

**CÍCERO DA SILVEIRA POSTIGLIONE**

**FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO  
COM CORREÇÃO DO FATOR DE POTÊNCIA**

**Florianópolis – SC**

**2006**

**UNIVERSIDADE FEDERAL DE SANTA CATARINA**  
**PROGRAMA DE PÓS-GRADUAÇÃO**  
**EM ENGENHARIA ELÉTRICA**

**FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO**  
**COM CORREÇÃO DO FATOR DE POTÊNCIA**

Dissertação submetida à  
Universidade Federal de Santa Catarina  
como parte dos requisitos para a  
obtenção do grau de Mestre em Engenharia Elétrica.

**CÍCERO DA SILVEIRA POSTIGLIONE**

Florianópolis, Fevereiro de 2006

# FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO COM CORREÇÃO DO FATOR DE POTÊNCIA

**Cícero da Silveira Postiglione**

“Esta Dissertação foi julgada adequada para a obtenção do Título de **Mestre em Engenharia Elétrica**, na área de concentração em **Eletrônica de Potência e Acionamento Elétrico**, e aprovada em sua forma final pelo Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.”

---

Prof. Arnaldo José Perin, Dr. Ing.  
Orientador

---

Prof. Alexandre Trofino Neto, Dr.  
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

---

Prof. Arnaldo José Perin, Dr. Ing.  
Presidente da Banca

---

Eng. Alexandre D’Ávila da Cunha, M.Sc.

---

Prof. Claudinor Bitencourt Nascimento, Dr.

---

Prof. Clóvis Antônio Petry, Dr.

---

Prof. Samir Ahmad Mussa, Dr.

*Aos meus pais, Guarani e Nara,  
pela dedicação, apoio, carinho e tudo mais .*

*À Vivian,  
Namorada e companheira.*

## AGRADECIMENTOS

Não poderia deixar de agradecer à Deus por tornar minha jornada na Terra muito agradável, sempre colocando obstáculos em meu caminho, mas fornecendo as pessoas necessárias para me auxiliar a superá-los. Aos meus pais, Guarani e Nara por sempre terem me apoiado nos estudos, pelo suporte emocional e financeiro durante toda a minha vida e por estarem sempre presentes.

Ao professor Arnaldo José Perin, orientador e amigo, pela orientação, apoio e confiança deposita em meus estudos.

Aos professores Ivo Barbi, Denizar Cruz Martins, Ênio Valmor Kassick, Hari Bruno Mohr, e João Carlos Fagundes, do INEP, que aceitaram partilhar de seu conhecimento, fazendo com que eu pudesse crescer, tanto em minha educação como pessoa.

Ao José Flávio Dums, que contribuiu imensamente para o desenvolvimento destes estudos com preciosos minutos de discussão.

Ao Dr. Claudinor Bitencourt Nascimento, que mostrou ser mais que um colega, contribuindo no desenvolvimento do estudo teórico do estágio CFP, cuja topologia foi concebida por ele.

Ao colega e amigo de sala André Luiz Fuerback, que sempre arranja tempo para compartilhar dos problemas dos colegas e sempre aparece com uma solução na manga. Aos colegas e amigos da Sala 220, Telles, Odiglei e Romero, com quem compartilhei muitas e muitas horas de estudo e algumas de descontração.

Aos demais amigos do INEP, que sempre se mostraram prontos a ajudar nos momentos de dúvida, e estavam presentes nos momentos de confraternização e entretenimento.

Aos técnicos Antônio Luiz S. Pacheco, Luiz Marcellus Coelho e Rafaell Carpes. À secretária executiva Patrícia Schmitt, e aos bolsistas que, de alguma forma, tornaram possível a execução deste projeto.

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

## **FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO COM CORREÇÃO DO FATOR DE POTÊNCIA**

**Cícero da Silveira Postiglione**

Fevereiro de 2006

Orientador: Prof. Arnaldo José Perin, Dr. Ing.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Fonte de alimentação, conversor CA-CC, estágio único, charge-pump, correção do fator de potência.

Número de páginas: 123.

**RESUMO:** O trabalho descreve o estudo, projeto e implementação de um conversor CA-CC de estágio único com correção do fator de potência, baseado na estrutura *charge-pump voltage source*, destinado para aplicações com potências entre 100 e 600 W, podendo ser utilizado como fonte de alimentação em diversos equipamentos eletrônicos. Esta estrutura visa obter fator de potência unitário e rendimento elevado, mostrando-se como uma solução alternativa às estruturas de dois estágios, bastante conhecidas, porém com custo elevado para esta faixa de potência, e aos filtros passivos, volumosos e pesados.

Para facilitar a análise, a estrutura foi dividida nos dois estágios que a compõe. Cada estágio foi estudado separadamente, sempre tomando os devidos cuidados com as implicações de se interligar os dois. Para cada estágio são apresentados: princípio de funcionamento e equacionamento. Apresenta-se a metodologia de projeto para o cálculo dos componentes conforme especificações. Simulações numéricas e implementação prática do protótipo em laboratório também são apresentadas e discutidas, a fim de validar os estudos realizados.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

## **SINGLE-STAGE POWER FACTOR CORRECTION SWITCHED POWER SUPPLY**

**Cícero da Silveira Postigline**

February, 2006

Advisor: Prof. Arnaldo José Perin, Dr. Ing.

Area of Concentration: Power Electronics and Electrical Drivers.

Keywords: Switched power supply, AC/DC converter, single stage, charge-pump, power factor correction.

Number of pages: 123.

**ABSTRACT:** The study and implementation of a single-stage AC/DC converter with power factor correction suitable for low power applications is presented. The proposed converter meets the IEC 61000-3-2 regulations with near-unity power factor and high efficiency and come as a cost effective solution, competitive with the two stage approach, which becomes costly for applications under 600 W.

Analysis is performed to derive the design equations by dividing the converter into two stages to simplify study. Simulation and experimental results are presented and discussed to validate the study.

# SUMÁRIO

<i>SUMÁRIO</i> .....	<i>ix</i>
<i>INTRODUÇÃO GERAL</i> .....	<i>1</i>
<b>1 CONTEXTUALIZAÇÃO</b> .....	<b>3</b>
<b>1.1 Fator de Potência</b> .....	<b>3</b>
<b>1.2 Normas Técnicas</b> .....	<b>5</b>
<b>1.3 Correção do Fator de Potência em Fontes Chaveadas</b> .....	<b>6</b>
<b>1.4 Retificador Boost</b> .....	<b>7</b>
<b>1.5 Estruturas de Estágio Único para Correção do Fator de Potência (Single-Stage PFC)</b> .....	<b>8</b>
<i>1.5.1 Boost MCD-EU (Single-Stage DCM Boost)</i> .....	<i>9</i>
<i>1.5.2 “Retificador Dither”</i> .....	<i>10</i>
<i>1.5.3 Interruptor Magnético</i> .....	<i>12</i>
<i>1.5.4 Estruturas CFP-EU MCC</i> .....	<i>13</i>
<b>1.6 Estruturas Avançadas de Estágio Único para Correção do Fator de Potência</b> <b>16</b>	
<i>1.6.5 Conversores Ressonantes com Elevado Fator de Potência</i> .....	<i>16</i>
<i>1.6.6 Charge-Pump</i> .....	<i>17</i>
<b>1.7 Conclusão</b> .....	<b>19</b>
<b>2 ESTRUTURA PROPOSTA</b> .....	<b>20</b>
<b>2.1 Introdução</b> .....	<b>20</b>
<b>2.2 Estrutura Proposta para Fonte de Alimentação CFP-EU</b> .....	<b>20</b>
<b>2.3 Metodologia de Análise da Estrutura</b> .....	<b>23</b>
<b>2.4 Conclusão</b> .....	<b>24</b>
<b>3 ESTÁGIO DE CORREÇÃO DO FATOR DE POTÊNCIA</b> .....	<b>25</b>
<b>3.1 Introdução</b> .....	<b>25</b>
<b>3.2 Simplificação do Circuito para Análise</b> .....	<b>25</b>

<b>3.3</b>	<b>Etapas de Funcionamento</b> .....	<b>26</b>
<b>3.4</b>	<b>Formas de Onda</b> .....	<b>31</b>
<b>3.5</b>	<b>Equacionamento</b> .....	<b>33</b>
	3.5.1 <i>Corrente nos Indutores de Entrada <math>L_{in}</math></i> .....	33
	3.5.2 <i>Corrente nos Capacitores <math>C_f</math></i> .....	35
	3.5.3 <i>Corrente de Entrada</i> .....	36
	3.5.4 <i>Potência e Fator de Potência</i> .....	38
	3.5.5 <i>Intervalo de Comutação</i> .....	39
<b>3.6</b>	<b>Filtro de Entrada.</b> .....	<b>40</b>
<b>3.7</b>	<b>Conclusão</b> .....	<b>43</b>
<b>4</b>	<b><i>CONVERTOR CC-CC</i></b> .....	<b>44</b>
<b>4.1</b>	<b>Introdução</b> .....	<b>44</b>
<b>4.2</b>	<b>Conversor Meia-Ponte (HB-ZVS-PWM)</b> .....	<b>44</b>
<b>4.3</b>	<b>Etapas de Funcionamento</b> .....	<b>45</b>
<b>4.4</b>	<b>Formas de Onda</b> .....	<b>50</b>
<b>4.5</b>	<b>Equacionamento do conversor HB-ZVS-PWM</b> .....	<b>52</b>
	4.5.1 - <i>Característica de Saída e de Transferência</i> .....	52
<b>4.6</b>	<b>Conclusão</b> .....	<b>54</b>
<b>5</b>	<b><i>METODOLOGIA E PROJETO</i></b> .....	<b>55</b>
<b>5.1</b>	<b>Introdução</b> .....	<b>55</b>
<b>5.2</b>	<b>Especificações de Projeto</b> .....	<b>55</b>
<b>5.3</b>	<b>Projeto dos Elementos do Circuito</b> .....	<b>57</b>
	5.3.1 <i>Projeto dos Componentes do Estágio de CFP</i> .....	57
	5.3.2 <i>Projeto do Filtro de Entrada.</i> .....	59
	5.3.3 <i>Projeto do Conversor CC-CC.</i> .....	61
	5.3.4 <i>Dimensionamento dos Interruptores.</i> .....	64
	5.3.5 <i>Dimensionamento do Capacitor de Barramento.</i> .....	68
	5.3.6 <i>Capacitores de Comutação Suave</i> .....	70

5.3.7	<i>Dimensionamento dos Diodos da Ponte Retificadora de Entrada</i> .....	70
5.4	<b>Dimensionamento dos Diodos Retificadores de Saída</b> .....	72
5.5	<b>Simulação da Fonte</b> .....	73
5.6	<b>Controle e Comando</b> .....	81
5.6.8	<i>Lógica de Controle Implementada</i> .....	83
5.7	<b>Projeto dos Circuitos Auxiliares</b> .....	84
5.7.1	<i>Circuito de Comando – Bootstrap</i> .....	85
5.7.2	<i>Circuito de Proteção contra Sobretensão no Barramento CC</i> .....	86
5.7.3	<i>Sensor da Tensão de Saída</i> .....	88
5.7.4	<i>Fonte auxiliar</i> .....	90
5.8	<b>Conclusão</b> .....	91
6	<b>RESULTADOS EXPERIMENTAIS DA FONTE DE ALIMENTAÇÃO</b>	
CFP-EU	.....	93
6.1	<b>Introdução</b> .....	93
6.2	<b>Características de Entrada e de Saída da Fonte</b> .....	94
6.3	<b>Rendimento</b> .....	98
6.4	<b>Resposta a Degraus de Carga</b> .....	100
6.5	<b>Principais Formas de onda da Estrutura</b> .....	103
6.6	<b>Conclusão</b> .....	107
7	<b>CONCLUSÃO GERAL</b> .....	108
	<i>Apêndice A - Projeto Físico dos Indutores Charge-Pump</i> .....	110
	<i>Apêndice B - Projeto Físico do Indutor de Filtragem</i> .....	113
	<i>Apêndice C - Projeto do Transformador e do Indutor ressonante</i> .....	115
	<i>Apêndice D - Metodologia de Projeto do Indutor do Filtro de Saída</i> ..	119
8	<b>REFERÊNCIAS BIBLIOGRÁFICAS</b> .....	120

# SIMBOLOGIA

## 1. Símbolos usados em expressões matemáticas

<i>Símbolo</i>	<i>Significado</i>	<i>Unidade</i>
$\alpha$	Relação entre frequências	
$\Delta$	Profundidade de penetração da corrente	cm
$\Delta I_{L0}$	Ondulação de corrente máxima no indutor do filtro de saída da fonte	A
$\zeta$	Fator de amortecimento	
$\phi$	Ângulo entre as componentes fundamentais de tensão e de corrente	°
$\eta$	Rendimento	
$\Delta V_B$	Ondulação de tensão no barramento CC	V
$\mu_0$	Permeabilidade do ar	H/m
$\mu_f$	Permeabilidade do ferro	H/m
$\omega_C$	Frequência angular de corte	Rad/s
$\omega$	Frequência angular	Rad/s
$\omega_S$	Frequência angular da comutação	Rad/s
$\omega_0$	Frequência natural dos elementos LC do <i>charge-pump</i>	Rad/s
$a$	Largura da perna central do núcleo de FeSi	cm
$A_e$	Área da perna central do núcleo	cm <sup>2</sup>
$A_e A_w$	Produto das áreas do núcleo	cm <sup>4</sup>
$A_p$	Área ocupada pelo enrolamento primário	cm <sup>2</sup>
$A_s$	Área ocupada pelo enrolamento secundário	cm <sup>2</sup>
$A_w$	Área de janela do carretel	cm <sup>2</sup>
$A_{w_{min}}$	Área mínima da janela do carretel	cm <sup>2</sup>
$B_{máx}$	Densidade de fluxo magnético máxima	T
$c$	Comprimento do pacote de lâminas de FeSi	cm
$C_B$	Capacitor do barramento CC	F
$C_{e1} / C_{e2}$	Capacitores do conversor CC-CC	F
$C_f$	Capacitor do filtro de entrada	F
$C_{in} / C_{in1} / C_{in2}$	Capacitores <i>charge-pump</i>	F
$C_s$	Capacitor série do conversor série ressonante	F
$C_d$	Capacitor ressonante	F
$C_p$	Capacitor paralelo do conversor série ressonante	F
$C_{f1} / C_{f2}$	Capacitores <i>charge-pump</i>	F

$C_{s1} / C_{s2}$	Capacitores de comutação suave	F
D	Razão Cíclica	
$D_r$	Diodo retificador	
$f_c$	Frequência de corte do filtro de entrada	Hz
$f_{rede}$	Frequência da rede	Hz
$f_s$	Frequência de comutação	Hz
g	Entreferro - <i>gap</i>	cm
$G(j.\omega_s)$	Função de transferência do filtro de entrada	
$G(s)$	Função de transferência do filtro de entrada	
$I_0$	Corrente de saída da fonte	A
$I'_0$	Corrente de saída da fonte referida para o primário	A
$\overline{I'_0}$	Perda de razão cíclica	
$I_1$	Corrente na frequência fundamental	A
$\dot{i}_{Cs1}$	Corrente no capacitor de comutação	A
$I_n$	Corrente do enésimo harmônico	A
$\dot{i}_{ef}$	Corrente eficaz	A
$\dot{i}_{Cf1} / \dot{i}_{Cf2}$	Corrente nos capacitores <i>charge-pump</i>	A
$\dot{i}_{Cf1\_ef} / \dot{i}_{Cf2\_ef}$	Corrente eficaz nos capacitores <i>charge-pump</i>	A
$\dot{i}_{Dpk}$	Corrente de pico nos diodos da ponte retificadora	A
$\dot{i}_{Def}$	Corrente eficaz nos diodos da ponte retificadora	A
$\dot{i}_{Dmed}$	Corrente média nos diodos da ponte retificadora	A
$\dot{i}_i$	Corrente instantânea na entrada da fonte	A
$\dot{i}_{i\_med}$	Valor médio instantâneo da corrente na entrada da fonte	A
$\dot{i}_{i\_max}$	Valor máximo da corrente na entrada da fonte	A
$\dot{i}_i(t)$	Corrente na entrada da fonte	A
$\dot{i}_{Lin1} / \dot{i}_{Lin2}$	Corrente nos indutores <i>charge-pump</i>	A
$\dot{i}_{Lin1\_ef} / \dot{i}_{Lin2\_ef}$	Corrente eficaz nos indutores <i>charge-pump</i>	A
$\dot{i}_{Lin\_max} / \dot{i}_{max}$	Corrente máxima nos indutores <i>charge-pump</i>	A
$I_{LB}$	Corrente no indutor boost	A
$\dot{i}_{max}$	Corrente de pico no indutor <i>charge-pump</i>	A
$\dot{i}_{pk}$	Corrente de pico	A
$I_{p_{ef}}$	Corrente eficaz no primário do transformador	A
$I_{S_{ef}}$	Corrente eficaz no secundário do transformador	A
$\dot{i}_S$	Corrente no interruptor S	A
$\dot{i}_{S\_ef}$	Corrente eficaz no interruptor	A
$\dot{i}_{S\_med}$	Corrente média no interruptor	A

$i_{S\_max}$	Corrente máxima no interruptor	A
$j$	Número complexo	
$J_{máx}$	Densidade de corrente máxima no condutor	A/cm <sup>2</sup>
$K_S$	Fator de empacotamento das lâminas	
$K_w$	Fator de ocupação da janela	
Lamp	Lâmpada	
$L_B$	Indutor boost	H
$L_f$	Indutor do filtro de entrada	H
$L_{in}$	Indutor <i>charge-pump</i>	H
$L_m$	Indutância magnetizante	H
$L_r$	Indutor ressonante	H
$n$	Ordem da harmônica	
$n_T$	Relação de transformação	
$N_{esp}$	Número de espiras do enrolamento	
$N_{cond}$	Número de condutores em paralelo	
$N_I$	Número de espiras do enrolamento auxiliar	
$N_p$	Número de espiras do primário	
$N_s$	Número de espiras do secundário	
$np_{cond}$	Número de condutores do primário	
$ns_{cond}$	Número de condutores do secundário	
$P_i$	Potência de entrada	W
$P_{out}$	Potência na saída	W
$R_{eq}$	Resistência equivalente do conversor	$\Omega$
$R_g$	Relutância do gap	H
$S_{cond}$	Seção de cobre	cm <sup>2</sup>
$S_{cu\_cond}$	Seção de cobre do condutor	cm <sup>2</sup>
$Sp_{cu}$	Seção de cobre do primário	cm <sup>2</sup>
$SS_{cu}$	Seção de cobre de secundário	cm <sup>2</sup>
$T$	Período	s
$t$	Tempo	s
$t_f$	Tempo final	s
$t_i$	Tempo inicial	s
$t_{rr}$	Tempo de recuperação reversa do diodo	s
$T_S$	Período de comutação	s
$T_t$	Duração do intervalo de comutação	s
$V_0$	Tensão de saída da fonte	V

$V'_0$	Tensão de saída da fonte referida para o primário	V
$V_{ab}$	Tensão diferencial entre os nós a e b	V
$V_B$	Tensão do barramento CC	V
$V_{Bmax}$	Tensão máxima no barramento CC	V
$V_D$	Queda de tensão direta do diodo retificador de saída	V
$V_{Dmax}$	Tensão máxima nos diodos da ponte retificadora	V
$V_{Cf1}$	Tensão no capacitor $C_{f1}$	V
$V_{Cf2}$	Tensão no capacitor $C_{f2}$	V
$V_{Cs1}$	Tensão no capacitor de comutação	V
$V_i$	Tensão instantânea da rede	V
$V_{ofilt}(t)$	Tensão de saída do filtro de entrada	V
$V_{ofilt}(s)$	Tensão de saída do filtro de entrada no domínio s	V
$V_i(t)$	Tensão da rede elétrica	V
$V_i(s)$	Tensão da rede elétrica no domínio da frequência	V
$V_{ipk}$	Tensão de pico da rede	V
$V_{i\_ef}$	Tensão eficaz da rede	V
$V_{ret}$	Tensão senoidal de entrada retificada	V
$V_y$	Tensão pulsada de alta frequência	V

## 2. Símbolos usados para referenciar elementos em diagramas de circuitos

<i>Símbolo</i>	<i>Significado</i>
$C$	Capacitor
$D$	Diodo
$D_z$	Diodo zener
$L$	Indutor
$Lamp$	Lâmpada
$Led$	Diodo emissor de luz
$Q$	Tiristor
$R$	Resistor
$S$	Interruptores principais – MOSFET ou IGBT
$T$	Transformador

## 3. Acrônimos e Abreviaturas

<i>Símbolo</i>	<i>Significado</i>
ANEEL	Agência Nacional de Energia Elétrica

BIBRED	<i>Boost</i> integrado ao <i>Buck</i>
BIFRED	<i>Boost</i> integrado ao <i>Flyback</i>
CA	Corrente alternada
CC	Corrente contínua
CFP	Correção do Fator de Potência
EU	Estágio Único
EMI	<i>Electromagnetic Interference</i> / Interferência Eletromagnética
FD	Fator de Deslocamento
FP	Fator de Potência
HB	<i>Half-bridge</i> / Meia-ponte
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
INEP	Instituto de Eletrônica de Potência
MCC	Modo de Condução Contínua
MCD	Modo de Condução Descontínua
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
PID	Controlador proporcional integral derivativo
PWM	<i>Pulse width modulation</i> / Modulação por Largura de Pulso
TDH	Taxa de Distorção Harmônica Total / <i>Total Harmonic Distortion</i>
UFSC	Universidade Federal de Santa Catarina
ZVS	<i>Zero Voltage Switching</i> / Comutação sob tensão nula

#### 4 - Símbolos e Unidades de Grandezas Físicas

<i>Símbolo</i>	<i>Nome da Unidade</i>
$\Omega$	Ohm
A	Ampère
$A/cm^2$	Ampère por centímetro ao quadrado
cm	Centímetro
$cm^2$	Centímetro ao quadrado
$cm^4$	Centímetro na quarta
dB	Decibél
F	Farad
$^{\circ}C$	Grau Celsius
o	Grau trigonométrico
H	Henry

H/m	Henry por metro
Hz	Hertz
rad/s	Radianos por segundo
s	segundo
T	Tesla
V	Volt
W	Watt

## INTRODUÇÃO GERAL

Devido ao avanço tecnológico ocorrido nos últimos anos, o ser humano vive cercado por equipamentos eletrônicos, os quais se tornam mais populares e numerosos a cada ano. Muitos destes equipamentos tais como, televisores, microcomputadores e fornos de microondas, possuem conversores de potência, necessários para converter a tensão alternada da rede elétrica nos valores de corrente contínua exigidos para seu funcionamento. É comum, neste tipo de equipamento, que o primeiro estágio de processamento de potência corresponda a um retificador associado a um filtro capacitivo [1]. Este tipo de estrutura possui como pontos fortes a robustez e a simplicidade, porém, demanda da rede elétrica correntes com elevado conteúdo harmônico e baixo fator de potência. Sendo assim, a disseminação destes produtos tem se tornado um problema para o setor elétrico, pois contribuem para a degradação da qualidade da energia elétrica.

Atualmente existe uma tendência mundial para que as concessionárias de energia venham a exigir, através de normas, que os pequenos consumidores de energia elétrica possuam elevado fator de potência, o que implica não só na correção do fator de deslocamento da corrente, mas também, na redução de sua Taxa de Distorção Harmônica (TDH). Surge então, a necessidade de se acoplar um estágio de pré-processamento de energia capaz de corrigir as distorções provocadas pelos conversores de potência na corrente de entrada dos equipamentos.

Existem diversas alternativas para a Correção do Fator de Potência (CFP) amplamente usadas na indústria. A mais simples é a utilização de filtros LC na entrada da fonte de alimentação, porém, por operarem na frequência da rede, são volumosos e ineficientes [1]. Dentre as técnicas ativas para a CFP a mais difundida é a utilização do conversor "*boost*" em cascata com a estrutura de retificação, conhecida na literatura como retificador *boost* que, através de técnicas de controle adequadas, é capaz de emular uma carga resistiva, propiciando assim um fator de potência elevado na entrada do circuito.

De maneira geral, são utilizados dois estágios para se conseguir CFP em fontes de alimentação, também conhecidas como fontes chaveadas; o primeiro estágio é responsável pela correção do fator de potência e o outro em converter a tensão de saída para o valor

desejado, como é o caso do retificador *boost*. Porém, estas técnicas possuem dois inconvenientes que são: rendimento reduzido devido à energia ser processada duas vezes e elevado número de componentes, incluindo dois sistemas de controle independentes, que elevam os custos. Na tentativa de sanar estes problemas surgiu a idéia de integrar estes dois estágios, surgindo as técnicas CFP de estágio único (CFP-EU), que agregam a correção do fator de potência e o conversor CC-CC em um único conversor.

As técnicas mais comuns utilizadas para conversores CFP-EU são baseadas no conversor *boost* operando no Modo de Condução Descontínua (MCD), porém muitas das estruturas desenvolvidas com esta técnica apresentam problemas que as tornam desinteressantes para aplicações acima de 100 W, principalmente devido ao baixo rendimento.

Dentro deste contexto, o presente trabalho tem como objetivo apresentar os estudos realizados para conceber uma topologia que represente uma solução de baixo custo e rendimento elevado para melhorar a qualidade de energia, reduzindo o conteúdo harmônico gerado por fontes chaveadas. O estudo é focado nas técnicas de correção do fator de potência de estágio único (CFP-EU) utilizadas em aplicações de baixa potência (100 W a 600 W). Uma técnica CFP-EU que se destaca é conhecida como "*Charge-Pump*", técnica que será utilizada para desenvolver a fonte chaveada proposta neste trabalho.

A organização do trabalho está dividida da seguinte forma: No capítulo um é apresentada uma breve revisão sobre os conceitos relativos a fator de potência e taxa de distorção harmônica (TDH). Em seguida são apresentadas as normas relativas à CFP de fontes de alimentação, e as principais estruturas de CFP para estas. No capítulo dois é proposta uma nova estrutura, cujo estudo é desenvolvido nos capítulos três e quatro. O capítulo cinco contém a metodologia de projeto para o desenvolvimento de um protótipo da fonte. No capítulo seis são apresentados os resultados experimentais obtidos a partir do protótipo montado. Por fim, no capítulo sete é apresentada a conclusão geral.

# 1 CONTEXTUALIZAÇÃO

Neste capítulo serão apresentados conceitos básicos sobre fator de potência, bem como as normas aplicáveis atualmente em fontes de alimentação e instalações elétricas da rede secundária de baixa tensão. Também serão apresentadas algumas estruturas utilizadas para a correção do fator de potência em fontes chaveadas, como resultado do estudo bibliográfico realizado. Sua apresentação se dará de maneira a formar uma ordem cronológica desde as primeiras estruturas até as mais atuais. Contudo, devido ao grande número de trabalhos encontrados e à variedade de topologias, serão apresentadas apenas as mais relevantes, cujos estudos contribuíram de alguma forma para o desenvolvimento da topologia proposta no capítulo dois.

## 1.1 Fator de Potência

O fator de potência é uma medida que está diretamente relacionada com o consumo de energia e representa a relação entre a potência real e a potência aparente. Baixo fator de potência e elevado conteúdo harmônico nas correntes provocam, entre outros problemas, sobrecargas excessivas em equipamentos, perdas adicionais em transformadores e linhas de transmissão, mau funcionamento de equipamentos industriais e mau funcionamento de proteções [2]. Por estes motivos, o estudo de técnicas de CFP é de grande importância para o setor elétrico.

Na presença de harmônicas de corrente, supondo ausência total de harmônicas de tensão, o fator de potência é definido pela equação (1.1) [2].

$$FP = \frac{FD}{\sqrt{1+TDH^2}} \quad (1.1)$$

“FD” é o fator de deslocamento entre as componentes fundamentais de tensão e de corrente, definido por:

$$FD = \cos(\phi) \quad (1.2)$$

“TDH” é a taxa de distorção harmônica total, representada pelo quociente entre o valor eficaz do conjunto das harmônicas e o valor eficaz da componente fundamental, conforme a equação (1.3).

$$TDH = \sqrt{\sum_{n=2}^{\infty} \left(\frac{I_n}{I_1}\right)^2} \tag{1.3}$$

Em sistemas onde não há a presença de componentes harmônicas (TDH = 0) o fator de potência é igual ao fator de deslocamento, o que ocorre quando a carga tem característica linear. Com o aumento da amplitude das harmônicas de corrente haverá um acréscimo na “TDH”, reduzindo o fator de potência.

No caso das fontes chaveadas, seu estágio de entrada geralmente é composto por um retificador de onda completa seguido por um capacitor de filtro, como na Fig. 1-1(a), na qual  $L_f$  e  $C_B$  representam a indutância da rede elétrica e o capacitor de filtro, respectivamente. Deste modo, estes equipamentos só absorvem energia nos intervalos de tempo em que a tensão da rede elétrica é superior à tensão do capacitor, conforme a Fig. 1-1 (b), solicitando uma corrente com elevado conteúdo harmônico, que resulta em um fator de potência da ordem de 65% [1].

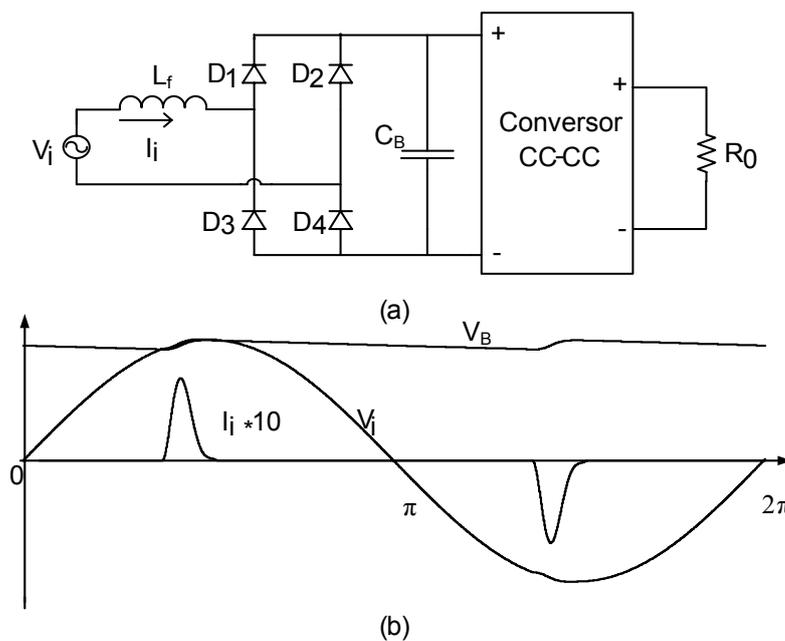


Fig. 1-1 - (a) Estágio de entrada de uma fonte chaveada convencional,  
(b) Formas de onda de tensão e de corrente na entrada e de tensão no capacitor de filtro.

## 1.2 Normas Técnicas

Visando preservar a forma senoidal da tensão e a proteção dos sistemas elétricos de corrente alternada e dos dispositivos conectados a eles contra os efeitos prejudiciais da distorção harmônica de corrente, foram criados diversos padrões. Na Europa, a IEC (*International Electrotechnical Commission*) anunciou as normas IEC-555 [2], IEC 61000-3-4 para equipamentos que consomem acima de 16 A e IEC 61000-3-2 para equipamentos que consomem menos de 16 A [4]. Nos Estados Unidos a IEEE (*Institute of Electrical and Electronics Engineers*) anunciou a IEEE 519-1992 [2]. É importante ressaltar que estes padrões não se referem diretamente à correção do fator de potência, mas estão diretamente ligados a ele, pois limitam a amplitude dos harmônicos de corrente.

No Brasil ainda não existe uma norma com caráter de lei, que exija dos consumidores um limite para o conteúdo harmônico injetado no sistema elétrico. Atualmente a Agência Nacional de Energia Elétrica (ANEEL) está desenvolvendo uma portaria sobre harmônicas em sistemas elétricos, que seguirá os limites estabelecidos pela norma IEEE.

A norma IEEE 519 de 1992 [2] estabelece a máxima distorção harmônica de tensão e corrente que uma instalação pode apresentar no PCC (Ponto de Conexão Comum), seja total, ou por frequências múltiplas da fundamental. Portanto, não se preocupa com um determinado equipamento instalado e sim com o total de equipamentos ligados a um ponto da rede elétrica. Já a IEC 61000-3-2 [4] limita as harmônicas de corrente dos equipamentos, os quais foram divididos em diferentes classes. Deste modo, neste trabalho será tomada como base a IEC 61000-3-2, que se refere aos equipamentos que consomem menos de 16 A da rede elétrica de baixa tensão. Até o ano de 2002, fontes chaveadas com retificador de diodos e filtro capacitivo se enquadravam na Classe D dos equipamentos definidos pela IEC 61000-3-2, porém quando realizada a correção do fator de potência de maneira que a corrente de entrada apresente forma senoidal, este tipo de equipamento passava a fazer parte da classe A. Atualmente (2006), a Classe D é composta somente por fontes destinadas a alimentação de computadores pessoais, monitores de computadores e televisores, ficando as demais aplicações enquadradas na Classe A. Os limites para as

correntes harmônicas estabelecidos nesta norma para estes equipamentos estão apresentados na Tabela 1-1.

Tabela 1-1 - IEC 61000-3-2 Limites das Harmônicas de Corrente para Equipamentos Classe A.

Ordem do harmônico (N)	Máxima corrente permitida (A)
<b>Harmônicas Ímpares</b>	
3	2,30
5	1,14
7	0,77
9	0,40
11	0,33
13	0,21
$15 \leq N \leq 39$	$0,15 \times 15/N$
<b>Harmônicas Pares</b>	
2	1,08
4	0,43
6	0,30
$8 \leq N \leq 40$	$0,23 \times 8/N$

### 1.3 Correção do Fator de Potência em Fontes Chaveadas

Para atender os limites de correntes harmônicas impostas pelas normas, diversas técnicas foram desenvolvidas para conformar a corrente de entrada das fontes de alimentação, conhecidas como técnicas de correção do fator de potência. As estruturas mais simples utilizadas para realizar a CFP são os filtros passivos LC, que são capazes de estender o tempo de condução dos diodos da ponte retificadora e reduzir a TDH da corrente. Devido à sua simplicidade e baixo custo, representam uma boa solução para atender à IEC61000-3-2 Classe D para fontes de alimentação de baixa potência, até 145 W [5] e [6]. No entanto, os filtros passivos LC possuem peso e volume elevados, por operarem na frequência da rede elétrica [1], caracterizando uma limitação para esta

solução. Para solucionar este problema, foram desenvolvidas as estruturas comutadas em alta frequência, conhecidas como técnicas de CFP ativas. Neste caso apenas um pequeno filtro é necessário na entrada para eliminar a “componente” de alta frequência da corrente. Além disso, o custo torna-se inferior ao do filtro passivo quando se trata de aplicações com potências elevadas [5]. Geralmente as estruturas ativas são conectadas a um equipamento já existente, sendo conhecidas como solução de dois estágios. O primeiro estágio é o responsável pela CFP e o segundo estágio em converter e regular a tensão de saída para os valores necessários, conforme a Fig. 1-2. Como consequência disso a energia é processada duas vezes, reduzindo a eficiência, além de aumentar o número de componentes, elevando os custos [1].

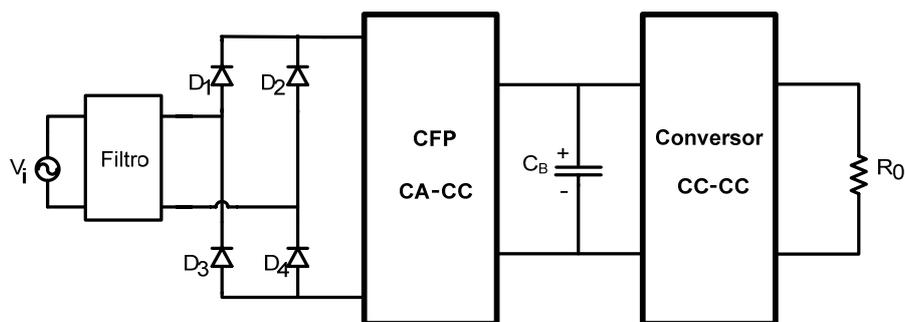


Fig. 1-2 – Estrutura CFP de Dois Estágios.

#### 1.4 Retificador Boost

Dentre as topologias de dois estágios, o conversor mais utilizado para corrigir o fator de potência é o *boost*. Isto se deve à posição do indutor, que fica em série com a corrente de entrada (Fig. 1-3). O retificador *boost* pode operar no modo de condução descontínua (MCD), ou no modo de condução contínua (MCC) para potências mais elevadas, ou ainda, no modo de condução crítica, em alguns casos [7]. No MCD tem-se como vantagem a simplicidade do circuito de controle, pois não há necessidade de medir a corrente ou a tensão de entrada [8]. Logo, o retificador *boost* operando em MCD apresenta-se como uma solução de baixo custo para aplicações de baixa potência. Porém, possui como desvantagem a grande ondulação na corrente do indutor de entrada, elevada corrente no interruptor, além de requerer maior filtro para eliminar a interferência

eletromagnética (EMI) [9]. No MCC, o filtro de EMI e a ondulação de corrente são reduzidos, porém a implementação do seu controle é mais complexa. O retificador *boost* é utilizado em aplicações com potências que vão de centenas de Watts até muitos kWatts [9], sendo uma estrutura bastante atraente e que possui circuitos integrados (CI's) dedicados para seu controle. Por isso, é a solução de dois estágios mais utilizada na indústria.

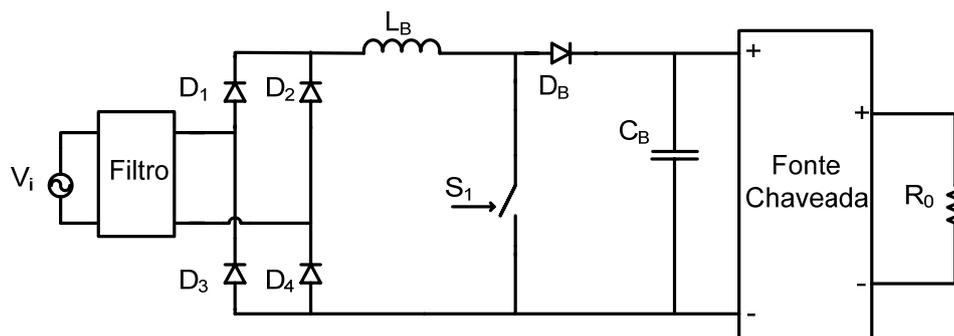


Fig. 1-3 – Retificador Boost.

### 1.5 Estruturas de Estágio Único para Correção do Fator de Potência (Single-Stage PFC)

Com o intuito de reduzir o custo e a complexidade dos circuitos CFP de dois estágios e visando aplicações de baixa potência, como em produtos eletrônicos e fontes de microcomputadores, diversas técnicas CFP de estágio único (EU) têm sido desenvolvidas [1] e [4] a [26]. A técnica de estágio único mais comum combina o conversor boost com outro conversor CC-CC de maneira que estes compartilhem dos mesmos interruptores. Sendo assim, o indutor em série com a corrente de entrada ainda é necessário, porém o interruptor do conversor de CFP e seu controle são eliminados. Um único controlador é utilizado, com a função de regular a tensão de saída. Como a razão cíclica permanece praticamente constante durante um semiciclo da tensão da rede, a função CFP deve ser uma característica inerente do conversor, ou seja, ela ocorre naturalmente com o funcionamento do circuito, não necessitando de controle para isso. O capacitor de armazenagem de energia ainda é necessário para lidar com a diferença instantânea entre a potência pulsante na entrada e a potência constante da saída. Normalmente o fator de potência não é unitário, mas as correntes harmônicas na entrada são suficientemente

pequenas, de maneira que atendem aos limites estabelecidos pela IEC 61000-3-2-D e em alguns casos a IEC 61000-3-2-A.

### 1.5.1 Boost MCD-EU (Single-Stage DCM Boost)

A Fig. 1-4 representa como um retificador *boost* operando no modo de condução descontínua pode ser unido a um conversor CC-CC *forward* para formar uma estrutura CFP-EU. Nesta estrutura, ambos os interruptores, do estágio *boost* MCD e do conversor, operam com razão cíclica constante, podendo ser integrados em um único interruptor. Assim, ambos os estágios operam com a mesma razão cíclica e frequência.

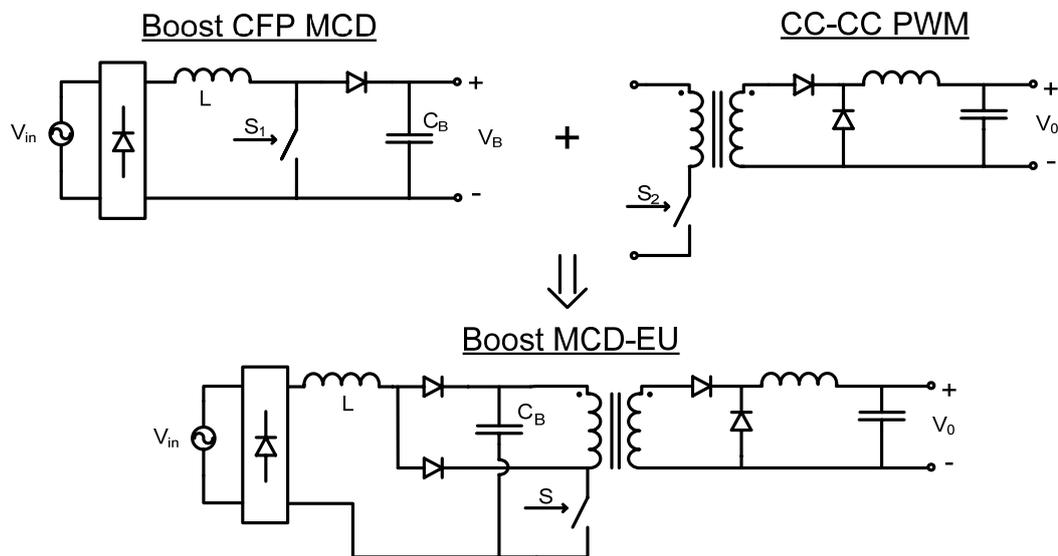


Fig. 1-4 – Concepção do boost MCD-EU.

Apesar do circuito da Fig. 1-4 apresentar um conceito simples, esta estrutura apresenta problemas severos, como elevado valor de tensão no capacitor  $C_B$  e baixa eficiência, em torno de 56% [9], que impossibilitam sua aplicação prática.

As estruturas BIFRED (*boost* integrado com o *flyback*) e BIBRED (*boost* integrado ao *buck*), também são exemplos da integração de dois conversores para formar um conversor com CFP de estágio único. A maior desvantagem destas estruturas, incluindo a apresentada na Fig. 1-4, é o elevado valor de tensão no barramento CC para carga pequena (conversor operando com potência muito inferior à nominal). Isto ocorre porque se o

estágio CFP opera em MCD e o conversor CC-CC opera em MCC, a razão cíclica não muda quando a carga é reduzida, resultando em um desbalanço entre a potência de entrada e a de saída. Este desbalanço de energia é acumulado no capacitor de barramento. Isto resulta na elevação da tensão do barramento CC, que se refletirá na tensão da carga, ocorrendo por fim a redução da razão cíclica para que a potência de entrada seja reduzida, até que um novo ponto de equilíbrio seja atingido. Portanto, com o conversor operando com carga “leve” haverá elevada tensão do barramento CC. Para diminuir o elevado valor de tensão do barramento CC, sugeriu-se trabalhar com frequência de comutação variável [10]. No entanto a eficiência permaneceu baixa, inferior à das estruturas de dois estágios. Além disso é difícil projetar elementos magnéticos ótimos para uma larga faixa de variação da frequência de comutação.

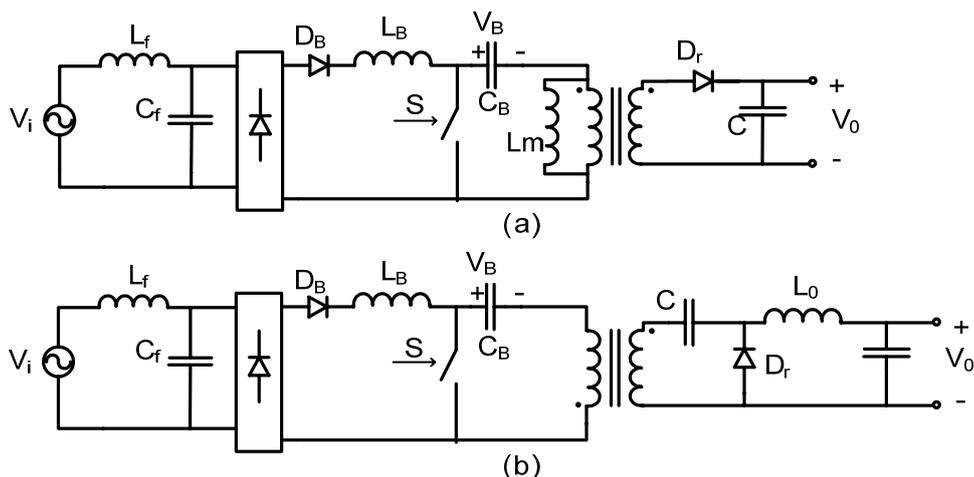


Fig. 1-5 – (a) Conversor BIFRED, (b) Conversor BIBRED.

### 1.5.2 “Retificador Dither”

Em 1990 I. Takahashi introduziu o conceito do “retificador Dither” [11] que em 1991 foi utilizado em uma estrutura similar a apresentada na Fig. 1-4, baseada no *boost* MCD [12].

O retificador Dither foi desenvolvido para aumentar o ângulo de condução dos diodos de uma ponte retificadora com filtro capacitivo e, conseqüentemente, reduzir o conteúdo harmônico da corrente de entrada. Conforme o circuito apresentado na Fig. 1-1, o retificador com filtro capacitivo possui corrente de entrada distorcida porque os diodos só

conduzem quando a tensão de entrada é superior à tensão do capacitor de filtro. O “retificador Dither” baseado no boost MCD foi apresentado conforme o esquema da Fig. 1-6, na qual pode-se observar a presença de uma fonte de alta frequência entre o indutor boost e o capacitor  $C_B$ , do barramento CC.

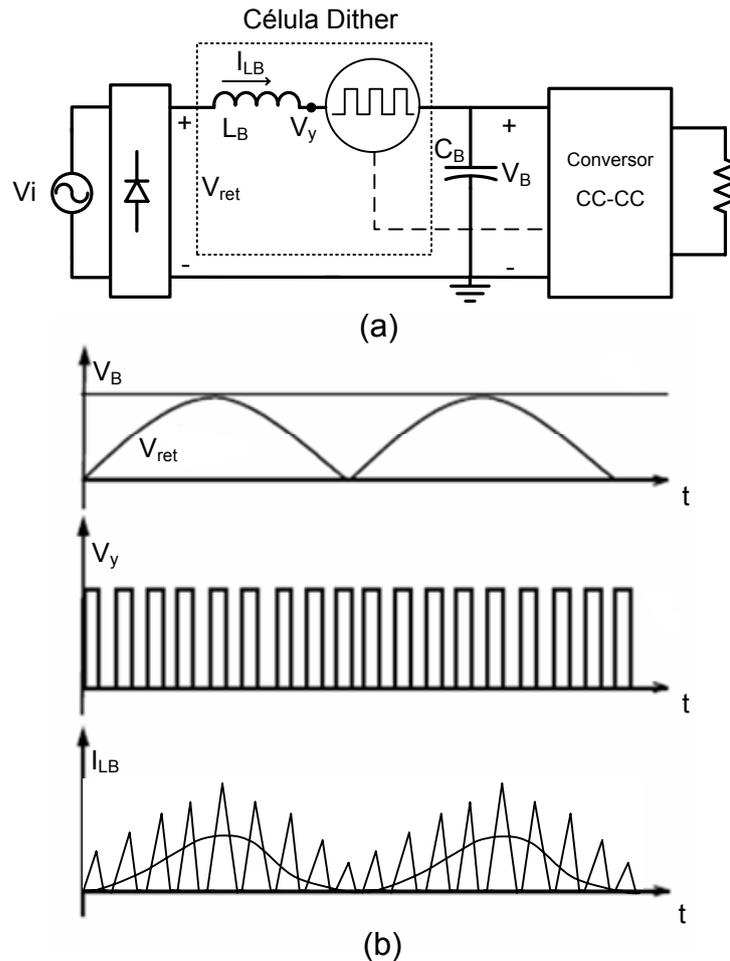


Fig. 1-6 – Estrutura geral do retificador Dither MCD – (a) Esquema do Circuito, (b) Formas de onda conceituais.

Como mostra a Fig. 1-6 (b) a fonte Dither introduz uma tensão pulsante de alta frequência, permitindo que os diodos retificadores conduzam, mesmo quando a tensão de entrada for inferior à tensão do barramento CC. Como resultado, o ângulo de condução da corrente de entrada aumenta significativamente e as correntes harmônicas são reduzidas [9].

Como o conceito Dither não especifica que a razão cíclica seja constante, é um conceito mais geral do que o apresentado na seção 1.5.1[9].

### 1.5.3 Interruptor Magnético

Aplicando o conceito do retificador Dither à estrutura conceitual apresentada na Fig. 1-4 surgiram outras estruturas, as quais foram gradativamente aperfeiçoadas. Pode-se citar como evolução da topologia conceitual as estruturas CFP-EU com “interruptor magnético” - The “magnetic switch” (MS)  $S^2$ PFC apresentado em 1995 [9].

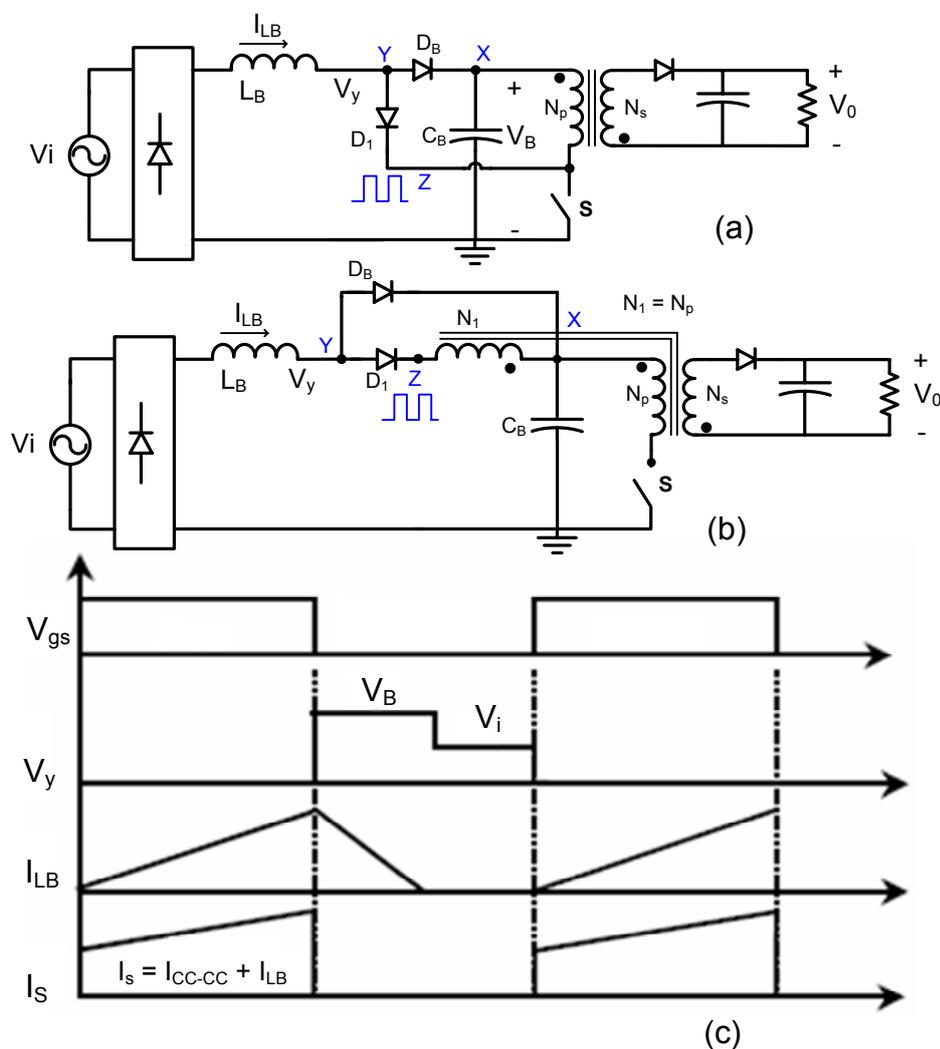


Fig. 1-7 – (a) Conversor boost MCD-EU original, (b) Conversor com “interruptor magnético” com  $N_1=N_p$ , (c) formas de onda idênticas para os dois circuitos quando  $N_1=N_p$ .

Nas estruturas com interruptor magnético a integração do *boost* MCD com o conversor CC-CC PWM é feita adicionando-se um enrolamento acoplado ao transformador entre o diodo  $D_1$  e o capacitor  $C_B$ , ao invés de conectar  $D_1$  diretamente em  $S$ , conforme a Fig. 1-7 (b). Analisando esta estrutura para  $N_1=N_p$ , chega-se a conclusão de que é equivalente a estrutura (a). Portanto, quando  $N_1=N_p$  possuem elevado valor de tensão no capacitor  $C_B$  e baixo rendimento [9].

Para diminuir o elevado valor de tensão no capacitor do barramento CC, as estruturas com “interruptor magnético” foram aprimoradas, evoluindo para estruturas como a mostrada na Fig. 1-8.

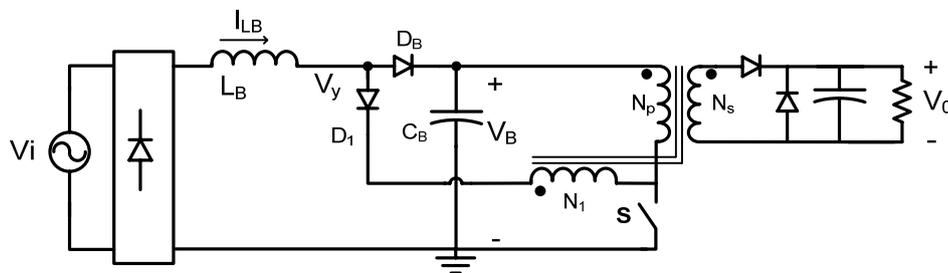


Fig. 1-8 - CFP-EU MCD com enrolamento  $N_1$ .

Esta estrutura já representa um grande avanço em relação à conceitual, porém seu rendimento ainda é baixo, em torno de 72%, e por isso não é recomendada para aplicações acima de 100 W.

#### 1.5.4 Estruturas CFP-EU MCC

Para resolver os problemas de baixo rendimento e elevado valor de tensão no capacitor do barramento CC, diversas técnicas foram propostas nos últimos anos, adicionando componentes passivos de maneira que os conversores passassem a operar em MCC. A Fig. 1-9 mostra três conversores CFP-EU MCC típicos, com reduzido filtro de EMI e eficiência maior que as estruturas CFP-EU MCD [9]. Como nestes conversores o indutor *boost* opera em MCC, o mecanismo que “conforma” a corrente de entrada não é tão simples como nas técnicas MCD. Portanto requerem maior esforço de projeto.

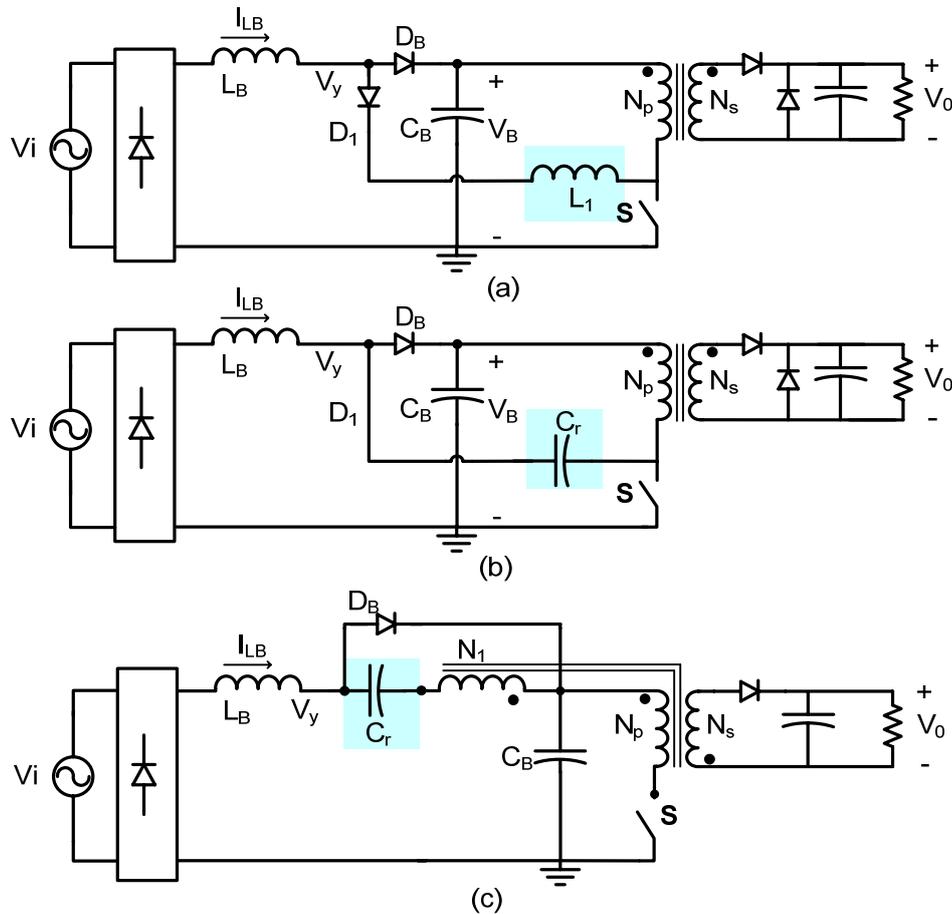


Fig. 1-9 - Circuitos CFP MCC - (a) Com indutor adicional, (b) Com capacitor  $C_r$  adicional, (c) Com capacitor adicional.

Em 2001, Jindong apresentou em sua tese [9] uma série de estudos relativos as estruturas CFP-EU. Desenvolveu a condição matemática para que as estruturas de estágio único operando no MCC corrijam o fator de potência. Apresentou estruturas avançadas operando em MCC e MCD. Algumas de suas estruturas são bastante sofisticadas, apresentando dobrador de tensão na entrada, que permite à fonte operar com tensão de alimentação universal, conforme a Fig. 1-10.

É importante ressaltar que um dos problemas que ocorre com as estruturas MCC de estágio único é que com carga pequena (potência de saída reduzida em relação à nominal), o circuito pode deixar de operar em MCC e passar a operar em MCD. Como resultado disso, o conversor deixa de apresentar CFP. Isto nem sempre é um problema, porque para potências abaixo de 50 W não há restrições quanto ao FP de uma fonte. No entanto, ao entrar no modo de condução descontínuo, as equações a partir das quais o controle foi

projetado não são mais válidas, portanto, a tensão de saída perde a regulação, além disso o sistema pode tornar-se instável.

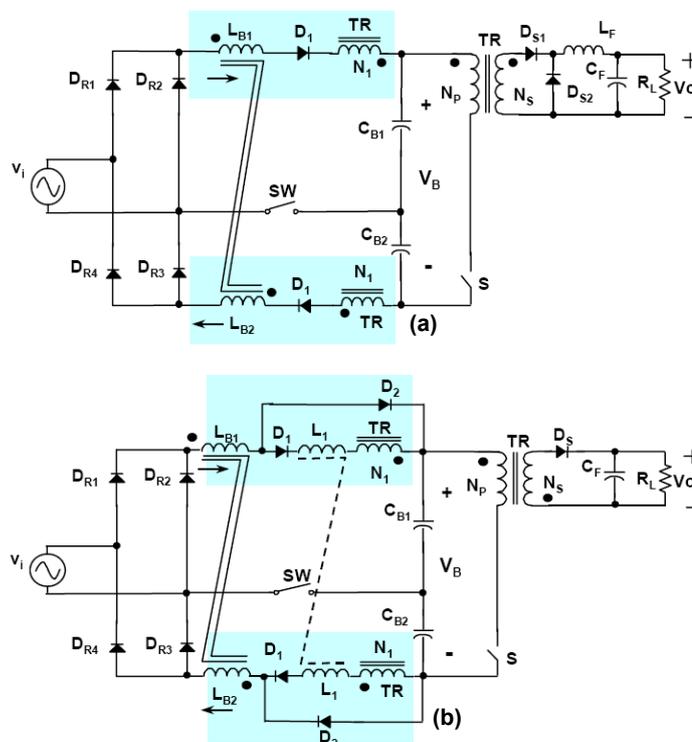


Fig. 1-10 – Estruturas propostas por Jindong com dobrador de tensão – (a)Estrutura MCD ,  
(b)Estrutura MCC.

Conforme se pode observar na Fig. 1-11, este tipo de estrutura melhora consideravelmente o formato da corrente de entrada em relação à Fig. 1-1. Porém, deixa muito a desejar quando comparado aos resultados das estruturas de dois estágios, que apresentam fator de potência praticamente unitário.

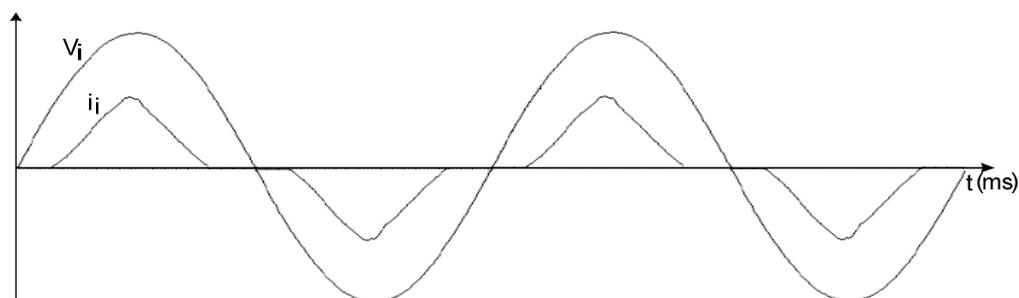


Fig. 1-11 – Formas de onda da tensão e da corrente na entrada da estrutura MCD com dobrador de Tensão.

## ***1.6 Estruturas Avançadas de Estágio Único para Correção do Fator de Potência***

Até este ponto do trabalho foram apresentadas estruturas CFP-EU com somente um interruptor, e com capacidade limitada para conformar a corrente de entrada, de forma a torná-la senoidal. Nesta seção serão apresentadas algumas estruturas CFP-EU mais avançadas, obtidas a partir de artigos e publicações mais recentes. As estruturas avançadas visam melhores resultados que os apresentados na seção 1.5, principalmente no tocante ao rendimento, sendo mais atrativas e competitivas com as de dois estágios.

### ***1.6.5 Conversores Ressonantes com Elevado Fator de Potência***

Em 1992 foi publicado o trabalho de Michael J. Schutten, Steigerwald e Kheraluwala [15], com o título: “*Characteristics of Load Resonant Converters Operated in a High-Power Factor Mode*”. Neste artigo os autores mostram que os conversores série-paralelo ressonantes, também conhecidos como conversores LCC, quando operam em frequência superior a de ressonância apresentam CFP inerentemente, sem a necessidade de qualquer controle da corrente de entrada. Isto ocorre quando o barramento CC de um conversor ressonante é alimentado por um retificador monofásico seguido de um pequeno capacitor de barramento. Este comportamento advém da característica pulsante do barramento CC, juntamente com a capacidade inerente destes conversores de elevar a tensão durante os vales da tensão CA da entrada. Sem controle ativo da corrente de entrada, o fator de potência depende da relação entre as frequências de comutação e do tanque ressonante. Com controle da corrente, pode-se atingir fator de potência muito próximo da unidade. A Fig. 1-12 apresenta uma estrutura típica de um conversor série-paralelo ressonante em ponte completa operando como conversor CA-CC - CFP-EU.

Os conversores série-paralelo ressonantes quando operando como conversores CA-CC com elevado fator de potência podem trabalhar em MCD, simplificando o controle, mas acarretando na necessidade de filtros de entrada volumosos para filtrar a corrente de

entrada, ou pode-se optar por controles mais sofisticados, elevando demasiadamente o custo e a complexidade do circuito.

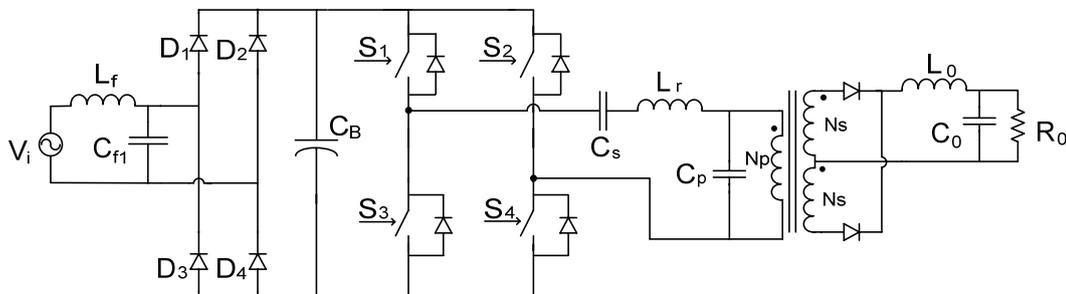


Fig. 1-12 – Conversor série-paralelo ressonante com CFP.

### 1.6.6 Charge-Pump

As estruturas *charge-pump* são muito utilizadas para CFP-EU em reatores eletrônicos, sendo uma técnica muito difundida no final dos anos 90. Nestas estruturas a correção do fator de potência ocorre devido à adição de um capacitor em um ponto estratégico do circuito, de forma que a rede elétrica passe a fornecer energia em alta frequência. A Fig. 1-13 apresenta a estrutura típica de um reator eletrônico com a topologia *charge-pump*.

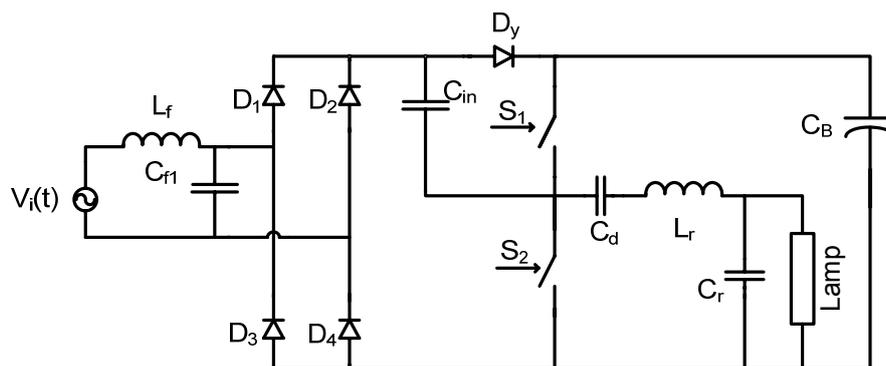


Fig. 1-13 – Reator eletrônico utilizando o princípio “charge-pump”.

Durante a comutação dos interruptores do estágio inversor, a fonte de entrada  $V_i(t)$ , através do capacitor  $C_{in}$ , passa a fornecer corrente para o reator na frequência de comutação aumentando o ângulo de condução dos diodos da ponte retificadora (efeito “Dither”) [23]. A energia fornecida pela fonte de entrada é armazenada não somente pelo capacitor  $C_{in}$  como também pelos elementos do tanque ressonante  $C_d$  e  $L_r$  que entregam

parte desta energia armazenada ao capacitor de barramento  $C_B$ , aumentando a sua tensão de barramento  $V_B$ .

Em [7], Qian apresenta um conversor CA-CC com CFP usando o conceito *voltage-source charge-pump*, mostrado na Fig. 1-14. Esta estrutura apresenta resultados bastante interessantes, como fator de potência de 0,996 e rendimento de 83,5%, obtidos a partir de resultados experimentais do autor para uma fonte de 250 W com tensão de saída de 12 V.

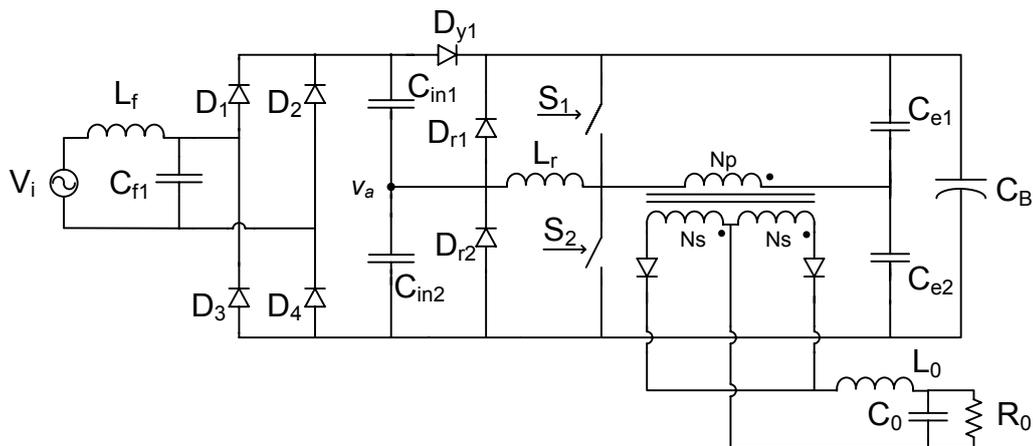


Fig. 1-14 – Voltage-source charge-pump power factor correction AC/DC converter.

Outra estrutura que se destaca é a apresentada por Wu, em [18] e [19], que se beneficia do efeito *interleaved*, que contribui para a redução do filtro de entrada. Em [20], Feng Tao também apresenta a estrutura *interleaved* de Tsai-Fu Wu, para aplicações em reatores eletrônicos.

Uma de suas topologias propostas está apresentada na Fig. 1-15. Seu conversor CC-CC é baseado na estrutura meia-ponte assimétrica, e seu controle é feito utilizando-se modulação por largura de pulso (PWM), diferentemente da de Qian, que opera com frequência variável. Em contrapartida, a tensão de barramento torna-se muito elevada quando a potência de saída é reduzida. Isto não se mostrou um problema quando o conversor opera com tensão de entrada de 110 V eficaz, porém em 220 V, a tensão de barramento atinge valores muito elevados.

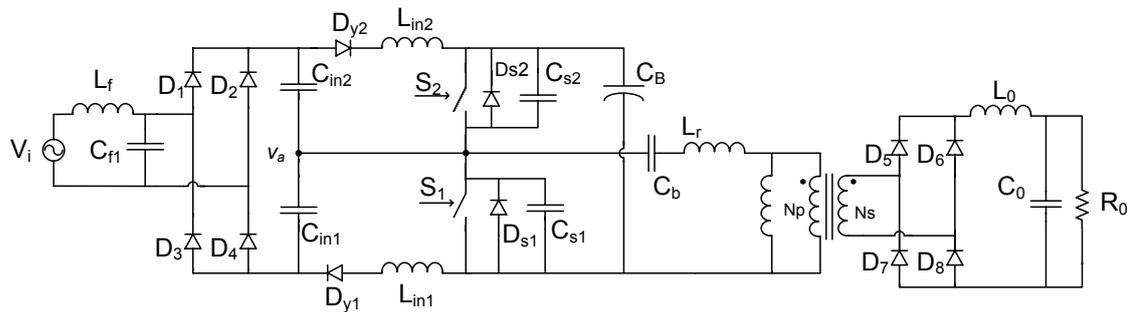


Fig. 1-15 – Interleaved single-stage charger with PFC.

## 1.7 Conclusão

De modo geral, a otimização das estruturas CFP-EU devem cumprir diversos requisitos:

- As harmônicas da corrente de entrada devem atender os limites impostos pela IEC 61000-3-2 Classe D quando a corrente de entrada da fonte se enquadra no formato de corrente limitado pela norma, ou classe A quando a corrente na entrada deixa de apresentar estas características, aproximando-se da forma senoidal;
- Baixo valor de tensão no capacitor de barramento, a fim de reduzir seu custo e dos interruptores;
- A estrutura deve ser simples e com pequeno número de componentes, para que tenha custo inferior a uma estrutura equivalente de dois estágios;
- O conversor deve ter baixo valor de corrente no(s) interruptor(es) e boa eficiência para larga variação da tensão de entrada.

Outro desafio para a otimização de estruturas CFP-EU para fontes de alimentação está na condição de operar com larga variação da tensão de entrada. Nos Estados Unidos deve operar de 90-135  $V_{ef}$  e no padrão europeu de 180-265  $V_{ef}$ , ou ainda 90-240  $V_{ef}$ , que é o valor de tensão universal, como no caso do Brasil.

Em suma, os maiores desafios no projeto de um conversor CFP-EU estão em atender os limites para as corrente harmônicas, limitar a tensão do barramento CC, reduzir o elevado valor de corrente no(s) interruptor(es), lidar com tensão de alimentação universal e obter o maior rendimento e menor custo possíveis.

## 2 ESTRUTURA PROPOSTA

### 2.1 Introdução

Neste capítulo será apresentada a estrutura proposta para fontes de alimentação CFP-EU, destinada para aplicações com potências entre 100 W e 600 W. Esta topologia foi desenvolvida com base nas estruturas de CFP conhecidas como *charge-pump*, muito utilizadas em reatores eletrônicos, e visa obter fator de potência unitário, rendimento elevado e baixo custo, sendo uma estrutura mais atrativa do que as apresentadas até o momento.

O estudo desta topologia consiste no foco deste trabalho, e será tema dos capítulos seguintes, nos quais serão apresentados seu princípio de funcionamento e equacionamento, a partir dos quais será desenvolvida uma metodologia de cálculo que permita projetar os componentes da fonte conforme especificações fornecidas. Para que isto seja possível, é necessário definir uma metodologia de análise adequada, pois apesar de se tratar de uma estrutura de estágio único, é formada pela composição de diferentes conversores, que compartilham dos mesmos interruptores. A análise de estruturas de estágio único como um todo pode ser demasiadamente complicada, sendo assim, a metodologia necessária para analisar a estrutura proposta será abordada neste capítulo.

### 2.2 Estrutura Proposta para Fonte de Alimentação CFP-EU

Para o desenvolvimento da estrutura proposta buscou-se agregar as características positivas das principais estruturas estudadas. Seu circuito consiste basicamente na junção de dois conversores *charge-pump*, que operam complementarmente, com o conversor meia-ponte (*HB*) com modulação por largura de pulso (*PWM*) e comutação sob tensão nula (*ZVS*), e que está apresentado na Fig. 2-1.

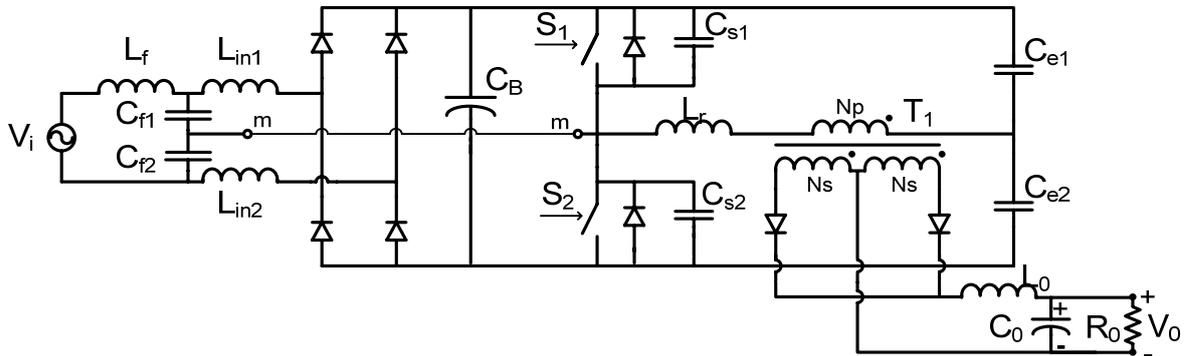


Fig. 2-1 – Estrutura proposta para a fonte de alimentação com CFP e estágio único.

Os conversores *charge-pump* são responsáveis pela correção do fator de potência e foram apresentados da forma como estão na Fig. 2-1, e em destaque na Fig. 2-2, pelos trabalhos de Dums [22] e Nascimento [23], ambos na área de reatores eletrônicos. Esta estrutura tem como principal vantagem o fato de que cada um dos conversores *charge-pump* opera no MCD, porém a junção dos dois faz com que a corrente no indutor do filtro de entrada seja a soma das correntes de cada um. Como consequência disto, opera com o dobro da frequência de comutação e no MCC, reduzindo o tamanho do filtro, quando comparado às estruturas em que a corrente de entrada opera no MCD. Este princípio foi apresentado pela primeira vez por Akira Nabae [24], em 1994. Posteriormente, a estrutura apresentada por Nabae ficou conhecida como *boost interleaved*, e está presente em publicações recentes como [25].

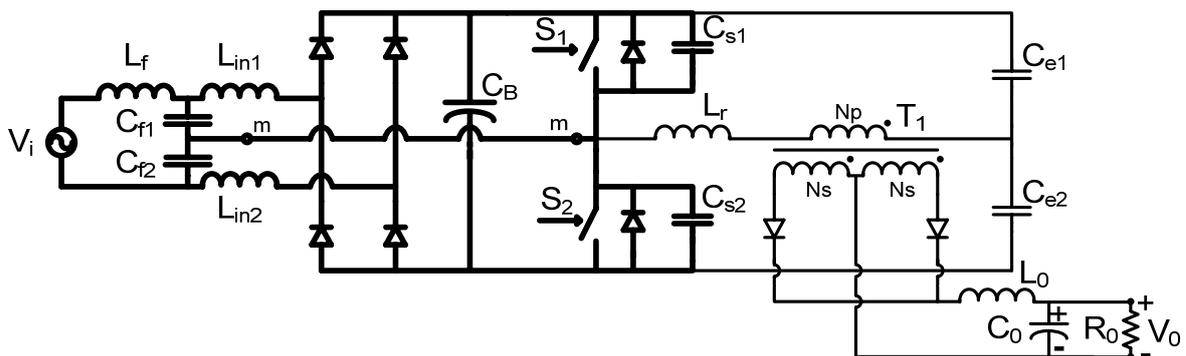


Fig. 2-2 – Estrutura proposta com realce no circuito de CFP.

Apesar de a estrutura apresentada ter surgido da junção das estruturas mencionadas nestes trabalhos, verificou-se, através do estudo bibliográfico realizado, a existência de

estruturas semelhantes, a partir das quais o circuito proposto poderia ser descrito como uma evolução natural das estruturas apresentadas em [1], [7] e [18] a [21].

A estrutura de CFP apresentada, que poderia se chamar *charge-pump interleaved*, apresenta-se como uma ótima solução para CFP, com rendimento bastante elevado ([22] e [23]). Porém, sua configuração exige que os interruptores operem de maneira complementar e preferencialmente com razão cíclica igual a 1/2, de maneira a assegurar o equilíbrio das correntes nos indutores  $L_{in}$  e tensão nos capacitores  $C_f$ . Portanto, para que possa operar em uma fonte de alimentação cuja carga varia ao longo do tempo, é necessário, para o controle da tensão de saída, que esta estrutura opere com frequência variável, caracterizando uma de suas desvantagens. Outra desvantagem, mas que é inerente às estruturas de estágio único é o elevado valor eficaz da corrente nos interruptores, uma vez que sua corrente é a soma das correntes de cada conversor. Assim, para minimizar as perdas por condução nos interruptores deve-se escolhê-los para que tenham a resistência *dreno-source* reduzida, quando MOSFET.

O conversor CC-CC *HB-ZVS PWM* (Fig. 2-3) foi escolhido para operar em conjunto com os *charge-pump* por apresentar os pré-requisitos necessários: os interruptores operam complementarmente; permite que se escolha a razão cíclica, bastando ajustar a relação de transformação para se obter a tensão de saída desejada e variar a potência de saída com a variação da frequência.

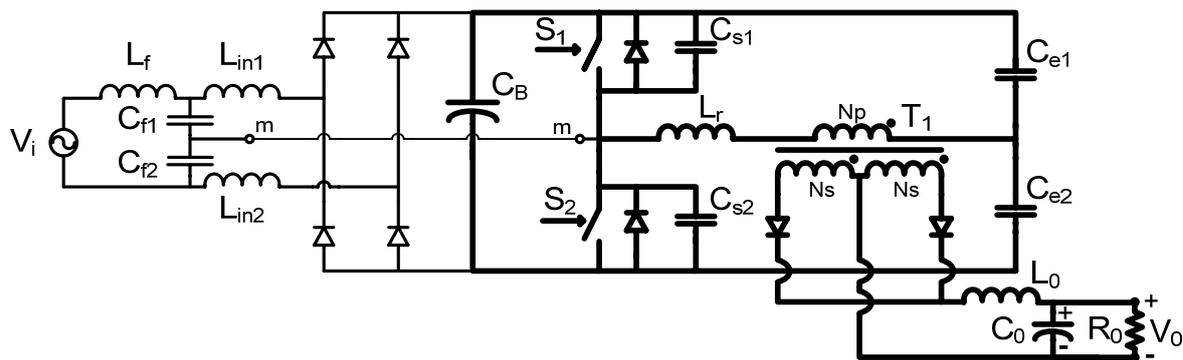


Fig. 2-3 – Estrutura proposta com realce no circuito do conversor CC-CC.

Outra característica importante da estrutura proposta é que cada um dos conversores *charge-pump* operam como um conversor *boost* no MCD. Por isso, como ocorre com as estruturas *boost* MCD apresentadas no capítulo um, variações de carga

provocam um desequilíbrio e, a medida que a potência de saída é reduzida, a tensão de barramento se eleva, tornando necessário elevar a frequência de comutação para que ela retorne a seu valor nominal. Portanto, esta estrutura é recomendada para aplicações com cargas dedicadas, em que a potência de saída varia entre 40% e 100% da nominal.

Esta estrutura poderia operar em aplicações genéricas de fontes de alimentação, em que a potência de saída pode variar de 5% a 100% da potência nominal, porém a frequência de comutação teria que variar muito, aproximadamente 100 kHz, para uma frequência de comutação de 20 kHz na potência nominal, dificultando um bom dimensionamento dos elementos magnéticos. Outra possibilidade é a de variar a razão cíclica juntamente com a elevação da frequência, limitando significativamente a máxima frequência de operação, porém o projeto do controle torna-se complexo, além disso, ocorre desequilíbrio nas tensões dos capacitores *charge-pump* e do conversor CC-CC, tornando necessário dimensioná-los para tensões mais elevadas, elevando os custos. As correntes nos indutores *charge-pump* também ficam desequilibradas, levando a distorções na corrente de entrada.

### 2.3 Metodologia de Análise da Estrutura.

Apesar de se tratar de uma estrutura de estágio único, para analisar seu funcionamento valer-se-á do princípio da superposição, dividindo-a nos dois circuitos que a compõem, analisando cada um separadamente. O primeiro é composto pelo filtro de entrada e pela estrutura “*charge-pump interleaved*”, cuja função é corrigir o fator de potência. O segundo estágio consiste no HB-ZVS-PWM, responsável em transformar a tensão do barramento CC no valor de tensão desejado na saída da fonte.

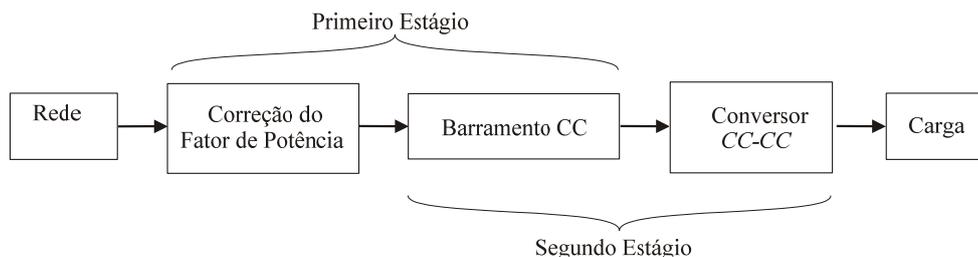


Fig. 2-4 – Divisão da estrutura em dois estágios para análise.

Como mencionando no item 1.3.2, o capacitor de barramento é o elemento responsável pelo acoplamento da potência pulsante de entrada com a potência constante da saída e está presente em ambos os estágios. Entretanto, para fins de análise, sua tensão será considerada constante.

No capítulo três será explanado sobre o primeiro estágio, apresentando suas etapas de operação e o equacionamento, incluindo o filtro de entrada. No capítulo quatro será explanado sobre o conversor CC-CC. No capítulo seguinte será apresentado o projeto da topologia para uma fonte de 24 V e 200 W.

## **2.4 Conclusão**

Neste capítulo foi apresentada de maneira breve a estrutura proposta do conversor CA-CC com CFP-EU. Foi definida uma metodologia de análise, de maneira a facilitar os estudos e possibilitar o desenvolvimento do seu equacionamento. Também foram mencionadas algumas de suas principais características e limitações, além do tipo de controle que deverá ser empregado, utilizando frequência variável.

### 3 ESTÁGIO DE CORREÇÃO DO FATOR DE POTÊNCIA

#### 3.1 Introdução

Neste capítulo será descrito o princípio de funcionamento do circuito responsável pela correção do fator de potência. Serão apresentadas suas etapas de operação e as principais formas de onda, de corrente e tensão, presentes no circuito. Também será apresentado o equacionamento matemático necessário para o projeto dos elementos que compõem o circuito. A metodologia empregada para a análise da estrutura de CFP será baseada naquela apresentada em [22] e [26].

O estudo do filtro de entrada também será incorporado neste capítulo, pois este se destina a reduzir o percentual harmônico devido à comutação em alta frequência.

#### 3.2 Simplificação do Circuito para Análise

O circuito responsável pela correção do fator de potência é composto pelo filtro de entrada, dois conversores *charge-pump*, que operam de forma complementar, e pelo capacitor de barramento, responsável pelo armazenamento de energia entre o estágio CFP e o conversor CC-CC [22]. Seu circuito esquemático está apresentado na Fig. 3-1.

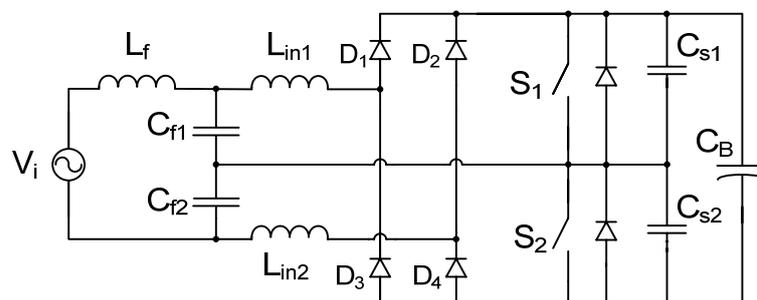


Fig. 3-1 – Estágio CFP.

Para facilitar a análise do estágio de correção do fator de potência, o indutor do filtro de entrada será excluído do circuito, sendo analisado posteriormente. Sua exclusão não interfere no funcionamento do circuito, uma vez que a correção do fator de potência é

realizada pelos conversores *charge-pump*, a despeito de uma ondulação de corrente no dobro da frequência de comutação. Desta forma, o filtro de entrada não interfere nas componentes harmônicas de baixa frequência e, conseqüentemente, não deve influenciar significativamente no fator de potência da estrutura.

O circuito que representa o estágio de correção do fator de potência, desconsiderando o filtro de entrada, é apresentado na Fig. 3-2. Suas etapas de operação serão apresentadas a seguir.

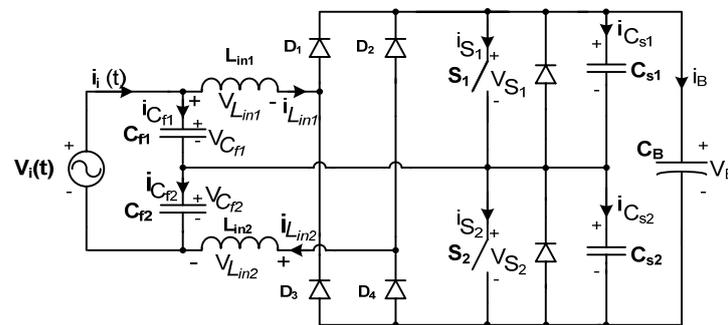


Fig. 3-2 – Circuito CFP desconsiderando o filtro de entrada.

### 3.3 Etapas de Funcionamento

Para facilitar a análise das etapas de funcionamento algumas considerações serão feitas:

- O circuito está operando em regime permanente, com frequência de comutação fixa  $f_s$  e razão cíclica  $D$  igual a  $1/2$  (um meio);
- A frequência de comutação  $f_s$  é elevada o suficiente para que a tensão de entrada  $V_i(t)$  seja considerada constante durante um período de comutação;
- A tensão de entrada  $V_i(t)$  se encontra no semi-ciclo positivo;
- Os capacitores  $C_{f1}$  e  $C_{f2}$  apresentam o mesmo valor, e suas capacitâncias são grandes o suficiente para que suas tensões se mantenham constantes e iguais a  $V_i(t)/2$  durante um período de comutação;

- Os indutores  $L_{in1}$  e  $L_{in2}$  e os capacitores de comutação suave  $C_{s1}$  e  $C_{s2}$  apresentam os mesmos valores de indutância e capacitância, respectivamente;
- O capacitor  $C_B$  tem valor elevado o suficiente para que a tensão de barramento  $V_B$  seja constante durante o período de comutação;
- Todos os elementos do circuito são ideais.

### 1. Primeira Etapa ( $t_0$ a $t_1$ ):

Na etapa anterior o interruptor  $S_2$  estava conduzindo a corrente de carga do indutor  $L_{in2}$ , que crescia em forma de rampa devido à tensão imposta pelo capacitor  $C_{f2}$ .

No instante  $t_0$ , o interruptor  $S_2$  é bloqueado sob tensão nula, causando uma etapa de comutação suave devido à presença dos capacitores  $C_{s1}$  e  $C_{s2}$ . Nesta etapa, tem-se a descarga do capacitor  $C_{s1}$  e a carga do capacitor  $C_{s2}$ . Ao final desta etapa a tensão sobre o capacitor  $C_{s1}$  atinge zero e a tensão sobre  $C_{s2}$  atinge a tensão de barramento  $V_B$ . A Fig. 3-3 ilustra esta etapa de funcionamento.

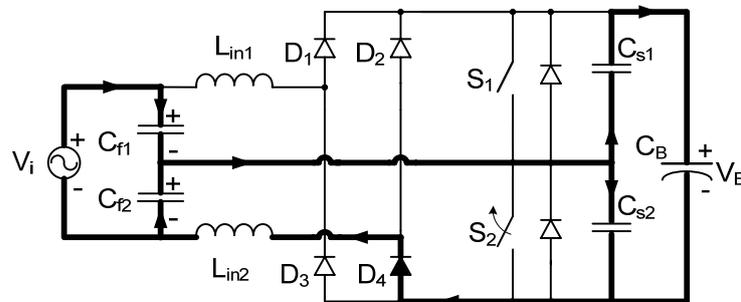


Fig. 3-3 – Primeira etapa de funcionamento do estágio CFP.

### 2. Segunda Etapa ( $t_1$ a $t_2$ ):

No instante  $t_1$ , quando a tensão sobre o capacitor  $C_{s1}$  atinge zero, o diodo em anti-paralelo com o interruptor  $S_1$  passa a conduzir a corrente imposta pelo indutor  $L_{in2}$ , que se desmagnetiza entregando sua energia para o capacitor de barramento  $C_B$ . Nesta etapa, tem-se a magnetização do indutor  $L_{in1}$  devido à tensão imposta pelo capacitor  $C_{f1}$ . Parte da corrente da fonte de entrada circula pelo capacitor  $C_{f1}$  e o restante circula pela indutância  $L_{in1}$ , conforme ilustrado na Fig. 3-4. Durante esta etapa o interruptor  $S_1$  é comandado a

conduzir, porém, não entra em condução devido ao sentido da corrente, garantindo assim a comutação não dissipativa. Esta etapa se mantém até o instante  $t_2$  quando a amplitude da corrente do indutor  $L_{in1}$  atinge o mesmo valor da amplitude da corrente do indutor  $L_{in2}$ , fazendo com que haja a inversão da corrente no interruptor  $S_1$ .

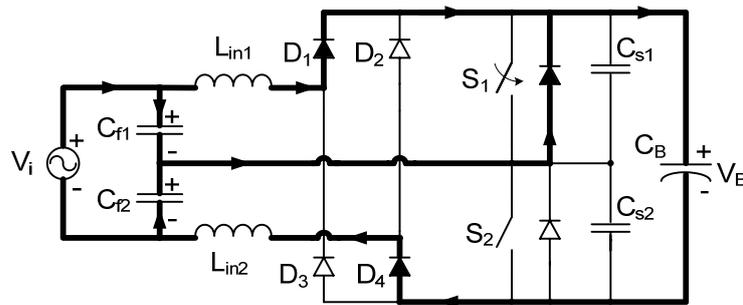


Fig. 3-4 – Segunda etapa de funcionamento do estágio CFP.

### 3. Terceira Etapa ( $t_2$ a $t_3$ ):

No instante  $t_2$ , o interruptor  $S_1$  assume a corrente e permite a continuidade do processo em que o indutor  $L_{in2}$  se desmagnetiza sobre o capacitor de barramento  $C_B$ , e o indutor  $L_{in1}$  se magnetiza devido à tensão imposta pelo capacitor  $C_{f1}$ , conforme ilustrado na Fig. 3-5. Ao final desta etapa a corrente no indutor  $L_{in2}$  se anula.

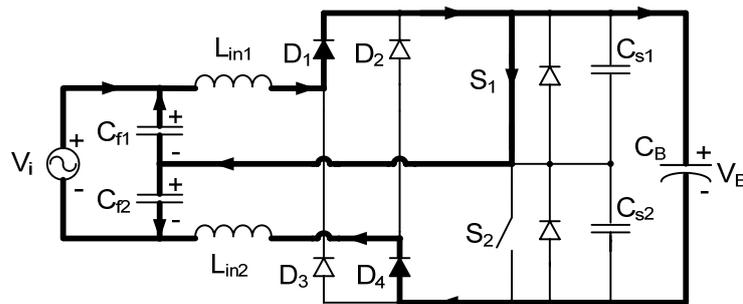


Fig. 3-5 – Terceira etapa de funcionamento do estágio CFP.

### 4. Quarta Etapa ( $t_3$ a $t_4$ ):

No instante  $t_3$ , a corrente no indutor  $L_{in2}$  atinge zero, e permanece nula devido à presença do diodo  $D_4$ , que está reversamente polarizado. O indutor  $L_{in1}$  continua a acumular energia através de  $S_1$ . A corrente da fonte de entrada circula pelo capacitor  $C_{f2}$  e o capacitor  $C_{f1}$  continua impondo sua tensão sobre o indutor  $L_{in1}$ . Esta etapa termina

quando o interruptor  $S_1$  for comandado a bloquear, no instante  $t_4$ , dando início a uma nova etapa de comutação suave. A Fig. 3-6 apresenta esta etapa de funcionamento.

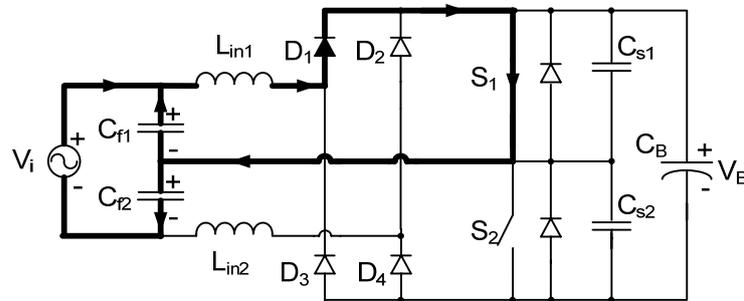


Fig. 3-6 – Quarta etapa de funcionamento do estágio CFP.

### 5. Quinta Etapa ( $t_4$ a $t_5$ ):

No instante  $t_4$ , o interruptor  $S_1$  é bloqueado sob tensão nula, causando uma etapa de comutação suave devido à presença dos capacitores  $C_{s1}$  e  $C_{s2}$ . Devido à corrente imposta pelo indutor  $L_{in1}$ , tem-se a descarga do capacitor  $C_{s2}$  e a carga do capacitor  $C_{s1}$ . Ao final desta etapa de operação a tensão sobre o interruptor  $C_{s2}$  atinge zero e a tensão sobre  $C_{s1}$  atinge  $V_B$ . Esta etapa é ilustrada pela Fig. 3-7.

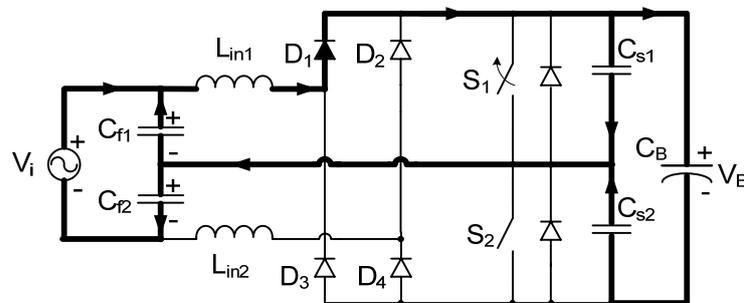


Fig. 3-7 – Quinta etapa de funcionamento do estágio CFP.

### 6. Sexta Etapa ( $t_5$ a $t_6$ ):

Nesta etapa de operação tem-se um processo similar ao da segunda etapa de operação, porém o que ocorria com  $S_1$  e  $L_{in1}$ , agora ocorre com  $S_2$  e  $L_{in2}$ .

Devido à corrente imposta por  $L_{in1}$ , no instante  $t_5$ , quando a tensão no capacitor  $C_{s2}$  atinge zero, o diodo em anti-paralelo com  $S_2$  entra em condução. O indutor  $L_{in1}$  se desmagnetiza entregando sua energia para o capacitor de barramento  $C_B$ . O indutor  $L_{in2}$

começa a se magnetizar devido à tensão imposta pelo capacitor  $C_{f2}$ . Durante esta etapa o interruptor  $S_2$  é comandado a conduzir, porém, não entra em condução devido ao sentido da corrente, garantindo assim a comutação não dissipativa. Esta etapa termina no instante  $t_6$  quando a amplitude da corrente do indutor  $L_{in2}$  atinge o valor da amplitude da corrente do indutor  $L_{in1}$ . Esta etapa é apresentada na Fig. 3-8.

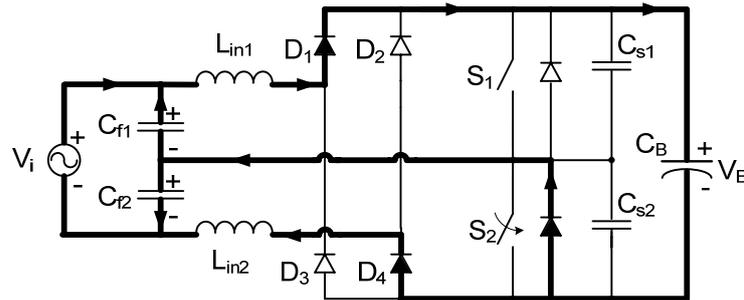


Fig. 3-8 – Sexta etapa de funcionamento do estágio CFP.

### 7. Sétima Etapa ( $t_6$ a $t_7$ ):

No instante  $t_6$  a corrente no indutor  $L_{in2}$  torna-se maior que a corrente de  $L_{in1}$ , e a corrente passa a circular por  $S_2$ , que assume a corrente de magnetização do indutor  $L_{in2}$  e proporcionará um caminho para a continuidade da desmagnetização de  $L_{in1}$ . Esta etapa se prolongará até o instante  $t_7$ , quando a corrente no indutor  $L_{in1}$  chega a zero. Esta etapa está ilustrada na Fig. 3-9.

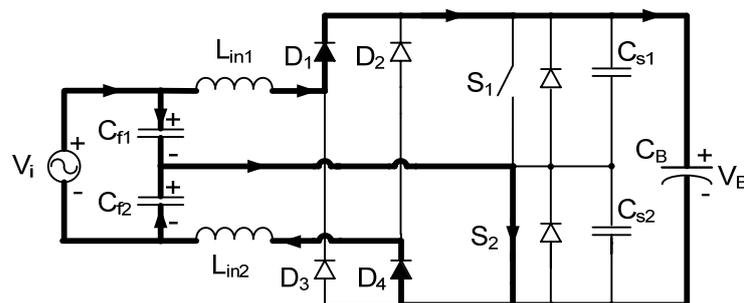


Fig. 3-9 – Sétima etapa de funcionamento do estágio CFP.

### 8. Oitava Etapa ( $t_7$ a $t_8$ ):

A partir do instante  $t_7$ , quando a corrente no indutor  $L_{in1}$  se anula, o diodo  $D_1$  bloqueia, e assim permanece por estar reversamente polarizado. O indutor  $L_{in2}$  continua a

se magnetizar devido à tensão imposta por  $C_{f2}$ . A corrente de entrada é assumida por  $C_{f1}$ , garantindo assim a continuidade da corrente de entrada. Esta etapa termina quando o interruptor  $S_2$  é comandado a bloquear, iniciando uma nova etapa de comutação suave, e retornando à primeira etapa de operação. Assim, tem-se o fim de um período de comutação. A Fig. 3-10 apresenta esta etapa de funcionamento.

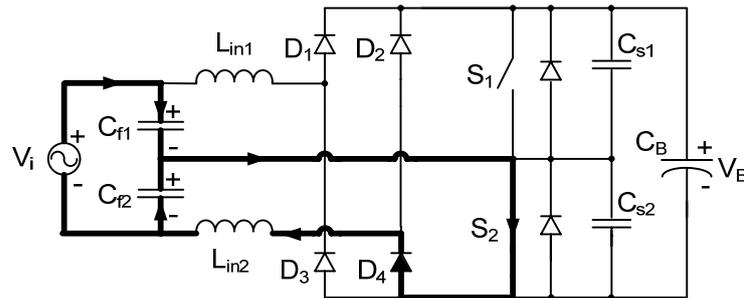


Fig. 3-10 – Oitava etapa de funcionamento do estágio CFP.

### 3.4 Formas de Onda

As etapas de funcionamento do circuito também podem ser representadas pelas formas de onda de tensão e de corrente nos principais elementos do circuito, durante um período de comutação. Esta representação gráfica facilita a compreensão do comportamento do circuito e do papel de cada componente no funcionamento deste, auxiliando seu equacionamento. A Fig. 3-11 resume estas etapas de operação em uma única figura, indicando os intervalos de tempo correspondentes à cada etapa.

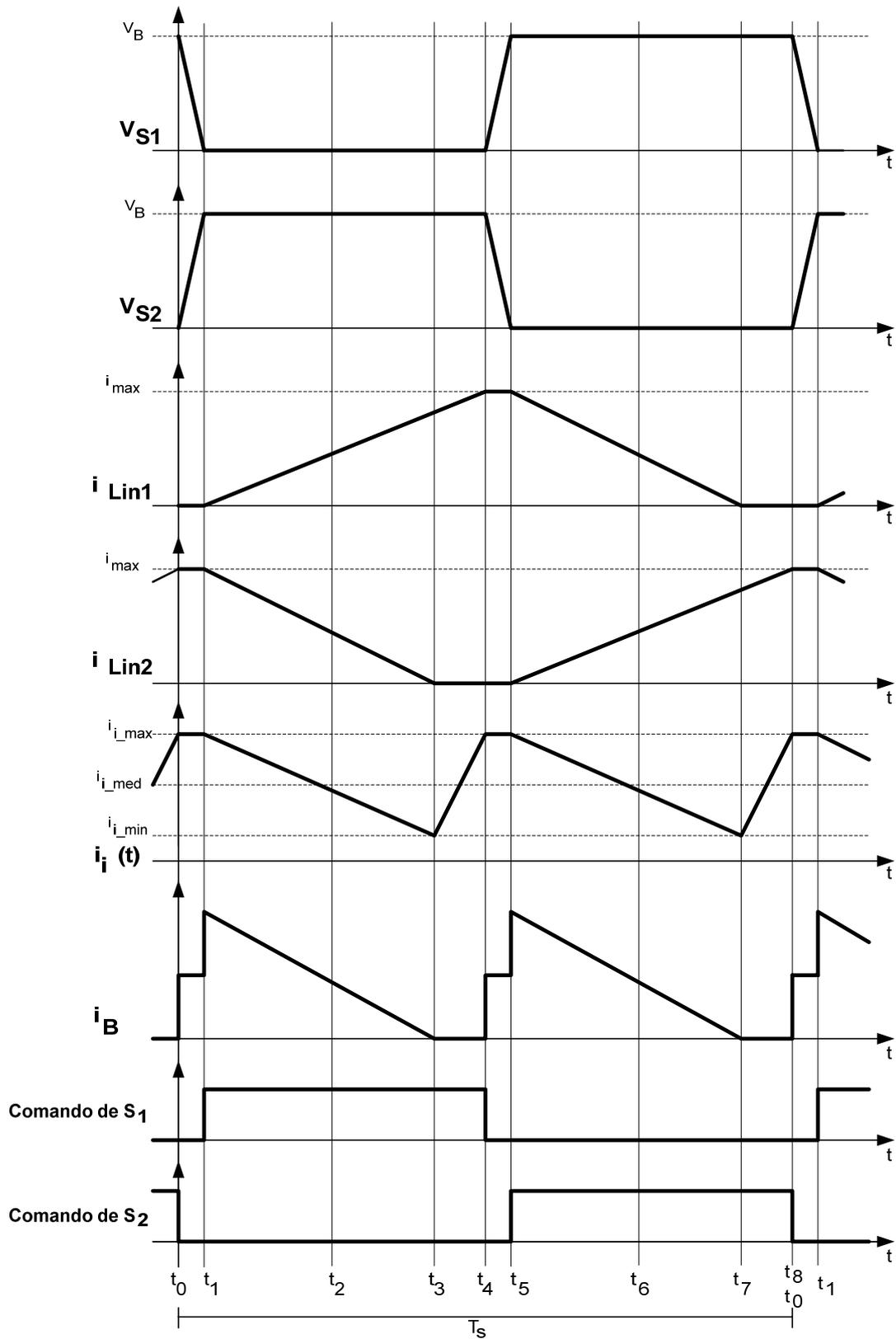


Fig. 3-11 – Formas de onda teóricas para o estágio CFP.

As formas de onda apresentadas na Fig. 3-11 representam o funcionamento do conversor no pico da tensão de entrada, quando os valores de tensão e de corrente atingem os níveis máximos. É neste ponto que ocorre a maior transferência de potência da rede de alimentação para o capacitor de barramento, portanto, a análise apresentada na seção seguinte será baseada nas formas de onda apresentadas nesta.

Dentre as formas de onda apresentadas, destacam-se as correntes nos indutores de entrada, comprovando a operação em MCD destes elementos, e a corrente de entrada “ $i_i(t)$ ”, que possui ondulação no dobro da frequência de comutação, contribuindo para a redução do filtro de entrada.

### 3.5 Equacionamento

De posse das etapas de funcionamento e das formas de onda que descrevem o comportamento do circuito de CFP, é possível obter o equacionamento necessário para representar cada uma das etapas. Como mencionado anteriormente, a metodologia adotada para este, baseia-se no trabalho de Dums [22] e, conseqüentemente, seguirá os mesmos passos.

Antes de iniciar o equacionamento, algumas considerações são necessárias, além das já apresentadas para as etapas de funcionamento.

- Os intervalos de comutação serão desprezados neste procedimento, pois representam uma parcela muito pequena do período de comutação, além da energia envolvida no processo ser muito pequena, devido ao pequeno valor das capacitâncias dos capacitores de comutação  $C_{s1}$  e  $C_{s2}$ ;
- A tensão de entrada  $V_i(t)$  se encontra em seu valor máximo.

#### 3.5.1 Corrente nos Indutores de Entrada $L_{in}$

Para representar o comportamento da corrente nos indutores de entrada, optou-se por equacioná-la em apenas um dos indutores, pois o comportamento das correntes nos dois indutores de entrada é similar, apenas defasada em meio período de comutação.

A partir das formas de onda apresentadas na Fig. 3-11, pode-se perceber que as correntes nos indutores de entrada crescem e decrescem em rampa e podem ser representadas utilizando a lei de Ampère. Desta forma, a corrente no indutor  $L_{in1}$  pode ser descrita como:

$$i_{L_{in1}} = \frac{V_{Cf1}}{L_{in1}} \times (t_f - t_i) \quad (3.1)$$

Substituindo a tensão do capacitor  $C_{f1}$  em (3.1), obtém-se:

$$i_{L_{in1}} = \frac{V_{ipk}}{2 \cdot L_{in1}} \cdot (t_f - t_i) \quad (3.2)$$

Desprezando os intervalos de comutação, pode-se considerar que a corrente começa a crescer no instante  $t_0$  e que o instante  $t_4$ , que indica o final do tempo de subida da corrente no indutor  $L_{in1}$ , representa a metade do período de comutação, assim:

$$t_f - t_i = \frac{T_s}{2} \quad (3.3)$$

Substituindo (3.3) em (3.2) obtém-se a expressão que descreve a amplitude máxima da corrente sobre o indutor  $L_{in1}$ . Esta expressão é indicada em (3.4).

$$i_{L_{in\_max}} = i_{max} = \frac{V_{ipk} \cdot T_s}{4 \cdot L_{in1}} \quad (3.4)$$

A fim de obter uma aproximação para o cálculo da corrente eficaz nos indutores de entrada, será admitido que estes operam em condução crítica, porém isto só ocorre quando a tensão de entrada se encontrar em seu valor máximo, que foi uma das condições impostas para esta análise. Assim, a corrente em  $L_{in1}$  pode ser representada pela Fig. 3-12, durante um período de comutação [22].

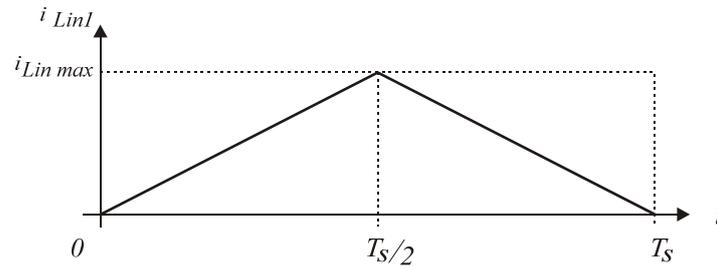


Fig. 3-12 - Aproximação para condução crítica de  $i_{Linl}$ .

Por ser senoidal a corrente de entrada, a envoltória da corrente no indutor *charge-pump* também será. Pela relação entre o valor de pico e o valor eficaz de uma onda senoidal, tem-se que:

$$i_{ef} = \frac{i_{pk}}{\sqrt{2}} \tag{3.5}$$

Como a área ocupada pela corrente no indutor é a metade da área do retângulo que a envolve, a relação entre a corrente de pico e a corrente eficaz será aproximada por:

$$i_{ef} = \frac{i_{pk}}{2 \cdot \sqrt{2}} \tag{3.6}$$

Substituindo o valor da corrente de pico, obtido em (3.4), o valor da corrente eficaz fica determinado por (3.7).

$$i_{Linl\_ef} = \frac{V_{ipk} \cdot T_s}{8 \cdot \sqrt{2} \cdot L_{inl}} \tag{3.7}$$

### 3.5.2 Corrente nos Capacitores $C_f$

Para os capacitores de entrada dos conversores *charge-pump*, pode-se escrever suas relações Volt-Ampère como indicado em (3.8), na qual é descrita esta relação para o capacitor  $C_{f1}$ .

$$i_{Cf1} = C_{f1} \cdot \frac{dV_{Cf1}}{dt} \tag{3.8}$$

Como os capacitores  $C_{f1}$  e  $C_{f2}$  funcionam como divisor de tensão para a rede de alimentação, é possível escrever a tensão sobre o capacitor  $C_{f1}$  conforme (3.9).

$$V_{Cf1} = V_i - V_{Cf2} \quad (3.9)$$

Substituindo (3.9) em (3.8) e sabendo que a derivada da tensão de entrada  $V_i$  é nula, a corrente no capacitor  $C_{f1}$  pode ser expressa como indicado pela expressão (3.10).

$$i_{Cf1}(t) = -C_{f1} \cdot \frac{dV_{Cf2}(t)}{dt} \quad (3.10)$$

Como as capacitâncias  $C_{f1}$  e  $C_{f2}$  são iguais, pode-se voltar à relação Volt-Ampère do capacitor  $C_{f2}$  e substituí-la em (3.10), obtendo-se a expressão (3.11), que relaciona as correntes nos capacitores *charge-pump*.

$$i_{Cf1} = -i_{Cf2} \quad (3.11)$$

Considerando que o indutor está em condução crítica, esta mesma corrente circulará pelo capacitor *charge-pump*, porém, sem o valor médio. Logo, o pico da corrente no capacitor será a metade do pico da corrente no indutor. A corrente neste componente também acompanhará a envoltória de uma onda senoidal, assim, uma aproximação para o valor eficaz da corrente no capacitor passará a ser a metade da corrente que circula pelo indutor [22], como indica (3.12).

$$i_{Cf1\_ef} = \frac{V_{ipk} \cdot T_s}{16 \cdot \sqrt{2} \cdot L_{in1}} \quad (3.12)$$

A tensão a que o capacitor está sujeito, é a metade da tensão de pico da fonte de alimentação, pois os dois capacitores,  $C_{f1}$  e  $C_{f2}$  estão posicionados como um divisor de tensão da fonte de entrada.

### 3.5.3 Corrente de Entrada

Do circuito esquemático do estágio de CFP representado na Fig. 3-2, pode-se obter a corrente da fonte de alimentação aplicando a lei de Kirchoff das correntes ao nó que liga a fonte de alimentação  $V_i$ , o indutor  $L_{in1}$  e o capacitor  $C_{f1}$ , assim como aplicando esta lei ao

nó entre a fonte de alimentação  $V_i$ , o indutor  $L_{in2}$  e o capacitor  $C_{f2}$ . Logo, a corrente da fonte de entrada pode ser descrita como:

$$i_i = i_{Lin1} + i_{Cf1} = i_{Lin2} + i_{Cf2} \quad (3.13)$$

Outra expressão que pode ser obtida, a fim de descrever a corrente de entrada, relaciona a média entre a corrente que entra na fonte de alimentação e a corrente que sai. A equação (3.14) indica este comportamento.

$$i_i = \frac{(i_{Lin1} + i_{Cf1}) + (i_{Lin2} + i_{Cf2})}{2} \quad (3.14)$$

Substituindo a equação (3.11) em (3.14), a corrente de entrada passa a ser representada pela média algébrica das correntes nos indutores de entrada do conversor *charge-pump*, como mostra a equação (3.15).

$$i_i = \frac{i_{Lin1} + i_{Lin2}}{2} \quad (3.15)$$

Observando as formas de onda das correntes nos indutores, mostradas na Fig. 3-11, é possível perceber que a forma de onda da corrente de entrada possui uma ondulação com o dobro da frequência de comutação. Contudo, para simplificar a análise, esta ondulação de corrente será desprezada, fazendo com que o valor médio<sup>i</sup> da forma de onda da corrente de entrada seja idêntico ao seu valor de pico conforme a equação (3.16) [22].

$$i_{i\_med} = i_{i\_max} \quad (3.16)$$

Como os indutores de entrada operam complementarmente e em MCD, quando se tem a corrente máxima em um deles, a corrente no outro se encontra em zero. Além disso o pico da corrente de entrada ocorre quando a corrente em um dos indutores também é máxima. Portanto, substituindo o valor da corrente máxima na equação (3.15), e admitindo a simplificação proposta em (3.16), tem-se uma nova representação para a corrente de entrada, dada por (3.17).

---

<sup>i</sup> Refere-se ao valor “médio instantâneo” da grandeza.

$$i_i = \frac{i_{\max}}{2} \quad (3.17)$$

Substituindo (3.4) em (3.17), chega-se a uma equação mais completa para o pico da corrente de entrada, que será considerado seu valor médio durante um período de comutação.

$$i_i = \frac{V_{ipk} \cdot T_s}{8 \cdot L_{in1}} \quad (3.18)$$

Para tornar a equação (3.18) genérica para todo o período da rede elétrica, e não apenas para um instante de tempo qualquer, admite-se a aproximação proposta na equação (3.19).

$$i_i(t) = \frac{V_i(t) \cdot T_s}{8 \cdot L_{in1}} \quad (3.19)$$

Como a fonte de entrada é a rede elétrica, sua tensão pode ser representada pela equação (3.20).

$$V_i(t) = V_{ipk} \cdot \text{sen}(\omega \cdot t) \quad (3.20)$$

Substituindo (3.20) em (3.19), obtém-se a equação (3.21), que descreve o comportamento da corrente de entrada para todo o período da rede elétrica que alimenta o conversor [22] e [26].

$$i_i(t) = \frac{T_s \cdot V_{ipk}}{8 \cdot L_{in1}} \cdot \text{sen}(\omega \cdot t) \quad (3.21)$$

### 3.5.4 Potência e Fator de Potência

De posse das equações que descrevem a tensão e a corrente na entrada do circuito, é possível calcular a potência fornecida pela rede elétrica.

$$P_i = \frac{1}{\pi} \cdot \int_0^{\pi} (V_i(t) \cdot i_i(t)) \cdot \partial(\omega \cdot t) \quad (3.22)$$

Resolvendo a equação (3.22), com os valores indicados em (3.19) e (3.20), obtém-se então uma expressão que permite conhecer a potência de entrada exigida pelo conversor [22] e [26].

$$P_i = \frac{T_s \cdot V_{ipk}^2}{16 \cdot L_{in1}} \quad (3.23)$$

Por fim, para provar que com um projeto adequado do filtro de entrada, alto fator de potência pode ser conseguido, a equação (3.25) mostra que, se desconsiderada a ondulação da corrente de entrada no dobro da frequência de comutação o fator de potência é unitário, ou seja, não existe defasagem entre a tensão e a corrente, nem distorção harmônica da corrente [22]. Para isso, procede-se o equacionamento a partir do conceito de fator de potência, ou seja, a razão entre a potência real e a potência aparente (3.24).

$$FP = \frac{P_i}{V_{i\_ef} \cdot i_{i\_ef}} \quad (3.24)$$

Substituindo em (3.24) a equação (3.23), e obtendo o módulo dos valores de tensão de entrada (3.20) e de corrente de entrada (3.21) e passando estes para valores eficazes, tem-se a equação para o cálculo do fator de potência cujo resultado é unitário [22] e [26].

$$FP = \frac{\frac{T_s \cdot V_{ipk}^2}{16 \cdot L_{in1}}}{\frac{V_{ipk}}{\sqrt{2}} \cdot \frac{T_s \cdot V_{ipk}}{\sqrt{2} \cdot 8 \cdot L_{in1}}} = 1 \quad (3.25)$$

### 3.5.5 Intervalo de Comutação

O intervalo de tempo em que ocorre a comutação, inicialmente desprezado para a obtenção deste equacionamento, pode ser determinado a partir da relação Volt-Ampère em um dos capacitores de comutação suave. Optou-se pelo cálculo para o capacitor  $C_{s1}$ . Esta relação está apresentada na equação (3.26).

$$i_{Cs1}(t) = C_{s1} \cdot \frac{dV_{Cs1}(t)}{dt} \quad (3.26)$$

A tensão aplicada sobre estes capacitores, no momento da comutação é a tensão de barramento, que é constante durante um período de comutação. A corrente que circula pelo componente durante esta etapa é a metade da corrente do interruptor, no instante da mudança de etapa de operação. Analisando a transição apresentada na quinta etapa de operação, tem-se que a tensão inicial sobre o capacitor é zero, e a tensão final é a tensão de barramento  $V_B$ . A corrente que circula pelo interruptor no instante  $t_4$  é  $i_{\max}$ . Metade desta corrente circulará pelo capacitor  $C_{s1}$  até que este se carregue e atinja o valor da tensão do barramento. Assim, a expressão que possibilita determinar o tempo decorrente desta etapa é apresentada em (3.27), conforme [22] e [26].

$$T_i = \frac{V_B \cdot 2 \cdot C_{s1}}{i_{\max}} \quad (3.27)$$

### 3.6 Filtro de Entrada.

O filtro de entrada da fonte é formado por um filtro LC do tipo passa-baixas e sua presença é importante para a redução do conteúdo harmônico, inserido pela alta frequência de comutação, na corrente de entrada. Apesar de ser um filtro LC comum, ele apresenta uma característica peculiar, pois seu capacitor é composto por uma associação dos capacitores dos conversores *charge-pump* pertencentes ao estágio de correção do fator de potência. A Fig. 3-13 apresenta a estrutura do filtro de entrada, juntamente com seu circuito equivalente, visto pela rede elétrica.

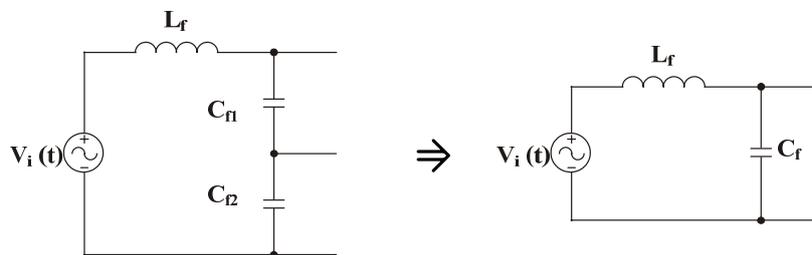


Fig. 3-13 – Circuito equivalente do filtro de entrada

Para determinar qual é a capacitância equivalente “vista” pela rede elétrica, é necessário compreender como se comporta a corrente nos capacitores *charge-pump*. Já foi mencionado que a corrente que circula em cada capacitor é a mesma corrente que percorre

os indutores de entrada, a despeito de um valor médio que é nulo nos capacitores. Como estas correntes atuam independentes uma da outra (Fig. 3-11), pode-se afirmar que a operação destes componentes não é em série. Contudo, também não é possível afirmar que estes capacitores operam em paralelo, pois nesta situação, o comportamento da corrente circulando através deles deveria ser semelhante pois, apresentam o mesmo valor de capacitância e estão sujeitos ao mesmo nível de tensão. Conseqüentemente, pode-se admitir que cada capacitor opera separadamente. Desta forma, são vistos independentemente pela fonte de entrada, e o capacitor equivalente possui o valor de apenas um capacitor, ou seja, na Fig. 3-13,  $C_f = C_{f1} = C_{f2}$ , [22].

Para projetar o filtro, é necessário saber a potência do circuito ao qual ele estará ligado. Como neste caso trata-se da fonte com CFP, seu comportamento pode ser representado por um resistor, cujo valor pode ser determinado pela tensão eficaz de entrada e pela potência absorvida da rede elétrica, considerando o rendimento não ideal do conversor. A Fig. 3-14 representa o filtro de entrada e a carga associada a ele, simulando a presença do conversor.

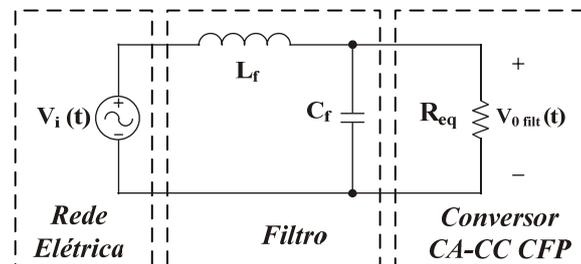


Fig. 3-14 – Filtro de entrada e resistência equivalente representando o conversor.

Desprezando a queda de tensão no filtro, o valor da resistência equivalente pode ser obtido conforme a equação (3.28).

$$R_{eq} = \frac{V_{ief}^2}{P_i} \quad (3.28)$$

Aplicando a Transformada de Laplace às equações do circuito representado na Fig. 3-14, é possível obter a função de transferência do filtro, apresentada em (3.29).

$$G(s) = \frac{V_{0,filtr}(s)}{V_i(s)} = \frac{1}{s^2 \cdot L_f \cdot C_f + s \cdot \frac{L_f}{R_{eq}} + 1} \quad (3.29)$$

Passando a equação (3.29) para o domínio da frequência, tem-se sua representação dada por (3.30).

$$G(j \cdot \omega) = \frac{1}{-\omega_s^2 \cdot L_f \cdot C_f + j \cdot \omega_s \cdot \frac{L_f}{R_{eq}} + 1} \quad (3.30)$$

A frequência de corte do filtro e o fator de amortecimento do filtro são definidos pelas equações (3.31) e (3.32), respectivamente.

$$\omega_c = \frac{1}{\sqrt{L_f \cdot C_f}} \quad (3.31)$$

$$\zeta = \frac{1}{2 \cdot R_{eq}} \cdot \sqrt{\frac{L_f}{C_f}} \quad (3.32)$$

Substituindo as equações (3.31) e (3.32) em (3.30), obtém-se a equação (3.33) que descreve o comportamento do filtro em função da frequência.

$$G(j \cdot \omega) = \frac{1}{-\left(\frac{\omega_s}{\omega_c}\right)^2 + 2 \cdot j \cdot \zeta \cdot \left(\frac{\omega_s}{\omega_c}\right) + 1} \quad (3.33)$$

Normalizando esta equação pela relação das frequências  $\omega_{norm} = (\omega_s / \omega_c)$  é possível traçar curvas de resposta do filtro para diversos fatores de amortecimento “ $\zeta$ ”, apresentadas na Fig. 3-15.

Na prática, como as únicas variáveis possíveis de serem ajustadas são a frequência de corte e o valor da indutância  $L_f$ , é possível que seja necessário um ajuste que contemple satisfatoriamente um compromisso para com o sobre-sinal.

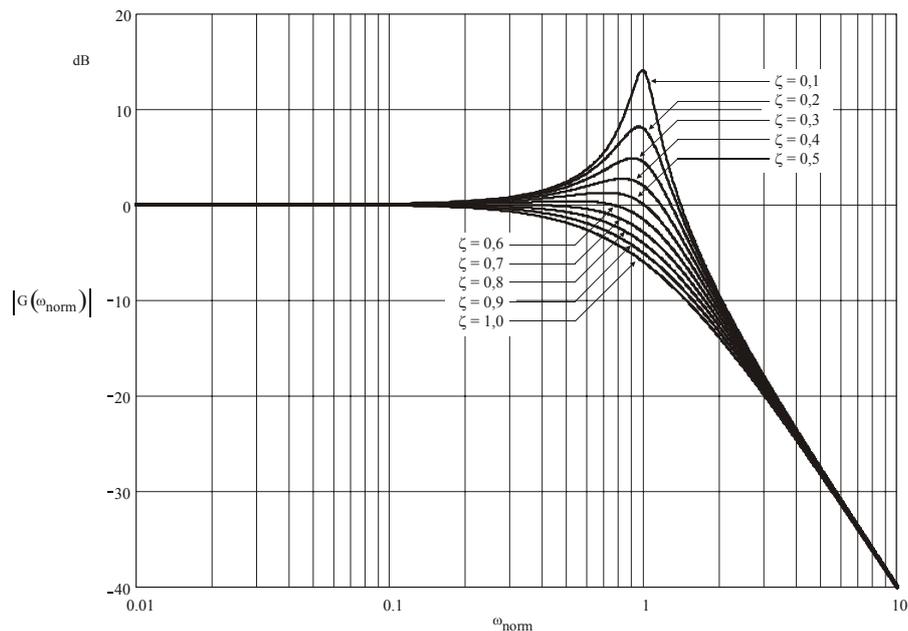


Fig. 3-15 – Ganho do filtro de entrada em função da frequência normalizada [22].

### 3.7 Conclusão

Neste capítulo foram apresentadas as etapas de funcionamento, formas de onda e equacionamento do estágio responsável pela correção do fator de potência. Também foi analisado o filtro de entrada, responsável pela redução da ondulação de alta frequência presente na corrente de entrada.

A partir do equacionamento apresentado é possível calcular o valor dos indutores e capacitores *charge-pump*, porém não foi possível obter uma expressão matemática capaz de definir a tensão de barramento ( $V_B$ ) da estrutura. Assim, esta deverá ser obtida por simulação, e será abordada no capítulo quatro.

## 4 CONVERSOR CC-CC

### 4.1 Introdução

Neste capítulo será apresentada a análise do conversor CC-CC responsável pela conversão da tensão de barramento  $V_B$ , fornecida pelo estágio CFP, no valor de tensão de saída desejado. O conversor utilizado para esta tarefa é conhecido na literatura como meia-ponte, normalmente empregado com comando assimétrico, modulado por largura de pulso e comutação sob tensão nula (HB-ZVS-PWM). Porém, nesta aplicação será utilizado comando simétrico.

Inicialmente, serão explanadas algumas características importantes do conversor HB-ZVS-PWM, assim como as condições de operação necessárias para que este possa operar em conjunto com o circuito de CFP, compartilhando os mesmos interruptores. Em seguida, serão apresentadas suas etapas de operação, principais formas de onda de corrente e tensão, assim como o equacionamento necessário para que se possa projetá-lo.

### 4.2 Conversor Meia-Ponte (HB-ZVS-PWM)

A Fig. 4-1 representa o circuito esquemático do conversor meia ponte com comando assimétrico, modulado por largura de pulso e comutação sob tensão nula (HB-ZVS-PWM).

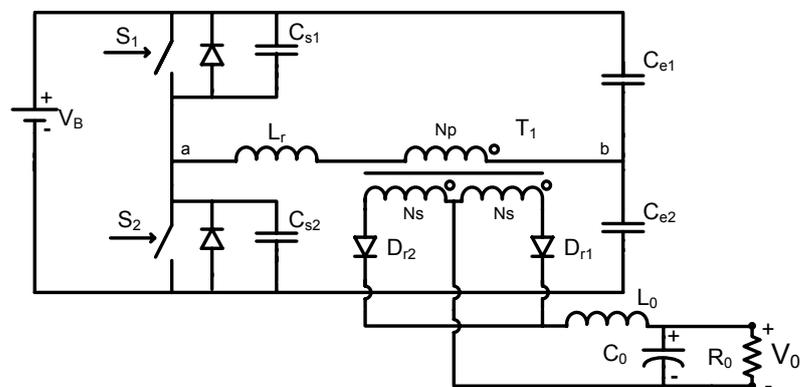


Fig. 4-1 – Conversor meia-ponte, PWM, ZVS com comando assimétrico.

O comando deste conversor consiste na habilitação dos interruptores durante tempos complementares em um período de comutação e possibilita manter os intervalos de condução, independente da razão cíclica. Desta maneira, à exceção dos pequenos intervalos de tempo destinados às comutações, sempre um interruptor se encontra conduzindo, garantindo-se, desta maneira, a comutação *ZVS* (*zero voltage switching*) [27]. Contudo, somente ocorre comutação sob tensão nula quando a energia armazenada na indutância  $L_r$  somada a da indutância de dispersão do transformador for suficiente para efetuar a transição de estado dos capacitores  $C_{s1}$  e  $C_{s2}$ . Isto implica na existência de um limite inferior de potência a partir do qual a comutação *ZVS* deixa de ocorrer.

Para que o conversor HB-ZVS-PWM possa operar em conjunto com o estágio de CFP, compartilhando dos mesmos interruptores e formando um conversor de único estágio, é necessário que ambos operem com a mesma frequência de comutação e razão-cíclica. Como foi estabelecido anteriormente, o estágio de CFP irá operar com razão cíclica igual a 1/2 (um meio), sendo assim, é necessário que esta condição seja imposta ao conversor CC-CC. Esta escolha não somente facilita a análise das etapas de operação, mas também traz alguns benefícios para o funcionamento do conversor HB-ZVS-PWM. São eles:

- As tensões nos capacitores  $C_{e1}$  e  $C_{e2}$  são teoricamente iguais, garantindo a simetria de suas correntes, além de ficarem limitadas à  $V_B/2$ ;
- A energia disponível para as etapas ressonantes de comutação dos dois interruptores é a mesma, garantindo que sempre que um interruptor estiver com comutação suave, o outro também estará.

### ***4.3 Etapas de Funcionamento***

A seguir serão apresentadas as etapas de funcionamento do conversor HB-ZVS-PWM. Novamente, para facilitar a análise das etapas, algumas considerações serão efetuadas:

- Todos os componentes serão considerados ideais;

- O filtro de saída será substituído por uma fonte de corrente constante ideal, com valor igual ao da corrente de carga referida para o lado primário do transformador;
- As grandezas do conversor serão referidas ao lado primário do transformador. A tensão e a corrente induzidas no lado primário do transformador serão denominadas  $V'_0$  e  $I'_0$ , respectivamente.

### 1. Primeira Etapa ( $t_0, t_1$ )

O interruptor  $S_1$  está em condução, possibilitando a transferência de energia da fonte de alimentação  $V_B$  para a carga. A corrente no interruptor é igual a soma da corrente magnetizante com a corrente de carga referida ao primário ( $i_{Lm} + I'_0$ ). A tensão aplicada entre os pontos “a” e “b” ( $V_{ab}$ ) é igual a tensão  $V_{Ce1}$ . Esta etapa termina com o bloqueio de  $S_1$  e está representada na Fig. 4-2.

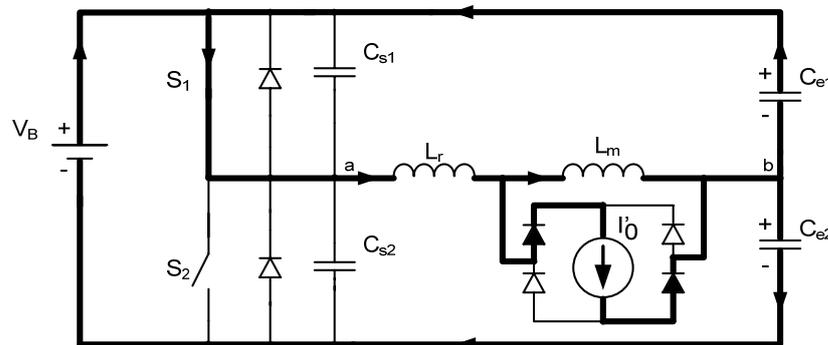


Fig. 4-2 – Primeira etapa de funcionamento do conversor HB-ZVS-PWM.

### 2. Segunda Etapa ( $t_1, t_2$ )

No instante  $t_1$ , quando o interruptor  $S_1$  é bloqueado sob tensão nula, as tensões  $V_{Cs1}$  e  $V_{Cs2}$  variam de forma linear, pois a carga/descarga destes capacitores ocorre com corrente constante (Fig. 4-3). Ao final desta etapa a tensão em  $C_{s2}$  é nula e em  $C_{s1}$  é  $V_B$ .

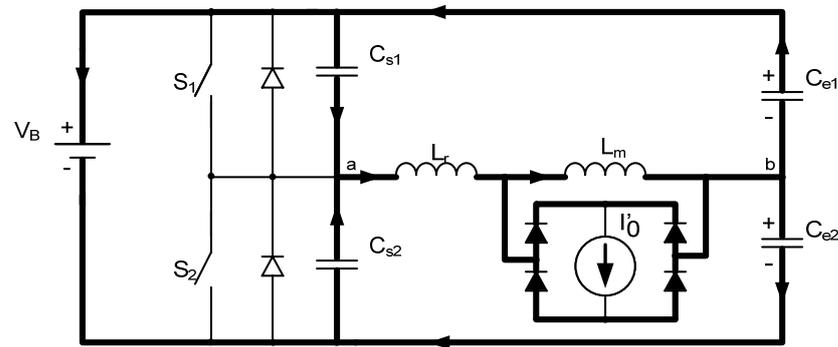


Fig. 4-3 – Segunda etapa de funcionamento do conversor HB-ZVS-PWM.

### 3. Terceira Etapa ( $t_2, t_3$ )

No instante  $t_2$ , quando a tensão em  $C_{s2}$  atinge zero, o diodo de  $S_2$  é diretamente polarizado, entrando em condução. O indutor  $L_r$  se desmagnetiza, devolvendo energia para a fonte  $V_B$ . Durante esta etapa o interruptor  $S_2$  é comandado a conduzir sob tensão nula, porém não entra em condução devido ao sentido da corrente. Esta etapa se encerra quando a corrente no indutor  $L_r$  atinge zero, e está ilustrada na Fig. 4-4.

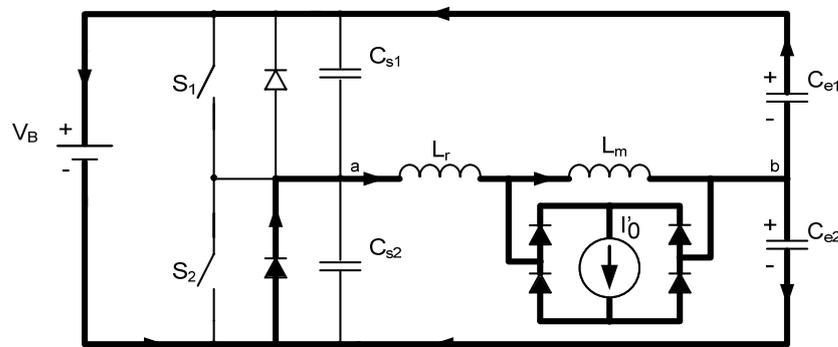


Fig. 4-4 – Terceira etapa de funcionamento do conversor HB-ZVS-PWM.

### 4. Quarta Etapa ( $t_3, t_4$ )

Quando a corrente em  $L_r$  atinge zero no instante  $t_3$ , o interruptor  $S_2$  entra em condução. A corrente no indutor  $L_r$  passa a crescer linearmente no sentido oposto até atingir o valor  $-I_0 + i_{Lm}$ . Esta etapa está ilustrada na Fig. 4-5.

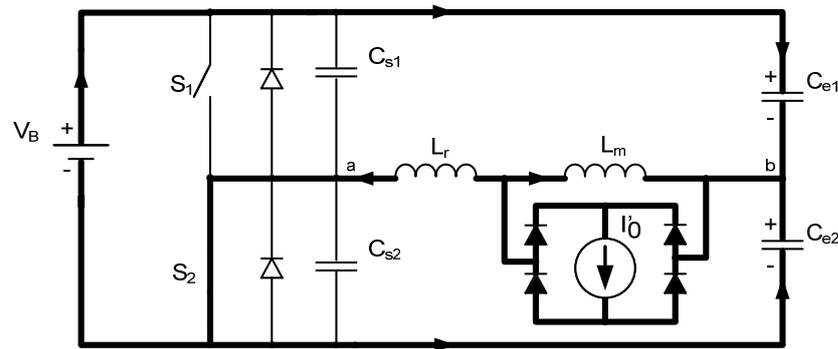


Fig. 4-5 – Quarta etapa de funcionamento do conversor HB-ZVS-PWM.

### 5. Quinta Etapa ( $t_4, t_5$ )

A quinta etapa inicia no instante  $t_4$ , quando a corrente no indutor  $L_r$  atinge  $-I'_0 + i_{L_m}$ . O interruptor  $S_2$  permanece em condução, possibilitando a transferência de energia da fonte  $V_B$  para a carga. Esta etapa se encerra quando  $S_2$  é comandado a bloquear, e pode ser observada na Fig. 4-6.

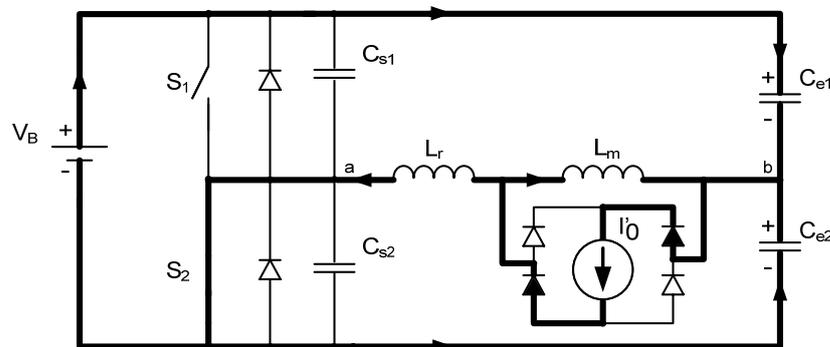


Fig. 4-6 – Quinta etapa de funcionamento do conversor HB-ZVS-PWM.

### 6. Sexta Etapa ( $t_5, t_6$ )

A sexta etapa representa o intervalo de comutação suave de  $S_2$ . No instante  $t_5$  o interruptor  $S_2$  é comandado a bloquear sob tensão nula, as tensões  $V_{C_{s1}}$  e  $V_{C_{s2}}$  variam de forma linear, similar à segunda etapa, porém o que ocorria para  $S_1$  agora ocorre para  $S_2$ . Ao final desta etapa a tensão em  $C_{s1}$  é nula e em  $C_{s2}$  é  $V_B$ . Esta etapa é representada pela Fig. 4-7.

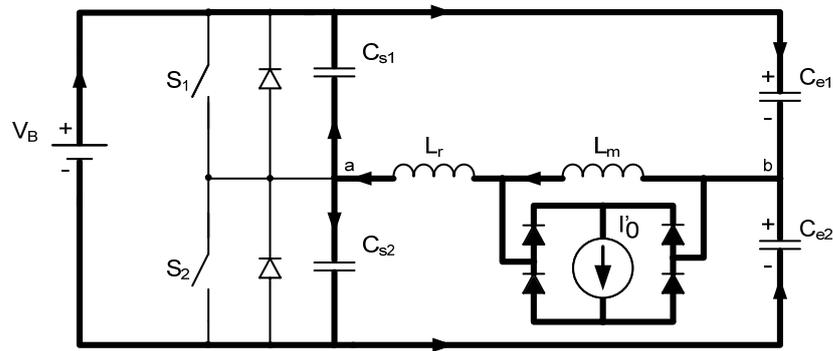


Fig. 4-7 – Sexta etapa de funcionamento do conversor HB-ZVS-PWM.

### 7. Sétima Etapa ( $t_6, t_7$ )

Quando a tensão no capacitor  $C_{s1}$  atinge zero, o diodo de  $S_1$  entra em condução. O indutor  $L_r$  se desmagnetiza, devolvendo energia para a fonte  $V_B$ , conforme ilustrado na Fig. 4-8. O interruptor  $S_1$  é comandado a conduzir sob tensão nula, mas não entra em condução devido ao sentido da corrente. Ao final desta etapa a corrente no indutor  $L_r$  é nula.

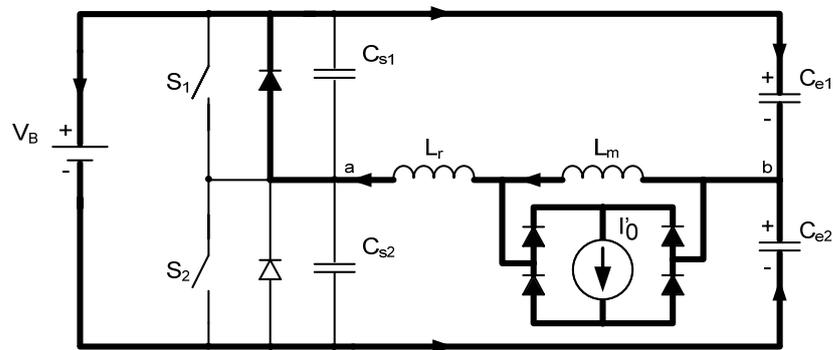


Fig. 4-8 – Sétima etapa de funcionamento do conversor HB-ZVS-PWM.

### 8. Oitava Etapa ( $t_7, t_8$ )

No instante  $t_7$  quando a corrente no indutor  $L_r$  atinge zero, o interruptor  $S_1$  passa a conduzir e sua corrente cresce linearmente até atingir  $I_0 + i_{L_m}$ , conforme ilustrado na Fig. 4-9. Esta representa a última etapa de funcionamento, portanto, a próxima etapa é novamente a primeira ( $t_0, t_1$ ).

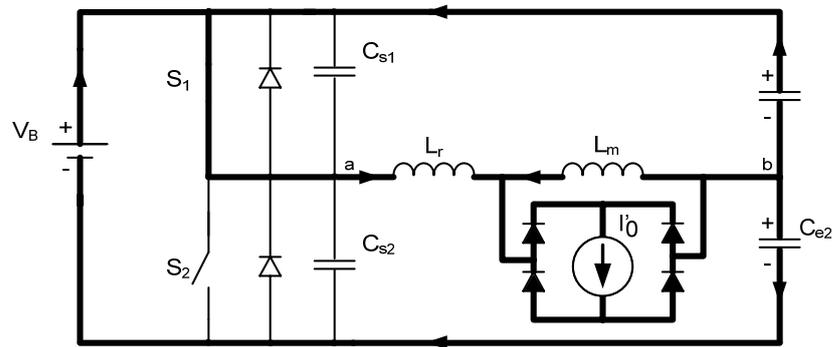


Fig. 4-9 – Oitava etapa de funcionamento do conversor HB-ZVS-PWM.

#### 4.4 Formas de Onda

As formas de onda de tensão e de corrente pertinentes estão apresentadas na Fig. 4-10, para uma razão cíclica igual a 1/2. Para simplificar as formas de onda as comutações foram consideradas instantâneas.

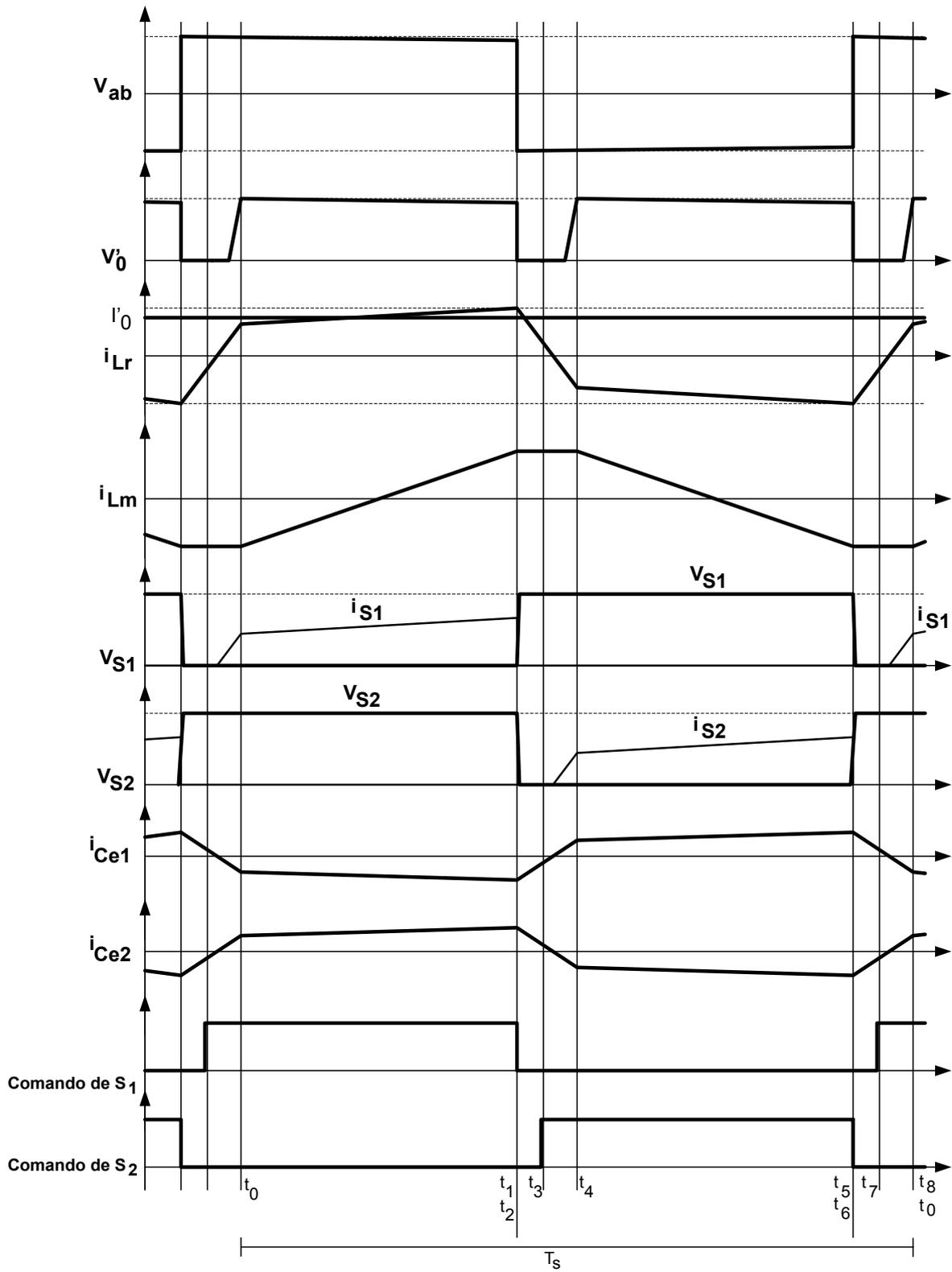


Fig. 4-10 – Formas de onda do conversor HB-ZVS-PWM.

## 4.5 Equacionamento do conversor HB-ZVS-PWM

Como o conversor *HB-ZVS-PWM* é uma estrutura conhecida na literatura [27], não será realizado um estudo detalhado de seu equacionamento como o apresentado no capítulo anterior. Será apresentada sua característica de saída, partindo em seguida para a metodologia de cálculo dos seus componentes, que por sua vez possibilita o projeto prático do conversor.

### 4.5.1 - Característica de Saída e de Transferência Estática

A partir das formas de onda da tensão  $V_{ab}$  e  $V'_0$ , apresentadas na Fig. 4-10, pode-se observar que durante os intervalos em que ocorre mudança de estado no indutor  $L_r$ , a tensão  $V'_0$  é zero. Como conseqüência disto, há uma redução no tempo efetivo de aplicação de tensão na saída, que se traduz em uma redução da tensão  $V'_0$  média. Isto ocorre porque os diodos retificadores permanecem em curto-circuito, não havendo transferência de potência à carga [27]. Este fenômeno é denominado de perda de razão cíclica.

A característica de saída do conversor HB-ZVS-PWM é dada pela equação (4.1), conforme [27].

$$q = \frac{V'_0}{V_B} = \left[ 2 \cdot D \cdot (1 - D) - \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_B} \right] \quad (4.1)$$

Como se pode observar, devido à queda de tensão no indutor ressonante, existe uma perda de razão cíclica proporcional a corrente de carga, definida por:

$$\overline{I'_0} = \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_B} \quad (4.2)$$

Substituindo (4.2) em (4.1), pode-se reescrever a característica de saída:

$$q = \left[ 2 \cdot D \cdot (1 - D) - \overline{I'_0} \right] \quad (4.3)$$

A partir da equação (4.3) pode-se traçar um ábaco que relaciona o ganho estático do conversor em função da perda de razão cíclica. Este ábaco permite observar a dependência da tensão de saída com a corrente de carga.

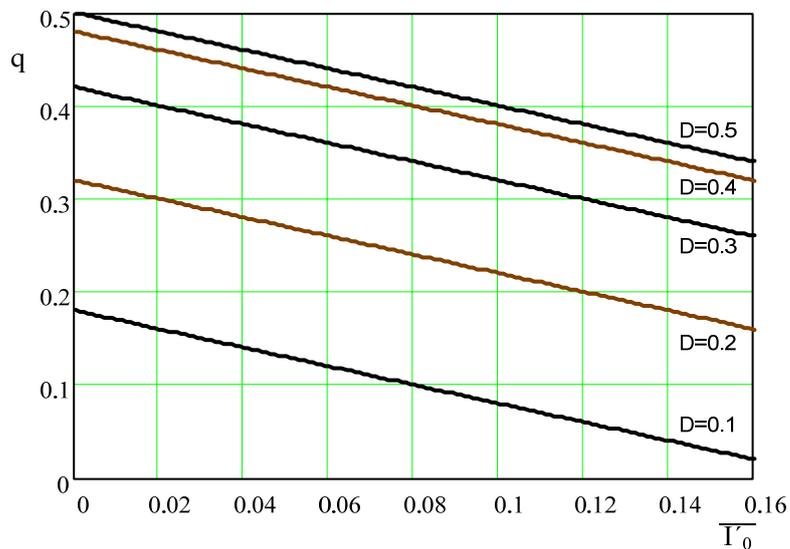


Fig. 4-11 – Característica de saída do conversor HB- ZVS -PWM.

Desprezando a perda de razão cíclica provocada pela indutância de comutação, obtém-se a característica de transferência do conversor (4.4), representada na Fig. 4-12.

$$q = [2 \cdot D \cdot (1 - D)] \tag{4.4}$$

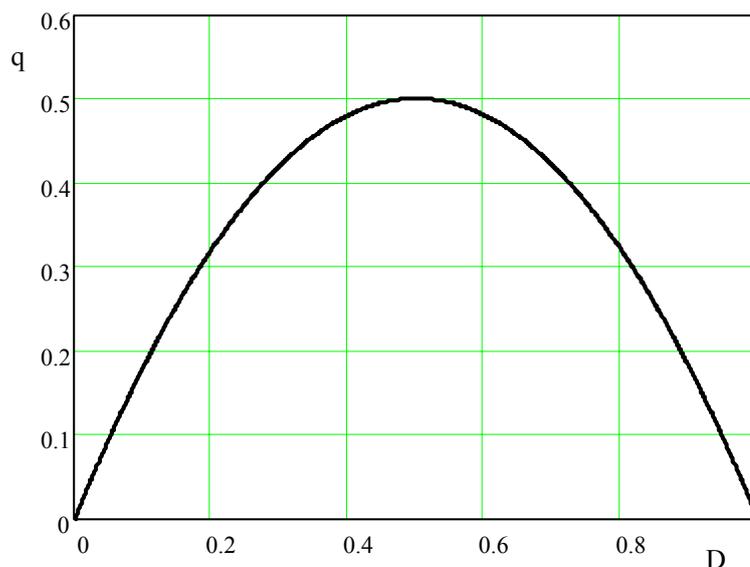


Fig. 4-12 – Característica de transferência do conversor HB- ZVS-PWM

Lembrando que  $V'_0$  representa a tensão de saída do conversor referida para o lado primário do transformador, pode-se escrever a relação de transformação conforme a equação (4.5) [29].

$$n_T = \frac{V'_0}{V_0} = \frac{V_B}{V_0} \cdot [2 \cdot D \cdot (1 - D) - \overline{I'_0}] \quad (4.5)$$

#### 4.6 Conclusão

Neste capítulo foi apresentado o conversor CC-CC escolhido e as condições necessárias para operar em conjunto com o estágio de CFP. Foram apresentadas suas etapas de operação e sua característica de saída e transferência estática, que permitem obter o equacionamento necessário para o projeto de seus componentes.

## 5 METODOLOGIA E PROJETO

### 5.1 Introdução

Nos capítulos três e quatro, foram apresentados o princípio de funcionamento e as principais características dos circuitos que compõem a topologia proposta, fornecendo a base necessária para o desenvolvimento de uma metodologia de projeto para o cálculo de seus componentes a partir de especificações. Esta metodologia será apresentada neste capítulo.

A simulação numérica será utilizada como ferramenta auxiliar para o desenvolvimento do projeto da estrutura, uma vez que o completo dimensionamento do circuito só é possível a partir da definição de algumas variáveis obtidas por simulação, como é o caso da tensão de barramento. Uma vez concluídos os cálculos dos componentes, serão apresentados os resultados de simulação da fonte. Isto permite validar o equacionamento e verificar o comportamento do circuito quando os dois estágios são interligados, formando um conversor CA-CC isolado de estágio único.

Neste capítulo, também será definida a estratégia de controle para regular a tensão de saída da fonte e o circuito utilizado para implementá-la. Por fim, serão apresentados os circuitos auxiliares necessários para a implementação prática de um protótipo do conversor, tais como: circuito de comando, fonte auxiliar, proteção de sobretensão e medidor da tensão de saída.

### 5.2 Especificações de Projeto

Para o projeto da fonte de alimentação foram estipuladas as especificações apresentadas na Tabela 5-1. Estas especificações foram arbitradas a partir de informações obtidas com fabricantes de fontes de alimentação, porém alguns limites impostos para as variáveis, como a ondulação da tensão de saída, podem variar de acordo com a aplicação desejada para a fonte.

Tabela 5-1 – Especificações para o projeto da fonte de alimentação.

Parâmetro	Valor
Tensão de Entrada - $V_i$	220 $V_{ef} \pm 10\%$ / 60 Hz
Tensão de Saída - $V_0$	24 $V_{CC} \pm 10\%$
Potência de Saída (nominal) - $P_0$	200 W
Potência mínima - $P_{0\ min}$	100 W
Norma a atender	IEC 61000-3-2 Classe A
Tempo de resposta para degrau de carga de 50% - $T_{resp}$	120 ms (desejável)
Variação da tensão de saída para degrau de carga de 50% - $\Delta V_0$	Inferior a 10%

Note que a potência mínima do protótipo da fonte foi limitada em 50% da potência nominal. Este valor foi arbitrado com base nos resultados obtidos com a simulação da estrutura já calculada, os quais mostraram que a frequência de comutação para esta potência é praticamente o dobro daquela para a potência nominal. Além disso, para potências de saída muito baixas, a comutação ZVS deixa de ocorrer e as perdas por comutação tornam-se um problema.

A frequência de comutação  $f_s$  para a potência nominal foi estipulada em 25 kHz, de maneira que a frequência com carga mínima fique próxima de 50 kHz. Estes valores de frequência foram escolhidos para que se tenha uma boa folga de tempo de processamento com o microcontrolador utilizado para o controle.

Para potências de saída inferiores a 50% da nominal, o controle continuará atuando até que seja atingida a frequência máxima de comutação estipulada. A partir deste ponto, reduzindo-se ainda mais a potência de saída, a tensão de barramento, e conseqüentemente, a tensão de saída começam a aumentar, perdendo-se a regulação. Esta elevação da tensão ocorre até que uma proteção de sobretensão atue, inibindo os pulsos de comando e desligando o protótipo.

### 5.3 Projeto dos Elementos do Circuito

#### 5.3.1 Projeto dos Componentes do Estágio de CFP

A partir das especificações fornecidas é possível realizar os cálculos dos elementos do estágio *charge-pump*.

Isolando o valor da indutância  $L_{in1}$  na equação (3.23), obtém-se a expressão (5.1), que permite calcular o valor das indutâncias de entrada  $L_{in}$  em função da potência de entrada, tensão de pico na entrada e da frequência de comutação.

$$L_{in1} = \frac{V_{ipk}^2}{16 \cdot f_s \cdot P_{in}} \quad (5.1)$$

Em (5.1), pode-se observar que um dos dados necessários para o cálculo dos indutores é a potência de entrada da fonte. Portanto é preciso estipular um valor esperado para o rendimento do conversor, obtendo-se assim uma estimativa de sua potência de entrada. A equação (5.2) apresenta a relação entre as potências de entrada, de saída e o rendimento.

$$P_{in} = \frac{P_0}{\eta} \quad (5.2)$$

O valor do rendimento da fonte foi estipulado em 80%. Assim, resolvendo a equação (5.2), obtém-se:

$$P_{in} = \frac{P_0}{\eta} = \frac{200}{0,8} = 250W \quad (5.3)$$

Substituindo o resultado de (5.3) em (5.1), obtém-se o valor dos indutores *charge-pump*:

$$L_{in1} = \frac{V_{Spk}^2}{16 \cdot f_s \cdot P_{in}} = \frac{311^2}{16 \cdot (25 \cdot 10^3) \cdot 250} = 967,21\mu H \quad (5.4)$$

Para obter uma equação que permita o cálculo dos capacitores *charge-pump*, adota-se uma relação entre a frequência de ressonância dos elementos *charge-pump* e a frequência de comutação, denominada  $\alpha$ ; representada pela equação (5.5). O valor desta relação é obtido por simulação, de forma a garantir níveis de tensão adequados no barramento CC. O trabalho de Kwang-Hwa Liu e Yung-Lin Lin [32] demonstra para o conversor *boost* operando em MCD, que a relação entre a tensão de barramento  $V_B$  e a tensão de entrada  $V_i$ , influencia na TDH da corrente, distorcendo-a consideravelmente a medida que a relação  $V_i/V_B$  se aproxima de um. De acordo com [22], para a topologia utilizada, se  $\alpha=0,3$ , obtém-se tensão de barramento elevada o suficiente para que o fator de potência seja próximo da unidade.

$$\alpha = \frac{\omega_0}{\omega_s} = \frac{1}{2 \cdot \pi \cdot f_s \cdot \sqrt{L_{in1} \cdot C_{f1}}} \quad (5.5)$$

Elevando os dois termos da equação ao quadrado e isolando o valor do capacitor  $C_{f1}$  na equação (5.5), encontra-se a equação (5.6), que permite calcular seu valor.

$$C_{f1} = \frac{1}{4 \cdot \pi^2 \cdot f_s^2 \cdot \alpha^2 \cdot L_{in1}} \quad (5.6)$$

Para tornar esta equação independente do cálculo do indutor, basta aplicar (5.1) em (5.6), obtendo-se (5.7).

$$C_{f1} = \frac{4 \cdot P_{in}}{\pi^2 \cdot f_s \cdot \alpha^2 \cdot V_{ipk}^2} \quad (5.7)$$

Resolvendo a equação (5.7), para  $\alpha=0,3$  encontra-se o valor dos capacitores *charge-pump* (5.8).

$$C_{f1} = \frac{4 \cdot P_{in}}{\pi^2 \cdot f_s \cdot \alpha^2 \cdot V_{Spk}^2} = \frac{4 \cdot 250}{\pi^2 \cdot (25 \cdot 10^3) \cdot 0,3^2 \cdot 311^2} = 465,58 nF \quad (5.8)$$

Como o valor da capacitância calculada não é um valor comercial, adotou-se o valor comercial mais próximo do calculado. Com isso, pode-se recalculer o valor da relação  $\alpha$ , ou da indutância  $L_{in1}$ . O valor adotado para o capacitor foi  $C_{f1} = 330 nF$ , devido a disponibilidade do componente no laboratório, e  $\alpha$  foi recalculado isolando-o na equação (5.8). O resultado está apresentado em (5.9).

$$\alpha = 0,356 \quad (5.9)$$

Com o valor dos capacitores  $C_{f1}$  e  $C_{f2}$  definidos, e conhecendo os valores de tensão e corrente apresentados na seção 3.5.2, pode-se escolher os capacitores a serem utilizados no protótipo a partir dos catálogos de fabricantes. Já os indutores  $L_{in1}$  e  $L_{in2}$  precisam ser projetados, para que possam ser montados. A metodologia de projeto destes indutores está apresentada no Apêndice A.

A tabela 5-3 resume os valores calculados para os componentes do estágio CFP e os valores dos componentes utilizados para a montagem do protótipo da fonte, para as especificações apresentadas na Tabela 5-1.

Tabela 5-2 – Elementos “charge-pump” - Valores calculados e práticos.

Parâmetro	Valor Calculado	Valor do componente
$L_{in1}$	967,2 $\mu$ H	972 $\mu$ H <sup>ii</sup>
$L_{in2}$		969 $\mu$ H <sup>ii</sup>
$C_{f1}$	330 nF	330 nF $\pm$ 5% / 400 V
$C_{f2}$		

### 5.3.2 Projeto do Filtro de Entrada.

Para obter o filtro de entrada basta calcular o valor do indutor de filtro  $L_f$ , uma vez que o capacitor do filtro é equivalente ao valor de um dos capacitores  $C_f$ . Para o cálculo deste elemento utilizou-se a metodologia proposta anteriormente. Assim, calcula-se o valor da resistência equivalente do conversor, vista pelo filtro (5.10) e atribui-se um valor para a frequência de corte do mesmo (5.11). O valor da frequência de corte foi escolhido em 5kHz, uma década abaixo da frequência de ondulação da corrente de entrada, que possui o dobro da frequência de comutação.

<sup>ii</sup> Valores medidos na ponte 4262A LCR METER da Hewlett-Packard para a frequência de 10 kHz.

$$R_{eq} = \frac{V_{ief}^2}{P_{in}} = \frac{220^2}{250} = 193,6\Omega \quad (5.10)$$

$$f_c = \frac{2 \cdot f_s}{10} = \frac{2 \cdot (25 \cdot 10^3)}{10} = 5kHz \quad (5.11)$$

A capacitância de saída é equivalente a de um capacitor *charge-pump*, que neste caso é de 330 nF, e então a indutância deste filtro é dada por (5.12).

$$L_f = \frac{1}{(2 \cdot \pi \cdot f_c)^2 \cdot C_f} = \frac{1}{(2 \cdot \pi \cdot 5 \cdot 10^3)^2 \cdot 330 \cdot 10^{-9}} = 3,07mH \quad (5.12)$$

A partir dos valores obtidos com o projeto do filtro, pode-se traçar seu diagrama de Bode, que representa a resposta em frequência do filtro de entrada, apresentado na Fig. 5-1. Pode-se perceber que na frequência em que ocorre a ondulação da corrente, a atenuação é de 40 dB, e que o sobre-sinal na frequência de corte está localizado abaixo da frequência de comutação e acima da frequência da rede elétrica, tornando a sua influência no sistema pouco perceptível.

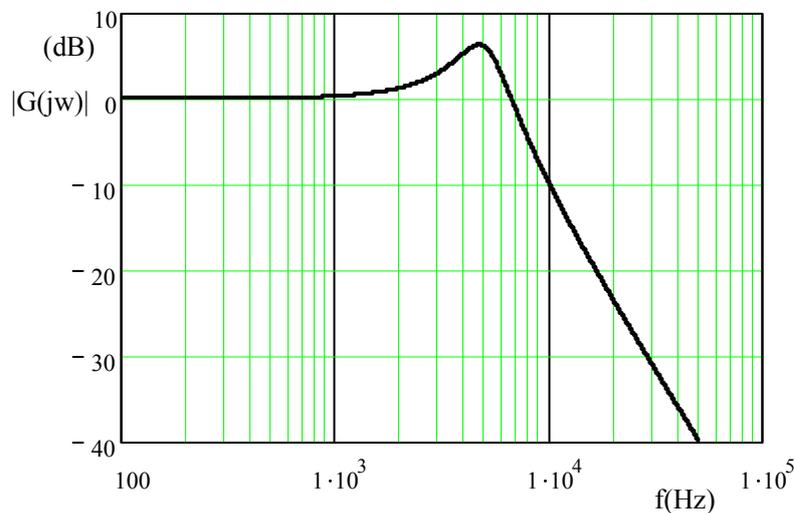


Fig. 5-1 – Resposta em frequência do filtro de entrada.

O procedimento adotado para o projeto físico do indutor de filtragem está apresentado no Apêndice B.

### 5.3.3 Projeto do Conversor CC-CC

O projeto do conversor HB-ZVS-PWM é baseado na metodologia apresentada em [27]. Porém, para que se possa iniciar o projeto do conversor CC-CC é necessário ter conhecimento do valor da tensão de barramento, pois esta representa sua tensão de entrada. Sendo assim, para obter seu valor simulou-se o estágio CFP com um resistor conectado diretamente ao barramento, emulando a carga do conversor. Isto é necessário porque até o momento não se conseguiu estabelecer uma relação matemática que possibilite calcular a tensão de barramento a partir do parâmetro  $\alpha$ . Porém já se tinha uma idéia do valor para o qual a tensão de barramento se aproximaria, com base no trabalho de Dums [22]. Deste modo, calculou-se o resistor equivalente para a potência nominal com a tensão de barramento estipulada em 345 V.

Realizando a simulação com os valores dos elementos do estágio CFP juntamente com o filtro de entrada, obteve-se uma tensão de barramento de aproximadamente 340 V, que será o valor utilizado para os cálculos dos componentes do conversor CC-CC.

Sabendo o valor da tensão de barramento é necessário estipular alguns parâmetros para que se possa dar início aos cálculos. A Tabela 5-2 apresenta os parâmetros adotados, assim como as demais especificações já apresentadas para o projeto da fonte.

Tabela 5-3 – Parâmetros de projeto do conversor CC-CC.

Parâmetro	Valor
Razão Cíclica	$D = 0,5$
Perda de Razão Cíclica	$\overline{I}'_0 = 2\%$
Tensão de Barramento	$V_B = 340 \text{ V}$
Frequência de Comutação	$f_s = 25 \text{ kHz}$
Tensão de saída	$V_0 = 24 \text{ V}$
Queda de tensão nos diodos retificadores de saída	$V_D = 0,6 \text{ V}$

Como mencionado anteriormente, o conversor CC-CC deverá operar com razão cíclica igual a 50% para que possa compartilhar dos interruptores do estágio CFP. A perda de razão cíclica foi estimada em 2%. Substituindo estes valores na equação (4.3), obtém-se

o valor de “q”, que representa a relação entre a tensão média referida para o primário e a tensão de barramento.

$$q = \frac{V'_0}{V_B} = [2 \cdot D \cdot (1 - D) - \overline{I'_0}] = [2 \cdot 0,5 \cdot (1 - 0,5) - 0,02] = 0,48 \quad (5.13)$$

Sabendo os valores de “q” e da tensão de barramento, obtém-se a tensão média no primário do transformador a partir da equação (4.1), reescrita em (5.14) com os termos rearranjados.

$$V'_0 = q \cdot V_B = 163,2V \quad (5.14)$$

Substituindo os devidos valores na equação (4.5), obtém-se a relação de transformação (5.15):

$$n_T = \frac{V'_0}{V_0 + V_D} = \frac{163,2V}{24V + 0,6V} = 6,63 \quad (5.15)$$

A partir da corrente de saída para a potência nominal (5.16), obtém-se o valor eficaz da corrente referida para o primário do transformador (5.17):

$$I_0 = \frac{P_0}{V_0} = \frac{200W}{24V} = 8,333A \quad (5.16)$$

$$I'_0 = \frac{I_0}{n_T} \quad (5.17)$$

Isolando  $L_r$  na equação (4.2), obtém-se a equação que permite calcular seu valor em função da corrente de saída referida para o primário do transformador:

$$L_r = \frac{V_B \cdot \overline{I'_0}}{4 \cdot I'_0 \cdot f_s} \quad (5.18)$$

Substituindo os valores em (5.18), obtém-se o valor da indutância ressonante:

$$L_r = \frac{V_B \cdot \overline{I'_0}}{4 \cdot I'_0 \cdot f_s} = \frac{340V \cdot 0,02}{4 \cdot 1,389A \cdot 25kHz} = 48,96\mu H \quad (5.19)$$

Para projetar corretamente o indutor  $L_r$ , é necessário obter a indutância de dispersão do transformador, após sua montagem. A indutância do indutor  $L_r$  é obtida subtraindo-se a indutância de dispersão do transformador do valor obtido em (5.19). A

metodologia usada para projetar o transformador e o indutor  $L_r$  está apresentada no Apêndice C.

O valor dos capacitores  $C_{e1}$  e  $C_{e2}$  foram calculados admitindo-se uma ondulação de tensão de 20 V no capacitor equivalente, conforme a metodologia apresentada em [27]. O valor obtido para ambos foi de 694 nF, e o valor comercial escolhido para estes capacitores foi de 680 nF.

Para concluir o projeto dos componentes do conversor CC-CC, resta calcular o filtro de saída, composto por  $L_0$  e  $C_0$ .

Para calcular o indutor do filtro de saída  $L_0$ , será considerada uma ondulação máxima da corrente de saída igual a 15%. Sendo assim, a ondulação de corrente no indutor é dada pela expressão (5.20).

$$\Delta I L_0 = 0,15 \cdot I_0 \quad (5.20)$$

Segundo [29], o valor da indutância do filtro de saída é dada pela equação (5.21).

$$L_0 = \frac{(V_0 + V_D) \cdot (1 - D)}{2 \cdot f_s \cdot \Delta I L_0} \quad (5.21)$$

Substituindo os valores em (5.21), obtém-se (5.22).

$$L_0 = \frac{(24 + 0,6) \cdot (1 - 0,5)}{2 \cdot 25 \times 10^3 \cdot 0,15 \times 8,33} = 197 \mu H \quad (5.22)$$

O procedimento para o projeto físico do indutor de saída  $L_0$  está apresentado no Apêndice D.

Para calcular a capacitância de saída será considerada a ondulação máxima da tensão de saída e a ondulação de corrente no capacitor de saída igual à ondulação da corrente no indutor de filtragem ( $\Delta I L_0 = \Delta I C_0$ ). Segundo [30], a capacitância de saída pode ser obtida pela equação (5.23).

$$C_0 = \frac{\Delta I C_0}{8 \cdot f_s \cdot \Delta V_0} \quad (5.23)$$

Assumindo uma ondulação na tensão de saída igual a 1%, e substituindo os valores em (5.23), obtém-se (5.24).

$$C_0 = \frac{0,15 \times 8,33}{8 \cdot 25 \times 10^3 \cdot 0,01 \times 24} = 26 \mu F \quad (5.24)$$

Devido às perdas causadas pela ondulação em alta frequência da corrente no capacitor de saída este deve possuir uma resistência série equivalente ( $R_{SE}$ ) dentro de um valor máximo de forma que não haja um sobre aquecimento do mesmo, causando perdas elevadas, que possam levar à sua destruição, no pior caso.

$$R_{SE} \leq \frac{\Delta V_0}{\Delta I C_0} \quad (5.25)$$

Substituindo os valores em (5.25), obtém-se (5.26).

$$R_{SE} \leq 0,19 \Omega \quad (5.26)$$

Na prática, devido à corrente eficaz que os capacitores disponíveis podem suportar, o capacitor escolhido foi de 680  $\mu F$  / 35 V, com  $R_{SE}$  de 0,038  $\Omega$ .

### 5.3.4 Dimensionamento dos Interruptores.

Nesta seção é apresentada a metodologia usada para dimensionar os interruptores de potência, fornecendo as informações necessárias de forma a possibilitar a escolha do componente real a ser utilizado na prática. Para isto, será apresentada a análise das correntes que compõem a corrente nos interruptores, possibilitando o cálculo de seus valores médio e eficaz.

A análise da corrente nos interruptores será realizada no instante em que a tensão de entrada atinge seu valor máximo, dando continuidade à metodologia utilizada no capítulo três. Também, serão mantidas as aproximações propostas, de que as correntes nos indutores *charge-pump* operam em condução crítica neste intervalo.

Conforme exposto no capítulo dois, a corrente nos interruptores é composta pela soma das correntes do estágio CFP com a corrente de carga. A corrente devido ao estágio CFP pode ser representada pela subtração das correntes nos indutores  $L_{in}$ , conforme exposto nas etapas de funcionamento. Já a corrente devido ao conversor CC-CC, é igual a

corrente de carga referida para o primário do transformador. A corrente magnetizante do transformador será desprezada nesta análise. Considerando as simplificações propostas, estas correntes podem ser descritas conforme ilustra a Fig. 5-2. Nesta mesma figura, apresenta-se ainda a corrente nos interruptores  $S_1$  e  $S_2$ .

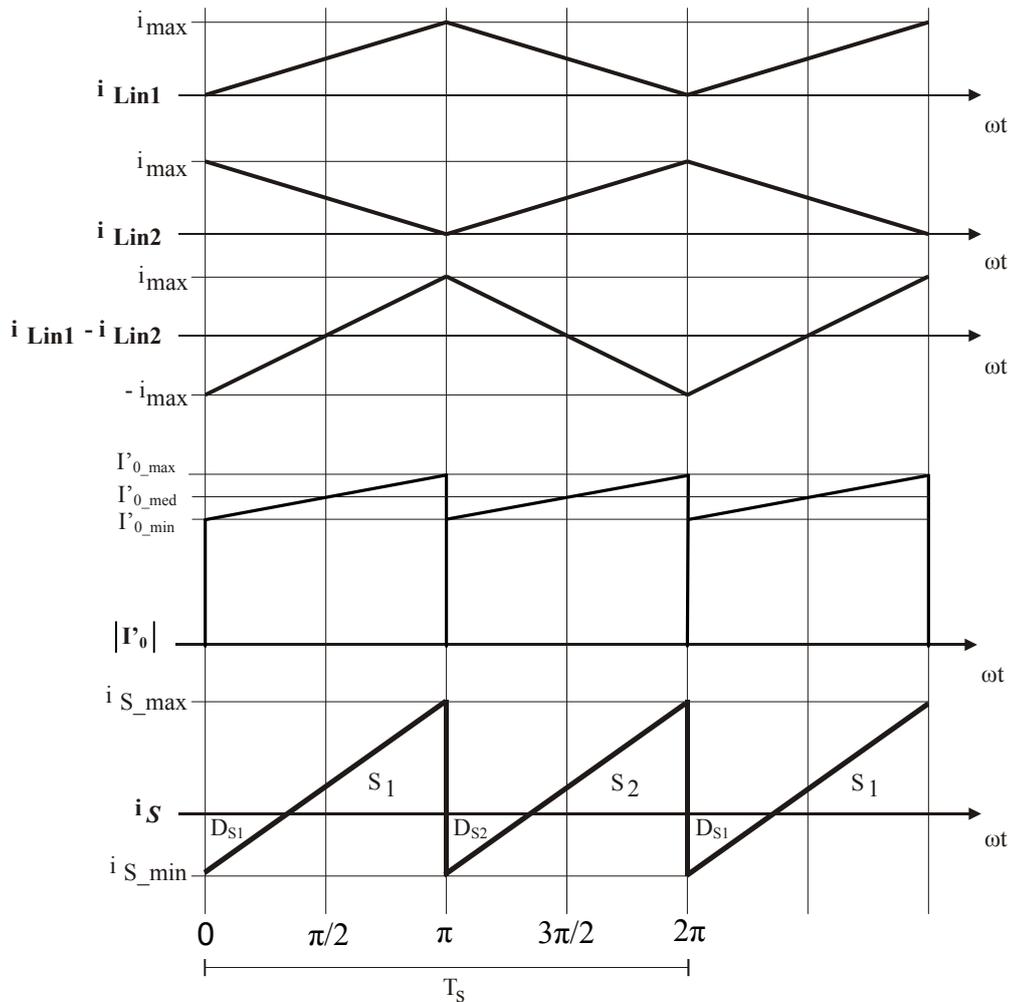


Fig. 5-2 – Formas de onda utilizadas no dimensionamento dos interruptores.

A equação que descreve a corrente no interruptor  $S_1$  durante sua condução pode ser obtida pela composição das correntes nos indutores  $L_{in1}$ ,  $L_{in2}$  e no primário do transformador, podendo ser representada pela equação (5.27).

$$i_S(t) = (i_{Lin1}(t) - i_{Lin2}(t)) + i'_0(t) \tag{5.27}$$

Pela Fig. 5-2, pode-se perceber que a corrente obtida como a diferença das correntes  $i_{Lin1}$  e  $i_{Lin2}$  no intervalo de zero a  $\pi$ , pode ser descrita de acordo com (5.28).

$$i_L(\omega t) = i_{Lin1}(\omega t) - i_{Lin2}(\omega t) = -i_{\max} + \frac{2 \cdot i_{\max}}{\pi} \cdot \omega t \quad (5.28)$$

A corrente no primário é igual a corrente no indutor de saída referida para o primário do transformador. A expressão que rege a corrente no indutor de saída é dada por (5.29).

$$i'_0(t) = \frac{\left[ i_{L_0\_min} + \left( \frac{\left( \frac{V'_0}{n} \right) - V_0}{L_0} \right) \cdot t \right]}{n_T} \quad (5.29)$$

Porém, para facilitar os cálculos, a corrente no primário do transformador para o intervalo de tempo entre zero e  $\pi$  será aproximada pelo valor médio da corrente de carga  $I_0$ , referida para o primário, sendo representada pela equação (5.30).

$$i'_0(\omega t) = \frac{I_0}{n_T} \quad (5.30)$$

Para determinar o instante em que a corrente no interruptor passa por zero, e entra efetivamente em condução, basta igualar a equação que rege sua corrente à zero.

$$i_S(\omega t) = i_L(\omega t) + i'_0(\omega t) \quad (5.31)$$

Substituindo (5.28) e (5.30) em (5.31) e igualando a zero, obtém-se (5.32).

$$\omega t = \frac{\pi}{2} \cdot \frac{i_{\max} \cdot n_T - I_0}{i_{\max} \cdot n_T} \quad (5.32)$$

Conhecendo então as expressões dos termos que compõem a corrente no interruptor, é possível determinar as expressões que representam seu o valor eficaz e seu valor médio. O valor eficaz é determinado pela expressão (5.33).

$$i_{S\_ef} = \sqrt{\frac{1}{2\pi} \cdot \int_{\frac{\pi}{2} \cdot \frac{i_{\max} \cdot n_T - I_0}{i_{\max} \cdot n_T}}^{\pi} (i_L(\omega t) + i'_0(\omega t))^2 \cdot d\omega t} \quad (5.33)$$

Resolvendo (5.33), chega-se a expressão (5.34), que fornece o valor eficaz da corrente no interruptor.

$$i_{S\_ef} = \sqrt{\frac{1}{12} \cdot \frac{(i_{\max} \cdot n_T + I_0)^3}{i_{\max} \cdot n_T^3}} \quad (5.34)$$

A expressão (5.35) representa o valor eficaz da corrente no interruptor com os termos expandidos, bastando substituir os valores das grandezas para obter seu valor.

$$i_{S\_ef} = \sqrt{\frac{1}{12} \cdot \frac{(i_{\max}^3 \cdot n_T^3 + 3 \cdot i_{\max}^2 \cdot n_T^2 \cdot I_0 + 3 \cdot i_{\max} \cdot n_T \cdot I_0^2 + I_0^3)}{i_{\max} \cdot n_T^3}} \quad (5.35)$$

A equação que expressa o valor médio da corrente conduzida por S<sub>1</sub> é a (5.36).

$$i_{S\_med} = \frac{1}{2 \cdot \pi} \cdot \int_0^{\pi} i_L(\omega t) + i'_0(\omega t) \cdot d\omega t \quad (5.36)$$

Aplicando as equações (5.28) e (5.29) à expressão (5.36), tem-se a equação (5.37).

$$i_{S\_med} = \frac{1}{2\pi} \cdot \int_{\frac{\pi}{2} \frac{I_{\max} \cdot n_T - I_0}{I_{\max} \cdot n_T}}^{\pi} \left[ \left( -i_{\max} + 2 \cdot \frac{i_{\max}}{\pi} \cdot \omega t \right) + \frac{I_0}{n_T} \right] \cdot d\omega t \quad (5.37)$$

Resolvendo a equação (5.37) tem-se a expressão (5.38), que representa o valor médio da corrente.

$$i_{S\_med} = \frac{1}{8} \cdot \frac{(i_{\max}^2 \cdot n_T^2 + 2 \cdot i_{\max} \cdot n_T \cdot I_0 + I_0^2)}{i_{\max} \cdot n_T^2} \quad (5.38)$$

O valor de pico da corrente no interruptor é a soma do valor máximo da corrente no indutor L<sub>0</sub> referida para o primário com o valor de pico da corrente no indutor *charge-pump*. Este valor é expresso pela relação (5.39).

$$i_{S\max} = i_{\max} + i'_{0\_max} \quad (5.39)$$

Substituindo a equação que fornece o valor máximo de corrente no indutor em (5.39), obtém-se (5.40).

$$i_{S\max} = i_{\max} + \frac{I_0 + \frac{\Delta I_0}{2}}{n_T} \quad (5.40)$$

Já a máxima tensão a qual o interruptor estará sujeito é a tensão máxima de barramento  $V_B$ .

$$V_{S_{\max}} = V_{B_{\max}} \quad (5.41)$$

Com estes resultados têm-se todos os parâmetros necessários para o dimensionamento e escolha dos interruptores. Substituindo os valores de projeto nas equações (5.35), (5.38), (5.39) e (5.41), obtêm-se os valores apresentados na Tabela 5-4. Nesta também estão apresentadas as principais características do MOSFET escolhido.

É importante ressaltar que devido as correntes nos interruptores serem compostas pela soma das correntes dos dois estágios, o valor de pico que estas atingem é elevado, resultando em perdas por condução elevadas. Para contornar este problema, deve-se escolher interruptores que apresentem resistência de condução  $R_{DS_{on}}$  reduzida. Como os interruptores com estas características são projetados para correntes mais elevadas, os transistores acabam ficando superdimensionados, elevando um pouco o custo. Porém, como a transição de corrente negativa para positiva no transistor ocorre de maneira suave, pode-se utilizar transistores com diodo lento, que possuem custo inferior aos que possuem diodo rápido.

Tabela 5-4 – Dimensionamento dos interruptores MOSFET.

Parâmetro	Valor Calculado	IRFB16N50K
$i_{S_{ef}}$	1,601 A	-
$i_{S_{med}}$	808 mA	17A @ 25°C
$i_{S_{max}}$	4.85 A	68 A
$V_{S_{max}}$	500 V	500 V
$R_{DS_{on}}$	-	285 mΩ

### 5.3.5 Dimensionamento do Capacitor de Barramento.

O capacitor de barramento é o elemento que realiza a junção entre o estágio de entrada (CFP) e o de saída (conversor CC-CC), e é responsável pela manutenção da tensão

de barramento. Para o cálculo de sua capacitância é necessário estipular a ondulação de tensão permitida em seus terminais para a frequência de 120 Hz, devida à ponte retificadora. O valor médio da tensão deste capacitor em regime de funcionamento, a ondulação de tensão admitida e o valor máximo de tensão que deverá suportar, estão apresentados na Tabela 5-5.

Tabela 5-5 – Parâmetros do capacitor de barramento.

Parâmetro	Valor
Ondulação de tensão admitida.	$\Delta V_B = 5\%$
Valor médio da tensão de barramento em regime	$V_{Bmed} = 340 V$
Máxima tensão permitida para o barramento	$V_{Bmax} = 500 V$

Conforme [28], o valor do capacitor de barramento pode ser obtido pela equação (5.42).

$$C_B = \frac{P_{out}}{2 \cdot f_{rede} \cdot [(V_{Bmax})^2 - (V_{Bmin})^2]} \quad (5.42)$$

Substituindo os valores de projeto em (5.42), obtém-se (5.43).

$$C_B = \frac{200}{2 \cdot 60 \cdot \left[ \left[ 340 \cdot \left( 1 + \frac{0,05}{2} \right) \right]^2 - \left[ 340 \cdot \left( 1 - \frac{0,05}{2} \right) \right]^2 \right]} = 144 \mu F \quad (5.43)$$

Na prática, poderia se utilizar dois capacitores de 330  $\mu F/250 V$  associados em série, permitindo uma folga para suportar a tensão de barramento, uma vez que esta pode atingir tensões elevadas. Porém devido ao valor da resistência série dos capacitores e devido ao valor eficaz da corrente à que estarão submetidos, optou-se pela utilização de dois capacitores de 470  $\mu F/250 V$  associados em série. O modelo de capacitor escolhido para ser usado no protótipo foi o B43504B2477M, da EPCOS. Estes capacitores apresentam  $R_{SE}$  típica de 350 m $\Omega$ .

Para garantir o equilíbrio da tensão nos capacitores, foram adicionados resistores de valor elevado (220 k $\Omega$ ) em paralelo com cada um. Estes resistores também têm a função de descarregar os capacitores quando o equipamento for desligado.

### 5.3.6 Capacitores de Comutação Suave

O cálculo destes capacitores é feito considerando a menor corrente de bloqueio que pode ocorrer nos interruptores. Esta corrente ocorre quando a tensão de entrada passa por zero, e os interruptores são submetidos praticamente à corrente do conversor CC-CC. Além disso, esta situação ocorre quando o capacitor se encontra operando com potência mínima na saída, que foi estipulada em 50% da potência nominal.

O cálculo do capacitor de comutação suave deve ser feito considerando um tempo para a realização da transição de tensão inferior ao tempo morto, previsto na operação do conversor. Este cálculo é apresentado em (5.44).

$$C_{cs\_1} = \frac{I_{Smin} \cdot t_C}{2 \cdot V_B} \quad (5.44)$$

O intervalo de tempo definido como tempo morto é dado pelo circuito de comando, apresentado na seção 5.7.1.

Na prática, porém, verificou-se a necessidade de mudar o valor dos capacitores de comutação de maneira a encontrar um valor que melhor se ajustasse aos dois extremos: corrente baixa com frequência elevada e corrente elevada para a frequência baixa (nominal). Priorizando-se, assim, menores perdas de comutação na potência nominal.

### 5.3.7 Dimensionamento dos Diodos da Ponte Retificadora de Entrada.

Os diodos da ponte retificadora de entrada são responsáveis por conduzir a corrente dos indutores *charge-pump*. Logo, operam na frequência de comutação, sendo necessário que tenham um pequeno tempo de recuperação reversa. Por isso, é recomendável utilizar diodos ultra-rápidos, com tempo de recuperação reversa reduzido. Para sua escolha também é necessário conhecer os valores de corrente e de tensão a que estão submetidos.

A corrente eficaz que cada diodo conduz é dada pela equação (5.45).

$$i_{Def} = \frac{i_{Lin1\_ef}}{\sqrt{2}} \quad (5.45)$$

Substituindo a equação (3.7) em (5.45), obtém-se a expressão (5.46), que determina o valor eficaz da corrente em um dos diodos da ponte retificadora de entrada.

$$i_{Def} = \frac{V_{ipk} \cdot T_s}{16 \cdot L_{in1}} \quad (5.46)$$

Segundo [31], o valor médio da corrente em um diodo da ponte retificadora pode ser obtido a partir do valor eficaz da corrente, para um retificador de meia onda senoidal, utilizando a relação apresentada na equação (5.47).

$$i_{Dmed} = \frac{2 \cdot i_{Def}}{\pi} \quad (5.47)$$

Substituindo (5.46) em (5.47), obtém-se o valor médio da corrente em um diodo da ponte retificadora, dada por (5.48).

$$i_{Dmed} = \frac{V_{ipk} \cdot T_s}{8 \cdot \pi \cdot L_{in1}} \quad (5.48)$$

O pico da corrente no diodo é o mesmo valor apresentado pelo pico da corrente no indutor  $L_{in1}$ , que é calculado conforme (5.49).

$$i_{Dpk} = \frac{V_{ipk} \cdot T_s}{4 \cdot L_{in1}} \quad (5.49)$$

A máxima tensão reversa a qual os diodos da ponte retificadora de entrada são submetidos é a própria tensão do barramento CC. Esta relação está apresentada em (5.50).

$$V_{Dmax} = V_{Bmax} \quad (5.50)$$

A partir dos valores médio e de pico da corrente e da máxima tensão reversa, é possível escolher o capacitor a ser utilizado através de catálogos dos fabricantes. Calculando estes valores para as especificações de projeto apresentadas e estipulando a tensão máxima do barramento em 500 V, obtiveram-se os resultados apresentados na Tabela 5-6.

Tendo obtido estas especificações, o diodo escolhido para esta aplicação é o modelo MUR160, cujas características também estão apresentadas na Tabela 5-6.

Tabela 5-6 – Dimensionamento dos diodos da ponte retificadora de entrada.

Parâmetro	Valor Calculado	MUR 160
$i_{Dmed}$	512 mA	1 A
$I_{Dpk}$	3,22 A	35 A <sup>iii</sup>
$V_{Dmax}$	500 V	600 V
$t_{rr}^{iv}$	200 ns	75 ns

#### 5.4 Dimensionamento dos Diodos Retificadores de Saída

A escolha correta dos diodos retificadores de saída é muito importante para se obter um bom rendimento na estrutura. Para minimizar as perdas devido a recuperação reversa, optou-se por diodos *schottky*, que além de possuírem tempo de recuperação reversa quase nulo, apresentam menor queda de tenção direta, quando comparado aos diodos de silício.

O valor médio da corrente de cada diodo é dado pela equação (5.51).

$$I_{Dr\_med} = \frac{I_0}{2} \quad (5.51)$$

A máxima tensão reversa nestes diodos pode ser obtida usando-se a expressão (5.52).

$$V_{Dr\_max} = 2 \cdot \frac{V'_0}{n} \quad (5.52)$$

As perdas por condução nos diodos retificadores são dadas por (5.53).

$$P_{Dr\_cond} = 2 \cdot I_{Dr\_med} \cdot V_{Dr} \quad (5.53)$$

Com base nos resultados das equações (5.51) e (5.52), escolheu-se o diodo Schottky 16CTQ100, da *International Rectifier*, que contém em um mesmo

---

<sup>iii</sup> - Corrente de pico do componente para picos não repetitivos.

<sup>iv</sup> - Tempo de recuperação reversa do diodo.

encapsulamento dois diodos capazes de suportar 8 A de valor médio de corrente, com máxima tensão reversa de 100 V.

É importante lembrar que devido à interação da indutância de dispersão do secundário, juntamente com a recuperação reversa do diodo, muitas vezes é necessário adicionar um *snubber* em paralelo com os diodos retificadores para reduzir o pico de tensão reversa, provocado por este fenômeno. Deste modo, adotou-se um *snubber* do tipo RCD, cujos valores de capacitor e resistor foram ajustados por simulação para otimizar seu desempenho.

Tabela 5-7 – Dimensionamento dos diodos da ponte retificadora de saída.

Parâmetro	Valor Calculado	16CTQ100
$i_{Dmed}$	4,17 A	16 A
$I_{Dpk}$	-	850 A
$V_{Dmax}$	49,23 V	100 V
$V_D$	-	0,58 V

## 5.5 Simulação da Fonte

A etapa de simulação do circuito de potência tem o objetivo de comprovar os estudos realizados na parte de análise e projeto do conversor, fornecendo informações sobre as tensões e correntes em todos os elementos que compõem o circuito. Para a realização das simulações utilizou-se o pacote de programas *Orcad 9.2*.

A seguir estão apresentados os resultados de simulação da topologia proposta operando em malha aberta e com potência nominal. Os valores dos componentes utilizados são os projetados anteriormente, assim como os parâmetros de comutação já especificados. Os modelos dos semicondutores utilizados na simulação são os dos componentes escolhidos para serem utilizados no protótipo. No caso dos capacitores, acrescentou-se o valor de sua  $R_{SE}$ , fornecida pelo fabricante. Também foi adicionada na simulação a indutância magnetizante do transformador projetado. No caso dos diodos retificadores de saída, utilizou-se o modelo do diodo MUR1615CT, devido à indisponibilidade de um

modelo para o diodo *schottky* escolhido. O circuito utilizado para simulação é apresentado na Fig. 5-3.

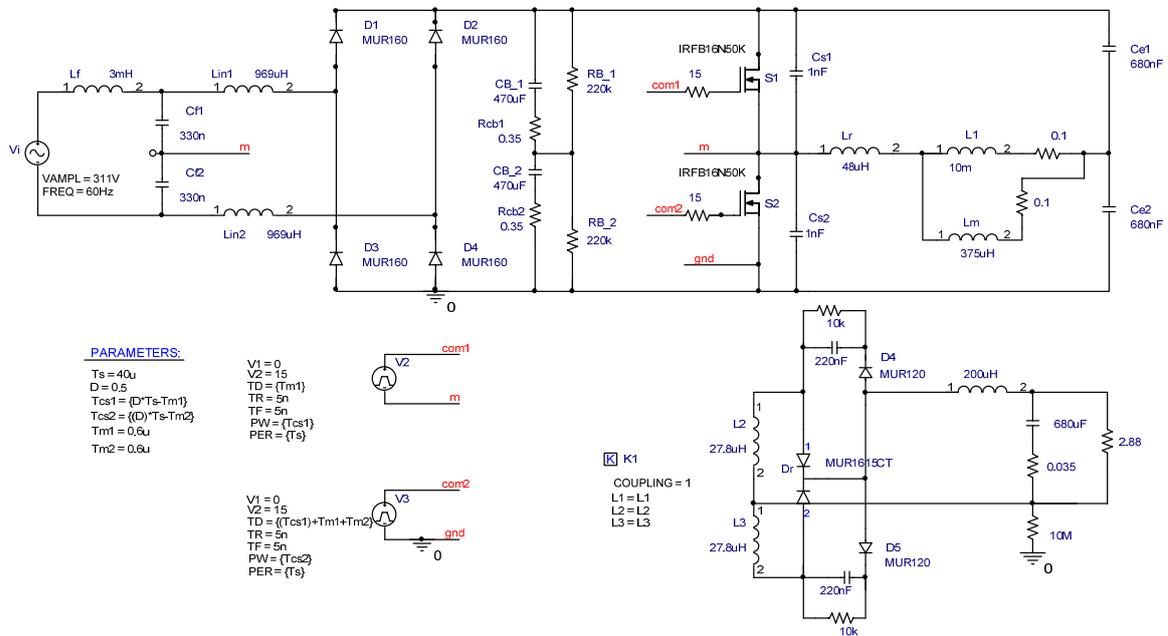


Fig. 5-3 – Circuito utilizado para simulação.

A primeira simulação do conversor foi feita sem a utilização do indutor do filtro de entrada, para que se possa verificar a ondulação em alta frequência presente na corrente de entrada. Na Fig. 5-4 tem-se a tensão e a corrente de entrada para esta situação.

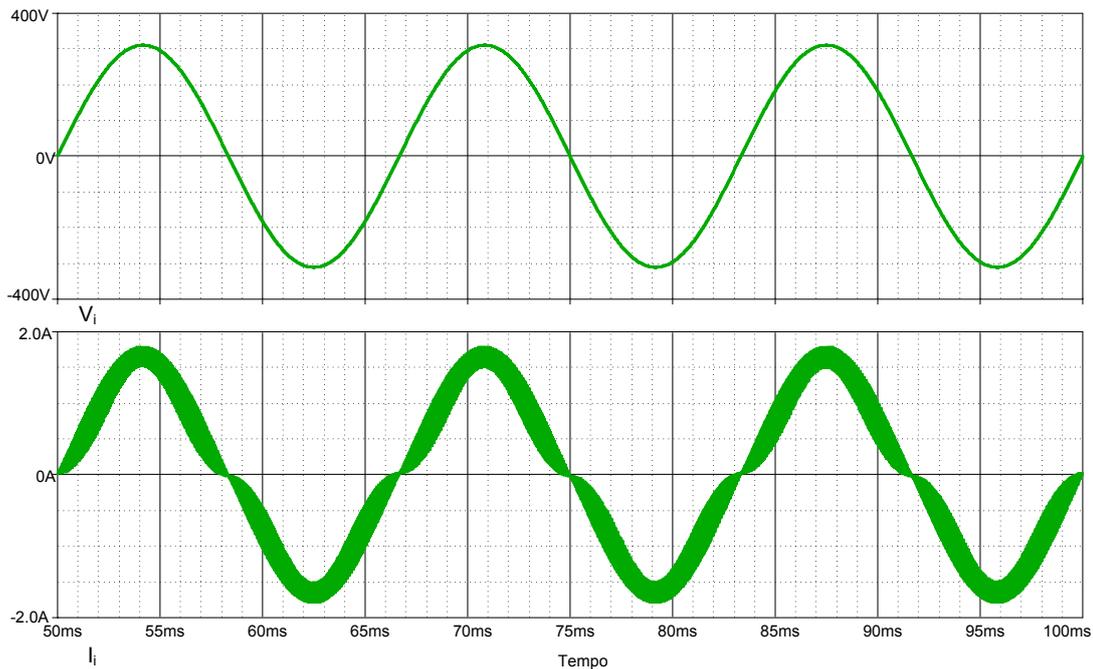


Fig. 5-4 – Tensão e corrente de entrada sem o indutor de filtragem.

Por simulação, foram obtidos os valores da taxa de distorção harmônica (TDH) total e a amplitude de cada harmônico da corrente de entrada, além do ângulo de defasagem entre tensão e corrente na entrada do circuito. A TDH total da corrente de entrada, considerando os 99 primeiros harmônicos devido às limitações do simulador, ficou em 10%, o ângulo de defasagem entre a tensão e a corrente ficou em aproximadamente  $1^\circ$ . A partir destes dados pode-se calcular o fator de potência da estrutura apresentado pela equação (5.54).

$$FP = \frac{\cos(\theta)}{\sqrt{1+THD^2}} = \frac{\cos(1,0^\circ)}{\sqrt{1+0,10^2}} = 0,9948 \quad (5.54)$$

A Fig. 5-5 apresenta a amplitude dos primeiros 40 harmônicos presentes na corrente e a sua comparação com os padrões estabelecidos pela norma IEC 61000-3-2 classes A e D[4].

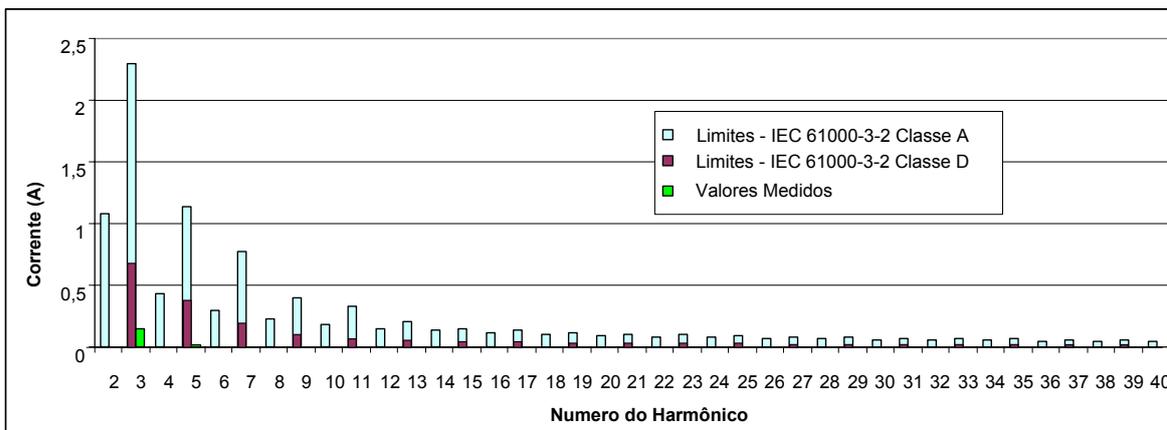


Fig. 5-5 – Valores limites das correntes e harmônicos na entrada do conversor CA-CC CFP-EU.

Contudo, sabe-se que esta análise do fator de potência não é totalmente verdadeira, pois não foram considerados os harmônicos em alta frequência, responsáveis pela ondulação de corrente, que pode ser visualizada na Fig. 5-4.

Adicionando o indutor de filtragem projetado à simulação, têm-se o resultado na Fig. 5-6 para a tensão e a corrente na entrada do conversor.

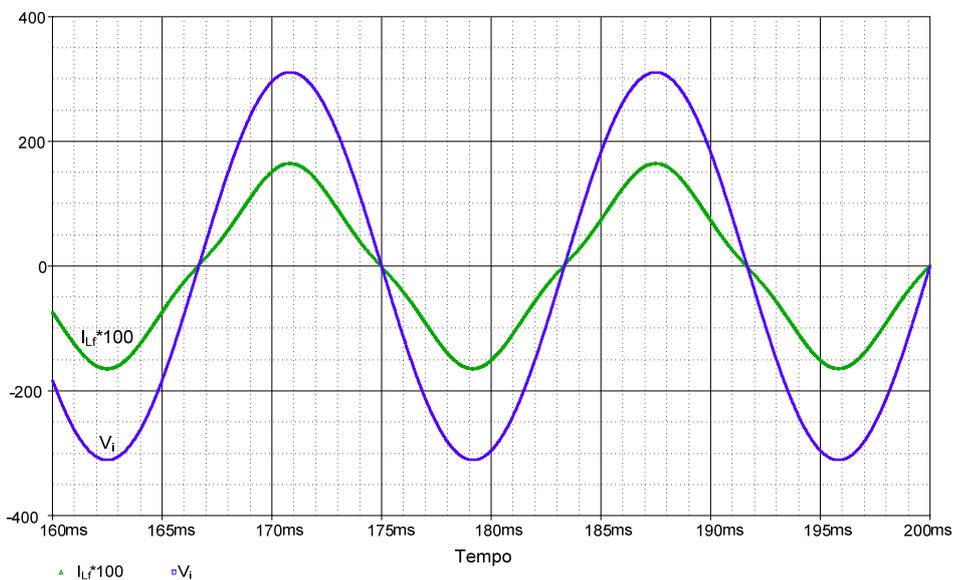


Fig. 5-6 – Tensão e corrente de entrada da fonte com o indutor de filtragem.

Na Fig. 5-6 pode-se observar que a adição do indutor do filtro de entrada praticamente elimina a ondulação de corrente em alta frequência, permitindo que a análise considerando os 99 primeiros harmônicos seja suficiente para se ter uma boa estimativa. A

pequena deformação que aparece na corrente de entrada é provocada pela presença da terceira harmônica, conforme pode-se constatar observando a Fig. 5-5.

A Fig. 5-7 representa a corrente no diodo  $D_1$  da ponte retificadora, demonstrando a necessidade de se utilizar diodos rápidos.

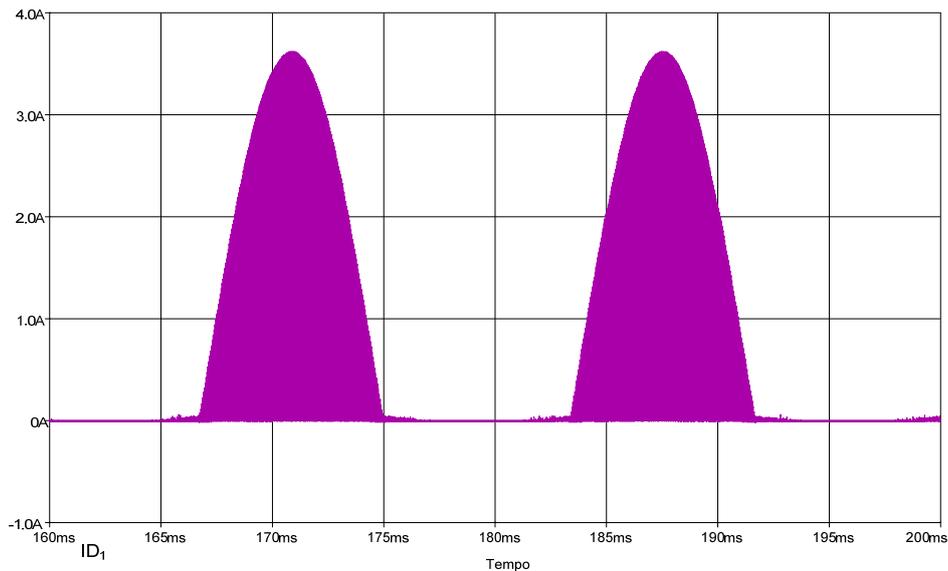


Fig. 5-7 – Corrente no diodo  $D_1$  da ponte retificadora de entrada.

Na Fig. 5-8 estão apresentadas as correntes nos indutores  $L_{in1}$  e  $L_{in2}$  e na entrada da fonte no instante em que a corrente de entrada ( $I_{Lf}$ ) passa por seu valor máximo. Nesta, é possível perceber que a corrente de entrada possui valor igual à metade do valor máximo da corrente dos indutores  $L_{in}$ , conforme a equação (3.17).

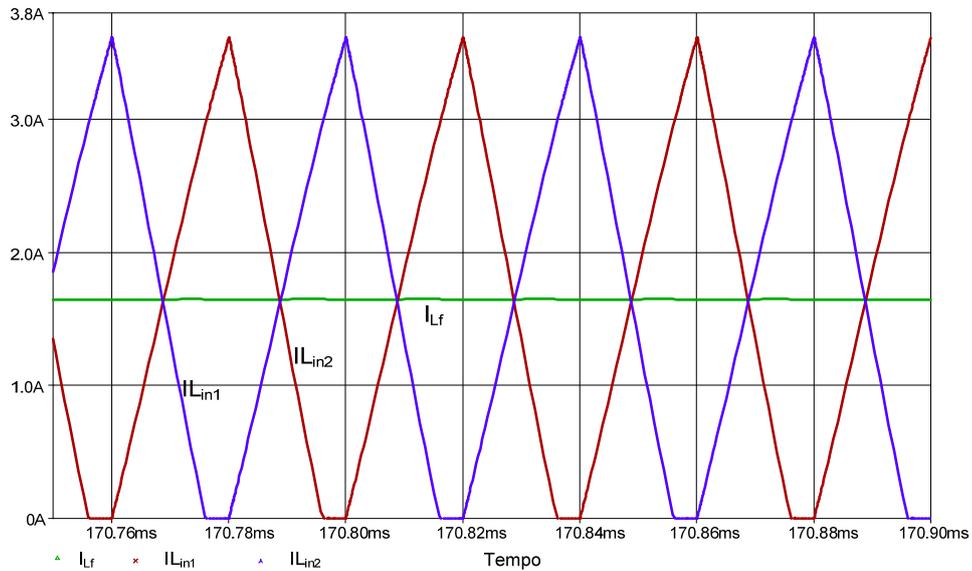


Fig. 5-8 – Correntes nos indutores  $L_{in1}$  e  $L_{in2}$  e no indutor de filtragem, durante o valor máximo da tensão de entrada .

Nas Fig. 5-9 e Fig. 5-10 tem-se a corrente no interruptor  $S_1$  nos instantes em que a tensão de entrada atinge seu valor máximo e passa por zero, respectivamente. No instante em que a tensão de entrada atinge seu valor máximo, as correntes nos indutores  $L_{in}$  também são máximas, portanto, neste instante, a corrente nos interruptores também é máxima. Já no instante em que a tensão de entrada cruza por zero, as correntes nos indutores  $L_{in}$  são praticamente nulas, logo, neste instante, a corrente nos interruptores é praticamente igual a corrente do conversor CC-CC.

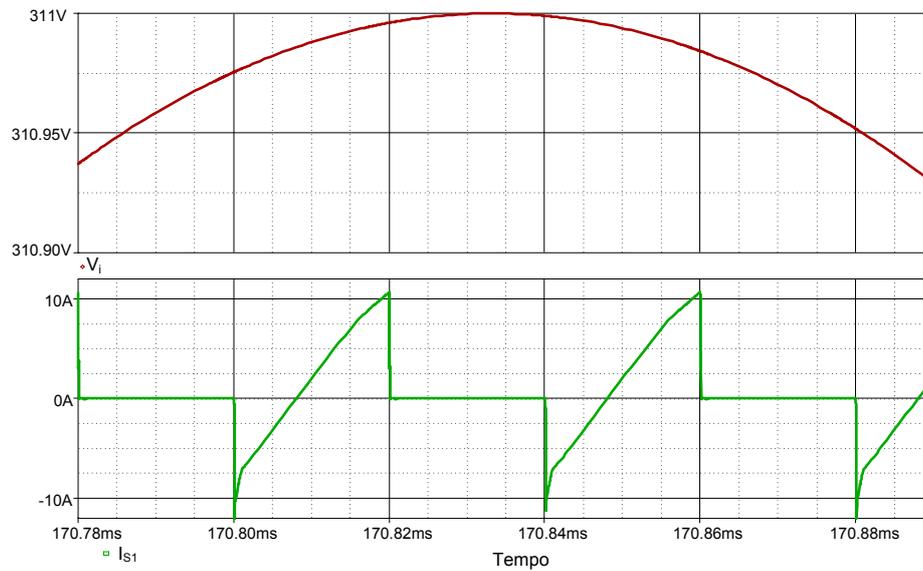


Fig. 5-9 – Tensão de entrada  $V_i$  quando atinge seu valor máximo e corrente no interruptor  $S_1$ .

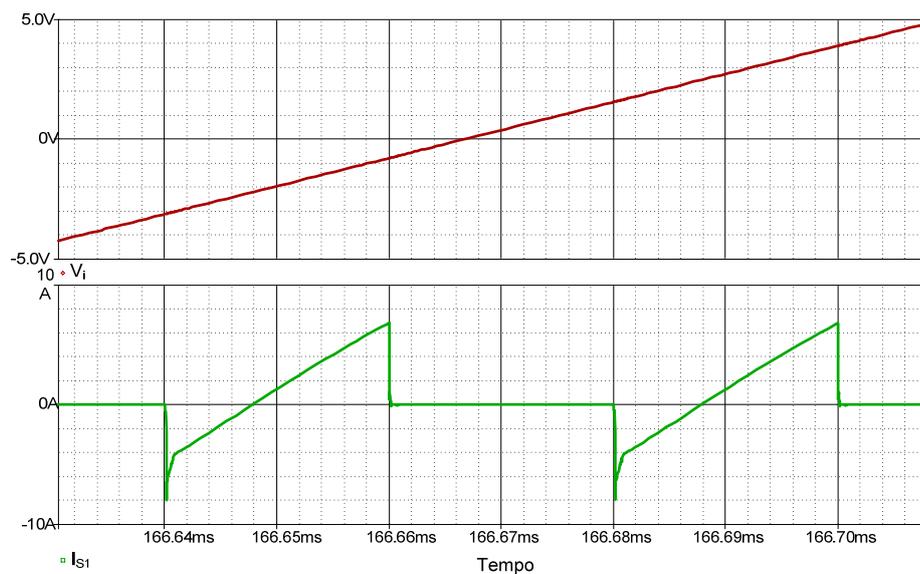


Fig. 5-10 - Tensão de entrada  $V_i$  quando passa por zero e corrente no interruptor  $S_1$ .

Os valores atingidos pela corrente no interruptor na Fig. 5-10 são justificados pela corrente magnetizante do transformador, que foi desconsiderada na análise apresentada.

A Fig. 5-11 apresenta a tensão  $V_{ab}$  do conversor CC-CC e a corrente no indutor  $L_r$ .

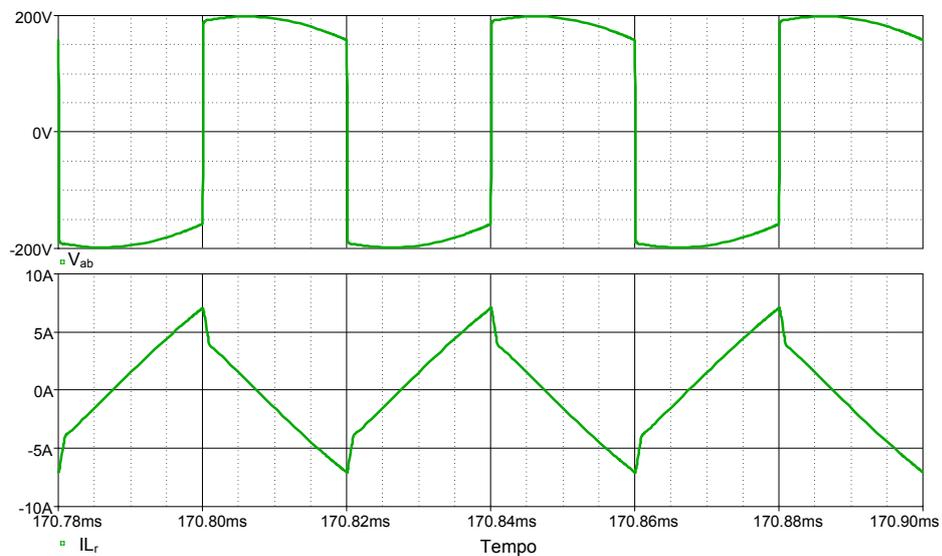


Fig. 5-11 – Tensão  $V_{ab}$  e corrente no indutor ressonante  $L_r$ .

A Fig. 5-12 apresenta as tensões de barramento e de saída da fonte. Nesta é possível perceber que a tensão de saída praticamente não possui ondulação em alta frequência, devido ao elevado valor utilizado no capacitor do filtro de saída. Isto porém não impede a ondulação em baixa frequência, que é um reflexo da ondulação da tensão de barramento. Esta característica é intrínseca ao funcionamento desta estrutura, e pode não ser interessante para algumas aplicações.

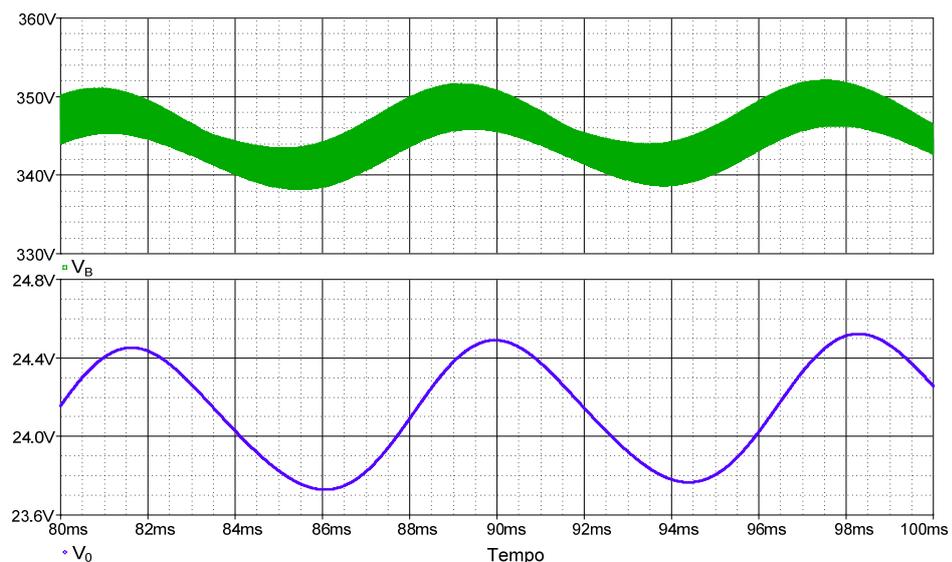


Fig. 5-12 – Tensão de barramento  $V_B$  e de saída  $V_0$ .

De maneira geral, os valores para o qual as grandezas simuladas convergiram estão muito próximos daqueles calculados, validando o equacionamento apresentado para o projeto desta estrutura.

## 5.6 Controle e Comando

Para manter a tensão de saída constante perante variações de carga, é necessário implementar um sistema de controle que atue sobre o comando dos interruptores do circuito. Como a estrutura deve operar com razão cíclica de 50% e o comando dos interruptores deve ocorrer de forma complementar, é necessário variar a frequência de comutação para controlar a tensão de saída.

Através do trabalho de Dums [22], sabe-se que a tensão de barramento está relacionada com o parâmetro  $\alpha$ , que por sua vez relaciona a frequência natural dos elementos *charge-pump* com a frequência de comutação através da equação (5.5). Como variações de carga levam a um desequilíbrio que se reflete na tensão de barramento, pode-se controlar a tensão de saída variando-se o parâmetro  $\alpha$ , através da frequência de comutação, uma vez que a frequência  $\omega_0$  é fixa. Como ainda não se conseguiu estabelecer a relação matemática entre a tensão de barramento e o parâmetro  $\alpha$ , utilizou-se do artifício da simulação numérica para estabelecer esta relação.

Simulando apenas o estágio *charge-pump* com um resistor ligado diretamente ao barramento CC, como foi feito anteriormente para se obter a tensão de barramento, e mantendo a resistência de carga fixa no valor calculado para as condições de potência nominal para  $V_B=340$  V, foi possível obter a tensão de barramento para diversas frequências de comutação, ou indiretamente, para o parâmetro  $\alpha$ . Como resposta, obteve-se a curva apresentada na Fig. 5-13.

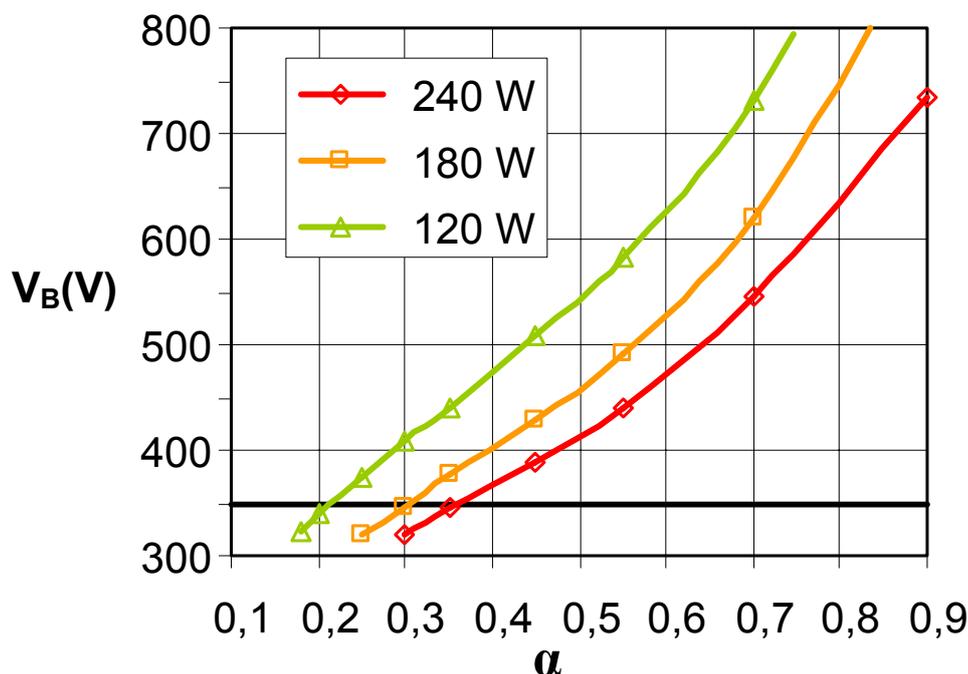


Fig. 5-13 – Tensão de barramento  $V_B$  em função de  $\alpha$ .

A Fig. 5-13 fornece muitas informações sobre o comportamento do estágio CFP, permitindo inclusive que se obtenha uma equação aproximada para a tensão de barramento. Como o resistor de carga foi mantido constante, uma variação da tensão de barramento de  $\sqrt{2}$ , representa uma variação de duas vezes na potência. Isto permite obter uma estimativa da frequência de comutação para variações de potência, lembrando que a resposta em frequência do conversor CC-CC também influenciará o resultado.

O valor da frequência de comutação para a potência nominal do conversor foi arbitrado em 25 kHz, para permitir que possa ser elevada até três vezes este valor (75 kHz) quando em condições de pouca carga na saída. A larga faixa de variação da frequência foi adotada como medida de segurança, pois apesar da função de transferência do circuito da fonte (dois estágios interligados) ser desconhecida, sabe-se que o *charge-pump* possui seu ponto de equilíbrio para a potência nominal e que a tensão de barramento tende a valores elevados quando a potência de saída é reduzida sem se alterar a frequência de comutação. Apesar da potência de carga ter sido limitada em 50% da potência nominal, que implica em uma frequência de comutação de aproximadamente 57,1 kHz, resultados de simulação mostraram que a frequência de comutação de 75 kHz permite que a potência de carga possa ser de aproximadamente 30% da nominal, garantindo assim que não se tenha

problemas com a tensão de barramento. Para cargas inferiores a esta, um sistema de proteção contra sobretensão deve atuar. Tal sistema pode ser feito por hardware ou por software. No controle implementado optou-se por não implementar esta proteção por software, fazendo-se um circuito de proteção externo, apresentado na seção 5.7.2.

O valor de frequência máxima foi estipulado em 75 kHz para que se possa efetuar o controle a partir de um microcontrolador, PIC da Microchip. Trabalhar com frequências superiores a esta acarretaria em poucos ciclos de *clock* do microcontrolador para fazer aquisições de sinais analógicos, convertê-los para digital e realizar a lógica de controle. O microcontrolador utilizado para efetuar o controle do protótipo foi o PIC 16F684, devido à sua disponibilidade no laboratório. Porém poder-se-ia utilizar o PIC 12F675 de apenas oito pinos, e de custo inferior.

### 5.6.8 Lógica de Controle Implementada

A Fig. 5-14 apresenta o diagrama de blocos do circuito de controle implementado. Para manter a tensão de saída dentro da faixa de tolerância de erro admitida de 10%, optou-se por implementar um controlador do tipo proporcional, uma vez que a função de transferência da estrutura não é conhecida, e, portanto não faz sentido implementar lógicas de controle mais avançadas. Para implementar o controle proporcional, admitiu-se um erro de aproximadamente 2% na tensão de saída. O ganho foi ajustado na prática, de maneira a se obter a melhor resposta sem que o sobre-sinal ultrapassasse os 10%.

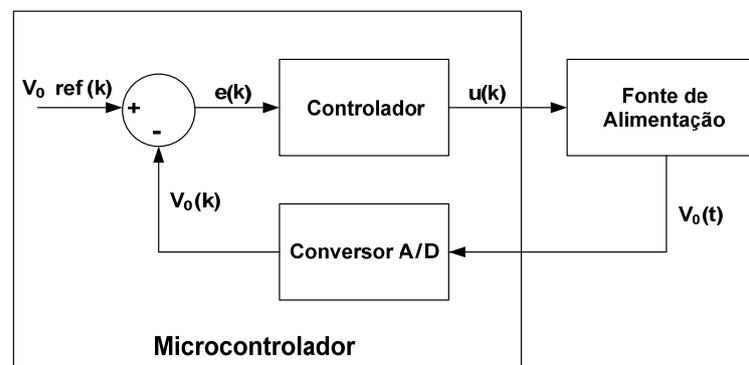


Fig. 5-14 – Diagrama de blocos do circuito de controle.

A lógica de controle programada no microcontrolador segue o algoritmo apresentado na Fig. 5-15.



protótipo resta projetar alguns circuitos auxiliares, que não eram necessários na simulação, mas que são necessários na prática; são eles: circuito de controle, circuito de comando (*bootstrap*), circuito de proteção contra sobretensão do barramento, circuito de medição da tensão de saída e da fonte auxiliar, que garante a alimentação de todos estes circuitos.

### 5.7.1 Circuito de Comando – Bootstrap

Os conversores com configuração dos interruptores em meia-ponte exigem que as tensões dos sinais de comando de cada interruptor tenham referências distintas, por isso, é necessário utilizar transformadores de pulsos ou circuitos especiais chamados de *bootstraps*. Como o conversor em questão opera com razão cíclica complementar e o sinal de comando será gerado por um microcontrolador, ou seja, sinal compatível com níveis TTL, optou-se pela utilização do CI IR2104, da *International Rectifier* para realizar o comando. Este CI foi especialmente desenvolvido para comandar MOSFET's e IGBT's na configuração em meia-ponte, com tensão de barramento de até 600 V. O sinal de entrada é compatível com nível lógico de 3,3 V, 5 V e 15 V. Além disso, gera o sinal complementar internamente, e o tempo morto é fixo e igual a 520 ns. Possui um pino *shut down* que desabilita o sinal de comando de ambas as saídas, permitindo que seja projetada uma proteção externa. O circuito de comando implementado está apresentado na Fig. 5-16.

Para tornar mais seguro e reduzir o tempo de bloqueio dos MOSFET's acrescentou-se o circuito composto pelos componentes  $C_g$ ,  $D_z$ ,  $R_g$  e  $D_g$ . Este circuito subtrai uma pequena parcela de tensão da fonte a ser aplicada no comando de interruptor, que é provocada pela queda de tensão do diodo zener. Esta tensão é mantida por  $C_g$  e, quando o sinal de comando atinge zero, a tensão no *gate* do MOSFET é igual a  $-V_{Cg}$ , garantindo que sua capacitância de *gate* seja descarregada rapidamente através de  $D_g$ , e aplicando uma tensão negativa durante o intervalo de bloqueio dos transistores.

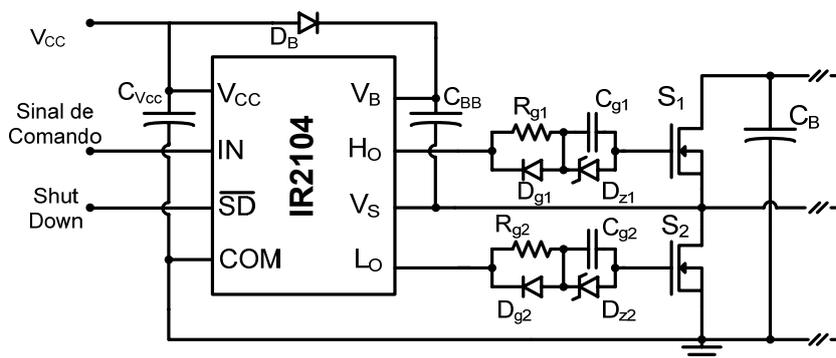


Fig. 5-16 – Circuito de comando dos interruptores.

Tabela 5-8 - Componentes do circuito de comando.

Componente	Valor
$R_{g1} / R_{g2}$	15 $\Omega$
$D_{g1} / D_{g2}$	1N4148
$C_{g1} / C_{g2}$	2,2 $\mu\text{F}$
$D_{z1} / D_{z2}$	4,7 V / 0,5 W

Como o diodo zener provoca uma queda de tensão durante o pulso de comando, o circuito de comando foi alimentado com uma tensão de 19 V, garantindo que pelo menos 15 V sejam aplicados ao *gate* do MOSFET.

### 5.7.2 Circuito de Proteção contra Sobretensão no Barramento CC

Para evitar problemas de sobretensão no barramento CC, adicionou-se um circuito de proteção que atua diretamente no *shut down* do CI responsável pelo comando dos interruptores (*bootstrap*), ou seja, se ocorrer uma sobretensão, o circuito de comando será inibido e os interruptores não mais receberão pulsos de comando. O circuito de proteção se faz necessário para evitar a perda de componentes caso o circuito de controle não consiga manter a tensão de barramento. Seu funcionamento é baseado na utilização de um *tiristor* de baixa tensão e baixa corrente, que é posto a conduzir quando a tensão de barramento atingir um valor pré-determinado. O circuito esquemático desta proteção é apresentado na Fig. 5-17.

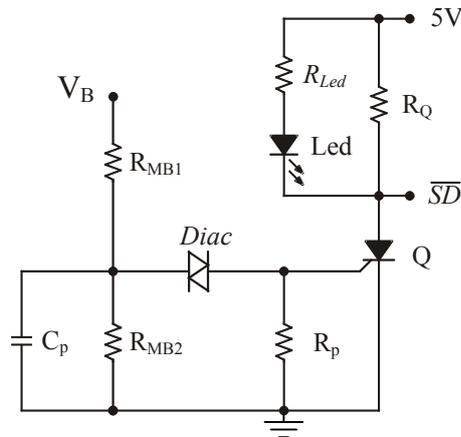


Fig. 5-17 – Circuito de proteção contra sobretensão.

Enquanto a tensão do barramento está em níveis aceitáveis, o *diac* não está conduzindo, e o pino *shut down* ( $\overline{SD}$ ) do CI de comando está com 5 V, habilitando os pulsos de comando. Quando a tensão de barramento ultrapassa 400 V, o *diac* entra em condução, aplicando um sinal no gatilho do *tiristor* e fazendo com que este entre em condução, e a tensão no pino de  $\overline{SD}$  vai para valores próximos de zero, inibindo os sinais de comando dos interruptores. Um *LED* de sinalização é utilizado para indicar a atuação da proteção.

Uma vez que a proteção atuou, para desativá-la é necessário curto-circuitar o anodo e o catodo do *tiristor* para que ele volte a bloquear. Isto é feito por um interruptor em paralelo com o mesmo. No caso do protótipo implementado este interruptor é uma chave de toque, que deve ser acionada pelo usuário. Porém pode-se utilizar um transistor, com queda de tensão inferior à do *tiristor*, comandado pelo microcontrolador.

Para projetar este circuito, é necessário escolher o *tiristor* e o *diac* a serem utilizados e então se projeta o divisor resistivo para a tensão de atuação do *diac*. A adição do capacitor em paralelo com o resistor  $R_{MB2}$  se faz necessária para garantir capacidade de corrente no *gate* do *tiristor*, quando o *diac* entrar em condução, de maneira que este também conduza. O resistor  $R_{MB1}$  deve ser calculado para que a corrente mínima de manutenção do *tiristor* seja mantida, depois de entrar em condução. O resistor  $R_p$  é necessário para garantir tensão baixa no *gate* durante condições normais de operação, evitando que fique “flutuando”, tornando menos sensível a disparos indesejados devido à sinais de ruído presentes no circuito.

Os valores dos componentes utilizados para desabilitar o sinal de comando quando a tensão de barramento atingir 400 V, estão apresentados na Tabela 5-9.

Tabela 5-9 – Valores dos componentes usados no circuito de proteção.

Componente	Valor
$R_{MB1}$	39 k $\Omega$
$R_{MB2}$	150 k $\Omega$
$R_{Led}$	2,2 k $\Omega$
$R_Q$	120 $\Omega$
$R_p$	10 k $\Omega$
$C_{p2}$	100 nF
Diac	32 V
Led	LED
$Q$	2N5062

### 5.7.3 Sensor da Tensão de Saída.

Para que se possa controlar a tensão de saída de fonte, é necessário medi-la. No entanto, por se tratar de um conversor isolado, devido à presença do transformador, a tensão de saída possui uma referência de tensão diferente da do primário do circuito, ao qual o circuito de comando está referenciado. Deste modo, surge a necessidade de se utilizar um sensor de tensão isolado. Para isto, optou-se pela utilização de um optoacoplador.

O CI utilizado foi o FOD2743A da Fairchild, composto por um optoacoplador com referência de tensão interna de precisão e amplificador de erro, que oferece ampla faixa linear de transferência além de baixo coeficiente térmico. O circuito proposto para esta aplicação está apresentado na área pontilhada da Fig. 5-18.

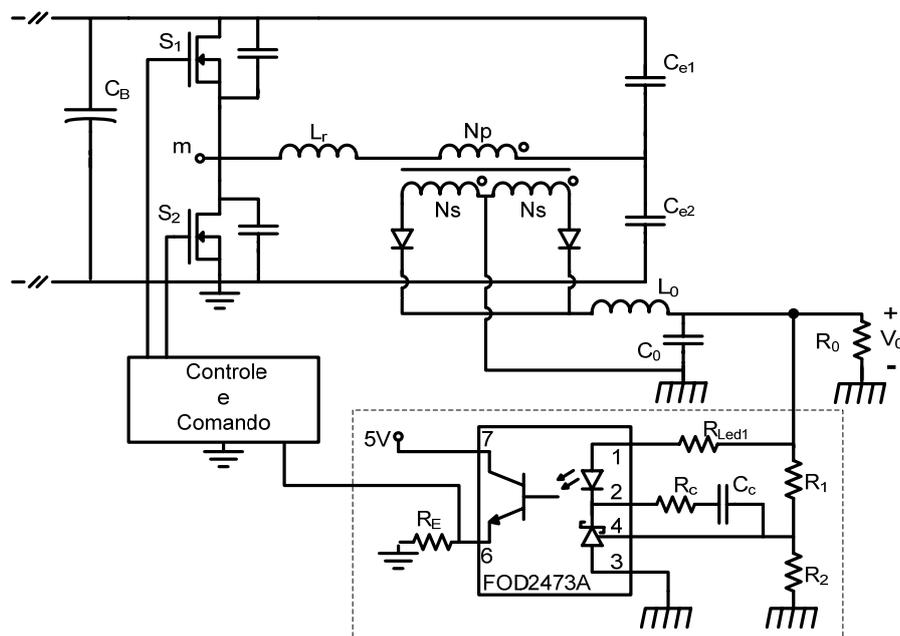


Fig. 5-18 – Circuito utilizado para o sensor da tensão de saída da fonte.

O cálculo do valor de seus componentes segue o equacionamento proposto pelo *data sheet* do fabricante, porém foram feitos alguns ajustes de bancada, a fim de priorizar a linearidade em torno da tensão nominal de saída do conversor. Os valores utilizados para os componentes estão apresentados na Tabela 5-10. A Fig. 5-19 mostra a relação obtida entre as tensões de saída do FOD2473A e da fonte.

Tabela 5-10 – Componentes do sensor de tensão da lâmpada.

Componente	Valor	Descrição
$R_E$	4,7 k $\Omega$	Resistência do Emissor.
$R_{Led1}$	22 k $\Omega$	Resistência do diodo foto emissor.
$R_1$	15 k $\Omega$	Resistência do divisor de tensão.
$R_2$	3,3 k $\Omega$	Resistência do divisor de tensão.
$C_C$	-	Capacitor do compensador
$R_C$	-	Resistor do compensador

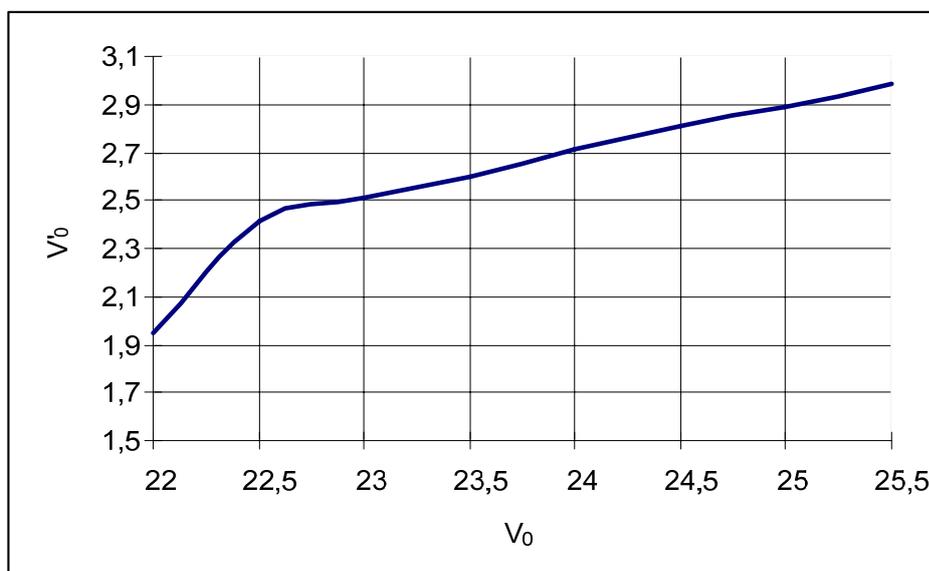


Fig. 5-19 – Tensão de saída do circuito do optoacoplador em função da tensão de saída da fonte.

O sinal de saída do FOD2743A é diretamente ligado à uma das entradas analógicas do microcontrolador utilizado, que por sua vez é responsável em transformar o sinal analógico em digital e utilizar esta informação para o controle.

#### 5.7.4 Fonte auxiliar

Para alimentar os circuitos de controle e de comando foi necessário implementar uma fonte auxiliar, com duas saídas, uma de 19 V e a outra de 5 V, ambas de corrente contínua. A fonte auxiliar é constituída por um transformador de baixa potência, cuja tensão de saída passa por um retificador de onda completa, seguido por um filtro capacitivo. Para a tensão de saída de 19 V foram utilizados dois diodos zener ligados em série, que por sua vez foram conectados em paralelo com o capacitor de filtro. Para a saída de 5 V foi utilizado um regulador linear. A Fig. 5-20 apresenta o diagrama esquemático da fonte auxiliar.

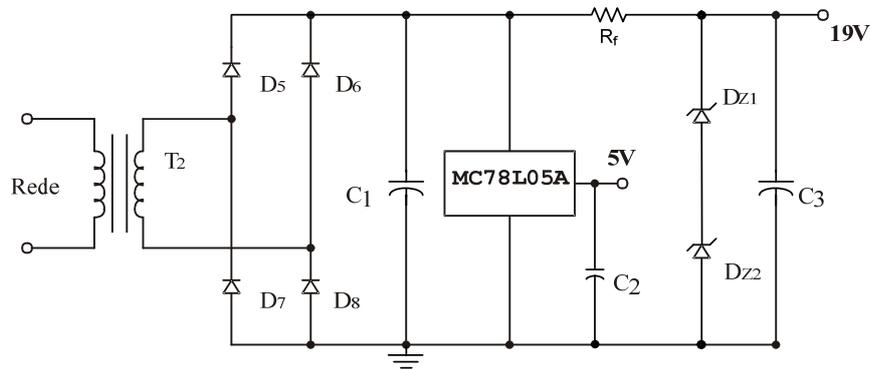


Fig. 5-20 – Fonte auxiliar.

Por ser uma estrutura simples e muito conhecida, seu projeto não será abordado, apenas serão apresentados os valores dos componentes na Tabela 5-11.

Tabela 5-11 – Componentes da fonte auxiliar.

Componente	Valor
$T_2$	220 V / 15 V / 1,5 VA
$D_5$ à $D_8$	1N4147
$C_1$	100 $\mu$ F
$C_2$	100 $\mu$ F
$C_3$	100 $\mu$ F
$R_f$	10 $\Omega$
$D_{Z1}$	10V/1W – 1N4740
$D_{Z2}$	9,1V/1W = 1N4739
MC78L05A	5,0 V/ 500 mA

## 5.8 Conclusão

De posse das especificações fornecidas para a fonte de alimentação foram calculados os elementos do circuito, utilizando a metodologia apresentada. A partir destes cálculos e dos resultados de simulação, foi possível dimensionar todos os componentes do circuito, obtendo-se os elementos necessários para a montagem de um protótipo da fonte, composto pelo estágio de potência, circuito de comando, circuito de controle, proteção de tensão e sensor de tensão isolado.

Os resultados de simulação em malha aberta permitiram comprovar a metodologia de cálculo utilizada para projetar os elementos do circuito, uma vez que os valores para os quais as grandezas convergiram ficaram próximos do esperado. Além disso, foi possível realizar a análise harmônica da corrente de entrada, que apresentou bons resultados, mostrando que a corrente na entrada do circuito é praticamente senoidal e em fase com a tensão, atendendo a norma.

É importante comentar que a função de transferência da estrutura não foi obtida. Portanto, adotou-se a técnica de controle proporcional, que não permite otimizar o tempo de resposta do sistema. Para melhorar a resposta da fonte com relação a transitórios de carga é necessário obter sua função de transferência de maneira a permitir o uso de técnicas de controle mais adequadas.

Note que a fonte poderia ser projetada para operar com frequência de comutação de 50 kHz, e a frequência máxima ficaria limitada em aproximadamente 110 kHz, desde que ela opere com potências entre 100% e 50%. Isto reduziria consideravelmente o tamanho de seus componentes magnéticos. Porém, como se trata de um protótipo, adotou-se uma frequência de comutação mais baixa para fins de segurança e testes, garantindo que a tensão de barramento não se eleve para cargas de até 30% da potência nominal.

Resultados de simulação mostraram que a variável  $\alpha$  está “relacionada” à potência e quando a resistência de saída varia, a tensão de barramento varia até que o mesmo valor de potência seja novamente atingido. Isto implica na necessidade de se implementar um circuito de proteção contra sobretensão caso a carga seja muito reduzida ou mesmo na ausência de carga.

## 6 RESULTADOS EXPERIMENTAIS DA FONTE DE ALIMENTAÇÃO CFP-EU

### 6.1 Introdução

Após as etapas de projeto e simulação da fonte passou-se para a montagem de um protótipo para testes em bancada, de forma a aplicar os conceitos estudados e comprovar na prática os resultados obtidos nos cálculos e por meio de simulações.

O diagrama esquemático do circuito utilizado para a implementação da fonte é apresentado nas figuras Fig. 6-1 e Fig. 6-2, onde todos os circuitos auxiliares e os seus pontos de conexão com a estrutura de potência do conversor estão apresentados.

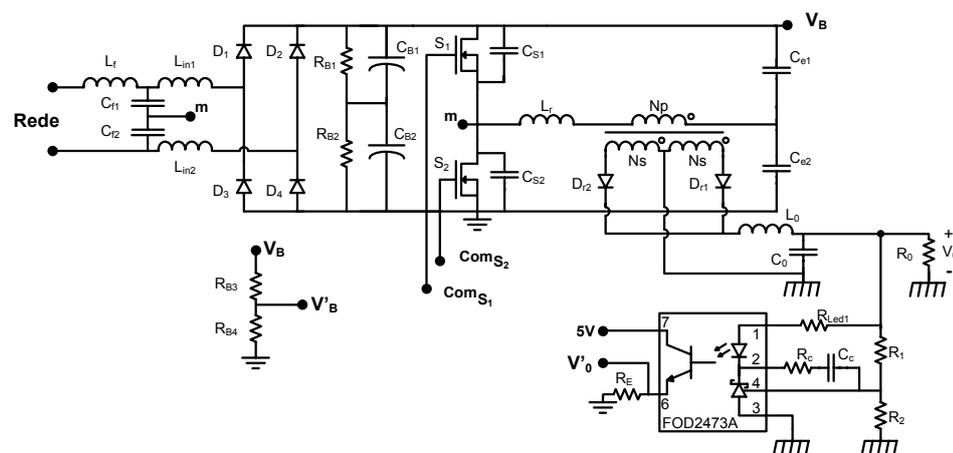


Fig. 6-1 – Circuito esquemático de potência e do sensor da tensão de saída do protótipo.

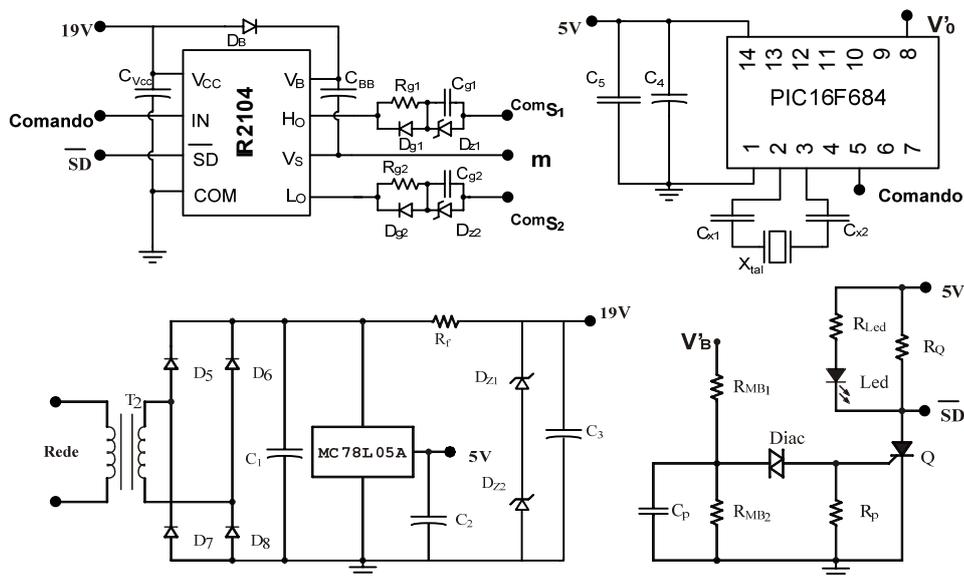


Fig. 6-2 – Circuito esquemático dos circuitos auxiliares do protótipo.

A seguir estão apresentadas as medidas realizadas no protótipo da fonte, com o uso do osciloscópio TDS5034B da Tektronix. Cabe explicar que a fonte montada é um protótipo de laboratório e não um produto final, destinado à comercialização. Sua finalidade é a de validar o estudo teórico desenvolvido e apresentado ao longo deste trabalho, portanto, não houve preocupação em atender especificações de *Hold-up time* ou interferência eletromagnética (EMI).

## 6.2 Características de Entrada e de Saída da Fonte

Para as medidas realizadas em potência nominal na saída ( $P_0 = 200 \text{ W}$ ), a tensão de saída da fonte foi regulada em  $25 \text{ V}$ , pois não se dispunha de uma carga apropriada para a obtenção da potência nominal com tensão de saída em  $24 \text{ V}$ . A potência atingida na saída para  $V_0 = 24 \text{ V}$  é de  $193 \text{ W}$ , que representa  $96,5\%$  da potência nominal.

A tensão de entrada do circuito foi obtida a partir de uma fonte de alimentação especial para testes *AC Power Source/Analyzer 6813B*, da Agilent, que produz uma forma de onda senoidal com distorção praticamente nula. A TDH da tensão de entrada ficou em torno de  $0,2\%$ .

Na Fig. 6-3 estão apresentadas as medidas de tensão e de corrente na entrada da fonte CFP-EU operando com potência nominal. A forma de onda de maior amplitude representa a tensão (C1), enquanto a menor representa a corrente (C2). Esta medida foi realizada para a potência máxima, com a tensão de saída regulada em 25 V.

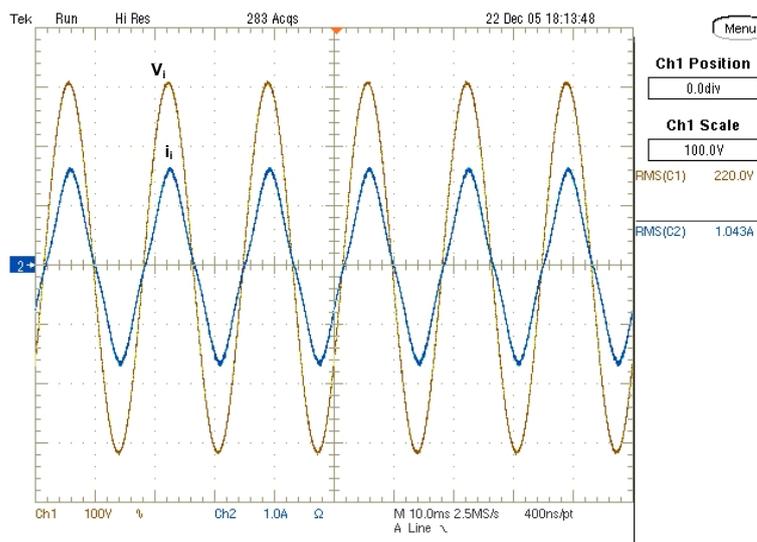


Fig. 6-3 – Formas de onda de tensão e de corrente na entrada da fonte com seus respectivos valores eficazes.

Na Fig. 6-3 pode-se observar que a corrente de entrada possui formato praticamente senoidal e está em fase com a tensão, caracterizando elevado fator de potência.

Na Fig. 6-4 é apresentada a análise harmônica da corrente de entrada juntamente com os limites impostos pela IEC 61000-3-2 Classe A. Esta figura apresenta também uma tabela resumida, contendo a TDH da corrente e da tensão e o fator de potência, além de outras medidas. Observando-a, pode-se constatar a presença de terceira harmônica, e que todas as outras harmônicas apresentaram valores tão reduzidos que não aparecem no gráfico. O fator de potência obtido foi de 0,9941. Logo, a estrutura atende com folga aos limites impostos pela norma.

A Fig. 6-5 apresenta a mesma análise harmônica da Fig. 6-4, porém a escala do gráfico foi modificada para  $\text{dB}\mu\text{A}$ , de maneira a permitir a visualização dos valores dos demais harmônicos de corrente.

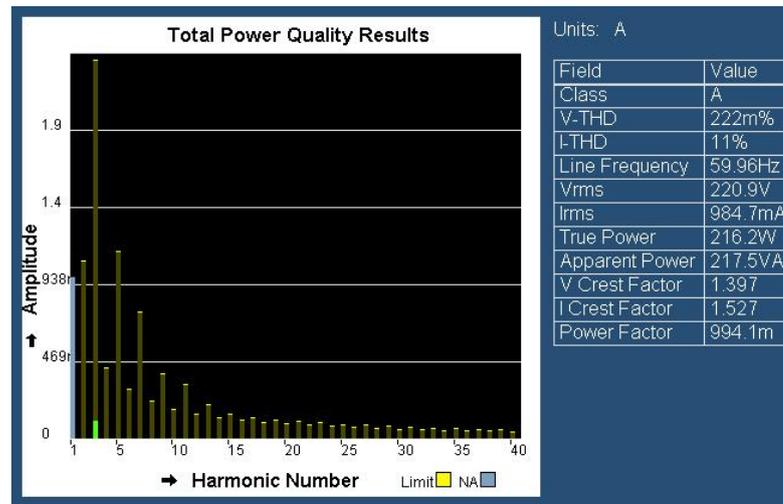


Fig. 6-4 – Análise harmônica da corrente de entrada da fonte até a quadragésima harmônica com escala expressa em ampères.

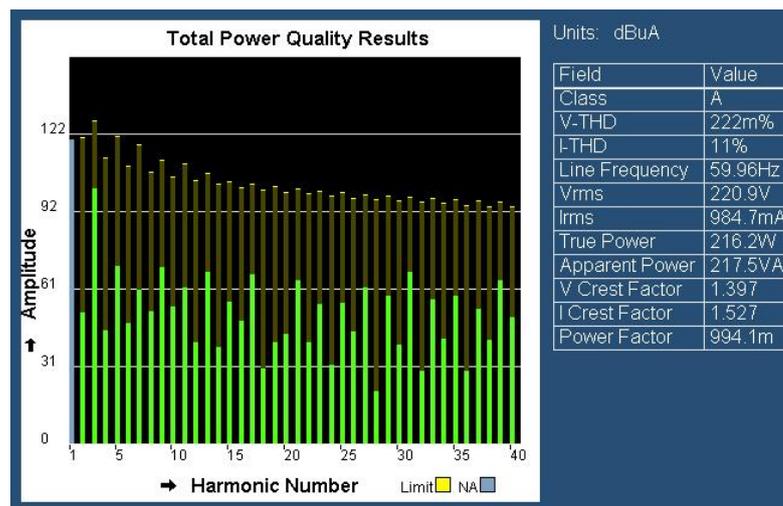


Fig. 6-5 - Análise harmônica da corrente de entrada da fonte até a quadragésima harmônica com escala expressa em  $dB\mu A$ .

A Fig. 6-6 mostra a análise harmônica da corrente de entrada para diferentes potências de saída. A análise (a) é feita para potência de saída igual a 75% da nominal, e a (b) para potência de saída igual a 50% da nominal. É possível perceber que o fator de potência foi pouco reduzido, tendo seu pior valor para a menor potência, com valor igual a 0,9932.

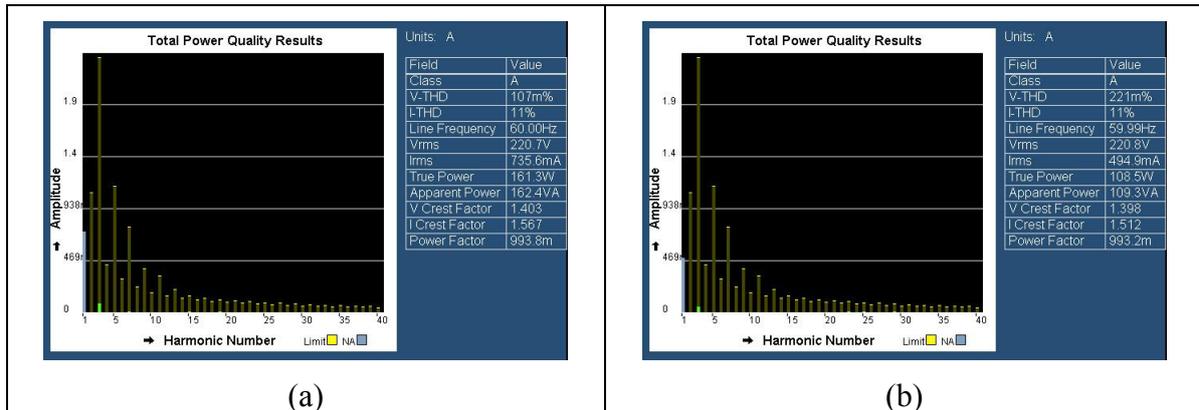


Fig. 6-6 - Análise harmônica da corrente de entrada da fonte até a quadragésima harmônica com escala expressa em ampères, (a) - Para potência de saída igual a 75% da nominal, (b) - Para potência de saída igual a 50% da potência nominal.

A Fig. 6-7 apresenta as medidas de tensão e de corrente na saída para a potência nominal. A ondulação da tensão de saída, apesar de refletir a ondulação de 120 Hz do barramento, ficou em 2,63%, abaixo do valor especificado de 5%. A medida (M2) representa a potência média na saída.

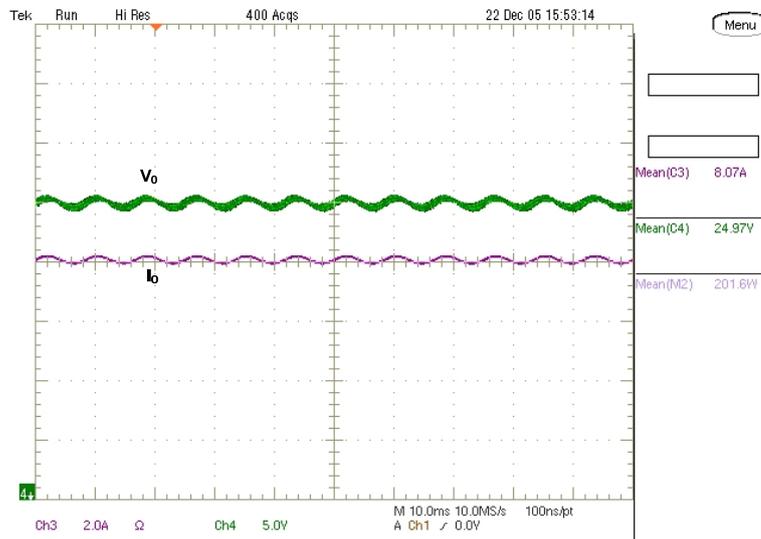


Fig. 6-7 – Tensão e corrente na saída do conversor para potência nominal

A Fig. 6-8 apresenta a ondulação da tensão no barramento juntamente com a ondulação da tensão de saída da fonte. Nela, a componente alternada da forma de onda contendo uma envoltória em alta frequência representa a ondulação da tensão de barramento (C1) e o canal quatro (C4) representa a ondulação da tensão de saída.

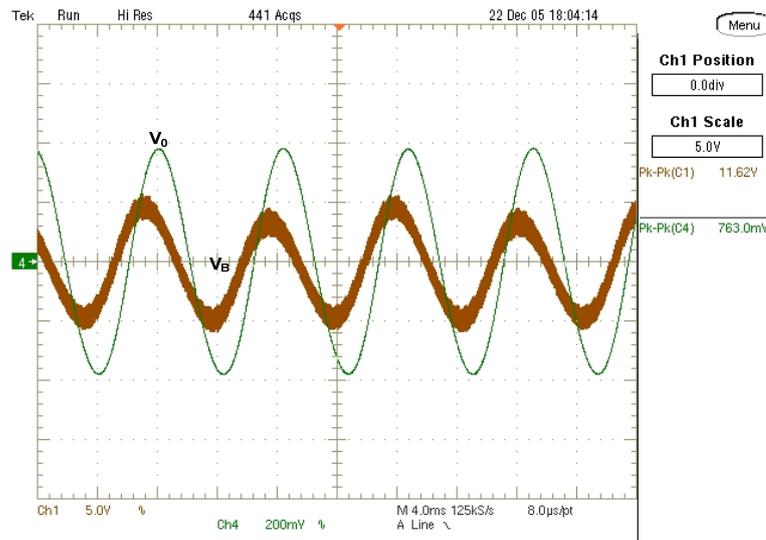


Fig. 6-8 – Ondulação das tensões de barramento e saída.

Devido ao elevado valor do capacitor de saída  $C_0$ , praticamente não há ondulação de tensão de alta frequência em  $V_0$ , porém, a ondulação em baixa frequência da tensão de barramento é transferida para a saída do conversor, conforme havia sido constatado durante a simulação.

### 6.3 *Rendimento*

Para a realização do ensaio de rendimento foram medidas as tensões e correntes na entrada e na saída do circuito simultaneamente. Utilizando ferramentas de medidas do osciloscópio foi possível obter as potências médias na entrada e na saída. Na Fig. 6-9 tem-se as medidas realizadas após uma hora de funcionamento na potência nominal. No canto inferior direito tem-se a medida de rendimento da estrutura para estas condições, que é de 87,3%.

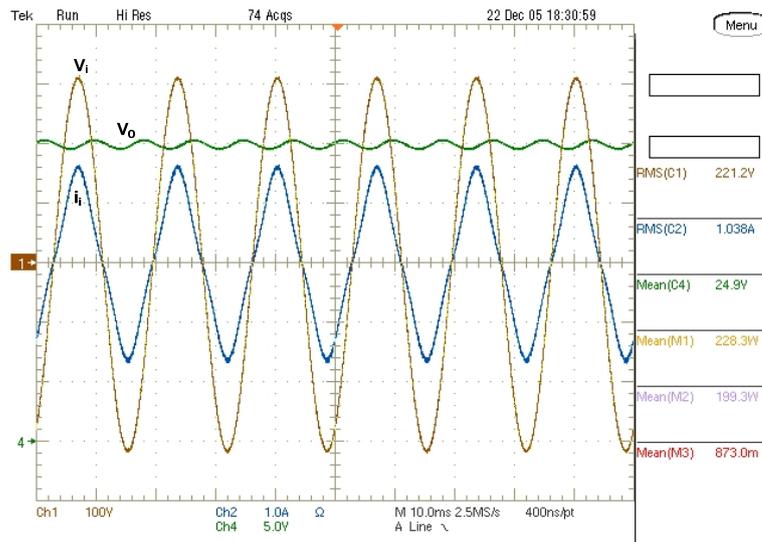


Fig. 6-9 – Medida de rendimento e formas de onda de tensão e corrente na entrada e tensão de saída, para potência nominal.

Nos canais um e dois tem-se a tensão e corrente na entrada, respectivamente. O canal quatro apresenta a tensão de saída. M1 e M2 representam as potências de entrada e de saída, respectivamente.

Apesar do rendimento da estrutura ficar abaixo do rendimento dos reatores eletrônicos que utilizam esta técnica de CFP, cujos valores são superiores a 90%, o valor obtido, de 87,3% é superior a grande parte das fontes de alimentação e das estruturas CFP-EU apresentadas no capítulo 1. Além disso, deve se atentar para o fato de que o retificador de saída do conversor CC-CC representa boa parte das perdas do conversor, podendo ser reduzida utilizando-se MOSFET's como retificadores síncronos no lugar dos diodos schottky [21].

A Fig. 6-10 apresenta a curva de rendimento do protótipo em função da potência de saída. Pode-se observar que o rendimento máximo ocorre quando a potência de saída é aproximadamente 75% da potência nominal, indicando que boa parte das perdas ocorre por condução de corrente.

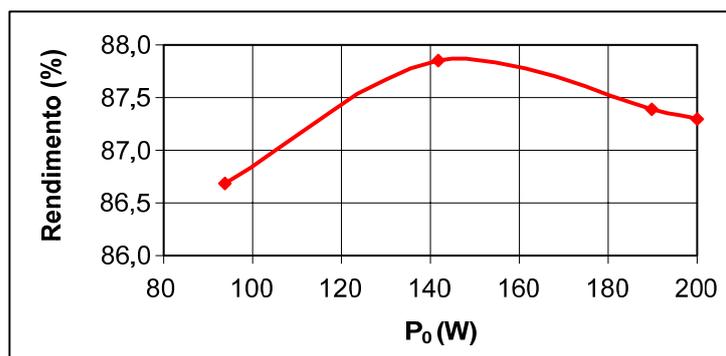


Fig. 6-10 – Curva de tendência do rendimento em função da potência de saída.

### 6.4 Resposta a Degraus de Carga

Para atender as especificações da tensão de saída, cujo sobre-sinal não pode passar de 10 % acima da tensão nominal quando da retirada de carga, nem cair abaixo de 90 % da tensão nominal quando se acrescenta carga, foi necessário alterar o valor do capacitor  $C_0$ . Esta medida foi necessária devido à dinâmica do filtro de saída, pois quando são realizados degraus de carga ocorrem picos na tensão de saída, devido à corrente imposta pelo indutor de saída, e que não podem ser controlados. A Fig. 6-11 mostra a tensão de saída para um degrau de retirada de 50 % de carga, com o capacitor de filtro original (a), e para um capacitor de 2,2 mF (b), para o circuito operando em malha aberta.

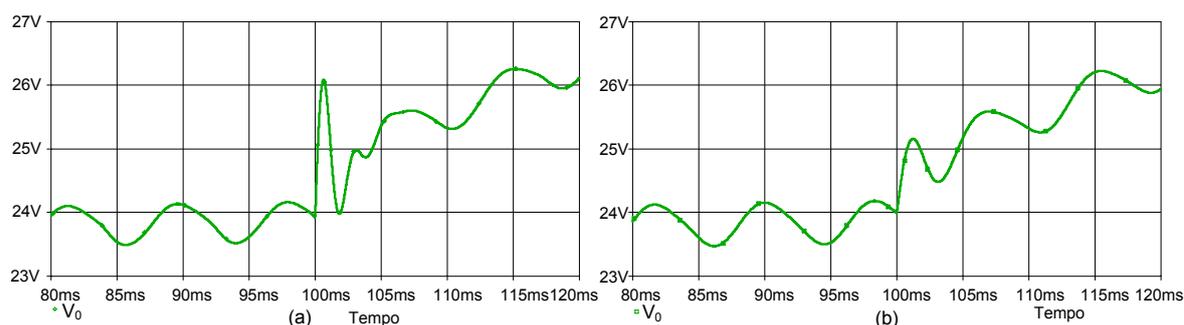


Fig. 6-11 – Transitório da tensão de saída para retirada de carga de 50 %, (a) - Com capacitor de filtro de 680  $\mu$ F, (b) - Capacitor de filtro de 2200  $\mu$ F.

A Fig. 6-12 apresenta as tensões de barramento e de saída e a corrente de entrada do protótipo no instante em que ocorre uma transição de carga de 100 % para 75 % da potência nominal, para o circuito operando em malha aberta. As referências de tensão estão

localizadas na base da figura. A tensão de barramento é representada pelo canal 1 (C1) e a de saída pelo canal 4 (C4).

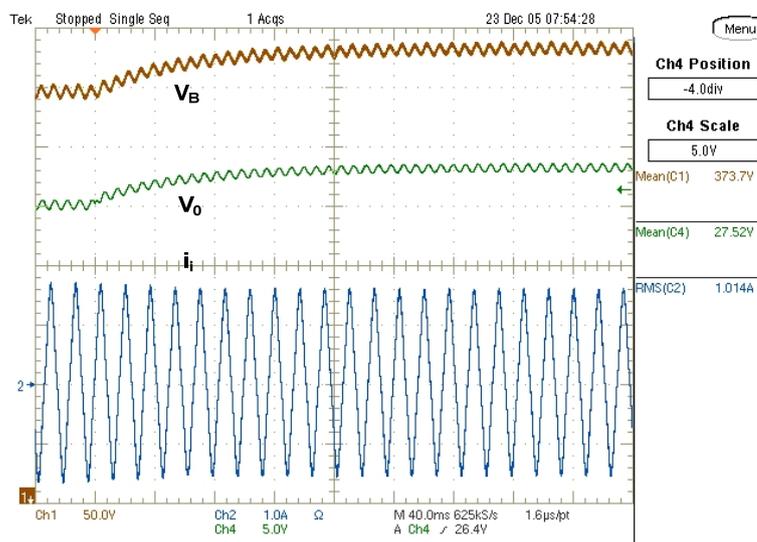


Fig. 6-12 – Retirada de carga de 25% a partir da potência nominal, em malha aberta.

Observando a Fig. 6-12, pode-se perceber que a corrente de entrada praticamente não varia durante o transitório, e seu valor final tende para o mesmo valor que tinha antes do degrau de carga. Isto demonstra o que já havia sido comentado anteriormente, de que o *charge-pump* tende a manter a potência para a qual foi calculado. Logo, quando ocorre um degrau de carga existe um desequilíbrio entre as potências de entrada e de saída, como conseqüência disto a tensão de barramento se modifica, até que um novo ponto de equilíbrio seja atingido. Também é possível perceber que a dinâmica do sistema é bem lenta, levando mais de 280 ms para atingir o valor final.

A seguir serão apresentados os resultados para a tensão de saída com o circuito operando em malha fechada quando ocorrem degraus de carga de 25% e 50%. É importante lembrar que o controle implementado é do tipo proporcional, portanto existe um pequeno erro na tensão de saída. Além disso, o tempo de resposta não pôde ser melhorado sem a implementação de um controle com ação derivativa.

A Fig. 6-13 apresenta as tensões de barramento e de saída e a corrente na entrada, quando a fonte estava com potência máxima<sup>v</sup> e é feita a retirada 50 % da carga.

<sup>v</sup> Potência máxima para tensão de saída  $V_o = 24\text{ V}$

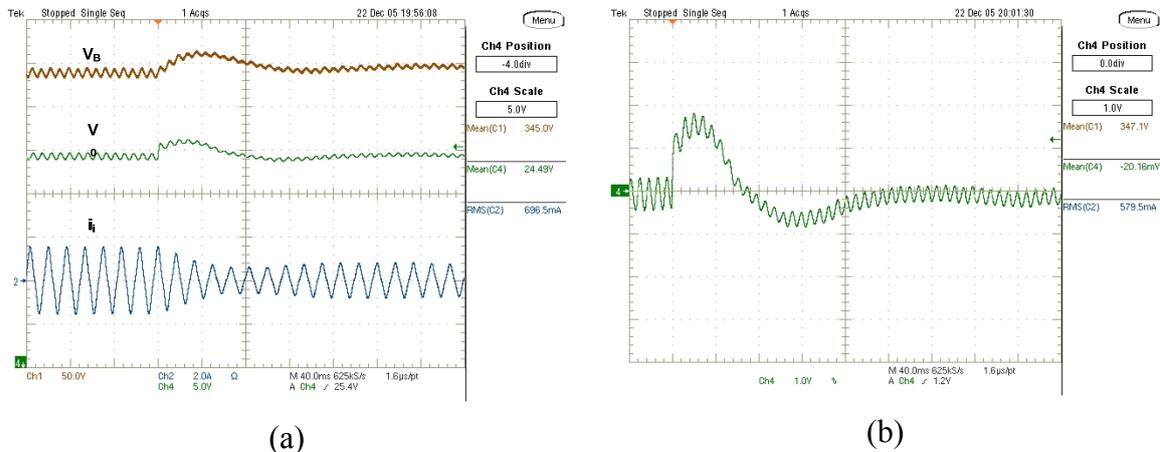


Fig. 6-13 – Retirada de 50% de carga, (a) – Tensões de barramento e de saída e corrente de entrada, (b) – Variação da tensão de saída .

Na Fig. 6-13 (b) pode-se observar que o sobre-sinal atinge 1,8 V, que representa 7,5 %, ficando portanto abaixo do valor especificado de 10 %. Já o tempo de acomodação fica em torno de 200 ms.

Na Fig. 6-14 tem-se as mesmas grandezas apresentadas na Fig. 6-13, porém, para um degrau de 50 % para 100 % de carga. Neste caso o tempo de resposta fica em torno de 160 ms.

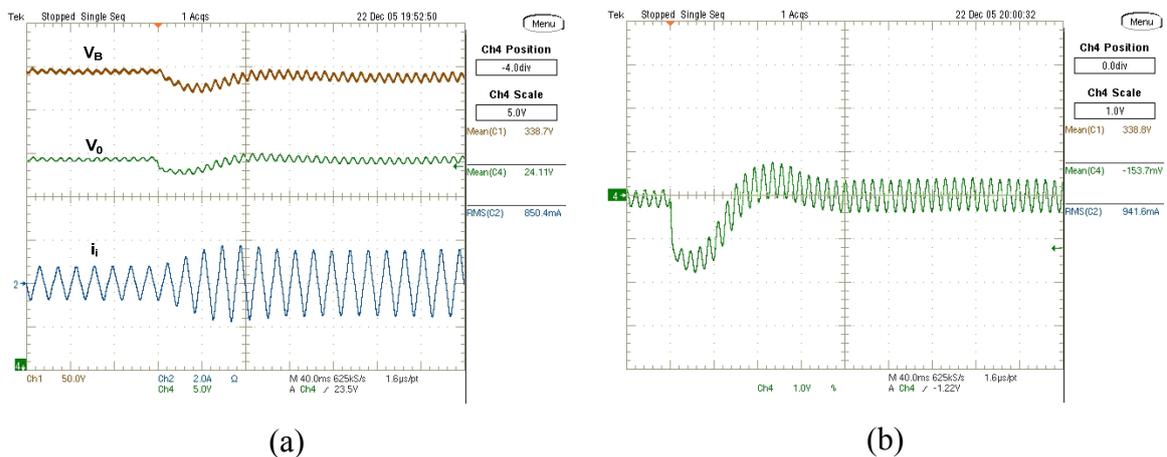


Fig. 6-14 – Degrau de carga de 50% para 100% da potência nominal, (a) – Tensões de barramento e de saída e corrente de entrada, (b) – Variação da tensão de saída .

A Fig. 6-15 apresenta a tensão de saída para uma variação de 25% de potência na saída. A Fig. 6-15 (a) representa a tensão de saída quando a potência de saída passa de 100% para 75% da nominal. Já a Fig. 6-15 (b) representa a tensão de saída quando a potência passa de 75% para 100%.

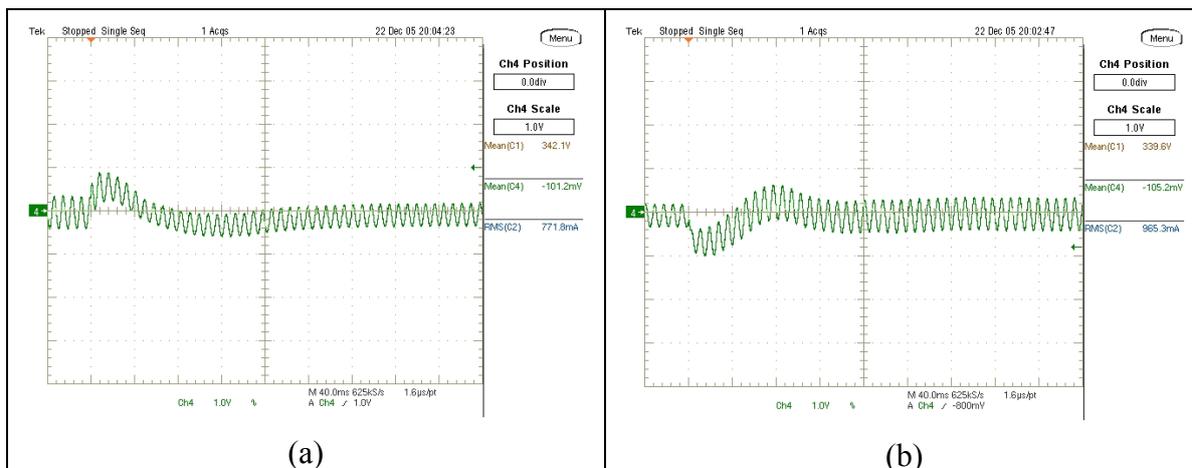


Fig. 6-15 – Degraus de carga de 25%, (a) – Variação da tensão de saída perante a retirada de 25% de carga, (b) – Variação da tensão de saída frente à um acréscimo de 25% de carga.

### 6.5 Principais Formas de onda da Estrutura

A seguir estão apresentadas as principais formas de onda de tensão e de corrente do circuito de potência do protótipo.

A Fig. 6-16 (a) apresenta as formas de onda da tensão e de corrente de entrada juntamente com a corrente no indutor  $L_{in1}$ . Nesta, é possível observar que a envoltória da corrente no indutor segue o formato da tensão de entrada, como era esperado. Na Fig. 6-16 (b) estão apresentadas as correntes nos indutores  $L_{in1}$  e  $L_{in2}$ , para a tensão de entrada próxima de seu valor máximo.

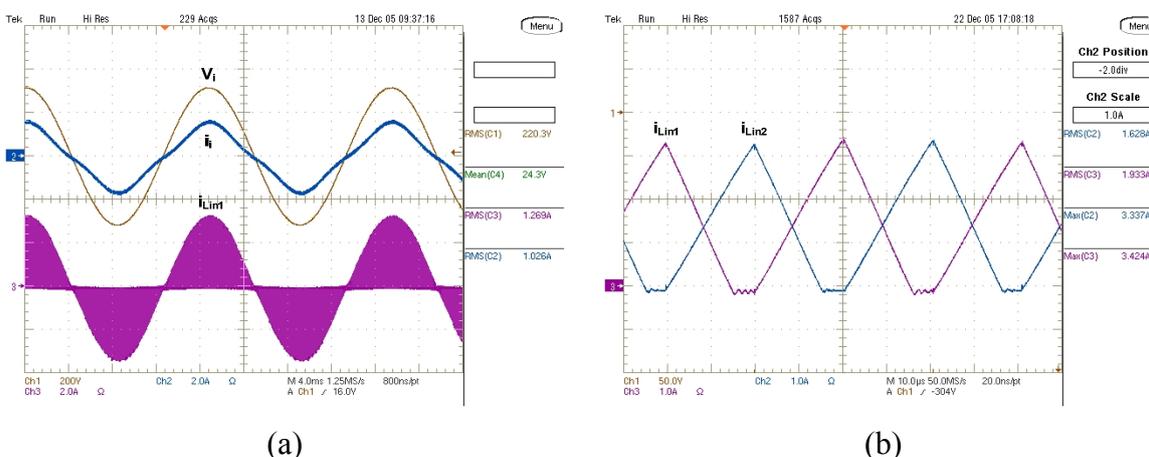


Fig. 6-16 – (a) – Tensão e corrente na entrada e corrente no indutor  $L_{in1}$ , (b) – Correntes nos indutores  $L_{in1}$  e  $L_{in2}$ .

Na Fig. 6-17 (a), pode-se perceber que a corrente no indutor  $L_{in1}$  fica praticamente em condução crítica quando a tensão de entrada passa por seu valor máximo, conforme se havia assumido na etapa de equacionamento da estrutura. Na Fig. 6-17 (b) está apresentada esta mesma corrente no instante em que a tensão passa por zero.

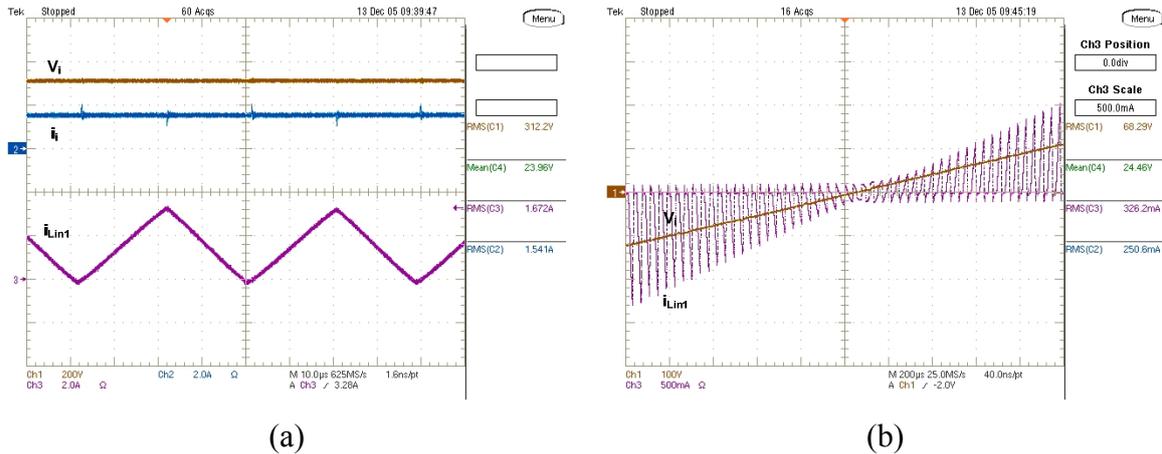


Fig. 6-17 – (a) Corrente no indutor  $L_{in1}$  no instante em que a tensão de entrada passa por seu valor máximo, (b) Corrente no indutor  $L_{in1}$  quando a tensão de entrada passa por zero.

A Fig. 6-18 apresenta os detalhes da comutação no interruptor  $S_2$ , confirmando a comutação ZVS. A escala de tempo usada é de 400 ns/div.

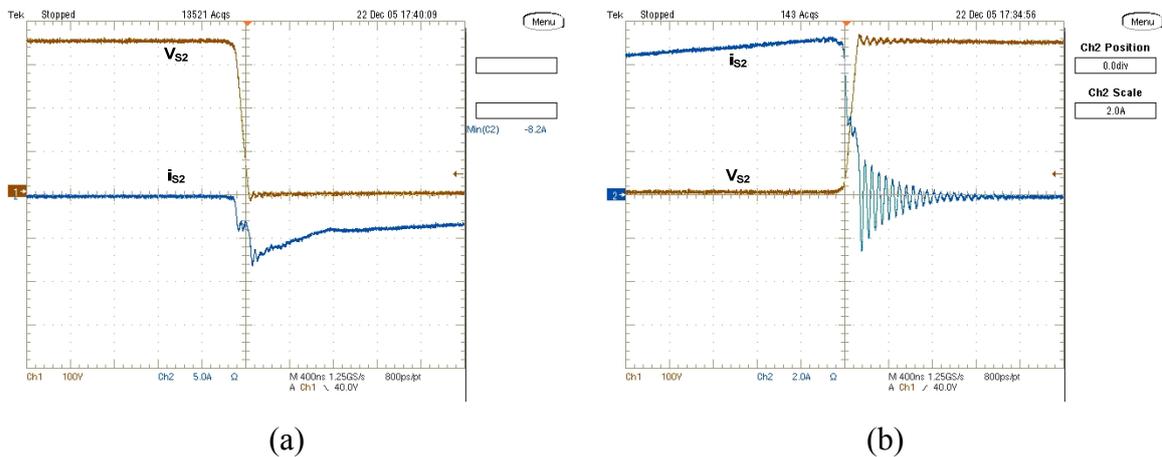


Fig. 6-18 – Detalhe da comutação no interruptor  $S_2$  – (a) Durante a entrada em condução, (b) Durante o bloqueio.

As Fig. 6-19 e Fig. 6-20, apresentam a tensão  $V_{ab}$  e as correntes no interruptor  $S_2$  e no indutor  $L_r$  em dois instantes de tempo diferentes. A primeira ocorre no instante em que a tensão de entrada está passando por seu valor máximo e a segunda no instante em que esta passa por zero. Na Fig. 6-19, a corrente no interruptor é composta pela soma das

correntes do estágio CFP e do conversor CC-CC. Já na Fig. 6-20, a corrente no interruptor é praticamente igual a corrente do conversor CC-CC, visto que na passagem por zero da tensão de entrada, a corrente do estágio CFP é nula.

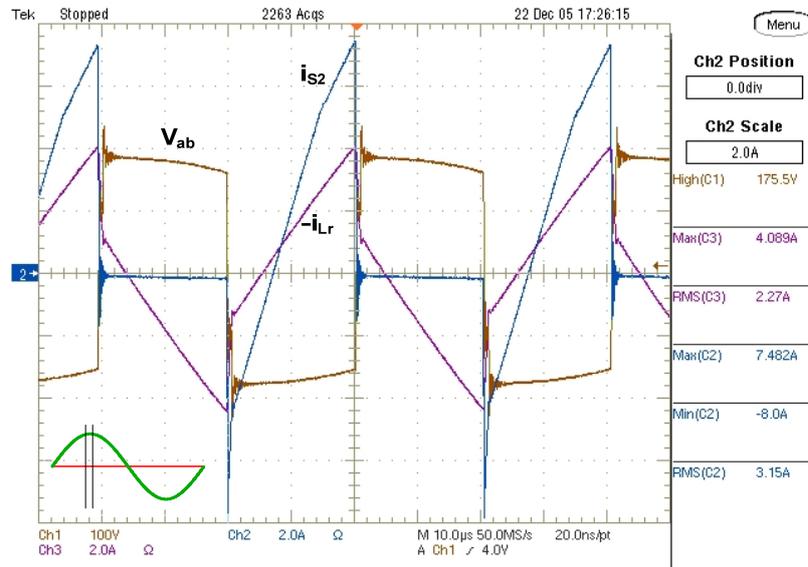


Fig. 6-19 – Tensão  $V_{ab}$ , Correntes  $i_{Lr}$  e  $i_{S2}$  no instante em que a tensão de entrada passa por seu valor máximo.

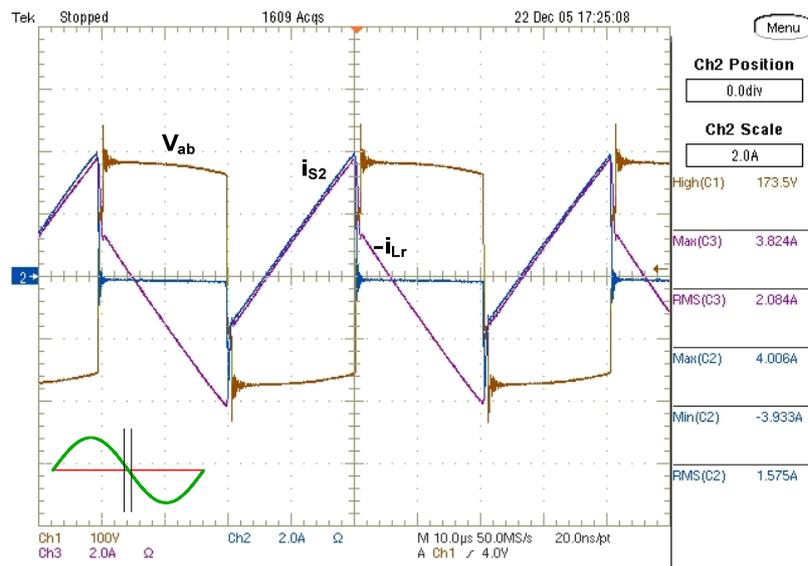


Fig. 6-20 - Tensão  $V_{ab}$ , Correntes  $i_{Lr}$  e  $i_{S2}$  no instante em que a tensão de entrada passa por zero.

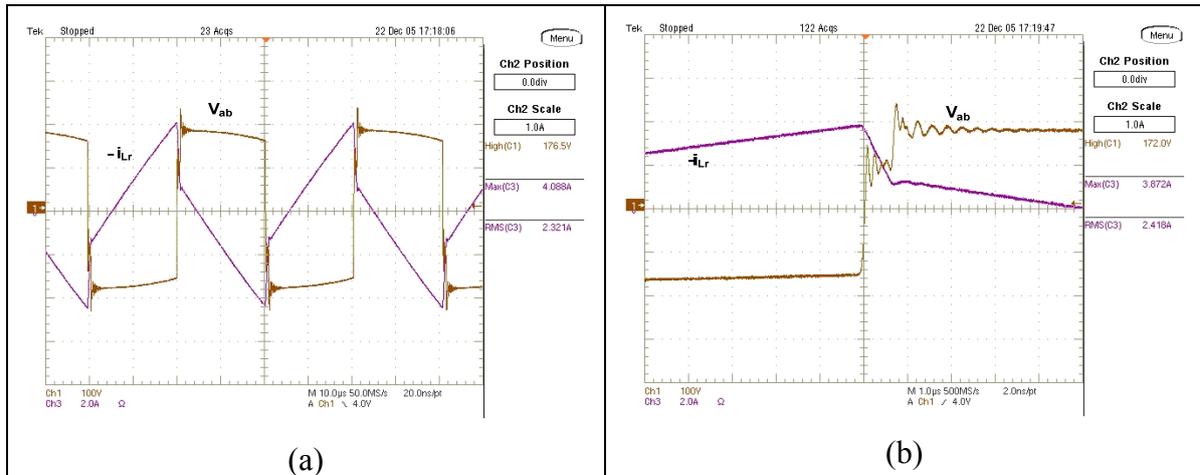


Fig. 6-21 – (a) Tensão  $V_{ab}$  e corrente no indutor  $L_r$ , (b) – Detalhe no instante da comutação.

Na Fig. 6-21 (b) pode-se observar o detalhe da perda de razão cíclica, que ficou em torno de 1,5%.

A Fig. 6-22 apresenta as formas de onda da tensão no primário do transformador e no diodo  $D_{r1}$  do retificador de saída. O valor da máxima tensão reversa no diodo retificador ficou em torno de 60 V, devido à atuação do *snubber* utilizado.

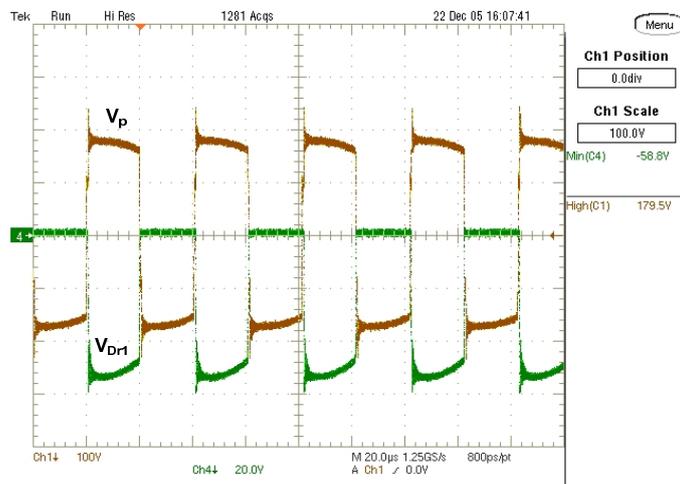


Fig. 6-22 – Tensões no primário do transformador e no diodo  $D_{r1}$ .

## 6.6 Conclusão

Neste capítulo foram apresentados os resultados experimentais obtidos a partir de ensaios no protótipo projetado. Foram apresentadas suas principais formas de onda de tensão e de corrente, assim como análises harmônicas da corrente de entrada para diferentes potências de saída, sempre comparando-as com a norma IEC 61000-3-2 Classe A.

O protótipo demonstrou que o fator de potência da estrutura é praticamente unitário para a faixa de potência testada, atendendo com folga os limites impostos pela IEC 61000-3-2 Classe A. Além disso, seu rendimento mostrou-se superior ao das estruturas de estágio único estudadas. Também foi possível constatar que quando a potência de saída da fonte foi reduzida, o rendimento aumentou um pouco, demonstrando que boa parte das perdas presentes no protótipo ocorrem por condução. Logo, tomando-se medidas para reduzir estas perdas o rendimento da estrutura pode ser melhorado. Uma das medidas que poderia ser adotada seria utilizar maior área de cobre nos componentes magnéticos, reduzindo a densidade de corrente.

Apesar da frequência de comutação utilizada no protótipo ser baixa, apenas 25 kHz, a comutação ZVS permite que ela seja elevada sem aumentar significativamente as perdas por comutação. Isto possibilita reduzir o tamanho dos elementos do circuito e consequentemente seu custo.

De maneira geral, a montagem e teste do protótipo permitiram confirmar os estudos realizados, uma vez que os resultados obtidos ficaram próximos dos calculados e simulados.

## 7 CONCLUSÃO GERAL

Neste trabalho foram apresentados os resultados dos estudos realizados para a concepção de um conversor CA-CC de estágio único, com correção de fator de potência e rendimento elevado, para aplicações com potências entre 100 W e 600 W. A pesquisa de estruturas de CFP-EU visa obter soluções de custo inferior às de dois estágios, de forma a se tornarem uma solução atraente para aplicação nos mais diversos equipamentos eletrônicos, contribuindo para a melhoria da qualidade de energia.

A etapa de revisão bibliográfica resultou na investigação de um grande número de diferentes técnicas e estruturas. Sendo assim, as estruturas apresentadas no capítulo 1 representam uma pequena porção do estudo realizado, no qual foram apresentadas as primeiras estruturas CFP-EU e sua evolução, e em seguida algumas mais avançadas, e que de alguma forma contribuíram para o desenvolvimento da idéia que resultou na estrutura proposta neste trabalho. Ainda no capítulo 1, foram apresentadas as normas aplicáveis a este equipamento eletrônico, além de uma breve revisão sobre fator de potência.

No segundo capítulo foi apresentada a estrutura proposta e o método empregado para a análise de seu funcionamento. O conversor proposto é composto de dois conversores *charge-pump*, que operam complementarmente e um conversor CC-CC HB-ZVS-PWM, que compartilham dos mesmos interruptores, além de um filtro de entrada. Os conversores *charge-pump*, juntamente com o filtro formam o estágio CFP, e o conversor CC-CC é o responsável em transformar a tensão de barramento nos níveis de tensão desejados na saída.

Um dos problemas de se trabalhar com estruturas de estágio único é a dificuldade de se analisar seu funcionamento como uma única estrutura, sem dividi-la. Por isso, a estrutura foi separada nas duas estruturas que a compõem, estágio CFP e conversor CC-CC, facilitando a compreensão das etapas de funcionamento e o próprio equacionamento. Porém, esta divisão não possibilita avaliar o efeito global da estrutura, dificultando, por exemplo, o processo de obtenção de uma função de transferência que descreva o comportamento de toda a estrutura. Além disso, o fato de ser controlada por variação de frequência, dificultou ainda mais sua análise do ponto de vista do controle.

Nos capítulos 3 e 4 foram apresentadas as etapas de operação, principais formas de onda e equacionamento dos dois estágios que compõem a estrutura. As maiores dificuldades encontradas no trabalho estão relacionadas com o equacionamento da estrutura. Não se conseguiu estabelecer uma equação para determinar a tensão de barramento a partir de parâmetros do circuito, sendo necessário obtê-la por simulação. Neste ponto, a simulação numérica, mostrou-se como uma excelente ferramenta de auxílio para projeto, permitindo a obtenção de parâmetros necessários ao projeto como foi o caso da tensão de barramento.

No capítulo 5 foi apresentado o projeto da estrutura de potência assim como os demais circuitos auxiliares, necessários para a implementação do protótipo. Neste capítulo também foi apresentada a técnica de controle utilizada para manter a tensão de saída constante. Como não foi obtida a função de transferência do circuito, não foi possível implementar uma técnica de controle que pudesse melhorar a resposta da tensão de saída da fonte à transitórios de carga. No entanto, resultados de simulação permitiram a visualização da resposta dinâmica da estrutura, fornecendo dados suficientes para a implementação do controle.

Por fim, foram apresentados os resultados experimentais da estrutura projetada para tensão de saída de 24 V e potência de 200 W. O resultado da análise harmônica da corrente na entrada do protótipo foi similar ao obtido em simulação, sendo assim, o conversor atende com folga os valores exigidos pela norma IEC 61000-3-2 Classe A. O fator de potência obtido para a estrutura ficou entre 0,994 e 0,993 para a faixa de potência de 100W a 200W na saída. O rendimento obtido para a estrutura operando com a potência nominal foi de 87,3%, desconsiderando os circuitos de controle e comando que foram alimentados por fonte externa.

Cabe comentar que a estrutura proposta não necessariamente se apresenta como a melhor solução dentre as estruturas CFP-EU. Assim como todas as demais, apresenta algumas limitações que restringem sua aplicação prática, neste caso, a necessidade de operar com carga mínima e o controle por frequência variável. Porém apresentou bons resultados com relação à correção do fator de potência, praticamente unitário e rendimento elevado, comparável às estruturas de dois estágios, mostrando-se uma estrutura competitiva.

## Apêndice A

### Projeto Físico dos Indutores *Charge-Pump*

O projeto físico dos indutores *charge-pump*  $L_{in1}$  e  $L_{in2}$  será realizado segundo o procedimento proposto em [33]. Para seu projeto são necessários os seguintes dados:

- $L_{in} = L_{in1} = L_{in2}$  – Equação (5.1);
- $i_{L_{in\_max}}$  – Equação (3.4);
- $i_{L_{in\_ef}}$  – Equação (3.7);
- $f_s$  - Tabela 5-13.

O primeiro passo é determinar o tamanho do núcleo a ser utilizado através da obtenção do produto entre a área da janela e a área da perna central do núcleo magnético ( $AeAw$ ), definido pela equação (A1).

$$AeAw = \frac{L_{in1} \cdot i_{max} \cdot i_{Lin1ef}}{k_w \cdot B_{max} \cdot J_{max}} \cdot 10^4 \quad (A.1)$$

*Tabela A-1 – Parâmetros para o projeto do indutor.*

Densidade de corrente máxima	$J_{m\acute{a}x} = 550 \text{ A/cm}^2$
Densidade de fluxo magnético máxima	$B_{m\acute{a}x} = 0,3 \text{ T}$
Fator de utilização da janela	$K_w = 0,7$

Determinado o valor do produto das janelas, é possível encontrar nos catálogos de fabricantes o tamanho do núcleo adequado para a confecção do indutor. Deste catálogo retiram-se informações importantes para o projeto como:

$AeAw$  - Produto das áreas do núcleo;

$Ae$  - Área da perna central do núcleo;

$Aw$  - Área da janela do carretel;

$l_t$  - Comprimento médio de uma espira.

Definido o núcleo, pode-se determinar o número de espiras necessário para a obtenção da indutância desejada. Este valor é obtido pela equação (A.2).

$$N_{esp} = \frac{L_{in} \cdot i_{max}}{B_{max} \cdot Ae} \cdot 10^4 \quad (A.2)$$

A expressão (A.3) fornece o valor em centímetros do entreferro total a ser utilizado.

$$l_g = \frac{N_{Lin}^2 \cdot \mu_0 \cdot Ae}{L_{in}} \quad (A.3)$$

O próximo passo é determinar a máxima bitola do condutor elementar a ser utilizado, assim como o número de condutores que devem ser utilizados em paralelo para suportar a corrente eficaz para a densidade de corrente desejada. O cálculo da máxima bitola a ser utilizada é necessário devido ao efeito pelicular, que se agrava com a elevação da frequência. Como os indutores  $L_{in}$  operam na frequência de comutação este efeito deve ser considerado. A escolha do condutor elementar é feita a partir da equação (A.4).

$$\Delta = \frac{7,5}{\sqrt{f_s}} \quad (A.4)$$

Nesta equação,  $\Delta$  representa a profundidade de penetração. O termo “7,5” é um coeficiente empírico para operação a uma temperatura de 100°C.

O máximo diâmetro do condutor elementar a ser utilizado para esta frequência é dado pela expressão (A.5).

$$d_{max} = 2 \cdot \Delta \quad (A.5)$$

A frequência de comutação a ser considerada é a máxima frequência que o conversor poderá operar, lembrando que o conversor em questão irá trabalhar com frequência de comutação variável, a máxima frequência de comutação ocorre com potência mínima, e para o protótipo em questão foi estipulada em 75 kHz.

Devido à amplitude da corrente que passará pelo componente é necessário determinar a quantidade de condutores em paralelo a ser utilizada em função da densidade

de corrente admitida para o condutor. A área de cobre necessária para suportar a corrente eficaz com a densidade de corrente desejada é dada pela (A.6).

$$S_{cond} = \frac{i_{Lin\_ef}}{J_{max}} \quad (A.6)$$

A partir da escolha do condutor, devido à profundidade de penetração da corrente, e da área de cobre necessária, calcula-se o número de condutores em paralelo que devem ser associados para a condução da corrente que circula pelo indutor. A equação (A.7) permite calcular o número de condutores.

$$N_{cond} = \frac{S_{cond}}{S_{cu\_cond}} \quad (A.8)$$

Nesta equação, o termo “ $S_{cu\_cond}$ ” representa a área de cobre de um condutor escolhido a partir da equação (A.5).

Por fim é calculado o fator de ocupação do indutor, a fim de verificar se a área ocupada pelo cobre cabe na janela do núcleo escolhido. Para isso, utiliza-se a equação (A.9) para calcular a área ocupada pelos enrolamentos e verifica-se a possibilidade de execução através de (A.10).

$$Aw_{min} = \frac{N_{esp} \cdot N_{cond} \cdot S_{cond\_isol}}{K_w} \quad (A.9)$$

$$\frac{Aw_{min}}{Aw} \leq 1 \quad (A.10)$$

## Apêndice B

### Projeto Físico do Indutor de Filtragem

Como a corrente no indutor do filtro de entrada é composta por uma corrente cuja componente fundamental está em baixa frequência 60 Hz, à qual é sobreposta uma pequena ondulação em alta frequência, este elemento será projetado com núcleo de ferro-silício, que viabiliza a utilização de núcleos menores àqueles que seriam utilizados, caso o projeto fosse realizado para núcleos de ferrite [22].

Para realizar este projeto, o primeiro passo é determinar a amplitude da corrente que circulará pelo componente. Para isso, as equações (B.1) e (B.2) apresentam os valores de pico e eficaz desta corrente.

$$i_{ief} = \frac{P_i}{V_{ief}} \quad (\text{B.1})$$

$$i_{ipk} = \sqrt{2} \cdot i_{ief} \quad (\text{B.2})$$

A escolha do núcleo é feita de forma heurística e, ao final do projeto, testa-se a viabilidade de sua confecção. Caso não seja possível a construção, escolhe-se um núcleo mais adequado. Após a escolha do núcleo, alguns fatores importantes a respeito dele devem ser levantados, como:

$a$  - Largura da perna central do núcleo;

$c$  - Comprimento do pacote de lâminas;

$g$  - Entreferro;

$\mu_f$  - Permeabilidade do ferro;

$k_S$  - Fator de empacotamento das lâminas;

$J_{max}$  - Densidade de corrente.

De posse destes parâmetros, calcula-se a relutância apresentada pelo entreferro proposto, conforme (B.3).

$$R_g = 2 \cdot g \cdot \frac{1}{\mu_0 \cdot 2 \cdot a \cdot c \cdot k_s} \quad (\text{B.3})$$

Onde “ $\mu_0$ ” é a permeabilidade do ar.

Em seguida, calcula-se a relutância do ferro para as lâminas escolhidas conforme a equação (B.4).

$$R_n = \frac{5,6 \cdot a}{\mu_f \cdot a \cdot c \cdot k_s} \quad (\text{B.4})$$

Onde “ $\mu_f$ ” é a permeabilidade do ferro.

Com os resultados de (B.3) e (B.4), calcula-se o número de espiras necessárias à obtenção da indutância desejada, através da equação (B.5).

$$N_{esp} = \sqrt{(R_g + R_n) \cdot L_f} \quad (\text{B.5})$$

Como o indutor de filtro irá operar com a frequência da rede elétrica (60 Hz), o efeito pelicular da corrente pode ser desprezado. Assim, a bitola do condutor é determinada pelo cálculo da área de cobre necessária para conduzir a corrente eficaz com a densidade de corrente desejada, conforme a equação (B.6).

$$S_{cond} = \frac{i_{ief}}{J_{max}} \quad (\text{B.6})$$

Para verificar se o núcleo é adequado, testa-se a possibilidade de execução do enrolamento, pela relação entre a área de janela disponível e a área ocupada pelo enrolamento, conforme (B.7), onde “ $S_{cu\_cond}$ ” é a área de cobre do condutor escolhido.

$$K_{exec} = \frac{0,75 \cdot a^2}{N_{esp} \cdot S_{cu\_cond}} \quad (\text{B.7})$$

Se este fator estiver acima de “3”, é possível enrolar o indutor no núcleo escolhido. Caso contrário, é necessário rever os parâmetros de cálculo ou mudar o núcleo.

## Apêndice C

### Projeto do Transformador e do Indutor ressonante

O projeto físico do transformador será realizado segundo o procedimento proposto em [29]. Para seu projeto são necessários os seguintes dados:

- $P_0, V_0$  -Tabela 5-1;
- $D, PD, V_B, f_s, V_D$  -Tabela 5-3;
- $\eta$  - Estipulado em 98%;
- $n$  – Equação (5.15);
- $I_0$  –Equação (5.16).

O primeiro passo é determinar o tamanho do núcleo a ser utilizado através da obtenção do produto entre a área da janela e a área da perna central do núcleo magnético do ( $AeAw$ ), definido pela equação (C.1).

$$AeAw = \frac{P_0}{K_p \cdot K_u \cdot K_t \cdot B_{m\acute{a}x} \cdot J_{m\acute{a}x} \cdot f_s \cdot \eta_t} \quad (C.1)$$

Tabela C.1 – Parâmetros de projeto para o transformador.

Densidade de corrente máxima	$J_{m\acute{a}x} = 500 \text{ A/cm}^2$
Densidade de fluxo magnético máxima	$B_{m\acute{a}x} = 0,28 \text{ T}$
Fator de utilização do transformador	$K_u = 0,41$
Fator de utilização do primário	$K_p = 0,40$
Fator de topologia	$K_t = 1$

A área efetiva da janela do núcleo é calculada considerando as dimensões do carretel.

Escolhido o núcleo a ser utilizado, pode-se calcular o número de espiras dos enrolamentos primário e secundários do transformador a partir das equações (C.2) e (C.3), respectivamente.

$$N_p = \frac{V_{in}}{4 \cdot A_e \cdot B_{m\acute{a}x} \cdot f_s} \quad (C.2)$$

$$N_s = \frac{N_p \cdot (V_0 + V_D)}{V_{in} \cdot (D - PD)} \quad (C.3)$$

A relação de transformação  $n$  é dada pela expressão (C.4).

$$n = \frac{N_p}{N_s} \quad (C.4)$$

O passo seguinte é determinar a máxima bitola dos condutores a serem utilizados levando-se em conta o efeito pelicular. Neste caso, assim como no dos indutores *charge-pump*, deve-se considerar a frequência máxima de comutação, estipulada em 100kHz.

A profundidade de penetração para uma temperatura de 100°C é dada pela expressão (C.5).

$$\Delta = \frac{7,5}{f_{sm\acute{a}x}} \quad (C.5)$$

O diâmetro máximo do condutor, em centímetros, é dado pela expressão (C.6).

$$d_{m\acute{a}x} = 2 \cdot \Delta \quad (C.6)$$

a) Dimensionamento do condutor do primário:

A corrente eficaz no primário é dada por (C.7).

$$I_{p_{ef}} = \frac{I_0}{n} \quad (C.7)$$

A seção de cobre necessária para conduzir a corrente do primário com a densidade de corrente desejada é dada pela equação (C.8).

$$Sp_{cu} = \frac{Ip_{ef}}{J_{max}} \quad (C.8)$$

De acordo com a seção do condutor escolhido a partir de seu diâmetro máximo, determina-se o número de condutores em paralelo através de (C.9).

$$np_{cond} = \frac{S_{cu}}{S_{cu\_cond}} \quad (C.9)$$

b) Dimensionamento do condutor do secundário:

A corrente eficaz no secundário é obtida pela equação (C.10).

$$Is_{ef} = \frac{I_0}{\sqrt{2}} \quad (C.10)$$

A seção de cobre necessária para conduzir a corrente eficaz do secundário com a densidade de corrente desejada é dada pela expressão (C.11).

$$Ss_{cu} = \frac{Is_{ef}}{J_{max}} \quad (C.12)$$

O número de condutores elementares em paralelo é obtido por (C.13).

$$ns_{cond} = \frac{As_{cobre}}{As_{fio}} \quad (C.13)$$

c) Determinação do Fator de ocupação:

A área que os condutores do primário ocupam considerando seu isolamento é obtida pela equação (C.14).

$$A_p = \frac{N_p \cdot np_{cond} \cdot Sp_{fio\_isol}}{K_u} \quad (C.14)$$

A área ocupada pelos condutores de cada secundário considerando o isolamento dos fios é dada por (C.15).

$$A_s = \frac{N_s \cdot ns_{cond} \cdot Ss_{fio\_isol}}{K_u} \quad (C.15)$$

A mínima área de janela necessária para acomodar os enrolamentos é dada por (C.16).

$$Aw_{\min} = A_p + 2 \cdot A_s \quad (\text{C.16})$$

O fator de ocupação é testado através da expressão (C.17).

$$\frac{Aw_{\min}}{Aw} \leq 1 \quad (\text{C.17})$$

Através do fator de ocupação verifica-se se os enrolamentos projetados cabem no núcleo escolhido.

## C.2 – Dimensionamento do Indutor Ressonante

Determinação da indutância ressonante:

Na expressão (C.18)  $L_{d\_trafo}$  representa a indutância de dispersão do transformador.

$$L_r = \frac{V_B \cdot \overline{I'_0}}{4 \cdot I'_0 \cdot f_s} - L_{d\_trafo} \quad (\text{C.18})$$

O procedimento para o projeto físico do indutor  $L_r$  segue os mesmos passos do indutor de filtro, apresentado no Apêndice A.

## **Apêndice D**

### **Metodologia de Projeto do Indutor do Filtro de Saída**

O projeto do indutor do filtro de saída segue os mesmos passos apresentados no Apêndice A, com exceção do dimensionamento da bitola do condutor, que neste caso é calculada para suportar a corrente eficaz a partir da densidade de corrente desejada, desprezando-se o efeito pelicular.

## 8 REFERÊNCIAS BIBLIOGRÁFICAS

- [1] QIAN, J., LEE, F. C., “Charge Pump Power-Factor-Correction Technologies Part I: Concept and Principle”, *IEEE Transactions on Power Electronics*, Vol. 15, n° 1, pp.121-129, January 2000.
- [2] KASSICK, E. V., “Harmônicas em Sistemas Industriais de Baixa Tensão”, Apostila utilizada no curso de pós-graduação em Eletrônica de Potência”, INEP – UFSC, Florianópolis, 2004.
- [3] IEEE 519 – 1992, “Standard Practices and Requirements for Harmonic Control in Electrical Power Systems”, *IEEE Industry Applications Society/ Power Engineering Society, USA*, 1993.
- [4] NORMA IEC 61000–3–2, “Limits for Harmonic Current Emission (equipment input current  $\leq 16$  A per phase)”, *International Electrotechnical Commission, Switzerland*, 2000.
- [5] SHARIFIPOUR, B., HUANG, J. S., LIAO, P., HUBER, L., JOVANOVIĆ, M. M., “Manufacturing and Cost Analysis of Power-Factor-Correction Circuits”, *IEEE Applied Power Electronics Conference and Exposition, APEC '98*, pp. 490-494, 1998.
- [6] BATSCHAUER, A. L., “Projeto de Reatores Eletrônicos para Lâmpadas de Vapor de Sódio de Alta Pressão de 250W e 400W”, *Dissertação (Mestrado em Engenharia Elétrica) UFSC – INEP, Florianópolis*, 2002.
- [7] QIAN, J., LEE, F. C., “Voltage-Source Charge-Pump Power-Factor-Correction AC/DC Converters”, *IEEE Transactions on Power Electronics*, Vol. 14, n° 2, pp.350-358, March 1999.
- [8] LIU, K. H., LIN, Y. L., Lin, “Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous Mode Boost Converter,” *IEEE Power Electronics Specialists Conference, PESC'89*, pp. 825-829, 1989.
- [9] JINDONG, Z., “Advanced Integrated Single-Stage Power Factor Correction Techniques”, *Virginia Tech Thesis*, 2001.

- [10] QUIAN, J., “Advanced Single-Stage Power Factor Correction Techniques”, *Virginia Tech Thesis*, 1997.
- [11] TAKAHASHI, I., “Power Factor Improvement of a Diode Rectifier Circuit by Dither Signals” *IEEE Industry Applications Society Annual Meeting, Vol. 2, pp. 1289-1294, 1990.*
- [12] TAKAHASHI, I, IGARASHI, R. Y., “A Switching Power Supply of 99% Power Factor by the Dither Rectifier”, *IEEE Telecommunications Energy Conference, INTELEC’91, pp. 714-719, 1991.*
- [13] REDL, R., BALOGH, L., SOKAL, N. O., “A New Family of Single-Stage Isolated Power-Factor Correctors with Fast Regulation of the Output Voltage”, *IEEE Power Electronics Specialists Conference, PESC’94, pp.1137-1144, 1994.*
- [14] KHERALUWALA, M.H., STEIGERWALD, R. L., GURUMOORTHY, R., “A Fast-Response High Power Factor Converter With a Single Power Stage”, *IEEE Power Electronics Specialists Conference, PESC’91, pp. 769-779, 1991.*
- [15] SCUTTEN, M. J., STEIGERWALD, R. L., KHERALUWALA, M. H., “Characteristics of Load Resonant Converters Operated in a High-Power Factor Mode”, *IEEE Transactions on Power Electronics, Vol. 7, n° 2, pp.304-314, April 1992.*
- [16] BELAGULI, V., BHAT, A. K. S., “High Power Factor Operation of DCM Series-Parallel Resonant Converter”, *IEEE Transactions on Aerospace and Electronic Systems, Vol. 35, n° 2, pp. 602-613, April 1999.*
- [17] TANAVADE, S. S., CHAUDHARI, Mrs. M. A., SURYAWANSHI, H. M., THAKRE, V. N. I. T., “Design of Resonant Converter for High Power Factor Operation and Optimum Losses in Magnetic Components”, *IEEE Power Electronics Specialists Conference, (PESC 2004), pp. 1818-1822, 2004.*
- [18] WU, T.-F., HUNG, J.-C., TSENG, S.-Y., CHEN, Y.-M., “Analysis and Design of a Battery Charger with Interleaved PFC Based on an Asymmetrical Half-Bridge Topology”, *IEEE Telecommunications Energy Conference, INTELEC’ 2003, pp. 579-585, October 2003.*

- [19] WU, T.-F., HUNG, J.-C., TSENG, S.-Y., CHEN, Y.-M., “A Single-Stage Fast Regulator With PFC Based on an Asymmetrical Half-Bridge Topology”, *IEEE Transactions on Industrial Electronics*, Vol. 52, No. 1, February 2005.
- [20] TAO, F., LEE, F. C., “An Interleaved Single-Stage Power-Factor-Correction Electronic Ballast”, *IEEE Applied Power Electronics Conference e Exposition, APEC 2000, Vol. 1, pp. 617-623, 2000.*
- [21] LEE, J.-Y., MOON, G.-W., YOUN, M.-J., “Design of a Power-Factor-Correction Converter Based on Half-Bridge Topology”, *IEEE Transactions on Industrial Electronics*, Vol. 46, No. 4, August 1999.
- [22] DUMS, J. F., “Reator Eletrônico de Único Estágio e Elevado Fator de Potência, Baseado na Topologia “Charge-Pump Voltage-Source”, Para Lâmpadas de Vapor de Sódio de Alta Pressão”, *Dissertação (Mestrado em Engenharia Elétrica) UFSC – INEP, Florianópolis, 2005.*
- [23] NASCIMENTO, C. B., “Estudo de Estruturas de Reatores Eletrônicos com Elevado Fator de Potência”, *Tese (Doutorado em Engenharia Elétrica) UFSC – INEP, Florianópolis, 2005.*
- [24] NABAE, A., NAKANO, H., ARAI, S., “Novel Sinusoidal Converters With High Power Factor”, *IEEE Industry Applications Society Annual Meeting, Vol. 2, pp 775-780, 1994.*
- [25] SILVA, E. R., BENTO, A. A., OLIVEIRA, T. M., JACOBINA, C. B., “Control Considerations on Single-Phase Boost Power Factor Correctors”, *COBEP-2005, 8th Brazilian Power Electronics Conference, 2005.*
- [26] DO, H.-L., KWON, B.-H., “Single-Stage Line-Coupled Half-Bridge Ballast With Unity Power Factor and Ripple-Free Input Current Using a Coupled Inductor”, *IEEE Transactions on Industrial Electronics*, Vol. 50, NO. 6, pp 1259-1266, December 2003.
- [27] BARBI, I., SOUZA, F. P., “Conversores CC-CC Isolados de Alta Frequência com Comutação Suave”, Ed. dos Autores, INEP – UFSC, Florianópolis, 1999.

- [28] BARBI, I., SOUZA, A. F., “Retificadores de Alto Fator de Potência, Apostila utilizada no curso de pós-graduação em Eletrônica de Potência”, INEP – UFSC, Florianópolis, 1996.
- [29] ALVES, A., “Estudo, Projeto e implementação de Unidades Retificadoras de 48V/10A para Telecomunicações Utilizando Circuitos de Supervisão Microcontrolados”, *Dissertação de Mestrado UFSC, Florianópolis, 2002.*
- [30] MARTINS, D. C., BARBI, I., “Teoria Fundamental de Eletrônica de Potência”, Ed. dos Autores, INEP – UFSC, Florianópolis, 2001.
- [31] BARBI, I., “*Eletrônica da Potência*”, Ed. do Autor, INEP – UFSC, Florianópolis, 2000.
- [32] LIU, K.-H., LIN, Y.-L., “Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converters” *IEEE Power Electronics Specialists Conference, PESC’89, Vol. 2, pp.825-829, 1989.*
- [33] BARBI, I., “*Projeto de Fontes Chaveadas*”, Ed. do Autor, INEP – UFSC, Florianópolis, 2001.