

Conversor CC-CC para Aplicações com Elevada Tensão de Entrada e Alta Potência

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a
obtenção do grau de Mestre em Engenharia Elétrica.

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

DENISE GERARDI

Florianópolis, Março de 2002.

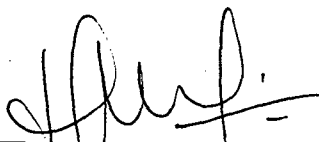
Conversor CC-CC para Aplicações com Elevada Tensão de Entrada e Alta Potência

Denise Gerardi

'Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.'



Ivo Barbi, Dr. Ing.
Orientador

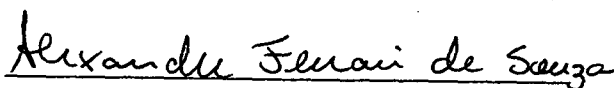


Edson Roberto de Pieri, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:



Ivo Barbi, Dr. Ing.
Presidente



Alexandre Ferrari de Souza, Dr.



Denizar Cruz Martins, Dr.



Eduardo Félix Ribeiro Romaneli, Dr.

Ao iniciar a caminhada tudo parecia novo e difícil. Parar e desistir era uma opção. Entretanto, o desafio do conhecimento manteve a vontade de continuar e chegar até o fim. Agora, ao terminar, tudo parece comum e fácil. Parar e desistir é uma opção. Entretanto, o desafio do conhecimento mantém a vontade de conhecer novos caminhos.

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

Conversor CC-CC para Aplicações com Elevada Tensão de Entrada e Alta Potência

Denise Gerardi

Março/2002

Orientador: Ivo Barbi, Dr. Ing.

Área de Concentração: Eletrônica de Potência.

Palavras-chave: células multiníveis, comutação suave, conversor CC-CC, grampeamento, modulação por largura de pulso.

Número de Páginas: 134.

RESUMO: Este trabalho descreve o desenvolvimento teórico e a implementação prática de um estágio de conversão CC-CC para aplicações com elevada tensão de entrada e alta potência. A topologia selecionada foi a do conversor CC-CC ZVS-PWM baseado na célula multinível de tensão com ponto neutro grampeado (NPC).

Este conversor apresenta comutação suave dos semicondutores ativos, opera com frequência fixa e modulação por largura de pulso, e aplica metade da tensão de entrada sobre os interruptores. A esta estrutura foi agregado o retificador "Hybridge" e um circuito para grampeamento da tensão sobre os retificadores de saída, com o intuito de melhorar a eficiência do conversor.

O conjunto como um todo foi estudado e a análise teórica permitiu estabelecer uma metodologia de projeto bem definida. Os resultados experimentais validam os estudos realizados, mas também revelam que várias características do circuito, que passam despercebidas em pequenas potências, são de fundamental importância no nível de potência desejado.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

DC-DC Converter for High Voltage and High Power Applications

Denise Gerardi

March/2002

Advisor: Ivo Barbi, Dr. Ing.

Area of Concentration: Power Electronics.

Keywords: multilevel cells, soft commutation, DC-DC converter, clamping circuits, pulse width modulation.

Number of Pages: 134.

ABSTRACT: This work describes the theoretical development and the practical implementation of a DC-DC converter for high voltage and high power applications. The selected topology is the DC-DC ZVS-PWM converter based on the three level voltage cell with neutral point clamped (NPC).

This converter presents soft commutation of the active switches, operates with fixed frequency and pulse width modulation, and applies half of the input voltage across the switches. The "Hybridge" rectifier and a clamping circuit to reduce output diodes over voltages are being introduced to the original NPC converter, in order to improve efficiency.

The whole structure was analyzed, which allowed establishing a well-defined project methodology. The experimental results validate the theoretically studies, but also show that many circuit characteristics, which is not noticed at low power, are very important at the desired power level.

Sumário

1	<i>Introdução Geral</i>	1
1.1	Introdução	1
1.2	Contexto do Projeto	1
1.3	Objetivos do Projeto	1
1.4	Requisitos Desejados	2
1.5	Conclusão	3
2	<i>Revisão Bibliográfica</i>	4
2.1	Introdução	4
2.2	Conversores CC-CC Isolados, de Elevada Tensão de Entrada	4
2.3	Associação de Células Multiníveis de Tensão	5
2.3.1	Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Ponto Neutro Grampeado (NPC)	5
2.3.2	Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Capacitor Flutuante (CF)	6
2.3.3	Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Capacitor Flutuante Modificado (CFM)	8
2.4	Associação de Conversores	9
2.4.1	Conversor CC-CC ZVS-PWM Isolado Baseado na Associação em Cascata de Conversores Meia Ponte (CMP)	10
2.4.2	Conversor CC-CC ZVS-PWM Isolado Baseado na Associação em Série de Conversores Meia Ponte (SMP)	11
2.4.3	Conversor CC-CC ZVS Isolado Baseado na Associação de Conversores Ponte Completa	13
2.5	Análise Comparativa	15
2.6	Conclusão	18
3	<i>Definição da Topologia do Estágio de Potência</i>	19
3.1	Introdução	19
3.2	Conversores Selecionados	19
3.3	Circuito de Grampeamento da Tensão nos Diodos Retificadores de Saída	21
3.4	Bloqueio de Componentes Contínuas de Corrente no Transformador	24
3.5	Análise Comparativa	27

3.6	Conclusão	29
4	<i>Análise da Topologia do Estágio de Potência</i>	30
4.1	Introdução	30
4.2	Etapas de Funcionamento	30
4.3	Características do Estágio de Potência	37
4.4	Característica de Saída	39
4.5	Análise da Comutação	40
4.6	Retificador e Filtro de Saída	43
4.6.1	Relação de Transformação	43
4.6.2	Etapas de Funcionamento	43
4.6.3	Ondulação de Corrente nos Indutores do Filtro de Saída e na Carga	46
4.6.4	Ondulação de Tensão no Capacitor do Filtro de Saída	47
4.7	Circuito de Grampeamento da Tensão nos Diodos Retificadores de Saída	47
4.8	Capacitor de Bloqueio	50
4.9	Esforços nos Componentes	52
4.9.1	Interruptores Principais	52
4.9.2	Diodos Retificadores de Saída	54
4.9.3	Diodos de Grampeamento	54
4.9.4	Diodos de Grampeamento da Tensão sobre os Diodos de Saída	55
4.9.5	Transformador	55
4.9.6	Indutor Ressonante	56
4.9.7	Indutores de Saída	56
4.9.8	Capacitor de Saída	56
4.9.9	Capacitor de Bloqueio	57
4.9.10	Capacitor de Grampeamento da Tensão sobre os Diodos de Saída	57
4.10	Modelo do Conversor NPC-ZVS-PWM para Controle de Tensão e Corrente	58
4.11	Conclusão	62
5	<i>Projeto e Dimensionamento</i>	63
5.1	Introdução	63
5.2	Metodologia de Projeto	63
5.3	Projeto	65
5.3.1	Especificações	65
5.3.2	Parâmetros de Projeto	65

5.3.3	Definição dos Elementos Passivos _____	66
5.3.4	Simulação em Malha Aberta _____	66
5.3.5	Esforços nos Componentes _____	69
5.4	Dimensionamento Físico dos Componentes _____	69
5.4.1	Interruptores Principais _____	69
5.4.2	Diodos Retificadores de Saída _____	71
5.4.3	Diodos de Grampeamento _____	72
5.4.4	Transformador _____	72
5.4.5	Indutor Ressonante _____	78
5.4.6	Indutores de Saída _____	80
5.4.7	Capacitores de Comutação _____	82
5.4.8	Capacitor de Saída _____	83
5.4.9	Capacitor de Bloqueio _____	84
5.5	Projeto e Dimensionamento do Circuito de Grampeamento da Tensão sobre os Diodos de Saída _____	84
5.5.1	Simulação _____	86
5.5.2	Dimensionamento _____	88
5.6	Rendimento Teórico _____	89
5.7	Projeto e Dimensionamento do Circuito de Controle _____	91
5.7.1	Modelo do Conversor NPC-ZVS-PWM _____	91
5.7.2	Modelo do Controlador _____	92
5.7.3	Controlador de Tensão _____	94
5.7.4	Controlador de Corrente _____	97
5.8	Projeto e Dimensionamento do Circuito de Comando _____	100
5.8.1	Circuito de comando UC35325A _____	100
5.8.2	Circuito lógico adicional _____	104
5.8.3	Circuito para isolamento e acionamento _____	106
5.9	Circuito Completo _____	111
5.9.1	Esquemático e Lista de Componentes _____	111
5.10	Conclusão _____	116
6	<i>Resultados Experimentais</i> _____	<i>117</i>
6.1	Introdução _____	117
6.2	Ajustes Práticos _____	117
6.3	Nova Versão do Conversor _____	122
6.4	Formas de Onda Obtidas em 13kW _____	124

6.5	Interpretação dos resultados _____	127
6.6	Conclusão _____	131
7	<i>Conclusão Geral</i> _____	132
7.1	Introdução _____	132
7.2	Dificuldades Encontradas e Soluções Obtidas _____	132
7.3	Contribuições do Trabalho _____	134
7.4	Conclusão _____	134

Lista de Símbolos

Símbolos utilizados nos equacionamentos:

Símbolo	Significado
a	Coefficiente de perdas do material magnético
A_c	Área da seção transversal de um núcleo
A_{cup}	Área da seção transversal do condutor/lâmina de cobre do primário
A_{cus}	Área da seção transversal do condutor/lâmina de cobre do secundário
A_p	Ganho de uma função de transferência na frequência de um pólo em decibéis
A_z	Ganho de uma função de transferência na frequência de um zero em decibéis
B	Densidade de fluxo magnético
c	Coefficiente de perdas do material magnético
C	Capacitância de comutação
C_b	Capacitância de bloqueio
C_{c1}	Capacitância de grampeamento do secundário
C_{ds}	Capacitância dreno- <i>source</i> de um transistor MOSFET
C_{fz}	Capacitância de realimentação de um controlador de dois pólos e dois zeros
C_{gs}	Capacitância gatilho- <i>source</i> de um transistor MOSFET
C_{iz}	Capacitância de entrada de um controlador de dois pólos e dois zeros
C_{iss}	Capacitância de entrada de um interruptor
C_o	Capacitância do filtro de saída
C_{oss}	Capacitância de saída de interruptor
C_{rss}	Capacitância de transferência reversa de um interruptor
C_{ss}	Capacitância de partida suave para o circuito integrado UC3525A
C_t	Capacitância de temporização para o circuito integrado UC3525A
d	Coefficiente de perdas do material magnético
δ	Diâmetro/espessura de um condutor/lâmina
D	Razão cíclica de comando
D'	Perda de razão cíclica
\hat{d}	Perturbação na razão cíclica efetiva causada por uma variação na razão cíclica de comando
Def	Razão cíclica efetiva
\hat{def}	Perturbação na razão cíclica efetiva
δ_{eq}	Diâmetro/espessura da associação em paralelo de condutores/lâminas
\hat{d}_{io}	Perturbação na razão cíclica efetiva causada por uma variação na corrente de carga
\hat{d}_{vi}	Perturbação na razão cíclica efetiva causada por uma variação na tensão de entrada
Δ	Profundidade de penetração
ΔB	Variação da densidade de fluxo magnético
$\Delta \phi$	Variação do fluxo magnético
ΔI	Variação de corrente através de um indutor
ΔI_o	Variação de corrente na carga

Δt	Intervalo de tempo
ΔT	Variação de temperatura em um elemento magnético
ΔV_c	Variação de tensão sobre um capacitor
ΔV_o	Variação da tensão de saída
f	Frequência de chaveamento
f_c	Frequência de corte
f_p	Frequência de um pólo de uma função de transferência
f_n	Frequência natural de ressonância do modelo de pequenos sinais do conversor
f_z	Frequência de um zero de uma função de transferência
g	Entreferro total de um indutor
G	Função de transferência da planta ou sistema
G_c	Ganho da função de transferência da planta ou sistema na frequência de cruzamento
G_i	Função de transferência entre corrente de saída e razão cíclica do conversor
G_v	Função de transferência entre tensão de saída e razão cíclica do conversor
H_i	Função de transferência do controlador de corrente
H_p	Ganho de uma função de transferência na frequência de um pólo
H_v	Função de transferência do controlador de tensão
H_z	Ganho de uma função de transferência na frequência de um zero
I_c	Corrente através de um capacitor
I_g	Corrente de gatilho
I_l	Corrente através de um indutor
I_o	Corrente de saída
\hat{i}_o	Variação na corrente de saída
I_p	Corrente através do enrolamento primário do transformador
I_{pn}	Corrente no primário do sensor de efeito Hall, valor nominal
I_{rr}	Corrente de recuperação reversa dos diodos retificadores de saída
I_s	Corrente através de um interruptor
I_{sec}	Corrente através do enrolamento secundário do transformador
J	Densidade de corrente
K_{io}	Ganho do sensor da corrente de saída do conversor
K_p	Número de condutores/lâminas em paralelo no primário
K_s	Número de condutores/lâminas em paralelo no secundário
K_v	Fator de forma de onda
K_{vo}	Ganho do sensor da tensão de saída do conversor
K_u	Fator de utilização da janela do núcleo pelo cobre
L_d	Indutância equivalente à associação em série do indutor ressonante e de dispersão, vista pelo secundário
L_e	Comprimento médio de uma espira em um elemento magnético
L_r	Indutância ressonante
L_o	Indutância do filtro de saída
μ_0	Permeabilidade do ar
n	Relação de transformação
N	Número de espiras de um indutor
η	Rendimento
n_H	Relação de transformação para o retificador "Hybridge"

N_p	Número de espiras do enrolamento primário de um transformador
N_o	Número de indutores associados em série
N_s	Número de espiras do enrolamento secundário de um transformador
N_t	Número de transformadores associados
P	Perdas totais no conversor NPC-ZVS-PWM
P_a	Potência aparente de um transformador
P_c	Perdas no cobre de um elemento magnético
P_d	Perdas em condução de um diodo
P_m	Perdas totais nos elementos magnéticos
P_n	Perdas no núcleo de um elemento magnético
P_o	Potência de saída
P_r	Potência dissipada por um resistor
P_s	Perdas em condução de um interruptor
P_{sd}	Perdas totais nos semicondutores
P_t	Perdas totais em um elemento magnético
Q_g	Carga de gatilho de um transistor
R_{c1}	Resistência de grampeamento do secundário
R_d	Resistência do modelo do conversor
R_{disch}	Resistência que define o tempo morto no circuito integrado UC3525A
R_{ds}	Resistência dreno- <i>source</i> de um transistor MOSFET em condução
R_{fz}	Resistência de realimentação de um controlador de dois pólos e dois zeros
R_{ip}	Resistência de entrada de um controlador de dois pólos e dois zeros
R_{iz}	Resistência de um dos zeros de um controlador de dois pólos e dois zeros
R_o	Resistência de carga
R_r	Resistência de compensação do amplificador operacional
R_{se}	Resistência série equivalente do capacitor de saída
R_t	Resistência de temporização para o circuito integrado UC3525A
R_{th}	Resistência térmica de um elemento magnético
R_v	Resistência de um resistor em um divisor resistivo
s	Frequência complexa
σ_{cu}	Condutividade do cobre
T	Período de chaveamento
t_{on}	Tempo de condução dos interruptores
t_r	Tempo de subida de um sinal de tensão
T_r	Período de ressonância
T_{rr}	Tempo de recuperação reversa dos diodos retificadores de saída
T_{ss}	Tempo de partida suave
V_c	Tensão sobre um capacitor
$V_{ce(on)}$	Tensão coletor-emissor de um IGBT em condução
V_i	Tensão de entrada do conversor
\hat{v}_i	Varição na tensão de entrada do conversor
V_e	Volume magnético de um núcleo
V_f	Tensão de condução direta em um diodo
V_l	Tensão sobre um indutor
V_o	Tensão de saída do conversor
V_{out}	Tensão de saída do sensor de efeito Hall
V_p	Tensão sobre o enrolamento primário do transformador

V_s	Tensão sobre um interruptor
V_{st}	Amplitude do sinal dente de serra
V_{sec}	Tensão sobre o enrolamento secundário do transformador
V_{th}	Tensão de limiar de um transistor
W_a	Área da janela de um núcleo
W_{aAc}	Produto da área da janela pela área da seção transversal de um núcleo
ω	Frequência natural de ressonância
Z	Impedância equivalente

Símbolos utilizados nos diagramas de circuitos:

Símbolo	Significado	Unidade
C_b	Capacitor de bloqueio	F
C_{c1}	Capacitor de grampeamento do secundário	F
C_f	Capacitor flutuante	F
C_{fz}	Capacitor de realimentação de um controlador de dois pólos e dois zeros	F
C_i	Capacitor de entrada	F
C_{iz}	Capacitor de entrada de um controlador de dois pólos e dois zeros	F
C_o	Capacitor do filtro de saída	F
Con	Capacitor que define o tempo para liberar o sinal de comando na partida do sistema	F
D	Diodo em antiparalelo com os interruptores ou diodo de grampeamento do primário	
D_c	Diodo de grampeamento do secundário	
D_{off}	Diodo para descarregar o capacitor Con	
D_r	Diodo retificador de saída	
L_d	Associação série do indutor ressonante e do indutor de dispersão	H
L_o	Indutor do filtro de saída	H
L_p	Indutor parasita	H
L_r	Indutor ressonante	H
Q	Transistor bipolar	
R_{c1}	Resistor de grampeamento do secundário	Ω
R_{fz}	Resistor do circuito do controlador, responsável por um dos zeros	Ω
R_{ip}	Resistor do circuito do controlador, responsável pelo pólo	Ω
R_{iz}	Resistor do circuito do controlador, responsável por um dos zeros	Ω
R_{on}	Resistor que define o tempo para liberar o sinal de comando na partida do sistema	F
R_r	Resistor do circuito do controlador, responsável pela compensação do amplificador operacional	Ω
R_v	Resistor de um divisor resistivo	Ω
S	Interruptores principais, MOSFET ou IGBT	
T	Transformador fictício do modelo de pequenos sinais do conversor	
T_r	Transformador de potência	
V_a	Tensão correspondente a amostra de uma variável do	V

Vc	conversor, que se deseja controlar Tensão de controle para definição da razão cíclica através da comparação com um sinal dente de serra	V
Ve	Sinal de erro na entrada de um controlador	V
Vg	Tensão de entrada do modelo de pequenos sinais do conversor	V
Vi	Tensão de entrada do conversor	V
Vref	Tensão de referência para um controlador	V
Vo	Tensão de saída do conversor	V
Vsec	Tensão sobre o enrolamento secundário do transformador	V
Z	Diodo zener	

Acrônimos e abreviaturas:

Símbolo	Significado
CA	Corrente alternada
CC	Corrente contínua
CF	Conversor CC-CC baseado na célula multinível de tensão com capacitor flutuante
CFM	Conversor CC-CC baseado na célula multinível de tensão com capacitor flutuante modificado
CMP	Conversor CC-CC baseado na associação em cascata de conversores meia ponte
DPC	Conversor CC-CC duplo ponte completa
DPC2T	Conversor CC-CC duplo ponte completa acoplado por dois transformadores de potência
DPCM	Conversor CC-CC duplo ponte completa acoplado magneticamente
FB	Conversor ponte completa (<i>Full Bridge</i>)
NPC	Conversor CC-CC baseado na célula multinível de tensão com ponto neutro grampeado (<i>Neutral Point Clamped</i>)
PS	Modulação por deslocamento de fase (<i>Phase Shift Modulation</i>)
PWM	Modulação por largura de pulso (<i>Pulse Width Modulation</i>)
SMP	Conversor CC-CC baseado na associação série de conversores meia ponte
UVLO	Inibição dos sinais de comando no caso de falta da tensão de alimentação (<i>Under Voltage Lockout</i>)
ZVS	Comutação sob tensão nula (<i>Zero Voltage Switching</i>)

Símbolos utilizados para unidades de grandezas físicas:

Símbolo	Significado
A	Amperé - corrente elétrica
°C	Graus Celsius - temperatura
F	Faraday - capacitância
G	Gauss - densidade de fluxo magnético
H	Henry - indutância
Hz	Frequência
Ω	Ohm - resistência
s	Segundo - tempo
T	Tesla - densidade de fluxo magnético
V	V - tensão ou potencial elétrico
W	Watt - potência

Sub-índices utilizados

Sub-índices	Significado
e	Valor Efetivo da Grandeza
ef	Valor Eficaz da Grandeza
H	Nível Lógico Alto da Grandeza
nom	Valor Nominal da Grandeza
max	Valor Máximo ou de Pico da Grandeza
min	Valor Mínimo da Grandeza
med	Valor Médio da Grandeza
p	Valor Pulsado da Grandeza

1. Introdução Geral

1.1 Introdução

Como ponto inicial para o projeto de dissertação é interessante caracterizar o contexto no qual se encaixa o sistema que se pretende desenvolver. É necessário também deixar claro os objetivos e requisitos que se deseja alcançar, bem como as dificuldades que se espera encontrar no decorrer do trabalho.

1.2 Contexto do Projeto

É notório o crescimento que vem sofrendo o setor de telecomunicações em todo o mundo e, com ele, a demanda por equipamentos específicos que atendam às suas necessidades. Entre estes equipamentos pode-se citar fontes de alimentação para centrais telefônicas de grande porte.

Estas fontes são geralmente compostas por dois estágios de conversão de potência: um CA-CC para pré-regulação de fator de potência, e um CC-CC para isolamento, adaptação e regulação da tensão de saída. O equipamento como um todo deve ter alta eficiência e atender uma série de normas, que regulam com rigidez a qualidade da energia drenada da rede elétrica e da energia entregue à carga.

A potência e o custo envolvidos neste tipo de equipamento são elevados. Entretanto, estudos já realizados comprovam que quanto maior a potência processada pelo conversor menor é a relação custo/potência do sistema.

1.3 Objetivos do Projeto

Este projeto de dissertação tem o objetivo de estudar especificamente o estágio de conversão CC-CC de uma fonte de alimentação para telecomunicações, de 24KW e alto rendimento. A potência escolhida se deve à sua aplicação e ao compromisso entre custo e desempenho do sistema.

Existem várias barreiras tecnológicas que deverão ser dominadas, principalmente no que se refere ao processamento de um nível de potência tão elevado. Questões tais como o rendimento, os aspectos térmicos do conversor, a comutação dos interruptores, os níveis de corrente envolvidos se constituirão, com certeza, em desafios para este estudo.

1.4 Requisitos Desejados

O conversor CC-CC a ser desenvolvido será parte do sistema apresentado na Fig. 1.1 devendo atender um conjunto de requisitos assim definido:

- Tensão de entrada imposta.
- Saída em corrente.
- Comutação sobre tensão nula (ZVS) dos interruptores.
- Circuito de comando único.
- Operação com frequência constante.
- Tensão sobre os interruptores igual à metade da tensão de entrada.
- Simplicidade e robustez.

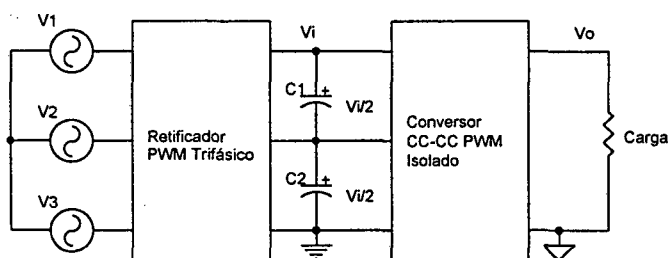


Fig. 1.1– Arquitetura do Sistema.

Com relação às especificações técnicas, em sistemas de telecomunicações elas são bastante complexas, envolvendo inclusive limites para interferência eletromagnética e ruído psfométrico. Entretanto, este desenvolvimento irá definir e implementar uma topologia de conversor CC-CC que permita alcançar um conjunto reduzido de especificações técnicas impostas:

- Tensão de Entrada: 900V.
- Tensão de Saída Nominal: 60V.
- Corrente de Saída Nominal: 400A.
- Potência Nominal: 24kW.
- Frequência de chaveamento: 70kHz.
- Rendimento em Potência Nominal: 96%.
- Ondulação de corrente: 20A.
- Ondulação de tensão: 100mV.

Observa-se que as especificações técnicas são bastante rigorosas, principalmente no que se refere à corrente de saída, à frequência de chaveamento e o rendimento esperados. O nível de corrente exigido na saída do conversor irá, com certeza, dificultar a operação na frequência desejada, bem como a obtenção do rendimento especificado.

1.5 Conclusão

Uma vez traçados os requisitos e as metas do projeto é possível estabelecer um plano para a execução dos trabalhos. Partindo de uma análise detalhada das soluções disponíveis na literatura será possível selecionar a topologia mais adequada a esta aplicação.

O estudo teórico aprofundado da estrutura escolhida permitirá estabelecer uma metodologia de projeto para a definição de todos os elementos do circuito. O dimensionamento necessitará fazer uso das mais modernas tecnologias disponíveis de modo a atender os requisitos desejados.

A experimentação será, com certeza, a parte crítica do desenvolvimento pois muitas características que passam despercebidas em potências menores do que 3kW, serão de extrema relevância no nível de potência desta aplicação. Assim, questões como indutâncias parasitas, resistência de contatos, tecnologias de materiais disponíveis e elevação de temperatura irão constituir em um vasto campo de pesquisa e aprendizado.

2. Revisão Bibliográfica

2.1 Introdução

A principal característica que está sendo buscada nas topologias de conversores CC-CC isolados é a redução da tensão sobre os interruptores à metade da tensão de entrada. Isto viabilizaria a utilização de semicondutores de potência com menor capacidade de tensão e, conseqüentemente, menor resistência de condução, menores perdas e menor custo.

Com este intuito será realizado um estudo comparativo de algumas topologias de conversores CC-CC isolados, para tensão de entrada elevada, propostas na literatura. Estas estruturas estão baseadas principalmente na associação de células multiníveis de tensão e na associação de conversores.

2.2 Conversores CC-CC Isolados, de Elevada Tensão de Entrada

No projeto de fontes de alimentação chaveadas para aplicações de alta potência e alta frequência, o conversor ponte completa com comutação sob tensão nula e modulação por largura de pulso (FB-ZVS-PWM) é considerado uma das melhores escolhas. Este conversor apresenta as vantagens de um conversor PWM convencional aliadas às vantagens de conversores com comutação suave, ou seja, operação com frequência constante, pequena circulação de reativos e reduzidas perdas de comutação.

Entretanto, uma desvantagem do conversor ponte completa convencional é a aplicação de toda a tensão de entrada sobre os interruptores bloqueados. Isto dificulta sua utilização em fontes de alimentação com tensão de entrada elevada, tais como as que empregam um estágio de correção de fator de potência trifásico baseado no conversor Boost.

Pesquisas têm sido conduzidas com o objetivo de encontrar alternativas ao conversor ponte completa nas aplicações com tensões de entrada elevadas, de forma a reduzir os níveis de tensão sobre os interruptores. Isto permitiria a utilização de semicondutores de potência com menor capacidade de tensão, e conseqüentemente menor custo.

Entre os estudos desenvolvidos destacam-se principalmente três diferentes técnicas:

- A associação série de interruptores;
- A associação de células multiníveis de tensão;
- A associação de conversores.

A primeira delas apresenta muitos problemas práticos devido ao compartilhamento estático e dinâmico de tensões e correntes entre os interruptores. Assim, serão descritas soluções baseadas nas outras duas técnicas, e que mais se adaptem aos requisitos inicialmente propostos.

2.3 Associação de Células Multiníveis de Tensão

As topologias de conversores multiníveis, de um modo geral, são constituídas por:

- Uma célula de comutação, usando semicondutores conectados em série;
- Circuitos de grampeamento, que garantem a divisão de tensão entre os interruptores bloqueados.

Esta técnica é uma solução para os problemas de compartilhamento estático e dinâmico da tensão entre os interruptores, além de manter as taxas de dv/dt em valores aceitáveis.

2.3.1 Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Ponto Neutro Grampeado (NPC)

A Fig. 2.1 apresenta o Conversor CC-CC ZVS-PWM proposto em [1]. Ele está baseado na célula de três níveis de tensão com ponto neutro grampeado.

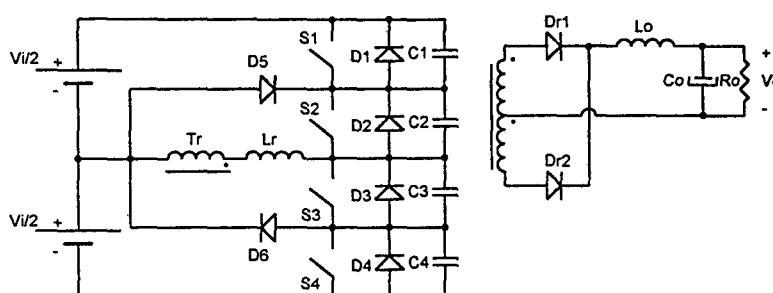


Fig. 2.1 - Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Ponto Neutro Grampeado.

Os interruptores S_1 , S_2 , S_3 e S_4 constituem o braço de comutação principal. Os diodos em antiparalelo D_1 , D_2 , D_3 , D_4 conduzem a corrente reversa e limitam a tensão reversa nos interruptores. Os diodos D_5 e D_6 são responsáveis pelo grampeamento da tensão sobre os interruptores, no valor de $V_i/2$.

O indutor L_r junto com os capacitores C_1 , C_2 , C_3 e C_4 são os responsáveis pela entrada em condução sobre tensão nula dos interruptores (ZVS). Os capacitores também suavizam o crescimento da tensão durante o bloqueio. Desta forma, esta topologia apresenta perdas de comutação bastante reduzidas e rendimento elevado.

O transformador Tr oferece isolamento galvânico e adapta os níveis de tensão da entrada e da saída do conversor. O estágio de saída do conversor é formado pela associação dos

enrolamentos secundários do transformador com ponto médio, os diodos retificadores D_{R1} e D_{R2} e o filtro de saída L_o e C_o .

A Tabela 2.1 apresenta os esforços de corrente e tensão nos semicondutores. As correntes aparecem normalizadas em relação à corrente de carga.

Tabela 2.1 - Esforços de corrente e tensão.

Componente	S_1, S_4	S_2, S_3	D_5, D_6	D_{R1}, D_{R2}
Tensão Máxima	$V_i/2$	$V_i/2$	$V_i/2$	V_{sec}
Corrente Eficaz Normalizada	$\sqrt{\frac{1}{2} - \frac{5}{6} \cdot D'}$	$\sqrt{D - \frac{5}{6} \cdot D'}$	—	—
Corrente média Normalizada	—	—	$1/2 - D$	$1/2$

Nas expressões da Tabela 2.1 D representa a razão cíclica de comando e D' a redução de razão cíclica devida à circulação da energia reativa que viabiliza a comutação suave. A equação (2.1) define D' em função da frequência de chaveamento, da indutância ressonante, da corrente de carga e da tensão de entrada e a expressão (2.2) define a carga mínima com comutação suave.

$$D' = \frac{2 \cdot f \cdot L_r \cdot I_o}{V_i} \quad (2.1)$$

$$I_{o_{min}} = \frac{V_i}{2} \cdot \sqrt{\frac{1,5 \cdot C}{L_r}} \quad (2.2)$$

Sendo $C = C_1 = C_2 = C_3 = C_4$.

Para ser obtida uma ampla faixa de carga com comutação suave, o valor de L_r deve ser o maior possível. Entretanto, quanto maior o valor de L_r maior será o valor de D' e menor será a razão cíclica efetiva do conversor. Assim, um bom projeto deve sacrificar a comutação suave para cargas leves, quando as perdas de comutação são menores, em favor de uma otimização da eficiência em carga nominal.

2.3.2 Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Capacitor Flutuante (CF)

O conversor CC-CC ZVS-PWM isolado baseado na célula de três níveis de tensão com capacitor flutuante é apresentado na Fig. 2.2. Esta topologia foi inicialmente proposta em [2].

O braço de comutação principal é formado pelos interruptores S_1, S_2, S_3, S_4 . Os diodos em antiparalelo D_1, D_2, D_3, D_4 conduzem a corrente reversa e grampeiam a tensão reversa nos interruptores.

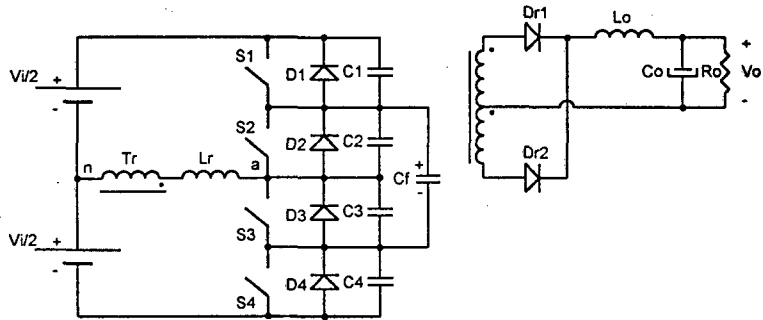


Fig. 2.2 – Conversor CC-CC ZVS-PWM isolado baseado na célula de comutação com capacitor flutuante.

O indutor L_r junto com os capacitores C_1 , C_2 , C_3 e C_4 são os responsáveis pela entrada em condução sobre tensão nula dos interruptores (ZVS). Os capacitores também suavizam o crescimento da tensão durante o bloqueio. Desta forma, esta topologia apresenta perdas de comutação bastante reduzidas e rendimento elevado.

O capacitor flutuante C_f , ou de grampeamento, é responsável pela divisão de tensão entre os interruptores em série, e também pela produção de uma tensão de três níveis no primário do transformador. O comando dos interruptores deve garantir que a corrente média através de C_f seja nula, para que a tensão sobre o mesmo seja mantida em $V_i/2$. Isto pode ser obtido quando os pares S_1 - S_4 e S_2 - S_3 têm a mesma razão cíclica.

O transformador Tr oferece isolamento galvânico e adapta os níveis de tensão da entrada e da saída do conversor. O estágio de saída do conversor é formado pela associação entre os enrolamentos secundários do transformador com ponto médio, os diodos retificadores Dr_1 e Dr_2 e o filtro de saída L_o e C_o .

A Tabela 2.2 apresenta os esforços de corrente e tensão em alguns componentes do circuito. As correntes aparecem normalizadas em relação a corrente de carga.

Tabela 2.2 – Esforços de corrente e tensão.

Componente	S_1, S_3	S_2, S_4	C_F	DR_1, DR_2
Tensão Máxima	$V_i/2$	$V_i/2$	$V_i/2$	V_{sec}
Corrente Eficaz Normalizada	$\sqrt{\frac{1}{2} - \frac{5}{6} \cdot D'}$	$\sqrt{D - \frac{5}{6} \cdot D'}$	$\sqrt{1 - 2 \cdot D}$	—
Corrente média Normalizada	—	—	—	$1/2$

Nas expressões da Tabela 2.2 D representa a razão cíclica de comando e D' a redução de razão cíclica devida a circulação de energia reativa que viabiliza a comutação suave. A equação (2.3) define D' em função da frequência de chaveamento, da indutância ressonante, da corrente de carga e da tensão de entrada.

$$D' = \frac{2 \cdot f \cdot L_r \cdot I_o}{V_i} \quad (2.3)$$

A expressão (2.4) define a carga mínima com comutação suave.

$$I_{o_{\min}} = \frac{V_i}{2} \cdot \sqrt{\frac{4 \cdot C}{L_r}} \quad (2.4)$$

Sendo $C = C_1 = C_2 = C_3 = C_4$.

Para ser obtida uma ampla faixa de carga com comutação suave, o valor de L_r deve ser o maior possível. Entretanto, quanto maior o valor de L_r maior será o valor de D' e menor será a razão cíclica efetiva do conversor. Assim, um bom projeto deve sacrificar a comutação suave para cargas leves, quando as perdas de comutação já são menores, em favor de uma otimização da eficiência em carga nominal.

2.3.3 Conversor CC-CC ZVS-PWM Isolado Baseado na Célula Multinível de Tensão com Capacitor Flutuante Modificado (CFM)

A Fig. 2.3 mostra o conversor CC-CC ZVS-PWM proposto em [3]. Ele é baseado na célula de três níveis de tensão com capacitor flutuante modificado. Pode ser demonstrado que se trata de uma variação topológica da estrutura apresentada no item 2.3.2.

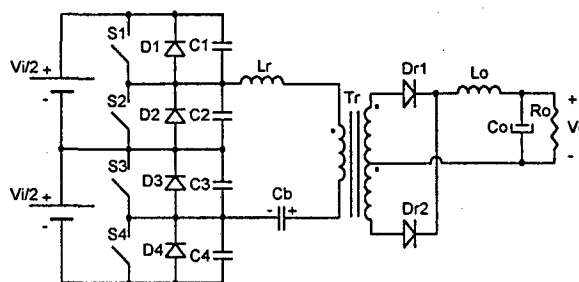


Fig. 2.3 - Conversor CC-CC ZVS-PWM isolado baseado na célula de comutação com capacitor flutuante modificado.

Este conversor é formado pela associação série de dois braços de comutação S_1 - S_2 e S_3 - S_4 , com os respectivos diodos em antiparalelo D_1 , D_2 , D_3 , D_4 . A tensão na junção dos dois braços é igual à metade da tensão de entrada, garantindo que a tensão aplicada sobre os interruptores também seja $V_i/2$.

A tensão sobre o capacitor série C_b , deve ser mantida em $V_i/2$, acionando os pares S_1 - S_2 e S_3 - S_4 com a mesma razão cíclica. A presença do capacitor C_b impede a circulação de corrente contínua no transformador, evitando sua saturação, e possibilita o controle do fluxo de potência do conversor.

O indutor L_r junto com os capacitores C_1 , C_2 , C_3 e C_4 são os responsáveis pela entrada em condução sobre tensão nula dos interruptores (ZVS). Os capacitores também suavizam o crescimento da tensão durante o bloqueio. Desta forma, esta topologia apresenta perdas de comutação bastante reduzidas e rendimento elevado.

O transformador Tr oferece isolamento galvânico e adapta os níveis de tensão da entrada e da saída do conversor. O estágio de saída do conversor é formado pela associação entre os enrolamentos secundários do transformador com ponto médio, os diodos retificadores Dr_1 e Dr_2 e o filtro de saída Lo e Co.

A Tabela 2.3 apresenta os esforços de corrente e tensão em alguns componentes do circuito. As correntes aparecem normalizadas em relação à corrente de carga.

Tabela 2.3 – Esforços de corrente e tensão.

Componente	S_1, S_3	S_2, S_4	C_B	DR_1, DR_2
Tensão Máxima	$V_i/2$	$V_i/2$	$V_i/2$	V_{sec}
Corrente Eficaz Normalizada	$\sqrt{D - \frac{5}{6} \cdot D'}$	$\sqrt{\frac{1}{2} - \frac{5}{6} \cdot D'}$	$1/n$	—
Corrente média Normalizada	—	—	—	$1/2$

Nas expressões da Tabela 2.3 D representa a razão cíclica de comando, D' a redução de razão cíclica devida à circulação de energia reativa que viabiliza a comutação suave, e n a relação de transformação. A equação (2.5) define D' em função da frequência de chaveamento, da indutância ressonante, da corrente de carga e da tensão de entrada.

$$D' = \frac{2 \cdot f \cdot L_r \cdot I_o}{V_i} \quad (2.5)$$

A expressão (2.6) define a carga mínima com comutação suave.

$$I_{o_{min}} = \frac{V_i}{2} \cdot \sqrt{\frac{4 \cdot C}{L_r}} \quad (2.6)$$

Sendo $C = C_1 = C_2 = C_3 = C_4$.

Para ser obtida uma ampla faixa de carga com comutação suave, o valor de L_r deve ser o maior possível. Entretanto, quanto maior o valor de L_r maior será o valor de D' e menor será a razão cíclica efetiva do conversor. Assim, um bom projeto deve sacrificar a comutação suave para cargas leves, quando as perdas de comutação já são menores, em favor de uma otimização da eficiência em carga nominal.

2.4 Associação de Conversores

A associação em série ou em cascata de conversores também pode ser empregada com o objetivo de reduzir a tensão aplicada sobre os semicondutores. Entretanto, assim como a associação de interruptores, esta técnica não elimina os problemas de compartilhamento estático e dinâmico de tensões e correntes.

No entanto, estes conversores podem operar de maneira apropriada se alguns requisitos forem atendidos, tais como: boa simetria dos caminhos de corrente no circuito, forte acoplamento dos elementos magnéticos, sinais de comando e circuitos de acionamento similares e topologia do conversor adotado.

2.4.1 Conversor CC-CC ZVS-PWM Isolado Baseado na Associação em Cascata de Conversores Meia Ponte (CMP)

O conversor apresentado na Fig. 2.4, proposto na referência [4], pode ser descrito como a associação em cascata de dois conversores meia ponte. O primeiro é formado pelas fontes de entrada, no lugar de capacitores, os interruptores S_1 e S_4 e o transformador Tr_2 . O segundo é constituído pelos capacitores C_{c1} e C_{c2} , os interruptores S_2 e S_3 , e pelo transformador Tr_1 .

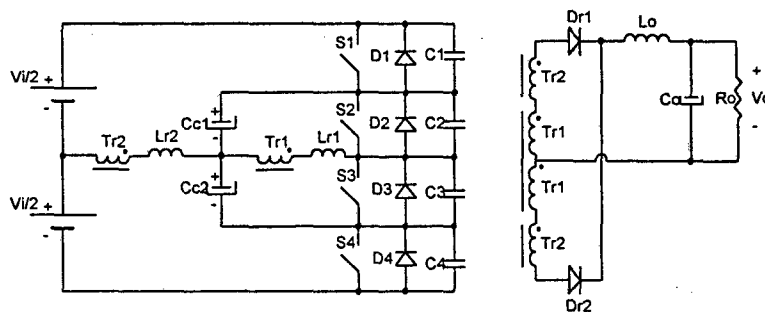


Fig. 2.4 - Conversor CC-CC ZVS-PWM isolado baseado na associação em cascata de conversores meia ponte.

Os capacitores C_{c1} e C_{c2} podem ser considerados como capacitores de grampeamento de tensão, uma vez que a tensão aplicada sobre os mesmos será responsável pela redução da tensão aplicada sobre os interruptores principais. Para que a tensão sobre estes capacitores seja estável o conversor deve ser modulado de modo que os pares S_1 - S_4 e S_2 - S_3 tenham a mesma razão cíclica.

Os indutores L_{r1} e L_{r2} , junto com os capacitores C_1 , C_2 , C_3 e C_4 são os responsáveis pela entrada em condução sobre tensão nula dos interruptores (ZVS). Os capacitores também suavizam o crescimento da tensão durante o bloqueio. Desta forma, esta topologia apresenta perdas de comutação bastante reduzidas e rendimento elevado.

O estágio de saída do conversor é formado pela associação em série dos enrolamentos secundários dos transformadores Tr_1 e Tr_2 , os diodos retificadores Dr_1 e Dr_2 e o filtro de saída L_o e C_o .

A Tabela 2.4 apresenta os esforços de corrente e tensão em alguns componentes do circuito. As correntes aparecem normalizadas em relação a corrente de carga.

Nas expressões da Tabela 2.4 D representa a razão cíclica de operação e D' a redução de razão cíclica devida à circulação de energia reativa que viabiliza a comutação suave. A equação (2.7) define D' em função da frequência de chaveamento, da indutância ressonante, da corrente de carga e da tensão de entrada. A expressão (2.8) define a carga mínima com comutação suave.

Tabela 2.4 – Esforços de corrente e tensão.

Componente	S ₁ , S ₃	S ₂ , S ₄	C _{C1}	C _{C2}	D _{R1} , D _{R2}
Tensão Máxima	V _i /2	V _i /2	$\frac{V_i}{2} \cdot (1-D)$	$\frac{V_i}{2} \cdot D$	V _{sec}
Corrente Eficaz Normalizada	$\sqrt{\frac{1}{2} - \frac{5}{6} \cdot D'}$	$\sqrt{D - \frac{5}{6} \cdot D'}$	$\sqrt{1-2 \cdot D}$	$\sqrt{1-2 \cdot D}$	—
Corrente média Normalizada	—	—	—	—	1/2

$$D' = \frac{2 \cdot f \cdot L_r \cdot I_o}{V_i} \quad (2.7)$$

$$I_{o \min} = \frac{V_i}{2} \cdot \sqrt{\frac{4 \cdot C}{L_r}} \quad (2.8)$$

Sendo $C = C_1 = C_2 = C_3 = C_4$.

Para ser obtida uma ampla faixa de carga com comutação suave, o valor de L_r deve ser o maior possível. Entretanto, quanto maior o valor de L_r maior será o valor de D' e menor será a razão cíclica efetiva do conversor. Assim, um bom projeto deve sacrificar a comutação suave para cargas leves, quando as perdas de comutação já são menores, em favor de uma otimização da eficiência em carga nominal.

É interessante observar que este conversor é bastante apropriado para aplicações de alta potência, devido à possibilidade de compartilhar a potência de saída entre dois transformadores. Entretanto, o uso de dois transformadores pode representar também um aumento de peso, volume, complexidade e perdas.

2.4.2 Conversor CC-CC ZVS-PWM Isolado Baseado na Associação em Série de Conversores Meia Ponte (SMP)

O conversor apresentado na Fig. 2.5, proposto na referência [5], pode ser descrito como sendo a associação em série de dois conversores meia-ponte. O primeiro é formado pelos capacitores C_{i1} e C_{i2} , os interruptores S_1 e S_2 e o transformador Tr_1 . O segundo é constituído pelos capacitores C_{i3} e C_{i4} , os interruptores S_3 e S_4 , e pelo transformador Tr_2 .

Os capacitores C_{i1} , C_{i2} , C_{i3} e C_{i4} , juntamente com uma seqüência de sinais de comando adequada, são os responsáveis pelo grampeamento da tensão sobre os interruptores em $V_i/2$.

Os indutores L_{r1} e L_{r2} junto com os capacitores C_1 , C_2 , C_3 e C_4 são os responsáveis pela entrada em condução sobre tensão nula dos interruptores (ZVS). Os capacitores também suavizam o crescimento da tensão durante o bloqueio. Desta forma, esta topologia apresenta perdas de comutação bastante reduzidas e rendimento elevado.

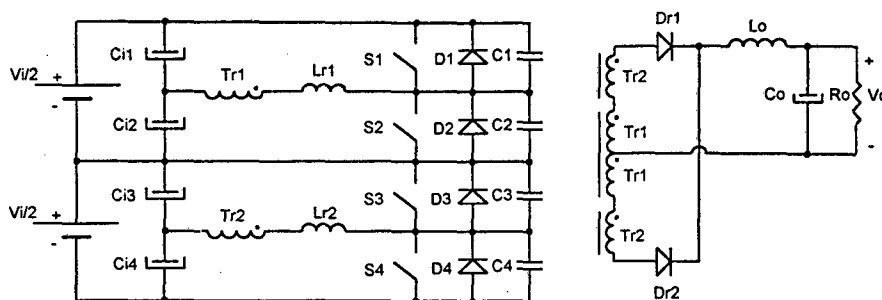


Fig. 2.5 – Conversor CC-CC ZVS-PWM isolado baseado na associação em série de conversores.

O estágio de saída do conversor é formado pela associação em série dos enrolamentos secundários dos transformadores Tr_1 e Tr_2 , os diodos retificadores Dr_1 e Dr_2 e o filtro de saída Lo e Co .

A Tabela 2.5 apresenta os esforços de corrente e tensão em alguns componentes do circuito. As correntes aparecem normalizadas em relação a corrente de carga.

Tabela 2.5 – Esforços de corrente e tensão.

Componente	S_1, S_4	S_2, S_3	C_{11}, C_{14}	C_{12}, C_{13}	DR_1, DR_2
Tensão Máxima	$V_i/2$	$V_i/2$	$\frac{V_i}{2} \cdot D$	$\frac{V_i}{2} \cdot (1 - D)$	V_{sec}
Corrente Eficaz Normalizada	$\sqrt{\frac{1}{2} - \frac{5}{6} \cdot D'}$	$\sqrt{D - \frac{5}{6} \cdot D'}$	$\sqrt{1 - \frac{3}{2} \cdot D}$	$\sqrt{\frac{D}{2}}$	—
Corrente média Normalizada	—	—	—	—	$1/2$

Nas expressões da Tabela 2.5 D representa a razão cíclica de comando e D' a redução de razão cíclica devida à circulação de energia reativa que viabiliza a comutação suave. A equação (2.9) define D' em função da frequência de chaveamento, da indutância ressonante, da corrente de carga e da tensão de entrada. A expressão (2.10) define a carga mínima com comutação suave.

$$D' = \frac{2 \cdot f \cdot L_r \cdot I_o}{V_i} \quad (2.9)$$

$$I_{o_{min}} = \frac{V_i}{2} \cdot \sqrt{\frac{4 \cdot C}{L_r}} \quad (2.10)$$

Sendo $C = C_1 = C_2 = C_3 = C_4$.

Para ser obtida uma ampla faixa de carga com comutação suave, o valor de L_r deve ser o maior possível. Entretanto, quanto maior o valor de L_r maior será o valor de D' e menor será a razão cíclica efetiva do conversor. Assim, um bom projeto deve sacrificar a comutação suave para cargas leves, quando as perdas de comutação são menores, em favor de uma otimização da eficiência em carga nominal.

2.4.3 Conversor CC-CC ZVS Isolado Baseado na Associação de Conversores Ponte Completa

As referências [6] e [7] descrevem algumas topologias de conversores CC-CC ZVS baseadas na associação de conversores Ponte Completa. Serão descritas três destas topologias, que satisfazem os requisitos desejados.

2.4.3.1 Conversor CC-CC ZVS Isolado Duplo Ponte Completa (DPC)

O conversor CC-CC ZVS isolado Duplo Ponte Completa é apresentado na Fig. 2.6. No lado primário dos transformadores é realizada a associação série de dois conversores Ponte Completa. O primeiro é formado pelos interruptores S_1 , S_2 , S_3 e S_4 , e o segundo pelos interruptores S_5 , S_6 , S_7 e S_8 . A junção dos dois conversores é mantida em metade da tensão de entrada. Assim, a tensão máxima aplicada aos interruptores é igual a $V_i/2$.

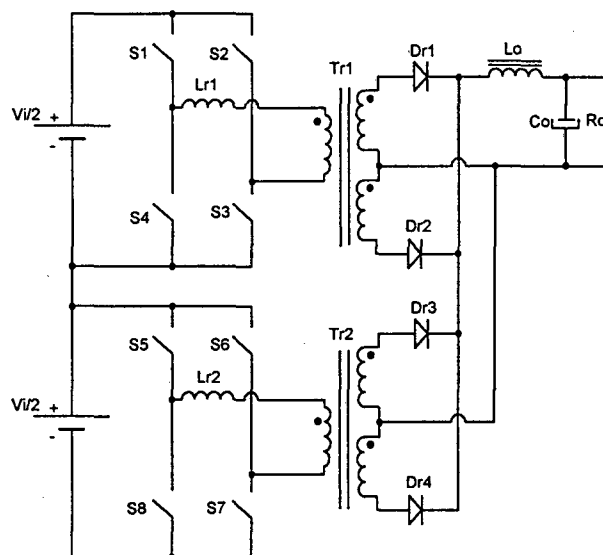


Fig. 2.6 – Conversor CC-CC ZVS duplo ponte completa.

A utilização da técnica de modulação por deslocamento de fase com frequência fixa permite controlar a tensão de saída e obter comutação suave do tipo ZVS, aproveitando os próprios elementos parasitas do circuito. Desta forma, esta topologia também apresenta um rendimento elevado, apesar do grande número de interruptores.

Os transformadores oferecem isolamento galvânico e adaptação dos níveis de tensão da entrada e da saída do conversor. O estágio de saída é formado pela associação em paralelo dos dois retificadores em ponto médio e o filtro de saída L_o e C_o .

Para o funcionamento adequado desta estrutura é necessário garantir a perfeita divisão da energia entre os dois conversores associados. Qualquer desigualdade pode provocar um desequilíbrio de tensão sobre os capacitores de entrada ocasionando a destruição dos interruptores por sobretensão. É necessário então implementar uma malha de controle da tensão sobre cada um dos capacitores de entrada, com o intuito de corrigir rapidamente qualquer diferença.

2.4.3.2 Conversor CC-CC ZVS Isolado Duplo Ponte Completa Acoplado Magneticamente (DPCM)

Conforme descrito no item 2.4.3.1, a associação série de conversores ponte completa só opera adequadamente se for possível garantir a perfeita divisão da energia entre os conversores. Esta condição pode ser obtida acoplando magneticamente os conversores através do transformador de potência, conforme mostra a Fig. 2.7.

O conversor continua sendo formado pela associação série de dois conversores Ponte Completa. Entretanto, eles empregam o mesmo transformador de potência e o mesmo circuito de controle, comandando os interruptores equivalentes de cada um deles simultaneamente.

O transformador contém dois enrolamentos primários idênticos, conduzindo a corrente dos dois conversores, e um enrolamento secundário único, alimentando a carga. As pequenas diferenças de tensão sobre os capacitores de entrada são corrigidas naturalmente pela transferência de energia de um conversor para outro através do transformador.

A comutação suave do tipo ZVS é obtida empregando a técnica de modulação por deslocamento de fase e frequência fixa, aproveitando os próprios elementos parasitas do circuito. Desta forma, é possível obter um bom rendimento com esta topologia, apesar do número elevado de interruptores.

De qualquer modo, ainda assim é conveniente que os pulsos de comando e os parâmetros dos dispositivos sejam aproximadamente iguais para atingir um bom equilíbrio.

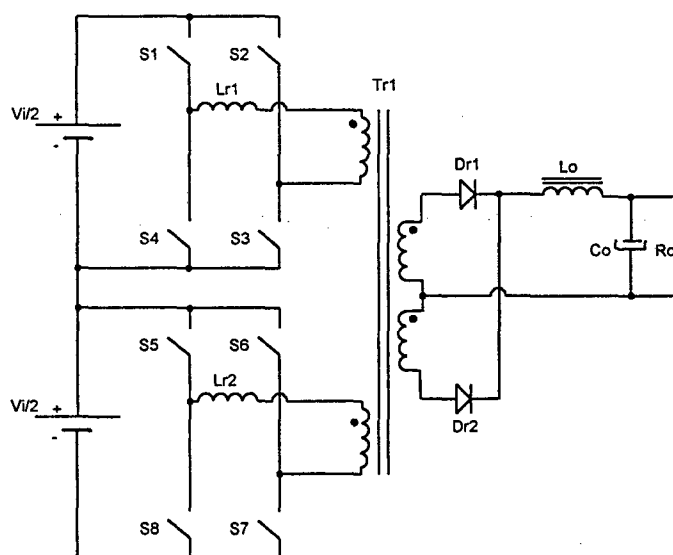


Fig. 2.7 – Conversor duplo ponte completa acoplado por transformador.

2.4.3.3 Conversor CC-CC ZVS Isolado Duplo Ponte Completa com Dois Transformadores de Potência (DPC2T)

A Fig. 2.8 apresenta uma outra possibilidade para a conexão série de conversores Ponte Completa, utilizando dois transformadores de potência interligados entre si. A forma como os enrolamentos estão conectados garante uma boa distribuição de energia entre os conversores e consequentemente mantém o equilíbrio da tensão sobre os capacitores de entrada.

A conexão em série dos enrolamentos secundários permite que toda a corrente de carga circule igualmente pelos dois transformadores. Assim, a corrente nos enrolamentos primários, que é um reflexo da corrente nos secundários, é igual, fazendo com que a energia fornecida por cada conversor à carga seja a mesma.

A utilização da técnica de modulação por deslocamento de fase com frequência fixa permite controlar a tensão de saída e obter comutação suave do tipo ZVS, aproveitando os elementos parasitas do próprio circuito. Desta forma, é possível obter um bom rendimento com esta topologia, apesar do número elevado de interruptores e elementos magnéticos.

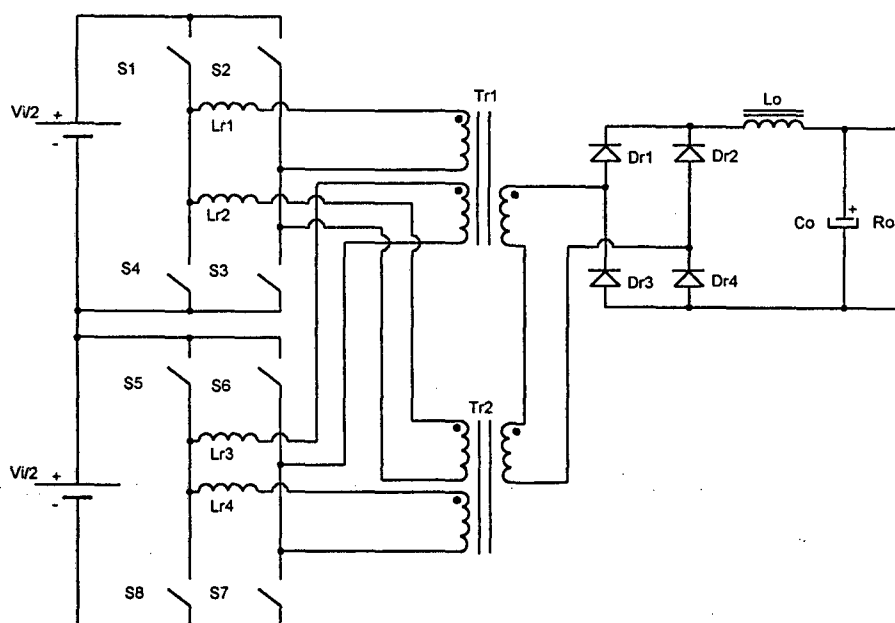


Fig. 2.8 – Conversor duplo ponte completa usando dois transformadores de potência.

2.5 Análise Comparativa

O uso do grampeamento a diodo para garantir a redução da tensão aplicada sobre os interruptores provou ser uma técnica bastante confiável, uma vez que não apresenta os problemas de equilíbrio de tensão que podem surgir nas técnicas de grampeamento capacitivo.

Em comparação com o conversor baseado na célula com ponto neutro grampeado, a célula com capacitor flutuante apresenta um menor número de semicondutores, e é mais apropriada para

aplicações em altas frequências quando as capacitâncias tendem a diminuir. No entanto, a faixa de carga com comutação suave é ligeiramente menor.

A estrutura baseada na célula com capacitor flutuante modificada utiliza os próprios capacitores do divisor da tensão de entrada para o grampeamento da tensão sobre os interruptores. Assim o capacitor série apenas tem a função de permitir o controle do fluxo de potência do conversor, além de evitar a saturação do transformador.

Segundo a referência [1], as topologias baseadas na associação de conversores têm um volume de magnéticos maior que as estruturas baseadas no grampeamento a diodo ou a capacitor, pois empregam dois transformadores. Entretanto isto não se constitui uma desvantagem nos casos em que é processada uma grande quantidade de energia, pois a potência é naturalmente dividida entre os dois transformadores.

O conversor baseado na célula com ponto neutro grampeado é o que geralmente possui o menor volume entre as topologias apresentadas, devido ao grampeamento a diodo (menor volume de capacitores) e ao reduzido número de elementos magnéticos. Entretanto, o volume depende de características da aplicação, como frequência de comutação, tensão de entrada e potência processada.

O rendimento das estruturas apresentadas são similares. Porém os conversores baseados nas células com grampeamento a diodo ou capacitor têm um desempenho um pouco melhor devido a menores perdas nos elementos magnéticos. A faixa de carga com comutação suave é ligeiramente maior para o conversor baseado na célula com ponto neutro grampeado.

A simples associação de conversores em série ou cascata não minimiza os problemas de desequilíbrios estático e dinâmico de tensão ou corrente da associação convencional de semicondutores. O bom funcionamento desta técnica depende de fatores tais como a simetria das impedâncias dos caminhos de corrente, acoplamento dos elementos magnéticos, similaridade dos sinais e circuitos de comando, topologia adotada, entre outros.

A Tabela 2.6 apresenta uma análise comparativa das topologias descritas em termos de tensão sobre os interruptores, técnica de modulação, número de componentes, entre outras características.

Tabela 2.6 – Análise comparativa das topologias propostas.

Conversor	NPC	CF	CFM	CMP	SMP	DPC	DPCM	DPC2T
Tensão nos interruptores	Vi/2							
Comutação suave	ZVS							
Circuito de comando	Único							
Técnica de modulação ⁽¹⁾	PWM					PS-PWM		
Controle ativo de potência	Não					Sim	Não	
Semicondutores ativos	4					8		
Diodos de potência ⁽²⁾	2					4	2	4
Transformadores	1			2			1	2
Indutores ressonantes	1			2				4
Capacitores de grampeamento	—	1		2	4	—		

(1) Todas as topologias operam com frequência de chaveamento constante.

(2) Estão sendo considerados como diodos de potência apenas os diodos retificadores de saída.

2.6 Conclusão

O presente capítulo descreveu qualitativamente oito topologias de conversores CC-CC ZVS isolados, que atendem os requisitos inicialmente apresentados.

Entretanto as topologias baseadas na associação de conversores mostraram algumas desvantagens em relação àquelas baseadas na associação de células multiníveis de tensão. A principal delas é o elevado número de elementos magnéticos que certamente irá afetar a eficiência do conversor.

As estruturas formadas pela associação de conversores Ponte Completa ainda apresentam o dobro de semicondutores ativos que as demais topologias. Isto, além de prejudicar o rendimento, poderá também prejudicar a simplicidade e a robustez desejadas para o circuito.

A partir destas observações propõem-se o estudo mais aprofundado das três primeiras topologias propostas:

- O conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com ponto neutro grampeado (NPC-ZVS-PWM);
- O conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com capacitor flutuante (CF-ZVS-PWM);
- O conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com capacitor flutuante modificado (CFM-ZVS-PWM).

Estes três circuitos serão devidamente dimensionados para atender os requisitos de projeto, para então serem simulados e comparados quanto a esforços nos componentes.

Outro ponto que deverá ser analisado nestas três topologias é o grau de dificuldade em incluir circuitos auxiliares que cumpram com as seguintes funções:

- Recuperação da energia envolvida no fenômeno da recuperação reversa dos diodos do retificador de saída;
- Absorção de qualquer desequilíbrio nas tensões de entrada para evitar, principalmente, a saturação do transformador.

Estes fatores serão de fundamental importância para atingir o rendimento desejado.

3. Definição da Topologia do Estágio de Potência

3.1 Introdução

O capítulo anterior descreveu oito diferentes topologias de conversores CC-CC isolados, tendo como características em comum metade da tensão de entrada aplicada sobre os semicondutores ativos e comutação suave. A análise realizada permitiu pré selecionar três conversores como sendo os mais adaptados ao sistema em desenvolvimento, tendo como base número de componentes, simplicidade e robustez:

- Conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com ponto neutro grampeado (NPC-ZVS-PWM) [1];
- Conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com capacitor flutuante (CF-ZVS-PWM) [2];
- Conversor CC-CC ZVS-PWM isolado baseado na célula três níveis de tensão com capacitor flutuante modificado (CFM-ZVS-PWM) [3].

De modo a garantir o desempenho do conversor em condições reais de operação é necessário avaliar cada uma das três topologias quanto à possibilidade de implementar circuitos auxiliares que realizem as seguintes funções:

- Redução da sobretensão e recuperação da energia envolvida no fenômeno de recuperação reversa dos diodos retificadores de saída;
- Absorção dos desequilíbrios das tensões de entrada evitando a saturação do transformador.

Estas funções são de fundamental importância para atingir o elevado rendimento desejado.

Com o intuito de avaliar a validade dos circuitos gerados são apresentados os resultados de simulação dos conversores, utilizando um dimensionamento preliminar a partir das especificações de projeto. Esta análise permitirá definir o conversor mais adequado ao projeto, para então chegar às etapas de dimensionamento detalhado, simulação e implementação prática.

3.2 Conversores Selecionados

As três topologias selecionadas são apresentadas na Fig. 3.1. Os conversores podem ser redesenhados como mostra a Fig. 3.2, com o intuito de simplificar a análise. Nesta figura o secundário das três estruturas aparece referenciado ao primário e o filtro de saída e a carga são substituídos por uma fonte de corrente constante.

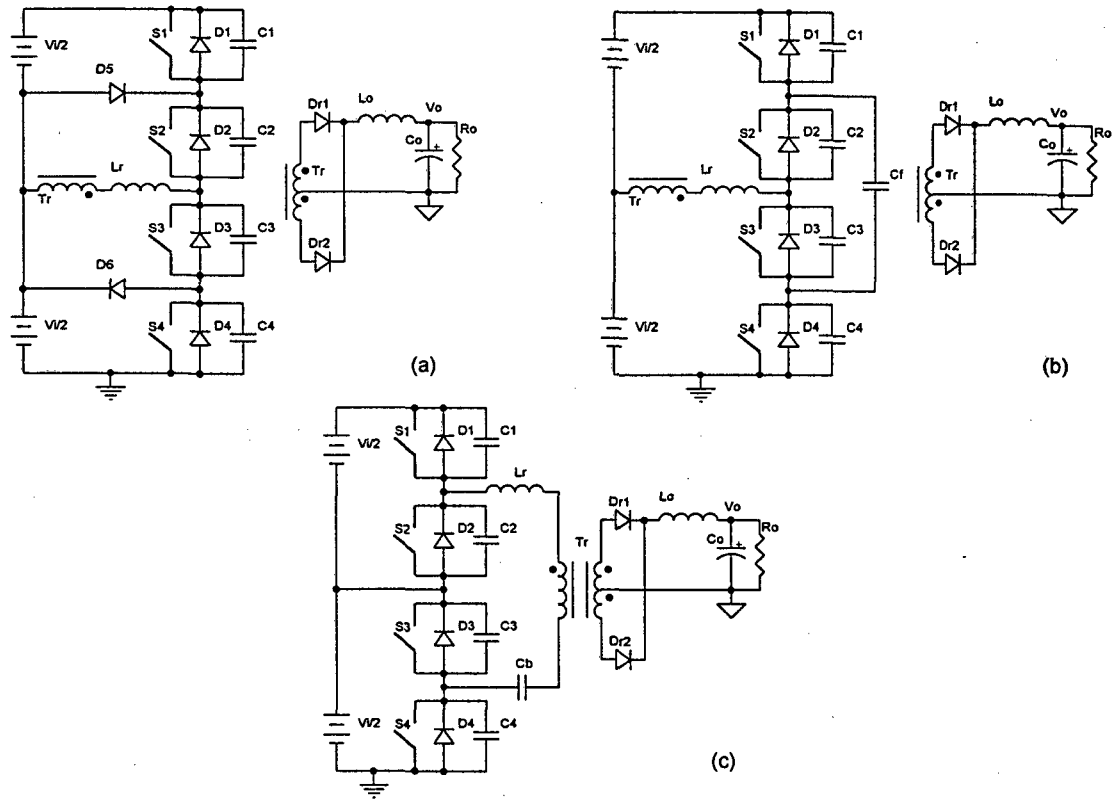


Fig. 3.1 – Topologia dos conversores pré selecionados: (a) conversor NPC- ZVS-PWM; (b) conversor CF- ZVS-PWM; (c) conversor CFM- ZVS-PWM.

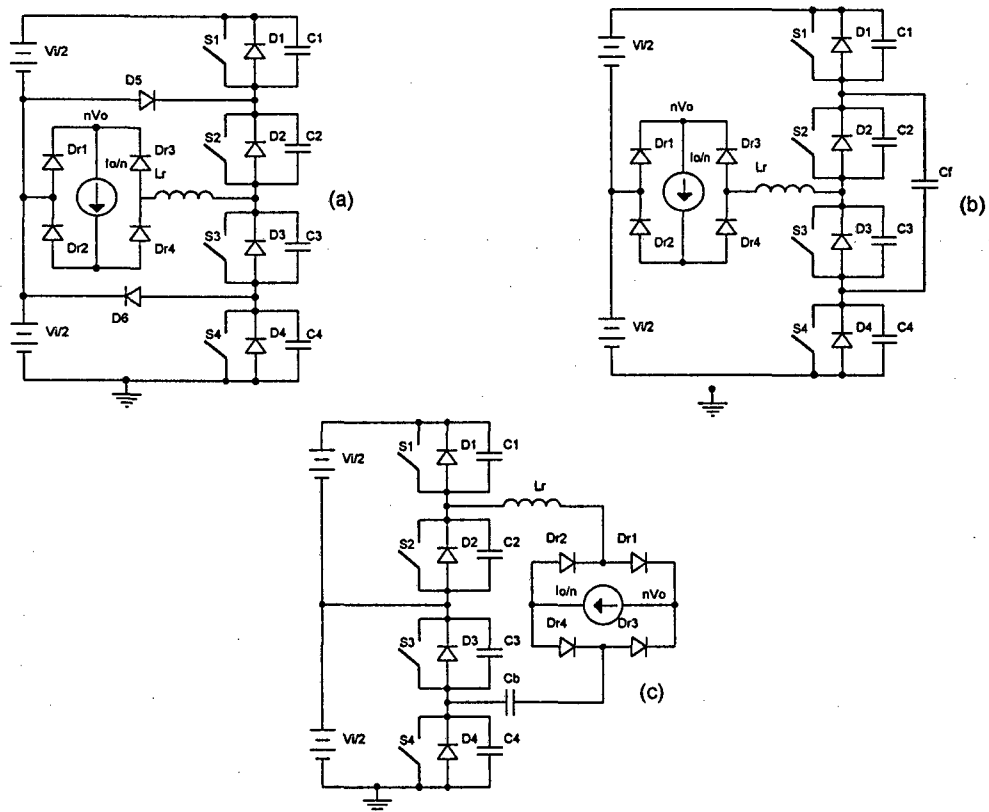


Fig. 3.2 – Circuito simplificado dos conversores selecionados: (a) conversor NPC- ZVS-PWM; (b) conversor CF- ZVS-PWM; (c) conversor CFM- ZVS-PWM.

3.3 Circuito de Grampeamento da Tensão nos Diodos Retificadores de Saída

O problema comum entre as estruturas que utilizam retificador de saída é a recuperação reversa dos diodos que o compõe. Este fenômeno provoca tensões excessivas sobre estes diodos, devido à ressonância que se estabelece entre os capacitores intrínsecos dos mesmos e os indutores de dispersão e ressonante.

A Fig. 3.1, a Fig. 3.2, e a Fig. 3.3 mostram os resultados de simulação dos três circuitos simplificados, empregando diodos retificadores reais. Para a simulação foi utilizado o modelo do diodo ultra-rápido MUR1540. É possível observar claramente o efeito destrutivo do fenômeno da recuperação reversa sobre o circuito.

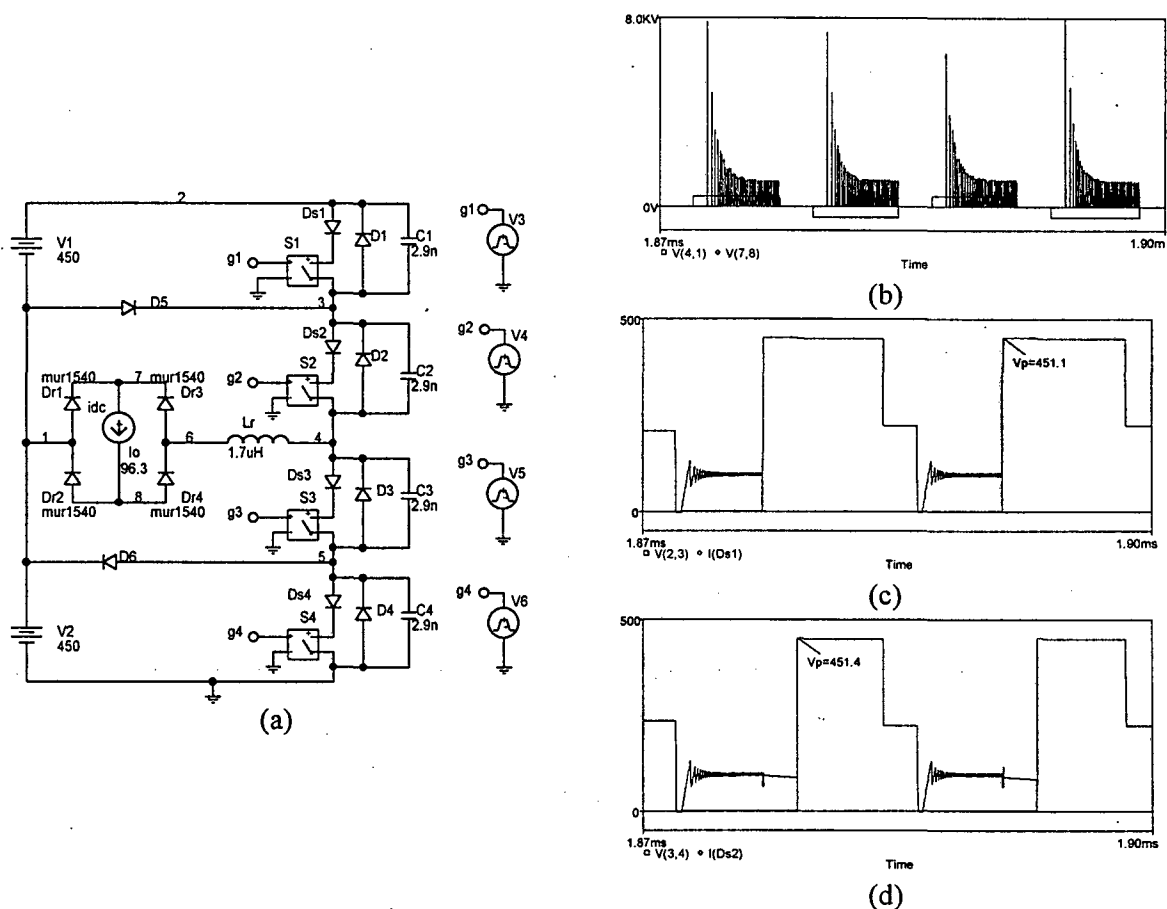


Fig. 3.1—Simulação do conversor NPC-ZVS-PWM com diodos reais: (a) circuito simulado; (b) tensão entre os nós 1-4 e 7-8; (c) tensão e corrente na interruptor S_1 ; (d) tensão e corrente na interruptor S_2 .

Nas referências [8] e [9] é proposta uma alternativa ao retificador de ponto médio convencional, denominada retificador “Hybridge”, que apresenta melhor eficiência e permite realizar o grampeamento da tensão sobre os diodos de forma mais simplificada. O circuito é obtido a partir de uma ponte retificadora completa, substituindo os diodos superiores pelo indutor do filtro de saída, como pode ser visto na Fig. 3.4-a.

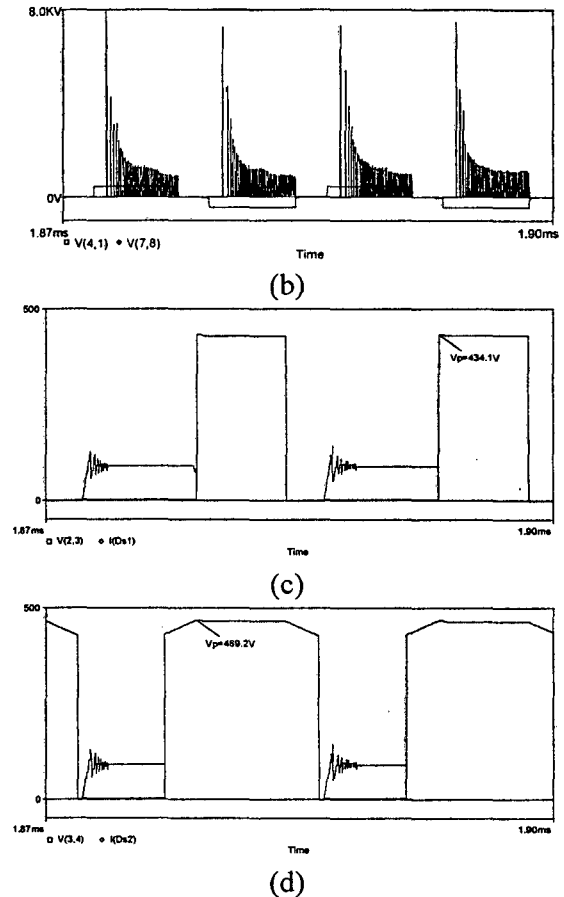
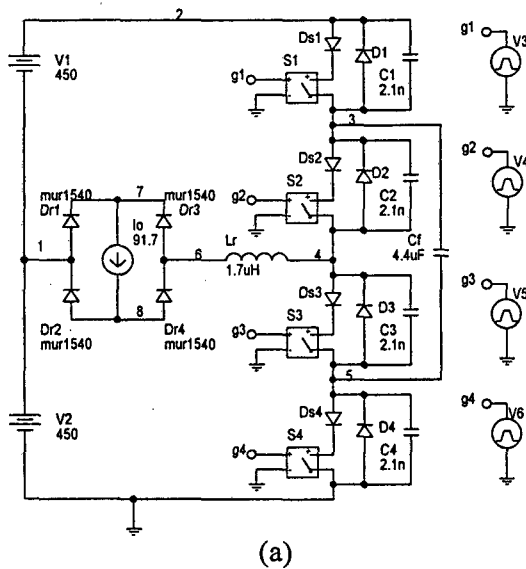


Fig. 3.2 – Simulação do conversor CF-ZVS-PWM com diodos reais: (a) circuito simulado; (b) tensão entre os nós 1-4 e 7-8; (c) tensão e corrente na interruptor S_1 ; (d) tensão e corrente na interruptor S_2 .

O princípio de funcionamento desta estrutura é bastante simples. Durante meio período de chaveamento o transformador fornece energia para apenas um dos indutores através do diodo associado a ele, e o outro indutor entrega energia para a carga através do mesmo diodo. Durante o tempo em que o retificador está em curto ambos os indutores entregam energia para a carga.

O principal ganho proporcionado por esta estrutura é a redução da corrente que circula através do enrolamento secundário do transformador. A amplitude desta corrente sempre é menor que metade da corrente de carga. Entretanto, este retificador ainda apresenta o problema de sobretensão sobre os diodos, associado à recuperação reversa dos mesmos.

A Fig. 3.4-b apresenta o circuito de grameamento proposto, em conjunto com o retificador “Hybridge”. Esta estrutura devolve parte da energia da recuperação reversa para a carga através do resistor R_{c1} , além de manter a tensão sobre os diodos em um nível aceitável.

O circuito de grameamento opera quando a tensão sobre o diodo Dr_1 ou Dr_2 é superior à tensão sobre o capacitor C_{c1} , colocando o diodo D_{c1} ou D_{c2} em condução e grameando a tensão sobre os diodos retificadores. Uma parte da energia armazenada em C_{c1} é constantemente devolvida para a carga através do resistor R_{c1} .

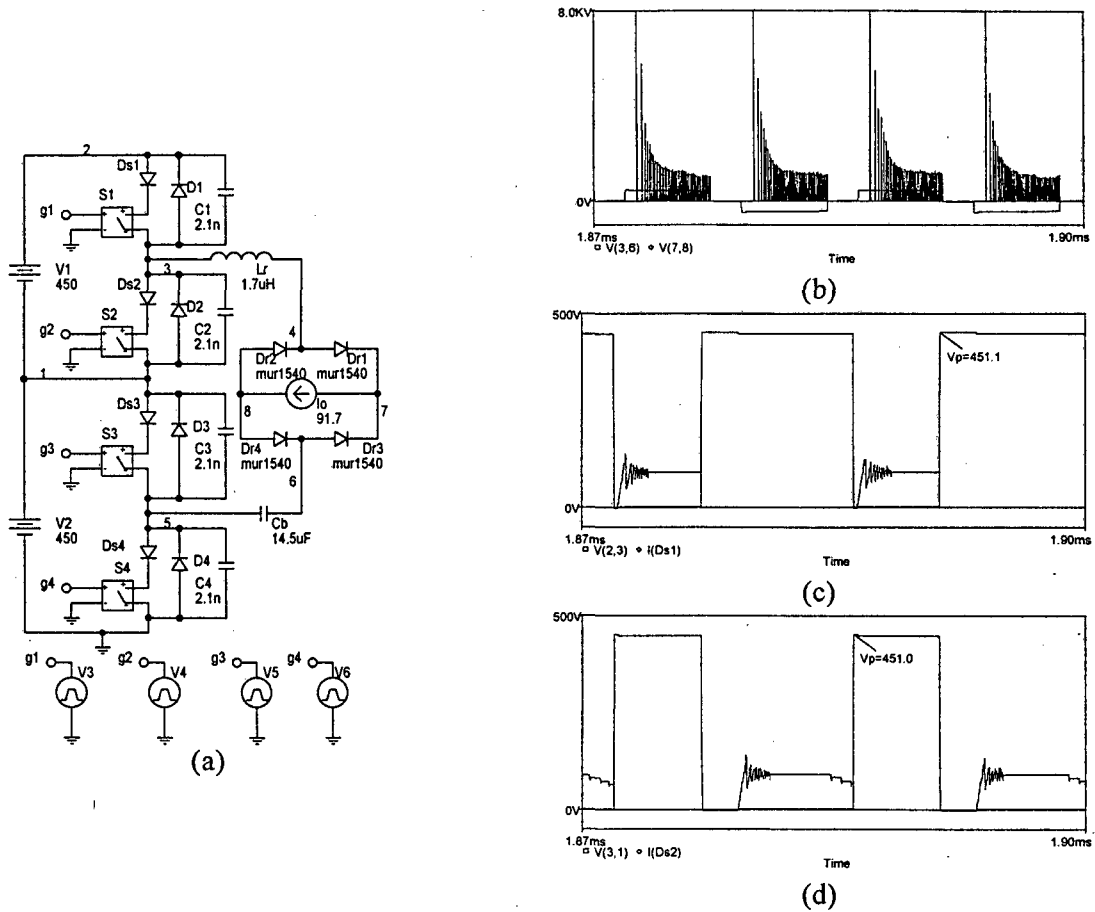


Fig. 3.3 – Simulação do conversor CFM-ZVS-PWM com diodos reais: (a) circuito simulado; (b) tensão entre os nós 3-9 e 7-8; (c) tensão e corrente na interruptor S_1 ; (d) tensão e corrente na interruptor S_2 .

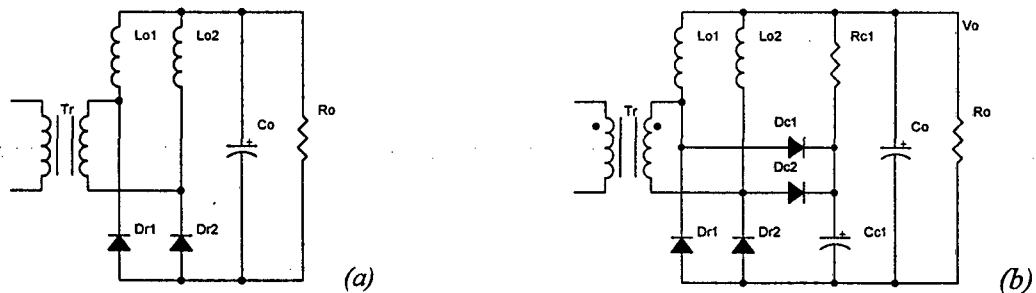


Fig. 3.4 – Estrutura proposta para o retificador de saída: (a) retificador “Hybrid”; (b) retificador “Hybrid” com circuito de grampeamento.

A estrutura proposta do retificador de saída com circuito de grampeamento pode ser aplicada aos três conversores em estudo, apresentando diversas vantagens:

- A corrente dos indutores do filtro de saída é metade da corrente de carga.
- A máxima tensão sobre os diodos é dada pela tensão do capacitor de grampeamento.
- É empregado um transformador com apenas dois terminais no enrolamento secundário.
- Parte da energia da recuperação reversa dos diodos é enviada para a carga.

Os resultados de simulação para o conversor NPC-ZVS-PWM, com o estágio de saída proposto, são apresentados na Fig. 3.5. O grampeamento da tensão sobre os diodos de saída pode ser claramente observado na Fig. 3.5-c. Um comportamento semelhante é obtido para os outros dois conversores em análise.

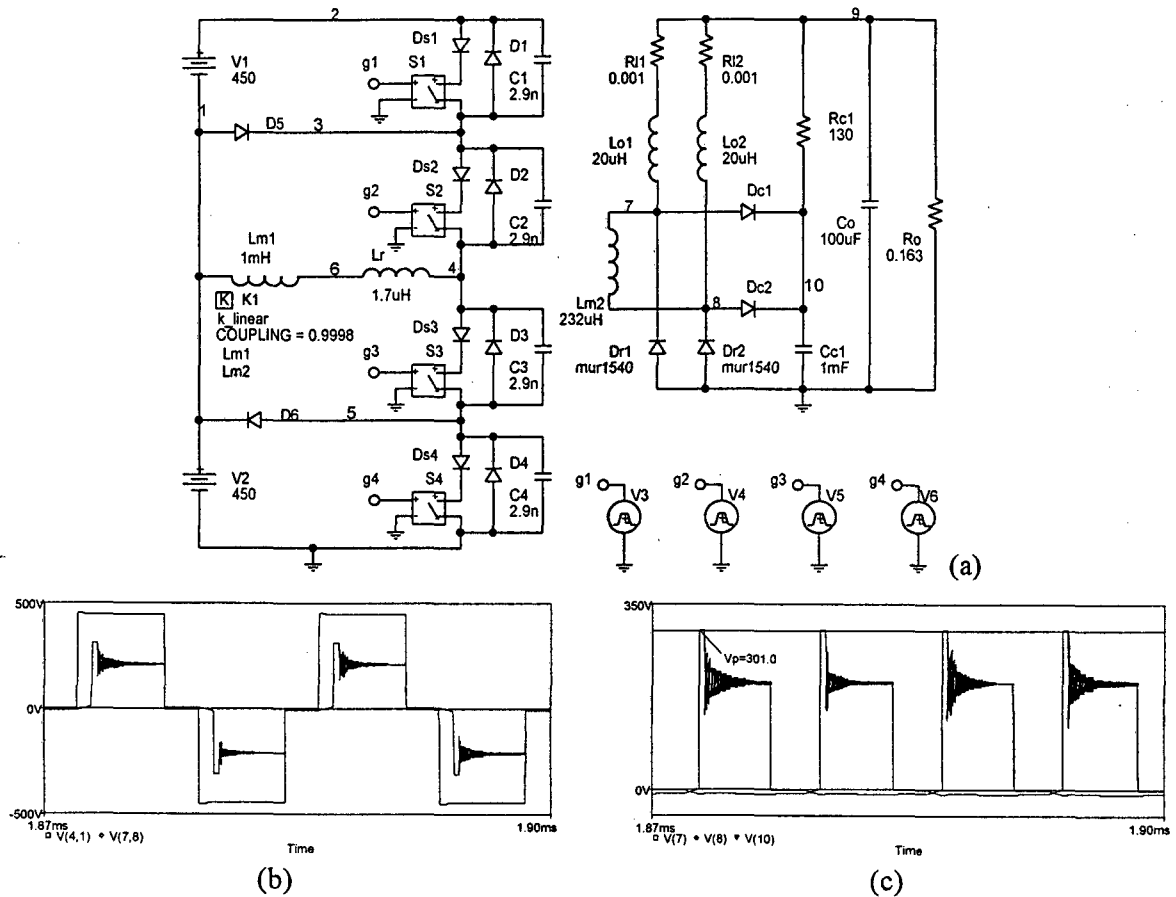


Fig. 3.5 – Estrutura proposta para o retificador de saída: (a) circuito simulado; (b) tensão entre os nós 1-4 e 7-8; (c) tensão sobre os diodos retificadores de saída e capacitor de grampeamento.

3.4 Bloqueio de Componentes Contínuas de Corrente no Transformador

Outro ponto muito importante é prevenir a circulação de componentes contínuas de corrente pelo transformador, evitando a sua saturação. Estas componentes podem surgir por diversos fatores, como pequenos desequilíbrios nas tensões de entrada, ocasionados por problemas no estágio de correção de fator de potência, ou pequenas diferenças nos sinais de comando dos semicondutores ativos.

A Fig. 3.1 apresenta as soluções propostas para bloquear a circulação de corrente contínua pelo primário do transformador, nas três estruturas que estão sendo analisadas. A estratégia empregada consiste em utilizar um capacitor em série com o transformador, bloqueando as componentes contínuas de corrente. No caso do conversor MCF-ZVS-PWM o capacitor de bloqueio já faz parte da própria estrutura, não sendo necessário acrescentá-lo.

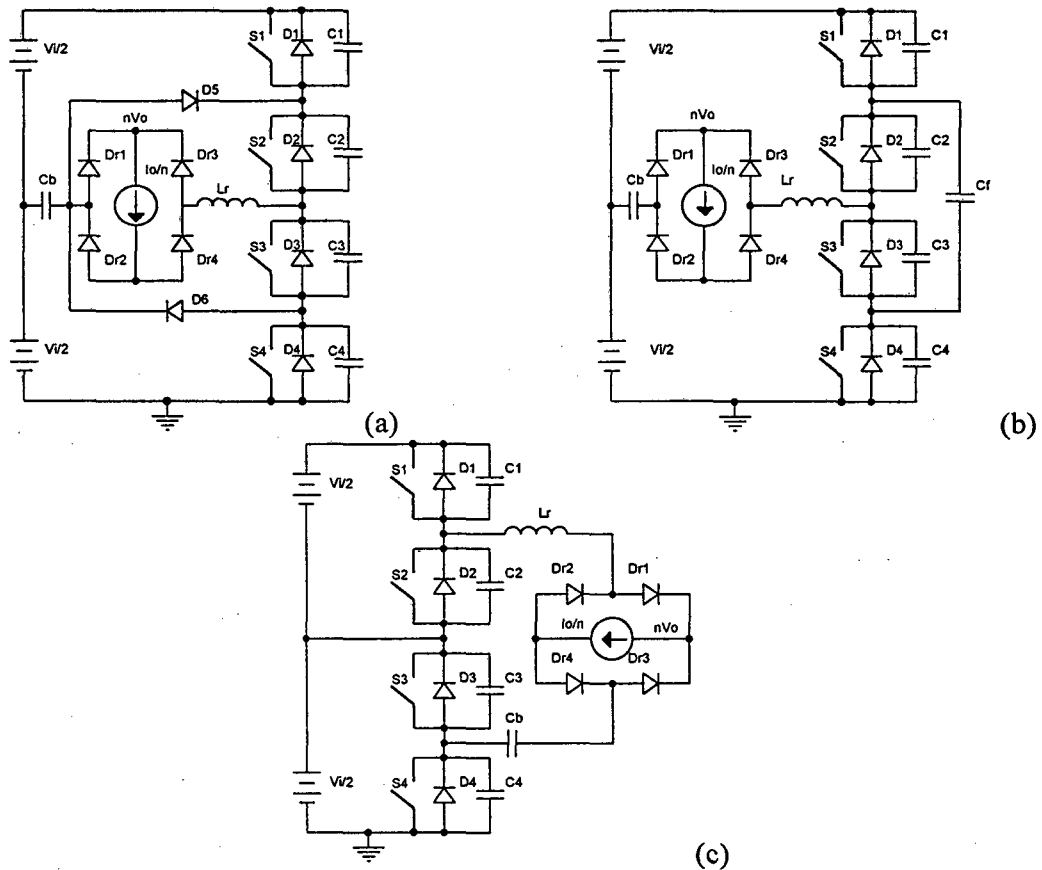


Fig. 3.8 – Capacitor de bloqueio: (a) conversor NPC-ZVS-PWM; (b) conversor CF-ZVS-PWM; (c) conversor CFM-ZVS-PWM.

O efeito do capacitor de bloqueio pode ser verificado simulando uma condição em que as fontes de tensão de entrada possuem valores diferentes. A Fig. 3.9, a Fig. 3.10 e a Fig. 3.11 mostram os resultados de simulação dos três circuitos simplificados, empregando diodos retificadores ideais e o capacitor de bloqueio.

Os resultados de simulação comprovam que em todos os casos o capacitor de bloqueio impede a circulação de componentes contínuas de corrente pelo transformador, na condição em que as tensões de entrada estão desequilibradas.

É importante notar que para os conversores NPC-ZVS-PWM e CF-ZVS-PWM a condição de desequilíbrio não é refletida sobre os interruptores, e a tensão média sobre o capacitor de bloqueio é igual à diferença entre as tensões de entrada. Entretanto, para o conversor CFM-ZVS-PWM, a tensão sobre os interruptores do braço superior (inferior) é igual à tensão da fonte superior (inferior) e a tensão média sobre o capacitor de bloqueio não corresponde mais à diferença entre as tensões de entrada.

Esta análise permite concluir que o conversor CFM-ZVS-PWM não apresenta um comportamento apropriado quando as tensões de entrada estão desequilibradas. Esta condição é refletida na tensão sobre os interruptores, podendo inclusive danificá-los.

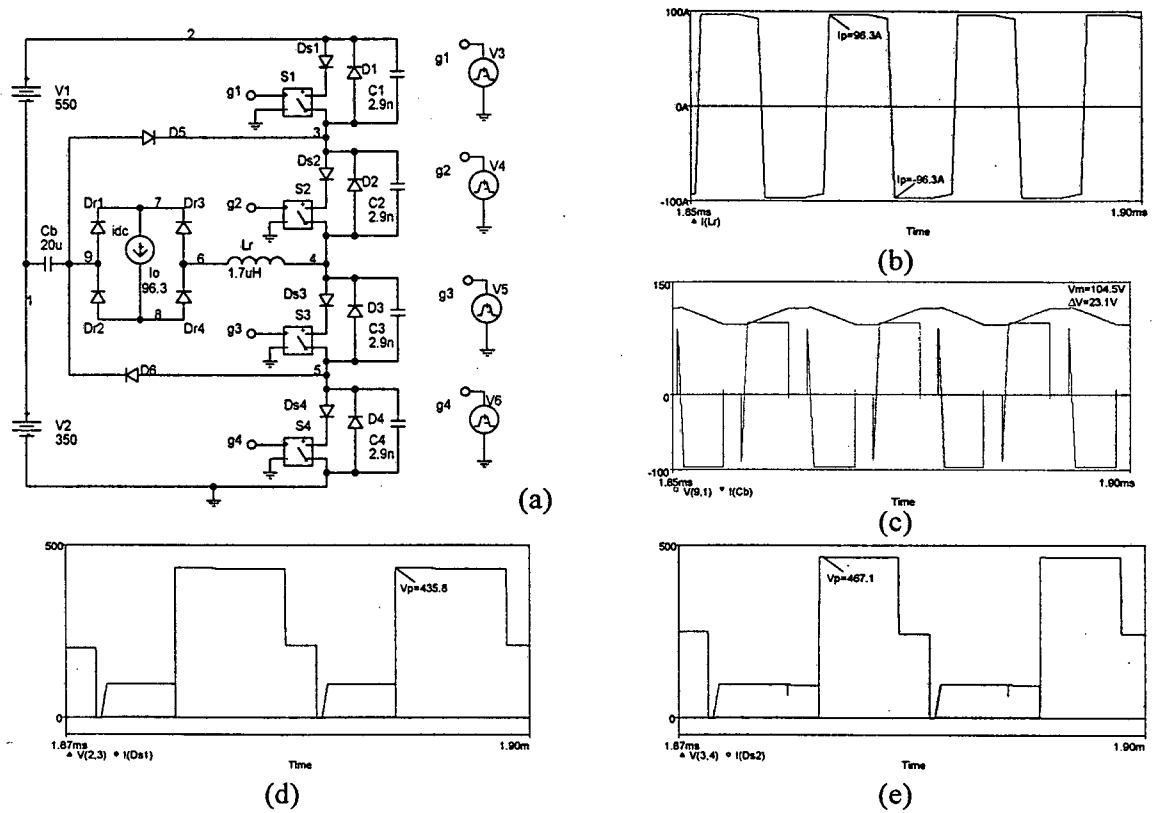


Fig. 3.2 – Simulação do conversor NPC-ZVS-PWM, com capacitor de bloqueio: (a) circuito simulado; (b) corrente no indutor ressonante; (c) tensão e corrente no capacitor de bloqueio; (d) tensão e corrente na interruptor S_1 ; (e) tensão e corrente na interruptor S_2 .

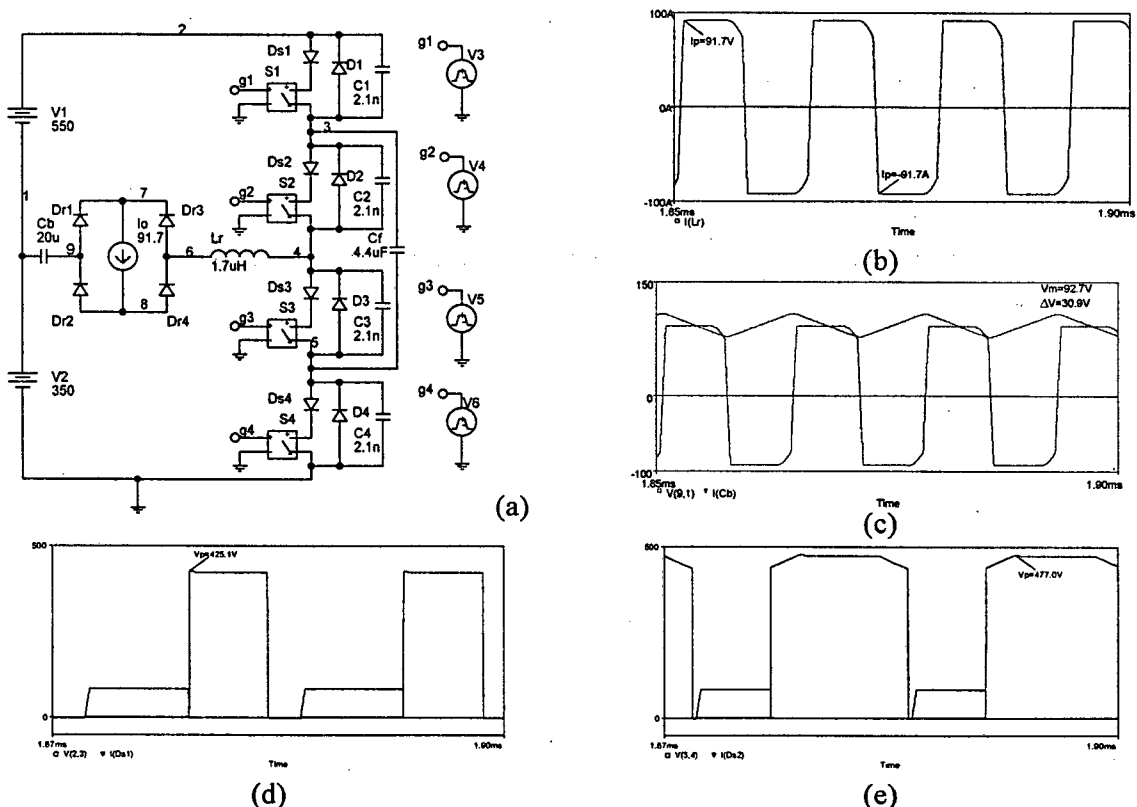


Fig. 3.3 – Simulação do conversor CF-ZVS-PWM, com capacitor de bloqueio: (a) circuito simulado; (b) corrente no indutor ressonante; (c) tensão e corrente no capacitor de bloqueio; (d) tensão e corrente na interruptor S_1 ; (e) tensão e corrente na interruptor S_2 .

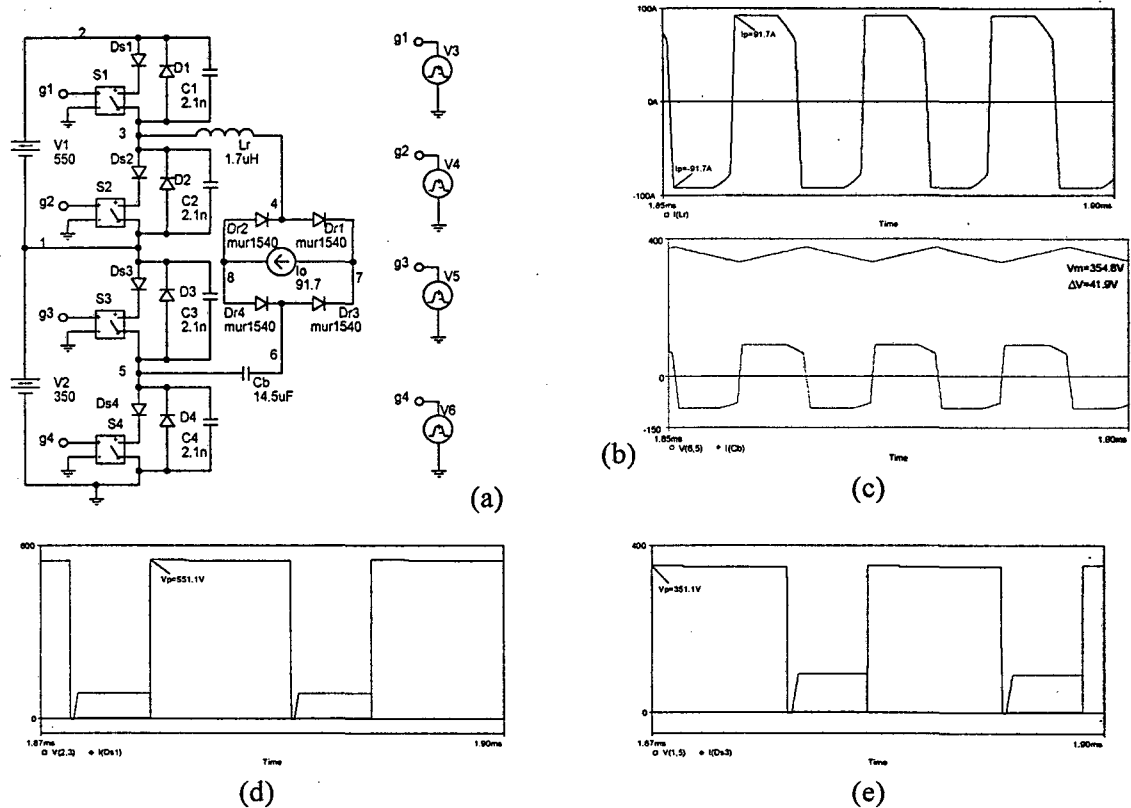


Fig. 3.4 – Simulação do conversor CFM-ZVS-PWM, com capacitor de bloqueio: (a) circuito simulado; (b) corrente no indutor ressonante; (c) tensão e corrente no capacitor de bloqueio; (d) tensão e corrente na interruptor S_1 ; (e) tensão e corrente na interruptor S_3 .

3.5 Análise Comparativa

Da análise anterior é possível afirmar que apenas os conversores NPC-ZVS-PWM e CF-ZVS-PWM permitem a inclusão de circuitos auxiliares para a realização das funções mencionadas no início do capítulo. Para escolher aquele que melhor se adapta à aplicação em questão é necessário ainda comparar o número de componentes e, os esforços de corrente e tensão a que estarão submetidos.

A Fig. 3.1 apresenta o circuito completo do estágio de potência dos dois conversores. Como pode ser observado, o número de componentes é aproximadamente o mesmo. A principal diferença está no mecanismo de grameamento da tensão sobre os interruptores, isto é, os diodos de grameamento D_5 e D_6 no conversor NPC-ZVS-PWM, e o capacitor flutuante C_f no conversor CF-ZVS-PWM.

A Tabela 3.1 apresenta os esforços teóricos nos principais componentes de ambos os conversores. É possível observar que os valores de tensão e corrente são bastante similares e, conseqüentemente, o rendimento obtido com as duas topologias deve ser bastante semelhante.

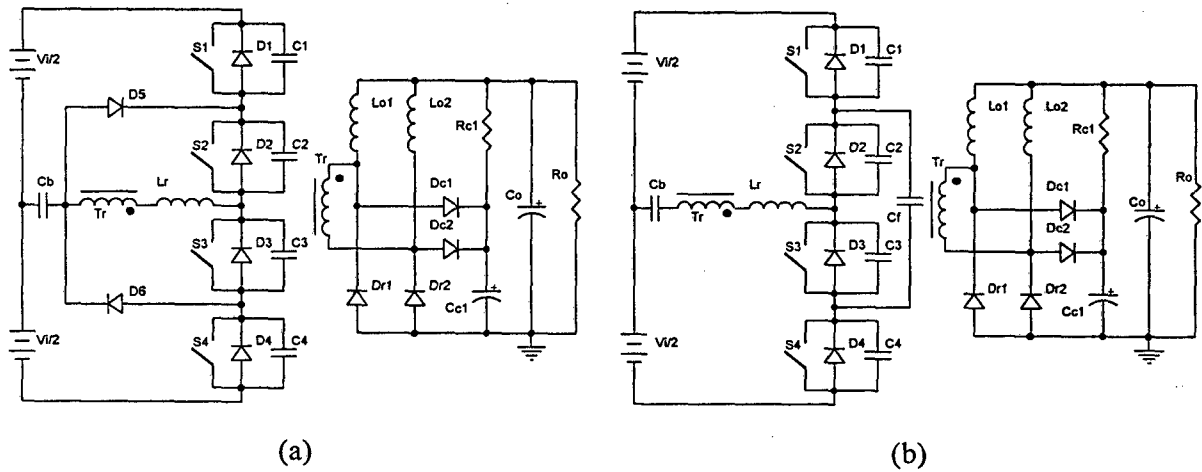


Fig. 3.12 – Estágio de potência completo: (a) conversor NPC-ZVS-PWM; (b) conversor CF-ZVS-PWM.

Tabela 3.1 – Esforços nos componentes.

Esforços nos componentes	Unidades	NPC	CF
Tensão de pico em S_1, S_2, S_3 e S_4	V	450	450
Corrente de pico em S_1, S_2, S_3 e S_4	A	96.3	91.7
Corrente eficaz em S_1	A	54.2	63.7
Corrente média em S_1	A	30.9	29.5
Corrente eficaz em S_2	A	65.2	53.6
Corrente média em S_2	A	44.5	42.4
Corrente eficaz em S_3	A	65.2	63.7
Corrente média em S_3	A	44.5	29.5
Corrente eficaz em S_4	A	54.2	53.6
Corrente média em S_4	A	30.9	42.4
Tensão de pico em Dr_1 e Dr_2	V	300	300
Corrente média em Dr_1 e Dr_2	A	200	200
Tensão de pico em D_5 e D_6 (diodos de grameamento)	V	450	—
Corrente média em D_5 e D_6 (diodos de grameamento)	A	13.6	—
Tensão de pico em C_f (capacitor flutuante)	V	—	450
Corrente eficaz em C_f (capacitor flutuante)	A	—	48.7
Corrente eficaz em C_b (capacitor de bloqueio)	A	70	79
Corrente eficaz no indutor ressonante	A	83	79
Corrente eficaz no primário do transformador	A	83	79
Corrente eficaz no secundário do transformador	A	172	172

3.6 Conclusão

Neste capítulo foi realizada uma análise comparativa das três topologias de conversores CC-CC previamente selecionadas no capítulo 2. Cada um deles foi avaliado quanto à possibilidade de incluir circuitos auxiliares para melhorar o rendimento e o desempenho da estrutura.

Os principais objetivos destes circuitos são: reduzir a sobretensão causada pelo fenômeno de recuperação reversa dos diodos retificadores, aumentar a eficiência e evitar a circulação de componentes contínuas de corrente através do transformador.

A análise realizada permitiu verificar que apenas os conversores NPC-ZVS-PWM e CF-ZVS-PWM conseguem bloquear a componente contínua de corrente no transformador, sem afetar a tensão sobre os interruptores principais. Estas duas topologias foram simuladas permitindo verificar que elas são muito semelhantes no que se refere a número de componentes e esforços a que estes estão submetidos.

Com base no estudo realizado optou-se pela utilização do conversor NPC-ZVS-PWM, devido a uma série de características favoráveis. Entre elas podem ser citadas a maior robustez do grameamento a diodo, quando comparado ao grameamento capacitivo, e o menor volume do elemento responsável pelo grameamento da tensão sobre os interruptores, para a frequência de chaveamento especificada.

4. Análise da Topologia do Estágio de Potência

4.1 Introdução

O topologia escolhida para o estágio de potência do conversor CC-CC é apresentada na Fig. 4.1. Ela é formada, no primário do transformador, por uma célula multinível de tensão com ponto neutro grampeado e, no secundário, por um retificador "Hybride" e o circuito de grampeamento da tensão sobre os diodos retificadores.

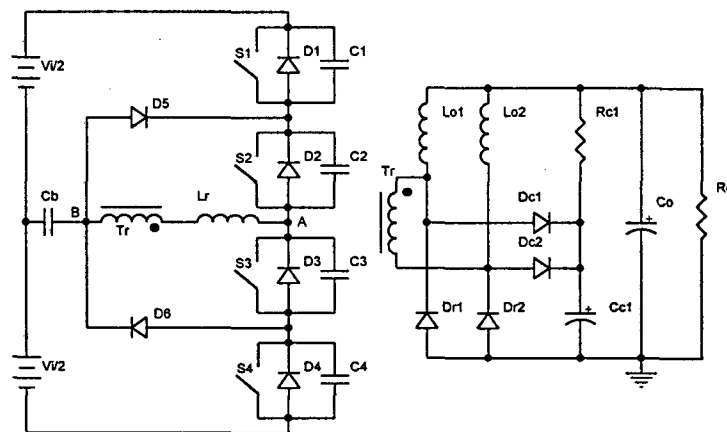


Fig. 4.1 – Topologia do estágio de potência.

O conversor CC-CC NPC-ZVS-PWM isolado encontra-se descrito detalhadamente na literatura [1,10, 13], quanto a etapas de funcionamento, característica de saída e comutação. Neste capítulo serão acrescentados detalhes de suas etapas de operação com o retificador "Hybride", incluindo o fenômeno de recuperação reversa dos diodos de saída e o circuito de grampeamento.

Os elementos que estão sendo adicionados à estrutura do conversor NPC-ZVS-PWM convencional também estão sendo explicados separadamente, com o objetivo de auxiliar a compreensão e a aplicação dos mesmos. E então, com a descrição apresentada, torna-se simples a determinação dos esforços nos componentes do circuito e do modelo de pequenos sinais para a topologia proposta.

4.2 Etapas de Funcionamento

A descrição das etapas de funcionamento em regime permanente permite compreender a operação do circuito, bem como definir os limites a que estarão submetidos os componentes do conversor.

1. Primeira etapa (t_0, t_1) - Decrescimento linear da corrente no indutor ressonante.

Como pode ser observado na Fig. 4.2, esta etapa apresenta as seguintes características:

- A tensão sobre o secundário do transformador é nula.
- A corrente no indutor ressonante L_r decresce linearmente.
- A tensão sobre S_1 e S_2 é nula, e sobre S_3 e S_4 é $V_i/2$.
- O diodo D_5 está bloqueado.
- A corrente em Dr_2 cresce enquanto a corrente em Dr_1 decresce.
- A corrente nos indutores Lo_1 e Lo_2 decresce.
- O capacitor Cc_1 entrega energia para a carga através de Rc_1 .

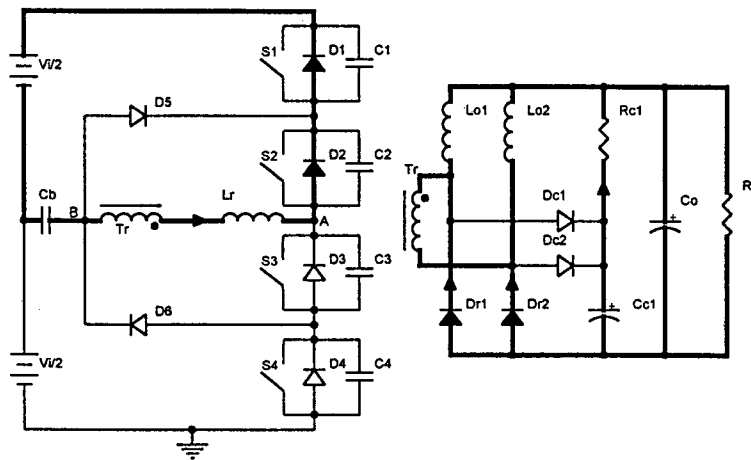


Fig. 4.2 – Primeira etapa de funcionamento.

Como os diodos D_1 e D_2 estão conduzindo os interruptores S_1 e S_2 devem ser comandados a conduzir. Assim, obtém-se entrada em condução sobre tensão nula para os dois interruptores. Esta etapa termina quando a corrente no indutor ressonante chega a zero e inverte de sentido, e o tempo de duração é definido pela equação (4.1).

$$\Delta t_{10} = L_r \cdot \frac{I_o/n}{V_i/2} \quad (4.1)$$

2. Segunda etapa (t_1, t_2) - Crescimento linear da corrente no indutor ressonante

Como pode ser observado na Fig. 4.3, esta etapa apresenta as seguintes características:

- A tensão sobre o secundário do transformador é nula.
- A corrente no indutor ressonante L_r cresce linearmente.
- Os interruptores S_1 e S_2 entram em condução.
- A tensão sobre S_3 e S_4 é $V_i/2$.
- O diodo D_5 está bloqueado.

- A corrente em Dr_2 cresce enquanto a corrente em Dr_1 decresce.
- A corrente nos indutores Lo_1 e Lo_2 decresce.
- O capacitor Cc_1 entrega energia para a carga através de Rc_1 .

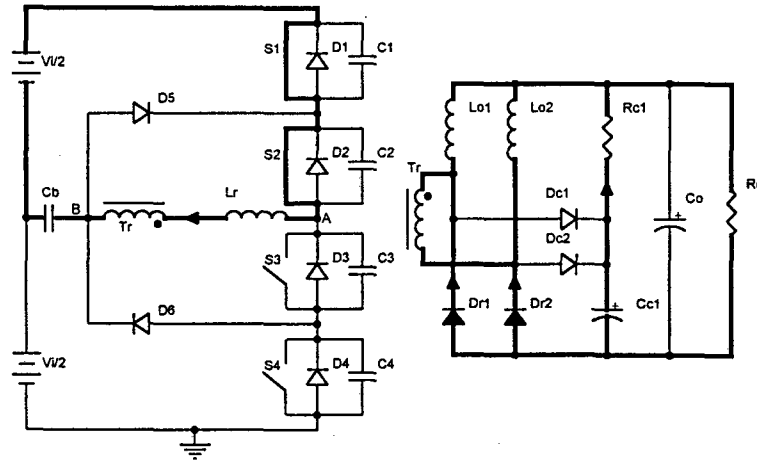


Fig. 4.3 – Segunda etapa de funcionamento.

Quando a corrente em L_r inverte de sentido ela circula naturalmente por S_1 e S_2 , que já haviam sido comandados a conduzir. Esta etapa termina quando a corrente no diodo Dr_1 chega a zero, e sua duração é a mesma da etapa anterior como mostra a equação (4.2)

$$\Delta t_{21} = L_r \cdot \frac{I_o/n}{V_i/2} \quad (4.2)$$

3. Terceira etapa (t_2, t_3) - Recuperação reversa do diodo Dr_1

Como pode ser observado na Fig. 4.4, esta etapa apresenta as seguintes características:

- A tensão sobre o secundário do transformador é nula.
- A corrente no indutor ressonante L_r cresce.
- Os interruptores S_1 e S_2 conduzem a corrente de L_r .
- A tensão sobre S_3 e S_4 é $V_i/2$.
- O diodo D_5 está bloqueado.
- A corrente em Dr_2 é igual a corrente de carga.
- A corrente nos indutores Lo_1 e Lo_2 decresce.
- O capacitor Cc_1 entrega energia para a carga através de Rc_1 .

Esta etapa termina quando o diodo Dr_1 bloqueia efetivamente e a tensão sobre ele atinge a tensão de grampeamento. Neste instante o diodo Dc_1 entra em condução e o intervalo de tempo desta etapa é o próprio tempo de recuperação reversa do diodo retificador.

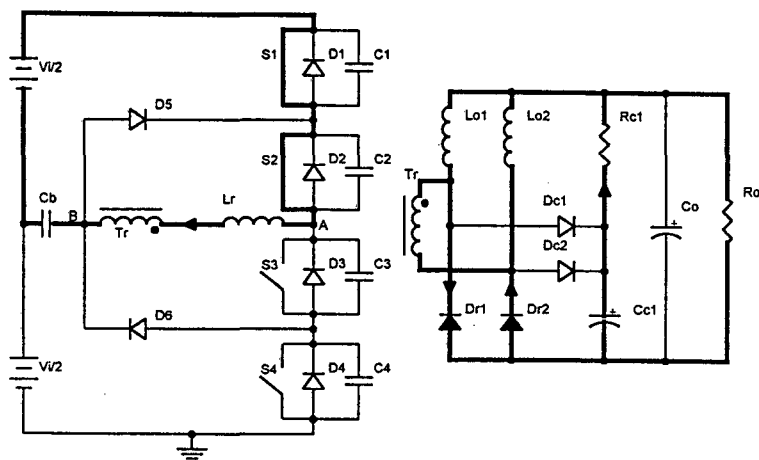


Fig. 4.4 – Terceira etapa de funcionamento.

4. Quarta etapa (t_3, t_4) - Regeneração da energia de recuperação reversa

Como pode ser observado na Fig. 4.5, esta etapa apresenta as seguintes características:

- A tensão sobre o secundário do transformador é igual a $V_i/(2 \cdot n_H)$, sendo n_H a relação de transformação para o retificador “Hybridge”.
- A corrente no indutor ressonante L_r aumenta, devido a corrente que circula por D_{c1} .
- Os interruptores S_1 e S_2 conduzem a corrente de L_r .
- A tensão sobre S_3 e S_4 é $V_i/2$.
- O diodo D_5 está bloqueado.
- A corrente em Dr_2 é igual a corrente de carga mais a corrente que circula por D_{c1} .
- A corrente no indutor Lo_1 cresce e no indutor Lo_2 decresce.
- O diodo D_{c1} armazena a energia da recuperação reversa no capacitor C_{c1} , o qual continua entregando energia para a carga através de R_{c1} .

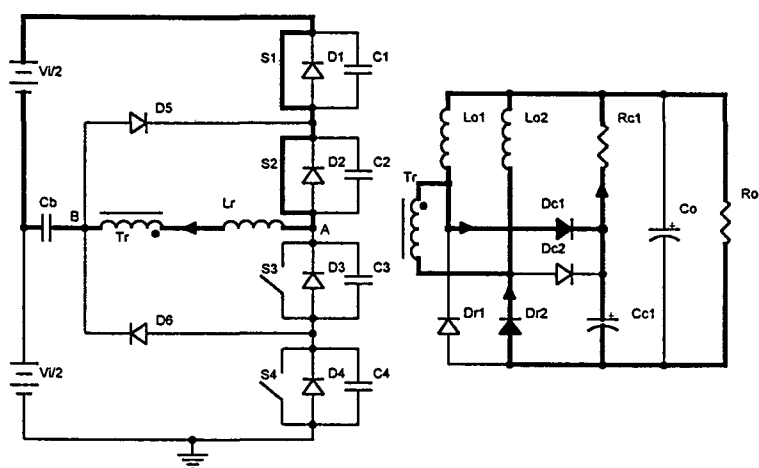


Fig. 4.5 – Quarta etapa de funcionamento.

A energia começa a ser transferida para a carga, já que a tensão sobre o secundário do transformador é diferente de zero. O fim desta etapa ocorre quando o diodo D_{c1} bloqueia, tendo recarregado o capacitor C_{c1} .

O tempo de duração da quarta etapa não pode ser explicitamente definido por uma equação, pois depende de parâmetros intrínsecos dos diodos retificadores. Porém, para fins de análise do conversor, esta etapa pode ser considerada como parte da próxima, uma vez que a energia já começou a ser entregue para a carga.

5. Quinta etapa (t_4, t_5) – Transferência de energia para a carga

Como pode ser observado na Fig. 4.6, esta etapa apresenta as seguintes características:

- A tensão sobre o secundário do transformador é igual a $V_i/(2 \cdot n_H)$.
- A corrente no indutor ressonante L_r aumenta, seguindo o crescimento da corrente em L_{o1} .
- Os interruptores S_1 e S_2 conduzem a corrente de L_r .
- A tensão sobre S_3 e S_4 é $V_i/2$.
- O diodo D_5 está bloqueado.
- A corrente em D_{r2} aumenta, seguindo o crescimento da soma das correntes em L_{o1} e L_{o2} .
- A corrente no indutor L_{o1} cresce e no indutor L_{o2} decresce.
- O capacitor C_{c1} entrega energia para a carga através de R_{c1} .

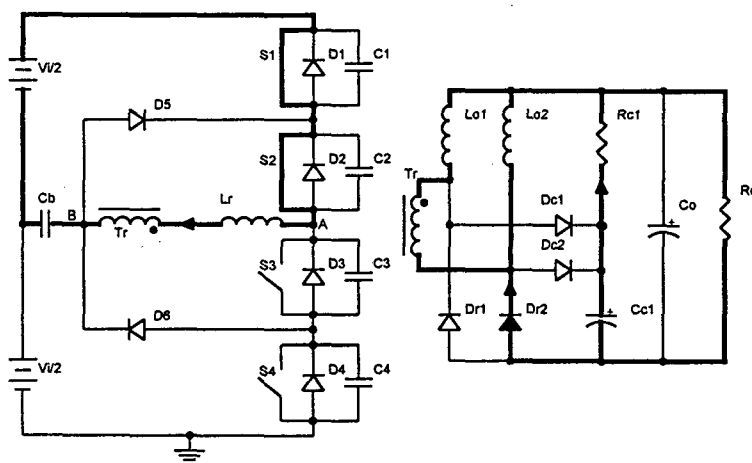


Fig. 4.6 – Quinta etapa de funcionamento.

Esta etapa termina quando o interruptor S_1 é bloqueado, controlando a quantidade de energia entregue à carga. O intervalo de tempo da quarta e quinta etapa juntas é dado pela equação (4.3), sendo Def , ou razão cíclica efetiva, a razão cíclica vista pela carga e T o período de chaveamento.

$$\Delta t_{53} = Def \cdot \frac{T}{2} \quad (4.3)$$

6. Sexta etapa (t_5, t_6) – Crescimento Ressonante da tensão em C_1

Como pode ser observado na Fig. 4.7, esta etapa apresenta as seguintes características:

- A tensão no secundário do transformador começa a diminuir.
- A corrente no indutor ressonante L_r aumenta, seguindo o crescimento da corrente em Lo_1 .
- O interruptor S_2 conduz a corrente de L_r .
- As tensões sobre os capacitores C_1 , C_3 e C_4 variam de forma ressonante.
- O diodo D_5 está bloqueado.
- A corrente em Dr_2 aumenta, seguindo o crescimento da soma das correntes em Lo_1 e Lo_2 .
- A corrente no indutor Lo_1 cresce e no indutor Lo_2 decresce.
- O capacitor C_{c1} entrega energia para a carga através de R_{c1} .

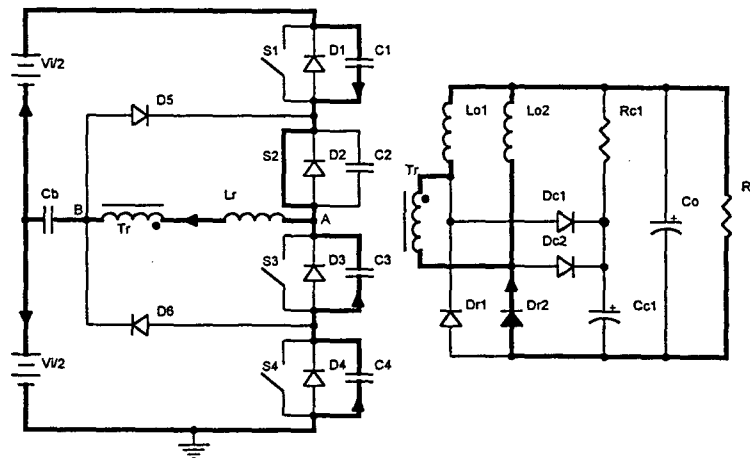


Fig. 4.7 – Sexta etapa de funcionamento.

Esta etapa termina quando a tensão sobre o capacitor C_1 atinge $V_i/2$, e as tensões sobre os capacitores C_3 e C_4 atingem $V_i/4$. Neste instante o diodo D_5 entra em condução.

Assumindo que durante este estágio a corrente que circula pelos capacitores é constante e igual à corrente de carga refletida ao primário, pode-se calcular o tempo de duração desta etapa através da equação (4.4)

$$\Delta t_{65} = C_1 \cdot \frac{\Delta V_{c1}}{I_{c1}} = C_1 \cdot \frac{V_i/2}{I_o/n} \quad (4.4)$$

7. Sétima etapa (t_6, t_7) – Roda Livre

Como pode ser observado na Fig. 4.8, esta etapa apresenta as seguintes características:

- A tensão no secundário do transformador é nula.
- A corrente no indutor ressonante L_r diminui, seguindo o decrescimento da corrente em Lo_1 .
- O interruptor S_2 conduz a corrente de L_r .

- A tensão sobre o interruptor S_1 é $V_i/2$ e sobre os interruptores S_3 e S_4 é $V_i/4$.
- O diodo D_5 conduz a corrente de L_r .
- A corrente em D_{r2} diminui, seguindo o decrescimento da soma das correntes em L_{o1} e L_{o2} .
- A corrente nos indutores L_{o1} e L_{o2} decresce.
- O capacitor C_{c1} entrega energia para a carga através de R_{c1} .

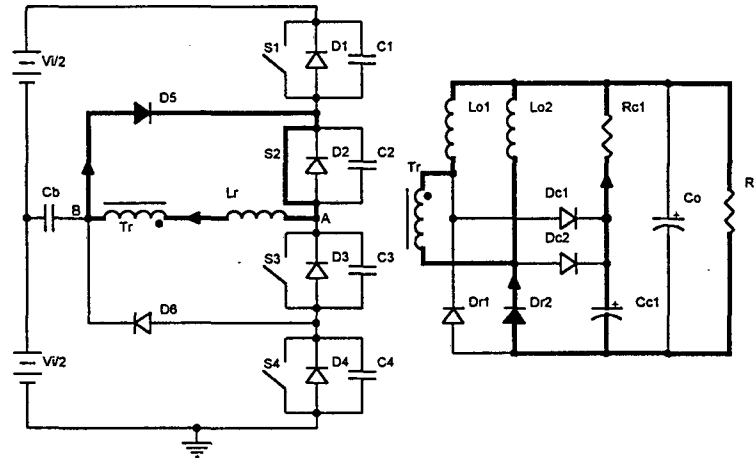


Fig. 4.8 – Sétima etapa de funcionamento.

Esta etapa termina quando o interruptor S_2 é bloqueado. O intervalo de tempo desta etapa pode ser definido a partir da razão cíclica de comando D , conforme mostra a equação (4.5), subtraindo o tempo para a variação de tensão sobre o interruptor S_1 .

$$\Delta t_{76} = (1 - D) \cdot \frac{T}{2} - \Delta t_{65} \quad (4.5)$$

8. Oitava etapa (t_7, t_8) – Crescimento Ressonante da tensão em C_2

Como pode ser observado na Fig. 4.9, esta etapa apresenta as seguintes características:

- A tensão no secundário do transformador é nula.
- A corrente no indutor ressonante L_r diminui.
- A tensão sobre o interruptor S_1 é $V_i/2$.
- As tensões sobre os capacitores C_2 , C_3 e C_4 variam de forma ressonante.
- O diodo D_5 conduz a corrente responsável pela variação de tensão sobre C_2 .
- A corrente em D_{r2} decresce, e o diodo D_{r1} entra em condução.
- A corrente nos indutores L_{o1} e L_{o2} decresce.
- O capacitor C_{c1} entrega energia para a carga através de R_{c1} .

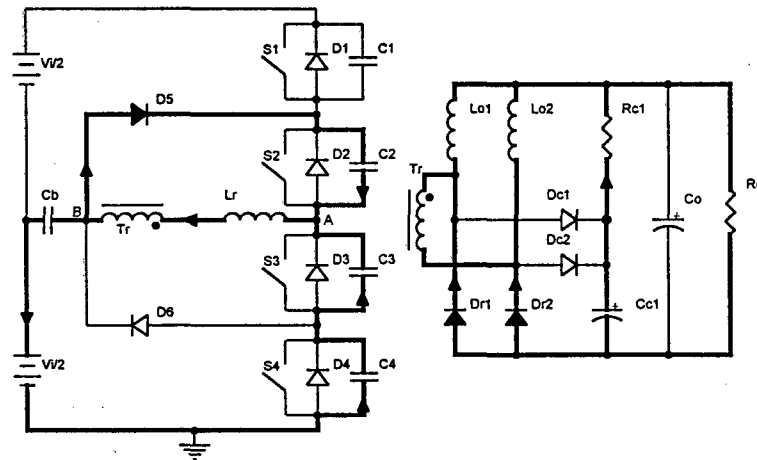


Fig. 4.9 – Oitava etapa de funcionamento.

Esta etapa termina quando a tensão sobre o capacitor C_2 atinge $V_i/2$, e as tensões sobre os capacitores C_3 e C_4 atingem zero. Neste instante o diodo D_5 é bloqueado e os diodos D_3 e D_4 entram em condução.

O intervalo de tempo desta etapa pode ser aproximado pela equação (4.4), que define o tempo para variação de tensão sobre o interruptor S_1 . Entretanto, deve-se observar que nesta etapa o secundário do transformador já se encontra curto-circuitado, e a corrente disponível para a comutação será menor que a corrente de carga. Desta forma, o tempo de duração deste estágio será um pouco maior que o da sexta etapa.

As etapas que se seguem são similares às descritas anteriormente, envolvendo porém o outro grupo de interruptores e diodos. A Fig. 4.10 apresenta as principais formas de onda durante um período de chaveamento.

4.3 Características do Estágio de Potência

A análise das etapas de funcionamento do circuito de potência completo permite identificar algumas características interessantes:

- A topologia adotada para o retificador de saída não afeta a característica de transferência do conversor NPC-ZVS-PWM. Sua única implicação está relacionada ao valor da relação de transformação que será adotada, denominada na Fig. 4.10 como n_H .
- Cada indutor de saída é responsável pela filtragem de metade da corrente de carga, e os esforços de corrente no transformador são reduzidos a metade.
- A ondulação de corrente sobre os indutores de saída determina o valor de pico de corrente a que estarão sujeitos os interruptores e diodos retificadores.
- A corrente reversa dos diodos retificadores de saída não é refletida no indutor ressonante nem nos interruptores.
- O circuito de grameamento tem poucos efeitos sobre os demais componentes do conversor.

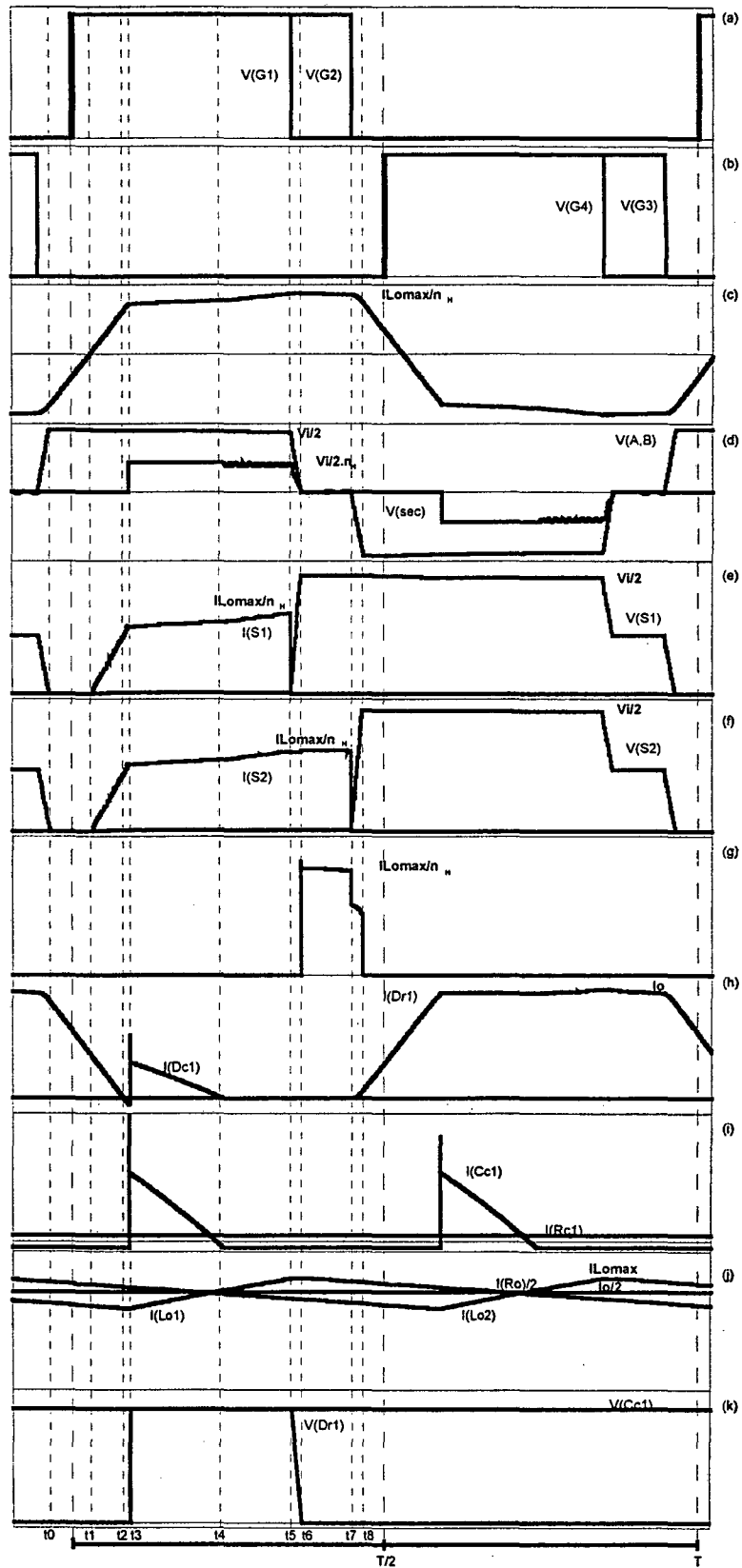


Fig. 4.1 - Principais formas de onda: (a) comando de S_1 e S_2 ; (b) comando de S_3 e S_4 ; (c) corrente em L_r ; (d) tensão entre os pontos A e B, e no secundário do transformador; (e) tensão e corrente em S_1 ; (f) tensão e corrente em S_2 ; (g) corrente em D_5 ; (h) corrente em D_{r1} e D_{c1} ; (i) corrente em C_{c1} e R_{c1} ; (j) corrente em L_{o1} e L_{o2} e corrente de carga sobre 2; (k) tensão sobre D_{r1} e C_{c1} .

4.4 Característica de Saída

Observando a tensão no secundário do transformador (Fig. 4.1-d) verifica-se que a razão cíclica vista pela carga, Def ou razão cíclica efetiva, é menor do que a razão cíclica imposta pelo comando dos interruptores, D. A perda de razão cíclica, D', está relacionada ao valor do indutor ressonante, que determina a taxa de variação da corrente através transformador.

Durante o intervalo de tempo em que a corrente através de Lr está variando, os diodos retificadores curto-circuitam o enrolamento secundário, e nenhuma energia é entregue à carga. A Fig. 4.1 apresenta, em detalhe, a variação da corrente no indutor ressonante, a tensão entre os pontos A e B e no secundário do transformador. As definições de D, Def e D' são também apresentadas.

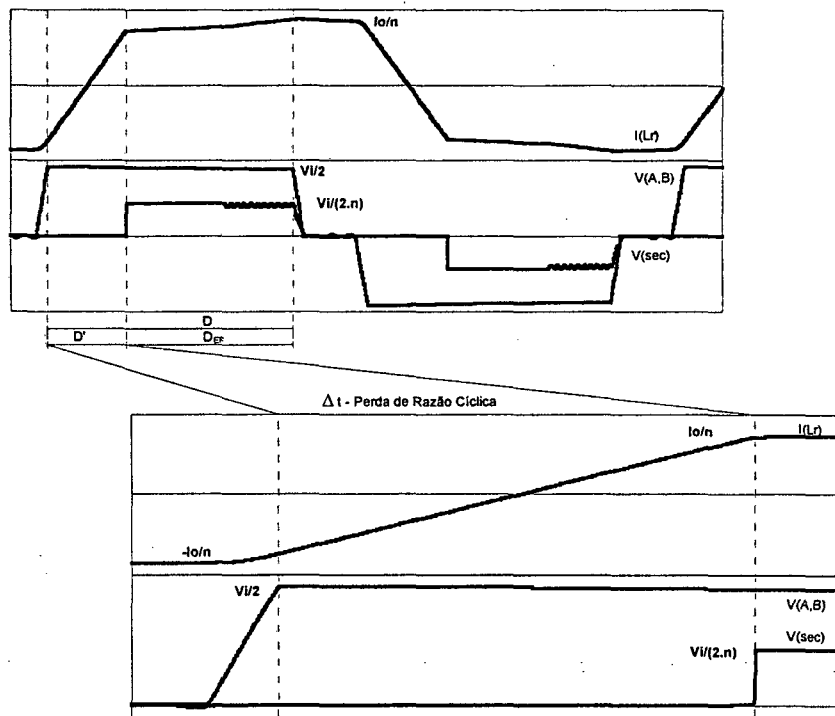


Fig. 4.1 – Detalhe da variação de corrente no indutor ressonante.

A tensão de saída do conversor é determinada pela equação (4.6), sendo Def também o ganho estático do conversor.

$$V_o = \frac{V_i}{2 \cdot n} \cdot \text{Def} \quad (4.1)$$

Durante o intervalo de tempo Δt , correspondente a perda de razão cíclica, a tensão sobre o indutor ressonante é $V_i/2$ e sua corrente varia de $-I_o/n$ até $+I_o/n$. Assim, a perda de razão cíclica é definida pela equação (4.7), em segundos, ou pela equação (4.8), em valor percentual.

$$V_{lr} = L_r \cdot \frac{di_{lr}}{dt} \Rightarrow \frac{V_i}{2} = L_r \cdot \frac{2 \cdot I_o/n}{\Delta t} \Rightarrow \Delta t = L_r \cdot \frac{2 \cdot I_o/n}{V_i/2} \quad (4.2)$$

$$D' = \frac{\Delta t}{T/2} = L_r \cdot \frac{2 \cdot I_o/n}{V_i/2 \cdot T/2} \quad (4.3)$$

Desta forma, a razão cíclica efetiva do conversor é definida pela equação (4.9), e a tensão de saída pode ser reescrita conforme a equação (4.10), sendo dependente não só da razão cíclica de comando mas também da indutância ressonante e da corrente de carga.

$$D_{ef} = D - D' = D - L_r \cdot \frac{2 \cdot I_o/n}{V_i/2 \cdot T/2} \quad (4.4)$$

$$V_o = \frac{V_i}{2 \cdot n} \cdot \left(D - L_r \cdot \frac{2 \cdot I_o/n}{V_i/2 \cdot T/2} \right) \quad (4.5)$$

A equação (4.9) permite traçar a característica de saída do conversor, isto é, a relação entre o ganho estático e a corrente de saída. A Fig. 4.2 apresenta a característica de saída, para V_i , L_r e T constantes, parametrizada em função da razão cíclica de comando D .

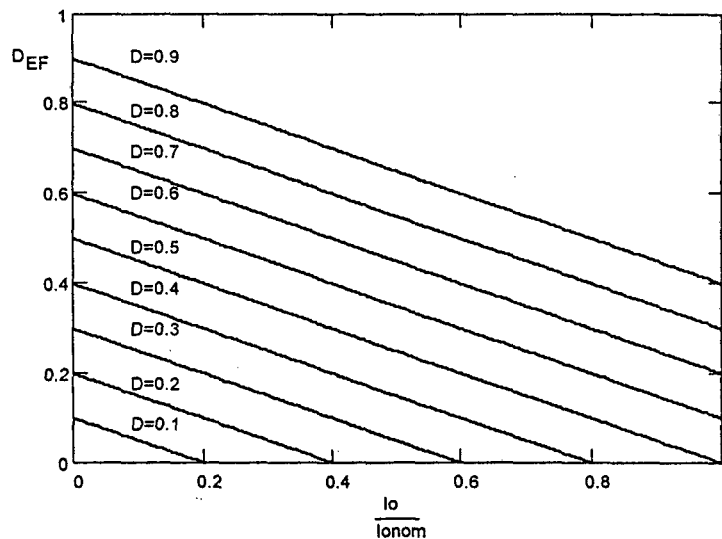


Fig. 4.2 – Característica de saída.

Uma interpretação importante da perda de razão cíclica é que ela representa a quantidade de energia reativa circulando no circuito. Esta energia acarreta maiores perdas nos elementos do conversor, mas não é transformada em potência na carga. Assim, quanto maior o valor do indutor ressonante menor é a energia efetivamente convertida em potência.

4.5 Análise da Comutação

A comutação suave na entrada em condução dos interruptores é garantida pela condução dos diodos em antiparalelo com os mesmos, não sendo influenciada por quaisquer parâmetros de projeto. Entretanto, a comutação no bloqueio dos interruptores depende do valor dos capacitores de comutação.

A taxa de variação da tensão nestes capacitores deve ser cuidadosamente ajustada. Uma derivada de tensão muito elevada aumenta as perdas de comutação, uma vez que a corrente do interruptor associado pode ainda ser alta, e provoca sobretensões em diversos componentes do circuito. Caso a taxa de variação seja muito baixa, a tensão sobre os capacitores não conseguirá atingir $V_i/2$, e o comportamento do circuito será completamente alterado.

A descrição das etapas de funcionamento permite verificar que, no bloqueio do interruptor S_2 (oitava etapa), os diodos retificadores de saída estão curto circuitando o secundário do transformador. Isto faz com que a comutação do interruptor S_2 aconteça com menor corrente, ou seja, com menor quantidade de energia, do que a comutação do interruptor S_1 (sexta etapa). Assim, estabelecendo as condições para o cumprimento da oitava etapa, a sexta etapa fica também garantida.

A Fig. 4.13 apresenta o circuito equivalente simplificado da oitava etapa, sendo o secundário referenciado ao primário e o filtro de saída e a carga substituídos por uma fonte de corrente constante. Adotando capacitores de comutação de mesmo valor, C , e redesenhando o circuito apenas com seus componentes passivos, obtém-se o esquema da Fig. 4.14, no qual C_{eq} representa a associação série de C_3 e C_4 , de capacitância $C/2$.

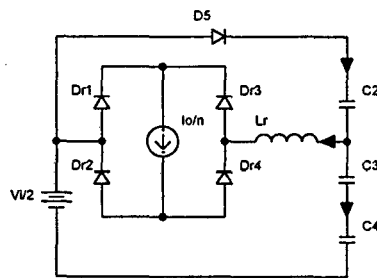


Fig. 4.13 – Circuito equivalente simplificado da oitava etapa.

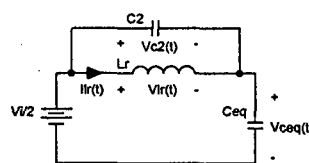


Fig. 4.14 – Circuito reduzido da oitava etapa.

As condições iniciais do circuito da Fig. 4.14 são descritas pela equação (4.11).

$$\begin{cases} V_{c_2}(0) = 0 \\ V_{c_{eq}}(0) = V_i/2 \\ I_{lr}(0) \approx -I_o/n \end{cases} \quad (4.11)$$

A resolução deste circuito para a tensão sobre o capacitor C_2 e a corrente através do indutor L_r resulta no conjunto de equações (4.12).

$$\begin{cases} V_{C_2}(t) = \frac{I_o}{n} \cdot Z \cdot \sin(\omega \cdot t) \\ I_{lr}(t) = -\frac{I_o}{n} \cdot \cos(\omega \cdot t) \end{cases} \quad (4.12)$$

Sendo Z a impedância equivalente e ω a frequência natural do circuito, dadas pelas equações (4.13) e (4.14), respectivamente.

$$Z = \sqrt{\frac{L_r}{1,5 \cdot C}} \quad (4.13)$$

$$\omega = \sqrt{\frac{1}{1,5 \cdot L_r \cdot C}} \quad (4.14)$$

Desta análise são retiradas as seguintes definições:

- O período de ressonância do circuito é dado pela equação (4.15).

$$T_r = 2 \cdot \pi \sqrt{1,5 \cdot L_r \cdot C} \quad (4.15)$$

- O tempo para que a tensão sobre o capacitor C_2 atinja $V_i/2$ é dado pela equação (4.16).

$$t(V_i/2) = \frac{1}{\omega} \cdot a \sin\left(\frac{V_i}{2 \cdot Z \cdot I_o/n}\right) \quad (4.16)$$

- A tensão máxima sobre o capacitor C_2 é representada pela equação (4.17).

$$V_{C_2 \max} = \frac{I_o}{n} \sqrt{\frac{L_r}{1,5 \cdot C}} \quad (4.17)$$

- A corrente de carga mínima que garante comutação suave, isto é, que garante que a tensão de pico sobre C_2 seja $V_i/2$, é obtida a partir da equação (4.17), resultando em (4.18).

$$I_{o \min} = \frac{V_i}{2} \cdot n \cdot \sqrt{\frac{1,5 \cdot C}{L_r}} \quad (4.18)$$

É importante observar que, fixando os valores do indutor ressonante e da corrente de carga mínima, quanto maior for a capacitância de comutação menor é a tensão de pico sobre C_2 , podendo nunca atingir $V_i/2$, e maior é o período ressonante, podendo demorar tempo demais para atingir $V_i/2$. Se não existe um valor para o capacitor de comutação que satisfaça ambas as condições então é necessário aumentar o valor do indutor ressonante.

4.6 Retificador e Filtro de Saída

Conforme observado anteriormente, a topologia adotada para o retificador não afeta a característica de saída do conversor NPC-ZVS-PWM. É interessante então apresentar uma análise do retificador “Hybridge” isoladamente, para facilitar a sua compreensão e aplicação.

4.6.1 Relação de Transformação

O principal ganho da estrutura do retificador “Hybridge” é a redução da corrente alternada através do enrolamento secundário do transformador, cuja amplitude nunca é superior à metade da corrente de carga. Entretanto, para uma mesma potência transferida, a tensão no enrolamento secundário do transformador é duas vezes maior que no caso de um retificador com ponto médio.

Assim, a relação de transformação é metade da necessária, aumentando o número de espiras. Porém isto não constitui um problema, já que é utilizado um único enrolamento secundário, facilitando também o paralelismo de transformadores.

A relação de transformação para o conversor NPC-ZVS-PWM pode ser definida a partir equação (4.6), dados V_i , V_o e D_{EF} . A relação de transformação necessária para o “Hybridge” será então a metade deste valor, como mostra a equação (4.19).

$$n_H = \frac{n}{2} = \frac{1}{2} \cdot \frac{V_i}{2} \cdot \frac{D_{EF}}{V_o} \quad (4.19)$$

4.6.2 Etapas de Funcionamento

A Fig. 4.15 mostra o circuito do retificador “Hybridge”, representando a carga por uma fonte de tensão constante. A tensão aplicada ao primário do transformador é a tensão de três níveis imposta pelo conversor NPC-ZVS-PWM.

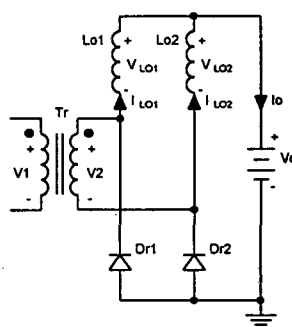


Fig. 4.15 – Retificador “Hybridge”.

Dentro de um período de chaveamento podem ser descritos quatro estados topológicos para circuito, desconsiderando o fenômeno de recuperação reversa dos diodos e assumindo indutores de saída de mesmo valor ($L_{o1} = L_{o2} = L_o$).

1. Primeira etapa (t_0, t_1) – Crescimento da corrente em Lo_1

Durante esta etapa o transformador fornece energia para o indutor Lo_1 , através do diodo Dr_2 , e o indutor Lo_2 entrega energia para a carga, também através de Dr_2 . A tensão no enrolamento secundário é dada pela equação (4.20).

$$V_{sec} = \frac{V_i}{2 \cdot n_H} \quad (4.20)$$

A tensão sobre cada um dos indutores permanece constante durante esta etapa, e é determinada pelo conjunto de equações (4.21). As condições iniciais do circuito são dadas pelo conjunto de equações (4.22), sendo que a corrente em Lo_1 cresce a partir de seu valor mínimo.

$$\begin{cases} V_{Lo_1}(t) = V_{sec} - V_o \\ V_{Lo_2}(t) = -V_o \end{cases} \quad (4.21)$$

$$\begin{cases} I_{Lo_1}(t_0) = I_{o_{min}} \\ I_{Lo_2}(t_0) = I_a \end{cases} \quad (4.22)$$

Estes dados permitem obter as equações (4.23), (4.24) e (4.25), que definem a evolução das correntes no circuito.

$$I_{Lo_1}(t) = I_{o_{min}} + \frac{V_{sec} - V_o}{L_o} \cdot t \quad (4.23)$$

$$I_{Lo_2}(t) = I_a - \frac{V_o}{L_o} \cdot t \quad (4.24)$$

$$I_o(t) = I_{dr_2}(t) = I_{Lo_1}(t) + I_{Lo_2}(t) = I_{o_{min}} + I_a + \frac{V_{sec} - 2 \cdot V_o}{L_o} \cdot t \quad (4.25)$$

O intervalo de tempo desta etapa é $Def \cdot T/2$, quando a corrente em Lo_1 atinge seu valor máximo. Os valores finais de corrente em cada indutor podem ser definidos pelas equações (4.26) e (4.27), sendo também as condições iniciais para a próxima etapa.

$$I_{Lo_1}(t_1) = I_{o_{max}} = I_{o_{min}} + \frac{V_{sec} - V_o}{L_o} \cdot Def \cdot \frac{T}{2} \quad (4.26)$$

$$I_{Lo_2}(t_1) = I_b = I_a - \frac{V_o}{L_o} \cdot Def \cdot \frac{T}{2} \quad (4.27)$$

A corrente na carga atinge seu máximo, sendo definida pela equação (4.28).

$$I_o(t_1) = I_{o_{max}} = (I_{o_{min}} + I_a) + \frac{V_{sec} - 2 \cdot V_o}{L_o} \cdot Def \cdot \frac{T}{2} = I_{o_{min}} + \frac{V_{sec} - 2 \cdot V_o}{L_o} \cdot Def \cdot \frac{T}{2} \quad (4.28)$$

2. Segunda etapa (t_1, t_2) – Diodos Dr_1 e Dr_2 em condução

A condução dos dois diodos retificadores coloca em curto o secundário do transformador ($V_{sec} = 0$) e ambos os indutores entregam energia para a carga. A tensão sobre cada um dos indutores é determinada pelo conjunto de equações (4.29), permanecendo constante durante esta etapa.

$$\begin{cases} V_{Lo_1}(t) = -V_o \\ V_{Lo_2}(t) = -V_o \end{cases} \quad (4.29)$$

Estes dados permitem obter as equações (4.30), (4.31) e (4.32), que definem a evolução das correntes no circuito.

$$I_{Lo_1}(t) = I_{Dr_1}(t) = I_{Lo_{max}} - \frac{V_o}{L_o} \cdot t \quad (4.30)$$

$$I_{Lo_2}(t) = I_{Dr_2}(t) = I_b - \frac{V_o}{L_o} \cdot t \quad (4.31)$$

$$I_o(t) = I_{Dr_1}(t) + I_{Dr_2}(t) = I_{Lo_1}(t) + I_{Lo_2}(t) = I_{Lo_{max}} + I_b - \frac{2 \cdot V_o}{L_o} \cdot t \quad (4.32)$$

O intervalo de tempo desta etapa é $(1 - Def) \cdot T/2$. Os valores finais de corrente em cada indutor podem ser definidos pelas equações (4.33) e (4.34), sendo também as condições iniciais para a próxima etapa.

$$I_{Lo_1}(t_2) = I_a = I_{Lo_{max}} - \frac{V_o}{L_o} \cdot (1 - Def) \cdot \frac{T}{2} \quad (4.33)$$

$$I_{Lo_2}(t_2) = I_{Lo_{min}} = I_b - \frac{V_o}{L_o} \cdot (1 - Def) \cdot \frac{T}{2} \quad (4.34)$$

A corrente na carga atinge seu mínimo, sendo definida pela equação (4.35).

$$I_o(t_2) = I_{o_{min}} = (I_{Lo_{max}} + I_b) - \frac{2 \cdot V_o}{L_o} \cdot (1 - Def) \cdot \frac{T}{2} = I_{o_{max}} - \frac{2 \cdot V_o}{L_o} \cdot (1 - Def) \cdot \frac{T}{2} \quad (4.35)$$

As outras duas etapas são similares às descritas anteriormente, substituindo Lo_1 por Lo_2 e Dr_1 por Dr_2 . A Fig. 4.16 apresenta a evolução das principais variáveis do circuito.

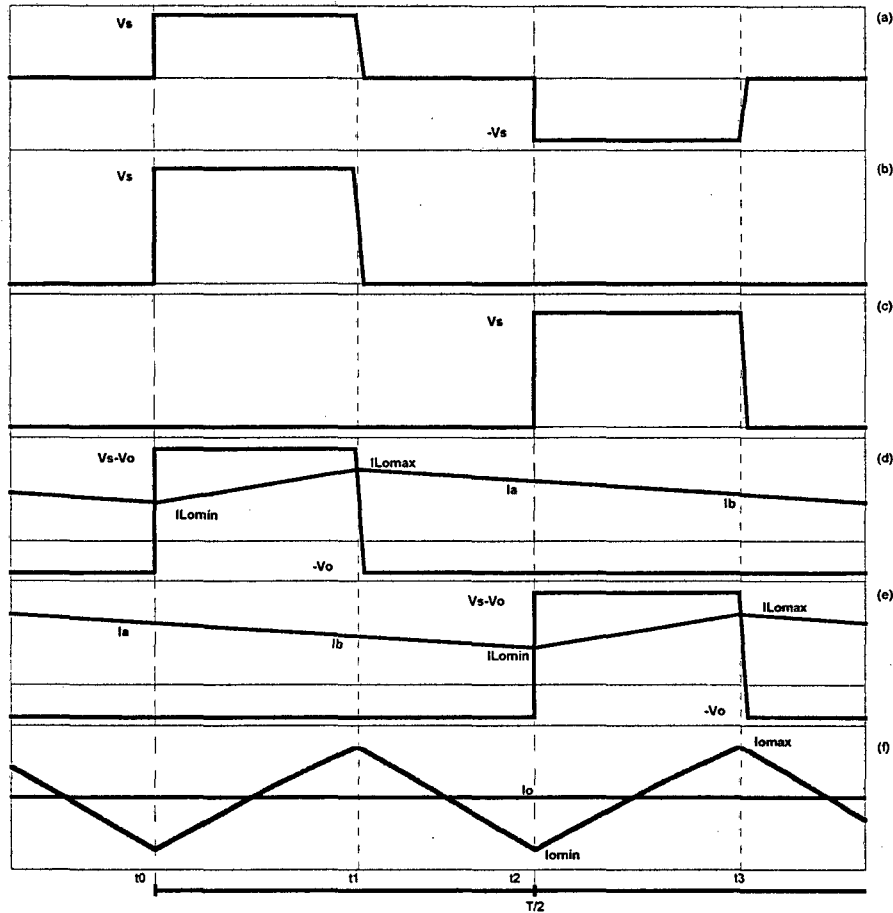


Fig. 4.2 – Principais formas de onda do retificador “Hybride”: (a) tensão no secundário do transformador; (b) tensão sobre Dr_1 ; (c) tensão sobre Dr_2 ; (d) tensão e corrente em Lo_1 ; (e) tensão e corrente em Lo_2 ; (f) corrente na carga.

4.6.3 Ondulação de Corrente nos Indutores do Filtro de Saída e na Carga

A ondulação de corrente nos indutores do filtro de saída pode ser determinada facilmente a partir da equação (4.26), resultando em (4.36).

$$\Delta I_{o_1} = \Delta I_{o_2} = I_{o_{\max}} - I_{o_{\min}} = \text{Def} \cdot \frac{T}{2} \cdot \frac{(V_{\text{sec}} - V_o)}{L_o} \quad (4.1)$$

Observando a equação (4.28) é possível definir a ondulação de corrente na carga, conforme a equação (4.37).

$$\Delta I_o = I_{o_{\max}} - I_{o_{\min}} = \text{Def} \cdot \frac{T}{2} \cdot \frac{(V_{\text{sec}} - 2 \cdot V_o)}{L_o} \quad (4.2)$$

4.6.4 Ondulação de Tensão no Capacitor do Filtro de Saída

Na Fig. 4.16-f é possível verificar que a ondulação de corrente na carga tem o dobro da frequência da ondulação de corrente nos indutores de filtragem, ou seja, tem o dobro da frequência de chaveamento. No caso real, em que a fonte de tensão V_o da Fig. 4.15 é substituída pelo capacitor de filtragem e a carga, a componente alternada da corrente circula quase que inteiramente pelo capacitor.

A ondulação de tensão sobre o capacitor do filtro de saída pode ser determinada aproximando a corrente através do capacitor por uma senóide, definida pela equação (4.38). A integração desta equação em função do tempo, para um quarto de seu período, resulta em (4.39) definindo então a ondulação de tensão sobre o capacitor.

$$I_{co}(t) \approx \frac{\Delta I_o}{2} \cdot \sin(2 \cdot \pi \cdot 2 \cdot f \cdot t) \quad (4.38)$$

$$\Delta V_{co} = \frac{\Delta I_o}{C_o \cdot 4 \cdot \pi \cdot f} \quad (4.39)$$

4.7 Circuito de Grampeamento da Tensão nos Diodos Retificadores de Saída

A terceira e quarta etapas de funcionamento do estágio de potência completo, itens 4.2.3 e 4.2.4 respectivamente, representam a atuação do circuito de grampeamento da tensão sobre os diodos de saída.

Quando o diodo Dr_1 (Dr_2) bloqueia efetivamente, ocorre uma variação brusca de corrente através dos indutores de dispersão e ressonante. Esta mudança provocaria sobretensões elevadas no diodo Dr_1 (Dr_2). Entretanto, quando a tensão sobre ele atinge a tensão de grampeamento, o diodo Dc_1 (Dc_2) entra em condução, criando então um caminho para a corrente. Esta corrente é também aproveitada para carregar novamente o capacitor de grampeamento, que está continuamente fornecendo energia para a carga.

No instante do bloqueio de Dr_1 o estágio de potência pode ser representado simplificadaamente pelo circuito da Fig. 4.17. A tensão no secundário do transformador é dada pela equação (4.40) e L_d representa a associação série dos indutores de dispersão e ressonante vista pelo circuito secundário.

$$V_{sec} = \frac{V_i}{2 \cdot n_H} \quad (4.40)$$

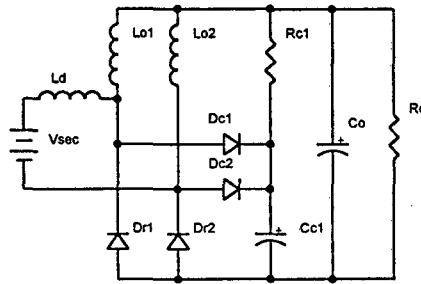


Fig. 4.17 – Circuito do início da quarta etapa, referenciado ao secundário.

Focando a atenção apenas nos elementos envolvidos na recuperação reversa do diodo Dr_1 , o circuito pode ser reduzido àquele da Fig. 4.18, no qual aparecem apenas a fonte de tensão V_{sec} , o indutor L_d e o capacitor C_{c1} . Como trata-se da análise do exato instante do bloqueio de Dr_1 , os demais elementos podem ser desconsiderados pois suas grandezas permanecem quase que inalteradas.

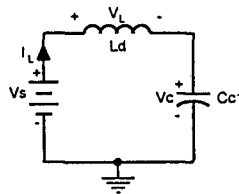


Fig. 4.18 – Circuito simplificado do início da quarta etapa.

As condições iniciais para o circuito da Fig. 4.18 são descritas pela equação (4.41).

$$\begin{cases} I_{ld}(0) = I_{rr} \\ V_{cc}(0) = V_{cc_{min}} \end{cases} \quad (4.41)$$

Sendo I_{rr} o pico de corrente reversa no diodo Dr_1 , e $V_{cc_{min}}$ a tensão mínima de grampeamento, uma vez que o capacitor C_{c1} vinha fornecendo energia para carga. Resolvendo o circuito da Fig. 4.18 para a tensão no capacitor de grampeamento, obtém-se a equação (4.42).

$$V_{cc}(t) = V_{sec} + (V_{cc_{min}} - V_{sec}) \cdot \cos(\omega \cdot t) + I_{rr} \cdot \sqrt{\frac{L_d}{C_{c1}}} \cdot \sin(\omega \cdot t) \quad (4.42)$$

A variável ω é a frequência natural de ressonância do circuito, dada pela equação (4.43).

$$\omega = \frac{1}{\sqrt{L_d \cdot C_{c1}}} \quad (4.43)$$

Observe que a tensão de grampeamento mínima deve ser maior que a tensão no secundário do transformador, para validar o equacionamento desenvolvido.

Ao final do tempo de recuperação reversa (T_{rr}) o capacitor estará carregado com sua máxima tensão, a qual pode ser determinada por (4.44). Este é um valor importante pois define o limite de tensão ao qual os diodos retificadores de saída estarão sujeitos.

$$V_{cc_{max}} = V_{cc}(T_{rr}) = V_{sec} + (V_{cc_{min}} - V_{sec}) \cdot \cos(\omega \cdot T_{rr}) + I_{rr} \cdot \sqrt{\frac{L_d}{C_{c1}}} \cdot \sin(\omega \cdot T_{rr}) \quad (4.44)$$

Agora, resta considerar a outra parte do circuito, isto é, a interação entre o capacitor C_{c1} e o resistor R_{c1} . A descrição das etapas de funcionamento, item 4.2, permite afirmar que C_{c1} está sempre entregando energia para a carga, através de R_{c1} .

Assim, o circuito pode ser analisado simplificadamente, como mostra a Fig. 4.19. A solução deste circuito, partindo da condição em que o capacitor foi recarregado com a energia da recuperação reversa e sua tensão é máxima ($V_{cc_{max}}$), é simples e resulta na equação (4.45).

$$V_{cc}(t) = V_o + (V_{cc_{max}} - V_o) \cdot e^{-\frac{t}{R_{c1} \cdot C_{c1}}} \quad (4.45)$$

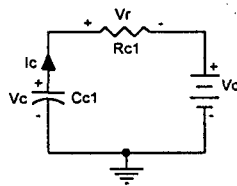


Fig. 4.19 – Esquema simplificado do circuito de grampeamento, durante a entrega de energia para a carga.

A partir da equação (4.45) pode-se determinar a variação de tensão sobre o capacitor de grampeamento, afirmando que o circuito da Fig. 4.19 opera aproximadamente durante meio período de chaveamento, quando acontece uma nova carga do capacitor. Assim, a ondulação de tensão sobre o capacitor de grampeamento será dada pela equação (4.46).

$$\Delta V_{cc} = V_{cc}(0) - V_{cc}(T/2) = (V_{cc_{max}} - V_o) \cdot \left(1 - e^{-\frac{T}{2 \cdot R_{c1} \cdot C_{c1}}} \right) \quad (4.46)$$

Este é também um parâmetro importante, pois permite calcular o valor adequado de R_{c1} de forma a garantir que a tensão de grampeamento mínima seja superior a V_s . Deste modo, isolando R_{c1} na equação (4.46) obtém-se a equação (4.47).

$$R_{c1} = -\frac{T}{2 \cdot C_{c1} \cdot \ln\left(1 - \frac{\Delta V_{cc}}{V_{cc_{max}} - V_o}\right)} \quad (4.47)$$

A potência instantânea máxima dissipada no resistor R_{c1} acontece para a máxima tensão no capacitor, sendo definida por (4.48).

$$Pr c_{\max} = \frac{(V_{cc_{\max}} - V_o)^2}{Rc_1} \quad (4.9)$$

As equações (4.44), (4.47) e (4.48) podem ser representadas como funções da capacitância de grampeamento. Desta forma, definindo uma tensão de grampeamento mínima, $V_{cc_{\min}}$, utilizando o valor correto de L_d e, determinando valores aproximados para I_{rr} e T_{rr} , a partir das condições de operação, obtém-se três curvas que podem auxiliar bastante no projeto dos componentes do circuito de grampeamento.

Observa-se que, respeitando as condições estabelecidas durante a descrição do circuito de grampeamento, a partir de uma determinada capacitância os valores de $V_{cc_{\max}}$, Rc_1 e $Pr c_{\max}$ praticamente não se alteram. Este ponto das três funções resulta em uma boa combinação de parâmetros para o projeto.

Esta análise não é muito precisa pois os resultados dependem de parâmetros intrínsecos dos diodos, como a corrente e o tempo de recuperação reversa. Porém, utilizando as curvas fornecidas em catálogos de componentes e conhecendo bem as condições de operação do conversor, é possível obter uma boa aproximação.

4.8 Capacitor de Bloqueio

A referência [14] propõe uma metodologia para a utilização do capacitor de bloqueio nos conversores Full-Bridge e Half-Bridge. A mesma análise pode ser empregada no caso do conversor NPC-ZVS-PWM.

A corrente que circula pelo capacitor de bloqueio é igual à soma das correntes das fontes de entrada, e igual à corrente do indutor ressonante exceto durante a sétima etapa, quando o diodo D_5 e o interruptor S_2 estão conduzindo.

Na condição normal de operação, a tensão sobre o capacitor deve ser de baixo valor, para evitar a diminuição excessiva da tensão aplicada sobre o transformador, e a forma de onda de tensão é simétrica, isto é, seu valor médio é nulo. A Fig. 4.1 mostra as formas de onda de corrente e tensão no capacitor de bloqueio, desprezando os intervalos de comutação dos interruptores.

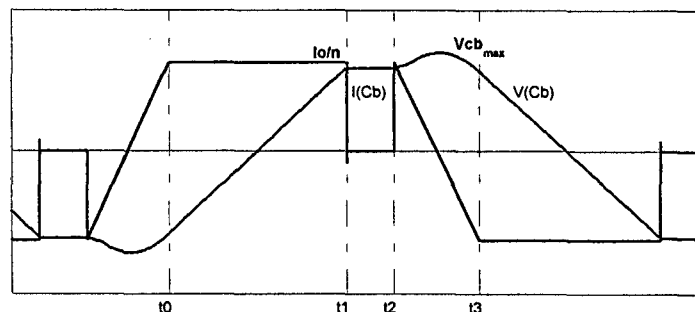


Fig. 4.1 – Formas de onda de corrente e tensão no capacitor de bloqueio.

A ondulação de tensão sobre o capacitor de bloqueio pode ser definida através da observação da Fig. 4.20. Para a análise da corrente e da tensão no capacitor são definidos três diferentes estágios.

No primeiro estágio, de t_0 a t_1 , a corrente no capacitor de bloqueio é constante e igual a I_o/n . Sendo assim, sua tensão evolui linearmente, conforme a equação (4.49). Este estágio corresponde às quarta e quinta etapas de funcionamento descritas no item 4.2, e portanto sua duração é definida pela equação (4.3). No final deste estágio a tensão sobre o capacitor de bloqueio é definida por (4.50).

$$V_{cb}(t) = \frac{1}{C_b} \cdot \frac{I_o}{n} \cdot t \quad (4.49)$$

$$V_{cb}(t_1) = \frac{1}{C_b} \cdot \frac{I_o}{n} \cdot \text{Def} \cdot \frac{T}{4} \quad (4.50)$$

O próximo estágio, de t_1 a t_2 , é caracterizado por uma corrente nula através do capacitor de bloqueio e portanto sua tensão permanece inalterada. E no terceiro estágio, apresentado na Fig. 4.20 como o intervalo de t_2 a t_3 , a corrente em C_b varia linearmente conforme a variação da corrente no indutor ressonante.

A corrente e a tensão no capacitor de bloqueio durante esta etapa são expressas pelas equações (4.51) e (4.52), respectivamente. A duração deste estágio é definida pela equação (4.7), que também representa a perda de razão cíclica. Na metade deste intervalo a tensão sobre o capacitor atinge seu máximo, o que resulta na equação (4.53).

$$I_{cb}(t) = \frac{I_o}{n} - \frac{1}{L_r} \cdot \frac{V_i}{2} \cdot t \quad (4.51)$$

$$V_{cb}(t) = \frac{1}{C_b} \cdot \int I_{cb}(t) dt = -\frac{V_i}{4 \cdot L_r \cdot C_b} \cdot t^2 - \frac{1}{C_b} \cdot \frac{I_o}{n} \cdot t + \frac{1}{C_b} \cdot \frac{I_o}{n} \cdot \text{Def} \cdot \frac{T}{4} \quad (4.52)$$

$$V_{cb_{\max}} = \frac{1}{C_b} \cdot \frac{I_o}{n} \cdot \left(\text{Def} \cdot \frac{T}{4} - \frac{I_o}{n} \cdot \frac{L_r}{V_i} \right) \quad (4.53)$$

A variação de tensão sobre o capacitor de bloqueio pode então ser determinada como mostra a equação (4.54), devendo ser um valor inferior a 5% de $V_i/2$.

$$\Delta V_{cb} = 2 \cdot V_{cb_{\max}} = \frac{2}{C_b} \cdot \frac{I_o}{n} \cdot \left(\text{Def} \cdot \frac{T}{4} - \frac{I_o}{n} \cdot \frac{L_r}{V_i} \right) \quad (4.54)$$

No caso do surgimento de uma componente contínua de corrente, seja devido a desequilíbrios nas tensões de entrada ou a diferenças nos sinais de comando dos interruptores, a tensão sobre o capacitor de bloqueio passa a ter um nível médio $V_{cb_{\text{med}}}$. Entretanto, a variação de tensão permanece a mesma.

Este valor contínuo, que se sobrepõe à ondulação de tensão, é igual à diferença de tensão que se estabelece entre as malhas superior e inferior do conversor NPC-ZVS-PWM. Desta forma, a condição de desequilíbrio não é refletida sobre os interruptores. Porém, o capacitor deve estar dimensionado para suportar um nível de tensão correspondente ao valor assumido como tolerável para o desequilíbrio entre as malhas.

4.9 Esforços nos Componentes

As formas de onda que vêm sendo apresentadas no decorrer deste capítulo permitem calcular os esforços de corrente e tensão a que estarão submetidos os componentes. Como o cálculo teórico dos esforços fornece apenas uma ordem de grandeza dos valores reais, serão adotadas algumas simplificações:

- Os intervalos ressonantes serão desconsiderados, admitindo que os semicondutores comutem instantaneamente;
- Os semicondutores terão resistência nula em condução, e serão um circuito aberto no bloqueio;
- A relação de transformação será aquela determinada para o retificador “*Hybridge*” (n_H).
- A carga será representada por uma fonte de corrente constante igual a I_o .
- O primário enxerga o secundário como uma fonte de corrente constante de valor $I_{Io_{max}}/n_H$, que representa o pior caso para os componentes do circuito.

Com estas simplificações as principais formas de onda do circuito podem ser redefinidas como mostra a Fig. 4.21. A representação das grandezas desta forma permite o cálculo de valores médios e eficazes de modo mais simples e efetivo.

As deduções das equações obtidas não serão apresentadas, pois tratam-se de aplicações de derivadas e integrais, que resultam em desenvolvimentos matemáticos bastante longos. Os esforços em alguns componentes serão determinados apenas por simulação, devido à complexidade em delimitar as condições de contorno necessárias para o cálculo de valores médios e eficazes.

4.9.1 Interruptores Principais

A corrente de pico é a mesma para os quatro semicondutores ativos, sendo definida por (4.55). Os valores médios e eficazes são diferentes para os interruptores externos (S_1 e S_2) e internos (S_3 e S_4). Os interruptores internos conduzem por mais tempo, devido a energia reativa que circula pelo circuito. Os valores médios e eficazes são definidos pelos conjuntos de equações (4.56) e (4.57), respectivamente.

$$I_{s_{max}} = \frac{I_{Io_{max}}}{n_H} \quad (4.55)$$

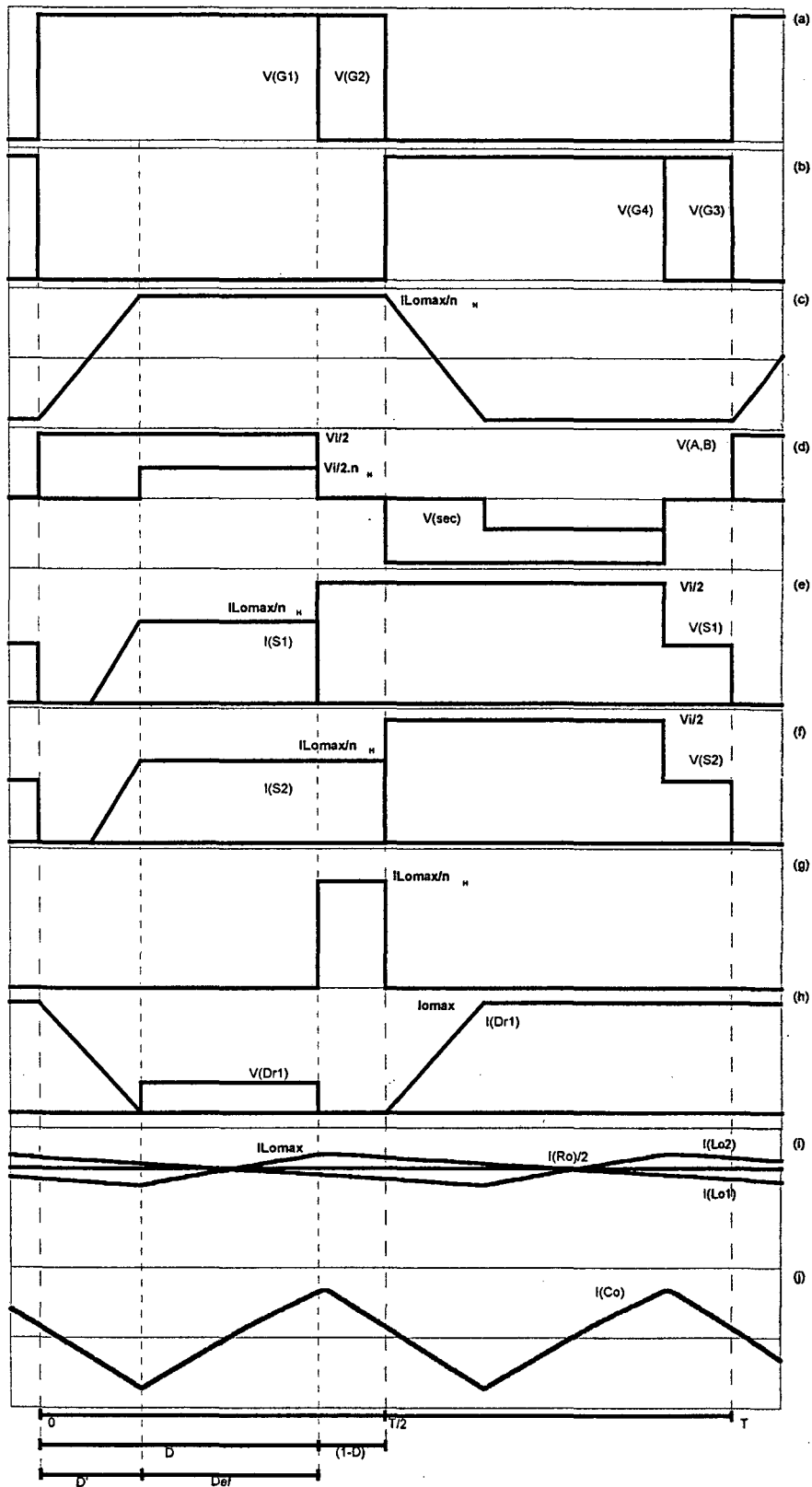


Fig. 4.1 – Formas de onda simplificadas: (a) comando de S_1 e S_2 ; (b) comando de S_3 e S_4 ; (c) corrente em L_r ; (d) tensão entre os pontos A e B, e no secundário do transformador; (e) tensão e corrente em S_1 ; (f) tensão e corrente em S_2 ; (g) corrente em D_5 ; (h) corrente e tensão em D_{r1} ; (i) corrente em L_{o1} e L_{o2} e corrente de carga sobre 2; (j) corrente em C_o .

$$\begin{cases} I_{s_{1,4_med}} = \frac{I_{Io_max}}{8 \cdot n_H} \cdot (4 \cdot D - 3 \cdot D') \\ I_{s_{2,3_med}} = \frac{I_{Io_max}}{8 \cdot n_H} \cdot (4 - 3 \cdot D') \end{cases} \quad (4.56)$$

$$\begin{cases} I_{s_{1,4_ef}} = \frac{I_{Io_max}}{2 \cdot n_H} \cdot \sqrt{2 \cdot D - \frac{5}{3} \cdot D'} \\ I_{s_{2,3_ef}} = \frac{I_{Io_max}}{n_H} \cdot \sqrt{\frac{6 - 5 \cdot D'}{12}} \end{cases} \quad (4.57)$$

É interessante notar que a corrente média e eficaz nos interruptores internos depende apenas da perda de razão cíclica D' que, como mencionado anteriormente, está diretamente relacionada à energia reativa do sistema. A tensão de pico sobre os interruptores é dada por (4.58), sendo a principal característica do conversor NPC-ZVS-PWM.

$$V_{s_max} = \frac{V_i}{2} \quad (4.58)$$

4.9.2 Diodos Retificadores de Saída

A corrente de pico nos diodos retificadores é igual a corrente de carga máxima, equação (4.59). Assumindo que cada diodo permaneça em condução durante meio período de chaveamento, a corrente média é igual à metade da corrente de carga, equação (4.60). A tensão de pico é definida pelo circuito de grampeamento, sendo dada pela equação (4.61).

$$I_{dr_max} = I_o + \frac{\Delta I_o}{2} \quad (4.59)$$

$$I_{dr_med} = \frac{1}{2} \cdot \left(I_o + \frac{\Delta I_o}{2} \right) \quad (4.60)$$

$$V_{dr_max} = V_{cc_max} \quad (4.61)$$

4.9.3 Diodos de Grampeamento

Os diodos de grampeamento do primário estão sujeitos ao mesmo pico de corrente e tensão dos interruptores principais, equações (4.62) e (4.64). Sua corrente média é facilmente obtida a partir da Fig. 4.21-g, resultando na equação (4.63).

$$I_{d_{5,6_max}} = \frac{I_{Io_max}}{n_H} \quad (4.62)$$

$$I_{d_{5,6_med}} = \frac{I_{lo_max} \cdot (1-D)}{2 \cdot n_H} \quad (4.63)$$

$$V_{d_{5,6_max}} = \frac{V_i}{2} \quad (4.64)$$

4.9.4 Diodos de Grampeamento da Tensão sobre os Diodos de Saída

Conforme mencionado no item 4.7, que descreve o circuito de grampeamento, os diodos D_{c1} e D_{c2} entram em condução assumindo a corrente reversa dos diodos retificadores. Assim, a corrente de pico é a própria corrente reversa, equação (4.65), e a tensão de pico é definida pela tensão de grampeamento que será possível obter, equação (4.66).

O valor médio de corrente é de difícil determinação pois não é possível estabelecer que parâmetros do circuito definem a taxa de decrescimento da corrente através destes diodos. Este valor será então determinado por simulação.

$$I_{dc_max} = I_{rr} \quad (4.65)$$

$$V_{dc_max} = V_{cc_max} \quad (4.66)$$

4.9.5 Transformador

A corrente no primário do transformador é igual à corrente através do indutor ressonante, apresentada na Fig. 4.21-c, e o valor eficaz desta corrente é dado por (4.67). A tensão sobre o enrolamento secundário aparece na Fig. 4.21-d, sendo igual à do enrolamento primário sobre a relação de transformação. Assim, a tensão eficaz no primário do transformador é obtida através da equação (4.68).

$$I_{p_{ef}} = \frac{I_{lo_max}}{n_H} \cdot \sqrt{1 - \frac{2}{3} \cdot D'} \quad (4.67)$$

$$V_{p_{ef}} = \frac{V_i}{2} \cdot \sqrt{D - D'} \quad (4.68)$$

Os valores eficazes de corrente e tensão no enrolamento secundário são obtidos aplicando a relação de transformação do "Hybridge" às equações acima, o que resulta em (4.69) e (4.70).

$$I_{sec_{ef}} = I_{p_{ef}} \cdot n_H \quad (4.69)$$

$$V_{sec_{ef}} = \frac{V_{p_{ef}}}{n_H} \quad (4.70)$$

4.9.6 Indutor Ressonante

A corrente de pico no indutor ressonante é a mesma dos semicondutores ativos, conforme mostra a equação (4.71). E a corrente eficaz é igual à corrente eficaz do primário do transformador, equação (4.72).

$$I_{lr_{\max}} = \frac{I_{lo_{\max}}}{n_H} \quad (4.71)$$

$$I_{lr_{\text{ef}}} = \frac{I_{lo_{\max}}}{n_H} \cdot \sqrt{1 - \frac{2}{3} \cdot D'} \quad (4.72)$$

4.9.7 Indutores de Saída

Assumindo que a corrente média em cada um dos indutores é metade da corrente de carga, pode-se determinar o valor máximo de corrente nos indutores de filtragem a partir da equação (4.73), sendo ΔI_{lo_1} a ondulação de corrente no indutor definida pela equação (4.36).

$$I_{lo_{\max}} = \frac{I_o}{2} + \frac{\Delta I_{lo_1}}{2} = \frac{I_o}{2} + \text{Def} \cdot \frac{T}{4} \cdot \frac{(V_{\text{sec}} - V_o)}{L_o} \quad (4.73)$$

Apesar da forma de onda simples da corrente nos indutores de saída não foi possível encontrar uma expressão simplificada para o seu valor eficaz, tendo resultado em (4.74).

$$I_{lo_{\text{ef}}} = \sqrt{I_{lo_{\max}}^2 - \frac{T}{L_o} \cdot \left[\frac{\text{Def}^2 \cdot V_{\text{sec}} \cdot I_o}{8} - \frac{\text{Def}^3 \cdot T \cdot V_{\text{sec}} \cdot (V_{\text{sec}} + V_o)}{48 \cdot L_o} - \frac{(1 - \text{Def}) \cdot V_o}{2} \cdot \left(I_o + \frac{\text{Def} \cdot T \cdot V_{\text{sec}}}{2 \cdot L_o} \right) + \frac{T \cdot V_o^2}{L_o} \cdot \left(\frac{1}{3} - \frac{\text{Def}}{4} \right) \right]} \quad (4.74)$$

4.9.8 Capacitor de Saída

A componente alternada da corrente que sai dos indutores de filtragem passa inteiramente pelo capacitor de saída, para que a carga receba apenas a componente contínua desta corrente. Isto pode ser observado claramente na Fig. 4.21-j. Assim, pode-se afirmar que a corrente de pico em C_o é dada pela equação (4.75).

$$I_{co_{\max}} = \frac{\Delta I_o}{2} \quad (4.75)$$

A expressão para a corrente eficaz, obtida a partir da forma de onda da corrente no capacitor, resulta na equação (4.76).

$$I_{co_{ef}} = \sqrt{\frac{\Delta I_o^2}{4} - \frac{T \cdot \Delta I_o}{2 \cdot L_o} \cdot \left[(1 - 2 \cdot Def) \cdot V_o + Def^2 \cdot \frac{V_{sec}}{2} \right] + \left(\frac{T \cdot V_o}{L_o} \right)^2} \cdot \sqrt{\left(\frac{1}{3} - Def + Def^2 \right) + \frac{Def^3 \cdot T^2 \cdot V_{sec}}{12 \cdot L_o^2} \cdot (V_{sec} - 4 \cdot V_o)} \quad (4.76)$$

A tensão de pico do capacitor de saída é facilmente determinada pela equação (4.77).

$$V_{co_{max}} = V_o + \frac{\Delta V_o}{2} \quad (4.77)$$

4.9.9 Capacitor de Bloqueio

Os esforços de corrente no capacitor de bloqueio são muito similares aos do indutor ressonante. O valor de pico é o mesmo, como mostra a equação (4.78), e o valor eficaz é um pouco menor, sendo definido por (4.79). O máximo valor de tensão a que este capacitor estará sujeito depende da tolerância aceita para o desequilíbrio de tensão entre a malha superior e inferior do conversor, conforme indica a equação (4.80).

$$I_{cb_{max}} = \frac{I_{lo_{max}}}{n_H} \quad (4.78)$$

$$I_{cb_{ef}} = \frac{I_{lo_{max}}}{n_H} \cdot \sqrt{D - \frac{2}{3} \cdot D'} \quad (4.79)$$

$$V_{cb_{max}} = \frac{\Delta V_{cb}}{2} + V_{cb_{med}} \quad (4.80)$$

4.9.10 Capacitor de Grampeamento da Tensão sobre os Diodos de Saída

Assim como os diodos de grampeamento D_{c1} e D_{c2} , a corrente de pico de C_{c1} é a própria corrente reversa dos diodos retificadores de saída, equação (4.81), e seu valor eficaz é de difícil determinação sendo definido por simulação. A tensão de pico é definida pela tensão de grampeamento que será possível obter, conforme indica a equação (4.82).

$$I_{cc_{max}} = I_{rr} \quad (4.81)$$

$$V_{cc_{max}} = V_{cc_{max}} \quad (4.82)$$

4.10 Modelo do Conversor NPC-ZVS-PWM para Controle de Tensão e Corrente

O modelo para controle do conversor NPC-ZVS-PWM pode ser obtido utilizando a mesma abordagem proposta na referência [11] para o conversor FB-ZVS-PWM-PS. Isto é possível uma vez que, assim como este último, o conversor NPC-ZVS-PWM é derivado da topologia do conversor Buck.

O modelo de pequenos sinais do conversor Buck, obtido através da técnica do Modelo da Chave PWM [12], é apresentado na Fig. 4.22. A partir deste modelo é possível chegar ao equivalente para o conversor NPC-ZVS-PWM. É necessário apenas, introduzir os efeitos provocados pelo indutor ressonante e os capacitores de comutação, utilizados para obter a comutação suave.

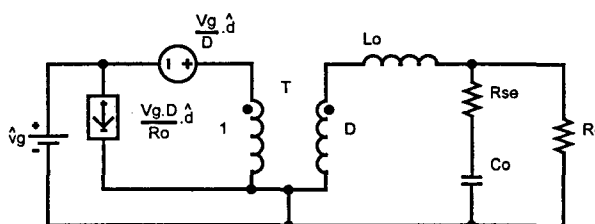


Fig. 4.22 – Modelo de pequenos sinais para o conversor Buck.

As formas de onda da corrente através do indutor ressonante, da tensão entre os pontos A e B, e da tensão sobre o secundário do transformador (Fig. 4.10-c e d), são os elementos fundamentais para o desenvolvimento do modelo de pequenos sinais do conversor NPC-ZVS-PWM.

As observações feitas no item 4.4 indicam que a razão cíclica efetiva do conversor, equação (4.9), não depende apenas da razão cíclica de controle. Ela também é função da corrente de carga, da indutância ressonante, da tensão de entrada e da frequência de chaveamento.

Sendo assim, para obter um modelo de pequenos sinais que represente adequadamente o conversor NPC-ZVS-PWM é necessário determinar a perturbação na razão cíclica efetiva (\hat{d}_{ef}) provocada por estes diversos fatores. A perturbação na razão cíclica efetiva pode ser expressa pela equação (4.83).

$$\hat{d}_{ef} = \hat{d} + \hat{d}_{io} + \hat{d}_{vi} \quad (4.83)$$

Nesta equação \hat{d} , \hat{d}_{io} e \hat{d}_{vi} representam as perturbações em D_{ef} causadas por uma variação de razão cíclica, uma variação da corrente de carga e uma variação na tensão de entrada, respectivamente. Para entender como estes parâmetros influenciam a razão cíclica efetiva cada um deles será analisado separadamente.

O efeito de uma variação da tensão de entrada na razão cíclica do conversor pode ser observada na Fig. 4.23. Na operação normal a corrente do indutor ressonante cresce com uma

representada na figura pelo incremento \hat{v}_i , a corrente do indutor ressonante passa a crescer com uma derivada maior expressa por α_2 , equação (4.85). Como pode ser observado o efeito desta variação é o aumento da razão cíclica efetiva, representada na figura por \hat{d}_{vi} .

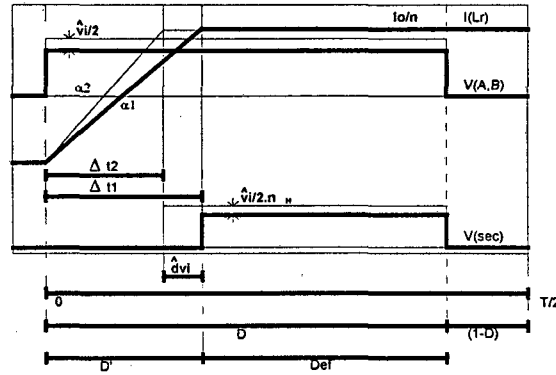


Fig. 4.2 – Perturbação de D_{ef} devido a variação da tensão de entrada.

$$\alpha_1 = \frac{V_i}{2 \cdot L_R} \quad (4.2)$$

$$\alpha_2 = \frac{(V_i + \hat{v}_i)}{2 \cdot L_R} \quad (4.3)$$

Os intervalos de tempo Δt_1 e Δt_2 podem ser definidos em função destas derivadas, resultando em (4.86) e (4.87). Uma expressão para \hat{d}_{vi} pode então ser obtida, conforme a equação (4.88).

$$\Delta t_1 = \frac{2 \cdot I_o/n}{\alpha_1} = \frac{4 \cdot L_r \cdot I_o/n}{V_i} \quad (4.4)$$

$$\Delta t_2 = \frac{2 \cdot I_o/n}{\alpha_2} = \frac{4 \cdot L_r \cdot I_o/n}{(V_i + \hat{v}_i)} \quad (4.5)$$

$$\hat{d}_{vi} = \frac{\Delta t_1 - \Delta t_2}{T/2} = 8 \cdot L_r \cdot f \cdot I_o/n \cdot \left(\frac{\hat{v}_i}{V_i \cdot (V_i + \hat{v}_i)} \right) \quad (4.6)$$

Como está sendo buscado o modelo de pequenos sinais do conversor NPC-ZVS-PWM, pode-se afirmar que para esta condição $V_i \gg \hat{v}_i$, e a perturbação em D_{ef} causada por uma variação na tensão de entrada pode ser expressa por (4.89), sendo R_d definida por (4.90).

$$\hat{d}_{vi} = \frac{R_d \cdot I_o}{V_i^2} \cdot \hat{v}_i \quad (4.7)$$

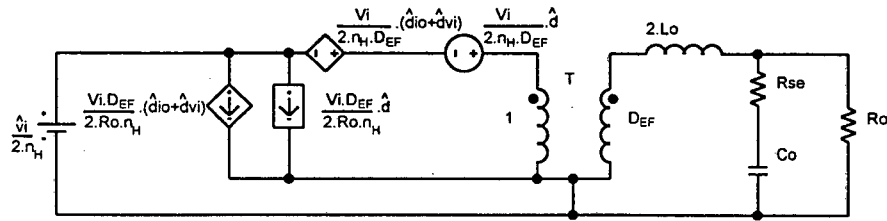


Fig. 4.25 – Modelo de pequenos sinais para o conversor NPC-ZVS-PWM.

Neste modelo a tensão de entrada V_g foi substituída pela tensão no secundário do transformador, e o indutor do filtro de saída tem valor igual a duas vezes a indutância L_o , calculada para cada um dos indutores do retificador “Hybridge”. Observa-se que a contribuição de \hat{d} está representada por duas fontes independentes, e distintas das fontes dependentes que representam as contribuições de $\hat{d}io$ e $\hat{d}vi$. Isto ressalta o fato de que as variações em I_o e V_i são externas ao conversor.

A análise do circuito pode ser simplificada referindo todos os elementos para o secundário do transformador fictício T, como mostra a Fig. 4.26. A solução deste circuito frente a uma variação da razão cíclica de controle, isto é, para \hat{v}_i igual a zero e portanto $\hat{d}vi$ também igual a zero, resulta na função de transferência entre a tensão de saída e a razão cíclica de comando expressa por (4.94), sendo $R_{o_{eq}}$ definida por (4.95).

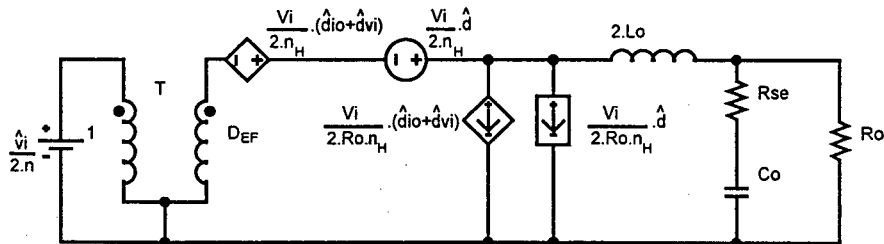


Fig. 4.26 – Modelo de pequenos sinais para o conversor NPC-ZVS-PWM, referido ao secundário.

$$G_v(s) = \frac{V_o(s)}{D(s)} =$$

$$\frac{V_i \cdot R_o}{R_{o_{eq}}} \cdot \frac{1 + R_{se} \cdot C_o \cdot s}{1 + \left(R_{se} \cdot C_o + \frac{2 \cdot L_o \cdot n_H}{R_{o_{eq}}} \right) \cdot s + 2 \cdot L_o \cdot C_o \cdot n_H \cdot \left(\frac{R_{se} + R_o}{R_{o_{eq}}} \right) \cdot s^2} \quad (4.94)$$

$$R_{o_{eq}} = 2 \cdot R_o \cdot n_H + R_d \quad (4.95)$$

A função de transferência entre a corrente de saída e a razão cíclica de comando pode ser obtida simplesmente dividindo a expressão (4.94) por R_o , o que resulta em (4.96).

$$G_i(s) = \frac{I_o(s)}{D(s)} = \frac{V_i}{R_{oeq}} \cdot \frac{1 + R_{se} \cdot C_o \cdot s}{1 + \left(R_{se} \cdot C_o + \frac{2 \cdot L_o \cdot n_H}{R_{oeq}} \right) \cdot s + 2 \cdot L_o \cdot C_o \cdot n_H \cdot \left(\frac{R_{se} + R_o}{R_{oeq}} \right) \cdot s^2} \quad (4.96)$$

Observe que a função de transferência obtida representa um circuito de segunda ordem com frequência natural de ressonância expressa por (4.97).

$$f_n = \frac{1}{2 \cdot \pi} \cdot \sqrt{\frac{1}{2 \cdot L_o \cdot C_o \cdot n_H \cdot \left(\frac{R_{se} + R_o}{R_{oeq}} \right)}} \quad (4.97)$$

4.11 Conclusão

O objetivo deste capítulo foi descrever com detalhes a operação da topologia adotada para o estágio de conversão CC-CC. Primeiramente foram apresentadas as etapas de operação e as principais formas de onda. A partir desta análise foi possível levantar a característica de saída do conversor. O estudo do comportamento da estrutura durante a comutação dos interruptores permitiu estabelecer limites para a operação do circuito.

A análise detalhada dos circuitos auxiliares agregados à estrutura do conversor NPC-ZVS-PWM convencional, permitiu desenvolver o equacionamento adequado para todas as variáveis do sistema. Desta forma, a determinação dos esforços nos componentes ficou bastante facilitada.

Também foi levantado o modelo de pequenos sinais para controle do conversor NPC-ZVS-PWM, na forma como ele está sendo empregado. Com as informações apresentadas o projeto da topologia adotada pode ser realizado a partir de um pequeno conjunto de especificações, e alguns parâmetros de projeto.

5. Projeto e Dimensionamento

5.1 Introdução

O capítulo 4 oferece toda a base teórica e o equacionamento necessários para o estabelecimento de uma metodologia de projeto da topologia proposta. Partindo das especificações e da definição de alguns parâmetros de projeto podem ser determinados os valores dos componentes e os esforços a que estarão submetidos.

Este capítulo apresenta o dimensionamento de todos os elementos do estágio de potência. Também são definidos o circuito de controle, para a operação do conversor em malha fechada, e o circuito de comando, para gerar sinais de gatilho adequados aos semicondutores ativos.

A simulação numérica é a principal ferramenta nesta fase do desenvolvimento, permitindo a verificação dos cálculos teóricos e do funcionamento do conversor. O completo dimensionamento da estrutura também só é possível a partir da definição de algumas variáveis através da simulação do circuito. De qualquer forma, todos os resultados obtidos dão apenas uma ordem de grandeza do que será observado no circuito real.

5.2 Metodologia de Projeto

Geralmente o conjunto de especificações de projeto é definido como sendo:

- V_i , tensão de entrada (V).
- V_o , tensão de saída (V).
- I_o , corrente de saída (A).
- f , frequência de chaveamento (Hz).
- η , rendimento (%).
- ΔI_o , ondulação da corrente de saída (A ou % da corrente nominal de saída).
- ΔV_o , ondulação da tensão de saída (V ou % da tensão nominal de saída).

A metodologia de projeto consiste em predefinir valores para alguns parâmetros do circuito e, a partir destes e das especificações, calcular as demais grandezas. Um conjunto de parâmetros que costuma ser utilizado para o início do projeto é:

- D_f , ganho estático para a potência nominal.
- D' , perda de razão cíclica para carga nominal.
- $I_{o_{min}}$, corrente mínima com comutação suave (A ou % da corrente nominal).

- ΔV_{cb} , ondulação da tensão sobre o capacitor de bloqueio (V ou % da tensão de entrada).
- $V_{cb_{med}}$, máximo desequilíbrio de tensão entre as malhas superior e inferior do conversor NPC-ZVS-PWM.

No lugar de D' pode-se também assumir o tempo máximo para a comutação dos interruptores, na condição de carga mínima. Desta forma, o projeto do conversor segue os seguintes passos:

1. Determinação da potência e resistência de saída nominais, através das equações (5.1) e (5.2).

$$P_o = V_o \cdot I_o \quad (W) \quad (5.1)$$

$$R_o = \frac{V_o}{I_o} \quad (\Omega) \quad (5.2)$$

2. Cálculo da relação de transformação do conversor NPC-ZVS-PWM convencional, a partir da equação (4.6), e da relação de transformação para a topologia adotada, a partir da equação (4.19), que resultam em (5.3) e (5.4), respectivamente.

$$n = Def \cdot \frac{V_i/2}{V_o} \quad (5.3)$$

$$n_H = \frac{n}{2} \quad (5.4)$$

3. Cálculo da tensão no secundário do transformador, a partir da equação (4.20).
4. Determinação do indutor ressonante, a partir da equação (4.8), que resulta em (5.5).

$$L_r = D' \cdot \frac{V_i}{2} \cdot \frac{T}{4 \cdot I_o/n} \quad (H) \quad (5.5)$$

5. Cálculo dos capacitores de comutação, a partir da equação (4.18), que resulta em (5.6).

$$C = \frac{L_r}{1,5} \left(\frac{I_{o_{min}}}{n \cdot V_i/2} \right)^2 \quad (F) \quad (5.6)$$

6. Cálculo dos indutores de saída, a partir da equação (4.37) que resulta em (5.7).

$$L_o = Def \cdot \frac{T}{2} \cdot \frac{(V_{sec} - 2 \cdot V_o)}{\Delta I_o} \quad (H) \quad (5.7)$$

7. Cálculo do capacitor de saída, a partir da equação (4.39) que resulta em (5.8).

$$C_o = \frac{\Delta I_o}{\Delta V_o \cdot 4 \cdot \pi \cdot f} \quad (F) \quad (5.8)$$

8. Determinação do capacitor de bloqueio, a partir da equação (4.54) que resulta em (5.9).

$$C_b = \frac{2}{\Delta V_{cb}} \cdot \frac{I_o}{n} \cdot \left(\text{Def} \cdot \frac{T}{4} - \frac{I_o}{n} \cdot \frac{L_r}{V_i} \right) \quad (\text{F}) \quad (5.9)$$

9. Cálculo dos intervalos de tempo envolvidos nas etapas de operação, dados pelas equações de (4.1) até (4.5), e verificação da operação do circuito em malha aberta por simulação.
10. Determinação dos esforços nos componentes, fornecidos pelas equações de (4.55) até (4.82).
11. Dimensionamento físico dos componentes.
12. Definição do circuito de grampeamento da tensão nos diodos retificadores.
13. Determinação do modelo do conversor e dos parâmetros do controlador empregado.
14. Verificação da operação do circuito em malha fechada por simulação.
15. Definição do circuito de comando.

Ao final deste procedimento todos os elementos necessários para a construção de um protótipo operacional estarão disponíveis.

5.3 Projeto

5.3.1 Especificações

O capítulo 1 apresentou as especificações desejadas para o conversor em estudo. Os valores nominais são repetidos aqui, por conveniência:

- $V_i = 900\text{V}$.
- $V_o = 60\text{V}$.
- $I_o = 400\text{A}$.
- $f = 70\text{kHz}$.
- $\eta = 96\%$.
- $\Delta I_o = 20\text{A}$ ou 5% .
- $\Delta V_o = 100\text{mV}$ ou $0,2\%$.

Também foi colocado como especificação a corrente mínima com comutação suave de 120A ou 30% da carga nominal.

5.3.2 Parâmetros de Projeto

Para o início dos cálculos foram adotados os seguintes valores como constantes de projeto:

- $\text{Def} = 0,6$, procura-se adotar um ganho estático próximo à metade da faixa de variação possível para o seu valor (0-1).

- $D' = 0,1$, o que representa uma pequena quantidade de energia reativa circulando no sistema.
- $I_{o_{min}} = 120A$, conforme a especificação desejada.
- $\Delta V_{cb} = 0,04 \cdot V_i/2$, para que a queda de tensão sobre o capacitor de bloqueio tenha pouco efeito sobre a transferência de energia para a carga.
- $V_{cb_{med}} = 50V$, um desequilíbrio maior do que este nível de tensão representaria, com certeza, alguma falha do circuito.

5.3.3 Definição dos Elementos Passivos

Seguindo o procedimento de projeto proposto obtém-se o valor das principais variáveis do circuito. Os resultados são apresentados na Tabela 5.1.

Tabela 5.1 – Principais variáveis do Conversor NPC-ZVS-PWM.

Elemento	Símbolo	Valor
Potência de saída nominal	P_o	24kW
Resistência de saída nominal	R_o	$0,15\Omega$
Relação de transformação convencional	n	4,28
Relação de transformação para o “Hybridge”	n_H	2,14
Indutor ressonante	L_r	$1,7\mu H$
Capacitor de comutação	C	$4,4nF$
Indutor de Saída	L_o	$19,3\mu H$
Capacitor de Saída	C_o	$227,3\mu F$
Capacitor de Bloqueio	C_b	$20,3\mu F$

5.3.4 Simulação em Malha Aberta

Para simular o circuito em malha aberta é necessário determinar os tempos de condução dos semicondutores ativos. Isto pode ser feito a partir do cálculo dos intervalos de tempo envolvidos nas etapas de operação, cujos valores resultantes são apresentados na Tabela 5.2.

Tabela 5.2 – Intervalos de tempo das etapas de funcionamento.

Etapas	Símbolo	Valor
Primeira	Δt_{10}	357ns
Segunda	Δt_{21}	357ns
Terceira a quinta	Δt_{53}	$4,28\mu s$
Sexta e Oitava	Δt_{65} e Δt_{87}	21ns
Sétima	Δt_{76}	$2,12\mu s$

A determinação do tempo de condução dos interruptores assume que eles são comandados a conduzir exatamente na metade da primeira etapa, de modo a garantir a comutação suave. Assim, o tempo de condução dos interruptores externos, S_1 e S_4 , pode ser determinado pela equação (5.10), e dos interruptores internos, S_2 e S_3 , pela equação (5.11). Os interruptores superiores, S_1 e S_2 , começam a conduzir no início do período de chaveamento, e os interruptores inferiores, S_3 e S_4 , meio ciclo depois.

$$ton_{1,4} = \frac{3}{2} \cdot \Delta t_{10} + \Delta t_{53} \quad (5.10)$$

$$ton_{2,3} = \frac{3}{2} \cdot \Delta t_{10} + \Delta t_{53} + \Delta t_{65} + \Delta t_{67} \quad (5.11)$$

Agora, o circuito pode ser simulado com diodos e interruptores ideais e sem a presença do circuito de grampeamento da tensão sobre os diodos retificadores, conforme mostra a Fig. 5.1. Os resultados de simulação, permitem verificar o funcionamento do conversor e os esforços nos componentes, auxiliando em seu dimensionamento.

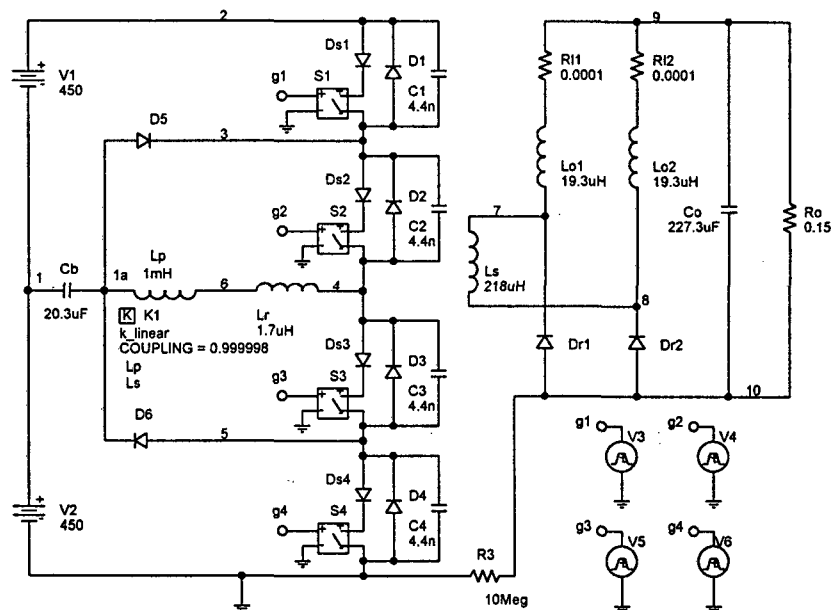


Fig. 5.1 – Circuito de simulação em malha aberta.

A Fig. 5.2 até a Fig. 5.7 mostram as principais formas de onda do circuito. É muito importante verificar a comutação suave no bloqueio do interruptor, como pode ser observado na Fig. 5.3.

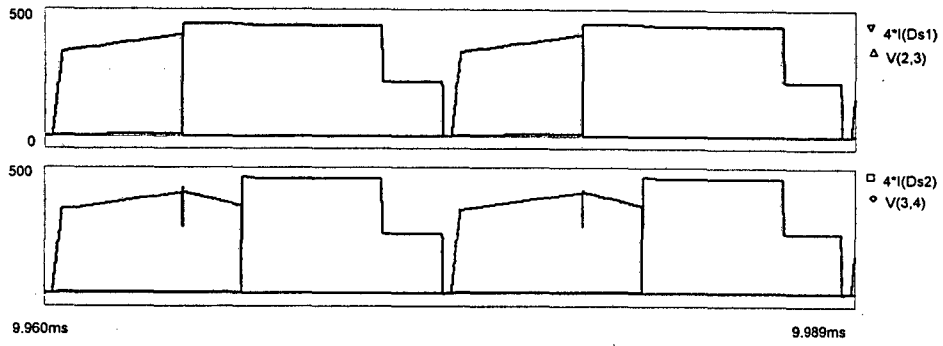


Fig. 5.2 – Tensão e corrente nos interruptores S_1 e S_2 .

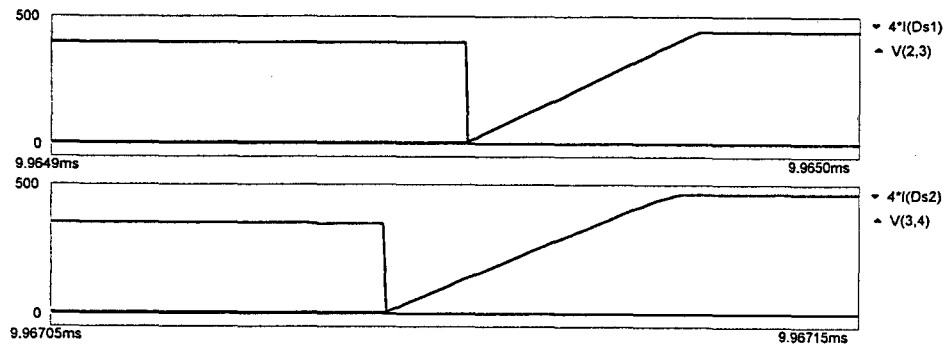


Fig. 5.3 – Detalhe da comutação dos interruptores S_1 e S_2 .

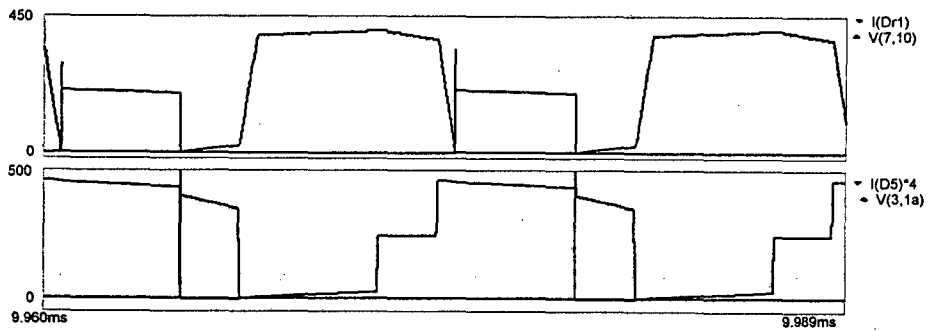


Fig. 5.4 – Tensão e corrente nos diodos Dr_1 e D_5 .

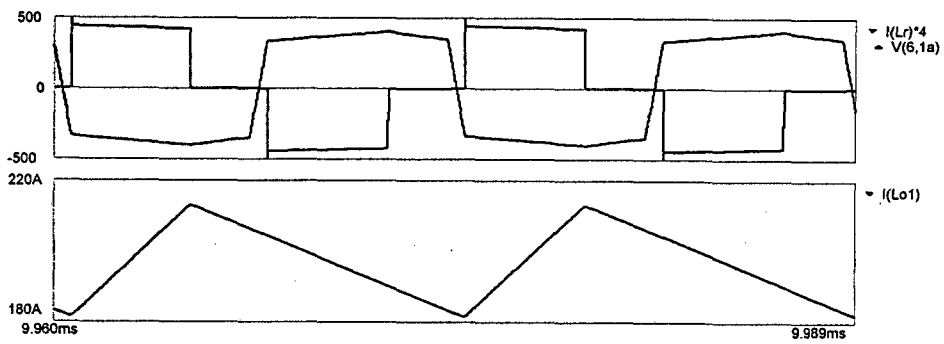


Fig. 5.5 – Tensão e corrente no primário do transformador e corrente no indutor Lo_1 .

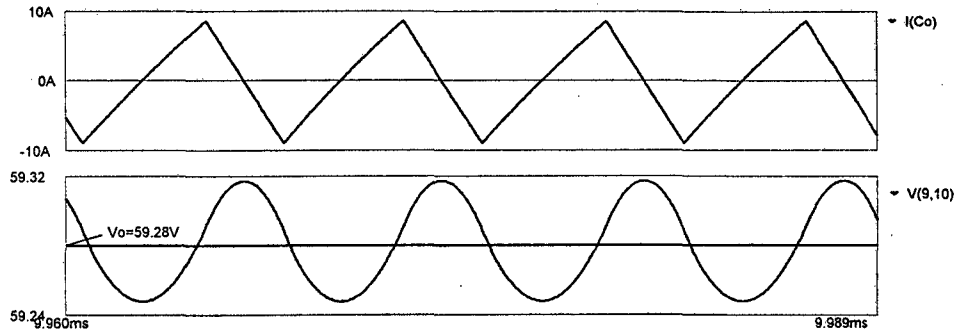


Fig. 5.6 – Tensão e corrente no capacitor C_o .

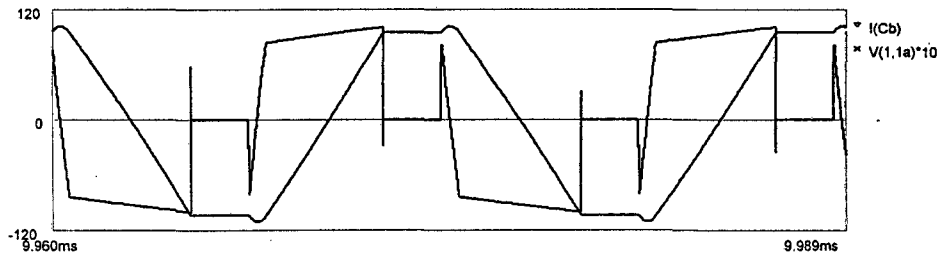


Fig. 5.7 – Tensão e corrente no capacitor C_b .

5.3.5 Esforços nos Componentes

As Tabela 5.1 e Tabela 5.2 fornecem os esforços nos componentes. Podem ser observados os valores calculados segundo o equacionamento apresentado no capítulo 4, e também os valores obtidos através da simulação.

Devido as perdas nos semicondutores, cujo modelo no estado de condução é um resistor, a potência obtida na simulação foi um pouco menor do que a calculada, ou seja, 23,25kW quando estava sendo esperado 24kW. Isto justifica as pequenas diferenças obtidas entre os valores dos esforços nos componentes.

5.4 Dimensionamento Físico dos Componentes

Uma vez determinados os esforços a que estarão sujeitos os elementos do circuito é possível escolher, dentre os componentes comerciais, aqueles que mais se adaptam à aplicação. O elevado nível de potência processado faz necessária a utilização de associações série ou paralelo de alguns elementos, de modo a respeitar as limitações dos componentes comerciais disponíveis.

5.4.1 Interruptores Principais

O semiconductor ativo escolhido foi o transistor MOSFET **IXFX44N60** da *IXYS Corporation*, cujas principais características são apresentadas na Tabela 5.3. A tecnologia de transistores MOSFET apresenta um diodo intrínseco entre dreno e source, em antiparalelo com o interruptor, podendo ser empregado no lugar dos diodos D_1 , D_2 , D_3 e D_4 .

Tabela 5.3 – Corrente e tensão de pico nos componentes

Componente	Corrente de pico (A)		Tensão de pico (V)	
	Calculado	Simulado	Calculado	Simulado
S ₁ , S ₄	101	100,2	450	441
S ₂ , S ₃	101	106,5	450	464
Dr ₁ , Dr ₂	410	406,6	210	204,4
D ₅ , D ₆	101	100,5	450	461,2
Primário do Transformador	101	100,6	450	444,1
Secundário do Transformador	217	213,2	210	207
Lr	101	100,6	—	—
Lo	217	213,2	—	—
Co	10	8,6	60,05	59,3
Cb	101	100,6	59	10,2

Tabela 5.4 – Corrente e tensão eficazes e corrente média nos componentes.

Componente	Corrente eficaz (A)		Tensão eficaz (V)		Corrente média (A)	
	Calculado	Simulado	Calculado	Simulado	Calculado	Simulado
S ₁ , S ₄	56,1	51,3	—	—	31,6	29
S ₂ , S ₃	68,4	62,8	—	—	46,8	42,9
Dr ₁ , Dr ₂	—	—	—	—	205	196,9
D ₅ , D ₆	—	—	—	—	15,2	14
Primário do Transformador	97,7	89,9	348,6	338,5	—	—
Secundário do Transformador	209,3	191,8	162,7	158	—	—
Lr	97,7	89,9	—	—	—	—
Lo	201	197,6	—	—	—	—
Co	5,6	5,1	—	—	—	—
Cb	80,5	73,7	—	—	—	—

Tabela 5.5 – Principais características do transistor MOSFET IXFX44N60.

Característica	Símbolo	Valor
Tensão dreno- <i>source</i> , máxima	$V_{ds_{max}}$	600V
Corrente de dreno, contínua	I_d	30A @ 100°C
Corrente de dreno, pulso único	I_{d_p}	176A
Resistência dreno- <i>source</i>	R_{ds}	130mΩ @ 22A e 25°C
Tempo de subida	t_r	50ns @ 22A, 300V e 1Ω
Tempo de descida	t_f	40ns @ 22A, 300V e 1Ω
Capacitância de entrada	C_{iss}	8,9nF
Capacitância de saída	C_{oss}	1nF
Capacitância de transferência reversa	C_{rss}	330pF
Resistência térmica junção cápsula	R_{thjc}	0,22K/W
Temperatura de junção, máxima	T_j	150°C

Observa-se que são necessários pelo menos dois transistores em paralelo para suportar a corrente média calculada. Porém, tendo em vista o elevado rendimento desejado, serão empregados quatro interruptores em paralelo.

As capacitâncias dreno-*source* e gatilho-*source* podem ser determinadas segundo as equações (5.12) e (5.13), respectivamente. A primeira representa a capacitância de comutação, ou parte dela, e a segunda é um parâmetro importante para o projeto do circuito de comando dos transistores, determinando efetivamente a velocidade com que ele muda de estado.

$$C_{ds} = C_{oss} - C_{rss} \quad (5.12)$$

$$C_{gs} = C_{iss} - C_{rss} \quad (5.13)$$

Aplicando os parâmetros do transistor MOSFET escolhido às equações (5.12) e (5.13), considerando a associação de quatro deles em paralelo, obtém-se uma capacitância dreno-*source* de 2,7nF e uma capacitância gatilho-*source* de 34,3nF.

5.4.2 Diodos Retificadores de Saída

O diodo escolhido para o retificador de saída foi o **HFA240NJ40C** da *International Rectifier*, cujas principais características são apresentadas na Tabela 5.6. Os valores de corrente e tempo de recuperação reversa foram obtidos das curvas de catálogo, utilizando como parâmetro a derivada de corrente calculada a partir da forma de onda de simulação (585A/μs). Estes dois valores irão definir os elementos do circuito de grampeamento da tensão sobre os diodos retificadores.

Tabela 5.6 – Principais características do diodo HFA240NJ40C.

Característica	Símbolo	Valor
Corrente direta, contínua	I_f	244A @ 25°C
Corrente direta, pulso único	I_{f_p}	900A
Tensão reversa, máxima	$V_{r_{max}}$	400V
Tensão direta	V_f	1,35V @ 200A e 125°C
Corrente reversa	I_{rr}	50A @ 200A e 585A/ μ s
Tempo de recuperação reversa	T_{rr}	225ns @ 585A/ μ s

5.4.3 Diodos de Grampeamento

O diodo escolhido para grampeamento no lado primário foi o **APT60D60B** da *Advanced Power Technology*, cujas características mais representativas são apresentadas na Tabela 5.7. A principal restrição na escolha deste componente foi a elevada corrente de pico que ele deve suportar, apesar do valor médio bastante reduzido.

Tabela 5.7 – Principais características do diodo APT60D60B.

Característica	Símbolo	Valor
Corrente direta, contínua	I_f	60A @ 70°C
Corrente direta, pulso único	I_{f_p}	600A @ 25°C
Tensão reversa, máxima	$V_{r_{max}}$	600V
Tensão direta	V_f	0,9V @ 15A e 100°C

5.4.4 Transformador

O dimensionamento do transformador segue a metodologia proposta em [15] e envolve a determinação do núcleo comercial disponível capaz de processar a potência a desejada. Após a escolha do núcleo é possível definir o número de espiras, o condutor, e o número de condutores em paralelo de cada um dos enrolamentos. Entretanto, antes de construir o transformador é preciso ainda verificar o fator de utilização realmente obtido e a previsão da elevação de temperatura.

Devido ao elevado nível de potência envolvido no projeto é necessário associar transformadores, com os enrolamentos primários em paralelo e os secundários em série. Isto estabelece uma boa distribuição de potência entre os transformadores, uma vez que as correntes através de todos os enrolamentos secundários são iguais, fazendo com que as correntes nos enrolamentos primários também o sejam.

As variáveis que permitem o dimensionamento de cada um dos transformadores são:

- Potência aparente do transformador (P_a), definida pela equação (5.14).

$$P_a = \frac{I_{p_{ef}}}{N_t} \cdot V_{p_{ef}} + I_{sec_{ef}} \cdot \frac{V_{sec_{ef}}}{N_t} \quad (5.14)$$

Sendo N_t o número de transformadores associados.

- Produto da área da janela pela área da seção transversal do núcleo ($W_a A_c$), equação (5.15).

$$W_a A_c = \frac{P_a}{K_u \cdot K_v \cdot J_{max} \cdot B_{max} \cdot f} \quad (5.15)$$

Nesta equação são adotados diversos parâmetros: K_u , fator de utilização da janela do núcleo pelo cobre; K_v , fator de forma de onda; J_{max} , densidade de corrente máxima em A/cm^2 ; B_{max} , densidade de fluxo magnético máxima em T. O resultado da equação (5.15) permite escolher o núcleo comercial de forma que o produto da área da janela pela área da seção transversal seja igual ou maior do que o calculado.

- Número de espiras do primário (N_p), expresso pela equação (5.16).

$$N_p = \frac{V_{p_{ef}}}{K_v \cdot A_c \cdot B_{max} \cdot f} \quad (5.16)$$

Sendo A_c a área da seção transversal do núcleo comercial escolhido. Como o número de espiras deve ser inteiro, o material estará sujeito a uma densidade de fluxo magnético efetiva diferente do valor máximo adotado, conforme é definido pela equação (5.17).

$$B_e = \frac{V_{p_{ef}}}{K_v \cdot A_c \cdot N_p \cdot f} \quad (5.17)$$

- Número de espiras do secundário (N_s), dado pela equação (5.18).

$$N_s = \frac{1}{N_t} \cdot \frac{N_p}{n_H} \quad (5.18)$$

Como os diversos enrolamentos secundários estão em série cada um deles terá apenas uma parcela da tensão total, e portanto o número de espiras é reduzido.

- Profundidade de penetração (Δ), conforme a equação (5.19).

$$\Delta = \frac{7,15}{\sqrt{f}} \quad (5.19)$$

Quanto maior a frequência maior é a tendência da corrente elétrica se concentrar na superfície do material condutor. A equação (5.19) determina a profundidade de penetração da corrente elétrica no material.

- Diâmetro/espessura máxima do condutor/lâmina (δ_{\max}), definido pela equação (5.20).

$$\delta_{\max} = 2 \cdot \Delta \quad (5.20)$$

A equação (5.20) define o diâmetro máximo de um condutor ou a espessura máxima de uma lâmina de cobre em função da frequência de chaveamento. Pode-se então escolher o condutor ou lâmina adequado para cada um dos enrolamentos.

- Número de condutores/lâminas em paralelo no primário e no secundário (K_p e K_s), equações (5.21) e (5.22), respectivamente.

$$K_p = \frac{I_{p_{ef}}/N_t}{J_{\max} \cdot A_{cup}} \quad (5.21)$$

$$K_s = \frac{I_{s_{ef}}}{J_{\max} \cdot A_{cus}} \quad (5.22)$$

Sendo A_{cup} e A_{cus} a área da seção transversal do condutor/lâmina individual escolhido para o primário e o secundário, respectivamente. A associação em paralelo de condutores/lâminas geralmente é necessária para respeitar a máxima densidade de corrente adotada e também o diâmetro máximo calculado.

Com estes dados é possível determinar a real ocupação da janela pelo cobre, através da equação (5.23).

$$K_u = \frac{N_p \cdot K_p \cdot A_{cup} + N_s \cdot K_s \cdot A_{cus}}{W_a} \quad (5.23)$$

Para verificar a elevação de temperatura é necessário primeiro calcular as perdas no transformador. Conforme indica a equação (5.24), as perdas se dividem em perdas no núcleo, dadas pela equação (5.25), e perdas no cobre, dadas pela equação (5.26).

$$P_t = P_n + P_c \quad (5.24)$$

$$P_n = V_e \cdot a \cdot f^c \cdot B_e^d \quad (5.25)$$

$$P_c = \frac{N_p}{K_p} \cdot \frac{L_e}{\sigma_{cu} \cdot A_{cup}} \cdot \left(\frac{I_{p_{ef}}}{N_t} \right)^2 + \frac{N_s}{K_s} \cdot \frac{L_e}{\sigma_{cu} \cdot A_{cus}} \cdot I_{s_{ef}}^2 \quad (5.26)$$

Na equação (5.25) V_e é o volume magnético do núcleo em cm^3 , f é a frequência de chaveamento em kHz, e B_e é a densidade de fluxo magnético efetiva em kG. Os fatores a , c e d são coeficientes de perdas que dependem do material do núcleo e da frequência de operação. As variáveis que aparecem na equação (5.26) são L_e , comprimento médio da espira que depende das dimensões do núcleo, e σ_{cu} , condutividade do cobre igual a $5,7 \cdot 10^7 \cdot 1/\Omega \cdot \text{m}$.

A elevação de temperatura pode então ser calculada através da equação (5.27) devendo respeitar a temperatura máxima que o núcleo pode atingir. Nesta expressão R_{th} é a resistência térmica do transformador dada pela equação (5.28), em $^{\circ}C/W$.

$$\Delta T = P_t \cdot R_{th} \quad (5.27)$$

$$R_{th} = 23 \cdot (W_a \cdot A_c)^{-0,37} \quad (5.28)$$

Aplicando as variáveis do projeto às expressões de (5.14) a (5.28) é possível obter todos os dados necessários para a construção do transformador. Primeiramente, para a definição do núcleo, foram utilizadas as equações (5.14) e (5.15), tendo sido adotados os seguintes parâmetros:

- $K_u = 0,5$, ou seja, 50% do espaço da janela é ocupado por cobre, e os outros 50% pela isolação dos condutores e pelo isolamento entre o primário e o secundário.
- $K_v = 4$, fator de forma de onda para ondas quadradas e simétricas.
- $J_{max} = 220 A/cm^2$, densidade de corrente máxima, ajustada para obter uma elevação de temperatura menor que $60^{\circ}C$.
- $B_{max} = 0,1T$, densidade de fluxo magnético máxima, adotada de acordo com as características do material magnético utilizado.

Empregando a associação de oito transformadores a potência aparente de cada um deles é igual a 8,51kW, e o produto da área da janela pela área da seção transversal do núcleo deve ser igual ou maior do que $27,64cm^4$.

Desta forma, o núcleo escolhido para o transformador de potência foi o **EE-48020** da *Magnetics*, material tipo R, cujas principais características estão descritas na Tabela 5.8. A Fig. 5.8 estabelece a associação entre as dimensões apresentadas na tabela e o núcleo real.

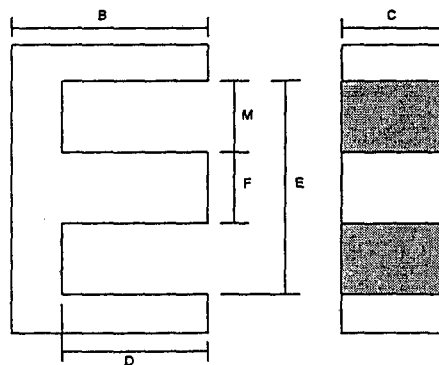


Fig. 5.8 – Dimensões do núcleo EE-48020.

Tabela 5.8 – Principais características do núcleo EE-48020.

Característica	Símbolo	Valor
Área da janela	Wa	7,91cm ²
Área da seção transversal	Ac	3,89cm ²
Produto da área da janela pela área da seção transversal	WaAc	30,8cm ⁴
Volume magnético	Ve	72,1cm ³
Altura do núcleo (Fig. 5.8)	B	38,1cm
Largura do núcleo (Fig. 5.8)	C	1,98cm
Altura da janela (Fig. 5.8)	D	2,82cm
Espaço entre as pernas externas do núcleo (Fig. 5.8)	E	5,93cm
Comprimento da perna central do núcleo (Fig. 5.8)	F	1,98cm
Comprimento da janela (Fig. 5.8)	M	1,98cm
Coeficiente de perdas para frequências menores que 100kHz	a	0,074
Coeficiente de perdas para frequências menores que 100kHz	c	1,43
Coeficiente de perdas para frequências menores que 100kHz	d	2,85

As dimensões do núcleo permitem calcular o comprimento médio da espira a partir da equação (5.29), o que resulta em 141mm.

$$L_e = 2 \cdot (C + F) + \pi \cdot \frac{E - F}{2} \quad (5.29)$$

A Tabela 5.9 apresenta os resultados obtidos com as demais expressões, reunindo todas as informações para a construção do transformador. O enrolamento primário utilizou o fio Litz, com 40 vias de condutores de 37 AWG, com o intuito de minimizar as perdas por efeito pelicular. No enrolamento secundário foram empregadas lâminas de cobre de 0,5mm de espessura e 40mm de altura pois, caso contrário, seriam necessários mais de 400 fios em paralelo para suportar a elevada corrente que deve circular por ele.

Devido a dificuldade de trabalhar com lâminas em paralelo o transformador precisou ser construído enrolando primeiro todo o secundário e, depois todo o primário. As indutâncias magnetizante e de dispersão obtidas para a associação de 8 transformadores construídos deste modo foram 100μH e 7μH, respectivamente. Este valor de indutância de dispersão levou à reavaliação dos valores calculados para o indutor ressonante e os capacitores de comutação, bem como dos tempos envolvidos com a comutação dos interruptores.

Tabela 5.9 – Dados do transformador.

Parâmetro	Símbolo	Valor
Número de espiras do primário	N_p	32
Número de espiras do secundário	N_s	2
Densidade de fluxo magnético efetiva	B_e	0,1T
Profundidade de penetração	Δ	0,27mm
Diâmetro/espessura máxima	δ_{max}	0,54mm
Condutor escolhido para o primário	—	Fio Litz 40x37AWG
Condutor escolhido para o secundário	—	Lâmina 0,5mmx40mm
Área de cobre do condutor escolhido para o primário	A_{cup}	0,4mm ²
Área de cobre da lâmina escolhida para o secundário	A_{cus}	20mm ²
Número de condutores em paralelo no primário	K_p	14
Número de lâminas em paralelo no secundário	K_s	4
Fator de utilização obtido	K_u	0,43
Perdas no núcleo	P_n	2,3W
Perdas no cobre	P_c	4,8W
Perdas totais no transformador	P_t	7,1W
Resistência térmica do transformador	R_{th}	6,5°C/W
Elevação de temperatura	ΔT	46,3°C

O estudo apresentado no item 4.5 permite a análise comparativa de diversas combinações de indutâncias e capacitâncias, uma vez fixado um valor aproximado para o tempo de comutação dos interruptores na condição de carga mínima. Admitindo que, para a corrente mínima de 120A, a tensão sobre o capacitor C_2 demore 600ns para atingir 450V, uma boa combinação de parâmetros encontrada foi uma indutância de 8,5 μ H (7 μ H de dispersão e 1,5 μ H externa) e uma capacitância de 20,7nF (2,7nF dos interruptores e 18nF externa).

Para estas condições o comportamento do circuito ressonante equivalente à oitava etapa de operação, formado pelo indutor ressonante e os capacitores de comutação, é obtido aplicando o conjunto de equações (4.12), o que resulta nas formas de onda de corrente e tensão apresentadas na Fig. 5.9. O período de ressonância obtido foi de 3,2 μ s, o tempo para a tensão sobre o capacitor C_2 atingir 450V foi de 583ns e o pico de tensão foi de 496,4V. Estes dados são compatíveis com a operação do circuito, definindo o tempo de duração da oitava etapa.

O aumento do valor total da indutância ressonante trouxe como consequência o aumento da perda de razão cíclica, ou seja, a diminuição da potência que pode ser transferida para a carga. A potência máxima que pode ser obtida com o conversor nestas condições é 17kW (60V e 284A), com uma perda de razão cíclica de 0,35.

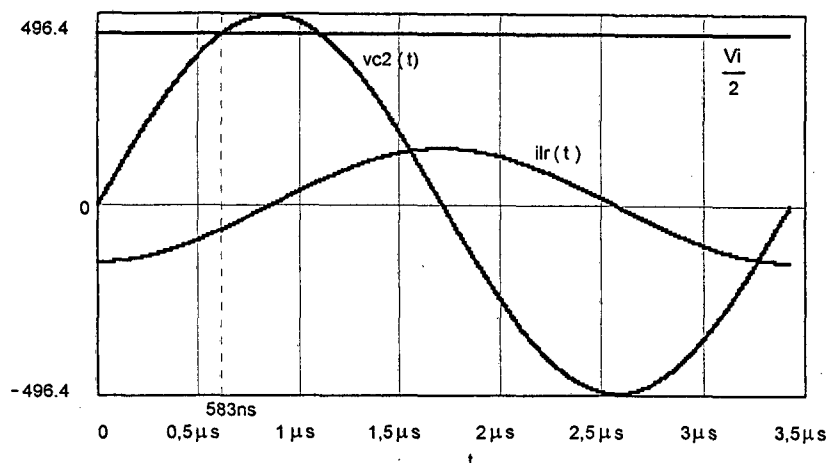


Fig. 5.2 – Formas de onda de corrente e tensão do circuito ressonante equivalente à oitava etapa de operação.

Após estas observações todo o projeto necessitaria ser reavaliado, alterando o cálculo e o dimensionamento dos componentes, inclusive do próprio transformador. Entretanto, a postura assumida foi continuar a construção do protótipo, uma vez que a confecção de novos transformadores e possíveis alterações na distribuição mecânica dos componentes representariam um atraso significativo.

De qualquer forma muitos conceitos e características do circuito poderão ser confirmados na potência de 17kW. Os componentes continuarão sendo projetados para os esforços inicialmente calculados, mesmo sabendo que a potência obtida será significativamente menor.

5.4.5 Indutor Ressonante

A indutância de dispersão obtida com a associação de transformadores e a análise da nova condição de operação do circuito revelaram a necessidade de um indutor externo de $1,5\mu\text{H}$, para completar o valor do indutor ressonante. Devido ao elevado nível de corrente alternada que circula pelo indutor ressonante, este está sujeito a uma grande variação de fluxo que se reflete em altas perdas por efeito de proximidade. Assim, é necessário utilizar um núcleo que permita colocar todas as espiras em uma única camada.

O dimensionamento de um indutor é muito semelhante ao de um transformador. Porém, algumas expressões são diferentes, pois, ao contrário do transformador, o indutor deve ser capaz de armazenar energia. As variáveis que diferem do projeto do transformador são apresentadas a seguir, e as demais equações são aplicadas diretamente.

- Produto da área da janela pela área da seção transversal do núcleo ($WaAc$), equação (5.30).

$$WaAc = \frac{L_r \cdot I_{r_{\max}} \cdot I_{r_{\text{ef}}}}{K_u \cdot J_{\max} \cdot B_{\max}} \quad (5.1)$$

Nesta equação são adotados os parâmetros K_u , J_{\max} , e B_{\max} . O resultado da equação (5.30) permite escolher o núcleo comercial de forma que o produto da área da janela pela área da seção transversal seja igual ou maior do que o calculado.

- Número de espiras do indutor (N), definido pela equação (5.31).

$$N = \frac{L_r \cdot I_{r_{\max}}}{A_c \cdot B_{\max}} \quad (5.31)$$

Sendo A_c a área da seção transversal do núcleo comercial escolhido. O resultado da expressão (5.31) deve ser um número inteiro.

- Entreferro (g), expresso pela equação (5.32).

$$g = \frac{\mu_0 \cdot N \cdot I_{r_{\max}}}{B_{\max}} \quad (5.32)$$

O parâmetro μ_0 é a permeabilidade do ar, igual a $4 \cdot \pi \cdot 10^{-7}$ H/m. Caso seja empregado um núcleo no formato EE o entreferro é distribuído entre as pernas externas, e o valor de g deve ser dividido por dois. O ajuste do entreferro permite trabalhar com a densidade de fluxo magnético máxima, não sendo necessário calcular o valor efetivo.

- Número de condutores em paralelo (K), definido pela equação (5.33).

$$K = \frac{I_{r_{\text{ef}}}}{J_{\max} \cdot A_{cu}} \quad (5.33)$$

Sendo A_{cu} a área da seção transversal do condutor individual escolhido conforme a restrição da profundidade de penetração.

- Fator de ocupação da janela pelo cobre (K_u), segundo a equação (5.34).

$$K_u = \frac{N \cdot K \cdot A_{cu}}{W_a} \quad (5.34)$$

- Perdas no núcleo (P_n), equação (5.35).

$$P_n = V_e \cdot a \cdot f^c \cdot B_{\max}^d \quad (5.35)$$

- Perdas no cobre (P_c), equação (5.36).

$$P_c = \frac{N}{K} \cdot \frac{L_e}{\sigma_{cu} \cdot A_{cu}} \cdot I_{r_{\text{ef}}}^2 \quad (5.36)$$

Aplicando as variáveis do projeto às expressões descritas é possível obter todos os dados necessários para a construção do indutor. Primeiramente, para a definição do núcleo, foi utilizada a equação (5.30), tendo sido adotados os seguintes parâmetros:

- $K_u = 0,7$, ou seja, 70% do espaço da janela é ocupado por cobre, e os outros 30% pela isolamento dos condutores, não existindo isolamento entre camadas.
- $J_{\max} = 220 \text{ A/cm}^2$, densidade de corrente máxima, adotada igual a do transformador, dado que a corrente é a mesma para os dois elementos.
- $B_{\max} = 0,1 \text{ T}$, densidade de fluxo magnético máxima, adotada igual ao do transformador, dado que o comportamento do fluxo magnético é o mesmo para os dois elementos.

O produto da área da janela pela área da seção transversal do núcleo deve ser igual ou maior do que $9,62 \text{ cm}^4$. Entretanto, esta não é a única variável na definição do núcleo para o indutor ressonante. É necessário também verificar o número de espiras por camada através da equação (5.37), na qual D é a altura da janela do núcleo (ver Fig. 5.8) e δ_{eq} é o diâmetro equivalente da associação em paralelo dos condutores.

$$\frac{N}{\text{camada}} = \frac{2 \cdot D}{\delta_{\text{eq}}} \quad (5.37)$$

Isto recai num processo iterativo pois o número de espiras depende da área da seção transversal do núcleo escolhido. Como resultado o indutor ressonante foi implementado com o mesmo núcleo utilizado para o transformador. O condutor empregado foi o fio Litz, com 40 vias de condutores de 37 AWG, para minimizar as perdas por efeito pelicular.

A Tabela 5.10 reúne as informações para a construção do indutor ressonante. Observe que espera-se uma pequena elevação de temperatura, mas este cálculo não considera as perdas no cobre relacionadas a operação em alta frequência, isto é, perdas devidas aos efeitos pelicular e de proximidade.

5.4.6 Indutores de Saída

O dimensionamento dos indutores de saída é exatamente igual ao do indutor ressonante, exceto pela restrição de uma única camada de espiras. Esta restrição não se aplica porque os indutores de saída estão expostos a apenas uma pequena variação de corrente em torno de seu valor médio, reduzindo significativamente as perdas relacionadas à operação em alta frequência.

Outra característica interessante que surge da forma de onda da corrente através dos indutores de saída é a pequena variação de fluxo magnético, o que reduz significativamente as perdas no núcleo. A variação de fluxo magnético e da densidade de fluxo magnético são expressas pelas equações (5.38) e (5.39), sendo N o número de espiras do indutor.

$$N \cdot \Delta\phi = L_o \cdot \Delta I_o \Rightarrow \Delta\phi = \frac{1}{N} \cdot \text{Def} \cdot \frac{T}{2} \cdot (V_{\text{sec}} - V_o) \quad (5.38)$$

$$\Delta B = \frac{\Delta\phi}{A_c} \quad (5.39)$$

Tabela 5.10 – Dados do indutor ressonante.

Parâmetro	Símbolo	Valor
Indutância	Lr	1,5μH
Número de espiras	N	4
Entreferro total	g	5,1mm
Profundidade de penetração	Δ	0,27mm
Diâmetro/espessura máxima	δ _{max}	0,54mm
Condutor escolhido	—	Fio Litz 40x37AWG
Área de cobre do condutor escolhido	Acu	0,4mm ²
Número de condutores em paralelo	K	111
Fator de utilização obtido	Ku	0,22
Perdas no núcleo	Pn	2,3W
Perdas no cobre	Pc	2,1W
Perdas totais no transformador	Pt	4,4W
Resistência térmica do transformador	Rth	6,5°C/W
Elevação de temperatura	ΔT	28,8°C

Para viabilizar a utilização de núcleos comerciais existe a necessidade de associar indutores para processar o elevado nível de potência e, ainda assim, obter a indutância desejada. Foi empregada a associação em série para diminuir a indutância, reduzindo o número de espiras de cada elemento.

Da mesma forma que para o indutor ressonante as variáveis que definem os indutores de saída são:

- Produto da área da janela pela área da seção transversal do núcleo (WaAc), equação (5.40).

$$WaAc = \frac{L_o / N_o \cdot I_{l_{o_{max}}} \cdot I_{l_{o_{ef}}}}{K_u \cdot J_{max} \cdot B_{max}} \quad (5.40)$$

Sendo N_o o número de indutores em série. Os valores de corrente de pico e eficaz são os mesmos calculados para a utilização de um único indutor.

- Número de espiras do indutor (N), definido pela equação (5.41).

$$N = \frac{L_o / N_o \cdot I_{l_{o_{max}}}}{A_c \cdot B_{max}} \quad (5.41)$$

- Entreferro (g), expresso pela equação (5.42).

$$g = \frac{\mu_0 \cdot N \cdot I_{l_{o_{max}}}}{B_{max}} \quad (5.42)$$

- Número de condutores em paralelo, definido pela equação (5.43).

$$K = \frac{I_{lo_{ef}}}{J_{max} \cdot A_{cu}} \quad (5.43)$$

- Fator de ocupação da janela pelo cobre, conforme equação (5.44).

$$K_u = \frac{N \cdot K \cdot A_{cu}}{W_a} \quad (5.44)$$

- Perdas no núcleo, equação (5.45).

$$P_n = V_e \cdot a \cdot f^c \cdot \left(\frac{\Delta B}{N_o} \right)^d \quad (5.45)$$

- Perdas no cobre, equação (5.46).

$$P_c = \frac{N}{K} \cdot \frac{L_e}{\sigma_{cu} \cdot A_{cu}} \cdot I_{lo_{ef}}^2 \quad (5.46)$$

Aplicando as variáveis do projeto às expressões descritas é possível obter todos os dados necessários para a construção dos indutores de saída. Primeiramente, para a definição do núcleo, foi utilizada a equação (5.40), tendo sido adotados os seguintes parâmetros:

- $K_u = 0,7$, ou seja, 70% do espaço da janela é ocupado por cobre, e os outros 30% pela isolação dos condutores, não existindo isolamento entre camadas.
- $J_{max} = 250 \text{ A/cm}^2$, densidade de corrente máxima, ajustada para obter uma elevação de temperatura menor que 60°C .
- $B_{max} = 0,35\text{T}$, densidade de fluxo magnético máxima, adotada para aproveitar a característica de pequena variação de fluxo magnético.

Empregando a associação de cinco indutores em série, o que resulta em indutores de $3,8\mu\text{H}$, o produto da área da janela pela área da seção transversal do núcleo deve ser igual ou maior do que $27,42\text{cm}^4$. O núcleo escolhido para os indutores de saída é o mesmo utilizado no transformador de potência, **EE-48020** da *Magnetics*, cujos dados são descritos na Tabela 5.8.

A Tabela 5.11 apresenta os resultados obtidos com as expressões, reunindo as informações para a construção dos indutores de saída.

5.4.7 Capacitores de Comutação

A princípio seriam utilizados apenas os próprios capacitores intrínsecos dos transistores MOSFET como capacitores de comutação. Entretanto, após a adaptação do projeto à indutância de dispersão obtida com a construção do transformador, houve a necessidade de acrescentar capacitores externos para auxílio a comutação, no valor de 18nF cada um.

Tabela 5.11 – Dados do indutor de saída.

Parâmetro	Símbolo	Valor
Indutância	L_o	3,8 μ H
Número de espiras	N	6
Entreferro	g	4,7m
Varição da densidade de fluxo magnético	ΔB	0,055T
Profundidade de penetração	Δ	0,27mm
Diâmetro/espessura máxima	δ_{max}	0,54mm
Condutor escolhido	—	Lâmina 0,5mmx45mm
Área de cobre da lâmina escolhida	Acu	22,5mm ²
Número de lâminas em paralelo	K	4
Fator de utilização obtido	Ku	0,68
Perdas no núcleo	Pn	0,42W
Perdas no cobre	Pc	6,7W
Perdas totais no transformador	Pt	7,1W
Resistência térmica do transformador	Rth	6,5°C/W
Elevação de temperatura	ΔT	45,9°C

Estes componentes, assim como os interruptores principais, estão expostos a uma tensão máxima de $V_i/2$ e uma corrente máxima de $I_{o_{max}}/n_H$. Em números, isto representa 450V e 101A. O valor eficaz de corrente foi obtido apenas por simulação, tendo resultado 3,6A para os capacitores internos C_2 e C_3 , que é o pior caso.

Não foram encontrados capacitores comerciais que atendessem exatamente estas especificações. Foi então escolhido o capacitor de polipropileno 943C20S15K da *Cornell Dubilier*, cujas principais características são apresentadas na Tabela 5.12.

Tabela 5.12 – Principais características do capacitor 943C20S15K.

Característica	Símbolo	Valor
Tensão, máxima	V_{max}	2000V
Capacitância	C	15nF
Corrente eficaz, máxima	I_{ef}	3,1A
Corrente máxima	I_{max}	77A

5.4.8 Capacitor de Saída

O fator que geralmente determina a escolha do capacitor do filtro de saída é a sua resistência série equivalente, definida pela equação (5.47). Para as especificações desejadas a resistência série equivalente resulta em 5m Ω .

$$R_{se} = \frac{\Delta V_o}{\Delta I_o} \quad (5.47)$$

O capacitor especificado é o capacitor eletrolítico **B41456-B9109-M** da SIEMENS, cujas principais características são apresentadas na Tabela 5.13, sendo necessária a associação de **quatro** capacitores em paralelo para atingir a resistência série equivalente desejada.

Tabela 5.13 – Principais características do capacitor B41456-B9109-M.

Característica	Símbolo	Valor
Tensão, máxima	V_{max}	100V
Capacitância	C	10.000 μ F
Corrente eficaz, máxima	I_{ef}	10A @ 100Hz e 85°C
Resistência série equivalente, máxima	R_{se}	22m Ω @ 100Hz e 20°C

5.4.9 Capacitor de Bloqueio

Devido à elevada corrente eficaz que circula pelo capacitor de bloqueio será necessário realizar a associação em paralelo de vários deles. O capacitor escolhido para o bloqueio da componente contínua de corrente através do transformador é o capacitor de poliéster **B32594-C3335** da EPCOS, cujas características mais representativas são apresentadas na Tabela 5.14. Serão empregados seis destes em paralelo.

Tabela 5.14 – Principais características do capacitor B32594-C3335.

Característica	Símbolo	Valor
Tensão, máxima	V_{max}	250V
Capacitância	C	3,3 μ F
Taxa de variação da tensão, máxima	V_{pp}/τ	3V/ μ s

5.5 Projeto e Dimensionamento do Circuito de Grampeamento da Tensão sobre os Diodos de Saída

O valor da nova indutância ressonante total (8,5 μ H) e os dados aproximados do tempo e da corrente de recuperação reversa dos diodos retificadores de saída encontram-se disponíveis. Admitindo que a tensão mínima de grampeamento seja 10% maior que a tensão de pico no secundário do transformador tem-se, então, todas as informações necessárias para dimensionar o circuito de grampeamento. Estas informações são:

- $V_{cc_{min}} = 1,1 \cdot V_{sec} = 231V$
- $L_d = \frac{8,5 \mu H}{(n_H)^2} = 1,85 \mu H$
- $T_{rr} = 225ns$

- $I_{rr} = 50A$

A aplicação destes dados às equações (4.44), (4.47) e (4.48), desenvolvidas no item 4.7, resulta em três curvas como funções da capacitância de grameamento. Estas curvas são a tensão de grameamento máxima (Fig. 5.1), a resistência de grameamento R_{c1} (Fig. 5.2) e a potência dissipada no resistor de grameamento (Fig. 5.3). Observe que os resultados obtidos são para a nova condição de operação, isto é, para a indutância ressonante de $8,5\mu H$ e a potência de saída de $17kW$.

Conforme mencionado no capítulo 4, estas funções tendem a convergir para um determinado valor a medida que a capacitância de grameamento aumenta. Para valores maiores que $100\mu F$ o resistor é de aproximadamente 110Ω , com uma perda de $262W$. A tensão máxima de grameamento obtida fica em torno de $231V$, confortavelmente segura em relação ao limite de tensão dos diodos escolhidos para o retificador de saída.

Observe que, mesmo aumentando o valor do capacitor, as perdas do circuito e a tensão de grameamento continuarão na mesma ordem de grandeza, uma vez que são determinadas apenas pela energia envolvida no processo de recuperação reversa dos diodos retificadores de saída.

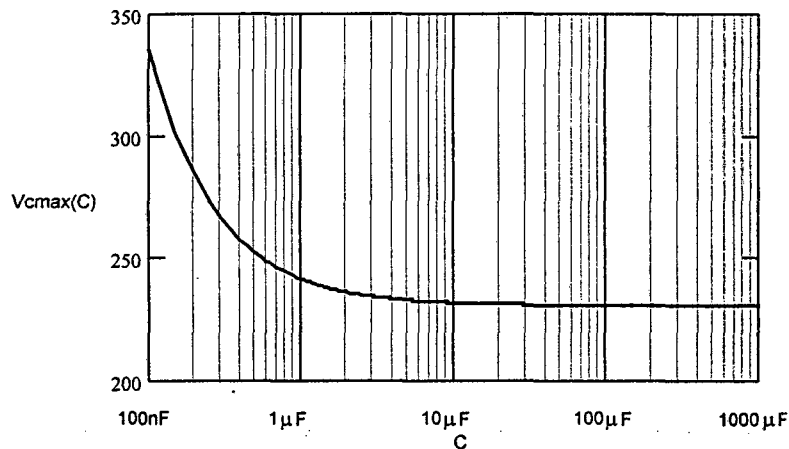


Fig. 5.1 – Tensão de grameamento máxima em função de C_{c1} .

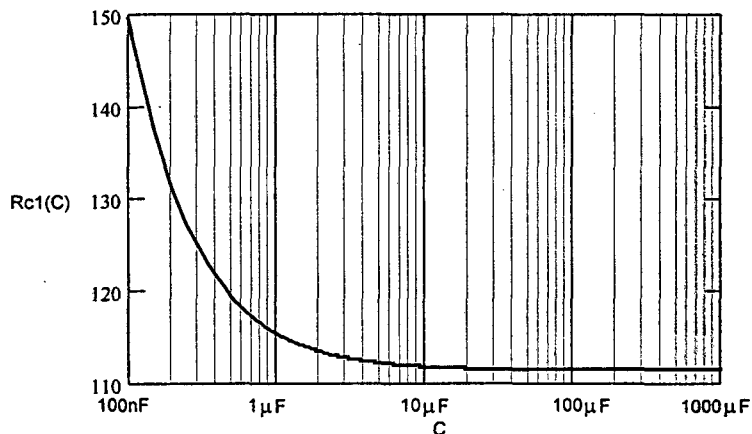


Fig. 5.2 – Resistência de grameamento em função de C_{c1} .

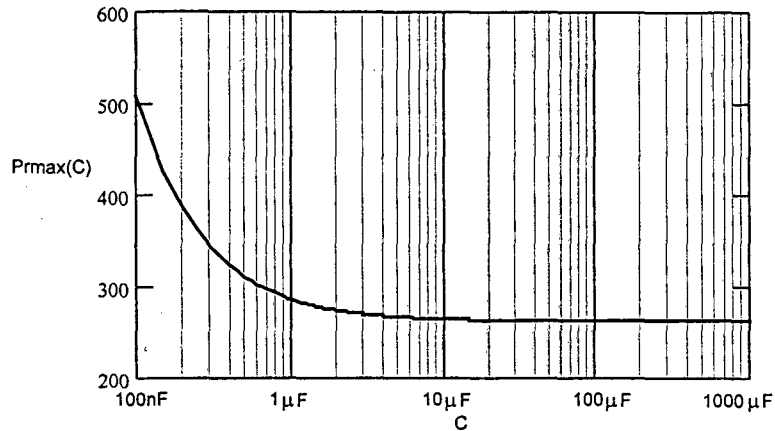


Fig. 5.3 – Potência dissipada em R_{c1} em função de C_{c1} .

5.5.1 Simulação

O ajuste e os esforços no circuito de grampeamento podem ser observados através da simulação do circuito para a nova condição de operação, utilizando diodos retificadores reais. Foi empregado o modelo do diodo MUR20020CT, 200A/200V, no lugar do modelo do diodo HFA240NJ40C, que não está disponível. Portanto, o comportamento do circuito de grampeamento não será exatamente igual ao previsto uma vez que a dinâmica destes dois componentes é diferente.

Conforme indica a Fig. 5.1, o circuito de simulação emprega os valores obtidos na fase de dimensionamento do conversor, exceto o capacitor de saída que difere do especificado para evitar tempos de simulação muito longos. A Fig. 5.2 até a Fig. 5.6 mostram as principais formas de onda do circuito.

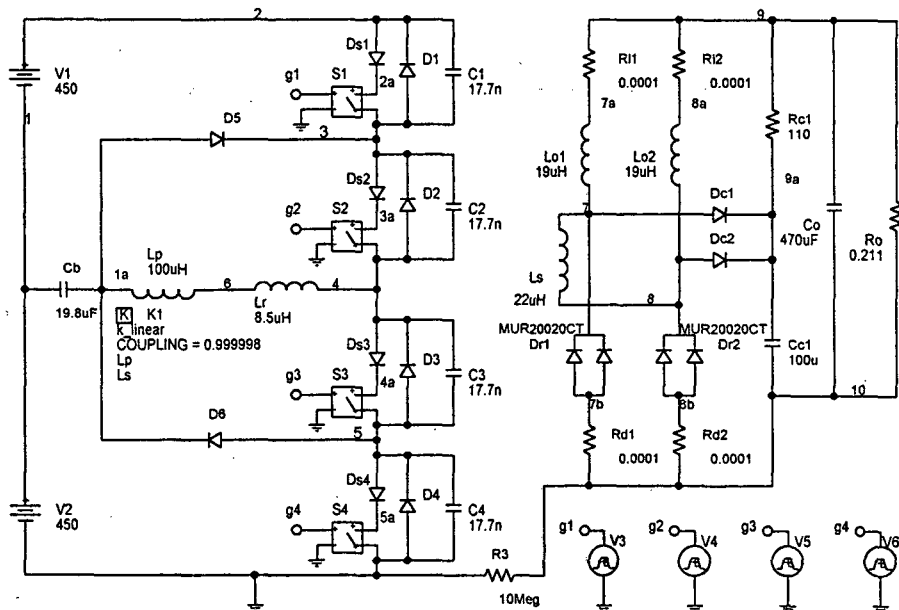


Fig. 5.1 – Circuito de simulação em malha aberta para as novas condições de operação.

É interessante observar que a comutação dos interruptores continua sendo suave, mas o tempo de subida da tensão é muito maior que o obtido com o projeto inicial. Na Fig. 5.4, que apresenta a forma de onda da corrente através do indutor ressonante, é possível verificar o aumento dos picos de corrente refletidos ao lado primário. Isto se deve a baixa indutância magnetizante obtida com a construção do transformador.

O comportamento do circuito de grampeamento pode ser observado na Fig. 5.5 e na Fig. 5.6. A tensão sobre os diodos retificadores de saída ficou limitada em 200V e os esforços nos componentes do circuito de grampeamento podem ser observados na Tabela 5.15, na qual aparecem os valores teóricos calculados e o valores obtidos por simulação. Existe uma grande diferença entre ambos devido ao modelo do diodo utilizado na simulação não corresponder ao diodo escolhido para a montagem do conversor.

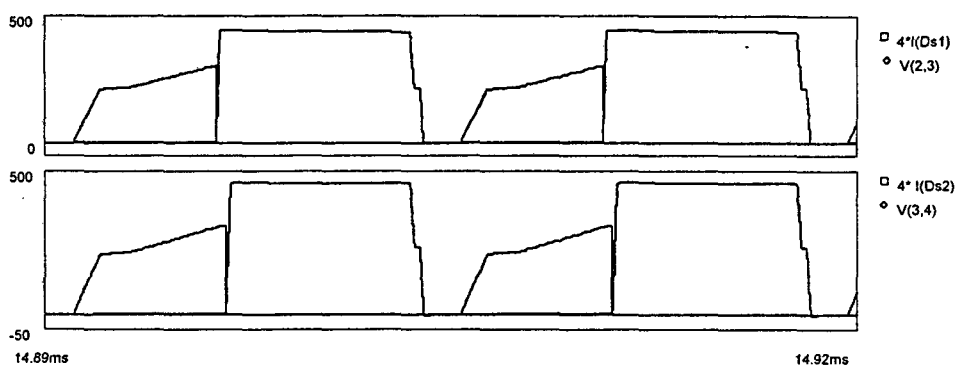


Fig. 5.2 – Tensão e corrente nos interruptores S_1 e S_2 .

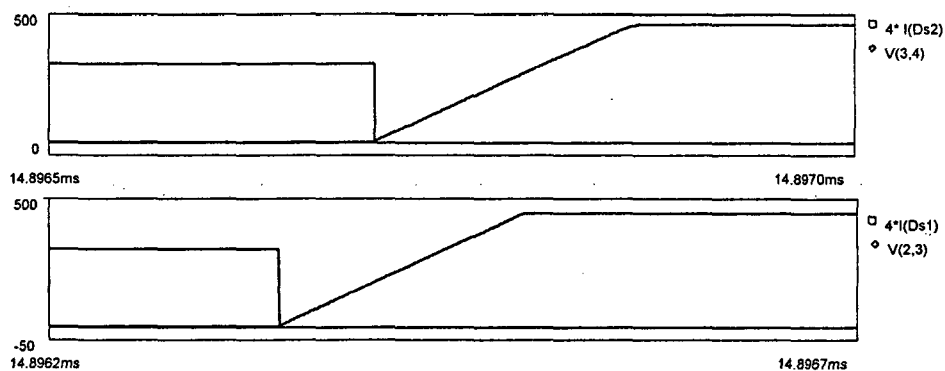


Fig. 5.3 – Detalhe da comutação nos interruptores S_1 e S_2 .

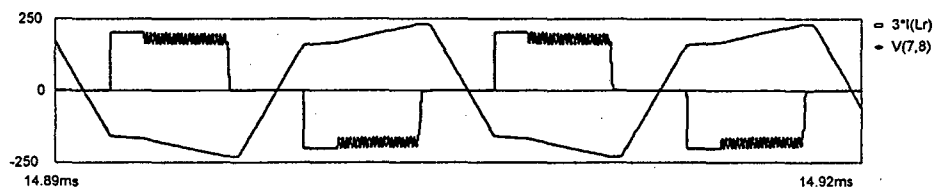


Fig. 5.4 – Corrente em L_r e tensão no secundário do transformador.

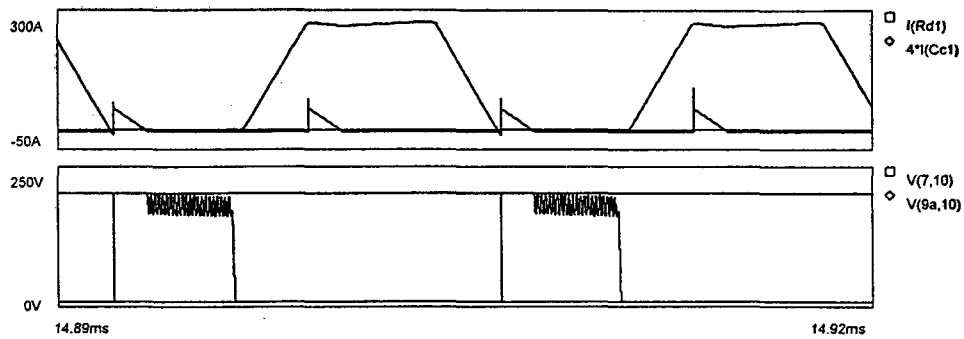


Fig. 5.5 – Corrente e tensão no diodo Dr_1 e no capacitor Cc_1 .

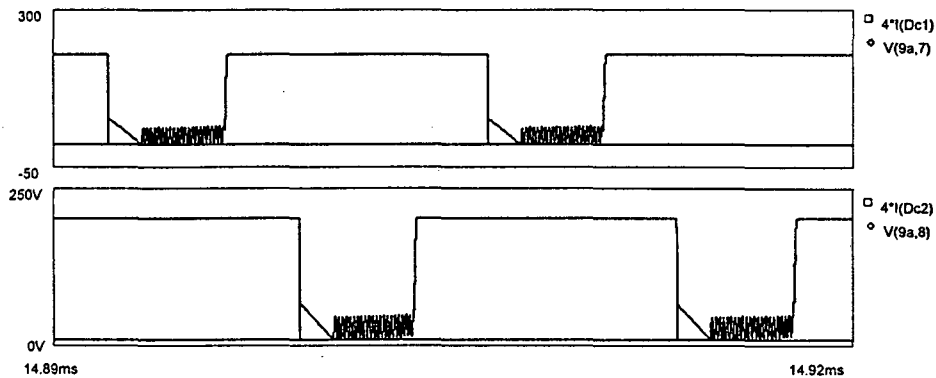


Fig. 5.6 – Tensão e corrente nos diodos Dc_1 e Dc_2 .

Tabela 5.1 – Esforços nos componentes do circuito de grameamento

Esforço	Dc_1, Dc_2		Cc_1		Rc_1	
	Calculado	Simulado	Calculado	Simulado	Calculado	Simulado
Corrente de pico (A)	50	28,9	50	28,9	—	—
Corrente média (A)	—	0,65	—	—	—	—
Corrente eficaz (A)	—	—	—	3,4	—	—
Tensão de pico (V)	231	200	231	200	171	143,6
Potência (W)	—	—	—	—	262	187,5

5.5.2 Dimensionamento

Os cálculos teóricos, juntamente com os resultados de simulação permitem especificar os componentes comerciais adequados ao circuito de grameamento. O resistor especificado para o circuito de grameamento foi o **NHS300120J** da **ARCOL**, cujas principais características aparecem descritas na Tabela 5.1.

O diodo escolhido é o **HFA25TB60** da *International Rectifier*, cujas principais características são apresentadas na Tabela 5.2. Os limites de operação deste componente são bem superiores aos necessários, pois é conveniente trabalhar com uma folga maior devido às inúmeras variáveis do circuito de grameamento.

O capacitor adotado é o **B43875-A4108-Q** da SIEMENS e suas principais características são listadas na Tabela 5.18. Foi necessário empregar um capacitor de $1000\mu\text{F}$ devido ao valor de corrente eficaz que ele deve suportar. Entretanto, conforme mencionado, um capacitor maior que o especificado não altera o funcionamento do circuito de grameamento.

Tabela 5.16 – Principais características do resistor NHS300120J.

Característica	Símbolo	Valor
Resistência	R	$120\Omega \pm 5\%$
Potência, máxima	$P_{r_{\max}}$	300W @ 25°C com dissipador
Tensão, máxima	V_{\max}	2500V

Tabela 5.17 – Principais características do diodo HFA25TB60.

Característica	Símbolo	Valor
Corrente direta, contínua	I_f	$25\text{A} @ 100^{\circ}\text{C}$
Corrente direta, pulso repetitivo	I_{f_p}	100A
Tensão reversa, máxima	$V_{r_{\max}}$	600V
Tensão direta	V_f	$0,8\text{V} @ 1\text{A e } 125^{\circ}\text{C}$

Tabela 5.18 – Principais características do capacitor B43875-A4108-Q.

Característica	Símbolo	Valor
Tensão, máxima	V_{\max}	350V
Capacitância	C	$1000\mu\text{F}$
Corrente eficaz, máxima	I_{ef}	$4\text{A} @ 120\text{Hz e } 85^{\circ}\text{C}$

5.6 Rendimento Teórico

O cálculo do rendimento do conversor passa primeiro pela determinação das perdas do circuito. As principais perdas do conversor estão relacionadas aos semicondutores, aos elementos magnéticos e ao circuito de grameamento. O primeiro grupo é o mais representativo e se divide em perdas nos semicondutores ativos, nos diodos retificadores, nos diodos de grameamento do primário e nos diodos de grameamento do secundário.

As perdas em condução para os interruptores são calculadas pela equação (5.48), representando a maior parte de suas perdas. Devido a comutação suave obtida na faixa de 30 a 100% de carga, as perdas em comutação podem ser praticamente desprezadas. O cálculo das perdas em um diodo emprega a equação (5.49), e depende da tensão de condução direta V_f e do valor médio de corrente $I_{d_{\text{med}}}$ que circula através dele.

$$P_s = R_{ds} \cdot I_{s_{ef}}^2 \quad (5.48)$$

$$P_d = V_f \cdot I_{d_{med}} \quad (5.49)$$

A Tabela 5.19 apresenta o total de perdas previstas para os semicondutores do circuito, considerando os valores eficazes e médios de corrente obtidos para a condição de 24kW, exceto no caso do diodo de grampeamento do secundário.

Tabela 5.19 – Perdas nos semicondutores.

Semicondutor	Quantidade	Conexão	I _{sef}	I _{dmed}	Perda Unitária	Perda Total
S ₁ , S ₄ (R _{ds} =130mΩ)	4	Paralelo	14,1A	—	25,6W	204,9W
S ₂ , S ₃ (R _{ds} =130mΩ)	4	Paralelo	17,1A	—	38,1W	304,6W
Dr ₁ , Dr ₂ (V _f =1,35V)	1	—	—	205A	276,8W	553,6W
D ₅ , D ₆ (V _f =0,9V)	1	—	—	15,2A	13,6W	27,2W
Dc ₁ , Dc ₂ (V _f =0,8V)	1	—	—	0,65A	0,52W	1W
Total de perdas nos semicondutores (P _{sd})						1091,3W

As perdas nos elementos magnéticos foram calculadas durante o dimensionamento para permitir a previsão da elevação de temperatura. Os valores obtidos são resumidos na Tabela 5.20, juntamente com os valores totais de perdas. E, quanto ao circuito de grampeamento as perdas foram estimadas na ordem de 262W.

Tabela 5.20 – Perdas nos elementos magnéticos.

Magnéticos	Quantidade	Conexão	Perda Unitária	Perda Total
Transformador	8	Primário em paralelo Secundário em série	7,1W	56,8W
Lo ₁ , Lo ₂	5	Série	7,1W	71W
Lr	1	—	4,4W	4,4W
Total de perdas nos elementos magnéticos (P _m)				132,2W

Assim, a perda total do circuito pode ser determinada como mostra a equação (5.50), resultando em 1485,5W. Como as perdas foram calculadas considerando os esforços de corrente na condição de potência máxima, ou seja, 24kW, o rendimento teórico é obtido em função deste valor sendo aplicando a equação (5.51), o que resulta em 94,2%.

$$P = P_{sd} + P_m + P_{rc} \quad (5.50)$$

$$\eta = \frac{P_o}{P_o + P} \quad (5.51)$$

Verifica-se que, realmente, os semicondutores são os responsáveis pela maior parte das perdas no conversor. Desta forma o rendimento pode ser melhorado, de modo a atingir o valor especificado, através da utilização de novas tecnologias de transistores MOSFET com resistências

de condução ainda menores, mas elas ainda não estão disponíveis no mercado. Outra alternativa que também pode ser empregada é um circuito de grampeamento ativo que devolva toda a energia da recuperação reversa para carga.

5.7 Projeto e Dimensionamento do Circuito de Controle

As características das fontes para sistemas de telecomunicação fazem necessário o controle tanto da corrente quanto da tensão de saída. Com o intuito de utilizar o controlador de corrente também como mecanismo para proteção do conversor, este costuma ter maior prioridade na definição da razão cíclica de comando.

Existem várias alternativas que permitem o controle de duas variáveis do sistema como, por exemplo, a associação de controladores em cascata ou o estudo de sistemas multivariáveis. Entretanto, alternativas como estas levam a uma análise complexa do sistema de controle devido a interdependência que surge entre as malhas de corrente e tensão.

Para minimizar a complexidade do estudo foram utilizados dois controladores de forma independente. Cada um deles deve ser calculado como se outro não existisse, e o sinal de saída dos dois é interligado através de uma lógica OU. Aquele que impõe a menor tensão de controle define a razão cíclica de comando, como pode ser observado na Fig. 5.19, prevalecendo portanto a condição de menor transferência de energia.

É importante notar que os controladores de tensão e corrente serão ajustados para a nova condição de operação, isto é, para a indutância ressonante de 8,5 μ H e a potência de saída de 17kW.

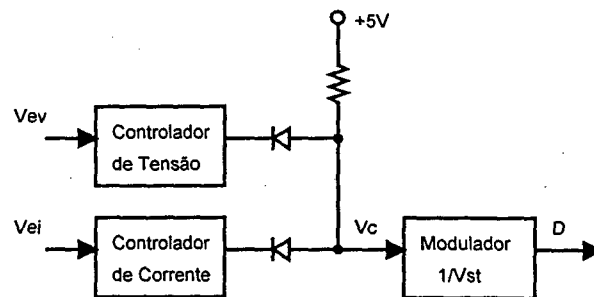


Fig. 5.19 – Associação dos controladores de tensão e corrente de saída.

5.7.1 Modelo do Conversor NPC-ZVS-PWM

A função de transferência entre tensão de saída e razão cíclica de comando é obtida a partir da equação (4.94). Substituindo os parâmetros do projeto obtém-se a função de transferência do conversor NPC-ZVS-PWM, expressa pela equação (5.52).

$$G_v(s) = \frac{V_o(s)}{D(s)} = 94,382 \cdot \frac{1 + (2,2 \cdot 10^{-4}) \cdot s}{1 + (3,021 \cdot 10^{-4}) \cdot s + (7,115 \cdot 10^{-7}) \cdot s^2} \quad (5.52)$$

A frequência natural de ressonância do circuito (f_n), calculada através da equação (4.97), é igual a 188,7Hz, o que representa um sistema de dinâmica bastante lenta. A Fig. 5.1 apresenta o Diagrama de Bode de módulo e fase da função de transferência do conversor. Pode-se observar que o sistema é estável pois, na frequência de cruzamento, a inclinação é de -20db/década e a margem de fase é igual a 82° .

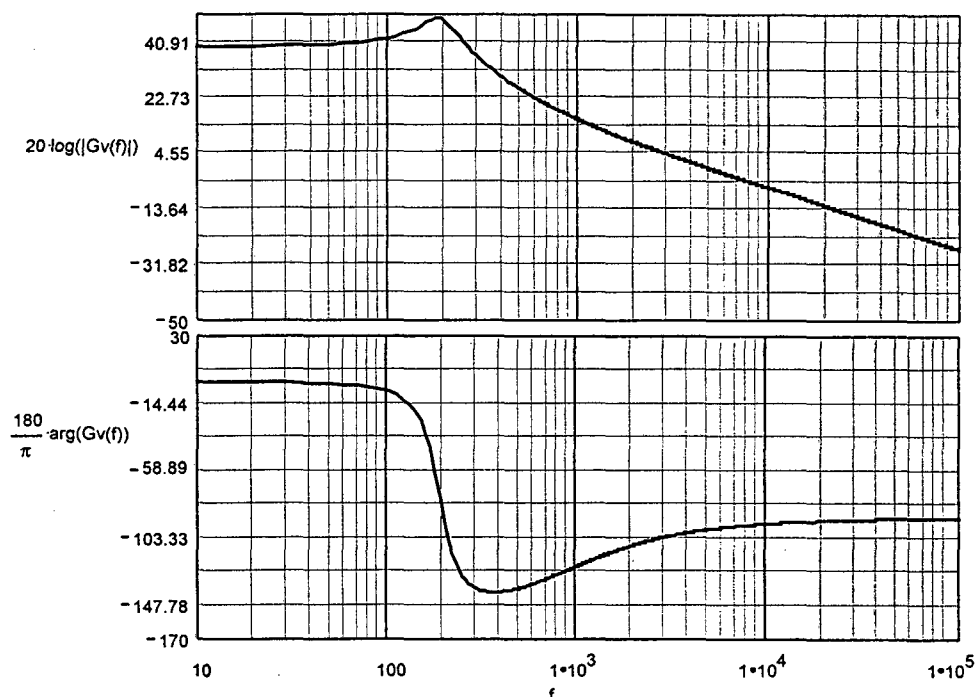


Fig. 5.1 – Diagrama de Bode de módulo e fase da função de transferência entre tensão de saída e razão cíclica de comando.

A equação (5.53) apresenta a função de transferência entre corrente de saída e razão cíclica de comando obtida aplicando os parâmetros do projeto na equação (4.96). A corrente de saída tem o mesmo comportamento dinâmico que a tensão de saída. A única diferença está no ganho estático que aparece dividido pela resistência de carga R_O a qual é igual a $0,21\Omega$ para a nova condição de operação.

$$G_i(s) = \frac{I_o(s)}{D(s)} = 444,742 \cdot \frac{1 + (2,2 \cdot 10^{-4}) \cdot s}{1 + (3,021 \cdot 10^{-4}) \cdot s + (7,115 \cdot 10^{-7}) \cdot s^2} \quad (5.2)$$

5.7.2 Modelo do Controlador

Como o conversor já é um sistema estável, as principais funções do controlador serão garantir erro estático muito pequeno e aumentar a dinâmica da resposta do sistema frente a perturbações. A configuração adotada para ambos os controladores, de tensão e corrente, é a de dois pólos e dois zeros implementada através do circuito da Fig. 5.1.

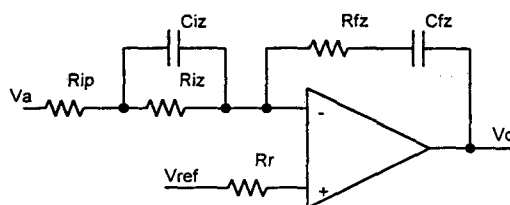


Fig. 5.21 – Circuito do controlador de dois pólos e dois zeros.

Nesta figura V_a é o sinal que se deseja controlar, V_{ref} é o valor de referência que V_a deve seguir, e V_c é a tensão de controle. A tensão V_a representa o sinal de saída da planta, tensão ou corrente de carga, adaptado por um sensor. E a tensão de controle V_c é a entrada para o modulador, que gera a razão cíclica de comando a partir da comparação de V_c com um sinal dente de serra.

A equação (5.54) representa a função de transferência entre V_a e V_c em termos dos componentes do circuito.

$$H(s) = \frac{V_a(s)}{V_c(s)} = \frac{1}{C_{fz} \cdot (R_{ip} + R_{iz})} \cdot \frac{(s \cdot R_{iz} \cdot C_{iz} + 1) \cdot (s \cdot R_{fz} \cdot C_{fz} + 1)}{s \cdot \left(s \cdot C_{iz} \cdot \frac{R_{ip} \cdot R_{iz}}{R_{ip} + R_{iz}} + 1 \right)} \quad (5.54)$$

As frequências dos pólos e zeros da função de transferência são expressas pelas equações de (5.55) até (5.58). Geralmente os dois zeros são posicionados juntos na frequência natural de ressonância do conversor (f_n) e o segundo pólo em uma frequência cinco vezes maior. O ganho de $H(s)$ na frequência dos zeros é dado pela equação (5.59) e para frequências superiores à do segundo pólo, quando os capacitores podem ser considerados como curto-circuitos, o ganho é expresso pela equação (5.60)

$$f_{z1} = \frac{1}{2 \cdot \pi \cdot C_{iz} \cdot R_{iz}} \quad (5.55)$$

$$f_{z2} = \frac{1}{2 \cdot \pi \cdot C_{fz} \cdot R_{fz}} \quad (5.56)$$

$$f_{p1} = 0\text{Hz} \quad (5.57)$$

$$f_{p2} = \frac{1}{2 \cdot \pi \cdot \left(C_{iz} \cdot \frac{R_{ip} \cdot R_{iz}}{R_{ip} + R_{iz}} \right)} \quad (5.58)$$

$$H_{z1} = \frac{R_{fz}}{R_{ip} + R_{iz}} \quad (5.59)$$

$$H_{p2} = \frac{R_{fz}}{R_{ip}} \quad (5.60)$$

Observe que um dos pólos se encontra na origem, o que garante erro estático nulo ao sistema em malha fechada. A estabilidade é conseguida fazendo o ganho de $H(s)$ no segundo pólo igual em módulo e com sinal oposto ao ganho da função de transferência da planta $G(s)$ na frequência de cruzamento desejada f_c . Assim, o ganho na frequência do segundo pólo e o ganho na frequência dos zeros podem ser definidos a partir das equações (5.61) e (5.62).

$$A_{p_2} = 20 \cdot \log(H_{p_2}) = -20 \cdot \log|G(f_c)| \quad (5.61)$$

$$A_{z_1} = 20 \cdot \log(H_{z_1}) = A_{p_2} - 20 \cdot \log\left(\frac{f_{p_2}}{f_{z_1}}\right) \quad (5.62)$$

Este procedimento garante ao sistema em malha fechada o desempenho dinâmico desejado uma vez que desloca a frequência de cruzamento para um valor bem mais elevado. A nova frequência de cruzamento entretanto deve ser menor ou igual a um quarto da frequência de chaveamento.

Os componentes do controlador podem ser definidos em função das equações apresentadas, adotando inicialmente um valor para o resistor R_{iz} , como indicam as equações de (5.63) até (5.67):

$$C_{iz} = \frac{1}{2 \cdot \pi \cdot f_n \cdot R_{iz}} \quad (5.63)$$

$$R_{ip} = \frac{H_{z_1}}{H_{p_2} - H_{z_1}} \cdot R_{iz} \quad (5.64)$$

$$R_{fz} = H_{p_2} \cdot R_{ip} \quad (5.65)$$

$$C_{fz} = \frac{1}{2 \cdot \pi \cdot f_n \cdot R_{fz}} \quad (5.66)$$

$$R_r = \frac{R_{ip} + R_{fz}}{R_{ip} \cdot R_{fz}} \quad (5.67)$$

5.7.3 Controlador de Tensão

A Fig. 5.22 apresenta o diagrama de blocos do sistema em malha fechada considerando isoladamente o controle da tensão de saída. Além do modelo do conversor e do controlador estão sendo incluídos o modulador e o sensor de tensão.

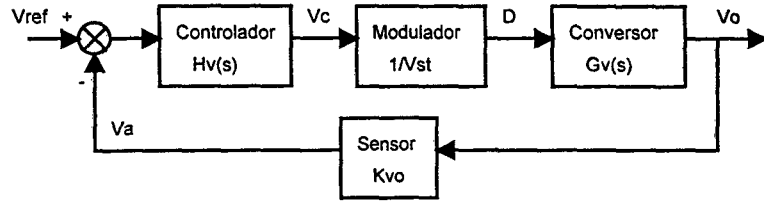


Fig. 5.22 – Diagrama de blocos da malha de controle da tensão de saída.

A saída do modulador é a razão cíclica de comando. Para gerar este sinal o modulador compara a tensão de controle V_c com um sinal dente de serra, de amplitude V_{st} e frequência igual a duas vezes a frequência de chaveamento. A função de transferência entre razão cíclica de comando e tensão de controle é expressa por (5.68), e o modulador é representado como um ganho $1/V_{st}$ na malha de controle.

$$\frac{D(s)}{V_c(s)} = \frac{1}{V_{st}} \quad (5.68)$$

O sensor de tensão empregado é um divisor resistivo (Fig. 5.23), apenas para adaptar a tensão de saída ao nível de tensão adequado ao circuito de controle. Assim, quando a saída é igual ao valor nominal $V_{o_{nom}}$ (60V) a tensão V_a deve ser igual ao sinal de referência V_{ref} . A função de transferência entre a amostra de tensão V_a e a tensão de saída V_o é um ganho K_{vo} expresso pela equação (5.69), e a relação entre os dois resistores do divisor resistivo é definida pela equação (5.70).

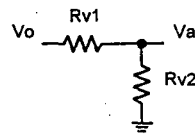


Fig. 5.23 – Sensor da tensão de saída.

$$\frac{V_a(s)}{V_o(s)} = \frac{V_{ref}}{V_{o_{nom}}} = K_{vo} \quad (5.69)$$

$$\frac{R_{v2}}{R_{v1}} = \frac{1}{K_{vo}} - 1 \quad (5.70)$$

A função de transferência da planta $G(s)$ pode ser obtida acrescentando os ganhos do modulador e o do sensor à função de transferência entre tensão de saída e razão cíclica de comando do conversor, o que resulta em (5.71).

$$G(s) = \frac{V_a(s)}{V_c(s)} = \frac{K_{vo} \cdot V_i \cdot R_o}{V_{st} \cdot R_{oeq}} \cdot \frac{1 + R_{se} \cdot C_o \cdot s}{1 + \left(R_{se} \cdot C_o + \frac{2 \cdot L_o \cdot n_H}{R_{oeq}} \right) \cdot s + 2 \cdot L_o \cdot C_o \cdot n_H \cdot \left(\frac{R_{se} + R_o}{R_{oeq}} \right) \cdot s^2} \quad (5.71)$$

Com relação ao modulador é definida a amplitude de 5V para o sinal dente de serra. Adotando uma tensão de referência de 1,82V o ganho do sensor é igual a 0,03 e os resistores do divisor resistivo podem ser Rv1 igual a 150kΩ e Rv2 igual a 4,7kΩ. Substituindo estes valores e os parâmetros do projeto em (5.71) obtém-se a função de transferência da planta para o controle da tensão de saída, conforme a equação (5.72).

$$G(s) = \frac{V_a(s)}{V_c(s)} = 0,573 \cdot \frac{1 + (2,2 \cdot 10^{-4}) \cdot s}{1 + (3,021 \cdot 10^{-4}) \cdot s + (7,115 \cdot 10^{-7}) \cdot s^2} \quad (5.72)$$

Os parâmetros que permitem definir o controlador de tensão estão listados na Tabela 5.21. A frequência de cruzamento escolhida para a malha de tensão foi um oitavo da frequência de chaveamento, de modo a permitir que a malha de corrente seja mais rápida e tenha maior prioridade na definição do comando dos interruptores.

Tabela 5.21 – Parâmetros para a definição do controlador de tensão.

Parâmetro	Símbolo	Valor
Frequência dos zeros	f_{z1}, f_{z2}	188,7Hz
Frequência do segundo pólo	f_{p2}	943,4Hz
Frequência de cruzamento desejada	f_c	8,75kHz
Ganho de G(s) na frequência de cruzamento	G_c	0,00323
Ganho de H(s) na frequência do segundo pólo	H_{p2}	309,3
Ganho de H(s) na frequência dos zeros	H_{z1}	61,9

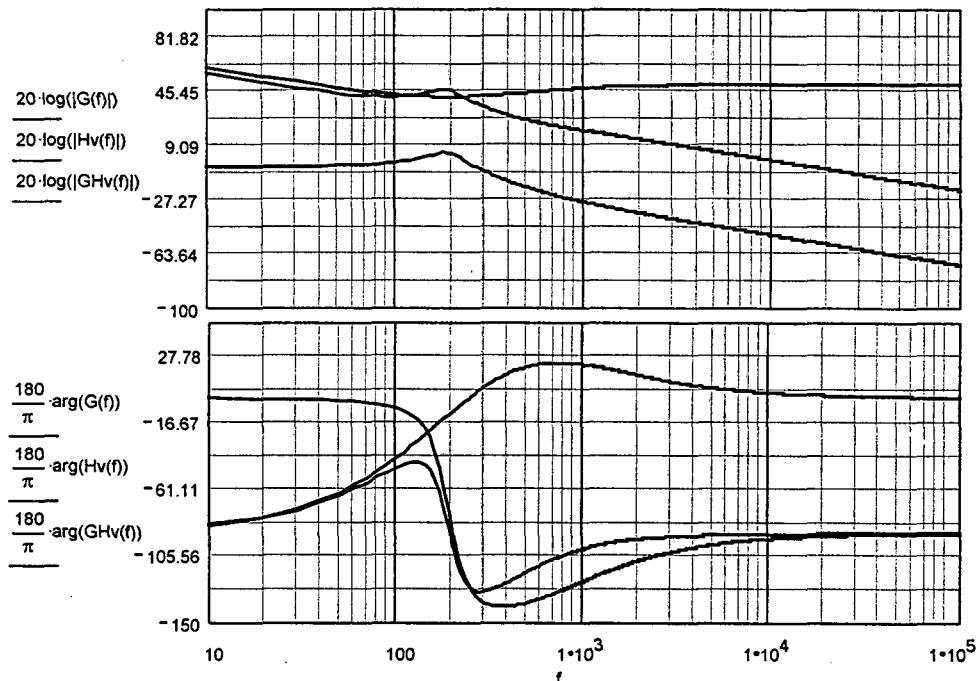
Os componentes do controlador podem então ser definidos empregando as equações de (5.63) até (5.67), o que resulta nos valores comerciais apresentados na Tabela 5.22. A função de transferência obtida para o controlador de tensão é expressa pela equação (5.73).

$$H_v(s) = 7,704 \cdot 10^4 \cdot \frac{(8,46 \cdot 10^{-4} \cdot s + 1) \cdot (8,58 \cdot 10^{-4} \cdot s + 1)}{s \cdot (s \cdot 1,721 \cdot 10^{-4} + 1)} \quad (5.73)$$

A Fig. 5.24 apresenta o diagrama de Bode de módulo e fase para G(s), H_v(s) e para a função de transferência de laço aberto G(s)·H_v(s). Observe que na frequência de cruzamento desejada, 8,75kHz, a função de transferência de laço aberto apresenta as seguintes características: módulo igual a 0,385dB, inclinação do módulo de -20db/década e margem de fase igual 89,3°.

Tabela 5.2 – Componentes do controlador de tensão.

Símbolo	Valor
Riz	4,7k Ω
Rip	1,2k Ω
Rfz	390k Ω
Rr	1,2k Ω
Ciz	180nF
Cfz	2,2nF

Fig. 5.3 – Diagrama de Bode de módulo e fase de $G(s)$, $Hv(s)$ e $G(s) \cdot Hv(s)$.

5.7.4 Controlador de Corrente

O controle da corrente de saída do conversor, de modo independente, possui o mesmo diagrama de blocos apresentado para controle da tensão, o qual pode ser observado na Fig. 5.1. Entretanto, dos quatro blocos que compõe a estrutura o único que permanece inalterado é o do modulador. Os demais sofrem algumas modificações.

O sensor de corrente empregado é o sensor de efeito Hall **HAS-400S** da LEM, cujas principais características são apresentadas na Tabela 5.1. Assim, quando corrente de saída é igual ao valor nominal $I_{o\text{nom}}$ (400A) a tensão V_a é igual a 4V. A função de transferência entre a amostra de corrente V_a e a corrente de saída I_o é um ganho K_{io} , como mostra a equação (5.74).

Tabela 5.23 – Principais características do sensor de efeito Hall HAS-400S.

Característica	Símbolo	Valor
Corrente no primário, nominal	I_{pn}	400A
Corrente no primário, faixa de medição	I_p	$\pm 900A$
Tensão de alimentação	V+	$\pm 15V$
Consumo de corrente	I+	$\pm 15mA$
Resistência de carga	Rl	$> 1k\Omega$
Tensão de saída	Vout	$\pm 4V @ \pm 400A, 10k\Omega \text{ e } 25^\circ C$

$$\frac{V_a(s)}{I_o(s)} = \frac{V_{out}}{I_{pn}} = K_{io} \quad (5.74)$$

A função de transferência da planta $G(s)$ para o controle de corrente pode ser obtida acrescentando os ganhos do modulador e do sensor à função de transferência entre corrente de saída e razão cíclica de comando do conversor, o que resulta em (5.75).

$$G(s) = \frac{V_a(s)}{V_c(s)} = \frac{K_{io}}{V_{st}} \cdot \frac{V_i}{R_{oeq}} \cdot \frac{1 + R_{se} \cdot C_o \cdot s}{1 + \left(R_{se} \cdot C_o + \frac{2 \cdot L_o \cdot n_H}{R_{oeq}} \right) \cdot s + 2 \cdot L_o \cdot C_o \cdot n_H \cdot \left(\frac{R_{se} + R_o}{R_{oeq}} \right) \cdot s^2} \quad (5.75)$$

Substituindo os parâmetros do conversor, do modulador e do sensor de corrente em (5.75) obtém-se a função de transferência da planta para controle da corrente de saída, conforme a equação (5.76).

$$G(s) = \frac{V_a(s)}{V_c(s)} = 0,893 \cdot \frac{1 + (2,2 \cdot 10^{-4}) \cdot s}{1 + (3,021 \cdot 10^{-4}) \cdot s + (7,115 \cdot 10^{-7}) \cdot s^2} \quad (5.76)$$

Os parâmetros que permitem definir o controlador de corrente estão listados na Tabela 5.24. A frequência de cruzamento escolhida para a malha de corrente foi um quarto da frequência de chaveamento para que, como mencionado, ela seja mais rápida do que a malha de tensão e tenha maior prioridade na definição do comando dos interruptores.

Os componentes do controlador podem então ser definidos empregando as equações de (5.63) até (5.67), o que resulta nos valores comerciais apresentados na Tabela 5.25. A função de transferência obtida para o controlador de corrente é expressa pela equação (5.77).

A Fig. 5.25 apresenta o diagrama de Bode de módulo e fase para $G(s)$, $H_i(s)$ e para a função de transferência de laço aberto $G(s) \cdot H_i(s)$. Observe que na frequência de cruzamento desejada, 17,5kHz, a função de transferência de laço aberto apresenta as seguintes características: módulo igual a -0,178dB, inclinação do módulo de -20db/década e margem de fase igual 89,6°.

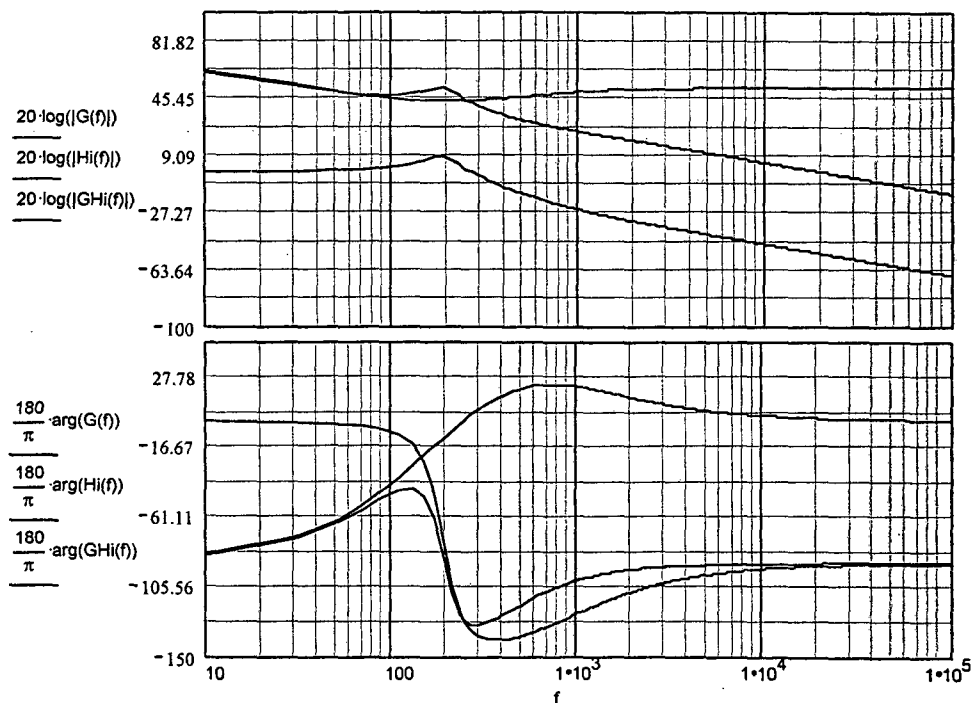
Tabela 5.2 – Parâmetros para a definição do controlador de corrente.

Parâmetro	Símbolo	Valor
Frequência dos zeros	f_{z1}, f_{z2}	188,7Hz
Frequência do segundo pólo	f_{p2}	943,4Hz
Frequência de cruzamento desejada	f_c	17,5kHz
Ganho de $G(s)$ na frequência de cruzamento	G_c	0,00252
Ganho de $H(s)$ na frequência do segundo pólo	H_{p2}	397,6
Ganho de $H(s)$ na frequência dos zeros	H_{z1}	79,5

Tabela 5.3 – Componentes do controlador de corrente.

Símbolo	Valor
R_{iz}	3,9k Ω
R_{ip}	1k Ω
R_{fz}	390k Ω
R_r	1k Ω
C_{iz}	220nF
C_{fz}	2,2nF

$$H_i(s) = 9,276 \cdot 10^4 \cdot \frac{(8,58 \cdot 10^{-4} \cdot s + 1) \cdot (8,58 \cdot 10^{-4} \cdot s + 1)}{s \cdot (s \cdot 1,751 \cdot 10^{-4} + 1)} \quad (5.4)$$

Fig. 5.1 – Diagrama de Bode de módulo e fase de $G(s)$, $H_i(s)$ e $G(s) \cdot H_i(s)$.

5.8 Projeto e Dimensionamento do Circuito de Comando

Os sinais de comando ideais do conversor NPC ZVS-PWM são apresentados na Fig. 5.1. Suas principais características são:

- Os quatro sinais de comando possuem diferentes referenciais, devido à disposição dos interruptores no circuito.
- A amplitude ideal para os sinais de comando é igual a $-8V$ para o bloqueio e $+15V$ para a entrada em condução do interruptor.
- Os comandos dos interruptores S_1 e S_4 apresentam razão cíclica variável, determinada pela malha de controle de tensão ou de corrente de saída;
- Os comandos dos interruptores S_2 e S_3 apresentam razão cíclica fixa, equivalente à metade do período de chaveamento menos o tempo morto necessário para a comutação dos dois interruptores;
- Os interruptores S_1 e S_2 recebem comando simultaneamente, na primeira metade do período de chaveamento;
- Os interruptores S_3 e S_4 recebem comando simultaneamente, na segunda metade do período de chaveamento;

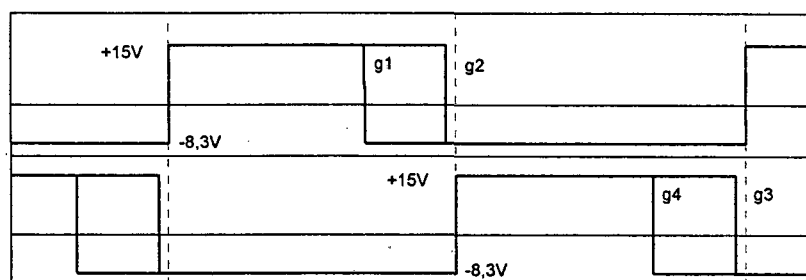


Fig. 5.1 – Sinais de comando para o conversor NPC-ZVS-PWM.

Para a implementação dos sinais g_1 e g_4 , que dependem da razão cíclica, foi escolhido o componente **UC3525A** da UNITRODE. Entretanto, foi necessário elaborar um circuito lógico adicional para gerar os sinais g_2 e g_3 em sincronismo com os dois primeiros. Como os sinais de comando devem ser isolados foi empregado também um circuito para isolamento e adaptação dos mesmos.

5.8.1 Circuito de comando UC3525A

O circuito integrado UC3525A (Fig. 5.1) é um modulador por largura de pulso que pode ser empregado em vários tipos de fontes chaveadas, operando em malha fechada. Suas principais características são:

- Tensão de alimentação de 8 a 35V;
- Tensão de referência igual a $5,1V \pm 1\%$;
- Frequência de operação de 100Hz até 500kHz;

- Tempo morto ajustável;
- Entrada para sincronismo com outras unidades;
- Circuito de partida suave implementado internamente;
- Pino de *shutdown*;
- Proteção de *under voltage lockout*;
- Dois estágios de saída, configuração *totem-pole*, com capacidade de 200mA cada.

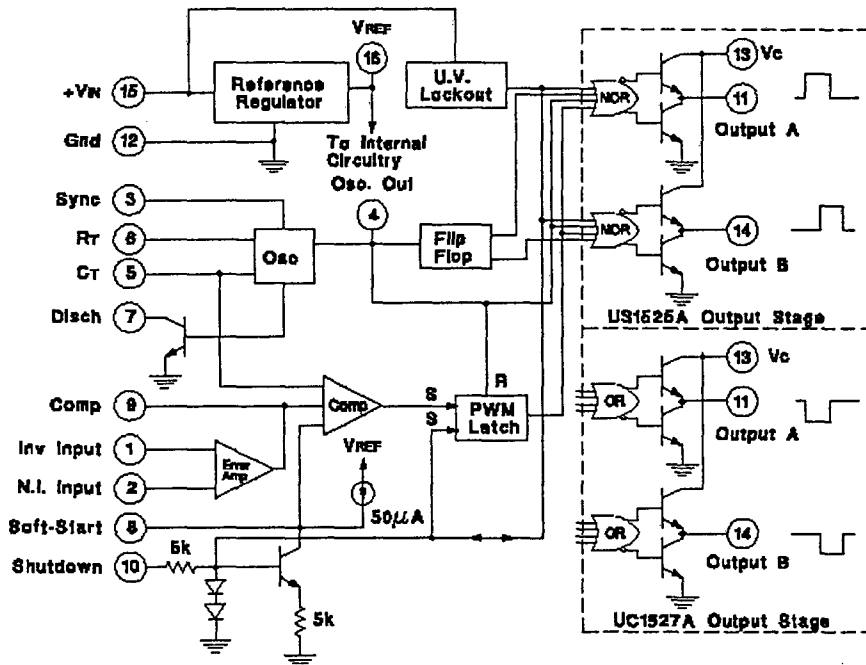


Fig. 5.27 – Diagrama de blocos do circuito UC3525A.

Os pinos do componente, conforme apresentado no diagrama de blocos da Fig. 5.27, são descritos na Tabela 5.26. Através desta descrição verifica-se que, para o correto funcionamento do circuito UC3525A, é necessário determinar alguns componentes periféricos. Ao definir o tempo de partida suave T_{ss} , o valor do capacitor C_t e o valor do resistor de descarga R_{disch} , pode-se empregar as equações (5.78) e (5.79) para calcular os demais componentes.

$$R_t = \frac{1}{0.7} \cdot \left(\frac{1}{2 \cdot f_s \cdot C_t} - 3 \cdot R_{disch} \right) \quad (5.78)$$

$$C_{ss} = \frac{50 \mu A}{5V} \cdot T_{ss} \quad (5.79)$$

Tabela 5.26 – Descrição dos pinos do circuito UC3525A.

Pino	Descrição
1 (Inv Input)	Entrada inversora do amplificador de erro interno.
2 (N.I. Input)	Entrada não inversora do amplificador de erro interno.
3 (Sync)	Entrada para sincronismo com outras unidades ou com um sinal de clock externo.
4 (FF)	Saída do oscilador interno, correspondente ao sinal de clock do flip-flop interno.
5 (Ct)	O capacitor Ct conectado deste pino para o terra gera o sinal dente de serra, conforme ele é carregado com corrente constante.
6 (Rt)	O resistor Rt conectado deste pino para o terra limita a corrente de carga do capacitor Ct.
7 (Disch)	O resistor conectado deste pino para o pino 5 limita a corrente de descarga do capacitor Ct, definindo o tempo morto entre os sinais nas saídas A e B.
8 (Soft-start)	O capacitor C _{ss} conectado deste pino para o terra define o tempo para o aumento progressivo da razão cíclica dos sinais de saída.
9 (Comp)	Saída do amplificador de erro interno.
10 (Shutdown)	Um sinal positivo (+15V) neste pino desabilita os sinais de saída e descarrega o capacitor C _{ss} .
11 (Output A)	Sinal de comando ou saída A.
12 (Ground)	Terra do circuito.
13 (Vc)	Alimentação da configuração totem-pole das saídas A e B.
14 (Output B)	Sinal de comando ou saída B.
15 (+Vin)	Alimentação dos circuitos internos ao componente.
16 (Vref)	Tensão de referência gerada pelo componente.

É necessário observar que alguns destes componentes apresentam limitação quanto ao valor empregado:

- O capacitor Ct deve variar entre 1nF e 100nF.
- O resistor Rt deve variar entre 2k Ω e 150k Ω .
- O resistor de descarga deve variar entre 0 e 500 Ω , sendo que com a resistência de 0 Ω não existe tempo morto entre os sinais das saídas A e B, nem sinal de saída do oscilador interno no pino 4.

Assim, respeitando estes limites e adotando T_{ss} igual a 10ms, Ct igual a 1nF e R_{disch} igual a 100 Ω podem ser determinados os valores de Rt e C_{ss} a partir das equações (5.78) e (5.79). Os resultados obtidos são Rt igual a 10k Ω e C_{ss} igual a 100nF.

Algumas notas importantes quanto ao modo de operação do UC3525A devem ser mencionadas:

- A máxima razão cíclica de cada estágio de saída é de aproximadamente 45%, estando os dois sinais de comando deslocados de meio período de chaveamento;
- É possível associar as duas saídas de forma a obter uma variação de razão cíclica de 0- ~100%;
- A descarga do capacitor C_t é a responsável pelo tempo morto entre as saídas A e B
- A frequência do sinal dente de serra deve ter o dobro da frequência desejada para os sinais de comando g_1 e g_4 (Fig. 5.2);
- O pino 4 apresenta um pulso de aproximadamente 4V durante o tempo de descarga do capacitor C_t (Fig. 5.3).

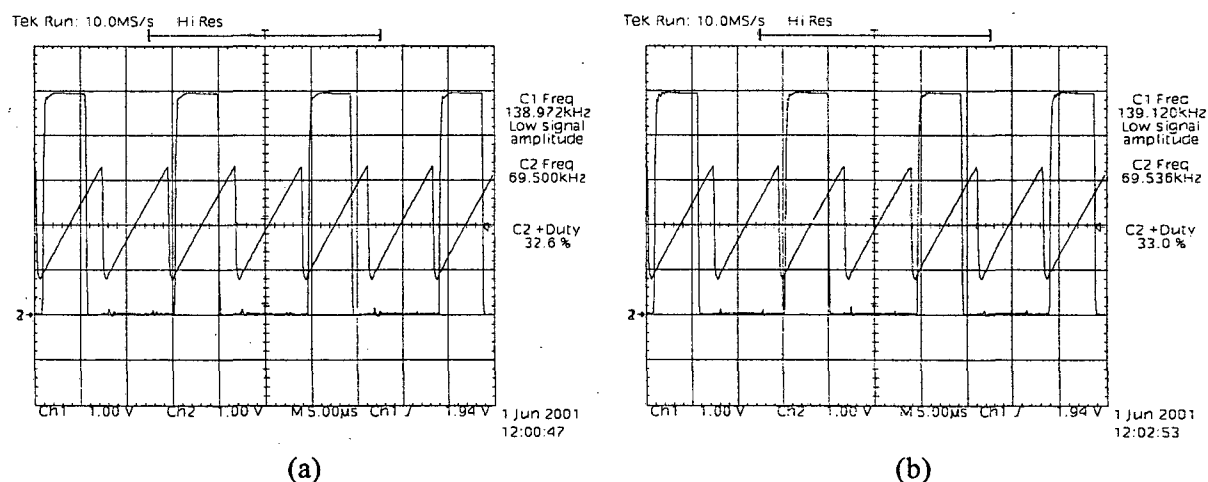


Fig. 5.2 – Dente de serra (pino 5) e sinais de saída do circuito UC3525A: (a) Output A; (b) Output B.

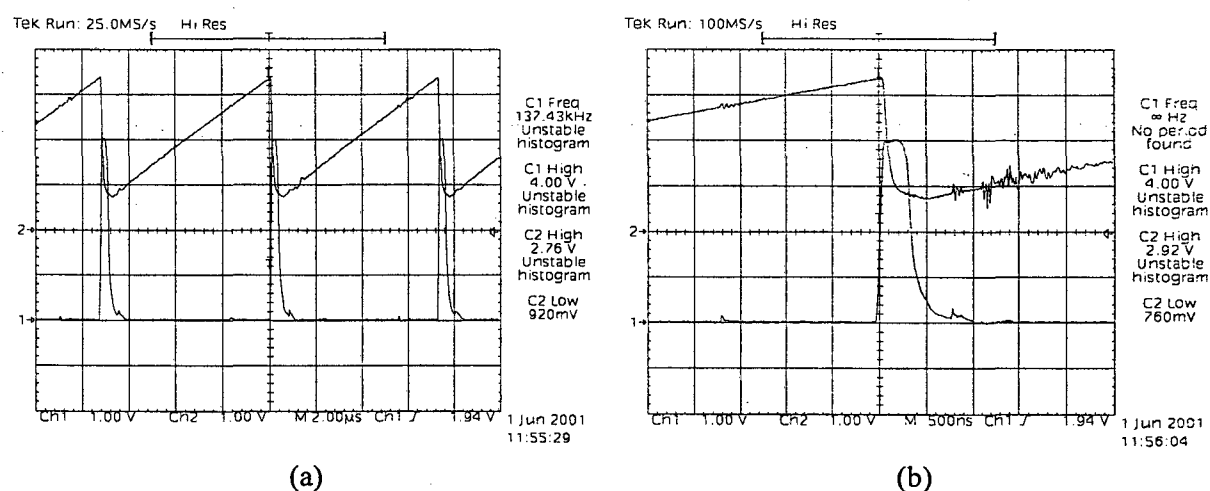


Fig. 5.3 – Dente de serra (pino 5) e sinal de saída do oscilador (pino4): (a) escala normal; (b) detalhe da descarga do capacitor.

5.8.2 Circuito lógico adicional

O circuito UC3525A é capaz de gerar diretamente os sinais de comando g_1 e g_4 a partir do sinal de saída dos controladores de corrente e tensão, que definem a razão cíclica. Entretanto, os sinais de comando g_2 e g_3 possuem razão cíclica fixa e devem estar sincronizados com g_1 e g_4 , respectivamente.

Foi criado um circuito lógico para obter os sinais g_2 e g_3 a partir dos sinais g_1 (pino 11), g_4 (pino 14) e do sinal de saída do oscilador (pino 4). A característica de tempo morto ajustável do componente UC3525A foi mantida, de modo a facilitar modificações desta variável. A Fig. 5.30 representa um diagrama de tempo com os sinais g_1 e g_4 , o sinal de saída do oscilador, e o sinal dente de serra. Juntamente com estes aparecem os dois sinais que se deseja produzir.

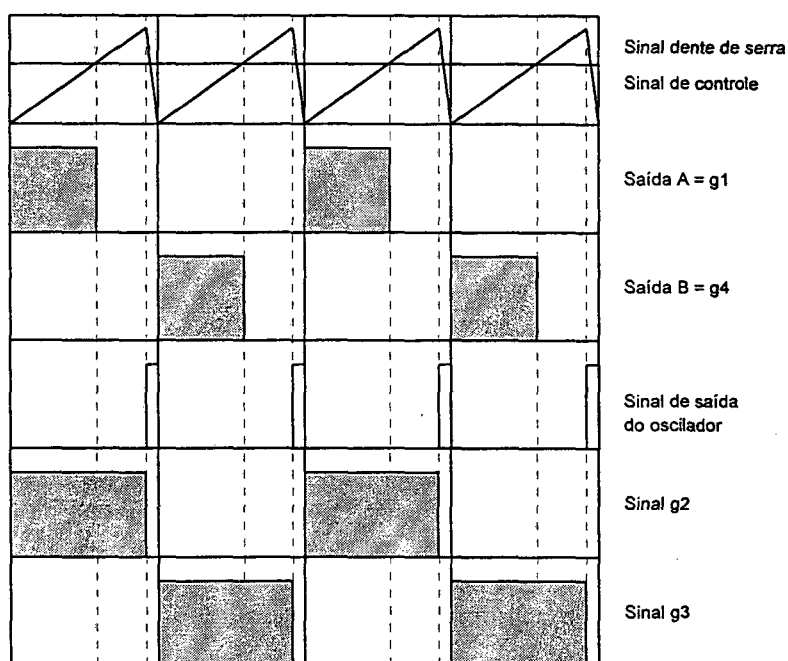


Fig. 5.30 – Diagrama de tempo dos sinais envolvidos no comando do conversor.

A forma encontrada para a implementação desta lógica é utilizar um flip-flop tipo JK para estender o sinal g_1 (saída Q do flip-flop) durante a primeira metade do período de chaveamento, e o sinal g_4 (saída \bar{Q} do flip-flop) durante a segunda metade. Assim, são criadas duas janelas, o sinal g_2 é válido dentro da primeira e o sinal g_3 é válido dentro da segunda. O tempo morto entre os dois sinais pode ser obtido a partir de uma lógica OU-negado (NOR) entre as janelas criadas e o sinal de saída do oscilador.

Para uma melhor compreensão do que esta sendo proposto a Tabela 5.27 e a Tabela 5.28 descrevem os estados das saídas em função dos estados das entradas para a porta lógica NOR e para o flip-flop tipo J-K, respectivamente.

Tabela 5.27 - Porta NOR (OU-negado).

	Entradas		Saída
	A	B	O
1	0	0	1
2	0	1	0
3	1	0	0
4	1	1	0

Tabela 5.28 - Flip-flop tipo J-K.

Entradas					Saídas	
\bar{S}	\bar{R}	\overline{CLK}	J	K	Q	\bar{Q}
0	1	X	X	X	1	0
1	0	X	X	X	0	1
0	0	X	X	X	1	1
1	1	↓	0	0	No change	
1	1	↓	1	0		
1	1	↓	0	1		
1	1	↓	1	1	Toggle	
1	1	1	X	X	No change	

O circuito da Fig. 5.31 realiza as operações lógicas necessárias para gerar os sinais g_2 e g_3 empregando circuitos integrados comerciais. Com o intuito de minimizar os atrasos entre a subida dos sinais que devem ter início no mesmo instante, isto é, g_1 e g_2 , e g_4 e g_3 , foi escolhida a tecnologia HCT devido ao reduzido tempo de propagação.

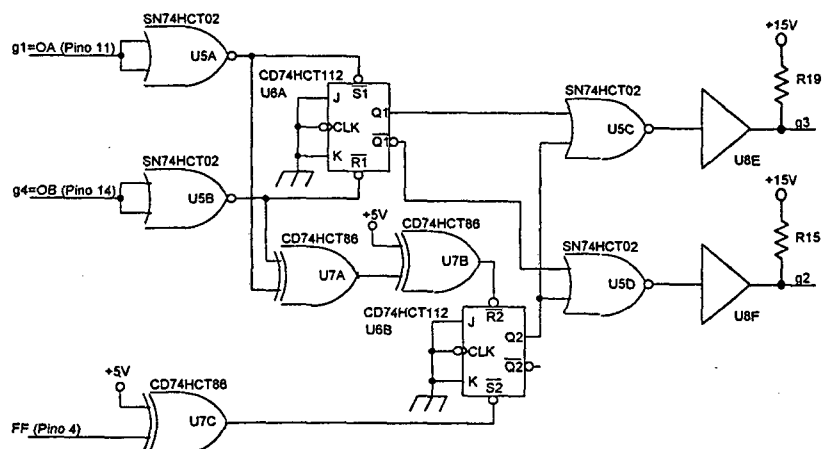


Fig. 5.31 - Circuito lógico adicional.

A desvantagem desta tecnologia é a tensão de alimentação, e conseqüentemente a tensão dos pinos de entrada e saída, limitada em 5V. O componente SN74LS07 é um *buffer* de três estados com saída coletor em aberto, que tem a função de adaptar os níveis de tensão, de 5V na entrada para 15V na saída.

De modo a conseguir um bom aproveitamento dos circuitos lógicos integrados disponíveis, estão sendo incluídos alguns outros elementos ao esquema:

- O flip-flop U6B garante o sincronismo entre os sinais g_1 e g_2 , e g_4 e g_3 ;
- A porta OU-exclusivo U7A (XOR - Tabela 5.29) garante o estado inicial do segundo flip-flop;
- As portas NOR U5A e U5B e as portas XOR U7B e U7C estão sendo utilizadas apenas para a inversão de sinais;

Tabela 5.29 - Porta XOR (OU-exclusivo)

	Entradas		Saídas
	A	B	O
1	0	0	0
2	0	1	1
3	1	0	1
4	1	1	0

A Fig. 5.32 descreve o comportamento dos diversos sinais dentro do circuito apresentado na Fig. 5.31.

5.8.3 Circuito para isolamento e acionamento

Os sinais de comando para o conversor NPC-ZVS-PWM devem ser isolados devido a disposição dos interruptores. O circuito para isolamento e acionamento tem como função isolar o sinal de comando disponibilizado pelo circuito de controle, gerando um novo sinal com as mesmas características, mas com referencial e amplitudes diferentes. Este novo sinal é responsável por comandar o interruptor na entrada em condução e no bloqueio.

O driver escolhido para a implementação do circuito de comando é o **SKHI-10op** da SEMIKRON. Seu esquema simplificado é apresentado na Fig. 5.33, seguido de uma breve descrição de cada um de seus pinos na Tabela 5.30. As principais características elétricas do driver são listadas na Tabela 5.31.

O sinal de erro (pino 8) disponibilizado pelo driver pode ser utilizado para desabilitar o componente UC3525A e prevenir maiores danos ao circuito em caso de falha. Entretanto, a única condição de erro sinalizada no pino 8 é aquela em que o interruptor, estando comandado a conduzir, possui uma tensão coletor-emissor superior a 7V.

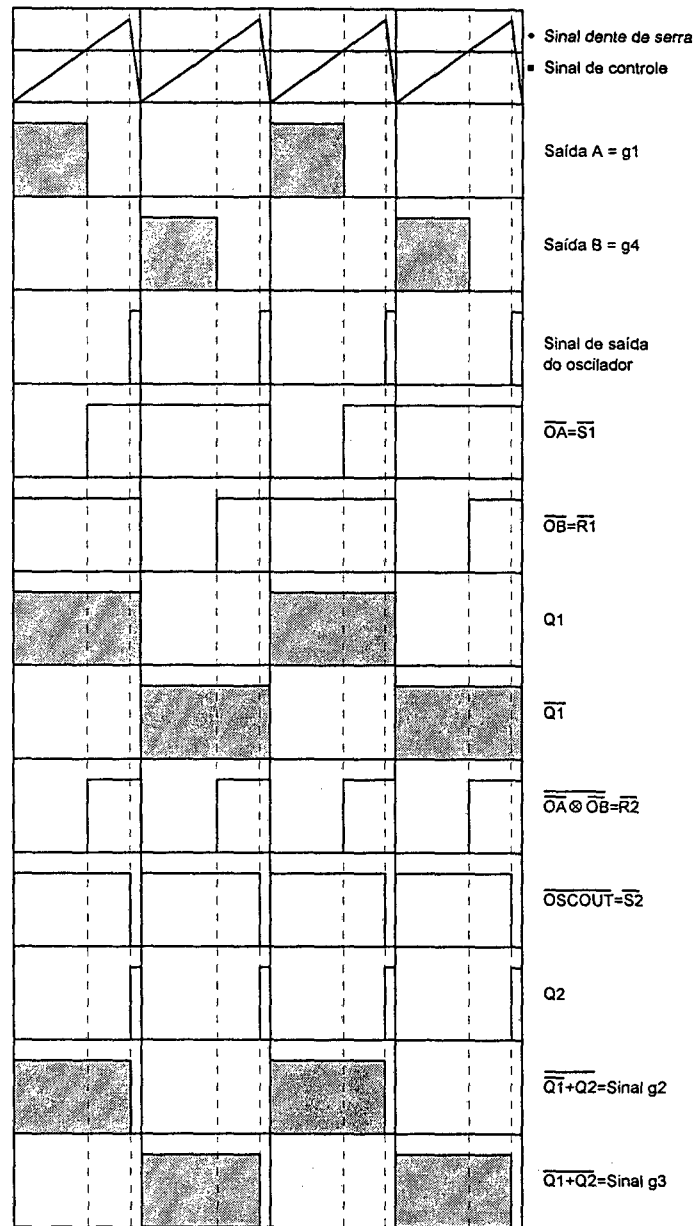


Fig. 5.32 - Diagrama de tempo dos sinais do circuito lógico adicional.

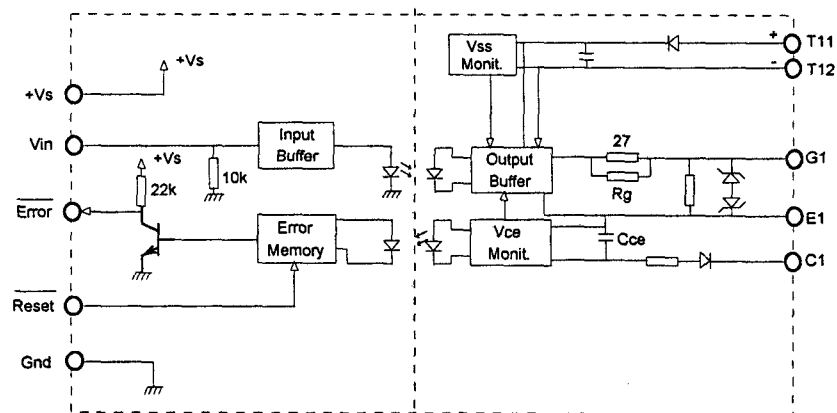


Fig. 5.33 - Esquema simplificado do driver SKHI-10op.

Tabela 5.30 – Descrição dos pinos do driver SKHI-10op.

Pino	Descrição
1 (C ₁)	Conexão para o coletor (dreno) do interruptor
2 (G ₁)	Conexão para o gatilho do interruptor
3 (E ₁)	Conexão para o emissor (<i>source</i>) do interruptor
4 (T ₁₁)	Alimentação do circuito secundário (24V)
5 (T ₁₂)	Terra do circuito secundário
6 (<i>Reset</i>)	Reinicializa reinicializa o driver quando em nível lógico 0
7 (Vin)	Entrada do sinal de comando
8 (<i>Error</i>)	Indica a ocorrência de um erro durante o funcionamento do driver quando em nível lógico 0 (coletor em aberto)
9 (+Vs)	Alimentação do circuito primário (15V)
10 (<i>Gnd</i>)	Terra do circuito primário

Tabela 5.31 – Principais características elétricas do driver SKHI-10op.

Característica	Símbolo	Valor
Tensão de alimentação do primário	+Vs	15V
Tensão de alimentação do secundário	Vss	24V
Tensão de gatilho para condução do interruptor	Vg(on)	+15V
Tensão de gatilho para bloqueio do interruptor	Vg(off)	-8,3V
Resistência de gatilho externa, mínima	R _{gmin}	12Ω
Corrente de gatilho, máxima	I _{gmax}	2A

A condição mencionada poderia acontecer devido a uma sobre corrente ou quando o interruptor não atende ao comando de entrada em condução, permanecendo bloqueado. Nestes casos o driver SKHI-10op desabilita de forma gradativa o comando dos interruptores, para evitar sobre tensões, sinaliza a condição de erro no pino 8, e só volta a aceitar novos comandos após um sinal de *reset*.

Existe uma outra condição de erro à qual o driver é sensível. É a condição de UVLO ou *under voltage lockout*, que ocorre quando o primário e o circuito de comando encontram-se energizados, mas o circuito secundário não. Entretanto, este erro não é sinalizado no pino 8 e não é corrigido simplesmente aplicando um sinal de *reset* ao pino 6. Para solucioná-lo é necessário retirar o sinal de comando, resetar o driver e só então voltar a aplicar o sinal de comando.

Para aproveitar o sinal de erro do driver e evitar esta última condição de falha foi implementada a lógica apresentada na Fig. 5.34, que realiza duas funções:

- Desabilita o circuito UC3525A na ocorrência de um erro do driver;
- Habilita o circuito UC3525A somente após um tempo pré determinado, para esperar a estabilização das fontes auxiliares.

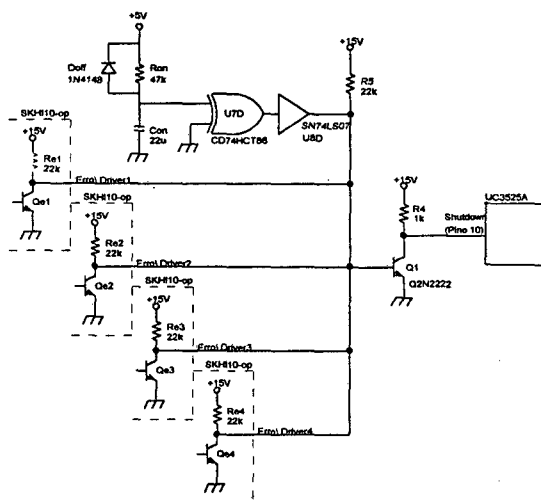


Fig. 5.34 – Lógica para habilitação do circuito de comando e tratamento do sinal de erro.

O sinal de erro de qualquer um dos drivers é capaz de desabilitar o circuito de comando. O par Ron e Con foi calculado adotando um tempo de estabilização para as fontes auxiliares de 150ms, resultando em 47k Ω e 22 μ F. Assim, após 150ms o sinal de *shutdown* passa a nível lógico baixo, habilitando o circuito de comando.

Outro ponto muito importante que deve ser avaliado com relação à utilização do driver SKHI-10op é sua capacidade de corrente de gatilho. Como mencionado, cada um dos interruptores, S₁, S₂, S₃ e S₄, na estrutura do conversor NPC-ZVS-PWM é formado por um conjunto de quatro transistores MOSFET IXFX44N60 em paralelo. A capacitância gatilho-*source* (C_{gs}) do conjunto foi calculada, tendo resultado em 34,3nF.

Para a máxima capacidade de corrente do driver SKHI-10op, igual a 2A, o tempo de carga deste capacitor seria de aproximadamente 1,5 μ s. Este valor é muito elevado para a frequência de chaveamento de 70kHz, aumentando consideravelmente as perdas em comutação e a perda de razão cíclica.

O circuito ressonante equivalente a oitava etapa de operação, formado pelo indutor ressonante e os capacitores de comutação, foi ajustado de modo a obter um tempo de subida da tensão sobre os interruptores próximo a 600ns, na condição de carga mínima (120A). Assim, um valor adequado para o tempo de carga do capacitor C_{gs} pode ser adotado como a metade deste intervalo de comutação, isto é, 300ns.

O pico de corrente no gatilho do interruptor precisa ser maior do que o disponibilizado pelo driver, de forma a atingir o tempo de carga e o desempenho desejados do circuito. Com este objetivo foi introduzido um amplificador de corrente entre o SKHI-10op e o conjunto de quatro transistores MOSFET. O circuito do amplificador de corrente pode ser observado na Fig. 5.35, juntamente com o estágio de saída do driver.

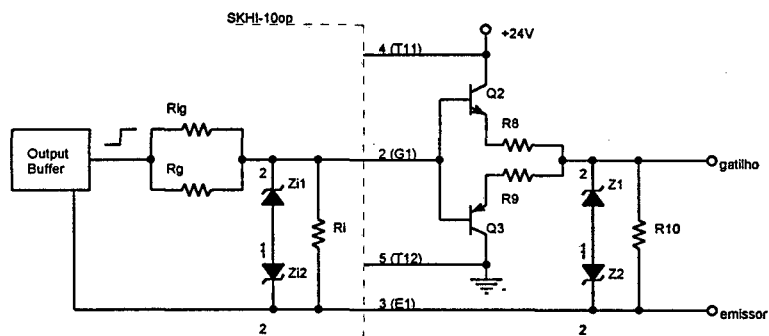


Fig. 5.4 – Circuito do amplificador de corrente conectado a saída do driver SKHI10-op.

Os novos resistores de gatilho (R_8 e R_9) limitam a corrente do capacitor C_{gs} , definindo desta forma o tempo de carga do mesmo. A equação (5.80) permite determinar o valor de R_8 e R_9 em função da capacitância C_{gs} e do tempo de subida desejado para a tensão entre gatilho e *source* (t_r). Aplicando o valor calculado de C_{gs} , para a associação de transistores MOSFET, à equação (5.80) e, conforme justificado, adotando um tempo de subida igual a 300ns, o resistor de gatilho obtido é igual a 1,8 Ω .

$$R_8 = R_9 = \frac{t_r}{5 \cdot C_{gs}} \quad (5.1)$$

A corrente de pico ($I_{g_{max}}$) necessária para a carga do capacitor C_{gs} pode ser calculada a partir dos valores do resistor de gatilho e da tensão de saturação coletor-emissor dos transistores Q_2 e Q_3 (V_{cesat}), como mostra a equação (5.81).

$$I_{g_{max}} = \frac{24V - 8,3V - V_{cesat}}{R_8} \quad (5.2)$$

Os transistores bipolares NPN (Q_2) e PNP (Q_3) foram escolhidos conforme sugestão do fabricante do opto acoplador interno ao driver SKHI-10op. Estes transistores são o **D45VH10** (PNP) e o **D44VH10** (NPN) da Motorola, cujas principais características elétrica são listadas na Tabela 5.3. Assim, empregando a equação (5.81), a corrente de pico para a carga do capacitor C_{gs} é igual a 8,5A.

Tabela 5.3 – Principais características do transistor D44/45VH10.

Característica	Símbolo	Valor
Tensão coletor-emissor	Vce	80V
Corrente de coletor, contínua	Ic	15A
Tensão de saturação coletor-emissor	Vcesat	0,4V @ 8A
Ganho DC de corrente	Hfe	20 @ 4A e 1V

Também por recomendação do fabricante do opto acoplador a associação em paralelo dos resistores R_{ig} e R_g deve ser igual a 10Ω . O resistor R_{ig} é definido de fábrica com sendo 27Ω , o que implica na utilização de um resistor R_g de valor igual 18Ω .

Os diodos zener (Z_1 e Z_2) são especificados como 1N4744 (15V/1W) e 1N4738 (8,3V/1W), respectivamente e para o resistor R_{10} é adotado o valor de $10k\Omega$. Devido a elevada corrente necessária para o bloqueio do transistor D45VH10 nas condições especificadas, foi preciso substituir o diodo zener Z_{i2} , interno ao driver, por um zener de mesma tensão e maior potência (1N4738 - 8,3V/1W).

5.9 Circuito Completo

Os itens anteriores permitiram definir e dimensionar todos os componentes necessários ao completo funcionamento do conversor NPC-ZVS-PWM. O circuito esquemático e a lista de componentes resumem todo o desenvolvimento realizado até este ponto.

5.9.1 Esquemático e Lista de Componentes

A Fig. 5.36 apresenta o esquema elétrico do estágio de potência, inclusive considerando as associações em série ou paralelo de componentes. Na Fig. 5.37 pode-se observar o circuito de controle e comando completo, interligando todas as partes descritas nos itens 5.7 e 5.8. Os valores de todos os componentes utilizados são listados na Tabela 5.33 e a Fig. 5.38 apresenta uma foto da montagem mecânica do circuito.

Tabela 5.33 – Lista de componentes completa.

Item	Qtdd.	Referência	Valor
1	1	CN1	KRE 3 pinos
2	4	CN2,CN3,CN4,CN5	KRE 2 pinos
3	6	Cb1,Cb2,Cb3,Cb4,Cb5,Cb6	B32594 - C33335 (Polyester 3,3uF/250V)
4	1	Cc1	B43875-A4108-Q (Eletrolitico 1mF/350V)
5	2	Cfzi,Cfzv	2,2nF
6	1	Cizi	220nF
7	1	Cizv	180nF
8	1	Con	22u/16V
9	4	Co1,Co2,Co3,Co4	B41456-B9109-M (Eletrolitic 10mF/100V)
10	23	C5,C6,C7,C8,C9,C10,C12,C14,C15,	100nF

		C16,C17,C18,C19,C20,C21,C22,C23, C24,C25,C26,C27,C28,Css	
11	1	Ct	1nF
12	4	C1,C2,C3,C4	943C20S15K (Polipropileno 15nF/2000V)
13	2	C13,C11	10uF/35V
14	2	Dc1, Dc2	HFA25TB60 (TO-220AC)
15	1	Doff	1N4148
16	2	Dr1, Dr2	HFA240NJ40C (TO-244AB)
17	2	D5,D6	APT60D60B (TO-247)
18	2	D7,D8	1N5819
19	1	H1	HAS-400-S
20	10	Lole,Lold,Lolc,Lolb,Lola,Lo2e, Lo2d,Lo2c,Lo2b,Lo2a	3.8uH (EE-48020, 6esp-4x0,5mmx45mm, entreferro de 4,7mm)
21	1	Lr	1,5uH (EE-48020, 4esp-111x40x37AWG, entreferro de 5,1mm)
22	2	P1,P2	10k Ω
23	1	Q1	2N2222
24	4	Q2,Q4,Q6,Q8	D44VH10
25	4	Q3,Q5,Q7,Q9	D45VH10
26	1	Rc1	NHS300120J (120 Ω /300W)
27	1	Rdisch	22 Ω
28	1	Rv1	150k Ω
29	1	Rv2	4.7k Ω
30	2	Rfzi,Rfzv	390k Ω
31	9	R1,R2,R4,R7,R11,R15,R19,Rri,Ripi	1k Ω
32	7	R3,R6,R10,R14,R18,R22,Rt	10k Ω
33	2	Rrv,Ripv	1,2k Ω
34	1	Rizi	3,9k Ω
35	1	Rizv	4,7k Ω
36	1	Ron	47k Ω
37	1	R5	22k Ω
38	8	R8,R9,R12,R13,R16,R17,R20,R21	1.8 Ω /5W

39	1	SW1	PUSHBUTTON
40	16	S1d,S1c,S1b,S1a,S2d,S2c,S2b,S2a, S3d,S3c,S3b,S3a,S4d,S4c,S4b,S4a	IXFX44N60 (PLUS247)
41	8	Tp1,Tp2,Tp3,Tp4,Tp5,Tp6,Tp7,Tp8	EE-48020 (32esp-14x40x37AWG)
42	8	Ts1,Ts2,Ts3,Ts4,Ts5,Ts6,Ts7,Ts8	EE-48020 (2esp-4x0,5mmx40mm)
43	2	U2,U1	LF351
44	1	U3	UA7805/TO
45	1	U4	UC3525A
46	1	U5	SN74HCT02
47	1	U6	CD74HCT112
48	1	U7	CD74HCT86
49	1	U8	SN74LS07
50	4	U9,U10,U11,U12	SKHI10op
51	4	Z1,Z3,Z5,Z7	1N4744
52	4	Z2,Z4,Z6,Z8	1N4738

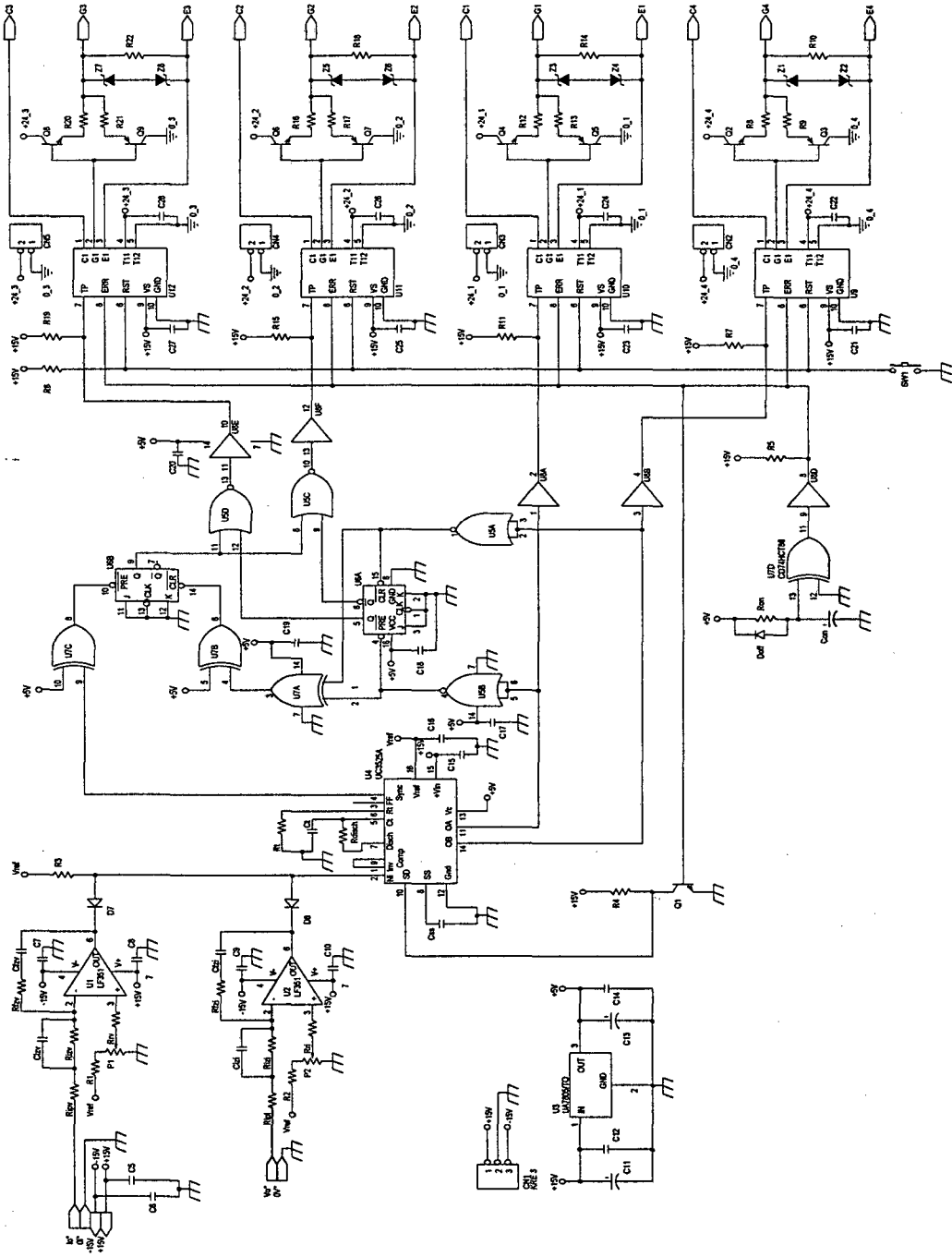


Fig. 5.37 – Esquema elétrico do circuito de controle e comando.

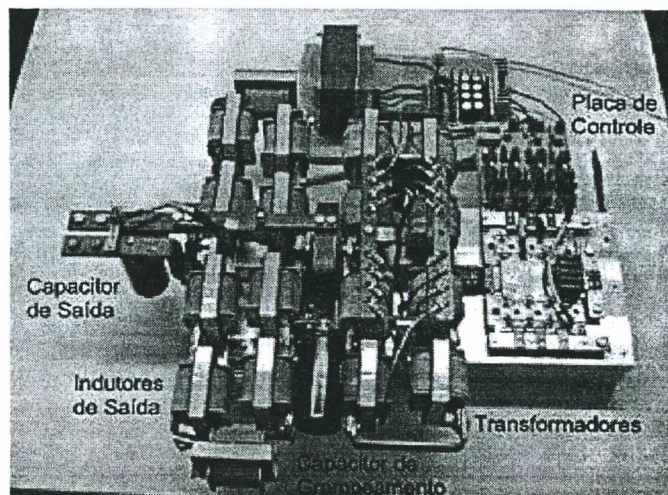


Fig. 5.38 –Montagem mecânica do circuito completo.

5.10 Conclusão

Uma vez definidos os elementos básicos do circuito, o cálculo teórico de esforços e os resultados de simulação permitiram dimensionar todos os componentes do conversor. Assim, a estrutura completa, ou seja, o estágio de potência, o circuito de controle e o circuito de comando, encontra-se definida.

O rendimento esperado não é tão alto quanto o desejado. Entretanto, existem algumas alternativas que podem ser adotadas posteriormente para melhorar este resultado. Entre elas podem ser citados a utilização de novas tecnologias de componentes e materiais com menores perdas, e o grampeamento ativo da tensão sobre os diodos retificadores de saída.

É necessário salientar que, devido à característica construtiva dos transformadores de potência, foi obtida uma indutância de dispersão bem maior do que a esperada. Isto conduziu à reavaliação dos valores iniciais de projeto, dado que a perda de razão cíclica aumentou consideravelmente.

Como resultado da análise do circuito para esta nova combinação de parâmetros o conversor só poderá operar com potência máxima de 17kW. Mesmo nestas condições, optou-se por dar continuidade à construção do protótipo experimental pois, de qualquer forma, muitos conceitos e características do circuito poderão ser confirmados ou descobertos.

6. Resultados Experimentais

6.1 Introdução

Os testes iniciais foram realizados em malha aberta com razão cíclica imposta e a potência foi sendo elevada gradualmente. A medida que os testes avançaram foram sendo necessárias algumas adaptações no circuito projetado originalmente.

Na verdade, o projeto e o dimensionamento apresentados no capítulo 5 já resumem algumas destas modificações. Entre elas pode-se citar o projeto e construção dos transformadores com fio Litz e lâminas, o projeto e construção dos indutores de saída com lâminas, a adaptação do circuito à condição de maior indutância ressonante e maior capacitância de comutação e o projeto do circuito amplificador de corrente.

É importante mencionar que as dimensões e quantidades de componentes e a complexidade mecânica do projeto restringiram a possibilidade de experimentar muitas configurações distintas e buscar o melhor ponto de operação. Todas as alterações eram muito trabalhosas e demoradas como, por exemplo, a substituição dos interruptores, que representava a troca de 16 transistores MOSFET, a alteração dos indutores de saída, que representava a confecção de 10 novos componentes, e a modificação do transformador de potência, que representava a construção de 8 novos transformadores.

6.2 Ajustes Práticos

Ao iniciar os testes em malha aberta com razão cíclica imposta surgiram alguns imprevistos. O primeiro deles foi a atuação da proteção do driver SKHI10-op, que estava impedindo testes com potência maiores que 7kW. Entretanto, as formas de onda e os valores de corrente e tensão nos componentes, que vinham sendo observados, estavam de acordo com o comportamento previsto. A elevação de temperatura de todos os elementos ainda era inexpressiva.

A proteção do driver foi então retirada o que conduziu à queima do protótipo em 8kW. Isto revelou que realmente existia um problema, mesmo que de origem desconhecida. A primeira dúvida recaiu sobre a operação dos transistores MOSFET em paralelo.

Para verificar esta hipótese a única alternativa era efetuar a troca da tecnologia de transistores MOSFET pela tecnologia de transistores IGBT. Apesar desta última não ser recomendada para aplicações de alta frequência e alta potência, as características dos novos componentes estão cada vez mais próximas as dos transistores MOSFET, principalmente quando a comutação é suave.

Foi escolhido o módulo de IGBT **GA100TS60U** da *International Rectifier*, formado por dois transistores IGBT e dois diodos ultra rápidos em antiparalelo com cada um deles. As principais características do módulo estão sendo descritas na Tabela 6.1. Percebe-se que o limite de corrente média por IGBT é bastante elevado, o que aumenta significativamente a área de operação segura do conversor.

Tabela 6.1 – Principais características do módulo de IGBT GA100TS60U.

Característica	Símbolo	Valor
Tensão coletor-emissor, máxima	$V_{ce_{max}}$	600V
Corrente de coletor, contínua	I_c	80A @ 100°C
Corrente de coletor, pulsada	I_{c_p}	200A
Corrente direta do diodo, máxima	$I_{f_{max}}$	200A
Tensão coletor-emissor, em condução	$V_{ce(on)}$	1,2V @ 40A e 125°C
Tensão direta, máxima	$V_{f_{max}}$	2,3V @ 40A e 125°C
Tempo de subida	t_r	145ns @ 100A, 360V e 27Ω
Tempo de descida	t_f	242ns @ 100A, 360V e 27Ω
Capacitância de entrada	C_{ies}	9,8nF
Capacitância de saída	C_{oes}	615pF
Capacitância de transferência reversa	C_{res}	128pF
Resistência térmica junção cápsula (IGBT)	R_{thjc}	0,38 K/W
Resistência térmica cápsula dissipador (módulo)	R_{thcd}	0,1 K/W
Temperatura de junção, máxima	T_j	100°C

As capacitâncias intrínsecas aos componentes são calculadas da mesma forma que para o transistor MOSFET, equações (5.12) e (5.13). A capacitância entre gatilho e emissor resulta igual a 9,7nF, representando um esforço menor do circuito de comando e do amplificador de corrente. E a capacitância entre coletor e emissor resulta igual 487pF, sendo necessário acrescentar um capacitor de comutação externo de maior valor, no caso 22nF.

Um ponto muito importante com relação a utilização do IGBT é a redução das perdas em condução. O transistor IGBT quando em condução pode ser representado por uma fonte de tensão de valor $V_{ce(on)}$. Assim, a perda em cada componente é calculada a partir da equação (6.1), resultando em 188,2W para o conjunto. Observe que é bem menor que o valor de 509,5W esperado para a operação com transistores MOSFET, aumentando o rendimento teórico da estrutura para 95,4%.

$$P_s = V_{ce(on)} \cdot I_{s_{med}} \quad (6.1)$$

A substituição dos transistores representou a confecção de um novo layout mecânico para o circuito primário. Após as adaptações necessárias os testes foram reiniciados. Apesar dos esforços

realizados e das características favoráveis do componente a atuação da proteção do driver continuou acontecendo próximo a 7kW.

O driver SKHI-10op era a segunda possibilidade para a causa da falha do sistema nesta potência. Ele foi então substituído pelo driver SKHI23/12, também da SEMIKRON. A principal diferença entre os dois é a maneira como o sinal de comando é isolado do sinal de gatilho. No driver SKHI-10op a isolamento é obtida através do opto acoplador HCPL-316J da HP, e no caso do driver SKHI23/12 a isolamento se dá por meio de um transformador de pulso.

Um esquema simplificado do driver SKHI23/12 é apresentado na Fig. 6.1, e suas principais características elétricas são listadas na Tabela 6.2. A Tabela 6.3 descreve brevemente cada um dos pinos deste dispositivo.

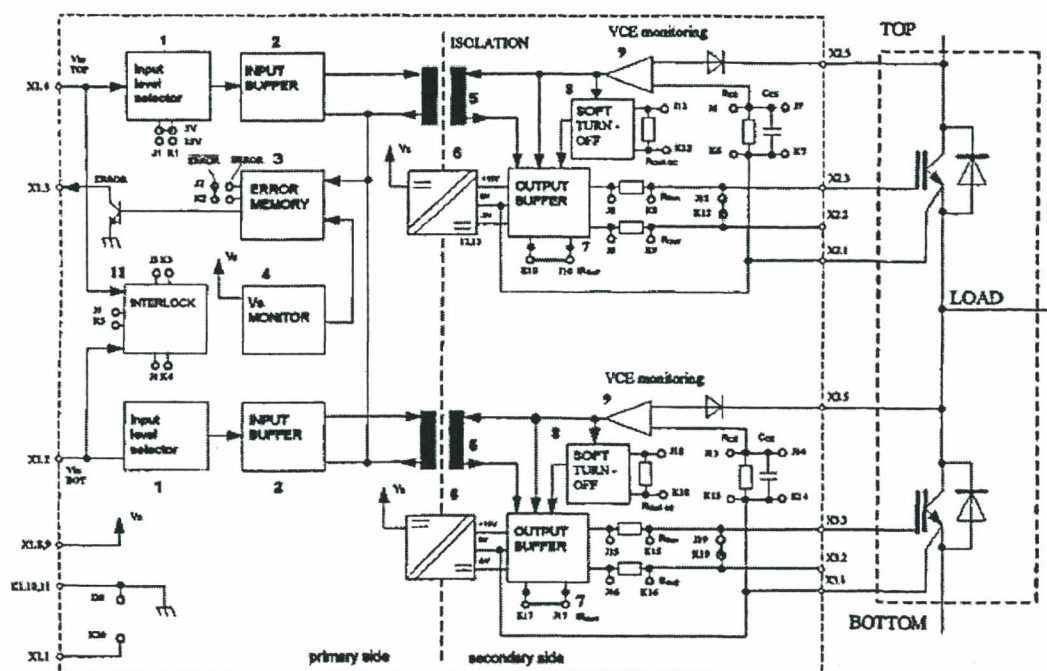


Fig. 6.1– Esquema simplificado do driver SKHI23/12.

Tabela 6.2– Principais características elétricas do driver SKHI23/12.

Característica	Símbolo	Valor
Tensão de alimentação do primário, máxima	V_s	15,6V
Tensão do sinal de entrada, nível alto máximo	V_{iH}	$V_s+0,3$
Tensão de gatilho para condução do interruptor	$V_{g(on)}$	+15V
Tensão de gatilho para bloqueio do interruptor	$V_{g(off)}$	-8V
Resistência de gatilho externa, mínima	R_{gmin}	2,7 Ω
Corrente de gatilho, máxima	I_{gmax}	$\pm 8A$
Carga de gatilho, máxima	Q_{gmax}	800nC @ 70kHz

Tabela 6.3 – Descrição dos pinos do driver SKHI23/12.

Pino	Descrição
X1.1	Conexão para a blindagem dos condutores
X1.2 (Vin BOT)	Entrada para o sinal de comando do interruptor inferior
X1.3 (Error)	Indica a ocorrência de um erro durante o funcionamento do driver (coletor em aberto)
X1.4 (Vin TOP)	Entrada para o sinal de comando do interruptor superior
X1.8	Alimentação do circuito primário
X1.9	Alimentação do circuito primário
X1.10	Terra do circuito primário
X1.11	Terra do circuito primário
X2.1	Conexão para o emissor do interruptor superior
X2.2 (G _{OFF})	Conexão para o gatilho do interruptor superior em caso de paralelismo
X2.3 (G _{ON})	Conexão para o gatilho do interruptor superior
X2.5	Conexão para o coletor do interruptor superior
X3.1	Conexão para o emissor do interruptor inferior
X3.2 (G _{OFF})	Conexão para o gatilho do interruptor inferior em caso de paralelismo
X3.3 (G _{ON})	Conexão para o gatilho do interruptor inferior
X3.5	Conexão para o coletor do interruptor inferior

Para a utilização do driver existem vários ajustes que devem ser feitos através de pinos de programação internos. A Tabela 6.4 descreve a função de cada um deles e quais são as possibilidades de ajuste.

Tabela 6.4 – Descrição dos pinos de programação do driver SKHI23/12.

Pino	Descrição	Ajuste de fábrica	Funções possíveis
J1-K1	Nível de tensão de entrada	Aberto: 15V	Fechado: 5V
J2-K2	Lógica de erro	Aberto: ativa alta	Fechado: ativa baixa
J3-K3	Rtd ₁ – Tempo morto do interruptor superior	Aberto: tempo morto máximo de 10 μ s	Resistor: ajuste do tempo morto
J4-K4	Rtd ₂ – Tempo morto do interruptor inferior	Aberto: tempo morto máximo de 10 μ s	Resistor: ajuste do tempo morto
J5-K5	Intertravamento dos comandos TOP e BOT	Aberto: habilitado	Fechado: desabilitado
J6-K6	Rce – TOP	Aberto: Rce=18k Ω	Resistor: ajuste da tensão Vce que representa um curto-circuito do interruptor

J7-K7	Cce – TOP	Aberto: Cce=330pF	Capacitor: ajuste do tempo de proteção
J8-K8	Rg(on) – TOP	Aberto: Rg(on)=22Ω	Resistor: ajuste da corrente de gatilho na entrada em condução
J9-K9	Rg(off) – TOP	Aberto: Rg(off)=22Ω	Resistor: ajuste da corrente de gatilho no bloqueio
J10-K10	Irg(off) – TOP	Fechado: descarrega a capacitância de gatilho com uma fonte de tensão	Resistor: ajuste da corrente para descarga da capacitância de gatilho
J11-K11	Rg(off-sc) – TOP	Aberto: Rg(off-sc)=22Ω	Resistor: ajuste do tempo de desligamento em caso de falha
J12-K12	Paralelismo de transistores IGBT – TOP	Aberto: um sinal de gatilho para entrada em condução e outro para o bloqueio	Fechado: sinal de gatilho único
J13-K13	Rce – BOT	Aberto: Rce=18kΩ	Resistor: ajuste da tensão Vce que representa um curto-circuito do interruptor
J14-K14	Cce – BOT	Aberto: Cce=330pF	Capacitor: ajuste do tempo de proteção
J15-K15	Rg(on) – BOT	Aberto: Rg(on)=22Ω	Resistor: ajuste da corrente de gatilho na entrada em condução
J16-K16	Rg(off) – BOT	Aberto: Rg(off)=22Ω	Resistor: ajuste da corrente de gatilho no bloqueio
J17-K17	Irg(off) – BOT	Fechado: descarrega a capacitância de gatilho com uma fonte de tensão	Resistor: ajuste da corrente para descarga da capacitância de gatilho
J18-K18	Rg(off-sc) – BOT	Aberto: Rg(off-sc)=22Ω	Resistor: ajuste do tempo de desligamento em caso de falha
J19-K19	Paralelismo de transistores IGBT – BOT	Aberto: um sinal de gatilho para entrada em condução e outro para o bloqueio	Fechado: sinal de gatilho único
J20-K20	Blindagem	Aberto	Fechado: conectada ao terra do circuito primário

As funções de intertravamento dos comandos TOP e BOT e de inclusão de tempo morto nos comandos podem ser aproveitadas como proteção contra a entrada em condução simultânea de interruptores complementares. Para isto é necessário ter um driver conectado aos interruptores S₁ e S₄ e outro aos interruptores S₂ e S₃, cujos comandos são dois a dois complementares.

A Tabela 6.5 apresenta a programação empregada para a utilização do driver SKHI23/12 com o conversor NPC-ZVS-PWM. Os dois dispositivos foram programados da mesma forma. O

resistor R_{ce} e o capacitor C_{ce} foram ajustados conforme curva apresentada em catálogo, para acusar uma condição de falha no caso de $V_{ce(on)}$ igual a 3,2V durante um tempo maior que 2 μ s.

O resistor de gatilho foi calculado empregando o método proposto na referência [16], o qual utiliza as equações (6.2) e (6.3). Nestas equações Q_g representa a carga de gatilho e V_{th} é a tensão de limiar, obtidas no catálogo do IGBT como sendo iguais a 443nC e 7,5V, respectivamente. Assim, a resistência de gatilho necessária para um tempo de subida de 300ns é da ordem de 4,8 Ω e, aproveitando o resistor interno de 22 Ω , a resistência externa que deve ser adicionada é igual a 5,6 Ω .

$$I_g = \frac{Q_g}{t_r} \quad (6.2)$$

$$R_g = \frac{V_{g(on)} - V_{th}}{I_g} \quad (6.3)$$

Tabela 6.5 – Programação do driver SKHI23/12 para utilização com o conversor NPC-ZVS-PWM.

Pino	Programação	Pino	Programação
J1-K1	Aberto – tensão de entrada de 15V	J11-K11	Aberto
J2-K2	Fechado – sinal de erro ativo baixo	J12-K12	Fechado – sinal de gatilho único
J3-K3	$R_{td1}=10k\Omega$ – tempo morto de 900ns	J13-K13	$R_{ce}=10k\Omega$
J4-K4	$R_{td2}=10k\Omega$ – tempo morto de 900ns	J14-K14	$C_{ce}=560pF$
J5-K5	Aberto – intertravamento ativo	J15-K15	$R_{g(on)}=5,6\Omega/5W$
J6-K6	$R_{ce}=10k\Omega$	J16-K16	$R_{g(off)}=5,6\Omega/5W$
J7-K7	$C_{ce}=560pF$	J17-K17	Fechado – fonte de tensão
J8-K8	$R_{g(on)}=5,6\Omega/5W$	J18-K18	Aberto
J9-K9	$R_{g(off)}=5,6\Omega/5W$	J19-K19	Fechado – sinal de gatilho único
J10-K10	Fechado – fonte de tensão	J20-K20	Aberto – blidagem não conectada

A troca do driver foi um processo simples e rápido, pois foi possível aproveitar os mesmos sinais de comando que estavam sendo usados como entrada para o SKHI-10op. Os testes iniciais realizados no protótipo permitiram alcançar a potência de 13kW, com tensão de entrada e tensão de saída nominais. Este fato evidenciou que não estavam sendo cometidos erros conceituais. O problema concentrava-se principalmente na forma como os sinais de comando estavam sendo isolados.

6.3 Nova Versão do Conversor

A Fig. 6.2 apresenta a nova versão do circuito de potência com a introdução dos módulos de transistores IGBT. O capacitor de comutação empregado foi o B32693/K8 da EPCOS, 22nF e 1600V. Os demais componentes não foram alterados.

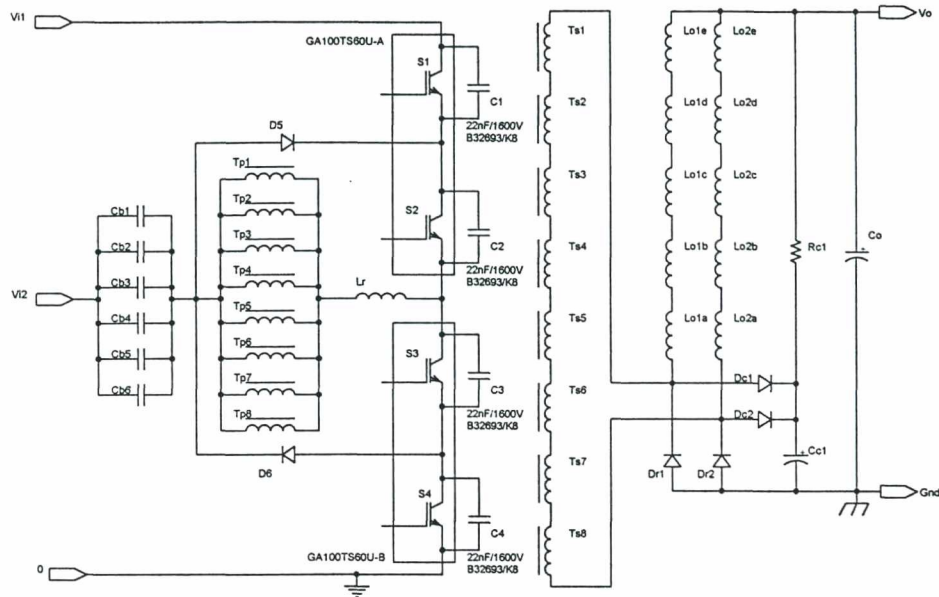


Fig. 6.2 – Esquema elétrico do estágio de potência do conversor NPC-ZVS-PWM.

O circuito de comando empregado e o driver SKHI23/12 aparecem na Fig. 6.3. Como os testes foram realizados em malha aberta o circuito de controle não foi utilizado e a razão cíclica foi imposta através de um potenciômetro. A Fig. 6.4 apresenta uma foto da montagem mecânica da nova versão do circuito.

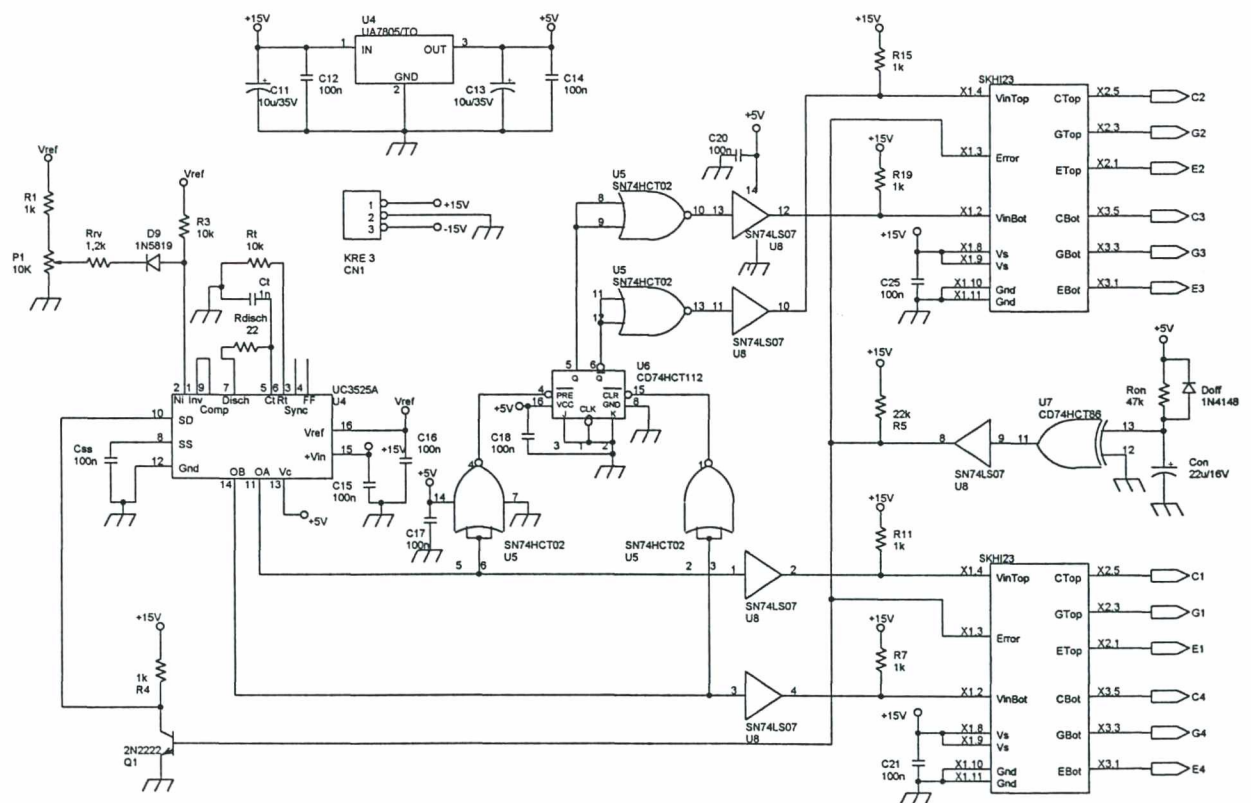


Fig. 6.3 – Esquema elétrico do circuito de comando.

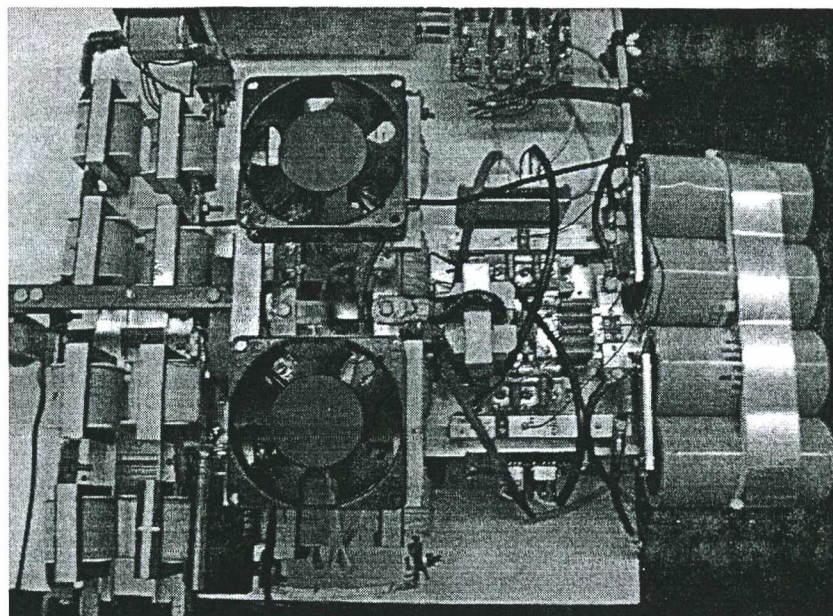


Fig. 6.4 – Montagem mecânica da nova versão.

6.4 Formas de Onda Obtidas em 13kW

Os resultados experimentais foram obtidos para a tensão de entrada de 900V e a tensão de saída de 58V. A resistência de carga era igual a $0,26\Omega$, resultando na corrente de saída de 222,8A e na potência de 12,8kW.

A Fig. 6.5 até a Fig. 6.11 mostram as formas de onda das principais variáveis do circuito. A corrente no indutor ressonante pode ser observada na Fig. 6.5, sendo bastante similar aos resultados de simulação do capítulo 5, item 5.5. Juntamente com a corrente do indutor ressonante são apresentadas também as duas tensões de entrada (Fig. 6.6) e a tensão entre os pontos A e B (Fig. 6.7). Note que as formas de onda de corrente nestas duas últimas figuras são bem mais ruidosas do que na primeira devido à presença da ponteira de tensão no equipamento de medição.

A tensão sobre os interruptores S_1 e S_2 aparece na Fig. 6.8, e sobre os interruptores S_3 e S_4 na Fig. 6.9. Verifica-se que elas são bem comportadas, permitindo afirmar que a comutação é suave mesmo sem medir a corrente nos semicondutores. Entretanto, é importante ressaltar a existência de oscilações de grande amplitude nas formas de onda de tensão, as quais não haviam sido reveladas pelos resultados de simulação.

A Fig. 6.10 apresenta a tensão sobre os diodos retificadores e sobre o capacitor de grampeamento. Como pode ser observado o circuito de grampeamento está operando adequadamente, e as perdas no resistor são da ordem de 200W. Se necessário melhorar o rendimento da estrutura, esta potência pode ser recuperada através de um conversor CC-CC auxiliar colocado no lugar do resistor de grampeamento, capaz de enviar toda a energia da recuperação reversa para a carga.

As últimas formas de onda, Fig. 6.11, mostram o nível médio e a ondulação da tensão de saída. A variação de tensão é maior do que a esperada pois foi utilizado apenas um dos quatro capacitores especificados para o filtro de saída.

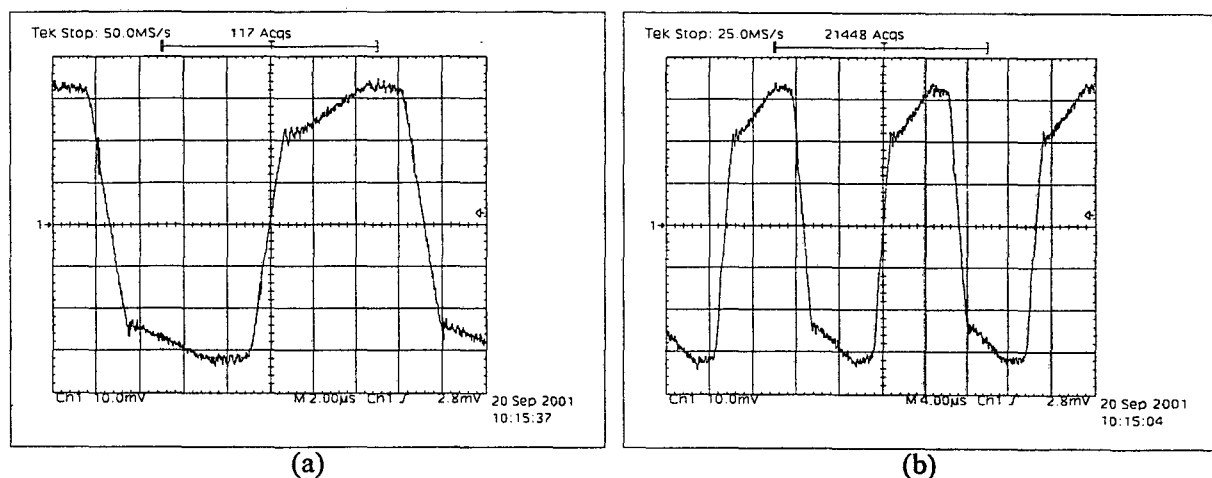


Fig. 6.5 – Corrente através do indutor ressonante: (a) 20A/div, 2µs/div; (b) 20A/div, 4µs/div

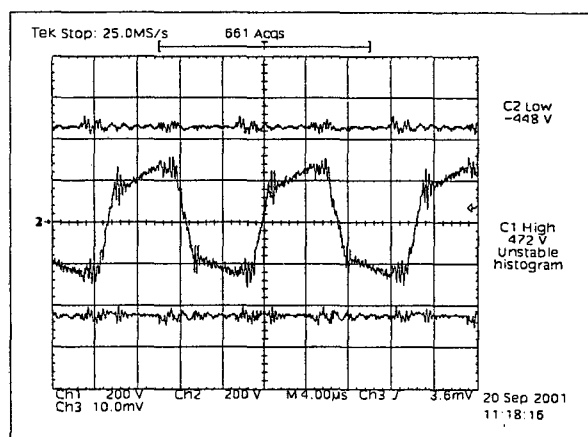


Fig. 6.6 – Corrente através do indutor ressonante (50A/div) e tensões de entrada V_{i1} and V_{i2} (200V/div).

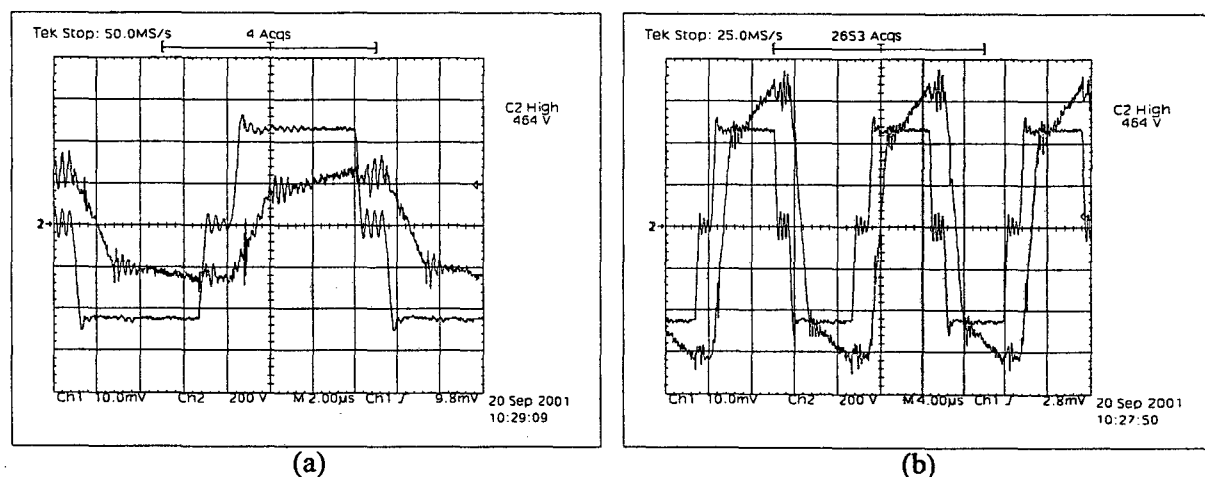


Fig. 6.7 – Corrente através do indutor ressonante e tensão entre os pontos A e B: (a) 20A/div, 200V/div, 2µs/div; (b) 50A/div, 200V/div, 4µs/div.

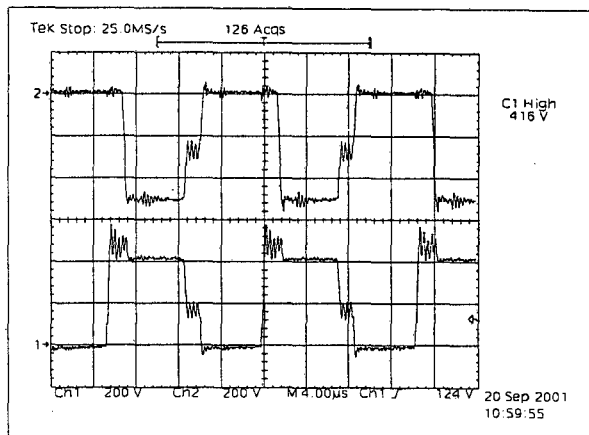


Fig. 6.8 – Tensão sobre os interruptores S_1 (canal 1, 200V/div) e S_2 (canal 2, 200V/div).

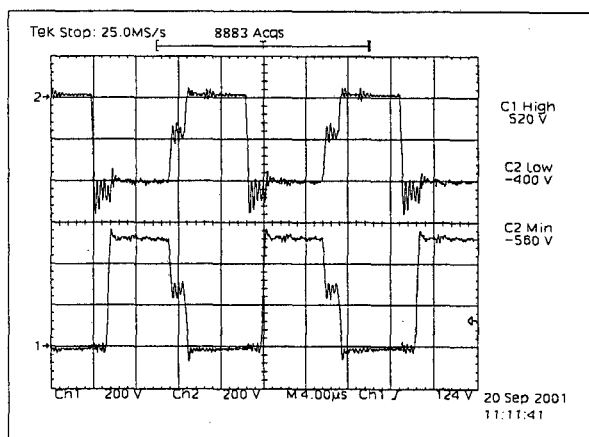


Fig. 6.9 – Tensão sobre os interruptores S_3 (canal 1, 200V/div) e S_4 (canal 2, 200V/div).

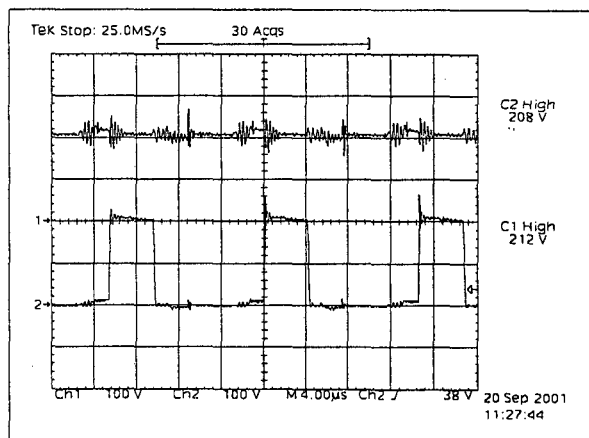


Fig. 6.10 – Tensão sobre o diodo retificador Dr_1 (canal 2, 100V/div) e sobre o capacitor de gramepamento Cc_1 (canal 1, 100V/div).

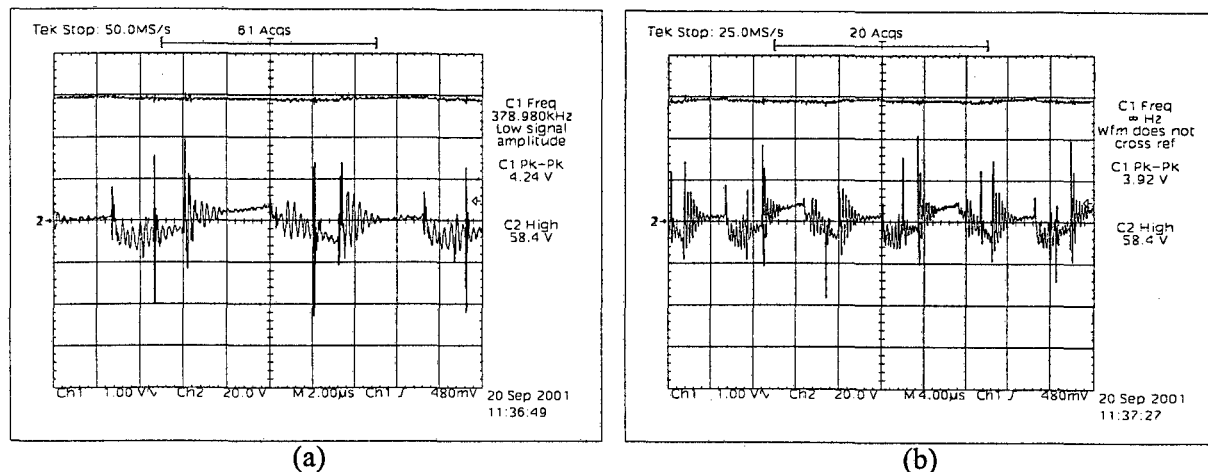


Fig. 6.11 – Ondulação (canal 1) e nível médio (canal 2) da tensão de saída: (a) 1V~/div, 20V/div, 2µs/div; (b) 1V~/div, 20V/div, 4µs/div.

6.5 Interpretação dos resultados

Ao observar os resultados experimentais obtidos detectou-se um problema que não aparece descrito na literatura. O aumento da corrente de pico no primário, com o aumento da potência, impede que o conversor NPC-ZVS-PWM mantenha a tensão sobre os interruptores igual à metade da tensão de entrada (450V).

Este fenômeno foi verificado e se tornou mais evidente para potências superiores a 4kW. Até então a diferença de tensão entre os interruptores era da ordem de 5 a 20V, o que não despertava suspeitas.

A Fig. 6.12 apresenta a aquisição das tensões sobre os interruptores inferiores ainda na implementação com transistores MOSFET, para tensão de entrada de 500V e potência de saída de 4kW. Fica evidente a sobretensão de 35V e ainda a diferença de 50V que se estabelece entre a tensão sobre os dois interruptores.

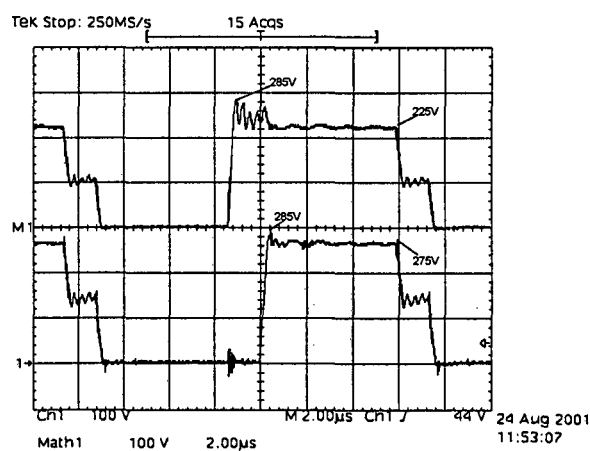


Fig. 6.12 – Tensão sobre S_3 (canal M1, 100V/div) e S_4 (canal 1, 100V/div), para 500V de entrada e implementação com MOSFET.

Reforçando esta observação a Fig. 6.13 mostra as mesmas formas de onda na implementação com IGBT, para tensão de entrada de 900V e potência de saída de 13kW. A situação fica ainda mais crítica com sobretensões de 110V e diferenças de até 100V entre os dois interruptores.

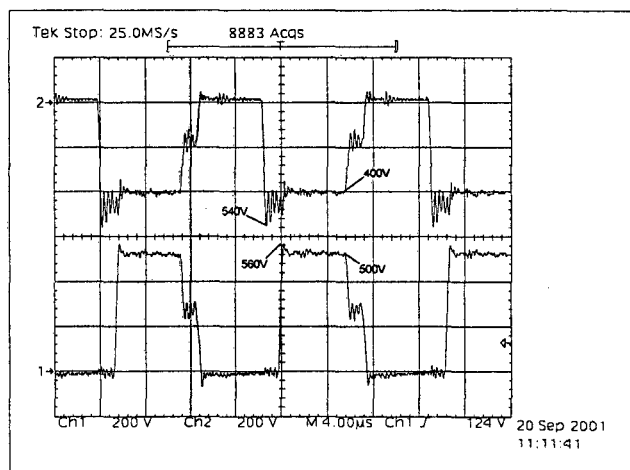


Fig. 6.13 – Tensão sobre S_3 (canal 1, 200V/div) e S_4 (canal 2, 200V/div), para 900V de entrada e implementação com IGBT.

Com base nos resultados experimentais obtidos partiu-se para uma análise detalhada do circuito por simulação. Desta forma foi possível determinar que a diferença de tensão entre os interruptores é provocada por indutâncias parasitas distribuídas pelo circuito. Além disto a sobretensão é fortemente dependente da corrente de pico no primário, ou seja, da potência processada.

Para evitar a influência de outros fenômenos na análise, como o da recuperação reversa dos diodos retificadores de saída, a simulação empregou o circuito simplificado apresentado na Fig. 6.14. Observou-se que a posição crítica para as indutâncias parasitas na estrutura é entre os diodos de grampeamento do primário e a junção dos dois interruptores superiores e inferiores. Na Fig. 6.14 elas são identificadas por L_{p1} e L_{p2} , sendo da ordem de 85nH na primeira versão do layout.

A simulação foi então realizada para as condições do teste em 13kW, isto é, uma corrente de pico de 70A no primário e razão cíclica de comando de 70%. Como mostra a Fig. 6.15, foram obtidas formas de onda de tensão sobre os interruptores similares às encontradas na prática. Para a situação de potência nominal a sobretensão esperada é ainda maior inviabilizando a utilização de interruptores de 600V.

A simulação permitiu identificar claramente o problema, o qual pode ser descrito partindo da condição em que os dois interruptores inferiores, S_3 e S_4 , estão conduzindo. Com o bloqueio do interruptor S_4 o capacitor de comutação C_4 , em antiparalelo com ele, começa a ser carregado com metade da corrente de carga refletida ao primário até atingir a metade da tensão de entrada (450V).

Quando a tensão em S_4 atinge 450V o diodo de grampeamento D_6 entra em condução, criando um caminho para a ressonância que se estabelece entre a indutância parasita L_{p2} e os capacitores de comutação C_1 , C_2 e C_4 . O interruptor S_3 é então bloqueado e a ressonância continua

bloqueando o diodo D_6 . Com o bloqueio do diodo D_6 a tensão que se estabeleceu sobre os interruptores S_3 e S_4 é mantida, podendo resultar em valores bem diferentes da metade da tensão de entrada.

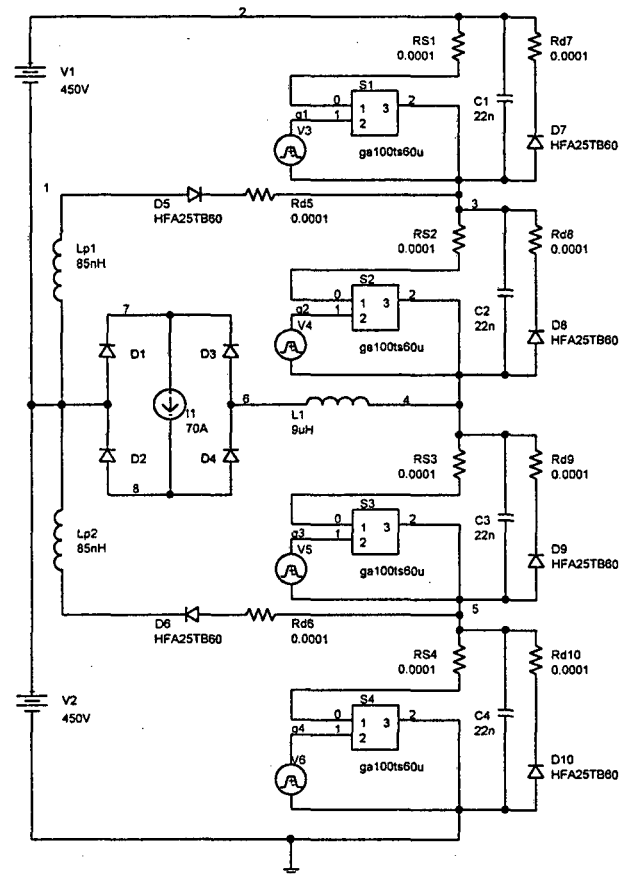


Fig. 6.3 – Circuito de simulação simplificado.

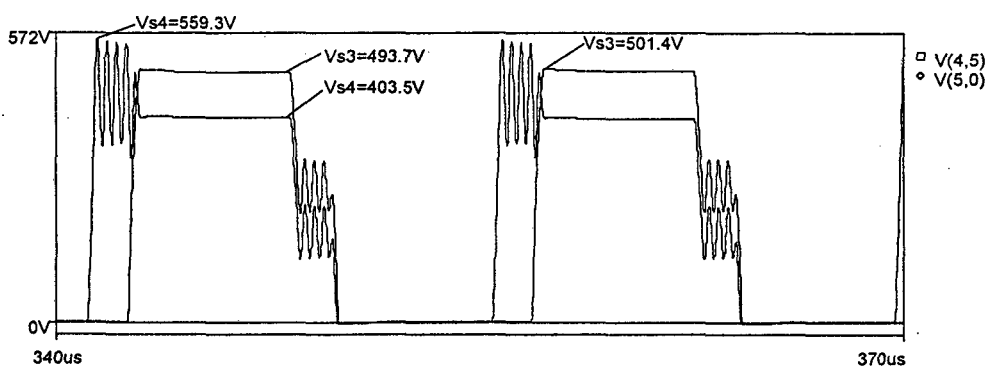


Fig. 6.4 – Tensão sobre S_3 and S_4 para uma corrente de 70A no primário.

A análise evidencia dois fatos:

- A corrente de pico no primário estabelece a condição inicial do processo de ressonância, determinando as amplitudes das oscilações.

- O valor de tensão que se estabelece sobre os interruptores bloqueados depende do instante em que o processo de ressonância se encerra.

A relação entre a sobretensão e a corrente de pico no primário foi estabelecida através dos resultados experimentais. A equação (6.4) apresenta esta relação. A constante K foi obtida experimentalmente, sendo igual a 0,036 para a primeira versão do layout.

$$\Delta V = K \cdot I_{\max}^2 \quad (6.4)$$

Desta forma, para a condição de carga nominal, quando a corrente de pico no primário deve estar próxima a 115A, a sobretensão seria de 476V, resultando em uma tensão de mais de 900V sobre os interruptores.

Procurou-se reduzir as sobretensões observadas através de uma alteração de layout. A distância anterior entre o diodo de grampeamento e os interruptores era de aproximadamente 10cm, tendo sido reduzida para 2,5cm. Ainda assim isto representa uma indutância parasita da ordem de 30nH.

Ao retomar os ensaios com o novo layout observou-se uma significativa melhora com relação aos resultados anteriores. A constante K que relaciona a sobretensão à corrente de pico diminuiu de 0,036 para 0,027. Entretanto, isto ainda representaria uma sobretensão de 357V.

A distância entre o diodo de grampeamento e os interruptores pode ser reduzida ainda mais. No entanto, qualquer pequeno valor de indutância parasita ainda resultará em sobretensões excessivas nos interruptores devido ao elevado nível de corrente presente no circuito.

Para a continuação dos testes foram empregados transistores IGBT de 1200V, uma vez que a resistência de condução do MOSFET aumenta muito com o aumento da capacidade de tensão. Foi escolhido o módulo de transistores IGBT **SKM100GB124D** da SEMIKRON, cujas principais características são listadas na Tabela 6.6.

As capacitâncias intrínsecas ao componente são calculadas da mesma forma que para o transistor MOSFET, equações (5.12) e (5.13). A capacitância entre gatilho e emissor resulta igual a 4,6nF. E a capacitância entre coletor e emissor resulta igual 340pF, sendo necessário manter o capacitor de comutação externo de 22nF.

Para o IGBT SKM100GB124D a carga de gatilho é igual a 430nC e a tensão de limiar é igual a 6,5V, valores muito similares aos do IGBT de 600V. Desta forma a configuração do driver foi mantida, inclusive o resistor de gatilho externo de 5,6Ω.

Entretanto, ao reiniciar os testes do protótipo não possível ultrapassar a potência de 10kW. Acredita-se que o componente não esteja apto a processar a potência desejada na frequência de 70kHz, embora as características pareçam muito favoráveis e não tenham sido encontradas informações que impedissem seu uso na aplicação em questão.

Tabela 6.6 – Principais características do módulo de IGBT SKM100GB124D.

Característica	Símbolo	Valor
Tensão coletor-emissor, máxima	$V_{ce_{max}}$	1200V
Corrente de coletor, contínua	I_c	100A @ 85°C
Corrente de coletor, pulsada	I_{cm}	300A
Corrente direta do diodo, máxima	$I_{f_{max}}$	65A @ 80°C
Tensão coletor-emissor, em condução	$V_{ce(on)}$	2,1V @ 75A e 125°C
Tensão direta, máxima	$V_{f_{max}}$	1,8V @ 75A e 125°C
Tempo de subida	t_r	45ns @ 75A, 600V e 10Ω
Tempo de descida	t_f	55ns @ 75A, 600V e 10Ω
Capacitância de entrada	C_{ies}	5nF
Capacitância de saída	C_{oes}	720pF
Capacitância de transferência reversa	C_{res}	380pF
Resistência térmica junção cápsula (IGBT)	R_{thjc}	0,18 K/W
Resistência térmica cápsula dissipador (módulo)	R_{thcd}	0,05 K/W
Temperatura de junção, máxima	T_j	150°C

6.6 Conclusão

O protótipo experimental foi construído tendo sido necessário realizar algumas modificações no projeto inicial, afim de elevar a potência do conversor. Dentre estas alterações podem ser citadas a construção de transformadores e indutores com lâminas de cobre e fio Litz, a troca dos transistores MOSFET por transistores IGBT, a utilização de drivers com isolamento galvânico do sinal de comando.

As formas de onda obtidas, os valores medidos das grandezas do circuito e as temperaturas observadas indicam que o conversor tem o comportamento esperado. Entretanto, não foi possível atingir potências superiores a 13kW devido a sobretensão observada sobre os interruptores principais.

A causa desta sobretensão foi identificada, e é a existência de pequenas indutâncias parasitas no circuito. As tentativas de reduzi-las através de alterações de layout não foram efetivas, e a utilização de interruptores de maior tensão não apresentou o desempenho esperado para as condições da aplicação em questão. Existem ainda alternativas que podem ser empregadas para sobrepor este problema, mas não houve tempo hábil para experimentá-las.

Sendo assim, pode-se afirmar que este trabalho cumpre uma etapa inicial do projeto, identificando as possíveis dificuldades na implementação de um conversor de potência elevada operando em alta frequência. Como ainda não foi atingido o ponto de operação nominal, o que era a preocupação inicial, não foram realizados testes para avaliar o comportamento do conversor em malha fechada, nem levantadas curvas de rendimento.

7. Conclusão Geral

7.1 Introdução

Os capítulos apresentados sintetizam todo o trabalho realizado durante o projeto de dissertação. Foram cumpridas diversas etapas de aprendizado desde a pesquisa bibliográfica inicial até a implementação de um protótipo experimental. Estas etapas permitem quantificar a contribuição deste trabalho tanto a nível teórico quanto prático.

7.2 Dificuldades Encontradas e Soluções Obtidas

A grande maioria das dificuldades encontradas durante o desenvolvimento do projeto foram relacionadas a aspectos construtivos e práticos da implementação. A Tabela 7.1 aborda cada uma delas e também a maneira como foram sendo resolvidas.

Mesmo tendo sido encontradas soluções para estas diversas questões ainda assim não foi possível alcançar a potência desejada. A evolução do projeto chegou a um ponto no qual a conjunção de algumas variáveis impediu o prosseguimento dos testes.

De maneira geral, pode-se dizer que seria possível atingir a potência nominal com o transistor IGBT de 600V (GA100TS60U), se não fosse a sobretensão causada por indutâncias parasitas. As características deste IGBT já estão muito próximas a de transistores MOSFET, permitindo lidar com potências elevadas mesmo em altas frequências.

A diminuição de trilhas e do espaçamento entre componentes poderia reduzir as indutâncias parasitas e seus efeitos. Porém, sempre haverá um limite físico para esta redução e o resultado ainda poderá ser destrutivo para semicondutores cujo limite de tensão esteja muito próximo a $V_i/2$.

A solução poderia ser empregar semicondutores ativos de maior tensão. Entretanto, a tecnologia disponível de transistores IGBT de 1200V não apresentou bons resultados para as condições da aplicação em questão. O componente selecionado (SKM100GB124D) não suportou uma potência maior do que 10kW em 70kHz.

Desta forma fica clara a inviabilidade de atingir a potência nominal com o protótipo experimental construído. Não por erros conceituais ou de projeto, mas sim por uma limitação das tecnologias disponíveis.

Tabela 7.1 – Dificuldades e soluções.

Dificuldades	Soluções
Construção dos transformadores e indutores de saída utilizando fios condutores em paralelo, devido principalmente a dificuldade de realizar conexões.	Elaboração de uma metodologia para o uso de lâminas de cobre em elementos magnéticos, definindo aspectos de projeto, como altura e número de lâminas, e construtivos, como isolamento entre lâminas, molde de corte e forma de enrolar.
Layout mecânico, devido principalmente aos efeitos causados por indutâncias parasitas.	A conexão de todos os elementos do circuito foi feita de modo a minimizar o comprimento de trilhas e barras bem como o volume da montagem, mas ainda assim a sobretensão sobre os interruptores inviabilizou a realização de testes em potências maiores que 13kW.
Sinal de comando com possibilidade de um ajuste simples para o tempo morto entre os interruptores S_2 e S_3 .	Elaboração de uma lógica que produz os sinais de comando de S_2 e S_3 a partir dos sinais de gatilho de S_1 e S_4 , aproveitando a característica de tempo morto ajustável do circuito UC3525A.
Corrente de gatilho elevada necessária para comandar quatro transistores MOSFET em paralelo na frequência de 70kHz, sem prejudicar o desempenho do sistema.	Projeto de um circuito amplificador de corrente externo ao driver empregado, capaz de carregar o capacitor equivalente C_g em 300ns.
Associação em paralelo de transistores MOSFET, devido ao compartilhamento dinâmico das correntes e tensões.	Utilização de transistores IGBT de tecnologia avançada com tempos de comutação bastante reduzidos.
Utilização do driver SKHI10-op que, com proteção, não permitia alcançar potência maiores que 7kW e, sem proteção, provocava a queima do protótipo.	Uso do driver SKHI23/12 com isolamento do sinal de comando por transformador de pulso e várias funções de proteção, o que permitiu atingir a potência de 13kW.

Muitas alternativas podem ser avaliadas, ainda com a utilização do conversor NPC-ZVS-PWM. Entre elas podem ser citadas:

- A diminuição da frequência de chaveamento, permitindo a utilização de transistores IGBT de 1200V;
- A utilização da tecnologia de transformadores e indutores planares. Isto, com certeza, reduziria o volume e as perdas nos elementos magnéticos, permitindo diminuir a frequência de operação e obter melhores resultados.
- A alteração do layout do circuito primário empregando outras técnicas de montagem como, por exemplo, o uso de placas condutoras paralelas para reduzir as indutâncias parasitas.

7.3 Contribuições do Trabalho

Durante o estudo teórico da topologia escolhida foi necessário realizar diversas análises e desenvolver várias equações que permitissem descrever o comportamento do conversor e elaborar uma metodologia de projeto. Muito do que foi apresentado aqui não aparece disponível na literatura pesquisada.

Deste modo, pode-se afirmar que são contribuições teóricas significantes deste trabalho:

- O estudo detalhado do retificador “*Hybridge*” e do filtro de saída;
- A análise do circuito de grampeamento da tensão sobre os diodos retificadores de saída;
- O levantamento do modelo do conversor para controle da tensão e corrente de saída.

No campo da pesquisa e experimentação o fato de não ter sido atingida a potência nominal poderia ser visto como um ponto negativo do projeto. Entretanto, é necessário observar que o trabalho propôs a utilização de um único estágio de conversão de potência para processar 24kW, em 70kHz. Isto significa que os interruptores estariam comutando uma corrente da ordem de 100A em um tempo inferior a 300ns, e os diodos retificadores de saída estariam sujeitos a uma variação de 400A em intervalos de tempo semelhantes.

Portanto, o trabalho cumpriu seu objetivo no sentido de identificar várias características do circuito que são muito importantes no nível de potência desejado, mas que passariam despercebidas em potências menores. Entre estas características podem ser mencionadas o efeito de indutâncias parasitas no circuito, as perdas devido à resistência dos contatos e a aplicação das tecnologias de materiais disponíveis.

7.4 Conclusão

Este trabalho descreveu todos os passos do desenvolvimento teórico e da implementação prática de uma topologia de conversor CC-CC para aplicações em fontes de alimentação com elevada tensão de entrada e alta potência. Vários aspectos da análise e da experimentação foram abordados, constituindo-se nas principais contribuições do projeto.

Dificuldades tecnológicas impediram que se atingisse a potência desejada de 24kW. Sendo assim, o protótipo operou apenas em 13kW, com razão cíclica imposta, não tendo sido possível validar o modelo para controle do conversor, nem levantar curvas de rendimento.

Mesmo nestas condições o trabalho cumpriu a sua função pois permitiu a análise teórica detalhada da topologia escolhida e revelou muitos aspectos práticos que não estavam sendo esperados, mas que foram completamente compreendidos.

Bibliografia

- [1] J.R Pinheiro, I. Barbi. "*The Three-Level ZVS-PWM DC-to-DC Converter*". IEEE Transactions on Power Electronics, Vol.8, No 4, 1993. p. 486-492.
- [2] E. Deschamps, I. Barbi. "*A Three-Level ZVS PWM DC-to-DC Converter Using the Versatile Multilevel Commutation Cell*". COBEP'97 – Brazilian Power Electronics Conference, 1997. p. 85-90.
- [3] R. Gules, I. Barbi, N.O. Sokal, et al. "*DC/DC Converter for High Input Voltage: Four Switches with Peak voltage of $V_{in}/2$, Capacitive Turn-off Snubbing and Zero-Voltage Turn-on*". PESC'98 – Power Electronics Specialists Conference Records. Vol. 1, 1998. pp.1-7.
- [4] E. Deschamps, I. Barbi. "*A Flying-Capacitor ZVS PWM 1.5KW DC-to-DC Converter with Half of the Input Voltage Across the Switches*". IEEE Transactions on Power Electronics, Vol.15, No 5, 2000, p. 855-860.
- [5] E. Deschamps, I. Barbi. "*An Isolated ZVS-PWM DC-to-DC Converter with Half of the Input Voltage Across the Switches*". PESC'99 – Power Electronics Specialists Conference Records, 1999. p. 269-274.
- [6] M. Miller, A. Buffin, U. Carlsson. "*High Frequency ZVS for High Power Rectifiers*". INTELEC'93 - International Telecommunications Energy Conference Proceedings, 1993, p. 424-430.
- [7] M. Miller, A. Buffin. "*A Versatile 48V/ 60V 100A Rectifier for All Mains Inputs*". INTELEC'95 – International Telecommunications Energy Conference Proceedings, 1995, p. 466-470.
- [8] C. Peng, M. Hannigan, O. Seiersen. "*A New Efficient High Frequency Rectifier Circuit*". HFPC'91 – High Frequency Power Conversion Conference Proceedings, Vol. 6, 1991. pp.236-243.
- [9] O. Seiersen. "*Power Supply Circuit*". U.S. Patent 4,899,271, February 06, 1990.
- [10] J.R Pinheiro. "*Conversores CC-CC Três Níveis com Comutação sob Tensão Nula*". Tese (Doutorado em Engenharia Elétrica.) – Universidade Federal de Santa Catarina, Brasil. Florianópolis, 1994.
- [11] E. M. Lourenço. "*Análise e Projeto de Compensadores para Conversores Full-Bridge-ZVS-PWM-PS*". Dissertação (Mestrado em Engenharia Elétrica.) – Universidade Federal de Santa Catarina, Brasil. Florianópolis, 1994.

- [12] V. Vorperian. "*Simplified Analysis of PWM Converters Using the Model of the PWM Switch*". VPEC Seminar Tutorials. Virginia, 1988.
- [13] I. Barbi, F.P. de Souza. "*Conversores CC-CC Isolados de Alta Freqüência com Comutação Suave*". Edição dos Autores. Florianópolis, 1999.
- [14] I. Barbi. "*Eletrônica de Potência – Projeto de Fontes Chaveadas*". Edição do Autor. Florianópolis, 2001.
- [15] J. C. Fagundes. "*Transformadores para Operação em Alta Freqüência*". Publicação Interna ao INEP. Florianópolis, 1998.
- [16] INTERNATIONAL RECTIFIER. "*Use Gate Charge to Design the Gate Drive Circuit for Power MOSFETs and IGBTs*". Application Note 944.