

**Sintonia Automática de Frequência e Fator de  
Qualidade em Biquadrada MOSFET-C  
Digitalmente Programável**

Aluno: Francisco J. A. de Aquino.

Orientador: Prof. Dr. Sidnei Noceti Filho

Co-orientador: Prof. Dr. Márcio C. Schneider

UNIVERSIDADE FEDERAL DE SANTA CATARINA  
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

SINTONIA AUTOMÁTICA DE FREQUÊNCIA E FATOR DE  
QUALIDADE EM BIQUADRADA MOSFET-C DIGITALMENTE  
PROGRAMÁVEL

DISSERTAÇÃO SUBMETIDA  
À UNIVERSIDADE FEDERAL DE SANTA CATARINA  
PARA OBTENÇÃO DO GRAU DE MESTRE  
EM ENGENHARIA ELÉTRICA

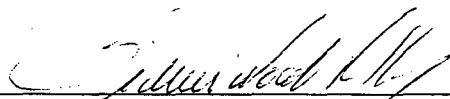
FRANCISCO JOSÉ ALVES DE AQUINO

FLORIANÓPOLIS, DEZEMBRO DE 1998

**SINTONIA AUTOMÁTICA DE FREQUÊNCIA E FATOR DE QUALIDADE EM  
BIQUADRADA MOSFET-C DIGITALMENTE PROGRAMÁVEL**

CANDIDATO : FRANCISCO JOSÉ ALVES DE AQUINO

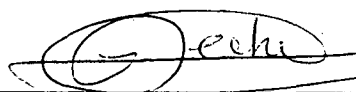
Esta dissertação foi julgada para obtenção do título de **MESTRE EM ENGENHARIA ESPECIALIDADE ENGENHARIA ELÉTRICA** e aprovada em sua forma final pelo Curso de Pós Graduação.



Prof. SIDNEI NOCETI FILHO, D.Sc.  
ORIENTADOR



Prof. MÁRCIO CHEREM SCHNEIDER, Dr.  
CO-ORIENTADOR



Prof. ILDEMAR CASSANA DECKER, D.Sc.  
COORDENADOR DO CURSO DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

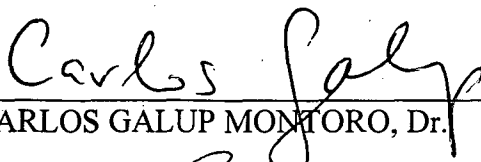
BANCA EXAMINADORA:



Prof. SIDNEI NOCETI FILHO, D.Sc.  
ORIENTADOR



Prof. MÁRCIO CHEREM SCHNEIDER, Dr.



Prof. CARLOS GALUP MONTORO, Dr.



Prof. CARLOS AURELIO FARIA DA ROCHA, Dr.



Prof. LEONARDO SILVA RESENDE, Dr.

*À minha família  
e aos meus colegas  
de Escola Técnica.*

## AGRADECIMENTOS

Agradeço a todos os professores e funcionários do LINSE (Laboratório de Instrumentação Eletrônica) da UFSC, especialmente aos meus orientadores Sidnei Noceti Filho e Márcio Cherem Schneider e os demais membros da banca examinadora, que ajudaram a aparar muitas “arestas” no texto original deste trabalho.

O meu reconhecimento aos bolsistas de iniciação científica W. Prodanov e A. Dalcastagnê, pela colaboração na parte experimental desta dissertação e pela ajuda no uso dos softwares de simulações e a ajuda na utilização dos equipamentos de medidas.

O muito obrigado à minha família pela grande paciência e carinho que recebi nestes meses de desafio.

E, principalmente, a Deus.

# Sumário

Sumário .....	v
Lista de Figuras.....	vii
Lista de Tabelas.....	x
Lista de Símbolos .....	xi
RESUMO .....	xii
ABSTRACT.....	xiii
<b>1 - Introdução .....</b>	<b>1</b>
<b>2 - Filtros Contínuos e a Sintonia Automática. ....</b>	<b>5</b>
2.1 - Introdução.....	5
2.2 - Filtros $G_m - C$ .....	5
2.3 - Filtros MOSFET - C.....	7
2.4 - Comparação entre as implementações .....	9
2.5 – Técnicas de Sintonia Automática – Revisão Bibliográfica .....	10
2.6 - Sintonia Direta.....	11
2.7 - Sintonia Indireta .....	12
2.8 - Comentários Sobre Alguns Trabalhos que Utilizam Sintonia Automática.....	17
<b>3 - Sintonização Automática com MOCD.....</b>	<b>22</b>
3.1 - Introdução.....	22
3.2 – Rede Divisora de Corrente com MOSFET (MOCD) .....	22
3.2 - Filtro Passa-Faixa.....	24

3.3 - Sintonia Automática do Filtro com MOCD.....	26
3.3.1 - Sintonia de Frequência do Filtro .....	28
3.3.2 - Sintonia de Q do Filtro .....	30
3.3.3 – Critério de Parada da Sintonia .....	31
3.3.4 – Circuito Digital com a Estabilização das Palavras de Controle .....	33
3.4 - Efeitos da Quantização .....	35
3.5 - Erro Devido à Técnica de Sintonia (EDTS) .....	39
3.7 Outros Aspectos Importantes .....	41
<b>4 - Resultados Experimentais .....</b>	<b>42</b>
4.1 - Introdução .....	42
4.2 - Protótipo Discreto .....	42
4.3 – Resultados Experimentais .....	43
4.4 - Erro Total de Sintonia.....	45
4.5 - Distorção por Intermodulação no Filtro Protótipo.....	45
<b>5 - Conclusões.....</b>	<b>49</b>
<b>Anexo A – “NetList” e Esquemático das Simulações.....</b>	<b>51</b>
<b>Anexo B - Programa de Simulação de Circuito de Controle.....</b>	<b>54</b>
<b>Anexo C – Detalhes do Circuito de Controle 02.....</b>	<b>57</b>
<b>Referências Bibliográficas .....</b>	<b>59</b>

## Lista de Figuras

Figura 1.1 - Processamento de um sinal contínuo com (a) circuito analógico amostrado e (b) circuito digital .....	2
Figura 1.2 - Integrador MOSFET-C balanceado. ....	3
Figura 1.3 – (a) Curvas $I_d \times V_d$ de um transistor MOS para vários valores de $V_c$ , (b) circuito simulado.....	3
Figura 2.1 – (a) OTA simples , (b) símbolo e (c) modelo para pequenos sinais .....	7
Figura 2.2 – Inversor com OTA.....	8
Figura 2.3 - Um método para aumentar a faixa de linearidade “aparente” do filtro.....	9
Figura 2.4 - Esquemas de sintonia automática direta: (a) filtragem interrompida; (b) sem interrupção de filtragem .....	11
Figura 2.5 - Esquemas de sintonia indireta. (a) Uso de resistor externo como referência, (b) “clock” como referência em um filtro controlado por tensão (VCF), (c) “clock” como referência em um VCO.....	13
Figura 2.6 - Esquema de sintonia indireta resultando nos controles de frequência e Q. ....	13
Figura 2.7 – (a) Circuito detetor de pico com “buffer” para montagem discreta e (b) circuito detetor de pico para montagem integrada .....	16
Figura 2.8 - Simulação de um circuito detetor de pico integrado e (b) característica de transferência DC do detector de pico. ....	17
Figura 3.1 - Rede divisora de corrente MOCD de N bits (a) Estrutura; (b) Símbolo.....	23
Figura 3.2 – Resposta de um filtro passa-baixa MOCD de 1º ordem para diferentes palavras .....	24
Figura 3.3 - Filtro Tow-Thomas .....	25
Figura 3.4 – (a) Resposta em magnitude das saídas $V_{PB}$ e $V_{PF}$ do filtro Tow-Thomas e (b) resposta de fase de $V_{PF}$ .....	26



Figura 3.5 - Filtro Tow-Thomas com MOCD's.....	27
Figura 3.6 - Palavra de controle de 6 bits para os resistores (MOCD's) $R_2$ , $R_3$ e $R_4$ . .....	28
Figura 3.7 - Esquema geral para a sintonia automática, circuito de controle 1.....	29
Figura 3.8 – Sinais no flip-flop de controle de frequência (a) fase maior que $-180^\circ$ e (b) fase menor que $-180^\circ$ .....	30
Figura 3.9 – Simulação do esquema para a sintonia automática com circuito de controle 01, (a) sintonização de frequência, (b) sintonia de Q, (c) magnitude da resposta em frequência do filtro sintonizado e (d) fase da saída passa-faixa do filtro.....	32
Figura 3.10 – Fluxograma para a sintonia automática: circuito de controle 02. ....	33
Figura 3.11 - Esquema geral para a sintonia automática: circuito de controle 02.....	34
Figura 3.12 – Diagrama em blocos da parte digital do circuito de controle 02. ....	34
Figura 3.13 – Simulação da convergência do esquema para a sintonia automática com Circuito de Controle 02, (a) sintonização de frequência, (b) sintonia de Q.....	35
Figura 3.14 - Erro de quantização .....	37
Figura 3.15 - Erros na sintonização de Q e $f_0$ para variações de $\pm 50\%$ no produto RC (6 bits).....	38
Figura 3.16 – Erro devido à técnica de sintonia para vários valores de Q.....	40
Figura 3.17 – (a) Filtro MOCD balanceado e (b) circuito de geração da tensão de modo comum....	41
Figura 4.1 - Protótipo discreto do filtro Tow-Thomas com circuito de sintonia.....	42
Figura 4.2 – Resposta de magnitude do filtro experimental (linha cheia) e filtro teórico (linha tracejada) com frequências centrais de 15,95 kHz e 16,96 kHz.....	43
Figura 4.3 – Resposta de magnitude do filtro experimental (linha cheia) e filtro teórico (linha tracejada) com frequências centrais de 17,95 kHz e 18,5 kHz.....	44
Figura 4.4 - Filtro real gerando distorção harmônica.....	45
Figura 4.5 – Distorção por intermodulação do filtro experimental para dois tons e várias amplitudes .....	46

Figura 4.6 – Distorção por intermodulação do filtro experimental para dois tons com amplitude de 75 mVpico cada um .....	47
Figura 4.7 – Geração do sinal para teste da distorção por intermodulação do filtro experimental...	48
Figura A.1 – (a) Filtro MOCD de 1ª ordem, (b) “resistor” de descarga da simulação “B” e (c) esquemático do amplificador operacional para as simulações “A” e “B”.....	51
Figura C.1 - Divisor de frequência (a), gerador de pulso (“pulso”) (b) e circuito de “flag” (c).....	57
Figura C.2 – Circuito de sincronismo (“sinc_freq” e “sinc_q”) (a), “cpu” (b).....	58

## Lista de Tabelas

Tabela 2.1 – Ganho do filtro em $\omega_0$ .....	15
Tabela 3.1 Média dos erros na sintonização de Q e $f_0$ para variações de $\pm 50\%$ no produto RC (para 6, 7 e 8 bits e 300 realizações).....	38
Tabela 4.1 – Erro relativo na frequência central do filtro e em Q (Q ideal = 12). .....	44

## Lista de Símbolos

$b_i$ - bit $i$	$V_{\text{fase}}$ - tensão de controle do fator de qualidade
C - capacitor	$V_I$ - tensão de entrada
CK - entrada de “clock” do flip-flop	$V_O$ - tensão de saída
D - entrada de dados	$V_{\text{PB}}$ - tensão na saída passa-baixa
DC - corrente contínua	$V_{\text{PF}}$ - tensão na saída passa-faixa
$f$ - frequência	$V_{\text{ref}}$ - tensão de referência
$f_0$ - frequência central	$\alpha$ - fator de atenuação
$f_{\text{in}}(t)$ - frequência de entrada	$\Delta_t$ - erro na constante de tempo
$f_{\text{out}}(t)$ - frequência de saída	$\Delta_r$ - erro relativo no resistor
$G_m$ - transcondutância	$\Delta_c$ - erro relativo no capacitor
I - corrente	$\theta$ - defasagem entre entrada e saída
$K_1$ - ganho do filtro passa-faixa	$\omega_0$ - frequência angular central ou de corte dos filtros
$K_2$ - ganho do filtro passa-baixa	$\psi$ - erro de quantização
N - número de bits	
Q - fator de qualidade ou saída do flip-flop	
r - resistência de entrada do MOCD	
R - resistor	
t - tempo	
$V_c$ - tensão de controle	
VDD - tensão de alimentação	
$V_{\text{freq}}$ - tensão de controle de frequência	

## RESUMO

Neste trabalho é estudado um método digital para a sintonia automática da frequência central, com extensão para o controle da qualidade (Q) de filtros contínuos passa faixa MOSFET-C. Esta técnica não troca o ponto quiescente dos transistores, reduzindo a distorção harmônica inerente aos métodos que utilizam controle de tensão de porta dos transistores.

O método foi inicialmente simulado em um filtro de seletividade moderada ( $\sim 12$ ), com estrutura Tow-Thomas e frequência central de 18 kHz. Um protótipo discreto foi implementado utilizando-se a técnica de sintonia indireta mestre-escravo.

Palavras-chave: Sintonia automática  
Distorção harmônica  
Técnica mestre-escravo  
Controle de frequência  
Controle de Q

## ABSTRACT

In this work a digital method for the automatic tuning of frequency is extended to the control of the quality factor (Q) of MOSFET-C bandpass filters. This technique does not change the quiescent point of the transistors, thus reducing harmonic distortion inherent to voltage-controlled MOSFET-C filters.

The method was initially simulated in a Tow-Thomas filter whose central frequency is 18 kHz and whose quality factor is 12. A discrete prototype employing the master-slave technique for  $\omega_0$  and Q tuning has been implemented.

Key words:            Tuning  
                          Harmonic Distortion  
                          Master-slave technique  
                          Frequency control  
                          Q control

# Capítulo 1

## 1 - Introdução

A atual tendência tecnológica aponta para a integração total de sistemas, devido a vários fatores tais como exigência de baixo consumo de energia, produtos/equipamentos mais portáteis, produção em larga escala e maior confiabilidade. Sistemas integrados em larga escala (VLSI) utilizam tecnologia MOS.

O processamento direto de um sinal contínuo, nos casos em que alta velocidade e/ou baixa dissipação de potência são necessários, é mais eficiente com o uso de filtros contínuos integrados do que com filtros digitais, especialmente para aplicações em baixa e média faixa dinâmica<sup>1</sup>. Em alguns casos pode ser a única alternativa ao uso dos filtros analógicos amostrados ou digitais, já que os problemas com ruídos de chaveamento crescem em altas frequências e os filtros digitais apresentam elevado consumo de energia [1]. Tipicamente, filtros integrados com banda passante acima de 1 MHz são realizados com o uso de filtros analógicos contínuos. O processamento digital de sinais não é economicamente adequado para o caso de filtros de baixa ordem.

Como exemplos de aplicação para filtros contínuos temos os sistemas de leitura de “disk drives”, “data links” de alta velocidade, telefonia, filtros anti-recobrimento e reconstrução, entre outros.

Contudo, nem todas as aplicações são passíveis de integração a baixo custo, como por exemplo os filtros de FI (455 kHz para AM e 10,7 MHz para FM), devido a limitações de ordem física. Nestes casos a implementação de filtros discretos é mais econômica [1].

De qualquer forma, uma filtragem contínua é sempre necessária para o processamento de um sinal contínuo ( ver Figura 1.1).

---

<sup>1</sup> A faixa dinâmica pode ser definida como  $fd = 20 \log(v_{max}/v_{min})$ , onde  $v_{min} < v_{in} < v_{max}$ . Os limites do sinal,  $v_{min}$  e  $v_{max}$ , são determinados, respectivamente, pelos níveis de ruído e de distorção harmônica aceitáveis na saída. Nos filtros de reconstrução e anti-recobrimento para aplicações em vídeo a faixa dinâmica fica na região de 40-50 dB, 60-75 dB para telecomunicações e 90-100 dB para aplicações em áudio [2].

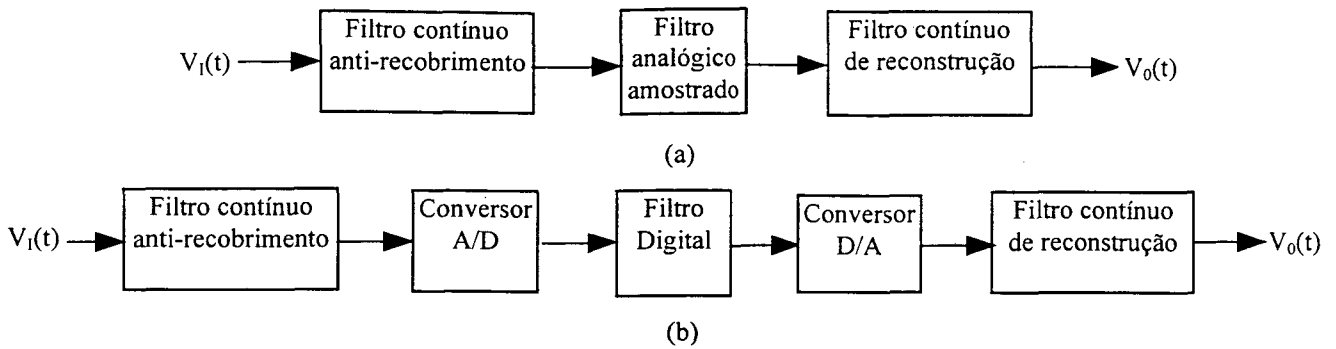


Figura 1.1 - Processamento de um sinal contínuo com (a) circuito analógico amostrado e (b) circuito digital

Para ter todo um sistema integrado em um mesmo “chip”, os filtros contínuos integrados precisam apresentar características compatíveis com sistemas VLSI [3]. Para tanto, eles devem ter a capacidade de trabalhar com sinais de amplitude elevada, ter boa característica de rejeição à fonte de alimentação, apresentar imunidade aos efeitos parasitários, baixa dissipação de potência e ocupar uma área pequena [4].

Uma faixa dinâmica ampla é problemática para todos os filtros ativos: o problema do ruído branco aparece naturalmente e a interferência oriunda dos circuitos digitais no mesmo “chip” pode ser importante. Um outro problema sério e inerente ao processo de integração é a larga faixa de variação dos parâmetros dos elementos e a sensibilidade destes com a temperatura. Para resolver esses problemas e permitir que o filtro tenha a capacidade de trabalhar com sinais em uma faixa mais ampla de tensão, técnicas de linearização dos componentes ativos, uso de topologias balanceadas<sup>2</sup> e técnicas de sintonia automática<sup>3</sup> devem ser aplicadas. Os problemas relativos aos descasamentos entre componentes precisa ser minimizado por meio de um leiaute cuidadoso e por técnicas que compensem as variações dos parâmetros tecnológicos.

Uma das formas usuais de se realizar um circuito integrador balanceado em tecnologia CMOS é mostrada na Figura 1.2.

<sup>2</sup> Para redução dos efeitos de acoplamentos parasitários e cancelamento das não linearidades de ordem par.

<sup>3</sup> Em algumas aplicações menos críticas, a sintonia automática pode ser dispensada.



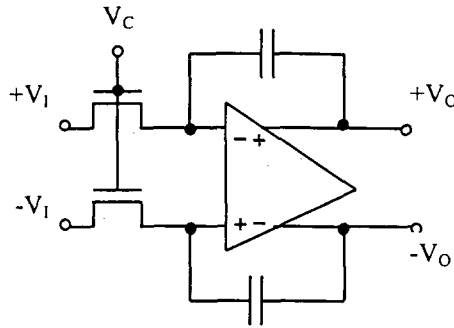
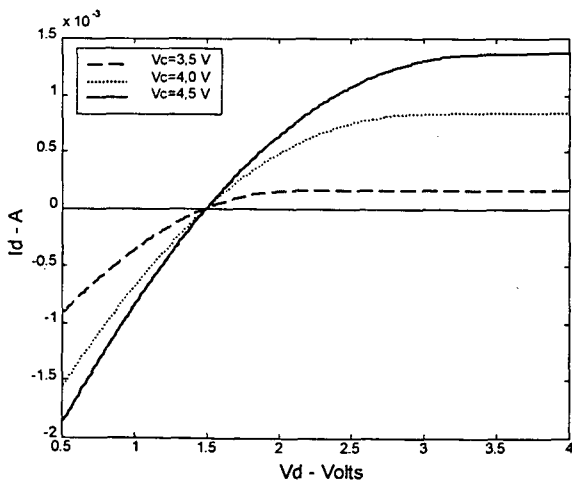
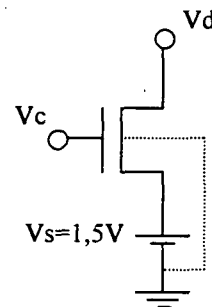


Figura 1.2 - Integrador MOSFET-C balanceado.

A sintonização consiste em se ajustar dinamicamente os produtos RC (ou seu equivalente), compensando a variação dos parâmetros tecnológicos, o descasamentos entre componentes, e os efeitos das variações de temperatura, de forma que o filtro tenha sempre a resposta desejada. Nos filtros MOSFET-C os resistores são substituídos por transistores MOS operando na região triodo e a sintonia é obtida pelo controle da tensão de porta destes transistores, que é usualmente uma fração da tensão de alimentação. Quanto menor a tensão de porta, menor a faixa linear disponível para a excursão do sinal (observar Figura 1.3). Neste caso, o transistor somente se comporta como um elemento linear para sinais de baixa amplitude, o que limita a faixa dinâmica do filtro [5].



(a)



(b)

Figura 1.3 – (a) Curvas  $I_d \times V_d$  de um transistor MOS para vários valores de  $V_c$ , (b) circuito simulado

A proposta deste trabalho é apresentar uma técnica de sintonia automática de frequência e seletividade de filtros contínuos usando o MOCD (“MOS Only Current Divider”) no lugar dos

transistores MOS de um filtro MOSFET-C, tornando-o um filtro MOCD-C. Os MOCD's são redes divisoras de corrente, programáveis digitalmente e que podem ser utilizadas como os componentes ajustáveis para a sintonia do filtro [6]. Diferentemente do que ocorre em um filtro MOSFET-C, a tensão na porta dos transistores deste filtro permanece constante e igual à tensão de alimentação, reduzindo os problemas de distorção harmônica devido à não linearidade dos transistores MOS utilizados como resistores nos filtros MOSFET-C [7, 8]. Uma outra vantagem desta abordagem é que o filtro MOCD-C permite que o circuito de controle de sintonia seja totalmente digital.

Este trabalho está organizado da seguinte forma:

- No Capítulo 2 são apresentados os tipos mais comuns de filtros analógicos integrados e é feita uma rápida comparação entre suas estruturas e características. Em seguida é feita uma breve revisão bibliográfica sobre algumas das técnicas de sintonia automática mais comuns na literatura técnica.
- O Capítulo 3 trata do MOCD, detalhando suas principais características, e do filtro MOCD usando a estrutura Tow-Thomas. É apresentado um exemplo simples de um filtro MOCD passa-baixa, onde palavras digitais de controle permitem a mudança da frequência de corte do filtro, e a técnica de sintonia automática de frequência e seletividade proposta neste trabalho. A técnica é ilustrada através de simulações numéricas.
- No Capítulo 4 os resultados experimentais são mostrados e comparados com as simulações do capítulo anterior. Os resultados experimentais obtidos são utilizados para avaliar e validar a técnica apresentada.
- Finalmente, no Capítulo 5 são apresentadas as conclusões e são lançadas algumas sugestões para a continuação deste trabalho.

## Capítulo 2

### 2 - Filtros Contínuos e a Sintonia Automática.

#### 2.1 - Introdução

Pelos problemas apresentados no capítulo anterior, fica claro que algum tipo de sintonia automática deve ser aplicada aos filtros contínuos totalmente integrados. A sintonia automática vai ajustar o valor dos produtos RC (ou seu equivalente), compensando os elementos parasitários e os erros devido ao processo de fabricação.

Antes, porém, de se discutir o problema de sintonia e as técnicas existentes na literatura, será feita uma revisão dos tipos de filtros contínuos integrados mais comuns, destacando-se as suas principais características e limitações.

#### 2.2 - Filtros $G_m - C$

Filtros  $G_m-C$  integrados têm sido largamente adotados para aplicações onde é necessário bom desempenho em alta frequência, além de características de baixo consumo, tais como os requeridos em circuitos de comunicação, processamento de sinal de vídeo e “disk drives” para computadores.

Um filtro  $G_m-C$  é constituído basicamente por amplificadores de transcondutância (OTA). Um OTA é basicamente um amplificador operacional sem o estágio de baixa impedância de saída. Em um projeto de filtro  $G_m-C$ , o OTA é o elemento principal de construção, já que todos os “componentes” necessários, tais como indutores, resistores, integradores, giradores e somadores, podem ser obtidos a partir de uma combinação adequada de OTAs e capacitores.

Um transcondutor é uma fonte de corrente controlada por tensão, que é usada para trabalhar com sinais grandes de forma linear. O valor da transcondutância é uma grandeza fundamental na implementação de filtros. A frequência de ganho unitário de um integrador  $G_m-C$  é proporcional ao

valor da transcondutância. A transcondutância de um OTA, no ponto de operação, é definida por [9]:

$$g_m = \frac{\partial I_0}{\partial V_i} \quad (2.1)$$

onde  $I_0$  é a corrente de saída e  $V_i$  é a tensão de entrada. Idealmente,  $g_m$  é independente de  $V_i$ . Na prática, isso não é possível devido às características não lineares dos dispositivos ativos [9].

Nesse tipo de filtro o problema principal ocorre na operação em altas frequências, devido à influência das capacitâncias parasitárias envolvidas. Estas capacitâncias aparecem em paralelo com os capacitores de integração, no estágio de entrada e na capacitância de saída do transcondutor. Teoricamente, estas capacitâncias parasitas deveriam ser absorvidas pelas capacitâncias de integração, mas existem vários problemas [1]:

1. Os valores destas capacitâncias não são bem conhecidos, podendo chegar a ser uma parcela importante das capacitâncias projetadas para um filtro de alta frequência. Isto dificulta a sintonia automática, causa erros de fase<sup>4</sup> e pode diminuir o fator de qualidade (Q) do filtro.
2. Pioram a precisão de casamento entre os capacitores integrados e aumentam os erros entre os integradores.
3. Estas capacitâncias variam com o processo de fabricação.
4. As capacitâncias parasitas são, em geral, não lineares.

Outros problemas são a tensão de “offset” que tende a ser grande entre os blocos integradores  $G_m$ -C e a condutância de saída dos OTA's ( $1/R_0$  na Figura 2.1 (c)). O “offset” afeta o balanceamento do filtro causando distorção no sinal, especialmente em projetos de baixa tensão. O valor não nulo da condutância de saída implica em um ganho dc finito para o OTA, o que pode afetar negativamente a resposta dos filtros  $G_m$ -C.

---

<sup>4</sup>No caso de um integrador, por exemplo, o erro de fase é a diferença entre a fase real do integrador na sua frequência de ganho unitário e o valor ideal de -90 graus.

A sintonia de um filtro  $G_m$ -C é obtida pelo controle do  $g_m$  de cada OTA do filtro. Na Figura 2.1 temos um exemplo de um esquemático de um OTA simples, símbolo e o modelo equivalente para pequenos sinais [5]. O ajuste de  $g_m$  é feito através da variação da corrente de polarização  $I_0$

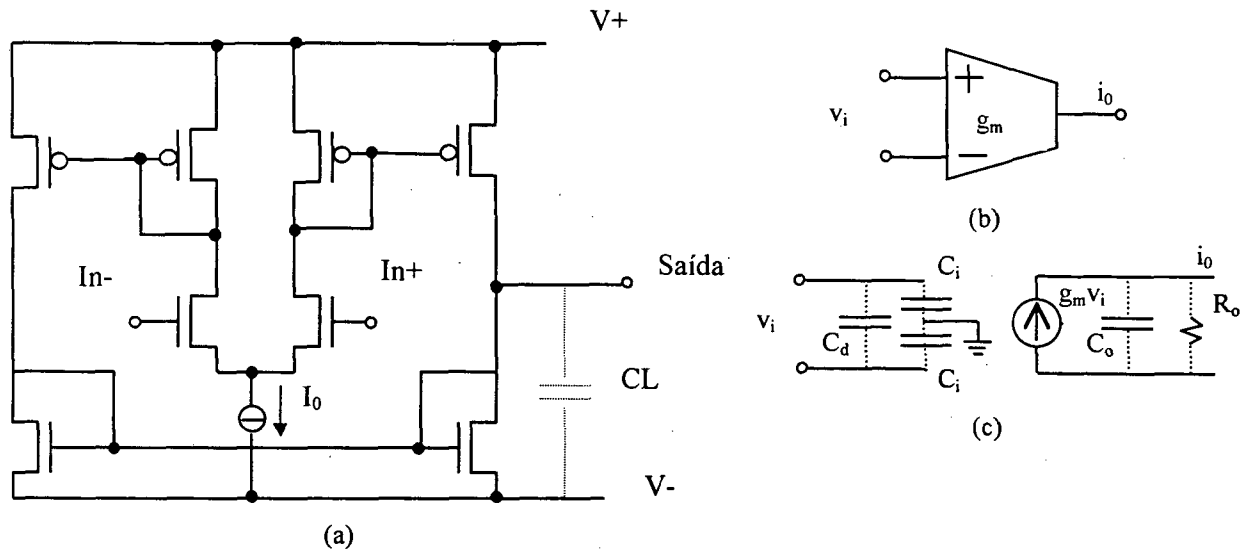


Figura 2.1 – (a) OTA simples , (b) símbolo e (c) modelo para pequenos sinais

### 2.3 - Filtros MOSFET - C

Estes são filtros constituídos somente por capacitores, amplificadores operacionais e transistores MOS operando na região triodo, simulando um resistor linear. Para garantir que o transistor opere na região triodo, o sinal aplicado precisa estar suficientemente abaixo de  $V_C$  (ver Figura 1.2). Alternativamente, é possível o uso de estruturas mais complexas que simulem um resistor linear flutuante, ou aterrado (terra virtual), com um erro próximo a 2% para  $|V_D - V_S| \leq 4$  V, para uma alimentação de 5 volts [10].

Uma estrutura balanceada cancela as não linearidades de ordem par, desde que o casamento entre os elementos do filtro seja perfeito. Um melhor casamento entre os transistores pode ser conseguido pelo aumento da largura, comprimento e da área efetiva (produto  $W_{efetivo} \times L_{efetivo}$ ) dos componentes [11, 12]. As não linearidades de ordem ímpar são desprezíveis para muitas aplicações (cerca de 0,1% para sinais com 1 V<sub>PP</sub>) e podem ser reduzidas pelo aumento da tensão de porta ( $V_c$ ) dos transistores usados como resistores [5].

O efeito das capacitâncias parasitas é reduzido, já que elas são ligadas a pontos de baixa impedância ou de terra virtual, tornando o projeto de *filtros programáveis* mais simples. Nos filtros MOSFET-C, freqüentemente, não é necessário um estágio de baixa impedância para acionar o estágio seguinte [1]. Logo, sob certas condições, é possível substituir os amplificadores operacionais por OTAs, desde que estes apresentem um valor de  $g_m$  suficientemente grande. A análise dessa condição é feita a partir da Figura 2.2.

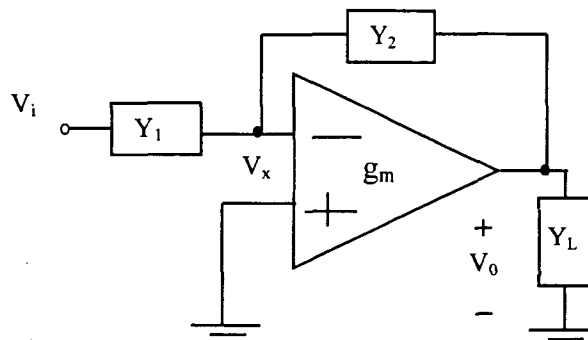


Figura 2.2 – Inversor com OTA

Da análise do circuito da Figura 2.2, é formado o seguinte sistema de equações:

$$\begin{cases} (V_x - V_i)Y_1 + (V_x - V_0)Y_2 = 0 & (2.2) \\ (V_0 - V_x)Y_2 + V_0 \cdot Y_L + g_m \cdot V_x = 0 & (2.3) \end{cases}$$

Onde  $Y_L$  é admitância conectada entre o nó de saída e o terra, incluindo a condutância de saída do OTA, e  $V_x$  o nó entre  $Y_1$  e  $Y_2$ . A razão  $V_0/V_i$  é dada por:

$$\frac{V_0}{V_i} = -\frac{Y_1}{Y_2} \frac{1 - Y_2/g_m}{1 + (Y_1 + Y_L + Y_1 Y_L / Y_2) / g_m} \quad (2.4)$$

Então, se  $g_m$  for suficientemente grande, a função de transferência se reduz a:

$$\frac{V_0}{V_i} = -\frac{Y_1}{Y_2} \quad (2.5)$$

que é o valor esperado usando-se um amplificador operacional ideal.

Para que o filtro MOSFET-C apresente uma menor distorção harmônica pode ser necessário reduzir o nível do sinal interno do filtro. O sistema pode incluir um atenuador constante na entrada do filtro e um amplificador na saída, [5] ver Figura 2.3. Naturalmente, é esperado um aumento do ruído do sinal filtrado e uma redução da faixa dinâmica, como consequência da não linearidade do atenuador.

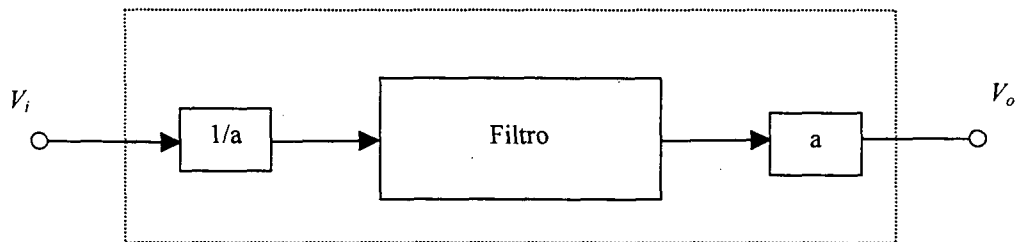


Figura 2.3 - Um método para aumentar a faixa de linearidade “aparente” do filtro

## 2.4 - Comparação entre as implementações

Naturalmente que nenhuma das técnicas apresentadas para a realização de filtros é ideal para todas as aplicações. Sendo assim, é necessário o conhecimento de cada uma em particular para se poder tomar uma decisão de qual técnica se aplica melhor a determinado problema.

Segundo as técnicas convencionais, os transistores empregados como resistores nos filtros MOSFET-C e os transdutores usados nos filtros  $G_m$ -C são não lineares. Técnicas especiais são normalmente empregadas para redução das não linearidades destes componentes, exigindo maior consumo de área de silício [1, 5].

Os filtros  $G_m$ -C apresentam, em geral, uma faixa de frequência mais larga que os filtros MOSFET-C. Entretanto, os filtros  $G_m$ -C apresentam maior sensibilidade aos elementos parasitas que os filtros MOSFET-C [13].

Os filtros  $G_m$ -C conseguem apresentar maior excursão do sinal que os filtros MOSFET-C, devido à tensão de controle empregada, o que pode ser crítico, especialmente em projetos de baixa tensão [14]. Esse problema pode ser minimizado nos filtros que empregam MOCD's no lugar de

transistores MOS, já que neste caso a tensão de porta dos transistores é igual a tensão de alimentação.

Levando em conta todas as considerações acima, a técnica escolhida para o projeto do filtro para demonstração da técnica de sintonia proposta foi a MOSFET-C, mas com MOCD's substituindo os transistores MOS que são utilizados como resistores.

## 2.5 – Técnicas de Sintonia Automática – Revisão Bibliográfica

Como visto, vários fatores podem contribuir para que o desempenho dos filtros contínuos totalmente integrados seja pior do que o calculado. Erros na localização dos pólos e zeros de transmissão dos filtros poderão levar a um “ripple” inaceitável na banda de passagem, frequência de corte fora da especificação desejada, ou atenuação inadequada na banda de rejeição. Para corrigir estes problemas, um circuito de sintonia automática deve ser implementado dentro do mesmo “chip”, formando um único sistema com o filtro.

O circuito de sintonia deve ser capaz de detectar e identificar qualquer tipo de erro, calcular a correção apropriada e aplicá-la, via circuito de controle, no filtro. Estas operações devem ser realizadas continuamente, em tempo real e com um circuito de controle relativamente simples dentro do próprio “chip”. Para isso, uma grandeza de referência conhecida e precisa deve ser utilizada [15]. Exemplos de referências são: resistor externo de precisão, uma frequência ou uma tensão de referência.

A sintonia automática pode ser feita diretamente no filtro ou de forma indireta, podendo incluir o controle de frequência e seletividade do circuito ( $Q$ ) ou somente o controle de frequência. Para filtros que operam em alta frequência e/ou alta seletividade, o controle de  $Q$  é sempre necessário [15].

A sintonia é direta se o filtro recebe tanto o sinal a ser processado quanto o sinal de referência. Na sintonia indireta o filtro principal, chamado escravo, processa o sinal de entrada e um outro filtro, denominado mestre, idêntico ou com complexidade suficiente para representar o primeiro, é continuamente sintonizado pelo sinal de referência.



## 2.6 - Sintonia Direta

Este tipo de sintonia é utilizado quando se necessita de uma resposta em frequência muito precisa, utilizando-se de uma referência externa que vai atuar diretamente no filtro que se deseja sintonizar. A sintonia direta pode ser realizada de duas formas básicas. Se a filtragem puder ser interrompida, pode-se adotar o esquema da Figura 2.4-a [4]. Neste esquema de sintonia a filtragem do sinal é periodicamente interrompida e trocada por um laço de sintonia. Para uma operação ininterrupta do filtro, pode-se adotar o sistema mostrado na Figura 2.4-b. Uma desvantagem desta última opção é a duplicação do filtro.

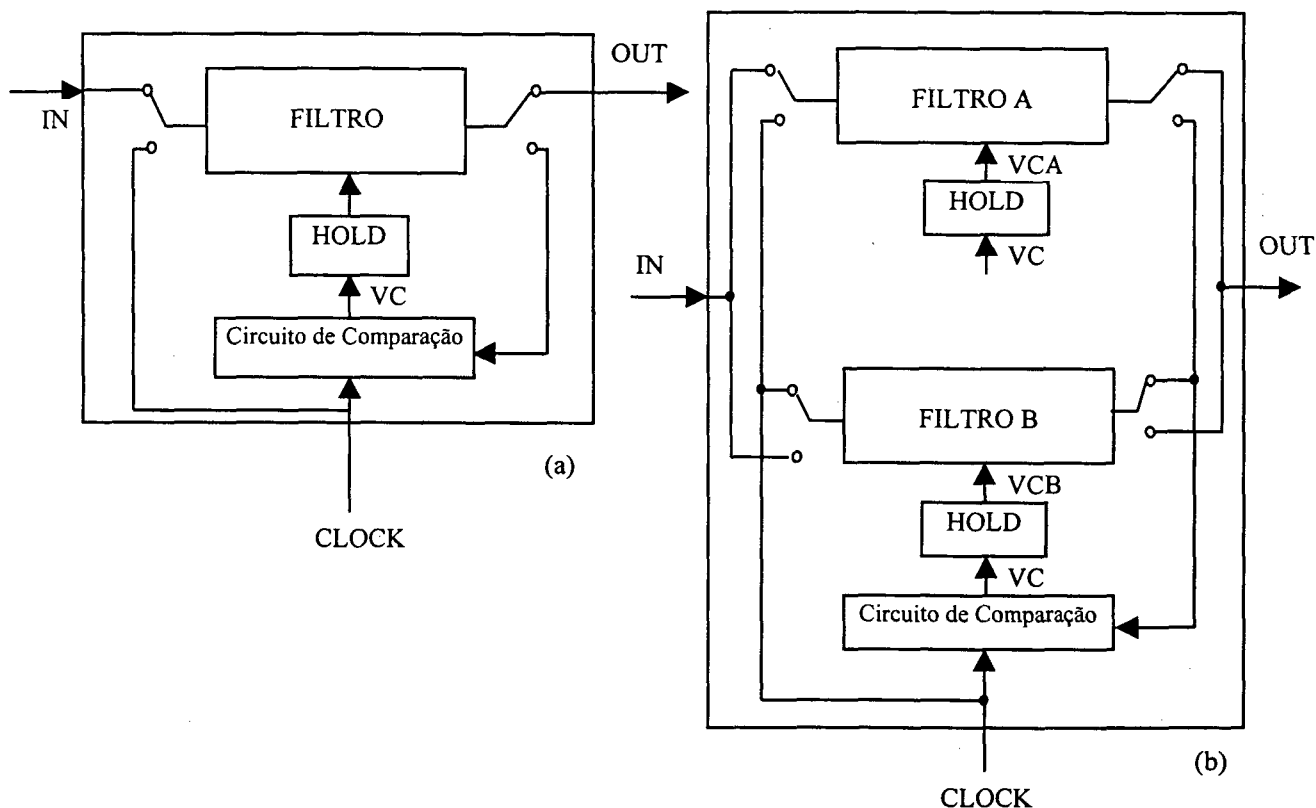


Figura 2.4 - Esquemas de sintonia automática direta: (a) filtragem interrompida; (b) sem interrupção de filtragem

O funcionamento do esquema de sintonia da Figura 2.4 (b) é o seguinte: com as chaves nas posições mostradas, o filtro A processa o sinal e o filtro B é sintonizado. O passo seguinte é ligar o filtro B ao sinal. Após o transiente do filtro B, as outras três chaves são acionadas. Assim, o filtro A entra em sintonia e o filtro B processa o sinal de entrada. No próximo meio período, o filtro A é

religado ao sinal de entrada e, ao final do transiente, as outras chaves voltam para as posições originais. Este processo é repetido periodicamente. As chaves de saída devem ser acionadas cuidadosamente para permitir uma transição suave, evitando que ruídos de chaveamento sejam misturados ao sinal. O circuito de retenção (“hold”) pode consistir de capacitores.

## 2.7 - Sintonia Indireta

Neste tipo de sintonia é suposto que o casamento entre os filtros mestre e escravo é muito próximo. O filtro mestre pode ser uma réplica do filtro escravo ou, por medida de economia, um bloco representativo. Por exemplo, se o filtro principal for uma cascata de biquadradas, o mestre pode ser uma seção de 2º ordem.

Várias referências externas podem ser utilizadas para a sintonia do filtro mestre. Para os filtros que utilizam transistores operando na região triodo, simulando resistores, é possível o uso de um resistor de precisão para ajuste do nível de tensão de controle  $V_c$  (ver Figura 2.5 (a)) e, conseqüentemente, a função de transferência do filtro<sup>5</sup> [4]. Como referência, entretanto, é mais confiável o uso de um sinal de “clock”. O sinal de “clock” vai atuar sobre um filtro controlado por tensão (VCF) ou sobre um oscilador controlado por tensão (VCO). No primeiro caso a sintonia é por FLL (“frequency-locked loop”) e no último por PLL (“phase-locked loop”, ver Figura 2.5 (b) e (c)).

Para filtros que têm o controle de frequência e Q (“vector-locked loop”), o esquema mostrado na Figura 2.6 é mais útil [3, 7]. O circuito de controle de frequência consiste de um comparador de fase e um VCO ou VCF. O circuito de controle de Q é composto por um comparador de amplitude e um filtro passa-baixa (MLL - “magnitude locked loop”). Uma observação importante é que para que o controle de Q seja possível, a frequência do filtro mestre já deve estar corretamente sintonizada.

---

<sup>5</sup> Como as características dos filtros são dependentes das constantes de tempo RC, o uso do resistor não é suficiente para garantir a sintonia do filtro, mas permite a programabilidade deste.

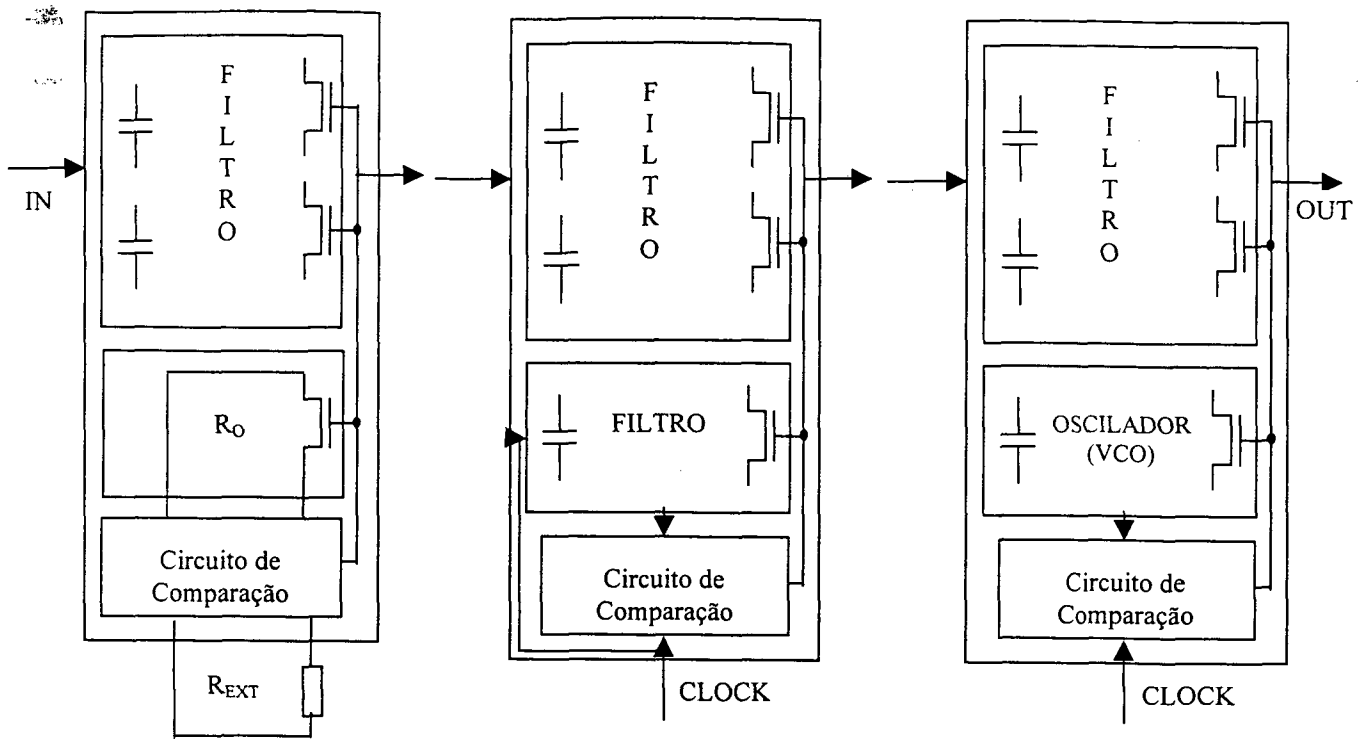


Figura 2.5 - Esquemas de sintonia indireta. (a) Uso de resistor externo como referência, (b) "clock" como referência em um filtro controlado por tensão (VCF), (c) "clock" como referência em um VCO.

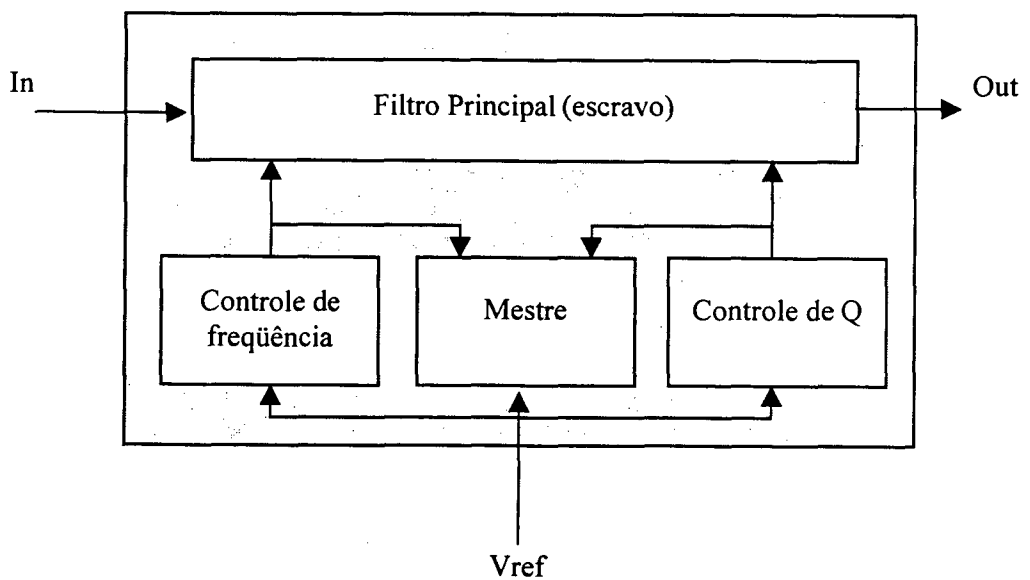


Figura 2.6 - Esquema de sintonia indireta resultando nos controles de frequência e Q.

Os circuitos VCO e VCF apresentam algumas dificuldades práticas para serem usados como filtros mestres. Quando o VCO é utilizado como mestre os principais problemas são [1, 3, 16]:

- é difícil garantir a oscilação do VCO mestre;
- a amplitude de oscilação deve ser limitada dentro da região linear do OTA/Amplificador Operacional, evitando uma falsa sintonia, exigindo um circuito limitador, em geral não linear;
- as não linearidades podem reduzir o casamento com o filtro principal e influenciar na frequência de oscilação.

No caso do filtro mestre ser um VCF, os problemas mais graves são [1, 3, 16]:

- o fator de qualidade do filtro deverá ser alto (idealmente infinito), mas isso resulta em casamento pobre entre o mestre e o escravo;
- os erros de fase levarão a erros de frequência, sendo, então, requerido um detetor de fase preciso;
- o sinal de referência deve ser livre de harmônicos.

Nos dois casos, o projeto requer um leiaute cuidadoso, evitando-se instabilidades, o aparecimento de ruídos de chaveamento na saída do filtro principal, etc.

O sistema de realimentação negativa na sintonização da frequência é composto, na maioria dos casos, de um detetor de fase e um filtro passa-baixa. O detetor de fase fornece uma tensão de erro que é proporcional à diferença de fase entre a referência e a saída do filtro mestre. Essa tensão de erro, após ser filtrada, é amplificada e utilizada para ajustar os valores dos produtos RC ou  $C/g_m$ . A filtragem passa-baixa também reduz os efeitos do ruído de chaveamento. Com os novos valores das constantes de tempo, a tensão de erro tende a diminuir e eventualmente a se estabilizar em um valor pequeno, sendo obtida a sintonia do filtro mestre. Ocorrendo um bom casamento entre os transistores e capacitores do filtro mestre e do filtro escravo e erros de “offset” pequenos é garantido que o filtro escravo também esteja sintonizado.

O detetor de fase é um multiplicador analógico de tensão, ou, como na maioria dos trabalhos, uma simples porta ou-exclusivo [1, 7, 16]. Neste último caso, os sinais devem ser quantizados por comparadores, ficando o circuito independente das amplitudes dos mesmos, mas continua sensível a níveis de tensões de “offset” entre os sinais, velocidade e “offset” dos comparadores, etc.

A sintonia do fator de qualidade do filtro é baseada no fato que, na função de transferência, erros de Q e de magnitude estão intimamente relacionados, particularmente na frequência de ressonância [17], como pode ser visto nas expressões para filtros de segunda ordem passa-baixa, passa-faixa e passa-alta na Tabela 2.1.

	Passa-Baixa	Passa-Faixa	Passa-Alta
$H(s)$	$H(s) = \frac{k\omega_0^2}{s^2 + \frac{\omega_0}{Q_P}s + \omega_0^2}$	$H(s) = \frac{k\omega_0 s}{s^2 + \frac{\omega_0}{Q_P}s + \omega_0^2}$	$H(s) = \frac{ks^2}{s^2 + \frac{\omega_0}{Q_P}s + \omega_0^2}$
$ H(j\omega_0) $	$ H(j\omega_0)  = kQ_P$	$ H(j\omega_0)  = kQ_P$	$ H(j\omega_0)  = kQ_P$

Tabela 2.1 – Ganho do filtro em  $\omega_0$

Assumindo que  $\omega_0$  já tenha sido corretamente sintonizado, verifica-se que o módulo  $|H(\omega_0)|$  é diretamente proporcional a  $Q_P$ , onde  $Q_P$  pode ser escrito na forma  $Q_P = Q_{P0} + \Delta Q_P$ . O valor de  $k$  é considerado preciso, já que este é usualmente uma relação entre componentes. Assim, qualquer erro em Q ( $\Delta Q_P$ ) pode ser visto como um erro de magnitude.

A utilização do valor de pico de um sinal para sintonia de Q exige um circuito analógico dedicado à detecção de pico [5, 10].

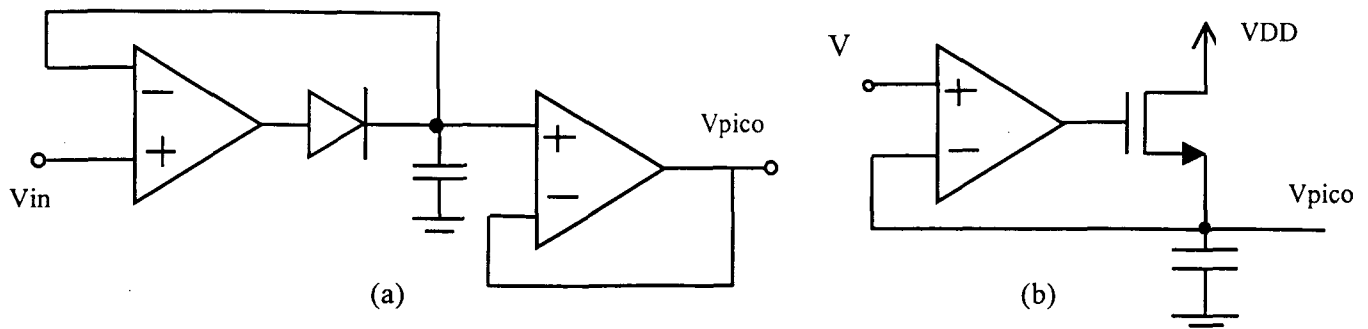


Figura 2.7 – (a) Circuito detetor de pico com “buffer” para montagem discreta e (b) circuito detetor de pico para aplicação integrada

Uma consideração importante para o circuito detetor de pico mostrado na Figura 2.7 (b) é em relação ao substrato do transistor. Para que a tensão de limiar seja a menor possível, é necessário que o substrato esteja ligado ao terminal da fonte do transistor, mas isso não é possível em uma tecnologia tipo poço N. Outra observação é que o amplificador operacional pode ter um capacitor de compensação interno pequeno já que o circuito precisa ser rápido. Vários outros circuitos mais elaborados para detecção de pico ou envoltória podem ser encontrados na literatura técnica [18-21].

Na Figura 2.8-a é mostrado a simulação do circuito detetor de pico da Figura 2.7-b. Nesta simulação o substrato do transistor é conectado a 0 volt. Uma fonte de 5 volts alimenta o amplificador operacional. Um transistor MOS é utilizado como resistor de descarga. A porta deste transistor é polarizada por uma tensão constante proveniente de um divisor de tensão MOS (arquivo de simulação no Anexo A). Segundo as simulações, a faixa para detecção do sinal vai de aproximadamente 3,5 volts a 0,6 volts, com um erro menor que 10 mV, como pode ser visto na Figura 2.8-b. Podem ser feitas modificações no circuito básico para que a faixa de detecção seja expandida [21].

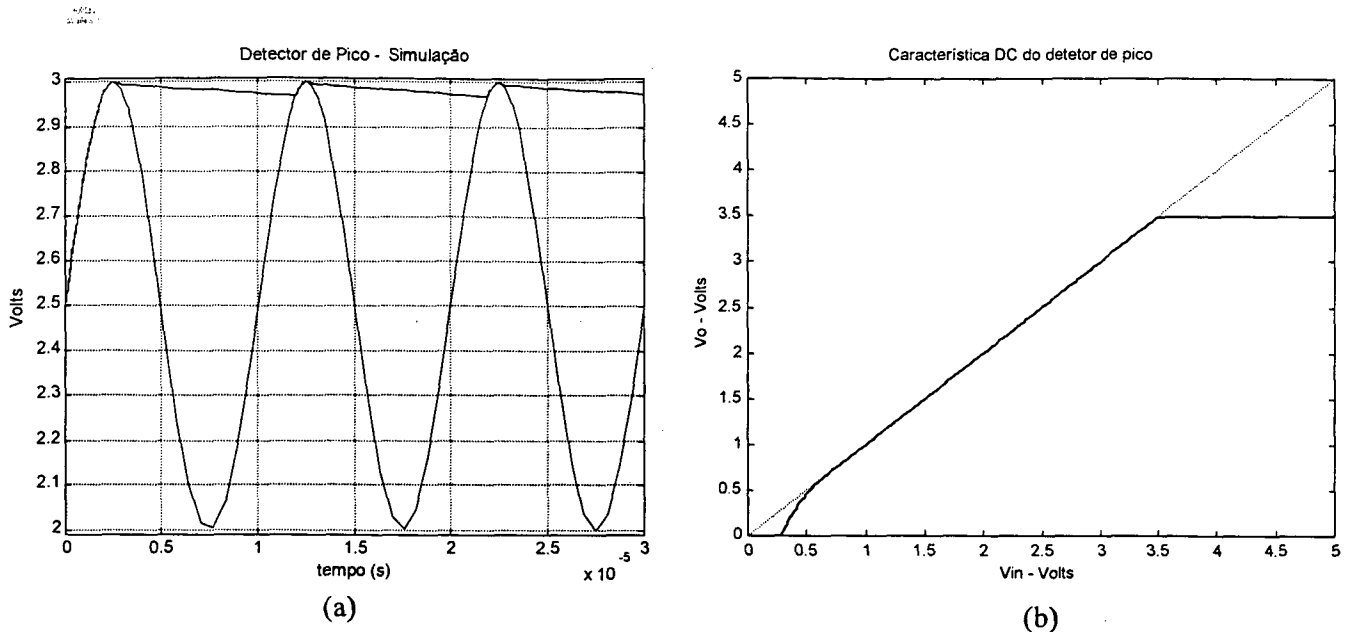


Figura 2.8 – (a) Simulação de um circuito detector de pico integrado e (b) característica de transferência DC do detector de pico.

## 2.8 - Comentários Sobre Alguns Trabalhos que Utilizam Sintonia Automática.

A literatura especializada apresenta vários trabalhos com propostas sobre a sintonia automática de filtros contínuos integrados. Alguns destes trabalhos estão rapidamente resumidos neste tópico.

Em [22] é utilizada uma técnica de aproximação sucessiva da resposta desejada para o filtro, na qual bancos de capacitores são chaveados digitalmente em paralelo com células RC do filtro ativo. O circuito de sintonia é composto por dois comparadores, flip-flop e chaves analógicas. Após passar pelos comparadores, o sinal de referência e o sinal gerado pelo filtro são aplicados no flip-flop que irá gerar um sinal alto ou baixo dependendo da diferença de fase entre estes sinais. A sintonia obtida não depende do casamento entre componentes, mas é limitada pela estabilidade do sinal de referência, pela velocidade do circuito comparador e pela variação mínima da frequência central que a rede de sintonia pode acomodar. O filtro passa-baixa realizado apresenta uma frequência de corte de 3,5 kHz.

Em [23] um filtro  $G_m$ -C Bessel de quinta ordem com uma frequência de corte (-3 dB) sintonizável na faixa de 6 a 15 MHz é sintonizado por um sistema que utiliza um oscilador controlado por tensão (VCO). Mesmo sendo elevada a frequência de operação deste filtro não se mostrou necessário um circuito de controle de Q, pois os pólos da resposta de um filtro de Bessel apresentam baixo Q sendo, em consequência, tolerante a erros de fase dos integradores.

Filtros passa-baixas ( $78 \text{ kHz} \pm 5\%$ , Butterworth) de alta linearidade, usando as estruturas Tow-Thomas de 2ª ordem e Sallen and Key de 3ª ordem, com o uso de chaves MOS bilaterais que ficam no caminho do sinal processado, chaveando capacitores lineares, são apresentados em [2]. O circuito de sintonia direta é composto por um gerador de dupla rampa, um circuito lógico, um contador binário e um “latch”. A palavra binária encontrada só é aplicada no final da sintonização, não causando modulação do sinal filtrado.

Em [24] é apresentado um filtro CMOS passa-faixa de oitava ordem para operação em 4 MHz, com banda passante de 800 kHz. O controle de frequência é realizado por um PLL convencional com um VCO, um filtro RC e uma porta lógica XOR (ou-exclusivo) como detetor de fase. O controle de Q consiste de um MLL (“magnitude locked loop”) em quatro frequências diferentes (correspondentes aos picos da função de transferência), que ajusta a seletividade de cada biquadrada em seqüência. O circuito detetor de pico consiste de um diodo (um transistor npn de baixo  $\beta$  com o coletor alimentado com  $V_{dd}$ ), um capacitor de 10 pF e um resistor de descarga. Nesse filtro, um erro no processamento do circuito de polarização levou a um controle insuficiente para manter a forma exata do filtro na banda passante sobre toda a faixa de temperatura projetada. Um outro problema encontrado foi que os fatores de qualidade do filtro se mostram sensíveis a elementos parasitários.

Em [25] é descrito um filtro passa baixas elíptico de quinta ordem (frequência de corte em 3,4 kHz), totalmente balanceado, com uma faixa dinâmica de aproximadamente 100 dB para uma alimentação de  $\pm 5$  Volts. O sistema de sintonia automática consiste de um PLL. O pequeno erro



observado (cerca de 0,5%) é atribuído ao descasamento entre o filtro principal e o VCO e às não idealidades deste último.

Em [26] é apresentada uma técnica de sintonia para filtros contínuos integrados passa-faixa com alto Q. A técnica descrita é uma versão modificada de um método adaptativo de sintonia, onde os sinais para sintonização são senóides geradas por um oscilador delta-sigma<sup>6</sup> passa-faixa digital, dentro da banda passante do filtro.

Em [19] é descrito um filtro CMOS (tecnologia 3 $\mu$ , poço P), Chebyshev passa-baixa, quinta ordem, com 0,1 dB de “ripple” na banda de passagem e frequência de corte em 20 kHz. O esquema de sintonia indireta é baseado na detecção de amplitude e é empregado em um MLL (“magnitude locked loop”). São utilizados dois circuitos de detecção de precisão. Devido à baixa frequência do sinal de referência, os capacitores desses circuitos (1nF e 2,2 nF) são componentes discretos. O sinal resultante é usado para sintonizar o  $g_m$  do integrador mestre. Os componentes (resistores e potenciômetros) de precisão usados nos circuitos retificadores são externos ao “chip”. A frequência de corte do filtro sintonizado apresenta um erro máximo de 1% na faixa de temperatura que varia de 0 a 70° C.

Em [27] é projetado um filtro passa-faixa, com tecnologia OTA-RC, maximamente plano, quarta ordem, alto Q (aproximadamente 20 para as seções biquadradas), com frequência central de 10,7 MHz, uma largura de banda de 300 kHz e um elaborado circuito de sintonia automática. O sistema funciona com uma alimentação de  $\pm 2,5$  volts, apresentando baixa distorção por intermodulação devido ao uso de transdutores com entradas linearizadas, estrutura balanceada e “resistores” CMOS projetados para alta frequência. Como resultado, o filtro apresenta excelente relação sinal/ruído (68 dB) e baixa distorção por intermodulação (40 dB). A sintonia é aplicada tanto para corrigir a frequência central do filtro quanto a largura da banda passante. A precisão obtida para a frequência central é de 1%, mas a banda passante apresenta uma variação de até 30%. Esse erro grande na banda passante é atribuído às tensões de “offset” nos OTAs, imprecisões na

detecção das envoltórias e, finalmente, à grande sensibilidade dos filtros de alto Q a erros na frequência central.

Em [16] é descrito um filtro  $G_m$ -C passa-baixa elíptico de quinta ordem, com frequência de corte em 4 MHz, implementado com processo CMOS  $0,8\mu\text{m}$ , duplo poli, duplo metal. Todo o sistema é alimentado com  $\pm 1,5$  volts. O circuito de sintonia automática, utilizando a técnica mestre-escravo, é composto por dois laços, um para controle de fase e o outro para controle de frequência. O filtro mestre adotado é um integrador, evitando os problemas de um VCO ou de um VCF. Para o controle de frequência é assumido que o integrador é ideal. O esquema de sintonia é basicamente um MLL (“magnitude-locked loop”) que ajusta o valor  $g_m$  para que o integrador tenha ganho unitário na frequência de referência. O circuito de controle de fase é composto por dois comparadores, uma porta ou-exclusivo e um filtro passa-baixa. Este circuito força a fase dos integradores para o valor nominal de  $-90^\circ$  na frequência de ganho unitário, depois que a sintonia de frequência é estabelecida, compensando as não idealidades do filtro mestre (pólos e zeros parasitas e ganho dc finito). O filtro sintonizado apresenta uma atenuação maior que 45 dB na banda de atenuação e um “ripple” menor que 1 dB na banda de passagem.

Um filtro Chebyshev, CMOS  $G_m$ -C, décima quarta ordem, passa-faixa, de alta linearidade, com sintonia automática, é descrito em [13]. O circuito de sintonia é capaz de prover uma faixa de sintonia de 165 a 505 kHz, sendo baseado no princípio de balanceamento de carga<sup>7</sup>. Como referência são utilizados uma tensão constante e uma frequência de 1,536 MHz. É gerada uma tensão de sintonia que é filtrada por um circuito RC passivo e aplicada ao filtro. Os erros devido aos descasamentos de componentes são reduzidos pela aplicação de técnicas de leiaute (centróide comum), uso de capacitores relativamente grandes, redução da tensão de “offset” das fontes de corrente e tensão de referência alta (2 volts), resultando em um erro esperado de 0,4% (8 bits de

---

<sup>6</sup> O modulador  $\Delta\Sigma$  converte um sinal analógico num sinal digital (seqüência de bits) de baixa resolução.

<sup>7</sup> Nesta técnica, um capacitor é periodicamente carregado e descarregado através de chaves e espelhos de corrente resultando em uma tensão média que é utilizada para sintonizar um OTA de referência [27].

precisão). A precisão medida para a frequência central é de  $\pm 1\%$  sobre a faixa de temperatura que vai de 0 a 70°C.

Um exemplo mostrando a necessidade da sintonia pode ser visto em [28], onde é projetado um filtro passa baixa integrado que deveria ter a frequência de corte em 500 kHz, mas nenhum sistema de sintonia é implementado. Este filtro apresenta variações na frequência de corte, próxima a 340 kHz, e de ganho na banda passante dependentes da tensão de modo comum.

Como é possível constatar, existe uma grande variedade de trabalhos sobre sintonia automática de frequência e/ou Q disponíveis na literatura. Uma parcela significativa destes trabalhos faz variar o ponto quiescente dos transistores MOS, via circuito de controle analógico, para a obtenção da sintonia. Apenas uma pequena parte dos trabalhos faz a sintonia da seletividade do filtro. Neste trabalho é apresentada uma técnica de sintonia, tanto de frequência quanto de Q, totalmente digital, simples, sempre estável, com erros de sintonia compatíveis com as técnicas apresentadas na literatura, além de apresentar uma maior faixa de sintonia, dada a sua flexibilidade.

## 3 - Sintonização Automática com MOCD.

### 3.1 - Introdução

Nas soluções apresentadas na literatura para a sintonização dos filtros contínuos MOSFET-C, o ponto de operação de transistores MOS é alterado [5], ou elementos passivos são chaveados para o filtro. No primeiro, caso a excursão do sinal de entrada é limitada e pode-se gerar uma maior distorção harmônica. No último caso, as chaves só permitem ao filtro operar em frequências relativamente baixas [22]. Uma estrutura ativa MOS baseada nas redes R-2R, controlável digitalmente, denominada MOCD [6, 7, 8, 29], mostrada na Figura 3.1, é uma solução possível para resolver esses problemas.

### 3.2 – Rede Divisora de Corrente com MOSFET (MOCD)

O MOCD apresenta uma resistência de entrada (idealmente) constante, para qualquer palavra de controle, mas permite a programação da corrente de saída. Isso simplifica o projeto dos amplificadores operacionais que utilizam filtros MOCD's em relação aos filtros que utilizam transistores MOS como resistores, já que a carga vista pelos amplificadores é constante, desde de que as saídas “sum-line” e “dump-line” apresentem o mesmo potencial. Outra vantagem é a polarização de porta constante e igual à tensão de alimentação, já que isso implica na redução da distorção harmônica. Outra característica que torna o uso do MOCD interessante é que o número de transistores igual a  $4n+2$  cresce linearmente com o número de bits,  $n$ .

Para manter o casamento dos transistores do MOCD e garantir um funcionamento linear é preciso tomar alguns cuidados no leiaute, tais como: correntes na mesma direção, transistores idênticos, centróide comum, etc. O MOCD é uma estrutura compatível com a tecnologia CMOS digital [29].

A utilização do MOCD em um filtro MOSFET-C é muito simples: basta trocar o resistor MOS por um MOCD, com uma palavra de controle adequada. A troca desta palavra digital permite que um filtro MOCD seja programável ou sintonizável de forma totalmente digital.

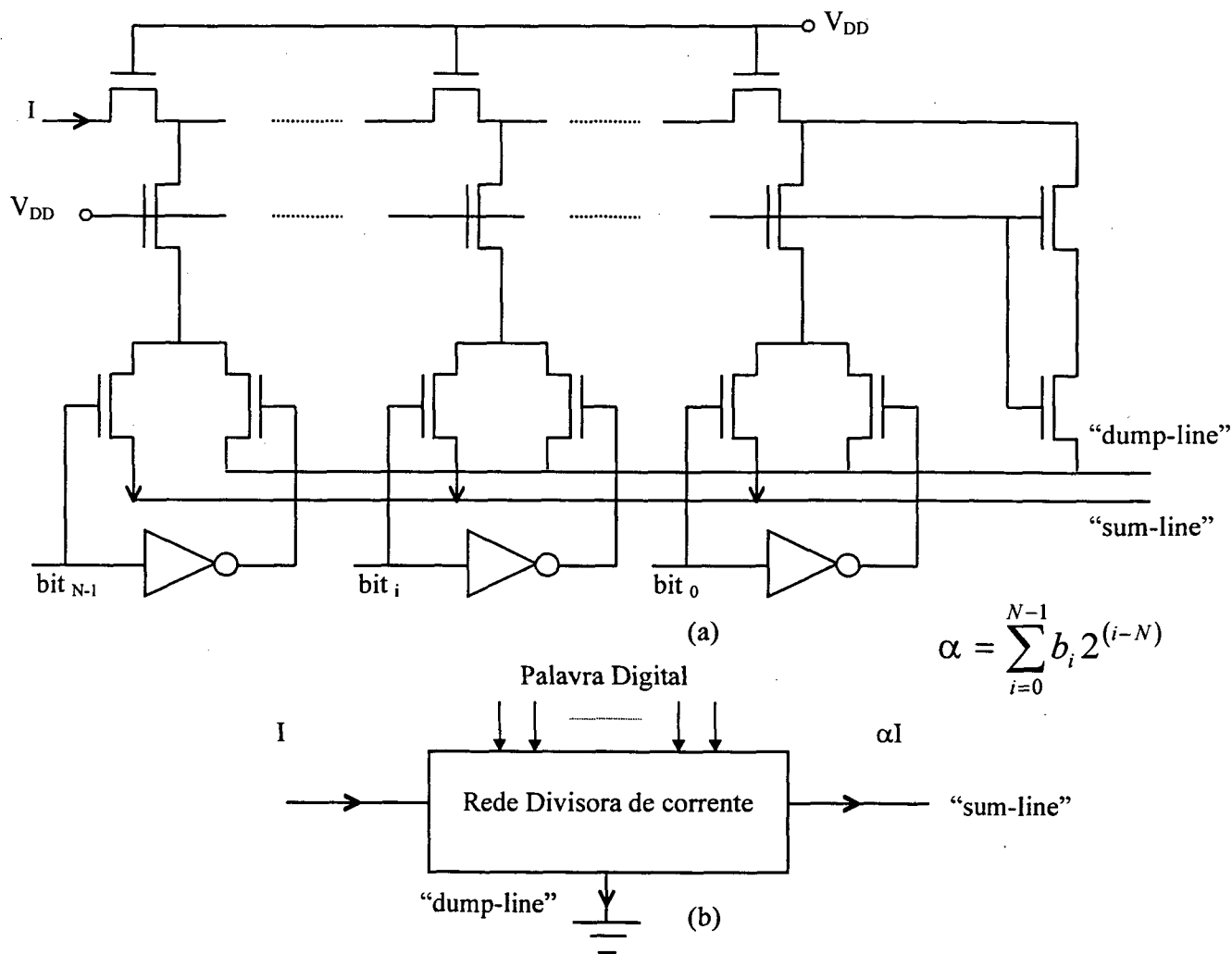


Figura 3.1 - Rede divisora de corrente MOCD de N bits (a) Estrutura; (b) Símbolo.

Para exemplificar o funcionamento deste componente em um filtro, foi simulado no programa SMASH® (arquivo “.CIR” Anexo A) um filtro passa-baixa de primeira ordem com dois MOCD’s de 3 bits e amplificador operacional não ideal (ganho DC de 60 dB, GB de 72 MHz) , a resposta do filtro é mostrada na Figura 3.2.

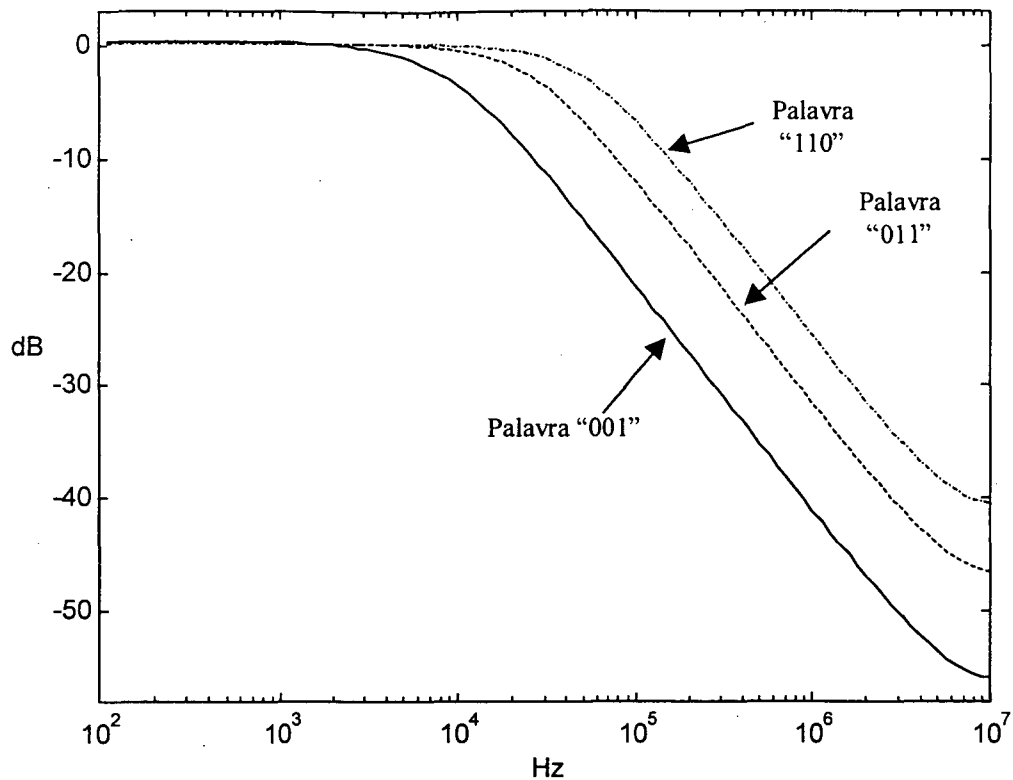


Figura 3.2 – Resposta de um filtro passa-baixa MOCD de 1º ordem para diferentes palavras

### 3.2 - Filtro Passa-Faixa

Como filtro seletor para demonstração da técnica de sintonia automática de frequência e  $Q$  proposta, foi escolhido um filtro passa-faixa com as seguintes características:

- frequência central  $\omega_0$  de 18 kHz;
- fator de qualidade de 12.

Uma estrutura adequada para a implementação deste filtro é a biquadrada Tow-Thomas (TT). Nesta estrutura todos os elementos passivos são conectados entre pontos de baixa impedância, o que diminui a influência das capacitâncias parasitárias. Além disso, a seletividade pode ser controlada por um único resistor. A relação entre o fator de qualidade e o valor do resistor é uma função linear, supondo capacitores fixos.

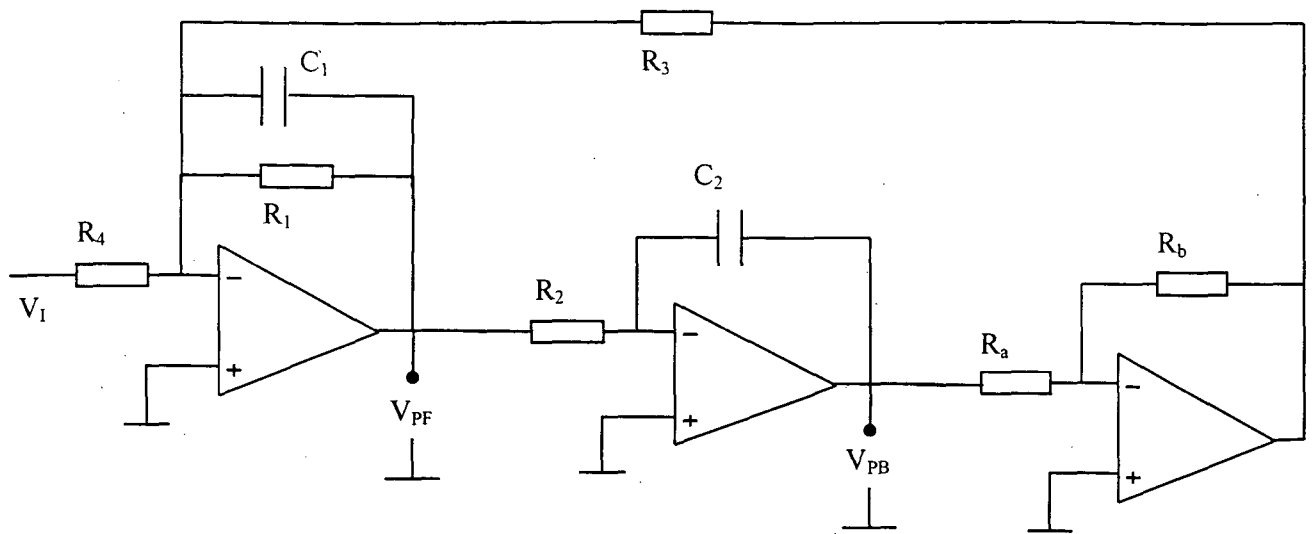


Figura 3.3 - Filtro Tow-Thomas

As funções de transferência, considerando-se amplificadores operacionais ideais, passa faixa e passa baixa da biquadrada Tow-Thomas são dadas por:

$$\frac{V_{PF}(s)}{V_I(s)} = \frac{K_1(\omega_0/Q)s}{s^2 + (\omega_0/Q)s + \omega_0^2} \quad (3.1)$$

$$\frac{V_{PB}(s)}{V_I(s)} = \frac{K_2\omega_0^2}{s^2 + (\omega_0/Q)s + \omega_0^2} \quad (3.2)$$

onde:

$$\omega_0 = \sqrt{\frac{1}{R_2 R_3 C_1 C_2} \frac{R_b}{R_a}} \quad (3.3a)$$

$$Q = \sqrt{\frac{R_1^2 C_1}{R_2 R_3 C_2}} \quad (3.4a)$$

$$K_1 = -R_1/R_4 \quad (3.3b)$$

$$K_2 = R_3/R_4 \quad (3.4b)$$

Neste trabalho adotou-se  $R_b = R_a$ . É conveniente observar que, em uma estrutura balanceada, o amplificador inversor não é necessário. O valor de  $K_1$  será, considerando-se um bom casamento entre MOCD's, unitário e  $K_2$  será igual a  $1/4$ . Estes valores são escolhidos tendo em vista o compromisso entre manutenção de uma resolução razoável de bits (na troca do resistor por um MOCD) e aumento da amplitude do sinal de referência sem causar saturação nos amplificadores operacionais. Os gráficos para este filtro podem ser vistos na Figura 3.4.

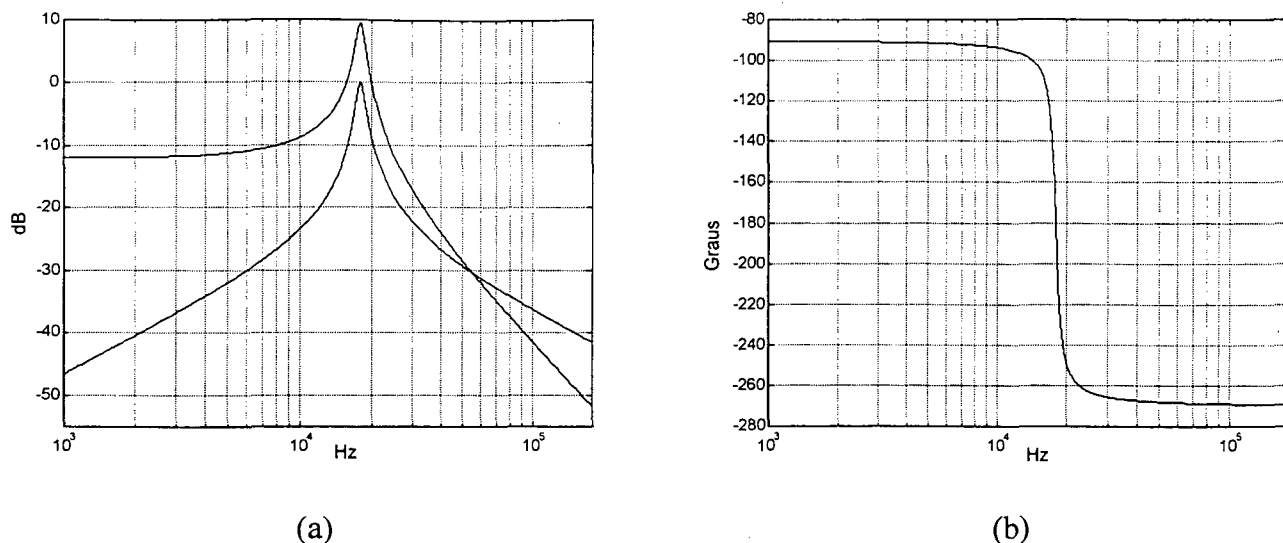


Figura 3.4 – (a) Resposta em magnitude das saídas  $V_{PB}$  e  $V_{PF}$  do filtro Tow-Thomas e (b) resposta de fase de  $V_{PF}$

Deve-se observar que a saída passa-faixa apresenta uma defasagem de  $-180^\circ$  na frequência de ressonância do filtro e a saída passa-baixa apresenta ganho máximo. Observar (Figura 3.4) que o valor máximo da saída passa-faixa é independente de  $Q$  enquanto o da passa-baixa é proporcional a  $Q$ .

### 3.3 - Sintonia Automática do Filtro com MOCD

Neste trabalho, assim como em [8], será utilizada a estratégia de sintonia indireta, evitando o uso de chaves no caminho do sinal e comutação entre filtros. Isso leva à necessidade de um casamento o mais próximo possível entre o “filtro mestre” e o “filtro escravo”. Portanto, em um projeto integrado é necessário o uso de técnicas especiais de leiaute para garantir o casamento entre o filtro de referência e o filtro principal.

A sintonização é obtida através da substituição de cada resistor por um MOCD (Figura 3.5). Assim, a resistência de cada resistor será calculada por:

$$R_k = \frac{r}{\alpha_k} \quad (3.5)$$



onde  $r$  é a resistência nominal de entrada do MOCD e  $\alpha$  é um fator de atenuação, calculado por:

$$\alpha = \sum_{i=0}^{N-1} b_i 2^{(i-N)} \quad (3.6)$$

Dessa forma,  $\omega_0$ ,  $K_1$ ,  $K_2$  e  $Q$  do filtro são calculados por:

$$\omega_0 = \alpha_{23} \sqrt{\frac{1}{r \cdot C_1 C_2}} \quad (3.7a)$$

$$Q = \frac{\alpha_{23}}{\alpha_1} \sqrt{\frac{C_1}{C_2}} \quad (3.8a)$$

$$K_1 = -\alpha_4 / \alpha_1 \quad (3.7b)$$

$$K_2 = -1/4 \quad (3.8b)$$

Obs:  $\alpha_2 = \alpha_3 = \alpha_{23}$

Os MOCD's 2 e 3 são os responsáveis pela sintonia de frequência enquanto o MOCD 1 é pela sintonia de  $Q$ . O MOCD 4 é usado, neste trabalho, como um componente equalizador da faixa dinâmica e sua resistência é quatro vezes maior que as dos MOCD's 2 e 3. Isso é conseguido pelo simples deslocamento da palavra do MOCD 2 por dois bits (Figura 3.6). Logo, é necessário o uso de duas palavras binárias para o controle do filtro.

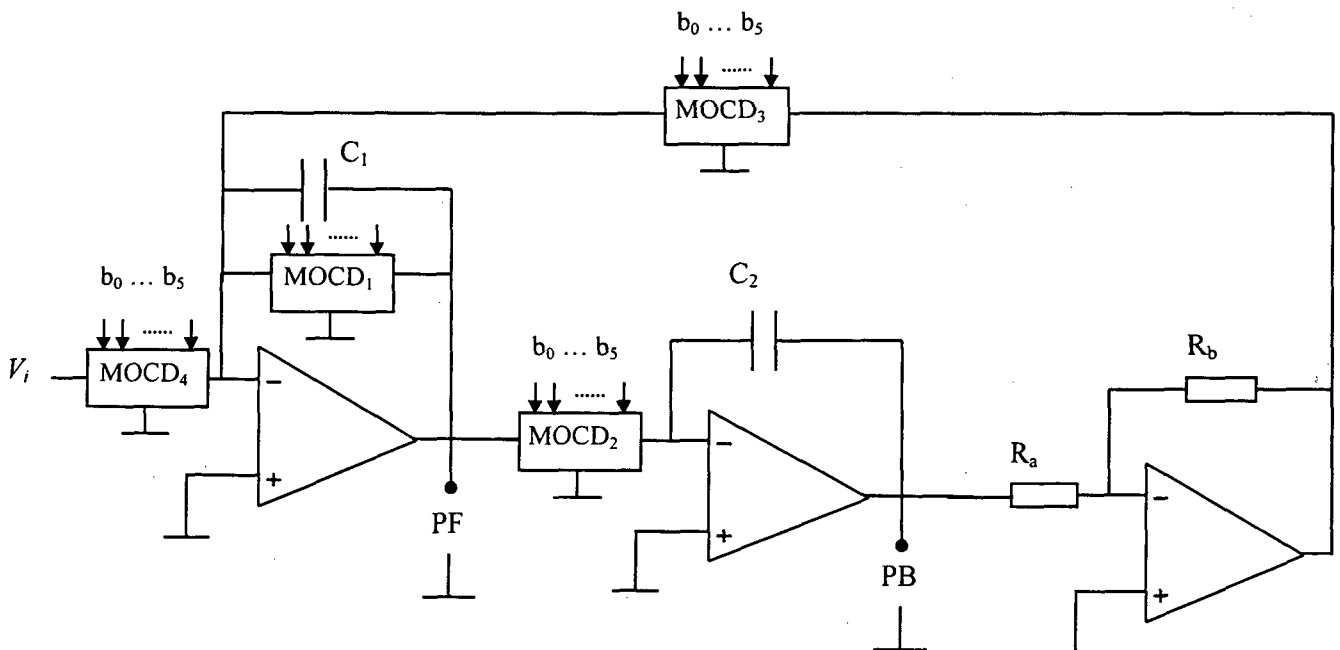


Figura 3.5 - Filtro Tow-Thomas com MOCD's

O circuito de controle é dividido em duas partes: controle de frequência e controle do fator de qualidade, já que estes podem ser controlados independentemente (expressões 3.7a e 3.8a). Inicialmente deve-se sintonizar a frequência para, em seguida, ajustar-se o valor do  $Q$ .

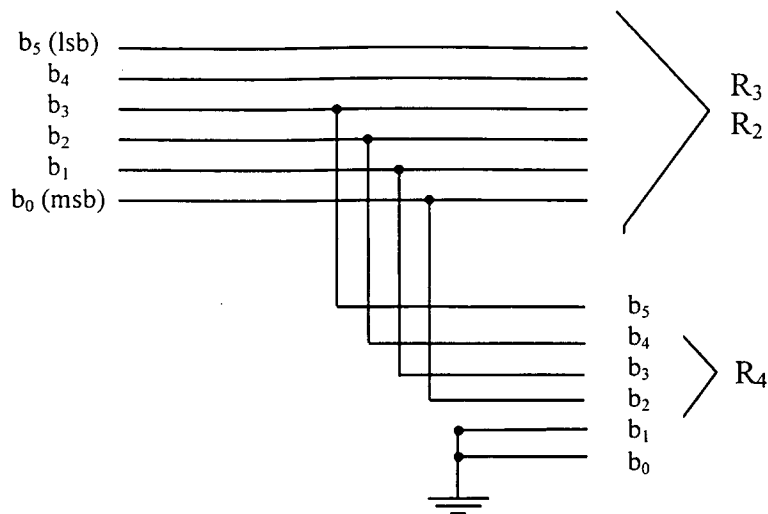


Figura 3.6 - Palavra de controle de 6 bits para os resistores (MOCD's)  $R_2$ ,  $R_3$  e  $R_4$ .

### 3.3.1 - Sintonia de Frequência do Filtro

O circuito de sintonia I (ver Figura 3.7) é uma versão modificada do circuito encontrado em [8]. Nestes circuitos a sintonia de frequência é fundamentada na diferença de fase entre a saída do filtro mestre e a referência. Na saída passa faixa do filtro mestre o sinal está, idealmente, defasado de  $-180^\circ$  do sinal de referência. Na prática, esta situação não é possível, mesmo depois da sintonia do filtro, devido ao número finito de bits na palavra de controle. Uma pequena diferença entre a frequência de ressonância do filtro mestre e a referência acarreta um erro de vários graus na fase, especialmente em filtros de alto Q.

Se a frequência de ressonância do filtro mestre estiver acima da frequência de referência, a diferença de fase será menor que os  $-180^\circ$  ( $-190^\circ$ , por exemplo). No caso contrário, a diferença de fase será maior ( $-160^\circ$ , por exemplo). Assim, após os sinais passarem pelos circuitos comparadores, tem-se duas possibilidades no flip-flop D FF1: nas bordas de subida do "clock" o sinal presente na entrada "D" do flip-flop será nível lógico "zero", se a frequência de ressonância do filtro for maior do que a frequência do sinal de referência, e será "um" lógico no caso contrário. Com a saída do flip-flop em zero, o contador fará um contagem decrescente reduzindo o valor de  $\alpha_{23}$ , aumentando os valores de  $R_2$  e  $R_3$  até que a frequência de ressonância do filtro fique bem próxima da frequência de referência. Se a frequência de ressonância do filtro a ser sintonizado for menor que a referência, a

diferença de fase será menor que  $-180^\circ$  e a saída do flip-flop ficará ativa em “um” lógico, incrementado o contador e a frequência central do filtro passa faixa. Estas situações são mostradas na Figura 3.8.

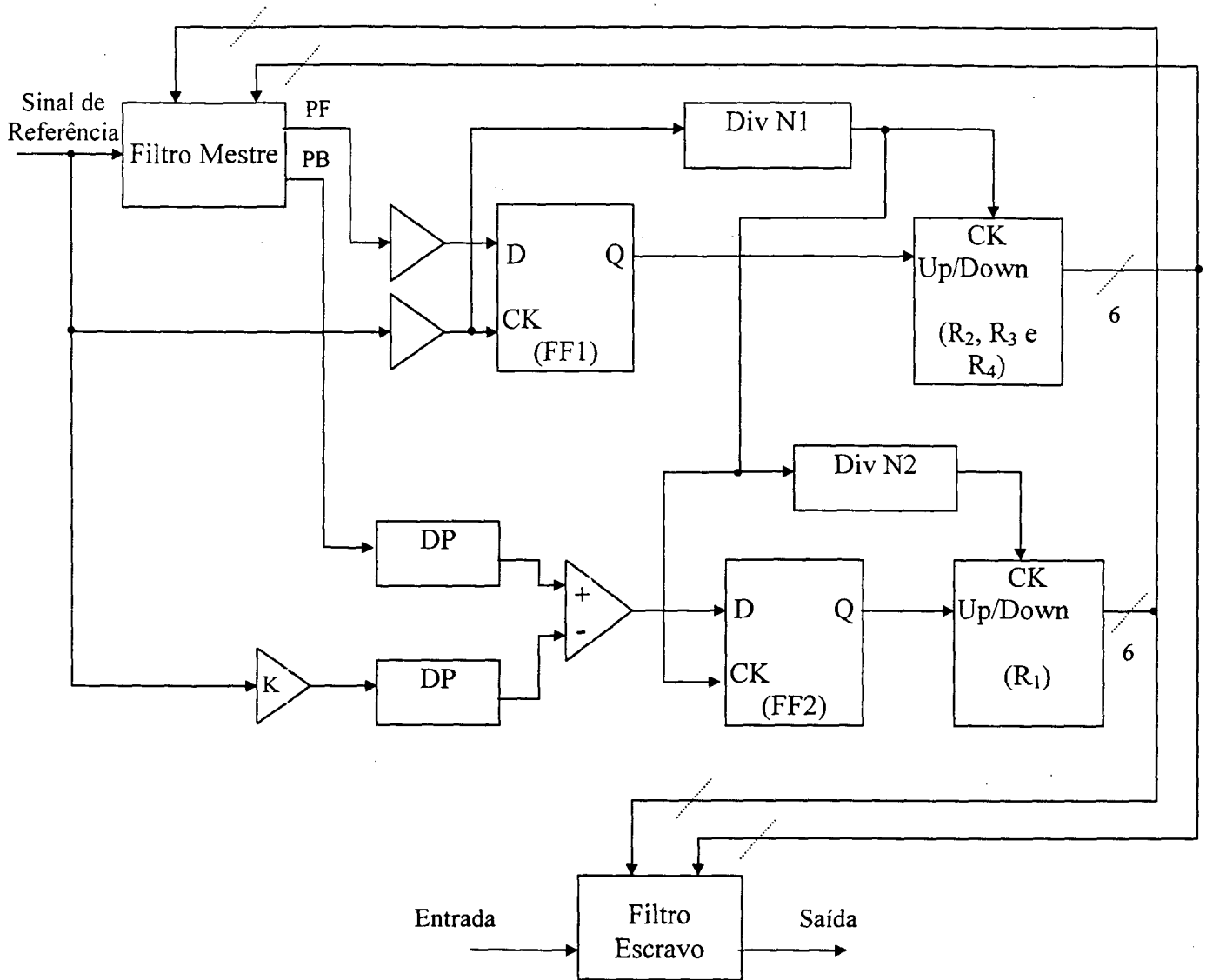


Figura 3.7 - Esquema geral para a sintonia automática, circuito de controle 1

O divisor de frequência DivN1 é utilizado por vários motivos: diminuir a influência dos eventuais ruídos de chaveamento gerados pelo circuito de controle lógico, permitir que o circuito entre em regime após a mudança da palavra de controle e evitar o uso de uma fonte externa de “clock”. Além disso, como a quantidade de bits é reduzida (apenas seis bits) uma frequência alta é desnecessária para a sintonização de  $\omega_0$ .

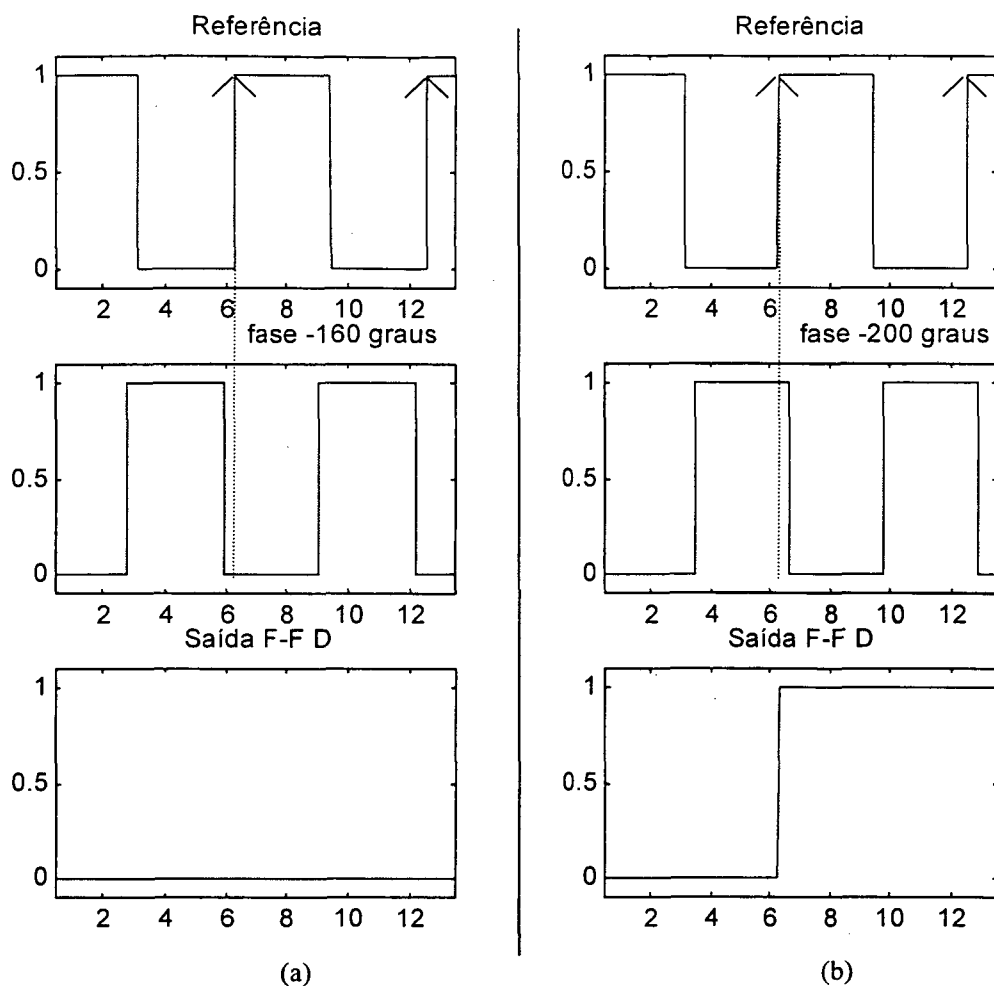


Figura 3.8 – Sinais no flip-flop de controle de frequência (a) fase maior que  $-180^\circ$  e (b) fase menor que  $-180^\circ$

### 3.3.2 - Sintonia de Q do Filtro

O circuito de sintonia do fator de qualidade do filtro proposto neste trabalho é uma versão modificada dos esquemas mostrados nas referências [16, 24]. A saída passa baixa do filtro mestre é levada a um detetor de pico<sup>8</sup> e comparada com o valor de pico da referência externa, após esta ter sido modificada por um ganho fixo. Esse estágio de ganho é necessário já que a saída passa baixa apresenta um ganho igual a  $Q/4$  na frequência de ressonância.

Se o  $Q$  do circuito mestre estiver alto, a saída do comparador será levada a um nível lógico “alto”, forçando um incremento na saída do contador. O incremento na palavra binária fará com que

<sup>8</sup> Por simplicidade, um circuito composto por um diodo, resistor de descarga e capacitor pode ser utilizado, sendo dispensado o uso de amplificadores operacionais [24].

$\alpha$  se aproxime da unidade, reduzindo o valor do resistor  $R_1$  e levando a uma conseqüente redução no valor de  $Q$ . Para um  $Q$  menor que o desejado, a saída do comparador vai à um nível lógico baixo e o processo se inverte.

O segundo divisor de freqüência (DivN2) vai garantir que a busca de sintonia do fator de qualidade do filtro somente se inicie após o ajuste de  $\omega_0$ . Por exemplo, se DivN2 divide a freqüência por 16, a sintonia de  $Q$  só será iniciada após a palavra de controle de freqüência ter sido incrementada ou decrementada 16 vezes. Isto é suficiente para que a sintonia de freqüência seja conseguida.

### **3.3.3 – Critério de Parada da Sintonia**

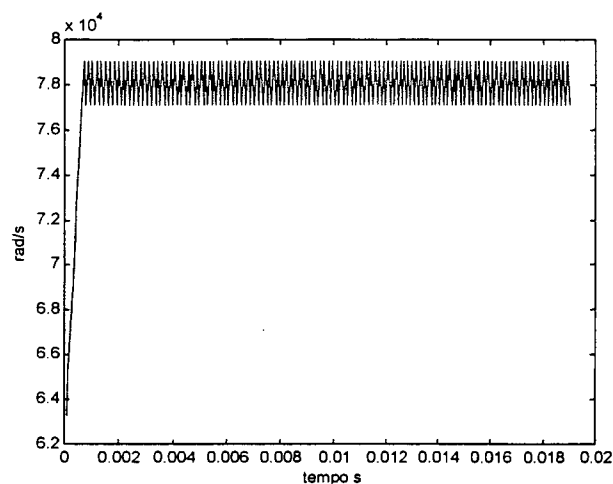
Para um filtro com a uma seletividade alta, um circuito de parada baseado na diferença de fase [8] não leva a um erro muito grande de sintonia. Este, entretanto, não foi o critério adotado neste trabalho. No circuito de controle 01 não existe um sistema de parada de sintonia; assim, cada palavra de controle ficará oscilando entre dois valores possíveis e o processo de sintonização não é interrompido. A Figura 3.9 mostra esse problema em uma simulação numérica usando o programa Matlab ® (arquivo de simulação no Anexo B) de um filtro com  $Q$  aproximadamente igual 13 (valor calculado numericamente), freqüência central de 12,6 kHz e MOCD de 6 bits.

Para evitar esses problemas e, ao mesmo tempo, garantir uma sintonia de freqüência melhor que em [8], é proposta neste trabalho a seqüência de sintonia mostrada na Figura 3.10.

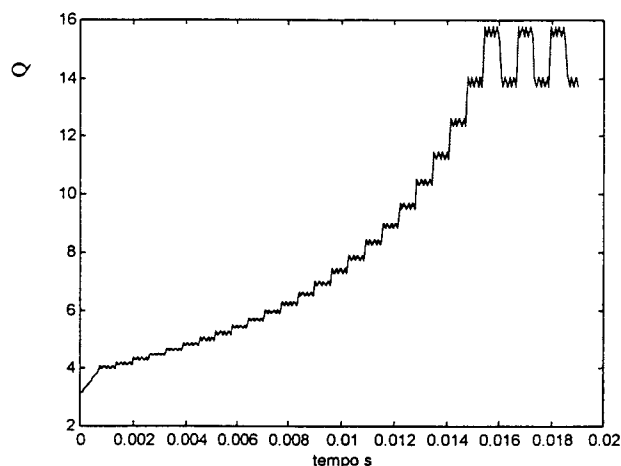
Dessa forma, as palavras de controle fixam-se nos valores que levam o filtro ao menor erro possível de freqüência e seletividade.

O novo circuito de controle que vai atender a essa nova rotina de sintonia deve ser bem mais elaborado que o circuito anterior (vide Figura 3.7), incluir máquinas de estado internas, além de pontos de entrada e saída para outros sinais de controle. Este circuito de controle foi implementado usando-se o ambiente de desenvolvimento de circuitos digitais ALTERA ®. Este ambiente de trabalho permite tanto o uso de componentes digitais prontos de sua biblioteca quanto a elaboração

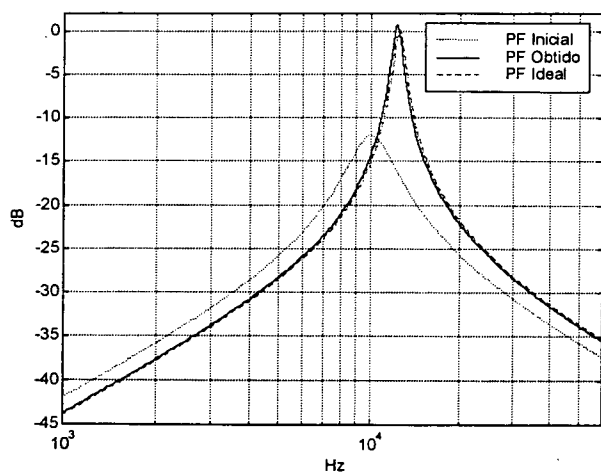
de máquinas de estados, ficando todo o trabalho de ligação física entre os blocos e componentes por conta do software (no processo de compilação). Dessa forma, todo o controle digital fica resumido a um único “chip” e qualquer alteração (número de bits, divisor de frequência, etc.) é possível por programação “off-line” sem que haja, necessariamente, modificação no restante do “hardware”. Outra vantagem que esse sistema permite é a possibilidade de simulação de todo o controle antes da gravação do “chip”.



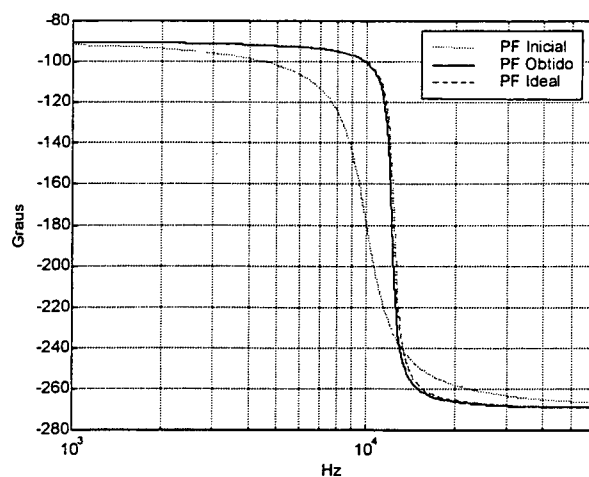
(a)



(b)



(c)



(d)

Figura 3.9 – Simulação do esquema para a sintonia automática com circuito de controle 01, (a) sintonização de frequência, (b) sintonia de Q, (c) magnitude da resposta em frequência do filtro sintonizado e (d) fase da saída passa-faixa do filtro

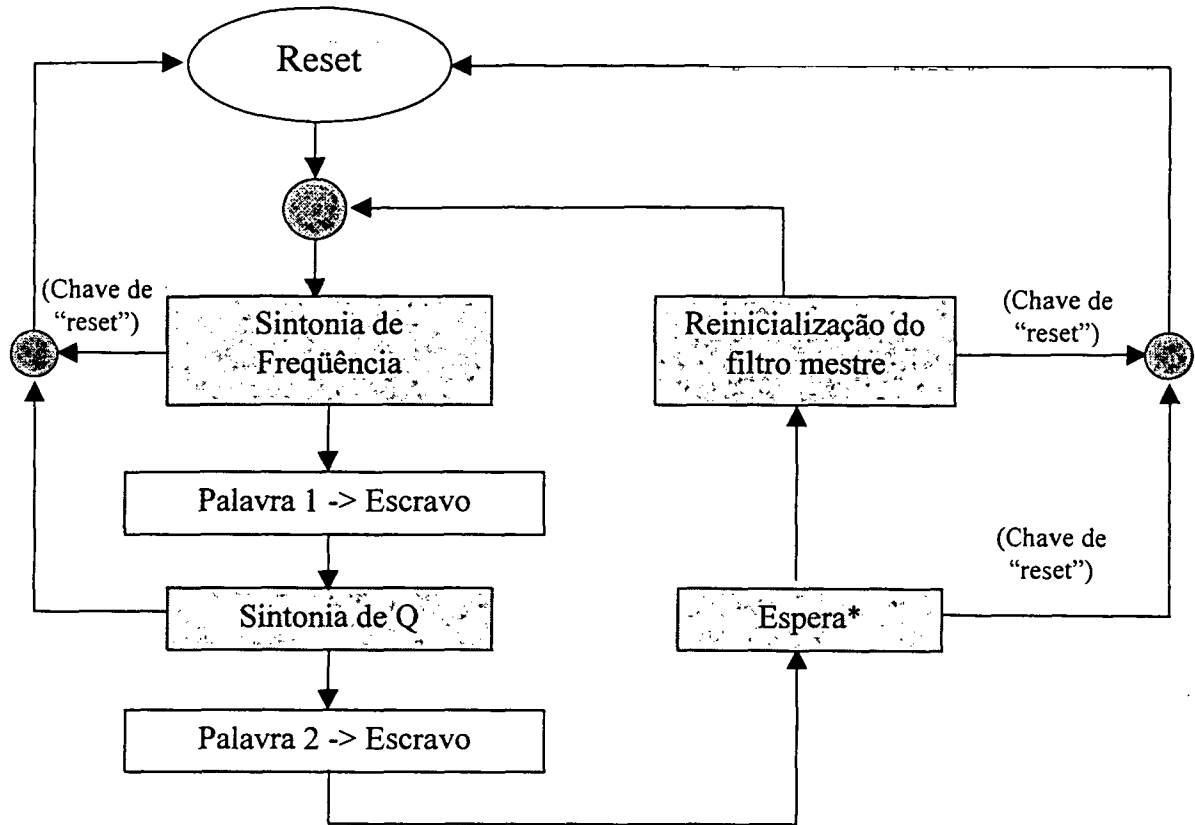
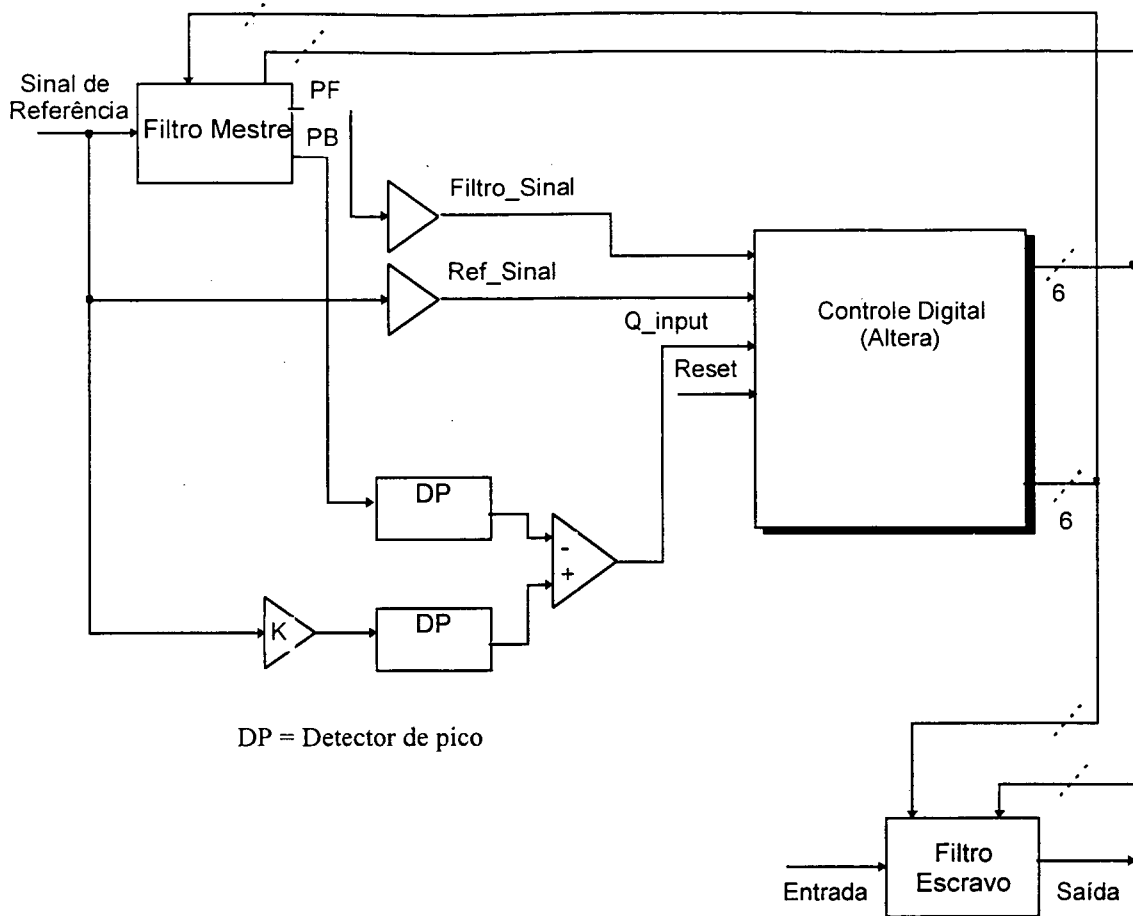


Figura 3.10 – Fluxograma para a sintonia automática do circuito de controle digital 02.

### 3.3.4 – Circuito Digital com a Estabilização das Palavras de Controle

O circuito de controle final (Figura 3.11) apresenta alguns blocos digitais adicionais para permitir que a sintonia possa se ajustar a mudanças do sinal de referência ou variações dos parâmetros do filtro devido a mudanças de temperatura, por exemplo. A sintonia de frequência é considerada estabelecida após a palavra de controle assumir por duas vezes o valor que possivelmente garante a melhor sintonia, por exemplo 38/64 ou 39/64. Assim, o erro na frequência é de no máximo 1 bit. Quando o circuito de controle verifica a sintonização da frequência, tem início a sintonia de Q, seguindo o mesmo critério. Uma visão geral do circuito de *controle 2* de  $\omega_0$  e  $Q$  pode ser visto na Figura 3.11, uma visão mais detalhada do circuito digital é vista na Figura 3.12 (vide Anexo C).



DP = Detector de pico

Figura 3.11 - Esquema geral para a sintonia automática: circuito de controle 02.

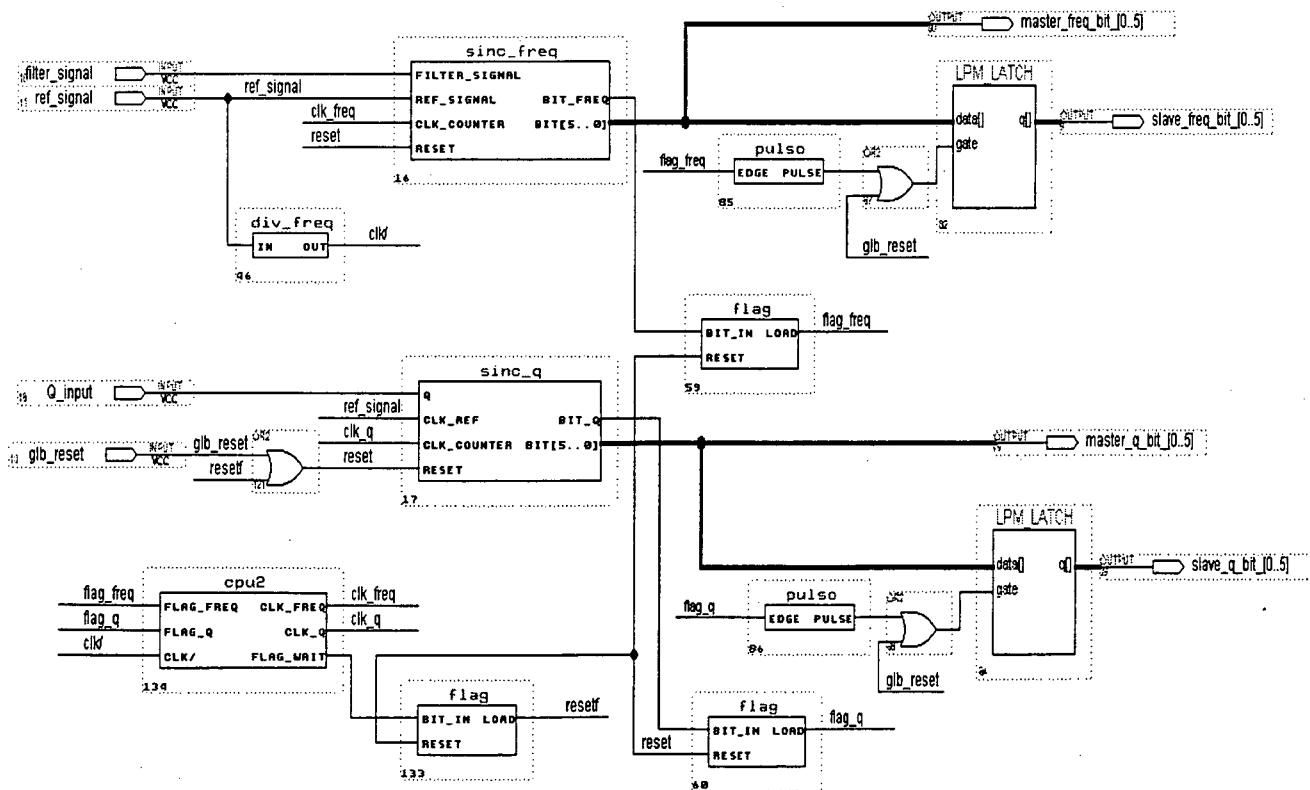


Figura 3.12 – Diagrama em blocos da parte digital do circuito de controle 02.



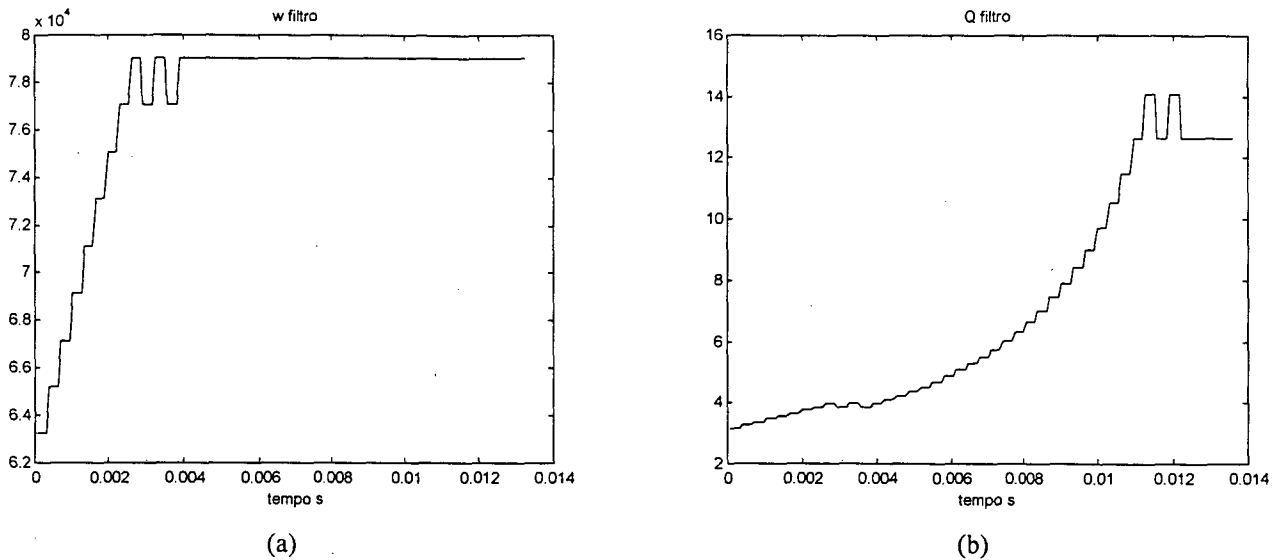


Figura 3.13 – Simulação da convergência do esquema para a sintonia automática com Circuito de Controle 02, (a) sintonização de frequência, (b) sintonia de Q

Com o circuito de controle 2, a convergência é mais suave e estável (vide Figura 3.13), além de ser potencialmente mais rápida, pois a sintonia de frequência e Q é realizada com a mesma velocidade (“clock”). A desvantagem deste novo controle é o grande aumento do circuito lógico necessário.

Uma observação deve ser feita: para um filtro passa faixa de maior ordem, cada biquadrada deve ser sintonizada independentemente, caso se deseje garantir uma melhor sintonização do filtro. Um esquema deste tipo é detalhado em [15] e implementado em [24].

### 3.4 - Efeitos da Quantização

O tamanho finito da palavra digital ocasiona um erro de quantização nos valores de resistência dos MOCD's, gerando erros nas constantes de tempo do filtro. Assim, os valores das constantes RC são apenas aproximações daqueles necessários para responder fielmente ao sinal de referência e à seletividade projetada. O erro gerado pela limitação na gama de valores possíveis para os produtos RC e para Q, com um determinado fator de atenuação, podem ser calculados por [8]:

$$\Psi = \frac{2^{-(N+1)}}{\alpha - 2^{-(N+1)}} \times 100\% \quad (3.9)$$

onde  $N$  é número de bits da palavra digital e  $\alpha$  o fator de atenuação, ver Figura 3.14.

Pela expressão 3.9, observa-se que o erro de quantização diminui com o aumento no número de bits e se eleva quando o fator de atenuação se aproxima de zero. Se o filtro é sintonizado com  $\alpha$  próximo à unidade, é de se esperar que o erro na frequência central devido à quantização seja pequeno, por volta de 1% para um sistema de controle com 6 bits. Mas existem outros fatores que devem ser considerados, entre eles, a variabilidade dos produtos  $RC$  nos filtros integrados. A variação absoluta das constantes  $RC$  nos circuitos integrados pode chegar a 50% [30, 8]. O valor inicial do fator de atenuação deve acomodar esse espalhamento nas constantes de tempo absolutas do filtro.

O valor adequado de  $\alpha$  para a sintonia de frequência pode ser estimado por:

$$R_{ref} C_{ref} \cong \frac{r_n \Delta_r \cdot C_n \Delta_c}{\alpha} \quad (3.10)$$

$$R_{ref} C_{ref} \cong \frac{r_n}{\alpha_n} C_n \frac{\alpha_n \Delta_r \Delta_c}{\alpha} \quad (3.11)$$

onde  $\alpha_n$ ,  $r_n$  e  $C_n$  denotam os valores nominais de projeto dos componentes do filtro,  $\Delta_r$  e  $\Delta_c$  representam as variações nos valores dos MOCD's e dos capacitores, e  $R_{ref}$  e  $C_{ref}$  são os valores de referência. A partir da expressão (3.5) e considerando os valores nominais iguais ao de referência, a expressão 3.11 pode ser simplificada para:

$$1 \cong \frac{\alpha_n \Delta_r \Delta_c}{\alpha} \quad (3.12)$$

$$\alpha \cong \alpha_n \Delta_r \Delta_c \quad (3.13)$$

uma vez que  $0 < \alpha < 1$  e considerando que  $\Delta_r \Delta_c$  está compreendido entre os valores 0,59 e 1,55 (supondo que as variações em  $R$  e  $C$  sejam descorrelacionadas e do tipo normal, com uma tolerância de  $\pm 30\%$  para os valores absolutos dos componentes), obtém-se como limite superior de  $\alpha$  o valor de 0,645 ou 41/64 (101001). Com o fator de atenuação inicialmente em 41/64, é esperado um erro de 1,23% na frequência central. Para a seletividade do filtro o erro esperado é bem maior, cerca de 5

a 6%, pois a palavra de controle de  $Q$  é aproximadamente 4 vezes menor. Em todos estes cálculos é suposto um casamento perfeito entre os filtros mestre e escravo e os amplificadores operacionais são considerados ideais.

Para tornar mais claras as afirmações acima, foram feitas várias simulações com o produto  $RC$  variando de  $\pm 50\%$ , com distribuição gaussiana ( $3\sigma$ ), e frequência de referência na faixa 12 - 18 kHz. O total de realizações para cada valor de frequência foi de 300. O resultado pode ser visto na Figura 3.15. Na Tabela 3.1 é mostrado o comportamento médio dos erros em função da frequência de referência para uma palavra de controle com 6, 7 ou 8 bits. Observar-se a grande sensibilidade de  $Q$  com o número de bits e que este apresenta tanto valores acima quanto abaixo do valor de projeto, enquanto que a frequência do filtro é sintonizada sempre abaixo da frequência de referência. Isso ocorre devido à estratégia adotada. Se, por exemplo, a frequência de referência estivesse na faixa de 19 - 21 kHz, a frequência do filtro seria sintonizada sempre acima da referência.

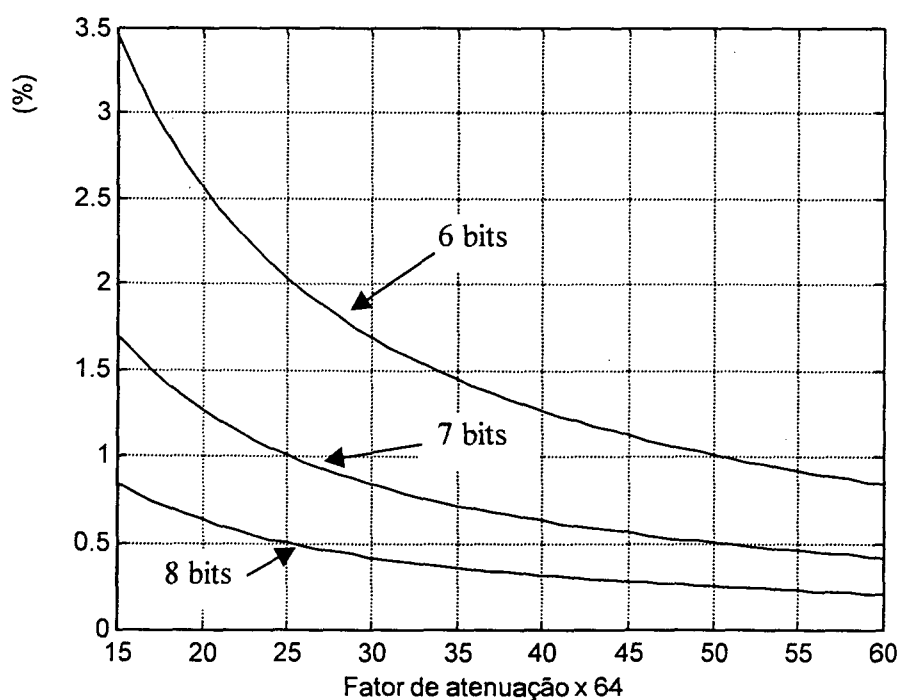


Figura 3.14 - Erro de quantização

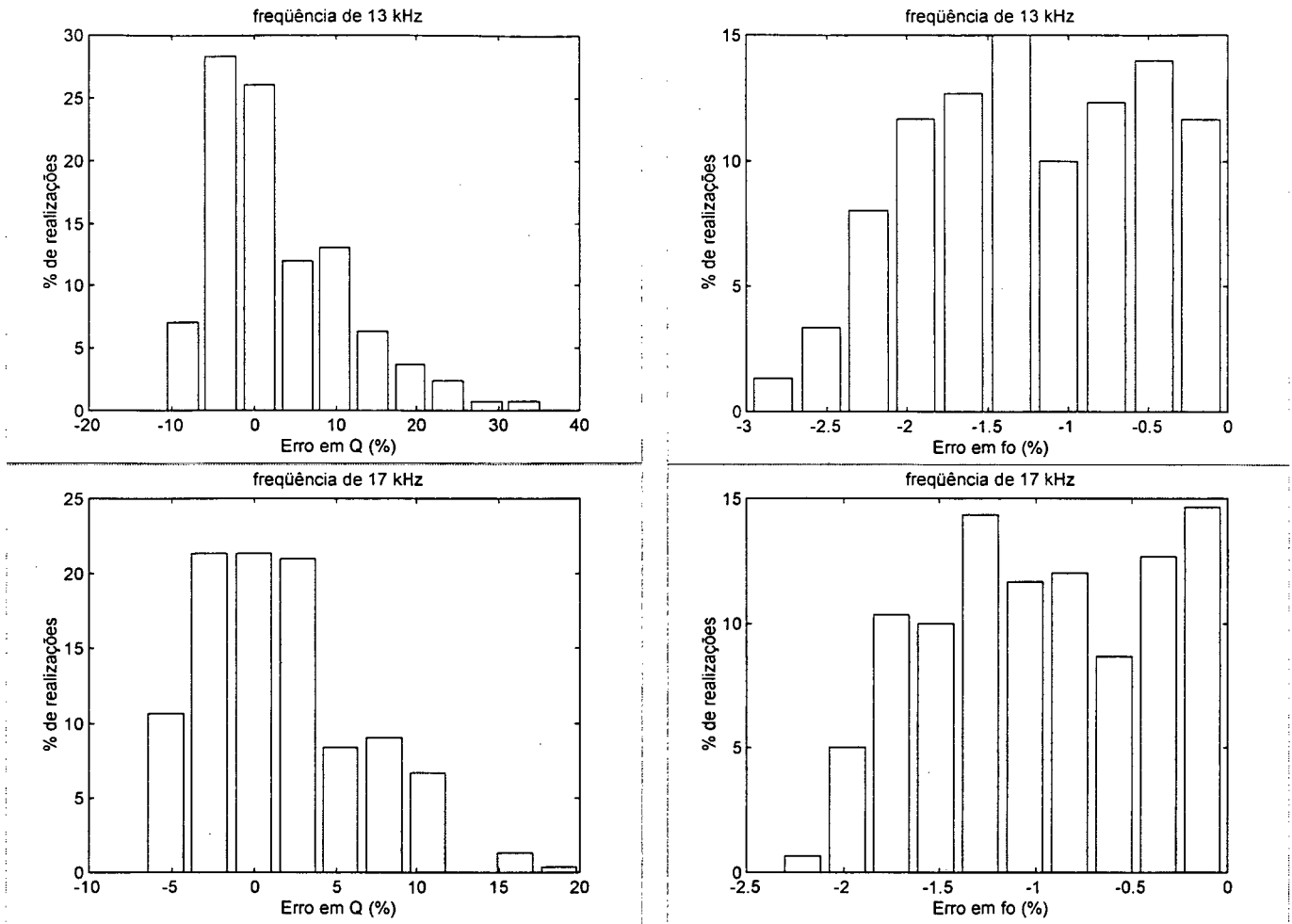


Figura 3.15 - Erros na sintonização de Q e  $f_0$  para variações de  $\pm 50\%$  no produto RC (6 bits)

frequência:	12 kHz	13 kHz	14 kHz	15 kHz	16 kHz	17 kHz	18 kHz
6 bits, $Q/Q_{ideal}$ (%):	$\pm 8,17$	$\pm 6,30$	$\pm 5,35$	$\pm 4,49$	$\pm 3,92$	$\pm 3,68$	$\pm 3,33$
7 bits, $Q/Q_{ideal}$ (%):	$\pm 1,97$	$\pm 1,68$	$\pm 1,60$	$\pm 1,47$	$\pm 1,35$	$\pm 1,34$	$\pm 1,06$
8 bits, $Q/Q_{ideal}$ (%):	$\pm 0,93$	$\pm 0,82$	$\pm 0,72$	$\pm 0,65$	$\pm 0,63$	$\pm 0,62$	$\pm 0,60$
6 bits, $f/f_{ref}$ (%):	-1,31	-1,17	-1,11	-1,07	-0,96	-0,89	-0,84
7 bits, $f/f_{ref}$ (%):	-0,67	-0,64	-0,55	-0,52	-0,47	-0,46	-0,45
8 bits, $f/f_{ref}$ (%):	-0,34	-0,32	-0,30	-0,27	-0,25	-0,25	-0,24

Tabela 3.1 Média dos erros na sintonização de Q e  $f_0$  para variações de  $\pm 50\%$  no produto RC (para 6, 7 e 8 bits e 300 realizações)

Como mostram a Tabela 3.1 e a Figura 3.15, o erro na frequência central do filtro sintonizado segue a curva de erro esperada, pois a medida que a frequência de referência aumenta, a palavra de controle é incrementada. Uma observação é que a palavra de controle consegue acomodar as variações no produto  $RC$  e sintonizar o filtro, sendo o erro na frequência central do filtro sintonizado pouco dependente dos valores absolutos das constantes do filtro.

O controle sobre a seletividade do filtro é muito menor. O erro do fator de qualidade do filtro sintonizado em relação ao valor de projeto é bem superior ao erro esperado na frequência, além de apresentar um desvio também maior. Outras considerações interessantes sobre os efeitos da quantização são abordadas em [31].

### 3.5 - Erro Devido à Técnica de Sintonia (EDTS)

A técnica de sintonia usada ocasiona dois tipos de erros distintos: um na frequência e o outro no fator de qualidade do filtro seletor.

Na sintonia de frequência busca-se um sinal defasado de exatamente  $-180^\circ$  graus, mas isso não é possível, pois é necessário que o dado esteja presente e estabilizado na entrada D do "flip-flop" antes que o sinal de "clock" seja ativado. Esse tempo (da ordem de vários nanosegundos, 50 ns para tecnologia CMOS da família 54C/74C e 14 ns para 54LS/74LS [32, 33]), é uma função da tecnologia empregada no componente, da tensão de alimentação, da carga e de outros fatores. Devido a todos esses fatores especificar um erro de frequência em função da diferença de fase dos sinais é uma tarefa bastante difícil, considerando-se um caso geral. Pode-se tirar uma idéia do valor relativo do erro na frequência se o erro de fase for, por exemplo,  $5^\circ$  graus [8]. Pela Figura 3.16, observa-se que o erro é uma função que decresce com o aumento da seletividade do filtro passa-faixa. Para uma seletividade igual a 15, o EDTS é menor que 0,5% (observar seta indicativa).

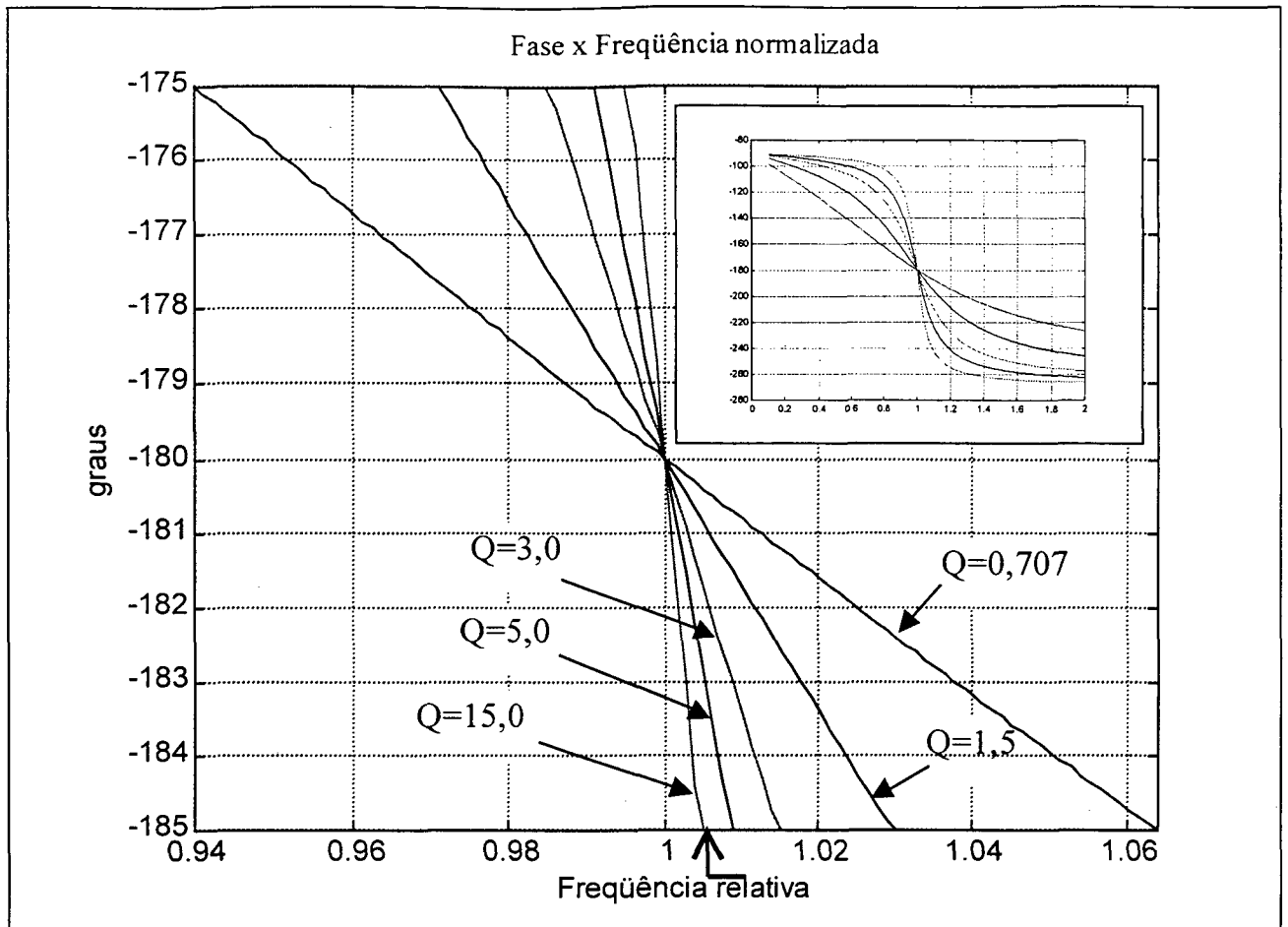


Figura 3.16 – Erro devido à técnica de sintonia para vários valores de  $Q$

O erro na sintonia de  $Q$  é mais grave, pois vai depender da comparação de sinais analógicos retificados por detetores de picos. As tensões de "offset" dos comparadores (10-20 mV), o ganho finito dos comparadores e detetores, diferença de fase entre os sinais comparados ( $\sim 90^\circ$  graus), descasamento entre componentes (capacitores e resistores de descarga) e a amplitude do sinal de referência são alguns dos fatores que determinam o EDTS na seletividade do filtro.

Por exemplo, para um sinal senoidal de 200 mV de tensão de pico e uma tensão de "offset" de 15 mV entre os comparadores, desconsiderando os demais fatores, o EDTS esperado na sintonia de  $Q$  é de  $\pm 7,5\%$ . Portanto, para fins de sintonização, deve-se usar a maior tensão possível, evitando-se a saturação na saída dos operacionais ou uma distorção harmônica grande do sinal. Existe, ainda, a possibilidade de se usar técnicas dinâmicas para reduzir o problema do "offset".

### 3.6 Outros Aspectos Importantes

A técnica de sintonia utilizada é sensível ao “jitter”, ou erro randômico de fase de um sinal, pois é usada a diferença de fase entre sinais para a sintonia de frequência. As fontes de “jitter” são várias [34]: ruído térmico, tensão de “offset” entre os comparadores, capacitâncias parasitárias, sinal de referência com harmônicos, etc. Entretanto, a alta seletividade do filtro contribui para que esse erro não seja muito importante [35].

Uma outra consideração a ser feita é em relação à distorção harmônica causada pelo filtro. A faixa linear de um filtro MOCD sofre limitações do mesmo tipo que um filtro MOSFET-C, sendo necessário, para a redução da distorção harmônica do filtro, o uso de estruturas balanceadas (ver Figura 3.17). Além disso, o valor da tensão de modo comum para as saídas do MOCD deve permitir a maior excursão possível para o sinal. Um circuito simples, composto por quatro transistores, com a mesma geometria dos transistores do MOCD, fornece um valor adequado de tensão, independentemente da tensão de alimentação [7].

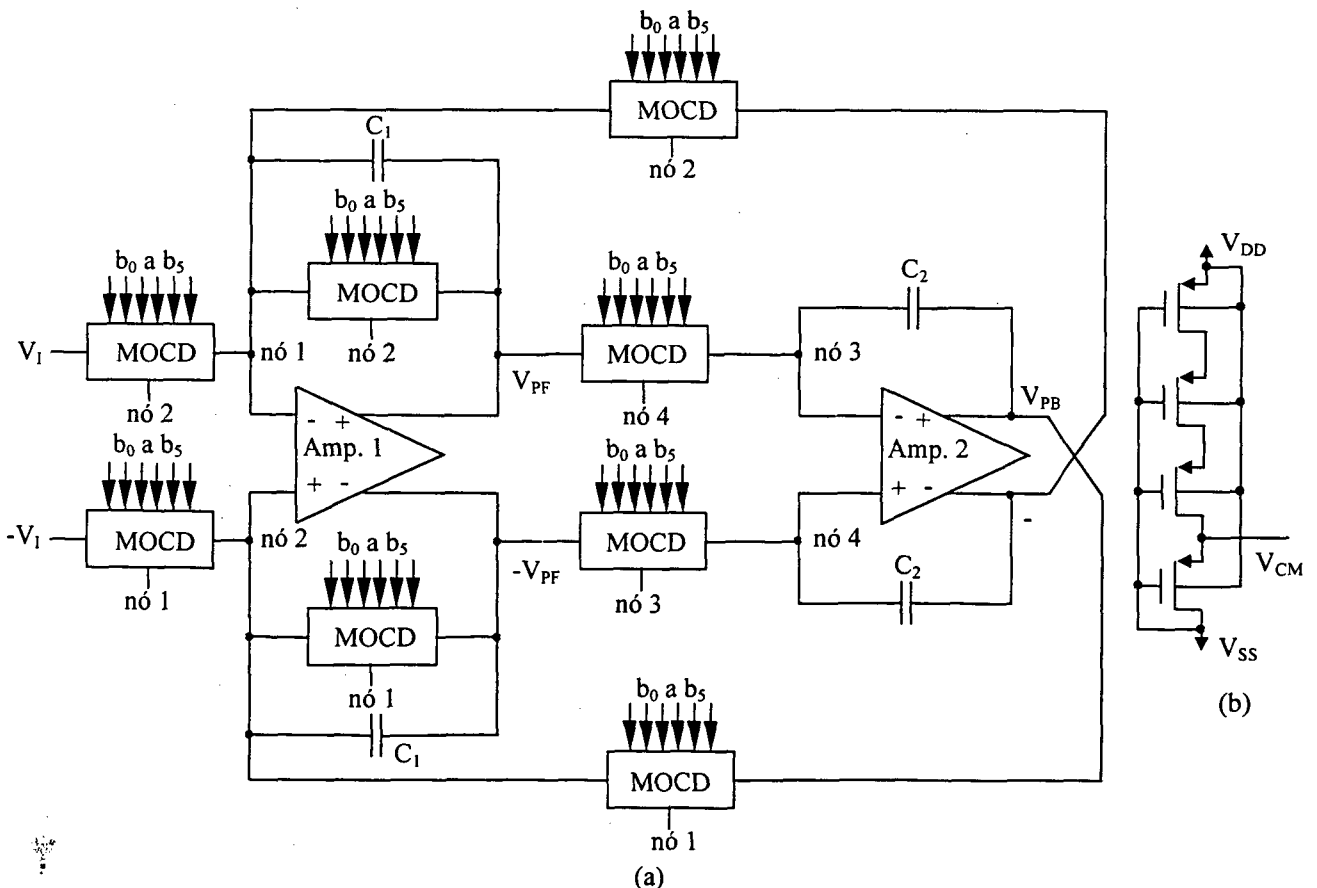


Figura 3.17 – (a) Filtro MOCD balanceado e (b) circuito de geração da tensão de modo comum

## 4 - Resultados Experimentais

### 4.1 - Introdução

Neste capítulo são apresentados os resultados experimentais obtidos com um filtro passa-faixa com controle automático tanto, de frequência quanto de seletividade. Os resultados apresentados são utilizados para a validação da metodologia de controle implementada. É feita uma rápida análise tendo em vista o contexto de sintonia automática.

### 4.2 - Protótipo Discreto

Foi construído um protótipo discreto (ver Figura 4.1), não balanceado, operando com frequência central de 18 kHz, com fator de qualidade projetado de 12, com amplificadores operacionais comerciais (TL082), redes MOCD integradas em tecnologia CMOS de 1,0  $\mu\text{m}$ , dupla camada de metal, 6 bits (canal N, r nominal de 5 k $\Omega$ , projetados por mestrandos do PGEEL-UFSC) e capacitores de poliéster ( $C_1 = 3,9 \text{ nF}$  e  $C_2 = 390 \text{ pF}$ ). Todos os resistores utilizados no filtro ou circuito de controle (amplificador de referência, amplificador inversor) têm uma tolerância de 1% (para o descasamento ser devido apenas aos MOCD's). A tensão de modo comum para polarização das entradas não inversoras dos amplificadores operacionais e MOCD's foi gerada com divisor de tensão resistivo, de forma que foi possível alimentar o circuito com uma única fonte de 5 volts.

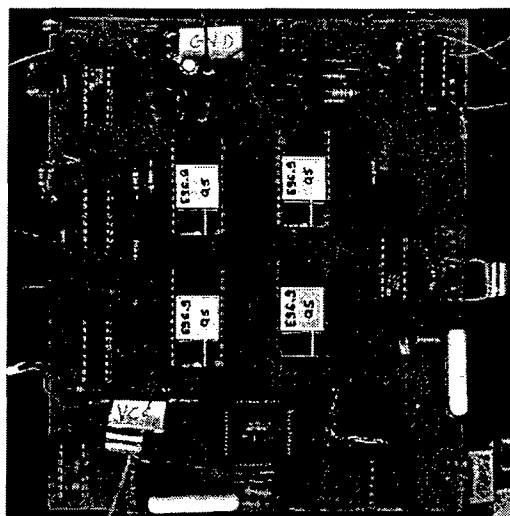


Figura 4.1 - Protótipo discreto do filtro Tow-Thomas com circuito de sintonia.



Devido à baixa tensão de saída do controle digital<sup>9</sup> foram utilizados resistores de “pull-up” para garantir a tensão de 5 volts nos bits dos MOCD's. Outro problema é a baixa excursão (1,5 a 4,5 volts) dos amplificadores operacionais quando alimentados com apenas 5 volts. Por conta deste problema, para interligar as saídas analógicas às entradas do circuito lógico, foi necessário o uso de inversores CMOS (CI 4069) para compatibilizar o nível de tensão baixo. Para evitar problemas com a tensão de modo comum das entradas dos filtros foi feito um acoplamento capacitivo.

### 4.3 – Resultados Experimentais

Para este protótipo discreto foram utilizados como sinais de referência ondas senoidais de amplitude de  $200 \text{ mV}_{\text{pico}}$  com frequência na faixa de 16-19 kHz. A palavra de controle inicial foi de 48/64 para  $R_2$  e  $R_3$  (controle de frequência) e 20/64 para  $R_1$  (seletividade). Todas as respostas em frequência foram obtidas com o analisador de espectro HP 3588A. Os dados foram obtidos através da média de 10 curvas, com cada curva levando cerca de 8 segundos para ser concluída, para se poder estimar melhor os erros experimentais. Todas as curvas foram obtidas sob a mesma temperatura ambiente ( $\sim 25^\circ\text{C}$ ) e no mesmo dia.

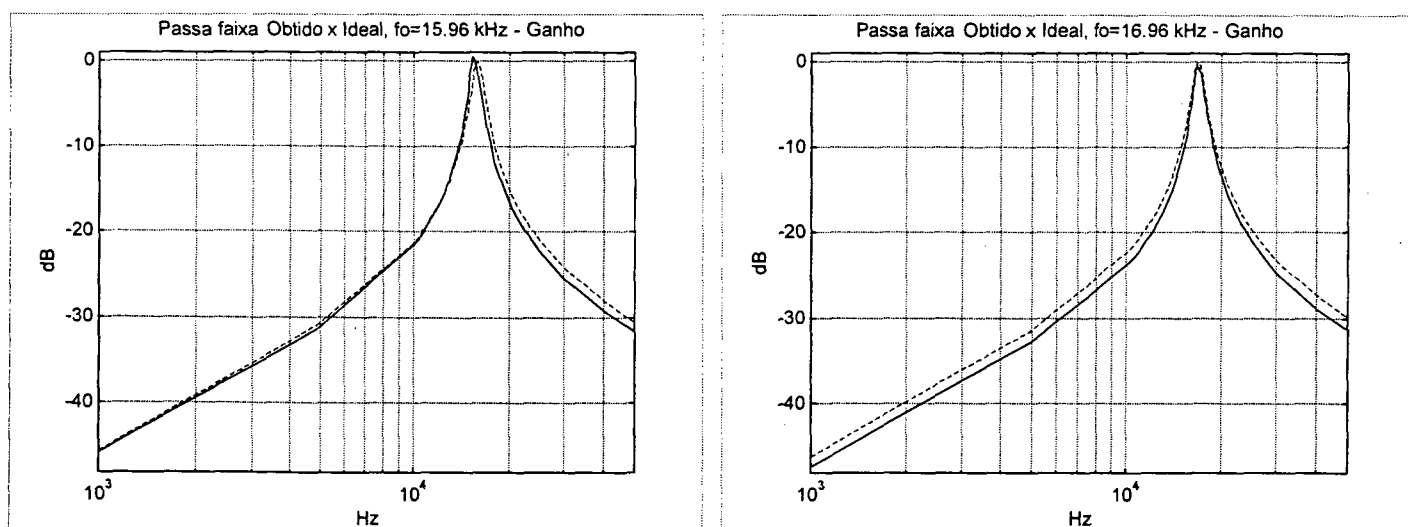


Figura 4.2 – Resposta de magnitude do filtro experimental (linha cheia) e filtro teórico (linha tracejada) com frequências centrais de 15,95 kHz e 16,96 kHz.

<sup>9</sup> O circuito de controle digital apresenta níveis de tensão TTL.

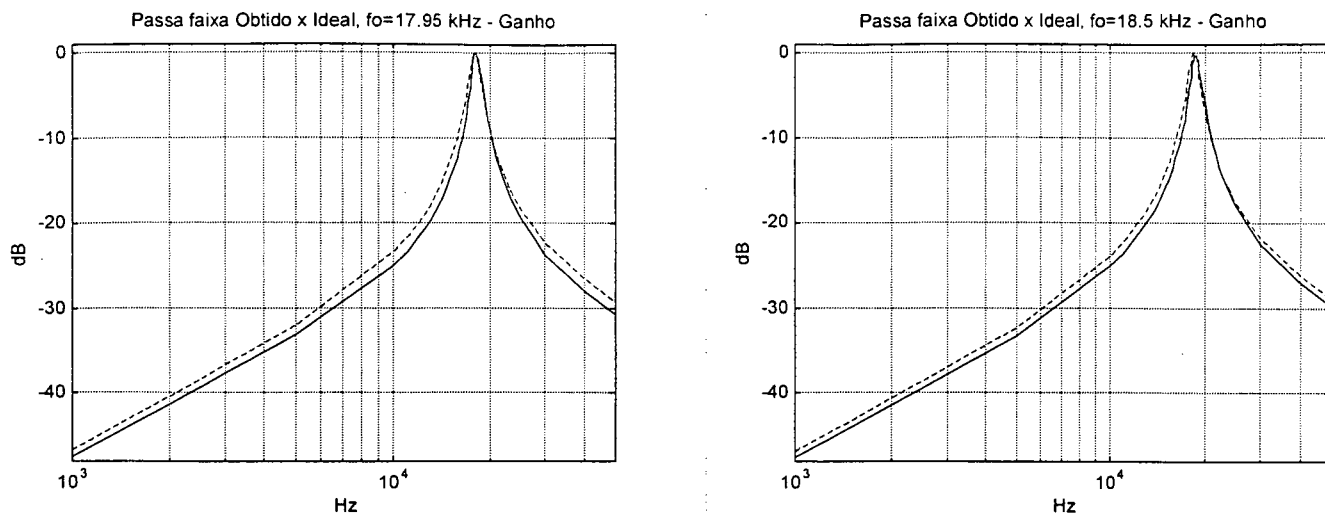


Figura 4.3 – Resposta de magnitude do filtro experimental (linha cheia) e filtro teórico (linha tracejada) com frequências centrais de 17,95 kHz e 18,5 kHz.

Os erros medidos são mostrados na Tabela 4.1. Os erros observados estão dentro da faixa esperada e menores que a previsão feita para o erro máximo no capítulo anterior. O erro médio ( $\epsilon_f$  %) para a frequência ficou próximo a 2% e para a seletividade o erro ( $\epsilon_Q$  %) encontrado foi menor que 10%. Algumas fontes de imprecisão nas medidas experimentais são destacadas a seguir:

- as medidas realizadas no analisador de espectro apresentam uma tolerância de  $\pm 30$  Hz, correspondendo à resolução da largura de banda utilizada;
- a resposta em frequência dos filtros é levemente alterada devido à impedância de saída não nula do gerador de sinais (analisador de espectros) e à característica passa-alta nas entradas dos filtros (acoplamento capacitivo).

f. referência	$f_0$	$\epsilon_f$ (%)	Q	$\epsilon_Q$ (%)
15,96 kHz	16,86 kHz	+3,03	13,18	+ 9,8
16,96 kHz	16,92 kHz	-0,35	11,84	- 1,25
17,95 kHz	18,02 kHz	+0,42	13,53	+ 12,8
18,50 kHz	18,66 kHz	-0,87	12,54	+ 4,5

Tabela 4.1 – Erro relativo na frequência central do filtro e em Q (Q ideal = 12).

#### 4.4 - Erro Total de Sintonia

Os erros encontrados podem ser atribuídos a vários fatores, para o protótipo discreto os principais são:

- erro de quantização (principal fonte de erro devido ao reduzido número de bits (6) disponíveis);
- erro devido ao descasamento entre os MOCD's do mesmo filtro e descasamento entre os filtros mestre e escravo;
- erro devido às tensões de "offset" dos comparadores e do filtro mestre;
- erro devido à técnica de sintonia ( EDTS ).

Para uma montagem totalmente integrada, outras fontes de erros também devem ser consideradas:

- erro de descasamento entre os detetores de pico;
- $GB$  finito e impedância de saída não nula dos amplificadores operacionais;
- erros provocados por capacitâncias parasitárias.

#### 4.5 - Distorção por Intermodulação no Filtro Protótipo.

Um aspecto importante no projeto de um filtro é a distorção harmônica gerada. A distorção pode ser definida como a degradação do sinal desejado devido a não linearidades [36]. Um filtro real é implementado com elementos lineares e outros não lineares, este fato causa a distorção harmônica no sinal de saída. Assim, para uma entrada senoidal pura o sinal de saída resultante pode ser composto por uma componente constante e uma série de sinais senoidais de frequências múltiplas do sinal original.

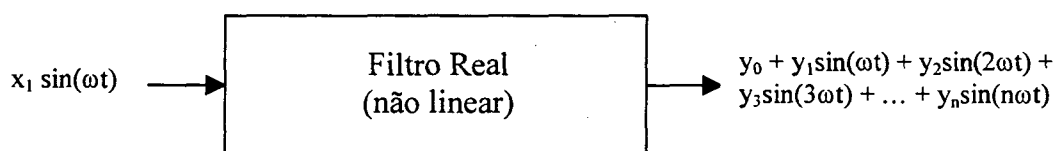


Figura 4.4 - Filtro real gerando distorção harmônica.

Para uma distorção deste tipo, o fator de distorção harmônica é calculado por [37]:

$$HD_i = \frac{|Y_i|}{|Y_1|}, \text{ com } i \geq 2 \quad (4.1)$$

A distorção harmônica total (THD) é calculada por:

$$THD = \frac{\sqrt{Y_2^2 + Y_3^2 + \dots + Y_n^2}}{Y_1} \quad (4.2)$$

Para um filtro passa-faixa de alto Q, entretanto, uma medida de distorção que melhor caracteriza o filtro é a distorção por intermodulação. Ela é obtida pela aplicação de dois sinais senoidais com frequências ( $f_1 = 17,0$  kHz e  $f_2 = 17,2$  kHz) próximas e dentro da banda passante do filtro. Na saída do filtro é, então, observado uma série de outros sinais (Figura 4.5) [36, 37, 38].

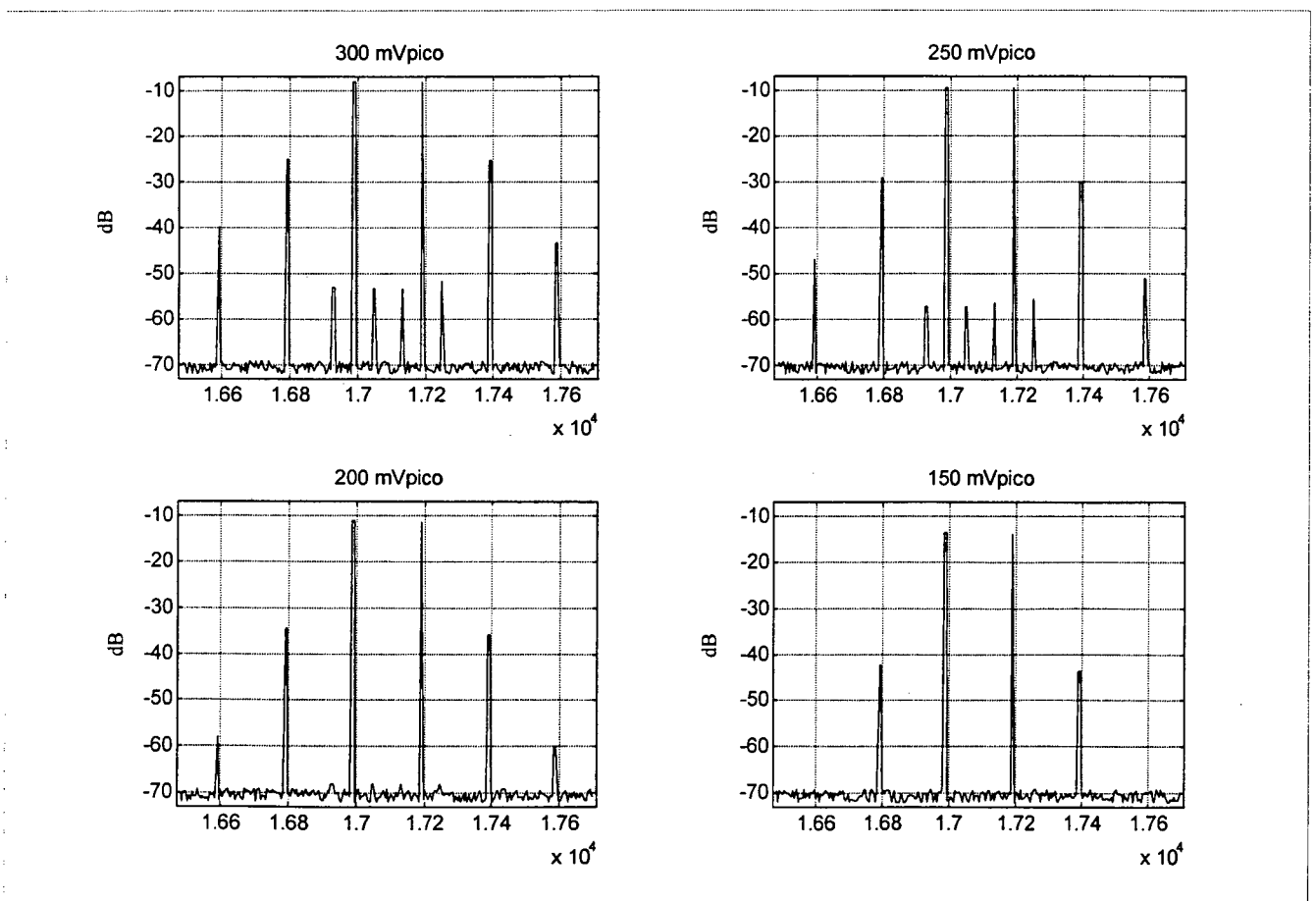


Figura 4.5 – Distorção por intermodulação do filtro experimental para dois tons e várias amplitudes

Para um sinal acima de 200 mV de pico, além dos sinais de distorção esperados ( $2f_1-f_2$  e  $2f_2-f_1$ ) surgiram outros. Os de menor amplitude devido à interferência da rede de alimentação ( $f_1\pm 60\text{Hz}$  e  $f_2\pm 60\text{Hz}$ ). Os sinais em 16,6 kHz e 17,6 kHz ( $3f_1-2f_2$  e  $3f_2-2f_1$ ) são gerados pela intermodulação dos sinais  $f_1$  e  $f_2$  com os sinais em  $2f_1-f_2$  e  $2f_2-f_1$ .

No filtro protótipo montado foi observado que o sinal deveria ser limitado a 75 mVpico para que a distorção por intermodulação ( $\text{IM}_3$ ) se mantivesse menor que 1%, ver Figura 4.6. O sinal para essa medida de distorção foi gerado pelo circuito mostrado na Figura 4.7. Como esse tipo de distorção é de ordem ímpar, um circuito balanceado não poderá reduzi-la. Em um projeto totalmente integrado isso deve ser fortemente considerado. É necessário que os amplificadores operacionais utilizados apresentem uma melhor resposta em relação à distorção e que os MOCD's sejam polarizados em uma região ( $V_{\text{bias}}$ ) que proporcione uma excursão linear maior para o sinal.

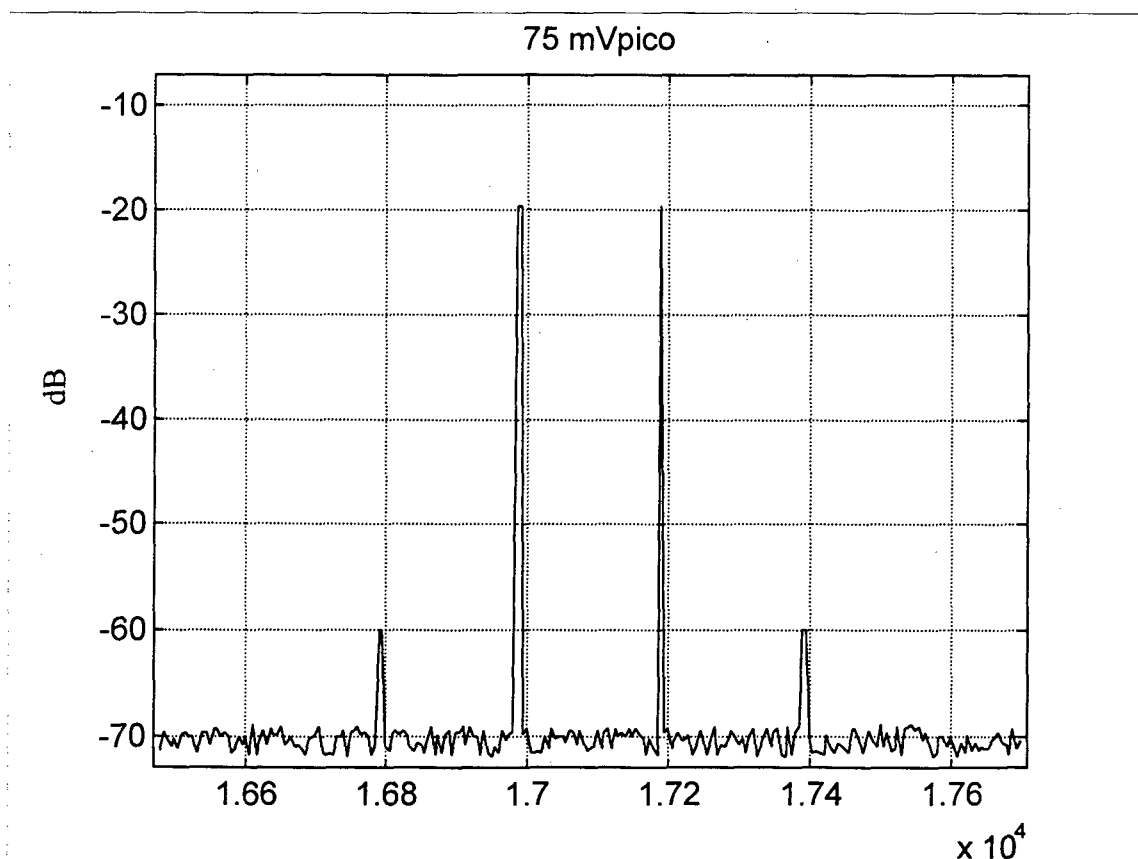


Figura 4.6 – Distorção por intermodulação do filtro experimental para dois tons com amplitude de 75 mVpico cada um

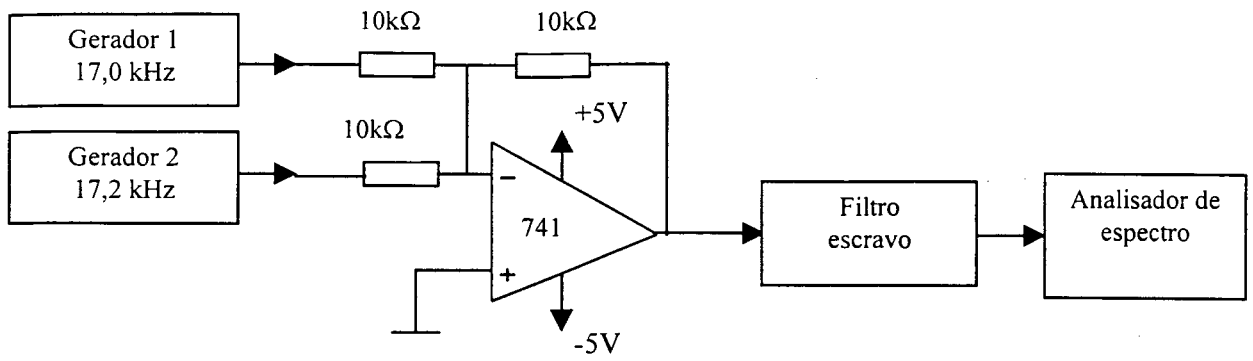


Figura 4.7 – Geração do sinal para teste da distorção por intermodulação do filtro experimental

### 5 - Conclusões

Neste trabalho foi feito inicialmente uma rápida revisão bibliográfica sobre filtros contínuos, observando-se a necessidade que os filtros contínuos integrados apresentam de sintonia de frequência e/ou  $Q$ , quando são totalmente integrados.

Foi feito um levantamento dos métodos de sintonia utilizados na literatura. Em uma parte desses métodos trabalha-se com transistores MOS operando na região triodo, simulando resistores. A sintonia é obtida alterando-se a tensão de polarização da porta dos transistores. Isso pode acarretar uma maior distorção harmônica do filtro.

Com o uso de MOCD's, esse problema é reduzido, já que os transistores operam com tensão de porta constante e em seu valor máximo. Além disso, o MOCD permite um sistema de controle simples, digital e relativamente fácil de projetar. A sintonia é obtida pela variação de uma palavra de controle aplicada no MOCD.

O objetivo principal deste trabalho foi dar continuidade ao trabalho de sintonia apresentado em [8], reduzindo o erro na sintonia de frequência e acrescentado um circuito de controle de  $Q$ , necessário para filtros que trabalham em alta frequência ou apresentam fator de qualidade elevado.

Inicialmente, o circuito de controle foi testado por meio de simulações. Estas mostram que o método de sintonia automática proposto neste trabalho é viável, sempre convergente, mesmo para grandes variações dos parâmetros do filtro, sendo que os resultados são melhores do que os obtidos pelas técnicas que mudam o ponto de polarização dos transistores MOS. Isso é possível desde que os fatores de atenuação sejam inicializados com valores convenientes e que o sinal de referência tenha uma frequência dentro da faixa de captura do filtro. É observado e mostrado que o erro de sintonia e de seletividade é muito dependente do número de bits utilizado (erro de quantização).

Foi construído um protótipo discreto com os MOCD's integrados, e o controle digital realizado por um único "chip". Os resultados conseguidos com o protótipo discreto confirmaram as previsões das simulações, demonstrando a viabilidade da técnica apresentada.

Devido tanto à tensão de alimentação de todo o sistema ser de apenas 5 volts e quanto às limitações de excursão de saída dos amplificadores operacionais, uma considerável distorção harmônica foi observada.

Como continuidade a este trabalho é sugerido que o sistema seja totalmente integrado, tenha o circuito do filtro balanceado para a redução da distorção harmônica e da distorção por intermodulação, e trabalhe com MOCD's com um maior número de bits. Uma outra idéia é tornar a seletividade do filtro passa-faixa programável externamente.



## Anexo A – “NetList” e Esquemático das Simulações

### A - Simulação de um filtro passa-baixa MOCD canal N de 3 bits (SMASH ®).

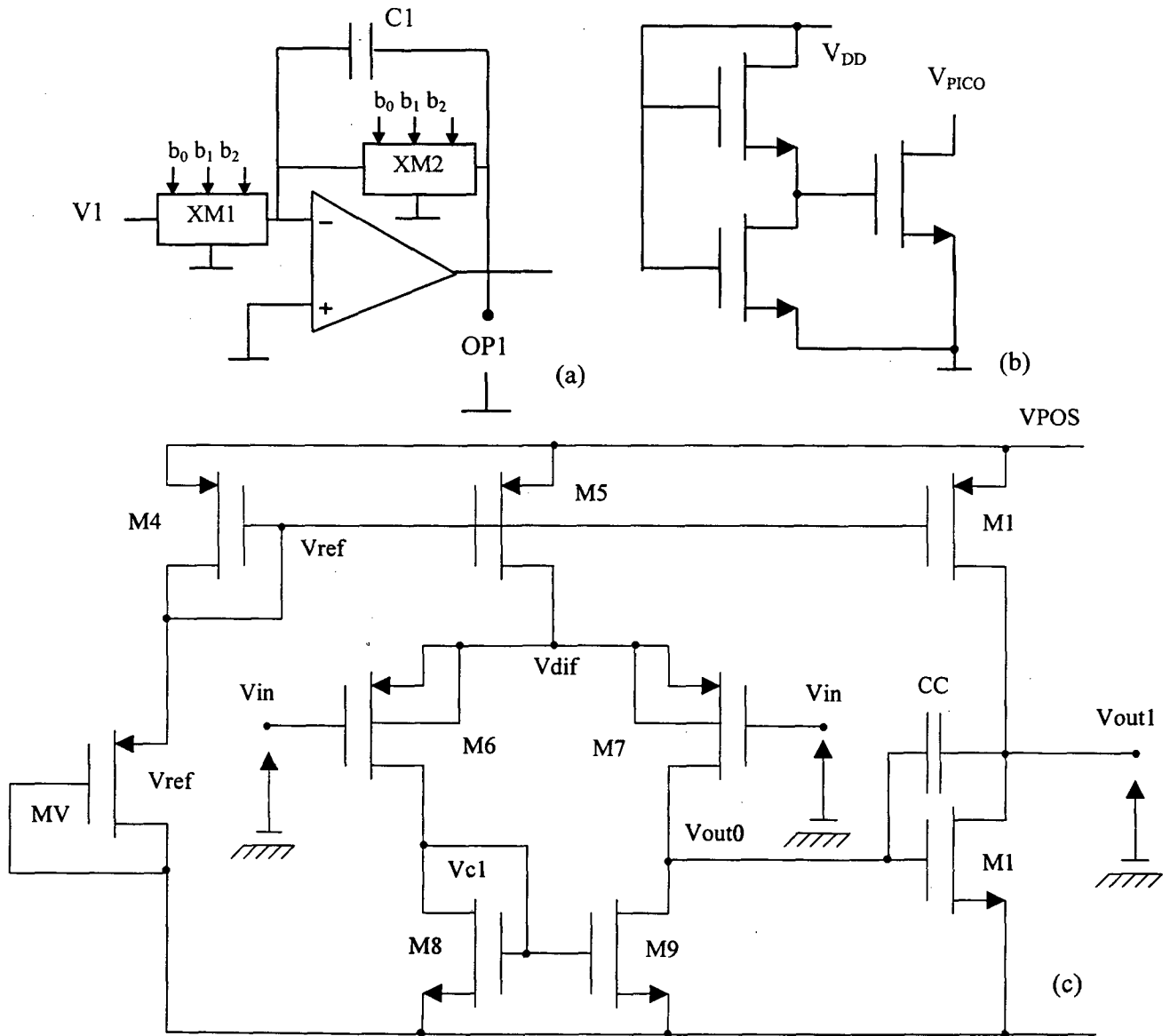


Figura A.1 – (a) Filtro MOCD de 1ª ordem, (b) “resistor” de descarga da simulação “B” e (c) esquemático do amplificador operacional para as simulações “A” e “B”.

```

VDD VDD 0 5.0
VDX VDX 0 2.5
VB0 B0 0 0.0
VB1 B1 0 5.0
V1 NI0 0 SIN(2.5 400m 10K 0 0) AC 1 0

XA1 VDD VOUT VDX OP1 AMP
C1 VOUT OP1 200P
XM1 NI0 VDD VDX VOUT B0 B0 B1 MOCD
    
```

XM2 OP1 VDD VDX VOUT B0 B0 B1 MOCD

.AC DEC 50 100 1E8

.TRACE AC VDB(OP1) MIN=-5.6718746E+001 MAX=6.5918810E+001

\* OPERACIONAL <NOME> ALIM+ INPUT- INPUT+ OUTPUT:

.SUBCKT AMP VDD VIN1 VIN2 VOUT1

\* FONTE DE CORRENTE:

M4 VREF VREF VDD VDD FPMOS W=2.6U L=2U AS=10P AD=10P PD=14U PS=14U

M5 VDIF VREF VDD VDD FPMOS W=40U L=2U AS=10P AD=10P PD=14U PS=14U

M11 VOUT1 VREF VDD VDD FPMOS W=120U L=2U AS=10P AD=10P PD=14U PS=14U

MV 0 0 VREF VDD FPMOS W=5U L=2U AS=10P AD=10P PD=14U PS=14U

\* PAR DIFERENCIAL:

M6 VC1 VIN1 VDIF VDIF FPMOS W=120U L=2U AS=5P AD=5P PD=9U PS=9U

M7 VOUT0 VIN2 VDIF VDIF FPMOS W=120U L=2U AS=5P AD=5P PD=9U PS=9U

\* ESPELHO DE CORRENTE DO PAR DIF.:

M8 VC1 VC1 0 0 FNMOS W=20U L=2U AS=10P AD=10P PD=14U PS=14U

M9 VOUT0 VC1 0 0 FNMOS W=20U L=2U AS=10P AD=10P PD=14U PS=14U

\* ESTÁGIO DE SAIDA - BAIXA IMPEDÂNCIA ~ 2500 OHMS:

M10 VOUT1 VOUT0 0 0 FNMOS W=120U L=2U AS=19P AD=19P PD=23U PS=23U

\* CAPACITOR:

CC VOUT1 VOUT0 1P

\*\*\*\*\* FIM AMP. OP.

.ENDS AMP

.SUBCKT INV VDD IN OUT

M1 VDD IN OUT VDD FPMOS W=4U L=1U

M2 OUT IN 0 0 FNMOS W=3U L=1U

.ENDS INV

.SUBCKT MOCD NI0 VDD VDX VOUT B2 BI B0

MA NI0 VDD NI1 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

MB NI1 VDD N0 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

MC N0 B2 VOUT 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

MD N0 BB2 VDX 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M1 NI1 VDD NI2 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M2 NI2 VDD NI3 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M3 NI2 VDD N1 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M4 NI3 VDD N2 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M5 N1 B1 VOUT 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M6 N1 BB1 VDX 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M7 N2 B0 VOUT 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M8 N2 BB0 VDX 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M9 NI3 VDD N3 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

M10 N3 VDD VDX 0 FNMOS W=2U L=1U AS=4P AD=4P PD=6U PS=6U

\* INVERSORES:

XI1 VDD B0 BB0 INV

XI2 VDD B1 BB1 INV

XI3 VDD B2 BB2 INV

.ENDS MOCD

.MODEL FPMOS PMOS LEVEL=10

+ TOX=200E-10 UO=156.7 PHI=1.37 LETA=0.47 WETA=0.064

+ VTO=-1.06 GAMMA=0.671 LAMBDA=1.43 THETA=0.13 XJ=0.25E-6 PB=0.7 DL=-0.1E-6 DW=-0.05E-6

+ UCRIT=6E6 LDIF=3E-6 MJ=.51 MJSW=.51 CJ=540E-6 JS=10E-6 CJSW=760E-12 CGDO=300E-12

CGSO=300E-12

```
.MODEL FNMOS NMOS LEVEL=10
+ VTO=0.75 GAMMA=0.77 PHI=0.64 TOX=200E-10 UO=511 LETA=0.44 WETA=0.26 LAMBDA=0.25
+ THETA=0.0 XJ=0.5E-6 PB=0.675 DL=-0.1E-6 DW=-0.05E-6 UCRIT=1.6E6 LDIF=3E-6 MJ=.43 MJSW=.43
+ CJ=350E-6 JS=2E-6 CJSW=450E-12 CGDO=310E-12 CGSO=310E-12
```

```
.EPS 1u 100m 1n
.H 2u 1f 2u 250m 2
.TRAN 2u 3m 0
.METHOD GEAR
```

## B - Simulação de um detetor de pico integrado (TSPICE):

```
*
.incluye cmos47.md

VD VDD 0 5.0
V1 IN2 0 SIN ( 2.5 0.5 100000 0 0 0) AC 1 0

.tran 0.000002 0.00003 START=0
.print tran V(IN2) V(VPICO,0) V(VDC,0)

X3 VDD VPICO IN2 VOUT3 AMP3
M3 VDD VOUT3 VPICO 0 MODN W=32U L=2U
CL3 VPICO 0 40P
* resistor de descarga:
MR3 VPICO VDC 0 0 MODN W=2U L=5U
MX1 VDD VDD VDC 0 MODN W=2U L=6U
MX2 VDC VDD 0 0 MODN W=2U L=6U

* OPERACIONAL (mesmo esquemático da simulação anterior, descrição obtida após extração do leiaute):
* <NOME> ALIM+ INPUT- INPUT+ OUTPUT
.SUBCKT AMP3 VDD IN1 IN2 VOUT1
M1 VDD VREF VOUT1 VDD MODP L=2U W=6U AD=6.9P PD=10.60U AS=7.2P PS=10.80U
M2 VDD VREF VOUT1 VDD MODP L=2U W=6U AD=6.9P PD=10.60U AS=7.2P PS=10.80U
M3 VDD VREF VOUT1 VDD MODP L=2U W=6U AD=6.9P PD=10.60U AS=7.2P PS=10.80U
M4 VDIF IN1 VC1 VDD MODP L=2U W=18U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M5 VDIF IN2 VOUT0 VDD MODP L=2U W=18U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M6 VDIF IN2 VOUT0 VDD MODP L=2U W=18U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M7 VDIF IN1 VC1 VDD MODP L=2U W=18U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M8 VREF 0 0 VDD MODP L=2U W=4U AD=13.2P PD=14.60U AS=9.6P PS=12.80U
M9 VDD VREF VDIF VDD MODP L=2U W=6U AD=6.9P PD=10.60U AS=7.2P PS=10.80U
M10 VDD VREF VREF VDD MODP L=2U W=4U AD=9.2P PD=12.60U AS=9.6P PS=12.80U
M11 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M12 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M13 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M14 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=18.4P PD=20.60U AS=19.2P PS=20.80U
M15 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=19.2P PD=20.80U AS=18.4P PS=20.60U
M16 VOUT1 VOUT0 0 0 MODN L=2U W=4U AD=19.2P PD=20.80U AS=18.4P PS=20.60U
M17 VC1 VC1 0 0 MODN L=2U W=2U AD=9.2P PD=12.60U AS=9.6P PS=12.80U
M18 VOUT0 VC1 0 0 MODN L=2U W=2U AD=9.2P PD=12.60U AS=9.6P PS=12.80U
M19 VOUT0 VC1 0 0 MODN L=2U W=2U AD=9.2P PD=12.60U AS=9.6P PS=12.80U
M20 VC1 VC1 0 0 MODN L=2U W=2U AD=9.2P PD=12.60U AS=9.6P PS=12.80U
.ENDS AMP3
```

## Anexo B - Programa de Simulação de Circuito de Controle.

Programa Matlab® para simulação do circuito de controle.

```
% inicialização:
clc; close all; clear all;

C=180/pi; % conversão radiano para grau
N=6;      % número de bits
N2=8;     % contador 2, atraso na sintonia de Q. (pode ser eliminado N2=0 !)

da=1/(2^N); % peso de 1 bit
dal=da;     % variável auxiliar

a1=0.5;     % atenuação inicial
a2=0.5; a3=a2; a4=a3/4;

r=5000;     % resistência do MOCD
c2=0.5e-9; % cap. com erro (ideal: 5pF)
c1=5e-9;   % cap. com erro (ideal: 378.4pF)

% Filtro inicial:
r1=r/a1; r2=r/a2; r3=r/a3; r4=4*r3;

w02=1/(r2*r3*c1*c2); w0=sqrt(w02);
Q=sqrt((r1*r1*c1)/(r2*r3*c2));
k1=r1/r4; k2=r3/r4;

D=[1 w0/Q w02]; B=k2*w02; F=[k1*w0/Q 0];

w=1000*2*pi:100:600*2*pi*100;
h = freqs(F,D,w);
hfb = 20*log10(abs(h));
phaseb = angle(h)*180/pi-180;

w=(w*0.5/pi);

figure, plot(w,hfb),
title('Passa faixa sem Sintonia - Ganho'), xlabel('Hz'), ylabel('dB'), grid,
figure, plot(w,phaseb), grid
title('Passa faixa sem Sintonia - Fase'), xlabel('Hz'), ylabel('Graus')
%
%%%%%%%%%%%% filtro ideal (projetado):
r1=32167; r2=8042;
r3=8042; r4=32167;

w02=1/(r2*r3*c1*c2); w0=sqrt(w02);
q0=sqrt((r1*r1*c1)/(r2*r3*c2));
%
fim=(N2)*(2^(N-1))-18; % número de iterações
p=1; vezq=1;
k_pb=0.25*q0; % ganho para o sinal de referência.
vw=zeros(1,fim); vq=zeros(1,fim); vf=zeros(1,fim); vpb=zeros(1,fim);

% LOOP:
for k=1:fim % loop principal
    r1=r/a1; r2=r/a2;
    r3=r/a3; r4=4*r3;
```

```

wf2=(1/(r2*r3*c1*c2)); wf=sqrt(wf2); % cálculo de w do filtro
qf=sqrt(r1*r1*c1/(r2*r3*c2)); % cálculo de Q do filtro
wq=wf/qf; % razão w/Q

k1=r1/r3; k2=r3/r4;

pb=abs(k2*wf2/(wf2-w02+wq*i*w0)); % ganho passa-baixa em w0

pf=i*w0*wq/(wf2-w02+wq*i*w0);
apf=abs(C*angle(pf)-180); % fase passa-faixa em w0

vw(p)=wf; % armazenando w, q e fase
vq(p)=qf; vf(p)=apf; vpb(p)=pb;
p=p+1; vezq=vezq+1;

if apf > 180 % fase "maior" que 180: aumentar wf -> aumentar ai -> red. R
    a2=a2+da; a3=a2; a4=a2/4;
end;

if apf < 180 % fase "menor" que 180: diminuir wf -> diminuir ai -> aum. R
    a2=a2-da; a3=a2; a4=a2/4;
end;

if vezq > N2 % "w0 sintonizado" : sintonizar Q:
    vezq=1;
    dal=-da;
    if pb > k_pb % se ganho do filtro pb maior que ref. -> red. R1
        dal=da;
    end;
    al=al+dal;
end;
end;

% Gráficos da sintonização:
tempo=1:fim; tempo=2*pi*tempo/w0;

figure, plot(tempo,vw), title('w filtro'), xlabel('tempo s');
set(gcf,'Color',[1 1 1]);
figure, plot(tempo,vq), title('Q filtro'), xlabel('tempo s');
set(gcf,'Color',[1 1 1]);
figure, plot(tempo,vf), title('fase filtro'), xlabel('s');
set(gcf,'Color',[1 1 1]);

%%%%%%%%%%%%%% Filtro obtido:
w02=1/(r2*r3*c1*c2); w0=sqrt(w02);
Q=sqrt((r1*r1*c1)/(r2*r3*c2));
k1=r1/r4; k2=r3/r4;

D=[1 w0/Q w02]; B=k2*w02; F=[k1*w0/Q 0];

w=1000*2*pi:100:600*2*pi*100;
h = freqs(F,D,w);
hf = 20*log10(abs(h));
phase = angle(h)*180/pi-180;

w=(w*0.5/pi);
figure, plot(w,hf),
title('Passa faixa Obtido - Ganho'), xlabel('Hz'), ylabel('dB'), grid,
figure, plot(w,phase), grid
title('Passa faixa Obtido - Fase'),xlabel('Hz'), ylabel('Graus')

%%%%%%%%%%%%%% filtro ideal (projetado):
r1=32167; r2=8042;
r3=8042; r4=32167;

```

```

% c2=20e-12; c1=220e-12;

w02=1/(r2*r3*c1*c2); w0=sqrt(w02);
Q=sqrt((r1*r1*c1)/(r2*r3*c2));
k1=r1/r4; k2=r3/r4;

D=[1 w0/Q w02]; B=k2*w02; F=[k1*w0/Q 0];

w=1000*2*pi:100:600*2*pi*100;
h = freqs(F,D,w);
hfi = 20*log10(abs(h));
phasei = angle(h)*180/pi-180;

w=(w*0.5/pi);

figure, plot(w,hfb,w,hf,w,hfi), set(gcf,'Color',[1 1 1]);
legend('PF Inicial','PF Obtido','PF Ideal');
title('Passa faixa Inicial, Obtido e ideal - Ganho'), xlabel('Hz'),
ylabel('dB'), grid,
figure, plot(w,phaseb,w,phase,w,phasei), grid
legend('PF Inicial','PF Obtido','PF Ideal');set(gcf,'Color',[1 1 1]);
title('Passa faixa Inicial, Obtido e ideal - Fase'),xlabel('Hz'),
ylabel('Graus')

figure, semilogx(w,hfb,w,hf,w,hfi), set(gcf,'Color',[1 1 1]);
legend('PF Inicial','PF Obtido','PF Ideal'); axis([1e3 6e4 -42 2]);
title('Passa faixa Inicial, Obtido e ideal - Ganho'), xlabel('Hz'),
ylabel('dB'), grid,

figure, semilogx(w,phaseb,w,phase,w,phasei), grid; set(gcf,'Color',[1 1 1]);
legend('PF Inicial','PF Obtido','PF Ideal'); axis([1e3 6e4 -280 -80]);
title('Passa faixa Inicial, Obtido e ideal - Fase'),xlabel('Hz'),
ylabel('Graus')

(2^N)*[a1 a2 a3 a4]

```

## Anexo C – Detalhes do Circuito de Controle 02.

As Figuras C.1 e C.2 mostram o detalhamento do circuito de controle 02. São basicamente flip-flops e alguma lógica combinacional, sendo fácil o seu transporte para um “chip”.

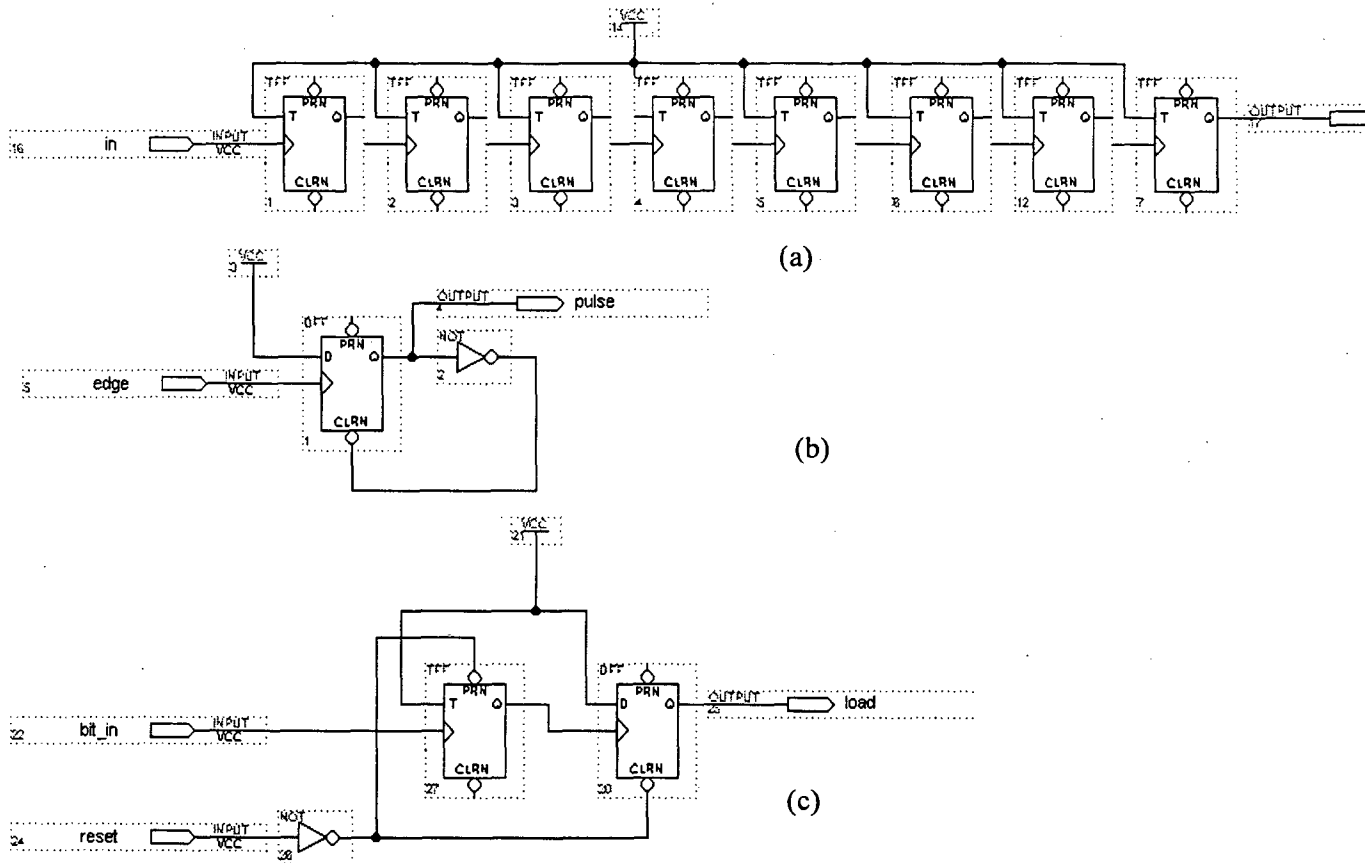


Figura C.1 - Divisor de frequência (a), gerador de pulso (“pulso”) (b) e circuito de “flag” (c).

O circuito divisor de frequência irá garantir que o filtro estará em regime permanente na mudança da palavra de controle. O circuito gerador de pulso é utilizado para gerar o controle de “carga” dos latch com a palavra binária, ao final da sintonização de frequência ou Q. O circuito de “flag” memoriza em qual estado o circuito de controle se encontra: sintonia de frequência, sintonia de Q ou estado de espera.

O circuito de “sinc” determina se o contador irá realizar uma contagem crescente ou decrescente, alterando a palavra de controle. O subsistema “cpu” determina em qual estado o circuito de controle se encontra e realiza uma temporização para reiniciar a sintonia do filtro.

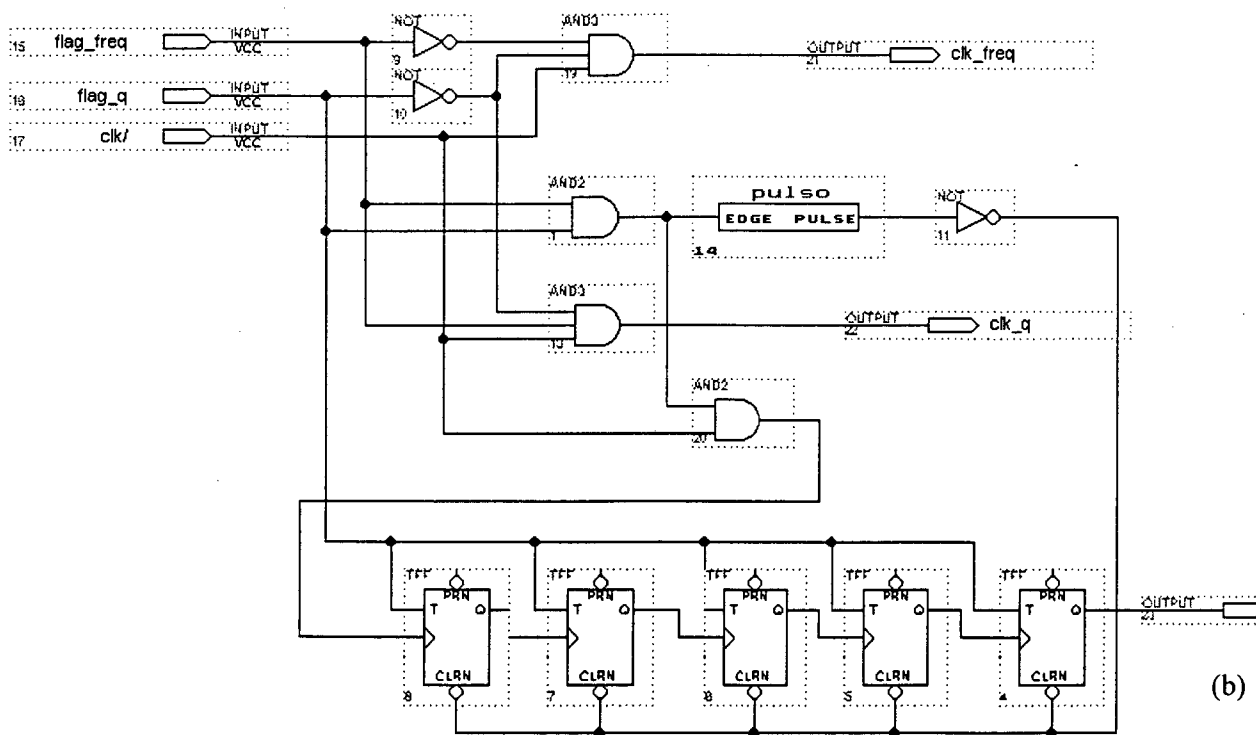
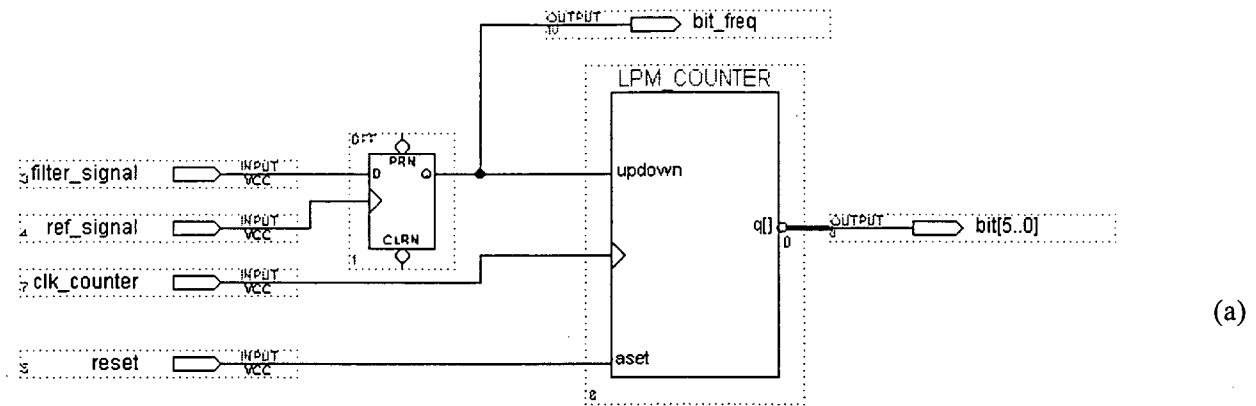


Figura C.2 – Circuito de sincronismo (“sinc\_freq” e “sinc\_q”) (a), “cpu” (b)



## Referências Bibliográficas

- [1] Y. P. Tsvividis, "Integrated Continuous-Time Filter Design - An Overview", IEEE J. Solid-State Circuits, vol. 29, no. 3, pp. 166-176, Mar. 1994.
- [2] A. M. Durham, W. Redman-White and J. B. Hughes, "High-Linearity Continuous-Time Filter in 5-V VLSI CMOS", IEEE Journal of Solid-State Circuits, vol. 27, no. 9, pp. 1270-1276, Set. 1992.
- [3] V. Gopinathan, Y. P. Tsvividis, K. S. Tan e R. K. Hester, "Design Considerations for High-Frequency Continuous-Time Filters and Implementation of an Antialiasing Filter for Digital Video", IEEE J. Solid-State Circuits, vol. 25, no. 6, pp. 1368-1378, Dez. 1990.
- [4] Y. P. Tsvividis, M. Banu and J. Khoury, "Continuous-Time MOSFET-C Filters in VLSI", IEEE J. Solid-State Circuits, vol. 21, no. 1, pp. 15-30, Feb. 1986.
- [5] J. E. Franca, Y. P. Tsvividis, editores, "Design of Analog-Digital VLSI Circuits for Telecommunications and Signal Processing", 2nd ed, Prentice Hall, Englewood Cliffs, New Jersey 07632, 1994.
- [6] K. Bult and G. J. G. M. Geelen, "An Inherently Linear and Compact MOST-Only Current Division Technique", IEEE J. Solid-State Circuits, vol. 27, no. 12, pp. 1730-1735, Dec. 1992.
- [7] M. C. Schneider, C. Galup-Montoro and S. Noceti Filho, "Digitally Programmable V-I Converter for applications in MOSFET-C Filters", Electronics Letters, Vol. 31, no. 18, pp 526-527, Ago. 1995.

- [8] M. W. L. da Cunha, “Filtros MOCD-C com Sintonia Automática de Freqüência”, Dissertação de Mestrado, Florianópolis, UFSC, Dez. 1996.
- [9] Pan Wu and R. Schaumann, “Design Considerations for CMOS and GaAs OTAs: Frequency Response, Linearity, Tuning, and Common-Mode Feedback”, Analog Integrated Circuits and Signal Processing I, pp. 247-268, © 1991 Kluwer Academic Publishers, Boston.
- [10] R. Gregorian and G. C. Temes, “Analog MOS Integrated Circuits for Signal Processing”, ed. Jonh Willy & Sons, Inc., New York, 1986.
- [11] S. J. Lovett, M. Welten, A. Mathewson, and B. Mason, “Optimizing MOS Transistor Mismatch”, IEEE J. Solid-State Circuits, vol. 33, no. 1, pp. 147-150, Jan. 1998.
- [12] M. J. M. Pelgrom, Aad C. J. Duinmaijer, and A. P.G. Welbers, “Matching Properties of MOS Transistor”, IEEE J. Solid-State Circuits, vol. 24, no. 5, pp. 1433-1439, Oct. 1989.
- [13] Z. Y. Chang, D. Haspelslagh and J. Verfaillie, “A Highly Linear CMOS  $G_m$ -C Bandpass Filter with On-Chip Frequency Tuning”, IEEE J. Solid-State Circuits, vol. 32, no. 3, pp. 388-397, Mar. 1997.
- [14] R. Castello, F. Montecchi, F. Rezzi and A. Baschirotto, “Low-Voltage Analog Filters”, IEEE Trans. On Circuits and Systems-I, vol. CAS-42, no. 11, pp. 827-840, Nov. 1995.
- [15] R. Schaumann and M. Ali Tan, “The Problem of On-Chip Automatic Tuning in Continuous-Time Integrated Filters”, Proc. IEEE ISCAS, pp. 106-109, 1989.

- [16] C. Yoo, Seung-Wook Lee and W. Kim, "A  $\pm 1.5$ -V, 4-MHz CMOS Continuous-Time Filter with a Single-Integrator Based Tuning", IEEE J. Solid-State Circuits, vol. 33, no. 1, pp. 18-27, Jan. 1998.
- [17] K. R. Laker and W. M. C. Sansen, "Design of Analog Integrated Circuits and Systems", McGraw-Hill, Inc, 1994.
- [18] P. E. Allen and D. R. Holberg, "CMOS Analog Circuit Design", Holt, Rinehart and Winston, New York, 1987.
- [19] A. Ajjikuttira, K. A. Stromsmoe, I. M. Filanovsky, "On-Chip Automatic Tuning Based on Amplitude Detection and Its Application in CMOS Continuous-Time Filters", Analog Integrated Circuits and Signal Processing 1, pp. 209-219, Nov. 1991.
- [20] J. R. Angulo, "A Precision Broadband Rectifier in CMOS Technology", Proc. ISCAS, 1990, pp. 1724-1727.
- [21] P. D. Walker and M. M. Green, "CMOS Half-Wave and Full-Wave Precision Voltage Rectification Circuits", Proceedings Of The 38<sup>th</sup> Midwest Symposium On Circuits and Systems, vol. 2, pp. 901-904, Ago. 1995.
- [22] F. C. Nunes and J. E. Franca, "Continuous-Time Leapfrog Filter with Precise Successive Approximation Tuning", Proc. IEEE ISCAS, pp. 1271-1273, 1993.
- [23] J. M. Khoury, "Design of a 15 MHz CMOS Continuous-Time Filter with On-Chip Tuning", IEEE Journal of Solid-State Circuits, vol. 26, no. 7, pp. 1988-1997, Dez. 1991.

- [24] C. S. Park and R. Schaumann, "Design of a 4-MHz Analog Integrated CMOS Transconductance-C Bandpass Filter", IEEE Journal of Solid-State Circuits, vol. 23, no. 4, pp. 987-996, Ago. 1988.
- [25] M. Banu, Y. P. Tsividis, "An Elliptic Continuous-Time CMOS Filter with On-Chip Automatic Tuning", IEEE J. Solid-State Circuits, vol. 20, no. 6, pp. 1114-1121, Dez. 1985.
- [26] K. A. Kozma, D. A. Johns and A. S. Sedra, "An Approach for Tuning High-Q Continuous-Time Bandpass Filters", Proc. IEEE ISCAS, pp. 1037-1040, 1995.
- [27] J. S. Martinez, M. S. J. Steyaert, W. Sansen, "A 10.7 MHz 68 dB SNR CMOS Continuous-Time Filter with On-Chip Automatic Tuning", IEEE J. Solid-State Circuits, vol. 27, no. 12, pp. 1843-1853, Dez. 1992.
- [28] Chung-Chih Hung, et al. , "A Low-Voltage, Low-Power CMOS Fifth-Order Elliptic GM-C Filter for Baseband Mobile, Wireless Communication", IEEE Trans. on Circuits and Systems For Video Technology, pp. 584-593, Ago. 1997.
- [29] R. T. Gonçalves, "Aplicações de Rede MOS Divisora de Corrente em Circuitos Integrados Analógicos Programáveis", Dissertação de Mestrado, Florianópolis, UFSC, Dez. 1994.
- [30] J. B. Hughes, N. C. Bird, and R. S. Soin, "Self-Tuned RC-Active Filters for VLSI", Electronics Letters, vol. 22, no. 19, pp. 993-994, Set. 1986.
- [31] J. R. Angulo, R. L. Geiger e E. S. Sinencio, "Components Quantization Effects on Continuous-Time Filters", IEEE Trans. On Circuits and Systems, vol. CAS-33, no. 7, pp. 651-659, July 1986.

[32] "CMOS DataBook", Data Book, National Semiconductor, 1978.

[33] "Low Power Schottky TTL", Data Book, Motorola, 1977.

[34] B. E. Jonsson, "Sampling Jitter In High-Speed SI Circuits", 1998.

[35] D. T. Comer, "VCO Jitter Reduction with Bandpass Filing", Electronics Letters, Vol. 31, no.1, pp 11-12, Jan. 1995.

[36] J. A. Cherry, and W. M. Snelgrove, "On the Characterization and Reduction of Distortion in Bandpass Filters", IEEE Trans. On Circuits and Systems, vol. CAS-45, no. 5, pp. 523-537, May 1998.

[37] , R. C. Dorf, editor in-chief, "The Electrical Engineering Handbook", Boca Raton, Florida, 1993.

[38] Yun-Ti Wang and A. A. Abidi, "CMOS Active Filter Design at Very High Frequencies", IEEE J. Solid-State Circuits, vol-25, no. 6, pp. 1562-1574, Dec. 1990.