

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**RETIFICADORES MONOFÁSICOS DE ALTO FATOR DE
POTÊNCIA COM REDUZIDAS PERDAS DE CONDUÇÃO
E COMUTAÇÃO SUAVE**

Tese submetida à Universidade Federal de Santa Catarina para a obtenção
do Grau de Doutor em Engenharia Elétrica

ALEXANDRE FERRARI DE SOUZA

Florianópolis, abril de 1998

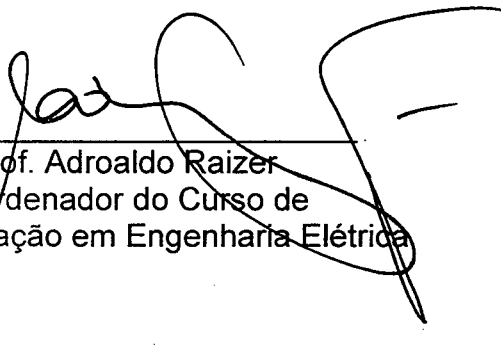
RETIFICADORES MONOFÁSICOS DE ALTO FATOR DE POTÊNCIA COM
REDUZIDAS PERDAS DE CONDUÇÃO E COMUTAÇÃO SUAVE

Alexandre Ferrari de Souza

Esta Tese foi julgada adequada para obtenção do título de Doutor em Engenharia, especialidade Engenharia Elétrica, área de Sistemas de Energia, e aprovada em sua forma final pelo Programa de Pós-Graduação.



Prof. Ivo Barbi, Dr. Ing.



Prof. Adroaldo Raizer
Coordenador do Curso de
Pós-Graduação em Engenharia Elétrica

BANCA EXAMINADORA:



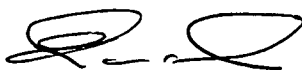
Prof. Ivo Barbi, Dr. Ing.



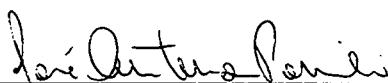
Prof. Arnaldo José Perin, Dr. Ing.



Prof. Domingos Sávio Simonetti, Dr.



Prof. Enio Valmor Kassick, Dr.



Prof. José Antenor Pomílio, Dr.

Para Fabiana



AGRADECIMENTOS

A Deus, que ilumina meu caminho e me dá forças nos momentos difíceis.

Ao Prof. Ivo Barbi, pelo profissionalismo, amizade, determinação e pela orientação segura e objetiva durante todas as etapas deste trabalho.

Aos membros da banca examinadora, pelas sugestões, correções e questionamentos.

Aos professores do INEP, meus mestres durante meus cursos de mestrado e doutorado e meus atuais colegas dentro de nosso Instituto de Pesquisa, que contribuíram para a minha formação em Eletrônica de Potência.

Aos técnicos Luis Marcellus Coelho e Antônio Luís Schalata Pacheco pela colaboração, dedicação e amizade demonstradas nestes anos de convívio.

Aos colegas e amigos do INEP, em especial aos meus companheiros no curso de Doutorado, pelas colaborações em diversas ocasiões.

Aos bolsistas de Iniciação Científica e atuais engenheiros, Juliano Calazans Marques e Carlos Hümmelgen, pelo apoio dado em partes deste meu trabalho.

A Fabiana Pöttker, minha companheira, pelo amor e apoio incondicional em todos os momentos.

Aos meus pais, Joel e Nadir, pela sabedoria, compreensão e dedicação, e por terem me proporcionado as melhores condições de ensino.

À secretária de nosso Instituto, Patrícia, e aos demais funcionários do INEP.

À Coordenadoria de Pós-Graduação em Engenharia Elétrica e aos seus funcionários Wilson e Marcos.

À Universidade Federal de Santa Catarina e ao CNPq, pelo apoio financeiro no primeiro ano do meu curso de Doutorado.

BIOGRAFIA DO AUTOR

ALEXANDRE FERRARI DE SOUZA nasceu em Florianópolis, SC, em 24 de março de 1967. cursou o 2º Grau no Colégio Catarinense, concluindo o mesmo em 1984. Prestou o Vestibular em 1985 e foi aprovado na Universidade Federal de Santa Catarina para o Curso de Engenharia Elétrica, concluindo o curso em 1990. No mesmo ano, ingressou no Programa de Pós-Graduação em Engenharia Elétrica, nível de Mestrado, da Universidade Federal de Santa Catarina – UFSC. Orientado pelo Prof. Ivo Barbi, obteve o grau de Mestre em Engenharia, em março de 1992, na área de Eletrônica de Potência. De 1992 a 1994 trabalhou no INEP, Instituto de Eletrônica de Potência, da UFSC, como assistente de pesquisa, dentro do programa RHAE/CNPq. Em março de 1994 iniciou seu curso de Doutorado no Programa de Pós-Graduação em Engenharia Elétrica da UFSC.

Em dezembro de 1994 foi classificado e aprovado em concurso público, para provimento de vaga de Professor de Eletrônica de Potência e Acionamentos Elétricos do Departamento de Engenharia Elétrica da UFSC. Ingressou no quadro docente da UFSC em julho de 1995, onde se mantém ligado profissionalmente até a presente data. É membro do Instituto dos Engenheiros Eletricistas e Eletrônicos – IEEE e da Sociedade Brasileira de Eletrônica de Potência – SOBRAEP.

SUMÁRIO

SUMÁRIO	vii
SIMBOLOGIA E ABREVIATURAS	xiii
RESUMO	xvi
ABSTRACT	xvii
CAPÍTULO I INTRODUÇÃO GERAL	1
CAPÍTULO II O RETIFICADOR MONOFÁSICO DE ELEVADO FATOR DE POTÊNCIA E COM REDUZIDAS PERDAS DE CONDUÇÃO	9
2.1 - INTRODUÇÃO	9
2.2 - MODOS DE OPERAÇÃO	13
2.3 - TÉCNICAS DE MODULAÇÃO	15
2.4 - CONCLUSÃO.....	17
CAPÍTULO III A TÉCNICA DE CORREÇÃO DO FATOR DE POTÊNCIA EMPREGANDO O CONTROLE DA CORRENTE DE ENTRADA POR VALORES MÉDIOS INSTANTÂNEOS	18
3.1 - INTRODUÇÃO	18
3.2 – ANÁLISE BÁSICA	18
3.2.1 – Variação da Razão Cíclica	19
3.2.2 – Ondulação da Corrente de Entrada	21
3.2.3 – Energia Entregue à Carga e Ondulação da Tensão de Saída	23
3.3 – ESTUDO DO CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS	26
3.3.1 – Estudo do Controle de corrente	27
3.3.2 – Estudo do Controle da Tensão de Saída	41

3.3.2 – Estudo da Malha Direta de Controle da Tensão de Entrada (<i>feedforward</i>).....	43
3.4 – O CIRCUITO INTEGRADO UC3854.....	44
3.5 – APLICAÇÃO DO CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS AO RETIFICADOR COM REDUZIDAS PERDAS DE CONDUÇÃO.....	48
3.6 - ESFORÇOS NOS COMPONENTES	50
3.6.1 - Corrente Média no MOSFET M_1	50
3.6.2 - Corrente Eficaz no MOSFET M_1	52
3.6.3 - Corrente Média no Diodo D_1	52
3.6.4 - Corrente Média no Diodo D_4	52
3.7 – PROCEDIMENTO DE PROJETO	53
3.7.1 - Especificações	53
3.7.2 - Projeto da Parte de Potência	54
3.7.3 - Projeto dos Reguladores.....	55
3.8 – EXEMPLO DE PROJETO	56
3.8.1 - Especificações	56
3.8.2 – Projeto do Circuito de Potência.....	57
3.9 - CONCLUSÃO.....	58
 CAPÍTULO IV RETIFICADOR ZVS-PWM COM REDUZIDAS PERDAS DE CONDUÇÃO E CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS DA CORRENTE DE ENTRADA	 59
4.1 - INTRODUÇÃO	59
4.2 - PRINCÍPIO DE OPERAÇÃO	60
4.2.1 - Análise da Comutação	60
4.2.2 - Característica de Saída.....	68
4.3 - LIMITAÇÃO DA COMUTAÇÃO ZVS.....	71
4.3.1 - Relação do Auto-Transformador.....	71
4.3.2 - Tempo de Condução da Chave Auxiliar	71

4.4 - ESTRATÉGIA DE CONTROLE	72
4.5 - ESFORÇOS NOS COMPONENTES	72
4.6 - PROCEDIMENTO DE PROJETO	73
4.6.1 - Especificações de Projeto	73
4.6.2 - Projeto da Parte de Potência	73
4.7 - PROJETO DO CONVERSOR	74
4.7.1 - Especificações	74
4.7.2 - Corrente de Entrada	75
4.7.3 - Indutância de Entrada L_{iN}	75
4.7.4 - Capacitor de Armazenagem C_o	75
4.7.5 - Parâmetros ressonantes	75
4.7.6 - Corrente Eficaz no MOSFET M_1	75
4.7.7 - Corrente Média no diodo D_1	76
4.7.8 - Corrente Média no diodo D_4	76
4.8 - RESULTADOS EXPERIMENTAIS	76
4.9 - CONCLUSÃO	81
CAPÍTULO V RETIFICADOR MONOFÁSICO COM REDUZIDAS PERDAS DE CONDUÇÃO EMPREGANDO SENSORES RESISTIVOS DE TENSÃO E CORRENTE	82
5.1 – INTRODUÇÃO	82
5.2 – TOPOLOGIA PROPOSTA	82
5.2 - ETAPAS DE OPERAÇÃO	83
5.3 – ESTRATÉGIA DE CONTROLE	85
5.3.1 – Sensor de Corrente	85
5.3.2 – Sensor de Tensão	86
5.4 - ESFORÇOS NOS COMPONENTES	88
5.4.1 - Corrente Média no Transistor T_1	88
5.4.2 - Corrente Eficaz no Transistor T_1	89

5.4.3 - Corrente Média no Diodo D_4	89
5.4.4 - Corrente Média no Diodo D_1	89
5.5 – PROCEDIMENTO DE PROJETO E EXEMPLO DE PROJETO.....	89
5.6 – RESULTADOS EXPERIMENTAIS.....	90
5.7 – CONCLUSÃO.....	95
CAPÍTULO VI RETIFICADOR ZCS-FM COM REDUZIDAS PERDAS DE CONDUÇÃO E MODULAÇÃO POR CORRENTE IMPOSTA.....	96
6.1 - INTRODUÇÃO	96
6.2 - ANÁLISE DA COMUTAÇÃO.....	97
6.2.1 – Etapas de Operação.....	98
6.3 - ESTRATÉGIA DE CONTROLE	105
6.3.1 - Tempo de Condução t_{on}	105
6.3.2 - Corrente de Entrada.....	106
6.3.3 - Ondulação da Corrente de Entrada	108
6.3.4 - Tempo de descida t_f	108
6.4 - ESFORÇOS NOS COMPONENTES	111
6.4.1 - Corrente média na chave S_1	111
6.4.2 - Corrente eficaz na chave S_1	113
6.4.3 - Corrente Média no diodo D_1	114
6.4.4 - Corrente média no diodo D_3	115
6.4.5 - Corrente Eficaz no Indutor ressonante L_{r1}	116
6.5 - PROCEDIMENTO DE PROJETO.....	117
6.5.1 - Especificações de Projeto.....	117
6.5.2 - Determinação do Parâmetro \bullet	117
6.5.3 - Determinação do Circuito Ressonante	118
6.5.4 - Determinação da Máxima e Mínima Frequência de Chaveamento.....	118
6.5.5 - Cálculo da Indutância L_{jn}	118

6.6 - EXEMPLO DE PROJETO	119
6.6.1 - Especificações	119
6.6.2 - Determinação do parâmetro •	119
6.6.3 - Determinação dos Elementos Ressonantes	119
6.6.4 - Determinação da Máxima e da Mínima Frequência de Chaveamento.....	120
6.6.5 - Determinação do indutor de entrada.....	120
6.6.6 - Determinação do tempo de condução das chaves S_1 e S_2	120
6.6.7 - Determinação dos esforços de corrente sobre os semicondutores e Indutores.....	121
6.6.8 - Dimensionamento dos IGBT's e diodos.....	122
6.7 - RESULTADOS DE SIMULAÇÃO	123
6.8 - IMPLEMENTAÇÃO PRÁTICA	124
6.9 - CONCLUSÃO	127
CAPÍTULO VII RETIFICADOR ZVS SEMI-RESSONANTE COM REDUZIDAS PERDAS DE CONDUÇÃO NO MODO DE CONDUÇÃO CRÍTICA DA CORRENTE DE ENTRADA	129
7.1. INTRODUÇÃO	129
7.2 - ANÁLISE DA COMUTAÇÃO	130
7.3 - ANÁLISE GLOBAL DO CONVERSOR	145
7.3.1 - Razão Cíclica	145
7.3.2 - Frequência de Chaveamento.....	147
7.3.3 - Tempo de Bloqueio do Mosfet	148
7.4 - FATOR DE POTÊNCIA	149
7.4.1 - Corrente Média de Entrada para um Intervalo de Chaveamento	150
7.4.2 - Corrente Média de Entrada para Meio-Ciclo de Rede.....	153
7.4.3 - Valor Eficaz da Componente de Corrente Média de Entrada para Meio-Ciclo de Rede.....	154
7.4.4 - Corrente Eficaz de Entrada para um Intervalo de Chaveamento	155
7.4.5 - Corrente Eficaz de Entrada para Meio-Ciclo de Rede.....	157
7.4.6 - Potência de Entrada.....	158
7.4.7 - Fator de Potência	158
7.5 - CARACTERÍSTICA DE SAÍDA	162

7.6 - METODOLOGIA DE PROJETO	163
7.7- FILTRO DE ENTRADA	164
7.8- EXEMPLO DE PROJETO	166
7.9 - RESULTADOS DE SIMULAÇÃO	167
7.10 - RESULTADOS EXPERIMENTAIS	169
7.11 - CONCLUSÃO.....	173
CONCLUSÃO GERAL	174
REFERÊNCIAS BIBLIOGRÁFICAS	178

SIMBOLOGIA E ABREVIATURAS

a	Quociente entre a tensão de pico de entrada (V_{inp}) e a tensão de saída (V_o).
α	Impedância característica normalizada.
β	Quociente entre a tensão de saída (V_o) e a tensão de pico de entrada (V_{inp}).
\hat{d}	Perturbação na razão cíclica D.
D	Razão cíclica.
Δi_{in}	Ondulação da corrente de entrada.
ΔI_{Lin}	Ondulação da corrente no indutor de entrada.
Δt_n	Intervalo de tempo da etapa n.
Δt_{on}	Intervalo de condução do interruptor.
ε_i	Erro de corrente.
ε_v	Erro de tensão.
f_c	Freqüência de cruzamento de ganho (em Hz).
f_{rede}	Freqüência da rede (em Hz).
f_r	Freqüência relativa (f_o/f_s).
f_p	Freqüência do polo (em Hz).
FTLA	Função de transferência de laço aberto.
f_z	Freqüência do zero (em Hz).
f_s	Freqüência de comutação (em Hz).
f_o	Freqüência de ressonância (em Hz).
$G(s)$	Função de transferência que relaciona a corrente no indutor de entrada com a razão cíclica.
$G_S(s)$	Função de transferência $G(s)$ simplificada.
$G_v(s)$	Função de transferência que relaciona a tensão de saída com a corrente no indutor de entrada.
$G_1(s)$	Função de transferência que relaciona a tensão sobre o sensor de corrente com a tensão de erro do regulador de corrente.

$H_e(s)$	Função de transferência devido à amostragem da corrente do indutor de entrada.
$H_{eS}(s)$	Função de transferência $H_e(s)$ simplificada.
I_{in}	Corrente de entrada.
I_{Lin}	Corrente no indutor de entrada.
I_{Db}	Corrente no diodo do conversor elevador.
I_{ref}	Corrente de referência.
I_c	Corrente que sai do nó comum c do modelo da célula de comutação PWM.
I_a	Corrente que entra no nó ativo a do modelo da célula de comutação PWM.
I_{S1av}	Corrente média no interruptor S1 para um período de rede.
I_{S1med}	Corrente média no interruptor S1 para um período de comutação.
I_{S1ef}	Corrente eficaz no interruptor S1 para um período de rede.
I_{S1rms}	Corrente eficaz no interruptor S1 para um período de comutação.
$I_{Dn_{av}}$	Corrente média no diodo D_n para um período de rede.
$I_{Dn_{med}}$	Corrente média no Diodo D_n para um período de comutação.
I_{Lr}	Corrente no indutor ressonante
$I_{Lr_{rms}}$	Corrente eficaz no indutor ressonante para um período de rede.
$I_{Lr_{ef}}$	Corrente eficaz no indutor ressonante para um período de comutação.
K_i	Ganho de faixa plana do compensador proporcional-integral e do compensador de avanço-atraso de fase.
K_v	Ganho do compensador de tensão
K_o	Relação entre a corrente de pico no indutor ressonante e a corrente de pico de entrada.
P_{in}	Potência de entrada
P_o	Potência de saída
q	Ganho (V_o/V_{in}) para levantamento da característica de saída de um determinado conversor.
$R_i(s)$	Função de transferência de um regulador de corrente.
$R_v(s)$	Função de transferência de um regulador de tensão.
T_s	Período de comutação ($1/f_s$).

t_{on}	Tempo de condução de um interruptor.
t_r	Tempo de subida.
t_f	Tempo de descida.
TDH	Taxa de distorção harmônica.
V_{in}	Tensão de entrada.
V_o	Tensão de saída.
V_{ORP}	Tensão de saída em regime permanente.
V_{OCA}	Componente alternada da tensão de saída V_o .
V_{ref}	Tensão de referência.
V_e	Tensão de erro do compensador de corrente.
V_T	Valor de pico da tensão dente-de-serra.
V_{sh}	Tensão sobre os terminais do sensor de corrente.
ω_z	Freqüência angular do zero (em rad/seg.).
ω_i	Ganho do integrador (freqüência de cruzamento de ganho para integrador puro em rad/seg.)
ω_p	Freqüência angular do polo (em rad/seg.).
ω_o	Freqüência angular de ressonância (em rad/seg.).
Z_n	Impedância característica (em Ω).

ÍNDICES

máx	Valor máximo.
min	Valor mínimo.
P	Valor de pico.

RESUMO

Este trabalho apresenta o estudo de retificadores monofásicos de reduzidas perdas de condução aplicados à correção do fator de potência.

Os retificadores monofásicos de alto fator de potência são usualmente compostos de uma ponte retificadora a diodos seguida de um conversor apropriado, geralmente o conversor elevador, que com a técnica de controle adequada realiza o controle da corrente de entrada, tornando-a senoidal e em fase com a tensão de alimentação.

O retificador proposto se baseia na combinação da ponte retificadora de entrada com o conversor elevador. Tal combinação reduz as perdas em condução do retificador e, conseqüentemente, aumenta a eficiência.

Com o objetivo de aumento da eficiência e redução do volume de dissipador, são incorporadas técnicas de comutação suave nos retificadores propostos.

Algumas técnicas de controle são estudadas e utilizadas para obtenção do fator de potência praticamente unitário.

Ao longo deste trabalho foram incluídas análises teóricas, equacionamento matemático, procedimentos de projeto e resultados de experimentação para os retificadores estudados.

ABSTRACT

This work presents the study of high power factor single-phase rectifiers with reduced conduction losses.

The high power factor single-phase rectifiers are usually composed of a front-end rectifier followed by an appropriate converter, usually the step-up converter, with control techniques that draw sinusoidal current from the AC mains in phase with the input voltage.

The proposed rectifiers are based on the combination of the front-end rectifier with the step-up converter. This combination reduces the conduction losses and increases the overall efficiency.

In order to obtain a higher efficiency and reduce the heatsink size, soft-commutation techniques are employed.

Some control techniques are studied and employed in order to obtain a high power factor.

In the scope of this work theoretical analysis, mathematical models, design procedure and experimental results of the proposed rectifiers are included.

CAPÍTULO I

INTRODUÇÃO GERAL

Nos últimos anos o campo da eletrônica de potência tem experimentado um grande crescimento devido aos avanços na área dos semicondutores e novos materiais e à concepção e aplicação adequada de novas topologias de conversores estáticos.

Os avanços na microeletrônica levaram ao desenvolvimento e aplicação de circuitos integrados mais especializados na eletrônica de potência. Além disso, os avanços na tecnologia de fabricação tornou possível o aumento dos níveis de tensão e corrente nos dispositivos semicondutores de potência e também a diminuição de seus tempos de comutação.

Através da utilização cada vez maior da eletrônica de potência em potências elevadas e na eletrônica embarcada (aviões, foguetes, submarinos, etc.), tornou-se necessário o aumento da frequência de operação destes conversores, a fim de diminuir seu volume pela redução dos capacitores e elementos magnéticos.

O aumento da frequência de comutação, no entanto, teve como consequência o aumento significativo das perdas durante a comutação dos semicondutores, reduzindo eficiência, e aumentando o volume de dissipador nestes conversores. Assim, a redução de volume obtida pelo aumento da frequência não tinha pleno êxito, devido ao considerável aumento do volume de dissipador.

Assim, tornou-se necessária a concepção de dispositivos semicondutores mais rápidos e também a concepção de topologias que reduzissem as perdas de comutação nos semicondutores.

A concepção de dispositivos semicondutores mais rápidos nas comutações, aproximando-se do interruptor ideal, e capazes de processar maiores níveis de potência tem-se desenvolvido bastante rapidamente e com êxito.

Durante a década de 70, os tiristores, GTOs e transistores bipolares foram os principais dispositivos empregados.

Durante a década de 80 os MOSFETs de potência começaram a desempenhar um papel de destaque no processamento de potência. A redução significativa da resistência de condução e o aumento da capacidade de processamento de potência foram os

principais avanços nos MOSFETs. Durante esta década, teve-se ainda o surgimento de GTOs de maior tensão e maior capacidade de corrente, além do desenvolvimento de dispositivos híbridos MOS-Bipolar como os IGBTs. Os IGBTs reúnem a facilidade de comando dos dispositivos MOS com a elevada capacidade de corrente dos dispositivos bipolares.

Na década atual, MOSFETs de potência de alta tensão e com resistências de condução ainda menores foram desenvolvidos e são aplicados em larga escala [1]. Os IGBTs tiveram um progresso acelerado e conquistaram seu espaço nas aplicações de alta potência e com frequência de operação acima da faixa audível. A redução da corrente de cauda ("tail current") nos IGBTs de última geração promoveram a diminuição das perdas de comutação de tais dispositivos. Os MCTs (MOS-Controlled Thyristor), desenvolvidos na década de 80 [2], começam a se tornar bastante competitivos atualmente e passam a desafiar os outros dispositivos de potência na futura geração de conversores estáticos.

A concepção de novas topologias que reduzissem as perdas durante as comutações se tornou um ponto essencial para o aumento da frequência de operação com a manutenção, ou até com o aumento do rendimento. Tais topologias deveriam, portanto, anular ou tornar próximas de zero durante a comutação, uma das grandezas responsáveis pelas perdas na entrada em condução ou no bloqueio dos semicondutores (tensão ou corrente). Desse modo, as perdas em comutação seriam reduzidas sensivelmente.

A introdução de técnicas ressonantes para a redução de perdas dos semicondutores [3], [4], [5] representou um grande progresso em relação às técnicas convencionais de comutação

Tais técnicas ressonantes foram depois generalizadas por Liu e F.C. Lee [6], [7] em 1984, introduzindo-se o conceito de interruptor ressonante e das comutações sob zero de corrente (ZCS - Zero Current Switching) [6],[7] e sob zero de tensão (ZVS - Zero Voltage Switching) [8].

Tais técnicas de comutação não-dissipativa permitiram a redução das perdas em comutação, possibilitando o aumento da frequência de operação. No entanto, uma elevada quantidade de energia reativa em circulação tornou-se presente, o que ocasionou um aumento das perdas em condução [8],[9]. Com o aumento das perdas em

condução, ter-se-ia então novamente uma limitação das potência processada por tais conversores.

Em [10] e [11], são propostas técnicas em que a ressonância estaria presente apenas no intervalo de comutação para realizar uma comutação não-dissipativa. Durante os demais instantes os elementos ressonantes não fariam parte do circuito, diminuindo portanto a quantidade de energia reativa circulante.

Uma outra técnica que permitiu a operação do conversor em frequência constante e com comutação não-dissipativa foi apresentada em [12]. Tal técnica interrompia o ciclo ressonante através de um interruptor auxiliar. Assim, a ressonância só seria empregada para a comutação sem perdas dos interruptores principal e auxiliar.

Uma técnica bastante semelhante foi apresentada em [13] e generalizada em [14] e [15]. Tal técnica, assim como em [12], introduzia esforços adicionais de tensão (técnica ZVS) ou esforços adicionais de corrente (técnica ZCS) em relação à modulação PWM dissipativa convencional.

A redução de tais esforços adicionais de tensão através do emprego de pequenos indutores saturáveis foi proposta em [16] e apresentada também em [15].

Os conversores apresentados nas referências [18] e [19] e mostrados na Fig. 1.1, propõem técnicas similares de comutação suave através da utilização de circuitos ressonantes auxiliares, colocados em paralelo com o interruptor principal, propiciando comutação ZVS para o interruptor principal. Tal técnica aplicada ao conversor elevador permite uma comutação ZVS para o interruptor principal, mas, no entanto, o interruptor auxiliar não se beneficia da comutação não-dissipativa, sendo as comutações de natureza ZCS na entrada em condução e dissipativa no bloqueio.

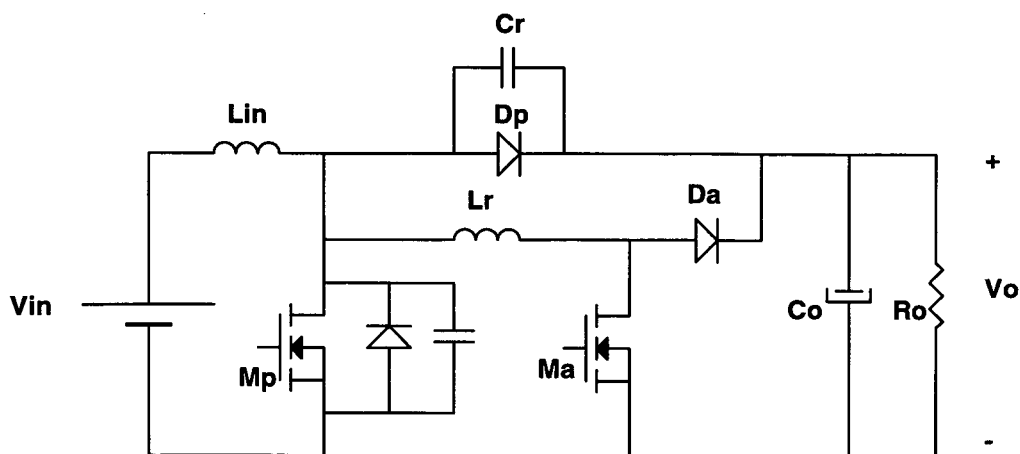


Fig. 1.1 - Conversor elevador ZVT proposto em [18] e [19].

Uma nova família de conversores com comutação não-dissipativa (ZVS) é introduzida em [20], sendo o conversor elevador ZVS apresentado na Fig. 1.2. Uma célula auxiliar ressonante com o auxílio de um auto-transformador propicia uma comutação não-dissipativa ZVS para o interruptor principal e uma comutação ZCS para o interruptor auxiliar. Tal família é originada a partir de [21].

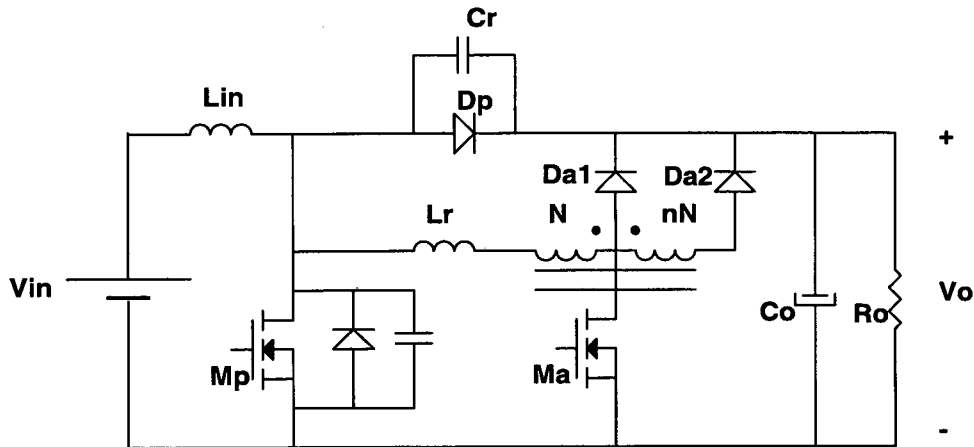


Fig. 1.2 - Conversor elevador ZVS proposto em [16].

Nos últimos anos, com a utilização dos conversores estáticos nas mais diversas aplicações, a injeção de elevado conteúdo harmônico de corrente no sistema elétrico passou a ser um fator preocupante. Esta injeção de harmônicas se deve principalmente à natureza não-linear das cargas alimentadas pelos conversores estáticos, tais como carregadores de bateria, fontes chaveadas, ballasts, etc [38].

Tal injeção de harmônicos, devido à queda de tensão na impedância equivalente do sistema de alimentação, causa uma distorção na tensão senoidal de entrada, reduz o fator de potência, e conseqüentemente aumenta a circulação de reativos pelo sistema. Tal problema, além de causar um aumento de perdas nos semicondutores e interferência eletromagnética nas cargas próximas, leva à necessidade do aumento da geração, contribuindo para o aumento do tamanho e custo do sistema de geração e distribuição.

Normas reguladoras internacionais têm surgido nos últimos anos a fim de limitar o conteúdo harmônico da corrente injetada à rede e reduzir o nível de interferência eletromagnética. O padrão IEC 555-2 [22] e atualmente o padrão IEC-1000-3-2 [23], limitaram a níveis mais restritos de harmônicas injetadas na rede de equipamentos de baixa potência (menor que 16 A por fase, 220 V). Já o padrão IEEE-519 está sendo aplicado no mercado americano [24] e diz respeito ao conteúdo harmônico de consumidores.

A fim de se reduzir o nível de harmônicas na corrente de entrada, técnicas de correção ativa e passiva do fator de potência são largamente apresentadas.

Entre as técnicas ativas, de maneira geral, os conversores analisados na literatura são do tipo elevador [25],[26], [27], [28], [37] e buck-boost [29,30].

Tais técnicas incorporam um retificador em ponte completa na entrada destes conversores. Estes conversores, entretanto, apresentam perdas de comutação e expressivas perdas de condução, as quais contribuem para a redução do rendimento da fonte de alimentação. As perdas de comutação ocorrem devido às características não ideais dos semicondutores durante a sua entrada em condução e no seu bloqueio. A Fig. 1.3 apresenta o conversor elevador aplicado na correção ativa do fator de potência.

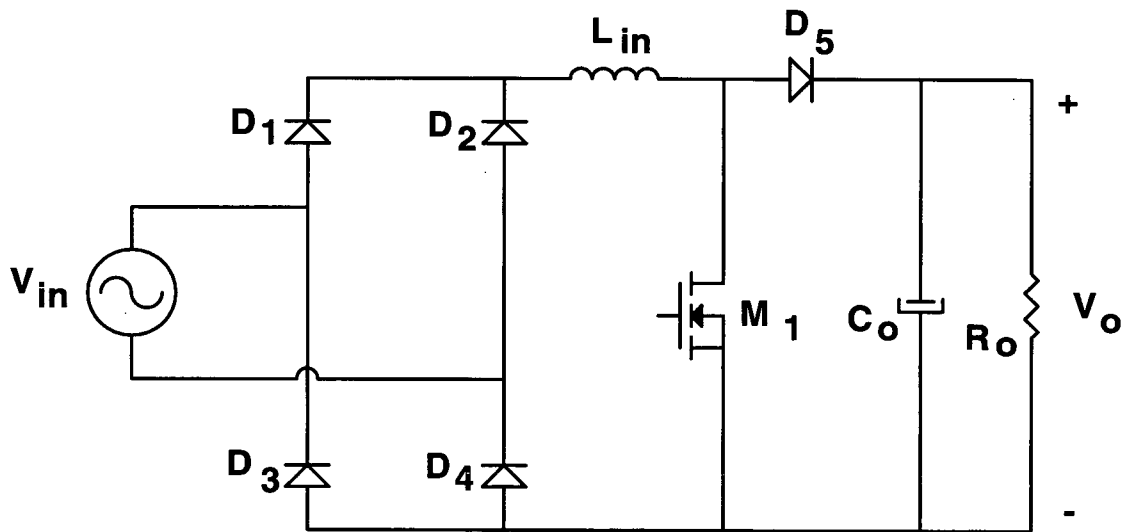


Fig. 1.3 – Retificador seguido de conversor elevador com comutação dissipativa e elevadas perdas de condução.

As perdas em condução são expressivas devido ao fato de a corrente de entrada sempre fluir por três semicondutores de potência simultaneamente, dois dos quais são diodos, e o outro, dependendo da etapa de operação do conversor elevador, é um diodo ou um dispositivo controlado, como por exemplo um MOSFET ou um IGBT.

A aplicação de técnicas de comutação suave na correção do fator de potência propiciou um aumento da eficiência em tais conversores. O conversor proposto na referência [17] obtém uma comutação suave através de uma técnica quase-ressonante de comutação sob zero de corrente sem a utilização de interruptores auxiliares, como mostra a Fig. 1.4. O rendimento neste conversor é também melhorado, no entanto, as perdas de condução são ainda consideráveis.

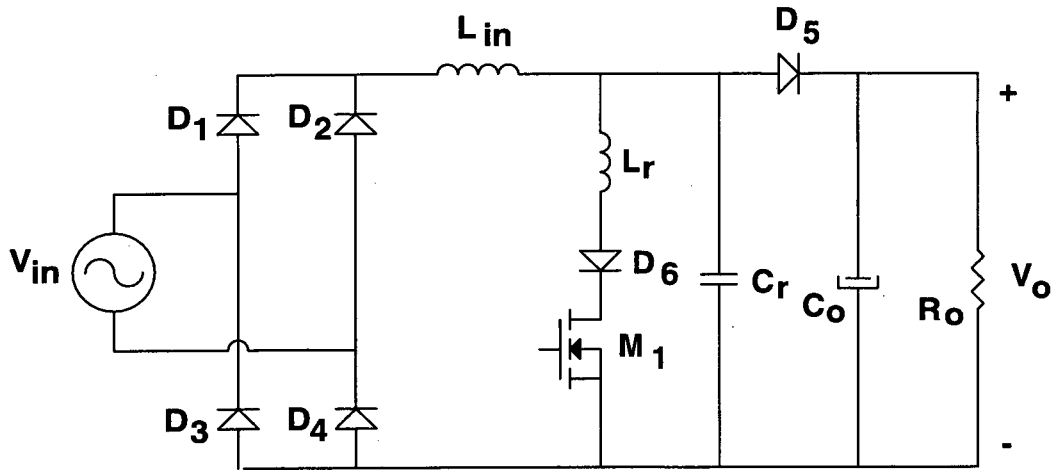


Fig. 1.4 – Retificador seguido de conversor elevador quase-ressonante com comutação ZCS.

As técnicas de comutação suave na correção do fator de potência foram também aplicadas aos conversores ZVT [18],[19]. A Fig. 1.5 apresenta o conversor elevador com alto fator de potência e com comutação suave do tipo ZVT.

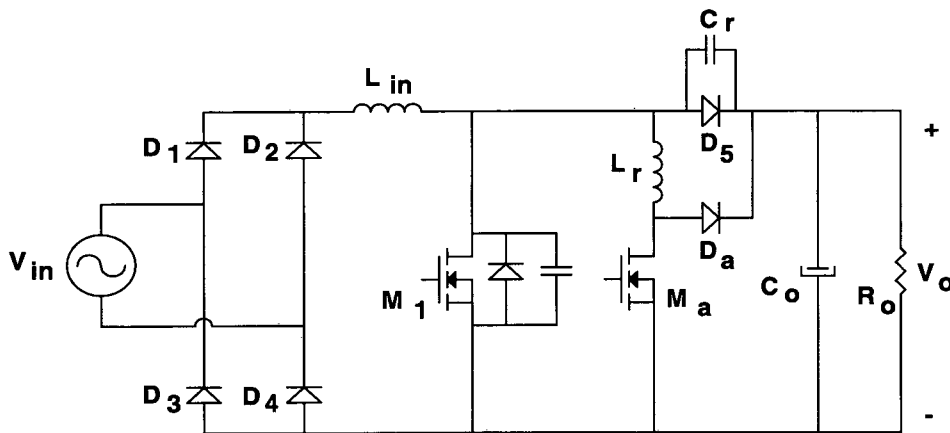


Fig. 1.5 – Retificador seguido de conversor elevador com comutação suave do tipo ZVT.

A técnica de comutação suave com uso de auto-transformador [20] também foi aplicada na correção do fator de potência [35], originando o conversor apresentado na Fig. 1.6.

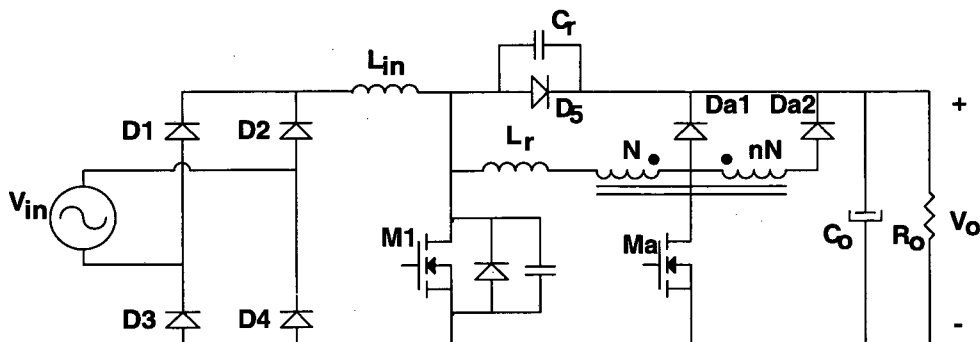


Fig. 1.6 – Retificador com conversor elevador ZVS aplicado à correção do fator de potência.

A busca por um aumento da eficiência, levou ao retificador apresentado na referência [31] e mostrado na Fig. 1.7. Este retificador opera com perdas de condução menores do que a dos retificadores anteriores. Isto se deve ao fato de que a corrente de entrada circula simultaneamente por dois semicondutores de potência ao invés de três. No entanto, as perdas de comutação são consideráveis.

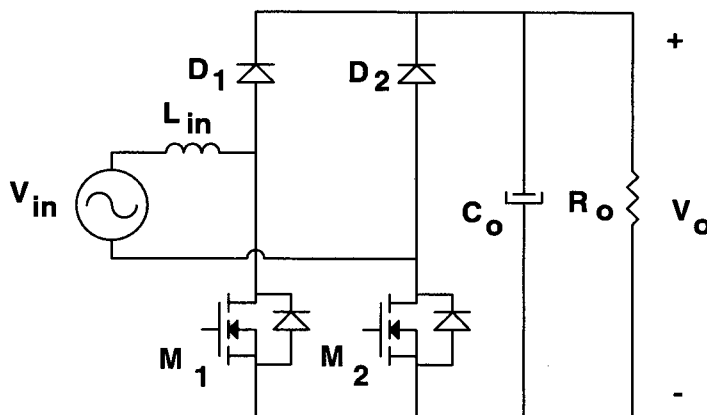


Fig. 1.7 - Retificador elevador com reduzidas perdas de condução.

Assim, para se obter um aumento do rendimento deve-se buscar técnicas que conciliem reduzidas perdas de condução e reduzidas perdas de comutação. O menor aumento no rendimento irá propiciar uma diminuição do volume de dissipador e uma conseqüente diminuição do volume total.

O principal objetivo deste trabalho é propor um conjunto de retificadores de elevado rendimento e fator de potência praticamente unitário. Pode-se conseguir assim a operação em níveis de potência mais elevados com redução do volume global do retificador.

Como metas complementares serão incluídas a análise matemática detalhada das estruturas propostas, análise das técnicas de modulação aplicadas aos retificadores e estudo das técnicas de comutação suave apropriadas para os mesmos.

A metodologia a ser empregada envolve a revisão bibliográfica criteriosa dos mais recentes trabalhos publicados em periódicos e congressos nacionais e internacionais especializados (o que em parte foi apresentado neste capítulo), uso de técnicas de modelagem de circuitos comutados, emprego de ferramentas para análise matemática e simulação das estruturas propostas e realização de estudos experimentais que viabilizem a comprovação dos resultados teóricos.

O Capítulo II apresenta a estrutura básica do retificador de reduzidas perdas de condução e elevado fator de potência. São mostrados os modos de operação deste

retificador, bem como são apresentadas algumas das estratégias de modulação possíveis para a obtenção de elevado fator de potência.

No Capítulo III é feita a análise detalhada da técnica de controle da corrente de entrada por valores médios instantâneos. Esta é uma das técnicas mais importantes para a correção do fator de potência em conversores operando no modo de condução contínua.

No Capítulo IV é apresentado o retificador de reduzidas perdas de condução com uma técnica de comutação suave sob zero de tensão (ZVS). Esta técnica permitirá o aumento do rendimento. É realizada a análise teórica desta técnica e são apresentados os resultados experimentais para um retificador de 1.6kW.

O Capítulo V apresenta uma variação topológica do retificador de reduzidas perdas de condução. É feita a análise básica deste retificador e são mostradas as vantagens e desvantagens do mesmo. Os resultados experimentais de um protótipo de 1.6 kW são também apresentados.

O Capítulo VI trata do retificador com reduzidas perdas de condução e comutação sob zero de corrente (ZCS) com modulação por corrente imposta. A análise global do conversor é realizada, detalhando aspectos de comutação, limitação de operação, modulação, fator de potência e esforços nos componentes. São apresentados os resultados experimentais de um protótipo de 830 W.

O Capítulo VII apresenta o retificador com reduzidas perdas de condução com comutação ZVS do tipo semi-ressonante e modulação da corrente em condução crítica. Esta técnica é bastante apropriada para retificadores de baixa potência, da ordem de 300 W. Neste capítulo são apresentados resultados experimentais para um conversor de 300 W.

Finalmente, são apresentadas as principais conclusões do presente estudo e são também relacionadas as citações bibliográficas utilizadas ao longo deste trabalho de tese de doutorado.

CAPÍTULO II

O RETIFICADOR MONOFÁSICO DE ELEVADO FATOR DE POTÊNCIA E COM REDUZIDAS PERDAS DE CONDUÇÃO

2.1 - INTRODUÇÃO

O comportamento desejado para os conversores de elevado fator de potência seria a capacidade do conversor em “emular” uma resistência pura para a entrada do conversor, como mostra a Fig. 2.1.

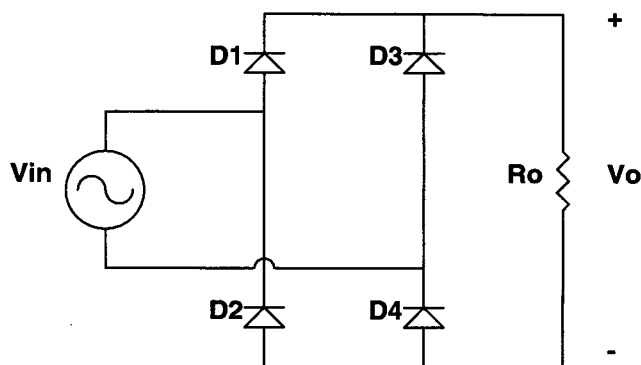


Fig. 2.1 - Retificador monofásico com carga resistiva.

No entanto, o estágio de entrada convencional das fontes de alimentação monofásicas é composto por uma ponte retificadora de diodos e por um grande capacitor eletrolítico de filtro, mostrado na Fig. 2.2. Este estágio de entrada gera uma corrente de entrada distorcida com elevado conteúdo harmônico, provocando distorção na tensão de rede devido à impedância de linha. O elevado conteúdo harmônico aumenta a circulação de energia não-ativa e o fator de potência é degradado (valor típico de 0,6). A redução do conteúdo harmônico da corrente e a operação com elevado fator de potência têm se tornado um requisito importante para as fontes de alimentação, especialmente quando os limites de injeção de harmônicos das normas emergentes, como a IEC 1000-3-2, em vigor na Europa, devem ser obedecidas. Em aplicações onde estes padrões devem ser atendidos, torna-se necessário empregar conversores CA-CC com baixa distorção harmônica na corrente de entrada.

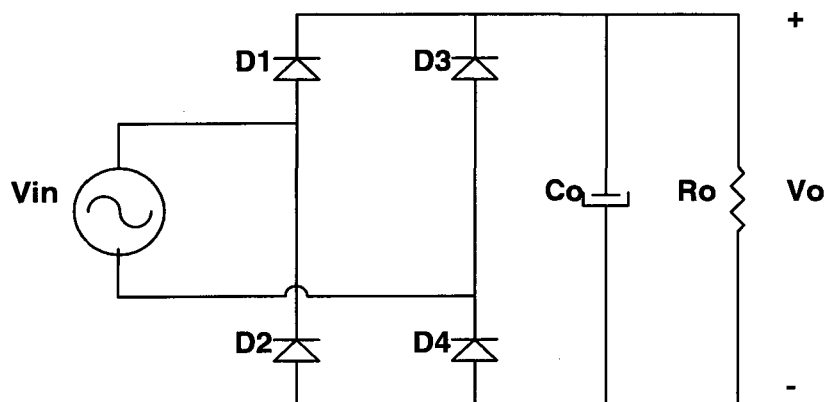


Fig. 2.2 - Estágio de entrada de uma fonte de alimentação monofásica.

O capacitor eletrolítico na saída do retificador ajudará na regulação da tensão de saída do conversor CC-CC colocado após o estágio de entrada. No entanto, é sabido que tal capacitor provoca a distorção da corrente de entrada, degradando o fator de potência. Assim, deve-se buscar retificadores que tornem a corrente de entrada senoidal, independente da carga conectada à sua saída.

Uma solução para se obter corrente senoidal de entrada seria conferir à entrada uma característica de fonte de corrente senoidal, como mostra a Fig. 2.3. No entanto, a tensão na entrada, não será senoidal, e sim uma tensão quadrada.

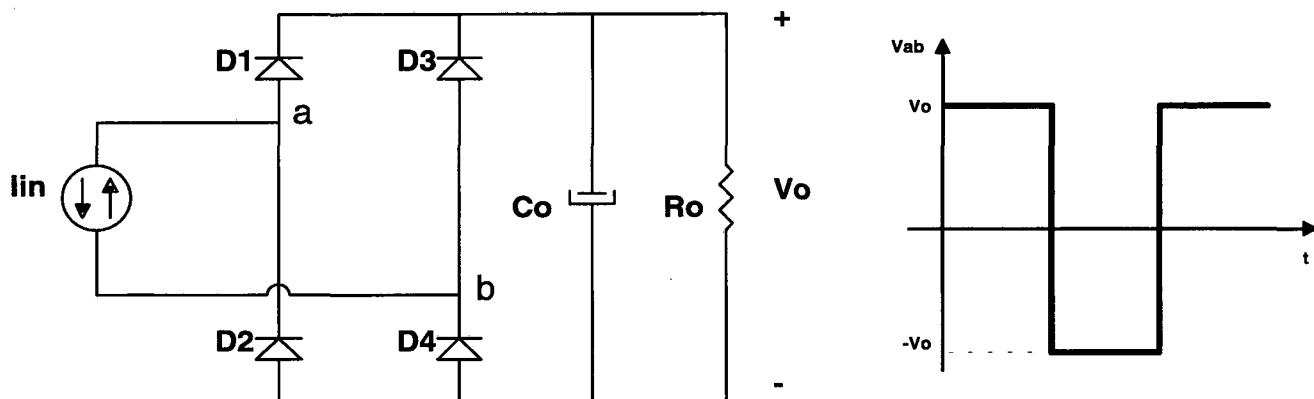


Fig. 2.3 - Retificador monofásico de corrente.

Assim, a característica desejada para a entrada do retificador deverá ser uma fonte de tensão senoidal que seja capaz de fornecer uma corrente senoidal e em fase com a referida tensão. A adição de um conversor à saída do retificador que controle a corrente de entrada, como mostra a Fig. 2.4, poderá conferir a característica desejada para a entrada do circuito.

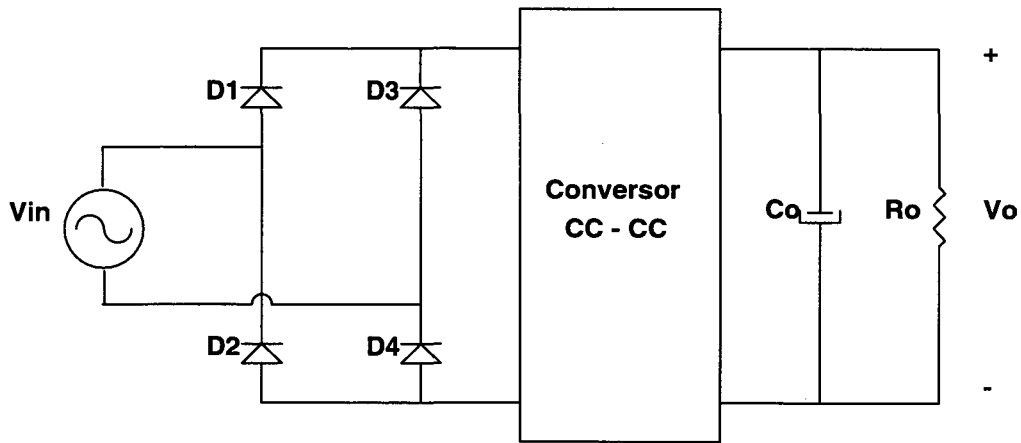


Fig. 2.4 - Conversor CC-CC acoplado à saída do retificador monofásico.

O conversor geralmente utilizado na correção do fator de potência de fontes de alimentação monofásicas é composto por uma ponte retificadora seguida por um conversor elevador (boost), apresentado na Fig. 2.5. Este conversor, entretanto, apresenta perdas de comutação e expressivas perdas de condução, as quais contribuem para a redução do rendimento da fonte de alimentação. As perdas de comutação ocorrem devido às características não ideais dos semicondutores durante a sua entrada em condução e no seu bloqueio.

As perdas em condução são expressivas devido ao fato de a corrente de entrada sempre fluir por três semicondutores de potência simultaneamente, dois dos quais são diodos, e o outro, dependendo da etapa de operação do conversor elevador, é um diodo ou um dispositivo controlado, como por exemplo um MOSFET ou um IGBT.

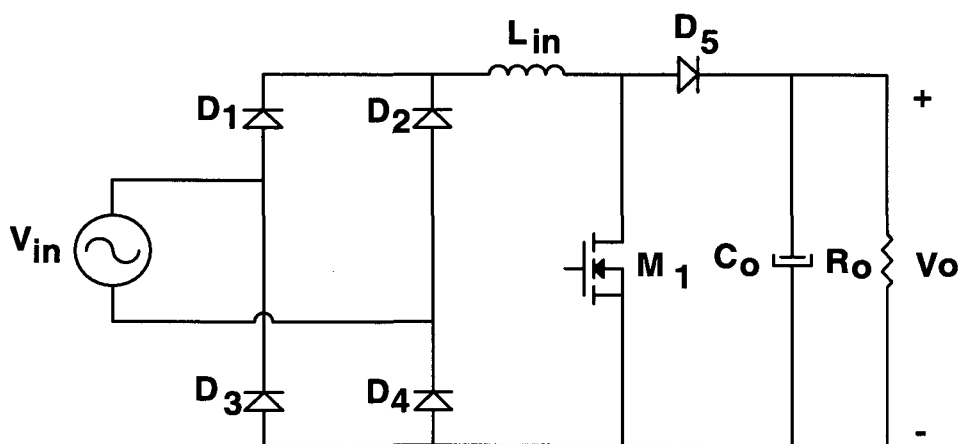


Fig. 2.5 – Retificador com estágio elevador.

A redução das perdas de comutação pode ser atingida por diversas técnicas, já discutidas na introdução geral. Os conversores apresentados nas referências [18] e [19] propõem técnicas similares através da utilização de circuitos auxiliares de comutação. O

rendimento destes conversores é melhorado significativamente. No entanto, as perdas em condução não são reduzidas.

O conversor proposto na referência [17] obtém uma comutação suave através de uma técnica quase-ressonante de comutação sob zero de corrente sem a utilização de interruptores auxiliares. O rendimento neste conversor é também melhorado, no entanto, as perdas de condução são ainda consideráveis.

O conversor apresentado na referência [31] e mostrado na Fig. 2.6 opera com perdas de condução menores do que a dos conversores anteriores. Isto se deve ao fato de que a corrente de entrada circula simultaneamente por dois semicondutores de potência ao invés de três. No entanto, as perdas de comutação são consideráveis.

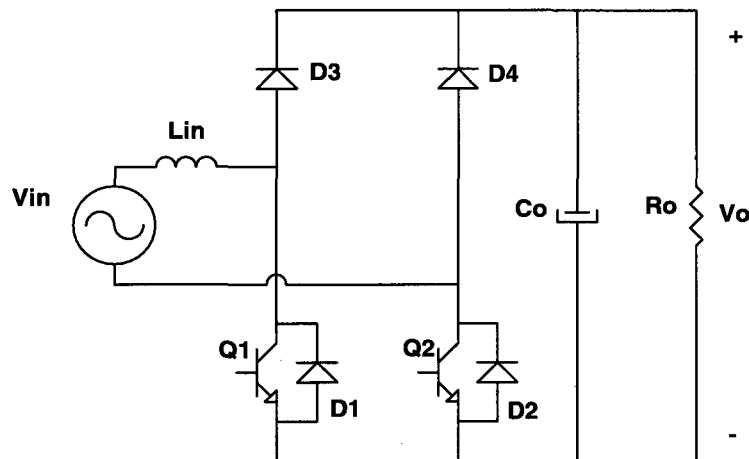


Fig. 2.6 - Retificador com reduzidas perdas de condução.

O retificador apresentado na Fig. 2.6 se baseia na síntese de dois conversores elevadores, cada qual operando para um semi-ciclo da tensão de rede, como mostra a Fig. 2.7. Trata-se de um conversor totalmente simétrico, composto por dois conversores elevadores.

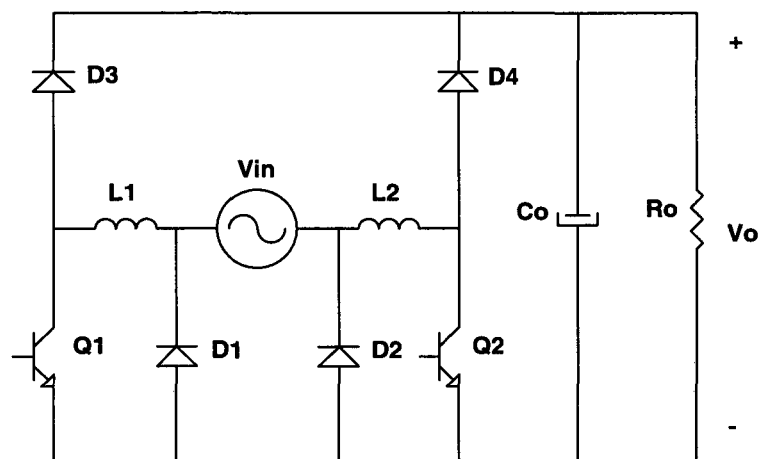


Fig. 2.7 – Retificador elevador genérico com reduzidas perdas de condução.

2.2 - MODOS DE OPERAÇÃO

O retificador com reduzidas perdas de condução apresenta dois modos distintos de operação, explicados a seguir.

a) Primeiro modo

No primeiro modo de operação, mostrado na Fig. 2.8, a cada meio ciclo de rede um dos dois MOSFETs está conduzindo durante todo o intervalo de tempo, enquanto que o outro MOSFET realiza a função *boost*.

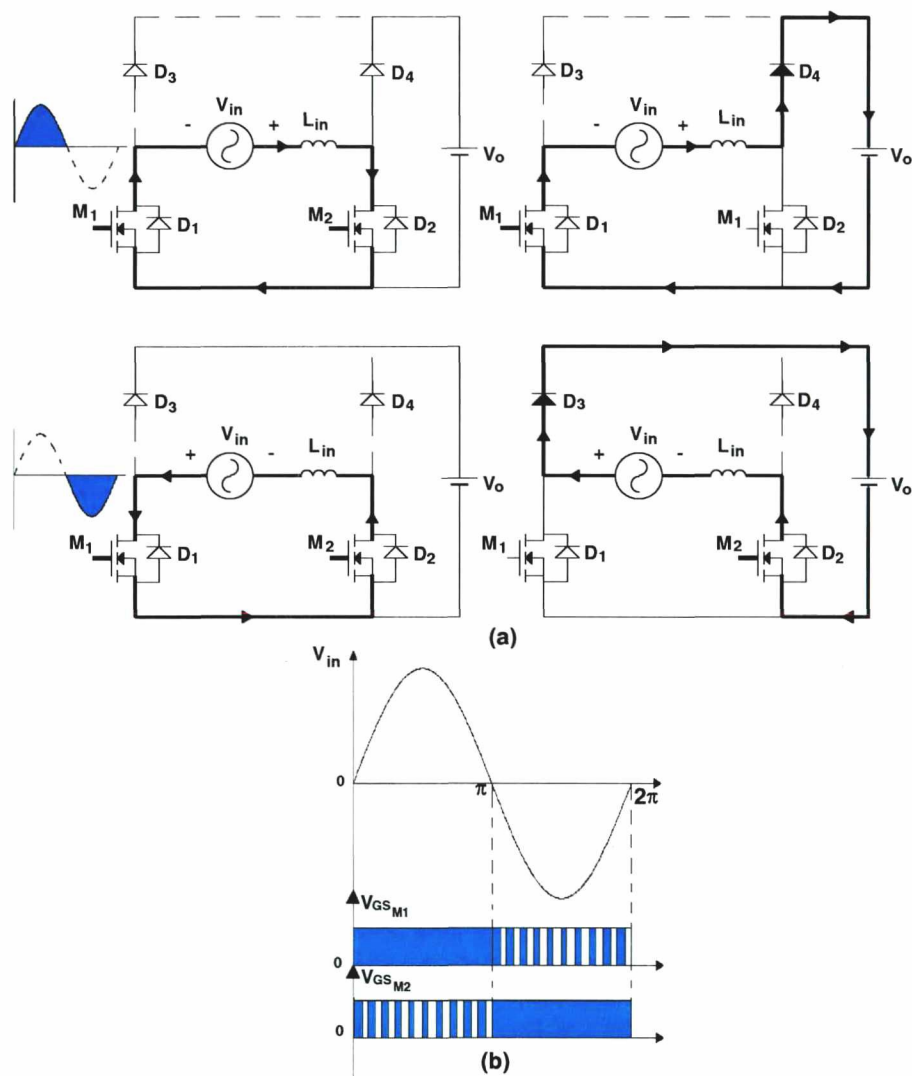


Fig. 2.8. a - Estados topológicos para o primeiro modo de operação.

2.8. b - Sinais de comando dos MOSFETs para o primeiro modo de operação.

O MOSFET que está ativo durante o meio ciclo da rede irá conduzir a corrente no sentido reverso, de *source* para *drain*. A corrente não irá fluir através do diodo intrínseco do MOSFET, mas pelo próprio MOSFET. Esta propriedade irá reduzir ainda mais as perdas de condução e aumentar o rendimento do conversor. Verifica-se que haverá apenas duas

quedas de tensão em semicondutores no fluxo de corrente, e uma destas quedas de tensão será sempre em um MOSFET, o que levará a quedas de tensão menores quando um MOSFET de baixo $R_{DS(on)}$ é escolhido.

Os sinais de comando, juntamente com a tensão de entrada são mostrados na Fig. 2.8.b. Este modo de operação apresenta mais complexidade no circuito para gerar os pulsos de comando dos MOSFETs do que um conversor elevador convencional.

b) Segundo modo.

Neste modo de operação, mostrado na Fig. 2.9, os sinais de comando de ambos os interruptores são os mesmos.

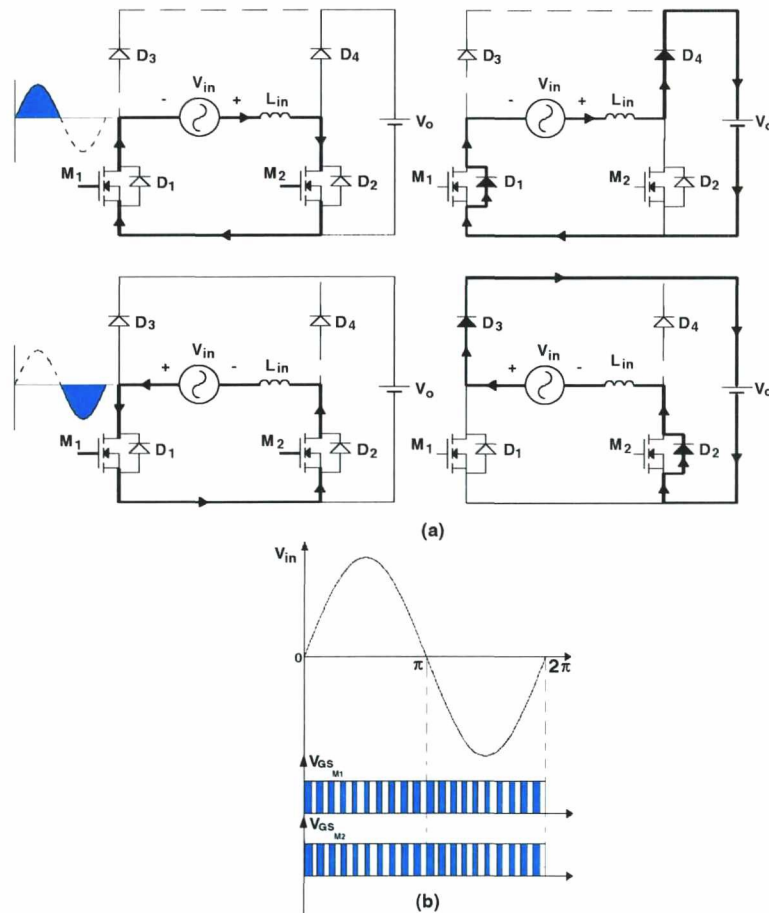


Fig.2.9.a - Estados topológicos para o segundo modo de operação.

2.9.b - Sinais de comando dos MOSFETs para o segundo modo de operação.

No semi-ciclo positivo da corrente de entrada, quando ambos os MOSFETs são acionados, a corrente irá fluir no sentido direto pelo MOSFET M_2 e no sentido reverso pelo próprio MOSFET M_1 , ao invés de circular pelo seu diodo intrínseco. Quando ambos os

MOSFETs são bloqueados, a corrente irá fluir através do diodo D_2 e através do diodo intrínseco do MOSFET M_1 .

Este modo de operação levará a uma perda de condução um pouco superior quando comparada com o primeiro modo. Entretanto, continuará a existir apenas duas quedas de tensão em semicondutores no caminho da corrente. E, quando os MOSFETs estiverem acionados, estas quedas de tensão ocorrerão em MOSFETs e não em diodos.

Os sinais de comando de ambos os MOSFETs, juntamente com a tensão de entrada são mostrados na Fig. 2.9.b. Neste modo de operação não será necessário incluir uma lógica extra no circuito de comando, uma vez que os dois MOSFETs têm o mesmo sinal de comando. Este modo permitirá o emprego direto dos circuitos de correção do fator de potência já disponíveis. Este modo será então o escolhido para a implementação prática.

2.3 - TÉCNICAS DE MODULAÇÃO

Todas as técnicas de modulação aplicadas para o conversor elevador na correção do fator de potência podem ser aplicadas no conversor elevador com reduzidas perdas de condução.

A Fig. 2.10 apresenta as formas de onda de tensão e corrente de entrada empregando a técnica de modulação por corrente descontínua. Assim como a modulação em condução crítica, esta técnica é indicada apenas para aplicações em baixas potências, pois o elevado valor de pico da corrente de entrada inviabiliza sua aplicação em potências maiores. A modulação em condução descontínua apresenta harmônicas de baixa ordem, que se acentuam à medida que a relação entre a tensão de saída e a tensão de pico de entrada se aproxima da unidade [28].

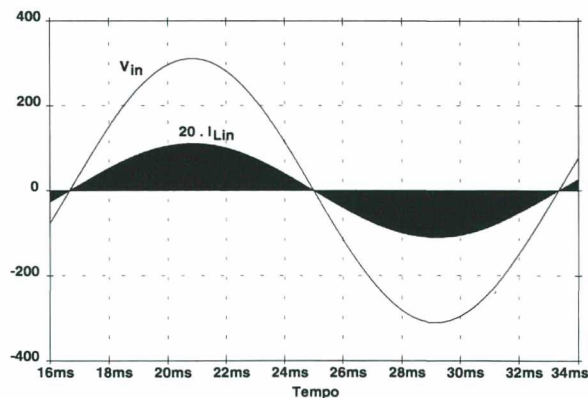


Fig. 2.10 - Modulação em condução descontínua.

A Fig. 2.11 apresenta as formas de onda de entrada para modulação por histerese variável e por histerese constante. Estas duas modulações, por trabalharem com o conversor em condução contínua, permitem a sua utilização em elevadas potências. No entanto, estas duas técnicas operam com frequência de comutação variável.

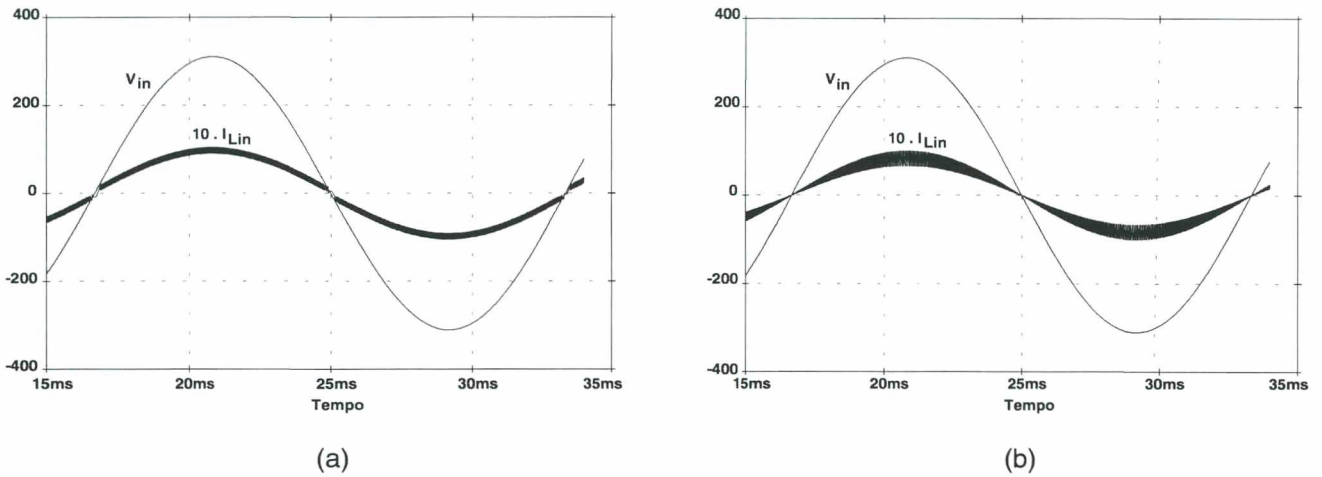


Fig. 2.11 - Modulação por (a) histerese constante e por (b) histerese variável.

A Fig. 2.12 apresenta a tensão e a corrente de entrada para a modulação por corrente de pico com compensação de rampa e para a modulação por valores médios instantâneos da corrente de entrada. Estas duas modulações, também por trabalharem com o conversor em condução contínua, permitem a sua utilização em elevadas potências. Estas duas técnicas operam com frequência constante e conferem excelente performance ao conversor quanto ao fator de potência.

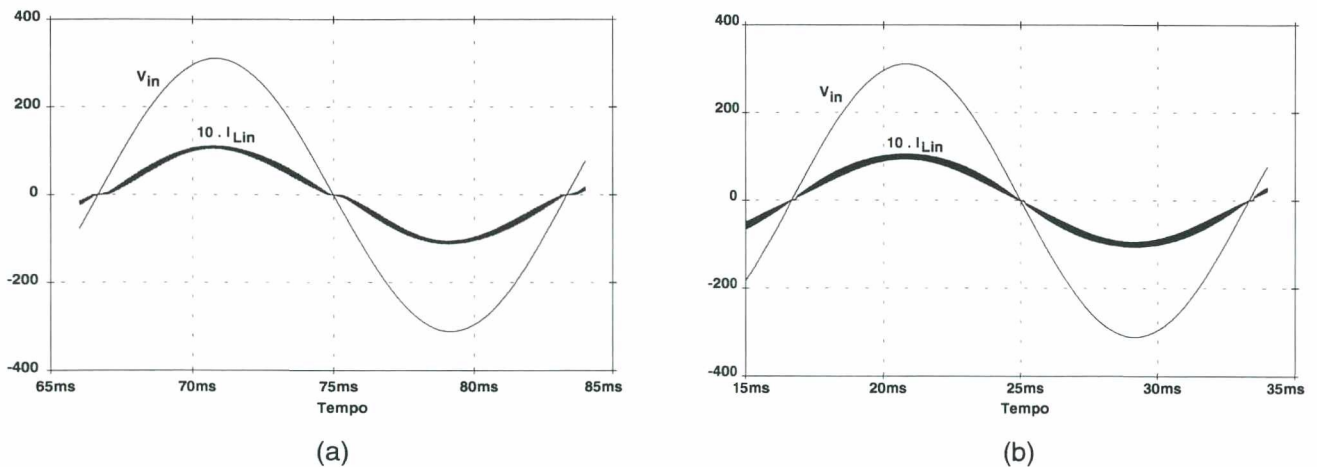


Fig. 2.12 - Modulação por (a) compensação de rampa e por (b) valores médios instantâneos.

2.4 - CONCLUSÃO

Foi apresentado neste capítulo o retificador elevador com reduzidas perdas de condução. Tal retificador apresenta as seguintes características:

- Elimina a ponte retificadora de entrada e reduz o número de semicondutores no caminho de circulação da corrente.
- A referência de comando dos MOSFETs e da tensão de saída pode ser a mesma, facilitando o comando dos MOSFETs e a aplicação de uma malha de regulação.
- O comando dos MOSFETs é simples, uma vez que pode ser aproveitado o mesmo comando para os dois semicondutores controlados.
- O conversor aproveita os diodos parasitas dos dois MOSFETs.
- O princípio de condução reversa dos MOSFETs pode ser aproveitado, desde que um MOSFET de baixa resistência de condução seja escolhido.
- Possibilidade de aplicação de qualquer técnica de comutação suave utilizada para o conversor elevador convencional.
- Possibilidade de aplicação de qualquer técnica de modulação aplicada ao conversor elevador convencional.

CAPÍTULO III

A TÉCNICA DE CORREÇÃO DO FATOR DE POTÊNCIA EMPREGANDO O CONTROLE DA CORRENTE DE ENTRADA POR VALORES MÉDIOS INSTANTÂNEOS

3.1 - INTRODUÇÃO

Este capítulo apresenta o estudo da técnica de controle por valores médios instantâneos da corrente de entrada aplicada ao conversor elevador. Esta técnica aplicada no modo de condução contínua é bastante utilizada em pré-reguladores de alto fator de potência pelo fato de propiciar uma baixa distorção harmônica de entrada e um fator de potência praticamente unitário.

É feito um estudo detalhado do conversor elevador aplicado à correção do fator de potência e da estratégia de controle. É apresentada a metodologia básica de projeto do conversor elevador assim como do controle por valores médios instantâneos.

É mostrado que a análise realizada neste capítulo para o conversor elevador é válida para o retificador monofásico com reduzidas perdas de condução.

3.2 – ANÁLISE BÁSICA

A técnica de controle da corrente de entrada por valores médios instantâneos é uma das mais utilizadas na correção do fator de potência de retificadores operando em condução contínua de corrente, sendo portanto bastante aconselhada para conversores monofásicos de potência mais elevada.

Esta técnica consiste em monitorar a corrente de entrada do conversor e controlá-la através da comutação em alta frequência dos interruptores do conversor para que ela siga uma referência senoidal com mínimo erro. Este controle é bastante apropriado para conversores que têm uma característica de fonte de corrente na entrada, como, por exemplo, o conversor elevador.

A Fig. 3.1 (a) mostra o diagrama básico da estratégia de controle aplicada ao conversor elevador e a Fig. 3.1 (b) apresenta a sua modificação para o retificador monofásico de reduzidas perdas de condução quando se deseja preservar a localização da referência do circuito no terminal negativo do capacitor de saída.

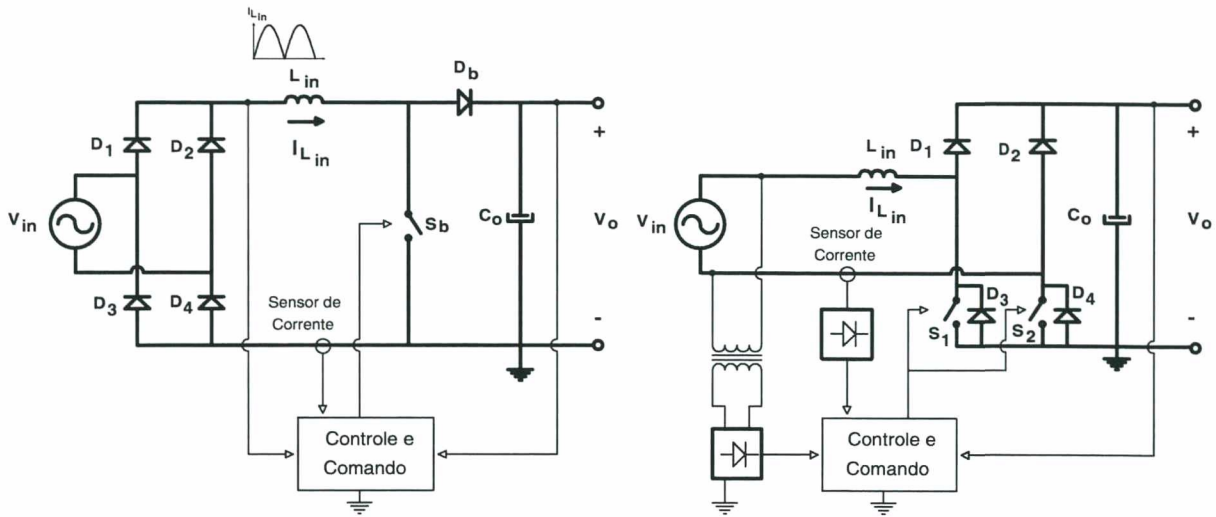


Fig. 3.1 – Aplicação do controle por valores médios instantâneos para retificadores de alto fator de potência.

Observa-se que o controle por valores médios instantâneos pode ser aplicado ao pré-regulador clássico (retificador seguido do conversor elevador) bem como ao retificador monofásico de reduzidas perdas de condução com algumas modificações. Verifica-se que neste tipo de controle, disponível em alguns integrados comerciais como o UC 3854 da Unitrode [36], além de se fazer um sensoramento da corrente no indutor L_{in} , existe um controle da tensão de saída e um sensoramento da tensão da rede, retificada ou não, conforme o caso. A finalidade de cada um desses sinais será tratada na seção 3.4.

A fim de se referenciar todos os sinais no terminal negativo do capacitor de saída torna-se necessário utilizar no retificador com reduzidas perdas de condução (Fig. 3.1(b)) um transformador e um sensor de corrente isolado.

3.2.1 – VARIAÇÃO DA RAZÃO CÍCLICA

A análise básica da estratégia de controle será feita inicialmente para o pré-regulador convencional, apresentado na Fig. 3.1 (a), por simplicidade, sendo depois facilmente estendida para o retificador de reduzidas perdas de condução.

O pré-regulador do fator de potência irá operar no modo de condução contínua da corrente de entrada. Uma vez que se deseja uma tensão de saída fixa e estabilizada, a razão cíclica do conversor, operando à frequência de comutação constante, irá variar a cada período de comutação. A relação aplicada ao conversor CC-CC elevador de tensão poderá ser aplicada neste conversor CA-CC, considerando a variação senoidal da tensão retificada de entrada.

Assim :

$$\frac{V_o}{V_{in}(\omega.t)} = \frac{1}{1 - D(\omega.t)} \quad (3.1)$$

Como :

$$V_{in}(\omega.t) = V_{in.p} \cdot \text{sen}(\omega.t) \quad (3.2)$$

Tem-se :

$$D(\omega.t) = 1 - \frac{V_{in.p}}{V_o} \cdot \text{sen}(\omega.t) \quad (3.3)$$

Pode-se denominar β como sendo a relação entre a tensão de saída e a tensão de pico de entrada:

$$\beta = \frac{V_o}{V_{in.p}} \quad (3.4)$$

A expressão (3.3) fica então da forma :

$$D(\omega.t) = 1 - \frac{1}{\beta} \cdot \text{sen}(\omega.t) \quad (3.5)$$

Como o conversor irá operar com uma frequência de comutação do interruptor de potência muito maior que a frequência da tensão senoidal de entrada, pode-se dizer, para efeito de simplificação, que a razão cíclica variará de forma contínua segundo a relação (3.5). A razão cíclica variará desde a unidade até um valor mínimo ao longo de um período da senóide de entrada.

A razão cíclica máxima ocorrerá na passagem por zero da tensão de entrada.

$$D_{máx} = 1 \quad \text{p/ } \omega.t = n.\pi \quad n=0,1,2,\dots \quad (3.6)$$

A razão cíclica mínima ocorrerá no pico da senóide de entrada.

$$D_{mín} = 1 - \frac{1}{\beta} \quad \text{p/ } \omega.t = (2.n + 1) \cdot \frac{\pi}{2} \quad n=0,1,2,\dots \quad (3.7)$$

A Fig. 3.2 apresenta de forma gráfica o comportamento da equação (3.5).

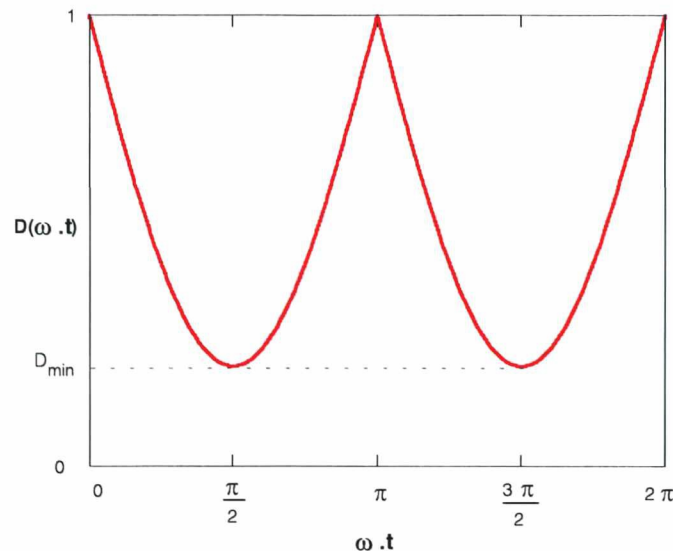


Fig. 3.2 – Variação da razão cíclica para um período da rede.

3.2.2 – ONDULAÇÃO DA CORRENTE DE ENTRADA

A ondulação da corrente no indutor L_{in} irá variar ao longo do ciclo da rede. Quando o interruptor S se encontra conduzindo, a tensão sobre L_{in} é a própria tensão instantânea de entrada. Admitindo que a tensão de entrada não varia durante um período de comutação, é possível escrever:

$$V_{in}(\omega.t) = \frac{L_{in} \cdot \Delta i_{in}(\omega.t)}{D(\omega.t) \cdot T_s} \quad (3.8)$$

Onde : T_s = Período de comutação

$\Delta i_{in}(\omega.t)$ = Ondulação da corrente de entrada para um tempo genérico dentro de um período de rede.

Substituindo (3.2) e (3.5) em (3.8) e resolvendo para $\Delta i_{in}(\omega.t)$, obtém-se :

$$\Delta i_{in}(\omega.t) = \frac{V_{in.p} \cdot T_s}{L_{in}} \cdot \text{sen}(\omega.t) \cdot \left[1 - \frac{1}{\beta} \cdot \text{sen}(\omega.t) \right] \quad (3.9)$$

Normalizando a expressão (3.9):

$$\overline{\Delta i_{in}}(\omega.t) = \Delta i_{in}(\omega.t) \cdot \frac{L_{in}}{V_{in.p} \cdot T_s} = \text{sen}(\omega.t) \cdot \left[1 - \frac{1}{\beta} \cdot \text{sen}(\omega.t) \right] \quad (3.10)$$

Esta expressão representa a ondulação de corrente normalizada. Derivando-se esta expressão em função de ωt e igualando-se o resultado a zero, obtém-se os instantes ωt em que a expressão da ondulação passa por um máximo ou um mínimo relativo:

$$\omega.t_1 = \text{sen}\left(\frac{\beta}{2}\right)^{-1} \quad (3.11)$$

$$\omega.t_2 = \frac{\pi}{2} \quad (3.12)$$

Verifica-se que a expressão (3.10) possui dois pontos de derivada nula e que $\omega.t_1$ existe apenas para $\beta \leq 2$.

Para $\beta \leq 2$, a máxima ondulação da corrente normalizada de entrada ocorrerá em $\omega.t = \text{sen}(\beta/2)^{-1}$ e terá seu valor definido pela expressão (3.13).

$$\overline{\Delta i_{in \max}} = \frac{\beta}{4} \quad (3.13)$$

Para $\beta \geq 2$, existirá apenas $\omega.t_2$. Assim, para qualquer $\beta \geq 2$ a máxima ondulação da corrente normalizada de entrada se encontrará em $\omega.t = \frac{\pi}{2}$ e terá seu valor definido pela expressão (3.14).

$$\overline{\Delta i_{in \max}} = 1 - \frac{1}{\beta} \quad (3.14)$$

A Fig. 3.3 apresenta a variação da ondulação da corrente normalizada de entrada ao longo de meio ciclo da rede para diferentes valores de β .

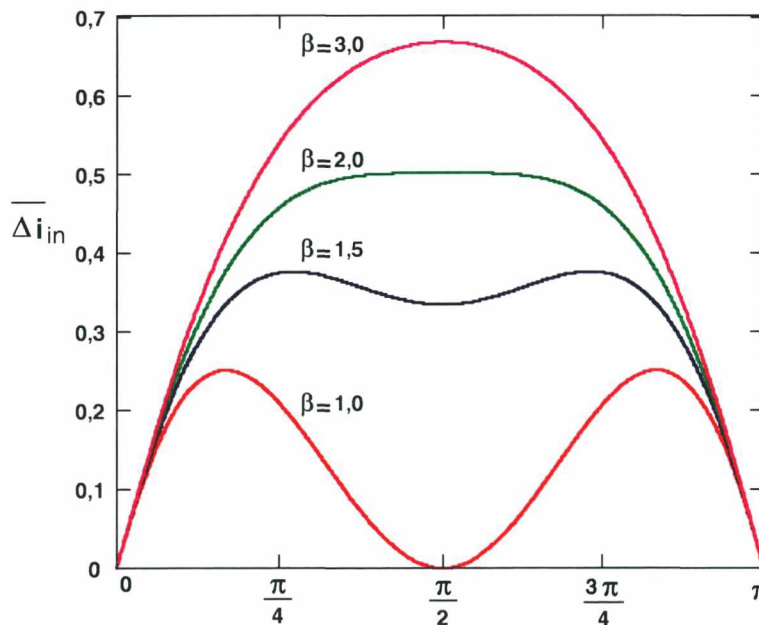


Fig. 3.3 – Variação da ondulação da corrente de entrada normalizada para um período de rede.

Percebe-se, portanto, que a ondulação máxima normalizada e o instante de tempo em que ela ocorre dependem da relação entre a tensão de saída e a tensão de pico de entrada (β).

3.2.3 – ENERGIA ENTREGUE À CARGA E ONDULAÇÃO DA TENSÃO DE SAÍDA

Como o objetivo desta técnica de controle é tornar a corrente de entrada senoidal e em fase com a tensão de entrada, a potência instantânea na entrada obedecerá à expressão (3.15)

$$P_{in}(\omega.t) = V_{in}(\omega.t).I_{in}(\omega.t) \quad (3.15)$$

Onde:

$$V_{in}(\omega.t) = V_{in.p} \cdot \text{sen}(\omega.t) \quad (3.16)$$

$$I_{in}(\omega.t) = I_{in.p} \cdot \text{sen}(\omega.t) \quad (3.17)$$

Assim :

$$P_{in}(\omega.t) = V_{in.p} \cdot I_{in.p} \cdot \text{sen}^2(\omega.t) \quad (3.18)$$

A representação gráfica da expressão (3.18) é mostrada na Fig. 3.4. Considerando para efeito de análise rendimento unitário, verifica-se que a potência instantânea entregue à carga varia ao longo de meio período de rede, sendo máxima no pico da tensão de entrada e mínima na passagem por zero da mesma. O valor médio desta potência instantânea é o valor da potência entregue à carga em Watts.

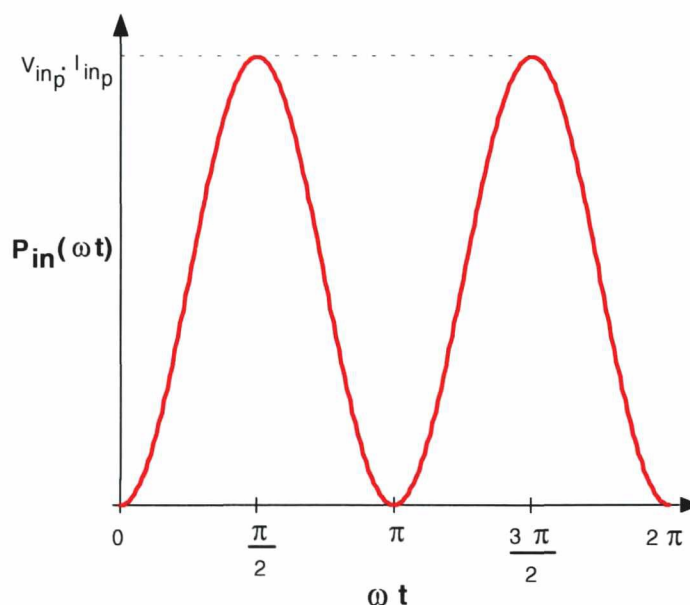


Fig. 3.4 – Potência instantânea de entrada para um período de rede.

No conversor elevador o diodo D_b conduz de modo complementar ao interruptor controlado S_b . O diodo D_b terá uma corrente média para cada período de comutação definida pela expressão (3.19).

$$I_{D_b}(\omega.t) = I_{in}(\omega.t) \cdot (1 - D(\omega.t)) \quad (3.19)$$

Substituindo (3.5) e (3.17) em (3.19), tem-se a expressão da corrente média instantânea ao longo de um período da rede. A Fig. 3.5 apresenta a variação da corrente média instantânea no diodo para um período da rede.

$$I_{D_b}(t) = \frac{1}{\beta} \cdot I_{in_p} \cdot \sin^2(\omega.t) \quad (3.20)$$

A corrente que circula pelo diodo do conversor elevador irá para o capacitor de saída C_o e para a carga. Portanto, pode-se montar um circuito equivalente para se determinar o comportamento da tensão de saída quando o capacitor e a carga são alimentados por uma fonte de corrente $I_{D_b}(t)$. O circuito equivalente é mostrado na Fig. 3.6.

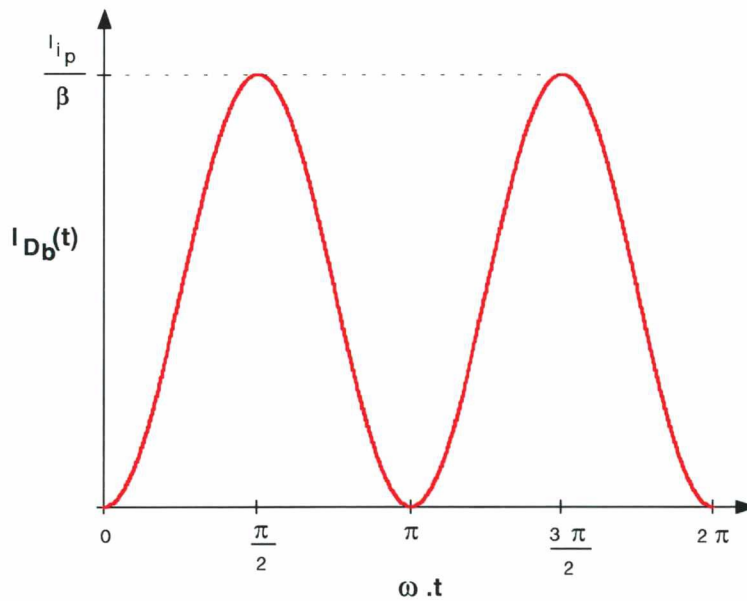


Fig. 3.5 – Corrente média instantânea no diodo D_b para um período de rede.

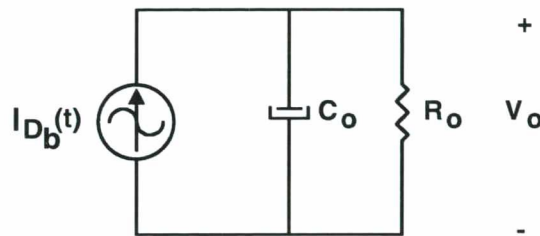


Fig. 3.6 – Circuito equivalente de saída do retificador.

Resolvendo este circuito, para o regime permanente, obtém-se a expressão para a tensão de saída em regime permanente, $V_{ORP}(t)$.

$$V_{oRP}(t) = R_o \cdot I_{inp} \cdot \left[\frac{1}{2\beta} - \frac{1}{2\beta + 8\beta R_o^2 C_o^2 \omega^2} \cdot (2\omega R_o C_o \cdot \text{sen}(2\omega t) + \cos(2\omega t)) \right] \quad (3.21)$$

Esta expressão apresenta a componente contínua e a componente alternada da tensão de saída.

A componente contínua é definida pela expressão (3.22):

$$V_{oméd} = V_o = \frac{R_o \cdot I_{inp}}{2\beta} \quad (3.22)$$

A componente alternada da tensão de saída é o restante da expressão (3.21):

$$V_{oCA}(t) = R_o \cdot I_{inp} \cdot \left[-\frac{1}{2\beta + 8\beta R_o^2 C_o^2 \omega^2} \cdot (2\omega R_o C_o \cdot \text{sen}(2\omega t) + \cos(2\omega t)) \right] \quad (3.23)$$

O módulo da componente alternada desta tensão fica então definido por (3.24).

$$|V_{oCA}| = \frac{R_o \cdot I_{inp}}{2\beta \cdot (1 + 4\omega^2 R_o^2 C_o^2)} \cdot \sqrt{1 + 4\omega^2 R_o^2 C_o^2} = \frac{R_o \cdot I_{inp}}{2\beta \cdot \sqrt{1 + 4\omega^2 R_o^2 C_o^2}} \quad (3.24)$$

Como $4\omega^2 R_o^2 C_o^2 \gg 1$, a expressão (3.24) pode ser simplificada e obtém-se a amplitude da componente alternada da tensão:

$$V_{oCA} = \frac{I_{inp}}{4\beta \omega C_o} \quad (3.25)$$

Sabendo-se que :

$$\beta = \frac{V_o}{V_{inp}} \quad (3.26) \quad \text{e} \quad P_o = \frac{V_{inp} \cdot I_{inp}}{2} \quad (3.27)$$

A expressão (3.25) pode ser simplificada :

$$V_{oCA} = \frac{P_o}{2\omega C_o V_o} \quad (3.28)$$

A Fig. 3.7 apresenta a forma de onda da tensão de saída $V_o(t)$ em regime permanente.

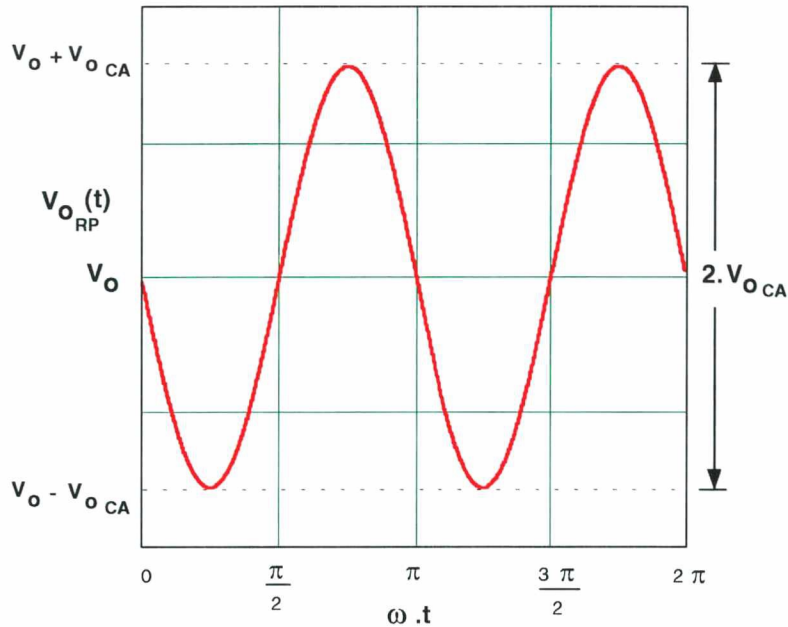


Fig. 3.7 – Ondulação da tensão de saída.

A tensão de saída possuirá uma ondulação com uma frequência igual ao dobro da frequência da rede. Esta ondulação não poderá deixar de existir, uma vez que deseja-se ter na entrada uma corrente senoidal e em fase com a tensão. A potência instantânea entregue pela entrada à saída, como mostra a Fig. 3.4, não é constante ao longo de um período de rede, o que impede que a tensão de saída tenha ondulação nula. Esta ondulação será dependente da potência de carga, da capacitância de saída e da tensão de carga.

Portanto, para se obter alto fator de potência é necessário se conviver com uma ondulação na tensão de saída. Estes circuitos para correção do fator de potência tornam-se bastante úteis como unidades pré-reguladoras, as quais têm como característica elevado fator de potência e tensão contínua na carga com pequena ondulação. Na saída de tais pré-reguladores estarão acoplados conversores CC-CC operando em alta frequência que irão adaptar a tensão CC e reduzir sensivelmente a ondulação da tensão de saída ou conversores CC-CA para uma aplicação de acionamento ou de sistema ininterrupto de energia.

3.3 – ESTUDO DO CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS

O projeto adequado dos circuitos de controle e a análise de estabilidade do sistema são pontos fundamentais para o correto funcionamento do conversor operando em condução contínua de corrente de entrada e com correção do fator de potência.

Um diagrama de blocos básico do sistema de controle por valores médios instantâneos da corrente de entrada é mostrado na Fig. 3.8. O controle consiste de duas malhas de realimentação, uma interna de corrente e uma externa de tensão. A malha de corrente, mais rápida, irá definir a razão cíclica adequada do interruptor S_b para garantir alto fator de potência e tensão de saída regulada.

O sinal de erro do regulador de tensão $R_V(s)$ (entrada A), juntamente com uma amostra da forma de onda da tensão de entrada (entrada B) e uma alimentação direta (controle *feedforward*- entrada C) irão definir a referência de corrente para o regulador de corrente $R_i(s)$.

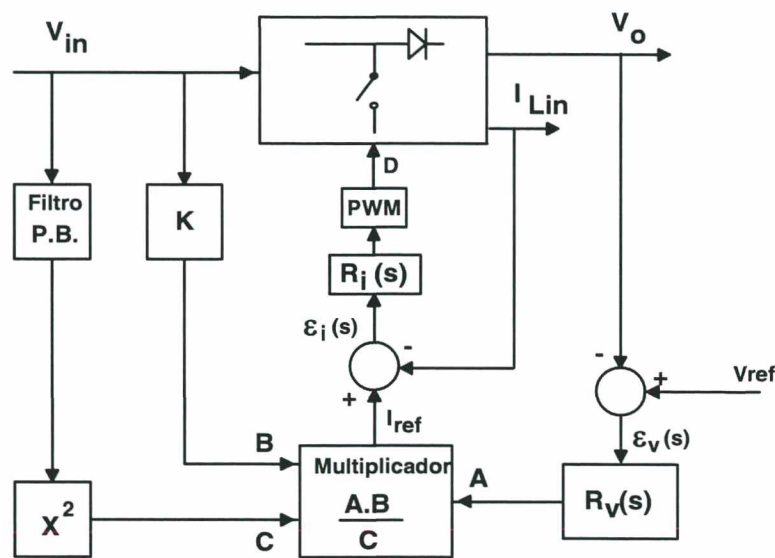


Fig. 3.8 – Diagrama de blocos do sistema de controle por valores médios instantâneos.

3.3.1 – ESTUDO DO CONTROLE DE CORRENTE

A fim de que a corrente de entrada do conversor siga uma referência senoidal e em fase com a tensão de entrada, é necessário projetar adequadamente o controle da malha de corrente deste conversor. Para isso, deve-se levantar a função de transferência da corrente de entrada (I_{Lin}) em relação à variável de controle, no caso a razão cíclica D .

A. Modelo do Conversor

A função de transferência $G(s) = I_{Lin}(s)/D(s)$ pode ser obtida a partir do modelo da chave PWM, descrito por Vorpérian [39].

O modelo simplificado do conversor operando em condução contínua de corrente e considerando a tensão de entrada constante e a tensão de saída sem ondulação é

apresentado na Fig. 3.9. Pode-se verificar a presença da célula de comutação, destacada no circuito da figura.

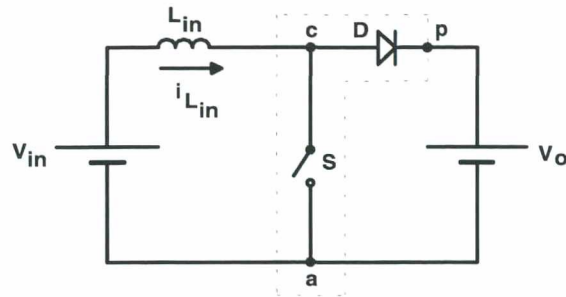


Fig. 3.9 - Modelo simplificado do conversor elevador.

Aplicando-se o modelo da chave PWM, obtém-se o circuito da Fig. 3.10. Através deste circuito, pode-se obter tanto a função de transferência simplificada $G_S(s)$ como a característica de transferência estática entrada/saída do conversor elevador.

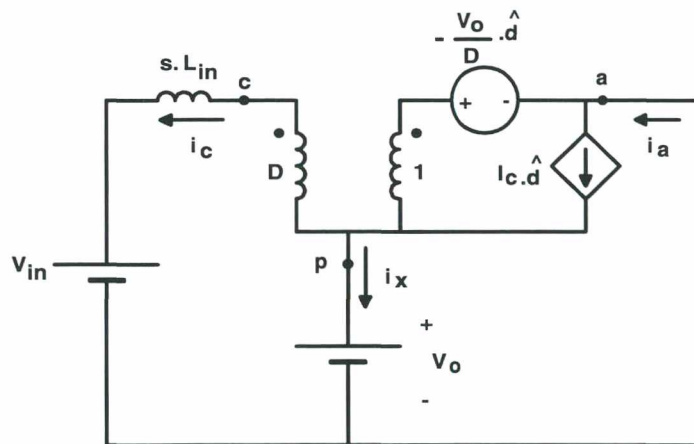


Fig. 3.10 – Modelo do conversor elevador para a obtenção da função de transferência $G_s(s) = I_{Lin}(s)/D(s)$.

Para se obter a característica de transferência estática V_o/V_{in} , os parâmetros variantes no tempo são anulados e a indutância de entrada L_{in} é substituída por um curto-circuito.

Assim:

$$\frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (3.29)$$

Para se obter a função de transferência simplificada $G_S(s)$, as fontes de tensão V_{in} e V_o são substituídas por um curto-circuito, uma vez que se admite que não existe variação destas tensões. O circuito equivalente para a determinação de $G_S(s)$ é mostrado na Fig. 3.11.

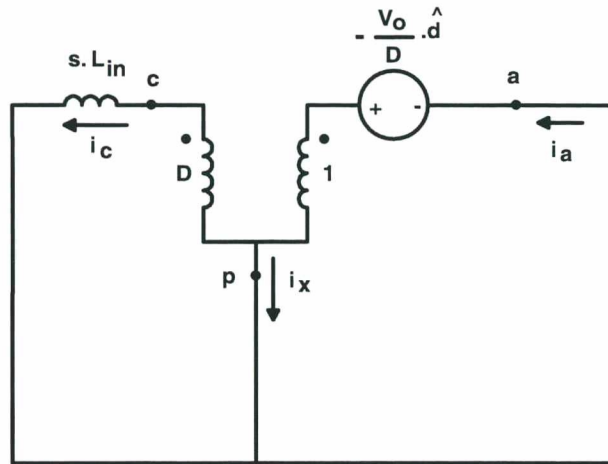


Fig. 3.11 – Modelo do conversor elevador para a determinação de $G_S(s)$.

Através do circuito da Fig. 3.11 obtém-se:

$$\frac{I_c(s)}{D(s)} = -\frac{V_o}{s \cdot L_{in}} \quad (3.30)$$

No entanto, como $I_{Lin} = -I_c$, a função de transferência $G_S(s)$ fica definida por :

$$G_s(s) = \frac{I_{Lin}(s)}{D(s)} = \frac{V_o}{s \cdot L_{in}} \quad (3.31)$$

Esta é uma função simplificada, já que se considera que a tensão de saída é constante e sem ondulação.

Por outro lado, se for considerado que existe uma ondulação na tensão de saída sobre o seu valor médio, deve-se substituir a fonte de tensão V_o pelo capacitor de saída e pela resistência de carga, como mostra a Fig. 3.12.

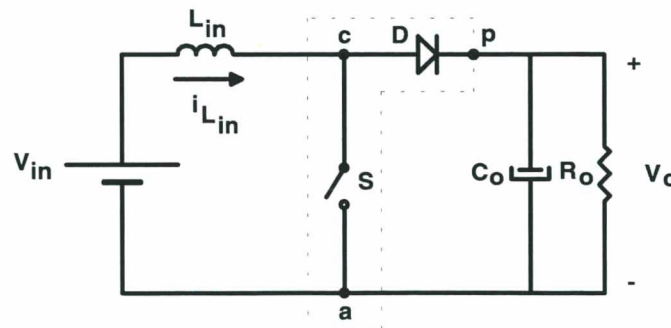


Fig. 3.12 – Conversor elevador considerando a ondulação da tensão de saída V_o .

Substituindo a parte destacada do circuito da Fig. 3.12 pelo modelo da chave PWM, obtém-se o circuito apresentado na Fig. 3.13.

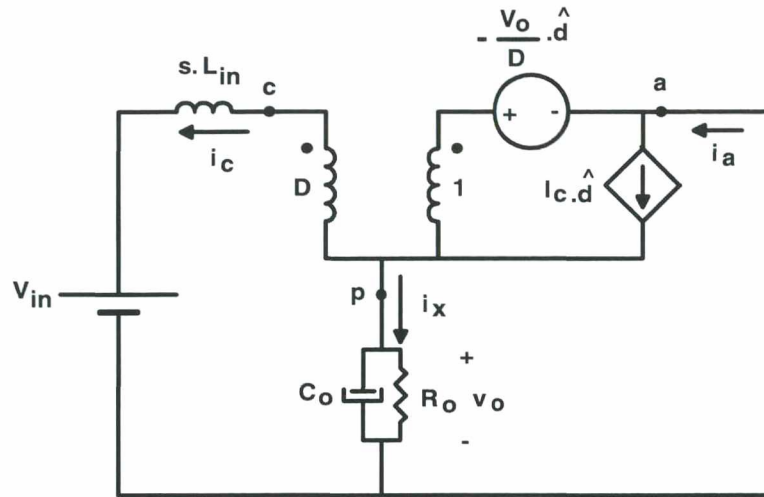


Fig. 3.13 – Circuito equivalente do conversor elevador aplicando-se o modelo da chave PWM.

Para a determinação da função $G(s) = I_{Lin}(s)/D(s)$ considera-se, da mesma forma que anteriormente que a tensão de entrada é constante. Assim, a fonte de tensão de entrada é substituída por um curto-circuito. Por outro lado, neste modelo mais completo, considera-se que a tensão de saída apresenta ondulação. O circuito equivalente para a determinação da função de transferência $G(s)$ é mostrado na Fig. 3.14.

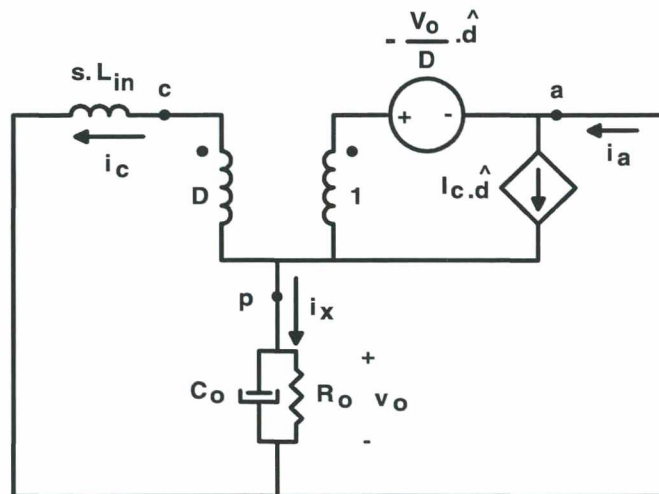


Fig. 3.14 – Modelo do conversor elevador para a determinação de $G(s)$.

Através do circuito da Fig. 3.14, obtém-se a função de transferência definida pela expressão (3.32).

$$\frac{I_{Lin}(s)}{D(s)} = \frac{V_o \cdot (2 + s \cdot R_o \cdot C_o)}{L_{in} \cdot R_o \cdot C_o \cdot s^2 + L_{in} \cdot s + R_o \cdot (1 - D)^2} \quad (3.32)$$

Verifica-se que esta função de transferência mais completa depende, além dos parâmetros do conversor, do ponto de operação, ou seja, da sua razão cíclica D e da

carga. Esta função apresenta um zero e dois pólos complexos conjugados, todos no semi-plano esquerdo, definidos a seguir:

$$f_z = -\frac{2}{2\pi R_o C_o} \quad (3.33)$$

$$f_{p1} = \frac{1}{2\pi R_o C_o} \cdot \left(-\frac{1}{2} + j \sqrt{\frac{4R_o^2 C_o \cdot (1-D)^2 - L_{in}}{L_{in}}} \right) \quad (3.34)$$

$$f_{p2} = \frac{1}{2\pi R_o C_o} \cdot \left(-\frac{1}{2} - j \sqrt{\frac{4R_o^2 C_o \cdot (1-D)^2 - L_{in}}{L_{in}}} \right) \quad (3.35)$$

As expressões (3.31) e (3.32) são comparadas em um Diagrama de Bode, para os seguintes parâmetros usuais e que serão utilizados em seções posteriores deste trabalho:

$$\begin{cases} P_o = 1600W \\ V_o = 400V \\ L_{in} = 450\mu F \\ C_o = 680\mu F \\ R_o = 100\Omega \end{cases}$$

A Fig. 3.15 apresenta o diagrama de Bode da função de transferência da função $G_S(s)$ e de $G(s)$ para diferentes valores de razão cíclica.

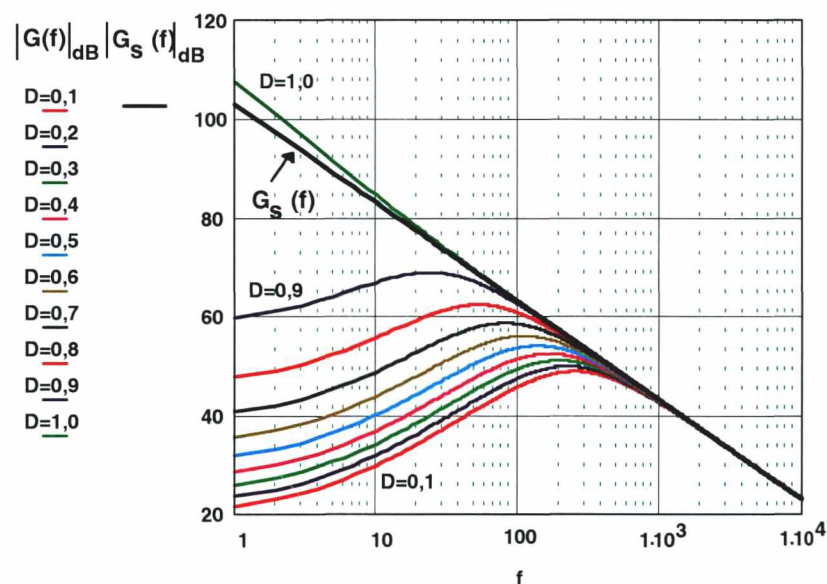


Fig. 3.15 – Diagrama de Bode das funções de transferência $G(s)$ e $G_S(s)$.

Observa-se que para altas frequências a função de transferência $G(s)$ se aproxima da função de transferência simplificada $G_S(s)$. Assim, a função de transferência $G_S(s)$ poderá

ser utilizada para a região perto da frequência de cruzamento e para a análise de estabilidade do sistema.

Para efeito de simplificação, a função de transferência $G_S(s)$ será utilizada para o projeto do compensador de corrente adequado para esse tipo de controle.

Verifica-se que a função de transferência $G_S(s)$ do conversor apresenta um pólo na origem, o que lhe confere um decréscimo no ganho de -20 dB/dec e uma fase igual a -90° . O sistema é inerentemente estável, com uma frequência de cruzamento de ganho dependente da indutância de entrada e situada usualmente nesse tipo de aplicação, na faixa de algumas dezenas de quilohertz.

Para se obter uma corrente de entrada senoidal e em fase com a tensão de alimentação, é necessário um sistema de controle da corrente de entrada em malha fechada. O diagrama básico de controle é mostrado na Fig. 3.16. Uma amostra da corrente de entrada é obtida através da queda de tensão sobre um sensor de corrente, por exemplo um resistor *shunt* ou sensor de efeito *Hall*, e comparada com uma referência de corrente senoidal, passando por um regulador apropriado. A tensão de erro do regulador é comparada com uma onda dente-de-serra para a correta geração dos pulsos de comando do interruptor.

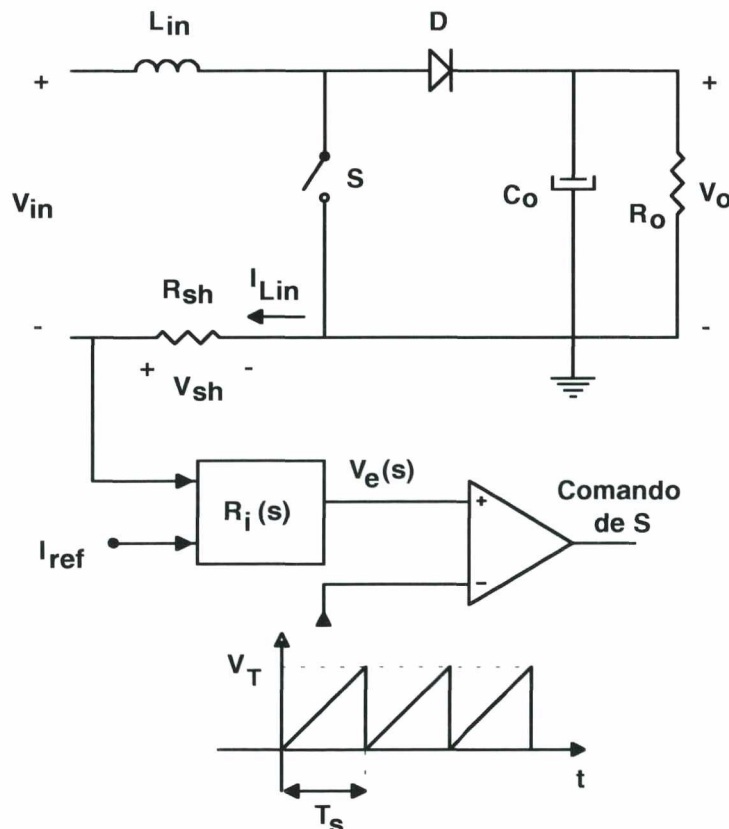


Fig. 3.16 – Diagrama básico de controle da corrente de entrada.

A partir do esquema apresentado, pode-se modificar a função de transferência da corrente de entrada do conversor considerando-se que a amostra da corrente de entrada é obtida através de um resistor *shunt* e que a razão cíclica D do conversor é traduzida por uma tensão de erro do regulador a ser comparada com uma onda dente-de-serra. Assim, a função $G_1(s)$ representa a função de transferência da tensão sobre o sensor de corrente com respeito à tensão de erro do regulador de corrente. A função $G_1(s)$ é representada pela expressão (3.36).

$$G_1(s) = \frac{V_{sh}(s)}{V_e(s)} = \frac{R_{sh}}{V_T} \cdot G_s(s) = \frac{R_{sh} \cdot V_o}{s \cdot V_T \cdot L_{in}} \quad (3.36)$$

Onde :

V_{sh} - Tensão sobre o sensor de corrente (Resistor *shunt*);

V_e - Tensão de erro do regulador de corrente;

V_T - Amplitude do sinal dente de serra

B. Efeito da Amostragem do Sinal de Corrente

O efeito da amostragem da corrente de entrada no controle por corrente média deve ser levado em consideração na função de transferência $G_1(s)$. De acordo com a teoria de sistemas amostrados [40] o deslocamento de fase da função de transferência do sistema é constante na metade da frequência de amostragem (frequência de comutação).

A amostragem da corrente de entrada introduz dois zeros no semi-plano direito na função de transferência da corrente de entrada em função da variável de controle [41],[42]. Assim, a função de transferência amostrada $H_e(s)$ é definida pela expressão (3.37).

$$H_e(s) = \frac{s \cdot Ts}{e^{s \cdot Ts} - 1} \quad (3.37)$$

Verifica-se que a expressão (3.37) apresenta um numero infinito de zeros, no semi-plano direito. A Fig. 3.17 mostra o diagrama de módulo e fase desta expressão.

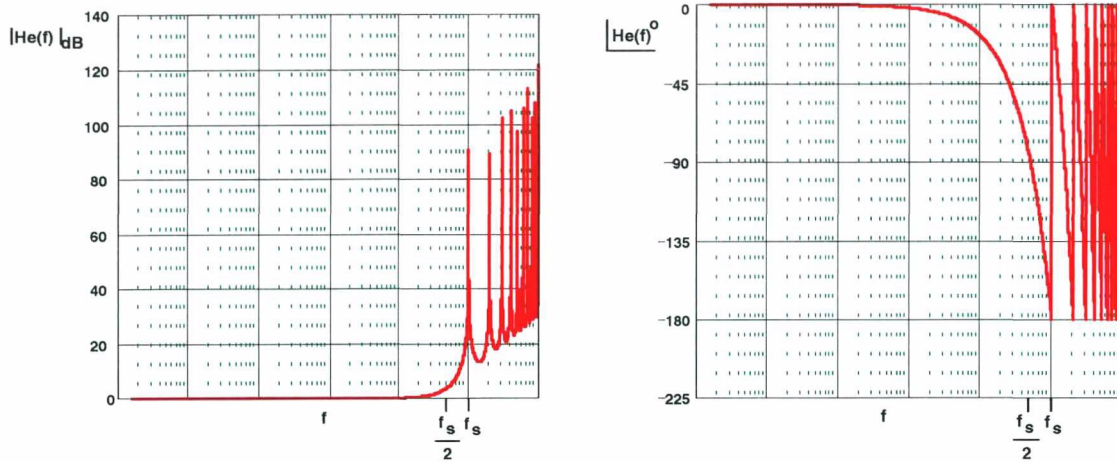


Fig. 3.17 - Diagramas de módulo e de fase de $H_e(s)$.

No entanto, segundo o Teorema de Shannon de sistemas amostrados [40], se torna necessário descrever com precisão a função de transferência apenas até a metade da frequência de amostragem (frequência de comutação). Uma aproximação assintótica de segunda ordem da função de transferência pode representar com precisão $H_e(s)$ e explicitar os zeros desta função até a metade da frequência de comutação.

Assim, a função $H_e(s)$ pode ser representada pela equação (3.38) para frequências até a metade da frequência de comutação [41].

$$H_{e_s}(s) = 1 - \frac{s}{2 \cdot fs} + \frac{s^2}{\pi^2 \cdot fs^2} \quad (3.38)$$

A Fig. 3.18 apresenta o diagrama de módulo e fase da função $H_e(s)$ e da função simplificada $H_{e_s}(s)$. Verifica-se que até a metade da frequência de comutação, a função de transferência simplificada $H_{e_s}(s)$ representa com boa precisão a função de transferência amostrada $H_e(s)$.

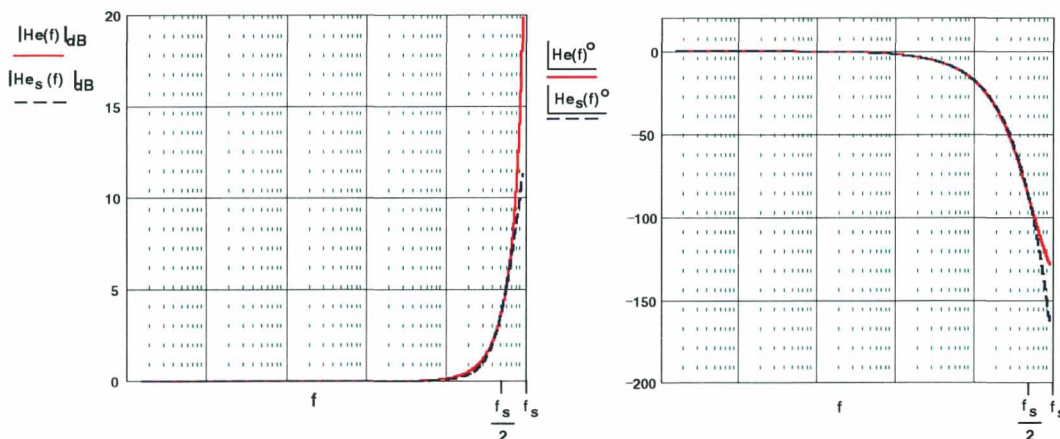


Fig. 3.18- Diagramas de módulo e de fase de $H_e(s)$ e de $H_{e_s}(s)$

O par de zeros da função de transferência simplificada é definido pelas expressões (3.39) e (3.40):

$$\omega_{z1} = \frac{\pi^2 \cdot f_s}{4} + j \cdot \frac{\pi \cdot f_s}{4} \cdot \sqrt{16 - \pi^2} \quad (3.39)$$

$$\omega_{z2} = \frac{\pi^2 \cdot f_s}{4} - j \cdot \frac{\pi \cdot f_s}{4} \cdot \sqrt{16 - \pi^2} \quad (3.40)$$

Os zeros complexos conjugados desta função de transferência estão portanto alocados na metade da frequência de comutação.

$$|f_{z1}| = |f_{z2}| = \frac{1}{2\pi} \sqrt{\left(\frac{\pi^2 \cdot f_s}{4}\right)^2 + \left(\frac{\pi \cdot f_s}{4} \cdot \sqrt{16 - \pi^2}\right)^2} = \frac{f_s}{2} \quad (3.41)$$

A função de transferência do sistema considerando o efeito da amostragem fica agora definida pela expressão (3.42).

$$T_i(s) = G_1(s) \cdot H_{es}(s) = \frac{R_{sh} \cdot V_o}{s \cdot V_T \cdot L_{in}} \cdot \left(1 - \frac{s}{2 \cdot f_s} + \frac{s^2}{\pi^2 \cdot f_s^2}\right) \quad (3.42)$$

A Fig. 3.19 mostra a representação gráfica da expressão (3.42) para parâmetros típicos de um retificador de 1600 W:

$$\begin{cases} L_{in} = 450 \mu H \\ V_o = 400 V \\ V_T = 5,2 V \\ f_s = 100 kHz \\ R_{sh} = 0,1 \Omega \end{cases}$$

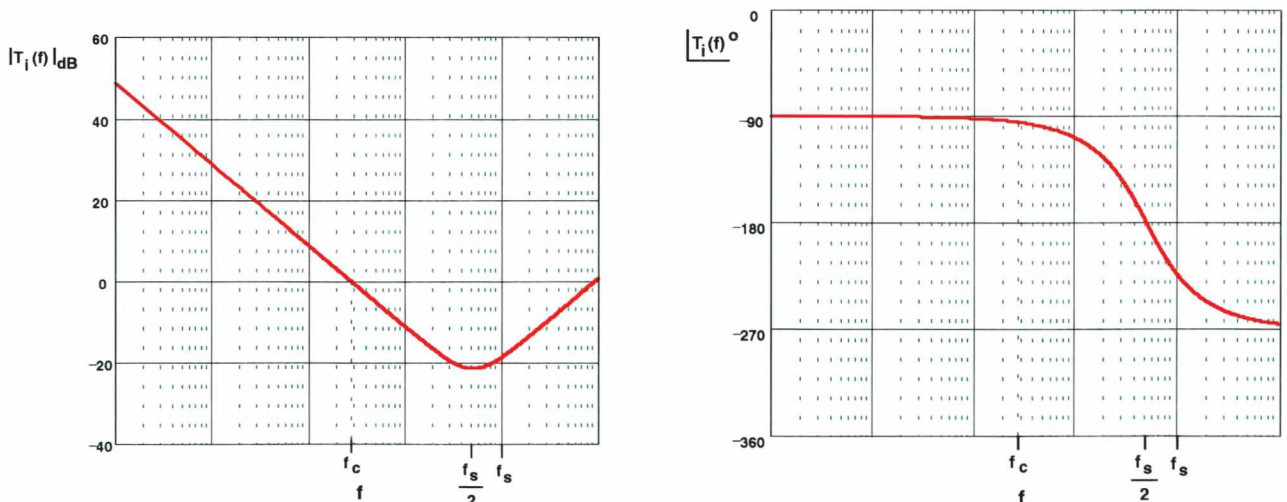


Fig. 3.19 – Diagramas de módulo e de fase de $T_i(s)$.

Observa-se o efeito dos dois zeros do semi-plano direito na metade da frequência de comutação ($f_s/2$). O ganho de $T_i(s)$ a partir de $f_s/2$ sobe com uma taxa de +20dB/dec e cruza novamente o eixo de ganho 0dB. No entanto, isto não é relevante, pois o teorema de Shannon mostra que é necessário garantir a estabilidade até a metade da frequência de comutação. Por outro lado, deve-se atentar para a margem de fase, que pode atingir valores extremamente pequenos, conforme a frequência de cruzamento se aproxima de $f_s/2$.

C. Reguladores de Corrente

Verifica-se que o sistema é tipicamente estável. No entanto, a frequência de cruzamento de ganho da função de transferência $T_i(s)$ está usualmente localizada em alguns quilohertz. Esta frequência de cruzamento de ganho deve ser aumentada, a fim de conferir ao sistema uma boa resposta dinâmica.

C.1. Regulador Proporcional

Como a função de transferência em laço aberto $T_i(s)$ é inerentemente estável, a utilização de um controle proporcional poderia ser a primeira alternativa a ser estudada. O controle proporcional com um determinado ganho, garantiria o aumento da frequência de cruzamento sem a perda da estabilidade. No entanto, este tipo de regulador não garantiria uma boa reprodutibilidade da senóide de referência na corrente de entrada, especialmente na passagem por zero da mesma, como mostra a Fig. 3.20. Isto ocorre devido às derivadas maiores da corrente de entrada nesta região bem como aos baixos ganhos nas frequências próximas à frequência de cruzamento.

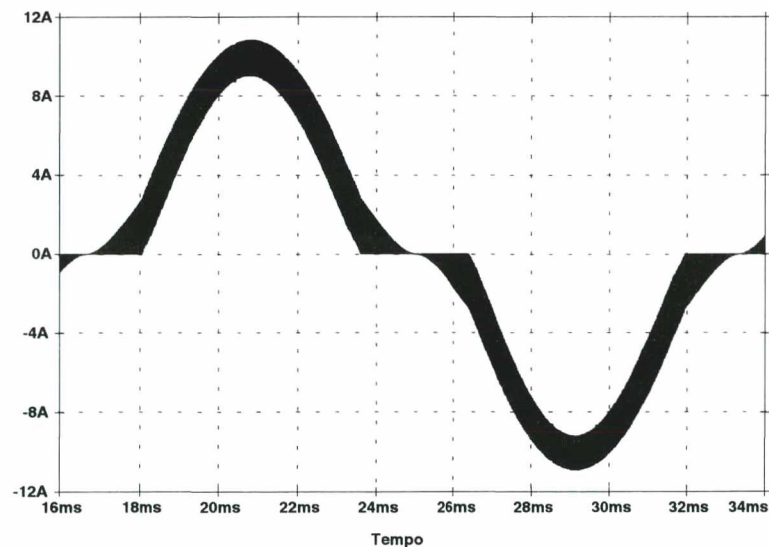


Fig. 3.20 – Corrente de entrada para um regulador proporcional na malha de corrente do conversor.

Se ao invés da função de transferência simplificada $G_S(s)$ for considerada a função de transferência completa $G(s)$ (eq. 3.33), o ganho seria ainda mais baixo em baixas frequências, ocasionando problemas de erro estático e de reprodutibilidade da senóide da rede. Um aumento ainda maior do ganho do regulador proporcional para sanar tais deficiências poderá causar problemas de estabilidade, uma vez que a margem de fase tenderá a zero.

C.2. Regulador Proporcional-Integral

A utilização de um regulador com um pólo na origem garantiria um ganho elevado em baixas frequências, inclusive para o modelo da função de transferência completa $G(s)$. O emprego de tal regulador tornaria o sistema instável, pois o ganho do sistema em laço aberto cairia com uma inclinação de -40 dB/dec na frequência de cruzamento, conferindo ao sistema uma margem de fase de 0° . Além disso, somente o pólo na origem reduziria a banda de resposta em frequência para o controle da corrente.

O regulador deverá, portanto, apresentar além do pólo na origem, um zero antes da frequência de cruzamento de ganho, para garantir uma margem de fase considerável e, conseqüentemente, a estabilidade. Este zero também terá a finalidade de aumentar a banda de resposta em frequência.

O regulador proporcional-integral apresenta o pólo na origem e mais um zero. A função de transferência deste regulador é definida pela expressão (3.43) ou (3.44), dependendo se é desejado explicitar o ganho do integrador (ω_i) ou o ganho de faixa plana (K_i). A sua representação assintótica de ganho e fase é mostrada na Fig. 3.21.

$$R_i(s) = \omega_i \cdot \frac{1 + s/\omega_z}{s} \quad (3.43)$$

$$R_i(s) = K_i \cdot \frac{s + \omega_z}{s} \quad (3.44)$$

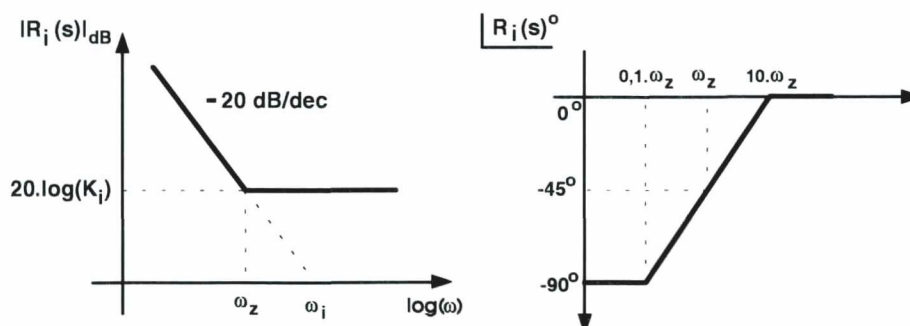


Fig. 3.21 – Diagrama de módulo e fase do regulador proporcional-integral.

Utilizando-se este regulador na malha de controle de corrente, a função de transferência de laço aberto do sistema fica descrita pela expressão (3.45) e representada graficamente em módulo e fase pela Fig. 3.22.

$$FTLA(s) = G_1(s) \cdot H_{es}(s) \cdot R_i(s) = \frac{R_{sh} \cdot V_o}{s \cdot V_T \cdot L_{in}} \cdot \omega_i \cdot \frac{1 + s/\omega_z}{s} \cdot \left(1 - \frac{s}{2 \cdot f_s} + \frac{s^2}{\pi^2 \cdot f_s^2} \right) \quad (3.45)$$

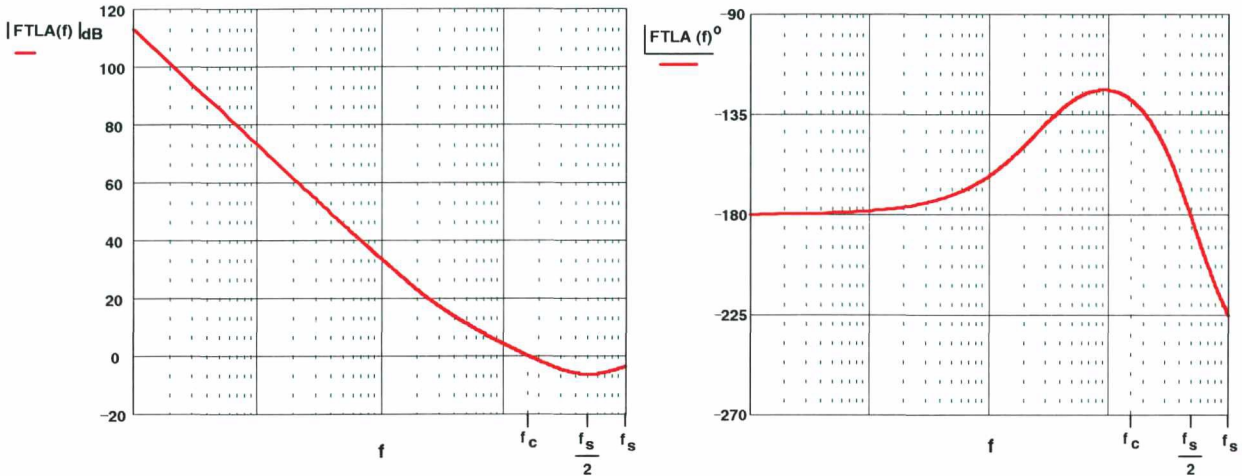


Fig. 3.22 – Diagrama de módulo e fase de FTLA(s) com regulador proporcional-integral.

Alguns critérios devem ser observados para alocar o zero do regulador:

- Quanto maior o valor da frequência do zero, o sistema tende a ficar mais rápido, com uma banda passante maior, dando menor distorção à corrente de entrada;
- A frequência de cruzamento de ganho deve ser menor que a metade da frequência de comutação;
- O zero deverá estar alocado abaixo da frequência de cruzamento de ganho (f_c), para garantir que tal cruzamento não se dê com uma inclinação de -40db/déc. e que não tenha, portanto, uma margem de fase próxima de zero graus;
- O zero deverá estar posicionado a pelo menos uma década abaixo da frequência de cruzamento, para que haja a compensação da influência de $H_{es}(s)$ sobre a margem de fase do sistema;
- O ganho do integrador deverá ser ajustado para satisfazer o critério de frequência de cruzamento de ganho.

Assim, por segurança:

$$f_c < \frac{f_s}{4} \quad (3.46)$$

$$\omega_z = \frac{2 \cdot \pi \cdot f_s}{20} \quad (3.47)$$

A Fig. 3.23 apresenta a forma de onda da corrente de entrada quando é utilizado um regulador do tipo proporcional-integral. Verifica-se a boa reprodutibilidade da senóide de referência na corrente de entrada, mostrando que este regulador é bastante eficaz.

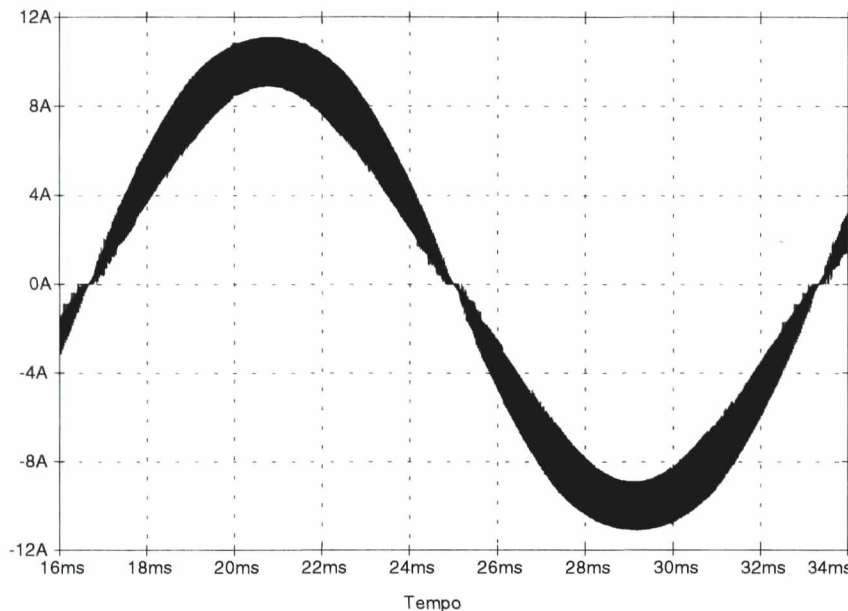


Fig. 3.23 – Corrente de entrada para um regulador proporcional-integral na malha de corrente do conversor.

C.3. Regulador de Avanço-Atraso de Fase

O regulador proporcional-integral já se mostrou bastante efetivo, no entanto, ele não realiza a filtragem da ondulação de corrente de alta frequência do indutor de entrada na saída do regulador. Isto pode ser percebido através do Diagrama de Bode da Fig. 3.22.

Se o efeito de f_s aparecer na saída do regulador, poderá haver oscilações na corrente do indutor de entrada.

Com a colocação de mais um pólo sobre a metade da frequência de comutação, tem-se a atenuação do efeito de um dos zeros de $H_{ES}(s)$ e também a redução do efeito de f_s na saída do regulador.

A alocação deste pólo na metade da frequência de comutação não trará efeito significativo sobre o ganho e a fase da função de transferência de laço aberto (FTLA(s)) até antes da metade da frequência de comutação. Apenas uma pequena redução da margem de fase será observada, mas que no entanto, não irá comprometer a estabilidade do sistema. Uma margem de fase em torno de 35° é perfeitamente aceitável para este tipo de controle.

A função de transferência deste regulador é definida pela expressão (3.48) ou (3.49), dependendo se é desejado explicitar o ganho do integrador (ω_i) ou o ganho de faixa plana (K_i). A sua representação assintótica de ganho e fase é mostrada na Fig. 3.24.

$$R_i(s) = \frac{\omega_i}{s} \cdot \frac{1 + s/\omega_z}{1 + s/\omega_p} \tag{3.48}$$

$$R_i(s) = \frac{K_i}{s} \cdot \frac{s + \omega_z}{s + \omega_p} \tag{3.49}$$

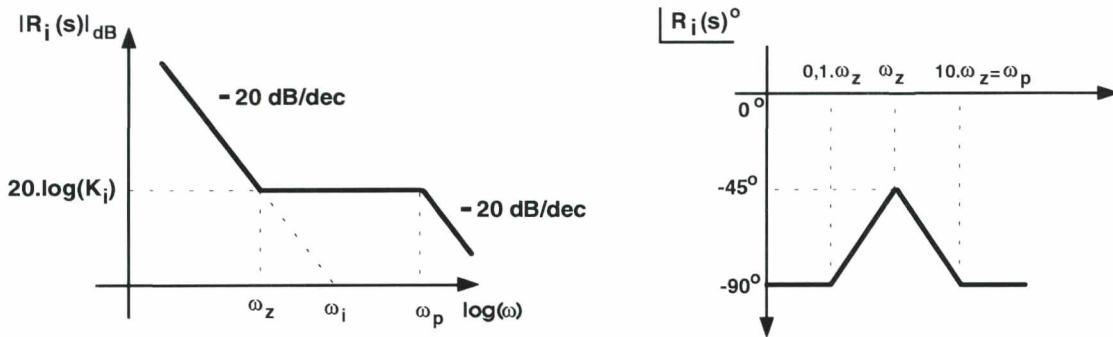


Fig. 3.24 – Diagrama de módulo e fase do regulador proporcional-integral.

Utilizando-se este regulador na malha de controle de corrente, a função de transferência de laço aberto fica descrita pela expressão (3.50) e representada graficamente em módulo e fase pela Fig. 3.25.

$$FTLA(s) = G_1(s) \cdot H_{e_s}(s) \cdot R_i(s) = \frac{R_{sh} \cdot V_o}{s \cdot V_T \cdot L_{in}} \cdot \frac{\omega_i}{s} \cdot \frac{1 + s/\omega_z}{1 + s/\omega_p} \cdot \left(1 - \frac{s}{2 \cdot f_s} + \frac{s^2}{\pi^2 \cdot f_s^2} \right) \tag{3.50}$$

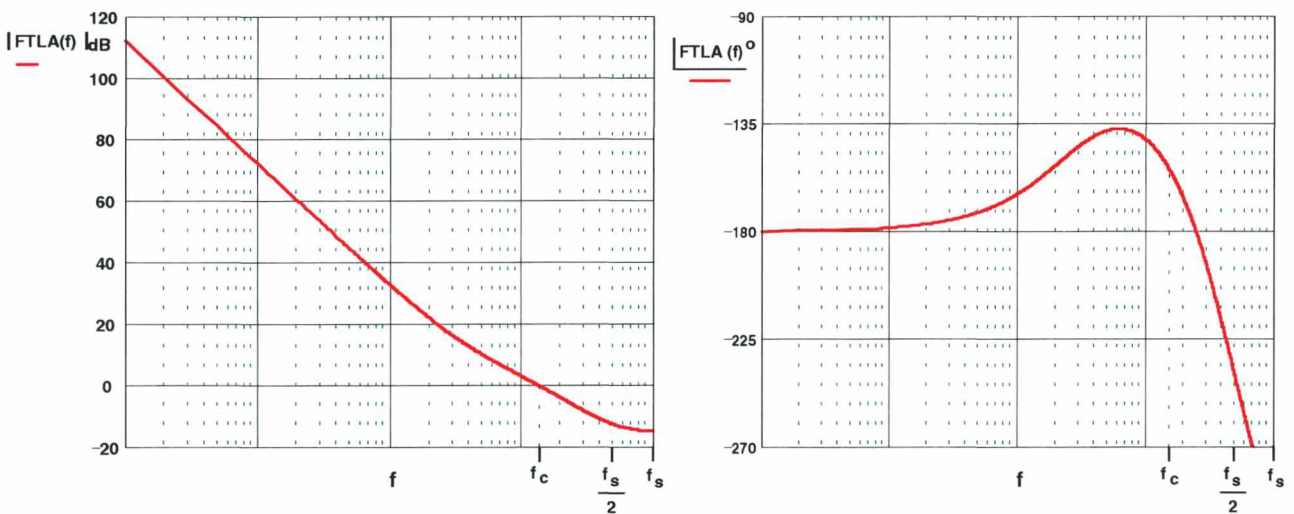


Fig. 3.25 – Diagramas de módulo e de fase de FTLA(s) com regulador avanço-atraso de fase.

Os critérios para a alocação do zero e de ajuste do ganho do integrador para este regulador são iguais aos apresentados para o regulador proporcional-integral.

Assim, resumindo:

$$f_c < \frac{f_s}{4} \quad (3.51)$$

$$\omega_p = \frac{2\pi \cdot f_s}{2} \quad (3.52)$$

$$\omega_z = \frac{\omega_p}{10} = \frac{2\pi \cdot f_s}{20} \quad (3.53)$$

A Fig. 3.26 apresenta a forma de onda da corrente de entrada quando é utilizado um regulador do tipo avanço-atraso de fase na malha de corrente. Este controlador apresenta um desempenho bastante semelhante ao regulador proporcional-integral. No entanto, ele apresenta ainda a atenuação da ondulação de alta frequência da corrente de entrada na saída do regulador, o que evita oscilações na corrente do indutor.

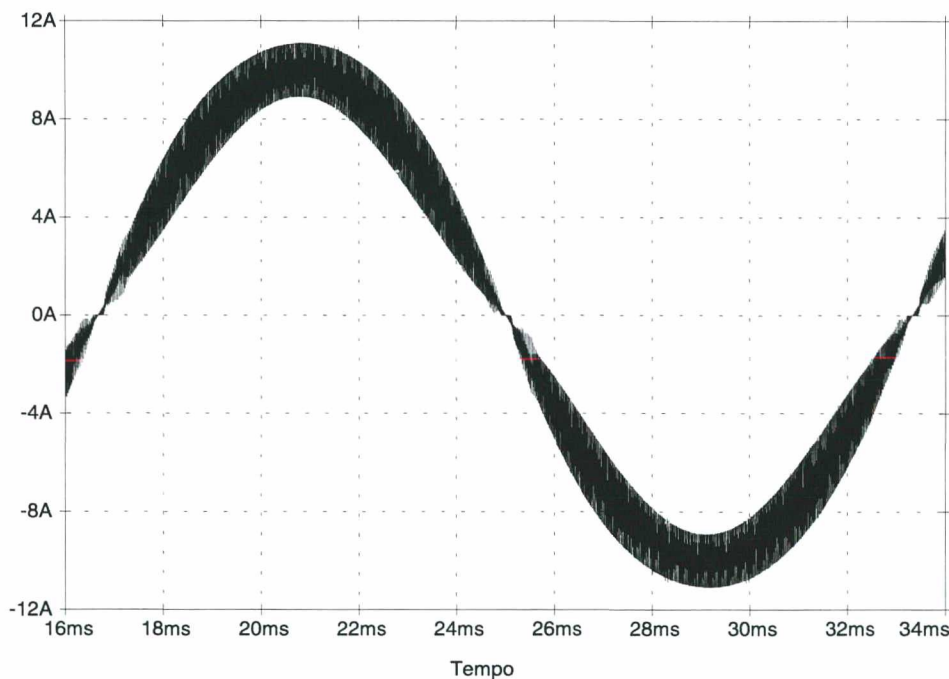


Fig. 3.26 – Corrente de entrada para um regulador de avanço-atraso de fase na malha de corrente do conversor.

3.3.2 – ESTUDO DO CONTROLE DA TENSÃO DE SAÍDA

A fim de que se possa controlar a tensão de saída, é necessária a inclusão de um regulador de tensão. Este regulador, deverá ser lento, a fim de que ele não cause problemas de distorção na corrente de entrada.

A. Modelo do Conversor

Para se projetar o compensador adequado, é necessário se conhecer a função de transferência $G_v(s) = V_o(s)/I_{Lin}(s)$. Através do modelo da chave PWM [39] pode-se obter esta função. A Fig. 3.27 mostra o modelo equivalente para se determinar a função $G_v(s)$.

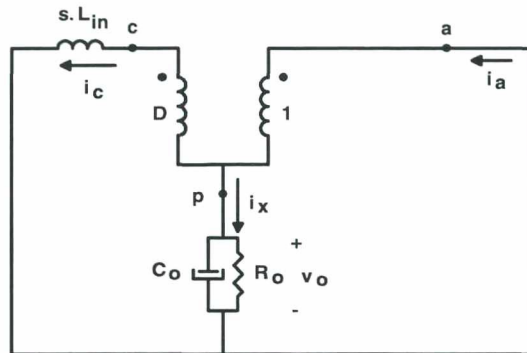


Fig. 3.27 – Modelo equivalente do conversor para a determinação de $G_v(s) = V_o(s)/I_{Lin}(s)$.

Através do circuito da Fig. 3.27, obtém-se :

$$G_v(s) = \frac{V_o(s)}{I_{Lin}(s)} = (1 - D) \cdot \frac{R_o}{1 + s \cdot C_o \cdot R_o} \quad (3.54)$$

Se no modelo fosse considerada a resistência série do capacitor, existiria um zero na função de transferência $G_v(s)$. No entanto, este zero estaria localizado em uma frequência muito superior à do pólo formado por R_o e C_o , fazendo com que o pólo seja dominante em relação ao zero. Pode-se então desprezar o efeito do zero e a tensão de saída terá uma resposta lenta frente a variações da corrente de entrada.

B. Regulador de Tensão

O compensador não poderá ser rápido, pois caso contrário, a corrente de entrada apresentará distorção. Para cada 1% de 2ª harmônica na saída do compensador de tensão, aparecerá na corrente de entrada 0,5% de distorção harmônica [36].

B.1. Compensador Proporcional com Filtro Passa-Baixa

Assim, um regulador de tensão que responda rápido a variações de carga não é o mais adequado. Um simples compensador proporcional com um filtro passa-baixa torna-se a melhor solução. O emprego deste compensador fará com que o sistema apresente uma ondulação de 120 Hz na tensão de saída e um erro estático não-nulo. No entanto, estes retificadores de alto fator de potência são apenas estágios pré-reguladores; existirá

sempre um conversor colocado na saída do pré-regulador para regular a tensão da carga e reduzir a ondulação de tensão.

A função de transferência deste compensador é definida pela expressão (3.55) e o seu diagrama assintótico de Bode é mostrado na Fig. 3.28.

$$R_v(s) = K_v \cdot \frac{1}{s + \omega_{p_v}} \quad (3.55)$$

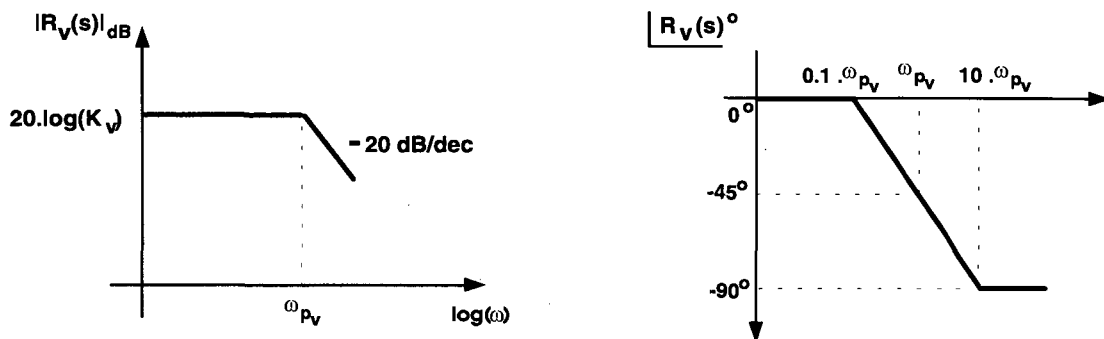


Fig. 3.28 – Diagrama de módulo e fase de $R_v(s)$.

O critério de projeto deste compensador é limitar o ganho do compensador a 120Hz, para que a distorção harmônica da corrente de entrada seja desprezível.

Verifica-se que este compensador atua efetivamente como um filtro passa-baixa.

3.3.2 – ESTUDO DA MALHA DIRETA DE CONTROLE DA TENSÃO DE ENTRADA (*FEEDFORWARD*)

O controle da tensão de entrada torna-se bastante interessante para minimizar os efeitos das variações da tensão da rede na tensão de carga.

Este controle tem praticamente um caráter antecipativo, tornando independente a variação da tensão de carga da variação da tensão da rede. Assim, a tensão de carga só sofrerá os efeitos da variação da carga.

A malha de *feedforward* é em sua forma mais utilizada, um filtro passa-baixa que transformará a tensão de entrada senoidal retificada em uma tensão CC com uma pequena ondulação, como mostra a Fig. 3.8. Esta tensão CC será proporcional ao valor eficaz da tensão de entrada, fazendo com que a amplitude da referência senoidal de corrente varie de acordo com o valor eficaz da tensão de entrada.

Observa-se através da Fig. 3.8 que esta tensão CC, antes de entrar no bloco multiplicador/divisor é elevada ao quadrado. Isto faz com que o ganho da malha de tensão seja constante. Sem esta operação o ganho da malha de tensão mudaria com o quadrado da variação do valor médio (proporcional ao valor eficaz) da tensão retificada de entrada.

A existência de ondulação na saída deste filtro passa-baixa provoca distorção na corrente de referência e conseqüentemente na corrente de entrada. Para cada 1% de ondulação na saída do filtro, tem-se 1% de 3ª harmônica na corrente de entrada [36],[43].

Um filtro passa baixa de dois pólos confere boa atenuação da ondulação na saída do filtro e uma resposta satisfatória frente a variações da tensão de entrada.

3.4 – O CIRCUITO INTEGRADO UC3854

Dentre diversos circuitos integrados existentes no mercado que realizam o controle por valores médios instantâneos aplicado à correção do fator de potência, o UC3854 fabricado pela Unitrode [44] é bastante difundido e utilizado.

Um diagrama em blocos das principais funções do UC3854 é apresentado na Fig. 3.29 e descrito a seguir.

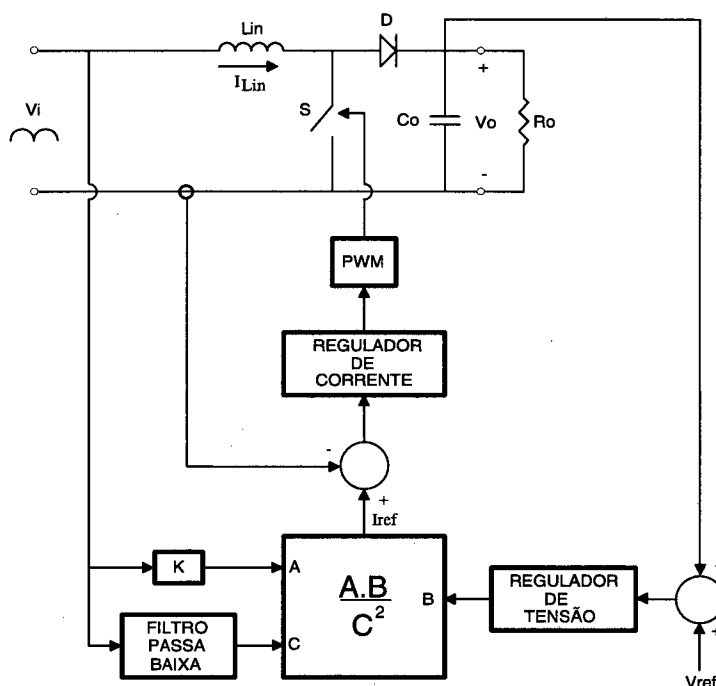


Fig. 3.29 – Diagrama básico do controle do UC3854.

A corrente de referência será gerada através de um bloco multiplicador/divisor que terá os seguintes parâmetros de entrada:

- Sinal de sincronismo (Entrada A) - Através de uma amostra da tensão de entrada define-se o formato, a freqüência e a fase da corrente de referência.
- Sinal de Erro do Regulador de Tensão (Entrada B) - O regulador de tensão proporcionará o controle da tensão de saída do conversor através do aumento ou da diminuição do sinal de erro, conforme a variação da carga. Assim, o sinal

de erro ajustará a amplitude da corrente de referência de acordo com a variação da carga.

- Malha de controle direto da tensão de entrada (Entrada C) - A tensão de entrada é retificada, atenuada e filtrada, informando um valor de tensão CC proporcional ao valor eficaz da tensão de entrada. Assim, conforme a variação da tensão de entrada, a corrente de referência será ajustada.

Assim, quando a potência exigida pela carga for aumentada e/ou a tensão de entrada cair, a amplitude da corrente de referência aumenta, garantindo uma tensão de saída regulada.

A corrente de entrada é amostrada por um sensor (resistivo ou de efeito Hall). Este sinal de tensão proporcional à corrente de entrada será regulado de acordo com a corrente de referência através da malha de corrente.

O bloco PWM é composto por um comparador, um gerador de onda dente-de-serra e um circuito de comando para MOSFET. Portanto, a saída do bloco PWM será o sinal de comando para o MOSFET.

A Fig. 3.30 mostra o circuito interno do UC3854 em forma de blocos. Internamente, o circuito integrado contém um amplificador de tensão, um multiplicador/divisor analógico, um amplificador de corrente, um comparador PWM, uma referência estabilizada de 7,5 V além de outras funções e dispositivos auxiliares.

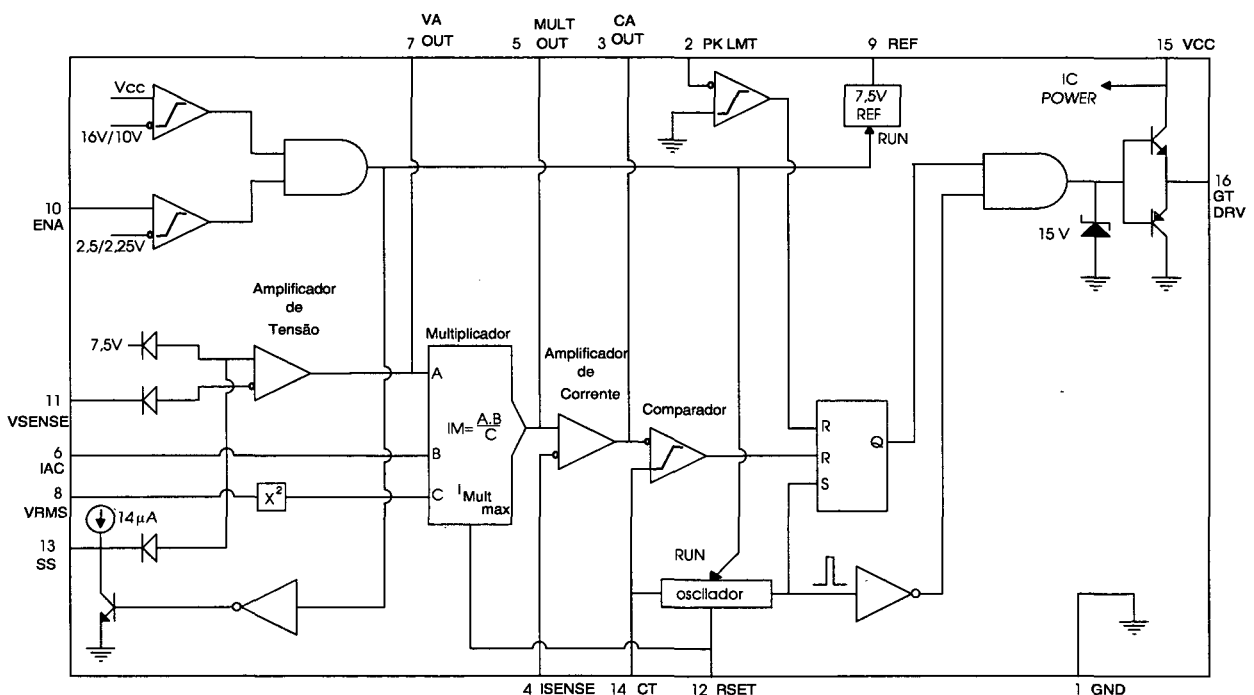


Fig. 3.30 – Circuito interno do UC3854.

A descrição da pinagem do circuito integrado é mostrada abaixo.

1. GND – Pino de referência.
2. PKLIMIT – Limitador de corrente. Se a tensão no pino 2 ficar negativa é inibido o comando para o interruptor de potência do conversor.
3. CA OUT - Saída do compensador de corrente. Entre o pino 4 e o pino 2 é colocada a realimentação do regulador de corrente.
4. ISENSE - Entrada inversora do compensador de corrente.
5. MULT OUT - entrada não inversora do compensador de corrente e saída do multiplicador (corrente de referência). Este pino é de alta impedância de entrada.
6. IAC – Pino de entrada do multiplicador (Entrada B). Este pino sensora a tensão de entrada instantânea, informando a forma e a frequência da mesma.
7. VAOUT – Saída do regulador de tensão e entrada A do multiplicador. Este pino será responsável pela variação da amplitude da referência de corrente frente a variações da tensão de carga.
8. VRMS – Pino de entrada da malha direta de controle (*feedforward*). Neste pino é ligada a saída de um filtro passa-baixa que informa o valor médio da tensão de entrada retificada (proporcional ao valor eficaz).
9. VREF - tensão de referência de 7,5V/10mA, com excelente regulação e limite de corrente de 30mA.
10. ENA – Pino de habilitação; se estiver em nível baixo o integrado ficará inativo.
11. VSENSE – Entrada inversora do compensador de tensão.
12. RSET – Limita corrente de carga do oscilador e limitador de corrente do multiplicador.
13. SS - Partida-progressiva.
14. CT - Neste pino é ligado um capacitor que juntamente com o resistor ligado ao pino 12 define a frequência de comutação.
15. VCC – Alimentação do circuito integrado. Tensão contínua de 18V a 30V.
16. GT DRV - Sinal de comando para o interruptor de potência.

A Fig. 3.31 apresenta um exemplo típico de aplicação do UC3854 em um retificador seguido de um conversor elevador.

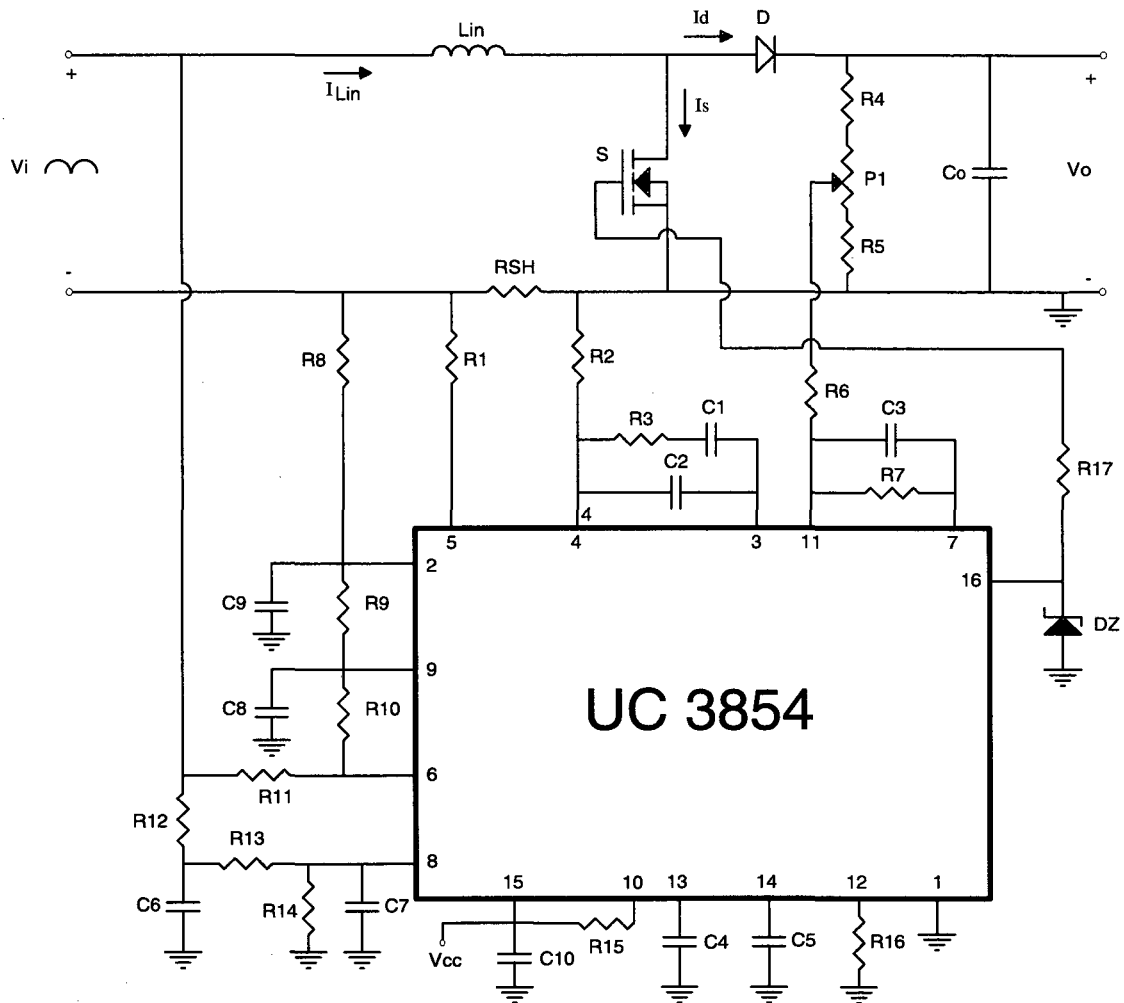


Fig. 3.31 – Aplicação típica do UC3854 em um retificador de elevado fator de potência.

De acordo com o manual do fabricante [44], o cálculo dos componentes auxiliares ao circuito integrado pode ser assim estabelecido:

1. Os resistores $R_1 = R_2$, R_{16} e R_{SH} definem a corrente máxima de entrada (valor de pico).

$$I_{in_{p,max}} = \frac{1,875 \cdot R_1}{R_{16} \cdot R_{SH}} \quad (3.56)$$

2. O resistor R_{16} acompanhado do capacitor C_5 define a frequência PWM.

$$f_s = \frac{1,25}{R_{16} \cdot C_5} \quad (3.57)$$

3. Os resistores R_4 , R_5 e o potenciômetro P_1 ajustam o nível da tensão de saída.
4. Os resistores R_8 e R_9 são responsáveis pela proteção de sobre-corrente no conversor. Eles formam um divisor resistivo entre a tensão gerada pelo sensor resistivo (imagem da corrente de entrada) e a tensão de referência. O resultado é comparado de maneira

que quando houver excesso de corrente na entrada iniba o sinal de comando para a chave S. A expressão (3.58) define esta proteção:

$$\frac{V_{Ref}}{R_9} = \frac{I_{protecao} \cdot R_{SH}}{R_8} \quad (3.58)$$

5. Os capacitores C_8 e C_9 têm a finalidade de desacoplar os ruídos da tensão de referência e da tensão de comparação de proteção, respectivamente.
6. No terminal de sincronismo é mantido internamente um valor CC de 6V. O resistor de sincronismo R_{11} será definido para uma corrente máxima de $400\mu A$.

$$R_{11} = \frac{V_{ip} + 6V}{400\mu A} \quad (3.59)$$

7. É recomendada a utilização de um resistor entre os terminais de sincronismo e tensão de referência R_{10} com resistência em torno de 25% do valor da resistência de sincronismo, ou seja:

$$R_{10} = 0,25 \cdot R_{11} \quad (3.60)$$

8. O resistor R_{15} conectado entre V_{cc} e o terminal de habilitação mantém o CI sempre habilitado.
9. A resistência de gatilho R_{17} deve estar na faixa de 20Ω para acionar o MOSFET de potência.
10. O capacitor de partida-progressiva C_4 determina o tempo em que a tensão de referência, partindo do zero, atinge o seu valor nominal. Vale lembrar que esta função não permite a partida direta do conversor, pois seria necessário que o capacitor de armazenagem estivesse pré-carregado com a tensão de pico da rede. Neste caso, será definida a capacitância máxima para que o sistema venha a operar em condições normais após a partida realizada pelo retificador controlado.

$$C_4 = \frac{7 \cdot 10^{-6} \cdot t_{partida}}{V_{REF}} \quad (3.61)$$

3.5 – APLICAÇÃO DO CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS AO RETIFICADOR COM REDUZIDAS PERDAS DE CONDUÇÃO.

O controle por valores médios instantâneos aplicado ao retificador seguido do conversor elevador é largamente explorado na literatura [35],[36],[41]. A sua adaptação

para o retificador com reduzidas perdas de condução é bastante simples, inclusive possibilitando o uso dos integrados comerciais disponíveis, como o UC3854.

A Fig. 3.32 apresenta o diagrama em blocos do controle por valores médios instantâneos aplicado ao retificador de reduzidas perdas de condução.

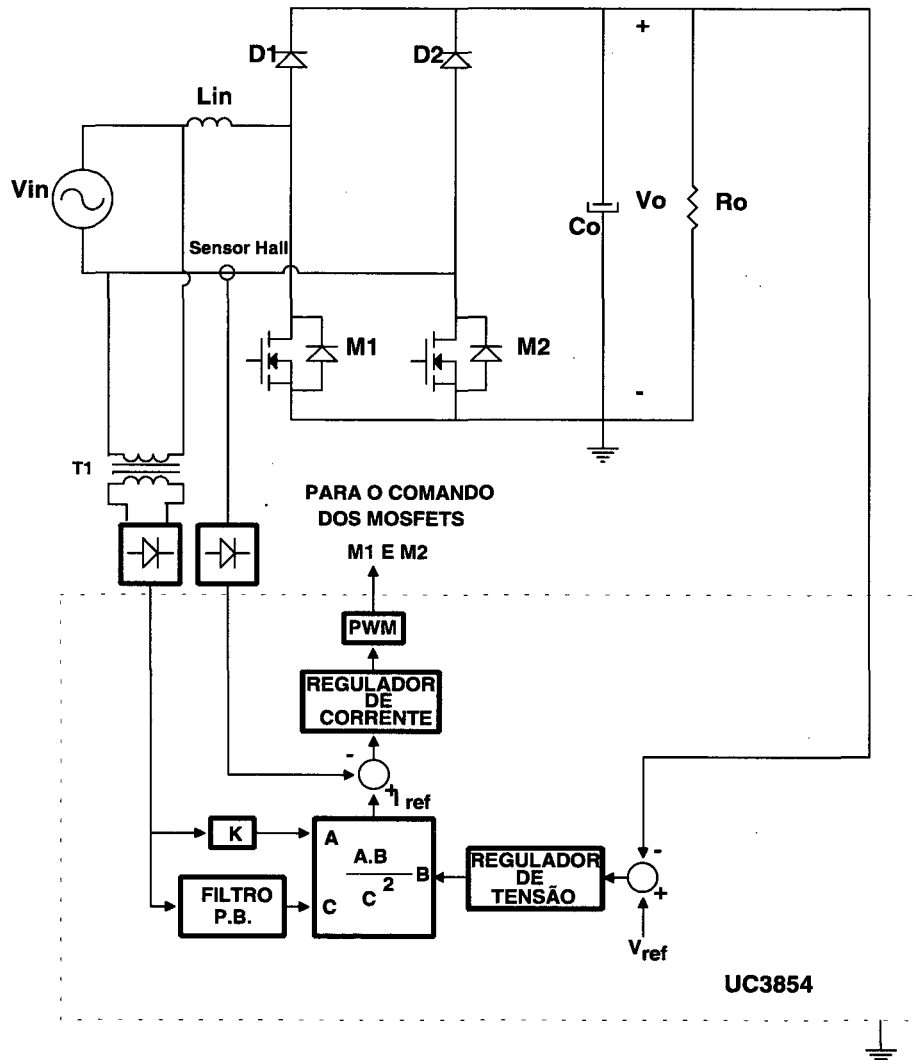


Fig. 3.32 – Retificador monofásico de reduzidas perdas de condução utilizando o controle por valores médios instantâneos.

A fim de se preservar a referência de todo o circuito no terminal negativo do capacitor, é necessária a inclusão de um transformador de sinal T1 e uma ponte retificadora. Como o UC3854 trabalha apenas com grandezas retificadas, é necessário isolar a tensão da entrada e retificá-la para que esta seja usada nas entradas A e C do multiplicador.

Da mesma forma, a amostra da corrente do indutor L_{in} precisa ser retificada e convertida para a referência geral do circuito. Para isso utiliza-se um sensor de efeito Hall seguido de um retificador de sinal.

O comando dos dois interruptores de potência é o mesmo quando se utiliza o segundo modo de operação do retificador, como descrito no Capítulo II. O circuito integrado tem a capacidade de prover a energia necessária para o comando adequado dos dois interruptores.

3.6 - ESFORÇOS NOS COMPONENTES

A partir da expressão da variação da razão cíclica complementar ao longo de meio período da senóide de entrada pode-se determinar os valores das correntes médias e eficazes nos semicondutores de potência. Este procedimento implica em uma simplificação no cálculo dos esforços de corrente nos interruptores.

A razão cíclica complementar é definida pela expressão (3.62) e mostrada na Fig. 3.33.

$$D'(t) = 1 - D(t) = \left| \frac{V_{in,p}}{V_o} \cdot \text{sen}(\omega t) \right| \quad (3.62)$$

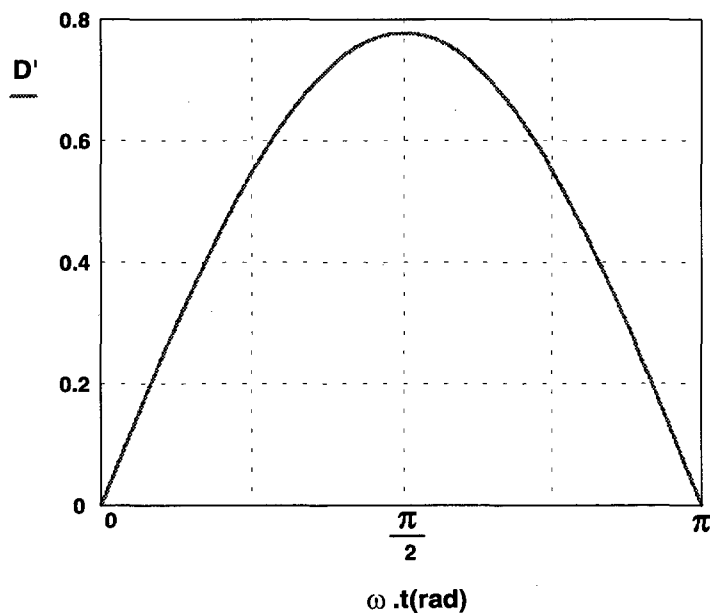


Fig. 3.33 - Variação da razão cíclica complementar.

3.6.1 - CORRENTE MÉDIA NO MOSFET M_1 .

A. Corrente média no MOSFET M_1 para um período de comutação.

A Fig. 3.34 mostra a forma de onda da corrente no MOSFET M_1 para um período de comutação. Através desta figura pode-se determinar o valor da corrente média para um período de comutação.

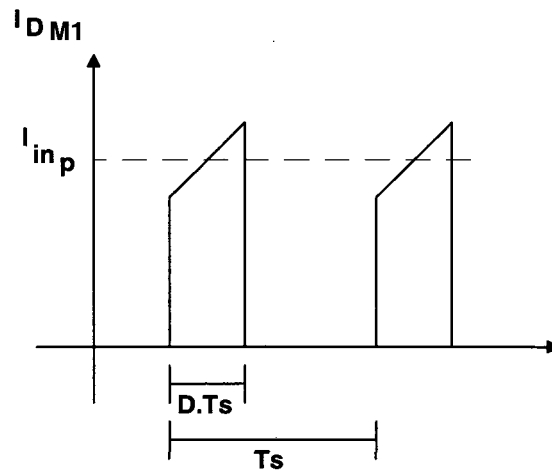


Fig. 3.34 - Corrente no MOSFET M_1 para um período de comutação.

$$I_{M1av} = D.I_{in p} \quad (3.63)$$

B. - Corrente Média no MOSFET M_1 para um ciclo de rede.

O MOSFET M_1 irá conduzir durante meio ciclo de rede. A razão cíclica variará durante este intervalo. A razão cíclica $D(t)$ é definida por:

$$D(t) = 1 - \left| \frac{V_{in p}}{V_o} \cdot \text{sen}(\omega.t) \right| \quad (3.64)$$

A corrente de entrada também variará durante o intervalo.

$$I_{in}(t) = I_{in p} \cdot \text{sen}(\omega.t) \quad (3.65)$$

Assim, a corrente média no MOSFET M_1 para um ciclo de rede é definida pela expressão (3.66).

$$I_{M1Med} = \frac{1}{2.\pi} \int_0^{\pi} \left(1 - \left| \frac{V_{in p}}{V_o} \cdot \text{sen}(\omega.t) \right| \right) \cdot (I_{in p} \cdot \text{sen}(\omega.t)) d\omega t \quad (3.66)$$

Simplificando:

$$I_{M1Med} = \frac{1}{4} \cdot P_{in} \cdot \frac{4.\beta - \pi}{\beta.\pi} \quad (3.67)$$

Onde $P_{in} = P_o$ para rendimento unitário.

3.6.2 - CORRENTE EFICAZ NO MOSFET M_1

A. *Corrente Eficaz no MOSFET M_1 para um período de comutação.*

Através da Fig. 3.34 determina-se a corrente eficaz em um período de comutação.

$$I_{M1RMS} = I_{in\ p} \cdot \sqrt{D} \quad (3.68)$$

B. *Corrente Eficaz no MOSFET M_1 para um ciclo de rede.*

A corrente eficaz no MOSFET M_1 para um ciclo de rede fica definida por:

$$I_{M1ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi (I_{in\ p} \cdot \text{sen}(\omega t))^2 \cdot \left(1 - \left|\frac{V_{in\ p}}{V_o}\right| \cdot \text{sen}(\omega t)\right) d\omega t} \quad (3.69)$$

$$I_{M1ef} = \frac{\sqrt{3}}{6} \cdot I_{in\ p} \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{V_{in\ p}}{V_o}} \quad (3.70)$$

3.6.3 - CORRENTE MÉDIA NO DIODO D_1

A. *Corrente Média no Diodo D_1 para um período de rede.*

O diodo D_1 irá conduzir durante meio período de rede a corrente de entrada. Assim, a corrente média para meio período de rede é definida por:

$$I_{D1Med} = \frac{1}{2\pi} \int_0^\pi I_{in\ p} \cdot \text{sen}(\omega t) d\omega t \quad (3.71)$$

$$I_{D1Med} = \frac{I_{in\ p}}{\pi} \quad (3.72)$$

3.6.4 - CORRENTE MÉDIA NO DIODO D_4

A. *Corrente Média no Diodo D_4 para um período de comutação*

Conforme a Fig. 3.34, a corrente média no diodo D_4 para um período de comutação é definida por:

$$I_{Dav} = (1 - D) \cdot I_{in\ p} \quad (3.73)$$

B. Corrente Média no Diodo D_4 para um ciclo de rede

A corrente média no diodo D_4 para um ciclo de rede é definida por:

$$I_{D4Med} = \frac{1}{2\pi} \int_0^{\pi} \left| \frac{V_{in p}}{V_o} \cdot \text{sen}(\omega t) \right| \cdot I_{in p} \cdot \text{sen}(\omega t) d\omega t \quad (3.74)$$

$$I_{D4Med} = \frac{1}{4} \cdot \frac{V_{in p}}{V_o} \cdot I_{in p} \quad (3.75)$$

No entanto:

$$P_o = V_o \cdot I_o = \frac{V_{in p} \cdot I_{in p}}{2} \quad (3.76)$$

Substituindo (3.76) em (3.75):

$$I_{D4Med} = \frac{I_o}{2} \quad (3.77)$$

3.7 – PROCEDIMENTO DE PROJETO

Um procedimento de projeto do retificador monofásico com reduzidas perdas de condução é detalhado nesta seção. Será descrito o procedimento para a parte de potência bem como para a parte de controle.

3.7.1 - ESPECIFICAÇÕES

Para a construção de um protótipo experimental, as seguintes especificações devem, a priori, ser fornecidas:

- Tensão de alimentação - $V_{in ef}$
- Frequência da tensão de alimentação – f_{rede} ;
- Tensão de saída CC – V_o ;
- Máxima ondulação da tensão de saída – V_{OCA} ;
- Máxima ondulação da corrente de entrada - $\Delta I_{in max}$;
- Frequência de comutação – f_s ;
- Potência de saída – P_o ;
- η - rendimento esperado (previsão conservadora).

3.7.2 - PROJETO DA PARTE DE POTÊNCIA

A. Determinação da corrente de entrada

A corrente eficaz de entrada é determinada pela expressão:

$$I_{in\,ef} = \frac{P_o}{\eta \cdot V_{in\,ef}} \quad (3.78)$$

A corrente de pico de entrada é determinada pela expressão:

$$I_{in\,p} = \sqrt{2} \cdot I_{in\,ef} \quad (3.79)$$

B. Determinação de β e da indutância de entrada L_{in}

A partir da expressão (3.4) se obtém o valor de β . Caso o valor de β seja menor do que 2, o valor máximo normalizado da ondulação da corrente de entrada será :

$$\overline{\Delta i_{in\,max}} = \frac{\beta}{4} \quad (3.80)$$

Caso o valor de β seja maior do que 2, o valor máximo normalizado da ondulação da corrente de entrada será :

$$\overline{\Delta i_{in\,max}} = 1 - \frac{1}{\beta} \quad (3.81)$$

Com o valor de $\overline{\Delta i_{in\,max}}$ e a partir da expressão (3.10), se obtém o valor de L_{in} :

$$L_{in} = \frac{\overline{\Delta i_{in\,max}} \cdot V_p}{\Delta i_{in\,max} \cdot f_s} \quad (3.82)$$

B. Determinação da capacitância de saída C_o

A partir da expressão (3.28), pode-se determinar o valor da capacitância C_o para que se atenda o máximo valor de ondulação da tensão de carga.

$$C_o = \frac{P_o}{2 \cdot \omega \cdot V_o \cdot V_{oCA}} = \frac{P_o}{4 \cdot \pi \cdot f_{rede} \cdot V_o \cdot V_{oCA}} \quad (3.83)$$

3.7.3 - PROJETO DOS REGULADORES

A. Regulador de Corrente

O compensador de corrente mais utilizado [32,33,35,36] é um integrador com uma rede de avanço/atraso de fase (um zero e dois pólos), mostrado na Fig. 3.35.

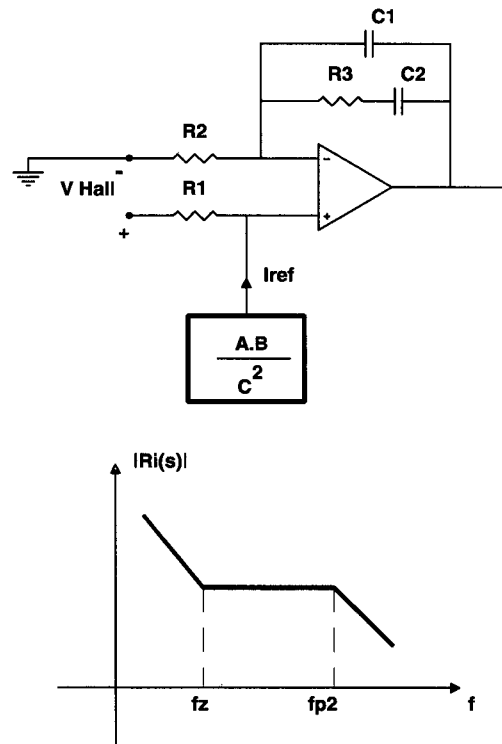


Fig. 3.35 - Diagrama do compensador de dois pólos e um zero da malha de corrente.

A função de transferência deste regulador é definida por:

$$R_i(s) = \frac{\omega_i}{s} \cdot \frac{(1 + s / \omega_z)}{(1 + s / \omega_p)} \quad (3.84)$$

$$R_i(s) = \frac{-(1 + s \cdot R_3 \cdot C_1)}{s \cdot R_2 \cdot (C_1 + C_2) \cdot \left(1 + s \cdot \frac{R_3 \cdot C_1 \cdot C_2}{C_1 + C_2}\right)} \quad (3.85)$$

A frequência dos pólos e do zero são definidas pelas expressões (3.86) a (3.88).

$$f_{p1} = 0 \text{ Hz} \quad (3.86)$$

$$f_{p2} = \frac{C_1 + C_2}{2 \cdot \pi \cdot (R_3 \cdot C_1 \cdot C_2)} \quad (3.87)$$

$$f_z = \frac{1}{2 \cdot \pi \cdot R_3 \cdot C_1} \quad (3.88)$$

Os seguintes critérios, já explanados anteriormente, devem ser obedecidos para o compensador de corrente:

- pólo do compensador deverá estar situado na metade da freqüência de cruzamento;
- zero do compensador deverá estar situado uma década abaixo do pólo;
- O ganho do integrador deverá ser ajustado para satisfazer o critério de freqüência de cruzamento de ganho.

B. Regulador de Tensão

O regulador de tensão deve apresentar uma característica de filtro passa-baixa, a fim de se evitar a ondulação de 120 Hz na saída do compensador. O regulador de tensão a ser utilizado é mostrado na Fig. 3.36.

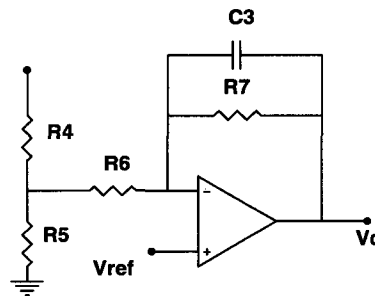


Fig. 3.36 - Compensador de tensão.

A função de transferência do compensador de tensão é definida pela expressão (3.89).

$$R_v(s) = \frac{V_c(s)}{V_o(s)} = - \frac{R_5}{R_4 + R_5} \cdot \frac{R_7}{\left(R_6 + \frac{R_4 \cdot R_5}{R_4 + R_5} \right) \cdot (1 + s \cdot R_7 \cdot C_3)} \quad (3.89)$$

Onde a freqüência do pólo é definida pela expressão (3.90).

$$f_p = \frac{1}{2 \cdot \pi \cdot R_7 \cdot C_3} \quad (3.90)$$

3.8 – EXEMPLO DE PROJETO

3.8.1 - ESPECIFICAÇÕES

$$V_o = 400 \text{ V}$$

$$V_{in_{rms}} = 220 \text{ V} \pm 15\%$$

$$P_o = 1600 \text{ W}$$

$$f_s = 77 \text{ kHz}$$

$$\eta = 95\%$$

$$\Delta I_{in_{max}} = 20\% I_{in_p}$$

$$\Delta V_{O_{CA}} = 2\% \cdot V_o$$

3.8.2 – PROJETO DO CIRCUITO DE POTÊNCIA

A. Corrente de Entrada

$$I_{in\ ef} = \frac{P_o}{\eta \cdot V_{in}} = \frac{1600}{0,95.220} = 7,7\text{ A} \quad (3.91)$$

$$I_{in\ ef\ max} = \frac{P_o}{\eta \cdot V_{in\ min}} = \frac{1600}{0,95.187} = 9,0\text{ A} \quad (3.92)$$

$$I_{in\ p} = \sqrt{2} \cdot I_{in\ ef} = 10,9\text{ A} \quad (3.93)$$

$$I_{in\ p\ max} = \sqrt{2} \cdot I_{in\ ef\ max} = 12,7\text{ A} \quad (3.94)$$

B. Indutância de Entrada L_{in}

$$L_{in} = \frac{0,32 \cdot V_{in\ p}}{\Delta I_{max} \cdot f_s} = \frac{0,32 \cdot 311}{(0,2 \cdot 10,9) \cdot 70 \cdot 10^3} = 650\ \mu\text{H} \quad (3.95)$$

C. Capacitor de Armazenagem C_o

$$C_o = \frac{P_o}{2 \cdot \pi \cdot 2 \cdot f_{rede} \cdot V_o (\Delta V_o \% V_o)} = \frac{1600}{240 \cdot \pi \cdot 400 \cdot (0,02 \cdot 400)} = 663\ \mu\text{F} \quad (3.96)$$

D. Corrente Eficaz no MOSFET M_1

A corrente eficaz no MOSFET M_1 para um ciclo de rede pode ser determinada :

$$I_{M1\ ef} = \frac{\sqrt{3}}{6} \cdot I_{in\ p} \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{V_{in\ p}}{V_o}} = \frac{\sqrt{3}}{6} \cdot 12,7 \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{311 \cdot 0,85}{400}} = 4,2\text{ A} \quad (3.97)$$

E. Corrente Média no diodo D_1

$$I_{D1\ Med} = \frac{I_{in\ p}}{\pi} = \frac{12,7}{\pi} = 4,04\text{ A} \quad (3.98)$$

F. Corrente Média no diodo D_4

$$I_{D4\ Med} = \frac{I_o}{2} = \frac{4}{2} = 2\text{ A} \quad (3.99)$$

3.9 - CONCLUSÃO

Neste capítulo foi apresentada a modelização do conversor elevador quando é empregada a técnica de controle por valores médios instantâneos da corrente de entrada.

Uma análise completa sobre a variação da razão cíclica, ondulação da corrente de entrada e da ondulação da tensão de saída foi realizada.

O estudo do controle por valores médios instantâneos da corrente de entrada foi realizado através da modelização do conversor pela técnica da chave PWM de Vorpérian. Aspectos importantes de estabilidade e do emprego do controlador de corrente adequado para a obtenção de corrente de entrada senoidal foram abordados.

O circuito integrado UC 3854 foi apresentado, sendo feita uma descrição detalhada do seu funcionamento e de sua pinagem.

Um procedimento de projeto simplificado foi também apresentado.

A técnica de controle por valores médios instantâneos da corrente de entrada se mostra como uma das soluções mais atrativas para a obtenção de corrente de entrada senoidal em pré-reguladores para altas potências e também para baixas potências.

CAPÍTULO IV

RETIFICADOR ZVS-PWM COM REDUZIDAS PERDAS DE CONDUÇÃO E CONTROLE POR VALORES MÉDIOS INSTANTÂNEOS DA CORRENTE DE ENTRADA

4.1 - INTRODUÇÃO

Este capítulo apresenta o estudo e análise do retificador elevador com reduzidas perdas de condução, comutação ZVS e controle da corrente média instantânea de entrada com frequência de modulação constante.

O conversor a ser estudado, mostrado na Fig. 4.1, apresenta uma técnica de comutação suave juntamente com uma redução nas perdas de condução. A comutação suave é obtida através de uma célula auxiliar de comutação, que é acionada quando se deseja colocar em condução uma dos interruptores principais (M_1, M_2). As baixas perdas de condução são atingidas devido ao fato de se eliminar o retificador de entrada. Assim, durante qualquer instante de operação o conversor apresentará sempre dois semicondutores no caminho da corrente: dois diodos ou um diodo e um MOSFET, conforme a etapa de operação.

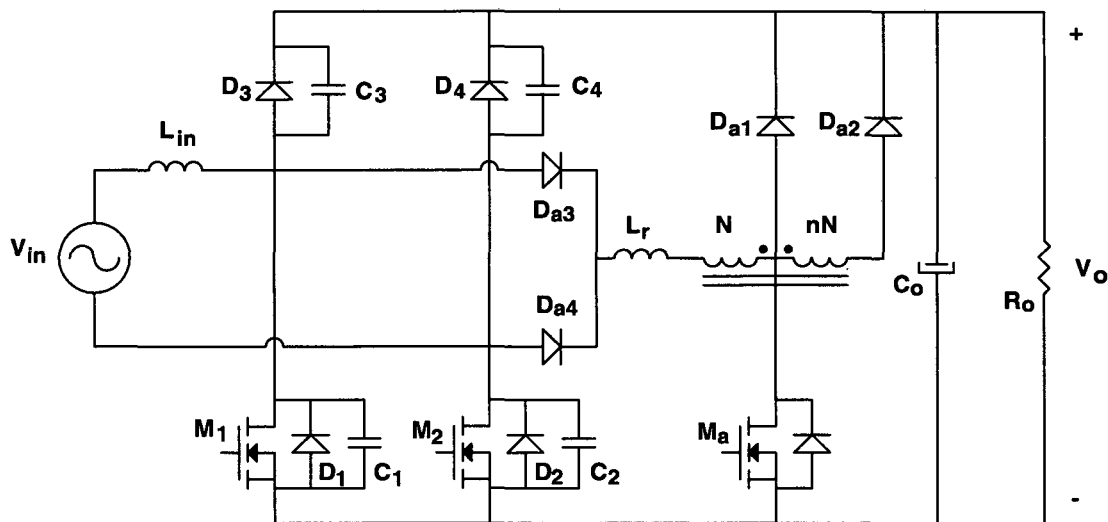


Fig. 4.1 - Retificador ZVS com baixas perdas de condução.

Este circuito pode ser dividido em duas partes. A primeira parte consiste em um conversor PWM elevador operando no modo de condução contínua com o controle da corrente média da entrada. Esta seção é composta por L_{in} , M_1 , M_2 , D_3 , D_4 e C_o ,

operando como dois conversores elevadores, cada um deles ativo durante meio-ciclo da tensão senoidal de entrada.

A segunda seção consiste de uma célula de comutação do tipo ZVS, a qual assegura uma comutação suave de D_3 para M_1 e de D_4 para M_2 . Esta célula é composta pelos diodos auxiliares D_{a1} , D_{a2} , D_{a3} e D_{a4} , pelo indutor ressonante L_r , pelos capacitores ressonantes C_3 e C_4 , por um auto-transformador e por um MOSFET auxiliar M_a , todos eles dimensionados para uma pequena potência quando comparados com a potência total processada pelo conversor. Os diodos parasitas (D_1, D_2) e as capacitâncias intrínsecas dos MOSFET's principais (M_1, M_2) também participam do processo de comutação.

O auto-transformador tem a função de emular uma fonte de tensão auxiliar, que será responsável pela extinção da corrente no MOSFET auxiliar M_a .

4.2 - PRINCÍPIO DE OPERAÇÃO

A análise do retificador ZVS com reduzidas perdas de condução pode ser dividida em duas partes. A primeira parte aborda o aspecto da comutação suave sobre os interruptores, enquanto que a segunda parte, já apresentada no Capítulo II, mostra os modos de operação do conversor com reduzidas perdas de condução.

4.2.1 - ANÁLISE DA COMUTAÇÃO

A comutação ZVS ocorrerá durante um curto intervalo de tempo quando comparado com o período de comutação. Portanto, a comutação não afetará significativamente a característica de saída do conversor elevador operando no modo de condução contínua. Do mesmo modo, durante a comutação, a tensão de entrada pode ser considerada constante. Assim, a corrente que circulará pela fonte de tensão de entrada e pelo indutor de entrada L_{iN} pode ser considerada constante.

A fim de se analisar a comutação ZVS dos interruptores principais, assume-se que uma corrente positiva flui de V_{iN} para L_{iN} . Deste modo, o MOSFET M_1 e o diodo D_3 irão realizar a função *boost* e operar em conjunto com a célula auxiliar de comutação. O diodo D_4 permanecerá inativo. As quedas de tensão em M_2 e seu diodo em anti-paralelo serão desprezadas. A tensão de saída V_o é considerada constante e sem ondulação, enquanto que o auto-transformador provê a fonte de tensão requerida para a correta operação da

célula ZVS. Portanto, para a análise da comutação, a topologia pode ser simplificada como mostra a Fig. 4.2.

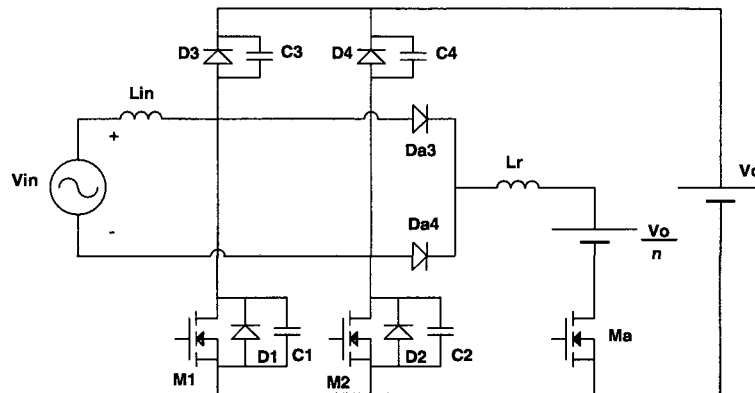


Fig. 4.2 - Circuito equivalente do retificador ZVS para a comutação.

1ª Etapa (t_0, t_1) - Etapa de transferência de energia

Durante esta etapa, mostrada na Fig. 4.3, existe a transferência de energia da fonte de entrada para a carga. A célula ressonante encontra-se em seu estado estacionário.

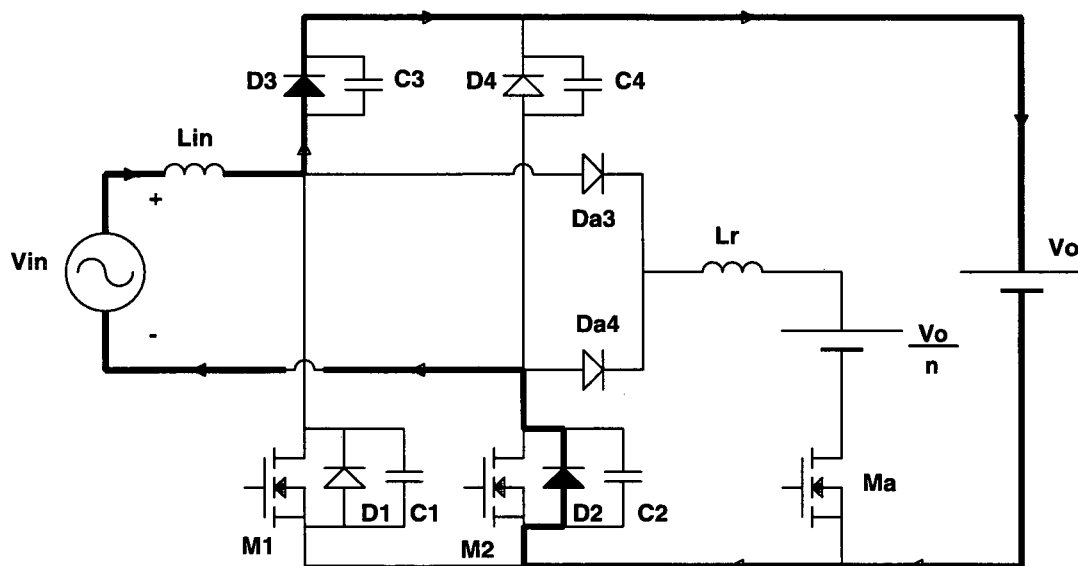


Fig. 4.3 - Etapa de transferência de energia.

As equações que descrevem esta etapa estão apresentadas abaixo.

$$I_{Lin} = I_o \quad (4.1)$$

$$I_{Lr}(t) = 0 \quad (4.2)$$

$$V_{C1}(t) = V_o \quad (4.3)$$

$$V_{C3}(t) = 0 \quad (4.4)$$

2ª Etapa (t_1, t_2) - Etapa linear

A Fig. 4.4 apresenta a 2ª etapa de operação. A fim de que o MOSFET principal M_1 entre em condução sob tensão nula, o MOSFET M_a é colocado em condução com comutação sob corrente nula. A corrente em L_r crescerá linearmente até atingir a corrente de entrada. A corrente em D_3 diminuirá na mesma proporção em que a corrente I_{Lr} aumentar.

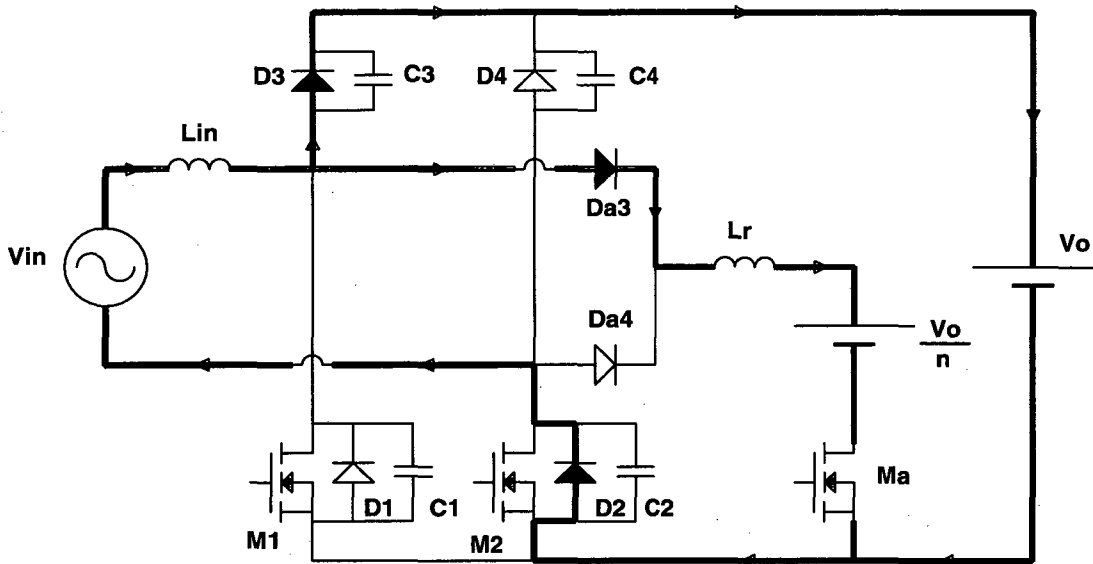


Fig. 4.4 - Etapa linear.

A corrente no indutor ressonante é descrita pela expressão (4.5)

$$I_{Lr}(t) = \frac{V_o - V_o/n}{L_r} \cdot t \quad (4.5)$$

$$V_{C1}(t) = V_o \quad (4.6)$$

$$V_{C3}(t) = 0 \quad (4.7)$$

Esta etapa termina quando $I_{Lr}(t) = I_{Lin}$. A duração desta etapa fica definida por:

$$\Delta t_2 = \frac{\alpha \cdot n}{\omega_o \cdot (n-1)} \quad (4.8)$$

Onde:

$$\alpha = \frac{Z_n \cdot I_{Lin}}{V_o} \quad (4.9)$$

$$Z_n = \sqrt{\frac{L_r}{C_1 + C_3}} \quad (4.10)$$

$$\omega_o = \frac{1}{\sqrt{L_r \cdot (C_1 + C_3)}} \quad (4.11)$$

3ª Etapa (t_2, t_3) - Etapa ressonante

No instante de tempo $t=t_2$ a corrente através de L_r é igual à corrente de entrada. A corrente em D_3 se anula e, conforme a Fig. 4.5, uma etapa ressonante envolvendo L_r , C_3 e C_1 se inicia. O capacitor C_1 começa a se descarregar de modo ressonante, enquanto que C_3 se carrega complementarmente.

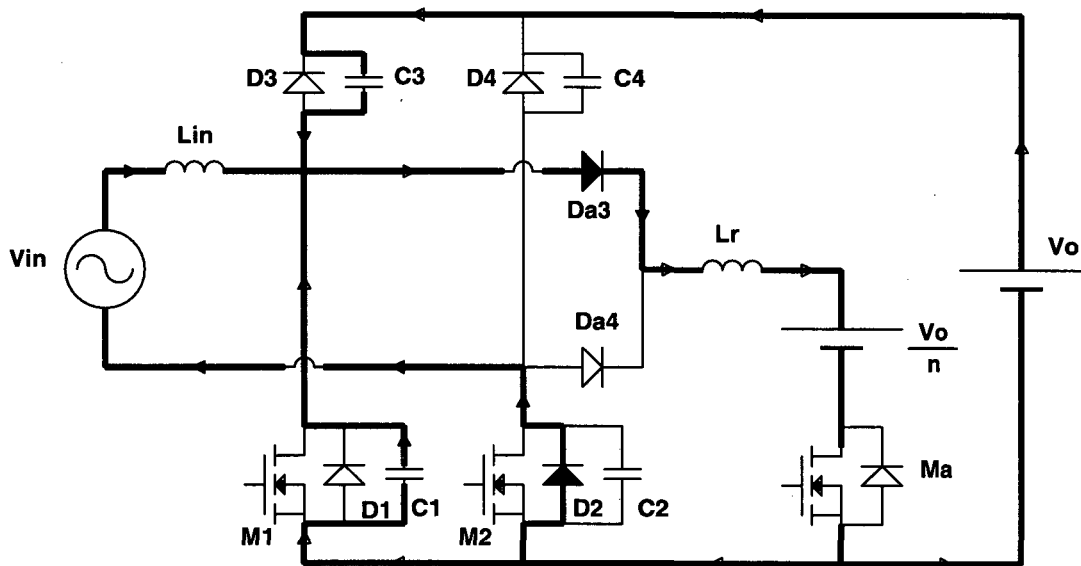


Fig. 4.5 - Etapa ressonante.

A tensão no capacitor C_1 e a corrente no indutor ressonante são descritas pelas expressões (4.12) e (4.13).

$$V_{C_1}(t) = \frac{V_o}{n} + V_o \cdot \left(\frac{n-1}{n}\right) \cdot \cos(\omega_o t) \quad (4.12)$$

$$I_{L_r}(t) = I_{L_{in}} + \frac{I_{L_{in}}}{\alpha} \cdot \frac{n-1}{n} \cdot \text{sen}(\omega_o t) \quad (4.13)$$

Esta etapa terminará quando a tensão no capacitor C_1 se anular. No final desta etapa a tensão reversa aplicada sobre o diodo D_3 será igual a V_o .

A duração desta etapa é definida pela expressão (4.14).

$$\Delta t_3 = \frac{1}{\omega_o} \cdot \cos^{-1} \frac{1}{1-n} \quad (4.14)$$

Através da expressão (4.14), verifica-se que para a tensão no interruptor principal se anular, a seguinte condição deve ser satisfeita:

$$n \geq 2 \quad (4.15)$$

A corrente no indutor ressonante no final desta etapa é dada por:

$$I_{Lr}(t_3) = I_{Lin} \cdot \left(1 + \frac{1}{\alpha \cdot n} \cdot \sqrt{n \cdot (n-2)} \right) \quad (4.16)$$

4ª Etapa (t_3, t_4) - Etapa linear

Em $t=t_3$ a tensão sobre C_1 se torna nula e o diodo intrínseco do MOSFET M_1 começa a conduzir, como mostra a Fig. 4.6. Durante esta etapa já é possível colocar em condução M_1 com comutação sob zero de tensão. A corrente em L_r começa a decrescer linearmente com uma tensão V_o/n aplicada em seus terminais. A expressão de I_{Lr} é descrita em (4.17).

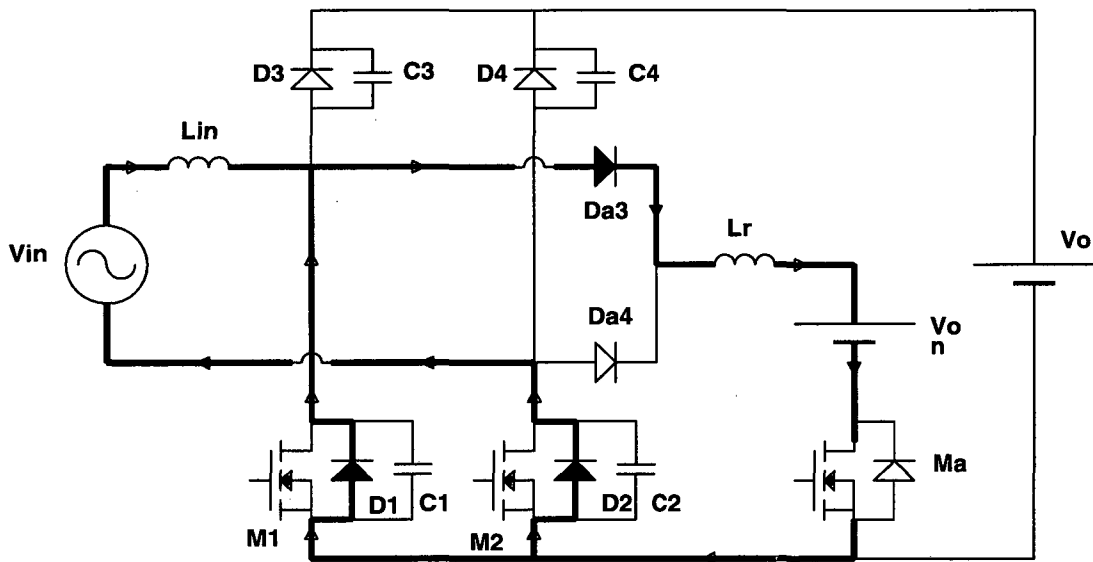


Fig. 4.6 - Etapa linear.

$$I_{Lr}(t) = I_{Lin} \cdot \left(1 + \frac{1}{\alpha \cdot n} \sqrt{n \cdot (n-2)} \right) - \frac{V_o}{n \cdot L_r} \cdot t \quad (4.17)$$

$$V_{C1}(t) = 0 \quad (4.18)$$

Esta etapa termina quando a corrente no indutor ressonante se iguala à corrente de entrada. A duração desta etapa é descrita por:

$$\Delta t_4 = \frac{1}{\omega_o} \cdot \sqrt{n \cdot (n-2)} \quad (4.19)$$

5ª Etapa (t_4, t_5) - Etapa linear

Quando a corrente em L_r se igualar à corrente de entrada I_{Lin} , o MOSFET principal M_1 começa a conduzir sob tensão e corrente nula. A corrente em M_1 aumenta linearmente, na mesma proporção em que a corrente em L_r diminui. O circuito equivalente para esta etapa é mostrado na Fig. 4.7.

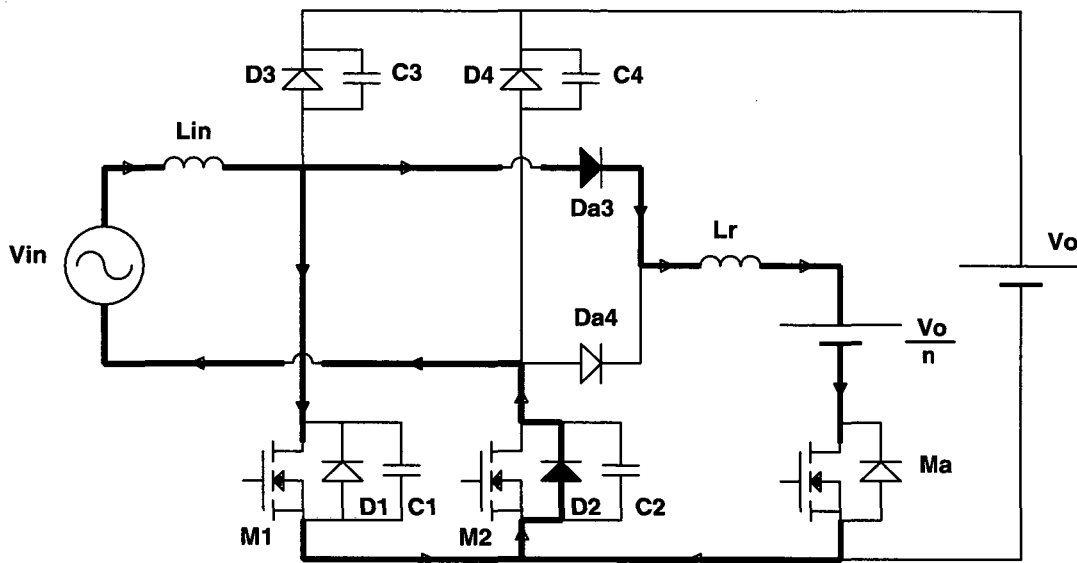


Fig. 4.7 - Etapa linear.

A corrente no indutor ressonante e a tensão no capacitor C_1 são descritas pelas expressões (4.20) e (4.21).

$$I_{Lr}(t) = I_{Lin} - \frac{V_o}{n \cdot L_r} \cdot t \quad (4.20)$$

$$V_{C1}(t) = 0 \quad (4.21)$$

Esta etapa termina quando a corrente no indutor ressonante se anula e a corrente de entrada passa a circular totalmente pelo MOSFET M_1 . A duração desta etapa é dada pela expressão (4.22).

$$\Delta t_5 = \frac{\alpha \cdot n}{\omega_o} \quad (4.22)$$

6ª Etapa (t_5, t_6) - Etapa de magnetização do indutor de entrada

No instante $t=t_5$ a corrente em M_a se extingue e este MOSFET é bloqueado sob corrente nula. A corrente de entrada flui por M_1 , acumulando energia no indutor de entrada L_{in} . O circuito equivalente desta etapa é mostrado na Fig. 4.8.

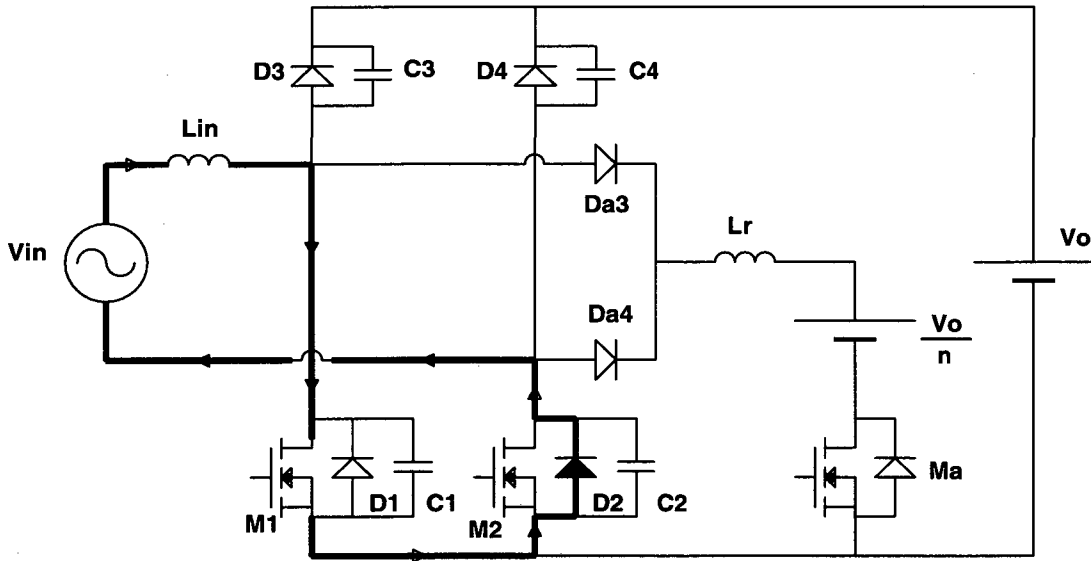


Fig. 4.8 - Etapa de magnetização de L_{in} .

$$I_{Lr}(t) = 0 \quad (4.23)$$

$$V_{C1}(t) = 0 \quad (4.24)$$

A duração desta etapa (Δt_6) é determinada pelo circuito de controle.

7ª Etapa (t_6, t_7) - Etapa Linear

Em $t=t_6$ o MOSFET M_1 é bloqueado. A capacitância parasita de M_1 começa a carregar e C_3 começa a descarregar de maneira linear com corrente constante I_{Lin} , como mostra a Fig. 4.9. O capacitância C_1 irá se carregar até que sua tensão atinja a tensão de saída V_o , colocando então o diodo D_3 novamente em condução.

$$V_{C1}(t) = \frac{I_{Lin} \cdot t}{C_1 + C_2} \quad (4.25)$$

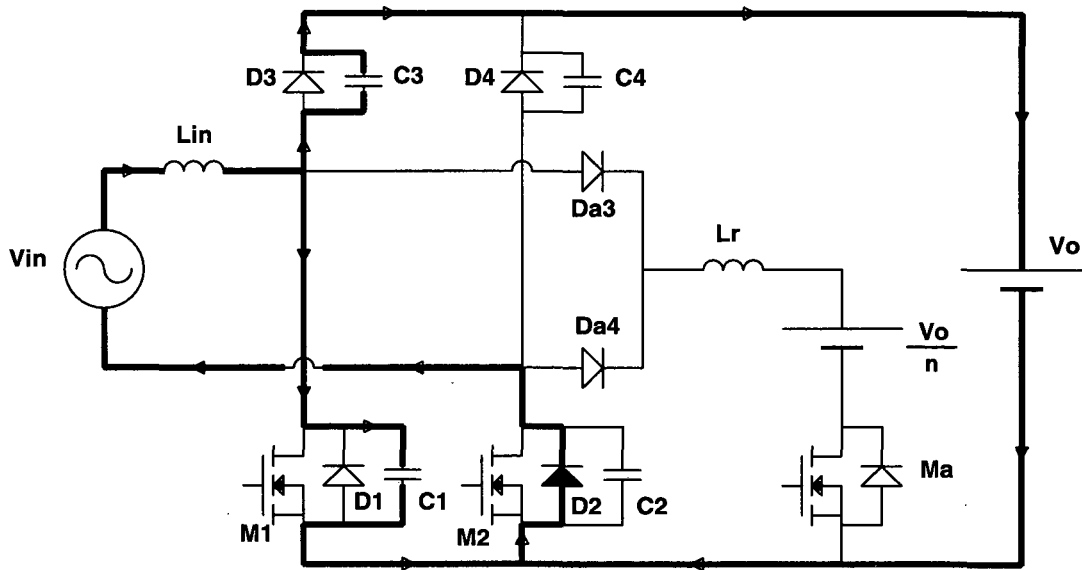


Fig. 4.9 - Etapa linear.

No final desta etapa a tensão sobre o capacitor C_1 se torna igual a V_o . A duração desta etapa fica então definida pela expressão (4.26).

$$\Delta t_7 = \frac{1}{\alpha \cdot \omega_o} \quad (4.26)$$

As formas de onda teóricas para as etapas de comutação são mostradas na Fig. 4.10.

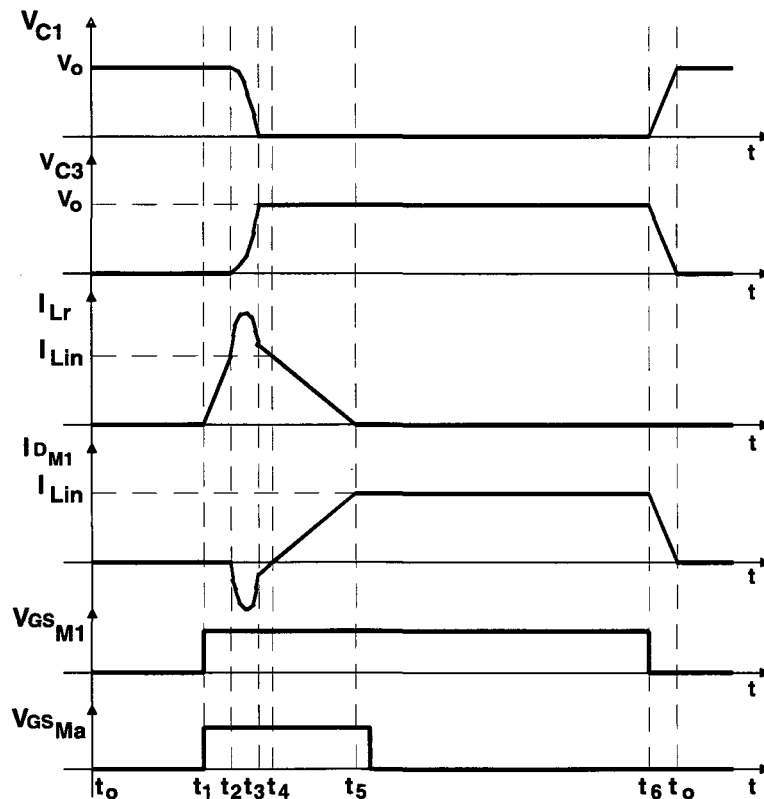


Fig. 4.10 - Formas de onda relevantes.

A razão cíclica do MOSFET M_1 assim como do MOSFET M_2 são definidas pelo circuito de correção do fator de potência.

Cabe ressaltar que a tensão sobre todos os interruptores são grampeadas na tensão de saída, sem nenhum estresse adicional de tensão e que a corrente de pico sobre o circuito auxiliar de comutação é menor do que o dobro da corrente de entrada.

4.2.2 - CARACTERÍSTICA DE SAÍDA

Para efeito de análise, pode-se obter a característica de saída do conversor operando no modo CC-CC em condução contínua. No entanto, quando o conversor é empregado para a correção do fator de potência não operará no modo CC-CC, mas para cada período de comutação pode ser considerado como tal.

Assumindo que a razão cíclica do conversor corresponde ao tempo em que os MOSFETs M_1 ou M_2 se encontram acionados, tem-se:

$$D.T_s = \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 + \Delta t_6 \quad (4.27)$$

Determina-se então Δt_1 :

$$\Delta t_1 = T_s - \Delta t_2 - \Delta t_3 - \Delta t_4 - \Delta t_5 - \Delta t_6 - \Delta t_7 \quad (4.28)$$

$$\Delta t_1 = T_s - D.T_s - \Delta t_7 \quad (4.29)$$

$$\Delta t_1 = T_s \cdot (1 - D) - \frac{1}{\alpha \cdot \omega_o} \quad (4.30)$$

A fim de determinar a característica de saída do conversor assume-se que a potência de entrada é igual à potência de saída.

$$P_{in} = P_o \quad (4.31)$$

No entanto, como considera-se a fonte de tensão auxiliar, a potência absorvida pela fonte auxiliar também fará parte da potência de saída. No circuito com auto-transformador esta energia será regenerada para a saída do conversor. Assim:

$$V_{in} \cdot I_{Lin} = V_o \cdot I_o + \frac{V_o}{n} \cdot I_{Lr\ med} \quad (4.32)$$

A corrente média no indutor ressonante é dada por:

$$I_{Lr\ med} = \frac{1}{T_s} \cdot \left\{ \frac{I_{Lin}}{2} \cdot \Delta t_2 + \int_0^{\Delta t_3} I_{Lin} \cdot \left(1 + \frac{1}{\alpha} \cdot \frac{n-1}{n} \cdot \text{sen}(\omega_o t) \right) dt + I_{Lin} \cdot \left(1 + \frac{1}{\alpha \cdot n} \cdot \sqrt{n \cdot (n-2)} \right) \cdot \frac{\Delta t_4 + \Delta t_5}{2} \right\} \quad (4.33)$$

Assim:

$$I_{Lr\ med} = \frac{I_{Lin}}{\omega_o \cdot T_s} \left\{ \frac{\alpha \cdot n}{2 \cdot (n-1)} + \cos^{-1} \frac{1}{1-n} + \frac{1}{\alpha} + \frac{\alpha \cdot n + 2 \cdot \sqrt{n \cdot (n-2)} + \frac{1}{\alpha} \cdot (n-2)}{2} \right\} \quad (4.34)$$

$$q = \frac{V_o}{V_{in}} = \frac{I_{Lin}}{I_o + \frac{1}{n} \cdot I_{Lr\ med}} \quad (4.35)$$

A corrente média de saída é definida por:

$$I_o = \frac{1}{T_s} \cdot \left\{ I_{Lin} \cdot \Delta t_1 + \frac{I_{Lin}}{2} \cdot \Delta t_2 + \int_0^{\Delta t_3} i_{C3}(t) dt \right\} \quad (4.36)$$

$$I_o = \frac{1}{T_s} \cdot \left\{ I_{Lin} \cdot \left[T_s \cdot (1-D) - \frac{1}{\alpha \cdot \omega_o} \right] + \frac{1}{2} \cdot I_{Lin} \cdot \alpha \cdot \frac{n}{\omega_o \cdot (n-1)} - \frac{I_{Lin}}{\alpha \cdot \omega_o} \right\} \quad (4.37)$$

$$I_o = I_{Lin} \cdot \left\{ (1-D) - \frac{f_s}{2\pi \cdot f_o} \cdot \left(\frac{2}{\alpha} - \frac{\alpha}{2} \cdot \frac{n}{n-1} \right) \right\} \quad (4.38)$$

Portanto:

$$I_o + \frac{1}{n} \cdot I_{Lr\ med} = I_{Lin} \cdot \left\{ (1-D) - \frac{f_s}{2\pi \cdot f_o} \cdot \left(\frac{3}{2\alpha} - \frac{\alpha \cdot n}{n-1} - \frac{1}{n} \cdot \cos^{-1} \left(\frac{1}{1-n} \right) - \frac{\sqrt{n \cdot (n-2)}}{n} \right) \right\} \quad (4.39)$$

$$q = \frac{I_{Lin}}{I_o + \frac{1}{n} \cdot I_{Lr\ med}} = \frac{1}{\left\{ (1-D) - \frac{f_s}{2\pi \cdot f_o} \cdot \left(\frac{3}{2\alpha} - \frac{\alpha \cdot n}{n-1} - \frac{1}{n} \cdot \cos^{-1} \left(\frac{1}{1-n} \right) - \frac{\sqrt{n \cdot (n-2)}}{n} \right) \right\}} \quad (4.40)$$

A Fig. 4.11 apresenta a característica de saída do conversor em função de α , tendo D como parâmetro e para uma relação de frequência (f_s/f_o) igual a 0,05 e para uma relação de transformação igual a 3. Em tracejado é apresentada a característica de saída do conversor elevador convencional em condução contínua.

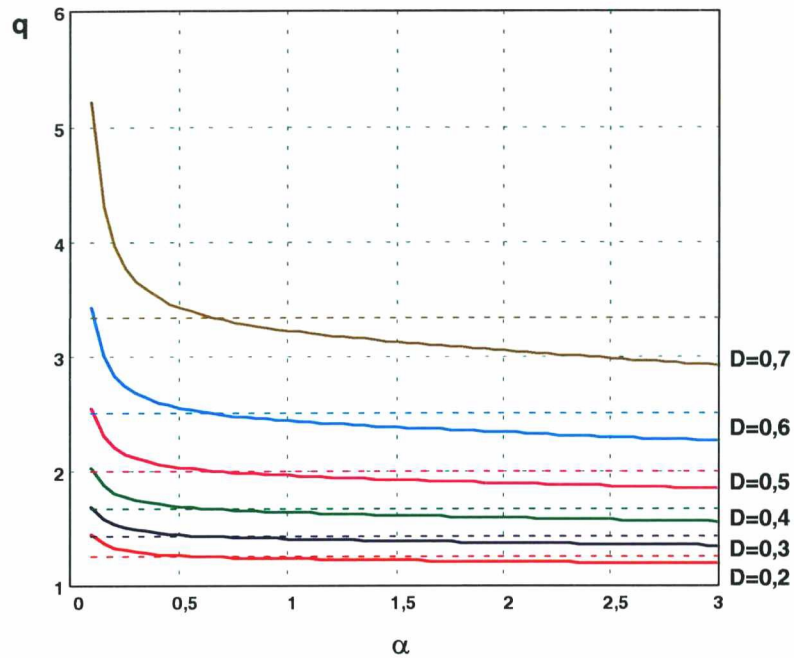


Fig. 4.11 - Característica de saída do conversor para $f_s/f_0=0,05$.

A Fig. 4.12 apresenta a característica de saída do conversor em função de α , tendo D como parâmetro e para uma relação de frequência (f_s/f_0) igual a 0,025 e para uma relação de transformação igual a 3. Em tracejado é apresentada a característica de saída do conversor elevador convencional em condução contínua.

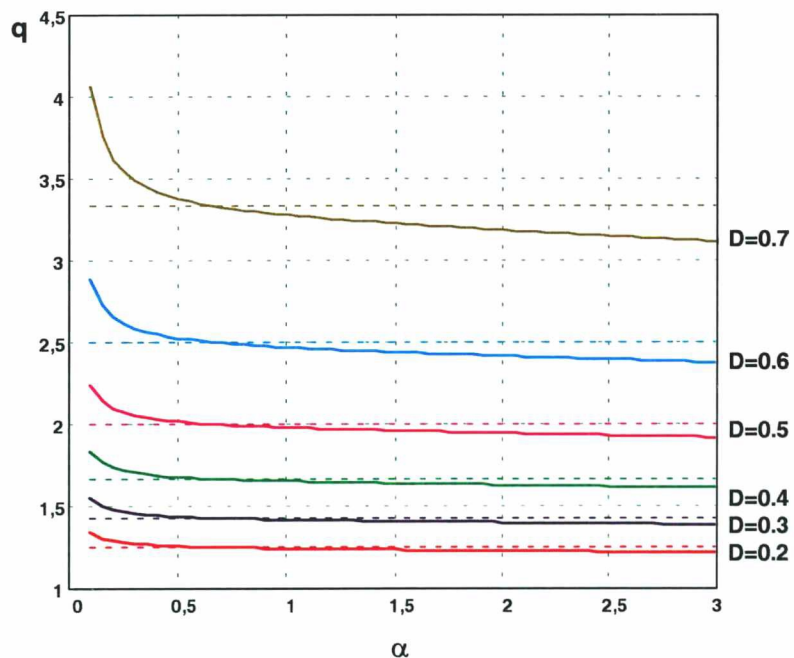


Fig. 4.12 - Característica de saída do conversor para $f_s/f_0=0,025$.

Verifica-se através dos ábacos das Figs. 4.11 e 4.12, que a característica de saída do conversor é modificada em relação ao *boost* convencional. Isto se deve ao fato de que

um aumento na tensão de saída quando comparado com o conversor *boost* convencional. Para se evitar que a característica de saída deste conversor seja bastante diferente do *boost* convencional, trabalha-se com valores de α pequenos e com uma frequência de ressonância bem maior do que a frequência de comutação.

4.3 - LIMITAÇÃO DA COMUTAÇÃO ZVS

4.3.1 - RELAÇÃO DO AUTO-TRANSFORMADOR

Como já foi visto anteriormente, a fim de se obter uma comutação ZVS, a seguinte condição deve ser satisfeita:

$$n \geq 2 \quad (4.41)$$

Onde:

n - relação de transformação

4.3.2 - TEMPO DE CONDUÇÃO DO INTERRUPTOR AUXILIAR

O tempo de condução do interruptor auxiliar é definido pela expressão (4.42).

$$\Delta t_{on} = \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 = \frac{1}{\omega_o} \cdot \left\{ \frac{\alpha \cdot n}{n-1} + \cos^{-1} \left(\frac{1}{1-n} \right) + \sqrt{n \cdot (n-2) + \alpha \cdot n} \right\} \quad (4.42)$$

Entretanto, o máximo tempo de condução do interruptor auxiliar deve ser respeitado. Este tempo deve ser menor do que o tempo de condução mínimo do interruptor principal, que é função da sua razão cíclica mínima.

$$\Delta t \leq \frac{D_{\min}}{f_s} = \frac{1}{f_s} \cdot \left(1 - \frac{V_{inp}}{V_o} \right) \quad (4.43)$$

Onde :

D_{\min} - Razão cíclica mínima do interruptor principal, imposta pelo circuito de controle.

V_{inp} - Tensão de pico de entrada

f_s - frequência de comutação

4.4 - ESTRATÉGIA DE CONTROLE

A técnica de controle a ser utilizada para se obter elevado fator de potência se baseia no controle da corrente média instantânea de entrada do conversor em condução contínua e operando em frequência constante. O estudo desta técnica foi abordado no Capítulo III.

A inclusão da célula de comutação implicará na adição de um circuito monoestável para gerar o pulso de comando para o interruptor auxiliar na subida do pulso de comando dos interruptores principais. No entanto, os interruptores principais só entrarão em condução após a tensão sobre elas se tornar nula, graças ao princípio do tiristor-dual [11]. O diagrama de blocos incluindo a célula de comutação e as principais funções do circuito integrado UC3854 é mostrado na Fig. 4.13.

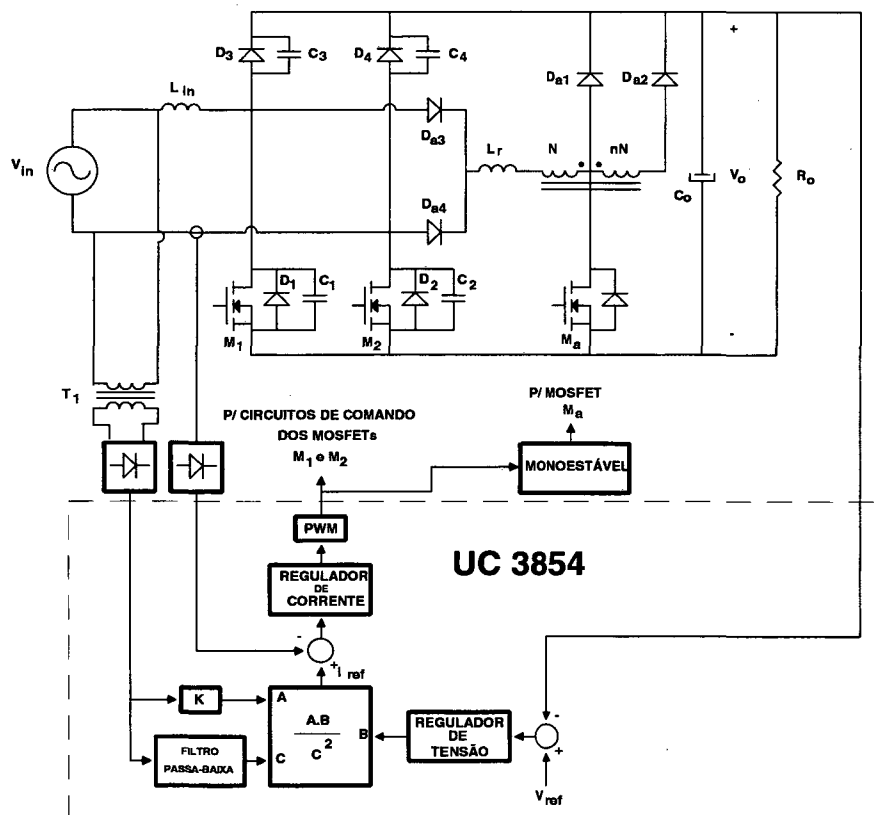


Fig. 4.13 - Diagrama de blocos incluindo a célula de comutação.

4.5 - ESFORÇOS NOS COMPONENTES

Para efeito de simplificação, serão utilizadas as expressões de corrente eficaz e média nos semicondutores sem se considerar a célula de comutação, já abordadas no Capítulo III. As correntes eficazes e médias nos semicondutores da célula de comutação são pequenas.

4.6 - PROCEDIMENTO DE PROJETO

O Procedimento de projeto é bastante semelhante ao abordado no Capítulo III. Acrescenta-se apenas o procedimento de projeto da célula de comutação.

4.6.1 - ESPECIFICAÇÕES DE PROJETO

- Tensão de alimentação - $V_{in\,ef}$
- Freqüência da tensão de alimentação – f_{rede} ;
- Tensão de saída CC – V_O ;
- Máxima ondulação da tensão de saída – V_{OCA} ;
- Máxima ondulação da corrente de entrada - $\Delta I_{in\,max}$;
- Freqüência de comutação – f_s ;
- Freqüência de ressonância do circuito auxiliar de comutação – f_r ;
- Potência de saída – P_O ;
- η - rendimento esperado (previsão conservadora).
- n - relação de transformação do auto-transformador
- K_O - fator de sobrepasso da corrente no indutor ressonante

4.6.2 - PROJETO DA PARTE DE POTÊNCIA

A. - Determinação da corrente de entrada

A corrente eficaz de entrada é determinada pela expressão:

$$I_{in\,ef} = \frac{P_O}{\eta \cdot V_{in}} \quad (4.44)$$

A corrente de pico de entrada é determinada pela expressão:

$$I_{in\,p} = \sqrt{2} \cdot I_{in\,ef} \quad (4.45)$$

B. Determinação da Indutância de Entrada L_{in} .

O procedimento de cálculo da indutância de entrada é idêntico ao apresentado no Capítulo III. Assim:

$$L_{in} = \frac{\overline{\Delta i_{in\,max}}}{\Delta i_{in\,max}} \cdot \frac{V_{in\,p}}{f_s} \quad (4.46)$$

C. Capacitor de Armazenagem C_o

Idem para o cálculo de C_o :

$$C_o = \frac{P_o}{2 \cdot \omega \cdot V_o \cdot V_{oCA}} = \frac{P_o}{4 \cdot \pi \cdot f_{rede} \cdot V_o \cdot V_{oCA}} \quad (4.47)$$

D. Determinação dos parâmetros ressonantes.

Os parâmetros ressonantes são definidos pelas expressões:

$$L_r = \alpha \cdot \frac{V_o}{2\pi \cdot f_r \cdot I_{in_p}} \quad (4.48)$$

$$C_r = C_1 + C_2 = \frac{I_{Lin}}{2\pi \cdot f_r \cdot \alpha \cdot V_o} \quad (4.49)$$

Onde:

$$\alpha = \frac{I_{in_p}}{I_{Lr_p} - I_{in_p}} \cdot \frac{n-1}{n} \quad (4.50)$$

$$\alpha = \frac{n-1}{n} \cdot \frac{1}{(K_i - 1)} \quad (4.51)$$

$$K_i = \frac{I_{Lr_p}}{I_{in_p}} \quad (4.52)$$

I_{Lr_p} - Corrente de pico do indutor ressonante

I_{in_p} - Corrente de pico de entrada

4.7 - PROJETO DO CONVERSOR

4.7.1 - ESPECIFICAÇÕES

$V_o = 400 \text{ V}$	$V_{in_{ef}} = 220 \text{ V} \pm 15\%$	$P_o = 1600 \text{ W}$
$f_s = 77 \text{ kHz}$	$f_r = 3,13 \text{ MHz}$	$\eta = 95\%$
$\Delta I_{Lin_{max}}\% = 20\%$	$\Delta V_o\% = 2\%$	$f_s/f_o = 0,025$
$n = 3$	$K_i = 1,5$	

4.7.2 - CORRENTE DE ENTRADA

$$I_{in\,ef} = \frac{P_o}{\eta \cdot V_{in}} = \frac{1600}{0,95.220} = 7,7A \quad (4.53)$$

$$I_{in\,ef\,max} = \frac{P_o}{\eta \cdot V_{in}} = \frac{1600}{0,95.187} = 9,0A \quad (4.54)$$

$$I_{in\,p} = \sqrt{2} \cdot I_{in\,ef} = 10,9A \quad (4.55)$$

$$I_{in\,p\,max} = \sqrt{2} \cdot I_{in\,ef\,max} = 12,7A \quad (4.56)$$

4.7.3 - INDUTÂNCIA DE ENTRADA L_{IN}

$$L_{in} = \frac{0,32 \cdot V_{in\,p}}{\Delta I_{Lin\,max} \cdot f_s} = \frac{0,32 \cdot 311}{(0,2.10,9) \cdot 70 \cdot 10^3} = 650\mu H \quad (4.57)$$

4.7.4 - CAPACITOR DE ARMAZENAGEM C_o

$$C_o = \frac{P_o}{2 \cdot \pi \cdot 2 \cdot f_{rede} \cdot V_o (\Delta V_o \% \cdot V_o)} = \frac{1600}{240\pi \cdot 400 \cdot (0,02.400)} = 663\mu F \quad (4.58)$$

4.7.5 - PARÂMETROS RESSONANTES

$$\alpha = \frac{n-1}{n} \cdot \frac{1}{K_o-1} = \frac{2}{3} \cdot \frac{1}{0,5} = 1,3333 \quad (4.59)$$

$$L_r = \alpha \cdot \frac{V_o}{2\pi \cdot f_o \cdot I_{in\,p}} = 1,333 \cdot \frac{400}{2\pi \cdot 3,13 \cdot 10^6 \cdot 10,9} = 2,5\mu H \quad (4.60)$$

$$C_1 + C_2 = \frac{I_{in\,p}}{2\pi \cdot f_o \cdot \alpha \cdot V_o} = \frac{10,9}{2\pi \cdot 3,13 \cdot 10^6 \cdot 1,333 \cdot 400} = 1\,nF \quad (4.61)$$

4.7.6 - CORRENTE EFICAZ NO MOSFET M_1

A corrente eficaz no MOSFET M_1 para um ciclo de rede pode ser determinada :

$$I_{M1\,ef} = \frac{\sqrt{3}}{6} \cdot I_{in\,p} \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{V_{in\,p}}{V_o}} = \frac{\sqrt{3}}{6} \cdot 12,7 \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{311 \cdot 0,85}{400}} = 4,2A \quad (4.62)$$

4.7.7 - CORRENTE MÉDIA NO DIODO D₁

$$I_{D1Med} = \frac{I_{in p}}{\pi} = \frac{12,7}{\pi} = 4,04A \quad (4.63)$$

4.7.8 - CORRENTE MÉDIA NO DIODO D₄

$$I_{D4Med} = \frac{I_o}{2} = \frac{4}{2} = 2A \quad (4.64)$$

4.8 - RESULTADOS EXPERIMENTAIS

Com o objetivo de se verificar experimentalmente o princípio de operação e a análise teórica, um protótipo de 1.6 kW, operando em 77 kHz foi implementado. Este protótipo apresenta comutação ZVS e elevado fator de potência de entrada.

Tal conversor, apresentado em [32] e [33] possui o diagrama de potência do protótipo implementado mostrado na Fig. 4.14. A especificação dos componentes é a que segue:

- M₁, M₂, M_a - APT 5025
- D₃, D₄, D_{a1}-D_{a4} - MUR850
- C₃, C₄ - 1nF/630 V (polipropileno)
- C_o - 680 μF
- L_{in} - 650 μH - 65 espiras (2x15 AWG) - núcleo EE-65/26 (Thornton IP6)
- L_r - 2 μH - 7 espiras (5x24 AWG) bobina de ar(enrolado em carretel do núcleo EE-25)
- Auto-Transformador: núcleo EE-42/15 (Thornton IP6)

N=20 espiras, nN=60 espiras

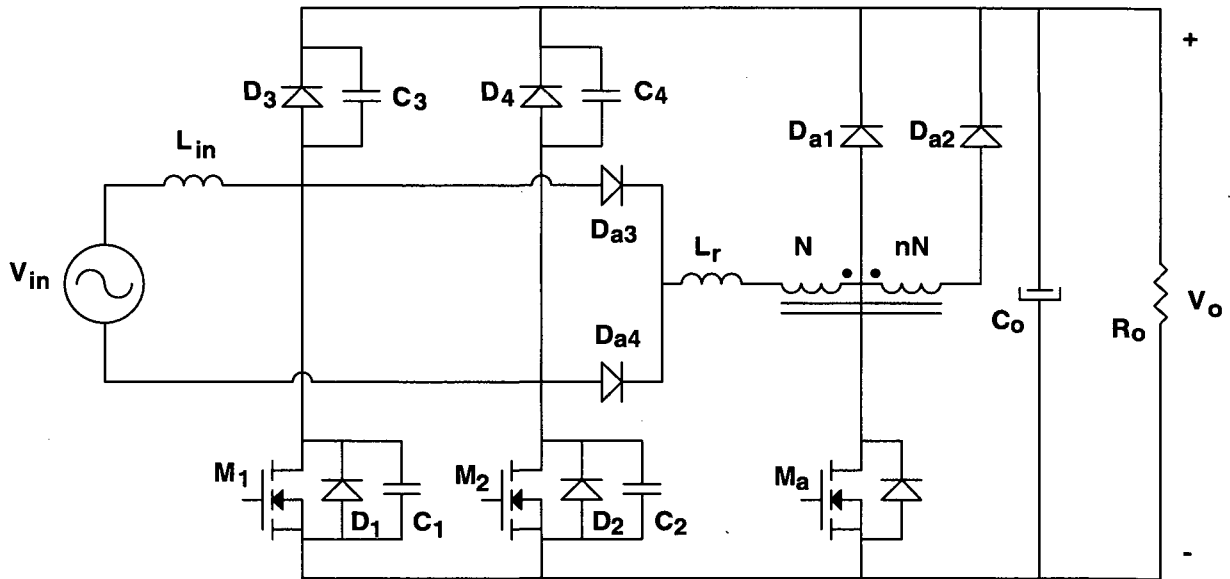


Fig. 4.14 - Diagrama de potência do conversor implementado.

A Fig. 4.15 apresenta o diagrama do circuito de controle implementado.

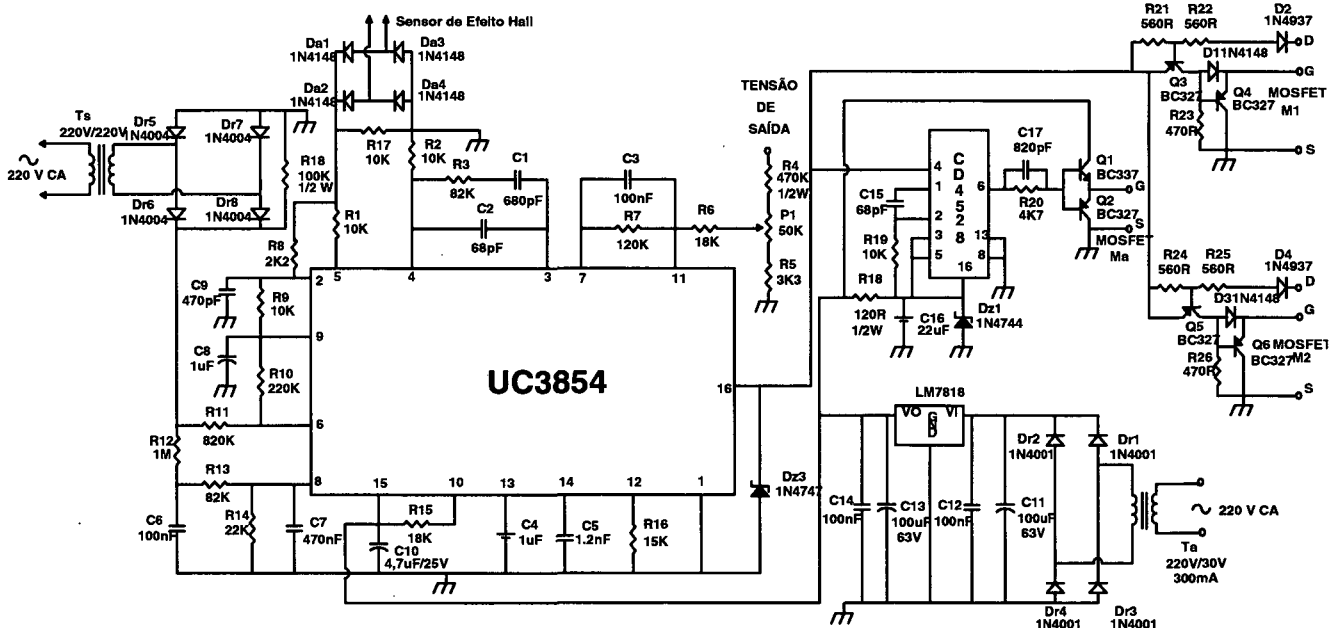


Fig. 4.15- Circuito de controle do conversor implementado.

A tensão de entrada e a corrente de entrada para o protótipo operando em 1,6 kW são mostradas na Fig. 4.16. A tensão de entrada apresenta uma pequena distorção. Portanto, a corrente de entrada apresentará também uma pequena distorção. A taxa de distorção da tensão de entrada é de 3,1%. A corrente de entrada apresenta uma TDH de 3,9%, o que resulta num fator de potência de 0,999. Verifica-se também que a distorção introduzida pelo controle é de 2,36%.

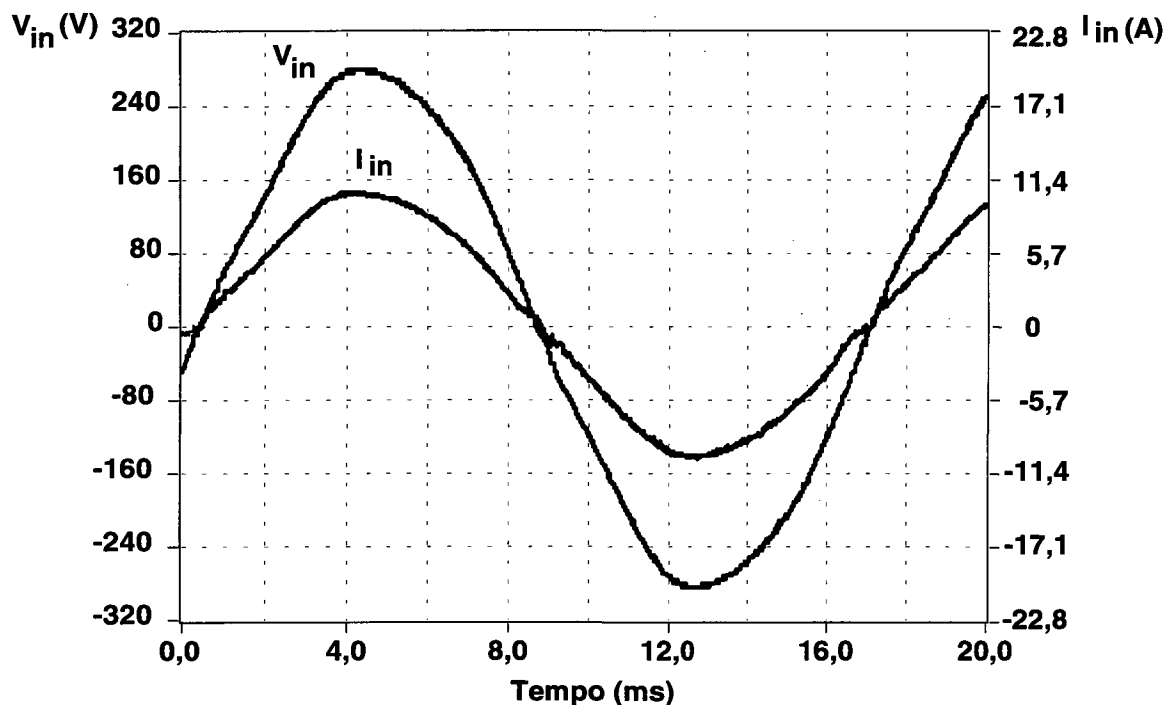
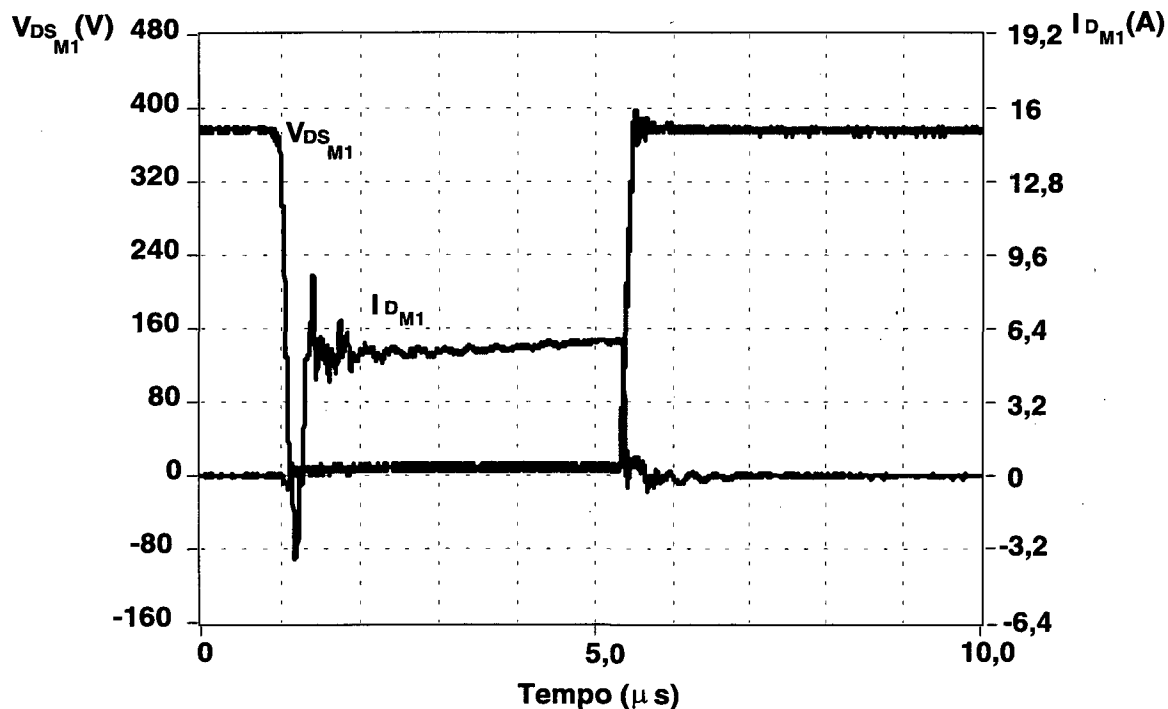


Fig. 4.16 - Tensão e corrente de entrada.

A comutação do MOSFET principal M_1 é mostrada na Fig. 4.17. Pode-se verificar a comutação sob zero de tensão (ZVS).

Fig. 4.17 - Comutação no MOSFET principal M_1 .

O detalhe de comutação no MOSFET auxiliar M_a é mostrado na Fig. 4.18, onde se verifica a comutação sob zero de corrente (ZCS).

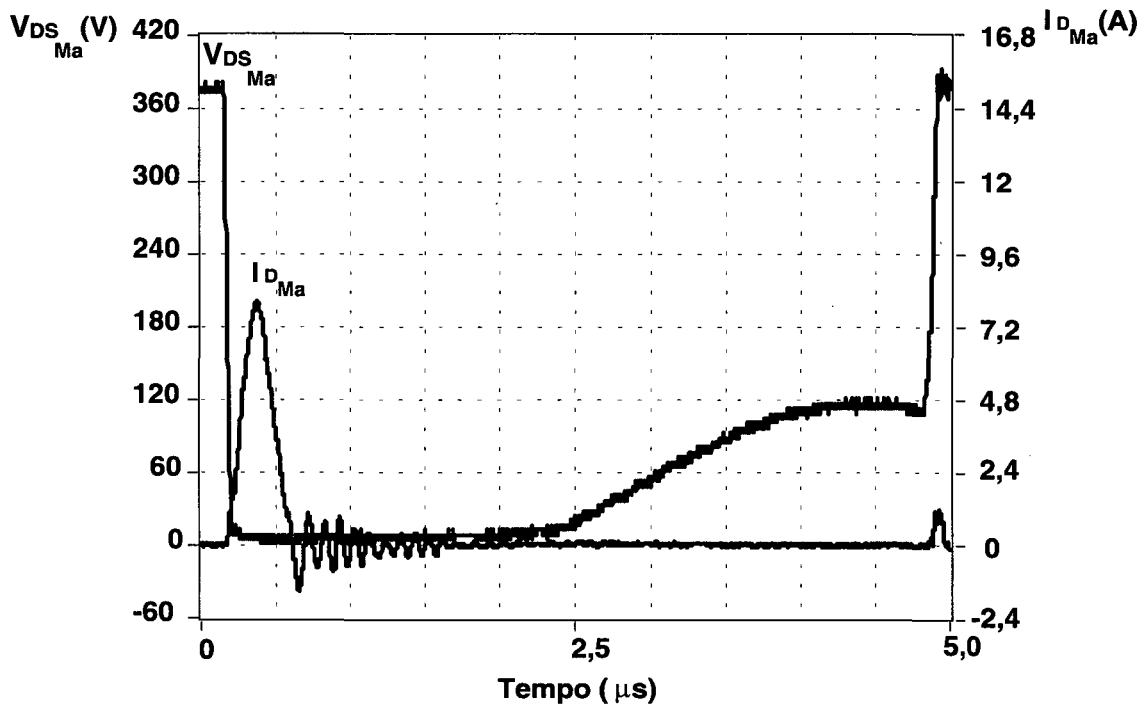


Fig. 4.18 - Comutação no MOSFET auxiliar M_a .

As correntes que circulam através do indutor ressonante L_r e através do diodo D_3 são mostradas na Fig. 4.19. Verifica-se que existe um caminho alternativo para a corrente de saída durante o estágio de desmagnetização (D_3 ou D_4 conduzindo). O percentual da corrente de saída circulando por este caminho alternativo depende do valor da indutância ressonante. Entretanto, esta corrente é desprezível e decresce para aproximadamente zero antes de o MOSFET auxiliar M_a ser habilitado a conduzir.

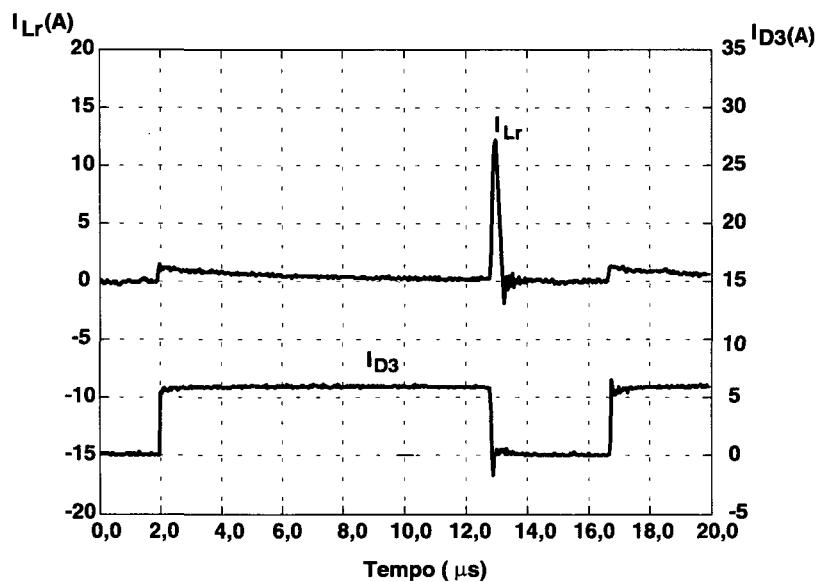


Fig. 4.19 - Detalhe de um período de operação do indutor ressonante L_r e do diodo D_3 .

A curva de rendimento é apresentada na Fig. 4.20. O rendimento obtido para plena carga é bastante elevado (97,8%).

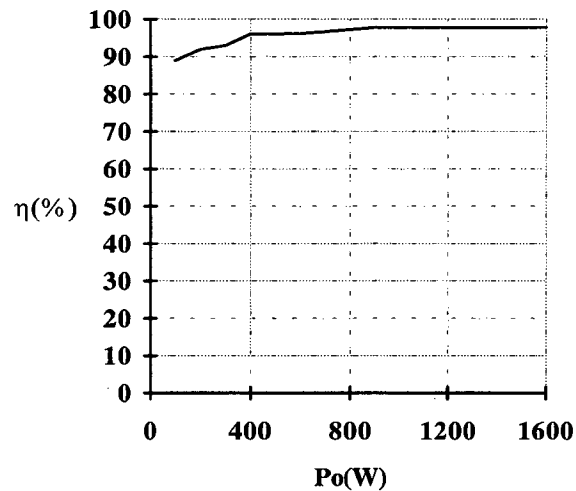


Fig. 4.20 - Rendimento do retificador.

Este alto rendimento é alcançado devido a três importantes fatores:

- à comutação sem perdas;
- existem sempre dois semicondutores no fluxo de corrente, ao invés de três semicondutores nos conversores clássicos.
- as perdas de condução nos MOSFETs principais são reduzidas se a sua tensão de comando (tensão gate-source) se encontra em nível alto quando a corrente está circulando de source para drain.

Esta última afirmação é evidenciada na Fig. 4.21. Quando a corrente está circulando de *source* para *drain* e a tensão de comando está em nível alto, a queda de tensão sobre o MOSFET (V_{DS}) é reduzida de 0,7 para 0,1V, diminuindo, portanto, as perdas em condução durante este intervalo.

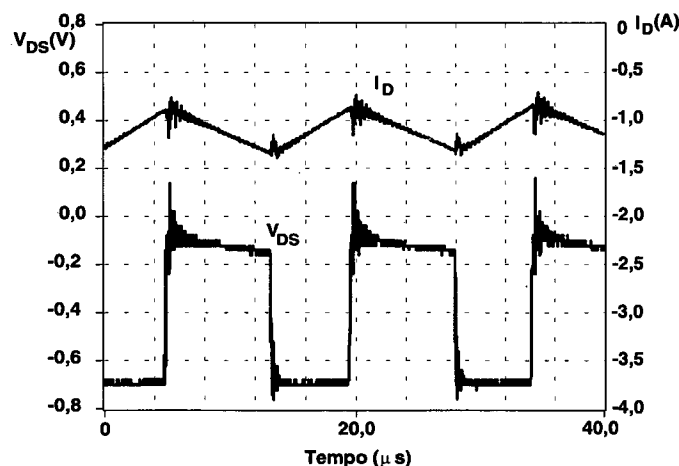


Fig. 4.21 - Redução da tensão drain-source quando o MOSFET está ativo.

4.9 - CONCLUSÃO

O retificador apresentado torna-se uma alternativa para o aumento do rendimento em retificadores de alto fator de potência. Este elevado rendimento é alcançado através da eliminação das perdas de comutação e pela redução das perdas de condução. Este aumento do rendimento leva a uma diminuição do volume do conversor e a uma redução no tamanho do dissipador.

Outras características deste conversor incluem:

- Controle PWM à frequência constante;
- Os semicondutores não são submetidos a esforços adicionais de tensão, estando todos eles limitados à tensão de saída;
- Comutação ZVS dos MOSFETs principais e comutação ZCS do interruptor auxiliar.

CAPÍTULO V

RETIFICADOR MONOFÁSICO COM REDUZIDAS PERDAS DE CONDUÇÃO EMPREGANDO SENSORES RESISTIVOS DE TENSÃO E DE CORRENTE

5.1 – INTRODUÇÃO

Este capítulo apresenta o estudo de uma variação topológica do retificador monofásico de reduzidas perdas de condução mostrado até o momento.

É feito um estudo das principais características e vantagens deste retificador, além de ser apresentada uma metodologia de projeto e resultados experimentais em um protótipo de 1600 W operando em condução contínua com o controle por valores médios instantâneos da corrente de entrada.

5.2 – TOPOLOGIA PROPOSTA

O principal problema do retificador apresentado no Capítulo IV consistia na necessidade de isolamento e retificação dos sinais de corrente sensorada e de amostra da tensão da rede para que todos os sinais ficassem referenciados ao terminal negativo do capacitor de saída. O retificador a ser estudado neste Capítulo não necessita de isolamento dos sinais, simplificando o projeto e implementação de um protótipo.

A Fig. 5.1 apresenta o retificador proposto. Este retificador, já mostrado no Capítulo II, é obtido através da síntese de dois conversores elevadores com o capacitor de saída e a carga em comum: o primeiro formado por V_{in} , L_{in1} , D_1 , T_1 e D_3 ; e o segundo formado por V_{in} , L_{in2} , D_2 , T_2 e D_4 .

Para o semi-ciclo positivo da senóide de entrada o primeiro conversor elevador estará operando enquanto que para o semi-ciclo negativo, o segundo.

Verifica-se a total simetria deste conversor para os dois semi-ciclos, o que não ocorre nos retificadores estudados até o momento.

Este retificador ainda apresentará reduzidas perdas de condução, uma vez que apenas dois semicondutores estarão no fluxo da corrente de entrada a qualquer instante.

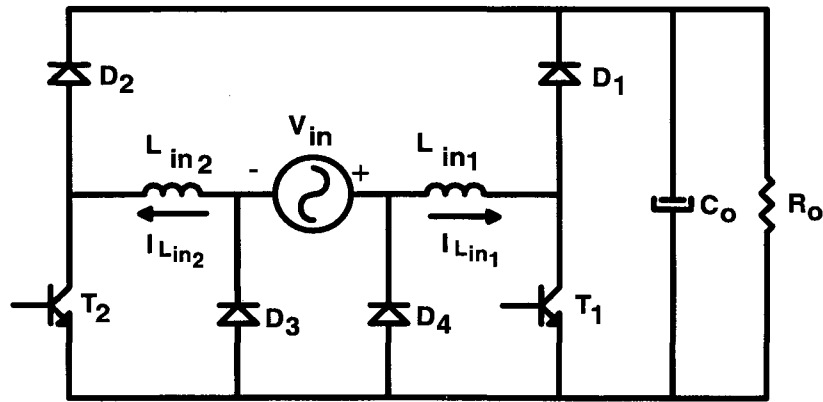


Fig. 5.1 Retificador elevador genérico.

5.2 - ETAPAS DE OPERAÇÃO

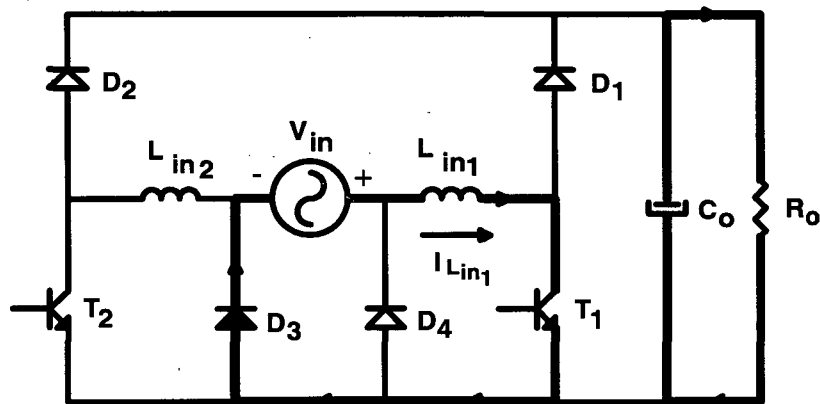
As etapas de operação deste conversor são bastante simples e idênticas ao conversor elevador clássico. Serão mostradas as etapas de operação para um dos semi-ciclos da tensão de entrada. As etapas para o outro semi-ciclo são idênticas, porém operando o segundo conversor.

A frequência de comutação de T1 e T2 é muito maior do que a frequência da senóide da rede. Assim, assume-se, para efeito de simplificação, que a tensão de entrada é constante durante um período de comutação.

$$V_{in} > 0$$

1ª Etapa – Etapa de Magnetização de L_{in1}

Durante esta etapa, mostrada na Fig. 5.2, o interruptor T_1 é colocado em condução. A corrente no indutor L_{in1} cresce linearmente.

Fig. 5.2 – Etapa de magnetização de L_{in1} .

O interruptor T_2 poderá ser comandado com a mesma ordem de comando de T_1 . No entanto, durante este semi-ciclo, devido à polaridade da fonte de entrada, ele não conduzirá a corrente.

2ª Etapa – Etapa de Transferência de Energia

No início desta etapa, mostrada na Fig. 5.3, o interruptor T_1 é bloqueado. O diodo D_1 entrará em condução e se dará uma etapa de transferência de energia da entrada para a carga.

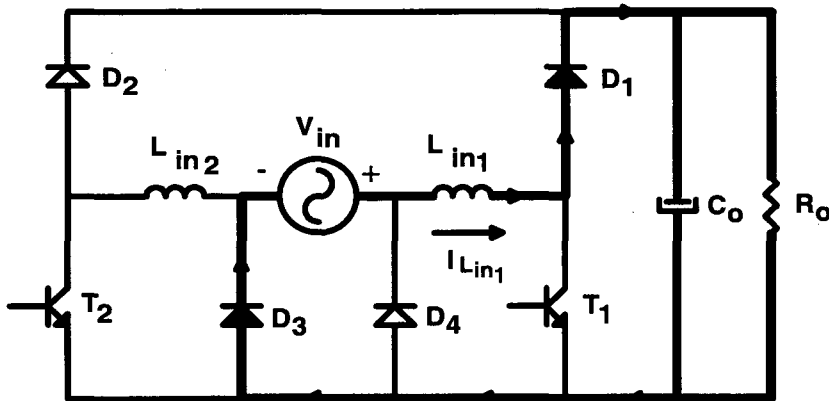


Fig. 5.2 – Etapa de transferência de energia.

A Fig. 5.3 mostra as correntes nos indutores L_{in1} e L_{in2} , quando é aplicada a técnica de correção do fator de potência por valores médios instantâneos. Pode-se observar que cada conversor elevador opera em apenas um semi-ciclo. A composição destas duas correntes resultará na corrente de entrada senoidal.

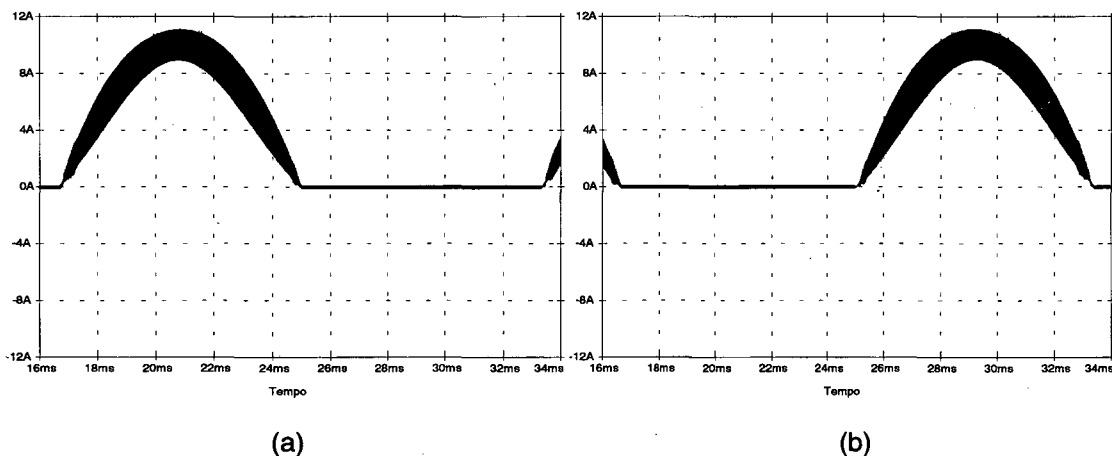


Fig. 5.3 – (a) Corrente no indutor L_{in1} ; (b) Corrente no indutor L_{in2}

Como já havia sido afirmado, verifica-se através das etapas descritas acima que apenas dois semicondutores estarão no fluxo da corrente de entrada. Tem-se, portanto,

um semicondutor a menos em condução quando comparado com as topologias de correção do fator de potência clássicas (retificador+conversor elevador).

Nesta topologia a corrente que circula pelos indutores é unidirecional, apresentando, portanto, valor médio.

5.3 – ESTRATÉGIA DE CONTROLE

As técnicas de controle aplicadas a correção do fator de potência poderão ser usadas sem restrições neste retificador.

Neste capítulo será utilizada a técnica de controle por valores médios instantâneos da corrente de entrada, descrita e aplicada nos Capítulos III e IV, respectivamente.

A principal dificuldade na utilização dos retificadores com reduzidas perdas de condução em técnicas ativas de correção do fator de potência é a necessidade de se ter um sensor de corrente isolado, como por exemplo um sensor de efeito Hall. Deve-se utilizar sensores isolados seguidos de uma retificação, para que se possa, de alguma forma, continuar a ter a referência de todo o circuito de controle e comando no terminal negativo do capacitor de saída e permitir, portanto, o uso de circuitos integrados comerciais, como o UC3854.

5.3.1 – SENSOR DE CORRENTE

No entanto, com o retificador genérico apresentado neste Capítulo, pode-se contornar esse problema e empregar sensores resistivos.

A Fig. 5.4 apresenta uma solução bastante eficiente para se realizar o sensoramento da corrente de entrada sem a necessidade de isolamento e preservando a referência de todo o circuito no terminal negativo do capacitor de saída.

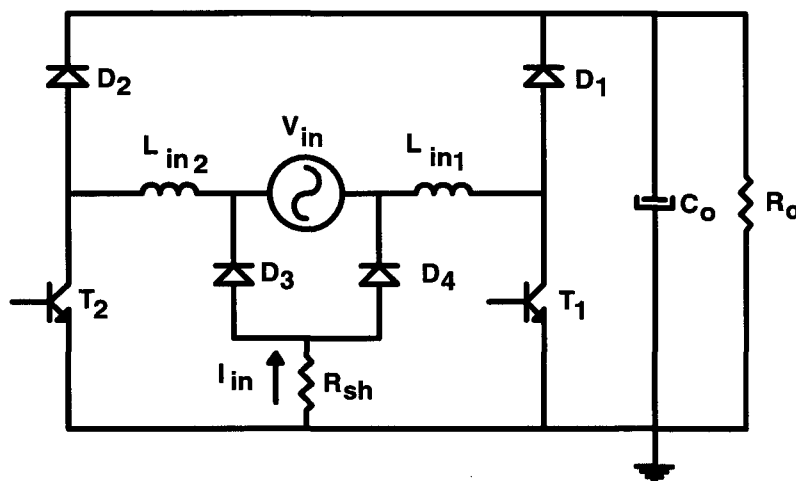


Fig. 5.4 – Utilização de sensor resistivo de corrente ao retificador proposto.

O sensor resistivo R_{Sh} colocado na posição mostrada na Fig. 5.4 irá sensorar a corrente de entrada I_{in} , uma vez que durante um semi-ciclo o diodo D_3 conduzirá a corrente de entrada e durante o outro semi-ciclo o diodo D_4 o fará. Será possível, portanto, se obter a informação sobre a corrente de entrada através da queda de tensão sobre R_{Sh} .

A partir da colocação de R_{Sh} , observa-se que este tipo de sensoramento é mais apropriado para interruptores unidirecionais em corrente, ou seja interruptores que não apresentam um diodo em anti-paralelo. Os MOSFETs não são aconselhados para a utilização nesta topologia, pois uma parcela da corrente de entrada I_{in} poderá circular pelos diodos em anti-paralelo dos MOSFETs, fazendo com que a corrente no sensor resistivo não seja mais a totalidade da corrente de entrada. A Fig. 5.5 ilustra este problema.

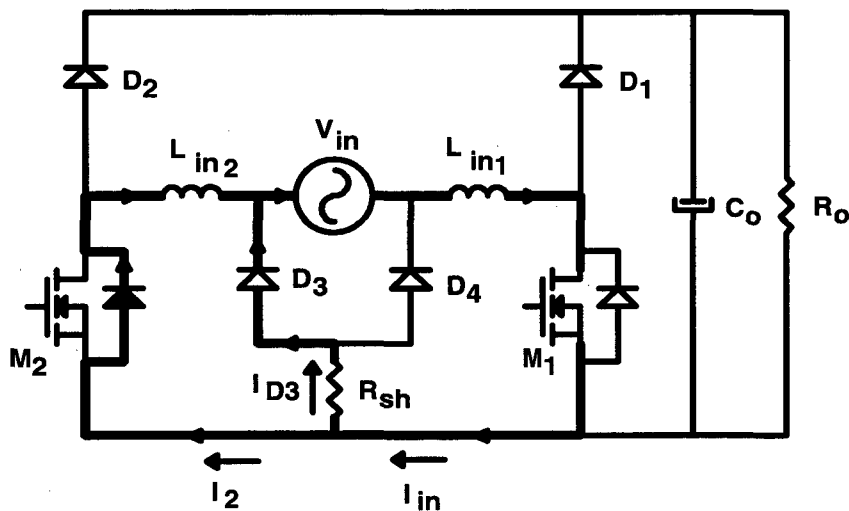


Fig. 5.5 – Dificuldade de utilização de R_{Sh} com MOSFETs.

A utilização de IGBTs com este conversor é bastante apropriada, uma vez que estes interruptores são unidirecionais em corrente. Além disto, pode-se alcançar potências mais elevadas do que com a utilização de MOSFETs.

5.3.2 – SENSOR DE TENSÃO

O controle por valores médios instantâneos da corrente de entrada também necessita de uma amostra da tensão de entrada, a fim de que seja possível gerar uma referência de corrente em fase com a tensão de entrada e também para permitir o controle frente a variações da tensão eficaz de entrada.

Os retificadores de reduzidas perdas de condução apresentados nos capítulos anteriores necessitam de isolamento para se obter esta amostra da tensão da entrada. Além disso, para possibilitar o uso de circuitos integrados da linha do UC3854, é necessário, ainda, retificar o sinal.

Com o retificador apresentado neste capítulo é possível também contornar este problema. A simples inclusão de dois diodos de sinal e de um resistor de elevado valor permite obter com simplicidade uma amostra da tensão de entrada.

A Fig. 5.6 apresenta a solução para se obter a amostra da tensão de entrada retificada com a referência no terminal negativo do capacitor de saída. Com a inclusão de dois diodos de sinal (D_{S1} , D_{S2}) que suportem o pico da tensão de entrada e de um resistor R_a , se terá a amostra da tensão de entrada retificada sobre o resistor R_a .

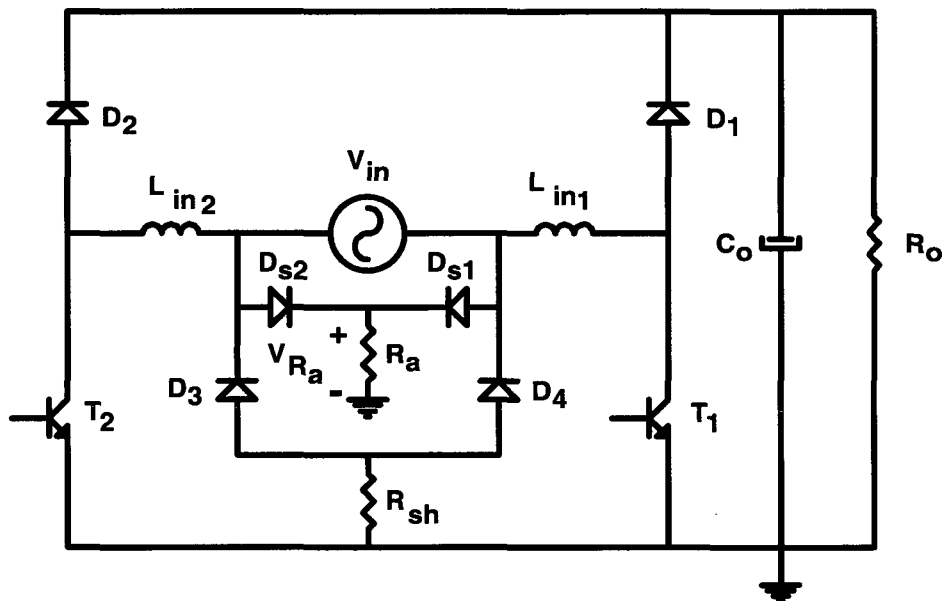


Fig. 5.6 – Utilização de sensor resistivo para obtenção da amostra da tensão de entrada.

Assim, com a topologia apresentada neste capítulo, consegue-se resolver os problemas dos sensores de tensão e de corrente de entrada que existiam nos retificadores de reduzidas perdas de condução apresentados nos capítulos anteriores.

A Fig. 5.7 mostra a aplicação do retificador de reduzidas perdas de condução genérico à técnica de correção do fator de potência pelo controle dos valores médios instantâneos da corrente de entrada.

O circuito de controle e comando é preservado em relação ao retificador de alto fator de potência clássico (retificador+conversor elevador) e ao retificador de reduzidas perdas de condução apresentado anteriormente.

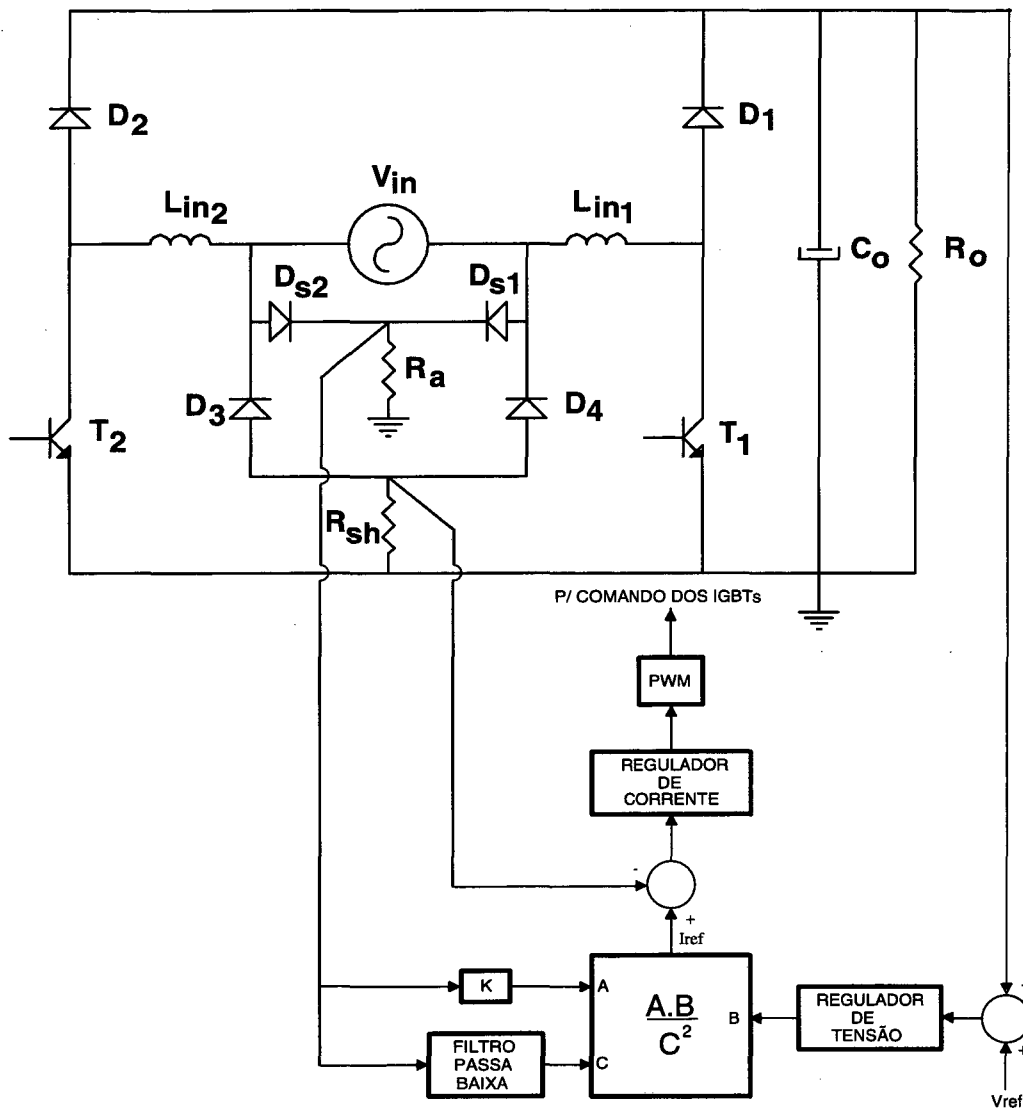


Fig. 5.7 – Aplicação do controle por valores médios instantâneos.

A metodologia de projeto do controle é idêntica à apresentada no Capítulo III.

5.4 - ESFORÇOS NOS COMPONENTES

O procedimento para determinação dos esforços nos componentes para o retificador apresentado neste capítulo é idêntico ao apresentado no Capítulo III (Seção 3.6). Assim, só serão apresentados os resultados finais para cada um dos valores de corrente eficaz e de corrente média.

5.4.1 - CORRENTE MÉDIA NO TRANSISTOR T_1 .

A. Corrente média no Transistor T_1 para um período de comutação.

$$I_{T1av} = D \cdot I_{in,p} \quad (5.1)$$

B. - Corrente Média no Transistor T_1 para um ciclo de rede.

$$I_{T1Med} = \frac{1}{4} \cdot P_{in} \cdot \frac{4\beta - \pi}{\beta\pi} \quad (5.2)$$

Onde $P_{in}=P_o$ para rendimento unitário.

5.4.2 - CORRENTE EFICAZ NO TRANSISTOR T_1

A. Corrente Eficaz no Transistor T_1 para um período de comutação.

$$I_{T1RMS} = I_{in p} \cdot \sqrt{D} \quad (5.3)$$

B. Corrente Eficaz no Transistor T_1 para um ciclo de rede.

$$I_{T1ef} = \frac{\sqrt{3}}{6} \cdot I_{in p} \cdot \sqrt{3 - \frac{8}{\pi} \cdot \frac{V_{in pk}}{V_o}} \quad (5.4)$$

5.4.3 - CORRENTE MÉDIA NO DIODO D_4

A. Corrente Média no Diodo D_4 para um período de rede.

$$I_{D4Med} = \frac{I_{in p}}{\pi} \quad (5.5)$$

5.4.4 - CORRENTE MÉDIA NO DIODO D_1

A. Corrente Média no Diodo D_1 para um período de comutação

$$I_{D1av} = (1 - D) \cdot I_{in p} \quad (5.6)$$

B. Corrente Média no Diodo D_1 para um ciclo de rede

$$I_{D1Med} = \frac{I_o}{2} \quad (5.7)$$

5.5 – PROCEDIMENTO DE PROJETO E EXEMPLO DE PROJETO

O procedimento de projeto e o exemplo de projeto são idênticos a aqueles apresentados no Capítulo III.

O único ponto a ressaltar é o projeto das indutâncias L_{in1} e L_{in2} . Observa-se que cada um dos indutores deve satisfazer à restrição de ondulação máxima. O procedimento

de projeto de L_{in1} e L_{in2} será idêntico ao projeto de L_{in} do Capítulo III. A diferença será na construção física do indutor, uma vez que a corrente eficaz em cada um dos indutores é $\sqrt{2}$ vezes menor que a corrente eficaz de entrada e que cada indutor apresentará um nível CC de corrente.

A utilização deste retificador com interruptores do tipo IGBT forçará a uma diminuição da freqüência de comutação quando comparado com o circuito utilizando MOSFETs.

5.6 – RESULTADOS EXPERIMENTAIS

Com o objetivo de se verificar experimentalmente o princípio de operação, um protótipo de 1.6 kW, operando em 25 kHz com IGBTs foi implementado.

Tal conversor apresenta o diagrama de potência do protótipo implementado mostrado na Fig. 5.8. A especificação dos componentes é a que segue:

- T_1, T_2 – APT 40GF100
- D_1, D_2, D_3, D_4 - MUR850
- D_{S1}, D_{S2} – MUR450
- R_{S1}, R_{S2} – $100\Omega/10W$
- C_{S1}, C_{S2} – $1nF/400V$ - Polipropileno
- C_o - $470\ \mu F$
- L_{in1}, L_{in2} - $850\ \mu H$ - 72 espiras (1x15 AWG) - núcleo EE-65/26 (Thornton IP6)

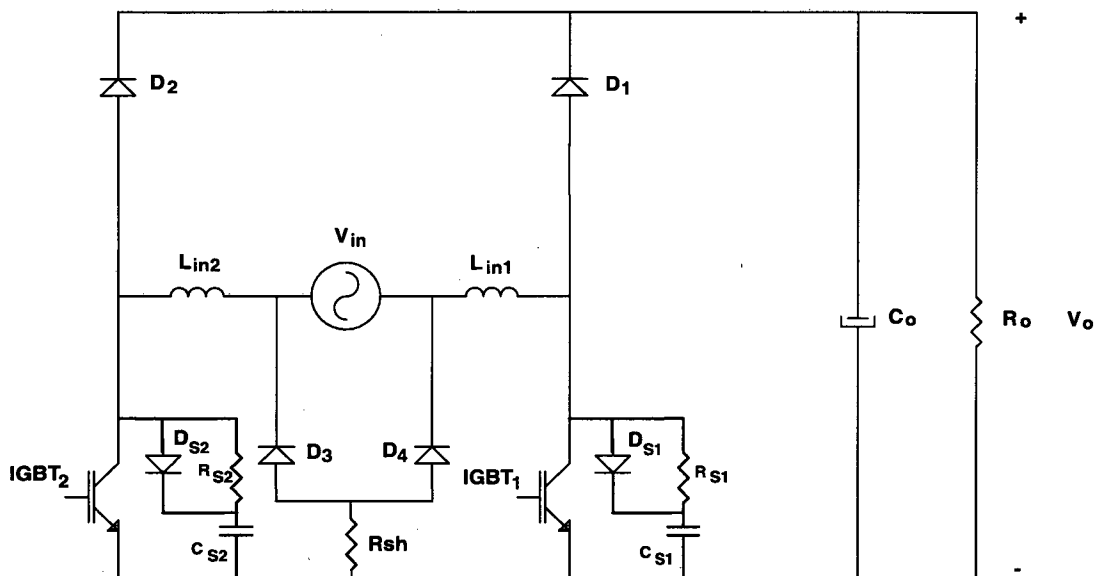


Fig. 5.8 – Diagrama de potência do protótipo implementado.

O diagrama elétrico do circuito de comando é apresentado na Fig. 5.9. Foi utilizado o circuito integrado UC3854 para realizar o controle do fator de potência.

Os diodos Da1 e Da2 são os diodos auxiliares para se obter a referência de tensão.

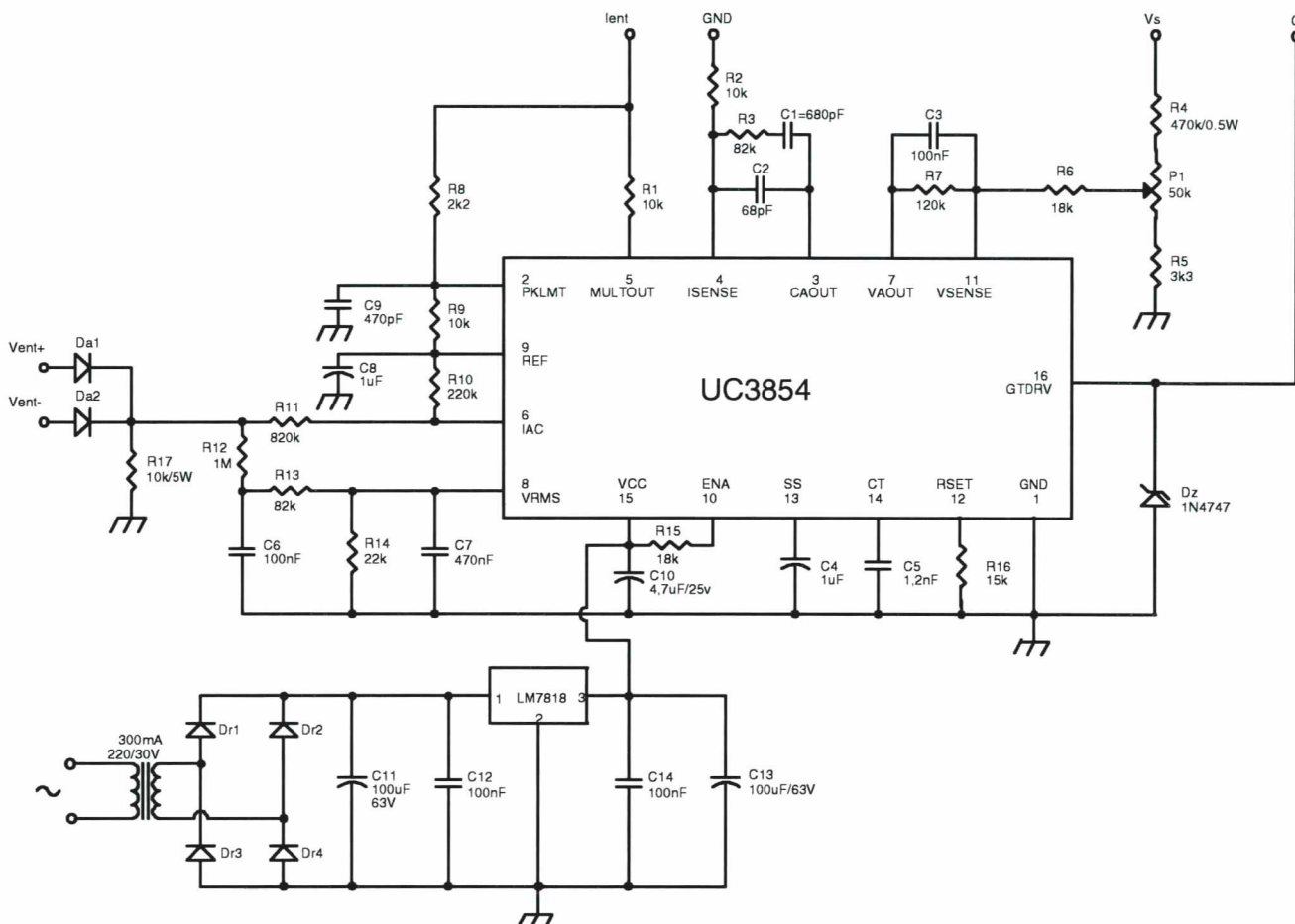


Fig. 5.9 – Diagrama de controle e comando do protótipo implementado.

A Fig. 5.10 apresenta os resultados experimentais para a tensão e a corrente de entrada para uma potência de 1,6kW.

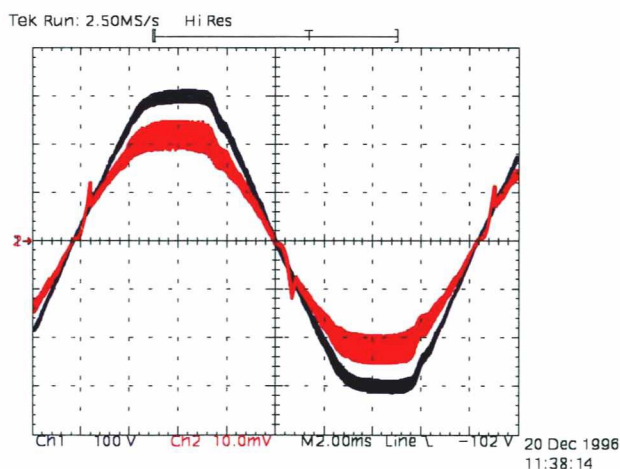


Fig. 5.10 – Tensão e corrente de entrada do retificador
Escala : 100V/div , 5A/div.

Verifica-se nesta figura a presença de harmônicos de alta frequência na corrente de entrada, que podem ser facilmente filtrados com um capacitor colocado nos terminais de entrada. A Fig. 5.11 apresenta a tensão e a corrente de entrada para uma potência de 1,6kW com a colocação do filtro de entrada.

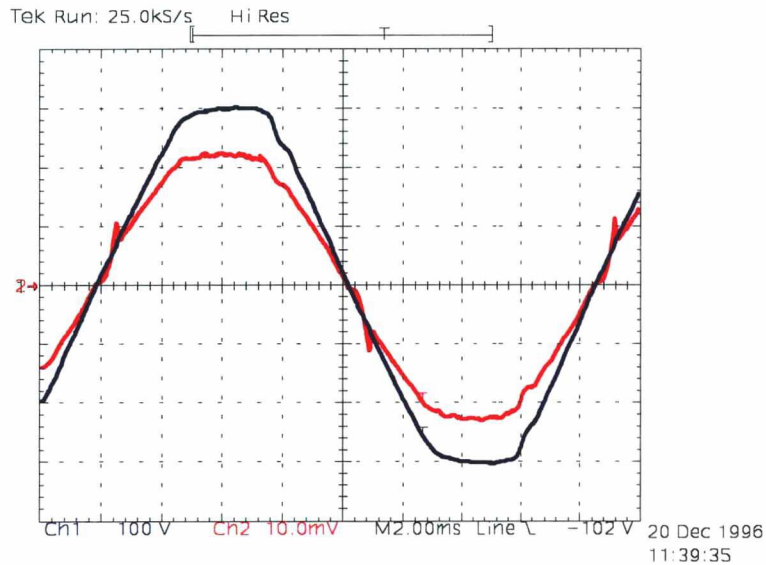


Fig. 5.11 – Tensão e corrente de entrada do retificador utilizando um pequeno capacitor de filtro.

Escalas : 100V/div , 5A/div.

A Fig. 5.12 apresenta as formas de onda de tensão e corrente no IGBT1. Verifica-se através dos detalhes da comutação mostrados nas Figs. 5.13 e 5.14 que a comutação é dissipativa.

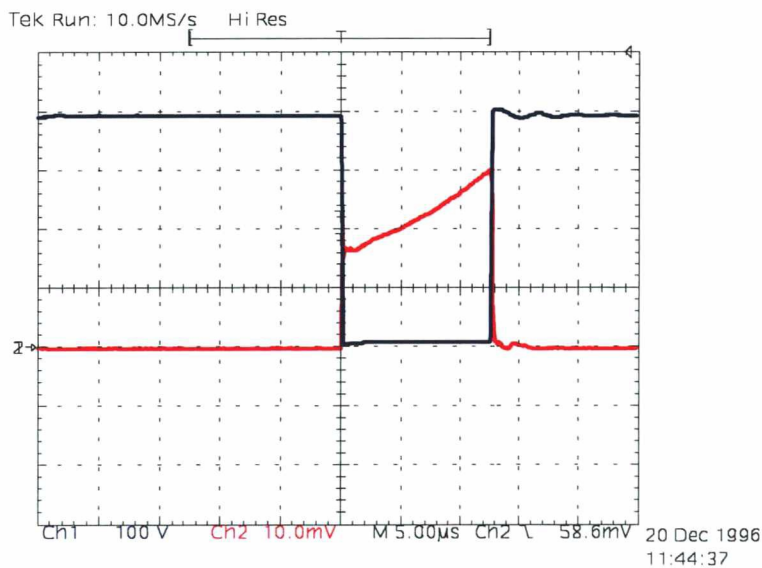


Fig. 5.12 - Tensão e corrente no IGBT1

Escalas: 100V/div, 5A/div.

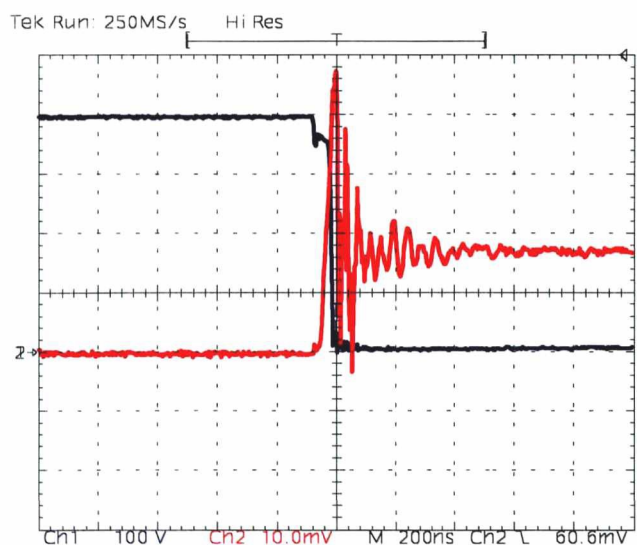


Fig. 5.13 - Detalhe da entrada em condução do IGBT1

Escalas: 100V/div, 5A/div.

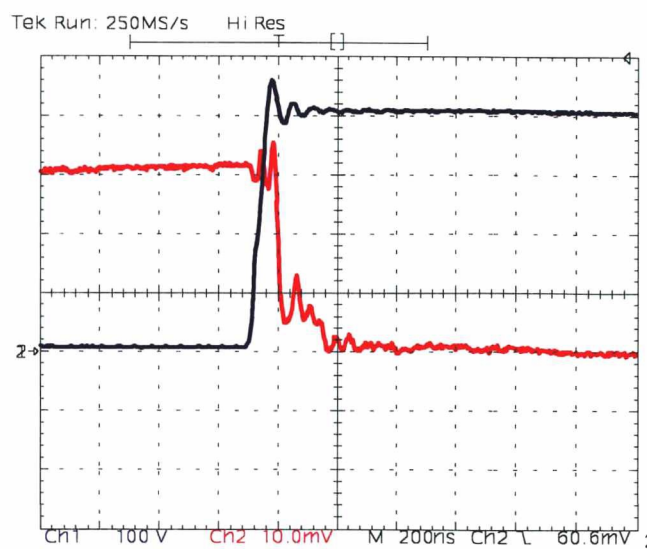


Fig. 5.14 - Detalhe do bloqueio do IGBT1

Escalas: 100V/div, 5A/div.

A Fig. 5.15 apresenta a tensão e a corrente no diodo D1. Verifica-se o efeito da recuperação reversa do diodo, uma vez que não foi empregada técnica alguma de comutação suave, como no Capítulo IV.

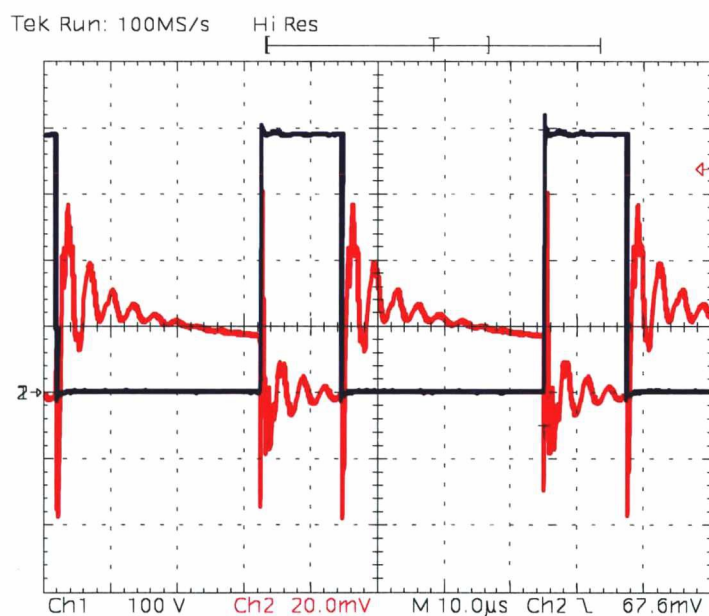


Fig. 5.15 - Tensão e corrente no diodo D1.

Escalas: 100V/div, 10A/div.

A Fig. 5.16 apresenta a corrente que circula no indutor Lin1. Verifica-se que esta corrente está presente em apenas um semi-ciclo da senóide da rede, conforme afirmado na análise teórica.

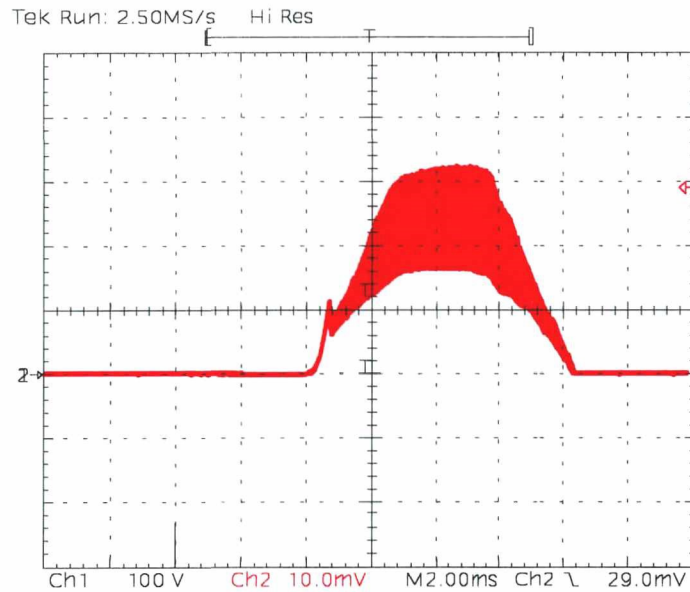


Fig. 5.16 - Corrente no indutor Lin1.

Escala: 5A/div.

A Fig. 5.17 mostra a ondulação da tensão no capacitor de saída C_o . Esta ondulação não poderá ser eliminada, pois se estará prejudicando o fator de potência da entrada.

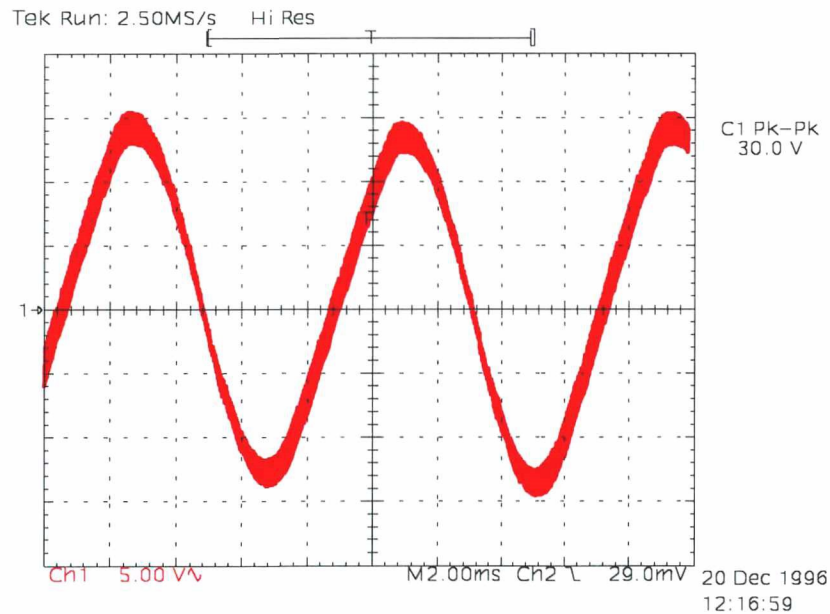


Fig. 5.17 - Detalhe da ondulação da tensão no capacitor de saída.

Escala: 5V/div.

O rendimento obtido para este conversor à plena carga foi de 97%. O rendimento obtido foi bastante elevado pelo fato de ter sido utilizado um retificador de reduzidas perdas de condução. Como já foi afirmado anteriormente, este retificador elimina a queda de tensão de uma junção em relação ao retificador clássico. A maior parcela das perdas se deve à recuperação reversa dos diodos D_1 e D_2 sobre os IGBTs. Caso fosse utilizada

uma técnica de comutação suave para este conversor, o rendimento final da topologia seria aumentado.

5.7 – CONCLUSÃO

O retificador apresentado neste capítulo mostra-se bastante atraente quando se deseja eliminar os sensores isolados de corrente e de tensão.

Obteve-se com este retificador um rendimento bastante elevado à plena carga. Este rendimento elevado se deve a redução das perdas de condução em relação aos retificadores clássicos de elevado fator de potência. Além disso, o emprego dos IGBTs fez diminuir a perda sobre estes componentes, quando comparados com a utilização de MOSFETs.

Este aumento do rendimento leva a uma diminuição do volume do conversor e a uma redução no tamanho do dissipador.

Outras características deste conversor incluem:

- Controle PWM à frequência constante;
- Os semicondutores não são submetidos a esforços adicionais de tensão, estando todos eles limitados à tensão de saída;

CAPÍTULO VI

RETIFICADOR ZCS-FM COM REDUZIDAS PERDAS DE CONDUÇÃO E MODULAÇÃO POR CORRENTE IMPOSTA

6.1 - INTRODUÇÃO

O retificador a ser analisado neste capítulo é apresentado na Fig. 6.1. O retificador apresenta reduzidas perdas de condução pelo fato de se eliminar o retificador de entrada. Assim, durante qualquer instante de operação o conversor apresentará sempre dois semicondutores no fluxo de corrente, ao invés de três semicondutores nos conversores compostos pelo retificador de entrada associados com o conversor elevador.

Emprega-se uma célula ressonante do tipo ZCS para realizar uma comutação sem perdas e se utiliza uma estratégia de modulação onde se estabelece uma corrente mínima de referência, proporcional à tensão de entrada instantânea, a qual é comparada com a corrente de entrada. Os interruptores S_1 e S_2 são colocados em condução simultaneamente no instante em que a corrente de entrada se igualar à corrente de referência. Durante meio ciclo de rede um dos interruptores realizará a função *boost* enquanto que o outro interruptor alternará a condução da corrente de entrada com o respectivo diodo em anti-paralelo. No entanto, cabe ressaltar que quando se utilizar IGBTs no lugar dos interruptores S_1 e S_2 , um dos IGBTs realizará a função *boost* enquanto que a corrente de entrada circulará apenas pelo diodo em anti-paralelo com o outro IGBT.

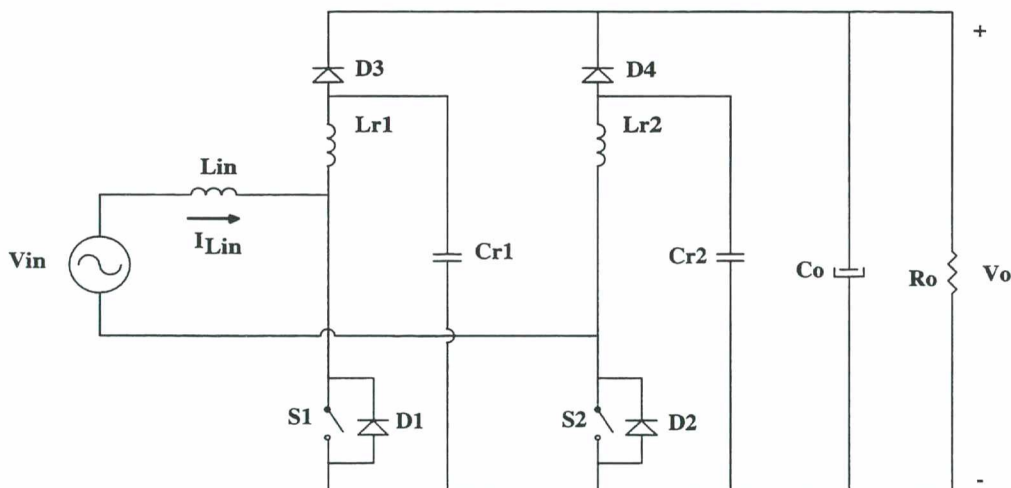


Fig. 6.1 - Retificador Quase-Ressonante ZCS com alto fator de potência.

O princípio básico para a obtenção do elevado fator de potência consiste na comparação de uma senóide de referência I_{ref} com a corrente de entrada I_{Lin} . A corrente de referência é definida pela expressão (6.1).

$$I_{ref}(t) = I_{in} \cdot \text{sen}(\omega t) \quad (6.1)$$

Quando a corrente de entrada se igualar à corrente de referência os interruptores S_1 e S_2 são colocados em condução e permanecem neste estado por um tempo praticamente constante e dependente dos elementos ressonante L_{rn} e C_{rn} . Como este tempo de condução é praticamente constante, os picos da corrente no indutor de entrada serão proporcionais à tensão senoidal de entrada. Deste modo, como mostra a Fig. 6.2, a corrente de entrada ficará confinada entre a corrente senoidal de referência e uma envoltória senoidal, o que garante um fator de potência bastante elevado. Em uma seção posterior será abordada a análise completa do princípio de controle empregado.

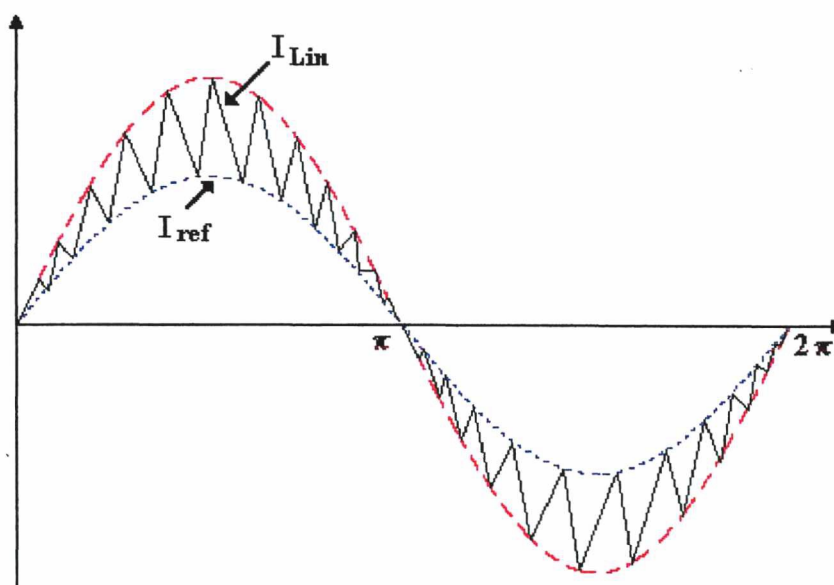


Fig. 6.2 - Corrente de entrada e corrente de referência

6.2 - ANÁLISE DA COMUTAÇÃO

A fim de se realizar a análise da comutação, considera-se que a comutação ocorre em um intervalo de tempo muito pequeno quando comparado ao período da rede. Assim, pode-se considerar a entrada como uma fonte de corrente constante para um período de comutação. Assim, para uma tensão de entrada positiva o diodo D_2 estará sempre em condução e o diodo D_4 estará sempre bloqueado. A análise da comutação será feita para o pico da senóide, considerando que a corrente de entrada não variará dentro de um período de comutação. Esta aproximação não leva a um erro significativo no tempo de

comutação e simplifica a análise, pois senão ter-se-ia em uma determinada etapa uma equação transcendental, a qual só apresentaria uma solução numérica.

6.2.1 – ETAPAS DE OPERAÇÃO

1ª Etapa (t_0, t_1) - Etapa linear

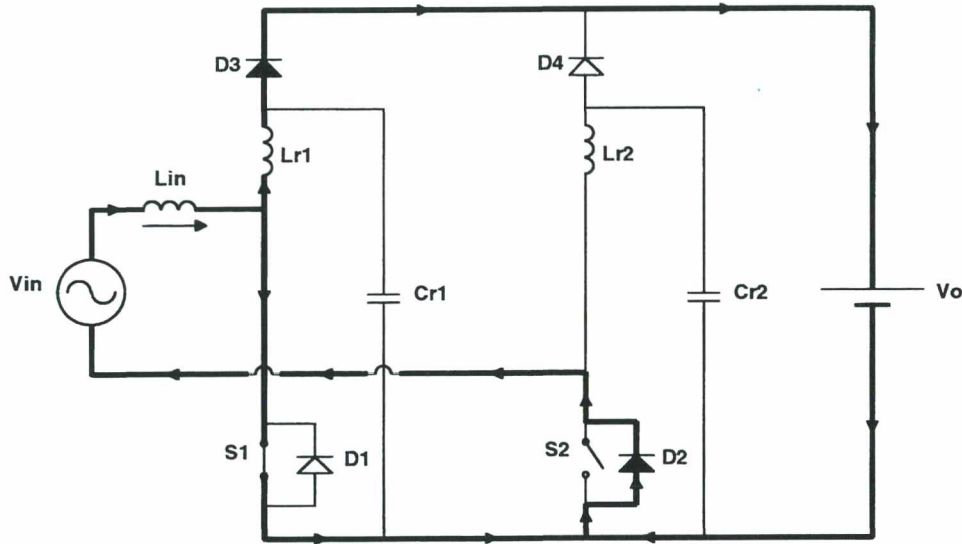


Fig. 6.3 - Etapa linear

No início desta etapa a corrente no indutor L_{r1} é igual a corrente de entrada I_{in} . Em $t=t_0$ o interruptor S_1 é comandado a entrar em condução. A corrente em L_{r1} decresce linearmente, até se anular. A corrente em S_1 cresce na mesma proporção.

$$I_{Lr1}(t) = I_{in} - \frac{V_o}{L_{r1}} \cdot t \quad (6.2)$$

$$V_{Cr1}(t) = V_o \quad (6.3)$$

A fim de facilitar a construção do plano de fase e a análise posterior, as tensões e correntes serão normalizadas.

$$Z_n = \sqrt{\frac{L_{r1}}{C_{r1}}} \quad (6.4)$$

$$\omega_o = \frac{1}{\sqrt{L_{r1} \cdot C_{r1}}} \quad (6.5)$$

$$\bar{V}_{Cr1}(t) = \frac{V_{Cr}(t)}{V_o} \quad (6.6)$$

$$\bar{I}_{Lr}(t) = \frac{Z_n \cdot I_{Lr}(t)}{V_o} \quad (6.7)$$

$$\alpha = \frac{Z_n \cdot I_{in}}{V_o} \quad (6.8)$$

Assim:

$$\bar{I}_{Lr1}(t) = \alpha - \omega_o \cdot t \quad (6.9)$$

$$\bar{V}_{Cr1}(t) = 1 \quad (6.10)$$

Esta etapa termina quando a corrente em L_{r1} se anular. Neste instante o diodo D_3 deixa de conduzir e a corrente de entrada circula inteiramente por S_1 . A duração desta etapa é definida por:

$$\Delta t_1 = \frac{I_{in} \cdot L_{r1}}{V_o} = \frac{\alpha}{\omega_o} \quad (6.11)$$

$$\omega_o \cdot \Delta t_1 = \alpha \quad (6.12)$$

2ª Etapa (t_1, t_2) - Etapa ressonante

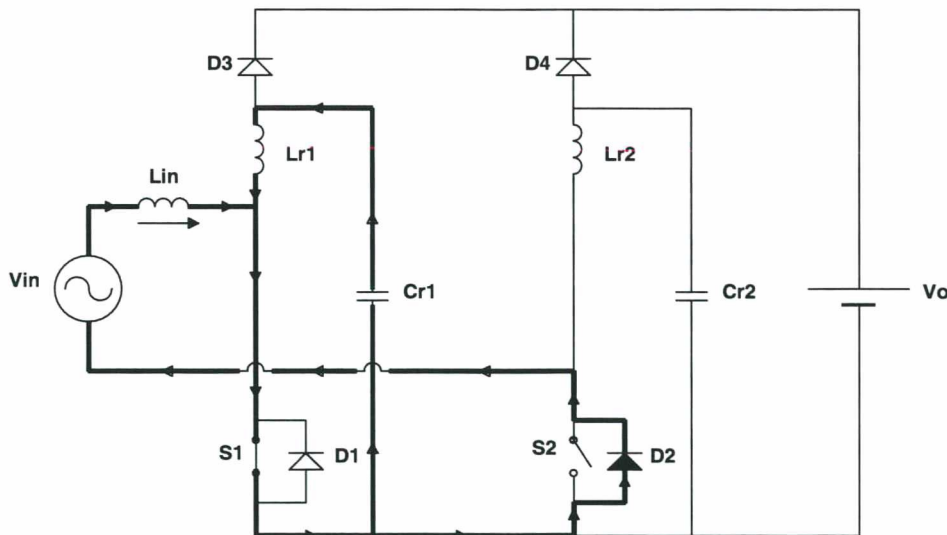


Fig. 6.4 - Etapa ressonante.

Em $t=t_1$, D_3 se bloqueia e dá-se início a uma etapa ressonante. A corrente I_{Lr1} decrescerá de modo senoidal até um valor máximo negativo, se anulará e inverterá seu sentido, tornando-se positiva. A tensão V_{Cr1} decrescerá de modo ressonante, se anulará e se tornará negativa.

$$I_{Lr}(t) = -\frac{V_o}{Z_n} \cdot \text{sen}(\omega_o t) \quad (6.13)$$

$$V_{Cr1}(t) = V_o \cdot \cos(\omega_o t) \quad (6.14)$$

Normalizando:

$$\bar{I}_{Lr}(t) = -\text{sen}(\omega_o t) \quad (6.15)$$

$$\bar{V}_{Cr1}(t) = \cos(\omega_o t) \quad (6.16)$$

Esta etapa termina quando $I_{Lr}(t) = I_{in}$. A duração desta etapa é definida por:

$$\omega_o \Delta t_2 = \text{sen}^{-1} \left(-\frac{Z_n \cdot I_{in}}{V_o} \right) = \text{sen}^{-1}(-\alpha) \quad (6.17)$$

O valor de $\omega_o t$ se encontra no 3º quadrante. Assim:

$$\omega_o \Delta t_2 = \pi + \text{sen}^{-1} \alpha \quad (6.18)$$

Ao final desta etapa, a tensão no capacitor ressonante é definida por:

$$V_{Cr1}(t_2) = V_o \cdot \cos(\pi + \text{sen}^{-1} \alpha) \quad (6.19)$$

$$V_{Cr1}(t_2) = -V_o \cdot \sqrt{1 - \alpha^2} \quad (6.20)$$

Normalizando:

$$\bar{V}_{Cr1}(t_2) = -\sqrt{1 - \alpha^2} \quad (6.21)$$

3ª Etapa (t_2, t_3) - Etapa ressonante

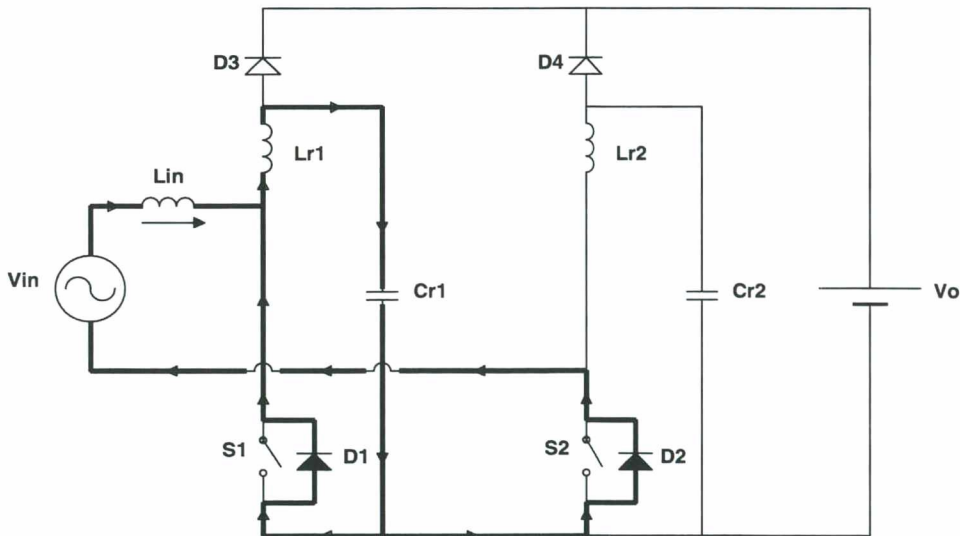


Fig. 6.5 - Etapa ressonante.

Quando a corrente I_{Lr1} atinge I_{in} , a corrente é desviada do interruptor S_1 para o diodo D_1 . Durante esta etapa pode-se abrir o interruptor S_1 com comutação ZCS.

A corrente em L_{r1} continuará sua evolução ressonante, assim como a tensão no capacitor C_{r1} .

$$I_{Lr1}(t) = I_{in} \cdot \cos(\omega_o t) + \frac{V_o \cdot \sqrt{1 - \alpha^2}}{Z_n} \cdot \text{sen}(\omega_o t) \quad (6.22)$$

$$V_{Cr1}(t) = Z_n \cdot I_{in} \cdot \text{sen}(\omega_o t) - V_o \cdot \sqrt{1 - \alpha^2} \cdot \cos(\omega_o t) \quad (6.23)$$

Normalizando:

$$\bar{I}_{Lr1}(t) = \alpha \cdot \cos(\omega_o t) + \sqrt{1 - \alpha^2} \cdot \text{sen}(\omega_o t) \quad (6.24)$$

$$\bar{V}_{Cr1}(t) = \alpha \cdot \text{sen}(\omega_o t) - \sqrt{1 - \alpha^2} \cdot \cos(\omega_o t) \quad (6.25)$$

Esta etapa termina quando a corrente em L_{r1} se torna novamente igual a I_{in} . A duração desta etapa é definida por:

$$\omega_o \cdot \Delta t_3 = \pi - 2 \cdot \text{sen}^{-1} \alpha \quad (6.26)$$

Ao final desta etapa a tensão no capacitor ressonante é definida por:

$$V_{Cr1}(t) = V_o \cdot \sqrt{1 - \alpha^2} \quad (6.27)$$

4ª Etapa (t_3, t_4) - Etapa linear

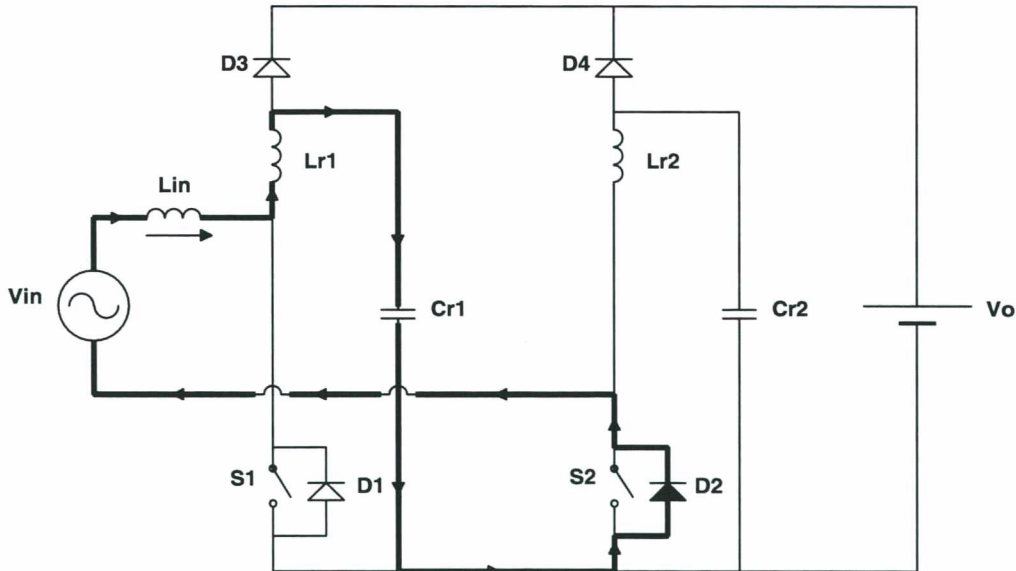


Fig. 6.6 - Etapa linear.

Quando a corrente L_{r1} se iguala a I_{in} , o capacitor C_{r1} é carregado linearmente pela corrente I_{in} .

$$I_{Lr1}(t) = I_{in} \quad (6.28)$$

$$V_{Cr1}(t) = V_o \cdot \sqrt{1 - \alpha^2} + \frac{I_{in}}{C_{r1}} \cdot t \quad (6.29)$$

Normalizando:

$$\bar{I}_{Lr1}(t) = \alpha \quad (6.30)$$

$$\bar{V}_{Cr1}(t) = \sqrt{1 - \alpha^2} + \alpha \cdot \omega_o \cdot t \quad (6.31)$$

Esta etapa termina quando a tensão em C_{r1} for igual a V_o . A duração desta etapa fica definida por:

$$\omega_o \cdot \Delta t_4 = \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \quad (6.32)$$

5ª Etapa (t_4, t_5) - Etapa de transferência de energia

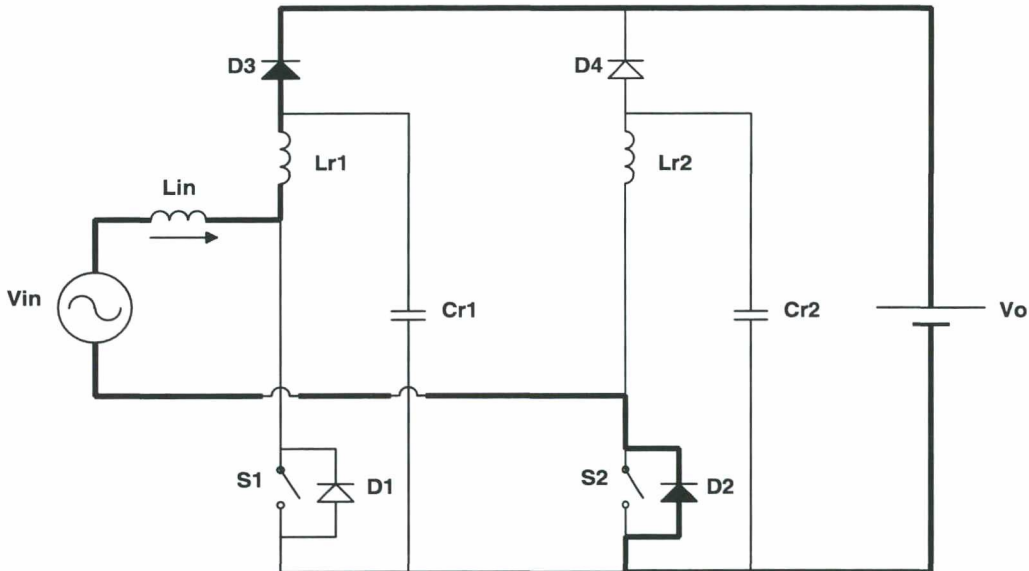


Fig. 6.7 - Etapa de transferência de energia.

Durante esta etapa a corrente de entrada circula por D_3 e transfere energia da entrada para a carga. Esta etapa termina quando o interruptor S_1 novamente entrar em condução, iniciando-se novo ciclo de operação.

A duração desta etapa é definida por:

$$\Delta t_5 = T_s - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4) \quad (6.33)$$

Onde T_s é o período de comutação.

A Fig. 6.8 apresenta as principais formas de onda.

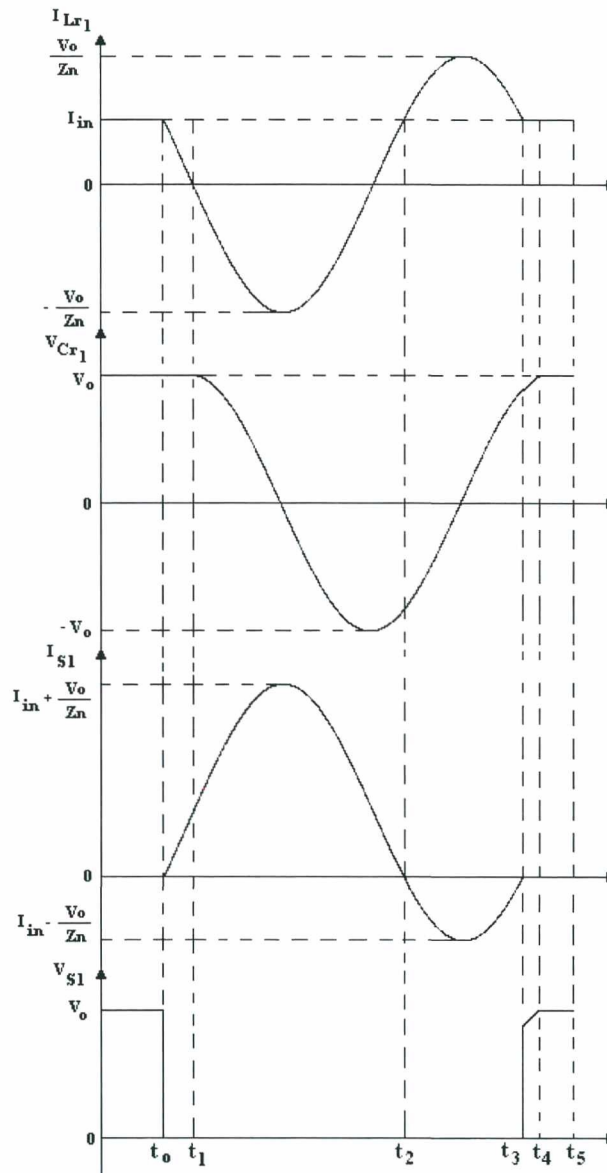


Fig. 6.8 - Principais formas de onda.

A Fig. 6.9 apresenta o plano de fase do conversor. Observa-se que a tensão sobre o capacitor ressonante não ultrapassará a tensão de saída. A tensão sobre interruptor também não será maior do que a tensão de saída.

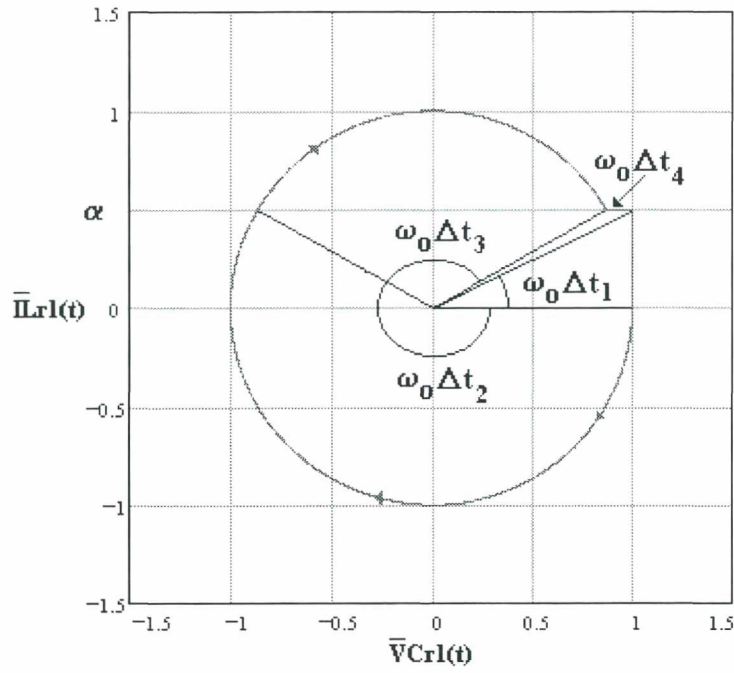
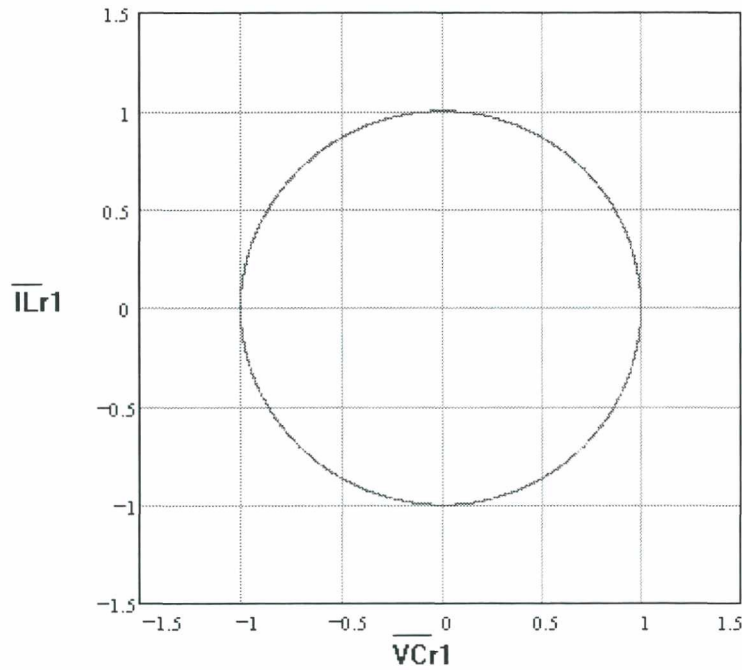


Fig. 6.9 - Plano de fase do conversor

Quando a corrente de entrada for nula ($\alpha=0$), o conversor não apresentará as etapas lineares, apenas as etapas ressonantes. A Fig. 6.10 apresenta o plano de fase do conversor para $\alpha=0$.

Fig. 6.10 - Plano de fase do conversor para $\alpha=0$.

6.3 - ESTRATÉGIA DE CONTROLE

A estratégia de controle a ser empregada consiste em se comparar a corrente de entrada I_{Lin} com uma corrente senoidal de referência I_{ref} durante o tempo no qual os interruptores S_1 e S_2 estão bloqueados.

No instante de tempo em que $I_{Lin}=I_{ref}$, os interruptores S_1 e S_2 são colocados em condução e permanecem neste estado durante um intervalo de tempo definido por t_{on} , que é a soma dos tempos da primeira etapa linear e das duas etapas ressonantes.

6.3.1 - TEMPO DE CONDUÇÃO t_{on}

O tempo de condução dos interruptores S_1 e S_2 é definido pela expressão:

$$t_{on} = \frac{1}{\omega_o} \{ \alpha + 2.\pi - \text{sen}^{-1} \alpha \} \quad (6.34)$$

Como a corrente de referência é uma senóide, o parâmetro α também variará de acordo com a senóide. Assim:

$$\alpha(t) = \alpha.\text{sen}(\omega_r.t) \quad (6.35)$$

Onde:

$$\omega_r = 2.\pi.f_r \quad (6.36)$$

f_r - freqüência da tensão de rede

Logo:

$$t_{on} = \frac{1}{\omega_o} \{ \alpha.\text{sen}(\omega_r.t) + 2.\pi - \text{sen}^{-1}(\alpha.\text{sen}(\omega_r.t)) \} \quad (6.37)$$

O tempo mínimo de condução para se ter uma comutação do tipo ZCS é definido pela expressão:

$$t_{on\ min} = \frac{1}{\omega_o} \{ \alpha.\text{sen}(\omega_r.t) + \pi + \text{sen}^{-1}(\alpha.\text{sen}(\omega_r.t)) \} \quad (6.38)$$

Por sua vez, o tempo máximo de condução é definido por:

$$t_{on\ max} = \frac{1}{\omega_o} \{ \alpha.\text{sen}(\omega_r.t) + 2.\pi - \text{sen}^{-1}(\alpha.\text{sen}(\omega_r.t)) \} \quad (6.39)$$

Os tempos definidos pelas expressões (6.38) e (6.39) variarão de acordo com a tensão instantânea de entrada. Pode-se, portanto, determinar os tempos mínimo e

máximo permissíveis para todo o ciclo da rede. Estes tempos ocorrerão para o pico da senóide de entrada. Assim:

$$t_{on\ min} = \frac{1}{\omega_o} \{ \alpha + \pi + \text{sen}^{-1} \alpha \} \quad (6.40)$$

$$t_{on\ max} = \frac{1}{\omega_o} \{ \alpha + 2.\pi - \text{sen}^{-1} \alpha \} \quad (6.41)$$

Portanto, a largura do sinal de comando dos interruptores S_1 e S_2 deve estar situada entre os valores apresentados pelas expressões (6.40) e (6.41) para se ter uma comutação ZCS.

6.3.2 - CORRENTE DE ENTRADA

A Fig. 6.11 apresenta a forma de onda da corrente de entrada e da corrente de referência senoidal para a estratégia de controle a ser empregada.

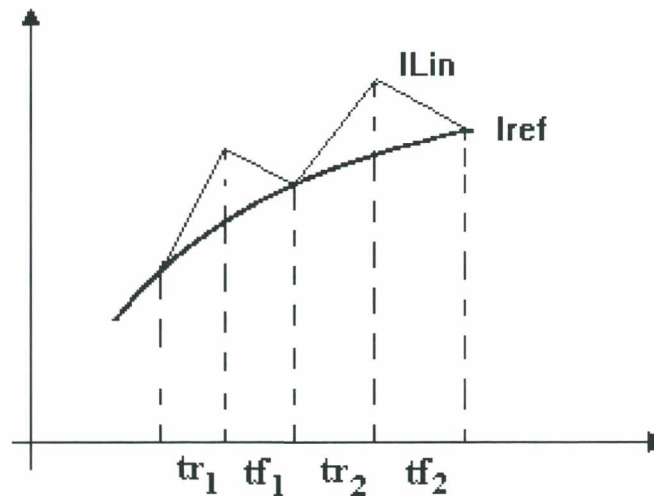


Fig. 6.11 - Corrente de referência e corrente de entrada.

A corrente de referência é descrita pela expressão:

$$I_{ref}(t) = I_{in} \cdot \text{sen}(\omega_r t) \quad (6.42)$$

O tempo de subida da corrente no indutor de entrada é descrito pela expressão:

$$t_{rn} = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 \quad (6.43)$$

$$t_{rn} = \frac{1}{\omega_o} \cdot \left\{ \alpha + 2.\pi - \text{sen}^{-1} \alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.44)$$

Como a corrente de referência é uma senóide, o parâmetro α também variará de acordo com a senóide. Logo:

$$t_r(t) = \frac{1}{\omega_o} \cdot \left\{ \alpha \cdot \text{sen}(\omega_r t) + 2\pi - \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \frac{1 - \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2}}{\alpha \cdot \text{sen}(\omega_r t)} \right\} \quad (6.45)$$

O tempo de subida máximo ocorrerá para o pico da senóide ($\omega_r t = \pi/2$). Assim:

$$t_{r_{\max}} = \frac{1}{\omega_o} \cdot \left\{ \alpha + \pi + \text{sen}^{-1}\alpha + \pi - 2 \cdot \text{sen}^{-1}\alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.46)$$

Já o tempo de subida mínimo ocorrerá para a passagem por zero da senóide ($\omega_r t = 0$). Portanto:

$$t_{r_{\min}} = \frac{1}{\omega_o} \cdot 2\pi \quad (6.47)$$

Normalizando o tempo de subida:

$$\bar{t}_r(t) = f_o \cdot t_r(t) = \frac{1}{2\pi} \cdot \left\{ \alpha \cdot \text{sen}(\omega_r t) + 2\pi - \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \frac{1 - \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2}}{\alpha \cdot \text{sen}(\omega_r t)} \right\} \quad (6.48)$$

A Fig. 6.12 apresenta a variação do tempo t_r normalizado em função de $\omega_r t$, tendo α como parâmetro.

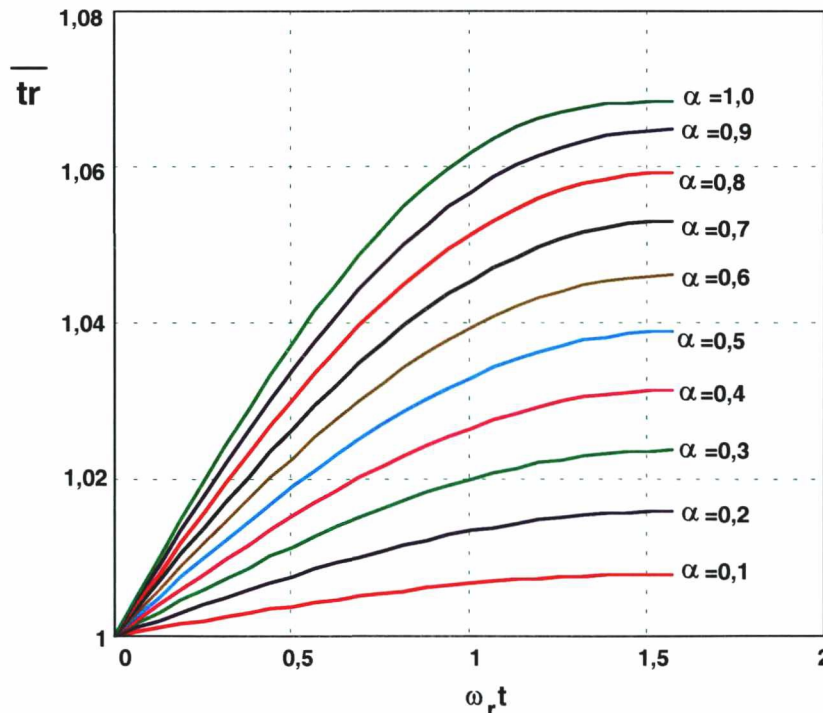


Fig. 6.12 - Variação de t_r em função de $\omega_r t$.

Os tempos de subida máximo e mínimo normalizados são dados pelas expressões:

$$\bar{t}_{r\max} = f_o \cdot t_{r\max} = \frac{1}{2\pi} \cdot \left\{ \alpha + 2\pi - \text{sen}^{-1}\alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.49)$$

$$\bar{t}_{r\min} = f_o \cdot t_{r\min} = 1 \quad (6.50)$$

6.3.3 - ONDULAÇÃO DA CORRENTE DE ENTRADA

A ondulação da corrente de entrada pode ser dados pela expressão:

$$\Delta I_{Lin}(t) = \frac{V_p \cdot t_r(t)}{L_{in}} \cdot \text{sen}(\omega_r t) \quad (6.51)$$

A ondulação máxima da corrente de entrada ocorre no pico da tensão de entrada.

Assim:

$$\Delta I_{Lin\max} = \frac{V_p \cdot t_{r\max}}{L_{in}} \quad (6.52)$$

Substituindo (6.46) em (6.52):

$$\Delta I_{Lin\max} = \frac{V_p}{L_{in}} \cdot \frac{1}{\omega_o} \cdot \left\{ \alpha + 2\pi - \text{sen}^{-1}\alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.53)$$

Quando os interruptores S_1 e S_2 encontram-se abertos, a ondulação de corrente é descrita por:

$$\Delta I_{Lin}(t) = \frac{V_o - V_p \cdot \text{sen}(\omega_r t)}{L_{in}} \cdot t_f(t) \quad (6.54)$$

6.3.4 - TEMPO DE DESCIDA t_f

Igualando-se as expressões (6.54) e (6.51), determina-se a expressão para o tempo t_f .

$$t_f(t) = \frac{t_r(t) \cdot \text{sen}(\omega_r t)}{\frac{V_o}{V_p} - \text{sen}(\omega_r t)} \quad (6.55)$$

$$t_f(t) = \frac{\text{sen}(\omega_r t)}{\frac{V_o}{V_p} - \text{sen}(\omega_r t)} \cdot \frac{1}{\omega_o} \cdot \left\{ \alpha \cdot \text{sen}(\omega_r t) + 2\pi - \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \frac{1 - \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2}}{\alpha \cdot \text{sen}(\omega_r t)} \right\} \quad (6.56)$$

No pico da tensão de entrada ocorre o t_f máximo. Assim:

$$t_{f_{\max}} = \frac{1}{\omega_o} \cdot \frac{1}{\frac{V_o}{V_p} - 1} \cdot \left\{ \alpha + 2\pi - \text{sen}^{-1}(\alpha) + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.57)$$

O t_f mínimo ocorre na passagem por zero da tensão de entrada.

$$t_{f_{\min}} = 0 \quad (6.58)$$

Normalizando o tempo de descida:

$$\bar{t}_f(t) = t_f(t) \cdot f_o = \frac{1}{2\pi} \cdot \frac{\text{sen}(\omega_r t)}{\beta - \text{sen}(\omega_r t)} \cdot \left\{ \alpha \cdot \text{sen}(\omega_r t) + 2\pi - \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \frac{1 - \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2}}{\alpha \cdot \text{sen}(\omega_r t)} \right\} \quad (6.59)$$

Onde:

$$\beta = \frac{V_o}{V_{in p}} \quad (6.60)$$

A Fig. 6.13 apresenta o tempo t_f normalizado em função da variação de α , tendo β como parâmetro.

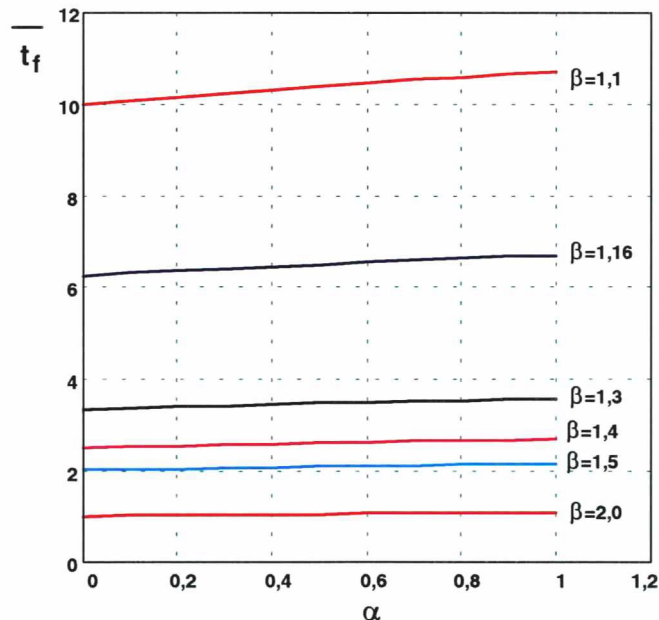


Fig. 6.13 - Tempo de descida (t_f) normalizado, em função de α tendo β como parâmetro.

A frequência de comutação será variável ao longo de um semi-ciclo de rede devido à variação de t_r e t_f . Assim:

$$f_s(t) = \frac{1}{t_r(t) + t_f(t)} \quad (6.61)$$

A mínima frequência de comutação ocorrerá para o pico da tensão de entrada e a máxima frequência de comutação ocorrerá para a passagem por zero da tensão de entrada.

$$f_{s\min} = \frac{1}{t_{r\max} + t_{f\max}} \tag{6.62}$$

$$f_{s\max} = \frac{1}{t_{r\min} + t_{f\min}} = \frac{1}{t_{r\min}} \tag{6.63}$$

Normalizando a expressão (6.61):

$$\bar{f}_s(t) = \frac{f_s(t)}{f_o} = \frac{2 \cdot \pi}{\bar{t}_r(t) + \bar{t}_f(t)} \tag{6.64}$$

$$\bar{f}_s(t) = \frac{2\pi \cdot \alpha \cdot (1 - \text{sen}(\omega_r t) - \text{cos}(\omega_r t)^2)}{\beta \cdot [\alpha^2 \cdot (\text{cos}(\omega_r t)^2 - 1) + \alpha \cdot \text{sen}(\omega_r t) \cdot (\text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) - 2\pi) + \sqrt{1 - \alpha^2} \cdot (1 - \text{cos}(\omega_r t)^2) - 1]} \tag{6.65}$$

A frequência máxima de comutação será igual à frequência de ressonância. Logo:

$$\bar{f}_{s\max} = \frac{f_{s\max}}{f_o} = 1 \tag{6.66}$$

A Fig. 6.14 apresenta a variação da frequência de comutação mínima normalizada para a variação de α , tendo β como parâmetro.

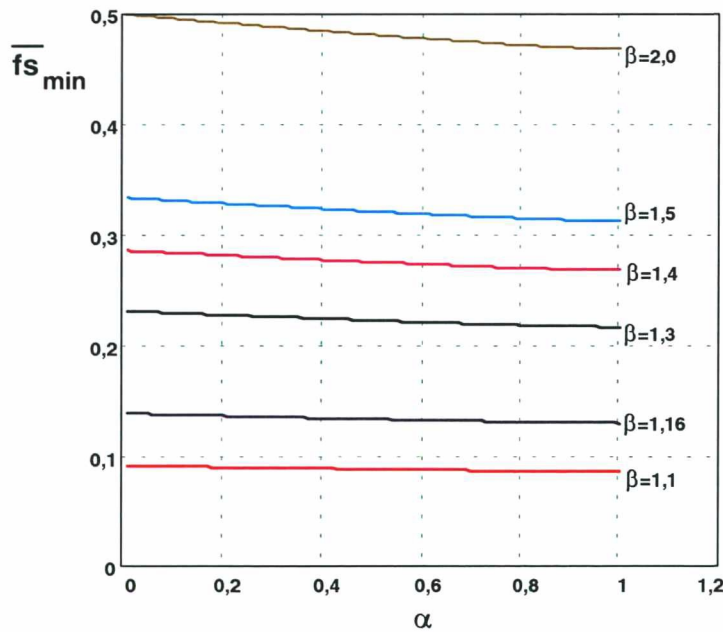


Fig. 6.14 - Frequência mínima de comutação normalizada, em função de α tendo β como parâmetro.

6.4 - ESFORÇOS NOS COMPONENTES

O circuito analisado até o momento é um modelo equivalente para a análise no pico da tensão de rede. Através deste modelo pode-se determinar os valores médios e eficazes das correntes nos componentes do circuito para um ciclo de comutação no pico da tensão de rede. No entanto, para se determinar as correntes médias e eficazes em um ciclo de rede, deve-se utilizar os valores obtidos para um ciclo de comutação e integrá-los ao longo de um ciclo de rede, levando em consideração o circuito mostrado na Fig. 6.15.

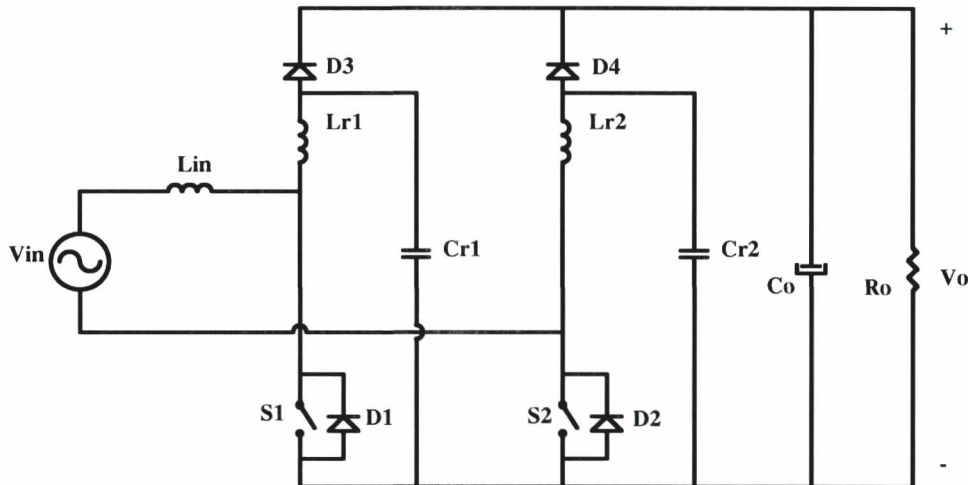


Fig. 6.15 – Retificador com alto fator de potência e comutação ZCS.

6.4.1 - CORRENTE MÉDIA NO INTERRUPTOR S_1

A. Corrente média no interruptor S_1 para um período de comutação.

A corrente média no interruptor S_1 para um período de comutação no pico da senóide de rede é descrita por:

$$I_{S1av} = \frac{1}{T_s} \cdot \left[\int_0^{\Delta t_1} \left(\frac{\omega_o \cdot I_{\min}}{\alpha} \cdot t \right) dt + \int_0^{\Delta t_2} \left(I_{\min} + \frac{I_{\min}}{\alpha} \cdot \text{sen}(\omega_o t) \right) dt \right] \quad (6.67)$$

$$I_{S1av} = \frac{1}{T_s} \cdot \left[\int_0^{\alpha/\omega_o} \left(\frac{\omega_o \cdot I_{\min}}{\alpha} \cdot t \right) dt + \int_0^{\frac{\pi + \text{sen}^{-1}\alpha}{\omega_o}} \left(I_{\min} + \frac{I_{\min}}{\alpha} \cdot \text{sen}(\omega_o t) \right) dt \right] \quad (6.68)$$

Resolvendo a integração:

$$I_{S1av} = I_{\min} \cdot \frac{f_s}{2\pi \cdot f_o} \cdot \frac{\left(\frac{\alpha^2}{2} + \alpha \cdot \pi + \alpha \cdot \text{sen}(\alpha) + \sqrt{1 - \alpha^2} + 1 \right)}{\alpha} \quad (6.69)$$

Normalizando-se a expressão:

$$\bar{I}_{S1av} = \frac{I_{S1av}}{I_{min}} = \frac{f_s}{2\pi \cdot f_o} \cdot \frac{\left(\frac{\alpha^2}{2} + \alpha\pi + \alpha \cdot \text{sen}^{-1}(\alpha) + \sqrt{1 - \alpha^2} + 1 \right)}{\alpha} \quad (6.70)$$

B. Corrente média no interruptor S₁ para um ciclo de rede.

A corrente média no interruptor S₁ para um ciclo de rede é descrita pela expressão:

$$\bar{I}_{S1méd} = \frac{1}{2\pi} \int_0^\pi \bar{I}_{S1av}(\omega_r t) d\omega_r t \quad (6.71)$$

$$\bar{I}_{S1méd} = \frac{1}{2\pi} \int_0^\pi \left(\frac{f_s(\omega_r t)}{2\pi \cdot f_o} \cdot \frac{\left(\frac{(\alpha \cdot \text{sen}(\omega_r t))^2}{2} + \alpha \cdot \text{sen}(\omega_r t)\pi + \alpha \cdot \text{sen}(\omega_r t) \cdot \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2} + 1 \right)}{\alpha \cdot \text{sen}(\omega_r t)} \cdot \text{sen}(\omega_r t) \right) d\omega_r t \quad (6.72)$$

Substituindo (6.65) em (6.72):

$$\bar{I}_{S1méd} = \frac{1}{2\pi} \int_0^\pi \left(\frac{\alpha(1 - \text{sen}(\omega_r t) - \cos(\omega_r t)^2)}{\beta \left[\alpha^2 (\cos(\omega_r t)^2 - 1) + \alpha \cdot \text{sen}(\omega_r t) (\text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) - 2\pi) + \sqrt{1 - \alpha^2} (1 - \cos(\omega_r t)^2) - 1 \right]} \cdot \frac{\left(\frac{(\alpha \cdot \text{sen}(\omega_r t))^2}{2} + \alpha \cdot \text{sen}(\omega_r t)\pi + \alpha \cdot \text{sen}(\omega_r t) \cdot \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2} + 1 \right)}{\alpha \cdot \text{sen}(\omega_r t)} \cdot \text{sen}(\omega_r t) \right) d\omega_r t \quad (6.73)$$

$$\bar{I}_{S1méd} = \frac{1}{2\pi} \int_0^\pi \left(\frac{(1 - \text{sen}(\omega_r t) - \cos(\omega_r t)^2) \cdot \left(\frac{(\alpha \cdot \text{sen}(\omega_r t))^2}{2} + \alpha \cdot \text{sen}(\omega_r t)\pi + \alpha \cdot \text{sen}(\omega_r t) \cdot \text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) + \sqrt{1 - (\alpha \cdot \text{sen}(\omega_r t))^2} + 1 \right)}{\beta \left[\alpha^2 (\cos(\omega_r t)^2 - 1) + \alpha \cdot \text{sen}(\omega_r t) (\text{sen}^{-1}(\alpha \cdot \text{sen}(\omega_r t)) - 2\pi) + \sqrt{1 - \alpha^2} (1 - \cos(\omega_r t)^2) - 1 \right]} \right) d\omega_r t \quad (6.74)$$

A Fig. 6.16 apresenta a corrente média normalizada no interruptor S₁ para um período de rede em função de α, tendo β como parâmetro.

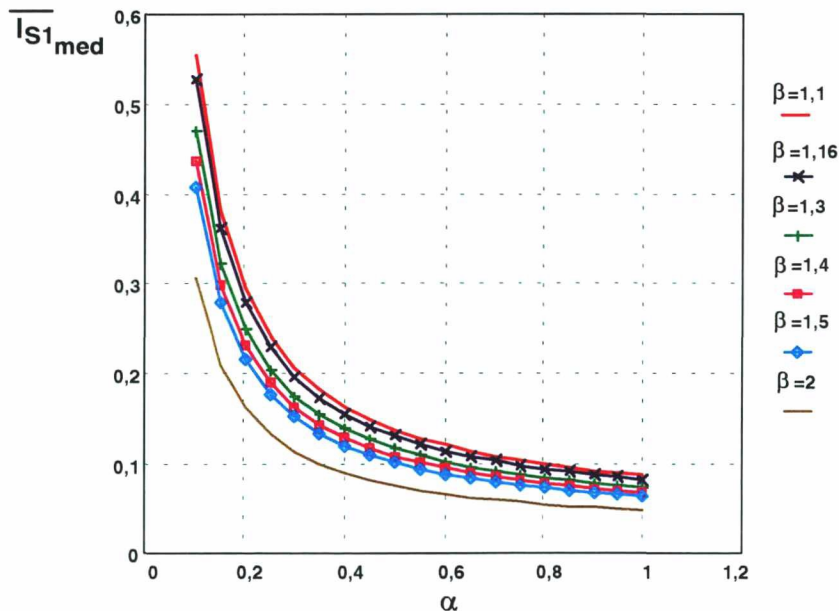


Fig. 6.16 - Corrente média em S₁ para um ciclo de rede.

6.4.2 - CORRENTE EFICAZ NO INTERRUPTOR S₁

A. Corrente eficaz no interruptor S₁ para um período de comutação.

A corrente eficaz no interruptor S₁ para um período de comutação é dada por:

$$I_{S1rms} = \sqrt{\frac{1}{T_s} \cdot \left[\int_0^{\alpha/\omega_o} \left(\frac{\omega_o \cdot I_{min}}{\alpha} \cdot t \right)^2 dt + \int_0^{\pi + \sin^{-1} \alpha} \left(I_{min} + \frac{I_{min}}{\alpha} \cdot \text{sen}(\omega_o t) \right)^2 dt \right]} \quad (6.75)$$

$$I_{S1rms} = I_{min} \cdot \frac{\sqrt{6}}{6} \cdot \sqrt{\frac{f_s}{\omega_o}} \cdot \frac{\sqrt{2 \cdot \alpha^3 + 3 \cdot \pi \cdot (1 + 2 \cdot \alpha^2) + 3 \cdot \text{sen}^{-1}(\alpha) \cdot (2 \alpha^2 + 1) + 9 \sqrt{1 - \alpha^2} \cdot \alpha + 12 \cdot \alpha}}{\alpha} \quad (6.76)$$

Normalizando-se a expressão:

$$\bar{I}_{S1rms} = \frac{I_{S1rms}}{I_{min}} = \frac{\sqrt{6}}{6} \cdot \sqrt{\frac{f_s}{\omega_o}} \cdot \frac{\sqrt{2 \cdot \alpha^3 + 3 \cdot \pi \cdot (1 + 2 \cdot \alpha^2) + 3 \cdot \text{sen}^{-1}(\alpha) \cdot (2 \alpha^2 + 1) + 9 \sqrt{1 - \alpha^2} \cdot \alpha + 12 \cdot \alpha}}{\alpha} \quad (6.77)$$

B. Corrente eficaz no interruptor S₁ para um ciclo de rede.

A corrente eficaz no interruptor S₁ para um ciclo de rede fica descrita pela expressão:

$$\bar{I}_{S1ef} = \sqrt{\frac{1}{2 \cdot \pi} \int_0^{2\pi} \bar{I}_{S1rms}^2(\omega_r t) d\omega_r t} \quad (6.78)$$

A Fig. 6.17 apresenta a corrente eficaz normalizada no interruptor S₁ para um período de rede em função de α , tendo β como parâmetro.

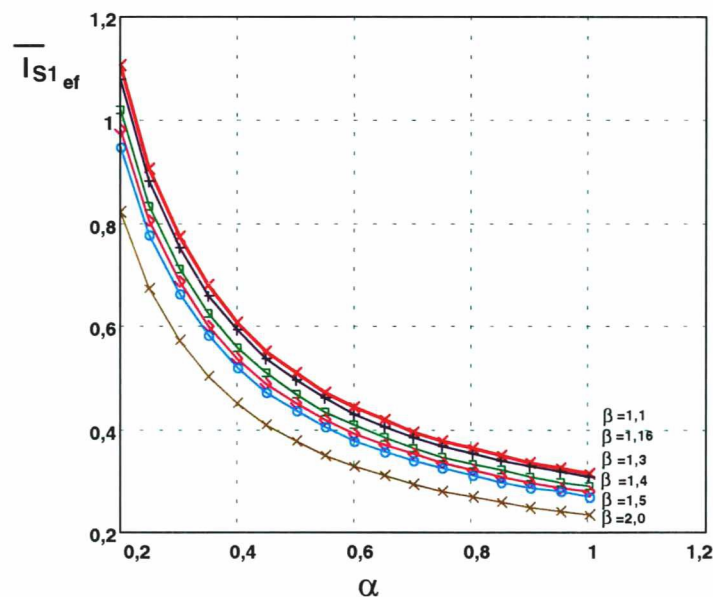


Fig. 6.17 - Corrente eficaz normalizada em S₁ para um ciclo de rede em função de α tendo β como parâmetro.

6.4.3 - CORRENTE MÉDIA NO DIODO D₁

A. Corrente média no diodo D₁ para um período de comutação.

A corrente média no diodo D₁ para um período de comutação é dada por:

$$I_{D1av} = \frac{1}{T_s} \int_0^{\pi-2.\text{sen}^{-1}\alpha} \left(I_{\min} (\cos(\omega_o t) - 1) + \frac{I_{\min}}{\alpha} \cdot \sqrt{1-\alpha^2} \cdot \text{sen}(\omega_o t) \right) dt \quad (6.79)$$

$$I_{D1av} = I_{\min} \cdot \frac{f_s}{\omega_o} \cdot \frac{\alpha \cdot \text{sen}(2.\text{sen}^{-1}\alpha) + \cos(2.\text{sen}^{-1}\alpha) \cdot \sqrt{1-\alpha^2} - \alpha\pi + 2\alpha.\text{sen}^{-1}\alpha + \sqrt{1-\alpha^2}}{\alpha} \quad (6.80)$$

Normalizando:

$$\bar{I}_{D1av} = \frac{I_{D1av}}{I_{\min}} = \frac{f_s}{\omega_o} \cdot \frac{\alpha \cdot \text{sen}(2.\text{sen}^{-1}\alpha) + \cos(2.\text{sen}^{-1}\alpha) \cdot \sqrt{1-\alpha^2} - \alpha\pi + 2\alpha.\text{sen}^{-1}\alpha + \sqrt{1-\alpha^2}}{\alpha} \quad (6.81)$$

B. Corrente Média no diodo D₁ para um ciclo de rede.

A corrente média para um ciclo de rede é descrita pela expressão:

$$I_{D1méd} = \frac{1}{2\pi} \left[\int_0^{\pi} I_{D1av}(\theta) d\theta + \int_{\pi}^{2\pi} I_{\min} \cdot \text{sen}(\theta) d\theta \right] \quad (6.82)$$

Normalizando:

$$\bar{I}_{D1méd} = \frac{1}{2\pi} \left[\int_0^{\pi} \bar{I}_{D1av}(\theta) d\theta + \int_0^{\pi} \text{sen}(\theta) d\theta \right] \quad (6.83)$$

$$\bar{I}_{D1méd} = \frac{1}{2\pi} \left[\int_0^{\pi} \frac{(1 - \beta \cdot \text{sen}(\theta) - \cos^2(\theta)) \left[\alpha \cdot \text{sen}(\theta) \left[\sin(2.\text{sen}^{-1}(\alpha \cdot \text{sen}(\theta))) - \pi + 2.\text{sen}^{-1}(\alpha \cdot \text{sen}(\theta)) \right] + \cos(2.\text{sen}^{-1}(\alpha \cdot \text{sen}(\theta))) \sqrt{1 - (\alpha \cdot \text{sen}(\theta))^2} + \sqrt{1 - (\alpha \cdot \text{sen}(\theta))^2} \right]}{\beta \cdot (-\alpha^2 + \alpha^2 \cdot \cos(\theta)^2 - 2\pi \alpha \cdot \text{sen}(\theta) + \text{sen}^{-1}(\alpha \cdot \text{sen}(\theta)) \alpha \cdot \text{sen}(\theta) - 1 + \sqrt{1 - \alpha^2} (1 - \cos(\theta)^2))} d\theta + \int_0^{\pi} \text{sen}(\theta) d\theta \right] \quad (6.84)$$

Onde : $\theta = \omega_r \cdot t$

A Fig. 6.18 apresenta a corrente média normalizada no diodo D₁ para um período de rede em função de α , tendo β como parâmetro.

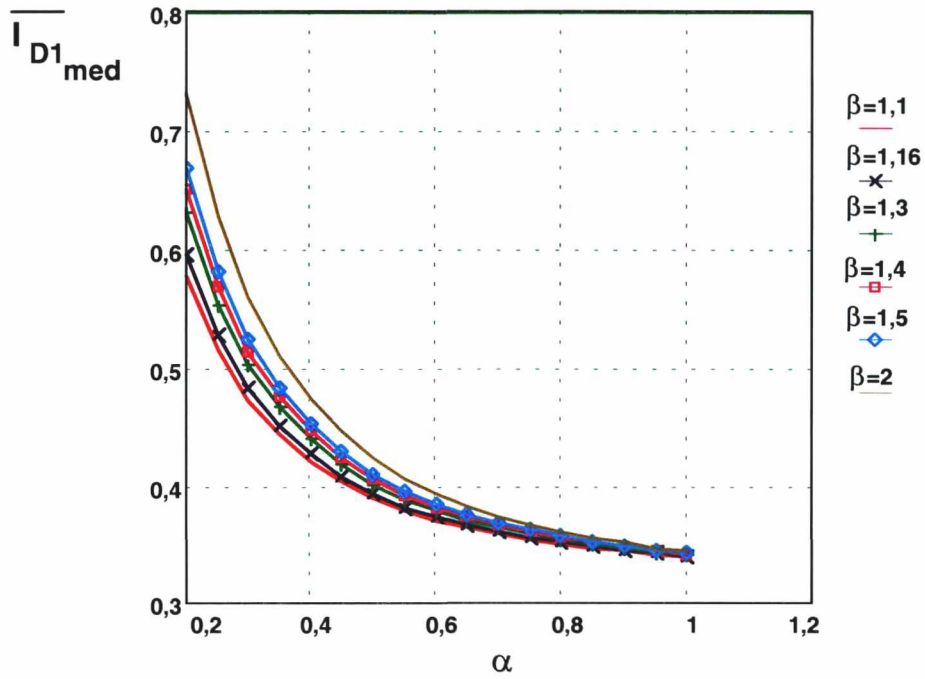


Fig. 6.18 - Corrente média normalizada em D_1 para um ciclo de rede em função de α , tendo β como parâmetro.

6.4.4 - CORRENTE MÉDIA NO DIODO D_3

A. Corrente média no diodo D_3 para um período de comutação.

A corrente média no diodo D_3 para um período de comutação é dada por:

$$I_{D3av} = \frac{1}{T_s} \cdot \left[I_{\min} \cdot \left[T_s - \frac{\alpha^2 + 2\alpha\pi - \alpha \cdot \text{sen}^{-1}\alpha + 1 - \sqrt{1-\alpha^2}}{\alpha \cdot \omega_o} \right] + \int_0^{\frac{\alpha}{\omega_o}} I_{\min} \left(1 - \frac{\omega_o}{\alpha} \cdot t \right) dt \right] \quad (6.85)$$

$$I_{D3av} = I_{\min} \left(1 - \frac{1}{2T_s \cdot \alpha \cdot \omega_o} \cdot \left(\alpha^2 + 4\alpha\pi - 2\alpha \cdot \text{sen}^{-1}\alpha + 2 - 2\sqrt{1-\alpha^2} \right) \right) \quad (6.86)$$

Normalizando:

$$\bar{I}_{D3av} = \left(1 - \frac{f_s}{2\alpha \cdot \omega_o} \cdot \left(\alpha^2 + 4\alpha\pi - 2\alpha \cdot \text{sen}^{-1}\alpha + 2 - 2\sqrt{1-\alpha^2} \right) \right) \quad (6.87)$$

B. Corrente média no diodo D_3 para um ciclo de rede.

A corrente média para um ciclo de rede é descrita pela expressão:

$$I_{D3med} = \frac{1}{2\pi} \left[\int_0^{\pi} I_{D3av}(\theta) d\theta \right] \quad (6.88)$$

A Fig. 6.19 apresenta a corrente média normalizada no diodo D3 para um período de rede em função de α , tendo β como parâmetro.

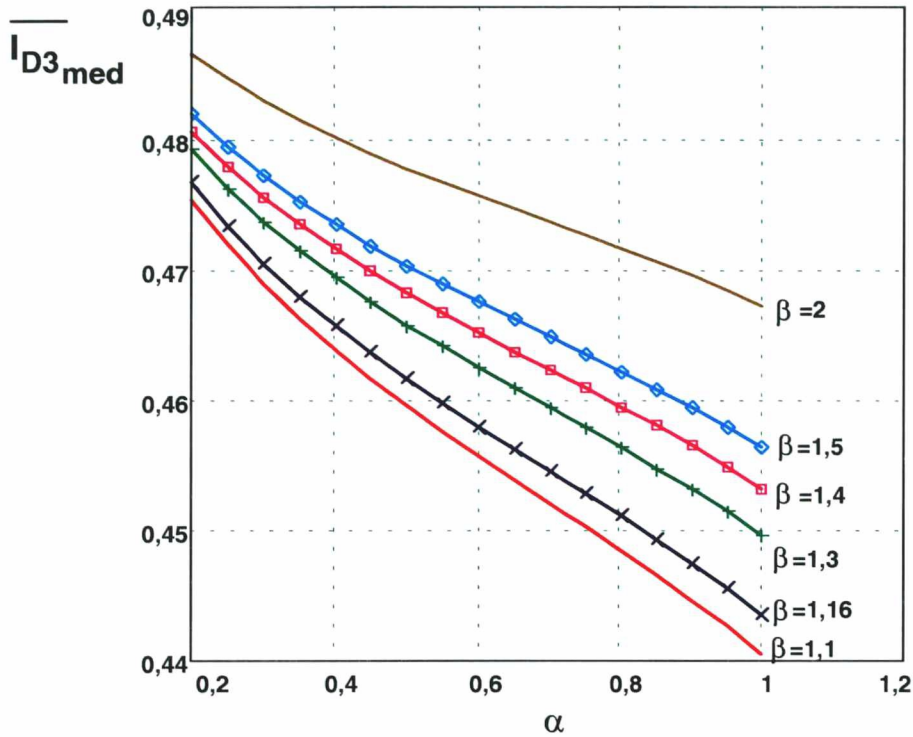


Fig. 6.19 - Corrente média em D3 para um ciclo de rede.

6.4.5 - CORRENTE EFICAZ NO INDUTOR RESSONANTE L_{r1}

A. Corrente eficaz no indutor L_{r1} para um período de comutação.

A corrente eficaz no Indutor L_{r1} para um período de comutação é descrita por:

$$I_{Lr\ rms} = \sqrt{\frac{1}{T_s} \left[\int_0^{\alpha} \left(I_{\min} - \frac{\omega_o \cdot I_{\min}}{\alpha} \cdot t \right)^2 dt + \int_{\frac{2\pi - \sin^{-1} \alpha}{\omega_o}}^{\frac{2\pi - \sin^{-1} \alpha}{\omega_o} + \frac{\alpha}{\omega_o}} \left(-\frac{I_{\min}}{\alpha} \cdot \text{sen}(\omega_o \cdot t) \right)^2 dt \right]} \quad (6.89)$$

$$I_{Lr\ rms} = I_{\min} \cdot \frac{\sqrt{6}}{6} \cdot \sqrt{\frac{f_s}{\omega_o}} \cdot \frac{\sqrt{2\alpha^3 + 3\alpha \cdot \sqrt{1-\alpha^2} + 6\pi - 3 \cdot \text{sen}^{-1}(\alpha)}}{\alpha} \quad (6.90)$$

Normalizando-se:

$$\bar{I}_{Lr\ rms} = \frac{I_{Lr\ rms}}{I_{\min}} = \frac{\sqrt{6}}{6} \cdot \sqrt{\frac{f_s}{\omega_o}} \cdot \frac{\sqrt{2\alpha^3 + 3\alpha \cdot \sqrt{1-\alpha^2} + 6\pi - 3 \cdot \text{sen}^{-1}(\alpha)}}{\alpha} \quad (6.91)$$

B. Corrente eficaz em L_{r1} para um período de rede.

A corrente eficaz em L_{r1} para um ciclo de rede é descrita pela expressão:

$$\bar{I}_{Lr\text{ef}} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \bar{I}_{Lr\text{rms}}^2(\theta) d\theta} \quad (6.92)$$

A Fig. 6.20 apresenta a corrente eficaz normalizada em L_{r1} para um período de rede em função de α , tendo β como parâmetro.

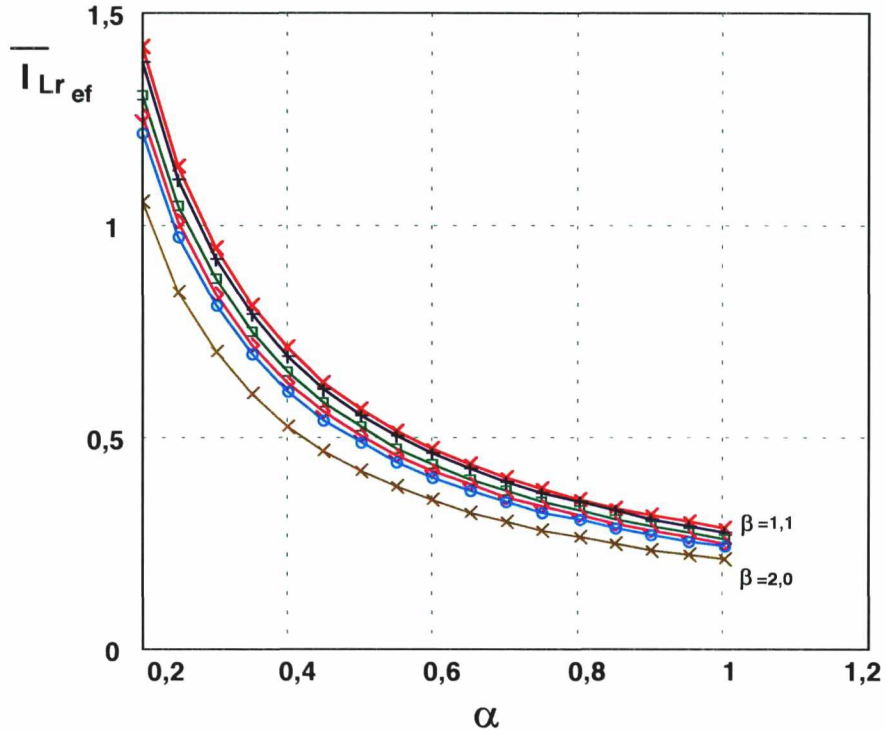


Fig. 6.20 - Corrente eficaz em L_{r1} para um ciclo de rede.

6.5 - PROCEDIMENTO DE PROJETO

6.5.1 - ESPECIFICAÇÕES DE PROJETO

V_o - Tensão de Saída

V_{inp} - Tensão de Pico de Entrada

P_o - Potência de Saída

f_o - frequência de ressonância

ΔI_{\max} - máxima ondulação da corrente de entrada

6.5.2 - DETERMINAÇÃO DO PARÂMETRO α

Conforme as expressões (6.18) e (6.26), o parâmetro α deve ser menor do que a unidade. Assim:

$$\alpha = \frac{\sqrt{\frac{L_{r1}}{C_{r1}} \cdot I_{in}}}{V_o} \leq 1 \quad (6.93)$$

Onde:

$$I_{in} = \frac{2 \cdot P_o}{V_{in p}} \quad (6.94)$$

6.5.3 - DETERMINAÇÃO DO CIRCUITO RESSONANTE

Através das duas relações a seguir pode-se determinar os valores dos elementos ressonantes.

$$\frac{L_{r1}}{C_{r1}} = \left(\frac{\alpha \cdot V_o}{I_{in}} \right)^2 \quad (6.95)$$

$$L_{r1} \cdot C_{r1} = \left(\frac{1}{2 \cdot \pi \cdot f_o} \right)^2 \quad (6.96)$$

6.5.4 - DETERMINAÇÃO DA MÁXIMA E MÍNIMA FREQUÊNCIAS DE COMUTAÇÃO

Conhecidos os valores de α e de $\beta = \frac{V_o}{V_{in p}}$, através da Fig. 6.14 determina-se a mínima frequência de comutação normalizada $\bar{f}_{s \min}$. A frequência máxima de comutação normalizada será igual à unidade. Através destes valores se determina a máxima e mínima frequência de comutação:

$$f_{s \max} = \bar{f}_{s \max} \cdot f_o \quad (6.97)$$

$$f_{s \min} = \bar{f}_{s \min} \cdot f_o \quad (6.98)$$

6.5.5 - CÁLCULO DA INDUTÂNCIA L_{IN}

A indutância de entrada é obtida através da expressão:

$$L_{in} = \frac{V_{in p}}{\Delta I_{Lin \max}} \cdot \frac{1}{\omega_o} \cdot \left\{ \alpha + 2\pi - \text{sen}^{-1} \alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.99)$$

6.6 - EXEMPLO DE PROJETO

6.6.1 - ESPECIFICAÇÕES

Deseja-se projetar um conversor com as seguintes especificações:

$$\begin{aligned} V_o &= 360V & V_{inef} &= 220V & V_{inp} &= 311 V \\ P_o &= 830W & f_o &= 140 \text{ kHz} \\ \Delta I_{max} &= 0,8 A \end{aligned}$$

6.6.2 - DETERMINAÇÃO DO PARÂMETRO α

Na escolha do parâmetro α , deve-se observar que um valor de α pequeno leva a uma corrente eficaz maior sobre os interruptores, enquanto que um α muito próximo da unidade pode levar a perda da comutação ZCS.

Assim, escolhe-se:

$$\alpha = 0,48 \quad (6.100)$$

O valor de pico da corrente de referência é determinado:

$$I_{min} = \frac{2 \cdot P_o}{V_{in p}} = \frac{2 \cdot 830}{311} = 5,4A \quad (6.101)$$

A corrente máxima de entrada é também determinada:

$$I_{max} = I_{min} + \Delta I_{max} = 5,34 + 0,8 = 6,14A \quad (6.102)$$

6.6.3 - DETERMINAÇÃO DOS ELEMENTOS RESSONANTES

$$\frac{L_{r1}}{C_{r1}} = \left(\frac{\alpha \cdot V_o}{I_{min}} \right)^2 = \left(\frac{0,48 \times 360}{5,34} \right)^2 = 1047,14 \quad (6.103)$$

$$L_{r1} \cdot C_{r1} = \left(\frac{1}{2 \cdot \pi \cdot f_o} \right)^2 = \frac{1}{(2 \cdot \pi \cdot 140 \cdot 10^3)^2} = 1,292362 \cdot 10^{-12} \quad (6.104)$$

Assim:

$$L_{r1} = L_{r2} = 40 \mu H \quad (6.105) \quad C_{r1} = C_{r2} = 33 nF \quad (6.106)$$

Com estes valores de componentes se recalcula o valor de α , Z_n e f_o .

$$Z_n = \sqrt{\frac{L_{r1}}{C_{r1}}} = \sqrt{\frac{40 \cdot 10^{-6}}{33 \cdot 10^{-9}}} = 34,815 \Omega \quad (6.107)$$

$$f_o = \frac{1}{2\pi \cdot \sqrt{L_{r1} \cdot C_{r1}}} = \frac{1}{2\pi \cdot \sqrt{40 \cdot 10^{-6} \cdot 33 \cdot 10^{-9}}} = 138,5 \text{ kHz} \quad (6.108)$$

$$\alpha = \frac{Z_n \cdot I_{\min}}{V_o} = \frac{34.815 \times 5.34}{360} = 0,518 \quad (6.109)$$

6.6.4 - DETERMINAÇÃO DA MÁXIMA E DA MÍNIMA FREQUÊNCIA DE COMUTAÇÃO

O valor de β pode ser determinado:

$$\beta = \frac{V_o}{V_{in p}} = 1,16 \quad (6.110)$$

Através do ábaco da Fig. 6.14 chega-se ao valor de $f_{s \min}$:

$$\bar{f}_{s \min} = 0,133 \quad (6.111)$$

$$f_{s \min} = 0,133 \times f_o = 0,133 \times 138,5 \times 10^3 = 18,42 \text{ kHz} \quad (6.112)$$

A frequência de comutação máxima ocorre na passagem por zero da senóide de entrada ($\omega_r t = 0$). Assim:

$$\bar{f}_{s \max} = 1 \quad (6.113) \quad f_{s \max} = 138,5 \text{ kHz} \quad (6.114)$$

6.6.5 - DETERMINAÇÃO DO INDUTOR DE ENTRADA

$$L_{in} = \frac{V_{in p}}{\Delta I_{L_{in \max}}} \cdot \frac{1}{\omega_o} \cdot \left\{ \alpha + 2\pi - \text{sen}^{-1} \alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (6.115)$$

$$L_{in} = 1,60 \text{ mH} \quad (6.116)$$

6.6.6 - DETERMINAÇÃO DO TEMPO DE CONDUÇÃO DOS INTERRUPTORES S_1 E S_2

O tempo t_{on} é determinado pelas expressões (6.40) e (6.41).

$$t_{on \max} = 4,83 \mu s \quad (6.117)$$

$$t_{on \min} = 7,2 \mu s \quad (6.118)$$

É escolhido um tempo de condução de $5,5 \mu s$

6.6.7 - DETERMINAÇÃO DOS ESFORÇOS DE CORRENTE SOBRE OS SEMICONDUTORES E INDUTORES

A. Corrente média nos interruptores S_1 e S_2 .

Utilizando o ábaco da Fig. 6.16 determina-se a corrente média em S_1 e S_2 .

$$\bar{I}_{S1med} = 0,116 \quad (6.119)$$

$$I_{S1med} = \bar{I}_{S1med} \cdot I_{\min} = 0,116 \times 5,34 = 0,619A \quad (6.120)$$

B. Corrente eficaz nos interruptores S_1 e S_2 .

Através do ábaco da Fig. 6.17 acha-se o valor da corrente eficaz em S_1 e S_2 .

$$\bar{I}_{S1ef} = 0,61 \quad (6.121)$$

$$I_{S1ef} = \bar{I}_{S1ef} \cdot I_{\min} = 0,61 \times 5,34 = 3,26A \quad (6.122)$$

C. Corrente Média em D_1 .

Através do ábaco da Fig. 6.18 acha-se o valor da corrente média em D_1 .

$$\bar{I}_{D1med} = 0,388 \quad (6.123)$$

$$I_{D1med} = \bar{I}_{D1med} \cdot I_{\min} = 0,388 \times 5,34 = 2,07A \quad (6.124)$$

D. Corrente Média em D_3 .

Através do ábaco da Fig. 6.19 acha-se o valor da corrente média em D_3 .

$$\bar{I}_{D3med} = 0,461 \quad (6.125)$$

$$I_{D3med} = \bar{I}_{D3med} \cdot I_{\min} = 0,461 \times 5,34 = 2,46A \quad (6.126)$$

E. Corrente Eficaz em L_{r1} .

Através do ábaco da Fig. 6.20 acha-se o valor da corrente eficaz em L_{r1} .

$$\bar{I}_{Lr1ef} = 0,71 \quad (6.127)$$

$$I_{Lr1ef} = \bar{I}_{Lr1ef} \cdot I_{\min} = 0,71 \times 5,34 = 3,79A \quad (6.128)$$

6.6.8 - DIMENSIONAMENTO DOS IGBT'S E DIODOS

A. - Dimensionamento dos IGBT's.

Os IGBT's escolhidos devem suportar a tensão máxima de 400 V e serem capazes de conduzir uma corrente de 0,6 ampéres médios.

Assim, o IGBT escolhido apresenta as seguintes características

Especificação : APT40GF100

$$V_{CE \max} = 1000 \text{ V} \quad I_C (90^\circ\text{C}) = 25 \text{ A}$$

$$I_C \max = 96 \text{ A} \quad V_{CE (\text{sat})\text{typ}} = 3,5 \text{ V}$$

$$R_{th \text{ JC}} (\text{IGBT}) = 0,625 \text{ }^\circ\text{C/W}$$

A.1 Perdas de condução por IGBT.

$$P_{IGBT} = V_{CE(\text{SAT})} \cdot I_{S1\text{med}} = 2,3 \times 0,619 = 1,43\text{W} \quad (6.129)$$

B. Dimensionamento dos Diodos D_1 e D_2 .

Como diodo em anti-paralelo com cada IGBT foi especificado o diodo APT 15D100K, que apresenta as seguintes características básicas:

Especificação: APT15D100K

$$I_F = 15\text{A} \quad V_{RRM} = 1000\text{V} \quad V_F = 1\text{V}$$

$$t_{rr} = 80 \text{ ns} \quad R_{ThJC} = 2^\circ\text{C/W}$$

B.1 Perdas de condução no diodo em anti-paralelo.

$$P_{D1,D2} = V_F \cdot I_{D1\text{med}} = 1 \times 2,07 = 2,07\text{W} \quad (6.130)$$

C. Diodos D_3 e D_4 .

Os diodos D_3 e D_4 devem suportar uma tensão reversa de 800 V e apresentarem uma característica de recuperação reversa bastante rápida. Assim, foram escolhidos também os diodos APT15D100K

C.1. Perdas por diodo.

$$P_{D3,D4} = V_F \cdot I_{D3\text{med}} = 1 \times 2,46 = 2,46\text{W} \quad (6.131)$$

D. Perdas totais de condução nos semi-condutores.

$$P_{TOT} = 2.P_{cond_{IGBT's}} + 2.P_{D1,D2} + 2.P_{D3,D4} = 2,86 + 4,14 + 4,92 = 11,92W \quad (6.132)$$

6.7 - RESULTADOS DE SIMULAÇÃO

O conversor foi simulado para uma potência nominal de 830 W operando com correção de fator de potência e comutação ZCS.

A Fig. 6.21 apresenta a forma de onda da corrente de entrada. Observa-se uma corrente senoidal, apenas com ondulação de alta freqüência. Verifica-se também que é necessária a inclusão de um filtro de entrada para eliminar a ondulação na corrente de entrada.

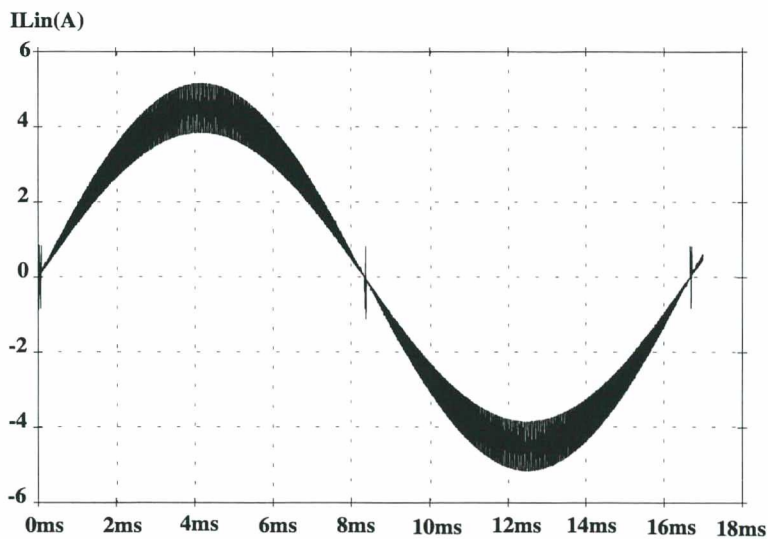


Fig. 6.21 - Corrente de entrada.

A Fig. 6.22 apresenta um detalhe da comutação no interruptor S_1 . Verifica-se uma comutação do tipo ZCS.

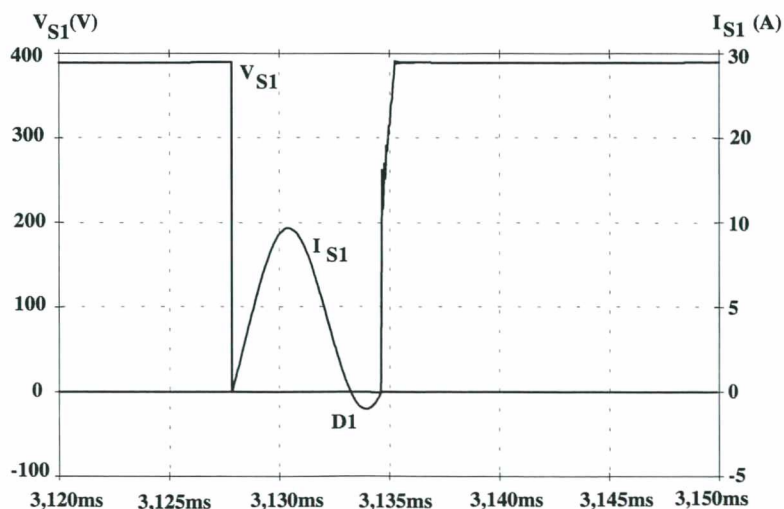


Fig. 6.22 - Detalhe da comutação.

6.8 - IMPLEMENTAÇÃO PRÁTICA

Um protótipo de 830 W foi implementado a fim de se verificar o princípio de operação e a estratégia de controle. Uma variação topológica do conversor apresentado na Fig.6.23 foi utilizada (Fig. 6.24), a fim de se eliminar o transformador de 60 Hz e de se obter a referência de corrente na mesma referência da tensão de saída V_o . A filosofia dos dois conversores elevadores, um para cada meio ciclo de rede é preservada. O diodo D_5 irá conduzir durante meio ciclo de rede, enquanto que o IGBT₂ e D_4 irão realizar a função elevadora. Da mesma maneira, o diodo D_6 irá conduzir durante o outro meio ciclo de rede, enquanto que o IGBT₁ e D_3 irão realizar a função elevadora. Dois diodos de sinal (D_{S1} , D_{S2}) e um resistor de alto valor são adicionados para gerar a referência senoidal retificada. Nesta topologia as reduzidas perdas de condução são também alcançadas.

Um pequeno circuito R-C é adicionado em paralelo com cada IGBT a fim de reduzir as oscilações de tensão devido a ressonância entre as capacitâncias dos interruptores S_1 ou S_2 e as indutâncias do circuito.

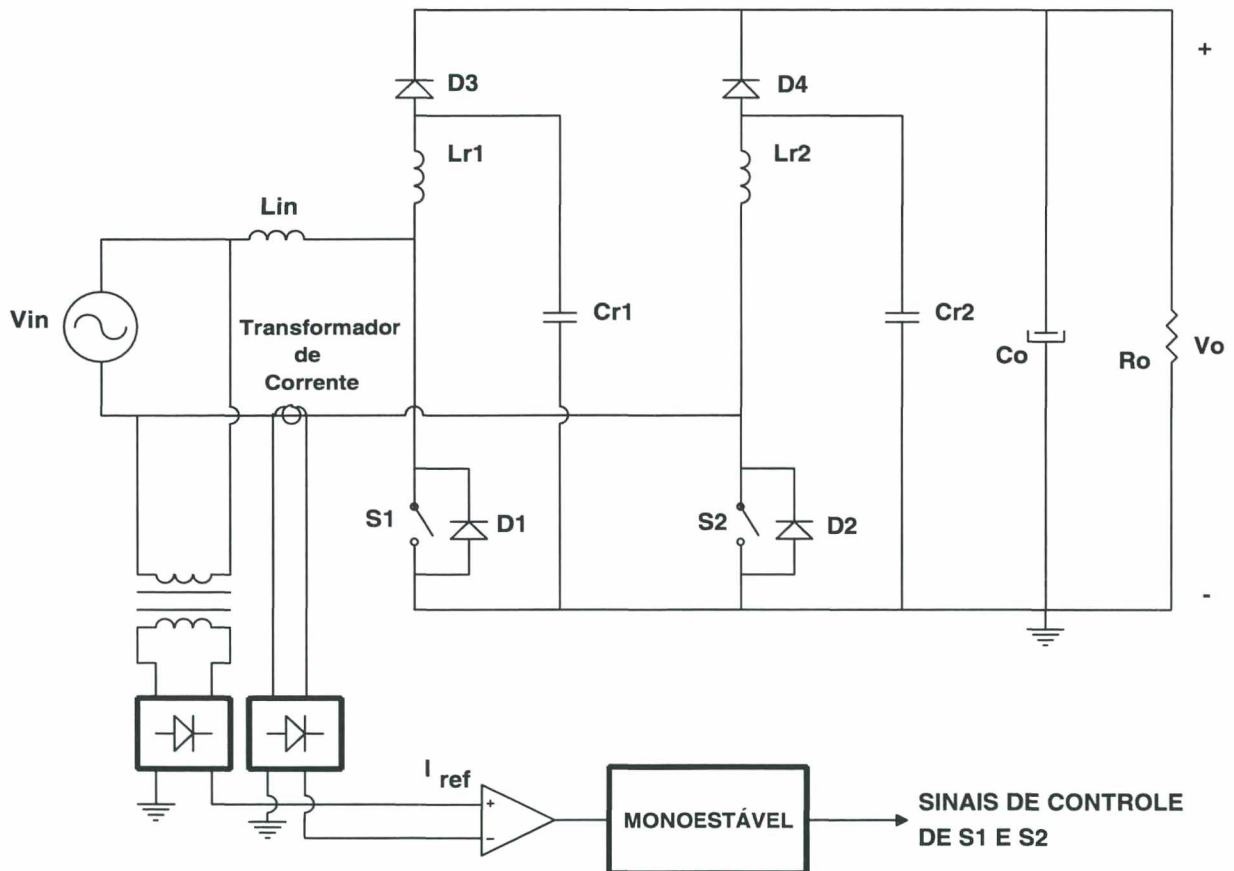


Fig. 6.23 - Circuito básico de potência e controle.

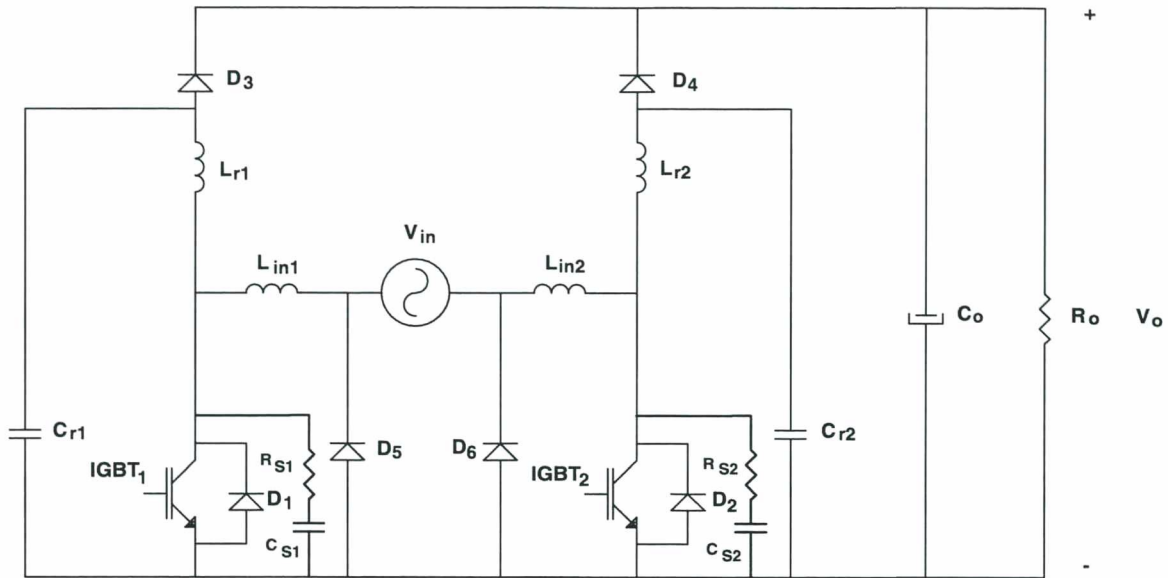


Fig. 6.24- Diagrama de potência do conversor implementado.

Os parâmetros e especificações dos componentes do conversor são mostrados a seguir:

- $V_{in} = 220 \text{ V AC}$ $V_o = 360 \text{ V}$ $C_o = 680 \mu\text{F}$
- IGBT₁, IGBT₂, - APT 40GF100
- D₁-D₆ - APT 15D100K
- L_{in1} , $L_{in2} = 1,3 \text{ mH}$
- L_{r1} , $L_{r2} = 40 \mu\text{H}$ C_{r1} , $C_{r2} = 33\text{nF}/630 \text{ V}$
- R_{S1} , $R_{S2} = 1\text{k}\Omega/0,5\text{W}$ C_{S1} , $C_{S2} 1\text{nF}/630\text{V}$

A tensão e a corrente de entrada são mostradas na Fig. 6.25. A TDH da tensão de entrada é de 3,2 %. O fator de potência obtido para 830 W foi de 0,999 com uma TDH na corrente de entrada de 4,07%. Assim, a distorção introduzida pelo controlador é igual a 2,48%. O rendimento obtido ficou em torno de 98% para a potência nominal.

O detalhe da comutação do IGBT₁ é mostrado nas Figs. 6.26 e 6.27. Em ambas as figuras pode ser observada a comutação sob corrente nula no IGBT. A oscilação de tensão foi reduzida através da adição de pequenos circuitos R-C em paralelo com cada IGBT. Entretanto, devido à característica quase-ressonante dos conversores, existe um esforço adicional de corrente nos interruptores.

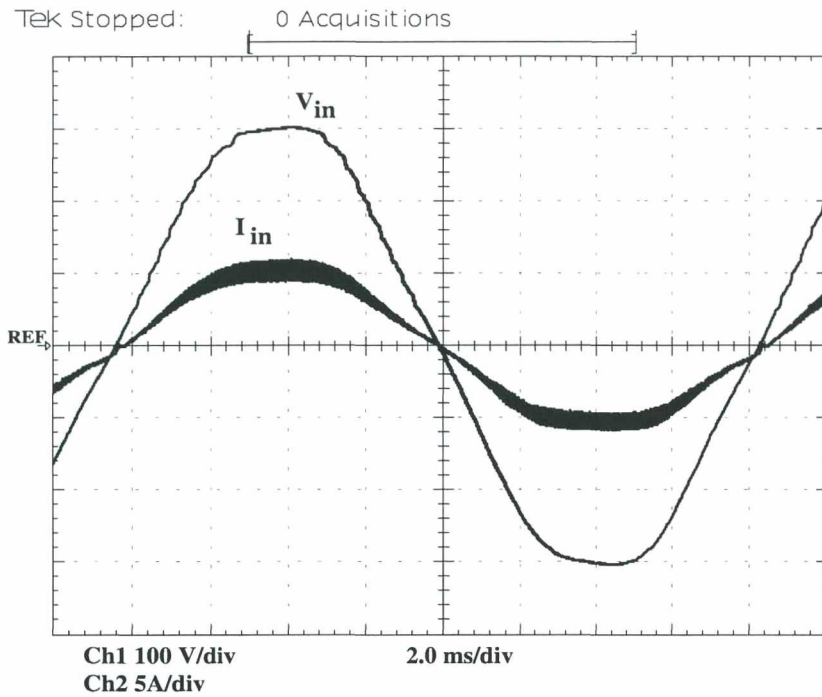


Fig. 6.25 - Tensão e corrente de entrada.

Os IGBTs se tornam bastante apropriados para esta característica quase-ressonante, uma vez que as perdas em condução nestes componentes são proporcionais à corrente média que circula por eles, ao invés de serem proporcionais ao quadrado da corrente eficaz, como nos MOSFETs. Na Fig. 6.26, observa-se que a frequência mínima de modulação está em torno de 31 kHz. A máxima frequência de modulação medida ficou em torno de 108 kHz, como mostra a Fig. 6.27.

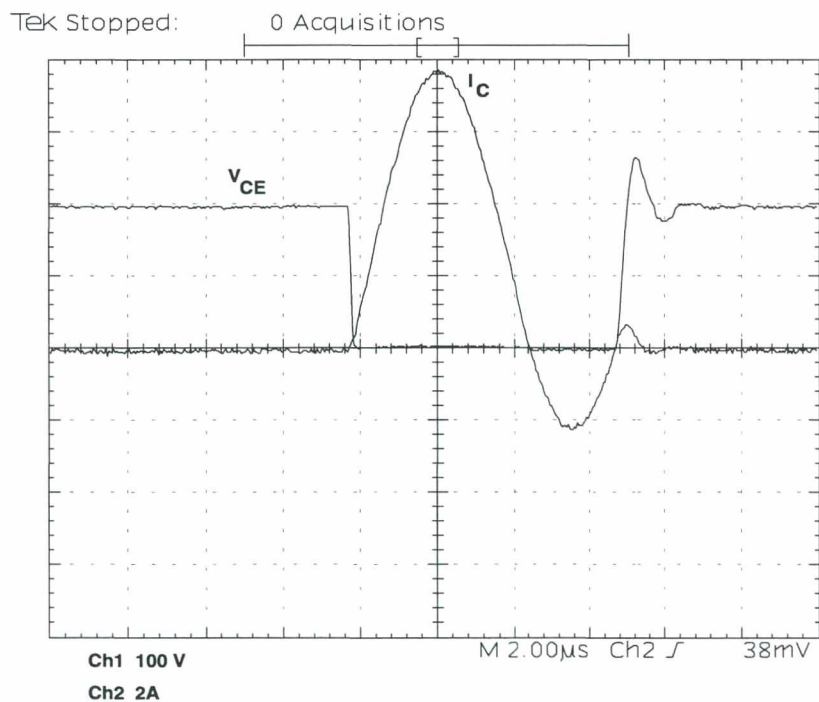


Fig. 6.26 - Tensão e corrente no IGBT. Mínima frequência de operação.

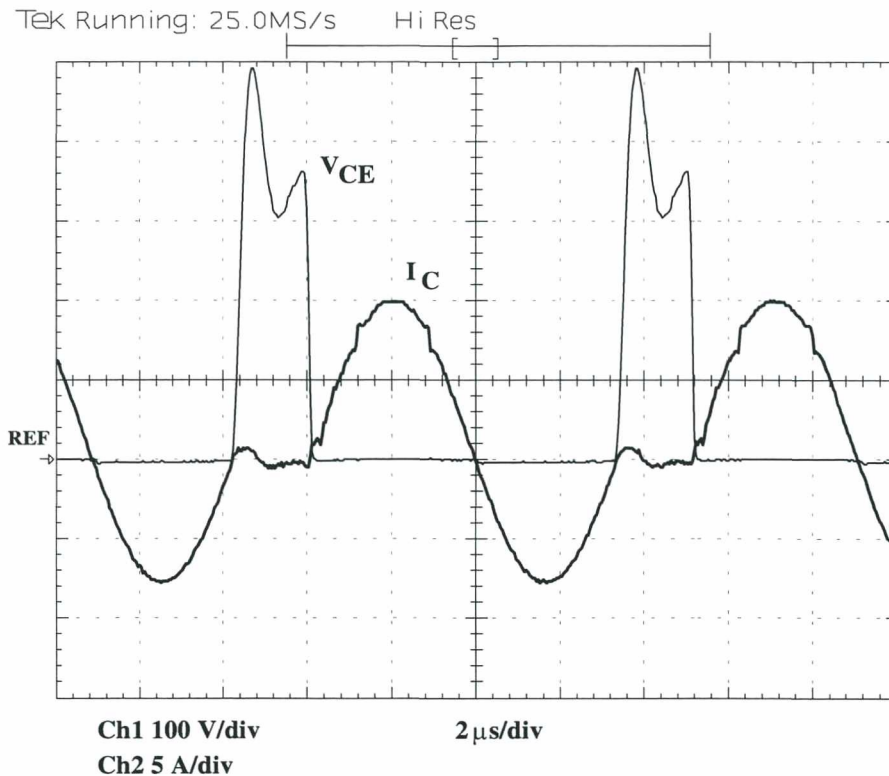


Fig. 6.27 - Tensão e corrente no IGBT. Máxima frequência de operação.

6.9 - CONCLUSÃO

Neste capítulo um retificador de alto fator de potência com comutação sob corrente nula foi apresentado. As principais características deste conversor são:

- O elevado rendimento devido aos seguintes fatores:
 - Comutação por corrente nula
 - Apenas dois semicondutores se encontram no fluxo de potência durante qualquer intervalo de tempo, garantindo uma redução nas perdas de condução quando comparados com as topologias convencionais compostas por um retificador de entrada e um conversor elevador.
- A comutação ZCS ocorre sem a necessidade da utilização de chaves auxiliares.
- A tensão máxima sobre os interruptores é igual à tensão de carga, não existindo esforço adicional de tensão sobre os mesmos.

- Modulação por Corrente Imposta para se obter alto fator de potência;
- Os esforços de tensão nos semicondutores são constantes para qualquer situação de carga. O esforço de tensão nos interruptores é igual à tensão de saída. Entretanto, os diodos D_3 e D_4 devem ser dimensionados para o dobro da tensão de saída.
- O conversor é apropriado para aplicações de alta potência empregando IGBTs devido aos seguintes fatores:
 - a) Os IGBTs são mais apropriados para a comutação ZCS;
 - b) A característica quase-ressonante da corrente nos interruptores introduz um elevado valor de corrente eficaz. Entretanto, as perdas em condução nos IGBTs são proporcionais à corrente média que circula por eles, que é, portanto, menor.

CAPÍTULO VII

RETIFICADOR ZVS SEMI-RESSONANTE COM REDUZIDAS PERDAS DE CONDUÇÃO NO MODO DE CONDUÇÃO CRÍTICA DA CORRENTE DE ENTRADA

7.1. INTRODUÇÃO

O retificador elevador semi-ressonante é apresentado na Fig. 7.1. O conversor é operado no modo de condução crítica a fim de se obter a comutação ZVS. Durante meio ciclo da rede um dos MOSFETs fica a totalidade do tempo conduzindo, enquanto que o outro realiza a função *boost* operando em alta frequência e condução crítica.

Assim, para cada meio ciclo, pode-se tratar o conversor como um único conversor elevador semi-ressonante operando em condução crítica.

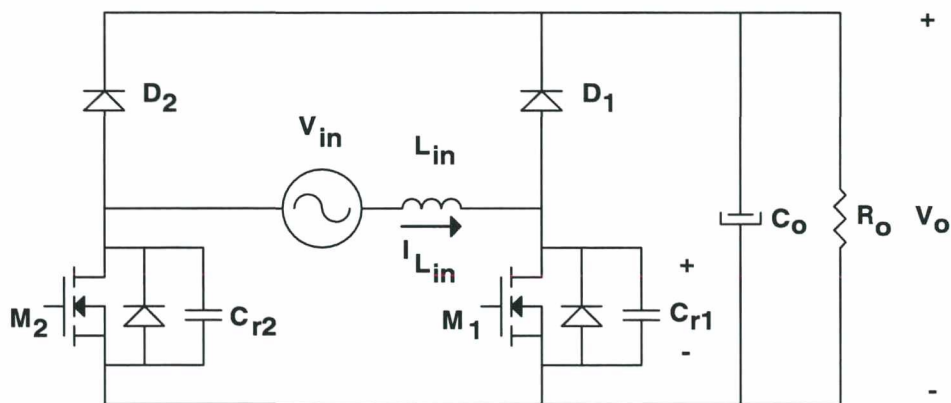


Fig. 7.1 – Retificador elevador semi-ressonante de alto fator de potência.

O retificador operando no modo de condução crítica e com tempo de condução dos MOSFETs constante, faz com que a corrente siga naturalmente a tensão de entrada, não havendo a necessidade de uma malha de corrente para impor a forma e a posição da corrente em relação à tensão. O circuito apresentará portanto, apenas a malha de regulação de tensão de saída, que determinará o tempo de condução dos MOSFETs. Neste tipo de técnica, devido à condução ser crítica e o t_{on} ser constante, a frequência de comutação é variável.

A Fig. 7.2 mostra a forma de onda da corrente de entrada do conversor em estudo. Pode-se perceber que o pico da corrente de entrada é proporcional à tensão senoidal de entrada.

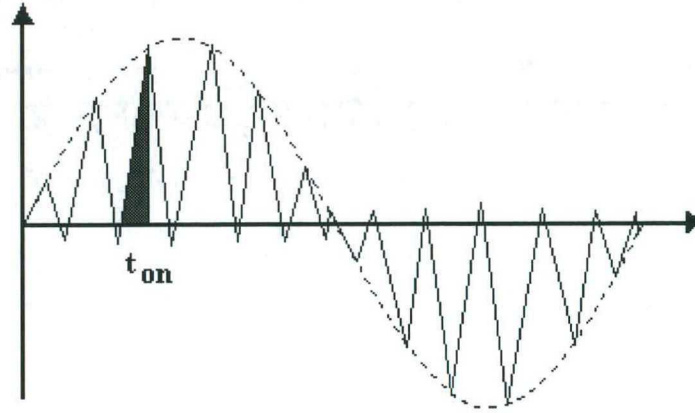


Fig. 7.2 - Corrente de entrada com t_{on} constante e freqüência variável.

A forma de onda apresentada na Fig. 7.2 indica uma presença de harmônicas de corrente de alta freqüência, que podem ser eliminadas com o emprego de um pré-filtro de alta-freqüência.

7.2 - ANÁLISE DA COMUTAÇÃO

O conversor elevador semi-ressonante em sua configuração convencional é mostrado na Fig. 7.3. O retificador opera, como já foi mencionado anteriormente, em condução crítica, com t_{on} constante e freqüência de comutação variável.

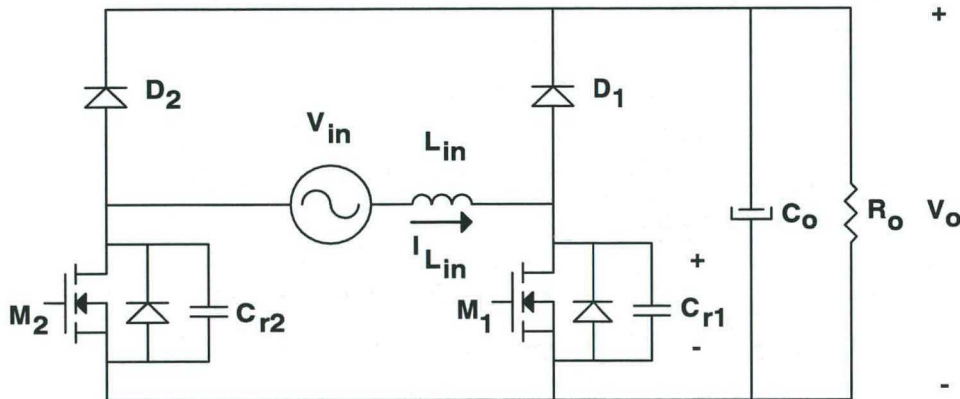


Fig.7.3 – Retificador elevador semi-ressonante.

Para se analisar o processo de comutação é considerado que a mínima freqüência de comutação é muito maior do que a freqüência da alimentação de entrada. Assim, a tensão senoidal de entrada pode ser considerada constante para cada período de operação. A tensão de saída pode ser representada por uma fonte CC considerada constante para cada período de comutação.

Neste conversor existem dois modos de operação distintos. O primeiro modo ocorre quando a tensão em C_{r1} ou C_{r2} não atinge a tensão de saída V_o . O segundo modo de operação ocorre quando a tensão em C_{r1} ou C_{r2} atinge a tensão de saída V_o , conduzindo, portanto, os diodos D_1 ou D_2 .

A) Primeiro Modo de Operação

O primeiro modo de operação, ocorre quando a tensão instantânea de entrada está próxima do cruzamento por zero, não assegurando magnetização suficiente do indutor de entrada L_{in} para carregar os capacitores C_{r1} ou C_{r2} até o valor da tensão de saída. No entanto, a comutação sob tensão nula é ainda assegurada. Este modo de operação é explicado em detalhes a seguir.

1ª Etapa (t_0, t_1) – Etapa linear

A Fig. 7.4 apresenta o circuito equivalente para a primeira etapa. No início desta etapa (t_0), a corrente através de L_{in} é nula e as tensões em C_{r1} e C_{r2} são nulas. Os MOSFETs M_1 e M_2 são colocados em condução e a corrente de entrada flui através deles. A corrente irá circular pelo diodo parasita do MOSFET M_2 ou pelo canal do MOSFET, dependendo da resistência de condução do MOSFET.

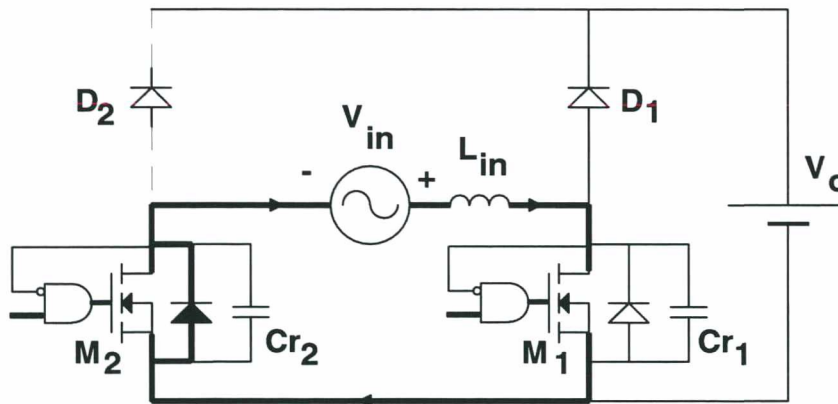


Fig. 7.4 – Etapa de crescimento linear da corrente de entrada.

$$V_{Cr1}(t) = 0 \quad (7.1)$$

$$I_{Lin}(t) = \frac{V_{in}}{L_{in}} \cdot t \quad (7.2)$$

Para se obter um elevado fator de potência, o tempo de condução dos interruptores controlados (t_{on}) deve ser mantido constante durante todo o período da rede. Ao final desta etapa a corrente no indutor é dada pela expressão (7.3).

$$I_{Lin}(t_1) = \frac{V_{in}}{L_{in}} \cdot t_{on} = I_1 \quad (7.3)$$

$$\Delta t_1 = t_{on} = \frac{I_1 \cdot L_{in}}{V_{in}} = \frac{\alpha}{\omega_o} \quad (7.4)$$

Onde:

$$\alpha = \frac{Z_o \cdot I_1}{V_{in}} \quad (7.5)$$

$$\omega_o = \frac{1}{\sqrt{L_{in} \cdot C_{r1}}} \quad (7.6)$$

$$Z_o = \sqrt{\frac{L_{in}}{C_{r1}}} \quad (7.7)$$

2ª Etapa(t₁,t₂) – Etapa ressonante

Na Fig. 7.5 está representada a etapa ressonante. Em t=t₁ os MOSFETs M₁ e M₂ são bloqueados. A corrente de entrada flui através de C_{r1}, iniciando uma etapa de carga ressonante de C_{r1}.

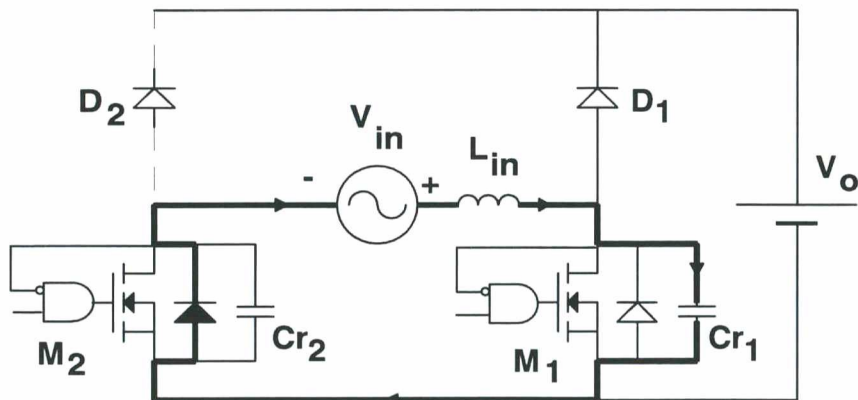


Fig. 7.5 – Etapa ressonante.

$$V_{Cr1}(t) = V_{in} \cdot [1 - \cos(\omega_o \cdot t)] + Z_o \cdot I_1 \cdot \sin(\omega_o \cdot t) \quad (7.8)$$

$$I_{Lin}(t) = \frac{V_{in}}{Z_o} \cdot \sin(\omega_o \cdot t) + I_1 \cdot \cos(\omega_o \cdot t) \quad (7.9)$$

Esta etapa termina quando $I_{Lin}(t) = 0$. O intervalo de duração desta etapa é dado pela expressão (7.10).

$$\Delta t_2 = \frac{1}{\omega_o} \cdot (\pi - \tan^{-1} \alpha) \quad (7.10)$$

No final desta etapa, a tensão em C_{r1} não irá alcançar o valor da tensão de saída V_o . Esta tensão é descrita pela expressão (7.11).

$$V_{Cr1}(t_2) = V_{in} \cdot \left(1 + \sqrt{1 + \alpha^2}\right) \quad (7.11)$$

3ª Etapa (t_2, t_3) – Etapa ressonante

No instante de tempo t_2 a corrente no indutor de entrada L_{in} se anula. Neste instante, o circuito de controle aplicará um sinal para a condução dos MOSFETs M_1 e M_2 . No entanto, apenas o MOSFET M_2 começará a conduzir, pois o circuito de proteção para comutação sob tensão nula irá impedir a condução de M_1 até que a sua tensão *drain-source* atinja zero. A corrente I_{Lin} inverte seu sentido e uma etapa ressonante realiza a descarga do capacitor C_{r1} .

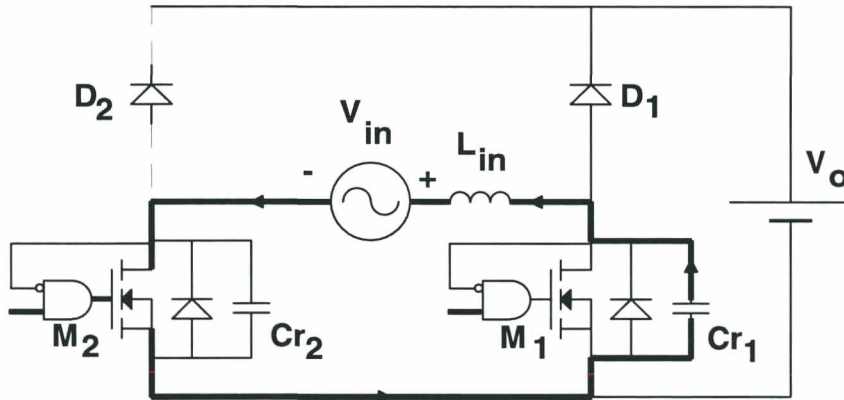


Fig. 7.6 – Etapa ressonante.

$$V_{Cr1}(t) = V_{in} + V_{in} \cdot \sqrt{1 + \alpha^2} \cdot \cos(\omega_o t) \quad (7.12)$$

$$I_{Lin}(t) = -\frac{V_{in}}{Z_o} \cdot \sqrt{1 + \alpha^2} \cdot \sin(\omega_o t) \quad (7.13)$$

Esta etapa termina quando a tensão em C_{r1} se anula. O intervalo de duração desta etapa é dado pela expressão (7.14).

$$\Delta t_3 = \frac{1}{\omega_o} \cdot \left(\pi - \tan^{-1} \alpha\right) \quad (7.14)$$

Ao final desta etapa, a corrente no indutor L_{in} é descrita por:

$$I_{Lin}(t_3) = -I_1 \quad (7.15)$$

4ª Etapa (t_3, t_4) – Etapa linear.

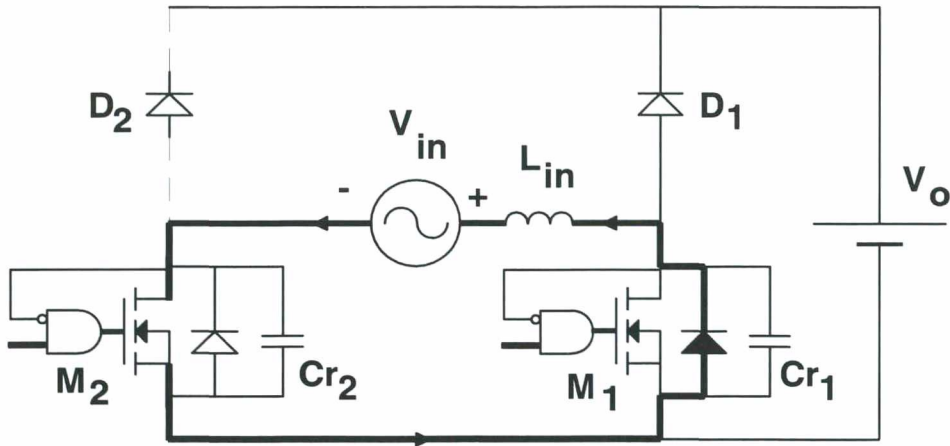


Fig. 7.7 – Etapa linear.

Quando a tensão C_{r1} se torna nula $t=t_3$, o diodo parasita do MOSFET M_1 começa a conduzir a corrente de entrada. A corrente em L_{in} cresce linearmente.

$$I_{Lin}(t) = -I_1 + \frac{V_{in}}{L_{in}} \cdot t \quad (7.16)$$

$$V_{Cr1}(t) = 0 \quad (7.17)$$

Esta etapa termina quando $I_{Lin}=0$. A duração desta etapa é descrita pela expressão (3.18).

$$\Delta t_4 = \frac{L_{in} \cdot I_1}{V_{in}} = \frac{\alpha}{\omega_o} \quad (7.18)$$

Durante esta etapa o MOSFET M_1 pode ser colocado em condução sob tensão nula.

A corrente no indutor de entrada e a tensão em C_{r1} para um período de comutação neste modo de operação são mostradas na Fig. 7.8 (a). Na Fig. 7.8 (b) é mostrada a tensão e a corrente no MOSFET M_1 , onde pode-se perceber a característica ZVS da comutação.

A Fig. 7.9 mostra um destaque do primeiro modo de operação dentro de um período da rede elétrica. Verifica-se que este modo de operação ocorre nas proximidades da passagem por zero da tensão de entrada.

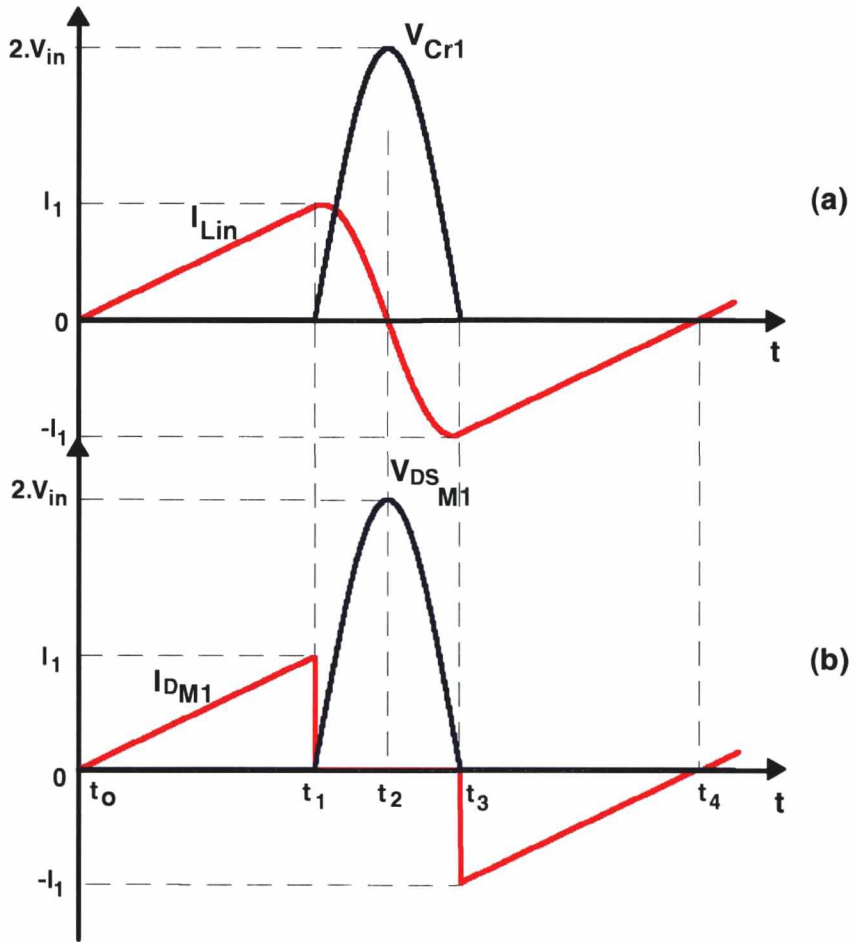


Fig. 7.8 – Principais formas de onda do primeiro modo de operação.

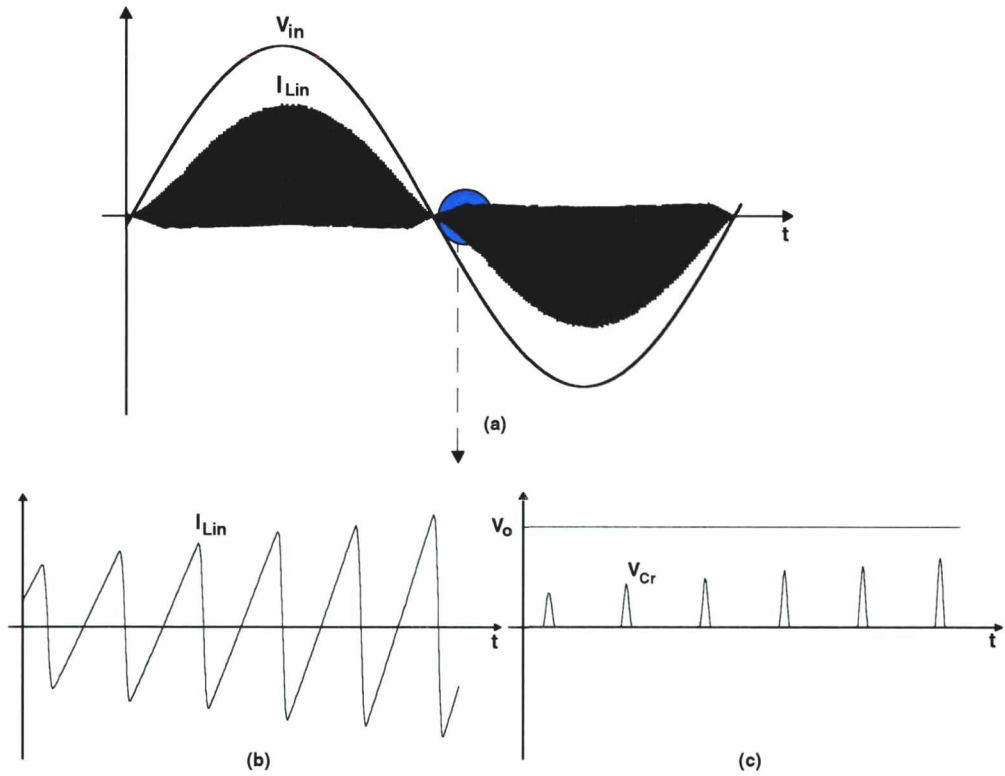


Fig. 7.9 – Destaque do primeiro modo de operação dentro de um ciclo de rede.

B) Segundo Modo de Operação

O segundo modo de operação ocorre durante o intervalo restante da tensão de entrada. Neste modo, a tensão em C_{r1} ou C_{r2} atinge a tensão de saída V_o , garantindo a condução dos diodos D_1 ou D_2 , respectivamente. Este modo de operação é explicado em detalhes nesta seção. Na análise a seguir, o processo de comutação será analisado para o pico da tensão senoidal de entrada (V_{inp}).

1ª Etapa (t_0, t_1) - Etapa de crescimento linear

A Fig. 7.10 apresenta o circuito equivalente para a etapa de crescimento linear.

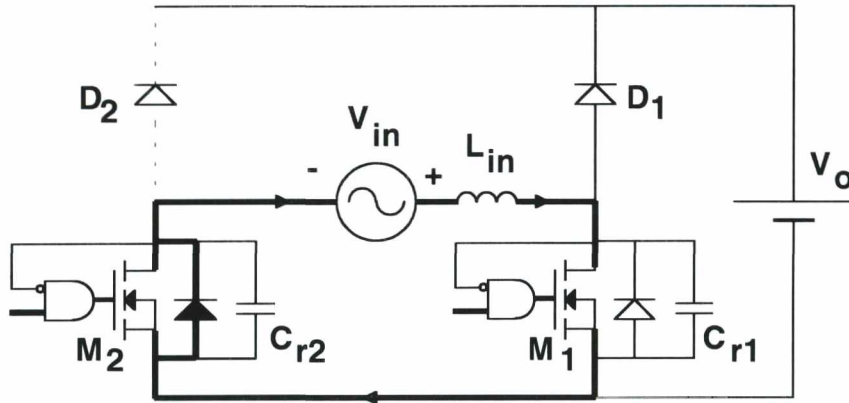


Fig. 7.10 - Etapa de crescimento linear da corrente.

O MOSFET M_1 está conduzindo a corrente de entrada. A corrente no indutor L_{in} cresce linearmente. A tensão no capacitor ressonante é igual à zero.

$$V_{Cr1}(t) = 0 \quad (7.19)$$

$$I_{Lin}(t) = \frac{V_{in}}{L_{in}} \cdot t \quad (7.20)$$

A fim de facilitar a construção do plano de fase e a análise posterior, a tensão e a corrente serão normalizadas.

$$\bar{V}_{Cr1}(t) = \frac{V_{Cr1}(t)}{V_o} \quad (7.21)$$

$$\bar{I}_{Lin}(t) = \sqrt{\frac{L_{in}}{C_{r1}}} \cdot \frac{I_{Lin}(t)}{V_o} \quad (7.22)$$

Assim:

$$\bar{I}_{Lin}(t) = \sqrt{\frac{L_{in}}{C_{r1}}} \cdot \frac{V_{in}}{V_o \cdot L_{in}} \cdot t \quad (7.23)$$

$$\bar{I}_{Lin}(t) = \frac{1}{\beta} \cdot \omega_o t \quad (7.24)$$

$$\bar{V}_{Cr1}(t) = 0 \quad (7.25)$$

Onde :

$$\beta = \frac{V_o}{V_{in,p}} \quad (7.26)$$

O tempo de duração desta etapa é fixo (t_{on}) e ao final desta etapa a corrente no indutor será I_p . A razão cíclica é definida pela expressão (7.27):

$$D = \frac{t_{on}}{T_s} \quad (7.27)$$

T_s = Período de Comutação

Portanto, a duração desta etapa será :

$$\omega_o \Delta t_1 = \frac{2\pi \cdot D}{f_s / f_o} \quad (7.28)$$

A corrente no final desta etapa é definida por:

$$\bar{I}_{Lin}(\Delta t_1) = \frac{1}{\beta} \cdot \frac{2\pi \cdot D}{f_s / f_o} \quad (7.29)$$

2ª Etapa (t_1, t_2) - Etapa ressonante

A 2ª etapa de operação é mostrada na Fig. 7.11

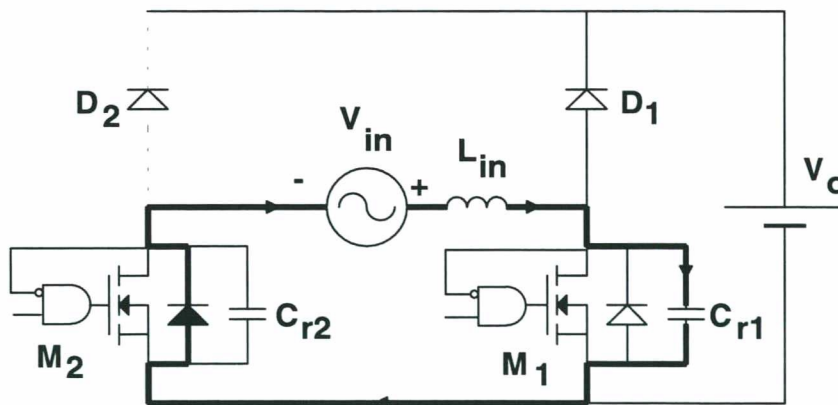


Fig. 7.11 - Etapa ressonante.

No instante $t=t_1$, é enviada ordem de bloqueio para o MOSFET M_1 . A corrente de entrada I_{Lin} passa a carregar o capacitor C_r de uma forma ressonante.

$$V_{Cr1}(t) = V_{in,p} (1 - \cos \omega_o t) + Z_n \cdot I_p \cdot \text{sen} \omega_o t \quad (7.30)$$

$$I_{Lin}(t) = \frac{V_{in p}}{Z_n} \cdot \text{sen} \omega_o t + I_p \cdot \cos \omega_o t \quad (7.31)$$

Onde:

$$\omega_o = \frac{1}{\sqrt{L_{in} \cdot C_{r1}}} \quad (7.32)$$

$$Z_n = \sqrt{\frac{L_{in}}{C_{r1}}}$$

Normalizando-se as expressões (7.30) e (7.31):

$$\bar{V}_{Cr1}(t) = \frac{1}{\beta} \cdot (1 - \cos \omega_o t) + \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \cdot \text{sen} \omega_o t \quad (7.33)$$

$$\bar{I}_{Lin}(t) = \frac{1}{\beta} \cdot \text{sen} \omega_o t + \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \cdot \cos \omega_o t \quad (7.34)$$

Esta etapa termina quando $V_{Cr1}(t) = V_o$, ou $\bar{V}_{Cr1}(t) = 1$

Para se determinar a duração deste estágio, recorre-se ao plano de fase desta etapa.

$$\bar{V}_{Cr1}(t) + j\bar{I}_{Lin}(t) = \frac{1}{\beta} \cdot (1 - \cos \omega_o t) + \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \cdot \text{sen} \omega_o t + j \cdot \frac{1}{\beta} \cdot \text{sen} \omega_o t + j \cdot \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \cdot \cos \omega_o t \quad (7.35)$$

$$\bar{V}_{Cr1}(t) + j\bar{I}_{Lin}(t) = \frac{1}{\beta} + \frac{1}{\beta} \cdot (-\cos \omega_o t + j \cdot \text{sen} \omega_o t) - j \cdot \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \cdot (-\cos \omega_o t + j \cdot \text{sen} \omega_o t) \quad (7.36)$$

$$\bar{Z}_1 = \frac{1}{\beta} - j \cdot \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \quad (7.37)$$

$$\bar{Z}(t) = -\bar{Z}_1 \cdot e^{-j\omega_o t} + \frac{1}{\beta} \quad (7.38)$$

$$\bar{Z}(0) = j \cdot \frac{2\pi \cdot D}{\beta \cdot (f_s / f_o)} \quad (7.39)$$

O plano de fase normalizado para a expressão (7.36) é mostrado na Fig. 7.12.

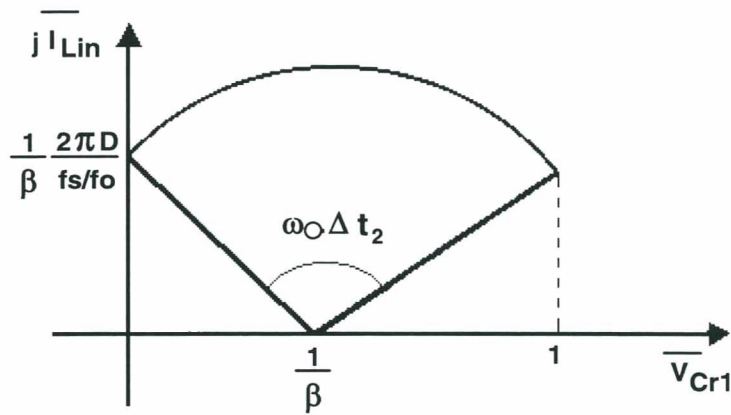


Fig. 7.12 - Plano de fase da 2a. etapa.

Através do plano de fase, determina-se o valor da corrente de entrada no final desta etapa.

$$I_{Lin}(\Delta t_2) = \sqrt{\left(\frac{1}{\beta}\right)^2 + \left(\frac{1}{\beta} \cdot \frac{2\pi \cdot D}{f_s/f_o}\right)^2 - \left(1 - \frac{1}{\beta}\right)^2} \quad (7.40)$$

$$I_{Lin}(\Delta t_2) = \frac{\sqrt{4\pi \cdot D^2 - \beta^2 \cdot \left(\frac{f_s}{f_o}\right)^2 + 2 \cdot \left(\frac{f_s}{f_o}\right) \cdot \beta}}{\beta \cdot f_s/f_o} \quad (7.41)$$

O tempo de duração desta etapa é dado pela expressão (7.42).

$$\Delta t_2 = \frac{1}{\omega_o} \cdot \left(\pi - \cos^{-1} \frac{1}{\sqrt{1 + \left(\frac{2\pi \cdot D}{f_s/f_o}\right)^2}} - \cos^{-1} \frac{(\beta - 1)}{\sqrt{1 + \left(\frac{2\pi \cdot D}{f_s/f_o}\right)^2}} \right) \quad (7.42)$$

O tempo em que a corrente no indutor L_{in} atinge seu máximo nesta etapa é obtido derivando-se a expressão (7.34) e igualando-se a zero:

$$\frac{d\bar{I}_{Lin}(\omega_o t)}{d\omega_o t} = \frac{\frac{f_s}{f_o} \cdot \cos(\omega_o t) - 2 \cdot \pi \cdot D \cdot \text{sen}(\omega_o t)}{\beta \cdot f_s/f_o} = 0 \quad (7.43)$$

$$\omega_o t = \tan^{-1} \left(\frac{f_s/f_o}{2\pi \cdot D} \right) \quad (7.44)$$

Substituindo (7.44) em (7.34), obtém-se :

$$\bar{I}_{Lin\ max} = \frac{\sqrt{(f_s/f_o)^2 + (2.\pi.D)^2}}{\beta.f_s/f_o} \quad (7.45)$$

ou ainda :

$$I_{Lin\ max} = \frac{1}{2} \cdot I_p \cdot \frac{\sqrt{4.\pi^2.D^2 + \left(\frac{f_s}{f_o}\right)^2}}{\pi.D} \quad (7.46)$$

3ª Etapa (t_2, t_3) - Etapa de desmagnetização linear de L_{in}

A Fig. 7.13 apresenta o circuito equivalente da etapa de desmagnetização linear de L_{in} .

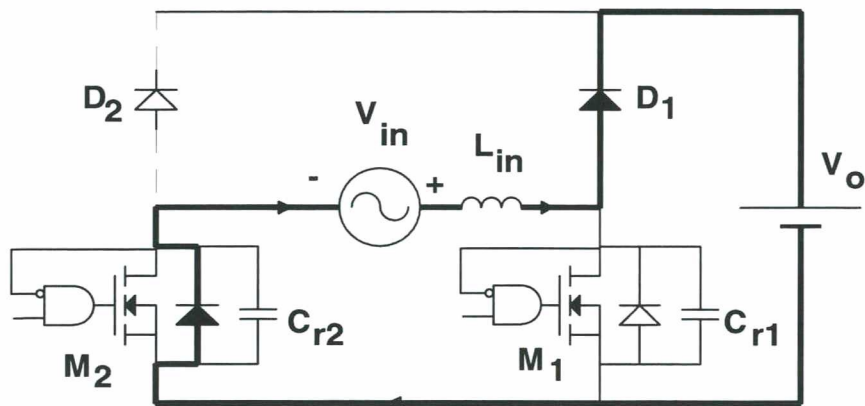


Fig. 7.13 - Etapa linear.

No instante t_2 , a tensão sobre C_{r1} se torna igual a V_o . O diodo D_1 começa a conduzir a corrente de entrada. O indutor de entrada inicia seu processo de desmagnetização linear.

$$V_{Cr1}(t) = V_o \quad (7.47)$$

$$I_{Lin}(t) = I_{Lin}(t_2) - \frac{(V_o - V_{in})t}{L_{in}} \quad (7.48)$$

Normalizando as expressões (7.47) e (7.48):

$$\bar{V}_{Cr1}(t) = 1 \quad (7.49)$$

$$\bar{I}_{Lin}(t) = \frac{\sqrt{4.\pi.D^2 - \beta^2 \cdot \left(\frac{f_s}{f_o}\right)^2 + 2.\beta \cdot \left(\frac{f_s}{f_o}\right)^2}}{\beta.(f_s/f_o)} - \frac{\beta-1}{\beta} \cdot \omega_o.t \quad (7.50)$$

No final desta etapa a corrente $I_{Lin}(t)$ se torna nula. O tempo de duração desta etapa é dado pela expressão (7.51)

$$\Delta t_3 = \frac{1}{\omega_o} \cdot \frac{1}{\beta - 1} \cdot \frac{\sqrt{4 \cdot \pi \cdot D^2 - \beta^2 \cdot \left(\frac{f_s}{f_o}\right)^2 + 2 \cdot \beta \cdot \left(\frac{f_s}{f_o}\right)^2}}{(f_s / f_o)} \quad (7.51)$$

4ª Etapa (t_3, t_4) - Etapa ressonante

A 4ª etapa tem seu circuito equivalente mostrado na Fig. 7.14.

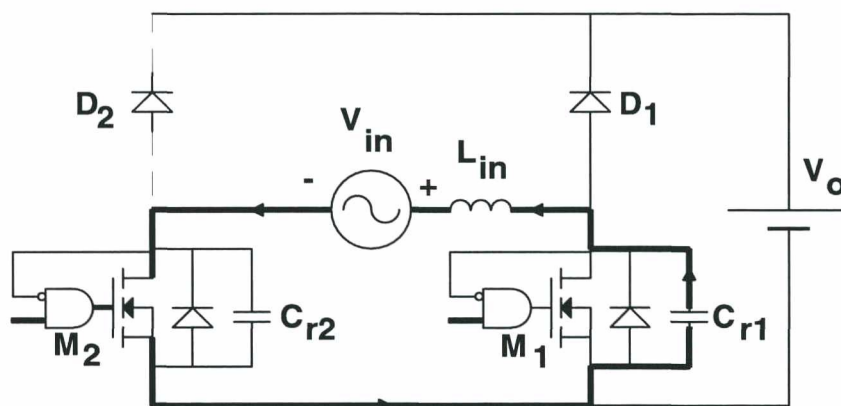


Fig. 7.14 - Etapa ressonante.

No instante t_3 a corrente no indutor de entrada se torna nula e o diodo D_1 se bloqueia. A corrente I_{Lin} se inverte e começa um estágio ressonante de descarga do capacitor C_{r1} .

$$V_{Cr1}(t) = (V_o - V_{in p}) \cdot \cos \omega_o t + V_{in p} \quad (7.52)$$

$$I_{Lin}(t) = \frac{(V_{in p} - V_o)}{Z_n} \cdot \text{sen} \omega_o t \quad (7.53)$$

Normalizando as expressões (7.52) e (7.53):

$$\bar{V}_{Cr1}(t) = \frac{\beta - 1}{\beta} \cdot \cos \omega_o t + \frac{1}{\beta} \quad (7.54)$$

$$\bar{I}_{Lin}(t) = \frac{1 - \beta}{\beta} \cdot \text{sen} \omega_o t \quad (7.55)$$

Esta etapa termina quando a tensão no capacitor C_{r1} se anular. A duração desta etapa pode ser encontrada através do plano de fase desta etapa, mostrado na Fig. 7.14.

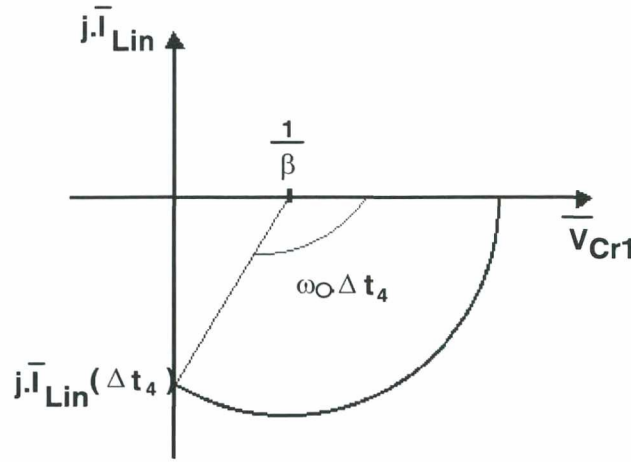


Fig. 7.14 - Plano de fase da 4ª etapa.

$$\bar{V}_{Cr1}(t) + j\bar{I}_{Lin}(t) = \frac{1}{\beta} + \frac{\beta-1}{\beta} \cdot (\cos(\omega_o t) - j\text{sen}(\omega_o t)) \tag{7.56}$$

$$\bar{Z}_1 = \frac{\beta-1}{\beta} \tag{7.57}$$

$$\bar{Z}(t) = \frac{1}{\beta} + \bar{Z}_1 \cdot e^{-j\omega_o t} \tag{7.58}$$

$$\bar{Z}(0) = 1 \tag{7.59}$$

$$\omega_o \cdot \Delta t_4 = \pi - \cos^{-1}\left(-\frac{1}{1-\beta}\right) \tag{7.60}$$

A expressão acima impõe uma restrição quanto à relação de tensões:

$$\left|-\frac{1}{1-\beta}\right| \leq 1 \Rightarrow \beta \geq 2 \tag{7.61}$$

A corrente de entrada no final desta etapa é descrita pela expressão (7.62).

$$\bar{I}_{Lin}(\Delta t_4) = -\sqrt{\frac{\beta-2}{\beta}} \tag{7.62}$$

O tempo em que a corrente atinge seu mínimo nesta etapa é obtido derivando-se a expressão (7.55) e igualando-se a zero:

$$\frac{d\bar{I}_{Lin}(\omega_o t)}{d\omega_o t} = \frac{1-\beta}{\beta} \cdot \cos \omega_o t = 0 \tag{7.63}$$

$$\omega_o t = \frac{\pi}{2} \quad (7.64)$$

Substituindo-se (7.64) em (7.55) obtém-se:

$$\bar{I}_{Lin\min} = \frac{1-\beta}{\beta} \quad (7.65)$$

A expressão (7.65) será importante ao se fazer a análise global do conversor elevador semi-ressonante operando para a correção do fator de potência.

5ª Etapa (t_4, t_5) - Etapa Linear

O circuito equivalente para a 5ª etapa é mostrado na Fig. 7.15.

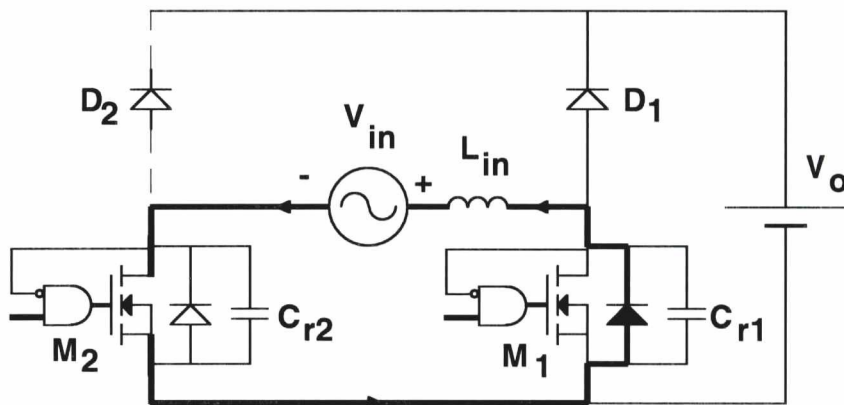


Fig. 7.15 - Etapa linear.

Em $t=t_4$ a tensão no capacitor C_{r1} é nula e o diodo em anti-paralelo com o MOSFET M_1 começa a conduzir a corrente de entrada. A corrente em L_{in} começa a crescer linearmente segundo a expressão (7.66).

$$I_{Lin}(t) = -\frac{V_{in\ p}}{Z_n} \cdot \sqrt{\frac{V_o}{V_{in\ p}} \cdot \left(\frac{V_o}{V_{in\ p}} - 2 \right)} + \frac{V_{in\ p}}{L_{in}} t \quad (7.66)$$

$$V_{Cr1}(t) = 0 \quad (7.67)$$

Normalizando-se (7.66) e (7.67):

$$\bar{I}_{Lin}(t) = -\sqrt{\frac{\beta-2}{\beta}} + \frac{1}{\beta} \omega_o t \quad (7.68)$$

$$\bar{V}_{Cr1}(t) = 0 \quad (7.69)$$

Esta etapa termina quando $I_{Lin}=0$. O tempo de duração desta etapa fica assim determinado:

$$\omega_o \Delta t_5 = \beta \cdot \sqrt{\frac{\beta - 2}{\beta}} \quad (7.70)$$

Durante esta etapa habilita-se novamente o MOSFET M_1 a conduzir. Este, porém, só entrará em condução no final desta etapa, quando a corrente de entrada cessar de circular pelo diodo em anti-paralelo e inverter seu sentido. Deste modo, a comutação do MOSFET M_1 será ZVS.

A Fig. 7.16 mostra a corrente no indutor de entrada e a tensão no capacitor ressonante para um ciclo de operação no pico da senóide de rede. O gráfico apresentado está normalizado pela corrente de pico de entrada no valor máximo da senóide da rede. Assim, a corrente máxima será I_p e a mínima é dada por:

$$\bar{I}_{Lin_{min}} = \frac{1 - \beta}{\beta} \quad (7.71)$$

A corrente de pico de entrada é descrita pela expressão (7.72).

$$I_{Lin_{max}} = I_p \cdot \frac{\sqrt{4 \cdot \pi^2 \cdot D^2 + \left(\frac{f_s}{f_o}\right)^2}}{2 \cdot \pi \cdot D} \quad (7.72)$$

Normalizando a expressão (7.72) em função de I_p tem-se:

$$\bar{I}_{Lin_{max}} = -I_p \cdot (\beta - 1) \cdot \frac{f_s / f_o}{2 \cdot \pi \cdot D} \quad (7.73)$$

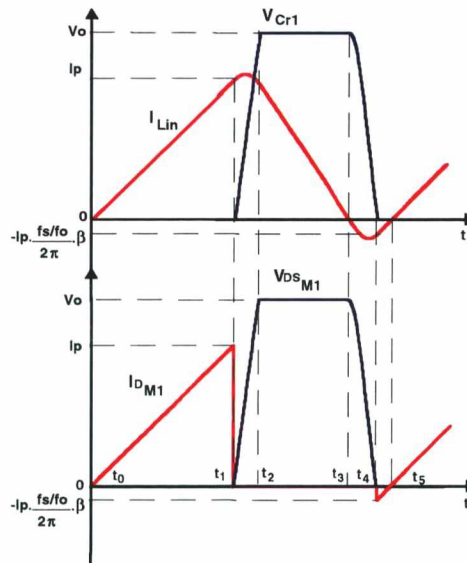


Fig. 7.16 - Formas de onda relevantes.

A Fig. 7.17 mostra o plano de fase da topologia para um período de comutação.

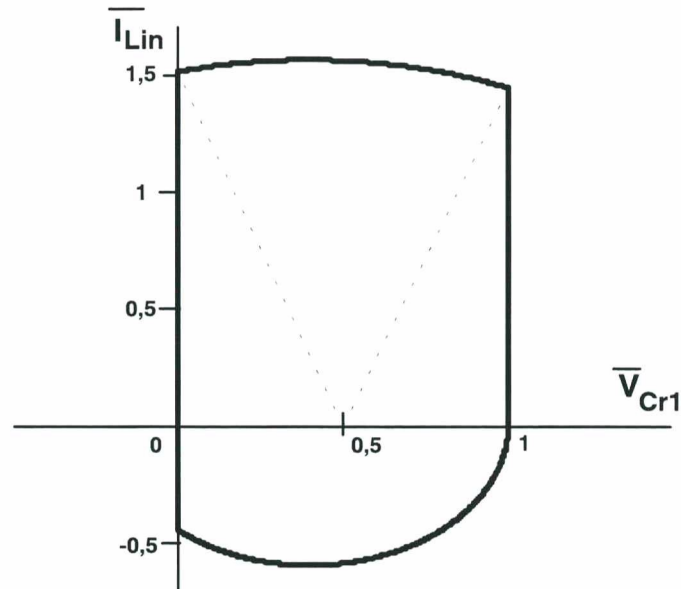


Fig. 7.17 - Plano de fase do conversor elevador semi-ressonante.

7.3 - ANÁLISE GLOBAL DO CONVERSOR

Nesta seção serão determinadas as relações básicas para o projeto do conversor semi-ressonante, aplicado à correção do fator de potência.

A tensão de entrada é definida pela expressão (7.74).

$$V_{in}(t) = V_{in,p} \cdot \sin(\omega t) \quad (7.74)$$

A fim de se simplificar a análise, será assumido que todos os intervalos são lineares, e que os intervalos ressonantes ocorrem em um curto período de tempo quando comparado com o período de comutação.

7.3.1 - RAZÃO CÍCLICA

Através da Fig. 7.16 se adotará que a corrente de entrada normalizada varia linearmente de I_{Linmin} até I_p e vice-versa. A variação da corrente de entrada (Δi) será a mesma para estes dois intervalos.

Assim:

$$|\Delta i_{ton}| = |\Delta i_{toff}| \quad (7.75)$$

$$\Delta i_{ton} = \frac{V_{in}(t) \cdot t_{on}}{L_{in}} \quad (7.76)$$

$$\Delta i_{toff} = \frac{(V_o - V_{in}(t)) \cdot t_{off}}{L_{in}} \quad (7.77)$$

$$\frac{V_{in}(t).t_{on}}{L_{in}} = \frac{(V_o - V_{in}(t)).t_{off}}{L_{in}} \quad (7.78)$$

$$\begin{aligned} t_{on} &= D(t).T_s \\ t_{off} &= (1 - D(t)).T_s \end{aligned} \quad (7.79)$$

Onde: $D(t)$ – Razão cíclica para cada período de comutação.

T_s – Período de comutação (variável dentro de um período da rede).

$$V_{in}(t).D(t).T_s = (V_o - V_{in}(t)).(1 - D(t)).T_s \quad (7.80)$$

$$V_{in_p} \cdot \text{sen}(\omega t) \cdot D(t) = V_o - V_{in_p} \cdot \text{sen}(\omega t) - V_o \cdot D(t) + V_{in_p} \cdot \text{sen}(\omega t) \cdot D(t) \quad (7.81)$$

$$D(t) = \frac{V_o - V_{in_p} \cdot \text{sen}(\omega t)}{V_o} \quad (7.82)$$

A partir da expressão (7.82) chega-se à expressão clássica de ganho de tensão dos conversores elevadores.

$$\frac{V_o}{V_{in_p}} = \frac{\text{sen}(\omega t)}{1 - D(t)} \quad (7.83)$$

$$\text{Seja: } \beta = \frac{V_o}{V_{in_p}} \quad (7.84)$$

Assim:

$$D(t) = 1 - \frac{1}{\beta} \cdot \text{sen}(\omega t) \quad (7.85)$$

A Fig. 7.18 mostra a variação da razão cíclica instantânea ao longo de meio ciclo de rede, tendo como parâmetro a relação entre a tensão de saída e a tensão de pico de entrada (β). Note-se que o valor de β deve ser maior ou igual a 2, conforme a expressão (7.61).

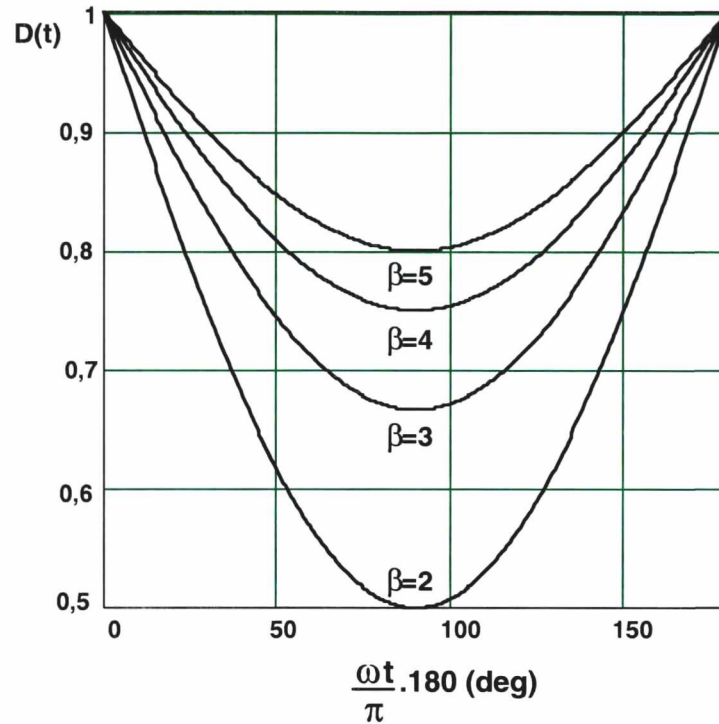


Fig. 7.18 - Variação da razão cíclica instantânea ao longo de meio período de rede.

7.3.2 - FREQUÊNCIA DE COMUTAÇÃO

Devido à condução ser crítica, a frequência de comutação será variável ao longo de um período de rede. A frequência de comutação pode ser definida por:

$$f_s(t) = \frac{D(t)}{t_{on}} \quad (7.86)$$

Como a mínima frequência de comutação ocorre no pico da tensão de entrada, o tempo de condução (t_{on}) do interruptor é obtido através da expressão (7.87):

$$t_{on} = \frac{(\beta - 1)}{\beta \cdot f_{s\min}} \quad (7.87)$$

Assim:

$$f_s(t) = \left(\frac{(\beta - \text{sen}(\omega t)) \cdot f_{s\min}}{\beta - 1} \right) \quad (7.88)$$

Normalizando (7.88) pela frequência mínima de comutação, obtém-se:

$$\frac{f_s(t)}{f_{s\min}} = \frac{\beta - \text{sen}(\omega t)}{\beta - 1} \quad (7.89)$$

A Fig. 7.19 apresenta o gráfico da frequência de comutação normalizada para meio ciclo de rede, tendo como parâmetro diversas relações entre tensão de saída e tensão de pico de entrada (β). Deve-se notar que o mínimo valor de β para o funcionamento desta topologia com comutação ZVS semi-ressonante é 2.0.

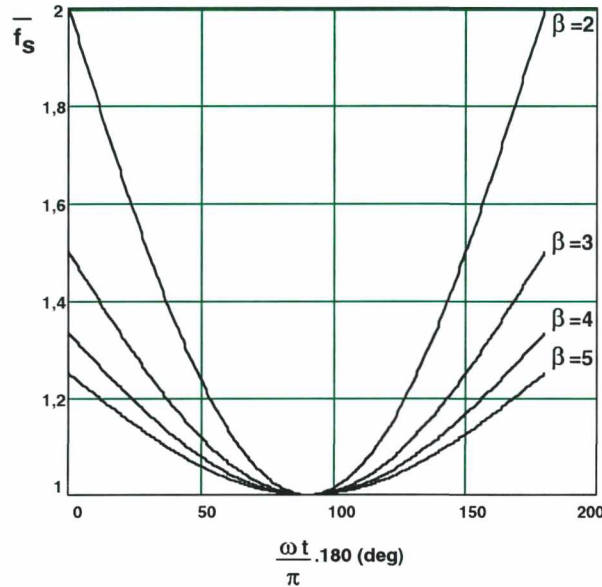


Fig. 7.19- Frequência de comutação instantânea normalizada para meio ciclo de rede.

A Fig. 7.19 evidencia que quanto maior for a relação V_o/V_p , menor será a variação da frequência de comutação ao longo de um ciclo de rede. A variação máxima da frequência para esta topologia será para uma relação de $\beta=2$. Nesta situação a relação entre frequência máxima e frequência mínima de comutação será o dobro.

7.3.3 - TEMPO DE BLOQUEIO DO MOSFET

Analogamente, o tempo de bloqueio do MOSFET também será variável ao longo de um ciclo da rede.

O tempo de bloqueio do MOSFET é definido por:

$$t_{off} = T_s - t_{on} \quad (7.90)$$

$$t_{off} = T_s \cdot (1 - D) \quad (7.91)$$

$$t_{off}(t) = \frac{1 - D(t)}{f_s(t)} \quad (7.92)$$

Substituindo (7.86) e (7.88) em (7.92), obtém-se:

$$t_{off}(t) = \frac{(\beta - 1)}{f_{s\min}} \cdot \frac{\text{sen}(\omega t)}{\beta \cdot (\beta - \text{sen}(\omega t))} \quad (7.93)$$

A Fig. 7.20 apresenta a variação do tempo de bloqueio do interruptor normalizado pela frequência de comutação mínima para meio período de rede, tendo como parâmetro a relação de tensão de saída e a tensão de pico de entrada (β).

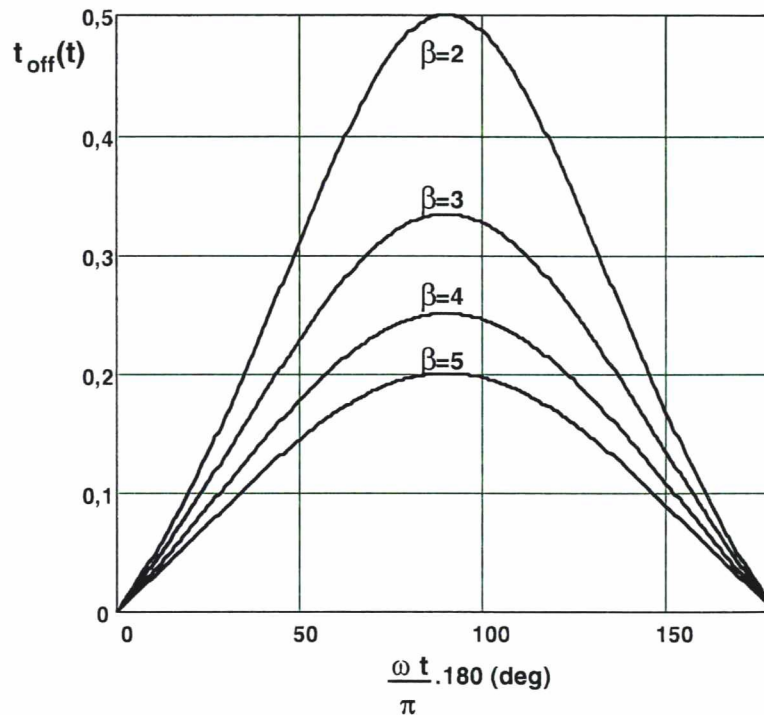


Fig. 7.20 - Tempo de bloqueio da chave para meio ciclo de rede.

7.4 - FATOR DE POTÊNCIA

O conversor elevador em condução crítica apresenta, teoricamente, fator de potência unitário. Porém, a comutação ZVS semi-ressonante deteriora um pouco o fator de potência, devido à corrente negativa no indutor de entrada necessária para realizar a comutação ZVS.

O fator de potência é definido pela expressão:

$$FP = \frac{P_{in}}{V_{inef} \cdot I_{inef}} \quad (7.94)$$

Nos itens subseqüentes desta seção serão determinadas as grandezas necessárias para se obter o fator de potência deste conversor.

A Fig. 7.21 mostra a forma de onda da corrente de entrada para um intervalo de comutação, através da qual se determinarão as expressões de interesse.

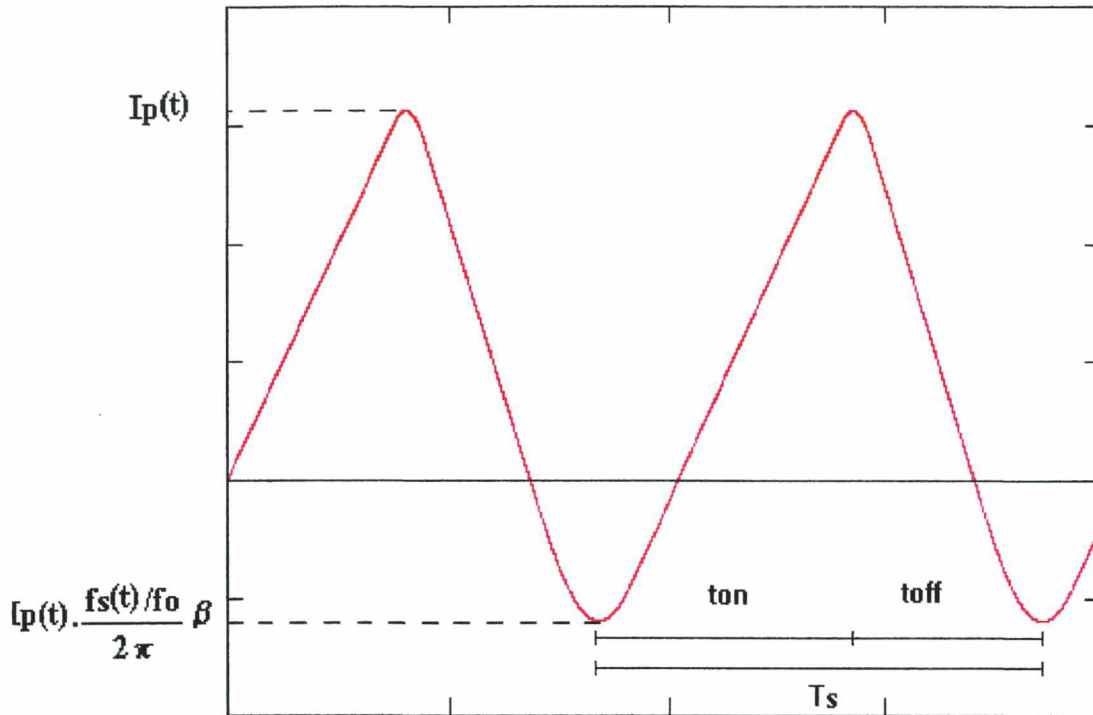


Fig. 7.21 - Corrente de entrada para um intervalo de comutação.

Verifica-se que o pico de corrente positiva dependerá do valor instantâneo da tensão de entrada, conforme a expressão (7.48); assim como o pico negativo, que também depende do valor instantâneo da tensão de entrada.

7.4.1 - CORRENTE MÉDIA DE ENTRADA PARA UM INTERVALO DE COMUTAÇÃO

Através da Fig. 7.21, a corrente média de entrada para um intervalo de comutação é dada por:

$$I_{Lin\ med} = \frac{1}{T_s} \cdot \left(\int_0^{t_{on}} \left(\frac{-I_p \cdot f_s / f_o}{2\pi} \cdot \beta + \left(\frac{I_p + \frac{I_p \cdot f_s / f_o}{2\pi} \cdot \beta}{t_{on}} \right) t \right) dt + \int_0^{T_s - t_{on}} \left(I_p + \left(\frac{-I_p \cdot f_s / f_o}{2\pi} \cdot \beta - I_p \right) \frac{t}{T_s - t_{on}} \right) dt \right) \quad (7.95)$$

Onde:
$$t_{on} = \frac{\beta - 1}{\beta} \cdot T_s$$

Cabe ressaltar que a integração não levou em consideração a variação de I_p , f_s e β , ao longo do período da rede, uma vez o período de comutação é muito menor do que o período da rede. Resolvendo a integral em (7.95), obtém-se:

$$I_{Lin\ med} = \frac{I_p}{2} \cdot \left(1 - \beta \cdot \frac{f_s}{2\pi \cdot f_o} \right) \quad (7.96)$$

A frequência de comutação, a corrente de pico e o valor de β variam ao longo de um período de rede. Portanto:

$$I_{Lin_{med}}(t) = \frac{I_p}{2} \cdot \left(1 - \frac{\beta \cdot (\beta - \text{sen}(\omega t)) \cdot f_{s_{max}}}{2\pi \cdot f_o \cdot \text{sen}(\omega t) \cdot (\beta - 1)} \right) \cdot \text{sen}(\omega t) \quad (7.97)$$

Definindo:

$$f_r = \frac{f_{s_{min}}}{2\pi \cdot f_o} \quad (7.98)$$

$$I_{Lin_{med}}(t) = \frac{I_p}{2} \cdot \frac{\beta \cdot f_r \cdot (\text{sen}(\omega t) - \beta) + \text{sen}(\omega t) \cdot (\beta - 1)}{(\beta - 1)} \quad (7.99)$$

Normalizando a expressão pela corrente de pico:

$$\frac{\overline{I_{Lin_{med}}}(t)}{I_p} = \frac{I_{Lin_{med}}(t)}{I_p} = \frac{1}{2} \cdot \frac{\beta \cdot f_r \cdot (\text{sen}(\omega t) - \beta) + \text{sen}(\omega t) \cdot (\beta - 1)}{(\beta - 1)} \quad (7.100)$$

A Fig. 7.22 mostra a variação da corrente média instantânea normalizada em meio ciclo da rede e para diversas relações entre a tensão de saída e a tensão de pico de entrada (β), com relação de frequência $f_r=0,01$.

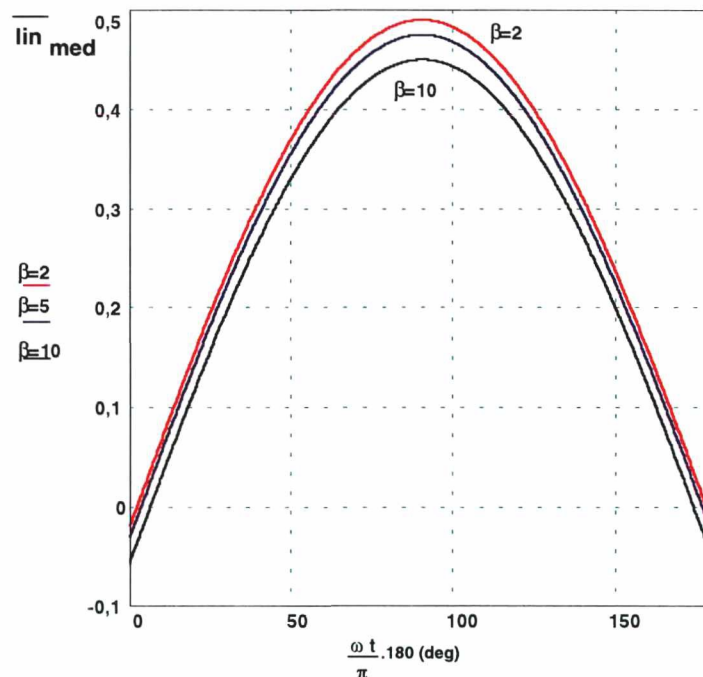


Fig. 7.22 - Corrente média de entrada instantânea para meio ciclo de rede e $f_r=0,01$.

A Fig. 7.23 apresenta a corrente média de entrada instantânea normalizada em meio ciclo da rede e para diversas relações entre a tensão de saída e a tensão de pico de entrada (β), com relação de frequência $f_r=0,005$.

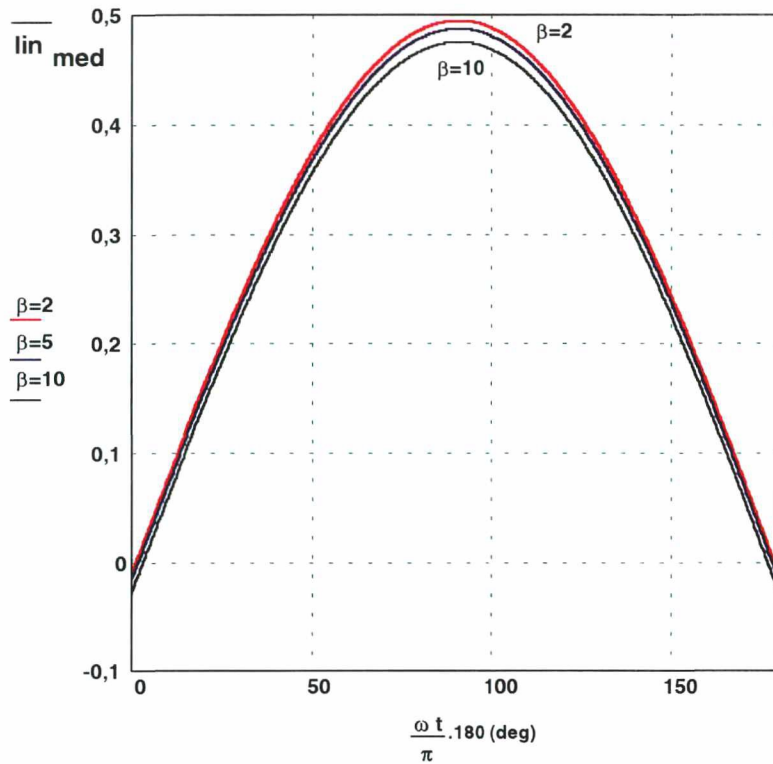


Fig. 7.23 - Corrente média de entrada instantânea para meio ciclo de rede e $f_r=0,005$.

A Fig. 7.24 apresenta a corrente média de entrada instantânea normalizada em meio ciclo da rede e para diversas relações entre a tensão de saída e a tensão de pico de entrada (β), com relação de frequência $f_r=0,001$.

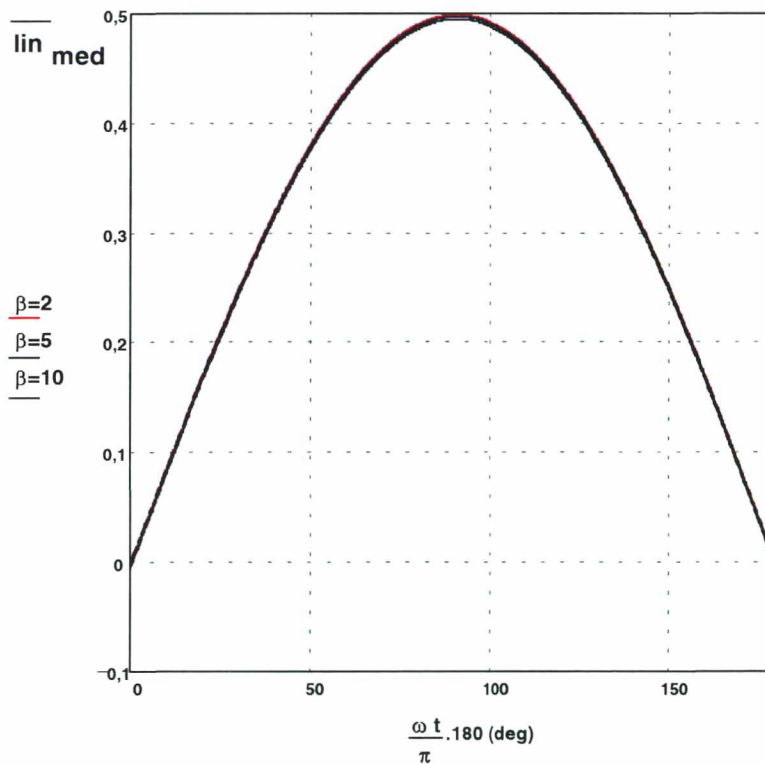


Fig. 7.24 - Corrente média de entrada instantânea para meio ciclo de rede e $f_r=0,001$.

Assim, verifica-se que quanto menor for a relação entre frequência de comutação e a frequência de ressonância, menor será a corrente média negativa próximo ao zero da senóide. Deve-se, portanto, buscar um projeto que concilie frequência de ressonância máxima com frequência de comutação mínima para garantir pequenos valores de corrente média de entrada negativa nas proximidades do zero da senóide.

7.4.2 - CORRENTE MÉDIA DE ENTRADA PARA MEIO-CICLO DA REDE.

A corrente média para meio-ciclo da rede é dada pela expressão:

$$I_{Linmed} = \frac{1}{\pi} \cdot \int_0^{\pi} I_{Linmed}(t) d\omega t \quad (7.101)$$

$$I_{Linmed} = \frac{I_p}{2} \cdot \frac{\beta \cdot f_r \cdot (2 - \pi \cdot \beta) + 2 \cdot (\beta - 1)}{\pi \cdot (\beta - 1)} \quad (7.102)$$

Para valores muito pequenos de f_r a corrente média de entrada tenderá à I_p/π .

Normalizando,

$$\frac{I_{Linmed}}{I_p} = \frac{I_{Linmed}}{I_p} = \frac{1}{2} \cdot \frac{\beta \cdot f_r \cdot (2 - \pi \cdot \beta) + 2 \cdot (\beta - 1)}{\pi \cdot (\beta - 1)} \quad (7.103)$$

A Fig. 7.25 apresenta a variação da corrente média normalizada de entrada em meio-ciclo de rede em função de β para diversos valores de f_r .

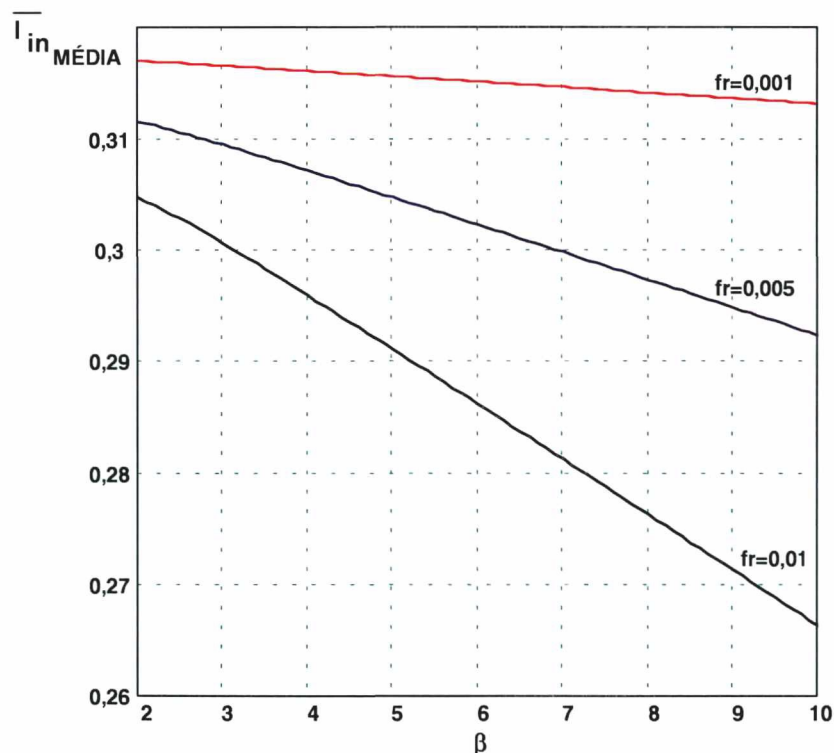


Fig. 7.25 - Corrente média normalizada de entrada para meio ciclo da rede.

7.4.3 - VALOR EFICAZ DA COMPONENTE DE CORRENTE MÉDIA DE ENTRADA PARA MEIO-CICLO DA REDE

O valor eficaz da componente de corrente média de entrada é bastante importante para a determinação do fator de potência da topologia.

O valor eficaz da componente de corrente média de entrada é descrito pela expressão:

$$I_{Lin\,ef} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} (I_{Lin\,ef}(t))^2 d\omega t} \quad (7.104)$$

$$I_{Lin\,ef} = \frac{I_p}{\sqrt{8\pi}} \cdot \frac{\sqrt{f_r \cdot (-8\beta^3 + \pi\beta^2 \cdot f_r - 8\beta^3 \cdot f_r + 2\pi \cdot f_r \cdot \beta^4 + 2\pi\beta^2 - 2\pi\beta + 8\beta^2) + \pi \cdot (\beta - 1)^2}}{(\beta - 1)} \quad (7.105)$$

Normalizando por I_p :

$$\frac{I_{Lin\,ef}}{I_p} = \frac{1}{\sqrt{8\pi}} \cdot \frac{\sqrt{f_r \cdot (-8\beta^3 + \pi\beta^2 \cdot f_r - 8\beta^3 \cdot f_r + 2\pi \cdot f_r \cdot \beta^4 + 2\pi\beta^2 - 2\pi\beta + 8\beta^2) + \pi \cdot (\beta - 1)^2}}{(\beta - 1)} \quad (7.106)$$

Para valores de f_r tendendo a zero, a expressão (7.106) se reduz a:

$$I_{Lin\,ef} = \frac{I_p}{\sqrt{8}} \quad (7.107)$$

A Fig 7.26 apresenta a variação do valor eficaz da corrente média normalizada de entrada em função de β para diversos valores de f_r .

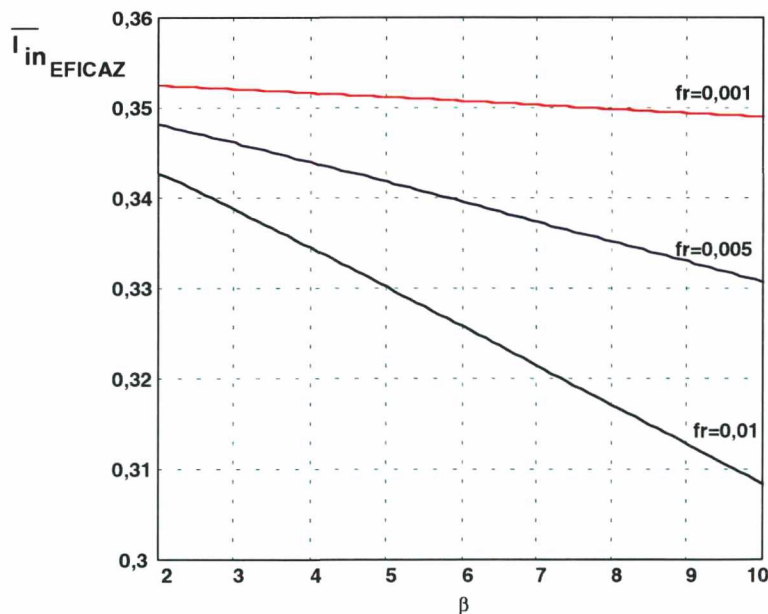


Fig. 7.26 - Valor eficaz da componente de corrente média de entrada.

Verifica-se através do ábaco da Fig. 7.26 que a medida que β e f_r decrescem, o valor eficaz normalizado da componente média tende a $(1/8)^{0.5}$.

7.4.4 - CORRENTE EFICAZ DE ENTRADA PARA UM INTERVALO DE COMUTAÇÃO

A corrente eficaz de entrada para um intervalo de comutação é descrita pela expressão:

$$I_{Linef}(t) = \sqrt{\frac{1}{T_s} \left(\int_0^{t_{on}} \left(-I_p \cdot f_r \cdot \beta + \left(\frac{I_p + I_p \cdot f_r \cdot \beta}{t_{on}} \right) \cdot t \right)^2 dt + \int_0^{T_s - t_{on}} \left(I_p + \left(\frac{-I_p \cdot f_r \cdot \beta - I_p}{T_s - t_{on}} \right) \cdot t \right)^2 dt \right)} \quad (7.108)$$

Resolvendo a integral e considerando a variação de I_p, f_r e β ao longo da senóide de entrada, tem-se:

$$I_{Linef}(t) = \frac{1}{\sqrt{3}} \cdot \beta \cdot I_p \cdot \sqrt{\frac{\beta - \text{sen}(\omega t)}{\beta - 1} \cdot f_r \cdot \left(\frac{\beta - \text{sen}(\omega t)}{\beta - 1} \cdot f_r - \frac{\text{sen}(\omega t)}{\beta} \right) + \frac{\text{sen}^2(\omega t)}{\beta^2}} \quad (7.109)$$

Normalizando,

$$\overline{I_{Linef}}(t) = \frac{I_{Linef}(t)}{I_p} = \frac{\beta}{\sqrt{3}} \cdot \sqrt{\frac{\beta - \text{sen}(\omega t)}{\beta - 1} \cdot f_r \cdot \left(\frac{\beta - \text{sen}(\omega t)}{\beta - 1} \cdot f_r - \frac{\text{sen}(\omega t)}{\beta} \right) + \frac{\text{sen}^2(\omega t)}{\beta^2}} \quad (7.110)$$

A Fig. 7.27 mostra a variação da corrente eficaz instantânea normalizada para meio-ciclo da rede, tendo como parâmetro a relação entre a tensão de pico de entrada e a tensão de saída, para $f_r=0,005$.

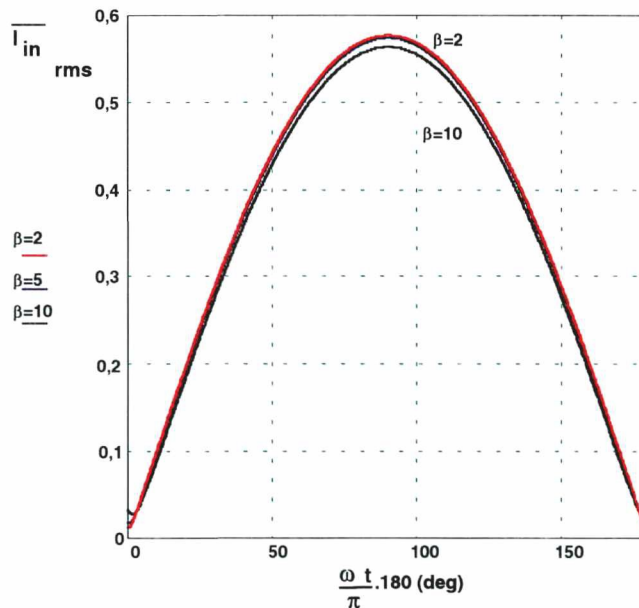


Fig. 7.27 - Corrente eficaz de entrada instantânea para meio ciclo de rede e $f_r=0,005$.

A Fig. 7.28 mostra a variação da corrente eficaz instantânea normalizada para meio ciclo da rede, tendo como parâmetro a relação entre a tensão de pico de entrada e a tensão de saída, para $f_r=0,001$.

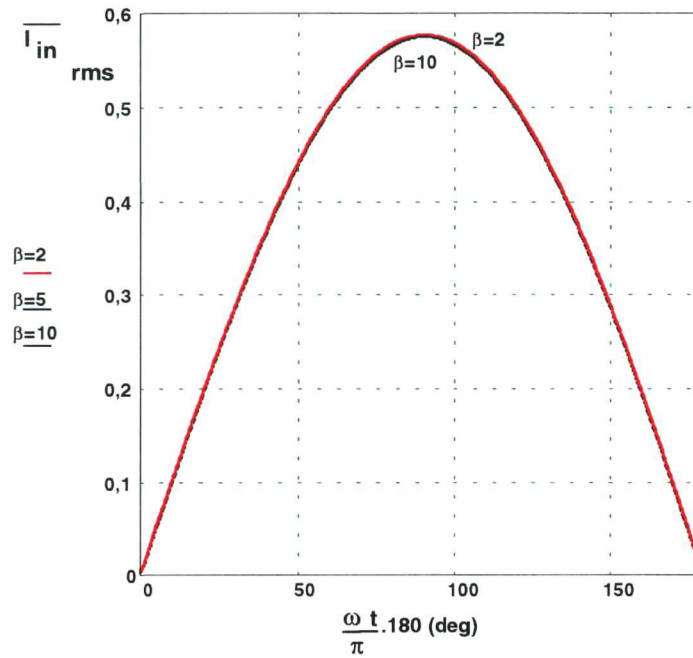


Fig. 7.28 - Corrente eficaz de entrada instantânea para meio ciclo de rede e $f_r=0,001$.

A Fig. 7.29 mostra a variação da corrente eficaz instantânea normalizada para meio-ciclo da rede, tendo como parâmetro a relação entre a tensão de pico de entrada e a tensão de saída, para $f_r=0,01$.

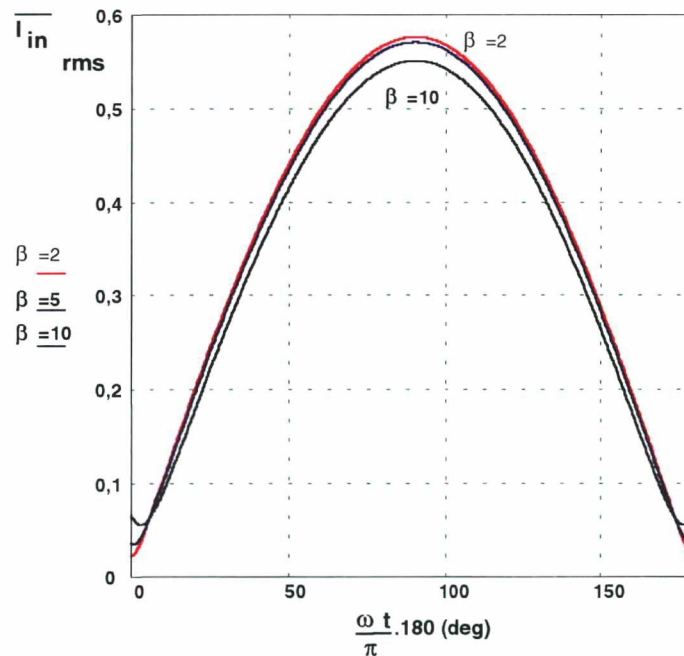


Fig. 7.29 - Corrente eficaz de entrada instantânea para meio ciclo de rede e $f_r=0,01$.

Verifica-se portanto, que quanto menor for a relação entre frequência de comutação e frequência de ressonância, menor será a corrente eficaz instantânea nas proximidades do zero da senóide de entrada. Assim, mais senoidal será o comportamento da corrente eficaz instantânea.

6.4.5 - CORRENTE EFICAZ DE ENTRADA PARA MEIO-CICLO DA REDE

A corrente eficaz de entrada para meio ciclo da rede é descrita pela expressão:

$$I_{Lin\ RMS} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} (I_{Lin\ ef}(t))^2 d\omega t} \quad (7.111)$$

$$I_{Lin\ RMS} = \frac{I_p}{\sqrt{6\pi}} \cdot \frac{\sqrt{\frac{f_r}{\beta} \cdot (\pi \cdot \beta - \pi - 4 \cdot \beta^2 + 4 \cdot \beta + \beta \cdot f_r \cdot \pi - 8 \cdot f_r \cdot \beta^2 + 2 \cdot f_r \cdot \pi \cdot \beta^3) + \pi \cdot \left(\frac{\beta-1}{\beta}\right)^2}}{(\beta-1)} \quad (7.112)$$

Normalizando:

$$\frac{I_{Lin\ RMS}}{I_p} = \frac{I_{Lin\ ef}}{I_p} = \frac{1}{\sqrt{6\pi}} \cdot \frac{\sqrt{\frac{f_r}{\beta} \cdot (\pi \cdot \beta - \pi - 4 \cdot \beta^2 + 4 \cdot \beta + \beta \cdot f_r \cdot \pi - 8 \cdot f_r \cdot \beta^2 + 2 \cdot f_r \cdot \pi \cdot \beta^3) + \pi \cdot \left(\frac{\beta-1}{\beta}\right)^2}}{(\beta-1)} \quad (7.113)$$

A Fig 7.30 apresenta a variação da corrente eficaz de entrada em função de β para diversos valores de f_r . Observa-se através desta figura que à medida que β e f_r decrescem, o valor da corrente eficaz normalizada tende à $(1/6)^{0,5}$.

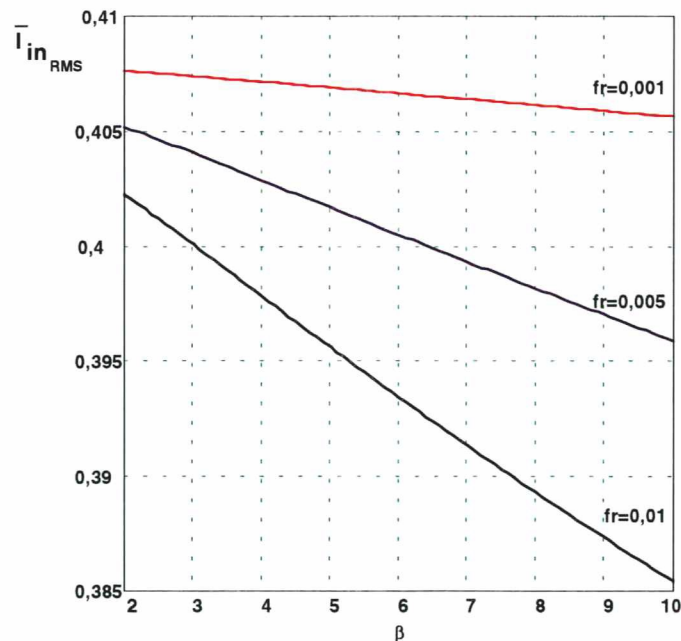


Fig. 7.30 - Corrente eficaz de entrada normalizada.

7.4.6 - POTÊNCIA DE ENTRADA

A potência de entrada é definida pela expressão:

$$P_{in} = \frac{1}{\pi} \cdot \int_0^{\pi} (V_{in\ p} \cdot \sin(\omega t) \cdot I_{Lin\ med}(t)) d\omega t \quad (7.114)$$

$$P_{in} = \frac{V_{in\ p} \cdot I_p}{4} \cdot \frac{\beta \cdot f_r \cdot (\pi - 4 \cdot \beta) + \pi \cdot (\beta - 1)}{\pi \cdot (\beta - 1)} \quad (7.115)$$

7.4.7 - FATOR DE POTÊNCIA

O fator de potência da entrada pode ser calculado considerando-se ou não as harmônicas de alta ordem, que são introduzidos pela frequência de comutação.

A. - Fator de Potência com Harmônicas de Alta Freqüência

O fator de potência é definido por:

$$FP = \frac{P_{in}}{V_{in\ ef} \cdot I_{Lin\ ef}} \quad (7.116)$$

Sabendo-se que:

$$V_{in\ ef} = \frac{V_p}{\sqrt{2}} \quad (7.117)$$

E substituindo (7.112) e (7.115) em (7.116), tem-se:

$$FP = \frac{\sqrt{3}}{2 \cdot \sqrt{\pi}} \cdot \frac{f_r \cdot (\pi - 4 \cdot \beta) + \pi \cdot \frac{\beta - 1}{\beta}}{\sqrt{\frac{f_r}{\beta} \cdot (\beta \cdot \pi - \pi - 4 \cdot \beta^2 + 4 \cdot \beta + \beta \cdot f_r \cdot \pi - 8 \cdot f_r \cdot \beta^2 + 2 \cdot f_r \cdot \pi \cdot \beta^3) + \pi \cdot \left(\frac{\beta - 1}{\beta}\right)^2}} \quad (7.118)$$

A Fig. 7.31 mostra a variação do fator de potência em função de β para algumas relações de f_r .

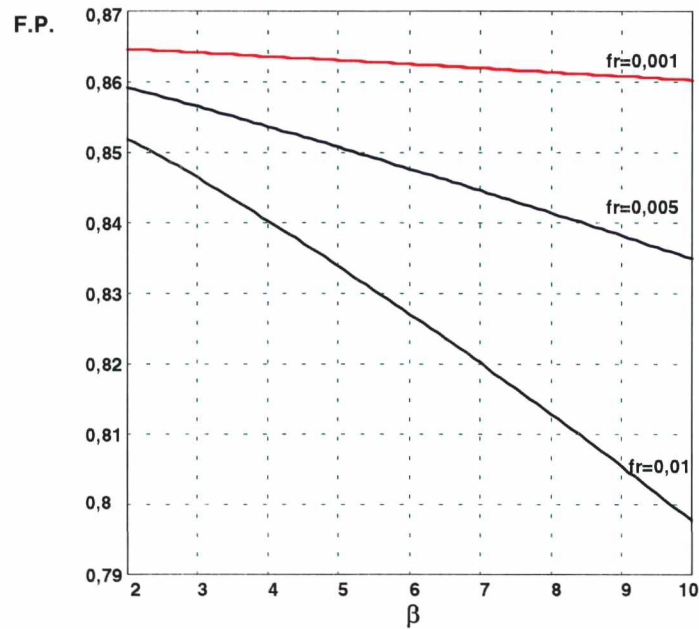


Fig. 7.31 - Fator de potência do conversor considerando-se as harmônicas de alta frequência.

O fator de potência cresce à medida que o parâmetro f_r tende a zero.

A taxa de distorção harmônica é definida por:

$$TDH = \sqrt{\frac{\cos^2 \phi}{FP^2} - 1} \quad (7.119)$$

Considerando $\cos \phi = 1$:

$$TDH = \sqrt{\frac{1}{FP^2} - 1} \quad (7.120)$$

A Fig. 7.32 apresenta a variação da taxa de distorção harmônica total em função de β para alguns valores de f_r .

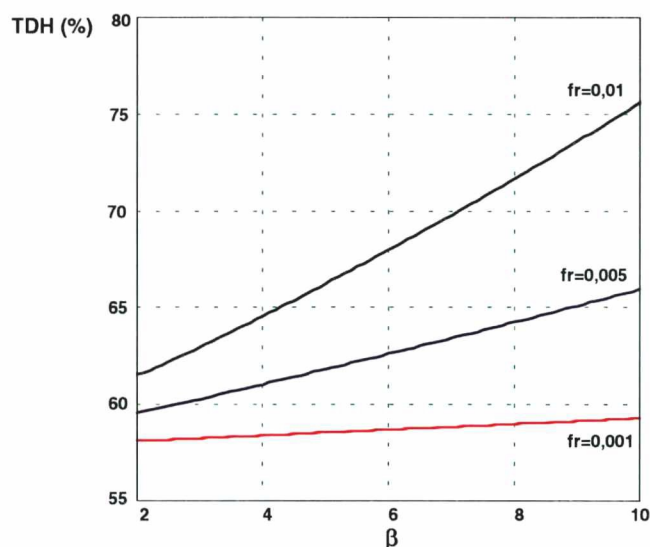


Fig. 7.32 - Taxa de distorção harmônica considerando-se as harmônicas de alta frequência.

Estas harmônicas de alta frequência são eliminadas com o projeto de um filtro adequado.

B. - Fator de Potência com Filtragem das Harmônicas de Alta Frequência

Através de um filtro adequado na entrada do conversor, as harmônicas introduzidas pela frequência de comutação são eliminadas. Assim, o fator de potência com a filtragem destas harmônicas é definido por:

$$FP = \frac{P_{in}}{V_{in\,ef} \cdot I_{Lin\,ef}} \quad (7.121)$$

Onde: $I_{Lin\,ef}$ – Valor eficaz da corrente média de entrada.

Substituindo (7.107) e (7.115) em (7.121), obtém-se:

$$F.P. = \frac{1}{\sqrt{\pi}} \cdot \frac{f_e \cdot \beta \cdot (\pi - 4 \cdot \beta) + \pi \cdot (\beta - 1)}{\sqrt{f_r \cdot (-8 \cdot \beta^3 + \pi \cdot \beta^2 \cdot f_r - 8 \cdot \beta^3 \cdot f_r + 2 \cdot \pi \cdot \beta^4 \cdot f_r + 2 \cdot \pi \cdot \beta^2 - 2 \cdot \pi \cdot \beta + 8 \cdot \beta^2) + \pi \cdot (\beta - 1)^2}} \quad (7.122)$$

A Fig. 7.33 apresenta a variação do fator de potência na entrada, considerando a filtragem das harmônicas de alta frequência.

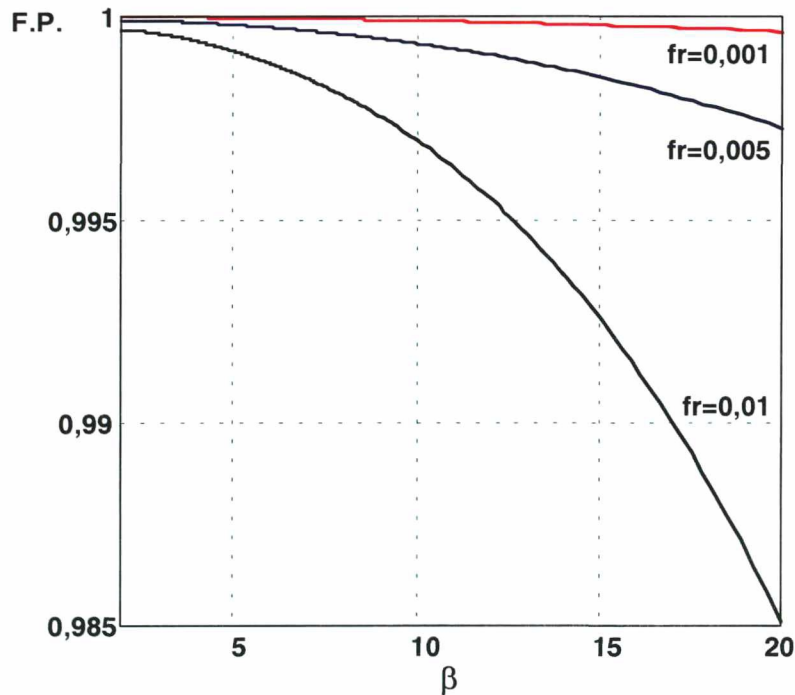


Fig. 7.33 - Fator de potência de entrada com presença de filtro de alta frequência.

Observa-se na Fig. 7.33 que obtém-se fator de potência praticamente unitário na entrada. A Fig. 7.34 apresenta a taxa de distorção harmônica considerando-se a presença do filtro de alta frequência.

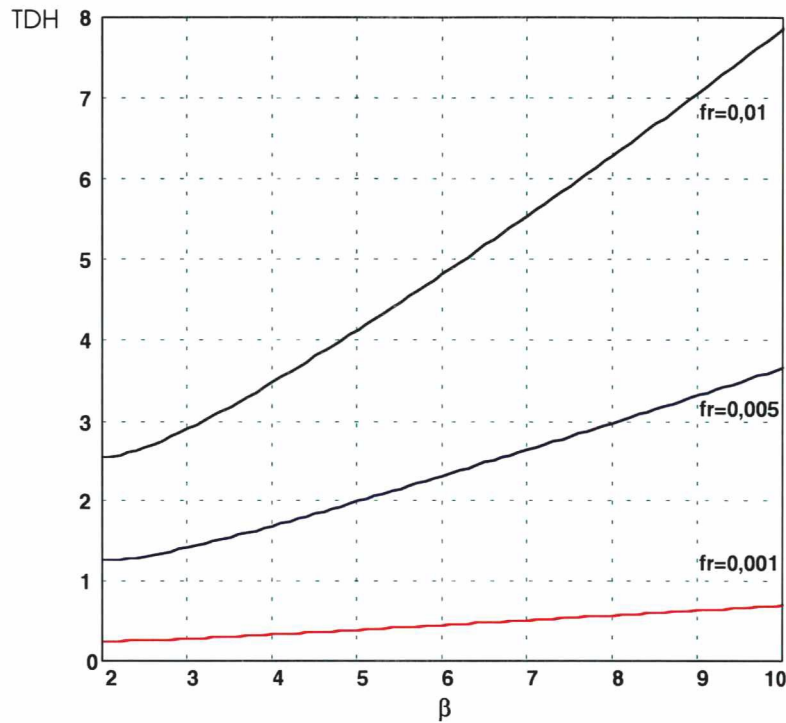


Fig. 7.34 - Taxa de distorção harmônica.

Pode-se determinar o valor de cada harmônica a partir da corrente filtrada de entrada. A expressão (7.125) define cada uma destas componentes

$$\bar{I}_{inn} = \frac{2}{\pi} \cdot \left[\int_{\theta_1}^{\pi-\theta_1} \frac{(f_r \cdot \beta \cdot \sin(\omega t) - f_r \cdot \beta^2 + \beta \cdot \sin(\omega t) - \sin(\omega t))}{\beta - 1} \cdot \sin(n \cdot \omega t) d\omega t \right] \quad (7.123)$$

Onde :

$$f_r = \frac{f_{s\min}}{2\pi \cdot f_o} \quad (7.124)$$

$$\theta_1 = \sin^{-1} \left(\frac{\beta}{1 + \sqrt{1 + \omega_o^2 \cdot t_{on}^2}} \right) \quad (7.125)$$

$$\bar{I}_{inn} = \frac{I_{inn}}{I_{in1}} \quad (7.126)$$

I_{in1} – Valor eficaz da fundamental da corrente de entrada.

Verifica-se que o intervalo da integração da expressão (7.123) deve levar em conta que próximo da passagem por zero da senóide de entrada, o conversor está no primeiro modo de operação. Neste modo, a corrente média no indutor L_{iN} é nula. Assim, não é necessário realizar a integração neste intervalo.

Os valores normalizados das componentes harmônicas mais importantes em função de β e f_r estão mostrados na Fig. 7.35.

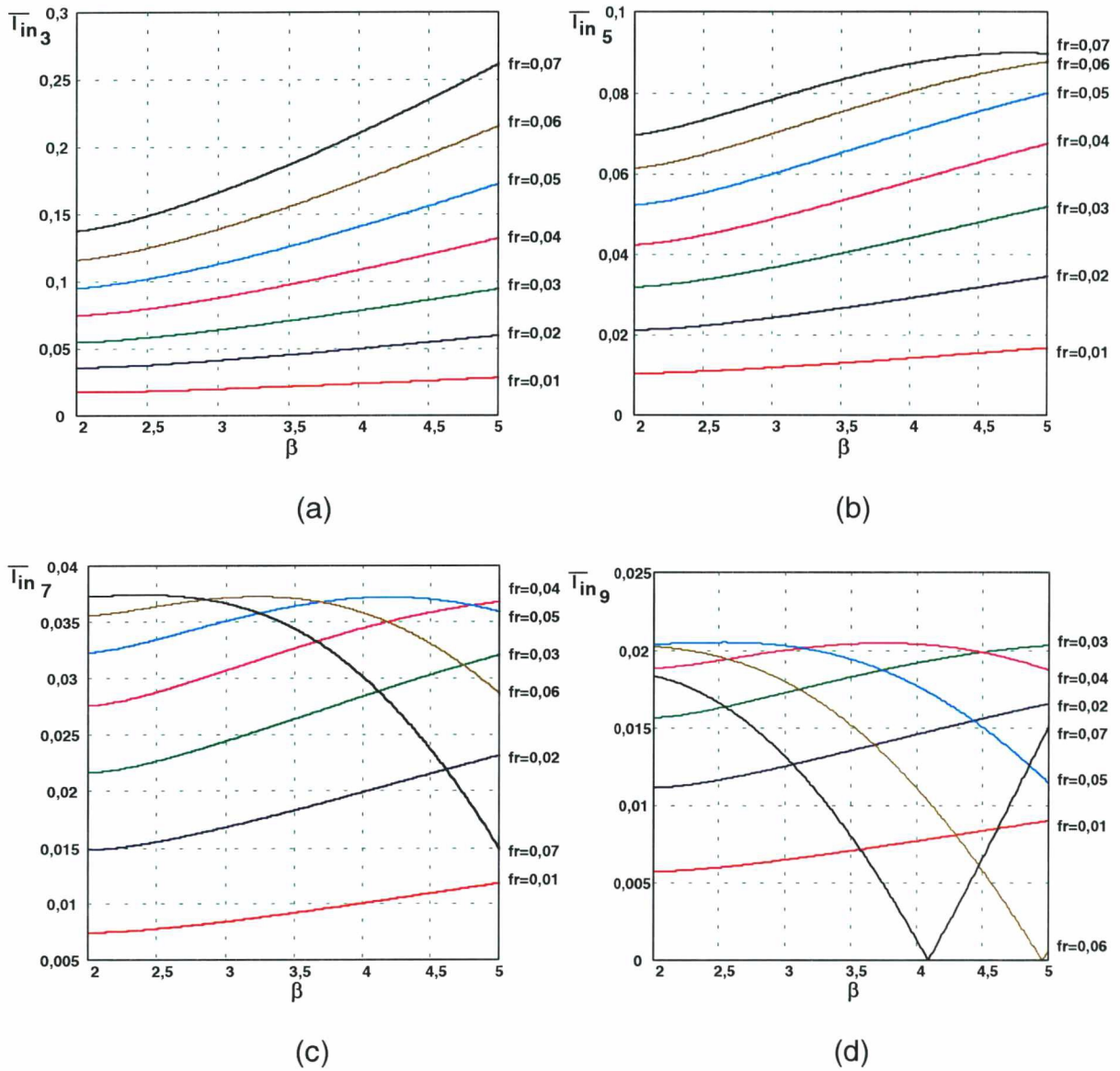


Fig. 7.35 – Harmônicas da corrente de entrada mais relevantes

- (a) – Terceira Harmônica; (b) – Quinta harmônica;
- (c) – Sétima harmônica ; (d) – Nona harmônica.

7.5 - CARACTERÍSTICA DE SAÍDA

A relação de tensão $\beta = V_o/V_{inp}$ em função de \bar{I}_o , t_{on} e de f_o é dada pela expressão (7.127).

$$\beta = \frac{2 \cdot \pi}{5} \cdot t_{on} \cdot f_o \cdot \left[\frac{4}{\pi} + \frac{2}{t_{on} \cdot f_o \cdot \pi^2} - \bar{I}_o \right] \tag{7.127}$$

Onde:

$$\bar{I}_o = \frac{I_o}{I_{o_{nom}}} \quad (7.128)$$

$I_{o_{nom}}$ - Corrente nominal de saída.

A característica de saída teórica e experimental deste conversor são mostradas na Fig. 7.36, com $k = t_{on} \cdot f_o$. Pode ser observado que, a fim de se manter uma tensão de saída constante para toda a situação de carga, o tempo de condução dos interruptores deve ser variado.

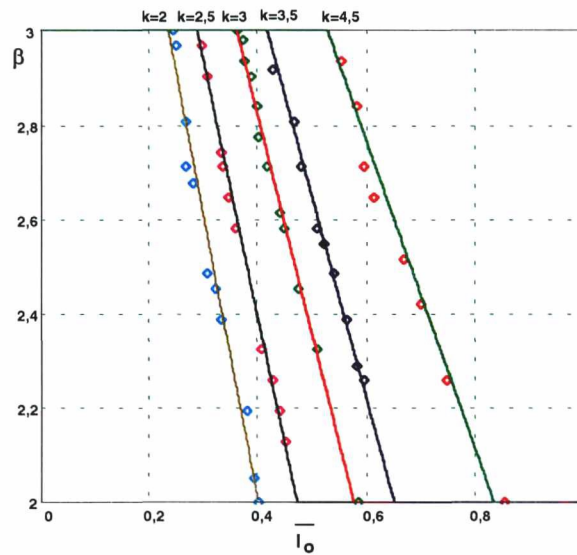


Fig. 7.36 - Característica de saída teórica (traços) e experimental (diamantes).

7.6 - METODOLOGIA DE PROJETO

O projeto do conversor em condução crítica se torna bastante simplificado. O roteiro para projeto é definido nos passos a seguir.

1) Como dados de entrada tem-se:

V_o = Tensão de saída;

V_{inp} = Tensão de pico de entrada;

P_o = Potência de saída;

f_{smin} = Freqüência mínima de comutação ou

$f_{smáx}$ = Freqüência máxima de comutação.*

* Obs: A escolha da freqüência mínima ou máxima de comutação deve ser feita de acordo com as restrições de ruído audível e volume ou com as restrições do interruptor a ser empregado e perdas de comutação, respectivamente.

2) Calcula-se o tempo de condução da chave S_1 :

$$\beta = \frac{V_o}{V_{in p}}$$

Caso a freqüência máxima de comutação tenha sido a restrição imposta no item 1, procede-se o cálculo da freqüência mínima de comutação de acordo com a expressão:

$$f_{s \min} = \frac{(\beta - 1)}{\beta} \cdot f_{s \max}$$

Procede-se o cálculo do tempo de condução do interruptor S_1 :

$$t_{on} = \frac{\beta - 1}{\beta \cdot f_{s \min}}$$

3) Calcula-se o valor da indutância L_{in} :

$$L_{in} = \frac{V_o^2 (\beta - 1)}{4 \cdot P_o \cdot f_{s \min} \cdot \beta^3}$$

7.7- FILTRO DE ENTRADA

A fim de se obter alto fator de potência na entrada do conversor, torna-se necessária a utilização de um filtro de alta freqüência para filtrar as harmônicas de corrente na ordem da freqüência de comutação. Dentre as diversas configurações de filtro que podem ser usadas, se escolheu para análise a mais simples de todas e nem por isso menos eficiente. O filtro a ser utilizado é o tradicional LC, mostrado na Fig. 7.37. A resistência R_{eq} representa a resistência equivalente do conversor aos terminais do capacitor de filtro e a tensão V_{in} é a tensão de entrada do estágio boost para correção de fator de potência.

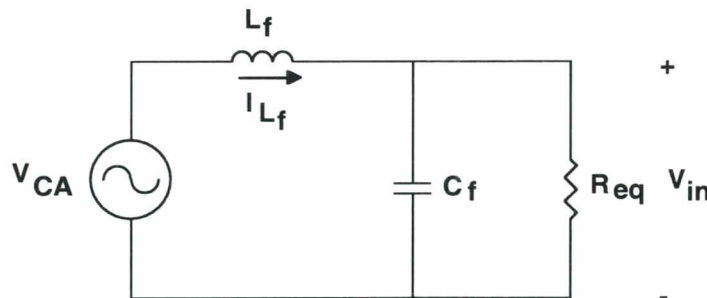


Fig. 7.37 - Filtro LC de entrada do conversor

O ganho de tensão entre a entrada e saída do filtro é definido pela expressão:

$$Ganho(\omega, \zeta) = \frac{V_{in}}{V_o} = \frac{1}{\omega_c^2 - \omega^2 + 2j\zeta\omega_c\omega} \quad (7.129)$$

$$\text{Onde: } \zeta = \frac{1}{2\omega_c R_{eq} C_f} \quad (7.130)$$

$$\omega_c = \frac{1}{\sqrt{L_f C_f}}$$

A Fig. 7.38 mostra o gráfico da variação do ganho de tensão do filtro em função de ω_{norm} (ω/ω_c) para diversos ζ .

Neste filtro tem-se a atenuação das componentes de freqüência maiores que a freqüência de corte ω_c ($\omega_{norm} \gg 1$). Assim, deve-se escolher uma freqüência de corte do filtro (ω_c) abaixo (na ordem de 10 vezes menor) da freqüência mínima de comutação. É conveniente também que se escolha valores de ζ maiores que 0,7, para evitar oscilações.

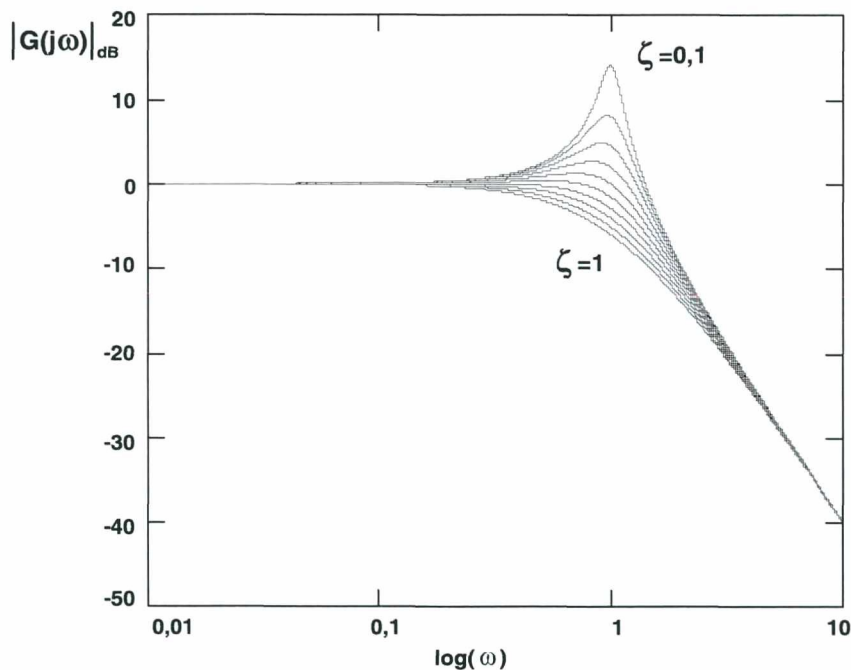


Fig.7.38 - Ganho em dB do filtro de entrada.

A expressão (7.132) define a relação entre a corrente de entrada I_{L_f} e a tensão da rede V_{CA} . Esta expressão de ganho não é importante, mas serve para determinar a fase entre a corrente e a tensão de entrada, a fim de se garantir um fator de deslocamento ($\cos\phi$) praticamente unitário, pois:

$$F.P = \frac{1}{\sqrt{1+TDH^2}} \cdot \cos\phi \quad (7.131)$$

$$\frac{I_{Lf}(j\omega)}{V_{CA}(j\omega)} = \frac{1}{j\omega.L} \left(1 - \frac{1}{\omega_c^2 - \omega^2 + 2j.\zeta.\omega_c.\omega} \right) \quad (7.132)$$

A partir da expressão (7.132) obtém-se a fase entre a corrente e a tensão de entrada do filtro. A Fig. 7.39 mostra a variação da fase em função de ω_{norm} para diversos valores de ζ .

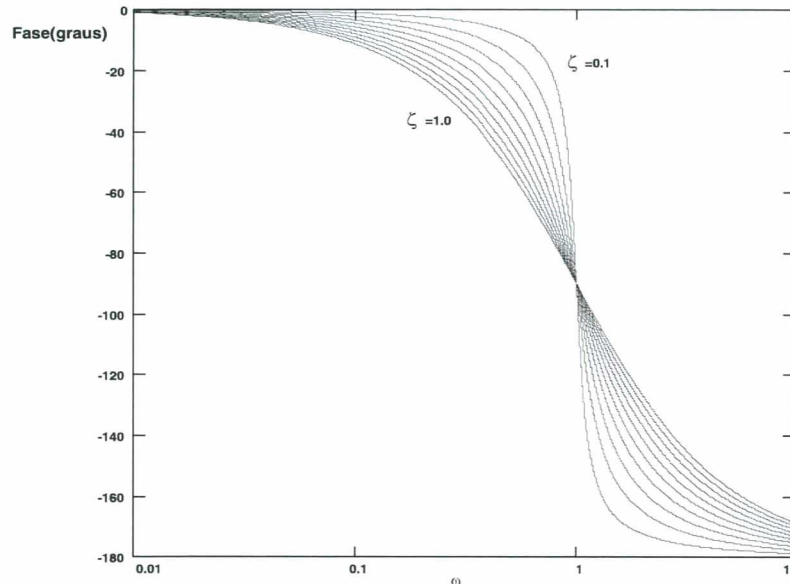


Fig. 7.39 - Fase entre a corrente de entrada e a tensão de entrada do filtro.

Observa-se através da Fig. 7.39 que, para valores pequenos de ζ , a fase na frequência de corte é bastante elevada. A fase também é considerável em frequências abaixo da frequência de corte. Portanto, deve-se trabalhar com $\zeta > 0,7$ e frequência de corte do filtro pelo menos 50 vezes maior que a frequência da rede. Portanto, como metodologia para projeto do filtro LC deve-se observar os seguintes pontos:

- A frequência de corte do filtro LC deve estar situada pelo menos uma década abaixo da frequência de comutação mínima, a fim de se atenuar todas as componentes de alta frequência;
- A frequência de corte deve ser pelo menos 50 vezes maior que a frequência da rede, a fim de se evitar deslocamento de fase entre a tensão e a corrente de entrada;
- Escolher $\zeta > 0,7$ para evitar oscilações em altas frequências e deslocamento de fase em baixas frequências.

7.8- EXEMPLO DE PROJETO

a) Deseja-se construir um protótipo cujas especificações são descritas abaixo.

$$V_O = 400 \text{ V} \quad V_{in_{rms}} = 127 \text{ V}$$

$$P_o = 300 \text{ W} \quad f_{s\min} = 60 \text{ kHz} \quad f_o = 500 \text{ kHz}$$

b) Calcula-se o valor de β e de t_{on} .

$$\beta = \frac{V_o}{V_{in\ p}} = \frac{400}{179,6} = 2,227 \quad t_{on} = \frac{\beta - 1}{\beta \cdot f_{s\min}} = \frac{2,227 - 1}{2,227 \times 60 \cdot 10^3} = 9,18 \mu\text{s}$$

c) Calcula-se o valor da indutância de entrada.

$$L_{in} = \frac{V_o^2 \cdot (\beta - 1)}{4 \cdot P_o \cdot f_{s\min} \cdot \beta^3} = \frac{400^2 \cdot (2,227 - 1)}{4 \times 300 \times 60 \cdot 10^3 \times 2,227^3} = 246,85 \mu\text{H}$$

d) Determina-se a frequência máxima de operação.

$$f_{s\max} = \frac{\beta \cdot f_{s\min}}{\beta - 1} = \frac{2,227 \times 60 \cdot 10^3}{2,227 - 1} = 108,9 \text{ kHz}$$

e) Determina-se o valor do capacitor ressonante.

$$f_o = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{in} \cdot C_r}} \quad C_r = \frac{1}{4 \cdot \pi^2 \cdot f_o^2 \cdot L_{in}} = 410 \text{ pF}$$

f) Corrente de pico no indutor.

$$I_{Lin\ p} = \frac{V_{in\ p}}{L_{in}} \cdot t_{on} = \frac{179,6 \times 9,18 \times 10^{-6}}{246,85 \times 10^{-6}} = 6,68 \text{ A}$$

7.9 - RESULTADOS DE SIMULAÇÃO

Foi feita uma simulação digital de um conversor elevador semi-ressonante ZVS de 300 W com perdas de condução reduzidas operando no modo de condução crítica.

A Fig. 7.40 mostra a tensão de entrada e a corrente filtrada de entrada. O fator de potência obtido foi de 0,997 com uma TDH de 8,2% na corrente de entrada.

A corrente no indutor de entrada é mostrada na Fig. 7.41 . Pode-se perceber que os picos de corrente neste indutor seguem naturalmente a tensão instantânea de entrada.

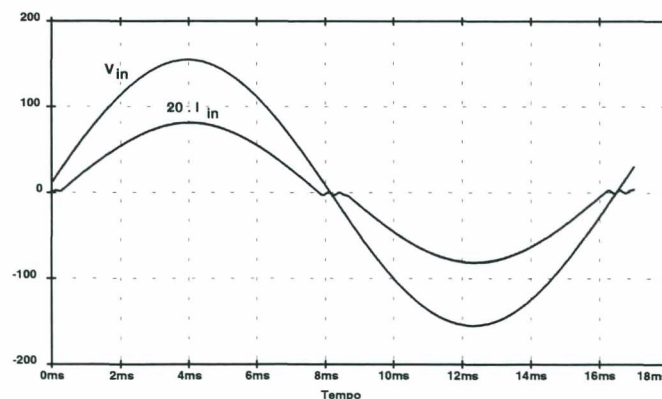


Fig. 7.40 - Tensão e corrente de entrada.

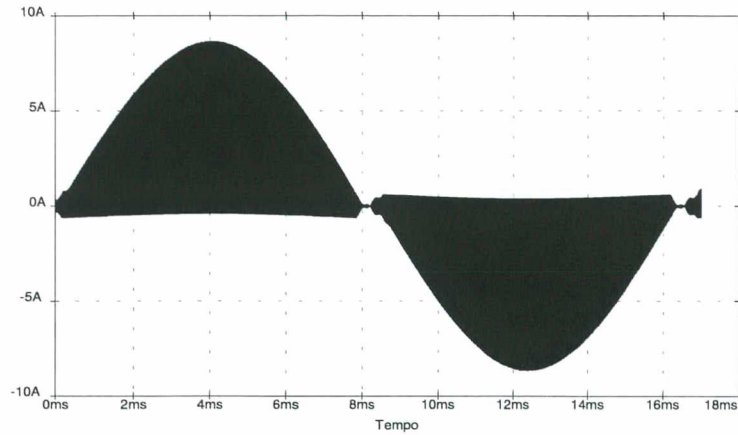
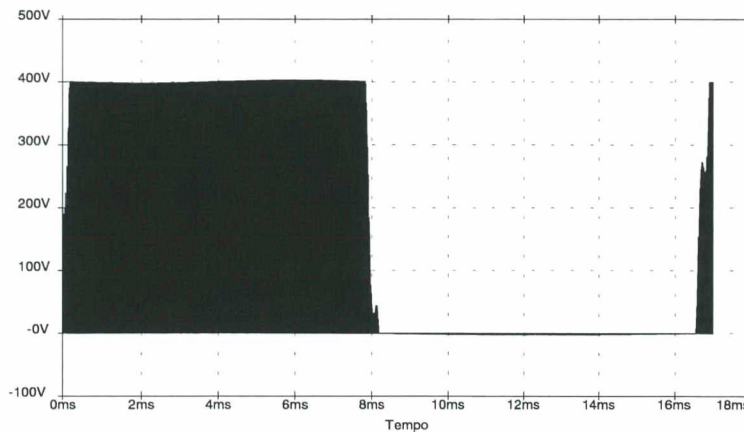
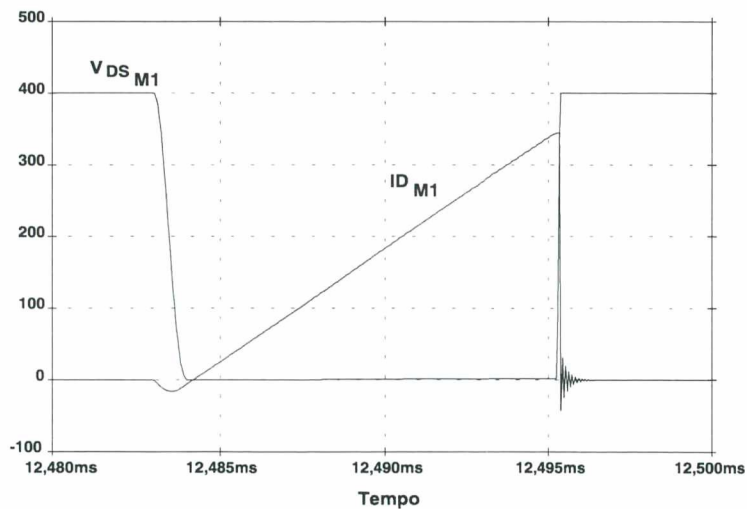


Fig. 7.41 - Corrente no indutor de entrada.

Na Fig. 7.42 é mostrada a tensão sobre o MOSFET M_1 . Percebe-se que a tensão sobre o mesmo é grampeada na tensão de saída V_O . O detalhe da comutação do MOSFET M_1 é mostrado na Fig. 7.43. Como pode-se perceber, a comutação ZVS é alcançada.

Fig. 7.42 - Tensão sobre o MOSFET M_1 .Fig. 7.43 - Detalhe de comutação no MOSFET M_1 .

7.10 - RESULTADOS EXPERIMENTAIS

Um protótipo de 300 W do conversor ZVS semi-ressonante com reduzidas perdas de condução foi construído em laboratório. Foi utilizado o CI UC3852 da Unitrode para o modo de condução crítica. O protótipo foi construído para uma tensão eficaz de entrada de 127 V e uma tensão CC de saída de 400 V.

O diagrama do circuito elétrico completo do protótipo é mostrado na Fig. 7.44. O circuito de tiristor-dual é empregado para garantir a comutação sob tensão nula dos MOSFETs.

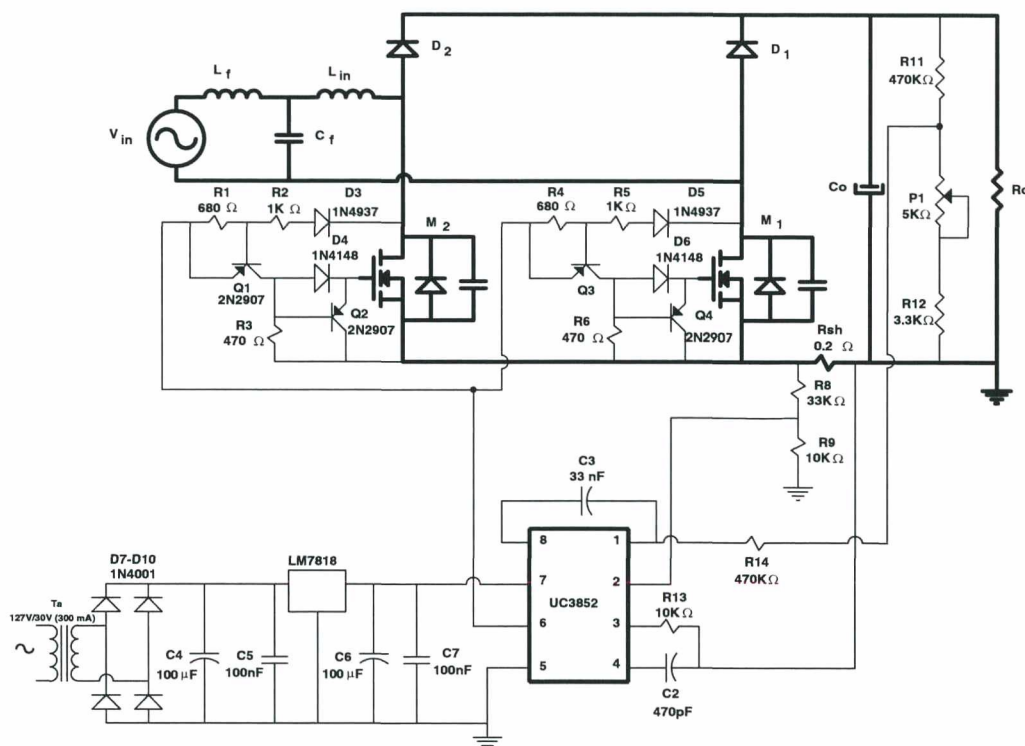


Fig. 7.44 - Diagrama elétrico completo do conversor semi-ressonante ZVS.

A especificação dos componentes de potência é a que segue:

- M_1 , M_2 - APT5025
- D_1 , D_2 - MUR 460
- $L_{in} = 270 \mu\text{H}$ - 46 espiras (6 x 25 AWG) - núcleo EE-42/15 (Thornton, IP6). Entreferro = 1,9 mm.
- $L_f = 1,5 \text{ mH}$ - 99 espiras (19 AWG)- núcleo EE-42/15 (Thornton, IP6). Entreferro = 1,5 mm.
- $C_f = 1 \mu\text{F}/250 \text{ V}$ (polipropileno)
- $C_o = 680\mu\text{F}/500 \text{ V}$

Na Fig. 7.45 é mostrada a tensão de entrada e a corrente de entrada filtrada. O fator de potência obtido para a potência nominal foi de 0,997 com uma Taxa de Distorção Harmônica de 8,2% na corrente de entrada.

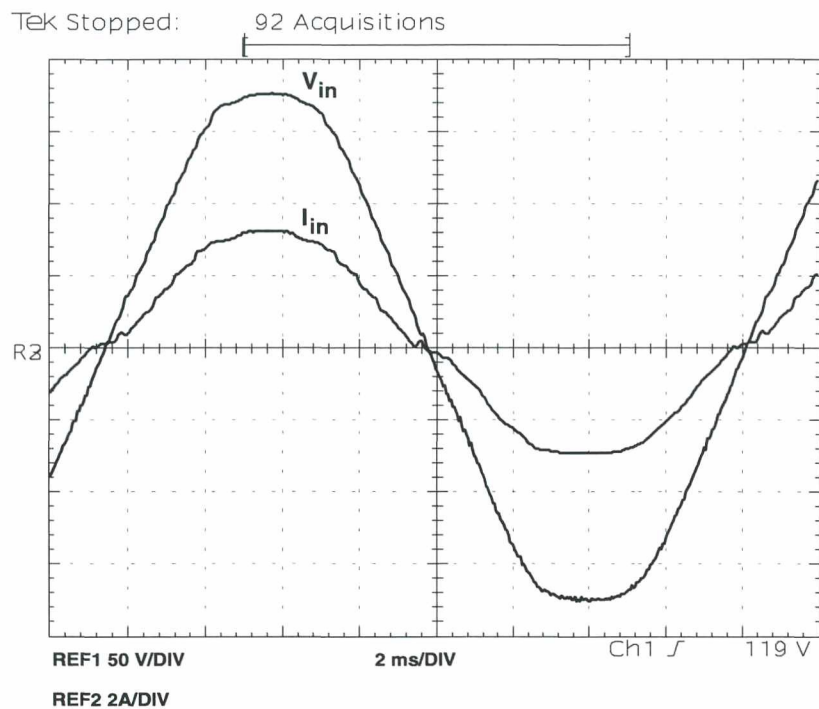


Fig. 7.45 - Tensão e corrente de entrada.

A corrente no indutor de entrada L_{in} é mostrada na Fig. 7.46. Pode-se comprovar que o pico da corrente no indutor segue naturalmente a tensão senoidal de entrada.

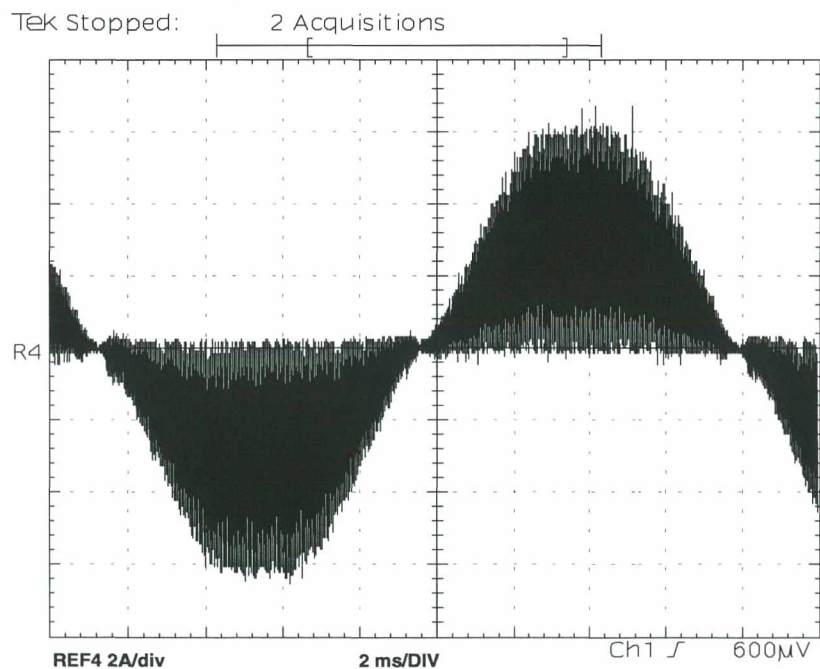


Fig. 7.46 - Corrente no indutor de entrada L_{in} .

O detalhe da comutação no MOSFET M_1 é mostrado na Fig. 7.47. Como se pode perceber, a comutação sob zero de tensão é alcançada.

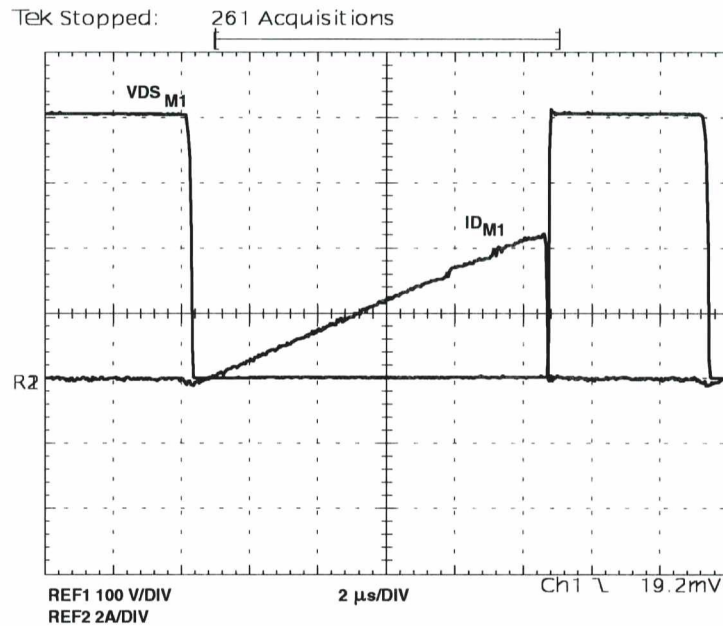


Fig. 7.47 - Detalhe da comutação no MOSFET M_1 .

A tensão e a corrente sobre o diodo D_1 são mostradas na Fig. 7.48. Pode-se perceber que a corrente que circula pelo diodo se extingue naturalmente, minimizando, portanto, o efeito da recuperação reversa.

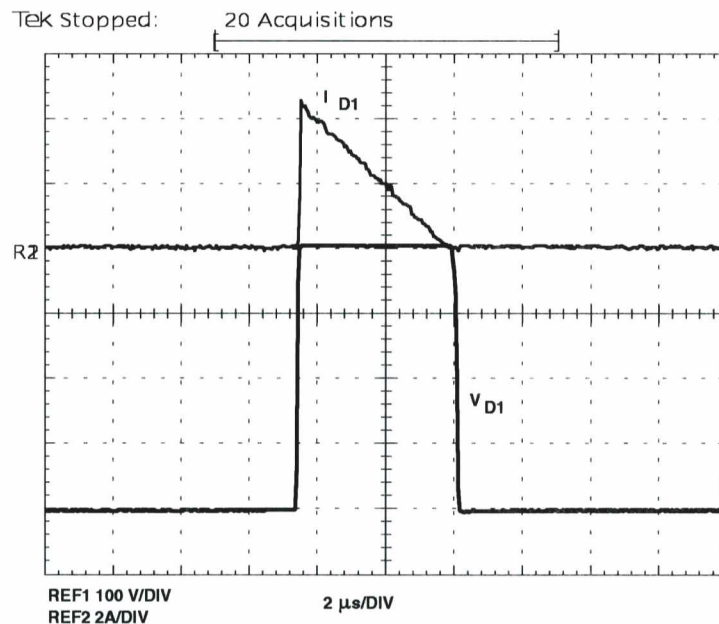


Fig. 7.48 - Tensão e corrente sobre o diodo.

A comparação entre as componentes individuais de harmônicas da corrente de entrada e a norma IEC 555-2 são mostradas na Tabela 7.1. Utilizou-se a norma IEC 555-2 devido ao fato da norma IEC 1000-3-2 estar especificada para tensões eficazes de

alimentação de 220 V. Pode-se verificar que o protótipo obedece às especificações de norma.

Tabela 7.1 - Espectro harmônico obtido experimentalmente comparado com o padrão IEC 555-2.

Ordem da Harmônica	Resultados Experimentais (A)	Padrão IEC 555-2 (A)
3 ^o	0,1050	1,956
5 ^o	0,1350	1,087
7 ^o	0,0161	0,815
9 ^o	0,0238	0,543
11 ^o	0,0153	0,326
13 ^o	0,0035	0,276
15 ^o	0,0061	0,239
17 ^o	0,0062	0,211

O rendimento para carga nominal foi de 96,7%. A melhora na eficiência em comparação com o conversor em comutação dissipativa foi comprovada. O conversor com comutação dissipativa apresentou um aumento de 50% nas perdas (15 W), em comparação com o conversor semi-ressonante (10 W) para carga nominal. A Fig. 7.49 apresenta a curva de rendimento do conversor semi-ressonante e do conversor com comutação dissipativa.

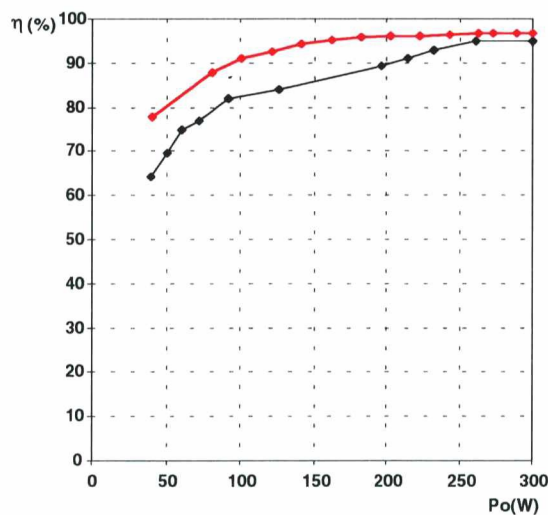


Fig. 7.49 - Comparação do rendimento do conversor semi-ressonante com o conversor com comutação dissipativa.

A Fig. 7.50 apresenta uma foto do protótipo implementado do retificador ZVS semi-ressonante de reduzidas perdas de condução e elevado fator de potência.

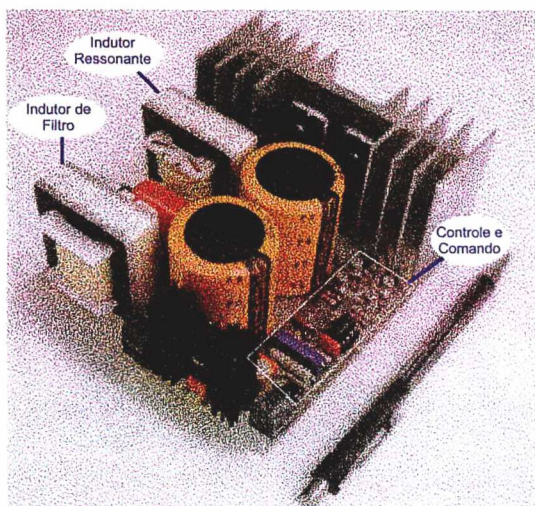


Fig. 7.50 – Fotografia do protótipo implementado.

7.11 - CONCLUSÃO

Neste capítulo foi apresentada uma técnica para melhorar a eficiência de retificadores monofásicos com correção do fator de potência através da redução das perdas de comutação e condução, operando no modo de condução crítica.

A alta eficiência é obtida devido a três importantes fatores:

- a comutação suave do tipo ZVS;
- a existência de apenas dois semicondutores no caminho da corrente em qualquer instante;
- as perdas de condução nos MOSFETs são reduzidas se a tensão *gate-source* é alta e a corrente está fluindo de *source* para *drain*.

Esta técnica é apropriada para aplicações em baixas potências (até 300 W), devido ao fato de que o modo de condução crítica leva a grandes valores de corrente de pico no indutor de entrada e conseqüentemente nos MOSFETs.

CONCLUSÃO GERAL

Neste trabalho foi proposto um conjunto de retificadores monofásicos de elevado rendimento e de alto fator de potência. Foram empregados retificadores de reduzidas perdas de condução, bem como técnicas de comutação suave para a obtenção de elevado rendimento. O trabalho dedicou-se também à análise detalhada de algumas técnicas de correção do fator de potência, para baixas e altas potências (300 a 1600W).

O Capítulo I dedicou-se a uma revisão bibliográfica enfocando o avanço na área da correção do fator de potência de retificadores e na busca do aumento do rendimento e da diminuição do volume dos mesmos. Neste capítulo, as principais técnicas de comutação suave aplicadas ao conversor elevador foram citadas, mostrando suas vantagens e suas dificuldades. Considerou-se em seguida a possibilidade de aumento da eficiência destes retificadores de alto fator de potência pela diminuição das perdas em condução, conseguida através da combinação da ponte retificadora de entrada com o conversor elevador.

No Capítulo II foi apresentado e analisado o retificador monofásico de elevado fator de potência com reduzidas perdas de condução. Foi feita uma análise básica do retificador, mostrando os dois modos possíveis de operação do conversor. O primeiro modo, com comandos separados para os dois interruptores controlados, pode levar a melhores resultados de rendimento, especialmente se forem empregados MOSFET's, quando é aproveitada a condução reversa de corrente pelo canal do MOSFET quando existe um sinal de comando entre *gate* e *source* do mesmo. O segundo modo, com comandos idênticos para os dois interruptores controlados, leva a rendimentos ligeiramente inferiores aos do primeiro modo, mas, no entanto, o circuito de comando se torna mais simplificado. Pela simplicidade, o segundo modo de operação do retificador com reduzidas perdas de condução foi o escolhido para a análise e implementação prática ao longo deste trabalho. Neste capítulo ainda foram apresentadas as principais técnicas de modulação aplicadas a retificadores monofásicos para a obtenção de elevado fator de potência com baixa distorção harmônica da corrente de entrada. Algumas destas técnicas foram analisadas e utilizadas nos capítulos subsequentes.

No Capítulo III foi abordada a técnica de correção do fator de potência empregando o controle por valores médios instantâneos da corrente de entrada aplicada ao conversor elevador. Esta técnica é largamente difundida e empregada em retificadores de alto fator de potência, pelo fato de proporcionar uma baixa distorção harmônica da corrente de

entrada e um fator de potência praticamente unitário, com frequência de comutação constante. Neste capítulo é feita a análise básica desta técnica, mostrando-se, por exemplo, a modelagem do conversor elevador, o efeito da amostragem da corrente de entrada e os critérios de projeto dos compensadores de corrente e de tensão. É feita também uma análise que mostra a impossibilidade de eliminação da ondulação de 120 Hz nos circuitos pré-reguladores de alto fator de potência. Também é abordado neste capítulo a utilização do circuito integrado UC3854, apropriado para esta técnica. Um procedimento de projeto dos circuitos reguladores de tensão e de corrente, bem como dos circuitos auxiliares do UC3854 são também apresentados e detalhados. É mostrado também que a análise realizada para o conversor elevador é também válida para o retificador com reduzidas perdas de condução.

O Capítulo IV apresenta o retificador de reduzidas perdas de condução com a utilização de uma técnica de comutação suave por zero de tensão (ZVS). Através da utilização desta técnica, aliada ao retificador proposto, consegue-se elevado rendimento. A técnica de comutação suave empregada utiliza uma célula de comutação auxiliar, composta por um interruptor auxiliar, diodos, indutor ressonante e um auto-transformador. Esta célula de comutação provê a comutação suave dos interruptores principais por zero de tensão (ZVS) e a comutação do interruptor auxiliar por zero de corrente, além de eliminar o efeito da corrente de recuperação reversa dos diodos principais sobre os interruptores principais. Neste capítulo é feita a análise detalhada desta técnica de comutação suave, mostrando-se suas vantagens e suas restrições. Um procedimento de projeto, juntamente com o projeto e experimentação de um retificador de alto fator de potência utilizando a técnica de valores médios instantâneos são apresentados. Verifica-se que o retificador empregado neste capítulo apresenta excelente desempenho sob o aspecto de rendimento, esforços nos semicondutores, volume reduzido e de fator de potência.

No Capítulo V é mostrada uma variação topológica para o retificador de reduzidas perdas de condução. Na realidade, a topologia apresentada neste capítulo é a mais genérica de todas, por ser a combinação de dois conversores elevadores para a utilização em retificadores de elevado fator de potência. Trata-se de uma estrutura totalmente simétrica, com etapas de operação idênticas àquelas do conversor elevador clássico. Este retificador é bastante apropriado para a utilização de IGBTs, sendo portanto indicado para potências superiores a 1 kW. Foi mostrado neste capítulo a possibilidade de utilização de sensores da tensão e da corrente de entrada não isolados, ao contrário do retificador

apresentado no Capítulo IV. Tal possibilidade simplifica bastante a utilização de tal retificador com a técnica de controle por valores médios instantâneos da corrente de entrada, apresentada no Capítulo III. Um procedimento de projeto e uma metodologia de projeto para o retificador também foi apresentada neste capítulo. Um protótipo de 1.6 kW de fator de potência praticamente unitário, utilizando IGBTs, foi construído e ensaiado, obtendo-se um rendimento extremamente bom (97%) à plena carga, sem o emprego de técnica alguma de comutação suave.

O Capítulo VI apresenta o retificador de reduzidas perdas de condução com uma técnica de comutação suave por zero de corrente e à frequência de comutação variável. A comutação por zero de corrente é obtida através de uma técnica quase ressonante, que aliada a uma modulação por corrente imposta de entrada, garante fator de potência praticamente unitário. A modulação empregada consiste na comparação da corrente de entrada com uma corrente de referência senoidal e em fase com a tensão de entrada. Esta modulação alia a condução contínua da corrente de entrada com a característica de tempo de condução constante dos interruptores comandados. É feita uma análise detalhada do princípio de operação, limitações de comutação bem como de distorção harmônica e fator de potência. Neste capítulo é empregada a variação topológica apresentada no Capítulo V para a implementação experimental do conversor, obtendo-se excelentes resultados, sem a necessidade de utilização de sensores isolados de tensão e de corrente.

No Capítulo VII é aplicada uma técnica semi-ressonante por zero de tensão (ZVS) ao retificador de reduzidas perdas de condução. A modulação empregada neste retificador é baseada na condução crítica de corrente no indutor de entrada e no tempo de condução constante dos interruptores comandados. Este tipo de modulação confere ao retificador um fator de potência praticamente unitário e possibilita a aplicação da técnica de comutação suave semi-ressonante para potências baixas (300W a 500W). É realizada neste capítulo uma análise detalhada da comutação bem como do fator de potência e das harmônicas de corrente esperadas. Esta técnica de comutação não necessita de interruptores auxiliares e aproveita a capacitância parasita dos interruptores para a obtenção dos intervalos ressonantes, sendo portanto bastante apropriada para interruptores do tipo MOSFET. A modulação empregada não necessita de sensor de tensão de entrada, sendo necessário apenas um sensor da passagem por zero da corrente de entrada. Este sensoramento poderá ser feito com um sensor resistivo conectado ao negativo do capacitor de saída, simplificando o circuito e preservando uma

única referência para os sinais de controle e comando do circuito. É empregado um circuito integrado apropriado para esta técnica de modulação, o UC3852, juntamente com o circuito de proteção tipo tiristor-dual para garantir a comutação suave sob zero de tensão.

Os retificadores apresentados neste trabalho compartilham as seguintes vantagens:

- Reduzidas perdas de condução devido a sempre se ter apenas dois semicondutores no fluxo da corrente de entrada, ao invés de três semicondutores, como nos retificadores de alto fator de potência clássicos;
- Elevado rendimento devido às reduzidas perdas de condução e devido às técnicas de comutação suave apresentadas;
- Elevado fator de potência devido às técnicas de modulação empregadas;

Podem ser citadas as seguintes contribuições para o presente trabalho :

- Apresentação de um estudo detalhado dos retificadores de reduzidas perdas de condução e comutação suave;
- Estudo detalhado da técnica de controle por valores médios instantâneos da corrente de entrada;
- Levantamento das principais características dos retificadores de alto fator de potência;
- Proposta de um conversor de reduzidas perdas de condução genérico, baseado na combinação de dois conversores elevadores.

Os retificadores apresentados neste trabalho tornam-se bastante atrativos em aplicações onde o volume e o rendimento são essenciais, como nos pré-reguladores para aplicação em unidades retificadoras de telecomunicação de alta performance.

É possível ainda se sugerir como temas de investigação os seguintes tópicos:

- A aplicação da filosofia de integração do retificador com o conversor responsável pela correção do fator de potência aos outros conversores básicos : Buck, Buck-Boost, Cuk, SEPIC e ZETA;
- Estudo de outras técnicas de modulação aplicadas ao retificadores apresentados;
- Aplicação de outras técnicas de comutação suave ao retificadores relatados neste trabalho;
- Estudo e comparação detalhados dos retificadores aqui estudados com os retificadores e técnicas de comutação ainda possíveis de se implementar.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Nishihara, M., "Power Electronics Diversity", IPEC Records, 1990, pp. 21-28.
- [2] Temple, V. A. K., "MOS-Controlled Thyristors - A New Class of Power Devices", IEEE Transactions on Electron Devices, Vol. 33, no 10, Outubro 1986, pp. 1609-1618.
- [3] Buchanan, E. E. e Miller, E. J., "Resonant switching power conversion technique", IEEE PESC RECORDS, 1975, pp. 188-193;
- [4] Miller, E. J., "Resonant switching power conversion", IEEE PESC RECORDS, 1976, pp. 206-211;
- [5] Schwarz, F. C., "An improved method of resonant current pulse modulation for power converters", IEEE PESC RECORDS, 1975, pp. 194-204;
- [6] Liu, K. H.; Lee, F. C., "Resonant switches- A unified approach to improve performance of switching converters", IEEE INTELEC RECORDS, 1984, pp. 344-351;
- [7] Liu, K. H.; Oruganti, R.; Lee F. C., "Resonant switches- Topologies and characteristics", IEEE PESC RECORDS, 1985, pp. 62-67;
- [8] Liu, K. H.; Lee, F. C., "Zero-voltage switching techniques in DC/DC converter circuits", IEEE PESC RECORDS, 1986, pp. 58-70;
- [9] Divan, D. M.; Dedoncker, R. W.; Steigerwald, R.L., "Soft-Switching in High Power Converters", IEEE APEC SEMINAR NUMBER 8, 1990, pp. S.8-6.
- [10] Patterson, O. D.; Divan, D. M., "Pseudo-resonant full bridge DC/DC converter", IEEE PESC RECORDS, 1987, pp. 424-430;
- [11] Boyer, S.; Foch, H.; Roux, J.; Metz, M. , "Chopper and PWM inverter using GTO's in dual thyristor operation", EPE RECORDS, 1987, pp. 383-389;
- [12] Meynard, T. A.; Cheron, Y.; Foch, H., "Generalization of the resonant switch concept: structures and performance", EPE RECORDS, 1987, pp. 239-244;
- [13] Barbi, I. ; Bolacell, J. C. O.; Martins, D. C.; Libano F. B., "Buck quasi-resonant converter operating at constant frequency: analysis, design, and experimentation", IEEE Transactions on Power Electronics, Vol.5, no.3, 1990, pp. 276-283;
- [14] Hua, G.; Lee, F.C., "A New Class of Zero Voltage Switched PWM Converters", HFPC Records, 1991, pp. 244-251.

- [15] Yang, L.; Long, D. Z.; Lee, C.Q., "From Variable to Constant Switching Frequency Topologies: A General Approach", IEEE PESC Records, 1993, pp. 517-523.
- [16] Barbi, I. ; Martins, D. C.; Prado, R. N., "Effects of non-linear resonant inductor on the behavior of ZVS quasi-resonant converters", IEEE PESC RECORDS, 1990, pp. 522-527;
- [17] Barbi, I.; Silva, S. A. O., "Sinusoidal line current rectification at unity power factor with boost quasi-resonant converters", IEEE APEC RECORDS, 1990, pp. 553-562;
- [18] Streit, R.; Tollik D., "High Efficiency Telecom Rectifier Using a Novel Soft-Switched Boost-Based Input Current Shaper", IEEE INTELEC Records, 1991, pp. 720-726.
- [19] Hua, G.; Leu, C.S.; Lee, F.C. Lee, "Novel Zero-Voltage-Transition PWM Converters", IEEE PESC Records, 1992, pp. 55-61.
- [20] Martins, D. C.; Seixas, F. J. M.; Brilhante, J. A.; Barbi, I., "A family of DC-to-DC PWM converters using a new ZVS commutation cell", IEEE PESC RECORDS, 1993, pp. 524-530;
- [21] Martins, D. C.; Barbi, I., "A True PWM Zero-Voltage Switching Pole with very Low Additional Current Stress", IEEE PESC Records, 1991, pp. 261-267.
- [22] "IEC 555-2 Poses New Challenges for Power Supply Users", Electronic Products, Março 1991, pp. 25-27.
- [23] IEC, IEC 1000-3-2 Standard, International Eletrotechnic Comission, 1995, Geneve, Switzerland.
- [24] IEEE, "Standard 519", 1992.
- [24] Kocher, M. J.; Steigerwald, R. L., "An AC to DC Converter with High Quality Input Waveforms", IEEE PESC Records, 1982, pp. 63-75.
- [25] Keller, R.; Baker, G., "A unity power factor off-line switching power supplies", IEEE PESC RECORDS, 1984, pp. 332-339;
- [26] Dixon, L. , "High power factor preregulators for off-line power supplies", UNITRODE SEMINAR, Topic 6, 1988, pp. 6.1-6.16;
- [27] Redl, R. ; Erisman, B. P. , "Reducing distortion in peak-current-controlled boost power-factor correctors", IEEE APEC RECORDS, 1994, pp. 576-583;

- [28] Liu, K. H. ; Lin, Y. L., "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous Mode Boost Converters", PESC Records, 1989, pp. 825-829.
- [29] LoCascio, J. J. , "A new high frequency controller for active power factor correction", HFPC RECORDS, 1990, pp. 89-101;
- [30] Severinsky, A.; Rajashekara K., "Ac to dc power converter with input current waveform control for buck-boost regulation of output", U.S. Patent 4,964,029, USA, 1990;
- [31] Enjeti, P.N. ; Martinez, R. , "A High Performance Single-Phase AC to DC Rectifier with Input Power Factor Correction", IEEE APEC Records, 1993, pp. 190-196.
- [32] Souza, A. F.; Barbi, I. , "A New ZVS-PWM Unity Power Factor Rectifier with Reduced Conduction Losses", IEEE PESC Records, 1994, pp. 342-348.
- [33] Souza, A.F.; Barbi, I. , "A New ZVS-PWM Unity Power Factor Rectifier with Reduced Conduction Losses", IEEE Transactions on Power Electronics, Vol. 10, no. 6, November 1995, pp. 746 – 752.
- [34] Souza, A. F.; Barbi, I. , "A New ZCS Quasi-Resonant Unity Power Factor Rectifier with Reduced Conduction Losses", PESC Records, 1995, pp. 1172-1176.
- [35] Gaidzinski, P.R.; Souza, A.F. ; Barbi, I. , "Analysis and Design of a New ZVS-Boost PWM Converter for High Power Factor Applications", COBEP Records, 1993, Brazil, pp. 162-166.
- [36] Silva, C.S. , "Power Factor Correction with the UC3854," Unitrode Application Note U-125, Merrimack, NH, EUA, 1990.
- [37] Martinez, A. ; Abud, D. ; Cobos, J.A. ; Sebastián, J. ; Uceda, J. ; Arau, J. , "Design Trade-Offs in a Boost Topology Used as a PF Controller", EPE Records, 1995, Sevilha, Espanha, pp. 2.845, 2.850.
- [38] Rioual, P. ; Deflandre, T. , "Impact on the Distribution and Transmission Systems of Harmonic Current Injection Due to Capacitive Load Rectifiers in Commercial, Residential and Industrial Installations", EPE Records, 1995, Sevilha, Espanha, pp. 3.259, 3.264.
- [39] Vorperian, V., "Simplified Analysis of PWM Converters Using the Model of the PWM Switch; Part I : Continuous Conduction Mode", VPEC Newsletter Current, Fall 1988, pp. 1-9.

- [40] Leigh, J. R., "Applied Digital Control: Theory, Design and Implementation.", Englewood Cliff, Ed. Prentice Hall, 1992.
- [41] Ridley, R. B., "A New, Continuous-Time Model for Current-Mode Control", PCIM'89 Conference Records, Long Beach, EUA, 1989.
- [42] Brown, A. R.; Middlebrook, R. D. , "Sampled-Data Modeling of Switching Regulators", Power Electronics Specialists Conference – PESC'81, June 1981, pp. 349-369.
- [43] Todd, P., "UC3854 Controlled Power Factor Correction Circuit Design", Unitrode Application Note U-134, Merrimack, NH, EUA, 1996.
- [44] Unitrode, "Product & Applications Handbook 1995-1996", Merrimack, NH, EUA, 1996.
- [45] Souza, A. F.; Barbi, I. , "A New ZVS Semi-Resonant High Power Factor Rectifier with Reduced Conduction Losses", PESC Records 1996, pp. 203-209.
- [46] Souza, A. F.; Barbi, I. , "A New ZVS Semi-Resonant High Power Factor Rectifier with Reduced Conduction Losses", IEEE Transactions on Industrial Electronics, artigo aceito para publicação, previsão : fevereiro/99.
- [47] Huliél, F.; Lee, F. C. ; Cho, H. , "Small-Signal Modeling of the Single-Phase Boost High Power Factor Converter with Constant Frequency Control", IEEE PESC 1992 Records, pp. 475-482.
- [48] Zhou, C.; Jovanovic, M. M., "Design Trade-offs in Continuous Current-Mode Controlled Boost Power Factor Correction Circuits", HFPC'92, San Diego, EUA, pp. 209-220.
- [49] Dierberger, K.; Grafham, D., "Design of a 3000 Watt Single MOSFET Power Factor Correction Circuit", Power Conversion Proceedings, October, 1993.
- [50] Canesin, C. A.; Barbi, I., "An Unity Power Factor Multiple Isolated Output Switch Mode Power Supply Using a Single Switch", IEEE APEC'91, pp. 430-436.
- [51] Canesin, C. A.; Barbi, I.; "Analysis and Design of Constant Frequency Peak Current Controlled High Power Factor Boost Rectifier with Slope Compensation", IEEE APEC'96, pp. 807-813.
- [52] Bascopé, R. T.; Perin, A. J. , "O Transistor IGBT Aplicado em Eletrônica de Potência", Ed. Sagra Luzzato, Porto Alegre, Brasil, maio 1997.
- [53] Billings, K. , "Switchmode Power Supply Handbook", Ed. Mc Graw Hill, USA, 1989.
- [54] Weston, D. A. , "Electromagnetic Compatibility", Ed. Marcel Dekker Inc., USA 1991.