

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

ESTUDO E REALIZAÇÃO DE UM ESTABILIZADOR DE
TENSÃO ALTERNADA A TRANSISTOR DE POTÊNCIA

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA
CATARINA PARA OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA

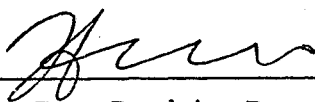
CÉSAR MAURO CARDOSO

FLORIANÓPOLIS, DEZEMBRO 1986

ESTUDO E REALIZAÇÃO DE UM ESTABILIZADOR DE TENSÃO
ALTERNADA A TRANSISTOR DE POTÊNCIA

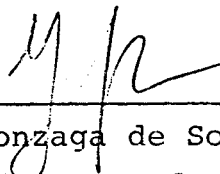
CÉSAR MAURO CARDOSO

ESTA DISSERTAÇÃO FOI JULGADA PARA A OBTENÇÃO DO TÍTULO DE
MESTRE EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA
E APROVADA EM SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO



Prof. Ivo Barbi, Dr. Ing.

ORIENTADOR

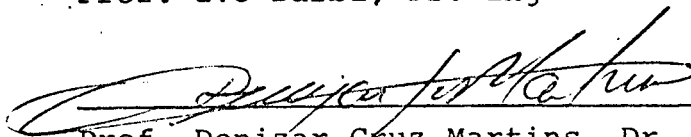


Prof. Luiz Gonzaga de Souza Fonseca, Dr.
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

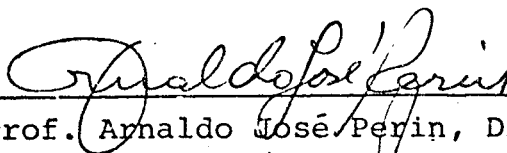
BANCA EXAMINADORA:



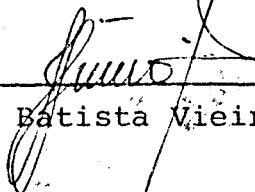
Prof. Ivo Barbi, Dr. Ing



Prof. Denizar Cruz Martins, Dr.



Prof. Arnaldo José Perin, Dr. Ing.



Prof. João Batista Vieira Júnior, M.Sc.

À minha Família

À Eliana

A todos os meus Amigos

AGRADECIMENTOS

Ao Professor Ivo Barbi, pela amizade, dedicação e orientação a este trabalho.

Aos Professores, colegas e funcionários do programa de Pós-Graduação e do Departamento de Engenharia Elétrica da UFSC que, de uma forma ou de outra, contribuíram para a realização deste trabalho.

À UFSC, CNEN, FINEP e CAPES pelo apoio financeiro.

S U M Á R I O

RESUMO	x
ABSTRACT	xi
INTRODUÇÃO	xii
 CAPÍTULO 1 - ESTABILIZAÇÃO DE TENSÃO ALTERNADA	
1.1 - Introdução	01
1.2 - As Técnicas Utilizadas em Estabilizadores de Tensão Alternada	01
1.2.1 - Estabilizador de Tensão Alternada a Reator Saturável	01
1.2.2 - Estabilizador de Tensão Alternada Eletromecânico	02
1.2.3 - Estabilizador de Tensão Alternada com Mudança de Tap's de Transformador	03
1.2.4 - Estabilizador de Tensão Alternada com Transformadores de Ajuste	04
1.2.5 - Estabilizador de Tensão Alternada Através do Controle de Fase	05
1.2.6 - Estabilizador de Tensão Alternada a Tiristor	06
1.2.7 - Estabilizador de Tensão Alternada a Transistor	07
1.3 - Conclusão	08

CAPÍTULO 2 - ANÁLISE DO FUNCIONAMENTO DA ESTRUTURA PROPOSTA

2.1 - Introdução	10
2.2 - Apresentação da Estrutura Proposta neste Trabalho ...	10
2.3 - Funcionamento com Tensão de Entrada Fixa e Tensão de Saída Variável (Variador Estático de Tensão Alternada Senoidal)	11
2.3.1 - Funcionamento da Estrutura com $R = 1$	15
2.3.2 - Funcionamento da Estrutura com $R = 0$	18
2.3.3 - Funcionamento da Estrutura com $R = 0,5$	21
2.3.4 - Funcionamento da Estrutura com $0,5 < R < 1$..	23
2.4 - Funcionamento com Tensão de Entrada Variável e Tensão de Saída Fixa (Estabilizador de Tensão Alternada Senoidal)	26
2.4.1 - Introdução	26
2.4.2 - Relações de Transformação do Transformador TR_2	32
2.4.3 - Variação da Razão Cíclica em Função da Variação da Tensão de Entrada	34
2.5 - Conclusão	38

CAPÍTULO 3 - DIMENSIONAMENTO DOS TRANSFORMADORES

3.1 - Introdução	41
------------------------	----

3.2 - Determinação das Relações de Transformação de TR_2 (n_2 e n_3) Adotando-se uma Razão Cíclica Máxima e uma Mínima diferentes de Um e Zero	41
3.3 - Determinação de um Ábaco para o Cálculo de n_2 e n_3 .	45
3.4 - Potência do Transformador TR_1	48
3.5 - Potência do Transformador TR_2	48
3.6 - Determinação de um Ábaco para o Cálculo da Potência dos Transformadores TR_1 e TR_2	49
3.7 - Exemplo de Cálculo	50
3.8 - Conclusão	54

CAPÍTULO 4 - COMANDO DE BASE DOS TRANSISTORES

4.1 - Introdução	55
4.2 - Comando de Base dos Transistores	56
4.2.1 - Circuito Lógico de Comando	57
4.2.2 - Derivação, Amplificação Isolamento	63
4.2.3 - Circuito de Comando de Base	64
4.2.4 - Proteção	66
4.3 - Conclusão	70

CAPÍTULO 5 - ESTUDO DA COMUTAÇÃO

5.1 - Introdução	71
5.2 - Circuito de Ajuda à Comutação	71

5.2.1 - Circuito de Ajuda à Comutação no Bloqueio ..	71
5.2.2 - Circuito de Ajuda à Comutação na Entrada em Condução	75
5.3 - Circuito Grampeador	77
5.4 - Sequências de Funcionamento	80
5.5 - Influência da não Idealidade dos Diodos	85
5.6 - Conclusão	89

CAPÍTULO 6 - HARMÔNICAS E FILTRAGEM

6.1 - Introdução	90
6.2 - Análise Harmônica de Tensão Gerada pelo Conversor ..	90
6.2.1 - Determinação da Série de Fourier da Tensão $v(t)$	91
6.2.2 - Determinação de Série de Fourier da Tensão $v_F(t)$	99
6.3 - Considerações sobre a Filtragem	102
6.4 - Conclusão	104

CAPÍTULO 7 - REALIZAÇÃO DE UM PROTÓTIPO

7.1 - Introdução	105
7.2 - Os Componentes utilizados na Estrutura de Potência .	105
7.3 - Ensaio Realizado com o Protótipo, em Malha Aberta ..	108
7.4 - Conclusão	113

CAPÍTULO 8 - ANÁLISE DA TENSÃO DE SAÍDA

8.1 - Introdução	114
8.2 - Influência dos Circuitos Grampeadores na Tensão de Saída	114
8.3 - Influência do Filtro na Tensão de Saída	121
8.4 - Influência das Quedas de Tensão nos Diodos e nos Transistores de Potência, na Tensão de Saída	122
8.5 - Conclusão	125

CAPÍTULO 9 - CONTROLE AUTOMÁTICO DA TENSÃO DE SAÍDA

9.1 Introdução	126
9.2 - Malha de Realimentação	126
9.2.1 - Sensor da Tensão da Saída	127
9.2.2 - Retificador e Filtro	128
9.2.3 - Regulador	129
9.2.4 - Limitador da Razão Cíclica Máxima e Mínima .	130
9.3 - Ensaio em Malha Fechada	130
9.4 - Conclusão	134

CONCLUSÕES FINAIS	135
--------------------------------	------------

REFERÊNCIAS BIBLIOGRÁFICAS	137
---	------------

R E S U M O

O presente trabalho descreve o estudo, projeto e realização de um estabilizador de tensão alternada a transistor de potência.

A estrutura de potência é constituída por duas chaves bidirecionais, com transistores chaveando complementarmente em alta frequência.

A Comutação dos transistores, que constitui a maior dificuldade deste trabalho, é abordado de forma detalhada, onde se mostra a necessidade da utilização de circuitos auxiliares de ajuda à comutação e de circuitos grampeadores.

Na parte prática, descreve-se o projeto e a implementação de um estabilizador de 220V e 5A.

Foram realizados estudos experimentais com o protótipo implementado, que permitiram a verificação do bom desempenho do ponto de vista da regulação estática e da comutação.

A B S T R A C T

The present work describes a study, design and realization of a power transistor A.C. Voltage Stabilizer.

The power circuit is made of two bidirectional switches, with the transistors switching alternatively in high frequency.

The transistor commutation, which is the greatest difficulty in this work, is approached in detail, showing the need of using auxiliary circuits for commutation and clipping circuits.

In the practical part the design and implementation of a 220V, 5A Stabilizer is described.

Experimental studies have been undertaken with this prototype, demonstrating its superior performance from the viewpoint of static regulation and commutation.

I N T R O D U Ç Ã O

Este trabalho, apresenta o estudo e a realização de um estabilizador de tensão alternada a transistor de potência. A estrutura utilizada, é original tanto a nível de princípio, quanto a nível tecnológico.

O objetivo fundamental desse trabalho, é a análise do princípio de funcionamento da estrutura de potência, principalmente com relação à comutação dos transistores.

O estudo é baseado em carga resistiva, o que se justifica, uma vez que a aplicação do estabilizador, é na alimentação de equipamentos que possuem retificação na entrada, apresentando $\cos \phi$ unitário.

No Capítulo 1 serão citadas algumas técnicas utilizadas, para estabilização de tensão alternada.

No Capítulo 2, será feita a análise do funcionamento da estrutura proposta neste trabalho, onde se mostra que a estrutura pode funcionar como variador estático de tensão alternada e, como estabilizador de tensão alternada.

No Capítulo 3, será apresentado o dimensionamento dos transformadores utilizados na estrutura de potência. São apresentados ábacos, para facilitar o projeto dos transformadores.

No Capítulo 4 apresentará-se o comando de base dos transistores, onde se fará a análise do seu funcionamento. Mostrar-se-á, também, o circuito de proteção utilizado, contra a desaturação dos transistores.

No Capítulo 5, será feito o estudo da comutação dos transistores, onde se mostra a necessidade da utilização de circuitos de ajuda à comutação, e de circuitos grampeadores.

No Capítulo 6, será feita a análise harmônica da tensão gerada pelo estabilizador, onde se poderá verificar que o conteúdo harmônico é de alta frequência, o que facilita, de forma decisiva, a sua filtragem.

No Capítulo 7, serão feitas considerações sobre os componentes utilizados na estrutura de potência. Serão apresentadas algumas fotografias, que permitem verificar o funcionamento do protótipo desenvolvido.

No Capítulo 8, serão analisados os fatores que influenciam na tensão de saída do estabilizador, onde se verifica a influência dos circuitos grampeadores, do filtro e das quedas de tensão nos diodos e transistores de potência.

No Capítulo 9, será estudado o controle automático da tensão de saída. Analisar-se-á a malha de realimentação utilizada no protótipo desenvolvido, onde se poderá observar o seu bom desempenho.

Como última etapa, serão feitas as conclusões finais sobre o trabalho desenvolvido.

C A P Í T U L O 1

ESTABILIZAÇÃO DE TENSÃO ALTERNADA

1.1 - Introdução

A qualidade do fornecimento de energia elétrica é fator primordial, considerando-se as características das máquinas modernas, especificamente a grande difusão de computadores e de equipamentos computadorizados na indústria e no comércio.

Quedas e variações de tensão são eventos comuns nas redes elétricas, podendo causar, no caso de sistemas eletrônicos sensíveis, sérios problemas operacionais.

Várias são as técnicas utilizadas para estabilização de tensão alternada. Sem o objetivo de se esgotar o assunto, serão citadas algumas delas.

1.2 - As Técnicas Utilizadas em Estabilizadores de Tensão Alternada

1.2.1 - Estabilizador de Tensão Alternada a Reator Saturável

Através da variação do nível de magnetização de um reator saturável, faz-se variar a tensão v_s no secundário de um transformador em série com a carga. Desta forma, controla-se a tensão de saída (Figura 1.1).

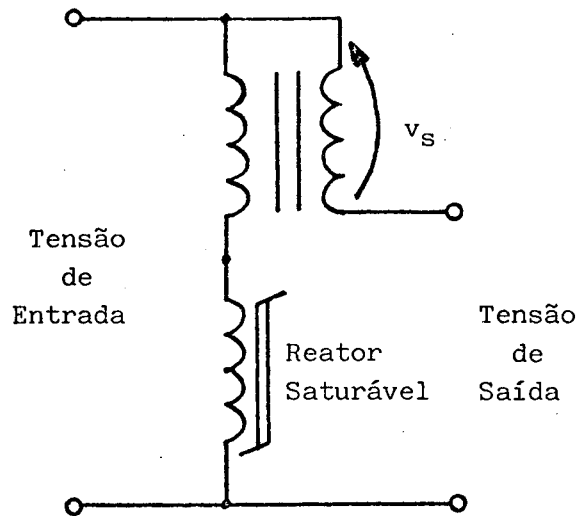


Figura 1.1 - Estrutura Básica do Estabilizador a Reator Saturável.

Os estabilizadores que funcionam baseados neste método, apresentam erro estático muito pequeno (em torno de 0,1%) e tempo de estabilização da ordem de 10 ciclos para uma frequência de 60 Hz.

1.2.2 - Estabilizador de Tensão Alternada Eletromecânico

A estrutura básica deste estabilizador é mostrada na Figura 1.2.

Quando a tensão de saída se desvia do valor nominal, o circuito de controle faz com que o motor posicione o cursor do transformador variável, de forma a variar a tensão v_a no secundário de um transformador auxiliar em série com a carga. Desta forma, a tensão de saída volta ao nível desejado.

Este tipo de estabilizador apresenta um erro estático muito pequeno (pode ser nulo) e uma resposta dinâmica lenta.

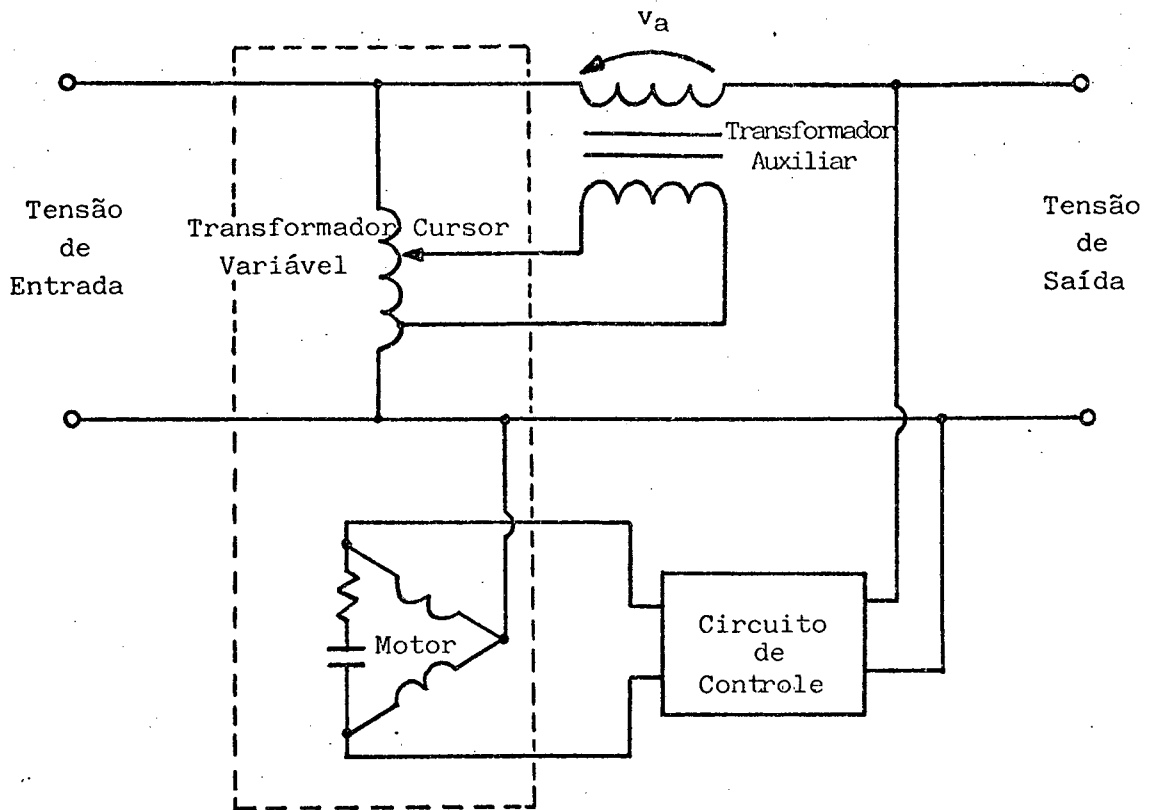


Figura 1.2 - Estrutura Básica do Estabilizador Eletromecânico.

1.2.3 - Estabilizador de Tensão Alternada com Mudança de Tap's de Transformador [1]

O método utilizado neste tipo de estabilizador baseia-se na variação da tensão de saída através do chaveamento entre Tap's de um transformador, por intermédio de tiristores.

A Figura 1.3 mostra uma estrutura com chaveamento em dois níveis, com controle no secundário.

Neste método o conteúdo de harmônicas é elevado, havendo necessidade de filtragem.

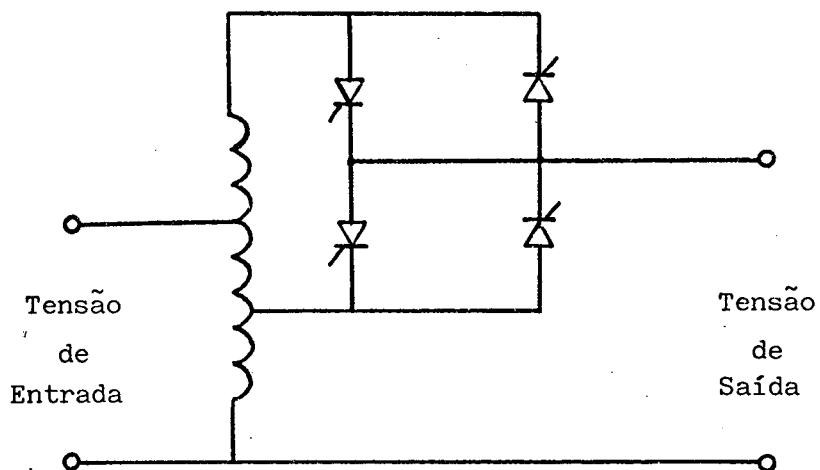


Figura 1.3 - Mudança de Tap's no Secundário.

1.2.4 - Estabilizador de Tensão Alternada com Transformadores de Ajuste

A estrutura básica do estabilizador é mostrada na Figura 1.4.

Neste método adiciona-se ou retira-se níveis de tensão, através do chaveamento de interruptores estáticos que atuam nos transformadores de ajuste.

Este estabilizador apresenta um erro estático não nulo. No entanto sua resposta dinâmica é rápida e a tensão de saída é isenta de harmônicas.

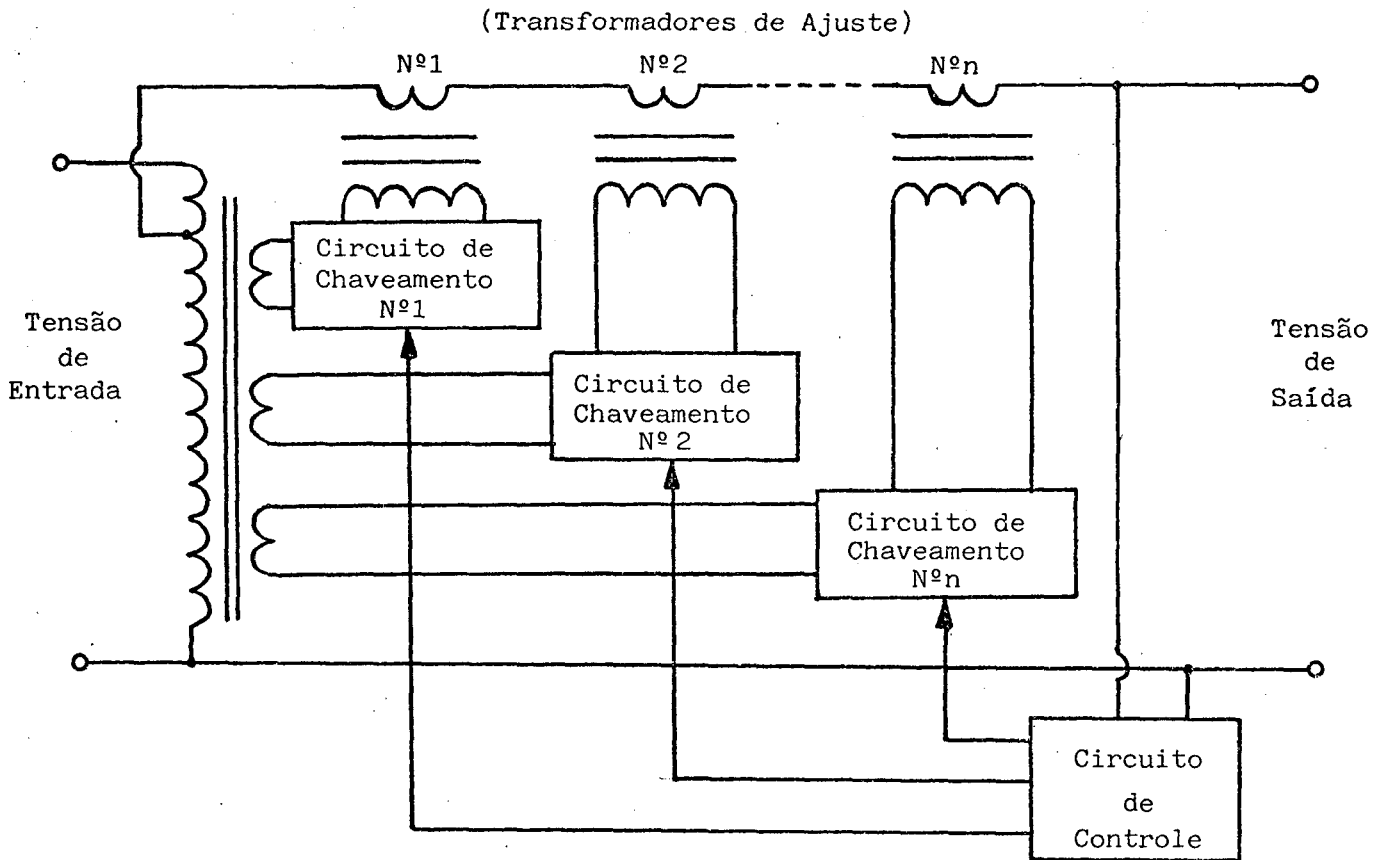


Figura 1.4 - Estrutura Básica do Estabilizador com Transformadores de Ajuste.

1.2.5 - Estabilizador de Tensão Alternada Através do Controle de Fase

A Figura 1.5 mostra a estrutura básica do estabilizador.

O controle de fase consiste no disparo de tiristores em instantes diferentes da senóide de modo que se possa controlar o intervalo de condução dos tiristores.

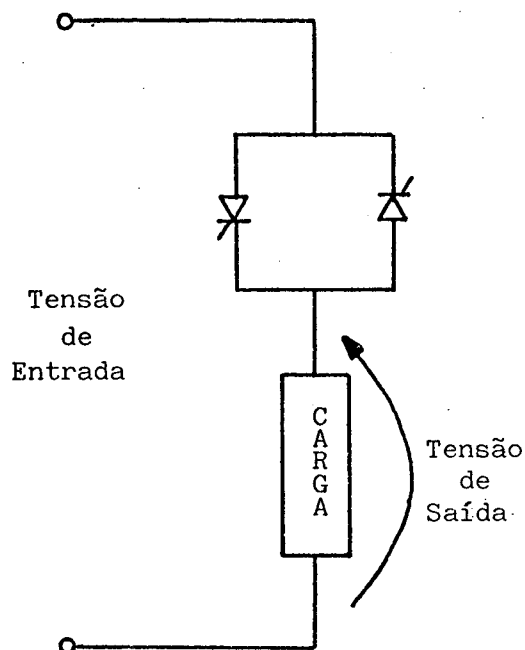


Figura 1.5 - Estrutura Básica do Estabilizador Através do Controle de Fase.

Quando a amplitude da tensão de entrada é baixa, o intervalo de condução dos tiristores é maior; quando a amplitude da tensão de entrada é alta, o intervalo de condução dos tiristores é menor.

Esta estrutura apresenta um elevado conteúdo de harmônicas na tensão de saída, sendo necessária a presença de filtros, que resolvem apenas parcialmente o problema; para grande variação do ângulo de disparo dos tiristores, mesmo com filtros, o conteúdo de harmônicas é elevado.

1.2.6 - Estabilizador de Tensão Alternada a Tiristor [2]

A estrutura básica do estabilizador é mostrada na Figura 1.6.

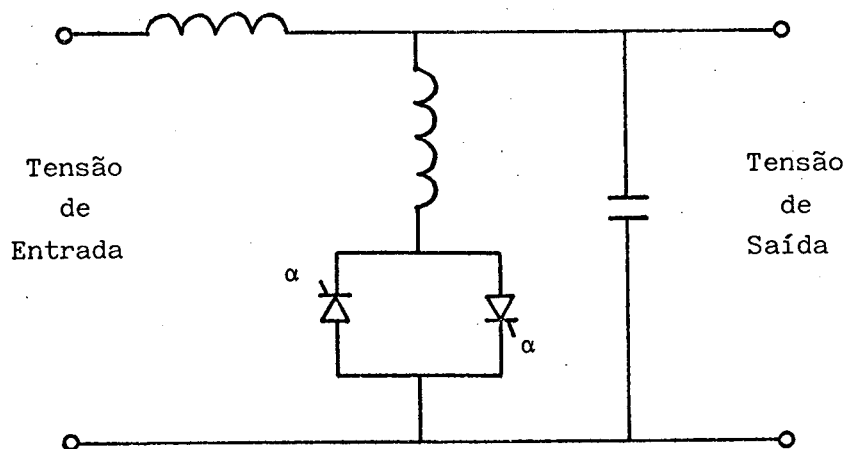


Figura 1.6 - Estrutura Básica do Estabilizador a Tiristor.

Neste método, a tensão de saída é uma função do ângulo α de disparo dos tiristores.

1.2.7 - Estabilizador de Tensão Alternada a Transistor [3]

A estrutura básica do estabilizador é mostrada na Figura 1.7.

Neste método os transistores T_1 e T_2 são comandados complementarmente.

A tensão de saída é uma função da razão tempo de condução/tempo de bloqueio do transistor.

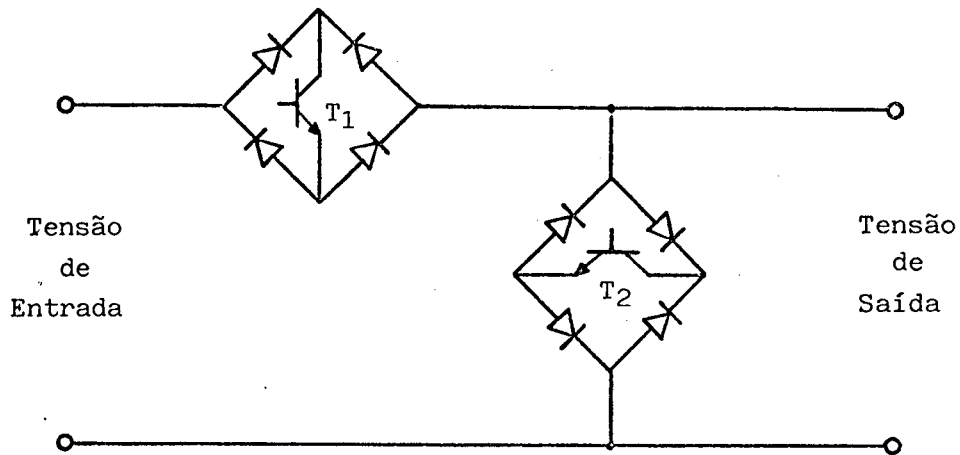


Figura 1.7 - Estrutura Básica do Estabilizador a Transistor.

1.3 - Conclusão

Quando se analisa os parâmetros que definem um estabilizador de tensão alternada, são importantes a tolerância na variação da tensão de entrada, a resposta dinâmica, a regulação estática, a distorção na tensão de saída e também o rendimento. Pode-se ainda considerar o peso e o volume do equipamento.

Na tentativa de se otimizar estes parâmetros tem-se desenvolvido várias técnicas para estabilização de tensão alternada, algumas delas citadas no presente Capítulo. Apesar disto nenhuma delas leva a um estabilizador ideal, ou seja, que apre^sente todos os seu parâmetros altamente otimizados. Todas as técnicas conhecidas apresentam, umas em relação às outras, vantagens e desvantagens.

Por este motivo pretendemos, através deste trabalho, com a utilização de componentes novos e de técnicas novas, realizar uma estrutura que é original tanto a nível de princípio, quanto a nível tecnológico, na tentativa de conseguir parâmetros mais otimizados para um estabilizador.

C A P Í T U L O 2

ANÁLISE DO FUNCIONAMENTO DA ESTRUTURA PROPOSTA

2.1 - Introdução

Neste Capítulo, será feita a apresentação da estrutura proposta neste trabalho.

Serão analisados dois modos de funcionamento. Inicialmente analisar-se-á o funcionamento da estrutura supondo-se que a tensão de entrada é constante e a tensão de saída é variável (funcionamento como variador estático de tensão alternada). Em seguida, será analisado o funcionamento da estrutura, supondo-se que a tensão de entrada é variável e a tensão de saída é fixa (funcionamento como estabilizador de tensão alternada).

2.2 - Apresentação da Estrutura Proposta neste Trabalho

A estrutura proposta no presente trabalho está representada na Figura 2.1.

O transformador TR_1 tem relação de transformação $n_1 = 1$. Sua função é fazer o isolamento galvânico entre a tensão de entrada e a de saída.

O transformador TR_2 tem dois enrolamentos secundários com relações de transformação iguais a n_2 e n_3 , respectivamente. Sua função será vista nos itens seguintes.

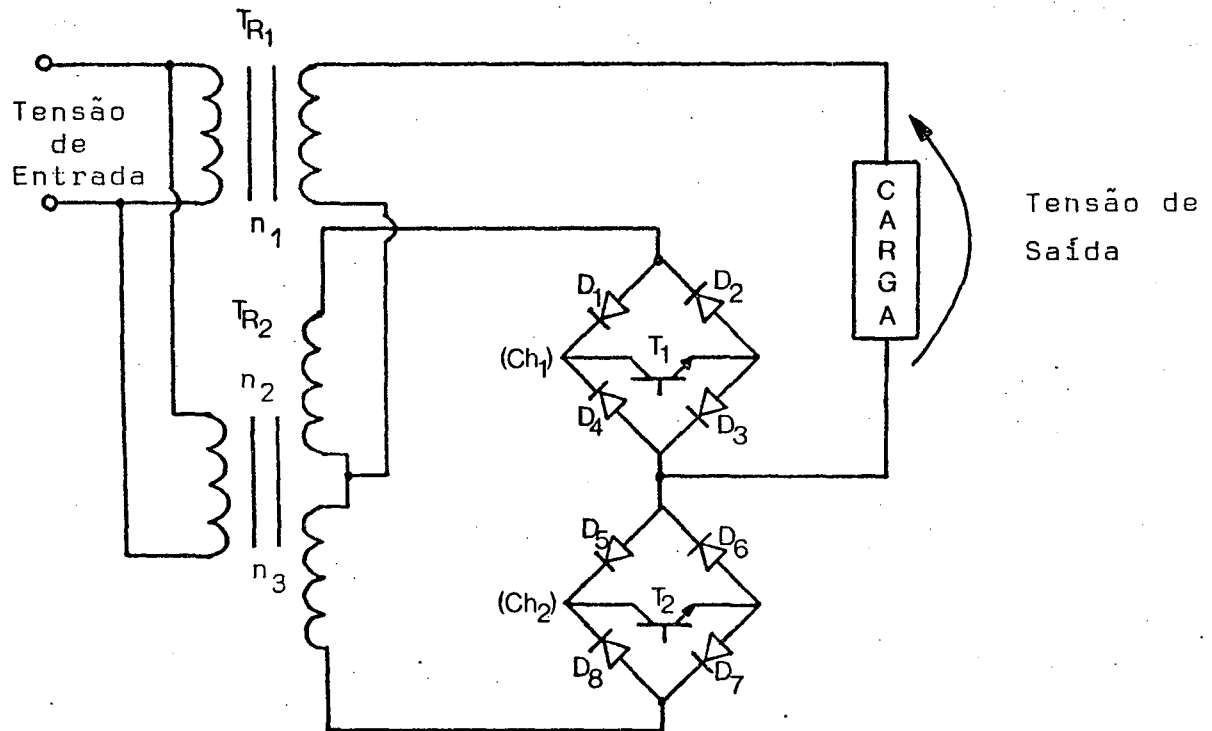


Figura 2.1 - Estrutura Proposta Neste Trabalho.

As chaves Ch_1 (composta pelo transistor T_1 e pelos diodos D_1 a D_4) e Ch_2 (composta pelo transistor T_2 e pelos diodos D_5 a D_8) são bidirecionais.

2.3 - Funcionamento com Tensão de Entrada Fixa e Tensão de Saída Variável (Variador Estático de Tensão Alternada Senoidal)

Para este tipo de funcionamento suporemos que as relações de transformação do transformador TR_2 são iguais.

Faremos ainda uma simplificação na estrutura da Figura 2.1, que está representada na Figura 2.2, para facilitar a análise do seu funcionamento.

A carga é resistiva pura.

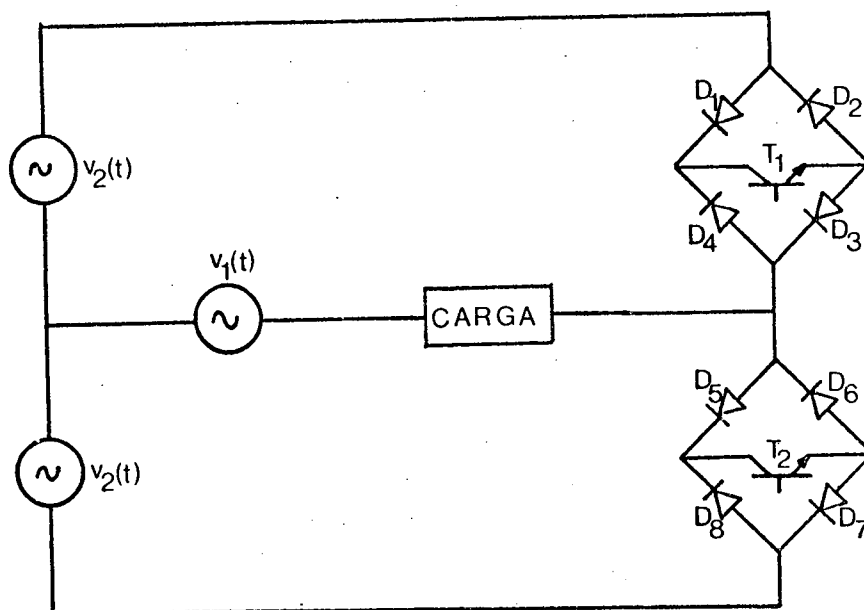


Figura 2.2 - Representação Modificada da Figura 2.1. A fonte $v_1(t)$ está associada ao secundário de TR₁. As fontes $v_2(t)$ estão associadas aos secundários de TR₂.

As formas de onda das tensões $v_1(t)$ e $v_2(t)$ são mostradas na Figura 2.3.

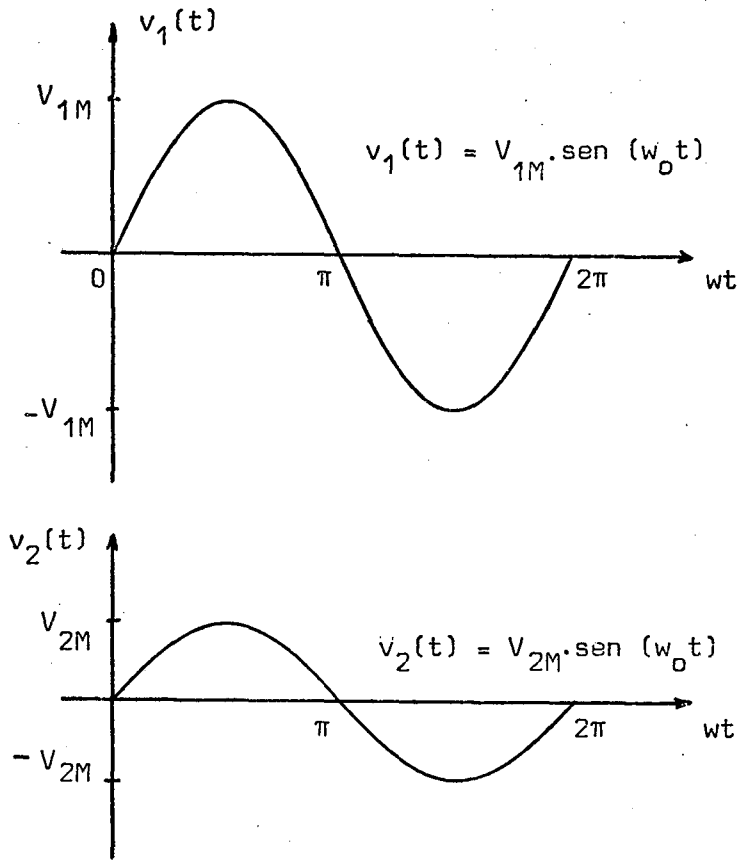


Figura 2.3 - Formas de Onda das Tensões $v_1(t)$ e $v_2(t)$.

Os transistores T_1 e T_2 da Figura 2.2 são comandados complementarmente. A Figura 2.4 mostra a corrente de base de cada transistor.

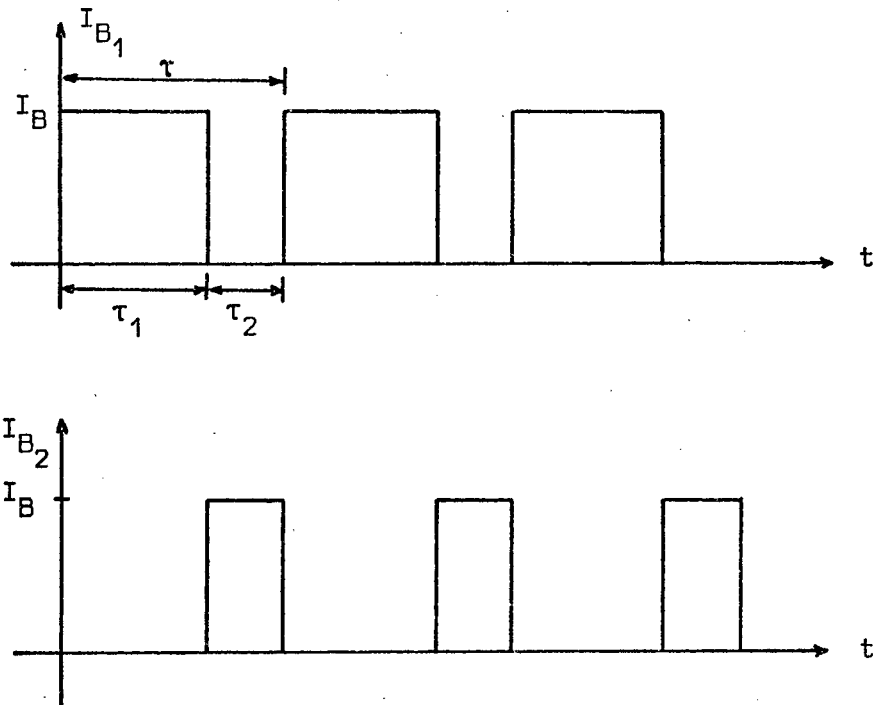


Figura 2.4 - Corrente de Base dos Transistores T_1 e T_2 .

Da Figura 2.4, obtém-se:

$$\tau = \tau_1 + \tau_2 \quad (\text{Eq 2.1})$$

Onde:

τ_1 = É o intervalo de tempo em que o transistor T_1 está conduzindo.

τ_2 = É o intervalo de tempo em que o transistor T_1 está bloqueado.

τ = É o período de chaveamento.

Podemos ainda escrever:

$$\tau = \frac{1}{f} \quad (\text{Eq 2.2})$$

onde f é a frequência de chaveamento.

Seja a razão cíclica R definida por:

$$R \triangleq \frac{\tau_1}{\tau} \quad (\text{Eq 2.3})$$

Através de simples substituições podemos ainda obter para R :

$$R = \tau_1 \cdot f \quad (\text{Eq 2.4})$$

$$R = \frac{\tau - \tau_2}{\tau} \quad (\text{Eq 2.5})$$

$$R = 1 - \frac{\tau_2}{\tau} \quad (\text{Eq 2.6})$$

2.3.1 - Funcionamento da Estrutura com $R = 1$

Para o funcionamento com $R = 1$, T_2 e os diodos D_5 a D_8 mantêm-se bloqueados o tempo todo. T_1 está conduzindo o tempo todo.

Quando $v_1(t)$ evolui de 0 a π , $v_2(t)$ também evolui de 0 a π . D_2 e D_4 conduzem a corrente de carga $i_L(t)$

através de T_1 . D_1 e D_3 estão bloqueados. A Figura 2.5 ilustra o que acabamos de dizer.

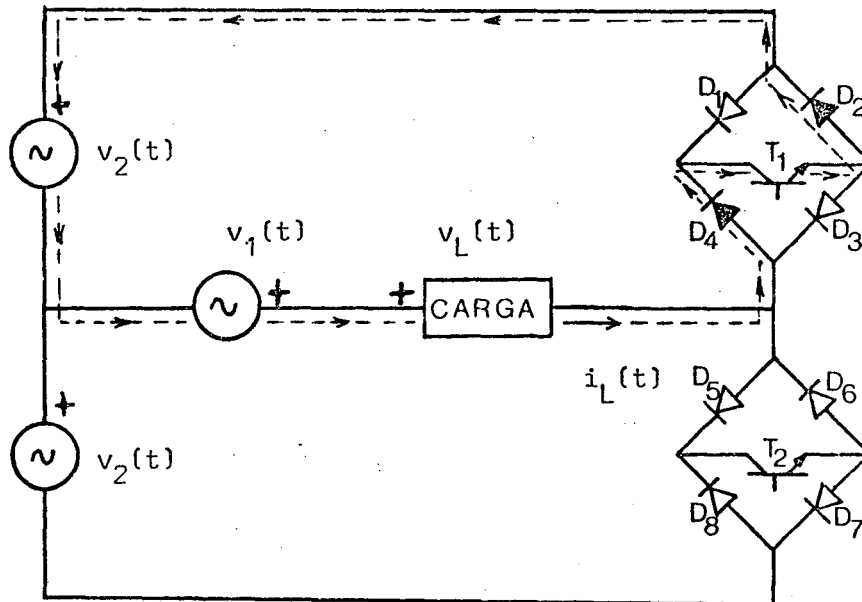


Figura 2.5 - Seqüência de Funcionamento quando $v_1(t)$ e $v_2(t)$ evoluem de 0 a π com $R = 1$.

Quando $v_1(t)$ evolui de π a 2π , $v_2(t)$ também evolui de π a 2π . Nestas condições D_1 e D_3 conduzem a corrente de carga através de T_1 . D_2 e D_4 estão bloqueados. A Figura 2.6 mostra esta seqüência.

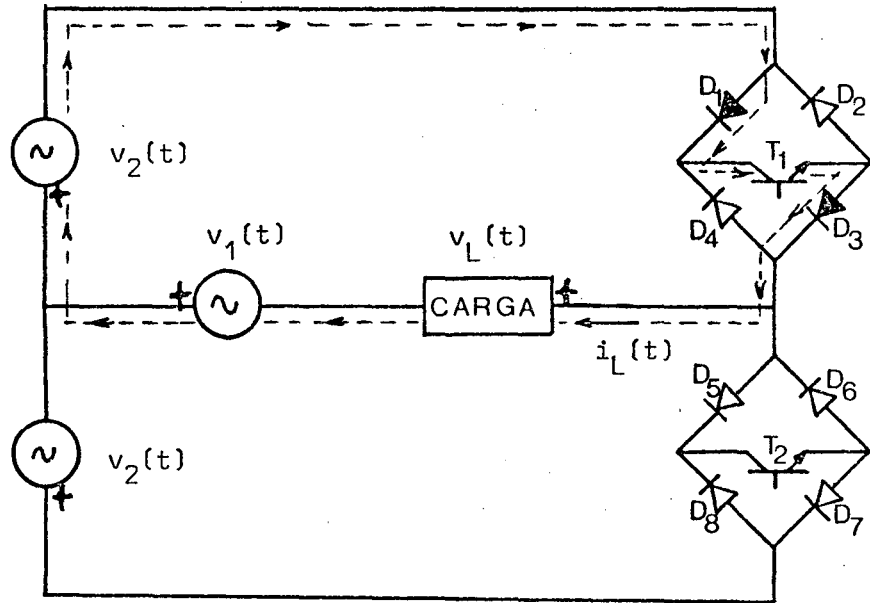


Figura 2.6 - Seqüência de Funcionamento quando $v_1(t)$ e $v_2(t)$ evoluem de π a 2π com $\mathbb{R} = 1$.

Através das Figuras 2.5 e 2.6 observa-se que a tensão de carga $v_L(t)$ será em qualquer instante:

$$v_L(t) = v_1(t) - v_2(t) \quad (\text{Eq 2.7})$$

A Figura 2.7 mostra as tensões $v_1(t)$, $v_2(t)$ e $v_L(t)$.

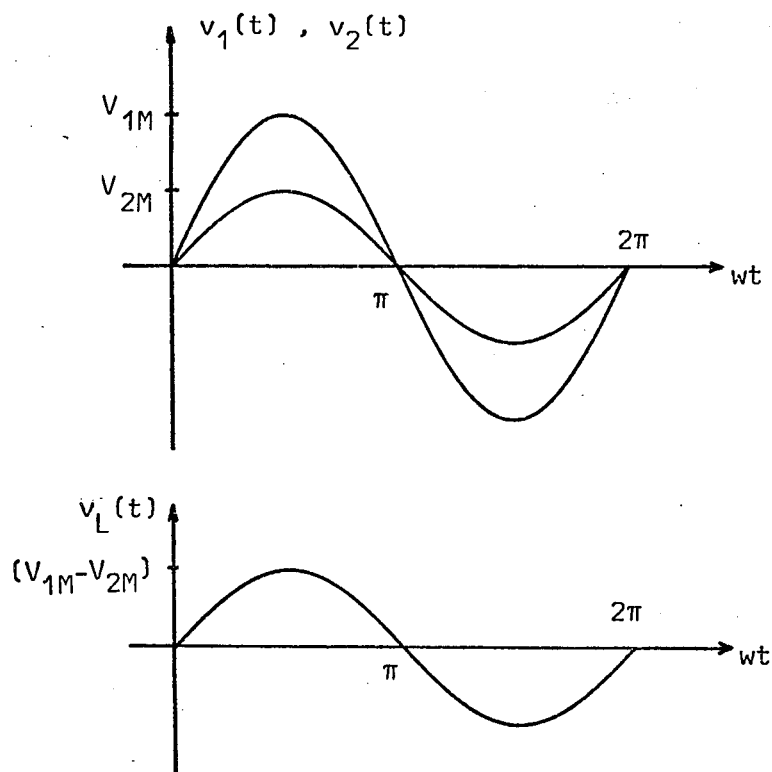


Figura 2.7 - Tensão $v_1(t)$, $v_2(t)$ e $v_L(t)$ para $R = 1$.

2.3.2 - Funcionamento da Estrutura com $R = 0$

Para $R = 0$, T_1 e os diodos D_1 a D_4 mantêm-se bloqueados o tempo todo. T_2 está conduzindo o tempo todo.

Quando $v_1(t)$ e $v_2(t)$ evoluem de 0 a π , os diodos D_5 e D_7 conduzem a corrente de carga. D_6 e D_8 estão bloqueados. A Figura 2.8 ilustra esta seqüência.

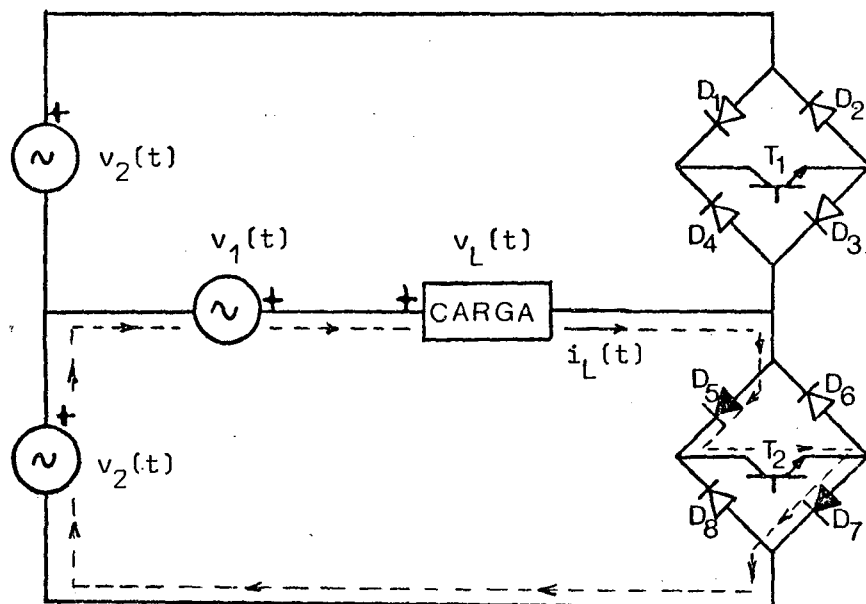


Figura 2.8 - Seqüência de Funcionamento quando $v_1(t)$ e $v_2(t)$ evoluem de 0 a π com $R = 0$.

No semi-ciclo seguinte, quando $v_1(t)$ e $v_2(t)$ evoluem de π a 2π , D_5 e D_7 bloqueiam. D_6 e D_8 conduzem a corrente de carga. A Figura 2.9 ilustra o que acabamos de dizer.

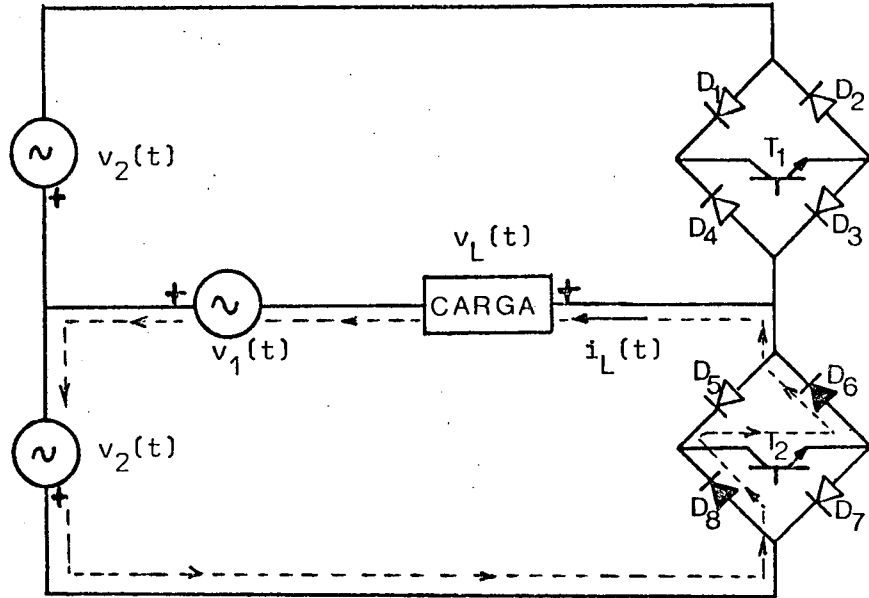


Figura 2.9 - Seqüência de Funcionamento quando $v_1(t)$ e $v_2(t)$ evoluem de π a 2π com $\mathbb{R} = 0$.

Através das Figuras 2.8 e 2.9 observa-se que a tensão de carga $v_L(t)$ será em qualquer instante:

$$v_L(t) = v_1(t) + v_2(t) \quad (\text{Eq 2.8})$$

A Figura 2.10 mostra as tensões $v_1(t)$, $v_2(t)$ e $v_L(t)$.

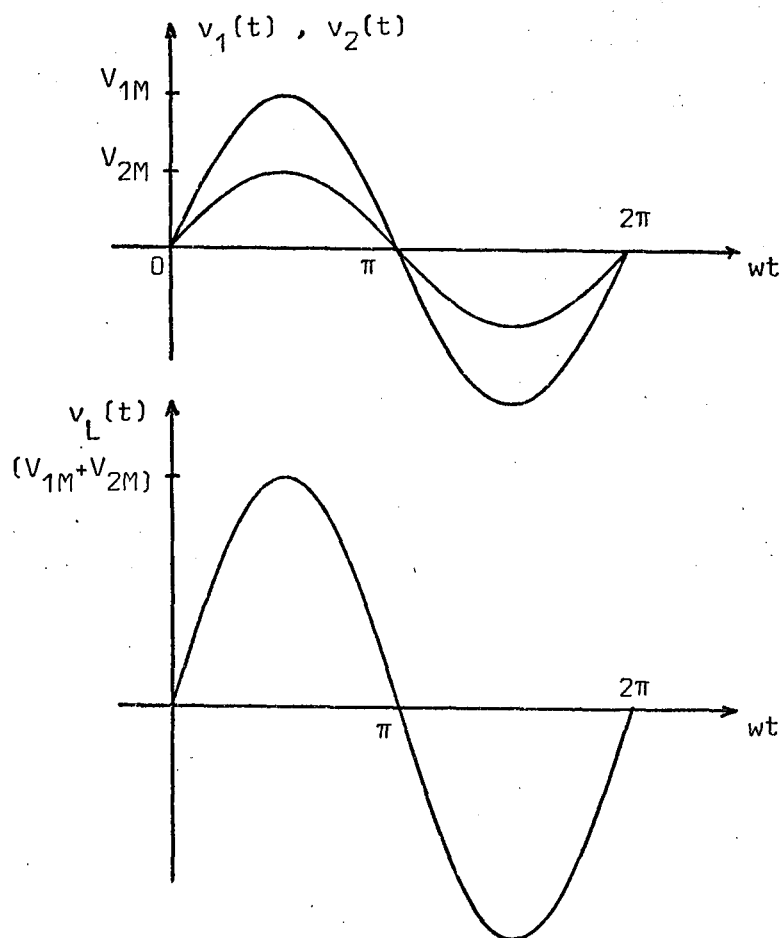


Figura 2.10 - Tensão $v_1(t)$, $v_2(t)$ e $v_L(t)$ para $R = 0$.

2.3.3 - Funcionamento da Estrutura com $R = 0,5$

Vamos considerar o circuito da Figura 2.11, onde está indicada a tensão $v(t)$.

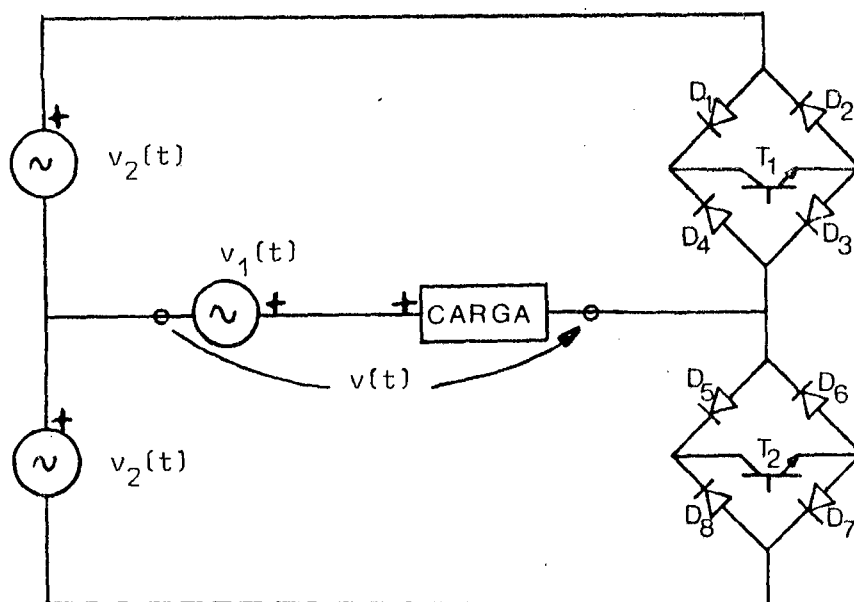


Figura 2.11 - Indicação da Tensão $v(t)$.

As formas de onda da corrente de base dos transistores T_1 e T_2 e da tensão $v(t)$ são mostradas na Figura 2.12.

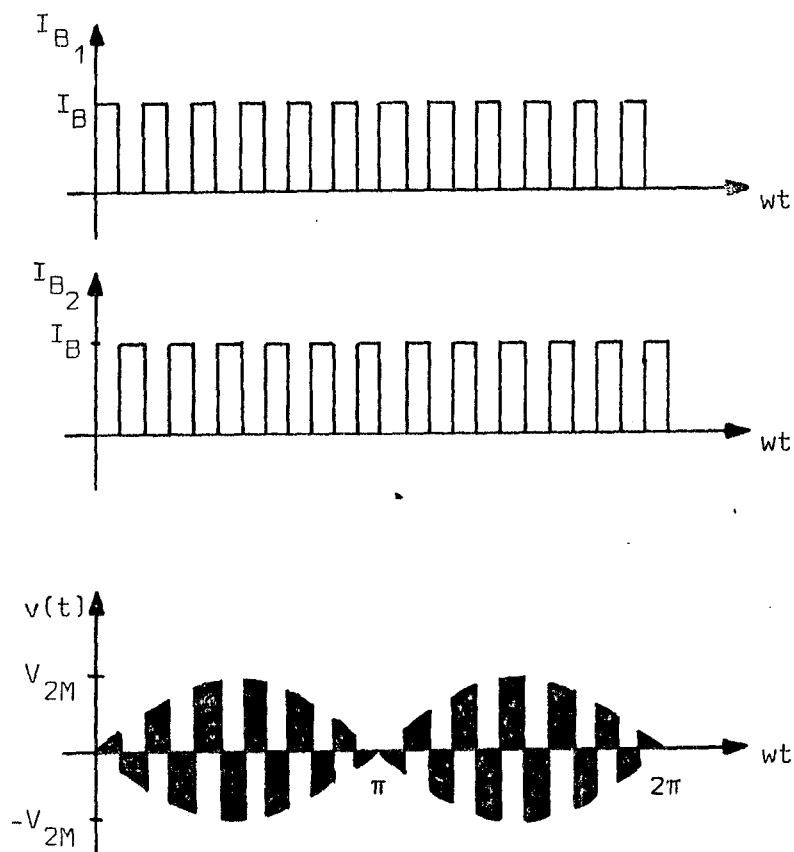


Figura 2.12 - Corrente de Base nos Transistores T_1 e T_2 e Tensão $v(t)$.

Se introduzirmos no circuito da Figura 2.11 um filtro LC, como mostra a Figura 2.13, as harmônicas de $v(t)$ serão filtradas. Como a componente fundamental de $v(t)$ é nula, teremos:

$$v_L(t) = v_1(t) \quad (\text{Eq 2.9})$$

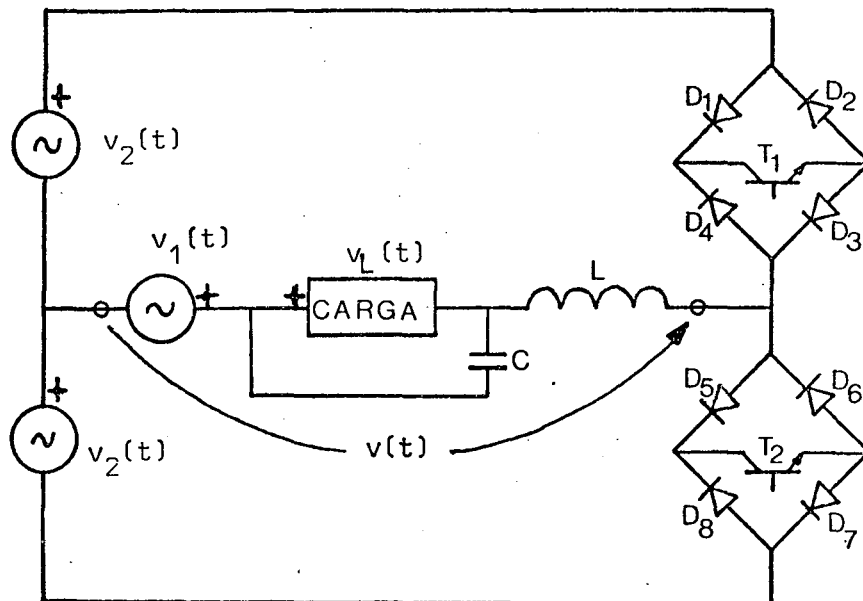


Figura 2.13 - Filtro LC introduzido no circuito da Figura 2.11.

2.3.4 - Funcionamento da Estrutura com $0,5 < R < 1$

Vamos considerar o circuito da Figura 2.14, onde estão indicadas as tensões $v(t)$ e $v_F(t)$, para um modo de funcionamento onde a razão cíclica se situa entre 0,5 e 1.

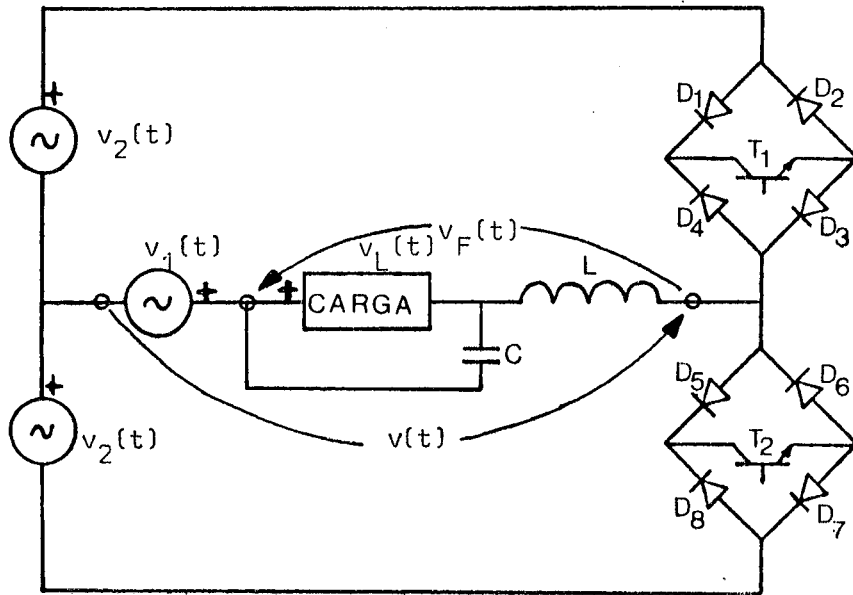


Figura 2.14 - Indicação das Tensões $v(t)$ e $v_F(t)$.

A Figura 2.15 mostra as correntes de base dos transistores T_1 e T_2 e a tensão $v(t)$.

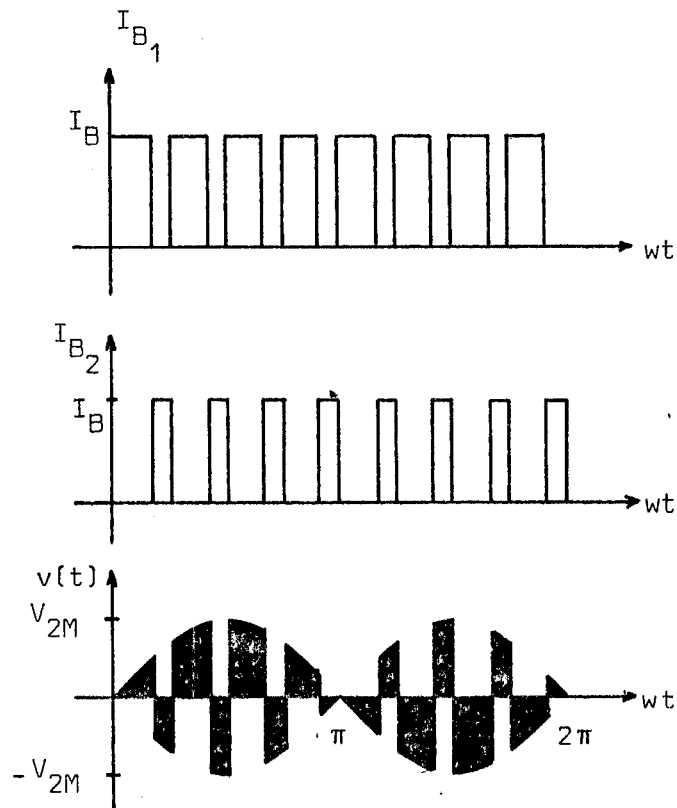


Figura 2.15 - Corrente de Base de T_1 e T_2 e Tensão $v(t)$.

Nestas condições, a tensão $v_F(t)$ indicada no circuito da Figura 2.14 é em qualquer instante:

$$v_F(t) = v_1(t) - v(t) \quad (\text{Eq 2.10})$$

O aspecto da tensão $v_F(t)$ é mostrado na Figura 2.16.

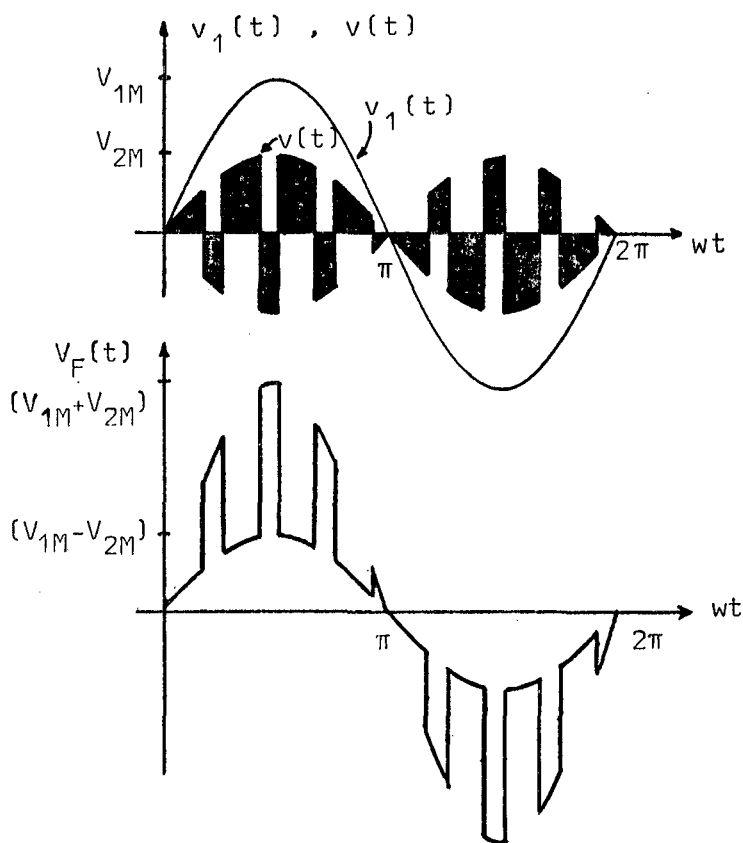


Figura 2.16 - Aspecto da Tensão $v_F(t)$.

A tensão de carga $v_L(t)$ é obtida a partir da filtragem de $v_F(t)$ pelo filtro LC. Como pretendemos trabalhar com uma frequência de chaveamento elevada, as harmônicas que se fizerem presentes também possuirão frequências desta ordem ou maior, facilitando assim a filtragem da tensão $v_L(t)$ a ser apli

cada sobre a carga.

De uma forma geral, para qualquer modo de funcionamento, daqueles que foram analisados, a tensão de carga $v_L(t)$ será:

$$v_L(t) = v_1(t) + v_c(t) \cdot [1 - 2R] \quad (\text{eq 2.11})$$

sendo $v_c(t)$ a componente fundamental da tensão $v(t)$.

No estudo feito até agora, supusemos a tensão de entrada constante e mostramos que através da modificação da razão cíclica podemos variar a tensão de saída sobre a carga de $(V_1 - V_2)$ até $(V_1 + V_2)$, sendo V_1 e V_2 os valores eficazes das tensões $v_1(t)$ e $v_2(t)$, respectivamente.

A seguir verificaremos como se pode modificar a razão cíclica para, a partir de uma tensão de entrada variável, obtermos uma tensão de saída constante sobre a carga.

2.4 - Funcionamento com Tensão de Entrada Variável e Tensão de Saída Fixa (Estabilizador de Tensão Alternada Senoidal)

2.4.1 - Introdução

O circuito da Figura 2.2 pode também funcionar como estabilizador de tensão alternada, se nele for introduzido um circuito que monitore a tensão de carga e atue na razão cíclica (Figura 2.17).

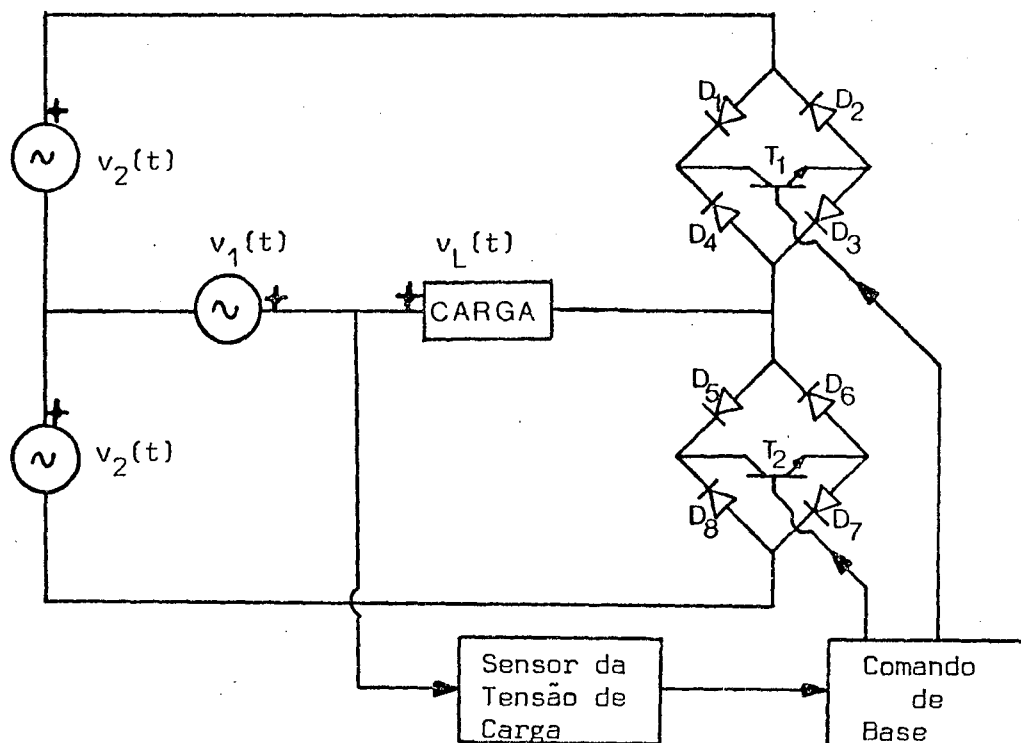


Figura 2.17 - Estrutura Básica do Estabilizador.

Se num dado instante houver uma variação na tensão de entrada $v_1(t)$, que é a própria tensão que se deseja sobre a carga, esta aparecerá instantaneamente sobre ela. O sensor da tensão de carga atuará sobre o comando de base dos transistores, fazendo com que a razão cíclica assumo um valor tal que a tensão de carga volte ao seu valor nominal.

A tensão de entrada pode sofrer variações positivas ou negativas, em relação ao valor nominal.

Com o circuito da Figura 2.17, a tensão de carga $v_L(t)$ será estabilizada para variações não simétricas de $v_1(t)$ em relação ao seu valor nominal, porque as relações de transformação do transformador TR_2 são iguais (a n_2) conforme suposto no item 2.3.

Vamos provar isto que acabamos de dizer.

Sejam:

V_L = valor eficaz da tensão de carga.

V_1 = valor eficaz da tensão de entrada.

n_2 = relação de transformação dos dois secundários de TR₂.

ΔV_1^+ = valor eficaz da máxima variação positiva da tensão de entrada.

ΔV_1^- = Valor eficaz da máxima variação negativa da tensão de entrada.

Quando a tensão de entrada sobe até $(V_1 + \Delta V_1^+)$, o transistor T₁ deve estar conduzindo o tempo todo e o transistor T₂ deve estar bloqueado o tempo todo. A tensão de carga, como sabemos, deve ficar constante, ou seja, $V_L = V_1$. Assim,

$$V_L = V_1 + \Delta V_1^+ - n_2 \cdot (V_1 + \Delta V_1^+) \quad (\text{Eq 2.12})$$

Como $V_L = V_1$, temos:

$$\Delta V_1^+ = n_2 \cdot (V_1 + \Delta V_1^+) \quad (\text{Eq 2.13})$$

Da equação 2.13 tiramos:

$$\frac{\Delta V_1^+}{V_1} = \frac{n_2}{1 - n_2} \quad (\text{Eq 2.14})$$

Quando a tensão de entrada desce até $(V_1 - \Delta V_1^-)$, o transistor T_1 deve estar bloqueado o tempo todo e o transistor T_2 deve estar conduzindo o tempo todo. Como a tensão de carga deve ficar constante, temos:

$$V_L = V_1 - \Delta V_1^- + n_2 (V_1 - \Delta V_1^-) \quad (\text{Eq 2.15})$$

Como $V_L = V_1$, obtemos:

$$\Delta V_1^- = n_2 (V_1 - \Delta V_1^-) \quad (\text{Eq 2.16})$$

Da Equação 2.16 tiramos:

$$\frac{\Delta V_1^-}{V_1} = \frac{n_2}{1 + n_2} \quad (\text{Eq 2.17})$$

Desta forma, as Equações 2.14 e 2.17 mostram que a máxima variação positiva (ΔV_1^+) e negativa (ΔV_1^-) da tensão de entrada são diferentes e ambas dependem das relações de transformação n_2 do transformador TR_2 .

Podemos concluir então que se quisermos especificar que a máxima variação positiva e a máxima variação negativa da tensão de entrada devem ser iguais, então as relações de transformação do transformador TR_2 devem ser diferentes.

Desta forma a estrutura que iremos analisar daqui para frente é aquela mostrada na Figura 2.18 e de forma mais simplificada na Figura 2.19.

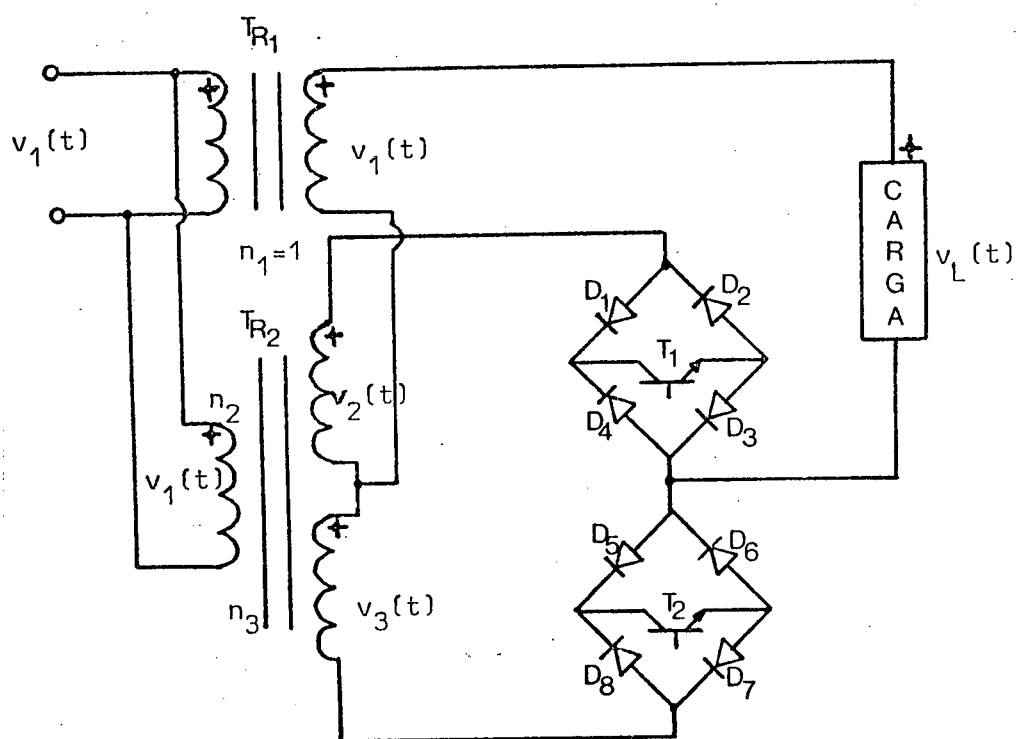


Figura 2.18 - Estrutura do Estabilizador com as Relações de Transformação do Transformador TR_2 diferentes.

As relações de transformação do Transformador TR_2 serão determinadas no item seguinte.

As seqüências de funcionamento do circuito da Figura 2.19 são as mesmas descritas anteriormente, mudando apenas os níveis de tensão dos secundários do transformador TR_2 .

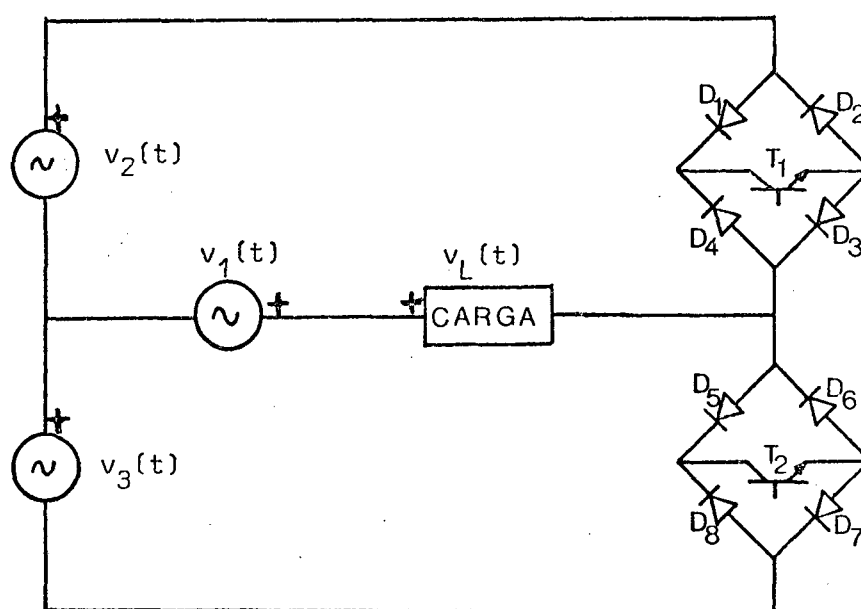


Figura 2.19 - Representação Simplificada da Estrutura da Figura 2.18.

2.4.2 - Relações de Transformação do Transformador TR₂

Consideremos o circuito da Figura 2.18.

Sejam:

V_1 = valor eficaz da tensão de entrada.

V_L = valor eficaz da tensão da carga.

ΔV_1 = máxima variação especificada para a tensão da rede, em volts eficazes.

V_2 e V_3 = tensões eficazes nos secundários do transformador TR₂.

Quando as tensões primária de TR₁ e de TR₂ sobem até $(V_1 + \Delta V_1)$, a tensão secundária de TR₁ também sobe até $(V_1 + \Delta V_1)$ uma vez que a sua relação de transformação é $n_1 = 1$.

Nestas condições o transistor T₁ deve estar conduzindo e o transistor T₂ deve estar bloqueado, ambos, o tempo todo.

Assim podemos escrever para a tensão de carga:

$$V_L = V_1 + \Delta V_1 - V_2 \quad (\text{Eq 2.18})$$

como:

$$V_L = V_1 \quad (\text{Eq 2.19})$$

então:

$$V_2 = \Delta V_1 \quad (\text{Eq 2.20})$$

Portanto, uma das relações de transformação de TR_2 , n_2 , será dada por:

$$n_2 = \frac{\Delta V_1}{V_1 + \Delta V_1} \quad (\text{Eq 2.21})$$

Quando as tensões primária de TR_1 e de TR_2 descem até $(V_1 - \Delta V_1)$, a tensão secundária de TR_1 também desce até $(V_1 - \Delta V_1)$.

Nestas condições o transistor T_1 deve estar bloquado e o transistor T_2 deve estar conduzindo, ambos, o tempo todo.

Assim podemos escrever:

$$V_L = V_1 - \Delta V_1 + V_3 \quad (\text{Eq 2.22})$$

Como:

$$V_L = V_1 \quad (\text{Eq 2.23})$$

Então:

$$V_3 = \Delta V_1 \quad (\text{Eq 2.24})$$

Portanto, a outra relação de transformação de TR_2 , n_3 , será dada por:

$$n_3 = \frac{\Delta V_1}{V_1 - \Delta V_1} \quad (\text{Eq 2.25})$$

2.4.3 - Variação da Razão Cíclica em Função da Variação da Tensão de Entrada

Para o circuito da Figura 2.18, o valor eficaz da tensão de carga num determinado instante será:

$$V_L = (V_1 \pm \delta V_1) - n_2 \cdot (V_1 \pm \delta V_1) \cdot R + n_3 \cdot (V_1 \pm \delta V_1) \cdot (1 - R) \quad (\text{Eq 2.26})$$

Onde:

V_L = valor eficaz da tensão na carga.

V_1 = valor eficaz da tensão de entrada.

n_2, n_3 = relações de transformação de TR_2 .

R = razão cíclica.

δV_1 = variação ocorrida na tensão de entrada em um dado intervalo de tempo, em volts eficazes.

Se supusermos que δV_1 pode ser positiva ou negativa, podemos reescrever a Equação 2.26:

$$V_L = (V_1 + \delta V_1) - n_2 \cdot (V_1 + \delta V_1) R + n_3 \cdot (V_1 + \delta V_1) \cdot (1 - R) \quad (\text{Eq 2.27})$$

Desenvolvendo a Equação 2.27 e lembrando que a tensão na carga deve ser a qualquer instante $V_L = V_1$, podemos obter uma expressão para a razão cíclica R em função de δV_1 .

Então, a partir da Equação 2.27, obtemos:

$$\begin{aligned} V_L = V_1 + \delta V_1 - n_2 V_1 R - n_2 \delta V_1 R + n_3 V_1 - n_3 V_1 R + n_3 \delta V_1 - \\ - n_3 \delta V_1 R \end{aligned} \quad (\text{Eq 2.28})$$

Lembrando que $V_L = V_1$, temos:

$$0 = R \cdot (-n_2 V_1 - n_3 V_1 - n_2 \delta V_1 - n_3 \delta V_1) + n_3 V_1 + \delta V_1 + n_3 \delta V_1 \quad (\text{Eq 2.29})$$

Assim:

$$R = \frac{n_3 \cdot (V_1 + \delta V_1) + \delta V_1}{n_2 \cdot (V_1 + \delta V_1) + n_3 \cdot (V_1 + \delta V_1)} \quad (\text{Eq 2.30})$$

A Equação 2.30 mostra como varia a razão cíclica R em função de δV_1 .

Da Equação 2.30, podemos verificar várias situações:

1ª) Se $\delta V_1 = \Delta V_1$ (máxima variação positiva especificada para a tensão da rede em Volts eficazes), obtemos das Equações 2.21, 2.25 e 2.30:

$$R = 1$$

2ª) Se $\delta V_1 = -\Delta V_1$ (máxima variação negativa especificada para a tensão da rede em Volts eficazes), obtemos das Equações 2.21, 2.25 e 2.30:

$$R = 0$$

3ª) Se δV_1 , num determinado instante, for igual a zero obtemos da Equação 2.30:

$$R = \frac{n_3}{n_2 + n_3} \quad (\text{Eq 2.31})$$

A Equação 2.31 mostra que, se num determinado momento a tensão de entrada estiver constante, a razão cíclica R depende apenas das relações de transformação do transformador TR_2 .

Será feito a seguir um desenvolvimento da Equação 2.30, para que se possa verificar graficamente a variação da razão cíclica em função de δV_1 .

A partir das Equações 2.21, 2.25 e 2.30, obtemos:

$$R = \frac{\frac{\Delta V_1}{V_1 - \Delta V_1} \cdot (V_1 + \delta V_1) + \delta V_1}{\frac{\Delta V_1}{(V_1 + \Delta V_1)} \cdot (V_1 + \delta V_1) + \frac{\Delta V_1}{(V_1 - \Delta V_1)} \cdot (V_1 + \delta V_1)}$$

(Eq 2.32)

Desenvolvendo a Equação 2.32, obtemos:

$$R = \frac{\frac{\Delta V_1}{V_1} + \left(\frac{\Delta V_1}{V_1}\right)^2 + \frac{\delta V_1}{V_1} + \frac{\delta V_1}{V_1} \cdot \frac{\Delta V_1}{V_1}}{2 \cdot \left(\frac{\Delta V_1}{V_1} + \frac{\Delta V_1}{V_1} \cdot \frac{\delta V_1}{V_1}\right)}$$

(Eq 2.33)

Se definirmos:

$$A \triangleq \frac{\Delta V_1}{V_1}$$

(Eq 2.34)

módulo da máxima variação percentual especificada para a variação na tensão de entrada.

e

$$B \triangleq \frac{\delta V_1}{V_1} \quad (\text{Eq 2.35})$$

valor algébrico da variação percentual que ocorre na tensão de entrada num dado intervalo de tempo

podemos reescrever a Equação 2.33:

$$R = \frac{A^2 + A + B + AB}{2 \cdot (A + AB)} \quad (\text{Eq 2.36})$$

A partir das Equações 2.34, 2.35 e 2.36, vamos plotar uma família de curvas ($R \times B$), tomando A como parâmetro.

O gráfico é o da Figura 2.20.

2.5 - Conclusão

Neste Capítulo foi apresentada a estrutura proposta neste trabalho.

Mostramos o funcionamento da estrutura com tensão de entrada fixa e tensão de saída variável e, também, com tensão de entrada variável e tensão de saída fixa.

Mostramos ainda que no funcionamento da estrutura como estabilizador, se quisermos especificar uma variação simétrica para a tensão de entrada, as relações de transformação de

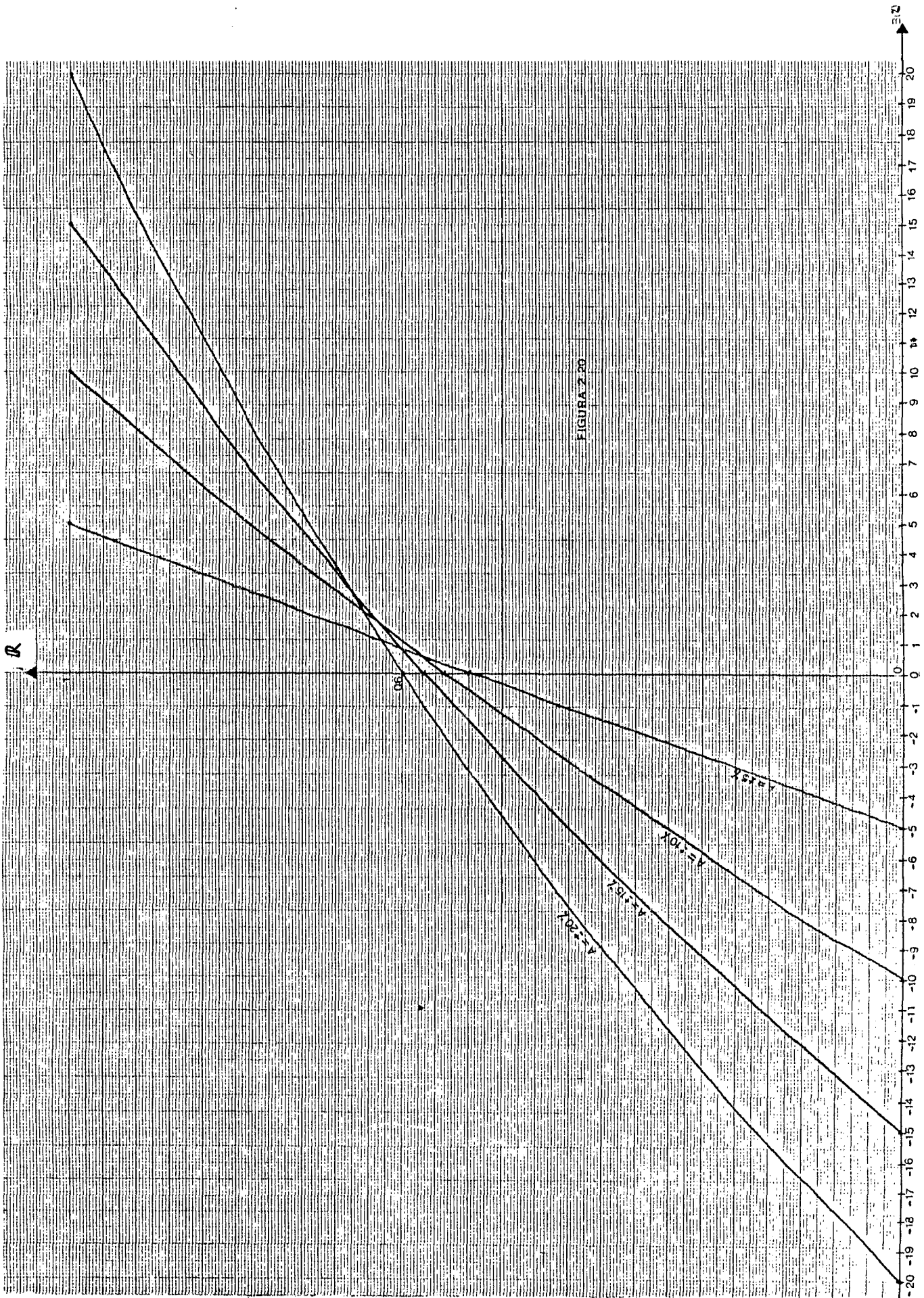


Figura 2.20

TR_2 devem ser diferentes. Mostramos como determinar estas relações.

Finalmente determinamos uma expressão e um ábaco, que permitem verificar como varia a razão cíclica em função da variação na tensão de entrada, para manter a tensão de saída estabilizada.

C A P Í T U L O 3

DIMENSIONAMENTO DOS TRANSFORMADORES

3.1 - Introdução

No Capítulo anterior determinamos expressões dadas pelas equações 2.21 e 2.25 para o dimensionamento das relações de transformação, n_2 e n_3 , de TR_2 .

Na determinação destas expressões, considerou-se que a razão cíclica pode assumir o valor zero ou um. Sabemos que isto não acontece na prática, ou seja, a razão cíclica pode assumir um valor máximo e mínimo diferentes de um e zero.

Neste Capítulo obteremos expressões que permitem determinar as relações de transformação de TR_2 , adotando para a razão cíclica um valor mínimo e um máximo diferentes de zero e um.

Além disso, também serão determinadas as potências dos transformadores TR_1 e TR_2 , juntamente com um exemplo de cálculo.

3.2 - Determinação das Relações de Transformação de TR_2 (n_2 e n_3) Adotando-se uma Razão Cíclica Máxima e uma Mínima diferentes de Um e Zero

Consideremos a estrutura da Figura 2.18.

Sejam:

V_L = Valor eficaz da tensão de carga.

V_1 = Valor eficaz da tensão de entrada.

ΔV_1 = Módulo da máxima variação específica da para a tensão de entrada, em volts eficazes.

V_2 e V_3 = Valor eficaz das tensões nos secundários de TR_2 .

$R_{\text{máx}}$ = Razão cíclica máxima.

$R_{\text{mín}}$ = Razão cíclica mínima.

Sabe-se que:

$$R_{\text{mín}} = 1 - R_{\text{máx}} \quad (\text{Eq 3.1})$$

Quando a tensão de entrada subir até $(V_1 + \Delta V_1)$ a razão cíclica deve ser máxima, ou seja, o transistor T_1 deve estar conduzindo muito mais tempo que o transistor T_2 .

Nestas condições, a tensão de carga será dada por:

$$V_L = V_1 + \Delta V_1 - V_2 \cdot R_{\text{máx}} + V_3 \cdot R_{\text{mín}} \quad (\text{Eq 3.2})$$

Como: $V_L = V_1$, temos:

$$0 = \Delta V_1 - V_2 \cdot R_{\text{máx}} + V_3 \cdot (1 - R_{\text{máx}}) \quad (\text{Eq 3.3})$$

Assim:

$$V_2 = \frac{\Delta V_1 + V_3 \cdot (1 - R_{\text{máx}})}{R_{\text{máx}}} \quad (\text{Eq 3.4})$$

Quando a tensão de entrada descer até $(V_1 - \Delta V_1)$ a razão cíclica deve ser mínima, ou seja, o transistor T_2 deve estar conduzindo muito mais tempo que o transistor T_1 .

Nestas condições, temos:

$$V_L = V_1 - \Delta V_1 - V_2 \cdot R_{\text{min}} + V_3 \cdot R_{\text{máx}} \quad (\text{Eq 3.5})$$

Como: $V_L = V_1$, temos:

$$0 = - \Delta V_1 - V_2 \cdot (1 - R_{\text{máx}}) + V_3 \cdot R_{\text{máx}} \quad (\text{Eq 3.6})$$

Assim:

$$V_3 = \frac{\Delta V_1 + V_2 \cdot (1 - R_{\text{máx}})}{R_{\text{máx}}} \quad (\text{Eq 3.7})$$

Substituindo a Equação 3.7 na Equação 3.4, obtemos:

$$V_2 = \frac{\Delta V_1 + \frac{[\Delta V_1 + V_2 \cdot (1 - R_{\text{máx}})]}{R_{\text{máx}}}}{R_{\text{máx}}} \cdot (1 - R_{\text{máx}}) \quad (\text{Eq 3.8})$$

Desenvolvendo a Equação 3.8, obtemos:

$$V_2 = \frac{\Delta V_1}{(2 R_{\text{máx}} - 1)} \quad (\text{Eq 3.9})$$

Como sabemos que:

$$n_2 = \frac{V_2}{V_1 + \Delta V_1} \quad (\text{Eq 3.10})$$

Podemos obter:

$$n_2 = \frac{\Delta V_1}{(V_1 + \Delta V_1) \cdot (2 R_{\text{máx}} - 1)} \quad (\text{Eq 3.11})$$

Usando um raciocínio análogo podemos obter para n_3 :

$$n_3 = \frac{\Delta V_1}{(V_1 - \Delta V_1) \cdot (2 R_{\text{máx}} - 1)} \quad (\text{Eq 3.12})$$

Desta forma, as Equações 3.11 e 3.12 permitem calcular as relações de transformação de TR_2 , para uma determinada razão cíclica máxima (e mínima) especificada.

3.3 - Determinação de um Âbaco para o Cálculo de n_2 e n_3

A partir deste âbaco, pode-se fazer:

1º) A determinação de n_2 considerando $R_{\text{máx}} = 1$
e $R_{\text{min}} = 0$.

2º) A determinação de n_3 considerando $R_{\text{máx}} = 1$
e $R_{\text{min}} = 0$.

3º) A determinação de n_2 considerando $R_{\text{máx}} =$
 $0,9$ e $R_{\text{min}} = 0,1$.

4º) A determinação de n_3 considerando $R_{\text{máx}} =$
 $0,9$ e $R_{\text{min}} = 0,1$.

Estas curvas permitem a determinação de n_2 e n_3 para uma máxima variação especificada (A%) para a tensão da rede, no projeto do estabilizador.

Sejam as seguintes Equações:

$$A = \frac{\Delta V_1}{V_1} \quad (\text{Eq 3.13})$$

$$n_2 = \frac{\Delta V_1}{V_1 + \Delta V_1} \quad (\text{Eq 3.14})$$

$$n_3 = \frac{\Delta V_1}{V_1 - \Delta V_1} \quad (\text{Eq 3.15})$$

Combinando as Equações 3.13 e 3.14 e ainda 3.13 e 3.15, obtemos:

$$n_2 = \frac{A}{1 + A} \quad (\text{Eq 3.16})$$

e

$$n_3 = \frac{A}{1 - A} \quad (\text{Eq 3.17})$$

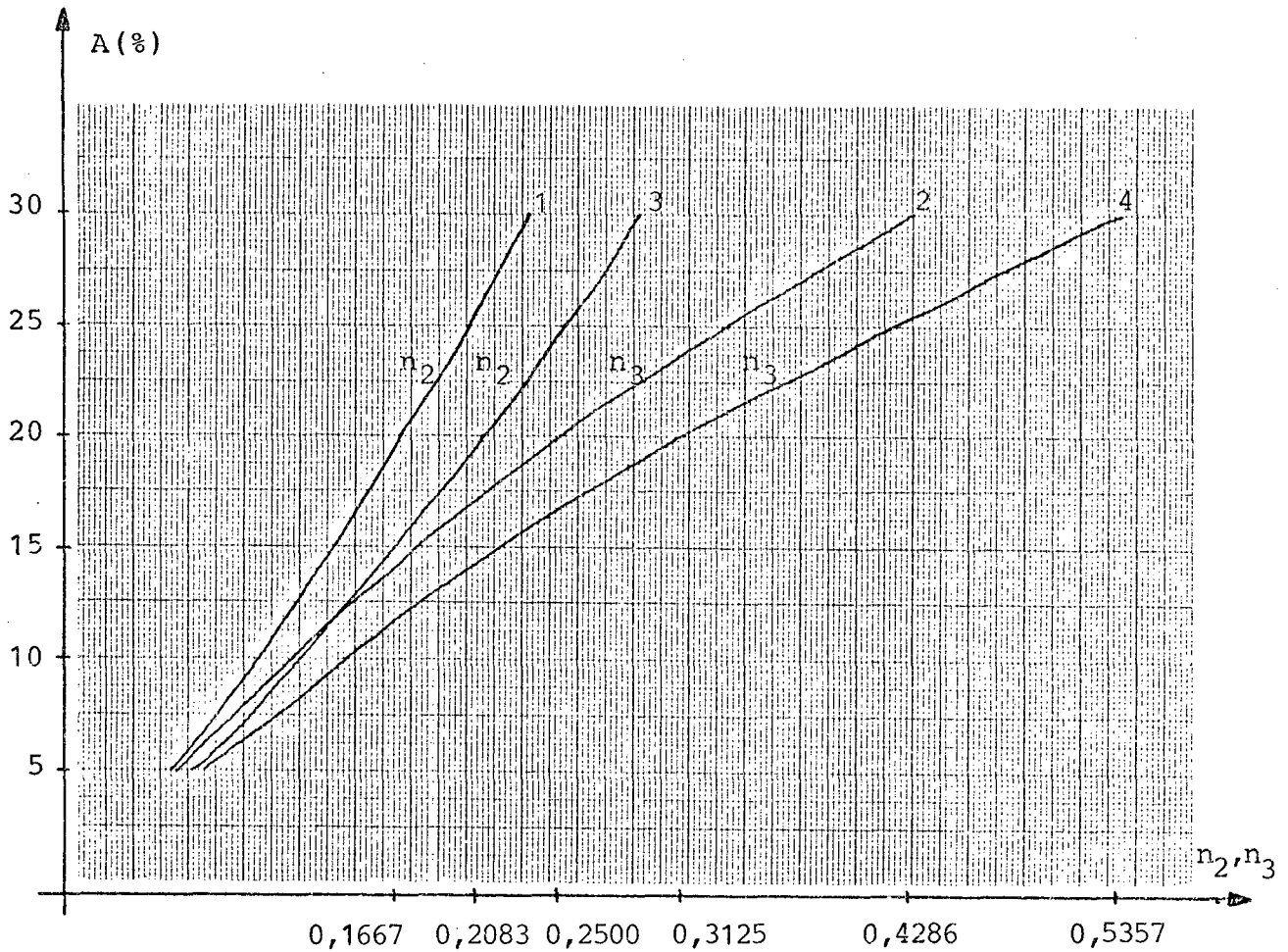
As Equações 3.16 e 3.17 determinam, respectivamente, as curvas 1 e 2 no ábaco da Figura 3.1.

Consideremos as Equações 3.11, 3.12 e 3.13. A partir delas podemos obter:

$$n_2 = \frac{A}{(1 + A) \cdot (2 R_{\text{máx}} - 1)} \quad (\text{Eq 3.18})$$

$$n_3 = \frac{A}{(1 - A) \cdot (2 R_{\text{máx}} - 1)} \quad (\text{Eq 3.19})$$

As Equações 3.18 e 3.19 determinam, respectivamente as curvas 3 e 4 no ábaco da Figura 3.1.



Curva 1 - Determinação de n_2 em função de A% para $R_{\text{máx}} = 1$ e $R_{\text{mín}} = 0$ (caso ideal).

Curva 2 - Determinação de n_3 em função de A% para $R_{\text{máx}} = 1$ e $R_{\text{mín}} = 0$ (caso ideal)

Curva 3 - Determinação de n_2 em função de A% para $R_{\text{máx}} = 0,9$ e $R_{\text{mín}} = 0,1$ (caso real).

Curva 4 - Determinação de n_3 em função de A% para $R_{\text{máx}} = 0,9$ e $R_{\text{mín}} = 0,1$ (caso real).

Figura 3.1

3.4 - Potência do Transformador TR₁

A potência do transformador TR₁ é dada pela Equação 3.20:

$$P_1 = P_L + \Delta V_1 \cdot I_L \quad (\text{Eq 3.20})$$

Onde:

P_1 = Potência do transformador TR₁.

$P_L = V_1 \cdot I_L$ = Potência da carga.

ΔV_1 = Máxima variação especificada para a tensão de entrada, em Volts eficazes.

I_L = Corrente eficaz na carga.

V_1 = Tensão eficaz de entrada.

3.5 - Potência do Transformador TR₂

A potência do transformador TR₂ é dada pela Equação 3.21:

$$P_2 = n_2 \cdot (V_1 + \Delta V_1) \cdot I_L + n_3 \cdot (V_1 + \Delta V_1) \cdot I_L \quad (\text{Eq 3.21})$$

Substituindo as Equações 3.11 e 3.12 na Equação 3.21, obtemos:

$$P_2 = \frac{\Delta V_1 \cdot I_L}{(2 R_{\text{máx}} - 1)} \cdot \left(1 + \frac{V_1 + \Delta V_1}{V_1 - \Delta V_1} \right) \quad (\text{Eq 3.22})$$

Se supusermos, num caso ideal, que $R_{\text{máx}} = 1$, a potência do transformador TR_2 será dada por:

$$P_2 = \Delta V_1 \cdot I_L \cdot \left(1 + \frac{V_1 + \Delta V_1}{V_1 - \Delta V_1} \right) \quad (\text{Eq 3.23})$$

3.6 - Determinação de um Ábaco para o Cálculo da Potência dos Transformadores TR_1 e TR_2

A partir da Equação 3.20, podemos expressar a potência do transformador TR_1 , P_1 , em pu:

$$P_1 = V_1 \cdot I_L + \Delta V_1 \cdot I_L \quad (\text{Eq 3.24})$$

Dividindo a Equação 3.24 por $(V_1 \cdot I_L)$, temos:

$$\frac{P_1}{V_1 \cdot I_L} = 1 + \frac{\Delta V_1}{V_1} \quad (\text{Eq 3.25})$$

Tomando a potência da carga $(V_1 \cdot I_L)$ como potência de base e utilizando a Equação 3.13, podemos obter:

$$P_1 \text{ (pu)} = \frac{P_1}{V_1 \cdot I_L} = 1 + A \quad (\text{Eq 3.26})$$

Utilizando um raciocínio análogo, podemos obter a potência do transformador TR₂ também em pu:

$$P_2 \text{ (pu)} = \frac{P_2}{V_1 \cdot I_L} = \frac{A}{(2 R_{\text{máx}} - 1)} \cdot \left(1 + \frac{1 + A}{1 - A} \right)$$

(Eq 3.27)

O ábaco da Figura 3.2, obtido a partir das Equações 3.26 e 3.27, permite a determinação da potência dos transformadores TR₁ e TR₂, para uma determinada tolerância na tensão de entrada (A%) especificada no projeto do estabilizador.

3.7 - Exemplo de Cálculo

Neste item será feito o dimensionamento dos transformadores TR₁ e TR₂, através do ábaco da Figura 3.2, para um protótipo com as seguintes características:

V_L = Tensão eficaz na carga = 220 V.

I_L = Corrente eficaz na carga = 5 A

A% = Variação percentual especificada para a tensão de entrada = 20%.

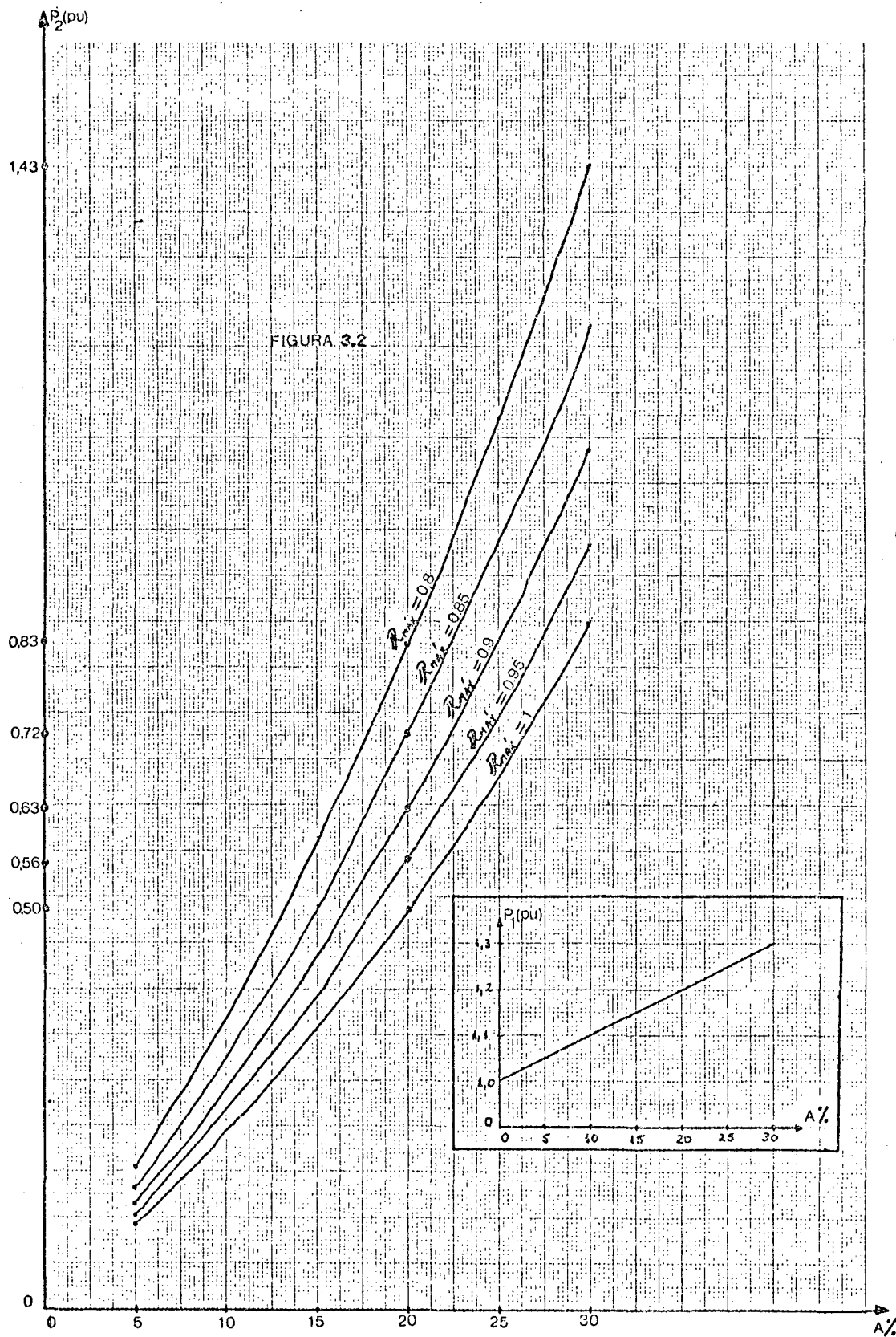


Figura 3.2

Dos valores especificados acima, obtemos a potência da carga P_L :

$$P_L = V_1 \cdot I_L = 220 \cdot 5 = 1100 \text{ W}$$

Do âbaco da Figura 3.2 tiramos a potência do transformador TR_1 em pu:

$$P_1 \text{ (pu)} = 1,2$$

Assim a potência do transformador TR_1 , em Watts, é:

$$P_1 = P_1 \text{ (pu)} \cdot P_L = 1,2 \cdot 1100 = 1320 \text{ W.}$$

Se supusermos, idealmente, uma razão cíclica máxima igual a um, obtemos do âbaco da Figura 3.2 e potência do transformador TR_2 em pu:

$$P_2 \text{ (pu)} = 0,500$$

Assim, a potência do transformador TR_2 , em Watts, é:

$$P_2 = P_2 \text{ (pu)} \cdot P_L = 0,500 \cdot 1100 = 550 \text{ W.}$$

No caso de especificarmos (um caso real) como ra

zão cíclica máxima, por exemplo, 0,9 , a potência de TR_2 em pu vale:

$$P_2(\text{pu}) = 0,6250$$

Desta forma, a potência (em Watts) de TR_2 assumirá o valor:

$$P_2 = P_2(\text{pu}) \cdot P_L = 0,6250 \cdot 1100 = 687,5 \text{ W}$$

Para a determinação das relações de transformação de TR_2 , podemos utilizar o ábaco da Figura 3.1.

Para o caso ideal, onde a razão cíclica máxima vale um, obtemos:

$$n_2 = 0,1667$$

$$n_3 = 0,25$$

Para um caso real, onde a razão cíclica máxima vale 0,9 , obtemos:

$$n_2 = 0,2083$$

$$n_3 = 0,3125$$

No protótipo desenvolvido o transformador TR_2 foi projetado para o caso ideal (razão cíclica máxima igual a um), ou seja, sua potência é de 550 W e suas relações de transformação são $n_2 = 0,1667$ e $n_3 = 0,25$.

Desta forma a tensão de carga é estabilizada em 220 V, no protótipo desenvolvido com razão cíclica máxima igual a 0,9 , para uma variação percentual máxima na tensão da rede menor do que 20%.

3.8 - Conclusão

Neste Capítulo, determinamos expressões para o cálculo da potência dos transformadores TR_1 e TR_2 .

Estas expressões foram traduzidas em um ábaco, para facilitar o dimensionamento dos transformadores, no projeto de um estabilizador.

C A P Í T U L O 4

COMANDO DE BASE DOS TRANSISTORES

4.1 - Introdução

O circuito de comando de base, é de fundamental importância num conversor a transistor de potência.

O desempenho do conversor, é influenciado diretamente pela qualidade do comando de base.

Um bom comando de base, pode ser resumido em quatro regras [4]:

- 1ª) No disparo, apresentar uma subida na corrente de base tão rápida quanto possível; em geral aplica-se um pico inicial de corrente na base. Isto reduz o tempo de fechamento do transistor.
- 2ª) Durante a condução do transistor, adaptar a corrente de base à corrente de coletor. Isto evita que o transistor atinja a região de super-saturação, onde se teria um tempo de estocagem muito grande.
- 3ª) No bloqueio, extrair uma corrente de base inversa limitando sua derivada em relação ao tempo. Esta prática acelera o tempo de bloqueio.

4ª) Durante o bloqueio, manter a tensão de base negativa em relação ao emissor. Isto protege o transistor contra disparos acidentais provocados por correntes parasitas e por dv/dt , além de permitir que o transistor suporte tensões (coletor-emissor) mais elevadas.

4.2 - Comando de Base dos Transistores

O comando de base dos transistores pode ser representado através do diagrama de blocos da Figura 4.1.

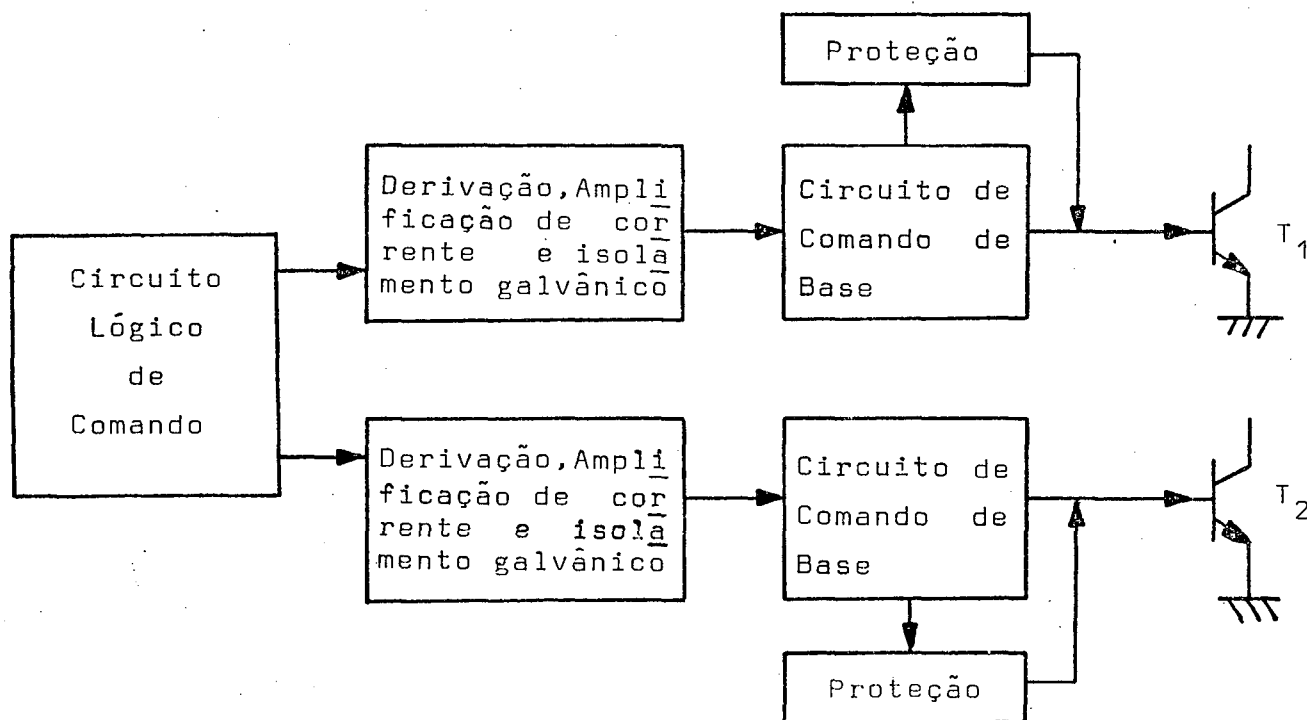


Figura 4.1 - Diagrama de Blocos do Comando de Base dos Transistores.

Mostraremos a seguir, o funcionamento de cada um dos blocos representados na Figura 4.1.

4.2.1 - Circuito Lógico de Comando

Os sinais de comando dos transistores T_1 e T_2 devem ser complementares e com um pequeno intervalo de tempo Δt entre o bloqueio de um e o disparo de outro, para se evitar a condução simultânea dos mesmos.

Este intervalo de tempo é necessário porque os transistores não são chaves ideais, ou seja, eles levam um certo tempo para bloquear e para entrar em condução.

Como saída do circuito lógico de comando temos dois sinais, mostrados na Figura 4.2, que após tratados convenientemente irão comandar os transistores de potência.

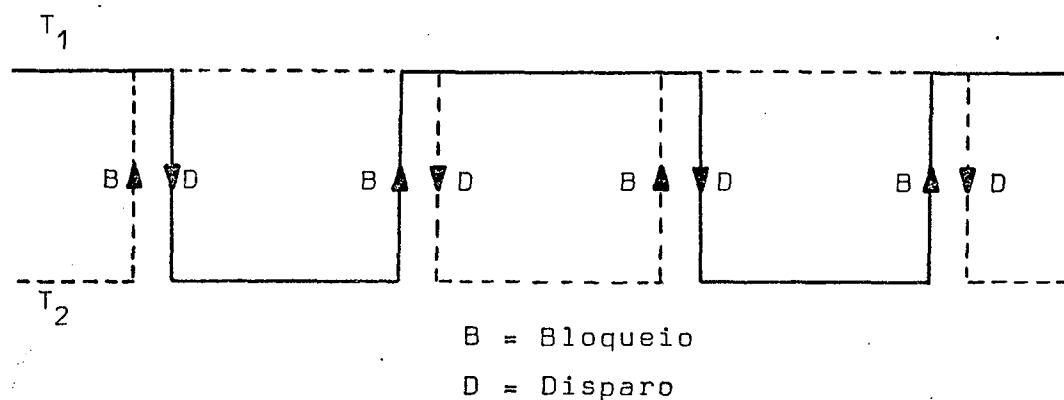


Figura 4.2 - Sinais de Saída do Circuito Lógico de Comando.

Além disso, é no circuito lógico de comando que se controla a razão cíclica, assim como a frequência de chaveamento dos transistores.

A partir do CI 3524, que é um modulador e regula

por largura de pulso, obtemos um sinal, conforme a Figura 4.3, cuja razão cíclica R pode ser variada através do controle da tensão no pino 2.

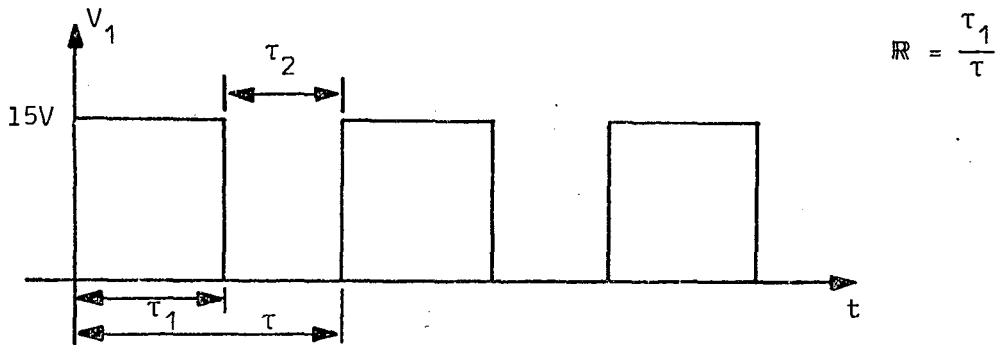


Figura 4.3 - Sinal de Saída do CI 3524 (pinos 12 e 13).

A Figura 4.4 mostra o diagrama de ligações do CI 3524 e a Figura 4.5 mostra a dependência entre a razão cíclica e a tensão no pino 2.

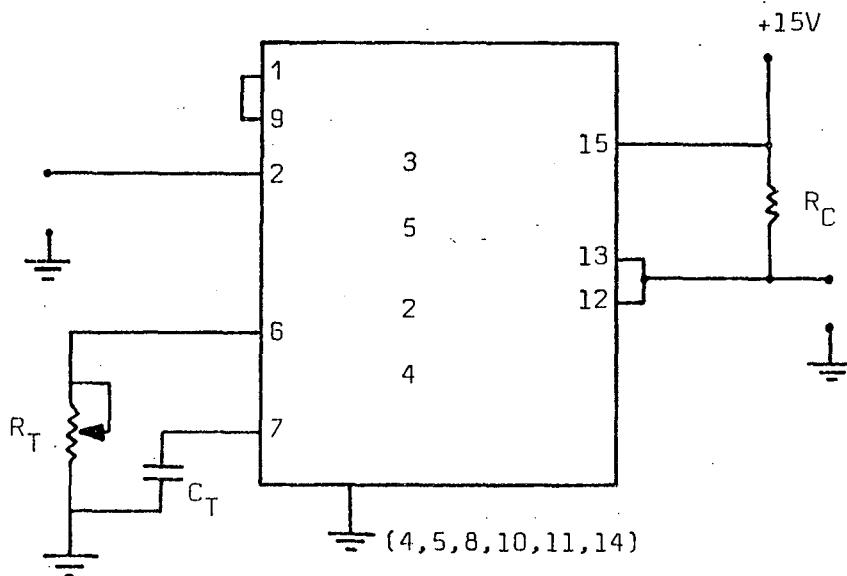


Figura 4.4 - Diagrama de Ligações do CI 3524.

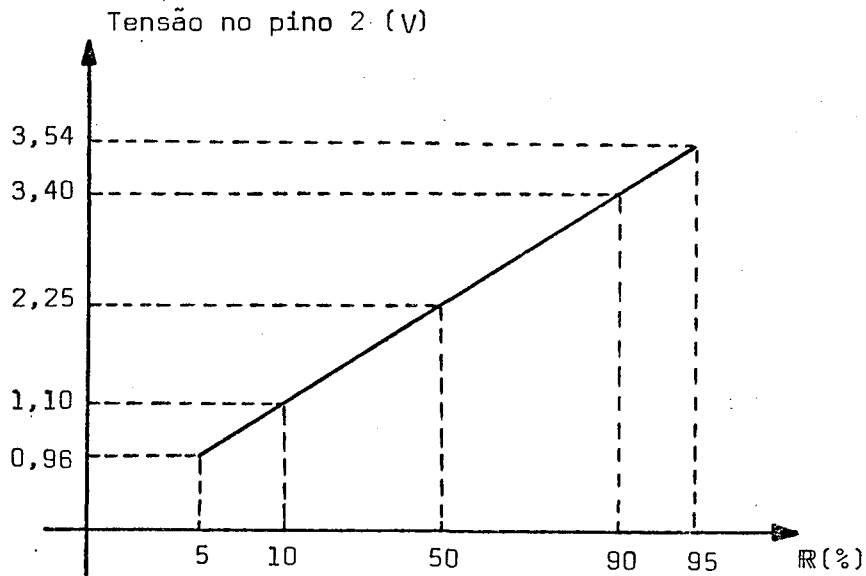


Figura 4.5 - Tensão no Pino 2 x Razão Cíclica para o CI 3524.

O período τ do sinal da Figura 4.3 (e por consequência a sua frequência f) é determinado pelos valores do resistor R_T e do capacitor C_T . A Figura 4.6 mostra como determinar estes valores.

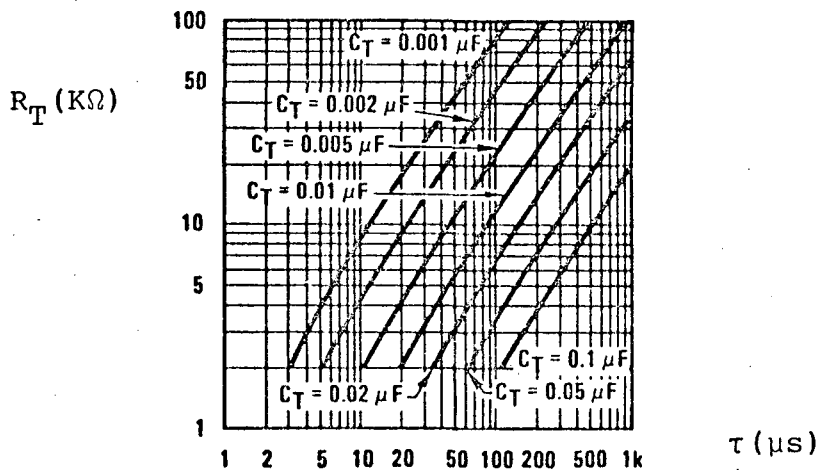


Figura 4.6 - Período τ do Sinal da Figura 4.3 em Função de R_T e C_T .

O resistor R_C , indicado na Figura 4.4, limita a corrente da saída do CI 3524.

A alimentação do CI 3524, assim como de todo o circuito lógico, é feita a partir de uma fonte estabilizada de 15 Volts.

O sinal V_1 de saída do CI 3524 é então tratado por um circuito que gera os sinais da Figura 4.2.

Este circuito é mostrado na Figura 4.7. Os vários sinais indicados no circuito da Figura 4.7 são mostrados na Figura 4.9.

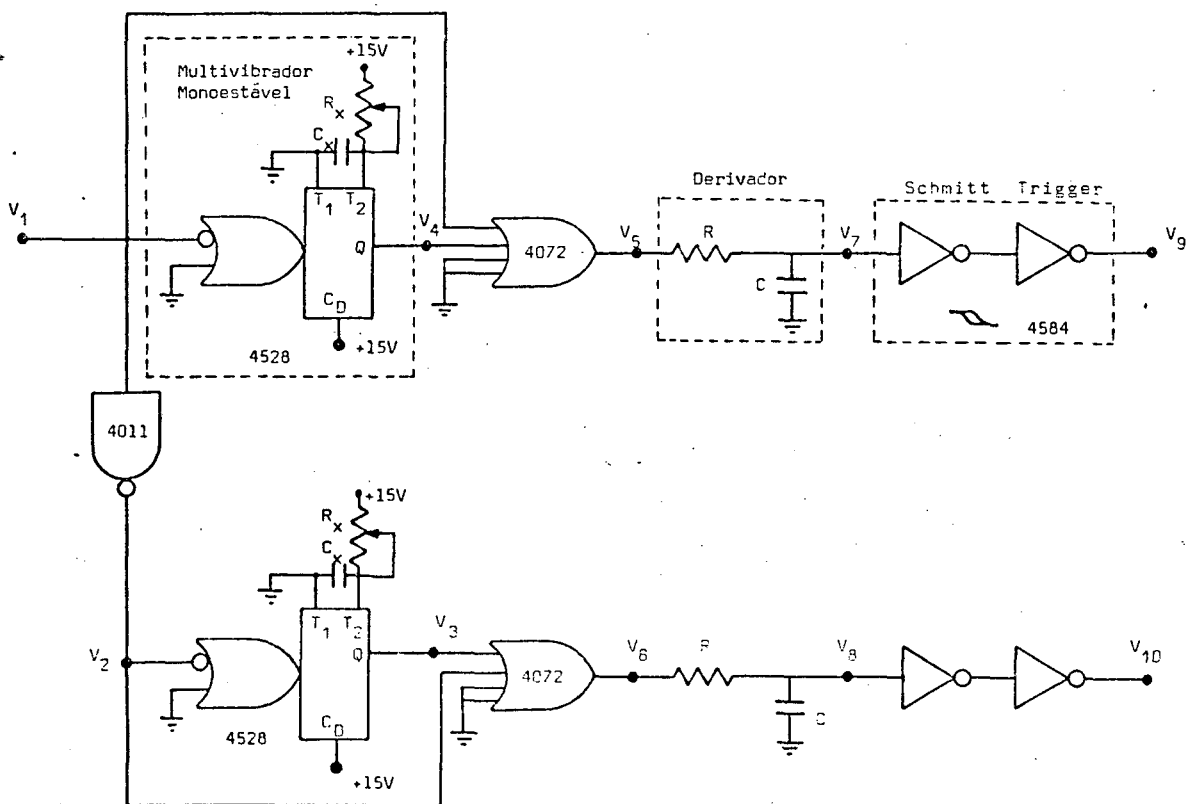


Figura 4.7 - Circuito que Gera os Sinais da Figura 4.2.

Os sinais V_1 e V_2 (sinal V_1 invertido) são entrada de dois monoestáveis, sensíveis à descida, que fornecem pulsos, V_3 e V_4 , cuja largura é controlada pelos valores de R_X e C_X . A Figura 4.8 mostra como determinar a largura dos pulsos V_3 e V_4 (cuja largura corresponde ao pequeno intervalo de tempo Δt entre o bloqueio de um transistor e o disparo do outro, conforme item 4.2.1) em função de C_X e R_X .

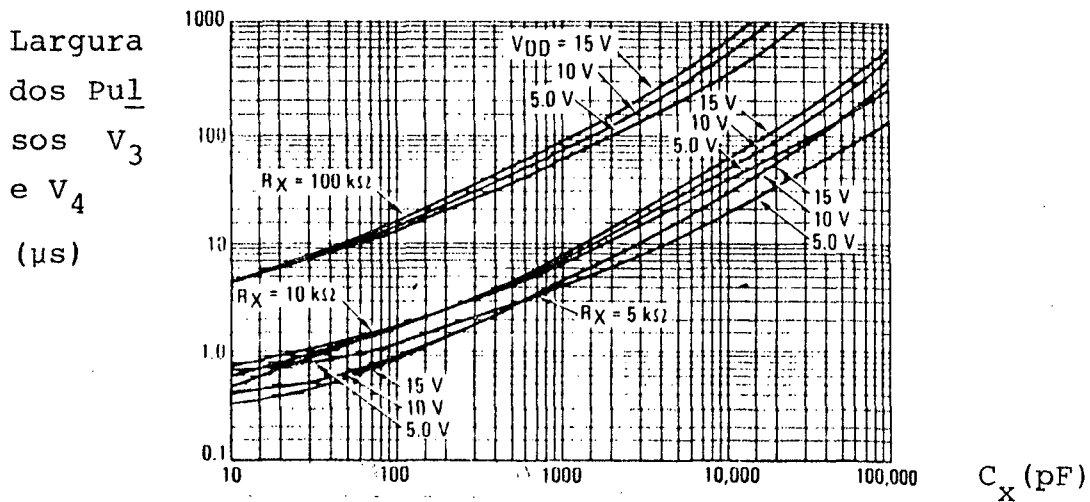


Figura 4.8 - Largura dos Pulsos V_3 e V_4 em Função de R_X e C_X .

Na verdade, cada monoestável demora um certo tempo (inerente à sua circuitagem interna) para responder a um sinal de entrada. Isto gera um tempo de atraso que se reflete nos sinais V_5 e V_6 .

Para resolver este problema utilizamos circuitos derivadores cujas saídas são os sinais V_7 e V_8 .

A seguir os sinais V_7 e V_8 passarão por Schmitt Triggers onde serão quadrados e transformados nos sinais V_9 e

V_{10} .

Estes sinais serão a seguir derivados, amplificados em corrente e isolados galvanicamente.

O circuito completo que gera os sinais V_9 e V_{10} é aquele da Figura 4.10

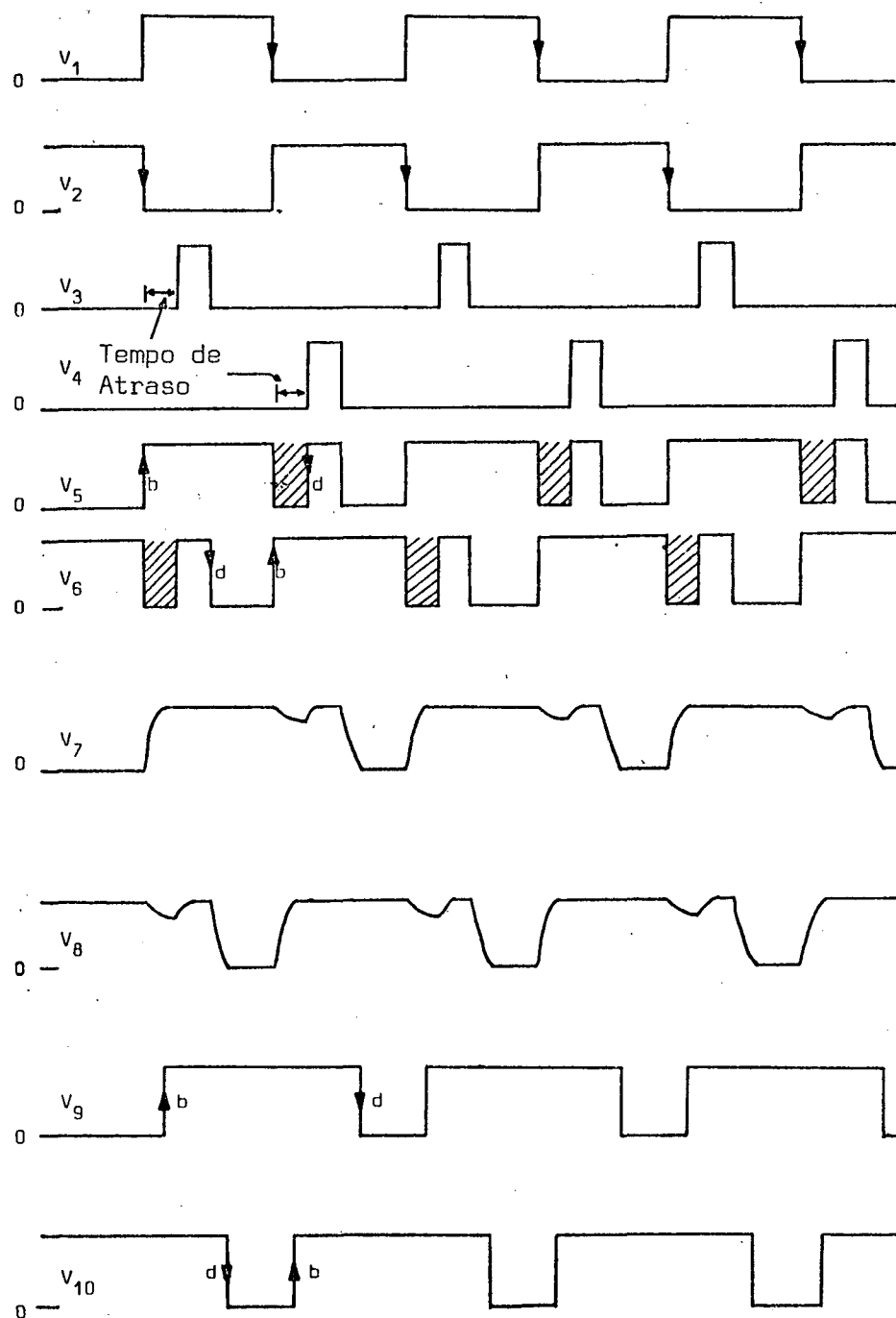


Figura 4.9 - Sinais do Circuito da Figura 4.7.

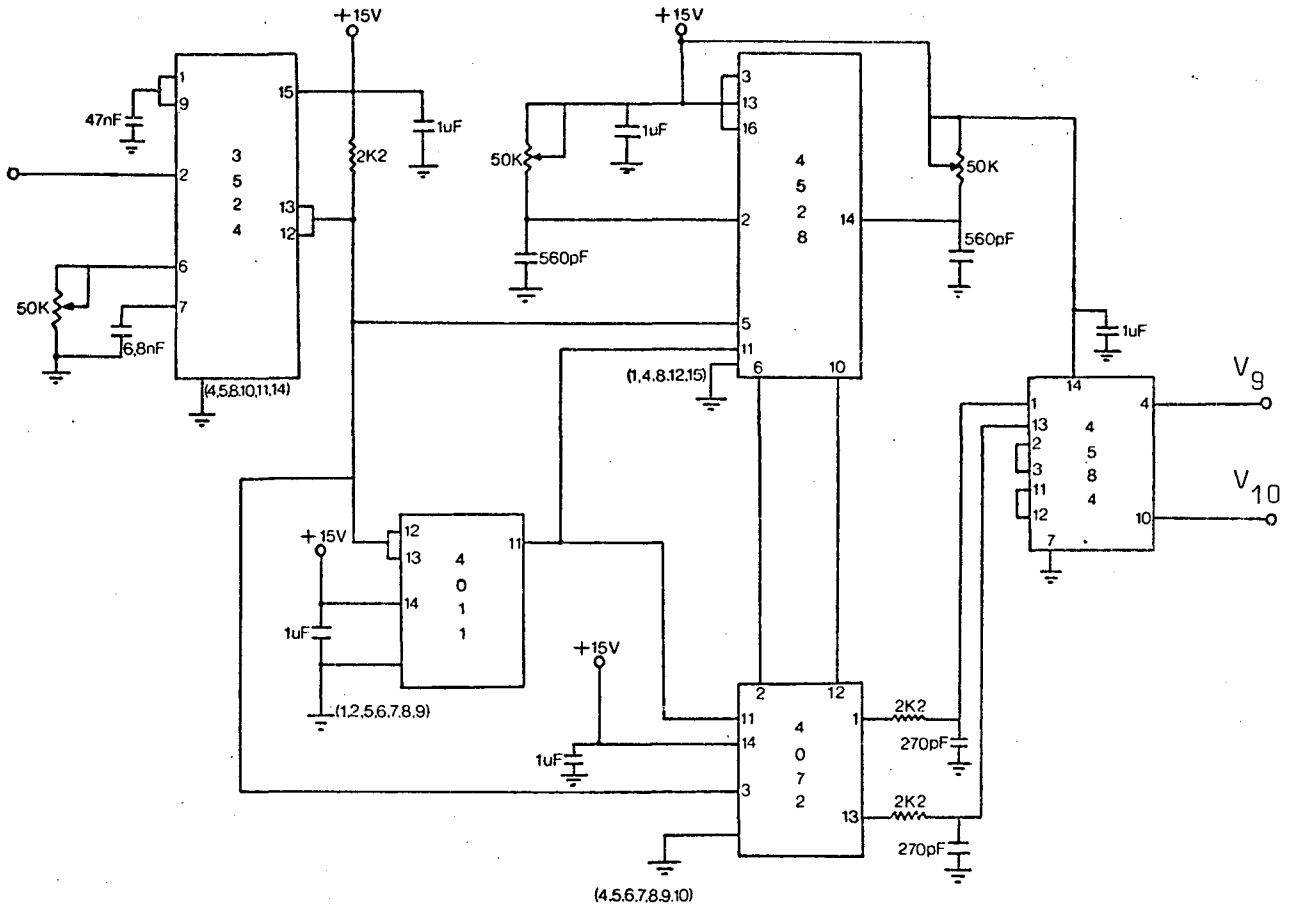


Figura 4.10 - Circuito Lógico de Comando.

4.2.2 - Derivação, Amplificação e Isolamento

Os sinais V_9 e V_{10} da Figura 4.9 são derivados, amplificados em corrente e isolados galvanicamente, uma vez que a massa dos dois transistores de potência são diferentes.

O circuito que desempenha esta função é o da Figura 4.11.

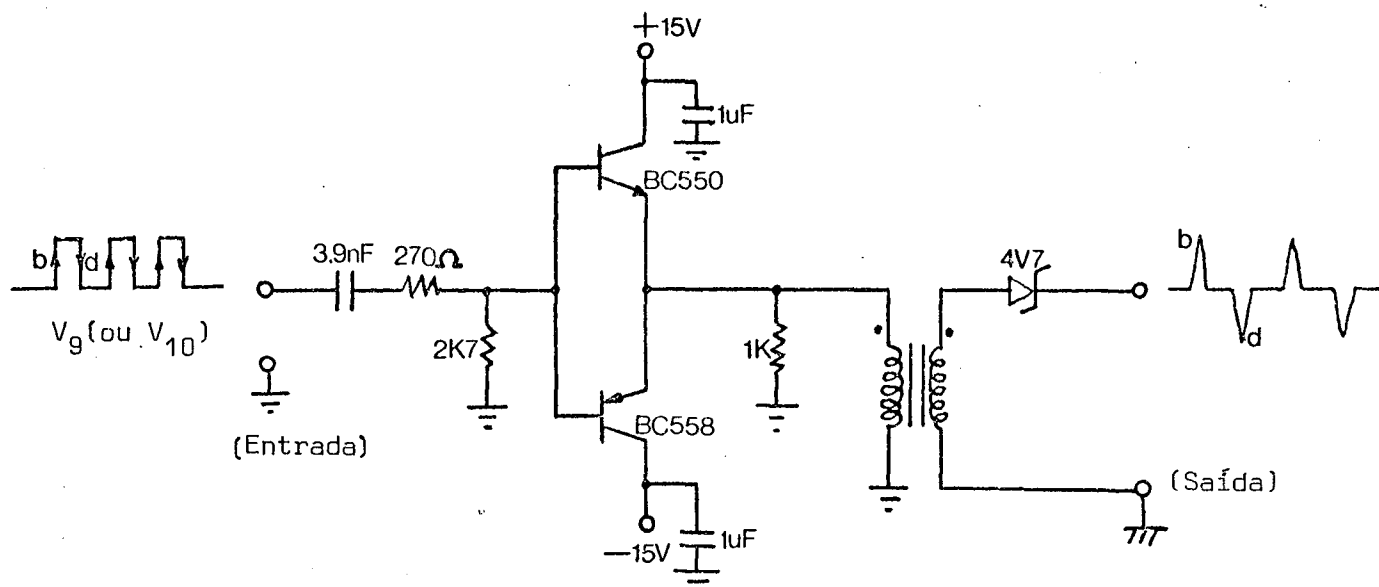


Figura 4.11 - Derivação, Amplificação e Isolamento.

O sinal de saída do circuito da Figura 4.11 atua no circuito de comando de base, que será descrito a seguir.

4.2.3 - Circuito de Comando de Base [4], [5]

O circuito de comando de base, que é acionado pelo sinal de saída do circuito da Figura 4.11, atua diretamente nos transistores de potência. O circuito de comando de base é aquele mostrado na Figura 4.12.

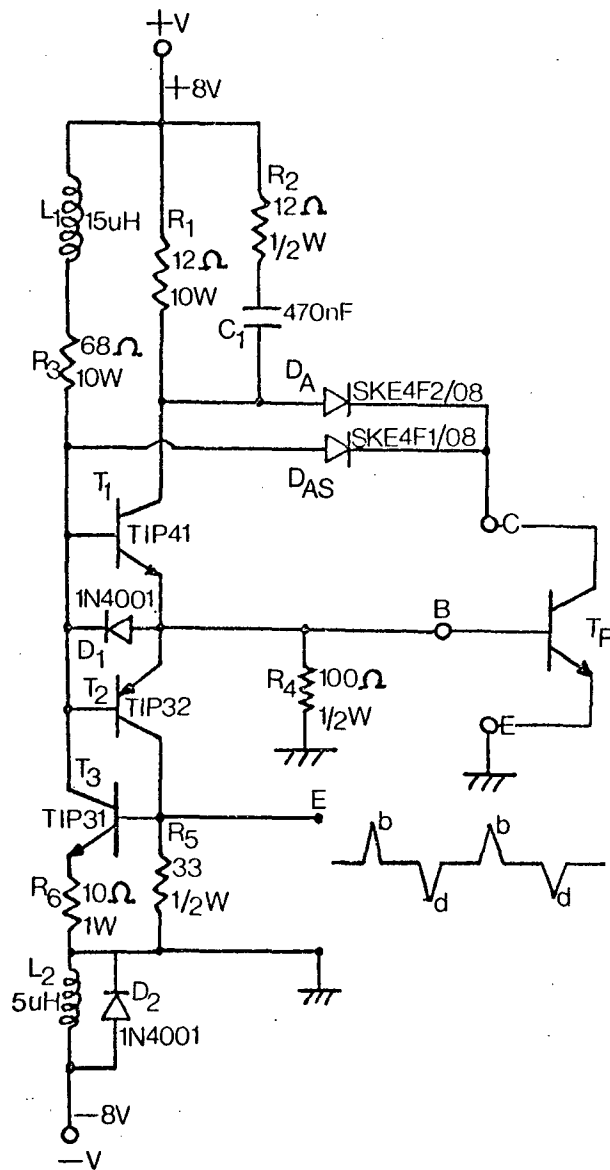


Figura 4.12 - Circuito de Comando de Base.

O sinal de saída do circuito da Figura 4.11, atua na base do transistor T_3 (Figura 4.12).

Um pulso positivo na base de T_3 faz com que T_2 e T_3 conduzam, mantendo T_P bloqueado e fixando sua base a um potencial negativo (-V).

Um pulso negativo na base de T_3 bloqueia T_2 e T_3 , fazendo com que T_1 injete uma corrente na base de T_p colocando-o em condução.

No circuito da Figura 4.12, a rede R_1, R_2, C_1 é responsável pelo fornecimento do pico de corrente à base de T_p no momento do disparo. Os diodos D_A e D_{AS} , que são os diodos de anti-saturação, garantem que os transistores T_1 e T_p trabalhem na região de quase-saturação. O indutor L_2 limita o gradiente de corrente de base inversa no momento do bloqueio de T_p .

4.2.4 - Proteção

Para proteger o transistor de potência contra defeitos que provoquem a sua desaturação, incorporamos ao circuito de comando de base, um circuito disjuntor que bloqueia o transistor de potência no momento do defeito, desta forma protegendo-o.

O circuito de proteção incorporado ao circuito de comando de base, está indicado na Figura 4.13.

O funcionamento do circuito da Figura 4.13 é dado a seguir.

Vamos supor que T_p está conduzindo. T_1 mantém a corrente de base de T_p . T_2 e T_3 estão bloqueados.

Um pulso positivo na entrada E, dispara T_2 e T_3 que desviam a corrente de base de T_1 bloqueando-o e, por extensão, bloqueando T_p . A base de T_p é mantida a um potencial negativo (-V).

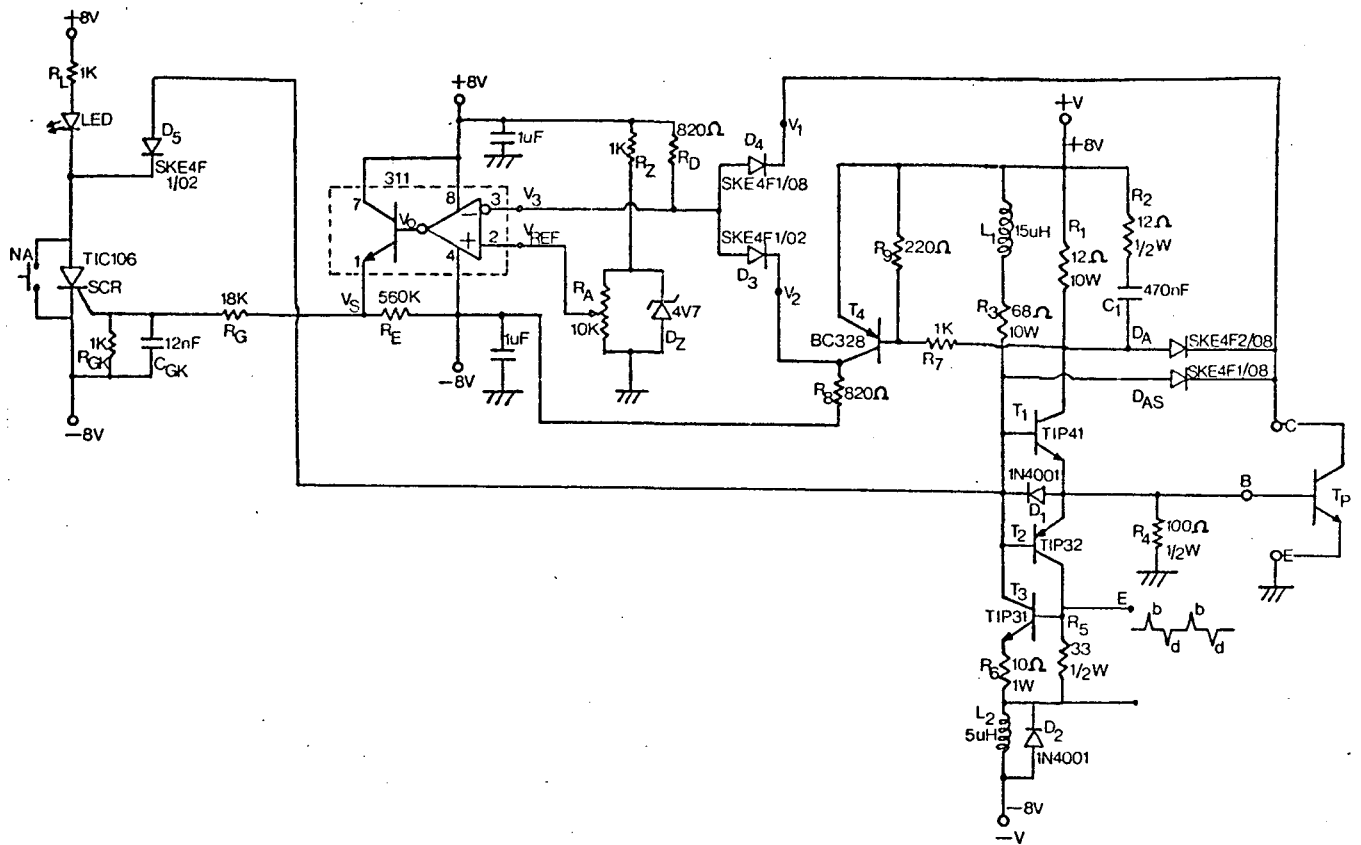


Figura 4.13 - Circuito de Proteção Incorporado ao Circuito de Comando de Base.

Um pulso negativo na entrada E, bloqueia T_2 e T_3 . A corrente que circula por L_1 e R_3 é injetada na base de T_1 , fazendo com que ele conduza e, através da rede R_1 , R_2 , C_1 , aplica um pico de corrente na base de T_p desta forma saturando-o.

Nestas condições, T_4 conduz através de T_1 e a tensão V_2 é igual a $+V$. Assim, D_3 está bloqueado e D_4 está conduzindo através de T_p , fazendo com que V_3 seja menor que V_{REF} ($\approx 2,5V$) o que leva a saída do comparador de voltagem CI 311 a um valor $V_S = -V_{SAT}$ (tensão de saturação do comparador).

Se acontecer, por exemplo, um curto-circuito na carga, a tensão coletor-emissor do transistor de potência ($V_{CE_{TP}}$)

tende a subir. Quando $V_{CE_{TP}} > V_{REF}$, o comparador (CI 311) troca de estado e $V_S = +V_{SAT}$.

Nestas condições, um pulso positivo é enviado ao gate do SCR (TIC 106 D), fazendo com que ele conduza, extraíndo corrente da base de T_p através de D_5 , desta forma bloqueando-o. O LED acende indicando a condição de defeito. Por extensão T_1 também bloqueia, bloqueando T_4 . D_3 conduz por R_8 e $V_S = -V_{SAT}$.

Eliminado o defeito, bloqueamos o SCR através do fechamento do interruptor NA (normalmente aberto) que está em paralelo com ele.

A Figura 4.14 mostra o circuito completo para o controle dos transistores de potência.

4.3 - Conclusão

Neste Capítulo estabelecemos as regras fundamen
tais, para um bom comando de base de um transistor de potência.

Além disso, mostramos e descrevemos o funcionamen
to do comando de base que utilizamos, no protótipo desenvolvi
do em laboratório.

C A P Í T U L O 5

ESTUDO DA COMUTAÇÃO

5.1 - Introdução

Neste Capítulo, será feita a análise da comutação dos transistores do conversor proposto neste trabalho.

Serão incorporados à estrutura, circuitos de ajuda à comutação e circuitos grampeadores para facilitar a comutação dos transistores de potência.

Mostraremos as várias seqüências de funcionamento da estrutura, e consideraremos a influência da não idealidade dos diodos.

5.2 - Circuito de Ajuda à Comutação

O circuito de ajuda à comutação (C.A.C.) é um circuito passivo composto por indutores, capacitores, resistores e diodos, capaz de armazenar, momentaneamente, energia. Possui a finalidade de diminuir as perdas do transistor de potência, durante a comutação e de afastar, no plano $I_C(V_{CE})$, a trajetória dos pontos de potências instantâneas elevadas.

5.2.1 - Circuito de Ajuda à Comutação no Bloqueio

O circuito de ajuda à comutação no bloqueio, tem a finalidade de retardar a subida da tensão V_{CE} enquanto é cor

tada a corrente de coletor. A Figura 5.1 mostra o circuito de ajuda à comutação no bloqueio associado a um transistor de potência.

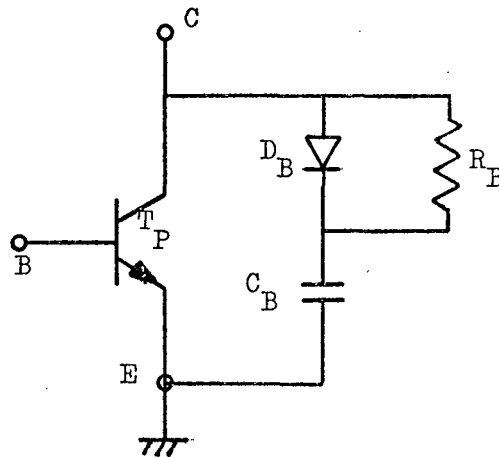


Figura 5.1 - Circuito de Ajuda à Comutação no Bloqueio.

Quando o transistor inicia o bloqueio ocorre a transferência de sua corrente de coletor para o capacitor através do diodo D_B . A tensão no capacitor começa a aumentar até atingir o valor máximo $V_{CE} = V_M$ quando então o diodo D_B bloqueia. Desta forma, a tensão nos terminais do transistor cresce menos rapidamente.

No momento em que o transistor for colocado em condução, o capacitor C_B se descarrega sobre ele através do resistor R_B .

Com relação ao dimensionamento dos componentes D_B , R_B e C_B , deve-se considerar:

1º) O diodo D_B deve ser rápido e capaz de suportar valores de corrente e tensão, compatíveis com os valores envolvi

dos na estrutura.

2º) A tensão que aparece no Capacitor C_B e no próprio transistor T_p , quando está bloqueado, durante o funcionamento de estrutura, é o valor de pico V_M . Assim, quando o transistor entra em condução, o capacitor C_B se descarrega sobre ele provocando uma sobrecorrente ΔI na sua corrente de coletor, dada por:

$$\Delta I = \frac{V_M}{R_B} \quad (\text{Eq 5.1})$$

3º) O tempo de descarga do capacitor C_B deve ser menor que o tempo mínimo (t_m) de condução do transistor. Assim, adotando-se 3 constantes de tempo para a descarga do capacitor C_B , temos:

$$3 \cdot R_B \cdot C_B \leq t_m \quad (\text{Eq 5.2})$$

Sendo R_m a razão cíclica mínima para o transistor e f a sua frequência de chaveamento, podemos escrever:

$$3 \cdot R_B \cdot C_B \leq \frac{R_m}{f} \quad (\text{Eq 5.3})$$

ou

$$R_B \cdot C_B \leq \frac{R_m}{3f} \quad (\text{Eq 5.4})$$

Do que foi exposto, concluímos que os valores de R_B e C_B estão amarrados um ao outro e seus valores são determinados através das especificações de R_m e f .

Normalmente se trabalha com as equações 5.1 e 5.4 de forma iterativa, no sentido de maximizar o valor do capacitor C_B , para que a tensão coletor-emissor seja a menor possível, no momento em que a corrente de coletor do transistor se anula [4].

A Figura 5.2 mostra a estrutura da Figura 2.19, onde foi introduzido um C.A.C. no bloqueio para cada transistor.

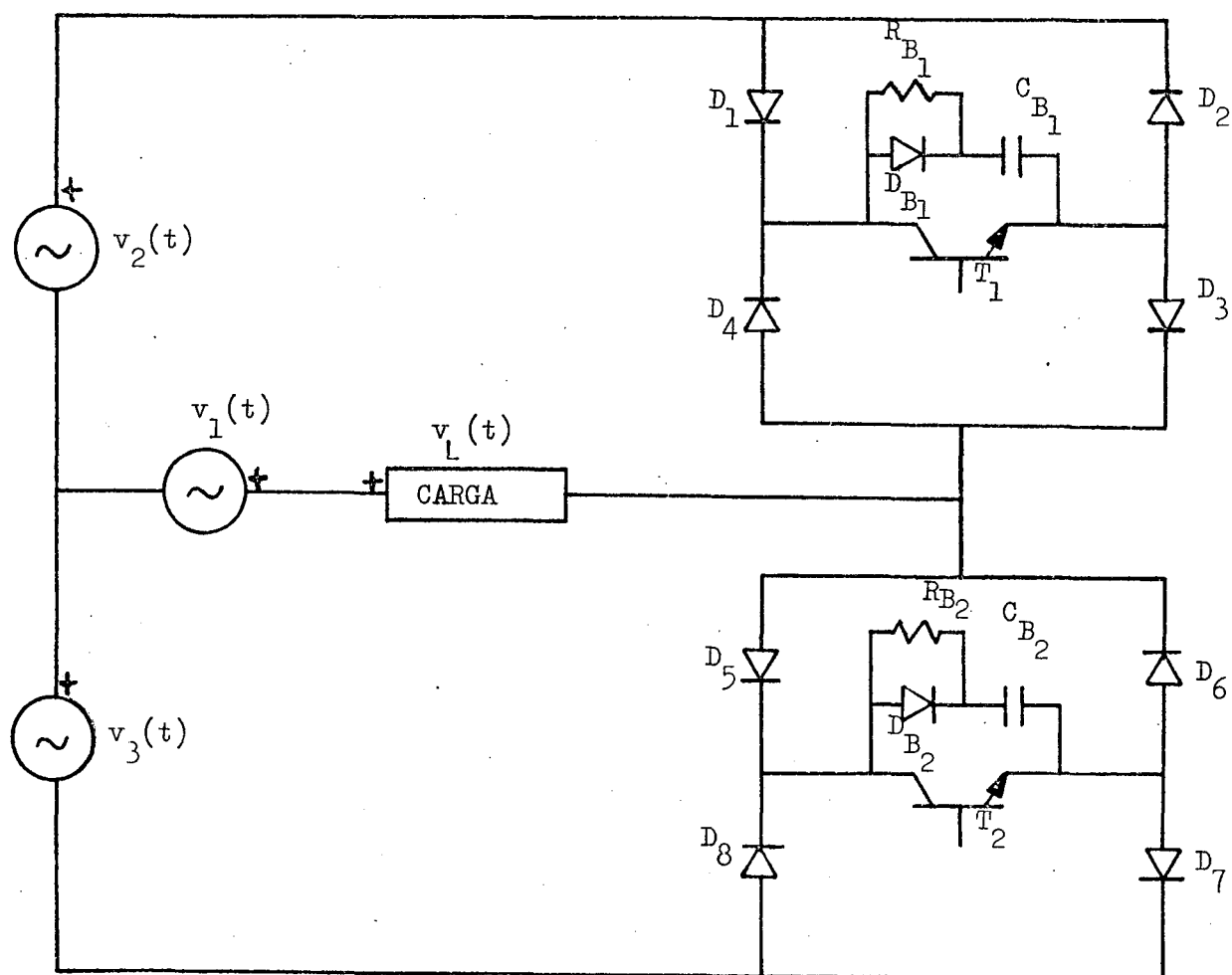


Figura 5.2 - Circuito de Ajuda à Comutação no Bloqueio Incorporado ao Circuito da Figura 2.19.

Considere-se que, em um dado momento do funcionamento da estrutura da Figura 5.2, o transistor T_2 está bloqueado, a tensão no capacitor C_{B_2} é menor do que $(v_2(t) + v_3(t))$ e o transistor T_1 foi colocado em condução. Nestas condições, o transistor T_1 conduzirá, além de corrente de carga, um pico de corrente responsável pela carga do capacitor C_{B_2} . Este pico de corrente pode ser destrutivo para ele. Para evitar este problema, será introduzido no circuito da Figura 5.2 um circuito de ajuda à comutação na entrada em condução do transistor, para limitar este pico de corrente.

5.2.2 - Circuito de Ajuda à Comutação na Entrada em Condução

O circuito de ajuda à comutação na entrada em condução, incorporado ao circuito da Figura 5.1, é mostrado na Figura 5.3.

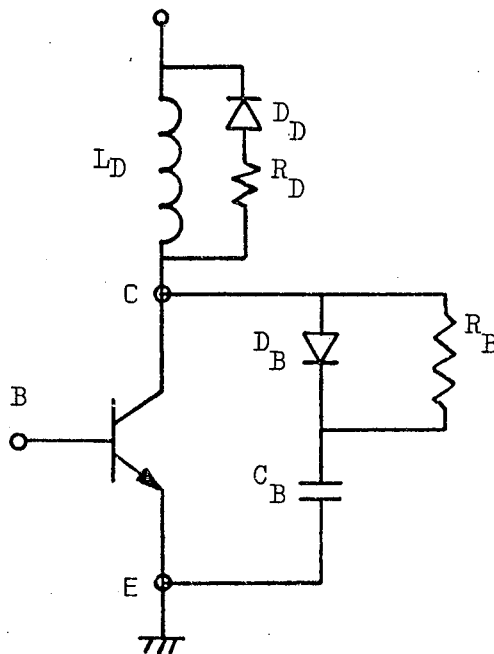


Figura 5.3 - Circuito de Ajuda à Comutação na Entrada em Condução Incorporado ao Circuito da Figura 5.1.

Com relação ao dimensionamento dos componentes D_D , L_D e R_D , devemos considerar:

1º) O diodo D_D deve ser rápido, para que a sua corrente de recuperação, sobre o transistor, seja a menor possível.

2º) Quanto maior o valor de L_D , menor o pico de corrente I_P e as perdas no transistor, conforme mostra a Equação 5.5,

$$I_P = (V_{2M} + V_{3M}) \cdot \sqrt{\frac{C_B}{L_D}} \quad (\text{Eq 5.5})$$

sendo V_{2M} e V_{3M} o valor de pico das tensões $v_2(t)$ e $v_3(t)$, respectivamente, porém maior será o tempo de roda-livre na malha L_D , D_D , R_D , limitando a frequência de operação da estrutura.

3º) Quanto maior o valor de R_D , maior será a sobretensão no transistor no bloqueio, porém menor será o tempo de descarga da energia armazenada em L_D .

Com base nestas considerações, deve-se escolher determinados valores para L_D e R_D , testá-los na estrutura e ajustar os seus valores de modo que se consiga um bom desempenho.

Com a introdução do circuito de ajuda à comutação na entrada em condução, o circuito da Figura 5.2 passa a ter o aspecto mostrado na Figura 5.4

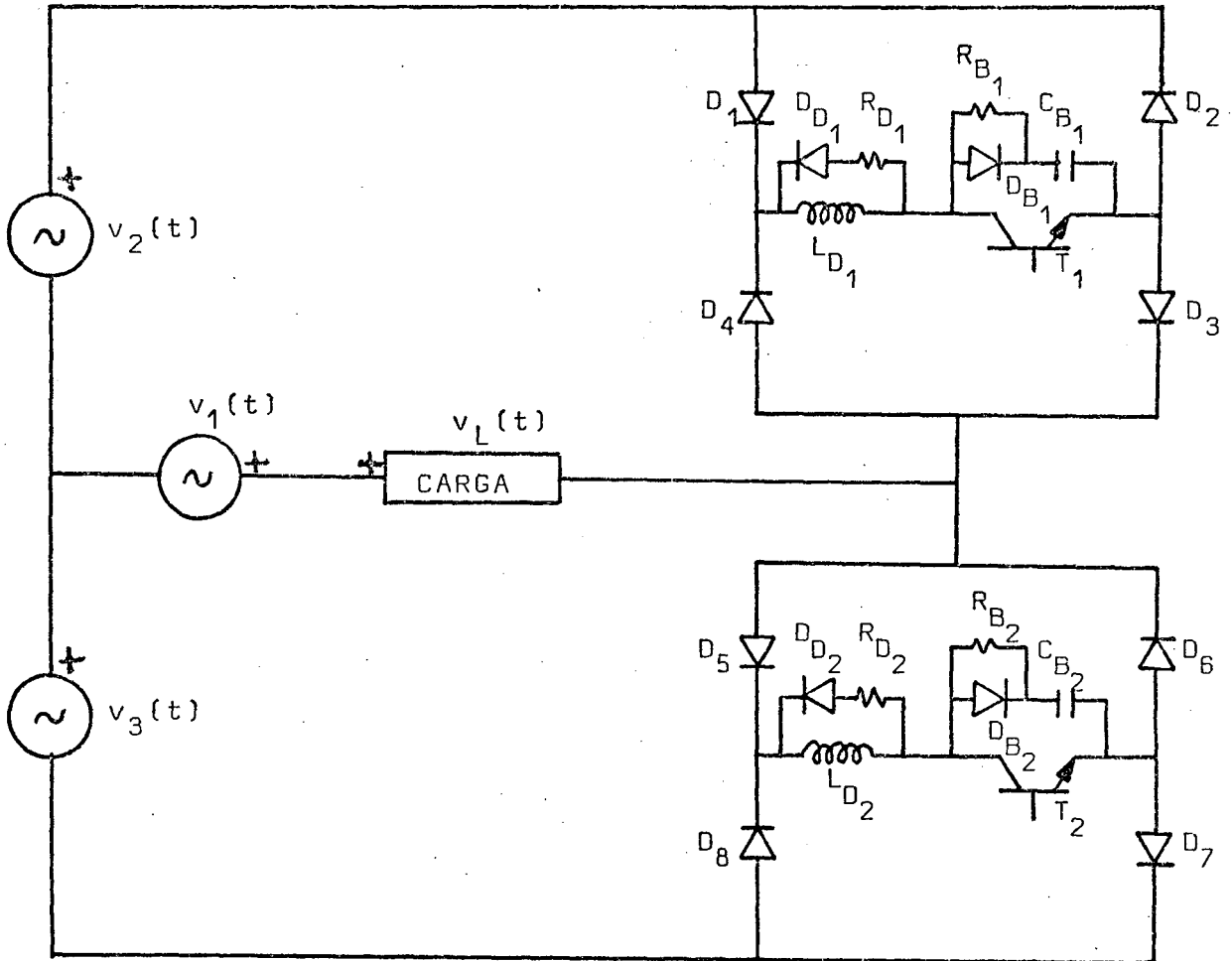


Figura 5.4 - Circuito de Ajuda à Comutação no Bloqueio e na Entrada em Condução dos Transistores T_1 e T_2 .

5.3 - Circuito Grampeador

Consideremos que, na estrutura da Figura 5.4, o transistor T_2 está bloqueado e o transistor T_1 está conduzindo a corrente de carga. Ao ser dada a ordem de bloqueio para o transistor T_1 , sua corrente de coletor começa a decrescer ao ser transferida para o capacitor C_{B1} através do diodo D_{B1} . A corrente de carga I_L é considerada constante durante a comutação.

Durante o intervalo de tempo Δt , entre o bloqueio

do transistor T_1 e a entrada em condução do transistor T_2 , a tensão no capacitor C_{B1} (V_{C1}) assume o valor dado pela Equação 5.6:

$$V_{C1} = \frac{I_L \cdot \Delta t}{C_{B1}} \quad (\text{Eq 5.6})$$

e as tensões no circuito da Figura 5.4 vão evoluindo conforme indica a Figura 5.5, onde se está representando o pior caso para esta comutação na qual as tensões $v_2(t)$ e $v_3(t)$ passam pelos

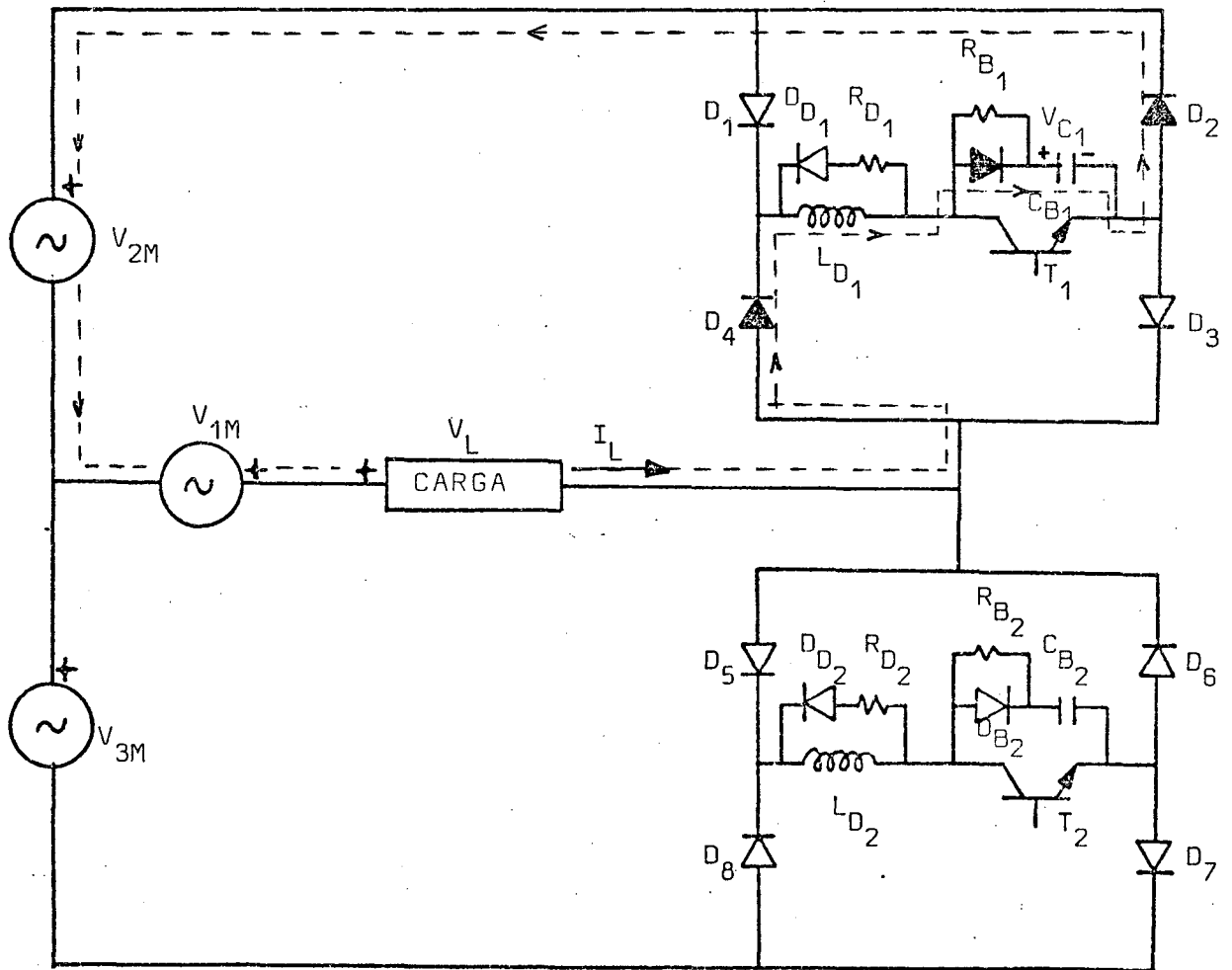


Figura 5.5 - Comutação do Transistor T_1 .

seus valores máximos V_{2M} e V_{3M} respectivamente, e a corrente de carga assume o seu valor de pico I_L .

Como o capacitor C_{B_1} é da ordem de poucas dezenas de nanofarads e o tempo Δt da ordem de poucos microsegundos, conclui-se, a partir da Equação 5.6, que a tensão V_{C_1} pode assumir valores muito elevados. Para limitar esta tensão, utilizaremos circuitos grampeadores colocados em paralelo com o C.A.C. no bloqueio de cada transistor. O circuito grampeador está representado, de forma simplificada, na Figura 5.6.

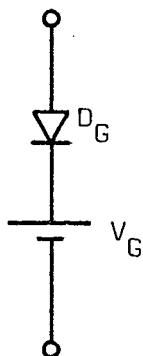


Figura 5.6 - Circuito Grampeador.

Com a introdução dos circuitos grampeadores, o circuito da Figura 5.5 assume a forma mostrada na Figura 5.7.

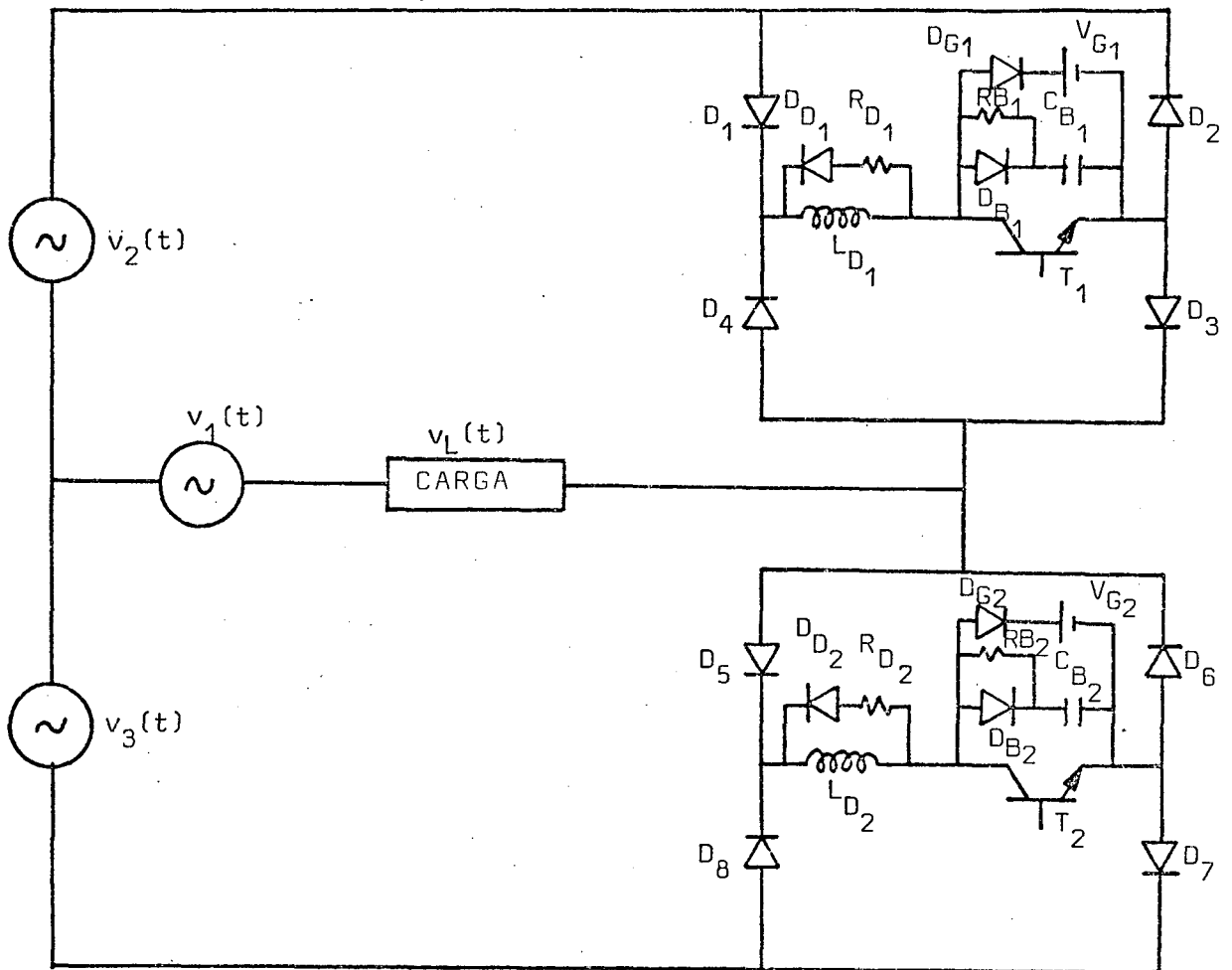


Figura 5.7 - Introdução de Circuitos Grampeadores à Estrutura da Figura 5.5.

A seguir, faremos a análise das seqüências de funcionamento para a estrutura da Figura 5.7.

5.4 - Seqüências de Funcionamento

Considere-se que as tensões $v_1(t)$, $v_2(t)$ e $v_3(t)$ estão passando pelo semi-ciclo positivo e que todos os diodos do circuito da Figura 5.7 são ideais.

Considere-se, ainda, como ponto de partida, o exa

to momento em que o transistor T_1 vai ser colocado em condução.

O capacitor C_{B1} está carregado com uma tensão V_{C1} e o capacitor C_{B2} , com uma tensão V_{C2} .

Quando T_1 entrar em condução, além de conduzir a corrente de carga, se dará a descarga do capacitor C_{B1} sobre ele através de R_{B1} . Esta seqüência está representada na Figura 5.8.

O transistor T_2 encontra-se bloqueado.

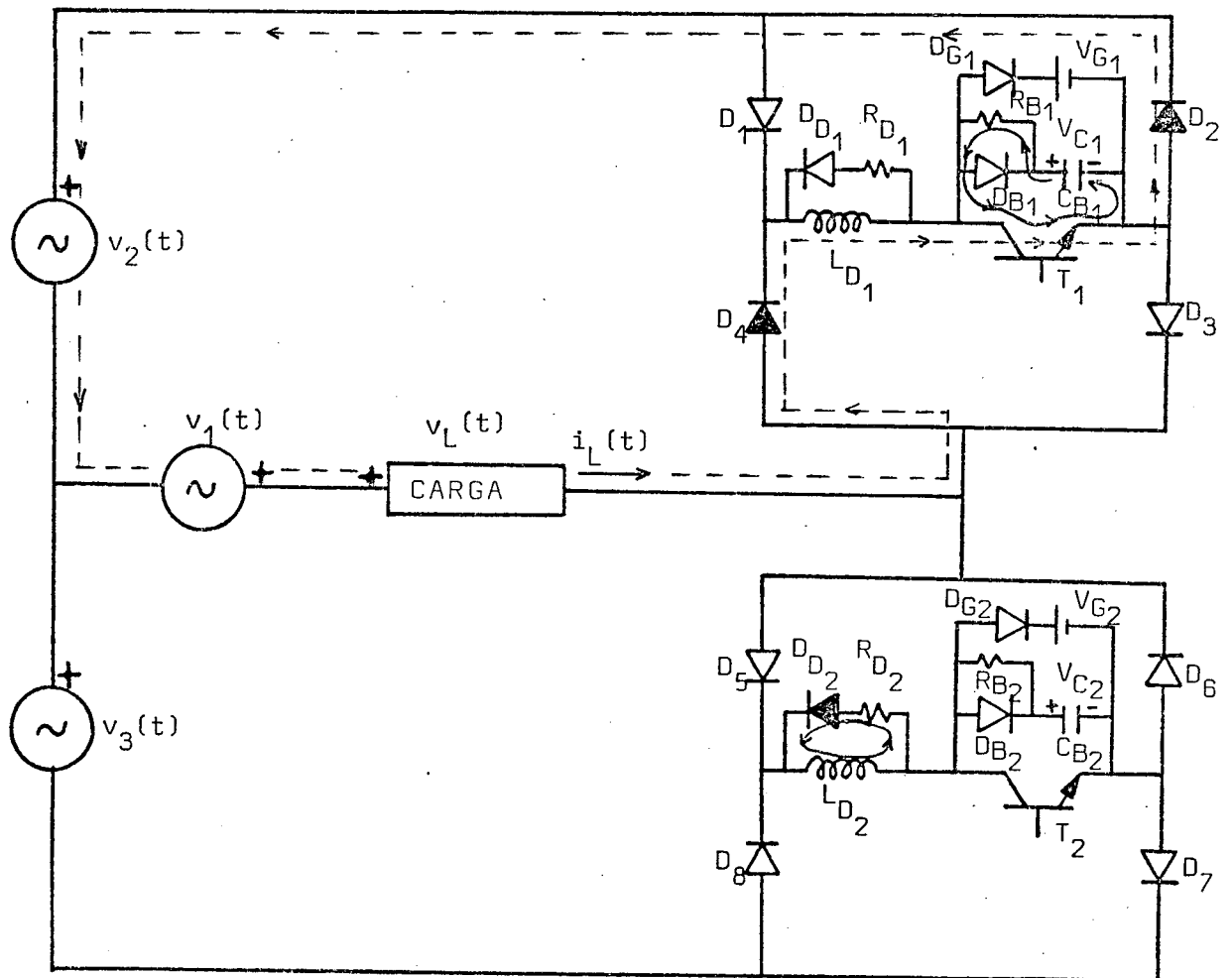


Figura 5.8 - Seqüência de Funcionamento: T_1 entrando em Condução; Descarga de C_{B1} sobre T_1 ; Roda Livre na malha L_{D2} , R_{D2} , D_{D2} .

Ocorre nesta seqüência, durante um pequeno intervalo de tempo, a evacuação da energia armazenada no indutor L_{D_2} , através do circuito de roda-livre D_{D_2} , R_{D_2} , L_{D_2} .

O final desta seqüência (Figura 5.9) se dá com o transistor T_1 conduzindo a corrente de carga, quando já se extinguiram a roda livre na malha L_{D_2} , R_{D_2} e D_{D_2} e a descarga do capacitor C_{B_1} .

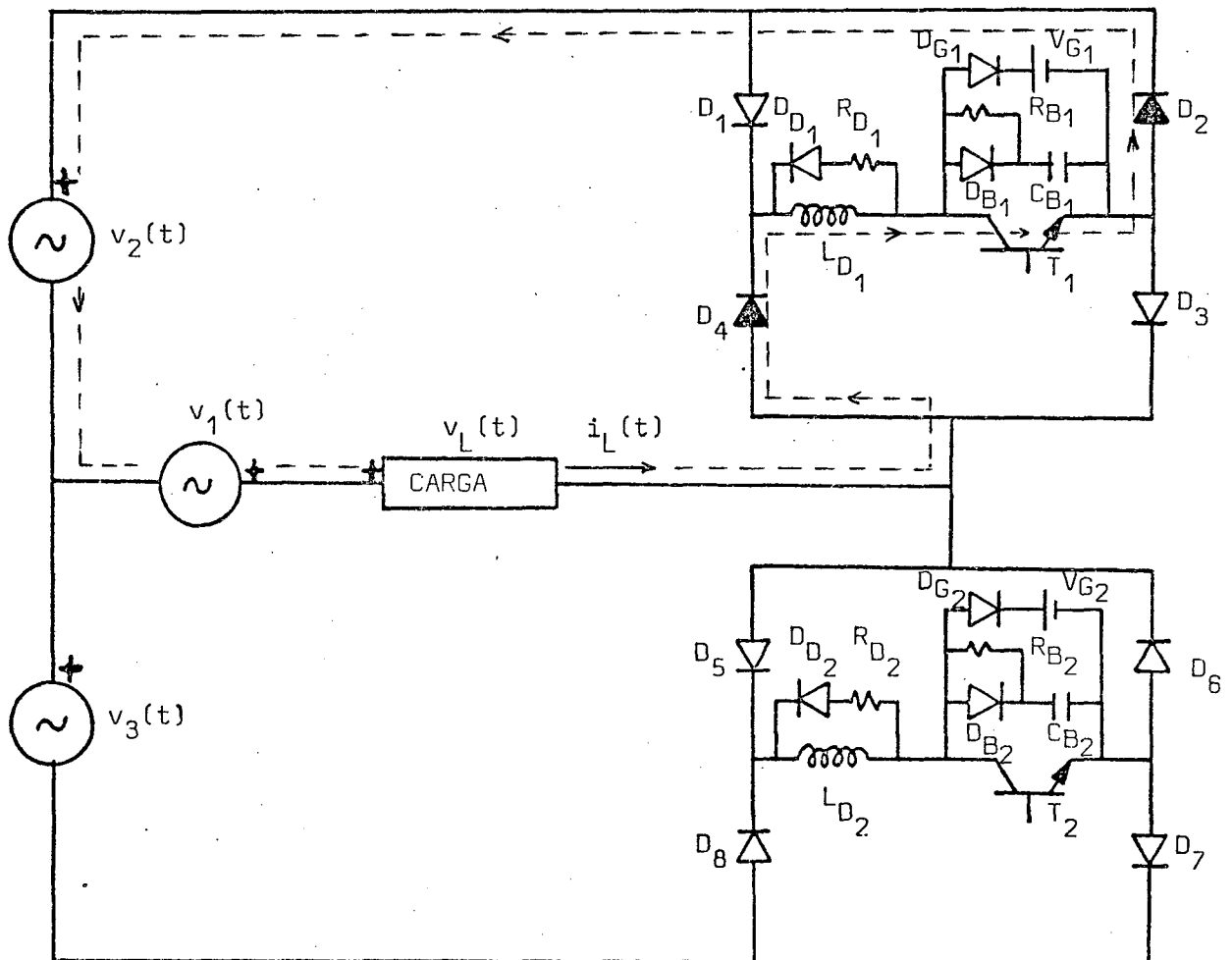


Figura 5.9 - T_1 Conduzindo a corrente de Carga.

No momento em que o transistor T_1 recebe um comando de bloqueio, a sua corrente de coletor passa a ser desviada para o circuito de ajuda à comutação, como mostra a Figura 5.10.

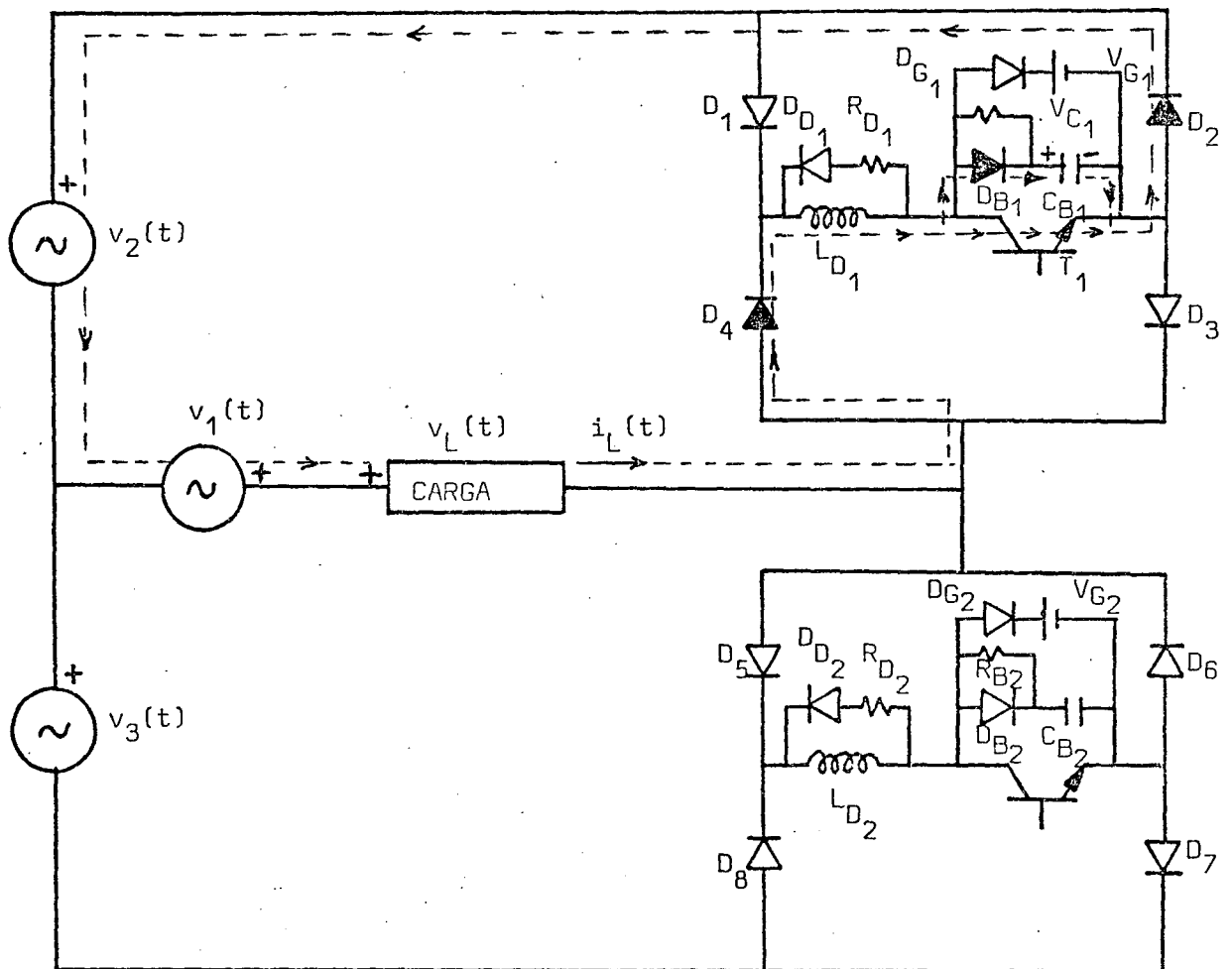


Figura 5.10 - T_1 Recebe Comando de Bloqueio.

Assim, a corrente de coletor de T_1 vai diminuindo e a corrente de carga do capacitor C_{B1} vai aumentando, fazendo com que a sua tensão V_{C1} vá crescendo.

Caso a tensão V_{C1} atinja o valor V_{G1} o diodo D_{B1} bloqueia e a corrente é desviada através de D_{G1} e V_{G1} . Assim a tensão V_{C1} fica grampeada em V_{G1} . Esta situação é mostrada na

Figura 5.11.

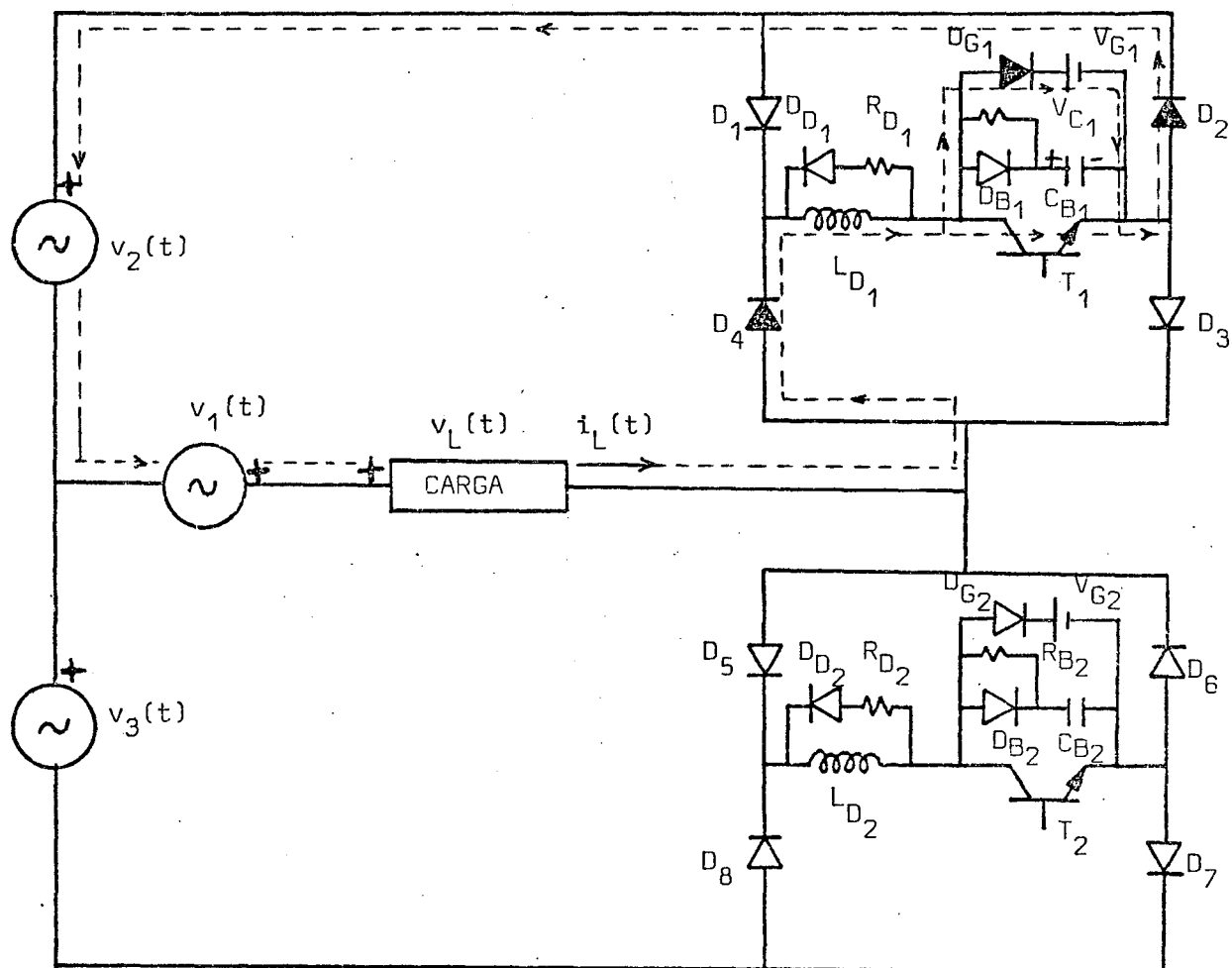


Figura 5.11 - Acionamento do Circuito Grampeador.

Nesta seqüência, dependendo do valor da corrente de carga no momento da comutação, é possível que a tensão V_{C1} não atinja o valor V_{G1} . Desta forma o circuito grampeador não será acionado.

A partir do momento em que a corrente de coletor de T_1 se anula pode-se colocar o transistor T_2 em condução, através do conveniente sinal de comando.

As seqüências de funcionamento são rigorosamente simétricas em relação às que foram descritas, mudando apenas a ordem de grandeza de alguns parâmetros.

5.5 - Influência da não Idealidade dos Diodos

Considere-se que os diodos da estrutura da Figura 5.7 não são ideais.

Seja a estrutura da Figura 5.8.

Além de descarga do capacitor C_{B1} sobre o transistor T_1 na sua entrada em condução, ocorre também a recuperação do diodo D_{G2} (caso o circuito grampeador do qual ele faz parte tenha sido acionado na seqüência anterior). Este fato está ilustrado na Figura 5.12.

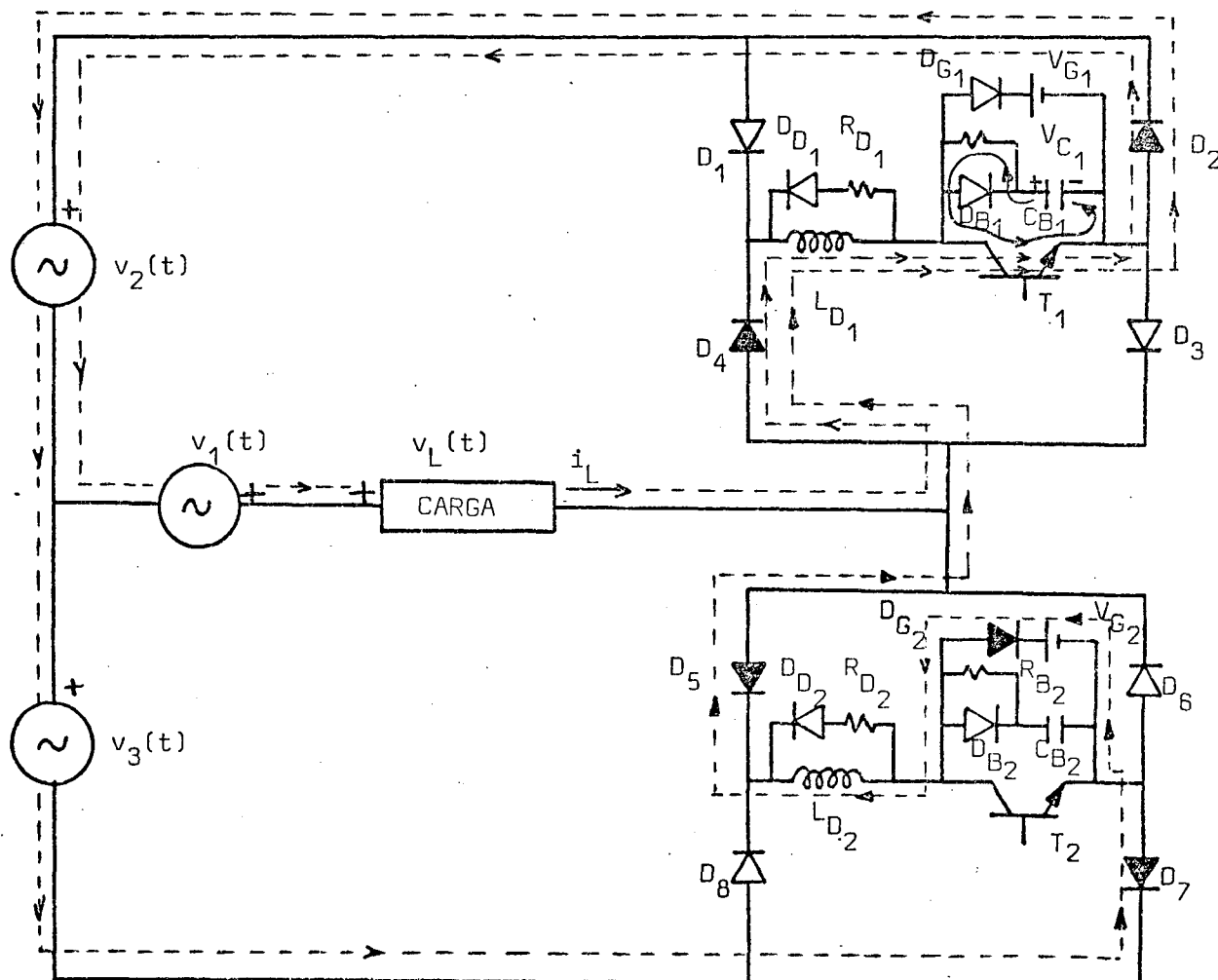


Figura 5.12 - Recuperação do Diodo D_{G2} sobre o Transistor T_1 .

Uma situação semelhante ocorre com o transistor T_2 . Na sua entrada em condução, além da descarga de C_{B_2} , ocorre também a recuperação do diodo D_{G_1} (caso o circuito grameador do qual ele faz parte tenha sido acionado na seqüência anterior). A Figura 5.13 ilustra este fato.

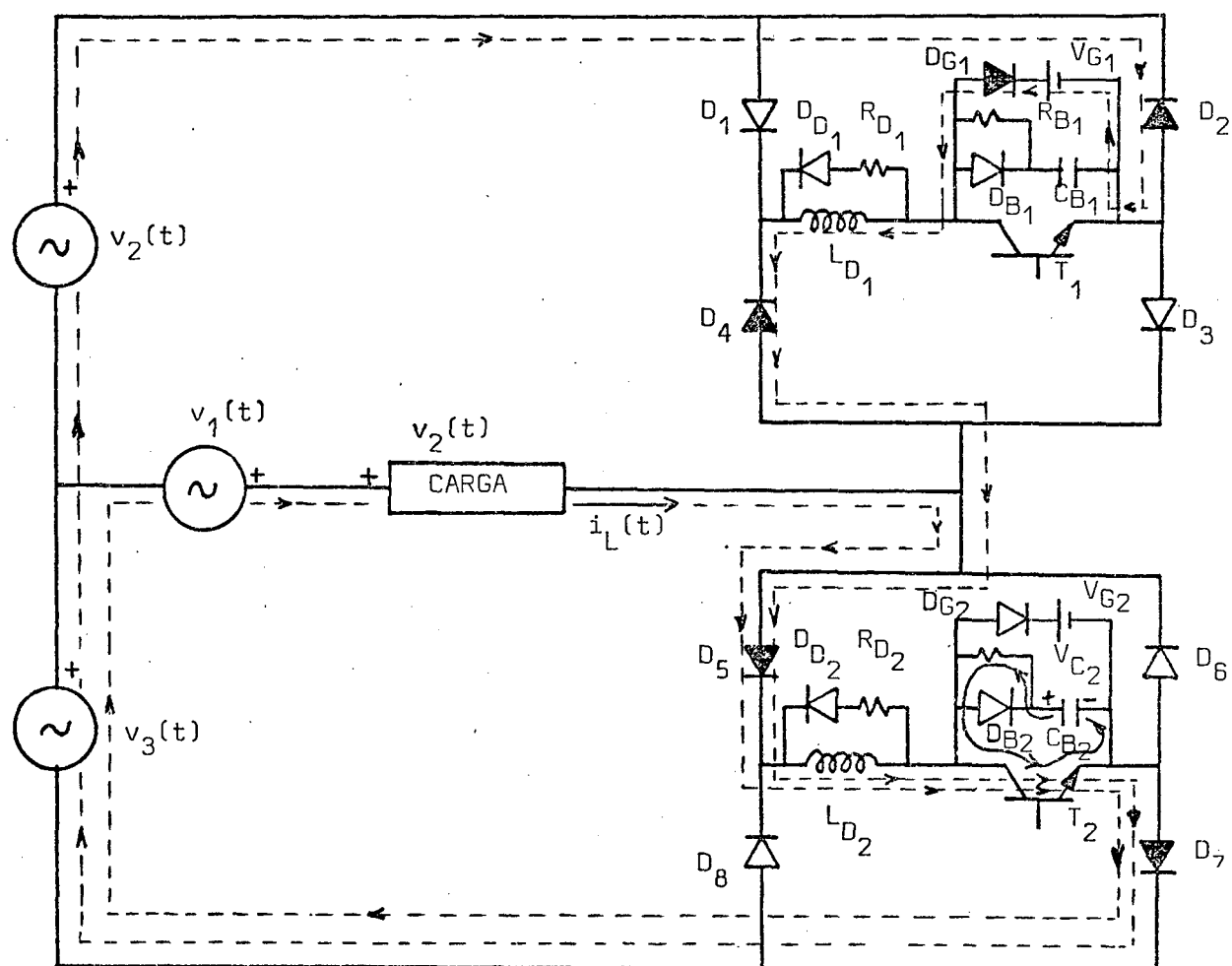


Figura 5.13 - Recuperação do diodo D_{G_1} sobre o Transistor T_2 .

O caso mais crítico ocorre com o transistor T_1 . Durante o seu período de condução, a corrente de carga tem o aspecto mostrado na Figura 5.14.

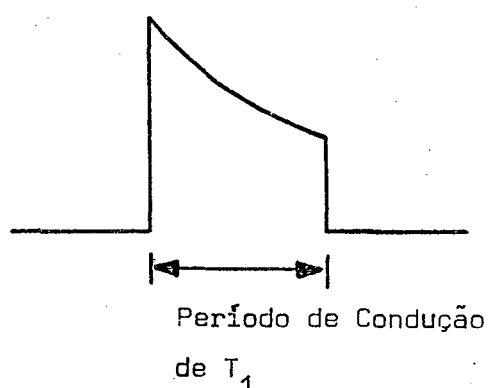


Figura 5.14 - Corrente de Carga durante a Condução, de T_1 .

Quando o transistor T_1 entra em condução além de conduzir a corrente de carga, ocorre a descarga do capacitor C_{B1} e a recuperação do diodo D_{G2} sobre ele, ocasionando então um pico de corrente. A Figura 5.15 ilustra este fato.

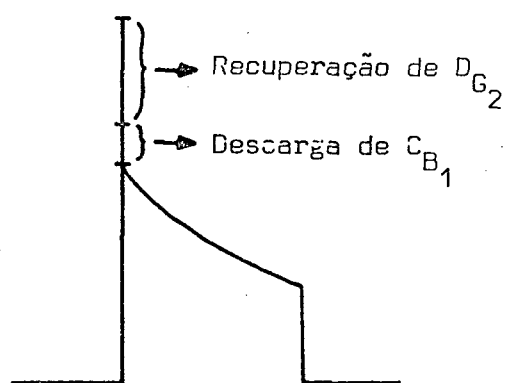


Figura 5.15 - Pico de Corrente no Transistor T_1 na sua Entrada em Condução.

Para o transistor T_2 a situação é menos crítica. Durante o seu período de condução, a corrente de carga tem o aspecto mostrado na Figura 5.16.

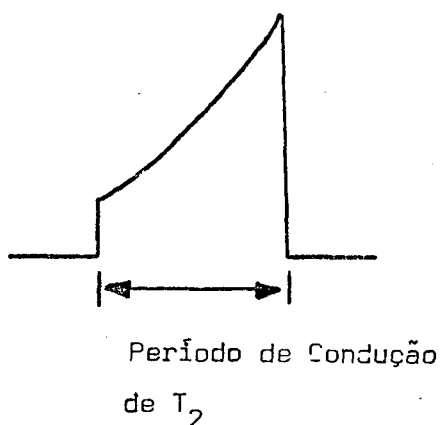


Figura 5.16 - Corrente de Carga durante a condução de T_2 .

Quando o transistor T_2 entra em condução, ele conduz uma corrente de carga crescente. Nestas condições, a descarga de C_{B_2} e a recuperação de D_{G_1} sobre ele ocorrem no instante em que a corrente de carga tem o seu menor valor. Isto que foi dito está ilustrado na Figura 5.17.

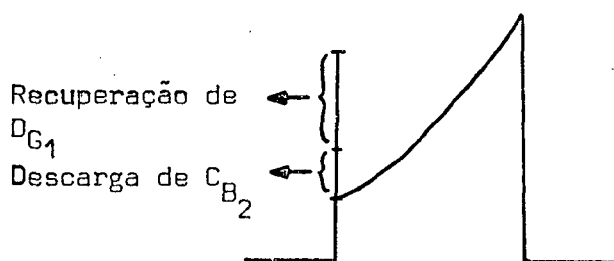


Figura 5.17 - Pico de Corrente no Transistor T_2 na sua Entrada em Condução.

Observa-se então a necessidade da utilização de diodos rápidos, para que os transistores (principalmente o transistor T_1) não fiquem sobrecarregados comutando potências ele

vadas, reduzindo, portanto, a potência útil que se pode extrair do conversor.

5.6 - Conclusão

A partir do que foi apresentado neste Capítulo, constata-se a necessidade da utilização de circuitos de ajuda à comutação, para que o transistor de potência opere confortavelmente.

Constata-se, ainda, a importância da utilização de diodos rápidos na estrutura, com o objetivo de se reduzir a sua corrente de recuperação sobre os transistores de potência.

CAPÍTULO 6

HARMÔNICAS E FILTRAGEM

6.1 - Introdução

A finalidade do presente Capítulo, é determinar as características da forma de onda gerada pelo conversor, no que diz respeito ao seu conteúdo harmônico.

Utilizando-se uma frequência elevada para o chaveamento dos transistores, o conteúdo de harmônicas da tensão gerada pelo conversor é de alta frequência, dando assim a possibilidade de uma fácil filtragem das mesmas.

6.2 - Análise Harmônica da Tensão Gerada pelo Conversor

Considere-se a estrutura do conversor, mostrada de forma simplificada na Figura 6.1.

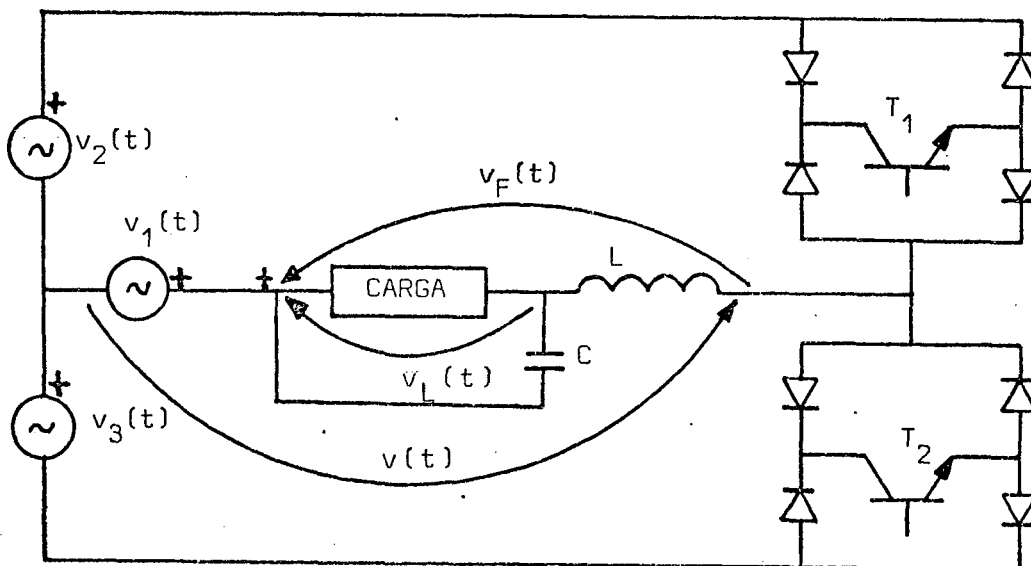


Figura 6.1 - Estrutura Simplificada do Conversor.

A tensão de carga $v_L(t)$, é obtida a partir da filtragem da tensão $v_F(t)$ gerada pelo conversor.

Para que se possa dimensionar o filtro LC, é necessário que se conheça o conteúdo harmônico da tensão $v_F(t)$. Faremos então a sua decomposição em série de Fourier.

Da Figura 6.1 tiramos que:

$$v_F(t) = v_1(t) - v(t) \quad (\text{Eq 6.1})$$

Como $v_1(t)$ é a tensão da rede conclui-se, através da Equação 6.1, que a série de Fourier da tensão $v_F(t)$ será conhecida a partir do momento que se conheça a série de Fourier da tensão $v(t)$.

6.2.1 - Determinação da Série de Fourier da Tensão $v(t)$

Considere-se a Figura 6.2 onde se mostra a obtenção da tensão $v(t)$. Nesta Figura, tem-se:

$$f = \frac{1}{\tau} = \frac{\omega}{2\pi} = \text{frequência de chaveamento dos transistores} \quad (\text{Eq 6.2})$$

$$R = \frac{\tau_1}{\tau} = \text{razão cíclica} \quad (\text{Eq 6.3})$$

$$f_0 = \frac{1}{T_0} = \frac{\omega_0}{2\pi} = \text{frequência da rede (60 Hz)} \quad (\text{Eq 6.4})$$

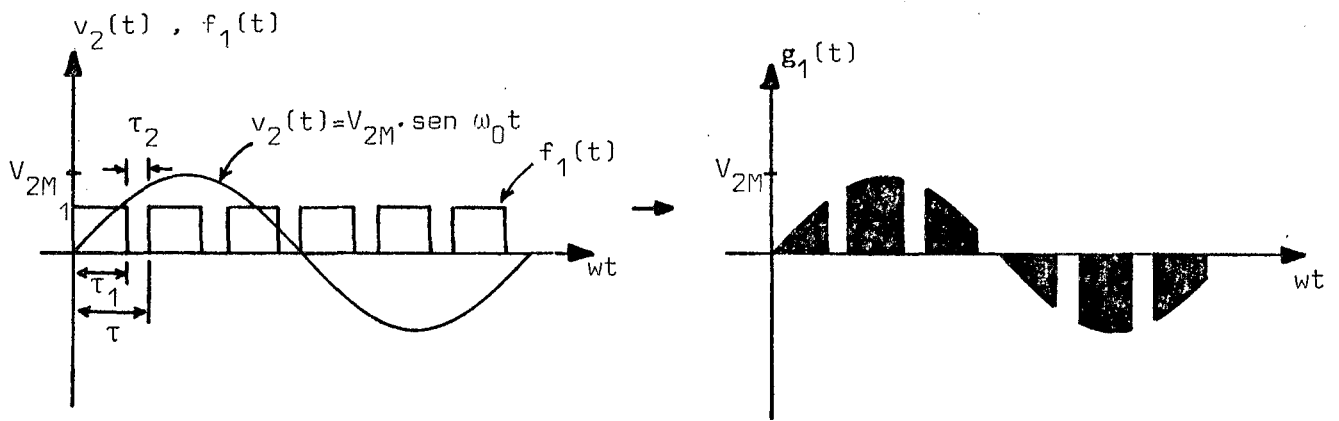


Figura 6.2.A - Multiplicando-se a Tensão $v_2(t)$ pelo Trem de Pulsos $f_1(t)$,
obtem-se $g_1(t)$.

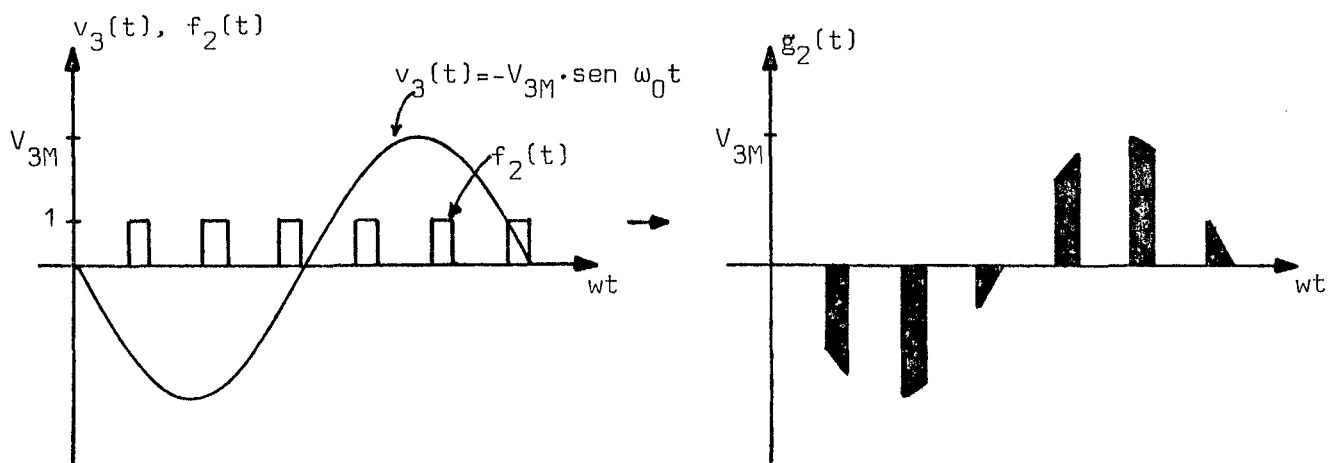


Figura 6.2.B - Multiplicando-se a Tensão $v_3(t)$ pelo Trem de Pulsos $f_2(t)$,
obtem-se $g_2(t)$.

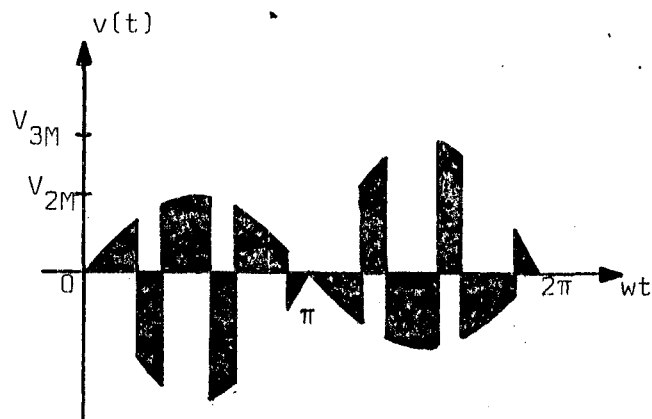


Figura 6.2.C - Somando-se $g_1(t)$ com $g_2(t)$, obtem-se a Tensão $v(t)$.

A determinação da série de Fourier da tensão $v(t)$ será feita da seguinte forma:

- 1º) Multiplicando-se $v_2(t)$ pela série de Fourier de $f_1(t)$, obtêm-se a série de Fourier de $g_1(t)$;
- 2º) Multiplicando-se $v_3(t)$ pela série de Fourier de $f_2(t)$, obtêm-se a série de Fourier de $g_2(t)$;
- 3º) Somando-se a série de Fourier de $g_1(t)$ com a série de Fourier de $g_2(t)$ obtêm-se a série de Fourier de $v(t)$.

Série de Fourier de $f_1(t)$

Desenvolvendo a série de Fourier para $f_1(t)$, tem-se, como expressão geral:

$$f_1(t) = C_0 + \sum_{n=1}^{\infty} C_n \cdot \text{sen}(n\omega t + \phi_n) \quad (\text{Eq 6.5})$$

O coeficiente C_0 é dado por:

$$C_0 = \frac{1}{\tau} \cdot \int_0^{\tau_1} dt = \frac{1}{\tau} \cdot \tau_1 = R \quad (\text{Eq 6.6})$$

O coeficiente C_n é dado por:

$$C_n = \sqrt{a_n^2 + b_n^2} \quad (\text{Eq 6.7})$$

onde:

$$\begin{aligned} a_n &= \frac{2}{\tau} \cdot \int_0^{\tau_1} \cos n\omega t \cdot dt = \frac{2}{n\omega\tau} \int_0^{\tau_1} \cos n\omega t \cdot dn\omega t = \\ &= \frac{1}{n\pi} \cdot \text{sen} \left(\frac{2n\pi\tau_1}{\tau} \right) = \frac{1}{n\pi} \cdot \text{sen} (2n\pi R) \end{aligned} \quad (\text{Eq 6.8})$$

e

$$\begin{aligned} b_n &= \frac{2}{\tau} \cdot \int_0^{\tau_1} \text{sen } n\omega t \cdot dt = \frac{2}{n\omega\tau} \int_0^{\tau_1} \text{sen } n\omega t \cdot dn\omega t = \\ &= \frac{1}{n\pi} \cdot (1 - \cos \left(\frac{2n\pi\tau_1}{\tau} \right)) = \frac{1}{n\pi} \cdot (1 - \cos (2n\pi R)). \end{aligned} \quad (\text{Eq 6.9})$$

A partir das Equações 6.7, 6.8 e 6.9, obtém-se:

$$C_n = \frac{1}{n\pi} \cdot \sqrt{2 - 2 \cos (2\pi n R)} \quad (\text{Eq 6.10})$$

O ângulo de fase ϕ_n da Equação 6.5 é dado por:

$$\phi_n = \text{arctg} \left(\frac{a_n}{b_n} \right) \quad (\text{Eq 6.11})$$

Assim, a série de Fourier de $f_1(t)$ fica dada por:

$$f_1(t) = R + \sum_{n=1}^{\infty} \frac{1}{\pi n} \cdot \sqrt{2 - 2 \cos(2\pi n R)} \cdot \text{sen}(n\omega t + \phi_n) \quad (\text{Eq 6.12})$$

Série de Fourier de $g_1(t)$

A tensão $v_2(t)$ é dada por:

$$v_2(t) = V_{2M} \cdot \text{sen } \omega_0 t \quad (\text{Eq 6.13})$$

Multiplicando-se as equações 6.12 e 6.13, obtem-se:

$$g_1(t) = V_{2M} \cdot \text{sen } \omega_0 t \cdot R + \sum_{n=1}^{\infty} V_{2M} \cdot C_n \cdot \text{sen } \omega_0 t \cdot \text{sen}(n\omega t + \phi_n) \quad (\text{Eq 6.14})$$

Da trigonometria, tem-se que:

$$\text{sen } A \cdot \text{sen } B = \frac{1}{2} \cdot (\cos(A-B) - \cos(A+B)) \quad (\text{Eq 6.15})$$

Assim, a série de Fourier de $g_1(t)$ fica dada por:

$$g_1(t) = V_{2M} \cdot \text{sen } \omega_0 t \cdot R + \sum_{n=1}^{\infty} \frac{V_{2M} \cdot C_n}{2} [\cos [(\omega_0 - n\omega)t - \phi_n] - \cos [(\omega_0 + n\omega)t + \phi_n]] \quad (\text{Eq 6.16})$$

Série de Fourier de $f_2(t)$

Desenvolvendo a série de Fourier para $f_2(t)$, tem-se, como expressão geral:

$$f_2(t) = C_0 + \sum_{n=1}^{\infty} C_n \cdot \text{sen}(n\omega t + \phi_n) \quad (\text{Eq 6.17})$$

O coeficiente C_0 é dado por:

$$C_0 = \frac{1}{\tau} \int_{\tau_1}^{\tau} dt = \frac{1}{\tau} \cdot (\tau - \tau_1) = 1 - \frac{\tau_1}{\tau} = (1 - R) \quad (\text{Eq 6.18})$$

Os coeficientes a_n e b_n da Equação 6.7 são dados por:

$$a_n = \frac{2}{\tau} \cdot \int_{\tau_1}^{\tau} \cos n\omega t \cdot dt = \frac{2}{n\omega\tau} \cdot \int_{\tau_1}^{\tau} \cos n\omega t \cdot dn\omega t = -$$

$$- \frac{1}{n\pi} \cdot \text{sen} \left(\frac{2n\pi \cdot \tau_1}{\tau} \right) = - \frac{1}{n\pi} \cdot \text{sen} (2n\pi \mathbb{R}) \quad (\text{Eq 6.19})$$

e

$$b_n = \frac{2}{\tau} \cdot \int_{\tau_1}^{\tau} \text{sen } n\omega t \cdot dt = \frac{2}{n\omega\tau} \cdot \int_{\tau_1}^{\tau} \text{sen } n\omega t \cdot dn\omega t = -$$

$$- \frac{1}{n\pi} \cdot (1 - \cos \left(\frac{2n\pi\tau_1}{\tau} \right)) = - \frac{1}{n\pi} \cdot (1 - \cos (2n\pi \mathbb{R})) \quad (\text{Eq 6.20})$$

A partir das Equações 6.7, 6.19 e 6.20, obtém-se:

$$c_n = \frac{1}{n\pi} \cdot \sqrt{2 - 2 \cos (2\pi n \mathbb{R})} \quad (\text{Eq 6.21})$$

O ângulo de fase ϕ_n da Equação 6.17 é dado por:

$$\phi_n = \text{arctg} \left(\frac{a_n}{b_n} \right) \quad (\text{Eq 6.22})$$

Assim, a série de Fourier de $f_2(t)$ fica dada por:

$$f_2(t) = (1 - R) + \sum_{n=1}^{\infty} \frac{1}{\pi n} \cdot \sqrt{2 - 2 \cos(2\pi n R)} \cdot \sin(n\omega t + \phi_n)$$

(Eq 6.23)

Série de Fourier de $g_2(t)$

A tensão $v_3(t)$ é dada por:

$$v_3(t) = -V_{3M} \cdot \sin \omega_0 t \quad (\text{Eq 6.24})$$

Multiplicando-se as equações 6.23 e 6.24, obtém-se:

$$g_2(t) = -V_{3M} \cdot \sin \omega_0 t \cdot (1 - R) - \sum_{n=1}^{\infty} V_{3M} \cdot C_n \cdot \sin \omega_0 t \cdot \sin(n\omega t + \phi_n)$$

(Eq 6.25)

Tendo-se em mente a Equação 6.15, a série de Fourier de $g_2(t)$ fica dada por:

$$g_2(t) = -V_{3M} \cdot \text{sen } \omega_0 t \cdot (1 - R) - \sum_{n=1}^{\infty} \frac{V_{3M} \cdot C_n}{2} [\cos [(\omega_0 - n\omega)t - \phi_n] - \cos [(\omega_0 + n\omega)t + \phi_n]] \quad (\text{Eq 6.26})$$

Série de Fourier de v(t)

A série de Fourier de v(t) é obtida a partir da soma das equações 6.16 e 6.26:

$$v(t) = V_{2M} \cdot \text{sen } \omega_0 t \cdot R - V_{3M} \cdot \text{sen } \omega_0 t \cdot (1 - R) + \sum_{n=1}^{\infty} \left(\frac{V_{2M} \cdot C_n}{2} - \frac{V_{3M} \cdot C_n}{2} \right) \cdot$$

$$\cdot [\cos [(\omega_0 - n\omega)t - \phi_n] - \cos [(\omega_0 + n\omega)t + \phi_n]] \quad (\text{Eq 6.27})$$

6.2.2 - Determinação da Série de Fourier da Tensão v_F(t)

A tensão v_F(t) obtida a partir da Equação 6.1, está representada na Figura 6.3.

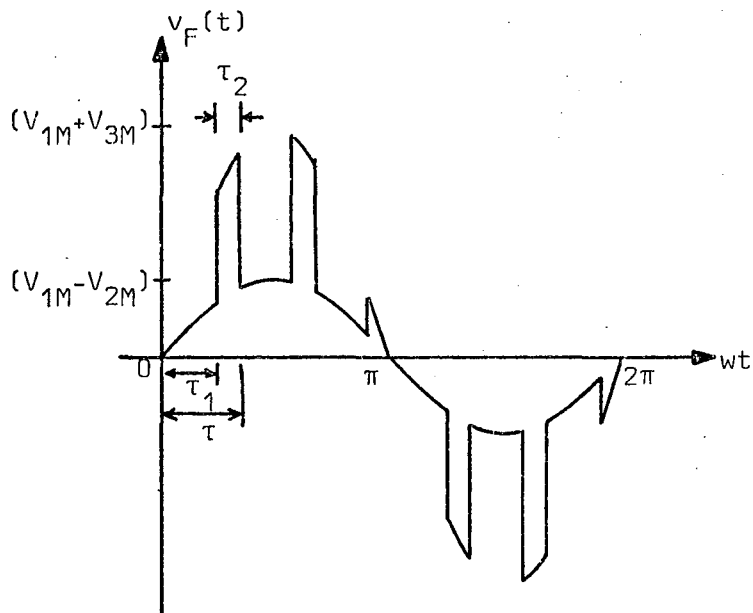


Figura 6.3 - Tensão $v_F(t)$

A tensão da rede, $v_1(t)$, é dada por:

$$v_1(t) = V_{1M} \cdot \text{sen } \omega_0 t \quad (\text{Eq 6.28})$$

A partir das Equações 6.1, 6.27 e 6.28, obtemos a série de Fourier da tensão $v_F(t)$:

$$v_F(t) = (V_{1M} - V_{2M} \cdot R + V_{3M} \cdot (1 - R)) \cdot \text{sen } \omega_0 t +$$

$$+ \sum_{n=1}^{\infty} \left(\frac{V_{3M} \cdot C_n - V_{2M} \cdot C_n}{2} \right) \cdot [\cos[(\omega_0 - n\omega)t - \phi_n] - \cos[(\omega_0 + n\omega)t + \phi_n]]$$

$$(\text{Eq 6.29})$$

Conclui-se, portanto, a partir da Equação 6.29, que a amplitude da componente fundamental de $v_F(t)$ é dada por:

$$V_{1M} = V_{2M} \cdot R + V_{3M} \cdot (1 - R) \quad (\text{Eq 6.30})$$

e a amplitude das harmônicas de $v_F(t)$ são calculadas pela expressão:

$$\frac{V_{3M} - V_{2M}}{2\pi n} \cdot \sqrt{2 - 2 \cos(2n\pi R)} \quad (n = 1, 2, 3, \dots) \quad (\text{eq 6.31})$$

Observe-se que quando a tensão $V_F(t)$ (Fig. 6.3) possui simetria de meia-onda ($f(t) = -f(t + T/2)$, sendo T o período), existem apenas harmônicas ímpares.

Com relação à filtragem da tensão $v_F(t)$, pode-se dizer que ela se tornará mais fácil, quando se trabalha com frequência de chaveamento elevada [6].

Para se ter uma ordem de grandeza da frequência e da amplitude das harmônicas, consideremos o protótipo desenvolvido com as seguintes características:

$$f_0 = \text{frequência da rede} = 60 \text{ Hz.}$$

$$N = \text{Número de pulsos no semi-período} =$$

$$= \frac{f}{2 f_0} = 42 \quad (\text{Eq 6.32})$$

$$f = \text{frequência de chaveamento} = 2nf_0 = 5040 \text{ Hz} \quad (\text{Eq 6.33})$$

Supondo a tensão de alimentação ($v_1(t)$) isenta de harmônicas, as harmônicas da tensão de saída têm origem nas funções de chaveamento da estrutura ($f_1(t)$ e $f_2(t)$).

A Tabela 6.1 mostra a ordem, a frequência e a amplitude (multiplicar por $(V_{3M} - V_{2M})$) de algumas harmônicas em função da razão cíclica.

A ordem (K) das harmônicas da tensão de saída pode ser obtida em função de n , que está relacionado com a frequência de chaveamento (f), através da equação 6.34:

$$K = \frac{nf}{f_0} \pm 1 \quad ; \quad n = 1, 2, 3, \dots \quad (\text{Eq 6.34})$$

ORDEM DA HARMÔNICA	FREQUÊNCIA DA HARMÔNICA (Hz)	RAZÃO CÍCLICA (R)									
		0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	
83ª/85ª	4980/5100	0,10	0,19	0,26	0,30	0,32	0,30	0,26	0,19	0,10	
167ª/169ª	10020/10140	0,09	0,15	0,15	0,09	0	0,09	0,15	0,15	0,09	
251ª/253ª	15060/15180	0,09	0,10	0,03	0,06	0,11	0,06	0,03	0,10	0,09	
335ª/337ª	20100/20220	0,08	0,05	0,05	0,08	0	0,08	0,05	0,05	0,08	
419ª/421ª	25140/25260	0,06	0	0,06	0	0,06	0	0,06	0	0,06	

Tabela 6.1

6.3 - Considerações sobre a Filtragem

É importante notar que, para uma frequência de chaveamento em torno de 5 KHz, a frequência da mais baixa harmônica indesejável é da mesma ordem de grandeza. Este fato sugere que se um filtro passa-baixa, com frequência de corte inferior,

ã frequência da mais baixa harmônica, é conectado entre o conver sor e a carga, então somente a componente fundamental da tensão $V_F(t)$ irá aparecer sobre a carga. Tal filtro está ilustrado na Figura 6.4.

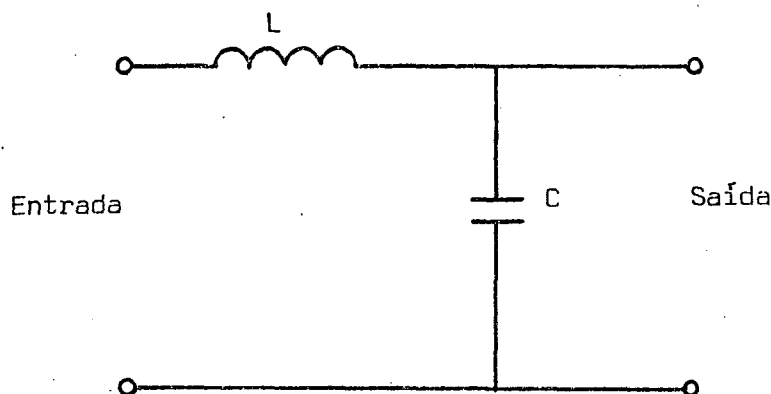


Figura 6.4 - Filtro LC Passa-Baixa.

Com relação ao dimensionamento do filtro, tem-se os seguintes compromissos:

- 1º) Um valor grande de L provoca uma queda de tensão muito elevada sobre o indutor;
- 2º) Um valor grande de C provoca a solicitação de corrente elevada da estrutura, sobrecarregando-a;
- 3º) Os valores de L e C estão ligados um ao outro através da frequência de ressonância do filtro:

$$f_R = \frac{1}{2\pi \cdot \sqrt{LC}} \quad (\text{Eq 6.35})$$

No protótipo desenvolvido, os valores do indutor e do capacitor utilizados, a fim de se cumprir estes compromissos, foram:

$$L = 2,76 \text{ mH}$$

$$C = 4 \text{ } \mu\text{F}$$

Com estes valores, tem-se uma frequência de ressonância igual a:

$$f_R = 1515 \text{ Hz}$$

Este filtro utilizado no protótipo desenvolvido teve um ótimo desempenho, conforme se pode verificar, analisando a perfeição da senóide que apareceu sobre a carga.

6.4 - Conclusão

Neste Capítulo foi obtida a série de Fourier da tensão gerada pelo estabilizador. Através dela, verificou-se que o conteúdo harmônico que se faz presente é de alta frequência, quando se trabalha com uma frequência de chaveamento elevada, dando margem a uma fácil filtragem do mesmo.

Além disso foram feitas considerações sobre o dimensionamento do filtro utilizado no estabilizador.

C A P Í T U L O 7

REALIZAÇÃO DE UM PROTÓTIPO

7.1 - Introdução

O objetivo do presente Capítulo, é de fazer uma descrição dos componentes utilizados na estrutura de potência do protótipo desenvolvido.

Far-se-á também a descrição de uma série de fotografias, obtidas a partir de um ensaio realizado com o protótipo, em malha aberta.

7.2 - Os Componentes utilizados na Estrutura de Potência

A finalidade básica da realização de um protótipo, era de se comprovar experimentalmente o princípio de funcionamento da estrutura proposta neste trabalho.

Para o dimensionamento dos componentes, consideramos um protótipo que operasse com carga resistiva, para uma tensão de carga de 220 volts eficazes e uma corrente de carga de 5 amperes eficazes. A frequência de chaveamento dos transistores é de 5 KHz.

A Figura 7.1 mostra, de forma simplificada, a estrutura de potência do protótipo.

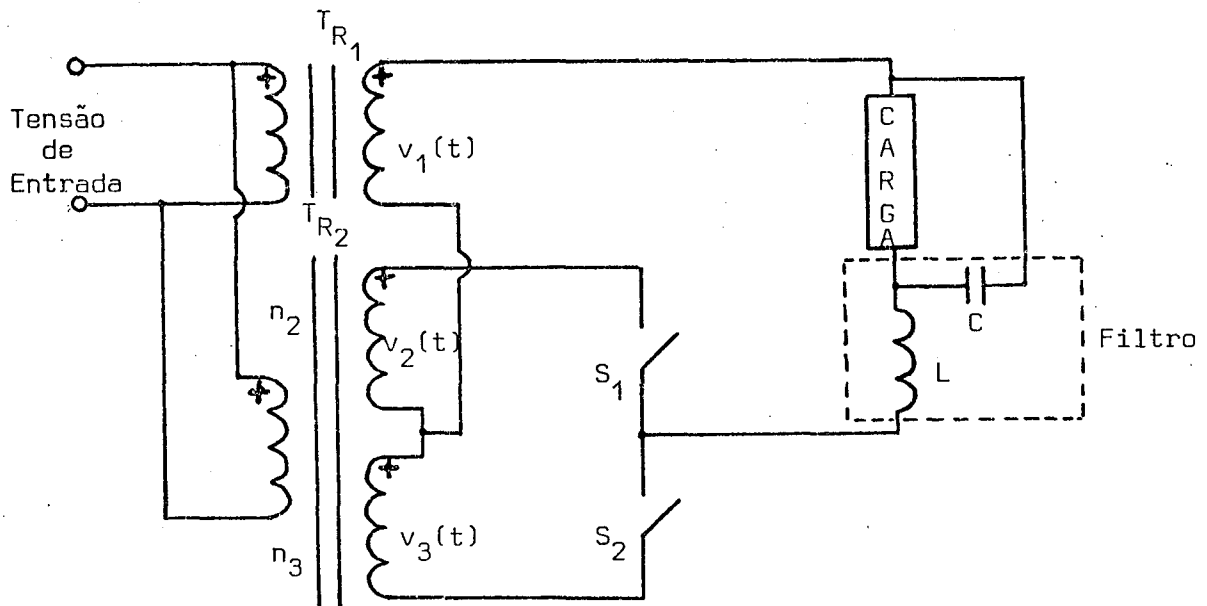


Figura 7.1 - Estrutura de Potência do Protótipo, em uma Versão Simplificada.

A Figura 7.2 mostra uma outra representação para a Figura 7.1. Os capacitores C_D são de desacoplamento, para a circulação das componentes de corrente de alta frequência.

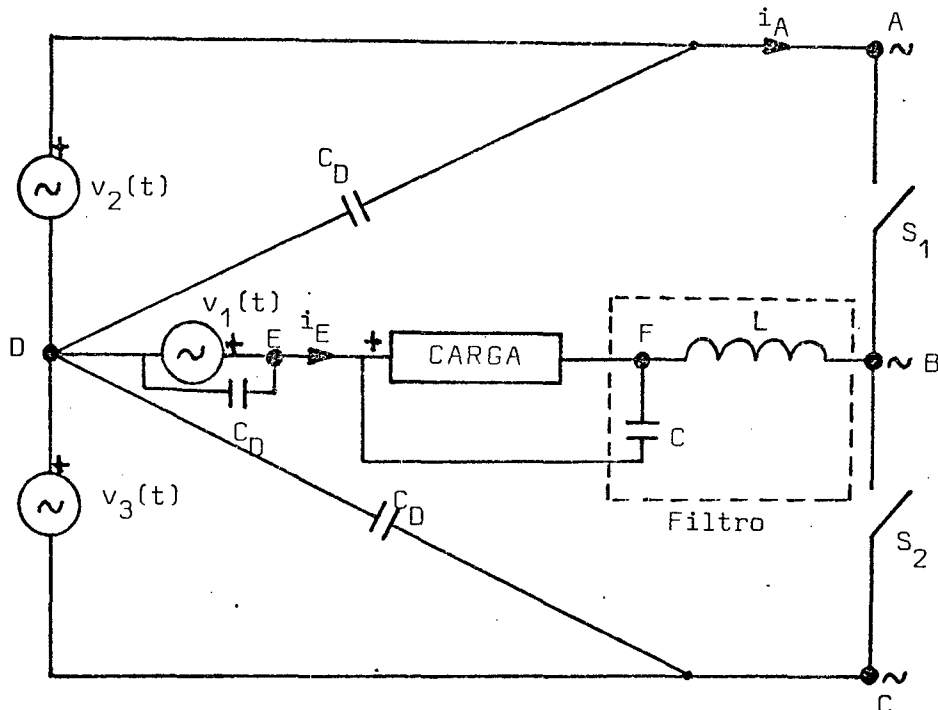


Figura 7.2 - Introdução de Capacitores de Desacoplamento na Estrutura da Figura 7.1.

O transformador T_{R_1} tem a finalidade de isolar galvanicamente a rede do conversor.

O transformador T_{R_2} utilizado tem relações de transformação $n_2 = 0,167$ e $n_3 = 0,250$ com potência de 550 W.

As chaves S_1 e S_2 , indicadas nas Figuras 7.1 e 7.2, são bidirecionais. A Figura 7.3 ilustra o circuito de uma das chaves.

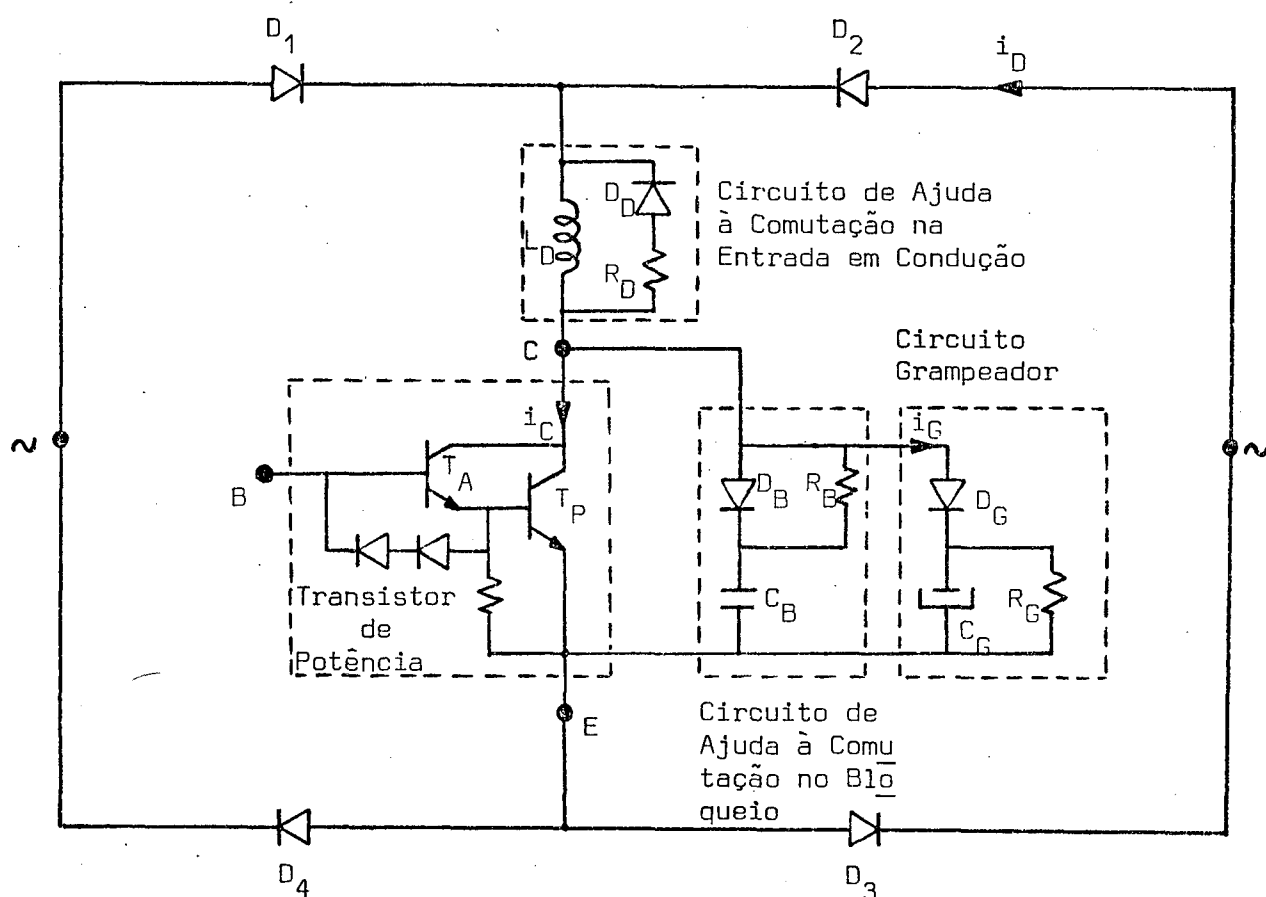


Figura 7.3 - Circuito de uma Chave Bidirecional.

O transistor de potência, corresponde à configuração Darlington de dois transistores, T_A e T_P , do tipo BUY69/A.

Os diodos de potência utilizados, D_1 a D_4 , são rápidos e para 25A e 400V.

O dimensionamento dos componentes dos circuitos de ajuda à comutação no bloqueio e na entrada em condução, foi feito a partir das considerações feitas no Capítulo 5.

Através de ajustes de laboratório obtivemos para o circuito de ajuda à comutação na entrada em condução: $L_D = 6 \mu\text{H}$ e $R_D = 3,3 \Omega$. O diodo D_D é do tipo rápido e capaz de suportar correntes e tensões compatíveis com os da estrutura.

De maneira semelhante, obtivemos para o circuito de ajuda à comutação no bloqueio: $C_B = 5,6 \text{ nF}$ e $R_B = 750 \Omega$.

Com relação ao circuito grampeador, poder-se-ia utilizar um zener de potência. Em função da dificuldade em consegui-lo utilizamos o circuito que está ilustrado na Figura 7.3. Os componentes utilizados, $C_G = 10 \mu\text{F}$ e $R_G = 10 \text{ K}\Omega$, foram determinados a partir de ajustes de bancada.

O filtro utilizado, $C = 4 \mu\text{F}$ e $L = 2,76 \text{ mH}$, foi obtido a partir das considerações feitas no Capítulo 6.

7.3 - Ensaio Realizado com o Protótipo, em Malha Aberta

Para a realização deste ensaio, aplicamos uma tensão na entrada do conversor e fixamos a razão cíclica manualmente. Os valores utilizados foram:

razão cíclica = 0,6

Tensão de entrada = 238V

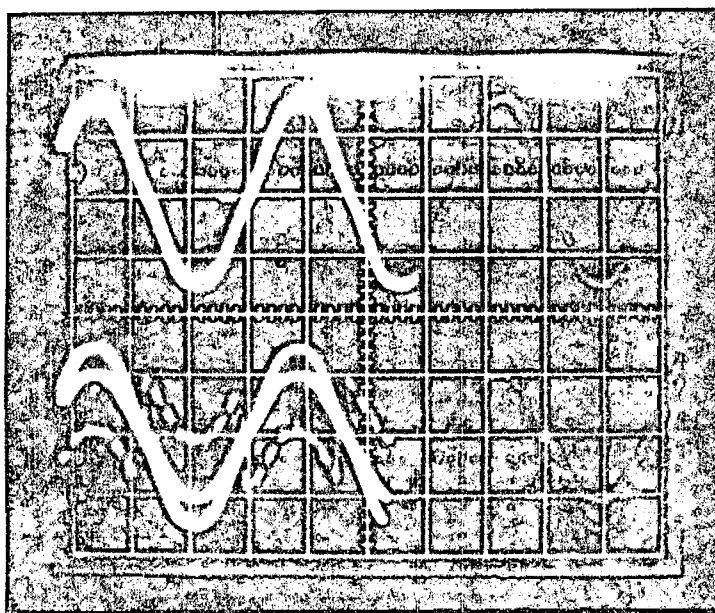
Corrente de carga = 2,2A

Não foi aumentada mais a corrente de carga, por ter-se presente o fato de que este ensaio não tinha a finalidade principal de comprovar a capacidade de potência da estrutura, e sim testar o funcionamento geral da mesma.

Passar-se-á, agora, à apresentação de uma série de fotografias mostrando vários sinais da estrutura. Estes sinais são relativos à estrutura da Figura 7.2.

Na Foto 1 vê-se a tensão antes do filtro (V_{BE}) e a tensão na carga (V_{FE}). Através dela pode-se comprovar o funcionamento adequado do filtro utilizado.

Foto 1



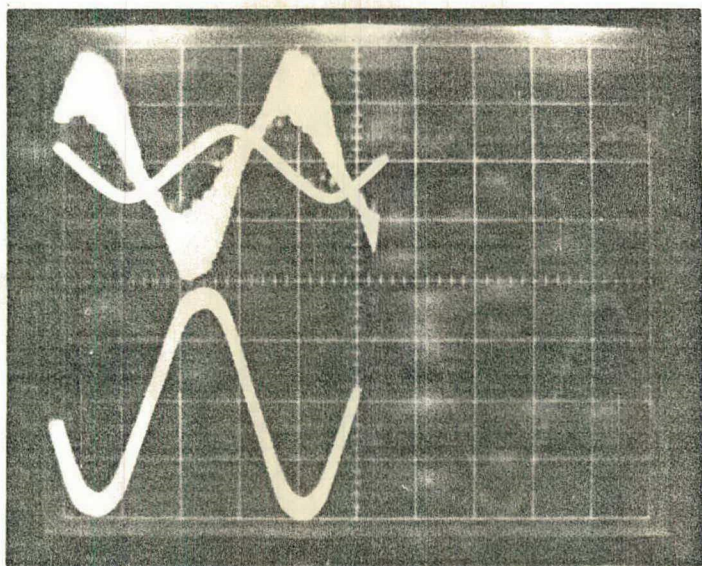
No alto: Tensão na Carga
(V_{FE})

Em baixo: Tensão antes do
Filtro (V_{BE})

197,5 V/div

5 ms/div

Na Foto 2 tem-se a corrente i_A (que entra na chave S_1) e a tensão V_{AD} . A Foto 3 mostra detalhes destas duas grandezas, onde se pode observar a ondulação da tensão V_{AD} .

Foto 2

No alto: Corrente i_A

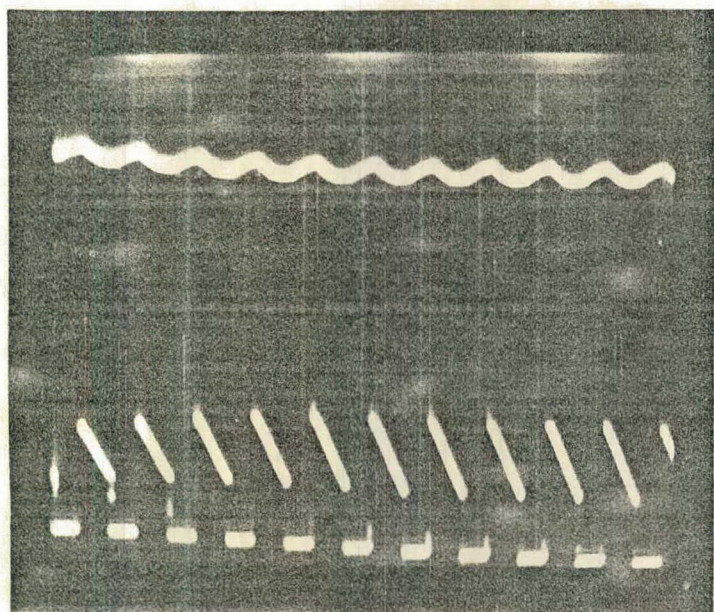
2A/div

5 ms/div

Em baixo: Tensão V_{AD}

28V/div

5 ms/div

Foto 3

No alto: Tensão V_{AD} (Detalhes)

20V/div

200 μ s/div

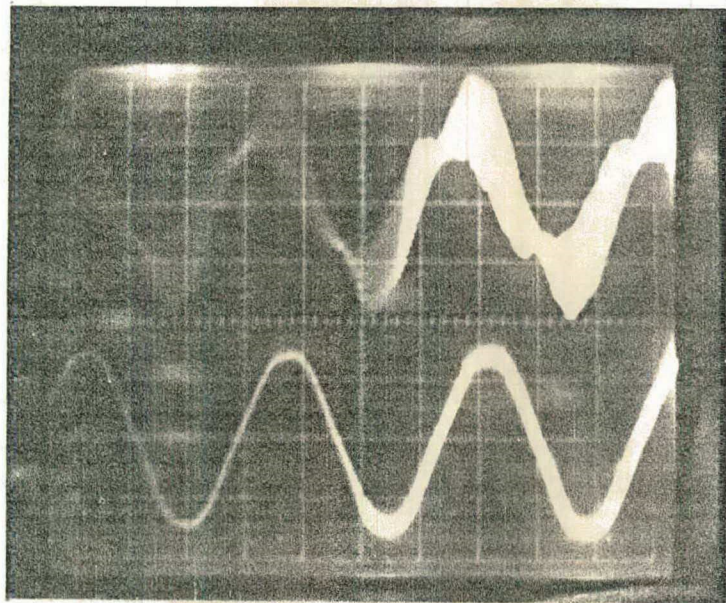
Em baixo: Corrente i_A (Detalhes)

2 A/div

200 μ s/div

Na Foto 4 vê-se a tensão (V_{DE}) e a corrente (i_E) na fonte $v_1(t)$. A Foto 5 mostra detalhes da corrente i_E .

Foto 4



No alto: Corrente i_E

2 A/div

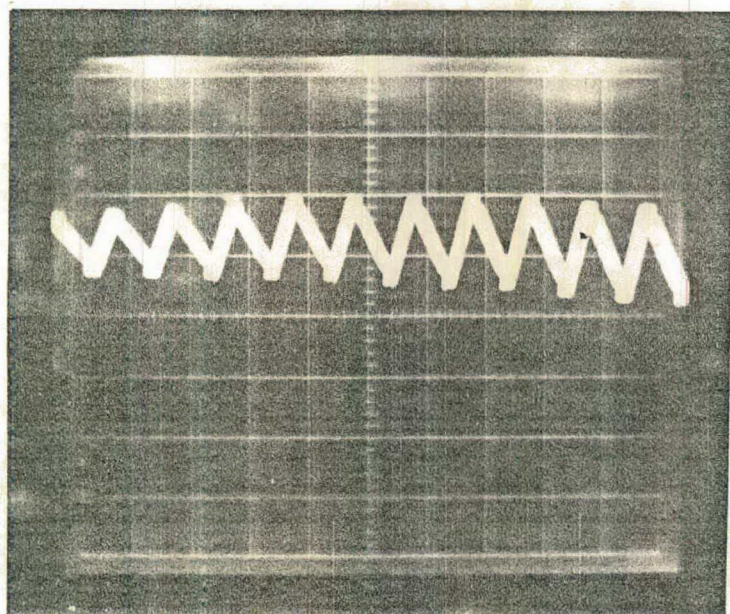
5 ms/div

Em baixo: Tensão V_{DE}

210,5 V/div

5 ms/div

Foto 5



Detalhes de i_E

2 A/div

200 μ s/div

A Foto 6 mostra a corrente de coletor i_C e a tensão V_{CE} (ver Figura 7.3) para o transistor da chave S_1 .

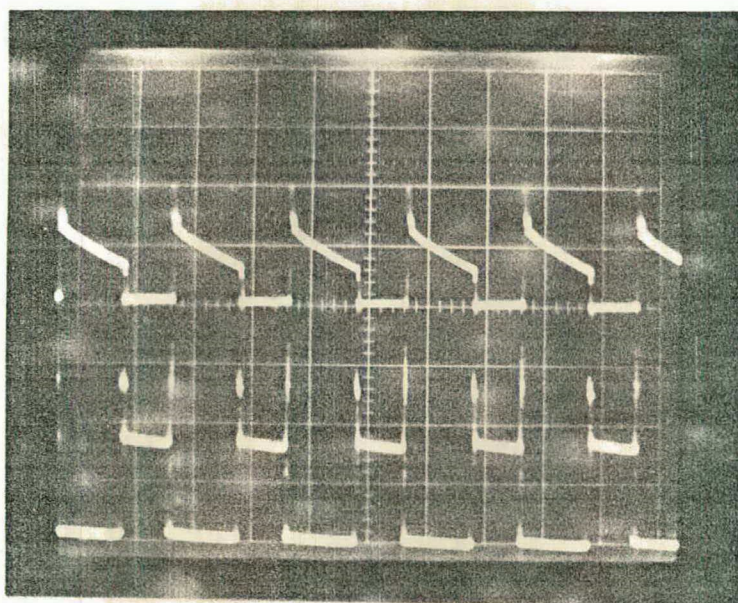


Foto 6

No alto: Corrente i_C

4 A/div

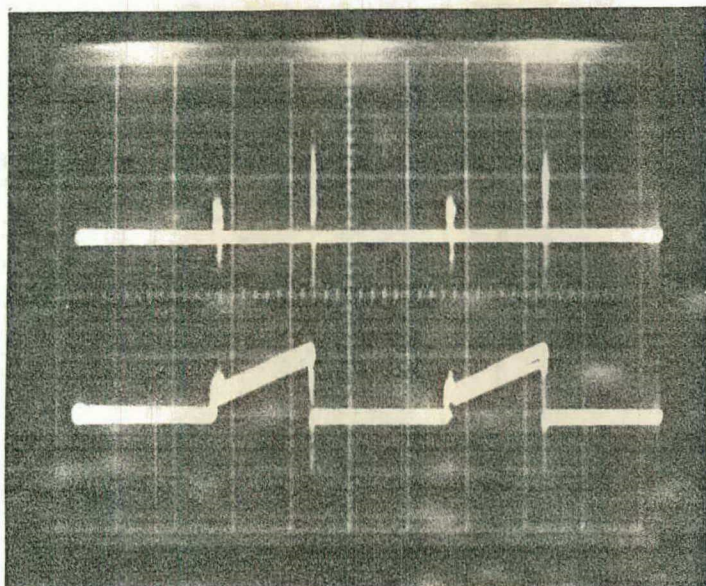
100 μ s/div

Em baixo: Tensão V_{CE}

100 V/div

100 μ s/div

Na Foto 7 pode-se ver a corrente i_D , no diodo D_2 , e a corrente i_C no circuito grampeador (ver Figura 7.3). Estas grandezas são relativas à chave S_2 . Nota-se a recuperação do diodo D_C , cuja corrente aparecerá sobre o transistor da chave S_1 , conforme descrito no item 5.5.

Foto 7

No alto: Corrente i_G

Em baixo: Corrente i_D

4 A/div

50 μ s/div

7.4 - Conclusão

Através do presente Capítulo, pôde-se verificar o funcionamento do protótipo desenvolvido, em malha aberta, ou seja, a tensão de carga foi obtida a partir de uma dada tensão de entrada, através da imposição manual da razão cíclica.

Conseguimos, portanto, verificar a principal proposição deste trabalho, ou seja, o princípio de funcionamento da estrutura de potência.

CAPÍTULO 8

ANÁLISE DA TENSÃO DE SAÍDA

8.1 - Introdução

O objetivo deste Capítulo, é de fazer uma análise comparativa entre os valores obtidos experimentalmente com o protótipo desenvolvido, e aqueles obtidos através da equação deduzida no Capítulo 6, para a tensão de saída do estabilizador (tensão de carga).

8.2 - Influência dos Circuitos Grampeadores na Tensão de Saída

Na análise harmônica feita no Capítulo 6, supusemos os transistores como chaves ideais, isto é, que no momento do bloqueio de um transistor, o outro era colocado instantaneamente em condução, e vice-versa.

Esta hipótese nos conduziu à equação 6.30, repetida na equação 8.1, onde as tensões V_L , V_1 , V_2 e V_3 são dadas em volts eficazes.

$$V_L = V_1 - V_2 \cdot R + V_3 \cdot (1 - R) \quad (\text{Eq 8.1})$$

A Equação 8.1, que representa a tensão de carga V_L em função de V_1 , V_2 , V_3 e da razão cíclica \mathbb{R} , na verdade não o faz de forma satisfatória, ou seja, há uma diferença entre os valores medidos experimentalmente e os calculados pela Equação 8.1.

A Tabela 8.1, mostra os valores medidos através de um ensaio realizado com o protótipo, em malha aberta.

V_1 (V)	V_2 (V)	V_3 (V)	\mathbb{R}	V_L (V)
100,3	16,6	24,8	0,2	108,8

Tabela 8.1

Ao substituírmos os valores da Tabela 8.1 na Equação 8.1, obtemos para V_L :

$$V_L = 116,8 \text{ V}$$

o que representa uma diferença ΔV_L entre o valor calculado e o medido de:

$$\Delta V_L = 8,0 \text{ V.}$$

Uma das causas desta diferença, é a influência dos circuitos grampeadores na tensão de saída, fato este que não é

levado em conta pela Equação 8.1.

Considere-se a estrutura da Figura 8.1, que representa o estabilizador de forma simplificada. As tensões indicadas, estão passando pelo semi-ciclo positivo.

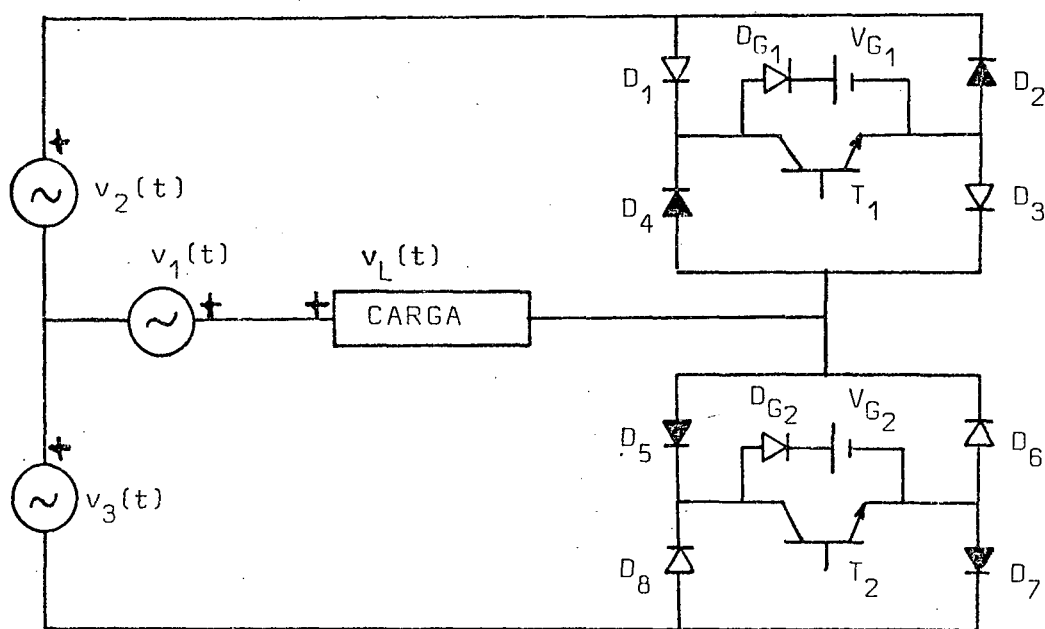


Figura 8.1 - Influência dos Circuitos Grampeadores na Tensão de Saída

As tensões Coletor-Emissor dos transistores T_1 e T_2 são mostradas na Figura 8.2

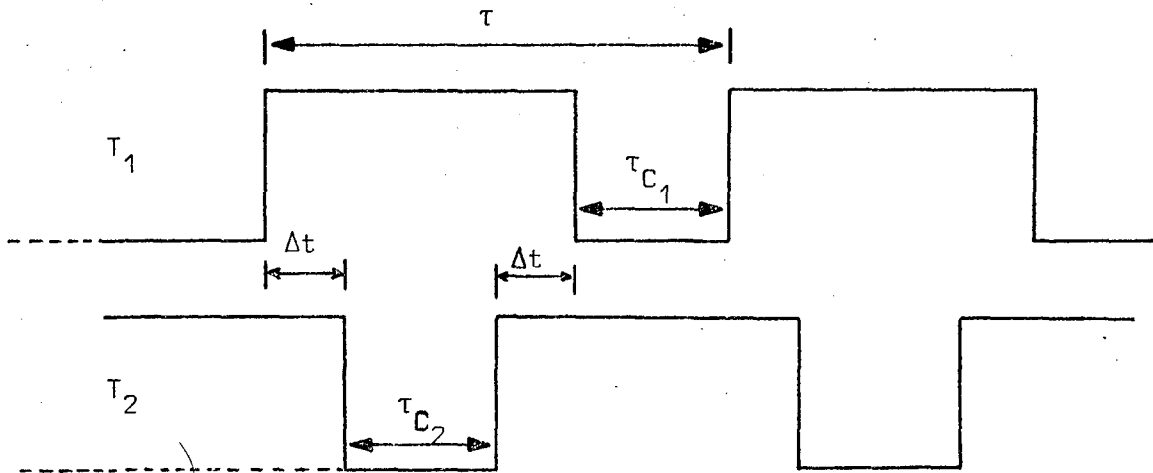


Figura 8.2 - Tensão Coletor-Emissor dos Transistores
 T_1 e T_2

Na Figura 8.2, τ é o período de chaveamento, τ_{C1} é o período de condução do transistor T_1 , τ_{C2} é o período de condução do transistor T_2 e Δt é o intervalo de tempo entre o bloqueio de um transistor e a entrada em condução do outro.

Quando o transistor T_1 estiver conduzindo durante o intervalo de tempo τ_{C1} , podemos escrever para $v_L(t)$:

$$v_L(t) = v_1(t) - v_2(t) \quad (\text{Eq. 8.2})$$

Durante o intervalo de tempo Δt existente entre o bloqueio de T_1 e a entrada em condução de T_2 , temos:

$$v_L(t) = v_1(t) - v_2(t) - V_{G1} \quad (\text{Eq. 8.3})$$

Durante a condução do transistor T_2 , obtém-se:

$$v_L(t) = v_1(t) + v_3(t) \quad (\text{Eq. 8.4})$$

No intervalo de tempo Δt entre o bloqueio de T_2 e a entrada em condução de T_1 , temos:

$$v_L(t) = v_1(t) + v_3(t) - V_{G_2} \quad (\text{Eq. 8.5})$$

Combinando-se as equações 8.2, 8.3, 8.4 e 8.5, pode-se escrever:

$$\begin{aligned} v_L(t) = & v_1(t) - v_2(t) \cdot \frac{\tau_{C_1}}{\tau} + v_3(t) \cdot \frac{\tau_{C_2}}{\tau} + \\ & + \left[v_1(t) - v_2(t) - V_{G_1} \right] \cdot \frac{\Delta t}{\tau} + \\ & + \left[v_1(t) + v_3(t) - V_{G_2} \right] \cdot \frac{\Delta t}{\tau} \quad (\text{Eq. 8.6}) \end{aligned}$$

A Equação 8.6, leva em consideração a influência dos circuitos grampeadores, na tensão de saída. A Figura 8.3, também mostra esta influência (comparar com a Foto 1 do Capítulo 7).

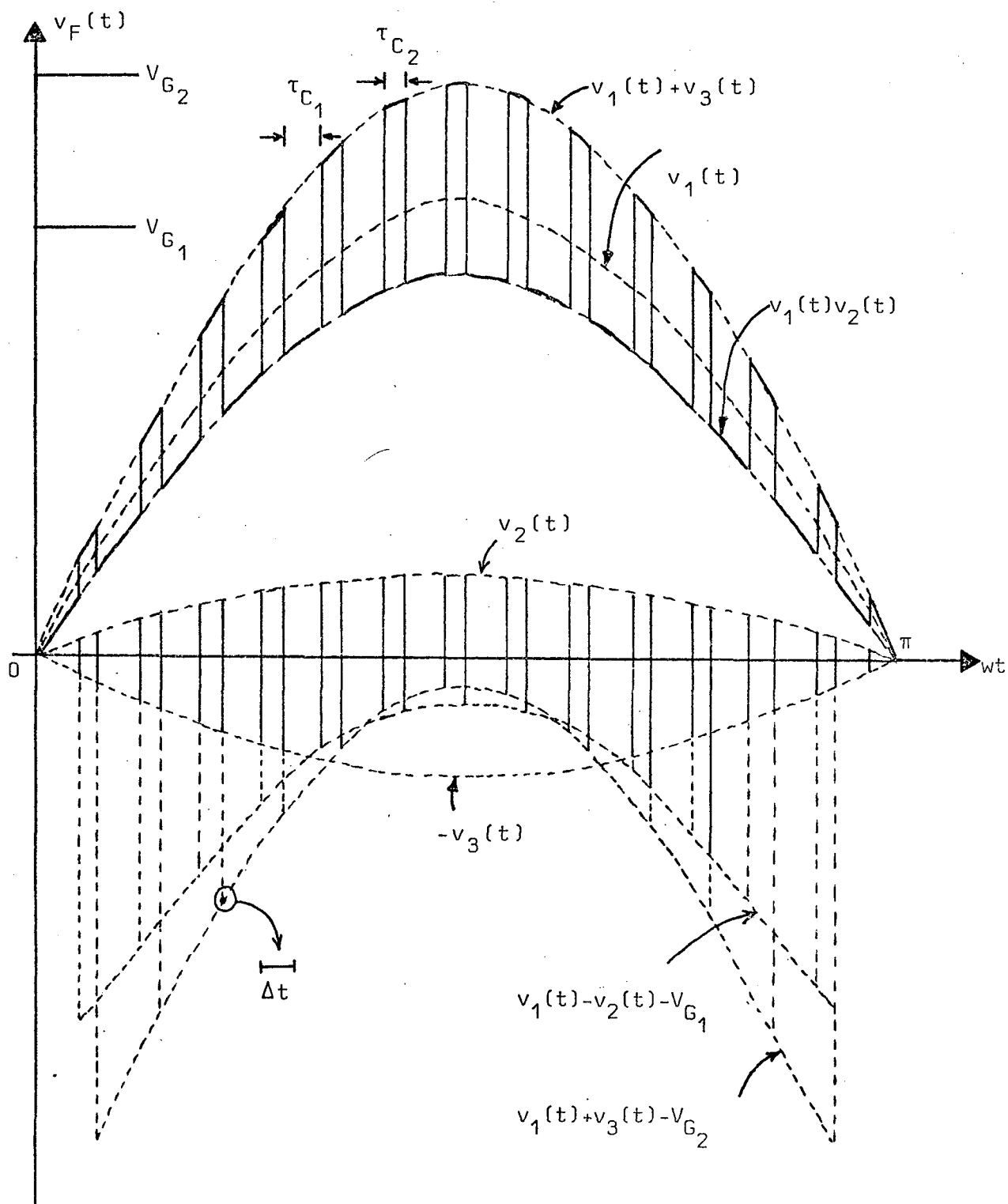


Figura 8.3

Utilizando-se valores eficazes para as tensões $v_1(t)$, $v_2(t)$, $v_3(t)$ e $v_L(t)$, pode-se reescrever a Equação 8.6:

$$V_L = V_1 \cdot \left(1 + \frac{2\Delta t}{\tau}\right) - V_2 \cdot \left(\frac{\tau_{C_1} + \Delta t}{\tau}\right) + \\ + V_3 \cdot \left(\frac{\tau_{C_2} + \Delta t}{\tau}\right) - \frac{\Delta t}{\sqrt{2} \cdot \tau} \cdot (V_{G_1} + V_{G_2})$$

(Eq. 8.7)

Com relação ao ensaio realizado (descrito anteriormente), obteve-se os valores da Tabela 8.2.

τ_{C_1} (μs)	τ_{C_2} (μs)	τ (μs)	Δt (μs)	V_{G_1} (V)	V_{G_2} (V)
40	152	200	4	149	200

Tabela 8.2

Ao substituírmos os valores das Tabelas 8.1 e 8.2 na Equação 8.7, obtemos para V_L :

$$V_L = 115,07 \text{ V}$$

o que representa uma diferença entre o valor calculado e o medido de:

$$\Delta V_L = 6,3 \text{ V}$$

Nota-se, portanto, que o valor de V_L calculado através da Equação 8.7, está muito mais próximo do valor medido, do que aquele calculado através da Equação 8.1.

8.3 - Influência do Filtro na Tensão de Saída

Um outro fator que influi na tensão de saída, é a queda de tensão que aparece no indutor do filtro, provocada pela circulação da componente fundamental da corrente de carga, através dele. Esta queda de tensão, V_ℓ , é dada por:

$$V_\ell = 2 \cdot \pi \cdot f_o \cdot L \cdot I_L \quad (\text{Eq. 8.8})$$

onde:

f_o é a frequência da rede (60 Hz)

L é a indutância do indutor do filtro (2,76 mH)

I_L é o valor eficaz da corrente de carga.

Introduzindo a Equação 8.8 na Equação 8.7, obtemos:

$$\begin{aligned} V_L = & V_1 \cdot \left(1 + \frac{2\Delta t}{\tau}\right) - V_2 \cdot \left(\frac{\tau_{C1} + \Delta t}{\tau}\right) + \\ & + V_3 \cdot \left(\frac{\tau_{C2} + \Delta t}{\tau}\right) - \frac{\Delta t}{\sqrt{2} \cdot \tau} \cdot (V_{G1} + V_{G2}) - \\ & - 2 \cdot \pi \cdot f_o \cdot L \cdot I_L \end{aligned} \quad (\text{Eq. 8.9})$$

Para o ensaio realizado, descrito no item 8.2, obtivemos para I_L :

$$I_L = 1,03 \text{ A}$$

Recalculando para V_L através da Equação 8.9, obtemos:

$$V_L = 114,0 \text{ V}$$

o que representa uma diferença entre o valor calculado e o medido de:

$$\Delta V_L = 5,2 \text{ V}$$

Verifica-se portanto uma maior aproximação entre o valor medido e o calculado através da Equação 8.9.

8.4 - Influência das Quedas de Tensão nos Diodos e nos Transistores de Potência, na Tensão de Saída

Um outro fator importante, que influencia na tensão de saída, é a queda de tensão nos diodos e nos transistores de potência.

Durante o funcionamento da estrutura, ocorrem três quedas de tensão: em dois diodos e em um transistor. Se chamarmos de V_Q a soma dessas quedas de tensão, podemos reescrever a Equação 8.9:

$$\begin{aligned}
 V_L = & V_1 \cdot \left(1 + \frac{2\Delta t}{\tau}\right) - V_2 \cdot \left(\frac{\tau_{C1} + \Delta t}{\tau}\right) + \\
 & + V_3 \cdot \left(\frac{\tau_{C2} + \Delta t}{\tau}\right) - \frac{\Delta t}{\sqrt{2} \cdot \tau} \cdot (V_{G1} + V_{G2}) - \\
 & - 2 \cdot \pi \cdot f_o \cdot I_L - V_Q \qquad \qquad \qquad \text{(Eq. 8.10)}
 \end{aligned}$$

A Equação 8.10 leva em consideração, a influência das quedas de tensão nos diodos e nos transistores de potência, na tensão de saída.

Com relação ao ensaio realizado (item 8.2), a diferença $\Delta V_L = 5,2$ V pode perfeitamente corresponder a V_Q e assim, a Equação 8.10 mostra-se bastante satisfatória para o cálculo da tensão de carga, em função dos vários parâmetros do estabilizador.

Para aumentar ainda mais a precisão da Equação 8.10, poder-se-ia ainda levar em consideração outros fatores, tais como a variação de Δt em função da corrente de carga no momento da comutação, e as quedas de tensão provocadas pela componente fundamental e pelas harmônicas (que são função da razão cíclica) de corrente, nas indutâncias parasitas da estrutura.

Para que se possa verificar o bom desempenho da Equação 8.10, a Tabela 8.3 mostra os valores obtidos a partir de um ensaio realizado para vários níveis de tensão de entrada e para vários valores de razão cíclica.

V_1 (V)	V_2 (V)	V_3 (V)	V_{G_1} (V)	V_{G_2} (V)	τ_{C_1} (μs)	τ_{C_2} (μs)	τ (μs)	Δt (μs)	I_L (A)	V_L medido (V)	V_L cal- culado (V)	V_Q (V)
100,3	16,6	24,8	149	200	40	152	200	4	1,03	108,8	114,0	5,2
100,8	16,9	25,3	137	190	140	52	200	4	0,86	88,1	94,2	6,1
150,1	25,2	37,7	201	273	40	152	200	4	1,55	165,5	171,6	6,1
150,6	25,6	38,2	187	261	140	52	200	4	1,30	134,6	141,2	6,6
200,0	33,4	49,7	220	310	40	152	200	4	2,1	224,0	229,7	5,7
202,0	34,2	51,1	210	305	140	52	200	4	1,8	184,5	190,6	6,1

Tabela 8.3

8.5 - Conclusão

Neste Capítulo verificamos vários fatores que influenciam na tensão de saída do estabilizador.

Introduzimos a influência destes fatores na Equação 8.1 e, a partir daí, obtivemos a Equação 8.10 que se mostra bastante satisfatória para o cálculo da tensão de saída.

CAPÍTULO 9

CONTROLE AUTOMÁTICO DA TENSÃO DE SAÍDA

9.1 - Introdução

O objetivo do presente Capítulo, é de estudar a estabilização automática da tensão de saída desta montagem.

Serão feitas considerações sobre a malha de realimentação e, finalmente, será feito um ensaio com o estabilizador em malha fechada.

9.2 - Malha de Realimentação

A Figura 9.1 mostra um diagrama de blocos, que representa a malha de realimentação.

A malha de realimentação, detecta variações na tensão de saída e gera um sinal (tensão contínua) de erro que irá atuar no comando de base dos transistores no sentido de manter a tensão de saída estabilizada.

O bloco "Sensor da Tensão de Saída" monitora a tensão de saída do estabilizador; o bloco "Retificador e Filtro" transforma a tensão alternada em uma tensão contínua; o bloco "Regulador" gera o sinal de erro que após passar pelo bloco "Limitador da Razão Cíclica Máxima e Mínima", irá atuar no comando de base dos transistores.

A seguir, será feita a análise de cada um desses blocos.

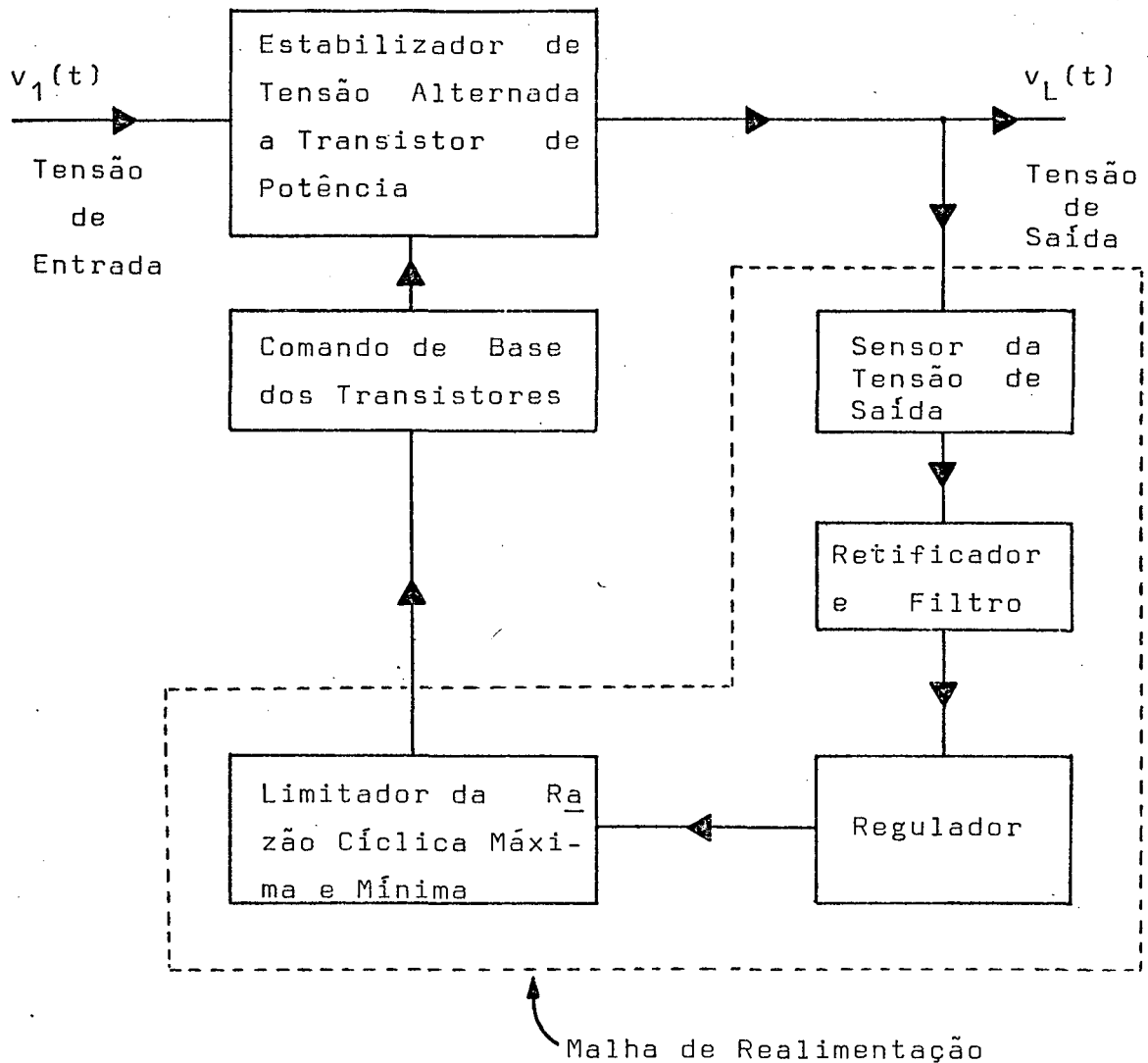


Figura 9.1 - Malha de Realimentação.

9.2.1 - Sensor da Tensão de Saída [2]

A monitoração da tensão de saída é feita a partir de um transformador abaixador, com tensão eficaz nominal de primário igual a 220V e do secundário de 10V. A Figura 9.2 ilustra este bloco.

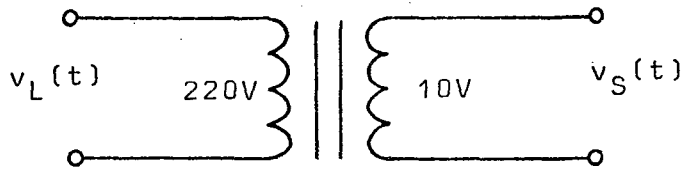


Figura 9.2 - Sensor da Tensão de Saída.

9.2.2 - Retificador e Filtro [2]

O circuito que realiza a retificação e a filtração, é mostrado na Figura 9.3. A retificação é de onda completa e o filtro é de primeira ordem.

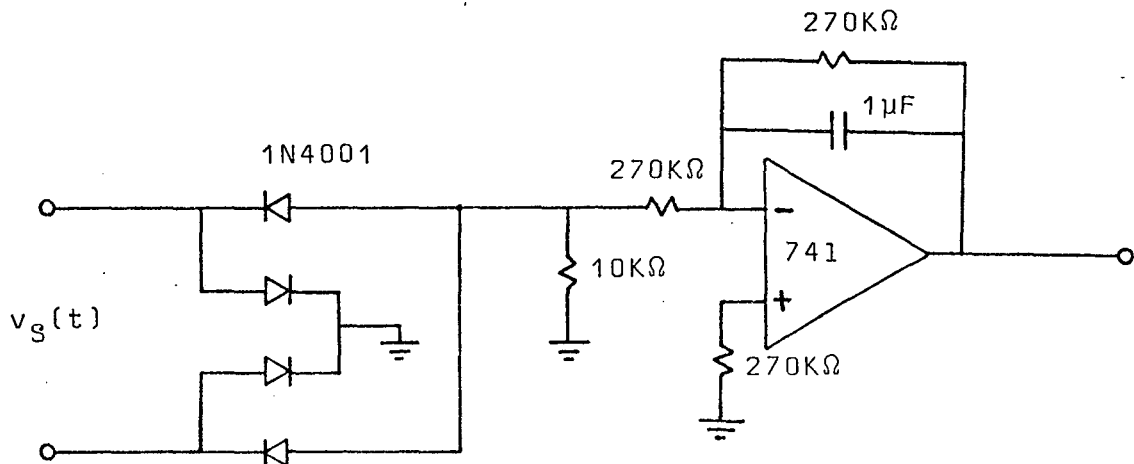


Figura 9.3 - Retificador e Filtro.

9.2.3 - Regulador [2]

O regulador utilizado é do tipo proporcional (P), que compara a tensão de saída do filtro com uma referência fixa (V_{REF}), gerando um sinal de erro (tensão contínua) que irá atuar no comando de base dos transistores.

O ganho de tensão do regulador é ajustado pelo resistor variável R_R .

O circuito do regulador é o da Figura 9.4.

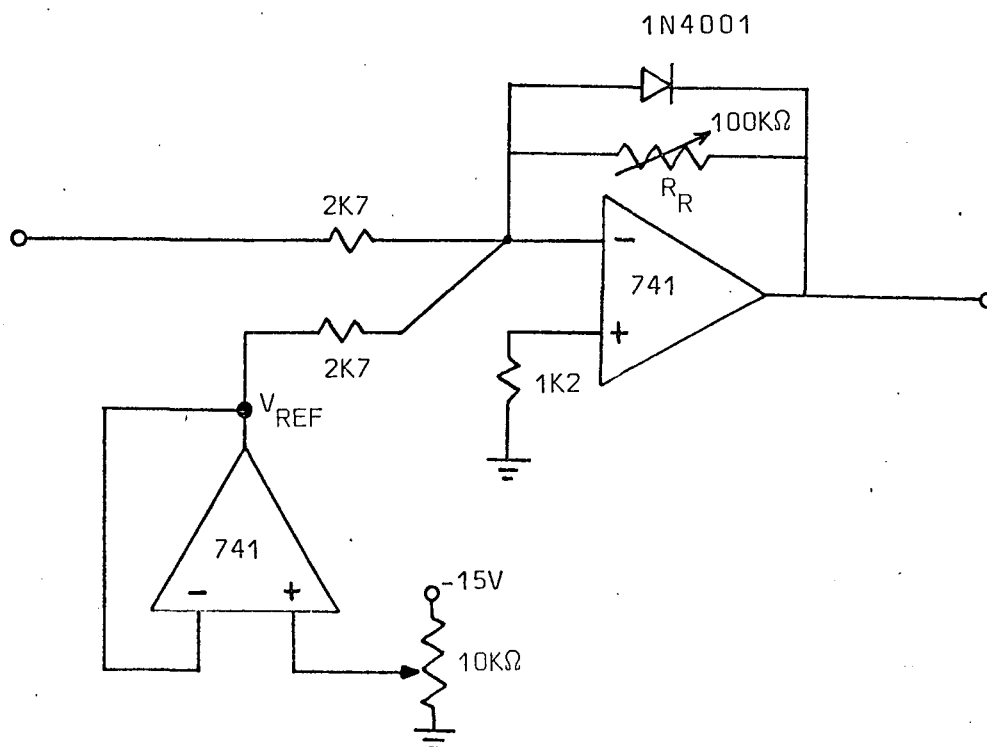


Figura 9.4 - Regulador Proporcional.

9.2.4 - Limitador da Razão Cíclica Máxima e Mínima

Conforme visto no Capítulo 4, a razão cíclica é controlada através do nível de tensão aplicada no pino 2 do CI 3524. Assim, se fixarmos a tensão máxima e a mínima, automaticamente a razão cíclica máxima e a mínima estarão fixadas.

O circuito completo da malha de realimentação, onde se incluiu o circuito que limita a razão cíclica máxima e mínima, é mostrado na Figura 9.5.

No circuito da Figura 9.5, a razão cíclica máxima é fixada pelo resistor R_M e a mínima, pelo resistor R_m .

9.3 - Ensaio em Malha Fechada

Para a realização deste ensaio, aplicamos inicialmente uma tensão de 150V eficazes na entrada do estabilizador, tensão esta que foi aumentada gradativamente de 10V em 10V até 280V. Para cada nível de tensão na entrada, fez-se as medidas dos parâmetros da Equação 8.10. O resultado é mostrado na Tabela 9.1.

O comportamento do estabilizador no ensaio realizado, pode ser visto graficamente através da Figura 9.6.

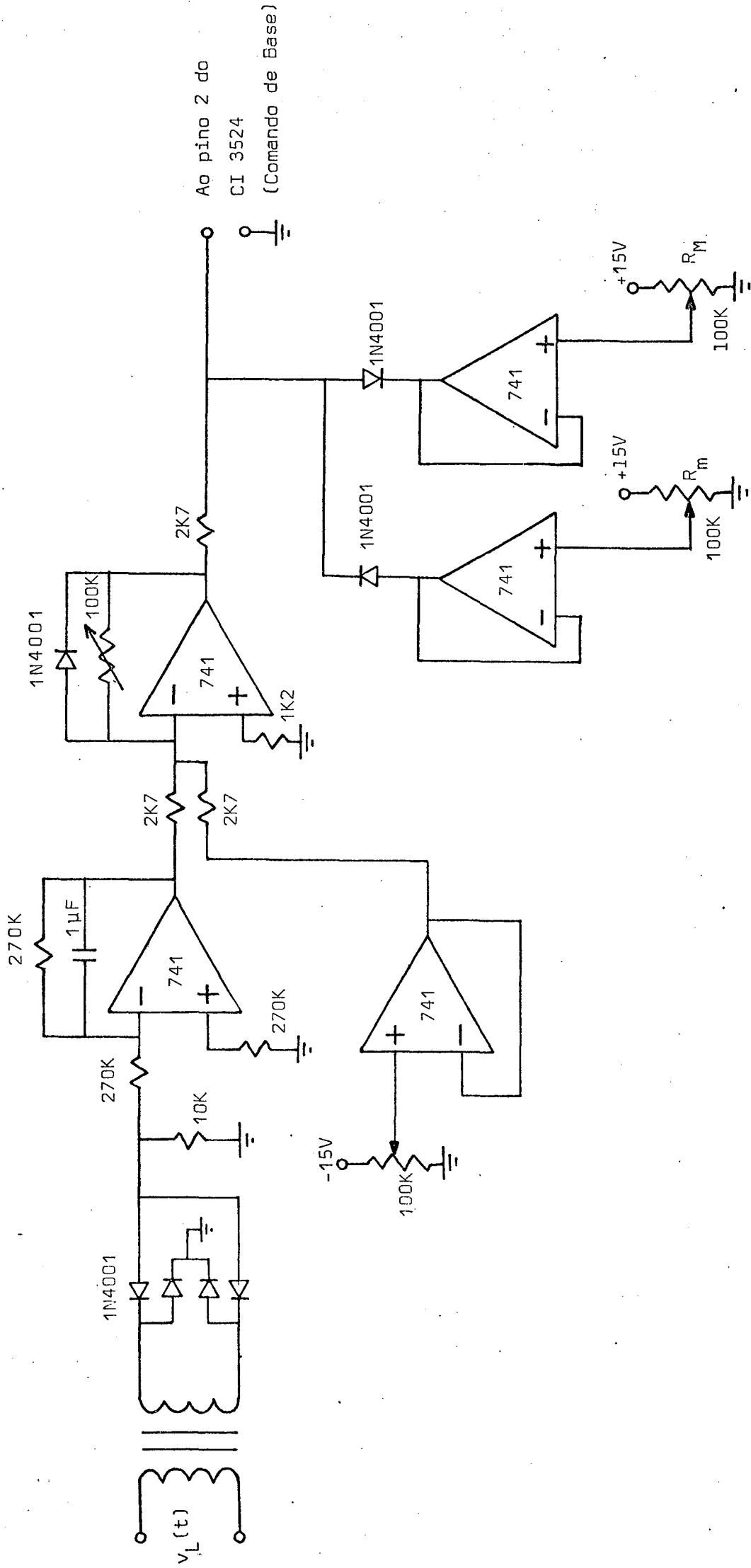


Figura 9.5 - Circuito Completo da Malha de Realimentação.

V_1 (V)	V_2 (V)	V_3 (V)	V_{G_1} (V)	V_{G_2} (V)	τ_{C_1} (μ s)	τ_{C_2} (μ s)	τ (μ s)	Δt (μ s)	I_L (A)	V_L medido (V)	V_L calculado (V)	V_Q (V)
150	25,0	37,2	200	272	22	170	200	4	1,6	170	176,7	6,7
160	26,4	39,5	203	280	22	170	200	4	1,7	182	188,7	6,7
170	28,4	42,3	204	283	22	170	200	4	1,82	194	201,1	7,1
180	29,8	44,3	204	285	22	170	200	4	1,92	206	213,0	7,0
190	31,8	47,4	210	300	28	168	200	4	2,00	217	224,0	7,0
200	33,4	50,0	222	320	46	146	200	4	2,05	220	227,4	7,4
210	35,5	52,9	224	322	74	118	200	4	2,05	220	227,0	7,0
220	36,7	55,0	238	350	96	96	200	4	2,05	220	227,5	7,5
230	38,4	57,5	243	359	118	74	200	4	2,05	220	227,6	7,6
240	40,9	60,8	243	363	138	54	200	4	2,05	220	227,5	7,5
250	42,7	63,8	243	365	157	35	200	4	2,05	220	227,3	7,3
260	44,4	66,2	260	380	174	18	200	4	2,05	220	227,0	7,0
270	46,3	68,9	263	394	180	16	200	4	2,10	225	232,2	7,2
280	47,9	71,6	266	403	180	16	200	4	2,20	234	241,0	7,0

Tabela 9.1

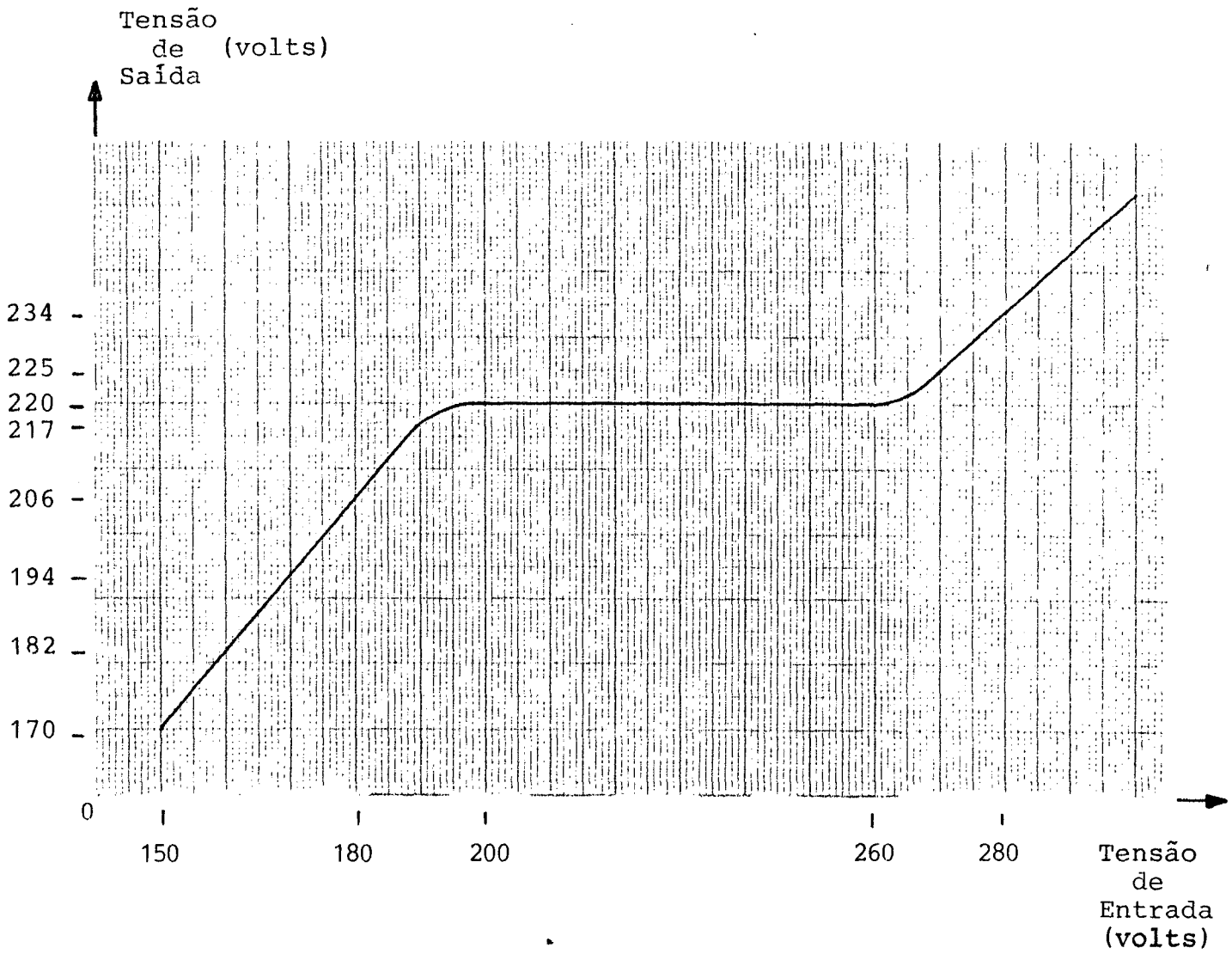


Figura 9.6

Pode-se observar que, na faixa de estabilização, o erro estático apresentado (sabe-se que ele existe pois o regulador utilizado foi do tipo proporcional) foi muito pequeno, difícil de se constatar através dos instrumentos de medição utilizados no ensaio.

Isto significa que a malha de realimentação empregada na montagem, se comportou muito bem sob este ponto de vista.

Com relação ao comportamento dinâmico, não foram realizados ensaios, pois o objetivo fundamental deste trabalho não era de se otimizar uma malha de realimentação, e sim de se verificar experimentalmente o princípio de funcionamento da estrutura de potência.

Mesmo assim, sabe-se que a malha de realimentação é lenta, em função do tipo de sensor da tensão de carga que foi utilizado.

9.4 - Conclusão

Neste Capítulo, foi descrita a malha de realimentação utilizada na montagem.

Além disso, mostrou-se o ensaio realizado com o estabilizador em malha fechada, onde se pode verificar o seu bom desempenho.

Verificou-se o bom comportamento da malha de realimentação, com relação ao erro estático. Do ponto de vista dinâmico, sabe-se que a malha de realimentação é lenta e seu desempenho pode ser melhorado, através da utilização de sensores da tensão de carga mais eficientes, tais como os medidores de tensão eficaz verdadeiro.

CONCLUSÕES FINAIS

Estudou-se uma estrutura original para estabilização de tensão alternada, composta de duas chaves bidirecionais a transistores de potência.

Obteve-se ábacos para o dimensionamento dos transformadores utilizados no estabilizador, em função dos dados: tolerância para a tensão de entrada, potência da carga e razão cíclica máxima e mínima.

Descreveu-se o funcionamento do comando de base dos transistores, utilizado no protótipo desenvolvido.

A comutação dos transistores, que constituiu a maior dificuldade deste trabalho, foi abordada de forma detalhada, onde se colocou a necessidade de utilização de diodos rápidos.

Obteve-se a série de Fourier da tensão gerada pelo estabilizador onde se pode verificar que o conteúdo harmônico é de alta frequência, facilitando de forma decisiva a sua filtragem. Pode-se também observar o bom comportamento do filtro utilizado, através da análise da tensão de carga.

Através de ensaios realizados com o protótipo, em malha aberta, pode-se verificar a influência de vários fatores na tensão de saída, tais como o dos circuitos grampeadores, do filtro e das quedas de tensão nos diodos e transistores de potência. Todos estes fatores foram introduzidos na equação que exprime o comportamento do estabilizador, equação esta que se mostrou bastante satisfatória.

A malha de realimentação utilizada no protótipo

desenvolvido, teve um ótimo comportamento com relação à regulação estática. Do ponto de vista dinâmico, sabe-se que ela é lenta, em função da utilização do regulador proporcional, mas no entanto proporciona ao sistema uma grande estabilidade.

Consideramos, portanto, que o protótipo desenvolvido teve um bom desempenho geral, e nos trouxe uma série de contribuições tecnológicas muito preciosas.

Coloca-se aqui, como sugestão para estudos futuros, a proteção dos transistores de potência contra sobretensões (um zener de potência funcionando como circuito grampeador, por exemplo) e a utilização de um sensor mais eficiente para a monitoração na tensão de saída, o que aumentaria a velocidade de resposta da malha de realimentação.

Sugerimos ainda, para estudos futuros, a substituição dos transistores bipolares de potência por transistores do tipo FET de potência. Isto simplificaria enormemente o comando de base e reduziria sensivelmente a potência dissipada nos circuitos de ajuda à comutação, que eventualmente podem ser dispensados, em função da grande velocidade destes transistores em relação aos primeiros.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] - Mc VEY, Eugene S. & WEBER E., Robert E. - "Design Information for a Switched AC Regulator". IEEE Transactions on Industrial Electronics and Control Instrumentation, pp. 51-56, Dezembro 1967.
- [2] - KASSIK, Enio V. - "Estudo e Realização de Um Estabilizador de Tensão Alternada à Tiristor". UFSC, 1983.
- [3] - FAGUNDES, João C. dos Santos - "Estudo e Realização de um Variador Estático Direto de Tensão Alternada Senoidal". UFSC, 1983.
- [4] - Le Transistor de Puissance dans son Environnement. Publicação Thomson - CSF, Division Semiconducteurs - SESCOSEM , Outubro 1978.
- [5] - Hacheurs et Onduleurs Autonomes. Institut National Polytechnique de Toulouse, Dezembro 1977.
- [6] - PATEL, Hasmukh S. & HOFT, Richard G. - "Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters: Part II - Voltage Control Techniques". IEEE Transactions on Industry Applications, Vol IA-9, No. 3, Maio/Junho - 1973.