

Adir Trevisan Junior

**IMPLEMENTAÇÃO DE UM SISTEMA DE  
GERENCIAMENTO DE ENERGIA DE UM TREM DE  
FORÇA ELÉTRICO**

Dissertação submetida ao Programa  
de Pós-Graduação em Engenharia de  
Automação e Sistemas para a obtenção  
do Grau de Mestre em Engenharia de  
Controle e Automação.  
Orientador: Prof. Dr. Nestor Roqueiro.

Florianópolis

2016

Ficha de identificação da obra elaborada pelo autor,  
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Trevisan Junior, Adir

IMPLEMENTAÇÃO DE UM SISTEMA DE GERENCIAMENTO DE ENERGIA  
DE UM TREM DE FORÇA ELÉTRICO / Adir Trevisan Junior ;  
orientador, Nestor Roqueiro - Florianópolis, SC, 2016.  
139 p.

Dissertação (mestrado) - Universidade Federal de Santa  
Catarina, Centro Tecnológico. Programa de Pós-Graduação em  
Engenharia de Automação e Sistemas.

Inclui referências

1. Engenharia de Automação e Sistemas. 2. Veículos  
Elétricos. 3. DSP. 4. Redes CAN. 5. Gerenciamento de  
Energia. I. Roqueiro, Nestor. II. Universidade Federal de  
Santa Catarina. Programa de Pós-Graduação em Engenharia de  
Automação e Sistemas. III. Título.

Adir Trevisan Junior

**IMPLEMENTAÇÃO DE UM SISTEMA DE  
GERENCIAMENTO DE ENERGIA DE UM TREM DE  
FORÇA ELÉTRICO**

Esta Dissertação foi julgada aprovada para a obtenção do Título de “Mestre em Engenharia de Controle e Automação”, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia de Automação e Sistemas.

Florianópolis, 15 de junho 2016.

---

Prof. Dr. Daniel Ferreira Coutinho  
Coordenador

Programa de Pós-Graduação em Engenharia de Automação e  
Sistemas

**Banca Examinadora:**

---

Prof. Dr. Nestor Roqueiro.  
Orientador

---

Prof. Dr. Cristian Hernan de Angelo  
GEA/UNRC

---

Dr. Roberson Assis de Oliveira  
Volvo/PR

---

Prof. Dr. Rodolfo César Costa Flesch  
DAS-UFSC

Este trabalho é dedicado a Deus e a minha família.



## AGRADECIMENTOS

A Deus por ser para mim a fonte de todo o meu conhecimento, por dar-me força e fazer perseverar nas atividades envolvidas. Por me proteger nas atividades de riscos, por me dar família, amigos e a oportunidade de chegar até aqui.

A minha família, especialmente a minha mãe Maria Salete Severo Trevisan e a meu pai Adir Trevisan, pessoas que não mediram esforços para proporcionar conforto e base para chegar até aqui. Assim como minha irmã Ione Cristina Trevisan de Lara e sua família sempre estiveram ao meu lado incentivando, apoiando e rezando por mim.

A minha amada noiva Karen Rayany, que foi de uma compreensão e apoio sem iguais. Suportou a distância comemorou cada vitória comigo. Sempre recebeu-me com sorrisos, teve paciência, compreensão e manteve a esperança a cada despedida. Sua família também sempre foi de fundamental apoio nesses anos. Obrigado amor por estar ao meu lado e tornar menos dolorosa essa caminhada.

Ao meu amigo e orientador professor Nestor, que proporcionou um aprendizado sem igual muito além da teoria, proporcionou a prática, fruto disso conseguimos desenvolver uma dissertação aplicada. Obrigado por sempre lutar por um bom laboratório, por ser além de um professor, um grande amigo que tornou prazerosa nossa convivência.

Aos amigos do laboratório, Renan sempre dando uma mão na mecânica, Daniel sempre com ideias de melhorias e disposto a ajudar e Carlos que sofreu junto comigo na montagem do conversor CC-CC.

Aos amigos que fiz no DAS em especial alguns qual dividi mais momentos juntos bons e ruins que tornaram nossa amizade uma lembrança para toda a vida, obrigado Compadre Jonatas e sua esposa Carol, Rejane, Rodrigo e William.

Aos membros da banca por estarem dedicando seu tempo a tornar meu trabalho melhor contribuindo ainda mais para a minha formação.

A CAPES que me proporcionou a bolsa de estudos sem a qual seria muito difícil manter o mestrado.

Ao Programa-Pós Graduação em Engenharia e Sistemas pela a oportunidade de tornar-me um profissional ainda melhor.

Aos professores do mestrado que são pessoas com enorme sabedoria que estiveram dispostos a compartilhar esse saber para evoluir meu conhecimento.

Agradeço a empresa Greylogix onde estou trabalhando após o período de fim da bolsa. Empresa na qual agradeço principalmente ao

Rafael que se tornou um grande amigo e torna o local de trabalho um local agradável e flexível inclusive liberando horas de trabalho para o fim desta dissertação.

A competitividade de um país não começa nas indústrias ou nos laboratórios de engenharia. Ela começa na sala de aula.  
(Lee Iacocca)



## RESUMO

O trabalho apresenta um veículo elétrico, sobre o qual é aplicado um controle de gerenciamento de energia. Para obter o veículo elétrico foi necessária a montagem de um trem de força elétrica composto por: um motor *brushless*, um inversor de frequência, um conversor CC-CC bidirecional, uma bateria e um supercapacitor. Os elementos do trem de força elétrica constituem uma microrede onde é aplicado um controle gerencial do fluxo de energia. Esse controle é aplicado utilizando um Processador Digital de Sinais, transdutores de corrente e tensão e uma rede CAN. A gestão de energia é desenvolvida baseando-se nos sentidos e intensidades das correntes e valores de tensão dos elementos armazenadores de energia. Os comandos de qual referências o sistema deve seguir são enviados via protocolo CAN2.0B. O controle e a estrutura foram validados por testes práticos, provando sua aplicabilidade.

**Palavras-chave:** Veículo elétrico. Redes CAN. Gestão de energia. Processador Digital de Sinais. Conversão de Sinais.



## ABSTRACT

This dissertation presents an electric vehicle, where an energy management control is applied. To obtain the electric vehicle, it was necessary to assemble an electric powertrain composed of: Brushless DC motor, a frequency inverter, a bidirectional DC-DC converter, a battery and a supercapacitor. The elements of the electric powertrain constitute a microgrid, where an energy flux management control is applied. This control is implemented using a Digital Signal Processor, current sensors, voltage sensors and a CAN network. The energy management is developed based on current intensity and direction and voltage value of the storage energy elements. The commands that reference the system should follow are sent by CAN2.0B protocol. The structure and control are validated by practical tests.

**Keywords:** Electric Vehicle. CAN Network. Energy Management. Digital Signal Processor. Signal Conversion.



## LISTA DE FIGURAS

Figura 1	Esquemático simplificado do sistema proposto do trem de força elétrica . . . . .	29
Figura 2	Sistema Básico de um microcontrolador . . . . .	34
Figura 3	(a) Arquitetura <i>Von Neumann</i> (b) Arquitetura <i>Havard</i> . . . . .	36
Figura 4	Tipos de memória de semicondutor . . . . .	38
Figura 5	(a) Sem <i>Pipeline</i> . (b) Com <i>Pipeline</i> . . . . .	39
Figura 6	Parâmetros de um sinal . . . . .	40
Figura 7	Camadas ISO/OSI . . . . .	41
Figura 8	(a) <i>Standard frames</i> , (b) <i>Extended frames</i> . . . . .	45
Figura 9	Exemplo de arbitragem entre dois nós e a informação disponível no barramento. . . . .	47
Figura 10	Representação dos estados recessivos e dominantes de um barramento CAN. . . . .	48
Figura 11	Terminação de um barramento CAN de alta velocidade . . . . .	49
Figura 12	Controlador, <i>Transceiver</i> e barramento CAN . . . . .	50
Figura 13	Gráfico dos principais armazenadores de energia e suas relações entre potências específicas e energia específica. . . . .	52
Figura 14	Modelo elétrico de um supercapacitor. . . . .	53
Figura 15	Modelo de bateria baseado nos transientes . . . . .	56
Figura 16	Curva de descarga de uma bateria de ion lítio. . . . .	57
Figura 17	Seis posições de um motor BLDC . . . . .	58
Figura 18	Circuito simplificado de um motor <i>Brushless</i> . . . . .	59
Figura 19	Exemplo de uma ordem de acionamentos para um motor com um par de polos . . . . .	60
Figura 20	Exemplo de uma ordem de acionamentos para um motor com um par de pólos . . . . .	61
Figura 21	Quatro quadrantes de operação do motor . . . . .	63
Figura 22	Conversor <i>Buck</i> . . . . .	65
Figura 23	Conversor <i>Boost</i> . . . . .	66
Figura 24	(a) Conversor <i>Buck-boost</i> unidirecional (b) Conversor <i>Buck-boost</i> bidirecional. . . . .	68
Figura 25	Conversor <i>Buck-boost</i> bidirecional . . . . .	68
Figura 26	Conversor <i>boost</i> com malha de corrente . . . . .	69

Figura 27 Sistema desenvolvido para a aplicação do controle . . . . .	71
Figura 28 (a) Circuito equivalente do conversor. (b) Circuito equivalente para carregar o supercapacitor. (c) Circuito equivalente para descarregar o supercapacitor . . . . .	73
Figura 29 Nomenclatura do dispositivo DSP . . . . .	75
Figura 30 Placa de controle utilizada no controle do trem de força elétrico do triciclo . . . . .	75
Figura 31 Divisor resistivo utilizado como sensor de tensão . . . . .	77
Figura 32 Diagrama de Blocos da ADC . . . . .	80
Figura 33 Exemplo da janela de amostra da conversão ADC . . . . .	81
Figura 34 Diagrama de bloco da estrutura SOC . . . . .	82
Figura 35 Configuração das entradas ADC . . . . .	83
Figura 36 Estrutura do registrador e código C de configuração do registrador <b>ADCSAMPLEMODE</b> . . . . .	84
Figura 37 Registrador <b>INTSEL1N2</b> possui as seleções de interrupção 1 e 2 e código de configuração . . . . .	85
Figura 38 Interrupção da conversão ADC . . . . .	85
Figura 39 Mapa da memória eCAN, controle e status . . . . .	87
Figura 40 Mapa da memória eCAN, <i>mailboxes</i> . . . . .	88
Figura 41 Configuração registrador <b>CANTIOC</b> no campo <b>TX-FUNC</b> . . . . .	88
Figura 42 Sequência de iniciação da CAN . . . . .	89
Figura 43 Estrutura do <i>bit time</i> . . . . .	90
Figura 44 Configuração da Velocidade da CAN para 250 <i>kbits</i> . . . . .	90
Figura 45 Frame que conterá as informações a serem enviadas pelo DSP que gerência o fluxo de energia aos demais DSPs . . . . .	91
Figura 46 Informações carregadas no <i>frame</i> . . . . .	91
Figura 47 Endereços dos equipamentos na rede CAN . . . . .	92
Figura 48 Teste de latência de envio dos <i>frames</i> (a) teste com 3 ms (b) teste com 4 ms . . . . .	93
Figura 49 Teste de latência de 3 ms onde há perda de <i>frames</i> . . . . .	93
Figura 50 Teste de latência de 4 ms onde não há perda de <i>frames</i> . . . . .	93
Figura 51 Fluxograma de sentido de corrente . . . . .	96
Figura 52 Fluxograma de quando não há corrente sendo regenerada ou consumida pelo motor . . . . .	98
Figura 53 Exemplo do código para correntes de (6 e 12) A. . . . .	100

Figura 54 Exemplo do código que preenche o frame CAN para o Modo de corrente zero .....	100
Figura 55 (a) Histerese para tensão supercapacitor (b) Histerese para tensão bateria.....	101
Figura 56 Fluxograma de quando há corrente sendo regenerada pelo motor .....	102
Figura 57 Parte do código de controle e formato do <i>frame</i> CAN ..	105
Figura 58 Fluxograma motor consumindo corrente .....	107
Figura 59 Parte da lógica de controle para gerenciamento com motor como carga .....	110
Figura 60 Modo de corrente zero.....	111
Figura 61 Código do exemplo da Figura 60.....	112
Figura 62 Imagem do osciloscópio do motor no modo regenerativo	113
Figura 63 Frame CAN para os conversores .....	114
Figura 64 Teste no modo motor como carga.....	115
Figura 65 Teste Modo Motor Regenerativo .....	131
Figura 66 Teste Modo Motor como Carga bat=108V e supercap=52V	132
Figura 67 Teste Modo Motor como Carga bat=116V e supercap=45V	133
Figura 68 Teste Modo Motor como Carga bat=109V e supercap=60V	133
Figura 69 Estrutura inicial e a transformação em elétrico .....	137
Figura 70 Triciclo elétrico.....	137
Figura 71 Osciloscópio e multímetro .....	138
Figura 72 Dinamômetro .....	138
Figura 73 GPIOs .....	139
Figura 74 esquemáticos da rede CAN .....	139



## LISTA DE TABELAS

Tabela 1	Relação entre as velocidades para um barramento CAN e suas distâncias .....	43
Tabela 2	Versões de CAN .....	44
Tabela 3	Principais características de baterias e supercapacitores (BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015) .....	51
Tabela 4	Tabela com as informações da Figura 27 .....	71
Tabela 5	Informações da placa de controle .....	76
Tabela 6	Tabela de relação dos valores analógicos de tensão para valores digitais entendido pelo DSP .....	77
Tabela 7	Tabela de relação dos valores analógicos de corrente para valores digitais entendido pelo DSP .....	78
Tabela 8	Valores para campo <b>ACQPS</b> dos Registradores <b>ADC-SOCxCTL</b> .....	81
Tabela 9	Regras de escolhas para as partes de um <i>bit time</i> .....	90
Tabela 10	Valores de correntes para determinadas faixas tensões do Modo Corrente Zero .....	99
Tabela 11	Combinações das faixas de controle para o modo regenerativo .....	104
Tabela 12	Combinações controlador na lógica de gerenciamento para motor como carga .....	108



## LISTA DE ABREVIATURAS E SIGLAS

EV	<i>Electric Vehicle</i>
CC-CC	Corrente Contínua - Corrente Contínua
CC-CA	Corrente Contínua - Corrente Alternada
DSP	<i>Digital Signal Processor ou Processador de Sinal Digital.</i>
ISP	<i>In System Programming</i>
CPU	<i>Central Process Unit</i>
EEPROM	<i>Electrically Erasable Programmable Read Only Memory</i>
CAN	<i>Controller Area Network</i>
OSI	<i>Open Systems Interconnection</i>
ISO	<i>International Organization for Standardization</i>
SOF	<i>Start Of Frame</i>
EOF	<i>End Of Frame</i>
CRC	<i>Cyclic Redundancy Check</i>
ACK	<i>Acknowledgment</i>
IDE	<i>Identifier Extension</i>
DLC	<i>Data Length code</i>
SRR	<i>Substitute Remote Request</i>
CSMA	<i>Carrier Sense Multiple Access</i>
CD	<i>Collision Detection</i>
EDLC	<i>Electrochemical Double Layer Capacitors Electrochemical</i>
BEMF	<i>Back Electromotive Force</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
BLDC	<i>Brushless DC motor</i>
CA-CA	Corrente Alternada - Corrente Alternada
CA-CC	Corrente Alternada - Corrente Contínua
PWM	<i>Pulse-Width Modulator</i>
CAN	<i>Controller Area Network</i>
DMA	<i>Direct Memory Access</i>
LQFP	<i>LOW PROFILE QUAD FLATPACK</i>
ADC	Conversão analógica para digital
ADC	<i>Analog to Digital Converter</i>

SOC	<i>Start-Of-Conversion</i>
PWM	<i>Pulse Width Modulation</i>
GPIO	<i>General Purpose Input Output</i>
CCS	<i>Code Composer Studio<sup>TM</sup></i>
PIE	<i>Peripheral Interrupt Expansion</i>

## LISTA DE SÍMBOLOS

$\Omega$	Ohm
$V_o$	Tensão de saída
$V_i$	Tensão de entrada
$V_L$	Tensão do indutor
$A_{sensor}$	corrente do sensor
$V_{sensor}$	tensão do sensor



## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	27
1.1	SISTEMA PROPOSTO	29
1.2	OBJETIVOS	30
1.2.1	Objetivo Geral	31
1.2.2	Objetivos Específicos	31
1.3	ESTRUTURA DA DISSERTAÇÃO	32
<b>2</b>	<b>MATERIAS E MÉTODOS</b>	33
2.1	PROCESSADOR DIGITAL DE SINAIS	33
2.2	CONTROLLER AREA NETWORK (CAN)	40
2.2.1	Tipos de Quadros	43
2.2.2	Camada Física	47
2.3	SUPERCAPACITORES	50
2.4	BATERIA	53
2.4.1	Comutação eletrônica	59
2.5	MOTORES <i>BRUSHLESS</i>	62
2.5.1	Quadrante de operação	62
2.6	CONVERSORES	63
2.6.1	Conversores CC-CC	64
2.6.1.1	Conversor <i>Buck</i>	64
2.6.1.2	Conversor <i>Boost</i>	65
2.6.1.3	Conversores <i>Buck-boost</i> Unidirecional e Bidirecional	67
2.6.1.4	Modo de controle de corrente para conversores	68
<b>3</b>	<b>APLICAÇÃO E DESENVOLVIMENTO</b>	71
3.1	ESTRUTURA DE IMPLEMENTAÇÃO DO CONTROLE	71
3.1.1	Motor <i>Brushless CC</i>	72
3.1.2	Bateria	72
3.1.3	Supercapacitor	72
3.1.4	Conversor CC-CC bidirecional	73
3.2	PLACA DE CONTROLE DO DSP	74
3.2.1	Sensores	76
3.3	ESTRUTURA ADC	78
3.4	ESTRUTURA CAN	86
3.4.1	Informações do frame	91
3.5	CONTROLE	94
3.5.1	Sentido de corrente	94
3.5.1.1	Valores de corrente	96
3.5.2	Modo Corrente zero	97

3.5.2.1	<i>Frame</i> CAN do Modo Corrente Zero . . . . .	99
3.5.2.2	Histerese . . . . .	101
<b>3.5.3</b>	<b>Modo motor regenerativo . . . . .</b>	<b>101</b>
3.5.3.1	<i>Frame</i> CAN do Modo motor regenerativo . . . . .	104
<b>3.5.4</b>	<b>Modo motor como carga . . . . .</b>	<b>106</b>
3.5.4.1	<i>Frame</i> CAN do Modo motor como carga . . . . .	109
<b>4</b>	<b>TESTES E RESULTADOS . . . . .</b>	<b>111</b>
4.1	TESTES PRÁTICOS . . . . .	111
4.1.1	Modo Corrente Zero . . . . .	111
4.1.2	Modo motor regenerativo . . . . .	113
4.1.2.1	Modo motor como carga . . . . .	114
<b>5</b>	<b>CONCLUSÃO . . . . .</b>	<b>117</b>
5.1	SUGESTÕES PARA FUTUROS TRABALHOS. . . . .	118
	<b>REFERÊNCIAS . . . . .</b>	<b>119</b>
	<b>APÊNDICE A – Apêndice Testes . . . . .</b>	<b>131</b>
	<b>APÊNDICE B – Apêndice Triciclo elétrico . . . . .</b>	<b>137</b>

# 1 INTRODUÇÃO

A grande maioria dos veículos tem como fonte de energia a queima de combustíveis fósseis que gera gases poluentes, como o monóxido de carbono, hidrocarbonetos e demais poluentes que contaminam a atmosfera terrestre e conseqüentemente o ar inalado pelos seres humanos e demais seres aeróbicos. Esses gases também são considerados como os principais fatores do aquecimento global (MOMOH; OMOIGUI, 2009).

Na tentativa de solucionar o problema, iniciaram-se várias pesquisas para atenuar ou até mesmo eliminar a emissão dos gases nocivos produzidos pelos veículos. Como solução desenvolveram-se veículos elétricos (EV acrônimo para *Electric Vehicle*) entre 1832 e 1839 por Robert Anderson, que depois foram sendo aprimorados. Carros esses que por serem movidos a energia elétrica armazenada em baterias são capazes de rodar silenciosamente e com baixo impacto ambiental, do ponto de vista de emissão de gases poluentes (CHAN, 2013).

Com as normas mais rigorosas em matéria de emissões, o aquecimento global e as restrições sobre os recursos energéticos, os veículos elétricos e veículos de células de combustível têm atraído cada vez mais atenção das montadoras, governos e clientes, fazendo com que cada vez mais as pesquisas sejam focadas no desenvolvimento de novos conceitos, sistemas de baixo custo, e de *powertrains* elétricos confiáveis (CIKANEK; BAILEY; POWELL, 1997). Apesar de parecer uma solução simples e trivial substituir os atuais motores a combustão por motores elétricos, um dos empecilhos para adotar um sistema 100% elétrico é a autonomia dessa tecnologia, que tem como forte limitação a baixa capacidade de carga das baterias, que fornecem em média uma autonomia menor do que 120 km (CHELI et al., 2008). Uma das alternativas para este problema é uma combinação entre os dois sistemas de fornecimento de energia, o elétrico e o de combustão interna, para movimentação dos veículos, criando assim os chamados veículos híbridos que aproveitam o que cada sistema tem de melhor, ou seja, a autonomia dos motores de combustão interna e a redução dos gases poluentes dos motores elétricos.

Em relação aos veículos convencionais, os veículos elétricos híbridos (HEVs) são mais eficientes no uso dos combustíveis, por otimizarem a operação e recuperação de energia cinética do motor durante a frenagem. Com a opção de *plug-in* veículos elétricos híbridos (PHEV), o veículo pode ser operado no modo somente elétricos para

uma autonomia de até 60 km, podendo ser reabastecido utilizando fontes energéticas renováveis como energia eólica e solar, dentre outras disponíveis. Há também uma nova linha de pesquisa com os veículos movidos a células de combustível (FCV), que usam hidrogênio como combustível para produzir eletricidade, portanto são basicamente livres de emissões de gases nocivos. Quando conectado a rede de energia elétrica o FCV pode fornecer eletricidade para uma emergência durante a queda de energia (CIKANEK; BAILEY; POWELL, 1997).

Em HEVs e FCVs, existem sistemas de propulsão avançados que necessitam de componentes complexos do trem de força, como conversores eletrônicos de potência, máquinas elétricas, sistema de armazenamento de energia, gerenciamento de energia e otimização do controle do veículo (CIKANEK; BAILEY; POWELL, 1997).

Esse crescente uso de tecnologia de carros elétricos ou híbridos elétricos está cada vez mais associada à eletrônica de potência, melhorando assim o desempenho dos *microgrids*. Em tais sistemas, os supercapacitores (SCs) tornaram-se críticos na manutenção do equilíbrio de tensão entre os elos de corrente contínua. A tecnologia dos capacitores é utilizada há muitos anos para armazenar pequenas quantidades de energia, podendo ser carregado e descarregado centenas de milhares de vezes. A nanotecnologia permitiu o surgimento de capacitores que armazenam centenas de vezes mais energia por unidade de volume ou de peso do que seus similares tradicionais. Supercapacitores são assim chamados porque suas respectivas capacitâncias são da ordem de milhares de farads, que seriam praticamente impossíveis em capacitores convencionais (MELO; ANTUNES; DAHER, 2014).

Supercapacitores possuem algumas características indesejáveis, tais como classificação de baixa tensão e tensão terminal variável. Assim, o uso de conversores CC-CC bidirecionais é empregado como circuito de interface de ligação para aumentar a tensão nos terminais e realizar o fluxo bidirecional de energia. Sendo assim considerado como um dispositivo fundamental para a realização de soluções eficazes e viáveis (CICCARELLI; LAURIA, 2010). Conversores CC-CC podem ser descritos como circuitos formados por semicondutores de potência operando como interruptores, e por elementos passivos, normalmente indutores e capacitores, responsáveis pelo controle do fluxo de potência de uma fonte de entrada para uma fonte de saída. Para que o funcionamento seja o mais adequado, nessa interação entre os sistemas de armazenamento de energia e o barramento através dos conversores, é necessário que haja um sistema de gerenciamento, um controle que monitore os fluxos de energia e determine ações baseadas nas solicitações.

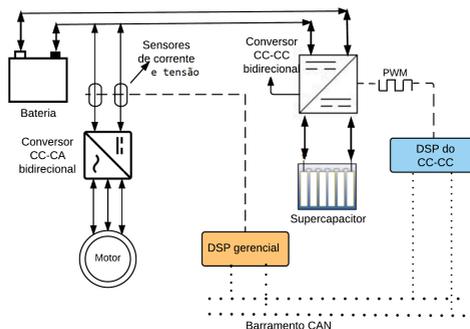
## 1.1 SISTEMA PROPOSTO

Este projeto abordará tópicos para controle dos componentes eléctricos do trem de força para movimentação de um triciclo. Este modelo de triciclo visa utilização do melhor aproveitamento das vias conforme apresentado por Vieira, Nicolazzi e Roqueiro (2009) e Roqueiro, Faria e Colet (2011) tendo sido idealizado para o transporte de duas pessoas.

Os veículos podem ser classificados em diferentes categorias dependendo da sua configuração ou fonte de energia. Podem ser veículos a combustão, eléctricos ou híbrido, mesclando os dois primeiros citados. Os veículos eléctricos podem ser acionados de duas formas *Indirectly-driven* que são motores eléctricos que vão gerar movimento através de engrenagem de transmissão e diferencial. A outra forma é *directly-driven* onde o movimento é gerado por um motor que fica na própria roda *in-wheel* (YANG; HU, 2007). O movimento gerado por um trem de força de um veículo puramente eléctrico pode ser composto de baterias, supercapacitores, motores eléctricos e conversores de energia (GULHANE; TARAMBALE; NERKAR, 2006; BELLUR; KAZIMIERCZUK, 2007).

No protótipo proposto pelo Laboratório de Inovação de Universidade Federal de Santa Catarina os componentes anteriormente citados de um trem de força eléctrico encontram-se presentes juntamente com um sistema de controle embarcado. A Figura 1 mostra uma visão geral do sistema proposto para melhor entendimento.

Figura 1: Esquemático simplificado do sistema proposto do trem de força eléctrico



Analisando o sistema apresentado na Figura 1, a bateria terá como função determinar a tensão de barramento além de fornecer ou

armazenar as energias provenientes das iterações do sistema. Como as baterias possuem baixas densidades de potência e seu ciclo de vida pode ser afetado pelos ciclos de carga e descarga de velocidade, o supercapacitor é introduzido no sistema para fornecer altas potências em curtos períodos e pode ser carregado e descarregado várias vezes em períodos menores além possuir um ciclo de vida longo e de baixo custo de manutenção (HALPER; ELLENBOGEN, 2006; GRAMA et al., 2009; MELO; ANTUNES; DAHER, 2014).

Os supercapacitores possuem uma tensão menor que a tensão do barramento assim, o uso de conversores CC-CC bidirecionais é necessário como circuito de interface de ligação, além controlar os valores de corrente retirados ou armazenados do supercapacitor (CICCARELLI; LAURIA, 2010).

Os transdutores de corrente colocados logo após a carga representado pelo motor *Brushless* que será explicado adiante é parte da proposta de controle pois indicarão o sentido da corrente e seus valores, que, serão utilizados no controlador DSP gerencial, para lógica de controle, fornecendo via Comunicação *Controller Area Network* (CAN) as referência de corrente para o DSP do conversor CC-CC, que realizará o chaveamento para atender as referências solicitadas de correntes.

O motor elétrico, além funcionar como fonte consumidora quando estiver acelerando, funcionará também como gerador em momentos de frenagem, recarregando o supercapacitor e a bateria conforme a lógica de controle. Para o motor ser acoplado ao barramento e para seu próprio funcionamento é necessário um conversor que faça seu controle. Este conversor controlado é bidirecional para permitir o fluxo de energia em ambos sentidos.

Com sistema proposto apresentado alguns objetivos serão expostos a seguir.

## 1.2 OBJETIVOS

Este trabalho é parte de uma pesquisa proposta pelo laboratório de Inovação da Universidade Federal de Santa Catarina, que já realizou estudos de modelagem de alguns componentes individualmente. Além de estudos de mobilidade urbana e conceitos mecânicos da estrutura do triciclo. Porém a montagem dos componentes elétricos ainda não foi implementada e nem mesmo a gerência das trocas energéticas. Fazendo-se necessário uma primeira implementação de montagem do sistema elétrico e de um sistema de controle que permitam o funciona-

mento de estrutura do triciclo, para que mais estudos e análises sejam possíveis no futuro.

### 1.2.1 Objetivo Geral

Com base no apresentado até aqui o objetivo geral é desenvolver um veículo urbano leve (triciclo) que tenha como fonte de funcionamento energias renováveis e que este mesmo veículo seja utilizado como base de estudos e aplicação de novas tecnologias dentro do ambiente universitário.

### 1.2.2 Objetivos Específicos

Para atingir o objetivo geral foi necessário:

1. Montar o sistema elétrico:
  - Montar ligações elétricas do motor;
  - Montar ligações elétricas da bateria e supercapacitor e conversor CC-CC.
2. Montar estrutura para o gerenciamento do sistema:
  - Montar placa com sensores de corrente e tensão;
  - Montar estrutura da rede CAN;
  - Montagem da estrutura do controlador DSP.
3. Estudar componentes envolvidos:
  - Leitura de artigos e livros dos componentes envolvidos para melhor entendimento de seu funcionamento.
4. Desenvolver estrutura da lógica de gerenciamento de controle:
  - Desenvolver programa conversões das leituras analógicas do sistema;
  - Desenvolver programa para realizar a comunicação utilizando o protocolo CAN;
  - Desenvolver programa com a lógica necessária para o gerenciamento do trem de força elétrico ou *powertrain* elétrico, embarcado em controlador baseado em processamento digital de sinais;

- Basear a lógica de controle de gerenciamento no valor das correntes e sentido de seu fluxo bem como as tensões de de bateria e supercapacitor.

#### 5. Testar:

- Utilizar um dinamômetro para realizar ensaios de aceleração e frenagem do veículo;
- Utilizar osciloscópio para mensurar as trocas energéticas e verificar se estão de acordo com o controle programado;
- Utilizar o *software Pcan view*<sup>TM</sup> para mostrar os valores enviados e recebidos no barramento CAN.

### 1.3 ESTRUTURA DA DISSERTAÇÃO

A dissertação está dividida em 5 capítulos. O capítulo 1 sendo a introdução onde é feito uma breve contextualização do tema abordado pela dissertação bem como os objetivos e sistema proposto.

No capítulo 2 Materiais e métodos é abordado a teoria dos componentes envolvidos na dissertação, abordando alguns aspectos históricos, aplicações e conceitos.

O capítulo 3 Aplicação e desenvolvimento é demonstrada os materiais envolvidos na aplicação desenvolvida por esta dissertação bem como funcionamento e estrutura de controle.

O capítulo 4 Resultados apresentará alguns dados de testes realizados no sistema e um explicação sobre os mesmos.

O capítulo 5 é apresentada a conclusão do trabalho.

## 2 MATERIAS E MÉTODOS

Capítulo materiais e métodos apresentará informações dos componentes envolvidos na implementação do sistema de gerenciamento de energia.

### 2.1 PROCESSADOR DIGITAL DE SINAIS

O DSP *Digital Signal Processor* (Processador Digital de Sinais) foi um dos dispositivos utilizados para conceber o veículo com trem de força elétrica que esta dissertação aborda, baseado nisto, este visa explicar o tema.

Os DSPs são microcontroladores que dentre muitas funcionalidades permitem sua utilização no tratamento de sinais discretos, sinais estes que poderão ser utilizados em diversas técnicas de controle e processamento. Sua estrutura tem componentes como conversores analógicos digitais (A\D) e conversores digitais analógicos (D\A) que possuem alta precisão na conversão de sinais, contam também com processadores capazes alta taxa de manipulação destes dados além, de outros periféricos incorporados (SILVA, 2008).

O DSP foi utilizado pela *Texas Instruments* há mais de trinta anos atrás, no primeiro *single* chip sintetizador de voz em junho de 1978, na criação do “*Speak & Spell*”. Surgindo desta maneira o primeiro processador de sinal digital da indústria, uma solução de baixo custo para tratar de um processamento de sinal digital complexo necessário para a síntese de voz (HAHN et al., 2015; FRANTZ; WIGGINS, 1981).

No decorrer dos últimos anos os processadores de sinais digital DSPs foram utilizados em várias aplicações como câmeras digitais, aparelhos auditivos, controle de motores, equipamentos de áudio entre outros. DSPs também são aplicados em áreas especiais que incluem processamento de imagem, instrumentação médica, navegação, orientação e alguns ramos da indústria que dependem de DSPs para produzir unidades de discos rígidos e leitores de discos digitais versáteis (FRANTZ, 2000).

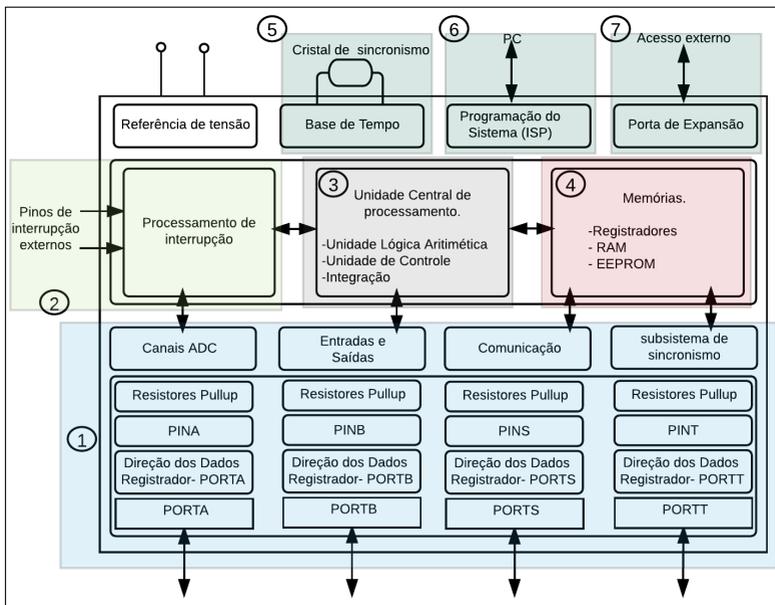
Tem-se que os DSPs são processadores projetados para adição rápida e multiplicação, operações que estão presentes em processamento de sinal, um processador de sinal pode também incluir funções de controle (GRIDLING; WEISS, 2006). Sabe-se que de maneira geral qualquer função ou algoritmo que possa ser processado em um DSP, também

pode ser executado em um processador de uso geral, porém o DSP por concepção, executa cálculos matemáticos de forma mais eficiente, um DSP é extremamente eficiente no processamento de dados de ponto flutuante. Características estas que permitem que seja utilizado na implantação de algoritmos de controle (clássico, robusto, adaptativo, fuzzy, entre outros) (SILVA, 2008; HAHN et al., 2015).

Para algoritmos de DSP, de acordo com Heath (1991) a velocidade de amostragem adequada é de no mínimo duas vezes a frequência do sinal da frequência mais elevada que está sendo processada: exemplificando pode-se dizer que para uma taxa de amostragem de 1 MHz é aplicável para sinais de até 500 kHz, as considerações segundo Heath (1991) explanam também o autor reforça que é importante que um processador DSP mantenha a lisura do algoritmo, para isso processo deve ser concluído em um prazo finito de instruções.

A Figura 2, abordada por Barrett e Pack (2006), demonstra uma visão geral básica de um sistema encontrado a bordo de um microcontrolador.

Figura 2: Sistema Básico de um microcontrolador



Fonte: Adaptado de Barrett e Pack (2006)

Seguindo as descrições mencionadas por Barrett e Pack (2006), Rafiquzzaman (2014) de maneira similar também é apresentado por Linhares (2004) pode -se dizer que maioria dos microcontroladores estão equipados com os subsistemas mostrados na Figura 2. As portas representadas pelos números um e sete da Figura 2 são usadas como meio de acesso ao microcontrolador possibilitando a troca de dados com o meio externo. As portas são bidirecionais e também podem desempenhar outras funções. Funções como portas de conversão analógico para digital, portas de comunicação e sistema de cronometragem flexível. Nos microcontroladores estão presentes um conjunto de diferentes componentes de memória representados pelo número quatro na Figura 2. Os processamentos, sequências e execuções dos microcontroladores podem ser interrompidos por um evento externo utilizando os pinos de interrupções externos representado pelo número 2 na Figura 2. Isso permite ao microcontrolador parar suas execuções e responder a eventos de alta prioridade. O microcontrolador recebe suas instruções de execução através de um Sistema de Programação (ISP) a utilização deste recurso é realizado por meio de um computador, comumente chamado de *host*, representado na Figura 2 pelo número seis.

A base de tempo utilizada como referência para o microcontrolador é fornecida por um oscilador de cristal ou ressonador, pode ser visualizada sua representação pelo número cinco na Figura 2. No sistema básico adaptado de Barrett e Pack (2006) o número três representa a Unidade Central de Processamento (CPU), um circuito complexo onde são executados os programas armazenados na EEPROM *flash* a memória não volátil que eletricamente pode ser programada e apagada várias vezes (LINHARES, 2004; BARRETT; PACK, 2006; RAFIQUZZAMAN, 2014).

Pode-se considerar, de maneira simplificada, para explicar a troca de informações entre CPU, memórias e demais periféricos, que existe um sistema de barramento interno no microcontrolador, onde trafegam todos os endereços, dados e demais informações envolvidas nas tarefas do programa. Os barramentos conectam o processador a cada uma das memórias ROM, RAM, e I/Os <sup>1</sup> chip permitindo a troca de informações entre a CPU e os demais elementos. Quando uma memória ou um chip I/O recebem dados do microprocessador, é chamado uma operação de escrita e os dados são gravados em um local de memória selecionado ou um I/O *port* (registrador). Quando uma memória ou um registrador envia informações para o microprocessador é chamado de uma operação

---

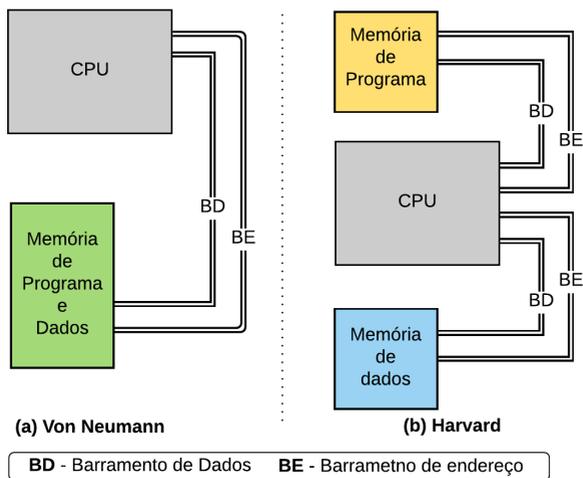
<sup>1</sup>I/O abreviação de duas palavras em inglês *Input /Output* que significam entrada e saída.

de leitura, e os dados são lidos a partir de uma localização de memória selecionada ou I/O *port* (registradores) (LINHARES, 2004; BARRETT; PACK, 2006; RAFIQUZZAMAN, 2014).

Essa troca de informações de leitura e escrita pode ser realizada utilizando um dos dois tipos de arquiteturas de CPU que são implementadas na concepção dos microcontroladores. Elas são Von Neumann (Princeton) e Harvard.

Na arquitetura Von Neumann, o programa e os dados são armazenados no mesmo local de memória e são acessadas através do mesmo barramento. Isso pode retardar a velocidade total devido a não permitir acesso simultâneo às memórias. A arquitetura Harvard que usa memória de programa separado da unidades de memória de dados, além de possuir barramento separado para troca de informações, permitindo aos processadores com esta estrutura acesso simultaneamente as memórias de dado e programa. Processadores projetados com arquitetura Harvard necessitam de quatro barramentos para memória de programa e memória de dados, o barramento de dados e endereço da memória de programa e o barramento de dados e endereço da memória de dados (HEATH, 1991; LINHARES, 2004; GRIDLING; WEISS, 2006; RAFIQUZZAMAN, 2014).

Figura 3: (a) Arquitetura *Von Neumann* (b) Arquitetura *Harvard*



A Figura 3 ilustra a diferença entre as duas arquiteturas mostrando uma estrutura simplificada, podem ser visualizadas as diferenças

de memória e barramento. Na parte (a) da Figura 3 representação da estrutura Von Neumann, memória de dados e endereços única e apenas um barramento de dados e endereços. Na parte (b) da Figura 3 representação da estrutura Harvard, memória de dados e programa separadas, com barramentos separados.

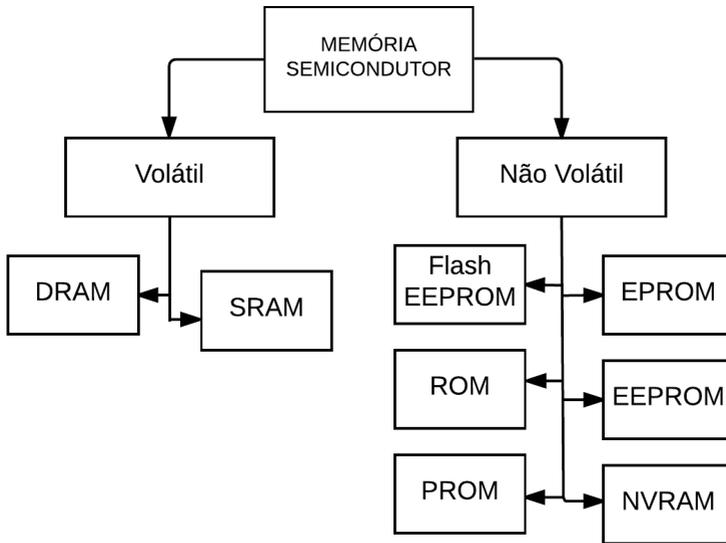
A conexão entre a unidade de processamento central e do subsistema de memória a bordo do microcontrolador é realizada através do barramento de endereços. O número de endereços de memórias qual podem ser endereçáveis de forma individual através da expressão  $2^n = \text{total de locais endereçáveis}$ , com  $n$  sendo o número de linhas de endereços, exemplificando se um barramento for 12 *bits*,  $2^{12} = 4096$  (4kB), é o número de endereços separados que o barramento é capaz de endereçar. Já o barramento de dados, é utilizada no roteamento dos dados entre os diversos subsistemas existentes dentro do microcontrolador, o tamanho do barramento de memória determina quais os tamanhos de dados são suportados pelo processamento do microcontrolador, para melhor elucidar esta afirmação, pode-se usar o seguinte exemplo: se o processador é 8 *bits* o maior inteiro sem sinal (*unsigned integer*) que pode ser armazenado é 255 (BARRETT; PACK, 2006).

Pode-se perceber que há diferentes memórias para diferentes funções, além das já citadas, podem ser destacadas: registrador, pequena memória que é responsável pelo armazenamento temporário dos valores processados na CPU. Há memórias maiores que os registradores, memórias de dados, podendo ser internas ou externas, estas podem armazenar informações por longo prazo, mas também podem armazenar dados de curta duração ou dados válidos enquanto a CPU está em funcionamento.

Uma distinção quanto ao aspecto de *hardware* pode ser considerada para as memórias. Inicialmente de uma forma simplificada pode-se dividir em dois grupos: memórias voláteis, aquelas que perdem as informações na ausência da energia, e não-voláteis, aquelas que mantém o conteúdo na ausência da energia (GRIDLING; WEISS, 2006; BARRETT; PACK, 2006). A Figura 4 mostra ainda as subdivisões apresentadas dentro desses grupos (GRIDLING; WEISS, 2006).

A Figura 4 apresenta os tipos de memória que pertencem a classe volátil e não volátil, para melhor conclusão dos tipos de memórias semicondutoras, seguem os significados dos seus nomes: *Static Random Access Memory* (SRAM) é uma memória estática de acesso randômico formada por um conjunto de células capaz de armazenar um *bit* de informação. *Dynamic Random Access Memory* (DRAM) é uma memória dinâmica de acesso randômico, formada por transistores. *Read Only*

Figura 4: Tipos de memória de semicondutor



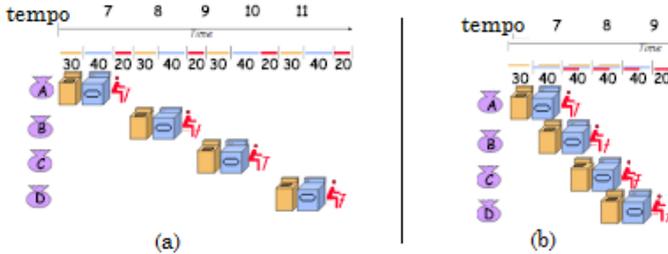
Fonte: Adaptado de Gridling e Weiss (2006)

*Memories*(ROM) é uma memória apenas de leitura. *Programmable Read Only Memory* (PROM) é uma memória de leitura programável formada por matrizes de células cada uma contendo um fusível de silício. *Erasable Programmable Read Only Memory* (EPROM) é uma memória programável de leitura que pode ser apagada utilizando luz ultravioleta (UV), tipo de memória não destrutiva diferentemente da PROM. EEPROM (Electrically Erasable and Programmable ROM) é uma memória programável que pode ser apagada eletricamente por uma tensão fornecida pelo próprio chip. A memória *flash*EEPROM é similar a EEPROM a diferença é que os endereços não podem ser apagados individualmente como na EEPROM, é permitido apenas apagar blocos de endereços. Para finalizar os tipos de memórias existe a *Non-Volatile*RAM (NVRAM) é tipo de memória RAM não volátil, onde dados são copiados de uma memória EEPROM para uma SRAM quando recebe uma alimentação de energia e quando a energia é cessada é copiada novamente para EEPROM, ou seja é uma combinação de SRAM com EEPROM (GRIDLING; WEISS, 2006).

Quanto as questões de memórias alguns processadores possuem

memórias especiais que contam com a técnica de *pipeline*, escrita e leitura em um mesmo ciclo de máquina pode ser feita através desta técnica. *Pipeline* é utilizado muitas vezes para buscar no microcontrolador a próxima instrução enquanto executa a atual. Como exemplo pode ser usado a seguinte rotina lavar a roupa depois secar e depois passar, no modo sem *pipeline* lavar a roupa novamente começaria somente após passar a roupa, com o pipeline o tempo da rotina lavar, secar e depois passar a roupa continua o mesmo, o que muda é quando inicia o próximo ciclo, quando este início é antecipado ganha-se tempo ao final de vários ciclos. A Figura 5 ilustra esse exemplo de ciclo (LINHARES, 2004; RAFIQUZZAMAN, 2014; HAHN et al., 2015).

Figura 5: (a) Sem *Pipeline*. (b) Com *Pipeline*



Fonte: Adaptado de Bammi (2015).

Para finalizar este capítulo, falaremos sobre os *clocks*. O *clock* é utilizado no microcontrolador para fazer o sincronismo entre seus subsistemas, a frequência de *clock* determina a velocidade de um microcontrolador. A Frequência de um sinal é medida em hertz (Hz), ou seja, é número de ciclos que o sinal tem, em um espaço de tempo de um segundo. Para saber o período deste sinal, nada mais é que o incremento de tempo em segundos necessários completar um único ciclo, este valor de período ( $T$ ) pode ser obtido pela equação (2.1) (BARRETT; PACK, 2006; GRIDLING; WEISS, 2006; AVELINO, 2009; RAFIQUZZAMAN, 2014).

$$T = \frac{1}{f} \quad (2.1)$$

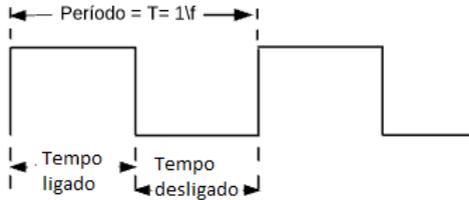
Ainda com relação ao sinal existe o *Duty cycle*, que indica a porcentagem de tempo que o sinal tem seu nível lógico alto e está representado

a equação (2.2).

$$\text{Duty cycle} = \frac{\text{Tempo ON}}{\text{Período}} 100\% \quad (2.2)$$

Para o melhor entendimento a Figura 6 ilustra esses três últimos conceitos abordados.

Figura 6: Parâmetros de um sinal



A próxima seção abordará o contexto teórico do protocolo de rede CAN, protocolo que foi utilizado como forma de comunicação no controle desenvolvido para o gerenciamento do fluxo de energia do *powertrain* elétrico.

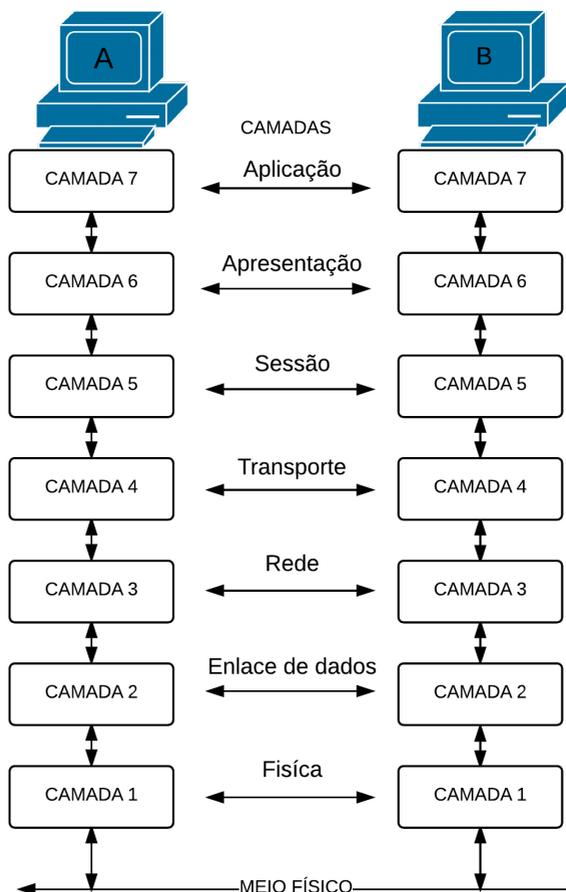
## 2.2 CONTROLLER AREA NETWORK (CAN)

*Controller Area Network* (CAN), é um protocolo de comunicação baseado em um conjunto de regras e convenções realiza troca de informações entre sistemas que possuam padrões análogos, foi desenvolvido pela BOSCH<sup>®</sup>, que iniciou seus estudos em 1983 com Robert Bosch, posteriormente em 1986 foi anunciada oficialmente e no ano seguinte empresas como a Intel<sup>®</sup> e Philips<sup>®</sup> lançaram os primeiros circuitos integrados para rede CAN. O intuito da sua criação foi a utilização na comunicação entre componentes de controle em automóveis. Porém rapidamente a tecnologia migrou para outras áreas (CORRIGAN, 2002; BARBOSA, 2003; MAURICI, 2005; PINHEIRO, 2009; TEH et al., 2011; NATIONAL, 2014; MIRANDA; LACERDA, ).

O que faz a rede CAN seguir um padrão mundial é que ela está baseada no protocolo ISO 11898. Para criação de uma estrutura padrão para as camadas de rede a ISO sugeriu a adoção de um modelo de referência denominado OSI. O modelo OSI foi definido contendo 7 camadas, física, enlace de dados, redes, transporte, sessão apresentação e aplicação. A camada de Aplicação é a camada 7, representa a parte de interface exemplo escrita e leitura, a camada de Apresentação é a

camada 6, onde ocorre a codificação dos dados, a camada de Sessão é a camada 5 onde é realizado a sincronização dos processos que se comunicam. Com a camada 4 definida como Transporte onde se considera a origem e o destino da mensagem. A camada de Rede é a camada 3 onde ocorrem das definições de rotas, a camada 2 representa a camada de Enlace de Dados onde ocorre a definição de como será acessado o meio físico, e a camada física é a camada 1 onde é definido a conexão entre o dispositivo e a rede. A Figura 7 mostra de forma gráfica a disposição dessas camadas. A rede CAN como referenciado por Wang

Figura 7: Camadas ISO/OSI



Jianfeng, Wang Dafang e Xiong Jie (2009) abrange apenas a camada de Enlace de Dados e Física, mas não regula a camada de Aplicação. *Controller Area Network* é um barramento digital onde há possibilidade de trabalhar com velocidades de 20 kbit/s até 1 Mbit/s. Velocidades até 125 kbit/s são padronizadas como ISO 11519 considerado aplicação de baixa velocidade. Para as velocidades altas acima dos 125 kbit/s são padronizadas como ISO/DIS 11898. É um barramento serial que utiliza *broadcast* para realizar a comunicação (NATALE; ZENG; GHOSAL, 2013; TEH et al., 2011).

Conforme citação de Maurici (2005) seguindo a norma, uma rede CAN pode ter conectado a seu barramento até 2032 dispositivos, porém é considerado como um limite funcional algo em torno de 110, estes dispositivos são chamados de “nó” da rede.

A CAN é considerada uma rede de baixo custo para uma aplicação, permite também que um microcontrolador tenha apenas uma interface CAN ao invés várias entradas e saídas digitais ou analógicas além de possuir alta tolerância a interferência magnética. Os dispositivos são conectados por um par de cabos que suportam protocolo *half-duplex* esses pares de fios necessitam de uma impedância característica de 120 ohms, este modelo físico permite que sua implementação seja de baixa complexidade (SOUSA, 2002; SHIN, 2014).

Existem mais algumas vantagens da rede CAN que autores como Sousa (2002), Barbosa (2003), Maurici (2005), Ren et al. (2007), Texas (2009), Teh et al. (2011), Natale, Zeng e Ghosal (2013) Shin (2014) e Zheng Wang, Li Xia e Di Wu (2015), abordam em seus trabalhos:

- robusta em ambientes com grandes oscilações de alimentação;
- tempos de latência garantidos;
- possui uma grande flexibilidade de configuração, exemplo tamanho de dados pode ser configurado, permitindo ser adaptado a cada dispositivo;
- consistência de dados;
- multimestre;
- sinalização e detecção de erros;
- pode ser implementada tanto em uma comunicação ponto-a-ponto, ou seja entre dois dispositivos, como também pode ser implementada por multidifusão ou por difusão, que é a comunicação de um instrumento para vários, ou de vários para um, respectivamente;

- possibilita o compartilhamento de sensores presentes na rede em diferentes medidas.

Quanto a topologia de rede de acordo com Bo et al. (2014) deve ser levado em consideração a velocidade da taxa de transmissão da CAN, para altas velocidades devem ser considerada a utilização de topologia linear, enquanto que para baixas velocidades pode ser utilizado tanto a topologia linear quanto a topologia estrela. Para manter altas velocidades na topologia linear o comprimento do barramento deve ser de no máximo 40 metros e com resistores de terminação de  $120 \Omega$ . A Tabela 1 com informações providas de Natale, Zeng e Ghosal (2013) mostra uma relação da velocidade da taxa de transmissão com comprimento do barramento.

Tabela 1: Relação entre as velocidades para um barramento CAN e suas distâncias

Taxa de Transmissão	Comprimento do Barramento CAN
1 Mb/s	30 m
800 kb/s	50 m
500 kb/s	100 m
250 kb/s	250 m
125 kb/s	500 m
62.5 kb/s	1000 m
20 kb/s	2500 m
10 kb/s	5000 m

Fonte: Adaptado de Natale, Zeng e Ghosal (2013)

A grande maioria dos usos de rede CAN estão baseada em três tipos diferentes, essas diferenças dão-se basicamente no tamanho do campo identificador e na taxa máxima de transferência de dados que cada uma suporta, que serão melhor esclarecidas na próxima seção que abordará os tipos de quadros ou *frames*, onde estão contidas as informações trocadas no barramento.

### 2.2.1 Tipos de Quadros

Os tipos de quadros, também chamados de *frames*, são abordados e explicados por vários autores como Sousa (2002), Barbosa (2003), Maurici (2005), Texas (2009), Pinheiro (2009) Stemmer (2010)

Yanwen et al. (2011), Teh et al. (2011), National (2014) e Shin (2014), os quais servirão como base nesta secção sendo citados novamente apenas em partes pontuais, pois todos abordam o mesmo tema de formas semelhantes. Como citado anteriormente o protocolo CAN pode ser CS-MA/DP, isso expressa que cada “nó” transmite apenas quando a rede estiver ociosa e se houver colisão, ela é resolvida através uma arbitrariedade bit a bit. Como dito ao final do capítulo 1 há três tipos básicos principais de rede CAN. A primeira é a CAN de baixa velocidade ISO 11519. A segunda é a ISO 11898 aludida como *Standard CAN2.0A*. A terceira é uma evolução da segunda, referida com *Standard CAN2.0B*. Na tabela 2, adaptada de Corrigan (2002) estão elencadas as principais diferenças entre esses três tipos.

Tabela 2: Versões de CAN

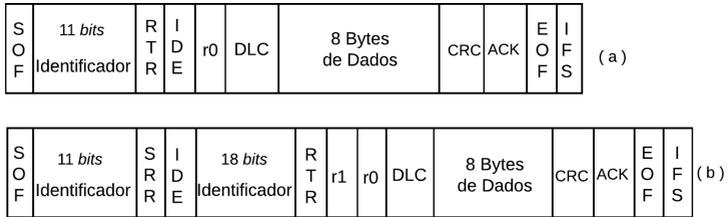
Nomenclatura	<i>Standard</i>	Ano	Máxima taxa de transmissão	<i>Frame</i>
CAN de baixa velocidade	ISO 11519	—	125 kbps	11-bit
CAN 2.0 A	ISO 11898	1993	1 Mbps	11-bit
CAN 2.0 B	ISO 11898	1995	1 Mbps	29-bit

Fonte: Adaptado de Corrigan (2002)

Na Tabela 2 é visto que a ISO 11519 e ISO 11899 (1993) CAN 2.0A possuem seus quadros de dados de 11 bits ou diz-se também que o frame possui um identificador 11 bits isso permite o 2048 tipos diferentes de mensagem ou seja  $2^{11} = 2048$  denominado *Standard Frames* ou quadro padrão, a mesma analogia é feita levando em conta os 29bits da *Standard CAN2.0B*. Este *frame* permite mais de 536 milhões de tipos de mensagem diferentes é também chamado de *Extended Frames* ou quadro estendido. Uma vez gerada a mensagem ela pode ser consumida por qualquer “nó” da rede baseado nos seus filtros de aceitação. A composição dos frame é constituída de vários campos ou identificadores que são expressos em *bits*.

O tamanho máximo que um frame CAN pode transmitir de dados é de 8 bytes 64 bits, valores maiores que estes podem ser obtidos em estruturas alteradas pelo usuário (SHIN, 2014).

A Figura 8 que pode ser encontrada de maneira semelhante em Sousa (2002), Wang Jianfeng, Wang Dafang e Xiong Jie (2009), Stemmer (2010), entre outros autores citados no início desta secção representa graficamente as partes constituintes do frame.

Figura 8: (a) *Standard frames*, (b) *Extended frames*

Fonte: Adaptado de Teh et al. (2011)

Baseado na Figura 8 aborda-se o significado de cada campo demonstrado para *Standard frames* (CORRIGAN, 2002; SOUSA, 2002; BARBOSA, 2003; MAURICI, 2005; NATALE; ZENG; GHOSAL, 2013; SHIN, 2014).

- SOF - *Start Of Frame* é constituído por *bit* dominante que informa o início do *frame*;
- Identificador - É onde a mensagem tem suas prioridades estabelecidas, quanto menor o número em binário maior será a prioridade da mensagem;
- RTR - *Remote Transmission Request* - é utilizado quando um nó necessita de informação e faz um pedido de transmissão remoto. Se o RTR é 0 significa que é um quadro de dados, se for 1 significa solicitação de dados para outros nós;
- IDE - *Identifier Extension* - Indica se um é quadro padrão ou estendido 1 e 0 respectivamente;
- r0 - É um *bit* reservador que poderá ser utilizado em aplicações futuras;
- DLC - *Data Length Code* nele está contida a informação do número de *byte* de dados que está sendo transmitido;
- Dados - Até 8 *bytes* (64*bits*) poderão ser transmitidos;
- CRC - *Cyclic Redundancy Check* faz a verificação de redundância cíclica para detecção de erros;
- ACK - *Acknowledgement* São 2 *bits* um é de reconhecimento outro é delimitador. Permite ao nó validar a mensagem;

- EOF - *End Of Frame* indica o final do *frame* e desabilita o *bit stuffing* indicando um erro quando for dominante;
- IFS - *Inter Frame Space*- Contém a informação de tempo que foi solicitada pelo controlador para alocar um quadro recebido sem erros na área de uma memória temporária de mensagens.

Quanto ao *Extended Frames* apresentado na Figura 8 apresenta-se o significado dos campos que tem considerações diferentes, os demais tem a mesma funcionalidade dos apresentados para *Standardized Frames*.

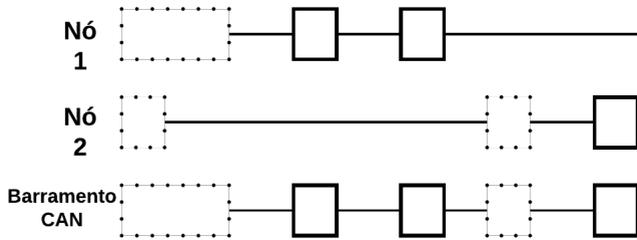
- SRR - *Substitute Remote Request*, substitui o RTR da mensagem padrão funciona como um espaço reservador no formato estendido;
- IDE - Neste caso fará a indicação do identificador com mais 18 *bits*;
- r1 - Assim como o r0 e SRR neste formato estendido é um *bits* reservas adicional.

Conforme o abordado por Corrigan (2002), Sousa (2002), Barbosa (2003), Maurici (2005), Pinheiro (2009), Hao, Wu e Guo (2011), Cheon e Jeon (2013) e Natale, Zeng e Ghosal (2013), os *bits* acima são agrupados em determinadas ordem dependendo do protocolo, formando os campos de arbitragem (*Arbitration Field*), controle (*Control Field*), dados (*Data Field*). O campo de Arbitragem é onde é gerenciado o fluxo de dados é formado pelo identificador mais o RTR no caso da CAN2.0A, caso da CAN2.0B a IDE também faz parte do campo de arbitragem juntamente com SRR, que deve ser transmitido como recessivo para que em uma rede com diversos protocolos o *extended frame* seja menos prioritário que um *standard frame* a outra diferença do quadro de arbitragem do CAN2.0B é que possui 2 blocos identificadores, um de 11 *bit* outro de 18 *bit*.

Exemplificando este processo baseado em Cheon e Jeon (2013), Barbosa (2003), Natale, Zeng e Ghosal (2013), Hao, Wu e Guo (2011), Maurici (2005), Pinheiro (2009), Sousa (2002) e Corrigan (2002), o barramento não está transmitindo mensagem e dois nós (1 e 2) percebendo a ociosidade do barramento resolvem transmitir ao mesmo tempo, o início da mensagem de ambos é igual a colisão não é percebidos e a transmissão das mensagens prossegue, como quem tem a prioridade é a mensagem e não o nó, cada nó inicia a escrita do identificador, se o próximo *bit* a ser escrito é dominante para 1 e recessivo para 2, a

transmissão de 2 será sobrescrita quando isso ocorre o 2 passa a monitorar o barramento esperando o campo IFS para tentar retransmitir sua mensagem. A Figura 9 apresenta de maneira gráfica esta informação.

Figura 9: Exemplo de arbitragem entre dois nós e a informação disponível no barramento



Fonte: Adaptado de Corrigan (2002)

As redes CAN trabalham com sistema CSMA/CD que quer dizer que monitora múltiplos acessos com detecção de colisão. Com isto é possível para todos os “nós” monitorar a rede antecipadamente, para depois tentar a transmissão de mensagem. Se não há fluxo de informação na rede todos os “nós” tem a mesma chance de transmitir uma mensagem. Caso haja a detecção de colisão os bits há uma verificação da prioridade de cada mensagem, quando a mensagem com maior prioridade parar de transmitir a outra mensagem é enviada (TEH et al., 2011; STEMMER, 2010).

O *Control Field* ou campo de controle é formado no CAN2.0A pela IDE, r0 e mais o DLC, lembrando que o DLC é responsável pela informação do tamanho do campo de dados. No CAN2.0B o campo de controle passa a ser formado pelo r0, r1 e o DLC. O campo de dados em ambos é o segmento de 0 a 8 *bytes*. Existem algumas questões do ponto vista da estrutura física de uma rede CAN qual será abordada na próxima secção.

### 2.2.2 Camada Física

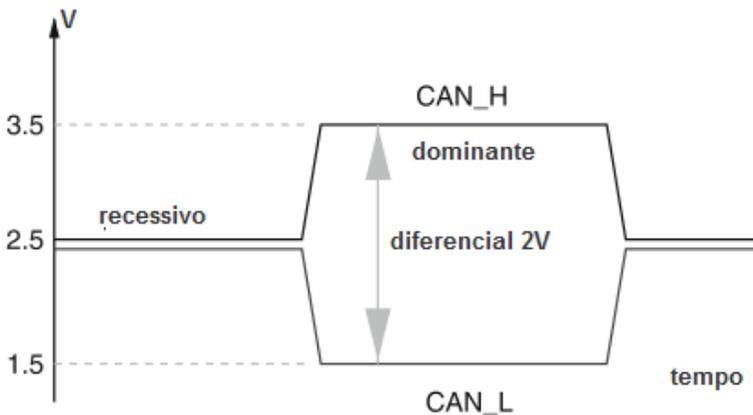
De acordo com Natale, Zeng e Ghosal (2013) a norma não abrange questões relacionadas a camada física como tipo de cabos ou conectores padrões que devem ser usados em uma rede CAN, assim como não

define os padrões aceitáveis de ranges de correntes e tensões.

Em uma rede CAN o sinal é diferencial, permitindo a este tipo de rede robustez a ruídos. Se este sinal for balanceado reduz a interferência de ruídos permitindo a transmissão em taxas mais elevadas. Estar em equilíbrio quer dizer que a corrente que percorre os cabos tem o mesmo valor e em sentidos opostos resultando em um efeito de cancelamento de campo.

Um dos conceitos fundamentais da rede CAN é entender que essa transmissão diferencial é baseada em uma diferença de tensão dos dois fios denominados CAN-H (*CAN-high*) e CAN-L (*CAN-low*). Para um estado recessivo em ambos os canais CAN-H and CAN-L tendem a um valor de tensão 2,5 V. Se desejar criar no barramento um estado dominante é preciso estabelecer uma diferença de potencial entre os canais, para que isto ocorra é necessário elevar o sinal elétrico do CAN-H para 3,5 V e o canal CAN-L para 1,5 V, gerando assim uma diferença de potencial de 2 V, este modo é sempre dominante na rede, significando que sobrescreverá um estado recessivo na rede. A Figura 10 mostra a forma de sinal gerado pelo CAN-H e CAN-L. Um estado recessivo gera um sinal lógico 1, enquanto um estado dominante gera um nível lógico 0 (CORRIGAN, 2002; NATALE; ZENG; GHOSAL, 2013).

Figura 10: Representação dos estados recessivos e dominantes de um barramento CAN



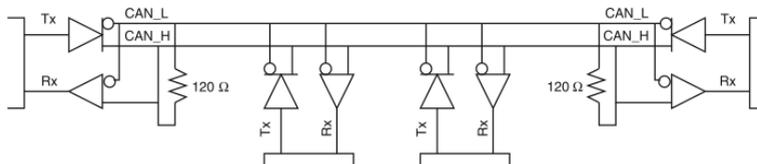
Fonte: Adaptado de Natale, Zeng e Ghosal (2013)

Os sinais elétricos gerados podem ser refletidos ao final da li-

nha, ou seja uma parte da potência do sinal pode retornar a origem. Esse tipo de comportamento pode ser gerado por incongruidade de impedância no cabo, podendo gerar algum problema na execução da leitura de um nó. Para resolver utiliza-se resistores de terminação nas extremidades. Para ISO 11898 requer uma impedância nominal de  $120 \Omega$ , ou seja aplica-se resistores de  $120 \Omega$  nas extremidades do barramento.

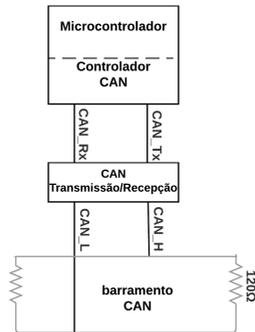
A Figura 11 mostra um modelo de terminação básica para CAN de alta velocidade com resistores  $120 \Omega$ . Para CAN de baixa velocidade terminações são diferentes (SOUSA, 2002; CORRIGAN, 2002; NATALE; ZENG; GHOSAL, 2013).

Figura 11: Terminação de um barramento CAN de alta velocidade



Fonte: Adaptado de Natale, Zeng e Ghosal (2013)

Para que seja possível a troca de informações entre o controlador com interface CAN e o barramento é necessário um transceptor (*transceiver*). O *transceiver* realiza a transmissão e recepção, fazendo a conversão elétrico do *bit* processado no controlador para o barramento e do barramento para o controlador, a Figura 12 ilustra a função deste dispositivo.

Figura 12: Controlador, *Transceiver* e barramento CAN

Fonte: Adaptado de Corrigan (2002)

Com o fim desta secção que introduziu alguns conceitos de rede CAN a próxima secção, a secção 2.3 conterá informações de um dos armazenadores de energia do trem de força elétrico, o supercapacitor.

## 2.3 SUPERCAPACITORES

O que faz os supercapacitores diferentes dos outros tipos de capacitores são os eletrodos utilizados, a *General Electric Company* foi quem patenteou os supercapacitores ou capacitores elétricos de dupla camada (EDLC), em 1957. Supercapacitores são baseados em uma tecnologia de nanotubos de carbono (CNT), esta tecnologia utilizada cria uma grande área de superfície com uma distância de separação extremamente pequena. Ao utilizar-se desta tecnologia é possível obter um sistema de armazenamento de energia de estado sólido baseado em nanotubos de carbono, que é perfeitamente recarregável (GRAMA et al., 2009; MELO; ANTUNES; DAHER, 2014; BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015).

Quanto ao material dielétrico dos supercapacitores ele não é feito com materiais padrão como películas de polímero ou de cerâmica de óxido de alumínio para separar os eletrodos. Em vez disso, eles têm uma barreira física feita a partir de carvão ativado que quando uma carga é aplicada ao material de um campo elétrico de dupla camada é gerado e atua como um dielétrico. A espessura da dupla camada elétrica é tão fina como uma molécula gerando uma grande área de contato. A

grande área de superfície permite absorção de uma grande quantidade de íons. A carga e descarga ocorre em uma camada de absorção de íons formada nos eletrodos de carvão ativo. Além de nanotubos de carbono, os supercapacitores também podem ser constituídos por outras tecnologias como carbono ativado e aerogel de carbono (GRAMA et al., 2009; MELO; ANTUNES; DAHER, 2014; BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015).

Os supercapacitores são caracterizados por ter uma resistência em série equivalente (ESR) muito pequena, permitindo-lhes assim proporcionar altas correntes e armazenar grandes quantidades de carga em um curto período. Além disso, a nanoescala fornece uma área de superfície grande para a acumulação de elétrons aumentando assim a capacitância. Os supercapacitores são componentes capazes de armazenar centenas de vezes mais energia do que um capacitor padrão ou mesmo uma bateria, mantendo ao mesmo tempo a capacidade de ser carregada e descarregada mais rápido. Supercapacitores levam algumas vantagens sobre baterias eletroquímicas e células de combustível, incluindo maior densidade de potência, tempos de carregamento mais curtos e maior vida ciclo e vida de prateleira (HALPER; ELLENBOGEN, 2006; GRAMA et al., 2009; MELO; ANTUNES; DAHER, 2014).

A Tabela 3 apresentada por Bagotsky, Skundin e Volkovich (2015) mostra algumas características de supercapacitores e baterias bem com na Figura 13 adaptada do mesmo autor.

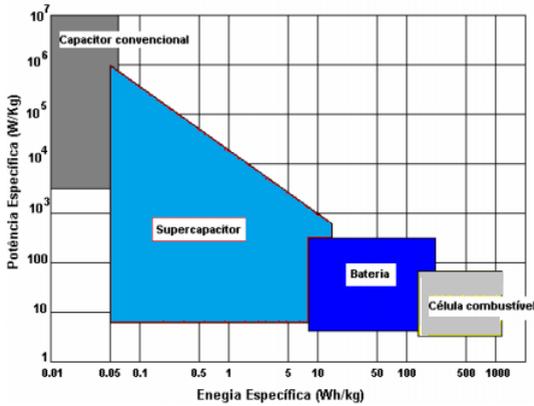
Tabela 3: Principais características de baterias e supercapacitores (BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015)

Parâmetro	Bateria	Supercapacitores
Energia específica(Wh/kg)	10 a 100	1 a 10
Tempo de carga	1 h < t < 5 h	1 a 30 s
Tempo de descarga	t > 0.3 h	1 s a 30 s
Tempo de vida	1000 ciclos	10 <sup>6</sup> ciclos
Potência específica (W/kg)	< 1000	10000
Eficiência de carga e descarga	0,7 a 0,85	0,85 a 0,98

Fonte: Adaptado de Bagotsky, Skundin e Volkovich (2015)

Ao que diz respeito a teoria dos supercapacitores para cálculos de capacitâncias e a circuitos elétricos equivalentes alguns autores como Halper e Ellenbogen (2006), Nishyma (2007), e Grama et al. (2009) Xue et al. (2013), Melo, Antunes e Daher (2014) e Bagotsky, Skundin e

Figura 13: Gráfico dos principais armazenadores de energia e suas relações entre potências específicas e energia específica



Fonte: Adaptado de Bagotsky, Skundin e Volkovich (2015)

Volkovich (2015), entre outros fornecem as informações que se seguem a começar pela equação (2.3) que representa a energia armazenada no campo elétrico de um supercapacitor.

$$E = \frac{CV^2}{2} \quad (2.3)$$

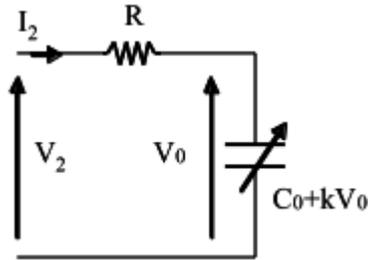
Onde  $C$  representa em *farad* a capacitância  $V$  representa a tensão em Volts. Conforme o pesquisado por Grama et al. (2009) a equação (2.3), se aplica na pratica levando em consideração que a tensão do capacitor está com valor acima da metade do seu valor nominal, quando esses valores este valor está abaixo da metade é preciso considerar a equação (2.4).

$$E = \frac{C}{2} = \left[ V^2 - \left( \frac{V}{2} \right)^2 \right] \frac{3}{8} CV^2 \quad (2.4)$$

Isso influencia na capacitância que está diretamente ligada a capacidade de energia armazenada.

Quanto a modelagem, Ayad et al. (2010) propôs um modelo considerando um  $C_0$  constante e um linear dependente da tensão  $kV_0$  com  $k$  sendo uma constante, expresso na Figura14 e equação (2.5).

Figura 14: Modelo elétrico de um supercapacitor



Fonte: Adaptado de Ayad et al. (2010)

$$\begin{cases} \frac{dV_0}{dt} = \frac{1}{C_0 + kV_0} I_2 \\ V_2 = RI + V_0 \end{cases} \quad (2.5)$$

Existe ainda uma outra classe de supercapacitores denominados pseudocapacitores, mas não serão abordados nesta dissertação. A próxima secção a ser abordada é sobre baterias de íon lítio, que é o outro elemento armazenador de energia do sistema em conjunto com o supercapacitor.

## 2.4 BATERIA

O primeiro dispositivo eletroquímico surgiu em 1800 (pilha), mas manufaturada apenas em 1803. As baterias são uma variedade de células galvânicas, dispositivo que possui um par de eletrodos que conduzem elétrons que entram em contato com eletrólito condutor de íons. Baterias têm como principal função converter a energia de um processo químico em uma energia elétrica capaz de fornecer uma corrente. Esse processo químico ocorre entre um oxidante e um redutor, neste método o redutor é oxidado liberando elétrons e oxidante é reduzido aceitando elétrons (BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015).

As bateria têm classificações baseadas em seus princípios de funcionamento.

- Baterias primárias de descarga única - são portanto baterias que

têm uma quantidade limitada de energia, que uma vez consumida a bateria precisa ser descartada;

- Baterias de carga - são chamadas de recarregáveis ou secundárias, são baterias que após uma descarga podem ser recarregadas através de um fonte externa que injete uma corrente;
- Células de combustível - nesse modo os reagentes são continuamente inseridos na bateria e os produtos da reação são removidos continuamente.

Desde 1803 várias formas construtivas de baterias foram concebidas, dentre as mais utilizadas atualmente se encontram as de íon lítio. As primeiras baterias de lítio foram desenvolvidas em 1970 e comercializadas em 1973. Normamente as baterias de íon lítio possuem um eletrodo negativo fabricado por colagem ou prensagem de um material de carbono e um ligante onde mais comumente usado é fluoreto de polivinilideno dissolvido em metilpirrolidona. Onde o principal objetivo é melhorar a capacidade de reserva do eletrodo pelo eletrólito. Quanto ao polo positivo normalmente é feito por prensagem ou colagem de algum material ativo nos coletores de corrente, como folhas de alumínio. Quanto a massa ativa do polo positivo, os aditivos utilizados nos condutores são na maior parte quase exclusivamente materiais de carbono. As baterias de íon lítio são quase sempre projetadas para o modo de descarga, com isso o material do polo negativo é um material de carbono puro e o positivo de níquel, cobalto, manganês ou óxidos litíados (BAGOTSKY; SKUNDIN; VOLFKOVICH, 2015).

Segundo Bagotsky, Skundin e Volkovich (2015) o aspecto construtivo das baterias de íon lítio é bastante resistente a vibrações permitindo o uso em equipamentos que tenham essas características. Outras boas características das baterias de íon lítio segundo Hajia e Venkatesh (2015) são que as taxas de auto descargas são baixas, tem um bom ciclo de vida e uma alta eficiência, sendo considerada adequada para armazenamentos de energia em veículos. As informações que baterias de íon lítio são confiáveis para armazenamento de energia também são citadas por Wu et al. (2015) que diz ainda que esse modelo de bateria mostra-se especialmente confiável para aplicações em eletrônicos, carros elétricos, porém faz ressalvas quanto ao uso em operações extremas, que podem afetar o ciclo de vida da bateria. Sobrecargas por exemplo são extremamente prejudiciais pois aceleram os efeitos de decomposição da bateria, sendo que 150% de sobrecarga no estado de carga da bateria já pode torná-la inutilizável.

Os testes realizados por Wu et al. (2015), indicam que os efeitos mais graves de sobrecarga estão relacionados: o aumento da temperatura que gera altas temperaturas no ânodo e aumento de reações que geram decomposição, essa decomposição pode ocasionar micro curto circuitos. Quanto aos conceitos de sobredescarga o autor conclui que pode causar o aumento acelerado da temperatura e da impedância havendo geração de gás e inchaço, além de que, se uma célula é descarregada a zero a célula da bateria entraria em um processo de amorfização de estado sólido inutilizando o dispositivo, este processo também gera oxidação de alguns átomos internos que podem causar internamente um curto circuito, neste processo de sobredescarga não há uma fuga térmica diferentemente do processo de sobrecarga que pode causar inclusive explosões.

Em comparação as baterias de chumbo ácido que são os modelos mais comuns de mercado, as baterias de íon lítio segundo Hua e Syue (2010), possuem tensão de terminal mais estáveis assim como a corrente descarga, e o mesmo autor faz considerações aos conceitos de carga que quanto mais rápida for a tentativa de carregar uma bateria de íon lítio menor será sua eficiência além de ocorrer um aumento da temperatura. Influenciando assim no estado de carga da bateria. O estado de carga de acordo com Jun Xu et al. (2014), é descrito como a expressão 2.6 e exemplificado com a equação (2.7):

$$\textit{Estado de Carga} = \frac{\textit{Capacidade atual}}{\textit{Capacidade nominal}} \quad (2.6)$$

Então, por exemplo, se considerarmos um estado inicial  $z(0)$  e um estado atual  $z(t)$  pode se ter a seguinte da equação (2.7):

$$z(t) = z(0) + \Delta z = z(0) + \int_0^t \frac{\eta_i I \tau}{C_n} \quad (2.7)$$

Onde  $\Delta z$  é a variação do estado de carga no período de tempo,  $I\tau$  é a corrente atual corrente da bateria,  $\eta_i$  é a eficiência da bateria em coulomb que é a unidade de carga elétrica e  $C_n$  é a capacidade nominal da bateria. Assim percebe-se que a eficiência influencia no estado de carga da bateria.

Quanto aos aspectos de modelagem matemáticas, modelos muito semelhantes são abordado por Chen e Rincon-Mora (2006) Jun Xu et al. (2014), Berrueta et al. (2015), Jagemont et al. (2015) e Hajia e

Venkatesh (2015) que está apresentado na Figura 15.

A Figura 15, leva em consideração os transientes. As expressões matemáticas podem ser obtidas inicialmente considerando uma resistência total,  $R_t = R_0 + R_L$  obtendo inicialmente a equação (2.8):

$$V = i_L R_T + V_c \quad (2.8)$$

Aplicando as leis dos nó de Kirchoff para  $R_1$  e  $C_1$  em paralelo tem-se a equação (2.9):

$$i_L = \frac{V_c}{R_1} + \frac{dV_c}{dt} C_1 \quad (2.9)$$

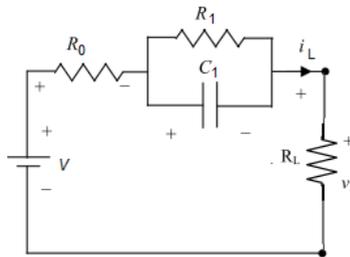
Fazendo as devidas substituições de (2.8) em (2.9) tem-se a equação (2.11):

$$\frac{di_L}{dt} + \frac{R_1 + R_T}{R_1 R_T C_1} i_L = \frac{V}{R_1 R_T C_1} \quad (2.10)$$

E por último sabe-se que pela lei de *Ohm*:

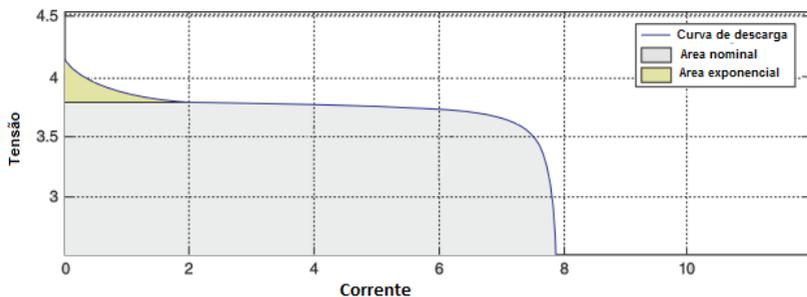
$$V_L = R_L i_L \quad (2.11)$$

Figura 15: Modelo de bateria baseado nos transientes



Fonte: Adaptado de Hajia e Venkatesh (2015)

Figura 16: Curva de descarga de uma bateria de ion lítio



Fonte: Adaptado de Jiang e Zhang (2015)

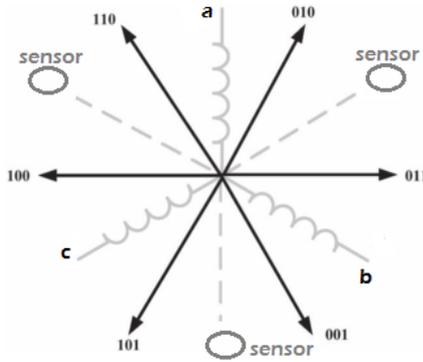
A Figura 16 apresentada por Jiang e Zhang (2015) demonstra o comportamento de descarga de uma bateria de íon lítio. Onde há uma área que a tensão cai exponencialmente no início do processo de descarga, depois uma área em que a tensão cai lentamente onde há um equilíbrio das reações internas da bateria e um fluxo estável de íons e elétrons e por fim chega-se a uma região de corte da tensão onde inicia o processo rápido de descarga total.

A secção 2.5 apresentará uma abordagem da teoria sobre motores *Brushless*.

Segundo Fengge et al. (2013) e Nian, Peng e Zhang (2014), em comparação com os motores de excitação elétrica convencionais os motores de ímãs permanentes possuem uma estrutura mais simples, menor desgaste, alta eficiência e resposta dinâmica rápida tornando-o popular em muitas aplicações. Para Krishnan (2010) um dos principais motivos para esta popularidade se dá por sua simplicidade de controle. Para iniciar a comutação da corrente na fase e gerar o movimento é necessário que o início e o fim de uma força eletromotriz induzida seja monitorada. Esse monitoramento mostrará seis posições discretas para um BLDC trifásico em cada ciclo elétrico, de acordo com esquema simplificado da Figura 17.

Deslocando 3 sensores *Hall* a 120 graus elétricos pode-se obter esses sinais, tal arranjo faz com que se possa saber a posição absoluta do rotor, conseqüentemente forma e posição da força eletromotriz (FEM) induzida em todas as fases da máquina. Essa descrição auxilia a entender a definição de motores *Brushless* como descrito por Emadi (2005) que diz que: Motores *Brushless* de corrente contínua

Figura 17: Seis posições de um motor BLDC



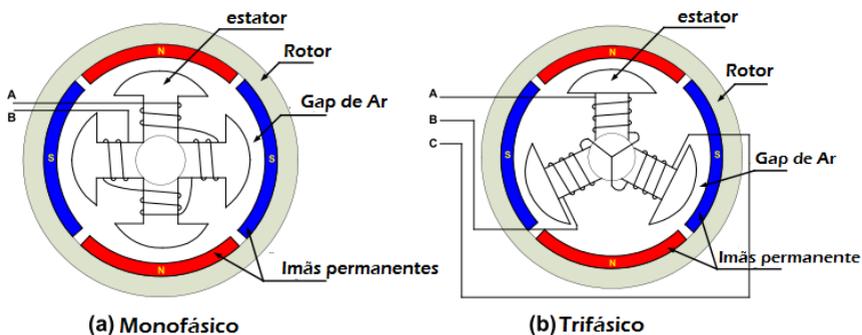
Fonte: Adaptado de Nian, Peng e Zhang (2014).

são máquinas auto-síncronas com rotor de ímãs permanente e com as posições do eixo do rotor conhecidas para a comutação eletrônica. Para Hughes (2006) o fato da comutação ser eletrônica e não mecânica permite que os motores *Brushless* tenham a possibilidade de obter maiores velocidades, além de que todos os circuitos de dissipação do calor estão no estator permitindo um melhor arrefecimento e um rotor com menor inércia permitindo uma maior aceleração.

Embora existam três tipos de motores *Brushless*: monofásico, bifásico e trifásico, os mais comuns são monofásico e trifásico conforme mostra a Figura 18, onde é possível observar o rotor com dois pares de polos formados pelos ímãs permanentes que contornam o estator e seus enrolamentos. Quanto ao enrolamento pode ser de dois tipos: trapezoidal ou sinusoidal. O tipo de enrolamento dará o formato de sinal gerado pela força contra eletromotriz (BEMF) e a corrente.

A diferença é que um motor sinusoidal produz um torque eletromagnético mais suave porém tem um custo mais elevado (ZHAO; YANGWEI, 2011; HUGHES; DRURY, 2013).

Figura 18: Circuito simplificado de um motor *Brushless*



Fonte: Adaptado de Zhao e Yangwei (2011)

O rotor consiste em um eixo e um cubo com ímãs permanentes que podem ser formados por um ou oito pares de polos que se alternam entre norte e sul. Com isso o movimento do motor é baseado na atração e repulsão entre os polos magnéticos. O início do ciclo ocorre quando é inserida corrente através de um dos três enrolamentos do estator, gerando um polo magnético que faz com que o com o ímã permanente se aproxime do polo oposto, alimentando os enrolamentos do rotor de forma sequencial fará ocorrer o campo rotativo. Essa comutação ocorre de forma eletrônica em um motor *Brushless* como já citado anteriormente (ZHAO; YANGWEI, 2011).

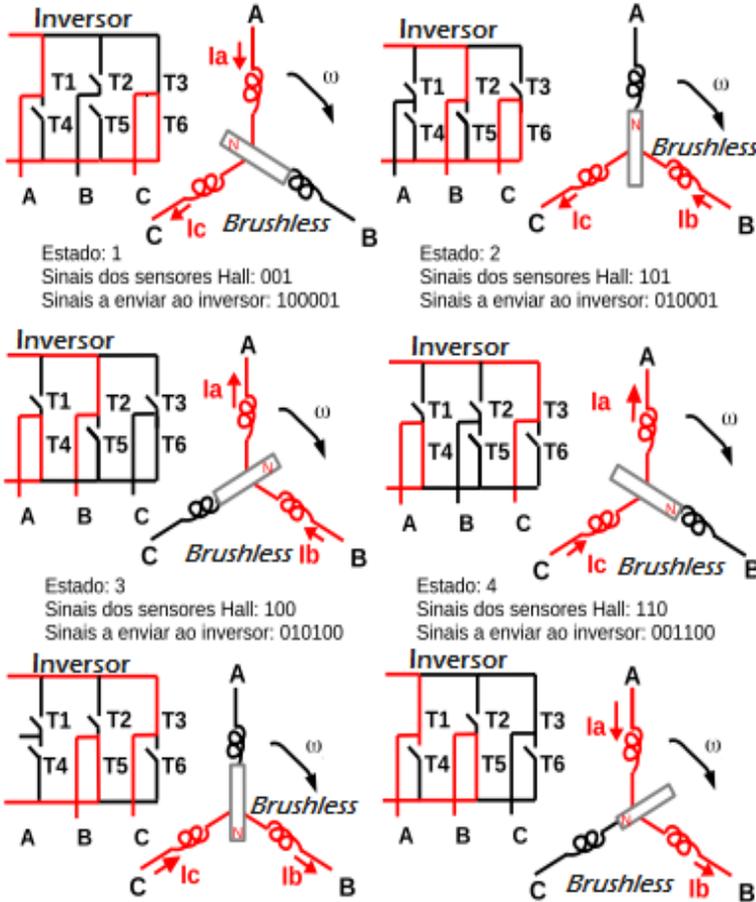
### 2.4.1 Comutação eletrônica

Para ser realizada a comutação de maneira correta é necessário que haja um *feedback* da posição atual para tomar a ação, normalmente utiliza-se sensores *Hall*. Com sinal de três sensores com mostrados na Figura 17 pode se determinar a posição inicial do motor e qual das fases deve ser acionada ou qual deve desligada para manter o o campo girante juntamente manter o torque eletromagnético (ZHAO; YANGWEI, 2011; SIMÃO, 2013).

Como a comutação trapezoidal ou binária é a mais aplicada a motores *Brushless*, esta será apresentada na Figura 19 para exemplificar a movimentação do motor *Brushless*. No modelo binário a comutação alimenta um enrolamento com uma corrente positiva, um enrolamento é excitado com corrente negativa e outro com alimentação nula. Para

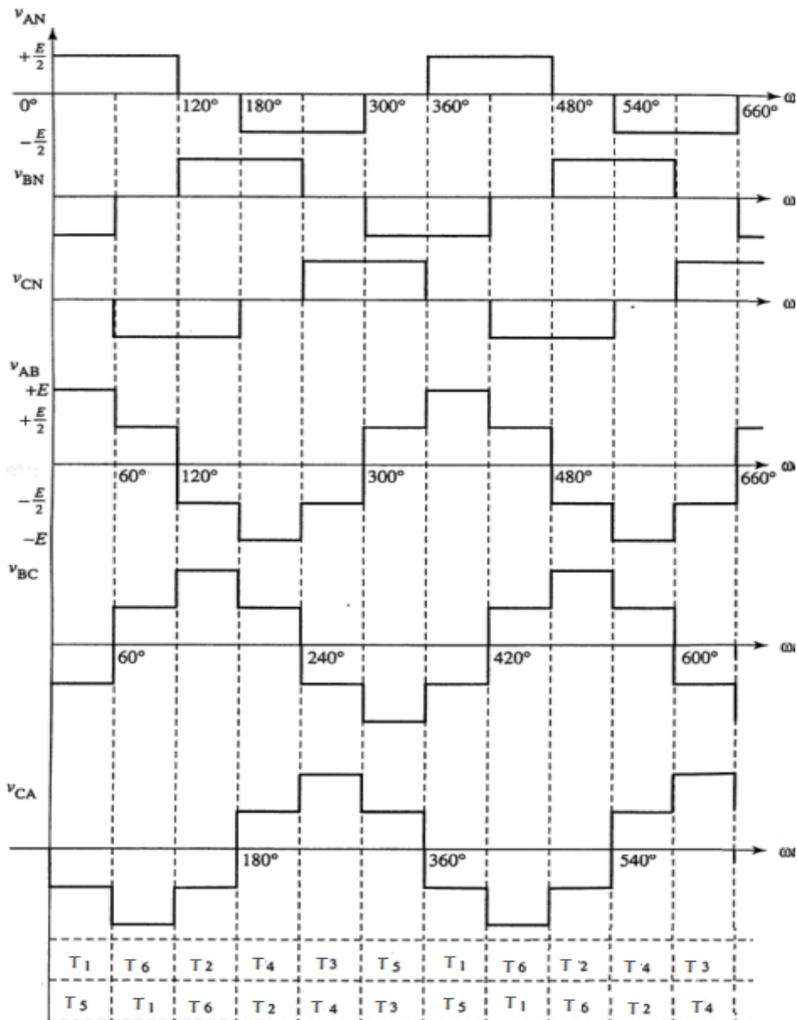
realizar o movimento comutando as chaves, há para cada conjunto de estados dos sensores *Hall* (a,b,c) uma sequência de chaveamento necessária no inversor nas chaves (T1 ... T6). Os modelos mais comuns de chaves de inversor são *MOSFET* e *IGBT* (FERNANDES, 2013; NIAN; PENG; ZHANG, 2014).

Figura 19: Exemplo de uma ordem de acionamentos para um motor com um par de polos



Fonte: Adaptado de Fernandes (2013)

Figura 20: Exemplo de uma ordem de acionamentos para um motor com um par de pólos



Fonte: Adaptado de Simão (2013)

Na forma de comutação apresentada na Figura 19 as chaves são controladas para conduzir em  $120^\circ$ , com isso apenas duas chaves conduzem sendo uma do grupo inferior e outra do grupo superior, com

isso a cada comutação faz com que a tensão na saída seja originada entre duas fases. Para evitar um curto circuito é necessário garantir que duas chaves do mesmo ramo não conduzam ao mesmo tempo, para isso aplica-se um intervalo de  $60^\circ$  entre a chave superior e inferior no mesmo ramo (HUGHES, 2006; ZHAO; YANGWEI, 2011; HUGHES; DRURY, 2013; SIMÃO, 2013; VALLE, 2013).

Na Figura 20 podemos ver a representação do formato de onda proveniente da comutação em  $120^\circ$  assim como as tensões das fases  $A, B, C$  em relação ao neutro  $N$  e entre elas mesmas.

## 2.5 MOTORES *BRUSHLESS*

No sistema que compõe o *powertrain* elétrico, o *Brushless DC motor* (BLDC) ou motor de corrente contínua sem escovas, é um dos componentes. Este terá uma abordagem nesta secção para melhor entendimento das partes constituintes do sistema.

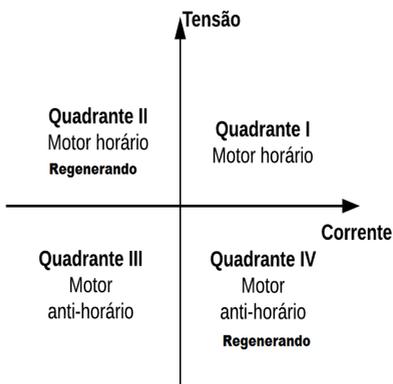
Com os estudos desenvolvidos para melhoria de ímãs permanentes melhorando sua densidade de energia, acabou ocasionando o surgimento máquina de corrente contínua com excitação de campo em 1950. Os ímãs permanentes permitiram a substituição dos polos eletromagnéticos do rotor formando assim um conjunto de anéis coletores que dispensam o uso de escovas. Após este período houve também a substituição de comutadores mecânicos por comutadores eletrônicos com a aplicação de transistores (KRISHNAN, 2010).

### 2.5.1 Quadrante de operação

No sentido de giro o motor *Brushless* pode girar horário ou anti-horário. No sentido horário sua tensão de armadura e corrente são positivas, em se tratando de terminologias utilizadas para veículos diz-se que o motor está operando no primeiro quadrante. Quando se inicia um estágio de frenagem com o motor girando para frente (horário) a corrente de armadura que era positiva passa a ser negativa e a tensão se mantém positiva, passando assim o motor a operar no quadrante dois ou processo de regeneração. De forma análoga ocorre partindo reversamente, onde a tensão de partida é negativa e a corrente também é negativa no qual se diz que o motor está operando no terceiro quadrante. Quando o processo de frenagem ocorre com o motor operando no terceiro quadrante a corrente passa a ser positiva e a tensão se

mantém negativa com isso o motor realiza uma regeneração inversa ou operação do quarto quadrante (LUO; YE, 2004). A Figura 21 representa estas condições. A próxima seção tratará de conversores CC-CC.

Figura 21: Quatro quadrantes de operação do motor



Fonte: Adaptado de Luo e Ye (2004)

## 2.6 CONVERSORES

Os conversores são equipamentos amplamente pesquisados da área da eletrônica de potência, que a partir de uma fonte de energia primária, realizam uma conversão que atenda a forma de energia necessária por uma fonte secundária e podem ser divididos em quatro tecnologias:

- transformadores CA-CA;
- retificadores CA-CC;
- conversores CC-CC;
- conversores CC-CA (LUO; YE, 2004; KAZIMIERCZUK, 2008).

O foco deste capítulo é introduzir conhecimento de conversores CC-CC

### 2.6.1 Conversores CC-CC

Por muitos anos, estudos foram realizados na tentativa de converter uma fonte de tensão CC de entrada, para outra fonte de tensão CC de saída com alta eficiência. Somente após os dispositivos semicondutores com alta eficiência de chaveamento é que foi direcionada uma melhor perspectiva para o desenvolvimento de conversores CC-CC. Dentre as várias topologias existentes os circuitos mais comuns são: Conversores *Buck*, Conversores *Boost* e Conversores *Buck-Boost*. Embora os conversores CC-CC tenham sido inicialmente utilizados antes da segunda guerra mundial, foi após a guerra que com a evolução da comunicação que exigia fontes de alimentação de baixa tensão, que alguns protótipos derivados de *Choppers* foram desenvolvidos (LUO; YE, 2004).

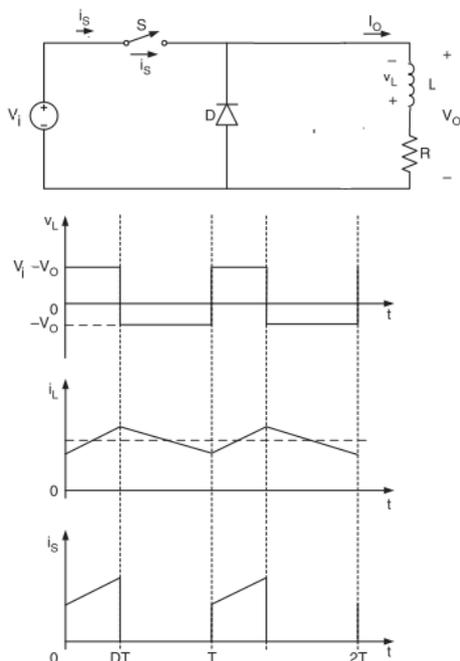
*Choppers* são circuitos que convertem uma tensão CC fixa para uma tensão CC variável, ou por modulação de largura de pulso (PWM) em uma tensão alternada (KAZIMIERCZUK, 2008).

As abordagens teóricas de conversores CC-CC tratam de conversores não isolados. Conversores isolados não serão discutidos nesta dissertação. Quando trata-se de conversores CC-CC não isolados o indutor é um dos principais componentes e sua utilização pode ser de duas formas: como filtro em conjunto com capacitores ou como elemento armazenador de energia. Sendo obrigatoriamente utilizado como elemento armazenador de energia quando o conversor precisa trabalhar como elevador de tensão (PADILHA, 2011).

#### 2.6.1.1 Conversor *Buck*

O conversor CC-CC é basicamente constituído por uma fonte de tensão de entrada  $V_i$ , uma chave controlada  $S$  e um diodo  $D$ , um indutor  $L$ . quando a chave  $S$  é ligada. É conhecido como *chopper step-down*, pois tem como princípio a tensão média de saída  $V_o$  menor que a tensão da entrada  $V_i$ . A Figura 22 mostra o modelo simplificado de um conversor *Buck* e alguns formatos de onda característicos. Com  $i_L$  sendo a corrente de indutor e  $i_s$  a corrente na chave  $S$ .

Se a chave  $S$  estiver conduzindo (chave fechada) a energia é armazenada no indutor já que o diodo fica inversamente polarizado, como isso tem-se  $V_i = V_o$ . Quando a chave não estiver conduzindo o diodo passa a conduzir devido a tensão  $V_L$  se tornar negativa, com isso tem-se  $V_o < V_i$  (LUO; YE, 2004; KAZIMIERCZUK, 2008; EMADI, 2005; RASHID, 2011). Partindo dos princípios da lei de Faraday para o indutor em

Figura 22: Conversor *Buck*

Fonte: Adaptado de Rashid (2011)

estado estacionário tem-se a equação (2.12) (RASHID, 2011):

$$(V_i - V_o) DT = -V_o (1 - D) T \quad (2.12)$$

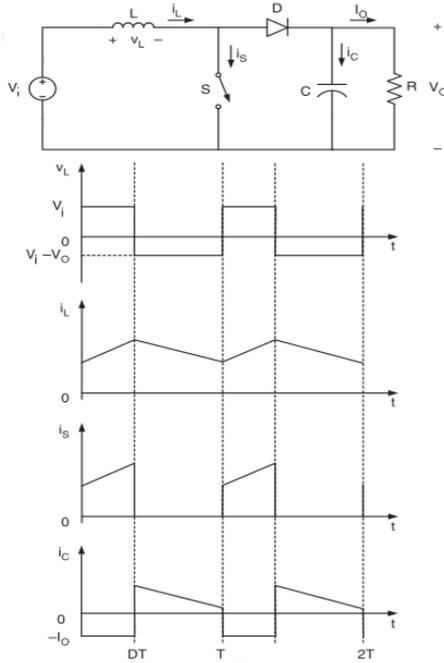
Onde o  $D$  da equação (2.12) representa o *duty cycle* e  $T$  é o tempo total somada da chave fechada mais a chave aberta.

### 2.6.1.2 Conversor *Boost*

No conversor *boost* ou *chopper step-up* a tensão de saída pode ser aumentada em relação à tensão de entrada sem o uso de um transformador. A Figura 23 mostra o modelo simplificado de um conversor *Boost* e alguns formatos de onda característicos. Com  $i_L$  sendo a corrente de

indutor e  $i_s$  a corrente na chave  $S$ .

Figura 23: Conversor *Boost*



Fonte: Adaptado de Rashid (2011)

Nesta configuração de circuito apresentado na Figura 23 quando a chave  $S$  estiver operando fechada ela conecta o indutor com a fonte, logo a tensão  $V_i$  é imposta a tensão  $V_L$  do indutor instantaneamente e a corrente  $i_L$  no indutor cresce de maneira linear armazenando energia no campo magnético. No outro modo de operação com a chave deixando de conduzir, a corrente do indutor é transferida para o capacitor rapidamente passando pelo diodo  $D$  e a tensão do indutor passa ser somada com a tensão da fonte  $V_i$  pois sua polaridade é invertida. Com a chave fechada, o indutor fornece energia para a  $V_o$ , com a chave aberta o capacitor fornecerá a tensão para  $V_o$  (EMADI, 2005; KAZIMIERCZUK, 2008; RASHID, 2011). Usando a lei de Faraday para o indutor *boost* tem-se a equação (2.13) (RASHID, 2011):

$$V_i DT = (V_i - V_o)(1 - D)T \quad (2.13)$$

Onde o  $D$  da equação (2.13) representa o *duty cycle* e  $T$  é o tempo total somado da chave fechada mais a chave aberta.

### 2.6.1.3 Conversores *Buck-boost* Unidirecional e Bidirecional

Como visto os anteriormente, os conversores *Buck* tem como princípio tensão de saída menor que tensão de entrada e o *Boost* a tensão de saída poderia ser elevada além do valor de tensão de entrada. No tipo *Buck-boost* essas duas funções são combinadas permitindo a tensão de saída ser maior ou menor que a tensão de entrada. Se o conversor for unidirecional o fluxo de energia ocorrerá apenas da fonte para a carga (TROVAO et al., 2010; RASHID, 2011; PADILHA, 2011).

Um conversor *Buck-boost* for bidirecional a forma de funcionamento é semelhante, o que muda é que agora pode haver transferência energética da fonte de entrada para a saída e da saída para a fonte de entrada. Para ambos os conversores, o ganho estático é dado pela equação (2.14) e a Figura 24 mostra um esquemático simplificado das duas estruturas (PADILHA, 2011; RASHID, 2011).

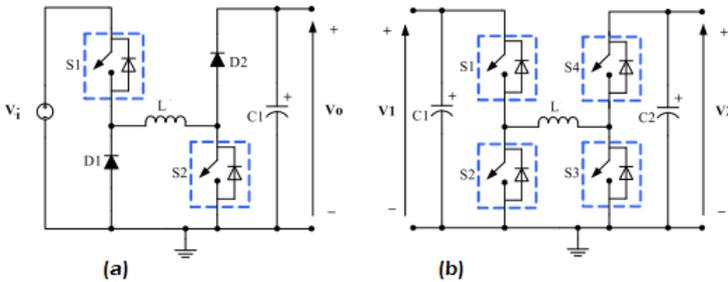
$$\frac{V_o}{V_i} = \frac{1}{1 - D} \quad (2.14)$$

Uma derivação do *Buck-boost* bidirecional pode ser obtida a partir de uma simplificação do circuito apresentado na Figura 24 segundo contextualização de Trovao et al. (2010), Padilha (2011), Hiranuma et al. (2012) e Ugur e Vural (2014), apresentado na Figura 25.

Para Padilha (2011), essa abordagem modificada é direcionada principalmente quando há necessidade de conectar baterias ou supercapacitores a barramentos CC. Uma desvantagem dessa topologia é que o indutor está conectado com a fonte o que pode ser ruim em caso de curto circuito mesmo com as chaves desligadas pode haver condução pelo diodo da chave.

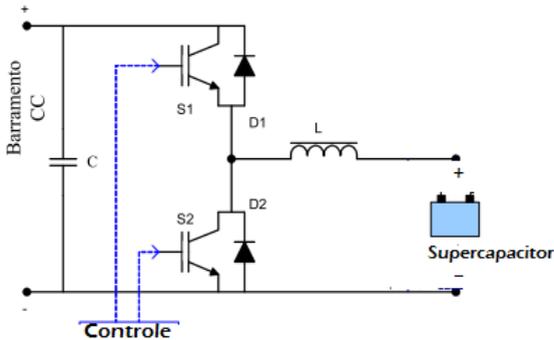
Os conversores podem trabalhar no modo de controle de tensão como apresentado até aqui, onde através do *duty cycle* regula-se uma tensão desejada, no entanto pode se adicionar um controle de corrente na estrutura de controle.

Figura 24: (a) Conversor *Buck-boost* unidirecional (b) Conversor *Buck-boost* bidirecional



Fonte: (PADILHA, 2011)

Figura 25: Conversor *Buck-boost* bidirecional



Fonte: Adaptado de Trovao et al. (2010)

#### 2.6.1.4 Modo de controle de corrente para conversores

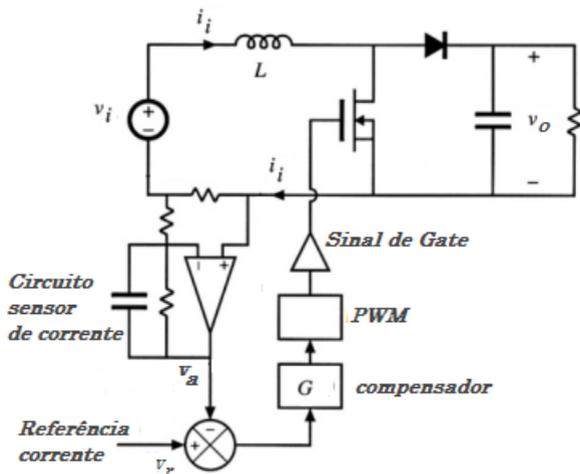
Para Kazimierczuk (2008) o controle de corrente consiste em um circuito com duas malhas de controle, uma malha externa para controle da tensão e uma malha interna para controle de corrente. Com a malha de corrente controla-se a corrente de pico do indutor de forma direta e a saída de tensão é controlada indiretamente pela malha de corrente. Uma característica desse sistema é aferição das correntes, devido a malha de corrente transformar o indutor em uma espécie de

fonte de corrente.

Existem duas categorias que utilizam princípios diferentes para controle de corrente. Uma com comutação constante baseado em uma frequência de sinal fixa (*clock*) e outra por PWM com onda triangular (KAZIMIERCZUK, 2008).

Um exemplo abordado por Erickson e Maksimovic (2004) utilizando uma malha de corrente para um conversor *boost* demonstra um exemplo desta abordagem e pode ser visualizada na Figura 26.

Figura 26: Conversor *boost* com malha de corrente



Fonte: Adaptado de Erickson e Maksimovic (2004)

A ilustração da Figura 26 demonstra controle de corrente de entrada  $i_i$ , essa corrente de entrada passa por um resistor *Shunt*, o resistor gera uma tensão que é amplificada por um amplificador operacional. A tensão de saída do amplificador  $V_a$  é proporcional ao valor médio da corrente  $i_i$ . O sinal de saída de tensão do amplificador é comparado com uma tensão de referência  $V_r$  equação (2.15), para produzir um sinal de erro, ativando o PWM e o compensador. Fazendo assim com que a corrente  $i_i$  siga a referência  $V_r$  (ERICKSON; MAKSIMOVIC, 2004).

$$V_a = V_r \quad (2.15)$$



### 3 APLICAÇÃO E DESENVOLVIMENTO

#### 3.1 ESTRUTURA DE IMPLEMENTAÇÃO DO CONTROLE

Este capítulo destina-se à aplicação do controle. Inicialmente será mostrada a estrutura desenvolvida onde foi aplicado o controle. Com a Figura 27 pode-se ser visualizada a estrutura e seus componentes facilitando o entendimento do decorrer do da seção. Na tabela 4 tem-se as informações da Figura 27.

Figura 27: Sistema desenvolvido para a aplicação do controle

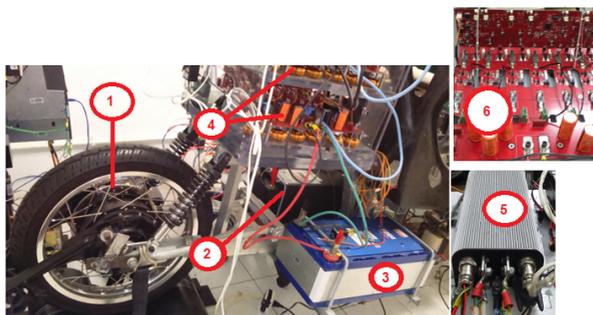


Tabela 4: Tabela com as informações da Figura 27

Estrutura do sistema de aplicação do controle de gerenciamento fluxo	
1	Motor Brushless
2	Bateria ion-lítio
3	Supercapacitor
4	Conversor CC-CC bidirecional
5	Conversor CC-CA bidirecional
6	Placa de controle do DSP

Na Figura 27 tem-se os componentes apresentados inicialmente na Figura 1 da seção 1.1. Antes de iniciar a explicação do controle as seções 3.1.2, 3.1.3 e 3.1.4 apresentarão informações dos componentes presentes no trem de força.

### 3.1.1 Motor *Brushless CC*

O motor *Brushless* utilizado atinge uma potência de até 10 kW com picos de 30 kW, possui um consumo nominal de 90 A RMS e utiliza para seu funcionamento um inversor de frequência para gerar seu movimento conforme teoria abordada na seção 2.5. O motor opera nos quatro quadrantes sendo capaz de regenerar energia e o inversor de frequência é bidirecional sendo assim capaz inserir a energia regenerada no barramento CC no qual ele está acoplado.

### 3.1.2 Bateria

A bateria mantém a tensão de barramento com valor igual a sua própria tensão pois está ligada diretamente ao barramento. Sua tensão garante o funcionamento do sistema, pois o comutador do motor *Brushless* funciona apenas se houver uma tensão mínima no barramento o mesmo ocorre no caso o conversor CC-CC bidirecional.

A bateria é de lítio-íon, que usa fosfato de ferro de lítio ( $\text{LiFePO}_4$ ) no cátodo. Sua tensão nominal é 120 V e em carga é de 131 V. Trabalha com corrente máxima contínua de 80 A e picos 190 A por até 20 segundos. Sua corrente de carga é de 8 A com picos de 32 A por até 60 segundos. Por fim sua tensão de corte é de 90 V.

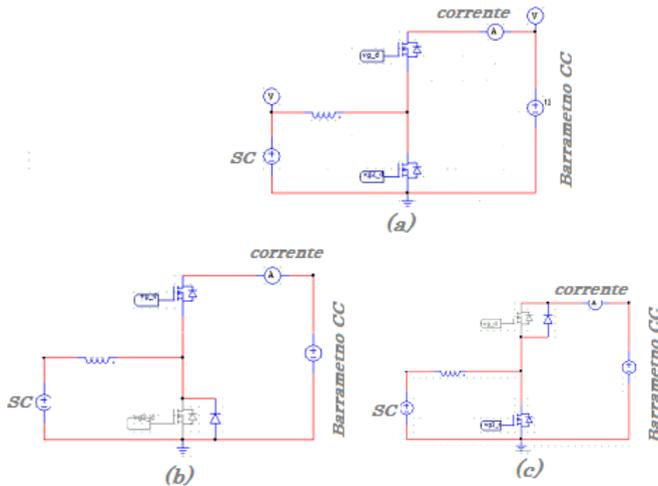
### 3.1.3 Supercapacitor

O supercapacitor está acoplado ao conversor CC-CC bidirecional. O supercapacitor embora tenha menor densidade energética, possui uma grande densidade de potência, capaz de suprir altas descargas de corrente como cargas. Como a bateria é mais sensível a cargas e descargas, o supercapacitor receberá a maior parte da corrente regenerada e também fornecerá a maior parte da corrente se essas tiverem valores elevados. O supercapacitor possui uma capacitância de 94 F e uma tensão de nominal de 75 V e máxima de 91 V. Pode fornecer picos de corrente de 1600 A.

### 3.1.4 Conversor CC-CC bidirecional

O conversor CC-CC utilizado nesta aplicação pode trabalhar com até 10 kVA nominal com picos de 24 kVA é utilizado para carga e descarga do capacitor. Sua estrutura equivalente para a carga e descarga é apresentado na Figura 28.

Figura 28: (a) Circuito equivalente do conversor. (b) Circuito equivalente para carregar o supercapacitor. (c) Circuito equivalente para descarregar o supercapacitor



Este conversor trabalha com referência de corrente que recebe via CAN, no mesmo frame CAN vem a informação se de qual sentido deverá fluir a corrente. Conforme a referência passada, o conversor CC-CC controla a corrente em um sentido ou em outro alternando entre os modos (b) ou (c) da Figura 28 onde apresenta um comportamento parecido de uma fonte de corrente. O conversor CC-CC se comporta como um conversor *buck* para carregar o capacitor e como um *boost* para descarregar, porém seu controle é através da malha de corrente que indiretamente controla a malha de tensão de forma semelhante ao sistema apresentado na seção 2.6.1.4.

Para o procedimento de carga e descarga do capacitor são utilizados quatro conversores em paralelo cada um com capacidade de máxima de carga e descarga de 60 A, totalizando uma corrente máxima de 240 A que pode ser controlada. As referências de valores de corrente e sentido serão enviados via protocolo CAN pelo controle de gerenciamento

desenvolvido nesta dissertação. A velocidade da rede CAN deste conversor é de 250 kbit/s.

Cada um dos quatro conversores tem seu endereço na rede CAN, e os endereços são 1,3,4,8. Esses endereços serão utilizados pelo controlador gerencial para enviar comandos para cada conversor.

### 3.2 PLACA DE CONTROLE DO DSP

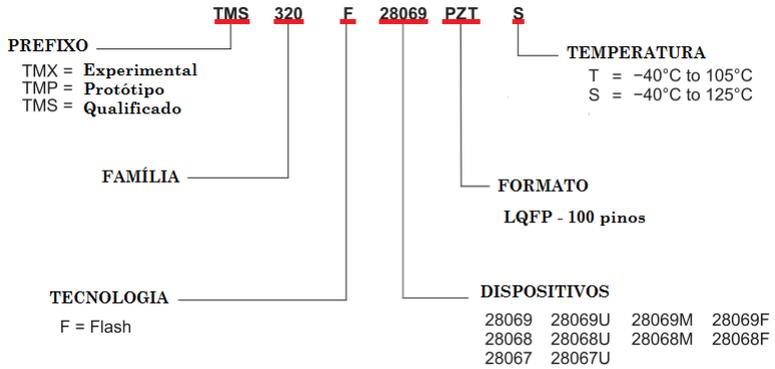
Para implementação do controle que realizará o gerenciamento do fluxo de energia do trem de força elétrica, foi utilizado um DSP da *Texas Instrument*<sup>®</sup> TMS320F28069PZT da família Piccolo<sup>™</sup>. Será usado a nomenclatura no projeto para este controlador como DSP gerencial onde o controle aplicado utilizando sua estrutura receberá o nome de controle gerencial.

Estes DSPs foram desenvolvidos pensando em aplicações de controle chaveado, correção de fator de potência, conversores de potência e *Smart Grid* sendo adequado para a aplicação neste projeto (FILTERING et al., 2014). Este microcontrolador possui algumas características básicas que são:

- 90 MHz de *Clock*;
- Arquitetura de barramento *Harvard*;
- Unidade de Ponto Flutuante;
- 8 canais de modulação de largura de Pulso (PWM);
- 16 canais ADC de 12 bits;
- Comunicação CAN ;
- 6 canais DMA ;
- CPU de 32 bits.

A arquitetura da memória de barramento (*Harvard*) contém um programa para leitura do barramento, barramento de leitura de dados e um barramento de escrita de dados. O programa de leitura do barramento consiste em 22 linhas de endereço e 32 linhas de dados. Os barramentos de leitura e escrita são constituídos de 32 linhas de endereços e 32 linhas de dados cada. Quanto a identificação do produto, a Figura 29 demonstra o significado das partes constituintes ao nome do produto.

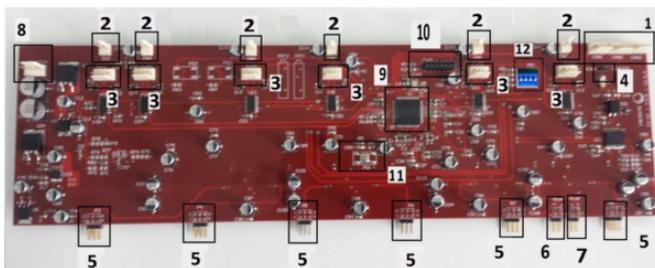
Figura 29: Nomenclatura do dispositivo DSP



Fonte: Adaptado de Texas Instruments (2016)

A Figura 30 mostra o circuito onde serão desenvolvidas as lógicas de controle e configurações da rede CAN. A tabela 5 apresenta o que significa cada parte da placa de controle.

Figura 30: Placa de controle utilizada no controle do trem de força elétrico do triciclo



Com a placa de controle identificada, a seção 3.2.1 apresentará os sensores utilizados para leituras e a seção 3.3 terá como objetivo explicar como se realizou a estrutura de conversão analógico para digital (ADC) necessária para se obter os valores dos sensores a serem manipuladas pelo controle gerencial.

Tabela 5: Informações da placa de controle.

Informações da Placa de Controle		
1	CAN1, CAN2, CAN3	Conector CAN 2.0 (Extended ID), 250 kbits
2	CN2, CN3, CN4, CN5, CN6, CN7	Conectores 12 V
3	PWM1, PWM2, PWM3, PWM4, PWM5	
4	RCAN	Jumper para balancear rede CAN, resistor 120 $\Omega$
5	CS1,CS2,CS3,CS4,CS5,CS6.	Entrada Do sinal dos sensores de corrente
6	VBAR	Valor de Tensão da Bateria
7	VCAP	Valor Tensão do Supercapacitor
8	Alimentação da placa de controle	
9	DSP	TMS320F28069PZT
10	JTAG	Porta para depuração e programação
11	Reset	Botão de reset
12	DIP switch	Utilizado para endereçamento da CAN

### 3.2.1 Sensores

Sensores segundo Patsko (2006) são conhecidos na eletrônica como componente ou circuito que permita uma mensuração de uma condição ambiente, podendo se dizer que um sensor transforma um tipo de energia em algo mensurável. Embora existam inúmeros sensores eles pertencem basicamente a duas principais categorias analógicos ou digitais. Uma definição de sensores analógicos é que embora tenha limites de tensão pode representar qualquer valor no intervalo entre esses limites. O sensores digitais tem sinais de tensão considerados como nível lógico alto ou baixo, 0 e 1 respectivamente ele pode representar dois estados sem valores intermediários.

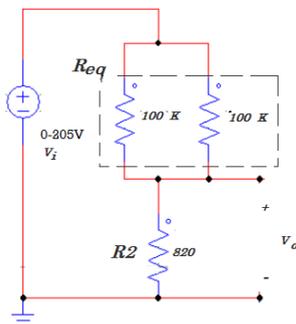
Conversores A/D funcionam para que seja possível a utilização das informações de dois tipos de sensores analógicos: sensores de corrente e sensores tensão, essas informações são tratadas e utilizadas para gerar informações necessários para as lógicas de controle.

O sensor de tensão é responsável em medir os valores de tensão da bateria e do supercapacitor. Sua concepção foi realizada através de um circuito divisor de tensão apresentado na Figura 31.

A estrutura apresentado na Figura 31 é necessária devido a porta de entrada do DSP trabalhar em 3,3 Volts. Com divisor resistivo acima obtém-se a equação (3.1), possibilitando chegar em um valor de tensão aceitável para a entrada do DSP para o pior caso considerado.

$$V_o = \frac{R2}{R2 + R_{eq}} V_i \quad (3.1)$$

Figura 31: Divisor resistivo utilizado como sensor de tensão



$$V_o = \frac{820}{820 + 50000} 205 \quad V_o = 3,3V \quad (3.2)$$

Com isso torna-se possível fazer a seguinte relação de valores apresentada na Tabela 6:

Tabela 6: Tabela de relação dos valores analógicos de tensão para valores digitais entendido pelo DSP

	Fundo de escala	Entrada do conversor ADC	ADC 12 <i>bits</i>
Máximo	205 V	3,3 V	4095
Mínimo	0 V	0 V	0

Com estes valores podemos saber como serão os valores medidos no conversor ADC, para isso calcula-se inicialmente o ganho do sensor de tensão conforme a equação (3.3):

$$Ganho = \frac{\text{Fundo de escala}}{\text{ADC 12 bits}} \quad (3.3)$$

$$Ganho = \frac{205}{4095} \quad Ganho \approx 0,05 \quad (3.4)$$

Com o valor do ganho demonstrado na equação (3.4), a tensão medida no conversor pode ser vista na equação (3.5)

$$V_{\text{sensor}} = Ganho * \text{ADC 12 bits} \quad (3.5)$$

Para o sensor de corrente foi adquirido comercialmente um sensor

de corrente bidirecional, ou seja com capacidade de medir corrente em ambos os sentidos com range de valores(-50 A até +50 A) e com um ganho segundo o *Datasheet* de 26,4 mV por cada ampère. Mais alguns dados são apresentados na Tabela 7. Para à aquisição das correntes de barramentos foram utilizados seis sensores em paralelo permitindo aferir uma corrente máxima de até 300 A. Cada um desses seis sensores está ligado a uma entrada ADC. A Figura 38 na seção 3.3 mostra a aquisição no programa das duas tensões de bateria e supercapacitor juntamente com as seis correntes mensuradas do barramento.

Tabela 7: Tabela de relação dos valores analógicos de corrente para valores digitais entendido pelo DSP

	Fundo de escala	Entrada do conversor ADC	ADC 12 <i>bits</i>
Máximo	+50A	2,97 V	3686
Zero	0A	1.65 V	2048 ( <i>Offset</i> )
Mínimo	-50A	0,33 V	409

Ajustando o ganho do sensor de corrente para o conversor A/D temos a equação (3.6):

$$Ganho = \frac{50 - (-50)}{3686 - 409} \quad Ganho = 0,03 \quad (3.6)$$

Sabendo o ganho do sensor de corrente temos a equação (3.7) para calcular o valor de corrente no sensor:

$$A_{sensor} = (ADC\ 12\ bits - Offset) Ganho \quad (3.7)$$

O *Offset* é o valor que representa o zero do sistema. Com a estrutura dos dos sensores definidas, inciam-se as lógicas para aquisição desses dados na estrutura ADC do DSP gerencial.

### 3.3 ESTRUTURA ADC

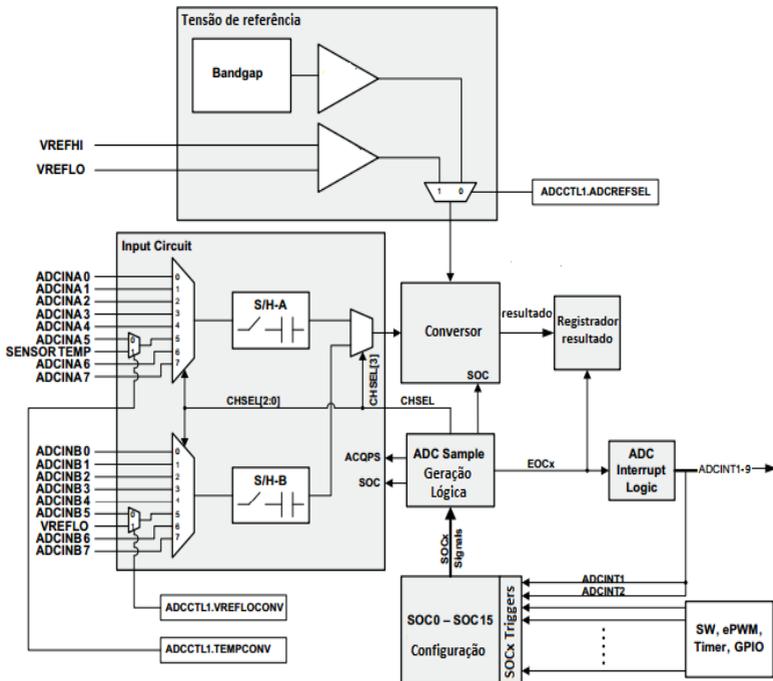
A conversão D/C utilizada nesta aplicação, é uma ADC de 12 bits. Como base para a conversão das entradas analógicas é necessário uma tensão de referência que pode ser interna chamada de *Bandgap*. *Bandgap* é um circuito interno para geração de referência, que tem

como objetivo fornecer uma tensão precisa, independente das variações de temperatura ou variações de fornecimento (VERGINE et al., 2014). A seleção da tensão de referência usada no DSP utilizado para esta dissertação é feita através do campo **ADCCTL1.ADCREFSEL** *bit*, com o valor desse *bit* igual a zero para selecionar o *Bandgap*. A equação (3.8) é a forma utilizada para obter valor digital da tensão lida na entrada analógica (Texas Instruments, 2016).

$$\begin{aligned}
 \text{ValorDigital} &= 0 & \text{se} & \text{Tensão} \leq 0V \\
 \text{ValorDigital} &= 4095 \frac{\text{Tensão} - \text{VREFLO}}{3,3} & \text{se} & 0V < \text{Tensão} < 3,3V \\
 \text{ValorDigital} &= 4095 & \text{se} & \text{Tensão} \geq 3,3V
 \end{aligned} \tag{3.8}$$

O núcleo da ADC contém um único conversor de 12 bits alimentado por dois circuitos de amostragem e retenção, esses dois circuitos de amostragem estão vinculados a 16 canais analógicos de entrada de onde provém os sinais a serem convertidos. O modo conversão do sinal analógico para digital ADC é baseado em SOC .

Figura 32: Diagrama de Blocos da ADC



Fonte: Adaptado de Texas Instruments (2016)

A Figura 32 visa ilustrar a estrutura envolvida neste processo. O termo SOC é um conjunto de configurações para uma única conversão de um único canal. Para esse conjunto existem três configurações a serem adotadas: inicialmente é necessário a configuração do *trigger* que inicia o processo de conversão, depois o canal ADC escolhido para converter e por último o tamanho da janela de aquisição (amostragem).

Cada SOC pode ser configurado independentemente, o que torna flexível sua utilização podendo ser configurado diferentes *triggers* e janelas de amostras para SOC, permitindo conversões diferentes em cada canal se necessário. O *trigger* que inicializa a conversão é associado ao parâmetro **TRIGSEL** alocado no registrador **ADCSOCxCTL** onde **x** é o número do SOC. O **TRIGSEL** está representados na Figura 32 no canto direito inferior pelo quadrado escrito **SW, ePWM, Timer, GPIO**. O canal utilizado para a conversão é configurado pelo campo **CHSEL** e representará uma **ADCINAx** ou **ADCINBx** que são as

entradas ADC. A janela de amostra desses campos são ajustados no **ACQPS** pode receber os valores conforme a Tabela 8.

Tabela 8: Valores para campo **ACQPS** dos Registradores **ADC-SOCxCTL**

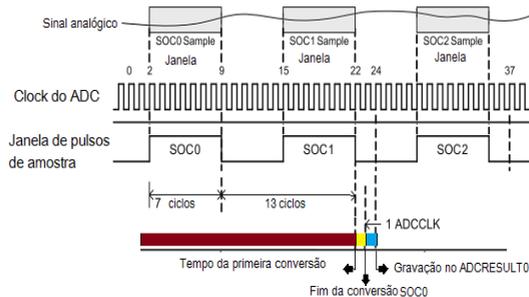
Campo	Valor	Descrição
ACQPS		SOCx Aquisição do Prescale
	00h - 05h	Seleção inválida
	06h	Amostra é 7 ciclos (6+1 ciclo de clock)
	07h	Amostra é 8 ciclos (7+1 ciclo de clock)
	...	...
	3Fh	Amostra é 64 ciclos (63+1 ciclo de clock)

Fonte: Adaptada de Texas Instruments (2016)

Existem mais algumas seleções inválidas que não podem ser atribuídas ao **ACQPS**, que são: 10h, 11h, 12h, 13h, 14h, 1Dh, 1Eh, 1Fh, 20h, 21h, 2Ah, 2Bh, 2Ch, 2Dh, 2Eh, 37h, 38h, 39h, 3Ah, 3Bh. Para ilustrar melhor a janela de aquisição, a Figura 33 exemplifica a aquisição de sinal analógico passando pela janela de amostra de mínima e o *clock* do conversor ADC.

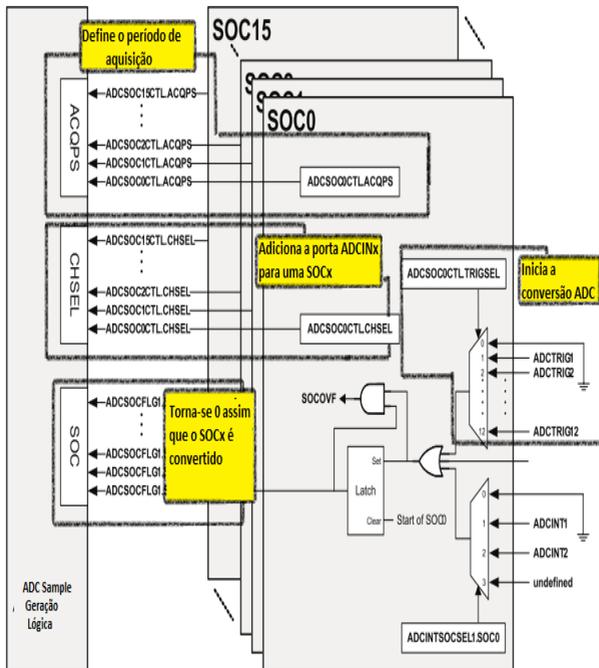
Na Figura 33, tem-se que após a amostragem, existe a adição do tempo de processamento do sinal da SOC0, que depois de processado é armazenado ao **ADCRESULT0** que é um registrador.

Figura 33: Exemplo da janela de amostra da conversão ADC



Fonte: Adaptado de Filtering et al. (2014)

Figura 34: Diagrama de bloco da estrutura SOC



Fonte: Adaptado de Filtering et al. (2014)

Cada SOC $x$  tem seu respectivo **ADCRESULT $x$** , este registrador está representado na Figura 32 como Registrador de resultado. Os campos citados **ACQPS**, **CHSEL** e **TRIGSEL** estão representados na Figura 34, sua nomenclatura vem acompanhada do **ADC-SOC $x$ CTL** que é o registrador onde estão alocadas.

As configurações de campos e registradores descritas até aqui foram implementadas no CCS<sup>TM</sup> para permitir a leitura das entradas analógicas, que são as leituras dos sensores de corrente e tensão utilizados na lógica de controle de gerenciamento de energia do trem de força elétrica. Tais configurações podem ser visualizadas na Figura 35.

Na Figura 35 tem-se a existência do campo **ADCCTL2.bit.-CLKDIV2EN**, este parâmetro de *prescaler* ou seja quando está habilitado altera a frequência de contagem do *clock*, neste caso está fazendo uma divisão por dois. Como o *clock* do controlador é de 90 MHz, usa-se como *clock* do ADC 45 MHz. Para conversão dos sinais nos SOC $x$

Figura 35: Configuração das entradas ADC

```

AdcRegs.ADCCTL1.bit.ADCREFSEL = 0;    // Bandgap interno usado para o gerador de referência
EDIS;

DELAY_US(ADC_usDELAY);                // Delay antes ADC channels

EALLOW; //ADC Control Register 2 (ADCCTL2)
AdcRegs.ADCCTL2.bit.CLKDIV2EN = 1;    //45Mhz ADCClk
EDIS;

DELAY_US(ADC_usDELAY);                // Delay antes ADC channels

// Configuração ADC

EALLOW;

//ADC Control Register 2 (ADCCTL2)
AdcRegs.ADCCTL2.bit.ADCNONOVERLAP = 0; //Enable overlap mode (Sobreposição de amostra e conversão é permitida)

AdcRegs.ADCSOC0CTL.bit.CHSEL= 0x4;    // ADCINA4 para SC0
AdcRegs.ADCSOC0CTL.bit.ACQPS = 6;    //Período de aquisição = 7 ADCClk Sample window is 7 cycles long (6 + 1)
AdcRegs.ADCSOC0CTL.bit.TRIGSEL= ADCTRIG17; //PN7A inicia conversão

AdcRegs.ADCSOC1CTL.bit.CHSEL= 0x4;    // ADCINA4 para SC1
AdcRegs.ADCSOC1CTL.bit.ACQPS = 6;    //Período de aquisição = 7 ADCClk
AdcRegs.ADCSOC1CTL.bit.TRIGSEL= ADCTRIG17; //PN7A inicia conversãoA DCTRIG17 - ePWM7, ADCSOCA = 11

AdcRegs.ADCSOC2CTL.bit.CHSEL= 0x3;    // ADCINA3 para SC2
AdcRegs.ADCSOC2CTL.bit.ACQPS = 6;    //Período de aquisição = 7 ADCClk
AdcRegs.ADCSOC2CTL.bit.TRIGSEL= ADCTRIG17; //PN7A inicia conversão

AdcRegs.ADCSOC2CTL.bit.CHSEL= 0x3;    // ADCINA3 para SC2
AdcRegs.ADCSOC2CTL.bit.ACQPS = 6;    //Período de aquisição = 7 ADCClk
AdcRegs.ADCSOC2CTL.bit.TRIGSEL= ADCTRIG17; //PN7A inicia conversão

AdcRegs.ADCSOC3CTL.bit.CHSEL= 0x3;    // ADCINA3 para SC3
AdcRegs.ADCSOC3CTL.bit.ACQPS = 6;    //Período de aquisição = 7 ADCClk
AdcRegs.ADCSOC3CTL.bit.TRIGSEL= ADCTRIG17; //PN7A inicia conversão

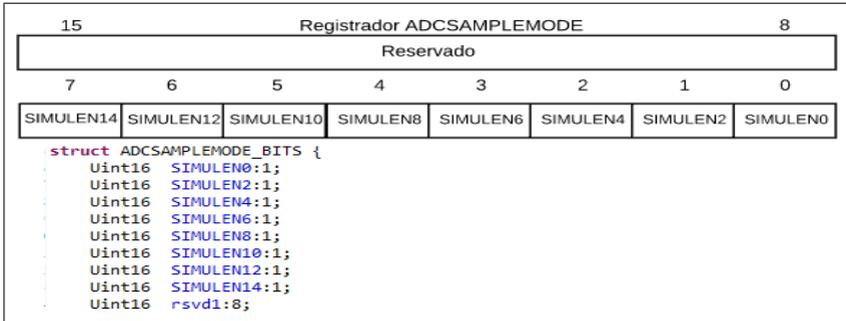
```

pode-se considerar dois modos, sequencial ou simultâneo, isso pode ser feito através do registrador **ADCSAMPLEMODE** no campo **SIMULENx**, onde x são números inteiros pares de 0 até 14 que pode ser habilitados ou desabilitados atribuindo 1 ou 0 respectivamente. Exemplificando, atribuindo 0 ao campo **SIMULEN0** defini-se que o SOC0 e o SOC1 serão sequenciais, o **CHSEL** selecionado terá todos os *bits* convertidos e o SOC0 armazenará no **RESULT0**, ou seja, a leitura é

realizada de apenas um canal por vez, o mesmo ocorrerá para o *CHSEL* selecionado no SOC1 que armazenará no **RESULT1**.

Já no modo simultâneo atribuindo 1 ao campo *SIMULEN0* utiliza-se o par de canais de amostra *S/H-A* e *S/H-B* para a conversão e o SOC0 e SOC1 são lidos simultaneamente um cada amostrador e seus valores serão alocados no **ADCRESULT0** e **ADCRESULT1**, embora a leitura seja feita simultânea a escrita no registrador não ocorre ao mesmo tempo, ocorre sequencial em *pipeline*, isto ocorre porque existe um único conversor 12 bits. A figura 36 mostra a organização do registrador **ADCSAMPLEMODE** e a implementação do código para que a leitura seja realizada simultaneamente.

Figura 36: Estrutura do registrador e código C de configuração do registrador **ADCSAMPLEMODE**



Essa associação ao registrador **ADCSAMPLEMODE** foi implementada de forma simultânea e armazenado os valores amostrados foram armazenados duplicados para realizar o efeito de um filtro reduzindo algum efeito de ruído, realizando uma média dos valores de uma mesma entrada. Esse duplo armazenamento implementado pode ser visto na Figura 35. Pode se verificar que uma mesma **ADCIN** está associado a dois **SOCx** diferentes. Ao final é gerada a interrupção de periferia **PIE**. Essa interrupção é habilitada no registrador **INTSELxNy**, no caso desta da aplicação o registrador utilizado foi o **INTSEL1N2**, esses registradores são de 16 *Bits*, no qual o *bit*15 é reservado, o *bit*14 é campo **INT1CONT** onde o modo contínuo da **ADCINT1** é habilitado ou desabilitado, o *bit* 13 é o campo **INT1E** onde a interrupção **ADCINT1** é habilitada ou desabilitada, os *Bits* de 12-8 é o campo que receberá o *trigger* que disparará a interrupção, este *trigger* poderá ser qualquer uma das 15 EOC.

O campo **INT1CONT** igual a 0 foi a implementação do código

deste projeto, implica que funciona em modo descontínuo, quer dizer que nenhum pulso é gerado por qualquer **INTxCONT** até que o registrador **ADCINTFLG** seja limpo, ou seja, é preciso via código limpar este *flag*. A Figura 37 mostra a estrutura do registrador **INTSEL1N2** e parte do código desenvolvido que configura esse registrador.

Figura 37: Registrador **INTSEL1N2** possui as seleções de interrupção 1 e 2 e código de configuração



Essas configurações permitem agora que sejam utilizadas as leituras de corrente e tensões que serão utilizadas na lógica de controle implementada para este projeto. As leituras de corrente e tensão foram armazenadas no **ADCRESULTx** respectivos, e serão tratados na parte do programa que processa as interrupções.

Figura 38: Interrupção da conversão ADC

```

__interrupt void adc50C15_isr(void)
{
    //sensores de corrente (CS= Current Sensor)
    CS1=(AdcResult.ADCRESULT0+AdcResult.ADCRESULT1)>>1; // (>>1) divisão por2
    CS2=(AdcResult.ADCRESULT2+AdcResult.ADCRESULT3)>>1;
    CS3=(AdcResult.ADCRESULT4+AdcResult.ADCRESULT5)>>1;
    CS4=(AdcResult.ADCRESULT6+AdcResult.ADCRESULT7)>>1;
    CS5=(AdcResult.ADCRESULT8+AdcResult.ADCRESULT9)>>1;
    CS6=(AdcResult.ADCRESULT14+AdcResult.ADCRESULT15)>>1;

    // Tensão Vbar= barramento (bateria) , Vcap = tensão capacitor
    vBar=(AdcResult.ADCRESULT10+AdcResult.ADCRESULT11)>>1;
    vCap=(AdcResult.ADCRESULT12+AdcResult.ADCRESULT13)>>1;

    AdcRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //Clear ADCINT1 flag para reinicialzar as conversões
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1; // reconhece a interrupção no PIE
    return;
}
  
```

Analisando a Figura 38, ve-se que os **ADCRESULTx** estão atribuídos as variáveis *CSx*, que representam as correntes no barra-

mento, e as variáveis  $vCap$  e  $Vbar$ , que representam a tensão do supercapacitor e a tensão de barramento respectivamente e ao final a limpeza do *flag* para reinicializar as leituras e o reconhecimento da interrupção.

Para continuação do todo processo de desenvolvimento de controle do trem de força elétrico, a próxima secção trata da configuração da rede CAN, qual será utilizada para comunicação de envio dos comandos processados pela lógica de controle.

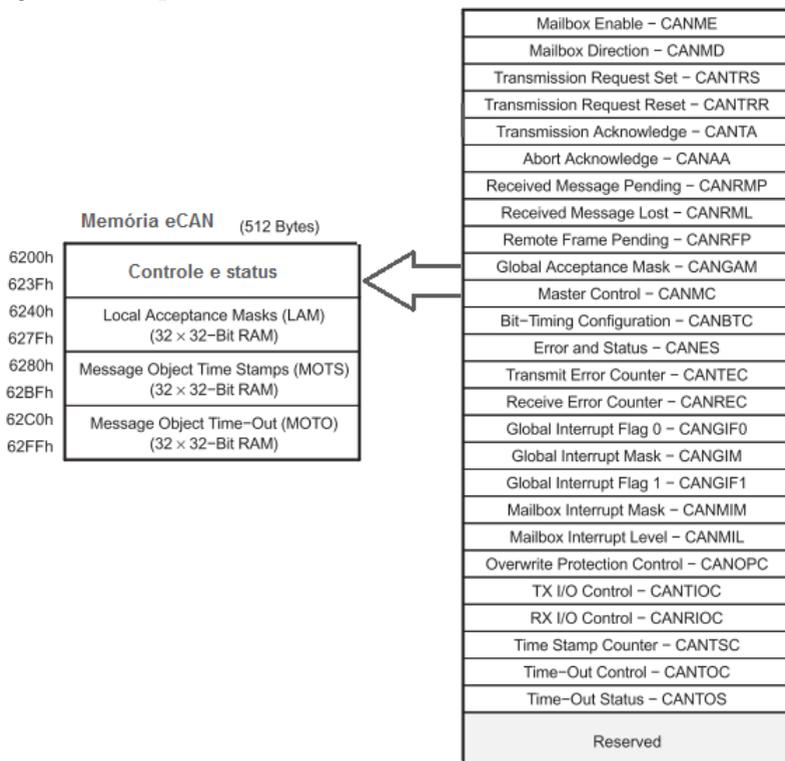
### 3.4 ESTRUTURA CAN

Esta seção mostrará o desenvolvimento da aplicação CAN e a comunicação utilizada para mandar as informações do controlador DSP que faz a gestão do fluxo de energia aos controladores DSPs do conversor bidirecional de corrente contínua. O DSP TMS320F28069PZT possui um módulo eCAN, que é uma versão para periférico CAN que suporta 32 *mailboxes* que é compatível com CAN2.0B. Através dos *mailboxes* é possível a configuração de recepção e transmissão. O módulo CAN possui 2 segmentos de memória, uma para os acessos de controles e status outra para acesso ao *mailboxes*. São necessários 32 bits para o acesso dos registros de controle e 16 ou 32 *bits* para acesso a memória onde ficam os *mailboxes*. As Figuras 39 e 40 mostram como estão estruturadas essas memórias (TEXAS, 2009).

Inicialmente é preciso configurar os pinos de transmissão e recepção, isso é feito nos registradores **CANTIOC** e **CANRIOC**, como comentado anteriormente esses os registradores de controle permitem apenas acesso de 32 *bits*, portanto é criada uma imagem do registrador alterado o *bit* necessário para configuração e depois escrito novamente no registrador. Para habilitar a transmissão o campo **TXFUNC** do registrador **CANTIOC** tem seu *bit* alterado para 1, e o mesmo acontece no registrador de controle **CANRIOC** no campo **RXFUNC** para habilitar a recepção. Com isso os pinos do DSP **CANTX** e **CANRX** são habilitados como transmissor e receptor para serem usados pela CAN. Na Figura 41 pode ser visto como foi realizada a configuração do registrador **CANTIOC** no campo **TXFUNC**.

Podem ser usados 16 ou 32 *mailboxes* para comunicação. Para optar entre uma dessas duas opções é preciso acessar o registrador de controle **CANMC**, como é registrador de controle e o acesso permitido é de 32 *bits*, cria-se uma imagem do registrador e altera o *bit* e cópia novamente ao registrador, o *bit* que tem seu valor alterado nesse caso é o correspondente ao campo **SCB** que recebe 1 e habilita os 32 *mailboxes*.

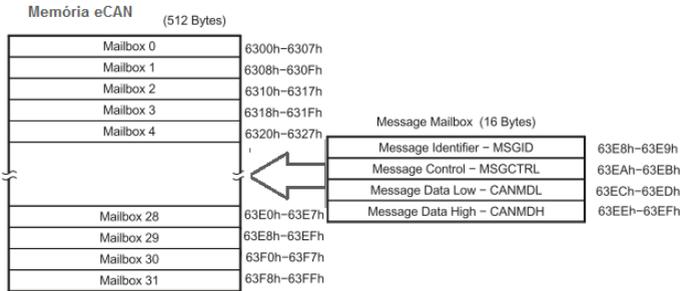
Figura 39: Mapa da memória eCAN, controle e status



Fonte: Adaptado de Texas (2009)

Outros registradores de controle usados são:

- **CANTA** - nesse registrador se alguma mensagem não é enviada com êxito um campo  $n$  ( $n=0..31$ ) do registrador é setado;
- **CANRMP** - se algum *mailboxes* tem um a mensagem recebida um campo  $n$  ( $n=0..31$ ) do registrador é setado;
- **CANGIF0** e **CANGIF1** - são interrupções que dependem do registrador **CANGIM**. Que um registador que possui 9 tipos de interrupções, como mensagem perdida, interrupção de de escrita negada entre outras.
- **CANMIL** - Permite que os *mailboxes* possam gerar interrupções.

Figura 40: Mapa da memória eCAN, *mailboxes*

Fonte: Adaptado de Texas (2009)

- **CANMIM** - Permite ao *mailboxes* enviar gerar uma interrupção se uma mensagem foi enviada com êxito ou no caso de um *mailboxes* receptor se foi recebida com sucesso.
- **CANOPC** - Permite habilitar ou desabilitar sobreposição de mensagem **RMP** que é o registro de mensagens Recebidas por um *mailboxes*.
- **CANES** - Nesse registrador são mostrados os status da CAN.
- **CANBTC** - É onde se configura a *bit rate* da rede CAN.

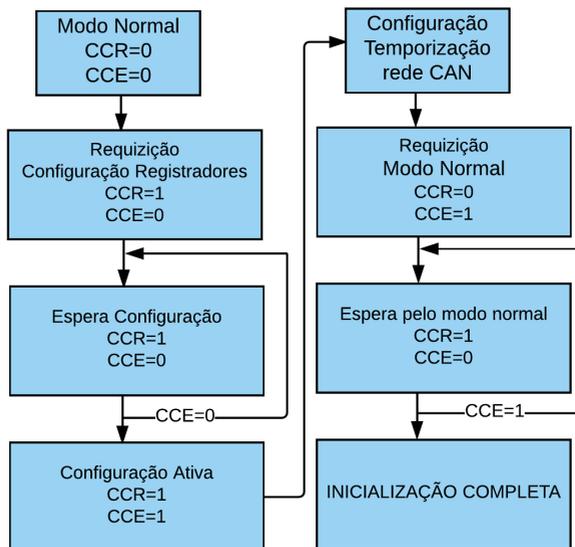
Com registradores acima configurados o processo de inicialização da CAN segue conforme fluxograma da Figura 42.

**CCR** é um campo do registrador de controle **CANMC** que permite a configuração da temporização da rede CAN, **CCE** é o que permite a alteração de configuração. Para definição da velocidade da CAN é preciso calcular o *bit rate* que é expresso em bits por segundo, este valor é obtido da equação (3.9) de Texas (2009):

Figura 41: Configuração registrador **CANTIOC** no campo **TXFUNC**

```
ECanaShadow.CANTIOC.all = ECanaRegs.CANTIOC.all;
ECanaShadow.CANTIOC.bit.TXFUNC = 1;
ECanaRegs.CANTIOC.all = ECanaShadow.CANTIOC.all;
```

Figura 42: Sequência de iniciação da CAN

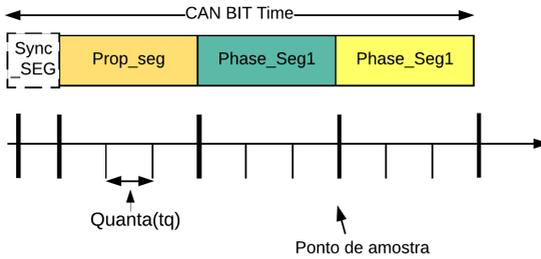


$$Bit\ rate = \frac{Clock_{CAN}}{BRP * bit\ time} \quad (3.9)$$

Temos  $BRP$  que é o *Prescaler* da taxa de transmissão, que define o tamanho de uma *quanta*.  $bit\ time$  é soma do atraso físico do sistema **Prop\_Seg**, com o tempo que pode se prolongar uma sincronização **Phase\_Seg1**, mais o tempo que pode ser reduzido uma sincronização **Phase\_Seg2** e um valor fixo da entrada do barramento com  $clock$  do sistema **Sync\_Seg**. A Figura 43 mostra estas partes do  $bit\ time$ .

A rede CAN implementada no trem de força do triciclo precisa de uma velocidade de 250 kbits devido ao conversor de corrente contínua torçar informações nessa velocidade, já o módulo CAN do DSP tem um  $clock$  de 45 MHz. Segundo Texas Instruments (2016) e Hartwich e Bassemir (1999) existem algumas regras a serem seguidas como está na tabela 9:

Para se obter a a velocidade do barramento CAN com 250 *kbtis*, os valores de para implementar no controlador seguem como na equação (3.10) e podendo ser visualizada na Figura 44:

Figura 43: Estrutura do *bit time*

Fonte: Adaptado de Hartwich e Bassemir (1999)

Tabela 9: Regras de escolhas para as partes de um *bit time*

Regras	
Phase.1	$\geq$ Phase.2
Phase.1	$\leq$ 16 tq
Phase.2	$\leq$ 8 tq
BRP	$\geq$ 5

$$TSEG1 = PROP\_SEG + PHASE\_1 \quad (3.10)$$

$$TSEG2 = PHASE\_2 \quad (3.11)$$

$$bitTime = (TSEG1 + 1) + (TSEG2) + 1 \quad (3.12)$$

Figura 44: Configuração da Velocidade da CAN para 250 kbits

```
ECanaShadow.CANBTC.bit.BRPREG = 8;
ECanaShadow.CANBTC.bit.TSEG2REG = 4;
ECanaShadow.CANBTC.bit.TSEG1REG = 13;
```

Com a inicialização da CAN e a rede CAN com a velocidade desejada configurou-se os registradores de controle do barramento CAN. Após é necessário a formação dos *frames* que serão enviados. Para isto são utilizados os *mailboxes*. Os 32 *mailboxes* podem ser configurados separadamente e cada um contém 4 registradores de 32 *bits* que são:

- **MSGID** - armazena os ID das mensagens, que são os endereços;

- **MSGCTRL**- define o número de *bytes* da mensagem;
- **CANMDL** - 4 *bytes* de dados;
- **CANMDH** - 4 *bytes* de dados.

As mensagens que serão trocadas na rede serão entre endereços específicos, estes endereços são uma combinação de quatro bits combinados através de um *switch* apresentado na Figura 30, esses endereços são (1, 3, 4, 8) ou configuração binária da chave (0001, 0011, 0100, 1000) os endereços são associados a um **MSGID** de um *mailboxes* diferente. Esses endereços são dos conversores CC-CC bidirecionais. Ao **MSGCTRL** é associado o tamanho de pacote de dados, 8 *bytes*. Com isso já se tem o *frame* para o envio de mensagens, conforme pode ser verificado na Figura 45.

Figura 45: Frame que conterá as informações a serem enviadas pelo DSP que gerêcia o fluxo de energia aos demais DSPs

S O F	Identificador 29 bits	R T R	8 bytes de dados		I F S
	ID dos outros DSP da rede		Onde serão enviados os valores de referência para outros controladores na rede		
	0: Broadcast 1-15 são os IDs possíveis na rede				

### 3.4.1 Informações do frame

A forma de gerenciamento do trem de força elétrica é baseada na aquisição de informações pelo DSP gerencial que trata as informações adquiridas para enviar comandos via protocolo CAN, para os conversores CC-CC bidirecionais para extraírem ou injetarem corrente no barramento.

Esses comandos seguem um padrão para serem entendido pelos 4 conversores. A estrutura do frame foi apresentada na seção 3.4. A Figura 46 mostra como o *frame* desenvolvido é preenchido.

Figura 46: Informações carregadas no *frame*

S O F	Identificador 29 bits	R T R	8 bytes de dados					I F S
			MBOXn.MSGCTRL.bit.DLC = 8;					
	<u>MBOXn.MSGID.a11</u>		byte.BYTE0	byte.BYTE1	byte.BYTE2	byte.BYTE3	byte.BYTE...	

A descrição das informações da Figura 46 são:

- *MBOXn.MSGID.all* é o endereço do conversor na rede CAN, a Figura 47 mostra estes endereços;
- *byte.BYTE0* este campo do *frame* indica que a mensagem esta sendo enviada do DSP gerencial, para isso é sempre preenchido com valor 1;
- *byte.BYTE1* este campo do *frame* é sempre preenchido com FF (hexadecimal). Complemento de *byte.BYTE0* para identificação;
- *byte.BYTE2* para o conversor este frame indica qual valor de corrente ele devera fornecer;
- *byte.BYTE3* indica para o conversor CC-CC bidirecional para qual sentido ele deve fornecer a corrente solicitada. Este campo recebe o valor 0 quando a corrente indicada é para ser drenada do barramento, ou recebe valor 1 indicando que a corrente solicitada pelo DSP gerencial é para ser drenada do supercapacitor para o barramento.

Figura 47: Endereços dos equipamentos na rede CAN

```

ECanaMboxes.MBOX0.MSGID.all = 0x80000003; //endereço conversor 3
ECanaMboxes.MBOX1.MSGID.all = 0x80000004; //endereço conversor 4
ECanaMboxes.MBOX2.MSGID.all = 0x80000008; //endereço conversor 8
ECanaMboxes.MBOX3.MSGID.all = 0x80000001; //endereço conversor 1
ECanaMboxes.MBOX4.MSGID.all = canID_CanController; // endereço do DSP gerencial

```

Foi utilizando o *software PCAN-View*<sup>TM</sup> foi verificado que a latência da rede era de 4 ms. Portanto os ajustes de envio de dados para os conversores CC-CC bidirecionais para que os pacotes não sejam perdidos foram ajustados para este tempo. Para esse teste foram criados *Remote Request* visualizados na Figura 48 no *software PCAN-View*<sup>TM</sup> na qual as Figuras 49 e 50 mostrarão os limites entre as velocidades no qual nenhum *frame* é perdido pelos dispositivos na rede e a outra velocidade na qual começa haver perdas de *frames*. As informações da Figura 48 são: ID (FF) indicando broadcast onde requisitará reposta de todos os IDs da rede, tamanho do pacote de dados (DLC=8), e o *Cycle time* de cada requisição.

Figura 48: Teste de latência de envio dos *frames* (a) teste com 3 ms  
(b) teste com 4 ms

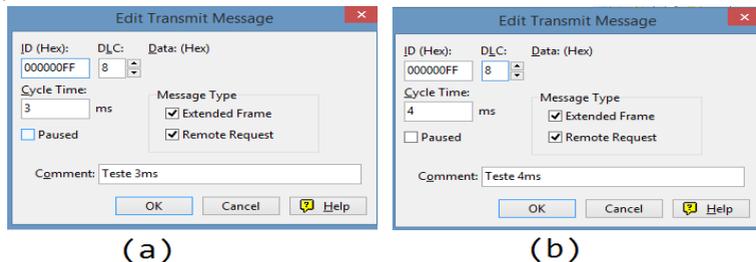


Figura 49: Teste de latência de 3 ms onde há perda de *frames*

Receive / Transmit		Trace				
	Message	DLC	Data	Cycle Time	Count	
Receive	0000001h	8	02 23 69 1A D9 C1 00 00	3	1504	
	0000003h	8	02 23 69 1A D9 C1 00 00	3	1503	
	0000004h	8	02 23 69 1A D9 C1 00 00	3	1514	
	0000008h	8	02 23 69 1A D9 C1 00 00	3	1516	
		<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>
Transmit	00000FFh	8	Remote Request	<input checked="" type="checkbox"/> 3	1516	
	00000FFh	8	Remote Request	<input type="checkbox"/> 4	0	Time
		<b>6</b>	<b>7</b>	<b>8</b>	<b>9</b>	

Figura 50: Teste de latência de 4 ms onde não há perda de *frames*

Receive / Transmit		Trace				
	Message	DLC	Data	Cycle Time	Count	
Receive	0000001h	8	02 23 69 1A D9 C1 00 00	4	798976	
	0000003h	8	02 23 69 1A D9 C1 00 00	4	798976	
	0000004h	8	02 23 69 1A D9 C1 00 00	4	798976	
	0000008h	8	02 23 69 1A D9 C1 00 00	4	798976	
		<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>
Transmit	00000FFh	8	Remote Request	<input type="checkbox"/> 3	0	
	00000FFh	8	Remote Request	<input checked="" type="checkbox"/> 4	798976	Time
		<b>6</b>	<b>7</b>	<b>8</b>	<b>9</b>	

Tanto na Figura 49 quanto na Figura 50 os números de 1 á 9 representam:

- 1- número do endereço CAN que respondeu;
- 2- quantidade de dados do Frame;
- 3- Informações do frame de 8 *bytes*. Como era uma resposta dos endereços conversores CC-CC eles iniciam com números 02

no primeiro *BYTE* por padrão de projeto, no segundo *BYTE* informa tensão do supercapacitor e no terceiro a tensão do barramento que é a mesma da bateria, os demais *BYTE* são reservas, informações que podem ser adicionadas, mas, que no momento são valores apenas de preenchimento do *frame*;

- 4- é o tempo de requisição de preenchido no campo 8;
- 5- número de frames enviados pelos conversores baseado nos pedidos de requisição;
- 6- *Broadcast* de requisição;
- 7- indica que é uma requisição;
- 8- onde é definido de quanto em quanto tempo será feito um pedido de requisição;
- 9- indica o total de requisições que foram realizadas.

Na Figura 49 o número de solicitações referente ao campo 9 difere das respostas do campo 5, isso indica perda da *frames*. A Figura 50 o número de solicitações do campo 9 é igual ao número de respostas de todos os conversores apresentados do campo 5, não havendo perdas de dados, com isso foi definida a latência de 4 ms para a rede.

Com a estrutura de conversão pronta juntamente com a estrutura de comunicação, a seção 3.5 mostrará a lógica do controle gerencial.

## 3.5 CONTROLE

A abordagem de controle que será apresentada nas seções 3.5.1, 3.5.2, 3.5.3 e 3.5.4 é baseada em uma estratégia de controle das correntes, para que de forma indireta controle-se a tensão nos elementos armazenadores de energia. Como cada um dos elementos armazenadores de energia tem sua própria tensão utiliza-se o controle do fluxo de corrente para variar conforme o desejado as tensões do supercapacitor e da bateria.

### 3.5.1 Sentido de corrente

Para o gerenciamento do trem de força elétrico, os sensores de correntes foram alocados no barramento próximos ao motor *brushless*.

A adoção desta técnica é devido motor ser a fonte geradora e ao mesmo tempo a fonte consumidora de energia quando é necessário geração de torque para o movimento ou frenagem regenerativa quando é necessário diminuir a velocidade ou parar.

Esta alocação dos sensores também está estrategicamente montada nessa posição no barramento, caso o motor não esteja consumindo e nem regenerando corrente para o barramento, possa ser realizado trocas energéticas entre conversor CC-CC bidirecional e bateria sem influenciar ao primeiro princípio do sistema de gerenciamento. A posição dos sensores pode ser visualizada na Figura 1 apresentada na seção 1.1.

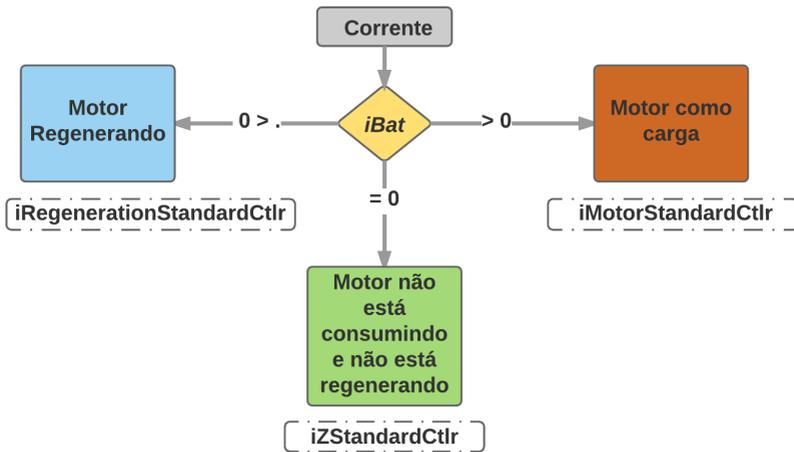
Quanto ao primeiro princípio do gerenciamento de controle das trocas energéticas no sistema é baseado na direção do fluxo de corrente. O fluxo de corrente pode assumir três estados que por definição de projeto são:

- Primeiro estado (Modo Corrente zero) - Quando não há solicitações de corrente do motor ao barramento e o motor também não está regenerando. Nesse estado considera-se corrente igual a zero. Há uma variável no programa chamada  $iBat$  que receberá um dos três estados de corrente. Neste primeiro estado  $iBat = 0$ . Quando  $iBat = 0$ , uma váriavel que representa o Modo de corrente zero é chamada na lógica no controlador embarcado, a  $iZStandardCtrlr$ ;
- Segundo estado (Modo motor regenerativo)- É quando o motor *Brushless DC* está injetando corrente no barramento. Quando isto ocorre essa corrente regenerada passa pelos sensores de corrente. Devido a sua montagem física de projeto os sensores passam a indicar para uma corrente positiva, que é processada pelo controlador e a variável  $iBat$  passa a ter um valor positivo  $iBat > 0$ . Agora uma variável da programação no DSP  $iRegenerationStandardCtrlr$  representa o atual estado da corrente;
- Terceiro estado(Motor como carga)- Neste modo o motor *Brushless* está gerando um torque para movimentar o triciclo, com isso passa a consumir corrente no barramento. Neste modo a aceleração solicitada ao motor funciona como referência para o comutador que ele possui para seu funcionamento. Esse comutador ou inversor de frequência passa a solicitar uma corrente ao barramento para atender a velocidade requerida ao motor. A corrente que passa a circular em direção ao motor é interpretada

pelos sensores de corrente como uma corrente negativa. Com isso o controlador passa a trabalhar com a referência de  $iBat < 0$  e a estrutura de controle implementada passa a ser representada pela variável definida como  $iMotortandardCtrl$ .

O Fluxograma apresentado na Figura 51 ilustra esse primeiro estágio da lógica de controle utilizada para o gerenciamento das trocas energéticas.

Figura 51: Fluxograma de sentido de corrente



Cada um dos estados de corrente descritos acima representarão ações diferentes a serem tomadas pelo controlador. Essas serão descritas nas seções 3.5.2, 3.5.3 e 3.5.4. Nessa segunda camada da estrutura de controle passam a ser consideradas as tensões da bateria e do supercapacitor para definições dos valores de corrente a serem drenados da bateria e do supercapacitor. Esses valores serão enviados ao conversor CC-CC bidirecional que está acoplado ao supercapacitor.

### 3.5.1.1 Valores de corrente

Os valores de correntes obtidos da ADC são armazenados em um *array*, para que seja realizada uma média móvel do valor, permitindo assim um controle por valores médios. Isto permite realizar uma filtragem no sinal obtendo um valor médio mais preciso devido aos os comandos serem enviados a cada 4 ms.

### 3.5.2 Modo Corrente zero

Quando mencionado na secção 3.5.1 que a posição dos sensores havia sido planejada para não interferir no primeiro princípio da lógica de controle que é o do sentido de corrente. Era devido a este modo de corrente zero, pois neste modo dependendo de algumas situações apresentadas a seguir ocorre transferência energética do supercapacitor para a bateria, como pode ser verificado no Fluxograma 52.

Baseado na estrutura apresentado no fluxograma 52 se os sensores estivessem colocados em uma posição diferente no barramento interpretariam um sentido de corrente em que o motor poderia estar regenerando ou consumindo, uma situação na qual não seria verdade. Com isso a lógica de gerenciamento energético não atuaria de maneira correta no sistema. Assim que fossem transferidos os valores de correntes requeridos haveria passagem de corrente pelo sensor que não interpretaria mais o barramento com corrente zero e a forma de controle implementada não seria eficiente neste caso, precisando ser adotada uma forma de controle diferente da proposta e implementada.

Como apresentado na secção 2.4 e 2.3 por autores como Bagotsky, Skundin e Volkovich (2015) e Hua e Syue (2010) assim como as informações de *datasheet* nota se que a bateria possui uma curva de carga muitas vezes mais lenta que a do supercapacitor e que para o seu estado de carga seja mais eficiente o tempo de carga precisa ser lento.

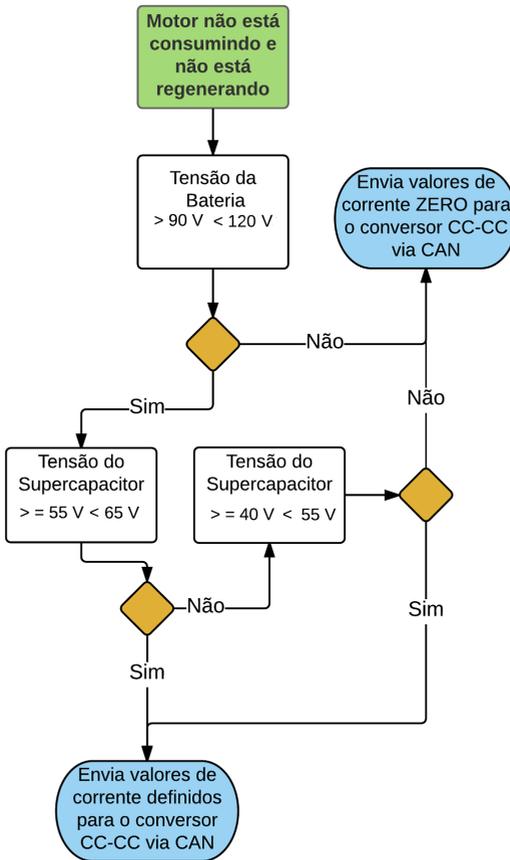
A partir dessas informações quando não houver solicitações do motor, de entrega ou devolução de energia no barramento, a bateria deverá ser carregada liberando espaço para armazenamento de energia no supercapacitor. Essa carga segue algumas regras conforme apresentado no Fluxograma da Figura 52.

No fluxograma da Figura 52 está descrito a seguinte situação: Assim que identificado o modo de corrente zero onde o motor não está regenerando e também não está consumindo, irá verificar em que tensão se encontra a bateria. Se estiver no range entre (90 e 120) V. A tensão de 90 volts é tensão mínima de funcionamento da bateria. Embora 90 Volts seja uma tensão alta podemos analisar pela Figura 16 apresentada no capítulo 2.4 que as baterias de íon lítio apresentam a característica de ponto limite onde a carga cai rapidamente mesmo com uma tensão elevada.

A bateria pode ser carregada até 130 V por informações do fabricante, mas deseja-se manter um espaço na bateria para poder armazenar energia em outros estados de controle que o sistema pode operar.

Caso a verificação dos valores de tensão da bateria mensurados

Figura 52: Fluxograma de quando não há corrente sendo regenerada ou consumida pelo motor



pelo sensor de tensão não estejam no range específico, envia-se zero para o conversor CC-CC, que significa mantê-lo desligado e não enviar corrente ao barramento. Caso seja atendida a regra de tensão da bateria inicial é preciso verificar a tensão do capacitor.

Foram definidas duas faixas de tensões de trabalho para o supercapacitor no modo corrente zero. A primeira faixa entre (55 e 65) V, indicando que o capacitor está no máximo de sua carga e pode enviar mais corrente ao barramento que por consequência seria absorvida pela bateria, isso é necessário também se o supercapacitor estiver no máximo de sua carga pois não poderá receber a energia da frenagem

regenerativa e devido as características do supercapacitor e baterias citadas, é ideal que o supercapacitor receba as altas cargas para depois transferir controladamente para a bateria.

A outra faixa de tensão está entre (40 e 55) V indicando que o supercapacitor está a meia carga e a quantidade de corrente fornecida por ele a bateria será mais baixa que na faixa de tensão superior, caso esteja abaixo de 40 V indica que o capacitor está com a carga baixa. Para não comprometer o sistema uma possível solicitação de torque do motor na faixa de tensão o supercapacitor não fornece corrente, neste caso portanto se a tensão do capacitor estiver abaixo de 40 V não acontece transferências no sistema e é enviado valores zerados para o conversor CC-CC indicando para manter-se desligado.

A Tabela 10 demonstra as faixas de tensão apresentadas no fluxograma da Figura 52 e os valores de correntes enviados via comunicação para o conversor CC-CC. A coluna tempo indica por quanto um determinado valor de corrente é mantido. Pode se perceber que para mesmas faixas de tensões existem dois valores de correntes. Isso foi realizado para agilizar o processo de carregamento da bateria embora sua corrente de carga nominal deva ficar em torno de 8 A, a bateria pode ter esse valor excedido por determinados tempos. Para outras faixas de tensão não especificadas na Tabela10, o controle gerencial mantém o barramento sem trocas de energia neste no Modo Corrente Zero.

Tabela 10: Valores de correntes para determinadas faixas tensões do Modo Corrente Zero

	Faixa de tensão bateria (V)		Faixa de tensão capacitor (V)		Tempo (s)	Valor corrente (Ampères)
	Mínimo	Máximo	Mínimo	Máximo		
1	90	120	55	65	20	18
2	90	120	55	65	40	8
3	90	120	40	55	10	12
4	90	120	40	55	50	6

### 3.5.2.1 *Frame* CAN do Modo Corrente Zero

A Figura 53 apresenta uma parte do código para faixa de tensão de bateria entre (90 e 120) V. Representado as linhas 3 e 4 da Tabela 10 a variável que representa a corrente a ser enviada via CAN como referência ao conversor CC-CC é *ibat8bits*.

Como visualizado na Figura 53 o controlador gerencial determina dois valores possível que baseado em um contador de tempo. Para poder enviar o valor de corrente escolhido como um valor de referência

Figura 53: Exemplo do código para correntes de (6 e 12) A.

```

else if((vCapVoltage>=40.0)&&(vCapVoltage<55.0)&&(minCapHist==1)){

    if(chargeBatCounter<(2500)){// 4ms*2500, 10000ms
        iBat8bits= 12;
        iBat8bitsRest= 0;
    }
    else if((chargeBatCounter<(15000))&&(chargeBatCounter>=(2500))){
        iBat8bits= 6;
        iBat8bitsRest= 0; // 4ms*12500, 50000ms
    }
}

```

ao Conversor CC-CC monta-se a estrutura presente na Figura 54.

Figura 54: Exemplo do código que preenche o frame CAN para o Modo de corrente zero

```

ECanaMboxes_BUFF.MDL.byte.BYTE0=0x01;
ECanaMboxes_BUFF.MDL.byte.BYTE1=0xFF;
ECanaMboxes_BUFF.MDL.byte.BYTE2=0; //
ECanaMboxes_BUFF.MDL.byte.BYTE3=0; //

ECanaMboxes.MBOX1.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX1.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX0.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX0.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX3.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX3.MDH.all = ECanaMboxes_BUFF.MDH.all;

ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits;
ECanaMboxes.MBOX2.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX2.MDH.all = ECanaMboxes_BUFF.MDH.all;

```

Na parte 1 da Figura 54 são os valores transportado no campo de 8 *byte* do frame. Na parte 2 é preenchido a parte dos identificadores dos frames, onde são carregados endereços de 3 dos 4 conversores CC-CC bidirecionais com as informações da parte 1. Na parte 3 é gerado o quarto frame com as informações da parte 1 porém alterando o *byte* 2 para enviar o valor de corrente calculado e não o valor 0 como enviado nos outros 3 frames.

O conjunto de *frames* enviados resultará que apenas o conversor com endereço 8 que é o endereço representado pelo *MBOX2* envie corrente ao barramento, que será absorvido pela bateria. Os outros 3 conversores ficarão desligados. Devido a corrente ser baixa e como cada conversor CC-CC pode controlar até 60 A pode ser ligado apenas um para atender a demanda calculada no gerenciamento.

### 3.5.2.2 Histerese

Há na parte de gerenciamento no Modo Corrente Zero duas variáveis para evitar acionamentos constantes com pequenas variações de tensões nos limites de faixas de comparação utilizados para controle. A primeira é para tensão de bateria que após chegar em 120 V a variável *maxBatHist* é setada e só voltará a permitir a excução desse controle após a tensão baixar de 117 V.

O mesmo ocorre com a comparação de tensão do supercapacitor com a tensão mínima, quando sua tensão atinge os 40 V seta uma váriavel *minCapHist* que só voltará a liberar a malha de controle deste modo se sua tensão passar de 43 V. Essas histereses podem ser vistas na Figura 55.

Figura 55: (a) Histerese para tensão supercapacitor (b) Histerese para tensão bateria

<p>(a)</p> <pre style="border: 1px solid black; padding: 5px; width: 100%;"> if((vCapVoltage&gt;43.0)){   minCapHist=1; } else{   minCapHist=0; } </pre>	<p>(b)</p> <pre style="border: 1px solid black; padding: 5px; width: 100%;"> if((vBarVoltage&lt;117.0)){   maxBatHist=1; } else{   maxBatHist=0; } </pre>
--	---

### 3.5.3 Modo motor regenerativo

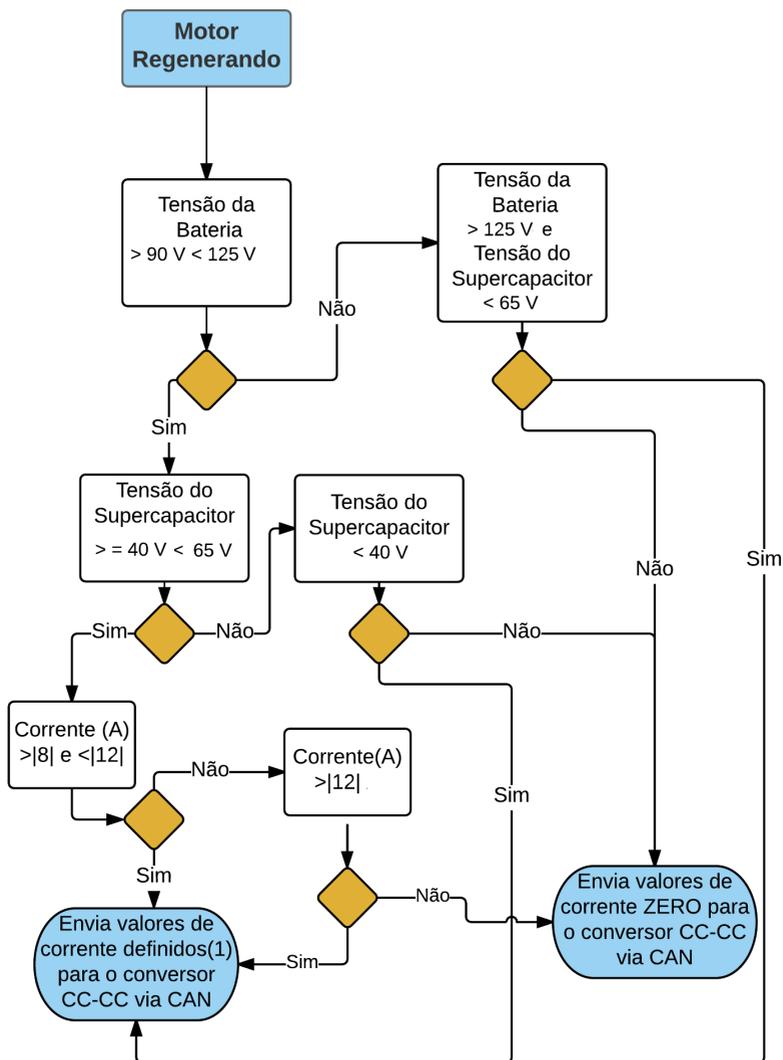
O Modo Motor regenerativo é ativado quando o motor *brushless* através de seu inversor de frequência injeta energia no barramento. Isto ocorre quando é realizada uma frenagem.

Como a bateria possui uma limitação extremamente baixa de corrente de carga, boa parte da energia regenerada será absorvida pelo supercapacitor. Este é um dos fatos que quando não há correntes no barramento é necessário que o supercapacitor libere energia de forma controlada para a bateria, podendo assim receber essa energia de frenagem que não pode ser suportada pela bateria.

Para um entendimento de parte do controle de gerenciamento a Figura 56 apresenta um fluxograma do controle que ajuda a entender melhor as regras e considerações adotadas.

O que o fluxograma da Figura 56 apresenta inicialmente é a verificação da tensão de bateria. Esta verificação é sempre realizada pois a bateria é o equipamento mais sensível no barramento além de repre-

Figura 56: Fluxograma de quando há corrente sendo regenerada pelo motor



sentar a própria tensão do barramento CC. A primeira verificação é se a bateria está com tensão entre 90 V e 125 V. Diferente do controle no

Modo Corrente Zero a consideração de máxima tensão de bateria é mais alta, para poder absorver o máximo de energia possível aumentando assim a autonomia do sistema mas por questões de segurança abaixo de seu limite máximo de 131 V. Esse nível de segurança se faz necessário devido a bateria estar diretamente acoplada ao barramento sem nenhuma proteção. Assim se a bateria estiver com sua carga máxima e houver algum pico de corrente, a mesma pode ser danificada ou causar acidente (WU et al., 2015).

Se a primeira consideração de tensão for atendida é necessário verificar a tensão do supercapacitor. Se a tensão do supercapacitor estiver entre os valores (40 e 65) V. Se esta requisição também for atendida verifica-se qual o valor de corrente. Neste caso a verificação da corrente se dá no sentido de verificar se a mesma está entre (8 e 12) A. Neste modo 8 A são destinados para a bateria e 4 A para o supercapacitor. Como a tensão do supercapacitor está alta, o conversor CC-CC drena apenas a diferença do valor que é valor ideal de carregamento da bateria, 8 A, utilizando apenas um dos quatro conversores.

Se a corrente de barramento for maior que 12 A, neste modo a bateria continua a receber 8 A e o conversor CC-CC drena o valor restante da corrente utilizando os 4 conversores. Se a corrente regenerada for menor que 8 A os conversores recebem um valor de corrente 0 via CAN que indica para o conversor ficar desligado, com isso só a bateria recebe corrente, para evitar chaveamentos desnecessários no conversor gerando perdas energéticas e com o supercapacitor com uma tensão entre média e alta mantém espaço livre para receber os picos de corrente quando necessário.

Se a tensão do supercapacitor estiver abaixo da tensão de 40 V e a tensão da bateria entre (90 e 125) V, toda a corrente gerada no barramento é chaveada pelo conversor CC-CC para o supercapacitor. Está lógica é colocada devido o supercapacitor estar com a carga baixa e para uma eventual necessidade de torque, precisa ter um mínimo de energia para suprir picos de correntes que possam ser solicitados. Pois apenas supercapacitor pode proporcionar grandes correntes em curtos períodos (GRAMA et al., 2009; MELO; ANTUNES; DAHER, 2014; HALPER; ELLENBOGEN, 2006).

Se para a tensão de bateria entre (90 e 120) V e o supercapacitor não estiver em nenhuma das faixas de operação o *frame* é enviado com valores de corrente zerados mantendo assim o conversor desligado.

Com a tensão de bateria em 125 V ou mais, apenas o capacitor poderá receber a corrente regenerada no barramento, com isso o *frame* será enviado com todo o valor da corrente que estiver será no barra-

mento e os quatro conversores realizaram o chaveamento da corrente para o supercapacitor.

Se tanto o supercapacitor quanto bateria estiverem em níveis máximos, o conversor CC-CC receberá comando para não atuar, a bateria receberá um pouco da corrente excedente pois está diretamente ligada ao barramento, com isso sua tensão subirá e dois sistemas de segurança irão atuar. O primeiro que atuará será o próprio inversor de frequência do motor *brushless* que possui em sua programação e estrutura física componentes que monitoram uma tensão máxima de barramento e desabilita a regeneração do motor em caso de sobretensão. Outro sistema que pode atuar é o circuito de monitoramento de tensão da bateria, que se ultrapassar o valor máximo de sua tensão abre circuito de contadores que a desconectam do barramento desligando assim todo o sistema. A tabela 11 apresenta as faixas de operação deste modo de controle.

Tabela 11: Combinações das faixas de controle para o modo regenerativo

	Faixa de tensão bateria (Volts)		Faixa de tensão capacitor (Volts)		iBat (A)	Valores Recebidos	
	Mínimo	Máximo	Mínimo	Máximo		Bateria	Supercapacitor
1	90	125	40	65	>12	8	iBat-8 /4
2	90	125	40	65	>8<12	8	iBat-8
3	90	125	0	40		0	iBat
	125	>125		65		0	iBat

### 3.5.3.1 *Frame* CAN do Modo motor regenerativo

Na Figura 57 inicialmente tem parte da estrutura do código lógico inicialmente para tensão de barramento entre 90 e 120 no modo regenerativo. As variáveis apresentadas significam:

- *vBarVoltage*-tensão de barramento que é a mesma da bateria;
- *vCapVoltage*- tensão supercapacitor;
- *iBat8bits*- Valores de corrente enviado como referência ao conversor CC-CC;
- *iBat8bitsRest*- Valor de corrente restante da divisão.

Na parte do programa apresentado na Figura 57 os valores de correntes a serem enviados ao supercapacitor aparecem em uma divisão por quatro, isso representa os quatro conversores ou cada conversor é

Figura 57: Parte do código de controle e formato do *frame* CAN

```

#pragma CODE_SECTION(iRegenerationStandardCtrlr, "ramfuncs");
void iRegenerationStandardCtrlr(float iBat,float vBarVoltage, float vCapVoltage

    if((vBarVoltage>90.0)&&(vBarVoltage<125.0)){

        if((vCapVoltage>=40.0)&&(vCapVoltage<65.0)){

            if(iBat>12.0){

                iBat8bits= (UInt8)((iBat-8)/4);
                iBat8bitsRest= (((UInt8)(iBat-8))%4);

            }

            else if((iBat>8.0)&&(iBat<12.0){ //APENAS UM CONTROLA

                iBat8bits= 0;
                iBat8bitsRest= (UInt8)(iBat-8);

            }

            else {

                iBat8bits= 0;
                iBat8bitsRest= 0;

            }

}

```

```

ECanaMboxes_BUFF.MDL.byte.BYTE0=0x01;
ECanaMboxes_BUFF.MDL.byte.BYTE1=0xFF;
ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits;
ECanaMboxes_BUFF.MDL.byte.BYTE3=1;

```

1

```

ECanaMboxes.MBOX1.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX1.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX0.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX0.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX3.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX3.MDH.all = ECanaMboxes_BUFF.MDH.all;

```

2

```

ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits+iBat8bitsRest;
ECanaMboxes.MBOX2.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX2.MDH.all = ECanaMboxes_BUFF.MDH.all;

```

3

responsável por 1/4 da corrente a ser controlada. Como agora há uma divisão dependendo dos valores de corrente há uma sobra na divisão,

esse valor de sobra é adicionado ao  $1/4$  do valor da corrente de um dos conversores tornando o sistema o mais eficiente possível.

Na parte 1 da Figura 57 tem-se a informação pertencente ao campo de dados do *frame* onde os dois primeiros *BYTES* identificam que é um pacote de dados do DSP gerencial, o *BYTE2* o valor recebe o valor de corrente que será enviado como referência para o conversor CC-CC e o *BYTE3* recebe o valor 1 indicando para o conversor CC-CC que deve carregar o supercapacitor com o valor de referência recebido.

Na parte 2 da Figura 57 carrega o *frame* a ser enviado com dados da primeira parte aos endereços 4, 3 e 1. A parte com número 3 na Figura 57 também carrega os dados da primeira parte porém acrescentando o valor de resto de divisão com a corrente comum a todos, para o endereço 8. Os endereços podem ser verificados na Figura 47.

### 3.5.4 Modo motor como carga

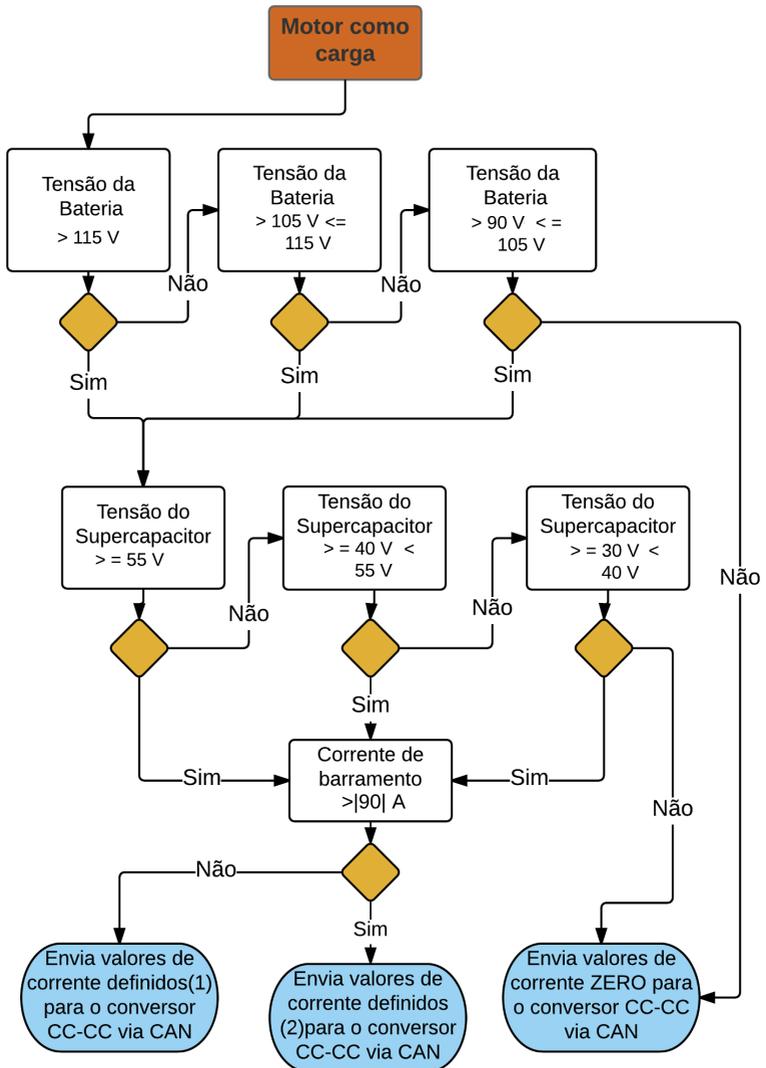
O último modo de controle é o motor funcionando como carga. Significa que o motor está produzindo um torque para gerar movimento. Para isso acontecer o conversor solicitará uma demanda de corrente ao barramento. Ao ser identificado através dos sensores esse consumo o controle gerencial começará a atuar na demanda de energia conforme fluxograma apresentado na Figura 58.

Pode se perceber no fluxograma da Figura 58 que há três comparações de faixas de tensões para a bateria e três faixas de tensão para o supercapacitor. Essas faixas de tensões representam como se fossem três estados de carga: Para a bateria com carga alta ( $>115$  V), média (entre 105 V e 105 V) e baixa (entre 90 V e 105 V). Para supercapacitor carga alta ( $>55$  V), média (entre 40 V e 55 V) e baixa (entre 30 V e 40 V).

Se a bateria está com carga alta e supercapacitor está com a carga alta, após a confirmação dessas duas informações o controlador gerencial verifica se a corrente é maior ou menor que 90 A. Essa é uma corrente de referência baseada no datasheet do motor *brushless* que diz que na sua máxima potência nominal, não contando picos, o motor consome 90 A. Se a corrente for menor que 90 A, bateria e supercapacitor atuam em conjunto, cada um fornecendo 50% do valor requerido. Sendo a corrente maior que 90 A, o supercapacitor contribui com 70% do valor da corrente requerida e a bateria com os 30% faltantes.

Levando em conta que o pico de corrente do motor é aproximadamente 300 A, o máximo fornecido pela bateria seria 90 A por alguns

Figura 58: Fluxograma motor consumindo corrente



ms. Devido ao fato de serem picos, sabe-se que ocorrem normalmente no torque inicial, com isso mantém a bateria trabalhando em seu regime normal de trabalho, não causando problemas como citado por Wu et al. (2015).

Considerando a bateria com carga alta e supercapacitor agora com carga média, se a corrente for maior que 90A a bateria fornecerá 30% e o conversor CC-CC receberá o *frame* da CAN para drenar 70% da corrente requerida do supercapacitor. Se corrente menor que 90 A a bateria fornece 60% e o supercapacitor fornece 40% da energia requerida.

Para bateria com carga alta e supercapacitor com carga baixa, como a bateria está carregada e o supercapacitor com nível baixo, considerando que a corrente solicitada é maior que 90 A, o supercapacitor tem sua corrente drenada como sendo a diferença da corrente máxima que a bateria pode oferecer que é 80 A, ou seja se a corrente solicitada for 100 A o conversor CC receberia um *frame* com a informação para drenar 20 A do supercapacitor. Se a corrente menor que 90 A os valores rateados entre bateria e supercapacitor são de 34% para o supercapacitor e 66% para a bateria, que acarretará em máxima corrente fornecida pelo supercapacitor de 30,06 A.

Para simplificar o entendimento desta parte do controle, que neste modo apresenta 18 combinações possíveis mais as combinações que podem estar fora dos ranges definidos, como apresentadas no fluxograma da Figura 58. A Tabela 12 contém os valores de corrente que poderão ser fornecidos a solicitação do motor ao barramento incluindo as apresentadas inicialmente nesta seção.

Tabela 12: Combinações controlador na lógica de gerenciamento para motor como carga

	Faixa de tensão bateria (V)		Faixa de tensão capacitor (V)		iBat (A)	Valores fornecidos	
	Mínimo	Máximo	Mínimo	Máximo		Bateria	Supercapacitor
1	115	>115	55	>55	>90	30% iBat	70 % iBat
2	115	>115	40	55	>90	30 % iBat	70% iBat
3	115	>115	30	40	>90	80	iBat - 80
4	115	>115	55	>55	<90	50% iBat	50% iBat
5	115	>115	40	55	<90	60% iBat	40% iBat
6	115	>115	30	40	<90	66%iBat	33%iBat
7	105	115	55	>55	>90	30	iBat -30
8	105	115	40	55	>90	45	iBat-45
9	105	115	30	40	>90	55	iBat-55
10	105	115	55	>55	<90	20% iBat	80% iBat
11	105	115	40	55	<90	50%iBat	50%iBat
12	105	115	30	40	<90	80%iBat	20%iBat
13	90	105	55	>55	>90	0	100%iBat
14	90	105	40	55	>90	20	iBat-20
15	90	105	30	40	>90	40	iBat-40
16	90	105	55	>55	<90	15%iBat	85%iBat
17	90	105	40	55	<90	20%iBat	80%iBat
18	90	105	30	40	<90	35%iBat	65%iBat

A Tabela 12 demonstra que a lógica de controle prioriza a descarga do supecapacitor conforme a tensão da bateria vai diminuindo. Pois como visto na seção 2.3 a Tabela 3 adaptada de Bagotsky, Skun-

din e Volkovich (2015), tem-se que o tempo de carga do supercapacitor é muito mais rápido que o da bateria, este é o primeiro aspecto para que seja descarregado primeiro já que pode ser recarregado mais rapidamente. Outro aspecto importante apresentado por Bagotsky, Skundin e Volkovich (2015) é o número de ciclos médio desses componentes o qual a bateria fica abaixo de 1000 ciclos e o supercapacitor em torno de 1000. Como o número de ciclos do supercapacitor é maior pode ser descarregado mais vezes que a bateria, aumentando a durabilidade da bateria.

#### 3.5.4.1 *Frame* CAN do Modo motor como carga

A Figura 59 apresenta parte da implementação do código para o gerenciamento de energia quando o motor representa uma carga para o sistema. Essa parte do código representa as linhas 7 e 10 da Tabela 12.

No quadro 1 da Figura 59 tem-se a informação pertencente ao campo de dados do *frame* em que os dois primeiros *BYTE* identificam que é um pacote de dados do DSP gerencial, o *BYTE2* o valor recebe o valor de corrente que será enviado como referência para o conversor CC-CC e o *BYTE3* recebe o valor 0 indicando para o conversor CC-CC que ele deve descarregar o capacitor com valor de referência recebido.

Na parte 2 da Figura 59 carrega o *frame* a ser enviado com dados da primeira parte aos endereços 4, 3 e 1. A parte com número 3 na Figura 59 também carrega os dados da primeira parte porém acrescentando o valor de resto de divisão com a corrente comum a todos, para o endereço 8. Os endereços vide Figura 47.

O registrador *CANTRS* é responsável por enviar o *frame* de dados depois de montado, ele recebe o valor F que representa em binário 1111, como isso ele habilita envio dos 4 *frames*.

Figura 59: Parte da lógica de controle para gerenciamento com motor como carga

```

else if((vBarVoltage>105.0)&&(vBarVoltage<=115.0)){

    if((vCapVoltage>=55.0)&&(vCapVoltage<65.0)){// 80%-20% e ibat-30

        if (iBat >= -90){
            calcBuffer=-1*(iBat)*0.8;

            iBat8bits= (UInt8)(calcBuffer/4); // um inteiro positivo 8 bits
            iBat8bitsRest= (((UInt8) calcBuffer)%4);
        }
        else {
            calcBuffer= -1*(iBat)-30;
            iBat8bits= (UInt8) (calcBuffer/4); // Uint quero um inteiro positivo 8 bits
            iBat8bitsRest= (((UInt8)calcBuffer)%4);
        }
    }

    ECanaMboxes_BUFF.MDL.byte.BYTE0=0x01;
    ECanaMboxes_BUFF.MDL.byte.BYTE1=0xFF;
    ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits;
    ECanaMboxes_BUFF.MDL.byte.BYTE3=0;

    ECanaMboxes.MBOX1.MDL.all = ECanaMboxes_BUFF.MDL.all;
    ECanaMboxes.MBOX1.MDH.all = ECanaMboxes_BUFF.MDH.all;
    ECanaMboxes.MBOX0.MDL.all = ECanaMboxes_BUFF.MDL.all;
    ECanaMboxes.MBOX0.MDH.all = ECanaMboxes_BUFF.MDH.all;
    ECanaMboxes.MBOX3.MDL.all = ECanaMboxes_BUFF.MDL.all;
    ECanaMboxes.MBOX3.MDH.all = ECanaMboxes_BUFF.MDH.all;

    ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits+iBat8bitsRest;
    ECanaMboxes.MBOX2.MDL.all = ECanaMboxes_BUFF.MDL.all;
    ECanaMboxes.MBOX2.MDH.all = ECanaMboxes_BUFF.MDH.all;

    ECanaRegs.CANTRS.all = 0x0000000F;
}

```

A próxima secção apresentará alguns resultados dos testes práticos realizados.

## 4 TESTES E RESULTADOS

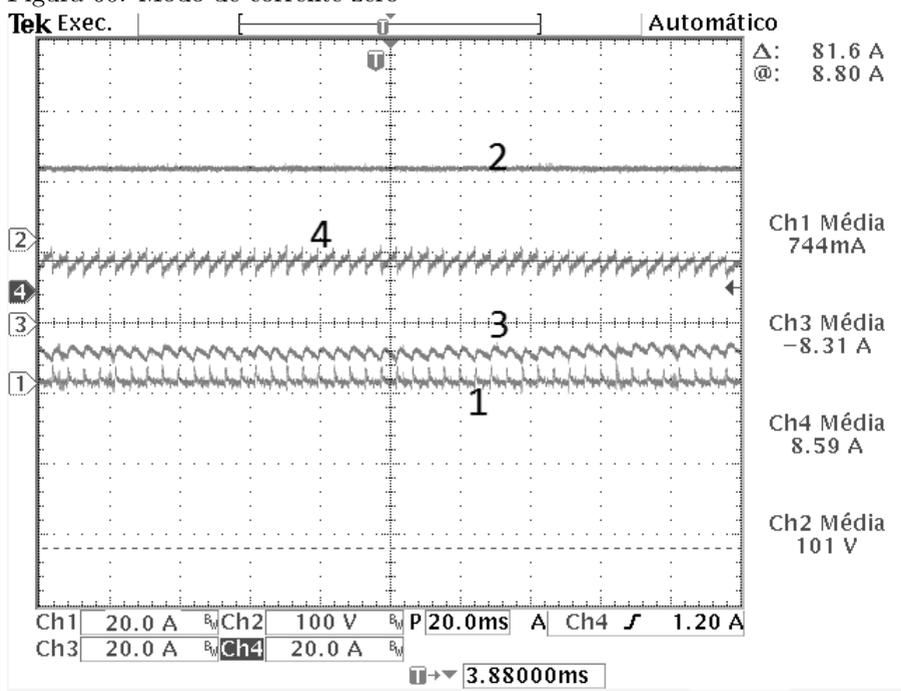
### 4.1 TESTES PRÁTICOS

#### 4.1.1 Modo Corrente Zero

Como são várias as possibilidades de testes a serem mostradas nos resultados serão mostrados um teste de cada sentido de corrente.

O primeiro teste realizado foi com o motor parado sem regenerar e se consumir energia do barramento. As tensões presentes no teste eram bateria com 101 V apresentados no canal 2 (Ch 2), supercapacitor com 60 V. Nessas condições de tensões a bateria deverá ser carregada com 8 A.

Figura 60: Modo de corrente zero



Não é possível observar o valor de tensão do supercapacitor por limitações de entrada do osciloscópio. Pode ser observado nesse teste

Figura 61: Código do exemplo da Figura 60

Message	DLC	Data
0000001h	8	01 FF 00 00 1A D8 C1 93
0000003h	8	01 FF 00 00 1A D8 C1 93
0000004h	8	01 FF 00 00 1A D8 C1 93
0000008h	8	01 FF 08 00 1A D8 C1 93

```

}
else if(chargeBatCounter<(15000)&&chargeBatCounter>=(5000)){
    iBat8bits= 8;
    iBat8bitsRest= 0;
}
if (chargeBatCounter>=15000){
    chargeBatCounter=0; // zera contador tempo
}

chargeBatCounter++;

ECanaMboxes_BUFF.MDL.byte.BYTE0=0x01;
ECanaMboxes_BUFF.MDL.byte.BYTE1=0xFF;
ECanaMboxes_BUFF.MDL.byte.BYTE2=0;
ECanaMboxes_BUFF.MDL.byte.BYTE3=0;

ECanaMboxes.MBOX1.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX1.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX0.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX0.MDH.all = ECanaMboxes_BUFF.MDH.all;
ECanaMboxes.MBOX3.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX3.MDH.all = ECanaMboxes_BUFF.MDH.all;

ECanaMboxes_BUFF.MDL.byte.BYTE2=iBat8bits+iBat8bitsRest;
ECanaMboxes.MBOX2.MDL.all = ECanaMboxes_BUFF.MDL.all;
ECanaMboxes.MBOX2.MDH.all = ECanaMboxes_BUFF.MDH.all;

ECanaRegs.CANTRS.all = 0x0000000F; // Set TRS

```

apresentado na Figura 60, que a corrente do motor (1) não está operando, o valor que aparece é apenas ruído da ponteira de corrente do osciloscópio, a corrente do motor é o canal 1 (*Ch 1*). Valor de corrente enviado nesse momento via protocolo CAN que pode ser observado na Figura 61, valor registrado no *software PCAN-View*<sup>TM</sup>. Como o motor não está ligado observa-se o formato de onda do conversor o canal 4 (*CH 4*), que possui um *ripple* característico na saída (RASHID, 2011). As ponteiras do osciloscópio possuem ruídos, devido a isso o valor mensurado no osciloscópio apresenta um pequeno erro de medida. O valor de corrente recebido pela bateria é indicado no canal 3 (*Ch 3*).

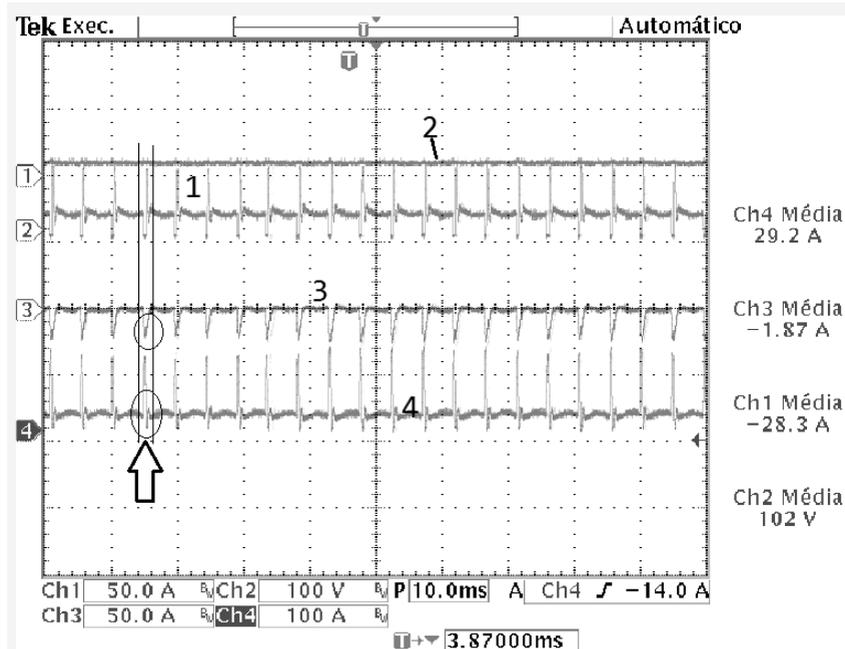
Na figura 61, o número 1 mostra os endereços que estão rece-

bendo os frames, podendo ser analisado que o único conversor que está atuando é de endereço 8 que está recebendo uma referência de 8 A visualizado no terceiro *byte* do *frame* da Figura 61 representado pelo número 2, funcionando exatamente de acordo com a programação executada apresentada na mesma Figura. Os números 2 da Figura 61 representam o campo de dados do *frame* os demais *byte* além dos quatro primeiros, não influenciam no sistema.

#### 4.1.2 Modo motor regenerativo

Para esse ensaio a bateria estava com 102 V apresentados no *Ch 2* e o supercapacitor estava com 35 V. A corrente como pode ser verificada na Figura 62 estava aproximadamente 29,2 A (*Ch 4*).

Figura 62: Imagem do osciloscópio do motor no modo regenerativo 62



O canal 1 (*Ch 1*) representa a corrente chaveada pelo conversor CC-CC, o canal (*Ch 2*) a tensão de bateria, o canal 3 (*Ch 3*) representa a corrente de bateria, o canal 4 (*Ch 4*) a corrente do motor, os valores de corrente observados no osciloscópio estão em RMS. Nesse

teste, apesar de esperar-se que o conversor absorvesse toda a energia do barramento, uma parte pequena da corrente foi absorvida pela bateria.

Há dois círculos e duas linhas paralelas marcadas na Figura 62, o intervalo de tempo entre as duas linhas é de aproximadamente 2 ms e os *frames* enviados para o conversor com os valores de referência, ocorrem em tempos de 4 ms, com isso os valores médios diferem parcialmente. As resoluções de corrente de bateria e do conversor CC-CC encontrados na base da Figura 62, estão menores que a do motor justamente para verificar essa influência de tempos de atuação. Resolução da bateria de supercapacitor esta em 50 A e do motor 100 A. Os valores em RMS são satisfatórios, mas existem valores de picos, que para serem atendidos de maneira mais precisa, necessitam que a velocidade da rede CAN seja elevada, reavaliando a camada física e a estrutura de programação tanto do conversor CC-CC como do DSP gerencial.

Figura 63: Frame CAN para os conversores

Message	DLC	Data
00000001h	8	01 FF 07 01 A D8 C1 93
00000003h	8	01 FF 07 01 A D8 C1 93
00000004h	8	01 FF 07 01 A D8 C1 93
00000008h	8	01 FF 07 01 A D8 C1 93

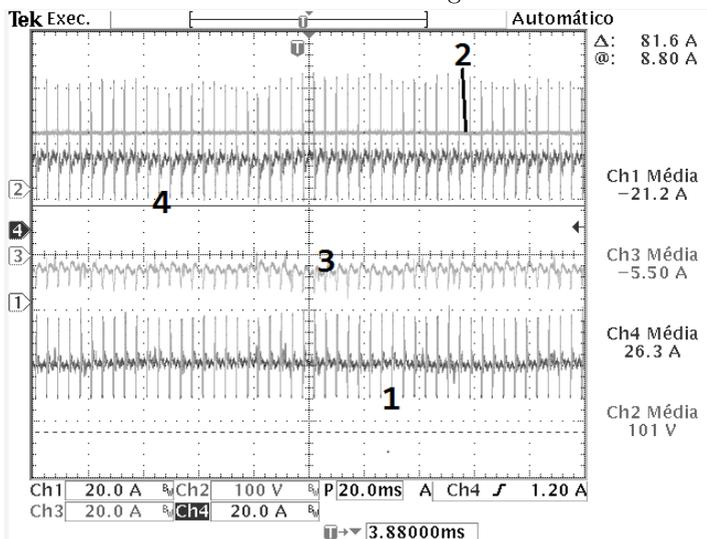
A Figura 63 mostra o frame com valores de 7 A e indicando no quarto *byte* para carregar o capacitor. O valor apresentado é bem próximo do verificado no osciloscópio indicando que os valores estão sendo enviados e recebidos.

#### 4.1.2.1 Modo motor como carga

Para o teste apresentado na Figura 64 a bateria estava 101 V e supercapacitor com 50 V.

O número 1 sendo a corrente drenada do capacitor que o conversor CC-CC esta liberando, 3 a corrente de bateria, 4 a corrente do motor. O formato de onda gerado pelo motor *brushless* no barramento apresenta formato pulsante devido as características de chaveamento de seu acionamento, como já modelado e previsto em Simão (2013).

Figura 64: Teste no modo motor como carga



Neste modo com o range tensão definido e para o valor de corrente solicitado pelo motor, analisando pelo valor médio informado no osciloscópio a corrente de bateria deveria ser aproximadamente 5,26 A e a do conversor 21,04 A. Percebe-se que mesmo não conseguindo seguir 100% o formato de onda de corrente os valores em RMS ficam muito próximos levando em conta que existem pequenos erros nas ponteiros de medição.

Mais alguns resultados estarão nos apêndices, não terão todos os testes possíveis devido a grande quantidade, e também devido a bateria ter sofrido uma descarga profunda e perdido sua utilidade mais testes não puderam ser realizadas nem os testes para uma possível melhoria da CAN. Por se tratar de uma bateria especial com um valor alto e tempo de importação não foi possível adquirir uma nova.



## 5 CONCLUSÃO

Este trabalho apresentou uma estrutura de controle para o gerenciamento de um trem de força elétrica aplicado a um veículo urbano leve. A estrutura desenvolvida envolveu desde a montagem dos componentes elétricos, até a programação do software com a estrutura proposta.

A primeira etapa do trabalho foi fazer a aquisição de um controlador que possuísse interface CAN. Com isso foi desenvolvido um protocolo de comunicação CAN de forma que os conversores CC-CC bidirecionais conseguissem processar as mensagens de forma correta para efetuar o controle sobre a intensidade e direção das correntes elétricas do supercapacitor. A criação do protocolo CAN foi realizada com sucesso visto que os comandos foram recebidos e executados pelo conversor CC-CC bidirecional, no entanto para ser mais eficiente este comando é preciso aumentar a velocidade da rede CAN. Mas para isso é preciso futuramente reavaliar a estrutura física, alterar o protocolo CAN do conversor CC-CC bidirecional que foi concebido para trabalhar com velocidade de 250 kbit/s.

Juntamente com a criação do protocolo CAN foram implementados sensores que permitissem a análise do sistema. Para isso os sensores foram colocados em locais estratégicos no barramento, desenvolvido uma estrutura de controle para fazer a aquisição de dados assim como o tratamento dessas informações. As aquisições de dados se mostraram satisfatórias dado que permitiram interpretar de maneira assertiva os valores de correntes e tensões requeridos.

Com o um protocolo pronto para comunicar e as aquisições de dados prontas para serem manipuladas pode se então iniciar a filosofia do controle. Com base em diversos autores sobre os componentes presentes na dissertação estruturou-se o controle baseado em informações de conhecimentos científicos utilizados e testado por diversos experimentos, bem como as informações dos fabricantes.

A estrutura de controle cumpriu seu objetivo de controlar as trocas energéticas baseadas nas leituras de tensões de correntes, interpretando de maneira correta se o barramento CC estava regenerando energia ou estava consumindo energia e na ausência de uma das duas maneiras, realizava o carregamento da bateria de forma controlada até os padrões de tensões estabelecidos ou nova solicitação do barramento.

Com todas as partes integrantes do projeto montadas e com um gerenciamento controlado, obteve-se veículo urbano leve, o trici-

clo, funcionando em condições de utilização de testes, que além de ser um veículo elétrico com gerenciamento de energia é uma bancada para futuros estudos e aplicações.

Com objetivos atingidos sobram apenas sugestões de melhorias.

## 5.1 SUGESTÕES PARA FUTUROS TRABALHOS

Como apresentado na introdução um dos intuitos além de aplicar um controle gerencial era desenvolver uma plataforma que permitisse aplicação de novos estudos.

Com isso inicialmente as propostas são:

1. Estudo para aumentar a velocidade da rede CAN melhorando a atuação do controle;
2. Estudos de rotas e trajetórias para serem desenvolvidos controles gerenciais mais eficientes;
3. Estudos de modelagem do sistema para análise em simulações;
4. Para finalizar desenvolver e testar técnicas de controle sobre o conversor CC-CC tornando mais eficaz a sua utilização.

## REFERÊNCIAS

AVELINO, Á. M. **Processamento embarcado aplicado a um sistema de detecção de vazamentos**. Tese (Doutorado) — UNIVERSIDADE FEDERAL DO RIO GRANDE DO NORTE, 2009. Disponível em: <[ftp://ftp.ufrn.br/pub/biblioteca/ext/btd/AlvaroMA{\\\_}DISSERT.pdf](ftp://ftp.ufrn.br/pub/biblioteca/ext/btd/AlvaroMA{\_}DISSERT.pdf)>.

AYAD, M. Y. et al. Electrical vehicle hybridized by supercapacitors. In: **2010 IEEE International Energy Conference**. IEEE, 2010. p. 79–84. ISBN 978-1-4244-9378-4. Disponível em: <<http://www.scopus.com/inward/record.url?eid=2-s2.0-79958264915{\&}partnerID=40{\&}md5=ef59039e7af4c71f51a376600b2aa2fbhttp://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5771790>>.

BAGOTSKY, V.; SKUNDIN, A.; VOLFKOVICH, Y. **Electrochemical Power Sources: Batteries, Fuel Cells, and Supercapacitors. Final Technical Report, 18 Sep. 1968-31 ...**, 2015. ISSN 0717-6163. Disponível em: <[http://adsabs.harvard.edu/abs/1974rptit.rept....A\\$\backslash\\$nhttp://books.google.com/books?hl=en{\&}lr={\&}id=ub3eBQAAQBAJ{\&}oi=fnd{\&}pg=PA51{\&}dq=Electrochemical+power+sources+batteries,+Fuel+Cells,+and+supercapacitors{\&}ots={\\\_}FY6sIzOVa{\&}sig=QYhBzwa7DqIf4T3ns1{\\\_}0tt5UqKc](http://adsabs.harvard.edu/abs/1974rptit.rept....A$\backslash$nhttp://books.google.com/books?hl=en{\&}lr={\&}id=ub3eBQAAQBAJ{\&}oi=fnd{\&}pg=PA51{\&}dq=Electrochemical+power+sources+batteries,+Fuel+Cells,+and+supercapacitors{\&}ots={\_}FY6sIzOVa{\&}sig=QYhBzwa7DqIf4T3ns1{\_}0tt5UqKc)>.

BAMMI, S. **Pipelining**. 2015. Disponível em: <<http://pt.slideshare.net/ShubhamBammi/pipelining-43381209>>.

BARBOSA, L. R. G. **Rede CAN**. 2003. 14 p. Disponível em: <[http://www.cpdee.ufmg.br/{~}elt/docs/DSP/Resumo{\\\_}CAN.pdf](http://www.cpdee.ufmg.br/{~}elt/docs/DSP/Resumo{\_}CAN.pdf)>.

BARRETT, S. F.; PACK, D. J. **Microcontrollers Fundamentals for Engineers and Scientists**. 1. ed. United States of America: Series, Morgan & Claypool Publishers', 2006. 1–124 p. ISSN 1932-3166. ISBN 1598290584.

BELLUR, D. M.; KAZIMIERCZUK, M. K. DC-DC Converters for Electric Vehicle Applications. **Electrical Insulation Conference and Electrical Manufacturing Expo, 2007**, p. 286–293, 2007.

BERRUETA, A. et al. Lithium-ion battery model and experimental validation. In: **2015 17th European Conference on Power**

**Electronics and Applications (EPE'15 ECCE-Europe)**. IEEE, 2015. p. 1–8. ISBN 978-9-0758-1522-1. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7309337>.

BO, W. et al. Research on physical signal evaluating of new energy Bus CAN network. In: **2014 IEEE Conference and Expo Transportation Electrification Asia-Pacific (ITEC Asia-Pacific)**. IEEE, 2014. p. 1–3. ISBN 978-1-4799-4239-8. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6940669>.

CHAN, C. C. THE RISE & FALL OF ELECTRIC VEHICLES IN 1828–1930: LESSONS LEARNED. **Proceedings of the IEEE**, v. 101, n. 1, p. 206–212, jan 2013. ISSN 0018-9219. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6384804>.

CHELI, F. et al. Full energetic model of a plug-in hybrid electrical vehicle. In: **2008 International Symposium on Power Electronics, Electrical Drives, Automation and Motion**. IEEE, 2008. p. 733–738. ISBN 978-1-4244-1663-9. ISSN 978-1-4244-1663-9. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4581319> <http://ieeexplore.ieee.org/publication/doi/10.1109/SPEEDHAM.2008.4581319> <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4581319>.

CHEN, M.; RINCON-MORA, G. Accurate Electrical Battery Model Capable of Predicting Runtime and I–V Performance. **IEEE Transactions on Energy Conversion**, v. 21, n. 2, p. 504–511, jun 2006. ISSN 0885-8969. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1634598>.

CHEON, B.; JEON, J. W. The CAN FD network performance analysis using the CANoe. In: **IEEE ISR 2013**. IEEE, 2013. p. 1–5. ISBN 978-1-4799-1173-8. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6695598>.

CICCARELLI, F.; LAURIA, D. Sliding-mode control of bidirectional dc-dc converter for supercapacitor energy storage applications. **Speedam 2010**, p. 1119–1122, 2010. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5542087>.

CIKANEK, S.; BAILEY, K.; POWELL, B. Parallel hybrid electric vehicle dynamic model and powertrain control. In: **Proceedings of the 1997 American Control Conference (Cat. No.97CH36041)**. IEEE, 1997. p. 684–688 vol.1. ISBN 0-7803-3832-4. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=611888>>.

CORRIGAN, S. **Introduction to the controller area network (CAN)**. [S.l.]: Texas Instrument, 2002. 1–15 p.

EMADI, A. **Handbook of automotive power electronics and motor drives**. Boca Raton: Taylor and Francis Group, 2005. 687 p. ISBN 9780824723613.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2. ed. NEW YORK, BOSTON, DORDRECHT, LONDON, MOSCOW: KLUWER ACADEMIC PUBLISHERS, 2004. 1–791 p. ISBN 0-306-48048-4.

FENGGE, Z. et al. Research on performance of brushless electric excitation synchronous machine. In: **2013 International Conference on Electrical Machines and Systems (ICEMS)**. IEEE, 2013. p. 597–601. ISBN 978-1-4799-1447-0. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6754493>>.

FERNANDES, M. L. **Modelação e Controlo de Motores DC Brushless**. 172 p. Tese (Doutorado) — FACULDADE DE ENGENHARIA DA UNIVERSIDADE DO PORTO, 2013.

FILTERING, I. et al. TMS320F2806x Piccolo™ Microcontrollers. 2014.

FRANTZ, G. Digital signal processor trends. **IEEE Micro**, v. 20, n. 6, p. 52–59, 2000. ISSN 02721732. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=888703>>.

FRANTZ, G.; WIGGINS, R. The development of "Solid state speech" technology at Texas Instruments. **IEEE Acoustics, Speech, and Signal Processing Newsletter**, v. 53, n. 1, p. 34–38, mar 1981. ISSN 2168-3093. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1165777>>.

GRAMA, A. et al. Supercapacitor modelling using experimental measurements. In: **2009 International Symposium on Signals, Circuits and Systems**. IEEE, 2009. p. 1–4. ISBN 978-1-4244-3785-6. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5206168>>.

GRIDLING, G.; WEISS, B. **Introduction to microcontrollers**. 1.3. ed. Vienna: IEEE, 2006. 99 p. ISBN 0-7803-4303-4. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=632384>>.

GULHANE, V.; TARAMBALE, M.; NERKAR, Y. A Scope for the Research and Development Activities on Electric Vehicle Technology in Pune City. **2006 IEEE Conference on Electric and Hybrid Vehicles**, p. 1–8, 2006.

HAHN, T. et al. **Demystifying digital signal processing ( DSP ) programming : The ease in realizing implementations with TI DSPs**. Dallas, 2015. Disponível em: <<http://www.ti.com/lit/wp/spry281/spry281.pdf>>.

HAJIA, N.; VENKATESH, B. SOC model of high power Lithium-Ion battery. In: **2015 IEEE Electrical Power and Energy Conference (EPEC)**. IEEE, 2015. p. 112–119. ISBN 978-1-4799-7662-1. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7379936>>.

HALPER, M.; ELLENBOGEN, J. Supercapacitors: A brief overview. **Report No. MP 05W0000272, The ...**, n. March, p. Report No. MP 05W0000272, 1–29, 2006. Disponível em: <[http://wwsrv1.mitre.org/work/tech{\\\_}papers/tech{\\\_}papers{\\\_}06/06{\\\_}0667/06{\\\_}0667.pdf](http://wwsrv1.mitre.org/work/tech{\_}papers/tech{\_}papers{\_}06/06{\_}0667/06{\_}0667.pdf)>.

HAO, J.; WU, J.; GUO, C. Modeling and simulation of CAN network based on OPNET. In: **2011 IEEE 3rd International Conference on Communication Software and Networks**. IEEE, 2011. p. 577–581. ISBN 978-1-61284-485-5. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6014336>>.

HARTWICH, F.; BASSEMIR, A. The configuration of the CAN Bit Timing. **6th International CAN Conference**, p. 1–10, 1999. Disponível em:

<[http://www.intron-tech.com/downfile{\%}5CCANcriterion{\%}5CBOSCHTheconfigofCANBitTiming{\\\_}L.pdf](http://www.intron-tech.com/downfile{\%}5CCANcriterion{\%}5CBOSCHTheconfigofCANBitTiming{\_}L.pdf)>.

HEATH, S. **Microprocessor Architectures and Systems: RISC, CISC and DSP**. [S.l.: s.n.], 1991. 279 p. ISBN 9781483278247.

HIRANUMA, S. et al. Experimental consideration on DC-DC converter circuits for fuel cell hybrid electric vehicle. In: **2012 IEEE International Electric Vehicle Conference**. IEEE, 2012. p. 1–8. ISBN 978-1-4673-1561-6. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6183264>>.

HUA, A. C.-C.; SYUE, B. Z.-W. Charge and discharge characteristics of lead-acid battery and LiFePO<sub>4</sub> battery. In: **The 2010 International Power Electronics Conference - ECCE ASIA -**. IEEE, 2010. p. 1478–1483. ISBN 978-1-4244-5394-8. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5544506>>.

HUGHES, A. **Electric Motors and Drives Fundamentals, Types and Applications**. 3. ed. Burlington: Elsevier Ltd, 2006. 1–30 p. ISBN 978-0-7506-4718-2.

HUGHES, A.; DRURY, B. **Electric Motors and Drives Fundamentals, Types and Applications**. 4. ed. Waltham: Elsevier Ltd, 2013. 436 p. ISBN 9780080983325.

JAGUEMONT, J. et al. Lithium Ion Battery Aging Experiments at Sub-Zero Temperatures and Model Development for Capacity Fade Estimation. **IEEE Transactions on Vehicular Technology**, v. 9545, n. c, p. 1–1, 2015. ISSN 0018-9545. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7226857>>.

JIANG, J.; ZHANG, C. **Fundamentals and applications of lithium-ion batteries in electric drive vehicles**. 1. ed. [S.l.]: John Wiley & Sons Singapore Pte. Ltd, 2015. 299 p. ISBN 9781118414781.

Jun Xu et al. The State of Charge Estimation of Lithium-Ion Batteries Based on a Proportional-Integral Observer. **IEEE Transactions on Vehicular Technology**, v. 63, n. 4, p. 1614–1621, may 2014. ISSN 0018-9545. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6648470>>.

KAZMIERCZUK, M. K. **Pulse-Width Modulated DC-DC Power Converters**. Chichester, West Sussex: John Wiley & Sons, Ltd., 2008. 779 p. ISSN 00207209. ISBN 9780470694640. Disponível em: <<https://books.google.co.kr/books?id=H.FwBkSpYY0C>  
<<http://doi.wiley.com/10.1002/9780470694640>>.

KRISHNAN, R. **Permanent Magnet Synchronous and Brushless DC Motor Drives**. Boca Raton: CRC Press, 2010. 564 p. ISBN 9780824753849.

LINHARES, M. V. **Modelo de programação e suporte de execução para aplicações multitarefa em processadores dsp de pequeno porte**. 118 p. Tese (Doutorado) — Universidade Federal de Santa Catarina, 2004. Disponível em: <<http://repositorio.ufsc.br/xmlui/handle/123456789/87546>>.

LUO, F. L.; YE, H. **Advanced Dc / Dc Converters**. New York, London, Boca Raton, Washington: CRC Press, 2004. ISBN 0849319560.

MAURICI, A. B. **Suporte a Redes CAN para Aplicações Embarcadas**. 93 p. Tese (Doutorado) — Universidade Federal de Santa Catarina – UFSC, 2005.

MELO, R. R.; ANTUNES, F. L. M.; DAHER, S. Bidirectional interleaved dc-dc converter for supercapacitor-based energy storage systems applied to microgrids and electric vehicles. In: **2014 16th European Conference on Power Electronics and Applications**. IEEE, 2014. p. 1–10. ISBN 978-1-4799-3015-9. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6911016>>.

MIRANDA, M. A. P.; LACERDA, V. R. L. **Redes CAN ( Controller Area Network )**. [S.l.]. 1–5 p.

MOMOH, O.; OMOIGUI, M. An overview of hybrid electric vehicle technology. In: **2009 IEEE Vehicle Power and Propulsion Conference**. IEEE, 2009. p. 1286–1292. ISBN 978-1-4244-2600-3. ISSN 0018-9219. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5289703>>.

NATALE, M. D.; ZENG, H.; GHOSAL, P. G. A. **Understanding and Using the Controller Area Network Communication Protocol**. Cambridge: Cambridge University Press, 2013. 223 p.

ISSN 1098-6596. ISBN 9788578110796. Disponível em:  
 <<http://ebooks.cambridge.org/ref/id/CB09781107415324A009>>.

NATIONAL, I. **Controller Area Network ( CAN ) Overview**. [S.l.]: National Instrument, 2014. 2–6 p.

NIAN, X.; PENG, F.; ZHANG, H. Regenerative Braking System of Electric Vehicle Driven by Brushless DC Motor. **IEEE Transactions on Industrial Electronics**, v. 61, n. 10, p. 5798–5808, oct 2014. ISSN 0278-0046. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6712129>>.

NISHYMA, R. S. **CARACTERIZAÇÃO DE SUPERCAPACITORES À BASE DE COMPÓSITOS RuO<sub>2</sub>/POLIANILINA**. Tese (Doutorado) — UNIVERSIDADE FEDERAL DE MATO GROSSO - UFMT, 2007.

PADILHA, F. J. d. C. **TOPOLOGIAS DE CONVERSORES CC-CC NÃO ISOLADOS COM SAÍDAS SIMÉTRICAS PARA SISTEMAS FOTOVOLTAICOS**. 1–175 p. Tese (Doutorado) — Universidade Federal do Rio De Janeiro UFRJ, 2011.

PATSKO, L. Tutorial–Aplicações, Funcionamento e Utilização de Sensores. **Maxwell Bohr: Instrumentação eletrônica**, p. 84, 2006. Disponível em:  
 <[http://www.maxwellbohr.com.br/downloads/robotica/mec1000{\\\_}kdr5000/tutorial{\\\_}eletronica{\\\_}-{\\\_}aplicacoes{\\\_}e{\\\_}funcionamento{\\\_}de{\\\_}sensores.pdf](http://www.maxwellbohr.com.br/downloads/robotica/mec1000{\_}kdr5000/tutorial{\_}eletronica{\_}-{\_}aplicacoes{\_}e{\_}funcionamento{\_}de{\_}sensores.pdf)>.

PINHEIRO, B. C. **SISTEMA DE CONTROLE TEMPO REAL Breno Carneiro Pinheiro**. Tese (Doutorado) — UNIVERSIDADE FEDERAL DE SANTA CATARINA - UFSC, 2009.

RAFIQUZZAMAN, M. **Microcontroller Theory and Applications with the PIC18F**. 1. ed. New Jersey: by John Wiley & Sons, Inc., Hoboken, New Jersey. Published, 2014. 478 p. ISBN 139780470947692. Disponível em: <<http://ebooks.cambridge.org/ref/id/CB09781107415324A009><http://www.ncbi.nlm.nih.gov/pubmed/25246403><http://www.pubmedcentral.nih.gov/articlerender.fcgi?artid=PMC4249520><http://aac.asm.org/cgi/doi/10.1128/AAC.03728-14>>.

RASHID, M. H. **POWER ELECTRONICS HANDBOOK DEVICES, CIRCUITS, AND APPLICATIONS**. 3. ed. AMSTERDAM, BOSTON, HEIDELBERG, LONDON, NEWYORK, OXFORD PARIS, SAN DIEGO, SAN FRANCISCO, SINGAPORE, SYDNEY, TOKYO: Elsevier Inc., 2011. 1375 p. ISBN 9780123820365.

REN, F. et al. Effects of Electromagnetic Interference on Control Area Network Performance. In: **2007 IEEE Region 5 Technical Conference**. IEEE, 2007. p. 199–204. ISBN 978-1-4244-1279-2. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4380381>>.

ROQUEIRO, N.; FARIA, M. G. D.; COLET, E. F. Sliding Mode Controller and Flatness Based Set-Point Generator for a Three Wheeled Narrow Vehicle. **IFAC Proceedings Volumes**, v. 44, n. 1, p. 11925–11930, jan 2011. ISSN 14746670. Disponível em: <<http://linkinghub.elsevier.com/retrieve/pii/S1474667016455321>>.

SHIN, C. A framework for fragmenting/reconstituting data frame in Controller Area Network (CAN). In: **16th International Conference on Advanced Communication Technology**. IEEE, 2014. p. 1261–1264. ISBN 978-89-968650-3-2. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6779161>>.

SILVA, A. d. P. M. da. **Uso do DSP na Instrumentação Associada à Medição Distribuída de Temperatura**. 40 p. Tese (Doutorado) — Universidade Federal de Pernambuco, 2008. Disponível em: <[http://www2.ee.ufpe.br/instrumentacao/monografias/Antonio{\\\_}Padua{\\\_}PROMINP{\\\_}I.pdf](http://www2.ee.ufpe.br/instrumentacao/monografias/Antonio{\_}Padua{\_}PROMINP{\_}I.pdf)>.

SIMÃO, R. F. **Representação Em Bond Graphs De Motores Brushless Dc E Inversores De Frequência**. Tese (Doutorado) — Universidade Federal de Santa Catarina para, 2013.

SOUSA, R. V. de. **CAN ( CONTROLLER AREA NETWORK ): UMA ABORDAGEM PARA AUTOMAÇÃO E CONTROLE NA ÁREA AGRÍCOLA**. 94 p. Tese (Doutorado) — Universidade de São Paulo, 2002. Disponível em: <[www.teses.usp.br/teses/.../RafaelVieiradeSousaDissertacaoEESCUSP.pdf](http://www.teses.usp.br/teses/.../RafaelVieiradeSousaDissertacaoEESCUSP.pdf)>.

STEMMER, M. R. **REDES LOCAIS INDUSTRIAIS A integração da Produção Através Das Redes de Comunicação**. 1. ed. [S.l.]: Editora da UFSC, 2010. 272 p. ISBN 9788532804921.

TEH, K. H. et al. Home appliances management system using Controller Area Network (CAN). In: **The 17th Asia Pacific Conference on Communications**. IEEE, 2011. p. 899–904. ISBN 978-1-4577-0390-4. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6152937>>.

TEXAS, I. Enhanced Controller Area Network ( eCAN ). 2009.

Texas Instruments. **TMS320x2806x Technical Reference Manual**. 2016. 1191 p.

TROVAO, J. P. et al. Study of inductor effects in a bidirectional DC-DC converter for electrical vehicle. In: **The XIX International Conference on Electrical Machines - ICEM 2010**. IEEE, 2010. p. 1–6. ISBN 978-1-4244-4174-7. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5607834>>.

UGUR, E.; VURAL, B. Comparison of different small signal modeling methods for bidirectional DC-DC converter. In: **2014 International Conference on Renewable Energy Research and Application (ICRERA)**. IEEE, 2014. v. 5, n. Ccm, p. 913–915. ISBN 978-1-4799-3795-0. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7016518>>.

VALLE, R. L. **Acionamento de um Motor Síncrono de Imãs Permanentes sem Escovas Visando Aplicação em Veículos Elétricos**. 146 p. Tese (Doutorado) — Universidade Federal de Juiz de Fora, 2013. Disponível em: <<http://www.ufjf.br/ppee/files/2014/03/Disserta{\%}C3{\%}A7{\%}C3{\%}A3o-Rodolfo-Lacerda-Valle.pdf>>.

VERGINE, T. et al. A 65nm CMOS technology radiation-hard bandgap reference circuit. In: **2014 10th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME)**. IEEE, 2014. p. 1–4. ISBN 978-1-4799-4994-6. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6872688>>.

VIEIRA, R. S.; NICOLAZZI, L. C.; ROQUEIRO, N. Modelling a tilting three-wheeled narrow vehicle with six degrees of freedom. **2009, 20th International Congress of Mechanical Engineering**, 2009.

Wang Jianfeng; Wang Dafang; Xiong Jie. The design of electric motor car's body network based on CAN-bus distributed control. In: **2009 Chinese Control and Decision Conference**. IEEE, 2009. p. 3712–3717. ISBN 978-1-4244-2722-2. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5191511>>.

WU, C. et al. Research on Overcharge and Overdischarge Effect on Lithium-Ion Batteries. In: **2015 IEEE Vehicle Power and Propulsion Conference (VPPC)**. IEEE, 2015. p. 1–6. ISBN 978-1-4673-7637-2. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7353006>>.

XUE, X. D. et al. Prediction of charging and discharging performances of supercapacitor modules. In: **2013 5th International Conference on Power Electronics Systems and Applications (PESA)**. IEEE, 2013. p. 1–8. ISBN 978-1-4799-3491-1. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6828243>>.

YANG, Y.-P.; HU, T.-H. A New Energy Management System of Directly-Driven Electric Vehicle with Electronic Gearshift and Regenerative Braking. In: **2007 American Control Conference**. IEEE, 2007. p. 4419–4424. ISBN 1-4244-0988-8. ISSN 0743-1619. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=4282781>>.

YANWEN, L. et al. Design of automotive CAN network management based on OSEK standard. In: **Proceedings of 2011 International Conference on Electronic & Mechanical Engineering and Information Technology**. IEEE, 2011. v. 2, p. 717–721. ISBN 978-1-61284-087-1. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6023149>>.

ZHAO, J.; YANGWEI, Y. Brushless DC Motor Fundamentals Application Note. **MPS, The future of Analog IC Technology**, n. July 2011, p. 19, 2011.

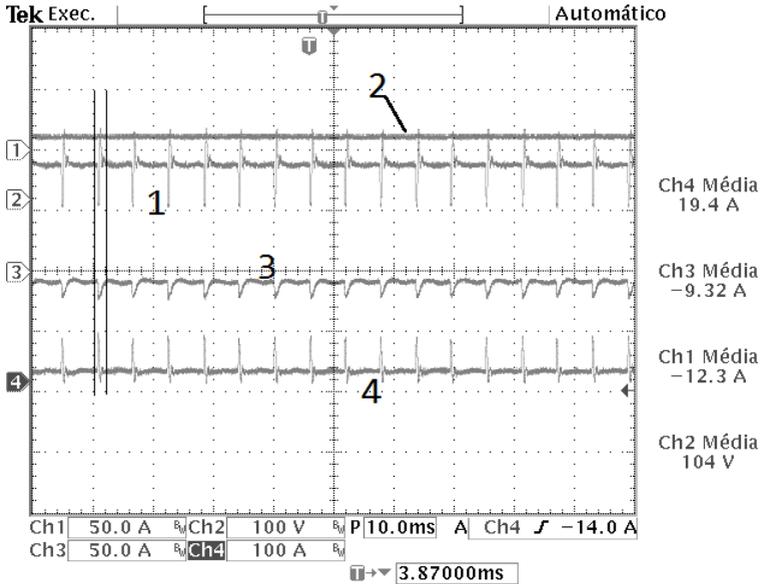
Zheng Wang; Li Xia; Di Wu. Design of CAN network test system for ship power station monitoring. In: **2015 Chinese Automation Congress (CAC)**. IEEE, 2015. p. 1580–1583. ISBN 978-1-4673-7189-6. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=7382753>>.

## APÊNDICE A – Apêndice Testes



## A.1 TESTE MODO MOTOR REGENERATIVO

Figura 65: Teste Modo Motor Regenerativo



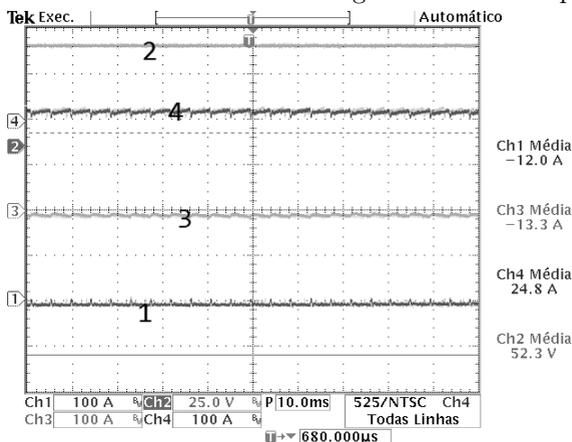
Tem na Figura 65 mais um exemplo para quando o motor esta regenerando energia, com a seguinte situação: bateria com 104 V e supercapacitor com 45 V, nessas condições a bateria recebe 8 A e o conversor CC-CC drena o restante da corrente para o supercapacitor. Os números da Figura 65 representam: 1 Corrente do conversor do Conversor CC-CC, 2 tensão da bateria, 3 corrente de bateria e 4 corrente regenerado pelo motor *brushless*. o valores médios estão bem próximo dos desejados.

## A.2 TESTE MODO MOTOR COMO CARGA

Demonstração de mais alguns exemplos do sistema de gerenciamento para o Modo Motor como Carga. Na Figura 66 temos um exemplo no qual mostra-se a tensão do capacitor. Tem-se para a Figura 66 a seguinte descrição dos números: 1 Corrente do Conversor CC-CC, 2 tensão do supercapacitor, 3 corrente absorvida pela bateria e 4 corrente solicitada pelo motor *brushless*. O formato de onda me-

nos oscilante é devido a escala que está em 100 A. Como descrição da situação tem-se: bateria com 108 V e supercapacitor com 52V, com esta faixa de tensão neste modo de controle, a corrente exigida deve ser compartilhada entre bateria e supercapacitor em 50% para cada, bem próximo da situação apresentada na Figura 66, essa pequena diferença ocorre devido a velocidade da rede CAN.

Figura 66: Teste Modo Motor como Carga bat=108V e supercap=52V



Como segundo exemplo a Figura 67 demonstra o caso em que a bateria tem que fornecer 60% aproximadamente da corrente exigida pelo motor, pois a bateria está com 115,9 V e o supercapacitor que não aparece por limitações do osciloscópio estava com 45 V. a descrição dos números da Figura 67 são: 1 corrente que o conversor CC-CC está drenando, 2 tensão de bateria, 3 corrente de bateria e 4 corrente solicitada pela motor *brushless*.

A Figura 68 é o último exemplo desta seção embora possam ser mostrados inúmeras outras possibilidades. No caso da Figura 68 tem-se uma corrente maior que 90 A para uma tensão de bateria de 109 V e a tensão do capacitor está em 60 V. Com estas condições a bateria deve fornecer 30 A e o supercapacitor através do conversor CC-CC o restante da demanda de corrente. A situação bem próxima desejada é obtida na Figura 68 onde tem-se as seguintes representações: 1 corrente do drenada do supercapacitor, 2 tensão da bateria, 3 corrente drenada da bateria e 4 corrente solicitada pelo motor *brushless*

Figura 67: Teste Modo Motor como Carga bat=116V e supercap=45V

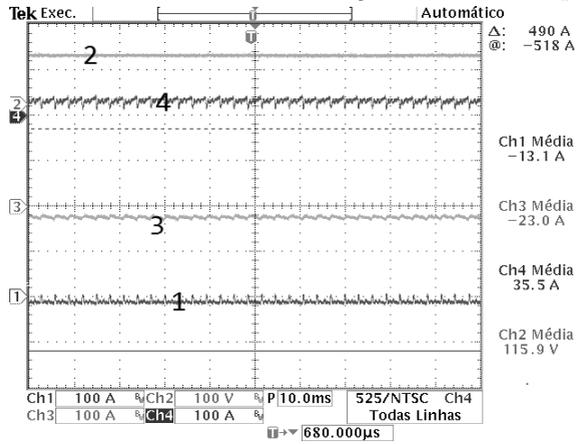
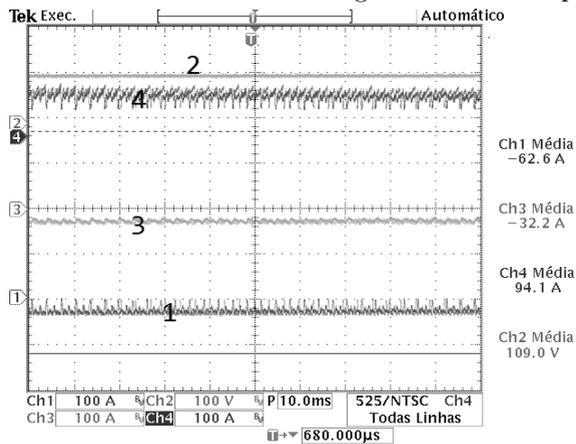


Figura 68: Teste Modo Motor como Carga bat=109V e supercap=60V





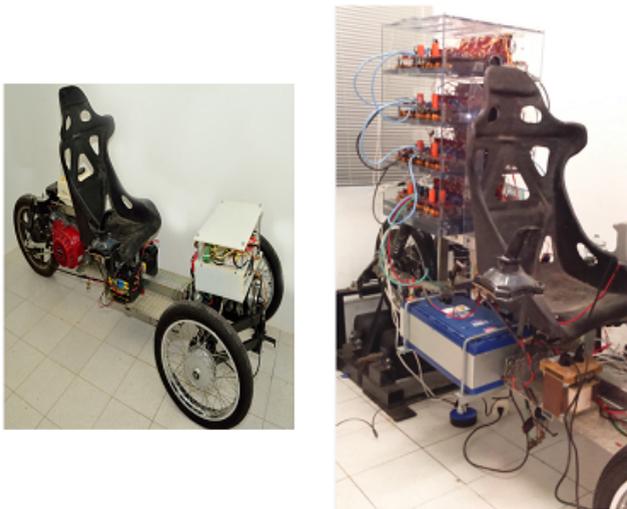
## APÊNDICE B - Apêndice Triciclo elétrico



## B.1 ESTRUTURA DO TRICICLO ELÉTRICO

A Figura 69 mostra a estrutura inicial do triciclo e depois a sua transformação em veículo elétrico.

Figura 69: Estrutura inicial e a transformação em elétrico



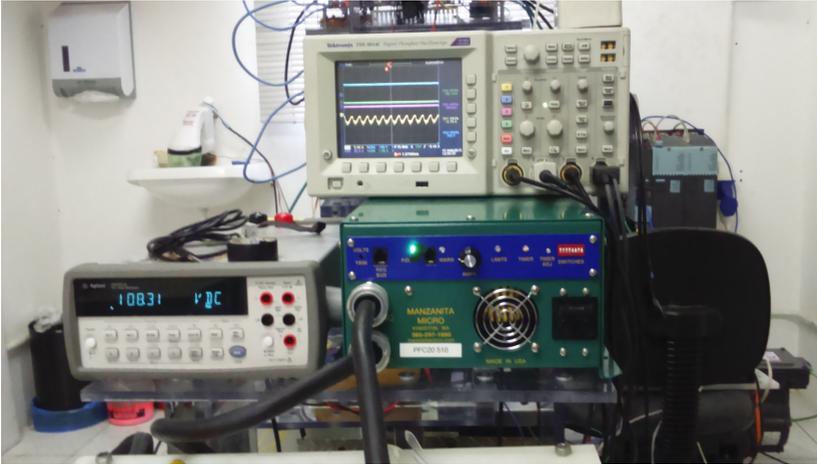
A Figura 70 mostra a estrutura do triciclo.

Figura 70: Triciclo elétrico



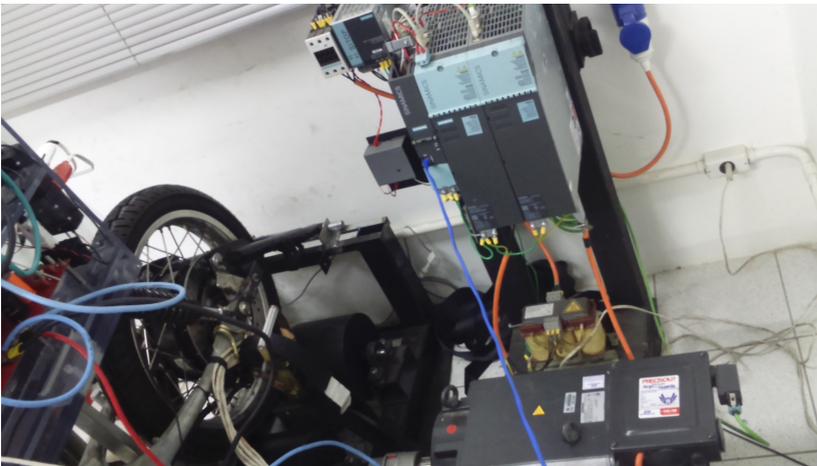
A Figura 71 mostra os instrumentos de visualização dos dados.

Figura 71: Osciloscópio e multímetro



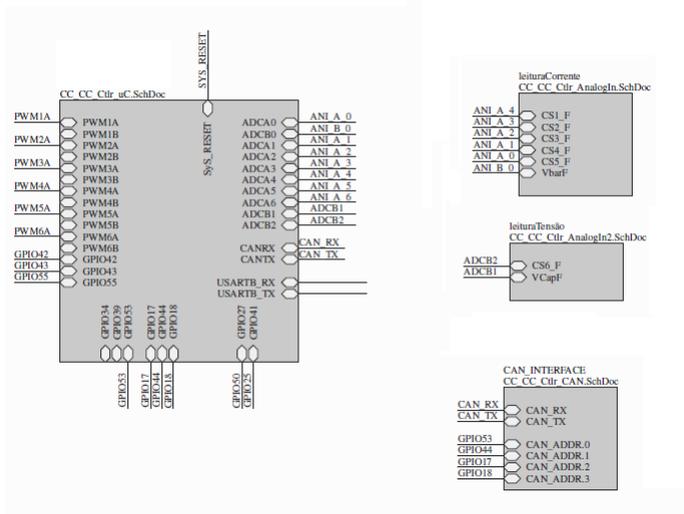
A Figura 72 mostra o dinamômetro onde foram realizados os ensaios.

Figura 72: Dinamômetro



A Figura 73 apresenta alguns GPIOs.

Figura 73: GPIOs



A Figura 74 apresenta alguns esquemáticos da rede CAN.

Figura 74: esquemáticos da rede CAN

