



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CAMPUS ARARANGUÁ-ARA
CURSO DE ENGENHARIA DE ENERGIA
PLANO DE ENSINO

SEMESTRE 2012.2

I. IDENTIFICAÇÃO DA DISCIPLINA:

CÓDIGO	NOME DA DISCIPLINA	Nº DE HORAS-AULA SEMANAIS		TOTAL DE HORAS-AULA SEMESTRAIS
		TEÓRICAS	PRÁTICAS	
ARA 7501	Eletrônica Digital	03	01	72

HORÁRIO

TURMAS TEÓRICAS	TURMAS PRÁTICAS	MODALIDADE
04655 – 3.2020(2) 6.1830(2)	04655 – 3.2020(2)	Presencial

II. PROFESSOR(ES) MINISTRANTE(S)

Fabício de Oliveira Ourique

III. PRÉ-REQUISITO(S)

CÓDIGO	NOME DA DISCIPLINA

IV. CURSO(S) PARA O(S) QUAL(IS) A DISCIPLINA É OFERECIDA

Graduação em Engenharia da Computação.

V. JUSTIFICATIVA

Eletrônica Digital é um dos pilares da formação do engenheiro da computação, e essa disciplina introduz ao aluno conceitos básicos de circuitos digitais, seqüenciais e combinacionais, bem como apresenta noções de HDL.

VI. EMENTA

Resumo histórico da evolução dos sistemas digitais. Álgebra de Boole (teoremas). Portas lógicas. Parâmetros físicos e limitações de portas lógicas e circuitos integrados. Circuitos combinacionais. Técnicas de minimização de hardware. Implementação de dispositivos elementares de memória (latches e flip-flops). Linguagens de descrição de hardware. Compiladores VHDL e implementação de módulos básicos. Ambiente de simulação. Códigos. Circuitos codificadores e decodificadores. Sistemas numéricos. Circuitos Aritméticos.

VII. OBJETIVOS

Objetivos Gerais:

Fornecer subsídio teórico e prático para o entendimento de circuitos digitais combinacionais e seqüenciais.

Objetivos Específicos:

- Introduzir conceitos de portas lógicas e álgebra booleana;
- discutir o conceito lógica combinacional;
- discutir o conceito de lógica sequencial;
- discutir projeto de contadores, registradores;
- introduzir noções de HDL.

VIII. CONTEÚDO PROGRAMÁTICO

Conteúdo Teórico:

Descrevendo Circuitos Lógicos

Constantes e Variáveis Booleanas

Tabelas-verdade

Porta OR

Porta AND

Porta NOT

Descrevendo circuitos lógicos algebricamente

Avaliando as saídas dos circuitos lógicos

Implementando circuitos a partir de expressões Booleanas

Portas NOR e portas NAND

Teoremas Booleanos

Teoremas de DeMorgan

Universalidade das portas NAND e NOR

Atraso de propagação

Formato e Sintaxe do HDL

Circuitos Lógicos Combinacionais

Forma de soma-de-produtos

Simplificação de circuitos lógicos

Simplificação algébrica

Projetando circuitos combinacionais

Método do mapa de Karnaugh

Circuitos Exclusive-OR e Exclusive-NOR

Circuitos Gerador e Verificador de Paridade

Circuitos para Habilitar/Desabilitar

Características Básicas de CIs Digitais

Dispositivos Lógicos Programáveis

Representando Dados em HDL

Tabelas-verdade usando HDL

Estruturas de controle de decisão em HDL

Flip-Flops

Latch com portas NAND

Latch com portas NOR

Pulsos digitais

Sinais de clock e flip-flop com clock

Flip-flop SR com clock

Flip-flop JK com clock

Flip-flop D com clock

Latch D

Entradas assíncronas

Aplicações de flip-flops

Sincronização de flip-flop

Detectando um sequência de entrada

Armazenamento e transferência de dados

Transferência serial de dados: Registrador de deslocamento

Divisão de frequência e contagem

Dispositivos Schmitt-trigger

Multivibrador monoestável

Circuitos geradores de clock

Circuitos seqüenciais usando HDI

Dispositivos disparados por borda

Aritmética Digital: Operações e Circuitos

Adição e subtração binárias

- Representação de número com sinal
- Adição no sistema de complemento de 2
- Subtração no sistema de complemento de 2
- Multiplicação de números binários
- Divisão Binária
- Adição BCD
- Aritmética Hexadecimal
- Circuitos aritméticos
- Somador binário paralelo
- Projeto de um somador completo
- Somador paralelo completo com registradores
- Propagação do Carry
- Somador paralelo em circuito integrado
- Sistema de complemento de 2
- Circuito integrado ALU
- Operações Lógicas em vetores de bits com HDL
- Somadores em HDL

Contadores e Registradores

- Contadores Assíncronos
- Atraso de propagação em contadores assíncronos
- Contadores síncronos
- Contadores de módulo $< 2^N$
- Contadores síncronos decrescentes e crescentes/decrescentes
- Contadores com carga paralela
- Circuitos integrados de contadores síncronos
- Decodificando um contador
- Analisando contadores síncronos
- Projeto de contadores síncronos
- Contadores básicos usando HDL
- Máquinas de estado
- Circuitos integrados de registradores
- Contadores com registradores de deslocamento
- Registradores em HDL
- Contadores em Anel em HDL
- Monoestáveis em HDL

Famílias Lógicas e Circuitos Integrados

- Família TTL
- Características da série TTL
- Família CMOS
- Características da série CMOS
- Saídas de coletor aberto e de dreno aberto
- Saídas lógicas tristate
- Características de uma FPGA

Circuitos Lógicos MSI

- Decodificadores
- Decodificadores/Drivers BCD para 7 segmentos
- Display de cristal líquido
- Codificadores
- Multiplexadores
- Aplicações de multiplexadores
- Demultiplexadores
- Comparador de magnitude
- Conversores de código
- Barramento de dados
- Registradores tristate
- Operações de barramento de dados
- Decodificadores usando HDL
- Decodificador / Driver HDL para 7 segmentos

Codificadores usando HDL
Multiplexadores e demultiplexadores em HDL
Comparadores de magnitude em HDL
Conversores de código em HDL
Projetos de Sistemas Digital Usando HDL
Projeto de acionador de motor de passo
Projeto de codificador para teclado numérico
Projeto de relógio digital
Projeto de frequencímetro

IX. METODOLOGIA DE ENSINO / DESENVOLVIMENTO DO PROGRAMA

Aula expositiva e dialogada com dinâmicas em grupos. Atividades práticas em laboratório.

X. METODOLOGIA E INSTRUMENTOS DE AVALIAÇÃO

- A verificação do rendimento escolar compreenderá **frequência e aproveitamento** nos estudos, os quais deverão ser atingidos conjuntamente. Será obrigatória a frequência às atividades correspondentes a cada disciplina, ficando nela reprovado o aluno que não comparecer, no mínimo a 75% das mesmas.
 - A nota mínima para aprovação na disciplina será 6,0 (seis). (Art. 69 e 72 da Res. nº 17/CUn/1997).
 - O aluno com frequência suficiente (FS) e média das notas de avaliações do semestre entre 3,0 e 5,5 terá direito a uma nova avaliação no final do semestre (REC), exceto as atividades constantes no art.70,§ 2º. A nota será calculada por meio da média aritmética entre a média das notas das avaliações parciais (MF) e a nota obtida na nova avaliação (REC). (Art. 70 e 71 da Res. nº 17/CUn/1997).
- $$NF = (MF + REC)/2$$
- Ao aluno que não comparecer às avaliações ou não apresentar trabalhos no prazo estabelecido será atribuída nota 0 (zero). (Art. 70, § 4º da Res. nº 17/CUn/1997)

Cálculo da média: Avaliações Teórica e Prática

Primeira avaliação teórica: P1
Segunda avaliação teórica: P2
Terceira avaliação teórica: P3
Listas de Exercícios: LE

$$M_{\text{semestral}} = 0.3 \times P1 + 0.3 \times P2 + 0.3 \times P3 + 0.1 \times LE$$

* As provas poderão conter questões objetivas, objetivas mistas e dissertativas e ilustrativas.

Poderão ser designados trabalhos escritos para complementar os assuntos. Neste caso a nota dos mesmos será incluída na avaliação teórica.

Nova avaliação

• Para pedido de segunda avaliação somente em casos em que o aluno, por motivo de força maior e plenamente justificado, deixar de realizar avaliações previstas no plano de ensino, deverá formalizar pedido de avaliação à Direção do Campus Araranguá dentro do prazo de 3 dias úteis apresentando comprovação. ([Ver formulário](#))

XI. CRONOGRAMA PREVISTO**Provas:****P1: 05/10****P2: 09/11****P3: 14/12****Prova Substitutiva (PS): 21/12****Recuperação (REC): 19/02**

Semana	Data	Semana	Assunto
1	04/set	Terça	
	07/set	Sexta	Feriado
2	11/set	Terça	Conceitos Introdutório
	14/set	Sexta	Sistemas de Numeração e Códigos
3	18/set	Terça	Descrevendo Circuitos Lógicos
	21/set	Sexta	Descrevendo Circuitos Lógicos
4	25/set	Terça	Circuitos Lógicos Combinacionais
	28/set	Sexta	Circuitos Lógicos Combinacionais
5	02/out	Terça	Circuitos Lógicos Combinacionais
	05/out	Sexta	Prova 1
6	09/out	Terça	Flip-Flops
	12/out	Sexta	Feriado
7	16/out	Terça	Flip-Flops
	19/out	Sexta	Aritmética Digital
8	23/out	Terça	Aritmética Digital
	26/out	Sexta	Contadores e Registradores
9	30/out	Terça	Contadores e Registradores
	02/nov	Sexta	Feriado
10	06/nov	Terça	Família Lógicas
	09/nov	Sexta	Prova 2
11	13/nov	Terça	Circuitos Lógicos MSI
	16/nov	Sexta	Circuitos Lógicos MSI
12	20/nov	Terça	Circuitos Lógicos MSI
	23/nov	Sexta	Circuitos Lógicos MSI
13	27/nov	Terça	Circuitos Lógicos MSI
	30/nov	Sexta	Projetos de Sistemas Digitais
14	04/dez	Terça	Projetos de Sistemas Digitais
	07/dez	Sexta	Projetos de Sistemas Digitais
15	11/dez	Terça	Projetos de Sistemas Digitais
	14/dez	Sexta	Prova 3
16	18/dez	Terça	Correção da Prova 3
	21/dez	Sexta	Prova Substitutiva
17	19/fev	Terça	Prova de Recuperação
	22/fev	Sexta	Correção da prova de Recuperação
18	26/fev	Terça	Divulgação das notas finais e encerramento do semestre

A aula do dia 03/09 será recuperada através de uma atividade extra-classe.

Feriados previstos para o semestre 2012.2:

DATA	
Setembro	07/09 – Independência do Brasil
Outubro	12/10 – Nossa Senhora Aparecida
Novembro	02/11 – Finados
	15/11 – Proclamação da República

XIII. BIBLIOGRAFIA BÁSICA

1. SISTEMAS DIGITAIS - PRINCÍPIOS E APLICAÇÕES, MOSS, GREGORY L., TOCCI, RONALD J., WIDMER, NEAL S., PEARSON BRASIL, 11ª, 2011.
2. SISTEMAS DIGITAIS; VAHID, FRANK; BOOKMAN COMPANHIA ED; 1ª; 2008.
3. Sistemas Digitais: Fundamentos e aplicações Floyd, Bookman, 2007.

XIV. BIBLIOGRAFIA COMPLEMENTAR

1. BIGNELL, J. W. e DONOVAN, R. L.. Eletrônica Digital. Volumes 1 e 2, São Paulo: Makron Books.
2. CAPUANO, Francisco G.. Exercícios de Eletrônica Digital. São Paulo: Érica.
3. MALVINO, A. P. e LEACH, D. P.. Eletrônica Digital – Princípios e Aplicações. Volumes 1 e 2, São Paulo: McGraw-Hill, 1987
4. ZUBIA, J.G. Problemas Resueltos de Electrónica Digital – Paso a Paso. Thomson.
5. PEDRONI, Volnei. Eletrônica Digital Moderna e VHDL:Princípios Digitais, Eletrônica Digital, Projeto Digital, Microeletrônica e VHDL. São Paulo. Campus. ISBN: 9788535234657

Obs: Os livros acima citados constam na Biblioteca Setorial de Araranguá ou estão em fase de compras pela UFSC.

Fabrizio de Oliveira Ourique, Dr.
Prof. Adjunto / SIAPE: 1863254
UFSC/ Campus Araranguá

Profº Fabrício de Oliveira Ourique

Aprovado na Reunião do Colegiado do Campus 10/09/12

[Assinatura]
Direção acadêmica

Prof. Dra. Luciana Soares
Sub Coordenadora do Curso de Graduação
em Engenharia de Computação
SIAPE: 1805037