

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Cícero da Silveira Postiglione

**ESTUDO DE ESTRUTURAS PARA FONTES DE
ALIMENTAÇÃO DE ESTÁGIO ÚNICO COM CORREÇÃO DO
FATOR DE POTÊNCIA**

Tese submetida ao Programa de Pós
Graduação da Universidade Federal de
Santa Catarina para a obtenção do
Grau de Doutor em Engenharia
Elétrica.

Orientador: Prof. Arnaldo José Perin,
Dr. Ing.

Co-orientador : Prof. Denizar Cruz
Martins, Dr.

Co-orientador : Prof. Claudinor
Bitencourt Nascimento, Dr.

Florianópolis

2011

Catálogo na fonte pela Biblioteca Universitária
da
Universidade Federal de Santa Catarina

P857e Postiglione, Cícero da Silveira

Estudo de estruturas para fontes de alimentação de estágio único com correção do fator de potência [tese] / Cícero da Silveira Postiglione ; orientador, Arnaldo José Perin. - Florianópolis, SC 2011.

237 p.: il., grafs., tabs.

Tese (doutorado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.

Inclui referências

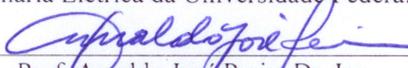
1. Engenharia elétrica. 2. Eletrônica de potencia. 3. Aparelhos e materiais eletrônicos - Abastecimento de energia. 4. Fator de potencia. I. Perin, Arnaldo Jose. II. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

CDU 621.3

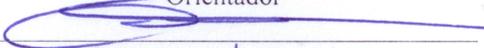
Cícero da Silveira Postiglione

**ESTUDO DE ESTRUTURAS PARA FONTES DE ALIMENTAÇÃO DE
ESTÁGIO ÚNICO COM CORREÇÃO DO FATOR DE POTÊNCIA**

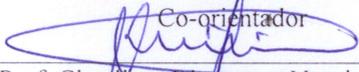
‘Esta Tese foi julgada adequada para a obtenção do Título de Doutor em Engenharia Elétrica, na área de concentração em Eletrônica de Potência e Acionamento Elétrico, e aprovada em sua forma final pelo Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.’


Prof. Arnaldo José Perin, Dr. Ing.

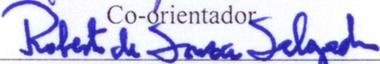
Orientador


Prof. Denizar Cruz Martins, Dr.

Co-orientador


Prof. Claudinor Bitencourt Nascimento, Dr.

Co-orientador

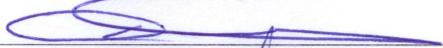

Prof. Roberto de Souza Salgado, Ph.D.

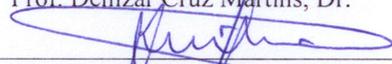
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

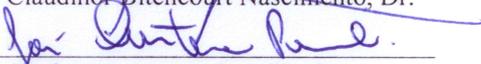
Banca Examinadora:

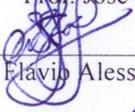

Prof. Arnaldo José Perin, Dr. Ing.

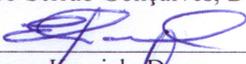
Presidente da Banca

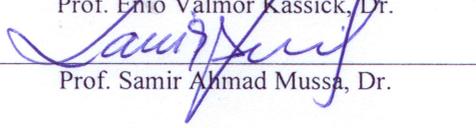

Prof. Denizar Cruz Martins, Dr.


Prof. Claudinor Bitencourt Nascimento, Dr.


Prof. José Antenor Pomilio, Dr.


Prof. Flávio Alessandro Serrão Gonçalves, Dr.


Prof. Enio Valmor Kassick, Dr.


Prof. Samir Ahmad Mussa, Dr.

À Vivian

Esposa, amiga e companheira.

AGRADECIMENTOS

Aos meus pais, Guarani e Nara por sempre terem me apoiado nos estudos e acreditado na minha capacidade, pelo suporte emocional e financeiro durante toda a minha vida e por estarem sempre presentes nos momentos necessários.

Ao Prof. Arnaldo José Perin, orientador e amigo, pela orientação, apoio e confiança depositada em meus estudos.

Ao Prof. Claudinor Bitencourt Nascimento por sua participação atuante como co-orientador, principalmente no início do trabalho.

Aos Prof. Denizar Cruz Martins, por ter aceitado entrar como co-orientador no momento em que se mostrou necessário.

Ao relator da Tese, Prof. José Antenor Pomilio, e aos membros das bancas examinadoras da Qualificação e Tese pela dedicação na análise deste trabalho, contribuindo significativamente para a conclusão do documento escrito.

Aos professores Ivo Barbi, Ênio Valmor Kassick, do INEP, que nunca negaram partilhar de seu conhecimento, fazendo com que eu pudesse crescer, tanto em minha educação como pessoa.

Ao colega e amigo de sala André Luiz Fuerback, que sempre consegue tempo para compartilhar dos problemas dos colegas.

Ao Alceu, também colega de sala e amigo de muitas mateadas e velejadas na Lagoa.

Aos demais colegas, técnicos e amigos do INEP, com quem compartilhei muitas e muitas horas de estudo e trabalho, além de algumas de descontração.

Ao CNPq por ter financiado meus estudos e à Universidade Federal de Santa Catarina pelo ensino de excelente qualidade

Em especial à Vivian pelo companheirismo e apoio durante estes anos.

Por fim, não poderia deixar de agradecer à Deus pelas oportunidades e desafios.

“Se a vida humana fosse longa o suficiente para achar a teoria final, tudo já teria sido resolvido pelas gerações anteriores. Não restaria nada para ser descoberto.”

Stephen Hawking

Resumo da tese apresentada à UFSC como parte dos requisitos para obtenção do grau de Doutor em Engenharia Elétrica.

ESTUDO DE ESTRUTURAS PARA FONTES DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO COM CORREÇÃO DO FATOR DE POTÊNCIA

CÍCERO DA SILVEIRA POSTIGLIONE

Fevereiro / 2011.

Orientador: Prof. Arnaldo Perin, Dr. Ing.

Área de Concentração: Eletrônica de Potência e Acionamentos Elétricos.

Palavras-chave: Conversor ca-cc, fonte de alimentação, correção do fator de potência, estágio único, interleaving.

Número de páginas: 237

RESUMO: Este trabalho apresenta o estudo de conversores ca-cc monofásicos isolados com elevado fator de potência e alto rendimento, baseado em estruturas de estágio único e, visando baixo custo. As estruturas apresentadas fazem uso da técnica de *interleaving* para a corrente de entrada e apresentam comutação suave do tipo ZVS (do inglês *Zero Voltage Switching*) dentro de determinadas faixas de operação. São destinadas para aplicação em fontes chaveadas de baixa potência (abaixo de 600 W) e, contribuem como novas soluções para a faixa de potência em que os filtros passivos não são viáveis e as técnicas de dois estágios possuem custo elevado. É apresentada uma breve revisão bibliográfica, contendo algumas das estruturas de conversores ca-cc de estágio único com CFP (Correção do Fator de Potência). Em seguida, são apresentadas as estruturas propostas, as quais foram analisadas matematicamente e avaliadas em simulações numérico computacionais. Foram propostas metodologias de projeto para cada estrutura estudada, bem como sugeridas diferentes estratégias de acionamento dos interruptores. Para duas estruturas foram montados protótipos para a verificação dos resultados obtidos teoricamente e através das simulações. Os resultados experimentais ratificaram os resultados teóricos obtidos.

Abstract of the Thesis presented to UFSC as a partial fulfillment of the requirements for obtaining Doctoral degree in Electrical Engineering.

STUDY OF SINGLE-STAGE POWER FACTOR CORRECTED SWITCH-MODE POWER SUPPLY TOPOLOGIES

CÍCERO DA SILVEIRA POSTIGLIONE, M.Sc.

February / 2011.

Advisor: Prof. Arnaldo Perin, Dr. Ing.

Concentration area: Power Electronics and Machine Drives.

Keywords: AC-DC converter, switch-mode power supplies, power factor correction, single stage, interleaving.

Number of pages: 237

ABSTRACT: This paper presents the study of low-cost, high power factor and high performance isolated single-phase AC-DC converters based on single-stage topologies. The proposed converters make use of the interleaving technique for the input current and feature zero voltage switching (ZVS) within certain range of operation. These topologies are intended for use in switch-mode power supplies for low power (below 600 W), contributing with new solutions for the power range where the passive filters are not feasible and the techniques of two stages are expensive. A brief literature review, containing some of the single-stage power factor correction (S²PFC) topologies is presented. Then the proposed converters are studied, analyzed mathematically and evaluated in numerical computational simulations. Design methodologies were proposed for each converter and different switching command strategies are suggested. Two prototypes were implemented for verifying the results obtained theoretically and through simulations. The experimental results were in accordance with the theoretical results.

LISTA DE FIGURAS

Fig. 1-1 - (a) Estágio de entrada de uma fonte chaveada convencional, (b) Formas de onda de tensão e de corrente proporcional na entrada e de tensão no capacitor de filtro.	36
Fig. 1-2 – Consumo total de energia de um típico computador comercial durante um ano: 354 kWh [1].....	40
Fig. 2-1 – Estrutura CFP de Dois Estágios.....	46
Fig. 2-2 – Retificador Boost.....	47
Fig. 2-3 – Corrente de entrada do retificador boost operando em diferentes modos de condução: (a) Modo de Condução Descontínua, (b) Modo de Condução Crítica, (c) Modo de Condução Contínua.	47
Fig. 2-4 – Concepção do boost MCD-EU: (a) Boost CFP MCD, (b) Conversor cc-cc PWM, (c) Boost MCD-EU.....	49
Fig. 2-5 – (a) Conversor BIFRED, (b) Conversor BIBRED.	50
Fig. 2-6 – Estrutura geral do retificador Dither MCD – (a) Esquema do Circuito, (b) Formas de onda conceituais.....	51
Fig. 2-7 – (a) Conversor boost MCD-EU original, (b) Conversor com “interruptor magnético” com $N_1=N_p$	52
Fig. 2-8 - CFP-EU MCD com enrolamento N_1 [14].....	53
Fig. 2-9 – Estrutura boost-flyback proposta por Redl em 1994 [17].....	53
Fig. 2-10 – Estrutura Bi-flyback proposta por García em 1999 [17].....	54
Fig. 2-11 – Variação da estrutura bi-flyback proposta por Weihong em 2003 [18].....	54
Fig. 2-12 – Estruturas propostas por: (a) Sebastián [21] e (b) Huber [20].....	55
Fig. 2-13 – Tensão de barramento para diversas tensões de entrada em função da potência [7].	56
Fig. 2-14 – Ângulo de condução necessário para atender a norma IEC 61000-3-2 em função da potência de entrada [7].....	57
Fig. 2-15 - Circuitos CFP MCC - (a) Com indutor adicional, (b) Com capacitor C_r adicional, (c) Com capacitor adicional.....	58
Fig. 2-16 – Estruturas propostas por Jindong com dobrador de tensão – (a)Estrutura MCD, (b) Estrutura MCC.	59
Fig. 2-17 – Formas de onda da tensão e da corrente na entrada da estrutura MCD com dobrador de Tensão.	60
Fig. 2-18 – Conversor série-paralelo ressonante com CFP.	61
Fig. 2-19 – (a) Conversor de Weinberg, (b) Conversor de Weinberg modificado.....	62

Fig. 2-20 – Conversor flyback-push-pull alimentado em corrente com correção do fator de potência.....	62
Fig. 2-21 – Reator eletrônico utilizando o princípio “charge-pump”.....	63
Fig. 2-22 – Conversor ca-cc com CFP do tipo charge-pump fonte de tensão.....	64
Fig. 2-23 – Estruturas serial interleaved boost, (a) Com Indutor Único, (b) Com Dois Indutores.....	65
Fig. 2-24 – Carregador de bateria para veículos elétricos com CFP de estágio único usando Interleaving.....	65
Fig. 2-25 – Estruturas de CFP – (a) Conversor de Nabae, (b) Serial Interleaved Boost, (c) Serial Interleaved Boost Modificada.....	66
Fig. 2-26 – Estrutura proposta para a fonte de alimentação com CFP e estágio único.....	67
Fig. 2-27 – Estrutura proposta com realce no circuito do conversor cc-cc.....	68
Fig. 2-28 – Estrutura proposta por Kwon e Do – Half-bridge flyback [41].....	70
Fig. 2-29 – Estrutura proposta por Postiglione [37].....	71
Fig. 3-1 – Estrutura de CFP sem filtro de entrada.....	74
Fig. 3-2 – Estrutura de CFP com apenas um indutor.....	75
Fig. 3-3 – Estrutura de CFP associada a diferentes conversores cc-cc isolados – (a) Flyback ZVS, (b) Forward ZVS, (c) Meia-ponte Assimétrico, (d) Meia-ponte Simétrico.....	76
Fig. 3-4 - Estrutura de CFP com um único indutor associada a diferentes conversores cc-cc isolados – (a) Flyback ZVS, (b) Forward ZVS, (c) Meia-ponte Assimétrico, (d) Meia-ponte Simétrico.....	77
Fig. 3-5 - Estrutura com interruptor auxiliar para a implementação da função dobradora para aplicação Bi-volt.....	78
Fig. 3-6 – Divisão da estrutura em dois estágios para análise....	79
Fig. 3-7 – Circuito CFP e suas grandezas.....	79
Fig. 3-8 – Primeira etapa de funcionamento do estágio CFP.....	80
Fig. 3-9 – Segunda etapa de funcionamento do estágio CFP.....	81
Fig. 3-10 – Terceira etapa de funcionamento do estágio CFP.....	82
Fig. 3-11 – Quarta etapa de funcionamento do estágio CFP.....	82
Fig. 3-12 – Quinta etapa de funcionamento do estágio CFP.....	83
Fig. 3-13 – Sexta etapa de funcionamento do estágio CFP.....	83
Fig. 3-14 – Sétima etapa de funcionamento do estágio CFP.....	84
Fig. 3-15 – Oitava etapa de funcionamento do estágio CFP.....	84
Fig. 3-16 – Formas de onda teóricas para o estágio CFP.....	85

Fig. 3-17 – Circuito que representa as correntes relacionadas com os nós de entrada.....	87
Fig. 3-18 – Formas de onda e intervalos de tempo de interesse para análise.....	88
Fig. 3-19 – Primeira Etapa.....	88
Fig. 3-20 – Aproximação da corrente no indutor L_{in1} por uma reta para $\mu_0 = 0,33$	91
Fig. 3-21 – Segunda Etapa.....	91
Fig. 3-22 – Terceira Etapa.....	93
Fig. 3-23 – Circuito equivalente para a quarta etapa de operação.....	95
Fig. 3-24 – Corrente de L_{in1} para $\alpha = 0,94$, $\mu_0 = 0,35$, $D = 0,4$	98
Fig. 3-25 – Corrente calculada e aproximada do indutor L_{in1}	99
Fig. 3-26 – Principais formas de onda aproximadas.....	101
Fig. 3-27 – Intervalo de condução normalizado.....	103
Fig. 3-28 – Soma dos intervalos de condução da corrente nos indutores L_{in} normalizadas em relação ao período de comutação em função do ângulo da tensão de entrada: (a) Para $D = 0,5$, (b) Para $D = 0,1$	106
Fig. 3-29 – Formas de onda da corrente de entrada normalizada para $\alpha = 0,9$ e diferentes valores de razão cíclica D	110
Fig. 3-30 – Correntes normalizadas nos indutores de entrada durante o semiciclo positivo da tensão de entrada: (a) Em L_{in1} , (b) Em L_{in2}	111
Fig. 3-31 – Fator de potência em função de α	113
Fig. 3-32 – Taxa de distorção harmônica total da corrente de entrada em função de α	113
Fig. 3-33 – Comparação das curvas de fator de potência usando duas metodologias diferentes para a análise do circuito.....	114
Fig. 3-34 - Característica de saída com a corrente normalizada.....	117
Fig. 3-35 – Característica de saída do conversor com a corrente de saída normalizada.....	117
Fig. 3-36 – Conversor meia-ponte, PWM, ZVS com comando assimétrico: (a) Estrutura simétrica, (b) Estrutura Assimétrica com um capacitor equivalente.....	119
Fig. 3-37 – Primeira etapa de funcionamento do conversor HB-ZVS-PWM.....	120
Fig. 3-38 – Segunda etapa de funcionamento do conversor HB-ZVS-PWM.....	121

Fig. 3-39 – Terceira etapa de funcionamento do conversor HB-ZVS-PWM.....	121
Fig. 3-40 – Quarta etapa de funcionamento do conversor HB-ZVS-PWM.....	122
Fig. 3-41 – Quinta etapa de funcionamento do conversor HB-ZVS-PWM.....	122
Fig. 3-42 – Sexta etapa de funcionamento do conversor HB-ZVS-PWM.....	123
Fig. 3-43 – Sétima etapa de funcionamento do conversor HB-ZVS-PWM.....	123
Fig. 3-44 – Oitava etapa de funcionamento do conversor HB-ZVS-PWM.....	124
Fig. 3-45 – Formas de onda do conversor HB-ZVS-PWM.....	125
Fig. 3-46 – Característica de saída do conversor HB- ZVS -PWM.....	127
Fig. 3-47 – Característica de transferência do conversor HB-ZVS-PWM.....	127
Fig. 3-48 – Circuito equivalente do conversor meia-ponte assimétrico.....	129
Fig. 3-49 – Formas de onda para análise da corrente magnetizante.....	130
Fig. 3-50 – Circuito de potência da fonte.....	140
Fig. 3-51 – Formas de onda da tensão e da corrente de entrada da fonte: (a) Sem filtro, (b) Valor médio instantâneo da corrente de entrada.....	141
Fig. 3-52 – Conteúdo harmônico de baixa frequência da corrente de entrada juntamente com os limites impostos pela IEC 61000-3-2 Classe D.....	142
Fig. 3-53 – Corrente de entrada normalizada.....	142
Fig. 3-54 – Tensão de barramento V_B e tensão de saída da fonte V_0	143
Fig. 3-55 – Corrente nos indutores de entrada L_{in1} e L_{in2} na escala de frequência da rede elétrica e detalhe na alta frequência durante o pico da tensão de entrada.....	143
Fig. 3-56 – Formas de onda de tensão nos capacitores de entrada C_{f1} e C_{f2} , na escala de frequência da rede elétrica e detalhe na alta frequência durante o pico da tensão de entrada.....	144
Fig. 3-57 – Tensão V_{ab} aplicada aos terminais do transformador.....	145
Fig. 3-58 – Potência de saída do conversor em função da frequência de comutação, tendo a razão cíclica como parâmetro.....	146

Fig. 3-59 – Tensão de barramento VB em função da frequência, tendo a razão cíclica D como parâmetro.	146
Fig. 3-60 – Estratégia de controle.....	148
Fig. 3-61 – Resultados de simulação para a tensão de saída, corrente de entrada e tensão de barramento perante um degrau de carga de 100 % para 40 % da potência nominal.	149
Fig. 3-62 – (a) Formas de onda de tensão e de corrente na entrada da fonte, (b) análise da qualidade da energia drenada pelo conversor.	151
Fig. 3-63 - Tensão de entrada (100 V/div) e corrente de entrada (200 mA/div) à 1,25Msample/s para a potência de saída de 51,3 W. .	153
Fig. 3-64 – Formas de onda de corrente nos indutores L_{in1} e L_{in2} e na entrada do conversor, na escala da frequência da rede elétrica e detalhe na frequência de comutação durante o pico da tensão de entrada.	154
Fig. 3-65 – Tensão e corrente na saída do conversor na potência nominal.....	155
Fig. 3-66 – Medida de rendimento e formas de onda de tensão e de corrente na entrada e tensão de saída, para potência nominal.	156
Fig. 3-67 – Curva de tendência do rendimento em função da potência de saída.	157
Fig. 3-68 – Detalhe da perda da comutação suave em S1 para a potência de saída de 75W.....	157
Fig. 3-69 – Tensão de barramento em função da potência de saída do conversor.	158
Fig. 4-1 – Estrutura do capítulo três com as modificações efetuadas.....	162
Fig. 4-2 – (a) Estruturas com dois capacitores charge-pump C_{in} , (a) Simétrica, (b) Simétrica com capacitores C_{in} conectados ao inversor, (c) com capacitores C_{in} deslocados para a entrada.	163
Fig. 4-3 – Estruturas combinadas, (a) Combinação entre as Fig. 4-2 (a) e (b), (b) Combinação entre as Fig. 4-2 (a) e (c).	164
Fig. 4-4 – Estrutura a ser estudada.	164
Fig. 4-5 – Sinais de comando dos interruptores para as duas diferentes abordagens: Mod.1 – Modulação complementar e Mod.2 – Modulação PWM convencional.	165
Fig. 4-6 – Estrutura de potência do conversor com interruptor auxiliar para operação com tensão de entrada do tipo bi-volt.	166
Fig. 4-7 – Circuito esquemático da estrutura de potência proposta.	168
Fig. 4-8 – Primeira etapa de operação.	169
Fig. 4-9 – Segunda etapa de operação.	169

Fig. 4-10 - Terceira etapa de operação.....	170
Fig. 4-11 – Quarta etapa de operação.....	170
Fig. 4-12 – Quinta etapa de operação.....	171
Fig. 4-13 – Sexta etapa de operação.....	171
Fig. 4-14 – Sétima etapa de operação.....	171
Fig. 4-15 – Oitava etapa de operação.....	172
Fig. 4-16 – Nona etapa de operação.....	172
Fig. 4-17 – Décima etapa de operação.....	173
Fig. 4-18 – Décima primeira etapa de operação.....	173
Fig. 4-19 – Décima segunda etapa de operação.....	174
Fig. 4-20 – Principais formas de onda da estrutura proposta. .	175
Fig. 4-21 – Convenções adotadas para tensões e correntes do circuito.....	177
Fig. 4-22 – Circuito equivalente durante a terceira etapa de operação.....	177
Fig. 4-23 – Circuito equivalente referente à sexta etapa de operação do circuito.....	179
Fig. 4-24 – Formas de onda: (a) da corrente no indutor de saída L_0 , e corrente de saída I_0 , (b) tensão no capacitor de barramento juntamente com o módulo da tensão de entrada V_{in}	184
Fig. 4-25 – Máxima tensão de barramento em função da frequência de comutação tendo a capacitância C_{in} como parâmetro...	187
Fig. 4-26 – Taxa de distorção harmônica total da corrente de entrada em função da frequência de comutação com C_{in} como parâmetro.....	188
Fig. 4-27 – Potência de saída do conversor em função da frequência de comutação para diferentes capacitâncias C_{in}	189
Fig. 4-28 – Tensão e corrente de entrada na potência nominal.	189
Fig. 4-29 – Análise harmônica da corrente de entrada do conversor juntamente com os limites estabelecidos pela norma.	190
Fig. 4-30 – Tensão e corrente de saída do conversor na potência nominal.	190
Fig. 4-31 - Resultados de simulação para: (a) Tensão de Barramento V_{CB} , (b) Tensão no capacitor C_{in}	191
Fig. 4-32 – Tensão V_{ab} aplicada aos terminais do transformador.	192
Fig. 4-33 – Tensão de entrada (100 V/div) e corrente de entrada (1 A/div) à 12Msample/s para a potência de saída de 200 W: (a) Sem filtro de entrada, (b) Com a adição de um pequeno filtro de entrada. .	193
Fig. 4-34 – Análise harmônica da corrente de entrada e da qualidade da energia na potência nominal.	194

Fig. 4-35 – Tensão de entrada (100 V/div) e corrente de entrada (200 mA/div) à 12Msample/s para a potência de saída de 30 W.	194
Fig. 4-36 – Análise harmônica da corrente de entrada juntamente com os limites estabelecidos pela IEC 61000-3-2 Classe D e resultados da qualidade da energia para a potência de saída de 30 W.....	195
Fig. 4-37 – Rendimento e fator de potência da estrutura em função da potência de saída.....	196
Fig. 4-38 – Detalhe da comutação no interruptor S1: (a) No instante próximo ao valor de pico da tensão de entrada e (b) Quando a tensão de entrada está próxima do cruzamento por zero.....	196
Fig. 4-39 – Primeira etapa de operação.....	197
Fig. 4-40 – Segunda etapa de operação.....	198
Fig. 4-41 - Terceira etapa de operação.....	198
Fig. 4-42 - Quarta etapa de operação.....	198
Fig. 4-43 – Quinta etapa de operação.....	199
Fig. 4-44 – Sexta etapa de operação.....	199
Fig. 4-45 – Sétima etapa de operação.....	200
Fig. 4-46 – Oitava etapa de operação.....	200
Fig. 4-47 – Nona etapa de operação.....	200
Fig. 4-48 – Décima etapa de operação.....	201
Fig. 4-49 – Décima primeira etapa de operação.....	201
Fig. 4-50 – Décima segunda etapa de operação.....	201
Fig. 4-51 – Décima terceira etapa de operação.....	202
Fig. 4-52 – Décima quarta etapa de operação.....	202
Fig. 4-53 – Principais formas de onda da estrutura proposta....	203
Fig. 4-54 – Principais formas de onda durante um período de comutação para os dois modos de modulação: (a) Mod. 1, (b) Mod. 2.	205
Fig. 4-55 – Resultados de simulação para a tensão de barramento V_B e tensão sobre o capacitor C_{in} para os dois modos de modulação: (a) Mod.1, (b) Mod. 2.....	207
Fig. 4-56 - Resultados de simulação para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação: (a) Mod.1, (b) Mod. 2.....	208
Fig. 4-57 – Resultados experimentais para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação na potência nominal de 200 W na saída : (a) Mod.1sem filtro, (b) Mod. 2sem filtro, (c) Mod. 1 com filtro adicional, (d) Mod. 2 com filtro adicional.....	209
Fig. 4-58 – Resultado da análise harmônica realizada no osciloscópio na potência nominal: (a)Mod. 1, (b) Mod. 2.....	210

Fig. 4-59 - Resultados experimentais para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação com potência de saída de 30 W: (a) Mod.1, (b) Mod. 2.....	211
Fig. 4-60 - Resultado da análise harmônica realizada no osciloscópio: (a)Mod. 1, (b) Mod. 2.	212
Fig. 4-61- Resultados experimentais para os dois modos de modulação: (a) Fator de potência, (b) Rendimento.....	213

LISTA DE TABELAS

Tabela 2-1 - IEC 61000-3-2 Limites dos Harmônicos de Corrente para Equipamentos Classe A.....	45
Tabela 2-2 - IEC 61000-3-2 Limites de Harmônicos de Corrente para Equipamentos Classe D.....	45

LISTA DE QUADROS

Quadro 3-1– Corrente de L_{in1} durante um período de comutação	96
Quadro 3-2 – Corrente de L_{in2} durante um período de comutação.	97
Quadro 3-3 – Corrente de entrada durante um período de comutação.	97
Quadro 3-4 – Restrição de tensão dos capacitores de entrada para o caso de condução crítica em um dos indutores L_{in}	105
Quadro 3-5 – Especificações gerais do projeto.	134
Quadro 3-6 – Parâmetros internos do estágio de CFP.	135
Quadro 3-7 – Valores dos componentes do circuito de CFP.	135
Quadro 3-8 – Parâmetros de projeto do conversor cc-cc.	136
Quadro 3-9 – Parâmetros do capacitor de barramento.	139
Quadro 4-1– Especificações gerais do projeto.	181
Quadro 4-2– Valor dos componentes usados na simulação.	186
Quadro 4-3– Especificações de projeto	206
Quadro 4-4 – Valor dos componentes utilizados na simulação e no protótipo	206

LISTA DE SÍMBOLOS

1. Símbolos usados em expressões matemáticas

<i>Símbolo</i>	<i>Significado</i>	<i>Unidade</i>
α	Relação entre tensões	
η	Rendimento	
μ	Relação entre frequências	
ω	Frequência angular da rede elétrica	Rad/s
ω_S	Frequência angular da comutação	Rad/s
ω_0	Frequência natural dos elementos LC do <i>charge-pump</i>	Rad/s
C_B	Capacitor do barramento CC	F
C_{e1} / C_{e2}	Capacitores do conversor CC-CC	F
C_f	Capacitor do filtro de entrada	F
$C_{in} / C_{in1} / C_{in2}$	Capacitores <i>charge-pump</i>	F
C_s	Capacitor série do conversor série ressonante	F
C_p	Capacitor paralelo do conversor série ressonante	F
C_{f1} / C_{f2}	Capacitores <i>charge-pump</i>	F
C_{s1} / C_{s2}	Capacitores de comutação suave	F
D	Razão Cíclica	
D_r	Diodo retificador	
f_{rede}	Frequência da rede	Hz
f_s	Frequência de comutação	Hz
I_0	Corrente de saída da fonte	A
I'_0	Corrente de saída da fonte referida para o lado do primário do transformador	A
$\overline{I'_0}$	Perda de razão cíclica	
I_1	Corrente na frequência fundamental	A
I_n	Corrente do enésimo harmônico	A
i_X	Corrente no componente X	A

i_{Xef}	Corrente eficaz no componente X	A
i_{Xpk}	Corrente de pico no componente X	A
i_{Xmed}	Corrente média no componente X	A
\hat{I}_X	Valor médio instantâneo da corrente no componente X	A
j	Número complexo	
L_B	Indutor boost	H
L_f	Indutor do filtro de entrada	H
L_{in}	Indutor <i>charge-pump</i>	H
L_m	Indutância magnetizante	H
L_r	Indutor ressonante	H
n	Ordem da harmônica	
n_T	Relação de transformação	
N_p	Número de espiras do primário	
N_s	Número de espiras do secundário	
P_i	Potência de entrada	W
P_{out}	Potência na saída	W
q	Relação entre a tensão de saída e a tensão de entrada de um conversor	
R_{eq}	Resistência equivalente	Ω
T	Período	s
t	Tempo	s
t_f	Tempo final	s
t_i	Tempo inicial	s
t_{rr}	Tempo de recuperação reversa do diodo	s
T_S	Período de comutação	s
T_t	Duração do intervalo de comutação	s
V_0	Tensão de saída da fonte	V
V'_0	Tensão de saída da fonte referida para o primário do transformador	V
V_{ab}	Tensão diferencial entre os nós a e b	V

V_X	Tensão sobre o componente X	V
V_{Xmax}	Tensão máxima no componente X	V
V_{Xmin}	Tensão mínima no componente X	V
V_{Xpk}	Tensão de pico no componente X	V
V_{Xef}	Tensão eficaz no componente X	V
V_y	Tensão pulsada de alta frequência	V
Z_0	Impedância natural dos elementos LC do <i>charge-pump</i>	

2. Símbolos usados para referenciar elementos em diagramas de circuitos

<i>Símbolo</i>	<i>Significado</i>
C	Capacitor
D	Diodo
D_Z	Diodo zener
L	Indutor
$Lamp$	Lâmpada
LED	Diodo emissor de luz
R	Resistor
S	Interruptores principais – MOSFET, IGBT ou interruptor ideal
T	Transformador

3. Acrônimos e Abreviaturas

<i>Símbolo</i>	<i>Significado</i>
ANEEL	Agência Nacional de Energia Elétrica
BIBRED	<i>Boost</i> integrado ao <i>Buck</i>
BIFRED	<i>Boost</i> integrado ao <i>Flyback</i>
CA	Corrente alternada
CC	Corrente contínua
CFP	Correção do Fator de Potência

EU	Estágio Único
EMI	<i>Electromagnetic Interference</i> / Interferência Eletromagnética
FD	Fator de Deslocamento
FP	Fator de Potência
HB	<i>Half-bridge</i> / Meia-ponte
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
INEP	Instituto de Eletrônica de Potência
MCC	Modo de Condução Contínua
MCD	Modo de Condução Descontínua
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
PID	Controlador proporcional integral derivativo
PWM	<i>Pulse width modulation</i> / Modulação por Largura de Pulso
DHT	Distorção Harmônica Total / <i>Total Harmonic Distortion</i>
UFSC	Universidade Federal de Santa Catarina
ZVS	<i>Zero Voltage Switching</i> / Comutação sob tensão nula

4 - Símbolos e Unidades de Grandezas Físicas

<i>Símbolo</i>	<i>Nome da Unidade</i>
Ω	Ohm
A	Ampère
o	Grau trigonométrico
H	Henry
Hz	Hertz
rad/s	Radianos por segundo
s	segundo
V	Volt
W	Watt

SUMÁRIO

1	<i>Introdução Geral</i>	35
1.1	Contextualização e Motivação	35
1.2	Objetivos e Metodologia	40
1.3	Organização do Trabalho	41
2	<i>Estado da arte da CFP aplicada a fontes de alimentação</i>	43
2.1	Introdução	43
2.2	Normas Internacionais relacionadas à CFP para fontes de alimentação.....	44
2.3	CFP em Dois Estágios - Retificador Boost + Conversor CC-CC	46
2.4	Estruturas de Estágio Único para Correção do Fator de Potência.....	47
	2.4.1 Boost MCD-EU (Single-Stage DCM Boost).....	48
	2.4.2 “Retificador Dither”	50
	2.4.3 Interruptor Magnético.....	52
	2.4.4 Boost-flyback	53
	2.4.5 Bi-Flyback.....	54
	2.4.6 Estruturas CFP-EU MCC	57
2.5	Estruturas Avançadas de Estágio Único para Correção do Fator de Potência	60
	2.5.7 Conversores Ressonantes com Elevado Fator de Potência.....	60
	2.5.8 Estruturas Baseadas no Conversor de Weinberg.....	61
	2.5.9 Charge-Pump.....	62
	2.5.10 Interleaving.....	64
2.6	Comparação Entre as Técnicas de CFP Tendo a Faixa de Potência Como Parâmetro	69
	2.6.11 Faixa de potência entre 75 e 200 W	69
	2.6.12 Faixa entre 200 e 600 W.....	70
	2.6.13 Acima de 600 W.....	71
2.7	Conclusão.....	72
3	<i>Fonte de alimentação de estágio único usando a estrutura serial interleaved boost Modificada</i>	73
3.1	Introdução	73
3.2	Estruturas para Fonte de Alimentação CFP-EU	75
3.3	Metodologia de Análise da Estrutura.	78
3.4	Estrutura de CFP - Princípio de Funcionamento	79
	3.4.14 Etapas de Operação	80
3.5	Equacionamento da Estrutura de CFP.....	86

3.6	Análise Simplificada da Estrutura de CFP	99
	3.6.15 Tensão nos Capacitores C_{fi} e Corrente nos Indutores de Entrada L_{in}	99
	3.6.16 Corrente de entrada	107
	3.6.17 Potência e Fator de Potência	112
	3.6.18 Característica de saída.....	115
	3.6.19 Influência do parâmetro μ no Comportamento da Estrutura.....	117
3.7	Conversor CC-CC Meia Ponte Assimétrico com Comutação ZVS 118	
3.8	Conversor CC-CC - Princípio de Funcionamento.....	120
3.9	Equacionamento do conversor HB-ZVS-PWM.....	126
	3.9.20 Característica de Saída e de Transferência Estática	126
	3.9.21 Estudo da Comutação ZVS	128
3.10	Metodologia de Projeto, Resultados de Simulação e Experimentais	133
	3.10.22 Cálculo dos Componentes do Estágio de CFP ...	134
	3.10.23 Cálculo dos Componentes do Conversor CC-CC	136
	3.10.24 Resultados de Simulação.....	140
	3.10.25 Estratégia de Controle	147
	3.10.26 Resultados Experimentais	150
3.11	Conclusão	158
4	<i>Estruturas para Fontes de Alimentação Baseadas na Técnica Charge-pump do tipo Fonte de Corrente</i>	161
4.1	Introdução	161
4.2	Princípio de Funcionamento e Etapas de Operação com Comando Complementar dos Interruptores – Mod.1	167
4.3	Análise e Equacionamento	176
4.4	Diretivas de projeto	181
	4.4.27 Cálculo dos Componentes.....	182
4.5	Resultados de Simulação.....	186
4.6	Resultados Experimentais.....	192
4.7	Princípio de Funcionamento e Etapas de Operação com Modulação PWM convencional – Mod.2.....	197
4.8	Comparação entre os dois modos de modulação	204
4.9	Conclusão	213
5	<i>Conclusões Gerais</i>	217
6	<i>Referências Bibliográficas</i>	219
	APÊNDICES	227
	<i>Apêndice A – Circuito Simulado no Capítulo Três</i>	229

<i>Apêndice B – Circuito Esquemático de Potência, Placa de Circuito impresso e Foto do Conversor Estudado no Capítulo Três</i>	<i>231</i>
<i>Apêndice C – Circuito Simulado no Capítulo Quatro</i>	<i>235</i>
<i>Apêndice D – Foto do Protótipo do Capítulo Quatro</i>	<i>237</i>

1 INTRODUÇÃO GERAL

1.1 CONTEXTUALIZAÇÃO E MOTIVAÇÃO

O domínio da eletricidade, no final do século XIX, propiciou à humanidade um salto em desenvolvimento tecnológico e industrial, principalmente a partir da década de 1950, com o surgimento dos semicondutores. A invenção do transistor e, posteriormente, dos circuitos integrados, geraram uma revolução na eletrônica nos anos 1960. Na década de 1970 possibilitaram a realização de cálculos e processamento de dados com rapidez cada vez maior. Atualmente, a humanidade se encontra inserida em um “universo” extremamente tecnológico, no qual se vive cercado de aparelhos elétricos e eletrônicos com as mais variadas funções. Estes aparelhos necessitam receber energia elétrica de alguma forma para funcionar, seja através de baterias ou diretamente conectados à rede elétrica. Em 2006 já existiam em uso no mundo mais de 10 bilhões de aparelhos eletrônicos que utilizavam fontes chaveadas para obter sua energia [1].

As fontes chaveadas, também conhecidas como fontes de alimentação, geralmente são usadas para converter a tensão alternada da rede elétrica em baixa tensão de corrente contínua (cc). É comum, nestes equipamentos, que o primeiro estágio de processamento de energia corresponda a um retificador seguido de um filtro capacitivo, de maneira a tornar a tensão de saída contínua [2]. A Fig. 1-1 (a) representa o estágio de entrada típico de uma fonte de alimentação e a Fig. 1-1 (b) apresenta as principais formas de onda deste circuito. O indutor L_s representa de forma simplificada a impedância de linha da rede elétrica e o capacitor C_B o filtro da tensão de saída do retificador. O Resistor R_0 representa uma carga qualquer ligada à fonte.

Como é possível observar, este circuito demanda da rede elétrica uma corrente (i_{in}) com valor de pico elevado em um curto intervalo de tempo, o que se traduz em elevada distorção harmônica que, por sua vez, resulta em baixo fator de potência (FP), da ordem de 65% [3], embora o fator de deslocamento seja muito próximo da unidade. Outro problema que se pode perceber é a distorção da tensão de alimentação devido à impedância de linha.

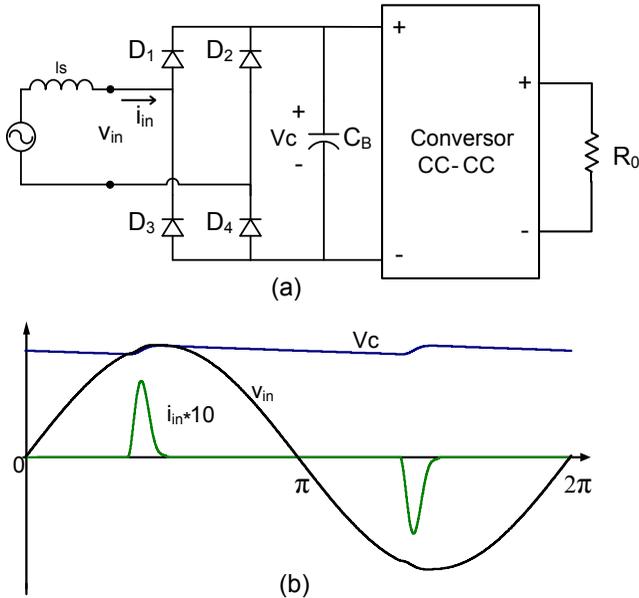


Fig. 1-1 - (a) Estágio de entrada de uma fonte chaveada convencional, (b) Formas de onda de tensão e de corrente proporcional na entrada e de tensão no capacitor de filtro.

O fator de potência é definido como a razão entre a potência ativa (W) e a potência aparente (VA) consumida por um equipamento ou qualquer instalação conectada à rede elétrica. É uma medida de quão eficientemente a energia elétrica é convertida em trabalho útil. Em sistemas onde não há a presença de componentes harmônicas, o fator de potência é igual ao fator de deslocamento, o que ocorre quando a carga tem característica linear. Quando há distorção na forma de onda da corrente, existe a presença de harmônicos de corrente, reduzindo o fator de potência. Esta distorção é definida pelo quociente entre o valor eficaz do conjunto das harmônicas e o valor eficaz da componente fundamental da corrente, e é representada, em português, pela sigla “DHT” (Distorção Harmônica Total – do inglês *Total Harmonic Distortion*).

O fator de potência ideal é unitário e decorre de uma situação considerando uma carga resistiva pura conectada à rede elétrica; Qualquer valor de FP inferior à unidade implica em maior quantidade de energia circulando no sistema, mas sem gerar trabalho (circulação de energia reativa). Como o sistema elétrico opera com tensão constante, qualquer aumento de energia se traduz em elevação da corrente elétrica.

Como as perdas são proporcionais à corrente elétrica elevada ao quadrado, baixo fator de potência e elevado conteúdo harmônico na corrente aumentam as perdas, provocando, entre outros problemas, sobrecargas excessivas em equipamentos, perdas adicionais em transformadores e linhas de transmissão, mau funcionamento de proteções e mau funcionamento de equipamentos industriais devido à distorção da tensão no ponto de conexão comum (PCC) [3].

A disseminação de produtos com baixo fator de potência se tornou um problema para o setor elétrico, pois estes reduzem a capacidade de transmissão de energia do sistema, além de contribuir para a degradação da qualidade da energia elétrica, surgindo a necessidade da criação de normas para evitar estes problemas.

Na década de 1990 foram criadas normas internacionais visando preservar a forma senoidal da tensão e a proteção dos sistemas elétricos de corrente alternada e dos dispositivos conectados a eles contra os efeitos prejudiciais da distorção harmônica de corrente. Nos Estados Unidos o IEEE (*Institute of Electrical and Electronics Engineers*) anunciou a IEEE 519-1992 [4]. Na Europa, a IEC (*International Electrotechnical Commission*) anunciou as normas, IEC 61000-3-4, para equipamentos que consomem acima de 16 A, e a IEC 61000-3-2 para equipamentos que consomem menos de 16 A [5]. Mais tarde, países como a Inglaterra, Japão e China adotaram medidas similares às adotadas pela IEC.

No Brasil a Agência Nacional de Energia Elétrica (ANEEL) através dos procedimentos de distribuição de energia elétrica no sistema elétrico nacional (PRODIST) anunciou através da resolução normativa número 395/2009, a qual sofreu sua primeira revisão e entrou em vigor em 01/01/2010 apresenta no Módulo 8 – Qualidade da Energia Elétrica [6] que: deverá ser garantida a qualidade da energia elétrica mantendo-se a DHT da tensão abaixo de limites determinados. Em outras palavras, a norma nacional impõem limites ao PCC como a IEEE 519. No entanto alguns setores do mercado possuem normatização diferenciada, como é o caso dos reatores eletrônicos para alimentar as lâmpadas fluorescentes tubulares e das lâmpadas fluorescentes compactas (CFL, do inglês *Compact Fluorescent Lamp*) cujo padrão segue o adotado pela IEC 61000-3-2 Classe C.

É importante ressaltar que estes padrões não se referem diretamente à correção do fator de potência, mas estão diretamente ligados a ele, pois definem limites máximos para a amplitude dos harmônicos de corrente que podem ser drenados da rede elétrica.

Existem diversas técnicas para corrigir o conteúdo harmônico da corrente de entrada de uma fonte de alimentação, dependendo da faixa de potência, da variação da tensão de entrada, da resposta dinâmica desejada, da norma a atender, do custo e da forma de onda desejada para a corrente de entrada. Estas técnicas podem ser divididas em dois grupos: passivas e ativas. Dentre as técnicas passivas, podem-se destacar os filtros passivos e a *valley-fill*. Já as técnicas de correção ativa são diversas e podem ser divididas em dois grupos, as de dois estágios e as de estágio único.

A técnica mais simples consiste na utilização de filtros passivos. Os mais comuns são do tipo LC (indutor mais capacitor) posicionados na entrada da fonte de alimentação. Mas, existem outras configurações de filtros passivos, como as RC (resistor mais capacitor), que pode ser interessante em baixas potências [7]. No caso dos filtros LC, por operarem na frequência da rede (baixa frequência), são volumosos, pesados e ineficientes [2]. Além disso, o custo se torna elevado em potências acima de 400 W, devido à quantidade de material necessário (ferro e cobre). No caso de aplicações embarcadas, onde o peso e o volume são fatores importantes, estas se tornam desinteressantes em potências muito inferiores.

Dentre as técnicas ativas para a CFP a mais difundida consiste na inserção de um conversor adicional que opera em conjunto com o retificador, sendo o conversor *boost* o mais utilizado como estágio de entrada, gerando um barramento CC cujo valor é superior à tensão de pico da rede elétrica. Existem diferentes técnicas com as quais o retificador *boost*, como também é conhecido, é capaz de emular uma carga resistiva, proporcionando um fator de potência praticamente unitário na entrada do circuito.

Nas estruturas de dois estágios, o primeiro estágio é responsável pela correção do fator de potência e o segundo em converter a tensão de saída para o valor desejado. Estas técnicas possuem dois inconvenientes que são: redução do rendimento, devido à energia ser processada duas vezes, e elevado número de componentes, incluindo dois sistemas de controle independentes, que elevam os custos.

Na tentativa de sanar os problemas das estruturas de dois estágios tem-se empregado a integração dos dois conversores em uma única estrutura, originando as técnicas CFP de estágio único (CFP-EU), que agregam o estágio de correção do fator de potência e o conversor cc-cc em um único conversor. As técnicas mais comuns utilizadas para conversores com CFP-EU são baseadas no conversor *boost* operando no MCD (Modo de Condução Descontínua), porém, embora sejam mais

simples e possuam baixo custo, muitas das estruturas desenvolvidas com esta técnica apresentam problemas que as tornam desinteressantes para aplicações acima de 100 W, principalmente devido ao baixo rendimento.

Atualmente, existe uma infinidade de técnicas de CFP de estágio único [2], [10], [13] a [27] e [29] a [41], porém, não existe uma técnica padrão a ser adotada quando se trata da faixa de potência entre 100 W e 500 W. Alguns autores afirmam que para potências inferiores a 100 W pode ser mais interessante utilizar as técnicas passivas e para potências superiores a 500 W recomenda-se a utilização do retificador *boost* tradicional. Porém, não existe uma solução padrão, e cada caso pode ter uma diferente solução. Fatores como custo, peso, volume, resposta transitória desejada, faixa de variação da tensão da rede e qualidade da corrente influenciam diretamente na escolha da técnica a ser utilizada.

Além da exigência da correção do fator de potência, existem novos padrões internacionais com relação à eficiência dos equipamentos, os quais têm se tornado cada vez mais restritivos. Nos últimos anos, os EUA, através do *Environmental Protection Agency* (EPA) *ENERGY STAR*® e o Estado da Califórnia, a China, a Europa, o Canadá e a Austrália têm trabalhado juntos para explorar maneiras de encorajar o aumento na eficiência e a redução do consumo de energia de produtos que são vendidos com fontes de alimentação externas. Segundo estima o grupo de defesa ambiental *Natural Resources Defence Council* (NRDC), um movimento para se melhorar a eficiência de fontes de alimentação externas tem o potencial de poupar mais de 25 bilhões de kWh anualmente em nível mundial [42].

Deste modo, é de suma importância considerar a eficiência como um importante parâmetro no projeto de uma fonte de alimentação. Os padrões da *ENERGY STAR*® exigem para fontes de alimentação externas que a média dos rendimentos medidos em condições de carga de 25 %, 50 %, 75 % e 100 % da potência nominal, para a faixa de potência de 49 W a 250 W, seja superior a 84 % ou 80 % caso possua CFP. Já no caso de fontes para computador, exige-se rendimento de pelo menos 80 % em todas as quatro condições de carga. De qualquer maneira, obter rendimento elevado para o conversor operando com 20 % da potência para a qual foi projetado exige grande esforço de projeto, e muitas estruturas usadas atualmente não são capazes de atingir tais níveis. Além disso, o problema se torna um grande desafio quando a fonte deve operar no modo *standby*, existindo um limite máximo de consumo de potência nestes casos. Contudo, não é o objetivo deste trabalho estudar modos de operação para potências tão baixas, pois não se trata do desenvolvimento de um produto.

1.2 OBJETIVOS E METODOLOGIA

Dentro do contexto apresentado na introdução geral, este trabalho tem como objetivo estudar e desenvolver topologias que se apresentem como soluções de baixo custo e elevado rendimento para melhorar a qualidade da energia elétrica, reduzindo o conteúdo harmônico gerado por fontes chaveadas e o consumo de energia. Contribui-se, desta forma, com estruturas alternativas e que sejam mais atrativas economicamente que a tradicional topologia de dois estágios, em aplicações de baixa potência.

As soluções propostas neste trabalho visam atender e ou exceder novos padrões mundiais no que diz respeito à qualidade da corrente drenada da rede elétrica e à eficiência na conversão da energia. Atualmente, normas como a IEC 61000-3-2 exigem que o equipamento sob teste atenda aos limites da norma somente na potência nominal. Contudo, estudos mostram que no caso de um computador comercial, por exemplo, o equipamento passa a maior parte do tempo em espera (“idle”), ou seja, o computador está ligado, mas não está processando praticamente potência alguma, caso típico de quando se está navegando na internet ou digitando/lendo textos [1]. Em outras palavras, a maior parte do tempo a fonte de um computador trabalha com potência inferior à nominal e, conforme mostra a Fig. 1-2, seu maior consumo de energia acumulado ao longo de um ano ocorre justamente nesta faixa de potência. Deste modo, é natural que se venha a exigir, em um futuro próximo, que os equipamentos atendam às normas de CFP em uma ampla faixa de potência.

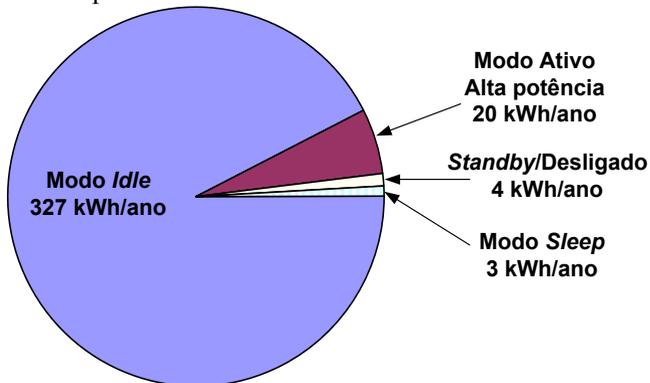


Fig. 1-2 – Consumo total de energia de um típico computador comercial durante um ano: 354 kWh [1].

O estudo é focado nas técnicas de correção do fator de potência para conversão ca-cc isolada em um único estágio (CFP-EU), destinadas à aplicações de baixa potência, entre 100 W e 600 W, visando elevados fator de potência e rendimento, para uma ampla faixa de carga. Uma técnica de CFP-EU que se destaca é conhecida como "*Charge-Pump*". As estruturas *charge-pump* ganharam destaque na década de 1990 com sua utilização em reatores eletrônicos. Suas principais características são: comutação suave, reduzido número de componentes e elevado fator de potência. Porém, tais estruturas apresentam problemas quando se tenta variar a potência de saída, sendo este um dos grandes desafios deste trabalho. Esta técnica é considerada a precursora das estruturas das fontes chaveadas propostas neste trabalho, porém não ficando os estudos limitados a ela.

1.3 ORGANIZAÇÃO DO TRABALHO

O trabalho está dividido em quatro capítulos. No capítulo dois é apresentada uma breve revisão bibliográfica, na qual são apresentadas algumas das principais técnicas de CFP, porém a maior parte do conteúdo é focada nas técnicas de correção do fator de potência de estágio único (CFP-EU) que, de algum modo, levaram ao desenvolvimento das topologias propostas neste trabalho.

No capítulo três é apresentado um estudo menos abrangente, propondo uma família de conversores cc-cc que pode ser integrada à estrutura de CFP em questão, para formar uma fonte CFP-EU. Destas estruturas, uma delas é escolhida para se fazer um estudo detalhado. Apesar da estrutura já ser conhecida, tendo sido estudada em [37], este trabalho apresenta um novo estudo baseado no controle pela variação da razão cíclica. O objetivo deste estudo é construir uma base teórica que permita compreender o funcionamento do circuito de maneira a possibilitar a implementação uma estratégia de controle que envolva variação da frequência de comutação e da razão cíclica, com o intuito de ampliar sua faixa de variação de carga mantendo a tensão de barramento abaixo de um determinado patamar.

No capítulo quatro será apresentado um novo conversor ca-cc, também baseado em uma estrutura de CFP utilizada anteriormente em reatores eletrônicos [35]. Para esta nova estrutura foram estudados dois modos diferentes de comando para os interruptores. O primeiro modo consiste em comandar os interruptores complementarmente, de modo a

garantir comutação ZVS. No segundo, utilizou-se modulação PWM convencional.

Ambas as estruturas, do capítulo três e do capítulo quatro, permitem a implementação da função dobrador de tensão, podendo ser utilizadas em aplicações com tensão de entrada universal através de seletor manual ou automatizado.

Por fim, serão apresentadas as conclusões, destacando os resultados obtidos e sugestões para estudos futuros.

2 ESTADO DA ARTE DA CFP APLICADA A FONTES DE ALIMENTAÇÃO

2.1 INTRODUÇÃO

Para atender aos limites impostos pelas normas, diversas técnicas foram desenvolvidas para conformar a corrente de entrada das fontes de alimentação. As estruturas mais simples utilizadas para realizar a CFP são os filtros passivos, geralmente estruturas LC, capazes de estender o tempo de condução dos diodos da ponte retificadora e reduzir a DHT da corrente. Devido à sua simplicidade, robustez e baixo custo, representam uma boa solução para atender à IEC61000-3-2 para fontes de alimentação de baixa potência, até 150 W [8] e [9]. No entanto, os filtros passivos LC possuem peso e volume elevados, por operarem na frequência da rede elétrica [2], caracterizando uma das maiores limitações desta solução. Outra desvantagem é o fato do filtro ser sintonizado para uma determinada potência, portanto, variações de carga afetam significativamente seu desempenho e conseqüentemente o FP obtido.

Para solucionar estes problemas, foram desenvolvidas as estruturas comutadas em alta frequência, conhecidas como técnicas de CFP ativas. Neste caso, apenas um filtro de pequeno peso e volume é necessário na entrada do circuito para eliminar a “componente” de alta frequência da corrente. Além disso, o custo torna-se inferior ao do filtro passivo quando se trata de aplicações com potências mais elevadas [8], pois no caso dos filtros passivos, o aumento da quantidade de materiais como o cobre começa a se tornar predominante no custo.

Neste capítulo serão tratadas apenas as estruturas ativas, com o intuito de não tornar o documento demasiadamente extenso. Para as estruturas de dois estágios, optou-se por apresentar apenas o retificador *boost*, por ser o estágio de CFP mais conhecido e utilizado. Em seguida serão apresentadas diversas estruturas e técnicas de estágio único. Contudo, devido ao grande número de trabalhos encontrados e à variedade de topologias, serão apresentadas apenas as mais relevantes, cujos estudos contribuíram de alguma forma para o desenvolvimento das topologias propostas nos capítulos seguintes deste trabalho. Além disso, para que se possa melhor compreender a variedade de estruturas existentes e os diferentes níveis de CFP, inicialmente é apresentado um breve resumo sobre as normas internacionais aplicáveis às fontes de

alimentação monofásicas e de baixa potência. Por fim, será apresentada uma breve comparação entre as técnicas de CFP em três diferentes faixas de potência distintas, procurando justificar a escolha da melhor técnica a ser aplicada em cada uma delas.

2.2 *NORMAS INTERNACIONAIS RELACIONADAS À CFP PARA FONTES DE ALIMENTAÇÃO*

Na década de 1990 foram anunciadas normas internacionais visando preservar a forma senoidal da tensão e a proteção dos sistemas elétricos de corrente alternada e dos dispositivos conectados a eles contra os efeitos prejudiciais da distorção harmônica de corrente. Na Europa, a IEC (*International Electrotechnical Commission*) elaborou a IEC 61000-3-2 para equipamentos que consomem menos de 16 A [5]. Nos Estados Unidos a IEEE (*Institute of Electrical and Electronics Engineers*) elaborou a IEEE 519-1992 [4].

A norma IEEE 519 de 1992 [4] estabelece a máxima distorção harmônica de tensão e de corrente que uma instalação pode apresentar no PCC (Ponto de Conexão Comum), seja total, ou por frequências múltiplas da fundamental. Portanto, não se preocupa com um determinado equipamento instalado e sim com o total de equipamentos ligados a um ponto da rede elétrica. Já a IEC 61000-3-2 [5] que no ano de sua primeira publicação (1995) era a IEC 1000-3-2, limita a amplitude dos harmônicos de corrente dos equipamentos, os quais foram divididos em diferentes classes. Deste modo, neste trabalho será tomada como base a IEC 61000-3-2, que se refere aos equipamentos que consomem menos de 16 A conectados à rede elétrica de baixa tensão. De acordo com esta norma, as fontes de alimentação podem ser enquadradas em duas diferentes classes: A ou D. Os equipamentos Classe D são destinados à alimentação de computadores, monitores de computador e televisores, com potência igual ou inferior a 600 W. As demais fontes de alimentação se enquadram na Classe A, sendo que a principal diferença entre as duas classes está nos limites impostos aos harmônicos de corrente, os quais estão apresentados na Tabela 2-1 e Tabela 2-2 para as Classes A e D, respectivamente.

Tabela 2-1 - IEC 61000-3-2 Limites dos Harmônicos de Corrente para Equipamentos Classe A.

Ordem do harmônico (n)	Máxima corrente permitida (A)
Harmônicas Ímpares	
3	2,30
5	1,14
7	0,77
9	0,40
11	0,33
13	0,21
$15 \leq n \leq 39$	0,15 x 15/n
Harmônicas Pares	
2	1,08
4	0,43
6	0,30
$8 \leq n \leq 40$	0,23 x 8/n

Tabela 2-2 - IEC 61000-3-2 Limites de Harmônicos de Corrente para Equipamentos Classe D.

Ordem do harmônico (n)	Máxima corrente por watt (mA/W)	Máxima corrente permitida apenas para 600 W (A)
3	3,4	2,30
5	1,9	1,14
7	1,0	0,77
9	0,5	0,40
11	0,35	0,33
13	3,85/n	0,21
$15 \leq n \leq 39$ (somente ímpares)	3,85/n	0,15 x 15/n

Como é possível observar, os limites impostos aos equipamentos Classe A são absolutos, ao passo que aos da Classe D, são relativos e se igualam aos da Classe A na potência de 600 W. Portanto, são mais restritivos para equipamentos com potência inferior a 600 W. Deste modo, as estruturas de correção do fator de potência (CFP) utilizadas

para reduzir o conteúdo harmônico de fontes de alimentação de até 600 W que se enquadram na Classe D necessitam de maior esforço de filtragem para atender à norma, necessitando de técnicas mais sofisticadas do que aquelas destinadas à Classe A.

2.3 CFP EM DOIS ESTÁGIOS - RETIFICADOR BOOST + CONVERSOR CC-CC

Geralmente, as primeiras estruturas que empregavam técnicas ativas para CFP eram conectadas a um equipamento já existente, caracterizando-se como uma solução de dois estágios. Neste tipo de solução, o primeiro estágio é responsável pela CFP, entregando uma tensão cc para o segundo estágio, responsável em converter a tensão do estágio de entrada para os valores necessários e mantê-la regulada na saída, conforme a Fig. 2-1. Como consequência, a energia é processada duas vezes, reduzindo a eficiência total da estrutura. Além disso, o aumento no número de componentes acaba elevando os custos significativamente [2].

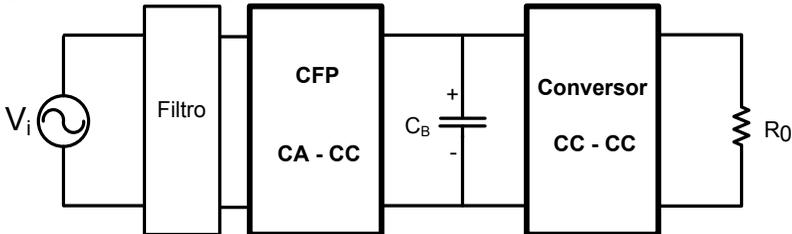


Fig. 2-1 – Estrutura CFP de Dois Estágios.

Dentre as topologias de dois estágios, o conversor mais utilizado para corrigir o fator de potência é o *boost* (Fig. 2-2). O retificador *boost* pode operar no modo de condução descontínua (MCD), ou no modo de condução contínua (MCC) para potências mais elevadas, ou ainda, no modo de condução crítica, em alguns casos [11]; a Fig. 2-3 ilustra a corrente de entrada nos três diferentes modos de operação. No MCD o valor de pico da corrente de entrada é proporcional à tensão de entrada e tem-se CFP inerentemente ao funcionamento da estrutura. Logo, como vantagem tem-se a simplicidade do circuito de controle, pois não há necessidade de medir a corrente ou a tensão de entrada [12]. Deste modo, o retificador *boost* operando em MCD apresenta-se como uma solução de baixo custo para aplicações de baixa potência. Porém, possui

como desvantagem a grande ondulação na corrente do indutor de entrada, elevada corrente no interruptor, além de requerer maior filtro para eliminar a interferência eletromagnética (EMI) [13]. No MCC, o filtro de EMI e a ondulação de corrente são reduzidos, porém a implementação do seu controle é mais complexa, pois exige sensores para a tensão e para a corrente de entrada. O retificador *boost* é utilizado em aplicações com potências que vão desde centenas de watts até muitos quilowatts [13], sendo uma estrutura bastante atraente e que possui circuitos integrados (CI's) dedicados para seu controle. Por isso, é a solução de dois estágios mais utilizada na indústria.

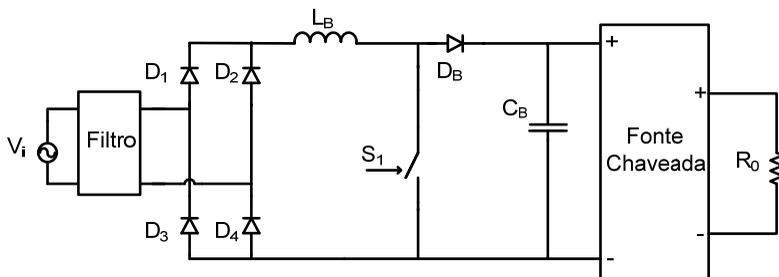


Fig. 2-2 – Retificador Boost.

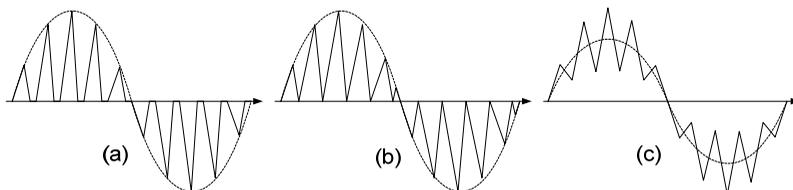


Fig. 2-3 – Corrente de entrada do retificador boost operando em diferentes modos de condução: (a) Modo de Condução Descontínua, (b) Modo de Condução Crítica, (c) Modo de Condução Contínua.

2.4 ESTRUTURAS DE ESTÁGIO ÚNICO PARA CORREÇÃO DO FATOR DE POTÊNCIA

Com o intuito de reduzir o custo e a complexidade dos circuitos CFP de dois estágios e visando aplicações de baixa potência, como em produtos eletrônicos e fontes de microcomputadores, diversas técnicas CFP de estágio único (EU) têm sido desenvolvidas - [2], [10], [13] a [27] e [29] a [41]. Atualmente, a técnica de estágio único mais comum

combina o conversor *boost* operando em MCD com outro conversor cc-cc de maneira que estes compartilhem os mesmos interruptores. O interruptor do estágio de CFP e seu controle são eliminados e um único controlador é utilizado, com a função de regular a tensão de saída. Como a razão cíclica permanece praticamente constante durante um semiciclo da tensão da rede, a função CFP é uma característica inerente do conversor, ou seja, ela ocorre naturalmente com o funcionamento do circuito, não necessitando de controle para isso. Um capacitor de armazenagem de energia (capacitor de barramento) ainda é necessário para lidar com a diferença instantânea entre a potência pulsante na entrada e a potência constante da saída. Normalmente o fator de potência não é unitário, mas os harmônicos da corrente de entrada são suficientemente pequenos, de maneira que atendem aos limites estabelecidos pela IEC 61000-3-2.

Apesar da maioria das estruturas estudadas atualmente serem derivadas do conversor *boost*, outros conversores cc-cc também podem ser empregados para a correção do fator de potência, tendo sido a maioria estudada nos anos de 1980 [10]. Inclusive, ao se imaginar uma estrutura de estágio único e que seja naturalmente isolada, têm-se os conversores *SEPIC* e *ZETA*, que podem ser facilmente empregados [10], principalmente o *SEPIC* devido à característica de fonte de corrente na entrada, como o conversor *boost*. Contudo, estas estruturas apresentam alguns problemas como elevados picos de tensão sobre os interruptores devido às indutâncias de dispersão e que muitas vezes leva a um baixo rendimento, com o uso de grampeadores de tensão dissipativos, acentuada ondulação de 120 Hz, devido à dinâmica lenta para o controle da tensão de saída, além da conhecida dificuldade de modelagem e controle. Além destas, outras estruturas de conversores cc-cc naturalmente isolados podem ser empregadas para a CFP de estágio único sem um barramento intermediário, como é o caso do conversor flyback [48].

2.4.1 Boost MCD-EU (Single-Stage DCM Boost)

A Fig. 2-4 mostra como um retificador *boost* operando no modo de condução descontínua pode ser unido a um conversor cc-cc *forward* para formar uma estrutura CFP-EU. Nesta estrutura, ambos os interruptores, do estágio *boost* MCD e do conversor operam com razão cíclica constante, podendo ser integrados em um único interruptor.

Assim, ambos os estágios operam com a mesma razão cíclica e frequência.

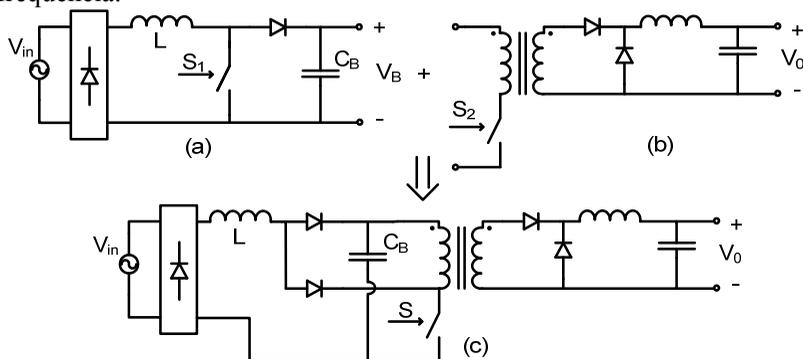


Fig. 2-4 – Conceção do boost MCD-EU: (a) Boost CFP MCD, (b) Conversor cc-cc PWM, (c) Boost MCD-EU.

Apesar do circuito da Fig. 2-4 apresentar um conceito simples, esta estrutura apresenta problemas severos, como elevado valor de tensão no capacitor C_B e baixa eficiência, em torno de 56% [13], que inviabilizam sua aplicação prática.

As estruturas BIFRED - *Boost Integrated Flyback Rectifier/Energy Storage DC-DC Converter* (boost integrado com o flyback) e BIBRED - *Boost Integrated buck Rectifier/Energy Storage DC-DC Converter* (boost integrado ao buck) apresentadas na Fig. 2-5, também são exemplos da integração de dois conversores para formar um conversor com CFP de estágio único. A maior desvantagem destas estruturas, incluindo a apresentada na Fig. 2-4, é o elevado valor de tensão no barramento cc para carga reduzida (conversor operando com potência muito inferior à nominal). Isto ocorre porque se o estágio CFP opera em MCD e o conversor cc-cc opera em MCC, a razão cíclica não muda quando a carga é reduzida, resultando em um desbalanceamento entre a potência de entrada e a de saída. Este desequilíbrio de energia é acumulado no capacitor de barramento. Isto resulta na elevação da tensão do barramento cc, que se refletirá na tensão da carga, ocorrendo por fim a redução da razão cíclica para que a potência de entrada seja reduzida, até que um novo ponto de equilíbrio seja atingido. Portanto, com o conversor operando com carga “leve” haverá elevada tensão do barramento cc. Para diminuir o elevado valor de tensão do barramento cc, sugeriu-se trabalhar com frequência de comutação variável [14]. No entanto a eficiência permaneceu baixa, inferior à das estruturas de dois

estágios. Além disso, é difícil projetar elementos magnéticos ótimos para uma larga faixa de variação da frequência de comutação.

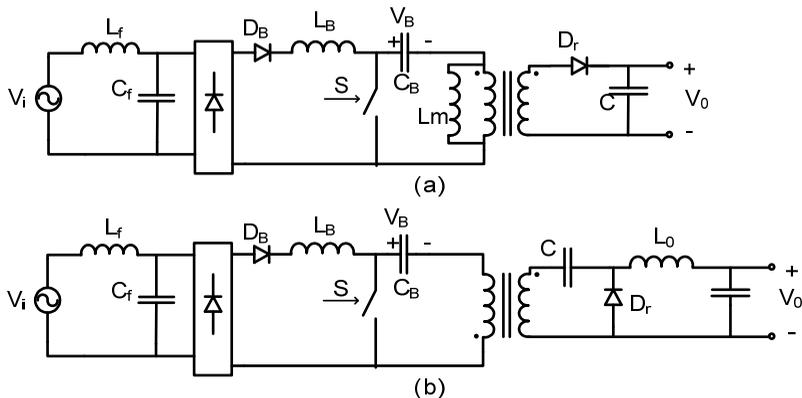


Fig. 2-5 – (a) Conversor BIFRED, (b) Conversor BIBRED.

2.4.2 “Retificador Dither”

Em 1990 I. Takahashi introduziu o conceito do “retificador Dither” [15] que em 1991 foi utilizado em uma estrutura similar à apresentada na Fig. 2-4, baseada no *boost* MCD [16]. O retificador Dither foi desenvolvido para aumentar o intervalo de condução dos diodos de uma ponte retificadora com filtro capacitivo e, conseqüentemente, reduzir o conteúdo harmônico da corrente de entrada. Conforme o circuito apresentado na Fig. 1-1, o retificador com filtro capacitivo possui corrente de entrada distorcida porque os diodos só conduzem quando a tensão de entrada é superior à tensão do capacitor de filtro. O “retificador Dither” baseado no *boost* MCD foi apresentado conforme o esquema da Fig. 2-6, na qual se pode observar a presença de uma fonte de alta frequência entre o indutor *boost* e o capacitor C_B , do barramento CC.

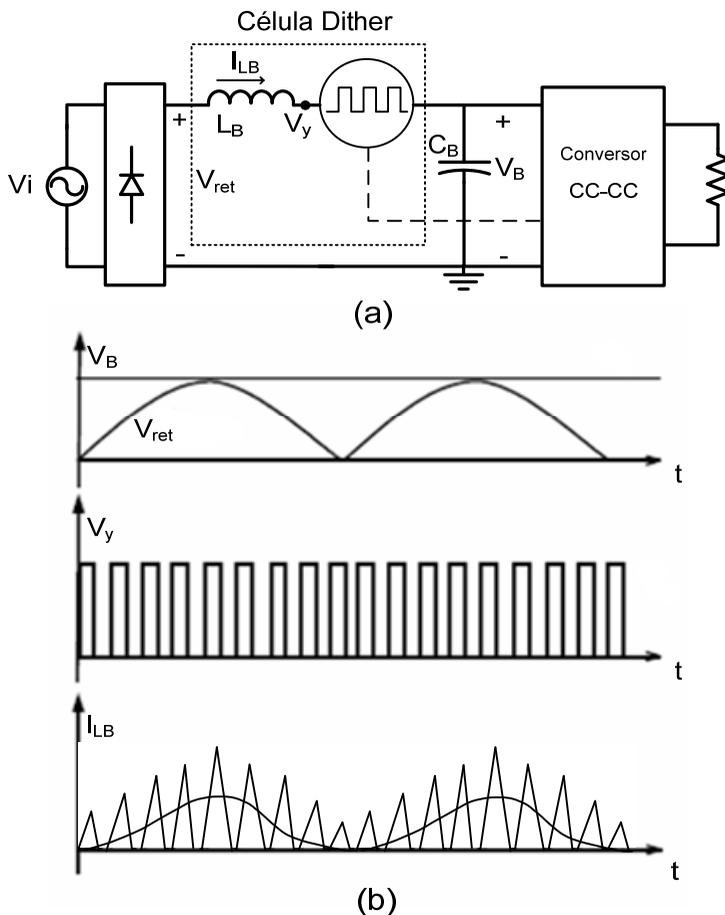


Fig. 2-6 – Estrutura geral do retificador Dither MCD – (a) Esquema do Circuito, (b) Formas de onda conceituais.

Como mostra a Fig. 2-6 (b), a fonte Dither introduz uma tensão pulsante de alta frequência, permitindo que os diodos retificadores conduzam, mesmo quando a tensão de entrada for inferior à tensão do barramento cc. Como resultado, o intervalo de condução da corrente de entrada aumenta significativamente e as correntes harmônicas são reduzidas. O conceito de retificador Dither não especifica que a razão cíclica seja constante, portanto, é um conceito mais geral do que o apresentado na seção 2.4.1[13].

2.4.3 Interruptor Magnético

Aplicando o conceito do retificador Dither à estrutura conceitual apresentada na Fig. 2-4 surgiram outras estruturas, as quais foram gradativamente aperfeiçoadas. Podem-se citar como evolução da topologia conceitual as estruturas CFP-EU com “interruptor magnético” - *The “magnetic switch” (MS) S²PFC* apresentado em 1995 [13].

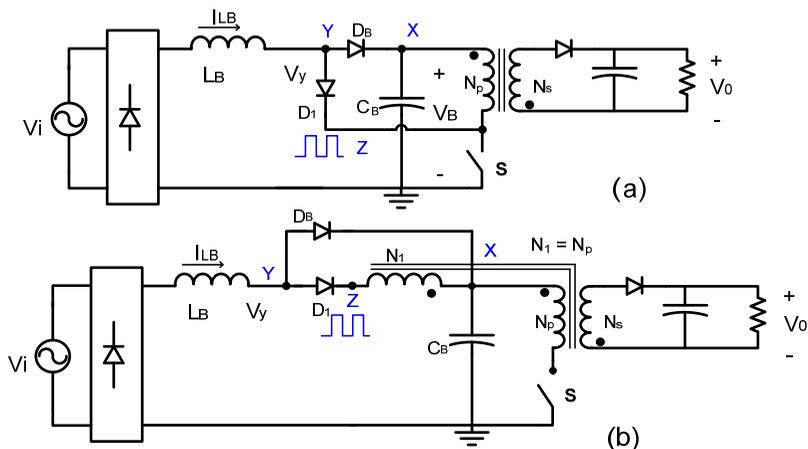


Fig. 2-7 – (a) *Converter boost MCD-EU original*, (b) *Converter com “interruptor magnético” com $N_1=N_p$* .

Nas estruturas com interruptor magnético a integração do *boost* MCD com o conversor cc-cc PWM é feita adicionando-se um enrolamento acoplado ao transformador entre o diodo D_1 e o capacitor C_B , ao invés de conectar D_1 diretamente em S , conforme a Fig. 2-7 (b). Analisando esta estrutura para $N_1=N_p$, chega-se à conclusão de que é equivalente à estrutura (a). Portanto, quando $N_1=N_p$, possuem elevado valor de tensão no capacitor C_B e baixo rendimento [13].

Para reduzir o elevado valor de tensão no capacitor do barramento CC, as estruturas com “interruptor magnético” foram aprimoradas, evoluindo para estruturas como a mostrada na Fig. 2-8 [14].

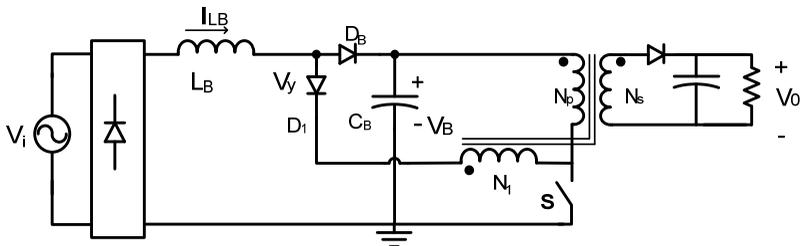


Fig. 2-8 - CFP-EU MCD com enrolamento N_1 [14].

Esta estrutura já representa um grande avanço em relação à conceitual (Fig. 2-7), porém seu rendimento ainda é baixo, em torno de 72 %, e por isso não é recomendada para aplicações acima de 100 W.

2.4.4 Boost-flyback

A estrutura proposta por Redl [17], apresentada na Fig. 2-9, consiste na integração *boost-flyback* com um único interruptor, resultando em uma estrutura bastante simples, porém que opera em MCD (Modo de Condução Descontínua) para manter a tensão no capacitor em níveis moderados. Apesar disso, a tensão de barramento atinge valores acima de 500 V, em condições de pouca carga, para tensão de entrada de 220 V. Este valor é considerado muito elevado devido à necessidade de se utilizar um interruptor e um capacitor de barramento que suportem tensão mais elevada, incrementando o custo significativamente. Contudo, devido à simplicidade e reduzido número de componentes da estrutura do *flyback*, a partir desta, surgiram diversas outras soluções baseadas nesta topologia.

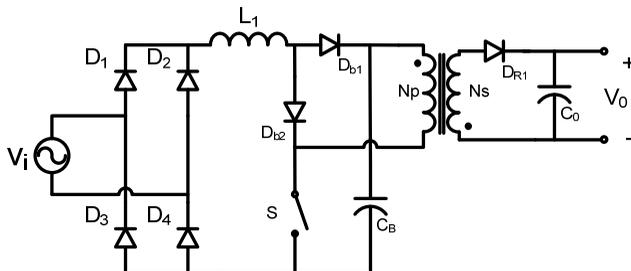


Fig. 2-9 – Estrutura *boost-flyback* proposta por Redl em 1994 [17].

2.4.5 Bi-Flyback

A estrutura proposta por García [18] resolve o problema da tensão elevada no capacitor grameando-a ao valor de pico da tensão de entrada empregando a topologia *bi-flyback*, apresentada na Fig. 2-10. Nesta topologia apenas 25 % da energia é processada duas vezes, porém, pelo menos um dos dois elementos magnéticos operam em MCD. Atualmente, existem variações desta topologia que se apresentam como uma boa solução para fontes de alimentação com potência entre 100 e 300 W, como é o caso da estrutura proposta por Weihong Qiu em 2003 [19], apresentada na Fig. 2-11.

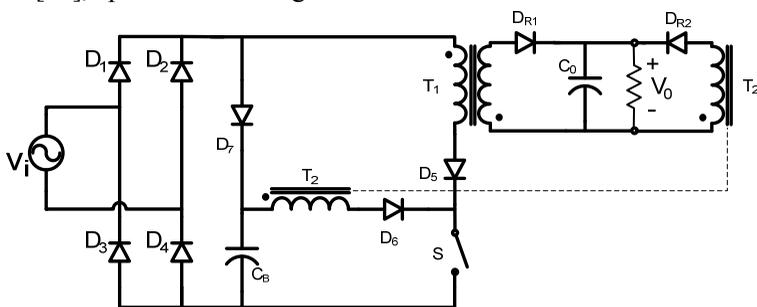


Fig. 2-10 – Estrutura Bi-flyback proposta por García em 1999 [17].

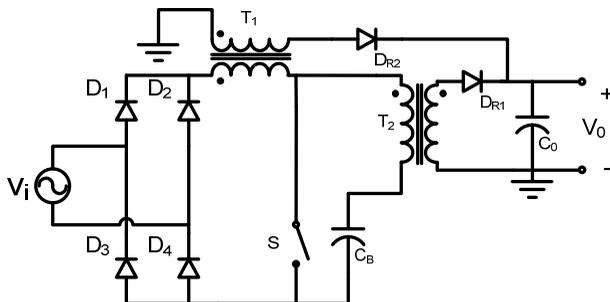


Fig. 2-11 – Variação da estrutura bi-flyback proposta por Weihong em 2003 [18].

As estruturas propostas por Huber [20] e Sebastián [21] são similares e ambas utilizam um conversor auxiliar para enviar parte da energia processada de volta para a rede para reduzir o conteúdo harmônico da corrente. Além disso, nestes casos, apenas uma pequena parcela da energia é processada duas vezes (aproximadamente 10 %), porém, o funcionamento destes circuitos é bastante complicado. As

estruturas propostas por [20] e [21] estão apresentadas na Fig. 2-12, juntamente com as formas de onda da tensão e da corrente drenada da rede elétrica. Esta figura é uma reprodução da apresentada em [7].

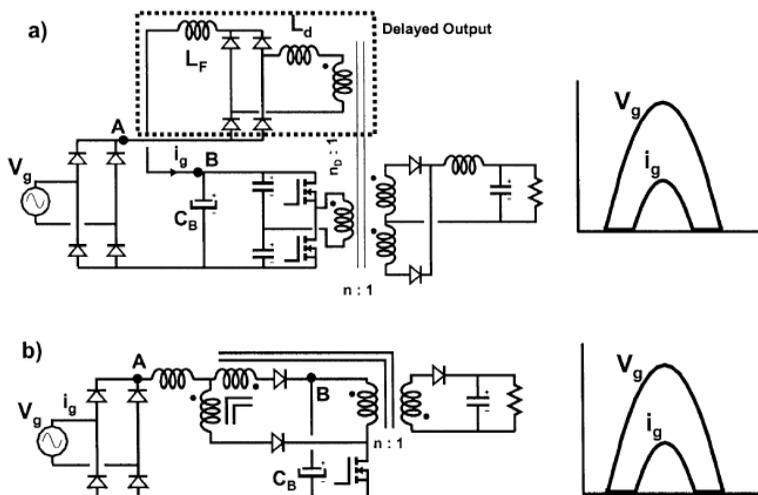


Fig. 2-12 – Estruturas propostas por: (a) Sebastián [21] e (b) Huber [20].

A característica mais importante destas duas últimas estruturas é que elas podem operar no MCC (Modo de Condução Contínua) e ainda assim manter a tensão do capacitor de barramento abaixo de 450 V. Além disso, segundo [21], ambas podem ser utilizadas com outras topologias de conversores e não somente com a topologia *flyback*.

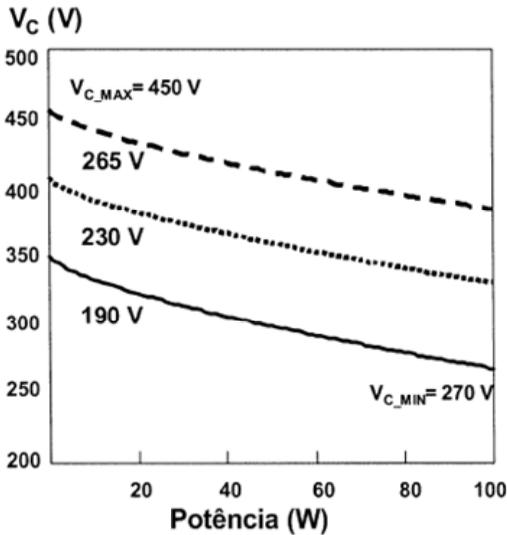


Fig. 2-13 – Tensão de barramento para diversas tensões de entrada em função da potência [7].

A Fig. 2-13 também é uma reprodução de [7] e mostra a variação da tensão do capacitor de barramento para diferentes valores de tensão de alimentação em função da potência de saída. Como se pode observar, o pior caso ocorre para a tensão de entrada mais elevada e para condição de carga mínima. Também é possível observar que a variação da tensão não é muito grande e o conversor cc-cc pode facilmente lidar com esta tensão.

As estruturas propostas aumentam o ângulo de condução da corrente de entrada. O intervalo de condução ou ângulo necessário para atender à IEC 61000-3-2 Classe A pode ser expresso em função da potência, conforme a Fig. 2-14. Esta figura também é uma reprodução de [7].

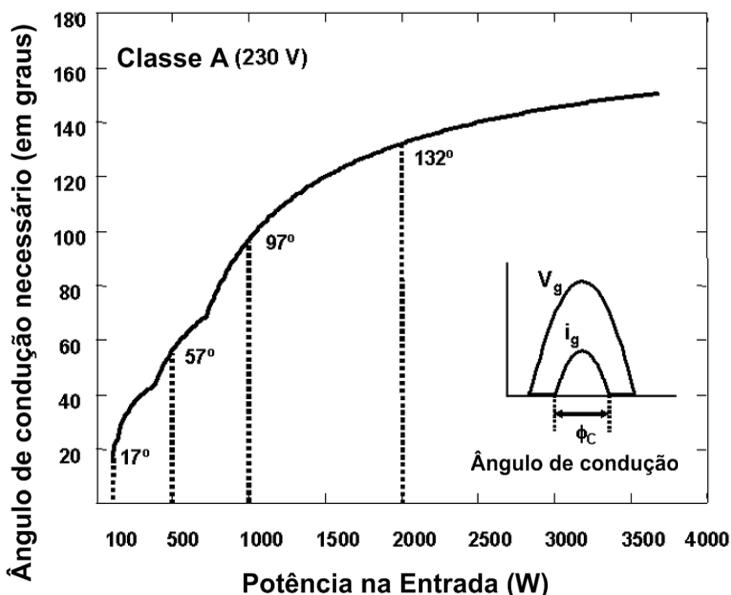


Fig. 2-14 – Ângulo de condução necessário para atender a norma IEC 61000-3-2 em função da potência de entrada [7].

Como se pode perceber, o ângulo de condução é pequeno para pequenas potências e aumenta à medida que a potência aumenta. Isto implica que, à medida que a potência se eleva, é necessário processar maior quantidade de energia duas vezes, pois existe um caminho de transferência direta e outro indireto. Portanto, o rendimento é reduzido com o aumento da potência. Deste modo, as estruturas CFP-EU apresentam uma limitação para a potência máxima que está diretamente ligada ao rendimento, pois estas grandezas são inversamente proporcionais. Normalmente em potências acima de 500 ou 600 W utilizam-se as técnicas de CFP tradicionais de dois estágios.

2.4.6 Estruturas CFP-EU MCC

Para resolver os problemas de baixo rendimento e elevado valor de tensão no capacitor do barramento CC, diversas técnicas foram propostas nos últimos anos, adicionando componentes passivos de maneira que os conversores passassem a operar em MCC. A Fig. 2-15

mostra três conversores CFP-EU MCC típicos, com reduzido filtro de EMI e eficiência maior que as estruturas CFP-EU MCD [13]. Como nestes conversores o indutor *boost* opera em MCC, o mecanismo que “conforma” a corrente de entrada não é tão simples como nas técnicas MCD, requerendo maior esforço de projeto.

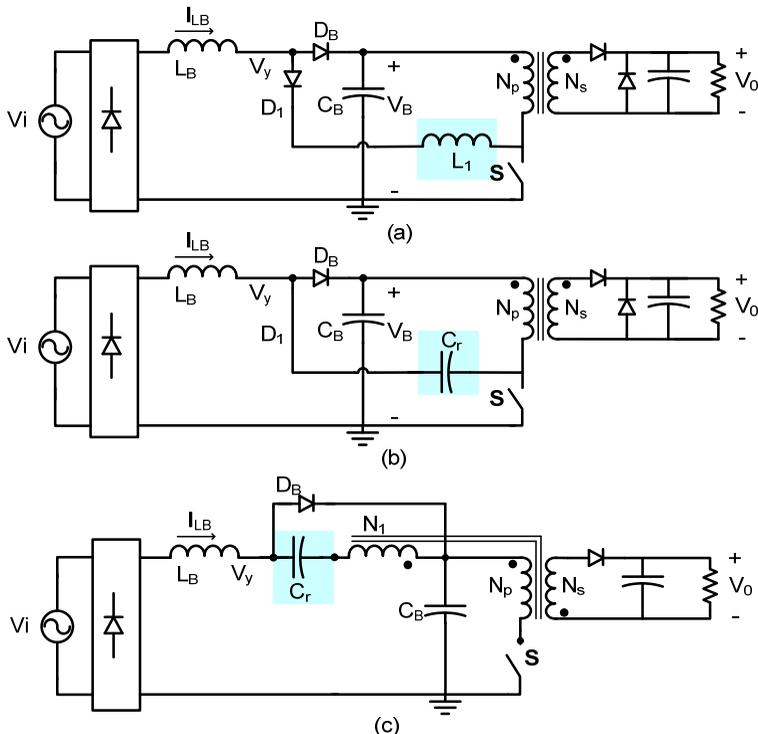


Fig. 2-15 - Circuitos CFP MCC - (a) Com indutor adicional, (b) Com capacitor C_r adicional, (c) Com capacitor adicional.

Em 2001, Jindong apresentou em sua tese [13] uma série de estudos relativos às estruturas CFP-EU. Desenvolveu a condição matemática para que as estruturas de estágio único operando no MCC corrijam o fator de potência. Apresentou estruturas avançadas operando em MCC e MCD. Algumas de suas estruturas são bastante sofisticadas, apresentando dobrador de tensão na entrada, que permite à fonte operar com tensão de alimentação universal, conforme é mostrado na Fig. 2-16.

É importante ressaltar que um dos problemas que ocorre com as estruturas MCC de estágio único é que com carga pequena (potência de saída reduzida em relação à nominal), onde o circuito pode deixar de

operar em MCC e passar a operar em MCD. Como resultado disso, o conversor deixa de apresentar CFP. Isto nem sempre é um problema, porque para potências abaixo de 50 W não há restrições quanto ao FP de uma fonte. No entanto, ao entrar no modo de condução descontínuo, as equações a partir das quais o controle foi projetado não são mais válidas. Portanto, a tensão de saída perde a regulação e, além disso, o sistema pode tornar-se instável.

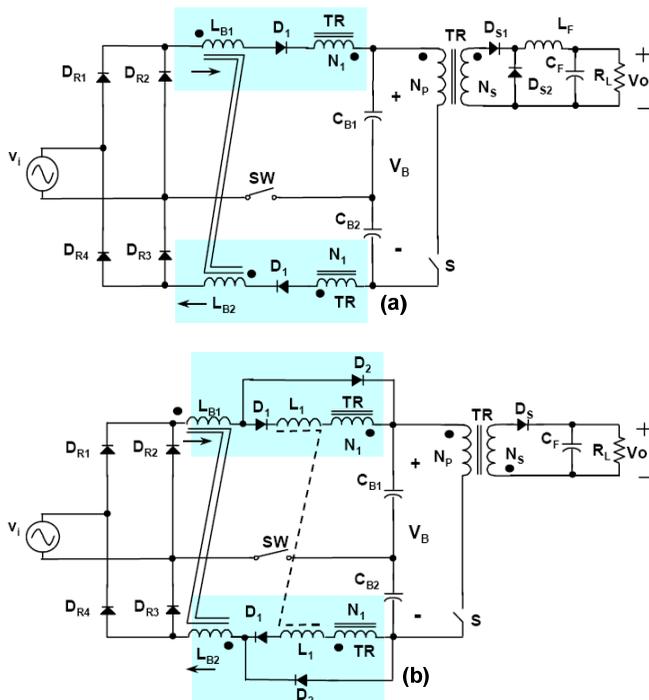


Fig. 2-16 – Estruturas propostas por Jindong com dobrador de tensão – (a) Estrutura MCD, (b) Estrutura MCC.

Conforme se pode observar na Fig. 2-17, este tipo de estrutura melhora consideravelmente o formato da corrente de entrada em relação à Fig. 1-1. Porém, deixa muito a desejar quando comparada aos resultados das estruturas de dois estágios, que apresentam fator de potência praticamente unitário.

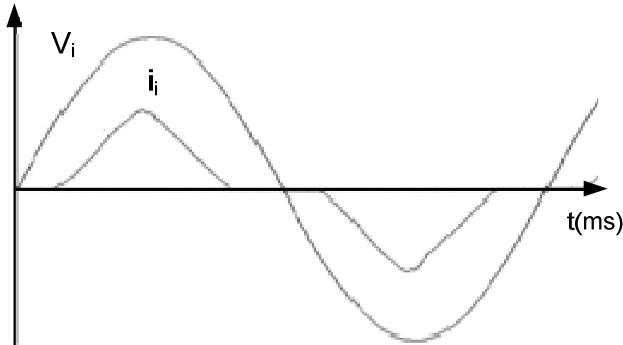


Fig. 2-17 – Formas de onda da tensão e da corrente na entrada da estrutura MCD com dobrador de Tensão.

2.5 ESTRUTURAS AVANÇADAS DE ESTÁGIO ÚNICO PARA CORREÇÃO DO FATOR DE POTÊNCIA

Até este ponto do trabalho foram apresentadas estruturas CFP-EU com somente um interruptor, e com capacidade limitada para conformar a corrente de entrada, de forma a torná-la senoidal. Nesta seção serão apresentadas algumas estruturas CFP-EU mais avançadas, que visam melhores resultados que os apresentados nas seções anteriores, principalmente no tocante ao rendimento e à qualidade da corrente de entrada, sendo mais atrativas e competitivas em desempenho com as de dois estágios.

2.5.7 Conversores Ressonantes com Elevado Fator de Potência

Em 1992 foi publicado o trabalho de Michael J. Schutten, Steigerwald e Kheraluwala [25], com o título: “*Characteristics of Load Resonant Converters Operated in a High-Power Factor Mode*”. Neste artigo os autores mostram que os conversores série-paralelo ressonantes, também conhecidos como conversores LCC, quando operam em frequência superior a de ressonância, realizam CFP inerentemente, sem a necessidade de qualquer controle da corrente de entrada. Isto ocorre quando o barramento cc de um conversor ressonante é alimentado por um retificador monofásico seguido de um pequeno capacitor de barramento. Este comportamento advém da característica pulsante do

barramento CC, juntamente com a capacidade inerente destes conversores de elevar a tensão durante os vales da tensão CA da entrada retificada. Sem controle ativo da corrente de entrada, o fator de potência depende da relação entre as frequências de comutação e do tanque ressonante. Com controle da corrente, pode-se atingir fator de potência muito próximo da unidade. A Fig. 2-18 apresenta uma estrutura típica de um conversor série-paralelo ressonante em ponte completa operando como conversor ca-cc - CFP-EU.

Os conversores série-paralelo ressonantes quando operando como conversores ca-cc com elevado fator de potência podem trabalhar em MCD, simplificando o controle, mas acarretando na necessidade de filtros de entrada volumosos para filtrar a corrente de entrada [26], ou pode-se optar por controles mais sofisticados, incluindo uma malha de controle da corrente, porém, elevando o custo e a complexidade do circuito [27].

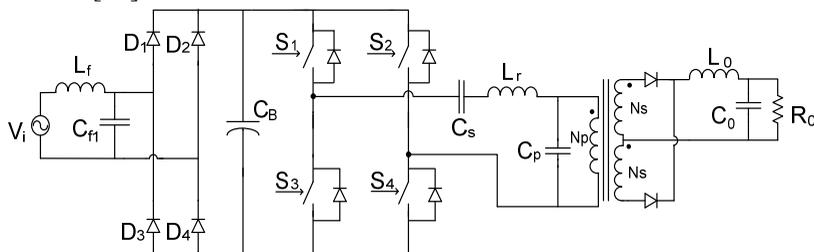


Fig. 2-18 – Conversor série-paralelo ressonante com CFP.

2.5.8 Estruturas Baseadas no Conversor de Weinberg

Uma família de estruturas similares a *bi-flyback* é baseada no conversor de Weinberg [22], que por sua vez é uma modificação do conversor *push-pull* alimentado em corrente (Fig. 2-19 (a)), também conhecido na literatura como *flyback push-pull*. Este conversor apresenta dois problemas relacionados ao transformador. O primeiro ocorre devido à indutância de dispersão, que provoca picos de tensão elevados nos interruptores. O segundo ocorre devido à indutância de magnetização, fazendo com que a tensão no primário do transformador não se anule quando ambos os interruptores estão desabilitados, porque o transformador se desmagnetiza através de um dos diodos do secundário. Mas este último problema é resolvido fazendo-se uma pequena modificação, apresentada na Fig. 2-19 (b).

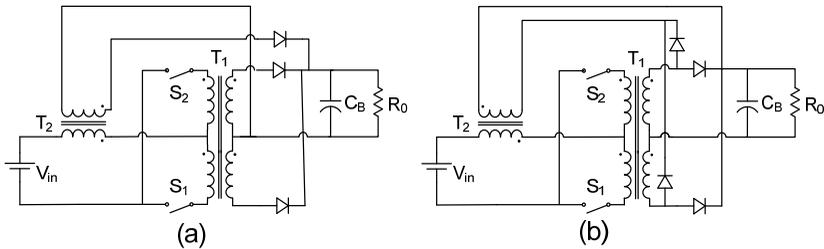


Fig. 2-19 – (a) Conversor de Weinberg, (b) Conversor de Weinberg modificado.

Em 1996, Grover Torrico et al. [23] publicaram a aplicação do conversor de Weinberg modificado como conversor ca-cc com CFP de estágio único (Fig. 2-20). Neste trabalho o fator de potência elevado é obtido por controle da corrente por valores médios instantâneos, e a corrente de entrada opera no MCC, exigindo dois circuitos de controle, como no caso do retificador boost tradicional.

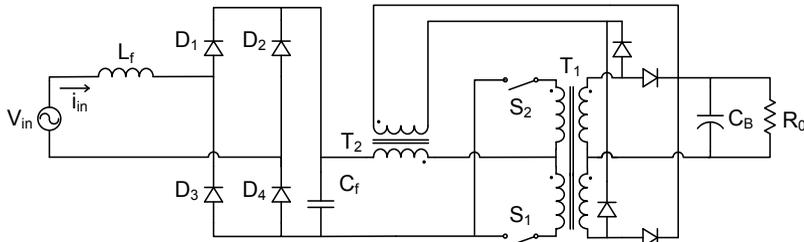


Fig. 2-20 – Conversor flyback-push-pull alimentado em corrente com correção do fator de potência.

2.5.9 Charge-Pump

As estruturas *charge-pump* são muito utilizadas para CFP-EU em reatores eletrônicos, tendo sido uma técnica muito difundida no final dos anos 90. Nestas estruturas a correção do fator de potência ocorre devido à adição de um capacitor em um ponto estratégico do circuito, de forma que a rede elétrica passe a fornecer energia em alta frequência e proporcionando uma CFP. A Fig. 2-21 apresenta a estrutura típica de um reator eletrônico com a topologia *charge-pump*.

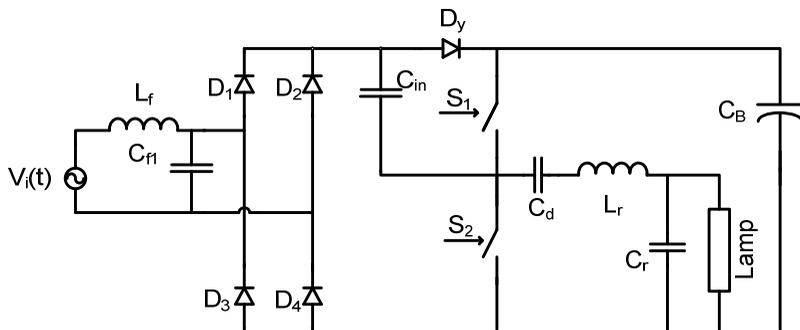


Fig. 2-21 – Reator eletrônico utilizando o princípio “charge-pump”.

Durante a comutação dos interruptores do estágio inversor, a fonte de entrada $V_i(t)$, através do capacitor C_{in} , passa a fornecer corrente para o reator na frequência de comutação aumentando o intervalo de condução dos diodos da ponte retificadora (efeito “Dither”) [35]. A energia fornecida pela fonte de entrada é armazenada não somente pelo capacitor C_{in} como também pelos elementos do tanque ressonante C_d e L_r que entregam parte desta energia armazenada ao capacitor de barramento C_B , elevando a sua tensão acima do valor de pico da tensão de entrada.

Em [11], Qian apresenta um conversor ca-cc com CFP usando o conceito *voltage-source charge-pump*, mostrado na Fig. 2-22. Esta estrutura apresenta resultados interessantes, como fator de potência de 0,996 e rendimento de 83,5%, obtidos a partir de resultados experimentais do autor para uma fonte de 250 W com tensão de saída de 12 V. Seu controle é feito com frequência variável, a fim de evitar a elevação da tensão de barramento em baixa potência. Porém, a faixa de variação da frequência é larga. Para estreitá-la o autor sugere a adição de um polo ressonante LC conectado ao ponto V_a .

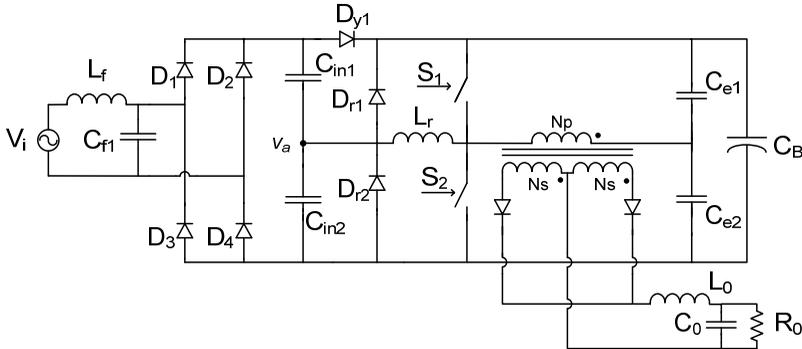


Fig. 2-22 – Conversor ca-cc com CFP do tipo charge-pump fonte de tensão.

Apesar da estrutura de Qian apresentar um bom desempenho, sua corrente de entrada opera no MCD, necessitando de um grande esforço de filtragem na entrada do circuito, assim como as demais técnicas baseadas no *boost* MCD.

2.5.10 Interleaving

Uma das maneiras de reduzir a ondulação da corrente de entrada é a utilização de conversores que operem de maneira complementar. Utilizando dois conversores operando em MCD, por exemplo, pode-se obter uma corrente de entrada em MCC, devido à composição das correntes dos dois conversores. Assim, no caso da aplicação em CFP, utilizando dois conversores operando em MCD, mantém-se a característica natural de CFP inerente ao funcionamento destes conversores sem a necessidade de uma malha de corrente adicional, que seria necessária no caso de se utilizar apenas um conversor operando em MCC. Além disso, a junção dos dois faz com que a corrente de entrada possua o dobro da frequência de comutação, reduzindo o tamanho do filtro de entrada e de EMI.

Em [28] Teodorescu et al. fazem uma análise comparativa entre estruturas *boost interleaved*. Embora os autores tenham comparado estruturas que operam com frequência variável (*boost* em modo de condução crítica) com estruturas que operam em frequência fixa, a comparação de duas estruturas *interleaved* do tipo serial é bastante interessante. A primeira com um indutor e a segunda com dois indutores, ambas propostas por Fengfeng Tao em [29] e [30], respectivamente.

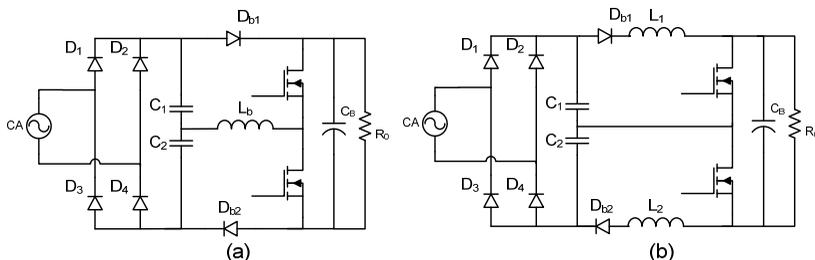


Fig. 2-23 – Estruturas serial interleaved boost, (a) Com Indutor Único, (b) Com Dois Indutores.

Dentre estas duas estruturas, ficou comprovado que a estrutura com dois indutores é mais vantajosa em termos de perdas. Contudo, os trabalhos de Fengfeng Tao [29], [30] e [31], são voltados para aplicações em reatores eletrônicos. Em [32] e [33], Wu apresenta a estrutura *interleaved* de Tao para aplicação em fontes. Uma de suas topologias propostas está apresentada na Fig. 2-24. Seu conversor cc-cc é baseado na estrutura meia-ponte assimétrica e seu controle é feito utilizando-se modulação por largura de pulso (PWM), diferentemente da de Tao [30], que opera com frequência variável. Em contrapartida, a tensão de barramento torna-se muito elevada quando a potência de saída é reduzida, o que não se mostrou um problema quando o conversor opera com tensão de entrada de 110 V. Porém em 220 V, a tensão de barramento atinge valores muito elevados.

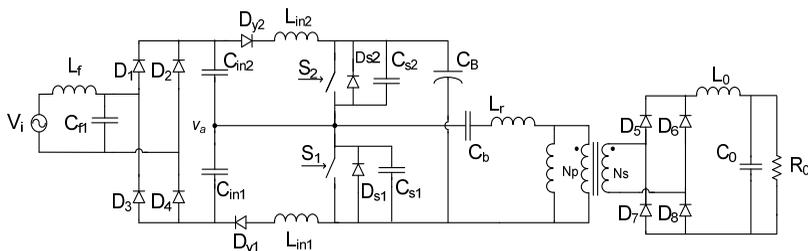


Fig. 2-24 – Carregador de bateria para veículos elétricos com CFP de estágio único usando Interleaving.

Apesar das publicações supracitadas serem recentes, este princípio foi proposto pela primeira vez em 1994 por Akira Nabae [43]. Sua estrutura de CFP está apresentada na Fig. 2-25 (a). Posteriormente, a estrutura apresentada por Nabae ficou conhecida como *boost interleaved* e está presente em publicações recentes como [44].

Além das vantagens já citadas com relação à corrente de entrada, a estrutura *interleaved* serial apresenta comutação ZVS naturalmente.

Porém, a estrutura proposta por Nabae (Fig. 2-25 (a)) e a por Tao (Fig. 2-25 (b)) apresentam picos de tensão elevados nos diodos da ponte retificadora e sobre $D_{b1, 2}$, respectivamente. Isto se deve à posição dos indutores, no lado CC da estrutura. Além disso, a estrutura de Tao possui dois diodos adicionais, os quais elevam as perdas por condução do conversor. Passando estes indutores para o lado CA (Fig. 2-25 (c)), elimina-se este problema. Esta estrutura será tratada neste trabalho como *serial boost interleaved* modificada.

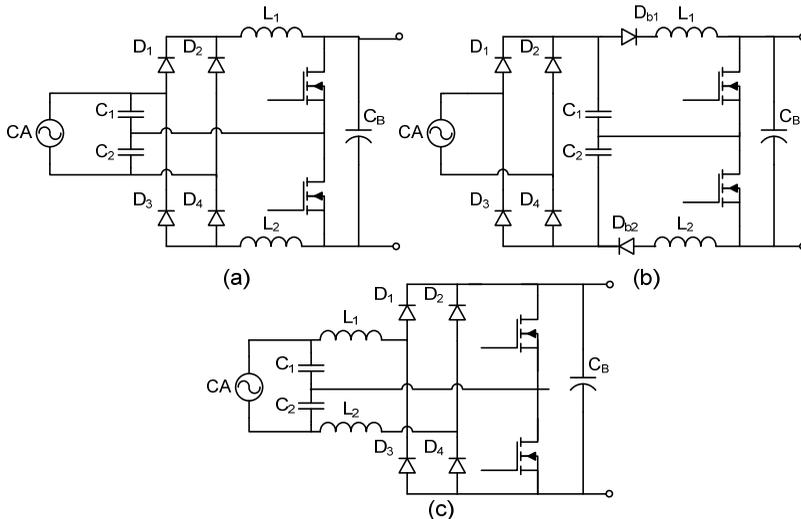


Fig. 2-25 – Estruturas de CFP – (a) Conversor de Nabae, (b) Serial Interleaved Boost, (c) Serial Interleaved Boost Modificada.

Embora se tenha chegado à estrutura de CFP da Fig. 2-25 (c) por caminhos diferentes, esta já havia sido proposta para utilização em reatores por Nascimento [35] e foi estudada por Dums [36] em 2005. Também no mesmo ano, DO [40] apresentou uma topologia similar, mas com uma abordagem diferente com relação aos indutores de entrada, que foram acoplados. Contudo, na estrutura apresentada em [40] é necessário que a indutância de dispersão seja da ordem de grandeza da indutância de magnetização dos indutores acoplados, o que torna sua implementação prática um tanto difícil sem a utilização de dois indutores externos adicionais para se obter o valor desejado. Portanto, não traz nenhuma vantagem em relação à estrutura de CFP da Fig. 2-25 (c).

A estrutura apresentada na Fig. 2-26 foi desenvolvida a partir de modificações das estruturas *interleaved boost* e *charge-pump* já

conhecidas na literatura [11], [29], [30], [35] e [36], procurando unir as melhores características de cada uma, porém visando sempre o menor número de componentes. Apesar da estrutura apresentada ter surgido da junção das estruturas mencionadas nestes trabalhos, verificou-se, através do estudo bibliográfico realizado, a existência de estruturas semelhantes, a partir das quais o circuito proposto poderia ser descrito como uma evolução natural. É o caso das estruturas apresentadas em [2], [29] a [34]. Seu primeiro estudo como fonte de alimentação foi apresentado por Postiglione em [37], que gerou uma publicação nacional [38] e uma internacional [39].

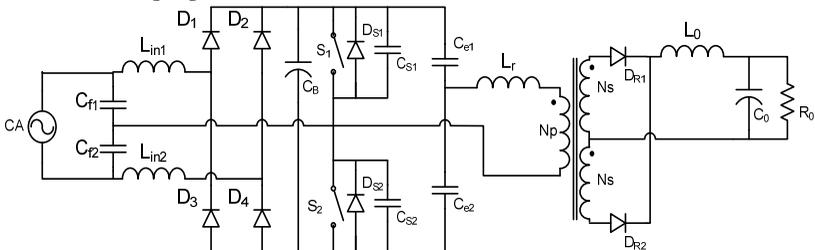


Fig. 2-26 – Estrutura proposta para a fonte de alimentação com CFP e estágio único.

A estrutura de CFP, que poderia se chamar *charge-pump interleaved*, apresenta-se como uma ótima solução para CFP, com rendimento elevado [35] e [36]. Porém, sua configuração exige que os interruptores operem de maneira complementar e preferencialmente com razão cíclica igual a $1/2$, de maneira a assegurar o equilíbrio das correntes nos indutores L_{in} e tensão nos capacitores C_f . Deste modo, é natural que o controle seja feito por frequência variável como em [37]-[39], porém nada impede que se utilize razão cíclica variável, como o fez Wu [32] e [33].

O conversor cc-cc *HB-ZVS PWM* (Fig. 2-27) foi escolhido para operar em conjunto com a estrutura de CFP por apresentar os pré-requisitos necessários: os interruptores operam complementarmente; permite que se escolha a razão cíclica, bastando ajustar a relação de transformação para se obter a tensão de saída desejada e variar a potência de saída com a variação da frequência.

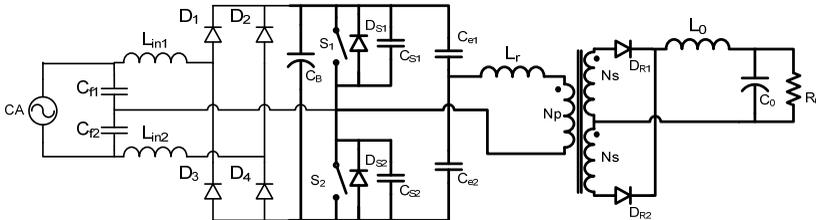


Fig. 2-27 – Estrutura proposta com realce no circuito do conversor cc-cc.

Outra característica importante da estrutura proposta em [37] é que cada um dos conversores *charge-pump* opera como um conversor *boost* no MCD. Por isso, como ocorre com as estruturas *boost* MCD apresentadas na seção 2.4.1, variações de carga provocam um desequilíbrio e, à medida que a potência de saída é reduzida, a tensão de barramento se eleva, tornando necessário elevar a frequência de comutação para que ela retorne a seu valor nominal. Portanto, esta estrutura foi recomendada inicialmente para aplicações com cargas dedicadas, em que a potência de saída é variável entre 40% e 100% da nominal [38], [39].

No capítulo 3 são apresentados novos estudos para esta mesma estrutura, visando ampliar sua faixa de variação de carga para que possa operar em aplicações genéricas de fontes de alimentação, em que a potência de saída varie entre 10 % e 100 % da potência nominal. A solução que é apresentada no capítulo três consiste em variar a razão cíclica com uma malha de controle de dinâmica rápida o suficiente para manter a tensão de saída dentro dos níveis desejados, e variar a frequência de comutação com uma dinâmica muito mais lenta de forma a manter a tensão de barramento em níveis aceitáveis. Porém, com a variação da razão cíclica, ocorre desequilíbrio nas tensões dos capacitores *charge-pump* e do conversor cc-cc, tornando necessário dimensioná-los para tensões mais elevadas, elevando os custos. Além disso, as correntes nos indutores *charge-pump* também ficam desequilibradas, levando a distorções na corrente de entrada. Os resultados deste estudo foram publicados em [45].

2.6 COMPARAÇÃO ENTRE AS TÉCNICAS DE CFP TENDO A FAIXA DE POTÊNCIA COMO PARÂMETRO

Para fins de comparação entre as técnicas abordadas, assumir-se-á que a tensão de saída da fonte terá seu valor entre 12 V e 48 V e que a tensão de entrada será de faixa estreita (não universal). Deste modo, a única variável avaliada será a potência do conversor. A IEC61000-3-2 é aplicável a equipamentos monofásicos com potência de 75 W a 3.680 W. Na comparação realizada a seguir, esta faixa de potência será dividida em três intervalos: 75-200 W, 200-600 W e acima de 600 W.

2.6.11 Faixa de potência entre 75 e 200 W

Para esta faixa de potência as soluções mais interessantes são as mais simples: passivas e ativas de estágio único [7]. Para fontes que se enquadram da Classe A da IEC 61000-3-2, provavelmente a solução mais simples é a utilização de filtros passivos. Isto porque somente um ou dois componentes passivos são adicionados à estrutura, sendo uma solução bastante robusta e que não produz EMI (Interferência eletromagnética) adicional. Além disso, o custo é baixo e a redução do rendimento pode ficar em torno de 2 %, para as baixas potências [46]. Para aplicações abaixo de 100 W a solução baseada no resistor é ainda mais atraente, possuindo custo inferior e redução de rendimento por volta de 1,6 % [7]. No entanto, em aplicações em que peso e volume são os fatores mais relevantes, as soluções ativas de estágio único se tornam atraentes a partir dos 100 W, além disso, podem ter eficiência superior às passivas, dependendo da topologia usada. Contudo, apesar dos circuitos serem simples e com número de componentes reduzido, sua análise e projeto são mais complexos que a dos circuitos passivos.

Em se tratando de fontes que se enquadram na Classe D, as soluções CFP-EU são as mais indicadas desde 75 W, uma vez que o tamanho dos filtros LC passivos e seu custo são impraticáveis para esta faixa de potência, devido às restrições impostas pela norma. Neste caso, o filtro do tipo RC é inaceitável para toda a faixa de potência, devido à perda de rendimento que este causaria.

As estruturas ativas de dois estágios não são recomendadas para esta faixa de potência principalmente devido ao custo elevado. As estruturas de dois estágios possuem dois conversores completos, contendo dois circuitos de controle, pelo menos quatro semicondutores e

dois componentes magnéticos de alta frequência e dois circuitos de proteção [7]. Além disso, o fator de potência unitário não é necessário para cumprir a norma. Portanto, esta solução é excessiva para baixas potências.

2.6.12 Faixa entre 200 e 600 W

Nesta faixa de potência as três técnicas já discutidas podem ser empregadas, passivas, ativas de estágio único e de dois estágios. No entanto, as soluções de estágio único são as mais atraentes devido ao baixo custo e a elevada densidade de potência.

No caso das fontes que se enquadram na Classe A, quando se utilizam filtros passivos, à medida que a potência aumenta, o valor da indutância de filtragem precisa aumentar para atender aos limites impostos pela norma. Segundo [7], é necessário utilizar núcleo de ferro-silício com tamanho equivalente ao E42 a partir dos 300 W. A opção de utilizar um resistor (filtro RC) nesta faixa de potência é inviável, pois compromete significativamente o rendimento da estrutura. Segundo [46], uma estrutura com correção ativa de estágio único de 300 W necessitaria utilizar dois núcleos de ferrite E20, apresentando uma pequena vantagem em tamanho, quando comparado a um de tamanho E42. Nesta faixa de potência, soluções de estágio único mais avançadas também são atrativas, sendo as mais recomendadas aquelas baseadas em estrutura meia-ponte e com comutação suave dos interruptores, como é o caso das estruturas propostas por Kwon [41] e Postiglione [37], apresentadas nas Fig. 2-28 e Fig. 2-29, respectivamente.

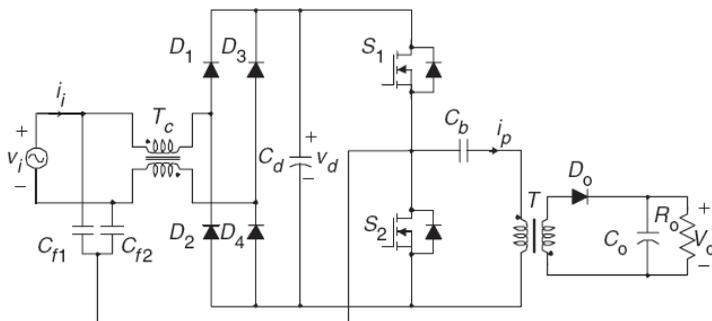


Fig. 2-28 – Estrutura proposta por Kwon e Do – Half-bridge flyback [41].

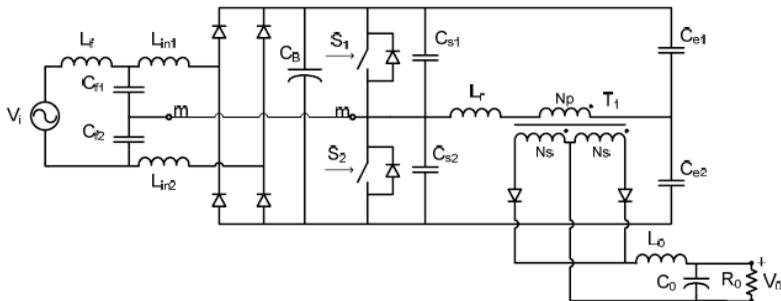


Fig. 2-29 – Estrutura proposta por Postiglione [37].

Quanto à solução de dois estágios, se torna cada vez mais competitiva à medida que a potência aumenta, porém, nesta faixa de potência seu custo ainda é elevado e sua densidade de potência é menor do que a das técnicas de estágio único [7].

2.6.13 Acima de 600 W

Nesta faixa de potência, circuitos passivos já não são mais recomendados devido aos elevados peso e volume, além de comprometerem o rendimento. As estruturas de estágio único deixam de se tornar atrativas, pois precisam processar maior porcentagem de energia duas vezes para atingir aos requisitos da norma e seu rendimento começa a ficar comprometido. Além disso, seus filtros de entrada passam a ser volumosos, pois na maioria dos casos filtram correntes em MCD que costumam causar interferência eletromagnética. Alguns autores, inclusive, não recomendam utilizar estruturas EU para potências acima de 700 W [46]. Desta forma, para potências acima de 600 W recomenda-se empregar as estruturas de dois estágios.

A técnica de CFP de dois estágios mais comum utiliza o conversor *boost* operando em MCC para corrigir o fator de potência e um conversor cc-cc em cascata. Esta estrutura é bastante conhecida e utilizada na indústria em aplicações de até dezenas de kW.

2.7 CONCLUSÃO

De modo geral, a otimização das estruturas CFP-EU deve cumprir diversos requisitos:

- Os harmônicos da corrente de entrada devem atender aos limites impostos pela IEC 61000-3-2 Classe D ou Classe A;
- Deve possibilitar um baixo valor de tensão no capacitor de barramento, a fim de reduzir seu custo e o dos interruptores;
- A estrutura deve ser simples e com pequeno número de componentes, para que tenha custo inferior a uma estrutura equivalente de dois estágios;
- O conversor deve ter baixo valor de corrente no(s) interruptor(es) e elevada eficiência para larga faixa de variação da potência de saída.

Outro desafio para a otimização de estruturas CFP-EU para fontes de alimentação está na condição de operar com larga variação da tensão de entrada. Nos Estados Unidos o circuito deve operar de 90-135 V_{ef} e no padrão europeu de 180-265 V_{ef} , ou ainda 90-240 V_{ef} , que é o valor de tensão universal, como no caso do Brasil.

Para cada parâmetro de projeto existe uma relação entre custo e benefício. Dificilmente será possível desenvolver uma estrutura de estágio único com fator de potência unitário e ondulação de baixa frequência desprezível na tensão de saída, larga faixa de variação da tensão de entrada e de carga e elevado rendimento em toda faixa. Deste modo, é necessário priorizar algumas características e tentar adequar o projeto do conversor para otimizar os resultados, atendendo alguns requisitos principais e outros apenas parcialmente.

Em suma, os maiores desafios no projeto de um conversor CFP-EU estão em atender os limites para as correntes harmônicas, limitar a tensão do barramento CC, reduzir o elevado valor de corrente no(s) interruptor(es), possibilitar a utilização com tensão de alimentação universal e obter o maior rendimento e menor custo possíveis.

3 FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO USANDO A ESTRUTURA SERIAL INTERLEAVED BOOST MODIFICADA

3.1 INTRODUÇÃO

Neste capítulo será apresentada uma família de fontes de alimentação de estágio único integrando a estrutura de CFP *interleaved boost* modificada a diferentes conversores cc-cc isolados, resultando em algumas estruturas inéditas. No entanto, apenas uma das estruturas foi escolhida para ser estudada com mais detalhes a fim de manter a brevidade do trabalho. O grande diferencial desta técnica em comparação com as estruturas CFP-EU baseadas no conversor *boost* operando em MCD está na corrente de entrada, que passa a operar no MCC devido à superposição das correntes dos indutores de entrada. Além disso, o circuito se beneficia da comutação ZVS dos interruptores, aumentando significativamente o rendimento. A estrutura de CFP *interleaved boost* modificada é uma versão do conversor apresentado inicialmente por Nabae [43] em 1994.

A topologia básica do circuito de correção do fator de potência, já apresentada no final do capítulo dois, pode ser novamente visualizada na Fig. 3-1. Apesar da estrutura em si não ser mais uma novidade, pode-se dizer que seu potencial ainda não foi totalmente explorado. Isto porque existem diferentes maneiras de projetá-la e também de controlá-la. Nos estudos de [36]-[38] e [40] os capacitores de entrada foram projetados grandes o suficiente para que se pudesse considerar constante a tensão destes durante um período de comutação. Desta forma, o comportamento do circuito é similar ao do *interleaved boost* [28], [29] e [33]. Porém, reduzindo-se estes capacitores, o circuito passa a operar de maneira ressonante, podendo considerá-lo efetivamente como um *charge-pump*, sendo este o motivo de publicações anteriores incluírem o nome *charge-pump*. Os dois modos de operação são praticáveis, e cada um apresenta vantagens e desvantagens, porém, até o momento, somente foi estudado o funcionamento com capacitores de valor elevado. Do ponto de vista do controle, pode-se utilizar razão cíclica variável, frequência variável ou ainda uma combinação das duas técnicas.

O estudo detalhado no modo ressonante foi descartado devido ao grande esforço necessário para a obtenção de seu equacionamento, que

impossibilita a aproximação das correntes e tensões por trechos de retas, e por ter-se verificado através de simulações que este modo de operação não traria benefícios em relação ao primeiro estudo no que diz respeito a perdas no conversor.

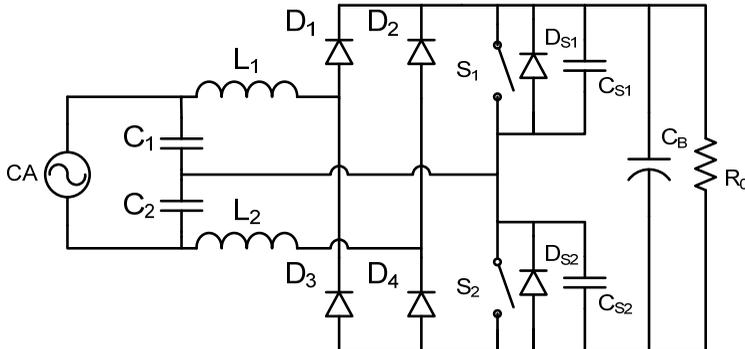


Fig. 3-1 – Estrutura de CFP sem filtro de entrada.

Neste capítulo serão apresentados os estudos para esta estrutura operando como *interleaved boost* com razão cíclica variável. Por fim, será demonstrando o efeito de se variar a frequência de comutação juntamente com a razão cíclica. No entanto, a variação da frequência será feita muito mais lentamente que a da razão cíclica, pois visa controlar a tensão de barramento, que possui uma dinâmica mais lenta que a tensão de saída do conversor, necessitando de diversos ciclos da rede elétrica para atingir seu valor final. Desta forma, utilizando-se esta estratégia de controle, pretende-se conseguir melhorar significativamente a resposta dinâmica da tensão de saída e ampliar a faixa de variação da potência de saída, quando comparada com a do trabalho anterior [37].

Outra variação desta estrutura é obtida acoplando-se os dois indutores de entrada L_1 e L_2 em um único indutor com a metade da indutância de um dos indutores anteriores, que fica conectado entre os capacitores de entrada C_1 e C_2 . Esta nova estrutura está apresentada na Fig. 3-2. Contudo, a corrente de entrada deixa de se beneficiar do efeito de sobreposição (*interleaving*) e a corrente de entrada passa a operar sempre no modo de condução crítica e não no MCC. Apesar de não se apresentar um estudo desta estrutura neste trabalho, seu uso pode ser interessante em aplicações de baixo custo.

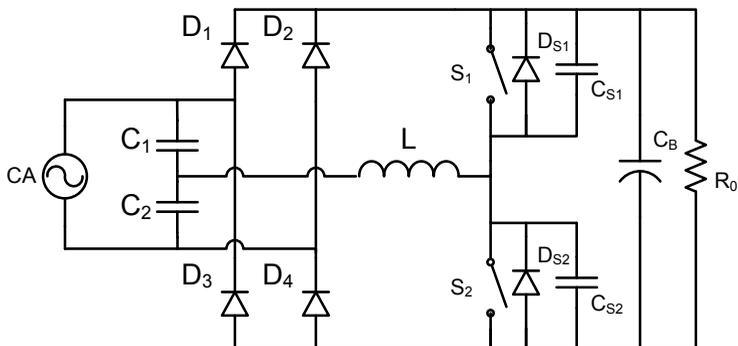


Fig. 3-2 – Estrutura de CFP com apenas um indutor.

3.2 ESTRUTURAS PARA FONTE DE ALIMENTAÇÃO CFP-EU

A seguir são apresentadas as estruturas de conversores ca-cc de estágio único resultantes da conexão da estrutura da Fig. 3-1 com diferentes conversores cc-cc isolados, gerando uma família de conversores, conforme mostra a Fig. 3-3. Este conversor de CFP pode ser integrado aos conversores *flyback*, *forward* e meia ponte, todos na sua configuração com célula de comutação ZVS do tipo *buck* [47]. A configuração em ponte completa não será apresentada por se considerar que não apresentaria vantagens com relação às estruturas de dois estágios, devido à adição de dois interruptores e mais um circuito de comando. Além disso, a estrutura de CFP também poderia ser utilizada como estágio de entrada, apenas gerando um barramento de tensão elevada, porém, neste caso seria mais vantajoso utilizar a topologia *interleaved boost* paralela, que apresenta menores esforços nos semicondutores [28]. A Fig. 3-4 apresenta uma nova família de estruturas criada a partir da junção da estrutura de CFP com um único indutor (Fig. 3-2) aos conversores *flyback*, *forward* e meia ponte, como na Fig. 3-3.

Nas Fig. 3-3 e Fig. 3-4 (a) e (b) as indutâncias ressonantes foram suprimidas, pois são empregadas as indutâncias de dispersão de seus respectivos transformadores.

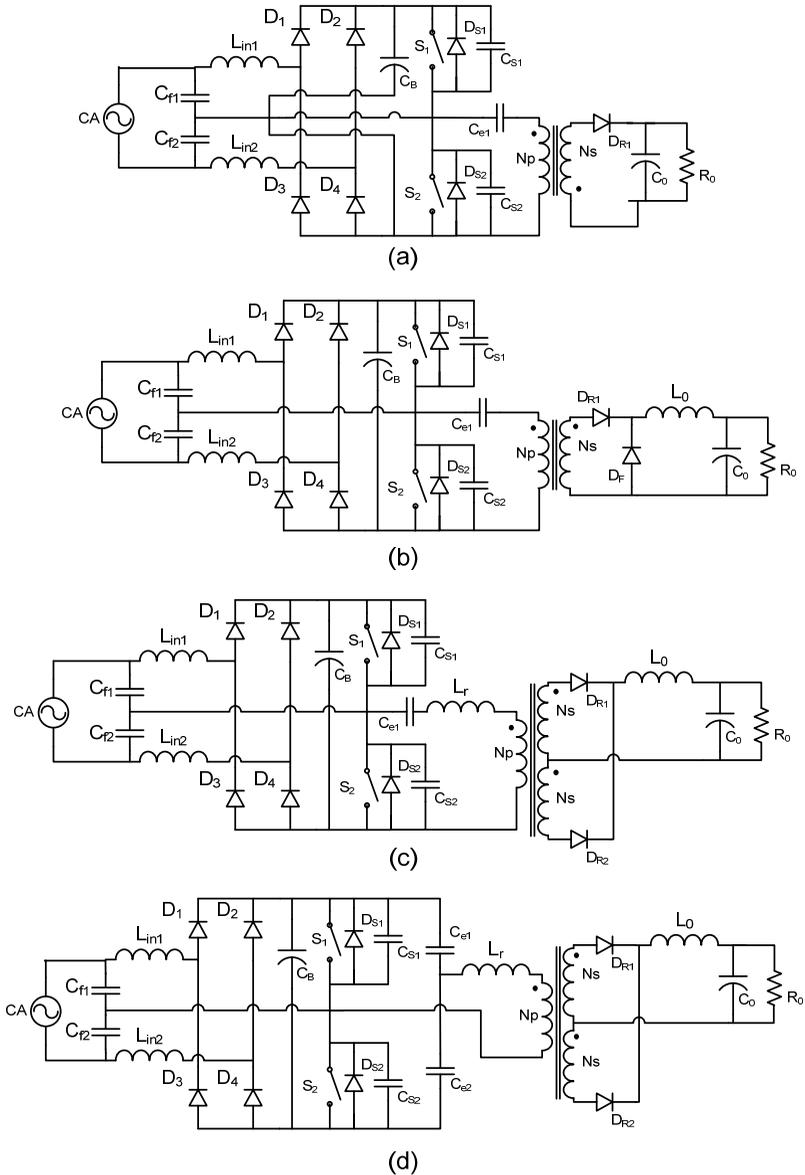


Fig. 3-3 – Estrutura de CFP associada a diferentes conversores cc-cc isolados – (a) Flyback ZVS, (b) Forward ZVS, (c) Meia-ponte Assimétrico, (d) Meia-ponte Simétrico.

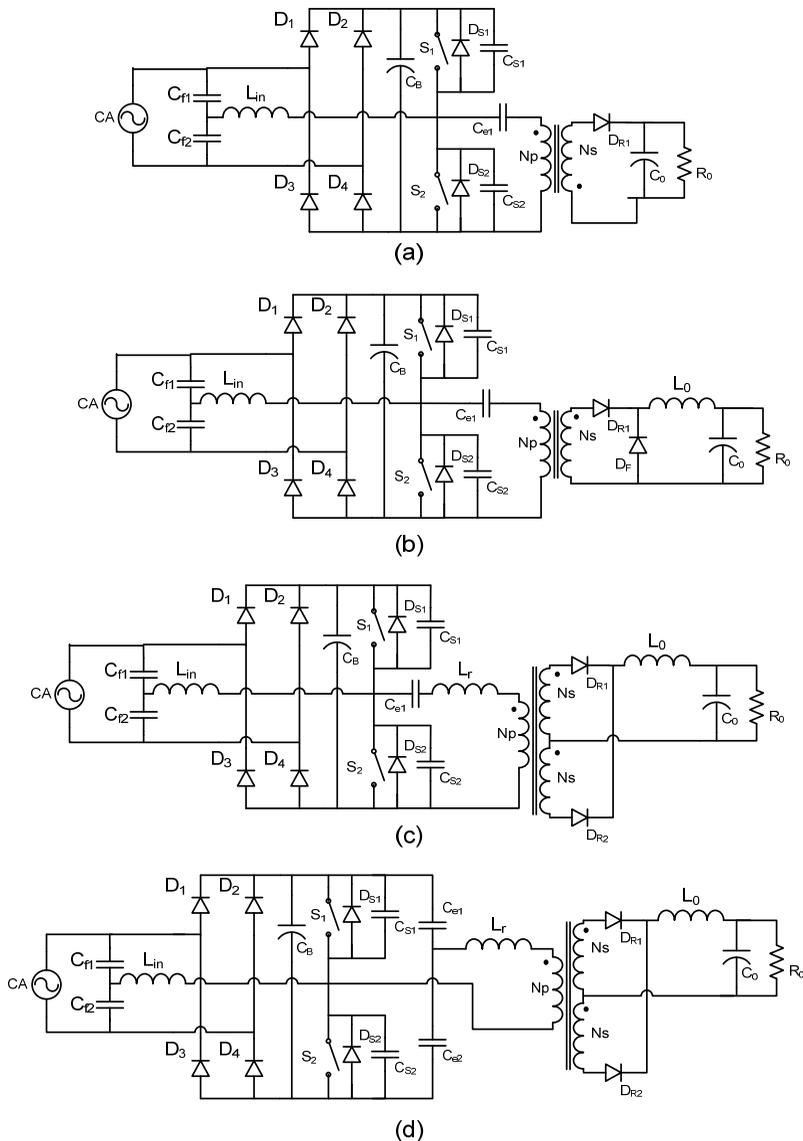


Fig. 3-4 - Estrutura de CFP com um único indutor associada a diferentes conversores cc-cc isolados – (a) Flyback ZVS, (b) Forward ZVS, (c) Meia-ponte Assimétrico, (d) Meia-ponte Simétrico.

A estrutura utilizando o conversor flyback pode ser interessante para aplicações de baixa potência, porém, não foi estudada de maneira

detalhada neste trabalho devido às suas semelhanças com a estrutura proposta por Do e Kwon em [40] e [41]. A estrutura meia ponte *interleaved* (com dois indutores) foi a escolhida para ser estudada por apresentar a corrente de entrada no MCC, pela possibilidade de trabalhar com potências mais elevadas que as outras estruturas devido ao melhor aproveitamento do transformador, menores esforços de tensão, enfim, os mesmos critérios de escolha caso fossem conversores cc-cc convencionais.

É importante ressaltar que esta estrutura tem a capacidade de operar como bi-volt com a adição de um interruptor e dividindo-se o capacitor de barramento em dois, conforme apresentado na Fig. 3-5 para a estrutura meia ponte.

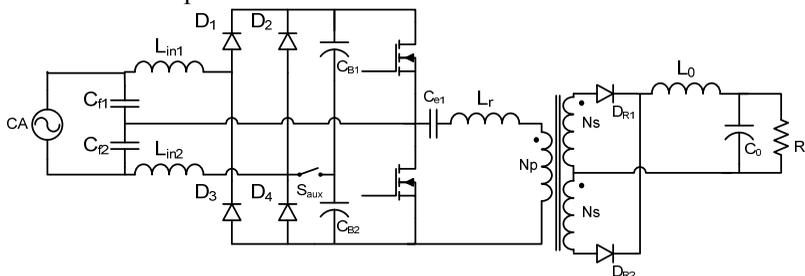


Fig. 3-5 - Estrutura com interruptor auxiliar para a implementação da função dobradora para aplicação Bi-volt.

3.3 METODOLOGIA DE ANÁLISE DA ESTRUTURA.

Apesar de se tratar de uma estrutura de estágio único, para analisar seu funcionamento, a estrutura será dividida nos dois circuitos que a compõem e analisando cada estágio separadamente. Isto é possível devido à presença do capacitor de barramento; elemento responsável pelo acoplamento da potência pulsante de entrada com a potência constante da saída e que está presente em ambos os estágios. Para fins de análise, sua tensão será considerada constante.

Conforme apresentado na Fig. 3-6, o primeiro estágio a ser analisado é o *interleaved boost* modificado, responsável pela CFP, e o segundo o conversor HB-ZVS-PWM, responsável em transformar a tensão do barramento CC no valor de tensão desejado na saída da fonte.

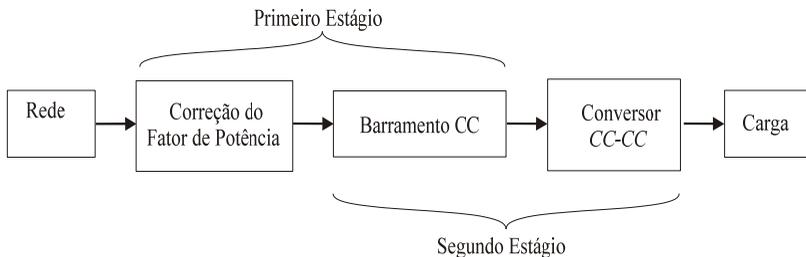


Fig. 3-6 – Divisão da estrutura em dois estágios para análise.

3.4 ESTRUTURA DE CFP - PRINCÍPIO DE FUNCIONAMENTO

As grandezas que compõem o estágio de CFP estão apresentadas na Fig. 3-7. Suas etapas de operação estão descritas na sequência. Para facilitar a visualização das etapas de comutação suave, os interruptores S_1 e S_2 , no caso MOSFETs, foram divididos no modelo: interruptor, diodo (em antiparalelo), capacitor equivalente.

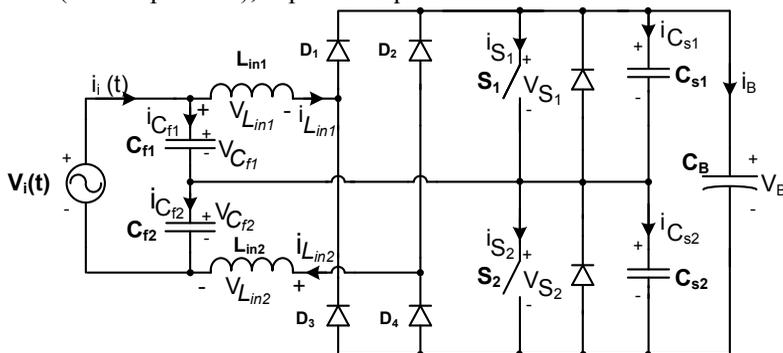


Fig. 3-7 – Circuito CFP e suas grandezas.

Para facilitar a análise das etapas de funcionamento algumas considerações serão efetuadas:

- O circuito está operando em regime permanente, com frequência de comutação fixa f_s e razão cíclica genérica D ;
- A frequência de comutação f_s é elevada o suficiente para que a tensão de entrada $V_i(t)$ seja considerada constante durante um período de comutação;

- A tensão de entrada $V_i(t)$ se encontra no semiciclo positivo;
- Os capacitores C_{f1} e C_{f2} apresentam o mesmo valor de capacitância, e estas são grandes o suficiente para que suas tensões se mantenham constantes durante um período de comutação;
- Os indutores L_{in1} e L_{in2} e os capacitores de comutação suave C_{s1} e C_{s2} apresentam os mesmos valores de indutância e capacitância, respectivamente;
- O capacitor C_B tem valor elevado o suficiente para que a tensão de barramento V_B seja constante durante meio período da tensão da rede elétrica;
- Todos os elementos do circuito são considerados ideais.

3.4.14 Etapas de Operação

Na etapa anterior o interruptor S_2 conduzia a corrente de carga do indutor L_{in2} , que crescia em forma de rampa devido à tensão imposta pelo capacitor C_{f2} .

Primeira Etapa (t_0 a t_0'): No instante t_0 , o interruptor S_2 é bloqueado sob tensão nula, causando uma etapa de comutação suave devido à presença dos capacitores C_{s1} e C_{s2} . Nesta etapa, tem-se a descarga do capacitor C_{s1} e a carga do capacitor C_{s2} . Ao final desta etapa a tensão sobre o capacitor C_{s1} atinge zero e a tensão sobre C_{s2} atinge a tensão de barramento V_B . A Fig. 3-8 ilustra esta etapa de funcionamento.

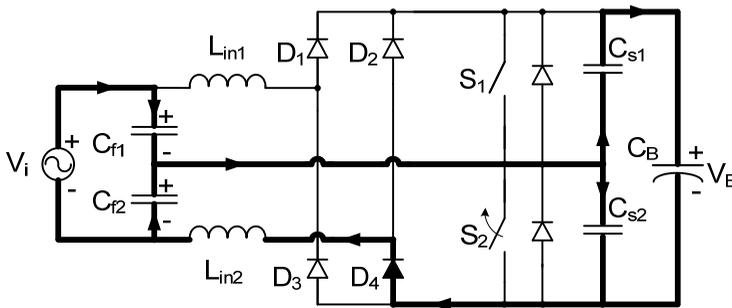


Fig. 3-8 – Primeira etapa de funcionamento do estágio CFP.

Segunda Etapa (t_0' a t_0''): No instante t_0' , quando a tensão sobre o capacitor C_{s1} atinge zero, o diodo D_{s1} em antiparalelo com o interruptor S_1 passa a conduzir a corrente imposta pelo indutor L_{in2} , que se desmagnetiza entregando sua energia para o capacitor de barramento C_B . Nesta etapa, tem-se a magnetização do indutor L_{in1} devido à tensão imposta pelo capacitor C_{f1} . A corrente de entrada se divide entre o capacitor C_{f1} e a indutância L_{in1} , conforme ilustrado na Fig. 3-9. Durante esta etapa o interruptor S_1 é comandado a conduzir, porém, não entra em condução devido ao sentido da corrente, garantindo assim a comutação não dissipativa. Esta etapa se mantém até o instante t_0'' , quando a amplitude da corrente do indutor L_{in1} atinge o mesmo valor da amplitude da corrente do indutor L_{in2} , fazendo com que haja a inversão no sentido da corrente no interruptor S_1 .

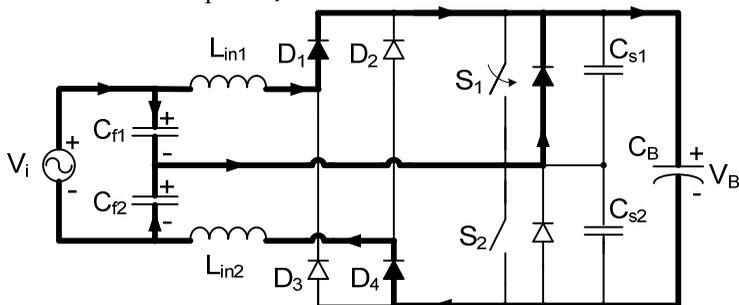


Fig. 3-9 – Segunda etapa de funcionamento do estágio CFP.

Terceira Etapa (t_0'' a t_1): No instante t_0'' , o interruptor S_1 assume a corrente e permite a continuidade do processo em que o indutor L_{in2} se desmagnetiza sobre o capacitor de barramento C_B , e o indutor L_{in1} se magnetiza devido à tensão imposta pelo capacitor C_{f1} , conforme ilustrado na Fig. 3-10. Ao final desta etapa a corrente no indutor L_{in2} se anula.

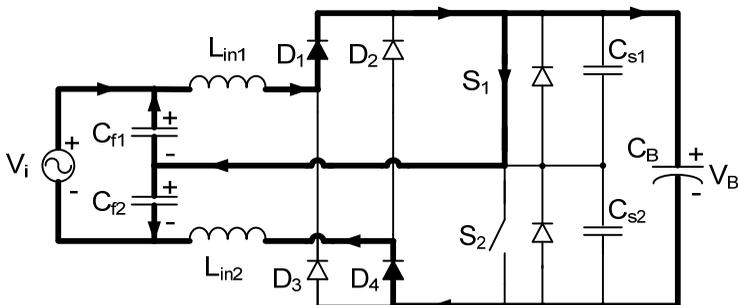


Fig. 3-10 – Terceira etapa de funcionamento do estágio CFP.

Quarta Etapa (t_1 a t_2): No instante t_1 , a corrente no indutor L_{in2} atinge zero, e permanece nula devido à presença do diodo D_4 , que está reversamente polarizado. O indutor L_{in1} continua a acumular energia através de S_1 . A corrente da fonte de entrada circula pelo capacitor C_{f2} e o capacitor C_{f1} continua impondo sua tensão sobre o indutor L_{in1} . Esta etapa termina quando o interruptor S_1 for comandado a bloquear, no instante t_2 , dando início a uma nova etapa de comutação suave. A Fig. 3-11 apresenta esta etapa de funcionamento.

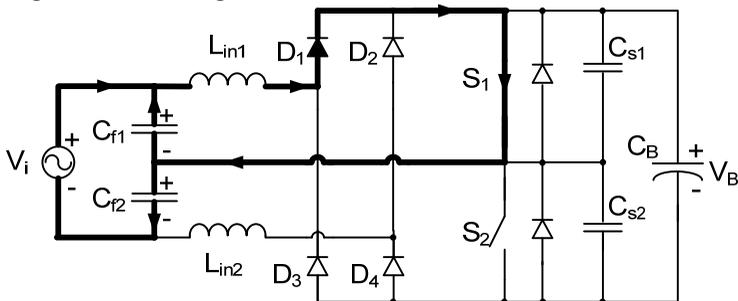


Fig. 3-11 – Quarta etapa de funcionamento do estágio CFP.

Quinta Etapa (t_2 a t_2'): No instante t_2 , o interruptor S_1 é bloqueado sob tensão nula, causando uma etapa de comutação suave devido à presença dos capacitores C_{s1} e C_{s2} . Com a corrente imposta pelo indutor L_{in1} , ocorre a descarga do capacitor C_{s2} e a carga do capacitor C_{s1} . Ao final desta etapa de operação a tensão sobre o interruptor C_{s2} atinge zero e a tensão sobre C_{s1} atinge V_B . Esta etapa é ilustrada pela Fig. 3-12.

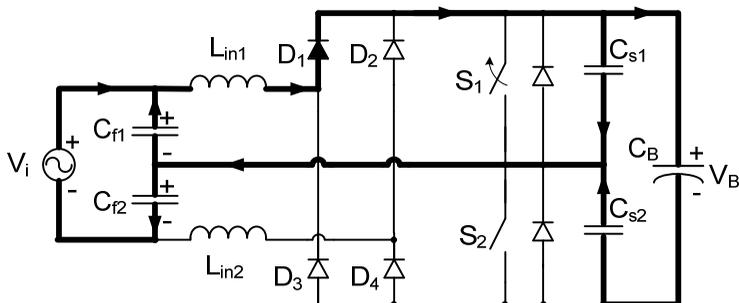


Fig. 3-12 – Quinta etapa de funcionamento do estágio CFP.

Sexta Etapa (t_2 a t_2''): Nesta etapa de operação tem-se um processo similar ao da segunda etapa de operação, porém o que ocorria com S_1 e L_{in1} , agora ocorre com S_2 e L_{in2} .

Devido à corrente imposta por L_{in1} , no instante t_2 , quando a tensão no capacitor C_{s2} atinge zero, o diodo em antiparalelo com S_2 entra em condução. O indutor L_{in1} se desmagnetiza entregando sua energia para o capacitor de barramento C_B . O indutor L_{in2} começa a se magnetizar devido à tensão imposta pelo capacitor C_{f2} . Durante esta etapa o interruptor S_2 é comandado a conduzir, porém, não entra em condução devido ao sentido da corrente, garantindo assim a comutação não dissipativa. Esta etapa termina no instante t_2'' quando a amplitude da corrente do indutor L_{in2} atinge o valor da amplitude da corrente do indutor L_{in1} . Esta etapa é apresentada na Fig. 3-13.

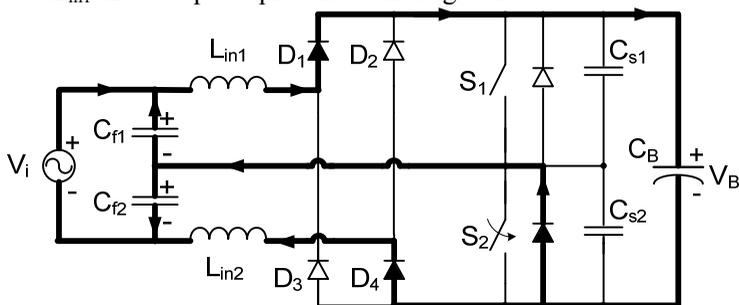


Fig. 3-13 – Sexta etapa de funcionamento do estágio CFP.

Sétima Etapa (t_2'' a t_3): No instante t_2'' , a corrente no indutor L_{in2} torna-se maior que a corrente de L_{in1} , e a corrente passa a circular por S_2 , que assume a corrente de magnetização do indutor L_{in2} e proporciona

um caminho para a continuidade da desmagnetização de L_{in1} . Esta etapa se prolonga até o instante t_3 , quando a corrente no indutor L_{in1} chega a zero e está ilustrada na Fig. 3-14.

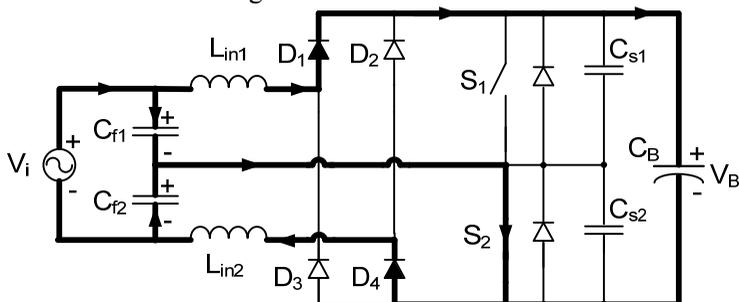


Fig. 3-14 – Sétima etapa de funcionamento do estágio CFP.

Oitava Etapa (t_3 a t_4): A partir do instante t_3 , quando a corrente no indutor L_{in1} se anula, o diodo D_1 bloqueia e assim permanece por estar reversamente polarizado. O indutor L_{in2} continua a se magnetizar devido à tensão imposta por C_{f2} . A corrente de entrada é assumida por C_{f1} , garantindo assim a continuidade da corrente. Esta etapa termina quando o interruptor S_2 é comandado a bloquear, iniciando uma nova etapa de comutação suave e retornando à primeira etapa de operação. Assim, tem-se o fim de um período de comutação. A Fig. 3-15 apresenta esta etapa de funcionamento.

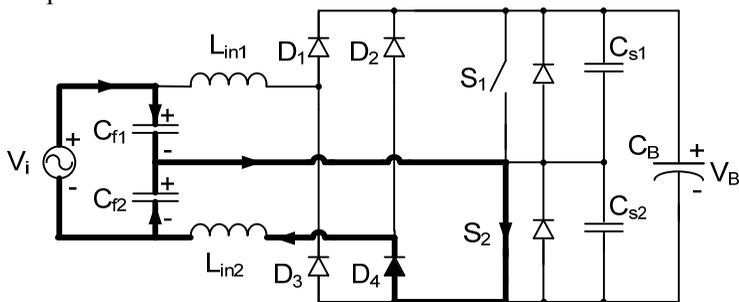


Fig. 3-15 – Oitava etapa de funcionamento do estágio CFP.

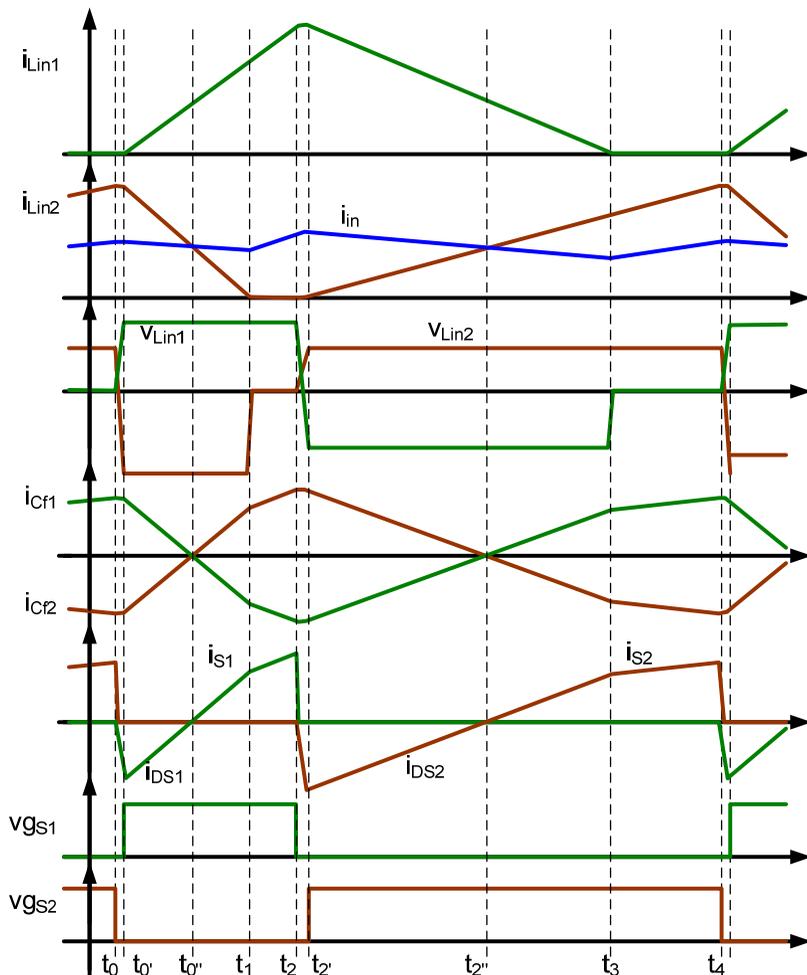


Fig. 3-16 – Formas de onda teóricas para o estágio CFP.

A Fig. 3-16 apresenta as principais formas de onda dos elementos do circuito durante um período de comutação dos interruptores, representando as etapas de operação graficamente em uma única figura. Os intervalos de tempo correspondentes a cada etapa estão indicados.

Dentre as formas de onda apresentadas na Fig. 3-16, destacam-se as correntes nos indutores de entrada, operando em MCD, e a corrente de entrada “ $i_{in}(t)$ ”, que possui ondulação no dobro da frequência de comutação e opera em MCC, contribuindo para a redução do filtro de entrada. Estas formas de onda representam o funcionamento do

conversor no pico da tensão de entrada, quando os valores de tensão e de corrente atingem os níveis máximos. É neste ponto que ocorre a maior transferência de potência da rede de alimentação para o capacitor de barramento. Além disso, fazendo a análise no pico da tensão de entrada, pode-se estendê-la aplicando para o período da rede aplicando a lei que rege a tensão de entrada, que é função da tensão de pico ($V_{in}(t) = V_{in_{pk}} \sin(\omega t)$).

As formas de onda apresentadas na Fig. 3-16 foram aproximadas por retas e ou trechos de retas. Conforme será demonstrado com o equacionamento apresentado a seguir, as formas de onda são curvas. Porém, é possível confirmar a validade das aproximações nas formas de onda limitando alguns dos parâmetros. A representação das formas de onda como retas ou trechos de retas é de suma importância para facilitar os cálculos.

3.5 EQUACIONAMENTO DA ESTRUTURA DE CFP

De posse das etapas de funcionamento descritas no item anterior é possível obter o equacionamento necessário para representar cada uma das etapas. Contudo, a descrição feita anteriormente, destacando a comutação ZVS, é muito detalhada e, das oito etapas descritas, podem-se destacar quatro etapas de transferência de energia, sendo as demais, etapas de comutação dos interruptores. Como a energia envolvida no processo de comutação dos interruptores é muito pequena, pode-se modelar o funcionamento do sistema apenas com as quatro principais etapas, sem perda de generalidade.

Nesta primeira parte do equacionamento não serão feitas aproximações. As únicas suposições são de que a tensão de entrada V_{in} e a tensão de barramento V_B são constantes durante um período de comutação. Deste modo, as equações obtidas também serão válidas na análise do conversor no modo ressonante.

A Fig. 3-17 apresenta o circuito esquemático da entrada do circuito. Escrevendo a primeira lei de Kirchhoff para os dois nós ligados à entrada do circuito obtém-se a equação (3.1).

$$i_{in} = i_{Lin1} + i_{Cf1} = i_{Lin2} + i_{Cf2} \quad (3.1)$$

Como os capacitores formam um divisor de tensão, pode-se escrever:

$$v_{Cf1} = v_{in} - v_{Cf2} \quad (3.2)$$

Escrevendo a equação da corrente do capacitor C_{f1} , obtém-se (3.3).

$$i_{Cf1}(t) = C_{f1} \cdot \frac{dv_{Cf1}(t)}{dt} \quad (3.3)$$

Substituindo (3.2) em (3.3), e sabendo que v_{in} é constante, obtém-se:

$$i_{Cf1}(t) = -C_{f1} \cdot \frac{dv_{Cf2}(t)}{dt} \quad (3.4)$$

Logo:

$$i_{Cf1} = -i_{Cf2} \quad (3.5)$$

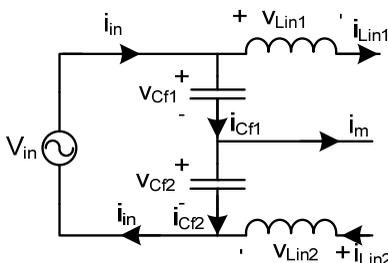


Fig. 3-17 – Circuito que representa as correntes relacionadas com os nós de entrada.

As equações (3.1) e (3.5) são válidas para todas as etapas de operação, sendo equações gerais e intrínsecas ao funcionamento do circuito.

Para facilitar a análise, as correntes nos indutores de entrada L_{in1} , L_{in2} , a corrente de entrada e os sinais de comando dos interruptores, juntamente com os intervalos de tempo de interesse estão representados na Fig. 3-18.

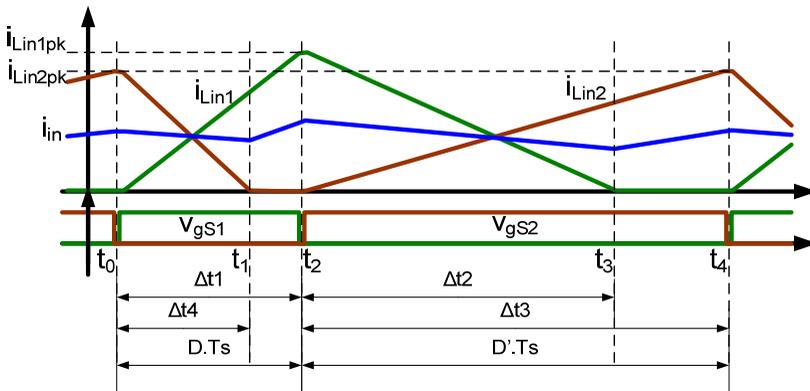


Fig. 3-18 – Formas de onda e intervalos de tempo de interesse para análise.

Primeira Etapa

A primeira etapa a ser analisada corresponde ao intervalo de t_0 a t_1 , que é o intervalo de magnetização do indutor L_{in1} , representado na Fig. 3-19.

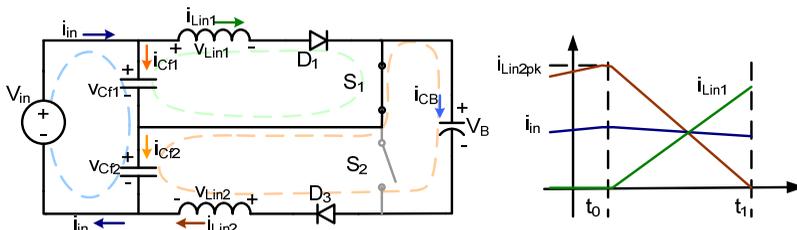


Fig. 3-19 – Primeira Etapa.

Correntes nos Nós:

$$i_{in}(t) = i_{Lin1}(t) + i_{cf1}(t) = i_{Lin2}(t) + i_{cf2}(t) \quad (3.6)$$

$$i_{Lin2}(t) = i_{CB}(t) \quad (3.7)$$

Tensões nos Ramos:

$$v_{in}(t) = v_{cf1}(t) + v_{cf2}(t) \quad (3.8)$$

$$v_{in}(t) = v_{Lin1}(t) + v_B(t) + v_{Lin2}(t) \quad (3.9)$$

$$v_{cf1}(t) = v_{Lin1}(t) \quad (3.10)$$

$$v_{cf2}(t) = v_{Lin2}(t) + v_B(t) \quad (3.11)$$

Condições Iniciais:

$$\begin{aligned}
i_{Lin1}(t_0) &= 0 \\
i_{Lin2}(t_0) &= I_{Lin2pk} \\
v_{Cf1}(t_0) &= V_{Cf1,0} \\
v_{Cf2}(t_0) &= V_{Cf2,0}
\end{aligned} \tag{3.12}$$

Aplicando a transformada de Laplace (TL) na equação (3.9), obtém-se (3.13).

$$\frac{V_{in} - V_B}{s} = s \cdot L_{in} \cdot I_{Lin1}(s) - L_{in} \cdot i_{Lin1}(t_0) + s \cdot L_{in} \cdot I_{Lin2}(s) - L_{in} \cdot i_{Lin2}(t_0) \tag{3.13}$$

Isolando $I_{Lin2}(s)$ em (3.13), obtém-se:

$$I_{Lin2}(s) = \frac{V_{in} - V_B}{s^2 \cdot L_{in}} - I_{Lin1}(s) + \frac{(i_{Lin1}(t_0) + i_{Lin2}(t_0))}{s} \tag{3.14}$$

Aplicando a transformada de Laplace em (3.10) e isolando $I_{Cf1}(s)$ obtém-se:

$$I_{Cf1}(s) = s^2 \cdot L_{in} \cdot C_f \cdot I_{Lin1}(s) - s \cdot L_{in} \cdot C_f \cdot I_{Lin1}(t_0) - v_{Cf1}(t_0) \cdot C_f \tag{3.15}$$

Aplicando a TL em (3.8) e isolando $I_{Cf2}(s)$ obtém-se:

$$I_{Cf2}(s) = -I_{Cf1}(s) - v_{Cf1}(t_0) \cdot C_f - v_{Cf2}(t_0) \cdot C_f + V_{in} \cdot C_f \tag{3.16}$$

Substituindo (3.14), (3.15) e (3.16) em (3.6) e isolando $I_{Lin1}(s)$ obtém-se:

$$\begin{aligned}
I_{Lin1}(s) &= \frac{(V_{in} + v_{Cf1}(t_0) - v_{Cf2}(t_0))}{2 \cdot Z_0} \cdot \frac{\omega_0}{s^2 + \omega_0^2} + \frac{(V_{in} - V_B) \cdot \omega_0^2}{2 \cdot Z_0 \cdot s^2} \cdot \frac{\omega_0}{s^2 + \omega_0^2} \\
&+ \frac{i_{Lin2}(t_0)}{2 \cdot s} \cdot \frac{\omega_0^2}{s^2 + \omega_0^2}
\end{aligned} \tag{3.17}$$

Onde ω_0 e Z_0 são definidos em (3.18) e representam a frequência natural do circuito e sua impedância natural, respectivamente. Além destas, é importante definir as relações entre a frequência de comutação e a frequência natural e, também, a relação entre a tensão de barramento cc e o valor de pico da tensão da fonte de alimentação (rede elétrica), ambas apresentadas em (3.19).

$$\omega_0 = \frac{1}{\sqrt{L_{in} \cdot C_f}} \quad (3.18)$$

$$Z_0 = \sqrt{\frac{L_{in}}{C_f}}$$

$$\mu = \frac{\omega_0}{\omega_s} = \frac{1}{2\pi \cdot f_s \cdot \sqrt{L_{in} \cdot C_f}} \quad (3.19)$$

$$\alpha = \frac{V_{in_{pk}}}{V_B}$$

Aplicando a antitransformada de Laplace na (3.17), obtém-se a equação (3.20), que rege a corrente no indutor L_{in1} durante a primeira etapa.

$$i_{Lin1}(t) = \frac{(v_{Cf1}(t_0) - v_{Cf2}(t_0) + V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin2}(t_0)}{2} \cdot (1 - \cos(\omega_0 \cdot t)) \quad (3.20)$$

Substituindo (3.17) em (3.14) e aplicando a antitransformada obtém-se:

$$i_{Lin2}(t) = \frac{(v_{Cf2}(t_0) - v_{Cf1}(t_0) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin2}(t_0)}{2} \cdot (1 + \cos(\omega_0 \cdot t)) \quad (3.21)$$

Substituindo (3.17) em (3.15) e aplicando a antitransformada obtém-se:

$$i_{Cf1}(t) = \frac{(v_{Cf2}(t_0) - v_{Cf1}(t_0) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{i_{Lin2}(t_0)}{2} \cdot \cos(\omega_0 \cdot t) \quad (3.22)$$

Substituindo (3.20) e (3.22) em (3.6) obtém-se a equação que rege a corrente de entrada durante esta etapa de operação, dada por:

$$i_{in}(t) = \frac{I_{Lin2}(t_0)}{2} + \frac{V_{in} - V_B}{2 \cdot Z_0} \cdot \omega_0 \cdot t \quad (3.23)$$

Como se pode constatar, a corrente de entrada se apresenta na forma de rampa independente dos parâmetros do circuito. Além disso, pode-se comprovar graficamente que se a frequência de comutação for maior ou igual a três vezes a frequência natural do circuito ($\mu < 0,33$), as correntes $i_{L_{in1}}(t)$ e $i_{L_{in2}}(t)$ podem ser aproximadas por rampas. A Fig. 3-20 ilustra essa aproximação para a corrente do indutor L_{in1} com $\mu_0 = 0,33$ e $D = 0,5$.

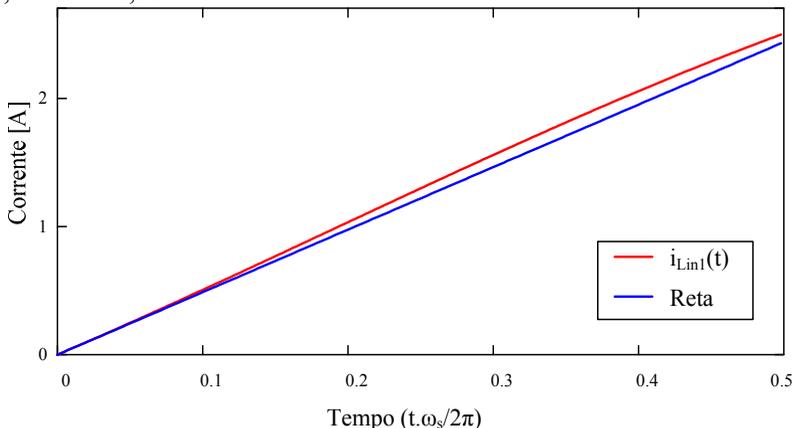


Fig. 3-20 – Aproximação da corrente no indutor L_{in1} por uma reta para $\mu_0 = 0,33$.

Segunda Etapa

A próxima etapa corresponde ao intervalo de t_1 a t_2 em que a corrente no indutor L_{in2} é igual a zero.

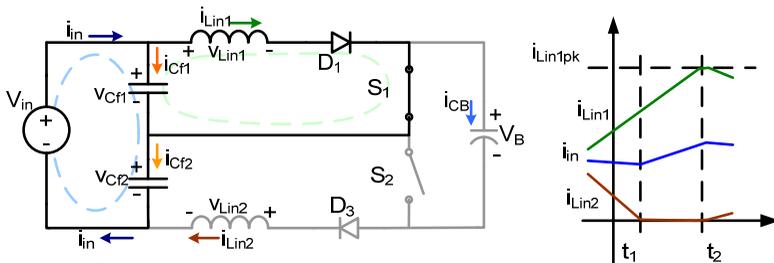


Fig. 3-21 – Segunda Etapa.

Analisando o circuito equivalente a esta etapa pode-se escrever as seguintes equações:

Corrente no nó:

$$i_{L_{in1}}(t) + i_{Cf1}(t) = i_{Cf2}(t) = i_{in}(t) \quad (3.24)$$

Tensões nos ramos:

$$v_{in}(t) = v_{Cf1}(t) + v_{Cf2}(t) \quad (3.25)$$

$$v_{Cf1}(t) = v_{Lin1}(t) \quad (3.26)$$

Condições Iniciais:

$$\begin{aligned} i_{Lin1}(t_1) &= I_{Lin1}(t_1) \\ i_{Lin2}(t_1) &= 0 \end{aligned} \quad (3.27)$$

$$v_{Cf1}(t_1) = V_{Cf1,1}$$

$$v_{Cf2}(t_1) = V_{Cf2,1}$$

Como o capacitor C_{f1} continua em paralelo com L_{in1} , a equação que rege sua corrente é a mesma da primeira etapa e, portanto, dada pela equação (3.15) no domínio s .

A tensão de entrada também continua sendo a soma da tensão nos capacitores C_{f1} e C_{f2} , de modo que a equação (3.16) continua válida para esta etapa.

Substituindo as equações (3.15) e (3.16) em (3.24), substituindo os tempos t_0 por t_1 e isolando $I_{Lin1}(s)$ obtém-se:

$$\begin{aligned} I_{Lin1}(s) &= \frac{s}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot i_{Lin1}(t_1) + \frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot v_{Cf1}(t_1) + \\ &\frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot V_{in} - \frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot v_{Cf2}(t_1) \end{aligned} \quad (3.28)$$

Aplicando a transformada inversa em (3.28):

$$i_{Lin1}(t) = i_{Lin1}(t_1) \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{Cf1}(t_1) - v_{Cf2}(t_1) + V_{in})}{\sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) \quad (3.29)$$

Das equações (3.24) e (3.5) obtém-se que a corrente que percorre C_{in1} é igual a $-1/2$ de i_{Lin1} e através de C_{in2} igual a $1/2$ de i_{Lin1} . Além disso, a corrente de entrada é igual à corrente de C_{in2} , dada por:

$$i_{in}(t) = \frac{i_{Lin1}(t_1)}{2} \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{Cf1}(t_1) - v_{Cf2}(t_1) + V_{in})}{2 \cdot \sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) \quad (3.30)$$

Terceira Etapa

A próxima etapa corresponde ao intervalo de t_2 a t_3 no qual ocorre a inversão no comando dos interruptores, fazendo com que a corrente em L_{in2} cresça a partir de zero e a corrente de L_{in1} decresça. No final desta etapa a corrente de L_{in1} se anula.

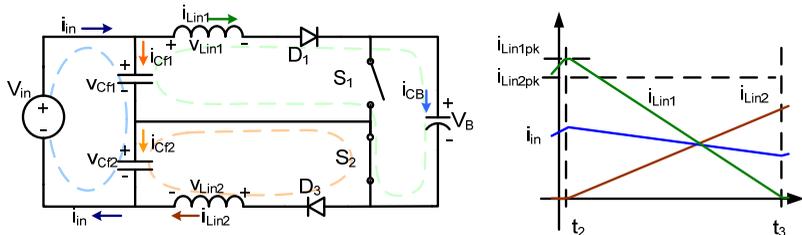


Fig. 3-22 – Terceira Etapa

Analisando o circuito equivalente a esta etapa pode-se escrever as seguintes equações:

Correntes nos Nós:

$$i_{Lin1}(t) + i_{Cf1}(t) = i_{Lin2}(t) + i_{Cf2}(t) = i_{in}(t) \quad (3.31)$$

$$i_{Lin1}(t) = i_{CB}(t) \quad (3.32)$$

Tensões nos Ramos:

$$v_{in}(t) = v_{Cf1}(t) + v_{Cf2}(t) \quad (3.33)$$

$$v_{in}(t) = v_{Lin1}(t) + v_{Lin2}(t) + v_B(t) \quad (3.34)$$

$$v_{Cf2}(t) = v_{Lin2}(t) \quad (3.35)$$

$$v_{Cf1}(t) = v_{Lin1}(t) + v_B(t) \quad (3.36)$$

Condições Iniciais:

$$\begin{aligned} i_{Lin1}(t_2) &= I_{Lin1pk} \\ i_{Lin2}(t_2) &= 0 \\ v_{Cf1}(t_2) &= V_{Cf1,2} \end{aligned} \quad (3.37)$$

$$v_{Cf2}(t_2) = V_{Cf2,2}$$

A tensão de entrada também continua sendo a soma da tensão nos capacitores C_{f1} e C_{f2} , dada por (3.8) e reescrita em (3.33). Assim a corrente de C_{f1} é dada por:

$$I_{Cf1}(s) = -I_{Cf2}(s) - v_{Cf1}(t_2) \cdot C_f - v_{Cf2}(t_2) \cdot C_f + V_{in} \cdot C_f \quad (3.38)$$

Da mesma forma que na primeira etapa, pode-se escrever a corrente de C_{f2} no domínio “s” usando-se a equação (3.35):

$$I_{Cf2}(s) = s^2 \cdot L_{in} \cdot C_f \cdot I_{Lin2}(s) - s \cdot L_{in} \cdot C_f \cdot I_{Lin2}(t_2) - v_{Cf2}(t_2) \cdot C_f \quad (3.39)$$

A corrente de L_{in1} é obtida aplicando a TL em (3.34), dada por:

$$I_{Lin1}(s) = \frac{V_{in} - V_B}{s^2 \cdot L_{in}} - I_{Lin2}(s) + \frac{(i_{Lin1}(t_2) + i_{Lin2}(t_2))}{s} \quad (3.40)$$

Para obter a corrente de L_{in2} basta substituir (3.38), (3.39) e (3.40) em (3.31), obtendo-se:

$$I_{Lin2}(s) = \frac{(V_{in} + v_{Cf2}(t_2) - v_{Cf1}(t_2))}{2 \cdot Z_0} \cdot \frac{\omega_0}{s^2 + \omega_0^2} + \frac{(V_{in} - V_B) \cdot \omega_0^2}{2 \cdot Z_0 \cdot s^2} \cdot \frac{\omega_0}{s^2 + \omega_0^2} + \frac{i_{Lin1}(t_2)}{2 \cdot s} \cdot \frac{\omega_0^2}{s^2 + \omega_0^2} \quad (3.41)$$

Realizando a transformada de Laplace inversa nas equações (3.40) e (3.41), respectivamente, obtém-se:

$$i_{Lin1}(t) = \frac{(v_{Cf1}(t_2) - v_{Cf2}(t_2) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin1}(t_2)}{2} \cdot (1 + \cos(\omega_0 \cdot t)) \quad (3.42)$$

$$i_{Lin2}(t) = \frac{(v_{Cf2}(t_2) - v_{Cf1}(t_2) + V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin1}(t_2)}{2} \cdot (1 - \cos(\omega_0 \cdot t)) \quad (3.43)$$

Para se obter a corrente de entrada para esta etapa é necessário que se tenha a corrente nos capacitores C_{f1} e C_{f2} . Assim, realizando a antitransformada na equação (3.39), obtém-se:

$$i_{Cf2}(t) = \frac{(v_{Cf1}(t_2) - v_{Cf2}(t_2) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{i_{Lin1}(t_2)}{2} \cdot \cos(\omega_0 \cdot t) \quad (3.44)$$

A corrente de entrada é obtida substituindo (3.44) e (3.43) em (3.31). Deste modo, a equação que rege a corrente de entrada durante esta etapa de operação é dada por:

$$i_{in}(t) = \frac{I_{Lin1}(t_2)}{2} + \frac{V_{in} - V_B}{2 \cdot Z_0} \cdot \omega_0 \cdot t \quad (3.45)$$

Como se pode constatar, as equações que regem a terceira etapa são similares às da primeira, com a diferença da inversão dos índices da nomenclatura dos indutores e capacitores. Da mesma forma, a quarta etapa apresentará equações idênticas às da segunda etapa, com exceção dos índices dos indutores e capacitores.

Quarta Etapa

Por fim, tem-se a quarta etapa, que começa no instante t_3 , quando a corrente de L_{in1} chega a zero, e termina no instante t_4 , quando o interruptor S_2 é comandado a bloquear. Durante esta etapa, a corrente de L_{in2} continua crescendo conforme a tensão imposta por C_{f2} .

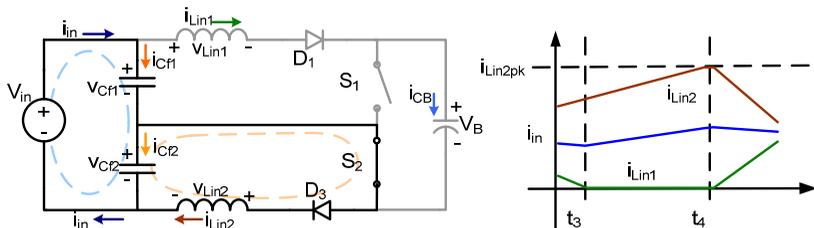


Fig. 3-23 – Circuito equivalente para a quarta etapa de operação.

Corrente no nó:

$$i_{Lin2}(t) + i_{cf2}(t) = i_{cf1}(t) = i_{in}(t) \quad (3.46)$$

Tensões nos ramos:

$$v_{in}(t) = v_{cf1}(t) + v_{cf2}(t) \quad (3.47)$$

$$v_{cf2}(t) = v_{Lin2}(t) \quad (3.48)$$

Condições Iniciais:

$$\begin{aligned} i_{Lin1}(t_3) &= 0 \\ i_{Lin2}(t_3) &= I_{Lin1}(t_3) \\ v_{cf1}(t_3) &= V_{cf1,3} \\ v_{cf2}(t_3) &= V_{cf2,3} \end{aligned} \quad (3.49)$$

Assim:

$$I_{Lin2}(s) = \frac{s}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot i_{Lin2}(t_3) + \frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot v_{Cf2}(t_3) +$$

$$\frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot V_{in} - \frac{\frac{\omega_0}{\sqrt{2}} \cdot \frac{1}{\sqrt{2} \cdot Z_0}}{s^2 + \left(\frac{\omega_0}{\sqrt{2}}\right)^2} \cdot v_{Cf1}(t_3) \quad (3.50)$$

Aplicando a transformada inversa em (3.50):

$$i_{Lin2}(t) = i_{Lin2}(t_3) \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) +$$

$$\frac{(v_{Cf2}(t_3) - v_{Cf1}(t_3) + V_{in})}{\sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) \quad (3.51)$$

Da equação (3.46) e de (3.5) obtém-se que a corrente que percorre C_{f2} é igual a $-1/2$ de i_{Lin1} e através de C_{f1} igual a $1/2$ de i_{Lin2} . Além disso, a corrente de entrada é igual à corrente de C_{f2} , dada por:

$$i_{in}(t) = \frac{i_{Lin2}(t_3)}{2} \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{Cf2}(t_3) - v_{Cf1}(t_3) + V_{in})}{2 \cdot \sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) \quad (3.52)$$

Uma vez equacionada cada uma das etapas de operação, pode-se condensá-las na forma de tabelas, cada uma com as equações de cada componente durante as quatro etapas descritas, de forma a facilitar comparações e possíveis simplificações. Os quadros 3-1, 3-2 e 3-3 apresentam as equações que regem as correntes dos indutores de entrada L_{in1} e L_{in2} e a corrente de entrada i_{in} durante um período de comutação.

Quadro 3-1 – Corrente de L_{in1} durante um período de comutação

Etapa	$i_{Lin1}(t)$
Primeira	$i_{Lin1}(t) = \frac{(v_{Cf1}(t_0) - v_{Cf2}(t_0) + V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin2}(t_0)}{2} \cdot (1 - \cos(\omega_0 \cdot t))$
Segunda	$i_{Lin1}(t) = i_{Lin1}(t_1) \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{Cf1}(t_1) - v_{Cf2}(t_1) + V_{in})}{\sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right)$

Terceira	$i_{Lin1}(t) = \frac{(v_{G1}(t_2) - v_{G2}(t_2) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin1}(t_2)}{2} \cdot (1 + \cos(\omega_0 \cdot t))$
Quarta	$i_{Lin1}(t) = 0$

Quadro 3-2 – Corrente de L_{in2} durante um período de comutação.

Etapa	$\dot{i}_{Lin2}(t)$
Primeira	$i_{Lin2}(t) = \frac{(v_{G2}(t_0) - v_{G1}(t_0) - V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin2}(t_0)}{2} \cdot (1 + \cos(\omega_0 \cdot t))$
Segunda	$i_{Lin2}(t) = 0$
Terceira	$i_{Lin2}(t) = \frac{(v_{G2}(t_2) - v_{G1}(t_2) + V_B)}{2 \cdot Z_0} \cdot \sin(\omega_0 \cdot t) + \frac{(V_{in} - V_B) \cdot \omega_0 \cdot t}{2 \cdot Z_0} + \frac{i_{Lin1}(t_2)}{2} \cdot (1 - \cos(\omega_0 \cdot t))$
Quarta	$i_{Lin2}(t) = i_{Lin2}(t_3) \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{G2}(t_3) - v_{G1}(t_3) + V_{in})}{\sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right)$

Quadro 3-3 – Corrente de entrada durante um período de comutação.

Etapa	$i_{in}(t)$
Primeira	$i_{in}(t) = \frac{I_{Lin2}(t_0)}{2} + \frac{V_{in} - V_B}{2 \cdot Z_0} \cdot \omega_0 \cdot t$
Segunda	$i_{in}(t) = \frac{i_{Lin1}(t_1)}{2} \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{G1}(t_1) - v_{G2}(t_1) + V_{in})}{2 \cdot \sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right)$
Terceira	$i_{in}(t) = \frac{I_{Lin1}(t_2)}{2} + \frac{V_{in} - V_B}{2 \cdot Z_0} \cdot \omega_0 \cdot t$
Quarta	$i_{in}(t) = \frac{i_{Lin2}(t_3)}{2} \cdot \cos\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right) + \frac{(v_{G2}(t_3) - v_{G1}(t_3) + V_{in})}{2 \cdot \sqrt{2} \cdot Z_0} \cdot \sin\left(\frac{\omega_0}{\sqrt{2}} \cdot t\right)$

Para se obter as correntes médias instantâneas, tanto dos indutores de entrada como a própria corrente de entrada, basta calcular as somas das integrais em cada trecho, dentro de um período de comutação, e dividir pelo período. Contudo, torna-se necessário substituir as condições iniciais dos componentes em cada uma das etapas e é neste ponto que são necessárias algumas suposições e ou aproximações, uma vez que as tensões sobre os capacitores de entrada C_{fi} são desconhecidas e dependentes da razão cíclica e da tensão de barramento. Assim, surgiu a necessidade de se fazer uma análise global simplificada.

A Fig. 3-24 apresenta a corrente do indutor L_{in1} para um caso particular em que foram arbitrados valores para a razão cíclica D , a relação de tensões α e a relação de frequências μ , além de considerar a tensão sobre os capacitores C_{fi} constantes durante um período de comutação. O valor da tensão sobre estes foi aproximado conforme descrito na seção seguinte. Com base nesta figura, pode-se constatar que, limitando os parâmetros do circuito de maneira adequada, pode-se garantir que a aproximação das correntes por segmentos de reta seja adequada para representar o funcionamento do conversor.

A solução adotada foi basear-se na análise do retificador *boost* operando no MCD [48], também utilizada por Wu em [32] e [33]. Na Fig. 3-25 foram traçadas as relações volt-ampère para o indutor L_{in1} sobre as formas de onda da Fig. 3-24, com os mesmos parâmetros, para fins de comparação.

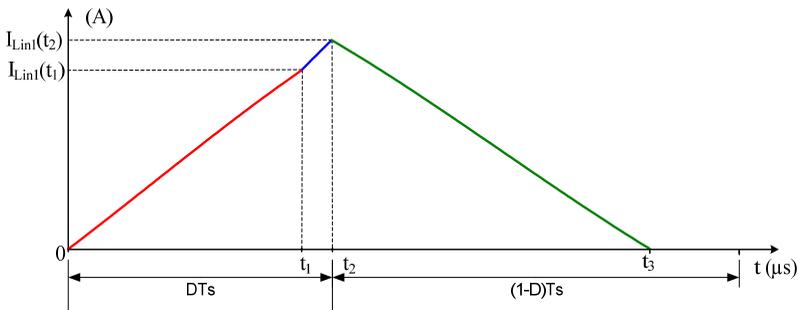


Fig. 3-24 – Corrente de L_{in1} para $\alpha = 0,94$, $\mu_0 = 0,35$, $D = 0,4$.

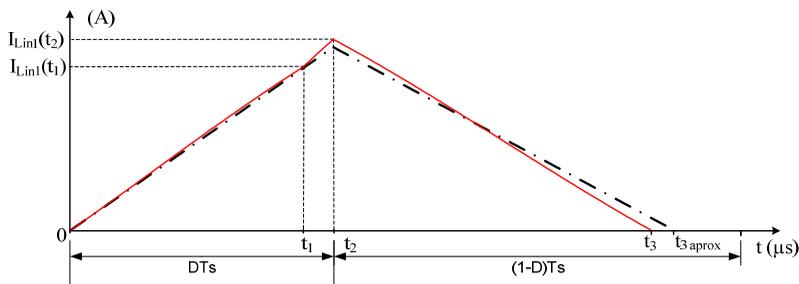


Fig. 3-25 – Corrente calculada e aproximada do indutor L_{in1} .

3.6 ANÁLISE SIMPLIFICADA DA ESTRUTURA DE CFP

3.6.15 Tensão nos Capacitores C_{f1} e Corrente nos Indutores de Entrada L_{in}

Inicialmente, admitir-se-á que as tensões nos capacitores C_{f1} e C_{f2} não variam durante um período de comutação, assumindo que possuem capacitâncias grandes o suficiente para isso. Contudo, não é possível pressupor o valor da tensão sobre estes apenas com base na afirmação anterior e sabendo que formam um divisor de tensão na entrada do circuito. Como no caso do conversor meia-ponte com comando assimétrico, suas tensões médias são dependentes da razão cíclica D e somente serão iguais a $V_{in}/2$ quando a razão cíclica for igual a 50 %. Portanto, é necessário obter uma equação que relacione a tensão destes capacitores com a razão cíclica.

No conversor meia-ponte com comando assimétrico a relação entre as tensões nos capacitores de entrada é igual a $(1-D)/D$. No caso deste conversor, assim como no conversor apresentado por Wu [32] e [33], a tensão não se divide exatamente como no conversor meia-ponte. Mas, segundo Wu, esta é uma boa aproximação e que simplifica em muito os cálculos. Desta forma, as tensões nos capacitores seriam dadas por (3.53). Contudo, Wu faz seu equacionamento baseado na hipótese de que a corrente de ambos os indutores de entrada se encontram no modo de condução crítica e, como será visto mais adiante, é um caso particular do funcionamento da estrutura e não deve ser estendido para toda sua faixa de operação. Deste modo, buscou-se uma abordagem

mais abrangente, com equações que contemplem uma faixa mais ampla de funcionamento da estrutura.

$$V_{cf1} = V_{in} \cdot (1-D) \quad , \quad V_{cf2} = V_{in} \cdot D \quad (3.53)$$

Podem-se definir as seguintes relações de tensão:

$$\alpha_1 = \frac{V_{cf1pk}}{V_B} \quad , \quad \alpha_2 = \frac{V_{cf2pk}}{V_B} \quad (3.54)$$

Sendo:

$$\alpha = \alpha_1 + \alpha_2 \quad (3.55)$$

Onde α foi definido em (3.19)

Dentro do período da rede elétrica, irá supor-se que as tensões nos capacitores evoluem senoidalmente, por isso é importante determinar seus valores de pico. Contudo, devido à posição dos capacitores, no lado CA do circuito, todo equacionamento apresentado a seguir é válido somente para o semiciclo positivo da tensão de entrada da rede elétrica. No semiciclo negativo, estas relações de tensão irão se inverter, e o mesmo irá acontecer com as relações de corrente dos indutores de entrada, pois são dependentes das tensões destes capacitores, como fica demonstrado pela equação (3.57).

Um dos objetivos deste equacionamento é determinar a condição para a qual ocorrerá a condução crítica, de modo que se garanta no projeto que o conversor sempre se mantenha no modo de condução descontínua. No modo de condução crítica, os intervalos de tempo t_2-t_1 e t_4-t_3 , referentes ao intervalo em que $i_{L_{in1}}(t)$ e $i_{L_{in2}}(t)$ permanecem com valor nulo, tendem a zero e, portanto, estes intervalos em que a corrente de entrada não é perfeitamente linear, são muito menores que os intervalos lineares t_1-t_0 e t_3-t_2 , respectivamente.

A Fig. 3-18 é reapresentada na Fig. 3-26, para facilitar a leitura. A partir das formas de onda apresentadas na Fig. 3-26, pode-se perceber que as correntes nos indutores de entrada, que foram aproximadas por rampas, podem ser representadas utilizando a lei de Ampère. Esta afirmação é tão mais verdadeira quanto menor for a ondulação de tensão nos capacitores C_{fi} .

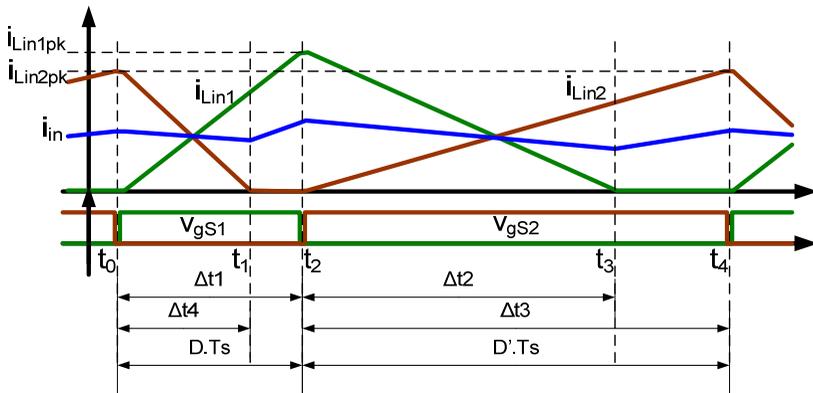


Fig. 3-26 – Principais formas de onda aproximadas.

A corrente de pico nos indutores L_{in1} e L_{in2} podem ser descritas por (3.56).

$$I_{L_{in1}pk} = \frac{V_{cf1}}{L_{in}} \cdot \Delta t_1 \quad I_{L_{in2}pk} = \frac{V_{cf2}}{L_{in}} \cdot \Delta t_3 \quad (3.56)$$

E o valor de pico em cada instante dentro do período da tensão da rede elétrica é dado por:

$$I_{L_{in1}pk}(t) = \frac{V_{cf1pk} \cdot \sin(\omega t)}{L_{in}} \cdot \Delta t_1 \quad I_{L_{in2}pk}(t) = \frac{V_{cf2pk} \cdot \sin(\omega t)}{L_{in}} \cdot \Delta t_3 \quad (3.57)$$

Os intervalos de tempo Δt_1 e Δt_3 são conhecidos e dados por (3.58), porém os intervalos de tempo Δt_2 e Δt_4 são desconhecidos. Mas, como a variação de corrente nos indutores é a mesma, tanto no processo de magnetização como no de desmagnetização, podem-se escrever as igualdades (3.59) e (3.61):

$$\Delta t_1 = DT_s \quad \Delta t_3 = (1-D)T_s = D'T_s \quad (3.58)$$

Substituindo as equações das retas que representam a variação de corrente de magnetização e desmagnetização de L_{in1} , tem-se:

$$\frac{V_{cf1pk} \cdot \sin(\omega t)}{L_{in}} \cdot \Delta t_1 = \frac{V_B - (V_{cf1pk} \cdot \sin(\omega t))}{L_{in}} \cdot \Delta t_2 \quad (3.59)$$

Isolando-se Δt_2 em (3.59)

$$\Delta t_2 = \frac{V_{cf1pk} \cdot \sin(\omega t)}{V_B - (V_{cf1pk} \cdot \sin(\omega t))} \cdot \Delta t_1 \quad (3.60)$$

Realizando o mesmo procedimento de cálculo anterior para o indutor L_{in2} tem-se:

$$\frac{V_{Cf2_{pk}} \cdot \sin(\omega t)}{L_{in}} \cdot \Delta t_3 = \frac{V_B - (V_{Cf2_{pk}} \cdot \sin(\omega t))}{L_{in}} \cdot \Delta t_4 \quad (3.61)$$

Isolando Δt_4 em (3.61), tem-se (3.62).

$$\Delta t_4 = \frac{V_{Cf2_{pk}} \cdot \sin(\omega t)}{V_B - (V_{Cf2_{pk}} \cdot \sin(\omega t))} \cdot \Delta t_3 \quad (3.62)$$

Substituindo (3.54) e (3.58) em (3.60) e fazendo o mesmo para (3.62), obtém-se as equações (3.63) e (3.64).

$$\Delta t_2 = \frac{\alpha_1 \sin(\omega t)}{1 - \alpha_1 \sin(\omega t)} \cdot DTs \quad (3.63)$$

$$\Delta t_4 = \frac{\alpha_2 \sin(\omega t)}{1 - \alpha_2 \sin(\omega t)} \cdot (1 - D)Ts \quad (3.64)$$

Normalizando os intervalos de tempo Δt_2 e Δt_4 é possível esboçar estes intervalos de tempo durante um semiciclo da rede para diferentes valores de α_j , $j = 1, 2$, conforme a Fig. 3-27. Esta figura demonstra que o intervalo Δt_y , $y = 2, 4$, possui valor máximo no pico da senóide, ou seja, no pico da tensão de entrada. Além disso, como existe uma dependência de α_1 e α_2 , dada por (3.55), ambos os indutores só estarão em condução crítica ao mesmo tempo quando as seguintes condições forem satisfeitas:

$$\alpha_1 = \alpha_2 = 0,5 \quad \therefore \quad \alpha = 1 \quad (3.65)$$

Logo, a Fig. 3-27 demonstra que quando um dos indutores operar no modo de condução crítica, o outro não estará, salvo no caso especial citado anteriormente. Desta forma, torna-se necessário determinar o que ocorre com Δt_4 quando L_{in1} opera no modo de condução crítico e o que ocorre com Δt_2 quando L_{in2} opera no modo crítico.

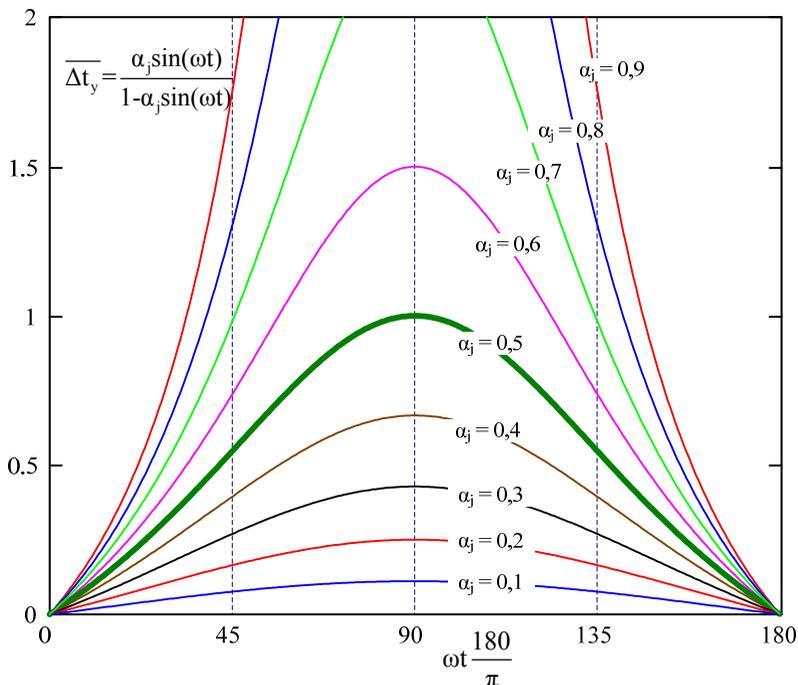


Fig. 3-27 – Intervalo de condução normalizado.

Supondo que o indutor L_{in1} opera no modo de condução crítica e sabendo que o valor máximo de Δt_2 ocorre no pico da senóide, da equação (3.63) tem-se:

$$\Delta t_{2\max} = \frac{\alpha_1}{1 - \alpha_1} \cdot DT_s \quad (3.66)$$

Para o caso da condução crítica o intervalo de tempo Δt_2 tende à Δt_3 , logo:

$$\Delta t_2 = (1 - D)T_s = D'T_s \quad (3.67)$$

Substituindo (3.67) em (3.66) obtém-se a restrição para D:

$$(1 - D)T_s = \frac{\alpha_1}{1 - \alpha_1} \cdot DT_s \quad (3.68)$$

Resolvendo (3.68) obtém-se (3.69), que é a condição para que se tenha modo de condução crítica em L_{in1} .

$$\alpha_1 = 1 - D \quad (3.69)$$

Dada a condição (3.69), deve-se determinar o que ocorre com o intervalo de tempo Δt_4 . O valor máximo de Δt_4 também ocorre no pico da senóide, logo:

$$\Delta t_{4\max} = \frac{\alpha_2}{1 - \alpha_2} \cdot (1 - D)Ts \quad (3.70)$$

Sabendo que:

$$\alpha = \alpha_1 + \alpha_2 \quad (3.71)$$

Deste modo, com a restrição dada em (3.69), obtém-se:

$$\alpha_2 = \alpha - (1 - D) \quad (3.72)$$

Resolvendo (3.70) obtém-se o intervalo de condução Δt_4 quando a condução é crítica em L_{in1} .

$$\Delta t_4 = \frac{\alpha - (1 - D)}{1 - [\alpha - (1 - D)]} \cdot (1 - D)Ts \quad (3.73)$$

O próximo passo é determinar o intervalo de tempo Δt_2 dado que L_{in2} se encontra no modo de condução crítica. Neste caso, o intervalo de tempo Δt_4 tende a $D \cdot Ts$. Assim:

$$\Delta t_4 = D \cdot Ts \quad (3.74)$$

Substituindo (3.74) em (3.70) obtém-se (3.75), que é uma nova restrição:

$$DTs = \frac{\alpha_2}{1 - \alpha_2} \cdot (1 - D)Ts \quad (3.75)$$

Resolvendo (3.75) obtém-se (3.76), que é a condição para que se tenha modo de condução crítica em L_{in2} .

$$\alpha_2 = D \quad (3.76)$$

Com base em (3.71), obtém-se α_1 para este caso, dado por (3.77).

$$\alpha_1 = \alpha - D \quad (3.77)$$

Resolvendo (3.66) obtém-se o intervalo de condução Δt_2 para o caso da condução crítica em L_{in2} .

$$\Delta t_2 = \frac{\alpha - D}{1 - (\alpha - D)} \cdot DTs \quad (3.78)$$

Como o objetivo é garantir o maior intervalo de condução para ambos os indutores e não apenas para um deles, a solução foi forçar uma tensão nos capacitores dada pela média das duas condições expostas no Quadro 3-4, representadas matematicamente em (3.79) e (3.80).

Quadro 3-4 – Restrição de tensão dos capacitores de entrada para o caso de condução crítica em um dos indutores L_{in} .

Condução Crítica no indutor	α_1	α_2
L_{in1}	$1-D$	$\alpha-(1-D)$
L_{in2}	$\alpha-D$	D

$$\alpha_1 = \frac{(1-D) + (\alpha - D)}{2} = \frac{\alpha - (2D - 1)}{2} \quad (3.79)$$

$$\alpha_2 = \frac{\alpha - (1-D) + D}{2} = \frac{\alpha + (2D - 1)}{2} \quad (3.80)$$

Logo, as tensões de pico sobre os capacitores C_{fi} são dadas por (3.81) e (3.82), respectivamente.

$$V_{Cf1_{pk}} = \frac{V_{in_{pk}} - V_B(2D - 1)}{2} \quad (3.81)$$

$$V_{Cf2_{pk}} = \frac{V_{in_{pk}} + V_B(2D - 1)}{2} \quad (3.82)$$

As equações (3.81) e (3.82) também demonstram que as tensões sobre os capacitores C_{fi} dependem de α e que para cada razão cíclica D existe um α limite tal que as tensões sempre sejam maiores ou iguais a zero, conforme (3.83). Elas também demonstram que a aproximação utilizada por Wu é uma extrapolação de um caso particular, que ocorre quando α é igual a 1. Em seus estudos [32] e [33], Wu apresenta diversos gráficos em função de α mantendo esta aproximação, o que pode gerar conclusões erradas sobre o comportamento da estrutura.

$$\frac{\alpha - (2D - 1)}{2} \geq 0 \quad \& \quad \frac{\alpha + (2D - 1)}{2} \geq 0 \quad (3.83)$$

Ou, isolando D em (3.83):

$$\frac{1 + \alpha}{2} \geq D \geq \frac{1 - \alpha}{2} \quad (3.84)$$

Se as tensões de pico nos capacitores são dadas por (3.81) e (3.82), substituindo estas condições nas equações (3.63) e (3.64), que fornecem os intervalos de tempo de Δt_2 e Δt_4 , pode-se plotar a soma destes intervalos normalizados em relação ao período de comutação, apresentados na Fig. 3-28. Desta, pode-se concluir que o modo de condução crítica só ocorre quando $\alpha = 1$ e somente próximo ao valor de pico da tensão de entrada, além disso, pode-se perceber que quanto

menor é a razão cíclica, menor é o intervalo de condução dos indutores dentro de um período de comutação.

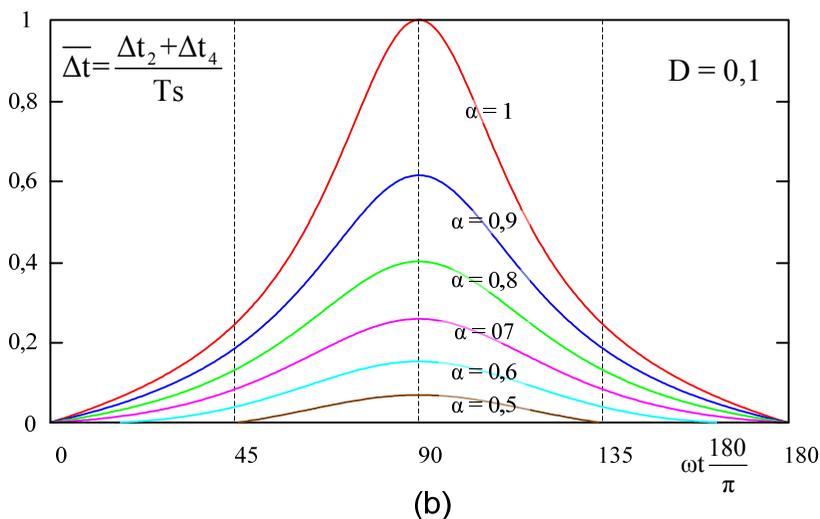
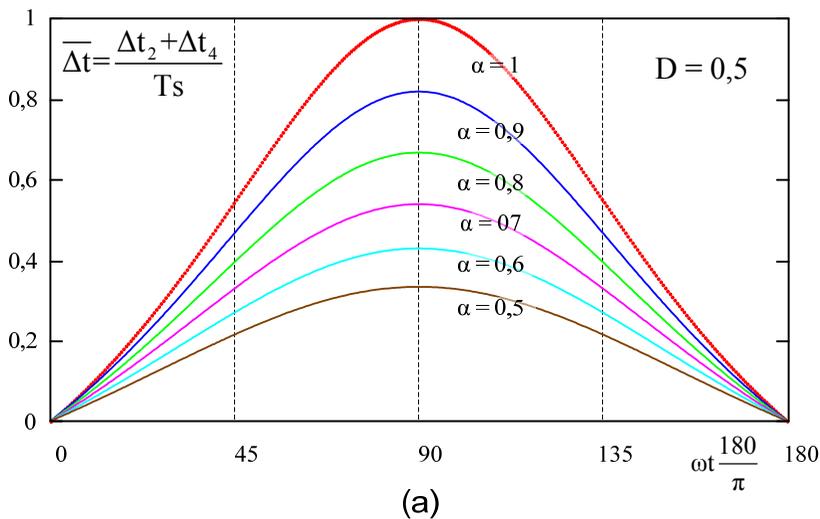


Fig. 3-28 – Soma dos intervalos de condução da corrente nos indutores L_{in} normalizadas em relação ao período de comutação em função do ângulo da tensão de entrada: (a) Para $D = 0,5$, (b) Para $D = 0,1$.

3.6.16 Corrente de entrada

Do circuito esquemático do estágio de CFP representado na Fig. 3-7, pode-se obter a corrente da fonte de alimentação da entrada do conversor aplicando a lei de Kirchhoff das correntes ao nó que liga a fonte de alimentação V_{in} , o indutor L_{in1} e o capacitor C_{f1} , assim como aplicando esta lei ao nó entre a fonte de alimentação V_{in} , o indutor L_{in2} e o capacitor C_{f2} . Logo, a corrente da fonte da entrada pode ser descrita como:

$$i_{in} = i_{Lin1} + i_{Cf1} = i_{Lin2} + i_{Cf2} \quad (3.85)$$

Outra expressão que pode ser obtida, a fim de descrever a corrente da entrada, relaciona a média entre a corrente que entra na fonte de alimentação e a corrente que sai. A equação (3.86) indica este comportamento.

$$i_{in} = \frac{(i_{Lin1} + i_{Cf1}) + (i_{Lin2} + i_{Cf2})}{2} \quad (3.86)$$

Substituindo a equação (3.5) em (3.86), a corrente de entrada passa a ser representada pela média algébrica das correntes nos indutores de entrada do conversor, como mostra a equação (3.87).

$$i_{in} = \frac{i_{Lin1} + i_{Lin2}}{2} \quad (3.87)$$

Observando as formas de onda das correntes nos indutores, mostradas na Fig. 3-26, é possível perceber que a forma de onda da corrente de entrada possui uma ondulação com o dobro da frequência de comutação. Contudo, para simplificar a análise, esta ondulação de corrente será desprezada.

Para calcular a corrente média de entrada é necessário obter a contribuição de corrente média de cada um dos indutores de entrada. Novamente, se assumirá ambos os indutores operando no modo de condução descontínua e a tensão sobre os capacitores dada pela relação com os valores médios de α , dados por (3.79) e (3.80).

O valor médio da corrente do indutor L_{in1} durante um período de comutação é dado por:

$$\hat{I}_{Lin1} = \frac{1}{Ts} \cdot \frac{i_{Lin1_{pk}}}{2} \cdot \Delta t_1 + \frac{1}{Ts} \cdot \frac{i_{Lin1_{pk}}}{2} \cdot \Delta t_2 \quad (3.88)$$

O valor de pico da corrente é dado por (3.56), Δt_1 é igual a D e Δt_2 é dado por (3.60). Porém, neste caso utiliza-se seu valor médio instantâneo. Logo, substituindo em (3.88), obtém-se:

$$\hat{I}_{Lin1} = \frac{1}{T_s} \cdot \left(\frac{V_{Cf1}}{2 \cdot Lin} \cdot D^2 \cdot T_s^2 + \frac{V_{Cf1}}{2 \cdot Lin} \cdot D^2 \cdot T_s^2 \cdot \left(\frac{V_{Cf1}}{V_B - V_{Cf1}} \right) \right) \quad (3.89)$$

Resolvendo (3.89), obtém-se (3.90), que representa o valor médio instantâneo da corrente no indutor L_{in1} :

$$\hat{I}_{Lin1} = \frac{D^2 \cdot V_B \cdot V_{Cf1}}{2 \cdot Lin \cdot fs \cdot (V_B - V_{Cf1})} \quad (3.90)$$

Seguindo o mesmo procedimento para obter o valor médio da corrente do indutor L_{in2} durante um período de comutação:

$$\hat{I}_{Lin2} = \frac{1}{T_s} \cdot \frac{\hat{i}_{Lin2_{pk}}}{2} \cdot \Delta t_3 + \frac{1}{T_s} \cdot \frac{\hat{i}_{Lin2_{pk}}}{2} \cdot \Delta t_4 \quad (3.91)$$

O valor de pico da corrente é dado por (3.56), Δt_3 é igual a $(1 - D)$ e Δt_4 é dado por (3.70). Porém, neste caso utiliza-se seu valor médio instantâneo. Logo, substituindo em (3.91) obtém-se:

$$\hat{I}_{Lin2} = \frac{1}{T_s} \cdot \left(\frac{V_{Cf2}}{2 \cdot Lin} \cdot (1 - D)^2 \cdot T_s^2 + \frac{V_{Cf2}}{2 \cdot Lin} \cdot (1 - D)^2 \cdot T_s^2 \cdot \left(\frac{V_{Cf2}}{V_B - V_{Cf2}} \right) \right) \quad (3.92)$$

Resolvendo (3.92), obtém-se (3.93), que representa o valor médio instantâneo da corrente de L_{in2} .

$$\hat{I}_{Lin2} = \frac{(1 - D)^2 \cdot V_B \cdot V_{Cf2}}{2 \cdot Lin \cdot fs \cdot (V_B - V_{Cf2})} \quad (3.93)$$

O valor médio da corrente de entrada durante um período de comutação é dado por:

$$\hat{I}_{in} = \frac{\hat{I}_{Lin1} + \hat{I}_{Lin2}}{2} \quad (3.94)$$

Substituindo (3.90) e (3.93) em (3.94) e as aproximações para as tensões nos capacitores C_{f1} e C_{f2} dadas por (3.79) e (3.80), obtém-se (3.95).

$$\hat{I}_{in} = \frac{D^2 \cdot V_B \cdot \left[\frac{V_{in} - V_B(2D-1)}{2} \right] + (1-D)^2 \cdot V_B \cdot \left[\frac{V_{in} + V_B(2D-1)}{2} \right]}{2 \cdot Lin \cdot fs \cdot \left\{ V_B - \left[\frac{V_{in} - V_B(2D-1)}{2} \right] \right\} + 2 \cdot Lin \cdot fs \cdot \left\{ V_B - \left[\frac{V_{in} + V_B(2D-1)}{2} \right] \right\}} \quad (3.95)$$

Sabendo que as tensões sobre os capacitores C_{fi} variam senoidalmente durante um semiciclo da rede, e rearranjando os termos, obtém-se o valor instantâneo da corrente de entrada.

$$I_{in}(t) = \frac{D^2 \cdot V_B \cdot \sin(\omega t) \left[\frac{V_{in} - V_B(2D-1)}{2} \right] + (1-D)^2 \cdot V_B \cdot \sin(\omega t) \left[\frac{V_{in} + V_B(2D-1)}{2} \right]}{2 \cdot Lin \cdot fs \cdot \left\{ V_B - \sin(\omega t) \left[\frac{V_{in} - V_B(2D-1)}{2} \right] \right\} + 2 \cdot Lin \cdot fs \cdot \left\{ V_B - \sin(\omega t) \left[\frac{V_{in} + V_B(2D-1)}{2} \right] \right\}} \quad (3.96)$$

Substituindo α em (3.96):

$$i_{in}(t) = \frac{V_{in\mu}}{4 \cdot Lin \cdot fs \cdot \alpha} \cdot \left\{ \frac{D^2 \cdot \sin(\omega t) \left[\frac{\alpha - (2D-1)}{2} \right]}{1 - \sin(\omega t) \left[\frac{\alpha - (2D-1)}{2} \right]} + \frac{(1-D)^2 \cdot \sin(\omega t) \left[\frac{\alpha + (2D-1)}{2} \right]}{1 - \sin(\omega t) \left[\frac{\alpha + (2D-1)}{2} \right]} \right\} \quad (3.97)$$

A equação (3.97) descreve o comportamento da corrente de entrada apenas durante o semiciclo positivo da rede elétrica, ou seja, durante o intervalo de zero a π . Como já mencionado, a tensão dos capacitores de entrada se inverte no semiciclo negativo. Contudo, o comportamento da estrutura é simétrico e a forma de onda é a mesma. A Fig. 3-29 mostra a corrente de entrada normalizada durante um semiciclo da tensão da rede. A Fig. 3-30 apresenta as correntes normalizadas em cada um dos indutores L_{in} . É notável a diferença nas formas de onda devido ao comando assimétrico dos interruptores, que acaba gerando a diferença de tensão nos capacitores de entrada. Durante o semiciclo negativo da tensão da rede, a forma de onda da corrente que aparecia no indutor L_{in1} será idêntica à forma de onda da corrente de L_{in2} durante o semiciclo positivo, e vice versa.

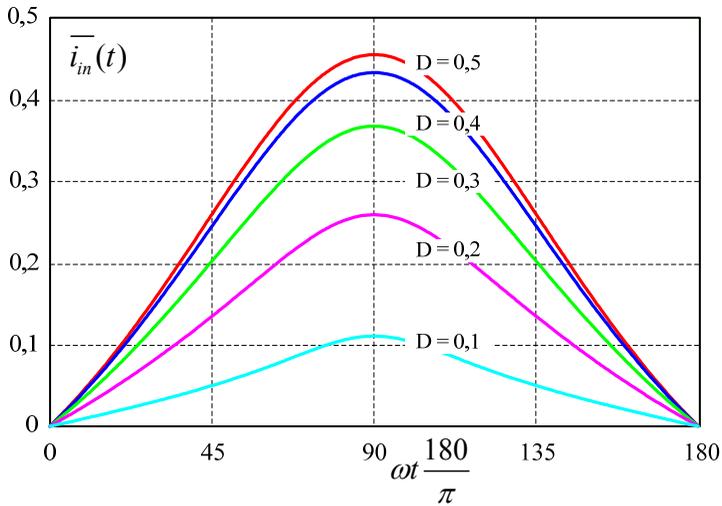


Fig. 3-29 – Formas de onda da corrente de entrada normalizada para $\alpha = 0,9$ e diferentes valores de razão cíclica D .

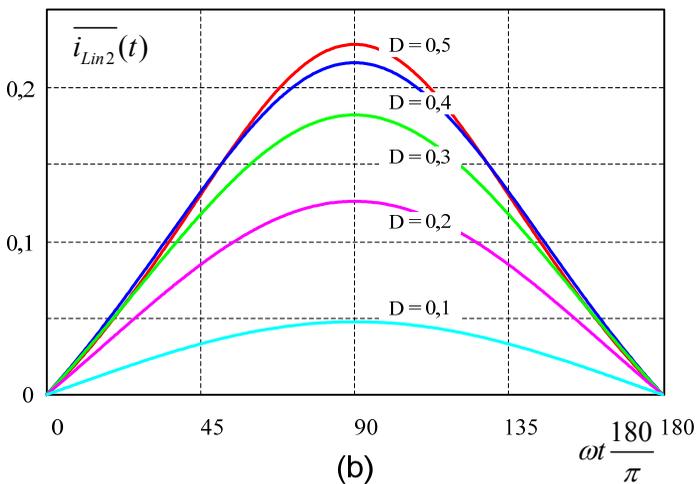
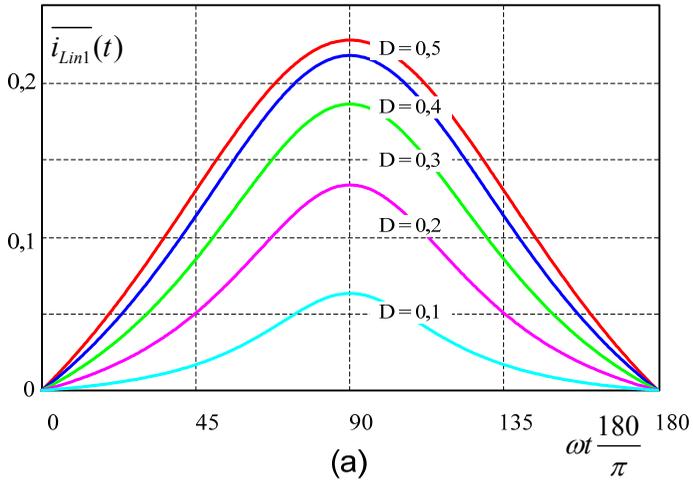


Fig. 3-30 – Correntes normalizadas nos indutores de entrada durante o semiciclo positivo da tensão de entrada: (a) Em L_{in1} , (b) Em L_{in2} .

O valor eficaz da corrente da entrada é dada por:

$$i_{m_{ef}} = \sqrt{\frac{1}{\pi} \cdot \int_0^\pi i_{in}(t)^2 d\omega t} = \frac{V_{in_{pk}}}{4L \ln \cdot fs} \cdot \sqrt{\Psi_1} \quad (3.98)$$

Onde:

$$\Psi_1 = \frac{1}{\pi} \int_0^\pi \left\{ \frac{\sin(\omega t)}{\alpha} \left[D^2 \frac{\frac{\alpha - (2D-1)}{2}}{1 - \sin(\omega t) \cdot \frac{\alpha - (2D-1)}{2}} + (1-D)^2 \frac{\frac{\alpha + (2D-1)}{2}}{1 - \sin(\omega t) \cdot \frac{\alpha + (2D-1)}{2}} \right] \right\}^2 d\omega t \quad (3.99)$$

A expressão (3.98), que representa o valor eficaz da corrente de entrada do conversor, demonstra que a corrente é inversamente proporcional à frequência de comutação, evidenciando a segunda maneira possível de controlar a potência do conversor.

3.6.17 Potência e Fator de Potência

De posse das equações que descrevem a tensão e a corrente na entrada do circuito, é possível calcular a potência fornecida pela rede elétrica.

Logo, a potência ativa na entrada pode ser obtida por:

$$P_{in} = \frac{1}{\pi} \cdot \int_0^\pi (V_{in}(t) \cdot i_{in}(t)) \cdot d(\omega t) = \frac{V_{in_{pk}}^2}{4Lin \cdot fs} \cdot \Psi_2 \quad (3.100)$$

Onde

$$\Psi_2 = \frac{1}{\pi} \int_0^\pi \left(\frac{1}{\alpha} \left[D^2 \frac{\sin(\omega t) \cdot \left[\frac{\alpha - (2D-1)}{2} \right]}{1 - \sin(\omega t) \cdot \frac{\alpha - (2D-1)}{2}} + (1-D)^2 \frac{\sin(\omega t) \cdot \left[\frac{\alpha + (2D-1)}{2} \right]}{1 - \sin(\omega t) \cdot \frac{\alpha + (2D-1)}{2}} \right] \cdot \sin(\omega t) \right) d\omega t \quad (3.101)$$

O fator de potência é definido como a razão entre a potência ativa e a potência aparente. Logo:

$$FP = \frac{P_{in}}{V_{in_{ef}} \cdot I_{in_{ef}}} = \frac{\sqrt{2}}{\sqrt{\Psi_1}} \cdot \Psi_2 \quad (3.102)$$

Supondo que não existe defasagem entre a tensão e a corrente de entrada, a taxa de distorção harmônica total da corrente de entrada pode ser obtida através de (3.103):

$$TDH = \frac{1}{FP} \cdot \sqrt{1 - FP^2} \quad (3.103)$$

Embora exista uma solução analítica para as equações (3.99) e (3.101) traçaram-se ábacos para o fator de potência e para a TDH, resolvendo as equações numericamente, possibilitando evidenciar o efeito da variação da razão cíclica. A Fig. 3-31 apresenta o fator de

potência em função de α tendo a razão cíclica como parâmetro. A Fig. 3-32 representa a TDH em função de α tendo a razão cíclica como parâmetro. Em ambas as figuras ficam evidentes as limitações de α para uma dada razão cíclica, pois, como já mencionado, as tensões médias instantâneas nos capacitores não podem assumir valores negativos durante o semiciclo positivo. Ou seja, as restrições da inequação (3.84) devem ser respeitadas:

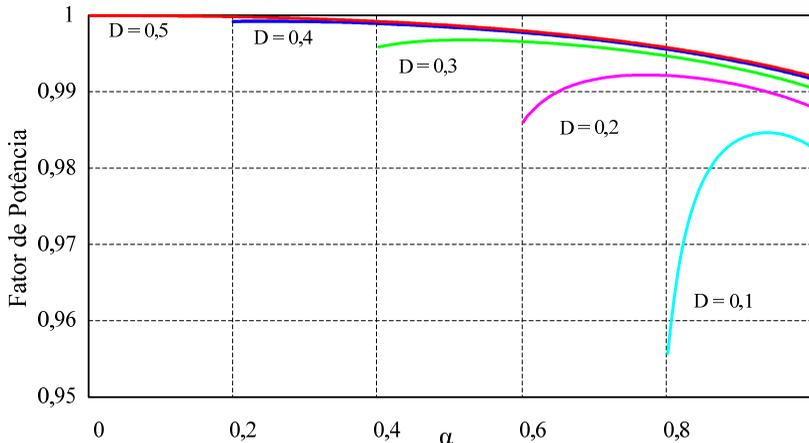


Fig. 3-31 – Fator de potência em função de α .

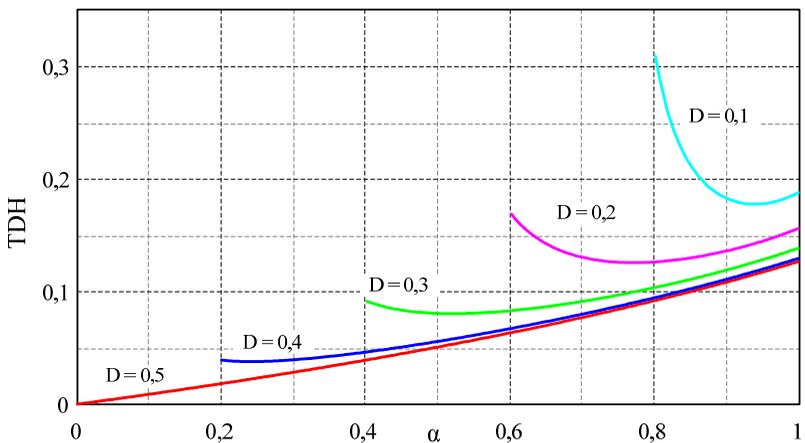


Fig. 3-32 – Taxa de distorção harmônica total da corrente de entrada em função de α .

Para que se possa fazer uma comparação entre a metodologia apresentada e aquela proposta por Wu, realizou-se todo o

equacionamento do conversor baseado na metodologia apresentada por Wu. Porém, este equacionamento não será apresentado para manter a brevidade. A Fig. 3-33 apresenta as curvas do fator de potência das duas metodologias sobrepostas. Pode-se perceber que em ambas as análises os resultados coincidem para a razão cíclica $D = 0,5$. Nas demais razões cíclicas, os resultados só coincidem para $\alpha = 1$, divergindo à medida que α é reduzido.

A análise de Wu [32], [33] não considera a influência da tensão de barramento na tensão dos capacitores C_{fi} . Além disso, baseia-se na hipótese da condução crítica dos indutores de entrada para toda a faixa de variação de α , o que de fato não ocorre. Pode-se dizer que suas aproximações são válidas para razões cíclicas próximas de 0,5 e para α muito próximo da unidade.

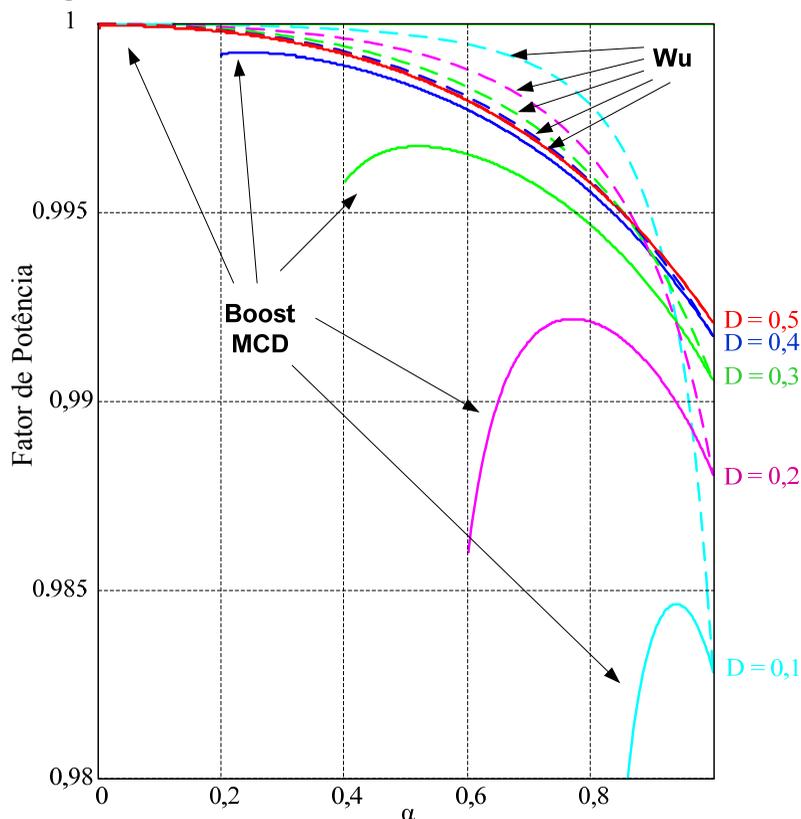


Fig. 3-33 – Comparação das curvas de fator de potência usando duas metodologias diferentes para a análise do circuito.

3.6.18 Característica de saída

Devido à complexidade do funcionamento da estrutura, é difícil obter uma equação que permita descrever a tensão de saída do conversor em função da tensão de entrada e da corrente de saída. Contudo, a corrente de saída pode ser facilmente obtida em função do parâmetro α . Isto porque a corrente enviada à saída, ou ao capacitor de barramento C_B , é composta pela soma das correntes de desmagnetização dos indutores L_{in1} e L_{in2} .

O valor médio da corrente enviada ao barramento pelos indutores L_{in1} e L_{in2} durante um período de comutação é dado por (3.104).

$$\hat{I}_{Lin1} = \frac{1}{T_S} \cdot \frac{I_{Lin1pk} \cdot \Delta t_2}{2} \quad \hat{I}_{Lin2} = \frac{1}{T_S} \cdot \frac{I_{Lin2pk} \cdot \Delta t_4}{2} \quad (3.104)$$

Substituindo a corrente de pico dos indutores, dadas por (3.57), e os intervalos de tempo Δt_2 e Δt_4 , dados por (3.63) e (3.64), respectivamente, em (3.104), obtém-se (3.105).

$$I_{Lin1} = \frac{V_{Cf1pk} \sin(\omega t) \cdot D^2}{2fs \cdot Lin} \cdot \frac{\alpha_1 \sin(\omega t)}{1 - \alpha_1 \sin(\omega t)} \quad (3.105)$$

$$I_{Lin2} = \frac{V_{Cf2pk} \sin(\omega t) \cdot (1-D)^2}{2fs \cdot Lin} \cdot \frac{\alpha_2 \sin(\omega t)}{1 - \alpha_2 \sin(\omega t)}$$

O valor médio da corrente enviada para a saída em um período de comutação é dado por:

$$\hat{I}'_{0CFP} = I_{Lin1} + I_{Lin2} \quad (3.106)$$

Substituindo as aproximações de tensão para os capacitores C_{fi} , $i = 1, 2$ em (3.106), e resolvendo, obtém-se o valor instantâneo da corrente de saída para o período da rede elétrica:

$$I'_{0CFP}(t) = \frac{V_{inpk} \cdot \alpha_1 \cdot D^2}{2fs \cdot Lin \cdot \alpha} \cdot \frac{\alpha_1 [\sin(\omega t)]^2}{1 - \alpha_1 \sin(\omega t)} + \frac{V_{inpk} \cdot \alpha_2 \cdot (1-D)^2}{2fs \cdot Lin \cdot \alpha} \cdot \frac{\alpha_2 [\sin(\omega t)]^2}{1 - \alpha_2 \sin(\omega t)} \quad (3.107)$$

O valor médio da corrente em um período da rede é:

$$I'_{0CFP} = \frac{1}{\pi} \int_0^{\pi} I'_{0CFP}(t) \partial \omega t \quad (3.108)$$

Substituindo (3.107) em (3.108), obtém-se:

$$I'_{0\ CFP} = \frac{V_{in_{pk}}}{2\pi fs \cdot Lin} \cdot \left[\frac{D^2 \cdot \alpha_1}{\alpha} \cdot \int_0^{\pi} \frac{\alpha_1 \sin(\omega t)^2}{(1 - \alpha_1 \sin(\omega t))} + \frac{(1-D)^2 \cdot \alpha_2}{\alpha} \cdot \int_0^{\pi} \frac{\alpha_2 \sin(\omega t)^2}{(1 - \alpha_2 \sin(\omega t))} \right] \quad (3.109)$$

Resolvendo (3.109) e fazendo as devidas aproximações na resolução da integral chega-se à (3.110).

$$I'_{0\ CFP} = \frac{V_{in_{pk}}}{2\pi fs \cdot Lin} \cdot \frac{1}{\alpha} \left[D^2 \cdot \left(\frac{\alpha - (2D-1)}{2} \right) \cdot \Psi_3 + (1-D)^2 \cdot \left(\frac{\alpha + (2D-1)}{2} \right) \cdot \Psi_4 \right] \quad (3.110)$$

Onde:

$$\Psi_3 = -2 - \frac{\pi}{\alpha_1} + \frac{2}{\alpha_1 \sqrt{1 - \alpha_1^2}} \cdot \left[\frac{\pi}{2} + \tan^{-1} \left(\frac{\alpha_1}{\sqrt{1 - \alpha_1^2}} \right) \right] \quad (3.111)$$

$$\Psi_4 = -2 - \frac{\pi}{\alpha_2} + \frac{2}{\alpha_2 \sqrt{1 - \alpha_2^2}} \cdot \left[\frac{\pi}{2} + \tan^{-1} \left(\frac{\alpha_2}{\sqrt{1 - \alpha_2^2}} \right) \right] \quad (3.112)$$

Normalizando o valor médio da corrente enviada ao barramento tem-se:

$$\overline{I'_{0\ CFP}} = \frac{D^2}{\alpha} \cdot \left(\frac{\alpha - (2D-1)}{2} \right) \cdot \Psi_3 + \frac{(1-D)^2}{\alpha} \cdot \left(\frac{\alpha + (2D-1)}{2} \right) \cdot \Psi_4 \quad (3.113)$$

Onde:

$$\overline{I'_{0\ CFP}} = \frac{2\pi \cdot fs \cdot Lin}{V_{in_{pk}}} \cdot I'_{0\ CFP} \quad (3.114)$$

A Fig. 3-34 apresenta a corrente normalizada enviada ao barramento cc em função de α para diferentes razões cíclicas. Como o ganho estático q é igual a $\frac{1}{\alpha}$, pode-se plotar o ganho estático em função da corrente de saída para diferentes valores de razão cíclica rotacionando e espelhando a Fig. 3-34.

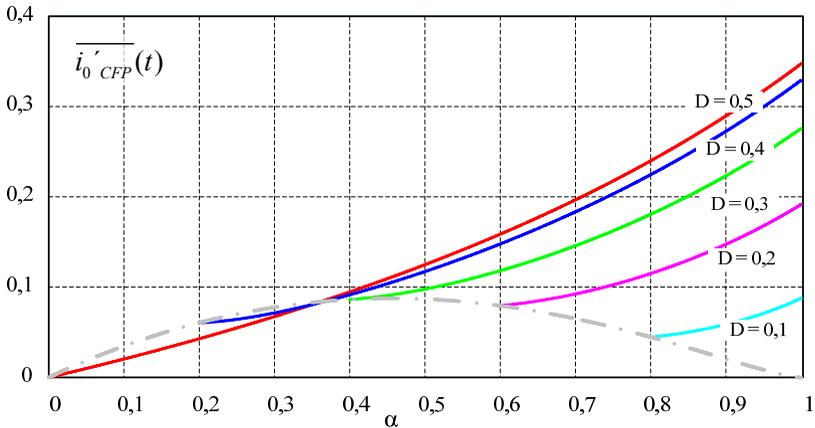


Fig. 3-34 - Característica de saída com a corrente normalizada.

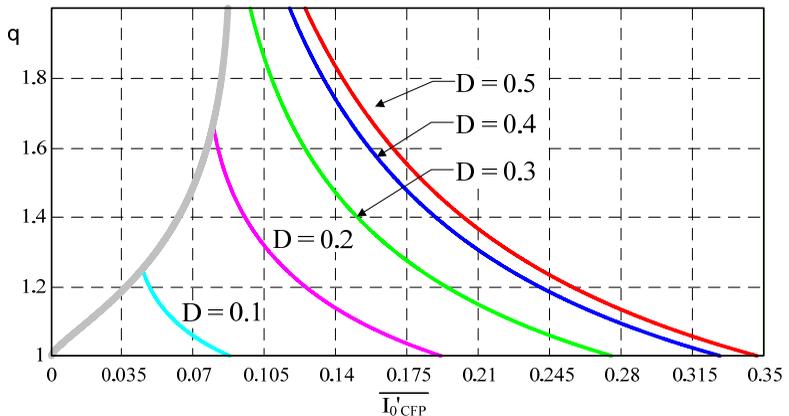


Fig. 3-35 - Característica de saída do conversor com a corrente de saída normalizada.

3.6.19 Influência do parâmetro μ no Comportamento da Estrutura.

Todo o equacionamento descrito nesta seção foi feito assumindo que a tensão sobre os capacitores de entrada C_{fi} é constante durante um período de comutação. No entanto, existe uma ondulação de alta frequência na tensão destes capacitores, que depende da relação entre a frequência natural de oscilação dos elementos C_f e L_{in} , ω_0 , e a frequência de comutação, rerepresentada em (3.116). Esta ondulação de tensão pode ser obtida a partir da equação da corrente dos capacitores C_{f1} ou C_{f2}

apresentadas no equacionamento detalhado da estrutura, seção 3.5, lembrando que:

$$\Delta V_C = \frac{\Delta I_C \cdot \Delta t}{C} \quad (3.115)$$

$$\mu = \frac{\omega_0}{\omega_s} = \frac{1}{2\pi \cdot f_s \cdot \sqrt{L_{in} \cdot C_f}} \quad (3.116)$$

Como já mencionado, se a frequência de comutação for maior ou igual a três vezes a frequência natural do circuito ($\mu_0 < 0,33$), as correntes podem ser aproximadas por rampas e o equacionamento anterior é válido. Como ficou demonstrado, através de suas equações, a potência de entrada, as correntes de entrada e de saída, estão diretamente ligadas ao valor da indutância L_{in} . Portanto, o valor de L_{in} será determinado pelos parâmetros de projeto. Deste modo, é a escolha da capacitância C_f que irá determinar o valor de μ . Quanto maior for o valor de C_f , menor é o valor de μ , aproximando o comportamento do circuito do equacionamento realizado. No entanto, os capacitores C_f não devem possuir valores elevados a ponto de causar defasagem entre a tensão e a corrente fundamentais de entrada do circuito, ou seja, gerar um fator de deslocamento, existindo, portanto, uma relação de custo-benefício.

Ao final do capítulo será apresentado um exemplo de projeto da estrutura completa. Deste modo, o próximo tópico a ser abordado é o funcionamento do conversor cc-cc utilizado.

3.7 CONVERSOR CC-CC MEIA PONTE ASSIMÉTRICO COM COMUTAÇÃO ZVS

Nesta seção será apresentada a análise do conversor cc-cc responsável pela conversão da tensão de barramento V_B , fornecida pelo estágio de CFP, no valor de tensão desejado na saída. O conversor utilizado para esta tarefa é conhecido na literatura [49] como meia-ponte com comando assimétrico, modulado por largura de pulso e comutação sob tensão nula, cuja sigla em inglês é *AHB-PWM-ZVS (Asymmetrical Half-Bridge Pulse Width Modulated with Zero-Voltage-Switching)*.

Inicialmente, serão comentadas algumas características importantes do conversor HB-ZVS-PWM, assim como as condições de operação necessárias para que este possa operar em conjunto com o

circuito de CFP, compartilhando os mesmos interruptores. Em seguida, serão apresentadas suas etapas de operação, principais formas de onda de corrente e tensão, assim como o equacionamento necessário para que se possa projetá-lo. A Fig. 3-36 representa o circuito esquemático do conversor *HB-ZVS*.

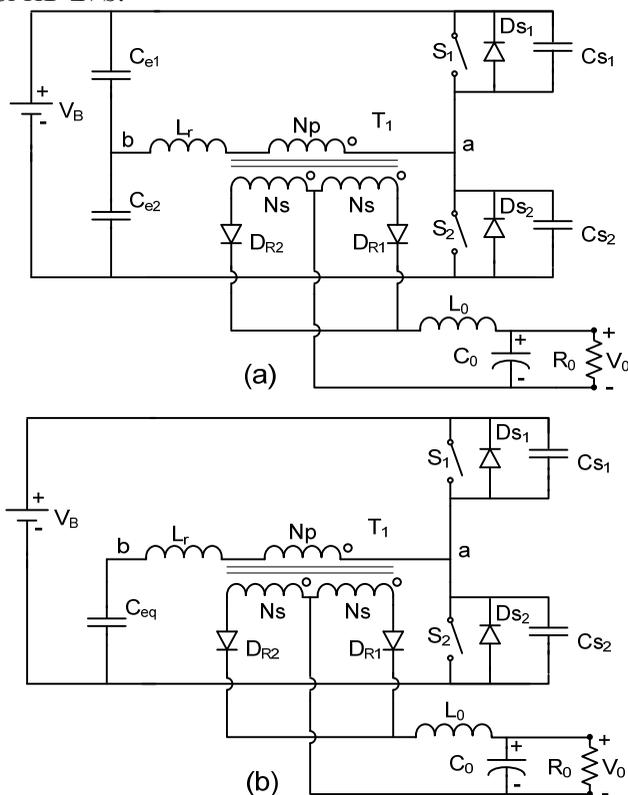


Fig. 3-36 – Conversor meia- ponte, PWM, ZVS com comando assimétrico: (a) Estrutura simétrica, (b) Estrutura Assimétrica com um capacitor equivalente.

O comando deste conversor consiste na habilitação dos interruptores durante tempos complementares em um período de comutação, o que possibilita manter os intervalos de condução independentes da razão cíclica. Desta maneira, à exceção dos pequenos intervalos de tempo destinados às comutações, sempre um interruptor se encontra conduzindo, garantindo-se a comutação ZVS (*zero voltage switching*) [49]. Porém, somente ocorre comutação sob tensão nula

quando a energia armazenada na indutância L_r , que pode ser a própria indutância de dispersão do transformador, for suficiente para efetuar a transição de estado dos capacitores C_{s1} e C_{s2} . Isto implica na existência de um limite inferior de potência abaixo do qual a comutação ZVS deixa de ocorrer. Contudo, existem técnicas descritas na literatura capazes de ampliar esta faixa de variação da potência.

3.8 CONVERSOR CC-CC - PRINCÍPIO DE FUNCIONAMENTO

A seguir serão apresentadas as etapas de funcionamento do conversor HB-ZVS-PWM. Novamente, para facilitar a análise das etapas, algumas considerações serão efetuadas:

- Todos os componentes serão considerados ideais;
- O filtro de saída será substituído por uma fonte de corrente constante ideal, com valor igual ao da corrente de carga referida para o lado primário do transformador;
- As grandezas do conversor serão referidas ao lado primário do transformador. A tensão e a corrente induzidas no lado primário do transformador serão denominadas V'_0 e I'_0 , respectivamente.

Primeira Etapa (t_0 , t_1): O interruptor S_1 está em condução, possibilitando a transferência de energia da fonte de alimentação V_B para a carga. A corrente no interruptor é igual à soma da corrente magnetizante com a corrente de carga referida ao primário ($i_{Lm} + I'_0$). A tensão aplicada entre os pontos “a” e “b” (V_{ab}) é igual à tensão V_{Ce1} . Esta etapa termina com o bloqueio de S_1 e está representada na Fig. 3-37.

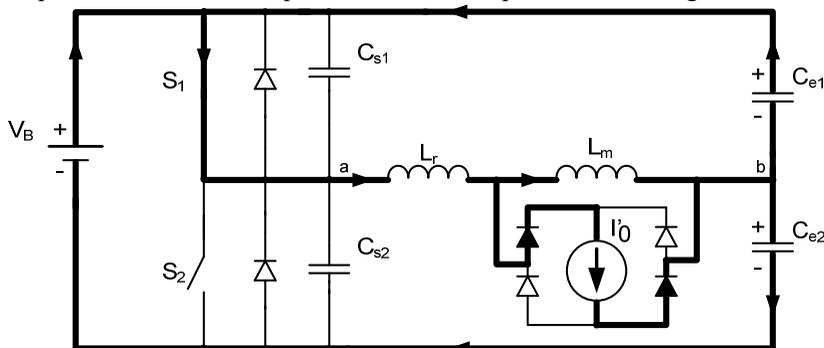


Fig. 3-37 – Primeira etapa de funcionamento do conversor HB-ZVS-PWM.

Segunda Etapa (t_1, t_2): No instante t_1 , quando o interruptor S_1 é bloqueado sob tensão nula, as tensões $V_{C_{s1}}$ e $V_{C_{s2}}$ variam de forma linear, pois a carga/descarga destes capacitores ocorre com corrente constante (Fig. 3-38). Ao final desta etapa a tensão em C_{s2} é nula e em C_{s1} é V_B .

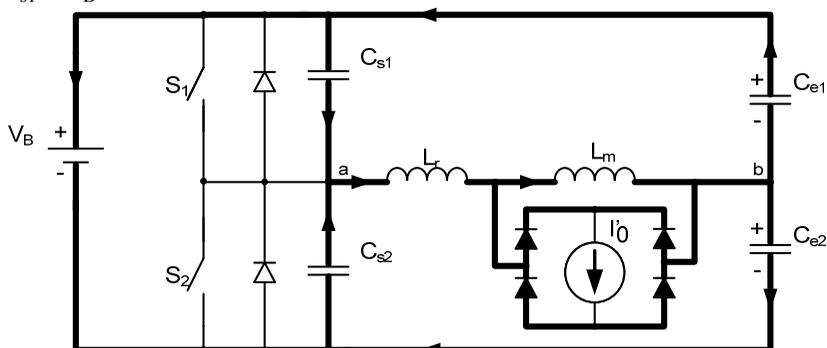


Fig. 3-38 – Segunda etapa de funcionamento do conversor HB-ZVS-PWM.

Terceira Etapa (t_2, t_3): No instante t_2 , quando a tensão em C_{s2} atinge zero, o diodo de S_2 é diretamente polarizado, entrando em condução. O indutor L_r se desmagnetiza, devolvendo energia para a fonte V_B . Durante esta etapa o interruptor S_2 é comandado a conduzir sob tensão nula, porém não entra em condução devido ao sentido da corrente. Esta etapa se encerra quando a corrente no indutor L_r atinge zero, e está ilustrada na Fig. 3-39.

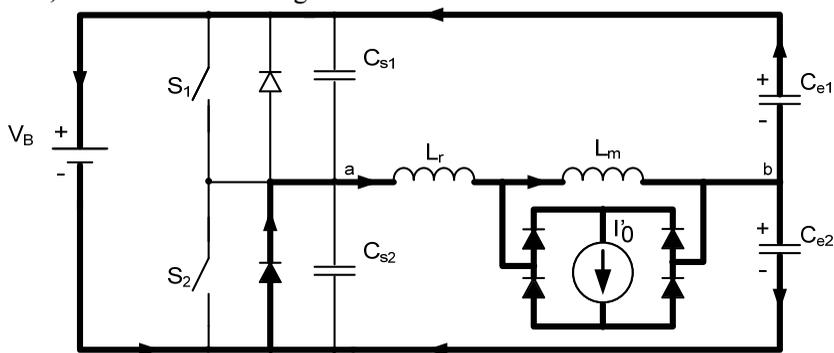


Fig. 3-39 – Terceira etapa de funcionamento do conversor HB-ZVS-PWM.

Quarta Etapa (t_3, t_4): Quando a corrente em L_r atinge zero, no instante t_3 , o interruptor S_2 entra em condução. A corrente no indutor L_r passa a crescer linearmente no sentido oposto até atingir o valor $-I'_0 + i_{Lm}$. Esta etapa está ilustrada na Fig. 3-40.

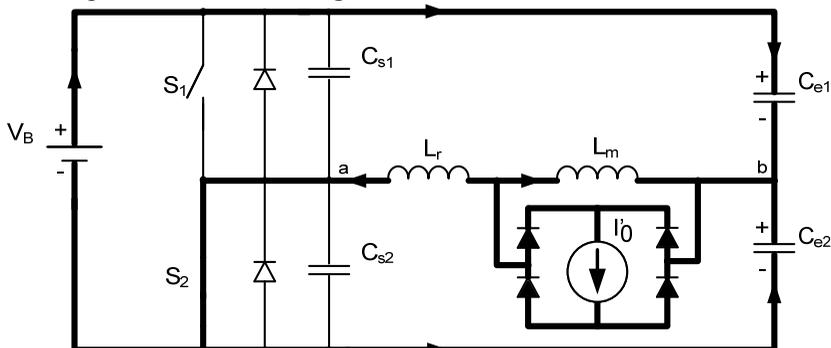


Fig. 3-40 – Quarta etapa de funcionamento do conversor HB-ZVS-PWM.

Quinta Etapa (t_4, t_5): A quinta etapa inicia no instante t_4 , quando a corrente no indutor L_r atinge $-I'_0 + i_{Lm}$. O interruptor S_2 permanece em condução, possibilitando a transferência de energia da fonte V_B para a carga. Esta etapa se encerra quando S_2 é comandado a bloquear, e pode ser observada na Fig. 3-41.

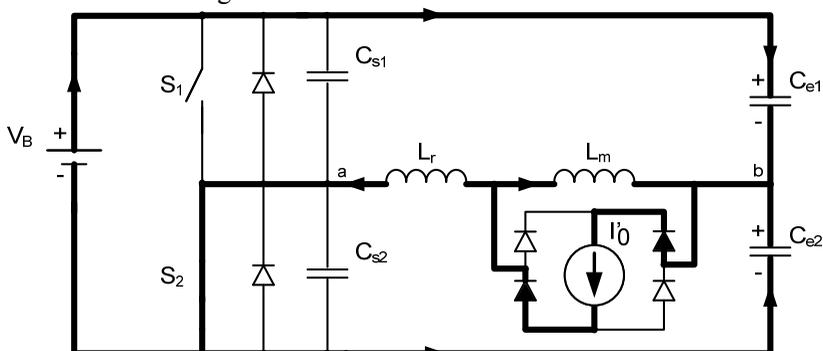


Fig. 3-41 – Quinta etapa de funcionamento do conversor HB-ZVS-PWM.

Sexta Etapa (t_5, t_6): A sexta etapa representa o intervalo de comutação suave de S_2 . No instante t_5 o interruptor S_2 é comandado a bloquear sob tensão nula, as tensões $V_{C_{s1}}$ e $V_{C_{s2}}$ variam de forma linear, similar à segunda etapa, porém o que ocorria para S_1 agora ocorre para

S_2 . Ao final desta etapa a tensão em C_{s1} é nula e em C_{s2} é V_B . Esta etapa é representada pela Fig. 3-42.

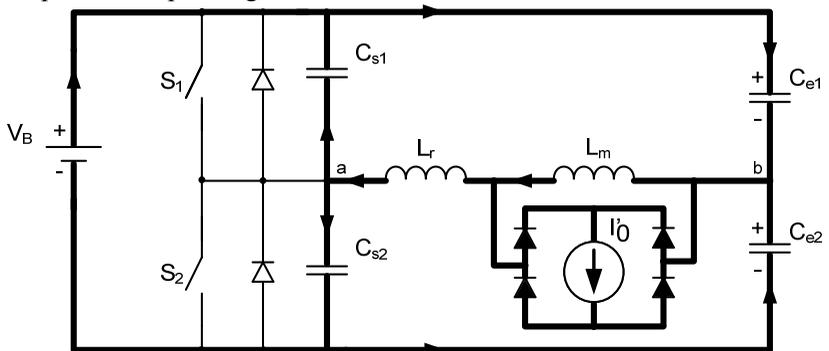


Fig. 3-42 – Sexta etapa de funcionamento do conversor HB-ZVS-PWM.

Sétima Etapa (t_6 , t_7): Quando a tensão no capacitor C_{s1} atinge zero, o diodo de S_1 entra em condução. O indutor L_r se desmagnetiza, devolvendo energia para a fonte V_B , conforme ilustrado na Fig. 3-43. O interruptor S_1 é comandado a conduzir sob tensão nula, mas não entra em condução devido ao sentido da corrente. Ao final desta etapa a corrente no indutor L_r é nula.

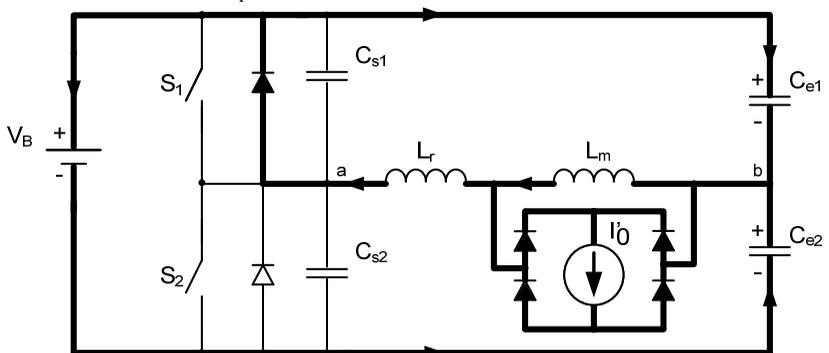


Fig. 3-43 – Sétima etapa de funcionamento do conversor HB-ZVS-PWM.

Oitava Etapa (t_7 , t_8): No instante t_7 quando a corrente no indutor L_r atinge zero, o interruptor S_1 passa a conduzir e sua corrente cresce linearmente até atingir $I_0 + i_{Lm}$, conforme ilustrado na Fig. 3-44. Esta representa a última etapa de funcionamento, portanto, a próxima etapa é novamente a primeira (t_0 , t_1).

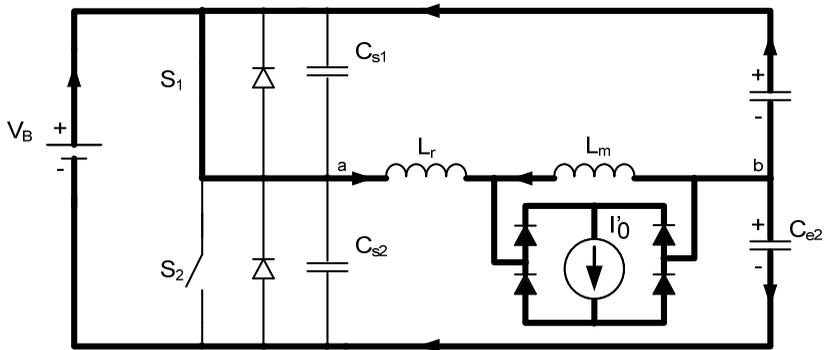


Fig. 3-44 – Oitava etapa de funcionamento do conversor HB-ZVS-PWM.

As formas de onda de tensão e de corrente pertinentes estão apresentadas na Fig. 3-45, para uma razão cíclica $D = 0,5$. Para simplificar as formas de onda as comutações foram consideradas instantâneas (t_1 , t_2) e (t_5 , t_6).

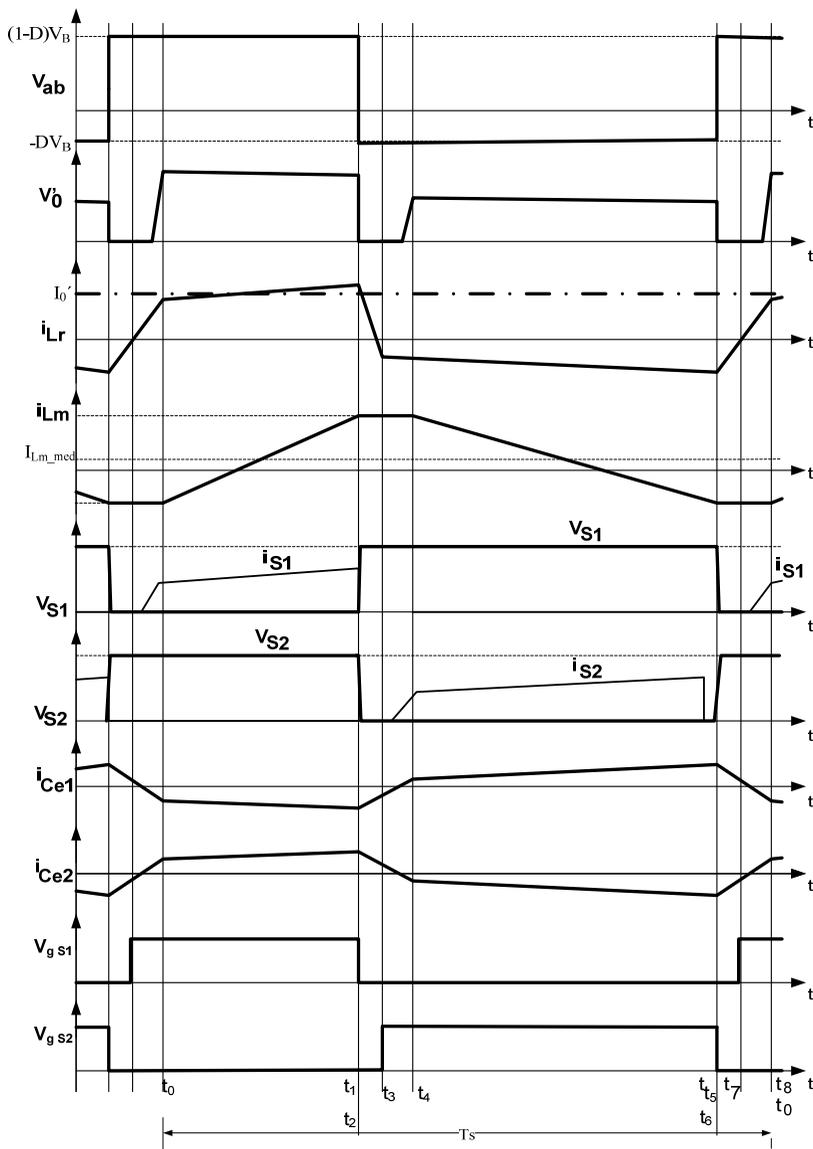


Fig. 3-45 – Formas de onda do conversor HB-ZVS-PWM.

3.9 EQUACIONAMENTO DO CONVERSOR HB-ZVS-PWM

Como o conversor *HB-ZVS-PWM* é uma estrutura conhecida na literatura [49][50][51], não será realizado um estudo detalhado de seu equacionamento. Inicialmente será apresentada sua característica de saída e, em seguida, um estudo sobre a sua comutação *ZVS* e como obtê-la para uma ampla faixa de variação de carga. Por fim, será apresentada a metodologia de cálculo dos seus componentes que, por sua vez, possibilita o projeto prático do conversor.

3.9.20 Característica de Saída e de Transferência Estática

A partir das formas de onda da tensão V_{ab} e V'_0 , apresentadas na Fig. 3-45, pode-se observar que durante os intervalos em que ocorre mudança de estado no indutor L_r , a tensão V'_0 é zero. Como consequência disto, há uma redução no tempo efetivo de aplicação de tensão na saída, que se traduz em uma redução da tensão V'_0 média. Isto ocorre porque os diodos retificadores permanecem em curto-circuito durante este intervalo de tempo, não havendo transferência de potência à carga [49]. Este fenômeno é denominado de perda de razão cíclica.

A característica de saída do conversor *HB-ZVS-PWM* é dada pela equação (3.117), conforme [48].

$$q = \frac{V'_0}{V_B} = \left[2 \cdot D \cdot (1 - D) - \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_B} \right] \quad (3.117)$$

Como se pode observar, devido à queda de tensão no indutor ressonante, existe uma perda de razão cíclica proporcional à corrente de carga, definida por:

$$\overline{I'_0} = \frac{4 \cdot I'_0 \cdot L_r \cdot f_s}{V_B} \quad (3.118)$$

Substituindo (3.118) em (3.117), pode-se reescrever a característica de saída:

$$q = \left[2 \cdot D \cdot (1 - D) - \overline{I'_0} \right] \quad (3.119)$$

A partir da equação (3.119) pode-se traçar um ábaco que relaciona o ganho estático do conversor em função da perda de razão cíclica (Fig. 3-46). Este ábaco permite observar a dependência da tensão de saída com a corrente de carga.

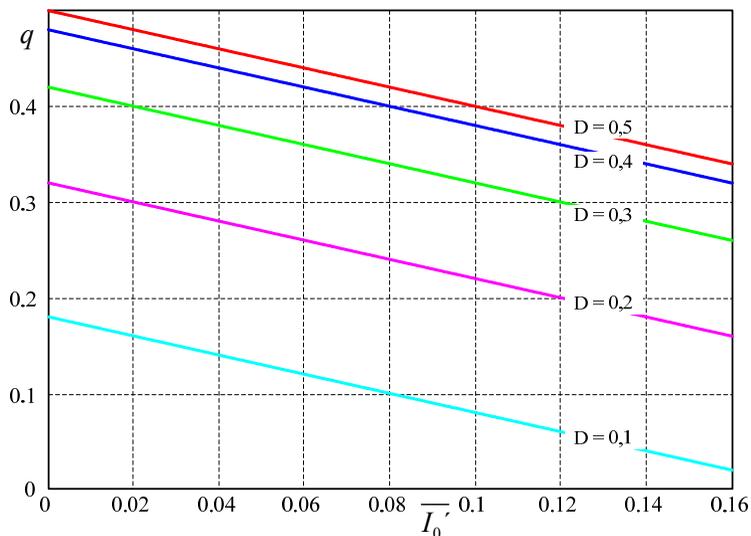


Fig. 3-46 – Característica de saída do conversor HB- ZVS -PWM.

Desprezando a perda de razão cíclica provocada pela indutância de comutação, obtém-se a característica de transferência do conversor (3.120), representada na Fig. 3-47.

$$q = [2 \cdot D \cdot (1 - D)] \quad (3.120)$$

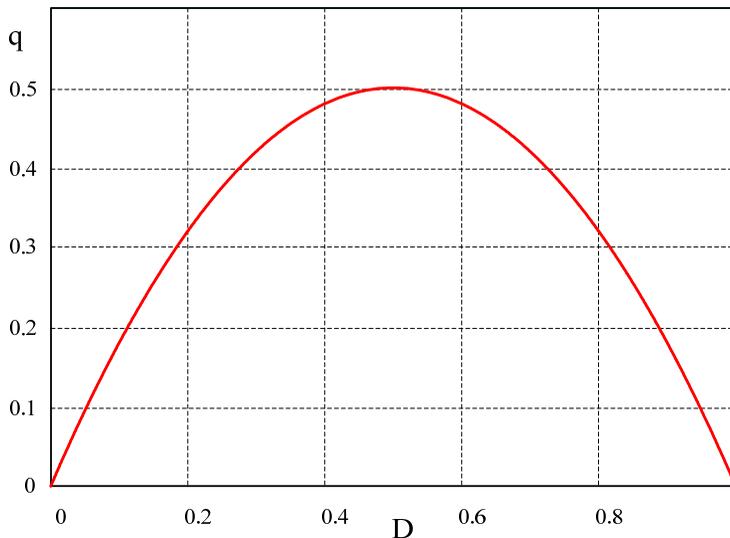


Fig. 3-47 – Característica de transferência do conversor HB- ZVS -PWM.

Lembrando que V'_0 representa a tensão de saída do conversor referida para o lado primário do transformador, pode-se escrever a relação de transformação conforme a equação (3.121) [51].

$$n_T = \frac{V'_0}{V_0} = \frac{V_B}{V_0} \cdot \left[2 \cdot D \cdot (1 - D) - \overline{I'_0} \right] \quad (3.121)$$

3.9.21 Estudo da Comutação ZVS

Nesta seção é apresentada de maneira mais detalhada a comutação sob tensão nula (comutação *ZVS*), que consiste em garantir uma energia mínima na indutância de dispersão do transformador (L_r) no momento da comutação, de maneira que a transição da tensão dos interruptores S_1 e S_2 ocorra antes que estes sejam comandados [49]. Porém, como essa energia é diretamente proporcional à corrente de carga, quando a carga é reduzida abaixo de certo valor a comutação suave deixa de ocorrer. Além disso, existe um fator agravante devido ao comando assimétrico, que faz com que um dos interruptores tenha menos energia disponível para fazer a transição de corrente, perdendo a comutação suave antes do outro interruptor.

Neste ponto do trabalho é importante comentar acerca do efeito ou influência do estágio de CFP na comutação suave global do circuito. No início do capítulo foi colocado que ambos os conversores fazem uso dos mesmos interruptores. Além disso, o estágio de CFP apresenta comutação *ZVS* naturalmente. Logo, qual a necessidade do estágio de conversão cc-cc apresentar comutação suave? Para responder a esta pergunta, deve-se analisar o pior caso possível. Supondo que o conversor cc-cc não apresente comutação suave. É bem provável que a soma das correntes dos dois estágios durante o intervalo de tempo em que a tensão de entrada se encontra próxima de seu valor de pico resultem em uma comutação *ZVS*. Porém, à medida que a tensão de entrada diminui, a corrente nos interruptores devido ao estágio de CFP também diminui, chegando a zero na passagem por zero da tensão de entrada. Portanto, durante este intervalo de tempo a corrente nos interruptores é composta somente pela corrente do estágio cc-cc e, se este possui comutação forçada, o conversor global (estrutura contendo os dois conversores) também possuirá. Deste modo, o fator determinante para se obter comutação suave em todos os instantes se resume em garantir a comutação suave do conversor cc-cc.

A Fig. 3-48 representa o circuito esquemático equivalente do conversor meia-ponte com comando assimétrico e a Fig. 3-49 apresenta suas principais formas de onda envolvidas no processo de comutação.

Desprezando-se o tempo morto, os intervalos de tempo podem ser aproximados pelas expressões:

$$\Delta t_1 + \Delta t_2 \cong DTs \quad (3.122)$$

$$\Delta t_3 + \Delta t_4 \cong (1-D)Ts \quad (3.123)$$

Os intervalos de tempo Δt_1 e Δt_3 são obtidos a partir do circuito equivalente das etapas de transição linear de corrente de L_r que é a mesma corrente que circula pelo capacitor equivalente.

Assim:

$$\Delta t_1 = \frac{2I_0' L_r}{(1-D)V_B} \quad (3.124)$$

$$\Delta t_3 = \frac{2I_0' L_r}{DV_B} \quad (3.125)$$

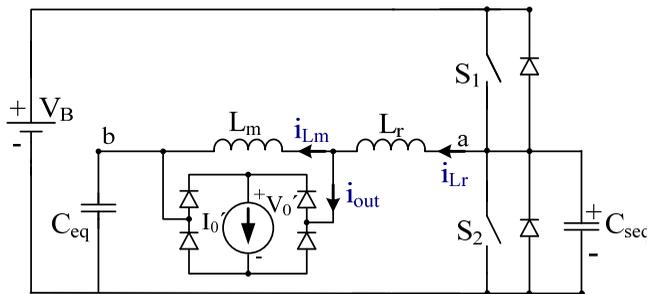


Fig. 3-48 – Circuito equivalente do conversor meia-ponte assimétrico.

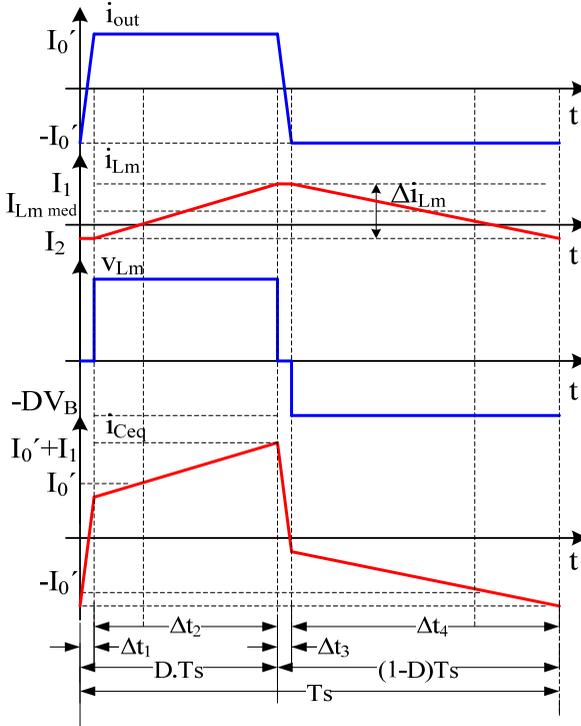


Fig. 3-49 – Formas de onda para análise da corrente magnetizante.

Substituindo (3.124) em (3.122) e isolando Δt_2 , obtém-se:

$$\Delta t_2 = DTs - \frac{2L_r I_0'}{(1-D)V_B} \quad (3.126)$$

Da mesma forma:

$$\Delta t_4 = (1-D)Ts - \frac{2L_r I_0'}{DV_B} \quad (3.127)$$

A corrente média da indutância de magnetização é obtida através de (3.128). Como a corrente média no capacitor equivalente é nula, a corrente média na indutância de magnetização é dada por (3.129).

$$I_{Ceq\ med} = I_{out\ med} + I_{Lm\ med} \quad (3.128)$$

$$I_{Lm\ med} = -I_{out\ med} \quad (3.129)$$

Através da representação gráfica das formas de onda (Fig. 3-49), pode-se representar o valor médio da corrente de saída não retificada conforme (3.130).

$$I_{out_{med}} = \frac{1}{T_S} \left(\int_0^{\Delta t_2} I_0' dt + \int_0^{\Delta t_4} (-I_0') dt \right) \quad (3.130)$$

De (3.129) e resolvendo (3.130), obtém-se (3.131), que representa a corrente média através da indutância magnetizante do transformador em função da corrente de carga e da perda de razão cíclica.

$$I_{Lm_{med}} = (1 - 2D)I_0' \cdot \left(1 - \frac{\overline{I_0'}}{2D(1 - D)} \right) \quad (3.131)$$

A ondulação de corrente no indutor magnetizante durante o intervalo de tempo Δt_2 é dada por:

$$\Delta i_{Lm} = \frac{(1 - D)V_B}{(L_m + L_r)} \cdot \Delta t_2 \quad (3.132)$$

Onde:

$$\Delta i_{Lm} = I_1 + I_2 \quad (3.133)$$

Substituindo (3.126) em (3.132), obtém-se:

$$\Delta i_{Lm} = \frac{D(1 - D)V_B}{f_s(L_m + L_r)} - \frac{2L_r I_0'}{(L_m + L_r)} \quad (3.134)$$

A equação (3.134) apresenta a ondulação da corrente magnetizante, mas ainda é necessário determinar seus valores máximos (I_1) e mínimo (I_2).

O próximo passo é obter outra equação que descreva o valor médio da corrente da indutância magnetizante em função destes intervalos de tempo e dos valores de pico das correntes I_1 e I_2 , dada por:

$$I_{Lm_{med}} = \int_0^{\Delta t_1} -I_2 dt + \int_0^{\Delta t_2} \left[I_2 + \frac{(I_1 + I_2)}{\Delta t_2} \right] dt + \int_0^{\Delta t_3} I_1 dt + \int_0^{\Delta t_4} \left[I_2 - \frac{(I_1 + I_2)}{\Delta t_4} \right] dt \quad (3.135)$$

Resolvendo (3.135), substituindo os intervalos de tempo dados em (3.124), (3.125), (3.126) e (3.127), e substituindo (3.133), obtém-se:

$$I_1 - I_2 = 2I_{Lm_{med}} - \frac{(1 - 2D)\Delta i_{Lm} \overline{I_0'}}{2D(1 - D)} \quad (3.136)$$

De (3.136) e (3.133), obtém-se:

$$I_1 = I_{Lm_{med}} + \frac{\Delta i_{Lm}}{2} \left[1 - \frac{(1-2D)\overline{I_0'}}{2D(1-D)} \right] \quad (3.137)$$

$$I_2 = I_{Lm_{med}} - \frac{\Delta i_{Lm}}{2} \left[1 + \frac{(1-2D)\overline{I_0'}}{2D(1-D)} \right] \quad (3.138)$$

Comutação Baseada na Energia Armazenada em L_r

Considerando que o conversor opera na região $0 \leq D \leq 0,5$, a comutação crítica ocorre no bloqueio de S_2 e na entrada em condução de S_1 , e a corrente da indutância magnetizante neste instante é igual a I_2 e a corrente da dispersão I_{Lr} é dada por:

$$I_{Lr} = -I_0' + I_2 \quad (3.139)$$

Substituindo (3.131) e (3.134) em (3.138) obtém-se o valor da corrente I_2 . Substituindo o resultado em (3.139), obtém-se a corrente disponível para a comutação, dada por:

$$I_{Lr} = -2DI_0' - \frac{(1-2D)I_0' \cdot \overline{I_0'}}{2D(1-D)} - \left[\frac{D(1-D)V_{CB}}{2f_s(L_r + L_m)} - \frac{L_r I_0'}{(L_r + L_m)} \right] \cdot \left[1 + \frac{(1-2D)\overline{I_0'}}{2D(1-D)} \right] \quad (3.140)$$

O valor crítico da corrente da indutância de dispersão é obtido igualando-se sua energia armazenada com a energia necessária para fazer a transição de tensão na associação paralela dos capacitores C_{s1} e C_{s2} , que é igual a capacitância C_{seq} .

Na descrição das etapas de operação não se entrou em detalhes da comutação ZVS, que ocorre em duas etapas, sendo uma linear e outra ressonante. Durante a etapa linear, a corrente de carga é a responsável pela transição da tensão dos capacitores C_{si} , $i=1,2$, até que a tensão V_{ab} chegue à zero. A partir deste instante, ocorre a etapa ressonante, responsável por descarregar C_{seq} de $(1-D)V_{CB}$ até zero.

Igualando-se a energia acumulada em L_r e C_{seq} tem-se a equação (3.141).

$$\frac{1}{2} L_r \cdot I_{Lr_{cr}}^2 = \frac{1}{2} (C_{s1} + C_{s2}) [(1-D)V_{CB}]^2 \quad (3.141)$$

Isolando a corrente crítica em(3.141):

$$I_{Lr_{cr}} = \pm \sqrt{\frac{C_{seq}}{L_r}} \cdot (1-D)V_{CB} \quad (3.142)$$

Devido à convenção de corrente adotada, a corrente crítica é negativa, portanto, deve ser menor que o valor negativo do resultado de (3.142). Assim:

$$I_{Lr_{Cr}} \leq -\sqrt{\frac{C_{seq}}{L_r}} \cdot (1-D)V_{CB} \quad (3.143)$$

Substituindo (3.140) em (3.143) e isolando a indutância de magnetização, chega-se a:

$$L_m \leq -L_r - \frac{\left[L_r I_0' - \frac{V_{CB} D(1-D)}{2fs} \right] \cdot \left[\frac{I_0'(2D-1)}{2D(1-D)} - 1 \right]}{2DI_0' + V_{CB}(D-1) \cdot \sqrt{\frac{C_{seq}}{L_r} - \frac{I_0' \cdot I_0'(2D-1)}{2D(1-D)}}} \quad (3.144)$$

A equação (3.144) fornece um parâmetro para o projeto da indutância magnetizante em função da corrente de carga referida ao primário do transformador.

Já a obtenção da indutância de dispersão, na prática, virá da construção do transformador e dependerá de diversos fatores, como o tipo de núcleo escolhido e o método de enrolamento, por exemplo. Contudo, este valor pode ser estimado. No caso de transformadores que usam núcleos de ferrite do tipo E, possuem indutância de dispersão da ordem de 2 a 3 % da indutância magnetizante.

Outra maneira de se obter a indutância de dispersão é estipular a perda de razão cíclica para a potência nominal em função do tempo morto do circuito de *bootstrap* utilizado. Uma vez estipulada a perda de razão cíclica pode-se fazer uso da equação (3.118) para calculá-la. Neste caso, quando da implementação prática, pode-se projetar o transformador de tal sorte a obter uma dispersão próxima da calculada ou incrementar a dispersão com a adição de um pequeno indutor externo.

3.10 METODOLOGIA DE PROJETO, RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

Nesta seção será apresentada a metodologia de projeto através de um exemplo. As especificações para o projeto estão apresentadas no Quadro 3-5. Após o cálculo dos elementos do circuito serão apresentados resultados de simulação, nos quais serão demonstradas

algumas características ainda não abordadas, no desenvolvimento teórico, até o momento. Por fim, serão apresentados resultados experimentais do conversor ca-cc, já apresentados em [45].

Quadro 3-5 – Especificações gerais do projeto.

Parâmetro	Valor
Tensão de Entrada - V_i	220 $V_{ef} \pm 10\%$ / 60 Hz
Tensão de Saída - V_0	24 $V_{dc} \pm 5\%$
Potência Nominal de Saída - P_0	200 W
Frequência de comutação nominal - f_s	110 kHz
Norma a Atender	IEC 61000-3-2 Classe A, D

3.10.22 Cálculo dos Componentes do Estágio de CFP

Uma vez definidos os parâmetros externos, devem ser definidos alguns parâmetros internos da estrutura, como a razão cíclica D , a tensão de barramento V_B , ou α , e a relação entre a frequência de comutação e a frequência natural do circuito, μ .

O melhor ponto de operação do circuito ocorre para $\alpha = 1$, pois garante maior intervalo de condução dos indutores L_{in} , menor ondulação de corrente de entrada além de menores esforços de tensão nos componentes. No entanto, este é o limite teórico de operação do circuito. Na prática, deve-se procurar operar o mais próximo de 1, mas mantendo uma margem de segurança para que o circuito não entre no MCC, que ocorre se a tensão de barramento for inferior à tensão de entrada. Além disso, a tensão de barramento apresenta uma ondulação em 120 Hz e o valor eficaz da tensão de entrada pode variar. Deste modo, optou-se por escolher a tensão de barramento como sendo igual ao valor de pico da tensão de entrada quando esta estiver 10 % acima de seu valor nominal.

Quanto à razão cíclica, assim como α , deve ser a maior possível. Porém, também se deve garantir uma margem que possibilite atingir a potência nominal quando a tensão de entrada (rede) estiver abaixo da nominal, ou mesmo para que a malha de controle possa agir adequadamente perante um degrau de carga. Deste modo, arbitrou-se $D = 0,4$.

Quanto à relação entre frequências μ , arbitrou-se um valor ligeiramente inferior a 0,3 de modo que resultasse em um capacitor de valor comercial.

Colocando os valores dos parâmetros internos na forma de quadro, tem-se:

Quadro 3-6 – Parâmetros internos do estágio de CFP.

Parâmetro	Valor
α	0,92
D	0,4
μ	< 0,3

O valor da indutância L_{in} pode ser obtido isolando-se L_{in} na equação da potência de entrada (3.100), obtendo-se (3.145). Para substituir a potência de entrada deve-se supor um rendimento aproximado para a estrutura, conforme (3.146).

$$L_{in} = \frac{V_{in_{pk}}^2}{4P_{in} \cdot f_s} \cdot \Psi_2 \quad (3.145)$$

Onde:

$$P_{in} = P_o \cdot \eta \quad (3.146)$$

Assumindo um rendimento de 90 % e substituindo valores em (3.145), obtém-se:

$$L_{in} = 197 \mu H \cong 200 \mu H \quad (3.147)$$

Utilizando a equação (3.116) e aproximando μ por 0,22, obtém-se C_f , conforme (3.148).

$$C_f = \frac{1}{4\pi^2 \cdot f_s^2 \cdot L_{in} \cdot \mu^2} \cong 220 nF \quad (3.148)$$

Com os resultados das equações (3.145) e (3.148) obtém-se os valores dos componentes que compõem o estágio de CFP, apresentados no Quadro 3-7. O próximo passo é determinar os valores dos componentes do estágio cc-cc.

Quadro 3-7 – Valores dos componentes do circuito de CFP.

Parâmetro	Valor
$L_{in1} = L_{in2} = L_{in}$	200 μH
$C_{f1} = C_{f2} = C_f$	220 nF

3.10.23 Cálculo dos Componentes do Conversor CC-CC

Com base nos parâmetros apresentados no Quadro 3-5 e sabendo o valor da tensão de barramento, obtido na subseção anterior através de α , pode-se dar início ao cálculo dos componentes do conversor meia-ponte assimétrico. Porém, antes disso, devem ser estipulados alguns parâmetros internos ao funcionamento do conversor, como a perda de razão cíclica. O Quadro 3-8 apresenta os parâmetros adotados assim como as demais especificações já apresentadas para o projeto da fonte. A queda de tensão dos diodos retificadores de saída foi acrescentada aos dados com a finalidade de compensá-la.

Quadro 3-8 – Parâmetros de projeto do conversor cc-cc.

Parâmetro	Valor
Razão Cíclica	$D = 0,4$
Perda de Razão Cíclica	$\overline{I'_0} = 4\%$
Tensão de Barramento	$V_B = 340V$
Frequência de Comutação	$f_s = 110 \text{ kHz}$
Tensão de saída	$V_0 = 24V$
Queda de tensão nos diodos retificadores de saída	$V_D = 0,6V$

Substituindo os valores da razão cíclica e da perda de razão cíclica na equação (3.119), obtém-se o valor de “q”, que representa a relação entre a tensão média referida ao primário do transformador e a tensão de barramento, reescrita em (3.149).

$$q = \frac{V'_0}{V_B} = \left[2 \cdot D \cdot (1 - D) - \overline{I'_0} \right] = \left[2 \cdot 0,4 \cdot (1 - 0,4) - 0,04 \right] = 0,44 \quad (3.149)$$

Sabendo os valores de “q” e da tensão de barramento, obtém-se a tensão média no primário do transformador a partir da equação (3.117), reescrita em (3.150) com os termos rearranjados.

$$V'_0 = q \cdot V_B \cong 150V \quad (3.150)$$

Substituindo os devidos valores na equação (3.121), obtém-se a relação de transformação (3.151):

$$n_T = \frac{V'_0}{V_0 + V_D} = \frac{150V}{24V + 0,6V} = 6,1 \quad (3.151)$$

A partir da corrente de saída para a potência nominal (3.152), obtém-se o valor eficaz da corrente referida ao primário do transformador (3.153):

$$I_0 = \frac{P_0}{V_0} = \frac{200W}{24V} = 8,33A \quad (3.152)$$

$$I'_0 = \frac{I_0}{n_T} = 1,366 \quad (3.153)$$

Isolando L_r na equação (3.118), obtém-se a equação que permite calcular seu valor em função da corrente de saída refletida para o primário do transformador:

$$L_r = \frac{V_B \cdot \overline{I'_0}}{4 \cdot I'_0 \cdot f_s} \quad (3.154)$$

Substituindo os valores em (3.154), obtém-se o valor da indutância ressonante:

$$L_r = \frac{V_B \cdot \overline{I'_0}}{4 \cdot I'_0 \cdot f_s} = \frac{340V \cdot 0,04}{4 \cdot 1,369A \cdot 110kHz} = 22,57 \mu H \quad (3.155)$$

A indutância ressonante pode ser simplesmente a indutância de dispersão do transformador, a qual pode ser ajustada afastando o enrolamento primário do centro do núcleo, por exemplo. Porém, em alguns casos, pode ser necessário adicionar uma pequena indutância externa para completar o valor da indutância.

Para completar o projeto do transformador pode-se calcular sua indutância magnetizante com base no estudo da comutação suave. No entanto, na época do desenvolvimento do protótipo [45], este estudo não estava pronto e não foi implementado. Contudo, sugere-se projetar o transformador com a indutância de magnetização reduzida, para atender à faixa de comutação suave desejada.

Para concluir o projeto dos componentes do conversor cc-cc, resta calcular o filtro de saída, composto por L_0 e C_0 .

Para calcular o indutor do filtro de saída L_0 , será considerada uma ondulação máxima da corrente de saída igual a 15%. Sendo assim, a ondulação de corrente no indutor é dada pela expressão (3.156).

$$\Delta I_{L_0} = 0,15 \cdot I_0 \quad (3.156)$$

O valor da indutância do filtro de saída é dado pela equação (3.157).

$$L_0 = \frac{(V_0 + V_D) \cdot (1 - D)}{2 \cdot f_s \cdot \Delta I L_0} \quad (3.157)$$

Substituindo os valores em (3.157), obtém-se (3.158).

$$L_0 = \frac{(24 + 0,6) \cdot (1 - 0,4)}{2 \cdot 110 \times 10^3 \cdot 0,15 \times 8,33} = 53,7 \mu H \quad (3.158)$$

Para calcular a capacitância de saída, normalmente se utiliza a equação (3.159), que deve ter como resultado um valor extremamente reduzido, devido à elevada frequência de comutação. Para tal, considera-se a ondulação de corrente no capacitor de saída igual à ondulação da corrente no indutor de filtragem ($\Delta I L_0 = \Delta I C_0$). A ondulação máxima da tensão de saída foi estipulada em 0,5 %. Segundo [52], a capacitância de saída pode ser obtida pela equação (3.159).

$$C_0 = \frac{\Delta I C_0}{8 \cdot f_s \cdot \Delta V_0} \quad (3.159)$$

Substituindo os valores em (3.159), obtém-se (3.160).

$$C_0 = \frac{0,15 \cdot 8,33}{8 \cdot 110 \times 10^3 \cdot 5 \times 10^3 \cdot 24} = 11,8 \mu F \quad (3.160)$$

Contudo, devido às perdas causadas pela ondulação em alta frequência da corrente no capacitor de saída este deve possuir uma resistência série equivalente (R_{SE}) dentro de um valor máximo de forma que não haja um sobre aquecimento do mesmo, causando perdas elevadas que, no pior caso, possam levar à sua destruição.

$$R_{SE} \leq \frac{\Delta V_0}{\Delta I C_0} \quad (3.161)$$

Substituindo os valores em (3.161), obtém-se (3.162).

$$R_{SE} \leq 0,096 \Omega \quad (3.162)$$

Na prática, devido à corrente eficaz que os capacitores disponíveis podem suportar, o capacitor escolhido poderia ser de 680 μF / 35 V, com R_{SE} de 0,038 Ω . Contudo, até o momento não foram feitas considerações com relação ao controle do circuito e resposta transitória. Sabe-se, a priori, que o circuito apresenta naturalmente uma ondulação de 120 Hz na tensão de barramento e que esta está fadada a aparecer na tensão de saída, caso o circuito de controle não a corrija. No entanto, se tal ondulação for corrigida, ocorrerá distorção da corrente de entrada,

como no caso do retificador *boost*. Deste modo, é interessante que o capacitor de saída possua valor elevado o suficiente para garantir que a tensão de saída não varie para fora dos limites especificados durante um degrau de carga.

O cálculo da capacitância de saída do conversor poderá depender da resposta dinâmica desejada. No momento, apenas se está interessado em confirmar seu funcionamento estático, de maneira a validar a metodologia descrita.

O capacitor de barramento é o elemento que realiza a junção entre o estágio de entrada (CFP) e o de saída (conversor cc-cc), e é responsável pela manutenção da tensão de barramento. Indiretamente, é este capacitor que determina a ondulação da tensão de saída do conversor, pois apesar da ondulação em alta frequência ser muito pequena, a ondulação da tensão de barramento será refletida na saída do circuito, pelo menos em malha aberta. Para o cálculo de sua capacitância é necessário estipular a ondulação de tensão permitida em seus terminais para a frequência de 120Hz, devida à ponte retificadora. Neste caso, utilizou-se a ondulação de projeto, apresentada no Quadro 3-5. O valor médio da tensão deste capacitor em regime de funcionamento, a ondulação de tensão admitida e o valor máximo de tensão que deverá suportar, estão apresentados no Quadro 3-9.

Quadro 3-9 – Parâmetros do capacitor de barramento.

Parâmetro	Valor
Ondulação de tensão admitida.	$\Delta V_B = 10\%$
Valor médio da tensão de barramento em regime	$V_{Bmed} = 340V$
Máxima tensão permitida para o barramento	$V_{Bmax} = 500V$

Conforme [48], o valor do capacitor de barramento pode ser obtido pela equação (3.163).

$$C_B = \frac{P_{out}}{2 \cdot f_{rede} \cdot \left[(V_{Bmax})^2 - (V_{Bmin})^2 \right]} \quad (3.163)$$

Substituindo os valores de projeto em (3.163), obtém-se (3.164)

$$C_B = \frac{200}{2 \cdot 60 \cdot \left[\left[340 \cdot \left(1 + \frac{0,1}{2} \right) \right]^2 - \left[340 \cdot \left(1 - \frac{0,1}{2} \right) \right]^2 \right]} = 72 \mu F \quad (3.164)$$

O capacitor escolhido para ser usado no protótipo foi de $100\mu\text{F}/500\text{ V}$. O capacitor comercial escolhido possui uma resistência série equivalente (R_{SE}) típica de $350\text{m}\Omega$.

3.10.24 Resultados de Simulação

A etapa de simulação do circuito de potência tem o objetivo de comprovar os estudos realizados na parte de análise e projeto do conversor, fornecendo informações sobre as tensões e correntes em todos os elementos que compõem o circuito. Para a realização das simulações utilizou-se o pacote de programas *OrCAD*®.

A seguir estão apresentados os resultados de simulação do circuito completo, estágio de CFP e conversor cc-cc. Os valores dos componentes utilizados são os projetados na seção anterior. A Fig. 3-50 reinterpreta o circuito esquemático de potência da fonte para facilitar a identificação dos elementos do circuito. O circuito esquemático completo utilizado na simulação e o *netlist* estão apresentados no Apêndice A.

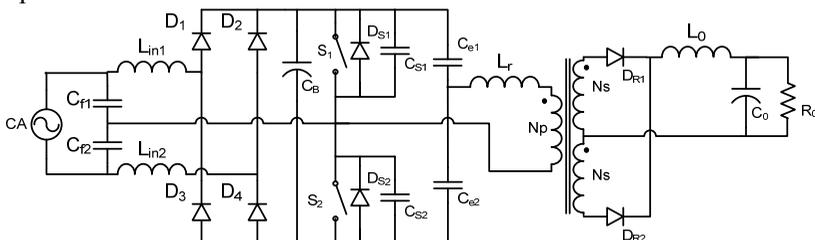


Fig. 3-50 – Circuito de potência da fonte.

Primeiramente foi feita uma simulação idealizada do circuito, utilizando os modelos ideais para os interruptores, diodos, capacitores, indutores e transformador. Esta simulação permite verificar o quanto o equacionamento realizado se aproxima dos resultados. Na Fig. 3-51 estão apresentadas as formas de onda da tensão e da corrente de entrada do circuito. Na Fig. 3-51 (a) tem-se a corrente de entrada sem a adição de qualquer tipo de filtro. Na Fig. 3-51 (b) é apresentado o valor médio instantâneo da corrente de entrada, evidenciando seu formato, sem a ondulação de alta frequência.

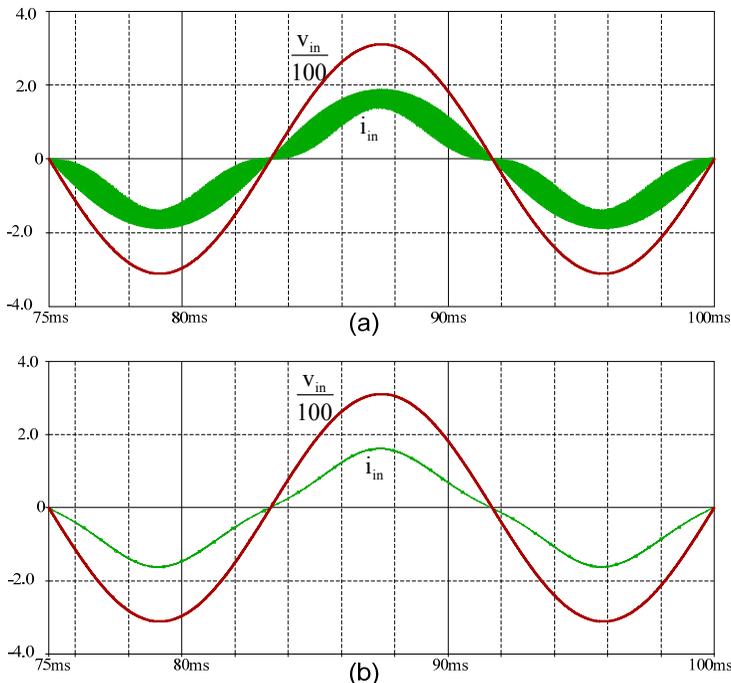


Fig. 3-51 – Formas de onda da tensão e da corrente de entrada da fonte: (a) Sem filtro, (b) Valor médio instantâneo da corrente de entrada.

O resultado da análise harmônica da forma de onda da corrente de entrada juntamente com os limites impostos pela IEC 61000-3-2 Classe D estão apresentados na Fig. 3-52. Conforme se pode observar no gráfico de barras, a corrente de entrada do circuito apenas apresenta conteúdo harmônico significativo de terceira e quinta ordem, os demais são tão pequenos que não aparecem no gráfico, devido à escala usada. A DHT da corrente é de 11 % e o fator de potência obtido é igual a 0,994.

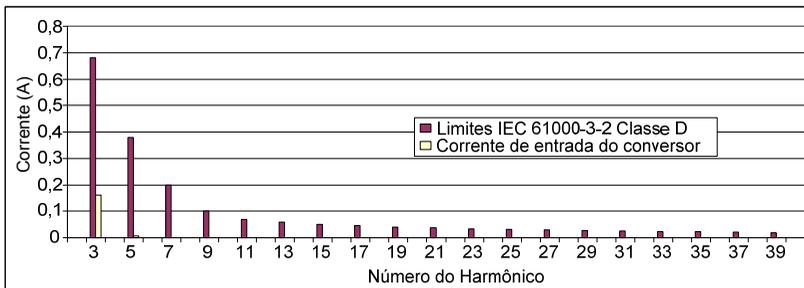


Fig. 3-52 – Conteúdo harmônico de baixa frequência da corrente de entrada juntamente com os limites impostos pela IEC 61000-3-2 Classe D.

A Fig. 3-53 apresenta a corrente de entrada normalizada juntamente com as previstas pelo estudo apresentado na seção 3.6.16 para as razões cíclicas de 30 % e 40 %. Deste modo, é possível comparar a forma de onda e a amplitude atingida. Como se pode observar, a corrente simulada ficou em um patamar intermediário entre as duas curvas. Isto se deve a alguns fatores que não foram modelados, como a ondulação da tensão nos capacitores C_{fi} e a perda de razão cíclica provocada pela adição do tempo morto, necessário na prática para evitar curto-circuito de braço, o que foi desprezado no equacionamento teórico. Além disso, o valor da tensão de barramento ficou ligeiramente maior que o previsto, contribuindo para a redução da corrente normalizada. Também, deve-se ressaltar que todo o equacionamento desenvolvido foi baseado em aproximações, existindo, portanto, uma margem de erro intrínseca entre os valores calculados e os obtidos em simulação.

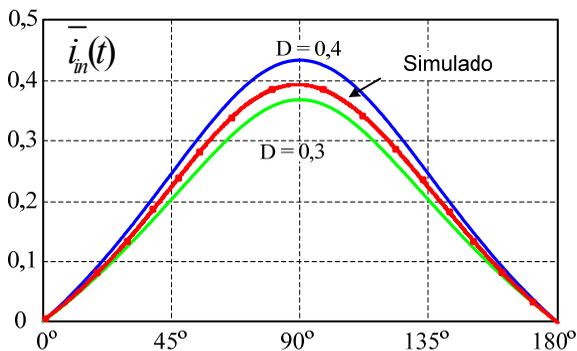


Fig. 3-53 – Corrente de entrada normalizada.

A Fig. 3-54 apresenta os resultados de simulação para a tensão de barramento e a tensão de saída. A tensão de barramento que se esperava

peelo equacionamento era de 340 V, no entanto o valor médio obtido na simulação foi de aproximadamente 350 V, resultando numa diferença de aproximadamente 3 %. A ondulação de baixa frequência de ambas as tensões ficou limitada dentro do previsto. Também é possível constatar que a ondulação de baixa frequência presente no barramento cc se reflete na saída, com um atraso, evidenciando uma característica intrínseca ao funcionamento da estrutura.

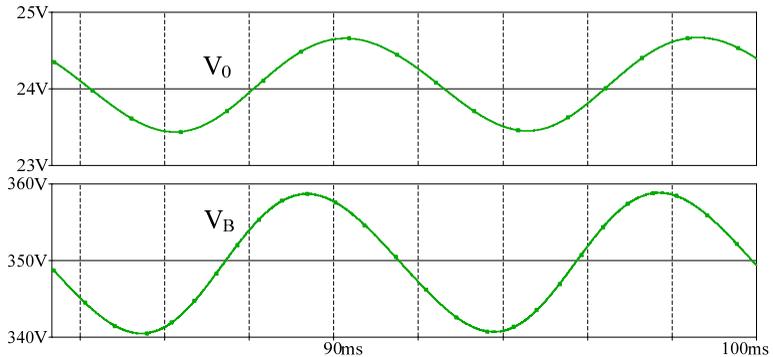


Fig. 3-54 – Tensão de barramento V_B e tensão de saída da fonte V_0 .

Retornando às características referentes ao estágio de CFP, a Fig. 3-55 apresenta a forma da corrente nos indutores L_{in} na frequência da rede elétrica, e em seguida um detalhe durante o pico da tensão de entrada, em que são mostradas juntamente com a corrente de entrada. O envelope da corrente i_{Lin2} foi destacado no semiciclo positivo enquanto no semiciclo negativo destacou-se o envelope da corrente i_{Lin1} .

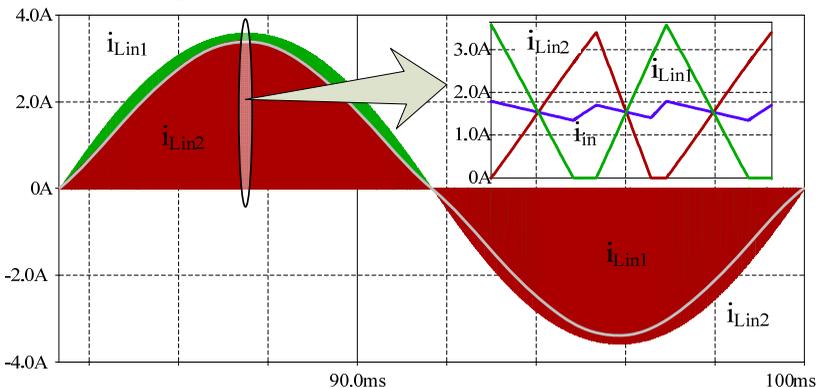


Fig. 3-55 – Corrente nos indutores de entrada L_{in1} e L_{in2} na escala de frequência da rede elétrica e detalhe na alta frequência durante o pico da tensão de entrada.

A Fig. 3-56 apresenta as formas de onda da tensão dos capacitores C_{fi} na frequência da rede. Nesta é possível visualizar a ondulação em alta frequência presente na tensão destes. Como já mencionado, esta ondulação em alta frequência é função de μ , e possui efeito direto sobre a tensão de barramento do circuito. Quanto menor for o valor de μ maior é o valor dos capacitores C_{fi} e menor é a ondulação, aproximando-se do equacionamento. Quanto maior o valor de μ ($\mu > 0,33$) maior a ondulação de tensão em alta frequência em C_{fi} e o circuito passa a se comportar de maneira diferente da equacionada. Além da ondulação de alta frequência na tensão dos capacitores C_{fi} , é possível observar a diferença entre as tensões de pico atingidas durante o semiciclo positivo e negativo da tensão de entrada. Como já comentado, são provocadas pela inversão do sentido da corrente de entrada, juntamente com a razão cíclica assimétrica, de maneira que os indutores L_{in} e os capacitores C_f troquem de “papel” nas etapas de operação a cada semiciclo da tensão de entrada.

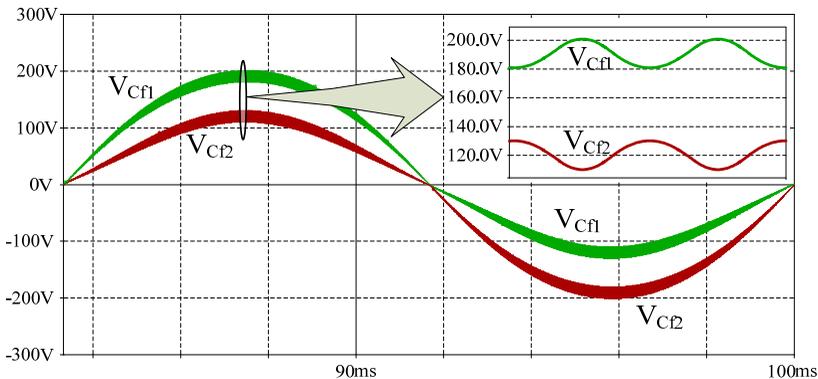


Fig. 3-56 – Formas de onda de tensão nos capacitores de entrada C_{f1} e C_{f2} , na escala de frequência da rede elétrica e detalhe na alta frequência durante o pico da tensão de entrada.

Quanto ao valor de pico atingido pelas tensões nos capacitores C_{fi} , os resultados corroboram a teoria desenvolvida, segundo a qual as tensões são dadas por (3.81) e (3.82). Substituindo os valores em (3.81) obtém-se (3.165) e em (3.82), obtém-se (3.166), cujos resultados podem ser visualmente confirmados no detalhe apresentado na Fig. 3-56.

$$V_{Cf1_{pk}} = \frac{V_{in_{pk}} - VB(2D - 1)}{2} = \frac{311V - 350V(2 \cdot 0,4 - 1)}{2} = 190,5V \quad (3.165)$$

$$V_{Cf^2_{pk}} = \frac{V_{in_{pk}} + VB(2D - 1)}{2} = \frac{311V + 350V(2 \cdot 0,4 - 1)}{2} = 120,5V \quad (3.166)$$

Para fins ilustrativos a Fig. 3-57 apresenta a tensão v_{ab} aplicada aos terminais do transformador.

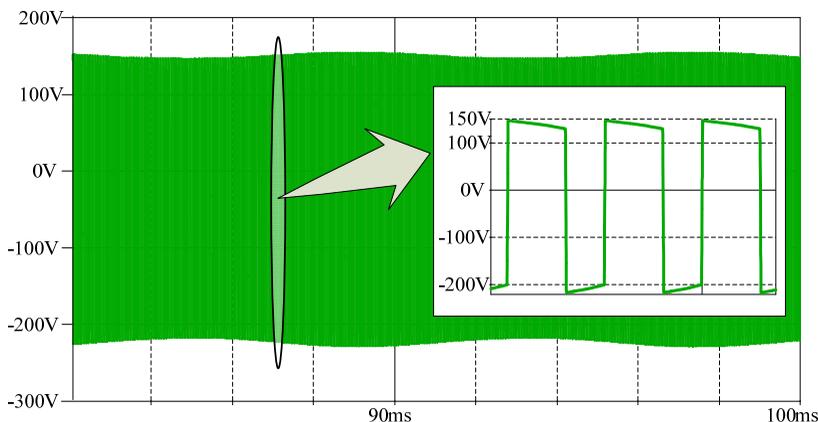


Fig. 3-57 – Tensão V_{ab} aplicada aos terminais do transformador.

Em seguida foi realizada uma série de simulações em diferentes pontos de operação, permitindo gerar curvas que descrevem a potência de saída do conversor em função da frequência de comutação, ou, indiretamente, de μ , tendo a razão cíclica como parâmetro. O resultado destas simulações está apresentado na Fig. 3-58. Observando-a, pode-se constatar que variando a frequência de comutação juntamente com a razão cíclica pode-se ampliar a faixa de variação de carga do conversor.

A partir do mesmo procedimento, foi possível traçar as curvas de tendência da tensão de barramento. O resultado está apresentado na Fig. 3-59.

Observando as Fig. 3-58 e Fig. 3-59 também é possível constatar que variando a potência de saída, utilizando a razão cíclica, a tensão de barramento V_B se eleva significativamente, ao passo que se a potência de saída for variada utilizando-se apenas a frequência de comutação, não ocorre variação significativa da tensão de barramento. Contudo, neste último caso, a faixa de variação de carga é mais estreita se a frequência de comutação máxima for limitada a um valor igual a duas vezes a frequência nominal. Por este motivo, na seção seguinte, apresenta-se um sistema de controle que faz uso das duas técnicas, utilizando para isso, duas malhas distintas.

Na Fig. 3-59 também é possível observar a influência de μ na tensão de barramento à medida que a tensão de comutação é reduzida. Para frequências de comutação menores que 80 kHz, $\mu > 0,3$.

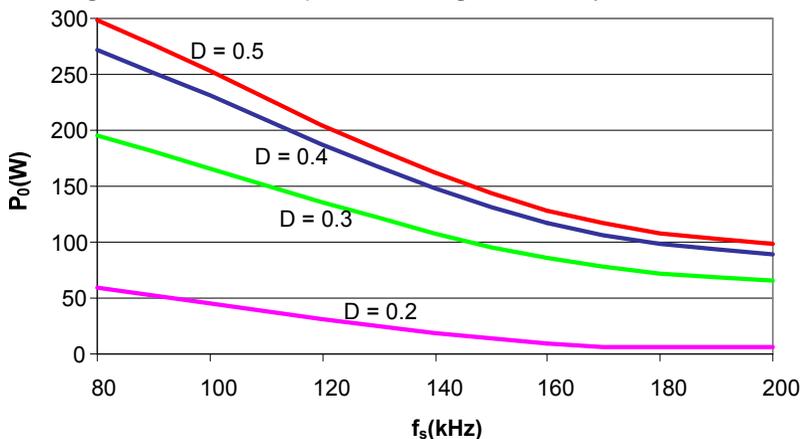


Fig. 3-58 – Potência de saída do conversor em função da frequência de comutação, tendo a razão cíclica como parâmetro.

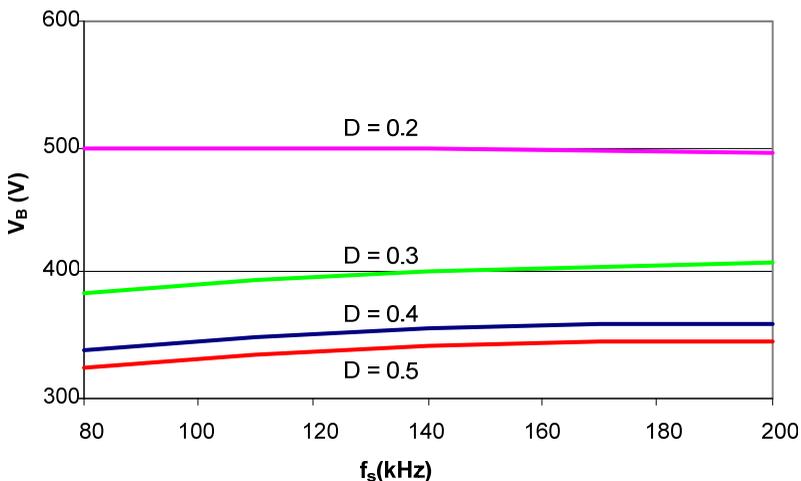


Fig. 3-59 – Tensão de barramento V_B em função da frequência, tendo a razão cíclica D como parâmetro.

3.10.25 Estratégia de Controle

Para o conversor apresentado, admitir-se-á que os interruptores serão comandados de maneira complementar para que o conversor se beneficie da comutação ZVS. Deste modo, pode-se utilizar pelo menos três abordagens diferentes para realizar o controle da tensão de saída. A mais simples é operar o conversor com frequência constante e controlar a tensão de saída variando-se a razão cíclica entre 0 e 0,5 ou entre 0,5 e 1. Contudo, como qualquer outro conversor boost CFP operando no MCD, a tensão de barramento se eleva com a redução da razão cíclica, como consequência da redução de carga. A segunda alternativa é variar a frequência de comutação mantendo a razão cíclica fixa, tipicamente em 50 % para se obter simetria no funcionamento. A vantagem, neste caso, é a tensão de barramento que permanece praticamente constante perante variações do ponto de operação (Fig. 3-59). Contudo, a dinâmica do controle deve ser lenta (levando alguns períodos da rede para atingir o valor final após um transitório) e a faixa de variação de carga é mais estreita [37]- [39]. A terceira alternativa é fazer uso das duas técnicas ao mesmo tempo. A ideia é usar a variação da frequência para manter a tensão de barramento abaixo de um limite máximo, quando a potência de saída é reduzida, enquanto se faz uso da variação da razão cíclica para manter a tensão de saída regulada com a dinâmica desejada.

O uso de ambas as técnicas ao mesmo tempo é possível devido às diferentes respostas dinâmicas do circuito de CFP e do conversor cc-ccⁱ. Enquanto a tensão de barramento pode ser regulada em uma base de dezenas de milissegundos, a tensão de saída deve ser controlada em uma base de tempo de alguns microsegundos. Deste modo, definiu-se que a tensão de barramento, seria controlada através da variação da frequência de comutação e a tensão de saída do conversor através da variação da razão cíclica.

O controlador usado para compensar a tensão de barramento é do tipo proporcional enquanto o da tensão de saída é do tipo proporcional integral. A Fig. 3-60 mostra o esquema de controle.

ⁱ Embora a dinâmica do conversor cc-cc possa ser obtida a partir de seu modelo [55]- [58], não se obteve o modelo do conversor de CFP de maneira matemática. Apenas utilizou-se de resultados de simulação para a obtenção dos tempos de resposta de ambos os circuitos, utilizando-se uma aproximação por um modelo de segunda ordem.

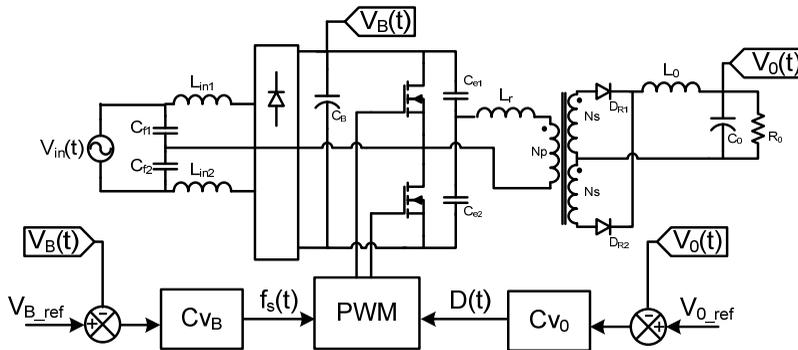


Fig. 3-60 – Estratégia de controle

O projeto para o controlador do conversor cc-cc pode ser feito baseando-se em modelos já existentes na literatura [55]-[58]. O projeto do controlador do conversor de CFP, não requer grande esforço, uma vez que a tensão de barramento não necessita ser regulada, apenas deve respeitar um limite de tensão máxima para a condição de carga mínima. Deste modo, o ganho do controlador do tipo proporcional pode ser facilmente obtido através de simulação. Contudo, é necessário fazer uso de um circuito de saturação para limitar as frequências máxima e mínima de operação do conversor.

A Fig. 3-61 apresenta resultados de simulação para a tensão de saída, corrente de entrada e tensão de barramento perante um degrau de carga de 100 % da potência nominal para 40 %. Como é possível observar, a tensão de saída manteve-se regulada em 24 V, enquanto a tensão de barramento se deslocou para outro valor, mais elevado, levando alguns ciclos de rede para atingir o ponto de equilíbrio.

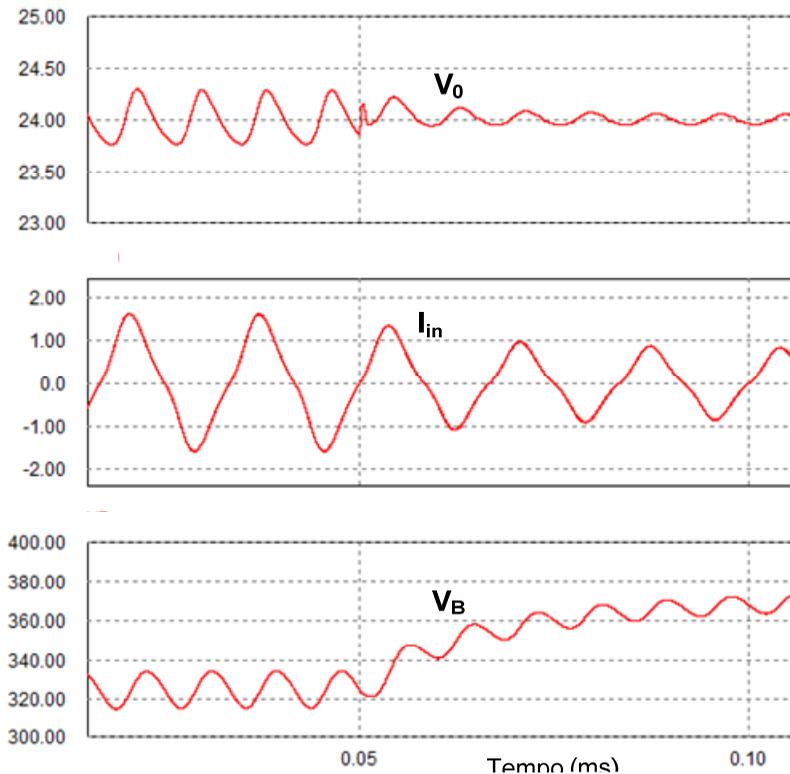


Fig. 3-61 – Resultados de simulação para a tensão de saída, corrente de entrada e tensão de barramento perante um degrau de carga de 100 % para 40 % da potência nominal.

É importante ressaltar que o controle da tensão de saída acaba distorcendo a corrente de entrada do conversor. Isto se deve ao fato do controlador ter sido projetado com frequência de corte superior à 120 Hz, visando melhorar a resposta dinâmica do circuito. A DHT do conversor sem controle que é de aproximadamente 13 % para a potência nominal passa para 16 % com o sistema de controle atuando, contudo, atendendo aos limites impostos pela IEC 61000-3-2 com folga.

3.10.26 Resultados Experimentais

Após as etapas de projeto e simulação da fonte passou-se para a fase de montagem de um protótipo para testes em bancada, de forma a comprovar na prática os resultados obtidos nos cálculos e por meio de simulações. O Apêndice B apresenta o circuito esquemático da parte de potência do circuito juntamente com o desenho da placa de circuito impresso e uma foto do protótipo implementado.

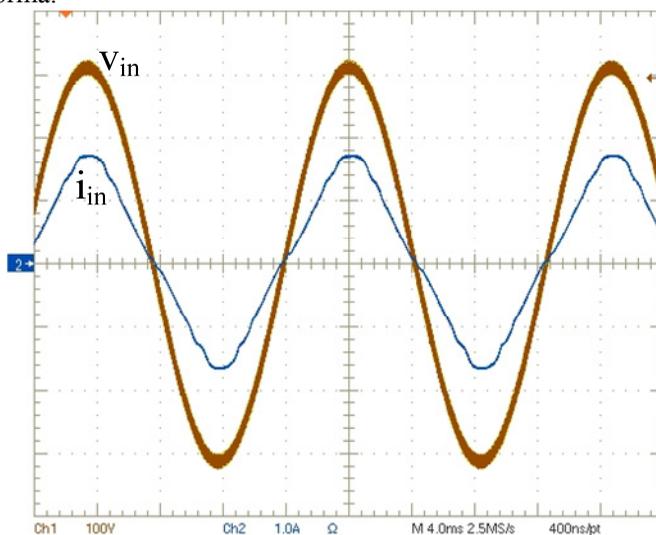
A seguir estão apresentadas as medidas e aquisições realizadas no protótipo da fonte, com o uso do osciloscópio TDS5034B da Tektronix. Cabe explicar que a fonte montada é um protótipo de laboratório e não um produto final, destinado à comercialização. Sua finalidade é a de validar o estudo teórico desenvolvido e apresentado ao longo deste trabalho, portanto, não houve preocupação em se utilizar um circuito de controle no momento. Todos os resultados foram obtidos para o conversor operando em malha aberta. Além disso, não houve uma preocupação maior com a interferência eletromagnética (EMI), embora tenha sido inserido um filtro de alta frequência na entrada do conversor.

Para as medidas realizadas em potência nominal na saída ($P_0 = 200 \text{ W}$), a tensão de saída da fonte foi regulada em 25 V, pois não se dispunha de uma carga apropriada para a obtenção da potência nominal com tensão de saída em 24 V. A potência atingida na saída para $V_0 = 24 \text{ V}$ é de 193 W, que representa 96,5% da potência nominal.

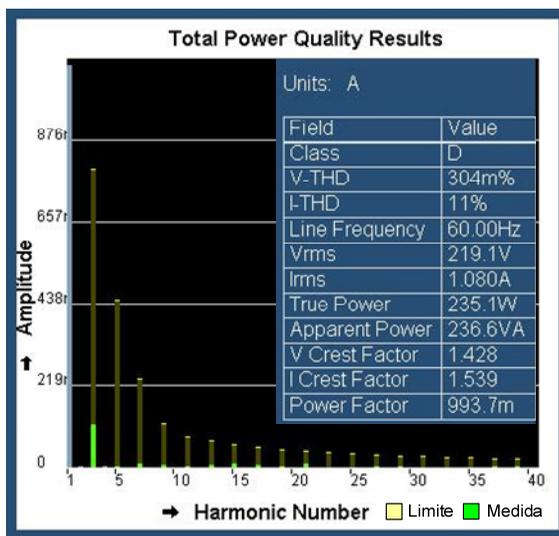
A tensão de entrada do circuito foi obtida a partir de uma fonte de alimentação especial para testes *AC Power Source/Analyzer* 6813B, da Agilent, que produz uma forma de onda senoidal com distorção praticamente desprezível. A DHT da tensão de entrada ficou em torno de 0,2%.

Na Fig. 3-62 (a) estão apresentadas as medidas de tensão e de corrente na entrada da fonte CFP-EU operando com potência nominal. A forma de onda de maior amplitude representa a tensão (Ch1), enquanto a menor representa a corrente (Ch2). Esta medida foi realizada para a potência nominal, com a tensão de saída regulada em 25 V. Na Fig. 3-62 (b) é apresentada a análise harmônica da corrente de entrada juntamente com os limites impostos pela IEC 61000-3-2 Classe D. Esta figura apresenta também uma tabela resumida contendo a DHT da corrente e da tensão e o fator de potência, além de outros índices relevantes. Observando-a, pode-se constatar a presença de terceira harmônica, e que todas as outras harmônicas apresentaram valores tão reduzidos que não aparecem no gráfico. Assim como nos resultados de

simulação, a DHT da corrente de entrada ficou em 11 % e o fator de potência obtido foi de 0,994, atendendo com folga aos limites impostos pela norma.



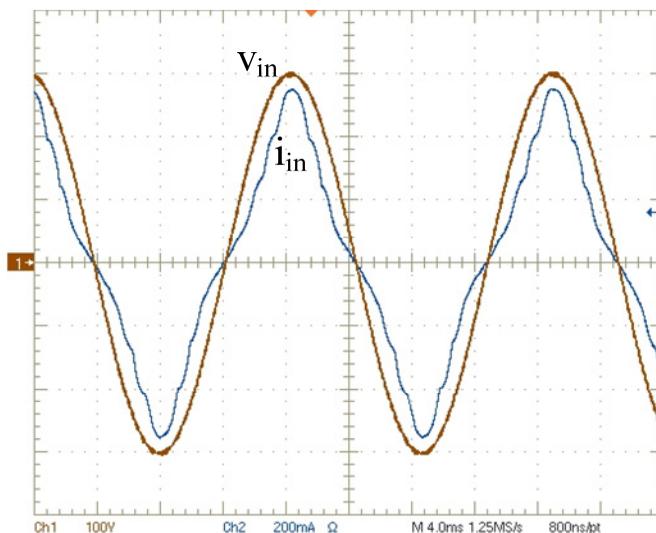
(a)



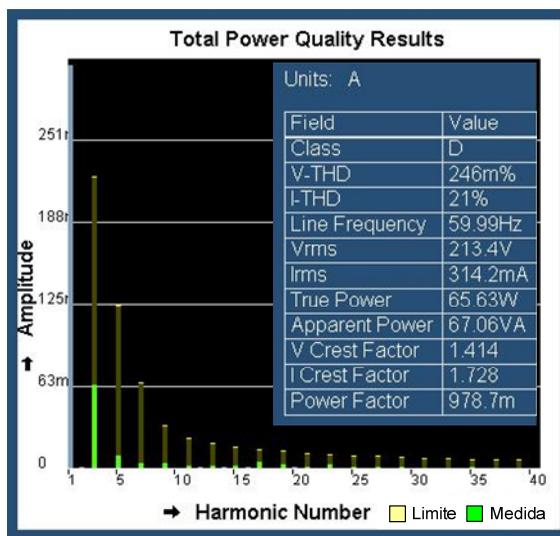
(b)

Fig. 3-62 – (a) Formas de onda de tensão e de corrente na entrada da fonte, (b) análise da qualidade da energia drenada pelo conversor.

A Fig. 3-63 (a) apresenta as formas de onda da tensão e da corrente de entrada para a potência mínima atingida com o protótipo (51,3 W), com uma frequência de comutação de 180 kHz e razão cíclica de aproximadamente 16 %. A Fig. 3-63 (b) apresenta a análise da qualidade da energia drenada pela fonte nesta condição de carga. A DHT medida para a corrente de entrada foi de 21 % e o fator de potência igual a 0,979, inferior ao esperado no estudo teórico, porém, ainda elevado e atendendo aos limites da IEC 61000-3-2 Classe D com folga.



(a)



(b)

Fig. 3-63 - Tensão de entrada (100 V/div) e corrente de entrada (200 mA/div) à 1,25Msample/s para a potência de saída de 51,3 W.

A Fig. 3-64 apresenta as correntes nos indutores de entrada L_{in} juntamente com a corrente de entrada. A envoltória de baixa frequência

confunde as correntes nos indutores, mas estas podem ser facilmente observadas no detalhe em alta frequência, o qual permite identificar o valor de pico diferente, atingido pelas duas correntes.

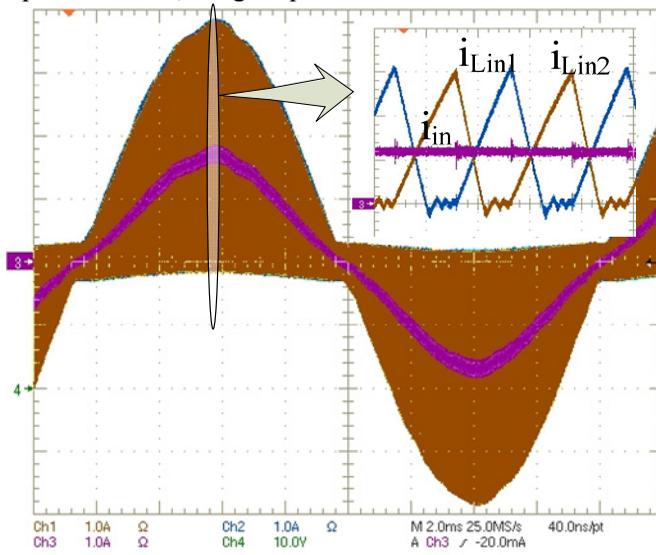


Fig. 3-64 – Formas de onda de corrente nos indutores L_{in1} e L_{in2} e na entrada do conversor, na escala da frequência da rede elétrica e detalhe na frequência de comutação durante o pico da tensão de entrada.

A Fig. 3-65 apresenta as medidas de tensão e de corrente na saída para a potência nominal. A ondulação da tensão de saída, apesar de refletir a ondulação de 120 Hz do barramento, ficou em 3 %, abaixo do valor especificado.

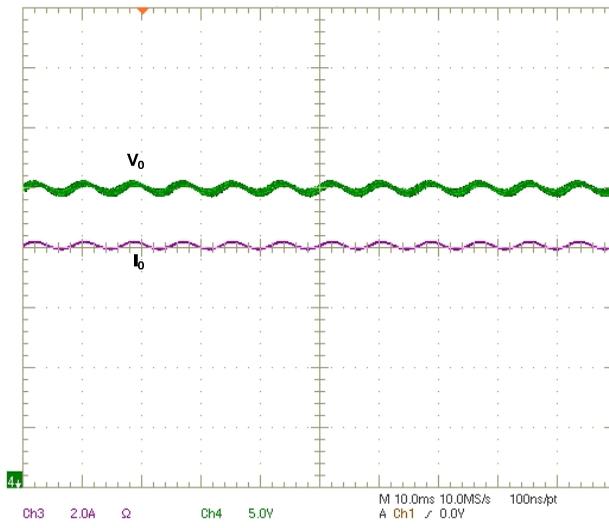


Fig. 3-65 – Tensão e corrente na saída do conversor na potência nominal.

Para o ensaio de rendimento foram medidas as tensões e correntes na entrada e na saída do circuito simultaneamente. Utilizando ferramentas de medidas do osciloscópio foi possível obter as potências médias na entrada e na saída. Na Fig. 3-66 tem-se as medidas realizadas após uma hora de funcionamento na potência nominal. O rendimento da estrutura para estas condições é de 90,3 %.

Apesar do rendimento da estrutura ficar abaixo do dos reatores eletrônicos que utilizam esta técnica de CFP, cujos valores são superiores a 90%, o valor obtido, de 90,3% é superior a grande parte das fontes de alimentação e das estruturas CFP-EU apresentadas no capítulo dois. Além disso, deve-se atentar para o fato de que o retificador de saída do conversor cc-cc representa boa parte das perdas do conversor, podendo ser reduzida utilizando-se MOSFET's como retificadores síncronos no lugar dos diodos Schottky [34].

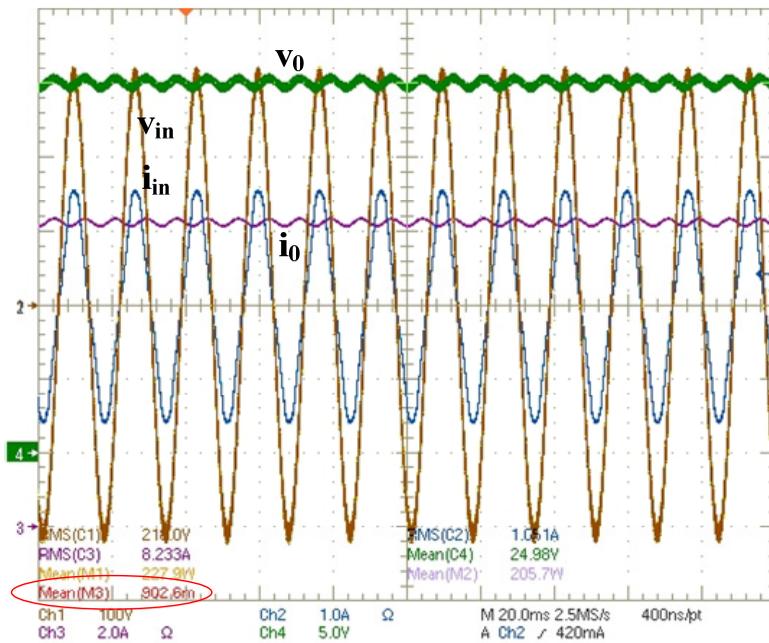


Fig. 3-66 – Medida de rendimento e formas de onda de tensão e de corrente na entrada e tensão de saída, para potência nominal.

A Fig. 3-67 apresenta a curva de rendimento do protótipo em função da potência de saída. Pode-se observar que o rendimento começa a cair mais acentuadamente abaixo dos 80 W. Isto se deve à perda de comutação ZVS que deixa de ocorrer durante a passagem por zero da tensão de entrada e começa a deixar de ocorrer numa faixa cada vez maior à medida que a potência é reduzida. Isto ocorre porque o conversor foi projetado para que a comutação ZVS seja obtida a partir da energia armazenada na indutância de dispersão do transformador. A faixa de variação de carga com a qual o conversor opera com comutação ZVS pode ser estendida a partir de um projeto adequado para a indutância de magnetização. A Fig. 3-68 apresenta o detalhe da perda da comutação suave no interruptor S1 durante os intervalos de tempo em que a tensão de entrada se encontra próxima de zero (pico de corrente devido à descarga do capacitor do interruptor S2 no instante da entrada em condução). É possível perceber que nos instantes em que a tensão de entrada possui valor elevado a comutação suave ainda ocorre (o diodo em antiparalelo de S1 está conduzindo no instante da entrada em condução).

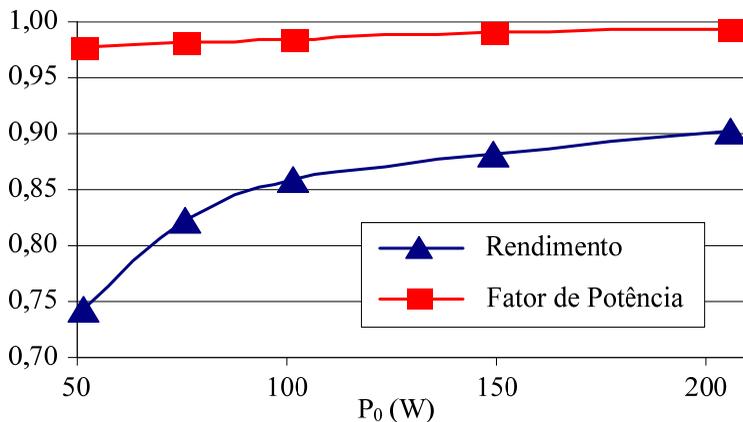


Fig. 3-67 – Curva de tendência do rendimento em função da potência de saída.

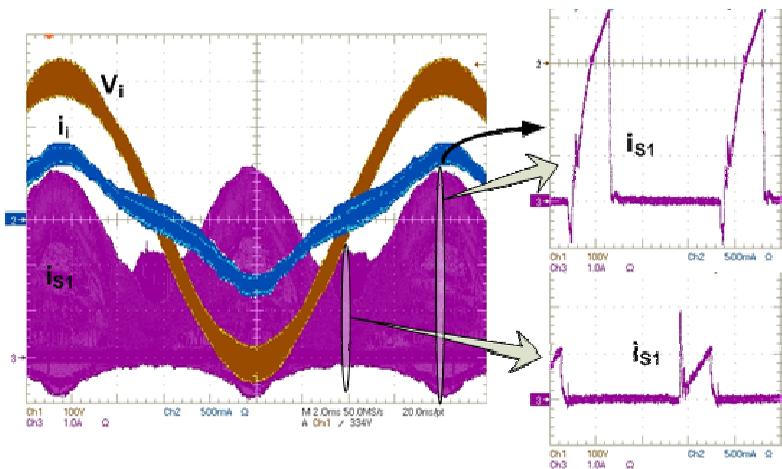


Fig. 3-68 – Detalhe da perda da comutação suave em SI para a potência de saída de 75W.

A Fig. 3-69 apresenta a curva de tendência obtida para a tensão de barramento em função da potência de saída. A frequência de comutação do conversor só começou a ser elevada a partir do instante em que a tensão atingiu 440V. Como se pode perceber, a variação da frequência de comutação juntamente com a razão cíclica permitiu atingir a potência mínima com uma tensão de barramento inferior à que seria

atingida caso se estivesse variando somente a razão cíclica. Com isto, é possível utilizar interruptores e capacitores que suportem até 500 V, com segurança.

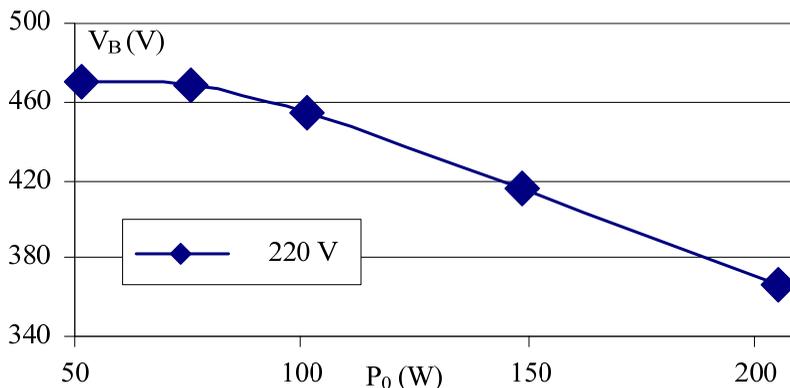


Fig. 3-69 – Tensão de barramento em função da potência de saída do conversor.

3.11 CONCLUSÃO

Neste capítulo foi apresentado o estudo da estrutura *serial interleaved boost* modificada operando com razão cíclica variável. Este conversor já havia sido estudado em [36] e [37], porém, operando com razão cíclica fixa e igual a 50 % e frequência variável. O estudo apresentado neste trabalho visa estender o conhecimento sobre o comportamento de tal estrutura de maneira a possibilitar identificar a maneira mais adequada de projetá-la e de controlá-la, para que se obtenha elevado fator de potência, larga faixa de variação da potência de saída e elevado rendimento.

No início do capítulo foram apresentadas algumas estruturas de conversores cc-cc que podem ser agrupados à estrutura de maneira a formar um conversor ca-cc isolado de estágio único com correção do fator de potência. Assim, como em [37], o conversor escolhido para ser estudado com a estrutura foi o meia-ponte assimétrico com comutação ZVS, por ser considerado o mais adequado para a faixa de carga de 100 W a 600 W.

Existe na literatura uma estrutura similar, proposta por Wu em [32] e [33], cujo funcionamento é idêntico, porém, devido ao posicionamento dos indutores, os diodos da ponte retificadora de entrada sofrem com tensões reversas que podem ser destrutivas. Além disso, a metodologia simplificada proposta por Wu parte do princípio de que ambos os indutores de entrada operam em modo de condução crítica durante todo o período da tensão da rede elétrica, generalizando esta condição para toda a faixa de variação do parâmetro α , o que pode levar a conclusões erradas sobre o comportamento do circuito em certas condições.

A metodologia apresentada mostrou-se adequada para prever o funcionamento do conversor, o que ficou comprovado pelos resultados de simulação e experimentais. Apesar de o estudo realizado ser válido para $\mu < 0,3$, observou-se por simulação que quando μ é maior e o circuito começa a operar em modo ressonante, a tensão de barramento pode ser limitada em valores inferiores aos obtidos com a estrutura operando no modo linear, quando a razão cíclica é reduzida. Contudo, seu equacionamento não pode ser simplificado, devendo seguir as equações descritas na seção 3.5 e, neste caso, é necessário determinar as condições iniciais de tais equações.

Com relação aos resultados experimentais, são os mesmos apresentados em [45].

4 ESTRUTURAS PARA FONTES DE ALIMENTAÇÃO BASEADAS NA TÉCNICA CHARGE-PUMP DO TIPO FONTE DE CORRENTE

4.1 INTRODUÇÃO

Continuando com a busca pela obtenção de uma fonte de alimentação com CFP, baixo custo e elevado rendimento, procurou-se uma solução com menor número de componentes e, ou, tamanho reduzido dos indutores e capacitores, quando comparados com os componentes das soluções já apresentadas. Ao mesmo tempo, o objetivo é que mantenha as boas características de elevado fator de potência e rendimento, para uma ampla faixa de variação de carga, através dos efeitos de *interleaving* e da comutação suave do tipo ZVS, já utilizados nas estruturas dos capítulos anteriores.

Uma das alternativas para reduzir o número de elementos magnéticos, ou pelo menos de núcleos, é acoplar os indutores de entrada da estrutura já estudada no capítulo três, porém, como ficou comprovado com os estudos de Do et al. [40] e [41], o acoplamento subtrativo não traz benefícios, pois é necessário que as indutâncias de dispersão possuam a mesma ordem de grandeza da magnetizante dos indutores acoplados. Isto praticamente inviabiliza sua implementação prática sem o auxílio de indutores adicionais. Deste modo, neste trabalho investigou-se a possibilidade de se trabalhar com indutores fortemente acoplados e com acoplamento aditivo, considerado por [59] como a melhor maneira de integração magnética. Contudo, o funcionamento da estrutura modificou-se significativamente.

Outra modificação foi o reposicionamento do inversor. Na estrutura anterior havia uma conexão direta entre os capacitores de entrada e o ponto médio do braço inversor. Na nova estrutura, o transformador é inserido diretamente entre estes dois pontos. Deste modo, aproveita-se a tensão oscilante em alta frequência criada entre estes dois pontos para transferir energia para o secundário do transformador. Esta ideia surgiu em [35] e foi confirmada por [60], dando origem ao nome utilizado no título deste capítulo. A Fig. 4-1 apresenta um esboço da nova topologia, mostrando as duas modificações citadas.

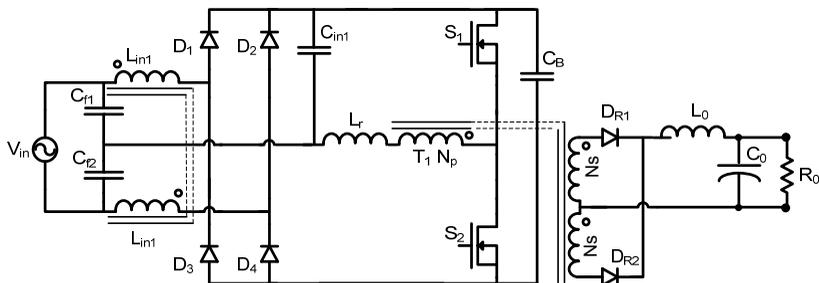


Fig. 4-1 – Estrutura do capítulo três com as modificações efetuadas.

Apesar das simplificações na estrutura, surgiram alguns problemas no seu funcionamento, como a elevação da tensão de barramento, que pode facilmente passar de 1 kV, quando a carga é reduzida. Para solucionar este problema, estudaram-se diversas soluções possíveis, sendo algumas delas já apresentadas na aplicação em reatores eletrônicos por Nascimento em [35]. As Fig. 4-2 e Fig. 4-3 apresentam algumas das soluções apresentadas por Nascimento em [35], incluindo capacitores em pontos chave, porém, já adaptadas para aplicação como conversores ca-cc. As topologias apresentadas na Fig. 4-3 são formadas por combinações das estruturas apresentadas na Fig. 4-2.

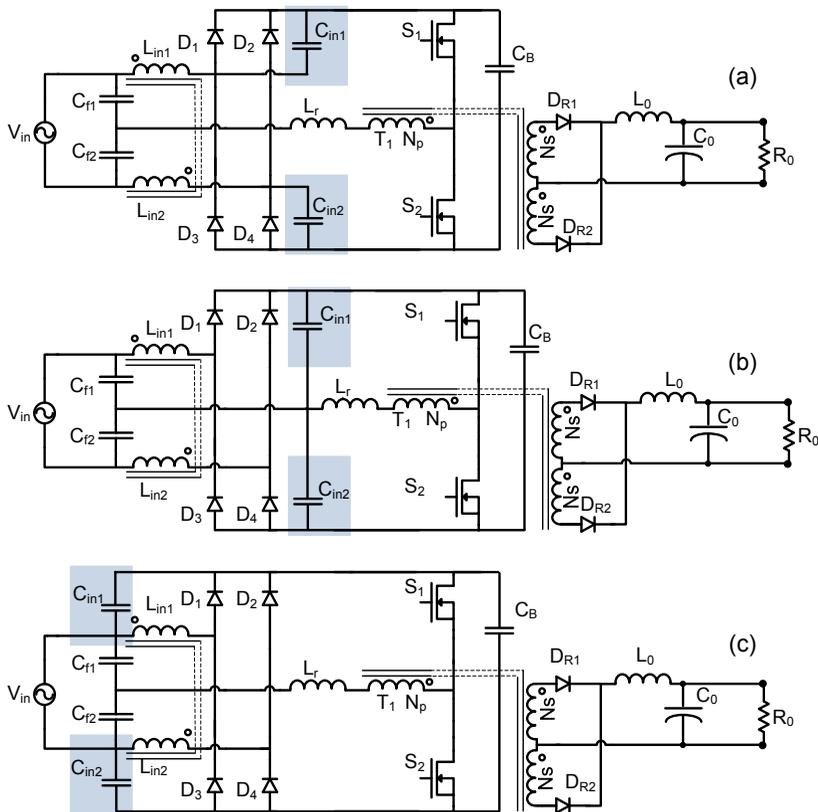


Fig. 4-2 – (a) Estruturas com dois capacitores charge-pump C_{in} , (a) Simétrica, (b) Simétrica com capacitores C_{in} conectados ao inversor, (c) com capacitores C_{in} deslocados para a entrada.

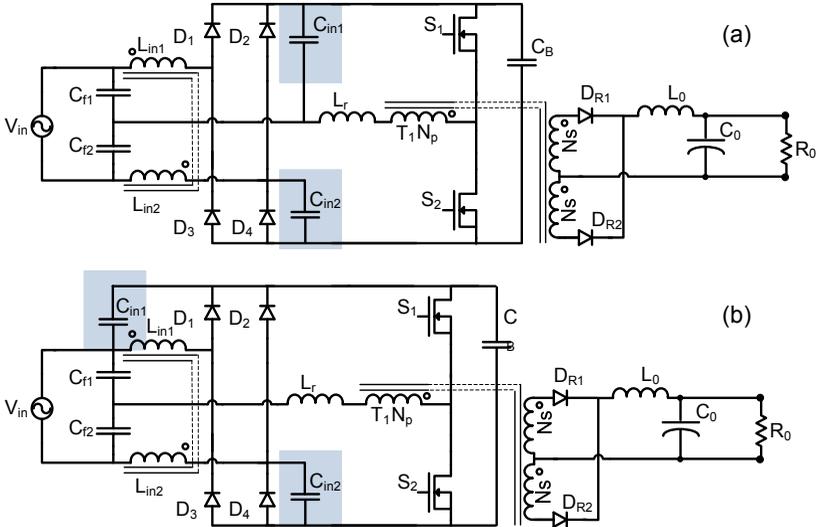


Fig. 4-3 – Estruturas combinadas, (a) Combinação entre as Fig. 4-2 (a) e (b), (b) Combinação entre as Fig. 4-2 (a) e (c).

Todas estas soluções apresentam boas características de CFP com comutação ZVS e possibilidade de variação da potência, porém a estrutura apresentada na Fig. 4-2 (b) se destaca por poder operar com apenas um capacitor C_{in} sem perder a simetria no funcionamento. Assim, esta foi a topologia escolhida para ser estudada neste capítulo. Ela está rerepresentada na Fig. 4-4 com apenas um capacitor C_{in} .

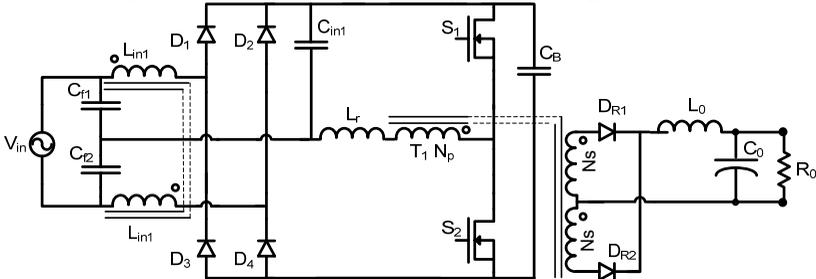


Fig. 4-4 – Estrutura a ser estudada.

A topologia apresentada na Fig. 4-4 apresenta diferenças significativas com relação às estudadas anteriormente neste trabalho. Devido ao reposicionamento do transformador, não é mais possível variar a potência através da variação da razão cíclica quando o comando dos interruptores é complementar. Desta forma, foram propostos dois estudos distintos para esta estrutura. O primeiro utilizando-se comando

complementar, com razão cíclica fixa e igual a 50 %, com controle da tensão de saída por meio da variação da frequência de comutação, denominado Mod.1; e o segundo utilizando-se a modulação PWM convencional, a mesma utilizada no conversor meia-ponte cc-cc, denominado Mod.2. A Fig. 4-5 ilustra as duas maneiras de comandar os interruptores. A priori, a principal diferença entre os dois tipos de modulação está na comutação ZVS, que está presente em uma ampla faixa de variação de carga no Mod.1, mas que ocorre somente em potências próximas à nominal no Mod.2.

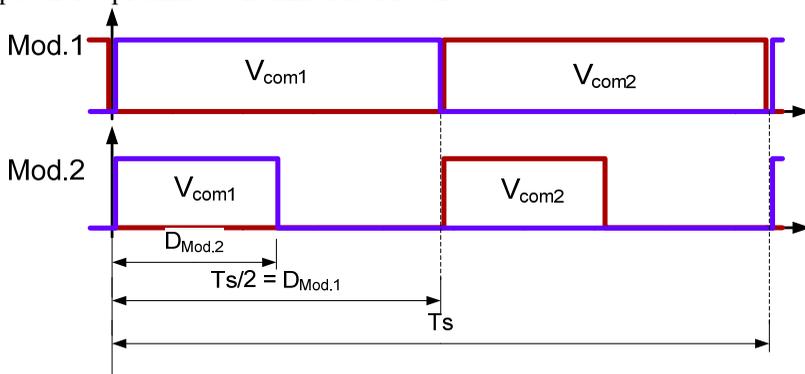


Fig. 4-5 – Sinais de comando dos interruptores para as duas diferentes abordagens: Mod.1 – Modulação complementar e Mod.2 – Modulação PWM convencional.

Também, devido ao reposicionamento do transformador, não é mais possível separar a estrutura em dois estágios e estudá-los separadamente, o que dificulta significativamente a análise, pois existem dois comportamentos sobrepostos, um na frequência de comutação e outro na frequência da rede elétrica. Além disso, duas abordagens de projeto são possíveis com relação ao capacitor de barramento C_B . Pode-se adotar um capacitor eletrolítico de valor elevado, gerando um barramento CC ou adotar um capacitor de valor reduzido, de maneira a garantir tensão constante apenas durante um período de comutação dos interruptores. Contudo, o estudo com capacitor de barramento de valor elevado mostrou-se desnecessário por não apresentar vantagens em relação ao funcionamento com capacitor reduzido. Isto se deve ao fato de que grande parte da energia é transferida diretamente da entrada para a saída e apenas uma pequena parcela é transferida do barramento cc, de modo que mesmo com um barramento de tensão constante durante meio período da rede elétrica, não se tem tensão constante na saída, sendo necessário um capacitor de valor elevado na saída do conversor em

ambos os casos para filtrar a componente de 100 ou 120 Hz. Deste modo, esta solução se enquadra na mesma categoria das soluções de CFP baseadas nos conversores *flyback*, *SEPIC* e *ZETA*, os quais não apresentam um capacitor de barramento intermediário.

O uso de um capacitor de barramento de valor reduzido é desejável do ponto de vista econômico. Uma rápida pesquisa feita em catálogos de revendedores demonstrou que o custo de um capacitor eletrolítico é proporcional à tensão que ele suporta e que, para uma mesma tensão, os custos para capacitâncias diferentes são da mesma ordem de grandeza. Por exemplo: Um capacitor de 10 mF custa aproximadamente 12 % a mais que um de 3,3 mF, ambos para a mesma tensão de 35 V. Por outro lado, um capacitor de 220 μ F / 450 V custa mais de 2,5 vezes o valor do capacitor de 10 mF de 35 V. Desta forma, fica demonstrado que, em soluções de baixo custo, pode ser mais interessante eliminar o capacitor eletrolítico do barramento e elevar a capacitância de saída, de maneira a reduzir a ondulação de baixa frequência. Assim, o único capacitor C_B necessário seria um capacitor de alta frequência, como um de poliéster ou polipropileno que, na prática, teria que ser usado de qualquer maneira em paralelo com um capacitor eletrolítico de valor elevado, para suprir os picos de corrente em alta frequência.

Outra vantagem desta estrutura está na facilidade de implementação de um circuito dobrador na entrada, permitindo que se utilize uma chave seletora para operar com tensão de entrada universal. Para tal, basta ligar o ponto b ao ponto que liga os diodos D_2 e D_4 , da ponte retificadora de entrada. A Fig. 4-6 apresenta como esta ligação pode ser feita por meio de um interruptor auxiliar. Quando o interruptor S_{aux} se encontra fechado, o circuito pode operar com tensão de entrada de 127 V e quando estiver aberto, em 220 V.

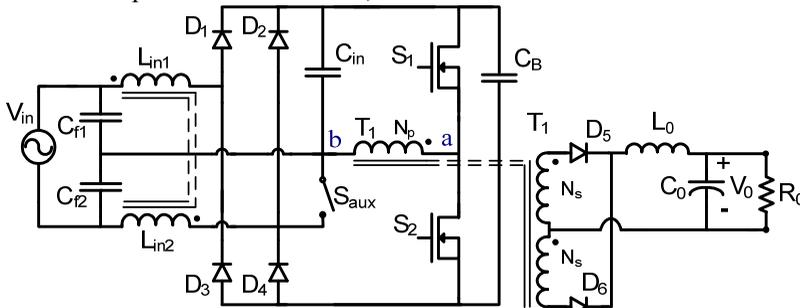


Fig. 4-6 – Estrutura de potência do conversor com interruptor auxiliar para operação com tensão de entrada do tipo bi-volt.

4.2 *PRINCÍPIO DE FUNCIONAMENTO E ETAPAS DE OPERAÇÃO COM COMANDO COMPLEMENTAR DOS INTERRUPTORES – MOD.1*

Nesta subseção será apresentado o estudo do conversor operando com comando complementar dos interruptores, como no caso da estrutura apresentada no capítulo 3. Contudo, a modificação da estrutura não possibilita a variação da potência de saída variando-se a razão cíclica, sendo necessário variar a frequência de comutação para manter a tensão de saída regulada perante variações de carga.

Resultados de simulação preliminares mostraram que esta estrutura é mais sensível à variação de frequência, quando comparada com a estrutura apresentada em [37]. Isto possibilita uma maior faixa de variação da potência para uma mesma faixa de variação da frequência de comutação.

Com relação à comutação ZVS, verificou-se a possibilidade de utilizar a indutância de magnetização de maneira a garantir que se tenha comutação suave em toda a faixa de variação de carga, visto que a potência de saída é inversamente proporcional à frequência de comutação e que a perda da comutação ZVS em baixa potência levaria a uma redução abrupta do rendimento. Assim, a indutância de magnetização foi projetada de maneira que os diodos em antiparalelo com os interruptores estejam em condução quando os interruptores forem comandados a conduzir. Com esta condição pode-se garantir a comutação ZVS, desde que a capacitância de saída dos interruptores seja muito pequena.

O equacionamento desenvolvido, descreve apenas o comportamento do circuito em alta frequência. Contudo, o comportamento da corrente de entrada, do fator de potência e da DHT, entre outros, foram verificados via simulação, o que permitiu a elaboração de diretivas de projeto cujos resultados se mostraram satisfatórios, como será possível constatar na seção referente aos resultados de simulação e experimentais, os quais foram publicados em [61] e [62].

A seguir, será descrito o princípio de funcionamento da estrutura dentro de um período de comutação. A estrutura de potência da topologia proposta está apresentada na Fig. 4-7.

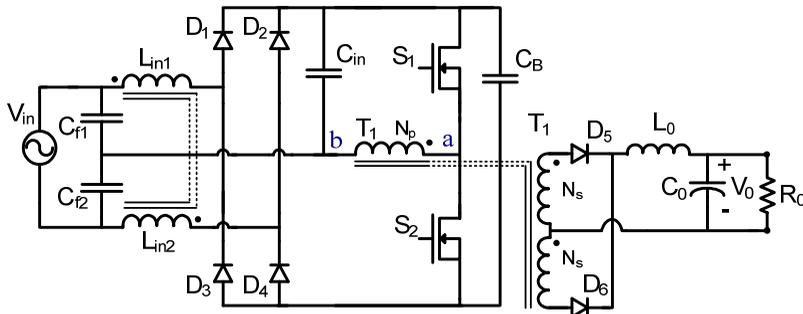


Fig. 4-7 – Circuito esquemático da estrutura de potência proposta.

Algumas considerações foram efetuadas para descrever as etapas de operação do circuito:

- A análise é realizada para o intervalo de tempo em que a tensão de entrada se encontra em seu valor máximo;
- A tensão no capacitor C_{in} nunca cai à zero;
- Os capacitores C_{f1} , C_{f2} e C_B possuem capacitâncias grandes o suficiente para que a tensão destes possa ser considerada constante durante um período de comutação;
- A indutância magnetizante do transformador é muito maior que sua indutância de dispersão;
- Os indutores de entrada, acoplados, possuem elevada indutância de magnetização e reduzida indutância de dispersão;
- A carga é representada por uma fonte de corrente constanteⁱⁱ.

No instante anterior a t_0 , o interruptor S_1 se encontrava bloqueado e o interruptor S_2 conduzia a corrente do primário do transformador através de L_{in2} .

Primeira Etapa (t_0 , t_1): No instante t_0 o interruptor S_2 é comandado a bloquear sob tensão nula. A corrente que circulava pelo

ⁱⁱ Dentro do intervalo de comutação. Devido à redução do capacitor de barramento C_B , a tensão sobre este possui forte ondulação em 120 Hz. Em consequência disto, a corrente do indutor de saída também apresenta forte ondulação em baixa frequência, praticamente atingindo zero durante a passagem por zero da tensão de entrada. Deste modo a corrente no indutor de saída L_0 apresenta uma envoltória de baixa frequência semelhante à uma tensão retificada.

indutor L_r força a descarga do capacitor interno de S_1 , C_{S1} , e a carga de C_{S2} até o instante t_1 , quando a tensão de C_{S1} chega a zero e sobre C_{S2} se iguala a V_{CB} . Conforme Fig. 4-8.

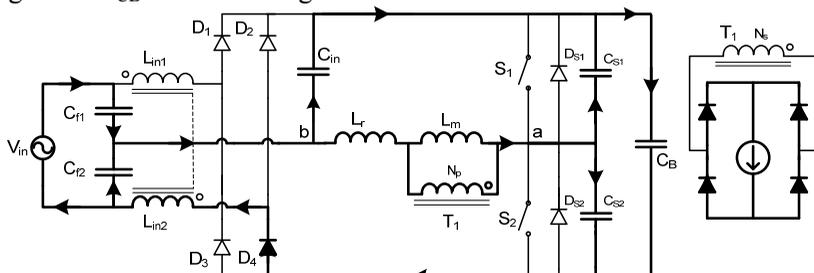


Fig. 4-8 – Primeira etapa de operação.

Segunda Etapa (t_1 , t_2): O diodo em antiparalelo com o interruptor S_1 assume a corrente que circulava pelo primário do transformador, fornecendo energia para o capacitor C_B . Durante este intervalo de tempo o interruptor S_1 é comandado a conduzir sob tensão nula. A tensão V_{ab} é igual à V_{Cin} , iniciando a etapa de transferência de energia para a carga em t_2 (Fig. 4-9).

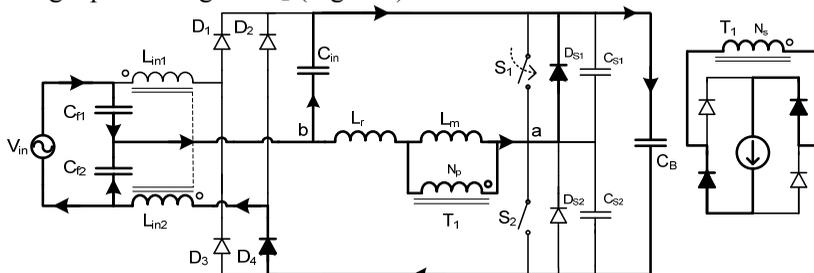


Fig. 4-9 – Segunda etapa de operação.

Terceira Etapa (t_2 , t_3): No instante t_2 , a corrente do indutor L_r passa por zero, invertendo seu sentido. A partir deste instante o interruptor S_1 assume a corrente. O capacitor C_{in} continua a se descarregar até que sua tensão chegue a $V_B/2$ no instante t_3 (Fig. 4-10).

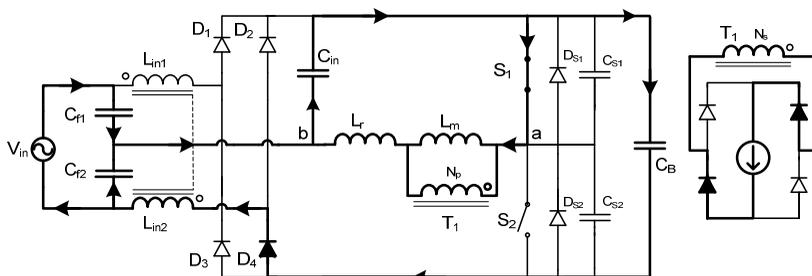


Fig. 4-10 - Terceira etapa de operação.

Quarta Etapa (t_3 , t_4): A partir do instante t_3 , o diodo D_1 é diretamente polarizado, iniciando a etapa de transição de corrente dos indutores L_{in1} e L_{in2} . A corrente em L_{in1} cresce e a corrente em L_{in2} decresce. A derivada da corrente nos indutores depende da indutância de dispersão dos indutores acoplados. Se a indutância de dispersão for nula, esta etapa ocorre instantaneamente. Conforme a Fig. 4-11.

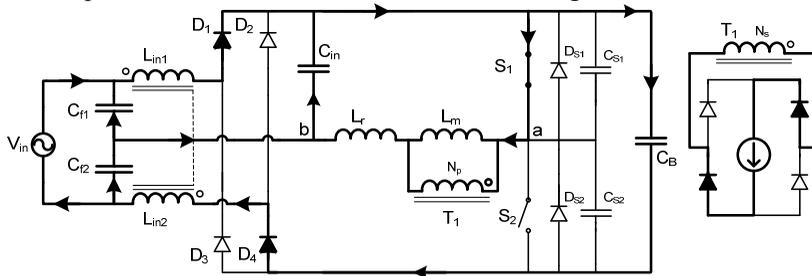


Fig. 4-11 - Quarta etapa de operação.

Quinta Etapa (t_4 , t_5): A partir do instante t_4 , a tensão sobre o capacitor C_{in} é grampeada em $V_{CB}/2$. A corrente de L_r se divide igualmente entre os indutores de entrada L_{in1} e L_{in2} , fazendo as correntes dos diodos D_1 e D_4 aumentarem e diminuírem, respectivamente, conforme a variação de carga de C_B (Fig. 4-12). Ao final desta etapa a corrente de C_B se anula, bloqueando o diodo D_4 naturalmente.

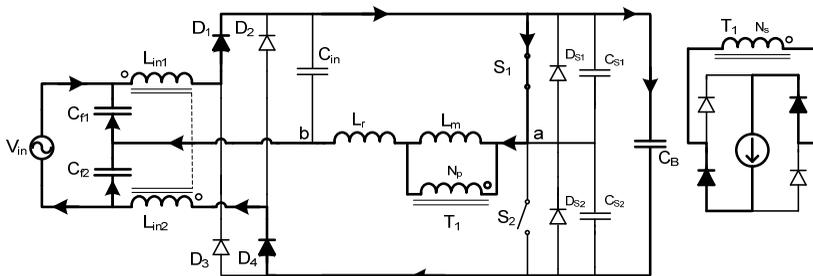


Fig. 4-12 – Quinta etapa de operação.

Sexta Etapa (t_5 , t_6): A partir do instante t_4 , o indutor L_{in1} assume a corrente, fornecendo energia para o capacitor C_{in} , fazendo com que os dois componentes entrem em ressonância (Fig. 4-13). Esta etapa termina no instante t_6 , quando o interruptor S_1 é comandado a bloquear.

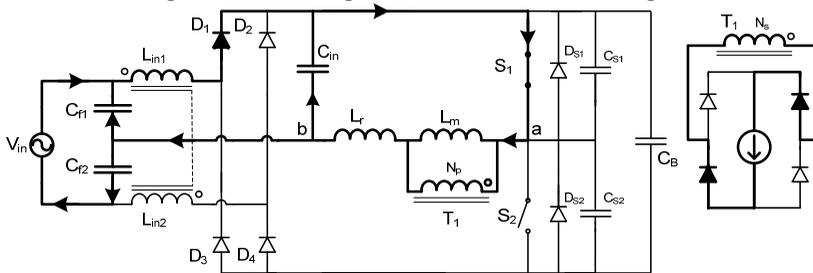


Fig. 4-13 – Sexta etapa de operação.

Sétima Etapa (t_6 , t_7): No instante t_6 o interruptor S_1 é comandado a bloquear sob tensão nula. A corrente do indutor L_{in1} se divide entre o capacitor C_{in} e C_B e a corrente que circula por C_B descarrega o capacitor do interruptor S_2 , C_{S2} e carrega C_{S1} . Conforme a Fig. 4-14.

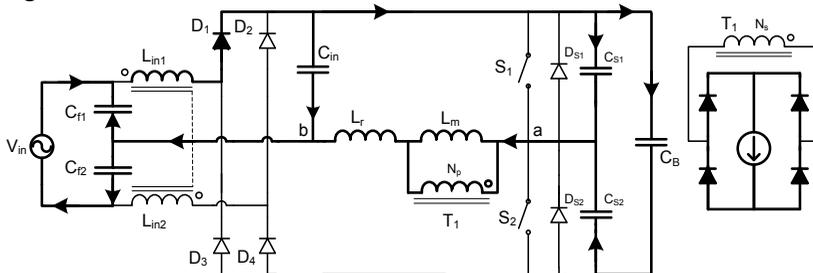


Fig. 4-14 – Sétima etapa de operação.

Oitava Etapa (t_7 , t_8): No instante t_7 a tensão no capacitor C_{S2} atinge zero, colocando o diodo em antiparalelo com S_2 em condução. Durante este intervalo o interruptor S_2 é comandado a conduzir sob tensão nula, mas não entra em condução até o instante t_8 , quando a corrente de L_r passa por zero, invertendo seu sentido (Fig. 4-15).

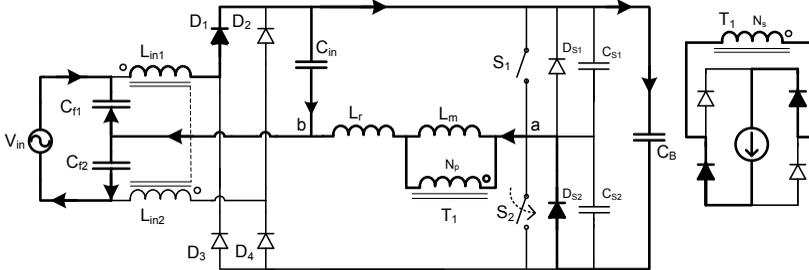


Fig. 4-15 – Oitava etapa de operação.

Nona Etapa (t_8 , t_9): Em t_8 , a corrente no indutor L_r inverte de sentido, passando a crescer com a corrente de descarga de C_B até o instante t_9 , quando a tensão no capacitor C_{in} atinge $V_B/2$ (Fig. 4-16).

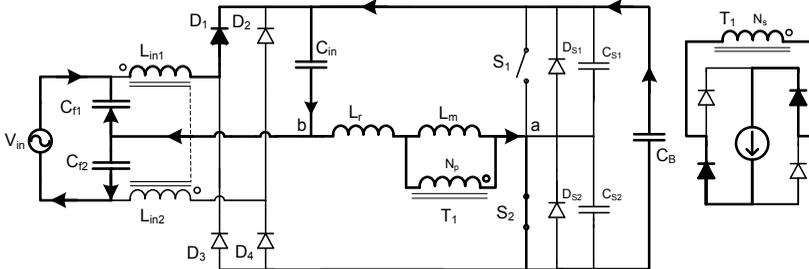


Fig. 4-16 – Nona etapa de operação.

Décima Etapa (t_9 , t_{10}): A partir do instante t_9 , quando a tensão no capacitor C_{in} atinge $V_B/2$, o diodo D_4 é diretamente polarizado, fazendo com que ocorra a transição da corrente dos indutores L_{in} , como na quarta etapa Fig. 4-17.

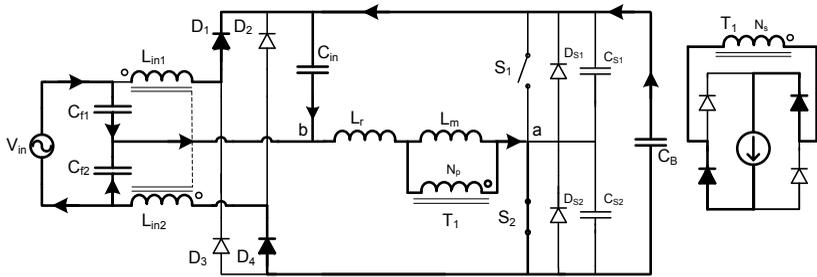


Fig. 4-17 – Décima etapa de operação.

Décima Primeira Etapa (t_{10} , t_{11}): Como ocorre durante a quinta etapa, a tensão sobre o capacitor C_{in} permanece grampeada em $V_B/2$, não havendo variação de carga sobre o mesmo. A transição de corrente dos indutores L_{in} ocorre de acordo com a variação de carga sobre C_B . No instante t_{11} o diodo D_1 é naturalmente bloqueado com a passagem da corrente de C_B por zero Fig. 4-18.

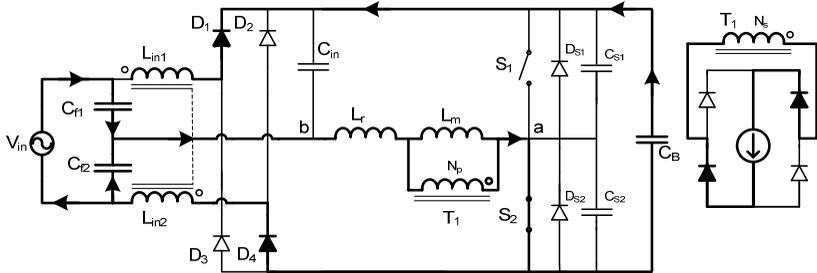


Fig. 4-18 – Décima primeira etapa de operação.

Décima Segunda Etapa (t_{11} , t_{12}): Em t_{11} , com o bloqueio de D_1 , a corrente do indutor L_r é composta pela soma das correntes do capacitor C_{in} com a corrente de L_{in2} , ocorrendo uma etapa semelhante à sexta, porém no sentido contrário. Ao final desta etapa, no instante t_{12} , o interruptor S_2 é comandado a bloquear, iniciando um novo ciclo. Conforme a Fig. 4-19.

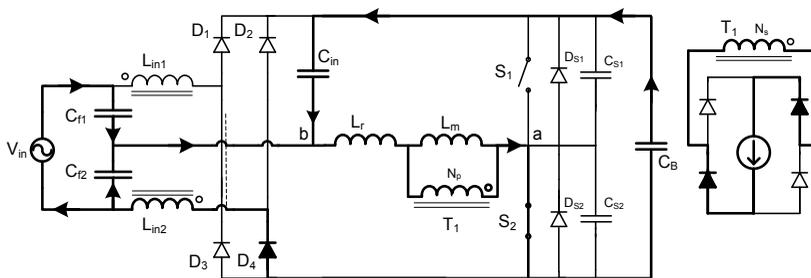


Fig. 4-19 – Décima segunda etapa de operação.

As principais formas de onda descritas nas etapas de operação estão apresentadas na Fig. 4-20. Dentre estas formas de onda, pode-se destacar a tensão V_{ab} aplicada aos terminais do transformador. Diferentemente das estruturas tradicionais, sua forma de onda não é quadrada, sendo composta por trechos de curvas, o que dificulta o equacionamento. Além disso, possui um valor de pico elevado, que aparece no secundário, e faz com que a tensão reversa aplicada nos diodos retificadores de saída seja maior que no caso da onda quadrada.

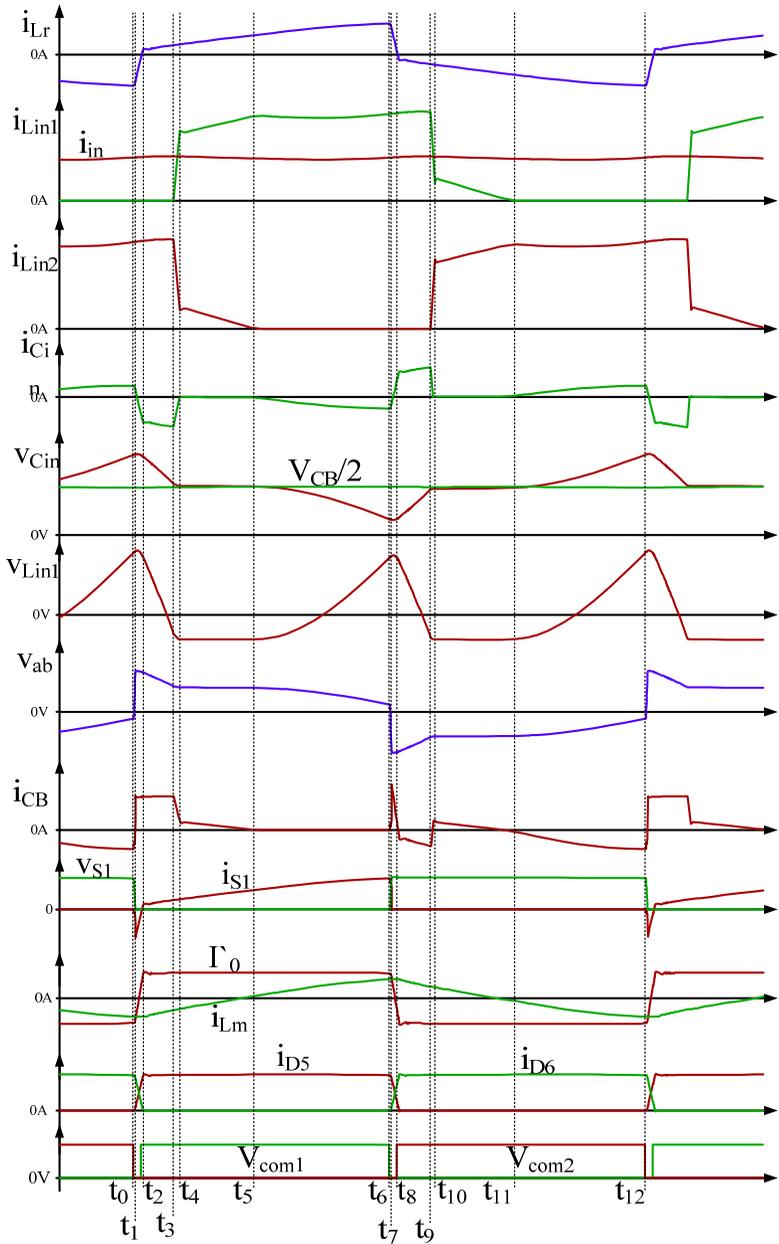


Fig. 4-20 – Principais formas de onda da estrutura proposta.

4.3 ANÁLISE E EQUACIONAMENTO

Como já mencionado na introdução do capítulo, o equacionamento apresentado a seguir é simplificado e contempla apenas o comportamento do circuito dentro do período de comutação. Seu comportamento de baixa frequência foi observado por simulação.

Para facilitar a obtenção das equações, algumas simplificações foram admitidas:

- Os intervalos de comutação serão desprezados assim como as etapas que os compõe: (t_0, t_2) e (t_5, t_7) ;
- A indutância de dispersão do transformador será desprezada frente ao valor da indutância magnetizante, admitindo-se que a tensão V_{ab} seja aplicada diretamente nos terminais do enrolamento primário do transformador;
- As indutâncias de dispersão dos indutores acoplados de entrada são consideradas nulas, de modo que o intervalo de transição de suas correntes ocorre instantaneamente, eliminando a quarta e a nona etapa de operação;
- A corrente de carga será referida ao primário do transformador;
- Apesar da tensão V_{ab} não ser constante a corrente magnetizante do transformador será aproximada por uma forma de onda triangular com valor médio nulo, uma vez que a razão cíclica será considerada constante e igual a 50%.

Outra aproximação que se mostrou necessária ao longo do equacionamento se refere à corrente dos indutores L_{in1} e L_{in2} . Conforme descrito durante as etapas de operação, quando circula corrente nestes elementos, ou quando os diodos em série com os mesmos se encontram em condução, a corrente que circula nestes evolui de forma ressonante. Além disso, o capacitor C_{in} , cuja tensão está presente na malha ressonante, também participa do ramo que fornece energia ao transformador, cuja corrente magnetizante é significativa e também depende da tensão de C_{in} . Deste modo, todo o equacionamento depende de etapas ressonantes, cujas condições iniciais devem ser determinadas. Contudo, conforme demonstram as formas de onda destas correntes (Fig. 4-20), sua ondulação é pequena fora dos intervalos de transição (t_4

a t_5 e t_{10} a t_{11}). Deste modo, podem ser aproximadas por uma corrente constante e igual a duas vezes a corrente de entrada, facilitando o equacionamento.

A Fig. 4-21 apresenta as convenções adotadas no equacionamento para o sentido da corrente nos componentes e para a polaridade das tensões.

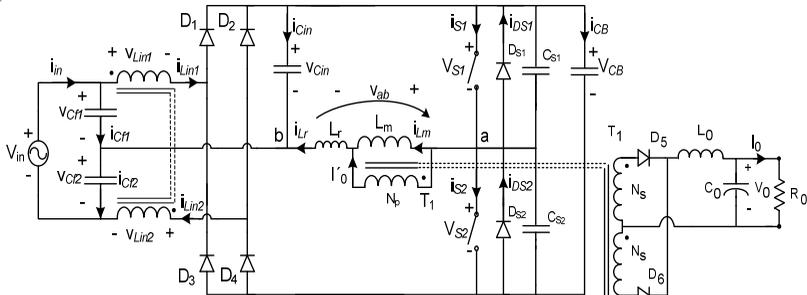


Fig. 4-21 – Convenções adotadas para tensões e correntes do circuito.

Desprezando-se os intervalos de comutação, a primeira etapa a ser analisada corresponde à terceira etapa (t_2 , t_3). A Fig. 4-22 representa o circuito equivalente desta etapa de operação.

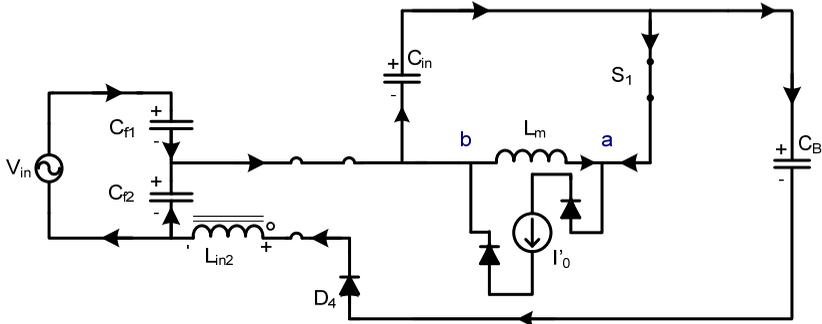


Fig. 4-22 – Circuito equivalente durante a terceira etapa de operação.

Escrevendo a Primeira Lei de Kirchhoff (lei dos nós) para o ponto de conexão do capacitor C_{in} , obtém-se:

$$i_{C_{in}} + i_{L_{in2}} + I'_0 + i_{L_m} = 0 \quad (4.1)$$

Sabendo que as correntes de C_{in} e L_m são dadas por (4.2) e (4.3), respectivamente:

$$i_{C_{in}}(t) = C_{in} \cdot \frac{dv_{C_{in}}(t)}{dt} \quad (4.2)$$

$$i_{Lm}(t) = \frac{1}{Lm} \int_0^t v_{Lm}(t) \cdot dt + i_{Lm}(t_2) \quad (4.3)$$

Assumindo que durante esta etapa de operação a corrente do indutor L_{in2} não varia, comportando-se como uma fonte de corrente constante, e sabendo que a tensão da indutância magnetizante é igual à tensão do capacitor C_{in} , pode-se reescrever a equação (4.1), substituindo-se as equações (4.2) e (4.3) na mesma:

$$C_{in} \cdot \frac{dv_{Cin}(t)}{dt} + I_{Lin2} + I'_0 + \frac{1}{Lm} \int_0^t v_{Lm}(t) \cdot dt + i_{Lm}(t_2) = 0 \quad (4.4)$$

Aplicando a Transformada de Laplace em (4.4), obtém-se:

$$s \cdot C_{in} \cdot V_{Cin}(s) - C_{in} \cdot V_{Cin}(t_2) + \frac{(I'_0 + I_{Lin2})}{s} + \frac{V_{Cin}(s)}{s \cdot Lm} + \frac{I_{Lm}(t_2)}{s} = 0 \quad (4.5)$$

Isolando os termos contendo $V_{Cin}(s)$:

$$V_{Cin}(s) \left(s \cdot C_{in} + \frac{1}{s \cdot Lm} \right) = C_{in} \cdot V_{Cin}(t_2) - \frac{(I'_0 + I_{Lin2})}{s} - \frac{I_{Lm}(t_2)}{s} \quad (4.6)$$

Fazendo o mínimo múltiplo comum:

$$V_{Cin}(s) \left(s \cdot C_{in} + \frac{1}{s \cdot Lm} \right) = \frac{s \cdot C_{in} \cdot V_{Cin}(t_2) - (I'_0 + I_{Lin2}) - I_{Lm}(t_2)}{s} \quad (4.7)$$

$$V_{Cin}(s) = \frac{s \cdot V_{Cin}(t_2) - \frac{(I'_0 + I_{Lin2})}{C_{in}} - \frac{I_{Lm}(t_2)}{C_{in}}}{s^2 \cdot + \frac{1}{C_{in} \cdot Lm}} \quad (4.8)$$

Substituindo (4.9) em (4.8) tem-se (4.10).

$$\omega_0 = \frac{1}{\sqrt{Lm \cdot C_{in}}} \quad (4.9)$$

$$V_{Cin}(s) = \frac{s \cdot V_{Cin}(t_2) - \frac{(I'_0 + I_{Lin2})}{C_{in}} - \frac{I_{Lm}(t_2)}{C_{in}}}{s^2 + \omega_0^2} \quad (4.10)$$

A equação (4.10) pode ser reescrita como (4.11).

$$VCin(s) = k_1 \cdot \frac{s}{s^2 + \omega_0^2} + k_2 \cdot \frac{\omega_0}{s^2 + \omega_0^2} \quad (4.11)$$

Onde:

$$k_1 = V_{Cin}(t_2)$$

$$k_2 = \frac{-(I'_0 + I_{Lin2}) - I_{Lm}(t_2)}{C_{in} \cdot \omega_0} \quad (4.12)$$

Aplicando a transformada inversa de Laplace em (4.11), obtém-se:

$$v_{Cin(t)} = k_1 \cdot \cos(\omega_0 \cdot t) + k_2 \cdot \text{sen}(\omega_0 \cdot t) \quad t_2 \leq t \leq t_3 \quad (4.13)$$

A equação (4.13) descreve a tensão sobre o capacitor C_{in} durante a Terceira etapa de operação.

Desprezando a dispersão dos indutores de entrada, a quarta etapa ocorre instantaneamente e a próxima etapa a ser analisada é a quinta. Porém, durante esta etapa, a tensão sobre o capacitor C_{in} fica grampeada com valor igual à metade da tensão de barramento V_{CB} .

$$v_{Cin(t)} = \frac{V_{CB}}{2} \quad t_3 \leq t \leq t_5 \quad (4.14)$$

A próxima etapa a ser analisada corresponde à sexta etapa de operação e representa a última etapa do meio período de comutação do conversor. Ao final desta etapa o interruptor S_1 é comandado a bloquear e na próxima etapa a tensão V_{ab} inverte seu sentido. A Fig. 4-23 apresenta o circuito equivalente a esta etapa.

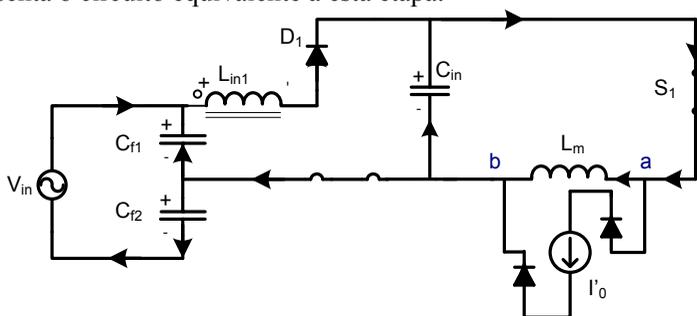


Fig. 4-23 – Circuito equivalente referente à sexta etapa de operação do circuito.

Novamente, aplicando a Primeira Lei de Kirchhoff (lei dos nós) para o ponto de conexão do capacitor C_{in} , obtém-se:

$$i_{Lin1} = i_{Cin} + I'_0 + i_{Lm} \quad (4.15)$$

Assumindo que a corrente de L_{in1} é constante para o intervalo de tempo compreendido por esta etapa de operação e substituindo (4.2) e (4.3) em (4.15), obtém-se:

$$I_{Lin1} = C_{in} \cdot \frac{dv_{Cin}(t)}{dt} + I'_0 + \frac{1}{Lm} \int_0^t v_{Lm}(t) \cdot dt + i_{Lm}(t_5) \quad (4.16)$$

Aplicando a Transformada de Laplace em (4.16), obtém-se:

$$\frac{I_{Lin1}}{s} = s \cdot C_{in} \cdot V_{Cin}(s) - C_{in} \cdot V_{Cin}(t_5) + \frac{I'_0}{s} + \frac{V_{Cin}(s)}{s \cdot Lm} + \frac{I_{Lm}(t_5)}{s} \quad (4.17)$$

Agrupando os termos:

$$V_{Cin}(s) \left(s \cdot C_{in} + \frac{1}{s \cdot Lm} \right) = \frac{s \cdot C_{in} \cdot V_{Cin}(t_5) + I_{Lin1} - I'_0 - I_{Lm}(t_5)}{s} \quad (4.18)$$

Substituindo (4.9) em (4.18) e fazendo as devidas manipulações, obtém-se (4.19).

$$V_{Cin}(s) = \frac{s \cdot V_{Cin}(t_5) + \frac{I_{Lin1} - I'_0 - I_{Lm}(t_5)}{C_{in}}}{(s^2 + \omega_0^2)} \quad (4.19)$$

Pode-se reescrever (4.19) conforme (4.20).

$$V_{Cin}(s) = k_3 \cdot \frac{s}{s^2 + \omega_0^2} + k_4 \cdot \frac{\omega_0}{s^2 + \omega_0^2} \quad (4.20)$$

Onde:

$$\begin{aligned} k_3 &= V_{Cin}(t_5) \\ k_4 &= \frac{I_{Lin1} - I'_0 - I_{Lm}(t_5)}{C_{in} \cdot \omega_0} \end{aligned} \quad (4.21)$$

Aplicando a transformada inversa de Laplace em (4.20), obtém-se:

$$v_{Cin(t)} = k_3 \cdot \cos(\omega_0 \cdot t) + k_4 \cdot \text{sen}(\omega_0 \cdot t) \quad t_5 \leq t \leq t_6 \quad (4.22)$$

Desprezando a queda de tensão da indutância de dispersão do transformador, as equações (4.13), (4.14) e (4.22) que descrevem a tensão sobre o capacitor durante meio período de comutação, também descrevem a tensão V_{ab} aplicada ao primário do transformador.

$$V_{ab} = \frac{1}{T_s/2} \cdot \left(\int_{t_2}^{t_3} v_{Cin}(t) \cdot dt + \int_{t_4}^{t_5} v_{Cin}(t) \cdot dt + \int_{t_5}^{t_6} v_{Cin}(t) \cdot dt \right) \quad (4.23)$$

4.4 DIRETIVAS DE PROJETO

As diretivas de projeto serão apresentadas na forma de exemplo, para evitar a repetição de equações. Os parâmetros de projeto para a fonte são os mesmos dos apresentados em [61] e podem ser visualizados no Quadro 4-1.

Como já mencionado, o equacionamento apresentado na seção anterior não contempla o funcionamento global do circuito. Para preencher esta lacuna, fez-se o uso de ferramentas de simulação numérica do circuito, o que possibilitou determinar algumas diretivas de projeto que garantam que o circuito opere conforme descrito nas etapas de operação. Como até o momento não foram apresentadas formas de onda na escala da frequência da rede elétrica, algumas das escolhas de parâmetros só ficarão claras na seção seguinte, na qual estão apresentados os resultados de simulação.

Quadro 4-1 – Especificações gerais do projeto.

Parâmetro	Valor
Tensão de Entrada - V_i	220 $V_{ef} \pm 10\%$ / 60 Hz
Tensão de Saída - V_0	24 $V_{dc} \pm 5\%$
Potência Nominal de Saída - P_0	200 W
Frequência de comutação nominal - f_s	30 kHz
Frequência de comutação máxima - $f_{s_{max}}$	75 kHz
Norma a Atender	IEC 61000-3-2 Classe A, D

Os principais componentes para o funcionamento da estrutura são o capacitor C_{in} e a indutância de magnetização, além da relação de transformação do transformador T_1 . Os valores destes componentes juntamente com a frequência de comutação determinam a potência de saída e a tensão de barramento.

Os componentes de entrada, capacitores C_{f1} e C_{f2} e indutores L_{in1} e L_{in2} , devem se comportar como fontes de tensão e de corrente,

respectivamente. No entanto, os indutores L_{in} afetam diretamente a dinâmica do sistema, pois a corrente de entrada circula através dos mesmos. Quanto maior suas indutâncias, aproximando-os de fontes de corrente, mais lenta é a resposta dinâmica do circuito perante variações de carga. Além disso, assim como ocorre com o circuito do capítulo 3, se os capacitores de entrada forem muito reduzidos, os segmentos das formas de onda das correntes deixam de ser retas e ficam cada vez mais curvas, aproximando-se do modo ressonante, além de surgirem outras etapas de operação. Deste modo, deve-se encontrar um equilíbrio entre custo (tamanho dos componentes) e desempenho.

É importante notar que, da maneira como as equações foram obtidas, considerando a ondulação da corrente dos indutores L_{in1} e L_{in2} desprezível, a frequência fundamental do circuito, ω_0 , é função da indutância de magnetização e do capacitor *charge-pump*, C_{in} , e não mais das indutâncias L_{in} , como ocorria no capítulo três. Assim, o parâmetro μ , que define a relação entre a frequência natural do circuito e a frequência de comutação, é dado por (4.24). Resultados de simulação demonstraram que μ influencia diretamente a tensão de barramento. No entanto, até o momento não se obteve uma solução analítica para expressar V_{CB} em função de μ .

$$\mu = \frac{\omega_0}{\omega_s} = \frac{1}{2\pi \cdot f_s \cdot \sqrt{L_m \cdot C_{in}}} \quad (4.24)$$

4.4.27 Cálculo dos Componentes

O valor da capacitância C_{in} pode ser obtido isolando-a na equação (4.13), que corresponde à terceira etapa de operação, conforme (4.25).

$$C_{in} = - \frac{\sin[(t_3 - t_2) \cdot \omega_0] \cdot (i_{Lm}(t_2) + I_{Lin2} + I'_0)}{\omega_0 \cdot [v_{Cin}(t_3) - v_{Cin}(t_2)] \cdot \cos[(t_3 - t_2) \cdot \omega_0]} \quad (4.25)$$

Para que se possa calcular o valor da capacitância, é necessário definir e ou determinar uma porção de variáveis:

1. Duração do intervalo $(t_3 - t_2)$;
2. Frequência natural do circuito ω_0 ;
3. Tensão V_{Cin} , nos instantes t_2 e t_3 ;
4. Valor da corrente magnetizante, também no instante t_2 ;
5. Corrente do indutor de entrada L_{in2} ;

6. Corrente de saída referida para o primário do transformador.

A equação (4.25) demonstra a dificuldade em se determinar os parâmetros do circuito, visto que as equações são linearmente dependentes. Neste ponto, o conhecimento prévio obtido através de simulação mostrou-se de grande valia. A seguir está uma breve descrição de como foram determinados cada um dos termos.

1 – Duração do intervalo (t_3-t_2): Os resultados de simulação mostraram que, para que o conversor opere da maneira descrita nas etapas de operação, o intervalo de tempo (t_3-t_2) deve ser em torno de 10 % do período de comutação T_s .

2 – Frequência ω_0 : A frequência natural do circuito foi determinada com base nos ábacos das Fig. 4-25, Fig. 4-26 e Fig. 4-27, apresentadas na seção seguinte. A partir destas figuras pode-se determinar a melhor relação μ , ou pelo menos o valor mais adequado. De posse do valor de μ pode-se determinar a frequência ω_0 para qualquer frequência de comutação escolhida. O valor escolhido para a relação de frequências foi de $\mu = 0,75$.

3 – Valor da tensão sobre C_{in} nos instantes t_2 e t_3 : No final da terceira etapa a tensão de C_{in} é grampeada em $V_{CB}/2$. No instante t_2 , é igual à máxima tensão que este irá atingir. O valor máximo da tensão sobre o capacitor C_{in} pode ser obtido por inspeção das formas de onda da Fig. 4-20, a partir das quais se pode escrever (4.26).

$$V_{C_{inmax}} = \frac{V_{CB}}{2} - V_{C_{inmin}} + \frac{V_{CB}}{2} = V_{CB} - V_{C_{inmin}} \quad (4.26)$$

A equação (4.26) mostra que também é necessário arbitrar a tensão mínima que o capacitor C_{in} deve atingir no final da quinta etapa. Deste modo, basta arbitrar valores para a tensão de barramento V_{CB} e para a tensão mínima que C_{in} deverá atingir.

4 - Valor da corrente magnetizante, no instante t_2 : Com relação à corrente de magnetização i_{Lm} , sabe-se do estudo realizado no capítulo três, que existe um valor de indutância magnetizante L_m que garante a comutação suave. Se a energia necessária para fazer a transição de tensão dos interruptores (capacitância equivalente) for desprezada, poder-se-ia afirmar que bastaria garantir que os diodos em antiparalelo com o interruptor estejam em condução no instante em que o interruptor for comandado a conduzir. A condição limiar para que isto ocorra é a de que a corrente magnetizante seja igual à de saída em amplitude e com sentido oposto no instante em que o interruptor for comandado a conduzir. Portanto, é necessário calcular o valor da

corrente de carga. Contudo, diferentemente de um conversor cc-cc convencional, com saída em corrente, em que a corrente no primário do transformador é igual a corrente de saída I_0 referida ao primário, neste conversor, como o capacitor de barramento foi colocado para filtrar a tensão somente na frequência de comutação, esta possui forte ondulação em 120 Hz e, em consequência disto, a corrente do indutor de saída também apresenta forte ondulação, praticamente atingindo zero durante a passagem por zero da tensão de entrada, conforme ilustrado na Fig. 4-24. Deste modo, a corrente no primário do transformador apresenta uma envoltória de baixa frequência semelhante à tensão retificada.

Uma aproximação grosseira para determinar o valor da corrente que circula por L_0 no instante do pico da tensão de entrada seria admitir que a corrente i_{L0} possa ser representada por uma forma de onda senoidal com valor médio igual a I_0 . Esta aproximação, apesar de não ser rigorosa, mostrou-se melhor do que uma forma de onda retificada, devido à deformação da corrente.

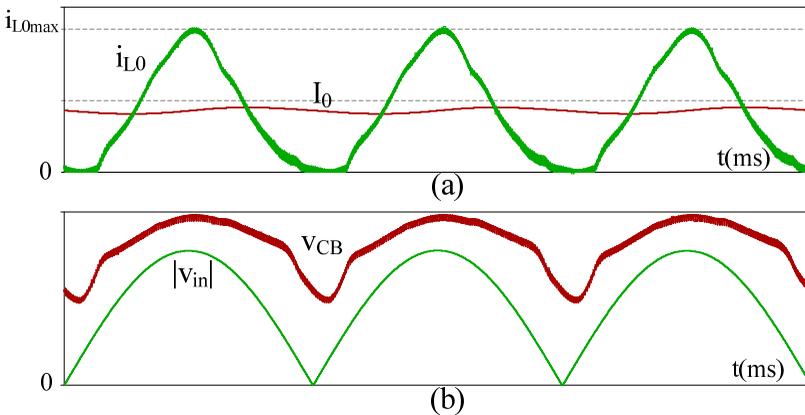


Fig. 4-24 – Formas de onda: (a) da corrente no indutor de saída L_0 , e corrente de saída I_0 , (b) tensão no capacitor de barramento juntamente com o módulo da tensão de entrada V_{in} .

Da literatura do conversor meia-ponte assimétrico com comutação ZVS, sabe-se que a indutância de dispersão só garante comutação ZVS para uma faixa de carga que vai da potência nominal até uma determinada potência, em que se atinge a corrente de carga crítica, a partir da qual a comutação ZVS é perdida. No caso do conversor em estudo, optou-se por garantir a comutação ZVS através da indutância de magnetização do transformador a partir do momento em

que a corrente do indutor se torna inferior à corrente de carga I_0 , ou seja, igual à metade da corrente de pico no indutor L_0 .

5 – Corrente do indutor L_{in2} : Como já foi mencionado ao longo do texto, a ondulação da corrente dos indutores de entrada foi desprezada e seu valor de pico é igual a duas vezes a corrente de entrada.

Com base na aproximação para o intervalo de tempo da terceira etapa e substituindo valores, pode-se reescrever a equação (4.25) conforme (4.27).

$$C_{in} = - \frac{\sin[0,1 \cdot T_s \cdot \omega_0] \cdot \left(\frac{-I'_0}{2} + 2i_{inpk} + I'_0 \right)}{\omega_0 \cdot \left[\frac{V_{CB}}{2} - V_{Cinmax} \cdot \cos[0,1 \cdot T_s \cdot \omega_0] \right]} \quad (4.27)$$

Para determinar o valor médio da tensão V_{ab} , é necessário determinar a duração da quarta etapa de operação, que corresponde ao intervalo de t_4 a t_5 , durante o qual a tensão sobre o capacitor C_{in} é grampeada em $V_{CB}/2$. Escrevendo a lei de Kirchhoff para as tensões do laço externo, obtém-se (4.28).

$$-v_i(t) + v_{Lin1} + v_{Lin2} + V_{CB} = 0 \quad (4.28)$$

Como:

$$v_{Lin1}(t) = v_{Lin2}(t) = L_{in2} \cdot \frac{di_{Lin2}(t)}{dt} \quad (4.29)$$

Substituindo (4.29) em (4.28), obtém-se:

$$-v_i(t) + 2 \cdot L_{in2} \cdot \frac{di_{Lin2}(t)}{dt} + V_{CB} = 0 \quad (4.30)$$

Manipulando e aplicando a integral dos dois lados da equação, obtém-se:

$$\int_{i_{Lin2}(t_4)}^{i_{Lin2}(t_5)} di_{Lin2}(t) = \frac{V_i - V_{CB}}{2 \cdot L_{in2}} \cdot \int_{t_4}^{t_5} dt \quad (4.31)$$

Resolvendo, obtém-se:

$$(t_5 - t_4) = - \frac{2 \cdot L_{in2} (i_{Lin2}(t_4) - i_{Lin2}(t_5))}{V_i - V_{CB}} \quad (4.32)$$

A equação (4.32) fornece o intervalo de tempo em que a tensão no capacitor C_{in} fica grampeada com valor igual à $V_{CB}/2$.

As capacitâncias de C_{r1} e C_{r2} e as indutâncias de L_{in1} e L_{in2} devem ser tais que garantam que irão operar como fontes de tensão e de

corrente, respectivamente. Pequenas variações destes parâmetros não interferem significativamente no funcionamento do conversor. O projeto adequado destes elementos se resume em um compromisso entre comportamento estático e dinâmico da estrutura. Quanto maior for o valor destes componentes, maior será a coerência entre as aproximações feitas e o comportamento do circuito. Contudo, como já comentado, os indutores L_{in} ficam em série com a corrente de entrada e quanto maiores forem os valores destes indutores, mais lenta será a resposta perante uma variação de potência, limitando a resposta dinâmica do circuito. As equações (4.33) e (4.34) fornecem orientações para determinar o valor da indutância dos indutores L_{in} em função da indutância magnetizante do transformador, L_m , e das capacitâncias de C_f em função da capacitância de C_{in} , respectivamente.

$$L_{in1} = L_{in2} = L_m \quad (4.33)$$

$$C_{f1} = C_{f2} = 10 \cdot C_{in} \quad (4.34)$$

4.5 RESULTADOS DE SIMULAÇÃO

A seguir estão apresentados os resultados de simulação da estrutura projetada no subitem anterior. O programa utilizado para a simulação foi o OrCAD ®. Os valores dos componentes do circuito simulado estão apresentados no Quadro 4-2. O circuito esquemático usado na simulação assim como o *netlist* gerado estão apresentados no Apêndice C.

Quadro 4-2– Valor dos componentes usados na simulação.

Componente	Valor
L_{in1}, L_{in2}	500 μ H, 2% de dispersão
C_{f1}, C_{f2}	1 μ F
T_1	$n = 6.2$
L_m	500 μ H
L_r	12 μ H
C_B	1 μ F
C_{in}	100 nF
L_0	50 μ H
C_0	9900 μ F

Primeiramente, para sustentar algumas das declarações feitas no subitem anterior, no que diz respeito ao comportamento de algumas variáveis, serão apresentados os resultados de simulação para a tensão de barramento, DHT da corrente de entrada e potência de saída em função da frequência de comutação, tendo a capacitância C_{in} como parâmetro. Os demais componentes foram mantidos fixos. A Fig. 4-25 apresenta a tensão de barramento e a Fig. 4-26 a DHT da corrente de entrada. Observando estas figuras pode-se concluir que quanto menor for a capacitância de C_{in} , maior é a tensão máxima de barramento, porém, menor é a distorção da corrente de entrada. Aumentando-se a capacitância de C_{in} , reduz-se a tensão de barramento, porém a DHT da corrente de entrada aumenta mais rapidamente com a redução da carga (aumento da frequência).

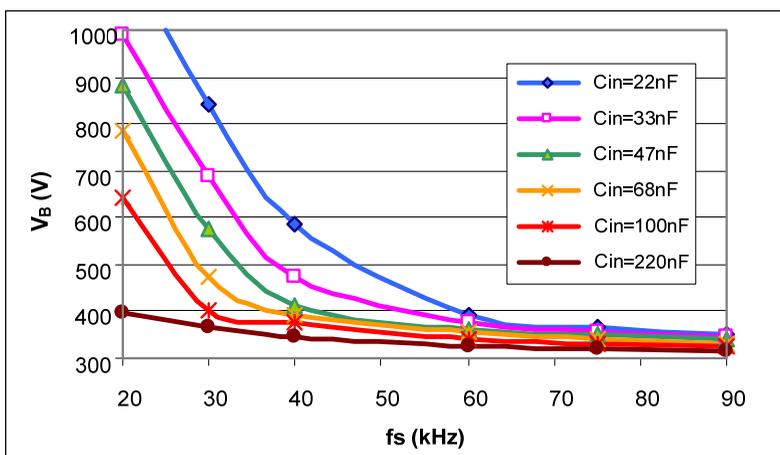


Fig. 4-25 – Máxima tensão de barramento em função da frequência de comutação tendo a capacitância C_{in} como parâmetro.

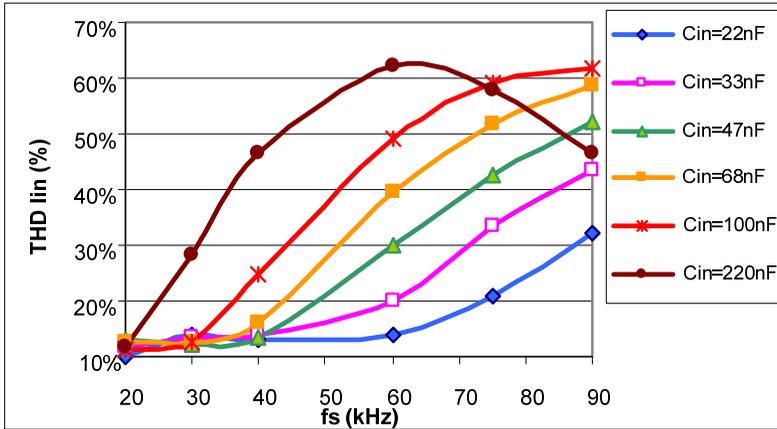


Fig. 4-26 – Taxa de distorção harmônica total da corrente de entrada em função da frequência de comutação com C_{in} como parâmetro.

A Fig. 4-27 apresenta a potência de saída em função da frequência de comutação para diferentes capacitâncias C_{in} . Variando a capacitância C_{in} , altera-se a frequência natural do circuito, ω_0 , alterando também a relação μ . Isto resulta em um deslocamento do ponto de operação, para uma mesma frequência de comutação. Contudo, quando a capacitância C_{in} é muito reduzida, neste caso as curvas de 47 nF, 33 nF e 22 nF, o comportamento do circuito se torna diferente para baixas frequências. Isto porque a capacitância C_{in} não é suficiente para suprir a carga e sua tensão cai à zero em todos os períodos, criando outras etapas de operação, diferentes das descritas. Esta figura também demonstra que, quando o circuito se comporta conforme descrito (curvas para $C_{in} = 68$ nF, 100 nF e 220 nF), a potência de saída é inversamente proporcional à frequência de comutação elevada ao quadrado, diferentemente da estrutura do capítulo três em que a potência de saída era inversamente proporcional à frequência de comutação. Isto permite uma faixa de variação de carga muito maior com a mesma variação de frequência.

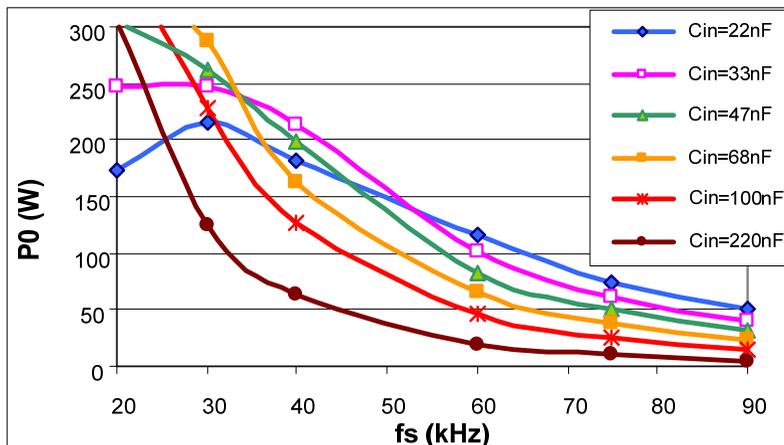


Fig. 4-27 – Potência de saída do conversor em função da frequência de comutação para diferentes capacitâncias C_{in} .

As Fig. 4-25, Fig. 4-26 e Fig. 4-27 demonstram ainda que as escolhas feitas para o cálculo de C_{in} , que levaram à capacitância de 100 nF, são adequadas, visto que apresentam uma boa relação entre tensão de barramento e TDH da corrente de entrada.

A Fig. 4-28 apresenta as formas de onda da tensão e da corrente na entrada na potência nominal. A TDH da corrente de entrada é igual a 14 % e o fator de potência é igual a 0,99. O espectro harmônico da corrente de entrada juntamente com os limites estabelecidos pela IEC 61000-3-2 Classe D estão apresentados na Fig. 4-29. Pode-se observar que a corrente de entrada atende satisfatoriamente os limites estabelecidos pela norma, com folga superior a 50 % em praticamente todos os harmônicos individuais.

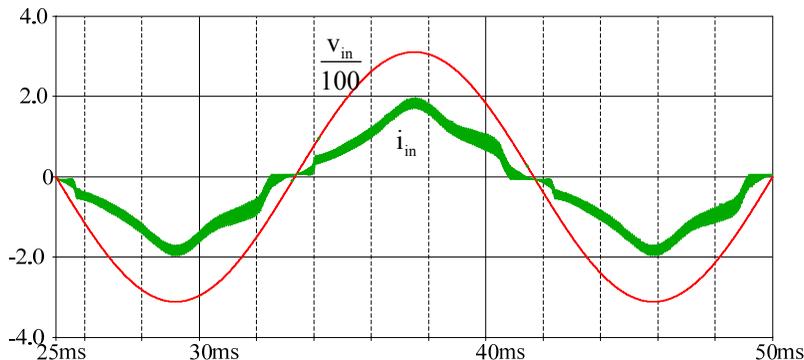


Fig. 4-28 – Tensão e corrente de entrada na potência nominal.

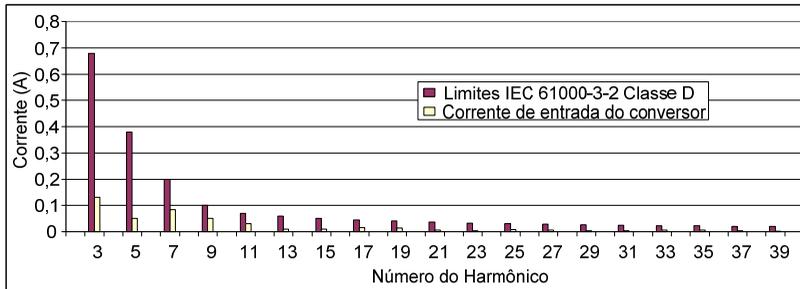


Fig. 4-29 – Análise harmônica da corrente de entrada do conversor juntamente com os limites estabelecidos pela norma.

A Fig. 4-30 apresenta as formas de onda da tensão e da corrente de saída na potência nominal. A ondulação da tensão de saída ficou limitada em 10 %, ou $\pm 5\%$ conforme especificado no projeto. É importante ressaltar que a redução do capacitor de barramento, que na prática implica na eliminação do capacitor eletrolítico por um de polipropileno, ou outro capacitor próprio para alta frequência, que estaria presente de qualquer maneira, implica que o capacitor de saída C_0 é o único elemento responsável por filtrar toda a componente de baixa frequência. Deste modo, quanto menor for a tensão de saída do conversor maior é a dificuldade de filtrar esta componente de baixa frequência.

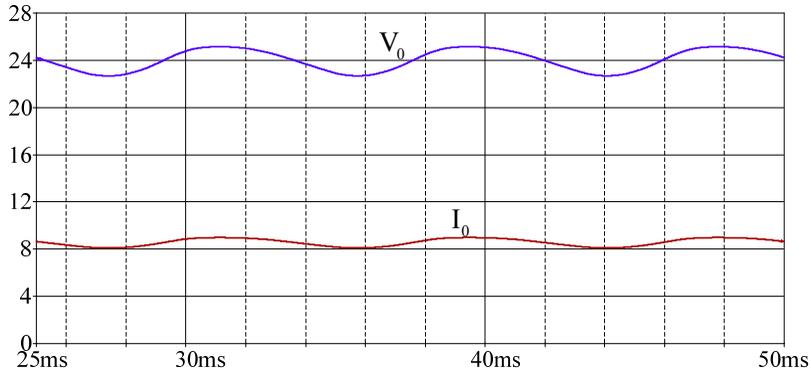


Fig. 4-30 – Tensão e corrente de saída do conversor na potência nominal.

A seguir, serão apresentadas algumas formas de onda referentes ao funcionamento interno do conversor, também na escala de frequência da rede elétrica, para fins de demonstração, visto que, até o momento, o estudo teórico não contempla o comportamento do circuito em baixa frequência. Na Fig. 4-31 pode-se observar a tensão do capacitor C_B (a) e

a tensão sobre o capacitor C_{in} (b). Conforme estabelecido no início da apresentação das etapas de operação, o funcionamento descrito só é válido caso a tensão do capacitor C_{in} não chegue a zero. Porém, como se pode observar, durante a passagem por zero da tensão de entrada a tensão de barramento cai significativamente e a tensão em C_{in} acaba chegando a zero perto destes intervalos. Deste modo, mesmo que se estendam as equações obtidas para o pico da tensão de entrada como feito no capítulo três, estas equações serão aproximações, pois não representam o funcionamento do conversor durante todo o intervalo de tempo em que a tensão sobre C_{in} atinge zero, devido à modificação das etapas de operação.

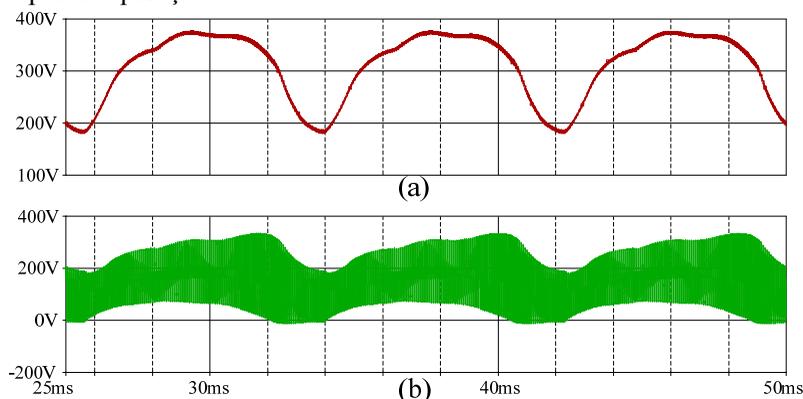


Fig. 4-31 - Resultados de simulação para: (a) Tensão de Barramento V_{CB} ,
(b) Tensão no capacitor C_{in} .

A Fig. 4-32 mostra a tensão V_{ab} , ou seja, a tensão aplicada nos terminais do transformador também na escala de tempo da rede elétrica, e um detalhe para mostrar a forma de onda na frequência de comutação, exibindo sua forma de onda característica, descrita nas etapas de operação.

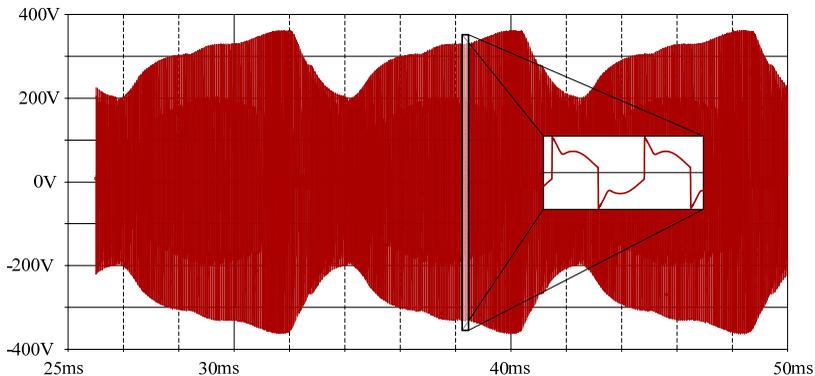


Fig. 4-32 – Tensão V_{ab} aplicada aos terminais do transformador.

4.6 RESULTADOS EXPERIMENTAIS

Com o intuito de verificar os resultados de simulação, construiu-se um protótipo obedecendo às mesmas especificações. Os valores dos componentes são os mesmos.

A Fig. 4-33 apresenta as formas de onda da corrente e da tensão de entrada para a potência nominal. A Fig. 4-33(a) apresenta a corrente de entrada sem filtro e a (b) com a adição de um pequeno filtro LC ($L = 3.3$ mH com núcleo E30/14 e $C = 220$ nF) na entrada do conversor.

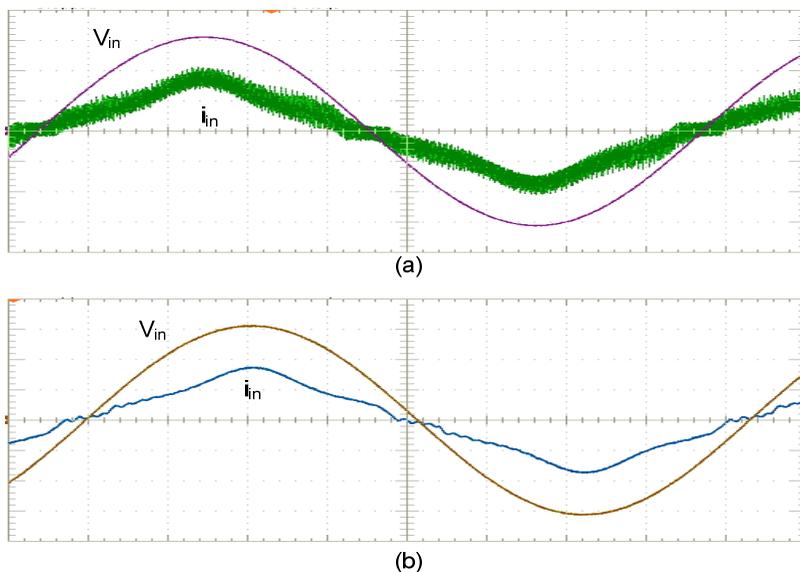


Fig. 4-33 – Tensão de entrada (100 V/div) e corrente de entrada (1 A/div) à 12Msamples para a potência de saída de 200 W: (a) Sem filtro de entrada, (b) Com a adição de um pequeno filtro de entrada.

A Fig. 4-34 apresenta o resultado da análise da qualidade da energia drenada pela fonte na condição da potência nominal. O gráfico de barras apresenta a análise harmônica da corrente de entrada, juntamente com os limites impostos pela norma IEC 61000-3-2 Classe D. A tabela à direita da figura apresenta a DHT da tensão e da corrente de entrada, a frequência da tensão de entrada, os valores eficazes da tensão e da corrente de entrada, além da potência ativa e aparente, fator de crista da tensão e da corrente e o fator de potência. Dentre estas medidas, pode-se destacar a DHT da corrente de entrada, igual a 15 %, e o fator de potência, que pode ser aproximado por 0,99. Também é possível perceber que a corrente de entrada atende aos limites da IEC com folga.

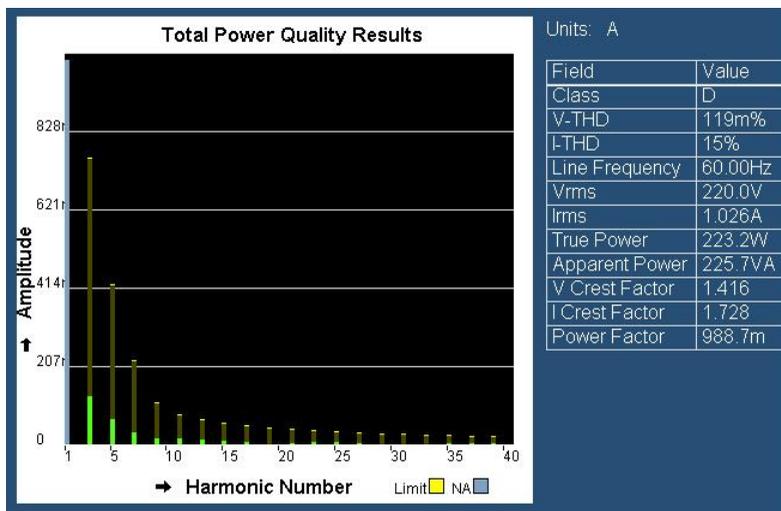


Fig. 4-34 – Análise harmônica da corrente de entrada e da qualidade da energia na potência nominal.

A Fig. 4-35 apresenta a corrente de entrada para a potência de saída de 30 W. No caso, foi a potência mais baixa medida e corresponde ao pior caso de distorção da corrente de entrada deste conversor, conforme mostrado na Fig. 4-26. É importante ressaltar que não existe exigência alguma de CFP para uma potência tão baixa. A IEC 61000-3-2 Classe D só é válida para potências superiores a 75 W. Contudo, para demonstrar que a forma de onda desta corrente não é tão degradada, aplicaram-se os limites da IEC como se fossem válidos nesta potência, cujo resultado está apresentado na Fig. 4-36.

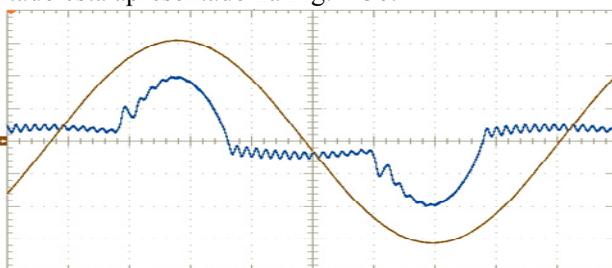


Fig. 4-35 – Tensão de entrada (100 V/div) e corrente de entrada (200 mA/div) à 12Msamples para a potência de saída de 30 W.

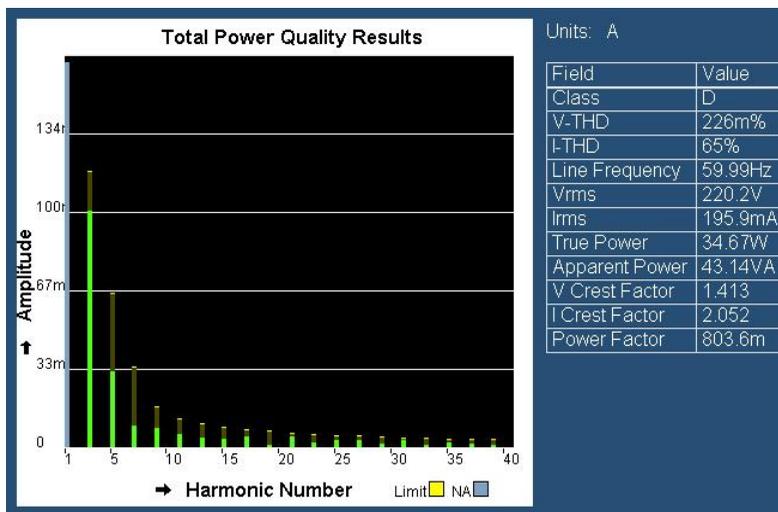


Fig. 4-36 – Análise harmônica da corrente de entrada juntamente com os limites estabelecidos pela IEC 61000-3-2 Classe D e resultados da qualidade da energia para a potência de saída de 30 W.

Observando os resultados apresentados na Fig. 4-36 pode-se perceber que a corrente de entrada atenderia aos limites impostos pela norma caso eles existissem nesta potência. A TDH da corrente de entrada ficou em 65 % e o FP = 0,80.

As oscilações da corrente de entrada nas Fig. 4-33 (b) e Fig. 4-35 são devido ao fator de amortecimento do filtro de entrada, que não foi criteriosamente projetado. Tal efeito pode ser reduzido ajustando-se o filtro adequadamente.

Variando a potência da carga desde a nominal até a potência mínima, traçaram-se as curvas de tendência do fator de potência e do rendimento do circuito. Os resultados estão apresentados na Fig. 4-37. Como se pode observar, a eficiência é elevada em toda a faixa de carga testada, sendo praticamente maior ou igual a 90 % desde a potência nominal até 20 % da mesma. Isto se deve à comutação ZVS promovida pela indutância de magnetização do transformador e não pela sua dispersão. Como ficaram evidente, as perdas adicionais por condução não afetaram significativamente o rendimento da estrutura. Os interruptores utilizados são os mesmos do protótipo utilizado no capítulo três (FCP11N60F da Fairchild). O único cuidado adicional que se teve, no projeto dos elementos do circuito, foi na escolha da seção de cobre do enrolamento primário do transformador, que deve ser adequada para

suportar a corrente adicional de magnetização. Observa-se que com as novas tecnologias de interruptores que estão sendo disponibilizados, tais como os transistores do tipo *CoolMOS*, o rendimento pode ser ainda maior do que o obtido.

A Fig. 4-38 apresenta o detalhe da comutação na potência nominal para duas diferentes situações. A primeira no instante em que a tensão de entrada encontra-se próxima de seu valor de pico (a) e a segunda quando a tensão de entrada se encontra próxima do cruzamento por zero (b).

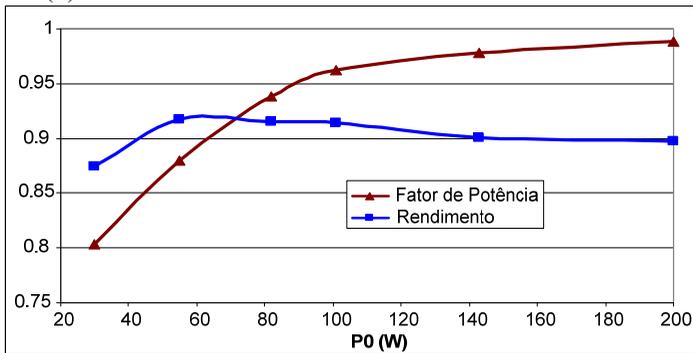


Fig. 4-37 – Rendimento e fator de potência da estrutura em função da potência de saída.

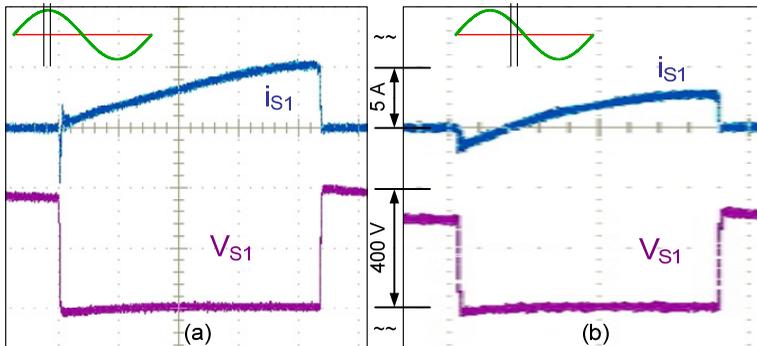


Fig. 4-38 – Detalhe da comutação no interruptor S1: (a) No instante próximo ao valor de pico da tensão de entrada e (b) Quando a tensão de entrada está próxima do cruzamento por zero.

4.7 PRINCÍPIO DE FUNCIONAMENTO E ETAPAS DE OPERAÇÃO COM MODULAÇÃO PWM CONVENCIONAL – MOD.2

O segundo método de comando dos interruptores consiste em comandá-los com uma defasagem de 180 graus com razão cíclica que pode variar entre zero e 50% para regular a tensão de saída perante variações de carga. A principal diferença está na perda da comutação ZVS para baixos valores de razão-cíclica.

No instante anterior a t_0 , o interruptor S_1 se encontrava bloqueado e o interruptor S_2 conduzia a corrente do primário do transformador através de L_{in2} .

Primeira Etapa (t_0, t_1): No instante t_0 o interruptor S_2 é comandado a bloquear sob tensão nula. A corrente que circulava pelo indutor L_r força a descarga do capacitor interno de S_1 , C_{S1} , e a carga de C_{S2} até o instante t_1 , quando a tensão sobre C_{S1} chega a zero e sobre C_{S2} se iguala a V_{CB} .

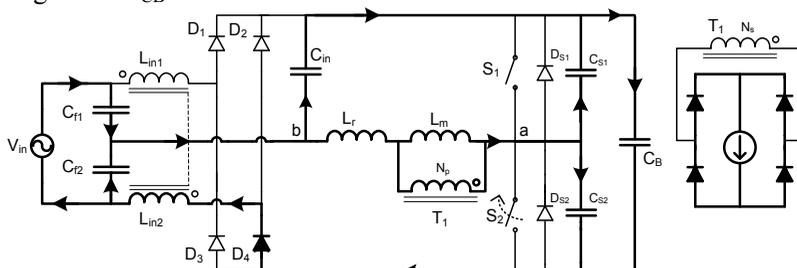


Fig. 4-39 – Primeira etapa de operação.

Segunda Etapa (t_1, t_2): O diodo em antiparalelo com o interruptor S_1 assume a corrente de desmagnetização da indutância de dispersão do transformador, também contribuindo para a desmagnetização do enrolamento primário do transformador, fornecendo energia para o capacitor C_B . A tensão V_{ab} é grampeada em V_{Cin} e, ao final desta etapa a corrente através da indutância de dispersão do transformador se anula.

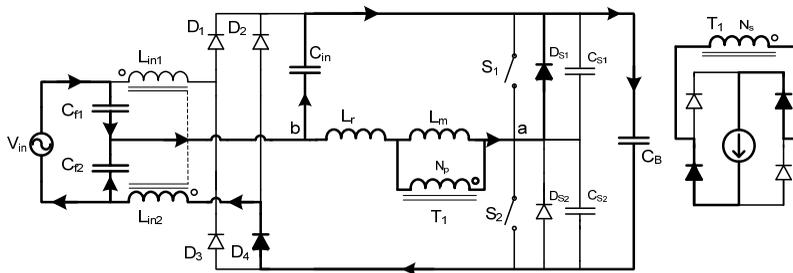


Fig. 4-40 – Segunda etapa de operação.

Terceira Etapa (t_2 , t_3): No instante t_2 , a corrente do indutor L_r chega a zero, e ambos os interruptores estão bloqueados. Os capacitores C_{f2} e C_{in} entregam energia para C_B através do indutor L_{in2} , formando um circuito LC série. A tensão sobre cada um dos interruptores chega ao equilíbrio teórico de $V_B/2$.

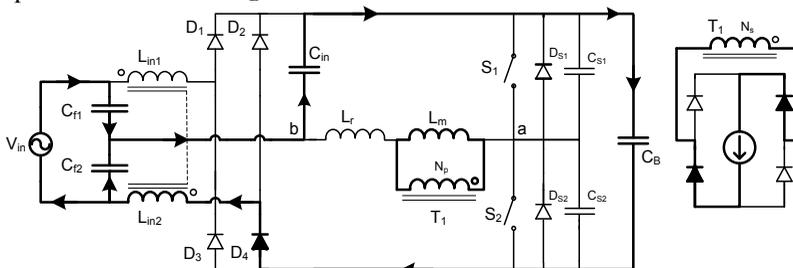


Fig. 4-41 - Terceira etapa de operação.

Quarta Etapa (t_3 , t_4): No instante t_3 , o interruptor S_1 é comandado a conduzir. O capacitor C_{in} se descarrega, enviando energia para o primário do transformador até que sua tensão chegue a $V_B/2$ no instante t_4 .

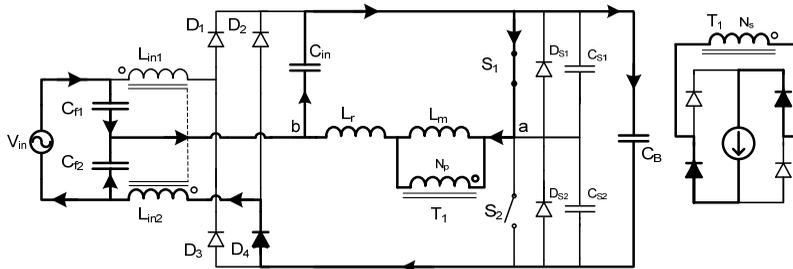


Fig. 4-42 - Quarta etapa de operação.

Quinta Etapa (t_4 , t_5): A partir do instante t_4 , o diodo D_1 é diretamente polarizado, iniciando a etapa de transição de corrente dos

indutores L_{in1} e L_{in2} . A corrente em L_{in1} cresce e a corrente em L_{in2} decresce. A derivada da corrente nos indutores depende da indutância de dispersão dos indutores acoplados. Se a indutância de dispersão for nula, esta etapa ocorre instantaneamente.

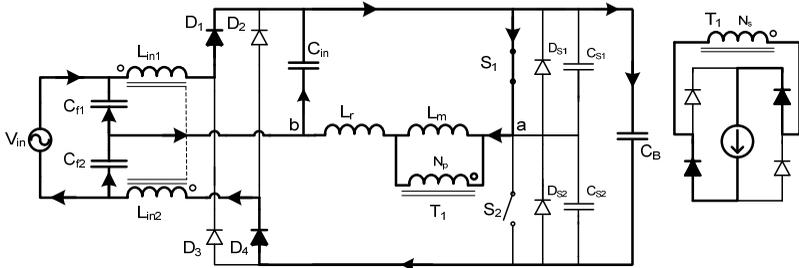


Fig. 4-43 – Quinta etapa de operação.

Sexta Etapa (t_5 , t_6): A partir do instante t_5 , a tensão sobre o capacitor C_{in} é grampeada em $V_{CB}/2$. A corrente de L_r se divide igualmente entre os indutores de entrada L_{in1} e L_{in2} , fazendo as correntes dos diodos D_1 e D_4 aumentarem e diminuírem, respectivamente, conforme a variação de carga de C_B . Ao final desta etapa a corrente de C_B se anula, bloqueando o diodo D_4 naturalmente.

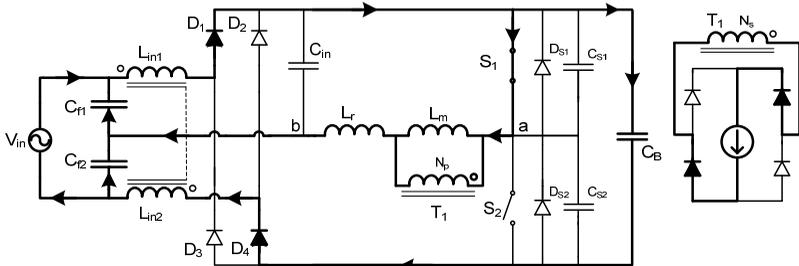


Fig. 4-44 – Sexta etapa de operação.

Sétima Etapa (t_6 , t_7): A partir do instante t_6 , o indutor L_{in1} assume a corrente, fornecendo energia para o primário do transformador em paralelo com o capacitor C_{in} . Esta etapa termina no instante t_7 , quando o interruptor S_1 é comandado a bloquear.

Décima Etapa (t_9, t_{10}): Em t_9 , a corrente do indutor L_r chega a zero, e ambos os interruptores estão bloqueados. A tensão sobre cada um dos interruptores chega ao equilíbrio teórico de $V_B/2$.

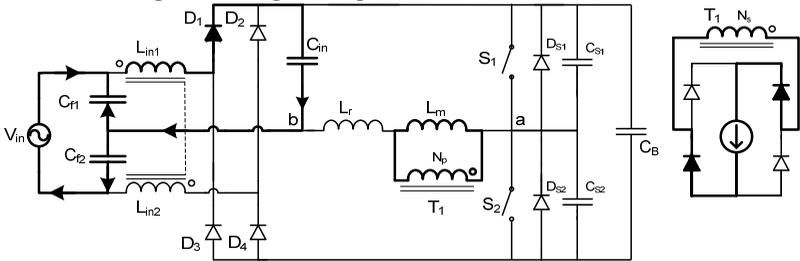


Fig. 4-48 – Décima etapa de operação.

Décima Primeira Etapa (t_{10}, t_{11}): Em t_{10} , a corrente no indutor L_r inverte de sentido, passando a crescer com a corrente de descarga de C_B até o instante t_{11} , quando a tensão no capacitor C_{in} atinge $V_B/2$.

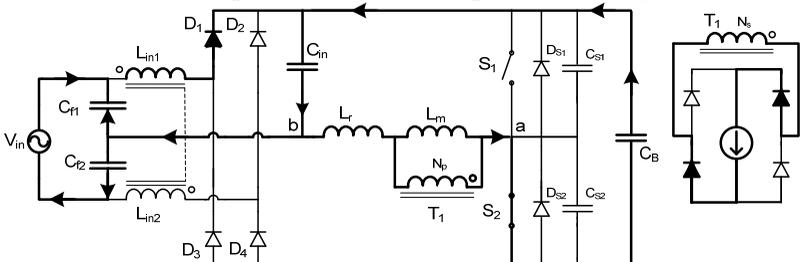


Fig. 4-49 – Décima primeira etapa de operação.

Décima segunda Etapa (t_{11}, t_{12}): A partir do instante t_{11} , quando a tensão no capacitor C_{in} atinge $V_B/2$, o diodo D_4 é diretamente polarizado, fazendo com que ocorra a transição da corrente dos indutores L_{in} , como na quinta etapa.

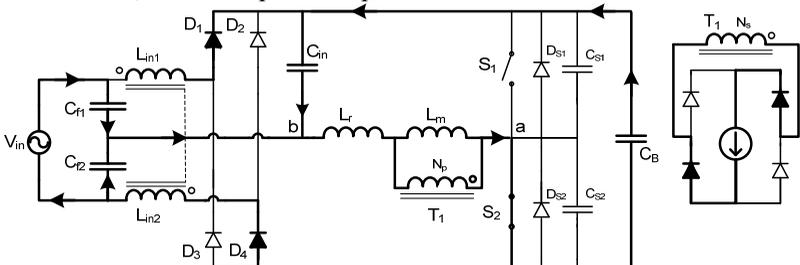


Fig. 4-50 – Décima segunda etapa de operação.

Décima Terceira Etapa (t_{12} , t_{13}): Como ocorre durante a sexta etapa, a tensão sobre o capacitor C_{in} permanece grampeada em $V_B/2$, não havendo variação de carga sobre o mesmo. A transição de corrente dos indutores L_{in} ocorre de acordo com a variação de carga sobre C_B . No instante t_{11} o diodo D_1 é naturalmente bloqueado com a passagem da corrente de C_B por zero.

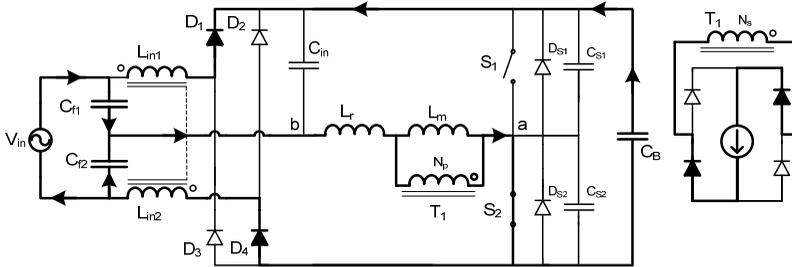


Fig. 4-51 – Décima terceira etapa de operação.

Décima Quarta Etapa (t_{13} , t_{14}): Em t_{13} , com o bloqueio de D_1 , a corrente do indutor L_r é composta pela soma das correntes do capacitor C_{in} com a corrente de L_{in2} , ocorrendo uma etapa semelhante à sétima, porém no sentido contrário. Ao final desta etapa, no instante t_{14} , o interruptor S_2 é comandado a bloquear, iniciando um novo ciclo.

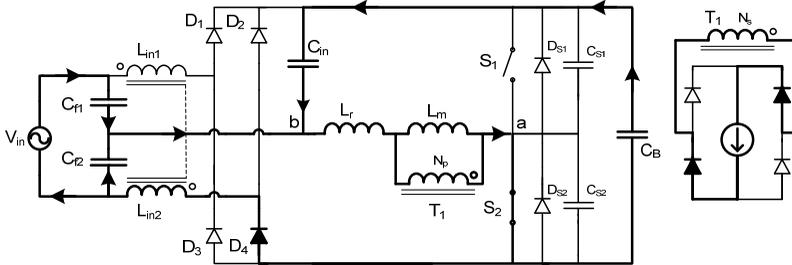


Fig. 4-52 – Décima quarta etapa de operação.

As principais formas de onda descritas nas etapas de operação estão apresentadas na Fig. 4-20.

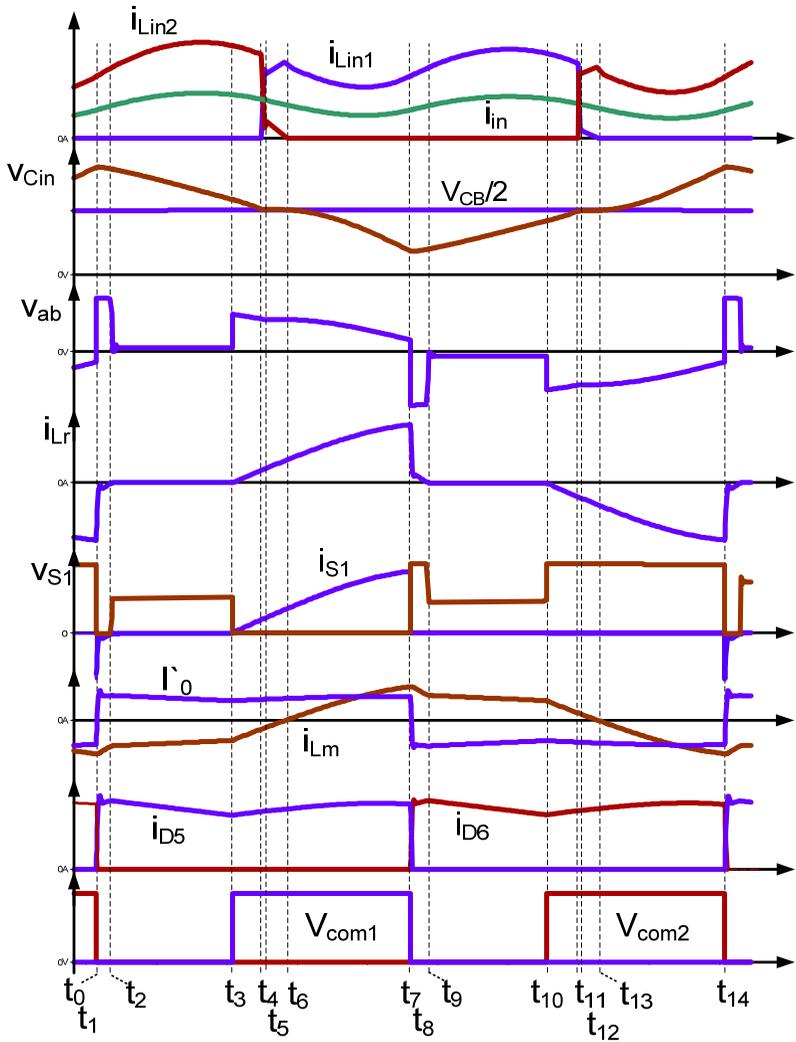


Fig. 4-53 – Principais formas de onda da estrutura proposta.

4.8 *COMPARAÇÃO ENTRE OS DOIS MODOS DE MODULAÇÃO*

Com o objetivo de evidenciar as principais diferenças, vantagens e desvantagens entre as duas técnicas de modulação propostas, apresenta-se a seguir um breve comparativo.

A principal diferença nas etapas de operação está no estado criado nos instantes em que ambos os interruptores estão bloqueados no Mod. 2, que não ocorre no Mod. 1. A Fig. 4-54 apresenta as principais formas de onda da estrutura para os dois modos de operação, lado a lado. Assim, pode-se observar que houve um acréscimo na ondulação da corrente de entrada no Mod.2 devido ao maior tempo operando como circuito LC série. Além disso, é possível observar que no Mod. 2 não ocorre comutação ZVS na entrada em condução dos interruptores.

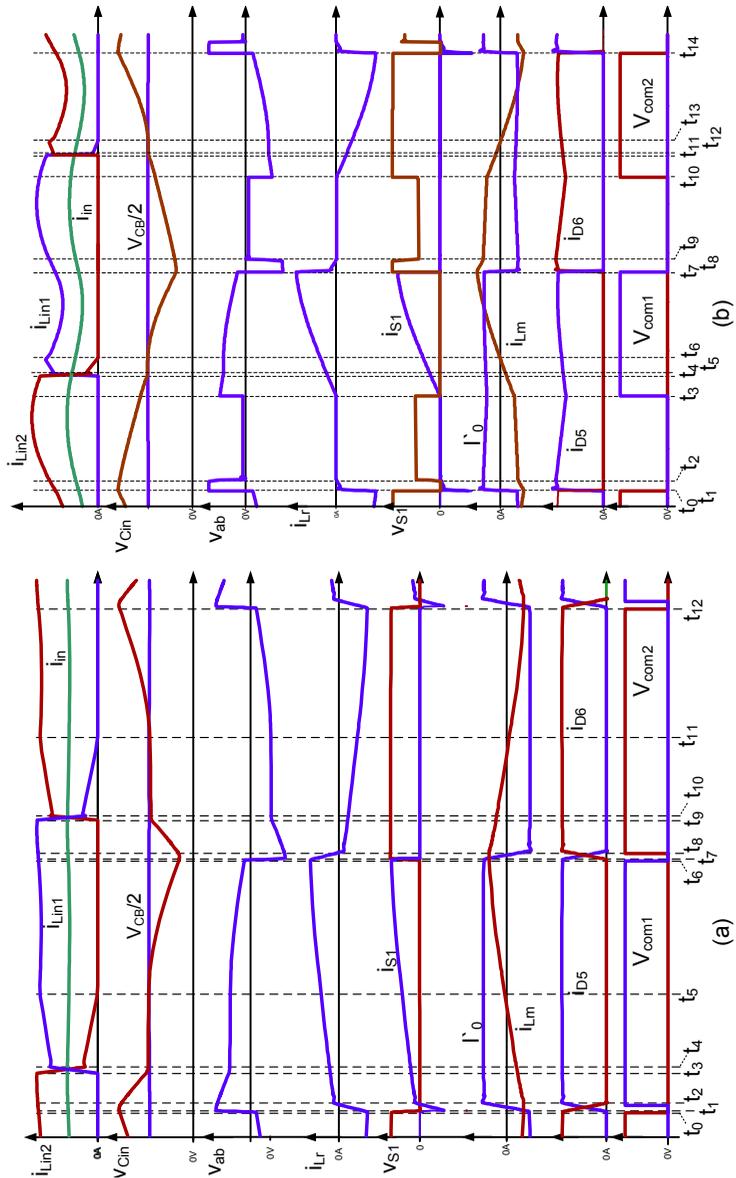


Fig. 4-54 – Principais formas de onda durante um período de comutação para os dois modos de modulação: (a) Mod. 1, (b) Mod. 2.

Para que se pudesse fazer um comparativo com resultados de simulação e experimentais para ambos os modos, optou-se por utilizar o

mesmo protótipo. Portanto, não foi desenvolvida uma nova metodologia de projeto para a obtenção dos valores dos componentes do conversor operando no Mod. 2, utilizando-se o mesmo apresentado na Seção 4.4 em ambos os casos. O único ajuste necessário para garantir que o circuito operasse na potência nominal nos dois diferentes modos foi uma pequena modificação da frequência de comutação nominal, que foi de 30 kHz para 28 kHz, conforme apresentado em [62].

Os quadros Quadro 4-3 e Quadro 4-4 apresentam as especificações do projeto (as mesmas apresentadas na seção 4.4) e os valores dos componentes utilizados.

Quadro 4-3 – Especificações de projeto

	Parâmetro	Valor
	Tensão de Alimentação - V_i	220 $V_{ef} \pm 10\%$ / 60 Hz
	Tensão de Saída - V_o	24 $V_{dc} \pm 10\%$
	Potência nominal de saída - P_o	200 W
	Norma a atender	IEC 61000-3-2 Classe D
Mod. 1	Frequência de comutação nominal - f_s	30 kHz
	Máxima Freq. de comutação	75 kHz
Mod. 2	Freq. De comutação nominal - f_s	28 kHz
	Razão-cíclica nominal	42 %

Quadro 4-4 – Valor dos componentes utilizados na simulação e no protótipo

Parâmetro	Valor do Componente
L_{in1}, L_{in2}	500 μ H, 2% de dispersão
C_{f1}, C_{f2}	1 μ F
T_1	n = 6.2
L_m	500 μ H
L_r	12 μ H
C_B	1 μ F
C_{in}	100 nF
L_o	50 μ H
C_o	9900 μ F

A Fig. 4-55 apresenta resultados de simulação para a tensão de barramento V_B e para a tensão no capacitor C_{in} nos dois modos de operação na escala de tempo do período da tensão da rede elétrica. É possível observar que existe uma pequena diferença na envoltória da

ondulação da tensão em ambos os componentes, o que acabou gerando um perfil diferente para a corrente de entrada em cada modo de operação. A Fig. 4-56 apresenta resultados de simulação para a tensão e a corrente de entrada para os dois modos de operação. A Fig. 4-57 apresenta os resultados experimentais para a tensão e a corrente de entrada com e sem a adição de um filtro de entrada.

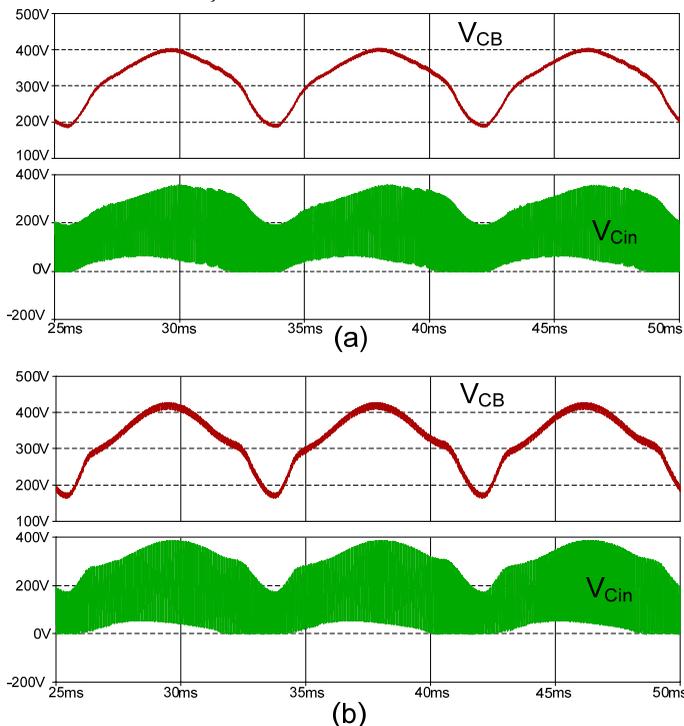


Fig. 4-55 – Resultados de simulação para a tensão de barramento V_B e tensão sobre o capacitor C_{in} para os dois modos de modulação: (a) Mod.1, (b) Mod. 2.

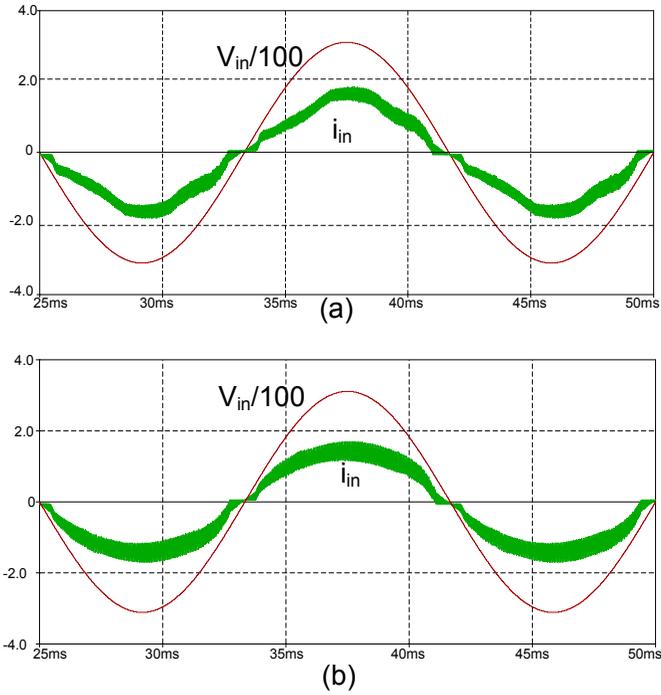


Fig. 4-56 - Resultados de simulação para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação: (a) Mod. 1, (b) Mod. 2.

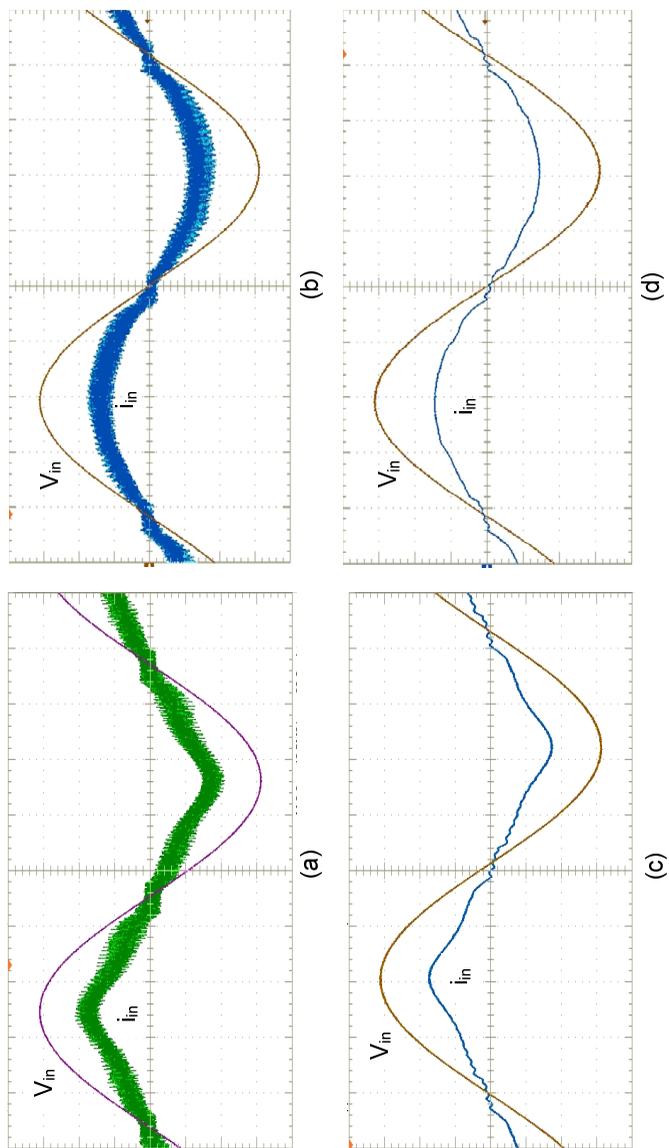


Fig. 4-57 – Resultados experimentais para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação na potência nominal de 200 W na saída : (a) Mod. 1 sem filtro, (b) Mod. 2 sem filtro, (c) Mod. 1 com filtro adicional, (d) Mod. 2 com filtro adicional.

A Fig. 4-58 apresenta os resultados experimentais para a análise harmônica da corrente de entrada, juntamente com os limites impostos pela IEC 61000-3-2 Classe D, além de outras medições de qualidade de energia.

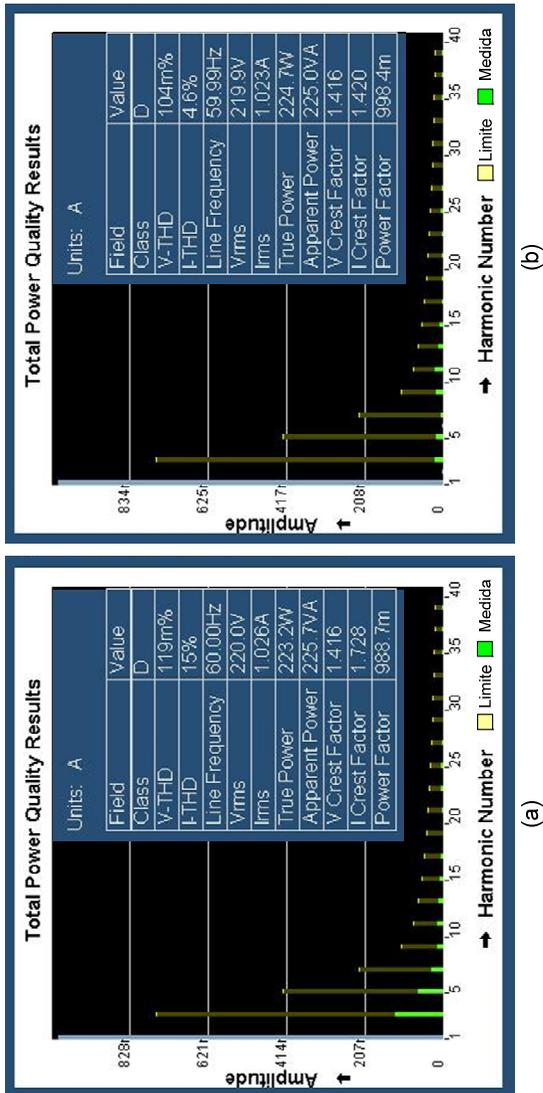
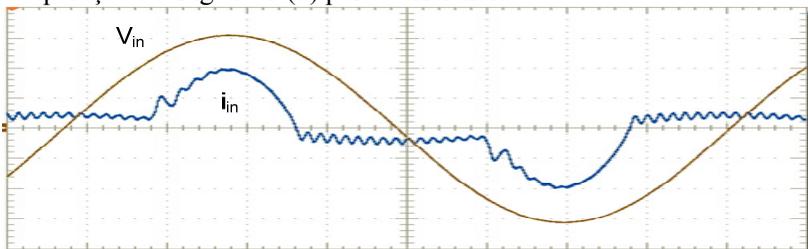
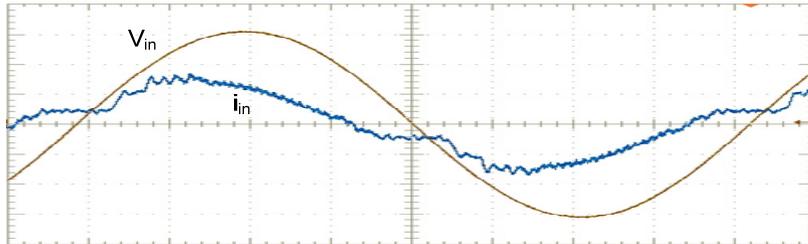


Fig. 4-58 – Resultado da análise harmônica realizada no osciloscópio na potência nominal: (a) Mod. 1, (b) Mod. 2.

Com a redução da potência de saída, a diferença entre as duas técnicas se torna mais evidente na corrente de entrada. No Mod. 1 ocorre o estreitamento do intervalo de condução da corrente com a redução da potência, o mesmo não ocorre na mesma proporção quando a razão cíclica é reduzida no Mod.2, distorcendo menos a corrente de entrada e apresentando fator de potência mais elevado, conforme mostrado nas Fig. 4-59 e Fig. 4-60. Contudo, a redução da razão cíclica torna a entrada em condução dos interruptores dissipativa, o que acaba acarretando em maiores perdas nas menores potências para o Mod.2. A Fig. 4-61 (a) apresenta curvas comparativas do FP para os dois modos de operação e a Fig. 4-61 (b) para a eficiência.



(a)



(b)

Fig. 4-59 - Resultados experimentais para a tensão de entrada V_{in} e corrente de entrada i_{in} para os dois modos de modulação com potência de saída de 30 W: (a) Mod.1, (b) Mod. 2.

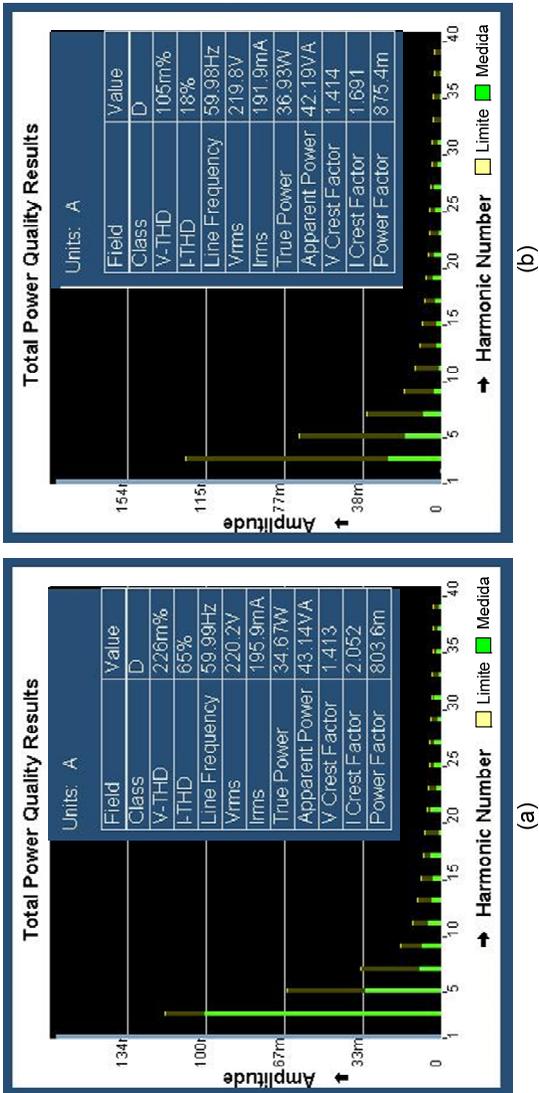


Fig. 4-60 - Resultado da análise harmônica realizada no osciloscópio: (a) Mod. 1, (b) Mod. 2.

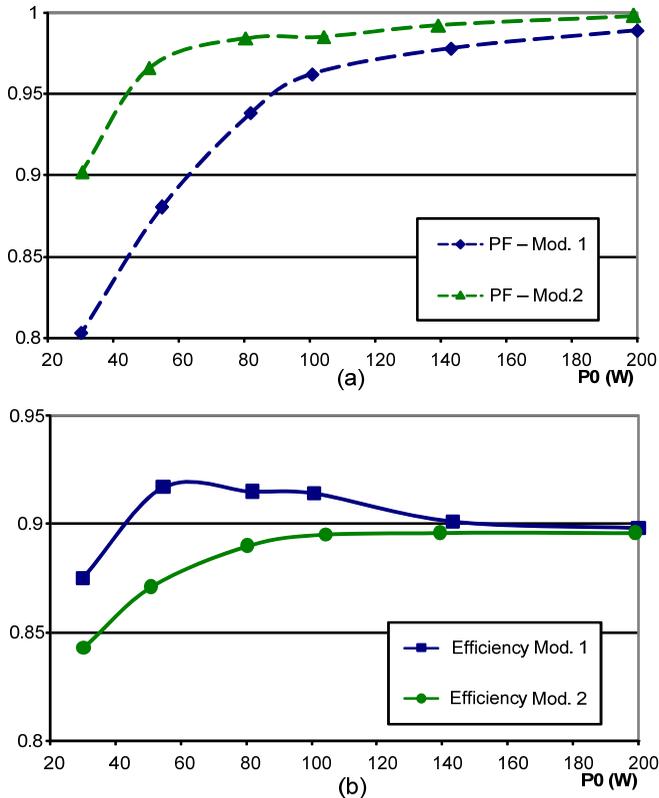


Fig. 4-61- Resultados experimentais para os dois modos de modulação: (a) Fator de potência, (b) Rendimento.

Como é possível constatar, os dois diferentes modos de modulação acabaram gerando vantagens e desvantagens distintas. Enquanto o Mod. 1 apresentou melhor eficiência para a ampla faixa de variação de carga, o Mod.2 apresentou melhor fator de potência.

4.9 CONCLUSÃO

Neste capítulo foram apresentados os resultados referentes aos estudos de uma nova fonte de alimentação com CFP de estágio único baseada em uma estrutura *charge-pump*. Foi possível utilizar o conhecimento prévio do funcionamento do circuito, obtido através de

simulações, para desenvolver uma metodologia de projeto. Os resultados obtidos mostraram-se coerentes com as etapas de operação descritas.

Apesar do estudo que descreve o comportamento do conversor dentro do período de comutação ter-se mostrado adequado e comprovado, não foi possível obter um equacionamento que descreva o comportamento do conversor dentro de um período da rede elétrica, o qual permitiria obter as curvas de fator de potência e a característica de saída, como as apresentadas no capítulo três. Isto se deve à característica de transferir energia para a saída diretamente a partir da entrada, sem um capacitor de barramento. Deste modo, existe um intervalo próximo à passagem por zero da tensão de entrada em que o comportamento do circuito é outro, pois este não consegue transferir energia para a saída.

O conversor apresentado tem sua aplicação em fontes de baixa potência, até 300 W. Suas principais características são: elevado fator de potência, alto rendimento para larga faixa de variação de carga, alta densidade de potência e número reduzido de componentes, esperando-se um custo reduzido. Suas principais vantagens sobre muitas soluções de estágio único são: tensão de barramento reduzida, a possibilidade de não se utilizar um capacitor eletrolítico no barramento cc e corrente de entrada em modo de condução contínua. Em [63] foi apresentada uma aplicação desta topologia como *driver* de LEDs de potência para iluminação pública. Esta topologia é especialmente interessante para esta aplicação devido à possibilidade de não se utilizar capacitores eletrolíticos, principal fator limitante da vida de *drivers* para LEDs cuja vida pode chegar a 100.000 horas. Além disso, o circuito pode ser facilmente implementado com variação da intensidade luminosa, além de apresentar elevado fator de potência e rendimento.

A principal desvantagem desta estrutura está na impossibilidade de transferir energia para a saída durante os vales da tensão de entrada, necessitando de capacitores de valores elevados na saída para filtrar a ondulação de 100 Hz ou 120 Hz.

Quanto à sua aplicação como fonte de alimentação em geral, apesar da necessidade de maior capacitância na saída, capacitores eletrolíticos de baixa tensão custam menos do que os de tensão elevada. Contudo, em aplicações com tensão de saída inferiores a 12 V e que tenham forte restrição na ondulação de baixa frequência, pode ser necessária a utilização de um capacitor de barramento de valor elevado.

Com relação ao método de controlar a potência, muitos autores citam a operação com frequência variável (Mod. 1) como sendo uma desvantagem. Porém, ela elimina o problema da elevação da tensão de

barramento com a redução da carga, como já se havia constatado em [37]. Além disso, foi constatado através de simulações e resultados experimentais que, no conversor proposto, a potência de saída é inversamente proporcional ao quadrado da frequência de comutação, o que permite uma larga faixa de variação de carga com uma faixa de variação de frequência mais estreita.

No que diz respeito aos métodos de modulação dos interruptores, pode-se concluir que o Mod. 1 apresenta melhor eficiência para ampla faixa de variação de carga e que o Mod. 2 apresenta melhor fator de potência para variações de carga, além de apresentar FP próximo à unidade na potência nominal. Vale destacar que a implementação prática do circuito é mais simples no Mod. 2, pois pode-se utilizar qualquer CI disponível no mercado para a implementação da modulação PWM convencional do conversor meia-ponte. Enquanto para a implementação do Mod. 1 seria necessário encontrar algum controlador que permita variar a frequência de comutação. No caso do protótipo implementado, usou-se um microcontrolador para executar esta função.

5 CONCLUSÕES GERAIS

Foi efetuado um extenso estudo bibliográfico com o objetivo de identificar as principais técnicas de correção de fator de potência para fontes de alimentação e suas limitações. O foco do estudo foi direcionado para as estruturas de estágio único visando obter uma estrutura com elevados rendimento e fator de potência e baixo custo esperado.

No capítulo três foi efetuado um novo estudo da estrutura já apresentada em [37], onde foi apresentado um equacionamento mais completo. Entretanto, algumas dificuldades em determinar as condições iniciais dos elementos levaram a um estudo simplificado, que se mostrou adequado para o projeto quando algumas restrições de parâmetros são impostas. A continuidade deste estudo permitirá a implementação de um sistema de controle que atuará na razão cíclica e na frequência de comutação. Também foi apresentado o estudo necessário para que se obtenha comutação ZVS com o auxílio da indutância magnetizante do transformador, permitindo que se amplie a faixa de carga em que se tem comutação suave. Os resultados de simulação e experimentais confirmaram o elevado fator de potência para uma ampla faixa de variação de carga, atendendo aos limites impostos pela IEC 61000-3-2 classe D mesmo na potência de 50 W, em que os limites da norma já não são mais válidos, mas que poderão valer no futuro. O rendimento também se mostrou elevado para uma boa faixa de carga (100 % - 40 %), porém caiu acentuadamente nas potências mais baixas devido à perda de comutação suave. Este problema poderá ser resolvido com o auxílio da comutação ZVS pela indutância de magnetização do transformador.

No capítulo quatro foram apresentadas novas estrutura para fontes de alimentação, baseadas na técnica *CS-CPPFC (Current Source Charge-Pump Power Factor Correction)* ou *charge-pump* do tipo fonte de corrente, utilizada em reatores eletrônicos. Uma das estruturas foi escolhida para estudo e os resultados mostraram que é possível projetá-la com capacitor de barramento reduzido, embora seja complexo equacionar seu comportamento na frequência da rede elétrica. Esta estrutura pode ser interessante para aplicações de baixa potência e preferencialmente com tensão de saída acima de 24 V devido à ondulação de baixa frequência, apresentando o mesmo problema das estruturas de estágio único sem barramento intermediário, como é o caso do *SEPIC* e outros, porém, com a vantagem de possuir comutação ZVS

para toda a faixa de carga. Uma aplicação interessante para esta estrutura é utilizá-la como *driver* para LEDs de potência, principalmente em iluminação pública [63], em que a ondulação de 120 Hz é tolerável, visto que até os dias de hoje, boa parte dos reatores em funcionamento são eletromagnéticos, operando na frequência da rede elétrica.

Os resultados experimentais da estrutura do capítulo quatro também mostraram-se satisfatórios do ponto de vista da correção do fator de potência, atendendo aos limites estabelecidos pela IEC 61000-3-2 Classe D, mesmo com uma DHT da corrente elevada, quando comparada à estrutura do capítulo três. O rendimento mostrou-se elevado, próximo de 90 % para toda a faixa de carga testada. Isto comprovou a eficácia de se utilizar a indutância de magnetização do transformador no auxílio da comutação suave, pois o acréscimo da circulação de energia reativa não aumentou significativamente as perdas de condução a ponto de comprometer o rendimento da estrutura.

6 REFERÊNCIAS BIBLIOGRÁFICAS

- [1] MAMMANO, B. B., “Improving Power Supply Efficiency – The Global Perspective”, SEM1700 – 2006-2007 Power Supply Design Seminar, Texas Instruments inc, pp.1-1, 1-9 – 2006.
- [2] QIAN, J., LEE, F. C., “Charge Pump Power-Factor-Correction Technologies Part I: Concept and Principle”, *IEEE Transactions on Power Electronics*, Vol. 15, n° 1, pp.121-129, January 2000.
- [3] KASSICK, E. V., “Harmônicas em Sistemas Industriais de Baixa Tensão”, Apostila utilizada no curso de pós-graduação em Eletrônica de Potência”, INEP – UFSC, Florianópolis, 2004.
- [4] IEEE 519 – 1992, “Standard Practices and Requirements for Harmonic Control in Electrical Power Systems”, *IEEE Industry Applications Society/ Power Engineering Society, USA, 1993*.
- [5] NORMA IEC 61000–3–2, “Limits for Harmonic Current Emission (equipment input current ≤ 16 A per phase)”, *International Electrotechnical Commission, Switzerland, 2000*.
- [6] NORMA ANEEL - Agência Nacional de Energia Elétrica (ANEEL) Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST) - resolução normativa número 395/2009, Módulo 8 – Qualidade da Energia Elétrica, Revisão 1, 2010.
- [7] FERNÁNDEZ, A., SEBASTIÁN, J., HERNANDO, M. M., VILLEGAS, P., GARCÍA, J., “Helpful Hints to Select a Power-Factor-Correction Solution for Low- and Medium-Power Single-Phase Power Supplies”, *IEEE Transactions on Industrial Electronics*, Vol. 52, n° 1, pp. 46-55, February 2005.
- [8] SHARIFIPOUR, B., HUANG, J. S., LIAO, P., HUBER, L., JOVANOVIĆ, M. M., “Manufacturing and Cost Analysis of Power-Factor-Correction Circuits”, *IEEE Applied Power Electronics Conference and Exposition, APEC '98*, pp. 490-494, 1998.
- [9] BATSCHAUER, A. L., “Projeto de Reatores Eletrônicos para Lâmpadas de Vapor de Sódio de Alta Pressão de 250 W e 400 W”, *Dissertação (Mestrado em Engenharia Elétrica) UFSC – INEP, Florianópolis, 2002*.
- [10] PÉRES, A., MARTINS, D. C., BARBI, I., “Zeta Converter Applied in Power Factor Correction”, *Power Electronics*

- Specialists Conference, PESC '94 Record., Vol. 2, pp. 1152-1157, 1994.*
- [11] QIAN, J., LEE, F. C., “Voltage-Source Charge-Pump Power-Factor-Correction AC/DC Converters”, *IEEE Transactions on Power Electronics, Vol. 14, n° 2, pp.350-358, March 1999.*
 - [12] LIU, K. H., LIN, Y. L., Lin, “Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous Mode Boost Converter,” *IEEE Power Electronics Specialists Conference, PESC'89, pp. 825-829, 1989.*
 - [13] JINDONG, Z., “Advanced Integrated Single-Stage Power Factor Correction Techniques”, *Virginia Tech Thesis, 2001.*
 - [14] QIAN, J., “Advanced Single-Stage Power Factor Correction Techniques”, *Virginia Tech Thesis, 1997.*
 - [15] TAKAHASHI, I, “Power Factor Improvement of a Diode Rectifier Circuit by Dither Signals” *IEEE Industry Applications Society Annual Meeting, Vol. 2, pp. 1289-1294, 1990.*
 - [16] TAKAHASHI, I, IGARASHI, R. Y., “A Switching Power Supply of 99% Power Factor by the Dither Rectifier”, *IEEE Telecommunications Energy Conference, INTELEC'91, pp. 714-719, 1991.*
 - [17] REDL, R., BALOGH, L., SOKAL, N. O., “A New Family of Single-Stage Isolated Power-Factor Correctors with Fast Regulation of the Output Voltage”, *IEEE Power Electronics Specialists Conference, PESC'94, pp.1137-1144, 1994.*
 - [18] GARCÍA, O., COBOS, J. A., ALOU, P., PRIETO, R., UCEDA, J., “A Simple Single switch single stage AC/DC converter with fast output voltage regulation”, *IEEE Transactions on Power Electronics, Vol. 17, no. 2, pp. 163-171, 2002.*
 - [19] QIU, W., WU, W., RUSTON, K., MAO, H., BATARSEH, I., “Bi-flyback Single-stage PFC Converter with Valley Switching Technique”, *IEEE Power Electronics Specialists Conference PESC' 2003, pp. 803-807, 2003.*
 - [20] HUBER, L., JOVANOVIC, M. M., “Single-stage, single-switch, isolated power supply technique with input current shaping and fast output-voltage regulation for universal input-voltage-range applications”, *IEEE APEC'97, pp. 272-280, 1997.*
 - [21] SEBASTIÁN, J., FERNÁNDEZ, A., VILLEGAS, P., HERNANDO, M.M., LOPERA, J.M., “Improved active input current shapers for converters with symmetrically driven transformer”, *IEEE Trans. Ind. Appl., Vol. 37, no. 2, pp.592-600, 2001.*

- [22] WEINBERG, A. H., Boldo P. R., “A High Power, High Frequency, DC to DC Converter for Space Applications”, *IEEE Power Electronics Specialists Conference, PESC'92*, pp.1140-1147.
- [23] TORRICO, G. V. B., BARBI, I., “Isolated Flyback-Current-Fed Push-Pull Converter for Power Factor Correction” *IEEE Power Electronics Specialists Conference, PESC'96*, pp.1184-1190.
- [24] KHERALUWALA, M.H., STEIGERWALD, R. L., GURUMOORTHY, R., “A Fast-Response High Power Factor Converter with a Single Power Stage”, *IEEE Power Electronics Specialists Conference, PESC'91*, pp. 769-779, 1991.
- [25] SCUTTEN, M. J., STEIGERWALD, R. L., KHERALUWALA, M. H., “Characteristics of Load Resonant Converters Operated in a High-Power Factor Mode”, *IEEE Transactions on Power Electronics, Vol. 7, n° 2*, pp.304-314, April 1992.
- [26] BELAGULI, V., BHAT, A. K. S., “High Power Factor Operation of DCM Series-Parallel Resonant Converter”, *IEEE Transactions on Aerospace and Electronic Systems, Vol. 35, n° 2*, pp. 602-613, April 1999.
- [27] TANAVADE, S. S., CHAUDHARI, Mrs. M. A., SURYAWANSHI, H. M., THAKRE, V. N. I. T., “Design of Resonant Converter for High Power Factor Operation and Optimum Losses in Magnetic Components”, *IEEE Power Electronics Specialists Conference, (PESC 2004)*, pp. 1818-1822, 2004.
- [28] TEODORESCU, R., KJÆR, S. B., NIELSEN, S.M., BLAABJERG, F., PEDERSEN, J. K., “Comparative Analysis of Three Interleaved Boost Power Factor Corrected Topologies in DCM”, *IEEE Power Electronics Specialists Conference, 2001. PESC.2001, vol. 1*, pp.-3-7, June 2001.
- [29] TAO, F., LEE, F. C., “A critical-conduction-mode single-stage power-factor-correction electronic ballast”, *IEEE Applied Power Electronics Conference e Exposition, APEC 2000, Vol. 1*, pp. 603-609, 2000.
- [30] TAO, F., LEE, F. C., “An Interleaved Single-Stage Power-Factor-Correction Electronic Ballast”, *IEEE Applied Power Electronics Conference e Exposition, APEC 2000, Vol. 1*, pp. 617-623, 2000.
- [31] TAO, F., LEE, F. C., “Advanced High-Frequency Electronic Ballasting Techniques for Gas Discharge Lamps”, *Virginia Tech Thesis, 2000*.

- [32] WU, T.-F., HUNG, J.-C., TSENG, S.-Y., CHEN, Y.-M., “Analysis and Design of a Battery Charger with Interleaved PFC Based on an Asymmetrical Half-Bridge Topology”, *IEEE Telecommunications Energy Conference, INTELEC’ 2003*, pp. 579-585, October 2003.
- [33] WU, T.-F., HUNG, J.-C., TSENG, S.-Y., CHEN, Y.-M., “A Single-Stage Fast Regulator with PFC Based on an Asymmetrical Half-Bridge Topology”, *IEEE Transactions on Industrial Electronics, Vol. 52, No. 1, February 2005*.
- [34] LEE, J.-Y., MOON, G.-W., YOUN, M.-J., “Design of a Power-Factor-Correction Converter Based on Half-Bridge Topology”, *IEEE Transactions on Industrial Electronics, Vol. 46, No. 4, August 1999*.
- [35] NASCIMENTO, C. B., “Estudo de Estruturas de Reatores Eletrônicos com Elevado Fator de Potência”, *Tese (Doutorado em Engenharia Elétrica) UFSC – INEP, Florianópolis, 2005*.
- [36] DUMS, J. F., “Reator Eletrônico de Único Estágio e Elevado Fator de Potência, Baseado na Topologia “Charge-Pump Voltage-Source”, Para Lâmpadas de Vapor de Sódio de Alta Pressão”, *Dissertação (Mestrado em Engenharia Elétrica) UFSC – INEP, Florianópolis, 2005*.
- [37] POSTIGLIONE, C. S., “Fonte de Alimentação de Estágio Único com Correção do Fator de Potência”, *Dissertação de Mestrado, INEP – UFSC, Florianópolis, 2006*.
- [38] POSTIGLIONE, C. S., NASCIMENTO, C. B., CIANFRONI, R., PERIN, A. J., “Fonte de Alimentação de Estágio Único com Correção do Fator de Potência” In: Congresso Brasileiro de Automática - CBA 2006 . pp. 322-327, October 2006, Salvador – Brazil
- [39] POSTIGLIONE, C. S., NASCIMENTO, C. B., PERIN, A. J., “Single-Stage Power Factor Correction Switched Power Supply” In: IEEE IECON’06 32nd Annual Conference of the IEEE Industrial Electronics Society, pp. 2402-2407, November 2006, Paris - France.
- [40] DO, H.-L., KWON, B.-H., “Single-Stage Line-Coupled Half-Bridge Ballast With Unity Power Factor and Ripple-Free Input Current Using a Coupled Inductor”, *IEEE Transactions on Industrial Electronics, Vol. 50, NO. 6, pp 1259-1266, December 2003*.
- [41] KWON, J.-M., CHOI, W.-Y., DO, H.-L., KWON, B.-H.,

- “Single-stage half-bridge converter using a coupled-inductor”, *IEE Proc.-Electr. Power Appl.*, Vol. 152, no. 3, pp. 748-756, 2005.
- [42] PSMA.: External Power Supply International Efficiency Marking Protocol Version 1.1, Revised July 2005 – www.pσμα.com.
- [43] NABAE, A., NAKANO, H., ARAI, S., “Novel Sinusoidal Converters With High Power Factor”, *IEEE Industry Applications Society Annual Meeting*, Vol. 2, pp 775-780, 1994.
- [44] SILVA, E. R., BENTO, A. A., OLIVEIRA, T. M., JACOBINA, C. B., “Control Considerations on Single-Phase Boost Power Factor Correctors”, *COBEP-2005, 8th Brazilian Power Electronics Conference, 2005*.
- [45] POSTIGLIONE, C. S., NASCIMENTO, C. B., PERIN, A. J., “A Single-Stage Power Factor Correction Switched Mode Power Supply” In: *EPE 2007 12th European Conference on Power Electronics and Applications*, pp 1-9. ISBN: 9789075815108, September 2007, Aalborg – Denmark.
- [46] LIN, W. M., SEBASTIÁN, J., FERNANDEZ, A., HERNANDO, M. M., VILLEGAS, P., “Design of the basic rectifier with LC filter to comply with the new edition of the IEC 1000-3-2 current harmonic limit specifications (Edition 2.0)”, *Proc. IEEE PESC’02*, pp. 1215-1220, 2002.
- [47] DUARTE, C. M. C., “Conversores CC-CC ZVS PWM com Grampeamento Ativo”, Tese de Doutorado – INEP – UFSC, Florianópolis, 1997.
- [48] BARBI, I., SOUZA, A. F., “Retificadores de Alto Fator de Potência, Apostila utilizada no curso de pós-graduação em Eletrônica de Potência”, INEP – UFSC, Florianópolis, 1996.
- [49] BARBI, I., SOUZA, F. P., “Conversores CC-CC Isolados de Alta Frequência com Comutação Suave”, Ed. dos Autores, INEP – UFSC, Florianópolis, 1999.
- [50] FENG, J, HU, Y, CHEN, W, WEN, C.-C., “ZVS Analysis of Asymmetrical Half-Bridge Converter”, *IEEE PESC 2001 – Vol.1 pp. 243-247, 2001*
- [51] ALVES, A., “Estudo, Projeto e implementação de Unidades Retificadoras de 48V/10A para Telecomunicações Utilizando Circuitos de Supervisão Microcontrolados”, *Dissertação de Mestrado UFSC, Florianópolis, 2002*.

- [52] MARTINS, D. C., BARBI, I., “Teoria Fundamental de Eletrônica de Potência”, Ed. dos Autores, INEP – UFSC, Florianópolis, 2001.
- [53] BARBI, I., “*Eletrônica da Potência*”, Ed. do Autor, INEP – UFSC, Florianópolis, 2000.
- [54] BARBI, I., “*Projeto de Fontes Chaveadas*”, Ed. do Autor, INEP – UFSC, Florianópolis, 2001.
- [55] HSIEH, G. C.; KUO, C. Y., “Modeling and Design Considerations for ZVS Asymmetrical Half-Bridge Converter”, pp. 1-6, TENCON, 2005.
- [56] XU, X.; KHAMBADKONE, A. M.; ORUNGANTI, H., “An Asymmetrical Half Bridge DC-DC Converter: Close Loop Design in Frequency Domain” 35th Annual Power Electronics Specialists Conference, pp. 1642-1647, 2004.
- [57] KOROTKOV, S., et al., “Small-Signal Modeling of Soft-Switched Asymmetrical Half-Bridge DC/DC Converter”, Applied Power Electronics Conference and Exposition – APEC, pp. 707-711, 1995.
- [58] CHOI, B. et al., “*Small-Signal Analysis and Control Design of Asymmetrical Half-Bridge DC-DC Converters*”, IEEE Transactions on Industrial Electronics, vol.53, no.2, pp. 511-520, 2006.
- [59] ZUMEL, P., GARCÍA, O., COBOS, J. A., UCEDA, J., “Magnetic Integration for Interleaved Converters”, *IEEE APEC 2003*, pp. 1143-1149, 2003.
- [60] MARTINS, M. A. I., “Novas Estruturas de Reatores Eletrônicos para Lâmpadas Fluorescentes Usando Técnicas de Integração para Correção do Fator de Potência”, Dissertação de Mestrado – INEP – UFSC – Florianópolis, 2006.
- [61] POSTIGLIONE, C. S., NASCIMENTO, C. B., PERIN, A. J., “Single-Stage Power Factor Correction AC-DC Converter Based on Continuous Input Current Charge-Pump Topologies”, *IEEE Power Electronics Specialists Conference, PESC'2008*, pp.2478-2484, 2008.
- [62] POSTIGLIONE, C. S., FUERBACK, A. L., NASCIMENTO, C. B., PERIN, A. J., “Single-Stage Power Factor Correction AC-DC Converter Based on Continuous Input Current Charge-Pump Topologies”, *IEEE Power Electronics Specialists Conference, COBEP'2009*, pp.2478- 2484, 2008.
- [63] CODAS, I. H., POSTIGLIONE, C. S., NASCIMENTO, C. B., PERIN, A. J., “A single-stage PFC converter for Solid-State

Lighting applications”, *IECON '09. 35th Annual Conference of the IEEE Industrial Electronics Society*, pp. 3490 – 3493, 2009.

APÊNDICES

Apêndice A – Circuito Simulado no Capítulo Três

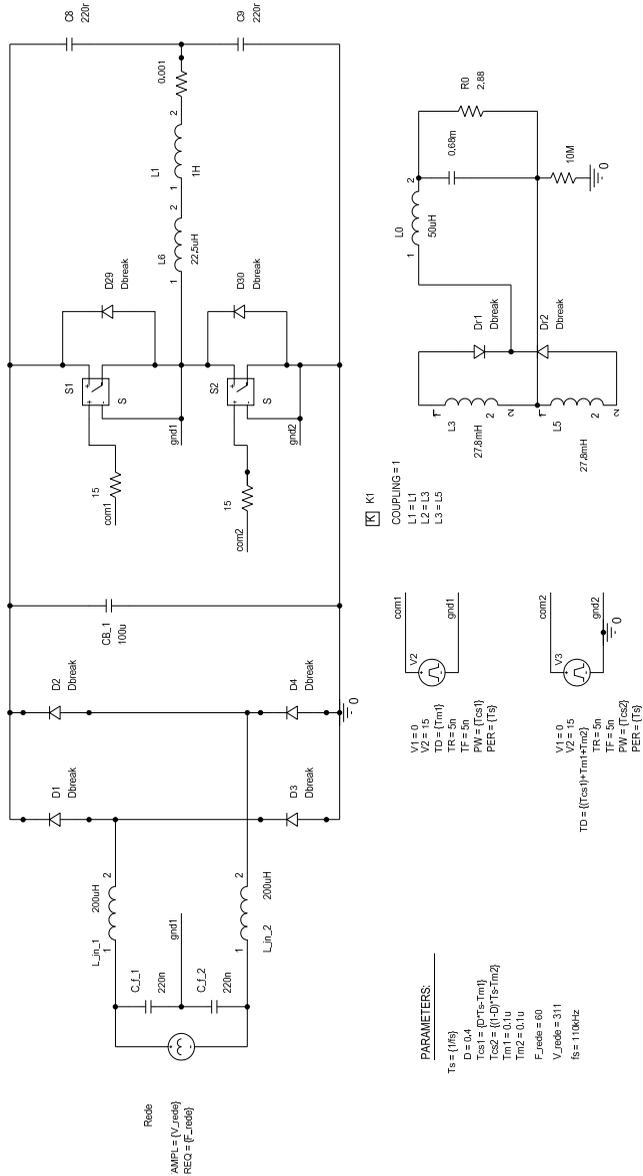


Fig. A-1 – Circuito esquemático usado na simulação do conversor do capítulo três.

Netlist:

```

* source CIRCUITO-EPE-2007-IDEAL
D_D2      N655357 N655027 Dbreak
C_C0      N654951 N654955 0.68m
IC=24
C_C_f_1   GND1 N655287 220n
Kn_K1     L_L1 L_L3
+L_L5     1
C_C_f_2   N655293 GND1 220n
D_D4      0 N655357 Dbreak
R_Rg1     COM1 N665067 15
C_CB_1    N655027 0 100u IC=311
R_Rg2     COM2 N656305 15
R_R10     0 N654955 10M
D_D30     0 GND1 Dbreak
L_L5      N654955 N655911 27.8mH
D_D1      N655341 N655027 Dbreak
R_R5      N6551431 N655683 0.001
D_Dr1     N655907 N655013 Dbreak
L_L6      GND1 N655589 22.5uH
L_L_in_2  N655293 N655357
200uH
C_C8      N655683 N655027 220n
L_L1      N655589 N6551431 1H
IC=0.0
X_S2      N656305 0 GND1 0
SCHEMATIC1_S2
D_D3      0 N655341 Dbreak
C_C9      0 N655683 220n
X_S1      N665067 GND1 N655027 GND1
SCHEMATIC1_S1
L_L0      N655013 N654951 50uH
D_D29     GND1 N655027 Dbreak

L_L_in_1  N655287 N655341
200uH
V_V2      COM1 GND1
+PULSE 0 15 {Tm1} 5n 5n {Tcs1} {Ts}
R_R0      N654955 N654951 2.88
D_Dr2     N655911 N655013 Dbreak
L_L3      N655907 N654955 27.8mH
V_Reede   N655287 N655293
+SIN 0 {V_rede} {F_rede} 0 0 0
V_V3      COM2 0
+PULSE 0 15 {(Tcs1)+Tm1+Tm2} 5n 5n
{Tcs2} {Ts}
.PARAM    D=0.4 Tcs1={D*Ts-Tm1}
Tcs2={(1-D)*Ts-Tm2} Tm1=0.1u
Tm=0.3u Tm2=0.1u
+ F_rede=60 fs=110kHz Ts={1/fs}
V_rede=311

.subckt SCHEMATIC1_S2 1 2 3 4
S_S2      3 4 1 2 _S2
RS_S2     1 2 1G
.MODEL    _S2 VSWITCH Roff=1e6
Ron=0.01 Voff=0.0V Von=15V
.ends SCHEMATIC1_S2

.subckt SCHEMATIC1_S1 1 2 3 4
S_S1      3 4 1 2 _S1
RS_S1     1 2 1G
.MODEL    _S1 VSWITCH Roff=1e6
Ron=0.01 Voff=0.0V Von=15V
.ends SCHEMATIC1_S1

```

Apêndice B – Circuito Esquemático de Potência, Placa de Circuito impresso e Foto do Conversor Estudado no Capítulo Três

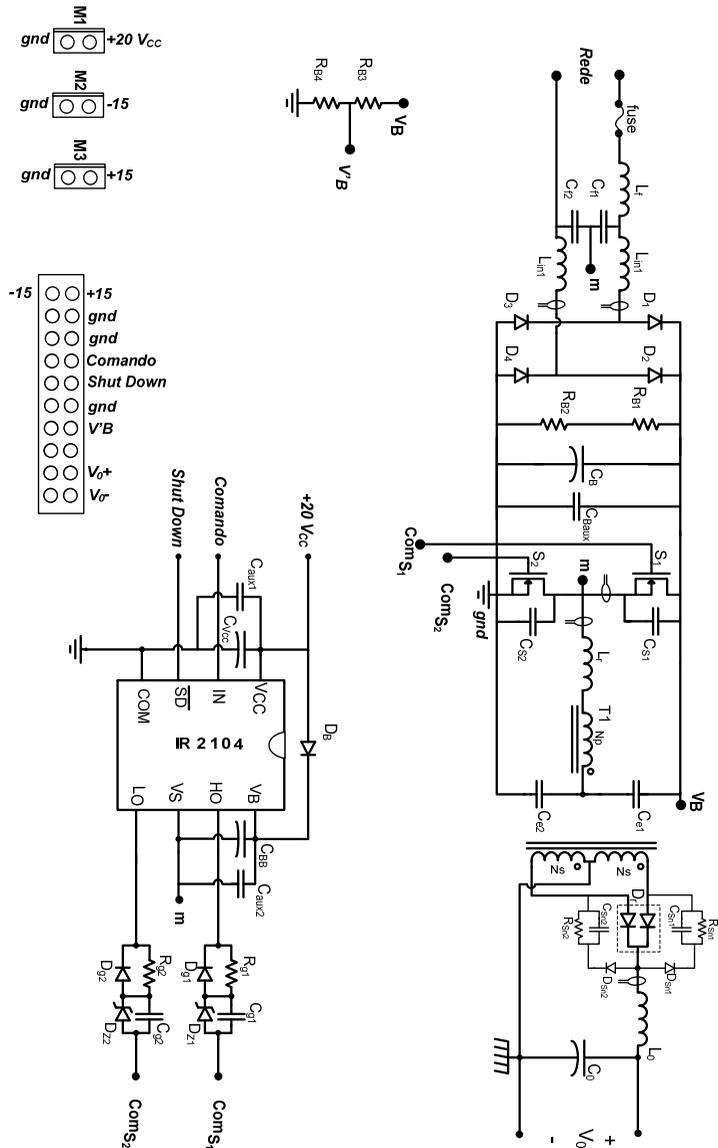


Fig. B-1 - Circuito esquemático de potência do conversor do capítulo três.

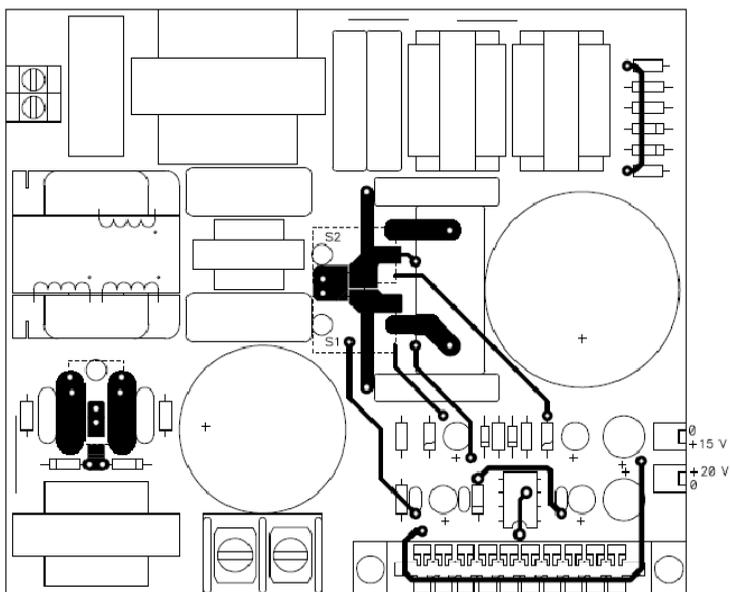
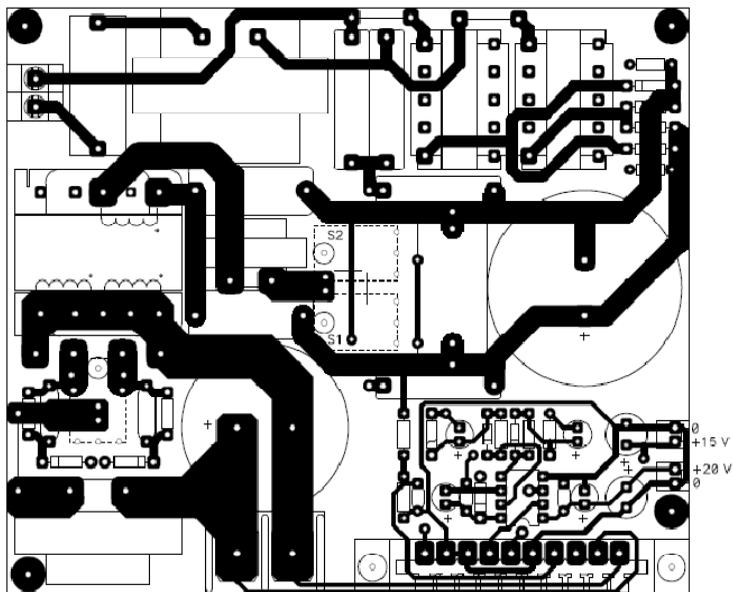


Fig. B-2 - Placa de circuito impresso do circuito de potência do conversor do capítulo três – Vista superior.

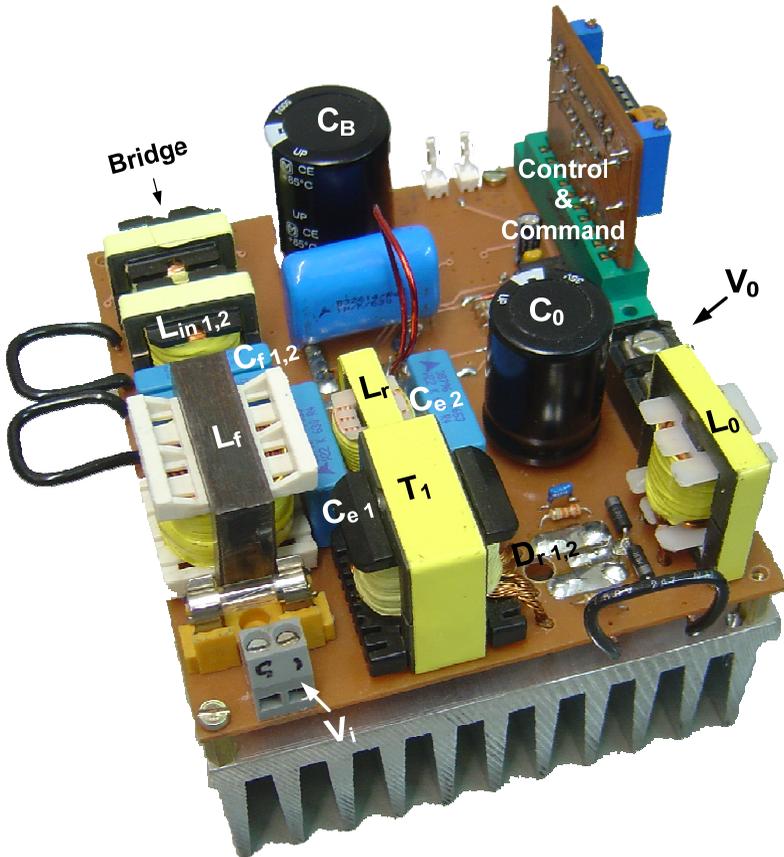


Fig. B-3 - Foto do protótipo do conversor do capítulo três.

Apêndice C – Circuito Simulado no Capítulo Quatro

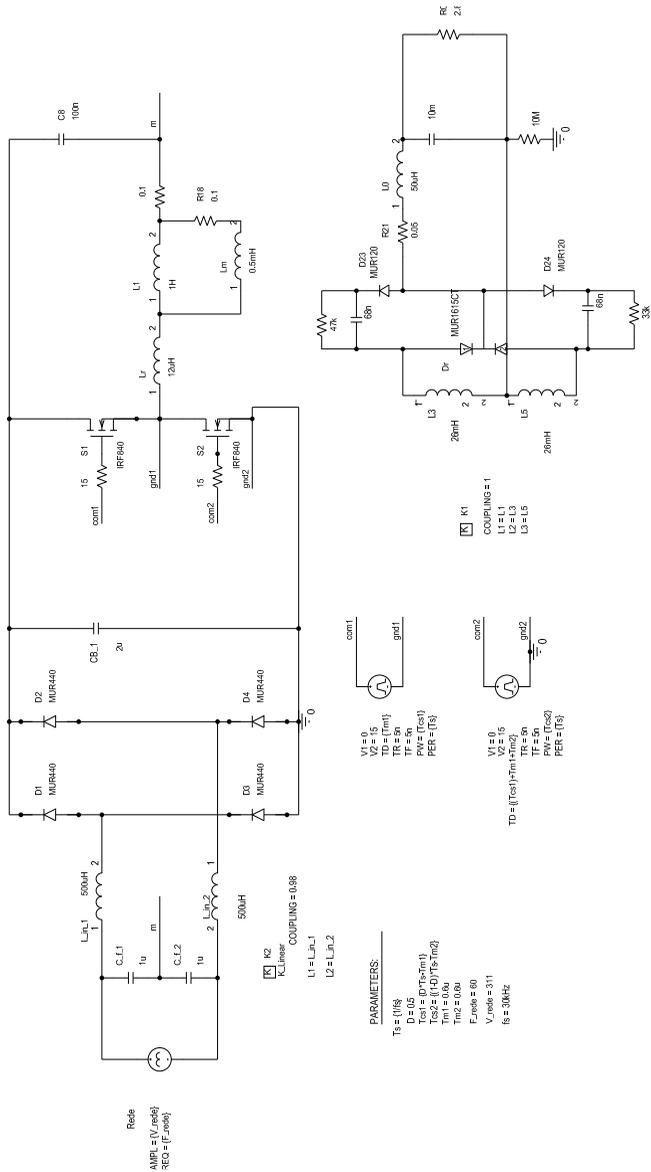


Fig. C-1 – Circuito esquemático usado na simulação do conversor do capítulo quatro.

Netlist:

* source PESC-2008

Kn_K1 L_L1 L_L3

+L_L5 1

R_R0 N662967 N662963 2.8

X_D3 0 N663293 awbmur440

PARAMS:

C_C_f_1 M N663239 1u

C_C_f_2 N663245 M 1u

C_CB_1 N662885 0 2u IC=150

X_D4 0 N663309 awbmur440

PARAMS:

R_Rg1 COM1 N6629191 15

R_R10 0 N662967 10M

L_Lm N663541 N663837 0.5mH

L_L5 N662967 N663151 26mH

R_Rg2 COM2 N664185 15

R_R5 N663805 M 0.1

R_R18 N663837 N663805 0.1

L_Lr GND1 N663541 12uH

L_L_in_2 N663309 N663245

500uH

L_L1 N663541 N663805 1H

IC=0.0

C_Cin M N662885 100n

Kn_K2 L_L_in_1 L_L_in_2 0.98

R_R23 N663115 N663051 47k

L_L_in_1 N663239 N663293

500uH

M_S1 N662885 N6629191 GND1

GND1 IRF840

R_R24 N663151 N663175 33k

X_Dr N663115 N663107 N663151

awbmur1615ct PARAMS:

C_C23 N663115 N663051 68n

V_V2 COM1 GND1

+PULSE 0 15 {Tm1} 5n 5n {Tcs1} {Ts}

M_S2 GND1 N664185 0 0 IRF840

D_D23 N663107 N663051

MUR120

R_R21 N663107 N6629890 0.05

L_L3 N663115 N662967 26mH

C_C24 N663151 N663175 68n

X_D1 N663293 N662885

awbmur440 PARAMS:

D_D24 N663107 N663175

MUR120

V_Reede N663239 N663245

+SIN 0 {V_reede} {F_reede} 0 0 0

C_C0 N662963 N662967 10m

IC=24

V_V3 COM2 0

+PULSE 0 15 {(Tcs1)+Tm1+Tm2} 5n 5n

{Tcs2} {Ts}

X_D2 N663309 N662885

awbmur440 PARAMS:

L_L0 N6629890 N662963 50uH

.PARAM Tcs1={D*Ts-Tm1} D=0.5

Tcs2={(1-D)*Ts-Tm2} Tm1=0.6u

Tm2=0.6u Tm=0.3u

+ fs=30kHz F_reede=60 V_reede=311

Ts={1/fs}

Apêndice D – Foto do Protótipo do Capítulo Quatro

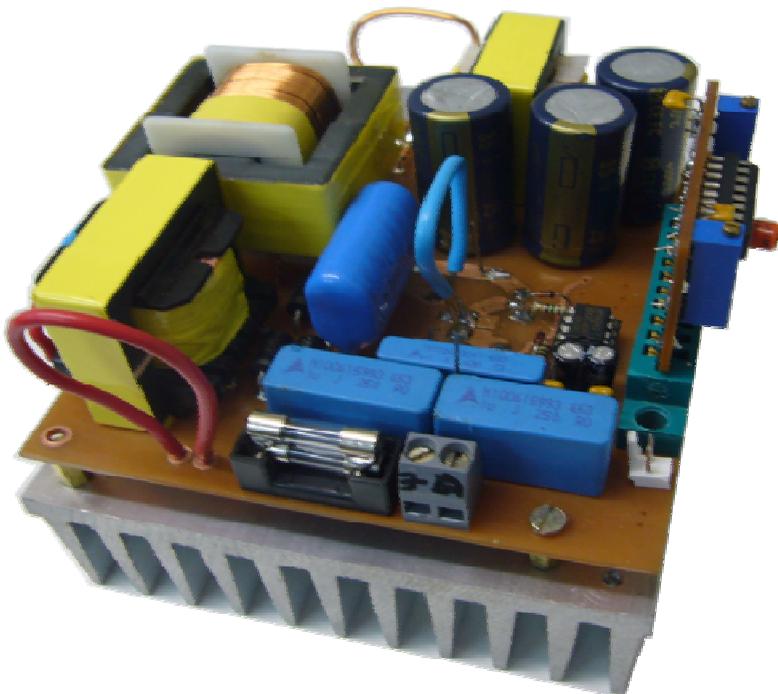


Fig. D-1 - Foto do protótipo do conversor do capítulo três.