GUSTAVO CERETTA FLORES

INVERSOR DE TENSÃO MULTINÍVEL COM DIODOS DE GRAMPEAMENTO EM CONEXÃO PIRAMIDAL

Florianópolis

2009

UNIVERSIDADE FEDERAL DE SANTA CATARINA

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

INVERSOR DE TENSÃO MULTINÍVEL COM DIODOS DE GRAMPEAMENTO EM CONEXÃO PIRAMIDAL

Dissertação submetida à Universidade Federal de Santa Catarina como parte dos requisitos para a obtenção do grau de Mestre em Engenharia Elétrica.

GUSTAVO CERETTA FLORES

Florianópolis, fevereiro de 2009

INVERSOR DE TENSÃO MULTINÍVEL COM DIODOS DE GRAMPEAMENTO EM CONEXÃO PIRAMIDAL

Gustavo Ceretta Flores

'Esta dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência e Acionamento Elétrico*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.'

> Prof. Ivo Barbi, Dr. Ing. Orientador

Prof.ª Kátia Campos de Almeida, Ph.D. Coordenadora do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

Prof. Ivo Barbi, Dr. Ing. Presidente

Prof. Samir Ahmad Mussa, Dr.

Prof. Marcelo Lobo Heldwein, Dr. Sc.

Eng. Paulo José Torri, M. Sc.

"A fortuna pode enriquecer o homem materialmente, mas, se ele não enriquece também sua inteligência, a vida continuará misérrima."

Carlos Bernardo González Pecotche

Aos meus pais, Décio e Lenise, que proporcionaram minha vida. Sempre amáveis, carinhosos e exemplares. Continuamente abdicando de suas vidas em prol de seus filhos.

Ao meu irmão Rafael, por ter me revelado o belo caminho da Engenharia Elétrica e pelo incentivo ao ingresso no mestrado. Pelo convívio na infância e pelos exemplos e orientações em toda minha vida.

Ao meu irmão Guilherme, pela compreensão para com o abandono do nosso convívio em sua infância. Por seu carinho e companheirismo.

À Janaina, por seu carinho, apoio e amor. Pelas alegrias compartilhadas nos agradáveis momentos que passamos juntos e pela compreensão nos instantes de renúncia que esta pesquisa exigiu.

AGRADECIMENTOS

Ao Professor Ivo Barbi, por sua orientação, muito clara e objetiva, sua amizade. Sem dúvidas sua dedicação e suas contribuições à Eletrônica de Potência merecem profundo respeito e agradecimento.

Aos professores Samir Ahmad Mussa e Marcelo Lobo Heldwein e ao Eng. Paulo José Torri, componentes da banca examinadora, pela dedicação na leitura deste trabalho e pelas indispensáveis contribuições.

Aos professores do INEP, Ivo Barbi, Arnaldo José Perin, Denizar Cruz Martins, Ênio Valmor Kassick, João Carlos Fagundes, Hari Bruno Mohr e Samir Ahmad Mussa, pelos ensinamentos adquiridos em sala de aula, pela amizade, dedicação e disponibilidade que sempre demonstraram durante minha estada no INEP.

Agradeço especialmente aos meus nobres colegas de mestrado, Bruno S. Dupczak, Gabriel Tibola, Gierri Waltrich, Gláucio R. T. Hax, Mateus C. Maccarini, Roberto F. Coelho, Rodrigo da Silva, Roniere H. Oliveira e Tiago K. Jappe, figuras ilustres e brilhantes, pelo convívio, pela amizade, pelas contribuições ao longo destes anos.

Aos funcionários e técnicos do INEP, demais amigos, colegas, doutorandos e mestrandos que certamente contribuíram de alguma forma para o resultado final desta pesquisa.

Aos meus pais, Décio Machado Flores e Lenise Maria Ceretta Flores, pela educação que recebi, pelo incentivo, por sua dedicação e apoio e, especialmente, pelo amor que dedicaram a mim durante todos estes anos. Aos meus irmãos Rafael Ceretta Flores e Guilherme Ceretta Flores, pelo incentivo, pelo apoio e pelo carinho durante toda a nossa convivência. A toda minha família, avôs, tios e primos, embora distantes, mas trago todos no coração.

A CAPES e à UFSC, pelo apoio financeiro e pela estrutura oferecida para a realização do curso.

A todo o povo brasileiro, por tornar possível a realização desta pesquisa, convertendo o fruto de seu trabalho em incentivo financeiro, por intermédio da CAPES.

XV

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

INVERSOR DE TENSÃO MULTINÍVEL COM DIODOS DE GRAMPEAMENTO EM CONEXÃO PIRAMIDAL

Gustavo Ceretta Flores

Fevereiro/2009

Orientador: Prof. Ivo Barbi, Dr. Ing.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico. Palavras-chave: Eletrônica de potência, aplicações em alta potência, inversores com modulação por largura de pulso, inversor multinível, fibra óptica. Número de páginas: 228.

RESUMO: Este trabalho apresenta o estudo e implementação do inversor multinível com diodos de grampeamento (DCML), comparando a estrutura tradicional à conexão piramidal, empregando fibra óptica entre o comando e o estágio de potência. Inicialmente são apresentadas as topologias básicas dos inversores multiníveis e suas vantagens em relação à topologia tradicional, quando aplicados no acionamento de máquinas elétricas de média tensão. Em seguida é feita uma análise mais detalhada do inversor multinível DCML de cinco níveis, onde são apresentados os princípios de funcionamento, técnicas de modulação, problemas de sobretensões, etc. É evidenciado o inconveniente desequilíbrio de tensão nos diodos de grampeamento do inversor DCML tradicional, sendo analisada solução para este problema através de modificação na conexão dos diodos da estrutura. É abordado o uso de fibra óptica nos inversores multiníveis, sendo apresentada metodologia de projeto para esta tecnologia. Por fim, é proposta uma metodologia de projeto para o inversor 5L-DC, com cálculo dos esforços de corrente nos interruptores e dimensionamento dos capacitores do barramento CC. Um protótipo monofásico de 8 kVA foi construído para validar experimentalmente as análises teóricas.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

PYRAMID ARCHITECTURE DIODE-CLAMPED MULTILEVEL VOLTAGE SOURCE INVERTER

Gustavo Ceretta Flores

February/2009

Advisor: Prof. Ivo Barbi, Dr. Ing. Area of Concentration: Power Electronics and Electrical Drivers. Keywords: Power electronics, high-power applications, pulse width modulated inverters, multilevel inverter, optical fibers. Number of pages: 228.

ABSTRACT: This work presents the study, design and implementation of a diode-clamped multilevel inverter (DCML), comparing the conventional to the pyramidal architecture. The inverter employs optical fiber between the control circuits and the power stage. Firstly, the basic topologies of multilevel inverters are presented and its advantages when applied to medium-voltage drives are discussed. Next, a detailed analysis for the five-level diode-clamped multilevel inverter is performed, where the operation principle, modulation techniques and overvoltage issues are analyzed. The voltage unbalance between clamping diodes in the traditional DCML is shown, and a solution through a modified clamping diodes connection is analyzed. The use of optical fiber in multilevel inverter is discussed, being presented a design methodology. At last, a design methodology for the five-level diode-clamped inverter is proposed, with current stresses calculation across the switches and dc-link capacitors design. The experimental results of an 8 kVA 5L-DC inverter prototype are shown, validating the theoretical analyses.

SUMÁRIO

SIMBOLOGIA	XXIV
INTRODUÇÃO GERAL	

CAPÍTULO 1

CONSI	CONSIDERAÇÕES GERAIS SOBRE CONVERSORES ESTÁTICOS MULTINÍVEIS 5		
1.1	Introdução	5	
1.2	Tendências ao Uso de Conversores Estáticos Multiníveis no Acionamento de Máq	UINAS	
Eléti	RICAS	5	
1.3	INVERSOR MULTINÍVEL COM MÓDULOS PONTE-H EM CASCATA	9	
1.4	INVERSOR MULTINÍVEL COM CAPACITORES FLUTUANTES	12	
1.5	INVERSOR MULTINÍVEL COM DIODOS DE GRAMPEAMENTO	15	
1.6	Conclusões	18	

CAPÍTULO 2

INVE	RSOR CINCO NÍVEIS COM DIODOS DE GRAMPEAMENTO	19
2.1	Introdução	
2.2	INVERSOR CINCO NÍVEIS COM DIODOS DE GRAMPEAMENTO (5L-DC)	
2.3	ETAPAS DE FUNCIONAMENTO	
2.4	GENERALIZAÇÃO DAS ETAPAS DE FUNCIONAMENTO	
2.5	Problemas da Associação Série de Diodos no Inversor DCML Convenciona	AL E SOLUÇÃO
PRO	POSTA COM ESTRUTURA MODIFICADA	
2.6	SOBRETENSÕES CAUSADAS POR INDUTÂNCIAS PARASITAS	
2.7	Sobretensões Decorrentes de Grampeamento Indireto	
2.8	TÉCNICAS DE MODULAÇÃO PARA O INVERSOR DCML E PDCML	
2.	8.1 Modulação PWM Senoidal com Portadoras Deslocadas em Nível e Simetria d	e um Quarto de
0	nda 39	
2.	8.2 Modulação em Escada	
2.9	Conclusões	

CAPÍTULO 3

CÁLC	ULO DOS ESFORÇOS DE CORRENTE, PERDAS E CAPACITORES DO INVERSO	OR 5L-DC
•••••		
3.1	Introdução	
3.2	HIPÓTESES SIMPLIFICATIVAS PARA O CÁLCULO DOS ESFORÇOS NOS INTERRUPTORES	
3.3	Funções de Modulação do Inversor 5L-DC	49
3.4	DETERMINAÇÃO DA CORRENTE DE CARGA	52
3.5	ESFORÇOS DE CORRENTE EM S_I e S_4 '	52
3.6	ESFORÇOS DE CORRENTE EM S_2 e S_3 '	54

3.7	ESFORÇOS DE CORRENTE EM S_3 e S_2 '	55
3.8	ESFORÇOS DE CORRENTE EM S_4 e S_1 '	57
3.9	ESFORÇOS DE CORRENTE EM DG_1 E DG_6	
3.10	ESFORÇOS DE CORRENTE EM DG_3 , DG_4 , DG_7 , E DG_{10}	59
3.11	ESFORÇOS DE CORRENTE EM DG_2 , DG_5 , DG_8 , DG_9 , $DG_{11} \in DG_{12}$	61
3.12	ESFORÇOS DE CORRENTE NOS DIODOS EM ANTIPARALELO COM OS INTERRUPTORES	62
3.13	NORMALIZAÇÃO DOS ESFORÇOS DE CORRENTE NA ESTRUTURA	64
3.14	CÁLCULO DE PERDAS NOS SEMICONDUTORES DO INVERSOR 5L-DC	70
3.14	1.1 Perdas em Condução dos Semicondutores	
3.14	2. Perdas na Entrada em Condução dos IGBTs	
3.14	4.3 Perdas no Bloqueio dos IGBTs	74
3.14	4.4 Perdas Adicionais nos IGBTs por Recuperação dos Diodos	75
3.15	ESPECIFICAÇÃO DOS CAPACITORES DO BARRAMENTO CC	78
3.15	.1 Determinação das Capacitâncias com Base na Ondulação de Tensão	
315	2 Determinação das Correntes Eficaços nos Canacitores	82
0.10	Determinação das correntes Eficazes nos Capacitores	

CAPÍTULO 4

USO D	A FIBRA ÓPTICA EM ELETRÔNICA DE POTÊNCIA: APLICAÇÕES E METO	DOLOGIA
DE PR	ОЈЕТО	89
4.1	INTRODUÇÃO	
4.2	VANTAGENS DO USO DAS FIBRAS ÓPTICAS	
4.3	EXEMPLOS DE APLICAÇÕES	90
4.4	Uso de Fibras Ópticas em Eletrônica de Potência	92
4.5	METODOLOGIA DE PROJETO DE SISTEMAS DE COMUNICAÇÃO COM FIBRA ÓPTICA	94
4.6	Previsão de Potência Óptica no <i>Link</i>	96
4.7	Previsão de Tempo de Subida	97
4.8	METODOLOGIA DE PROJETO COM DISPOSITIVOS DA AVAGO, LINHA VERSATILE LINK	101
4.8	3.1 Forma de projetar	
4.8	8.2 Exemplo de Aplicação	
4.9	CONCLUSÕES	

CAPÍTULO 5

метор	OOLOGIA DE PROJETO E SIMULAÇÕES DO INVERSOR 5L-DC	
5.1	Introdução	
5.2	METODOLOGIA DE PROJETO	111
5.2.	1 Especificações	111
5.2.	2 Cálculo dos Retificadores	
5.2.	3 Índice de modulação	
5.2.	4 Determinação da freqüência das portadoras	
5.2.	5 Cálculo dos capacitores	
5.2.	6 Determinação das correntes nos interruptores e diodos;	
5.2.	7 Dimensionamento Térmico	
5.3	Exemplo de Projeto	
5.4	Cálculos dos Parâmetros do Projeto	114

5.5	SIMULAÇÃO PARA VALIDAÇÃO DA ANÁLISE DE CORRENTE E CONTEÚDO HARMÔNICO COM O	CIRCUITO
IDEAL	115	
5.6	SIMULAÇÃO DO INVERSOR 5L-DC TRADICIONAL EVIDENCIANDO DESEQUILÍBRIO DE TENS	ÃO NOS
DIODO	DS DE GRAMPEAMENTO	122
5.7	SIMULAÇÃO DO SISTEMA COM NÃO IDEALIDADES	126
5.8	SIMULAÇÃO NUMÉRICA DA VERSÃO TRIFÁSICA DO INVERSOR 5L-PDC COM MI = $0,925$	131
5.9	SIMULAÇÃO NUMÉRICA DA VERSÃO TRIFÁSICA DO INVERSOR 5L-DC $COM M_1 > 1,0$	135
5.10	Conclusões	

CAPÍTULO 6

CONSTRUÇÃO DO PROTÓTIPO E RESULTADOS EXPERIMENTAIS	
6.1 Introdução	
6.2 Especificações do Protótipo	
6.3 DIAGRAMA DE BLOCOS DO PROTÓTIPO	
6.4 Proteção e Partida	
6.5 TRANSFORMADORES, RETIFICADORES E CAPACITORES DO BARRAMENTO CC	
6.6 Estrutura do Inversor	
6.7 FONTES AUXILIARES	
6.8 PLACA DE COMANDO	
6.9 PLACA DOS DRIVERS	
6.10 Cálculo Térmico	
6.11 RESULTADOS EXPERIMENTAIS	
6.11.1 Resultados Experimentais Para a Ligação 5L-PDC	153
6.11.2 Resultados Experimentais Para a Ligação 5L-DC	
6.11.3 Rendimento e Ensaio Térmico	
6.12 Conclusões	
CONCLUSÕES GERAIS	
APÊNDICE 1 DIAGRAMA ESQUEMÁTICO COMPLETO	
APÊNDICE 2 CÁLCULOS DOS ESFORÇOS NOS INTERRUPTORES	
APÊNDICE 3 PROJETO TÉRMICO	
APÊNDICE 4 ENSAIO DE TRANSFORMADORES TRIFÁSICOS	
APÊNDICE 5 PROJETO DE CIRCUITOS COM FIBRA ÓPTICA	

SIMBOLOGIA

1. Símbolos usados em expressões matemáticas

Símbolo	Significado	Unidade
	Tensões	
$\overline{\Delta V_C}$	Razão entre ondulação de tensão no capacitor e E	-
$\overline{\Delta V_{C1}}$, $\overline{\Delta V_{C2}}$	Razão entre ondulação de tensão nos capacitores C_1 ou C_2 e E	-
Δv_{Dgn}	Acréscimo na tensão do enésimo diodo de grampeamento, sobretensão	V
Δv_{Sn}	Acréscimo na tensão do enésimo interruptor principal, sobretensã	o V
Ε	Tensão correspondente a um nível	V
$H_{1\max}$	Amplitude máxima da componente fundamental da tensão de saíd	a V
H_n	Amplitude do enésimo harmônico de tensão	V
v_{AO}	Tensão de fase, medida entre o terminal A e o ponto neutro O	V
V_{AOI}	Tensão de fase fundamental na carga	V
V _{C1max} , V _{C2max}	Máxima tensão nos capacitores C_1 ou C_2	V
$V_{C1\min}, V_{C2\min}$	Mínima tensão nos capacitores C_1 ou C_2	V
v_{CE}	Queda de tensão coletor-emissor no IGBT	V
V_{CE0}	Queda de tensão para corrente de coletor nula no IGBT, com curv característica tensão versus corrente aproximada por uma reta	a v
V_{CEN}	Queda de tensão coletor-emissor nominal no IGBT, para corrente I_{CN} , dado de catálogo	V
$V_{crl}, V_{cr2}, \dots V_{crn}$	Portadoras	-
V_d	Tensão total do barramento CC	V
v_{Dgn}	Tensão no enésimo diodo de grampeamento	V
V_{Dmax}	Tensão máxima nos diodos de grampeamento	V
v_F	Queda de tensão no diodo	V
V_{F0}	Queda de tensão para corrente nula no diodo, com curva característica tensão versus corrente aproximada por uma reta	V
V_{FN}	Queda de tensão nominal no diodo, para corrente I_{DN} , dado de catálogo	V
$v_{gl}, v_{g2}, \dots v_{gn}$	Tensão de comando dos interruptores	-
V _{in}	Tensão de linha da alimentação	V
V_{LL}	Tensão de linha entregue às pontes retificadoras	V
V_{Smax}	Tensão máxima nos interruptores principais	V
V_{Sn}	Tensão no enésimo interruptor	V

Correntes

Δi_{Sn}	Variação da corrente no enésimo interruptor principal	-
i_A	Corrente extraída de um braço inversor, corrente de linha na fase A	А
I_{Al}	Corrente fundamental de linha na carga	Α
i_{B1}, i_{B2}	Corrente extraída das pontes retificadoras B_1 e B_2	А
I_{B10}, I_{B20}	Correntes médias extraídas das pontes retificadoras B_1 e B_2	А
I_{B1n}, I_{B2n}	Amplitude da enésima componente alternada na corrente extraída das pontes retificadoras B_1 e B_2 , relativa à corrente média extraída da mesma	-
i_C	Corrente de coletor no IGBT	А
I _{Clef} , I _{C2ef}	Corrente eficaz nos capacitores C_1 e C_2	А
I _{Clefl} , I _{C2elf}	Corrente eficaz instantânea nos capacitores C_1 e C_2	А
$I_{Clef_3\phi}$ $I_{C2ef_3\phi}$	Corrente eficaz nos capacitores C_1 e C_2 para versão trifásica do inversor	А
I_{CN}	Corrente de coletor nominal no IGBT, dado de catálogo	А
I_{cp}	Corrente de pico na carga	А
i_{Cr}	Corrente de coletor com adição da corrente de recuperação reversa do diodo	A
i_D	Corrente no diodo	А
$i_{D1}, i_{D2}, \dots i_{Dn}$	Corrente no diodo em antiparalelo com enésimo interruptor	А
I _{D1ef} , I _{D2ef} , I _{Dnef}	Corrente eficaz no diodo em antiparalelo com o enésimo interruptor	А
$\overline{I_{Dlef}}, \overline{I_{D2ef}}, \dots \overline{I_{Dnef}}$	Corrente eficaz normalizada no diodo em antiparalelo com o enésimo interruptor	-
I _{D1efl} , I _{D2efl} , I _{Dnefl}	Corrente eficaz instantânea, em um período de comutação, no diodo em antiparalelo com o enésimo interruptor	А
$\overline{I_{Dlef \max}}, \overline{I_{D2ef \max}}, \dots \overline{I_{Dnef \max}}$	Corrente eficaz máxima normalizada no diodo em antiparalelo com o enésimo interruptor	-
I _{D1md} , I _{D2md} , I _{Dnmd}	Corrente média no diodo em antiparalelo com o enésimo interruptor	A
$\overline{I_{D1md}}, \overline{I_{D2md}}, \overline{I_{Dnmd}}$	Corrente média normalizada no diodo em antiparalelo com o enésimo interruptor	-
I _{D1mdI} , I _{D2mdI} , I _{DnmdI}	Corrente média instantânea, em um período de comutação, no diodo em antiparalelo com o enésimo interruptor	А
$\overline{I_{D1md\max}}, \overline{I_{D2md\max}}, \dots \overline{I_{Dnmd\max}}$	Corrente média máxima normalizada no diodo em antiparalelo com o enésimo interruptor	-
$i_{Dg1}, i_{Dg2}, \dots i_{Dgn}$	Corrente no enésimo diodo de grampeamento	А
I _{Dg1ef} , I _{Dg2ef} , I _{Dgnef}	Corrente eficaz no enésimo diodo de grampeamento	А
$\overline{I_{Dg1ef}}, \overline{I_{Dg2ef}}, \dots \overline{I_{Dgnef}}$	Corrente eficaz normalizada no enésimo diodo de grampeamento	-
I _{Dg1ef1} , I _{Dg2ef1} , I _{Dgnef1}	Corrente eficaz instantânea, em um período de comutação, no enésimo diodo de grampeamento	A
$\overline{I_{Dg1ef\max}}$, $\overline{I_{Dg2ef\max}}$, $\overline{I_{Dgnef\max}}$	Corrente eficaz máxima normalizada no enésimo diodo de grampeamento	-
I _{Dg1md} , I _{Dg2md} , I _{Dgnmd}	Corrente média no enésimo diodo de grampeamento	А

$\overline{I_{Dg1md}}, \overline{I_{Dg2md}},, \overline{I_{Dgnmd}}$	Corrente média normalizada no enésimo diodo de grampeamento	-
I _{Dg1md1} , I _{Dg2md1} , I _{Dgnmd1}	Corrente média instantânea, em um período de comutação, no enésimo diodo de grampeamento	А
$\overline{I_{Dg1md\max}}, \overline{I_{Dg2md\max}}, \dots$ $\overline{I_{Dgnmd\max}}$	Corrente média máxima normalizada no enésimo diodo de grampeamento	-
i_{Dgn}	Corrente no enésimo diodo de grampeamento	А
I_{DN}	Corrente nominal no diodo, dado de catálogo	А
$\overline{I_{e\!f}}$	Corrente eficaz normalizada	-
$\overline{I_{ef \max}}$	Corrente eficaz máxima normalizada	-
$\overline{I_{md}}$	Corrente média normalizada	-
$\overline{I_{md \max}}$	Corrente média máxima normalizada	-
I_{RM}	Corrente de pico reversa no diodo	А
i_{rr}	Corrente de recuperação reversa do diodo	А
I_{rrN}	Corrente de recuperação reversa nominal do diodo, dado de catálogo	А
$i_{S1}, i_{S2}, \dots i_{Sn}$	Corrente no enésimo interruptor controlado	А
I _{S1ef} , I _{S2ef} , I _{Snef}	Corrente eficaz no enésimo interruptor	А
$\overline{I_{S1ef}}, \overline{I_{S2ef}}, \dots \overline{I_{Snef}}$	Corrente eficaz normalizada no enésimo interruptor	-
$I_{\text{S1efl}}, I_{\text{S2efl}}, \dots I_{\text{Snefl}}$	Corrente eficaz instantânea, em um período de comutação, no enésimo interruptor	А
$\overline{I_{S1ef \max}}, \overline{I_{S2ef \max}}, \dots \overline{I_{Snef \max}}$	Corrente eficaz máxima normalizada no enésimo interruptor	-
$I_{\text{S1}md}, I_{\text{S2}md}, \dots I_{\text{Sn}md}$	Corrente média no enésimo interruptor	А
$\overline{I_{S1md}}, \overline{I_{S2md}}, \overline{I_{Snmd}}$	Corrente média normalizada no enésimo interruptor	-
I _{S1mdl} , I _{S2mdl} , I _{Snmdl}	Corrente média instantânea, em um período de comutação, no enésimo interruptor	А
$\overline{I_{S1md \max}}, \overline{I_{S2md \max}}, \dots \overline{I_{Snmd \max}}$	Corrente média máxima normalizada no enésimo interruptor	-
i _{Sn}	Corrente no enésimo interruptor principal	А
	Demais variáveis	
α_{0max}	Atenuação máxima da FO	dB
$\alpha_{0\min}$	Atenuação mínima da FO	dB
$\alpha_{\rm CCmax}$	Perda máxima nos conectores da FO	dB
$\alpha_{\rm CCmin}$	Perda mínima nos conectores da FO	dB
$lpha_{f}$	Atenuação da FO	dB/km
$\alpha_{\rm max}$	Máxima atenuação no <i>link</i> de FO	dB
$lpha_{\min}$	Mínima perda do sistema em um <i>link</i> de FO	dB
$\gamma_1, \gamma_2, \ldots, \gamma_n$	Ângulos de disparo dos interruptores na modulação em escada	rad
$\delta, \delta_1, \delta_2, \dots \delta_n$	Função de modulação, variação da razão cíclica no período de modulação	-

$\overline{\delta}, \overline{\delta_1}, \overline{\delta_2}, \dots, \overline{\delta_n}$	Função de modulação complementar	-
δ_{D}	Função de modulação, variação da razão cíclica no período de modulação para o diodo	-
$\delta_{D1}, \delta_{D2}, \dots \delta_{Dn},$	Função de modulação diodo em antiparalelo com o enésimo interruptor	-
$\delta_{Dg1}, \delta_{Dg2}, \dots \delta_{Dgn},$	Função de modulação no enésimo diodo de grampeamento	-
δ_{IGBT}	Função de modulação, variação da razão cíclica no período de modulação para o IGBT	-
$\delta_{S1}, \delta_{S2}, \dots \delta_{Sn},$	Função de modulação no enésimo interruptor	-
Δt	Tempo de queda da corrente no interruptor principal (IGBT)	S
heta	Ângulo de defasagem entre tensão e corrente na carga	0
$\theta_1, \theta_2, \dots \theta_n$	Ângulos de mudança da função de modulação	rad
σ	Média quadrática do comprimento do pulso do sinal em um <i>link</i> de FO	s s
σ_{λ}	Largura espectral da fonte luminosa	nm
ϕ_{cr}	Ângulo de defasagem das portadoras na modulação com deslocamento de fase	0
ω	Velocidade angular	rad/s
A_m	Amplitude da moduladora	-
A_p	Amplitude da portadora	-
B_0	Largura de banda para 1km de FO	dB/k m
B_{3dB}	Largura de banda óptica de 3dB	Hz
B_M	Largura de banda de um <i>link</i> de FO	dB
B_n	Largura de banda da enésima seção de FO	dB
B_{rx}	Largura de banda elétrica de 3dB do receptor	dB
$C_{1(3\phi)}, C_{2(3\phi)}$	Capacitância dos capacitores C_1 ou C_2 do barramento CC do inversor trifásico	С
C_1, C_2	Capacitância dos capacitores C_1 ou C_2 do barramento CC	С
$D_{\rm mat}$	Fator de dispersão do material da FO r	s/(nm·km)
E_{B1}, E_{B2}	Energia entregue pelas pontes retificadoras $B1$ ou B_2	J
E _{off IGBT I}	Energia instantânea no bloqueio do IGBT	J
$E_{offIGBTmd}$	Energia média no bloqueio do IGBT	J
$E_{on IGBTI}$	Energia instantânea na entrada em condução do IGBT	J
$E_{on \ IGBT \ md}$	Energia média na entrada em condução do IGBT	J
E _{rra I}	Energia instantânea adicional, por recuperação do diodo, na entrad em condução do IGBT,	a J
f _{3dB}	Freqüência de modulação na qual a potência óptica caiu para 50% do seu valor em relação à freqüência zero	Hz
f_{cr}	Freqüência da(s) portadora(s)	Hz
f_m	Freqüência da moduladora	Hz
f_{sw}	Freqüência de comutação	Hz
g	Distribuição temporal Gaussiana da potência óptica emergente da fibra	-

Н	número de células em ponte-completa por fase do inversor CHB	-
k	Número inteiro variando de 1 a m-1	-
L	Comprimento do <i>link</i> de FO	m
l_c	Perda nos conectores do <i>link</i> de FO	dB
L_{pn}	Indutância parasita no enésimo laço	Н
m	Número de níveis de tensão de fase em um inversor multinível	-
m_a	Relação entre componente fundamental e máximo componente fundamental para modulação em escada	-
M_{f}	Relação entre as freqüências de portadora e moduladora	-
M_i	Índice de modulação	-
m_L	Número de níveis de tensão de linha em um inversor multinível	-
$n_{\Delta\Delta}$	Relação de espiras entre enrolamento secundário e primário do transformador $\Delta\Delta$ do retificador	-
$n_{\Delta Y}$	Relação de espiras entre enrolamento secundário e primário do transformador ΔY do retificador	-
OPB	Previsão de potência óptica no link de FO	dB
OPB _{max}	Previsão máxima de potência óptica no link de FO	dB
OPB _{min}	Previsão mínima de potência óptica no link de FO	dB
p	Função porta : $p = 1$ quando $0 < \delta < 1$ e há corrente no dispositivo, p = 0 nos demais casos	-
$P_{CD md}$	Perda média em condução no diodo	W
$P_{CIGBT md}$	Perda média em condução no IGBT	W
$P_{Cond \ Diodo}$	Perdas por condução no diodo	W
$P_{Cond \ IGBT}$	Perdas por condução no IGBT	W
Perda	Perda num sistema de comunicação com FO	dB
P_{in}	Potência de entrada no elemento sob análise	W
PM	Margem de potência num sistema com FO	dB
P_O	Potência de saída	W
$P_{O(3\phi)}$	Potência trifásica de saída	W
$P_{off D md}$	Perda média no bloqueio do diodo	W
$P_{offIGBTmd}$	Perda média no bloqueio do IGBT	W
$P_{on IGBT md}$	Perda média na entrada em condução do IGBT	W
Potência excedente	Potência excedente para a ativação máxima do receptor no <i>link</i> de FO	dB
Pout	Potência de saída do elemento sob análise	W
P_R	Potência óptica recebida pelo foto receptor	dB
$P_{R(H)\max}$	Máxima potência óptica de entrada para o nível lógico alto	dBm
$P_{R(L)\max}$	Máxima potência óptica de entrada para nível lógico baixo	dBm
$P_{R(L)\min}$	Mínima potência óptica de entrada para nível lógico baixo	dBm
P_{rr}	Perda por recuperação de diodo	W
P_{rrD}	Perda no diodo por recuperação	W
P _{rr IGBT}	Perda no IGBT por recuperação do diodo	W
$P_{rrIGBTmd}$	Perda média no IGBT por recuperação do diodo	W

P_S	Potência óptica emitida pelo foto emissor	dB
P_T	Perda óptica total	dB
$P_{T \max}$	Máxima potência transmitida em um <i>link</i> de FO	dBm
$P_{T\min}$	Menor potência de acoplamento em um link de FO	dBm
S	Relação entre t_b e t_a , relativos a recuperação do diodo	-
Sobra de Potência	Potência que deve ser subtraída para a ativação mínima do receptor no <i>link</i> de FO	dB
t	tempo	S
$t_{1/2}$	Tempo necessário para que o pulso atinja metade do valor máximo	S
t_a	Tempo de crescimento da corrente de recuperação reversa do diodo	S
t_b	Tempo de decrescimento da corrente de recuperação reversa do diodo	s
t_f	Tempo de descida da corrente no interruptor	S
t_{fN}	Tempo de descida nominal da corrente no interruptor, dado de catálogo	s
$t_{ m FWHM}$	Comprimento total do pulso em sua metade do valor máximo	S
THD_{IA}	Distorção harmônica total da corrente de linha I_A	-
THD_{IAB}	Distorção harmônica total da corrente de fase I _{AB}	-
THD_{VAB}	Distorção harmônica total da tensão de linha V_{AB}	-
THD_{VAO}	Distorção harmônica total da tensão fase V_{AO}	-
t_i	Tempo de subida de cada elemento degradador do sinal em um <i>link</i> de FO	s
t_M	Alargamento total do pulso em um <i>link</i> de FO	S
t _{mat}	Tempo de subida por dispersão do material da fibra	S
$t_{\rm mod}$	Tempo de subida de dispersão modal da fibra	-
t_n	Alargamento do pulso na enésima seção de um link de FO	S
t_r	Tempo de subida da corrente no interruptor	S
t_{ri}	Tempo de queda da corrente reversa no diodo	S
t_{rN}	Tempo de subida nominal da corrente no interruptor, dado de catálogo	S
t_{rr}	Tempo de recuperação reversa do diodo	S
t_{rrN}	Tempo de recuperação reversa nominal do diodo, dado de catálogo	S
t_{rx}	Tempo de subida do receptor	S
t _{sys}	Tempo de subida total do sinal em um <i>link</i> de FO	S
t_{tx}	Tempo de subida do transmissor	S
Z_o	Módulo da impedância de fase da carga, conexão Y	Ω

Símbolo	Significado
B1, B2,, Bn	Ponte retificadora, ponte de Graetz
$C_0, C_1,, C_n$	Capacitores
CB1, CB2,, CBn	Disjuntor
D_1, D_2, D_3, D_4	Diodos do interruptor
$Dg_1, Dg_2, \dots Dg_n$	Diodos de grampeamento
Dg_1 ', Dg_2 ', Dg_n '	Diodos de grampeamento inferiores no braço inversor, complementares
$E_1, E_2, \ldots E_n$	Fontes de tensão que formam o barramento CC
H_{nA}	Enésima célula básica na fase A de um inversor multinível CHB
K1, K2, Kn	Contator e seus contatos de potência ou auxiliar
$L_{AAA},,L_{XXX}$	Indutores
M1A, M2A,MnA	Módulo de IGBT
MD1, MD2, MDn	Módulos de diodos
OE1, OE2, OEn	Opto emissor
OR1, OR2, ORn	Opto receptor
PS1, PS2	Fonte isolada para os drivers
Q1, Q2	Transistor
$R_{0}, R_{1},, R_{n}$	Resistores
RL1, RL2	Relé
$S_1, S_2, \dots S_n$	Interruptores comandáveis
S_1 ', S_2 ', S_n '	Interruptores comandáveis inferiores no braço inversor, complementares
$S_{1n}, S_{2n}, \dots S_{nn}$	interruptor S_n da célula H_n
S ₅ , S ₆ , S ₇ , S ₈	Interruptores comandáveis do inversor
T_{XXYY}	Transformador
U1, U2, Un	Circuito integrado
VR1, VR2, VRn	Regulador de tensão linear

2. Símbolos usados para referenciar elementos em diagramas de circuitos

3. Símbolos matemáticos

Símbolo		Significado	
^	Lógica Booleana E (AND)		
\checkmark	Lógica Booleana OU (OR)		

4. Acrônimos e Abreviaturas

Símbolo	Significado
5L-DC	Five-level Diode-Clamped Inverter
5L-PDC	Five-level Pyramidal Architecture Diode-Clamped Inverter
ADC	Analog-to-digital converter

APOD	Alternative phase opposite disposition
BER	Bit error rate
CAPES	Fundação Coordenação de Aperfeiçoamento Pessoal de Nível Superior
CC	Corrente contínua
CHB	Cascaded H-bridge Multilevel Inverter
CI	Circuito integrado
DC	Diode-clamped
DCML	Diode-Clamped Multilevel Inverter
EMI	Electromagnetic interference
FC	Flying-Capacitor Multilevel Inverter
FO	Fiber optics – fibra óptica
GCT	Gate Commutated Thyristor
GTO	Gate Turn-off Thyristor
HPIB	IEEE-488, Hewlet-Packard Interface Bus
HVIGBT	High Voltage IGBT
HVIPM	High Voltage Intelligent Power Module
IECT	Injection Enhanced Insulated Gate Bipolar Transistor
IGBT	Insulated Gate Bipolar Transistor
IGCT	Integrated Gate Commutated Thyristor
INEP	Instituto de Eletrônica de Potência
IPD	In-phase disposition
LED	Light Emitting Diode
LSMPWM	Level-shifted multicarrier pulse-width modulation
MV	Médium-voltage
NPC	Neutral-Point Clamped
NRZ	Referente a um bit que tem sinal não retornando a zero
OPB	Optical Power Budget – previsão de potência óptica
PDCML	Pyramidal Structure Diode-Clamped Multilevel Inverter
pin	Semicondutor de três camadas, com uma região p e outra n , separadas por uma região intrínseca muito levemente dopada n (i)
PLC	Programmable logic controller – controlador lógico programável
POD	Phase opposite disposition
PSMPWM	Phase-shifted multicarrier pulse-width modulation
PSPWM	Phase-shifted pulse width modulation
PWM	Pulse Width Modulation
RZ	Referente a um bit que tem sinal retornando a zero
SCR	Silicon-controlled rectifier
SPWM	Sinusoidal Pulse-width Modulation
STATCOM	Static Compensators
THD	Total Harmonic Distortion – Distorção Harmônica Total
UFSC	Universidade Federal de Santa Catarina

Símbolo	Nome da Unidade
V	volt
W	watt
Ω	ohm
А	ampère
Н	henry
F	farad
dB	decibel
J	Joule
h	hora
S	segundo
Hz	hertz
m	metro
cm	centímetro
rad/s	radianos por segundo
°C	grau Celsius
°C/W	grau Celsius por watt

5. Símbolos de Unidades de Grandezas Físicas

INTRODUÇÃO GERAL

O desenvolvimento constante da sociedade, atrelado a fatores econômicos, estratégicos e tecnológicos, leva à crescente aumento na quantidade de energia elétrica processada. Por questões econômicas ou estratégicas, alguns processos fabris tornam-se favoráveis quando realizados em grande quantidade e sob condições contínuas. Desta forma, a potência dos motores envolvidos nestes processos torna-se cada vez maior.

Por outro lado, motores de grande potência projetados para baixas tensões de alimentação têm custos proibitivos, pois tensões baixas e altas potências requerem correntes elevadas, necessitando de altas quantidades de cobre nos seus enrolamentos. Com o intuito de obter custos mais atrativos, com relação à quantidade de cobre utilizada, parte-se para tensões mais elevadas, mesmo que os custos com isolação aumentem.

Motores de grande potência (0,4 MW a 40 MW), operando com médias tensões (MV - medium-voltage, 2,3 kV a 13,8 kV), acionam cargas como bombas, misturadores e compressores em estações petroquímicas, ventiladores e exaustores na indústria de cimento, veículos de tração elétrica como trens e metrôs, laminadores e esteiras transportadoras nas indústrias de mineração e siderúrgica, etc, sendo que a maioria dos motores *MV* opera com tensões de 3,3 kV a 6,6 kV e potências entre 1 MW e 4 MW.

Grande parte dos acionamentos com motores de *MV* são feitos à velocidade fixa, sendo os processos controlados por métodos mecânicos convencionais, como válvulas mecânicas, ângulos de aletas, *dampers*, etc. Neste nicho de aplicação os conversores de *MV* mostram-se muito atrativos, pois possibilitam redução no consumo de energia com o correto sistema de controle aplicado ao processo, através de variação de velocidade e não por métodos mecânicos, sendo que 85% dos conversores usados em acionamentos de *MV* controlam motores acionando cargas relativamente simples, como ventiladores, bombas e esteiras transportadoras [1].

A busca por conversores de maior capacidade de processamento de energia promoveu também o desenvolvimento de interruptores de potência, como os GTOs,



IGBTs, GCTs entre outros, capazes de bloquear milhares de volts ou conduzir dezenas de milhares de ampères. Estes poderosos interruptores, aplicados em novas estruturas têm alavancado o uso dos conversores em acionamentos elétricos. O projeto destes conversores apresenta alguns desafios tecnológicos, como distorções de corrente na entrada, fator de potência visto pela rede, tensões de modo comum, limites na freqüência de operação dos interruptores, baixas derivadas de tensão (dv/dt) nos enrolamentos do motor, etc. Além de requisitos tradicionais como alto rendimento, alta confiabilidade, peso, volume e custos reduzidos, etc.

Para atender especificações surgem os inversores multiníveis. Dentre as topologias existentes, o inversor multinível com diodos de grampeamento possui características muito favoráveis ao seu uso, destas se destacam:

- Não exige fontes isoladas para formar o barramento CC;
- Usa menor quantidade de capacitores;
- Apresenta proteção, pré-carga dos capacitores e frenagem regenerativa menos complexas que as demais topologias básicas.

Há um ponto negativo na estrutura tradicional do inversor com diodos de grampeamento que é a exigência de circuitos auxiliares de equalização de tensão em seus diodos de grampeamento, especialmente quando opera com mais de três níveis de tensão. Esse ponto desfavorável encontrou uma solução através da conexão piramidal dos diodos de grampeamento, apresentada por YUAN [2]. A conexão piramidal utiliza a mesma quantidade de diodos que a tradicional, considerando interruptores e diodos sujeitos aos mesmos esforços de tensão, porém sem a adição dos circuitos de equalização de tensão, aumentando o rendimento e contribuindo para a redução de peso e volume do conversor.

Este trabalho apresenta o estudo do inversor multinível com diodos de grampeamento, comparando a estrutura tradicional à piramidal. São apresentados estudos e dimensionamento para este inversor com cinco níveis, empregando modulação PWM senoidal com múltiplas portadoras deslocadas em nível, sendo construído um protótipo de 8 kVA, com duplo retificador de 12 pulsos na entrada, empregando fibra óptica na interface entre comando e potência.
No capítulo 1 é feita uma abordagem geral sobre os inversores multiníveis, vantagens e desvantagens de seu uso em acionamentos elétricos. Também são abordadas as topologias básicas, sendo feita uma comparação entre elas.

O capítulo 2 apresenta uma análise mais detalhada do inversor multinível com diodos de grampeamento, sendo discutidos aspectos como estrutura, problemas de sobretensão, desequilíbrios de tensão entre diodos de grampeamento. Também são apresentadas as principais técnicas de modulação. É introduzida e analisada a estrutura de grampeamento modificada, com diodos ligados em forma piramidal.

Os cálculos dos esforços de corrente nos semicondutores e cálculos térmicos, além do dimensionamento dos capacitores do barramento CC, voltados ao projeto do inversor com diodos de grampeamento, são realizados no capítulo 3.

O capítulo 4 apresenta algumas aplicações da fibra óptica, seu uso em eletrônica de potência e as principais metodologias de projeto para os *links* de comunicação contendo esta tecnologia.

Um roteiro detalhado de projeto e algumas simulações numéricas são apresentados no capítulo 5, sendo detalhados alguns pontos como retificador de entrada, modulação, capacitores do barramento CC, etc.

O capítulo 6 trata da construção do protótipo de 8 kVA de um braço monofásico do inversor de cinco níveis com diodos de grampeamento, comutável entre a estrutura tradicional e a piramidal, utilizado para validar as análises teóricas. São detalhados alguns pontos importantes do projeto além de serem apresentados os resultados experimentais.

CAPÍTULO 1

CONSIDERAÇÕES GERAIS SOBRE CONVERSORES ESTÁTICOS MULTINÍVEIS

1.1 Introdução

Neste capítulo são abordados os fatores que incentivam o uso de inversores multiníveis em acionamentos elétricos de média tensão e alta potência. Outras soluções para esta aplicação também são expostas, como o emprego de semicondutores com maiores capacidades de corrente conduzida ou tensão de bloqueio ou ainda a associação de dispositivos semicondutores em série. São apresentadas as topologias básicas de inversores multiníveis, sendo feita uma comparação entre estas.

1.2 Tendências ao Uso de Conversores Estáticos Multiníveis no Acionamento de Máquinas Elétricas

Muitas indústrias aumentaram os níveis de potência exigidos por seus processos fabris. Isto foi motivado principalmente por necessidades de diminuição de custos através de economia na escala de produção [3]. Desta forma, foi necessário o desenvolvimento de novos conversores estáticos com a capacidade de operar com estes elevados níveis de potência. Devido a esta crescente demanda por conversores estáticos de média tensão (*MV* – *Medium-Voltage*, 2,3 kV a 13,8 kV) e alta potência (de 1 MW a 100 MW), houve grande esforço de pesquisa acadêmica [4-6] e industrial [7-10] nesse segmento. Na busca por maior capacidade de processamento estático de energia surgem, sobretudo, as seguintes possibilidades:

 Pesquisa e desenvolvimento de novos dispositivos semicondutores, com maiores capacidades de condução de corrente e tensão de bloqueio, circuitos de acionamento menos complexos, possibilidade de operação sem circuitos auxiliares (*snubbers* e circuitos de grampeamento);



- Associação de dispositivos semicondutores em série ou paralelo para se obter aumento nas capacidades de bloqueio de tensão e corrente conduzida;
- Pesquisa e desenvolvimento de novas estruturas de conversores, capazes de operar com *MV* e alta potência, usando a tecnologia de interruptores disponíveis (multiníveis).

O desenvolvimento de novos dispositivos semicondutores ou mesmo o aprimoramento destes é uma tarefa multidisciplinar que exige avanço tecnológico simultâneo em diversas áreas da ciência, como física, química, engenharia de materiais, etc. As pesquisas neste ramo levaram aos atuais dispositivos semicondutores de alta potência, dentre os quais pode se destacar os IGCTs, IEGTs e HVIGBTs. Atualmente há dispositivos atuando na faixa de dezenas de milhares de volts e milhares de ampères como GTOs, IGCTs e IECTs [6, 11]. Os IGBTs ainda estão na faixa dos milhares de volts e centenas de ampères. A Fig. 1.1 ilustra os limites de tensão e corrente dos dispositivos semicondutores normalmente usados em conversores de MV e alta potência, sendo complementada pela Tabela 1.1, onde se encontram os limites dinâmicos [12].



Fig. 1.1 – Limites de tensão e corrente de alguns dispositivos semicondutores.

A associação série ou paralela de dispositivos semicondutores pode ser uma alternativa interessante para se atingir os níveis desejados de processamento estático de



energia em MV [13, 14]. Porém, esta alternativa leva a alguns problemas intrínsecos, como desequilíbrio estático e dinâmico de tensões e correntes para associações série e paralela, respectivamente. A solução destes problemas pode exigir a adição de componentes extras, como resistores de equalização estática ou pares RC (resistor-capacitor) para equalização dinâmica, em associações série de dispositivos. A adição destes irá prejudicar fatores como peso, volume e custo final do conversor. Algumas técnicas de controle no disparo e bloqueio dos semicondutores conectados em série foram desenvolvidas [14, 15], podendo melhorar aspectos de equalização de tensão. Estes resultados podem ser alcançados em IGBTs, através do controle de sua entrada em condução e bloqueio, operando na região ativa do dispositivo.

Tipo de semicondutor	Tensão máxima (kV)	Corrente máxima (kA)	dv/dt (kV/µs)	di/dt (kA/µs)
SCR	12	1,5	2,0	0,1
GTO	4,5	1,0	1,0	0,5
GCT	6,0	2,0	3,0	1,0
IGBT	3,3	1,2	3,5	2,8

Tabela 1.1 – Limites dinâmicos dos principais tipos de semicondutores [12]

Com os interruptores inevitavelmente acrescidos, dispostos em série, no intuito de aumentar a capacidade de processamento de energia do conversor, é razoável imaginar a adição de alguns diodos ou capacitores com uma nova estratégia de modulação, deixando de ser um inversor tradicional para tornar-se um multinível. Os inversores multiníveis apresentam algumas características vantajosas em relação às estruturas tradicionais operando em MV e altas potências. Algumas das características mais atrativas dos inversores multiníveis são listadas a seguir [16]:

- Conversores multiníveis geram tensões de saída com baixas distorções harmônicas e menor *dv/dt*;
- Geram menor tensão de modo comum, reduzindo os desgastes nos rolamentos gerados por correntes de modo comum [17]. Através de sofisticadas técnicas de modulação [18] essas tensões de modo comum podem ser minimizadas;



 Podem operar com menores freqüências de comutação nos interruptores, para uma mesma distorção harmônica da tensão de saída, reduzindo os esforços de comutação nos interruptores.

Com relação às topologias básicas de inversores multiníveis, destacam-se o inversor multinível com diodos de grampeamento (DC – *diode-clamped multilevel inverter*) [19, 20], inversor multinível com módulos ponte-H em cascata (CHB – *cascaded H-bridge multilevel inverter*) [21] e o inversor multinível com capacitores flutuantes (FC – *flying-capacitor multilevel inverter*) [22, 23]. O inversor com diodos de grampeamento, apresentando três níveis, é freqüentemente referido como inversor com neutro grampeado (NPC – *neutral-point clamped*). Há ainda os inversores híbridos, nos quais pode-se agregar algumas características dos conversores CHB, DC e FC através da associação destes ou de modulação especial [24-26].



Fig. 1.2 – Classificação dos conversores usualmente empregados para acionamento de máquinas elétricas de alta potência e *MV*.

A Fig. 1.2 apresenta uma classificação simplificada dos conversores para acionamento de máquinas elétricas de alta potência e *MV* [3]. Há uma divisão simples entre conversores diretos e indiretos. O primeiro conecta a carga diretamente à fonte de entrada enquanto o ultimo possui um estágio intermediário de armazenamento de energia (barramento CC). Os conversores matriciais não foram incluídos nos conversores diretos, pois ainda não alcançaram os níveis de potência processada, limitando-se ainda a centenas de quilowatts. Os cicloconversores, embora largamente utilizados em altas potências,



apresentam performance dinâmica pior que os conversores indiretos. Os blocos em destaque na Fig. 1.2 conduzem à topologia DCML, objetivo maior de estudo desta pesquisa.

1.3 Inversor Multinível com Módulos Ponte-H em Cascata

O inversor multinível com módulos ponte-H em cascata (CHB – *cascaded H-bridge multilevel inverter*) foi exaustivamente estudado e utilizado em diversas aplicações, tais como amplificadores de telecomunicações [5], plasma [21], STATCOM (*static compensators* – compensadores estáticos) [27, 28], acionamento de máquinas elétricas [29]. O CHB consiste basicamente na conexão série de conversores ponte-completa, como ilustra a Fig. 1.3. O número de níveis de tensão de fase em um inversor CHB é dado pela equação (1.1) e para a tensão de linha dado pela equação (1.2), onde *H* é o número de células em ponte-completa por fase.

$$m = (2H+1) \tag{1.1}$$

$$m_L = (4H+1) \tag{1.2}$$

Na célula básica deste inversor, apresentada na Fig. 1.3(a), existem dois pares de interruptores, (S_1, S_4) e (S_2, S_3) , que operam de forma complementar. A Tabela 1.2 ilustra a combinação dos estados de condução e os níveis de tensão obtidos para um inversor CHB com H = 2 e m = 5, sendo S_{1n} o interruptor S_1 da célula H_n , S_{3n} o interruptor S_3 da célula H_n .



Fig. 1.3 – Inversor CHB. (a) célula básica e (b) conexão de *n* células com *m* níveis na tensão de fase.



E	stados dos i	interrupto	res			
S_{11}	S_{31}	S_{12}	S_{32}	VH1	VH2	VAN
1	0	1	0	Ε	Ε	2E
1	0	1	1	Ε	0	Ε
1	0	0	0	Ε	0	Ε
1	1	1	0	0	Ε	Ε
0	0	1	0	0	Ε	Ε
0	0	0	0	0	0	0
0	0	1	1	0	0	0
1	1	0	0	0	0	0
1	1	1	1	0	0	0
1	0	0	1	Ε	- <i>E</i>	0
0	1	1	0	- <i>E</i>	Ε	0
0	1	1	1	- <i>E</i>	0	- <i>E</i>
0	1	0	0	- <i>E</i>	0	- <i>E</i>
1	1	0	1	0	- <i>E</i>	- <i>E</i>
0	0	0	1	0	- <i>E</i>	- <i>E</i>
0	1	0	1	- <i>E</i>	- <i>E</i>	-2E

Tabela 1.2 – Estados de condução dos interruptores e tensão de saída em um CHB 5 níveis.

Diversos tipos de modulação podem ser empregados neste conversor. Dentre eles, destacam-se dois tipos de modulação PWM senoidal. São modulação por largura de pulso com múltiplas portadoras deslocadas em fase (PSMPWM – *phase-shifted multicarrier pulse-width modulation*) e a modulação por largura de pulso com múltiplas portadoras deslocadas em fase (LSMPWM-IPD – *level-shifted multicarrier in-phase disposition pulse-width modulation*). Os esquemas destas modulações são vistos na Fig. 1.4, para um inversor CHB com m = 5.

O número de portadoras necessário para realização da modulação, tanto para deslocamento de nível quanto para deslocamento de fase, será m-1. Para a modulação com deslocamento de fase, o ângulo de defasagem das portadoras é definido pela equação (1.3). O índice de modulação M_i é dado pela equação (1.4), onde A_m é a amplitude da moduladora e A_p é a amplitude da portadora, ilustradas na Fig. 1.4(b).

$$\phi_{cr} = \frac{360^{\circ}}{m-1} \tag{1.3}$$

$$M_i = \frac{A_m}{A_p} \qquad para \ 0 \le M_i \le 1 \tag{1.4}$$





Fig. 1.4 – Esquema de modulação para um inversor CHB com m = 5. (a) diagrama de ligação de fase, (b) modulação por deslocamento de fase e (c) modulação por deslocamento de nível.

Para a modulação com portadora deslocada em nível, o índice de modulação é dado pela equação (1.5), onde A_m é a amplitude da moduladora e A_p é a amplitude da portadora, ilustradas na Fig. 1.4(c). Todas as portadoras terão a mesma amplitude, porém deslocadas em um nível médio.

$$M_i = \frac{2A_m}{A_p(m-1)} \qquad para \ 0 \le M_i \le 1 \tag{1.5}$$

As características mais atrativas da topologia CHB são [30]:

- Projeto modular das células do conversor;
- Células construtivas compostas por retificadores trifásicos ponte de Graetz com filtro capacitivo e inversor ponte completa;
- Baixa distorção harmônica da corrente de entrada, quando os retificadores das células operam em conjunto como retificador de múltiplos pulsos;
- A tensão de saída possui baixa distorção harmônica em comparação com a freqüência de comutação dos interruptores;

As possíveis desvantagens do uso desta topologia são:

- Emprega transformador de entrada próprio (volumoso e com alto custo);



- Projetos de transformadores diferentes são necessários para operação em diferentes tensões de linha;
- Demanda potência pulsada da fonte quando opera com cargas de baixo fator de deslocamento;
- Capacitores das células em quantidade e volume elevados;
- Frenagem regenerativa de difícil realização.

Uma das características mais favoráveis desta estrutura pode ser considerada a sua modularidade, principalmente se operar com modulação PWM senoidal com deslocamento de fase (PSPWM – *phase-shifted pulse width modulation*). Nestas condições, há uma divisão de potência igualitária entre os módulos que formam a estrutura. Estes serão idênticos, provendo total modularidade ao conversor, facilitando aspectos como manutenção, custo de produção, etc.

Um dos fatores menos atrativos nos inversores CHB é a quantidade de fontes isoladas e o volume total dos capacitores dos barramentos das células, visto que cada capacitor fornecerá energia a uma única célula em uma fase. Cada célula CHB necessita de uma fonte isolada, projetada para o dobro da freqüência da tensão de saída.

1.4 Inversor Multinível com Capacitores Flutuantes

O inversor multinível com capacitores flutuantes (FC – *flying-capacitor multilevel inverter*) é apresentado na Fig. 1.5. O inversor FC pode ser empregado basicamente nas mesmas aplicações que o CHB. Suas características mais atrativas são [30]:

- Arranjo simples e modularidade nos blocos construtivos;
- Número de componentes reduzido;
- É possível operar sem *snubbers*;
- Não exige fontes isoladas para formar o barramento CC;
- Há a possibilidade de equilibrar as tensões sem distorcer ou limitar a saída, com uso de modulação adequada.

As possíveis desvantagens são:

- Possibilidade de ressonância parasita entre capacitores;



- Redistribuição de tensão dos capacitores durante surtos na tensão de alimentação;
- Grande número de capacitores volumosos para formar as fontes, cada um com seu circuito de pré-carga;
- Arranjo complexo para se diminuir indutâncias parasitas;
- Desequilíbrio de tensão nos capacitores, exigindo circuitos de controle, ou algoritmo otimizado de modulação vetorial.

Teoricamente, pode-se atingir infinitos níveis de tensão em uma associação de interruptores e capacitores como mostra a Fig. 1.5(b). O inversor apresentado na Fig. 1.5(a) é um FC trifásico com m = 5. Há quatro pares de interruptores complementares (S_1, S_1') , (S_2, S_2') , (S_3, S_3') e (S_4, S_4') , cuja combinação nos estados de condução gera cinco níveis de tensão de fase, como apresentado na Tabela 1.3.



Fig. 1.5 – Inversor FC. (a) estrutura do inversor FC trifásico de cinco níveis e (b) braço monofásico para *m* níveis.

Existe uma variedade de estados redundantes nos quais a tensão de saída não se altera para combinações diferentes dos estados dos interruptores. Para os níveis de tensão $3E \ e \ E$ existem quatro estados redundantes enquanto que para 2E são seis estados redundantes.



Es	12			
S_1	S_2	S_3	S_4	VAN
1	1	1	1	4E
0	1	1	0	3 E
1	0	1	1	3 E
1	1	0	1	3 E
1	1	1	0	3 E
0	0	1	1	2E
1	0	0	1	2E
1	1	0	0	2E
0	1	1	0	2E
0	1	0	1	2E
1	0	1	0	2E
0	0	0	1	Ε
0	0	1	0	E
0	1	0	0	E
1	0	0	0	E
0	0	0	0	0

Tabela 1.3 - Níveis de tensão e estados de condução dos interruptores do
inversor FC de cinco níveis

Na Fig. 1.6 são vistos dois esquemas de modulação e a forma de onda de tensão por fase. Em (a) a modulação por deslocamento de fase e em (b) com deslocamento de nível.

Os dois tipos de modulação PWM senoidal de múltiplas portadoras (deslocamento de fase e de nível) podem ser empregados no inversor FC. A modulação vetorial com uso dos estados redundantes pode ser uma alternativa interessante na solução do problema de balanço das tensões dos capacitores.



Fig. 1.6 – Esquemas de modulação e formas de onda de tensão para o inversor FC de cinco níveis, (a) modulação por deslocamento de fase e (b) modulação por deslocamento de nível



1.5 Inversor Multinível com Diodos de Grampeamento

A célula de comutação utilizada pelos inversores tradicionais (meia ponte, ponte completa) baseia-se na operação complementar de interruptores conectados entre si [31], como pode ser visto na Fig. 1.7(a). A operação básica desta célula de comutação é baseada na comutação complementar dos dois interruptores, sendo que o caminho livre se dá entre XZ ou YZ. Nunca há a condução dos dois interruptores ao mesmo tempo, pois isto causaria um curto-circuito de braço. A representação simplificada, vista na Fig. 1.7(b), demonstra as características de comutação complementar. Estes dois interruptores podem ser formados por dispositivos com entrada em condução e bloqueio comandados (IGBTs, GTOs, IGCTs, etc.) ou espontâneos (diodos). Os terminais X e Y estão conectados a uma fonte de tensão e o terminal Z a uma fonte de corrente.

A associação de interruptores em série pode ampliar a capacidade de tensão de bloqueio da célula, como visto na Fig. 1.7(c). Entretanto, dispositivos semicondutores reais conectados em série não apresentam as mesmas características estáticas ou dinâmicas, causando um compartilhamento desigual da tensão do barramento em estado de bloqueio ou durante as comutações [32]. Este problema requer técnicas de equalização estática e dinâmica de tensão as quais aumentam o número de componentes ou requerem um algoritmo de controle mais apurado.



Fig. 1.7 – Célula de comutação tradicional. (a) célula genérica de comutação real, (b) simplificada e (c) com interruptores em série.

O inversor multinível com diodos de grampeamento (DCML ou NPC, quando apresentar três níveis), visto na Fig. 1.8(b), possui uma célula de comutação diferenciada que opera em três níveis. Esta célula é vista na Fig. 1.8(a).

15





Fig. 1.8 – Inversor NPC. (a) célula de comutação três níveis e (b) inversor de três níveis de tensão na fase.

A Tabela 1.4 indica os níveis de tensão por fase e os estados de condução dos interruptores que formam o inversor NPC.

		1		C.	
-	E_{z}	stados dos i	interruptor	es	
	S_I	S_2	S_3	S_4	VAO
	1	1	0	0	Ε
	0	1	1	0	0
	0	0	1	1	- <i>E</i>

Tabela 1.4 – Níveis de tensão e estados de condução dos interruptores do inversor NPC.

Com a associação adequada das células NPC é possível a realização de conversores de *n*-níveis em tensão [2, 33]. A Fig. 1.9(a) mostra uma associação de células NPC que gera cinco níveis de tensão. O número de componentes necessários para se conceber uma estrutura de *m* níveis monofásica ou trifásica [34] pode ser visto na Tabela 1.5. Com o aumento no número de níveis, alguns diodos de grampeamento submetem-se a uma tensão de bloqueio superior à aplicada aos interruptores comandados, como pode ser visto na Fig. 1.9(a). Uma possível solução para este inconveniente seria a associação em série dos diodos. O número de componentes da estrutura, considerando-se o uso de diodos de grampeamento em série e submetidos a um mesmo nível de tensão de bloqueio pode ser visto na Tabela 1.5.

A Fig. 1.9(b) apresenta o esquema de modulação por deslocamento de nível e a forma de onda de tensão de fase. Não é possível realizar a modulação com deslocamento de fase no inversor NPC.



Tabela 1.5 - Número de componentes para uma estrutura de *m* do inversor com diodos de grampeamento.

Níveis de	Interruptores Ativos		Diodos de G	rampeamento	Capacitores de Barramento		
Tensão	Monofásico	Trifásico	Monofásico	Trifásico	Monofásico Trifásico		
3	4	12	2	6	2		
4	6	18	6	18	3		
5	8	24	12	36	4		
6	10	30	20	60	5		
m	2(m-1)	6(m-1)	(m-1)(m-2)	3(m-1)(m-2)	(m-1)		



Fig. 1.9 – Inversor monofásico de cinco níveis com diodos de grampeamento (5L-DC). (a) estrutura de potência e (b) modulação com deslocamento de nível e tensão de saída.

O inversor DCML pode ser empregado basicamente nas mesmas aplicações que o CHB e o FC. No entanto, são relatadas poucas aplicações desta topologia com mais de três níveis. As características mais atrativas do inversor DCML são [30]:

- Possibilidade de operação sem *snubbers*;
- Não exige fontes isoladas para formar o barramento CC.
- Menor capacitância e número de capacitores que os inversores CHB e FC;
- Circuito mais simples para pré-carga dos capacitores que nos inversores CHB e FC;
- Frenagem regenerativa mais simples que nos inversores CHB e FC.

As possíveis desvantagens são:

- Elevado número de diodos de grampeamento;



- Na estrutura tradicional, necessidade de circuitos de equalização de tensão nos diodos de grampeamento dispostos em série.
- Necessita de sistema de equalização de tensão para os capacitores do barramento CC, caso não sejam provenientes de fontes isoladas.

1.6 Conclusões

Neste capítulo foram apresentados os fatores atrativos do uso de inversores multiníveis no acionamento de máquinas elétricas em média tensão e alta potência. Os inversores multiníveis apresentam menores distorções harmônicas de tensão, menores níveis de *dv/dt* e menores níveis de tensão de modo comum quando comparados à inversores tradicionais. Além disso, podem operar com menor freqüência de comutação nos seus interruptores ativos. Foram apresentadas as topologias básicas, mais difundidas na literatura e utilizadas comercialmente, sendo estas: inversor multinível com módulos ponte-H em cascata (CHB), inversor multinível com capacitores flutuantes (FC) e inversor multinível com diodos de grampeamento (DCML) freqüentemente referido como inversor com ponto neutro grampeado (NPC). Comparando-se as vantagens e desvantagens das topologias CHB, FC e DCML, chega-se à Tabela 1.6, na condição de operação trifásica.

Característica	СНВ	FC	DCML e NPC	
Interruptores principais	6(<i>m</i> -1)	6(<i>m</i> -1)	6(<i>m</i> -1)	
Diodos de grampeamento	0	0	3(<i>m</i> -1)(<i>m</i> -2)	
Capacitores do barramento	3/2(<i>m</i> -1)	(<i>m</i> -1)	(<i>m</i> -1)	
Capacitores de grampeamento	0	3/2(<i>m</i> -1)(<i>m</i> -2)	0	
Pré-carga dos capacitores	Complexa	Complexa	Simples	
Proteção	Simples	Complexa	Simples	
Equalização de tensão nos capacitores	Não necessária	Nos capacitores de grampeamento	Nos capacitores do barramento CC	
Frenagem Regenerativa	Complexa	Complexa	Simples	

Tabela 1.6 – Comparação entre as topologias básicas aplicadas em acionamento de máquinas em média tensão e alta potência.

CAPÍTULO 2 INVERSOR CINCO NÍVEIS COM DIODOS DE GRAMPEAMENTO

2.1 Introdução

Este capítulo traz uma análise mais ampla do inversor DCML, sendo discutidos aspectos como estrutura, possíveis problemas de sobretensões, desequilíbrios de tensão e modulação. São apresentadas as etapas de funcionamento e os dez estados topológicos que podem formar os cinco níveis de tensão. É abordado o problema referente à associação série dos diodos na estrutura tradicional, com solução dos problemas através da estrutura modificada. Sobre a modulação, são apresentadas as principais técnicas empregadas à estrutura.

2.2 Inversor Cinco Níveis com Diodos de Grampeamento (5L-DC)

O inversor cinco níveis com diodos de grampeamento (5L-DC – *five level diodeclamped inverter*) é uma evolução topológica do inversor NPC de três níveis [35], onde se utilizam das vantagens desta topologia, baseado na célula de comutação de três níveis.

O incremento no número de níveis ou patamares de tensão possibilita uma maior aproximação entre a forma de onda da tensão de saída e a senóide fundamental. Contribuindo, desta forma, para a redução do conteúdo harmônico da tensão de saída. Quando o inversor é aplicado no acionamento de um motor elétrico, por exemplo, os diferentes patamares de tensão diminuem a dv/dt aplicada aos enrolamentos do motor. Isto minimiza o desgaste e prolonga a vida útil da isolação dos enrolamentos.

Um maior número de níveis também propicia aumento na capacidade de processamento de energia com o uso de interruptores de mesma capacidade sem a necessidade de utilização de interruptores em série. O uso de interruptores em série é uma



prática que deve ser evitada sempre que possível, pois isto requer técnicas de equalização estática e dinâmica da tensão nos dispositivos.

A máxima tensão a qual estão submetidos os interruptores é uma função do número de níveis da estrutura e da tensão do barramento CC, como mostra a equação (2.1),

$$V_{S\max} = \frac{V_d}{m-1} \tag{2.1}$$

onde:

V_{Smax} Tensão máxima sobre o interruptor;

 V_d Tensão do barramento CC;

m Número de níveis da estrutura.

Desta forma, para um inversor 5L-DC, a máxima tensão a qual estão submetidos os interruptores é $V_d/4$.

A Fig. 2.1 representa a estrutura de potência do inversor 5L-DC. Em (a) o braço monofásico e em (b) a realização trifásica. O barramento CC é obtido através de divisão capacitiva, o que pode tornar a estrutura vantajosa em relação ao inversor CHB. Existem quatro pares de interruptores comandados de forma complementar, (S_{I_1}, S_{I_1}') , (S_{2_2}, S_{2_1}') , (S_{3_2}, S_{3_2}') e (S_{4_2}, S_{4_1}') .



Fig. 2.1 – Inversor 5L-DC. (a) braço monofásico e (b) estrutura trifásica.

Para esta topologia, a combinação do estado de condução dos seus interruptores pode gerar cinco diferentes níveis de tensão entre os terminais $A \in O(v_{AO})$. Há sempre quatro interruptores diferentes comandados a conduzir. As combinações dos estados de condução bem como os níveis de tensão gerados são vistos na Tabela 2.1.

Combinação dos Interruptores								Nívois do tonsão
S_I	S_2	S_3	S_4	S_I '	S_2 '	S_3 '	S_4 '	Trivers de tensão
1	1	1	1	0	0	0	0	2E
0	1	1	1	1	0	0	0	E
0	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	- <i>E</i>
0	0	0	0	1	1	1	1	<i>-2E</i>

2.3 Etapas de funcionamento

Para facilitar a análise das etapas de funcionamento do inversor 5L-DC foram realizadas as seguintes hipóteses simplificativas, tomando-se como base a Fig. 2.2:

- O circuito opera em regime permanente;
- Os capacitores do barramento CC são substituídos por fontes de tensão ideal;
- A carga é uma fonte de corrente senoidal ideal;
- Os interruptores de potência são considerados ideais;
- Os diodos são considerados ideais



Fig. 2.2 – Circuito equivalente utilizado para análise das etapas de funcionamento do inversor 5L-DC.

Considerando a corrente fundamental de carga atrasada de um ângulo θ em relação à tensão fundamental, têm-se as seguintes etapas de funcionamento:



Primeira Etapa (t₀, t₁)

No instante inicial t_0 , considerando o valor inicial da corrente fundamental de carga sendo negativo, com os interruptores S_3 , S_4 , S_1 ' e S_2 ' comandados a conduzir, a tensão de carga v_{AO} vale zero. A corrente de carga circula através de S_1 ', S_2 ' e Dg_2 '. É uma etapa de roda-livre. A Fig. 2.3 ilustra a primeira etapa. O término da primeira etapa ocorre em t_1 , quando é dado o comando de bloqueio ao interruptor S_2 ' e S_2 é habilitado a conduzir.



Fig. 2.3 – Primeira etapa de funcionamento.

Segunda Etapa (t₁, t₂)

No instante t_1 , com o bloqueio de S_2 ' ocorre também o bloqueio de Dg_2 '. Estão habilitados à condução os interruptores S_2 , S_3 , S_4 e S_1 '. A tensão v_{AO} vale E. A corrente de carga circula através de S_1 ' e Dg_1 '. Nesta etapa o fluxo de energia se dá da carga (fonte de corrente) para a fonte de tensão E_2 , como indicado na Fig. 2.4. Quando a corrente i_A se anular, em t_2 , esta etapa é finalizada, dando início a terceira etapa.



Fig. 2.4 – Segunda etapa de funcionamento.



Terceira Etapa (t2, t3)

No instante t_2 , devido à inversão no sentido da corrente de carga, bloqueia-se Dg_1 '. A corrente de carga é conduzida por S_2 , S_3 , S_4 e Dg_1 . O valor da tensão de saída será E. A fonte de tensão E_2 fornece energia à carga. A Fig. 2.5 ilustra a etapa de funcionamento. Esta etapa acaba no instante t_3 , quando o interruptor S_1 ' for comandado ao bloqueio e S_1 à condução.



Fig. 2.5 – Terceira etapa de funcionamento.

Quarta Etapa (t₃, t₄)

No instante t_3 ocorre o bloqueio de S_1 ' e S_1 é comandado a conduzir. Com S_1 em condução ocorre o bloqueio de Dg_1 . Ficam habilitados a conduzir os interruptores S_1 , S_2 , S_3 e S_4 . A corrente de carga é conduzida por estes interruptores. A tensão v_{AO} vale 2*E*. As fontes E_1 e E_2 fornecem energia à carga. A Fig. 2.6 ilustra esta etapa de funcionamento. Esta etapa se encerra em t_4 , quando é dado o comando de bloqueio ao interruptor S_1 e S_1 ' é habilitado a conduzir.



Fig. 2.6 – Quarta etapa de funcionamento.



Quinta Etapa (t4, t5)

A quinta etapa inicia quando S_1 é comandado ao bloqueio e S_1 ' é habilitado a conduzir. Esta etapa é idêntica a terceira etapa. A corrente de carga é conduzida por S_2 , S_3 , S_4 e Dg_1 . O valor da tensão v_{AO} será E. A fonte de tensão E_2 fornece energia à carga. A Fig. 2.7 ilustra esta etapa. Ela finda em t_5 , quando o interruptor S_2 é comandado ao bloqueio e S_2 ' habilitado à condução.



Fig. 2.7 – Quinta etapa de funcionamento.

Sexta Etapa (t_5, t_6)

Em t_5 , com bloqueio de S_2 estão habilitados a conduzir os interruptores S_3 , S_4 , S_1 ', e S_2 '. A corrente de carga é conduzida através de S_3 , S_4 , e Dg_2 . A tensão v_{AO} vale zero. É uma etapa de roda-livre. A Fig. 2.8 ilustra esta etapa de funcionamento. Seu fim ocorre em t_6 , quando S_3 é comando ao bloqueio e S_3 ' é habilitado a conduzir.



Fig. 2.8 - Sexta etapa de funcionamento.



Sétima Etapa (t₆, t₇)

Com o bloqueio de S_3 em t_6 também ocorre o bloqueio de Dg_2 . A corrente de carga circula através de S_4 e Dg_3 . Estão habilitados os interruptores S_4 , S_1 ', S_2 ' e S_3 '. A tensão v_{AO} vale -*E*. O fluxo de energia se dá da carga (fonte de corrente) para a fonte E_3 . A Fig. 2.9 ilustra esta etapa, que finda em t_7 quando a corrente de carga zerar.



Fig. 2.9 – Sétima etapa de funcionamento.

Oitava Etapa (t7, t8)

No instante t_7 , ocorre a inversão no sentido da corrente de carga, bloqueia-se o diodo Dg_3 . Estão habilitados a conduzir os interruptores S_4 , S_1 ', S_2 ' e S_3 '. A corrente de carga será conduzida por S_1 ', S_2 ', S_3 ', e Dg_3 '. Durante esta etapa a tensão v_{AO} vale -*E*. Há transferência de energia da fonte E_3 para a carga. A Fig. 2.10 ilustra esta etapa de funcionamento que finda em t_8 quando S_4 é comandado ao bloqueio e S_4 ' à condução.



Fig. 2.10 - Oitava etapa de funcionamento.



Nona Etapa (t₈, t₉)

No instante t_8 com o bloqueio de S_4 e habilitação à condução de S_4 ' ocorre o bloqueio do diodo Dg_3 '. Estão habilitados a conduzir os interruptores S_1 ', S_2 ', S_3 ' e S_4 '. A corrente de carga circula através destes. A tensão v_{AO} vale -2*E*. Há transferência de energia das fontes E_3 e E_4 para a carga. A Fig. 2.11 ilustra esta etapa de funcionamento que finda em t_9 quando é dado comando de bloqueio ao interruptor S_4 ' e S_4 é habilitado a conduzir.



Fig. 2.11 - Nona etapa de funcionamento.

Décima Etapa (t9, t10)

Com o bloqueio de S_4 ' em t_9 estão habilitados a conduzir os interruptores S_4 , S_1 ', S_2 ' e S_3 '. O diodo Dg_3 ' entra em condução. Esta etapa é semelhante à oitava etapa. A corrente de carga circula através de S_1 ', S_2 ', S_3 ' e Dg_3 '. A tensão v_{AO} vale -*E*. Há transferência de energia da fonte E_3 para a carga. A Fig. 2.12 ilustra esta etapa de funcionamento que finda em t_{10} quando são dados os comandos de bloqueio para o interruptor S_3 ' e de habilitação à condução para o interruptor S_3 , voltando à primeira etapa de funcionamento.



Fig. 2.12 – Décima etapa de funcionamento.



Principais Formas de Onda

Na Fig. 2.13 encontram-se as principais formas de onda referentes às dez etapas de funcionamento do inversor 5L-DC.







2.4 Generalização das Etapas de Funcionamento

As etapas de funcionamento descritas no item 2.3 referem-se a um ângulo θ específico, considerando um caso particular de defasagem entre as componentes fundamentais de tensão e corrente da carga. As etapas de funcionamento do inversor 5L-DC podem ser generalizadas para cargas com diferentes fatores de deslocamento. Para isto devem ser levadas em consideração as combinações no estado de condução dos interruptores que geram os cinco níveis de tensão na carga. Desta forma, independente do ângulo θ , as etapas de funcionamento irão incidir sobre os possíveis estados topológicos descritos a seguir.

Estados Topológico Referentes à Tensão 2E

Para este nível de tensão de saída estão habilitados a conduzir os interruptores S_1 , S_2 , S_3 e S_4 . A tensão de carga v_{AO} vale 2*E*. Os dois estados topológicos e os caminhos percorridos pela corrente são vistos na Fig. 2.14. Em (a) o fluxo de energia se dá das fontes E_1 e E_2 para a carga e em (b) da carga para as fontes E_1 e E_2 .



Fig. 2.14 – Estados topológicos referentes a tensão de saída 2E.

Estados Topológicos Referentes à Tensão E

Nestes estados topológicos estão habilitados a conduzir os interruptores S_2 , S_3 , S_4 , e S_1 '. A tensão de carga v_{AO} vale E. A corrente de carga pode circular nos dois sentidos, propiciando os estados topológicos vistos na Fig. 2.15. Em (a) o fluxo de energia se dá da fonte E_2 para a carga e em (b) é da carga para a fonte E_2 .





Fig. 2.15 – Estados topológicos referentes a tensão de saída E.

Estados Topológicos Referentes à Tensão Nula

Nestes estados topológicos estão habilitados a conduzir os interruptores S_3 , S_4 , S_1 ' e S_2 '. A tensão de carga v_{AO} é nula. Os caminhos percorridos pela corrente são vistos na Fig. 2.16. Para estes estados topológicos não há transferência de energia.



Fig. 2.16 – Estados topológicos referentes a tensão nula.

Estados Topológicos Referentes à Tensão -E

Para este nível de tensão de saída estão habilitados a conduzir os interruptores S_4 , S_1 ', S_2 ' e S_3 '. A tensão de carga v_{AO} vale -*E*. Os estados topológicos são vistos na Fig. 2.17. Em (a) o fluxo de energia se dá da fonte E_3 para a carga e em (b) da carga para a fonte E_3 .





Fig. 2.17 – Estados topológicos referentes a tensão de saída -E.

Estados Topológicos Referentes à Tensão -2E

Neste nível de tensão de saída estão habilitados a conduzir os interruptores S_1 ', S_2 ', S_3 ' e S_4 '. A tensão de carga v_{AO} vale -2*E*. Os dois caminhos percorridos pela corrente, gerando os estados topológicos, são vistos na Fig. 2.18. Em (a) o fluxo de energia se dá das fontes E_3 e E_4 para a carga e em (b) da carga para as fontes E_3 e E_4 .



Fig. 2.18 – Estados topológicos referentes a tensão de saída -2E.

Necessidade de Tempo Morto Entre as Comutações

Com o uso de interruptores reais, cujos tempos de comutação não são instantâneos, pode ocorrer a entrada em condução de um interruptor antes do completo bloqueio de outro. Desta forma surgiria um caminho de curto-circuito para um dos capacitores que formam o barramento CC. No inversor DCML este tipo de falha pode ocorrer sempre que um interruptor S_n for comandado a bloquear enquanto seu complementar, S_n ', ainda não finalizou o processo de bloqueio [33]. Por exemplo, se S_1 , S_2 , S_3 e S_4 estivessem em



condução e S_I fosse comandado ao bloqueio e S_I ' à condução. Se o tempo de bloqueio de S_I fosse menor que o de entrada em condução de S_I ', a fonte E_I seria colocada em curtocircuito pelos interruptores S_I , S_2 , S_3 , S_4 , S_1 ' e Dg_1 '. Isto é ilustrado na Fig. 2.19(a) juntamente com os casos onde são colocados em curto-circuito os demais capacitores do barramento CC.



Fig. 2.19 – Problemas de curto-circuito nos capacitores em caso de falta de tempo morto, com interruptores lentos no bloqueio.

(d)

E.

(c)

2.5 Problemas da Associação Série de Diodos no Inversor DCML Convencional e solução Proposta com Estrutura Modificada

No inversor 5L-DC convencional, apresentado na Fig. 2.20(a), a tensão de bloqueio dos interruptores ativos é limitada em *E*. Porém isto não ocorre com os diodos de grampeamento (Dg_n) . Seu valor máximo depende da posição de Dg_n na estrutura, como mostra a Fig. 2.20(a). A máxima tensão a qual está submetido o diodo em uma estrutura de



m níveis pode ser determinada pela equação (2.2), onde *m* é o número de níveis da estrutura, *k* varia de 1 até *m*-1 e V_d é a tensão total do barramento CC.

$$V_{D\max} = \frac{m - 1 - k}{m - 1} V_d$$
(2.2)

Para limitar o máximo valor de tensão sobre os diodos no mesmo valor ao qual estão submetidos os interruptores opta-se por conectar diodos em série [5], como visto na Fig. 2.20(b). Os diodos colocados em série irão, em teoria, compartilhar os mesmos valores de tensão. Porém como são dispositivos reais e não ideais, a tensão que compartilham pode não ser dividida igualmente entre todos, devido a fatores intrínsecos, como tempos de comutação, capacitâncias de junção, etc.



Fig. 2.20 - Inversor 5L-DC convencional (a) e com diodos em série (b).



Fig. 2.21 – Circuitos de equalização de tensão estática (a) e dinâmica (b) e estática e dinâmica (c).

Para a equalização estática da tensão nos diodos ligados em série, deve ser implantado um resistor de potência em paralelo com cada diodo, como visto em Fig. 2.21(a). Também deve ser inserido um par RC de amortecimento em paralelo com cada

32



diodo para melhorar a equalização dinâmica da tensão, durante as comutações ou variações de tensão nos dispositivos em série. A Fig. 2.21(b) ilustra a ligação dos dispositivos de equalização dinâmica e em (c) pode ser visto o circuito completo, com equalização estática e dinâmica.

Estes componentes passivos adicionais, para equalização da tensão, aumentam o volume e o custo do sistema. Com uma reorganização das conexões entre os diodos de grampeamento, inseridos para limitar a máxima tensão de bloqueio, há a possibilidade de eliminação dos resistores e capacitores de equalização. Para tanto basta que os diodos de grampeamento sejam conectados da forma vista na Fig. 2.22, levando ao inversor multinível com diodos de grampeamento em estrutura piramidal (PDCML – *pyramidal structure diode-clamped multilevel inverter*). Esta nova conexão acarreta uma série de vantagens inerentes à supressão do uso dos circuitos de equalização das tensões, dentre as quais diminuição de peso e volume e, conseqüentemente, menores custos e perdas no inversor.



Fig. 2.22 – Conexão dos diodos de grampeamento do inversor 5L-PDC proposto por [2].

A disposição piramidal dos diodos de grampeamento pode ser estendida à, teoricamente, infinitos níveis [2]. A nova conexão não altera o funcionamento da estrutura no que diz respeito às correntes nos semicondutores. Porém, as tensões nos diodos de grampeamento assumem valores diferentes dos encontrados na estrutura tradicional. Na disposição piramidal, a máxima tensão à qual estão sujeitos os diodos de grampeamento é $V_d/(m-1) = E$, ou seja, a mesma dos interruptores.

O inversor pode ser então decomposto em m-1 células básicas de funcionamento que operam como células de dois níveis. As quatro células básicas que formam o inversor



5L-PDC podem ser vistas na Fig. 2.23, sendo que esta idéia pode ser estendida a uma estrutura de *m* níveis. Na célula (a) os interruptores S_2 , S_3 , e S_4 estão sempre habilitados a conduzir. Ocorre comando complementar entre os interruptores S_1 e S_1 '. As células operam de forma semelhante a uma estrutura inversora convencional, com exceção do fato de haver sempre *m*-1 semicondutores no caminho percorrido pela corrente, entre carga e fontes. Pode ocorrer a condução da corrente em ambos os sentidos, para cada célula.



Fig. 2.23 – As quatro células de comutação do inversor 5L-PDC.

Fazendo a análise dos estados topológicos da estrutura apresentada na Fig. 2.23 chega-se as etapas vistas na Fig. 2.24. Em (a) referente à habilitação dos interruptores S_1 , S_2 , S_3 , e S_4 . Em (b) estão habilitados os interruptores S_2 , S_3 , S_4 e S_1 '. Em (c) as etapas de roda-livre, onde os interruptores S_3 , S_4 , S_1 ' e S_2 ', mais internos da estrutura, estão habilitados. Em (d) estão habilitados os interruptores S_4 , S_1 ', S_2 ' e S_3 ' e em (e) S_1 ', S_2 ', S_3 ' e S_4 '.



Capítulo 2 Inversor Cinco Níveis com Diodos de Grampeamento



Fig. 2.24 –Estados topológicos e os caminhos percorridos pela corrente no inversor 5L-PDC.

A partir da Fig. 2.24 chega-se a Tabela 2.2 que resume os as tensões de bloqueio dos dispositivos utilizados no inversor 5L-PDC [2].

S_1	$S_1', Dg_1, Dg_7, Dg_{11}$	S ₂ , Dg ₂	S ₂ ', Dg ₃ , Dg ₉	S ₃ , Dg4, Dg ₈	S ₃ ', Dg ₅	$S_4, Dg_6, Dg_{10}, Dg_{12}$	<i>S</i> ₄ '	V _{AO}
1	0	1	0	1	0	1	0	2E
0	1	1	0	1	0	1	0	Ε
0	1	0	1	1	0	1	0	0
0	1	0	1	0	1	1	0	- <i>E</i>
0	1	0	1	0	1	0	1	-2E

Tabela 2.2 - Tensão bloqueada pelos diodos de grampeamento e interruptores.

1: Dispositivo bloqueia tensão zero; 0: Dispositivo bloqueia tensão E.

2.6 Sobretensões Causadas por Indutâncias Parasitas

A disposição piramidal dos diodos de grampeamento garante que estes sejam submetidos a uma tensão máxima igual a $(m-1)V_d$. Porém, da mesma forma que a estrutura tradicional ou quase todas as estruturas inversoras, as indutâncias parasitas, inerentes a parâmetros físicos da montagem do sistema podem gerar sobretensões nos interruptores ou



diodos. Por isso, deve ser tomado cuidado especial com o *layout* do sistema para evitar grandes laços envolvendo diodos e interruptores, onde as indutâncias sejam relevantes e possam causar sobretensões.

Analisando os estados topológicos apresentados na Fig. 2.24 e considerando as indutâncias parasitas envolvidas no circuito, pode chegar-se ao circuito simplificado apresentado na Fig. 2.25,



Fig. 2.25 – Modelo para análise das comutações do inversor 5L-PDC.

onde:

 S_n Interruptor considerado na comutação;

 Dg_n Diodo considerado na comutação;

 ΣL_{pn} Soma das indutâncias parasitas no caminho de circulação da corrente nos ramos do diodo e do IGBT sob análise.

No modelo reduzido da Fig. 2.25 nota-se uma configuração semelhante à de um conversor Buck, com uma indutância em série com o interruptor representando a soma das indutâncias parasitas no laço da comutação. Tanto no laço do IGBT quanto no do diodo pode existir outros interruptores ou diodos em série, que não são apresentados no modelo para motivos de simplificação. Estes elementos omitidos irão compartilhar das sobretensões ou sobrecorrentes.

O circuito apresentado na Fig. 2.25 serve para a análise do efeito de entrada em condução ou bloqueio do interruptor S_n . Durante a entrada em condução do IGBT ocorre sobretensão nos diodos que estão no ramo a ser comutado. A tensão sobre o diodo Dg_n é indicada na equação (2.3), ela será compartilhada por todos os diodos que estão no caminho da corrente a ser comutada.

$$v_{Dgn}(t) = E + \Delta v_{Dgn}(t) \tag{2.3}$$

$$\Delta v_{Dgn}(t) = \sum L_{pn} \cdot \frac{di_{Dgn}(t)}{dt}$$
(2.4)



A derivada de corrente $di_{Dgn}(t)/dt$ é determinada, de forma simplificada, de acordo com a Fig. 2.26.



Fig. 2.26 - Comutação no diodo Dg_n.

Assim, a equação (2.4) pode ser reescrita na forma apresentada na equação (2.5).

$$\Delta V_{Dgn} = \sum L_{pn} \cdot \frac{I_{RM}}{t_{ri}}$$
(2.5)

Com base na equação (2.5), nota-se que a sobretensão no diodo durante seu bloqueio é proporcional a corrente de pico reversa (I_{RM}), seu tempo de queda da corrente reversa (t_{ri}) e da soma das indutâncias parasitas do laço (L_{pn}).

Para o IGBT, há possibilidade de sobretensão durante seu bloqueio. A tensão sobre o IGBT S_n é determinada na equação (2.6).

$$v_{Sn}(t) = E + \Delta v_{Sn}(t) \tag{2.6}$$

$$\Delta v_{Sn}(t) = \sum L_{pn} \cdot \frac{di_{Sn}(t)}{dt}$$
(2.7)

A derivada de corrente $di_{Sn}(t)/dt$ pode ser determinada de acordo com a Fig. 2.27.



Fig. 2.27 – Comutação no IGBT S_n.

Assim, a equação (2.7) pode ser reescrita na forma apresentada na equação (2.8).



$$\Delta V_{Sn} = \sum L_{pn} \cdot \frac{\Delta i_{Sn}}{\Delta t}$$
(2.8)

As equações apresentadas servem apenas para descrever o fenômeno e suas causas mais prováveis, dando uma noção da magnitude das sobretensões. Para as comutações envolvendo o bloqueio do IGBT, a variação da corrente do mesmo (Δi_{sn}) pode variar de acordo com o resistor de gate (R_G) usado no circuito de comando. Sendo R_G um parâmetro de controle destas sobretensões.

Além de cuidados no *layout* para minimizar as indutâncias parasitas, há a possibilidade de redução das sobretensões através da escolha adequada dos resistores de *gate* dos IGBTs. Em geral, os diodos e IGBTs escolhidos para operar em *MV* e grandes potências têm tempos de comutação lentos (na ordem dos microssegundos), que tornam menores as derivadas de corrente. Em contrapartida, em decorrência do aumento das dimensões dos componentes e devido aos cuidados com distâncias necessárias à isolação, há um aumento no comprimento dos laços de corrente, contribuindo para o aumento das indutâncias parasitas e, conseqüentemente, das sobretensões.

2.7 Sobretensões Decorrentes de Grampeamento Indireto

Considerando a comutação, mudando a tensão de saída V_{AO} de zero para -*E*, como pode ser visto na Fig. 2.28, ocorre sobretensão em S_3 , desequilíbrio dinâmico entre as tensões de S_1 e S_2 . A desmagnetização da indutância parasita no laço envolvido no processo de bloqueio de Dg_8 , representada na Fig. 2.28(b) por L_p , gera sobretensão no bloqueio de S_3 , ocasionando também alteração na tensão dos interruptores S_1 e S_2 , devido a efeitos de carga/descarga de suas capacitâncias parasitas. A desmagnetização de L_p ocasiona uma descarga na capacitância intrínseca de S_1 e S_2 . Em conseqüência disto, surge uma pequena tensão de bloqueio no diodo Dg_1 , garantindo que a soma das tensões no laço envolvendo a fonte de tensão E_1 , o interruptor S_1 e o diodo Dg_1 seja nula. Conseqüentemente, S_2 bloqueará a soma das tensões do diodo Dg_1 e da fonte E_2 . Desta forma, S_1 bloqueia uma tensão inferior a E e S_2 uma tensão superior a E.

As sobretensões causadas por grampeamento indireto existem em qualquer inversor multinível com diodos de grampeamento [2], seja na estrutura piramidal, tradicional com ou sem diodos em série. A redistribuição das tensões causada por grampeamento indireto


provoca bloqueio de tensão superior a *E* nos interruptores mais internos à estrutura, ou seja, S_2 , S_2 ', S_3 e S_3 ', exceto S_4 e S_1 ' que são grampeados pela carga.



Fig. 2.28 – Comutação para análise de desequilíbrio dinâmico de tensão. (a) $V_{AO} = 0$, (b) $V_{AO} = -E$.

Cuidados com o *layout* do circuito inversor podem minimizar o desequilíbrio de tensão causado por grampeamento indireto. O desequilíbrio de tensão entre os interruptores é um efeito dinâmico e a tensão de bloqueio dos interruptores tende a estabilizar novamente em E, após um período de acomodação.

2.8 Técnicas de Modulação Para o Inversor DCML e PDCML

Diversas técnicas de modulação podem ser empregadas no inversor DCML. São mais amplamente empregadas as modulações PWM senoidais com deslocamento de nível (*level-shifted modulation IPD, APOD e POD*), modulação em escada (*staircase modulation*) e modulações vetoriais. A seguir serão apresentadas algumas formas de modulação PWM senoidal e em escada.

2.8.1 Modulação PWM Senoidal com Portadoras Deslocadas em Nível e Simetria de um Quarto de Onda

Este tipo de modulação é baseado na modulação por largura de pulso senoidal com múltiplas portadoras deslocadas em nível (LSMPWM – *level-shifted multicarrier pulse width modulation*), com disposição em fase das portadoras (*IPD – in-phase disposition*) e 90° de atraso. Existem outras técnicas de modulação com deslocamento de nível, como a



modulação com deslocamento de nível e disposição de fase oposta alternada (*level-shifted APOD – alternative phase opposite disposițion*) e modulação com deslocamento de nível e disposição de fase oposta (*level-shifted POD – phase opposite disposițion*). As técnicas de modulação por deslocamento de nível *IPD*, *POD* e *APOD* são ilustradas na Fig. 2.29. Dentre as três técnicas, a que merece maior destaque é a *IPD* por apresentar melhor perfil de espectro harmônico [36].



Fig. 2.29 - Técnicas de modulação PWM senoidal com deslocamento de nível.

A técnica de modulação com deslocamento de nível e simetria de um quarto de onda utiliza o conceito de modulação *IPD*, comparando (*m*-1) portadoras triangulares de mesma amplitude deslocadas em nível com uma moduladora senoidal [22]. As portadoras triangulares estão adiantadas em noventa graus em relação à moduladora. Quando o sinal da moduladora for maior que o da portadora, o interruptor correspondente à portadora será habilitado a conduzir. Neste caso, o interruptor complementar será comandado ao bloqueio. A Fig. 2.30 ilustra a forma como são gerados os pulsos de comando para um braço inversor de cinco níveis. Nesta figura são apresentados os comandos dos interruptores S_1 , S_2 , S_3 e S_4 . Nos demais interruptores o comando é complementar.

O índice de modulação M_i é definido de acordo com a equação (2.9). A relação entre freqüências M_f é definida pela equação (2.10), onde f_{cr} é a freqüência das portadoras e f_m da moduladora. O uso da equação (2.11) garante a simetria de um quarto de onda.

$$M_i = \frac{2A_m}{(m-1)A_p} \tag{2.9}$$



Capítulo 2 Inversor Cinco Níveis com Diodos de Grampeamento

$$M_f = \frac{f_{cr}}{f_m} \tag{2.10}$$

$$M_{f} = 3(2i+1)$$
 onde $i = 0, 1, 2, ...$ (2.11)

Neste método de modulação também ocorre o deslocamento do espectro harmônico da tensão de saída na medida em que se aumenta a freqüência das portadoras em relação à moduladora. Isto possibilita que os filtros de saída possam ter menor volume, caso sejam necessários. Mesmo que os filtros de saída não sejam utilizados, o que normalmente ocorre quando o inversor é utilizado em acionamentos elétricos, o aumento na freqüência das portadoras possibilita que a máquina opere com baixa distorção harmônica da corrente de carga. Porém, devido às características dos dispositivos semicondutores utilizados em *MV*, há uma limitação na utilização da freqüência de comutação. Esta é limitada em função dos tempos de entrada em condução e bloqueio dos semicondutores. Outro ponto negativo com relação ao aumento da freqüência de comutação é o crescimento das perdas envolvidas neste processo.



Fig. 2.30 – Modulação PWM senoidal com múltiplas portadoras deslocadas em nível e simetria de um quarto de onda.

Uma das desvantagens apresentadas por este método de modulação é a subutilização dos interruptores mais externos ($S_1 e S_4$) no caso de $M_i < 0,5$. Uma solução para este problema seria o uso de injeção de terceira harmônica com fase oposta, somada a moduladora. A injeção de terceira harmônica pode ser utilizada proporcionando também sobremodulação (*overmodulation*), podendo incrementar em até 15,5% a amplitude da fundamental em relação à $V_d/2$ [37].



2.8.2 Modulação em Escada

A modulação em escada (*Staircase Modulation*) é uma modulação onde os instantes de disparo dos interruptores são escolhidos estrategicamente para minimizar determinado conteúdo harmônico e promover também o controle do valor da tensão fundamental [38]. O princípio deste esquema de modulação é apresentado na Fig. 2.31.



Fig. 2.31 – Modulação em escada.

A equação (2.12) refere-se à decomposição em série de Fourier da tensão de fase de um inversor com m níveis ímpares [10].

$$v_{AO}(\omega t) = \frac{V_d}{\pi} \sum_{n=1,3,5...}^{\infty} \frac{1}{n} \Big[\cos(n\gamma_1) + \cos(n\gamma_2) + ... + \cos(n\gamma_{(m-1)/2}) \Big] sen(n\omega t)$$
(2.12)

Caso o número de níveis seja par, $\gamma_1 = 0^\circ$ e a tensão de fase será descrita pela equação (2.13),

$$v_{AO}(\omega t) = \frac{V_d}{\pi} \sum_{n=1,3,5...}^{\infty} \frac{1}{n} \left[\frac{1}{2} + \cos(n\gamma_2) + \ldots + \cos(n\gamma_{m/2}) \right] \cdot sen(n\omega t)$$
(2.13)

onde: $0 \le \gamma_1 < \gamma_2 < \gamma_n$

A amplitude dos componentes harmônicos de um inversor com m ímpar pode ser expressa pela equação (2.14),

$$H_n(n) = \frac{V_d}{n\pi} \left[\cos(n\gamma_1) + \cos(n\gamma_2) + \dots + \cos(n\gamma_{(m-1)/2}) \right]$$
(2.14)



onde $n = 1, 3, 5... e H_n(n)$ representa a amplitude do enésimo harmônico de tensão.

Na equação (2.15), obtida aplicando-se m = 5 na equação (2.14), encontra-se o valor máximo que pode ser obtido pela componente fundamental da tensão de saída do inversor de cinco níveis.

$$H_{1\max} = \frac{2}{\pi} V_d \tag{2.15}$$

Nesta técnica de modulação pode se controlar a amplitude de um número finito de harmônicos. O grau de liberdade, ou seja, o número de harmônicos controláveis corresponde ao número de ângulos de disparo (γ_n). Desta forma, além do controle da componente fundamental de tensão, há a possibilidade de minimizar ou eliminar o conteúdo de alguns componentes harmônicos. A relação entre os valores da componente fundamental desejada, H_1 , e máxima, H_{1max} , é determinada na equação (2.16),

$$m_{a} = \frac{H_{1}}{H_{1\text{max}}} = \frac{H_{1}}{\frac{2}{\pi}V_{d}} = \frac{H_{1}}{V_{d}} \cdot \frac{\pi}{2}$$
(2.16)

onde H_1 pode ser obtido a partir da equação (2.17).

$$H_1 = M_i \frac{V_d}{2} \tag{2.17}$$

Substituindo a equação (2.17) em (2.16), obtém-se (2.18).

$$m_a = M_i \frac{\pi}{4} \tag{2.18}$$

Para um inversor 5L-DC, pode se construir o sistema de equações (2.19),

$$\begin{cases} \cos(\gamma_1) + \cos(\gamma_2) = 2m_a \\ \cos(n\gamma_1) + \cos(n\gamma_2) = 0 \end{cases}$$
(2.19)

onde *n* é a ordem do harmônico que se deseja eliminar.

A partir das equações (2.18) e (2.19), pode chegar-se às equações (2.20) e (2.21). Estas equações não são lineares, solicitando um algoritmo numérico de solução. Com base no valor encontrado para γ_1 pode determinar-se facilmente o valor de γ_2 através da equação (2.21).

$$\gamma_1 = \operatorname{acos}\left(M_i \frac{\pi}{2} - \cos(\gamma_1)\right) - \frac{\pi}{n}$$
(2.20)



$$\gamma_2 = \operatorname{acos}\left(M_i \frac{\pi}{2} - \cos(\gamma_1)\right) \tag{2.21}$$

Percebe-se que H_{1max} pode assumir um valor maior que $V_d/2$. Nesta situação ocorreria uma sobremodulação. Isto pode ser interessante em alguns casos. Em teoria o valor máximo de H_{1max} seria 27% maior que $V_d/2$. No entanto, o possível valor de sobremodulação irá depender da ordem do harmônico que se deseja eliminar. Consegue-se uma sobremodulação de no máximo 15,16% para n = 5, pois a solução da equação (2.20) não é possível para M_i maior que 1,1516.

2.9 Conclusões

Neste capítulo foi realizada uma abordagem do inversor 5L-DC quanto a sua estrutura, etapas de operação, problemas de sobretensão e técnicas de modulação.

Com relação à sua estrutura, mostrou-se que esta é uma evolução do inversor NPC, apresentando cinco estados topológicos genéricos, referentes aos cinco níveis de tensão. Quando a estrutura utilizar apenas seis diodos de grampeamento, realização básica mínima, alguns destes diodos estarão sujeitos a tensões de bloqueio maiores que as dos interruptores comandados. A solução tradicional é disposição em série de diodos de grampeamento, aumentando para doze o seu número. Esta solução trás os inconvenientes desequilíbrios de tensão encontrados em dispositivos semicondutores em série. A estrutura modificada, também com doze diodos de grampeamento em disposição piramidal, soluciona o problema de desequilíbrio de tensão dos dispositivos em série sem uso de outros componentes.

Foi discutido o problema das sobretensões no bloqueio dos semicondutores, ocasionado por indutâncias parasitas, inerente à maioria dos inversores de tensão. Também foi discutido e analisado o problema de desequilíbrio dinâmico de tensão ocasionado por grampeamento indireto, encontrado em qualquer inversor DCML, inclusive no PDCML. Mostrou-se que os interruptores mais internos da estrutura acabam bloqueando uma tensão maior que *E* em certos instantes. Este problema é agravado por altos valores de indutância parasita. Um bom *layout*, reduzindo as indutâncias parasitas, contribui fortemente para reduzir os problemas de sobretensão discutidos.



Por fim, algumas técnicas de modulação foram sugeridas, como modulação PWM senoidal com múltiplas portadoras deslocadas em nível, modulação em escada e modulação vetorial. Foram discutidas as modulações PWM senoidal e em escada. A modulação PWM senoidal apresentada deslocamento do espectro harmônico, diminuindo o conteúdo harmônico em freqüências mais baixas, minimizando os problemas decorrentes das correntes harmônicas de baixa ordem. A modulação em escada apresenta menores perdas em comutação e pode ter redução de harmônicos de baixa ordem através de controle adequado, especialmente em uma implementação trifásica onde os harmônicos múltiplos de três seriam naturalmente eliminados.

CAPÍTULO 3

CÁLCULO DOS ESFORÇOS DE CORRENTE, PERDAS E CAPACITORES DO INVERSOR 5L-DC

3.1 Introdução

Este capítulo trata do cálculo dos esforços de corrente nos interruptores do inversor 5L-DC e 5L-PDC, perdas nos semicondutores e também do dimensionamento dos capacitores do barramento CC. A determinação dos esforços de corrente e das perdas em um interruptor é fundamental para escolha adequada do mesmo. Em geral, nos inversores DCML é feita a escolha de um único modelo de interruptor. Isto não é uma regra, mas quando custos com estoque e modularidade são prioritários a idéia é atrativa. Esta escolha é feita de acordo com o interruptor que sofre os maiores esforços de corrente.

A escolha correta dos capacitores também é uma tarefa fundamental no projeto do inversor, pois, entre outros parâmetros, deve garantir uma correta ondulação de tensão na carga e ter o menor volume possível. Além disso, a capacitância deve obedecer a critérios de projeto dinâmico de controle, de *hold-up time*, etc. Outro fator importante referente aos capacitores é sua corrente eficaz, questão fundamental para sua escolha.

3.2 Hipóteses Simplificativas para o Cálculo dos Esforços nos Interruptores

A fim de facilitar a análise dos esforços de corrente nos interruptores do inversor 5L-DC, algumas hipóteses simplificativas deverão ser feitas:

 a) Devido às etapas de comutação serem relativamente menores que as etapas de condução, desconsideram-se as etapas de comutação para os cálculos de correntes médias e eficazes, ou seja, consideram-se as comutações idealizadas;

b) A carga será representada por uma fonte de corrente senoidal, com defasamento angular θ em relação à tensão fundamental. A ondulação em alta



freqüência na corrente de carga (Δi) será negligenciada. Estas considerações estão ilustradas na Fig. 3.1;



Fig. 3.1 - Corrente e tensão considerados na análise de esforços.

c) Os cálculos se aplicam tanto à estrutura tradicional quanto à piramidal, ou seja, os esforços de corrente são idênticos para as duas estruturas, considerando os dispositivos identificados na Fig. 3.2. Os semicondutores serão considerados ideais;



Fig. 3.2 - Circuitos considerados na análise dos esforços. (a) 5L-DC e (b) 5L-PDC.

 d) No cálculo das correntes média e eficaz, considera-se que a amplitude da corrente de carga e o valor da razão cíclica não variem de um período de comutação para o próximo, devido à freqüência de portadora ser muito maior que a freqüência da moduladora, como ilustra a Fig. 3.3;



Fig. 3.3 - Corrente em um interruptor sob análise.



3.3 Funções de Modulação do Inversor 5L-DC

Considerando uma modulação PWM senoidal com múltiplas portadoras deslocadas em nível para o inversor 5L-DC, a função de modulação que descreve a evolução da razão cíclica pode ser determinada a partir da comparação de uma moduladora senoidal com quatro portadoras triangulares, como visto na Fig. 3.4.



Fig. 3.4 – Modulação com deslocamento de nível em um inversor 5L-DC.

Assumindo que o índice de modulação M_i é obtido a partir da Fig. 3.4 e sendo descrito pela equação (3.1), podem ser encontradas quatro funções de modulação distintas. Estas descrevem a variação da razão cíclica no período de modulação. Elas resultam da comparação de cada portadora triangular com a moduladora senoidal. As quatro equações são (3.2), (3.3), (3.4) e (3.5).

$$M_i = \frac{A_m}{2A_p} \tag{3.1}$$

$$\delta_1(\omega t, M_i) = 2M_i \sin(\omega t) - 1 \tag{3.2}$$

$$\delta_2(\omega t, M_i) = 2M_i \sin(\omega t) \tag{3.3}$$

$$\delta_3(\omega t, M_i) = 1 - 2M_i \sin(\omega t - \pi) \tag{3.4}$$

$$\delta_4(\omega t, M_i) = 2 - 2M_i \sin(\omega t - \pi) \tag{3.5}$$

A equação que representa a função de modulação, ou seja, a variação da razão cíclica no inversor 5L-DC é uma composição das equações (3.2), (3.3), (3.4) e (3.5) válidas em diferentes intervalos de ωt . Os ângulos onde mudam as equações a serem consideradas



podem ser determinados como sendo funções do índice de modulação M_i , ou seja, $\theta_1(M_i)$, $\theta_2(M_i)$, $\theta_3(M_i) \in \theta_4(M_i)$, vistos nas equações (3.6), (3.7), (3.8) e (3.9).

$$\theta_1(M_i) = asin\left(\frac{1}{2M_i}\right) \tag{3.6}$$

$$\theta_2(M_i) = \pi - asin\left(\frac{1}{2M_i}\right) \tag{3.7}$$

$$\theta_3(M_i) = \pi + asin\left(\frac{1}{2M_i}\right) \tag{3.8}$$

$$\theta_4(M_i) = 2\pi - asin\left(\frac{1}{2M_i}\right) \tag{3.9}$$

Baseado nas definições anteriores, a função de modulação do inversor 5L-DC, $\delta(\omega t, M_i)$, pode ser definida de acordo com a equação (3.10), sendo válida no intervalo $[0, 2\pi]$.

$$\delta(\omega t, M_i) = \begin{cases} \delta_1(\omega t, M_i) & se \ \theta_1(M_i) < \omega t < \theta_2(M_i) \\ \delta_2(\omega t, M_i) & se \ \left(0 < \omega t < \theta_1(M_i) \lor \theta_2(M_i) < \omega t < \pi\right) \\ \delta_3(\omega t, M_i) & se \ \left(\pi < \omega t < \theta_3(M_i) \lor \theta_4(M_i) < \omega t < 2\pi\right) \\ \delta_4(\omega t, M_i) & se \ \theta_3(M_i) < \omega t < \theta_4(M_i) \end{cases}$$
(3.10)

O gráfico da Fig. 3.5 ilustra a função $\delta(\omega t, M_i)$ para diferentes valores de M_i no intervalo $[0, 2\pi]$.



Fig. 3.5 – Função de modulação $\delta(\omega t, M_i)$, para diferentes valores de M_i no intervalo $[0, 2\pi]$.



É importante determinar a função de modulação complementar $\overline{\delta}(\omega t, M_i)$. Ela é obtida complementarmente à $\delta(\omega t, M_i)$. As modulações instantâneas complementares são estabelecidas nas equações (3.11), (3.12), (3.13), e (3.14).

$$\overline{\delta}_{1}(\omega t, M_{i}) = 1 - \delta_{1}(\omega t, M_{i}) = 2 - 2M_{i}\sin(\omega t)$$
(3.11)

$$\overline{\delta}_2(\omega t, M_i) = 1 - \delta_2(\omega t, M_i) = 1 - 2M_i \sin(\omega t)$$
(3.12)

$$\overline{\delta}_{3}(\omega t, M_{i}) = 1 - \delta_{3}(\omega t, M_{i}) = 2M_{i}\sin(\omega t - \pi)$$
(3.13)

$$\overline{\delta}_4(\omega t, M_i) = 1 - \delta_4(\omega t, M_i) = 2M_i \sin(\omega t - \pi) - 1$$
(3.14)

A equação (3.15), válida no intervalo $[0, 2\pi]$, determina a função de modulação complementar $\overline{\delta}(\omega t, M_i)$, obtida a partir de (3.11), (3.12), (3.13) e (3.14) nos intervalos onde são válidas.

$$\overline{\delta}(\omega t, M_i) = \begin{cases}
\overline{\delta}_1(\omega t, M_i) & \text{se } \theta_1(M_i) < \omega t < \theta_2(M_i) \\
\overline{\delta}_2(\omega t, M_i) & \text{se } (0 < \omega t < \theta_1(M_i) \lor \theta_2(M_i) < \omega t < \pi) \\
\overline{\delta}_3(\omega t, M_i) & \text{se } (\pi < \omega t < \theta_3(M_i) \lor \theta_4(M_i) < \omega t < 2\pi) \\
\overline{\delta}_4(\omega t, M_i) & \text{se } \theta_3(M_i) < \omega t < \theta_4(M_i)
\end{cases}$$
(3.15)

O traçado da função de modulação complementar pode ser visto na Fig. 3.6.



Fig. 3.6 – Função de modulação complementar $\overline{\delta}(\omega t, M_i)$, para diversos valores de M_i no intervalo $[0, 2\pi]$.



3.4 Determinação da corrente de carga

A corrente de carga é uma função de módulo e fase da impedância de carga, da tensão do barramento, e do índice de modulação. O valor de pico da corrente de fase I_{cp} é estabelecido através da equação (3.16).

$$I_{cp}(M_i, V_d, Z_o) = \frac{M_i V_d}{2Z_o}$$
(3.16)

A corrente de carga pode ser expressa através da equação (3.17),

$$i_A(\omega t, M_i, V_d, Z_o, \theta) = I_{co}(M_i, V_d, Z_o)\sin(\omega t - \theta)$$
(3.17)

onde θ é o ângulo formado entre a tensão e corrente fundamental de fase, determinado pela impedância de carga Z_O , e V_d é o valor da tensão do barramento CC.

3.5 Esforços de corrente em S_1 e S_4 '

Para determinar as correntes média e eficaz nos interruptores S_1 e S_4 ' é necessário estabelecer a corrente que circula sobre os mesmos bem como suas funções de modulação. Como o cálculo pode ser feito de forma similar para os dois interruptores, será apresentada a análise para S_1 .

Observando a Fig. 3.7, podem ser estabelecidas as funções de modulação e corrente em S_I , vistas respectivamente nas equações (3.18) e (3.19).



Fig. 3.7 – Tensão fundamental na carga, corrente na carga, corrente em S_1 e modulação.



$$\delta_{s1}(\omega t, M_i) = \begin{cases} \delta(\omega t, M_i) & \text{se } \theta_1(M_i) \le \omega t \le \theta_2(M_i) \\ 0 & \text{caso contrário} \end{cases}$$
(3.18)

$$i_{S1}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 & \wedge \\ \theta_1(M_i) \le \omega t \le \theta_2(M_i) \end{pmatrix} \\ 0 & caso \ contrário \end{cases}$$
(3.19)

Instantaneamente, a corrente em S_I pode ser descrita através da equação (3.20), cuja solução resulta em (3.21).

$$I_{S1mdI} = \frac{1}{Tc} \int_0^{\delta_{S1}(t)Tc} i_{S1}(t) dt$$
(3.20)

$$I_{S1mdI} = i_{S1}(t)\,\delta_{S1}(t) \tag{3.21}$$

Pode ser estabelecida a corrente média em S_I , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, determinada pela equação (3.22).

$$I_{S1md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{S1}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{S1}(\omega t, M_{i}) d\omega t$$
(3.22)

Para determinar a corrente eficaz no interruptor S_I , inicialmente deve ser obtida a corrente eficaz instantânea no mesmo, como visto na equação (3.23). Sua solução é apresentada na equação (3.24).

$$I_{S1eff} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{S1}(t)Tc} [i_{S1}(t)]^{2} dt}$$
(3.23)

$$I_{S1efl} = i_{S1}(t)\sqrt{\delta_{S1}(t)}$$
(3.24)

A corrente eficaz no interruptor S_I , portanto, pode ser determinada em função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, sendo expressa na equação (3.25).

$$I_{Slef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{Sl}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{Sl}(\omega t, M_{i}) d\omega t}$$
(3.25)



3.6 Esforços de corrente em S_2 e S_3 '

A metodologia adotada para determinar as correntes média e eficaz nos interruptores S_1 e S_4 ' será adotada também para S_2 e S_3 '. Será apresentada a análise apenas para S_2 , pois esta também é válida para S_3 '.

As funções de modulação e da corrente que circula por S_2 serão determinadas com base na Fig. 3.8. Estão expressas respectivamente nas equações (3.26) e (3.27).



Fig. 3.8 – Tensão fundamental na carga, corrente na carga, corrente em S_2 e modulação.

$$\delta_{s_2}(\omega t, M_i) = \begin{cases} 1 & se \ \theta_1(M_i) \le \omega t \le \theta_2(M_i) \\ \delta(\omega t, M_i) & se \ \left(0 \le \omega t \le \theta_1(M_i) \lor \theta_2(M_i) \le \omega t \le \pi\right) \\ 0 & caso \ contrário \end{cases}$$
(3.26)

$$i_{S2}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 \\ 0 \le \omega t \le \pi \end{pmatrix} \\ 0 & caso \ contrário \end{cases}$$
(3.27)

Instantaneamente, a corrente em S_2 pode ser descrita através da equação (3.28), que resolvida resulta em (3.29).

$$I_{S2mdI} = \frac{1}{Tc} \int_0^{\delta_{S2}(t)Tc} i_{S2}(t) dt$$
(3.28)

$$I_{S2mdI} = i_{S2}(t)\delta_{S2}(t)$$
(3.29)



A corrente média em S_2 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é determinada pela equação (3.30).

$$I_{S2md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{S2}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{S2}(\omega t, M_{i}) d\omega t$$
(3.30)

A corrente eficaz instantânea em S_2 é estabelecida pela equação (3.31), cuja solução resulta na equação (3.32).

$$I_{S2efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{S2}(t)Tc} \left[i_{S2}(t) \right]^{2} dt}$$
(3.31)

$$I_{S2efl} = i_{S2}(t) \sqrt{\delta_{S2}(t)}$$
(3.32)

A corrente eficaz no interruptor S_2 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é expressa na equação (3.33).

$$I_{S2ef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{S2}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{S2}(\omega t, M_{i}) d\omega t}$$
(3.33)

3.7 Esforços de corrente em S_3 e S_2 '

As funções de modulação e da corrente que circula em S_3 , expressas pelas equações (3.34) e (3.35), são obtidas com base na Fig. 3.9. Sua análise é válida também para S_2 '.



Fig. 3.9 – Tensão fundamental na carga, corrente na carga, corrente em S_3 e modulação.

55



$$\delta_{s3}(\omega t, M_i) = \begin{cases} 1 & se \ 0 \le \omega t \le \pi \\ \delta(\omega t, M_i) & se \ \left(\pi \le \omega t \le \theta_3(M_i) \lor \theta_4(M_i) \le \omega t \le 2\pi\right) \\ 0 & caso \ contrário \end{cases}$$
(3.34)

$$i_{S3}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 \\ \land & \delta_{S3}(\omega t, M_i) \ne 0 \end{pmatrix} \\ 0 & caso \ contrário \end{cases}$$
(3.35)

Instantaneamente, a corrente em S_3 pode ser descrita através da equação (3.36), cuja solução é apresentada em (3.37).

$$I_{S3mdI} = \frac{1}{Tc} \int_0^{\delta_{S3}(t)Tc} i_{S3}(t) dt$$
(3.36)

$$I_{S3mdI} = i_{S3}(t)\delta_{S3}(t)$$
(3.37)

A corrente média em S_3 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é expressa através da equação (3.38).

$$I_{S3md}(M_i, V_d, Z_o, \theta) = \frac{1}{2\pi} \int_0^{2\pi} i_{S3}(\omega t, M_i, V_d, Z_o, \theta) \,\delta_{S3}(\omega t, M_i) \,d\omega t$$
(3.38)

A corrente eficaz instantânea em S_3 é determinada pela equação (3.39), cuja solução gera a equação (3.40).

$$I_{S3efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{S3}(t)Tc} \left[i_{S3}(t) \right]^{2} dt}$$
(3.39)

$$I_{S3efl} = i_{S3}(t) \sqrt{\delta_{S3}(t)}$$
(3.40)

A corrente eficaz no interruptor S_3 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é determinada pela equação (3.41).

$$I_{S3ef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{S3}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{S3}(\omega t, M_{i}) d\omega t}$$
(3.41)



3.8 Esforços de corrente em S_4 e S_1 '

As análises serão desenvolvidas para S_4 , sendo válidas também para S_1 '. Com base na Fig. 3.10, são determinadas as funções de modulação e corrente em S_4 , vistas respectivamente nas equações (3.42) e (3.43).



Fig. 3.10 – Tensão fundamental na carga, corrente na carga, corrente em S_4 e modulação.

$$\delta_{S4}(\omega t, M_i) = \begin{cases} 1 \ se \ \left(0 \le \omega t \le \theta_3(M_i) \lor \theta_4(M_i) \le \omega t \le 2\pi\right) \\ \delta(\omega t, M_i) \ se \ \theta_3(M_i) \le \omega t \le \theta_4(M_i) \\ 0 \ caso \ contrário \end{cases}$$
(3.42)

$$i_{S4}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & \text{se } i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0\\ 0 & \text{caso contrário} \end{cases}$$
(3.43)

Instantaneamente, a corrente em S_4 pode é descrita através da equação (3.44), que resolvida resulta em (3.45).

$$I_{S4mdI} = \frac{1}{Tc} \int_0^{\delta_{S4}(t)Tc} i_{S4}(t) dt$$
(3.44)

$$I_{S4mdI} = i_{S4}(t)\,\delta_{S4}(t) \tag{3.45}$$

Chega-se à corrente média em S_4 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, expressa pela equação (3.46).

$$I_{S4md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{S4}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{S4}(\omega t, M_{i}) d\omega t$$
(3.46)



A corrente eficaz instantânea em S_4 é determinada pela equação (3.47), que resolvida gera a equação(3.48).

$$I_{S4efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{S4}(t)Tc} \left[i_{S4}(t) \right]^{2} dt}$$
(3.47)

$$I_{S4efI} = i_{S4}(t)\sqrt{\delta_{S4}(t)}$$
(3.48)

A corrente eficaz no interruptor S_4 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é expressa pela equação (3.49).

$$I_{S4ef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{S4}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{S4}(\omega t, M_{i}) d\omega t}$$
(3.49)

3.9 Esforços de corrente em Dg_1 e Dg_6

A análise é desenvolvida para Dg_1 , sendo válida também para Dg_6 . As função de modulação e a corrente em Dg_1 são expressas pelas equações (3.50) e (3.51), com base na Fig. 3.11.



Fig. 3.11 – Tensão fundamental na carga, corrente na carga, corrente em Dg_1 e modulação.

$$\delta_{Dg1}(\omega t, M_i) = \begin{cases} \delta(\omega t, M_i) & se \ \left(0 \le \omega t \le \theta_1(M_i) \lor \theta_2(M_i) \le \omega t \le \pi\right) \\ \overline{\delta}(\omega t, M_i) & se \ \theta_1(M_i) \le \omega t \le \theta_2(M_i) \\ 0 & caso \ contrário \end{cases}$$
(3.50)



$$i_{Dg1}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 \\ \land & 0 \le \omega t \le \pi \end{cases}$$
(3.51)
0 caso contrário

Instantaneamente, a corrente no diodo Dg_1 é descrita pela da equação (3.52), que resolvida gera a equação (3.53).

$$I_{Dg1mdI} = \frac{1}{Tc} \int_{0}^{\delta_{Dg1}(t)Tc} i_{Dg1}(t) dt$$
(3.52)

$$I_{Dg1mdI} = i_{Dg1}(t)\,\delta_{Dg1}(t) \tag{3.53}$$

A corrente média no diodo Dg_I , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é determinada pela equação (3.54).

$$I_{Dg1md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{Dg1}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{Dg1}(\omega t, M_{i}) d\omega t$$
(3.54)

A corrente eficaz instantânea no diodo Dg_1 é determinada pela equação (3.55), que resulta na equação (3.56).

$$I_{Dg1efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{Dg1}(t)Tc} \left[i_{Dg1}(t) \right]^{2} dt}$$
(3.55)

$$I_{Dg1efI} = i_{Dg1}(t)\sqrt{\delta_{Dg1}(t)}$$
(3.56)

A corrente eficaz no diodo Dg_I , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é determinada pela equação (3.57).

$$I_{Dglef}(M_i, V_d, Z_o, \theta) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left[i_{Dgl}(\omega t, M_i, V_d, Z_o, \theta) \right]^2 \delta_{Dgl}(\omega t, M_i) d\omega t}$$
(3.57)

3.10 Esforços de corrente em Dg_3 , Dg_4 , Dg_7 , e Dg_{10}

A análise é feita para Dg_3 , sendo válida também para os demais diodos. Com base na Fig. 3.12 são determinadas as funções de modulação e da corrente em Dg_3 , vistas respectivamente nas equações (3.58) e (3.59).





Fig. 3.12 – Tensão fundamental na carga, corrente na carga, corrente em Dg_3 e modulação.

$$\delta_{Dg3}(\omega t, M_i) = \begin{cases} \overline{\delta}(\omega t, M_i) & se \ \left(0 \le \omega t \le \theta_1(M_i) \lor \theta_2(M_i) \le \omega t \le \pi\right) \\ \delta(\omega t, M_i) & se \ \left(\pi \le \omega t \le \theta_3(M_i) \lor \theta_4(M_i) \le \omega t \le 2\pi\right) \\ 0 & caso \ contrário \end{cases}$$
(3.58)

$$i_{Dg3}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 & \wedge \\ \delta_{Dg3}(\omega t, M_i) \ge 0 \end{pmatrix} \\ 0 & caso \ contrário \end{cases}$$
(3.59)

Instantaneamente, a corrente no diodo Dg_3 é expressa pela equação (3.60), que resolvida resulta em (3.61).

$$I_{Dg3mdI} = \frac{1}{Tc} \int_0^{\delta_{Dg3}(t)Tc} i_{Dg3}(t) dt$$
(3.60)

$$I_{Dg3mdI} = i_{Dg3}(t) \delta_{Dg3}(t)$$
(3.61)

A corrente média no diodo Dg_3 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é determinada pela equação (3.62).

$$I_{Dg3md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{Dg3}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \,\delta_{Dg3}(\omega t, M_{i}) \,d\omega t$$
(3.62)

A corrente eficaz instantânea no diodo Dg_3 é determinada pela equação (3.63). Sua solução gera a equação(3.64).



$$I_{Dg3efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{Dg3}(t)Tc} \left[i_{Dg3}(t) \right]^{2} dt}$$
(3.63)

$$I_{Dg3efl} = i_{Dg3}(t) \sqrt{\delta_{Dg3}(t)}$$
(3.64)

A corrente eficaz no diodo Dg_3 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é determinada pela equação (3.65).

$$I_{Dg3ef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{Dg3}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{Dg3}(\omega t, M_{i}) d\omega t}$$
(3.65)

3.11 Esforços de corrente em Dg_2 , Dg_5 , Dg_8 , Dg_9 , Dg_{11} e Dg_{12}

A análise é feita para Dg_5 , sendo válida também para os demais diodos. Com base na Fig. 3.13 são determinadas as funções de modulação e de corrente em Dg_5 , vistas respectivamente nas equações (3.66) e (3.67).



Fig. 3.13 – Tensão fundamental na carga, corrente na carga, corrente em Dg_5 e modulação.

$$\delta_{Dg5}(\omega t, M_i) = \begin{cases} \overline{\delta}(\omega t, M_i) & se \ \left(\pi \le \omega t \le \theta_3(M_i) \lor \theta_4(M_i) \le \omega t \le 2\pi\right) \\ \delta(\omega t, M_i) & se \ \theta_3(M_i) \le \omega t \le \theta_4(M_i) \\ 0 & caso \ contrário \end{cases}$$
(3.66)



$$i_{Dg5}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 \\ \land \pi \le \omega t \le 2\pi \end{pmatrix} \\ 0 & caso \ contrário \end{cases}$$
(3.67)

Instantaneamente, a corrente no diodo Dg_5 é descrita através da equação (3.68). Sua resolução é expressa pela equação (3.69).

$$I_{Dg5mdI} = \frac{1}{Tc} \int_{0}^{\delta_{Dg5}(t)Tc} i_{Dg5}(t) dt$$
(3.68)

$$I_{Dg5mdI} = i_{Dg5}(t)\,\delta_{Dg5}(t) \tag{3.69}$$

A corrente média no diodo Dg_5 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é determinada pela equação (3.70).

$$I_{Dg5md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{Dg5}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{Dg5}(\omega t, M_{i}) d\omega t$$
(3.70)

A corrente eficaz instantânea no diodo Dg_5 é determinada pela equação (3.71). Sua solução gera a equação (3.72).

$$I_{Dg5efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{Dg5}(t)Tc} \left[i_{Dg5}(t) \right]^{2} dt}$$
(3.71)

$$I_{Dg5efl} = i_{Dg5}(t)\sqrt{\delta_{Dg5}(t)}$$
(3.72)

A corrente eficaz no diodo Dg_5 , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é determinada pela equação (3.73).

$$I_{Dg5ef}(M_i, V_d, Z_o, \theta) = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left[i_{Dg5}(\omega t, M_i, V_d, Z_o, \theta) \right]^2 \delta_{Dg5}(\omega t, M_i) d\omega t}$$
(3.73)

3.12 Esforços de corrente nos diodos em antiparalelo com os interruptores

A análise é feita para o diodo em antiparalelo com o interruptor S_I , sendo denominado de D_I . Ela é válida para os demais diodos. As funções de modulação e de corrente no diodo D_I são apresentadas nas equações (3.74) e (3.75), respectivamente. São obtidas a partir da análise feita na Fig. 3.14



$$\delta_{D1}(\omega t, M_i) = \begin{cases} \delta(\omega t, M_i) & \text{se } \theta_1(M_i) \le \omega t \le \theta_2(M_i) \\ 0 & \text{caso contrário} \end{cases}$$
(3.74)

$$i_{D1}(\omega t, M_i, V_d, Z_o, \theta) = \begin{cases} -i_A(\omega t, M_i, V_d, Z_o, \theta) & se \begin{pmatrix} -i_A(\omega t, M_i, V_d, Z_o, \theta) \ge 0 & \wedge \\ \theta_1(\omega t) \le \omega t \le \theta_2(\omega t) \end{pmatrix} \\ 0 & caso \ contrário \end{cases} (3.75)$$



Fig. 3.14 – Tensão fundamental na carga, corrente na carga, corrente em $D_1 \, e \, modulação.$

Instantaneamente, a corrente no diodo D_1 é descrita pela equação (3.76). Sua solução gera a equação (3.77).

$$I_{D1mdI} = \frac{1}{Tc} \int_{0}^{\delta_{D1}(t)Tc} i_{D1}(t) dt$$
(3.76)

$$I_{D1mdI} = i_{D1}(t)\,\delta_{D1}(t) \tag{3.77}$$

A corrente média no diodo D_I , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e do ângulo da carga, é determinada pela equação (3.78).

$$I_{D1md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{1}{2\pi} \int_{0}^{2\pi} i_{D1}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \delta_{D1}(\omega t, M_{i}) d\omega t$$
(3.78)

A corrente eficaz instantânea no diodo D_1 é estabelecida pela equação (3.79) que, quando resolvida, gera a equação (3.80).

$$I_{D1efI} = \sqrt{\frac{1}{Tc} \int_{0}^{\delta_{D1}(t)Tc} \left[i_{D1}(t) \right]^{2} dt}$$
(3.79)



$$I_{D1efl} = i_{D1}(t)\sqrt{\delta_{D1}(t)}$$
(3.80)

A corrente eficaz no diodo D_I , sendo função do índice de modulação, tensão do barramento CC, impedância da carga e fator de deslocamento, é determinada pela equação (3.81).

$$I_{D1ef}(M_{i}, V_{d}, Z_{o}, \theta) = \sqrt{\frac{1}{2\pi} \int_{0}^{2\pi} \left[i_{D1}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \right]^{2} \delta_{D1}(\omega t, M_{i}) d\omega t}$$
(3.81)

3.13 Normalização dos Esforços de Corrente na Estrutura

Foram gerados ábacos que simplificam a análise e dimensionamento dos interruptores. As soluções analíticas das equações envolvidas são de grande complexidade visto que os limites de integração variam com o ângulo da carga e o índice de modulação. Os ábacos, obtidos através de soluções numéricas das equações, compilam as diversas curvas, com suas variações nos limites de integração, dando uma fácil compreensão. Os cálculos que geram os ábacos encontram-se no Apêndice 2.

Foram feitos dois tipos de normalização. Uma que relaciona a corrente no dispositivo com a corrente de pico na carga, a outra que relaciona a corrente nos dispositivos com relação à corrente de pico na carga para $M_i = 1$. Esta última normalização é feita a fim de determinar para qual índice de modulação e ângulo da carga o semicondutor sofre os maiores esforços.

A primeira normalização generaliza os esforços nos componentes com relação à corrente de pico operacional na carga, para um índice de modulação específico. As equações (3.82) e (3.83) determinam os esforços normalizados para valor médio e eficaz, respectivamente.

$$\overline{I_{md}}(M_i,\theta) = \frac{I_{md}(M_i, V_d, Z_o, \theta)}{I_{cp}(M_i, V_d, Z_o)}$$
(3.82)

$$\overline{I_{ef}}(M_i,\theta) = \frac{I_{ef}(M_i, V_d, Z_o, \theta)}{I_{cp}(M_i, V_d, Z_o)}$$
(3.83)

O procedimento para determinar a corrente em um dispositivo é:

Estabelecer o valor da corrente média ou eficaz normalizada sobre o dispositivo a partir do ábaco;



- Definir a corrente de pico da carga baseado na equação (3.16);
- Multiplicar a corrente de pico pela corrente normalizada obtida a partir do ábaco específico.

Na Fig. 3.15 são apresentados os ábacos de corrente média e eficaz normalizada para os interruptores comandados. Na Fig. 3.16 os ábacos de corrente média e eficaz normalizada são apresentados para os diodos. Para ambos os ábacos, são considerados como parâmetros o índice de modulação e o fator de deslocamento da carga.

A outra normalização empregada tem por objetivo a análise do valor da máxima corrente nos interruptores, a fim de determinar para qual índice de modulação e fator de deslocamento da carga isto ocorre. Para tanto, a normalização leva em consideração a corrente no dispositivo em relação à máxima corrente de carga, com índice de modulação unitário, conforme as equações (3.84) e (3.85).

$$\overline{I_{md\max}}(M_i, \theta) = \frac{I_{md}(M_i, V_d, Z_o, \theta)}{I_{cp}(M_i = 1, V_d, Z_o)}$$
(3.84)

$$\overline{I_{ef \max}}(M_i, \theta) = \frac{I_{ef}(M_i, V_d, Z_o, \theta)}{I_{cp}(M_i = 1, V_d, Z_o)}$$
(3.85)

O procedimento para determinar a máxima corrente em um dispositivo é:

- Estabelecer o valor da máxima corrente média ou eficaz normalizada sobre o dispositivo a partir do ábaco;
- Definir a corrente de pico da carga com índice de modulação unitário, baseado na equação (3.16);
- Multiplicar esta corrente de pico pela máxima corrente normalizada obtida a partir do ábaco específico.

A Fig. 3.17 apresenta os ábacos normalizados das máximas correntes nos interruptores comandados e a Fig. 3.18 para os diodos.



Fig. 3.15 – Ábaco de correntes médias e eficazes, para projeto, nos interruptores comandados.

Capítulo 3 Cálculo dos Esforços de Corrente, Perdas e capacitores do inversor 5L-DC



Fig. 3.16 – Ábaco de correntes médias e eficazes, para projeto, nos diodos.





Fig. 3.17 – Ábaco de máximas correntes médias e eficazes nos interruptores comandados.

Capítulo 3 Cálculo dos Esforços de Corrente, Perdas e capacitores do inversor 5L-DC



Fig. 3.18 – Ábaco de máximas correntes médias e eficazes nos diodos.



A Tabela 3.1 compila os dados referentes aos máximos esforços de corrente nos semicondutores, referentes à $I_{cp}(M_i = 1)$.

Dispositivo	$\overline{I_{md\max}}$	$\overline{I_{ef \max}}$
S_I	0,195	0,422
S_2	0,304	0,500
S_3	0,320	0,500
S_4	0,320	0,500
Dg_{l}	0,159	0,355
Dg_3	0,080	0,280
Dg_5	0,080	0,257
D_I	0,040	0,142

Tabela 3.1 – Esforços máximos, normalizados em relação a $I_{cp}(M_i = 1)$, nos dispositivos semicondutores.

Os dados apresentados na Tabela 3.1 devem ser levados em consideração no projeto para que o inversor esteja corretamente dimensionado para uma carga com $0^\circ < \theta < 90^\circ$ e $0.5 < M_i < 1.0$.

3.14 Cálculo de Perdas nos Semicondutores do Inversor 5L-DC

O cálculo de perdas em inversores pode envolver uma razoável diferença entre simplicidade e precisão. Usando equações dadas pelos fabricantes nas folhas de dados dos seus componentes pode-se chegar a resultados rápidos, porém menos precisos do que o método apresentado a seguir. Este método segue o que foi proposto por CASANELLAS [39], referente a perdas em inversores usando IGBTs. As equações foram adequadas ao inversor 5L-DC.

3.14.1 Perdas em Condução dos Semicondutores

Para IGBTs, o cálculo das perdas em condução pode ser definido através da equação (3.86). Para os diodos, a perda em condução será definida pela equação (3.87).

$$P_{Cond \, IGBT} = \frac{1}{T} \int_0^T v_{CE}(t) \cdot i_C(t) \, dt \tag{3.86}$$

$$P_{Cond \ Diodo} = \frac{1}{T} \int_0^T i_D(t) \cdot \left[v_F(t) + r_D \cdot i_D(t) \right] dt$$
(3.87)

A queda de tensão sobre o semicondutor será uma função da corrente que circula neste. Desta forma, pode-se aproximar esta tensão por uma reta, como a reta tracejada na Fig. 3.19.



Fig. 3.19 - Queda de tensão sobre o diodo e o IGBT em função da corrente.

Devem ser usados os valores referentes à temperatura mais próxima da operação, por exemplo, 125 °C. Com estes dados, as retas que aproximam as tensões no diodo e no IGBT podem ser expressas pelas equações (3.88) e (3.89) respectivamente,

$$v_F(i_D) = \frac{V_{FN} - V_{F0}}{I_{DN}} i_D + V_{F0}$$
(3.88)

$$v_{CE}(i_C) = \frac{V_{CEN} - V_{CE0}}{I_{CN}} i_C + V_{CE0}$$
(3.89)

onde V_{FN} e V_{CEN} são quedas de tensão nominais para as correntes I_{DN} e I_{CN} respectivamente, encontradas na folha de dados do componente. As tensões V_{F0} e V_{CE0} são definidas no gráfico da Fig. 3.19.

Aplicando-se as mesmas restrições feitas para estabelecer-se a corrente média nos semicondutores, no item 3.2, chega-se à equação (3.90), que define a perda em condução de um IGBT no inversor 5L-DC.

$$P_{CIGBT md}(M_i, V_d, Z_o, \theta) = \frac{1}{2\pi} \int_0^{2\pi} \delta_{IGBT}(\omega t, M_i) \begin{cases} \frac{V_{CEN} - V_{CE0}}{I_{CN}} \times \\ \left[i_C(\omega t, M_i, V_d, Z_o, \theta)\right]^2 + \\ V_{CE0} i_C(\omega t, M_i, V_d, Z_o, \theta) \end{cases} d\omega t \quad (3.90)$$

Para os diodos da estrutura, a perda em condução é definida pela equação (3.91).



$$P_{CDmd}(M_i, V_d, Z_o, \theta) = \frac{1}{2\pi} \int_0^{2\pi} \delta_D(\omega t, M_i) \begin{cases} \left[\frac{V_{FN} - V_{F0}}{I_{DN}} + r_D \right] \times \\ \left[i_D(\omega t, M_i, V_d, Z_o, \theta) \right]^2 + \\ V_{F0} i_D(\omega t, M_i, V_d, Z_o, \theta) \end{cases} d\omega t \quad (3.91)$$

3.14.2 Perdas na Entrada em Condução dos IGBTs

Para o inversor 5L-DC, a derivada de corrente di/dt na entrada em condução de um interruptor ideal pode ser expressa pela equação (3.92),

$$\frac{di}{dt} = \frac{V_d}{4L_p} \tag{3.92}$$

onde L_p é a indutância parasita no laço sob análise.

Em uma implementação real, com baixa indutância parasita e IGBTs como interruptores, a derivada de corrente na entrada em condução é influenciada basicamente pelo valor do resistor de *gate*, caso este tenha valor consideravelmente grande. Os catálogos de fabricantes normalmente quantificam o atraso na entrada em condução t_r em função do valor do resistor de *gate*.

De forma geral, a entrada em condução de um IGBT pode ser ilustrada pela Fig. 3.20, onde di/dt é constante e t_r proporcional à corrente comutada.



Fig. 3.20 – Formas típicas de comutação para um IGBT.

A energia instantânea, envolvida na entrada em condução do IGBT é expressa pelas equações (3.93) e (3.94).



$$E_{onIGBTI}(\omega t, M_i, V_d, Z_o, \theta) = \int_0^{t_r} \frac{V_d}{4} \frac{t}{t_r} i_C(\omega t, M_i, V_d, Z_o, \theta) dt$$
(3.93)

$$E_{onIGBTI}(\omega t, M_i, V_d, Z_o, \theta) = \frac{V_d t_r}{8} i_C(\omega t, M_i, V_d, Z_o, \theta)$$
(3.94)

A variação de t_r de acordo com a corrente circulante no IGBT pode ser aproximada pela equação (3.95).

$$t_r(\omega t, M_i, V_d, Z_o, \theta) = t_{rN} \frac{i_C(\omega t, M_i, V_d, Z_o, \theta)}{I_{CN}}$$
(3.95)

Aplicando (3.95) em (3.94) chega-se a (3.96).

$$E_{onIGBTI}(\omega t, M_i, V_d, Z_o, \theta) = \frac{V_d t_{rN}}{8I_{CN}} \left[i_C(\omega t, M_i, V_d, Z_o, \theta) \right]^2$$
(3.96)

Há necessidade de se fazer o cálculo somente nos instantes onde houver comutações no semicondutor. Para isso introduz-se a idéia de função porta controlando os instantes onde houver comutações para o IGBT. A função porta terá valor unitário nos instantes em que a função de modulação possuir valores entre zero e um e a corrente no dispositivo for maior que zero, sendo nula para os demais instantes. A equação (3.97) demonstra a idéia de função porta. A Fig. 3.21 interpreta graficamente esta idéia.

$$p(\omega t, M_i) = \begin{cases} 1 \text{ se } i_C(\omega t, M_i, V_d, Z_o, \theta) > 0 \land 0 < \delta(\omega t, M_i) < 1 \\ 0 \text{ caso contrário} \end{cases}$$
(3.97)



Fig. 3.21 – Obtenção gráfica da função porta.

Desta forma, a energia média envolvida na entrada em condução do IGBT pode ser expressa pela equação (3.98).



$$E_{onIGBT\,md}(M_i, V_d, Z_o, \theta) = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p(\omega t, M_i) \times}{\frac{V_d t_{rN}}{8I_{CN}} [i_C(\omega t, M_i, V_d, Z_o, \theta)]^2} \right\} d\omega t$$
(3.98)

A potência média dissipada devido à entrada em condução do IGBT será proporcional à freqüência de comutação utilizada pela estrutura, como pode ser visto na equação (3.99).

$$P_{onIGBTmd}(M_i, V_d, Z_o, \theta) = f_{sw} \cdot E_{onIGBTmd}(\omega t, M_i, V_d, Z_o, \theta)$$
(3.99)

Substituindo a equação (3.98) em (3.99) obtém-se (3.100).

$$P_{onIGBT\,md}\left(M_{i}, V_{d}, Z_{o}, \theta\right) = \frac{f_{sw}}{2\pi} \int_{0}^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_{i}) \times}{\frac{V_{d} t_{rN}}{8I_{CN}} \left[i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta)\right]^{2}} \right\} d\omega t$$
(3.100)

3.14.3 Perdas no Bloqueio dos IGBTs

Na Fig. 3.20, durante o bloqueio do IGBT ocorre uma queda na corrente durante o tempo t_f . A taxa de variação da corrente durante o bloqueio não é constante. Inicialmente essa taxa é mais brusca e, a certo limite, decai logaritmicamente, gerando a corrente de cauda do IGBT. Grande parte de t_f decorre para a corrente de cauda. Neste tempo, predominante à t_f , a corrente é muito baixa em relação ao tempo de queda brusca.

A magnitude da corrente i_C não tem grande influência sobre o tempo t_f , no entanto, a temperatura tem considerável influência. Assim, usar dados de catálogo a 25 °C nos cálculos não tem sentido. Em geral, a 125 °C, t_f aumenta cerca de 40% na medida em que a corrente i_C passa de 20% para 100% do seu valor nominal. Desta forma, t_f pode ser aproximado linearmente através de (3.101).

$$t_f(\omega t, M_i, V_d, Z_o, \theta) \cong \left(\frac{2}{3} + \frac{1}{3} \frac{i_C(\omega t, M_i, V_d, Z_o, \theta)}{I_{CN}}\right) t_{fN}$$
(3.101)

Semelhantemente ao cálculo da energia perdida instantaneamente na entrada em condução do IGBT, pode-se chegar à equação (3.102) para a energia perdida instantaneamente no bloqueio.


$$E_{off IGBT I}(\omega t, M_i, V_d, Z_o, \theta) = \frac{V_d t_{jN}}{8} \begin{cases} \frac{2}{3} \cdot i_C(\omega t, M_i, V_d, Z_o, \theta) + \\ \frac{\left[i_C(\omega t, M_i, V_d, Z_o, \theta)\right]^2}{3I_{CN}} \end{cases}$$
(3.102)

As equações (3.103) e (3.104) determinam a energia média e a potência média perdidas no bloqueio do IGBT.

$$E_{off IGBT md}(M_i, V_d, Z_o, \theta) = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \begin{cases} p(\omega t, M_i) \times \\ \left\{ \frac{V_d t_{fN}}{8} \frac{2}{3} \cdot i_C(\omega t, M_i, V_d, Z_o, \theta) + \\ \left[\frac{i_C(\omega t, M_i, V_d, Z_o, \theta)}{3I_{CN}} \right]^2 \end{cases} \right\} d\omega t \qquad (3.103)$$

$$\left[\frac{p_{IGBT}(\omega t, M_i) \times }{2} \right] = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega t, M_i) \times }{2} \right\} d\omega t = \frac{1}{2\pi} \int_0^{2\pi} \left\{ \frac{p_{IGBT}(\omega$$

$$P_{off \ IGBT \ md}\left(M_{i}, V_{d}, Z_{o}, \theta\right) = \frac{f_{sw}}{2\pi} \int_{0}^{2\pi} \left\{ \frac{V_{d} t_{fN}}{8} \left\{ \frac{\frac{2}{3} \cdot i_{C}\left(\omega t, M_{i}, V_{d}, Z_{o}, \theta\right) + \left[\frac{i_{C}\left(\omega t, M_{i}, V_{d}, Z_{o}, \theta\right)\right]^{2}}{3I_{CN}} \right\} \right\} d\omega t \qquad (3.104)$$

Para o diodo, as perdas no bloqueio serão definidas a seguir, juntamente com as perdas adicionais na entrada em condução do IGBT. Perdas estas que são geradas pela corrente de recuperação reversa do diodo.

3.14.4 Perdas Adicionais nos IGBTs por Recuperação dos Diodos

A equação (3.98), encontrada para energia média perdida na entrada em condução, não leva em consideração o efeito da corrente de recuperação reversa do diodo que bloqueia no instante em que o IGBT entra em condução. O período de análise válido para esta equação, na Fig. 3.20, é 1-2. A adição da corrente de recuperação reversa do diodo à corrente de coletor do IGBT pode ser expressa através da equação (3.105).

$$i_{Cr}(\omega t, M_i, V_d, Z_o, \theta) = I_{rr} \frac{t}{t_a} + i_C(\omega t, M_i, V_d, Z_o, \theta)$$
(3.105)

Lembrando que t_{rr} e I_{rr} variam com a temperatura, aumentando em média 30% de 25 °C para 125 °C. I_{rr} aumenta na mesma proporção ou talvez ao dobro entre 25 °C e 125 °C. Como Q_{rr} é o produto de I_{rr} e t_{rr} dividido por dois, isto promove um aumento de pelo



menos três vezes de Q_{rr} entre 25 °C e 125 °C. As relações encontradas em catálogos de fabricantes são para *di/dt* alto para IGBT e baixo para diodo. Assim, t_{rr} pode ser aproximado pela equação (3.106) [39].

$$t_{rr}(\omega t, M_i, V_d, Z_o, \theta) \cong \left(0, 8+0, 2\frac{i_C(\omega t, M_i, V_d, Z_o, \theta)}{I_{CN}}\right) t_{rrN}$$
(3.106)

A corrente de recuperação reversa do diodo será uma função também da corrente circulante, variando aproximadamente como demonstra a (3.107).

$$i_{rr}(\omega t, M_i, V_d, Z_o, \theta) = 0, 7I_{rrN} + 0, 15 \frac{I_{rrN}}{I_{CN}} i_C(\omega t, M_i, V_d, Z_o, \theta)$$
(3.107)

Considerando o período 2-3 da Fig. 3.20, a perda instantânea por recuperação pode ser determinada pela equação (3.108) que resolvida resulta em (3.111).

$$E_{rraI}(\omega t, M_i, V_d, Z_o, \theta) = \int_0^{t_a} \frac{V_d}{4} i_{Cr}(\omega t, M_i, V_d, Z_o, \theta) dt$$
(3.108)

$$E_{rral}(\omega t, M_i, V_d, Z_o, \theta) = t_a \frac{V_d}{4} \left(\frac{i_{rr}(\omega t, M_i, V_d, Z_o, \theta)}{2} + i_C(\omega t, M_i, V_d, Z_o, \theta) \right)$$
(3.109)

$$E_{rraI}(\omega t, M_i, V_d, Z_o, \theta) = t_a \frac{V_d}{4} \left(\frac{0, 7I_{rrN} + 0, 3\frac{I_{rrN}}{I_{CN}}i_C(\omega t, M_i, V_d, Z_o, \theta)}{2} + \frac{1}{i_C(\omega t, M_i, V_d, Z_o, \theta)} + \frac{1}{i_C(\omega t, M_i, V_d, Z_o, \theta)} \right)$$
(3.110)

$$E_{rra1}(\omega t, M_i, V_d, Z_o, \theta) = t_a \frac{V_d}{4} \begin{pmatrix} 0,35I_{rrN} + 0,15\frac{I_{rrN}}{I_{CN}}i_C(\omega t, M_i, V_d, Z_o, \theta) \\ +i_C(\omega t, M_i, V_d, Z_o, \theta) \end{pmatrix}$$
(3.111)

No período 3-4 da Fig. 3.20 as perdas ocorrem tanto no IGBT quanto no diodo. A perda no IGBT é determinada pela equação (3.112).

$$P_{rrIGBT}(\omega t) = v_{CE}(\omega t) \cdot i_C(\omega t)$$
(3.112)

No diodo, durante o mesmo período, a perda é obtida através da equação (3.113).

$$P_{rrD}(\omega t) = \left(\frac{V_d}{4} - v_{CE}(\omega t)\right) \cdot i_C(\omega t)$$
(3.113)

Nota-se que a perda total no período 3-4 é descrita pela mesma equação que no período 2-3, ou seja, pela equação (3.114).



$$P_{rr}(\omega t) = \frac{V_d}{4} \cdot i_c(\omega t)$$
(3.114)

Para facilitar os cálculos térmicos, é necessário separar as perdas entre o diodo e o IGBT, geradas pela corrente de recuperação reversa, introduzindo a relação determinada pela equação (3.115), de onde derivam também as equações (3.116) e (3.117).

$$S = \frac{t_b}{t_a} \tag{3.115}$$

$$t_a = \frac{t_{rr}}{1+S} \tag{3.116}$$

$$t_b = \frac{S}{1+S} t_{rr}$$
(3.117)

A tensão v_{CE} no IGBT cai de $V_d/4$ a zero e a tensão no diodo sobe de zero à $V_d/4$, desconsiderando as sobretensões causadas por indutâncias parasitas. Assim, para o IGBT tem-se a equação (3.118) que descreve as perdas adicionais recuperação do diodo.

$$P_{rrIGBT\,md}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{f_{sw}}{2\pi} \int_{0}^{2\pi} \begin{cases} p_{IGBT}(\omega t, M_{i}) \left(\frac{V_{d}}{4} \frac{S+2}{2(S+1)}\right) \times \\ (0,35I_{rrN} + 0,15\frac{I_{rrN}}{I_{CN}}i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) + \\ i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \\ (0,8+0,2\frac{i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta)}{I_{CN}} \right) t_{rrN} \end{cases} d\omega t \quad (3.118)$$

A perda no diodo, referente à recuperação, configurando também sua perda no bloqueio, é expressa na equação (3.119).

$$P_{off Dmd}(M_{i}, V_{d}, Z_{o}, \theta) = \frac{f_{sw}}{2\pi} \int_{0}^{2\pi} \begin{cases} p_{D}(\omega t, M_{i}) \left(\frac{V_{d}}{4} \frac{S}{2(S+1)}\right) \times \\ (0,35I_{rrN} + 0,15\frac{I_{rrN}}{I_{CN}}i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) + \\ i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta) \\ (0,8+0,2\frac{i_{C}(\omega t, M_{i}, V_{d}, Z_{o}, \theta)}{I_{CN}} \right) t_{rrN} \end{cases} d\omega t \qquad (3.119)$$



3.15 Especificação dos Capacitores do Barramento CC

3.15.1 Determinação das Capacitâncias com Base na Ondulação de Tensão

Para o cálculo dos capacitores do barramento do inversor 5L-DC será feita a análise do circuito visto na Fig. 3.22. O barramento é obtido através de quatro capacitores ligados a quatro retificadores não controlados do tipo Ponte de Graetz. Os resultados obtidos para os capacitores C_1 e C_2 serão válidos também para C_4 e C_3 , respectivamente.



Fig. 3.22 – Inversor com barramento CC composto por capacitores.

A corrente $i_{C12}(t)$ é equivalente à corrente que circula pelo interruptor S_1 . A energia entregue pela ponte retificadora B_1 em um período da fundamental de tensão de saída, desconsiderando a ondulação de tensão sobre o capacitor C_1 , pode ser aproximada pela equação (3.120).

$$E_{B1} = \frac{V_d}{4} \frac{I_{S1md}}{f_m}$$
(3.120)

A variação de energia sobre o capacitor pode ser expressa pela equação (3.121).

$$E_{C1} = \frac{C_1 \left(V_{C1\max}^2 - V_{C1\min}^2 \right)}{2}$$
(3.121)

Considerando que a energia entregue ao capacitor seja igual à energia cedida pela ponte B_I à carga, desprezando-se transferência de energia direta de B_I à carga, igualam-se as equações (3.120) e (3.121), obtendo (3.122).



$$\frac{I_{S1md}V_d}{4f_m} = \frac{C_1 \left(V_{C1max}^2 - V_{C1min}^2\right)}{2}$$
(3.122)

A corrente máxima em S_1 ocorre com $M_i = 1,0$ e $\theta = 0^\circ$. Nestas condições, a corrente normalizada $\overline{I_{S1md}}$ pode ser expressa pela equação (3.123), que resolvida resulta em (3.124).

$$\overline{I_{S1md}}(M_{i},\theta) = \frac{-1}{4\pi} \cdot \begin{cases} (-2\pi)M_{i}\cos(\theta) + 4M_{i}\cos(\theta) \cdot a\sin\left(\frac{1}{2M_{i}}\right) + \\ M_{i}\sin\left[(-2) \cdot a\sin\left(\frac{1}{2M_{i}}\right) - \theta\right] + \\ 2\cos\left[\left(-a\sin\left(\frac{1}{2M_{i}}\right)\right) - \theta\right] - \\ M_{i}\sin\left(2 \cdot a\sin\left(\frac{1}{2M_{i}}\right) - \theta\right] + \\ 2\cos\left(a\sin\left(\frac{1}{2M_{i}}\right) - \theta\right) + \\ 2\cos\left(a\sin\left(\frac{1}{2M_{i}}\right) - \theta\right) + \\ 1 \cdot \sin\left[(-2) \cdot a\sin\left(\frac{1}{2 \cdot 1}\right) + \\ 1 \cdot \sin\left[(-2) \cdot a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right] + \\ 2 \cdot \cos\left[\left(-a\sin\left(\frac{1}{2 \cdot 1}\right)\right) - \theta\right] - \\ 1 \cdot \sin\left(2 \cdot a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 2 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 2 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 2 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) + \\ 3 \cdot \cos\left(a\sin\left(\frac{1}{2 \cdot 1}\right) - \theta\right) +$$

A máxima corrente média em S_l pode ser expressa pela equação (3.125).

$$I_{S1md\max} = \overline{I_{S1md}}(M_i = 1, \theta = 0) \cdot I_{cp}(M_i = 1, V_d, Z_o) = \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_O}{V_d}$$
(3.125)

79



Aplicando (3.125) em (3.122) e rearranjando os termos obtém-se (3.127), onde $\overline{\Delta V_{c1}}$ é definido pela equação (3.126).

$$\overline{\Delta V_{C1}} = \frac{\Delta V_{C1}}{E} \tag{3.126}$$

$$C_{1} = \frac{16P_{o}}{\overline{\Delta V_{c1}} \cdot V_{d}^{2} f_{m}} \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right)$$
(3.127)

De forma semelhante ao desenvolvido para C_1 , pode ser encontrado o valor de capacitância para C_2 . Analisando as correntes relacionadas com C_2 na Fig. 3.22, determinase que $i_{C22}(t)$ é a diferença entre $i_{S2}(t)$ e $i_{Dg2}(t)$. Para o caso mais crítico, onde $M_i = 1,0$ e $\theta = 0^\circ$, a corrente $i_{Dg2}(t)$ é nula e $i_{C22}(t)$ será igual a $i_{S2}(t)$.

A energia entregue pela ponte retificadora B_1 é determinada na equação (3.128). A variação de energia no capacitor C_2 é determinada na equação (3.129). Considerando que a variação da energia no capacitor esteja relacionada com a energia fornecida à carga em um período da fundamental, chega-se a equação (3.130).

$$E_{B2} = \frac{I_{S2md}V_d}{4f_m}$$
(3.128)

$$E_{C2} = \frac{C_2 \left(V_{C2\max}^2 - V_{C2\min}^2 \right)}{2}$$
(3.129)

$$\frac{I_{S2md}V_d}{4f_m} = \frac{C_2 \left(V_{C2max}^2 - V_{C2min}^2\right)}{2}$$
(3.130)

O valor de $\overline{I_{S2md}}(M_i, \theta)$ é determinado de acordo com a equação (3.131). Nas condições de máxima corrente em S_2 , o resultado obtido é visto na equação (3.132).

$$\overline{I_{S2md}}(M_i,\theta) = \frac{1}{12\pi} \cdot \begin{cases} (-3)M_i \cos\left(\frac{\pi}{6} + \theta\right) + 2\pi M_i \cos(\theta) - \\ 3M_i \sin\left(\frac{\pi}{3} + \theta\right) + 6M_i \cos\left(\frac{\pi}{6} + \theta\right) + \\ 6\sin\left(\frac{\pi}{3} + \theta\right) \end{cases}$$
(3.131)



$$\overline{I_{S2md}}(M_i = 1, \theta = 0) = \frac{1}{12\pi} \cdot \begin{cases} (-3) \cdot 1 \cdot \cos\left(\frac{\pi}{6} + 0\right) + 2\pi \cdot 1 \cdot \cos(0) - \\ 3 \cdot 1 \cdot \sin\left(\frac{\pi}{3} + 0\right) + 6 \cdot 1 \cdot \cos\left(\frac{\pi}{6} + 0\right) + \\ 6\sin\left(\frac{\pi}{3} + 0\right) \end{cases} = \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \quad (3.132)$$

A máxima corrente média em S_2 pode ser descrita pela equação (3.133).

$$I_{S2md\max} = \overline{I_{S2md}}(M_i = 1, \theta = 0) \cdot I_{cp}(M_i = 1, V_d, Z_o) = \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d}$$
(3.133)

Aplicando (3.133) em (3.130) e rearranjando os termos obtém-se (3.135), onde $\overline{\Delta V_{C2}}$ é definido pela equação (3.134).

$$\overline{\Delta V_{C2}} = \frac{\Delta V_{C2}}{E} \tag{3.134}$$

$$C_{2} = \frac{16P_{O}}{\overline{\Delta V_{C2}} \cdot V_{d}^{2} f_{m}} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right)$$
(3.135)

Estendendo a análise desenvolvida na estrutura monofásica à estrutura trifásica, chega-se às equações (3.136) e (3.137).

$$C_{1(3\phi)} = \frac{16P_{O(3\phi)}}{9 \cdot \overline{\Delta V_{C1}} \cdot V_d^2 f_m} \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right)$$
(3.136)

$$C_{2(3\phi)} = \frac{16P_{O(3\phi)}}{9 \cdot \overline{\Delta V_{C2}} \cdot V_d^2 f_m} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right)$$
(3.137)

Comparando-se a capacitância necessária ao barrmento CC para as implementações monofásica e trifásica, seja um inversor 5L-DC monofásico, onde a potência entregue à carga seja P_O e as capacitâncias do barramento CC sejam C_1 e C_2 . Para a implementação trifásica, mantendo-se a estrutura de potência de cada braço inalterada e entregando à carga trifásica uma potência dotal de $3P_O$, as capacitâncias necessárias ao barramento passariam para $C_1/3$ e $C_2/3$, mantendo a mesma ondulação de tensão nestes. Isto se deve ao fato de que a freqüência de variação da tensão no barramento também triplica, ou seja, passa de f_m para $3f_m$.



3.15.2 Determinação das Correntes Eficazes nos Capacitores

A determinação das correntes eficazes nos capacitor C_1 , C_2 , C_3 e C_4 inicia com a análise da Fig. 3.23. Deve ressaltar-se que a corrente eficaz em C_1 também é válida para C_4 , ocorrendo o mesmo para a corrente eficaz em C_2 , que é válida para C_3 .

A partir da Fig. 3.23 determina-se a corrente nos capacitores para o caso mais crítico, ou seja, com índice de modulação unitário $M_i = 1$ e carga com fator de deslocamento unitário $\theta = 0$. Sob estas condições e a partir da Fig. 3.23(b) a corrente no capacitor C_i pode ser descrita através da equação (3.138).



Fig. 3.23 - Circuitos para análise das correntes eficazes nos capacitores do barramento CC.

$$i_{C1}(t) = i_{B1}(t) - i_{S1}(t)$$
(3.138)

A corrente eficaz instantânea no capacitor C_1 pode ser expressa através da equação (3.139), sendo válida nos instantes onde houver comutação do interruptor S_1 , como por exemplo, no período $\theta_1 < \omega t < \theta_2$, onde $\theta_1 \in \theta_2$ valem 30° e 150° respectivamente para M_i = 1,0. Neste intervalo a equação (3.139) pode ser expressa pela equação (3.140).

$$I_{C1efI} = \sqrt{\frac{1}{Tc} \left\{ \int_{0}^{\delta_{S1}(t)Tc} \left[i_{B1}(t) - i_{S1}(t) \right]^{2} dt + \int_{\delta_{S1}(t)Tc}^{Tc} \left[i_{B1}(t) \right]^{2} dt \right\}}$$
(3.139)

$$I_{Clefl} = \sqrt{i_{B1}(t)^2 + [i_{S1}(t) - 2i_{B1}(t)]i_{S1}(t)\delta_{S1}(t)}$$
(3.140)

A corrente $i_{B1}(t)$ pode ser expressa através da equação (3.141), considerando ondulação de corrente proveniente do retificador, com *n* vezes a freqüência da rede de alimentação. A Fig. 3.24 ilustra o efeito dessa ondulação com componente de grande amplitude relativa à corrente média. Deve-se considerar $0 < I_{B1n} < 1$.

$$i_{B1}(\omega t) = I_{B10} \left[1 + I_{B1n} \sin\left(n \cdot \omega t\right) \right]$$
(3.141)

A componente contínua da corrente extraída do retificador, I_{B10} , pode ser expressa através da equação (3.142).



Fig. 3.24 – Composição da corrente da ponte retificadora na presença de ondulação. (a) componentes e (b) corrente composta.

Com base nas equações (3.138), (3.140) e (3.141) a corrente eficaz no capacitor C_1 pode ser expressa pelas equações (3.143) e (3.144). A Fig. 3.25 ilustra a formação da corrente i_{C1} , considerando a corrente eficaz instantânea no interruptor S_1 e a corrente na ponte retificadora B_1 . A ondulação, a partir da ponte retificadora, ocorre com seis vezes a freqüência da rede de alimentação, ou seja, n = 6.



Fig. 3.25 – Corrente no capacitor C_I a partir das correntes da ponte retificadora B_I e do interruptor S_I , desconsiderando ondulações em alta freqüência.

$$I_{Clef} = \sqrt{\frac{1}{2\pi} \left\{ \begin{array}{l} \int_{0}^{\pi/6} \left[i_{B1} \left(\omega t \right) \right]^{2} d\omega t \\ + \int_{\pi/6}^{5\pi/6} \left\{ \sqrt{\left[i_{B1} \left(\omega t \right) \right]^{2} + } \\ \sqrt{\left[i_{S1} \left(\omega t \right) - 2 \cdot i_{B1} \left(\omega t \right) \right] \left[i_{S1} \left(\omega t \right) \cdot \delta_{S1} \left(\omega t \right) \right]} \right\}^{2} d\omega t} \right\}} \quad (3.143)$$
$$+ \int_{5\pi/6}^{2\pi} \left[i_{B1} \left(\omega t \right) \right]^{2} d\omega t$$

$$I_{Clef} = \left\{ \begin{array}{c} \left[\frac{1}{2\pi} \left\{ \left\{ \frac{1}{3} - \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_o}{V_d} \cdot \left[1 + I_{Bln} \sin\left(n \cdot \omega t\right) \right] \right\}^2 d\omega t \\ + \int_{\pi/6}^{5\pi/6} \left\{ \left[\left[\frac{1}{3} - \frac{\sqrt{3}}{4\pi} \right] \cdot \frac{4P_o}{V_d} \cdot \left(1 + I_{Bln} \sin\left(n \cdot \omega t\right) \right) \right]^2 \\ + \int_{\pi/6}^{5\pi/6} \left\{ \frac{V_d}{2 \cdot Z_o} \sin\left(\omega t\right) \\ + \left[-2\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d} \\ -2\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d} \\ \times \left(1 + I_{Bln} \sin\left(n \cdot \omega t\right) \right) \right] \right\}^2 d\omega t \end{array} \right\}$$
(3.144)
$$\left\{ + \int_{5\pi/6}^{2\pi} \left\{ \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d} \cdot \left[1 + I_{Bln} \sin\left(n \cdot \omega t\right) \right] \right\}^2 d\omega t \right\}$$

A solução da equação (3.144), considerando $I_{Bln} = 1$ (máximo) e n = 6, resulta em (3.145).

$$I_{Clef} = \frac{\sqrt{2}}{2} \sqrt{\frac{3\left[\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d}\right]^2 + \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{2 \cdot Z_o} \left(\frac{\sqrt{3}}{\pi} - \frac{4}{3}\right)}{+ \left(\frac{5\sqrt{3}}{4\pi} - \frac{1}{3}\right) \left(\frac{V_d}{2 \cdot Z_o}\right)^2}$$
(3.145)

No entanto, desconsiderando a parcela referente à ondulação na corrente da ponte retificadora, chega-se a equação (3.146), cuja solução resulta em (3.147).



Capítulo 3 Cálculo dos Esforços de Corrente, Perdas e capacitores do inversor 5L-DC

$$I_{Clef} = \sqrt{\frac{1}{2\pi}} \begin{cases} \int_{0}^{\pi/6} \left\{ \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{V_{d}} \right\}^{2} d\omega t \\ & \left[\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{V_{d}} \right]^{2} + \\ + \int_{\pi/6}^{5\pi/6} \left\{ \left[\frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \\ -2 \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{V_{d}} \right] \left[\frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \\ \times (2\sin(\omega t) - 1) \right] \right\} d\omega t \end{cases}$$
(3.146)
$$I_{Clef} = \frac{\sqrt{2}}{2} \sqrt{\frac{2 \left[\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{V_{d}} \right]^{2} + \left(\frac{\sqrt{3}}{\pi} - \frac{4}{3}\right) \left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{2 \cdot Z_{o}}}{1 - 2\left(\frac{1}{3} - \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_{o}}{V_{d}}} \right]^{2}}$$
(3.147)

Para o capacitor C_2 , são analisadas as equações a seguir, onde são válidas as mesmas considerações feitas ao capacitor C_1 .

$$i_{C2}(t) = i_{B2}(t) - i_{S2}(t)$$
(3.148)

$$I_{C2efl} = \sqrt{\frac{1}{Tc} \left\{ \int_{0}^{\delta_{S2}(t)Tc} \left[i_{B2}(t) - i_{S2}(t) \right]^{2} dt + \int_{\delta_{S2}(t)Tc}^{Tc} \left[i_{B2}(t) \right]^{2} dt \right\}}$$
(3.149)

$$\delta_{s2}(\omega t) = \begin{cases} 1 \text{ se } \pi / 6 < \omega t < 5\pi / 6 \\ 2 \sin \omega t \text{ se } \left[\left(0 < \omega t < \pi / 6 \right) \lor \left(5\pi / 6 < \omega t < \pi \right) \right] \\ 0 \text{ caso contrário} \end{cases}$$
(3.150)

$$I_{C2eff} = \sqrt{i_{B2}(t)^2 + [i_{S2}(t) - 2i_{B2}(t)]i_{S2}(t)\delta_{S2}(t)}$$
(3.151)

$$i_{B2}(\omega t) = I_{B20} \left[1 + I_{B2n} \sin(n \cdot \omega t) \right]$$
 (3.152)

onde $0 < I_{B2n} < 1$,

$$I_{B20} = I_{S2md} = \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d}$$
(3.153)

Baseado nas equações (3.148) a (3.153) e na análise da Fig. 3.26 calcula-se a corrente eficaz no capacitor C_2 , sendo expressa através das equações (3.154) e (3.155).



$$I_{C2ef} = \left\{ \begin{array}{l} \frac{1}{2\pi} \left\{ \int_{0}^{\pi/6} \left[\sqrt{i_{B2}(\omega t)^{2} + \left[i_{S2}(\omega t) - 2i_{B2}(\omega t) \right] i_{S2}(\omega t) \cdot \delta_{S2}(\omega t)} \right]^{2} d\omega t \\ + \int_{\pi/6}^{5\pi/6} \left[i_{B2}(\omega t) - i_{S2}(\omega t) \right]^{2} d\omega t \\ + \int_{5\pi/6}^{2\pi} \left[\sqrt{i_{B2}(\omega t)^{2} + \left[i_{S2}(\omega t) - 2i_{B2}(\omega t) \right] i_{S2}(\omega t) \cdot \delta_{S2}(\omega t)} \right]^{2} d\omega t \\ + \int_{5\pi/6}^{2\pi} \left[i_{B2}(t) \right]^{2} d\omega t \\ + \int_{5\pi/6}^{5\pi/6} \left[i_{B2}(t) \right]^{2} d\omega t \\ + \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) - 2 \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \right\} \right\}^{2} d\omega t \\ + \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) - 2 \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{5\pi/6} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{5\pi/6}^{5\pi/6} \left\{ \frac{\left\{ \left\{ 1 + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right\} \right\}^{2} d\omega t \\ + \int_{\pi/6}^{2\pi} \left\{ \frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right\} \cdot \frac{4P_{o}}{V_{d}} \cdot \left[1 + I_{B2n} \sin(n \cdot \omega t) \right] \right\}^{2} d\omega t \\ +$$

A solução da equação (3.155), considerando $I_{B2n} = 1$ (máximo) e n = 6, resulta em (3.156).

$$I_{C2ef} = \frac{\sqrt{2}}{2} \sqrt{\frac{3\left[\left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d}\right]^2 - \left(\frac{\sqrt{3}}{\pi} + \frac{2}{3}\right) \cdot \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{2 \cdot Z_o}}{\left(\frac{8 + \pi}{3\pi} - \frac{5\sqrt{3}}{4\pi}\right) \left(\frac{V_d}{2 \cdot Z_o}\right)^2}$$
(3.156)





Fig. 3.26 – Corrente no capacitor C_2 a partir das correntes da ponte retificadora B_2 e do interruptor S_2 , desconsiderando ondulações em alta freqüência.

Caso seja desconsiderada a parcela referente à ondulação na corrente da ponte retificadora B_2 , chega-se a equação (3.157), cuja solução resulta em (3.158).

$$I_{C2ef} = \begin{cases} \int_{0}^{\pi/6} \left\{ \left\{ \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} \right\}^{2} \\ + \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) - 2 \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} \right\} \left[\frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \\ \times 2\sin(\omega t) \end{bmatrix} \right] d\omega t \\ + \int_{\pi/6}^{5\pi/6} \left\{ \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} - \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \right\}^{2} d\omega t \\ + \int_{\pi/6}^{\pi} \left\{ \left\{ \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} \right\}^{2} \\ + \left\{ \frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) - 2 \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} \right\} \left[\frac{V_{d}}{2 \cdot Z_{o}} \sin(\omega t) \\ \times 2\sin(\omega t) \\ + \int_{\pi}^{2\pi} \left\{ \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi} \right) \cdot \frac{4P_{o}}{V_{d}} \right\}^{2} d\omega t \end{cases}$$
(3.157)

$$I_{C2ef} = \frac{\sqrt{2}}{2} \sqrt{\frac{2\left[\left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{V_d}\right]^2 - \left(\frac{\sqrt{3}}{\pi} + \frac{2}{3}\right) \cdot \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) \cdot \frac{4P_o}{2 \cdot Z_o}}{+ \left(\frac{8 + \pi}{3\pi} - \frac{5\sqrt{3}}{4\pi}\right) \left(\frac{V_d}{2 \cdot Z_o}\right)^2}$$
(3.158)



Para os capacitores C_1 e C_2 na versão trifásica do inversor de cinco níveis com diodos de grampeamento, deve-se ressaltar a significativa influência do fator de deslocamento da carga no cálculo do valor eficaz das correntes, tornando a análise deveras complicada. De forma geral, as correntes eficazes de C_1 e C_2 podem ser determinadas de acordo com as equações (3.159) e (3.160) respectivamente. Respeitando os limites determinados por essas equações, os capacitores estarão convenientemente especificados para uma larga faixa de variação do fator de deslocamento da carga.

$$I_{C1ef \ 3\phi} = \sqrt{3} \cdot I_{C1ef}$$
(3.159)

$$I_{C2ef_{3\phi}} = \sqrt{3} \cdot I_{C2ef}$$
(3.160)

3.16 Conclusões

Neste capítulo foi apresentada uma metodologia de cálculo para obtenção dos esforços de corrente nos semicondutores, aplicável tanto à estrutura tradicional quanto à piramidal, procedimento esse fundamental ao projeto e especificação dos componentes. Como os cálculos analíticos resultam em respostas deveras complexas, optou-se por compilá-las em ábacos de fácil compreensão, obtidos através de solução numérica das equações. Em seguida foram propostos cálculos de perdas nos semicondutores para o inversor 5L-DC, que podem ser estendidos ao 5L-PDC, sendo fundamentais no dimensionamento térmico do conversor.

Também foi abordado neste capítulo o cálculo dos capacitores do barramento CC tendo como parâmetro de escolha a ondulação de tensão nos mesmos. Apresentou-se o cálculo para um braço monofásico do inversor e em seguida à versão trifásica. Mostrou-se que a capacitância tem seu valor reduzido a um terço na implementação trifásica, mantida a potência processada por cada braço. Além disso, apresentou-se método para determinação das correntes eficazes nos capacitores, para versões monofásica e trifásica do inversor 5L-DC ou 5L-PDC.

CAPÍTULO 4

USO DA FIBRA ÓPTICA EM ELETRÔNICA DE POTÊNCIA: APLICAÇÕES E METODOLOGIA DE PROJETO

4.1 Introdução

Este capítulo aborda algumas aplicações da fibra óptica, seu uso em eletrônica de potência e as principais metodologias de projeto para os links de comunicação contendo esta tecnologia.

4.2 Vantagens do Uso das Fibras Ópticas

A fibra óptica é produzida tipicamente com vidro ou plástico. Devido a estes materiais serem isolantes naturais, não há conexão elétrica entre o transmissor e o receptor em um *link* de fibra óptica (FO). Isto ajuda a aliviar problemas com ruídos em modo comum ou diferencial, bem como prover grande isolação às tensões em modo comum. Outra importante característica da fibra óptica é que esta não emite radiação e não é susceptível a interferência eletromagnética (EMI). Isto previne que a fibra óptica sofra interferência de cabos em suas vizinhanças e também lhe garante imunidade a ruído induzido ou acoplado dos cabos adjacentes.

As fibras ópticas podem proteger os equipamentos de tensões excessivas, reduzir os efeitos da EMI, aumentar a segurança eliminando o perigo de faiscamento, garantir integridade nas comunicações em ambientes altamente ruidosos ou com altas tensões de modo comum.



4.3 Exemplos de Aplicações

Para cada aplicação existe uma série de requisitos diferentes e, assim, razões diferentes para seu uso. A seguir serão apresentadas algumas aplicações de FO e as razões de seu uso.

O primeiro tipo de aplicação usa a FO para garantir imunidade à EMI na transmissão de dados em ambientes com ruído elétrico [40]. Um bom exemplo é a transmissão de dados entre um PLC (controlador lógico programável – *programmable logic controller*) e um computador em uma fábrica contendo máquinas que geram uma grande quantidade de ruído elétrico. As linhas de transmissão de dados normalmente são dispostas em eletro calhas paralelas aos cabos de alimentação da máquina. Há grande quantidade de ruído presente na linha de alimentação da máquina. Este ruído pode acoplar eletromagneticamente em linhas adjacentes. Se uma destas linhas adjacentes for um par trançado ou cabo coaxial levando dados, o ruído acoplado pode interferir significativamente na transmissão dos dados. O ruído pode causar erro periódico ou corromper completamente todos os dados que estão sendo enviados. Devido à FO ser imune a EMI, isso pode eliminar o acoplamento indesejado do ruído das linhas de força nas linhas de dados, garantindo transmissão livre de erros. Esta aplicação pode ser vista na Fig. 4.1(a).



Fig. 4.1 – Aplicação da fibra óptica como imunidade dos dados à EMI.



Nas Fig. 4.1(b) e (c) são vistas outras aplicações da fibra óptica como imunidade dos dados à EMI. Na primeira é mostrado como uma fibra óptica pode conectar um robô controlado à sua célula de controle. A fibra elimina os problemas de ruídos ocasionados por motores e solenóides existentes no robô. Na Fig. 4.1(c) é mostrado como a fibra óptica pode ser usada para conectar um sistema de vendas ponto a ponto, com seus caixas registradores e a central de informações, a fibra garante que não haverá dados de venda corrompidos ou perdidos devido aos ruídos existentes no prédio. A Fig. 4.1(d) mostra a fibra óptica conectando dois barramentos de dados HPIB (IEEE-488, *Hewlet-Packard Interface Bus*). O barramento de dados HPIB é comumente usado para conectar instrumentos de teste em processos de manufatura com testes automatizados. Novamente a fibra óptica elimina os ruídos presentes no ambiente fabril, garantindo que os dados de teste serão corretamente enviados à central de controle de testes.

Um segundo tipo de aplicação faz uso da fibra óptica para isolação de tensão. A Fig. 4.2 apresenta algumas aplicações da fibra óptica para isolação elétrica entre diferentes dispositivos. Por exemplo, em um sistema onde se necessita medir a diferença entre duas tensões muito elevadas e enviar a medida para um sistema de controle, como ilustrado na Fig. 4.2(a). O problema consiste na alta tensão de modo comum presente no sinal enviado ao sistema de controle. Usar um ADC (*analog-to-digital converter* – conversor analógico-digital) e enviar o sinal por um *link* de fibra óptica é uma solução onde se garante a transmissão da informação com alto grau de isolação de tensão.



Fig. 4.2 – Aplicação da fibra óptica como isolação de tensão.



Na Fig. 4.2(b) é visto uma aplicação hospitalar da fibra óptica, isolando o sistema de controle de uma unidade de monitoramento de uma UTI. No caso de uma parada cardíaca o sistema deve comandar uma descarga do desfibrilador no paciente. A fibra óptica protege a unidade de controle das altas tensões impostas pelo desfibrilador.

Na Fig. 4.2(c) mostra o uso de fibra óptica em uma máquina de raio-X clínica. A fibra isola o sistema de controle das altas tensões provenientes da fonte do tubo de raio-X e ainda da imunidade à EMI do mesmo.

Fig. 4.2(d) ilustra como a fibra óptica pode ser empregada para proteger os equipamentos eletrônicos de altas tensões geradas por descargas atmosféricas próximas.

Além da aplicação onde se deseja imunizar contra o sistema de transmissão de dados da EMI, a fibra óptica também pode ser utilizada para minimizar a EMI gerada pelo próprio sistema de transmissão de dados. Um exemplo dessa aplicação é na transmissão de vídeo de alta velocidade de computadores para monitores de vídeo de alta resolução, como visto na Fig. 4.3. Considerando uma mesma taxa de atualização de quadros, o computador deve mandar mais pixels por segundo com o aumento da resolução. Assim a largura de banda do sinal de vídeo aumenta também. Se for usado um cabo coaxial para transmitir a informação, ele torna-se mais difícil de ser blindado e mais caro também. A quantidade de radiação emitida pelo cabo também aumenta, podendo interferir no funcionamento de equipamentos em suas adjacências. Devido à fibra óptica não emitir radiação, isso pode reduzir significativamente a quantidade de EMI gerada em informações transmitidas em alta taxa de transmissão de dados ou quando se têm vários barramentos de dados.



Fig. 4.3 – Uso de fibra óptica na redução de EMI gerada em sistema de transmissão de dados.

4.4 Uso de Fibras Ópticas em Eletrônica de Potência

O uso de FO em eletrônica de potência pode ser uma excelente alternativa quando se tem alguns dos problemas relacionados no item anterior, tais como EMI, isolação elétrica entre diferentes dispositivos, etc. É razoável relacionar sua aplicação ligando os estágios de comando e potência, visto que normalmente o primeiro é em baixa tensão, susceptível à EMI, e muitas vezes deve ser isolado como, por exemplo, onde houver o emprego de interruptores dispostos em série, como nas configurações ponte (meia ponto ou ponte completa), inversores trifásicos, algumas das topologias multiníveis, etc. O uso da FO pode ser no envio dos pulsos de comando aos interruptores ou ainda no transporte de informações oriundas da proteção dos módulos, de sensores de corrente ou tensão para a realimentação do sistema de controle.

Seu emprego torna-se especialmente interessante em ambientes com alta EMI e grande diferença de níveis de tensão entre comando e potência, como o encontrado em conversores de alta potência, sobretudo inversores de média tensão que operem em topologias com grande número de interruptores, como os inversores multiníveis.



Fig. 4.4 – Aplicação de fibra óptica comunicando HVIPM e comando, em estrutura multinível.

Alguns interruptores para alta potência e média tensão chamados de HVIPM – *High Voltage Intelligent Power Module* – Módulo de Potência Inteligente para Alta Tensão [41, 42], tais como os IGCTs e IGBTs, onde integram o dispositivo semicondutor propriamente



dito e o seu circuito auxiliar de comando e proteção, já utilizam uma interface óptica, com o emprego da FO para a conexão com o comando. A Fig. 4.4 ilustra a aplicação.

4.5 Metodologia de Projeto de Sistemas de Comunicação com Fibra Óptica

Segundo GERD [43], um sistema básico de transmissão ponto a ponto contempla os elementos vistos na Fig. 4.5 onde de um lado tem-se uma fonte luminosa, do outro um fotodetector e ligando estes dois dispositivos há uma fibra óptica.



Fig. 4.5 – Ligação simples, ponto a ponto, com fibra óptica.

Existem diversos pontos a se considerar no projeto, dentre eles destacam-se: a fonte luminosa, a fibra óptica usada, o fotodetector empregado, custos, performances, tempo de vida do sistema, confiabilidade. A metodologia de projeto apresentada no final deste capítulo, baseado nos produtos da linha *Versatile Link* da *Agilent Technologies*, é uma forma fácil de realizar o projeto quando há integração de todos os produtos aplicados no *link* ponto a ponto.

Os pontos chaves no projeto são:

- Distância de transmissão;

- Taxa de transmissão de dados ou largura de banda do canal;
- Taxa de bits com erro (BER *bit error rate*).

O projetista deve escolher dentre os componentes a seguir, utilizando suas características da melhor forma em favor do projeto:

1. Fibra óptica multimodal ou monomodal:

- (a) Tamanho do núcleo;
- (b) Perfil do índice refrativo;
- (c) Largura de banda;
- (d) Atenuação.
- (e) Abertura numérica (NA);
- 2. Fonte óptica LED ou diodo laser:
 - (a) Comprimento de onda emitida;

- (b) Largura de faixa espectral;
- (c) Potência óptica de saída;
- (d) Área de radiação efetiva;
- (e) Padrão de emissão.
- 3. Fotodetector *pin* ou fotodiodo de avalanche:
 - (a) Comprimento de onda de operação;
 - (b) Velocidade;
 - (c) Sensibilidade;
 - (d) Tensão de operação do fotodetector.

Normalmente duas análises são feitas para garantir que o sistema opere de forma desejada. Elas são: previsão de potência óptica no *link* e previsão do tempo de subida. Para a primeira determina-se a margem de potência entre o emissor e a menor sensibilidade do receptor necessária para estabelecer uma BER específica. Esta margem pode ser definida pelas perdas do sistema, que se concentram nos conectores, na FO e nas emendas, mais alguma margem de perda por efeitos térmicos e degradação dos componentes. Se a escolha dos componentes não permitir a distância de transmissão desejada, deve mudar-se os componentes ou se fazer uso de repetidores incorporados no *link*.

Quando a previsão de potência no *link* estiver determinada o projetista deve fazer a análise de tempo de subida garantindo que o desempenho do sistema fique completamente adequado.

Inicialmente se decide pelo comprimento de onda a se operar no sistema, normalmente determinado como o comprimento de onda de menor perda no meio condutor óptico, a fibra. O comprimento de onda é fundamental na determinação da distância do *link*. Para longas distâncias faz-se uso de fibras de vidro operando na ordem de 1,3 μ m, para distâncias mais curtas usa-se entre 800 nm e 900 nm.

Tendo decidido o comprimento de onda de operação do sistema parte-se para a especificação dos três principais componentes do sistema que são emissor, fibra óptica e receptor. Normalmente se determina o receptor (fotodetector), com seus limites de sensibilidade, em seguida escolhe-se a fibra óptica com suas perdas que determinam a margem de potência que deve ser lançada sobre ela. Baseado nisso especifica-se o emissor e sua polarização.



4.6 Previsão de Potência Óptica no Link

O modelo de perdas para um *link* ponto a ponto com fibra óptica é mostrado na Fig. 4.6. A potência óptica recebida no fotodetector depende da quantidade de luz lançada pelo emissor e das perdas ou atenuações que ocorrem na fibra, nos conectores e nas emendas. A previsão de perda no *link* é derivada das contribuições seqüenciais de perda de cada elemento do *link*. Cada um destes elementos de perda é expresso em decibéis (dB) de acordo com a equação (4.1),

$$Perda = 10\log\frac{P_{out}}{P_{in}}$$
(4.1)

onde P_{in} e P_{out} são as potências de entrada e de saída do elemento atenuador ou gerador de perda.

Normalmente uma margem de potência PM é fornecida ao *link* para permitir variações de perda, geradas por temperatura e desgaste dos componentes. Esta margem de potência é da ordem de 3 dB a 8 dB normalmente.



Fig. 4.6 – Modelo de perdas ópticas para um *link* ponto a ponto.

A previsão de perda no *link* considera simplesmente a perda óptica total, P_T , permitida entre a fonte de luz e o fotodetector, alocando esta perda para atenuação na fibra, perdas nos conectores, perdas nas emendas e margem de potência do sistema. Assim, P_s é a potência óptica emergente do emissor óptico e P_R é a recebida pelo receptor. Assim, tem-se a relação expressa na equação (4.2),

$$P_T = P_S - P_R = 2l_c + \alpha_f L + PM \tag{4.2}$$

onde l_c é a perda nos conectores, α_f é a atenuação da fibra (dB/km), L é o comprimento do *link* e *PM* é a margem de potência do sistema. Neste caso considerou-se que o *link* não possui emendas e apenas dois conectores, um em cada extremidade.

Para ilustrar o projeto com previsão de perdas no *link* considere o seguinte exemplo:

Dado um sistema de transmissão de dados ponto a ponto com taxa de transmissão de 20 Mb/s e uma taxa de bits com erro de 10^{-9} (a cada 10^{9} bits enviados há um bit com erro). Como receptor foi escolhido um fotodiodo tipo *pin* de silício operando a 850 nm. A potência necessária para sua ativação é de -42 dBm (42 dB abaixo de 1 mW). Em seguida foi escolhido um LED emissor de GaAlAs, que pode lançar 50 μ W (-13 dBm) de potência óptica média através de uma fibra com 50 μ m de diâmetro no núcleo. Pode haver então 29 dB de perdas. Define-se que a perda em cada conector é de 1 dB. Incluindo uma margem de potência de *PM* = 6 dB, a máxima distância permissível depende agora da atenuação α_f da fibra. Aplicando os dados na equação (4.2) tem-se:

$$P_T = P_S - P_R = 29dB$$

$$P_T = 2(1dB) + \alpha_f L + 6dB$$

$$\alpha_f L = 21dB$$

$$L = \frac{21dB}{\alpha_f}$$

Se α_f for de 3,5 dB/km então é possível um *link* de 6 km de comprimento. Graficamente pode se representar a previsão de perdas no sistema através da Fig. 4.7, com os dados do exemplo de projeto. O eixo vertical representa as perdas no sistema e o horizontal a distância de transmissão.



Fig. 4.7 – Representação gráfica da previsão de perdas no link.

4.7 Previsão de Tempo de Subida

A análise de previsão de tempo de subida é um método conveniente para determinar a limitação de dispersão em um *link* de fibra óptica. É um método particular



para sistemas digitais. Nesta abordagem o tempo de subida total t_{sys} de um *link* é a média quadrática dos tempos de subida de cada elemento contribuinte t_i para a degradação do sinal, de acordo coma equação (4.3).

$$t_{sys} = \sqrt{\sum_{i=1}^{N} t_i^2}$$
(4.3)

São basicamente quatro os elementos que causam limitação de velocidade no sistema, sendo estes: o tempo de subida do transmissor t_{tx} , o tempo de subida de dispersão do material da fibra t_{mat} , o tempo de subida de dispersão modal da fibra t_{mod} , e o tempo de subida do receptor t_{rx} . Geralmente a degradação total do tempo de transição de um sinal digital não pode ultrapassar 70% do período de um bit NRZ (não retornando a zero) ou 35% do período de um bit RZ (retornando a zero), sendo o período do bit definido como inverso da taxa de transmissão de dados.

O tempo de subida do emissor e do receptor é normalmente conhecido pelo projetista. O tempo de subida do emissor é geralmente relacionado com a fonte luminosa e seu circuito de acionamento. O tempo de subida do receptor resulta da resposta do fotodetector e da largura de banda elétrica para 3 dB do amplificador. Se B_{rx} for a largura de banda elétrica de 3 dB do receptor em megahertz, então o tempo de subida do receptor será, em nanosegundos, determinado empiricamente segundo Ghausi [44], pela equação (4.4).

$$t_{rx} = \frac{350}{B_{rx}} \tag{4.4}$$

O tempo de subida por dispersão do material pode ser determinado de acordo com equação (4.5), onde D_{mat} é o fator de dispersão do material da fibra, dado em ns/(nm·km), σ_{λ} é a largura espectral da fonte luminosa.

$$t_{\rm mat} = D_{\rm mat} \sigma_{\lambda} L \tag{4.5}$$

Para fibras multimodais o tempo de subida depende do modo de propagação e da dispersão no material. Esta análise é mais complicada, pois o tempo de subida torna-se uma função do comprimento da fibra, do tipo de fonte óptica e do comprimento de onda em operação. O efeito de dispersão do material pode ser desconsiderado para fontes ópticas tipo laser para comprimentos de onda curtos ou longos, e para LEDs em comprimentos de onda curtos.



A dispersão modal é difícil de ser determinada com precisão. Para uma fibra contínua ela pode ser determinada mais facilmente, mas normalmente se usa um conjunto de fibras emendadas/soldadas ou unidas através de conectores em aplicações de longa distância. Estes elementos mudam a distribuição modal em cada lance de fibra contínua que acaba mudando a característica de distribuição modal. Mais importante do que isto é o efeito que a união de fibras com diferentes perfis de índices refrativos causa. O perfil de variação do índice de refração do núcleo α tem influência direta no grau de dispersão modal induzida, sendo que fibras podem ser otimizadas para operar em diferentes comprimentos de onda, tendo diferentes valores para α . Uma variedade de equações empíricas surgiram para determinar a dispersão modal de fibras emendadas. A equação (4.6) dá uma boa aproximação para a largura de banda B_M de um *link* de FO com comprimento *L*. Onde o parâmetro *q* varia entre 0,5 e 1, e B_0 é a largura de banda para 1 km de fibra. Um valor de q = 0,5 indica que o regime de equilíbrio modal foi alcançado enquanto que q = 1 indica uma pequena mistura modal. Uma estimativa razoável seria q = 0,7, baseado em resultados práticos.

$$B_M(L) = \frac{B_0}{L^q} \tag{4.6}$$

Outra expressão proposta para o valor de B_M , baseada em ajuste de resultados experimentais, é vista na equação (4.7), onde q varia entre 0,5 (soma quadrática) e 1 (soma linear) e B_n é a largura de banda da enésima seção de fibra.

$$\frac{1}{B_M} = \left[\sum_{n=1}^N \left(\frac{1}{B_n}\right)^{1/q}\right]^q \tag{4.7}$$

A equação (4.7) pode ser escrita na forma da (4.8), onde $t_M(N)$ é o alargamento do pulso ocorrido após *N* secções de fibras ópticas em que cada alargamento do pulso óptico é da ordem de t_n .

$$t_{M}(N) = \left[\sum_{n=1}^{N} (t_{n})^{1/q}\right]^{q}$$
(4.8)

Precisa-se agora de uma expressão para relacionar a o tempo de subida da fibra e a largura de banda de 3 dB. Assumindo que a potência óptica emergente da fibra tem uma distribuição temporal Gaussiana descrita pela equação (4.9). Onde σ é a média quadrática do comprimento do pulso.



$$g(t) = \frac{1}{\sqrt{2\pi}\sigma} e^{-t^2/2\sigma^2}$$
(4.9)

A transformada de Fourier da equação (4.9) leva a equação (4.10).

$$G(t) = \frac{1}{\sqrt{2\pi}\sigma} e^{-\omega^2 \sigma^2/2}$$
(4.10)

Da equação (4.9), o tempo $t_{1/2}$ necessário para que o pulso atinja metade do valor máximo é dado pela equação (4.12) e definido na equação (4.11).

$$g(t_{1/2}) = 0,5g(0) \tag{4.11}$$

$$t_{1/2} = \sqrt{(2\ln 2)}\,\sigma \tag{4.12}$$

Definindo-se o tempo t_{FWHM} como o comprimento total do pulso em sua metade do valor máximo, chega-se a equação

$$t_{\rm FWHM} = 2t_{1/2} = 2\sigma \sqrt{(2\ln 2)}$$
(4.13)

A largura de banda óptica de 3 dB B_{3dB} é definida como freqüência de modulação f_{3dB} na qual a potência óptica caiu para 50% do seu valor em relação à freqüência zero. Encontra-se então a relação entre o tempo de subida até metade do valor máximo do sinal t_{FWHM} e a largura de banda óptica de 3 dB de acordo com a equação (4.14).

$$f_{\rm 3dB} = B_{\rm 3dB} = \frac{0,44}{t_{\rm FWHM}} \tag{4.14}$$

Usando a equação (4.6) para largura de banda de 3 dB do *link* de fibra óptica e determinando t_{FWHM} como o tempo de subida resultado da dispersão modal chega-se a equação (4.15), a partir da equação (4.14). Se t_{mod} é expressa em nanosegundos e B_M em megahertz, chega-se a equação (4.16).

$$t_{mod} = \frac{0.44}{B_M} = \frac{0.44L^q}{B_0}$$
(4.15)

$$t_{\rm mod} = \frac{440}{B_M} = \frac{440L^q}{B_0} \tag{4.16}$$

Substituindo as equações (4.4), (4.5) e (4.16) na equação (4.3), chega-se a equação (4.17), onde todos os tempos são dados em nanosegundos.



$$t_{\rm sys} = \sqrt{t_{tx}^{2} + D_{\rm mat}^{2} \sigma_{\lambda}^{2} L^{2} + \left(\frac{440L^{q}}{B_{0}}\right)^{2} + \left(\frac{350}{B_{rx}}\right)^{2}}$$
(4.17)

Como exemplo de projeto por tempo de subida, retoma-se ao mesmo exemplo dado no item 4.6. Assumindo que a fonte óptica é um LED e que seu circuito de *drive* tenha um tempo de subida de 15 ns. Sabendo que tipicamente a largura de banda do LED fica em torno de 40 nm, que o fator de dispersão do material da fibra $D_{\text{mat}} = 0,07$ ns/(nm·km). Assumindo que o receptor tem uma largura de banda de 25 MHz. Definindo $B_0 = 400$ MHz·km como o produto largura de banda distância com o fator q = 0,7. Substituindo todos estes dados na equação (4.17), chega-se a

$$t_{\rm sys} = \sqrt{15^2 + (0,07)^2 (36)^2 (6)^2 + \left(\frac{440 \cdot 6^{0,7}}{400}\right)^2 + \left(\frac{350}{25}\right)^2} \approx 26 \,\mathrm{ns}$$

Este valor está abaixo dos 35 ns de valor máximo permissível para o tempo de subida em 20 Mb/s e NRZ.

4.8 Metodologia de Projeto com Dispositivos da Avago, Linha Versatile Link

A série HFBR-0501Z da *Avago Technologies* [45], tem custo relativamente baixo, viabilizando seu uso em eletrônica de potência. Esta linha de produtos foi projetada para operar com fibra óptica plástica de índice degrau, com diâmetro de 1 mm, nas taxas de transmissão de 40 kBd, 1 MBd e 5 MBd. Como emissor, usa um LED de baixo consumo de corrente ($I_F < 60$ mA) com comprimento de onda de 660 nm.

4.8.1 Forma de projetar

A necessidade fundamental no projeto de ligações com fibra óptica é garantir que o opto receptor receba a quantidade correta de potência luminosa. Para isso têm-se três requisitos:

Para saída lógica alta:

 a) Potência recebida deve ser MENOR que a máxima potência óptica de entrada para o nível lógico alto P_{R(H)max};

Para saída lógica baixa:



- b) Potência recebida deve ser MAIOR que a mínima potência óptica de entrada para nível lógico baixo $P_{R(L)\min}$;
- c) Potência recebida deve ser MENOR que a máxima potência óptica de entrada para nível lógico baixo $P_{R(L)max}$.

A primeira exigência é fácil de obter, basta garantir menos de 20 μ A ao LED emissor ou que a queda de tensão sobre ele seja menor que 1 V. A segunda exigência define a sub-ativação ou sensibilidade limite do receptor. Deve garantir-se que o receptor tenha suficiente potência recebida. Isto define que a diferença entre a menor potência de acoplamento e a máxima perda no sistema seja MAIOR que a mínima potência óptica de entrada para nível lógico baixo $P_{R(L)min}$, no formato de equação (4.18).

$$P_{T\min} - \alpha_{\max} > P_{R(L)\min} \tag{4.18}$$

Deve-se iniciar o projeto com a máxima corrente recomendada ao *driver* emissor (60 mA ou 0 dB), e diminuir até o nível desejado ao projeto. Usando-se para o cálculo de máxima perda do sistema o *link* de maior comprimento. Outra forma de se perceber a mesma exigência é em termos de *Optical Power Budget* – previsão de potência óptica – (OPB). O OPB representa a quantidade de potência atenuada no sistema, ou quanto se prevê de atenuação. É definido como a diferença entre a mínima potência óptica transmitida P_{Tmin} e a mínima potência óptica de entrada para nível lógico baixo $P_{R(L)min}$, como indicado na equação (4.19).

$$OPB = P_{T\min} - P_{R(L)\min}$$
(4.19)

A atenuação da fibra óptica α_0 é obtida da Fig. 4.8(a) e (b), ficando entre 0,15 dB/m e 0,27 dB/m para fibra padrão [46]. A perda nos conectores α_{CC} , obtida a partir do *datasheet* dos conectores, é mínima de 0,7 dB e máxima de 2,8 dB. A perda total no sistema deve, então, ser menor que a previsão OPB, conforme a equação (4.20).

$$\alpha_{\max} < OPB \tag{4.20}$$

A potência incidente no receptor pode diminuir com o tempo, em função de aumentos na atenuação da fibra, devido às contaminações ópticas nos conectores ou componentes ativos, ou devido à queda na potência do transmissor. Por isso é conveniente incluir uma segurança ou margem de potência – *power margin* – (*PM*) no projeto. Esta margem é incluída para compensar qualquer perda adicional de potência no *link*. Levando

em conta a margem de potência *PM*, a equação (4.20) será reescrita na forma da equação (4.21).



Fig. 4.8 – Atenuações da fibra óptica [40].

A margem de segurança recomendada pelo fabricante fica em torno de 3 dB, escolhendo-se uma margem maior para ambientes mais agressivos, ou menor, caso contrário. Para o cálculo da mínima corrente permitida no emissor, deve se determinar a sobra de potência após a subtração entre previsão de potência óptica a soma das perdas do sistema e a margem de potência. A potência excedente determinada pela equação (4.22) será eliminada com diminuição da corrente de polarização do LED.

Sobra de Potência =
$$OPB - (\alpha_{max} + PM)$$
 (4.22)

Nesta fase do projeto determina-se a menor corrente de acionamento do emissor. Com base no gráfico normalizado da Fig. 4.9, diminui-se a sobra de potência, determinada na equação (4.22), a partir de 60 mA (0 dB) de corrente de emissor, chegando-se a mínima corrente de polarização.

O terceiro requisito define a ultrapassagem no limite do receptor. Deve-se garantir que potência excessiva não seja entregue ao receptor. Em outras palavras, a máxima potência óptica possível recebida $P_{R(L)max}$, é igual a máxima potência transmitida P_{Tmax} subtraída da mínima perda do sistema α_{min} , devendo ser MENOR que a máxima potência óptica de entrada para nível lógico baixo $P_{R(L)max}$, como mostra a equação (4.23).

$$P_{T\max} - \alpha_{\min} < P_{R(L)\max} \tag{4.23}$$



Deve ser usado o menor comprimento do *link* para o cálculo da mínima perda do sistema, caso haja diferentes valores de comprimento das fibras ópticas usadas.



Fig. 4.9 – Potência normalizada emitida típica versus corrente de polarização do LED [40].

A potência óptica transmitida deve ser diminuída caso a potência entregue ao receptor exceda seu valor limite. Isto é feito diminuindo-se a corrente de polarização do LED. Para calcular a máxima corrente permitida no emissor, primeiro determina-se quanto acima de $P_{R(L)max}$ a potência recebida está. Após isso, diminui-se a potência transmitida de acordo com a equação (4.24).

$$Potencia \, excedente = (P_{T \max} - \alpha_{\min}) - P_{R(L)\max}$$

$$(4.24)$$

O valor máximo para a potência óptica de entrada para nível lógico baixo é determinado com base no gráfico da Fig. 4.10 ou a partir do *datasheet* do receptor. Novamente usa-se o gráfico normalizado da Fig. 4.9 para determinar a máxima corrente de polarização do emissor e a Fig. 4.11 para o projeto do circuito de polarização. A corrente mínima deve, obviamente, ser menor que a máxima. Caso contrário, há de se adotar as seguintes recomendações:

- 1) Usar fibra melhorada (*improved cable*);
- 2) Reduzir o comprimento máximo do link;
- 3) Restringir a variação entre o menor e o maior link;
- 4) Reduzir o número de conectores (bulkhead connectors).





Fig. 4.10 – Especificações de potência dos receptores [40].

A escolha entre o valor máximo e mínimo da corrente de polarização deve levar em consideração a distorção do comprimento do pulso e o atraso de propagação. Como já foi abordado no item 4.7, o atraso da propagação pode ser determinante ao bom ou mau funcionamento de um *link* de fibra óptica. Nos *datasheets* dos dispositivos da *Avago Technologies* são apresentados mínimo e máximo atraso dos componentes. Há um atraso por unidade de comprimento l/v [ns/m] relacionado com o meio de propagação (FO) e outro com emissores t_r e t_f [ns]. A Fig. 4.12 ilustra os diferentes tempos de propagação e distorções dos pulsos, gerados nos dispositivos da *Avago Technologies – Versatile Link*.



Fig. 4.11 – Curvas de tensão versus corrente no LED para diferentes temperaturas [45].





Fig. 4.12 – Distorções dos pulsos e atraso no sinal nos *links* com fibra óptica em função da potência óptica acoplada [45].

4.8.2 Exemplo de Aplicação

Seja um *link* de fibra óptica padrão (*standard*), com um metro de comprimento entre emissor e receptor, operando com 40 kBd, usando apenas um conector em cada extremidade da fibra. Os requisitos da aplicação bem como os dados dos dispositivos usados se encontram na Tabela 4.1.

Tabela 4.1 - Dados do exemplo de aplicação da metodologia de projeto

Parâmetro	Símbolo	Dado	Unidade
Potência óptica de entrada para nível lógico baixo mínima	$P_{R(L)min}$	-39	dBm
Potência óptica de entrada para nível lógico baixo máxima	$P_{R(L)max}$	-13,7	dBm
Potência óptica de entrada para nível lógico alto máxima	$P_{R(H)max}$	-53	dBm
Comprimento máximo do <i>link</i>	Ĺ	1	m
Atenuação mínima da fibra óptica	$\alpha_{0\min}$	0,15	dB/m
Atenuação máxima da fibra óptica	α_{0max}	0,27	dB/m
Perda mínima nos conectores	α_{CCmin}	0,7	dB
Perda máxima nos conectores	α_{CCmax}	2,8	dB
Margem de segurança	PM	3	dB
Potência óptica emitida mínima	P_{Tmin}	-13,6	dBm
Potência óptica emitida máxima	P_{Tmax}	-4,5	dBm



De acordo com os dados da Tabela 4.1 e dos requisitos do projeto, tem-se que as perdas máximas e mínimas são:

 $\alpha_{\min} = L \cdot \alpha_{0\min} + 2 \cdot \alpha_{CC\min}$ $\alpha_{\min} = 1 \text{ m} \cdot 0,15 \text{ dB} / \text{ m} + 2 \cdot 0,7 \text{ dB}$ $\alpha_{\min} = 1,55 \text{ dB}$ $\alpha_{\max} = L \cdot \alpha_{0\max} + 2 \cdot \alpha_{CC\max}$ $\alpha_{\max} = 1 \text{ m} \cdot 0,27 \text{ dB} / \text{ m} + 2 \cdot 2,8 \text{ dB}$ $\alpha_{\max} = 5,87 \text{ dB}$

Assim, as previsões de potência óptica mínima e máxima serão:

 $OPB_{\min} = \alpha_{\max} + PM$ $OPB_{\min} = 5,87 \, dB + 3 \, dB$ $OPB_{\min} = 8,87 \, dB$ $OPB_{\max} = P_{T\min} - P_{R(L)\min}$ $OPB_{\max} = -13,6 \, dB - (-39 \, dB)$ $OPB_{\max} = 25,4 \, dB$

Calcula-se então a sobra de potência óptica:

Sobra de Potência = $OPB_{max} - (\alpha_{max} + PM)$ Sobra de Potência = 25,4 dB - (5,87 dB+3 dB) Sobra de Potência = 16,53 dB

Agora pode ser definida a mínima corrente de polarização do LED. Para isto, basta verificar qual a corrente para um decréscimo de 16,53 dB a partir de 0 dB, com base no gráfico normalizado da Fig. 4.9. Isto leva a uma corrente de aproximadamente 3 mA.

Agora deve ser calculada a potência óptica excedente, para garantir que o receptor não seja sobreexcitado:

Potência excedente = $(P_{T \max} - \alpha_{\min}) - P_{R(L)\max}$ Potência excedente = (-4, 5 - 1, 55) - (-13, 7)Potência excedente = 7,65 dBm

Com base neste valor de potência excedente pode ser determinado o valor da máxima corrente de ativação. Para isto deve se diminuir a potência excedente a partir de 0 dB do gráfico normalizado da Fig. 4.9. Isto leva a um valor de aproximadamente 13,1 mA.

Desta forma ficam determinadas tanto a máxima quanto a mínima corrente de polarização do LED, que são respectivamente 3 mA e 13,1 mA. Basta agora fazer a



escolha entre estes dois extremos de corrente. Para isso, o critério pode ser o atraso de propagação do sinal e a distorção do pulso. Para as potências emitidas nas correntes de 3 mA e 13,1 mA, sendo respectivamente de -21,0 dBm e -12,2 dBm, os atrasos seguem os valores indicados na Tabela 4.2.

Corrente de Polarização (mA) Potênci	Potência óptica emitida (dRm)	Distorção do comprimento do pulso (us)	Atraso de propagação do sinal (μs)	
	Cintiluu (uDin)	uo puiso (µs)	t _{PLH}	t _{PHL}
3	-21,0	2	4,5	2,5
14,5	-12,2	4,4	6,5	2,1

Tabela 4.2 - Comparativo entre atrasos e distorções para as correntes de polarização.

4.9 Conclusões

A fibra óptica foi uma tecnologia que permitiu um grande salto nas telecomunicações, pois possibilitou aumento no tráfego de dados, nos canais e na velocidade das comunicações, tornando-as mais eficientes. Atualmente pode ser aplicada a diversos fins, embora seu uso inicial fosse a telecomunicações. O uso da fibra óptica em eletrônica de potência foi abordado neste capítulo. Para este fim, destaca-se sua aplicação em situações onde se deseja isolar os sinais de comando enviados aos interruptores, garantindo isolação entre os diferentes níveis de tensão (comando e potência) e imunidade à EMI. Tem grande potencial de aplicação em conversores de alta potência, pois garante imunidade à EMI nos sinas de comando, proteção do comando às altas tensões, isolação elétrica do comando nas realimentações de informações através de sensores de corrente, tensão, etc.

Também foram apresentadas algumas aplicações da fibra óptica que não são voltadas exatamente às telecomunicações, seriam aplicações mais voltadas ao segmento industrial. Mostrou-se o uso da fibra óptica em aplicações onde se deseja imunidade à EMI, isolação elétrica e diminuição de EMI emitida. Estas aplicações podem ser respectivamente em barramentos de dados entre PLCs e computadores supervisórios em uma planta industrial, em proteção de comunicações em sistemas sujeitos a descargas atmosféricas e em transmissões de vídeo de alta resolução.



As duas principais metodologias de projeto foram apresentadas, ou seja, previsão de potência óptica e previsão de tempo de subida. Estes métodos garantem acoplamento óptico suficiente entre emissor e receptor com adequado atraso e distorção dos pulsos de sinal. Foi apresentada uma metodologia de projeto, contendo as duas análises, para os dispositivos da *Avago Technologies*, da *Agilent*, que é baseada em previsão de potência óptica e tempo de subida, com um exemplo de aplicação.
CAPÍTULO 5

METODOLOGIA DE PROJETO E SIMULAÇÕES DO INVERSOR 5L-DC

5.1 Introdução

Este capítulo trata da metodologia de projeto do inversor 5L-DC, detalhando aspectos mais relevantes, como retificador de entrada, modulação, capacitores do barramento CC, esforços nos semicondutores etc. A análise teórica e o projeto são validados através de simulação numérica com o *software* PSIM ©, produzido pela *Powersim Inc.* São realizadas simulações das versões monofásica do inversor 5L-PDC e 5L-DC. Também é feita simulação da versão trifásica, onde se mostra a utilização de sobremodulação com injeção de terceira harmônica.

5.2 Metodologia de projeto

5.2.1 Especificações

- Tensão de linha da alimentação: *V*_{in};
- Potência total da carga: $P_{O(3\phi)}$;
- Fator de deslocamento da carga: $cos(\theta)$;
- Tensão no barramento CC: V_d ;
- Tensão de fase fundamental na carga: V_{AOI} ;
- Freqüência de portadora: f_{cr} ;
- Freqüência da moduladora: *f_m*;
- Corrente fundamental de linha na carga: I_{A1} ;
- Razão entre ondulação de tensão no capacitor e E: $\overline{\Delta V_c}$;
- Cálculo térmico do dissipador necessário.



5.2.2 Cálculo dos Retificadores

Tensão de linha entregue às pontes retificadoras, V_{LL} [47]:

$$V_{LL} = \frac{V_d}{4} \frac{\pi}{3\sqrt{2}}$$
(5.1)

Relação de espiras entre enrolamento secundário e primário dos transformadores do retificador, $n_{\Delta\Delta}$ e $n_{\Delta Y}$:

$$n_{\Delta\Delta} = \frac{V_{LL}}{V_{in}} \tag{5.2}$$

$$n_{\Delta Y} = \frac{V_{LL}}{\sqrt{3} V_{in}} \tag{5.3}$$

5.2.3 Índice de modulação

$$M_i = \frac{2\sqrt{2}V_{AO1}}{V_d} \tag{5.4}$$

5.2.4 Determinação da freqüência das portadoras

Para o nível de processamento de energia ao qual esta estrutura encontra nicho de aplicação mais propício, na faixa das centenas de quilowatts ou mais, a máxima freqüência de operação dos interruptores (IGBTs neste caso) é uma imposição destes dispositivos. Para a modulação PWM senoidal com múltiplas portadoras deslocadas em nível, dispostas em fase, com simetria de um quarto de onda, como será aplicada ao protótipo, a freqüência das portadoras pode ser determinada pela equação (5.5).

$$f_{cr} = 3(2i+1)f_m$$
 onde $i = 0, 1, 2, ...$ (5.5)

5.2.5 Cálculo dos capacitores

O cálculo é feito para o capacitor que necessita de maior capacitância (C_2). Seu valor é padronizado para os demais. Para projeto monofásico usar a equação (5.6), e para trifásico a equação (5.7).

$$C_{1\phi} = \frac{16P_{O(1\phi)}}{\overline{\Delta V_C} \cdot V_d^2 f_m} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right)$$
(5.6)



Capítulo 5 Metodologia de Projeto e Simulações do Inversor 5L-DC

$$C_{(3\phi)} = \frac{16P_{O(3\phi)}}{9 \cdot \overline{\Delta V_C} \cdot V_d^2 f_m} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right)$$
(5.7)

5.2.6 Determinação das correntes nos interruptores e diodos;

Encontrar a corrente normalizada nos ábacos das figuras 3.15 e 3.16 e aplicar este valor nas equações (5.8) e (5.9) para corrente média e eficaz, respectivamente.

$$I_{md}(M_i, V_d, Z_o, \theta) = \overline{I_{md}}(M_i, \theta) \cdot I_{cp}(M_i, V_d, Z_o)$$
(5.8)

$$I_{ef}(M_i, V_d, Z_o, \theta) = \overline{I_{ef}}(M_i, \theta) \cdot I_{cp}(M_i, V_d, Z_o)$$
(5.9)

5.2.7 Dimensionamento Térmico

O cálculo térmico do inversor 5L-DC não é uma tarefa muito fácil, seu desenvolvimento matemático é complicado e extenso, pois requer a interação de uma série de variáveis. A melhor alternativa para sua resolução é através do uso de programas de cálculo computacional. A metodologia de cálculo baseia-se no item 3.14, dependendo ainda dos cálculos das correntes nos semicondutores. Seu desenvolvimento é apresentado no Apêndice 3.

5.3 Exemplo de Projeto

As especificações do projeto exemplo encontram-se na Tabela 5.1.

Descrição	Parâmetro	Valor
Tensão de linha eficaz da fonte de alimentação	V_{in}	380 V
Tensão do barramento CC	V_d	1200 V
Tensão de fase fundamental eficaz de saída	V_{AOI}	344 V
Corrente de fase fundamental eficaz de saída	I_{AI}	23,3 A
Potência aparente total (trifásica)	$P_{O(3\phi)}$	24 kVA
Fator de deslocamento da carga	$cos(\theta)$	0,95 ind.
Carga por fase (ligada em delta)	RL_{Δ}	42 Ω, 36,6 mH
Índice de modulação	M_i	0,81
Freqüência das portadoras	f_{cr}	4140 Hz
Freqüência da tensão de fase fundamental	f_m	60 Hz
Máxima ondulação de tensão nos capacitores	$\overline{\Delta V_C}$	6,5%

Tabela 5.1 – Especificações do projeto.



5.4 Cálculos dos Parâmetros do Projeto

Cálculo dos Retificadores:

$$V_{LL} = \frac{V_d}{4} \frac{\pi}{3\sqrt{2}} = \frac{1200}{4} \frac{\pi}{3\sqrt{2}} = 222,1 \text{V}$$
(5.10)

$$n_{\Delta\Delta} = \frac{V_{LL}}{V_{in}} = \frac{222.1}{380} = 0,585$$
(5.11)

$$n_{\Delta Y} = \frac{V_{LL}}{\sqrt{3} V_{in}} = \frac{222.1}{\sqrt{3} \cdot 380} = 0,338$$
(5.12)

Índice de modulação:

$$M_i = \frac{2\sqrt{2} \cdot 344}{1200} = 0,81 \tag{5.13}$$

Determinação da freqüência das portadoras, com n = 11:

$$f_{cr} = 3(2i+1)f_m = 3(2\cdot11+1)60 = 4140 \,\mathrm{Hz}$$
(5.14)

Determinação das correntes nos interruptores e diodos, sendo $I_{cp} = 32,95$ A:

$$I_{md}(M_i, V_d, Z_o, \theta) = \overline{I_{md}}(M_i, \theta) \cdot I_{cp}(M_i, V_d, Z_o)$$
(5.15)

$$I_{ef}(M_i, V_d, Z_o, \theta) = \overline{I_{ef}}(M_i, \theta) \cdot I_{cp}(M_i, V_d, Z_o)$$
(5.16)

A Tabela 5.2 apresenta os valores de corrente média e eficaz (normalizada e real), para interruptores e diodos.

Dispositivo	$\overline{I_{md}}$	$I_{md}\left(A ight)$	$\overline{I_{ef}}$	$I_{ef}(A)$
S_I	0,103	3,386	0,304	10,01
S_2	0,283	9,326	0,484	15,94
S_3	0,317	10,44	0,5	16,45
S_4	0,318	10,48	0,5	16,46
Dg_{I}	0,18	5,94	0,377	12,40
Dg_3	0,034	1,11	0,124	4,09
Dg_5	0,0	0,0	0,0	0,0
D_{I}	0,0	0,0	0,0	0,0

Tabela 5.2 - Esforços calculados nos semicondutores.

Cálculo dos capacitores do barramento CC:

$$C_{1\phi} = \frac{16P_{O(1\phi)}}{\overline{\Delta V_C} \cdot V_d^2 f_m} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) = \frac{16 \cdot 8 \cdot 10^3}{0,065 \cdot 1200^2 \cdot 60} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) = 6,9 \,\mathrm{mF}$$
(5.17)



$$C_{(3\phi)} = \frac{16P_{O(3\phi)}}{9\cdot\Delta V_C} \cdot V_d^2 f_m \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) = \frac{16\cdot24\cdot10^3}{9\cdot0,065\cdot1200^2\cdot60} \left(\frac{1}{6} + \frac{\sqrt{3}}{4\pi}\right) = 2,3 \,\mathrm{mF}$$
(5.18)

5.5 Simulação para validação da análise de corrente e conteúdo harmônico com circuito ideal

A primeira simulação foi realizada para validar a análise das correntes nos dispositivos, calculadas no Capítulo 3, bem como a modulação e a tensão multinível de fase do inversor 5L-PDC. É feita a simulação de um braço monofásico do inversor 5L-PDC, obedecendo às especificações apresentadas do item 5.3. O circuito utilizado para a simulação numérica é apresentado na Fig. 5.1. As fontes de tensão que formam o barramento CC são ideais. A modulação é PWM senoidal com deslocamento de nível e portadoras em fase entre si, com 90° de deslocamento em relação à moduladora.



Fig. 5.1 – Circuito utilizado para simulação numérica através do software PSIM, com fontes de tensão ideais

Na Fig. 5.2 é apresentado o esquema de modulação. A moduladora senoidal tem freqüência de $f_m = 60$ Hz, o índice de modulação é $M_i = 0,81$, a freqüência das portadoras é $f_{cr} = 4140$ Hz.

Inversor de Tensão Multinível com Diodos de Grampeamento em Conexão Piramidal Vcr1 [V] Vcr2 [V] Vcr3 [V] Vcr4 [V] Vm [V] 2.00 1.00 0.0 -1.00 -2.00 85.00 95.00 90.00 100.00 Time (ms)



As formas de onde de tensão e corrente na carga são vistas na Fig. 5.3. Nota-se os cinco níveis na tensão de fase, com degraus de 300 V entre si. O valor eficaz da componente fundamental da corrente de carga é de I_{Alef} = 23,33 A.



Fig. 5.3 – Tensão e corrente na carga.

O espectro harmônico da tensão de saída é visto na Fig. 5.4. O valor eficaz da componente fundamental da tensão de saída é $V_{AOI} = 343,8$ V. A distorção harmônica total da tensão de saída é $THD_{VAO} = 36,14\%$, e da corrente é de $THD_{IA} = 1,49\%$, considerando até a 400^a harmônica.



Capítulo 5 Metodologia de Projeto e Simulações do Inversor 5L-DC



em zoom

A corrente nos interruptores controlados (S_1 , S_2 , S_3 e S_4) pode ser vista na Fig. 5.5. Os valores médios e eficazes destas correntes, bem como dos diodos de grampeamento são vistos e comparados com os valores calculados na Tabela 5.3.



Fig. 5.5 – Corrente nos interruptores S_1 , S_2 , S_3 e S_4 .



Na Fig. 5.6 são encontradas as formas de onda das tensões sobre os interruptores controlados. Como o previsto, o valor máximo de tensão fica limitado em 300 V, ou seja, $V_d/4$.



Fig. 5.6 – Tensão nos interruptores S_1 , S_2 , S_3 e S_4 .

O comportamento das correntes nos doze diodos de grampeamento pode ser resumido às formas de onda encontradas na Fig. 5.7, onde são apresentadas as correntes dos diodos Dg_1 , Dg_3 , Dg_5 . Nesta figura ainda é apresentada a corrente no diodo D_1 , em antiparalelo com o interruptor S_1 .



Fig. 5.7 – Corrente nos diodos Dg_1 , Dg_3 , Dg_5 e D_1 .



Nas figuras 5.8 e 5.9 são apresentadas as tensões e correntes em todos os diodos de grampeamento. Com a disposição piramidal dos diodos de grampeamento a máxima tensão a qual estão expostos fica limitada em 300 V, ou seja, $V_d/4$. Mesmo que os diodos possuam diferentes capacitâncias de junção ou mesmo resistência de condução a tensão ficará limitada a este valor. Os diodos estão ou grampeando ou bloqueando a tensão das fontes do barramento CC. Eles estarão grampeando a tensão do barramento mesmo que não estejam conduzindo corrente.

A Tabela 5.3 apresenta uma comparação entre os valores calculados e simulados numericamente dos esforços de corrente nos semicondutores do inversor 5L-PDC. Nota-se que a metodologia de cálculo leva a resultados precisos. A corrente em Dg_5 apresenta um erro percentual grande em virtude de que o valor calculado é nulo, mas na simulação não. O valor nulo calculado ocorre em devido aos truncamentos do programa de cálculo computacional utilizado. Porém, o erro absoluto foi muito pequeno quando comparado com o valor de pico da corrente de carga. Ele é decorrente do baixo valor de I_{Dg5} frente a corrente de carga. A corrente I_{Dg5md} simulada representa 0,133% do valor de pico da corrente de carga enquanto que I_{Dg5ef} representa 1,45%. Em geral, excluindo-se a análise de Dg_5 , o maior erro percentual foi 1,17% para I_{Dg3md} .

$I_{md}(A)$		$I_{ef}(A)$		
Dispositivo	Calculado	Simulado	Calculado	Simulado
S_I	3,386	3,388	10,01	10,03
S_2	9,326	9,385	15,94	16,00
S_3	10,44	10,51	16,45	16,52
S_4	10,48	10,55	16,46	16,52
Dg_{I}	5,940	5,996	12,40	12,47
Dg_3	1,109	1,122	4,090	4,096
Dg_5	0,0	0,044	0,0	0,479
D_{I}	0,0	0,0	0,0	0,0

Tabela 5.3 – Comparação entre esforços nos semicondutores, calculados e simulados.





Fig. 5.8 – Tensão e corrente nos diodos Dg_1 , Dg_2 , Dg_3 , Dg_4 , Dg_5 e Dg_6 .



Capítulo 5 Metodologia de Projeto e Simulações do Inversor 5L-DC



Fig. 5.9 – Tensão e corrente nos diodos Dg_7 , Dg_8 , Dg_9 , Dg_{10} , Dg_{11} e Dg_{12} .



5.6 Simulação do Inversor 5L-DC Tradicional Evidenciando Desequilíbrio de Tensão nos Diodos de Grampeamento

Na Fig. 5.10 é apresento o circuito utilizado para realizar a simulação numérica do inversor 5L-DC com configuração tradicional dos diodos de grampeamento. Nesta simulação foram introduzidos capacitores em paralelo com diodos de grampeamento, representando a capacitância de junção. Isto foi feito para evidenciar o desequilíbrio de tensão, caso não se utilize nenhum circuito de equalização. Os parâmetros de modulação, resistência e indutância de carga, fontes de tensão do barramento CC são os mesmos da simulação do item 5.5.



Fig. 5.10 – Circuito utilizado para simulação do inversor 5L-DC tradicional, com capacitâncias de junção nos diodos de grampeamento.

As formas de onda de tensão (V_{AO}) e corrente (I_A) na carga são apresentadas na Fig. 5.11. Da mesma forma que na simulação do item 5.5, nota-se os cinco níveis na tensão de fase, com degraus de 300 V entre eles. O valor eficaz da componente fundamental da corrente de carga é de I_{A1ef} = 23,33 A. Os valores de distorção harmônica, tanto de tensão quanto corrente de carga, mantiveram-se inalterados, ou seja, THD_{VAO} = 36,14%, THD_{IA} = 1,49%, considerando até a 400^a harmônica.





Fig. 5.11 – Tensão e corrente na saída do inversor com ligação dos diodos de grampeamento no modo tradicional.

As formas de onda das correntes nos interruptores controlados podem ser vista na Fig. 5.12. Seus valores não se alteram da simulação do item 5.5 para esta simulação.



Fig. 5.12 – Corrente nos interruptores S_1 , S_2 , S_3 e S_4 para o inversor 5L-DC com diodos de grampeamento em série.

Nas figuras 5.13 e 5.14 são apresentadas as correntes e tensões nos diodos de grampeamento. As correntes não se alteram em relação à simulação do item 5.5, mas as tensões sofrem consideráveis alterações. O fato mais evidente é que com a inserção dos capacitores que representam as capacitâncias de junção há divisão desigual da tensão de bloqueio. Os diodos colocados em série com diferentes capacitâncias não bloqueiam um



valor máximo de 300 V, ou seja, $V_d/4$. Esse valor irá depender da capacitância introduzida na simulação, variando de acordo com a Tabela 5.4.



Fig. 5.13 – Tensão e corrente nos diodos Dg_1 , Dg_2 , Dg_3 , Dg_4 , Dg_5 e Dg_6 .





Fig. 5.14 – Tensão e corrente nos diodos Dg_7 , Dg_8 , Dg_9 , Dg_{10} , Dg_{11} e Dg_{12} .



Diodo	Capacitência de junção (pF)	Tensão máxima ideal (V)	Tensão máxima obtida (V)
Dg_{I}	100	300	300,0
Dg_2	100	300	490,9
Dg_3	200	300	200,0
Dg_4	100	300	400,0
Dg_5	300	300	163,6
Dg_6	100	300	300,0
Dg_7	100	300	400,0
Dg_8	200	300	245,5
Dg_9	200	300	245,5
Dg_{10}	200	300	200,0
Dg_{11}	100	300	490,9
Dg_{12}	300	300	163,6

Tabela 5.4 – Distribuição da tensão nos diodos de grampeamento em conexão tradicional, de acordo com as diferentes capacitâncias de junção utilizadas na simulação numérica.

5.7 Simulação do sistema com não idealidades

É apresentado na Fig. 5.16 o circuito utilizado para simular numericamente o inversor 5L-DC com diodos de grampeamento na configuração piramidal, com introdução de alguns parâmetros realistas. As fontes ideais de tensão do barramento CC foram substituídas por transformadores e retificadores a diodo. São quatro transformadores cujos parâmetros foram obtidos através de ensaios que se encontram no Apêndice 4. Os retificadores são pontes de Graetz. Há a introdução dos capacitores do barramento CC, conforme calculado no item 5.3.





Na Fig. 5.15 pode ser visto o esquema de modulação. Foi utilizada a mesma modulação PWM senoidal com múltiplas portadoras deslocadas em nível, em fase entre si e defasadas de 90° da moduladora. O índice de modulação foi $M_i = 0,81$, a freqüência da moduladora utilizada foi $f_m = 60$ Hz e das portadoras $f_{cr} = 4140$ Hz.



Fig. 5.16 - Circuito utilizado para simulação, com introdução de não idealidades.



São apresentadas na Fig. 5.17 as formas de onda de tensão, tensão fundamental e corrente na carga. O valor eficaz da tensão fundamental na carga é V_{AOIef} = 339,52 V. O valor eficaz da componente fundamental da corrente de carga é de I_{AI} = 23,04 A.



Fig. 5.17 – Tensões V_{AO} e fundamental e corrente na carga.

O espectro harmônico da tensão de fase é visto na Fig. 5.18. A distorção harmônica total fica em $THD_{VAO} = 36,52\%$, enquanto que da corrente fica em $THD_{IA} = 1,63\%$, considerando até a 400^a harmônica.



Fig. 5.18 – Espectro harmônico da tensão de saída do inversor. (a) mostrando amplitude da fundamental e (b) em zoom.



São apresentadas na Fig. 5.19 as formas de onda de corrente nos interruptores comandados. Os valores médios e eficazes destas correntes são encontrados na Tabela 5.6. Nesta tabela encontram-se ainda os valores médios e eficazes de corrente nos diodos.



Fig. 5.19 – Corrente nos interruptores S_1 , S_2 , S_3 e S_4 .

Na Fig. 5.20 podem ser vistas as formas de onda de tensão nos interruptores comandados, sendo que seu valor de pico não ultrapassa a tensão das fontes do barramento CC. Seus valores de pico são $V_{S1max} = 305$ V, $V_{S2max} = 303$ V, $V_{S3max} = 302$ V e $V_{S4max} = 303$ V.



Fig. 5.20 – Tensão nos interruptores S_1 , S_2 , S_3 e S_4 .



As correntes nos diodos podem ser vistas na Fig. 5.21. São apresentadas as correntes nos diodos Dg_1 , Dg_3 , Dg_5 e D_1 . Da mesma forma que as correntes dos interruptores comandados, seus valores médios e eficazes são apresentados na Tabela 5.6.



Fig. 5.21 – Corrente nos diodos Dg_1 , Dg_3 , Dg_5 e D_1 .

As tensões nos capacitores que formam o barramento CC podem ser vistas na Fig. 5.22. As tensões médias nos capacitores e suas variações absolutas encontram-se na Tabela 5.5.



Fig. 5.22 – Tensão nos capacitores (V_{C1} , V_{C2} , V_{C3} e V_{C4}) e total (V_d) do barramento CC.

Tabela 5.5 – Valores de tensão nos capacitores do barramento CC.

Capacitor	V _{Cmd} (V)	$\Delta V_{C}(V)$	$\Delta V_C(\%)$
C_{I}	304,14	6,23	2,05
C_2	292,46	14,43	4,93
C_3	296,21	14,14	4,77
C_4	301,61	6,57	2,18

Dispositivo	$I_{md}(A)$	$I_{ef}(A)$
S_I	3,37	9,95
S_2	9,22	15,75
S_3	10,28	16,23
S_4	10,32	16,24
Dg_I	5,85	12,21
Dg_3	1,063	3,92
Dg_5	0,04	0,45
D_{l}	0,0	0,0

Tabela 5.6 – Esforços de corrente nos semicondutores.

Na Tabela 5.7 encontram-se as potências aparentes dos transformadores, calculadas a partir de tensões e correntes eficazes de linha.

Tabela 5.7 - Potências nos transformadores, a partir da simulação.

Transformador	Potência Aparente no Primário (kVA)	Potência Aparente no Secundário (kVA)
T_{DDI}	1,68	1,52
T_{DYI}	3,41	3,26
T_{DD2}	3,70	3,54
T_{DY2}	1,51	1,37

5.8 Simulação Numérica da Versão Trifásica do Inversor 5L-PDC com Mi = 0,925

O circuito utilizado para a realização da simulação numérica da versão trifásica do inversor 5L-PDC é visto na Fig. 5.23. O objetivo desta simulação é apresentar o comportamento trifásico das tensões de linha do inversor, por isso a ligação dos diodos foi simplificada. A carga foi ligada em delta, com a mesma impedância especificada no item 5.3. Os transformadores dos retificadores que formam o barramento CC foram adequados à versão trifásica, porém ainda baseados nos parâmetros obtidos através dos ensaios encontrados no Apêndice 4.

O esquema de modulação para a fase A é apresentado na **Erro! Fonte de referência não encontrada.** Foi utilizado o mesmo tipo de modulação das simulações anteriores, ou seja, modulação PWM senoidal com portadoras deslocadas em amplitude, em fase entre si e defasadas de 90° da moduladora. O índice de modulação foi aumentado para 0,925 para evidenciar os nove níveis da tensão de linha, resultado da composição das tensões com cinco níveis de duas fases.



Fig. 5.23 – Circuito de simulação do inversor 5L-DC.



Fig. 5.24 – Modulação da fase A, com n = 11, $M_i = 0.925$, $f_m = 60$ Hz, $f_{cr} = 4140$ Hz.

As tensões de fase, com cinco níveis, e valor eficaz de $V_{AO,BO,CO1ef}$ = 382,85 V são vistas na Fig. 5.25. Esta figura ainda apresenta as correntes de linha. Os valores de pico e eficaz das correntes de linha ficaram em $I_{A,B,C}$ max = 37,14 A e $I_{A,B,C}$ ef = 26,20 A respectivamente.



Fig. 5.25 – Tensões de fase (V_{AO} , V_{BO} e V_{CO}) e correntes de linha.

As tensões de linha com seus nove níveis podem ser vistas na Fig. 5.26. O valor eficaz da componente fundamental da tensão de linha fica em V_{ABIef} = 668,44 V. As correntes de fase na carga são vistas na mesma figura. A corrente de pico na carga é I_{RLmax} = 21,39 A e a corrente eficaz é I_{RLef} = 21,39 A.



Os espectros harmônicos das tensões de fase e linha são apresentados na Fig. 5.27. As distorções harmônicas totais das tensões ficam em $THD_{VAO} = 30,56\%$ para a tensão de fase e $THD_{VAB} = 15,41\%$ para a tensão de linha. Para as correntes, o conteúdo harmônico fica em $THD_{IAB} = 0,587\%$ para a fase e $THD_{IA} = 0,867\%$ para a linha. Para todas estas distorções a análise considera até a 400^a harmônica.



Fig. 5.26 – Tensões de linha com nove níveis do inversor 5L-DC trifásico e correntes de fase na carga ligada em delta..



Fig. 5.27 – Conteúdo harmônico das tensões de fase e de linha. (a) mostrando amplitude da fundamental de fase e (b) em zoom. (c) mostrando amplitude da fundamental de linha e (d) em zoom.



Na Fig. 5.28 são apresentadas as tensões nos capacitores do barramento CC. Os valores médios das tensões e as variações podem ser vistos na Tabela 5.8.



Fig. 5.28 - Tensão nos capacitores do barramento CC.

Capacitor	V _{Cmd} (V)	$\Delta V_{C}(V)$	$\Delta V_{C}(\%)$
C_{I}	302,18	22,88	7,57
C_2	290,41	16,22	5,58
C_3	295,59	16,29	5,51
C_4	283,75	15,02	5,29

Tabela 5.8 – Valores de tensão nos capacitores do barramento CC da versão trifásica do inversor.

5.9 Simulação Numérica da Versão Trifásica do Inversor 5L-DC com M_i > 1,0

Esta simulação numérica utilizou o mesmo circuito visto na Fig. 5.23. O índice de modulação foi alterado através de injeção de terceira harmônica, resultando na modulação vista na Fig. 5.29. A amplitude da componente fundamental da onda moduladora foi acrescida em 15%, com relação ao máximo valor das portadoras, configurando uma sobremodulação de 15% [37]. Este valor foi escolhido para não gerar distorção da tensão de saída.





Fig. 5.29 –Modulação da fase A, com n = 11, Mi = 1,15 (overmodulation), fm = 60 Hz, fcr = 4140 Hz.

Na Fig. 5.30 podem ser vistas as formas de onda das tensões de fase e correntes de linha. A componente fundamental da tensão de fase é V_{AOIef} = 463,56 V. A corrente fundamental eficaz de linha ficou em I_{AIef} = 31,46 A.

As tensões de linha e correntes nas fases da carga são apresentadas na Fig. 5.31. O valor eficaz da componente fundamental da tensão de linha é V_{AB1ef} = 802,86 V. A corrente eficaz fundamental na fase é I_{RLef} = 18,16 A.



Fig. 5.30 – Tensões de fase (V_{AO} , V_{BO} e V_{CO}) e correntes de linha.

Capítulo 5 Metodologia de Projeto e Simulações do Inversor 5L-DC



Fig. 5.31 – Tensões de linha com nove níveis do inversor 5L-DC trifásico e correntes de fase na carga ligada em delta, com sobremodulação.

Os espectros harmônios das tensões de fase e de linha são vistos na Fig. 5.32. A distorção harmônica total da tensão de fase é $THD_{VAO} = 22,73\%$ e a de linha é $THD_{VAB} = 13,00\%$. Há componente harmônica de terceira ordem na tensão de fase, com amplitude percentual em relação à fundamental de $V_{AO3\%} = 13,37\%$, porém na tensão de linha é irrelevante (0,02%).



Fig. 5.32 – Conteúdo harmônico das tensões de fase e de linha. (a) mostrando amplitude da fundamental de fase e (b) em zoom. (c) mostrando amplitude da fundamental de linha e (d) em zoom.



5.10 Conclusões

Neste capítulo foram abordados aspectos referentes ao projeto e simulação do inversor 5L-DC. Foi apresentada metodologia de projeto do inversor, com cálculos dos elementos do retificador de entrada, modulador, capacitores do barramento CC, esforços nos componentes, etc. A análise teórica e os dados do projeto foram validados através de simulação numérica. Foram simuladas numericamente as versões monofásicas do inversor 5L-PDC e 5L-DC, onde se mostrou o correto funcionamento e dimensionamento dos elementos envolvidos no projeto, como diodos de grampeamento, correntes médias e eficazes nos interruptores, ondulações de tensão nos capacitores etc. Também foi comprovada via simulação numérica a má distribuição das tensões na versão tradicional da estrutura. Uma versão trifásica foi simulada numericamente para demonstrar o funcionamento da sobremodulação com injeção de terceira harmônica e dos nove níveis da tensão de linha. Na simulação da versão trifásica também foi confirmada a possibilidade de diminuição do valor de capacitância dos capacitores do barramento CC.

CAPÍTULO 6 CONSTRUÇÃO DO PROTÓTIPO E RESULTADOS EXPERIMENTAIS

6.1 Introdução

Este capítulo trata da construção do protótipo de 8 kVA do inversor 5L-PDC comutável para 5L-DC e seus resultados experimentais. São dadas suas especificações e projetados seus elementos de potência, controle, circuitos auxiliares, comando e proteção. São apresentados os resultados experimentais para a estrutura piramidal, validando as análises realizadas e comparando com os resultados experimentais da estrutura tradicional.

6.2 Especificações do Protótipo

O protótipo construído foi um braço monofásico de um inversor 5L-DC com a possibilidade de operar com os diodos na versão tradicional (em série) e na ligação em pirâmide. As especificações mais relevantes do protótipo encontram-se na Tabela 6.1. São basicamente as mesmas apresentadas no item 5.2.1, sendo mais detalhadas neste momento.

Descrição	Parâmetro	Valor
Tensão de linha eficaz da fonte de alimentação	V _{in}	380 V
Tensão do barramento CC	V_d	1200 V
Tensão de fase fundamental eficaz de saída	V_{AOI}	344 V
Corrente de fase fundamental eficaz de saída	I_{AI}	23,3 A
Potência aparente total	S_O	8 kVA
Fator de deslocamento da carga	$cos(\theta)$	0,95 ind.
Carga	RL	14 Ω, 12,2 mH
Índice de modulação	M_i	0,81
Relação entre freqüências portadoras e moduladora	M_{f}	69
Freqüência das portadoras	f_{cr}	4140 Hz
Freqüência da tensão de fase fundamental	f_m	60 Hz
Ondulação de tensão percentual nos capacitores (projeto)	$\Delta V_C \%$	6,5%

Tabela 6.1 – Especificações do protótipo.



6.3 Diagrama de Blocos do Protótipo

Na Fig. 6.1 é apresentado o diagrama de blocos do protótipo implementado e na Fig. 6.2 as fotos do protótipo construído.



Fig. 6.1 – Diagrama de blocos do protótipo do inversor 5L-DC.



Fig. 6.2 – Fotos do protótipo construído

O diagrama esquemático completo do protótipo encontra-se no Apêndice 1, onde são detalhados todos os circuitos e elementos envolvidos na confecção do protótipo. O detalhamento dos blocos mais relevantes é feito a seguir.



6.4 Proteção e Partida

A alimentação do sistema é trifásica, protegida por um disjuntor tripolar de 30 A. Existem dois contactores, K1 para energizar o sistema e K2 para curto-circuitar os resistores de partida. Estes totalizam 6 Ω por fase. O tempo em que permanecem em série na partida é de aproximadamente 3,5 s. A Fig. 6.3 ilustra o esquema de ligação.



Fig. 6.3 – Proteção e partida.

6.5 Transformadores, Retificadores e Capacitores do Barramento CC

Foram utilizados quatro transformadores trifásicos que, em conjunto com quatro pontes de Graetz, produzem as tensões do barramento CC, formando um duplo retificador de 12 pulsos. Foram utilizados estes transformadores por motivos de disponibilidade em laboratório e por atenderem às necessidades do projeto com margem de segurança. Os transformadores utilizados no protótipo são dois de 5 kVA ligados em $\Delta\Delta$ e outros dois de 3,5 kVA ligados em Δ Y. Os dados dos transformadores, obtidos através de ensaios, podem ser vistos na Tabela 6.2.

A corrente média máxima solicitada por uma ponte retificadora é $I_D = 10,05$ A, referentes às fontes mais internas e a tensão de bloqueio deve ser superior à $\sqrt{2} \cdot 220$ V. As pontes de Graetz utilizadas no protótipo foram módulos retificadores modelo SKD25/12, fabricados pela SEMIKRON, com as características encontradas na Tabela 6.3.



Descrição	Símbolo	Transformador ∆∆	Transformador ∆Y
Potência total	S_n	5 kVA	3,5 kVA
Tipo de ligação		ΔΔ	ΔY
Relação de espiras nominal	N_P/N_S	0,579	0,334
Relação de espiras real	$N_P/N_{S nom}$	0,596	0,343
Indutância de dispersão do primário	L_{dl}	1,368 mH	2,357 mH
Indutância de dispersão do secundário	L_{d2}	0,485 mH	0,313 mH
Resistência do enrolamento primário	R_{I}	1,349 Ω	1.897 Ω
Resistência do enrolamento secundário	R_2	0,479 Ω	0,224 Ω
Indutância magnetizante (referida ao primário)	L_m	2,66 Н	3,439 H
Resistência do ramo magnetizante (referida ao primário)	R_m	1,535 kΩ	1,491 kΩ
Rendimento nominal teórico	η	92,17%	90,15%

Tabela 6.2 – Dados de ensaio dos transformadores trifásicos.

Tabela 6.3 – características das pontes de Graetz SKD25/12.

Descrição	Símbolo	SKD25/12
Corrente média máxima (montado sobre dissipador)	I_D	20 A
Máxima tensão reversa	V_{RRM}	1200 V
Queda de tensão por diodo	V_{TO}	0,85 V
Resistência de condução	r_T	$12 \text{ m}\Omega$
Resistência térmica junção-cápsula	R_{thjc}	1,75 °C/W
Resistência térmica cápsula-dissipador	R_{thch}	0,15 °C/W
Temperatura máxima da junção	T_i	150 °C

A capacitância necessária a cada fonte do barramento CC deveria ser de 6,9 mF, conforme calculado. Para isso foram utilizados dois capacitores eletrolíticos conectados em paralelo, um de 2,2 mF e outro de 4,7 mF. As principais características dos capacitores são vistas na Tabela 6.4.

Tabela 6.4 - Principais características dos capacitores do barramento CC.

Descrição	Símbolo	B43875-A5478-Q5	B43875-A5228-Q
Capacitância (@ 120 Hz, 25 °C)	CR	4700 µF	2200 µF
Resistência série equivalente típica (@ 120 Hz, 25 °C)	ESR_{typ}	31 mΩ	$60 \text{ m}\Omega$
Resistência série equivalente máxima (@ 120 Hz, 25 °C)	ESR _{max}	45 mΩ	88 mΩ
Máxima corrente CA (@ 120 Hz, 40 °C)	Iacmax	15,68 A	11,2 A
Máximo ripple (@ 120 Hz, 85 °C)	I_{acR}	9,8 A	7,0 A



A Fig. 6.4 ilustra o esquema de ligação dos transformadores, retificadores e capacitores do barramento CC.



Fig. 6.4 - Transformadores, retificadores e capacitores do barramento CC.

6.6 Estrutura do Inversor

De acordo com os cálculos do projeto, a corrente de especificação dos IGBTs é $I_C = I_{S4md} = 10,48$ A, com pico de 33 A e máxima tensão reversa de 300 V. Para os diodos de grampeamento, a corrente de especificação é $I_{FAV} = I_{D1md} = 5,94$ A, com pico de 33 A e máxima tensão reversa de 300 V. Foram adotados os módulos de diodos modelo SKKD40F10 e módulos de *IGBTs* modelo SKM50GB063D, ambos fabricados pela SEMIKRON. As principais características do módulo de diodos podem ser vistas na Tabela 6.5 e as do módulo de *IGBTs* na Tabela 6.6. O diagrama de ligação dos módulos é visto na Fig. 6.5.



Fig. 6.5 – Módulos e seus diagramas de ligação.



Descrição	Símbolo	SKKD40F10
Corrente média máxima (@ sin180 100 °C)	I_{FAV}	25 A
Máxima tensão reversa	V_{RRM}	1000 V
Queda de tensão por diodo	V_{TO}	1,2 V
Resistência de condução r_T		4 mΩ
Corrente de recuperação reversa (@ 125 °C, $I_F = 100 \text{ A}, -di/dt = 30 \text{ A/s}, V_R = 30 \text{ V}$)	I_{RM}	10 A
Carga armazenada (@ 125 °C, $I_F = 100$ A, $-di/dt = 30$ A/s, $V_R = 30$ V)	Q_{RR}	3 µC
Tempo de recuperação reversa (@ 125 °C, I_F = 100 A, $-di/dt$ = 30 A/s, V_R = 30 V)	t _{RR}	600 ns
Resistência térmica junção-cápsula por diodo	R_{thjc}	0,7 °C/W
Resistência térmica cápsula-dissipador por diodo	R _{thch}	0,2 °C/W
Temperatura máxima da junção	T_i	125 °C

Tabela 6.5 – Principais características do módulo de diodos SKKD40F10.

O diagrama de ligação dos módulos de IGBTs e diodos de grampeamento podem ser vistos na Fig. 6.6.



Fig. 6.6 – Esquema de ligação dos módulos de diodos e IGBTs.

Descrição		SKM50GB063D
Corrente média máxima (@ $T_{case} = 75 \text{ °C}$)		50 A
Queda de tensão em condução (@ 50 A, 25 °C)		2,5 V
Máxima tensão reversa		600 V
Tensão gate-emissor		±20 V
Tensão de limiar ($V_{GE} = V_{CE}, I_C = 1 \text{ mA}$)		3 µC
Tempo de subida (@ $R_{Gon} = 22 \Omega, V_{CC} = 300 V, I_C = 50 A, T_i = 125 \text{ °C}, V_{GE} = 15 V$)		40 ns
Tempo de descida (@ $R_{Goff} = 22 \Omega, V_{CC} = 300 V, I_C = 50 A, T_i = 125 \text{ °C}, V_{GE} = 15 V$)		30 ns
Resistência térmica junção-cápsula por IGBT		0,5 °C/W
Resistência térmica cápsula-dissipador por módulo		0, 05 °C/W
Resistência térmica junção-cápsula do diodo em antiparalelo	R_{thjcD}	1 °C/W
Temperatura máxima da junção		150 °C

6.7 Fontes Auxiliares

As fontes auxiliares foram obtidas através de retificadores a diodo com filtro capacitivo e reguladores lineares. Foram isoladas através de transformador com múltiplos enrolamentos secundários, antes do estágio retificador. O conjunto de fontes auxiliares é composto por duas saídas de 5 V, uma saída de 15 V e uma saída simétrica de ± 15 V, como pode ser visto na Fig. 6.7.







6.8 Placa de Comando

Os principais elementos que compõem a placa de comando são basicamente o microcontrolador e os circuitos auxiliares de comunicação em fibra óptica. O diagrama esquemático completo da placa de comando encontra-se no Apêndice 1. A Fig. 6.13 ilustra o posicionamento da placa de comando no conjunto montado. O microcontrolador utilizado para gerenciar o sistema de comando foi um PIC18F4431. Este microcontrolador tem as seguintes funções no sistema:

- Receber e tratar as informações referentes aos botões de comando;
- Temporizar e comandar os resistores de partida;
- Gerar os sinais de comando dos IGBTs;
- Receber e tratar os erros dos *drivers* dos IGBTs;
- Bloquear e sinalizar o sistema em caso de falha.

As principais características do microcontrolador PIC18F4431 encontram-se na Tabela 6.7.

Descrição	Capacidade
Arquitetura	Harvard de 8 bits
Tipo de memória	Flash
Memória de programa	16 KB
Pinos	40, sendo 36 de I/O
Máxima freqüência da CPU	40 MHz
Velocidade máxima	10 MIPS (milhões de instruções por segundo)
Osciladores internos	8 MHz e 32 kHz
Canais AD	9
Timers	1 de 8 bits e 3 de 16 bits
Alimentação	2,0 V a 5,5 V
Encapsulamento	40/PDIP

Tabela 6.7 - Características do microcontrolador PIC18F4431

O oscilador utilizado foi um cristal externo de 20 MHz, propiciando 5 MHz de clock devido ao divisor interno do PIC. A arquitetura do programa implantado no microcontrolador seguiu a lógica do diagrama de estados visto na Fig. 6.8.

Na energização do sistema há um tempo de bloqueio de dez segundos para garantir a total descarga dos capacitores do barramento CC em caso de um prévio desligamento indevido, por exemplo por falta de energia. Após isto pode ser dada a partida do estágio


retificador do protótipo, acionando-se o botão S5 (pino 15 do PIC). O contactor K1 é acionado e o sistema é alimentado. Nesta fase os resistores de partida são colocados em série com o sistema por 3,5 s. Depois de transcorrido este tempo o contactor K2 é acionado e o sistema é alimentado diretamente pela rede.

Após a partida, pode ser acionado o botão S8 (pino 18 do PIC), que liga o inversor. Nesta fase é habilitado o funcionamento dos drivers e são gerados os pulsos de comando dos interruptores. Caso haja erro nos drivers o sistema pára, sinalizando através de LEDs (pinos 3, 4, 5 e 6 do PIC) em quais drivers houve falha., necessitando de reset manual, feito através do acionamento do botão S7 (pino 17 do PIC).

Os sinais de comando dos interruptores são gerados no PIC através de uma tabela. Esta foi criada externamente e gravada na memória de programa. A tabela possui 1380 linhas, correspondendo a um período completo da moduladora (1380 linhas \rightarrow 60 Hz \rightarrow 16,66 ms). Cada ponto representa 12,08 µs, tendo resolução de 5% do período da portadora.

A parada do inversor pode ser realizada de duas formas. Através do botão S9 (pino 23 do PIC), desligando apenas o inversor, ou em qualquer momento através do botão S6 (pino 16 do PIC), que desliga o inversor e também o estágio retificador. Os contactores K1 e K2 são desligados e o sistema é totalmente desenergizado. Resistores acionados pelos contatos normalmente fechados de K1 descarregam os capacitores do barramento CC.

A comunicação entre as placas de comando e driver foi feita através de fibra óptica. O sistema de transmissão/recepção com fibra óptica utilizado foi da linha HFBR-0501Z, *Versatile Link*, da *Avago Technologies* [45].

Foi usada fibra óptica plástica (POF – *plastic optical fiber*) de índice degrau, com diâmetro de 1 mm, capaz de operar nas taxas de transmissão de 40 kBd, 1 MBd e 5 MBd. O modelo da POF usado é HFBR-RNS001Z, com 1 m de comprimento, atenuação convencional e conectores simples.

O emissor usado foi um LED de baixo consumo de corrente ($I_F < 60$ mA) com comprimento de onda de 660 nm. Seu modelo é HFBR-1523, com freqüência de operação de 40 kBd. O opto receptor usado, modelo HFBR-2523, opera em conjunto com o emissor em 40 kBd, utilizando um fotodiodo tipo *pin* como elemento fotodetector. A Fig. 6.9 ilustra a pinagem dos dispositivos opto emissor HFBR-1523 e receptor HFBR-2523





Fig. 6.8 – Diagrama de estados do programa do microcontrolador.



Fig. 6.9 – Transmissor HFBR-1523 e receptor HFBR-2523.

A metodologia de projeto com fibras ópticas da *Avago Technologies* encontra-se no item 4.8, os principais dados envolvidos no projeto são vistos na Tabela 6.8.

Parâmetro	Símbolo	Dados
Potência óptica de entrada para nível lógico baixo (mínima)	$P_{R(L)min}$	-39 dBm
Potência óptica de entrada para nível lógico baixo (máxima)	$P_{R(L)max}$	-13,7 dBm
Potência óptica de entrada para nível lógico alto (máxima)	$P_{R(H)max}$	-53 dBm
Comprimento máximo do link	L	1 m
Atenuação mínima da fibra óptica	α_{0min}	0,15 dB/m
Atenuação máxima da fibra óptica	α_{0max}	0,27 dB/m
Perda mínima nos conectores	α_{CCmin}	0,7 dB
Perda máxima nos conectores	α_{CCmax}	2,8 dB
Margem de segurança	PM	3 dB
Potência óptica emitida mínima	P_{Tmin}	-11,2 dBm
Potência óptica emitida máxima	P_{Tmax}	-5,1 dBm



Com base nos cálculos vistos no Apêndice 5, os circuitos transmissores e receptores utilizados nos links de FO são vistos na Fig. 6.10, incluindo os valores dos componentes passivos utilizados. O CI SN7407N, com coletor aberto, serve como interface para o circuito de comando, proveniente do microcontrolador em 5 V, e a alimentação do LED, em 15 V.



Fig. 6.10 – Circuitos transmissor e receptor com link de fibra óptica

6.9 Placa dos Drivers

A placa dos drivers é composta por quatro drivers, duas fontes isoladas para estes e as interfaces com fibra óptica. Na Fig. 6.11 pode ser visto o diagrama de blocos da placa dos drivers comunicando com o comando. A Fig. 6.13 ilustra o posicionamento da placa dos drivers no conjunto montado e sua conexão óptica com a placa de comando. Os drivers utilizados são modelo SKHI 20opA, que geram os sinais de comando para os oito IGBTs com tempo morto de 2 µs. As fontes de alimentação isoladas dos drivers são modelo SKHI PS2. Fontes e drivers são fabricados pela SEMIKRON. Os circuitos transmissores e receptores das fibras ópticas utilizados na placa dos drivers são iguais aos apresentados no estágio de comando. O diagrama de blocos do driver SKHI 20opA é apresentado na Fig. 6.12 e suas principais características são vistas na Tabela 6.9.

Símbolo	Descrição	Valor
V_S	Tensão de alimentação primária	18 V
V_{SS}	Tensão de alimentação secundária (isolada)	30 V
<i>Iout</i> _{PEAK}	Corrente de pico na saída	2,5 A
f_{max}	Máxima freqüência de comutação	100 kHz
V_{CE}	Máxima tensão coletor-emissor medida através do IGBT	1000 V
dv/dt	Máxima taxa de subida e descida da tensão secundária em relação a primária	15 kV/µs
V _{isolIO}	Tensão de teste de isolação entrada-saída (1 min. AC)	2500 Vac
R _{Gmin} (top/bot)	Valor mínimo de RG (top/bot)	7,5 Ω
T_{op}	Temperatura de operação	- 40 + 70 °C

Tabela 6.9 - Características do driver SKHI20opA.





Fig. 6.11 – Diagrama de blocos da placa dos drivers comunicando com o comando.



Fig. 6.12 – Diagrama de blocos do driver SKHI 20opA.





Fig. 6.13 – Interligação das placas de comando e driver.

Os atrasos inseridos no sistema de comunicação em FO e também nos drivers podem ser vistos na Fig. 6.14, referentes ao comando de S_1 .







6.10 Cálculo Térmico

O cálculo térmico, apresentado em resumo a seguir e visto na íntegra no Apêndice 3, o cálculo das perdas foi baseado no item 3.14. A Tabela 6.10 apresenta o resumo das perdas calculadas nos semicondutores.

Descrição	Perdas em condução (W)	Perdas na entrada em condução (W)	Perdas no bloqueio (W)	Perdas adicionais – I _{rr} (W)	Perdas totais (W)
S_I	6,24	0,28	0,17	5,22	11,9
S_2	16.74	0,05	0,04	1,52	18,35
S_3	18,46	0	0	0	18,46
S_4	18,52	0	0	0	18,52
Dg_{l}	8,36	0,24	1,26	-	9,86
Dg_3	1,46	0,06	0,35	-	1,87
Dg_5	0	0	0	-	0
D_{I}	0	0	0	-	0
B_1	7,88	-	-	-	7,88
B_2	23,77	-	-	-	23,77

Tabela 6.10 – Resumo das perdas calculadas.

As perdas totais calculadas para os semicondutores, incluindo perdas nas pontes retificadoras do barramento CC, foram de $P_{tot} = 224,5$ W. Com base nestas perdas, considerando uma temperatura ambiente de $T_a = 40$ °C e limitando a máxima temperatura de junção em $T_{jmax} = 100$ °C, a resistência térmica do dissipador deve ser $R_{thda} = 0,062$ °C/W. A Fig. 6.15 ilustra o modelo térmico usado para o cálculo do dissipador.

O modelo de dissipador adotado foi HS21575, com 400 mm de comprimento, fabricado pela HS. Foi introduzida ventilação forçada através do ventilador modelo D2E133-AM47-01, gerando fluxo de ar de 510 m³/h com velocidade de 9,54 m/s, pois a resistência térmica do dissipador HS21575 sem ventilação é 0,380 °C/W e com esta ventilação passa para 0,057 °C/W, obedecendo a especificação do projeto.



Capítulo 6 Construção do Protótipo e Resultados Experimentais

Ps1 Ti s1 Rubic S1 Rubeh S1	Ribeb Sit Ribic Sit Ti Sit PSit	Pool Ti Dot Rubie Dot Rubeh Dot	Rubeh Das Rubic Das T: Das PDas
11,7W 0,5°C/W 0,05°C/W	0,05°C/W 0,5°C/W 11,7W	9,86W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 9,86W
P _{S2} T _{j_S2} R _{thjc_S2} R _{thch_S2}	R _{thch_S3} , R _{thjc_S3} , T _{j_S3} , P _{S3} ,	P _{Dg3} T _{j_Dg3} R _{thje_Dg3} R _{thch_Dg3}	R _{thch_Dg4} R _{thch_Dg4} T _{j_Dg4} P _{Dg4}
18,31W 0,5°C/W 0,05°C/W	0,05°C/W 0,5°C/W 18,31W	1,87W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 1,87W
P _{S3} T _{j_S3} R _{thjc_S3} R _{thch_S3}	R _{thch_S2} R _{thjc_S2} , T _{j_S2} , P _{S2} ,	PDg7 Tj_Dg7 Rthjc_Dg7 Rthch_Dg7	R _{thch_Dg1} R _{thch_Dg1} T _{j_Dg10} P _{Dg10}
18,46W 0,5°C/W 0,05°C/W	0,05°C/W 0,5°C/W 18,46W	1,87W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 1,87W
P _{S4} T _{j_S4} R _{thjc_S4} R _{thch_S4}	$R_{thch_S1'}$ $R_{thjc_S1'}$ $T_{j_S1'}$ $P_{S1'}$	P _{Dg2} T _{j_Dg2} R _{thjc_Dg2} R _{thch_Dg2}	R _{thch_Dg5} R _{thch_Dg5} T _{j_Dg5} P _{Dg5}
18,52W 0,5°C/W 0,05°C/W	0,05°C/W 0,5°C/W 18,52W	0W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 0W
P _{D1} T _{j_D1} R _{thjc_D1} R _{thch_D1}	R _{thch_D2} R _{thjc_D2} T _{j_D2} P _{D2}	P _{Dg8} T _{j_Dg8} R _{thjc_Dg8} R _{thch_Dg8}	R _{thch_Dg9} R _{thch_Dg9} T _{j_Dg9} P _{Dg9}
0W 1°C/W 0,05°C/W	0,05°C/W 1°C/W 0W	0W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 0W
P _{D3} T _{j_D3} R _{thjc_D3} R _{thch_D3}	R_{thch_D4} R_{thjc_D4} T_{j_D4} P_{D4}	$P_{Dg11} T_{j_{2}Dg11} R_{thjc_{2}Dg1} R_{thch_{2}Dg1}$	R _{thch_Dg1} R _{thch_D12} T _{j_Dg12} P _{Dg12}
0W 1°C/W 0,05°C/W	0,05°C/W 1°C/W 0W	0W 0,7°C/W 0,2°C/W	0,2°C/W 0,7°C/W 0W
P _{D1} ' T _{j_D1} ' R _{thjc_D1} ' R _{thch_D1} '	R _{thch_D2'} R _{thjc_D2'} T _{j_D2'} P _{D2'}	P _{B1} T _{j_B1} R _{thjc_B1} R _{thch_B1}	R _{thch_B3} R _{thjc_B3} T _{j_B3} P _{B3}
0W 1°C/W 0,05°C/W	0,05°C/W 1°C/W 0W	7,88W 1,75°C/W 0,15°C/W	0,15°C/W 1,75°C/W 23,77W
$P_{D3'}$ $T_{j_D3'}$ $R_{thjc_D3'}$ $R_{thch_D3'}$	$R_{thch_{D4'}}$ $R_{thjc_{D4'}}$ $T_{j_{D4'}}$ $P_{D4'}$	P _{B2} T _{j_B2} R _{thjc_B2} R _{thch_B2}	R _{thch_B4} R _{thjc_B4} T _{j_B4} P _{B4}
0W 1°C/W 0,05°C/W	0,05°C/W 1°C/W 0W	23,77W 1,75°C/W 0,15°C/W	0,15°C/W 1,75°C/W 7,88W
/ /	//	/	,,,,
	Temperatura do dissipador	T _{dmax} =54°C	_
	Ĺ	R _{thda} máximo	
	Ļ	0,062°C/W	
		T _a =40°C	
	,	7	

Fig. 6.15 – Modelo térmico do inversor com perdas calculadas, incluindo retificadores do barramento CC.

6.11 Resultados Experimentais

O sistema foi testado inicialmente no modo 5L-PDC, ou seja, com ligação piramidal dos diodos de grampeamento e posteriormente na ligação 5L-DC, tradicional sem algum tipo de circuito de equalização de tensão nos diodos conectados em série.

6.11.1 Resultados Experimentais Para a Ligação 5L-PDC

Os resultados experimentais apresentados a seguir referem-se à estrutura operando com diodos de grampeamento ligados na forma piramidal. As formas de onda de tensão e corrente na carga são vistas na Fig. 6.16(a) para uma potência aparente fundamental de 7,72 kVA. A corrente eficaz fundamental é $I_{AI} = 22,9$ A e a tensão fundamental é $V_{AOI} =$ 337 V. Na Fig. 6.16(b) é apresentada a tensão na carga e o espectro harmônico.





Fig. 6.16 – Formas de onda de tensão e corrente na carga (a) e tensão na carga e espectro harmônico (b)

Os resultados das análises espectrais de tensão e corrente na carga são apresentados na Fig. 6.17. A distorção harmônica total de corrente foi $THD_{IA\%} = 4,18\%$ e de tensão $THD_{VAO\%} = 37,68\%$.



Fig. 6.17 – Espectro harmônico da corrente de carga (a) e da tensão de saída (b).

Na Fig. 6.18 são apresentadas a formas de onda de tensão e corrente nos IGBTs superiores (S_1 , S_2 , S_3 e S_4) do braço inversor. As correntes e tensões nos componentes apresentaram forma e amplitude muito próximas dos resultados de simulação numérica, salvo efeitos das não idealidades do circuito. Estes efeitos podem ser sobretensões devido às indutâncias parasitas durante o bloqueio de IGBTs e diodos ou pequeno desequilíbrio dinâmico de tensão em dispositivos bloqueados. Na Fig. 6.19 pode ser visto em detalhe a entrada em condução (a) e o bloqueio (b) do interruptor S_1 em instante de máxima corrente



de carga. Na Tabela 6.11 encontra-se o comparativo entre valores de simulação numérica e experimentais dos esforços de corrente em IGBTs e diodos.



Fig. 6.18 – Formas de onda de tensão e corrente nos interruptores S_1 , S_2 , S_3 e S_4 .



Fig. 6.19 – Detalhe da entrada em condução (a) e bloqueio (b) do IGBT S_I .



A Fig. 6.20 apresenta as correntes e tensões nos diodos Dg_1 , Dg_7 e Dg_{11} . As correntes nos demais diodos seguem as formas destas, conforme já apresentado no item referente ao cálculo dos esforços de corrente nos diodos, no Capítulo 3. As correntes se apresentaram muito próximas dos resultados de simulação numérica, tanto em forma como em amplitude. A Tabela 6.11 apresenta a comparação entre os valores calculados, simulados numericamente e experimentais. Deve ser lembrado que a potência experimental foi 7,72 kVA e não 8 kVA como a simulação. Este valor é aproximadamente 4,5% menor que o simulado numericamente, deve-se provavelmente às variações no ajuste da impedância da carga.



Fig. 6.20 – Tensão e corrente nos diodos Dg_1 (a), Dg_7 (b) e Dg_{11} (c), com detalhe do bloqueio de Dg_7 (d).



Dispositivo	Calculado		Simulado		Experimental	
	$I_{md}(\mathbf{A})$	$I_{ef}(\mathbf{A})$	$I_{md}(\mathbf{A})$	$I_{ef}(\mathbf{A})$	$I_{md}(\mathbf{A})$	$I_{ef}(\mathbf{A})$
S_{I}	3,39	10,01	3,37	9,95	3,20	9,71
S_2	9,37	15,94	9,22	15,75	8,82	15,34
S_3	10,4	16,45	10,28	16,23	9,98	16,01
S_4	10,5	16,46	10,32	16,24	10,13	16,00
Dg_{I}	5,94	12,40	5,85	12,21	5,71	12,16
Dg_3	1,11	4,09	1,06	3,92	1,04	4,04
Dg_5	0,0	0,0	0,04	0,45	0,08	0,53

Tabela 6.11 – Esforços de corrente em IGBTs e diodos.

As tensões em todos os diodos de grampeamento podem ser verificadas na Fig. 6.21. Percebe-se a efetividade do grampeamento e o bom compartilhamento de tensão entre os diodos. As tensões seguem as formas esperadas, salvo efeitos das indutâncias parasitas e o grampeamento indireto que já eram esperados e foram tratados nos itens 2.6 e 2.7. Ressalta-se que não foi inserido qualquer tipo de circuito auxiliar para garantir equilíbrio de tensão entre os diodos de grampeamento.







A Fig. 6.22 apresenta as tensões nos capacitores do barramento CC. Na Fig. 6.22(b), em detalhe, a ondulação de tensão em cada capacitor. A Tabela 6.12 resume de forma comparativa os valores simulados e experimentais das tensões nos capacitores.



Fig. 6.22 – Tensão nos capacitores do barramento CC (a) e detalhe da ondulação de tensão nestes (b).

Constant	Simulado			Experimental		
Capacitor	$V_{Cmd}\left(\mathbf{V}\right)$	$\Delta V_C(\mathbf{V})$	$\Delta V_C(\%)$	$V_{Cmd}\left(\mathbf{V}\right)$	$\Delta V_C(\mathbf{V})$	$\Delta V_C(\%)$
C_{I}	304,14	6,23	2,05	302,6	7,68	2,54
C_2	292,46	14,43	4,93	306,1	15,23	4,98
C_3	296,21	14,14	4,77	295,0	14,65	4,97
C_4	301,61	6,57	2,18	314,0	6,523	2,08

Tabela 6.12 – Comparação entre valores simulados e medidos de tensão nos capacitores do barramento CC.

6.11.2 Resultados Experimentais Para a Ligação 5L-DC

Foi testado o inversor 5L-DC na sua ligação tradicional. Com relação aos valores de tensão e corrente nos interruptores ativos o comportamento foi idêntico. Os valores de corrente nos diodos de grampeamento também apresentaram as mesmas características. Porém, as tensões nestes apresentaram grande diferença em relação aos valores ideais. Como não foi inserido circuito auxiliar de equalização de tensão, as tensões entre os diodos conectados em série não foram compartilhadas de forma igual, conforme pode ser visto na Fig. 6.23. Nota-se que a máxima tensão nos diodos chega a quase 657,9 V para Dg_{12} na Fig. 6.23(a), 424,6 V e 461,4 V para Dg_7 e Dg_{10} , respectivamente, em (b) e 620,6 V para Dg_{11} em (c). A Tabela 6.13 encontram-se os dados das máximas tensões de bloqueio dos diodos nas conexões tradicional e piramidal.



-



Fig. 6.23 – Tensão nos diodos de grampeamento para a estrutura tradicional.

7-1-1-(12) T?		1.1		4	
aneia 6 $13 - 1$ ensoes	maximas de	e biodileio '	nas conexoes	tradicional e	niramidal
	maximus uc	, bioqueio	nus conchoes	in a an choman v	pinamuan.

Diodo	V _{Dgmax} conexão tradicional (V)	V _{Dgmax} conexão piramidal (V)	V _{Dgmax} teórica (V)
Dg_{I}	312,7	323,7	300,0
Dg_2	301,6	314,3	300,0
Dg_3	429,9	316,7	300,0
Dg_4	244,7	309,5	300,0
Dg_5	245,2	304,9	300,0
Dg_6	363,0	317,4	300,0
Dg_7	424,6	317,5	300,0
Dg_8	111,9	331,7	300,0
Dg_9	144,4	354,0	300,0
Dg_{10}	461,4	319,0	300,0
Dg_{11}	620,6	309,5	300,0
Dg_{12}	657,9	317,5	300,0



6.11.3 Rendimento e Ensaio Térmico

O rendimento da estrutura não foi o foco da pesquisa, pois o protótipo não foi otimizado neste aspecto. Ensaios de rendimento do protótipo foram realizados e a curva vista na Fig. 6.24 ilustra os resultados obtidos. No levantamento desta curva o inversor foi colocado em funcionamento com as potências de saída indicadas, sendo realizadas as medições de potência de entrada e saída. A medição de potência de entrada foi realizada à montante dos transformadores, consideraram-se assim as perdas nos transformadores, retificadores do barramento CC e no inversor.



Potência de saída [W]

Fig. 6.24 – Curva de rendimento do inversor 5L-DC com ligação dos diodos em pirâmide, levando em consideração as perdas nos transformadores dos retificadores.

Com relação ao ensaio térmico do protótipo, destaca-se inicialmente que a temperatura ambiente medida durante os testes foi 23 °C. Sob esta condição a temperatura calculada para o dissipador deveria ficar em torno 35,8 °C. Experimentalmente a temperatura medida foi de 33 °C, após o sistema entrar em regime térmico com 2 h de operação em condições nominais. A diferença entre a temperatura medida e calculada se deve às simplificações no modelo térmico e nos cálculos de perda nos semicondutores e também às variações paramétricas entre o modelo e o protótipo. Mesmo com esta diferença o resultado experimental apresentou-se satisfatoriamente próximo ao calculado.



6.12 Conclusões

Foi projetado e construído um protótipo de um braço monofásico do inversor 5L-DC de 8 kVA. Foram atendidas as especificações determinadas no início do capítulo, incluindo comutabilidade entre a estrutura tradicional e com diodos de grampeamento conectados de forma piramidal. Foram detalhados os aspectos mais relevantes do projeto, como circuitos de partida, comando, drivers, projeto térmico etc. Foi adotada interface óptica (FO) entre os circuitos de comando e potência para melhorar aspectos de isolação e imunidade à EMI.

Relativo aos resultados experimentais, pode se destacar a comprovação do funcionamento efetivo do grampeamento dos diodos conectados piramidalmente, com boa distribuição de tensão entre os mesmos. Houve sobretensão decorrente dos fenômenos de grampeamento indireto, indutâncias parasitas e correntes de recuperação reversa de diodos, como havia sido previsto na análise teórica. Mas estes fenômenos ocorrem para as duas conexões desta topologia de inversor.

Foi comprovado experimentalmente o desequilíbrio de tensão entre os diodos de grampeamento na estrutura quando ligada de forma tradicional sem circuitos de equalização.

Os valores dos esforços de corrente nos semicondutores ficaram dentro de uma faixa aceitável de erro, lembrando que a potência aplicada ao protótipo ficou em 7,72 kVA, cerca de 4,5% abaixo do valor simulado numericamente.

O uso de fibra óptica entre os circuitos de comando e potência mostrou-se uma alternativa interessante e eficaz em ambientes com alto nível de emissões eletromagnéticas e também grandes diferenças entre as tensões de comando e potência. Não foi detectada nenhuma falha decorrente destes problemas durante os testes com o protótipo.

CONCLUSÕES GERAIS

Inicialmente foram apresentados os fatores que motivam o uso de inversores multiníveis, sendo introduzidas suas topologias básicas. Salientou-se a menor distorção harmônica na tensão entregue à carga, menor *dv/dt* produzida e menores níveis de tensão de modo comum gerados em relação à topologia tradicional de inversor de tensão. Além disso, inversores multiníveis podem processar maiores potências que os tradicionais, utilizando a mesma tecnologia de interruptores. Estas características tornam seu uso fortemente atrativo no acionamento de motores de média tensão e alta potência.

Quanto às topologias básicas, abordaram-se os inversores multiníveis com módulos ponte-H em cascata (CHB), capacitores flutuantes (FC) e diodos de grampeamento (DCML). Da comparação entre estas topologias resulta que a estrutura DCML apresenta vantagens com relação ao volume de capacitores usados, pré-carga dos capacitores, proteção, frenagem regenerativa. Porém apresenta maior número de diodos de grampeamento e necessidade de equalização de tensão nos capacitores do barramento CC, dependendo do estágio retificador de entrada.

Em seguida realizou-se uma abordagem mais profunda com relação ao inversor 5L-DC. Analisou-se a estrutura, as etapas de operação, possíveis sobretensões decorrentes de indutâncias parasitas ou por grampeamento indireto. Também foram analisadas diferentes técnicas de modulação para estrutura.

A realização mínima de uma fase da estrutura de cinco níveis do inversor exige seis diodos de grampeamento. Para que os diodos de grampeamento estejam sujeitos aos mesmos níveis de tensão de bloqueio que os interruptores comandados, é necessária a conexão de diodos em série, passando para doze diodos na estrutura. Sendo imperativo o uso destes doze diodos para respeitar níveis de tensão nos semicondutores, a conexão tradicional exige o uso de circuitos de equalização, dinâmica e estática, de tensão. Estes circuitos introduzem peso, volume e custo adicional à estrutura. Com a conexão piramidal dá-se fim a estes circuitos adicionais, tornando mais atrativo o uso desta estrutura.



Com relação às técnicas de modulação, a modulação SPWM com múltiplas portadoras deslocadas em nível e 90° de atraso em relação à moduladora mostrou-se a técnica de modulação PWM senoidal mais apropriada, pois é uma modulação de múltiplas portadoras deslocadas em nível tipo *IPD*, apresentando melhor perfil harmônico. O uso de modulação em escada também é atrativo quando se deseja operar em freqüências de comutação muito baixas.

Foi apresentada uma metodologia de cálculo dos esforços de corrente para dimensionamento dos interruptores, cálculo térmico de dissipador para os semicondutores e dimensionamento dos capacitores do barramento CC. Os cálculos dos esforços nos interruptores foram compilados em ábacos para facilitar o projeto.

O uso de fibra óptica em inversores multiníveis foi abordado, sendo demonstradas as duas principais metodologias de projeto, que são previsão de potência óptica e previsão de tempo de subida. Esta tecnologia tem grande potencial de aplicação em inversores multiníveis, pois garante imunidade à EMI nos sinais de comando, proteção do comando às altas tensões, isolação elétrica do comando nas conexões de sensores de corrente, tensão, etc.

Foi projetado, validado através de simulação numérica e construído um protótipo de um braço monofásico do inversor 5L-DC de 8 kVA, comutável entre a estrutura tradicional e com diodos de grampeamento ligados piramidalmente. O protótipo utilizou fibra óptica ligando comando e potência. Esta apresentou excelentes resultados na aplicação. Não foi detectado interferência do ruído eletromagnético gerado pelo estágio de potência nos pulsos de comando. Porém, deve ser levado em consideração o efeito de atraso no sinal introduzido pela fibra óptica, especialmente quando se fechar a malha de controle. Este atraso pode piorar a dinâmica do sistema. Com a correta escolha e dimensionamento da fibra óptica e de seus circuitos auxiliares este efeito pode ser minimizado, mas sempre estará presente.

Relativo à estrutura de potência, a performance de grampeamento dos diodos conectados piramidalmente obedeceu às expectativas, com boa distribuição de tensão entre os mesmos. Para a conexão tradicional houve grande desequilíbrio de tensão. Houve ainda sobretensão decorrente dos fenômenos de grampeamento indireto, indutâncias parasitas e correntes de recuperação reversa de diodos, como havia sido previsto na análise teórica.



Sendo que estes fenômenos ocorrem para as duas conexões. Estas sobretensões podem ser minimizadas através de aperfeiçoamento no *layout* do estágio de potência do inversor.

O inversor multinível com diodos de grampeamento conectados de forma piramidal apresentou-se uma estrutura de grande interesse para aplicações em acionamentos de motores de média tensão ou STATCOM. Devido à menor quantidade e volume de capacitores, sua utilização em sistemas embarcados, como navios e trens, especialmente nos últimos, pois não há necessidade de se isolar as fontes que formam o barramento CC, podendo utilizar um barramento CC de alta tensão, disponível ao veículo. Embora a quantidade de diodos pareça, à princípio, elevada, não se pode esquecer que as demais topologias básicas também apresentam desvantagens relativas à quantidade de componentes, quer seja por elevado número de capacitores ou enrolamentos secundários de transformador.

Pode se sugerir a continuidade deste trabalho através do uso desta topologia aplicada como retificador trifásico de alto fator de potência no estágio de entrada, aliado ao estágio inversor de mesma topologia. Podendo ainda explorar modulação e controle vetoriais e técnicas de diminuição de tensões de modo comum.

APÊNDICE 1

DIAGRAMA ESQUEMÁTICO COMPLETO









Apêndice 1 Diagrama Esquemático Completo









Apêndice 1 Diagrama Esquemático Completo







Apêndice 1 Diagrama Esquemático Completo









Apêndice 1 Diagrama Esquemático Completo









Apêndice 1 Diagrama Esquemático Completo



Inversor de Tensão Multinível com Diodos de Grampeamento em Conexão Piramidal







Apêndice 1 Diagrama Esquemático Completo







APÊNDICE 2

CÁLCULOS DOS ESFORÇOS NOS INTERRUPTORES



Limites de Esforços nos Interruptores do VSI 5L-PDC

D₁ 2

Descrição:

Determinação dos esforços de corrente nos componentes de um VSI 5L-DC ou 5L-PDC.



Jados de entrada

Potência de entrada aparente Tensão do barramento CC Fator de deslocamento da carga Índice de modulação Freqüência fundamental de saída **a) Cálculos preliminares:**

Ângulo da carga

Ângulo de habilitação dos interruptores superiores $\theta 1$

Tensão fundamental eficaz

Resistência equivalente da carga

Impedância da carga

$$\theta_{\circ}(b) := \theta_{r}(b) \cdot \frac{180}{\pi}$$

$$\theta_{1}(a) := \operatorname{asin}\left(\frac{1}{2 \cdot a}\right)$$

$$\theta_{1_deg}(a) := \theta_{1}(a) \cdot \frac{180}{\pi}$$

$$\theta_{2}(a) := \pi - \theta_{1}(a)$$

$$\theta_{2_deg}(a) := \theta_{2}(a) \cdot \frac{180}{\pi}$$

$$V_{O1ef}(a) := \frac{a \cdot E}{2\sqrt{2}}$$

$$V_{u} = (M_{u})^{2}$$

 $\theta_r(b) := acos(b)$

$$Z_{O} := \frac{v_{O1ef}(M_{i})}{S_{O}}$$
$$R_{O} := Z_{O} \cdot \cos_{\phi}$$

 $\theta_{r}(\cos_{\phi}) = 0.3176$ $\theta_{\circ}(\cos_{\phi}) = 18.19$ $\theta_{1}(M_{i}) = 0.6653$ $\theta_{1_deg}(M_{i}) = 38.118$ $\theta_{2}(M_{i}) = 2.476$ $\theta_{2_deg}(M_{i}) = 141.882$ $V_{O1ef}(M_{i}) = 343.65 \text{ V}$ $Z_{O} = 14.762 \Omega$ $R_{O} = 14.02 \Omega$

8kW

1200

:= 0.9

0.8

:= 60Hz

SO.

 \cos_{ϕ}

Mi





c) Determinação da equação da corrente na carga:

$$i_c(x,a,b) := I_{cp}(a) \cdot \sin(x - \theta_r(b))$$

d) Determinação dos esforços de corrente em S1 e S4'

Funções de modulação, corrente e porta no IGBT:

$$\begin{split} \delta_{S1}(x,a) &:= & \delta(x,a) \quad \text{if } \theta_1(a) \leq x \leq \theta_2(a) \\ 0 \quad \text{otherwise} \\ i_{S1}(x,a,b) &:= & i_c(x,a,b) \quad \text{if } i_c(x,a,b) \geq 0 \land \theta_1(a) \leq x \leq \theta_2(a) \\ 0 \quad \text{otherwise} \end{split}$$


Apêndice 2 Cálculos dos Esforços nos Interruptores



f) Determinação dos esforços de corrente em S3 e S2'

Funções de modulação, corrente e porta no IGBT:





Corrente eficaz no IGBT S4:



$$I_{S4_ef}(a,b) := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{S4}(x,a,b) \cdot \sqrt{\delta_{S4}(x,a)} \right)^2 dx \qquad \qquad I_{S4_ef}(M_i, \cos_{\phi}) = 16.461 \text{ A}$$

h) Determinação dos esforços de corrente em D1 e D6

Funções de modulação, corrente e porta no diodo:

$$\begin{split} \delta_{D1}(x,a) &\coloneqq & \delta_{-}(x,a) \quad \text{if } \theta_{1}(a) < x < \theta_{2}(a) \ i_{D1}(x,a,b) \coloneqq & i_{c}(x,a,b) \quad \text{if } i_{c}(x,a,b) \ge 0 \ \land \ 0 < x < \tau \\ \delta_{S2}(x,a) \quad \text{otherwise} & 0 \quad \text{otherwise} \end{split}$$





 $I_{D1 md}(M_i, \cos_{\phi}) = 5.9399 A$

 $I_{D1}_{ef}(M_i, \cos_{\phi}) = 12.404 \text{ A}$

Corrente média no diodo D1:

$$I_{D1_md}(a,b) := \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{D1}(x,a,b) \cdot \delta_{D1}(x,a) dx$$

Corrente eficaz no diodo D1:

$$I_{D1_ef}(a,b) := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{D1}(x,a,b) \cdot \sqrt{\delta_{D1}(x,a)}\right)^2 dx$$

i) Determinação dos esforços de corrente em D3, D4, D7 e D10:

Funções de modulação, corrente no diodo e porta:

$$\delta_{D3}(x,a) := \begin{cases} \delta_{-}(x,a) & \text{if } 0 < x < \theta_{1}(a) \lor \theta_{2}(a) < x < \pi \\ \delta(x,a) & \text{if } \pi \le x < \pi + \theta_{1}(a) \lor \pi + \theta_{2}(a) < x < 2\pi \\ 0 & \text{otherwise} \end{cases}$$

$$i_{D3}(x,a,b) := \begin{cases} i_{c}(x,a,b) & \text{if } i_{c}(x,a,b) \ge 0 \land \delta_{D3}(x,a) \neq 0 \\ 0 & \text{otherwise} \end{cases}$$

$$\frac{\delta_{D3}(x,M_{i})^{2.5}_{0.5}_{0}} \underbrace{1.57}_{0} \underbrace{1.57}_{$$

Corrente eficaz no diodo D3:





k) Determinação dos esforços de corrente nos diodos em antiparalelo com os IGBTs:

Funções de modulação, corrente no diodo e porta: $\delta_{D}(x,a) := \begin{bmatrix} \delta(x,a) & \text{if } \theta_{1}(a) < x < \theta_{2}(a) \\ 0 & \text{otherwise} \end{bmatrix}$ $i_{D}(x,a,b) := \begin{bmatrix} -i_{c}(x,a,b) & \text{if } -i_{c}(x,a,b) \ge 0 \land \delta_{D}(x,a) \neq 0 \\ 0 & \text{otherwise} \end{bmatrix}$ $\underbrace{\delta_{D}(x,M_{i})}_{0.5} \begin{bmatrix} 1 & -i_{c}(x,a,b) & \text{if } -i_{c}(x,a,b) \ge 0 \land \delta_{D}(x,a) \neq 0 \\ 0 & \text{otherwise} \end{bmatrix}$ $\underbrace{i_{D}(x,M_{i},\cos_{\phi})}_{0} \begin{bmatrix} 37.5 & -3.14 & 4.71 & 6.28 \\ 0 & 1.57 & 3.14 & 4.71 & 6.28 \end{bmatrix}$ $\underbrace{i_{D}(x,M_{i},\cos_{\phi})}_{0} \begin{bmatrix} 37.5 & -3.14 & 4.71 & 6.28 \\ 0 & 1.57 & 3.14 & 4.71 & 6.28 \end{bmatrix}$ Corrente média no diodo D: $I_{D_{md}}(a,b) := \frac{1}{2\pi} \cdot \int_{0}^{2\pi} i_{D}(x,a,b) \cdot \delta_{D}(x,a) dx$ $\underbrace{I_{D_{md}}(M_{i},\cos_{\phi}) = 0 A}_{i_{1}}$

Corrente eficaz no diodo D:



$$I_{D_ef}(a,b) := \sqrt{\frac{1}{2\pi} \cdot \int_0^{2\pi} \left(i_D(x,a,b) \cdot \sqrt{\delta_D(x,a)}\right)^2 dx}$$

$$I_{D_{ef}}(M_i, \cos_{\phi}) = 0 A$$

l) Esforços normalizados, em relação à corrente de pico gerada pelo índi de modulação correspondente (dimensionamento direto):

$$\begin{split} \text{FD} &:= 0, 0.005 \dots 1 \\ \text{I}_{\text{S1}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{S1}_\text{md}}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S1}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{S1}_\text{ef}}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S2}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{S2}}_\text{md}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S2}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{S2}}_\text{ef}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S3}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{S3}}_\text{md}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S3}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{S3}}_\text{ef}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S4}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{S4}}_\text{ef}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{S4}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{S4}}_\text{ef}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D1}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{D1}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D3}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{D3}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D3}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D3}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D5}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{D5}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D5}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D5}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D}}_\text{md}\%}(a, b) &:= \frac{\text{I}_{\text{D5}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D2}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D2}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D5}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{D}}_\text{ef}\%}(a, b) &:= \frac{\text{I}_{\text{D}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{cp}}(a) \\ \text{I}_{\text{cp}}(a) \\ \text{I}_{\text{cp}}(a) &:= \frac{\text{I}_{\text{D}}_\text{md}^{(a, b)}}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{cp}}(a) &:= \frac{\text{I}_{\text{cp}}(a, b)}{\text{I}_{\text{cp}}(a)} \\ \text{I}_{\text{cp}}(a) &:= \frac{\text{I}_{\text{cp}}(a, b)}{\text{I}_{\text{cp}}(a) \\ \text{I}_{\text{cp}}(a) &:= \frac{\text{I}_{\text{cp}}(a, b)}}$$

187



Mi = 0,5

++ Mi = 0,625

⊷ Mi = 0,75

000 Mi = 0,875

 $\Delta \Delta$ Mi = 1,0

0.6 0.7 0.8 0.9

↔ Mi = 0,5

•• Mi = 0,75

▲▲ Mi = 1,0

 \star Mi = 0.5

•••• Mi = 0.75

▲ Mi = 1,0

₩i = 0,875

+ Mi = 0,625

+ Mi = 0,625

↔ Mi = 0,875









Fator de deslocamento da carga

Corrente Eficaz em D (PROJETO)



Fator de Deslocamento da Carga



m) Esforços normalizados, em relação à máxima corrente de pico gerada com Mi=1,0 correspondendo ao pior caso:

 $I_{\text{Ssl_mad}}(a,b) := \frac{I_{S1_md}(a,b)}{I_{cn}(1)}$ $I_{\text{Shimethy}}(a,b) \coloneqq \frac{I_{S1_ef}(a,b)}{I_{cn}(1)}$ $I_{S2_md(a,b)} := \frac{I_{S2_md(a,b)}}{I_{cp}(1)}$ $I_{S2_ef}(a,b) := \frac{I_{S2_ef}(a,b)}{I_{cn}(1)}$ $I_{S3_md(a,b)} := \frac{I_{S3_md(a,b)}}{I_{cn}(1)}$ $I_{\text{NS3_eff}}(a,b) \coloneqq \frac{I_{\text{S3_ef}}(a,b)}{I_{\text{cn}}(1)}$ $I_{S4_md(a,b)} := \frac{I_{S4_md(a,b)}}{I_{cp}(1)}$ $I_{\text{NS4}_ett}(a,b) := \frac{I_{S4}_{ef}(a,b)}{I_{ep}(1)}$ $I_{\text{DD1_mindle}}(a,b) := \frac{I_{D1_md}(a,b)}{I_{cn}(1)}$ $I_{\text{Dliverse}}(a,b) \coloneqq \frac{I_{D1}_{ef}(a,b)}{I_{en}(1)}$ $I_{\text{D3_md(a,b)}} := \frac{I_{\text{D3_md}(a,b)}}{I_{\text{CD}}(1)}$ $I_{\text{D3_ef}}(a,b) \coloneqq \frac{I_{\text{D3_ef}}(a,b)}{I_{\text{cp}}(1)}$ $I_{D5_m(a,b)} := \frac{I_{D5_md(a,b)}}{I_{cp}(1)}$ $I_{\text{DDS_eff}(a,b)} := \frac{I_{D5_ef}(a,b)}{I_{cn}(1)}$ $I_{D_{max}(a,b)} := \frac{I_{D_{md}(a,b)}}{I_{cp}(1)}$ $I_{\text{Det}}(a,b) := \frac{I_{\text{D}}ef^{(a,b)}}{I_{\text{CD}}(1)}$









Fator de Deslocamento da Carga

Corrente Média em S4 (PIOR CASO)



Fator de deslocamento da carga

Corrente Eficaz em S4 (PIOR CASO)



Fator de Deslocamento da Carga

0.9

1

1



APÊNDICE 3

PROJETO TÉRMICO

Cálculo de Perdas e Dimensionamento de Dissipador - VSI 5L-DC -

Descrição:

Cálculo de perdas e dimensionamento do dissipador necessário para um VSI 5L-DC, braço monofásico.



Dados de entrada



Potência de entrada aparente	$S_{O} := 8 kW$
Tensão do barramento CC	E := 1200V
Fator de deslocamento da carga	$\cos_{\phi} := 0.95$
Índice de modulação	$M_{i} := 0.81$
Freqüência fundamental de saída	$f_r := 60Hz$
Freqüência de comutação	f _{sw} := 4140Hz
Temperatura ambiente	T _a := 40K

Dados dos semicondutores Diodo de Grampo

Diodo de Orampo
Queda de tensão no diodo para corrente de referência I _{DN}
Corrente de referência
Queda de tensão incial do diodo
Resistência de condução
Corrente de recuperação reversa nominal
Tempo de recuperação reversa do diodo nominal
Tensão de pico direta, na entrada em condução
Tempo de recuperação direta do diodo
Relação entre tempos de bloqueio do diodo $(t_{b}^{\prime}\!/\!t_{a}^{})$
Resistência térmica junçao-cápsula
Resistência térmica cápsula-dissipador
Temperatura da junção máxima

IGBT

Queda de tensão no IGBT para corrente de referência I _{CN}

Corrente de referência

Queda de tensão incial do IGBT

Tempo de subida nominal, à ${\rm I}_{\rm CN}$

V _{CEN} := 2.25V
$I_{CN} := 50A$
$V_{CE0} := 1.25V$
$t_{rN} := 0.100 \mu s$

 $V_{FN} := 1.6V$

 $I_{DN} := 100A$

 $V_{F0} := 1.2V$

 $r_{\rm D} := 0.004$

 $I_{rrN} := 10A$

 $V_{Fp} := 20V$

t_{fr} := 0.6µs

S:= 0.45

R_{thjc_Dg}

R_{thch_}Dg

[⊥]i Dg ^{:=}

 $t_{rrN} := 0.600 \mu$

Tempo de descida nominal, à I_{CN} Resistência térmica junçao-cápsula Resistência térmica cápsula-dissipador Temperatura da junção máxima



Diodos do módulo do IGBT (anti-paralelo)

Queda de tensão no diodo para corrente de referência ${\rm I}_{\rm DN}$
Corrente de referência
Queda de tensão incial do diodo
Resistência de condução
Corrente de recuperação reversa nominal
Tempo de recuperação reversa do diodo
Tensão de pico direta, na entrada em condução
Tempo de recuperação direta do diodo
Relação entre tempos de bloqueio do diodo $(t_b^{\prime}/t_a^{\prime})$
Resistência térmica junçao-cápsula
Resistência térmica cápsula-dissipador
Temperatura da junção máxima

Ponte Retificadora

Queda de tensão na ponte Resistência de condução Resistência térmica junçao-cápsula Resistência térmica cápsula-dissipador Temperatura da junção máxima

a) Cálculos preliminares:

$V_{FNd} \coloneqq 1.65V$
$I_{DNd} := 50A$
$V_{F0d} := 1.15V$
$r_{Dd} := 0.015\Omega$
$I_{rrNd} := 31A$
t _{rrNd} := 0.21µs
$V_{Fpd} := 20V$
$t_{frd} := 1 \mu s$
Sd := 0.45
$R_{\text{thjc}_d} \coloneqq 1 \frac{K}{W}$
$R_{\text{thch}_d} := 0.05 \frac{K}{W}$
$T_{j_d} := 150K$





Corrente de pico na carga	$I_{cp} := \frac{2S_O}{M_i \cdot \frac{E}{2}}$	I _{cp} = 32.92 A
Ângulo da carga	$\boldsymbol{\theta}_{r} \coloneqq \texttt{acos}(\texttt{cos}_{\varphi})$	$\theta_{\rm r} = 0.3176$
	$ \Theta_{\circ} := \Theta_{\mathbf{r}} \cdot \frac{180}{\pi} $	$\theta_{\circ} = 18.19$
Ângulo de habilitação dos interruptores superiores θ1	$\theta_1 := asin\left(\frac{1}{2 \cdot M_i}\right)$	$\theta_1 = 0.6653$
	$\theta_{1_deg} := \theta_1 \cdot \frac{180}{\pi}$	$\theta_{1_{deg}} = 38.118$
	$\boldsymbol{\theta}_2 \coloneqq \boldsymbol{\pi} - \boldsymbol{\theta}_1$	$\theta_2 = 2.476$
	$\theta_{2_{deg}} \coloneqq \theta_2 \cdot \frac{180}{\pi}$	$\theta_{2_{deg}} = 141.882$
Potência de saída	$P_{O} := S_{O} \cdot \cos_{\phi}$	P _O = 7600 W
Tensão fundamental eficaz	$V_{Olef} := \frac{M_i \cdot E}{2\sqrt{2}}$	V _{Olef} = 343.65 V
Impedância da carga	$Z_{O} := \frac{V_{O1ef}^{2}}{S_{O}}$	Z _O = 14.762 Ω
Resistência equivalente da carga	$R_{O} := Z_{O} \cdot \cos_{\phi}$	$R_0 = 14.02 \ \Omega$
Indutância da carga	$L_{O} := \frac{Z_{O} \sin(\theta_{r})}{2\pi f_{r}}$	L _O = 12.23 mH
orrente de pico na carga	$I_{Opk} := \frac{M_i \cdot E}{2Z_O}$	I _{Opk} = 32.922 A

b) Funções de modulação básicas:

$\delta_1(\mathbf{x}) \coloneqq 2 \cdot \mathbf{M}_i \cdot \sin(\mathbf{x}) - 1$	$\delta_{1}(x) := 1 - \delta_{1}(x)$
$\delta_2(x) \coloneqq 2 \cdot M_i \cdot \sin(x)$	$\delta_2(x) \coloneqq 1 - \delta_2(x)$
$\delta_3(x) := 2 \cdot M_i \cdot \sin(x - \pi)$	$\delta_3(\mathbf{x}) \coloneqq 1 - 2 \cdot \mathbf{M}_i \cdot \sin(\mathbf{x} - \pi)$
$\delta_4(x) := 2 \cdot M_i \cdot \sin(x - \pi) - 1$	$\delta_4(\mathbf{x}) \coloneqq 2 - 2 \cdot \mathbf{M}_i \cdot \sin(\mathbf{x} - \pi)$





c) Determinação da equação da corrente na carga:

 $i_c(x) := I_{cp} \cdot sin(x - \theta_r)$

d) Determinação dos esforços de corrente em S1 e S4'

Funções de modulação, corrente e porta no IGBT:







Tensão VCE do IGBT:





Corrente eficaz no IGBT S1:

$$I_{S1_ef} := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{S1}(x) \cdot \sqrt{\delta_{S1}(x)} \right)^2 dx$$

Esforços de corrente nos interruptores S1 e S4' (PIOR CASO):

$$P_{CS1_md} \coloneqq \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{S1}(x) \cdot \delta_{S1}(x) \cdot v_{CES1}(x) dx$$

Potência méida dissipada na entrada em condução do IGBT S1 (não considerando perdas adicionais pela corrente i_{RR} do diodo):

 $P_{onS1_md} := \frac{f_{sw}}{2\pi} \cdot \int_0^{2\pi} p_{S1}(x) \cdot \frac{E}{8} \cdot i_{S1}(x) \cdot t_{r1}(x) dx$

Potência méida dissipada no bloqueio do IGBT S1:

 $P_{offS1_md} := \frac{f_{sw}}{2\pi} \cdot \int_0^{2\pi} p_{S1}(x) \cdot \frac{E}{8} \cdot i_{S1}(x) \cdot t_{f1}(x) dx \qquad \qquad P_{offS1_md} = 0.167 W$

Potência méida adicional dissipada devido a I_{rr} no IGBT S1:



Perda total no IGBT S1:

 $P_{S1_tot} := P_{CS1_md} + P_{onS1_md} + P_{offS1_md} + P_{trS1_md}$

e) Determinação dos esforços de corrente e perdas em S2 e S3'

Funções de modulação, corrente e porta no IGBT:

$$\delta_{S2}(x) := \begin{vmatrix} 1 & \text{if } \theta_1 \le x \le \theta_2 \\ \delta(x) & \text{if } 0 \le x \le \theta_1 \\ \delta(x) & \text{if } \theta_2 \le x \le \pi \\ 0 & \text{otherwise} \end{vmatrix}$$

$$i_{S2}(x) := \begin{vmatrix} i_c(x) & \text{if } i_c(x) \ge 0 \land 0 \le x \le \pi \\ 0 & \text{otherwise} \end{vmatrix}$$

$$i_{S2}(x) := \begin{vmatrix} i_c(x) & \text{if } i_c(x) \ge 0 \land 0 \le x \le \pi \\ 0 & \text{otherwise} \end{vmatrix}$$

$$i_{S2}(x) := \begin{vmatrix} i_c(x) & \text{if } i_c(x) \ge 0 \land 0 \le x \le \pi \\ 0 & \text{otherwise} \end{vmatrix}$$

 $P_{CS1 md} = 6.236 W$

 $P_{onS1 md} = 0.278 W$

 $P_{S1 tot} = 11.9 W$



$$p_{S2}(x) := \begin{bmatrix} 1 & \text{if } \delta_{S2}(x) \neq 0 \land \delta_{S2}(x) \neq 1 \land \delta_{S2}(x) > 0 \\ 0 & \text{otherwise} \end{bmatrix}$$
Tensão VCE do IGBT:

$$v_{CES2}(x) := \frac{V_{CEN} - V_{CE0}}{I_{CN}} \cdot i_{S2}(x) + V_{CE0}$$

$$v_{CES2}(x) := \frac{V_{CEN} - V_{CE0}}{I_{CN}} \cdot i_{S2}(x) + V_{CE0}$$

$$v_{CES2}(x) := \frac{V_{CEN} - V_{CE0}}{I_{CN}} \cdot i_{S2}(x) + V_{CE0}$$

$$v_{CES2}(x) := \frac{1}{2} \cdot \frac{1}{2} \cdot$$



Potência méida dissipada em condução no IGBT S2:

$$\mathbf{P}_{\text{CS2_md}} \coloneqq \frac{1}{2\pi} \cdot \int_{0}^{2\pi} \mathbf{i}_{\text{S2}}(\mathbf{x}) \cdot \boldsymbol{\delta}_{\text{S2}}(\mathbf{x}) \cdot \mathbf{v}_{\text{CES2}}(\mathbf{x}) \, d\mathbf{x}$$

Potência méida dissipada na entrada em condução do IGBT S2 (não considerando perdas adicionais pela corrente i_{RR} do diodo):

 $P_{onS2_md} := \frac{f_{sw}}{2\pi} \cdot \left(\int_0^{2\pi} p_{S2}(x) \frac{E}{8} \cdot i_{S2}(x) \cdot t_{r2}(x) dx \right)$

Potência méida dissipada no bloqueio do IGBT S2:

 $P_{offS2_md} := \frac{f_{sw}}{2\pi} \cdot \int_{-\infty}^{2\pi} p_{S2}(x) \cdot \frac{E}{8} \cdot i_{S2}(x) \cdot t_{f2}(x) dx$ $P_{offS2 md} = 0.039 W$

Potência méida adicional dissipada devido a Irr no IGBT S2:

$$P_{rrS2_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S2}(x) \cdot \frac{E}{4} \cdot \frac{S+2}{2 \cdot (1+S)} \cdot t_{rr2}(x) \cdot \left(0.35 \cdot I_{rrN} + 0.15 \cdot \frac{i_{S2}(x)}{I_{CN}} \cdot I_{rrN} + i_{S2}(x) \right) dx$$

$$P_{rrS2_md} = 1.522 W$$
Perda total no IGBT S2:
$$P_{S2_tot} := P_{CS2_md} + P_{onS2_md} + P_{offS2_md} + P_{rrS2_md}$$

$$P_{S2_tot} = 18.354 W$$

 $P_{S2 tot} := P_{CS2 md} + P_{onS2 md} + P_{offS2 md} + P_{trS2 md}$

f) Determinação dos esforços de corrente e perdas em S3 e S2'

Funções de modulação, corrente e porta no IGBT:

1.57 3.14 4.71 6.28 x

$$\begin{split} i_{S3}(x) &\coloneqq & i_c(x) \ \text{if} \ i_c(x) \geq 0 \ \land \ \delta_{S3}(x) \neq 0 \\ 0 \ \ \text{otherwise} \end{split}$$



 $P_{onS2 md} = 0.055 W$





função da corrente



Corrente média no IGBT S3:

$$I_{S3_md} := \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{S3}(x) \cdot \delta_{S3}(x) \, dx$$

Corrente eficaz no IGBT S3:

$$I_{S3_ef} \coloneqq \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{S3}(x) \cdot \sqrt{\delta_{S3}(x)} \right)^2 dx$$

Esforços de corrente nos interruptores S3 e S2' (PIOR CASO):

Tempo de recuperação reversa para o diodo comutando com o IGBT S1:



 $I_{S3_{md}} = 10.434 \text{ A}$

I_{S3} ef = 16.454 A

$$I_{S3_md_WC} := 0.32 \cdot \frac{E}{2Z_O}$$

$$I_{S3_md_WC} := 0.32 \cdot \frac{E}{2Z_O}$$

$$I_{S3_md_WC} := 0.5 \cdot \frac{E}{2Z_O}$$

$$I_{S3_ef_WC} := 0.5 \cdot \frac{E}{2Z_O}$$

$$I_{S3_ef_WC} := 20.32 \text{ A}$$
Potência méida dissipada em condução no IGBT S3:
$$P_{CS3_md} := \frac{1}{2\pi} \cdot \int_{0}^{2\pi} i_{S3}(x) \cdot \hat{v}_{CES3}(x) \, dx$$

$$P_{CS3_md} := 18.458 \text{ W}$$
Potência méida dissipada na entrada em condução do IGBT S3
(não considerando perdas adicionais pela corrente |_{RR} do diodo):
$$P_{onS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{8} \cdot i_{S3}(x) \cdot t_{r3}(x) \, dx$$

$$P_{onfS3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} P_{S3}(x) \cdot \frac{E}{4} \cdot \frac{S+2}{2\cdot(1+S)} \cdot t_{r3}(x) \cdot \left(0.35 \cdot I_{rrN} + 0.15 \cdot \frac{i_{S3}(x)}{I_{CN}} \cdot I_{rrN} + i_{S3}(x)\right) \, dx$$

$$P_{rrS3_md} = 0 \text{ W}$$
Perda total no IGBT S3:
$$P_{S3_tot} := P_{CS3_md} + P_{onfS3_md} + P_{onfS3_md} + P_{rrS3_md}$$

$$P_{S3_tot} := 18.458 \text{ W}$$

 $P_{S3_tot} := P_{CS3_md} + P_{onS3_md} + P_{offS3_md} + P_{rrS3_md}$

g) Determinação dos esforços de corrente e perdas em S4 e S1'

Funções de modulação,, corrente e porta no IGBT:

$$\begin{split} \delta_{S4}(x) &:= \begin{bmatrix} 1 & \text{if } 0 < x \le \pi + \theta_1 \\ \delta_{-}(x) & \text{if } \pi + \theta_1 < x < \pi + \theta_2 \\ 1 & \text{if } \pi + \theta_2 < x < 2\pi \\ 0 & \text{otherwise} \\ \end{split} \qquad \begin{array}{c} \delta_{S4}(x) & 1 \\ 0.5 \\ 0 & 1.57 & 3.14 & 4.71 & 6.28 \\ x \\ \end{array} \end{split}$$







Apêndice 3 Projeto Térmico

 $I_{S4_ef} := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{S4}(x) \cdot \sqrt{\delta_{S4}(x)} \right)^2 dx$

Esforços de corrente nos interruptores S4 e S1' (PIOR CASO):

$$I_{S4_md_WC} := 0.32 \cdot \frac{E}{2Z_O}$$

$$I_{S4}_{ef}WC := 0.5 \cdot \frac{E}{2Z_O}$$

Potência méida dissipada em condução no IGBT S4:

$$\mathbf{P}_{\text{CS4_md}} \coloneqq \frac{1}{2\pi} \cdot \int_{0}^{2\pi} \mathbf{i}_{\text{S4}}(\mathbf{x}) \cdot \boldsymbol{\delta}_{\text{S4}}(\mathbf{x}) \cdot \mathbf{v}_{\text{CES4}}(\mathbf{x}) \, d\mathbf{x}$$

Potência méida dissipada na entrada em condução do IGBT S4 (não considerando perdas adicionais pela corrente i _{RR} do diodo):

$$P_{onS4_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} p_{S4}(x) \cdot \frac{E}{8} \cdot i_{S4}(x) \cdot t_{r4}(x) dx$$

Potência méida dissipada no bloqueio do IGBT S4:

 $P_{offS4_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int^{2\pi} p_{S4}(x) \cdot \frac{E}{8} \cdot i_{S4}(x) \cdot t_{f4}(x) dx$ F

Potência méida adicional dissipada devido a I_{rr} no IGBT S4:



Perda total no IGBT S4:

 $P_{S4 tot} := P_{CS4 md} + P_{onS4 md} + P_{offS4 md} + P_{rrS4 md}$

h) Determinação dos esforços de corrente e perdas em D1 e D6

Funções de modulação, corrente e porta no diodo:

 $^{1}S4 \text{ md WC} = 13.01 \text{ A}$ $I_{S4}_{ef} WC = 20.32 A$

 $I_{S4 ef} = 16.461 A$



$$P_{onS4_md} = 0 W$$

$$P_{offS4_md} = 0 W$$

$$P_{S4_tot} = 18.518 \text{ W}$$



 $I_{D1 md} = 5.94 A$

 $I_{D1 ef} = 12.404 A$

 $I_{D1 md WC} = 6.46 A$

 $I_{D1_{ef_{WC}}} = 14.43 \text{ A}$



Corrente média no diodo D1:

$$I_{D1_md} := \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{D1}(x) \cdot \delta_{D1}(x) dx$$

Corrente eficaz no diodo D1:

$$I_{D1_ef} := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{D1}(x) \cdot \sqrt{\delta_{D1}(x)} \right)^2 dx$$

Esforços de corrente nos diodos D1 e D6 (PIOR CASO):

$$I_{D1_md_WC} \coloneqq 0.159 \cdot \frac{E}{2Z_O}$$
$$I_{D1_ef_WC} \coloneqq 0.355 \cdot \frac{E}{2Z_O}$$

Potência méida dissipada em condução no diodo D1:



$$P_{CD1_md} := \frac{1}{2\pi} \cdot \int_{0}^{2\pi} \delta_{D1}(x) \cdot i_{D1}(x) \cdot \left(i_{D1}(x) \cdot r_{D} + v_{FD1}(x)\right) dx \qquad \qquad P_{CD1_md} = 8.359 \text{ W}$$

Potência méida dissipada na entrada em condução do diodo D1:

$$P_{onD1_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} 0.5 \cdot \left(V_{Fp} - v_{FD1}(x) \right) \cdot i_{D1}(x) \cdot t_{fr} \, dx$$

Potência méida dissipada no bloqueio do diodo D1:

$$P_{offD1_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} p_{D1}(x) \cdot \frac{E}{8} \cdot \frac{S}{S+1} \cdot t_{rrD1}(x) \cdot \left(0.35 \cdot I_{rrN} + 0.15 \cdot \frac{i_{D1}(x)}{I_{CN}} \cdot I_{rrN} + i_{D1}(x)\right) dx$$

$$P_{offD1_md} = 1.264 \text{ W}$$

Perda total no diodo D1:

 $P_{D1_tot} := P_{CD1_md} + P_{onD1_md} + P_{offD1_md}$

i) Determinação dos esforços de corrente e perdas em D3, D4, D7 e D10:

Funções de modulação, corrente no diodo e porta:



Tensão VF do diodo:

Tempo de recuperação reversa do diodo:

 $P_{onD1 md} = 0.237 W$

 $P_{D1 \text{ tot}} = 9.86 \text{ W}$





Corrente média no diodo D3:

$$I_{D3_md} := \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{D3}(x) \cdot \delta_{D3}(x) dx$$



 $t_{rrD3}(x) := \left(0.8 + 0.2 \frac{i_{D3}(x)}{I_{CN}}\right) t_{rrN}$

 $I_{D3_{md}} = 1.109 \text{ A}$

 $P_{D3_{tot}} = 1.873 \text{ W}$

= 4.086 A

Corrente eficaz no diodo D3:

$$I_{D3_ef} := \sqrt{\frac{1}{2\pi}} \cdot \int_{0}^{2\pi} \left(i_{D3}(x) \cdot \sqrt{\delta_{D3}(x)} \right)^2 dx \qquad \qquad \boxed{I_{D3_ef}}$$

Esforços de corrente nos diodos D3, D4, D7 e D10 (PIOR CASO):

$$I_{D3_md_WC} := 0.08 \cdot \frac{E}{2Z_O}$$

 $I_{D3_ef_WC} := 0.28 \cdot \frac{E}{2Z_O}$
 $I_{D3_ef_WC} := 0.28 \cdot \frac{E}{2Z_O}$
 $I_{D3_ef_WC} := 11.4 \text{ A}$

Potência méida dissipada em condução no diodo D3:

$$P_{CD3_md} := \frac{1}{2\pi} \cdot \int_{0}^{2\pi} \delta_{D3}(x) \cdot i_{D3}(x) \cdot \left(i_{D3}(x) r_{D} + v_{FD3}(x)\right) dx \qquad P_{CD3_md} = 1.464 W$$

Potência méida dissipada na entrada em condução do diodo D3:

$$P_{onD3_md} := \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} 0.5 \cdot (V_{Fp} - v_{FD3}(x)) \cdot i_{D3}(x) \cdot t_{fr} dx \qquad P_{onD3_md} = 0.062 W$$

Potência méida dissipada no bloqueio do diodo D3:

$$P_{offD3_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} p_{D3}(x) \cdot \frac{E}{8} \cdot \frac{S}{S+1} \cdot t_{rrD3}(x) \cdot \left(0.35 \cdot I_{rrN} + 0.15 \cdot \frac{i_{D3}(x)}{I_{CN}} \cdot I_{rrN} + i_{D3}(x)\right) dx$$

$$\boxed{P_{offD3_md} = 0.348 \text{ W}}$$

Perda total no diodo D3:

$$P_{D3_tot} := P_{CD3_md} + P_{onD3_md} + P_{offD3_md}$$



j) Determinação dos esforços de corrente e perdas em D2, D5, D8, D9, D11 e D12:

Funções de modulação, corrente no diodo e porta:

$$\begin{split} \delta_{D5}(x) &\coloneqq & \delta(x) \text{ if } \pi < x < \pi + \theta_1 \\ & \delta_{-}(x) \text{ if } \pi + \theta_1 < x < \pi + \theta_2 \\ & \delta(x) \text{ if } \pi + \theta_2 < x < 2\pi \\ & 0 \text{ otherwise} \end{split}$$











Tempo de recuperação reversa do diodo:

Tensão VF do diodo:

 $v_{FD5}(x) := \frac{V_{FN} - V_{F0}}{I_{DN}} \cdot i_{D5}(x) + V_{F0}$ $\underbrace{v_{FD5}(x)}_{0.5}^{2} \underbrace{1.5}_{0}^{1.5} \underbrace{1.5}_{0}^{1.57} \underbrace{1.57}_{0.14} \underbrace{1.71}_{0.28} \underbrace{1.57}_{0} \underbrace{1.57}$

Corrente média no diodo D2:

$$I_{D5_md} := \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{D5}(x) \cdot \delta_{D5}(x) dx$$

Corrente eficaz no diodo D3:

$$I_{D5_ef} := \sqrt{\frac{1}{2\pi} \cdot \int_{0}^{2\pi} \left(i_{D5}(x) \cdot \sqrt{\delta_{D5}(x)}\right)^2 dx}$$

Esforços de corrente nos diodos D2, D5, D8, D9, D11 e D12 (PIOR CASO):





 $I_{D5_{ef}} = 0 A$



$$\begin{split} &I_{D5_md_WC} \coloneqq 0.08 \cdot \frac{E}{2Z_O} &I_{D5_md_WC} \equiv 3.254 \\ &I_{D5_ef_WC} \coloneqq 0.257 \cdot \frac{E}{2Z_O} &I_{D5_ef_WC} \equiv 10.454 \\ &Potencia meida dissipada em condução no diodo D5: \\ &P_{CD5_md} \coloneqq \frac{1}{2\pi} \cdot \int_{0}^{2\pi} \delta_{D5}(x) \cdot i_{D5}(x) \cdot (i_{D5}(x) r_D + v_{FD5}(x)) dx &P_{CD5_md} \equiv 0 W \\ &Potencia meida dissipada na entrada em condução do diodo D5: \\ &P_{onD5_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} 0.5 \cdot (V_{Fp} - v_{FD5}(x)) \cdot i_{D5}(x) \cdot t_{fr} dx &P_{onD5_md} \equiv 0 W \\ &Potencia meida dissipada no bloqueio do diodo D5: \\ &P_{offD5_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} p_{D5}(x) \cdot \frac{E}{8} \cdot \frac{S}{S+1} \cdot t_{rrD5}(x) \cdot \left(0.35 \cdot I_{rrN} + 0.15 \cdot \frac{i_{D5}(x)}{I_{CN}} \cdot I_{rrN} + i_{D5}(x)\right) dx \\ &P_{offD5_md} \equiv 0 W \\ &Porta total no diodo D5: \end{aligned}$$

 $P_{D5_tot} := P_{CD5_md} + P_{onD5_md} + P_{offD5_md}$

T.

k) Determinação dos esforços de corrente e perdas nos diodos em antiparalelo com os IGBTs:

Funções de modulação, corrente no diodo e porta:

 $P_{D5_{tot}} = 0 W$

6.28









Corrente média no diodo D:

$$I_{D_md} \coloneqq \frac{1}{2\pi} \cdot \int_0^{2\pi} i_D(x) \cdot \delta_D(x) \, dx$$

Corrente eficaz no diodo D:

$$I_{D_ef} \coloneqq \sqrt{\frac{1}{2\pi} \cdot \int_{0}^{2\pi} \left(i_{D}(x) \cdot \sqrt{\delta_{D}(x)}\right)^{2} \mathrm{d}x}$$

Esforços de corrente nos diodos em antiparalelo com os IGBTs (PIOR CASO):

$$I_{D_md_WC} := 0.04 \cdot \frac{E}{2Z_O}$$
$$I_{D_ef_WC} := 0.142 \cdot \frac{E}{2Z_O}$$

Potência méida dissipada em condução no diodo D:

$$P_{CD_md} \coloneqq \frac{1}{2\pi} \cdot \int_0^{2\pi} \delta_D(x) \cdot i_D(x) \cdot \left(i_D(x) \cdot r_{Dd} + v_{FD}(x)\right) dx$$

Potência méida dissipada na entrada em condução do diodo D:

$$P_{onD_md} \coloneqq \frac{f_{sw}}{2\pi} \cdot \int_{0}^{2\pi} 0.5 \cdot \left(V_{Fpd} - v_{FD}(x) \right) \cdot i_D(x) \cdot t_{frd} \, dx$$

Potência méida dissipada no bloqueio do diodo D:



Tempo de recuperação reversa do diodo:



^I D_md	=	0	А
-------------------	---	---	---

$I_{D_ef} = 0 A$









$$P_{offD_md} := \frac{f_{sw}}{2\pi} \cdot \int_0^{2\pi} p_D(x) \cdot \frac{E}{8} \cdot \frac{Sd}{Sd+1} \cdot t_{rrD}(x) \cdot \left(0.35 \cdot I_{rrNd} + 0.15 \cdot \frac{i_D(x)}{I_{CN}} \cdot I_{rrNd} + i_D(x)\right) dx$$

$$P_{offD_md} = 0 W$$

Perda total no diodo D:

 $P_{D_{tot}} := P_{CD_{md}} + P_{onD_{md}} + P_{offD_{md}}$

I) Determinação das perdas nos Diodos das pontes retificadoras:

Retificadores das fontes mais internas:

Potência méida dissipada em condução na ponte retificadora:

$$\mathbf{P}_{\mathbf{Bi}} \coloneqq 2\mathbf{r}_{\mathbf{T}} \cdot \left(1.2 \cdot \mathbf{I}_{\mathbf{S2}_\mathbf{md}}\right)^2 + \mathbf{V}_{\mathbf{Fb}} \cdot \mathbf{I}_{\mathbf{S2}_\mathbf{md}}$$

Retificadores das fontes mais externas

Potência méida dissipada em condução na ponte retificadora:

$$P_{\text{Bo}} := 2r_{\text{T}} \cdot \left(1.2 \cdot I_{\text{S1}_{\text{md}}}\right)^2 + V_{\text{Fb}} \cdot I_{\text{S1}_{\text{md}}}$$

 $P_{Bi} = 23.773 \text{ W}$

 $P_{D_{tot}} = 0 W$



151 A Rthju H	Rthon_St	Ribch D1' Rohjo S1' FS1'
T01		
1,702		
0	14.4.4	
	Tribok 41	
Lot O weito"as		wound po. world on. 100.
732	0.05	
_	0.05	
-0WA		
P51 (r) Robje 53	Rthch 53	Pthch 52' Pthje 52'
7953		- F22
Q 200	10.6.6	644 844 6
Section and	Philards, Sal	Rabah Fill Balance Fill TELL
134 (C) Keller 24		when at which at the
7184		
- 0 - ~~~-		
P01(T) Rthit D1	Sthch D1	Rthch_D4' Rthjc_D4' FD4'
Ttd		
PO2 Printer D2	Rears D2	Rthen Di' Rthan Di' HDi'
the following the		the second second
PO3 Rubje_10	Reach_D3	Rubch D2' Rubje D2'
		PDS -
- G- 34A-	-200	
DOA Debas Ba	17343 D4	Balance Ball Driver Tell TELL
ret heige_ri	Posta Di	HIDER DT. HEIGE AL ALL
~		–
-0+-W-		
Plgi _ Fthje lgl	Reach_Dut	Rthick lgs Rthju bgs Flot
710		
1.0004		
	-'NN	
Flag Athenia 200	Reach Duty	Rubick Just Rubic Dort PDrrd
THORSE STORE		
• Traffic		
PQ4_tot	1.4.4.4	
Fig" Rthic_Do7	3th00_007	Rthick_Suit Rthic_Rold FDg10
- (+) + "MA	- 1/1/	
PEGT ALL PRAIN DWG	Frick Lot	Bratch has stand tos PDgs
TING THE TRACE	10000-100	NATION NOT AN A
c 1 % (b);		
A 1444	1.4.4.4	
PDQS Rthjc_DgD	htps://www.ogs	scator_pgs Nobje_1g3 plgs
W-	-'w	
ZDUIL MEALS DOLL	Athen Doti	Pthick Juli Schoo Pull Figil
(2) 2643	10.0.0	AAA
- OF W		
FROI Rthjs_Boi	scheh_Bol	MINGE BO2 Robby Bo2 PB03
Tjbi-		
_		
PB11 Relajo Bii	Sthch Bil	Rthch Hi2 Rthjc Bil PH18
	0	
man 67.2	Ta OH	
1360-		5
1360-0		
1360-0		. Ithia
13400		, Frada
nuc.		, Ithia
100	Ta G	5 Jeans
1340	TA C) Italia

m) Determinação do dissipador:

Temperatura máxima de junção, 80% da menor temperatura de junção dos semicondutores:

$$T_{j} := 0.8 \min(T_{j}D_{g}, T_{j}IGBT, T_{j}d, T_{j}b)$$

Perdas máxima em um IGBT:

$$P_{S_max} := max(P_{S1_tot}, P_{S2_tot}, P_{S3_tot}, P_{S4_tot})$$

Temperatura de dissipador necessária para os IGBTs:

$$Td_{S} := T_{j} - P_{S_{max}} (R_{thjc_{IGBT}} + R_{thch_{IGBT}})$$

Perdas máxima em um diodo de grampo:

$$P_{Dg_{max}} := max(P_{D1_{tot}}, P_{D3_{tot}}, P_{D5_{tot}})$$

Temperatura de dissipador necessária para os diodos de grampo:

$$Td_{Dg} := T_j - P_{Dg_{max}} (R_{thjc_{Dg}} + R_{thch_{Dg}})$$

Temperatura de dissipador necessária para os diodos em anti-paralelo com os IGBTs:

$$Td_{D} := T_{j} - P_{D_{tot}} \cdot (R_{thje_{d}} + R_{theh_{d}})$$

Perdas máxima em uma ponte retificadora:



 $Td_{D} = 100 K$



$$\begin{split} & P_{B_max} := \max \bigl(P_{Bi}, P_{Bo} \bigr) & \hline P_{B_max} = 23.773 \ W \end{split} \\ & \mathsf{Temperatura de dissipador necessária para uma ponte retificadora: \\ & \mathsf{Td}_B := \mathsf{T}_j - \mathsf{P}_{B_max} \cdot \bigl(\mathsf{R}_{thje_b} + \mathsf{R}_{thch_b} \bigr) & & \mathsf{Td}_B = 54.832 \ \mathsf{K} \end{split} \\ & \mathsf{Máxima temperatura de dissipador: \\ & \mathsf{Td}_{max} := \operatorname{floor} \Biggl(\frac{\min \bigl(\mathsf{Td}_S, \mathsf{Td}_{Dg}, \mathsf{Td}_D, \mathsf{Td}_B \bigr)}{\mathsf{K}} \Biggr) \cdot \mathsf{K} & & \mathsf{Td}_{max} = 54 \ \mathsf{K} \end{aligned} \\ & \mathsf{Potência total dissipada pelos semicondutores: \\ & \mathsf{P}_S := 2 \cdot \Bigl(\mathsf{P}_{S4_tot} + \mathsf{P}_{S3_tot} + \mathsf{P}_{S2_tot} + \mathsf{P}_{S1_tot} + \mathsf{P}_{D_tot} \Bigr) & & \mathsf{P}_{Dg} = 27.213 \ \mathsf{W} \end{aligned} \\ & \mathsf{P}_{Dg} := 2 \cdot \Bigl(\mathsf{P}_{Bi} + \mathsf{P}_{Bo} \Bigr) & & \mathsf{P}_{B} = 63.301 \ \mathsf{W} \end{aligned} \\ & \mathsf{P}_{tot} := \mathsf{P}_S + \mathsf{P}_{Dg} + \mathsf{P}_{B} & & \mathsf{P}_{tot} = 224.975 \ \mathsf{W} \end{split}$$

Resistência térmica do dissipador:

APÊNDICE 4

ENSAIO DE TRANSFORMADORES TRIFÁSICOS



Ensaio de Transformadores Trifásicos ligação ∆Y

Descrição:

Ensaio de transformadores trifásicos, com uso do método dos dois wattímetros. O ensaio em vazio é feito de acordo com a fig. 01. O ensaio em curto-circuito é feito de acordo com a fig. 02.

\square	-	A1	Trafe 3+
Foste	Varivelt 30	^2 <u>+</u>	×2 H2
			50 go





fig.02

S _n := 3500W
$V_p := 380V$
$V_s := 220V$

$V_{1n} := 220V$ $I_{01} := 1.19A$ $I_{02} := 1.24A$ $I_{03} := 0.87A$ $W_1 := 150W$ $W_2 := 125W$ $V_{BT} := 221.1V$ $V_{AT} := 371.6V$

$V_{\rm F} = 127.0$	17	V

I _{oL} =	1.1 A
I _{oF} =	1.1 A

$W_{oF} = 91.67 V$	V
--------------------	---

cos	φ =	0.656

1) Dados do Transformador

Potência nominal Tensão primária nominal Tensão secundária nominal

2) Ensaio em vazio

Dados do ensaio:

a) Tensão	primária	nominal
-----------	----------	---------

- b) Corrente primária no enrolamento 1 em vazio
- c) Corrente primária no enrolamento 2 em vazio
- d) Corrente primária no enrolamento 3 em vazio
- e) Potência medida no wattímetro 1
- f) Potência medida no wattímetro 2
- g) Tensão Medida no lado de baixa tensão (alimetnação do ensaio)
- h) Tensão Medida no lado de alta tensão

Modelo monofásico equivalente

modelo monolableo equivalente	V	
Tensão de fase	$V_{F} := \frac{V_{1n}}{\sqrt{3}}$	V _F =
Corrente em vazio:	$I_{oL} := \frac{I_{01} + I_{02} + I_{03}}{3}$	I _{oL}
Corrente de fase	$\mathbf{I}_{oF} \coloneqq \mathbf{I}_{oL}$	I _{oF}
Potência equivalente por fase	$W_{oF} := \frac{W_1 + W_2}{3}$	WoF
Fator de deslocamento	$\cos_{\varphi} \coloneqq \frac{W_{oF}}{V_{F} \cdot I_{oF}}$	cos _φ



	$\phi := \operatorname{acos}(\cos_{\phi}) \cdot \frac{180}{\pi}$	φ = 48.998
Corrente ativa	$I_{op} := \frac{W_{oF}}{V_F}$	$I_{op} = 0.722 \text{ A}$
Corrente reativa	$I_{oq} := \sqrt{I_{oF}^2 - I_{op}^2}$	$I_{oq} = 0.83 \text{ A}$
Impedância magnetizante	$Z_m := \frac{V_F}{I_{oF}}$	$Z_{\rm m} = 115.47 \ \Omega$
Resistência do ramo magnetizante	$R_{m} := \frac{W_{oF}}{I_{op}^{2}}$	$R_m = 176 \Omega$
Reatância do ramo magnetizante	$\mathbf{X}_{\mathbf{m}} \coloneqq \mathbf{j} \frac{\mathbf{V}_{\mathbf{F}}}{\mathbf{I}_{\mathbf{oq}}}$	X _m = 153.003i Ω
Indutância do ramo magnetizante	$L_{m} \coloneqq \frac{X_{m}}{j \cdot 2 \cdot \pi \cdot 60 Hz}$	L _m = 0.406 H
Corrente de linha nominal	$I_{Ln} := \frac{S_n}{\sqrt{3} \cdot V_{1n}}$	I _{Ln} = 9.185 A
Corrente magnetizante percentual	$I_{0\%} := \frac{I_{oF}}{I_{Ln}}$	I _{0%} = 11.976%
Relação de transformação nominal (do transformador ideal)	$K_n := \frac{V_p}{V_s}$	K _n = 1.727
Relação de transformação nominal (entre enrolamentos)	$\mathbf{a}_{n} \coloneqq \frac{\mathbf{V}_{p}}{\mathbf{V}_{s}} \cdot \sqrt{3}$	a _n = 2.992
Relação de transformação (do transformador ideal)	$\mathbf{K}_{\mathbf{r}} \coloneqq \frac{\mathbf{V}_{\mathbf{A}\mathbf{T}}}{\mathbf{V}_{\mathbf{B}\mathbf{T}}}$	K _r = 1.681
Relação de transformação (entre enrolamentos)	$\mathbf{a}_{\mathbf{r}} \coloneqq \frac{\mathbf{V}_{\mathbf{AT}}}{\mathbf{V}_{\mathbf{BT}}} \cdot \sqrt{3}$	a _r = 2.911



3) Ensaio em curto-circuito (realizado no lado de AT- Δ)





Fator de correção das resistências dos enrolamentos:				
$\mathbf{F}_{CR} \coloneqq 1 + 0.0039 \cdot \left(\mathbf{T}_{\theta} - \mathbf{T}_{w}\right)$		$F_{CR} = 1.175$		
Corrente média do ensaio CC I _{CC}	$T_{c} := \frac{I_{aCC} + I_{bCC} + I_{cCC}}{3}$	I _{CC} = 5.567 A		
Potência total do ensaio de CC	$W_{CC} := W_{1CC} + W_{2CC}$	W _{CC} = 100 W		
Corrente nominal primária:	$I_{1n} := \frac{S_n}{\sqrt{3} \cdot V_p}$	I _{1n} = 5.318 A		
Tensão de curto-circuito nominal	$V_{CC_n} := \frac{V_{CC} \cdot I_{1n}}{I_{CC}}$	V _{CC_n} = 11.65 V		
Potência de curto-circuito nominal	$W_{CC_n} := \frac{I_{1n}^2}{I_{CC}^2} \cdot W_{CC}$	W _{CC_n} = 91 W		
Relação percentual de tensão de curto-circuito	$V_{CC\%} := \frac{V_{CC}}{V_{1n}}$	V _{CC%} = 5.545 %		
Resistência percentual	$R_{\%} := \frac{W_{CC_n}}{S_n}$	R _% = 2.607 %		
Impedância percentual	$Z_{\%} := \frac{V_{CC_n}}{V_{1n}}$	Z _% = 5.297 %		
Reatância percentual	$X_{0_0} := \sqrt{Z_{0_0}^2 - R_{0_0}^2}$	X _% = 4.611 %		
c) Modelo monofásico do ensaio de CC				
Tensão de curto circuito por fase	$V_{CCf} := \frac{V_{CC_n}}{\sqrt{3}}$	V _{CCf} = 6.729 V		
Potência de CC por fase	$W_{CCf} := \frac{W_{CC_n}}{3}$	$W_{CCf} = 30.42 W$		
Resistência do enrolamento primário	$R_{1e} := \frac{W_{CCf}}{2 \cdot I_{1n}^2}$	$R_{1e} = 0.538 \ \Omega$		
Resistência do enrolamento primário com correção pela temperatura	$R_1 := R_{1e} \cdot F_{CR}$	$R_1 = 0.632 \ \Omega$		
Potencia aparente por fase do ensaio de CC	$S_{CCf} := I_{1n} \cdot V_{CCf}$	S _{CCf} = 35.781 W		
Potência reativa por fase do ensaio de CC	$Q_{CCf} := \sqrt{S_{CCf}^2 - W_{CCf}^2}$	Q _{CCf} = 18.84 W		
Reatância indutiva do enrolamento primário	$\mathbf{X}_1 := \mathbf{j} \frac{\mathbf{Q}_{\mathrm{CCf}}}{2 \cdot \mathbf{I}_{1n}^2}$	X ₁ = 0.333i Ω		


Para o modelo monofásico tem-se:

$r_{1Y} := R_1$
$r_{1\Delta} := R_1 \cdot 3$
$x_{1Y} := X_1$
$\mathbf{l_{1Y}} \coloneqq \frac{\mathbf{x_{1Y}}}{\mathbf{j} \cdot 2 \cdot \pi \cdot 60 \mathrm{Hz}}$
$x_{1\Delta} := X_1 \cdot 3$
$l_{1\Delta} \coloneqq \frac{x_{1\Delta}}{j \cdot 2 \cdot \pi \cdot 60 \text{Hz}}$
$r_{2Y} := \frac{R_1}{K_*^2}$
$r_{2\Delta} := r_{2Y} \cdot 3$
$\mathbf{x}_{2\mathbf{Y}} \coloneqq \frac{\mathbf{X}_1}{\mathbf{K}_r^2}$
$l_{2Y} := \frac{x_{2Y}}{1 \cdot 2 \cdot \pi \cdot 60 \text{Hz}}$
$x_{2\Delta} := x_{2Y}^{-3}$
$l_{2\Delta} := \frac{x_{2\Delta}}{j \cdot 2 \cdot \pi \cdot 60 Hz}$
$R_{mY1} \coloneqq R_m \cdot {K_r}^2$
$R_{m\Delta 1} := 3 \cdot R_{mY1}$
$x_{mY1} \coloneqq x_m \cdot {\kappa_r}^2$
$L_{mY1} := \frac{X_{mY1}}{\frac{1}{1 + 2\pi \pi \cdot 60Hz}}$
$X_{m\Delta 1} := 3 \cdot X_{mY1}$
$L_{m\Delta 1} := \frac{X_{m\Delta 1}}{i \cdot 2 \cdot \pi \cdot 60 Hz}$
$K_{\Delta\Delta} := K_r$
$K_{\Delta Y} := K_{T} \cdot \sqrt{3}$
Δ - Υ
$l_{1\Delta} = 2.651 \text{ mH}$
$r_{1\Delta} = 1.897 \ \Omega$
$L_{m\Delta 1} = 3.439 \text{ H}$ R = 1.491 kO
$l_{2V} = 0.313 \text{ mH}$
$r_{2Y} = 0.224 \ \Omega$
$K_{\Delta Y} = 2.911$
Rendimento:
s _n
$\eta := \frac{1}{S_n + 3 \cdot W_{oF} + 3W_{CCf} \cdot F_{CR}}$

$r_{1Y} = 0.632 \ \Omega$
$r_{1\Delta} = 1.897 \ \Omega$
$x_{1Y} = 0.333i \Omega$
$l_{1Y} = 0.884 \mathrm{mH}$
$x_{1\Delta} = 0.999i \Omega$
$l_{1\Delta} = 2.651 \text{ mH}$
$r_{2Y} = 0.224 \ \Omega$
$r_{2\Delta} = 0.671 \ \Omega$
$x_{2Y} = 0.118i \Omega$
1 - 0.313 mH
$I_{2Y} = 0.313 \text{ mm}$
$x_{2\Delta} = 0.3541 \Omega$
$l_{2\Delta} = 0.939 \text{ mH}$
$R_{mY1} = 497.149 \ \Omega$
$R_{m\Delta 1} = 1.491 k\Omega$
X _{mY1} = 432.189i Ω
$L_{mY1} = 1.146 H$
$X_{m\Delta 1} = 1.297 i k\Omega$
$L_{m\Delta 1} = 3.439 \text{ H}$
$K_{\Delta\Delta} = 1.681$
$K_{\Delta Y} = 2.911$
Δ - Δ
$l_{1\Delta} = 2.651 \text{ mH}$
$r_{1\Delta} = 1.897 \Omega$ $L_{m\Delta 1} = 3.439 H$
$R_{m\Delta 1} = 1.491 k\Omega$
$l_{2\Delta} = 0.939 \text{ mH}$ $r_{2A} = 0.671 \Omega$
$K_{\Delta\Delta} = 1.681$
η = 90.153 %





Ensaio de Transformadores Trifásicos ligação 🖽

Descrição:

Ensaio de transformadores trifásicos, com uso do método dos dois wattímetros. O ensaio em vazio é feito de acordo com a fig. 01. O ensaio em curto-circuito é feito de acordo com a fig. 02.



fig.01





1) Dados do Transformador

Potência nominal Tensão primária nominal Tensão secundária nominal

2) Ensaio em vazio

Dados do ensaio:

- a) Tensão primária nominal
- b) Corrente primária no enrolamento 1 em vazio
- c) Corrente primária no enrolamento 2 em vazio
- d) Corrente primária no enrolamento 3 em vazio
- e) Potência medida no wattímetro 1
- f) Potência medida no wattímetro 2
- g) Tensão Medida no lado de baixa tensão (alimetnação do ensaio)
- h) Tensão Medida no lado de alta tensão

Modelo monofásico equivalente

Tensão de fase	$V_F := \frac{V_{1n}}{\sqrt{3}}$	$V_{\rm F} = 127.594 \ {\rm V}$
Corrente em vazio: Corrente de fase	$I_{oL} := \frac{I_{01} + I_{02} + I_{03}}{3}$ $I_{oE} := I_{oL}$	$I_{oL} = 1.285 \text{ A}$ $I_{oF} = 1.285 \text{ A}$
Potência equivalente por fase	$W_{oF} := \frac{W_1 + W_2}{3}$	$W_{oF} = 89.67 W$
Fator de deslocamento	$\cos_{\phi} := \frac{W_{oF}}{V_{F} \cdot I_{oF}}$	$\cos_{\phi} = 0.547$

$V_{1n} := 221V$
$I_{01} := 1.125A$
$I_{02} := 1.58A$
$I_{03} := 1.15A$
$W_1 := 150W$
W ₂ := 119W
V _{BT} := 221V
$V_{AT} := 371V$

n := 5000V

:= 380

= 220





Apêndice 4 Ensaio de Transformadores Trifásicos

	$\phi := \operatorname{acos}(\cos_{\phi}) \cdot \frac{180}{\pi}$	φ = 56.846
Corrente ativa	$I_{op} := \frac{W_{oF}}{V_F}$	$I_{op} = 0.703 \text{ A}$
Corrente reativa	$I_{oq} := \sqrt{{I_{oF}}^2 - {I_{op}}^2}$	I _{oq} = 1.076 A
Impedância magnetizante	$Z_{\rm m} := \frac{V_{\rm F}}{I_{\rm oF}}$	Z _m = 99.295 Ω
Resistência do ramo magnetizante	$R_{m} := \frac{W_{oF}}{I_{op}^{2}}$	R _m = 181.565 Ω
Reatância do ramo magnetizante	$X_m := j \frac{V_F}{I_{oq}}$	X _m = 118.603i Ω
Indutância do ramo magnetizante	$\mathbf{L}_{m} := \frac{\mathbf{X}_{m}}{\mathbf{j} \cdot 2 \cdot \pi \cdot 60 \mathbf{H} \mathbf{z}}$	L _m = 0.315 H
Corrente de linha nominal	$I_{Ln} := \frac{S_n}{\sqrt{3} \cdot V_{1n}}$	I _{Ln} = 13.062 A
Corrente magnetizante percentual	$I_{0\%} := \frac{I_{oF}}{I_{Ln}}$	I _{0%} = 9.838 %
Relação de transformação nominal (do transformador ideal)	$K_n := \frac{V_p}{V_s}$	K _n = 1.727
Relação de transformação nominal (entre enrolamentos)	$\mathbf{a}_{n} := \frac{\mathbf{V}_{p}}{\mathbf{V}_{s}} \cdot \sqrt{3}$	a _n = 2.992
Relação de transformação (do transformador ideal)	$\mathbf{K}_{\mathbf{r}} \coloneqq \frac{\mathbf{V}_{\mathbf{AT}}}{\mathbf{V}_{\mathbf{BT}}}$	K _r = 1.679
Relação de transformação (entre enrolamentos)	$\mathbf{a}_{\mathrm{r}} \coloneqq \frac{\mathbf{V}_{\mathrm{AT}}}{\mathbf{V}_{\mathrm{BT}}} \cdot \sqrt{3}$	a _r = 2.908



3) Ensaio em curto-circuito (realizado no lado de AT-∆) a) Levantamente da curva V1cc=f(l1cc)





Fator de correção das resistências dos enrolamentos:

 $F_{CR} = 1.175$ $F_{CR} := 1 + 0.0039 \cdot (T_{\theta} - T_{w})$ $I_{CC} := \frac{I_{aCC} + I_{bCC} + I_{cCC}}{2}$ Corrente média do ensaio CC [_{CC} = 7.467 A $W_{CC} := W_{1CC} + W_{2CC}$ Potência total do ensaio de CC $W_{CC} = 128 W$ $I_{1n} := \frac{S_n}{\sqrt{3} \cdot V_n}$ Corrente nominal primária: $I_{1n} = 7.597 A$ $V_{CC_n} := \frac{V_{CC} \cdot I_{1n}}{I_{CC}}$ $V_{CC n} = 11.04 V$ Tensão de curto-circuito nominal $W_{CC_n} := \frac{I_{1n}^2}{I_{1n}^2} \cdot W_{CC}$ $W_{CC_n} = 132 W$ Potência de curto-circuito nominal $V_{CC\%} := \frac{V_{CC}}{V_1}$ Relação percentual de tensão de V_{CC%} = 4.91% curto-circuito $R_{0/0} := \frac{W_{CC_n}}{S_n}$ Resistência percentual $R_{\%} = 2.65\%$ $Z_{\%} := \frac{V_{CC_n}}{V_{1n}}$ Impedância percentual Z_% = 4.995 % $X_{0/0} := \sqrt{Z_{0/0}^2 - R_{0/0}^2}$ Reatância percentual X_% = 4.234 % c) Modelo monofásico do ensaio de CC $V_{CCf} := \frac{V_{CC_n}}{\sqrt{3}}$ Tensão de curto circuito por fase $V_{CCf} = 6.373 V$ $W_{CCf} := \frac{W_{CC_n}}{3}$ Potência de CC por fase $W_{CCf} = 44.17 W$ $R_{1e} \coloneqq \frac{W_{CCf}}{2 \cdot I_{1n}^{2}}$ $R_{1e} = 0.383 \Omega$ Resistência do enrolamento primário Resistência do enrolamento primário $R_1 := R_{1e} \cdot F_{CR}$ $R_1 = 0.45 \ \Omega$ com correção pela temperatura $S_{CCf} = 48.417 \text{ W}$ Potencia aparente por fase do ensaio de CC $S_{CCf} := I_{1n} V_{CCf}$ $Q_{CCf} := \sqrt{S_{CCf}^2 - W_{CCf}^2} Q_{CCf} = 19.84 W$ Potência reativa por fase do ensaio de CC $X_1 := j \frac{Q_{CCf}}{2 \cdot I_{1n}^2}$ Reatância indutiva do enrolamento primário $X_1 = 0.172i \Omega$

1.368 mF = 1.349 Ω

= 2.66 H

 $m\Delta 1 = 1.535 \,\mathrm{kG}$ $_{2\Lambda} = 0.485 \, \text{mF}$ = 0.479 Ω

= 1.679



Para o modelo monofásico tem-se:

$r_{1Y} \coloneqq R_1$	$r_{1Y} = 0.45 \ \Omega$	
$r_{1\Delta} := R_1 \cdot 3$	$r_{1\Delta} = 1.349 \ \Omega$	
$x_{1Y} := X_1$	$x_{1Y} = 0.172i \Omega$	
$l_{1Y} := \frac{x_{1Y}}{j \cdot 2 \cdot \pi \cdot 60 \text{Hz}}$	$l_{1Y} = 0.456 \text{ mH}$	
$x_{1\Delta} := X_1 \cdot 3$	$x_{1\Delta} = 0.516i \Omega$	
$l_{1\Delta} := \frac{x_{1\Delta}}{j \cdot 2 \cdot \pi \cdot 60 \text{Hz}}$	$l_{1\Delta} = 1.368 \text{ mH}$	
$r_{2Y} := \frac{R_1}{K_*^2}$	$r_{2Y} = 0.16 \Omega$	
$\mathbf{r}_{2\Delta} \coloneqq \mathbf{r}_{2\mathbf{Y}} \cdot 3$	$r_{2\Delta} = 0.479 \ \Omega$	
$\mathbf{x}_{2Y} \coloneqq \frac{\mathbf{X}_1}{\mathbf{K}_r^2}$	$x_{2Y} = 0.061i \Omega$	
$l_{2Y} := \frac{x_{2Y}}{i_{1}2.\pi \cdot 60Hz}$	$l_{2Y} = 0.162 \text{ mH}$	
$\mathbf{x}_{2\Delta} \coloneqq \mathbf{x}_{2\Upsilon}^{-3}$	$x_{2\Delta} = 0.183i \Omega$	
$1_{2\Delta} := \frac{x_{2\Delta}}{j \cdot 2 \cdot \pi \cdot 60 \text{Hz}}$	$l_{2\Delta} = 0.485 \text{ mH}$	
$R_{mY1} := R_m \cdot K_r^2$	$R_{mY1} = 511.677 $	2
$R_{m\Delta 1} := 3 \cdot R_{mY1}$	$R_{m\Delta 1} = 1.535 k\Omega$	
$X_{mY1} := X_m \cdot K_r^2$	X _{mY1} = 334.24i Ω	2
$L_{mY1} := \frac{X_{mY1}}{1 \cdot 2 \cdot \pi \cdot 60 Hz}$	$L_{mY1} = 0.887 H$	
$X_{m\Delta 1} := 3 \cdot X_{mY1}$	$X_{m\Delta 1} = 1.003i k\Omega$	
$L_{m\Delta 1} := \frac{X_{m\Delta 1}}{1 2 \pi 60 \text{ Mz}}$	$L_{m\Delta 1} = 2.66 H$	
$K_{\Delta\Delta} := K_r$	$K_{\Delta\Delta} = 1.679$	
$K_{\Delta Y} := K_r \cdot \sqrt{3}$	$K_{\Delta Y} = 2.908$	
Δ - Υ		Δ - Δ
$l_{1\Delta} = 1.368 \text{ mH}$		$l_{1\Delta} = 1.368 \text{ m}$
$r_{1\Delta} = 1.349 \ \Omega$		$r_{1\Delta} = 1.349$
$\frac{L_{m\Delta 1}}{R_{m\Delta 1}} = 1.535 \mathrm{k\Omega}$		$L_{m\Delta 1} = 2.00$ $R_{m\Delta 1} = 1.53$
$l_{2Y} = 0.162 \mathrm{mH}$		$l_{2\Delta} = 0.485 \text{m}$
$r_{2Y} = 0.16 \Omega$		$r_{2\Delta} = 0.479$
$K_{\Delta Y} = 2.908$		$K_{\Delta\Delta} = 1.679$
Rendimento:		
n :=		n = 92.17%
$S_n + 3 \cdot W_{oF} + 3 W_{CCf} \cdot F_{CR}$		

APÊNDICE 5

PROJETO DE CIRCUITOS COM FIBRA ÓPTICA

INEP Projeto de Circuitos para Fibra Óptica Modelo HFBR-X5XX

Descrição:

Metodologia de projeto dos circuitos auxiliares para o conjunto de fibras ópticas, baseado no application note 1035, AVAGO tecnologies. Projeto para os modelos de opto emissores e opto receptores das familias HFBR-X5XX

OBS: Os dados de perdas, energias e etc. são dados em dBm, obtidos dos data sheets.

a) Forma de Projetar:

A necessidade fundamental no projeto de ligações com fibra óptica é garantir que o opto receptor receba a quantidade correta de energia luminosa. Para isso tem-se três exigências:

Para saída lógica alta:

a) Energia recebida deve ser MENOR que a máxima P R(H);

Para saída lógica baixa:

b) Energia recebida deve ser MAIOR que a mínima P_{R(L)};

c) Energia recebida deve ser MENOR que a máxima P_{R(L)};

Aprimeira exigência é facil de obter, basta garantir menos de 20uA ao LED emissor ou que a queda de tensão sobre ele seja menor que 1V.

A segunda exigência define a subativação ou sensibilidade limite do receptor. Deve-se garantir que o receptor tenha suficiente energia recebida. Isto define que a menor energia de acoplamento menos a máxima perda no sistema seja MAIOR que a mínima P_{R(L)}, no formato de equação tem-se:

 $P_{Tmin} - \alpha_{max} > P_R(L) \min$

Deve-se iniciar o projeto com a máxima corrente recomendada ao driver emissor, que é de 60mA (0dBm), e diminuir até o ponto desejado ao projeto. Lembrando de se usar no projeto o máximo comprimento do link utilizado, quando calcula-se a máxima perda no sistema.

Outra forma de ver a mesma exigência em termos de *Optical Power Budget* - previsão de energia óptica - (OPB). O OPB é quanta energia óptica pode se "gastar" em perdas no sistema. Isto é definido como a diferença entre a a mínima energia transmitida e a mínima $P_{R(L)}$:

 $OPB := P_{Tmin} - P_R(L) \min$

Para cálculo das perdas usar os dados da fig. 12 e ainda o dado de perda nos conectores de mínimo 0,7dBm e máximo 2.8dBm. A perda total no sistema deve, então, ser menor que o orçamento OPB:

 $\alpha_{\min} < OPB$

Pode ser incluído uma segurança ou margem de energia - *power margin* - (PM) no projeto. Esta margem é incluída para somar a qualquer decréscimo na energia recebida na vida útil do *link*. A energia recebida pode diminuir o tempo devido a aumentos na atenuação da



fibra, devido à contaminações ópticas nos conectores ou compoentes ativos, ou devido à queda na energia do transmissor.

 $\alpha_{max} + PM < OPB$

Uma típica margem de segurança é em torno de 3dB, escolhendo uma margem maior para ambientes ásperos e menor para ambientes menos agressivos. Por exemplo, se a máxima perda do sistema é 12dB e necessita-se uma margem de energia de 3dB, então deve-se fazer uma previsão maior que 15dB. Como outro exemplo, se tem-se um OPB de 10dB e necessita-se uma margem de energia de 3dB, então a máxima perda no sistema deve ser menor que 7dB.

Para calcular a mínima corrente permitida no emissor, determina-se se há alguma sobra de energia após subtrair as perdas do sistema e a margem de energia. É a quantidade que pode diminuir da energia do transmissor diminuido-se a corrente do emissor.

Orçamento_remanescente := $OPB - (\alpha_{max} + PM)^{\blacksquare}$

Neste ponto determina-se a menor corrente de acionamento do emissor. Com base no gráfico da fig. 8, diminui-se o orçamento remanescente a partir de 60mA de corrente de emissor, chegando-se a mínima corrente de ativação.



Figure 9. Typical forward voltage vs. drive current

Figure 12. Cable Attenuation.

O terceiro requisito define a ultrapassagem no limite do receptor. Deve ser garantido que o receptor não receba muita energia. Em outras palavras, a máxima energia óptica recebida possível, a qual é igual a máxima energia transmitida menos a mínima perda do sistema, deve ser MENOR que a máxima P_{R(L)}, equacionando tem-se:

 $P_{Tmax} - \alpha_{min} < P_R(L) \max$



Lembrando de usar o menor link para o cálculo da mínima perda do sistema, caso tenha-se diferentes valores de comprimento de fibras ópticas.

Se a energia óptica recebida for muito alta, então a energia transmitida acoplada deve ser diminuida com o decréscimo da corrente do emissor. Para calcular a máxima corrente de emissor permitida, primeiro determine quanto acima de P_{R(L)max} a energia recebida está.

E então diminui-se a energia transmitida através da equação seguinte:

Quantidade_de_decréscimo := $(P_{Tmax} - \alpha_{min}) - P_R(L) \max$

A energia recebida máxima é obtida do gráfico da fig. 7.

Novamente use a fig. 8 para determinar a máxima e mínima corrente de ativação do emissor e a fig.9 para o projeto do circuito auxiliar. A corrente mínima deve, obviamente, ser menor que a máxima. Caso contrário, deve-se seguir as seguintes recomendações: Use cabo melorado (improved cable);

- 2) Reduza o comprimento máximo do link;
- Restrinja a variação entre o menor e o maior link;
- Reduza o número de conectores (bulkhead connectors).

b) Dados de entrada:

Energia óptica de entrada mínima P_{R(L)min} (data sheet)

Energia óptica de entrada máxima P_{R(L)max} (data sheet)

Energia óptica para nível lógico 1 P_{R(H)} (data sheet)

Comprimento máximo do link:

Perda mínima por metro de fibra (fig. 12)

Perda máxima por metro de fibra (fig. 12)

Perda mínima nos conectores

Perda máxima nos conectores

Margem de segurança

Energia transmitida máxima acoplada (fig. 7)

Energia transmitida mínima acoplada (fig. 7)

c) Perdas máximas e mínimas:

Perdas mínimas:	$\alpha_{\min} := 1_{max} \cdot loss_{m_f} + 2 \cdot loss_{m_c}$	$\alpha_{\min} = 1.55$
Perdas máximas:	$\alpha_{max} := l_{max} \cdot loss_{M_f} + 2 \cdot loss_{M_c}$	α _{max} = 5.87

d) Orçamento mínimo de energia óptica:

 $OPB_{min} := \alpha_{max} + PM$



$\alpha_{\min} = 1.55$	
$\alpha_{\text{max}} = 5.87$	



e) Orçamento máximo de energia óptica:			
	$OPB_{max} := P_{Tmin} - P_{R_Lmin}$	$OPB_{max} = 25.4$	
f) Orçamento de energia óptica remanescente			
Remaining_OPB := OPB _{max}	– OPB _{min}	Remaining_OPB = 16.53	
g) Quantidade de decréscimo			
$Qtd_de_decréscimo := (P_{Tmax} - o)$	$x_{\min}) - P_{R_Lmax}$	Qtd_de_decréscimo = 7.65	

Da fig. 7 tem-se que a *mínima* corrente do emissor deve ser **3mA** e a *máxima* corrente **13,1mA**

REFERÊNCIAS BIBLIOGRÁFICAS

- MALIK, S.; KLUGE, D., ACS1000 world's first standard AC drive for mediumvoltage applications, *ABB Rev., no. 2*, pp. 4-11, 1998.
- YUAN, X., Soft Switching Techniques for Multilevel Inverters. Florianópolis, 1998.
 Tese (Doutorado em Engenharia Elétrica) PPGEEL/INEP, UFSC.
- [3] RODRIGUEZ, J.; BERNET, S.; BIN, W. et al., Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives, Industrial Electronics, IEEE Transactions on, vol. 54, n°. 6, pp. 2930-2945, 2007.
- [4] AKAGI, H., Large static converters for industry and utility applications, *Proc. IEEE*, vol. 89, n°. 6, pp. 976-983, Jun. 2001.
- [5] LAI, J.-S.; PENG, F. Z., Multilevel converters-a new breed of power converters, in: *Industry Applications Conference, 1995. Thirtieth IAS Annual Meeting, IAS '95., Conference Record of the 1995 IEEE*, vol. 3, pp. 2348-2356 vol.3, 8-12 Oct 1995.
- [6] STEIMER, P. K.; GRUNING, H. E.; WERNINGER, J. et al., IGCT-a new emerging technology for high power, low cost inverters, *Industry Applications Magazine, IEEE*, vol. 5, n°. 4, pp. 12-18, 1999.
- [7] ROSSMANN, W. C.; ELLIS, R. G., Retrofit of 22 pipeline pumping stations with 3000-hp motors and variable-frequency drives, *Industry Applications, IEEE Transactions on*, vol. 34, n°. 1, pp. 178-186, 1998.
- [8] SCHEUER, G.; SCHMAGER, T.; KRISHNAN, L. C., Medium voltage drives in the sugar industry, *International Sugar Journal*, vol. 109, n°. 1301, pp. 302-309, 2007.



- [9] SCHMITT, B. P.; SOMMER, R., Retrofit of fixed speed induction motors with medium voltage drive converters using NPC three-level inverter high-voltage IGBT based topology, in: *Industrial Electronics, 2001. Proceedings. ISIE 2001. IEEE International Symposium on*, vol. 2, pp. 746-751 vol.2, 2001.
- [10] TOLBERT, L. M.; FANG ZHENG, P.; HABETLER, T. G., Multilevel converters for large electric drives, *Industry Applications, IEEE Transactions on*, vol. 35, n°. 1, pp. 36-44, 1999.
- [11] KITAGAWA, M.; OMURA, I.; HASEGAWA, S. et al., A 4500 V injection enhanced insulated gate bipolar transistor (IEGT) operating in a mode similar to a thyristor, in: *Electron Devices Meeting*, 1993. IEDM '93. Technical Digest., International, vol., pp. 679-682, 1993.
- [12] WU, B. *High-power converters and AC drives*, Hoboken, N.J. Chichester: IEEE Press, Wiley, John Wiley [distributor], 2006.
- [13] AUERBACH, F.; BAUER, J. G.; GLANTSCHNIG, M. et al., 6.5 kV IGBTmodules, in: Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE, vol. 3, pp. 1770-1774 vol.3, 1999.
- [14] PALMER, P. R.; GITHIARI, A. N., The series connection of IGBTs with active voltage sharing, *Power Electronics, IEEE Transactions on*, vol. 12, n°. 4, pp. 637-644, 1997.
- [15] BRUCKMANN, M.; SOMMER, R.; FASCHING, M. et al., Series connection of high voltage IGBT modules, in: *Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE*, vol. 2, pp. 1067-1072 vol.2, 1998.
- [16] RODRIGUEZ, J.; JIH-SHENG, L.; FANG ZHENG, P., Multilevel inverters: a survey of topologies, controls, and applications, *Industrial Electronics, IEEE Transactions on*, vol. 49, n°. 4, pp. 724-738, 2002.



- [17] ERDMAN, J. M.; KERKMAN, R. J.; SCHLEGEL, D. W. et al., Effect of PWM inverters on AC motor bearing currents and shaft voltages, *Industry Applications, IEEE Transactions on*, vol. 32, n°. 2, pp. 250-259, 1996.
- [18] HAORAN, Z.; VON JOUANNE, A.; SHAOAN, D. et al., Multilevel inverter modulation schemes to eliminate common-mode voltages, *Industry Applications, IEEE Transactions on*, vol. 36, n°. 6, pp. 1645-1653, 2000.
- [19] BAKER, R. H., Bridge converter circuit, USA,to Exxon Research & Engineering Company, Florham Park, N.J., U. S. Patent, 1981.
- [20] NABAE, A.; TAKAHASHI, I.; AKAGI, H., A New Neutral-Point-Clamped PWM Inverter, *Industry Applications, IEEE Transactions on*, vol. IA-17, n°. 5, pp. 518-523, 1981.
- [21] MARCHESONI, M.; MAZZUCCHELLI, M.; TENCONI, S., A nonconventional power converter for plasma stabilization, *Power Electronics, IEEE Transactions on*, vol. 5, n°. 2, pp. 212-219, 1990.
- [22] MARUYAMA, T.; KUMANO, M., New PWM control for a three-level inverter, *Proc. Rec. IPEC*, pp. 870–877, 1990.
- [23] MEYNARD, T. A.; FOCH, H., Multi-level conversion: high voltage choppers and voltage-source inverters, in: *Power Electronics Specialists Conference*, 1992. *PESC '92 Record., 23rd Annual IEEE*, vol., pp. 397-403 vol.1, 1992.
- [24] MANJREKAR, M. D.; LIPO, T. A., A hybrid multilevel inverter topology for drive applications, in: *Applied Power Electronics Conference and Exposition*, 1998. *APEC '98. Conference Proceedings 1998.*, *Thirteenth Annual*, vol. 2, pp. 523-529 vol.2, 1998.
- [25] WU, C. M.; LAU, W. H.; CHUNG, H., A five-level neutral-point-clamped H-bridge PWM inverter with superior harmonics suppression: a theoretical analysis, in: *Circuits and Systems, 1999. ISCAS '99. Proceedings of the 1999 IEEE International Symposium on*, vol. 5, pp. 198-201 vol.5, 1999.



- [26] ZHONGYUAN, C.; BIN, W., A Novel Switching Sequence Design for Five-Level NPC/H-Bridge Inverters With Improved Output Voltage Spectrum and Minimized Device Switching Frequency, *Power Electronics, IEEE Transactions on*, vol. 22, n°. 6, pp. 2138-2145, 2007.
- [27] AINSWORTH, J. D.; DAVIES, M.; FITZ, P. J. et al., Static VAr compensator (STATCOM) based on single-phase chain circuit converters, *Generation, Transmission and Distribution, IEE Proceedings-*, vol. 145, n°. 4, pp. 381-386, 1998.
- [28] YIQIAO, L.; NWANKPA, C. O., A new type of STATCOM based on cascading voltage-source inverters with phase-shifted unipolar SPWM, *Industry Applications, IEEE Transactions on*, vol. 35, n°. 5, pp. 1118-1123, 1999.
- [29] HAMMOND, P. W., A new approach to enhance power quality for medium voltage drives, in: *Petroleum and Chemical Industry Conference, 1995. Record of Conference Papers., Industry Applications Society 42nd Annual*, vol., pp. 231-235, 1995.
- [30] SHAKWEH, Y.; LEWIS, E. A., Assessment of medium voltage PWM VSI topologies for multi-megawatt variable speed drive applications, in: *Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE*, vol. 2, pp. 965-971 vol.2, 1999.
- [31] VORPERIAN, V., Simplified Analysis of PWM Converters Using the Model of PWM Switch: Part 1 - Continuous Conduction Mode, VPEC Newsletter Current, pp. 1-09, 1988.
- [32] PINHEIRO, J. R., Conversores CC-CC Três Níveis com comutação sob Tensão Nula. Florianópolis, 1994. Tese (Doutorado em Engenharia Elétrica) – PPGEEL/INEP, UFSC.
- [33] NASCIMENTO, C. B., Estudo dos Inversores de Tensão Multiníveis com Modulação por Largura de Pulso. Florianópolis, 1996. Dissertação (Mestrado em Engenharia Elétrica) – PPGEEL/INEP, UFSC.



- [34] YUAN, X.; BARBI, I., Fundamentals of a new diode clamping multilevel inverter, *Power Electronics, IEEE Transactions on,* vol. 15, n°. 4, pp. 711-718, 2000.
- [35] CHOI, N. S.; CHO, J. G.; CHO, G. H., A general circuit topology of multilevel inverter, in: *Power Electronics Specialists Conference*, 1991. PESC '91 Record., 22nd Annual IEEE, vol., pp. 96-103, 1991.
- [36] CARRARA, G.; GARDELLA, S.; MARCHESONI, M. et al., A new multilevel PWM method: a theoretical analysis, *Power Electronics, IEEE Transactions on*, vol. 7, n°. 3, pp. 497-505, 1992.
- [37] HATTI, N.; HASEGAWA, K.; AKAGI, H., A 6.6-kV transformerless motor drive using a five-level diode-clamped PWM inverter for energy savings of pumps and blowers, in: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, vol., pp. 352-358, 2008.
- [38] PENG, F. Z.; LAI, J.-S., A Static Var Generator Using a Staircase Waveform Multilevel Voltage Source Converter, in: *Proc. Seventh Int. Power Quality Conf.*, vol., pp. 58-66, 1994.
- [39] CASANELLAS, F., Losses in PWM inverters using IGBTs, *Electric Power Applications, IEE Proceedings -*, vol. 141, n°. 5, pp. 235-239, 1994.
- [40] AV02-0730EN: "Application Note 1035". Avago Technologies. 2007. Disponível em: <u>http://www.avagotech.com/docs/AV02-0730EN</u>. Data do acesso: 21/01/2009.
- [41] KAWAMOTO, S.; TANAKA, T.; KIMATA, M. et al., Application of high voltage HVIPM in propulsion control of rail vehicles [intelligent power modules], in: Power Semiconductor Devices and ICs, 2004. Proceedings. ISPSD '04. The 16th International Symposium on, vol., pp. 155-158, 2004.
- [42] THALHEIM, J., Chipset for Flexible and Scalable High-Performance Gate Drivers for 1200 V-6500 V IGBTs, in: *Power Semiconductor Devices and IC's, 2008. ISPSD '08. 20th International Symposium on,* vol., pp. 197-200, 2008.



- [43] GERD, K. Optical Fiber Communications, New York: McGraw-Hill, 1983.
- [44] GHAUSI, M. S. Principles and Design of Linear Active Circuits, New York: McGraw-Hill, 1965.
- [45] Versatile Link "The Versatile Fiber Optic Connection HFBR-0501 Series". Avago Technologies. 2008. Disponível em: <u>http://www.avagotech.com/docs/5988-1765EN</u>. Data do acesso: 21/01/2009.
- [46] AV01-0150EN: "Plastic Optical Fiber Cable and Accessories for Versatile Link". Avago Technologies. 2006. Disponível em: <u>http://www.avagotech.com/docs/AV01-0150EN</u>. Data do acesso: 21/01/2009.
- [47] BARBI, I. *Eletrônica de Potência*. 4 ed., Florianópolis: Ed. do Autor, 2002.