

UNIVERSIDADE FEDERAL DE SANTA CATARINA

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

**RETIFICADORES MONOFÁSICOS E
TRIFÁSICOS COM CARGA DIFERENCIAL
CONTROLADOS POR REGIME DE
DESLIZAMENTO: ANÁLISE, PROJETO E
IMPLEMENTAÇÃO**

**Tese submetida à
Universidade Federal de Santa Catarina
Como parte dos requisitos para a
Obtenção do grau de Doutor em Engenharia Elétrica**

EDWARD LEONARDO FUENTEALBA VIDAL

Florianópolis, Novembro de 2008

RETIFICADORES MONOFÁSICOS E TRIFÁSICOS COM CARGA DIFERENCIAL CONTROLADOS POR REGIME DE DESLIZAMENTO: ANÁLISE, PROJETO E IMPLEMENTAÇÃO

EDWARD LEONARDO FUENTEALBA VIDAL

‘Esta Tese foi julgada adequada para obtenção do Título de Doutor em Engenharia Elétrica, na área de concentração de Eletrônica de Potência, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.’

Prof. Ivo Barbi, Dr. Ing.
Orientador

Coordenador do Programa de Pós-Graduação em Engenharia Elétrica
Prof. Katia Campos de Almeida, Ph.D.

Banca Examinadora:

Prof. Ivo Barbi, Dr. Ing.
Presidente

Prof. Ivan Eidt Colling, Dr.

Prof. Gilberto Costa Drumond Souza, Ph.D.

Prof. Marcelo Lobo Heldwein, Dr.

Prof. Enio Valmor Kassick, Dr.

Prof. Samir Ahmad Mussa, Dr.

“La inteligencia consiste no sólo en el conocimiento, sino también en la destreza de aplicar los conocimientos en la práctica”

Aristóteles

A mi esposa Yeriza y mi hijo Matias

A mis padres Manuel e Isabel, hermana y familiares

AGRADECIMENTOS

Meus agradecimentos são para todos àqueles que têm a intenção de difundir o conhecimento científico e tecnológico, melhorarem a qualidade de vida e, principalmente, enriquecer a humanidade com saber e dignidade.

Agradeço a Deus por iluminar meu caminho, me dando forças para vencer todas as dificuldades.

Ao Professor Ivo Barbi, pelo seu incentivo, apoio e amizade desenvolvida no decorrer da orientação deste trabalho.

Ao Professor Ivan Eidt Colling, pelo seu apoio, amizade e suporte técnico entregue no decorrer deste trabalho.

Aos Professores do Instituto de Eletrônica de Potência (INEP-UFSC): Arnaldo José Perin, Denizar Cruz Martins, Enio Valmor Kassick, João Carlos dos Santos Fagundes, Hari Bruno Mohr e Samir Ahmad Mussa, pela notável dedicação a excelência do ensino e pesquisa neste laboratório.

Aos membros da banca examinadora pela disposição em analisar, criticar e dar contribuições para a finalização deste trabalho.

Aos Mestrandos e Doutorandos: Carlos Illa Font, Alceu André Badim, André Bardermarker, Mateus, Jean P. Rodriguez, Cícero Postiglioni.

Aos demais colegas bolsistas, mestrandos e doutorandos que sempre estiveram dispostos a dar apoio e incentivo.

Aos ex-funcionários do INEP Patrícia Schmitt, e Rafael e aos funcionários do INEP Abraham Hipolito, Regina, Antonio Luiz S. Pacheco e Luiz Marcellus Coelho pela amizade e auxílio.

À Universidade de Antofagasta e Capes por viabilizarem a realização deste trabalho.

A minha esposa e filho, que deram o suporte e a companhia durante meus estudos, apoiando e dando força nos momentos difíceis e compartilhando minha felicidade nos momentos felizes, nesta bela e inesquecível cidade.

A meus pais, Manuel e Isabel os quais contribuíram em minha formação humana e profissional dando as ferramentas necessárias para alcançar esta meta.

Resumo da Tese apresentada à UFSC como parte dos requisitos necessários
para a obtenção do grau de Doutor em Engenharia Elétrica

RETIFICADORES MONOFÁSICOS E TRIFÁSICOS COM CARGA DIFERENCIAL CONTROLADOS POR REGIME DE DESLIZAMENTO: ANÁLISE, PROJETO E IMPLEMENTAÇÃO

Edward Leonardo Fuentealba Vidal

Novembro / 2008

Orientador: Prof. Ivo Barbi, Dr. Ing

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico

Palavras-chave: Conversores CA-CC; conversores CC-CA; qualidade de energia;
sistemas com estrutura variável; fontes de alimentação

Número de páginas: 225

Resumo: Este trabalho apresenta o estudo de dois retificadores abaixadores, um monofásico e sua versão trifásica, além de elaborar o projeto e construção do retificador trifásico proposto por Colling e Barbi. As principais características destes retificadores são: empregar células de comutação tradicionais, permitir a transferência de energia em forma bidirecional, por meio da inversão dos sinais de referência, obter uma tensão de saída menor, igual ou maior que sua tensão de entrada e conseguir uma baixa THD e um elevado fator de potência para a corrente alternada na entrada. Os conversores são analisados como conexões de subconversores independentes, controlados por regime de deslizamento com esquema de comutação descentralizado. Este controle permite obter um sistema mais robusto e de fácil implementação. Na parte inicial do trabalho, faz-se uma revisão das topologias propostas, que operam com carga ligada em forma diferencial, elaboradas no Instituto de Eletrônica de Potência da UFSC. Posteriormente, apresenta-se a análise matemática, resultados de simulações numéricas dos diversos retificadores propostos e os resultados de ensaios dos retificadores, monofásico e trifásico implementados neste trabalho.

Abstract of Thesis presented to UFSC as a partial fulfillment of the requirements for the degree of Doctor in Electrical Engineering.

SINGLE-PHASE AND THREE-PHASE RECTIFIER WITH DIFFERENTIAL LOAD CONTROLLED BY SLIDING REGIME: ANALYSIS, PROJECT AND IMPLEMENTATION

Edward Leonardo Fuentealba Vidal

November / 2008

Advisor: Prof. Ivo Barbi, Dr. Ing

Area of Concentration: Power Electronic and Electrical Driver

Keywords: AC-DC Power conversion; DC-AC power conversion; power quality; power supplies; variable structure system

Number of pages: 225

Abstract: This work presents the study of two step-down rectifiers, a single-phase and its three-phase version, in addition to develop the design and implementation of the three-phase rectifier proposed by Colling and Barbi. The main characteristics of these rectifiers are: to use of conventional switching cells, to allow the bidirectional energy transfer, through the inversion of the reference signal, to obtain an output voltage lower, equal or larger than the peak value of the input voltage and to achieve a reduction of input current THD and a high power factor. The converters are analyzed as a connection of independent subconverters, controlled by sliding mode with decentralized switching scheme. This control, allows to obtain a robust system and a straightforward implementation. Initially a revision of the proposed topologies that operate with differential load connected is done in the research of the Power Electronics Institute of the UFSC. Subsequently, mathematical analyses are shown, resulted from numerical simulations of the different proposed rectifiers and the experimental results of the rectifiers tests, for both, single-phase and three-phase versions implemented in this work.

Resumo de la Tezo prezentita al UFSC kiel parta postulo por la havigo de la titolo de Doktoro pri Elektra Inĝenierarto

**UNUFAZAJ KAJ TRIFAZAJ REKTIFILOJ KUN SUBTRAHE
KONEKTITA ŜARGO REGULIGITAJ PER REĜIMO DE GLITADO:
ANALIZO, PROJEKTO KAJ EKESTIGO**

Edward Leonardo Fuentealba Vidal

Novembro / 2008

Gvidanto: Prof. Ivo Barbi, Dr.Ing.

Fako de Koncentriĝo: Povuma Elektroniko kaj Elektra Funkciigado.

Ŝlosilvortoj: AK-KK konvertiloj; KK-AK konvertiloj; energikvalito; sistemoj kun variigebla strukturo; nutrofontoj.

Nombro da paĝoj: 225

Resumo: En tiu ĉi laboro oni prezentas la studon de du tensimallevaj rektifiloj: unu el ili estas la unufaza kaj la alia estas ĝia trifaza versio. Krome, oni prezentas la projekton kaj pridiskutas la ellaboradon de la trifaza rektifilo proponita de Colling kaj Barbi. La ĉefaj ecoj de la menciitaj strukturoj estas: ili uzas la tradiciajn ŝaltĉelojn, ili ebligas la energitransdonon el AK- al KK-nutrofonto kaj inverse, estante tiu inversigo de la energifluo efektivebla per simpla inversigo de du referencaj signaloj, ili kapablas disponigi elirtension pli malalta, egala aŭ pli alta ol la enirtensio kaj ili permesas la funkciadon kun malalta rilatumo de harmondistordo (RHD) ĉe la enirkurento kaj kun alta agofaktoro. La konvertiloj estas analizataj kiel konektaĵoj de sendependaj subkonvertiloj, reguligataj per reĝimo de glitado kun malcentralizan skemon de ŝaltigo. En la komenca parto de la laboro, oni revizias la strukturojn, kiuj nutras ŝarĝojn per subtraha konekto, proponitajn kaj ellaboritajn en la Instituto pri Povuma Elektroniko de la Federacia Universitato de Sankta-Katarino. Poste, oni prezentas la matematikan analizon, la rezultojn de nombraj simuloj, same kiel la eksperimentajn rezultojn koncernantajn la unufazan kaj la trifazan rektifilojn ekestigitajn dum ĉi tiu laboro.

SUMÁRIO

SIMBOLOGIA	XIII	
CAPÍTULO 1	INTRODUÇÃO GERAL	1
1.1.	INTRODUÇÃO	1
1.2.	QUALIDADE DA ENERGIA	3
1.3.	RETIFICADORES CLÁSSICOS BIDIRECIONAIS	5
1.3.1.	Retificador <i>Boost</i> (Step-Up)	5
1.3.2.	Retificador <i>Buck</i> (Step-Down)	7
1.4.	TOPOLOGIAS PROPOSTAS	8
1.5.	ORGANIZAÇÃO DO TRABALHO	11
CAPÍTULO 2	REVISÃO DAS TOPOLOGIAS EXISTENTES DE CONVERSORES COM CARGA DIFERENCIAL	12
2.1.	INTRODUÇÃO	12
2.2.	PRINCÍPIO DE OPERAÇÃO DO INVERSOR MONOFÁSICO	18
2.2.1.	Etapas de Operação	19
2.3.	INVERSOR TRIFÁSICO	25
2.4.	RETIFICADOR MONOFÁSICO	28
2.5.	CONCLUSÃO	32
CAPÍTULO 3	RETIFICADOR <i>BUCK</i> (STEP-DOWN) MONOFÁSICO BIDIRECIONAL	33
3.1.	INTRODUÇÃO	33
3.2.	ANÁLISES QUALITATIVA E QUANTITATIVA	36
3.2.1.	Considerações para o funcionamento do circuito	37
3.3.	ANÁLISE DO CIRCUITO	41
3.3.1.	Primeira etapa de operação	41
3.3.2.	Segunda etapa de operação	42
3.4.	FUNCIONAMENTO E IMPLEMENTAÇÃO DO REGIME DE DESLIZAMENTO	44
3.5.	IMPLEMENTAÇÃO DO CONTROLADOR CLÁSSICO	48

3.6. ESPECIFICAÇÕES DE PROJETO	50
3.7. RESULTADOS DE SIMULAÇÕES NUMÉRICAS	55
3.7.1. Operação como Inversor	57
3.7.2. Operação como retificador.....	60
3.8. CONCLUSÃO.....	62
CAPÍTULO 4 PROJETO E IMPLEMENTAÇÃO DE UM PROTÓTIPO	
 MONOFÁSICO	64
4.1. INTRODUÇÃO	64
4.2. PROJETO DO CIRCUITO DE POTÊNCIA	64
4.2.1. Escolha dos Componentes Elétricos	66
4.2.2. Parâmetros de controle por regime de deslizamento	68
4.2.3. Parâmetros do controlador clássico.....	72
4.3. OBTENÇÃO DE SINAIS E PROJETO DE CONTROLE	72
4.3.1. Controle de i_{Lcc}	72
4.3.2. Controle de v_{C1}	73
4.3.3. Controle de i_{Lca}	74
4.3.4. Controle de V_{C2}	75
4.3.5. Somador e comparador com histerese	78
4.3.6. Limitador de corrente para i_{Lcc}	80
4.3.7. Geração dos sinais para acionar o <i>driver</i>	81
4.4. MÉTODO DE PARTIDA	82
4.4.1. Carga inicial do Capacitor C_2	82
4.4.2. Acionamento do Circuito de Potência	83
4.5. RESULTADOS DA SIMULAÇÃO	84
4.6. RESULTADOS EXPERIMENTAIS	88
4.6.1. Operação como retificador.....	88
4.6.2. Operação como inversor.....	94
4.6.3. Desempenho do protótipo monofásico	98
4.7. CONCLUSÃO.....	100

CAPÍTULO 5	TOPOLOGIAS TRIFÁSICAS PROPOSTAS PARA UM CONVERSOR REVERSÍVEL CA-CC.....	102
5.1.	INTRODUÇÃO	102
5.2.	DESCRIÇÃO DA PRIMEIRA TOPOLOGIA.....	102
5.2.1.	Análise Quantitativa e Qualitativa	104
5.2.2.	Simulação do circuito trifásico	106
5.3.	DESCRIÇÃO DA SEGUNDA TOPOLOGIA	111
5.3.1.	Análise Qualitativa e Quantitativa	113
5.3.2.	Controle dos conversores A, B e C.....	123
5.3.3.	Parâmetros utilizados para a simulação numérica do circuito proposto.....	125
5.3.4.	Simulação do circuito trifásico	126
5.4.	CONCLUSÃO.....	131
CAPÍTULO 6	PROJETO E IMPLEMENTAÇÃO DO RETIFICADOR ABAIXADOR TRIFÁSICO.....	132
6.1.	INTRODUÇÃO	132
6.2.	PROJETO DO CIRCUITO DE POTÊNCIA	132
6.2.1.	Projeto de potência das fases A e B.....	134
6.2.2.	Projeto de potência da fase C.....	135
6.3.	DESCRIÇÃO DAS SUPERFÍCIES DE DESLIZAMENTO.....	136
6.3.1.	Superfície de deslizamento das fases A e B	137
6.3.2.	Superfície de deslizamento da fase C	138
6.4.	OBTENÇÃO DE SINAIS E PROJETO DE CONTROLE	139
6.4.1.	Fase A e B	139
6.4.2.	Fase C	147
6.5.	OBTENÇÃO DO ERRO DA CORRENTE I_{LCC}	148
6.5.1.	Obtenção do erro da tensão V_{C1C}	149
6.6.	PARTIDA DO CONVERSOR TRIFÁSICO	151
6.6.1.	Resultados experimentais.....	153
6.6.2.	Desempenho do protótipo.....	163
6.7.	CONCLUSÃO.....	164
	CONCLUSÃO GERAL.....	167

Anexo A. Projeto de controle protótipo monofásico.....	171
Anexo B. Projeto de controle protótipo trifásico proposto.....	187
Anexo C. Projeto de controle protótipo trifásico implementado.....	195
Anexo D. Lista de componentes e circuitos elétricos de protótipos implementados.....	218
REFERÊNCIAS BIBLIOGRÁFICAS	223

SIMBOLOGIA

Símbolos e abreviaturas usadas nos diagramas e equacionamentos

Símbolo	Descrição
A	: Matriz de sistema ou matriz de estado
ampop	: Amplificador operacional
B	: Vetor de entrada ou vetor de controle
BESS	: Sistema de armazenamento de energia em baterias (<i>Battery Energy Storage System</i>)
BJT	: Transistor bipolar de junção (<i>Bipolar Junction Transistor</i>)
C	: Capacitor [F]
CA	: Corrente alternada (como subíndice, é escrito em minúscula)
CC	: Corrente contínua (como subíndice, é escrito em minúscula)
C_d	: Capacitor do filtro de corrente contínua [F]
$C_v(s)$: Função de transferência do controlador de tensão
$C_{SI}(s)$: Função de transferência do circuito PI com filtro
C1FC	: Capacitor 1 do filtro Butterworth do sinal de corrente
C2FC	: Capacitor 2 do filtro Butterworth do sinal de corrente
D	: Interruptor não controlado (diodo); razão cíclica (razão de condução)
Dr	: Diodo retificador do circuito de comando complementar
$d(t)$: Razão cíclica variável no tempo
f_{cd}	: Freqüência de comutação para regime de deslizamento [Hz]
FP	: Fator de Potência
f_{pa}	: Freqüência de corte do filtro passa-altos [Hz]
f_r	: Freqüência da rede [Hz]
f_s	: Freqüência de comutação [Hz]
FT	: Função de transferência
i	: Corrente instantânea [A]
I	: Corrente máxima

IGBT	:	Transistor bipolar com porta isolada (<i>Isolated-Gate Bipolar Transistor</i>)
IGCT	:	Tiristor comutado por porta integrada (<i>Integrated-Gate Commutated Thyristor</i>)
K_1 e K_4	:	Constante de regime de deslizamento da tensão [V/V]
K_2 , K_3 e K_5	:	Constante de regime de deslizamento da corrente [V/A]
K_V	:	Ganho do compensador de tensão
L	:	Indutância [H]
L_d	:	Indutor do filtro de corrente contínua [H]
MCT	:	Tiristor semicondutor-controlado de metal-óxido (<i>Metal-oxide-semiconductor Controlled Thyristor</i>)
MOSFET	:	Transistor de efeito de campo de metal-óxido semicondutor (<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>)
n	:	Ordem do sistema
$N_1, N_2..N_n$:	Pontos do circuito de controle
P	:	Potência [W]
PI	:	Ações de controle proporcional e integral
P_s	:	Potência de saída [W]
PWM	:	Modulação por largura de pulso (<i>Pulse-Width Modulation</i>)
Q	:	Interruptores ideais; Potência reativa
R	:	Resistor [Ω]
R1FC	:	Resistor 1 do filtro Butterworth do sinal de corrente [Ω]
R2FC	:	Resistor 2 do filtro Butterworth do sinal de corrente [Ω]
R3FC	:	Resistor 3 do filtro Butterworth do sinal de corrente [Ω]
R4FC	:	Resistor 4 do filtro Butterworth do sinal de corrente [Ω]
R32 e R38	:	Resistores do circuito inversor com amplificadores operacionais [Ω]
RSA	:	Resistor do circuito somador [Ω]
RS1	:	Resistor do circuito somador que ajusta o valor de S_1 [Ω]
RS2	:	Resistor do circuito somador que ajusta o valor de S_2 [Ω]
RS3	:	Resistor do circuito somador que ajusta o valor de S_3 [Ω]

RSP1	:	Resistor equivalente do paralelo de RS1, RS2, RS3 e RSA [Ω]
Rr	:	Resistor do circuito retificador do comando complementar [Ω]
s	:	Variável Laplaciana [rad/s]
S1, S2,...,S4	:	Interruptores controlados
S ₁ , S ₂ ,...S ₈	:	Constantes da superfície de deslizamento
SCR	:	Retificador controlado de silício (<i>Silicon-Controlled Rectifier</i>)
SW1 e SW2	:	Interruptores do protótipo monofásico
t	:	Variável tempo [s]
t _a	:	Tempo em aberto do interruptor [s]
t _c	:	Tempo em condução do interruptor [s]
THD	:	Distorção harmônica Total ou Taxa de distorção harmônica (<i>Total Harmonic Distortion</i>) [%]
Triac	:	Triodo para corrente alternada (<i>TRIode for Alternating Current</i>)
T _s	:	Período de comutação [s]
UPS	:	Fonte de Alimentação Ininterrupta (<i>Uninterrupted Power Supply</i>)
V	:	Tensão máxima [V]
v	:	Tensão instantânea [V]
VSI	:	Fonte inversora de tensão (<i>Voltage Source Inverter</i>)
Z _n	:	Impedância característica do circuito ressonante [Ω]
α	:	Razão entre S ₂ e S ₃ [A/V]
α_A	:	Razão entre S ₄ e S ₅ [A/V]
α_B	:	Razão entre S ₇ e S ₈ [A/V]
γ	:	Representação do estado dos interruptores; pode assumir os valores 0 ou 1
Δ	:	Indica diferença ou variação
$\Delta\sigma$:	Faixa de histerese [V]
ε	:	Erro, diferença
ζ	:	Coeficiente de amortecimento

σ	:	Superfície de deslizamento
ϕ_i	:	Defasagem da fase i , com relação à origem, no sistema de alimentação trifásico [rad]
φ	:	Ângulo de fase na evolução senoidal (na frequência da rede em graus)
ω	:	Frequência angular da rede de alimentação [rad/s]
ω_{zi}	:	Frequência angular dos zeros [rad/s]
ω_{pi}	:	Frequência angular dos pólos [rad/s]

Índices e subíndices

Símbolo	Descrição
1, 2, 3...N	: Numeração para descrever os componentes
1i, 2i	: Componentes do circuito PI com filtro
0	: Saída
a, b e c ou A, B e C	: Fases do sistema trifásico
C1, C2	: Capacitor 1 ou 2
C1s	: Sinal de saída do sensor de tensão de V_{C1}
cc	: Corrente contínua
ccret	: Operação como retificador, lado de corrente contínua
ccinv	: Operação como inversor, lado de corrente contínua
cret	: Comutação como retificador
cvaz	: Comutação em vazio
cinv	: Comutação como inversor
ca	: Corrente alternada
ch1, ch2, ch3	: Componentes do comparador com histerese
d1, d2, d3, d4	: Divisor de tensão 1, 2, 3 e 4. Relacionado com as medições das tensões V_{c1} e V_{c2}
dif1,...,difn	: Relacionado com componentes dos circuitos diferenciadores
dlz	: Deslizamento
dlz.mín.i	: Limite mínimo para que aconteça o deslizamento sem fugas na operação como inversor

dlz.mín.r	:	Limite mínimo para que aconteça o deslizamento sem fugas na operação como retificador
H-	:	Limite inferior do circuito de histerese
H+	:	Limite superior do circuito de histerese
in	:	Entrada
inv	:	Operação como inversor
L	:	Carga
L1, L2	:	Indutor 1 ou 2
máx	:	Valor máximo
mín	:	Valor mínimo
op-	:	Potencial negativo do amplificador operacional
op+	:	Potencial positivo do amplificador operacional
p	:	Valor de pico
part	:	Partida
pc1,...pcn	:	Componente do circuito limitador de corrente $i_{L_{cc}}$
pi	:	Componente do pólo do controle PI
ps1	:	Potencial da variável S_1 , que relaciona o erro de L_{ca}
ps3	:	Potencial da variável S_3 , que relaciona o erro de L_{cc}
pot1	:	Potenciômetro 1
ref1,...refn	:	Relacionado com os sinais de referência
ret	:	Operação como retificador
rms	:	Valor eficaz (Root Mean Square)
sat	:	Saturação
saIR	:	Lado secundário do transformador de sinal
S1, S2,...,S4	:	Interruptores controlados
sec	:	Secundário
tm	:	Tempo morto
zi	:	Componente do zero do controle PI

Superíndices

Símbolo	Descrição
*	: Indica valor de referência
^	: Perturbação

FIGURAS

Fig. 1.1. Retificador <i>Boost</i> bidirecional baseado na ponte VSI.....	6
Fig. 1.2. Conversor <i>Buck</i> bidirecional baseado em IGBT.....	7
Fig. 1.3. Diagrama do retificador/inversor proposto por Colling e Barbi [7], [9] e [10].	8
Fig. 1.4. Diagrama do retificador abaixador monofásico proposto neste trabalho.	9
Fig. 1.5. Circuito do retificador abaixador trifásico reversível proposto neste trabalho.	10
Fig. 1.6. Circuito do retificador abaixador trifásico reversível implementado [8] e [9].	10
Fig. 2.1. Configuração básica para obter inversão CC-CA [11].....	13
Fig. 2.2. Inversor <i>Buck</i> [11].....	14
Fig. 2.3. Inversor <i>Buck</i> formado por dois conversores CC-CC [11].....	14
Fig. 2.4. Conversor <i>Buck</i> bidirecional em corrente [11].....	14
Fig. 2.5. Inversor <i>Buck</i> , separado em dois blocos [11].....	15
Fig. 2.6. Característica do ganho de tensão em função da razão cíclica do inversor Buck em condução contínua [11].	16
Fig. 2.7. Conversor CC-CC <i>Boost</i> bidirecional em corrente [11].....	17
Fig. 2.8. Inversor <i>Boost</i> monofásico, proposto por Cáceres e Barbi [11], [12] e [13].	17
Fig. 2.9. Característica do ganho de tensão em função da razão cíclica do inversor <i>Boost</i> , em condução contínua [11].	18
Fig. 2.10. Circuito equivalente para a primeira etapa de operação do inversor <i>Boost</i>	20
Fig. 2.11. Circuito equivalente para a segunda etapa de operação do inversor <i>Boost</i>	21
Fig. 2.12. Principais formas de onda [11].	21
Fig. 2.13. Inversor <i>Boost</i> controlado por modos deslizantes [11].....	22
Fig. 2.14. Diagrama blocos do controle por modos deslizantes.	23
Fig. 2.15. Tensão e corrente na carga do inversor <i>Boost</i>	23
Fig. 2.16. Tensões nos capacitores C_1 e C_2	24
Fig. 2.17. Correntes nos indutores L_1 e L_2	24
Fig. 2.18. Circuito do inversor <i>Boost</i> trifásico [14].	25
Fig. 2.19. Tensões nos capacitores C_{1A} , C_{1B} e C_{1C}	26
Fig. 2.20. Tensões de linha na carga.	26
Fig. 2.21. Correntes nos indutores L_{cCA} , L_{cCB} e L_{cCC}	26
Fig. 2.22. Tensão e corrente da fase A na carga.	27
Fig. 2.23. Retificador <i>Buck</i> monofásico reversível [7], [9] e [10].....	28
Fig. 2.24. Circuito de controle conversor esquerdo.	29
Fig. 2.25. Circuito de controle conversor direito.	29

Fig. 2.26. Correntes nos indutores $i_{L_{cc1}}$ e $i_{L_{cc2}}$, na operação como inversor.....	30
Fig. 2.27. Tensões nos capacitores C_1 e C_2 , na operação como inversor.	30
Fig. 2.28. Corrente no indutor L_{ca} e tensão de saída, na operação como inversor.	31
Fig. 2.29. Correntes nos indutores $i_{L_{cc1}}$ e $i_{L_{cc2}}$, na operação como retificador.....	31
Fig. 2.30. Tensões nos capacitores C_1 e C_2 , na operação como retificador.	31
Fig. 2.31. Corrente no indutor L_{ca} e tensão de saída, na operação como retificador.	32
Fig. 3.1. Diagrama básico do inversor derivado do conversor elevador de tensão [11], [12] e [13]......	34
Fig. 3.2. Diagrama do retificador/inversor após a inclusão do indutor L_{ca} [7], [9] e [10]. ...	35
Fig. 3.3. Circuito retificador abaixador monofásico modificado.	35
Fig. 3.4. Circuito do retificador abaixador monofásico, operando como inversor [9]......	37
Fig. 3.5. Primeira etapa da operação do inversor elevador monofásico.	41
Fig. 3.6. Segunda etapa da operação do inversor elevador monofásico.	42
Fig. 3.7. Circuito simplificado: utiliza-se uma fonte de corrente para representar o lado CC.....	48
Fig. 3.8. Simplificação do lado CC e dos interruptores por uma fonte de corrente controlada pela razão cíclica.	49
Fig. 3.9. Tensão nos capacitores C_1 e C_2	51
Fig. 3.10. Variação da razão cíclica do conversor.....	51
Fig. 3.11. Corrente no indutor conectado na fonte CC, operando como inversor.	52
Fig. 3.12. Corrente no indutor conectado na fonte CC, operando como retificador.	52
Fig. 3.13. Freqüência das comutações em função do ângulo de fase em três condições de trabalho: inversor com carga plena, retificador com carga plena e operação em vazio.	54
Fig. 3.14. Limites de tensão para a obtenção do deslizamento sem fuga.....	54
Fig. 3.15. Variação de pico a pico de $i_{L_{cc}}$, durante um intervalo de comutação.....	54
Fig. 3.16. Variação de pico a pico de v_{c1} , durante um intervalo de comutação.....	55
Fig. 3.17. Circuito de potência do retificador abaixador monofásico simulado.....	55
Fig. 3.18. Circuito de controle da Fig. 3.17.....	56
Fig. 3.19. Diagrama do lugar das raízes e resposta em laço aberto da planta e controle.....	57
Fig. 3.20. Resposta da planta com o controlador ao degrau.....	57
Fig. 3.21. Tensão sobre os capacitores C_1 e C_2 , na operação como inversor.	58
Fig. 3.22. Corrente circulante no indutor L_{cc} , na operação como inversor.....	58
Fig. 3.23. Tensão (v_{ca}) e corrente ($i_{L_{ca}}$) no lado CA, na operação como inversor.....	58
Fig. 3.24. Potência instantânea transferida à fonte CA, na operação como inversor.....	59
Fig. 3.25. Tensão sobre os capacitores C_1 e C_2 , na operação como retificador.	60

Fig. 3.26. Corrente circulante no indutor L_{CC} , na operação como retificador.....	60
Fig. 3.27. Tensão (v_{ca}) e corrente (i_{Lca}) no lado CA, na operação como retificador.....	61
Fig. 3.28. Potência instantânea transferida à fonte CA, na operação como retificador.....	61
Fig. 4.1. Circuito de potência do retificador abaixador proposto neste trabalho empregando uma célula de comutação tradicional.	64
Fig. 4.2. Formas de ondas da tensão nos capacitores C_1 e C_2	65
Fig. 4.3. Forma de onda da razão cíclica.	66
Fig. 4.4. Formas de ondas da corrente no indutor CC operando como inversor e como retificador.	66
Fig. 4.5. Variação da frequência de comutação num período da rede.....	69
Fig. 4.6. Curvas de tensões de deslizamento mínimo para a operação como inversor, como retificador e em vazio.....	70
Fig. 4.7. Ondulação de corrente no indutor CC.....	71
Fig. 4.8. Ondulação de tensão no capacitor C_1	71
Fig. 4.9. Medição de i_{LCC} , através do sensor Hall LA25NP.....	72
Fig. 4.10. Circuito do filtro passa-altos de segunda ordem Butterworth [19].	73
Fig. 4.11. Divisor de tensão resistivo a fim de obter o sinal de V_{C1}	73
Fig. 4.12. Medição de i_{Lca} , através do sensor Hall LA25NP.	74
Fig. 4.13. Transformador utilizado para obter o sinal de referência da corrente i_{Lca}	75
Fig. 4.14. Circuito subtrator do sinal de referência com a corrente i_{Lca}	75
Fig. 4.15. Circuito que gera a referência de tensão V_{C2}	75
Fig. 4.16. Divisor de tensão para obter o sinal de V_{C2}	76
Fig. 4.17. Circuito subtrator empregado para subtrair os sinais.	76
Fig. 4.18. Circuito PI com filtro.....	77
Fig. 4.19. Resposta em frequência da equação (4.20).....	78
Fig. 4.20. Circuito inversor.....	78
Fig. 4.21. Circuito somador dos sinais de erro.	79
Fig. 4.22. Circuito comparador com histerese não inversor.	79
Fig. 4.23. Circuito limitador da corrente i_{LCC}	81
Fig. 4.24. Circuito lógico que gera o sinal de entrada ao <i>driver</i>	82
Fig. 4.25. Circuito para energizar o capacitor C_2	83
Fig. 4.26. Corrente pelo indutor CC (i_{LCC}), na operação como retificador abaixador.....	84
Fig. 4.27. Tensões nos capacitores C_1 e C_2 , na operação como retificador abaixador.....	84
Fig. 4.28. Tensão e corrente na entrada do conversor, na operação como retificador abaixador.	85
Fig. 4.29. Corrente pelo indutor CC (i_{LCC}), na operação como inversor elevador.....	86

Fig. 4.30. Tensões nos capacitores C_1 e C_2 , na operação como inversor elevador.....	86
Fig. 4.31. Tensão e corrente na entrada do conversor, na operação como inversor elevador.....	87
Fig. 4.32. Formas de onda utilizadas para medir a frequência de comutação no cruzamento por zero e nos picos positivo e negativo da corrente i_{Lcc} . a) em 0° , escala $40 \mu\text{s/div}$, b) 90° , escala $20 \mu\text{s/div}$, c) 180° , escala $40 \mu\text{s/div}$ e d) 270° , escala $40 \mu\text{s/div}$	89
Fig. 4.33. Formas de onda das tensões nos interruptores: a) em 0° , b) 90° , c) 180° e d) 270° . Escalas 100 V/div. , $40 \mu\text{s/div}$	90
Fig. 4.34. Formas de onda do pulso de comando e tensão nos interruptores: a) em 0° , escala $2 \mu\text{s/div.}$, b) 90° , escala $4 \mu\text{s/div}$, c) 180° , escala $2 \mu\text{s/div}$ e d) 270° , escala $2 \mu\text{s/div}$. Escalas 100 V/div.	91
Fig. 4.35. Forma de onda da corrente i_{Lcc} na operação como retificador abaixador. Escalas 500 mV/div. , 10 ms/div	92
Fig. 4.36. Formas de onda das tensões nos interruptores SW1 e SW2, na operação como retificador. Escalas 100 V/div. , 10 ms/div	92
Fig. 4.37. Formas de onda da tensão e corrente de entrada CA, na operação como retificador abaixador. Escalas 20 V/div. , 1 A/div. , 4 ms/div	93
Fig. 4.38. Decomposição harmônica da corrente i_{Lca} na operação como retificador abaixador.	93
Fig. 4.39. Formas de onda da corrente i_{Lcc} em diversos pontos para medir a frequência de comutação. a) em 0° , b) 90° , c) 180° e d) 270° . Escalas $40 \mu\text{s/div}$	94
Fig. 4.40. Formas de onda das tensões nos interruptores em diversos pontos para medir a frequência de comutação. a) em 0° , escala $40 \mu\text{s/div.}$, b) 90° , escala $40 \mu\text{s/div.}$, c) 180° , escala $20 \mu\text{s/div}$. e d) 270° , escala $40 \mu\text{s/div.}$. Escalas 100 V/div.	95
Fig. 4.41. Formas de onda do pulso de comando e tensão nos interruptores: a) em 0° , escala $2 \mu\text{s/div.}$, b) 90° , escala $2 \mu\text{s/div.}$, c) 180° , escala $2 \mu\text{s/div}$. e d) 270° , escala $4 \mu\text{s/div.}$. Escalas 50 V/div	96
Fig. 4.42. Forma de onda da corrente i_{Lcc} na operação como inversor elevador. Escalas: 1 V/div. , 10 ms/div	97
Fig. 4.43. Forma de onda das tensões nos interruptores SW1 e SW2, na operação como inversor elevador. Escalas: 100 V/div. , 4 ms/div	97
Fig. 4.44. Forma de onda da tensão e corrente de entrada CA, na operação como inversor. Escalas 20 V/div. , 2 A/div. , 10 ms/div	98
Fig. 4.45. Decomposição harmônica da corrente i_{Lca} na operação como inversor elevador.	98

Fig. 4.46. Curvas da THD em função da potência transferida, na operação como retificador abaixador e inversor elevador.....	99
Fig. 4.47. Curvas de Fator de potência em função da potência transferida, na operação como retificador abaixador e inversor elevador.....	99
Fig. 4.48. Fotografia do protótipo monofásico implementado.....	100
Fig. 5.1. Circuito do retificador abaixador monofásico.....	103
Fig. 5.2. Primeira estrutura do retificador abaixador trifásico proposto.	103
Fig. 5.3. Diagrama fasorial das correntes de referência e tensões de fase no lado CA..	105
Fig. 5.4. Formas de onda das correntes nos Indutores CC, na operação como retificador abaixador.	107
Fig. 5.5. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como retificador abaixador.	107
Fig. 5.6. Formas de onda das correntes de CA, na operação como retificador abaixador.	107
Fig. 5.7. Formas de onda da tensão e da corrente da fase A, na operação como retificador abaixador.	108
Fig. 5.8. Formas de onda das correntes nos Indutores CC, na operação como inversor elevador.....	109
Fig. 5.9. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como inversor elevador.	109
Fig. 5.10. Formas de onda das correntes CA, na operação como inversor elevador.	109
Fig. 5.11. Formas de onda da tensão e da corrente da fase A, na operação como inversor elevador.	110
Fig. 5.12. Topologia apresentada por Colling e Barbi [7], [9] e [10].	111
Fig. 5.13. Circuito trifásico proposto por Colling e Barbi [9].....	112
Fig. 5.14. Subsistema A do conversor trifásico da Fig. 5.13 [8], [9].	113
Fig. 5.15. Subsistema B do conversor trifásico da Fig. 5.13 [8] e [9].	114
Fig. 5.16. Subsistema C do conversor trifásico da Fig. 5.13 [8] e [9].	114
Fig. 5.17. Subsistema C [8] e [9].	115
Fig. 5.18. Primeira etapa da operação do subsistema C.....	116
Fig. 5.19. Segunda etapa da operação do subsistema C.....	116
Fig. 5.20. Subsistema A.....	119
Fig. 5.21. Primeira etapa, da operação do subsistema A.....	120
Fig. 5.22. Segunda etapa da operação do Subsistema A.	120
Fig. 5.23. Circuito do conversor A com seu controlador [8] e [9].....	124
Fig. 5.24. Circuito do conversor B com seu controlador [8] e [9].....	124

Fig. 5.25. Circuito do conversor C com seu controlador [8] e [9].....	125
Fig. 5.26. Formas de onda das correntes nos Indutores CC, na operação como retificador abaixador trifásico.....	127
Fig. 5.27. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como retificador abaixador trifásico.	127
Fig. 5.28. Formas de onda das correntes nos indutores CA, na operação como retificador abaixador trifásico.....	127
Fig. 5.29. Formas de onda da tensão e da corrente da fase A, na operação como retificador abaixador trifásico.	128
Fig. 5.30. Formas de onda das correntes nos Indutores CC, na operação como inversor elevador trifásico.....	129
Fig. 5.31. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como inversor elevador trifásico.	129
Fig. 5.32. Formas de onda das correntes nos indutores CA, na operação como inversor elevador trifásico.....	129
Fig. 5.33. Formas de onda da tensão e da corrente da fase A, na operação como inversor elevador trifásico.....	130
Fig. 6.1 Circuito do retificador abaixador trifásico implementado no laboratório	133
Fig. 6.2. Circuito elétrico de potência da fase A	140
Fig. 6.3. Circuito eletrônico para obter o sinal ε_{iLcCA}	140
Fig. 6.4. Circuito elétrico para obter ε_{VC1A}	141
Fig. 6.5. Circuito eletrônico para obter ε_{iLcCA}	143
Fig. 6.6. Circuito eletrônico que permite obter os sinais de tensão de referência das correntes das fases A e B e tensão de referência da fase C.	143
Fig. 6.7. Circuito somador e comparador com histerese não inversor, da fase A.	144
Fig. 6.8. Circuito do sinal de tempo morto e do sinal de comando complementar.	146
Fig. 6.9. Circuito de proteção de sobrecorrentes através L_{ccA}	147
Fig. 6.10. Circuito elétrico de potência utilizado na fase C.....	148
Fig. 6.11. Circuito elétrico para obter o sinal ε_{iLcCC}	148
Fig. 6.12. Circuito eletrônico para obter o sinal ε_{VC1A}	150
Fig. 6.13. Circuito somador e comparador inversor com histerese da fase C.....	151
Fig. 6.14. Circuito elétrico para alimentar o retificador abaixador trifásico.....	152
Fig. 6.15. Formas de onda das correntes i_{LcCA} , i_{LcCB} e i_{LcCC} em diversos ângulos de forma que se consiga a frequência de comutação. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 1 V/div., 40 μ s/div.....	154

Fig. 6.16. Formas de onda das tensões nos interruptores SW1 e SW2, da fase A, em diversos ângulos, de modo que se meça a frequência de comutação. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 100 V/div., 40 µs/div.	155
Fig. 6.17. Formas de onda do tempo morto. a) Escalas 100 V/div., 200 ns/div., b) Escalas 100 V/div., 100 ns/div.	156
Fig. 6.18. Formas de onda das correntes $i_{L_{ccA}}$, $i_{L_{ccB}}$ e $i_{L_{ccC}}$, na operação como retificador abaixador trifásico. Escalas 2 V/div., 10 ms/div.	156
Fig. 6.19. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} na operação como retificador abaixador trifásico. Escalas 100 V/div., 4 ms/div.	157
Fig. 6.20. Formas de onda das correntes de entrada CA, na operação como retificador abaixador trifásico. Escalas 1 A/div., 10 ms/div.	158
Fig. 6.21. Tensão e corrente na fase A, operando como retificador abaixador trifásico. Escalas 50 V/div., 2 A/div., 10 ms/div.	158
Fig. 6.22. Formas de onda das correntes $i_{L_{ccA}}$, $i_{L_{ccB}}$ e $i_{L_{ccC}}$ na operação como inversor elevador trifásico, em diversos ângulos para medir a frequência de comutação. a) em 0°, escala 50 µs/div., b) 90°, escala 100 µs/div., c) 180°, escala 100 µs/div. e d) 270°, escala 50 µs/div.. Escalas 2 V/div.	159
Fig. 6.23. Formas de onda das tensões em SW1 e SW2, da fase A na operação como inversor elevador trifásico. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 200 V/div., 40 µs/div.	160
Fig. 6.24. Formas de onda das correntes $i_{L_{ccA}}$, $i_{L_{ccB}}$ e $i_{L_{ccC}}$, na operação como inversor elevador trifásico. Escala 2 V/div., 10 ms/div.	161
Fig. 6.25. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} na operação como inversor elevador trifásico. Escalas 100 V/div., 10 ms/div.	161
Fig. 6.26. Formas de onda das correntes de entrada CA, na operação como inversor elevador trifásico. Escalas 1 A/div., 10 ms/div.	162
Fig. 6.27. Tensão e corrente na fase A, na operação como inversor. Escalas 50 V/div., 2 A/div., 10 ms/div.	162
Fig. 6.28. Curvas de $THD_{i_{L_{caA}}}$ em função da potência na carga, na operação como retificador e inversor.	163
Fig. 6.29. Curvas de Fator de potência em função da potência na carga, da fase A, na operação como retificador e inversor.	163
Fig. 6.30. Fotografia do protótipo trifásico implementado.	164

CAPÍTULO 1

INTRODUÇÃO GERAL

1.1. INTRODUÇÃO

A eletrônica de potência é o ramo da eletrônica que se refere à aplicação de dispositivos eletrônicos, principalmente semicondutores, ao controle e à transformação de energia elétrica. Isto inclui tanto aplicações em sistemas de controle como de fornecimento de energia elétrica a plantas industriais, incluindo-se ainda a interconexão de sistemas elétricos de potência [1].

O principal objetivo deste ramo é o processamento da energia com a máxima eficiência possível, pelo que se evita utilizar elementos resistivos, potenciais geradores de perdas por efeito Joule. Os principais dispositivos utilizados são os semicondutores trabalhando em modo de corte/saturação (*on/off*), assim como indutores e capacitores.

Para estas aplicações, foi desenvolvida uma série de dispositivos semicondutores de potência, todos os quais derivam do diodo ou do transistor. Entre estes se encontram: **Tiristor** (**SCR** em inglês), **Triac** (**TRI**ode for **AL**ternating **C**urrent), **MOSFET** (**M**etal-**O**xide-**S**emiconductor **F**ield-**E**ffect **T**ransistor), **IGBT** (**I**nsulated **G**ate **B**ipolar **T**ransistor), **IGCT** (**I**ntegrated **G**ate **C**ommutated **T**hyristor) e **MCT** (**M**OS- **C**ontrolled **T**hyristor).

Estes dispositivos são utilizados em equipamentos que se denominam conversores estáticos de potência, classificados em:

- *Retificadores*: Convertem grandezas alternadas em contínuas.
- *Inversores*: Convertem grandezas contínuas em alternadas.
- *Cicloconversores*: Convertem grandezas alternadas em alternadas.
- *Conversor CC-CC*: Convertem grandezas contínuas em contínuas.

Na atualidade, este ramo está assumindo cada vez mais importância devido principalmente à elevada eficiência dos conversores eletrônicos, em

comparação aos métodos tradicionais e sua maior versatilidade. Um passo imprescindível para produzir esta revolução foi o desenvolvimento de dispositivos capazes de manejar as elevadas potências necessárias em tarefas de distribuição elétrica.

As principais aplicações dos conversores eletrônicos de potência são as seguintes:

- **Fontes de alimentação:** Na atualidade, vêm ganhando grande importância subtipos de fontes de alimentação eletrônicas denominadas fontes de alimentação comutadas. Estas fontes se caracterizam por seu elevado rendimento e redução de volume necessário. O exemplo mais utilizado de aplicação se encontra na fonte de alimentação dos computadores.
- **Acionamento de motores:** A utilização de conversores eletrônicos permite controlar parâmetros tais como a posição, a velocidade ou torque fornecido por um motor. Este tipo de controle é utilizado na atualidade nos sistemas de ar-condicionado. Esta técnica, denominada comercialmente como "inversor", substituiu o antigo controle liga/desliga por uma variação de velocidade que permite economizar energia.
- **Aquecimento por indução:** Consiste no aquecimento de um material condutor através do campo gerado por um indutor. A alimentação do indutor se realiza em alta frequência, geralmente na faixa dos quilohertz, de maneira que se fazem necessários conversores eletrônicos de frequência. A aplicação mais comum se encontra nos fogões de indução atuais.
- **Sistemas de alimentação ininterrupta:** Regulam o fluxo de energia, controlando as subidas e as descidas de tensão e de corrente existentes na rede elétrica. Também são conhecidas por seu acrônimo inglês, *UPS (Uninterruptible Power Supply)* [1]. Os dispositivos que são ligados numa *UPS* se denominam cargas críticas. Podem ser

aparelhos médicos, industriais ou de informática e de telecomunicações.

- **Correção do fator de potência:** Sistemas eletrônicos que permitem à rede perceber as cargas não-lineares como uma carga linear (resistor), ajustando e colocando em fase com a tensão de alimentação a forma da onda da corrente de entrada.
- **“Ballasts” eletrônicos para iluminação em alta frequência:** Estes equipamentos permitem a alimentação de lâmpadas de descarga.
- **Interface entre fontes de energia renovável e a rede elétrica:** Utilizando conversores tais como retificadores e inversores controlados, é possível adaptar a energia proveniente de fontes renováveis (eólica, fotovoltaica, térmica, mareomotriz e outras) para o uso domiciliar ou comercial.

1.2. QUALIDADE DA ENERGIA

O termo "qualidade de energia elétrica" se utiliza para descrever as variações da tensão, da corrente e da frequência no sistema elétrico. Historicamente, a maioria dos equipamentos pode operar satisfatoriamente com variações relativamente amplas destes três parâmetros. Nos últimos dez anos, entretanto, foi adicionado ao sistema elétrico um elevado número de equipamentos não tão tolerantes a estas variações. Muitos desses novos equipamentos contêm sistemas controlados através de microprocessadores e outros componentes eletrônicos que são sensíveis aos diversos tipos de distúrbios que ocorrem no sistema elétrico. Entre tais distúrbios podem estar o mergulho ou afundamento de tensão (*Sag*), o salto de tensão (*Swell*) e transitórios provocados por ligar e desligar capacitores, curtos-circuitos e variações bruscas de carga.

A Tabela 1.1 apresenta os principais aspectos analisados pelas concessionárias dos serviços de eletricidade com relação à qualidade do fornecimento de energia elétrica. Alguns fatores apresentados na Tabela 1.1 não

dependem somente da concessionária, mas também do tipo de carga que é instalada ou ligada ao sistema.

Tabela 1.1. Classificação dos distúrbios de tensão observados no sistema elétrico.

CATEGORIAS		Conteúdo Espectral Típico	Duração Típica	Magnitude Típica	
Transientes	Impulsivo	nanossegundo	5ns	< 50ns	
		microssegundo	1 μ s	50ns – 1ms	
		milissegundo	0,1ms	>1ms	
	Oscilatório	Baixa frequência	<5 kHz	0,3 – 50ms	0 -4 pu
		Alta frequência	5 – 500 kHz	20 μ s	0 – 8 pu
Variações de Curta Duração	Instantâneas	Interrupção	-	0,5 – 30 ciclos	<0,1 pu
		SAG	-	0,5 – 30 ciclos	0,1 – 0,9 pu
		SWELL	-	0,5 – 30 ciclos	1,1 – 1,8 pu
	Momentâneas	Interrupção	-	30 ciclos - 3s	<0,1 pu
		SAG	-	30 ciclos - 3s	0,1 – 0,9 pu
		SWELL	-	30 ciclos - 3s	1,1 – 1,4 pu
	Temporária	Interrupção	-	3s – 1min	<0,1 pu
		SAG	-	3s – 1min	0,1 – 0,9 pu
		SWELL	-	3s – 1min	1,1 – 1,2 pu
Variações de Longa duração	Interrupção	-	> 1 min	0,0 pu	
	Subtensão	-	> 1 min	0,8 – 0,9 pu	
	Sobretensão	-	> 1 min	1,1 – 1,2 pu	
Desequilíbrio de tensão		-	Regime Permanente	0,5 – 2%	
Distorções na forma de onda	Componente CC		-	Regime Permanente	0 – 0,1%
	Harmônicas		0 – 100 ^a ordem	Regime Permanente	0 – 20%
	Inter-harmônicas		0 – 6 kHz	Regime Permanente	0 – 2%
	Sulcos (<i>Notching</i>)		-	Regime Permanente	-
	Ruídos		Ampla faixa	Regime Permanente	0 – 1%
Flutuação de Tensão		<25 Hz	Intermitente	0,1 – 7%	
Variações de Frequência		-	<10s	-	

Fonte: Electrical Power System Quality [2]

A presença de cargas não-lineares (retificadores a diodos, cargas eletrônicas, etc...) no sistema elétrico provoca sérios problemas de deformação das formas de onda de corrente e de tensão. Para preservar a natureza senoidal das tensões do sistema elétrico, mantendo assim a qualidade da energia fornecida, foram criadas normas de caráter internacional estabelecendo certas diretrizes a respeito da produção de harmônicos por determinados equipamentos. As duas normas que limitam o conteúdo harmônico foram estabelecidas pela *IEC* (*International Electrotechnical Commission*) e pelo *IEEE* (*Institute of Electrical and Electronics Engineers*) e são conhecidas respectivamente por *IEC/EMC 61000* [3], [4] e *IEEE-519* [5].

1.3. RETIFICADORES CLÁSSICOS BIDIRECIONAIS

Atualmente, são projetados conversores trifásicos e monofásicos com correção de fator de potência e baixa injeção de correntes harmônicas, desta forma é possível atender as solicitações das normas *IEC/EMC 61000* [3], [4] e *IEEE-519* [5]. Assim, são inseridos no sistema elétrico elementos que se comportam como cargas lineares, os quais não provocam deformações consideráveis nas tensões e correntes absorvidas da rede elétrica.

Hoje em dia as aplicações industriais de potência requerem um elevado consumo de energia elétrica, o que leva a especificar equipamentos que consigam processar médias e altas potências. Por esta razão, de preferência, utilizam-se retificadores trifásicos [6], os quais devem ser bem projetados (com alta qualidade de energia), evitando-se desta forma inserir na rede elétrica magnitudes de correntes harmônicas que possam danificar os equipamentos ou redes elétricas vizinhas.

Entre os retificadores trifásicos clássicos mais utilizados podem-se destacar o retificador *Boost (Step-Up)* e o retificador *Buck (Step-Down)*, os quais, com uma modulação apropriada podem proporcionar correntes de entrada, com reduzido conteúdo harmônico.

Na topologia *Boost* o modo de condução contínuo das correntes de entrada minimiza ou elimina a utilização de filtros de entrada, enquanto no retificador *Buck* os filtros de entrada são essenciais para suprimir os harmônicos originados pela frequência de comutação. Em contrapartida, os filtros originam uma defasagem entre as correntes e as tensões de entrada, a qual varia com a carga. Na maioria dos casos, esta defasagem, se não for exagerada, pode ser corrigida pelas malhas de controle em tempo real [6]. A seguir, apresenta-se uma breve descrição de sua operação incluindo-se as vantagens e desvantagens de cada um.

1.3.1. Retificador *Boost (Step-Up)*

É o mais estudado na literatura (em aplicações de correção de fator de potência) e permite obter na saída uma tensão maior que a tensão de alimentação da rede. O fluxo de energia elétrica é bidirecional da entrada, CA,

para a saída, CC, e vice-versa. Este retificador é utilizado, normalmente, nos guindastes, nos elevadores, em acionamentos e em *UPS*.

A Fig. 1.1 apresenta o diagrama de conexão clássico deste circuito. O controle em malha fechada da tensão de saída ajusta a amplitude das correntes, as quais se encontram em fase com as tensões de entrada. A modulação PWM de corrente, da fonte de tensão senoidal, conserva o formato das correntes próximo do formato das tensões de entrada. Desta forma o retificador trabalha com um elevado fator de potência e um baixo conteúdo harmônico.

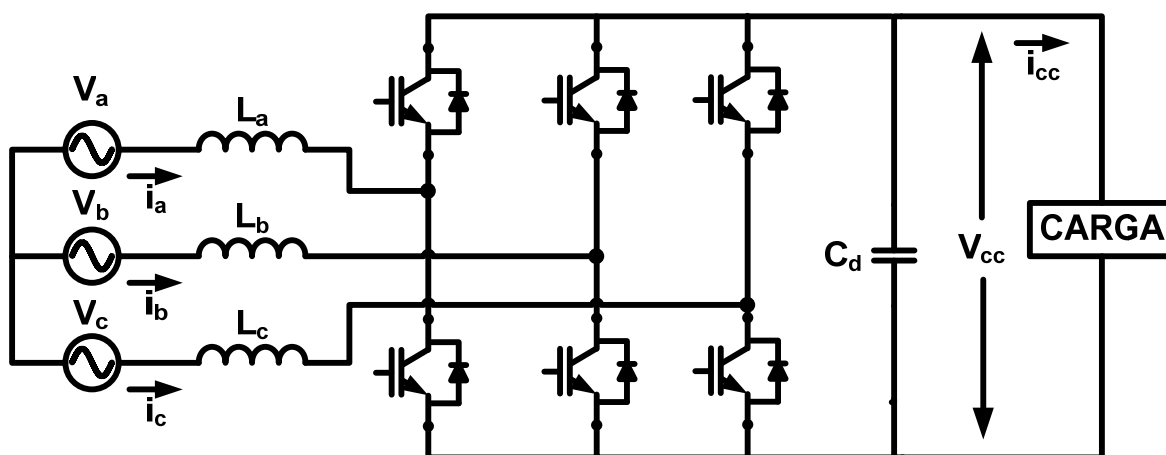


Fig. 1.1. Retificador *Boost* bidirecional baseado na ponte VSI.

Algumas das vantagens apresentadas por este conversor são:

- Bidirecional em fluxo de potência.
- Alto fator de potência e baixo conteúdo harmônico de acordo com as normas *IEEE 519-1992* [5] e *IEC 61000-3-2/IEC 61000-3-4* [3] e [4].
- Regulação da tensão de saída.

Algumas das desvantagens deste conversor são a complexa implementação prática e a possibilidade de ocorrência do curto-circuito de braço (destrutiva). O controle pode ser feito através de variáveis reais, transformação “ $\alpha\beta$ ” de correntes ou transformação de Park das correntes de linha ou de fase.

1.3.2. Retificador *Buck* (Step-Down)

O retificador *Buck* tem a mesma função que um conversor do tipo ponte de tiristores, mas com melhoramento da qualidade da energia em termos de alto fator de potência e redução de correntes harmônicas na entrada, bem como rápida regulação bidirecional da tensão de saída para reversibilidade de fluxo. Conversores deste tipo são desenvolvidos usando *IGBT* com diodos em série em baixas potências e com frequência de comutação elevada, como mostra a Fig. 1.2, resultando em redução do tamanho dos componentes dos filtros.

IGBT, transistores *BJT* e *MOSFET* necessitam de diodos em série para proporcionar capacidade de bloqueio das tensões reversas requeridas neste retificador.

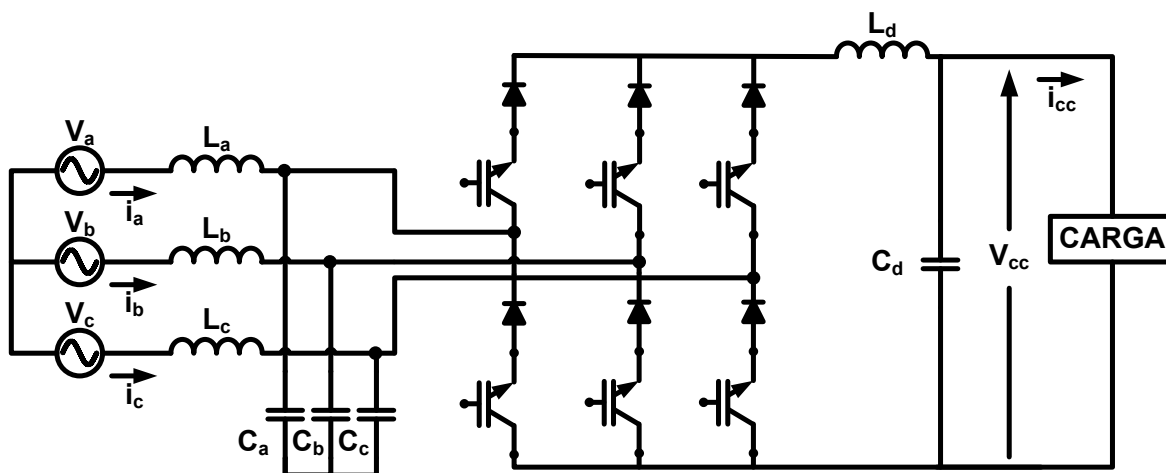


Fig. 1.2. Conversor *Buck* bidirecional baseado em *IGBT*.

As vantagens e as desvantagens deste retificador são as mesmas mencionadas para o retificador trifásico *Boost* bidirecional adicionando-se ainda o fato da vantagem de ter proteção contra curto-circuito na ponte retificadora e a desvantagem de empregar filtros de entrada pesados e volumosos em comparação aos utilizados no retificador trifásico *Boost*.

Os circuitos das Fig. 1.1 e Fig. 1.2 são apresentados operando como retificador. Se forem utilizados como inversores, basta variar a referência de corrente, sempre que as fontes utilizadas forem reversíveis.

1.4. TOPOLOGIAS PROPOSTAS

Observando a importância que têm os retificadores nas aplicações industriais e comerciais, neste trabalho propõem-se duas novas estruturas de retificadores abaixadores com elevado fator de potência operando com células de comutação tradicional, sendo uma monofásica e a outra trifásica. As duas topologias, além de serem retificadores abaixadores, podem fornecer uma tensão na saída igual ou maior que a tensão de entrada. Outras características são sua reversibilidade de corrente e seu controle na corrente de entrada, o qual permite obter um conversor com elevado fator de potência e baixo conteúdo harmônico.

Os circuitos propostos são baseados na topologia sugerida por Colling e Barbi [7], [8], [9] e [10]. Este representa um retificador constituído por dois conversores abaixadores de tensão, com as mesmas características que a topologia proposta neste trabalho. A estrutura proposta por Colling e Barbi apresenta vantagens com relação aos conversores clássicos apresentados anteriormente. A Fig. 1.3 apresenta a estrutura monofásica proposta por Barbi e Colling [7], [9] e [10].

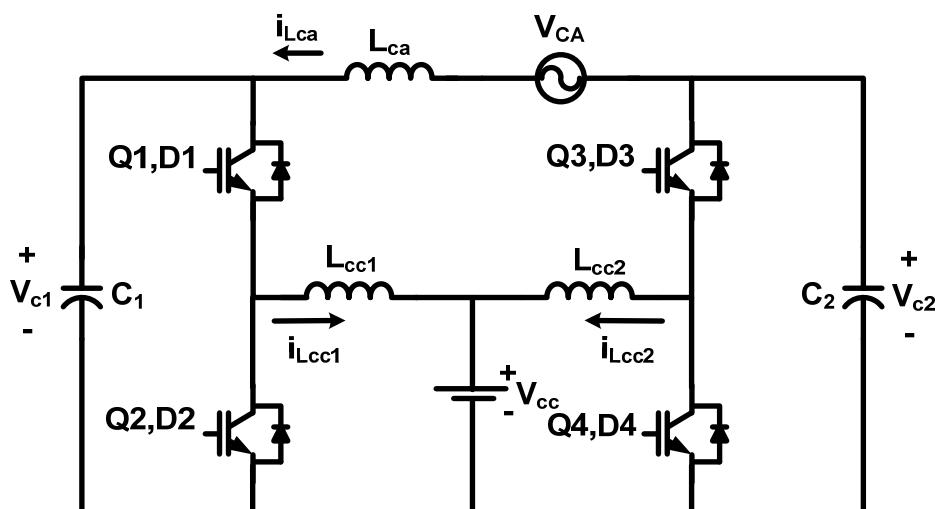


Fig. 1.3. Diagrama do retificador/inversor proposto por Colling e Barbi [7], [9] e [10].

O sistema proposto por Colling e Barbi é controlado através de regime de deslizamento. Este controle não-linear apresenta bons resultados em comparação a outros tipos de controle lineares clássicos testados por Cáceres e Barbi [11], [12], [13]. Os detalhes com relação ao de controle clássicos são abordados na tese de Cáceres [11].

O retificador abaixador proposto neste trabalho é apresentado na Fig. 1.4. Este possui as mesmas vantagens que o conversor proposto por Colling e Barbi, tais como: elevado fator de potência, baixo conteúdo harmônico, tensão de saída menor, igual ou maior que a tensão de entrada, além de empregar uma célula de comutação tradicional.

Também é possível observar na Fig. 1.4 que foi diminuído o número de semicondutores utilizados para fazer a retificação da tensão, conservando o emprego de uma célula de comutação tradicional. Foi montado um protótipo no Instituto de Eletrônica de Potência (INEP) de uma potência de 100 W. O conversor apresentou bons resultados, com relação ao controle da corrente de entrada. O projeto e resultados experimentais são detalhados no Capítulo 4.

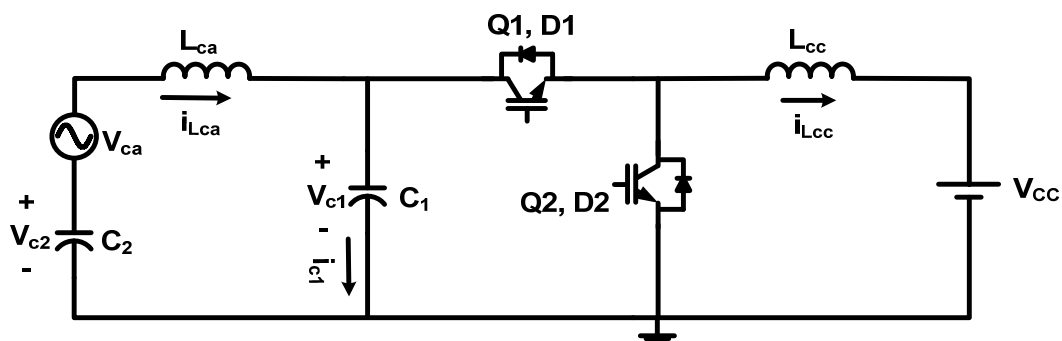


Fig. 1.4. Diagrama do retificador abaixador monofásico proposto neste trabalho.

Com o desenvolvimento deste trabalho, propõe-se a estrutura trifásica baseada no retificador da Fig. 1.4, a qual é ilustrada na Fig. 1.5. O fato de utilizar a topologia trifásica tem a vantagem de que processa o triplo da potência da estrutura monofásica, permitindo a utilização em equipamentos industriais de média e alta potência.

Realizando-se uma análise crítica do retificador abaixador trifásico apresentado junto com a topologia trifásica proposta por Colling e Barbi (ver Fig. 1.6) em [8], [9], através dos cálculos dos parâmetros de potência, controle e simulação numérica, detalhados neste trabalho, decidiu-se implementar um protótipo de 600 W da topologia proposta por Colling e Barbi para testar o princípio de operação do conversor em regime permanente trabalhando como inversor elevador e como retificador abaixador. Alguns dos principais fatores da escolha deste conversor foram a menor quantidade de componentes elétricos, sensores e menor número de variáveis a controlar.

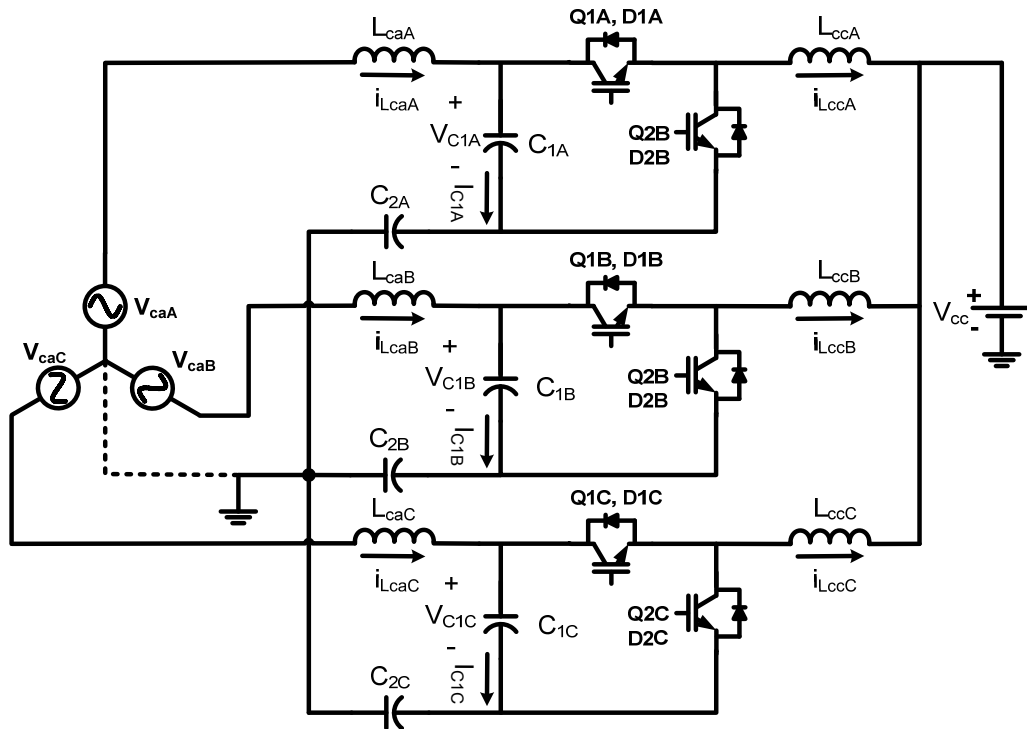


Fig. 1.5. Circuito do retificador abaixador trifásico reversível proposto neste trabalho.

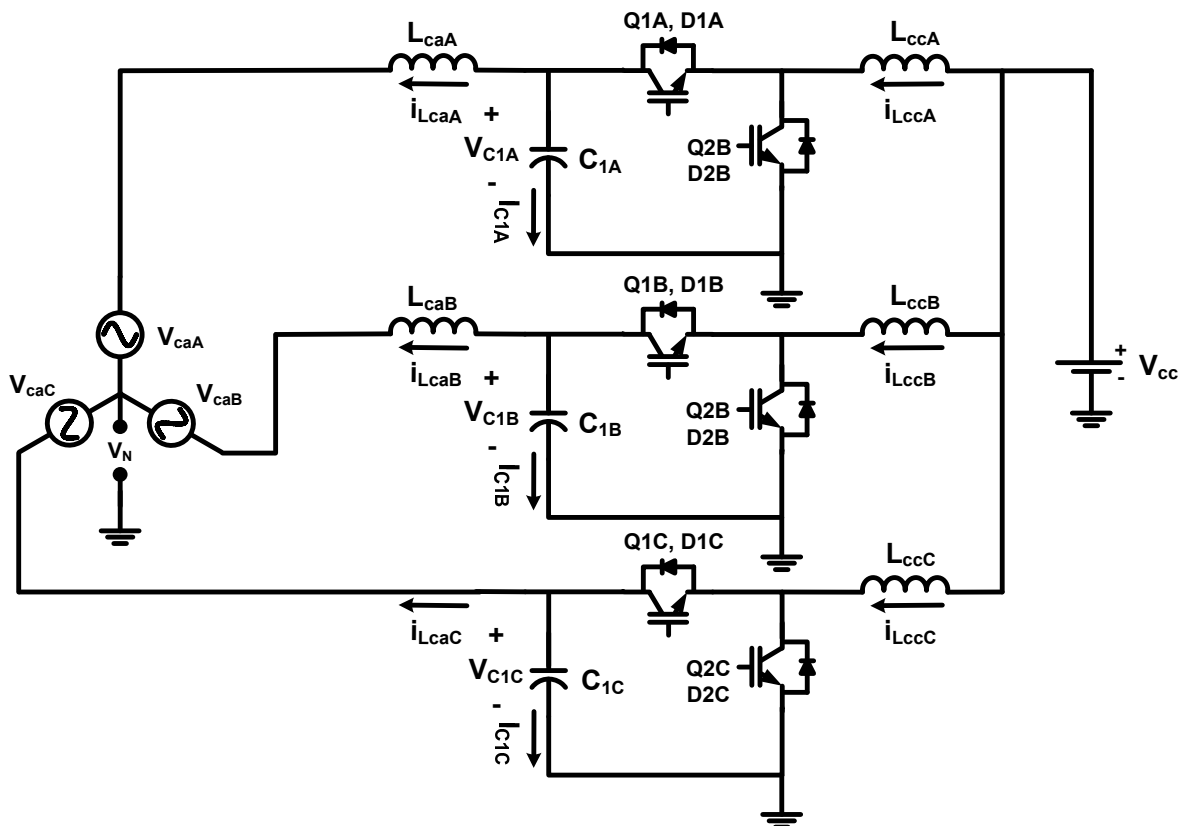


Fig. 1.6. Circuito do retificador abaixador trifásico reversível implementado [8] e [9].

1.5. ORGANIZAÇÃO DO TRABALHO

De maneira a simplificar a leitura deste trabalho, é apresentado brevemente o conteúdo de cada capítulo.

No capítulo II, apresenta-se uma revisão sobre as topologias propostas por Cáceres, Romaneli e Colling, dando ênfases ao funcionamento, à forma de controle e aos resultados gráficos obtidos por simulação.

O capítulo III aborda o estudo quantitativo e qualitativo do retificador monofásico bidirecional proposto. Neste, são apresentados o princípio de operação, o controle e as formas de ondas obtidas através da simulação numérica.

Elabora-se no capítulo IV o equacionamento para o projeto físico dos componentes elétricos pertencentes à estrutura do capítulo III. Para os elementos passivos do retificador são deduzidas as equações que apresentam os esforços máximos, médios e eficazes para seu projeto e construção. Para os elementos semicondutores do retificador são deduzidos os esforços de tensão e de corrente necessários para seu dimensionamento, finalizando em um protótipo para verificar sua operação.

No capítulo V, analisam-se qualitativamente e quantitativamente os dois retificadores trifásicos bidirecionais propostos. O primeiro é o retificador trifásico da estrutura dos capítulos III e IV e o segundo retificador trifásico corresponde ao proposto por Colling e Barbi [8] e [9]. São detalhados o princípio de operação, o controle e os resultados gráficos gerados por meio de simulação das duas estruturas.

Para finalizar no capítulo VI é apresentado o projeto de potência e de controle do retificador proposto por Colling para um conversor de 600 W, o qual foi implementado no Instituto de Eletrônica de Potência. São mostradas as curvas práticas obtidas na bancada, nas quais se pode apreciar o funcionamento e operação do conversor.

Nos anexos A, B e C são incluídos diversos arquivos consultados para obter os parâmetros elétricos utilizados nas simulações numéricas, por meio de planilhas de cálculos usadas no dimensionamento dos projetos de potência e controle dos retificadores apresentados. No anexo D são apresentados as listas de componentes e diagramas elétricos utilizados na montagem dos protótipos monofásico e trifásico implementados no Instituto de Eletrônica de Potência.

CAPÍTULO 2

REVISÃO DAS TOPOLOGIAS EXISTENTES DE CONVERSORES COM CARGA DIFERENCIAL

2.1. INTRODUÇÃO

Com o fim de compreender o funcionamento dos inversores com carga diferencial, é apresentado neste capítulo um resumo das topologias pesquisadas no Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina.

A primeira topologia pesquisada foi o inversor monofásico, proposto por Ramón Cáceres [13]. Neste inversor a carga é conectada em forma diferencial, sendo a tensão de saída o resultado da diferença de duas tensões V_1 e V_2 [11] como mostra a Fig. 2.1. O segundo trabalho foi desenvolvido por Eduardo Romaneli [14], que construiu a versão trifásica do inversor monofásico. Posteriormente, o trabalho de Ivan Colling [9] permitiu melhorar a operação do conversor, adicionando-se um controle sobre a corrente alternada, por meio da inserção de um indutor de CA, possibilitando a operação do conversor como um retificador bidirecional com alto fator de potência e baixo conteúdo harmônico. Da mesma forma, no final de seu trabalho Ivan Colling [9] deixa proposto o circuito trifásico deste retificador.

De forma a introduzir a operação deste tipo de conversores, é apresentado na Fig. 2.1 o princípio básico de operação da estrutura monofásica inversora CC-CA. Esta estrutura é composta por dois conversores, A e B. Cada conversor produz uma tensão de saída unipolar senoidal com uma componente contínua. Podem-se observar na Fig. 2.1 as formas de onda V_1 e V_2 [11].

Como a carga é conectada diferencialmente entre os conversores, nela é anulada a componente contínua. A modulação em cada conversor está 180° defasada em relação ao outro, o que maximiza a excursão de tensão através da carga, porém a diferença de fase entre os conversores pode ser qualquer. Isto se apresenta como uma alternativa para o controle da tensão de saída (V_1-V_2) [11].

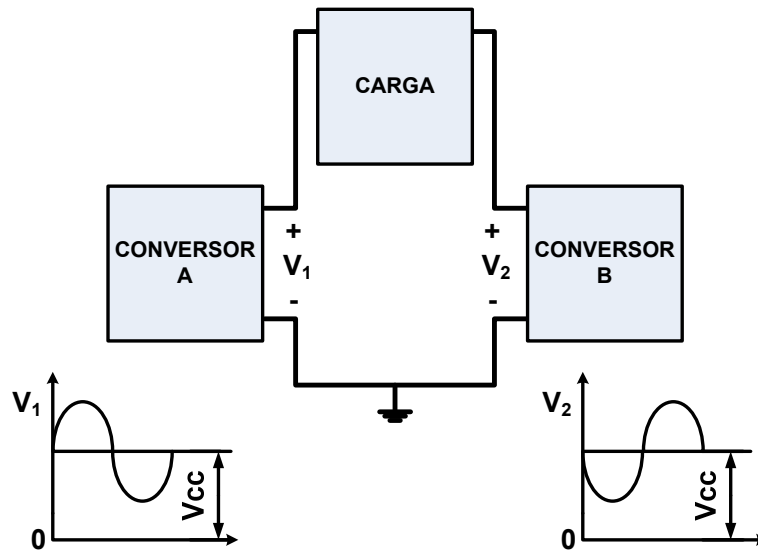


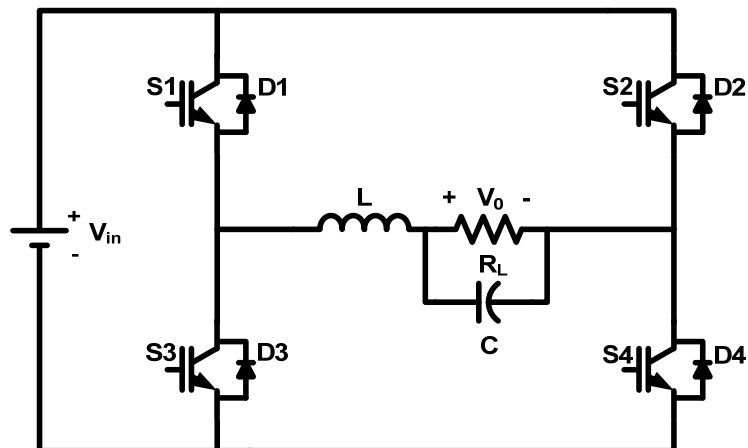
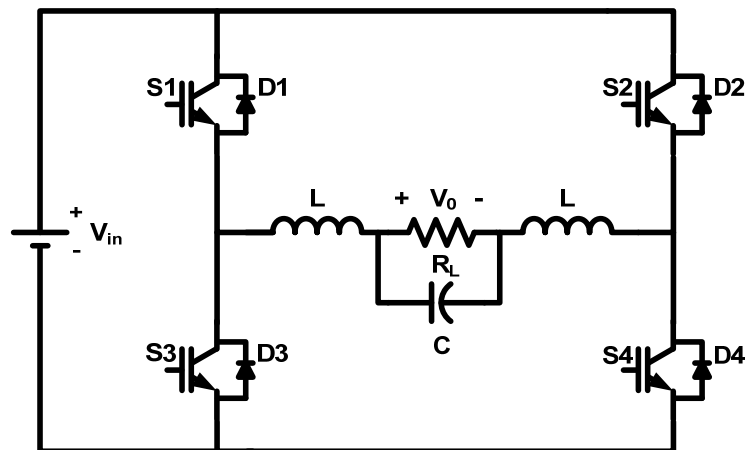
Fig. 2.1. Configuração básica para obter inversão CC-CA [11].

Da Fig. 2.2 a Fig. 2.7, é apresentada a forma de obter o circuito do conversor proposto por Cáceres e Barbi exibido na Fig. 2.8. Inicia-se a análise pelo conversor *Buck* para posteriormente extrapolar seus resultados ao conversor *Boost*, o qual é empregado por Cáceres e Barbi para propor o inversor monofásico com carga diferencial.

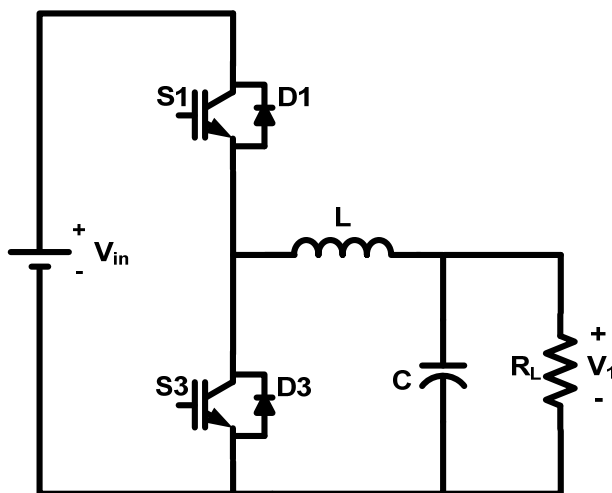
“O inversor alimentado em tensão apresentado na Fig. 2.2, referido como inversor *Buck* é provavelmente o conversor de potência mais importante. Ele é usado em diversas aplicações industriais e comerciais. Entre estas aplicações, as mais importantes são: fonte ininterrupta de energia (“*Uninterruptible Power Supply –UPS*” ou “*No-Break*”), acionamento de motores CA e, mais recentemente, em filtros ativos para compensação de harmônicos”¹.

“O inversor *Buck* é constituído por dois conversores abaixadores CC-CC, bidirecionais em corrente. A Fig. 2.3 mostra esta propriedade de uma forma simples. Nesta pode-se observar uma transformação do inversor *Buck* até chegar a exibir os dois conversores CC-CC *Buck* que o formam”¹.

¹ Cáceres, 1997, p.6.

Fig. 2.2. Inversor *Buck* [11].Fig. 2.3. Inversor *Buck* formado por dois conversores CC-CC [11].

O conversor *Buck* bidirecional em corrente é apresentado na Fig. 2.4. A possibilidade de separar o inversor *Buck* em dois blocos permitirá mostrar o princípio de funcionamento dos conversores CC-CA apresentados.

Fig. 2.4. Conversor *Buck* bidirecional em corrente [11].

Para o inversor *Buck* da Fig. 2.5 será determinada a característica estática do ganho de tensão em função da razão cíclica.

O conversor *Buck* A, em condução contínua, apresenta a seguinte relação de tensão entre V_1 e V_{in} , dada na equação (2.1)², sendo D a razão cíclica.

$$D = \frac{V_1}{V_{in}} \quad (2.1)$$

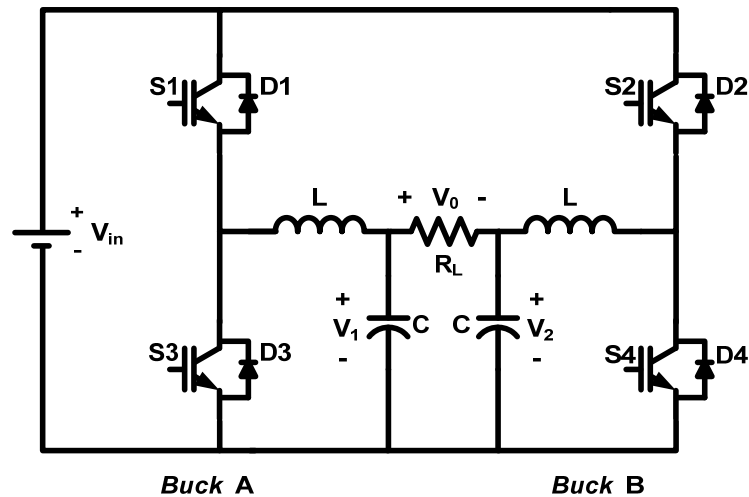


Fig. 2.5. Inversor *Buck*, separado em dois blocos [11].

“O ganho de tensão do inversor *Buck* pode ser encontrado assumindo-se que o conversor *Buck* B opera com uma defasagem de 180° em relação ao outro conversor. A equação (2.2) mostra o ganho de tensão para o conversor *Buck* B”².

$$1-D = \frac{V_2}{V_{in}} \quad (2.2)$$

A tensão na saída é obtida pela expressão (2.3).

$$V_0 = V_1 - V_2 = D \cdot V_{in} - (1-D) \cdot V_{in} \quad (2.3)$$

O ganho de tensão em função da razão cíclica é definido na equação (2.4).

$$\frac{V_0}{V_{in}} = 2 \cdot D - 1 \quad (2.4)$$

“A característica do ganho de tensão em função da razão cíclica, referente ao conversor *Buck* em condução contínua, é mostrada na Fig. 2.6. Como se pode

² Cáceres, 1997, p.9.

observar, a característica de tensão é linear conforme esperado, com tensão de saída nula para $D = 0,5$. Portanto, variando-se a razão cíclica em torno deste ponto, pode-se obter uma tensão senoidal na saída. Porém, o módulo da tensão de saída instantânea é sempre menor que a tensão contínua de entrada, uma vez que o ganho de tensão é menor que um”³.

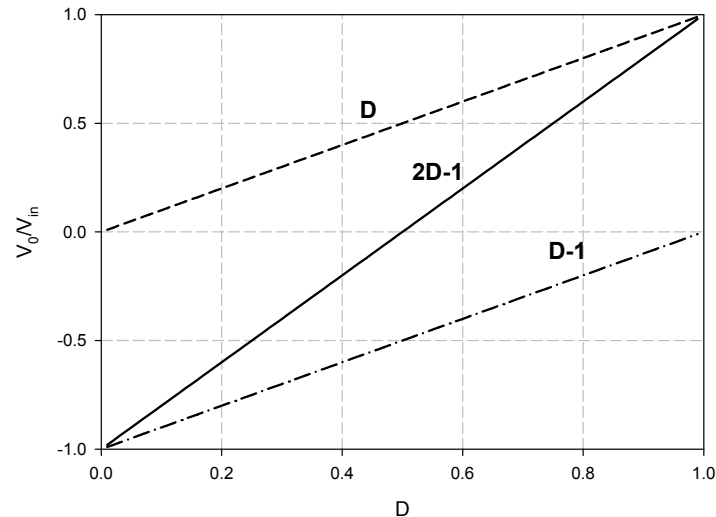


Fig. 2.6. Característica do ganho de tensão em função da razão cíclica do inversor Buck em condução contínua [11].

“O princípio exposto pode ser aplicado a qualquer conversor CC-CC. Aplicando-se um procedimento similar, obtém-se o conversor CC-CA *Boost* indicado na Fig. 2.7 a partir de dois conversores CC-CC *Boost* bidirecionais em corrente, mostrados na Fig. 2.8”³.

O conversor *Boost* apresenta a seguinte relação de tensões entre V_1 e V_{in} :

$$\frac{V_1}{V_{in}} = \frac{1}{1-D} \quad (2.5)$$

Operando-se os conversores com uma defasagem de 180° , resulta a equação (2.6) que relaciona V_2 e V_{in} .

$$\frac{V_2}{V_{in}} = \frac{1}{D} \quad (2.6)$$

³ Cáceres, 1997, p.10

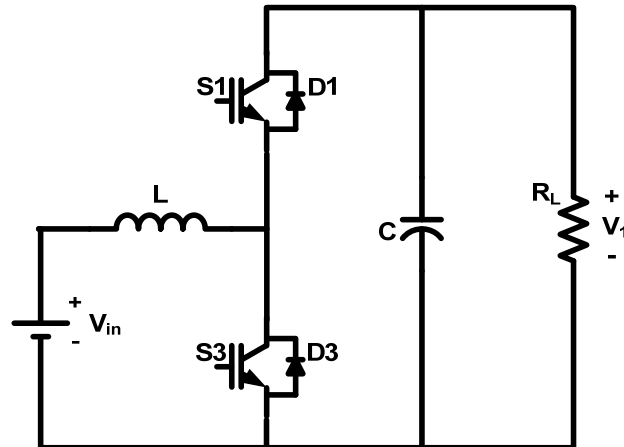


Fig. 2.7. Conversor CC-CC *Boost* bidirecional em corrente [11].

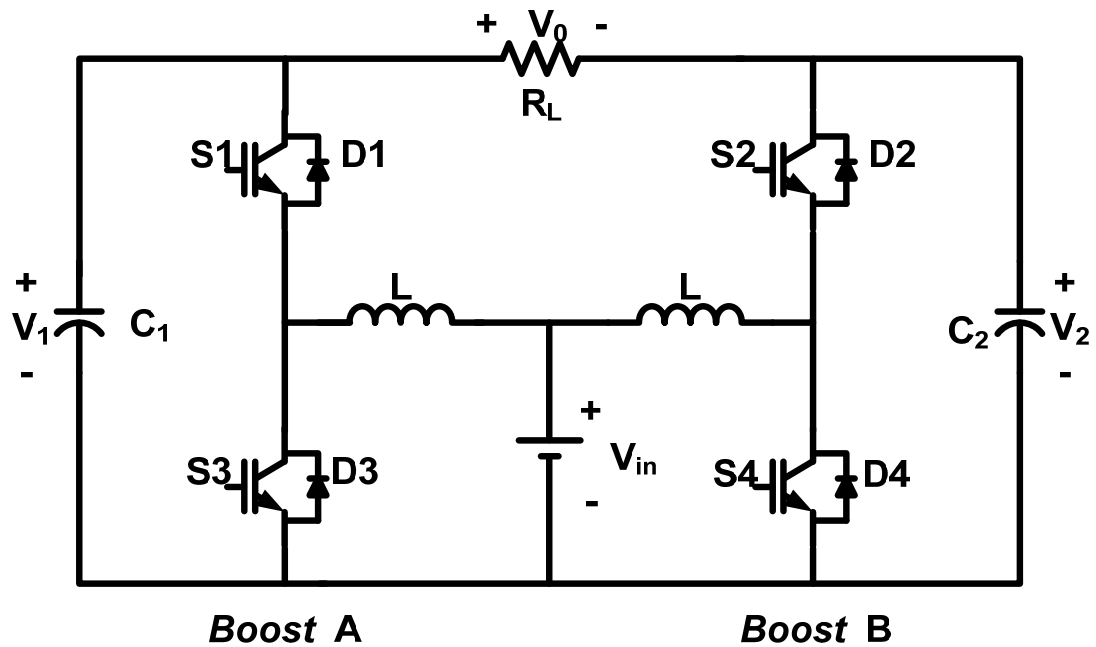


Fig. 2.8. Inversor *Boost* monofásico, proposto por Cáceres e Barbi [11], [12] e [13].

A tensão de saída é obtida da diferença de tensões entre V_1 e V_2 , como é indicado na equação (2.7).

$$V_0 = V_1 - V_2 = \frac{V_{in}}{1-D} - \frac{V_{in}}{D} \quad (2.7)$$

O ganho de tensão em função da razão cíclica é definido pela expressão (2.8).

$$\frac{V_0}{V_{in}} = \frac{2 \cdot D - 1}{D \cdot (1-D)} \quad (2.8)$$

Na Fig. 2.9, apresenta a característica do ganho de tensão em função da razão cíclica, para o inversor operando em condução contínua.

“Como se pode observar, o inversor *Boost* apresenta um ganho de tensão com característica não-linear. A tensão de saída é nula para $D = 0,5$, seu valor instantâneo pode ser maior ou menor que a tensão contínua de entrada, dependendo da razão cíclica”⁴. Por esta razão, é utilizada a topologia *Boost*, dado que permite obter na saída uma tensão menor, igual ou maior que a tensão de entrada. Esta topologia será utilizada como base nas estruturas apresentadas neste trabalho.

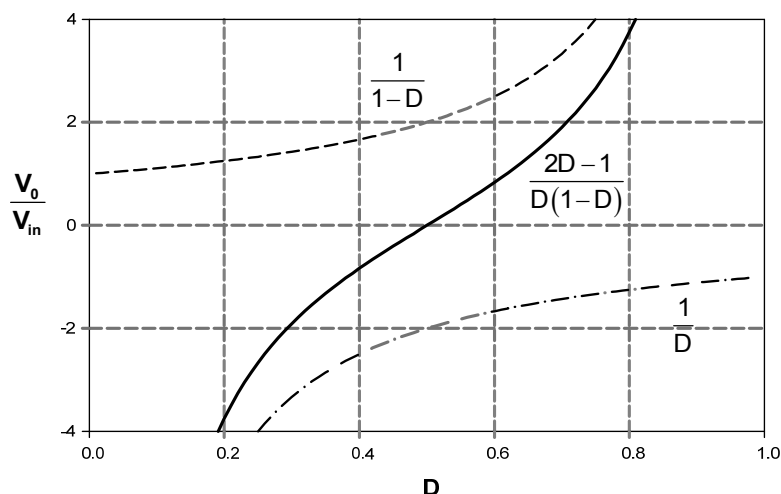


Fig. 2.9. Característica do ganho de tensão em função da razão cíclica do inversor *Boost*, em condução contínua [11].

2.2. PRINCÍPIO DE OPERAÇÃO DO INVERSOR MONOFÁSICO

O inversor *Boost*, cujo diagrama está ilustrado na Fig. 2.8, foi proposto por Cáceres e Barbi no ano de 1997 [11], [12] e [13]. O principal atrativo desta topologia é o fato de gerar uma tensão de saída menor, igual ou maior que a tensão de entrada, dependendo do valor instantâneo da razão cíclica. Esta propriedade não se encontra num inversor de tensão clássico, no qual o módulo da tensão de saída instantânea produzida é sempre menor do que a tensão de entrada.

⁴ Cáceres, 1997, p.13.

“O conversor CC-CA *Boost*, apresentado na Fig. 2.8, foi concebido para ser utilizado no projeto de fontes ininterruptas de energia (*UPS*), com tensão de saída superior à tensão de entrada, sem a necessidade de um segundo estágio de processamento de energia. As aplicações deste inversor podem ser sistemas de fornecimento de energia utilizando células fotovoltaicas ou em sistemas de correção do fator de potência e compensação de harmônicos. O inversor *Boost* oferece como vantagens a redução do número de estágios de processamento da energia e um menor número de interruptores, aumentando desta forma a confiabilidade e a eficiência, reduzindo o volume, o peso e o custo em sua construção”⁵.

2.2.1. Etapas de Operação

Com o objetivo de simplificar a análise do inversor, as seguintes considerações são feitas:

- O circuito opera em regime permanente e no modo de condução contínua;
- Os semicondutores são considerados ideais;

“O inversor *Boost* operando em condução contínua apresenta duas etapas de funcionamento, aqui apresentadas para o intervalo do semiciclo positivo de V_0 . Neste intervalo não trabalham os seguintes semicondutores: Q_1 , Q_4 , D_2 e D_3 ”⁶.

1ª Etapa (t_0 , t_1):

“No instante t_0 os interruptores Q_2 e Q_3 são acionados e conduzem as correntes i_{Q2} e i_{Q3} respectivamente. A corrente i_{L1} cresce linearmente com uma derivada igual a V_{in}/L_1 e a corrente i_{L2} decresce linearmente com uma derivada igual a $(V_{in} - V_2)/L_2$. A fonte de alimentação transfere energia para o indutor L_1 e o capacitor C_1 transfere energia para a carga. Nesta etapa o diodo D_1 mantém-se bloqueado com tensão reversa igual $(-V_1)$, e o diodo D_4 bloqueado com tensão reversa igual a $(-V_2)$. As tensões V_1 e V_2 são consideradas constantes para um

⁵ Cáceres, 1997, p.16-17.

⁶ Cáceres, 1997, p.18.

período de frequência de comutação. O circuito equivalente desta etapa é mostrado na Fig. 2.10⁶.

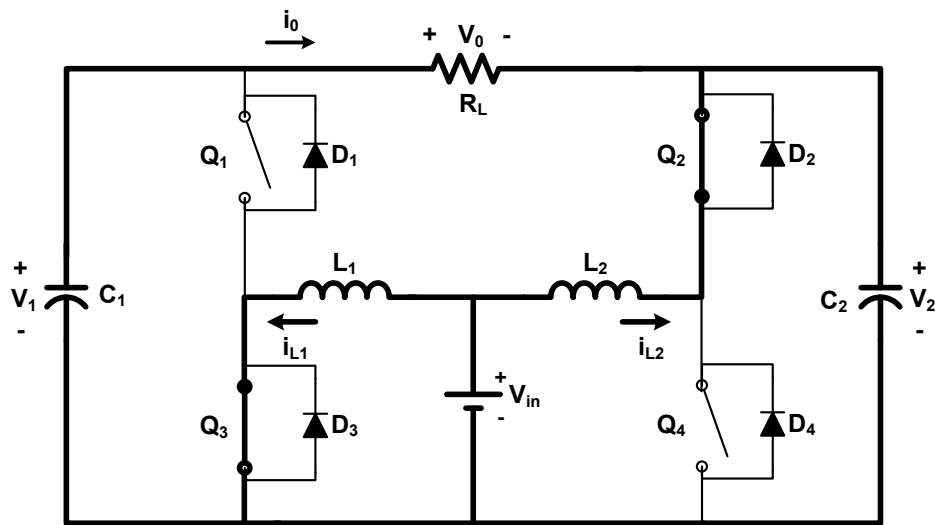


Fig. 2.10. Circuito equivalente para a primeira etapa de operação do inversor *Boost*.

2ª Etapa (t_1, t_2):

“Em $t = t_1$, os interruptores Q_2 e Q_3 são bloqueados e os diodos D_1 e D_4 entram em condução, permitindo que o indutor L_1 transfira energia para o capacitor C_1 e a carga. A corrente i_{L1} decresce linearmente com uma derivada igual a $(V_{in} - V_1)/L_1$ e i_{L2} cresce linearmente com uma derivada igual a V_{in}/L_2 . A tensão nos terminais do interruptor Q_2 é igual à V_2 e no interruptor Q_3 é V_1 . O circuito equivalente desta etapa é mostrado na Fig. 2.11⁷.”

Na Fig. 2.10 e Fig. 2.11 cada conversor opera de forma independente, mas por simplicidade dos desenhos se apresentam operando conjuntamente.

⁷ Cáceres, 1997, p.18-19.

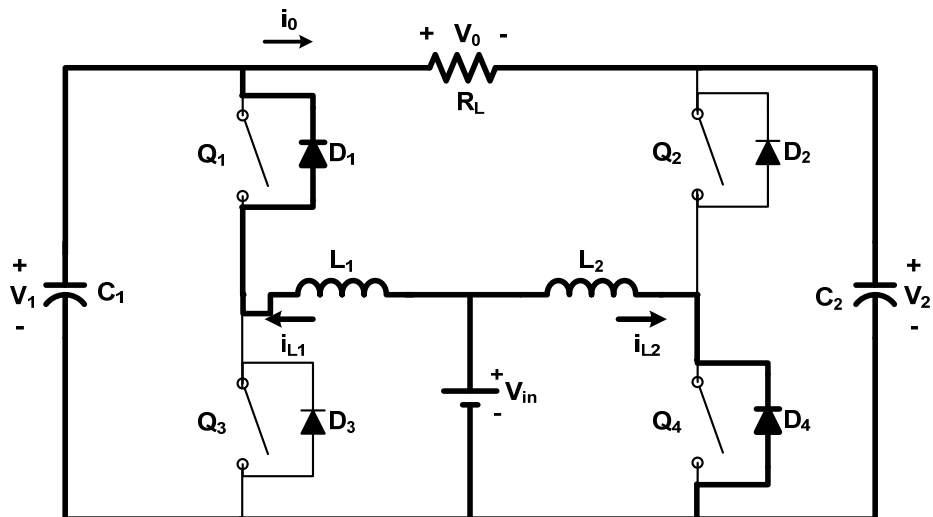


Fig. 2.11. Circuito equivalente para a segunda etapa de operação do inversor *Boost*.

As principais formas de onda são apresentadas na Fig. 2.12, sendo:

- Período de comutação $T_S = 1/f_s$.
- Frequência de comutação f_s .
- Tempo em condução do interruptor Q_3 , $t_c = t_1 - t_0$
- Tempo em aberto, $t_a = t_2 - t_1 = T_S - t_c$.
- Razão cíclica $D = t_c/T_S$.

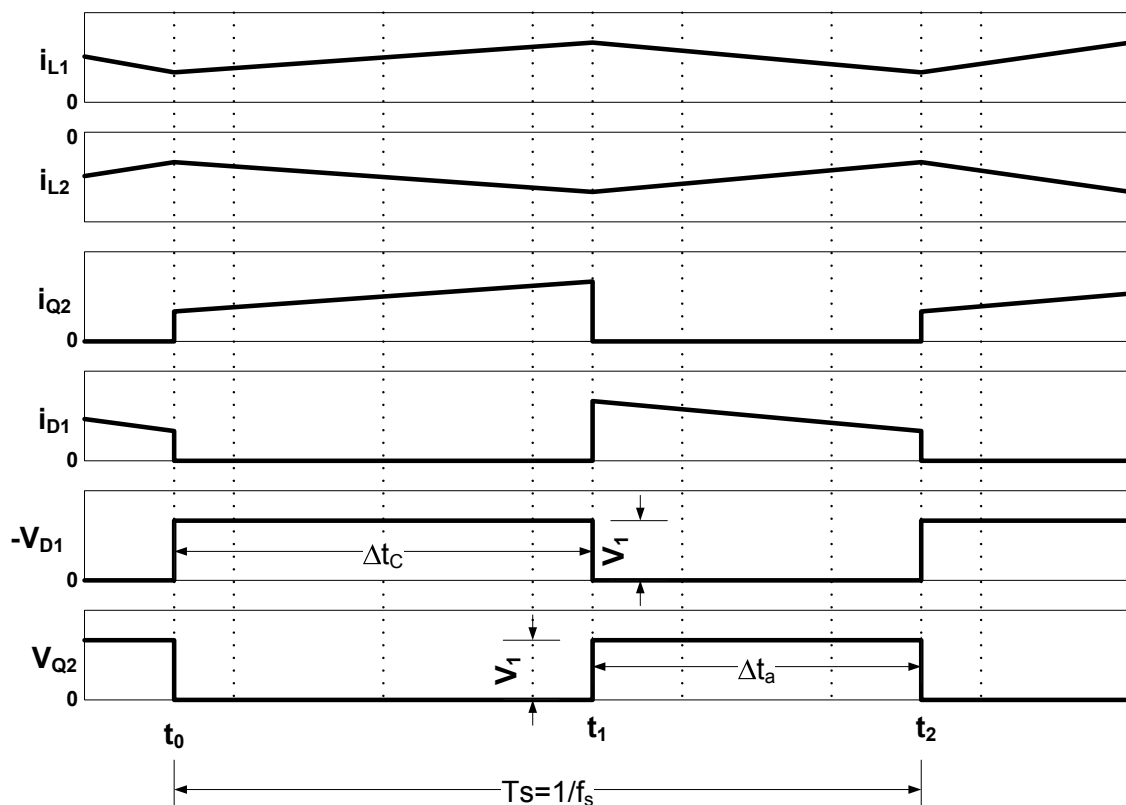


Fig. 2.12. Principais formas de onda [11].

Ramón Cáceres [11] considerou diversas formas de como controlar este conversor, dentre as quais se têm: modelo do interruptor *PWM*⁸, controle direto e regime de deslizamento.

Na mencionada tese, o controle da tensão de saída utilizando o modelo do interruptor *PWM* apresenta resultados aceitáveis, mas finalmente foi escolhido o controle não-linear por regime de deslizamento para controlar o inversor. Este apresenta melhores resultados, nas formas de onda e robustez do sistema, além de proporcionar uma *THD* muito mais baixa, de forma de garantir uma correta operação nas condições de trabalho em que foi testado.

A Fig. 2.13 mostra a configuração básica do inversor *Boost* controlado por regime de deslizamento. O estágio de potência é configurado utilizando o conversor *Boost* CC-CC bidirecional em corrente.

A finalidade dos controladores A e B é fazer com que as tensões de saída V_{C1} e V_{C2} sigam uma referência senoidal o mais fielmente possível, enquanto o valor absoluto da corrente dos indutores $|i_{L1,2}|$ é mantido menor que um valor máximo predeterminado, $i_{L\text{máx}}$. O detalhe dos blocos de controle é apresentado na Fig. 2.14.

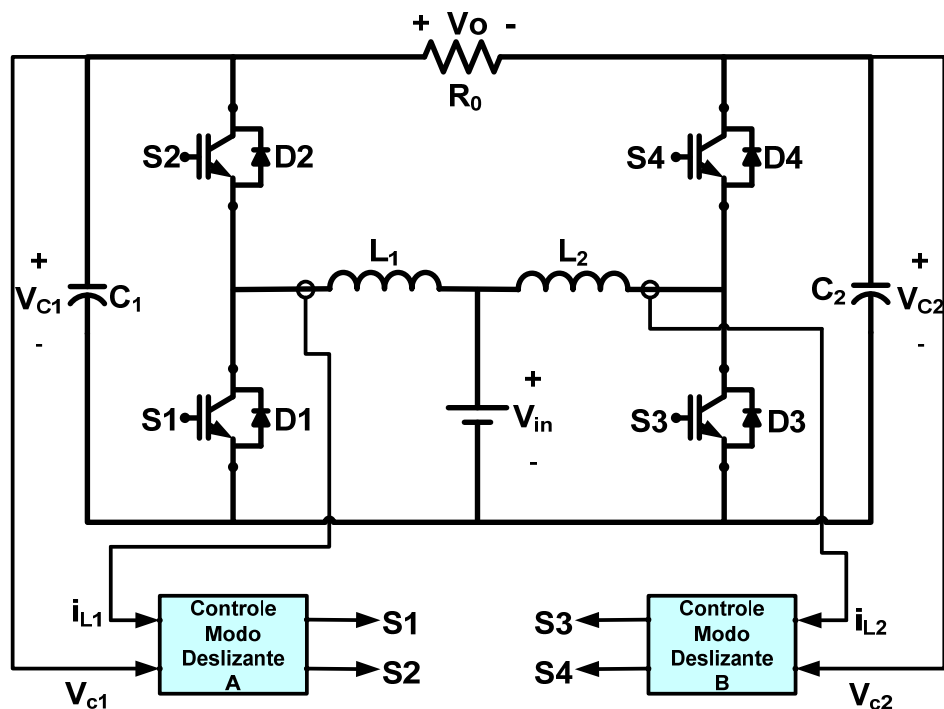


Fig. 2.13. Inversor *Boost* controlado por modos deslizantes [11].

⁸ Cálculo detalhado na tese de Ramón Cáceres, 1997, p.20-31.

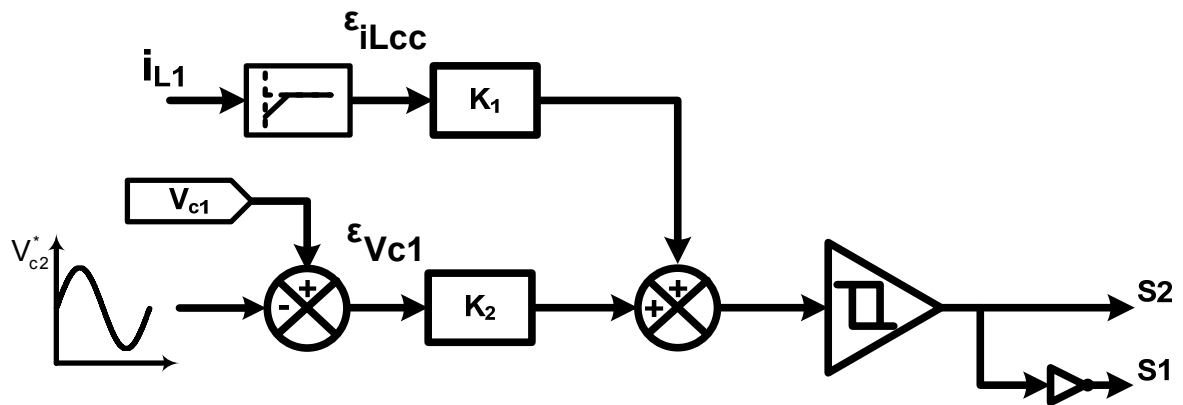


Fig. 2.14. Diagrama blocos do controle por modos deslizantes.

A Fig. 2.14 mostra o diagrama interno dos dois blocos de controle A e B, a única diferença são as variáveis de entrada e saída. Portanto, para o bloco A, as variáveis de entrada são i_{L1} e V_{c1} e as de saída são S1 e S2. Já, para o bloco B, as variáveis de entrada são i_{L2} e V_{c2} e as de saída são S3 e S4.

Na Fig. 2.15 a Fig. 2.17, apresentam-se os resultados de simulação para o inversor *Boost* da Fig. 2.13. Este é formado pelos seguintes parâmetros elétricos e de controle⁹: $L_1 = L_2 = 800 \mu\text{H}$, $C_1 = C_2 = 40 \mu\text{F}$, $P_s = 500 \text{ W}$, $V_{in} = 100 \text{ V}$ e $V_0 = 180 \cdot \sin(\omega t)$, $K_1 = 0,208 \text{ V/A}$ (malha de corrente) e $K_2 = 0,04 \text{ V/V}$ (malha de tensão).

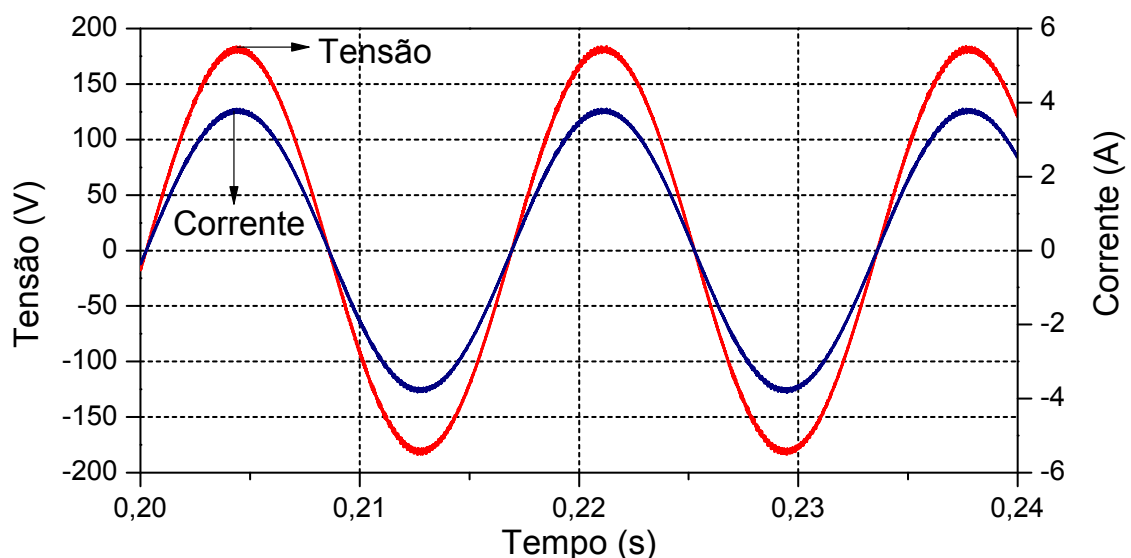


Fig. 2.15. Tensão e corrente na carga do inversor *Boost*.

⁹ Dados do circuito implementado na tese de Ramón Cáceres, 1997, p.103.

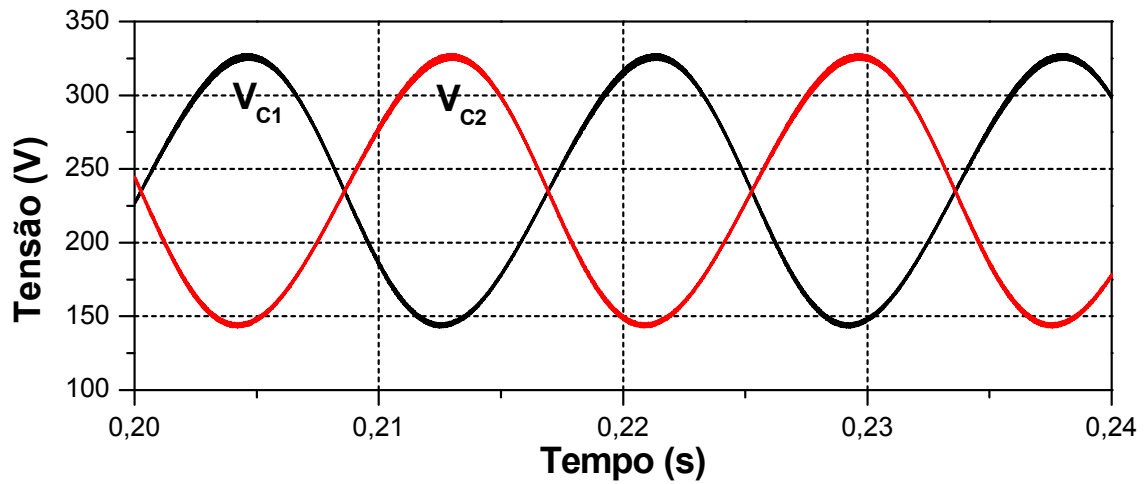


Fig. 2.16. Tensões nos capacitores C_1 e C_2 .

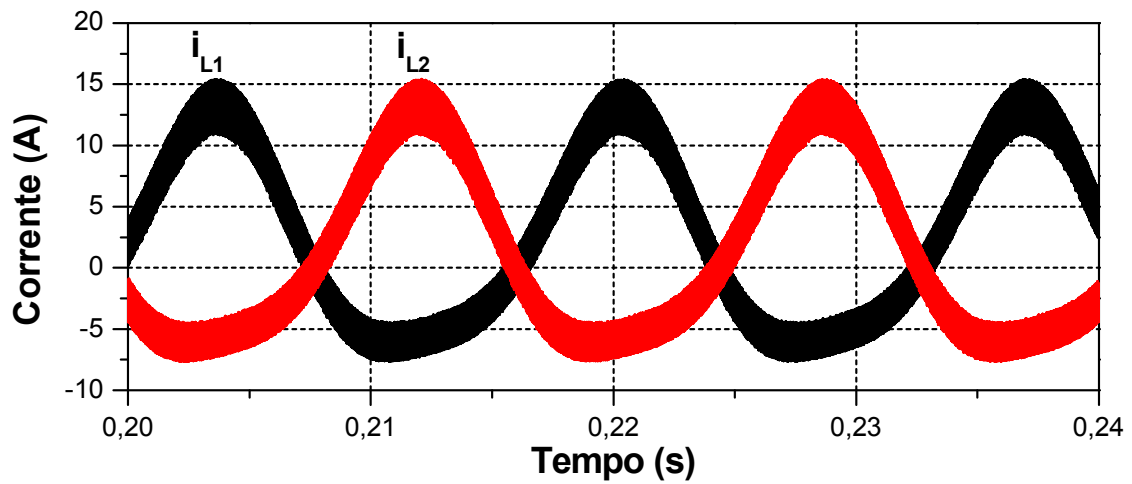


Fig. 2.17. Correntes nos indutores L_1 e L_2 .

A *THD* da tensão na carga é 0,1%, aproximadamente. Este valor é bem melhor que a *THD* obtida com os outros métodos de controle abordados na tese de Ramón Cáceres [11], o que justifica a utilização desta técnica de controle nos outros conversores apresentados neste trabalho. Como a carga é puramente resistiva a corrente é controlada indiretamente através da tensão.

2.3. INVERSOR TRIFÁSICO

A Fig. 2.18 apresenta o circuito do inversor *Boost* trifásico, sugerido por Romaneli e Barbi [14], [15]. Seu funcionamento é similar ao do inversor *Boost* monofásico proposto por Cáceres e Barbi [11] sendo, portanto o cálculo dos parâmetros similar ao que se apresenta na seção 2.2. Cabe mencionar que a análise, os cálculos e resultados são detalhados na dissertação de mestrado de Eduardo Romaneli [14].

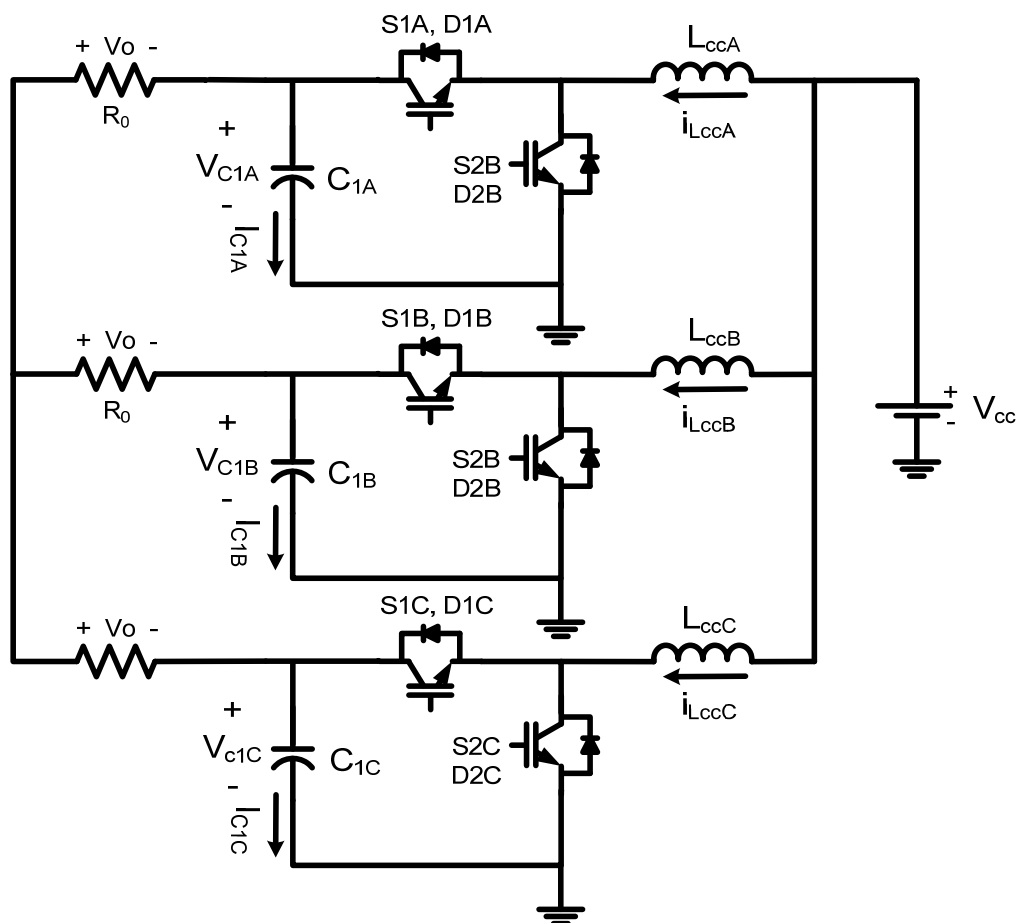


Fig. 2.18. Circuito do inversor *Boost* trifásico [14].

Os parâmetros elétricos e de controle utilizados na simulação do circuito elétrico são: $L_{ccA} = L_{ccB} = L_{ccC} = 800 \mu\text{H}$, $C_{1A} = C_{1B} = C_{1C} = 40 \mu\text{F}$, $P_s = 1000 \text{ W}$, $V_{in} = 100 \text{ V}$ e $V_0 = 180 \cdot \sin(\omega t)$, $K_1 = 0,15 \text{ V/A}$ (malha de corrente) e $K_2 = 0,025 \text{ V/V}$ (malha de tensão). O detalhe do controle empregado é apresentado na Fig. 2.14.

Da Fig. 2.19 a Fig. 2.22 mostram-se as formas de ondas de tensão e corrente no inversor *Boost* trifásico proposto por Romaneli e Barbi [14], [15]. O inversor foi controlado utilizando o regime de deslizamento, reafirmando a decisão tomada por Cáceres [11]. Desta forma, apresenta uma diminuição do conteúdo harmônico e controle do módulo da tensão na carga (V_0) descrita anteriormente. O comportamento da corrente de carga depende da carga empregada.

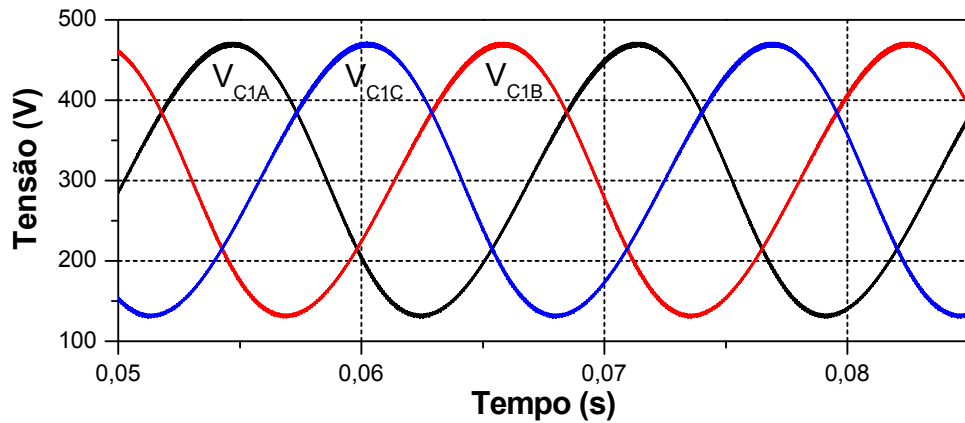


Fig. 2.19. Tensões nos capacitores C_{1A} , C_{1B} e C_{1C}

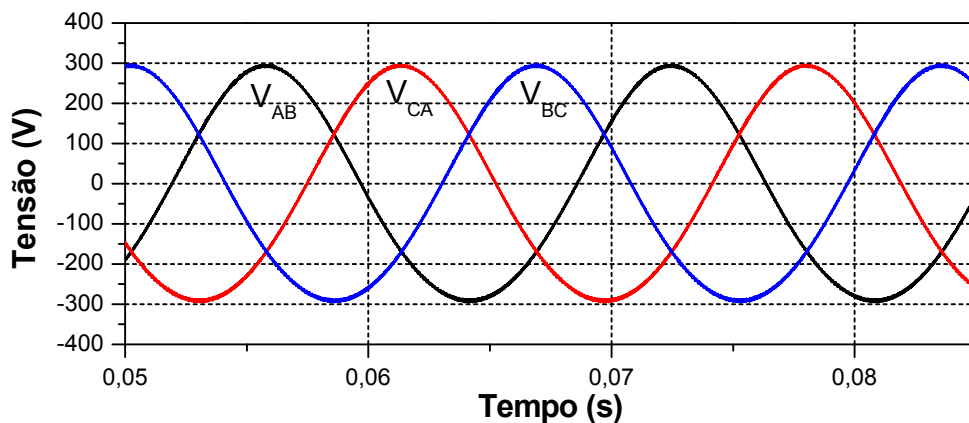


Fig. 2.20. Tensões de linha na carga.

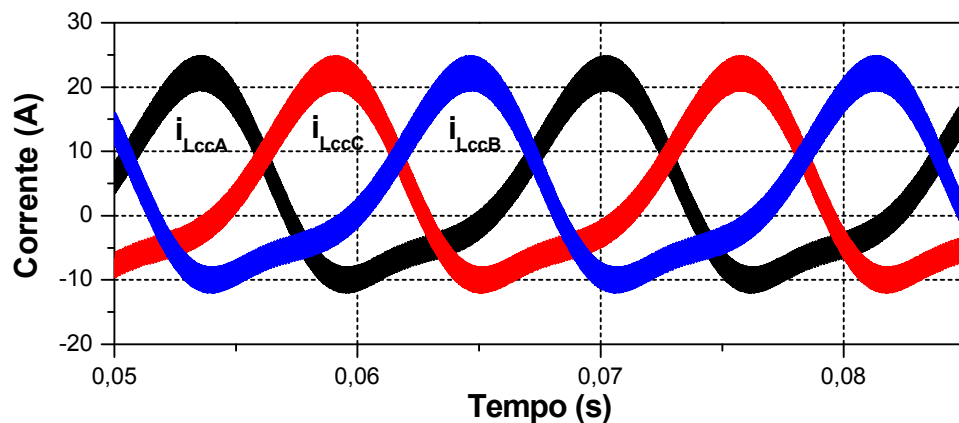


Fig. 2.21. Correntes nos indutores L_{ccA} , L_{ccB} e L_{ccC} .

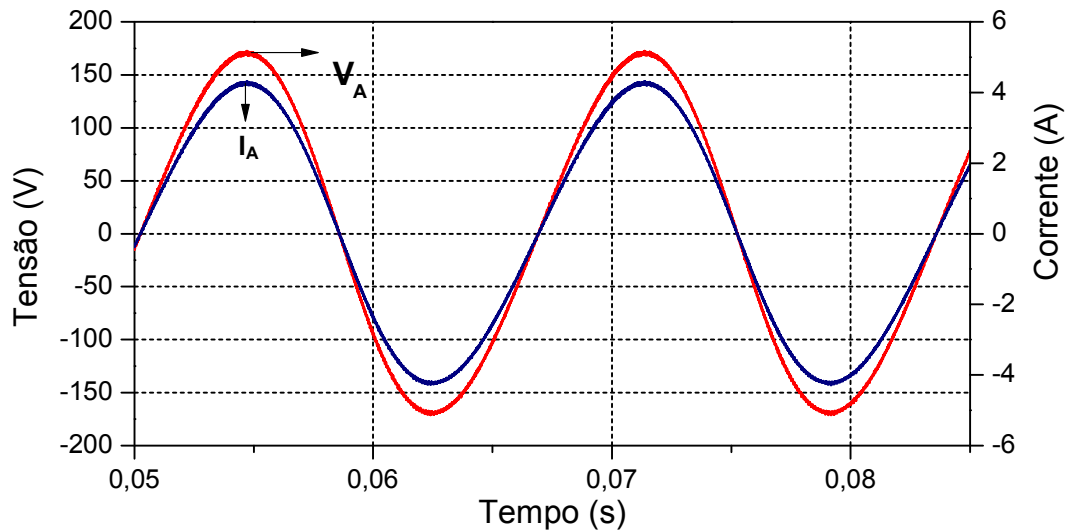


Fig. 2.22. Tensão e corrente da fase A na carga.

A principal desvantagem desta topologia é a elevada corrente pelos interruptores de potência. Trata-se de uma limitação tecnológica que tende a ser rapidamente anulada à medida que novos componentes mais rápidos e com menores perdas forem desenvolvidos.

Dentre das vantagens, pode-se mencionar o fato de elevar e inverter a tensão de saída em uma única etapa, ao contrário de técnicas convencionais que sempre o fazem em dois estágios. Isto representa um grande acréscimo de eficiência e robustez do equipamento e confiabilidade neste, além de uma redução considerável de peso e de volume.

2.4. RETIFICADOR MONOFÁSICO

A Fig. 2.23 apresenta o retificador *Buck* monofásico reversível proposto por Colling e Barbi em 2000 [9]. As etapas de operação e o funcionamento são similares às mencionadas no inversor *Boost* proposto por Cáceres e Barbi [13].

Nesta nova topologia de retificador é necessário ter controle sobre o formato da corrente alternada, por isso, deve-se inserir um indutor em série com a fonte V_{ca} . Desta forma é possível obter uma baixa distorção harmônica da corrente de entrada e um fator de potência próximo à unidade. Neste conversor o formato da corrente alternada já não depende da carga, senão das referências impostas no controle. Cabe mencionar que a análise dos cálculos e as equações são detalhadas na tese de Ivan E. Colling [9].

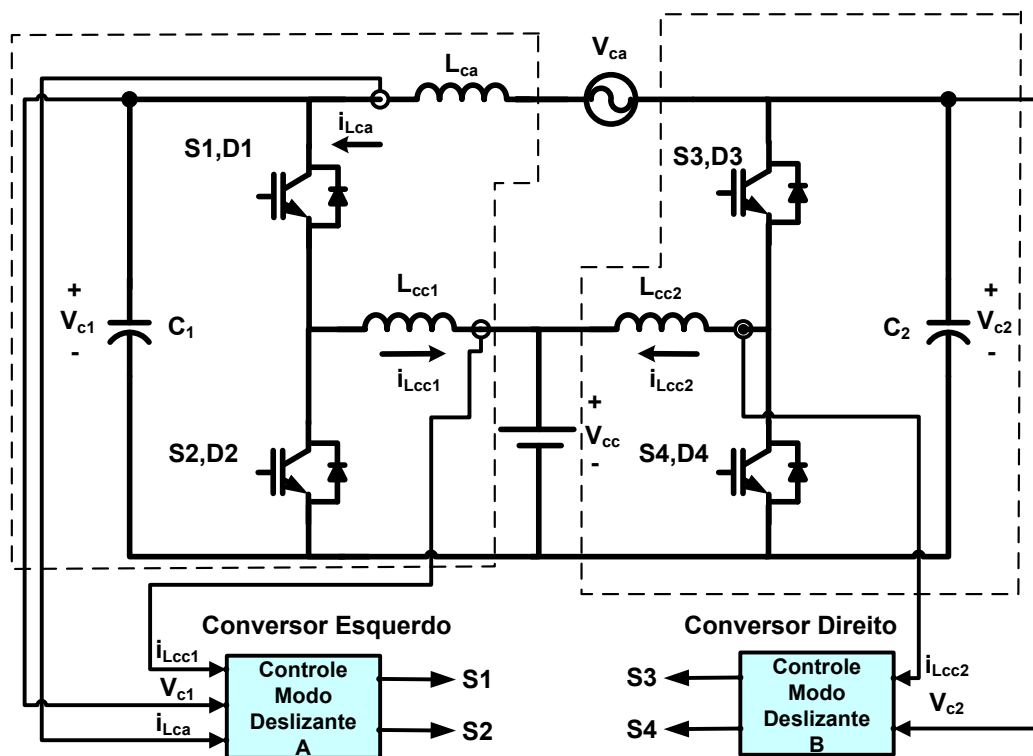


Fig. 2.23. Retificador *Buck* monofásico reversível [7], [9] e [10].

O conversor da Fig. 2.23 foi dividido em dois conversores: conversor esquerdo, que é responsável pelo controle de i_{Lca} e conversor direito, que é responsável pela tensão V_{c2} . Portanto, o conversor direito é responsável por manter uma tensão senoidal sobre uma componente contínua, defasada 180° , como exibe o conversor B da Fig. 2.1.

O conversor esquerdo é responsável por manter a corrente i_{Lca} em fase com a tensão V_{ca} com um formato senoidal imposto, o qual permite obter uma baixa distorção harmônica da corrente de entrada e um elevado fator de potência.

Para observar o comportamento e a resposta deste retificador, apresenta-se uma simulação numérica para um retificador monofásico com as seguintes características elétricas: $V_{cc} = 100$ V; $v_{ca} = 311\text{sen}(\omega t)$ V; $f_r = 60$ Hz; $P_s = 1$ kW. Os cálculos dos parâmetros elétricos do circuito são detalhados na tese de Colling [9]: $L_{cc1} = 130$ μ H; $L_{cc2} = 471$ μ H; $C_1 = 5,3$ μ F; $C_2 = 16,8$ μ F e $L_{ca} = 600$ μ H.

As Fig. 2.24 e Fig. 2.25 exibem o conteúdo dos blocos de controle do conversor esquerdo e direito.

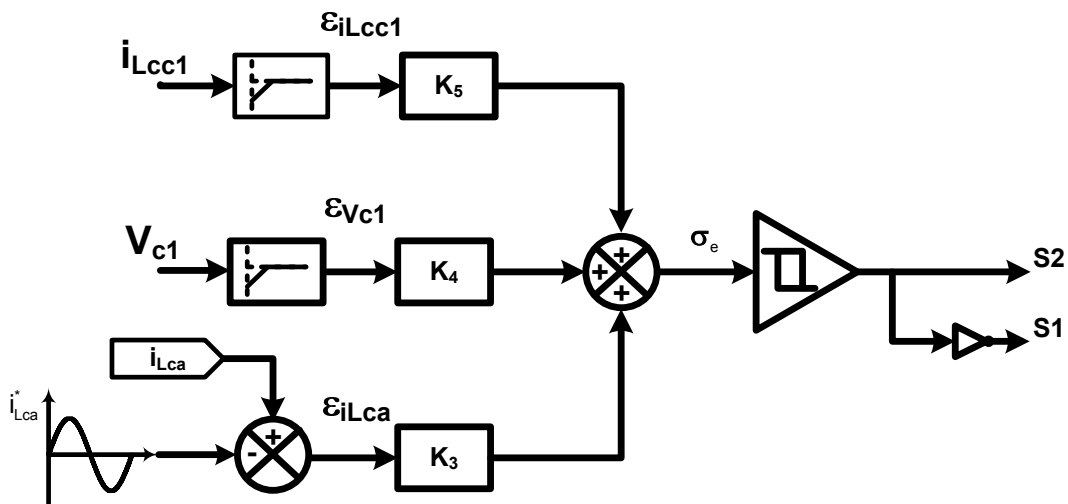


Fig. 2.24. Circuito de controle conversor esquerdo.

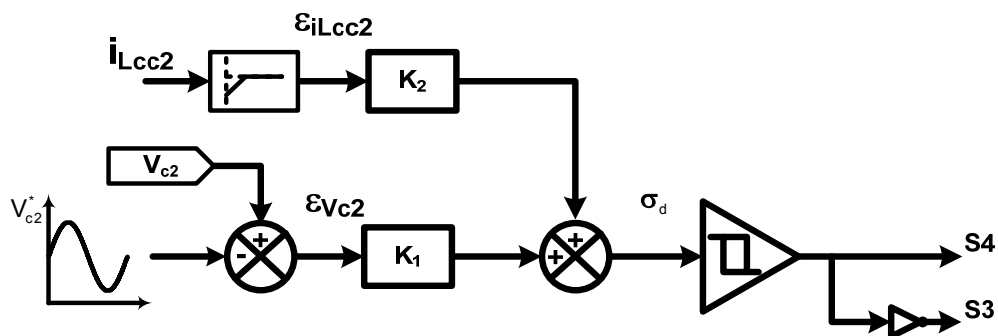


Fig. 2.25. Circuito de controle conversor direito.

Para a operação do controle do conversor direito, os parâmetros são: $K_1 = 0,02$ V/V (malha de tensão V_{c2}) e $K_2 = 0,1$ V/A (malha de corrente i_{Lcc2}). Para a operação do controle do conversor esquerdo, os parâmetros são: $K_3 = 0,32$ V/A

(malha de corrente i_{Lca}), $K_4 = 0,021 \text{ V/V}$ (malha de tensão V_{c1}) e $K_5 = 0,11 \text{ V/A}$ (malha de corrente i_{Lcc1}). A faixa do modulador de histerese é definida em $0,78 \text{ V}$.

Cabe mencionar que este conversor pode operar tanto como inversor ou retificador, tornando-se, portanto, reversível em corrente e tensão. A variação da operação deve ser realizada mudando a referência de corrente i_{Lca}^* , sendo que os outros parâmetros elétricos do circuito e do controle não são alterados.

Da Fig. 2.26 a Fig. 2.28 apresentam as principais formas de ondas do circuito operando como inversor. As Fig. 2.29 a Fig. 2.31 mostram as principais formas de onda do circuito operando como retificador.

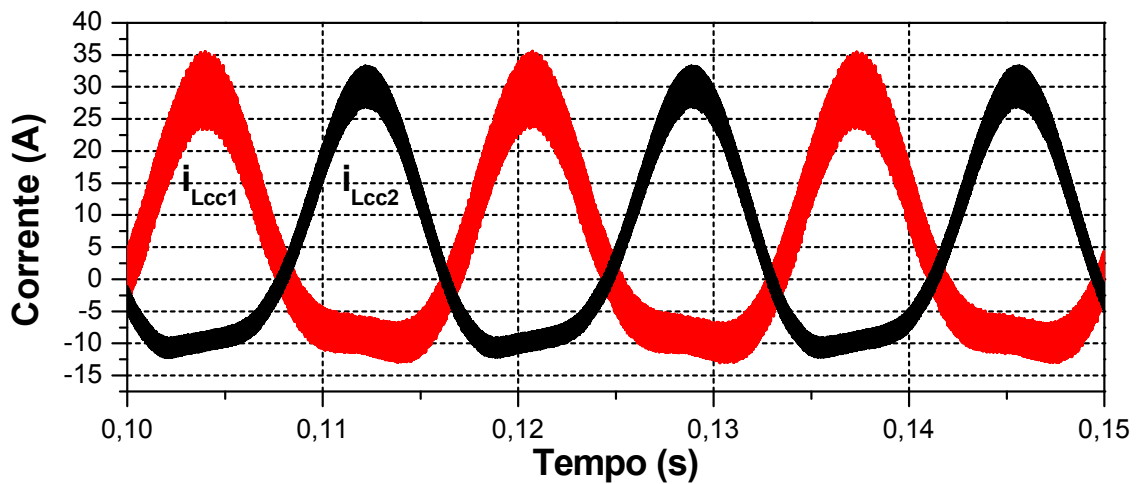


Fig. 2.26. Correntes nos indutores i_{Lcc1} e i_{Lcc2} , na operação como inversor.

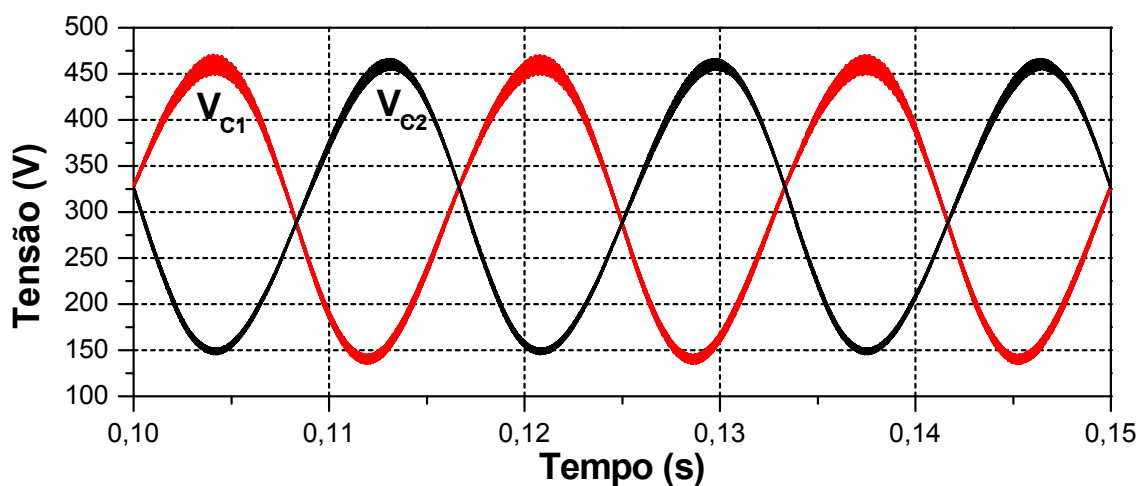


Fig. 2.27. Tensões nos capacitores C_1 e C_2 , na operação como inversor.

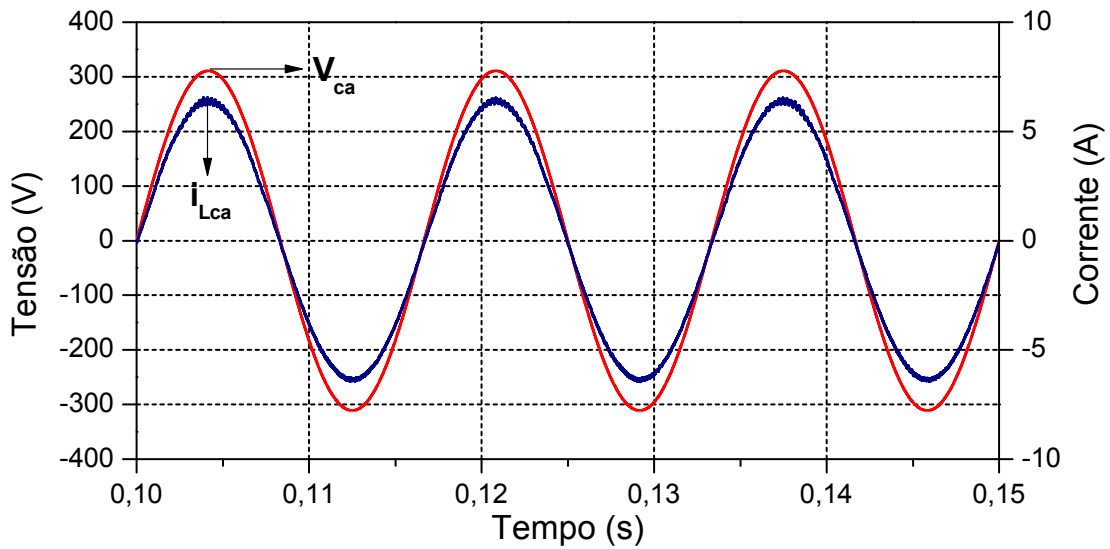


Fig. 2.28. Corrente no indutor L_{ca} e tensão de saída, na operação como inversor.

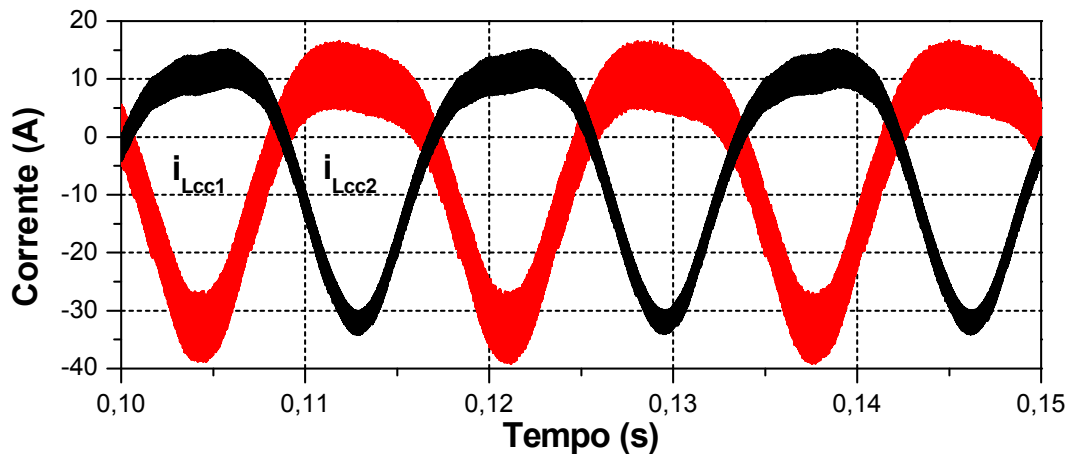


Fig. 2.29. Correntes nos indutores i_{Lcc1} e i_{Lcc2} , na operação como retificador.

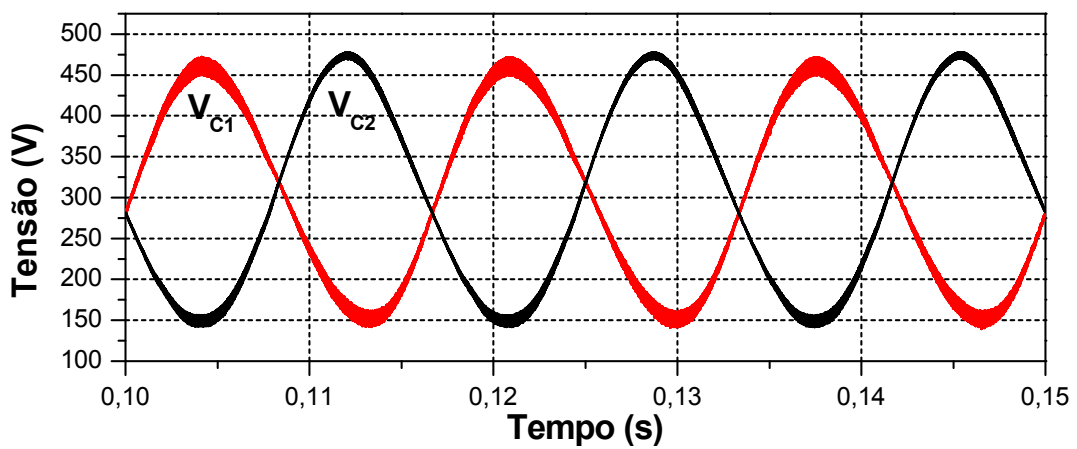


Fig. 2.30. Tensões nos capacitores C_1 e C_2 , na operação como retificador.

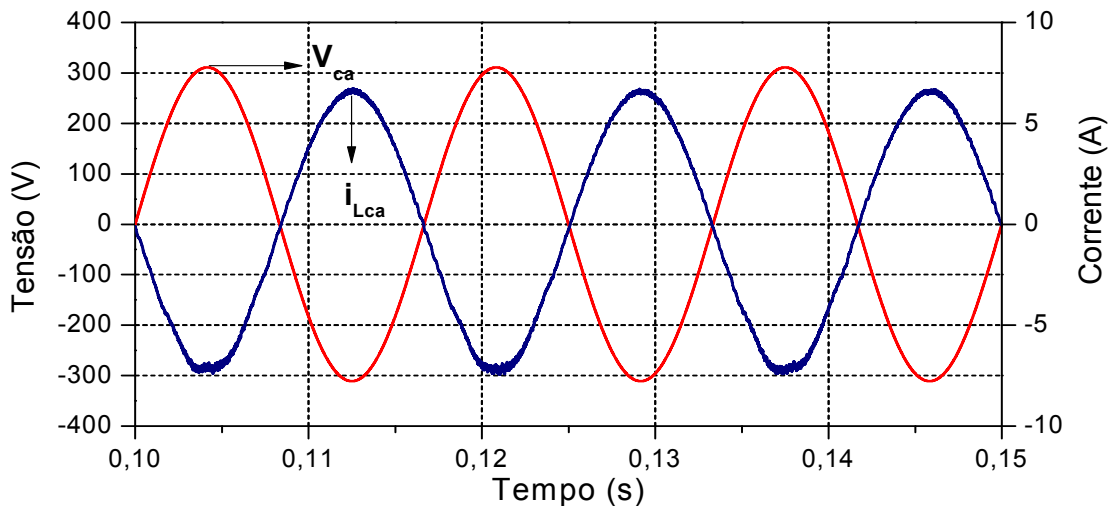


Fig. 2.31. Corrente no indutor L_{ca} e tensão de saída, na operação como retificador.

2.5. CONCLUSÃO

Nas três topologias apresentadas, pôde-se apreciar o progresso alcançado desde a topologia original (inversor *Boost*) ao retificador monofásico, dado que este último conversor permite ter um controle na corrente alternada na operação como inversor e como retificador.

O controle por regime de deslizamento foi mantido, no inversor trifásico e retificador monofásico, por apresentar bons resultados em comparação ao controle clássico.

Devido à forma de onda da corrente nos indutores CC, existe a possibilidade de se projetar estes indutores para baixa frequência, utilizando lâminas de ferro-silício, uma vez que suas frequências predominantes são ω e 2ω . Deve-se considerar, no projeto, a ondulação em altas frequências e a componente de corrente contínua que circula pelo indutor.

A principal desvantagem destas estruturas é a elevada magnitude da corrente nos interruptores de potência, mas é uma limitação tecnológica que tende a ser rapidamente atenuada à medida que novos componentes mais rápidos e com menores perdas forem desenvolvidos.

Por fim, as vantagens destas estruturas são: permitir trabalhar em forma bidirecional em corrente e tensão, utilizar um controle robusto e de fácil implementação, obter uma tensão de saída menor, igual ou maior que a tensão de entrada e omitir um estágio de potência comparado com estruturas tradicionais. Além disso, deve-se destacar que estas estruturas utilizam células de comutação tradicionais.

CAPÍTULO 3

RETIFICADOR *BUCK* (*STEP-DOWN*) MONOFÁSICO BIDIRECIONAL

3.1. INTRODUÇÃO

Na procura de uma topologia alternativa ao retificador abaixador apresentado por Ivan E. Colling [9], e com a idéia de minimizar o número de semicondutores utilizados no conversor mantendo o emprego da célula de comutação tradicional, foi analisada a segunda opção de controle, sugerida por Cáceres [11] para os conversores com carga diferencial. Esta diz que, ao operar com carga ligada em forma diferencial “um dos conversores deve produzir uma tensão senoidal com um nível contínuo e o outro deve produzir uma saída contínua”. O importante não é a tensão gerada por cada conversor, senão a diferença de tensão entre eles. Até agora, a quantidade de semicondutores não foi alterada, mas se é substituído o conversor que gera um sinal contínuo por um capacitor, é possível prescindir de uma célula de comutação tradicional, simplificando a topologia e o controle deste novo conversor.

Desta forma, propõe-se um novo retificador abaixador com elevado fator de potência, o qual possui só uma célula de comutação tradicional, cuja tensão de saída não guarda restrições com relação à tensão de alimentação, podendo ser tanto menor, igual ou maior que o valor de pico da senóide de entrada. Além disso, o circuito proposto pode operar como inversor com corrente controlada, servindo para fornecer energia à rede a partir de fontes CC como, por exemplo, painéis fotovoltaicos.

O circuito em questão é baseado na topologia proposta originalmente por Cáceres e Barbi [11], um inversor constituído por dois conversores elevadores de tensão como se pode ver na Fig. 3.1.

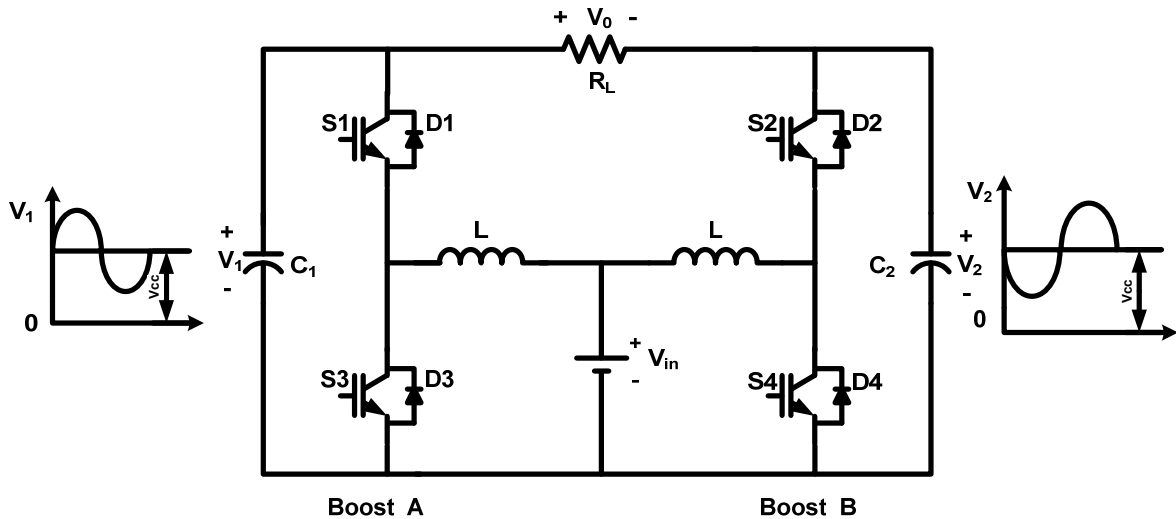


Fig. 3.1. Diagrama básico do inversor derivado do conversor elevador de tensão [11], [12] e [13].

“No inversor elevador monofásico, a conexão de carga em modo diferencial torna teoricamente possível a obtenção de tensões de saída com qualquer valor e formato. Além disso, respeitada a condição de que individualmente V_{c1} e V_{c2} sejam maiores que V_{in} , há um grau de liberdade na escolha dessas tensões, posto que somente a diferença entre elas é de interesse da carga. Assim, uma tensão de saída senoidal pode ser obtida, tanto mantendo um dos capacitores com tensão fixa e impondo-se ao outro uma variação senoidal, como se utilizando duas referências senoidais defasadas entre si”¹⁰, como apresenta a Fig. 3.1.

Para que o circuito possa operar como retificador, é necessário reverter seu fluxo de potência e estabelecer algum controle sobre a corrente absorvida da fonte CA. Para que este controle seja possível, inclui-se um indutor em série com a fonte alternada, conforme Fig. 3.2.

Devido a esta reversibilidade do fluxo de potência, passa-se a identificar os elementos (indutores e fontes) não mais como de entrada ou de saída, mas como CA ou CC¹¹.

¹⁰ Colling, 2000, p.4-5.

¹¹ Colling, 2000, p.78.

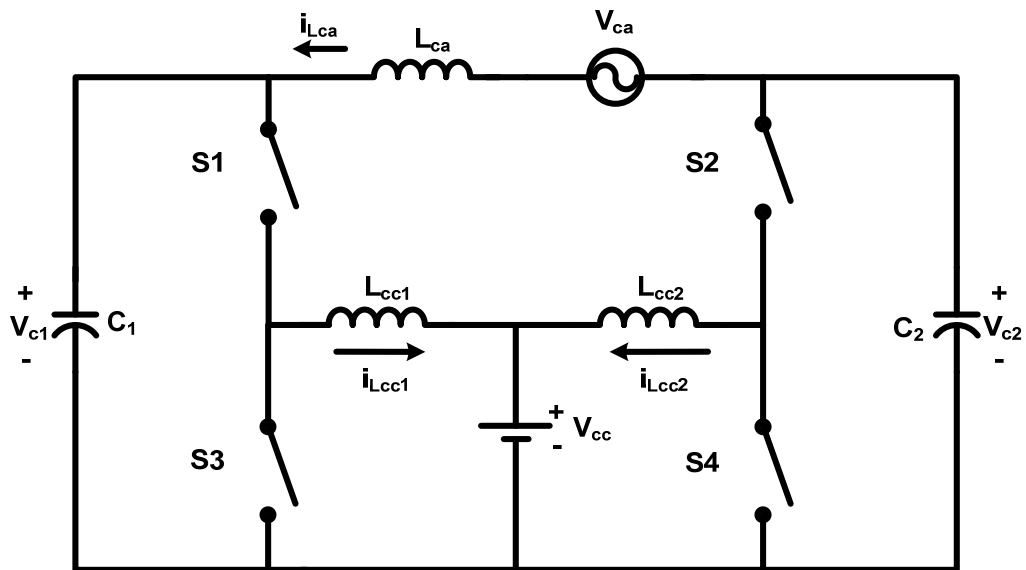


Fig. 3.2. Diagrama do retificador/inversor após a inclusão do indutor L_{ca} [7], [9] e [10].

Continuando com a proposta de Colling e Barbi [10] para o retificador, sem modificar o funcionamento da estrutura, pretende-se diminuir a quantidade de elementos sem perder as características originais dela. Elimina-se, portanto, a célula que controla a tensão no capacitor C_2 junto com o indutor L_{cc2} (Fig. 3.3). Desta forma, o capacitor C_2 fica em série com a fonte CA. A modificação do circuito da Fig. 3.2 requer um aumento da capacitância do capacitor para que consiga manter uma tensão contínua superior a V_{cc} , com uma ondulação mínima.

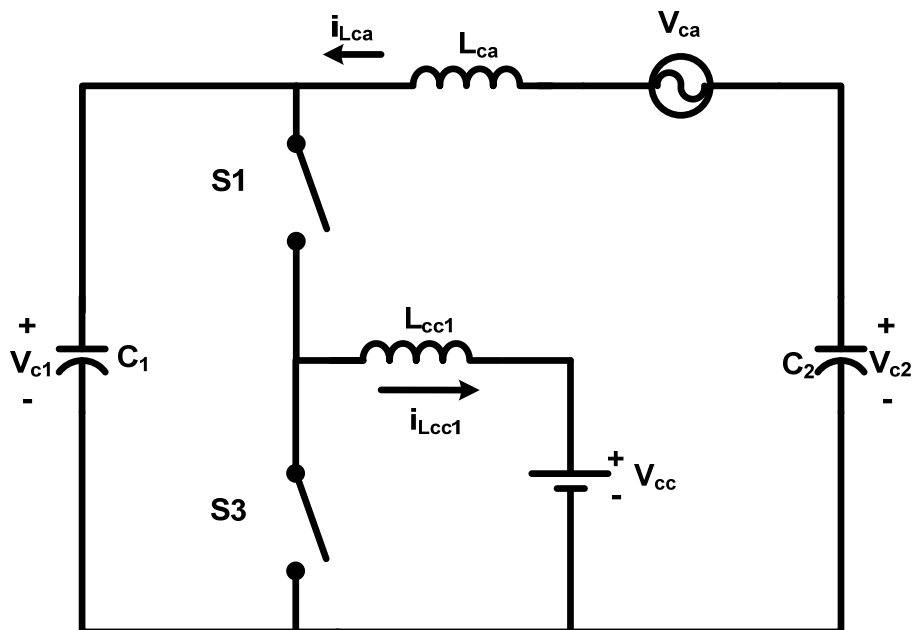


Fig. 3.3. Circuito retificador abaixador monofásico modificado.

Desta maneira, no capacitor C_1 a magnitude da sua tensão será de $V_{ca}+V_{c2}$ (considerando que a queda de tensão V_{Lca} é baixa, na frequência da rede). Logo, a estrutura é similar a um conversor *Buck*, com filtro na entrada, só que sua tensão de entrada possui uma componente alternada sobre um nível de tensão contínua (ver Fig. 3.4).

“Para o inversor elevador original, diferentes abordagens foram propostas e testadas: aplicação de modulação por largura de pulsos, utilizando-se o modelo do interruptor “PWM” para a obtenção da função de transferência; controle com alimentação direta ou pré-alimentado (*feedforward*); controle por regime (ou modo) de deslizamento. Dentre as três soluções relatadas, a última conferiu as melhores características de estabilidade e robustez ao sistema. Com base nesse resultado, opta-se por aplicar o controle por regime de deslizamento também neste circuito”¹².

Assim, o sistema resultante é de terceira ordem (L_{ca} , C_1 e L_{cc}), sendo controlado por meio de regime de deslizamento. Esta estratégia de controle foi escolhida devido a suas qualidades de robustez, invariância e simplicidade de implementação. A tensão no capacitor C_2 é controlada através do controle clássico. Seu sinal de erro realimenta a diferença entre a corrente i_{Lca} e sua referência, conseguindo diminuir a componente média da corrente i_{Lca} para assim controlar a tensão contínua em C_2 .

O circuito em questão não apresenta restrições com relação aos valores relativos das tensões de entrada e saída: o nível de tensão de saída pode tanto ser menor, igual ou maior que o valor de pico da senóide de entrada.

3.2. ANÁLISES QUALITATIVA E QUANTITATIVA

Reordenando o circuito da Fig. 3.3 é possível obter o circuito da Fig. 3.4, o qual representa um retificador abaixador monofásico que pode funcionar como retificador ou inversor bastando para isso mudar seu sinal de referência de corrente (CA). Além disso, somente utiliza uma célula de comutação tradicional. A análise qualitativa e quantitativa deste circuito é detalhada a seguir.

¹² Colling, 2000, p.6.

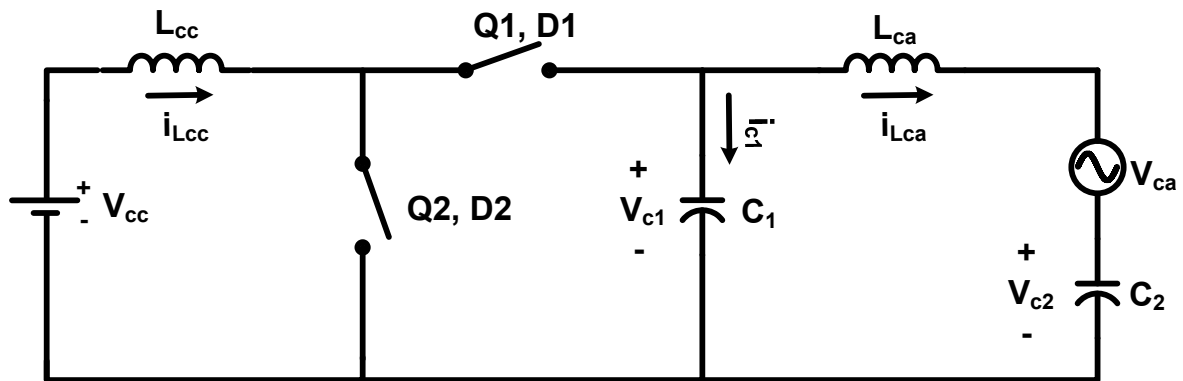


Fig. 3.4. Circuito do retificador abaixador monofásico, operando como inversor [9].

3.2.1. Considerações para o funcionamento do circuito

Considera-se o circuito operando como um inversor elevador de tensão. A tensão no capacitor C_2 deve ser:

$$v_{c2}^*(t) = V_{c2cc}^* \quad (3.1)$$

A excursão senoidal total será aplicada ao capacitor C_1 , deixando o capacitor C_2 somente com um nível contínuo¹³.

Assim, a condição que segue deve ser satisfeita com folga, de modo que jamais a tensão de C_2 seja inferior a V_{cc} .

$$V_{c2cc}^* > V_{cc} + V_{cap} \quad (3.2)$$

Logo:

$$v_{c2}^*(t) = (V_{cc} + V_{cap}) + \Delta V_{cc} \quad (3.3)$$

sendo ΔV_{cc} a margem de tensão de segurança para garantir o deslizamento sem fugas [9].

Considera-se a tensão da rede $V_{cap} \cdot \text{sen}(\omega t)$. A soma da tensão alternada com a tensão no capacitor C_2 é:

$$v_{ca}(t) + v_{c2}^*(t) = V_{cap} \cdot \text{sen}(\omega t) + (V_{cc} + V_{cap} + \Delta V_{cc}) \quad (3.4)$$

¹³ Ao contrário do proposto por Cáceres na sua tese de Doutorado 1997 [11], em que a tensão alternada com sua componente contínua é dividida entre ambos os capacitores (C_1 e C_2).

Logo, a tensão no lado alternado deve possuir uma componente contínua e uma componente alternada definida pela expressão (3.4).

“O parâmetro regente do conversor é $\varepsilon_{iL_{ca}}$ (erro na corrente que circula por L_{ca}). Manter a corrente do indutor L_{ca} suficientemente próxima de seu valor de referência é o objetivo primordial deste conversor. Espera-se uma boa fidelidade da corrente $i_{L_{ca}}$ e da diferença da tensão nos capacitores C_1 e C_2 . Cabe, desta forma, ao conversor amainar as possíveis discrepâncias que surjam. O erro no indutor L_{cc} ($\varepsilon_{iL_{cc}}$) é o principal responsável pela determinação dos instantes das comutações e $\varepsilon_{v_{c1}}$ é o parâmetro estabilizador”¹⁴.

A função de referência para a corrente alternada é:

$$i_{L_{ca}}^*(t) = i_{L_{cap}}^* \cdot \text{sen}(\omega t) \quad (3.5)$$

L_{ca} é projetado para filtrar as oscilações em altas frequências originadas das comutações. Sua impedância em baixas frequências (frequência da rede) é baixa, e conseqüentemente também é baixa a queda de tensão nessas frequências, em regime permanente.

Conclui-se então que a tensão $v_{c1}(t)$ oscila muito próximo de:

$$v_{c1}(t) = V_{cap} \cdot \text{sen}(\omega t) + (V_{cc} + V_{cap} + \Delta V_{cc}) \quad (3.6)$$

e o nível contínuo aplicado em C_2 é estabelecido no capacitor C_1 .

Se esse nível é escolhido adequadamente, por meio da equação (3.3), tanto $v_{c1}(t)$ como $v_{c2}(t)$ não descem abaixo de V_{cc} , condição necessária para a operação do sistema.

A razão cíclica do interruptor Q2 é dada por (3.7).

$$d(t) = 1 - \frac{V_{cc}}{V_{c2_{cc}}^* + V_{cap} \cdot \text{sen}(\omega t)} \quad (3.7)$$

Pelo balanço de energia, pode-se calcular a corrente que circula no indutor L_{cc} .

$$P_{cc} = P_{ca} \quad (3.8)$$

¹⁴ Colling, 2000, p.87.

$$V_{cc} \cdot i_{Lcc}(t) = v_{c1}(t) \cdot (i_{Lca}(t) + i_{c1}(t)) \quad (3.9)$$

$$i_{Lcc}(t) = \frac{v_{c1}(t) \cdot (i_{Lca}(t) + i_{c1}(t))}{V_{cc}} \quad (3.10)$$

Em regime permanente, as variáveis assumem seus respectivos valores de referência. Substituindo as equações (3.5) e (3.6) em (3.10), obtém-se a expressão (3.11).

$$i_{Lcc}(t) = \frac{V_{c2}^* + V_{cap} \cdot \text{sen}(\omega t)}{V_{cc}} \cdot \left\{ I_{Lcap}^* \text{sen}(\omega t) + C_1 \cdot \frac{d}{dt} [V_{c2}^* + V_{cap} \cdot \text{sen}(\omega t)] \right\} \quad (3.11)$$

Resolvendo a expressão (3.11), tem-se:

$$i_{Lcc}(t) = \frac{V_{c2}^* \cdot I_{Lcap}^* \cdot \text{sen}(\omega t)}{V_{cc}} + \frac{I_{Lcap}^* \cdot V_{cap} \cdot \text{sen}^2(\omega t)}{V_{cc}} + \omega \cdot C_1 \cdot \left\{ \frac{V_{c2}^* \cdot V_{cap} \cdot \cos(\omega t)}{V_{cc}} + \right. \\ \left. + \frac{V_{cap}^2}{V_{cc}} \cdot \text{sen}(\omega t) \cdot \cos(\omega t) \right\} \quad (3.12)$$

Aplicando as identidades trigonométricas seguintes:

$$\text{sen}^2(\omega t) = \frac{1 - \cos(2\omega t)}{2}$$

$$\text{sen}(\omega t) \cdot \cos(\omega t) = \frac{1}{2} \cdot \text{sen}(2\omega t)$$

a corrente no indutor L_{cc} , é dada pela expressão (3.13).

$$i_{Lcc}(t) = \frac{V_{c2}^* \cdot I_{Lcap}^* \cdot \text{sen}(\omega t)}{V_{cc}} + \frac{I_{Lcap}^* \cdot V_{cap} \cdot (1 - \cos(2\omega t))}{2 \cdot V_{cc}} + \omega \cdot C_1 \cdot \left\{ \frac{V_{c2}^* \cdot V_{cap} \cdot \cos(\omega t)}{V_{cc}} + \right. \\ \left. + \frac{V_{cap}^2}{2 \cdot V_{cc}} \cdot \text{sen}(2\omega t) \right\} \quad (3.13)$$

Se a corrente do capacitor não for considerada, o termo $\omega C_1 \{ \dots \}$ desaparece. A equação (3.13) descreve a corrente em baixas frequências de L_{cc} e sobre ela há ainda as excursões em altas frequências causadas pelas comutações dos interruptores Q1 e Q2.

Percebe-se então que a corrente apresenta uma componente contínua, responsável pela transferência de energia, e componentes alternados de primeira

e de segunda ordem da freqüência da rede. A circulação destes componentes de corrente é uma característica intrínseca ao circuito.

A equação (3.14) mostra o valor eficaz da corrente em baixas freqüências, desconsiderando a corrente i_{C1} .

$$I_{LCC_{rms}} = I_{Lcap}^* \cdot \frac{\sqrt{\frac{3}{8} \cdot V_{cap}^2 + \frac{1}{2} \cdot V_{c2}^*{}^2}}{V_{cc}} \quad (3.14)$$

O efeito da corrente i_{C1} é obtido incluindo-se $[V_{cc} \cdot \omega \cdot C_1(\dots)_{rms}]^2$ sob o radical de (3.14), pois todos os termos na equação (3.13) são ortogonais. Quanto às excursões de i_{LCC} em altas freqüências, elas apresentam formato próximo ao triangular, e portanto seu valor eficaz é $1/\sqrt{12}$ vezes seu valor de pico a pico [9].

A corrente atinge o valor de pico (positivo) quando $\varphi = \omega t = \pi/2$. Este valor é expresso por (3.15), e a ele deve-se somar ainda $\frac{1}{2} \cdot \Delta I_{LCC_{máx}}$.

$$I_{LCCp} = \frac{V_{c2p}^* \cdot I_{Lcap}^*}{V_{cc}} = \frac{V_{c2}^*}{V_{cc}} \cdot I_{Lcap}^* \quad (3.15)$$

A potência ativa transferida à fonte senoidal é dada pela expressão (3.16). Ela equivale, como se poderia esperar, à potência fornecida por uma fonte senoidal V_{cap} ao ser percorrida por uma corrente I_{Lcap}^* , em fase com ela. As componentes alternadas de i_{LCC} na equação (3.13) correspondem à energia reativa circulante no circuito.

$$P = V_{cc} \cdot I_{LCC_{med}} = \frac{V_{cap} \cdot I_{Lcap}^*}{2} \quad (3.16)$$

Na operação como retificador todos os termos com i_{Lca} (ou I_{Lcap}^*) são invertidos. Não é realizada nenhuma variação nos parâmetros elétricos do circuito ao se inverter o fluxo de potência do conversor.

3.3. ANÁLISE DO CIRCUITO

Considera-se o circuito da Fig. 3.4, o qual permite encontrar relações diferenciais para equacionar a operação do inversor *Boost* monofásico.

Os interruptores Q1 e Q2 recebem pulsos complementares de modo a evitar a condução descontínua no indutor L_{cc} , tornando possível a existência de somente duas estruturas. Quando Q2 e D2 conduzem e Q1 e D1 estão bloqueados, encontra-se na primeira etapa de operação, como mostra a Fig. 3.5. Quando Q1 e D1 conduzem e Q2 e D2 estão bloqueados encontra-se na segunda etapa de operação, como mostra a Fig. 3.6.

3.3.1. Primeira etapa de operação

Admite-se que $i_{L_{ca}}$ esteja em seu valor de referência e que o estado dos interruptores seja descrito por γ .

$\gamma = 1 \Rightarrow$ Q2 e D2 conduzem; Q1 e D1 bloqueados.

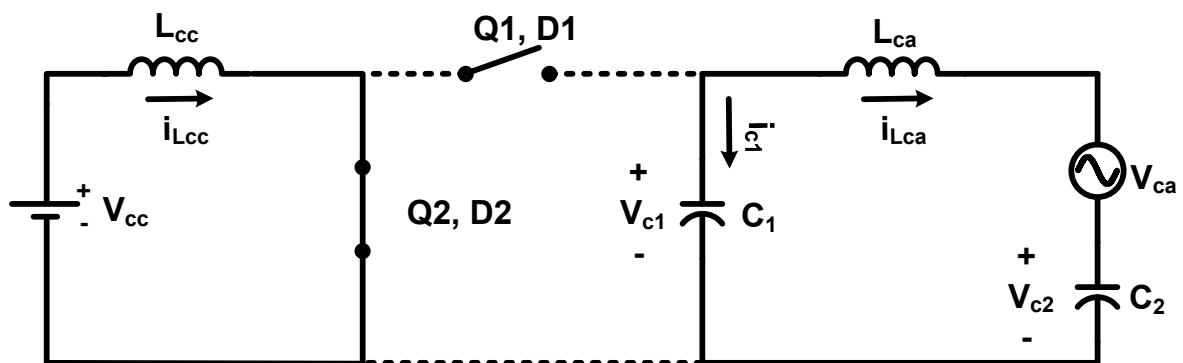


Fig. 3.5. Primeira etapa da operação do inversor elevador monofásico.

As equações (3.17), (3.18) e (3.19) descrevem a operação da primeira etapa do circuito.

$$\frac{di_{L_{cc}}}{dt} = \frac{V_{cc}}{L_{cc}} \quad (3.17)$$

$$\frac{di_{L_{ca}}}{dt} = -\frac{v_{ca} + v_{c2}^*}{L_{ca}} + \frac{v_{c1}}{L_{ca}} \quad (3.18)$$

$$\frac{dv_{c1}}{dt} = -\frac{i_{Lca}}{C_1} \quad (3.19)$$

3.3.2. Segunda etapa de operação

$\gamma = 0 \Rightarrow$ Q1 e D1 conduzem; Q2 e D2 bloqueados.

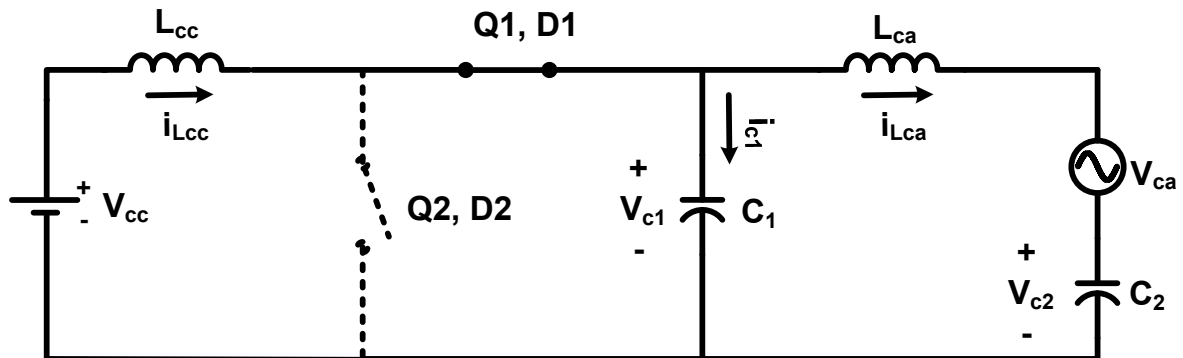


Fig. 3.6. Segunda etapa da operação do inversor elevador monofásico.

As equações (3.20), (3.21) e (3.22) descrevem a operação da segunda etapa do circuito.

$$\frac{di_{Lcc}}{dt} = \frac{-v_{c1} + V_{cc}}{L_{cc}} \quad (3.20)$$

$$\frac{di_{Lca}}{dt} = \frac{v_{c1}}{L_{ca}} - \frac{v_{ca} + v_{c2}^*}{L_{ca}} \quad (3.21)$$

$$\frac{dv_{c1}}{dt} = \frac{i_{Lcc} - i_{Lca}}{C_1} \quad (3.22)$$

Definindo-se $\bar{\gamma} = 1 - \gamma$, podem-se reescrever as equações (3.17) a (3.22) da forma seguinte:

$$\frac{di_{Lcc}}{dt} = \frac{-v_{c1}}{L_{cc}} \cdot \bar{\gamma} + \frac{V_{cc}}{L_{cc}} \quad (3.23)$$

$$\frac{di_{Lca}}{dt} = \frac{v_{c1}}{L_{ca}} - \frac{v_{ca} + v_{c2}^*}{L_{ca}} \quad (3.24)$$

$$\frac{dv_{c1}}{dt} = \frac{i_{Lcc}}{C_1} \cdot \bar{\gamma} - \frac{i_{Lca}}{C_1} \quad (3.25)$$

Agrupando as expressões (3.23), (3.24) e (3.25) em forma matricial, obtém-se a equação (3.26), a qual pode ser escrita da forma $\frac{d\mathbf{v}}{dt} = \mathbf{A} \cdot \mathbf{v} + \mathbf{B} \cdot \mathbf{u}$.

$$\begin{bmatrix} \frac{di_{Lca}}{dt} \\ \frac{dv_{c1}}{dt} \\ \frac{di_{Lcc}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_{ca}} & 0 \\ -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{Lca} \\ v_{c1} \\ i_{Lcc} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{Lcc}}{C_1} \\ -\frac{v_{c1}}{L_{cc}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{v_{ca} + v_{c2}^*}{L_{ca}} \\ 0 \\ \frac{V_{cc}}{L_{cc}} \end{bmatrix} \quad (3.26)$$

Procurando a matriz de variação de erro, subtrai-se em ambos os lados da expressão (3.26) a derivada das referências de i_{Lca}^* , v_{c1}^* e i_{Lcc}^* como se apresenta em (3.27).

$$\begin{bmatrix} \frac{di_{Lca}}{dt} - \frac{di_{Lca}^*}{dt} \\ \frac{dv_{c1}}{dt} - \frac{dv_{c1}^*}{dt} \\ \frac{di_{Lcc}}{dt} - \frac{di_{Lcc}^*}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_{ca}} & 0 \\ -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{Lca} \\ v_{c1} \\ i_{Lcc} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{Lcc}}{C_1} \\ -\frac{v_{c1}}{L_{cc}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{v_{ca} + v_{c2}^*}{L_{ca}} \\ 0 \\ \frac{V_{cc}}{L_{cc}} \end{bmatrix} - \begin{bmatrix} \frac{di_{Lca}^*}{dt} \\ \frac{dv_{c1}^*}{dt} \\ \frac{di_{Lcc}^*}{dt} \end{bmatrix} \quad (3.27)$$

Define-se o erro como $\varepsilon = \mathbf{v} - \mathbf{v}^*$ e sua derivada como $\frac{d\varepsilon}{dt} = \frac{d\mathbf{v}}{dt} - \frac{d\mathbf{v}^*}{dt}$ [9],

[11].

Desconsiderando-se a derivada das referências no lado direito de (3.27), dado que as freqüências de i_{Lca}^* , v_{c1}^* e i_{Lcc}^* são ω e 2ω , bastante inferiores às freqüências de comutação do circuito, pode-se considerar estas variáveis como quase-estáticas, desta forma suas derivadas tendem a zero. Assim, é possível escrever a equação (3.27) da forma dada por (3.28).

$$\begin{bmatrix} \frac{d\varepsilon_{iLca}}{dt} \\ \frac{d\varepsilon_{vc1}}{dt} \\ \frac{d\varepsilon_{iLcc}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_{ca}} & 0 \\ -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{Lca} \\ v_{c1} \\ i_{Lcc} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{Lcc}}{C_1} \\ -\frac{v_{c1}}{L_{cc}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{v_{ca} + v_{c2}^*}{L_{ca}} \\ 0 \\ \frac{V_{cc}}{L_{cc}} \end{bmatrix} \quad (3.28)$$

3.4. FUNCIONAMENTO E IMPLEMENTAÇÃO DO REGIME DE DESLIZAMENTO

“Duas condições são essenciais para que se tenha sucesso na implementação de um regime de deslizamento: a condição de existência e a condição de encontro. Esta se relaciona com a capacidade de que o sistema, a partir de dadas condições iniciais em $t = t_0$, possa encontrar a superfície de deslizamento em algum $t > t_0$; aquela se refere à manutenção do regime de deslizamento após o encontro, ou seja, à habilidade com que o sistema mantém as variáveis de estado em uma vizinhança suficientemente próxima de σ . A condição de existência implica que ao redor de σ as trajetórias sempre devem apontar para a própria superfície σ . Matematicamente, essa convergência é expressa por:

$$\begin{aligned} \lim_{\sigma \rightarrow 0^-} \left(\frac{d\sigma}{dt} \right) &> 0 \\ \lim_{\sigma \rightarrow 0^+} \left(\frac{d\sigma}{dt} \right) &< 0 \end{aligned} \quad (3.29)$$

a qual indica que próximo à superfície de deslizamento, se σ tiver valor negativo, sua derivada deverá ser positiva e vice-versa, a fim de que em qualquer situação o ponto representativo se aproxime do espaço nulo $\sigma = 0$ ¹⁵.

Define-se o erro, ε , como a diferença entre a variável de controle e sua referência e σ como a superfície de deslizamento como se mostra na equação (3.30).

$$\sigma = \mathbf{S} \cdot \boldsymbol{\varepsilon} = S_1 \cdot \varepsilon_1 + S_2 \cdot \varepsilon_2 + \dots + S_n \cdot \varepsilon_n \quad (3.30)$$

Escolhendo-se \mathbf{S} invariante com o tempo, tem-se:

$$\frac{d\sigma}{dt} = \mathbf{S} \cdot \frac{d\boldsymbol{\varepsilon}}{dt} \quad (3.31)$$

Substituindo-se as variáveis da equação (3.26) na definição da superfície de deslizamento da equação (3.30), obtém-se a expressão (3.32), com S_1, S_2 e $S_3 > 0$.

¹⁵ Colling, 2000, p.20.

$$\sigma = \mathbf{S} \cdot \boldsymbol{\varepsilon} = S_1 \cdot \varepsilon_{iLca} + S_2 \cdot \varepsilon_{vc1} + S_3 \cdot \varepsilon_{iLcc} \quad (3.32)$$

Substituindo as variáveis da equação (3.28) na equação (3.31), obtém-se a expressão (3.33).

$$\frac{d\sigma}{dt} = \mathbf{S} \cdot \frac{d\boldsymbol{\varepsilon}}{dt} = S_1 \cdot \frac{d\varepsilon_{iLca}}{dt} + S_2 \cdot \frac{d\varepsilon_{vc1}}{dt} + S_3 \cdot \frac{d\varepsilon_{iLcc}}{dt} \quad (3.33)$$

Avaliando-se as derivadas da expressão (3.33),

$$\frac{d\sigma}{dt} = S_1 \cdot \left[\frac{v_{c1} - v_{ca} - v_{c2}^*}{L_{ca}} \right] + S_2 \cdot \left[\frac{\bar{\gamma} \cdot i_{Lcc} - i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc} - \bar{\gamma} \cdot v_{c1}}{L_{cc}} \right] \quad (3.34)$$

O estado $\gamma = 1$ ($\bar{\gamma} = 0$) está associado ao aumento da energia no sistema sendo, portanto, aplicado sempre que o ponto representativo se encontre abaixo de $\sigma = 0$; de modo oposto, aplica-se $\gamma = 0$ quando o ponto se situa acima da linha de comutação. Assim, estabelecem-se as seguintes inequações:

$$\gamma = 1 \Rightarrow \frac{d\sigma}{dt} > 0$$

$$S_1 \cdot \left[\frac{v_{c1} - v_{ca} - v_{c2}^*}{L_{ca}} \right] - S_2 \cdot \left[\frac{i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc}}{L_{cc}} \right] > 0 \quad (3.35)$$

$$S_1 < \frac{L_{ca}}{v_{c1} - v_{ca} - v_{c2}^*} \cdot \left[S_2 \cdot \frac{i_{Lca}}{C_1} - S_3 \cdot \frac{V_{cc}}{L_{cc}} \right] \quad (3.36)$$

$$\gamma = 0 \Rightarrow \frac{d\sigma}{dt} < 0$$

$$S_1 \cdot \left[\frac{v_{c1} - v_{ca} - v_{c2}^*}{L_{ca}} \right] + S_2 \cdot \left[\frac{i_{Lcc} - i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc} - v_{c1}}{L_{cc}} \right] < 0 \quad (3.37)$$

$$S_1 < \frac{L_{ca}}{v_{c1} - v_{ca} - v_{c2}^*} \cdot \left[S_2 \cdot \frac{(i_{Lca} - i_{Lcc})}{C_1} - S_3 \cdot \frac{(v_{c1} - V_{cc})}{L_{cc}} \right] \quad (3.38)$$

Considera-se inicialmente que o indutor L_{ca} se comporte como uma fonte de corrente i_{Lca} a fim de determinar o limite para α , definida como a razão entre S_2

e S_3 , com $Z_n = \sqrt{L_{cc}/C_1}$. Dado que neste caso $\varepsilon_{iLca} = 0$, pode-se calcular o valor de α (inclinação máxima da superfície de deslizamento) e a restrição para V_{c1} .

$$\gamma = 1$$

$$-S_2 \cdot \left[\frac{i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc}}{L_{cc}} \right] > 0 \quad (3.39)$$

$$\alpha < \frac{V_{cc}}{i_{Lca} \cdot Z_n^2} \quad (3.40)$$

$$\gamma = 0$$

$$S_2 \cdot \left[\frac{i_{Lcc} - i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc} - v_{c1}}{L_{cc}} \right] < 0 \quad (3.41)$$

$$v_{c1} > V_{cc} + \max \left\{ \alpha \cdot Z_n^2 \cdot (i_{Lcc} - i_{Lca}), 0 \right\} \quad (3.42)$$

O coeficiente S_1 é definido por último, considerando a variação máxima de $|v_{Lca}| = |v_{c1} - v_{ca} - v_{c2}|$.

$$S_1 \cdot |v_{Lca}| < L_{ca} \cdot \min \left\{ \left[S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}}{C_1} \right], \left[S_3 \cdot \frac{(V_{cc} - v_{c1})}{L_{cc}} - S_2 \cdot \frac{(i_{Lcc} - i_{Lca})}{C_1} \right] \right\} \quad (3.43)$$

A frequência de comutação depende da faixa de histerese utilizada na comparação da reta σ com nível zero, portanto;

$$\Delta t = \frac{\Delta \sigma}{\frac{d\sigma}{dt}} \quad (3.44)$$

$$\Delta t = \frac{\Delta \sigma}{S_2 \cdot \left[\frac{\bar{\gamma} \cdot i_{Lcc} - i_{Lca}}{C_1} \right] + S_3 \cdot \left[\frac{V_{cc} - \bar{\gamma} \cdot v_{c1}}{L_{cc}} \right]} \quad (3.45)$$

$$f_{cd}(t) = \frac{1}{\Delta t(\gamma = 1) + \Delta t(\gamma = 0)} \quad (3.46)$$

Substituindo e avaliando a equação (3.45) em (3.46), obtém-se a expressão (3.47) que define a frequência de comutação para o regime de deslizamento.

$$f_{cd}(t) = \frac{d(t)}{\Delta\sigma} \cdot \left[S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}^*(t)}{C_1} \right] \quad (3.47)$$

Percebe-se, pois, que o aumento da razão cíclica contribui para o aumento da frequência.

Em um período de comutação, a excursão total da corrente L_{cc} é dada por:

$$\Delta i_{L_{cc}}(t) = \frac{V_{cc} \cdot d(t)}{L_{cc} \cdot f_{cd}(t)} \quad (3.48)$$

Substituindo-se (3.47) em (3.48),

$$\Delta i_{L_{cc}}(t) = \frac{V_{cc} \cdot d(t)}{L_{cc}} \cdot \frac{\Delta\sigma}{d(t)} \cdot \frac{1}{S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}^*(t)}{C_1}} \quad (3.49)$$

$$\Delta i_{L_{cc}}(t) = \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta\sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}^*(t)} \quad (3.50)$$

Com relação à Δv_{c1} , tem-se;

$$\Delta v_{c1}(t) = \left| \frac{i_{Lca}^*(t) \cdot d(t)}{C_1 \cdot f_{cd}(t)} \right| \quad (3.51)$$

$$\Delta v_{c1}(t) = \left| \frac{i_{Lca}^*(t) \cdot \Delta\sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}^*(t)} \right| \quad (3.52)$$

“As equações (3.50) e (3.52) se maximizam quando a corrente atinge seu valor de pico positivo: $i_{Lca}^* = i_{Lca}^*$. O indutor e o capacitor devem então ser calculados utilizando-se os valores de $d(t)$ e $f_{cd}(t)$ relativos a esta condição. Aliás, é interessante observar que, em um dado projeto, a variação temporal de f_{cd}/d

depende única e exclusivamente de $i_{Lca}^*(t)$, conforme a (3.47)¹⁶. Dessa forma, para o retificador, tem-se:

$$L_{cc} \geq \frac{V_{cc} \cdot d_{mín}}{\Delta i_{Lccmáx} \cdot f_{cdmín}} \quad (3.53)$$

$$C_1 \geq \frac{i_{Lcap}^* \cdot d_{mín}}{\Delta v_{c1máx} \cdot f_{cdmín}} \quad (3.54)$$

Para que o valor de $f_{cdmín}$ realmente se verifique, a faixa de histerese do comparador deve ser escolhida de forma congruente:

$$\Delta\sigma \leq \frac{d_{mín}}{f_{cdmín}} \cdot \left[\frac{S_2 \cdot V_{cc}}{L_{cc}} - S_1 \cdot \frac{i_{Lcap}^*}{C_1} \right] \quad (3.55)$$

3.5. IMPLEMENTAÇÃO DO CONTROLADOR CLÁSSICO

Utiliza-se o circuito da Fig. 3.7 para encontrar uma relação entre a corrente i_{Lca} e a tensão v_{c2} , considerando a simplificação em que o lado CC será representado por uma fonte de corrente i_0 , como mostra a Fig. 3.7.

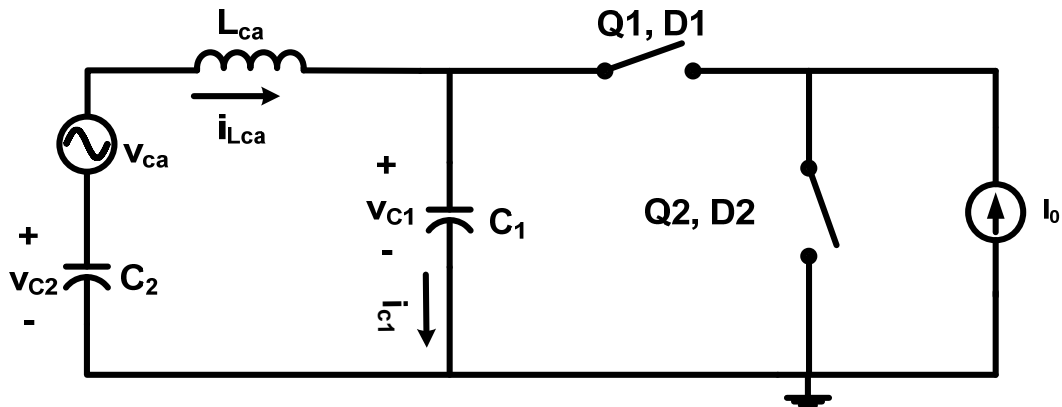


Fig. 3.7. Circuito simplificado: utiliza-se uma fonte de corrente para representar o lado CC.

Os interruptores e a fonte de corrente i_0 serão substituídos por uma fonte de corrente dependente da razão cíclica, como mostra a Fig. 3.8.

¹⁶ Colling, 2000, p.86.

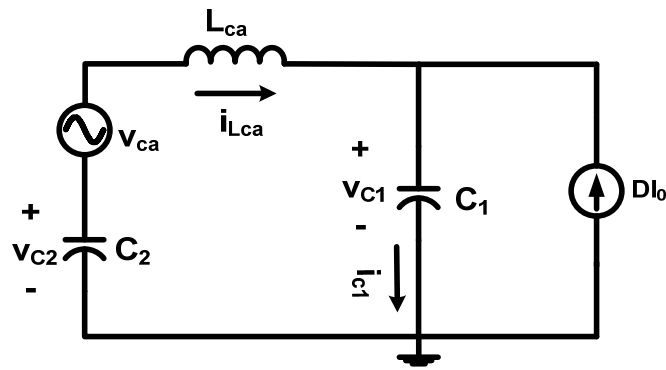


Fig. 3.8. Simplificação do lado CC e dos interruptores por uma fonte de corrente controlada pela razão cíclica.

Aplicando-se a lei de tensões ao circuito da Fig. 3.8, obtém-se a equação (3.56) no domínio do tempo.

$$v_{Lca}(t) = v_{ca}(t) + v_{c2}(t) - v_{c1}(t) \quad (3.56)$$

$$\text{Com } v_{Lca}(t) = L_{ca} \cdot \frac{d(i_{Lca}(t))}{dt}$$

$$L_{ca} \cdot \frac{d(i_{Lca}(s))}{dt} = v_{ca}(t) + v_{c2}(t) - v_{c1}(t) \quad (3.57)$$

Considerando-se perturbações [16] e [17];

$$\begin{aligned} i_{Lca}(t) &= I_{Lca} + \hat{i}_{Lca}(t) \\ v_{c1}(t) &= V_{c1} + \hat{v}_{c1}(t) \\ v_{c2}(t) &= V_{c2} + \hat{v}_{c2}(t) \\ v_{ca}(t) &= V_{ca} + \hat{v}_{ca}(t) \end{aligned} \quad (3.58)$$

Substituindo (3.58) em (3.57).

$$L_{ca} \cdot \frac{d}{dt} [I_{Lca} + \hat{i}_{Lca}(t)] = [V_{in} + \hat{v}_{in}(t)] + [V_{c2} + \hat{v}_{c2}(t)] - [V_{c1} + \hat{v}_{c1}(t)] \quad (3.59)$$

Agrupando os termos com perturbações,

$$L_{ca} \cdot \frac{d(\hat{i}_{Lca}(t))}{dt} = \hat{v}_{ca}(t) + \hat{v}_{c2}(t) - \hat{v}_{c1}(t) \quad (3.60)$$

Aplicando Transformada de Laplace a (3.60), obtém-se (3.61).

$$L_{ca} \cdot s \cdot \hat{i}_{Lca}(s) = \hat{v}_{ca}(s) + \hat{v}_{c2}(s) - \hat{v}_{c1}(s) \quad (3.61)$$

Considera-se que não existe perturbação na tensão de entrada e na tensão de v_{c1} ($\hat{v}_{ca}(s) = 0$ e $\hat{v}_{c1}(s) = 0$).

$$\left. \frac{\hat{i}_{Lca}(s)}{\hat{v}_{c2}(s)} \right|_{\substack{\hat{v}_{ca}(s)=0 \\ \hat{v}_{c1}(s)=0}} = \frac{1}{L_{ca} \cdot s} \quad (3.62)$$

Logo, a variação da corrente i_{Lca} com respeito à tensão do capacitor C_2 só depende da indutância de filtragem do lado CA. Para este controle, a resposta deve ser muito lenta (quase contínua), dado que a tensão v_{c2} de referência é um sinal contínuo. Como a função de transferência já é um integrador, pode-se usar um controle proporcional, mas será utilizado um controle PI para uma melhor resposta. Escolhe-se uma frequência de corte próxima a 10 Hz, para conseguir uma resposta lenta.

3.6. ESPECIFICAÇÕES DE PROJETO

Deseja-se projetar um conversor com as seguintes características:

- $V_{cc} = 200 \text{ V}$;
- $v_{ca} = 311 \cdot \text{sen}(\omega t)$;
- $P_s = 2,5 \text{ kW}$;
- $f_r = 60 \text{ Hz}$;
- $f_{smin} = 26 \text{ kHz}$;

Para que se obtenha a potência especificada, a corrente nominal deve ser:

$$I_{Lca_{max}} = \frac{2 \cdot P_s}{V_{ca_{max}}} = \frac{2 \cdot 2500}{311} = 16,1 \text{ A} \quad (3.63)$$

O nível contínuo para a tensão no capacitor C_2 deve ser especificado em:

$$V_{c2_{cc}}^* > V_{cc} + V_{cap} = 200 + 311 = 511 \text{ V} \quad (3.64)$$

Assegura-se uma margem de tensão de segurança, de pelo menos 50 V, para conseguir um deslizamento sem fugas, com relação ao valor calculado em (3.64). Desta forma, o valor de referência para V_{c2} é:

$$V_{c_{2cc}}^* = 561 \text{ V} \quad (3.65)$$

pode-se esperar que a tensão do capacitor C1 seja:

$$v_{c1}(t) = V_{cap} \cdot \text{sen}(\omega t) + (V_{cc} + V_{cap} + \Delta V_{cc}) = 561 + 311 \cdot \text{sen}(\omega t) \quad (3.66)$$

logo:

$$d(t) = 1 - \frac{V_{cc}}{V_{c_{2cc}}^* + V_{cap} \cdot \text{sen}(\omega t)} = 1 - \frac{200}{561 + 311 \cdot \text{sen}(\omega t)} \quad (3.67)$$

A Fig. 3.9 apresenta as formas de onda das tensões nos capacitores C₁ e C₂. As razões cíclicas variam na faixa (0,2; 0,77). Mostra-se na Fig. 3.10 a variação da razão cíclica do conversor.

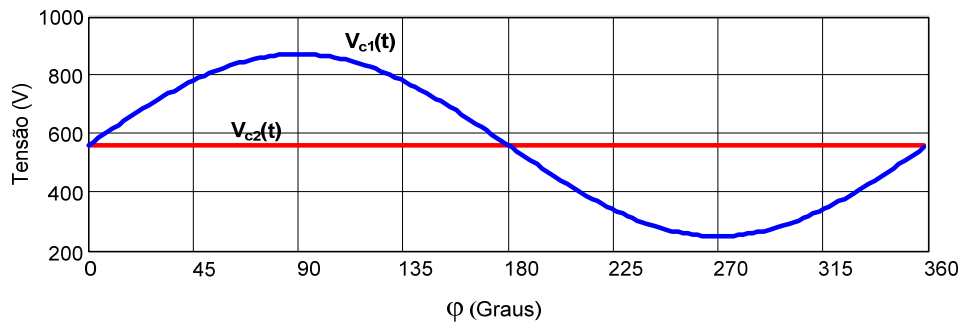


Fig. 3.9. Tensão nos capacitores C₁ e C₂.

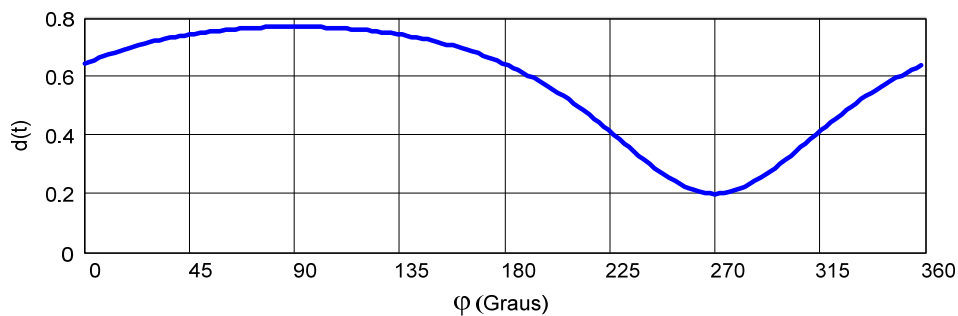


Fig. 3.10. Variação da razão cíclica do conversor.

O capacitor C₁ é calculado pela expressão (3.54). Considera-se uma ondulação de tensão máxima de 15 V, no capacitor.

$$C_1 \geq \frac{I_{Lcap}^* \cdot d_{mín}}{\Delta V_{c1máx} \cdot f_{cdmín}} = \frac{16,1 \cdot 0,2}{15 \cdot 26000} = 8,25 \mu\text{F} \quad (3.68)$$

Para o projeto de C₁ é utilizado um capacitor de polipropileno com um valor comercial de 12 μF.

O valor do indutor L_{cc} é calculado pela expressão (3.53), utilizando uma ondulação de corrente máxima de 5 A.

$$L_{cc} \geq \frac{V_{cc} \cdot d_{\min}}{\Delta I_{L_{cc},\max} \cdot f_{cd,\min}} = \frac{200 \cdot 0,2}{5 \cdot 26000} = 308 \mu\text{H} \quad (3.69)$$

Escolhe-se o valor de $308 \mu\text{H}$, para o indutor CC. A corrente que deve circular através de L_{cc} na operação como inversor é indicada na equação (3.70). Seu valor de pico (positivo) é de 70,01 A e o valor eficaz, 35,37 A (não se consideram a corrente de C_1 , nem as excursões causadas pelas comutações).

$$\begin{aligned} i_{L_{cc}}(t) &= \frac{V_{c2_{cc}}^* \cdot I_{L_{cap}}^* \cdot \text{sen}(\omega t)}{V_{cc}} + \frac{I_{L_{cap}}^* \cdot V_{cap} \cdot (1 - \cos(2\omega t))}{2 \cdot V_{cc}} \\ &= 45,01 \cdot \text{sen}(\omega t) + 12,5 \cdot (1 - \cos(2\omega t)) \end{aligned} \quad (3.70)$$

Mostram-se nas Fig. 3.11 e Fig. 3.12 os formatos dessas correntes à medida que varia o ângulo φ .

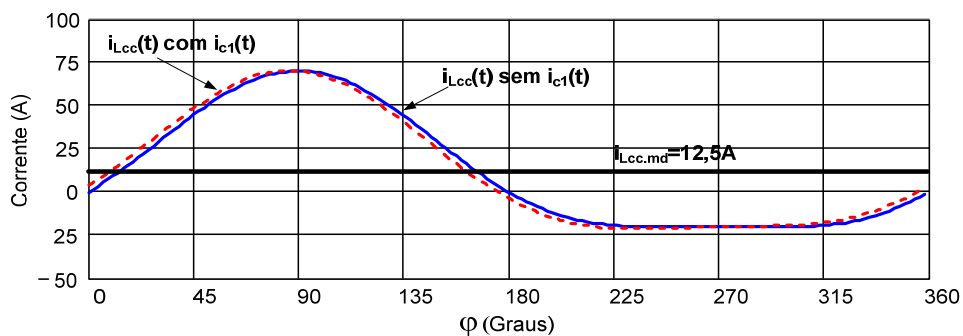


Fig. 3.11. Corrente no indutor conectado na fonte CC, operando como inversor.

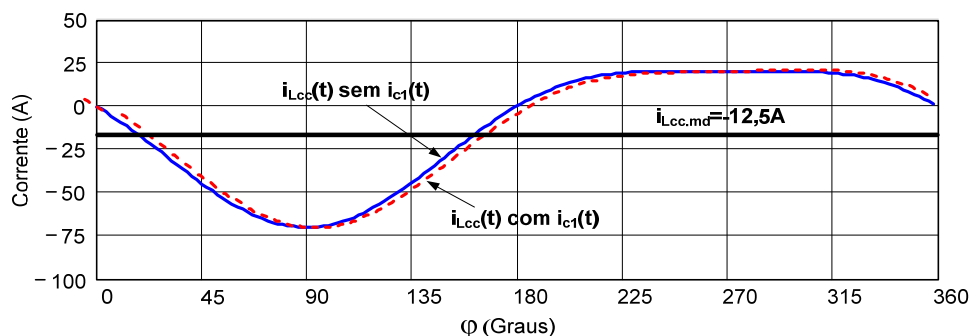


Fig. 3.12. Corrente no indutor conectado na fonte CC, operando como retificador.

A constante α que relaciona S_2 e S_3 é agora definida na equação (3.71):

$$\alpha < \frac{V_{cc}}{I_{Lca} \cdot Z_n^2} = \frac{200}{16,1 \cdot \frac{308 \cdot 10^{-6}}{12 \cdot 10^{-6}}} = 0,485 \quad (3.71)$$

Escolhe-se $\alpha = 0,19$, de forma de diminuir a tensão mínima de deslizamento. A tensão V_{c1} pode atingir um valor máximo de 872 V. Para que a tensão sobre os amplificadores operacionais não seja excessiva, toma-se $S_2 = 0,011 \text{ V/V}^{17}$ e, portanto, $S_3 = 0,058 \text{ V/A}$. O valor de S_1 é escolhido, considerando-se uma queda de tensão máxima de 75 V no indutor $L_{ca} = 0,5 \text{ mH}$ (ver (3.72)), portanto, $S_1 = 0,065 \text{ V/A}$.

$$L_{ca} = \frac{1}{(2 \cdot \pi \cdot f_{cf})^2 \cdot C_1} = 0,5 \text{ mH} \quad (3.72)$$

O filtro composto por L_{ca} e C_1 tem uma frequência de corte de 2 kHz, aproximadamente.

O cálculo de C_2 é realizado considerando a ondulação máxima da tensão no capacitor. Para o cálculo de C_2 estima-se uma ondulação máxima de 2,5% da tensão nominal de 561 V e uma corrente nominal do circuito de 16,1 A.

$$X_{C2} = \frac{\Delta V_{C2p}}{I_{C2p}} \quad (3.73)$$

$$C_2 = \frac{1}{2 \cdot \pi \cdot f_r \cdot X_{C2}} \quad (3.74)$$

Escolhe-se um capacitor eletrolítico, com uma capacitância de 3 mF.

A faixa de histerese é escolhida de acordo com a equação (3.75). O valor é definido em $\Delta\sigma = 0,18$.

$$\Delta\sigma = \frac{d_{\min}}{f_{s\min}} \cdot \left[S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{I_{Lcap}^*}{C_1} \right] = \frac{0,2}{26000} \cdot \left[0,058 \cdot \frac{200}{308 \cdot 10^{-6}} - 0,011 \cdot \frac{16,1}{12 \cdot 10^{-6}} \right] = 0,177 \quad (3.75)$$

Mostra-se na Fig. 3.13 o gráfico da frequência em função de φ em três condições de trabalho: inversor com carga plena, retificador com carga plena e operação em vazio.

¹⁷ Considera-se uma tensão máxima aplicada na entrada dos amplificadores operacionais de 10 V.

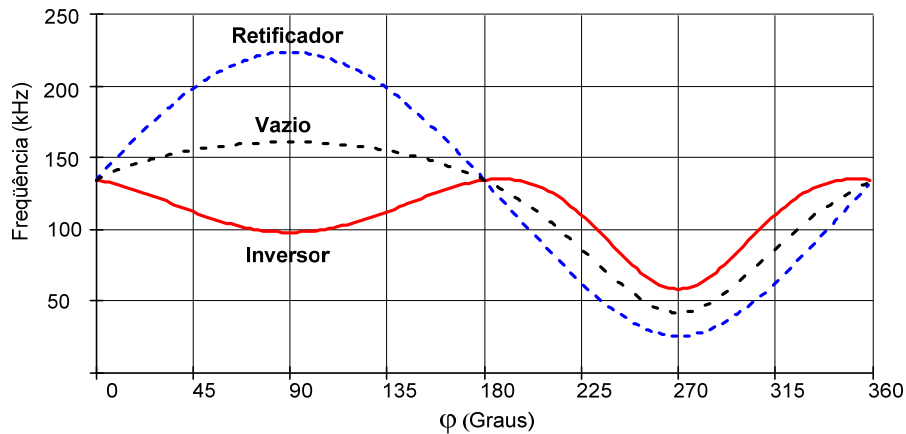


Fig. 3.13. Frequência das comutações em função do ângulo de fase em três condições de trabalho: inversor com carga plena, retificador com carga plena e operação em vazio.

A Fig. 3.14 apresenta os limites para realização do deslizamento sem fuga, juntamente com o sinal de referência $v_{c1}(t)$, no qual V_{dlzmin} é a tensão de deslizamento mínimo.

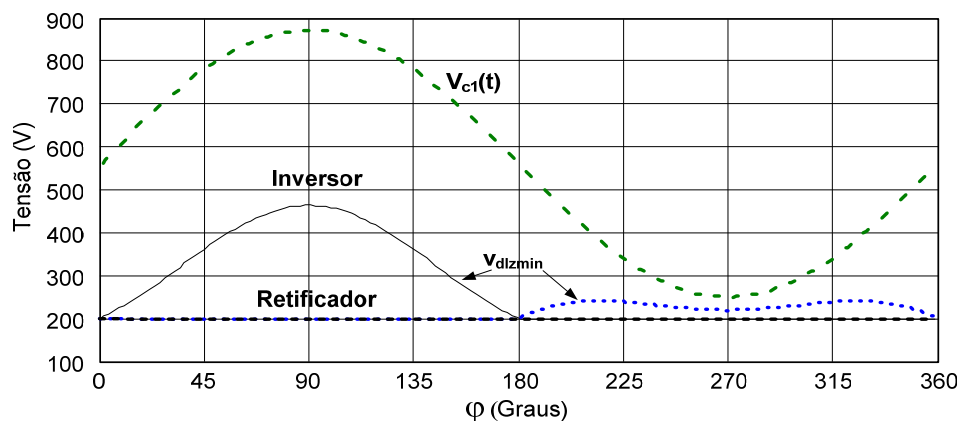


Fig. 3.14. Limites de tensão para a obtenção do deslizamento sem fuga.

As curvas representativas das variações das grandezas em C_1 e em L_{cc} durante um período de comutação são apresentadas nas Fig. 3.15 e Fig. 3.16.

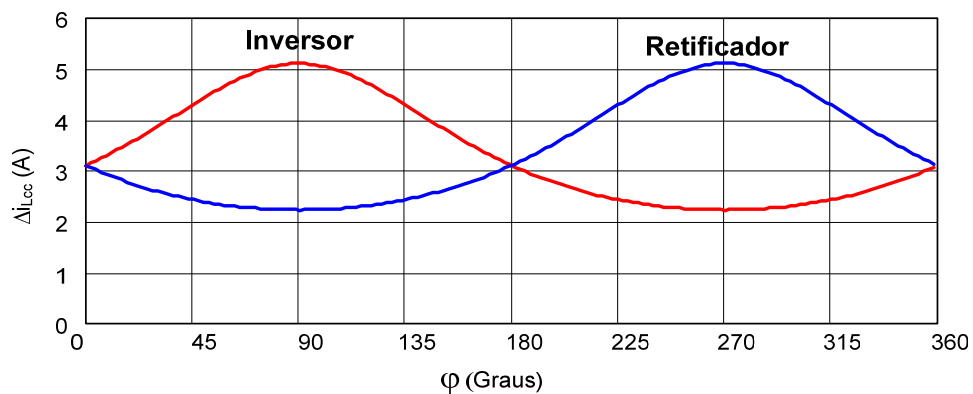


Fig. 3.15. Variação de pico a pico de $i_{L_{cc}}$, durante um intervalo de comutação.

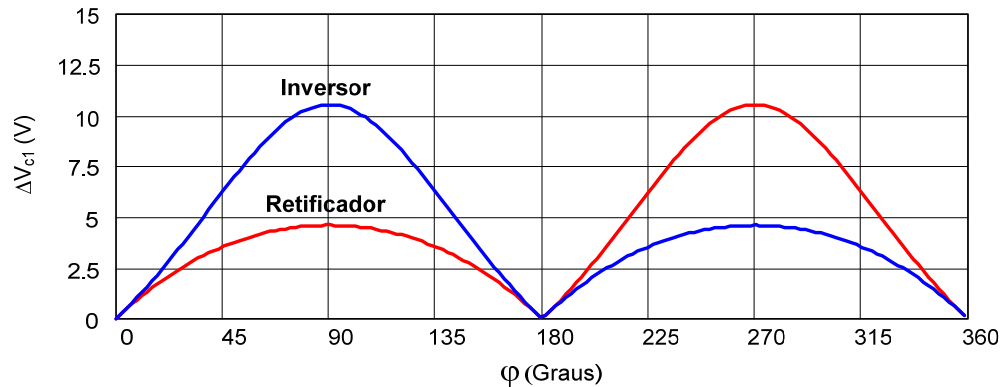


Fig. 3.16. Variação de pico a pico de v_{c1} , durante um intervalo de comutação.

As variações das ondulações máximas ocorrem devido a não ser exatamente o mesmo valor de indutância e capacitância calculados no projeto.

3.7. RESULTADOS DE SIMULAÇÕES NUMÉRICAS

Mostram-se a seguir os resultados gráficos obtidos nas simulações numéricas. A mudança no modo de operação (transferência de potência CA-CC ou CC-CA) é conseguida simplesmente invertendo o sinal da referência da corrente i_{Lca} e mantendo os demais parâmetros inalterados. Empregam-se ao todo dois filtros passa-altos, para obter os erros de i_{Lcc} e de v_{c1} [18].

- Para i_{Lcc} : filtro passa-altos de segunda ordem (Butterworth), $f_{pa} = 1$ kHz, $\zeta = 0,7$.
- Para v_{c1} : filtro passa-altos de segunda ordem (Butterworth), $f_{pa} = 1$ kHz, $\zeta = 0,7$.

A Fig. 3.17 apresenta o circuito utilizado para realizar a simulação.

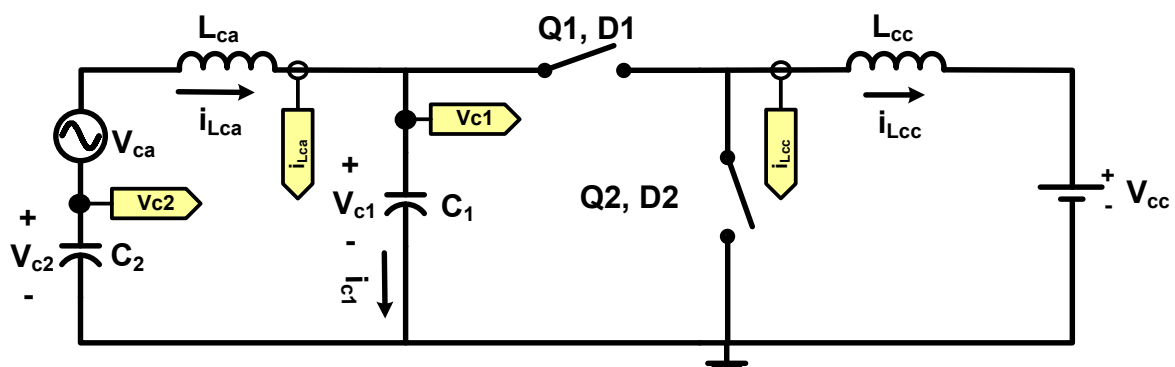


Fig. 3.17. Circuito de potência do retificador abaixador monofásico simulado.

A Fig. 3.18 mostra o circuito de controle utilizado para gerar o comando dos interruptores Q1 e Q2. Pode-se observar que o controle está dividido em duas etapas: a primeira empregando o controle por regime de deslizamento, o qual controla as grandezas $i_{Lcc}(t)$, $v_{c1}(t)$ e $i_{Lca}(t)$ e a segunda utilizando controle por modo clássico o qual ajusta a componente média de i_{Lca} , através da medição de v_{c2} .

Utiliza-se um controle PI com filtro cuja função de transferência é $C_v(s)$ com um ganho definido por $K_v = 0,01$. A expressão (3.76) apresenta a função de transferência do compensador PI com filtro.

$$C_v(s) = K_v \cdot \frac{s + \omega_{zi}}{s \cdot (s + \omega_{pi})} \quad (3.76)$$

Um dos pólos desse compensador deve estar na origem para garantir o seguimento da tensão de referência sem erro. O outro pólo deve ser posicionado acima da frequência do zero, de modo a eliminar as interferências de altas frequências. O zero é posicionado em 5 Hz e o pólo em 240 Hz com um ganho de 50. Os parâmetros foram ajustados com ajuda do *software Matlab*. A função de transferência da planta é dada pela expressão (3.77).

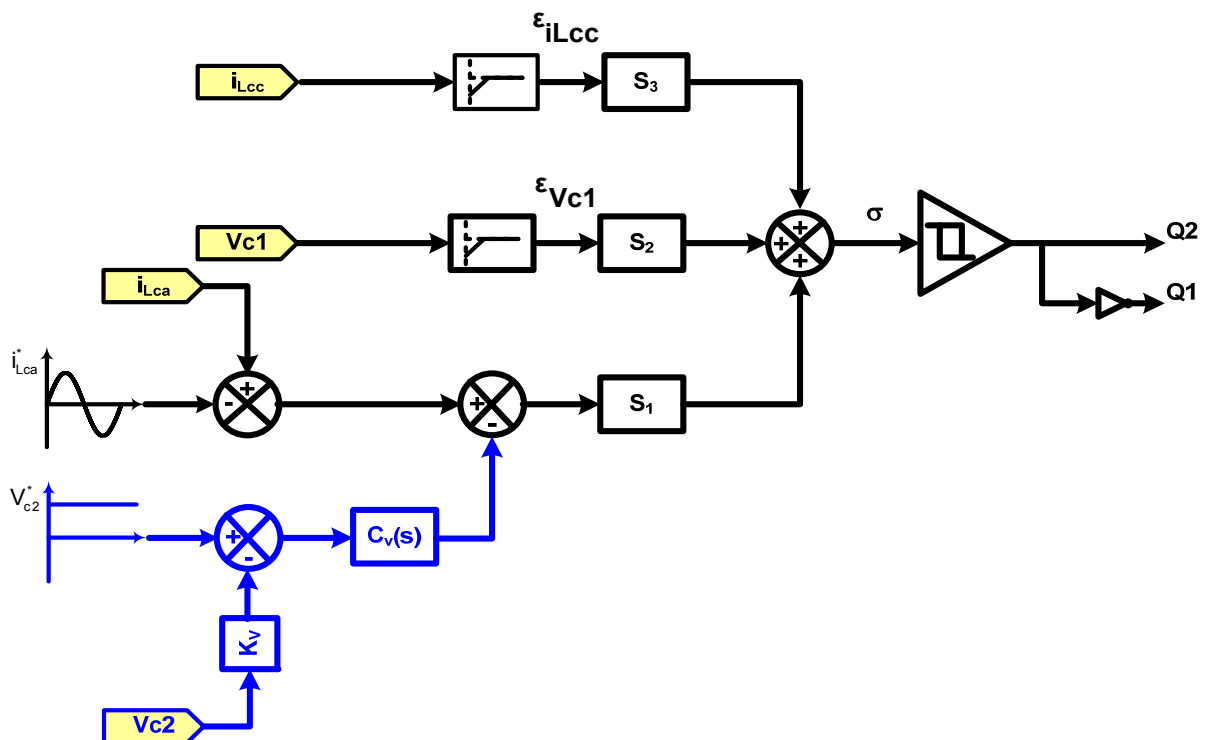


Fig. 3.18. Circuito de controle da Fig. 3.17.

$$\frac{\hat{i}_{Lca}(s)}{\hat{v}_{c2}(s)} = \frac{1}{L_{ca} \cdot s} = \frac{1}{500 \cdot 10^{-6} \cdot s} \quad (3.77)$$

A Fig. 3.19 mostra o diagrama do lugar das raízes e resposta em laço aberto da planta e do controle. A Fig. 3.20 ilustra a resposta ao degrau da planta e do controlador.

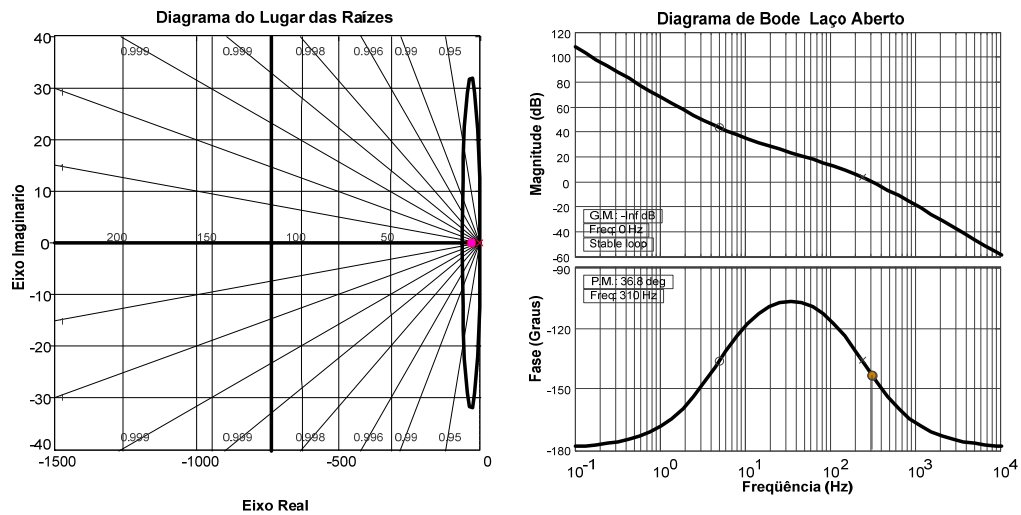


Fig. 3.19. Diagrama do lugar das raízes e resposta em laço aberto da planta e controle.

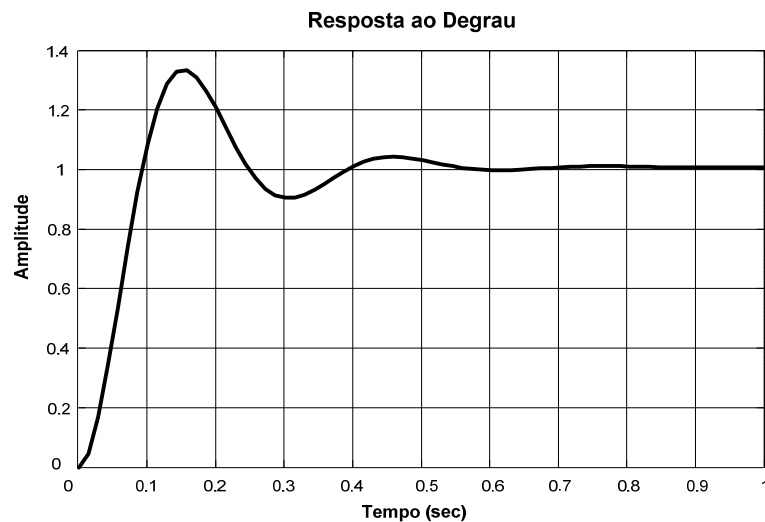


Fig. 3.20. Reposta da planta com o controlador ao degrau.

3.7.1. Operação como Inversor

Os resultados gráficos obtidos por simulação na operação como inversor podem ser visualizados nas figuras que seguem. Apresentam-se inicialmente as tensões nos dois capacitores (v_{c1} e v_{c2}) na Fig. 3.21. A corrente no indutor L_{cc} é

mostrada na Fig. 3.22. Já a corrente e a tensão no lado CA são apresentadas na Fig. 3.23 e a Fig. 3.24 ilustra a potência instantânea no lado CA do conversor.

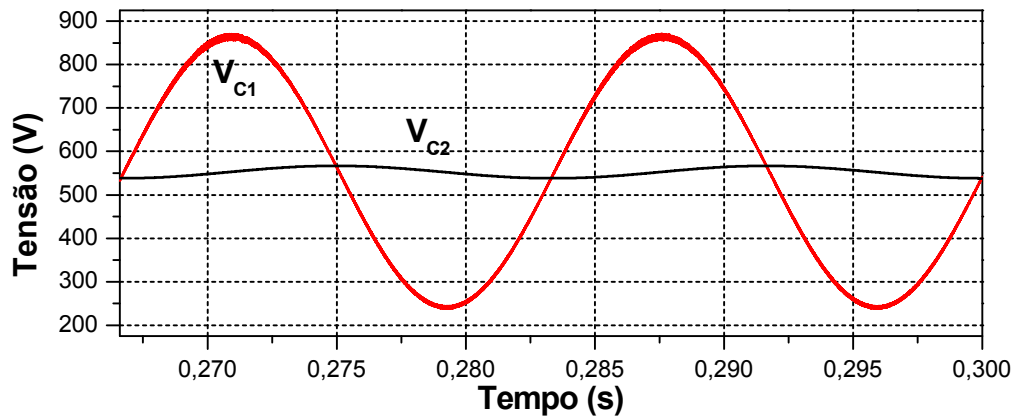


Fig. 3.21. Tensão sobre os capacitores C_1 e C_2 , na operação como inversor.

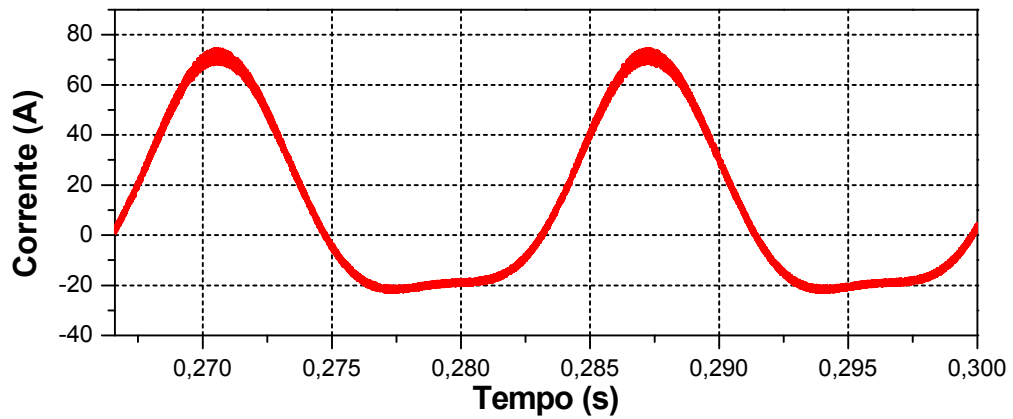


Fig. 3.22. Corrente circulante no indutor L_{cc} , na operação como inversor.

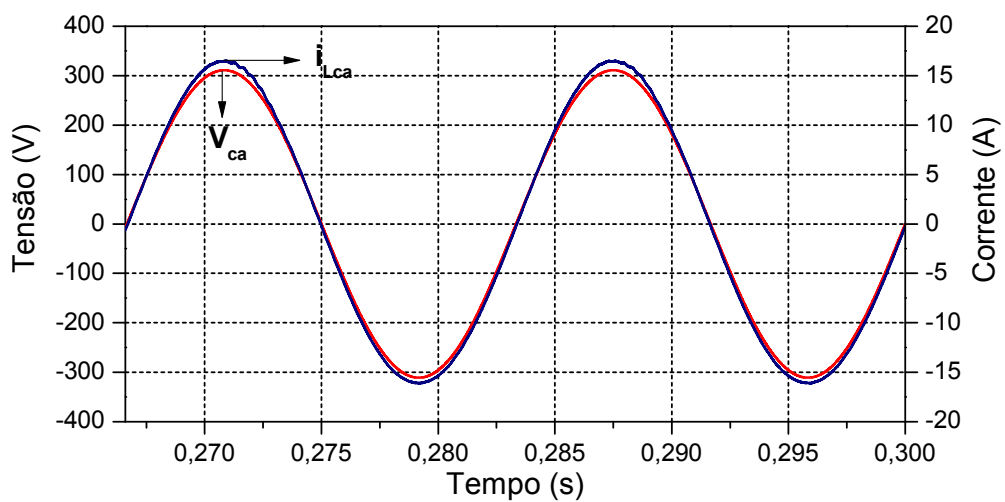


Fig. 3.23. Tensão (v_{ca}) e corrente (i_{Lca}) no lado CA, na operação como inversor.

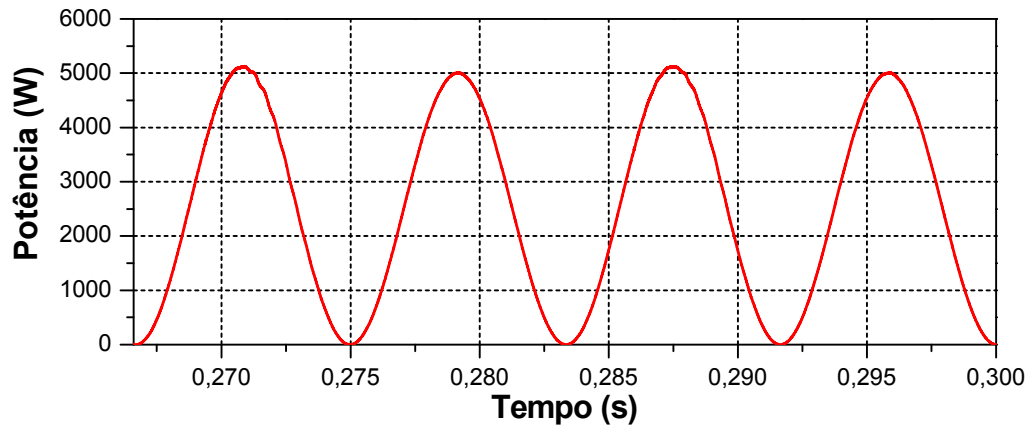


Fig. 3.24. Potência instantânea transferida à fonte CA, na operação como inversor.

Na Tabela 3.1 estão listados alguns valores numéricos obtidos nesta simulação, comparados com os correspondentes resultados teóricos.

Tabela 3.1. Tabela comparativa entre os valores teóricos correspondentes (ação inversora) e os obtidos na simulação numérica.

Parâmetro	Valor Teórico	Valor Simulado
I_{Lcc} médio	12,5 A	12,47 A
I_{Lcc} eficaz	35,37 A	35,49 A
I_{Lcc} máxima	70,10 A	74,43 A
$\Delta I_{Lcc.máx}$	5 A	5,80 A
$\Delta V_{c1.máx}$	15 V	11,48 V
f_c ($\varphi=0^\circ$)	134,4 kHz	100 kHz
f_c ($\varphi=90^\circ$)	97,86 kHz	76,92 kHz
f_c ($\varphi=180^\circ$)	134,4 kHz	100 kHz
f_c ($\varphi=270^\circ$)	58,15 kHz	37 kHz
I_{Lca} eficaz: 11,32 A I_{Lca} máxima: 16,01 A THD \cong 3,5% Potência transferida: 2489,6 W (CC→CA)		

As diferenças nos valores das frequências de comutação podem ser justificadas pelas idealidades consideradas ao equacionar o circuito. Além disso, deve-se comentar que há elementos não lineares incluídos no modelo simulado, um circuito de tempo morto e outro circuito que gera o sinal complementar

utilizado no *gate* dos interruptores os quais provocam uma atenuação na frequência de comutação.

3.7.2. Operação como retificador

Invertendo-se o sinal de referência para $i_{L_{ca}}$, o sistema passa a operar como conversor CA-CC. Os resultados gráficos da simulação numérica obtidos para uma condição de carga nominal (2,5 kW) são apresentados nas figuras e na tabela que seguem. As tensões nos dois capacitores (v_{c1} e v_{c2}) são ilustradas na Fig. 3.25. A corrente no indutor L_{cc} é apresentada na Fig. 3.26. A Fig. 3.27 mostra a corrente e tensão no lado CA.

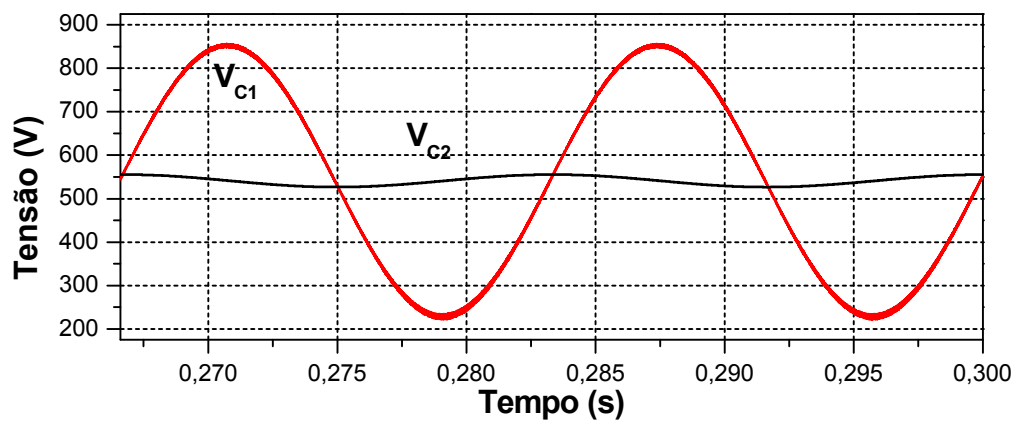


Fig. 3.25. Tensão sobre os capacitores C_1 e C_2 , na operação como retificador.

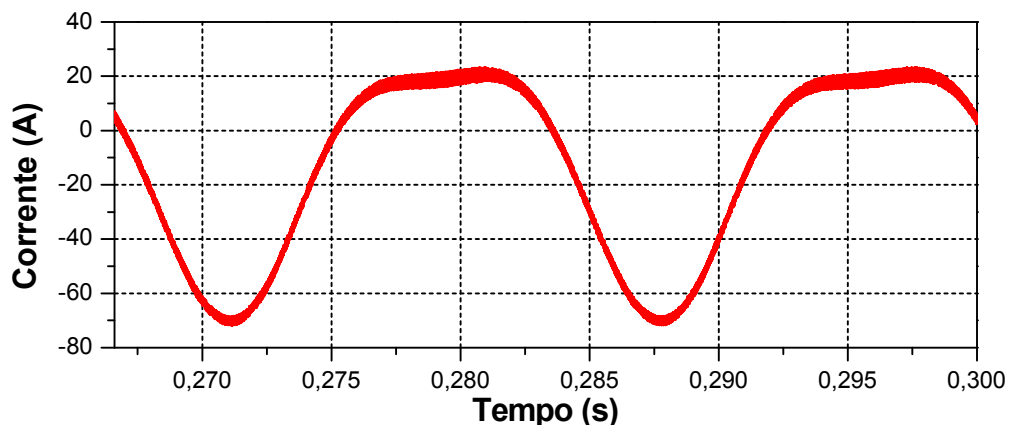


Fig. 3.26. Corrente circulante no indutor L_{cc} , na operação como retificador.

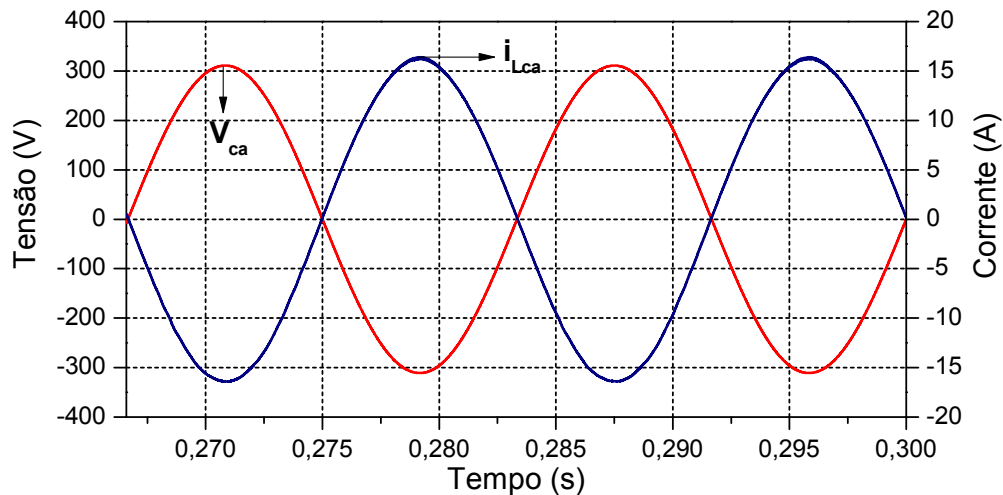


Fig. 3.27. Tensão (v_{ca}) e corrente (i_{Lca}) no lado CA, na operação como retificador.

A Fig. 3.28 apresenta a potência instantânea no lado CA do conversor. Nesta simulação também são utilizados elementos não lineares, um circuito de tempo morto e outro circuito que gera o sinal complementar. Desta forma, existem algumas diferenças na medição das freqüências da corrente dos indutores CC ao cruzar por zero e no pico das correntes. Os indutores e capacitores são modelados com resistências em série, razão pela qual existem perdas no circuito.

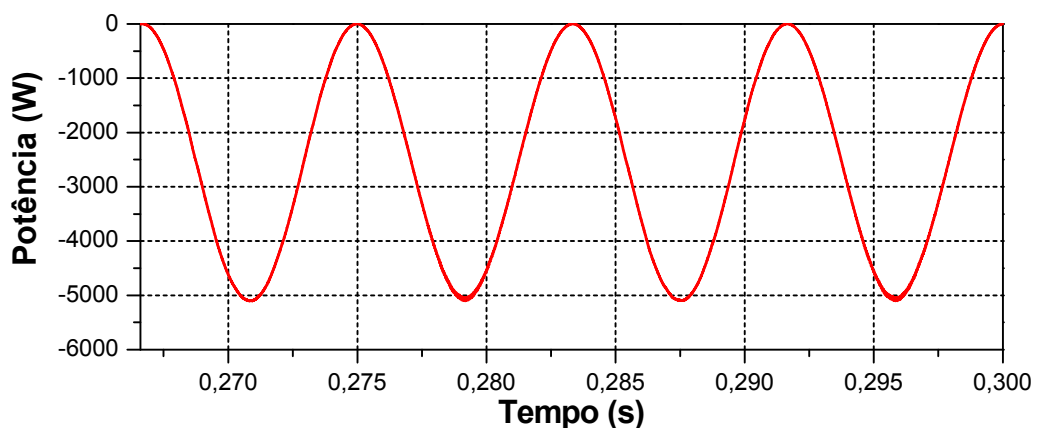


Fig. 3.28. Potência instantânea transferida à fonte CA, na operação como retificador.

Na Tabela 3.2, estão listados alguns valores numéricos obtidos nesta simulação, comparados com os correspondentes resultados teóricos obtidos das equações.

Tabela 3.2. Tabela comparativa entre os valores teóricos correspondentes (ação retificadora) e os obtidos na simulação numérica.

Parâmetro	Valor Teórico	Valor Simulado
$I_{L_{cc}}$ médio	12,5 A	12,48 A
$I_{L_{cc}}$ eficaz	35,37 A	35,32 A
$I_{L_{cc}}$ máxima	70,10 A	73,07 A
$\Delta I_{L_{cc.máx}}$	5 A	5,22 A
$\Delta V_{C_1.máx}$	15 V	11,48 V
f_c ($\varphi=0^\circ$)	134,4 kHz	100 kHz
f_c ($\varphi=90^\circ$)	224,1 kHz	143 kHz
f_c ($\varphi=180^\circ$)	134,4 kHz	100 kHz
f_c ($\varphi=270^\circ$)	25,4 kHz	22,2 kHz
$I_{L_{ca}}$ eficaz: 11,38 A $I_{L_{ca}}$ máxima: 16,1 A THD \cong 2,8% Potência transferida: 2496 W (CA→CC)		

3.8. CONCLUSÃO

Comprova-se o funcionamento do novo retificador abaixador operando com uma única célula de comutação tradicional. Este consegue simplificar o circuito original proposto por Colling e Barbi [9], diminuindo o número de semicondutores utilizados mantendo as vantagens da topologia original, as quais são: baixo conteúdo harmônico, fator de potência elevado e bidirecionalidade de corrente. Por outro lado, as desvantagens em comparação com a topologia de Colling e Barbi são: o nível de tensão alternada no capacitor C_1 é duplicado, a potência processada diminui à metade pelo fato de eliminar uma célula de comutação tradicional.

O controle por regime de deslizamento fornece excelentes resultados também quando se deve rastrear uma referência variável com o tempo. O controle clássico é usado para compensar o sinal contínuo de corrente $i_{L_{ca}}$. Dessa forma se consegue impedir a descarga do capacitor C_2 .

As evoluções das grandezas em baixas frequências (até $2f_r$) são compreendidas como processos quase-estáticos, permitindo o emprego da filtragem para a determinação dos sinais dos erros.

As frequências calculadas nas equações estão em condições ideais. As diferenças que são registradas nas Tabela 3.1 e Tabela 3.2, entre os resultados teóricos e simulados, são principalmente produzidas por elementos não lineares, um circuito de tempo morto e outro circuito que gera o sinal complementar os quais introduzem atrasos na resposta do circuito de controle, provocando desta forma uma diminuição da frequência de comutação e pequenas diferenças nas magnitudes das grandezas elétricas. Também outros elementos que contribuem para a atenuação da frequência são os filtros passa-altos e comparadores por histerese, os quais são utilizados para limitar a frequência de comutação do conversor.

O projeto de controle de regime de deslizamento utiliza constantes adequadas tanto para a operação como retificador quanto para como inversor. Em ambos, a resposta é significativa, mas, no caso da operação como retificador, percebem-se pequenas ondulações e deformações no pico da corrente CA. Por meio de tentativa e erro, através da simulação é possível chegar a valores apropriados, das constantes que definem a superfície de deslizamento, os quais permitem diminuir esta ondulação a valores mínimos.

CAPÍTULO 4

PROJETO E IMPLEMENTAÇÃO DE UM PROTÓTIPO MONOFÁSICO

4.1. INTRODUÇÃO

Com o fim de comprovar a operação do retificador abaixador monofásico, o qual emprega uma célula de comutação tradicional, apresentado no capítulo anterior, implementa-se um protótipo monofásico destinado a realizar uma transferência de potência de 100 W, entre uma fonte alternada de 70,7 V e uma fonte contínua de 30 V. Procura-se comprovar, de forma prática, os conceitos apresentados no capítulo 3, não enfocando a otimização dos parâmetros elétricos e de semicondutores, de maneira a visualizar o funcionamento, a operação e alguns fenômenos que não são possíveis observar na simulação. A seguir, detalha-se o cálculo dos parâmetros elétricos do sistema de controle e o método de partida utilizado na bancada para ligar o retificador abaixador monofásico.

4.2. PROJETO DO CIRCUITO DE POTÊNCIA

Projeta-se um retificador bidirecional em corrente, abaixador de tensão, utilizando só uma célula de comutação tradicional. A Fig. 4.1 mostra o circuito elétrico do retificador abaixador monofásico. Os cálculos são detalhados no anexo A.

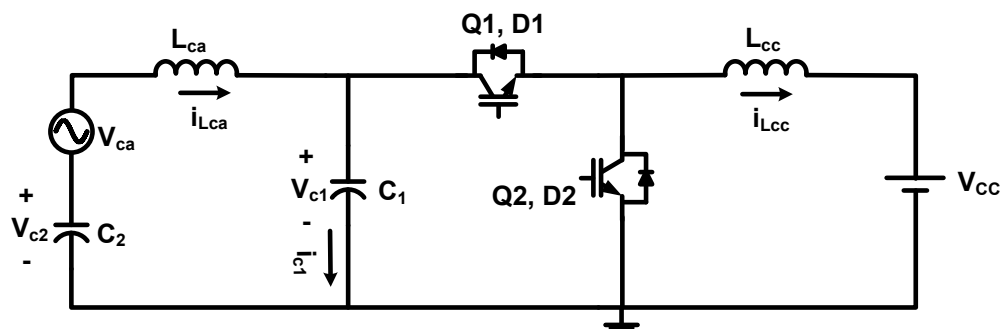


Fig. 4.1. Circuito de potência do retificador abaixador proposto neste trabalho empregando uma célula de comutação tradicional.

Os parâmetros elétricos utilizados são os seguintes:

- $V_{ca} = 70,7 \cdot \text{sen}(\omega t)$ V;
- $V_{cc} = 30$ V;
- $P_s = 100$ W;
- $f_{s.\text{mín}} = 25$ kHz

A corrente nominal na entrada, necessária para atender à potência nominal, é calculada na equação (4.1),

$$I_{\text{cap}} = \frac{2 \cdot P}{V_{\text{cap}}} = 2,83 \text{ A} \quad (4.1)$$

sendo I_{cap} o valor de pico da corrente na entrada e V_{cap} o valor de pico da tensão na entrada.

O valor mínimo da tensão no capacitor C_2 é definido na equação (4.2),

$$V_{c2.\text{mín}} = V_{cc} + V_{\text{cap}} = 100,7 \text{ V} \quad (4.2)$$

garantindo uma margem de segurança de 20 V, de forma a conseguir um deslizamento sem fugas, onde a tensão no capacitor C_2 fixa-se em 120,7 V. Desta forma, o valor da tensão no capacitor C_1 fica definido na equação (4.3).

$$v_{c1}(t) = V_{c2} + V_{\text{cap}} \cdot \text{sen}(\omega t) = 120,7 + 70,7 \cdot \text{sen}(\omega t) \quad (4.3)$$

O gráfico das tensões em C_1 e C_2 é apresentado na Fig. 4.2.

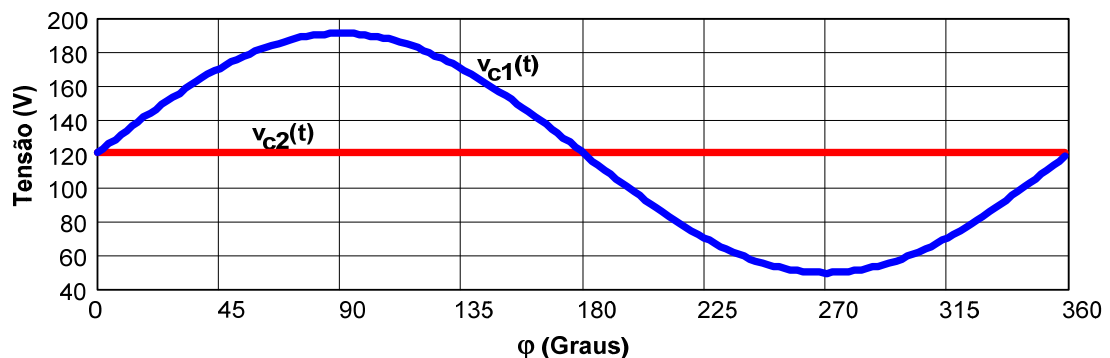


Fig. 4.2. Formas de ondas da tensão nos capacitores C_1 e C_2 .

A razão cíclica deste conversor é dada na equação (4.4), a qual oscila entre 0,4 e 0,843 como mostra a Fig. 4.3.

$$d(t) = 1 - \frac{V_{cc}}{v_{c1}(t)} \quad (4.4)$$

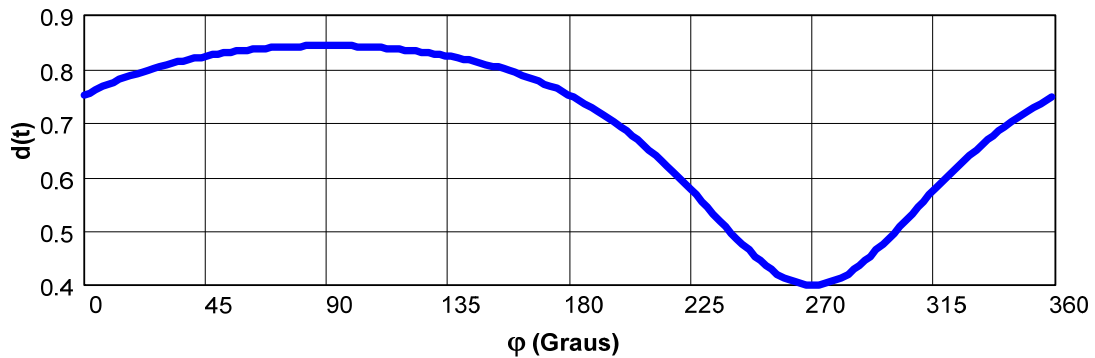


Fig. 4.3. Forma de onda da razão cíclica.

A corrente no indutor CC (i_{Lcc}), sem incluir a componente de corrente que circula pelo capacitor (i_{c1}) é dada na equação (4.5). A corrente de referência I_{Lcap} deve ser positiva quando o conversor opera como inversor elevador e negativa ao operar como retificador abaixador. As formas de onda da corrente no indutor CC em ambas as operações são ilustradas na Fig. 4.4.

$$i_{Lcc}(t) = \frac{V_{cap} \cdot I_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega \cdot t)) + \frac{V_{c2}}{V_{cc}} \cdot I_{Lcap} \cdot \text{sen}(\omega \cdot t) \quad (4.5)$$

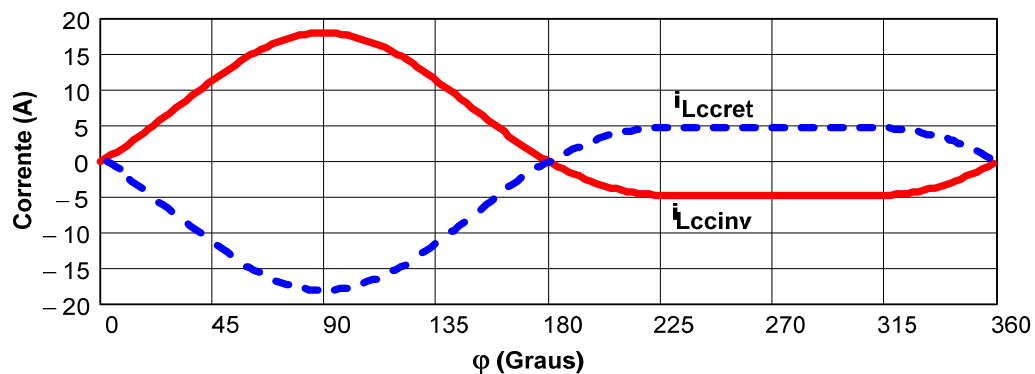


Fig. 4.4. Formas de ondas da corrente no indutor CC operando como inversor e como retificador.

4.2.1. Escolha dos Componentes Elétricos

Os cálculos aqui apresentados e os critérios utilizados estão baseados nos procedimentos propostos por Cáceres [11] e Colling [9].

4.2.1.1. Capacitor C_1

Inicialmente, deve-se calcular o valor da capacitância mínima para C_1 dada na equação (4.6), já apresentada no capítulo anterior. Considerando-se

$\Delta V_{c1m\acute{a}x} = 10V$, o valor escolhido para C_1 é de $5 \mu F$ (o material do capacitor utilizado é polipropileno). É importante destacar que as capacitâncias escolhidas no projeto correspondem a valores comerciais superiores ao valor calculado na equação (4.6).

$$C_1 > \frac{I_{Lcap} \cdot d_{mín}}{\Delta V_{c1m\acute{a}x} \cdot f_{s,mín}} \quad (4.6)$$

4.2.1.2. Indutor L_{cc}

O valor mínimo da indutância do indutor CC é calculado na equação (4.7) apresentada no capítulo anterior. Considerando-se $\Delta I_{ccm\acute{a}x} = 3A$, o valor escolhido para L_{cc} é de $160 \mu H$.

$$L_{cc} > \frac{V_{cc} \cdot d_{mín}}{\Delta I_{Lccm\acute{a}x} \cdot f_{s,mín}} \quad (4.7)$$

4.2.1.3. Indutor L_{ca}

Escolhe-se o valor de indutância L_{ca} , para que trabalhe como filtro passa-baixos junto com o capacitor C_1 . Considerando-se um valor de $L_{ca} = 1,1 mH$ a frequência de corte fica sintonizada em $2,15 kHz$. O valor da frequência de corte é definido na equação (4.8).

$$\omega_c = \frac{1}{\sqrt{C_1 \cdot L_{ca}}} \quad (4.8)$$

4.2.1.4. Capacitor C_2

O capacitor C_2 em série com a fonte de entrada deve ser bastante elevado para manter uma tensão contínua fixa sempre maior que $V_{c2,mín}$. Escolhe-se uma ondulação máxima de tensão de $1,5 \%$ da tensão nominal. Desta forma o valor de capacitância empregada para C_2 é $4,7 mF$ de acordo com (4.9). Utiliza-se um capacitor eletrolítico de $4,7 mF$, na montagem do protótipo.

$$C_2 = \frac{I_{C2p}}{2 \cdot \pi \cdot f_r \cdot \Delta V_{C2p}} \quad (4.9)$$

4.2.2. Parâmetros de controle por regime de deslizamento

Dado que os parâmetros elétricos de potência já estão determinados, é possível iniciar os cálculos que permitem definir a superfície de deslizamento. Define-se inicialmente a impedância Z_n dada na equação (4.10).

$$Z_n = \sqrt{\frac{L_{cc}}{C_1}} = \sqrt{\frac{160\mu\text{H}}{5\mu\text{F}}} = 5,66 \Omega \quad (4.10)$$

A primeira variável que define o limite da superfície de deslizamento é representada na equação (4.11).

$$\alpha < \frac{V_{cc}}{I_{Lcap} \cdot Z_n^2} \quad (4.11)$$

Recomenda-se escolher um valor de α menor que o fornecido na equação (4.11) [9]. Inicialmente, escolhe-se a metade do valor de α , logo com ajuda do simulador ajusta-se α_e até definir finalmente o valor utilizado no projeto. O valor escolhido é $\alpha_e = 0,11 \text{ A/V}$.

4.2.2.1. Cálculo de S_2 (v_{c1})

Para obter o $\varepsilon_{v_{c1}}$ (erro de v_{c1}), o sinal v_{c1} é previamente filtrado, por meio de um filtro passa-altos (especificado no projeto de controle) [18]. A constante S_2 multiplica o sinal de erro da tensão do capacitor C_1 .

Como o limite da tensão de entrada dos amplificadores operacionais utilizados é de 15 V, considera-se uma tensão máxima de entrada dos amplificadores operacionais de 10 V. Logo S_2 é determinado na equação (4.12).

$$S_2 = \frac{V_{\text{máx-ampop}}}{V_{c1\text{máx}}} = \frac{10}{191,4} = 0,052 \frac{\text{V}}{\text{V}} \quad (4.12)$$

4.2.2.2. Cálculo de S_3 (L_{cc})

S_3 é obtido pelo quociente entre S_2 e α_e dado na equação (4.13).

$$S_3 = \frac{S_2}{\alpha_e} = \frac{0,052}{0,11} = 0,47 \frac{\text{V}}{\text{A}} \quad (4.13)$$

4.2.2.3. Freqüências de comutação e Faixa de Histerese

A faixa de histerese máxima a utilizar, a qual permite limitar a freqüência de comutação, é definida na equação (4.14).

$$\Delta\sigma < \frac{d_{\min}}{f_{s\min}} \cdot \left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{I_{Lcap}}{C_1} \right) \quad (4.14)$$

Escolhe-se o valor de 0,946 V, o qual especifica as freqüências mínimas e máximas do circuito operando como retificador e inversor. A freqüência de comutação é dada na equação (4.15).

$$f_c = \frac{d(t)}{\Delta\sigma} \cdot \left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}(t)}{C_1} \right) \quad (4.15)$$

Deve-se lembrar que a corrente de referência I_{Lcap} deve ser positiva na operação com inversor e $-I_{Lcap}$ quando opera como retificador.

A Tabela 4.1 mostra os valores máximos e mínimos para a freqüência de comutação operando o conversor como retificador, inversor e vazio.

Tabela 4.1. Valores máximos e mínimos da freqüência de comutação.

Operação	Freqüência Mínima	Freqüência Máxima
Inversor	50 kHz	70,4 kHz
Retificador	25 kHz	105,2 kHz
Vazio	37,5 kHz	79 kHz

A Fig. 4.5 apresenta a variação da freqüência operando como inversor e retificador e em vazio num período da rede (2π).

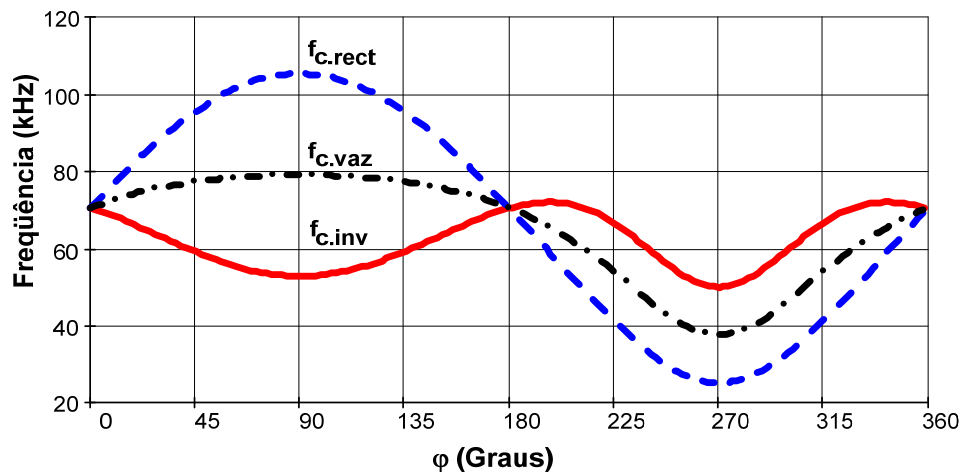


Fig. 4.5. Variação da freqüência de comutação num período da rede.

4.2.2.4. Tensão de Deslizamento mínima para C_1 de forma a evitar fugas no deslizamento

A tensão mínima em C_1 , de maneira que aconteça o deslizamento sem fugas é dada na equação (4.16).

$$V_{\text{dlz.min}} = V_{\text{cc}} + \max\{\alpha_e \cdot Z_n^2 \cdot [i_{\text{Lcc}}(t) - i_{\text{Lca}}^*(t)], 0\} \quad (4.16)$$

De acordo com Fig. 4.6, a tensão de deslizamento mínimo acontece quando o conversor opera como inversor elevador com uma tensão de 83,6 V. A Fig. 4.6 mostra as curvas representadas na equação (4.16).

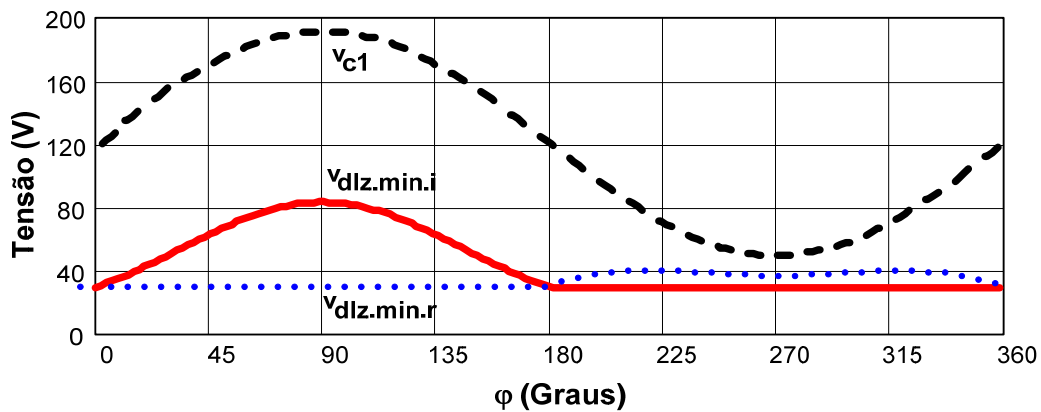


Fig. 4.6. Curvas de tensões de deslizamento mínimo para a operação como inversor, como retificador e em vazio.

4.2.2.5. Cálculo de S_1 (L_{ca})

O coeficiente S_1 é definido por último. Este será calculado considerando a variação máxima de $|v_{\text{Lca}}| = |v_{\text{c1}} - v_{\text{ca}} - v_{\text{c2}}|$. O valor mínimo de S_1 é calculado utilizando-se a equação (4.17) e ajustado por simulação em $S_1 = 0,67$ V/A.

$$S_1 \cdot |v_{\text{Lca}}| < L_{\text{ca}} \cdot \min\left\{\left[S_3 \cdot \frac{V_{\text{cc}}}{L_{\text{cc}}} - S_2 \cdot \frac{i_{\text{Lca}}}{C_1}\right], \left[S_3 \cdot \frac{v_{\text{c1}} - v_{\text{cc}}}{L_{\text{cc}}} + S_2 \cdot \frac{i_{\text{Lca}} - i_{\text{Lcc}}}{C_1}\right]\right\} \quad (4.17)$$

Como informações adicionais, apresentam-se as curvas de ondulação da corrente no indutor CC e da tensão no capacitor C_1 com os parâmetros calculados [7], [9] e [10]. A equação (4.18) permite calcular a ondulação de corrente no indutor CC, apresentada na Fig. 4.7. Já a equação (4.19) permite obter a expressão da ondulação de tensão no capacitor C_1 , apresentada na Fig. 4.8. As

equações se referem à operação como inversor. Invertendo o sinal $i_{Lca}(t)$ obtém-se a ondulação para a operação como retificador.

$$\Delta i_{Lcc} = \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)} \quad (4.18)$$

$$\Delta V_{c1}(t) = \left| \frac{i_{Lca}(t)}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)} \right| \quad (4.19)$$

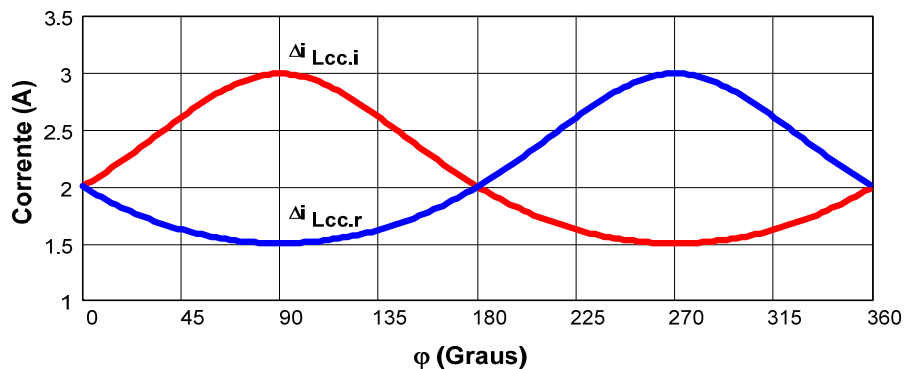


Fig. 4.7. Ondulação de corrente no indutor CC.

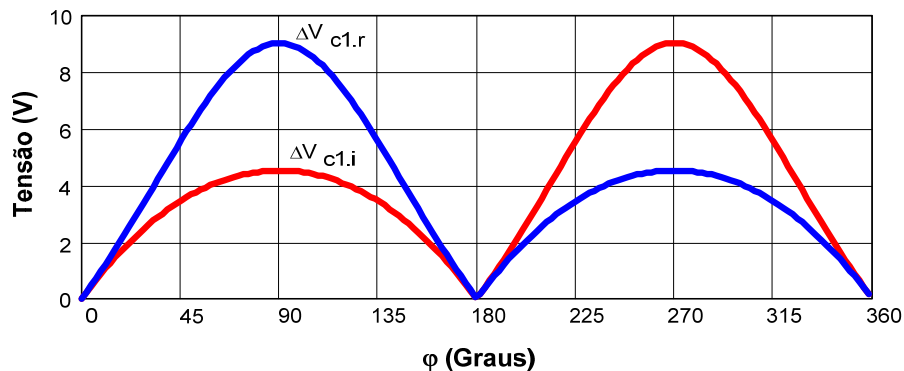


Fig. 4.8. Ondulação de tensão no capacitor C1.

O valor de ondulação da corrente máxima apresentada na Fig. 4.7 é a mesma que foi especificada para a corrente i_{Lcc} . No caso da ondulação máxima no capacitor, exibida na Fig. 4.8, existe uma diferença entre o valor de projeto e o valor calculado na equação (4.19). Isso acontece, devido a existir uma diferença entre a capacitância especificada por projeto e a capacitância utilizada no projeto. Assim, a capacitância utilizada corresponde a valores comerciais levemente superiores, por isso aparece essa diferença de aproximadamente 1 V, na Fig. 4.8.

4.2.3. Parâmetros do controlador clássico

O controle clássico é projetado de maneira a compensar o sinal de erro da corrente i_{Lca} . Este controle permite subtrair o sinal contínuo da corrente alternada, de forma a evitar a circulação deste através do capacitor.

Portanto, a operação é implementada atenuando o sinal de tensão do capacitor C_2 e comparando este com uma referência previamente definida. O erro obtido é compensado e filtrado através de um controle PI com filtro, o qual é subtraído do erro de i_{Lca} . O detalhe da implementação é abordado no item 4.3.4.

4.3. OBTENÇÃO DE SINAIS E PROJETO DE CONTROLE

O controle do conversor é implementado em forma analógica empregando amplificadores operacionais disponíveis no mercado. Divide-se o projeto de controle em 5 etapas: controle de i_{Lcc} , controle de v_{c1} , controle de i_{Lca} , soma dos erros para fazer a comparação por histerese e controle de v_{c2} . Os detalhes dos cálculos dos parâmetros elétricos encontram-se no anexo A.

4.3.1. Controle de i_{Lcc}

A corrente no indutor L_{cc} é medida através do sensor Hall LA25NP, como mostra a Fig. 4.9.

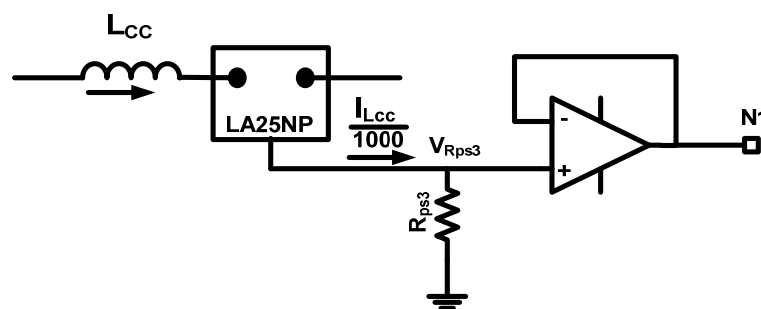


Fig. 4.9. Medição de i_{Lcc} , através do sensor Hall LA25NP.

Emprega-se um *Buffer* de forma a isolar a tensão V_{Rps3} . Assim, a medida não é afetada pela impedância do circuito. Definindo-se $R_{ps3} = 150 \Omega$ a tensão no ponto N1 é $0,15 \cdot i_{Lcc} \text{ V}$.

Utiliza-se um filtro Butterworth¹⁸ de segunda ordem com frequência de corte 1,2 kHz [18] para obter o ε_{iLcc} . Exibe o filtro de segunda ordem na Fig. 4.10. Os parâmetros elétricos do filtro são; $C1FC = C2FC = 8,2 \text{ nF}$, $R2FC = 22 \text{ k}\Omega$, $R1FC = 12 \text{ k}\Omega$, $R4FC = \infty$ e $R3FC = 22 \text{ k}\Omega$.

Logo, a tensão já filtrada no ponto N2 é $0,15 \cdot \varepsilon_{iLcc} \text{ V}$. A diferença da contante $S_3 = 0,47 \text{ V/A}$ com a tensão do ponto N2 será compensada pelo circuito somador, detalhado posteriormente.

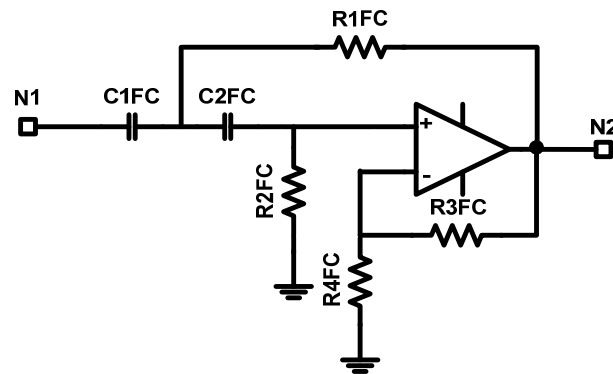


Fig. 4.10. Circuito do filtro passa-altos de segunda ordem Butterworth [19].

4.3.2. Controle de v_{C1}

O sinal da tensão v_{C1} é obtido por meio de um divisor de tensão como mostra a Fig. 4.11. A tensão máxima sobre C_1 é 191 V. A tensão V_{C1s} deve ser limitada em 10 V¹⁹, como se detalha no ponto 4.2.2.

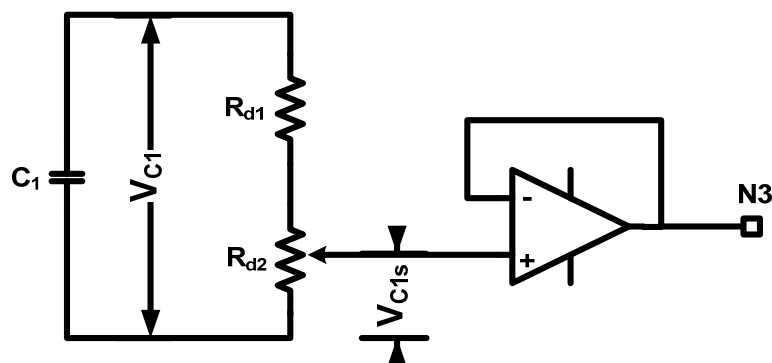


Fig. 4.11. Divisor de tensão resistivo a fim de obter o sinal de V_{C1} .

¹⁸ Os cálculos dos parâmetros do filtro são detalhados no anexo A.

¹⁹ A entrada dos amplificadores operacionais está limitada a uma tensão máxima de 15 V, por isso é escolhida uma tensão máxima de 10 V, de forma que exista um fator de segurança.

O divisor resistivo de tensão da Fig. 4.11 está composto pelo resistor $R_{d1} = 330 \text{ k}\Omega$ conectado em série com potenciômetro R_{d2} de $20 \text{ k}\Omega$, o qual é ajustado em $18,23 \text{ k}\Omega$. Desta forma, o sinal de tensão obtido no ponto N3 é $0,052 \cdot v_{c1} \text{ V}$.

Um filtro passa-altos, tipo Butterworth, de segunda ordem com frequência de corte $1,2 \text{ kHz}$, idêntico ao apresentado na Fig. 4.10, é empregado para obter $\varepsilon_{v_{c1}}$. Deste modo, o sinal de saída no ponto N4 (saída do filtro) tem o valor de $0,052 \cdot \varepsilon_{v_{c1}} \text{ V}$. Esta ganho não será alterado pelo circuito somador, dado que corresponde exatamente à constante S_2 .

4.3.3. Controle de i_{Lca}

O sensor Hall LA25NP, com um ganho de 5 vezes, é utilizado de maneira a adquirir o sinal de corrente i_{Lca} (Fig. 4.12), o qual atenua sua medida em 200 vezes, provocando uma queda de tensão de $1 \cdot i_{Lca} \text{ V}$ no resistor $R_{ps1} = 200 \Omega$. O *buffer* de tensão da Fig. 4.12 permite isolar o sinal do circuito de controle. Desta forma, no ponto N6 o valor da tensão é $1 \cdot i_{Lca} \text{ V}$.

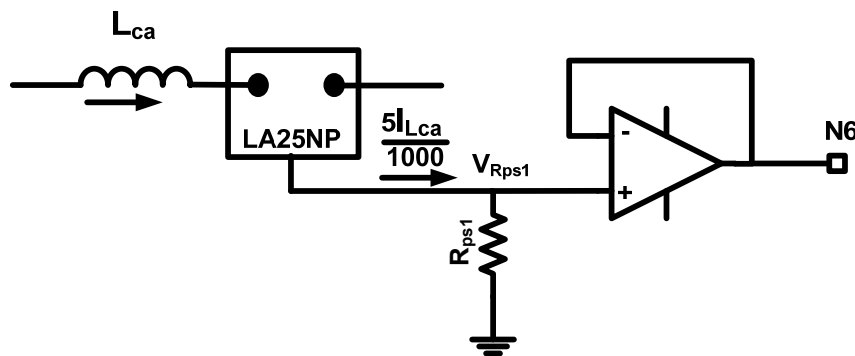


Fig. 4.12. Medição de i_{Lca} , através do sensor Hall LA25NP.

Um transformador de 311 V para 10 V é aproveitado para obter o sinal de referência da corrente. Assim é conectado, no lado de baixa tensão, um potenciômetro de $1 \text{ k}\Omega$, com o fim de ajustar a tensão ao valor nominal da corrente de referência como mostra a Fig. 4.13.

O circuito da Fig. 4.14 utiliza-se para comparar o sinal do ponto N6 (corrente i_{Lca}) com N5 (corrente de referência).

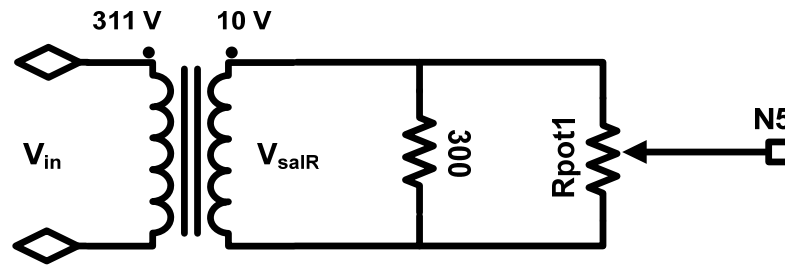


Fig. 4.13. Transformador utilizado para obter o sinal de referência da corrente i_{Lca} .

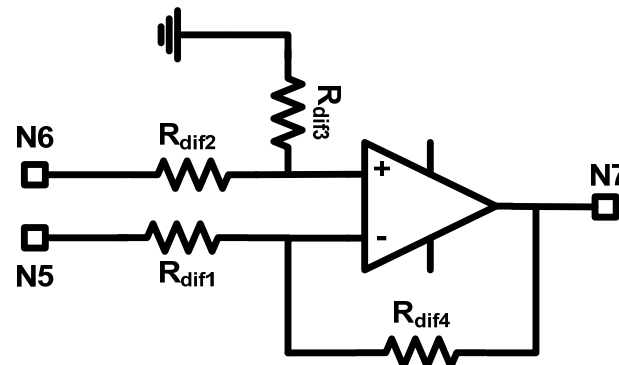


Fig. 4.14. Circuito subtrator do sinal de referência com a corrente i_{Lca} .

Os resistores da Fig. 4.14 devem ser todos iguais. Utiliza-se $R_{dif1} = R_{dif2} = R_{dif3} = R_{dif4} = 3,9 \text{ k}\Omega$. Logo, no ponto N7 tem-se o erro do sinal de corrente, ε_{iLca} .

4.3.4. Controle de V_{C2}

O controle da tensão V_{C2} possui um somador, o qual permite subtrair o sinal de tensão do capacitor C_2 a uma referência previamente definida, gerando assim o sinal de erro da tensão V_{C2} . Este erro é compensado por meio de um controle PI com filtro. O sinal resultante deve ser subtraído do sinal do ponto N7 (ver Fig. 4.14).

O sinal de referência é gerado através do circuito da Fig. 4.15.

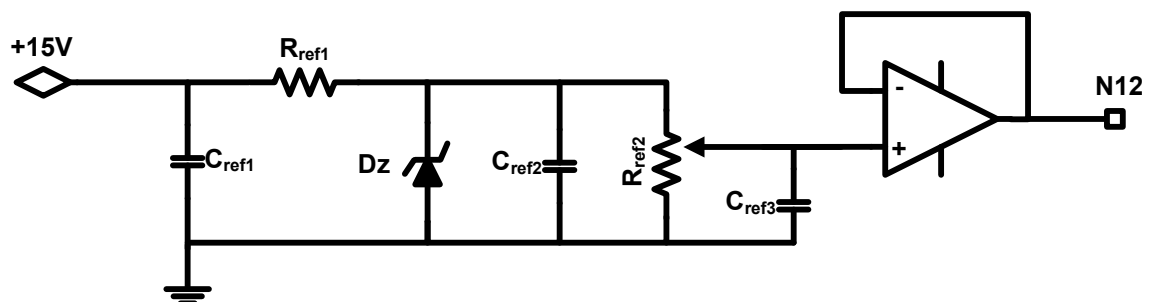


Fig. 4.15. Circuito que gera a referência de tensão V_{C2} .

Os parâmetros elétricos da Fig. 4.15 são: $C_{ref1} = 0,1 \mu\text{F}$; $R_{ref1} = 330 \Omega$ Dz = diodo zener 7,5 V; $C_{ref2} = 0,1 \mu\text{F}$; $C_{ref3} = 10 \text{ nF}$ e $R_{ref2} = 1 \text{ k}\Omega$ ajustado em 400Ω de forma a obter uma tensão de 1,91 V no ponto N12. Da mesma forma que nos circuitos anteriores, utiliza-se um *buffer* de tensão para isolar o sinal de referência.

O divisor de tensão apresentado na Fig. 4.16 permite atenuar a tensão V_{C2} em 100 vezes. Desta maneira a tensão de 191 V em C_2 é atenuada até 1,91 V (ponto N13). As resistências escolhidas são: $R_{d3} = 270 \text{ k}\Omega$ e um potenciômetro de $5 \text{ k}\Omega$, ajustado em $2,73 \text{ k}\Omega$.

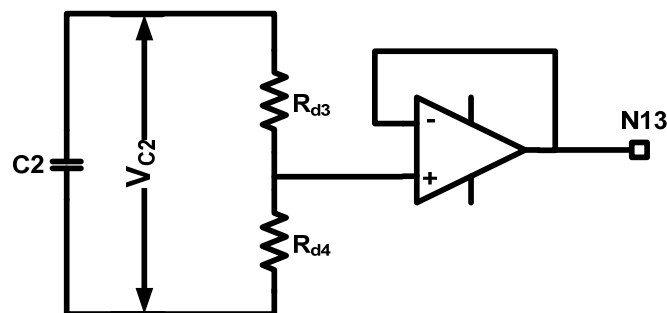


Fig. 4.16. Divisor de tensão para obter o sinal de V_{C2} .

Os sinais dos pontos N12 (tensão de referência) e N13 (tensão V_{C2}) são subtraídos pelo circuito da Fig. 4.17.

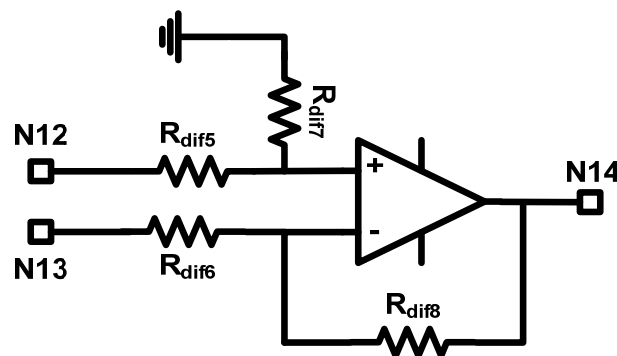


Fig. 4.17. Circuito subtrator empregado para subtrair os sinais.

De modo que o circuito subtrator da Fig. 4.17 permita subtrair os sinais do ponto N12 e N13, os resistores devem ter o mesmo valor. Utiliza-se $R_{dif5} = R_{dif6} = R_{dif7} = R_{dif8} = 3,9 \text{ k}\Omega$. Assim, a tensão no ponto N14 representa o erro do sinal de tensão V_{C2} . Este precisa ser praticamente nulo para não provocar a descarga do capacitor C_2 . Portanto, utiliza-se o compensador PI com filtro apresentado na Fig. 4.18 a fim de reduzir, em teoria, seu erro a zero.

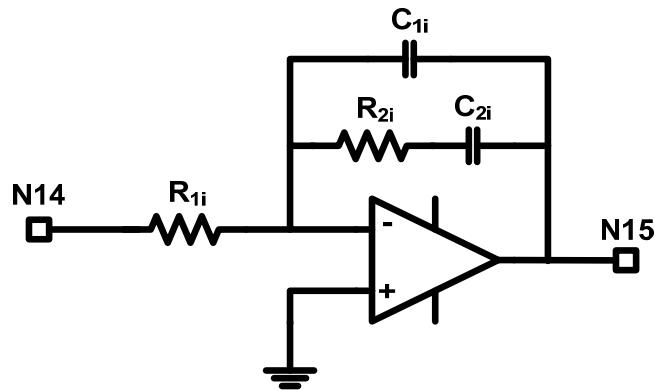


Fig. 4.18. Circuito PI com filtro.

A função de transferência do circuito PI com filtro da Fig. 4.18 é definida na equação (4.20).

$$C_{SI}(s) = - \frac{R_{2i} \cdot C_{2i} \cdot s + 1}{s \cdot R_{1i} \cdot (C_{2i} + C_{1i}) \cdot \left[\left(\frac{R_{2i} \cdot C_{2i} \cdot C_{1i}}{C_{2i} + C_{1i}} \right) \cdot s + 1 \right]} \quad (4.20)$$

Dado que a velocidade de resposta do controlador PI com filtro deve ser mais lenta que o controle de i_{Lca} , define-se a frequência do zero em 11 rad/s e os pólos em 0 rad/s e 1000 rad/s. Desta forma é possível calcular os parâmetros com as equações (4.21), (4.22) e (4.23).

$$R_{2i} = \frac{1}{\omega_z \cdot C_{2i}} \quad (4.21)$$

$$C_{1i} = \frac{C_{2i}}{\omega_p \cdot R_{2i} \cdot C_{2i} - 1} \quad (4.22)$$

$$R_{1i} = \frac{R_{2i} \cdot C_{2i}}{K \cdot (C_{2i} + C_{1i})} \quad (4.23)$$

K é o ganho do compensador que é definido em 0,02. Considera-se $C_{2i} = 2,7 \mu\text{F}$, assim $R_{2i} = 33 \text{ k}\Omega$, $C_{1i} = 33 \text{ nF}$ e $R_{1i} = 33 \text{ k}\Omega$.

A Fig. 4.19 apresenta o gráfico do módulo e do ângulo do compensador em função da frequência.

Como o compensador provoca uma defasagem de 180° é necessário utilizar um circuito inversor ilustrado na Fig. 4.20. Os parâmetros elétricos utilizados são: $R_{32} = R_{33} = 18 \text{ k}\Omega$.

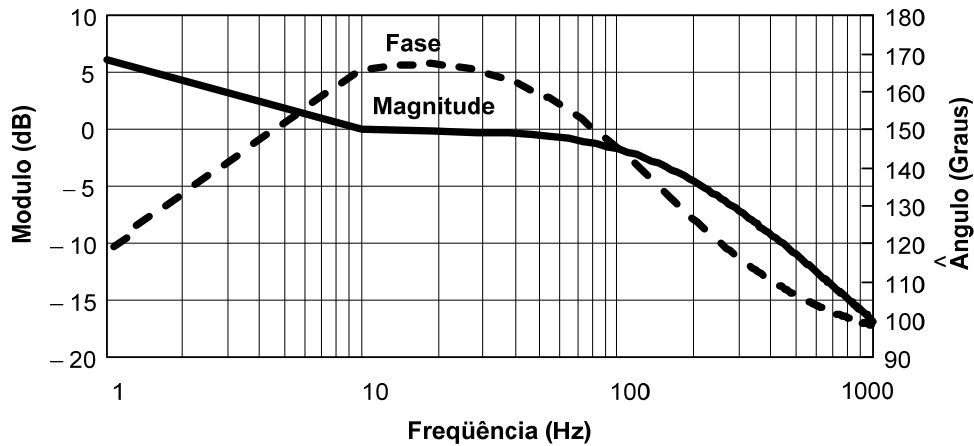


Fig. 4.19. Resposta em freqüência da equação (4.20).

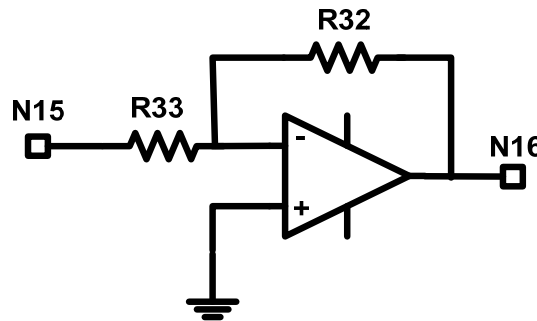


Fig. 4.20. Circuito inversor.

O sinal de erro da corrente i_{Lca} (N7) e o sinal do compensador de erro de v_{C2} (N16) são subtraídos utilizando-se um circuito subtrator. Desta forma é obtido o erro geral da corrente i_{Lca} .

4.3.5. Somador e comparador com histerese

Uma vez obtidos os três sinais de erro do circuito (ε_{iLcc} , ε_{iLca} e ε_{vc1}), o próximo passo consiste em ajustá-los e somá-los, visando obter a superfície de deslizamento, que por sua vez definirá o comportamento do conversor. Essa soma ponderada dos erros ingressa no comparador com histerese, o qual limita a freqüência de operação a magnitudes suportáveis pelos semicondutores. O circuito da Fig. 4.21 permite somar os sinais de erro de ε_{iLcc} , ε_{iLca} e ε_{vc1} . Predefine-se o valor de $R_{SA} = 10 \text{ k}\Omega$.

O valor escolhido para R_{S3} é $3,2 \text{ k}\Omega$. Assim, ajusta-se o valor da constante S_3 , a qual multiplica o erro de i_{Lcc} .

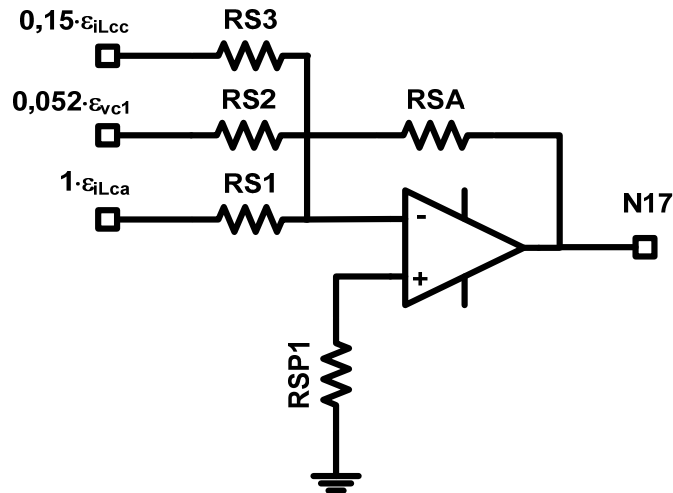


Fig. 4.21. Circuito somador dos sinais de erro.

A constante S_2 , que multiplica o erro da tensão v_{c1} , não precisa ser ajustada, portanto $RS2 = 10 \text{ k}\Omega$. A constante S_1 , que multiplica o sinal de erro da corrente i_{Lca} , deve ser $0,67 \cdot \varepsilon_{i_{Lca}} \text{ V}$, logo o valor utilizado é $RS1 = 15 \text{ k}\Omega$. Para a resistência $RSP1$, escolhe-se $1,8 \text{ k}\Omega$, que corresponde à associação em paralelo de RSA , $RS3$, $RS2$ e $RS1$.

Depois destes ajustes nos ganhos do somador, a tensão no ponto N17 é apresentada na equação (1.24). Esta tensão define a superfície de deslizamento que representa o comportamento do conversor.

$$\sigma = -\left(0,47 \cdot \varepsilon_{i_{Lcc}} + 0,052 \cdot \varepsilon_{v_{c1}} + 0,67 \cdot \varepsilon_{i_{Lca}}\right) \text{V} \quad (1.24)$$

O circuito comparador com histerese (não inversor) utilizado apresenta-se na Fig. 4.22.

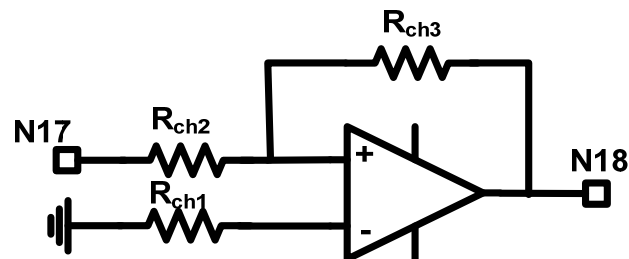


Fig. 4.22. Circuito comparador com histerese não inversor.

De acordo com o projeto, a faixa de tensão escolhida para a histerese é de $\Delta\sigma = 0,946 \text{ V}$. Os níveis da tensão de histerese são determinados de acordo com (4.25) e (4.26). Assim, as tensões limites de histerese são; $V_{H+} = 0,473 \text{ V}$ e

$V_{H-} = -0,473$ V. Desta forma, os valores de resistência para o comparador com histerese são definidos como; $R_{ch1} = R_{ch2} = 2,67$ k Ω e $R_{ch3} = 82$ k Ω .

$$V_{H+} = \frac{R_{ch2}}{R_{ch2} + R_{ch3}} \cdot (+V_{sat}) \quad (4.25)$$

$$V_{H-} = \frac{R_{ch2}}{R_{ch2} + R_{ch3}} \cdot (-V_{sat}) \quad (4.26)$$

4.3.6. Limitador de corrente para i_{LCC}

Dado que o erro da corrente i_{LCC} é o principal parâmetro que controla as comutações dos interruptores e este é obtido através da filtragem das baixas frequências, perde-se a informação sobre seu valor real. Por esta razão, é importante dispor de um limitador com histerese da corrente i_{LCC} , apresentado na Fig. 4.23, o qual permite desativar o comando dos interruptores quando a corrente i_{LCC} excede um valor predefinido.

O circuito da parte superior da Fig. 4.23 coloca na entrada de R_{pc3} uma tensão de referência de 3,5 V, com os parâmetros elétricos seguintes; $C_{pc1} = C_{pc2} = 0,1$ μ F, $C_{pc3} = 10$ nF, $R_{pc1} = 560$ Ω , $R_{pc2} = 1$ k Ω (potenciômetro) e um diodo Zener de 7,5 V. O sinal do ponto N1 é a corrente atenuada que circula pelo indutor CC (i_{LCC}), a qual é retificada pelo circuito inferior da Fig. 4.23, colocando na entrada de R_{pc4} o valor máximo de i_{LCC} tanto trabalhando como inversor quanto como retificador. Seus parâmetros elétricos são: $R_{pc5} = R_{pc6} = R_{pc7} = 34$ k Ω e $R_{pc8} = 68$ k Ω .

O sinal de referência e o valor máximo de i_{LCC} são comparados pelo comparador com histerese. Os níveis de transição do comparador são dados na equação (4.27), que são: $V_{H+} = 3,77$ V e $V_{H-} = -3,33$ V, portanto o circuito gera um nível alto sempre que $i_{LCC} > 25$ A, voltando a fornecer uma tensão baixa quando a corrente desce abaixo de 22 A. Os resistores utilizados na Fig. 4.23 são $R_{pc3} = 1$ k Ω , $R_{pc4} = 1$ k Ω e $R_{pc9} = 68$ k Ω .

$$V_{H+} = V_{ref} \cdot \frac{R_{pc4} + R_{pc9}}{R_{pc9}} + |V_{op-}| \cdot \frac{R_{pc4}}{R_{pc9}}$$

$$V_{H-} = V_{ref} \cdot \frac{R_{pc4} + R_{pc9}}{R_{pc9}} - |V_{op+}| \cdot \frac{R_{pc4}}{R_{pc9}}$$
(4.27)

Quando $i_{Lcc} > 25$ A, o nível alto, gerado pelo circuito, coloca em condução o transistor T_{pc1} , conectando a terra o ponto N25, o qual desabilita as portas E (AND) da Fig. 4.24, inibindo o gatilho do *driver*. A função do resistor $R_{pc10} = 2,7$ k Ω é limitar a corrente pela base do transistor. O interruptor Ch1 é utilizado com o fim de desabilitar manualmente o comando para os IGBTs.

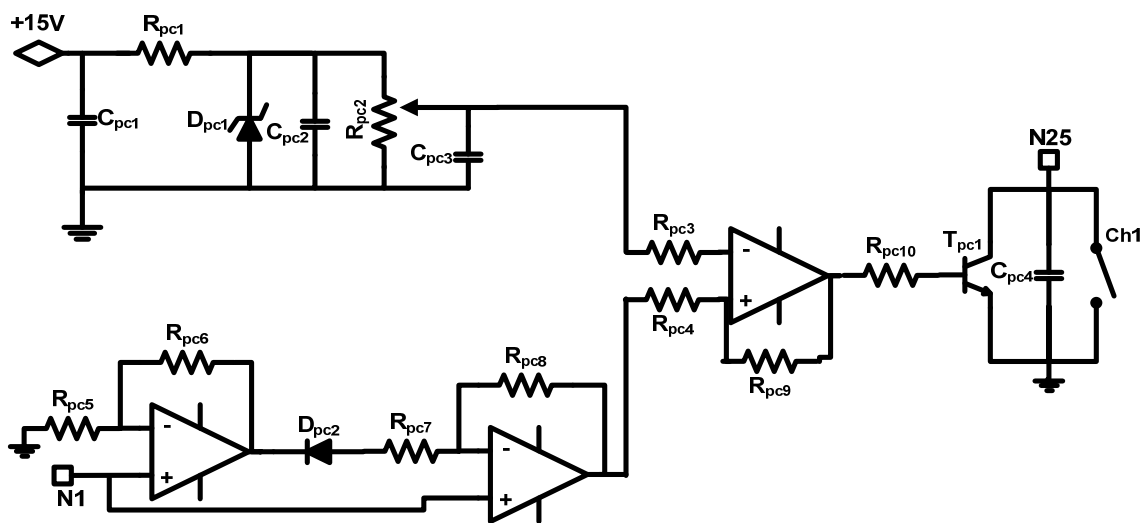


Fig. 4.23. Circuito limitador da corrente i_{Lcc} .

4.3.7. Geração dos sinais para acionar o *driver*

A saída do comparador com histerese, definida pelo ponto N18, é conectada em um circuito lógico, Fig. 4.24. O circuito lógico permite obter os sinais complementares introduzindo um retardo na subida do pulso que aciona o *driver*, os quais posteriormente acionam os IGBT's. O funcionamento do circuito é o detalhado a seguir:

O circuito composto pelo diodo Drc e pelo resistor Rc permite retificar o sinal de saída do comparador com histerese. O sinal retificado ingressa nos inversores *Schmitt-trigger*, os quais não permitem o ingresso de tensões negativas. Estes são utilizados com o objetivo de evitarem-se pulsos falsos. O circuito composto pelos inversores *Schmitt-trigger* e pelo resistor R_{tm2} e o capacitor C_{tm2} produzem um tempo morto nos comandos evitando-se o curto-

circuito de braço na célula de comutação tradicional. O atraso somente está presente na subida do pulso para Q2, sendo o diodo D_{tm2} responsável por permitir sua rápida descida. O comando para Q1 funciona de forma similar, mas com o propósito de obter a inversão para Q1 deve-se adicionar um terceiro inversor no caminho do sinal. As portas lógicas E habilitam a passagem dos comandos, em forma complementar, quando ambas as entradas estiverem habilitadas, isto é, o sinal do circuito ligado ao ponto N25 (habilitado só quando $i_{Lcc} \leq 25$ A) e o sinal do circuito de gatilho [9].

A saída do circuito lógico é usada como entrada ao *driver* SKHI 20opA da SEMIKRON, o qual é alimentado pela fonte SKHI PS1 da SEMIKRON; este *driver* permite comandar ambos IGBTs.

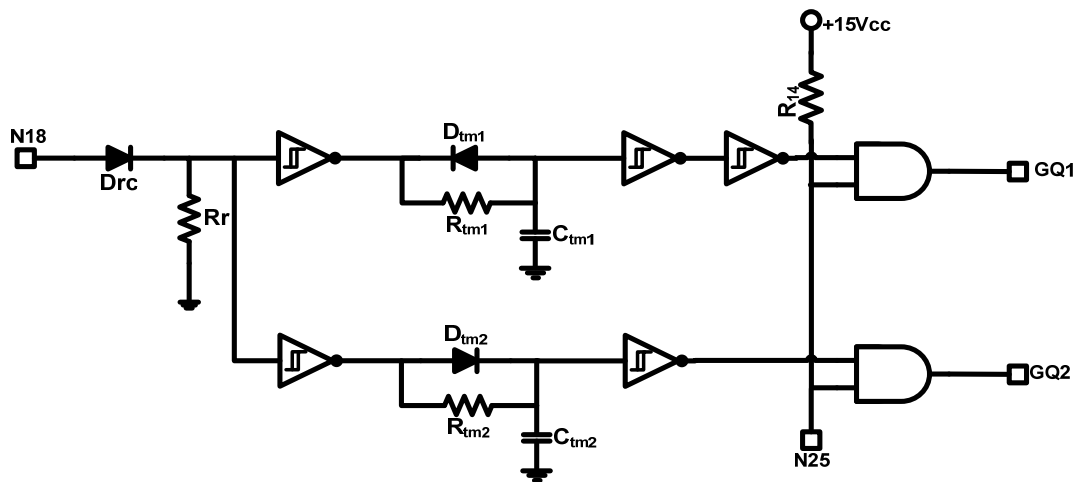


Fig. 4.24. Circuito lógico que gera o sinal de entrada ao *driver*.

4.4. MÉTODO DE PARTIDA

A fim de operar o protótipo monofásico, devem-se executar algumas etapas prévias, as quais são listadas na seqüência.

4.4.1. Carga inicial do Capacitor C_2

O capacitor C_2 deve estar carregado quando o circuito é ligado. Desta forma evitam-se os transitórios de corrente no conversor. A carga é realizada por meio do circuito da Fig. 4.25, no qual a tensão V_{sec} é obtida de um enrolamento secundário do transformador de potência. O valor de R_{part} é 2,2 k Ω , que é utilizado para limitar a magnitude da corrente de carga. A tensão no secundário do

transformador é de 1,05 vezes a tensão V_{C2} (126 V), com o qual é possível conseguir uma tensão levemente superior aos 120 V projetados para V_{C2} . No caso de carregar o capacitor com tensão contínua a carga do capacitor se produzirá em 5τ , com τ especificado por (4.28).

$$\tau = R_{\text{part}} \cdot C_2 = 10,3 \text{ s} \quad (4.28)$$

Neste caso, o capacitor é carregado por uma tensão senoidal retificada. Por esta razão, o tempo de carga é bem maior. Diminuindo o valor do resistor R_{part} , é possível reduzir o tempo de carga do capacitor. A limitação na bancada foi a dissipação de calor no resistor, devido aos resistores de menor resistência, existentes no laboratório, serem de potências bastante inferiores.

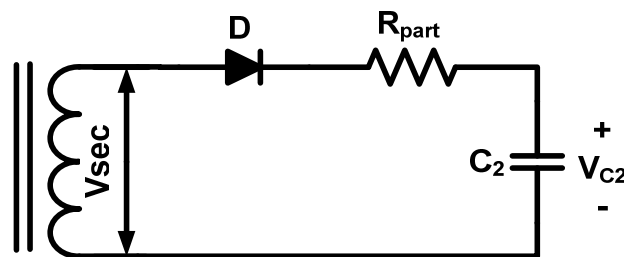


Fig. 4.25. Circuito para energizar o capacitor C_2 .

Deste modo o capacitor é carregado com uma baixa corrente, permitindo um baixo consumo da rede, não incidindo na magnitude e no formato da corrente de entrada.

4.4.2. Acionamento do Circuito de Potência

Primeiramente, deve-se energizar o capacitor C_2 com a magnitude de tensão predefinida. É estabelecida na carga, por meio de uma fonte CC, uma tensão de 30 V. Como seguinte passo, habilita-se o comando dos IGBTs, através do interruptor do ponto N25, permitindo a estabilização da tensão na saída com uma circulação de corrente baixíssima pelo circuito. Logo, com uma fonte alternada incrementa-se a tensão de entrada em forma gradual até atingir-se a tensão nominal. Quando as tensões nos capacitores C_1 e C_2 estão estabilizadas, a corrente de referência é incrementada de forma gradual, permitindo que o conversor processe potência ativa pelo circuito. Com isto, a corrente absorvida pelo circuito cresce em forma progressiva até seu valor nominal de 2,83 A.

4.5. RESULTADOS DA SIMULAÇÃO

Simulou-se numericamente o diagrama da Fig. 4.1, de forma a visualizar as curvas de tensão e corrente na operação como retificador e inversor. Inicialmente, o circuito é simulado operando como retificador abaixador, para posteriormente inverter seu sinal de referência e permitir a operação como inversor. Da Fig. 4.26 a Fig. 4.28 apresentam-se a corrente pelo indutor CC, as tensões nos capacitores e a tensão e corrente na entrada do conversor, respectivamente, na operação como retificador. A corrente na entrada do conversor ou $i_{L_{ca}}$ tem as seguintes grandezas físicas: $i_{L_{ca}} = 3,1 \angle 180,65^\circ \text{ A}$, $i_{L_{ca,ef}} = 2,19 \text{ A}$ e uma THD=1,9 %, o qual indica que o conversor opera dentro dos limites estabelecidos pelas normas [3].

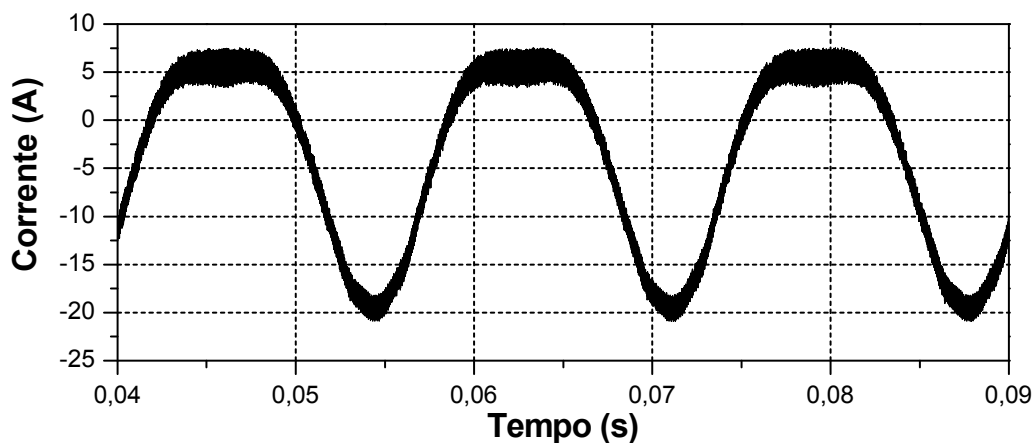


Fig. 4.26. Corrente pelo indutor CC ($i_{L_{cc}}$), na operação como retificador abaixador.

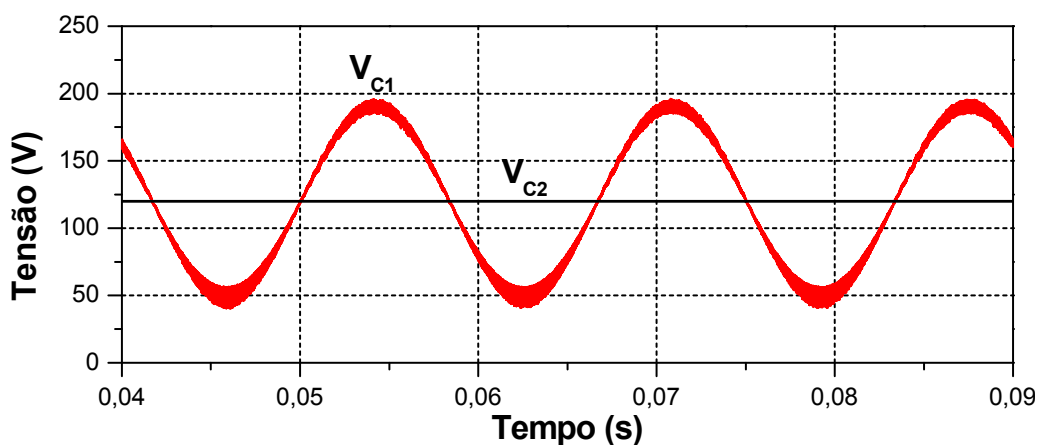


Fig. 4.27. Tensões nos capacitores C_1 e C_2 , na operação como retificador abaixador.

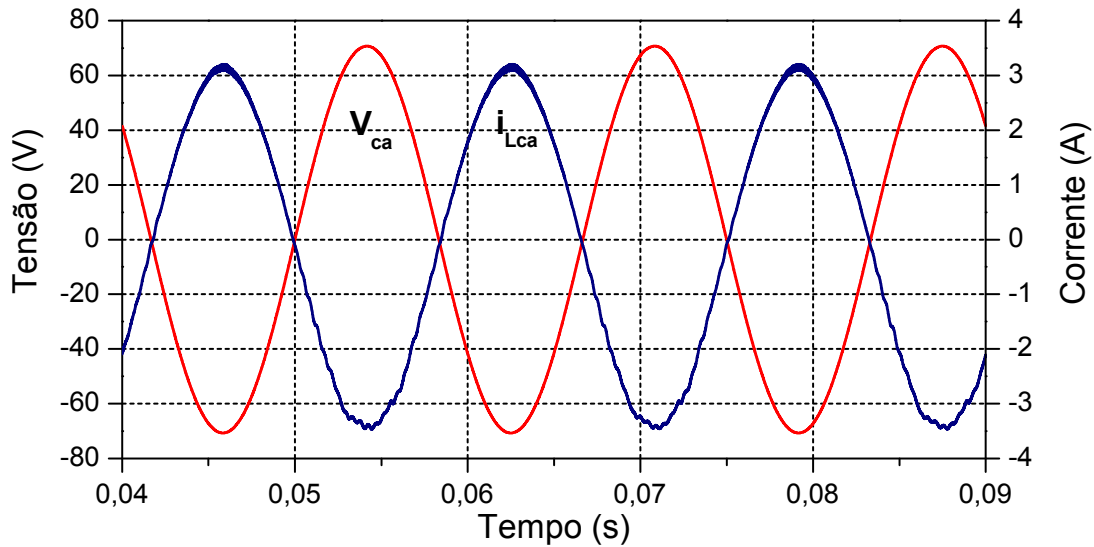


Fig. 4.28. Tensão e corrente na entrada do conversor, na operação como retificador abaixador.

A Tabela 4.2 ilustra um quadro comparativo dos cálculos através das equações e simulação numérica, para a operação de retificador. As correntes i_{Lca} e i_{Lcc} , na simulação, não são senoides puras. Por isso, acontecem algumas diferenças nas magnitudes das correntes da Tabela 4.2. As diferenças nas frequências são provocadas pelos circuitos de tempo morto, sinal complementar e limitadores por histerese utilizados na simulação.

Tabela 4.2. Tabela comparativa entre os valores teóricos correspondentes (ação retificadora), e os obtidos pelas equações e simulação numérica.

Parâmetro	Valor Teórico	Valor Simulado
I_{Lcc} médio	3,33 A	3,47 A
I_{Lcc} eficaz	9 A	9,6 A
$ I_{Lcc} $ máxima	18 A	20,34 A
$\Delta I_{Lcc.máx}$	3 A	3,5 A
$\Delta V_{c1.máx}$	10 V	10 V
I_{Lca} eficaz	2,00 A	2,19 A
I_{Lca} máxima	2,83 A	3,1 A
$f_c \varphi=0^\circ$	70,41 kHz	51,25 kHz
$f_c \varphi=90^\circ$	105,23 kHz	68,03 kHz
$f_c \varphi=180^\circ$	70,41 kHz	53,32 kHz
$f_c \varphi=270^\circ$	25,04 kHz	21,32 kHz

Invertendo-se o sinal de referência da corrente i_{Lca} , é possível operar o conversor como um inversor elevador com alto fator de potência. Os parâmetros elétricos do circuito de potência e de controle não foram alterados.

As Fig. 4.29 a 4.31 apresentam-se a corrente pelo indutor CC, as tensões nos capacitores e a tensão e corrente na entrada do conversor, respectivamente na operação como inversor elevador. A corrente i_{Lca} tem as seguintes grandezas físicas: $i_{Lca} = 3\angle 1,32^\circ$ A, $i_{Lca.ef} = 2,1$ A e uma THD=2,5 %, apesar de que a THD aumenta em comparação com a operação como retificador abaixador ainda opera dentro dos limites estabelecidos pelas normas [3].

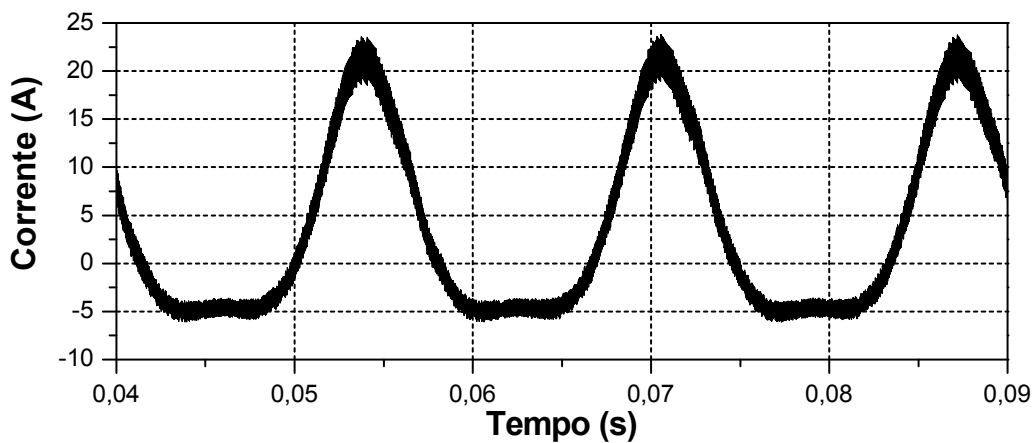


Fig. 4.29. Corrente pelo indutor CC (i_{Lcc}), na operação como inversor elevador.

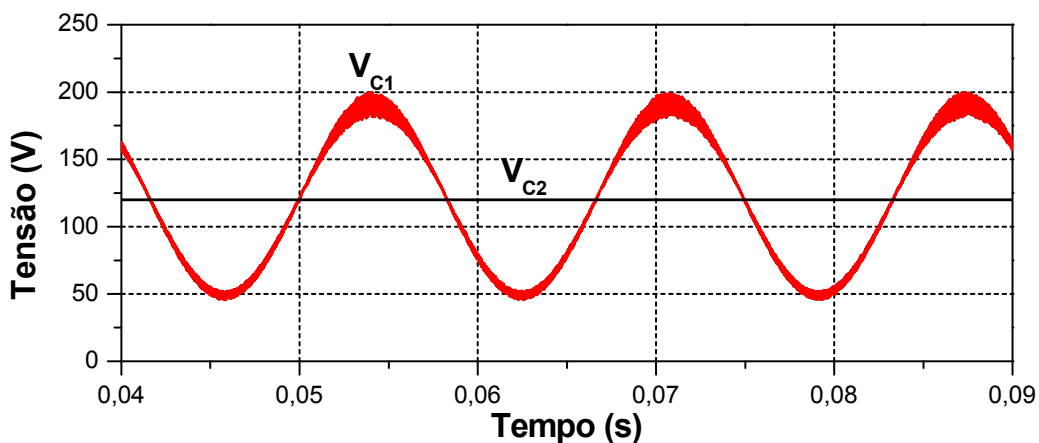


Fig. 4.30. Tensões nos capacitores C_1 e C_2 , na operação como inversor elevador.

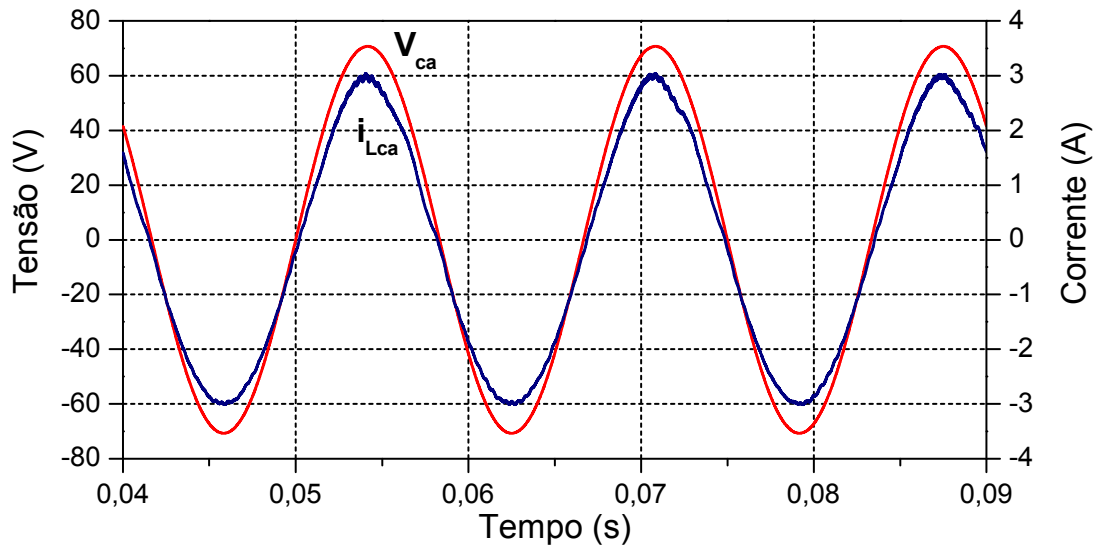


Fig. 4.31. Tensão e corrente na entrada do conversor, na operação como inversor elevador.

A Tabela 4.3 ilustra os resultados obtidos por meio das equações e simulação numérica.

Tabela 4.3. Tabela comparativa entre os valores teóricos correspondentes (ação inversora), os obtidos nas equações e simulação numérica.

Parâmetro	Valor Teórico	Valor Simulado
I_{Lcc} médio	3,33 A	3,34 A
I_{Lcc} eficaz	9 A	9,55 A
$ I_{Lcc} $ máxima	18 A	19,85 A
$\Delta I_{Lcc.máx}$	3 A	4 A
$\Delta V_{c1.máx}$	10 V	12 V
I_{Lca} eficaz	2,00 A	2,1 A
I_{Lca} máxima	2,83 A	3 A
f_c $\varphi=0^\circ$	70,41 kHz	50,76 kHz
f_c $\varphi=90^\circ$	52,78 kHz	33,22 kHz
f_c $\varphi=180^\circ$	70,41 kHz	50,75 kHz
f_c $\varphi=270^\circ$	49,92 kHz	41,75 kHz

Os resultados gráficos apresentados anteriormente foram obtidos através de uma simulação detalhada do circuito de controle e de potência, de tal maneira que estes resultados servem para estimar o que pode acontecer ao operar com o conversor na bancada.

4.6. RESULTADOS EXPERIMENTAIS

O circuito da Fig. 4.1 foi implementado no Instituto de Eletrônica de Potência – INEP. Desta maneira, é possível ter uma comprovação real do funcionamento do conversor. Assim, são percebidos alguns fenômenos que não podem ser visualizados na simulação, devido à não linearidade dos componentes elétricos utilizados.

Lembre-se que para mudar a operação do conversor, deve-se alterar o sentido da referência da corrente i_{Lca} , sem provocar variações nos parâmetros elétricos do circuito de potência e de controle.

Com a finalidade de analisar e discutir a operação do conversor foram adquiridas e armazenadas as curvas mais relevantes na operação como retificador abaixador e como inversor elevador.

4.6.1. Operação como retificador

Ajusta-se o sentido da corrente i_{Lca} , para que o protótipo monofásico opere como retificador abaixador em sua potência nominal; nesta condição são registradas as curvas de corrente e de tensão, as quais permitem verificar a operação do circuito.

A Fig. 4.32 mostra a corrente i_{Lcc} em quatro ângulos chave (considera-se um período da rede como 2π ou 360°). Desta forma são registradas as freqüências de comutação em 0° , 90° , 180° e 270° , de modo a confrontar as medidas com os valores teóricos e simulados. Da Fig. 4.32 podem-se extrair as seguintes magnitudes; em 0° a freqüência de comutação corresponde a 31,25 kHz, bastante inferior aos valores especificados pela Tabela 4.2 de 70,41 kHz no caso teórico e 51,25 kHz na simulação numérica. Para um ângulo de 90° a freqüência de comutação foi de 29,76 kHz. Em 180° a freqüência de comutação foi 31,25 kHz e em 270° foi de 29,07 kHz. Da mesma forma que, para 0° , as magnitudes de freqüências adquiridas na operação do protótipo são bastante inferiores aos valores calculados e simulados. Pode-se justificar em parte esta diminuição, na freqüência de comutação, por alguns elementos

atenuadores (resistores) não considerados nas equações teóricas e não incluídos na simulação numérica. Outro fator importante que incide na diminuição da frequência de comutação é o atraso produzido pelo circuito que gera o tempo morto e o sinal complementar apresentado na Fig. 4.34.

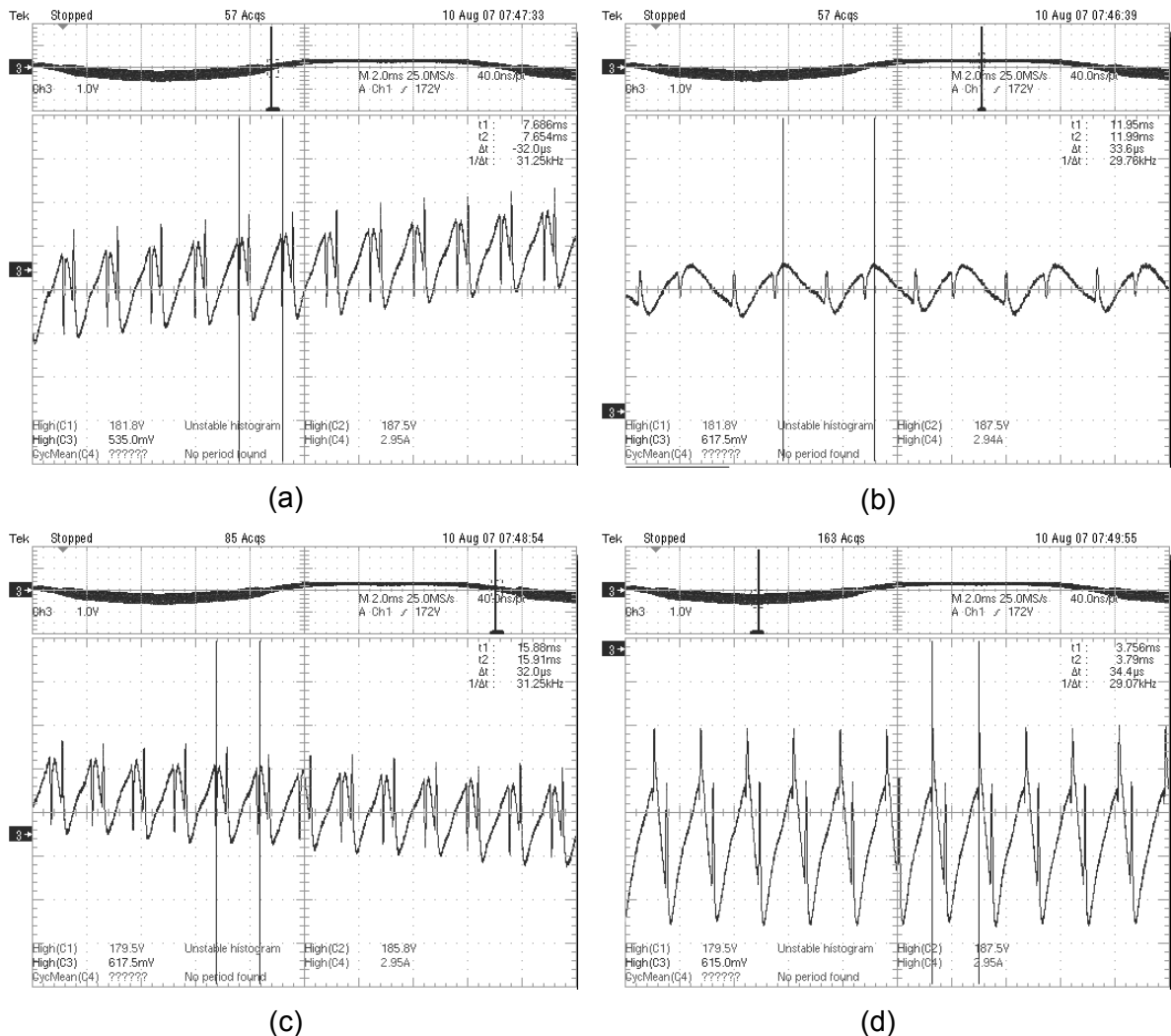


Fig. 4.32. Formas de onda utilizadas para medir a frequência de comutação no cruzamento por zero e nos picos positivo e negativo da corrente i_{LCC} . a) em 0° , escala $40 \mu\text{s}/\text{div}$, b) 90° , escala $20 \mu\text{s}/\text{div}$, c) 180° , escala $40 \mu\text{s}/\text{div}$ e d) 270° , escala $40 \mu\text{s}/\text{div}$.

A Fig. 4.33 mostra as tensões dos interruptores SW1 e SW2, onde pode observar-se a comutação complementar entre eles e a frequência de comutação variável do circuito.

Na Fig. 4.34 ilustra-se o comando de saída do comparador com histerese (ver Fig. 4.22 ponto N18). Seu sinal de saída (ponto N18) é aplicado no circuito gerador de tempo morto. Este circuito provoca um atraso no transporte dos sinais, o qual se vê refletido em uma resposta retardada na comutação dos interruptores. Assim, em 0° e 270° o atraso é de $1,48 \mu\text{s}$, em 90° e 180° o retardo é de $2,64 \mu\text{s}$. Este deslocamento no sinal é também responsável pela queda da frequência das comutações em relação a seus valores teóricos. A queda da frequência incide também em alguns valores especificados no projeto, tal como a ondulação no indutor L_{CC} , que se vê incrementada na prática.

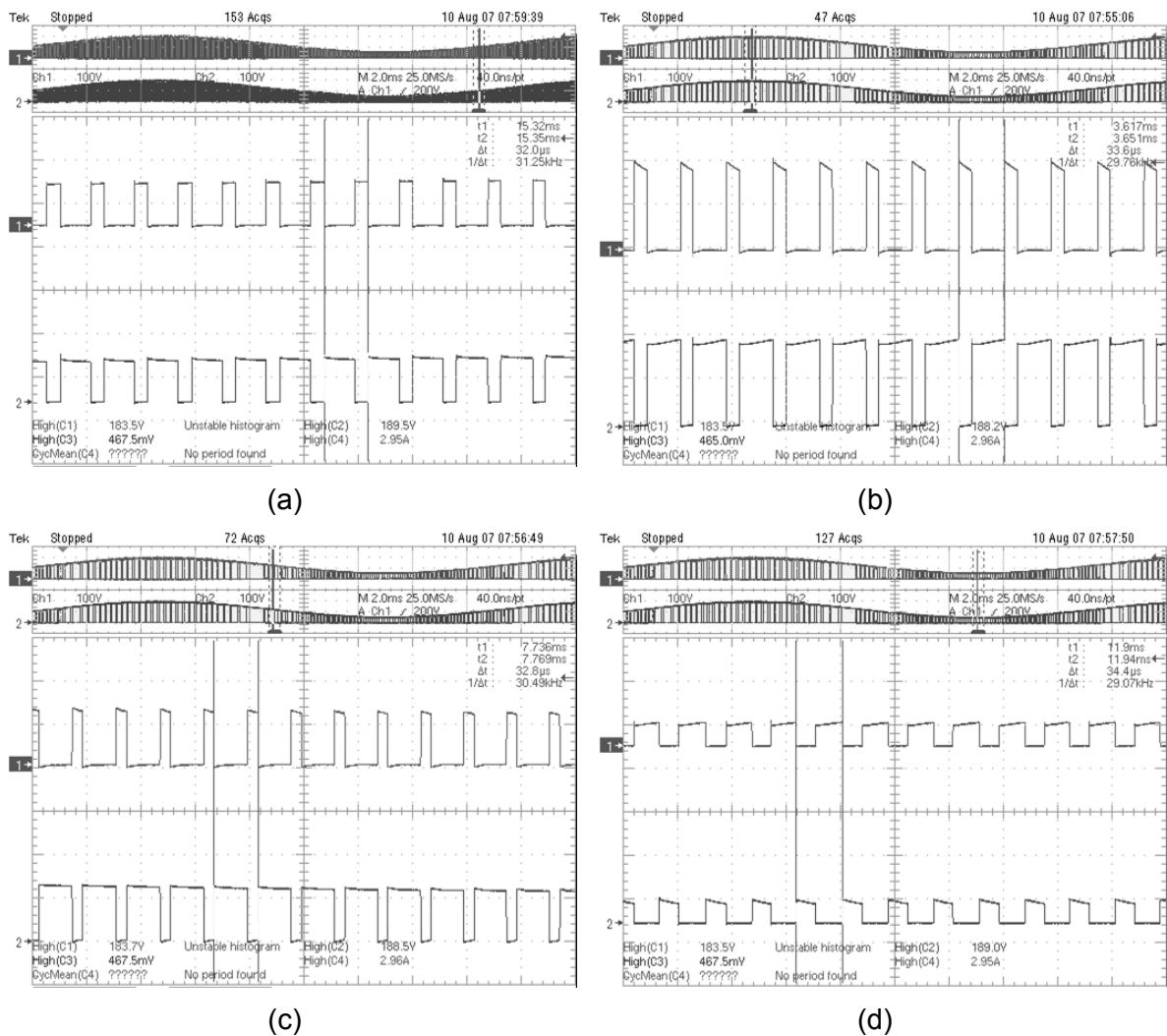


Fig. 4.33. Formas de onda das tensões nos interruptores: a) em 0° , b) 90° , c) 180° e d) 270° . Escalas 100 V/div., 40 μs /div.

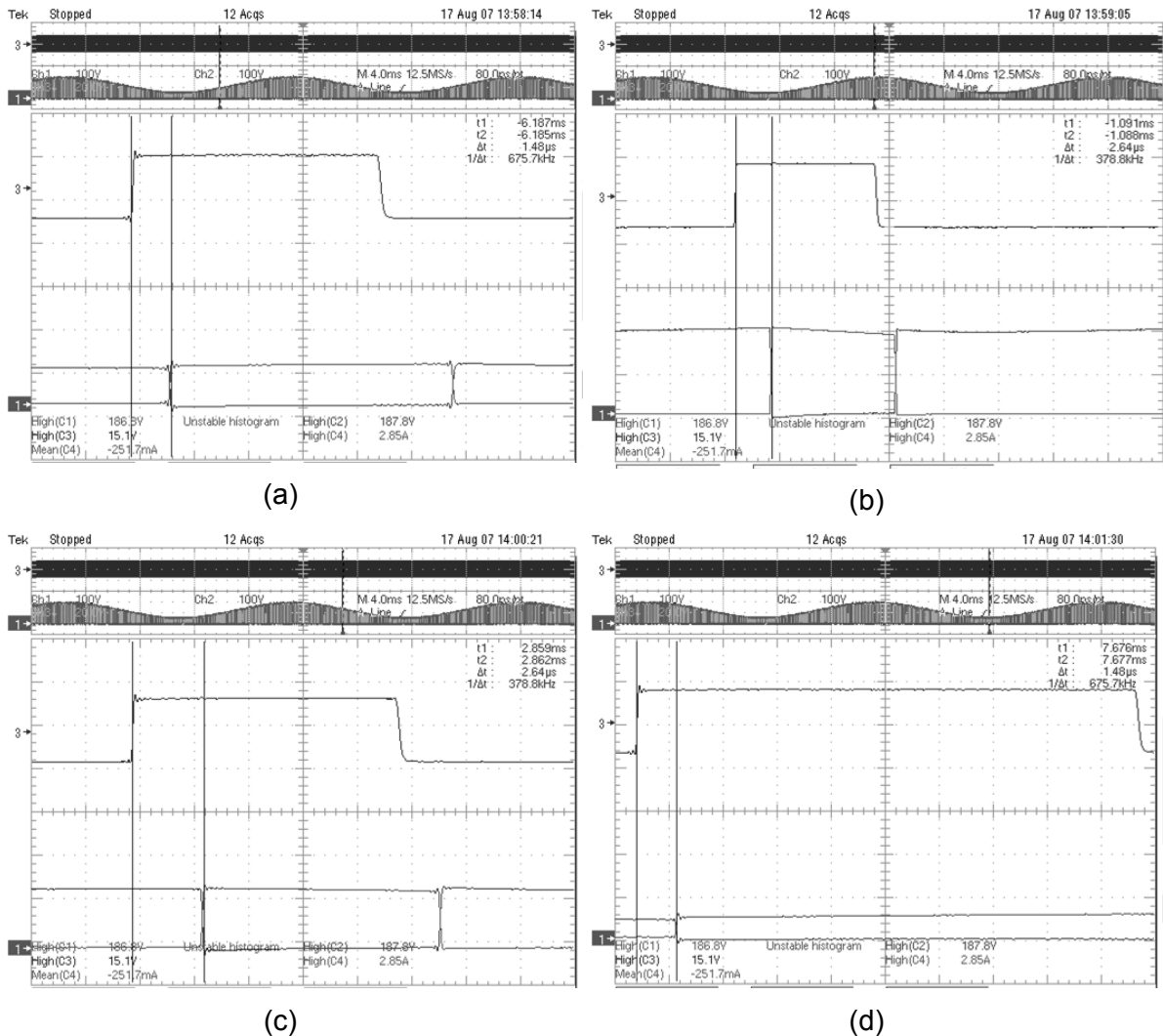


Fig. 4.34. Formas de onda do pulso de comando e tensão nos interruptores: a) em 0° , escala $2\ \mu\text{s}/\text{div.}$, b) 90° , escala $4\ \mu\text{s}/\text{div.}$, c) 180° , escala $2\ \mu\text{s}/\text{div.}$ e d) 270° , escala $2\ \mu\text{s}/\text{div.}$ Escalas $100\ \text{V}/\text{div.}$

A Fig. 4.35 mostra a corrente nominal que circula pelo indutor L_{CC} , na operação como retificador abaixador. Este registro foi adquirido através de uma ponteira de corrente, calibrada em $100\ \text{mV}/1\ \text{A}$. As magnitudes extraídas da Fig. 4.35 correspondem a $3,61\ \text{A}$ para a corrente média e $13\ \text{A}$ para a corrente máxima negativa de $i_{L_{CC}}$. A ondulação máxima da corrente atinge os $9\ \text{A}$, bastante superior ao valor calculado. Isto se pode justificar pela diminuição da frequência mínima especificada no projeto (ver equação (4.7)) e os atrasos dos sinais provocados pelo circuito de tempo morto. Na operação como retificador abaixador, a maior ondulação não prejudica o principal objetivo deste conversor, o qual é controlar a corrente $i_{L_{Ca}}$.

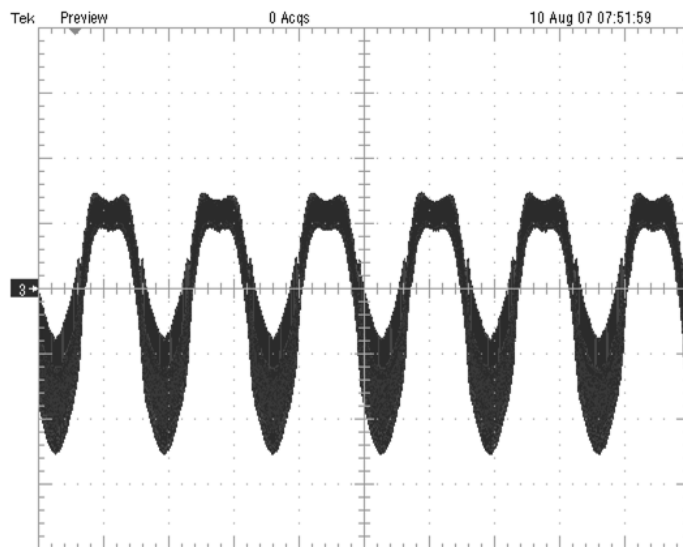


Fig. 4.35. Forma de onda da corrente $i_{L_{cc}}$ na operação como retificador abaixador. Escalas 500 mV/div., 10 ms/div.

A Fig. 4.36 apresenta as formas de onda das tensões nos interruptores SW1 (Q1 e D1) e SW2 (Q2 e D2). Observa-se que a envoltória corresponde à tensão V_{C1} , a qual tem um valor de pico de 191 V, aproximadamente. Esta é composta por uma tensão contínua de 120 V, sobreposta a uma tensão senoidal da amplitude máxima igual à tensão de entrada (70,7 V).

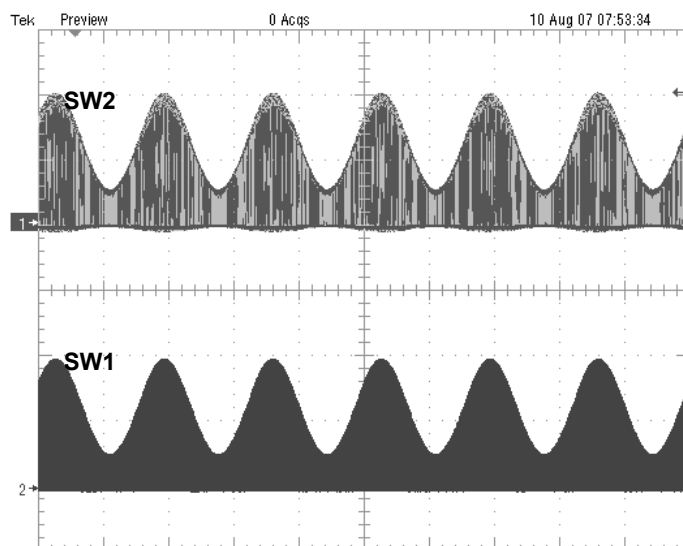


Fig. 4.36. Formas de onda das tensões nos interruptores SW1 e SW2, na operação como retificador. Escalas 100 V/div., 10 ms/div.

A tensão e corrente no lado CA são ilustradas na Fig. 4.37. A corrente $i_{L_{ca}}$ apresenta um formato senoidal e se encontra defasada quase 180° , com respeito à tensão de entrada. O valor da corrente eficaz é 2,15 A e a corrente de pico é

3 A. Estas grandezas concordam com as especificadas na Tabela 4.2, o que demonstra o bom funcionamento da topologia monofásica operando como retificador abaixador com elevado fator de potência.

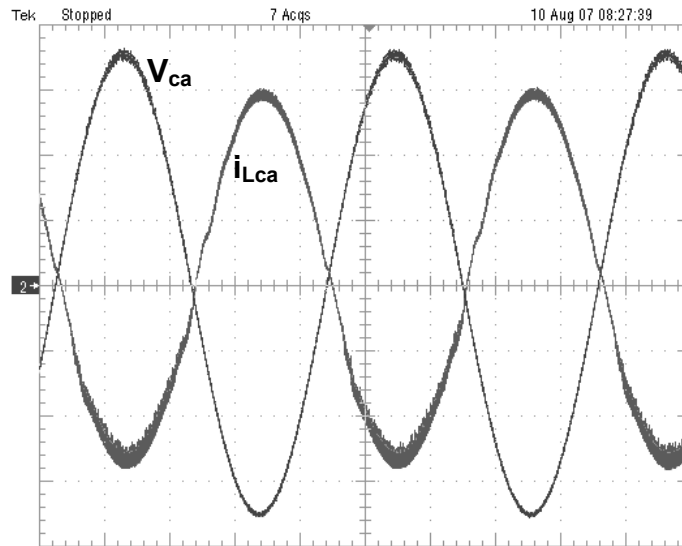


Fig. 4.37. Formas de onda da tensão e corrente de entrada CA, na operação como retificador abaixador. Escalas 20 V/div., 1 A/div., 4 ms/div.

A decomposição harmônica da corrente de entrada considerando até a 40^a harmônico é apresentada na Fig. 4.38. Pode-se observar que a segunda harmônica exibe a maior magnitude de corrente, com um valor de 2,58 % da fundamental. A componente de segundo harmônico é um parâmetro intrínseco do circuito dado que forma parte da corrente no indutor L_{cc} . A THD da corrente i_{Lca} alcança uma magnitude de 3,9 %.

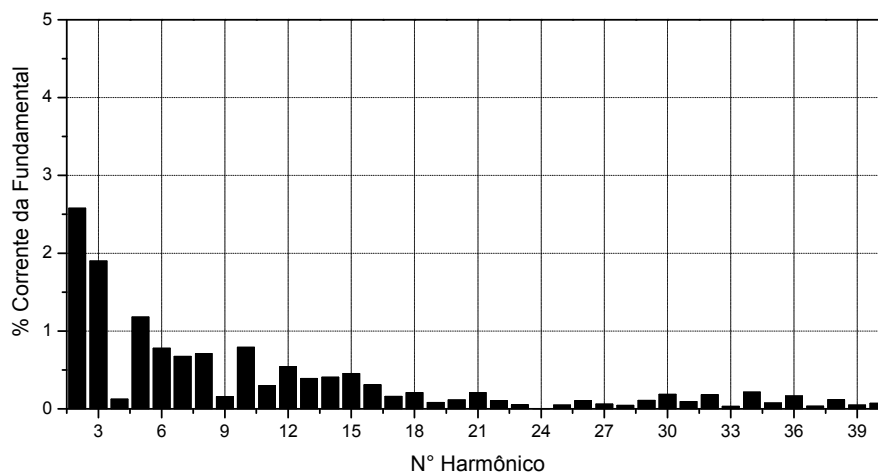


Fig. 4.38. Decomposição harmônica da corrente i_{Lca} na operação como retificador abaixador.

4.6.2. Operação como inversor

Ao inverter-se o fluxo de potência, através da inversão do sinal de referência da corrente i_{Lca} , o protótipo monofásico passa a operar como um inversor elevador. Ajustando-se a magnitude da corrente em seu valor nominal, são registradas as mesmas grandezas ilustradas na operação como retificador abaixador.

A Fig. 4.39 apresenta o formato da corrente i_{LCC} em quatro ângulos.

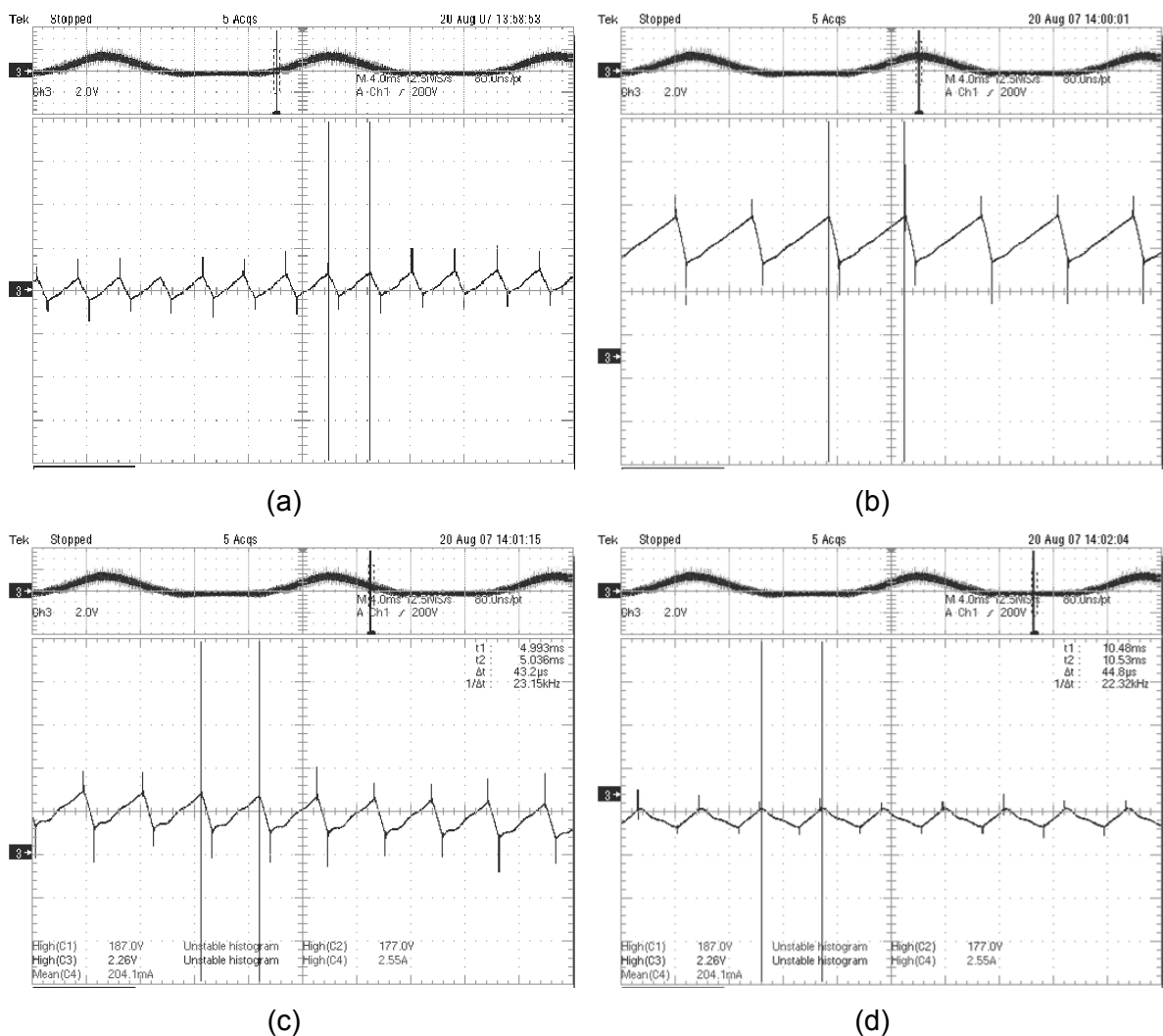


Fig. 4.39. Formas de onda da corrente i_{LCC} em diversos pontos para medir a frequência de comutação. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 40 μ s/div.

Desta forma, são medidas as frequências de comutação em 0°, 90°, 180° e 270°. Estes valores são confrontados com as magnitudes obtidas na teoria e simulação (ver Tabela 4.3). Da Fig. 4.39 podem-se extrair as seguintes

magnitudes: em 0° tem-se uma frequência de 32,89 kHz. Em 90° e 180° as frequências de comutação são 17,86 kHz e 23,15 kHz, respectivamente. Para um ângulo de 270° a frequência alcança uma magnitude de 22,32 kHz, da mesma forma que na operação como retificador abaixador as frequências de comutação medidas no cruzamento por zero e nos valores de pico, têm valores menores se comparados aos calculados em forma teórica e via simulação.

De forma similar à operação como retificador abaixador, a diminuição na frequência de comutação provoca alterações em alguns valores especificados no projeto. Esta diminuição não prejudica, em grande forma, a operação do conversor e gera um alívio aos interruptores, os quais operam com menores perdas por comutação.

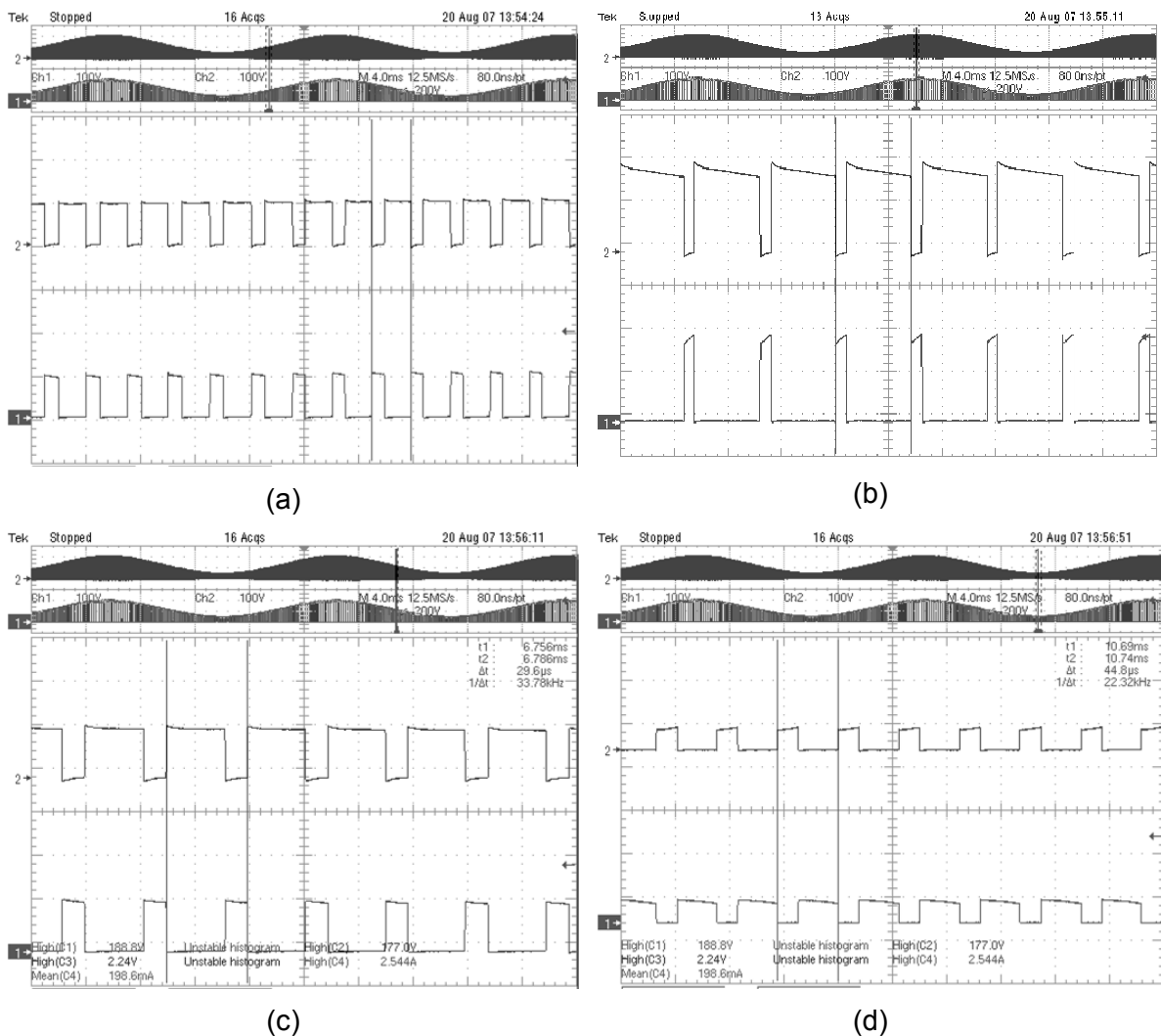


Fig. 4.40. Formas de onda das tensões nos interruptores em diversos pontos para medir a frequência de comutação. a) em 0° , escala $40 \mu\text{s}/\text{div.}$, b) 90° , escala $40 \mu\text{s}/\text{div.}$, c) 180° , escala $20 \mu\text{s}/\text{div.}$ e d) 270° , escala $40 \mu\text{s}/\text{div.}$. Escalas 100 V/div.

Na Fig. 4.41 ilustra-se o pulso de comando e o sinal complementar aplicado no *gate* dos interruptores. Nesta operação acontece o mesmo atraso no transporte dos sinais. Assim, em 0° existe um atraso de $1,36 \mu\text{s}$, em 90° um atraso de $1,44 \mu\text{s}$, para 180° e 270° o atraso corresponde a $1,48 \mu\text{s}$ e $2,56 \mu\text{s}$, respectivamente. De igual forma que na operação como retificador abaixador, o deslocamento no sinal é um dos responsáveis pela queda da frequência das comutações em relação a seus valores teóricos.

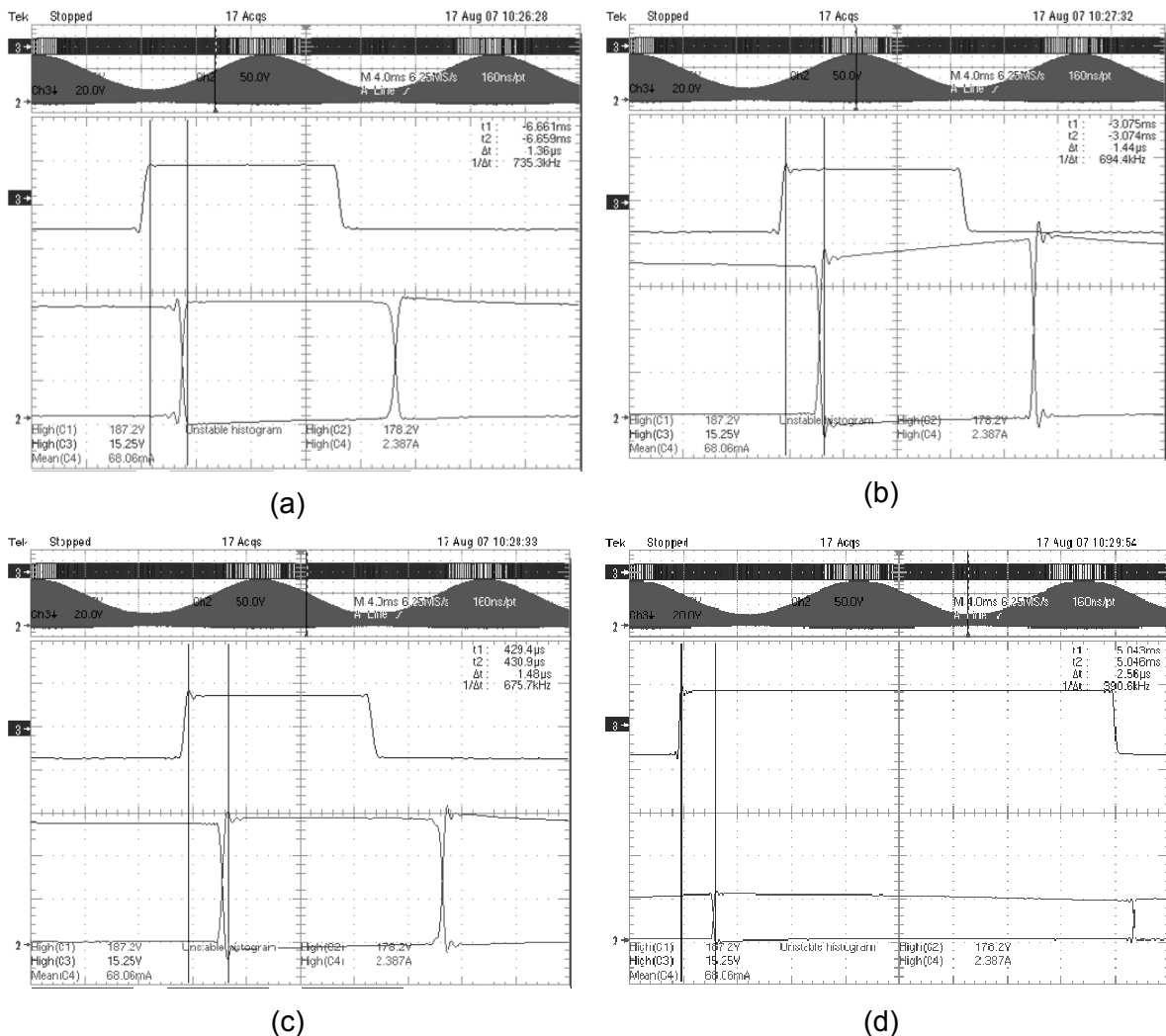


Fig. 4.41. Formas de onda do pulso de comando e tensão nos interruptores: a) em 0° , escala $2 \mu\text{s}/\text{div.}$, b) 90° , escala $2 \mu\text{s}/\text{div.}$, c) 180° , escala $2 \mu\text{s}/\text{div.}$ e d) 270° , escala $4 \mu\text{s}/\text{div.}$. Escalas $50 \text{ V}/\text{div.}$

A Fig. 4.42 mostra a corrente i_{LCC} . A aquisição foi feita na placa de controle, na saída do sensor de efeito Hall de corrente i_{LCC} (ver Fig. 4.9 ponto V_{Rps3}). Os valores de corrente média e corrente máxima são de $3,34 \text{ A}$ e $21,33 \text{ A}$,

respectivamente. A ondulação máxima de i_{LCC} atingiu uma magnitude de 8 A, bastante superior ao valor projetado.

A Fig. 4.43 apresenta as formas de onda das tensões nos interruptores SW1 (Q1 e D1) e SW2 (Q2 e D2).

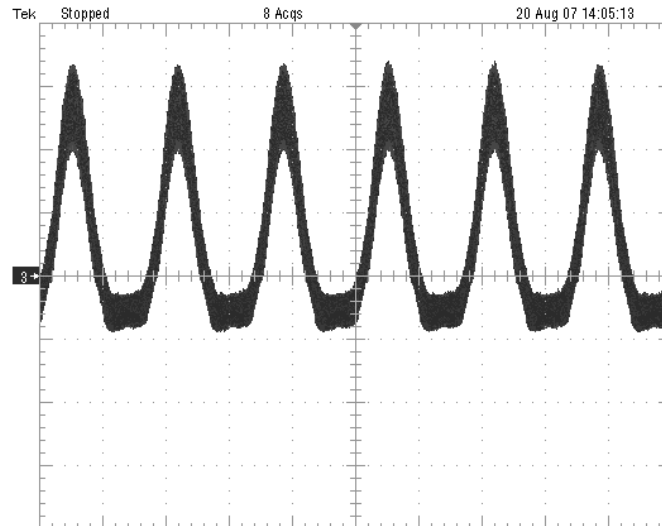


Fig. 4.42. Forma de onda da corrente i_{LCC} na operação como inversor elevador. Escalas: 1 V/div., 10 ms/div.

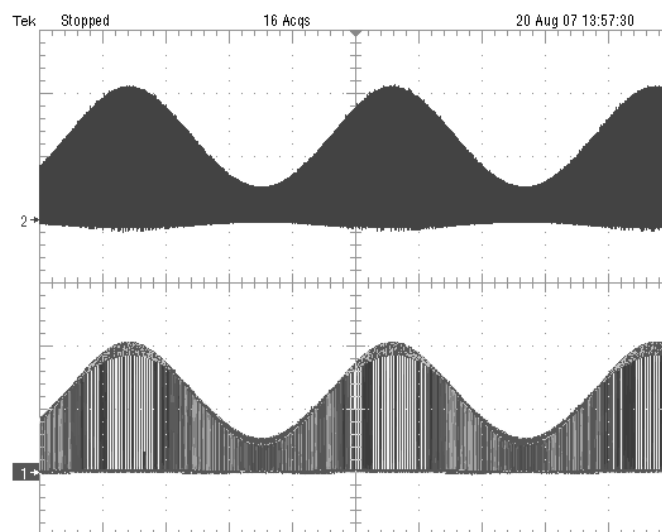


Fig. 4.43. Forma de onda das tensões nos interruptores SW1 e SW2, na operação como inversor elevador. Escalas: 100 V/div., 4 ms/div.

A Fig. 4.44 mostra a tensão e corrente CA. Pode-se observar o formato senoidal da corrente e de tensão. O deslocamento delas é quase nulo, o qual verifica a operação da topologia monofásica como inversor elevador. Os valores eficaz e de pico da corrente i_{Lca} registrados são de 2,024 A e 2,86 A,

respectivamente. Estes valores concordam com os valores especificados na Tabela 4.3.

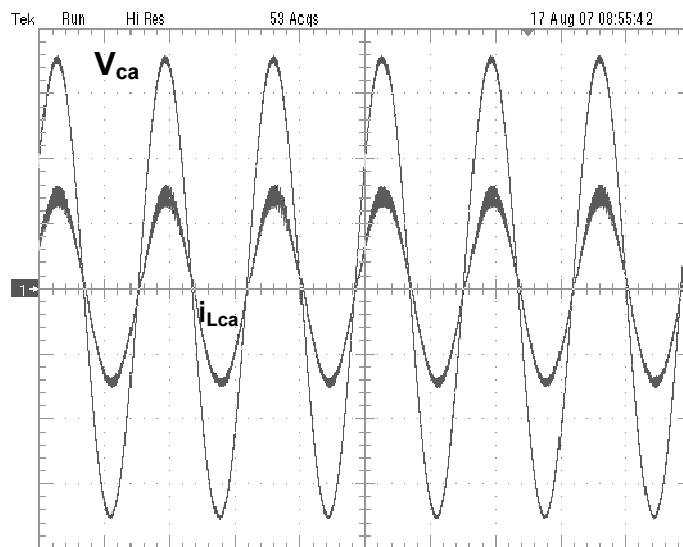


Fig. 4.44. Forma de onda da tensão e corrente de entrada CA, na operação como inversor. Escalas 20 V/div., 2 A/div., 10 ms/div.

A decomposição harmônica da corrente de entrada considerando até a 40^a harmônico é apresentada na Fig. 4.45. Nesta pode observar-se a THD da corrente i_{Lca} , a qual alcança um valor de 2,9 %.

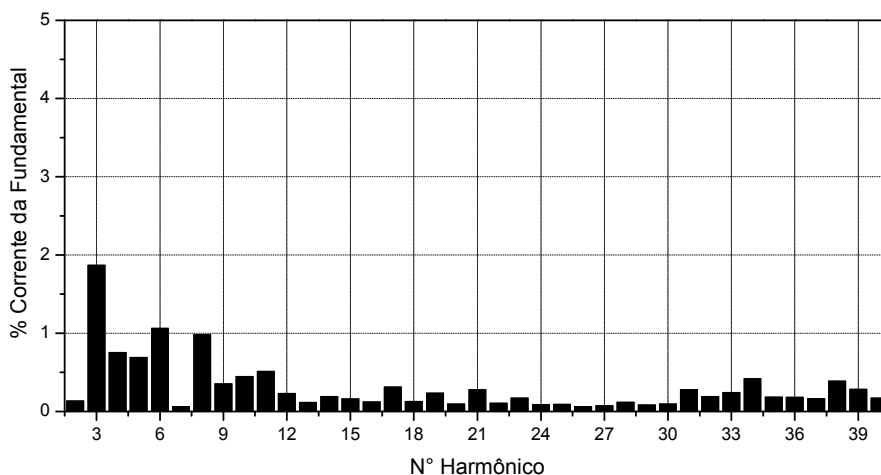


Fig. 4.45. Decomposição harmônica da corrente i_{Lca} na operação como inversor elevador.

4.6.3. Desempenho do protótipo monofásico

São apresentadas neste ponto as curvas da taxa de distorção harmônica da corrente de entrada CA em função da potência transferida, ver Fig. 4.46, para

a operação como retificador abaixador e inversor elevador. O valor da THD apresentado se encontra dentro do especificado nas normas IEC 61000 3-2 e 3-4.

O fator de potência em função da potência transferida é exibido na Fig. 4.47, o qual apresenta um valor bastante elevado a partir de uma potência inferior aos 30% da potência transferida e alcançando um valor quase unitário na potência nominal. A Fig. 4.48 apresenta uma fotografia do protótipo monofásico implementado no Instituto de Eletrônica de Potência da UFSC.

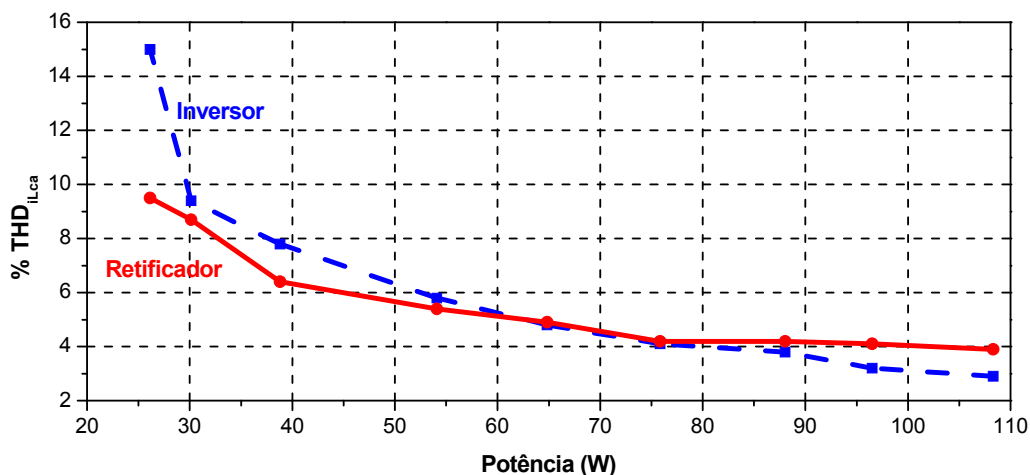


Fig. 4.46. Curvas da THD em função da potência transferida, na operação como retificador abaixador e inversor elevador.

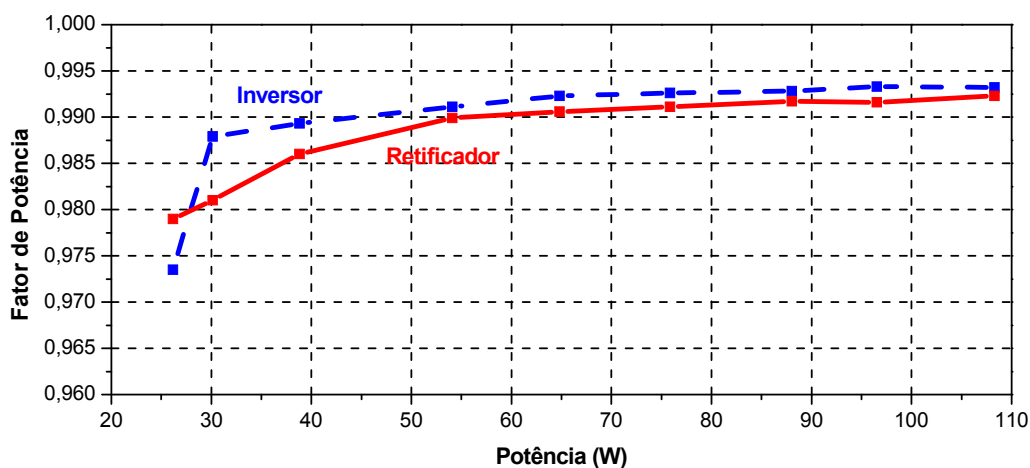


Fig. 4.47. Curvas de Fator de potência em função da potência transferida, na operação como retificador abaixador e inversor elevador.

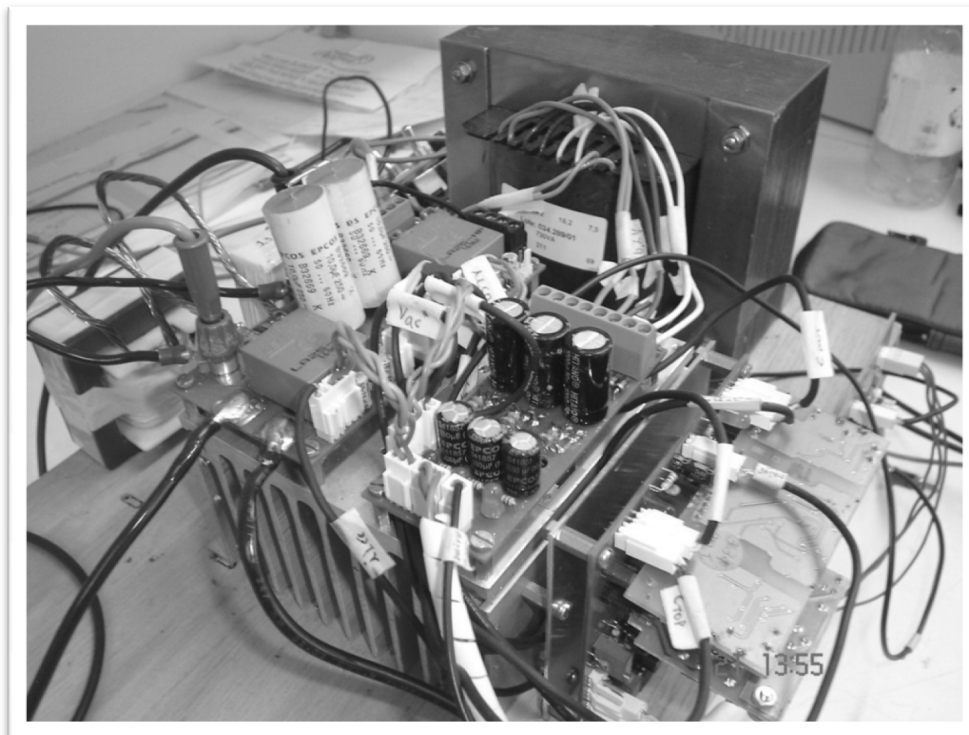


Fig. 4.48. Fotografia do protótipo monofásico implementado.

4.7. CONCLUSÃO

Pode-se verificar que o novo conversor, o qual opera com uma célula de comutação tradicional apresenta excelentes resultados na operação como retificador abaixador e como inversor elevador.

A escolha do controle híbrido para operar o retificador abaixador monofásico (regime de deslizamento e controle clássico) provê bons resultados ao rastrear uma referência senoidal (i_{Lca}) e contínua (V_{c2}), respectivamente.

As evoluções de V_{c1} e i_{Lcc} em baixas frequências são compreendidas como processo quase-estáticos, permitindo a utilização da filtragem na determinação dos sinais de erro. É importante evitar qualquer tipo de ruído na saída dos filtros passa-altos, especialmente no erro de i_{Lcc} (sinal que controla a comutação) uma vez que os sinais apresentam baixa magnitude e altas frequências.

A utilização do circuito da Fig. 4.24, o qual permite gerar o comando complementar e tempo morto, introduz um pequeno atraso na resposta do circuito que impede a correção quase instantânea do controle sobre a operação do circuito. Este atraso é um dos fatores que diminui a frequência de comutação. A

diminuição da frequência de comutação repercute em um incremento na ondulação da corrente no indutor L_{cc} .

Como o sinal de referência da corrente i_{Lca} é uma imagem da tensão de entrada CA, recomenda-se tomar os cuidados adequados. Por exemplo, inserir algum filtro passa-baixos ou gerar o sinal em forma digital. Desta forma a corrente i_{Lca} só apresentará sinais de alta frequência provocadas pelo conversor.

Os resultados da baixa taxa de distorção harmônica e elevado fator de potência, obtidos com potência nominal, são bastante satisfatórios, o que motiva a implementação de um protótipo de maior potência.

CAPÍTULO 5

TOPOLOGIAS TRIFÁSICAS PROPOSTAS PARA UM CONVERSOR REVERSÍVEL CA-CC

5.1. INTRODUÇÃO

Neste capítulo são apresentadas e descritas duas topologias trifásicas com elevado fator de potência, as quais seguem o princípio básico da topologia proposta por Cáceres e Barbi [11], [12] e [13]. Ambas são bidirecionais em corrente, portanto podem operar como inversor ou retificador, sem modificar seus parâmetros elétricos. Para alterar seu funcionamento só é necessário mudar o sentido das referências de correntes do lado CA. Além disso, não têm restrição nas suas tensões de saída, podendo ser menores, iguais ou maiores que suas tensões de entrada. A primeira estrutura apresenta o circuito trifásico da topologia exposta no capítulo 3 [20], [21]. A segunda estrutura é baseada na topologia monofásica apresentada por Colling e Barbi [7], [9] e [10]. Destas é escolhida a segunda estrutura para construir um protótipo trifásico. Dentre elas escolhe-se a segunda estrutura em virtude de ela apresentar melhor desempenho e empregar menos componentes em sua operação.

5.2. DESCRIÇÃO DA PRIMEIRA TOPOLOGIA

A primeira topologia apresentada está relacionada com a estrutura monofásica apresentada no capítulo 3 [21], [22]. Esta é composta de três circuitos monofásicos independentes os quais estão ligados a cada uma das fases da rede ou ao secundário de um transformador trifásico conectado em estrela. O ponto neutro dos capacitores pode estar ligado ao ponto neutro do sistema, assim o conversor opera como três sistemas monofásicos independentes ou ligados no

ponto comum do conversor. Dessa forma o retificador trabalha como um sistema trifásico isolado. A Fig. 5.1 apresenta a estrutura monofásica original.

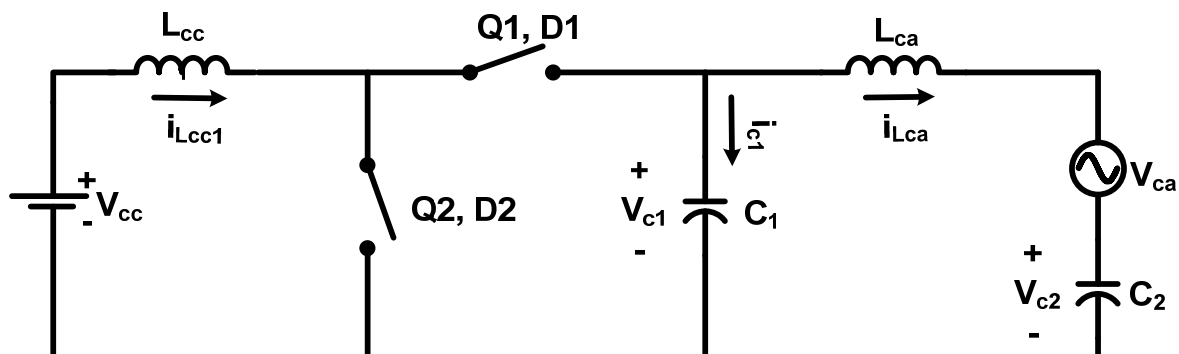


Fig. 5.1. Circuito do retificador abaixador monofásico.

A Fig. 5.2 mostra a estrutura trifásica proposta. O comportamento dela é similar ao da topologia monofásica, suas variáveis de controle são i_{LcaA} , i_{LcaB} e i_{LcaC} as quais possuem uma defasagem de 120° .

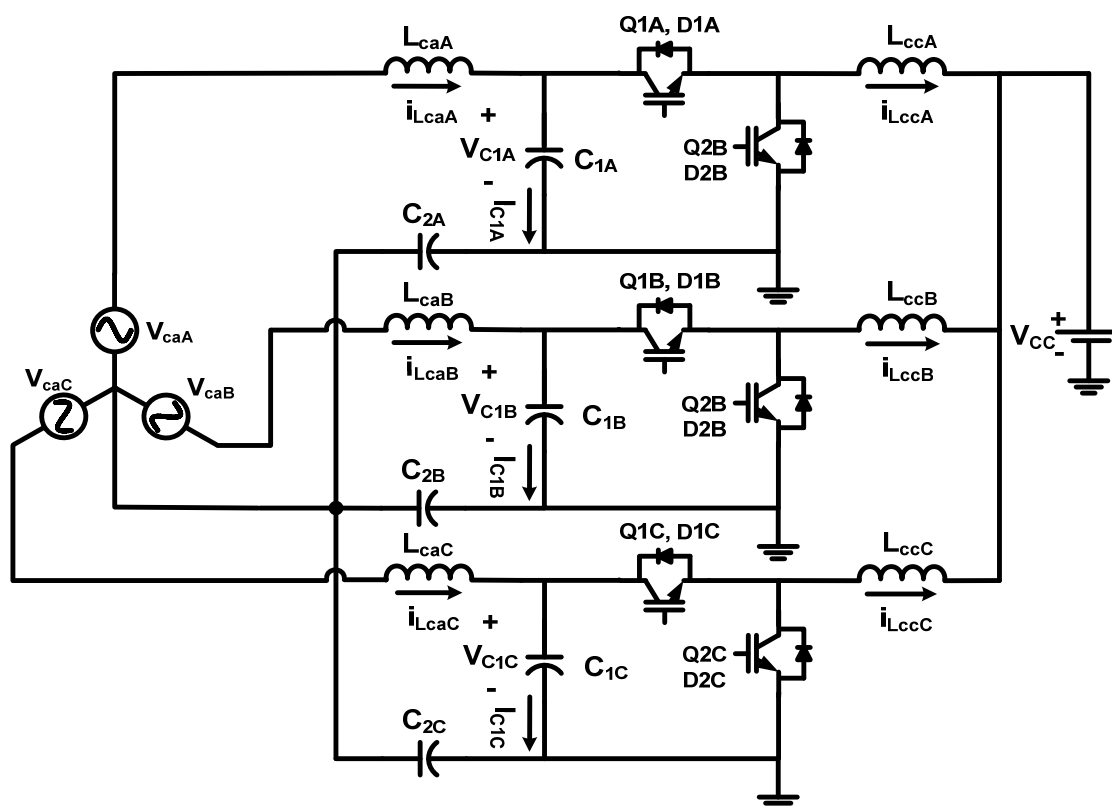


Fig. 5.2. Primeira estrutura do retificador abaixador trifásico proposto.

O projeto de implementação e dimensionamento dos parâmetros elétricos realiza-se de maneira similar ao projeto do retificador abaixador monofásico,

apresentado no capítulo anterior. Pode-se observar na Fig. 5.2 que a estrutura trifásica conserva o emprego das células de comutação tradicionais. Neste capítulo somente se apresenta seu circuito e resultados de simulação.

5.2.1. Análise Quantitativa e Qualitativa

Na topologia monofásica, os objetivos do conversor são separados em dois pontos. O primeiro se refere às variáveis que controlam a tensão e as correntes por meio do regime de deslizamento (V_{c1} , i_{Lca} e i_{Lcc}) e o segundo à variável que controla a tensão contínua no capacitor C_2 através do controle clássico (V_{c2}).

No retificador abaixador trifásico, é aplicada a mesma metodologia utilizada no retificador abaixador monofásico, dado que cada conversor opera como um sistema independente ligado em conexão trifásica. Desta forma, a análise deduzida nos capítulos anteriores para a estrutura monofásica aplica-se sem modificação nesta estrutura. Assim, as tensões impostas nos capacitores C_{1A} , C_{1B} e C_{1C} a fim de que o sistema opere em forma correta são dadas nas equações (5.1).

$$\begin{aligned} v_{C1A}(t) &= V_{caAp} \cdot \text{sen}(\omega t) + v_{c2A}^* \\ v_{C1B}(t) &= V_{caBp} \cdot \text{sen}\left(\omega t - \frac{2\pi}{3}\right) + v_{c2B}^* \\ v_{C1C}(t) &= V_{caCp} \cdot \text{sen}\left(\omega t - \frac{4\pi}{3}\right) + v_{c2C}^* \end{aligned} \quad (5.1)$$

A corrente de referência imposta no lado CA a cada uma das fases é representada na equação (5.2).

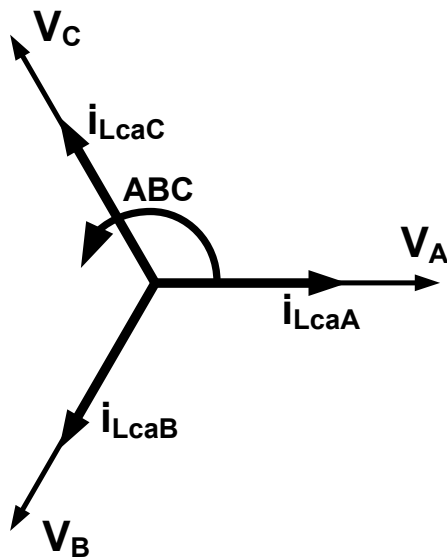
$$\begin{aligned} i_{LcaA}^*(t) &= I_{LcaAp}^* \cdot \text{sen}(\omega t) \\ i_{LcaB}^*(t) &= I_{LcaBp}^* \cdot \text{sen}\left(\omega t - \frac{2\pi}{3}\right) \\ i_{LcaC}^*(t) &= I_{LcaCp}^* \cdot \text{sen}\left(\omega t - \frac{4\pi}{3}\right) \end{aligned} \quad (5.2)$$

A equação (5.2) representa as correntes de referência quando o circuito opera como inversor elevador. Para a operação como retificador abaixador, as correntes são apresentadas na equação (5.3).

$$\begin{aligned}
 i_{LcaA}^*(t) &= I_{LcaAp}^* \cdot \text{sen}(\omega t + \pi) \\
 i_{LcaB}^*(t) &= I_{LcaBp}^* \cdot \text{sen}\left(\omega t + \frac{\pi}{3}\right) \\
 i_{LcaC}^*(t) &= I_{LcaCp}^* \cdot \text{sen}\left(\omega t - \frac{\pi}{3}\right)
 \end{aligned}
 \tag{5.3}$$

A Fig. 5.3 exhibe fasorialmente o sentido das tensões e das correntes na operação como retificador abaixador e como inversor elevador.

OPERAÇÃO COMO INVERSOR



OPERAÇÃO COMO RETIFICADOR

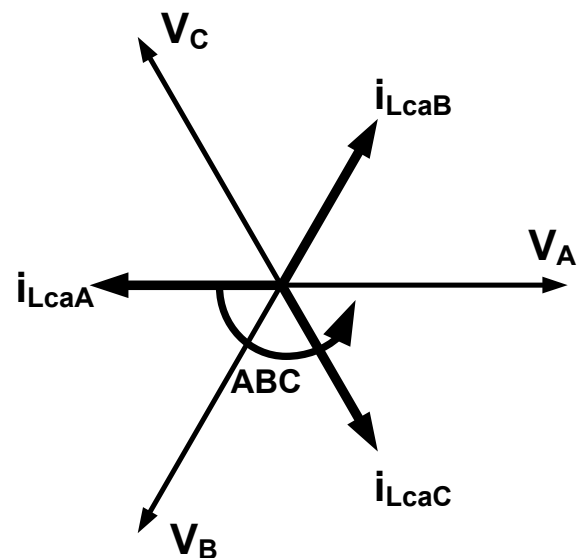


Fig. 5.3. Diagrama fasorial das correntes de referência e tensões de fase no lado CA.

Consideram-se as condições apresentadas nas equações (5.1) a (5.3) para simular um conversor trifásico, com as seguintes características elétricas:

- Tensão de entrada, $V_{cap} = 156 \text{ V CA}$;
- Tensão de saída, $V_{cc} = 100 \text{ V CC}$;
- Potência de saída 1 kW ;
- Freqüência mínima de comutação 27 kHz ;

Os cálculos dos indutores, capacitores e variáveis de controle são apresentados no anexo B. Em resumo estes valores são:

- Indutores de Filtragem CA, $450 \mu\text{H}$;
- Indutores CC, $130 \mu\text{H}$;
- Capacitor $C_{1A} = C_{1B} = C_{1C} = 5,6 \mu\text{F}$;

- Capacitor $C_{2A} = C_{2B} = C_{2C} = 4,7 \text{ mF}$;

De modo a operar como inversor elevador ou como retificador abaixador, devem-se cumprir as condições seguintes: tensão nos capacitores $V_{C2A} = V_{C2B} = V_{C2C} = 310 \text{ V}$ ($V_{C2A} = V_{\text{cap}} + V_{\text{cc}} + \Delta V$), razão cíclica oscilando entre 0,351 e 0,785. O valor da tensão mínima, de maneira que ocorra o deslizamento sem fugas, é de 209 V.

As constantes que permitem definir a superfície de deslizamento são $S_1 = 0,2 \text{ V/A}$, $S_2 = 0,022 \text{ V/V}$ e $S_3 = 0,07 \text{ V/A}$, sendo as mesmas em cada fase. Os filtros passa-altos de segunda ordem utilizados na obtenção dos erros ε_{iLc} e ε_{VC1} nas três fases são do tipo Butterworth, com uma frequência de corte de 1 kHz. Os sinais medidos nos capacitores C_2 (A, B e C) já atenuados são comparados com uma referência de 3,1 Volts. Seu erro é compensado por meio de um controlador PI com filtro. Sua função de transferência é apresentada na equação (5.4).

$$C_{Si}(s) = - \frac{R_{2i} \cdot C_{2i} \cdot s + 1}{s \cdot R_{1i} \cdot (C_{2i} + C_{1i}) \cdot \left[\left(\frac{R_{2i} \cdot C_{2i} \cdot C_{1i}}{C_{2i} + C_{1i}} \right) \cdot s + 1 \right]} \quad (5.4)$$

5.2.2. Simulação do circuito trifásico

O circuito da Fig. 5.2 é simulado utilizando os parâmetros do ponto anterior. Em primeiro lugar, mostram-se as curvas na operação do conversor como retificador abaixador e logo como inversor elevador.

Na operação como retificador abaixador são apresentadas as correntes que circulam nos indutores CC, das três fases, ilustradas na Fig. 5.4. A Fig. 5.5 mostra as formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} . As correntes que circulam nos indutores CA são exibidas na Fig. 5.6. A operação como retificador abaixador é apresentada na Fig. 5.7 indicando a defasagem entre a tensão e a corrente, da fase A. As grandezas de correntes máximas, correntes eficazes e THD das correntes de entrada são apresentadas na Tabela 5.1.

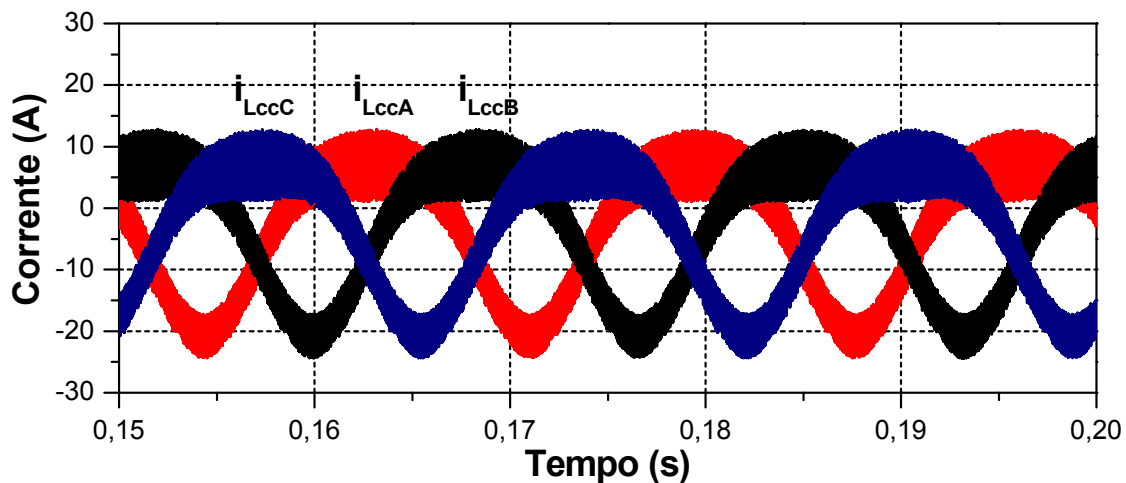


Fig. 5.4. Formas de onda das correntes nos Indutores CC, na operação como retificador abaixador.

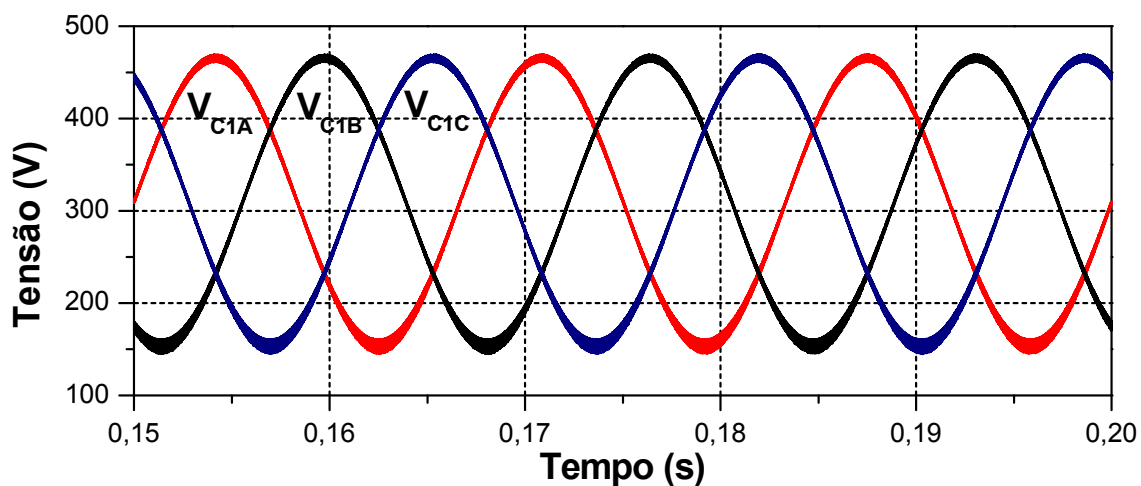


Fig. 5.5. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como retificador abaixador.

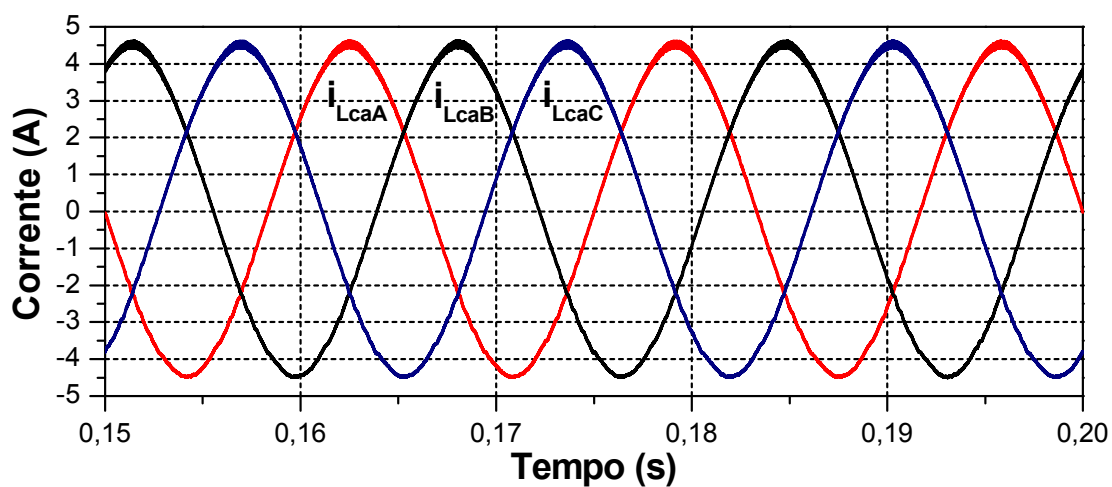


Fig. 5.6. Formas de onda das correntes de CA, na operação como retificador abaixador.

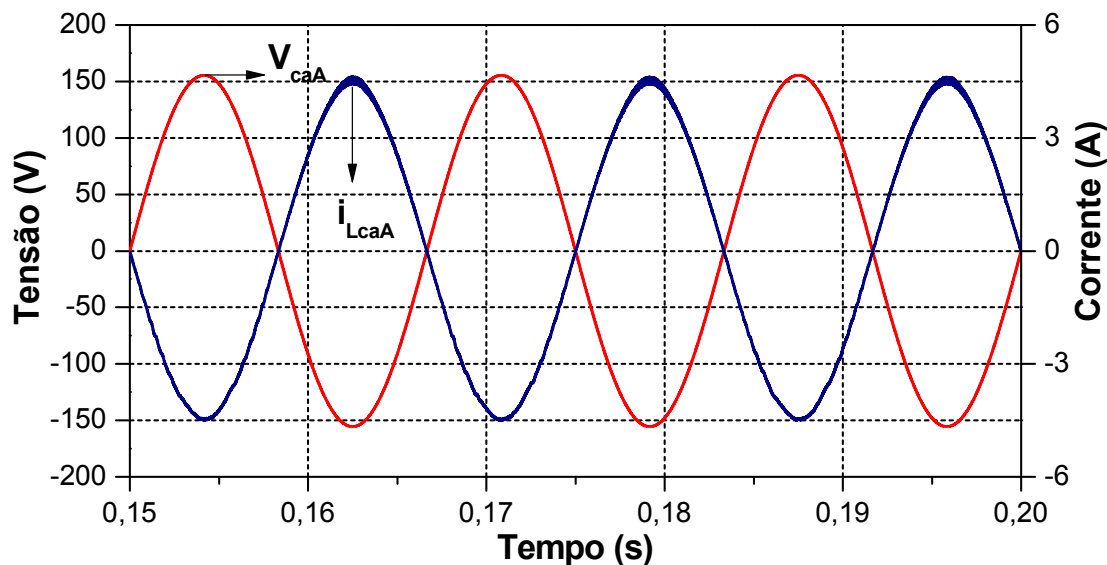


Fig. 5.7. Formas de onda da tensão e da corrente da fase A, na operação como retificador abaixador.

Tabela 5.1. Magnitudes das correntes de entrada CA na operação como retificador abaixador trifásico.

	Fase A	Fase B	Fase C
Corrente (A)	4,63/ <u>-179,2°</u>	4,63/ <u>60,5°</u>	4,62/ <u>-59,5°</u>
Valor Eficaz (A)	3,14	3,14	3,13
THD	2,66%	2,53%	1,64%

Ao inverter as referências de corrente, o conversor opera como inversor elevador. Desta forma são obtidas por meio da simulação numérica as tensões e correntes nos indutores e nos capacitores que formam parte do circuito.

A Fig. 5.8 apresenta as correntes que circulam nos indutores CC, das três fases. As tensões nos capacitores C_{1A} , C_{1B} e C_{1C} são ilustradas na Fig. 5.9. As correntes nos indutores CA são apresentadas na Fig. 5.10, na qual é possível apreciar a baixa distorção harmônica das correntes, apresentado por seu formato quase-senoidal.

Comprova-se a operação do inversor elevador corrigindo o fator de potência e proporcionando uma baixa THD através da Fig. 5.11, na qual se visualiza que quase não existe defasagem entre a tensão e a corrente, o que confirma que o fator de potência está próximo da unidade ($\approx 0,998$)

Na Tabela 5.2, é possível visualizar as magnitudes das correntes máximas e eficazes nos indutores CA. Indicam-se as THDs das correntes que circulam nesses indutores.

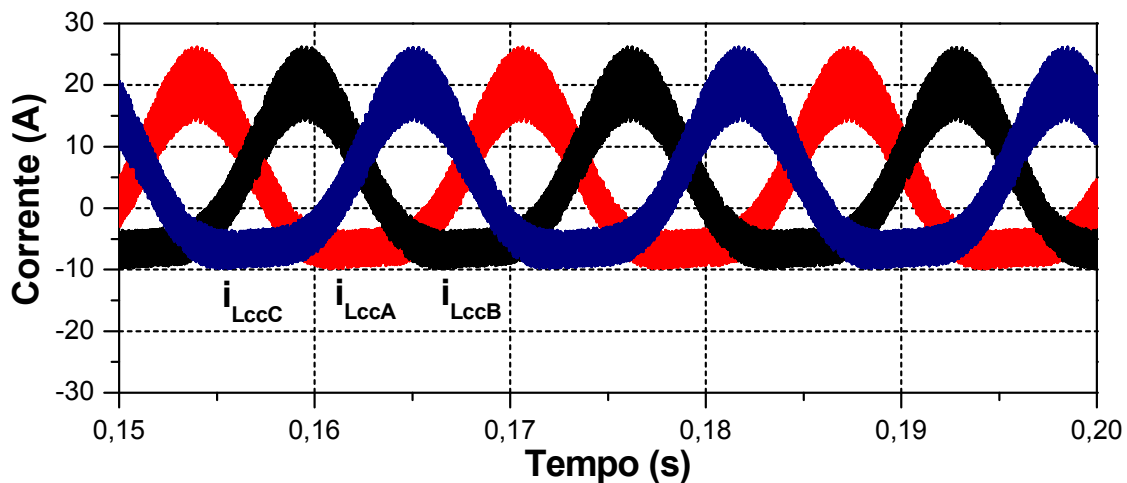


Fig. 5.8. Formas de onda das correntes nos Indutores CC, na operação como inversor elevador.

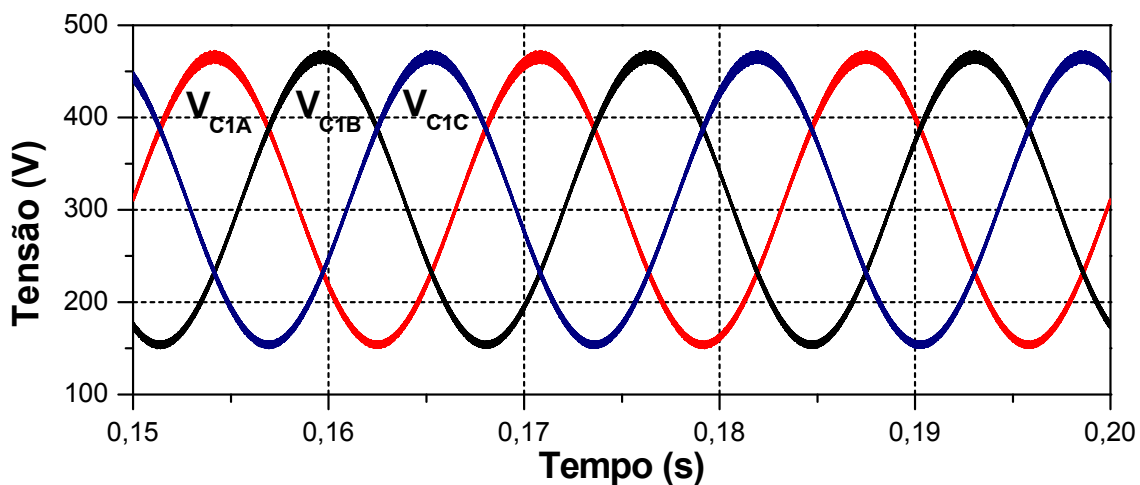


Fig. 5.9. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como inversor elevador.

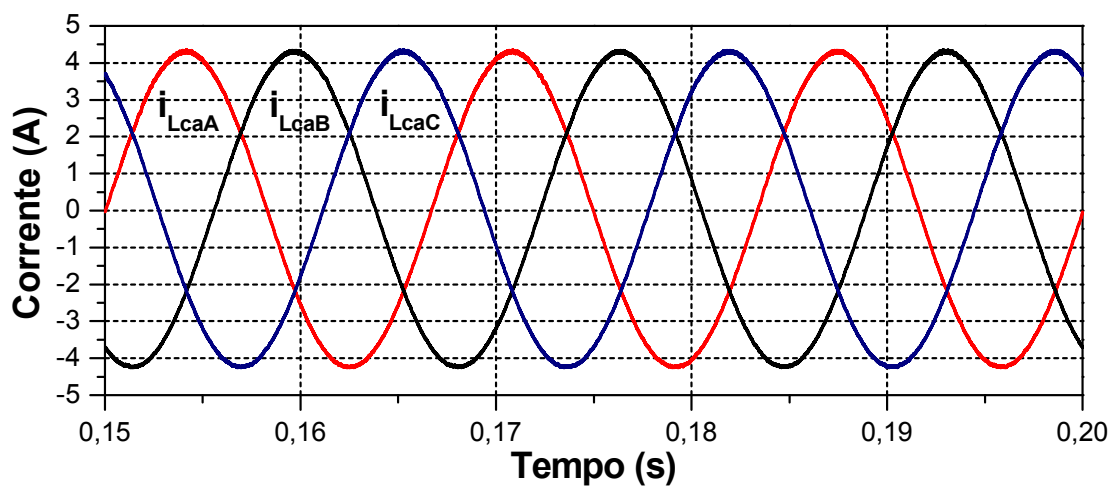


Fig. 5.10. Formas de onda das correntes CA, na operação como inversor elevador.

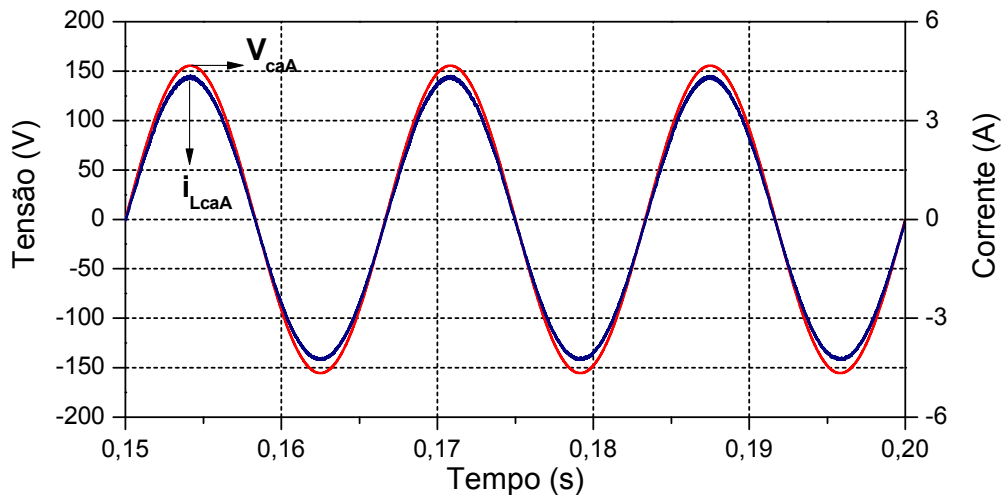


Fig. 5.11. Formas de onda da tensão e da corrente da fase A, na operação como inversor elevador.

Tabela 5.2. Magnitudes das correntes nos indutores CA na operação como inversor trifásico.

	Fase A	Fase B	Fase C
Corrente (A)	4,36/0,56°	4,35/-120°	4,36/-240°
Valor Eficaz (A)	3,03	3,03	3,03
THD	1,5%	1,83%	2,29%

Os resultados apresentados comprovam a boa operação da estrutura trifásica gerada a partir da topologia monofásica apresentada no capítulo 3.

Apesar de o circuito funcionar de forma correta, apresenta algumas desvantagens, em comparação com a estrutura trifásica proposta por Colling e Barbi [8] e [9] tais como:

- o sistema de controle é incrementado ao triplo em comparação com o sistema monofásico;
- são utilizados muitos capacitores, com o fim de conseguir obter o nível contínuo na entrada do circuito, o que aumenta o volume do circuito.
- Não é possível diminuir o número de componentes, por exemplo; sensores, elementos magnéticos e circuito de controle.

Estas são algumas das razões práticas que justificam a eleição da topologia trifásica proposta por Colling e Barbi [8], [9], e [10], por tanto é escolhida esta estrutura que proporciona um melhor aproveitamento dos componentes e do controlador do circuito para a implementação de um protótipo trifásico, o qual permita confirmar os princípios básicos de operação do conversor em regime

permanente. A escolha desta configuração trifásica permite melhor aproveitamento dos componentes e do controle do circuito.

5.3. DESCRIÇÃO DA SEGUNDA TOPOLOGIA

A estrutura monofásica apresentada por Colling e Barbi, Fig. 5.12, é a base da topologia apresentada nos capítulos anteriores. A idéia de obter uma tensão senoidal, na carga, por diferença de tensões nos capacitores C_1 e C_2 foi aplicada originalmente na estrutura de Cáceres e Barbi [11], [12] e [13].

A topologia monofásica proposta por Colling e Barbi [9] apresentada na Fig. 5.12 é composta de dois conversores. O conversor do lado esquerdo, responsável pela imposição de i_{Lca} e o conversor do lado direito, responsável pelo controle de V_{c2} .

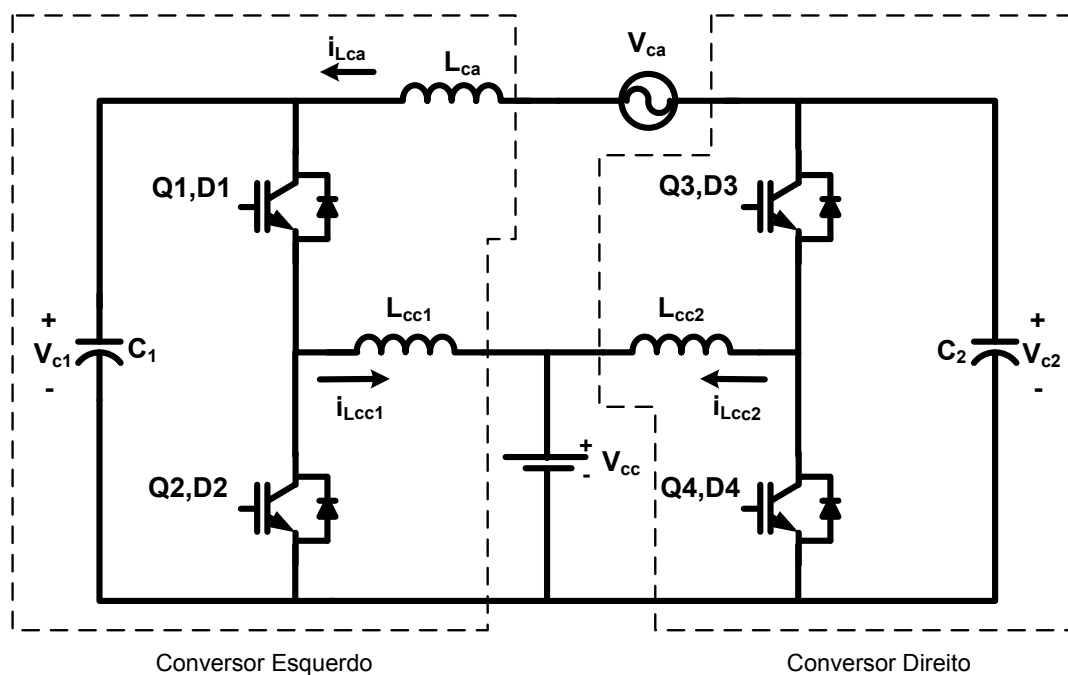


Fig. 5.12. Topologia apresentada por Colling e Barbi [7], [9] e [10].

O circuito trifásico da Fig. 5.13 é proposto por Colling e Barbi [8] e [9]. “O circuito se presta para o processamento de energia entre o sistema CA trifásico e uma fonte de tensão contínua, possibilitando a transferência de energia em ambos os sentidos: CA a CC ou CC a CA, sem restrições de tensões de entrada e saída. A inversão do fluxo de potência é obtida através da inversão das duas referências das correntes de CA. O funcionamento do circuito é baseado na

interação de três subsistemas independentes, cada um associado a uma das fases e cada qual com uma célula de comutação tradicional²⁰. A Fig. 5.13 apresenta o circuito trifásico proposto por Colling e Barbi [9], cabendo destacar que o retificador abaixador trifásico conserva o emprego das células de comutação tradicionais.

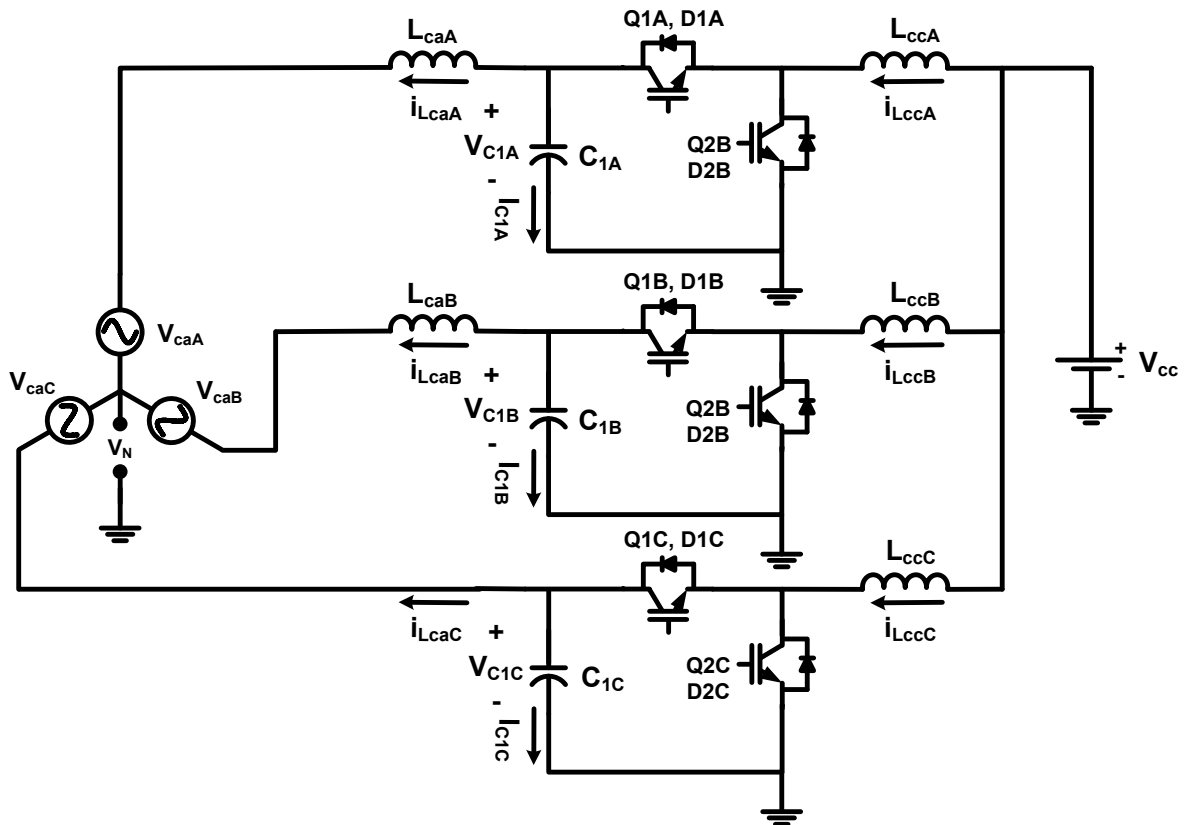


Fig. 5.13. Circuito trifásico proposto por Colling e Barbi [9].

O circuito trifásico da Fig. 5.13 é formado pelos sub-conversores A, B e C. A topologia como um todo passa a ser de oitava ordem, podendo ser analisada através de três topologias independentes por meio do controle de regime de deslizamento com esquema de comutação descentralizado. Os elementos são identificados pela fase a que estão associados (A, B ou C).

“Da mesma forma que no caso monofásico a operação do circuito exige um nível contínuo nos capacitores C_{1A} , C_{1B} e C_{1C} , a fim de que suas tensões jamais sejam inferiores a V_{cc} . Estabelecendo um nível contínuo em um dos capacitores, ele naturalmente se estabelece também no ponto neutro do sistema trifásico (V_N ,

²⁰ Colling, 2000, p.157.

tensão entre o ponto neutro do sistema e terra do circuito) e nos demais capacitores, não sendo percebido pelo sistema trifásico, nem pelos indutores L_{caA} , L_{caB} e L_{caC} ²¹. Desde que mantenha o ponto neutro do sistema não aterrado, a corrente da fase C é uma variável dependente e, por este motivo pode-se prescindir de usar o indutor L_{caC} .

5.3.1. Análise Qualitativa e Quantitativa

“Na análise trifásica do conversor o sistema é dividido em três subsistemas de ordens inferiores cada qual associado a uma das fases do sistema de alimentação CA. O subsistema A, apresentado na Fig. 5.14, é de terceira ordem e tem como missão impor a corrente i_{LcaA} , não importando qual seja o valor de $(V_{caA} + V_N)$. De forma análoga (Fig. 5.15), o conversor do subsistema B deve controlar a corrente i_{LcaB} . O subsistema C, apresentado na Fig. 5.16, é de segunda ordem e sua missão é manter a tensão V_{C1C} próxima a sua referência sem importar o valor de $(i_{LcaA} + i_{LcaB})$ ²².

Desta forma a análise dos subsistemas A e B são similares ao realizado pelo conversor esquerdo da Fig. 5.12 e o subsistema C apresenta um funcionamento equivalente ao do conversor direito da mesma figura.

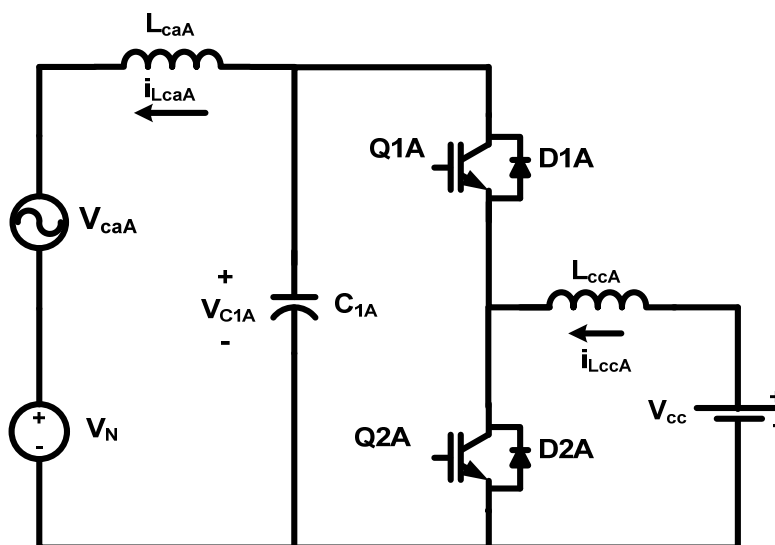


Fig. 5.14. Subsistema A do conversor trifásico da Fig. 5.13 [8], [9].

²¹ Colling, 2000, p.157-158.

²² Colling, 2000, p.159.

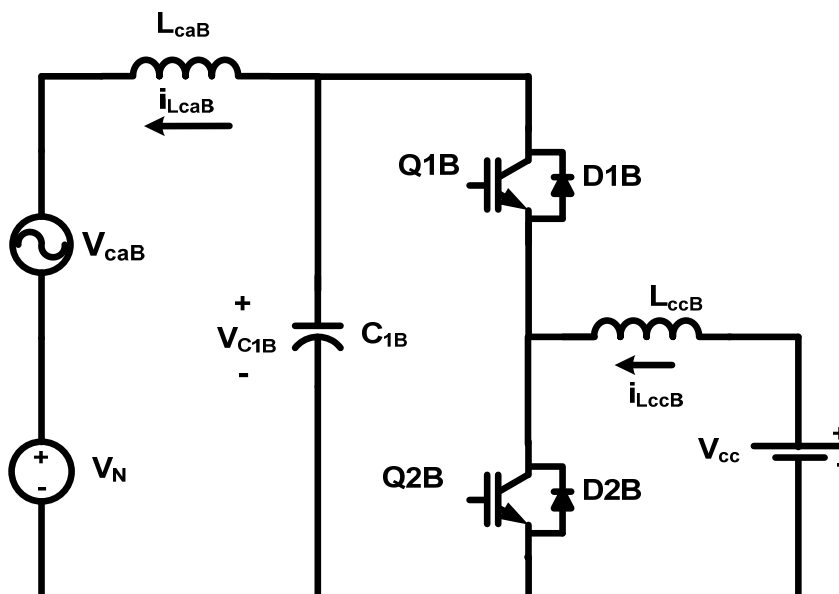


Fig. 5.15. Subsistema B do conversor trifásico da Fig. 5.13 [8] e [9].

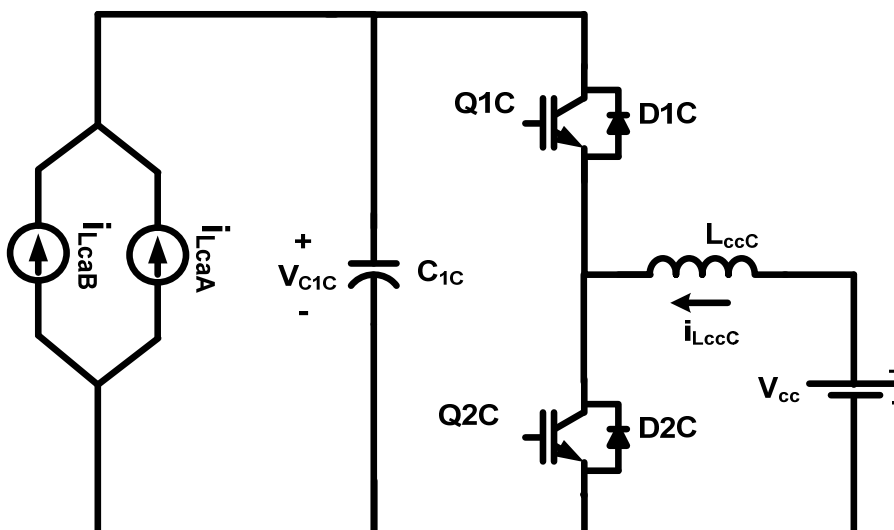


Fig. 5.16. Subsistema C do conversor trifásico da Fig. 5.13 [8] e [9].

Conversor C

O conversor C controla a tensão do capacitor C_{1C} , de forma similar ao conversor direito do sistema monofásico proposto por Colling e Barbi [7], [9] e [10]. A referência da tensão é um sinal alternado sobre uma tensão contínua, de acordo com a equação (5.5).

$$v_{C1C}^*(t) = V_{C1Ccc}^* + V_{caCp}^* \cdot \text{sen}(\omega t + \phi_C) \quad (5.5)$$

“A melhor distribuição das tensões ocorre se $v_{caCp}^*(t)$ for igual à tensão da fase C $v_{caC}(t)$. Dessa forma, em regime permanente, os três conversores podem processar a mesma potência. V_N torna-se constante, estabilizando-se em torno de V_{c1Ccc}^* e as outras tensões se acomodam de acordo com suas respectivas tensões de fase”²³. A razão cíclica do interruptor Q2C é dada pela equação (5.6).

$$d_C(t) = 1 - \frac{V_{cc}}{V_{c1Ccc}^* + V_{caA} \cdot \text{sen}(\omega t + \phi_A)} \quad (5.6)$$

Da mesma maneira que no caso monofásico, os interruptores são comandados de forma complementar. Assim, evita-se a condução descontínua nos indutores CC e elimina-se uma etapa da análise. Por isso, somente duas estruturas são possíveis como mostra a Fig. 5.17.

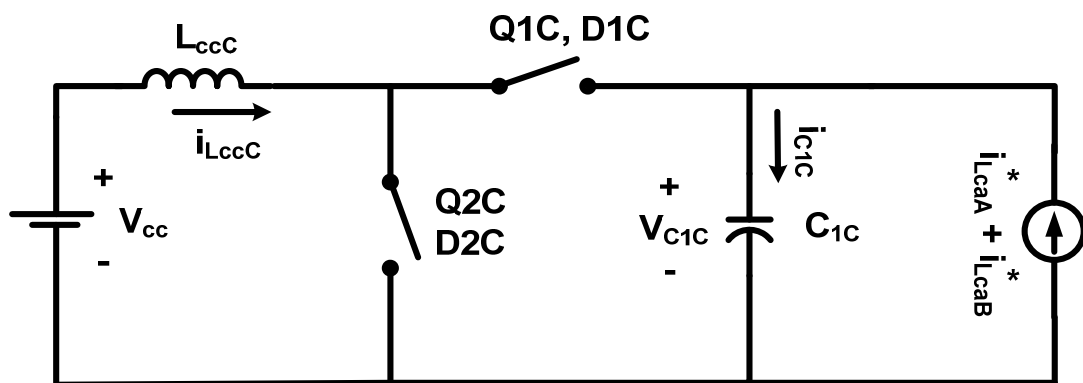


Fig. 5.17. Subsistema C [8] e [9].

Primeira Etapa do conversor C

Admite-se que i_{LcaA} e i_{LcaB} estejam em seu valor de referência e o estado dos interruptores é descrito por γ (Fig. 5.18).

$$\gamma = 1 \Rightarrow \text{Q2C e D2C conduzem; Q1C e D1C bloqueados.}$$

²³ Colling, 2000, p.160.

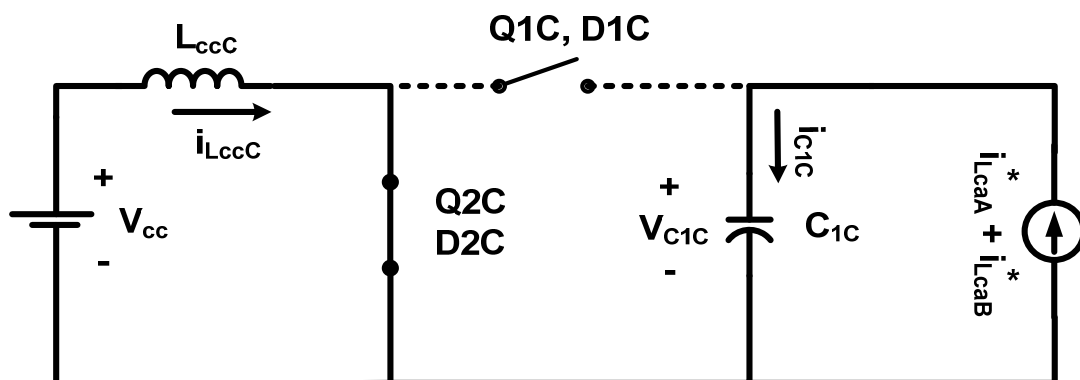


Fig. 5.18. Primeira etapa da operação do subsistema C.

As equações (5.7) e (5.8) descrevem a operação da primeira etapa do circuito.

$$\frac{di_{L_{ccC}}}{dt} = \frac{V_{cc}}{L_{ccC}} \quad (5.7)$$

$$\frac{dv_{C_{1C}}}{dt} = \frac{i_{LcaA}^* + i_{LcaB}^*}{C_{1C}} \quad (5.8)$$

Segunda Etapa do conversor C

$\gamma = 0 \Rightarrow$ Q1C e D1C conduzem; Q2C e D2C bloqueados.

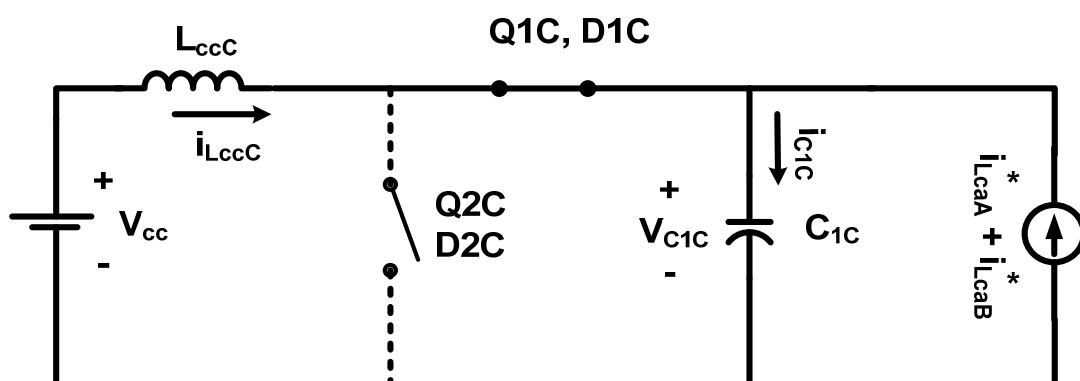


Fig. 5.19. Segunda etapa da operação do subsistema C.

As equações (5.9) e (5.10) descrevem a operação da segunda etapa do circuito.

$$\frac{di_{L_{ccC}}}{dt} = \frac{V_{cc} - v_{C_{1C}}}{L_{ccC}} \quad (5.9)$$

$$\frac{dv_{C1C}}{dt} = \frac{i_{LccC} + i_{LcaA}^* + i_{LcaB}^*}{C_{1C}} \quad (5.10)$$

Definindo $\bar{\gamma} = 1 - \gamma$, e agrupando em forma matricial, podem-se reescrever as equações (5.7) a (5.10) da forma seguinte;

$$\begin{bmatrix} \frac{dv_{C1C}}{dt} \\ \frac{di_{LccC}}{dt} \end{bmatrix} = \begin{bmatrix} \frac{i_{LccC}}{C_{1C}} \\ -\frac{v_{C1C}}{L_{ccC}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} \frac{i_{LcaA}^* + i_{LcaB}^*}{C_{1C}} \\ \frac{V_{cc}}{L_{ccC}} \end{bmatrix} \quad (5.11)$$

Procurando a matriz de variação dos erros, subtraem-se em ambos os lados da expressão (5.11) as derivadas das referências de v_{C1C}^* e i_{LccC}^* como se apresenta em (5.12).

$$\begin{bmatrix} \frac{dv_{C1C}}{dt} - \frac{dv_{C1C}^*}{dt} \\ \frac{di_{LccC}}{dt} - \frac{di_{LccC}^*}{dt} \end{bmatrix} = \begin{bmatrix} \frac{i_{LccC}}{C_{1C}} \\ -\frac{v_{C1C}}{L_{ccC}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} \frac{i_{LcaA}^* + i_{LcaB}^*}{C_{1C}} \\ \frac{V_{cc}}{L_{ccC}} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} \frac{dv_{C1C}^*}{dt} \\ \frac{di_{LccC}^*}{dt} \end{bmatrix} \quad (5.12)$$

“Como o erro é definido como $\varepsilon = v - v^*$ e sua derivada como $\frac{d\varepsilon}{dt} = \frac{dv}{dt} - \frac{dv^*}{dt}$, desconsidera-se a derivada das referências do lado direito de (5.12), dado que as variações das referências podem ser consideradas um processo quase-estático”²⁴. Deste modo, a derivada do lado direito de (5.12) pode ser desprezada. A equação (5.12) pode-se escrever como em (5.13).

$$\begin{bmatrix} \frac{d\varepsilon_{vC1C}}{dt} \\ \frac{d\varepsilon_{iLccC}}{dt} \end{bmatrix} = \begin{bmatrix} \frac{i_{LccC}}{C_{1C}} \\ -\frac{v_{C1C}}{L_{ccC}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} \frac{i_{LcaA}^* + i_{LcaB}^*}{C_{1C}} \\ \frac{V_{cc}}{L_{ccC}} \end{bmatrix} \quad (5.13)$$

Define-se ε como o erro entre a variável de controle e sua referência e σ como a superfície de deslizamento como mostra a equação (5.14). Com S constante sua derivada é definida na equação (5.15).

$$\sigma = \mathbf{S} \cdot \varepsilon = S_1 \cdot \varepsilon_1 + S_2 \cdot \varepsilon_2 + \dots + S_n \cdot \varepsilon_n \quad (5.14)$$

²⁴ Colling, 2000, p.160

$$\frac{d\sigma}{dt} = \mathbf{S} \cdot \frac{d\boldsymbol{\varepsilon}}{dt} = S_1 \cdot \frac{d\varepsilon_{vc1C}}{dt} + S_2 \cdot \frac{d\varepsilon_{iLccC}}{dt} \quad (5.15)$$

Procedendo da mesma forma que no conversor direito da topologia monofásica, obtém-se:

$$\alpha_C = \frac{S_1}{S_2} < \frac{V_{cc} \cdot C_{1C}}{L_{ccC} \cdot (i_{LcaA}^* + i_{LcaB}^*)} \quad (5.16)$$

$$V_{dlzmin} = V_{cc} + \text{máx} \left\{ \left[\alpha_C \cdot Z_C^2 \cdot (i_{LcaA}^* + i_{LcaB}^* + i_{LccC}) \right], 0 \right\} \quad (5.17)$$

no qual $Z_C = \sqrt{L_{ccC} / C_{1C}}$.

A frequência das comutações é dada na equação (5.18).

$$f_{cc}(t) = \frac{d_c(t)}{\Delta\sigma_C} \cdot \left[S_2 \cdot \frac{V_{cc}}{L_{ccC}} + S_1 \cdot \frac{i_{LcaA}^*(t) + i_{LcaB}^*(t)}{C_{1C}} \right] \quad (5.18)$$

Conversores A e B

Analisa-se somente o conversor A, dado que a operação e controle do conversor B são semelhantes. É importante lembrar que o sinal de referência (da corrente), do conversor B, possui uma defasagem de 120° com respeito ao sinal da corrente de referência do conversor A. A operação é equivalente ao conversor esquerdo do sistema monofásico apresentado por Colling e Barbi [7], [9] e [10], ver Fig. 5.20.

A corrente i_{LcaA} é definida como a variável de saída do conversor A e a corrente i_{LcaB} como a variável de saída do conversor B. Suas funções são definidas nas equações (5.19) e (5.20).

$$i_{LcaA}^*(t) = I_{LcaA}^* \cdot \text{sen}(\omega t + \phi_A) \quad (5.19)$$

$$i_{LcaB}^*(t) = I_{LcaB}^* \cdot \text{sen}(\omega t + \phi_B) \quad (5.20)$$

“A tensão $v_{c1C}(t)$ adapta-se conforme seja necessário para que as correntes sigam suas referências $i_{LcaA}^*(t)$ e $i_{LcaB}^*(t)$. De igual forma, esta tensão em regime permanente é tal que V_N se mantém praticamente constante no nível CC

estabelecido. Assim, as demais tensões se acomodam de acordo com suas respectivas tensões de fase²⁵, como apresentam as equações (5.21) e (5.22).

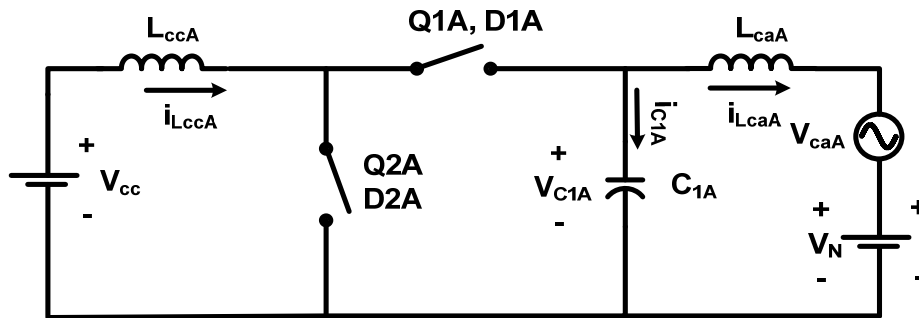


Fig. 5.20. Subsistema A.

$$v_{C1A}(t) = V_{C1Ccc}^* + v_{caA}(t) \quad (5.21)$$

$$v_{C1B}(t) = V_{C1Ccc}^* + v_{caB}(t) \quad (5.22)$$

Se o nível de V_{C1cc} é escolhido adequadamente, tanto $v_{C1A}(t)$ como $v_{C2B}(t)$ não são inferiores a V_{cc} , condição necessária para a operação do sistema.

Primeira Etapa do conversor A

Admite-se que i_{Lca} esteja em seu valor de referência e que o estado dos interruptores é descrito por γ .

$$\gamma = 1 \Rightarrow Q2A \text{ e } D2A \text{ conduzem; } Q1A \text{ e } D1A \text{ bloqueados.}$$

As equações (5.23), (5.24) e (5.25) descrevem a operação da primeira etapa do circuito.

$$\frac{di_{LccA}}{dt} = \frac{V_{cc}}{L_{ccA}} \quad (5.23)$$

$$\frac{di_{LcaA}}{dt} = -\frac{v_{caA} + V_N}{L_{caA}} + \frac{v_{C1A}}{L_{caA}} \quad (5.24)$$

$$\frac{dv_{C1A}}{dt} = -\frac{i_{LcaA}}{C_{1A}} \quad (5.25)$$

²⁵ Colling, 2000, p.161

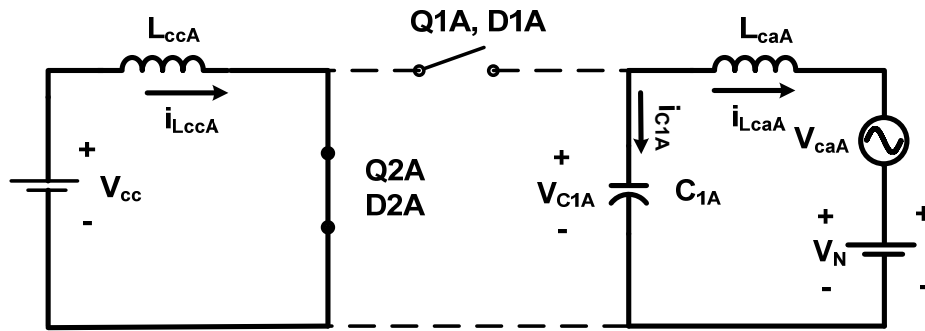


Fig. 5.21. Primeira etapa, da operação do subsistema A.

Segunda Etapa do conversor A

$\gamma = 0 \Rightarrow$ Q1A e D1A conduzem; Q2A e D2A bloqueados.

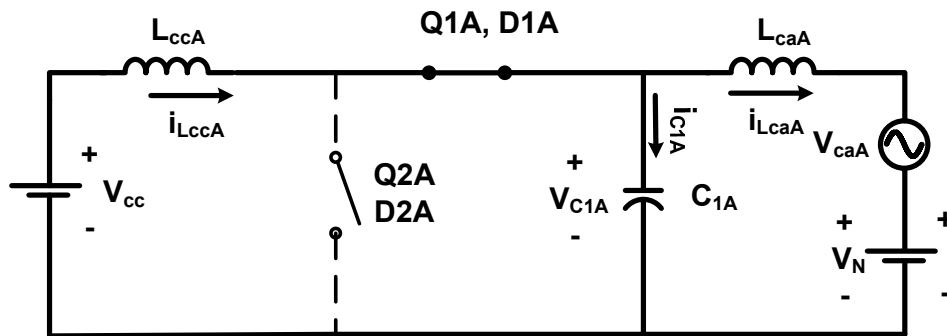


Fig. 5.22. Segunda etapa da operação do Subsistema A.

As equações (5.26), (5.27) e (5.28) descrevem a operação da segunda etapa do circuito.

$$\frac{di_{L_{ccA}}}{dt} = \frac{-v_{C1A} + V_{cc}}{L_{ccA}} \quad (5.26)$$

$$\frac{di_{L_{caA}}}{dt} = \frac{v_{C1A}}{L_{caA}} - \frac{v_{caA} + V_N}{L_{caA}} \quad (5.27)$$

$$\frac{dv_{c1A}}{dt} = \frac{i_{L_{ccA}} - i_{L_{caA}}}{C_{1A}} \quad (5.28)$$

Definindo $\bar{\gamma} = 1 - \gamma$ e agrupando em forma matricial $(\frac{dv}{dt} = \mathbf{A} \cdot \mathbf{v} + \mathbf{B} \cdot \mathbf{u})$, podem-se reescrever as equações (5.23) a (5.28) da forma seguinte:

$$\begin{bmatrix} \frac{di_{LcaA}}{dt} \\ \frac{dv_{C1A}}{dt} \\ \frac{di_{LccA}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_{caA}} & 0 \\ -\frac{1}{C_{1A}} & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{LcaA} \\ v_{C1A} \\ i_{LccA} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{LccA}}{C_{1A}} \\ -\frac{v_{C1A}}{L_{ccA}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{v_{caA} + v_N}{L_{caA}} \\ 0 \\ \frac{V_{cc}}{L_{ccA}} \end{bmatrix} \quad (5.29)$$

Procurando a matriz de variação dos erros, subtrai-se em ambos os lados da expressão (5.29) a derivada das referências de i_{LcaA}^* , v_{C1A}^* e i_{LccA}^* como se apresenta em (5.30)²⁶.

$$\begin{bmatrix} \frac{di_{LcaA}}{dt} - \frac{di_{LcaA}^*}{dt} \\ \frac{dv_{C1A}}{dt} - \frac{dv_{C1A}^*}{dt} \\ \frac{di_{LccA}}{dt} - \frac{di_{LccA}^*}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_{caA}} & 0 \\ -\frac{1}{C_{1A}} & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_{LcaA} \\ v_{C1A} \\ i_{LccA} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{LccA}}{C_{1A}} \\ -\frac{v_{C1A}}{L_{ccA}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{v_{caA} + v_N}{L_{caA}} \\ 0 \\ \frac{V_{cc}}{L_{ccA}} \end{bmatrix} - \frac{d}{dt} \begin{bmatrix} i_{LcaA}^* \\ v_{C1A}^* \\ i_{LccA}^* \end{bmatrix} \quad (5.30)$$

Desconsidera-se a derivada das referências do lado direito, dado que sua variação no tempo é quase-estática em comparação com as comutações dos interruptores. A equação (5.30) pode-se escrever como (5.31).

$$\begin{bmatrix} \frac{d\varepsilon_{iLcaA}}{dt} \\ \frac{d\varepsilon_{vC1A}}{dt} \\ \frac{d\varepsilon_{iLccA}}{dt} \end{bmatrix} = \begin{bmatrix} \frac{v_{C1A}}{L_{caA}} \\ -\frac{i_{LcaA}}{C_{1A}} \\ 0 \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{i_{LccA}}{C_{1A}} \\ -\frac{v_{C1A}}{L_{ccA}} \end{bmatrix} \cdot \bar{\gamma} + \begin{bmatrix} -\frac{(v_{caA} + v_N)}{L_{caA}} \\ 0 \\ \frac{V_{cc}}{L_{ccA}} \end{bmatrix} \quad (5.31)$$

A superfície de deslizamento do Subsistema A e sua derivada são apresentadas nas expressões (5.32) e (5.33), com S_3 , S_4 e $S_5 > 0$.

$$\sigma = \mathbf{S} \cdot \boldsymbol{\varepsilon} = S_3 \cdot \varepsilon_{iLcaA} + S_4 \cdot \varepsilon_{vC1A} + S_5 \cdot \varepsilon_{iLccA} \quad (5.32)$$

$$\frac{d\sigma}{dt} = \mathbf{S} \cdot \frac{d\boldsymbol{\varepsilon}}{dt} = S_3 \cdot \frac{d\varepsilon_{iLcaA}}{dt} + S_4 \cdot \frac{d\varepsilon_{vC1A}}{dt} + S_5 \cdot \frac{d\varepsilon_{iLccA}}{dt} \quad (5.33)$$

Avaliando as derivadas da expressão (5.33) obtém-se a equação (5.34).

²⁶ Colling, 2000, p.161.

$$\frac{d\sigma}{dt} = S_3 \cdot \left[\frac{v_{C1A} - v_{caA} - v_N}{L_{caA}} \right] + S_4 \cdot \left[\frac{\bar{\gamma} \cdot i_{LccA} - i_{LcaA}}{C_{1A}} \right] + S_5 \cdot \left[\frac{V_{cc} - \bar{\gamma} \cdot v_{C1A}}{L_{cca}} \right] \quad (5.34)$$

Seguindo o mesmo procedimento que no conversor C, pode-se definir a inclinação da superfície de deslizamento para o conversor A como α_A e a tensão mínima de deslizamento como V_{dizmin} . Com relação ao cálculo, estabelecem-se as seguintes inequações:

$$\gamma = 1 \Rightarrow \frac{d\sigma}{dt} > 0$$

$$S_3 < \frac{L_{caA}}{v_{C1A} - v_{caA} - v_N} \cdot \left[S_4 \cdot \frac{i_{LcaA}}{C_{1A}} - S_5 \cdot \frac{V_{cc}}{L_{cca}} \right] \quad (5.35)$$

$$\gamma = 0 \Rightarrow \frac{d\sigma}{dt} < 0$$

$$S_3 < \frac{L_{caA}}{v_{C1A} - v_{caA} - v_N} \cdot \left[S_4 \cdot \frac{(i_{LcaA} - i_{LccA})}{C_{1A}} - S_5 \cdot \frac{(v_{C1A} - V_{cc})}{L_{cca}} \right] \quad (5.36)$$

Para o cálculo do limite de α_A , considera-se inicialmente que o indutor L_{caA} se comporta como uma fonte de corrente i_{LcaA} , definida como a razão entre S_4 e S_5 , com $Z_A = \sqrt{\frac{L_{cca}}{C_{1A}}}$. Dado que neste caso $\varepsilon_{iLcaA} = 0$, pode-se calcular o valor de α_A e a restrição para S_3 .

$$\gamma = 1$$

$$\alpha_A = \frac{S_4}{S_5} < \frac{V_{cc}}{i_{LcaA} \cdot Z_A^2} \quad (5.37)$$

$$\gamma = 0$$

$$v_{C1A} > V_{dizmin} = V_{cc} + \max\{\alpha_A \cdot Z_A^2 \cdot (i_{LccA} - i_{LcaA}), 0\} \quad (5.38)$$

O coeficiente S_3 é definido por último, considerando a variação máxima de $|v_{LcaA}| = |v_{C1A} - v_{caA} - v_N|$, nas equações (5.35) e (5.36).

$$S_3 \cdot |v_{LcaA}| < L_{caA} \cdot \min \left\{ \left[S_5 \cdot \frac{V_{cc}}{L_{cca}} - S_4 \cdot \frac{i_{LcaA}}{C_{1A}} \right], \left[S_5 \cdot \frac{(V_{cc} - v_{C1A})}{L_{cca}} - S_4 \cdot \frac{(i_{LccA} - i_{LcaA})}{C_{1A}} \right] \right\} \quad (5.39)$$

5.3.2. Controle dos conversores A, B e C

“Para o controle de cada subsistema do conversor trifásico se utiliza o controle por regime de deslizamento com esquema de comutação descentralizado, sendo que cada conversor conta com um parâmetro regente, com referência declarada. Para encontrar o erro das variáveis secundárias utiliza-se filtragem das baixas frequências”²⁷.

A fim de modificar sua operação de retificador para inversor só é preciso mudar o sentido das referências das correntes $i_{LcaA}^*(t)$ e $i_{LcaB}^*(t)$.

“O sistema completo é de oitava ordem, sem considerar a influência dos filtros passa-altos. Com o controle por regime de deslizamento com esquema de comutação descentralizado é possível analisar o sistema geral em pequenos subsistemas de menor ordem, no qual cada braço conta com seu controlador, independente dos outros braços. Portanto, o subsistema A (conversor A) tem como parâmetro regente i_{LcaA} e como variáveis secundárias i_{LccA} e v_{c1A} . O subsistema B (conversor B) tem como parâmetro regente i_{LcaB} e como variáveis secundárias i_{LccB} e v_{c1B} . O subsistema C (conversor C) tem como parâmetro regente v_{c1C} e como variável secundária i_{LccC} ”²⁷.

Assim, os conversores A e B se tornam responsáveis pela correção do fator de potência e a diminuição da THD nas correntes CA. Na fase C a corrente é controlada de forma indireta, uma vez que o ponto N não está aterrado.

Na Fig. 5.23 mostra-se o circuito do conversor A, junto com seu controle por regime de deslizamento, onde estão incluídos os filtros passa-altos (Butterworth) com a finalidade de obter o erro de v_{c1A} e i_{LccA} . O erro de i_{LcaA} é obtido pela comparação com a referência imposta.

Na Fig. 5.24 apresenta-se o circuito do conversor B e seu controle. Este é idêntico ao de conversor A, com exceção da referência de corrente para i_{LcaB} , a qual apresenta uma defasagem de 120° . As constantes que descrevem a curva de deslizamento são idênticas ao conversor A, sendo; $S_6 = S_3$, $S_7 = S_4$ e $S_8 = S_5$.

Na Fig. 5.25 apresenta-se o circuito do conversor C e seu controlador.

²⁷ Colling, 2000, p.162.

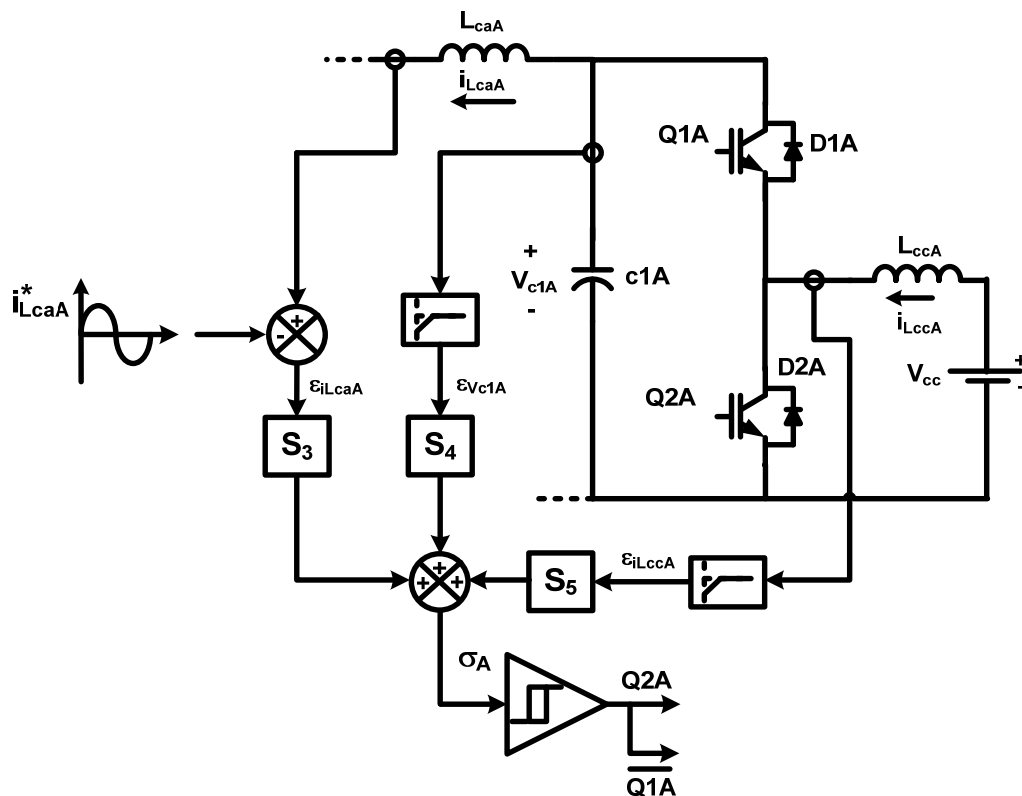


Fig. 5.23. Circuito do conversor A com seu controlador [8] e [9].

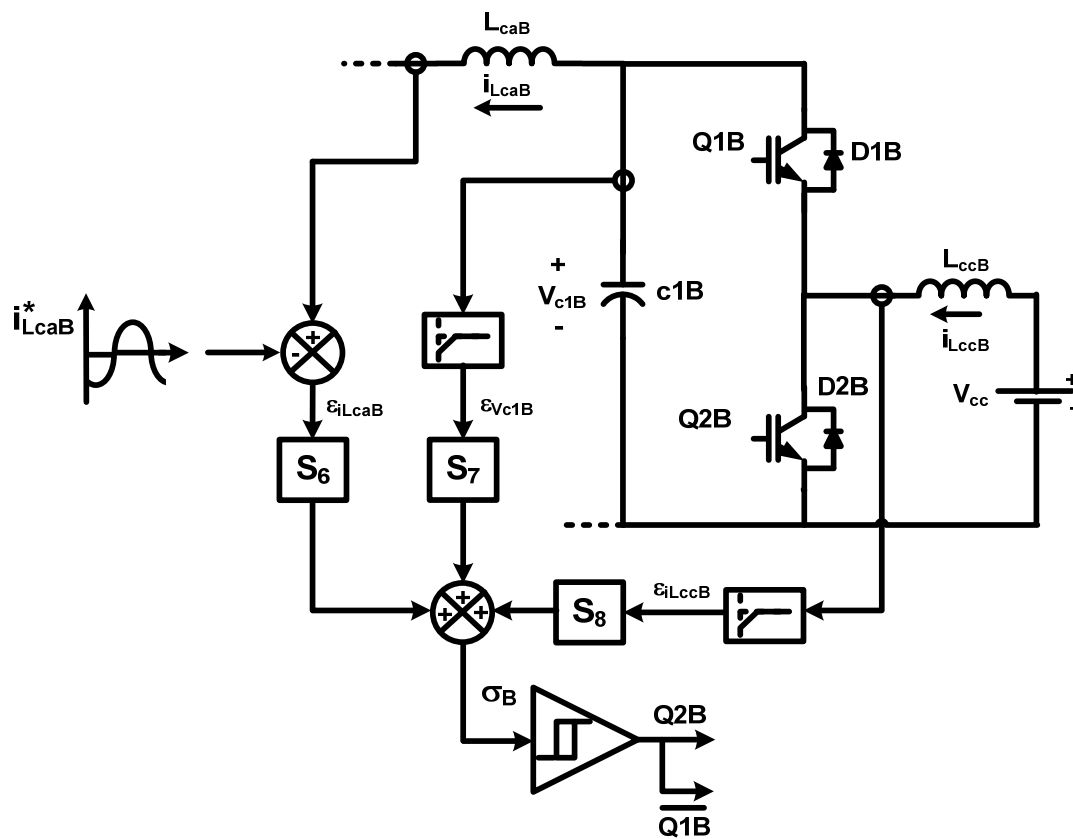


Fig. 5.24. Circuito do conversor B com seu controlador [8] e [9].

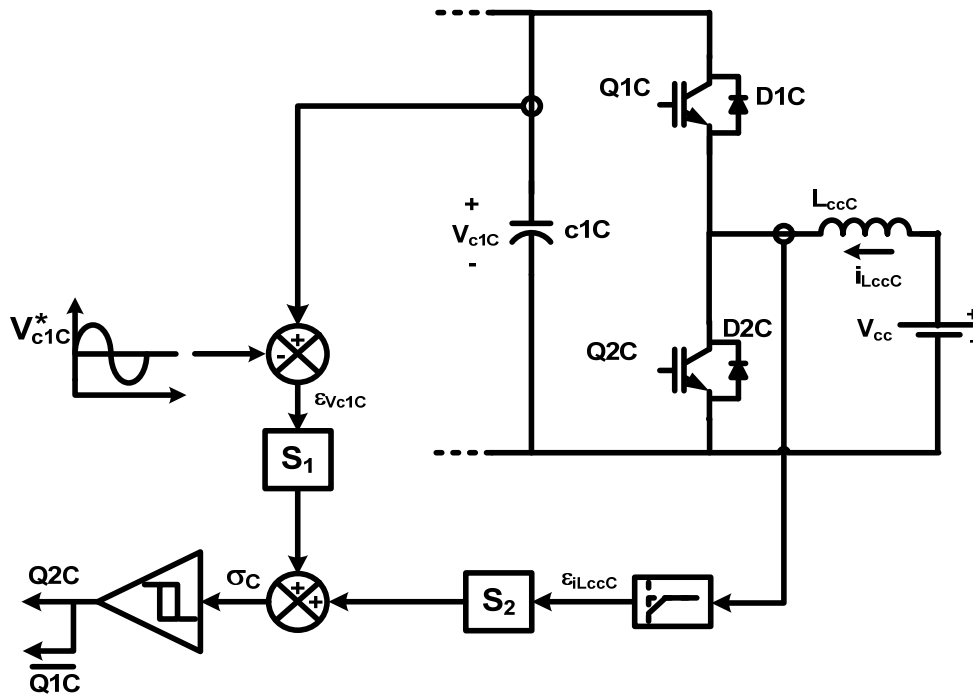


Fig. 5.25. Circuito do conversor C com seu controlador [8] e [9].

5.3.3. Parâmetros utilizados para a simulação numérica do circuito proposto

Visando comprovar a operação do circuito e seu controle, realiza-se uma simulação numérica do retificador abaixador trifásico com os seguintes parâmetros elétricos:

- Tensão de entrada, $V_{cap} = 110 \text{ V}$;
- Tensão de saída, $V_{cc} = 75 \text{ V}$;
- Potência 600 W ;
- Frequência mínima de comutação do conversor C, 13 kHz ;
- Frequência mínima de comutação do conversor A e B, 26 kHz ;
- Tensão mínima em C_{1C} é $v_{c1C\text{mín}} = 185 \text{ V}$.

Conversores A e B

- Indutores de Filtragem CA, $L_{caA} = L_{caB} = 5,1 \text{ mH}$;
- Indutores CC, $L_{ccA} = L_{ccB} = 150 \text{ } \mu\text{H}$;
- Capacitores $C_{1A} = C_{1B} = 5 \text{ } \mu\text{F}$;
- $S_3 = S_6 = 1,5 \text{ V/A}$;

- $S_4 = S_7 = 0,029 \text{ V/V}$;
- $S_5 = S_8 = 0,322 \text{ V/A}$;
- $\Delta\sigma_{AB} = 2,131 \text{ V}$;
- $\alpha_A = \alpha_B = 0,09 \text{ S}$;
- Filtros passa-altos de 2ª ordem (Butterworth) com $f_{pa} = 1 \text{ kHz}$.

Conversor C

- Indutor CC, $L_{ccC} = 200 \mu\text{H}$;
- Capacitor $C_{1C} = 10 \mu\text{F}$;
- $S_1 = 0,029 \text{ V/V}$
- $S_2 = 0,073 \text{ V/A}$
- $\Delta\sigma_C = 0,492 \text{ V}$
- $\alpha_C = 0,4 \text{ S}$
- Filtro passa-altos de 2ª ordem (Butterworth) com $f_{pa} = 1,2 \text{ kHz}$

As seguintes condições devem ser satisfeitas para que o conversor opere de forma apropriada como retificador abaixador e inversor elevador; razão cíclica oscilando entre 0,783 e 0,4. O valor de tensão mínima a fim de que ocorra o deslizamento sem fugas, deve ser 194 V. O detalhe dos cálculos é apresentado no anexo C.

5.3.4. Simulação do circuito trifásico

Realizam-se simulações numéricas para a operação como retificador abaixador e como inversor elevador. Os resultados são apresentados na ordem seguinte: A Fig. 5.26 mostra as correntes que circulam nos indutores CC. A Fig. 5.27 ilustra as formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} . As correntes que circulam nos indutores CA são mostradas na Fig. 5.28. A tensão e a corrente da fase A são apresentadas na Fig. 5.29; nesta pode-se apreciar a defasagem de 180° para a operação como retificador abaixador e ilustra-se o formato senoidal da corrente de entrada, o que confirma o baixo conteúdo harmônico gerado pela estrutura. A Tabela 5.3 mostra as correntes máximas e eficazes nos indutores CA, além de apresentar a THD em cada fase.

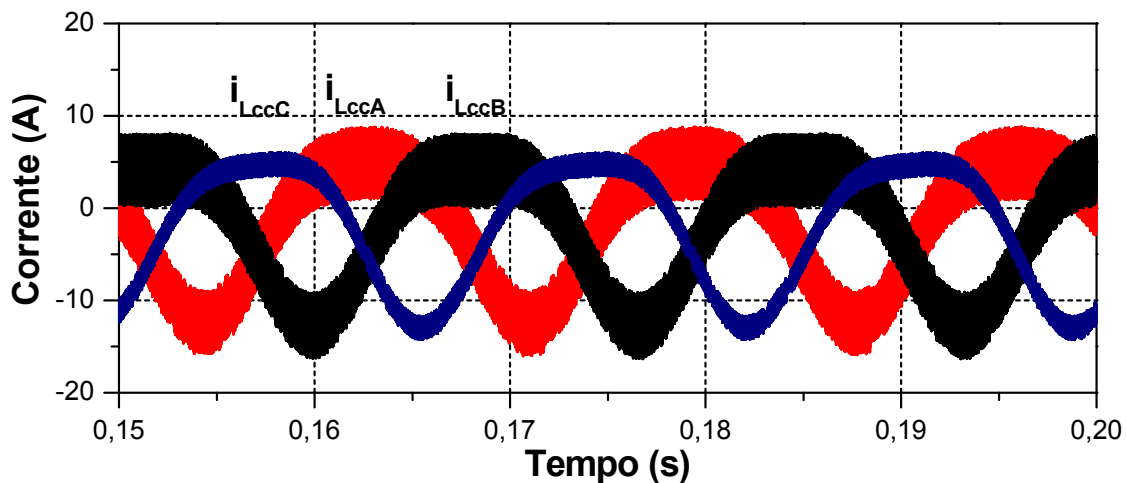


Fig. 5.26. Formas de onda das correntes nos Indutores CC, na operação como retificador abaixador trifásico.

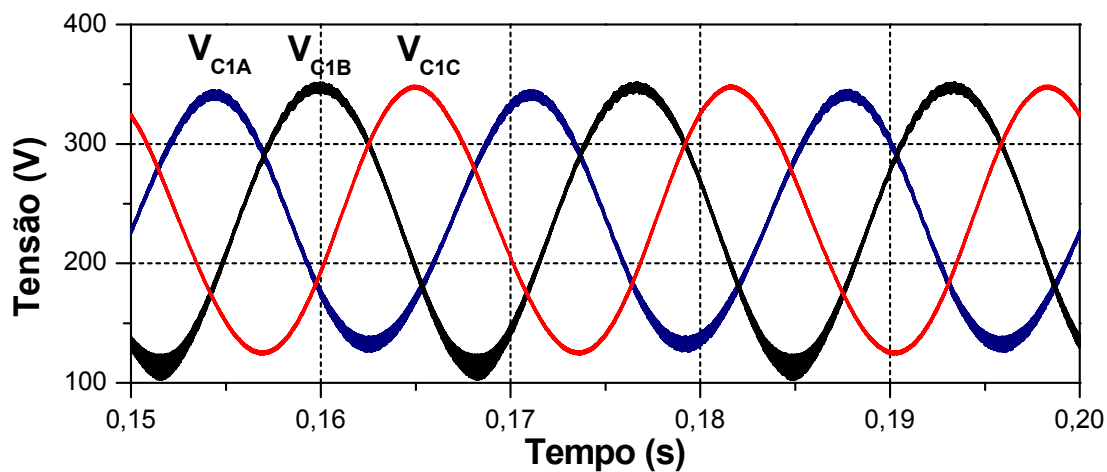


Fig. 5.27. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como retificador abaixador trifásico.

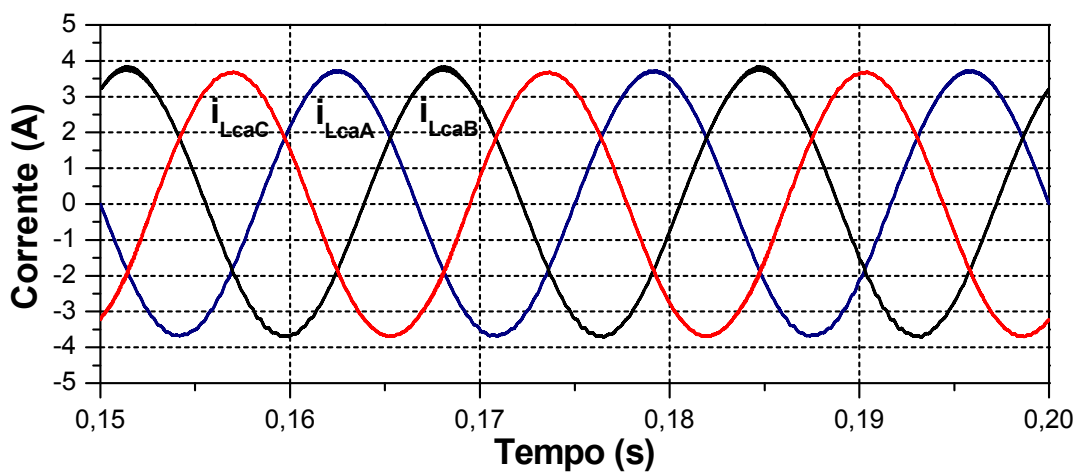


Fig. 5.28. Formas de onda das correntes nos indutores CA, na operação como retificador abaixador trifásico.

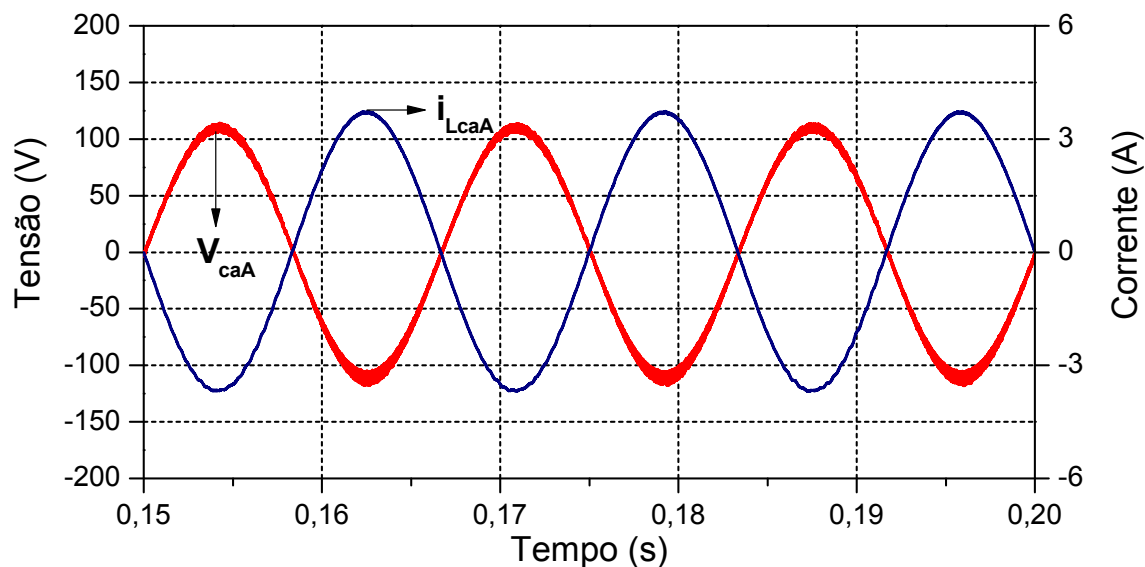


Fig. 5.29. Formas de onda da tensão e da corrente da fase A, na operação como retificador abaixador trifásico.

Tabela 5.3. Valores referentes às correntes nos indutores CA na operação como retificador abaixador trifásico.

	Fase A	Fase B	Fase C
Corrente (A)	$3,73/-179,37^\circ$	$3,83/60^\circ$	$3,69/-60,62^\circ$
Valor Eficaz (A)	2,61	2,62	2,61
THD	1,3%	1,4%	1,3%

Na operação como inversor elevador trifásico, é preciso inverter os sinais de referência das correntes das fases A e B, deixando em fase com as tensões de entrada. A Fig. 5.30 apresenta as formas de onda das correntes que circulam nos indutores CC. As tensões nos capacitores C_{1A} , C_{1B} e C_{1C} são ilustradas na Fig. 5.31. As correntes nos indutores CA são apresentadas na Fig. 5.32.

A tensão e a corrente da fase A são visualizadas na Fig. 5.33, na qual é possível comprovar o baixo conteúdo harmônico e o elevado fator de potência apresentado pelo novo conversor trifásico.

A Tabela 5.4 descreve as grandezas de correntes máximas e eficazes nos indutores CA, além de apresentar suas THD em cada fase. Reafirma-se, por meio destes resultados, a excelente operação do conversor trifásico operando como inversor elevador trifásico.

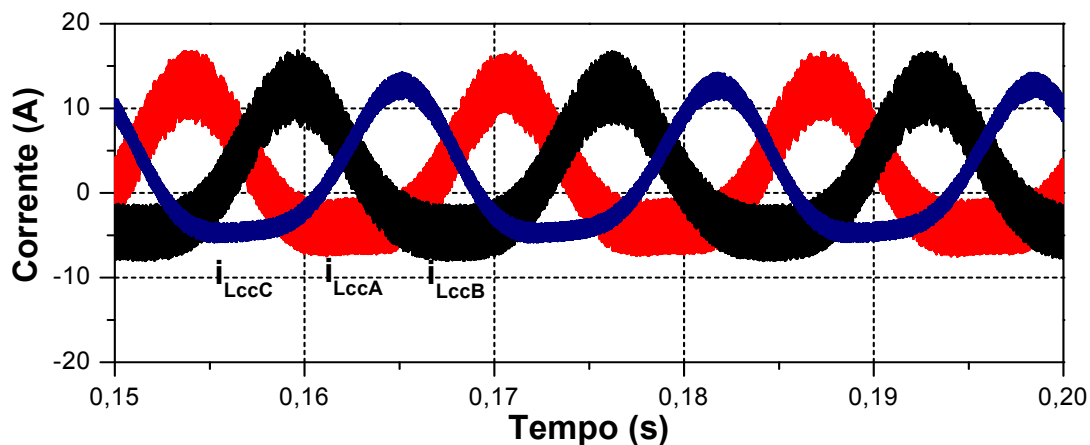


Fig. 5.30. Formas de onda das correntes nos Indutores CC, na operação como inversor elevador trifásico.

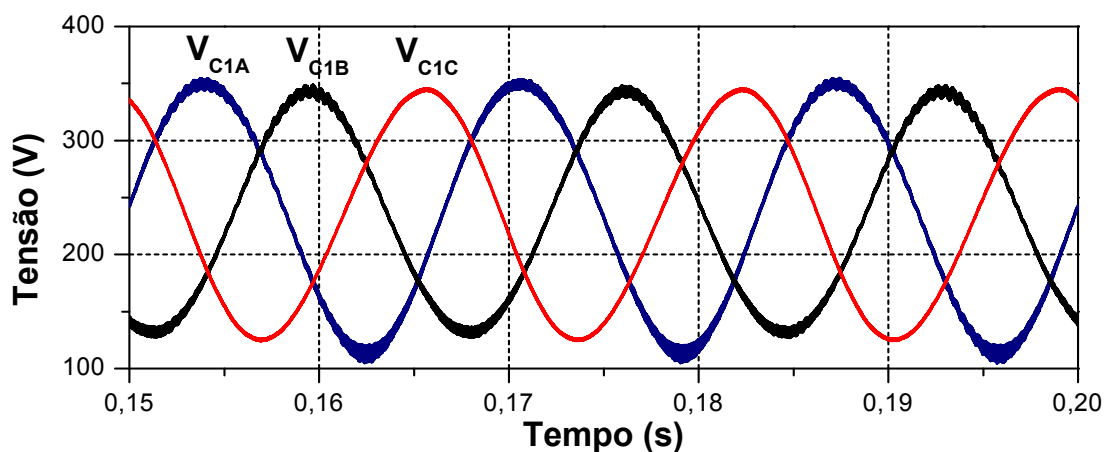


Fig. 5.31. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} , na operação como inversor elevador trifásico.

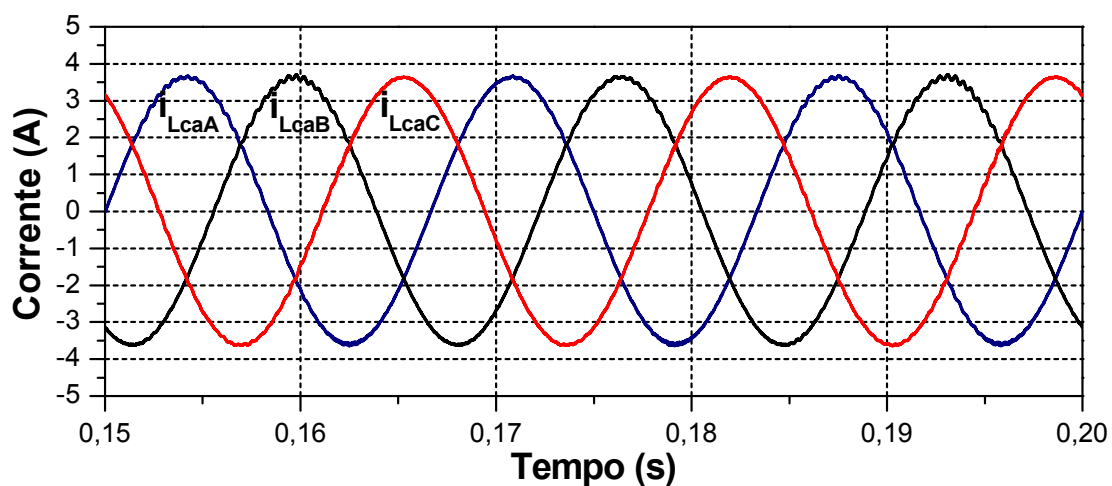


Fig. 5.32. Formas de onda das correntes nos indutores CA, na operação como inversor elevador trifásico.

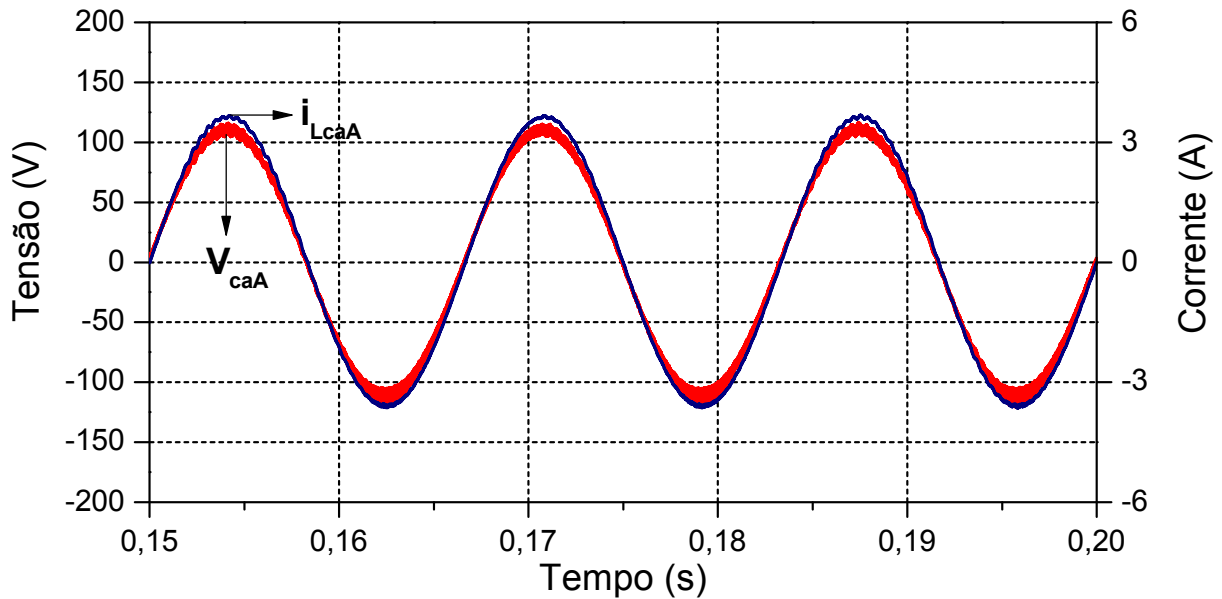


Fig. 5.33. Formas de onda da tensão e da corrente da fase A, na operação como inversor elevador trifásico.

Tabela 5.4. Valores referentes às correntes CA na operação como inversor trifásico.

	Fase A	Fase B	Fase C
Corrente (A)	$3,68/0^\circ$	$3,7/-120,23^\circ$	$3,65/-240^\circ$
Valor Eficaz (A)	2,56	2,57	2,56
THD	1,13%	1,66%	1,27%

Na Fig. 5.27 e Fig. 5.31, confirma-se que a tensão v_{c1C} segue a referência de tensão definida pelo controle, da mesma forma visualiza-se que os capacitores C_{1A} e C_{1B} possuem a mesma tensão, apenas defasada em 120° .

Observa-se na Fig. 5.28 e Fig. 5.32 que as correntes nas três fases são praticamente senoidais. A corrente na fase C tem sua magnitude e formato conforme esperado, em consequência de o sistema não estar aterrado, por isso a soma das correntes, no neutro, deve ser zero.

Na Fig. 5.29 e Fig. 5.33, pode-se observar que o objetivo de diminuir o conteúdo harmônico e manter o fator de potência perto da unidade é respeitado, para a operação como retificador abaixador trifásico e como inversor elevador trifásico, respectivamente.

5.4. CONCLUSÃO

As duas topologias apresentadas neste capítulo permitem diminuir a THD da corrente CA, além de permitir uma tensão de saída maior, menor ou igual à tensão de entrada. A primeira topologia proposta é uma extensão da estrutura apresentada no capítulo 3 [21] e [22] e a segunda é uma extensão da estrutura proposta por Colling e Barbi [7], [9] e [10]. Destas, escolhe-se a segunda topologia a fim de ser implementada no laboratório, dado que tem as vantagens de utilizar só dois indutores no lado CA, possibilitando que se controlem somente duas correntes no lado CA. O fato de utilizar um retificador abaixador trifásico bidirecional controlado por regime de deslizamento permite ter maior confiabilidade e robustez.

A alternativa de obter uma tensão de saída menor, igual ou maior que a tensão de entrada é outra vantagem atrativa deste conversor, visto que permite eliminar um estágio de potência em algumas aplicações clássicas, como por exemplo: ao utilizar retificadores trifásicos *Boost* nos casos que é requerida uma tensão de saída menor que a tensão da rede, ou inversores trifásicos *Buck* nos casos que a tensão de saída requerida é maior que a tensão de entrada.

Esta nova estrutura de retificador trifásico, a qual emprega células de comutação tradicional, é um importante aporte à família de conversores bidirecionais trifásicos. Desta maneira, apresenta-se um conversor com alto potencial de pesquisa, principalmente na área de controle.

CAPÍTULO 6

PROJETO E IMPLEMENTAÇÃO DO RETIFICADOR ABAIXADOR TRIFÁSICO

6.1. INTRODUÇÃO

Foi desenvolvido um protótipo de 600 W, o qual emprega três células de comutação tradicional, baseado na topologia proposta por Barbi e Colling [8] de modo a conferir os resultados numéricos e formas de ondas obtidas no capítulo anterior. É especificado um protótipo de baixa potência para testar o princípio de operação do retificador abaixador trifásico em regime permanente.

Através de um transformador trifásico é adaptada a tensão na entrada do conversor, de $380 V_{rms}$ para $135 V_{rms}$. A tensão na saída é $75 V_{cc}$. Portanto, o conversor comporta-se como um retificador abaixador, quando o fluxo de potência vai desde a fonte alternada para a fonte contínua e um inversor elevador no caso oposto. Neste capítulo é apresentado o detalhe dos cálculos de potência e circuitos de controle utilizados na montagem e a operação do protótipo trifásico.

6.2. PROJETO DO CIRCUITO DE POTÊNCIA

O projeto do circuito de potência do retificador trifásico bidirecional é composto de dois subprojetos; o da fase A e o da fase C. O principal objetivo do projeto de controle da fase A é fazer com que o formato das correntes CA tenha um baixo conteúdo harmônico e encontre-se em fase com as respectivas tensões de entrada. O segundo subprojeto é para a fase C, o qual deve manter uma tensão com formato senoidal sobreposta a uma componente CC sobre o capacitor C_{1C} . A tensão contínua no capacitor C_{1C} aparece nos capacitores C_{1A} e C_{1B} , dado que as quedas de tensão, em corrente contínua, nas indutâncias da fonte e indutores CA são nulas. Desta forma, estes capacitores possuem uma tensão contínua igual à definida em C_{1C} .

Os parâmetros elétricos considerados no projeto do retificador abaixador trifásico são:

- $V_{\text{cap}} = 110 \text{ V}$ Tensão de pico por fase
- $V_{\text{cc}} = 75 \text{ V}$ Tensão contínua
- $P_s = 600 \text{ W}$ Potência nominal de saída

A corrente eficaz que circula pelos indutores L_{caA} , L_{caB} e L_{caC} deve ter uma magnitude de 2,57 A. A Fig. 6.1 mostra o circuito elétrico da estrutura trifásica implementada no Instituto de Eletrônica de Potência da UFSC.

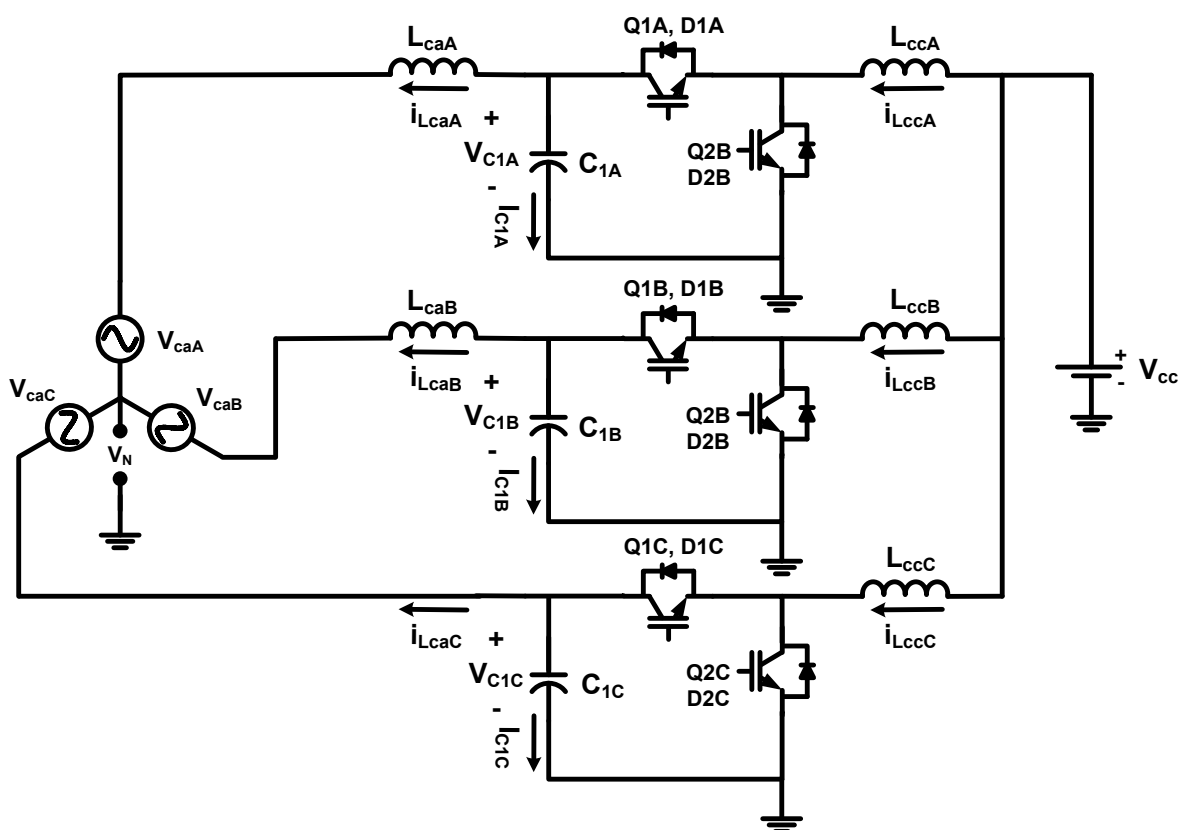


Fig. 6.1 Circuito do retificador abaixador trifásico implementado no laboratório

Antes de começar a realizar os cálculos e especificações dos parâmetros elétricos de potência, é preciso estabelecer algumas condições iniciais de operação para o funcionamento do conversor.

O nível mínimo da tensão contínua nos capacitores C_{1A} , C_{1B} e C_{1C} é apresentado na equação (6.1)

$$V_{C1\text{min}} = V_{\text{cc}} + V_{\text{cap}} = 185 \text{ V} \quad (6.1)$$

Considerando uma margem de segurança de 50 V, é possível conseguir um deslizamento sem fugas. Desta forma, a tensão contínua nos capacitores C_{1A} , C_{1B} e C_{1C} deve ser 235 V. Portanto, a tensão máxima que atingem os capacitores é de 345 V. Esta tensão é composta por uma componente contínua e uma senoidal. Assim, o valor de pico da tensão alternada é apresentado na equação (6.2).

$$V_{C1máx} = V_{C1cc} + V_{cap} = 345 \text{ V} \quad (6.2)$$

A razão cíclica nas três fases do conversor é definida pela expressão (6.3), a qual oscila entre um valor máximo de 0,783 e um valor mínimo de 0,4. O ângulo ϕ representa a defasagem das tensões de alimentação.

$$d(t) = 1 - \frac{V_{cc}}{V_{C1cc} + V_{cap} \cdot \sin(\omega t + \phi)} \quad (6.3)$$

A equação da corrente que circula pelos indutores L_{ccA} , L_{ccB} e L_{ccC} , sem considerar a componente de corrente em alta frequência é apresentada na expressão (6.4).

$$i_{Lcc} = \frac{V_{cap} \cdot i_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2\omega_r t + \phi)) + \frac{V_{C1máx}}{V_{cc}} \cdot i_{Lcap} \cdot \text{sen}(\omega_r t + \phi) \quad (6.4)$$

Estas correntes alcançam um valor máximo de 16,7 A. O valor da corrente eficaz é de 8,7 A e seu valor médio tem uma magnitude de 2,66 A, por fase. Estas magnitudes são necessárias a fim de realizar o projeto físico dos indutores.

6.2.1. Projeto de potência das fases A e B

As fases A e B do conversor trifásico têm como missão controlar o formato e defasagem da corrente CA. O projeto destas fases é semelhante, apenas defasadas em 120° . Por este motivo, só se apresentará o projeto de potência da fase A.

Primeramente, é considerada uma frequência mínima de comutação dos interruptores da fase A ($f_{s\text{mínA}}$) especificada em 26 kHz. As equações utilizadas para o cálculo dos indutores e capacitores são baseadas nas expressões apresentadas por Cáceres [11] e posteriormente utilizadas por Colling [9].

6.2.1.1. Projeto do Capacitor C_{1A}

Como parâmetro inicial no projeto do capacitor, é considerada uma ondulação máxima de tensão ($\Delta V_{C1Amáx}$) de 12 V. Assim, o valor da capacitância mínima para C_{1A} é calculado na equação (6.5). O resultado desta é de 4,66 μF .

$$C_{1A} > \frac{i_{LcaAp} \cdot d_{mínA}}{\Delta V_{C1Amáx} \cdot f_{smínA}} \quad (6.5)$$

O valor da capacitância comercial escolhido para o projeto é de 5 μF .

6.2.1.2. Projeto do Indutor L_{ccA}

O indutor CC será projetado com uma ondulação máxima de corrente ($\Delta i_{LccAmáx}$) de 8 A. Deste modo, o valor mínimo da indutância é calculado na equação (6.6), o qual é 144,2 μH .

$$L_{ccA} > \frac{V_{cc} \cdot d_{mínA}}{\Delta i_{LccAmáx} \cdot f_{smínA}} \quad (6.6)$$

O valor de indutância escolhido é de 150 μH .

6.2.1.3. Projeto do Indutor L_{caA}

O valor da indutância necessária para a filtragem das altas freqüências é calculado por meio da expressão (6.7). Considera-se uma freqüência de corte especificada em 1 kHz. Assim a indutância necessária para filtrar as freqüências de comutação é de 5,1 mH.

$$L_{caA} = \frac{1}{(2\pi f_c)^2 \cdot C_{1A}} \quad (6.7)$$

6.2.2. Projeto de potência da fase C

O principal objetivo do controle do conversor da fase C é manter uma tensão de referência, senoidal com um nível CC, no capacitor C_{1C} . Considerando-se que a indutância da fonte e do indutor CA se comportam como um curto-circuito para uma tensão contínua, é possível afirmar que a tensão contínua do capacitor C_{1C} aparece nos capacitores C_{1A} e C_{1B} .

Com o fim de começar os cálculos, considera-se uma frequência mínima de comutação nos interruptores da fase C ($f_{smínC}$) de 13 kHz.

6.2.2.1. Projeto do Capacitor C_{1C}

A ondulação máxima da tensão ($\Delta V_{C1Cmáx}$) projetada para o capacitor é de 12 V. Portanto, o valor da capacitância mínima do capacitor C_{1C} é calculado na equação (6.8), o qual corresponde a 9,32 μF .

$$C_{1C} > \frac{i_{LcaAp} \cdot d_{mínC}}{\Delta V_{C1Cmáx} \cdot f_{smínC}} \quad (6.8)$$

O valor da capacitância comercial escolhido para o projeto é de 10 μF .

6.2.2.2. Projeto do Indutor L_{ccC}

A ondulação máxima da corrente ($\Delta i_{LccCmáx}$) projetada para o indutor é de 12 A. Logo, o valor de indutância mínima é apresentada na equação (6.9), este é 192,3 μH .

$$L_{ccC} > \frac{V_{cc} \cdot d_{mínC}}{\Delta i_{LccCmáx} \cdot f_{smínC}} \quad (6.9)$$

O valor da indutância escolhida para o projeto é de 200 μH .

6.3. DESCRIÇÃO DAS SUPERFÍCIES DE DESLIZAMENTO

Aproveitando o fato de que a estrutura é analisada por meio do controle de regime de deslizamento com esquema de comutação descentralizado, é possível separar o controle de cada uma das fases. Assim, cada fase conta com sua própria superfície de deslizamento. Este controle permite projetar um controlador independente para cada fase.

As funções que definem as superfícies de deslizamento das fases A, B e C são apresentadas nas equações (6.10), (6.11) e (6.12).

$$\sigma_A = S_3 \cdot \varepsilon_{iLcaA} + S_4 \cdot \varepsilon_{VC1A} + S_5 \cdot \varepsilon_{iLccA} \quad (6.10)$$

$$\sigma_B = S_6 \cdot \varepsilon_{iLcaB} + S_7 \cdot \varepsilon_{VC1B} + S_8 \cdot \varepsilon_{iLccB} \quad (6.11)$$

$$\sigma_C = S_1 \cdot \varepsilon_{VC1C} + S_2 \cdot \varepsilon_{iLccC} \quad (6.12)$$

6.3.1. Superfície de deslizamento das fases A e B

De acordo com os parâmetros elétricos de potência especificados na fase A, os quais são; $L_{ccA} = 150 \mu\text{H}$ e $C_{1A} = 5 \mu\text{F}$, é possível calcular a impedância de deslizamento do subsistema A, através da equação (6.13).

$$Z_{nA} = \sqrt{\frac{L_{ccA}}{C_{1A}}} = 5,477 \Omega \quad (6.13)$$

A seguir, é definida a tangente máxima da superfície de deslizamento como α_A e a tangente escolhida para o projeto como α_{Ae} . A equação (6.14) ilustra a forma de se calcular a inclinação máxima da superfície de deslizamento da fase A.

$$\alpha_A < \frac{V_{cc}}{i_{LcaAp} \cdot Z_{nA}^2} = 0,688 \frac{\text{A}}{\text{V}} \quad (6.14)$$

De maneira prática, escolhe-se inicialmente,

$$\alpha_{Ae} < 0,5 \cdot \alpha_A \quad (6.15)$$

e posteriormente ajusta-se este parâmetro, por meio da simulação. Neste caso α_{Ae} , é definido como $0,09 \text{ A/V}$.

Com o valor da tangente selecionado, é possível determinar as constantes de deslizamento, as quais definem a superfície de deslizamento para a fase A. Inicialmente, especifica-se o valor da constante S_4 , a qual multiplica o erro da tensão no capacitor C_{1A} . Esta é definida na equação (6.16), mantendo-se suas unidades originais a fim de lembrar as grandezas envolvidas no cálculo das constantes de deslizamento.

$$S_4 = \frac{V_{\text{máx.ampop}}}{V_{C1A\text{máx}}} = 0,029 \frac{\text{V}}{\text{V}} \quad (6.16)$$

Considera-se $V_{\text{máx.ampop}}$ como a tensão máxima que suportam os amplificadores operacionais, normalmente especificada em 15 V . Com o propósito de possuir uma margem de segurança e não danificar os amplificadores

operacionais define-se a tensão máxima nos pinos de entrada do amplificador operacional em 10 V.

A constante S_5 é definida na equação (6.17).

$$S_5 = \frac{S_4 A}{\alpha_{Ae}} = 0,322 \Omega \quad (6.17)$$

Outra variável importante a considerar é a faixa de histerese. Esta permite limitar as frequências de operação dos semicondutores a valores especificados nas folhas de dados do componente. O cálculo da faixa de histerese apresenta-se na equação (6.18).

$$\Delta\sigma_A = \frac{d_{\min A}}{f_{\min A}} \cdot \left(S_5 \cdot \frac{V_{cc}}{L_{ccA}} - S_4 \cdot \frac{i_{LcaAp}}{C_{1A}} \right) = 2,15 \text{ V} \quad (6.18)$$

S_3 é definido como 1,5 Ω . Este valor foi ajustado na bancada e tem relação direta com o valor da indutância L_{caA} utilizada no protótipo. Ao aumentar o valor do indutor L_{caA} , deve-se diminuir o valor de S_3 e vice-versa.

6.3.2. Superfície de deslizamento da fase C

De igual forma ao ponto anterior, é calculada a impedância de deslizamento do sistema da fase C, apresentada na equação (6.19). Utilizam-se os parâmetros elétricos definidos anteriormente, os quais são $L_{ccC} = 200 \mu\text{H}$ e $C_{1C} = 10 \mu\text{F}$.

$$Z_{nC} = \sqrt{\frac{L_{ccC}}{C_{1C}}} = 4,47 \Omega \quad (6.19)$$

A tangente da superfície de deslizamento máxima α_C é definida na equação (6.20).

$$\alpha_C < \frac{V_{cc}}{i_{LcaCp} \cdot Z_{nC}^2} = 1,031 \frac{\text{A}}{\text{V}} \quad (6.20)$$

De forma análoga na determinação do parâmetro α_{Ae} , a tangente α_{Ce} também é escolhida por meio da simulação. Finalmente, define-se o valor de 0,4 A/V.

A constante que multiplica a ε_{VC1C} é definida como S_1 ; esta é determinada na equação (6.21).

$$S_1 = \frac{V_{\text{máx.ampop}}}{V_{C1C\text{máx}}} = 0,029 \frac{V}{V} \quad (6.21)$$

S_2 é a constante que multiplica o ε_{LccC} , a qual é determinada na expressão (6.22).

$$S_2 = \frac{S_1}{\alpha_{Ce}} = 0,073 \Omega \quad (6.22)$$

Limitam-se as freqüências de comutação do conversor a valores nos quais os semicondutores comutem sem problema. Desta forma, é definida a faixa máxima de histerese, a qual é calculada na equação (6.23).

$$\Delta\sigma_C = \frac{d_{\text{minC}}}{f_{\text{smínC}}} \cdot \left(S_2 \cdot \frac{V_{cc}}{L_{ccC}} - S_1 \cdot \frac{i_{LcaCp}}{C_{1C}} \right) = 0,51 V \quad (6.23)$$

Assim, são especificadas todas as variáveis necessárias visando realizar o projeto e implementação do retificador abaixador trifásico.

A seguir, detalha-se a forma de implementar os circuitos que definem as constantes de deslizamento, a superfície de deslizamento e o tempo morto.

6.4. OBTENÇÃO DE SINAIS E PROJETO DE CONTROLE

Os circuitos de controle utilizados na confecção do retificador abaixador trifásico são similares aos empregados no retificador abaixador monofásico. Nos dois projetos são utilizados amplificadores operacionais com o objetivo de implementar os filtros, multiplicadores, somadores e comparadores com histerese. O projeto deles é detalhado neste ponto.

6.4.1. Fase A e B

Como já foram mencionados no projeto de potência e na construção da superfície de deslizamento, os projetos das fases A e B são semelhantes. Por

esta razão serão descritas as formas de obter os sinais de tensão e corrente, assim como a implementação do circuito de controle só para fase A.

O circuito de potência e os sinais medidos da fase A (i_{LcaAm} , V_{cp1A} e i_{LccAm}) são apresentados na Fig. 6.2.

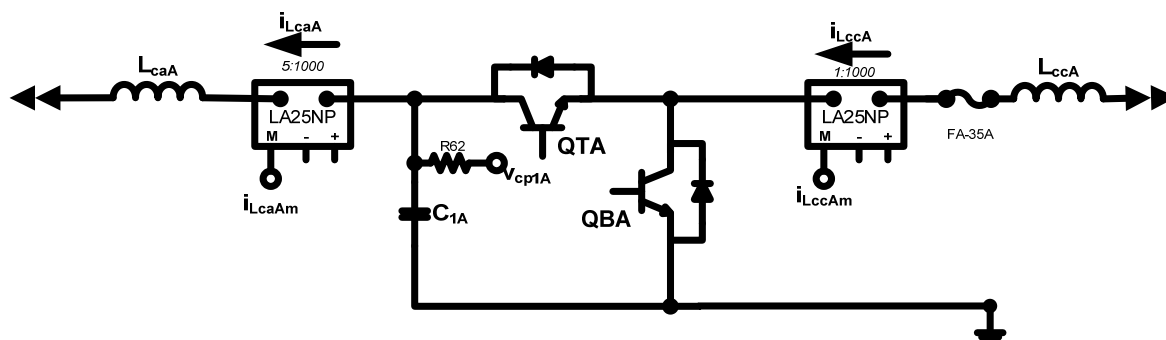


Fig. 6.2. Circuito elétrico de potência da fase A

6.4.1.1. Obtenção do erro da corrente i_{LccA}

A forma prática de obter ε_{iLccA} é exibido no circuito eletrônico da Fig. 6.3. O resistor $R_{ps3A} = 150 \Omega$, inserido no circuito, permite transformar o sinal atenuado de corrente do sensor Hall LA25NP, com ganho 1:1000, em uma tensão proporcional ao resistor R_{ps3A} . Desta forma, a tensão no terminal 3 do amplificador operacional U7A passa a ser $0,15 \cdot i_{LccA}$ V. O amplificador operacional U7A é um *buffer* de tensão, o qual permite isolar um estágio de alta impedância de saída e conectá-lo a uma carga de baixa impedância de entrada. Assim, a medida não é afetada pela impedância do circuito de controle.

No ponto N1A, tem-se o sinal de entrada do filtro passa-altos de segunda ordem (Butterworth). A tensão i_{LccpA} será utilizada como o sinal de entrada do circuito de proteção de sobrecorrente definido posteriormente.

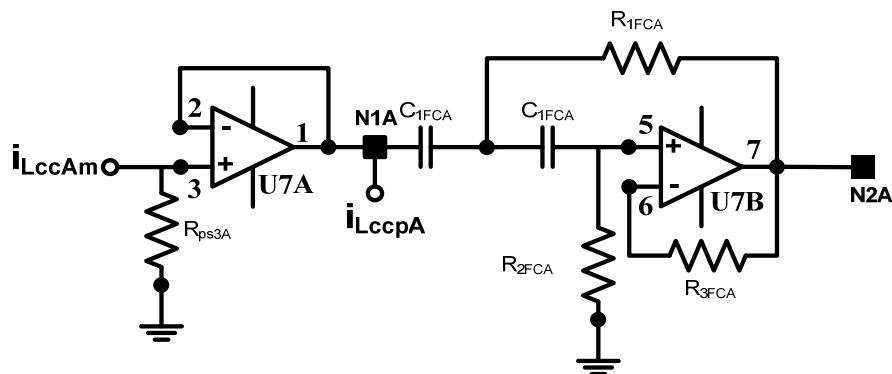


Fig. 6.3. Circuito eletrônico para obter o sinal ε_{iLccA} .

O filtro passa-altos Butterworth de segunda ordem, com ganho unitário, é utilizado com o fim de obter o sinal de erro ε_{iLCCA} [18]. Este possui uma frequência de corte definida em 1,2 kHz. Os parâmetros elétricos do filtro são: $C_{1FCA} = C_{2FCA} = 8,2 \text{ nF}$, $R_{1FCA} = 12 \text{ k}\Omega$, $R_{2FCA} = R_{3FCA} = 22 \text{ k}\Omega$. Logo a magnitude de tensão no ponto N2A é $0,15 \cdot \varepsilon_{iLCCA} \text{ V}$. Até este ponto o valor de S_5 é igual a 0,15 V motivo pelo qual será necessário multiplicar este valor por 2,15 para conseguir que S_5 seja igual 0,322 V/A (valor especificado por projeto). O ganho de 2,15 será inserido no circuito somador, dimensionado posteriormente.

6.4.1.2. Obtenção do erro da tensão V_{C1A}

O circuito elétrico ilustrado na Fig. 6.4 mostra a forma de obter ε_{VC1A} . A tensão V_{C1A} é atenuada na placa de potência, através do resistor $R_{d2A} = 330 \text{ k}\Omega$ (ver Fig. 6.2). O potenciômetro $R_{d2A} = 10 \text{ k}\Omega$, conectado em série a R_{d2A} é ajustado em 9,85 k Ω , de maneira a fixar no terminal 12 do amplificador operacional U7D uma tensão igual a $0,029 \cdot V_{C1A} \text{ V}$. O *buffer* seguidor de tensão leva uma imagem desta tensão ao ponto N3A, como mostra a Fig. 6.4.

No ponto N3A, o sinal de tensão é filtrado, através de um filtro passa-altos de segunda ordem de ganho unitário de forma que obtenha o sinal de erro da tensão V_{C1A} no ponto N4A. Os parâmetros elétricos utilizados na construção do filtro são: frequência de corte 0,9 kHz, $C_{1FVA} = C_{2FVA} = 12 \text{ nF}$, $R_{1FVA} = 12 \text{ k}\Omega$, $R_{2FVA} = R_{3FVA} = 22 \text{ k}\Omega$.

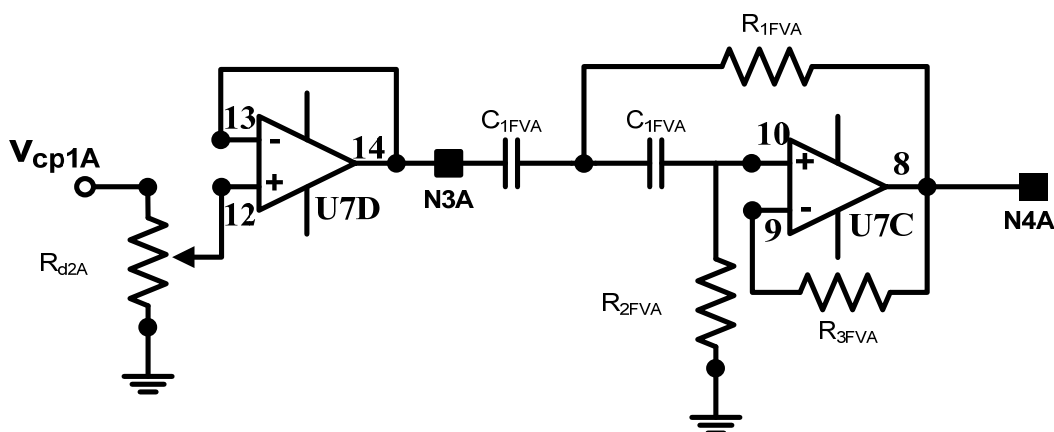


Fig. 6.4. Circuito elétrico para obter ε_{VC1A} .

Assim, a tensão no ponto N4A passa a ser $0,029 \cdot \varepsilon_{VC1A}$ V. Portanto, não é preciso alterar sua magnitude no circuito somador da Fig. 6.7, uma vez que a constante S_4 corresponde a $0,029$ V/V.

6.4.1.3. Obtenção do erro da corrente i_{LcaA}

A Fig. 6.5 exibe o circuito elétrico utilizado para obter ε_{iLcaA} . O sinal i_{LcaAm} representa a magnitude de corrente i_{LcaA} atenuada por meio do sensor Hall LA25NP com um ganho de 5:1000. Esta corrente circula pelo resistor R_{ps1A1} de 200Ω , o qual provoca uma queda de tensão igual a $1 \cdot i_{LcaA}$ V. O *buffer* leva esta tensão para o ponto N6A, isolando o sensor do circuito de controle.

O sinal V_{caAm} é uma imagem da tensão de entrada da fase A, a qual é atenuada por meio de um transformador trifásico conectado em delta. Esta é filtrada por meio de um filtro passa baixos de primeira ordem, ilustrado na Fig. 6.6. R_{potA1} é um potenciômetro, que permite incrementar o valor da tensão de referência até a magnitude nominal da corrente desejada, o valor de R_{potA1} é de $1 \text{ k}\Omega$.

O circuito do amplificador operacional U8D é um subtrator, que permite adicionar à tensão de referência, um sinal contínuo, tanto positivo ou negativo. Desta forma, é possível compensar o valor médio da corrente i_{LcaA} que é gerado pelo circuito. Os valores de resistência do somador devem ser todos iguais; utiliza-se $R_{sA5} = R_{sA6} = R_{sA7} = R_{sA8} = 12 \text{ k}\Omega$. Para gerar o sinal contínuo, são utilizados $R_{refA1} = R_{refA2} = 10 \text{ k}\Omega$ e $R_{potA2} = 10 \text{ k}\Omega$.

Portanto, no ponto N5A aparece uma tensão de referência igual à magnitude e formato da corrente desejada no lado CA. Adicionalmente, esta tensão possui um sinal contínuo oposto à tensão do ponto N6A. Assim, por meio do subtrator U8B, é possível eliminar a componente contínua da corrente que possa circular pelos indutores L_{caA} e L_{caB} .

O circuito subtrator do amplificador operacional U8B permite obter o erro da i_{LcaA} , através da subtração do sinal medido e o sinal de referência da corrente i_{LcaA} .

Os resistores do circuito subtrator U8B devem ser todos iguais, escolhendo-se $R_{sA1} = R_{sA2} = R_{sA3} = R_{sA4} = 3,9 \text{ k}\Omega$. Como resultado no ponto N7A

é obtida a tensão $1 \cdot \varepsilon_{iLcaA}$ V. Tendo em vista que $S_3 = 1,5$ V/A, é preciso inserir um ganho de 1,5 no circuito somador da Fig. 6.7.

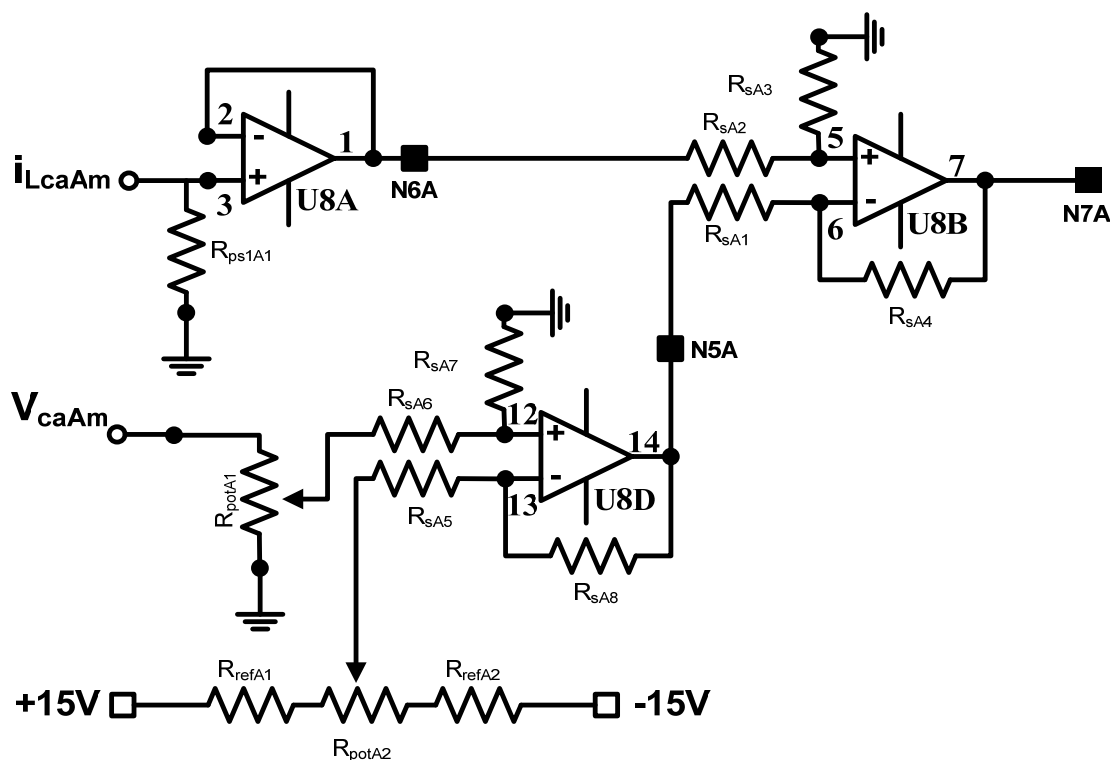


Fig. 6.5. Circuito eletrônico para obter ε_{iLcaA} .

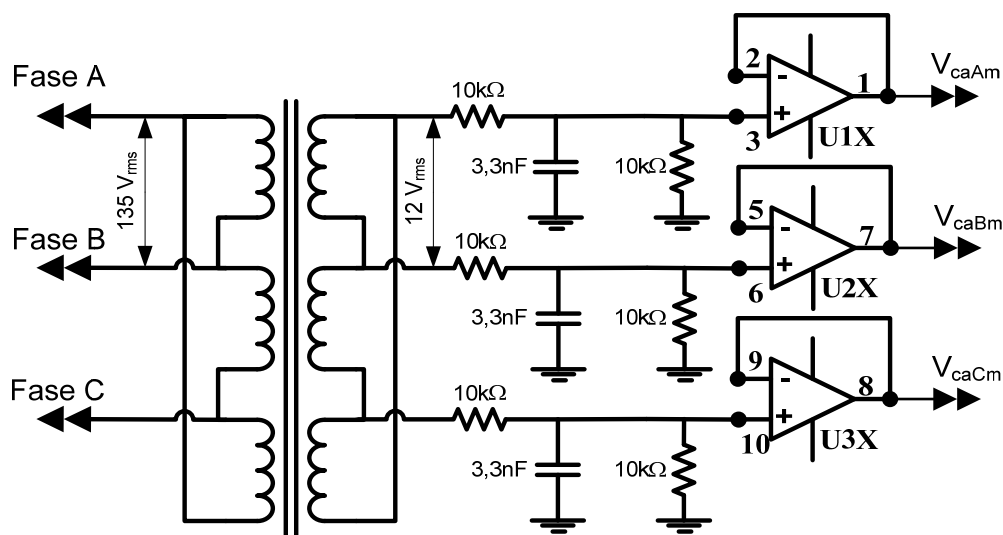


Fig. 6.6. Circuito eletrônico que permite obter os sinais de tensão de referência das correntes das fases A e B e tensão de referência da fase C.

6.4.1.4. Somador compensador e comparador com histerese da fase A

A Fig. 6.7 mostra o circuito somador, que é utilizado visando construir a superfície de deslizamento. Na mesma figura, é representado o comparador com histerese (amplificador operacional U9), que é usado para limitar a frequência de comutação, de forma que o conversor fique operando dentro de uma faixa de histerese, previamente estabelecida. Esta restrição na frequência de comutação está diretamente relacionada com a frequência de comutação máxima dos semicondutores utilizados.

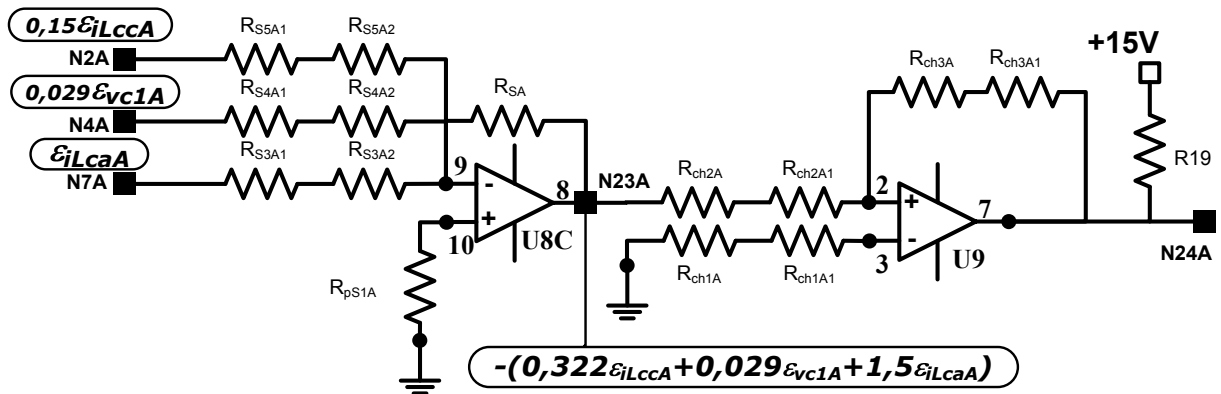


Fig. 6.7. Circuito somador e comparador com histerese não inversor, da fase A.

A equação (6.24) permite calcular o valor da tensão obtida no ponto N23A, por meio do circuito somador. Os valores de resistência utilizados são: $R_{S5A1} = 2,2 \text{ k}\Omega$, $R_{S5A2} = 2,5 \text{ k}\Omega$, $R_{S4A1} = 1,8 \text{ k}\Omega$, $R_{S4A2} = 10 \text{ k}\Omega$, $R_{S3A1} = 3,3 \text{ k}\Omega$, $R_{S3A2} = 3,3 \text{ k}\Omega$ e $R_{SA} = 10 \text{ k}\Omega$. A tensão do ponto N23A representa a superfície de deslizamento da fase A, a qual define a operação do circuito desta fase.

$$V_{N23A} = - \left[\left(\frac{R_{SA}}{R_{S5A1} + R_{S5A2}} \right) \cdot V_{N2A} + \left(\frac{R_{SA}}{R_{S4A1} + R_{S4A2}} \right) \cdot V_{N4A} + \left(\frac{R_{SA}}{R_{S3A1} + R_{S3A2}} \right) \cdot V_{N7A} \right] \quad (6.24)$$

O comparador com histerese não-inversor é implementado utilizando o amplificador operacional U9 (LM311), o qual deve operar com uma tensão de histerese de 2,15 V. Os valores de resistores utilizados são $R_{ch1A} = R_{ch2A} = 3,9 \text{ k}\Omega$, $R_{ch1A1} = R_{ch2A1} = 1,2 \text{ k}\Omega$ e $R_{ch3A} = R_{ch3A1} = 33 \text{ k}\Omega$. O LM311 é um CI de coletor aberto, portanto é preciso aplicar uma tensão de +15 V na saída (terminal 7) com

uma resistência em série de 1,8 k Ω (R19) com o fim de limitar a corrente da fonte. A saída no ponto N24A é um sinal quadrado de amplitude de -15 V a +15 V.

6.4.1.5. Circuito de tempo morto e sinal complementar da fase A

O circuito da Fig. 6.8 é utilizado para gerar um tempo morto na subida do sinal de comando, além de permitir gerar o sinal complementar que alimentará o *driver* SKHI 20opA.

No ponto N24A tem-se o sinal do comando gerado pelo comparador com histerese com configuração não inversora. Dado que os inversores *Schmitt Trigger* utilizados só aceitam tensões positivas, é necessário o uso do diodo Drc1A, o qual recorta o sinal negativo. Desta forma o sinal de comando fica entre 0 e +15 V. O valor escolhido para R_{rc1A} é de 2,7 k Ω .

A operação do circuito foi detalhada anteriormente no protótipo monofásico. Basicamente, os inversores permitem adicionar um tempo morto no sinal de subida e gerar o sinal complementar. Os Inversores U1A, U1B, U1C, U1D e U1E são parte do CI MC14584B. Os parâmetros escolhidos para o circuito de tempo morto são: R_{tm1A} = R_{tm2A} = 5,6 k Ω e C_{tm1A} = C_{tm2A} = 100 pF.

Os amplificadores operacionais U2A e U2B são portas E do CI CD4081B as quais são ativadas ou desativadas pelo sinal de comando ou pelo circuito de proteção da corrente i_{LCC} . A saída do circuito de proteção da corrente i_{LCC} é o ponto N25A, o qual será detalhado posteriormente. O valor definido para o resistor R23 é de 1 k Ω , sendo utilizado com o objetivo de limitar a corrente da fonte de +15 V.

Os sinais de gatilho QTA e QBA alimentam o *driver* SKHI 20opA da Semikron, o qual permite gerar os sinais de gatilho para os interruptores (IGBT – IRGP50B60PD1).

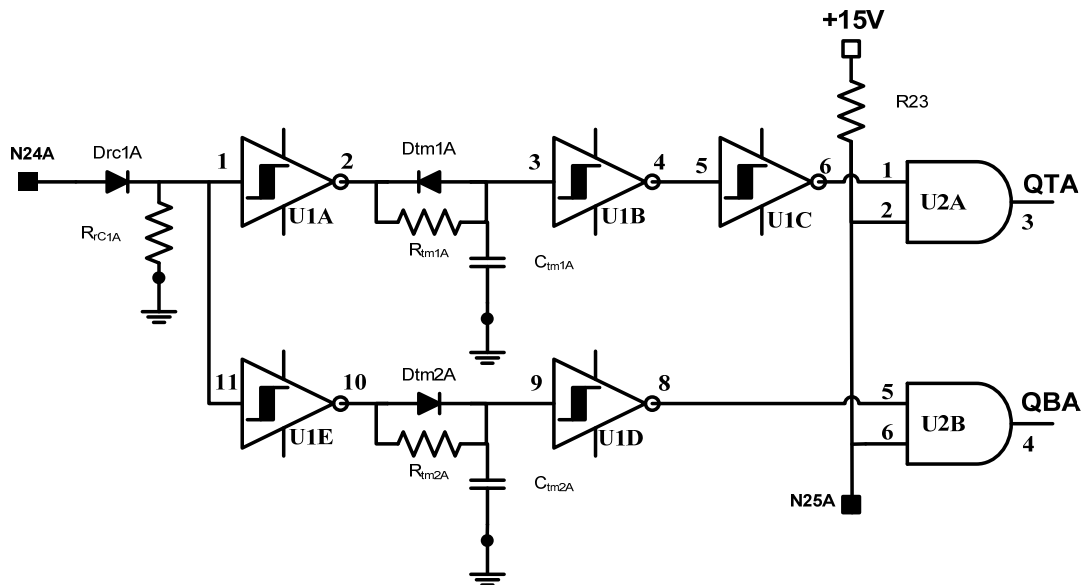


Fig. 6.8. Circuito do sinal de tempo morto e do sinal de comando complementar.

6.4.1.6. Circuito de proteção para a corrente $i_{L_{CCA}}$

A Fig. 6.9 mostra o circuito de proteção contra sobrecorrentes no indutor L_{CCA} , o qual tem a função de evitar as elevadas intensidades de correntes na partida do circuito. Este opera comparando o valor de pico da corrente $i_{L_{CCA}}$, registrado pelo sensor LA25NP no ponto N1A, por meio da variável $i_{L_{ccpA}}$, com uma magnitude de tensão previamente estabelecida, a qual é equivalente à corrente máxima permitida através do indutor.

O sinal $i_{L_{ccpA}}$ é aplicado na entrada do circuito retificador da Fig. 6.9 e comparado com um valor de referência previamente estabelecido. Por meio do amplificador operacional U4 (comparador com histerese), gera-se um sinal alto quando a corrente $i_{L_{CCA}}$ excede a máxima corrente permitida no indutor L_{CCA} . Neste instante, é aplicado um pulso na base do transistor Tpc1A, desabilitando o comando.

O valor máximo da corrente $i_{L_{CCA}}$ esperado é de 16,7 A. Portanto, a tensão de referência é calibrada em 3,5 V, a qual é equivalente a uma corrente de 23,3 A. Agora os parâmetros do comparador com histerese são ajustados para gerar um pulso alto quando a corrente exceder o valor de 23,7 A (ou 3,55 V no circuito de proteção) e gerar um pulso baixo quando a corrente for inferior a 22,2 A (ou 3,33 V).

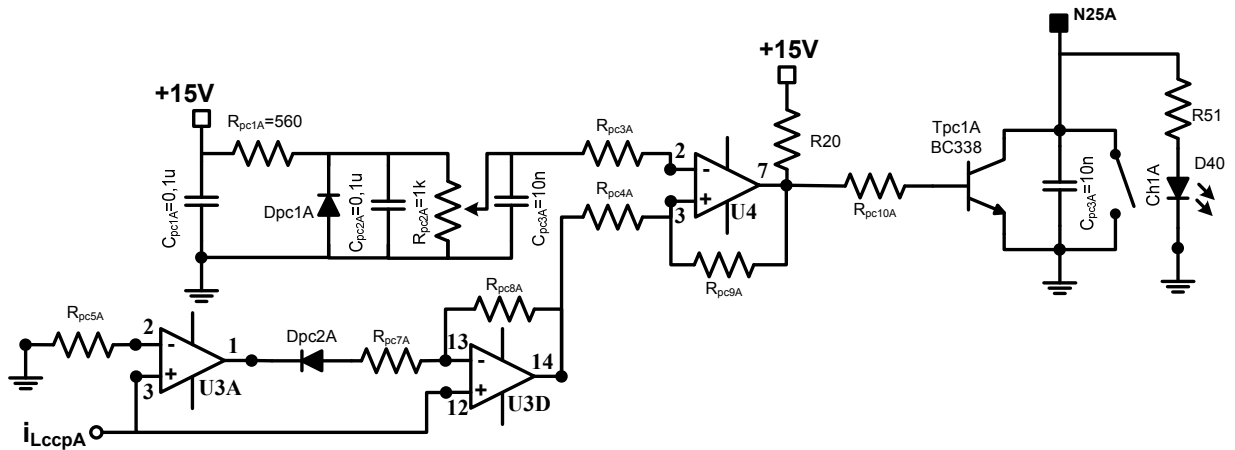


Fig. 6.9. Circuito de proteção de sobrecorrentes através L_{ccA} .

Os valores escolhidos para os resistores do circuito retificador são: $R_{pc5A} = R_{pc7A} = 34 \text{ k}\Omega$ e $R_{pc8A} = 68 \text{ k}\Omega$. O circuito comparador com histerese é ajustado por meio das seguintes resistências: $R_{pc3A} = R_{pc4A} = 1 \text{ k}\Omega$ e $R_{pc9A} = 82 \text{ k}\Omega$. O resistor R_{pc10A} é utilizado para controlar a corrente de base do transistor; o valor dele é $1 \text{ k}\Omega$.

A fim de visualizar quando se opera o circuito de proteção de sobrecorrentes, é inserido um diodo *Led* em paralelo com o ponto N25A.

6.4.2. Fase C

O controle da fase C é encarregado de manter no capacitor C_{1C} uma tensão de referência senoidal sobreposta a uma componente contínua, a qual é refletida nos capacitores C_{1A} e C_{1B} . A superfície de deslizamento, que define o controle desta fase, só possui duas variáveis de controle, ε_{iLccC} e ε_{VC1C} (ver equação (6.12)). O parâmetro regente é ε_{VC1C} , motivo pelo qual seu erro será calculado, através da diferença de um sinal medido e um sinal de referência. O erro de i_{LccC} é calculado, por meio de um filtro passa-altos de primeira ordem, uma vez que se trata de uma variável secundária. O circuito elétrico de potência e as variáveis utilizadas no controle da fase C são apresentados na Fig. 6.10

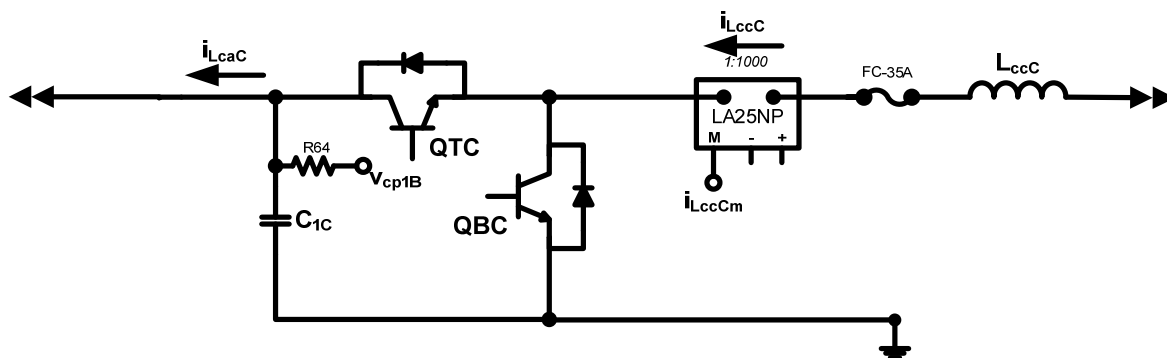


Fig. 6.10. Circuito elétrico de potência utilizado na fase C

A seguir, é detalhada a forma de obter os sinais dos erros para a implementação da superfície de deslizamento, além de se apresentar os circuitos que permitem gerar o tempo morto e os sinais de comando com a finalidade de efetuar o controle do circuito da fase C.

6.5. OBTENÇÃO DO ERRO DA CORRENTE i_{LccC}

A Fig. 6.11 mostra a forma de obter o erro da corrente i_{LccC} . O resistor $R_{ps3C} = 150 \Omega$ permite converter o sinal de corrente do sensor Hall LA25NP, com ganho 1:1000, em uma tensão proporcional ao resistor R_{ps3A} . Como resultado, a tensão no ponto N1C é $0,15 \cdot i_{LccC} \text{ V}$. Este sinal é aplicado na entrada do filtro passa-altos de primeira ordem, o qual é sintonizado numa frequência de corte de 232 Hz.

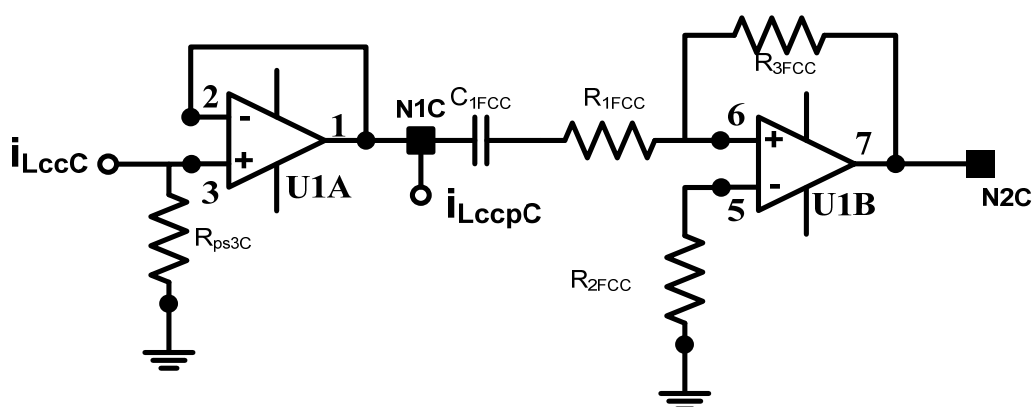


Fig. 6.11. Circuito elétrico para obter o sinal ε_{iLccC} .

Os parâmetros elétricos utilizados no filtro passa-altos de primeira ordem são: $C_{1FCC} = 56 \text{ nF}$, $R_{1FCC} = 10 \text{ k}\Omega$, $R_{3FCC} = 4,7 \text{ k}\Omega$ e $R_{2FCC} = 4,7 \text{ k}\Omega$.

Portanto, a magnitude de tensão encontrada no ponto N2C é de $-0,073 \cdot \varepsilon_{iLCC} \text{ V}$, motivo pelo qual não será necessário ajustar a constante que multiplica ε_{iLCC} , uma vez que $S_2 = 0,073 \text{ V/A}$.

6.5.1. Obtenção do erro da tensão V_{C1C}

O método utilizado que visa obter o erro da tensão no capacitor C_{1C} é mais elaborado, já que é necessário gerar um sinal alternado com um nível contínuo. A Fig. 6.12 ilustra a forma de obter o sinal do erro da tensão no capacitor C_{1C} .

O sinal V_{cp1C} corresponde à tensão atenuada no capacitor C_{1C} , por meio do resistor $R_{64} = 330 \text{ k}\Omega$ (ver Fig. 6.10) e o potenciômetro $R_{d2C} = 10 \text{ k}\Omega$, o qual permite fixar a tensão de entrada no terminal 12 do amplificador operacional U1D em 10 V de pico. O amplificador operacional U1D é utilizado como *buffer* de tensão para evitar alterações no sinal causadas pela impedância do circuito de controle.

O sinal V_{caCm} é obtido do circuito desenhado na Fig. 6.6 e ajustado, através do potenciômetro R_{potC1} de 1 k Ω , fixado numa tensão de 3,19 V de pico. Esta magnitude corresponde à atenuação da tensão da componente alternada de V_{C1C} ($V_{cap} = 110 \text{ V}$) em 0,029 vezes (valor de S_1).

O circuito inferior da Fig. 6.12, o qual é alimentado por uma fonte de 15 V, permite ajustar a tensão contínua em 6,815 V, através do potenciômetro $R_{rc2C} = 1 \text{ k}\Omega$. Este valor é calculado como a tensão contínua do capacitor C_{1C} , igual a 235 V, multiplicada pela constante S_1 .

A tensão de referência do ponto N5C é subtraída ao sinal do ponto N3C através do subtrator U1C, gerando no ponto N4C o sinal de erro com valor igual a $0,029 \cdot \varepsilon_{vC1C} \text{ V}$. Os valores de resistores utilizados nos amplificadores operacionais U1C e U2A são $R_{sC1} = R_{sC2} = \dots = R_{sC8} = 3,9 \text{ k}\Omega$.

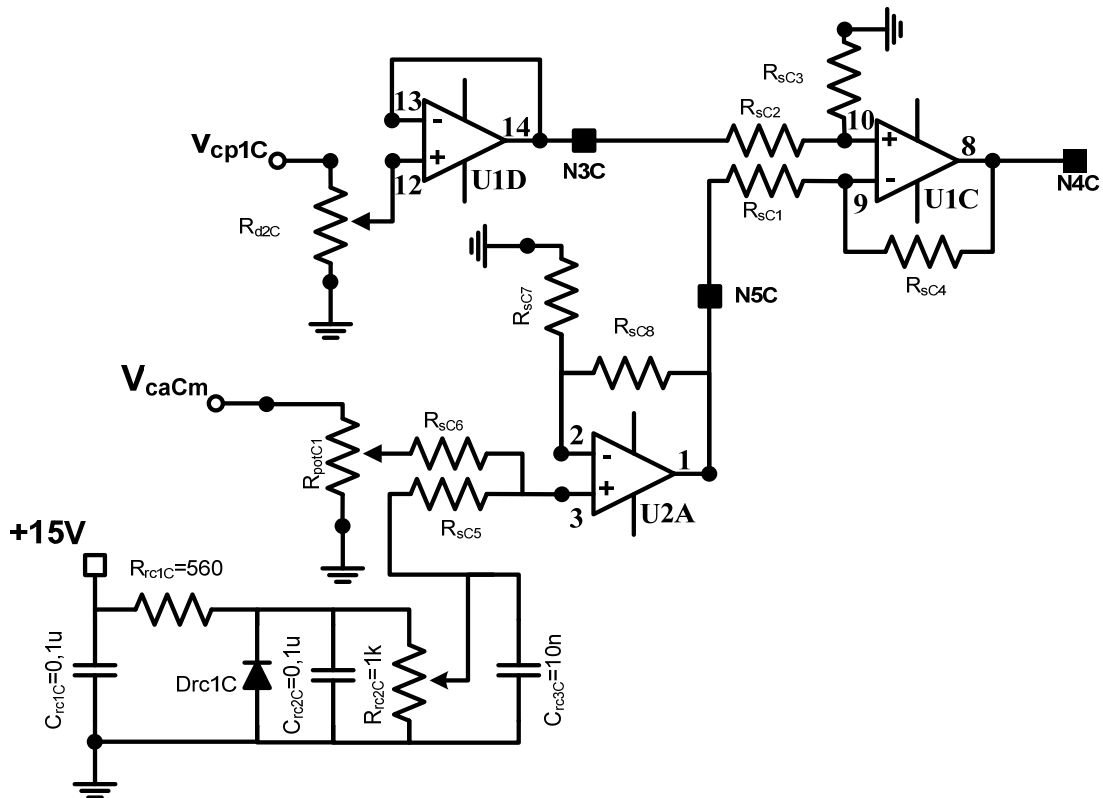


Fig. 6.12. Circuito eletrônico para obter o sinal ε_{Vc1A} .

6.5.1.1. Somador compensador e comparador com histerese da fase C

O circuito responsável por gerar o sinal de comando para os interruptores da fase C é apresentado na Fig. 6.13 na qual se ilustram o circuito somador, que permite implementar a superfície de deslizamento da fase C e um circuito comparador inversor com histerese que gera os pulsos de comando.

Devido às constantes de deslizamento S_1 e S_2 encontrarem-se em seus valores definidos por projeto, só é preciso subtrair os sinais do ponto N4C e N2C para obter a superfície de deslizamento que representa o comportamento do conversor da fase C. Assim o resultado no ponto N23C é uma tensão igual a $(0,073 \cdot \varepsilon_{iLccC} + 0,029 \cdot \varepsilon_{Vc1C})$ V.

Inicialmente, os erros foram definidos como negativos, de forma que é preciso utilizar um circuito comparador inversor com histerese, com o fim de obter o sinal de comando. Nesta fase, a faixa de histerese é definida em 0,51 V. Visando conseguir esta magnitude, os valores de resistência utilizados são: $R_{ch1C} = R_{ch2C} = 1 \text{ k}\Omega$, $R_{ch1C1} = R_{ch2C1} = 0,1 \text{ k}\Omega$ e $R_{ch3C} = R_{ch3C1} = 33 \text{ k}\Omega$.

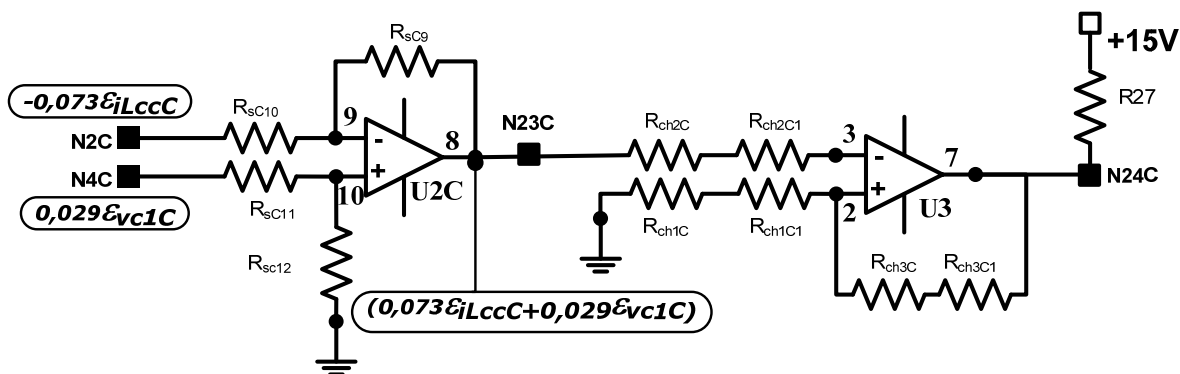


Fig. 6.13. Circuito somador e comparador inversor com histerese da fase C.

Os valores de resistência utilizados no circuito somador U2C devem ser todos iguais, e também são definidos como, $R_{sC9} = R_{sC10} = R_{sC11} = R_{sC12} = 3,9 \text{ k}\Omega$.

O amplificador operacional utilizado para implementar o comparador inversor com histerese é o CI LM311 de coletor aberto, razão pela qual é necessário aplicar uma tensão na saída (terminal 7). Para este caso, é aplicada uma tensão de +15 V, já disponível no circuito. Uma resistência de $1,8 \text{ k}\Omega$, definida como R27, é inserida em série com a fonte de +15 V com o objetivo de limitar a corrente.

Na fase C, é utilizado o mesmo circuito que gera o tempo morto e o sinal complementar, os quais são detalhados na fase A, item 6.4.1.5. Da mesma forma é implementada uma proteção de sobrecorrente para I_{LccC} , idêntica à empregada na fase A, item 6.4.1.6.

6.6. PARTIDA DO CONVERSOR TRIFÁSICO

Ao ligar o protótipo trifásico, devem-se seguir algumas recomendações, de maneira que evite danificar os componentes do circuito. Estas são detalhadas a seguir:

1. No primeiro passo deve-se alimentar o circuito de controle;
2. Com o circuito de controle energizado, verifica-se que os sinais das tensões de referência se encontram em seus valores especificados por projeto;
3. Posteriormente é alimentado o lado CC, por meio de uma fonte eletrônica controlada, fixando sua tensão em 75 V;

4. Lembre-se que existem três chaves manuais nas placas de controle, as quais permitem inibir ou habilitar o comando. Estas são definidas como Ch1A, Ch1B e Ch1C. Visualiza-se na Fig. 6.9 a chave Ch1A. Quando as chaves se encontram fechadas, os pontos N25A, N25B e N25C estão aterrados. Portanto, os pulsos de comandos estão inibidos nas três fases. Inicialmente, habilita-se o comando da fase C. Assim, o conversor da fase C impõe no capacitor C_{1C} uma tensão contínua de 235 V, a qual é fixada nos capacitores C_{1A} e C_{1B} ;
5. A seguir, são habilitados os comandos das fases A e B simultaneamente. Neste instante, o conversor se encontra operando em vazio;
6. Incrementa-se gradualmente a tensão alternada de cada linha, por meio de um autotransformador de 0-380 V, ligado em série com um transformador trifásico conectado em estrela, como mostra a Fig. 6.14;
7. Finalmente, incrementam-se gradualmente as referências das correntes i_{LcaA} e i_{LcaB} até atingir seu valor nominal especificado por projeto.

Se o conversor operar como inversor elevador trifásico, é preciso inverter os sinais de referência das correntes das fases A e B. De igual forma, é necessário conectar cargas trifásicas no secundário do transformador no caso de a fonte de alimentação ser unidirecional.

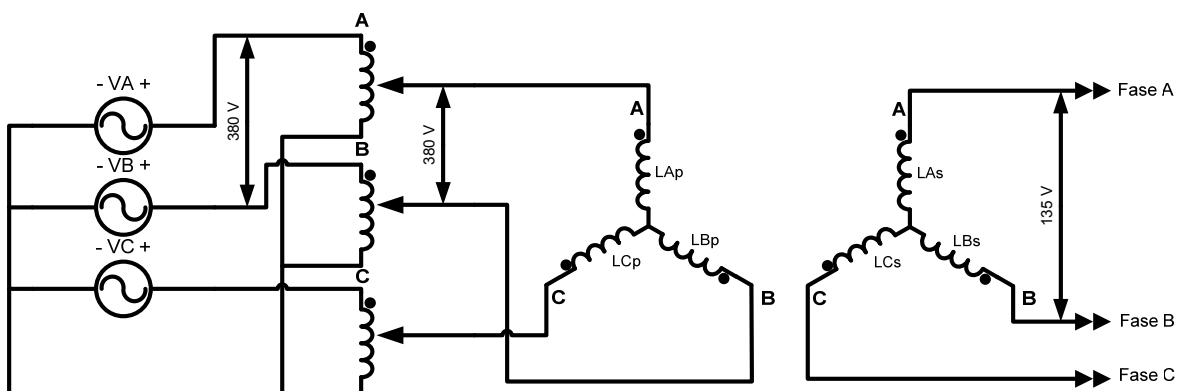


Fig. 6.14. Circuito elétrico para alimentar o retificador abaixador trifásico.

6.6.1. Resultados experimentais

É construído um protótipo trifásico de acordo com as especificações detalhadas neste capítulo. Os resultados do protótipo, operando como retificador abaixador trifásico e como inversor elevador trifásico, são ilustrados em forma gráfica nos itens 6.6.1.1 e 6.6.1.2, respectivamente. Desta maneira, é possível ter uma comprovação real do princípio de operação do conversor operando em regime permanente, além de perceber alguns fenômenos que dificilmente podem ser visualizados na simulação devido à não linearidade dos componentes elétricos utilizados.

O protótipo trifásico é projetado com o fim de operar com uma potência nominal de 600 W. Devido a problemas de ruídos irradiados, são provocadas deformações no sinal de referência e alterações nos sinais dos erros, os quais definem a superfície de deslizamento. Por isso, só foi possível operar com a metade da potência nominal. Apesar de trabalhar só com a metade da potência nominal, o controle por regime de deslizamento permite impor o formato da corrente em níveis baixos de potência, ao contrário do controle clássico, no qual é preciso levar a operação do conversor a um ponto de operação previamente estabelecido. Desta forma, é possível conseguir resultados aceitáveis, com níveis de potência inferior ao nominal.

Lembre-se que, ao mudar a operação do conversor, os parâmetros elétricos do circuito de potência e de controle não foram modificados, só foi alterado o sentido das referências das correntes i_{LcaA} e i_{LcaB} .

6.6.1.1. Operação como retificador

Ajusta-se o sentido das correntes i_{LcaA} e i_{LcaB} , para que o protótipo opere como retificador abaixador. Para comprovar os resultados gráficos obtidos na teoria e simulação, foram registradas as curvas mais relevantes, as quais permitem ilustrar a operação do conversor.

A Fig. 6.15 apresenta as freqüências de comutação das correntes i_{LccA} , i_{LccB} e i_{LccC} em 0° , 90° , 180° e 270° .

A Tabela 6.1 apresenta de forma detalhada os valores de freqüência nos cruzamentos por zero e nos picos positivo e negativo das correntes CC. Pode-se observar que as freqüências de comutação são bastante inferiores aos valores

especificados no projeto. Justifica-se esta diminuição pelas razões seguintes: utilização do circuito que gera o comando complementar e tempo morto, o qual provoca um retardo nos pulsos de comando e a atenuação dos sinais medidos através dos sensores de efeito Hall. Outro circuito que diminui a frequência de comutação é o comparador com histerese da fase C. Na implementação deste comparador, foi incrementada sua banda de histerese, o que provocou uma queda na frequência de comutação.

A Fig. 6.16 ilustra o formato das tensões dos interruptores SW1 e SW2, da fase A. Observa-se que os interruptores comutam em forma complementar, a qual comprova a operação do circuito da Fig. 6.8. Só se apresentam a forma de onda das tensões da fase A. As tensões das fases B e C encontram-se defasadas em 120° e 240° e possuem o mesmo formato.

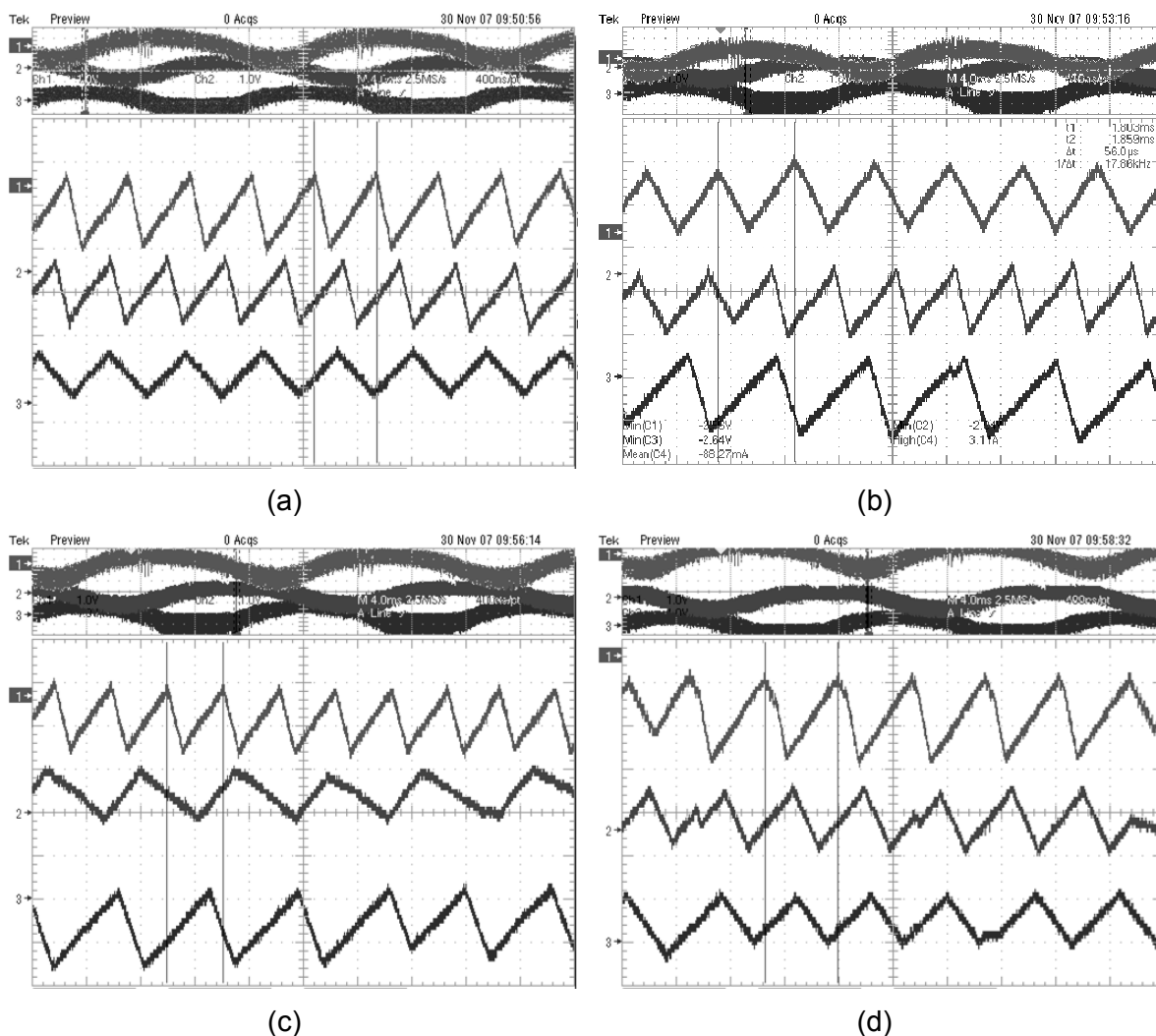


Fig. 6.15. Formas de onda das correntes i_{LcCA} , i_{LcCB} e i_{LcCC} em diversos ângulos de fase que se consiga a frequência de comutação. a) em 0° , b) 90° , c) 180° e d) 270° . Escalas 1 V/div., 40 μ s/div.

Tabela 6.1. Frequências de comutação das correntes i_{LcCA} , i_{LcCB} e i_{LcCC} .

Corrente \ Frequência	Vazio	0° (kHz)	90° (kHz)	180° (kHz)	270° (kHz)
i_{LcCA}	20,83	21,55	17,86	24,04	18,66
i_{LcCB}	21,19	19,53	15,06	25	20,49
i_{LcCC}	15,43	15,43	18,38	12,89	13,16

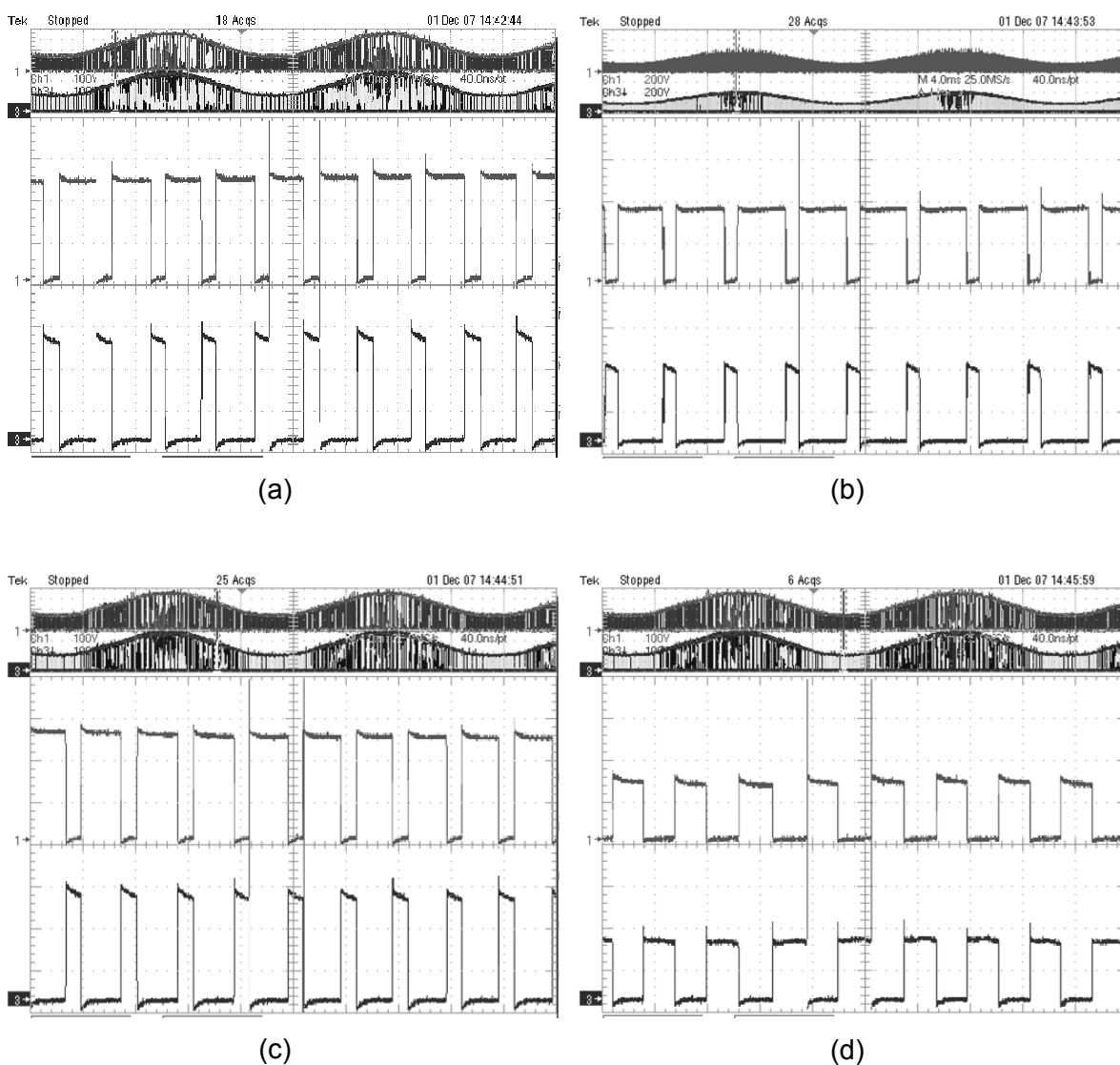


Fig. 6.16. Formas de onda das tensões nos interruptores SW1 e SW2, da fase A, em diversos ângulos, de modo que se meça a frequência de comutação. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 100 V/div., 40 μ s/div.

Na Fig. 6.17, ilustra-se o tempo morto na subida e descida das tensões nos interruptores. Este valor alcança a 100 ns na subida e 40 ns na descida, considerando-se como referência a curva inferior da figura. Este tempo morto é necessário para evitar curto-circuito de braço nos semicondutores utilizados.

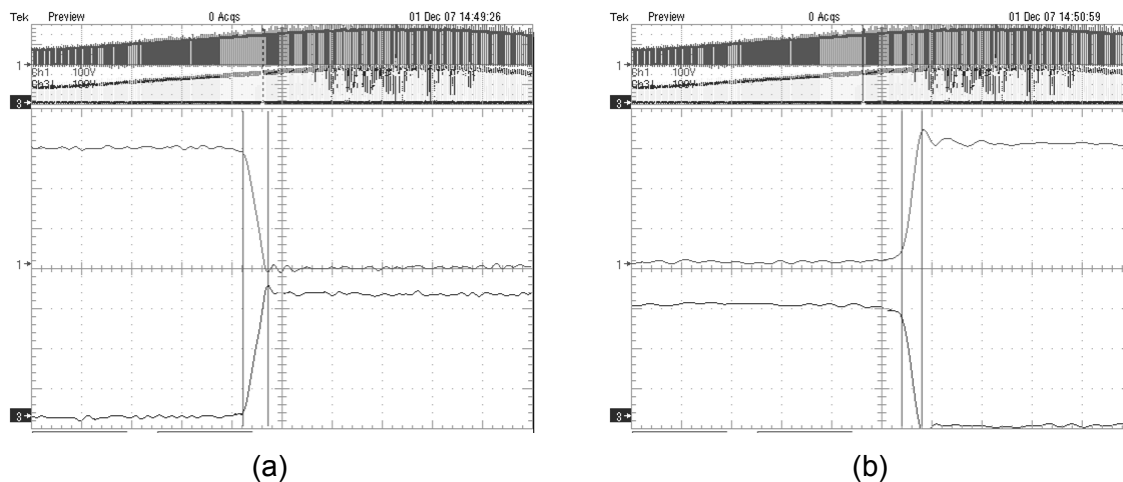


Fig. 6.17. Formas de onda do tempo morto. a) Escalas 100 V/div., 200 ns/div., b) Escalas 100 V/div., 100 ns/div.

A Fig. 6.18 mostra as correntes que circulam pelos indutores L_{CCA} , L_{CCB} e L_{CCC} . Este registro foi adquirido através de uma ponteira de corrente, ajustada em 100 mV/1A. O valor da corrente média é 1,3 A. A corrente máxima, no pico negativo, atinge os 20 A. Esta magnitude é bastante elevada devido à ondulação máxima de corrente, a qual alcança os 10 A, na fase C e 8 A nas fases A e B.

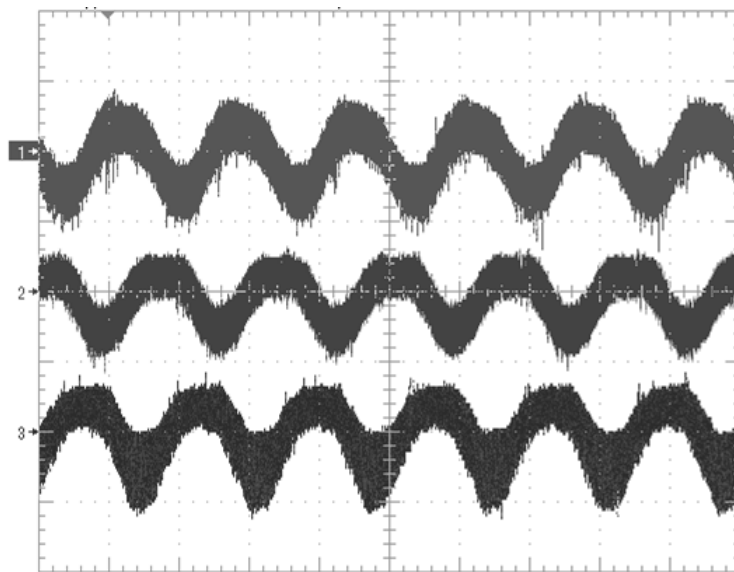


Fig. 6.18. Formas de onda das correntes $i_{L_{CCA}}$, $i_{L_{CCB}}$ e $i_{L_{CCC}}$, na operação como retificador abaixador trifásico. Escalas 2 V/div., 10 ms/div.

Na Fig. 6.19, é possível visualizar o formato das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} . Estas tensões são compostas por um sinal senoidal, com um pico de 110 V sobreposto a um sinal contínuo de 235 V.

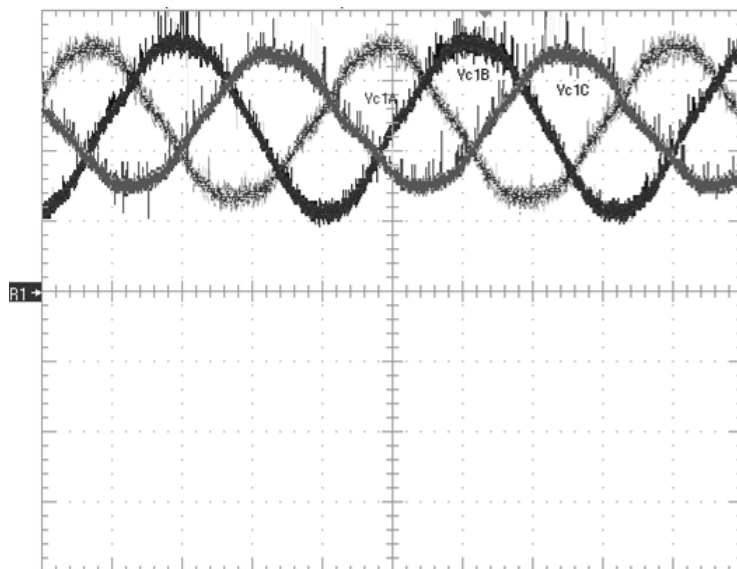


Fig. 6.19. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} na operação como retificador abaixador trifásico. Escalas 100 V/div., 4 ms/div.

As correntes i_{LcaA} , i_{LcaB} e i_{LcaC} são apresentadas na Fig. 6.20. Nesta, pode-se observar a baixa taxa de distorção harmônica e o formato senoidal das correntes de entrada. Desta forma, comprova-se o primeiro objetivo deste conversor, o qual é corrigir as correntes de entrada.

A operação como retificador abaixador trifásico é confirmada por meio da Fig. 6.21, em que a corrente fica em oposição à tensão, como é especificada no projeto. A Fig. 6.21 mostra que o fator de deslocamento está próximo de 1, o que ratifica o outro objetivo deste conversor, que é obter um fator de potência perto da unidade.

De acordo com as curvas apresentadas, é possível confirmar a apropriada operação do conversor operando como retificador abaixador trifásico.

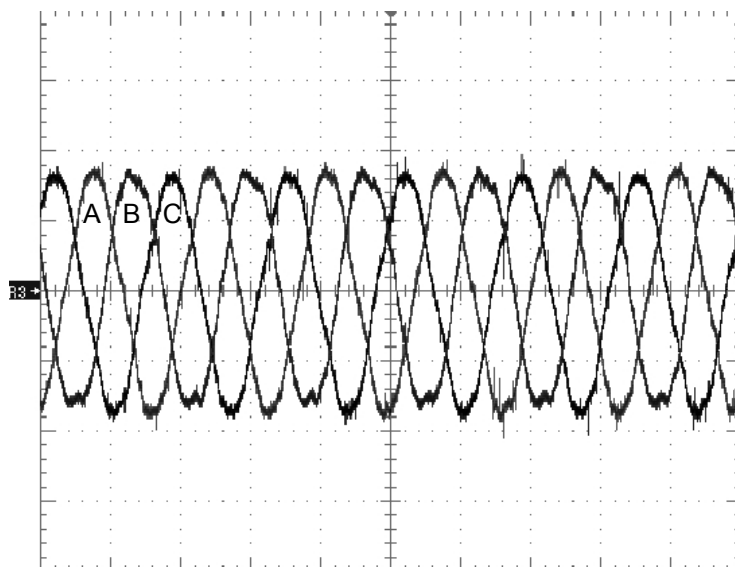


Fig. 6.20. Formas de onda das correntes de entrada CA, na operação como retificador abaixador trifásico. Escalas 1 A/div., 10 ms/div.

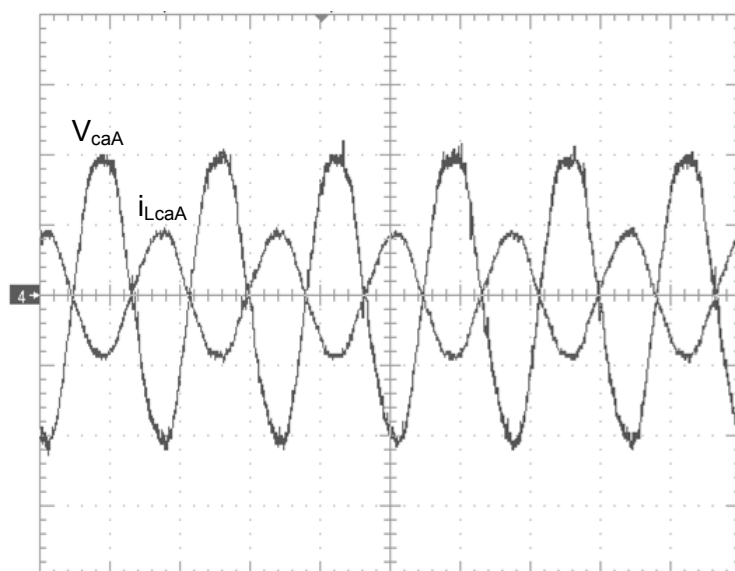


Fig. 6.21. Tensão e corrente na fase A, operando como retificador abaixador trifásico. Escalas 50 V/div., 2 A/div., 10 ms/div.

6.6.1.2. Operação como inversor

Ao se inverter o fluxo de potência, através da modificação dos sinais das correntes de referência i_{LcaA} , i_{LcaB} e i_{LcaC} , o conversor trifásico passa a operar como inversor elevador trifásico. São registradas as curvas similares apresentadas no item anterior, para verificar a operação como inversor elevador trifásico.

A Fig. 6.22 ilustra em detalhe as comutações, nos ângulos mais relevantes, das correntes i_{LccA} , i_{LccB} e i_{LccC} , especificando as frequências na passagem por zero

e nos picos positivo e negativo das correntes CC. Estes valores são apresentados na Tabela 6.2. Retira-se a coluna da frequência em vazio, uma vez que é a mesma apresentada na Tabela 6.1, esta é variável com o tempo, mas independente da operação do conversor. A tensão nos interruptores SW1 e SW2, da fase A, é exibida na Fig. 6.23.

As correntes que circulam pelos indutores CC são apresentadas na Fig. 6.24. De igual forma à operação como retificador, a ponteira de corrente é ajustada em 100 mV/1A. O valor médio das correntes nos indutores é 1,2 A, aproximadamente. O valor máximo das correntes nas fases A e B é de 18 A, com uma ondulação máxima de 8 A. Na fase C, o valor máximo da corrente alcança uma magnitude de 20 A, com uma ondulação máxima de 10 A.

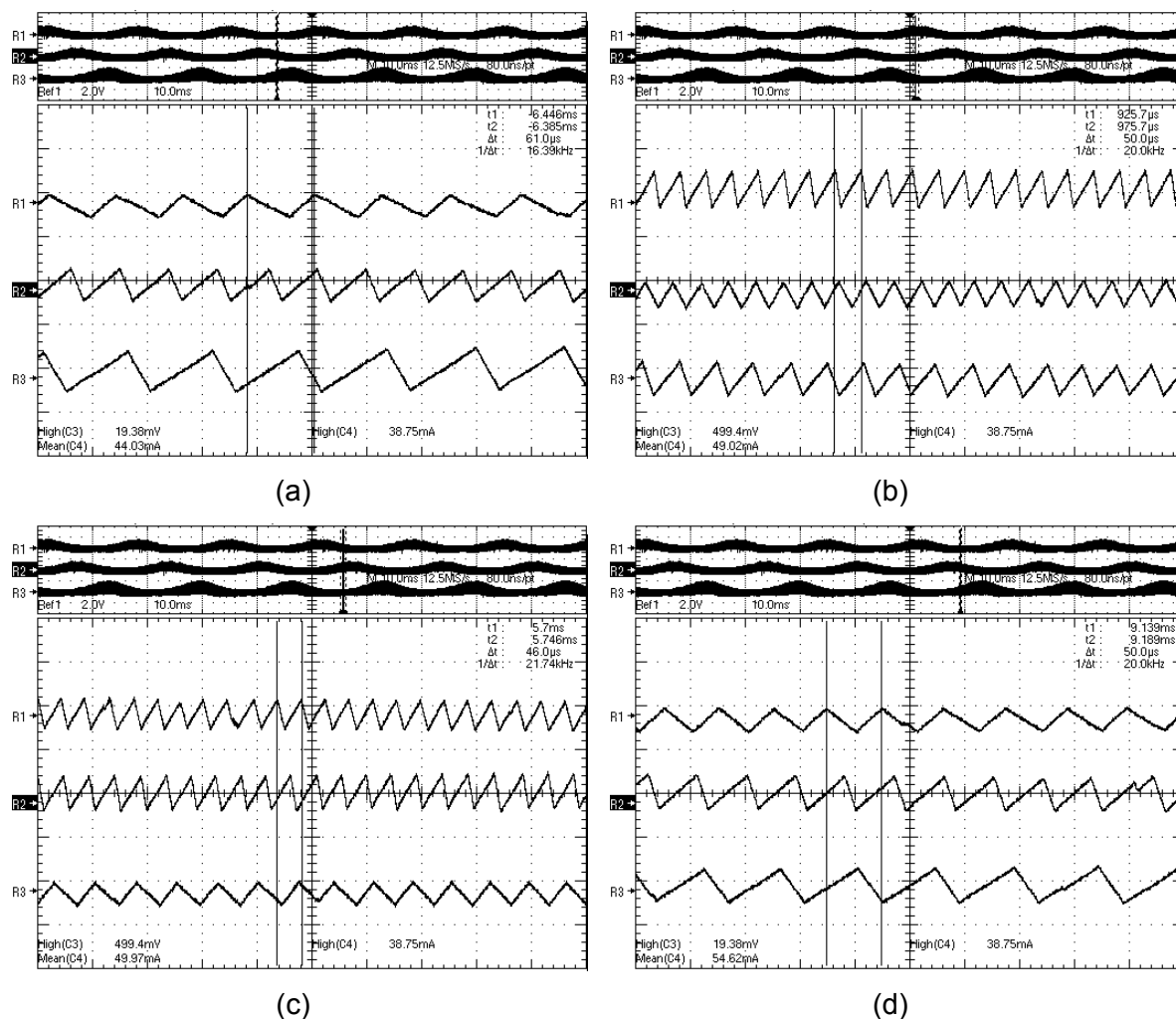


Fig. 6.22. Formas de onda das correntes i_{LCA} , i_{LCCB} e i_{LCC} na operação como inversor elevador trifásico, em diversos ângulos para medir a frequência de comutação. a) em 0°, escala 50 μs/div., b) 90°, escala 100 μs/div., c) 180°, escala 100 μs/div. e d) 270°, escala 50 μs/div.. Escalas 2 V/div.

Tabela 6.2. Freqüências em distintos ângulos de comutação das correntes i_{LccA} , i_{LccB} e i_{LccC} , na operação como inversor.

Freqüência Corrente	0° (kHz)	90° (kHz)	180° (kHz)	270° (kHz)
i_{LccA}	16,39	20	21,74	20
i_{LccB}	21,74	21,28	21,74	18,52
i_{LccC}	15,15	10,64	14,29	13,7

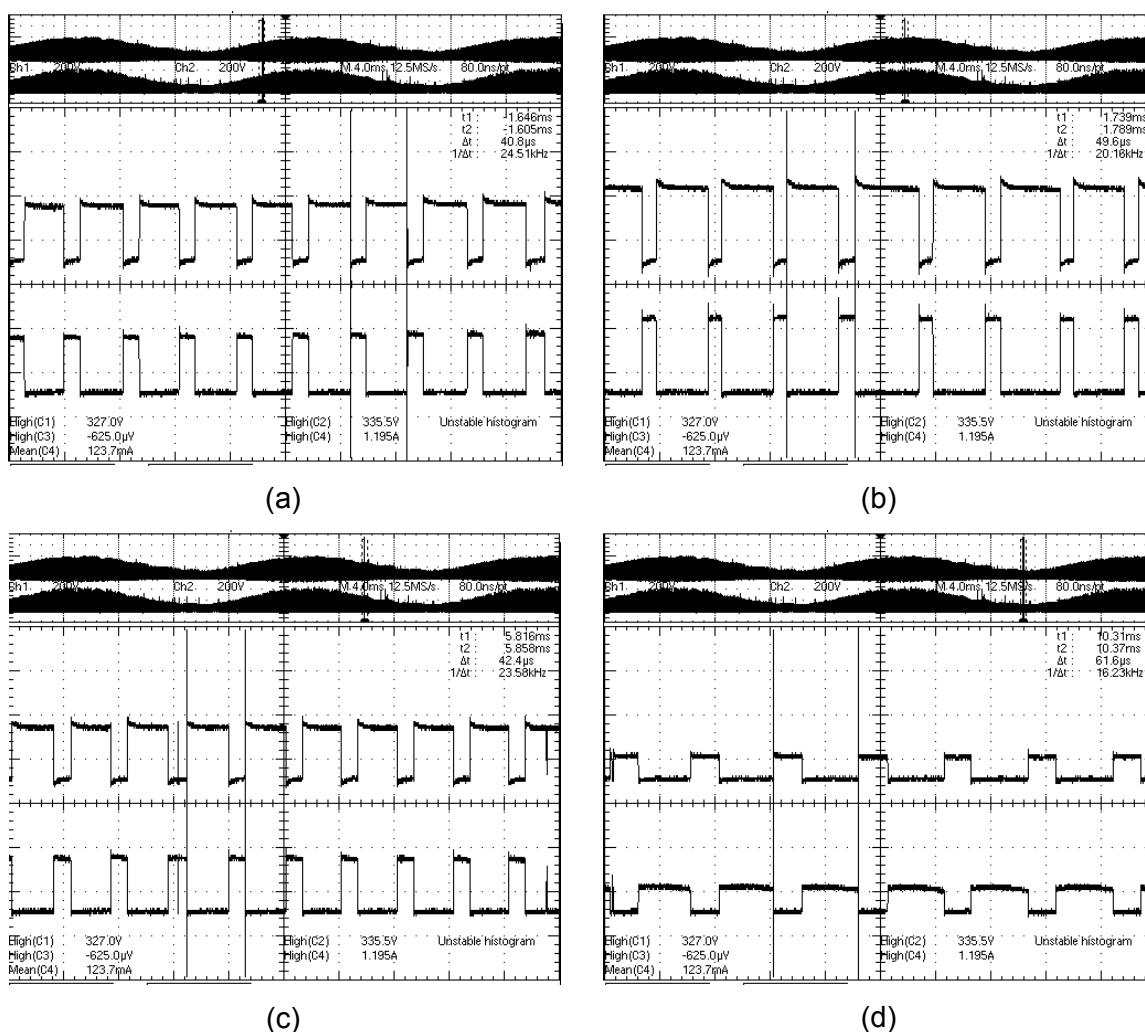


Fig. 6.23. Formas de onda das tensões em SW1 e SW2, da fase A na operação como inversor elevador trifásico. a) em 0°, b) 90°, c) 180° e d) 270°. Escalas 200 V/div., 40 μs/div.

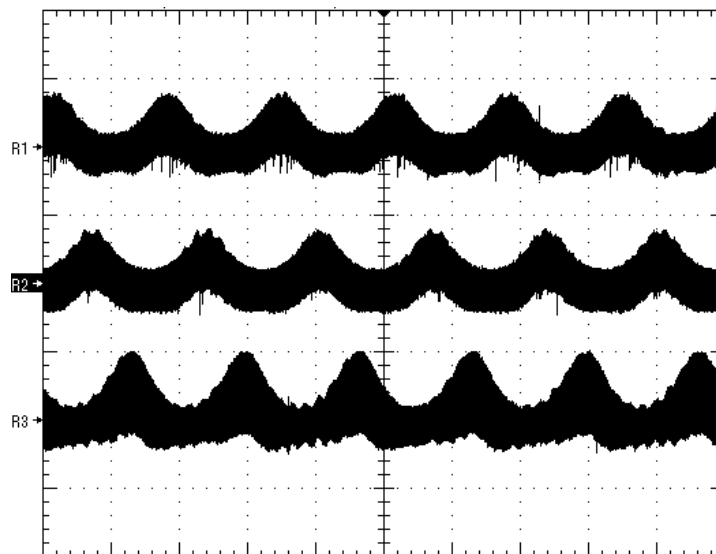


Fig. 6.24. Formas de onda das correntes i_{LcCA} , i_{LcCB} e i_{LcCC} , na operação como inversor elevador trifásico. Escala 2 V/div., 10 ms/div.

A Fig. 6.25 mostra as tensões nos capacitores C_{1A} , C_{1B} e C_{1C} . De forma análoga ao que ocorre na operação como retificador, esta tensão é composta por um sinal senoidal, com um pico de tensão de 110 V mais um sinal contínuo de 235 V.

As correntes i_{LcaA} , i_{LcaB} e i_{LcaC} são apresentadas na Fig. 6.26. Seu formato é senoidal, o que denota uma baixa THD, podendo-se afirmar, desta forma, que o conversor pode operar como inversor elevador trifásico, bastando inverter-se o sentido de suas correntes de referência.

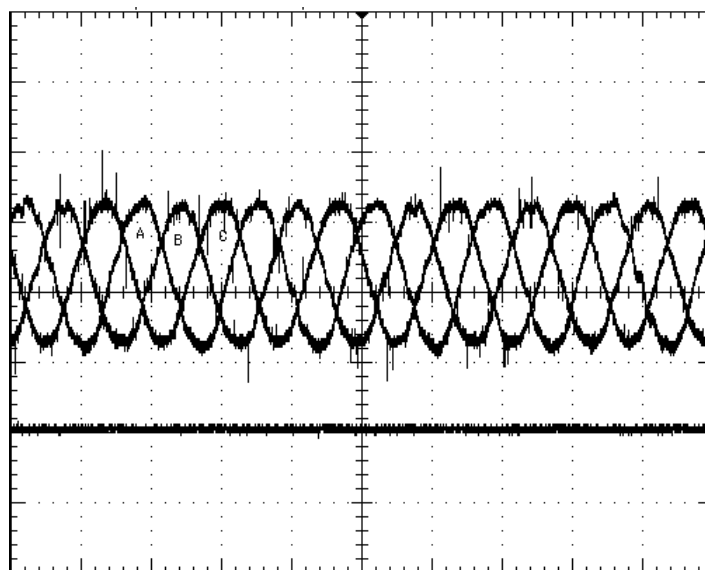


Fig. 6.25. Formas de onda das tensões nos capacitores C_{1A} , C_{1B} e C_{1C} na operação como inversor elevador trifásico. Escalas 100 V/div., 10 ms/div.

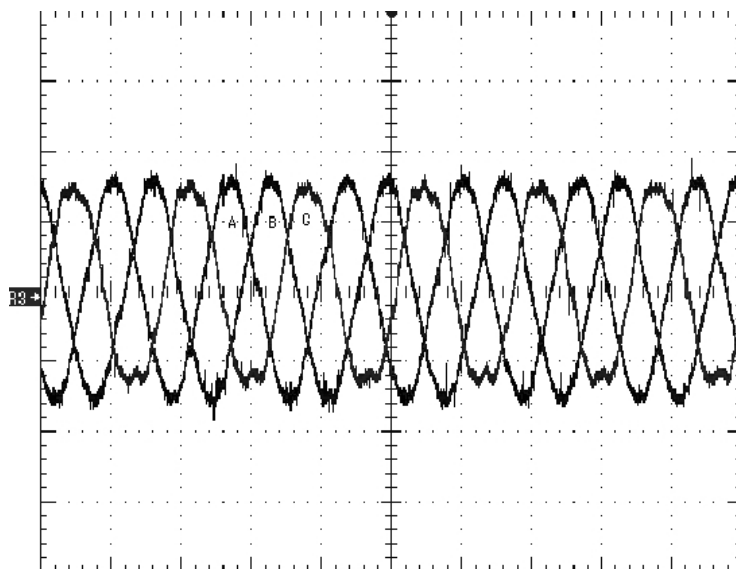


Fig. 6.26. Formas de onda das correntes de entrada CA, na operação como inversor elevador trifásico. Escalas 1 A/div., 10 ms/div.

A Fig. 6.27 apresenta as formas de onda de tensão e corrente na fase A, visualizando-se o deslocamento da tensão e corrente, nesta fase. Através da figura, pode-se apreciar que o fator de deslocamento está próximo a unidade, o que confirma que o conversor consegue corrigir o fator de potência, operando como inversor elevador trifásico.

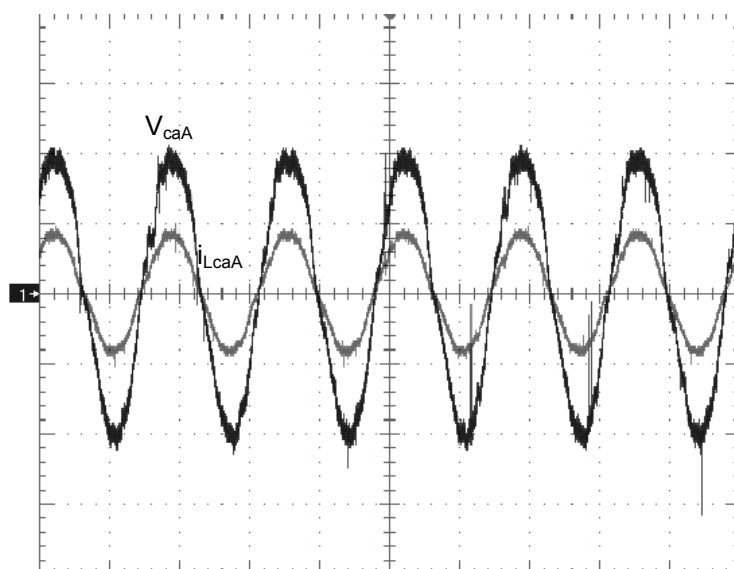


Fig. 6.27. Tensão e corrente na fase A, na operação como inversor. Escalas 50 V/div., 2 A/div., 10 ms/div.

6.6.2. Desempenho do protótipo

São apresentadas, neste ponto, as curvas da taxa de distorção harmônica da corrente de entrada CA, em função da potência transferida, como mostra a Fig. 6.28, para a operação como retificador abaixador e inversor elevador trifásico.

O fator de potência, em função da potência transferida, é exibido na Fig. 6.29, o qual apresenta um valor bastante elevado a partir de uma potência em torno de 20% da potência transferida e chegando a um valor quase unitário na metade da potência nominal por fase. A Fig. 6.30 apresenta uma fotografia do protótipo trifásico implementado no Instituto de Eletrônica de Potência da UFSC.

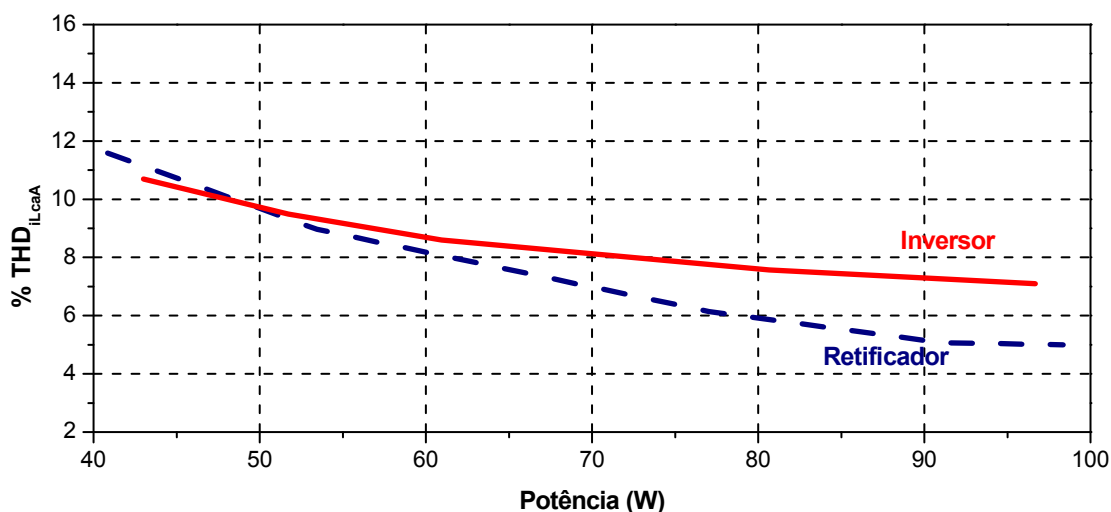


Fig. 6.28. Curvas de THD_{iLcaA} em função da potência na carga, na operação como retificador e inversor.

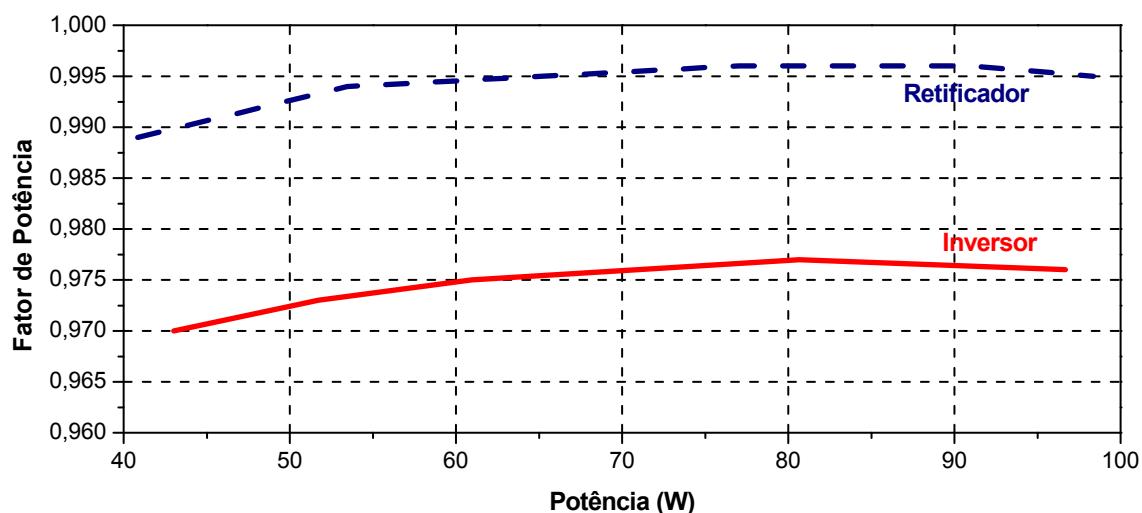


Fig. 6.29. Curvas de Fator de potência em função da potência na carga, da fase A, na operação como retificador e inversor.

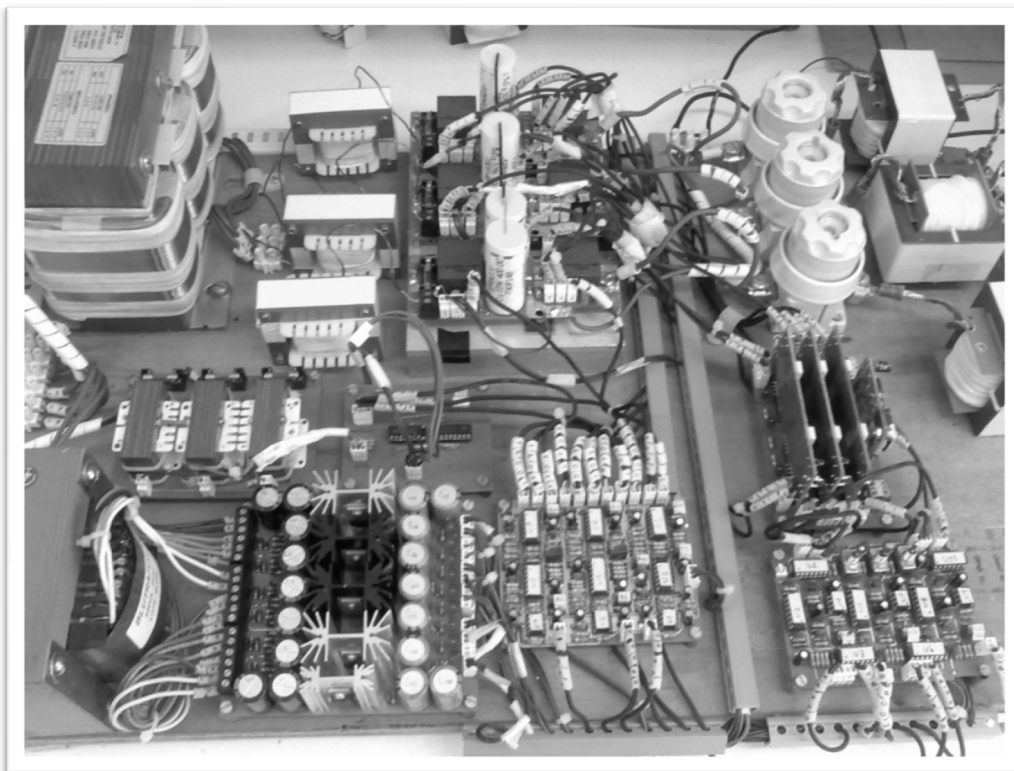


Fig. 6.30. Fotografia do protótipo trifásico implementado.

6.7. CONCLUSÃO

O projeto do conversor trifásico, operando com células de comutação tradicionais, o qual é implementado no Instituto de Eletrônica de Potência, fornece informação essencial que permite comprovar as expressões matemáticas e simulações numéricas apresentadas nos capítulos anteriores. Apesar de não conseguir operar em potência nominal, foi possível visualizar que o conversor operando como retificador abaixador e inversor elevador conseguem obter um fator de potência perto da unidade e uma baixa THD nas correntes de entrada.

Dentro das vantagens mais relevantes apresentadas por este conversor estão: a utilização de células de comutação tradicionais, operação em forma bidirecional, permitindo obter tensões menores, iguais ou maiores na saída do conversor e fácil implementação prática, já que não é necessário montar complexos sistemas de controle.

No caso das desvantagens, podem-se mencionar: a necessidade de empregar elementos que permitam diminuir os ruídos no circuito de controle, tais como filtros e capacitores na saída dos amplificadores operacionais, a

necessidade de fazer um ajuste preciso nos circuitos que geram as constantes de deslizamento e evitar circuitos que possam inserir algum atraso nos sinais de controle.

A utilização de filtros passa-altos para gerar o sinal de erro é um ponto importante a destacar, dado que esta técnica permite obter uma aproximação bastante aceitável dos sinais de erro, mas também apresenta o fato de ter que utilizar circuitos de proteção que evitem os picos de correntes na partida no conversor, além de especificar corretamente a frequência de corte dos filtros. Lembre-se que só se requer filtrar as baixas frequências sem atenuar em demasia as altas frequências, as quais representam os erros utilizados no controle.

Os sensores Hall utilizados na medição dos sinais das correntes devem ser especificados de acordo com as magnitudes de correntes que circulam pelo circuito. Desta forma, evita-se que os sinais de tensão sejam muito baixas, podendo modificar a magnitude real dos erros. Assim é preciso incrementar, na bancada, a constante que acompanha os erros das correntes CC, compensando desta maneira o sinal atenuado na saída dos filtros passa-altos.

A operação do conversor operando como retificador e como inversor foi notável, considerando o fato de que só se conseguiu trabalhar com 50% da potência nominal especificada no projeto. As incidências de ruídos nos sinais de comando e nos sinais de referência dificultam o aumento dos níveis de potência processada pelo conversor. De igual forma, ao intentar registrar os sinais de erro, para verificar as possíveis alterações a serem feitas, as ponteiros de tensão introduziam ruídos, os quais terminavam por acionar as proteções de sobrecorrentes do conversor.

Como mencionado nos capítulos anteriores, é possível utilizar indutores de ferro silício nos indutores CC, dado que sua corrente é composta por uma componente de baixa frequência e outra de alta frequência, mas o projeto deve considerar a ondulação de alta frequência especificada, uma vez que pode provocar perdas excessivas no núcleo, o que pode tornar inviável sua utilização.

É importante mencionar que muitos dos problemas apresentados na construção e implementação do protótipo podem ser solucionados com designs de layout mais elaborados, de forma de evitar ruídos, os que distorcem os sinais de referência. Ao mesmo tempo o emprego de amplificadores operacionais

que apresentem uma resposta mais rápida. O projeto dos indutores de ferrite e aço silício também podem ser otimizados para conseguir menores ondulações e perdas no circuito.

Para a construção de um novo protótipo em um trabalho posterior, podem-se evitar muitos dos problemas de referências, ao implementar o controle, por meio de um sistema de controle digital. Assim, os sinais de referências são gerados digitalmente evitando deformações e picos de tensão, que provocam desequilíbrios na operação do conversor. Os sinais de erros podem ser gerados, através da comparação com uma referência. Assim, evita-se a utilização de filtros passa-altos, para gerar os erros. De igual forma é possível gerar o sinal complementar, com tempo morto, para accionar os driver o permitirá diminuir o atraso do sinal resultando em uma freqüência de comutação mais elevada e menores ondulações nas correntes que circulam pelos indutores CC. O registro e visualização de todos os sinais é outra vantagem ao utilizar o controle digital, tendo em vista que é possível visualizar os sinais de erro, sem a necessidade de introduzir nenhuma ponteira de tensão no circuito.

CONCLUSÃO GERAL

O objetivo principal deste trabalho foi apresentar a análise matemática e o projeto de implementação de um retificador abaixador monofásico e sua versão trifásica, os quais empregam células de comutação tradicionais, além de conseguir conciliar num mesmo equipamento diversas características entre as quais estão: bidirecionalidade de tensão e corrente, corrente de saída com baixo conteúdo harmônico, capacidade elevadora e abaixadora de tensão e atendimento às normas *IEC/EMC 61000* [3], [4] e *IEEE-519* [5] com respeito à máxima distorção harmônica da corrente de saída.

Dois protótipos foram construídos no Instituto de Eletrônica de Potência da UFSC, a fim de verificar a operação do retificador abaixador monofásico e o retificador abaixador trifásico proposto por Colling. A primeira estrutura trifásica, apresentada no capítulo 5, somente foi analisada em forma teórica e via simulação numérica, dado que a topologia de Colling apresentara mais vantagens, tais como: menor uso de variáveis de controle, menor utilização de componentes e operação em forma isolada.

O regime de deslizamento foi utilizado como método de controle dos conversores, dado que demonstra ser bastante robusto, de fácil implementação e insensível a pequenas variações de parâmetros elétricos. Uns dos pontos desfavoráveis dessa técnica é a eleição dos coeficientes associados aos erros na definição da superfície de deslizamento, os quais devem ser ajustados por meio da simulação, apesar de que são estabelecidos limites teóricos entre os quais devem enquadrar-se. Outro problema destacado na bibliografia se refere à existência de *chattering*, dado que as estruturas em eletrônica de potência são de estrutura variável, esse aspecto não é considerado como uma desvantagem senão como uma característica do sistema.

De entre os aportes mais destacados neste trabalho podem-se mencionar, a introdução de uma topologia monofásica e sua versão trifásica, além de descrever a análise teórica e de simulação das estruturas propostas, bem como de outras estruturas propostas pelos autores [9] e [8].

Com respeito ao trabalho de experimentação foi implementada a topologia da Fig. 1.4, com seu respectivo estudo experimental operando como inversor e retificador. De igual forma, a topologia trifásica proposta por Colling [9] e [8] a qual foi proposta, sem a construção de um protótipo, em sua tese de doutorado [9], foi implementada, por meio de um protótipo trifásico, realizando o estudo experimental operando como inversor e retificador.

O início do trabalho fez uma revisão de todas as estruturas, com carga diferencial, elaboradas no Instituto de Eletrônica de Potência da UFSC, a fim de visualizar as topologias e formas de controle estabelecidas anteriormente. É possível observar que o inversor *Boost* proposto por Cáceres e Barbi foi uma das primeiras estruturas a ligar a carga em forma diferencial, além de propor outras estruturas utilizando o mesmo método. Ramón Cáceres introduziu os fundamentos essenciais para abordar este tipo de conversores. Na dissertação de Eduardo Romaneli, foi detalhada a análise e implementação da versão trifásica da topologia apresentada por Cáceres. Posteriormente, Colling e Barbi sugeriram a operação do conversor como retificador com corrente controlada, o qual serviu como base para a elaboração deste trabalho

No capítulo 3 é apresentado o novo retificador abaixador monofásico o qual emprega uma célula de comutação tradicional. Este permite a transferência de energia em ambas as direções, tanto de CC a CA como de CA a CC, só com a inversão do sinal de referência da corrente i_{Lca} . Além disto, permite obter na saída uma tensão menor, igual ou maior que a tensão de entrada, além de obter um formato de corrente alternada senoidal com baixa THD e elevado fator de potência. Este retificador foi controlado em forma híbrida, utilizando o controle por regime de deslizamento a fim de permitir obter na saída uma corrente senoidal com elevado fator de potência e o controle clássico para estabelecer uma tensão contínua no capacitor C_2 , condição necessária para o funcionamento deste retificador. De forma a manter a tensão do capacitor C_2 em um nível contínuo fixo, o controle clássico tem a função principal de eliminar a componente de corrente contínua que aparece na corrente i_{Lca} . Para verificar o funcionamento do retificador, foram realizadas simulações numéricas, as quais comprovaram sua correta operação, estabilidade e robustez.

De maneira a comprovar e confrontar os resultados teóricos e as simulações numéricas apresentadas no capítulo 3, foi implementado um protótipo monofásico de 100 W. Este apresentou algumas diferenças nas frequências de comutação estabelecidas teoricamente, mas seu objetivo principal foi alcançado, já que conseguiu fornecer uma corrente senoidal na saída CA com uma baixa THD e um elevado fator de potência. Os circuitos de tempo morto e sinal complementar foram uns dos principais responsáveis pelas atenuações nas frequências de comutação. Outro fator que incidiu na diminuição desta é a queda de tensão na resistência de saída dos sensores Hall, uma vez que este sinal deve ser filtrado. Por isso, qualquer atenuação em sua amplitude deve ser compensada incrementando as constantes de deslizamento. Enfim estas discrepâncias não alteraram o comportamento global do sistema, o qual apresenta resultados plenamente satisfatórios, obtendo-se uma THD inferior a 4 % e um fator de potência maior que 0,98 a partir de 30 % da carga nominal, operando como retificador e inversor.

No capítulo 5, são apresentados dois retificadores abaixadores trifásicos. O primeiro é a extensão da estrutura exibida e implementada nos capítulos 3 e 4 e o segundo é a estrutura proposta por Colling em sua tese de doutorado. Devido às justificativas práticas, tais como: utilização de menos variáveis de controle, eliminação de capacitores eletrolíticos (empregados para manter um nível de tensão contínua) e a necessidade de apenas dois indutores CA, dado que a estrutura encontra-se isolada, foi escolhida a estrutura proposta por Colling e Barbi a fim de ser implementada no Instituto de Eletrônica de Potência da UFSC. A análise qualitativa, e quantitativa além de simulações numéricas, foram apresentadas neste capítulo, de modo a justificar sua implementação.

De forma a conferir os cálculos teóricos apresentados no capítulo 5, elaborou-se o projeto e a implementação de um protótipo trifásico de 600 W. Este permite conferir a operação e as grandezas mostradas nas simulações numéricas. Tendo em vista a existência de ruídos nos sinais de referência, provocados pelo conversor, só se conseguiu operar com a metade da potência especificada no projeto. As dificuldades descritas no protótipo monofásico, tais como: atenuação da frequência de operação e aumento da ondulação de corrente nos indutores CC apareceram no protótipo trifásico. Apesar de não operar na

potência nominal e apresentar essas dificuldades, o retificador comporta-se de forma satisfatória, conseguindo uma THD inferior a 7 % e um fator de potência próximo a 1, com 10 % da carga nominal.

Muitos dos problemas apresentados no conversor trifásico podem ser solucionados por melhores designs de layout nas placas de controle, projetos dos indutores e montagem dos dispositivos de potência, de forma de evitar ruídos irradiados.

É importante mencionar que as duas topologias propostas, além da estrutura trifásica proposta por Colling e Barbi têm um fértil campo de pesquisa no que se refere ao controle. Dado que é possível tentar controlar estes conversores por controle de variáveis d_{qo} ou controle vetorial ou aprofundar outras técnicas de controle não-linear.

A continuidade deste trabalho pode-se dar sobre diversas frentes, no estágio de potência pode haver uma adequação maior, seja do ponto de vista da diversos tipos de carga (linear e não linear). Em termos do controle, o estudo de técnicas de modelagem e controle modernas é de suma importância como também a aplicação do controle digital, permitindo um comparativo entre ambas as estratégias de controle.



ANEXO A

PROJETO DE POTÊNCIA CONVERSOR CC-CA / CA-CC

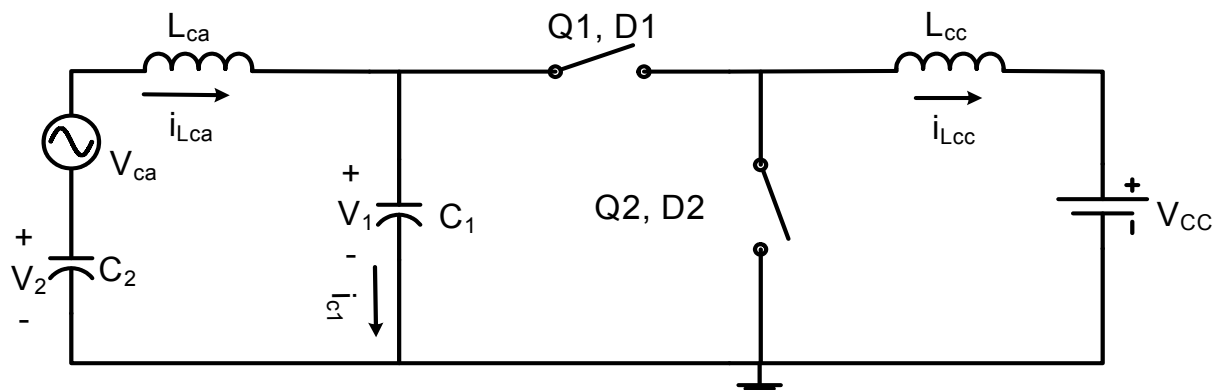
Responsável: Edward Fuentealba Vidal

Atualização: 22-11-2008

Orientação: IVO BARBI

Parâmetros Elétricos utilizados no projeto

$V_{CC} := 30V$	Tensão contínua no circuito;
$V_{cap} := 70.7V$	Tensão alternada no circuito;
$f_r := 60Hz$	Frequência da rede;
$P_s := 0.1kW$	Potência saída;
$\omega r := 2 \cdot \pi \cdot f_r \quad \omega r = 376.991 \cdot Hz$	Frequência da rede (radianos);
$f_{smín} := 25kHz$	Frequência mínima de comutação;
$t := 0s, 0.0001s \dots \frac{1}{f_r}$	Tempo;



i) De maneira de atender a potência especificada, a corrente CA nominal deve ser:

$$I_{Lcap} := \frac{2P_s}{V_{cap}} \quad I_{Lcap} = 2.83A$$

$$i_{Lca}(t) := I_{Lcap} \cdot \sin(\omega r \cdot t) \quad v_{ca}(t) := V_{cap} \cdot \sin(\omega r \cdot t)$$

2i) O nível de tensão contínua mínimo para vc2 é definido por:

$$V_{c2.min} := V_{cc} + V_{cap} \quad V_{c2.min} = 100.7V$$

Adicionam-se 20 V como margem de segurança:

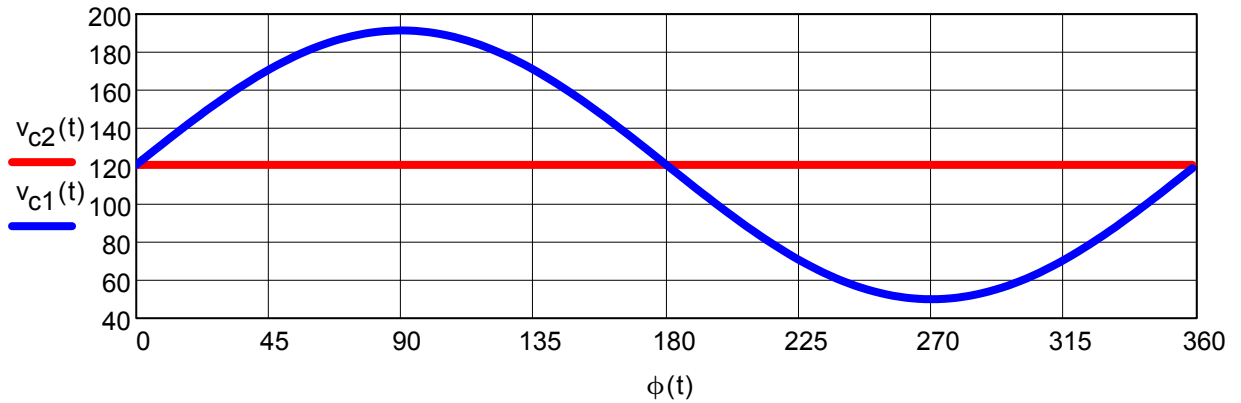
$$V_{c2.cc} := V_{c2.min} + 20V \quad V_{c2.cc} = 120.7V$$

$$V_{c1.cc} := V_{c2.cc}$$

3i) Gráfico da tensão v_{c1} e v_{c2} ;

$$v_{c2}(t) := v_{c2.cc}$$

$$v_{c1}(t) := v_{c1.cc} + V_{cap} \cdot \sin(\omega r \cdot t)$$



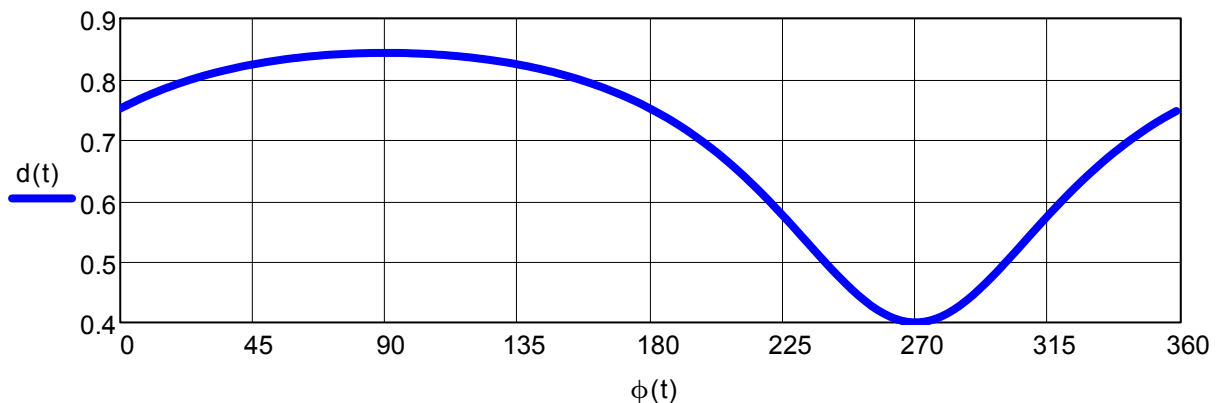
A tensão máxima de v_{c1} é definida em $\frac{\pi}{2}$

$$V_{c1.m\acute{a}x} := v_{c1}\left(\frac{\pi}{2 \cdot \omega r}\right)$$

$$V_{c1.m\acute{a}x} = 191.4V$$

4i) Cálculo e gráfico da razão cíclica;

$$d(t) := 1 - \frac{V_{cc}}{v_{c1}(t)}$$



$$d_{m\acute{a}x} := d\left(\frac{\pi}{2 \cdot \omega r}\right)$$

$$d_{m\acute{a}x} = 0.843 \quad D \text{ máximo, em } \frac{\pi}{2};$$

$$d_{m\acute{i}n} := d\left(\frac{3\pi}{2 \cdot \omega r}\right)$$

$$d_{m\acute{i}n} = 0.4 \quad D \text{ mínimo, em } \frac{3\pi}{2};$$

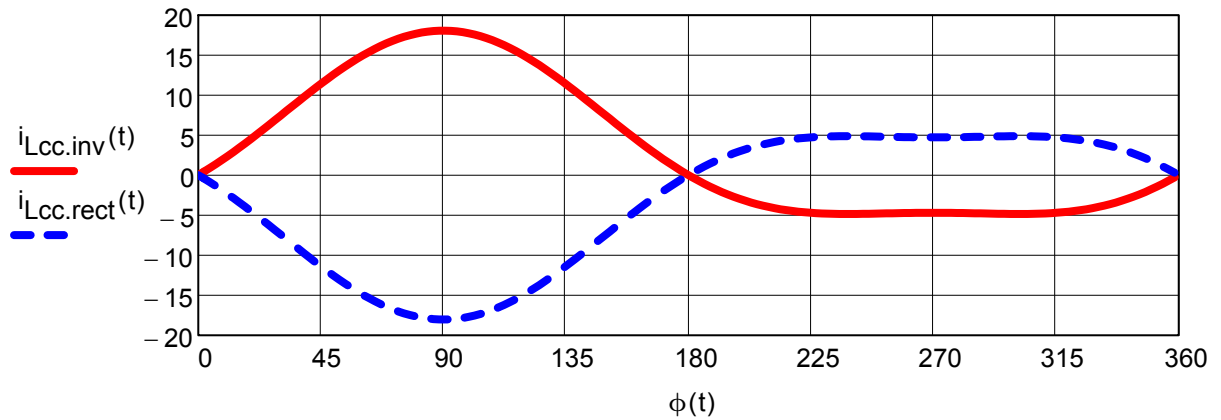
5i) Equação da corrente no indutor CC, sem considerar a componente da corrente no capacitor é:

$$i_{Lcc.inv}(t) := \frac{V_{cap} \cdot I_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{v_{c2.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t)$$

Operação como inversor;

$$i_{L_{cc}.rect}(t) := \frac{-V_{cap} \cdot I_{L_{cap}}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega_r \cdot t)) - \frac{V_{c2.cc}}{V_{cc}} \cdot I_{L_{cap}} \cdot \sin(\omega_r \cdot t)$$

Operação como retificador;



Valor máximo da corrente no indutor CC na operação como inversor e retificador é:

$$I_{L_{cc}.máx} := i_{L_{cc}.inv}\left(\frac{\pi}{2 \cdot \omega_r}\right) \quad I_{L_{cc}.máx} = 18 \text{ A}$$

Valor eficaz da corrente no indutor CC na operação como inversor e como retificador é:

$$i_{L_{cc}.ef} := \sqrt{f_r \int_0^{\frac{1}{f_r}} i_{L_{cc}.inv}(t)^2 dt} \quad i_{L_{cc}.ef} = 9 \text{ A}$$

$$i_{L_{ef}} := I_{L_{cap}} \cdot \frac{\sqrt{\frac{3}{8} \cdot V_{cap}^2 + \frac{1}{2} \cdot V_{c2.cc}^2}}{V_{cc}} \quad i_{L_{ef}} = 9 \text{ A}$$

Valor médio da corrente no indutor CC na operação como inversor e como retificador é:

$$i_{L_{cc}.md} := f_r \int_0^{\frac{1}{f_r}} (i_{L_{cc}.inv}(t)) dt \quad i_{L_{cc}.md} = 3.333 \text{ A}$$

A potência no lado CC é dada por;

$$P_{carga} := V_{cc} \cdot i_{L_{cc}.md} \quad P_{carga} = 0.1 \cdot \text{kW}$$

6i) Valor mínimo de capacitância no capacitor C1 é calculado a seguir;

Considera-se uma ondulação máxima de tensão no capacitor de $\Delta V_{C1.máx} := 10 \text{ V}$

$$C_1 := \frac{I_{L_{cap}} \cdot d_{mín}}{\Delta V_{C1.máx} \cdot f_{smín}} \quad C_1 = 4.53 \cdot \mu\text{F}$$

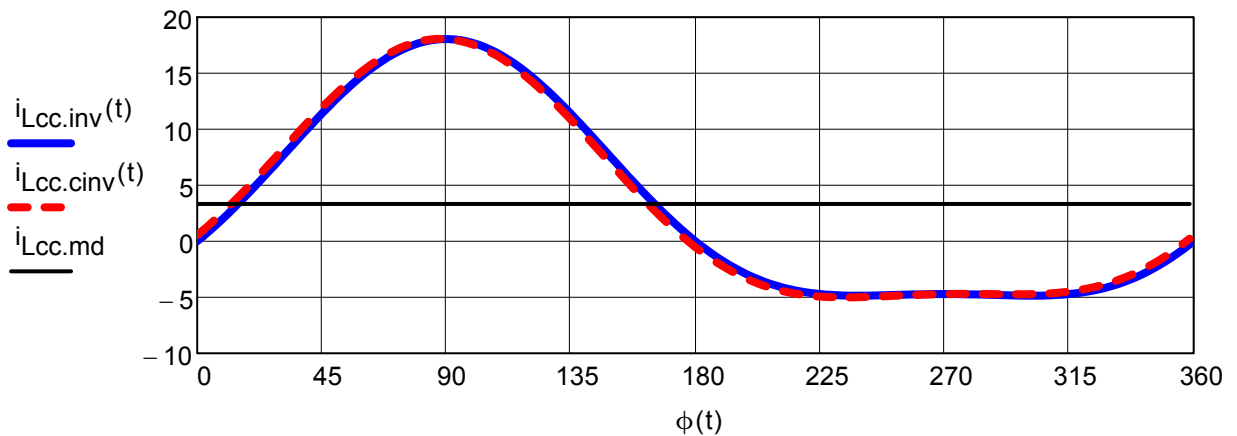
$$C_1 := 5 \mu\text{F} \quad \text{Valor escolhido;}$$

7i) Corrente no indutor CC, considerando a corrente no capacitor é dada por:

$$i_{C1}(t) := \omega r \cdot C_1 \cdot \left(\frac{V_{C2.CC} \cdot V_{cap}}{V_{CC}} \cdot \cos(\omega r \cdot t) + \frac{V_{cap}^2}{2 \cdot V_{CC}} \cdot \sin(2 \cdot \omega r \cdot t) \right)$$

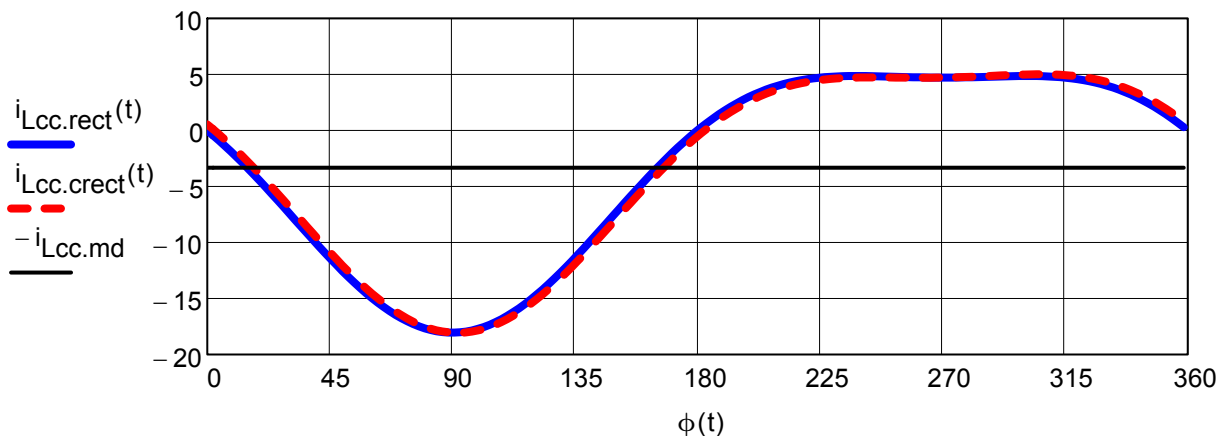
Operação como inversor:

$$i_{LCC.cinv}(t) := \frac{V_{cap} \cdot I_{Lcap}}{2 \cdot V_{CC}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{V_{C2.CC}}{V_{CC}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C1}(t)$$



Operação como retificador:

$$i_{LCC.crect}(t) := \frac{-V_{cap} \cdot I_{Lcap}}{2 \cdot V_{CC}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) - \frac{V_{C2.CC}}{V_{CC}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C1}(t)$$



8i) Valor mínimo do indutor CC:

Considera-se uma ondulação de corrente máxima no indutor de $\Delta I_{LCCm\acute{a}x} := 3A$

$$L_{CC} := \frac{V_{CC} \cdot d_{m\acute{m}n}}{\Delta I_{LCCm\acute{a}x} \cdot f_{sm\acute{m}n}}$$

$$L_{CC} = 160 \cdot \mu H$$

$$L_{CC} := 160 \mu H$$

Valor escolhido

Com

$$Z_n := \sqrt{\frac{L_{cc}}{C_1}}$$

$$Z_n = 5.657 \Omega$$

9i) A inclinação da superfície de deslizamento é definida por;

$$\alpha := \frac{V_{cc}}{I_{Lcap} \cdot Z_n^2}$$

$$\alpha = 0.331 \cdot S$$

Como valor máximo;

$$\alpha_e := 0.11S$$

Valor escolhido;

10i) Escolha de S2 (Capacitor C1) e S3 (Indutor CC)

Como a tensão máxima no capacitor C1 é $V_{c1.m\acute{a}x} = 191.4V$ e a tensão de entrada limite dos ampop é de $V_{m\acute{a}x.ampop} := 10V$

Considera-se:

$$S2 := \frac{V_{m\acute{a}x.ampop}}{V_{c1.m\acute{a}x}}$$

$$S2 = 0.052$$

$$S2 := 0.052$$

Valor escolhido;

Logo, S3 é:

$$S3 := \frac{S2}{\alpha_e}$$

$$S3 = 0.473 \Omega$$

Valor escolhido;

11i) A freqüência, com carga nominal, é agora definida na função;

Considera-se uma faixa de histerese de;

$$\Delta\sigma_c := \frac{d_{m\acute{i}n}}{f_{sm\acute{i}n}} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} - S2 \cdot \frac{I_{Lcap}}{C_1} \right)$$

$$\Delta\sigma_c = 0.947V$$

$$\Delta\sigma = 0.946$$

Valor escolhido;

$$f_{c.inv}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} - S2 \cdot \frac{i_{Lca}(t)}{C_1} \right)$$

Freqüência operando como Inversor;

$$f_{c.rect}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} + S2 \cdot \frac{i_{Lca}(t)}{C_1} \right)$$

Freqüência operando como Retificador;

$$f_{c.vaz}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} \right)$$

Freqüência operando em vazio;

Operação

Freqüência Mínima

Freqüência Máxima

Inversor $f_{c.inv} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 49.917 V \cdot kHz$

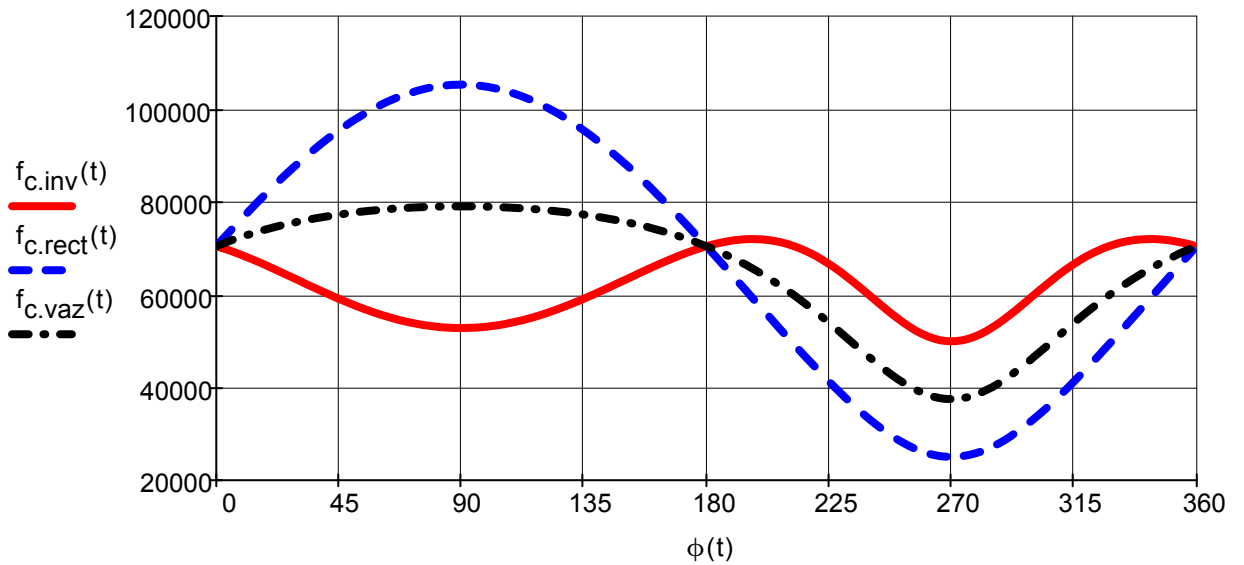
$$f_{c.inv}(0) = 70.406 V \cdot kHz$$

Retificador $f_{c.rect} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 25.038 V \cdot kHz$

$$f_{c.rect} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 105.232 V \cdot kHz$$

Vazio $f_{c.vaz} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 37.477 V \cdot kHz$

$$f_{c.vaz} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 79.008 V \cdot kHz$$

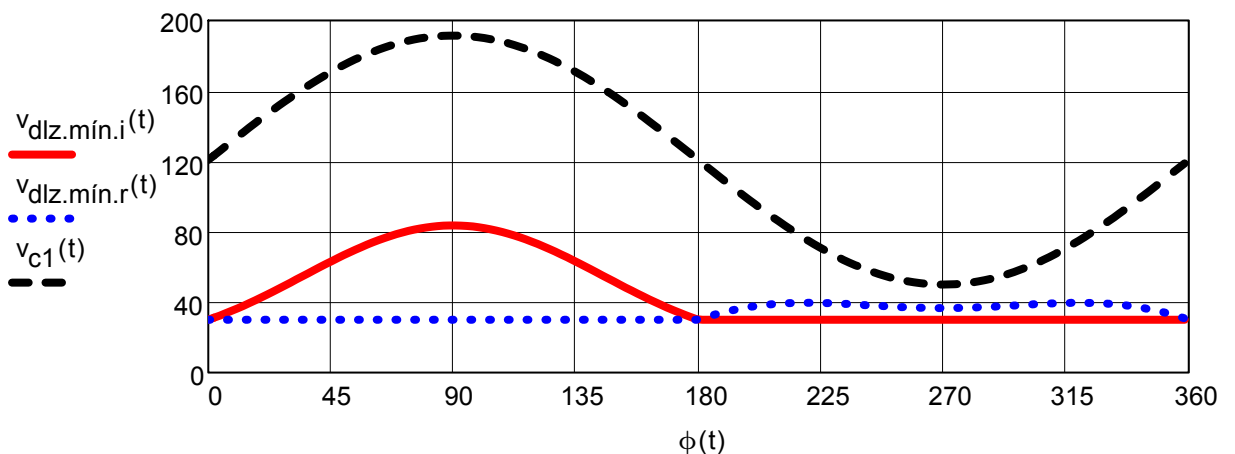


12i) A tensão de deslizamento mínima para que aconteça o deslizamento sem fugas (inversor e retificador), no capacitor C1, está definida por;

$$v_{dlz.mín} := V_{cc} + \alpha_e \cdot Z_n^2 \cdot \left(i_{Lcc.inv} \left(\frac{\pi}{2 \cdot \omega r} \right) - i_{Lca} \left(\frac{\pi}{2 \cdot \omega r} \right) \right) \quad v_{dlz.mín} = 83.572 \text{ V}$$

$$v_{dlz.mín.i}(t) := \begin{cases} V_{cc} + \alpha_e \cdot Z_n^2 \cdot (i_{Lcc.inv}(t) - i_{Lca}(t)) & \text{if } t < \frac{1}{2 \cdot f_r} \text{ Operação como inversor;} \\ V_{cc} & \text{if } t \geq \frac{1}{2 \cdot f_r} \end{cases}$$

$$v_{dlz.mín.r}(t) := \begin{cases} V_{cc} + \alpha_e \cdot Z_n^2 \cdot (i_{Lcc.rect}(t) + i_{Lca}(t)) & \text{if } t > \frac{1}{2 \cdot f_r} \text{ Operação como retificador;} \\ V_{cc} & \text{if } t \leq \frac{1}{2 \cdot f_r} \end{cases}$$



13i) Cálculo de L_{ca} ;

Escolhe-se uma indutância de $L_{ca} := 1.1\text{mH}$ o que provoca uma frequência de ressonância com o capacitor C_1 em;

$$f_{rn} := \frac{1}{2 \cdot \pi \cdot \sqrt{L_{ca} \cdot C_1}} \quad f_{rn} = 2.15 \cdot \text{kHz}$$

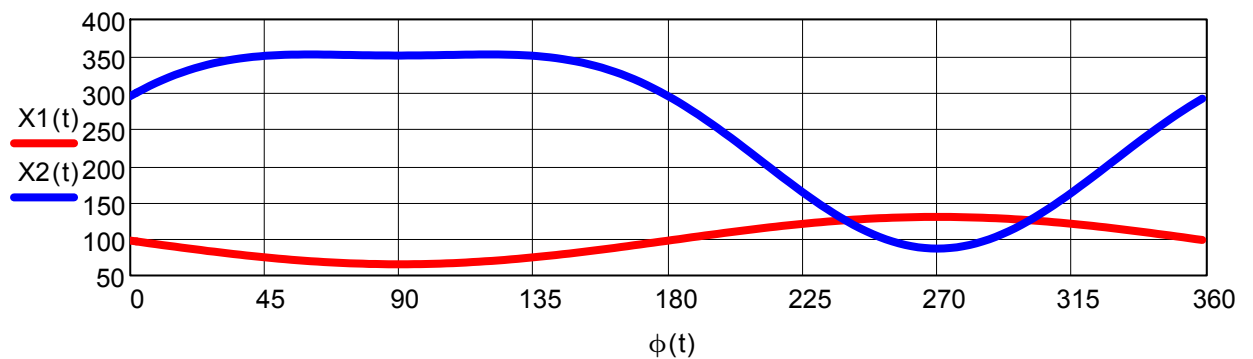
14i) Gráfico do valor mínimo da função para o cálculo de S_3 ;

$$\left[S_1 \cdot |v_{Lca}| < L_{ca} \cdot \min \left[\left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}}{C_1} \right), \left(S_3 \cdot \frac{v_{c1} - V_{cc}}{L_{cc}} + S_2 \cdot \frac{i_{Lca} - i_{Lcc}}{C_1} \right) \right] \right]$$

Grificam-se o primeiro e segundo coeficientes;

$$X_1(t) := \left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}(t)}{C_1} \right) \cdot L_{ca}$$

$$X_2(t) := \left(S_3 \cdot \frac{v_{c1}(t) - V_{cc}}{L_{cc}} + S_2 \cdot \frac{i_{Lca}(t) - i_{Lcc.inv}(t)}{C_1} \right) \cdot L_{ca}$$



Como ambos termos nunca são inferiores a $V_{inf} := X_1 \left(\frac{\pi}{2 \cdot \omega r} \right) \quad V_{inf} = 65.138 \Omega \cdot V$

Considera-se uma queda de tensão máxima de

$$S_{1\text{mín}} := \frac{V_{inf}}{v_{Lca}} \quad S_{1\text{mín}} = 0.65138 \cdot \Omega$$

$$S_1 := 0.67 \Omega \quad \text{valor escolhido;}$$

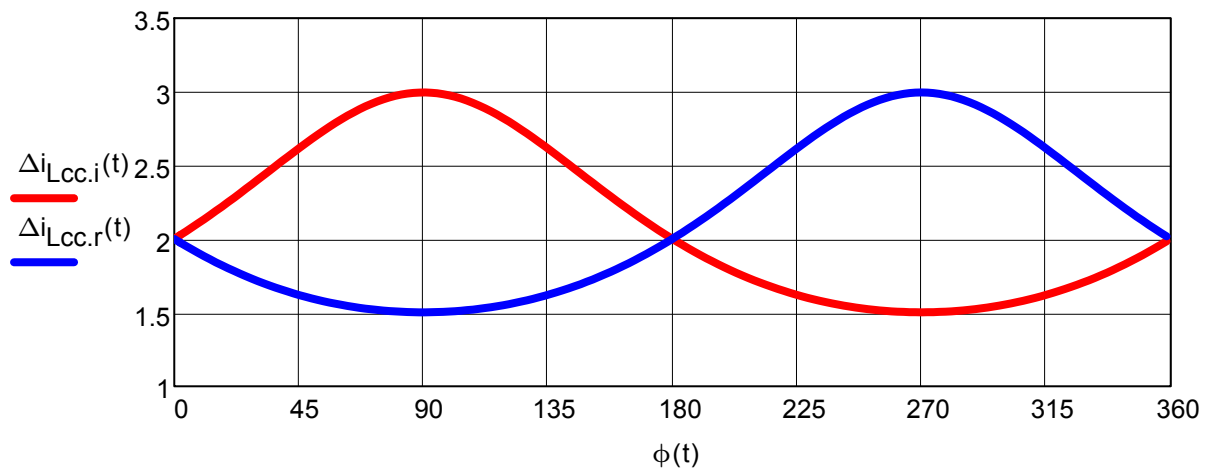
15i) Variação das grandezas v_{c1} e i_{Lc} :

$$\Delta i_{Lc.c.i}(t) := \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}(t)}$$

Operação como inversor;

$$\Delta i_{Lc.c.r}(t) := \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)}$$

Operação como retificador;

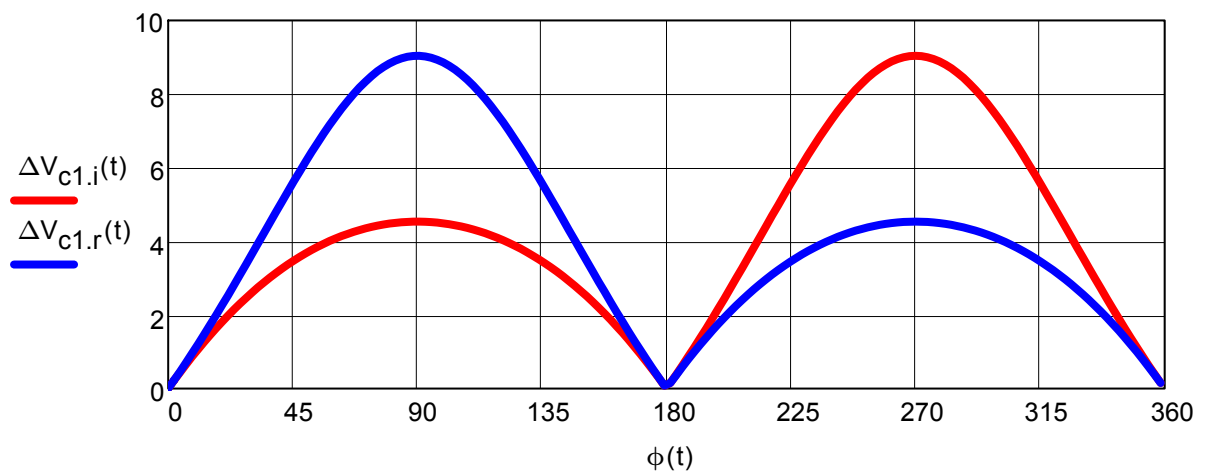


$$\Delta V_{c1.i}(t) := \left| \frac{i_{Lca}(t) \cdot \Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)} \right|$$

Operação como inversor;

$$\Delta V_{c1.r}(t) := \left| \frac{i_{Lca}(t) \cdot \Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}(t)} \right|$$

Operação como retificador;





PROJETO DE CONTROLE

Responsável: Edward Fuentealba Vidal

Atualização: 22-11-2008

Orientação: IVO BARBI

Parâmetros Elétricos utilizados no projeto

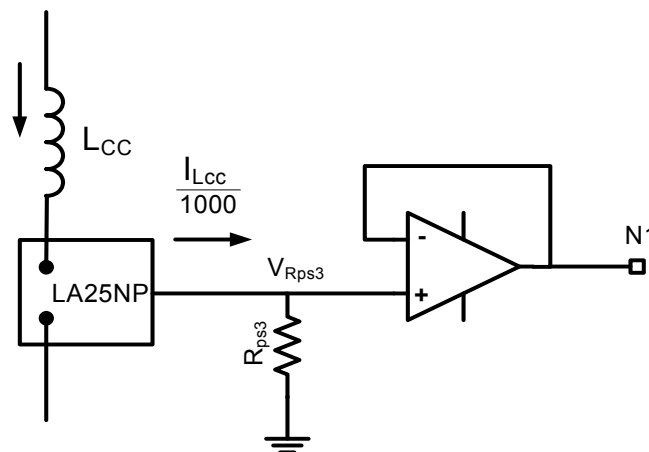
Obtenção do sinal de Controle da corrente I_{Lcc}

$I_{Lcc} := 18A$

Corrente máxima no indutor CC;

$S3 := 0.47$

Constante para controle MD;



$I_{Lccs} := \frac{I_{Lcc}}{1000}$

$I_{Lccs} = 0.018A$

Corrente de saída do sensor de efeito Hall;

$R_{ps3} := 150\Omega$

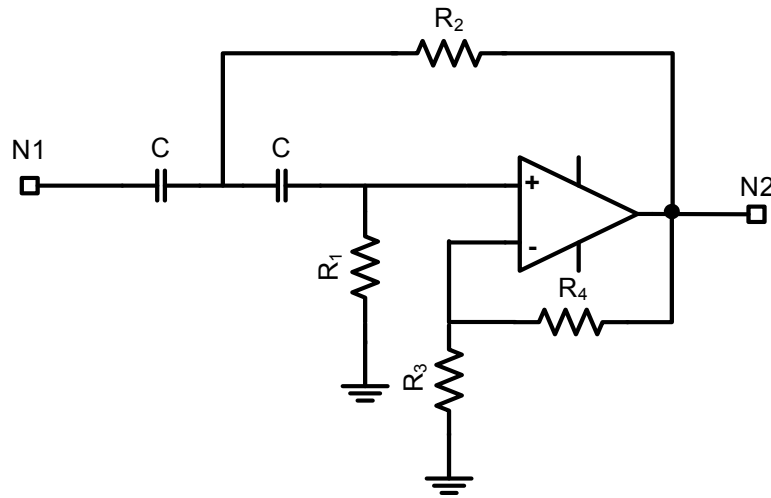
Resistência paralela especificada pelo sensor;

$V_{Rps3} := I_{Lccs} \cdot R_{ps3} \quad V_{Rps3} = 2.7V$

Tensão na resistência paralela;

Nota: O sinal de tensão na saída do *buffer* é $0.15 \cdot I_{Lcc}$

Filtragem do sinal de Corrente iLcc



Utilizando um filtro Butterworth de segunda ordem; $a := \sqrt{2}$ $b := 1$

i) Especifica-se o valor do ganho, $K := 1$

2i) Estabele-se a frequência de corte em, $f_c := 1.19\text{kHz}$ $\omega_c := 2 \cdot \pi \cdot f_c$

3i) Especificação de C, $C := \frac{10}{f_c}$ $C = 8.403 \times 10^{-3}\text{s}$
 $C := 8.2\text{nF}$ Valor Comercial;

4i) Determinar R1,

$$R_1 := \frac{4 \cdot b}{\left[a + \sqrt{a^2 + 8 \cdot b \cdot (K - 1)} \right] \cdot \omega_c \cdot C}$$

$R_1 = 23.066 \cdot \text{k}\Omega$
 $R_1 := 22\text{k}\Omega$ Valor Comercial;

5i) Determinar R2,

$$R_2 := \frac{b}{\omega_c^2 \cdot C^2 \cdot R_1}$$

$R_2 = 12.092 \cdot \text{k}\Omega$
 $R_2 := 12\text{k}\Omega$ Valor Comercial;

6i) Determinar R3,

$$R_3 := \begin{cases} \text{"aberto"} & \text{if } K = 1 \\ \frac{K \cdot R_1}{K - 1} & \text{otherwise} \end{cases}$$

$R_3 = \text{"aberto"}$

7i) Determinar R4,

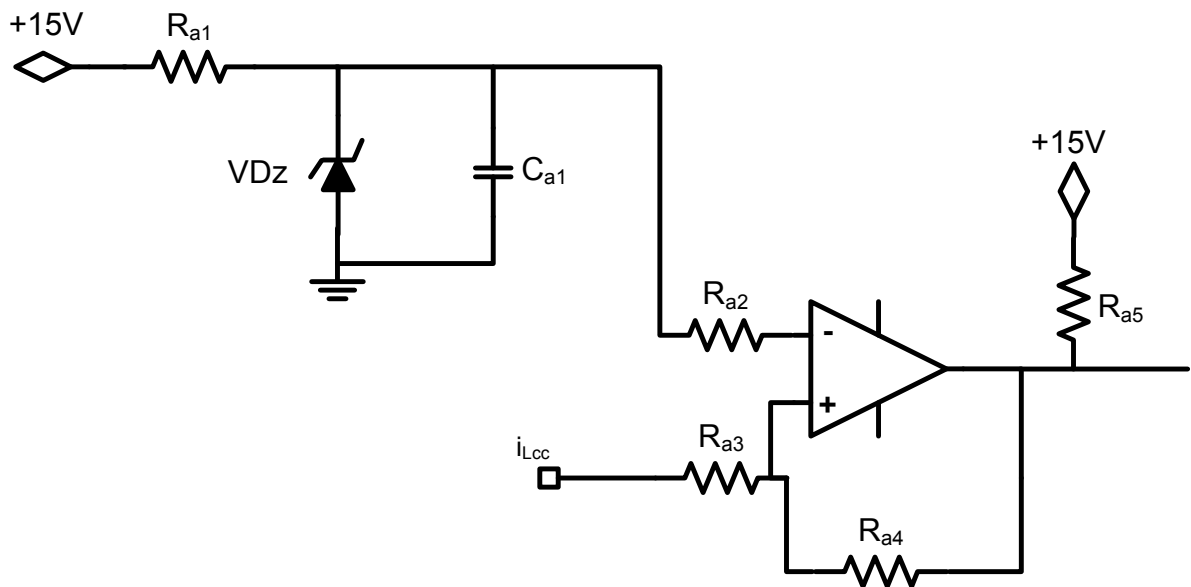
$$R_4 := \begin{cases} \text{"curto"} & \text{if } K = 1 \\ K \cdot R_1 & \text{otherwise} \end{cases} \quad R_4 = \text{"curto"} \cdot k\Omega$$

Cálculo da resistência do somador S3

$$R_{32} := (10)k\Omega \quad \text{Resistência do circuito somador;}$$

$$R_{29} := 0.15 \cdot \frac{R_{32}}{S_3} \quad R_{29} = 3.191 \cdot k\Omega \quad \text{Resistência de entrada do circuito somador;}$$

Limitador da Corrente iLcc



$$V_{dz} := 3.5V \quad \text{Tensão do zener;}$$

$$V_{opn} := -15V$$

$$V_{opp} := 15V$$

$$R_{a1} := 1.2k\Omega$$

$$R_{a2} := 1k\Omega$$

$$C_{a1} := 100nF$$

$$R_{a3} := 1k\Omega$$

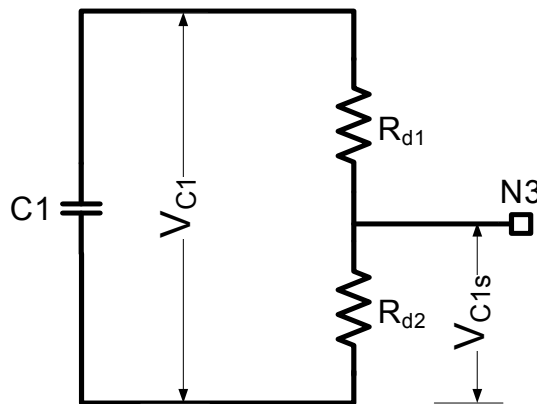
$$R_{a4} := 82k\Omega$$

$$R_{a5} := 6.8k\Omega$$

$$V_{Hp} := V_{dz} \cdot \frac{R_{a3} + R_{a4}}{R_{a4}} + |V_{opn}| \cdot \frac{R_{a3}}{R_{a4}} \quad V_{Hp} = 3.726V$$

$$V_{Hn} := V_{dz} \cdot \frac{R_{a3} + R_{a4}}{R_{a4}} - V_{opp} \cdot \frac{R_{a3}}{R_{a4}} \quad V_{Hn} = 3.36V$$

Obtenção do sinal de Tensão no Capacitor C1



$$S2 := 0.052$$

$$V_{C1} := 191V$$

Tensão de pico, no Capacitor C1;

$$R_{d1} := 330k\Omega$$

$$V_{C1s} := 10V$$

Tensão depois do divisor;

$$kav := \frac{V_{C1s}}{V_{C1}} \quad kav = 0.052$$

Ganho da tensão;

$$R_{d2} := \frac{kav}{1 - kav} \cdot R_{d1} \quad R_{d2} = 18.232 \cdot k\Omega$$

Considerando uma tensão de $V_{C1s} = 10V$ na saída do *buffer*

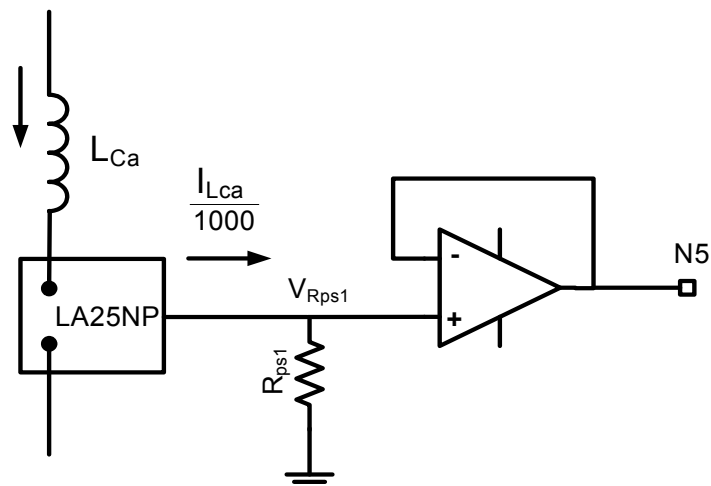
Cálculo resistência do somador S2

$$R_{30} := kav \cdot \frac{R_{32}}{S2}$$

$$R_{30} = 10.068 \cdot k\Omega$$

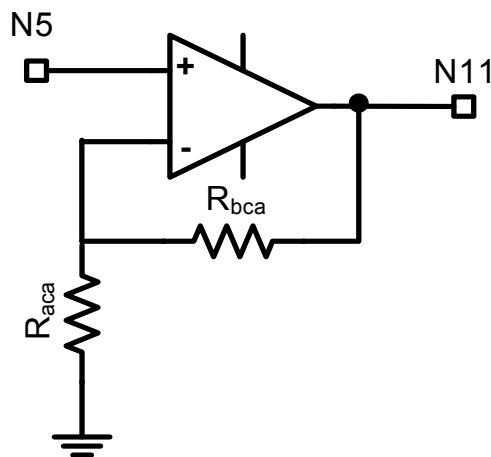
Resistência de entrada do circuito somador;

Obtenção do sinal de Corrente Ica



$I_{Lca} := 2.83A$	Corrente CA;
$I_{Lcas} := \frac{5I_{Lca}}{1000}$ $I_{Lcas} = 0.014 A$	Corrente de saída do sensor de efeito Hall;
$R_{ps1} := 200\Omega$	Resistência paralelo especific. por sensor;
$V_{Rps1} := I_{Lcas} \cdot R_{ps1}$ $V_{Rps1} = 2.83V$	Tensão na resistência paralelo;

Amplifica-se o sinal i_{Lca} de forma de igualar o valor da corrente de referência;

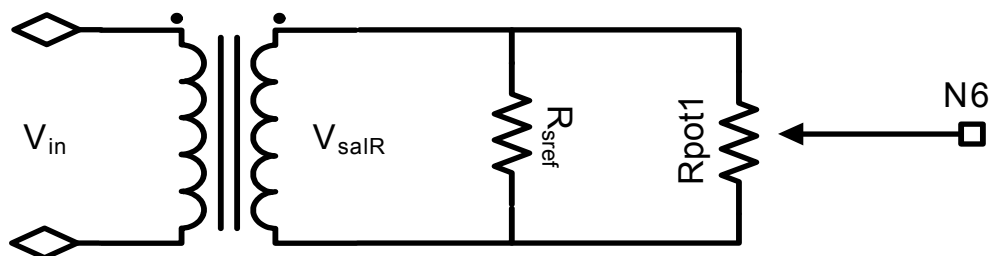


$G_{amp1} := \frac{I_{Lca} \cdot V}{V_{Rps1} \cdot A}$ $G_{amp1} = 1$	Ganho do ampop, de maneira a obter uma referência de $I_{Lca} = 2.83A$
---	--

$$R_{aca} := 1k\Omega$$

$$R_{bca} := (G_{amp1} - 1) \cdot R_{aca} \quad R_{bca} = 0 \cdot k\Omega$$

Cálculo do sinal de referencia I_{Lca}



$V_{in} := 311V$	Tensão da Rede;
$V_{salR} := 10V$	Tensão de saída do transformador;
$R_{sref} := 100\Omega$	Resistência na carga;

$$i_{sref} := \frac{V_{salR}}{R_{sref}} \quad i_{sref} = 0.1A \quad \text{Corrente de carga;}$$

$$P_{trafo} := i_{sref}^2 \cdot R_{sref} \quad P_{trafo} = 1W \quad \text{Potência do transformador;}$$

Cálculo da resistência do somador S1

$$S1 := 0.67$$

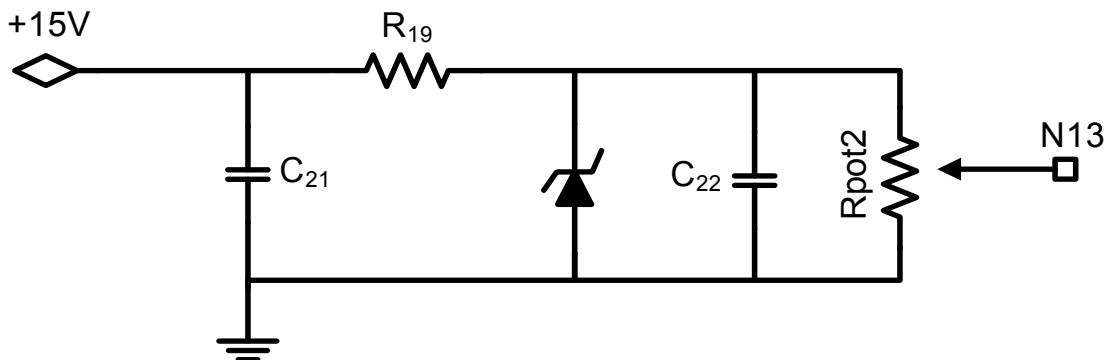
$$R_{31} := \frac{R_{32}}{S1} \quad R_{31} = 14.925 \cdot k\Omega \quad \text{Resistência de entrada ao circuito somador;}$$

$$R_{eq} := \frac{1}{\frac{1}{R_{32}} + \frac{1}{R_{29}} + \frac{1}{R_{30}} + \frac{1}{R_{31}}}$$

$$R_{eq} = 1.725 \times 10^3 \Omega$$

Obtenção do sinal de Tensão VC2

Cálculo do sinal de referência VC2



$$C_{21} := 0.1\mu F$$

Capacitor de filtragem;

$$C_{22} := 0.1\mu F$$

Capacitor de filtragem;

$$V_{dz} := 7.5V$$

Tensão de corte do zener;

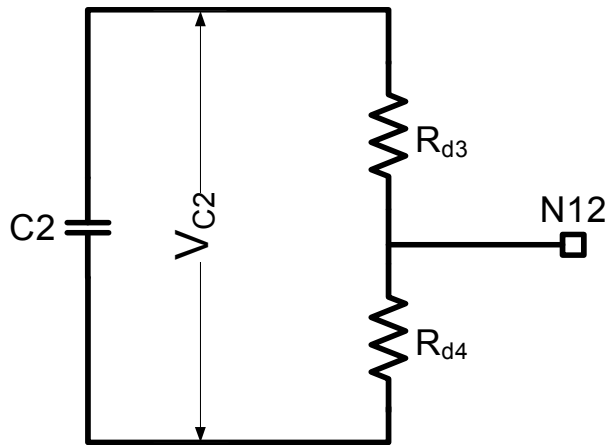
$$R_{19} := 1k\Omega$$

Resistência limitadora de corrente;

$$i_{dz} := \frac{15V - V_{dz}}{R_{19}} \quad i_{dz} = 7.5 \cdot mA$$

Corrente máxima;

Cálculo do divisor de Tensão VC2



$$V_{C2} := 191V$$

Tensão de pico, no Capacitor C2;

$$R_{d3} := 270k\Omega$$

$$V_{C2s} := 1.91V$$

Tensão depois do divisor;

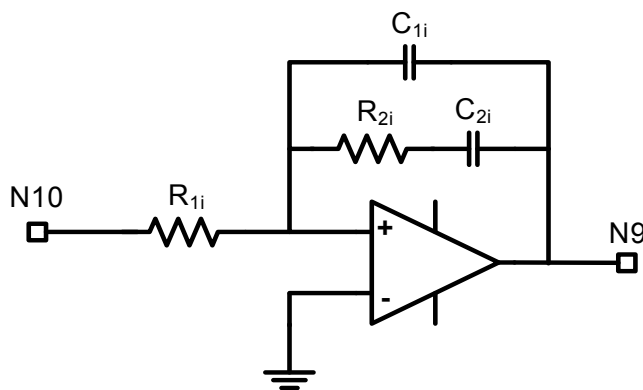
$$kv := \frac{V_{C2s}}{V_{C2}} \quad kv = 0.01$$

Ganho da tensão;

$$R_{d4} := \frac{kv}{1 - kv} \cdot R_{d3} \quad R_{d4} = 2.727 \cdot k\Omega$$

Considerando uma tensão de $V_{C2s} = 1.91V$ na saída do *buffer*

Cálculo do Compensador com Filtro PI



$$C_{SI}(s) = \frac{V_O}{V_X} = \frac{R_{2i} \cdot C_{2i} \cdot s + 1}{s \cdot R_{1i} \cdot (C_{2i} + C_{1i}) \cdot \left[\left(\frac{R_{2i} \cdot C_{2i} \cdot C_{1i}}{C_{2i} + C_{1i}} \right) \cdot s + 1 \right]}$$

$$f_{p1} = 0 \quad e \quad f_{p2} = \frac{C_{1i} + C_{2i}}{2\pi \cdot R_{1i} \cdot C_{1i} \cdot C_{2i}} \quad f_z = \frac{1}{2\pi \cdot R_{2i} \cdot C_{2i}}$$

$$K := 0.02$$

Ganho do compensador;

$$\omega_p := 1000 \cdot \frac{\text{rad}}{\text{s}}$$

Freqüência do polo;

$$\omega_z := 11 \cdot \frac{\text{rad}}{\text{s}}$$

Freqüência do zero;

$$C_{2i} := 2.7 \mu\text{F}$$

Capacitor 2 do compensador;

$$R_{2i} := \frac{1}{\omega_z \cdot C_{2i}}$$

$$R_{2i} = 33.67 \cdot \text{k}\Omega \quad \text{Resistência 2;}$$

$$R_{2i} := 33 \text{k}\Omega \quad \text{Valor Escolhido;}$$

$$C_{1i} := \frac{C_{2i}}{\omega_p \cdot R_{2i} \cdot C_{2i} - 1}$$

$$C_{1i} = 30.647 \cdot \text{nF}$$

$$C_{1i} := 33 \text{nF} \quad \text{Valor Escolhido;}$$

$$R_{1i} := \frac{R_{2i} \cdot C_{2i}}{K \cdot (C_{2i} + C_{1i})}$$

$$R_{1i} = 1.63 \times 10^3 \cdot \text{k}\Omega$$

$$R_{1i} := 33 \text{k}\Omega \quad \text{Valor Escolhido;}$$

$$f := 1 \text{Hz}, 10 \text{Hz}.. 1 \cdot 10^3 \text{Hz}$$

$$s(f) := j \cdot 2 \cdot \pi \cdot f$$

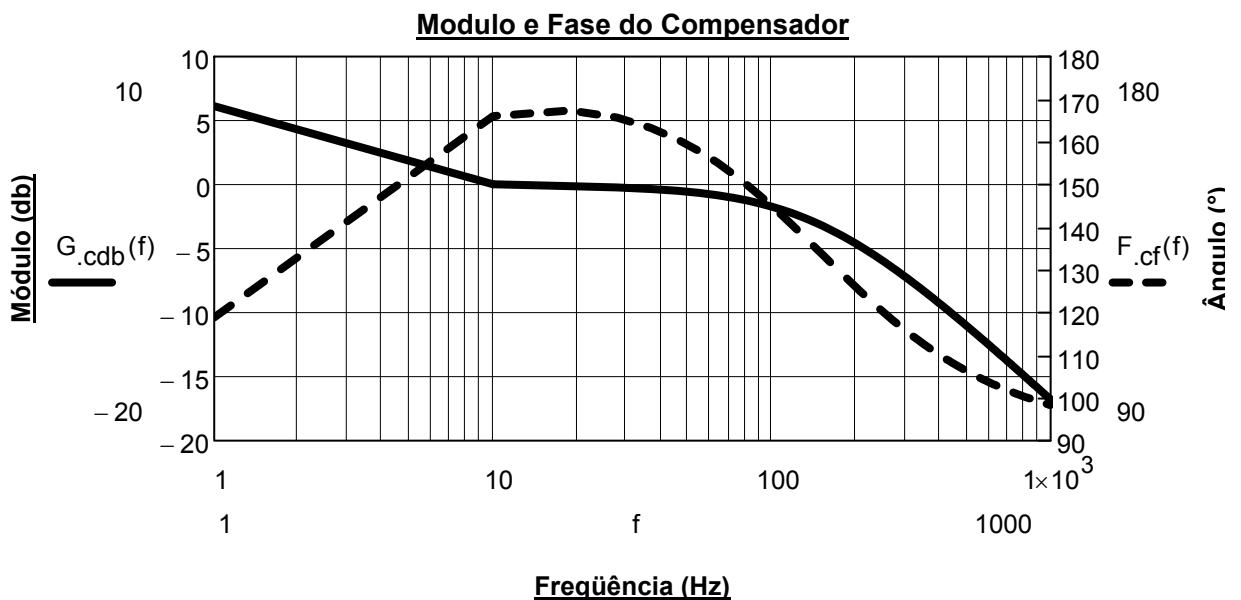
$$C(f) := \frac{R_{2i} \cdot C_{2i} \cdot s(f) + 1}{s(f) \cdot R_{1i} \cdot (C_{2i} + C_{1i}) \cdot \left[\left(\frac{R_{2i} \cdot C_{2i} \cdot C_{1i}}{C_{2i} + C_{1i}} \right) \cdot s(f) + 1 \right]}$$

$$G_{\text{cdb}}(f) := 20 \cdot \log(|C(f)|)$$

Função do módulo do Compensador

$$F_{\text{cf}}(f) := \frac{180}{\pi} \cdot \arg(C(f))$$

Função da fase do compensador





ANEXO B

PROJETO DE POTÊNCIA CONVERSOR CC-CA / CA-CC TRIFÁSICO

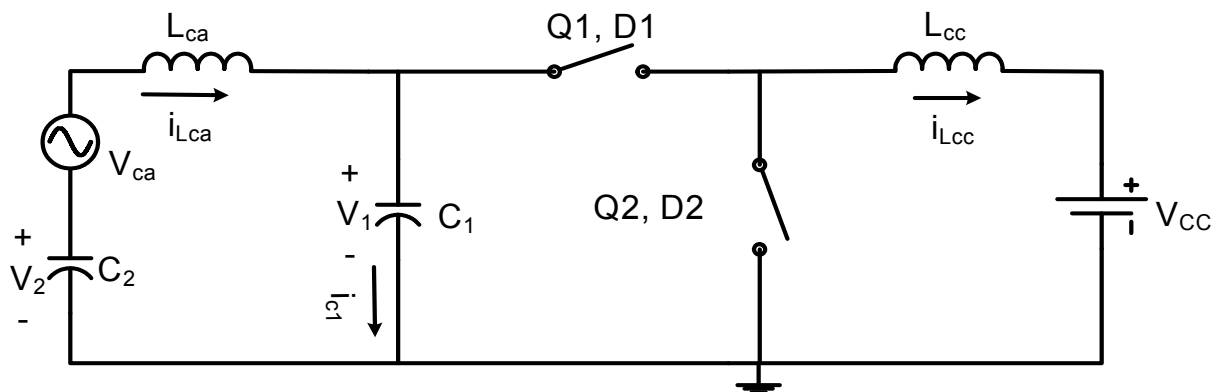
Responsável: Edward Fuentealba Vidal

Atualização: 22-11-2008

Orientação: IVO BARBI

Parâmetros Elétricos utilizados no projeto

$V_{CC} := 100V$	Tensão contínua no circuito;
$V_{cap} := 156V$	Tensão alternada no circuito;
$f_r := 60Hz$	Frequência da rede;
$P_s := 0.333kW$	Potência de saída trifásica $3 \cdot P_s$;
$\omega r := 2 \cdot \pi \cdot f_r \quad \omega r = 376.991 \cdot Hz$	Frequência da rede (radianos);
$f_{smín} := 27kHz$	Frequência mínima de comutação;
$t := 0s, 0.0001s \dots \frac{1}{f_r}$	Tempo;



i) Para que se atenda a potência especificada, a corrente nominal deve ser:

$$I_{Lcap} := \frac{2P_s}{V_{cap}}$$

$$I_{Lcap} = 4.27 A$$

$$i_{Lca}(t) := I_{Lcap} \cdot \sin(\omega r \cdot t)$$

$$v_{ca}(t) := V_{cap} \cdot \sin(\omega r \cdot t)$$

2i) O nível de tensão contínua mínima para v_{c2} , fica definido por:

$$V_{c2.mín} := V_{CC} + V_{cap}$$

$$V_{c2.mín} = 256 V$$

Adicionam-se 54 V como margem de segurança:

$$V_{c2.cc} := V_{c2.mín} + 54V$$

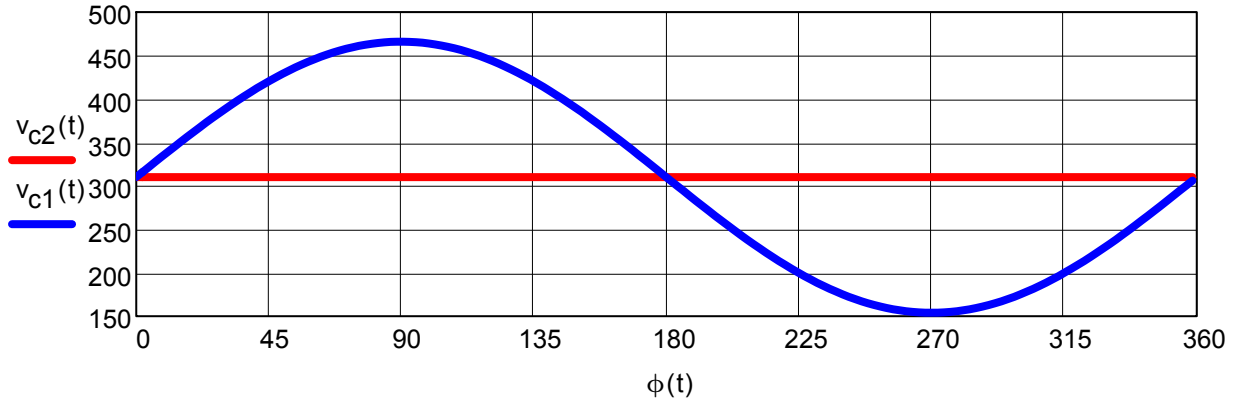
$$V_{c2.cc} = 310 V$$

$$V_{c1.cc} := V_{c2.cc}$$

3i) Gráfico da tensão v_{c1} e v_{c2} ;

$$v_{c2}(t) := v_{c2.cc}$$

$$v_{c1}(t) := v_{c1.cc} + V_{cap} \cdot \sin(\omega r \cdot t)$$



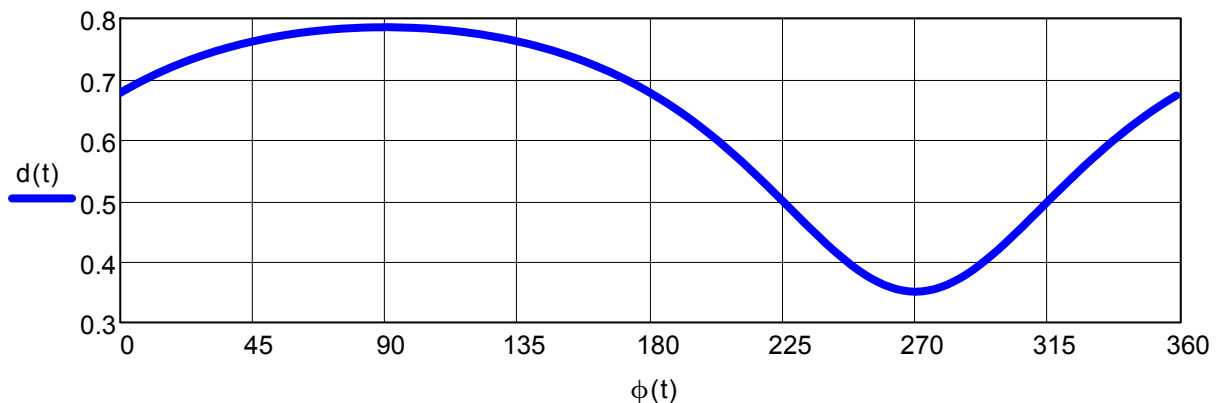
A tensão máxima de v_{c1} é definida em $\frac{\pi}{2}$;

$$V_{c1.m\acute{a}x} := v_{c1}\left(\frac{\pi}{2 \cdot \omega r}\right)$$

$$V_{c1.m\acute{a}x} = 466 \text{ V}$$

4i) Cálculo e gráfico da razão cíclica;

$$d(t) := 1 - \frac{V_{cc}}{v_{c1}(t)}$$



$$d_{m\acute{a}x} := d\left(\frac{\pi}{2 \cdot \omega r}\right)$$

$$d_{m\acute{a}x} = 0.785 \quad \text{D máximo, em } \frac{\pi}{2};$$

$$d_{m\acute{i}n} := d\left(\frac{3\pi}{2 \cdot \omega r}\right)$$

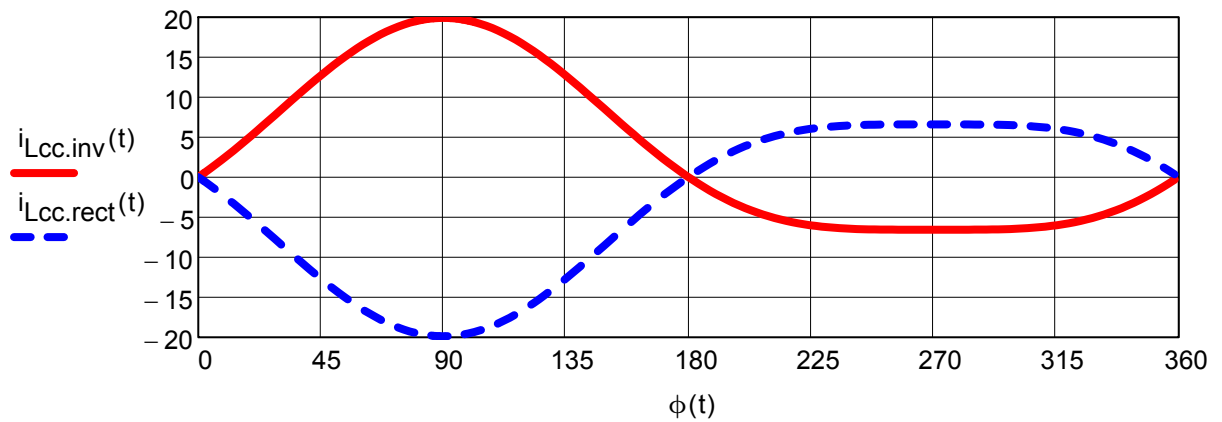
$$d_{m\acute{i}n} = 0.351 \quad \text{D mínimo, em } \frac{3\pi}{2};$$

5i) Corrente no indutor CC, sem considerar a corrente no capacitor:

$$i_{Lcc.inv}(t) := \frac{V_{cap} \cdot I_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{v_{c2.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) \quad \text{Operação como inversor;}$$

$$i_{L_{cc}.rect}(t) := \frac{-V_{cap} \cdot I_{L_{cap}}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega_r \cdot t)) - \frac{V_{c2.cc}}{V_{cc}} \cdot I_{L_{cap}} \cdot \sin(\omega_r \cdot t)$$

Operação como retificador;



Valor máximo da corrente no indutor CC operando como inversor e como retificador:

$$I_{L_{cc}.máx} := i_{L_{cc}.inv}\left(\frac{\pi}{2 \cdot \omega_r}\right) \quad I_{L_{cc}.máx} = 19.9A$$

Valor eficaz da corrente no indutor CC operando como inversor e como retificador:

$$i_{L_{cc}.ef} := \sqrt{f_r \int_0^{\frac{1}{f_r}} i_{L_{cc}.inv}(t)^2 dt} \quad i_{L_{cc}.ef} = 10.2A$$

$$i_{L_{ef}} := I_{L_{cap}} \cdot \frac{\sqrt{\frac{3}{8} \cdot V_{cap}^2 + \frac{1}{2} \cdot V_{c2.cc}^2}}{V_{cc}} \quad i_{L_{ef}} = 10.2A$$

Valor médio da corrente no indutor CC operando como inversor e como retificador é:

$$i_{L_{cc}.md} := f_r \int_0^{\frac{1}{f_r}} (i_{L_{cc}.inv}(t)) dt \quad i_{L_{cc}.md} = 3.33A$$

A potência no lado CC é;

$$P_{carga} := V_{cc} \cdot i_{L_{cc}.md} \quad P_{carga} = 0.333 \cdot kW$$

6i) Valor mínimo do capacitor C1 é calculado a seguir;

Considera-se uma ondulação máxima de tensão no capacitor de $\Delta V_{c1.máx} := 10V$

$$C_1 := \frac{I_{L_{cap}} \cdot d_{mín}}{\Delta V_{c1.máx} \cdot f_{smín}} \quad C_1 = 5.54 \cdot \mu F$$

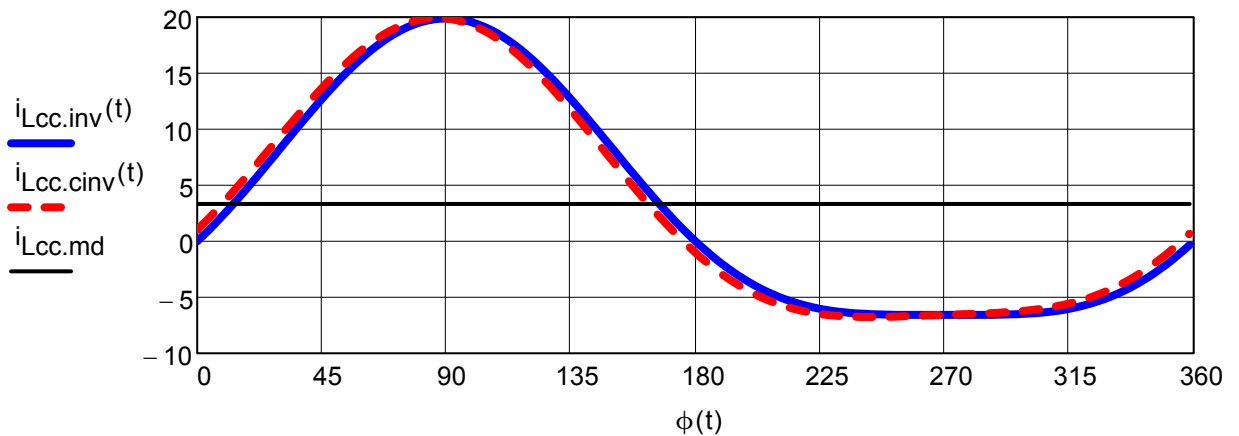
$$C_1 := 5.6 \mu F \quad \text{Valor escolhido;}$$

7i) Corrente no indutor CC, considerando a corrente no capacitor:

$$i_{C1}(t) := \omega r \cdot C_1 \cdot \left(\frac{V_{C2.CC} \cdot V_{cap}}{V_{CC}} \cdot \cos(\omega r \cdot t) + \frac{V_{cap}^2}{2 \cdot V_{CC}} \cdot \sin(2 \cdot \omega r \cdot t) \right)$$

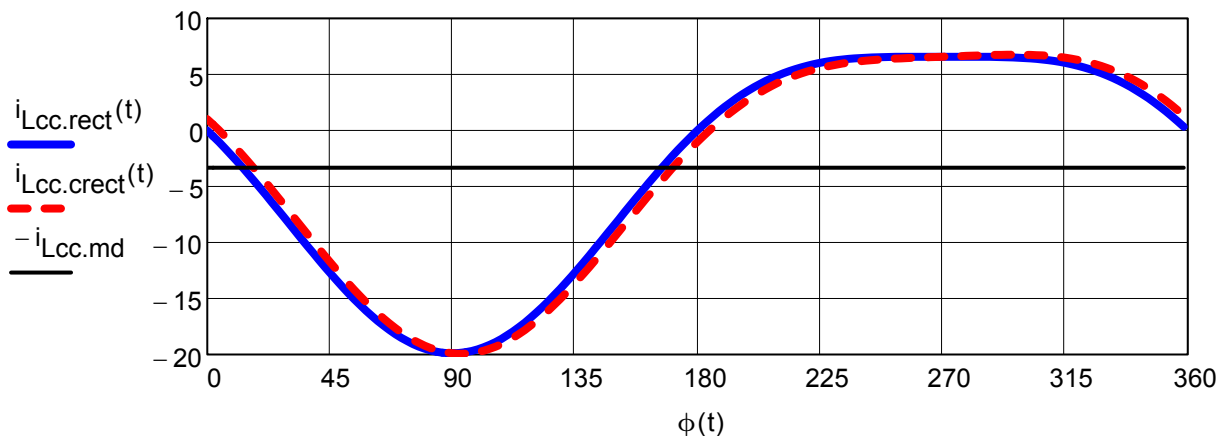
Operação como inversor:

$$i_{LCC.cinv}(t) := \frac{V_{cap} \cdot I_{Lcap}}{2 \cdot V_{CC}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{V_{C2.CC}}{V_{CC}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C1}(t)$$



Operação como retificador:

$$i_{LCC.crect}(t) := \frac{-V_{cap} \cdot I_{Lcap}}{2 \cdot V_{CC}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) - \frac{V_{C2.CC}}{V_{CC}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C1}(t)$$



8i) Valor mínimo do indutor CC é calculado a seguir:

Considera-se uma ondulação máxima de corrente no indutor de $\Delta I_{LCCm\acute{a}x} := 10A$

$$L_{CC} := \frac{V_{CC} \cdot d_{m\acute{i}n}}{\Delta I_{LCCm\acute{a}x} \cdot f_{sm\acute{i}n}}$$

$$L_{CC} = 129.87 \cdot \mu H$$

$$L_{CC} := 130 \mu H$$

Valor escolhido

$$\text{Com } Z_n := \sqrt{\frac{L_{cc}}{C_1}} \quad Z_n = 4.818 \Omega$$

9i) A inclinação da superfície de deslizamento é definida por;

$$\alpha := \frac{V_{cc}}{I_{Lcap} \cdot Z_n^2} \quad \alpha = 1.009 \frac{1}{\Omega} \quad \text{Como valor máximo;}$$

$$\alpha_e := 0.3S \quad \text{Valor escolhido;}$$

10i) Escolha de S2 (Capacitor C1) e S3 (Indutor CC)

Como a tensão máxima no capacitor C1 é $V_{c1.máx} = 466V$ e a tensão de entrada limite dos ampop é de $V_{máx.ampop} := 10V$

Considera-se:

$$S2 := \frac{V_{máx.ampop}}{V_{c1.máx}} \quad S2 = 0.021$$

$$S2 := 0.022 \quad \text{Valor escolhido;}$$

Logo, S3 é:

$$S3 := \frac{S2}{\alpha_e} \quad S3 = 0.073 \Omega \quad \text{Valor escolhido;}$$

11i) A freqüência é agora definida na função;

Considera-se uma faixa de histerese de;

$$\Delta\sigma_c := \frac{d_{\min}}{f_{s\min}} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} - S2 \cdot \frac{I_{Lcap}}{C_1} \right) \quad \Delta\sigma_c = 0.515V$$

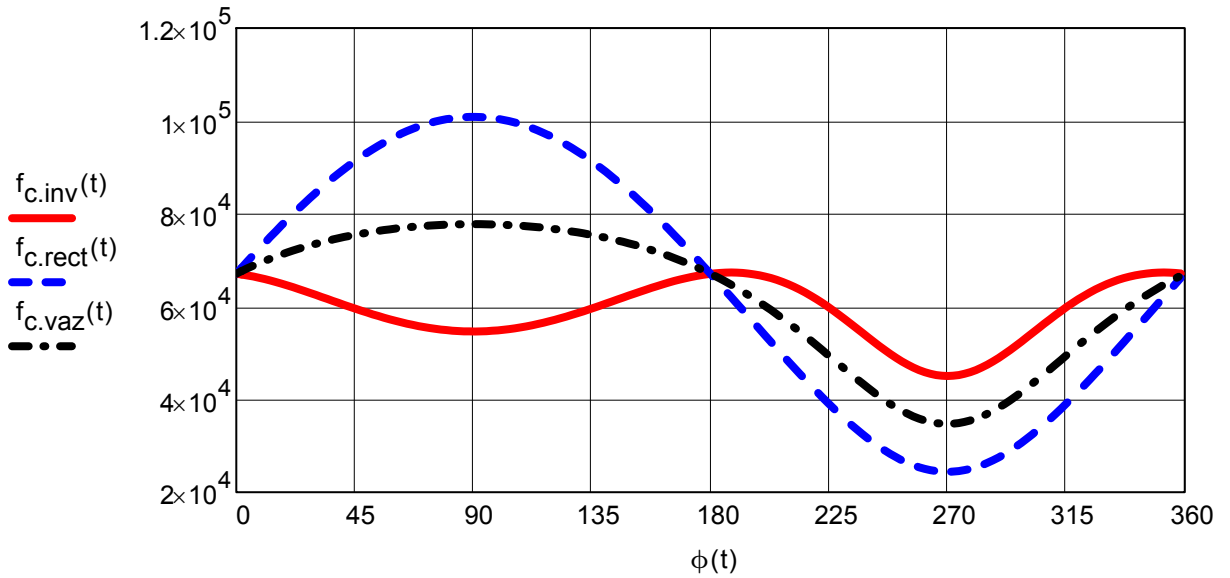
$$\Delta\sigma = 0.57 \quad \text{Valor escolhido;}$$

$$f_{c.inv}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} - S2 \cdot \frac{i_{Lca}(t)}{C_1} \right) \quad \text{Freqüência operando como Inversor;}$$

$$f_{c.rect}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} + S2 \cdot \frac{i_{Lca}(t)}{C_1} \right) \quad \text{Freqüência operando como Retificador;}$$

$$f_{c.vaz}(t) := \frac{d(t)}{\Delta\sigma} \cdot \left(S3 \cdot \frac{V_{cc}}{L_{cc}} \right) \quad \text{Freqüência operando em vazio;}$$

<u>Operação</u>	<u>Freqüência Mínima</u>	<u>Freqüência Máxima</u>
Inversor	$f_{c.inv} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 45.03 V \cdot kHz$	$f_{c.inv}(0) = 67.06 V \cdot kHz$
Retificador	$f_{c.rect} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 24.39 V \cdot kHz$	$f_{c.rect} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 100.87 V \cdot kHz$
Vazio	$f_{c.vaz} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 34.71 V \cdot kHz$	$f_{c.vaz} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 77.75 V \cdot kHz$

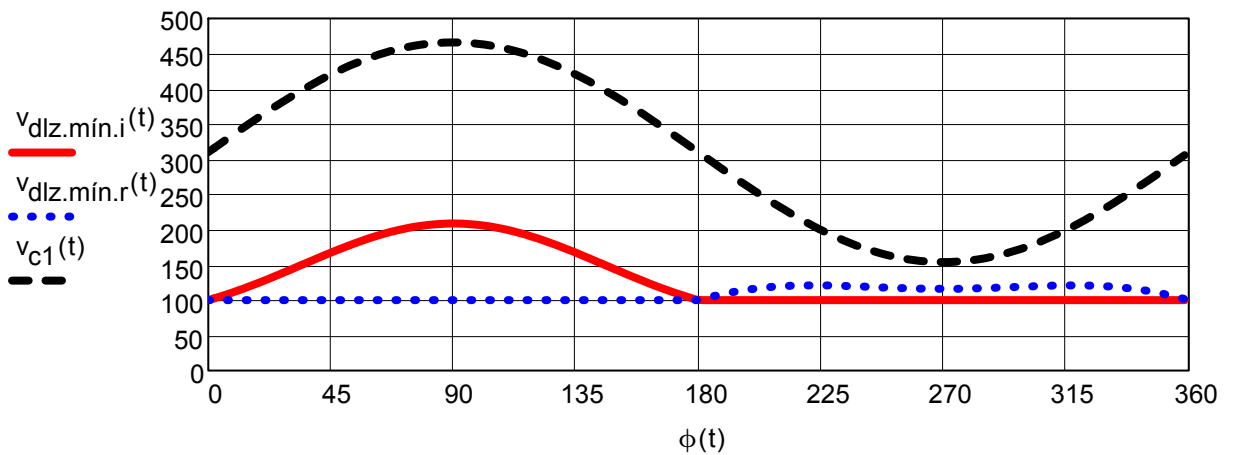


12i) Tensão de deslizamento mínima para conseguir o deslizamento sem fugas (inversor e retificador), no capacitor C1, é definida por;

$$v_{dlz.mín} := V_{cc} + \alpha_e \cdot Z_n^2 \cdot \left(i_{Lcc.inv} \left(\frac{\pi}{2 \cdot \omega r} \right) - i_{Lca} \left(\frac{\pi}{2 \cdot \omega r} \right) \right) \quad v_{dlz.mín} = 208.82V$$

$$v_{dlz.mín.i}(t) := \begin{cases} V_{cc} + \alpha_e \cdot Z_n^2 \cdot (i_{Lcc.inv}(t) - i_{Lca}(t)) & \text{if } t < \frac{1}{2 \cdot f_r} \\ V_{cc} & \text{if } t \geq \frac{1}{2 \cdot f_r} \end{cases} \quad \text{Operação como inversor;}$$

$$v_{dlz.mín.r}(t) := \begin{cases} V_{cc} + \alpha_e \cdot Z_n^2 \cdot (i_{Lcc.rect}(t) + i_{Lca}(t)) & \text{if } t > \frac{1}{2 \cdot f_r} \\ V_{cc} & \text{if } t \leq \frac{1}{2 \cdot f_r} \end{cases} \quad \text{Operação como retificador;}$$



13i) Cálculo de L_{ca} ;

Escolhe-se uma indutância de $L_{ca} := 0.45\text{mH}$ o que provoca uma frequência de ressonância com o capacitor C_1 em;

$$f_{rn} := \frac{1}{2 \cdot \pi \cdot \sqrt{L_{ca} \cdot C_1}} \quad f_{rn} = 3.17 \cdot \text{kHz}$$

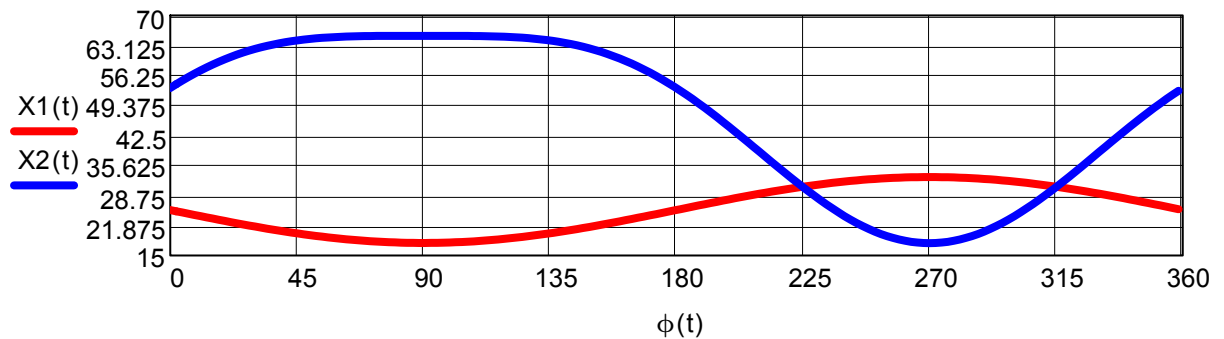
14i) Gráfico que permite calcular o valor mínimo da função no cálculo de S_3 :

$$\left[S_1 \cdot |v_{Lca}| < L_{ca} \cdot \min \left[\left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}}{C_1} \right), \left(S_3 \cdot \frac{v_{c1} - V_{cc}}{L_{cc}} + S_2 \cdot \frac{i_{Lca} - i_{Lcc}}{C_1} \right) \right] \right]$$

Gráfica-se o primeiro e segundo coeficiente:

$$X_1(t) := \left(S_3 \cdot \frac{V_{cc}}{L_{cc}} - S_2 \cdot \frac{i_{Lca}(t)}{C_1} \right) \cdot L_{ca}$$

$$X_2(t) := \left(S_3 \cdot \frac{v_{c1}(t) - V_{cc}}{L_{cc}} + S_2 \cdot \frac{i_{Lca}(t) - i_{Lcc.inv}(t)}{C_1} \right) \cdot L_{ca}$$



Como ambos termos nunca são inferiores a $V_{inf} := X_1\left(\frac{\pi}{2 \cdot \omega r}\right) \quad V_{inf} = 17.837 \Omega \cdot V$

Considera-se uma queda de tensão máxima de $v_{Lca} := 90V$

$$S_{1\text{mín}} := \frac{V_{inf}}{v_{Lca}} \quad S_{1\text{mín}} = 0.19819 \cdot \Omega$$

$$S_1 := 0.2 \Omega \quad \text{valor escolhido;}$$

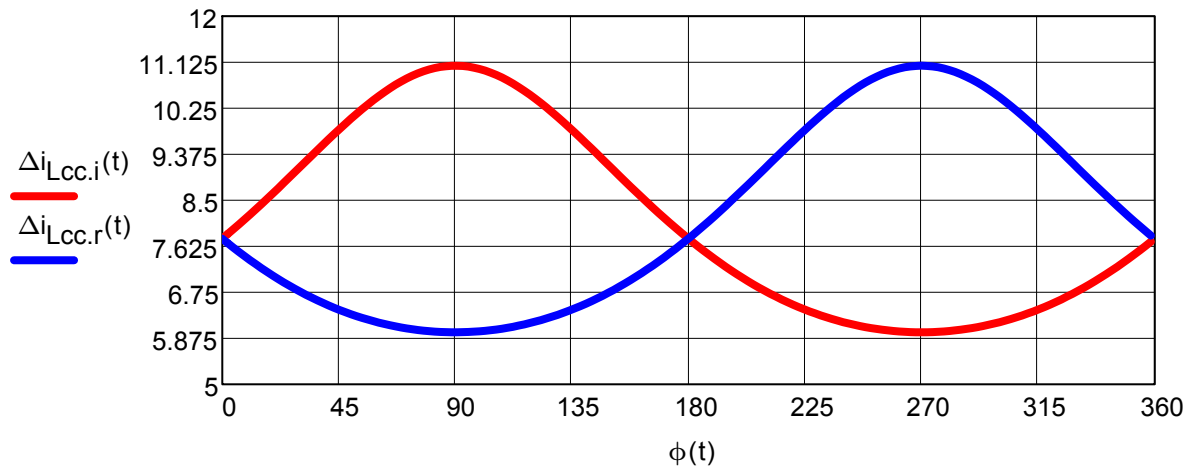
15i) Variação das grandezas v_{c1} e i_{Lcc} :

$$\Delta i_{Lcc.i}(t) := \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}(t)}$$

Operação como inversor;

$$\Delta i_{Lcc.r}(t) := \frac{V_{cc} \cdot C_1}{L_{cc}} \cdot \frac{\Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)}$$

Operação como retificador;

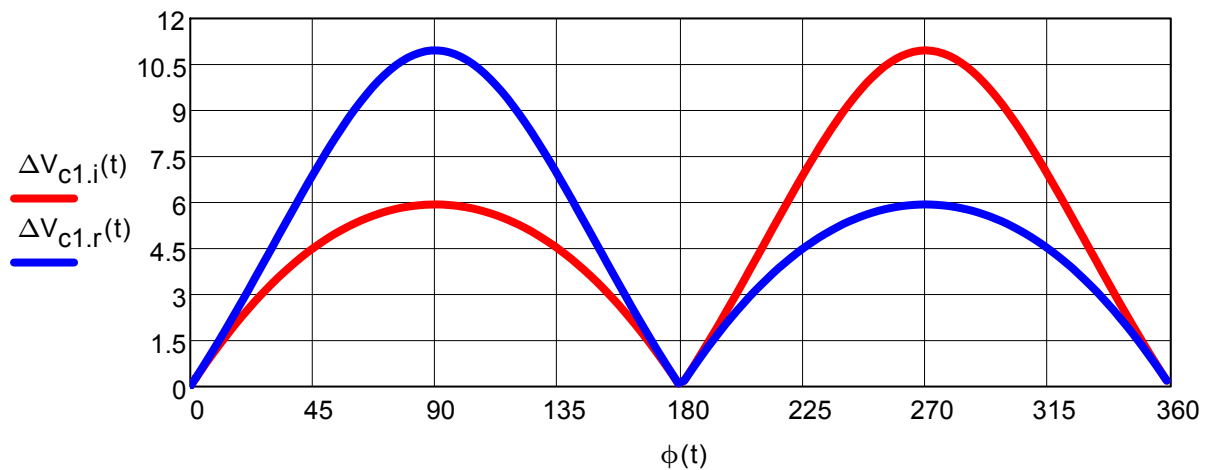


$$\Delta V_{c1.i}(t) := \left| \frac{i_{Lca}(t) \cdot \Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} + S_2 \cdot i_{Lca}(t)} \right|$$

Operação como inversor;

$$\Delta V_{c1.r}(t) := \left| \frac{-i_{Lca}(t) \cdot \Delta \sigma}{S_3 \cdot \frac{V_{cc} \cdot C_1}{L_{cc}} - S_2 \cdot i_{Lca}(t)} \right|$$

Operação como retificador;





ANEXO C

PROJETO DE POTÊNCIA CONVERSOR CC-CA/CA-CC TRIFÁSICO - COLLING E BARBI

Responsável: Edward Fuentealba Vidal

Atualização:

Orientação: IVO BARBI

22-11-2008

Parâmetros Elétricos utilizados no projeto

$V_{cc} := 75V$	Tensão contínua no circuito;
$V_{caA} := 110V$	Tensão alternada, da fase (pico);
$V_{caC} := 110V$	Tensão alternada da fase c (pico);
$f_r := 60Hz$	Frequência da rede;
$P_s := 0.200 \cdot kW$	Potência saída monofásica;
$\omega_r := 2 \cdot \pi \cdot f_r$ $\omega_r = 376.991 \cdot Hz$	Frequência da rede (radianos);
$t := 0s, 0.0001s \dots \frac{1}{f_r}$	Tempo;

◇ ————— CÁLCULOS INICIAIS ————— ◇

i) De forma a atender a potência especificada, a corrente nominal deve ser:

$$I_{Lcap} := \frac{2P_s}{V_{caA}}$$

$$I_{Lcap} = 3.64 A$$

$$i_{Lca}(t) := I_{Lcap} \cdot \sin(\omega_r \cdot t)$$

$$v_{caA}(t) := V_{caA} \cdot \sin(\omega_r \cdot t)$$

Fase A

$$i_{Lcc}(t) := I_{Lcap} \cdot \sin\left(\omega_r \cdot t + 2 \cdot \frac{\pi}{3}\right)$$

$$v_{caC}(t) := V_{caC} \cdot \sin\left(\omega_r \cdot t + 2 \cdot \frac{\pi}{3}\right)$$

Fase C

2i) O nível tensão contínua mínima para a tensão nos capacitores C_A e C_C, fica definido por:

$$V_{C_C.mín} := V_{cc} + V_{caC}$$

$$V_{C_C.mín} = 185 V$$

Adiciona-se 50 V como margem de segurança:

$$V_{C_C.cc} := V_{C_C.mín} + 50V$$

$$V_{C_C.cc} = 235 V$$

$$V_{C_A.cc} := V_{C_C.cc}$$

————— Tensão nos Capacitores —————

3i) Gráfico da tensão de VC_A, VC_B e VC_C;

$$V_{ndc}(t) := V_{C_C.cc}$$

Tensão contínua, estabelecida;

$$V_{C_A}(t) := V_{ndc}(t) + v_{caA}(t)$$

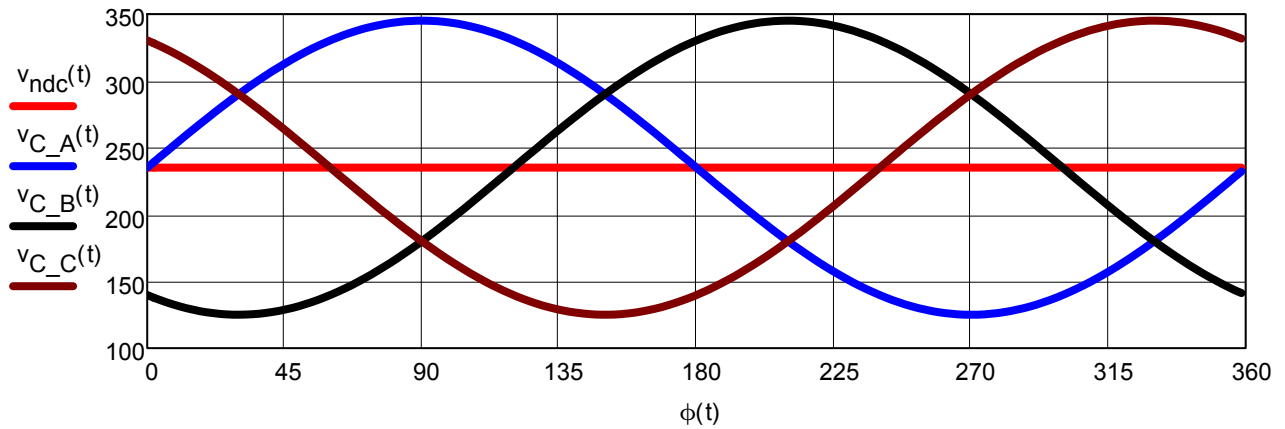
Tensão no capacitor C_A;

$$V_{C_B}(t) := V_{ndc}(t) + V_{caA} \cdot \sin\left(\omega_r \cdot t - 2 \cdot \frac{\pi}{3}\right)$$

Tensão no capacitor C_B;

$$V_{C_C}(t) := V_{ndc}(t) + v_{caC}(t)$$

Tensão no capacitor C_C;



A tensão máxima de v_{C_A} é definida em

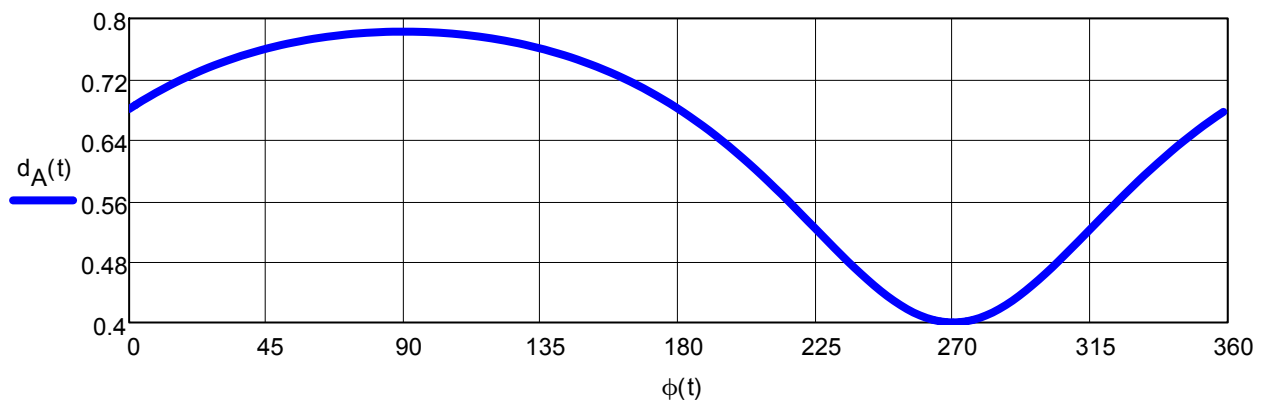
$\frac{\pi}{2}$:

$$V_{C_A.m\acute{a}x} := v_{C_A}\left(\frac{\pi}{2 \cdot \omega r}\right) \quad V_{C_A.m\acute{a}x} = 345 \text{ V}$$

Razões Cíclicas

4i) Cálculo e gráfico da razão cíclica da Fase A;

$$d_A(t) := 1 - \frac{V_{cc}}{v_{ndc}(t) + v_{caA}(t)}$$



$$d_{m\acute{a}xA} := d_A\left(\frac{\pi}{2 \cdot \omega r}\right) \quad d_{m\acute{a}xA} = 0.783 \quad D \text{ máximo, em } \frac{\pi}{2};$$

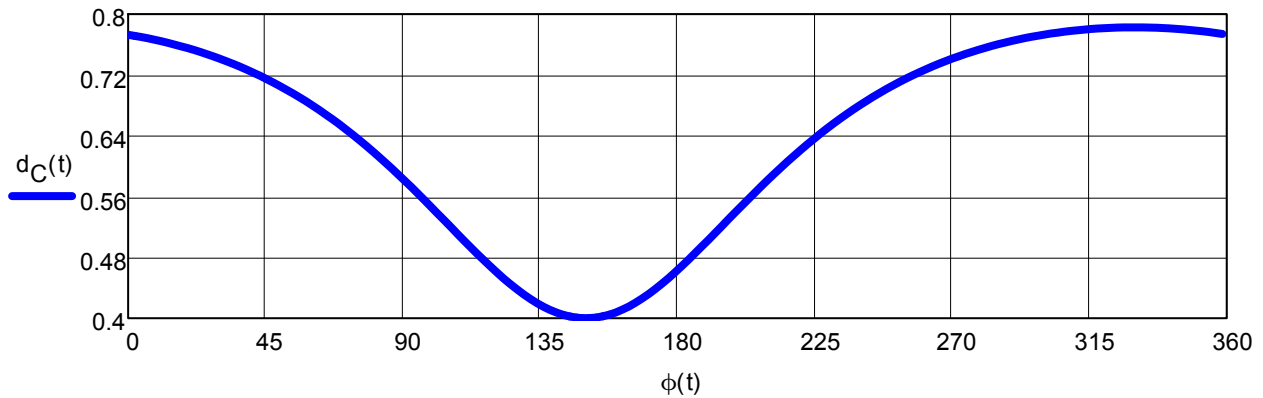
$$d_{m\acute{i}nA} := d_A\left(\frac{3\pi}{2 \cdot \omega r}\right) \quad d_{m\acute{i}nA} = 0.4 \quad D \text{ mínimo, em } \frac{3\pi}{2};$$

A tensão máxima de v_{C_C} é definida em $\frac{11\pi}{6}$;

$$V_{C_C.m\acute{a}x} := v_{C_C}\left(\frac{11\pi}{6 \cdot \omega r}\right) \quad V_{C_C.m\acute{a}x} = 345 \text{ V}$$

5i) Cálculo e gráfico da razão cíclica da Fase C;

$$d_C(t) := 1 - \frac{V_{cc}}{v_{ndc}(t) + v_{caC}(t)}$$



$$d_{\text{máxC}} := d_C\left(\frac{11\pi}{6 \cdot \omega r}\right) \quad d_{\text{máxC}} = 0.783 \quad D \text{ máximo, em } \frac{11\pi}{6};$$

$$d_{\text{mínC}} := d_C\left(\frac{5\pi}{6 \cdot \omega r}\right) \quad d_{\text{mínC}} = 0.4 \quad D \text{ mínimo, em } \frac{5\pi}{6};$$

Correntes nos Indutores

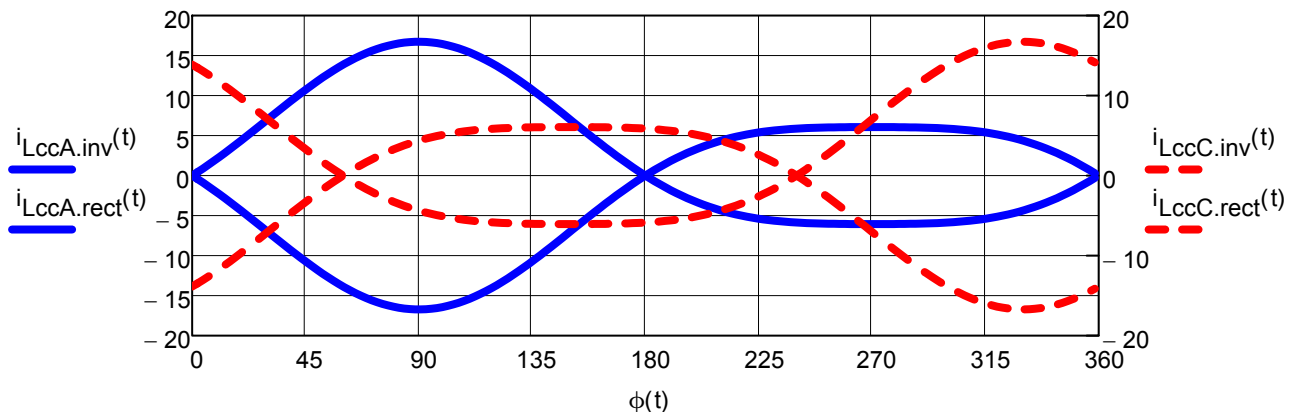
6i) Corrente no indutor CCA e CCC, sem considerar a corrente no capacitor é:

$$i_{\text{LccA.inv}}(t) := \frac{V_{\text{caA}} \cdot I_{\text{Lcap}}}{2 \cdot V_{\text{cc}}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{V_{\text{C_A.cc}}}{V_{\text{cc}}} \cdot I_{\text{Lcap}} \cdot \sin(\omega r \cdot t) \quad \text{Operação como inversor;}$$

$$i_{\text{LccA.rect}}(t) := \frac{-V_{\text{caA}} \cdot I_{\text{Lcap}}}{2 \cdot V_{\text{cc}}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) - \frac{V_{\text{C_A.cc}}}{V_{\text{cc}}} \cdot I_{\text{Lcap}} \cdot \sin(\omega r \cdot t) \quad \text{Operação como retificador;}$$

$$i_{\text{LccC.inv}}(t) := \frac{V_{\text{caC}} \cdot I_{\text{Lcap}}}{2 \cdot V_{\text{cc}}} \cdot \left(1 - \cos\left(2 \cdot \omega r \cdot t + 4 \cdot \frac{\pi}{3}\right)\right) + \frac{V_{\text{C_C.cc}}}{V_{\text{cc}}} \cdot I_{\text{Lcap}} \cdot \sin\left(\omega r \cdot t + 2 \cdot \frac{\pi}{3}\right) \quad \text{Operação como inversor;}$$

$$i_{\text{LccC.rect}}(t) := \frac{-V_{\text{caC}} \cdot I_{\text{Lcap}}}{2 \cdot V_{\text{cc}}} \cdot \left(1 - \cos\left(2 \cdot \omega r \cdot t + 4 \cdot \frac{\pi}{3}\right)\right) - \frac{V_{\text{C_C.cc}}}{V_{\text{cc}}} \cdot I_{\text{Lcap}} \cdot \sin\left(\omega r \cdot t + 2 \cdot \frac{\pi}{3}\right) \quad \text{Operação como retificador;}$$



Valor máximo da corrente no indutor CCA e CCC, operando como inversor e o como retificador:

$$I_{LccA.máx} := i_{LccA.inv} \left(\frac{\pi}{2 \cdot \omega r} \right) \quad I_{LccA.máx} = 16.7 \text{ A}$$

$$I_{LccC.máx} := i_{LccC.inv} \left(\frac{11\pi}{6 \cdot \omega r} \right) \quad I_{LccC.máx} = 16.7 \text{ A}$$

Valor eficaz da corrente no indutor CCA, operando como inversor e como retificador:

$$i_{LccA.ef} := \sqrt{f_r \int_0^{\frac{1}{f_r}} i_{LccA.inv}(t)^2 dt} \quad i_{LccA.ef} = 8.7 \text{ A}$$

$$i_{Lef} := I_{Lcap} \cdot \frac{\sqrt{\frac{3}{32} \cdot V_{caA}^2 + \frac{1}{2} \cdot V_{C_A.cc}^2}}{V_{cc}} \quad i_{Lef} = 8.2 \text{ A}$$

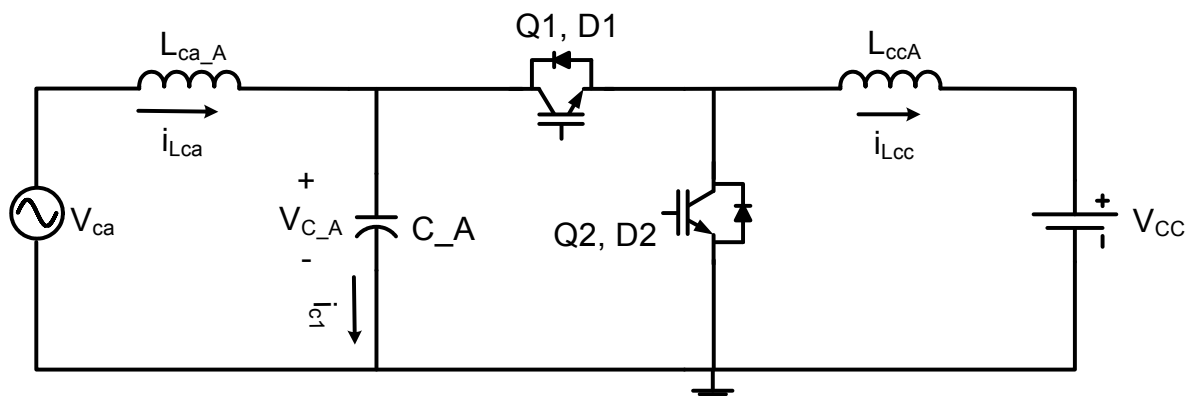
Valor médio da corrente no indutor ccA, operando como inversor e como retificador:

$$i_{LccA.md} := f_r \int_0^{\frac{1}{f_r}} (i_{LccA.inv}(t)) dt \quad i_{LccA.md} = 2.667 \text{ A}$$

A potência no lado cc é;

$$P_{carga} := V_{cc} \cdot i_{LccA.md} \quad P_{carga} = 0.2 \cdot \text{kW}$$

◊ ————— ESTRUTURA DE CONTROLE DE ILCA ————— ◊



$$f_{smínA} := 26 \text{ kHz} \quad \text{Frequência mínima de chaveamento;}$$

Os valores calculados nesta seção são válidos para a fase A e B.

1i) Valor mínimo do capacitor C_A e C_B calcula-se a seguir;

Considera-se uma ondulação máxima de tensão no capacitor de $\Delta V_{C_A.máx} := 12 \text{ V}$

$$C_{1A} := \frac{I_{Lcap} \cdot d_{mínA}}{\Delta V_{C_A.máx} \cdot f_{smínA}} \quad C_{1A} = 4.66 \cdot \mu\text{F}$$

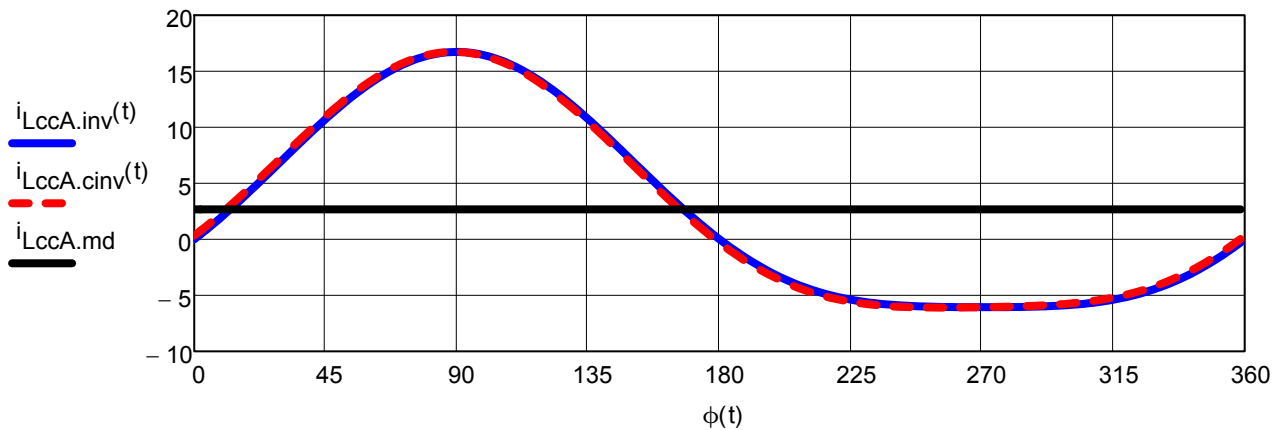
$$C_{1A} := 5 \mu\text{F} \quad \text{Valor escolhido;}$$

2i) Corrente no indutor CCA, considerando a corrente no capacitor é:

$$i_{C_A}(t) := \omega r \cdot C1A \cdot \left(\frac{V_{C_A.cc} \cdot V_{caA}}{2V_{cc}} \cdot \cos(\omega r \cdot t) + \frac{V_{caA}^2}{8 \cdot V_{cc}} \cdot \sin(2 \cdot \omega r \cdot t) \right)$$

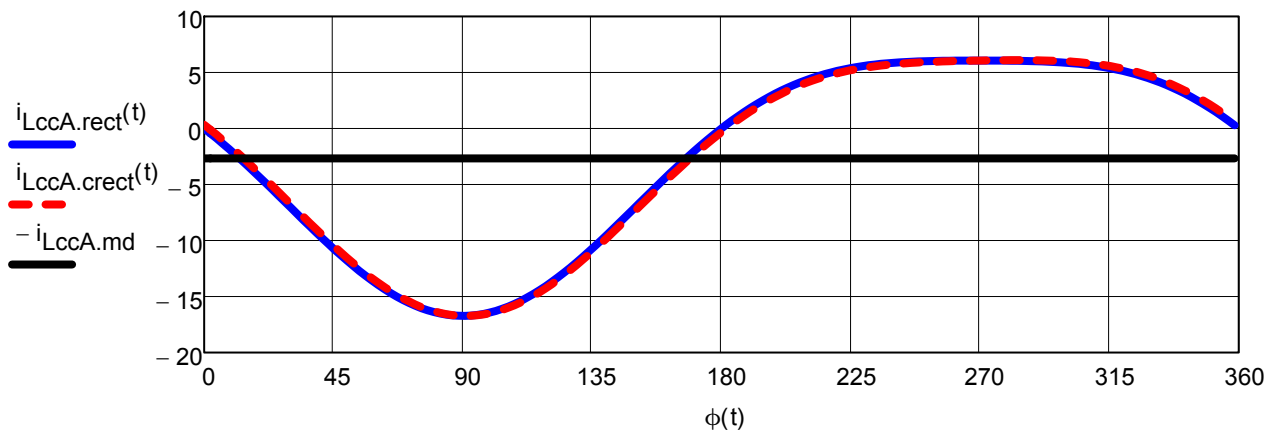
Operação como inversor:

$$i_{LccA.cinv}(t) := \frac{V_{caA} \cdot I_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) + \frac{V_{C_A.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C_A}(t)$$



Operação como retificador:

$$i_{LccA.crect}(t) := \frac{-V_{caA} \cdot I_{Lcap}}{2 \cdot V_{cc}} \cdot (1 - \cos(2 \cdot \omega r \cdot t)) - \frac{V_{C_A.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin(\omega r \cdot t) + i_{C_A}(t)$$



3i) O valor mínimo do indutor CCA calcula-se a seguir:

Considera-se uma ondulação de corrente máxima no indutor de $\Delta I_{LccAmax} := 8A$

$$L_{cca} := \frac{V_{cc} \cdot d_{minA}}{\Delta I_{LccAmax} \cdot f_{smínA}}$$

$$L_{cca} = 144.2 \cdot \mu H$$

$$L_{cca} := 150 \mu H \quad \text{Valor escolhido}$$

Com

$$Z_{nA} = 5.477 \Omega$$

$$Z_{nA} := \sqrt{\frac{L_{cca}}{C1A}}$$

4i) A inclinação da superfície de deslizamento é definida por;

$$\alpha_A := \frac{V_{cc}}{I_{Lcap} \cdot Z_{nA}^2} \quad \alpha_A = 0.688 \cdot S \quad \text{Como valor máximo;}$$

$$\alpha_{Ae} := 0.09S \quad \text{Valor escolhido;}$$

5i) Escolha de S2 (Capacitor C_A) e S3 (Indutor CCA)

Como a tensão máxima no capacitor C_A é $V_{C_A.máx} = 345V$ e a tensão de entrada limite dos ampop é de $V_{máx.ampop} := 10V$

Considera-se:

$$S4A := \frac{V_{máx.ampop}}{V_{C_A.máx}} \quad S4A = 0.029$$

$$S4A := 0.029 \quad \text{Valor escolhido;}$$

Logo, S3 é:

$$S5A := \frac{S4A}{\alpha_{Ae}} \quad S5A = 0.322 \Omega \quad \text{Valor escolhido;}$$

6i) A frequência é agora definida na função;

Considera-se uma faixa de histerese de;

$$\Delta\sigma_A := \frac{d_{mínA}}{f_{smínA}} \cdot \left(S5A \cdot \frac{V_{cc}}{L_{cCA}} - S4A \cdot \frac{I_{Lcap}}{C1A} \right) \quad \Delta\sigma_A = 2.15V$$

$$\Delta\sigma_{Ae} = 2.152 \quad \text{Valor escolhido;}$$

$$f_{cA.inv}(t) := \frac{d_A(t)}{\Delta\sigma_{Ae}} \cdot \left(S5A \cdot \frac{V_{cc}}{L_{cCA}} - S4A \cdot \frac{i_{Lca}(t)}{C1A} \right) \quad \text{Frequência operando como Inversor;}$$

$$f_{cA.rect}(t) := \frac{d_A(t)}{\Delta\sigma_{Ae}} \cdot \left(S5A \cdot \frac{V_{cc}}{L_{cCA}} + S4A \cdot \frac{i_{Lca}(t)}{C1A} \right) \quad \text{Frequência operando como Retificador;}$$

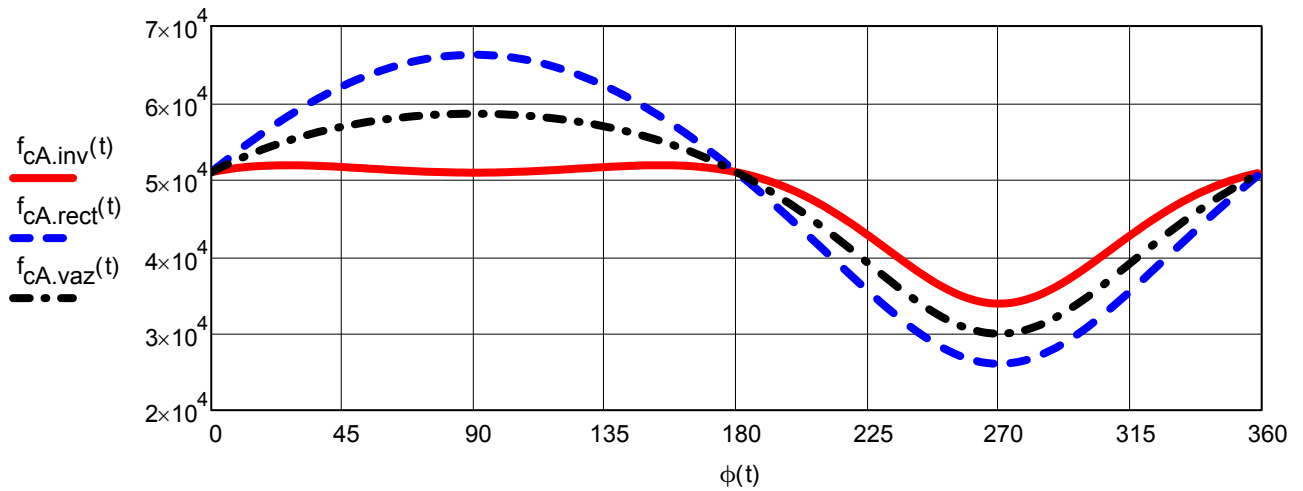
$$f_{cA.vaz}(t) := \frac{d_A(t)}{\Delta\sigma_{Ae}} \cdot \left(S5A \cdot \frac{V_{cc}}{L_{cCA}} \right) \quad \text{Frequência operando em vazio;}$$

Operação

Frequência Mínima

Frequência Máxima

Inversor	$f_{cA.inv} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 33.868 V \cdot kHz$	$f_{cA.inv}(0) = 50.975 V \cdot kHz$
Retificador	$f_{cA.rect} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 26.027 V \cdot kHz$	$f_{cA.rect} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 66.264 V \cdot kHz$
Vazio	$f_{cA.vaz} \left(3 \cdot \frac{\pi}{2 \cdot \omega_r} \right) = 29.948 V \cdot kHz$	$f_{cA.vaz} \left(\frac{\pi}{2 \cdot \omega_r} \right) = 58.593 V \cdot kHz$



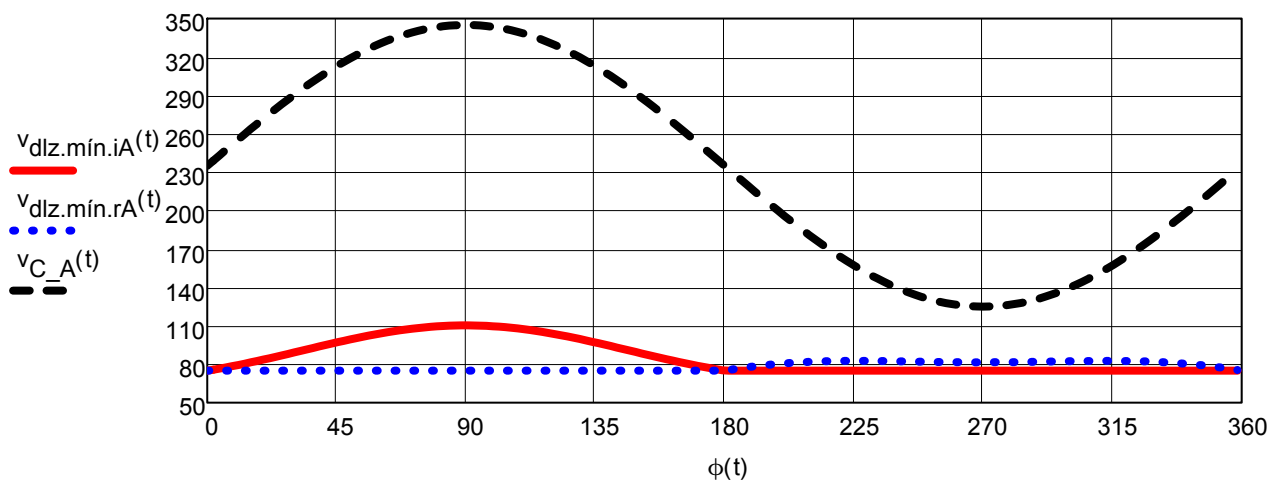
7i) A tensão de deslizamento mínima para conseguir o deslizamento sem fugas (inversor e retificador), no capacitor C_A , está definida por;

$$V_{dlz.mín.Ai} := V_{cc} + \alpha_{Ae} \cdot Z_{nA}^2 \cdot \left(i_{LccA.inv} \left(\frac{\pi}{2 \cdot \omega r} \right) - i_{Lca} \left(\frac{\pi}{2 \cdot \omega r} \right) \right) \quad V_{dlz.mín.Ai} = 110.345 V$$

$$V_{dlz.mín.Ar} := V_{cc} + \alpha_{Ae} \cdot Z_{nA}^2 \cdot \left(i_{LccA.rect} \left(\frac{3\pi}{2 \cdot \omega r} \right) + i_{Lca} \left(\frac{3\pi}{2 \cdot \omega r} \right) \right) \quad V_{dlz.mín.Ar} = 81.545 V$$

$$V_{dlz.mín.iA}(t) := \begin{cases} V_{cc} + \alpha_{Ae} \cdot Z_{nA}^2 \cdot (i_{LccA.inv}(t) - i_{Lca}(t)) & \text{if } t < \frac{1}{2 \cdot f_r} \text{ Operação como inversor;} \\ V_{cc} & \text{if } t \geq \frac{1}{2 \cdot f_r} \end{cases}$$

$$V_{dlz.mín.rA}(t) := \begin{cases} V_{cc} + \alpha_{Ae} \cdot Z_{nA}^2 \cdot (i_{LccA.rect}(t) + i_{Lca}(t)) & \text{if } t > \frac{1}{2 \cdot f_r} \text{ Operação como retificador;} \\ V_{cc} & \text{if } t \leq \frac{1}{2 \cdot f_r} \end{cases}$$



8i) Cálculo de L_{cA} ;

Escolhe-se uma indutância de $L_{cA} := 5.1\text{mH}$ o que provoca uma frequência de ressonância com o capacitor C_A em;

$$f_{rnA} := \frac{1}{2 \cdot \pi \cdot \sqrt{L_{cA} \cdot C1A}} \quad f_{rnA} = 1 \cdot \text{kHz}$$

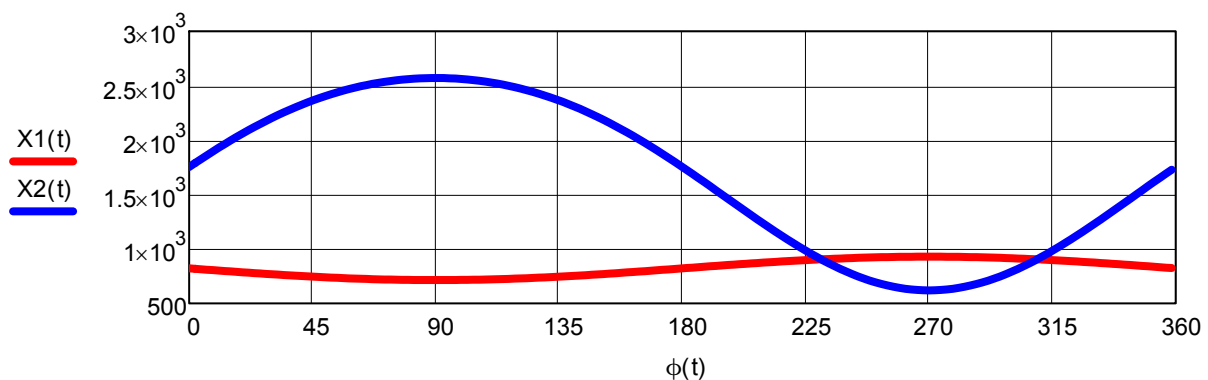
9i) Gráfico que permite obter o valor mínimo da função para o cálculo de $S3$;

$$\left[S3A \cdot |v_{LcA}| < L_{cA} \cdot \min \left[\left(S5A \cdot \frac{V_{cc}}{L_{ccA}} - S4A \cdot \frac{i_{LcA}}{C1A} \right), \left(S5A \cdot \frac{v_{c1} - V_{cc}}{L_{ccA}} + S4A \cdot \frac{i_{LcA} - i_{Lcc}}{C1A} \right) \right] \right]$$

Grafica-se o primeiro e segundo coeficientes;

$$X1(t) := \left(S5A \cdot \frac{V_{cc}}{L_{ccA}} - S4A \cdot \frac{i_{LcA}(t)}{C1A} \right) \cdot L_{cA}$$

$$X2(t) := \left(S5A \cdot \frac{v_{C_A}(t) - V_{cc}}{L_{ccA}} + S4A \cdot \frac{i_{LcA}(t) - i_{Lcc,inv}(t)}{C1A} \right) \cdot L_{cA}$$



Como ambas as expressões nunca são inferiores a

$$V_{infX2} := X2 \left(\frac{3\pi}{2 \cdot \omega r} \right)$$

$$V_{infX1} := X1 \left(\frac{\pi}{2 \cdot \omega r} \right)$$

Considera-se uma queda de tensão máxima de

$$v_{LcA} := 450V$$

$$V_{inf} := \min(V_{infX1}, V_{infX2}) \quad V_{inf} = 619.487 \Omega \cdot V$$

$$S3A_{mín} := \frac{V_{inf}}{v_{LcA}}$$

$$S3A_{mín} = 1.37664 \cdot \Omega$$

$$S3A := 1.5 \Omega$$

valor escolhido;

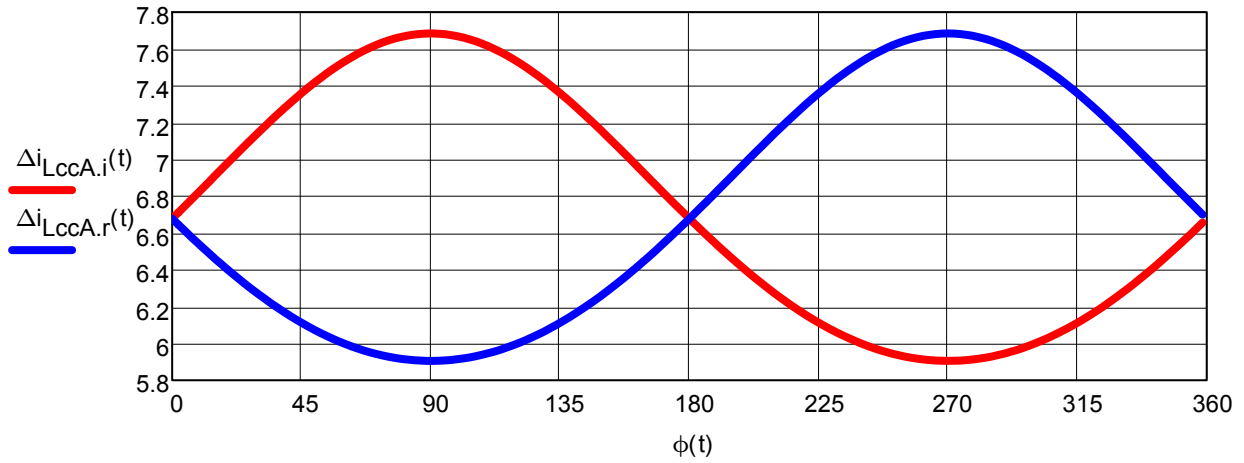
8i) Variação das grandezas v_{c_C} e i_{LccC} :

$$\Delta i_{LccA,i}(t) := \frac{V_{cc} \cdot C1A}{L_{ccA}} \cdot \frac{\Delta \sigma_{Ae}}{S5A \cdot \frac{V_{cc} \cdot C1A}{L_{ccA}} - S4A \cdot i_{LcA}(t)}$$

Operação como inversor;

$$\Delta i_{LccA,r}(t) := \frac{V_{cc} \cdot C1A}{L_{ccA}} \cdot \frac{\Delta \sigma_{Ae}}{S5A \cdot \frac{V_{cc} \cdot C1A}{L_{ccA}} + S4A \cdot i_{LcA}(t)}$$

Operação como retificador;

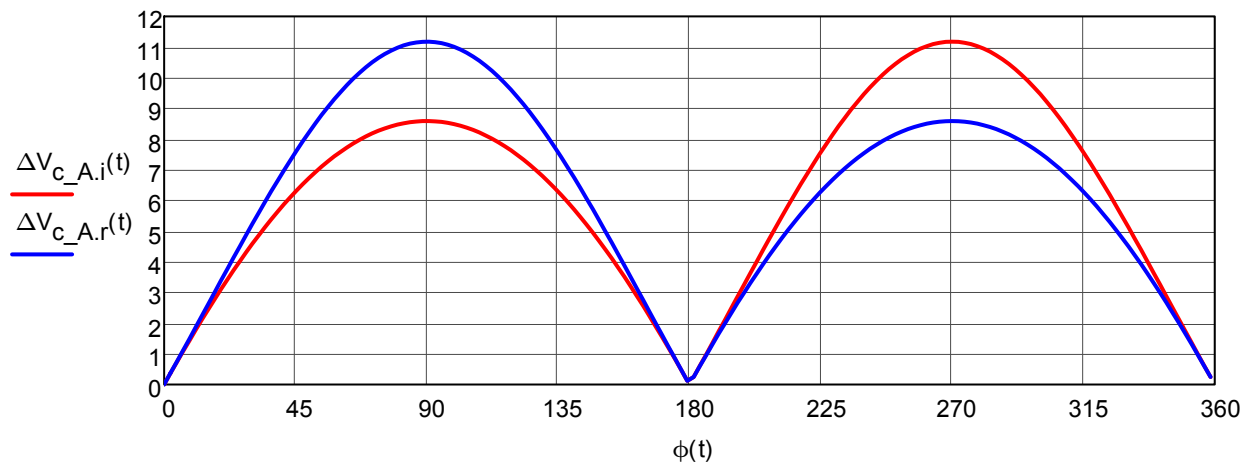


$$\Delta V_{c_A.i}(t) := \left| \frac{i_{Lca}(t) \cdot \Delta \sigma_{Ae}}{S5A \cdot \frac{V_{cc} \cdot C1A}{L_{cCA}} + S4A \cdot i_{Lca}(t)} \right|$$

Operação como inversor;

$$\Delta V_{c_A.r}(t) := \left| \frac{i_{Lca}(t) \cdot \Delta \sigma_{Ae}}{S5A \cdot \frac{V_{cc} \cdot C1A}{L_{cCA}} - S4A \cdot i_{Lca}(t)} \right|$$

Operação como retificador;



PROJETO DE CONTROLE FASE A e B

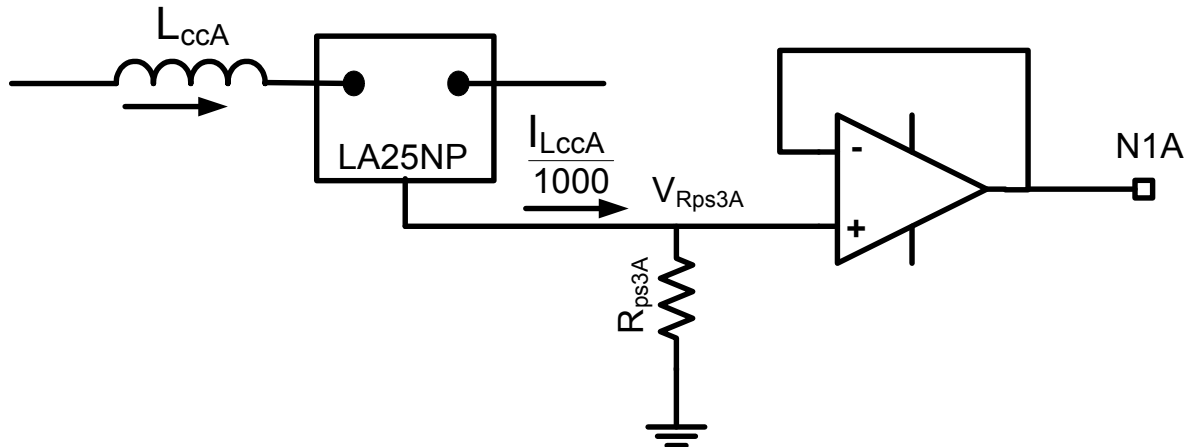
Obtenção do sinal de Controle da corrente I_{LccA}

$$I_{LccAmáx} = 16.727 \text{ A}$$

Corrente máxima no indutor dc;

$$S5A = 0.322 \Omega$$

Constante para controle MD;



$$I_{LccAs} := \frac{I_{LccAmáx}}{1000}$$

$$I_{LccAs} = 0.017 \text{ A}$$

Corrente de saída do sensor efeito Hall;

$$R_{ps3A} := 150 \Omega$$

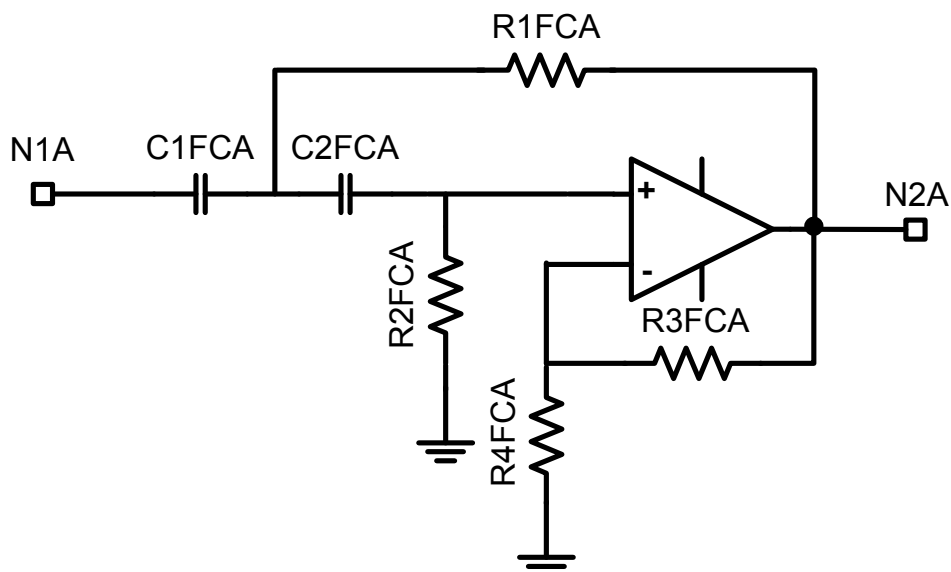
Resistência paralelo especif. por sensor;

$$V_{Rps3A} := I_{LccAs} \cdot R_{ps3A} \quad V_{Rps3A} = 2.509 \text{ V}$$

Tensão na resistência paralelo;

Nota: O sinal de tensão na saída do *buffer* é $0.15 \cdot I_{LccA}$

Filtragem do sinal i_{LccA}



Utiliza-se um filtro Butterworth de segunda ordem; $(a := \sqrt{2})$ $(b := 1)$

i) Especifica-se o valor do ganho, $(K := 1)$

- 2i) Estabelece a frequência de corte em, $f_c := 1.19\text{kHz}$ ($\omega_c := 2 \cdot \pi \cdot f_c$)
 3i) Especificar C, $C := \frac{10}{f_c}$ ($C = 8.403 \times 10^{-3}\text{s}$)

$C1FCA := 8.2\text{nF}$ Valor Comercial;

4i) Determinar R2FCA,

$$R2FCA := \frac{4 \cdot b}{\left[a + \sqrt{a^2 + 8 \cdot b \cdot (K - 1)} \right] \cdot \omega_c \cdot C1FCA} \quad R2FCA = 23.066 \cdot \text{k}\Omega$$

$R2FCA := 22\text{k}\Omega$ Valor Comercial;

5i) Determinar R1FCA,

$$R1FCA := \frac{b}{\omega_c^2 \cdot C1FCA^2 \cdot R2FCA} \quad R1FCA = 12.092 \cdot \text{k}\Omega$$

$R1FCA := 12\text{k}\Omega$ Valor Comercial;

6i) Determinar R4FCA,

$$R4FCA := \begin{cases} \text{"aberto"} & \text{if } K = 1 \\ \frac{K \cdot R1FCA}{K - 1} & \text{otherwise} \end{cases} \quad R4FCA = \text{"aberto"}$$

7i) Determinar R3FCA,

$$R3FCA := \begin{cases} \text{"curto"} & \text{if } K = 1 \\ K \cdot R2FCA & \text{otherwise} \end{cases} \quad R3FCA = \text{"curto"} \cdot \text{k}\Omega$$

Os mesmos filtros são utilizados de forma a obter os erros dos capacitores C1A e C1B

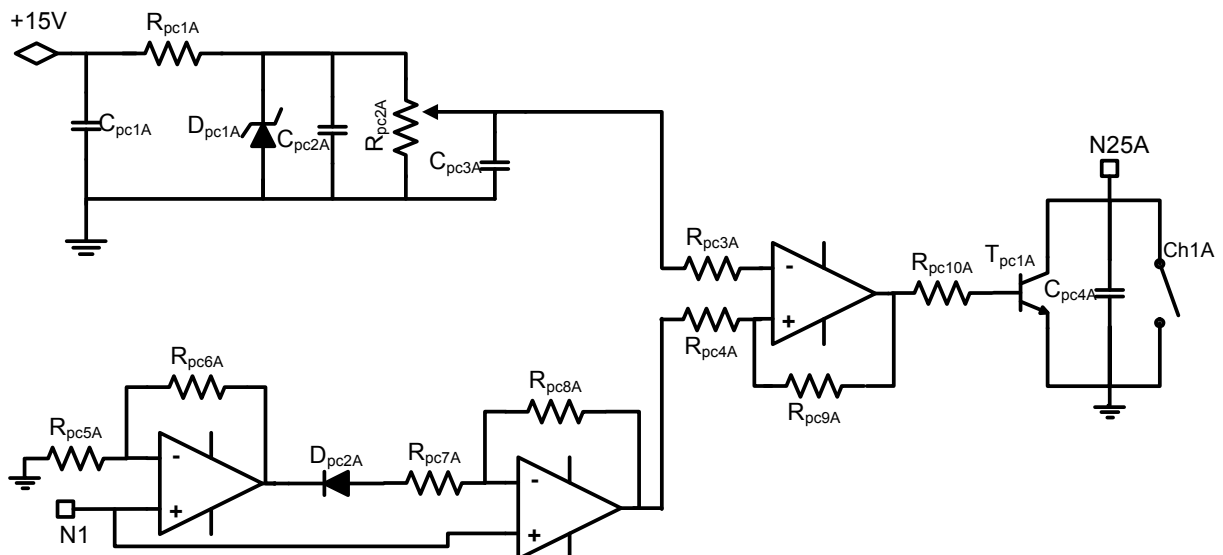
Cálculo da resistência do somador S5A

$RSA := (10)\text{k}\Omega$ Resistência somador;

$RS5A := \frac{R_{ps3A}}{1000} \cdot \frac{RSA}{S5A} \quad RS5A = 4.655 \times 10^3 \Omega$ Resistência de entrada somador;

$RS5A := 4.7\text{k}\Omega$

Limitador de Corrente de i_{LccA} e i_{Lcc}



Valores do regulador de tensão

$$\begin{aligned} C_{pc1A} &:= 0.1\mu F & R_{pc1A} &:= 560\Omega & V_{Dpc1A} &:= 7.5V & C_{pc2A} &:= 0.1\mu F & C_{pc3A} &:= 10nF \\ PR_{pc2A} &:= 1k\Omega & V_{dz} &:= 3.5V & R_{pc2A} &:= 0.533 \end{aligned}$$

Valores do Retificador de tensão

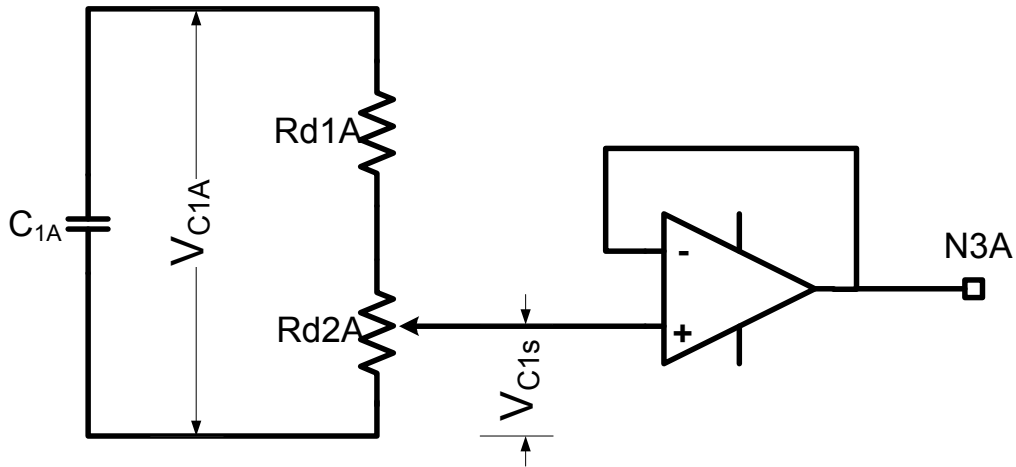
$$R_{pc5A} := 34k\Omega \quad R_{pc6A} := 34k\Omega \quad R_{pc7A} := 34k\Omega \quad R_{pc8A} := 68k\Omega$$

Valores do Comparador com histerese

$$\begin{aligned} V_{opn} &:= 0V && \text{Tensão da fonte;} \\ V_{opp} &:= 15 \cdot V && \text{Alimentação positiva CI;} \\ R_{pc4A} &:= 1.2k\Omega && \text{Alimentação negativa CI;} \\ R_{pc3A} &:= 1k\Omega \\ R_{pc9A} &:= 82k\Omega \\ C_{pc4A} &:= 100nF \\ R_{pc10A} &:= 2.7k\Omega \end{aligned}$$

$$V_{Hp} := V_{dz} \cdot \frac{R_{pc4A} + R_{pc9A}}{R_{pc9A}} + |V_{opn}| \cdot \frac{R_{pc4A}}{R_{pc9A}} \quad (V_{Hp}) = 3.551 V$$

$$V_{Hn} := V_{dz} \cdot \frac{R_{pc4A} + R_{pc9A}}{R_{pc9A}} - V_{opp} \cdot \frac{R_{pc4A}}{R_{pc9A}} \quad (V_{Hn}) = 3.332 V$$

Obtenção do sinal de Tensão no Capacitor C1A

$$S_{4A} = 0.029$$

$$V_{C_C.m\acute{a}x} = 345 V$$

Tensão de pico, no Capacitor C1;

$$R_{d1A} := 330k\Omega$$

$$V_{C1As} := 10V$$

Tensão de saída do divisor;

$$k_{avA} := \frac{V_{C1As}}{V_{C_C.m\acute{a}x}} \quad k_{avA} = 0.029 \quad \text{Ganho da tensão;}$$

$$R_{d2A} := \frac{k_{avA}}{1 - k_{avA}} \cdot R_{d1A} \quad R_{d2A} = 9.851 \cdot k\Omega$$

Considerando uma tensão de $V_{C1As} = 10V$ na saída do *buffer*

Cálculo resistência do somador S4A

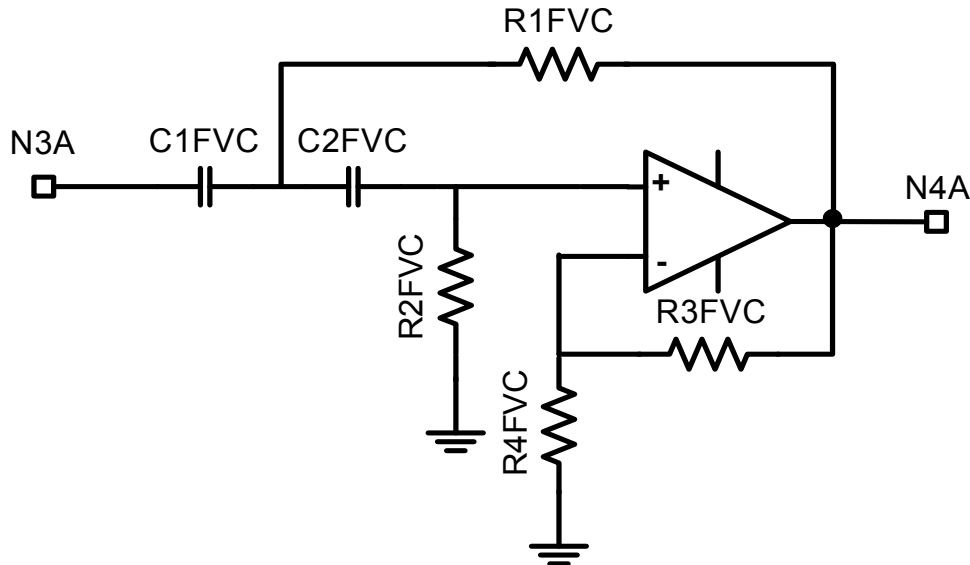
$$RS4A := kavA \cdot \frac{RSA}{S4A}$$

$$RS4A = 9.995 \cdot k\Omega$$

Resistência de entrada do circuito somador;

$$RS4A := 10k\Omega$$

Filtragem do sinal vc1A



Utiliza-se um filtro Butterworth de segunda ordem; $(a := \sqrt{2})$ $(b := 1)$

i) Especifica-se o valor do ganho,

$$(K := 1)$$

2i) Fixa a frequência de corte em,

$$f_c := 0.85kHz \quad (\omega_c := 2 \cdot \pi \cdot f_c)$$

3i) Especificar C,

$$C := \frac{10}{f_c} \quad (C) = 0.012s$$

$$C1FVA := 12nF$$

Valor Comercial;

4i) Determinar R2FVA,

$$R2FVA := \frac{4 \cdot b}{\left[a + \sqrt{a^2 + 8 \cdot b \cdot (K - 1)} \right] \cdot \omega_c \cdot C1FVA} \quad R2FVA = 22.067 \cdot k\Omega$$

$$R2FVA := 22k\Omega$$

Valor Comercial;

5i) Determinar R1FVA,

$$R1FVA := \frac{b}{\omega_c^2 \cdot C1FVA^2 \cdot R2FVA} \quad R1FVA = 11.067 \cdot k\Omega$$

$$R1FVA := 12k\Omega$$

Valor Comercial;

6i) Determinar R4FVA,

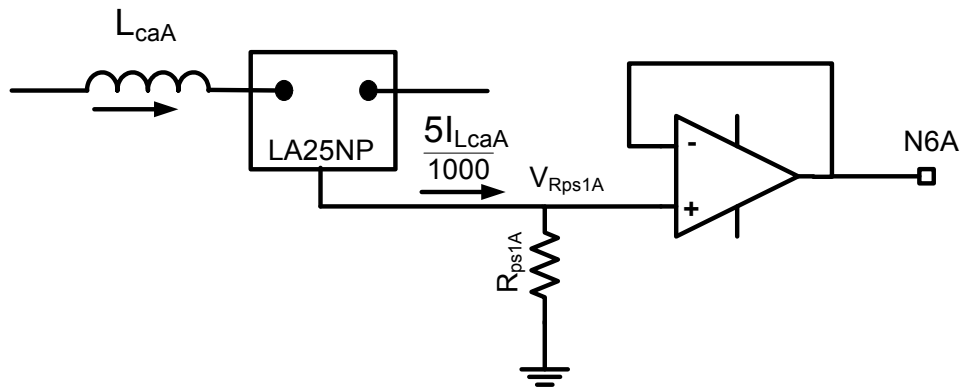
$$R4FVA := \begin{cases} \text{"aberto"} & \text{if } K = 1 \\ \frac{K \cdot R1FVA}{K - 1} & \text{otherwise} \end{cases} \quad R4FVA = \text{"aberto"}$$

7i) Determinar R3FCA,

$$R3FVA := \begin{cases} \text{"curto"} & \text{if } K = 1 \\ K \cdot R2FVA & \text{otherwise} \end{cases} \quad R3FVA = \text{"curto"} \cdot k\Omega$$

Os mesmos filtros são utilizados na determinação dos erros dos capacitores C1A e C1B

Obtenção do sinal de Corrente I_{LcaA}



$$I_{Lcap} = 3.636 \text{ A}$$

Corrente CA;

$$I_{LcaAs} := \frac{5I_{Lcap}}{1000}$$

$$I_{LcaAs} = 0.018 \text{ A}$$

Corrente de saída do sensor de efeito Hall;

$$R_{ps1A} := 200 \Omega$$

Resistência paralelo especif. por sensor;

$$V_{Rps1A} := I_{LcaAs} \cdot R_{ps1A} \quad V_{Rps1A} = 3.636 \text{ V}$$

Tensão na resistência paralelo;

Cálculo resistência do somador S3A

$$S3A = 1.5 \Omega$$

$$RS3A := \frac{RSA}{S3A}$$

$$RS3A = 6.6667 \times 10^3$$

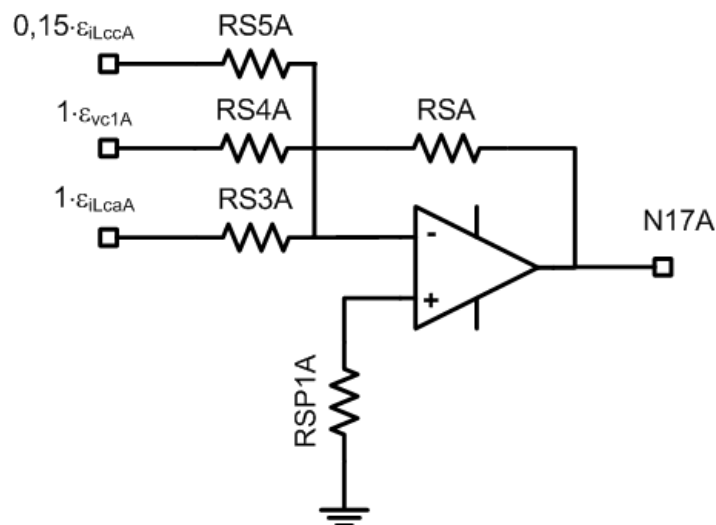
Resistência de entrada ao circuito somador;

$$RS3A := 18000$$

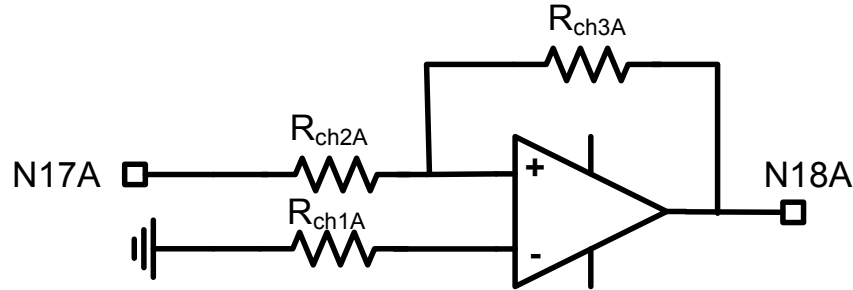
$$RSP1A := \frac{1}{\frac{1}{RSA} + \frac{1}{RS3A \cdot \Omega} + \frac{1}{RS4A} + \frac{1}{RS5A}}$$

$$RSP1A = 2.135 \times 10^3 \cdot \Omega$$

$$RSP1A := 1.8k\Omega \quad \text{Valor Comercial;}$$



Cálculo Comparador com Histerese Fases A e B



Dados :

$$\Delta\sigma_{Ae} = 2.152$$

$$R_{ch2A} := 5.1k\Omega$$

$$V_{Hp} := 15V$$

$$V_{Hn} := -15V$$

Faixa de tensão

Resistência de entrada

Alimentação positiva do CI

Alimentação negativa do CI

Cálculo de Rf

$$R_{ch3A} := \left(\frac{V_{Hp} - V_{Hn}}{\Delta\sigma_{Ae} \cdot V} - 1 \right) \cdot R_{ch2A}$$

$$R_{ch3A} = 66 \cdot k\Omega$$

Resistência em paralelo

$$R_{ch3A} := 66k\Omega$$

Valor comercial

$$R_{ch1A} := \frac{R_{ch2A} \cdot R_{ch3A}}{R_{ch2A} + R_{ch3A}}$$

$$R_{ch1A} = 4.734 \cdot k\Omega$$

$$R_{ch1A} := 5.1k\Omega$$

Valor Comercial

Cálculo das tensões de limite

$$V_{thA} := - \left(\frac{R_{ch2A}}{R_{ch2A} + R_{ch3A}} \cdot V_{Hp} \right)$$

$$V_{thA} = -1.076 V$$

Limite superior

$$V_{tlA} := - \left(\frac{R_{ch2A}}{R_{ch2A} + R_{ch3A}} \cdot V_{Hn} \right)$$

$$V_{tlA} = 1.076 V$$

Limite inferior

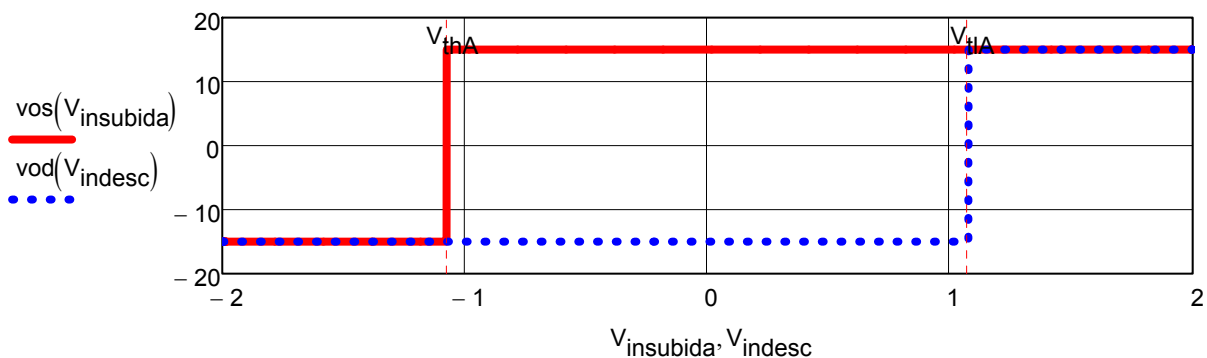
Resultado Gráfico do comparador com histerese

$$V_{in\text{subida}} := -2, -1.999 \dots 2$$

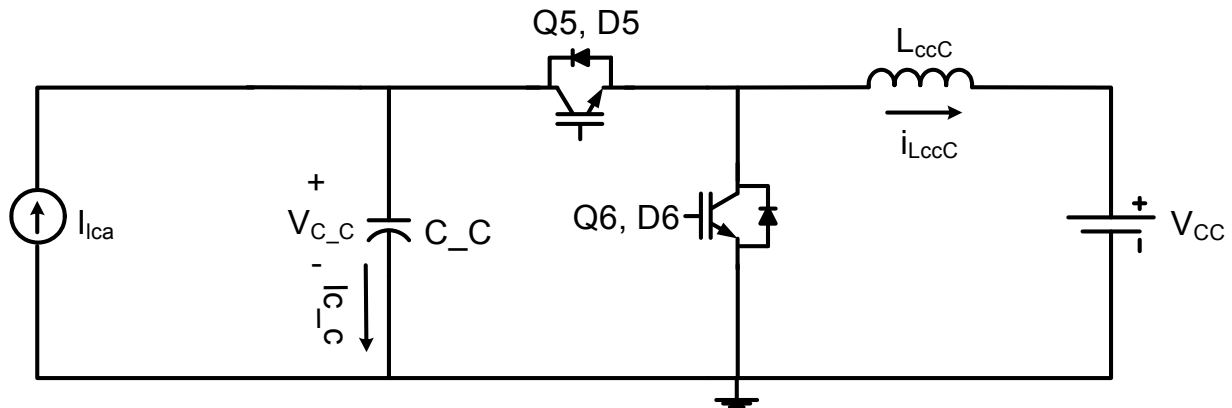
$$V_{in\text{desc}} := -2, -1.999 \dots 2$$

$$vos(V_{in\text{subida}}) := \begin{cases} V_{Hn} & \text{if } V_{in\text{subida}} \leq \frac{V_{thA}}{V} \\ V_{Hp} & \text{otherwise} \end{cases}$$

$$vod(V_{in\text{desc}}) := \begin{cases} V_{Hp} & \text{if } V_{in\text{desc}} \geq \frac{V_{tlA}}{V} \\ V_{Hn} & \text{otherwise} \end{cases}$$



◇ ———— ESTRUTURA CONTROLE VC_C ———— ◇



$$f_{smínC} := 13\text{kHz}$$

Frequência mínima de comutação;

1i) O valor mínimo do capacitor C_C é calculado a seguir;

Considera-se uma ondulação de tensão máxima no capacitor de $\Delta V_{C_C.máx} := 12\text{V}$

$$C1C := \frac{I_{Lcap} \cdot d_{mínC}}{\Delta V_{C_C.máx} \cdot f_{smínC}}$$

$$C1C = 9.32 \cdot \mu\text{F}$$

$$C1C := 10 \mu\text{F}$$

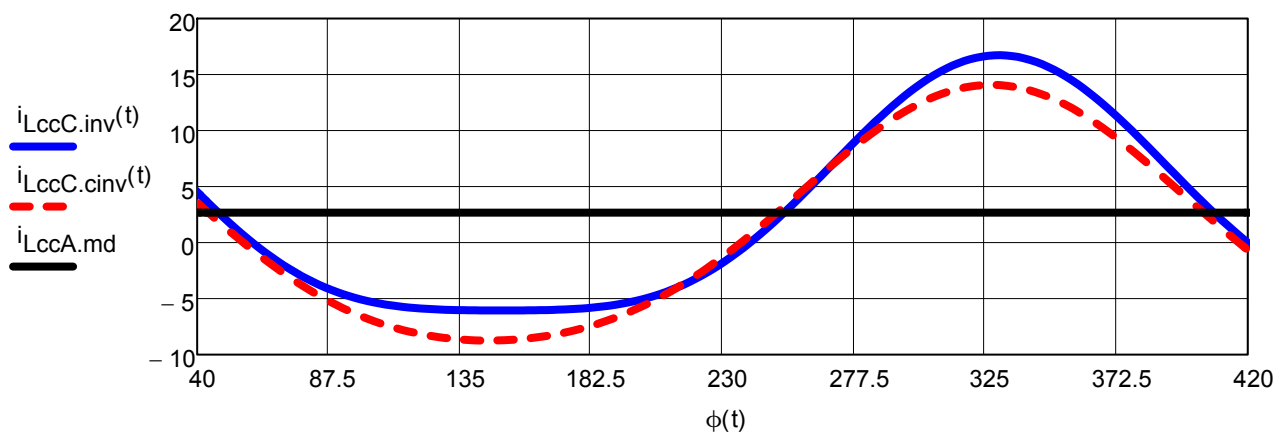
Valor escolhido;

2i) Corrente no indutor CCC, considerando a corrente no capacitor é:

$$i_{C_C}(t) := \omega r \cdot C1C \cdot \left(\frac{V_{C_C.cc} \cdot V_{caC}}{2V_{cc}} \cdot \cos\left(\omega r \cdot t + 2 \cdot \frac{\pi}{3}\right) + \frac{V_{caC}^2}{8 \cdot V_{cc}} \cdot \sin\left(2 \cdot \omega r \cdot t + 4 \cdot \frac{\pi}{3}\right) \right)$$

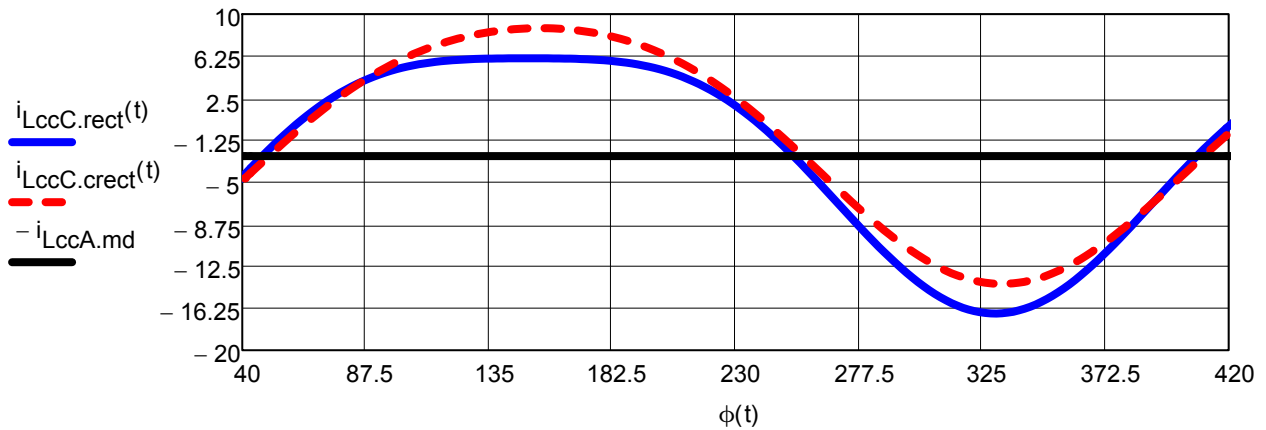
Operação como inversor:

$$i_{LccC.cinv}(t) := \frac{V_{caC} \cdot I_{Lcap}}{4 \cdot V_{cc}} \cdot \left(1 - \cos\left(2 \cdot \omega r \cdot t + 4 \cdot \frac{\pi}{3}\right) \right) + \frac{V_{C_C.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin\left(\omega r \cdot t + 2 \cdot \frac{\pi}{3}\right) + i_{C_C}(t)$$



Operação como retificador:

$$i_{LccC.crect}(t) := \frac{-V_{caC} \cdot I_{Lcap}}{4 \cdot V_{cc}} \cdot \left(1 - \cos\left(2 \cdot \omega r \cdot t + 4 \cdot \frac{\pi}{3}\right) \right) - \frac{V_{C_C.cc}}{V_{cc}} \cdot I_{Lcap} \cdot \sin\left(\omega r \cdot t + 2 \cdot \frac{\pi}{3}\right) + i_{C_C}(t)$$



3i) O valor mínimo do indutor CCC calcula-se a seguir:

Considera-se uma ondulação de corrente máxima no indutor de $\Delta I_{LccCm\acute{a}x} := 12A$

$$L_{ccC} := \frac{V_{cc} \cdot d_{m\acute{i}nC}}{\Delta I_{LccCm\acute{a}x} \cdot f_{sm\acute{i}nC}}$$

$$L_{ccC} = 192.3 \cdot \mu H$$

$$L_{ccC} := 200 \mu H \quad \text{Valor escolhido}$$

$$\text{Com } Z_{nC} := \sqrt{\frac{L_{ccC}}{C1C}}$$

$$Z_{nC} = 4.47 \Omega$$

4i) A inclinação da superfície de deslizamento é definida por;

$$\alpha_C := \frac{V_{cc}}{I_{Lcap} \cdot Z_{nC}^2}$$

$$\alpha_C = 1.031 \cdot S$$

Como valor máximo;

$$\alpha_{Ce} := 0.4S$$

Valor escolhido;

5i) Escolha das constantes S4 (Capacitor C_C) e S5 (Indutor CCA)

Como a tensão máxima no capacitor C_C é $V_{C_C.m\acute{a}x} = 345V$ e a tensão de entrada limite dos ampop é de $V_{m\acute{a}x.ampop} := 10V$

Considera-se:

$$S1C := \frac{V_{m\acute{a}x.ampop}}{V_{C_C.m\acute{a}x}}$$

$$S1C = 0.029$$

$$S1C := 0.029$$

Valor escolhido;

Logo, S5 é:

$$S2C := \frac{S1C}{\alpha_{Ce}}$$

$$S2C = 0.073 \Omega$$

Valor escolhido;

6i) A frequência é agora definida na função;

Considera-se uma faixa de histerese de;

$$\Delta \sigma_C := \frac{d_{m\acute{i}nC}}{f_{sm\acute{i}nC}} \cdot \left(S2C \cdot \frac{V_{cc}}{L_{ccC}} - S1C \cdot \frac{I_{Lcap}}{C1C} \right)$$

$$\Delta \sigma_C = 0.51V$$

$$\Delta \sigma_{Ce} = 0.492V$$

Valor escolhido;

$$f_{cC.invt}(t) := \frac{d_C(t)}{\Delta\sigma_{Ce}} \cdot \left(S2C \cdot \frac{V_{cc}}{L_{cc}C} - S1C \cdot \frac{i_{Lcc}(t)}{C1C} \right)$$

Frequência operando como Inversor;

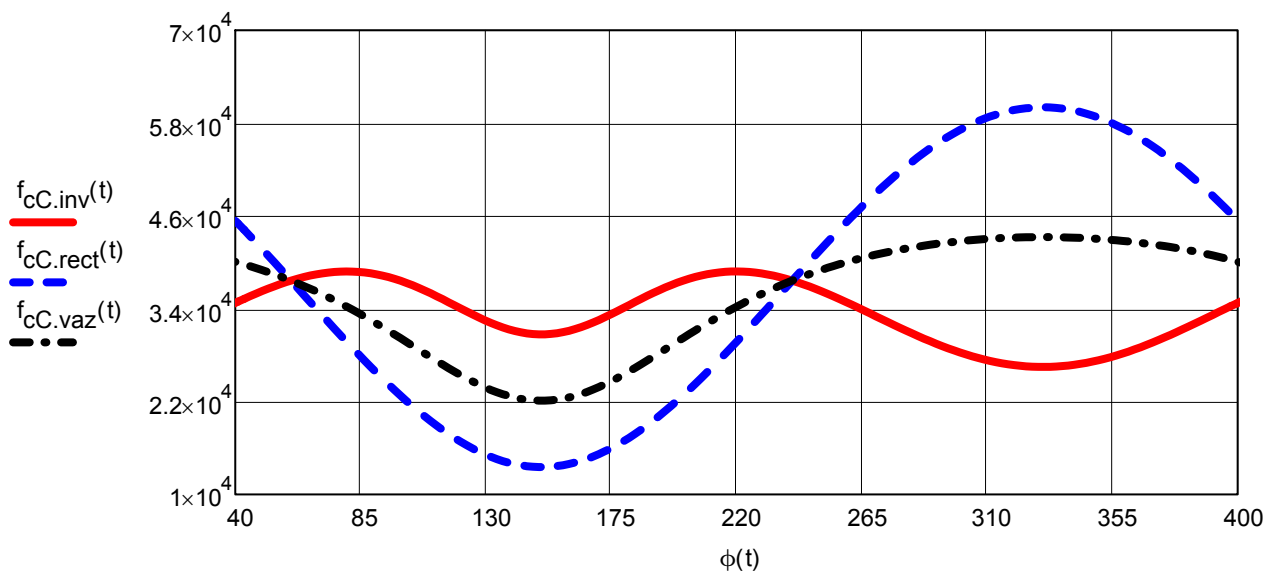
$$f_{cC.rect}(t) := \frac{d_C(t)}{\Delta\sigma_{Ce}} \cdot \left(S2C \cdot \frac{V_{cc}}{L_{cc}C} + S1C \cdot \frac{i_{Lcc}(t)}{C1C} \right)$$

Frequência operando como Inversor;

$$f_{cC.vaz}(t) := \frac{d_C(t)}{\Delta\sigma_{Ce}} \cdot \left(S2C \cdot \frac{V_{cc}}{L_{cc}C} \right)$$

Frequência operando em vazio;

<u>Operação</u>	<u>Frequência Mínima</u>	<u>Frequência Máxima</u>
Inversor	$f_{cC.invt} \left(11 \cdot \frac{\pi}{6 \cdot \omega_r} \right) = 26.5 \cdot \text{kHz}$	$f_{cC.invt} \left(\frac{22\pi}{9 \cdot \omega_r} \right) = 38.8 \cdot \text{kHz}$
Retificador	$f_{cC.rect} \left(5 \cdot \frac{\pi}{6 \cdot \omega_r} \right) = 13.5 \cdot \text{kHz}$	$f_{cC.rect} \left(\frac{11\pi}{6 \cdot \omega_r} \right) = 60 \cdot \text{kHz}$
Vazio	$f_{cC.vaz} \left(5 \cdot \frac{\pi}{6 \cdot \omega_r} \right) = 22.1 \cdot \text{kHz}$	$f_{cC.vaz} \left(\frac{11\pi}{6 \cdot \omega_r} \right) = 43.3 \cdot \text{kHz}$

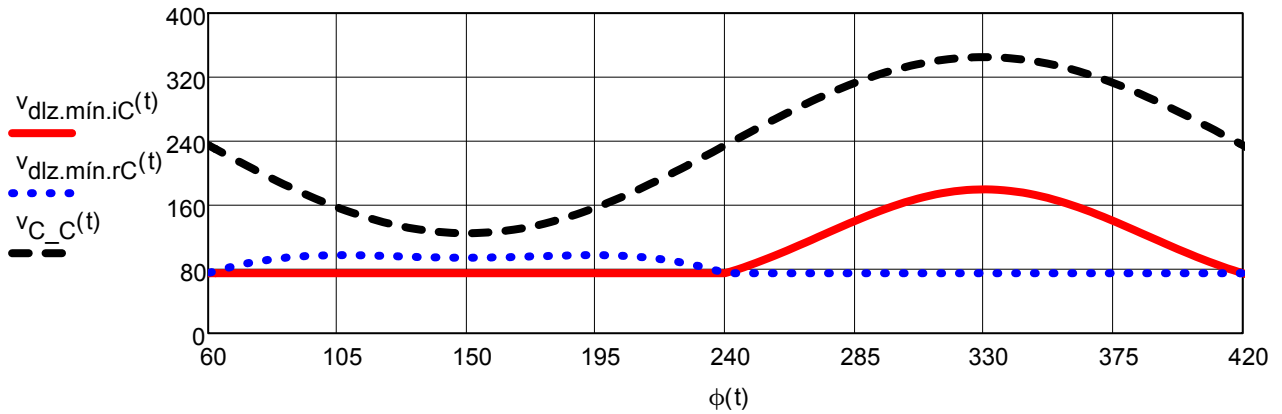


7i) A tensão de deslizamento mínima para que aconteça o deslizamento sem fugas (inversor e retificador), para o capacitor C_C , esta definida por;

$$V_{dlz.mín.C} := V_{cc} + \alpha_{Ce} \cdot Z_{nC}^2 \cdot \left(i_{LccC.invt} \left(\frac{11\pi}{6 \cdot \omega_r} \right) + i_{Lcc} \left(\frac{7\pi}{6 \cdot \omega_r} \right) \right) \quad V_{dlz.mín.C} = 194.273 \text{ V}$$

$$V_{dlz.mín.iC}(t) := \begin{cases} V_{cc} + \alpha_{Ce} \cdot Z_{nC}^2 \cdot (i_{LccC.invt}(t) - i_{Lcc}(t)) & \text{if } t > \frac{2}{3 \cdot f_r} \text{ Operação como inversor;} \\ V_{cc} & \text{if } t \leq \frac{2}{3 \cdot f_r} \end{cases}$$

$$V_{dlz.mín.rC}(t) := \begin{cases} V_{cc} + \alpha_{Ce} \cdot Z_{nC}^2 \cdot (i_{LccC.rect}(t) + i_{Lcc}(t)) & \text{if } t < \frac{2}{3 \cdot f_r} \text{ Operação como retificador;} \\ V_{cc} & \text{if } t \geq \frac{2}{3 \cdot f_r} \end{cases}$$



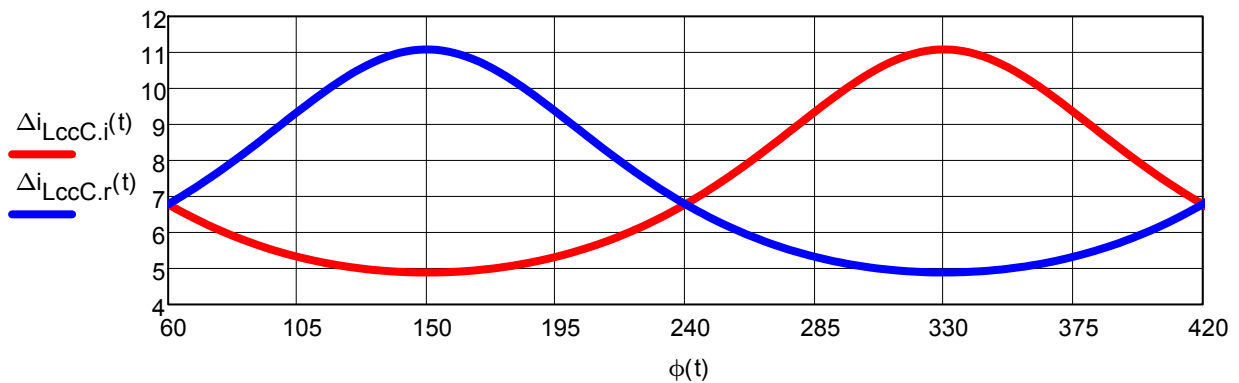
8i) Variação das grandezas v_{c_C} e i_{LccC} :

$$\Delta i_{LccC.i}(t) := \frac{V_{cc} \cdot C1C}{L_{ccC}} \cdot \frac{\Delta \sigma_{Ce}}{S2C \cdot \frac{V_{cc} \cdot C1C}{L_{ccC}} - S1C \cdot i_{Lcc}(t)}$$

Operação como inversor;

$$\Delta i_{LccC.r}(t) := \frac{V_{cc} \cdot C1C}{L_{ccC}} \cdot \frac{\Delta \sigma_{Ce}}{S2C \cdot \frac{V_{cc} \cdot C1C}{L_{ccC}} + S1C \cdot i_{Lcc}(t)}$$

Operação como retificador;

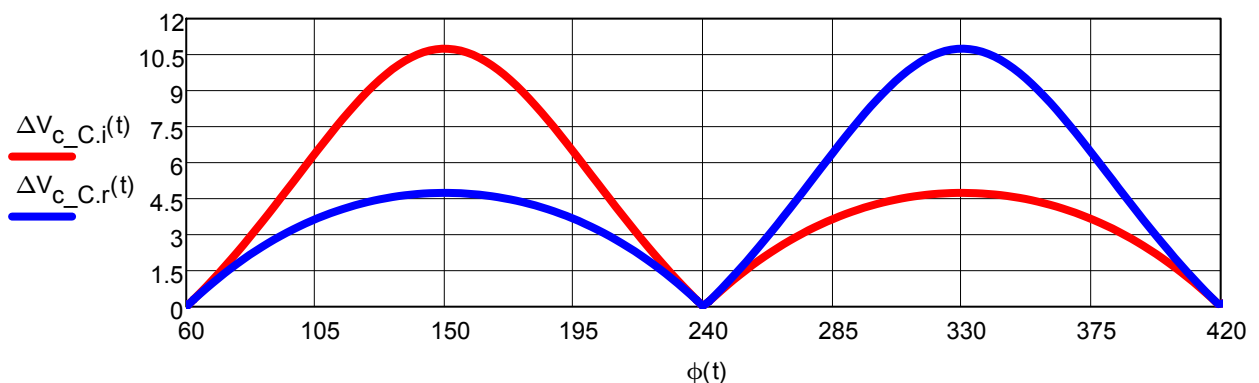


$$\Delta V_{c_C.i}(t) := \left| \frac{i_{Lcc}(t) \cdot \Delta \sigma_{Ce}}{S2C \cdot \frac{V_{cc} \cdot C1C}{L_{ccC}} + S1C \cdot i_{Lcc}(t)} \right|$$

Operação como inversor;

$$\Delta V_{c_C.r}(t) := \left| \frac{i_{Lcc}(t) \cdot \Delta \sigma_{Ce}}{S2C \cdot \frac{V_{cc} \cdot C1C}{L_{ccC}} - S1C \cdot i_{Lcc}(t)} \right|$$

Operação como retificador;



PROJETO DE CONTROLE FASE C

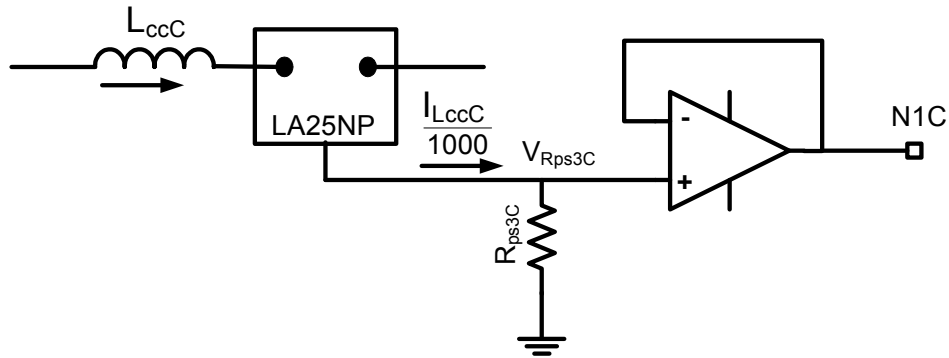
— *Obtenção do sinal de Controle da corrente I_{LccC}* —

$$I_{LccCm\acute{a}x} = 16.727 \text{ A}$$

Corrente máxima no indutor dc;

$$S2C = 0.073 \Omega$$

Constante para controle MD;



$$I_{LccCs} := \frac{I_{LccCm\acute{a}x}}{1000}$$

$$I_{LccCs} = 0.017 \text{ A}$$

Corrente de saída do sensor efeito Hall;

$$R_{ps3C} := 150 \Omega$$

Resistência paralelo especif. por sensor;

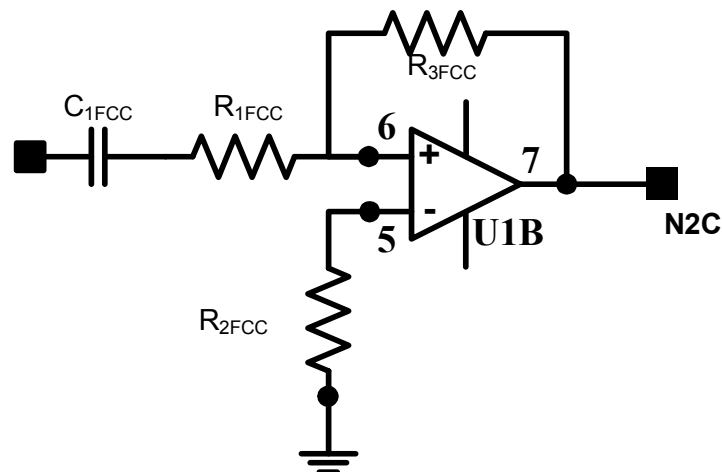
$$V_{Rps3C} := I_{LccCs} \cdot R_{ps3C}$$

$$V_{Rps3C} = 2.509 \text{ V}$$

Tensão na resistência paralelo;

Nota: O sinal de tensão na saída do buffer é $0.15 \cdot I_{LccC}$

Filtro de primeiro Ordem

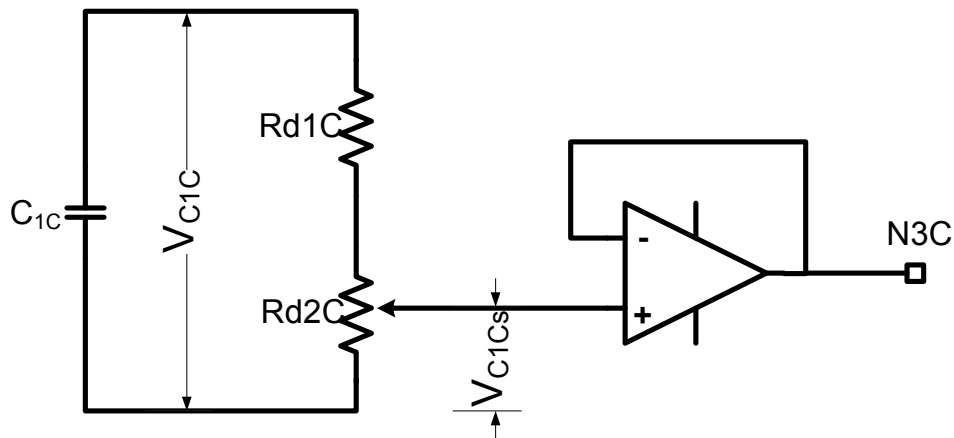


$f_{cfp} := 280\text{Hz}$		Frequência do corte do filtro 1er ordem;
$K_{fp} := 0.47$		Ganho do Filtro;
$R1_{fcC} := 10\text{k}\Omega$		Resistor de entrada;
$R2_{fcC} := K_{fp} \cdot R1_{fcC}$	$R2_{fcC} = 4.7 \cdot \text{k}\Omega$	Resistor $R2_{fcC}$;
$R3_{fcC} := \frac{R1_{fcC} \cdot R2_{fcC}}{R1_{fcC} + R2_{fcC}}$	$R3_{fcC} = 3.197 \cdot \text{k}\Omega$	Resistor em Paralelo;
	$R3_{fcC} := 4.7\text{k}\Omega$	Resistor comercial;
$C1_{fcC} := \frac{1}{2 \cdot \pi \cdot R1_{fcC} \cdot f_{cfp}}$	$C1_{fcC} = 56.841 \cdot \text{nF}$	
	$C1_{fcC} := 56\text{nF}$	Capacitor comercial

Cálculo resistência do somador S2C

$RSC := (10)\text{k}\Omega$		Resistência do somador;
$RS2C := \frac{Rps3C}{1000} \cdot \frac{RSC}{S2C}$	$RS2C = 20.6897 \times 10^3 \Omega$	Resistência de entrada ao circuito somador;
	$RS2C := 20\text{k}\Omega$	

Obtenção do sinal de Tensão no Capacitor C1C



$$S1C = 0.029$$

$$V_{C_C.m\acute{a}x} = 345 \text{ V}$$

Tensão de pico, no Capacitor C1;

$$R_{d1C} := 330 \text{ k}\Omega$$

$$V_{C1Cs} := 10 \text{ V}$$

Tensão depois do divisor;

$$kavC := \frac{V_{C1Cs}}{V_{C_C.m\acute{a}x}}$$

$$kavC = 0.029$$

Ganho da tensão;

$$R_{d2C} := \frac{kavC}{1 - kavC} \cdot R_{d1C} \quad R_{d2C} = 9.851 \cdot \text{k}\Omega$$

Considerando uma tensão de $V_{C1Cs} = 10 \text{ V}$ na saída do *buffer*

Cálculo resistência do somador S1C

$$R_{S1C} := kavC \cdot \frac{R_{SC}}{S1C}$$

$$R_{S1C} = 9.995 \cdot \text{k}\Omega$$

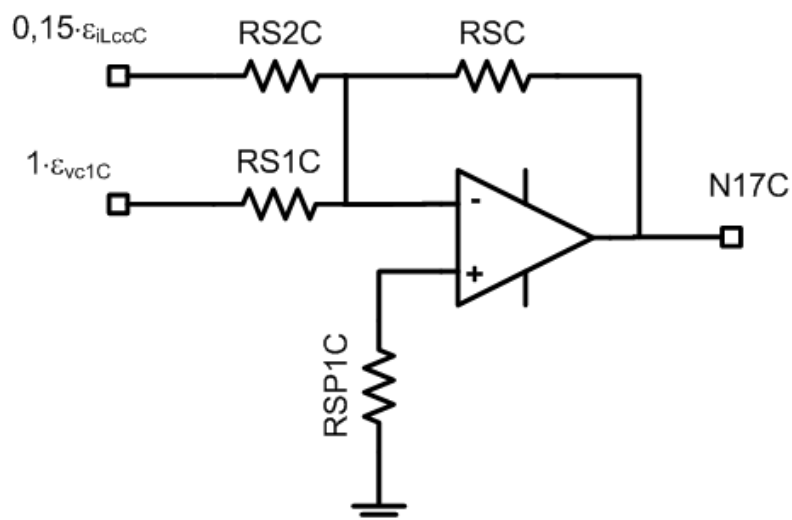
Resistência de entrada somador;

$$R_{S1C} := 10 \text{ k}\Omega$$

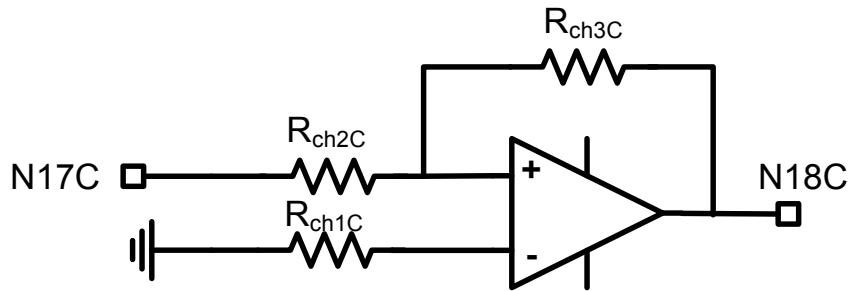
$$R_{SP1C} := \frac{1}{\frac{1}{R_{SC}} + \frac{1}{R_{S2C}} + \frac{1}{R_{S1C}}}$$

$$R_{SP1C} = 4 \times 10^3 \Omega$$

$R_{SP1C} := 3.9 \text{ k}\Omega$ Valor Comercial;



Cálculo Comparador por Histerese Fase C



Dados :

$$\Delta\sigma_{Ce} = 0.492 \text{ V}$$

$$R_{ch2C} := 1.1 \text{ k}\Omega$$

$$V_{Hp} := 15 \text{ V}$$

$$V_{Hn} := -15 \text{ V}$$

Faixa de tensão

Resistência de entrada

Alimentação positiva do CI

Alimentação negativa do CI

Calculo de Rf

$$R_{ch3C} := \left(\frac{V_{Hp} - V_{Hn}}{\Delta\sigma_{Ce}} - 1 \right) \cdot R_{ch2C}$$

$$R_{ch3C} = 66 \cdot \text{k}\Omega$$

Resistência em paralelo

$$R_{ch3C} := 66 \text{ k}\Omega$$

Valor comercial

$$R_{ch1C} := \frac{R_{ch2C} \cdot R_{ch3C}}{R_{ch2C} + R_{ch3C}}$$

$$R_{ch1C} = 1.082 \cdot \text{k}\Omega$$

$$R_{ch1C} := 1.1 \text{ k}\Omega$$

Valor Comercial

Cálculo das tensões de limite

$$V_{thC} := - \left(\frac{R_{ch2C}}{R_{ch2C} + R_{ch3C}} \cdot V_{Hp} \right)$$

$$V_{thC} = -0.246 \text{ V}$$

Limite superior

$$V_{tlC} := - \left(\frac{R_{ch2C}}{R_{ch2C} + R_{ch3C}} \cdot V_{Hn} \right)$$

$$V_{tlC} = 0.246 \text{ V}$$

Limite inferior

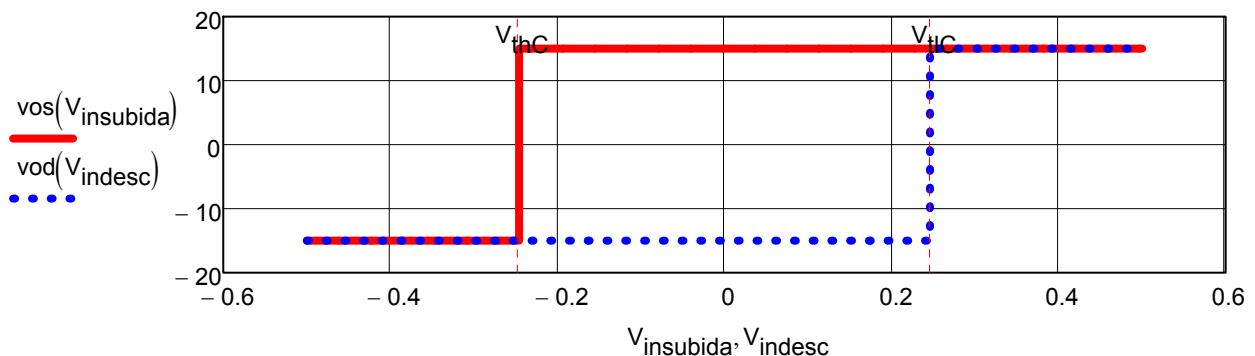
Resultado Gráfico do comparador com histerese

$$V_{insubida} := -0.5, -0.4999 \dots 0.5$$

$$V_{indesc} := -0.5, -0.4999 \dots 0.5$$

$$\text{vos}(V_{insubida}) := \begin{cases} V_{Hn} & \text{if } V_{insubida} \leq \frac{V_{thC}}{V} \\ V_{Hp} & \text{otherwise} \end{cases}$$

$$\text{vod}(V_{indesc}) := \begin{cases} V_{Hp} & \text{if } V_{indesc} \geq \frac{V_{tlC}}{V} \\ V_{Hn} & \text{otherwise} \end{cases}$$



ANEXO D

A.1. LISTA DE COMPONENTES PROTÓTIPO MONOFÁSICO

A.1.1. CIRCUITO DE POTÊNCIA

No	Descrição	Quantidade	Valor	Unidade
1	Sensor de corrente efeito Hall LA25NP	2		
2	Indutor de aço silício L_{ca}	1	1,1	mH
3	Indutor de Ferrite L_{cc}	1	160	uH
4	Fusível ultra-rápido 35 A	1		
5	IGBT IRGP50B60PD1 QT e QB	2		
6	Capacitor C1	1	5	uF
7	Resistor 330 kW e 220 kW	2		
8	Diodo Retificador	1		
9	Capacitor eletrolítico C2	1	4,7	mF
10	Resistor de Carga RL	1	33	Ω
11	Transformador de Potência 220/70,7/126/10V	1		

A.1.2. CIRCUITO DE CONTROLE

No	Detalhe	Quantidade	Valor	Unidade
1	C1FC, C2FC, C1FV, C2FV	4	8,2	nF
2	C1i, C2i	2	2,7	uF
3	Cref1, Cref2, Cpc1, Cpc2	4	0,1	uF
4	Ctm1, Ctm2	2	100	pF
5	Cref3, Cpc3, Cpc4	2	10	nF
6	Rps3	1	150	Ω
7	Rps1	1	200	Ω
8	R32, R33	2	18	k Ω
9	R1FC, R1FV	2	12	k Ω
10	RS22, RS11	2	8,2	k Ω
11	RS32	1	2,2	k Ω
12	RS21, Rps1, R19	3	1,8	k Ω
13	RSA	1	10	k Ω
14	RS12, R51, R20	3	6,8	k Ω
15	Rtm1, Rtm2	2	5,6	k Ω
16	Rch1, Rch2	2	2,67	k Ω
17	Rrc	1	2,7	k Ω
18	Rch3	1	82	k Ω
19	Rpc6, Rpc7	2	34	k Ω

20	Rdif1,...Rdif12	12	3,9	k Ω
21	Rpc8	1	68	k Ω
22	Rd4	1	5	k Ω
23	R1i, R2i	2	33	k Ω
24	Rpc1	1	560	Ω
25	Rref1	1	330	Ω
26	R2FC, R3FC, R2FV, R3FV	4	22	k Ω
27	RS31, Rpc3, Rpc4, Rpc10, R14, Rpc9, Rpot	5	1	k Ω
28	Potenciômetro Rd2	1	20	k Ω
29	Potenciômetro Rref2, Rpc2, Rpot	3	1	k Ω
30	Diodo ultra-rápido Drc, Dtm1, Dtm2, Dpc2	4		
31	Diodo Zener Dz, Dpc1 7,5V/0,5W	2		
32	Diodo Led D40	1		
33	CI LM347	4		
34	CI LM311 (U9, U10)	2		
35	CI CD4081B	1		
36	CI MC14584B			
37	Driver SKHI20opA Semikon	1		
38	Fonte alimentação SKHI PS1 Semikron			
39	Transistor Tpc1BC338	1		
40	Chave manual 3 posições	1		

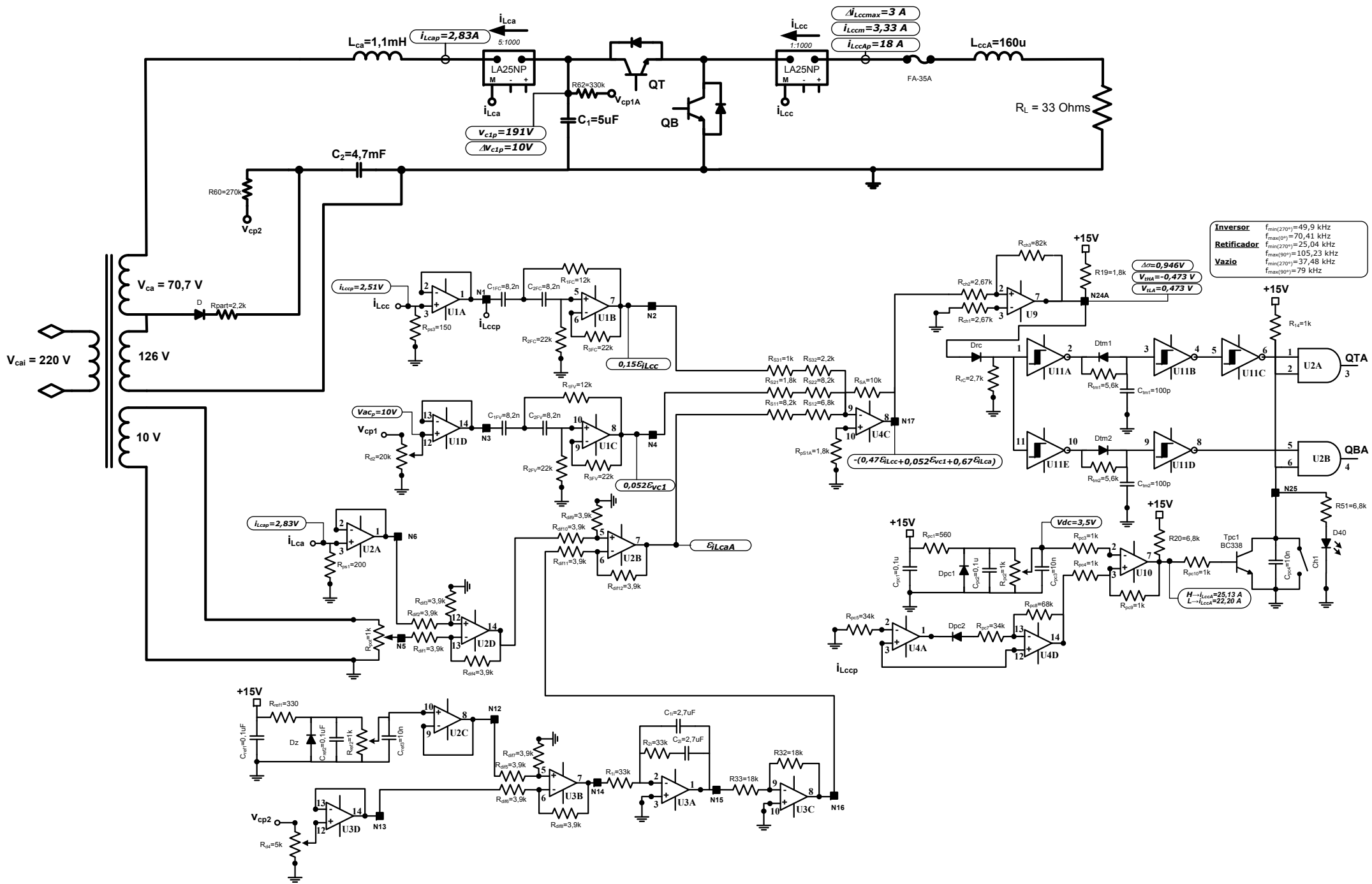
A.2. LISTA DE COMPONENTES PROTÓTIPO TRIFÁSICO

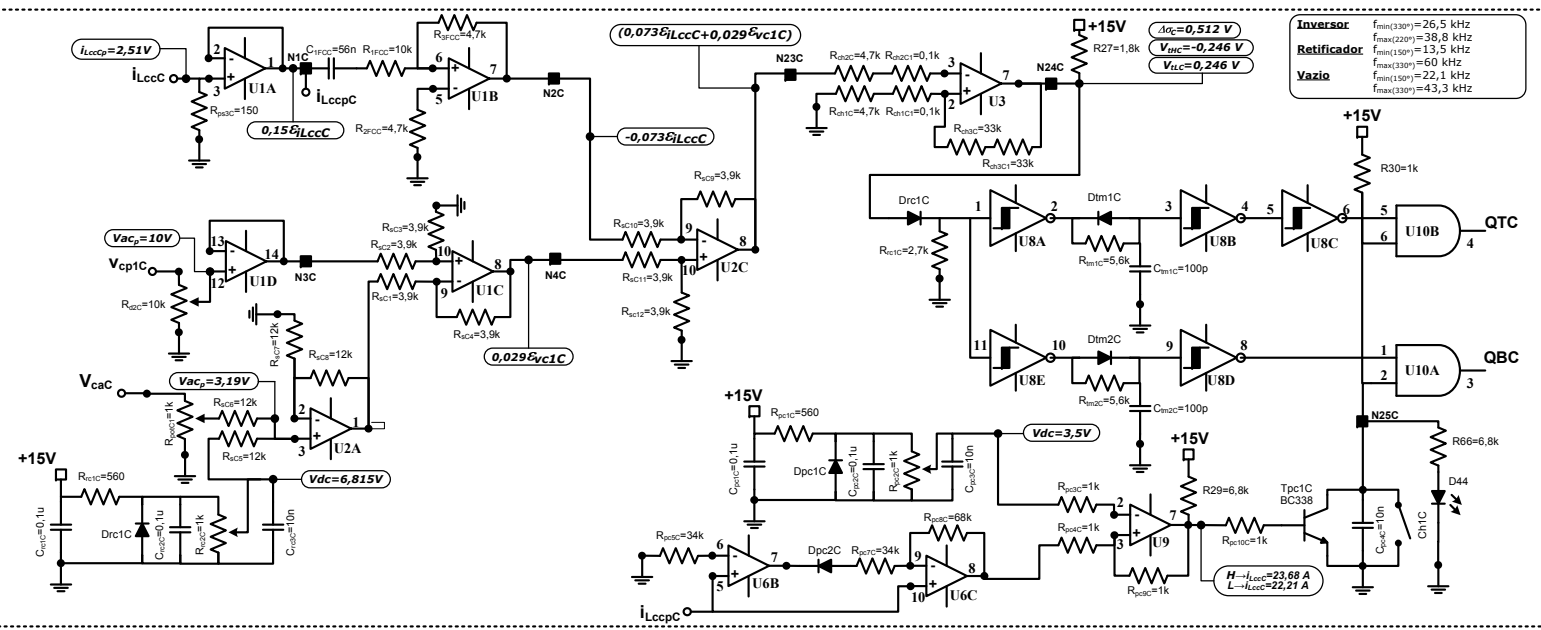
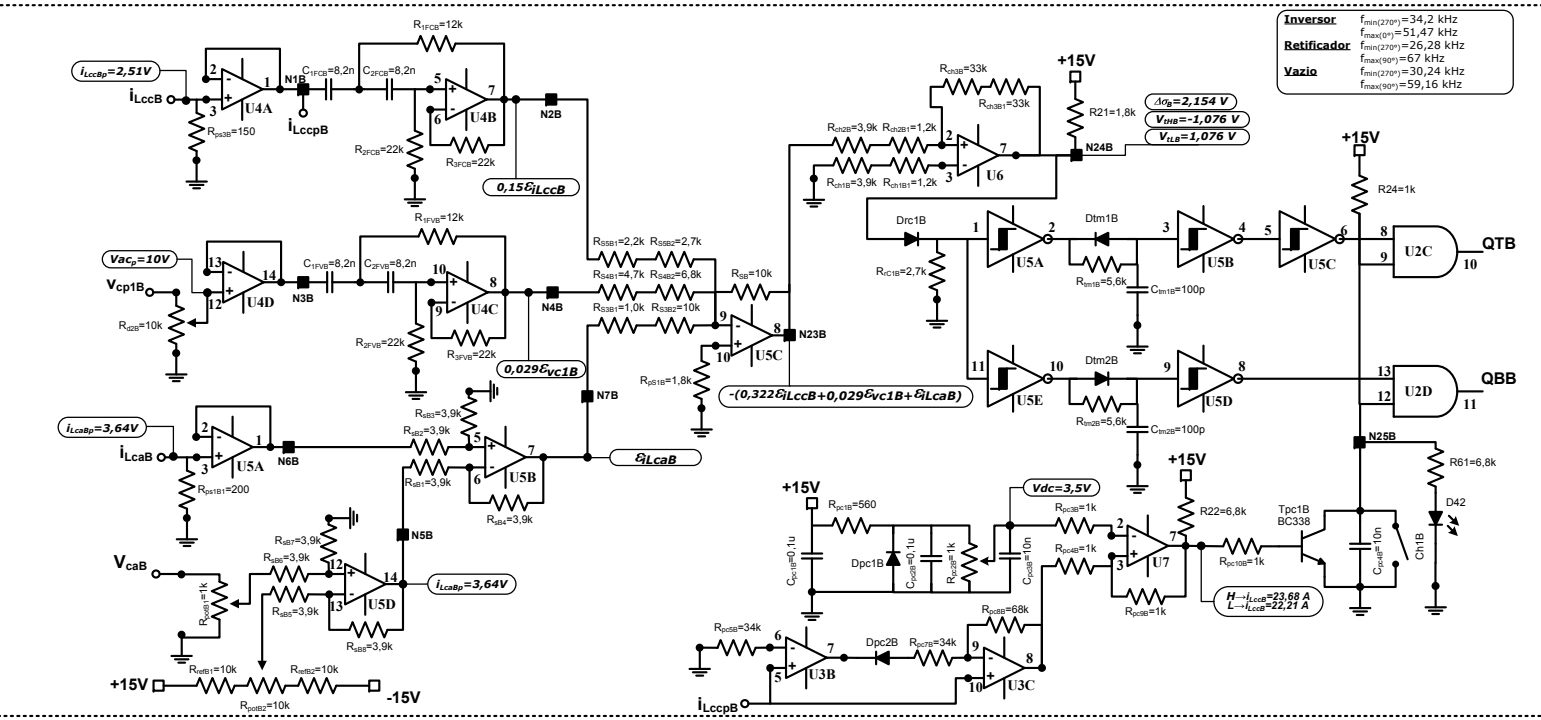
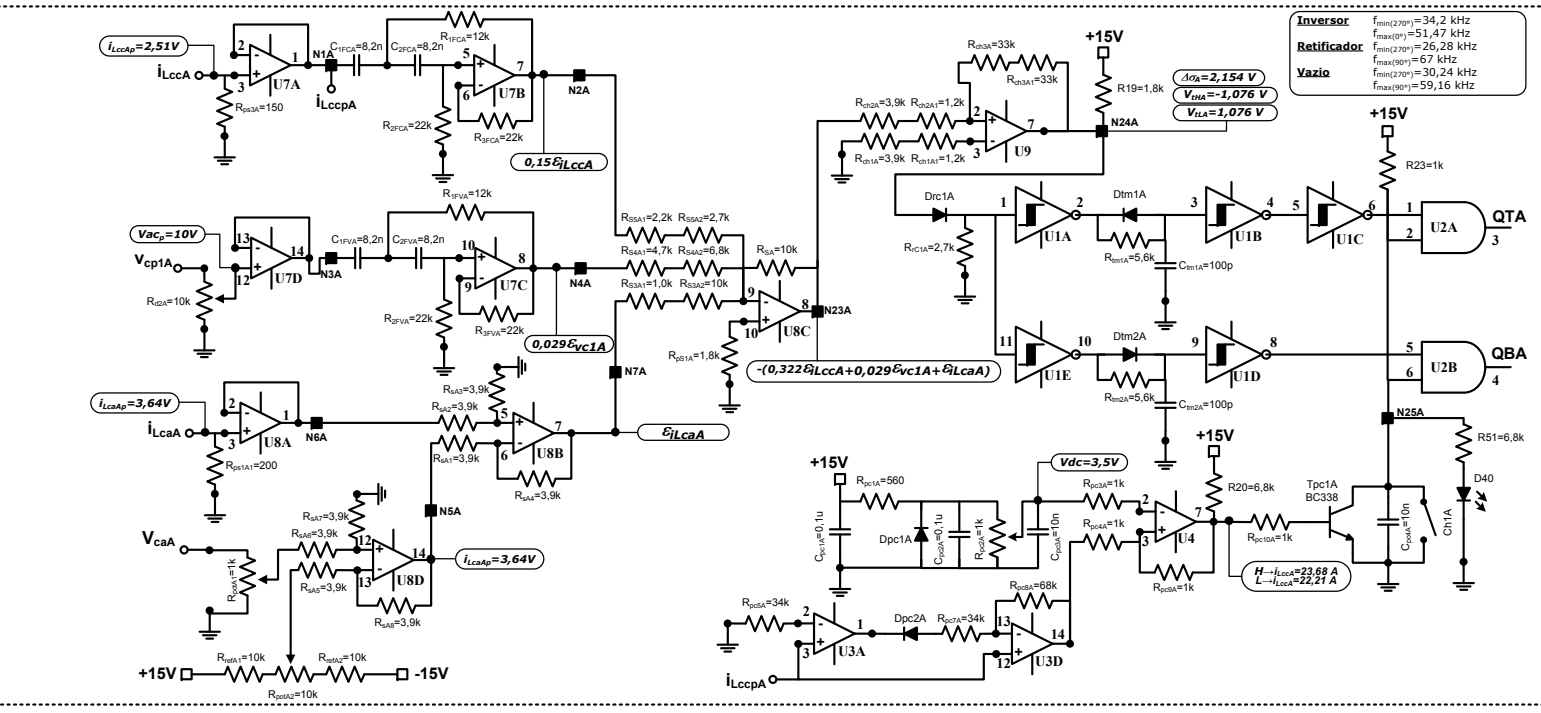
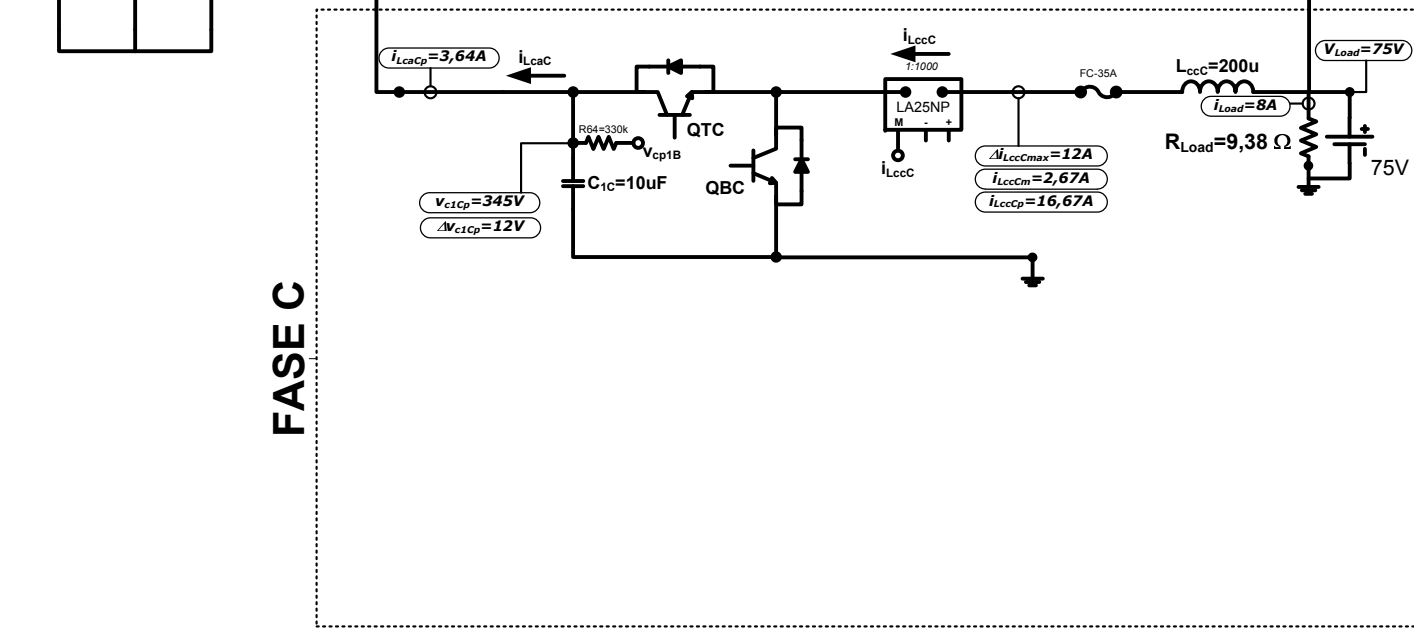
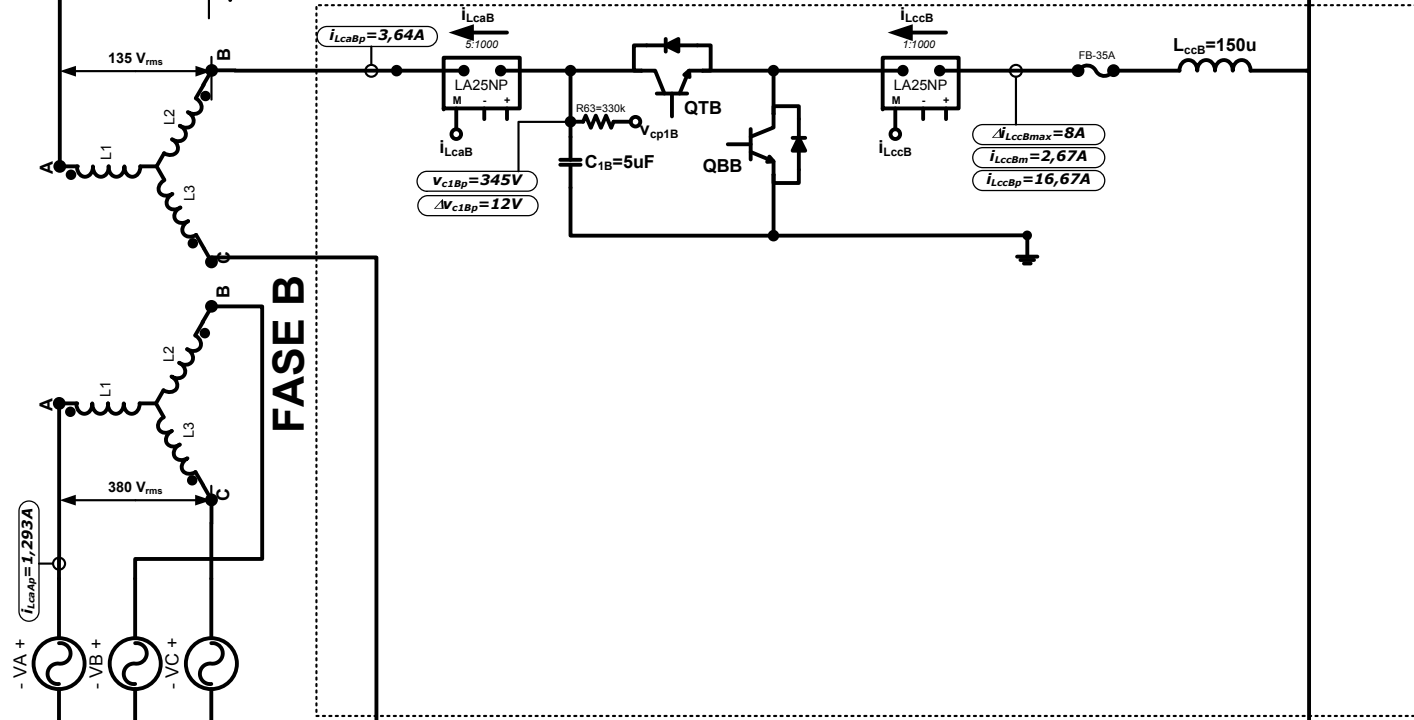
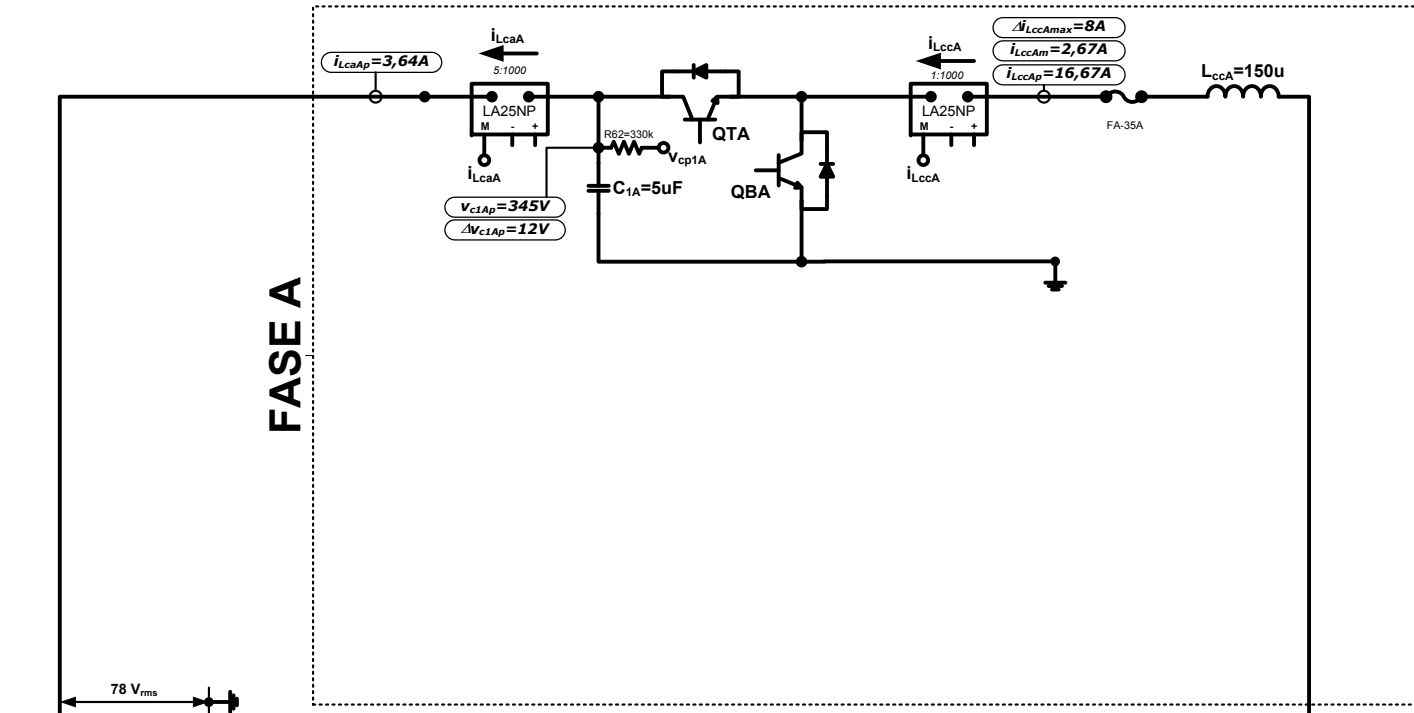
A.2.1. CIRCUITO DE POTÊNCIA

No	Detalhe	Quantidade	Valor	Unidade
1	Sensor de corrente efeito Hall LA25NP	2		
2	Indutor de aço silício Lca	1	1,1	mH
3	Indutor de Ferrite Lcc	1	160	μ H
4	Fusível ultra-rápido 35 A	1		
5	IGBT IRGP50B60PD1 QT e QB	2		
6	Capacitor C1	1	5	μ F
7	Resistor 330 kW e 220 kW	2		
8	Diodo Retificador	1		
9	Capacitor eletrolítico C2	1	4,7	mF
10	Resistor de Carga RL	1	33	Ω
11	Transformador de Potência 220/70,7/126/10V	1		

A.2.2. CIRCUITO DE CONTROLE

No	Detalhe	Quantidade	Valor	Unidade
1	C1FC, C2FC, C1FV, C2FV	4	8,2	nF
2	C1i, C2i	2	2,7	uF
3	Cref1, Cref2, Cpc1, Cpc2	4	0,1	uF
4	Ctm1, Ctm2	2	100	pF
5	Cref3, Cpc3, Cpc4	2	10	nF
6	Rps3	1	150	Ω
7	Rps1	1	200	Ω
8	R32, R33	2	18	k Ω
9	R1FC, R1FV	2	12	k Ω
10	RS22, RS11	2	8,2	k Ω
11	RS32	1	2,2	k Ω
12	RS21, RpS1, R19	3	1,8	k Ω
13	RSA	1	10	k Ω
14	RS12, R51, R20	3	6,8	k Ω
15	Rtm1, Rtm2	2	5,6	k Ω
16	Rch1, Rch2	2	2,67	k Ω
17	Rrc	1	2,7	k Ω
18	Rch3	1	82	k Ω
19	Rpc6, Rpc7	2	34	k Ω
20	Rdif1,...Rdif12	12	3,9	k Ω
21	Rpc8	1	68	k Ω
22	Rd4	1	5	k Ω
23	R1i, R2i	2	33	k Ω
24	Rpc1	1	560	Ω
25	Rref1	1	330	Ω
26	R2FC, R3FC, R2FV, R3FV	4	22	k Ω
27	RS31, Rpc3, Rpc4, Rpc10, R14, Rpc9, Rpot	5	1	k Ω
28	Potenciômetro Rd2	1	20	k Ω
29	Potenciômetro Rref2, Rpc2, Rpot	3	1	k Ω
30	Diodo ultra-rápido Drc, Dtm1, Dtm2, Dpc2	4		
31	Diodo Zener Dz, Dpc1 7,5V/0,5W	2		
32	Diodo Led D40	1		
33	CI LM347	4		
34	CI LM311 (U9, U10)	2		
35	CI CD4081B	1		
36	CI MC14584B			
37	Driver SKHI20opA Semikon	1		
38	Fonte alimentação SKHI PS1 Semikron			
39	Transistor Tpc1BC338	1		
40	Chave manual 3 posições	1		





REFERÊNCIAS BIBLIOGRÁFICAS

- [1] **Rashid, Muhammad H.** *"Electronica de Potencia; circuitos, dispositivos e aplicaciones"*. 2da Edicion. s.l. : Prentice Hall Hispanoamericana, S.A., 1995.
- [2] **Dugan, Roger C., McGranaghan, Mark F. e Beaty, Wayne H.** *"Electrical Power System Quality"*. s.l. : ISBN 0-07-018031-8 McGraw-Hill.
- [3] **International Electrotechnical Commission.** *"Electromagnetic compatibility (EMC) Part1-2:limits - Limits for harmonic current emissions (equipament input current 16 A per phase), IEC 61000 3-2"*. 2nd Edition. 2000.
- [4] —. *"Electromagnetic compatibility (EMC) Part3-4:limits - Limits of emission of harmonic current in low-voltage power supply system for equipament with rated current greater than 16, IEC 61000 3-4"*. First Edition. 1998.
- [5] **IEEE Industry Application Society.** *"IEEE Recommended practices and requirements of harmonic control in electrical power system"*. NY : IEEE std 519, 1993.
- [6] **Bhim, Singh, Brij N., Singh and Ambrish, Chandra e outros.** "A review of three-phase improved power quality AC-DC converter". *IEEE Transactions on Industrial Electronic*. No. 3, June 2004, Vol. vol. 51.
- [7] **Colling, Ivan Eidt and Barbi, Ivo.** "A reversible step-up voltage-source inverter controlled by sliding mode". Charleston, South Carolina : IEEE Power Electronics Specialists Conference - PESC Proceeding Piscataway, 30 June-July 1999. pp. 538-543. Vol. 1.
- [8] —. "Conversor CA-CC trifásico reversível com elevado fator de potência e controle por regime de deslizamento". Congresso Brasileiro de Automática - CBA. Florianópolis : Anais Curitiba.CBA, 13 Set. 2000. pp. 711-716.
- [9] **Colling, Ivan Eidt.** " Conversores CA-CC monofásicos e trifásicos reversíveis com elevado fator de potência". Tese de Doutorado em Engenharia Elétrica. Florianópolis : Centro Tecnológico - Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, 2000.

- [10] **Colling, Ivan Eidt and Barbi, Ivo.** "Reversible Unity Power Factor Step-Up/Step-Down AC–DC Converter Controlled by Sliding Mode". *IEEE Transactions on Power Electron.* No. 2, 2001, Vol. 16, pp. 223-230.
- [11] **Cáceres Agelviz, Ramón Oswaldo.** "*Família de conversores CC-CA, derivados dos conversores CC-CC fundamentais*". Florianópolis : Centro Tecnológico - Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, 1997.
- [12] **Cáceres Agelviz, Ramón O. and Barbi, Ivo.** "*A Boost DC-AC converter: operation, analysis, control and experimentation*". Orlando : Intern. Conf. on Ind. Electron., Control, and Instrumentation – IECON (1995), Piscataway, 1995. pp. 546-551.
- [13] —. "*A boost DC-AC converter: operation, analysis, control and experimentation*". New York : IEEE Trans. on Power Electron., 1999. pp. 134-141. Vol. 14.
- [14] **Romaneli, E. e Barbi, Ivo.** "*Inversor Boost Trifásico: Teoria, equacionamiento, simulação e experimentação*". Dissertação de Mestrado em Engenharia Elétrica. Florianópolis : Centro Tecnológico - Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, 1998.
- [15] —. "*Inversor elevador de tensão para acionamento de motor de indução trifásico*". Seminário de Eletrônica de Potência. Florianópolis : Centro Tecnológico - Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, 1998.
- [16] **Vorpérian, V.** "*Simplified analysis of PWM converters using the model of the PWM Switch Part. I: Continuous Conduction*". s.l. : Proc. VPEC seminar, 1989. pp. 1-9.
- [17] **Erickson, Robert W.** "*Fundamentals of Power Electronics*". EE.UU : Cahpman & Hall, 1997.
- [18] **Venkataramanan, Ram, Sabanovic, Adif and Cuk, Slobodan.** "Sliding mode control of DC-to-DC converters". In: *Intern. Conf. on Ind. Electron., control and Instrumentation - IECON*. 1985.
- [19] **Ogata, Katsuhiko.** "*Engenharia de controle moderno*". Terceira Edição. s.l. : Prentice Hall, Inc, 1998.

- [20] **Fuentealba, Edward L., Colling, Ivan E. e Barbi, Ivo.** "AC-DC Three-Phase reversible converter with high power factor controlled by sliding regime. *Congresso Brasileiro de Eletrônica de Potência*. Outubro de 2007.
- [21] **Fuentealba, Edward L. and Barbi, Ivo.** "AC-DC Bidirectional Single-Phase Step-Down Converter with High Power Factor". *In: Intern. conf. on Ind. Electron., control and Instrumentation - IECON*. 2006, Vol. 1, pp. 546-551.
- [22] —. "Conversor CA-CC Buck Bidirecional Monofásico com Elevado Fator de Potência". *XVI Congresso Brasileiro de Automática - CBA*. Anais CBA, 3-6 de Outubro de 2006, pp. 162-167.
- [23] **Utkin, V. I.** "Variable structure systems with sliding modes". *IEEE Trans. on Automatic Control*. April 2007, Vol. 22, No. 2, pp. 212-222.
- [24] **Hung, John Y., Gao, Weibing and Hung, James C.** "Variable structure control: a survey". *IEEE Trans. Ind. Electron.* No. 1, Feb. 1993, Vol. 40, pp. 2-22.
- [25] **DeCarlo, Raymond, Zak, Stanislaw and Matthews, Gregory P.** "*Variable Structure Control of Nonlinear Multivariable System*". New York : Tutorial Proc. of the IEEE, 1988. pp. 212-232. Vol. 76.