

ROMEU ANTUNES FRIEDEMANN

**CONVERSOR CA-CA PARA ELETRODOMÉSTICOS
ALIMENTADOS POR TENSÃO BI-VOLT**

FLORIANÓPOLIS

2007



UNIVERSIDADE FEDERAL DE SANTA CATARINA

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**



Instituto de Eletrônica de Potência

**CONVERSOR CA-CA PARA ELETRODOMÉSTICOS
ALIMENTADOS POR TENSÃO BI-VOLT**

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a obtenção do grau de
Mestre em Engenharia Elétrica.


ROMEU ANTUNES FRIEDEMANN

Florianópolis, Maio de 2007.

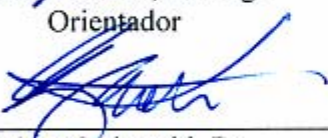
CONVERSOR CA-CA PARA ELETRODOMÉSTICOS ALIMENTADOS POR TENSÃO BI-VOLT

Romeu Antunes Friedemann

‘Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência e Acionamento Elétrico*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.’



Prof. Ivo Barbi, Dr. Ing.
Orientador



Nelson Sadowski, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:



Prof. Ivo Barbi, Dr. Ing.
Presidente



Prof. Clóvis Antonio Petry, Dr.



Prof. Denizar Cruz Martinz, Dr.

*A meu pai (In memoriam) e a minha mãe,
exemplo e inspiração para chegar até aqui.*

AGRADECIMENTOS

A Deus, pois acredito que nada é obra do acaso. Acredito que o papel da ciência é compreender a perfeição do universo, e não desmistificá-la. Porém as leis da Física estão ainda aquém deste feito, cabendo-nos um papel de humildade. É inegável a existência de uma força superior não compreendida, explicada ou observada, apenas existente por uma questão de fé. Deus nos deu o livre arbítrio, e é isto que nos torna humanos e racionais. As escolhas que fazemos delineiam a trajetória e o legado de nossas vidas.

A meus pais, Romeu Friedemann (*In memoriam*) e Estelita Antunes Friedemann, pelo amor e carinho de uma família feliz, por momentos que serão sempre lembrados. Pelo apoio, incentivo e exemplo durante toda a minha vida. Obrigado também pelos valores transmitidos, pelo caráter e pela dignidade adquirida através de seus ensinamentos.

A Neidi M. Kreutzfeld pelo carinho, compreensão e paciência, ficando sempre ao meu lado durante esses dois anos de estudos.

Ao Professor Ivo Barbi em especial, pela orientação, apoio e confiança depositados em mim, na conduta desta pesquisa. Seus ensinamentos serão de grande valia ao longo de toda a minha vida profissional e pessoal.

Aos membros da banca, Professores Clóvis A. Petry, Denizar C. Martins e Ivo Barbi, pela discussão criada e engrandecimento gerado com suas idéias.

A todos os professores do INEP, Ivo Barbi, Arnaldo J. Perin, Denizar C. Martins, Enio V. Kassick, João C. Fagundes, Hari B. Mohr, Clóvis A. Petry, Samir A. Mussa, pelos ensinamentos e pela disponibilidade em colaborar e sanar dúvidas.

Aos amigos de turma, Carlos Marcussi, Hugo Estofanero, Marcelo Poletto, Marcos Izumida, Mário Henrique, Marlos Gatti, Murilo Fenilli e Rhafael Moretti, pelo convívio, companheirismo e alegrias que tivemos durante este tempo.

Aos demais amigos e colegas, alunos de doutorado, mestrado e graduação, pelo convívio, alegrias e diversões ao longo deste período.

Aos funcionários do INEP, Patrícia, Abraão, Rúlio, Pacheco, Rafael, Coelho, e também ao Gabriel Tibola, pela disponibilidade e pela ajuda no decorrer desta pesquisa.

A UFSC pela oportunidade de estudar nesta conceituada instituição.

A CAPES pelo apoio financeiro ao longo deste período.

“A imaginação é mais importante que o conhecimento. O conhecimento é limitado.

A imaginação pode nos levar a qualquer lugar.”

(Albert Einstein)

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

CONVERSOR CA-CA PARA ELETRODOMÉSTICOS ALIMENTADOS POR TENSÃO BI-VOLT

Romeu Antunes Friedemann

Maio/2007

Orientador: Prof. Ivo Barbi, Dr. Ing.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Conversor CA-CA, Capacitor Reduzido, Acionamento, *Bi-Volt*, Compressor, Eletrodomésticos.

Número de Páginas: 174

RESUMO: Este trabalho apresenta o estudo de um conversor CA-CA com tensão eficaz de saída controlada e frequência constante, destinado à aplicação em eletrodomésticos alimentados em tensões “*bi-volt*”, e que utilizam acionamentos com motor de indução monofásico. Na escolha da topologia, foram levados em conta fatores como a faixa de operação do conversor (tensões de entrada e saída), potência do equipamento, o rendimento, o atendimento às normas de segurança, compatibilidade eletromagnética, qualidade de energia e, principalmente, o custo. Duas topologias de conversores CA-CA indiretos com capacitor de barramento da ordem dos μF são escolhidas para um estudo das características peculiares e suas implicações. São analisadas formas adequadas de controlar as estruturas e uma delas é escolhida para implementação de um protótipo a fim de se comprovar os resultados teóricos. Um protótipo com potência de 500W e tensão de saída de 110V para uma carga R-L com fator de deslocamento superior a 0,6 é implementado, sendo alimentado em 110V e 220V. Toda a metodologia para o projeto é apresentada sequencialmente, desde o estágio de potência até os estágios de comando e controle, sendo os resultados experimentais comparados com os resultados teóricos, validando o estudo.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

AC-AC CONVERTER FOR HOUSEHOLD APPLIANCES FED BY WIDE RANGE INPUT VOLTAGE

Romeu Antunes Friedemann

May/2007

Advisor: Prof. Ivo Barbi, Dr. Ing.

Area of Concentration: Power Electronics and Electrical Drives.

Keywords: AC-AC Converter, Reduced *Link*, Drive, Wide Range Input Voltage, Compressor, Household Appliances.

Number of Pages: 174

ABSTRACT: This work presents the study of an AC-AC converter that provides controlled RMS output voltage and constant frequency. Single-phase induction motors used in household appliances are intended to be driven by the converter, which can be fed by a wide range input voltage. In order to choose the topology, some factors were considered, such as the operation range of the converter (input and output voltage), load power and $\cos(\phi)$, efficiency, compliance with power quality, electromagnetic compatibility, security regulations, and mainly, the cost. Two topologies of indirect AC-AC converters with reduced link capacitor are chosen for a study of their peculiar characteristics and its implications. Adequate forms to control the structures are analyzed and one of them is chosen for prototype implementation, proving the studies and simulated results. A prototype with output power of 500W and output voltage of 110V, for an R-L load with $\cos(\phi_o)$ greater than 0.6 is implemented, being fed by 110V and 220V. All the design methodology is presented sequentially, from the power stage to the control and command stages, being presented and discussed also the theoretical and experimental results, validating the study.

SUMÁRIO

LISTA DE FIGURAS.....	XII
LISTA DE TABELAS.....	XVII
SIMBOLOGIA	XVIII
1. INTRODUÇÃO GERAL	1
1.1. Contextualização.....	1
1.2. Motivação	2
1.3. Normas Técnicas.....	3
1.4. Revisão Bibliográfica.....	5
1.5. Conclusões	16
2. ESTRUTURA DE POTÊNCIA.....	17
2.1. Etapas de Operação (Modulação a Três Níveis).....	17
2.1.1. Conversor em ponte completa (Full Bridge, FB)	18
2.1.2. Conversor em meia-ponte (Half Bridge, HB)	23
2.2. Modulação	27
2.2.1. Modulação Unipolar	28
2.2.2. Modulação Unipolar Modificada	28
2.3. Ganho Estático.....	29
2.4. Capacitor do Barramento CC	31
2.4.1. Influência na Tensão do Barramento.....	31
2.4.2. Influência na Corrente de Entrada	37
2.5. Análise Harmônica	43
2.5.1. Tensão de Saída	43
2.5.2. Corrente de Saída	45
2.5.3. Corrente de Entrada	46
2.6. Conclusões	51
3. ESTRATÉGIA DE CONTROLE	53
3.1. Modelo do Interruptor PWM.....	53
3.2. Malha de Controle <i>Feedforward</i>.....	56
3.3. Controle da Tensão Eficaz de Saída	60
3.3.1. Ganho do Modulador PWM	60

3.3.2. Filtro Passa Baixa na Malha Feedforward	60
3.3.3. Medidor da Tensão de Saída	61
3.3.4. Detector de Valor Eficaz	62
3.3.5. Filtro de Referência (Soft-Start)	63
3.3.6. Compensador	63
3.4. Resultados de Simulação	67
3.5. Conclusões	70
4. METODOLOGIA E PROJETO DO CONVERSOR <i>BI-VOLT</i>	73
4.1. Especificações de Projeto	73
4.2. Dimensionamento dos Elementos de Potência	75
4.2.1. Capacitor de Barramento	75
4.2.2. Interruptores de Saída	76
4.2.3. Retificador de Entrada	80
4.3. Dimensionamento dos Circuitos de Controle	83
4.3.1. Projeto do Modulador PWM	83
4.3.2. Projeto do Divisor/Multiplicador Analógico	84
4.3.3. Projeto do Filtro PB da Malha Feedforward	87
4.3.4. Projeto dos Medidores das Tensões $v_{IN}(t)$, $v_{CC}(t)$ e $v_O(t)$	89
4.3.5. Projeto do Detector de Valor Eficaz	91
4.3.6. Projeto do Compensador da Tensão Eficaz de Saída	93
4.3.7. Projeto do Circuito de Partida Suave (Soft-Start)	97
4.4. Circuitos Auxiliares de Comando e Proteção	99
4.4.1. Circuito de Comando Bootstrap	99
4.4.2. Gerador de Ondas Triangulares Simétricas	101
4.4.3. Circuito de Proteção contra Sobretensão	103
4.4.4. Circuito de Proteção contra Sobrecorrente	104
4.4.5. Circuito Lógico de Desligamento Controlado	106
4.5. Resultados de Simulação	108
4.6. Conclusões	119
5. RESULTADOS EXPERIMENTAIS	121
5.1. Análise Harmônica	122
5.2. Rendimento	126
5.3. Resposta Dinâmica	127

5.4. Principais Formas de Onda da Estrutura	134
5.5. Acionamento do Refrigerador	137
5.6. Conclusões	138
6. CONCLUSÕES GERAIS	141
APÊNDICE I - MODELO DO CONVERSOR <i>RMS-TO-DC</i>	145
I. Métodos para Cálculo do Valor <i>RMS</i>	145
II. Modelagem Experimental no Domínio da Frequência	147
APÊNDICE II - PROJETO DO CIRCUITO <i>BOOTSTRAP</i>	151
APÊNDICE III - CÁLCULO DE PERDAS.....	157
APÊNDICE IV - FONTE AUXILIAR	165
APÊNDICE V - LISTA DOS PRINCIPAIS COMPONENTES	167
REFERÊNCIAS BIBLIOGRÁFICAS	169

LISTA DE FIGURAS

Fig. 1.1 – Gradador monofásico.....	6
Fig. 1.2 – Conversor “ <i>Buck Bidirecional</i> ”.....	7
Fig. 1.3 - Conversor abaixador CA com quatro interruptores comandados.....	8
Fig. 1.4 - Conversor abaixador CA com comutação a dois passos.....	9
Fig. 1.5 - Seqüência de comandos para os interruptores.....	10
Fig. 1.6 – Conversor CA-CC-CA com barramento CC.....	11
Fig. 1.7 - Conversor CA-CA em ponte completa com barramento Direto e retificador bidirecional.	11
Fig. 1.8 - Conversor CA-CA em meia ponte com barramento Direto e retificador bidirecional.	12
Fig. 1.9 - Circuito proposto por Divan.....	12
Fig. 1.10 - Conversor CA-CA em ponte completa e retificador unidirecional.....	13
Fig. 1.11 - Sinais de comando para a estrutura de DIVAN alterada.....	15
Fig. 2.1 - Conversor CA-CA em ponte completa com retificador unidirecional (<i>FB</i>).....	17
Fig. 2.2 - Conversor CA-CA em meia ponte com retificador unidirecional (<i>HB</i>).	17
Fig. 2.3 – 1ª Etapa de transferência de energia.....	18
Fig. 2.4 – 2ª Etapa de transferência de energia.....	18
Fig. 2.5 – 4ª Etapa de transferência de energia.....	19
Fig. 2.6 – 1ª Etapa de regeneração de energia.....	20
Fig. 2.7 – 2ª Etapa de regeneração de energia.....	20
Fig. 2.8 – 4ª Etapa de regeneração de energia.....	21
Fig. 2.9 – 5ª Etapa de regeneração de energia.....	21
Fig. 2.10 – Tensão de entrada e corrente de saída (a), tensão do barramento CC (b), tensão de saída (c), corrente de entrada (d) e tensão de comando dos interruptores (e).....	22
Fig. 2.11 – 1ª Etapa de transferência de energia.....	23
Fig. 2.12 – 2ª Etapa de transferência de energia.....	23
Fig. 2.13 – 1ª Etapa de regeneração de energia.....	24
Fig. 2.14 – 2ª Etapa de regeneração de energia.....	24
Fig. 2.15 – 3ª Etapa de regeneração de energia.....	25
Fig. 2.16 – Tensão de entrada e corrente de saída (a), tensão do barramento CC (b), tensão de saída (c), corrente de entrada (d) e tensão de comando dos interruptores (e).....	26
Fig. 2.17 – Tensão de saída: modulação 3 níveis tradicional (a) e modulação 3 níveis modificada (b).	27
Fig. 2.18 – Modulador para geração <i>PWM</i> 3 níveis (a) e formas de onda (b).....	28

Fig. 2.19 – Modulador para geração <i>PWM</i> 3 níveis modificado (a) e formas de onda (b).	29
Fig. 2.20 – Detalhe de $v_{CC}(t)$ e $i_O(t)$ durante a regeneração de energia.	32
Fig. 2.21 – Etapas de regeneração e roda-livre (a) e (b), e circuito equivalente (c).	32
Fig. 2.22 – Ábaco de C_{PAR} .	36
Fig. 2.23 – Detalhe do ábaco de C_{PAR} .	37
Fig. 2.24 – Circuito equivalente do conversor.	37
Fig. 2.25 – Correntes de entrada e saída do conversor (média instantânea).	38
Fig. 2.26 – Triângulo de potências para $P_O=P_{O_nom}$ (a) e $P_O \ll P_{O_nom}$ (b).	39
Fig. 2.27 – Ábaco de $\alpha_{CC}(x) D$.	41
Fig. 2.28 – Ábaco de $I_{IN_PK}/I_{X_PK}(x) D$.	43
Fig. 2.29 – Função de comutação $d(t)$.	44
Fig. 2.30 – Corrente de entrada, tensão $v_{CC}(t)$ e função de comutação $f(t)$.	46
Fig. 2.31 – Função de comutação $f(t)$.	47
Fig. 2.32 – Espectro de frequências de $i_{IN}(t)$ para diferentes valores de n .	48
Fig. 2.33 – Circuito equivalente no modo de transferência de energia.	51
Fig. 3.1 – Interruptor controlado e não-controlado (a), interruptor PWM (b), modelo elétrico do interruptor PWM (c).	53
Fig. 3.2 – Interruptor PWM: modelo CC (a) e modelo de pequenos sinais (b).	55
Fig. 3.3 – Circuito equivalente do conversor: modelo de pequenos sinais.	56
Fig. 3.4 – Modelo de pequenos sinais de $G(s)$: sem <i>feedforward</i> (a); com <i>feedforward</i> (b).	57
Fig. 3.5 – Detalhe das tensões v_{IN} e v_{CC} .	58
Fig. 3.6 – Malha de controle <i>feedforward</i> (grandes sinais).	59
Fig. 3.7 – Tensões e correntes no conversor e razão cíclica referência: sem malha <i>feedforward</i> (a) e (b); com malha <i>feedforward</i> (c) e (d).	59
Fig. 3.8 – Filtro PB não-inversor (a); ganho do filtro (b).	61
Fig. 3.9 – Medidor de $v_O(t)$: filtro PB simétrico diferencial (a); ganho do medidor (b).	62
Fig. 3.10 – Circuito de <i>Soft-Start</i> (a); ganho do filtro (b).	63
Fig. 3.11 – Compensador PI assimétrico (a); ganhos (b) e (c).	64
Fig. 3.12 – Diagrama de Bode: módulo e fase de C_{AS} e de C_S .	65
Fig. 3.13 – Compensador PI simétrico (a); ganho do compensador (b).	66
Fig. 3.14 – Modulação <i>RPWM</i> : com <i>feedforward</i> (a) e sem <i>feedforward</i> (b).	67
Fig. 3.15 – Tensões, correntes e razão cíclica simuladas: com <i>feedforward</i> (a) e sem (b).	68
Fig. 3.16 – Detalhe da razão cíclica no cruzamento por zero.	68
Fig. 3.17 – Circuito simulado com perturbações de entrada e de carga.	69
Fig. 3.18 - Simulação da planta: resposta ao degrau de entrada.	69
Fig. 3.19 – Simulação da planta: perturbação na entrada de +25% (superior) e -25% (inferior).	69

Fig. 3.20 – Simulação da planta: perturbação na carga de +50% (superior) e -50% (inferior).....	70
Fig. 3.21 – Diagrama de blocos da malha de controle de $v_o(t)$	71
Fig. 4.1 – Circuito dimensionado: estrutura de potência.....	75
Fig. 4.2 - Corrente média e eficaz normalizadas nos interruptores S_1, S_2, S_3 e S_4 (a) e (b), e nos diodos D_1, D_2, D_3 e D_4 (c) e (d) (modulação bipolar).....	77
Fig. 4.3 – Forma de onda das correntes nos semicondutores (modulação unipolar).....	78
Fig. 4.4 – Corrente média e eficaz normalizadas nos interruptores S_1, S_2, S_3 e S_4 (a) e (b), e nos diodos D_1, D_2, D_3 e D_4 (c) e (d) (modulação unipolar).....	79
Fig. 4.5 – Modulador PWM três níveis.....	84
Fig. 4.6 - Circuito divisor/multiplicador analógico.....	85
Fig. 4.7 – Filtro PB da malha <i>feedforward</i>	88
Fig. 4.8 – Diagrama de Bode: módulo e fase de $G_{PB}(f)$	88
Fig. 4.9 – Medidor de $v_{CC}(t)$	89
Fig. 4.10 – Medidor de $v_{IN}(t)$	90
Fig. 4.11 – Medidor de $v_O(t)$	90
Fig. 4.12 – Diagrama de Bode: módulo e fase de $H_1(f)$	91
Fig. 4.13 – Circuito detector do valor eficaz.....	92
Fig. 4.14 – Diagrama de Bode: módulo e fase de $H_2(f)$	93
Fig. 4.15 – Circuito compensador da malha de tensão.....	94
Fig. 4.16 – Diagrama de Bode: módulo e fase de $C(f)$	95
Fig. 4.17 – Diagrama de Bode: módulo e fase de $FTLA(f)$	96
Fig. 4.18 – LR de $FTLA(f)$	96
Fig. 4.19 – Diagrama de Bode: módulo e fase de $FTMF(f)$	97
Fig. 4.20 – Circuito de soft-start implementado.....	98
Fig. 4.21 - Diagrama de Bode: módulo e fase de $F_{SS}(f)$	99
Fig. 4.22 – Circuito de comando dos interruptores.....	100
Fig. 4.23 – Gerador de ondas triangulares.....	102
Fig. 4.24 – Detector de sobretensão ($v_{CC}' > V_X$).....	103
Fig. 4.25 – Detector sobrecorrente ($i_O' > I_X $) e corrente nula ($i_O' < I_Y $).....	104
Fig. 4.26 – Medidor de $i_O(t)$	105
Fig. 4.27 – Ajuste do medidor de $i_O(t)$	106
Fig. 4.28 – Circuito para controle do desligamento do conversor.....	107
Fig. 4.29 – Conversor em ponte completa simulado com modulação unipolar.....	109
Fig. 4.30 – Conversor meia-ponte simulado com modulação unipolar modificada.....	109
Fig. 4.31 – Tensões de entrada e barramento, corrente de saída e razão cíclica.....	110
Fig. 4.32 – Corrente de entrada, saída e do capacitor.....	111

Fig. 4.33 – Circuito simulado com indutância de rede.....	111
Fig. 4.34 – Resultados de simulação com indutância de rede.....	112
Fig. 4.35 – Espectro harmônico de $i_{IN}(t)$	112
Fig. 4.36 – Detalhe de $v_{CC}(t)$ e de $i_O(t)$	113
Fig. 4.37 – Resultados de simulação para $FD_O = 0,85$ ($V_{IN_RMS} = 220V$).....	113
Fig. 4.38 - Resultados de simulação com $V_{IN_RMS} = 110V$: $FD_O = 0,6$ (a) e $FD_O = 0,85$ (b).....	114
Fig. 4.39 – Circuito simulado para dimensionamento dos semicondutores de potência.....	114
Fig. 4.40 – Simulação dos esforços nos semicondutores em 220V.....	115
Fig. 4.41 – Simulação dos esforços no semicondutores em 110V.....	115
Fig. 4.42 – Esquemático do circuito de simulação do conversor em MF.....	116
Fig. 4.43 – Simulação da malha de controle: regime permanente em 220V(a) e 110V(b).....	116
Fig. 4.44 – Resposta ao degrau de referência de $C(s)$: em 220V (a) e em 110V(b).....	117
Fig. 4.45 – Perturbação de entrada em 220V (a) e em 110V(b): atuação de $C(s)$	117
Fig. 4.46 – Perturbação de carga em 220V (a) e em 110V(b): atuação de $C(s)$	118
Fig. 4.47 – Partida do conversor com circuito soft-start.....	118
Fig. 4.48 – Desligamento controlado do conversor.....	119
Fig. 5.1 – Esquema geral do protótipo implementado.....	121
Fig. 5.2 – Foto do protótipo implementado.....	122
Fig. 5.3 – Análise harmônica de $i_{IN}(t)$ para $S_O = 842VA$ e $FD_O = 0,89$, com escala em ampères..	123
Fig. 5.4 – Análise harmônica de $i_{IN}(t)$ para $S_O = 842VA$ e $FD_O = 0,89$, com escala em ampères..	124
Fig. 5.5 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 1kVA$ e $FD_O = 0,90$	124
Fig. 5.6 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S_O = 833VA$ e $FD_O = 0,60$..	125
Fig. 5.7 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 416VA$ e $FD_O = 0,60$...	125
Fig. 5.8 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 125VA$ e $FD_O = 0,98$..	126
Fig. 5.9 – Sinais da malha de controle na partida do conversor em 110V.....	128
Fig. 5.10 – Sinais da malha de controle na partida do conversor em 220V.....	128
Fig. 5.11 – Detalhe dos sinais da malha de controle na partida do conversor.....	129
Fig. 5.12 – Sinais da malha de controle em regime permanente, em 220V.....	130
Fig. 5.13 – Resposta à perturbação de entrada em 220V.....	130
Fig. 5.14 – Detalhes da resposta à perturbação de entrada em 220V.....	131
Fig. 5.15 – Resposta à perturbação de entrada em 110V.....	131
Fig. 5.16 – Detalhes da resposta à perturbação de entrada em 110V.....	132
Fig. 5.17 – Resposta à perturbação de 50% da carga em 220V.....	132
Fig. 5.18 – Detalhe da resposta à perturbação de 50% da carga em 220V.....	133
Fig. 5.19 – Resposta à perturbação de 50% da carga em 110V.....	133
Fig. 5.20 - Detalhe da resposta à perturbação de 50% da carga em 110V.....	134

Fig. 5.21 – Tensão e corrente de entrada e saída, e detalhe da passagem por zero.	135
Fig. 5.22 – Detalhe da corrente $i_C(t)$ na passagem por zero.	135
Fig. 5.23 – Tensão e corrente de saída, e sinais de controle.	136
Fig. 5.24 – Detalhe de $u_C(t)$ e de $v_{T1}(t)$ e $v_{T2}(t)$ na passagem por zero.	136
Fig. 5.25 – Formas de onda da comutação no interruptor S_3	137
Fig. 5.26 – Formas de onda com acionamento do compressor.	138
Fig. I.1 – Método explícito.	147
Fig. I.2 – Método implícito.	147
Fig. I.3 – Circuito conversor <i>RMS-to-DC</i> simulado.	148
Fig. I.4 – Ensaio do AD536: resposta em frequência.	149
Fig. I.5 – Ensaio do AD536: resposta no tempo.	150
Fig. II.1 – Circuito de comando <i>Bootstrap</i>	151
Fig. III.1 – Energia perdida na comutação em um período da rede.	161
Fig. III.2 – Modelo térmico para cálculo do dissipador.	163
Fig. IV.1 – Esquema da fonte auxiliar.	165

LISTA DE TABELAS

Tabela 1.1 – Limites de correntes harmônicas da norma IEC 61000-3-2, classe A.....	4
Tabela 1.2- Resumo das topologias estudadas.....	15
Tabela 4.1 - Especificações do protótipo.....	74
Tabela 4.2– Razão cíclica de referência (ideal).....	75
Tabela 4.3 – Dimensionamento do capacitor de barramento.....	76
Tabela 4.4 – Dimensionamento dos interruptores.....	80
Tabela 4.5 – Dimensionamento da ponte retificadora.....	81
Tabela 4.6 – Esforços nos componentes.....	82
Tabela 4.7 – Características do <i>LM311</i>	84
Tabela 4.8 – Características do <i>AD734AN</i>	87
Tabela 4.9 – Dimensionamento dos circuitos de medição.....	91
Tabela 4.10 – Parâmetros do circuito de comando.....	100
Tabela 4.11 – Características do <i>LF347</i>	102
Tabela 4.12 – Características do <i>LM339</i>	104
Tabela 5.1 – Rendimento do conversor.....	127
Tabela I.1 – Relação entre os valores <i>RMS</i> , <i>MAD</i> e fator de crista.....	146
Tabela III.1 – Análise das comutações do interruptor S_3 e do diodo D_3	157
Tabela III.2 – Ensaio de temperatura dos semicondutores.....	164
Tabela V.1 – Lista dos principais componentes.....	167

SIMBOLOGIA

SÍMBOLOS ADOTADOS

<i>Símbolo</i>	<i>Significado</i>	<i>Unidade</i>
<i>tensões</i>		
ε_O	erro da tensão de saída	V
i_O'	sinal de corrente realimentado	V
I_X	tensão de comparação da proteção de sobrecorrente	V
I_Y	tensão de comparação do reset/desligamento controlado	V
$sign(+)$	sinal da tensão de entrada positivo	V
$sign(-)$	sinal da tensão de entrada negativo	V
u_C	sinal de controle	V
u_C'	sinal de controle antes do filtro PB	V
u_{C_REF}	sinal de controle de referência	V
v_{IN}	tensão de entrada / tensão de alimentação da rede	V
V_{IN}	tensão de entrada constante	V
v_{IN_RMS}	tensão eficaz de entrada	V
$v_{IN_1_RMS}$	tensão eficaz da componente fundamental de entrada	V
V_{IN_PK}	tensão de pico de entrada	V
\widehat{v}_{IN}	tensão de entrada perturbada	V
Δv_{IN}	ondulação da tensão de entrada	V
v_{IN}'	sinal de realimentação da tensão de entrada	V
$v_{IN(+)}$	tensão de fase	V
v_F		V
$v_{IN(-)}$	tensão de neutro	V
v_N		V
v_{CC}	tensão no barramento CC	V
V_{CC}	tensão contínua no barramento CC	V
V_{CC_PK}	tensão de pico do barramento CC	V
\widehat{v}_{CC}	tensão de barramento CC perturbada	V
\overline{v}_{CC}	tensão de barramento média instantânea em um período de comutação	V
Δv_{CC}	ondulação da tensão de barramento CC	V
v_{CC}'	sinal de realimentação da tensão do barramento CC	V
v_O	tensão de saída / tensão na carga	V
$v_{O(+)}$	tensão de saída do braço positivo	V
$v_{O(-)}$	tensão de saída do braço negativo	V

v_{O_I}	componente fundamental da tensão de saída	V
v_{O_RMS}	tensão eficaz de saída	V
$v_{O_I_RMS}$	tensão eficaz da componente fundamental de saída	V
V_O	tensão de saída constante	V
\widehat{v}_O	tensão de saída perturbada	V
\overline{v}_O	tensão de saída média instantânea em um período de comutação	V
$\overline{V_{O_PK}}$	tensão de pico de saída média instantânea em um período de comutação	V
$v_{O'}$	sinal de realimentação da tensão de saída	V
$v_{O_RMS'}$	valor eficaz do sinal realimentado da tensão de saída	V
v_{ap}	tensão entre os terminais <i>a</i> e <i>p</i> do interruptor <i>PWM</i>	V
V_{ap}	tensão entre os terminais <i>a</i> e <i>p</i> do interruptor <i>PWM</i> constante	V
\widehat{v}_{ap}	tensão entre os terminais <i>a</i> e <i>p</i> do interruptor <i>PWM</i> perturbada	V
\overline{v}_{ap}	tensão média instantânea entre os terminais <i>a</i> e <i>p</i> do interruptor <i>PWM</i> em um período de comutação	V
v_{cp}	tensão entre os terminais <i>c</i> e <i>p</i> do interruptor <i>PWM</i>	V
V_{cp}	tensão entre os terminais <i>c</i> e <i>p</i> do interruptor <i>PWM</i> constante	V
\widehat{v}_{cp}	tensão entre os terminais <i>c</i> e <i>p</i> do interruptor <i>PWM</i> perturbada	V
\overline{v}_{cp}	tensão média instantânea entre os terminais <i>c</i> e <i>p</i> do interruptor <i>PWM</i> em um período de comutação	V
V_B	fonte de alimentação do circuito de comando do interruptor superior	V
V_{BB}	fonte de alimentação do <i>drive</i> e do circuito de comando do interruptor inferior	V
V_{COM}	tensão no ponto comum do barramento CC	V
$0V$		
V_{DD}	fonte positiva de alimentação do circuito de controle	V
V_{D_PK}	tensão de pico dos diodos	V
V_{DR_PK}	tensão de pico dos diodos retificadores	V
V_{DS_ON}	tensão de condução dos interruptores (<i>drain-source</i>)	V
V_F	tensão limiar de condução dos diodos	V
v_G	tensão de comando dos interruptores (teórica)	V
v_{DS}	tensão entre <i>drain-source</i>	V
v_{GS}	tensão de comando dos interruptores (entre <i>gate-source</i>)	V
$v_{GS'}$	tensão de comando dos interruptores na entrada do <i>drive</i>	V
V_{GS_MAX}	máxima tensão de comando dos interruptores (entre <i>gate-source</i>)	V
$V_{GS_ON_MIN}$	tensão limiar de comando de condução dos interruptores (entre <i>gate-source</i>)	V
V_{GS_ON}	tensão de comando aplicada	V
V_{GS_OFF}	tensão de bloqueio aplicada	V
v_{LO}	tensão no indutor equivalente de carga	V
v_{RO}	tensão no resistor equivalente de carga	V

v_P	tensão no enrolamento primário	V
V_{REF}	tensão de referência do compensador	V
V_{RRM}	tensão reversa máxima	V
v_S	tensão no enrolamento secundário	V
V_S	referência da fonte de alimentação do circuito de comando do interruptor superior	V
V_{SAT}	tensão de saturação dos amplificadores operacionais	V
V_{S_PK}	tensão de pico dos interruptores	V
V_{SD_ON}	tensão de condução dos diodos (<i>source-drain</i>)	V
V_{SS}	fonte negativa de alimentação do circuito de controle	V
v_T	tensão triangular portadora	V
v_{T1}	tensão triangular portadora do sinal de comando do braço positivo	V
v_{T2}	tensão triangular portadora do sinal de comando do braço negativo	V
V_T	valor máximo da tensão portadora	V
$V_{T1,2}$	valor máximo das tensões portadoras dos braços positivo e negativo	V
V_{TO}	tensão limiar de condução dos diodos retificadores	V
V_X	tensão de comparação da proteção de sobretensão	V

correntes

i_{IN}	corrente de entrada / corrente da rede	A
i_{IN_RMS}	valor eficaz da corrente de entrada	A
I_{IN_PK}	valor de pico da corrente de entrada	A
$\overline{i_{IN}}$	corrente de entrada média instantânea em um período de comutação	A
$\overline{I_{IN_PK}}$	valor de pico da corrente de entrada média instantânea em um período de comutação	A
$I_{IN_n_RMS}$	valor eficaz da componente de ordem n da corrente de entrada	A
$I_{IN_n_PK}$	valor de pico da componente de ordem n da corrente de entrada	A
i_{CC}	corrente no capacitor de barramento	A
i_{CC_RMS}	corrente eficaz no capacitor de barramento	A
I_{CC_PK}	corrente de pico no capacitor de barramento	A
$\overline{i_{CC}}$	corrente média instantânea no capacitor em um período de comutação	A
i_{CC_LOW}	componente de baixa frequência da corrente no capacitor de barramento	A
i_O	corrente de saída / corrente na carga	A
I_O	corrente constante na carga	A
\hat{i}_O	corrente de saída perturbada	A
i_{O_RMS}	corrente eficaz de saída	A
I_{O_PK}	corrente de pico de saída	A
Δi_O	ondulação da corrente de saída	A
i_X	corrente de carga refletida	A

$\overline{i_X}$	corrente de carga refletida média instantânea em um período de comutação	A
$\overline{I_X}$	corrente de carga refletida média instantânea constante	A
$\overline{I_{X_PK}}$	valor de pico da corrente de carga refletida média instantânea	A
$\widehat{i_X}$	corrente de carga refletida média instantânea perturbada	A
i_a	corrente no terminal a do interruptor PWM	A
I_a	corrente no terminal a do interruptor PWM constante	A
$\widehat{i_a}$	corrente no terminal a do interruptor PWM perturbada	A
$\overline{i_a}$	corrente média instantânea no terminal a do interruptor PWM em um período de comutação	A
i_c	corrente no terminal c do interruptor PWM	A
I_c	corrente no terminal c do interruptor PWM constante	A
$\widehat{i_c}$	corrente no terminal c do interruptor PWM perturbada	A
$\overline{i_c}$	corrente média instantânea no terminal c do interruptor PWM em um período de comutação	A
I_{CBS_LEAK}	corrente de fuga dos capacitores	A
I_F	máxima corrente contínua de condução dos diodos	A
I_{ref}	corrente de carga de referência	A
I_{rr}	corrente de recuperação reversa máxima dos diodos	A
i_S	corrente dos interruptores	A
I_{S_PK}	corrente de pico nos interruptores	A
I_{S_MAX}	máxima corrente nos interruptores	A
I_{S_med}	corrente média nos interruptores	A
$\overline{I_{S_med}}$	corrente média normalizada nos interruptores	A
$\overline{I_{S_RMS}}$	corrente eficaz nos interruptores	A
I_{S_RMS}	corrente eficaz normalizada nos interruptores	A
i_D	corrente dos diodos	A
I_{D_PK}	corrente de pico nos diodos	A
I_{D_med}	corrente média nos diodos	A
$\overline{I_{D_med}}$	corrente média normalizada nos diodos	A
$\overline{I_{D_RMS}}$	corrente eficaz nos diodos	A
I_{D_RMS}	corrente eficaz normalizada nos diodos	A
I_{DR_PK}	corrente de pico nos diodos retificadores	A
I_{DR_med}	corrente média nos diodos retificadores	A
I_{DR_RMS}	corrente eficaz nos diodos retificadores	A
I_{QBS_MAX}	corrente quiescente do $drive$, entre V_B e V_S	A

demais variáveis

a_0	amplitude do harmônico de ordem 0
-------	-----------------------------------

a_k	amplitude do harmônico de ordem k	
a_n	amplitude do harmônico de ordem n	
$A_{1,2}$	área que representa energia	J
A	relação entre a máxima tensão do barramento CC e a tensão de pico da rede	
$C(s)$	ganho do compensador	
\overline{C} / C_{PAR}	capacitor parametrizado	
C_{ISS}	capacitância intrínseca de entrada do <i>MOSFET</i>	F
d	razão cíclica	
\hat{d}	razão cíclica perturbada	
$d(t)$	razão cíclica instantânea (função de comutação da ponte inversora)	
D	razão cíclica constante	
D'	razão cíclica complementar ($D'=1-D$)	
D_{REF}	razão cíclica de referência	
D_{min}	razão cíclica para fator de deslocamento da entrada unitário	
$d_{S1,2,3,4}$	razão cíclica dos interruptores $S_{1,2,3,4}$	
$d_{S1,2,3,4(+)}$	razão cíclica dos interruptores $S_{1,2,3,4}$ no semiciclo positivo	
$d_{S1,2,3,4(-)}$	razão cíclica dos interruptores $S_{1,2,3,4}$ no semiciclo negativo	
DT	<i>dead time</i> (tempo morto entre comutações)	s
E_{Son}	energia perdida na comutação dos interruptores	J
E_{Doff}	energia perdida na comutação dos diodos	J
f	freqüência	Hz
f_O	freqüência de ressonância	Hz
f_{CO}	freqüência de cruzamento de ganho por 0dB	Hz
$f_{C\angle}$	freqüência de cruzamento de fase por 180°	Hz
f_P	freqüência do pólo do compensador	Hz
f_{P_PB}	freqüência do pólo do filtro PB	Hz
f_{P_H1}	freqüência do pólo do medidor de v_O	Hz
f_{P_H2}	freqüência do pólo do detector de valor eficaz	Hz
f_{P_SS}	freqüência do pólo do filtro de referência (<i>soft-start</i>)	Hz
f_R	freqüência da rede	Hz
f_S	freqüência de comutação	Hz
f_Z	freqüência do zero do compensador	Hz
$f(t)$	função de comutação da ponte retificadora de entrada (modifica o estado topológico da entrada)	
$f(\theta)$	função de comutação da ponte retificadora de entrada	
F	variável auxiliar que representa o ângulo de condução da ponte retificadora de entrada em um semiciclo da rede	
$F_{SS}(s)$	função de transferência do filtro de referência (<i>soft-start</i>)	
$FTLA(s)$	função de transferência de laço aberto	
$FTMF(s)$	função de transferência de malha fechada	

$G(s)$	ganho da planta	
$G_{PB}(s)$	função de transferência do filtro PB na saída da malha <i>feedforward</i>	
$G_{PWM}(s)$	ganho do modulador <i>PWM</i>	
$H_1(s)$	função de transferência do medidor de v_o	
$H_2(s)$	função de transferência do conversor <i>RMS-to-DC</i>	
k	k -ésimo componente harmônico múltiplo da frequência de comutação	
M	índice de modulação	
$MFase$	margem de fase	°
MG	margem de ganho	dB
n	n -ésimo componente harmônico múltiplo da frequência da rede	
N_P	número de espiras do enrolamento primário	
N_S	número de espiras do enrolamento secundário	
p	relação de proporcionalidade entre a tensão de entrada e a tensão do barramento CC	
P_D	perdas totais nos diodos	W
P_{D_cond}	perdas em condução nos diodos	W
P_{D_off}	perdas por comutação (bloqueio) nos diodos	W
P_{DR}	perdas totais nos diodos retificadores	W
P_{IN}	potência ativa de entrada	W
P_M	perdas totais nos <i>MOSFET's</i>	W
P_O	potência ativa de saída	W
P_{O_nom}	potência ativa de saída nominal	W
P_S	perdas totais nos interruptores	W
P_{S_cond}	perdas em condução nos interruptores	W
P_{S_on}	perdas por comutação (entrada em condução) nos interruptores	W
P_{TOTAL}	perdas totais nos semicondutores	W
$q(t)$	função de comutação dos interruptores (modifica os estados topológicos)	
Q_{IN}	potência reativa de deslocamento da entrada	VAr
Q_C	potência reativa de deslocamento do barramento CC	VAr
Q_G	carga do <i>gate</i>	C
Q_{LS}	carga requerida por ciclo do <i>drive</i>	C
Q_O	potência reativa de deslocamento da saída	VAr
Q_{rr}	carga de recuperação reversa dos diodos	C
R_{DS_ON}	resistência de condução dos interruptores	Ω
R_{th_cd}	resistência térmica cápsula-dissipador	°C/W
R_{th_da}	resistência térmica dissipador-ambiente	°C/W
R_{th_jc}	resistência térmica junção-cápsula	°C/W
r_T	resistência de condução dos diodos retificadores	Ω
S_{IN}	potência aparente de entrada	VA

S_O	potência aparente de saída	VA
s	freqüência angular ($s = -j\omega$)	rad/s
t	tempo	s
$t_{1,2}$	instantes de tempo	s
t_F	instante de tempo final	s
t_I	instante de tempo inicial	s
Δt	intervalo de tempo	s
t_d	<i>delay time</i> (tempo de atraso)	s
t_f	<i>fall time</i> (tempo de descida)	s
T_C	temperatura da cápsula	°C
T_D	temperatura do dissipador	°C
T_J	temperatura (máxima) de junção	°C
t_{ON}	tempo de entrada em condução	s
t_{OFF}	tempo de bloqueio	s
t_r	<i>rise time</i> (tempo de subida)	s
$t_{r5\%}$	tempo de resposta 5%	s
t_{rr}	tempo de recuperação reversa dos diodos	s
T_R	período da rede	s
T_S	período de comutação	s
$THDv_{IN}$	taxa de distorção harmônica da tensão de entrada	%
$THDi_{IN}$	taxa de distorção harmônica da corrente de entrada	%
$THDv_O$	taxa de distorção harmônica da tensão de saída	%
$THDi_O$	taxa de distorção harmônica da corrente de saída	%
$x_{1,2}$	funções para demonstração auxiliar	
Z_O	impedância da carga	Ω
Z_{O_k}	impedância da carga nas freqüências múltiplas de f_S	Ω
Z_C	impedância do barramento CC	Ω
η	rendimento	%
τ_{AV}	<i>average time</i>	s
ω_O	freqüência de ressonância angular	rad/s
ω_R	freqüência angular da rede	rad/s
ω_S	freqüência angular de comutação	rad/s
ξ	fator de amortecimento	
α_{CC}	ângulo acrescentado pelo capacitor de barramento à ϕ_O	°
β	ângulo de bloqueio da ponte retificadora complementar a ϕ_{IN}	° (rad)
γ	ângulo de condução da ponte retificadora de entrada	° (rad)
θ	ângulo da tensão da rede	°
ϕ	ângulo de deslocamento entre tensão e corrente	°
ϕ_{IN}	ângulo de deslocamento entre a tensão de entrada e a corrente de entrada fundamental	°

ϕ_O	ângulo de deslocamento entre a tensão de saída fundamental e a corrente de saída	° (rad)
ϕ_{O_k}	ângulo de deslocamento entre a tensão e a corrente de saída nas frequências múltiplas de f_S	°
$\cos(\phi)$	fator de deslocamento entre tensão e corrente	
$\cos(\phi_{IN})$	fator de deslocamento entre tensão de entrada e a corrente de entrada fundamental	
FD_{IN}		
$\cos(\phi_O)$	fator de deslocamento entre tensão de saída fundamental e a corrente de saída	
FD_O		
FD_{nom}	fator de deslocamento nominal da carga	
FP_{IN}	fator de potência na entrada	

SÍMBOLOS DE PREFIXOS DE UNIDADES (SI)

<i>Símbolo</i>	<i>Significado</i>
M	mega (10^6)
k	quilo (10^3)
m	mili (10^{-3})
μ	micro (10^{-6})
n	nano (10^{-9})

SÍMBOLOS DE UNIDADES DE GRANDEZAS FÍSICAS (SI)

<i>Símbolo</i>	<i>Significado</i>
A	ampère
C	coulomb
dB	deciBel
F	farad
H	henry
Hz	hertz
J	joule
m	metro
Ω	ohm
R	ohm (não é SI, mas é usada nos programas de simulação)
s	segundo
V	volt
VA	volt-ampère
VAr	volt-ampère reativo
W	watt
°C	grau celsius (não é SI)
°	grau trigonométrico
rad	radiano

SÍMBOLOS USADOS NOS DIAGRAMAS DE CIRCUITOS

<i>Símbolo</i>	<i>Significado</i>
a	terminal ativo do interruptor <i>PWM</i>
c	terminal comum do interruptor <i>PWM</i>
C	capacitor
D	diodo
D _R	diodo retificador
I	fonte de corrente
F	fusível
L	indutor
LD	led
M	<i>MOSFET</i>
N	relação de transformação
p	terminal passivo do interruptor <i>PWM</i>
Q	transistor bipolar
R	resistor
S	interruptor
T	tiristor
V	fonte de tensão
L _{IN}	indutância da entrada / indutância parasita da rede
L _O	indutância equivalente da carga
R _O	resistência equivalente da carga
q(t)	variável que modifica os estados topológicos da carga
sign(v _{IN})	bloco detector de sinal da tensão de entrada

ACRÔNIMOS E ABREVIATURAS

<i>Símbolo</i>	<i>Significado</i>
<i>AC</i>	<i>Alternate Current</i>
ANEEL	Agência Nacional de Energia Elétrica
CA	Corrente Alternada
CC	Corrente Contínua
CI	Circuito Integrado
CISPR	<i>Comité International Spécial des Perturbations Radioélectriques</i>
CMOS	<i>Complementary Metal-Oxide-Semiconductor</i>
<i>DC</i>	<i>Direct Current</i>
<i>DSP</i>	<i>Digital Signal Processor</i>
<i>DT</i>	<i>Dead Time</i> (Tempo Morto)
EUA	Estados Unidos da América
<i>FB</i>	<i>Full Bridge</i> (Ponte Completa)

FD	Fator de Deslocamento
FP	Fator de Potência
FT	Função de Transferência
FTLA	Função de Transferência de Laço Aberto
FTMF	Função de Transferência de Malha Fechada
<i>HB</i>	<i>Half Bridge</i> (Meia-Ponte)
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
<i>IGBT</i>	<i>Insulated Gate Bipolar Transistor</i>
INEP	Instituto de Eletrônica de Potência
<i>Led</i>	<i>Light Emitter Diode</i>
LKC	Lei de Kirchoff de Corrente
LKV	Lei de Kirchoff de Tensão
LR	Lugar das Raízes
MA	Malha Aberta
<i>MAD</i>	<i>Mean Absolute Deviation</i>
MF	Malha Fechada
MFase	Margem de Fase
MG	Margem de Ganho
<i>MOSFET</i>	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
PCC	Ponto de Conexão Comum
<i>PIC</i>	<i>Programmable Interrupt Controller</i>
<i>PWM</i>	<i>Pulse Width Modulation</i> (Modulação por Largura de Pulso)
RF	Radio Frequência
<i>RMS</i>	<i>Root Mean Square</i>
<i>SD</i>	<i>Shut Down</i>
SI	Sistema Internacional (de unidades)
<i>THD</i>	<i>Total Harmonic Distortion</i> (Taxa de Distorção Harmônica Total)
<i>TTL</i>	<i>Transistor-Transistor Logic</i>
UFSC	Universidade Federal de Santa Catarina

1.INTRODUÇÃO GERAL

1.1. Contextualização

O sistema elétrico existente atualmente no Brasil, a exemplo de outros países, disponibiliza para o consumidor níveis de tensão diversificados que variam de uma região para outra tendo sido estabelecidos ao longo do seu desenvolvimento de acordo com os avanços tecnológicos. Este fato constitui-se em obstáculo tanto para os consumidores, que conectam seus eletrodomésticos à rede, como para a produção de eletrodomésticos padronizados por parte da indústria, que deseja comercializá-los em qualquer parte do globo sem a necessidade de adequação dos equipamentos à região em que o mesmo é oferecido. Isso causa transtornos no mundo globalizado de hoje em que as pessoas estão em constante mudança e, ao comprar um equipamento, desejam fazer uso do mesmo em qualquer localidade sem se preocupar com a necessidade de adquirir ou utilizar equipamentos adicionais que adaptem a tensão de fornecimento do sistema elétrico à tensão nominal de alimentação do seu equipamento.

Com o advento dos semicondutores, o processamento e a conversão de energia elétrica, antes pertencentes ao escopo da Conversão Eletromecânica de Energia, passaram também a ser escopo da Eletrônica de Potência, através dos Conversores Estáticos de Energia que hoje estão presentes em grande parte de equipamentos industriais, comerciais e residenciais, caracterizando o que se denomina de era da Eletrônica de Potência [1]. Desta forma, países industrializados como EUA, Japão e Alemanha, dentre outros, passaram a depender muito mais destas tecnologias no seu cotidiano, fazendo com que as mesmas sejam hoje essenciais à vida humana [2]. Assim, a Eletrônica de Potência pode ser vista como uma interface entre as fontes de energia disponíveis e os consumidores, adaptando e processando a energia de acordo com as necessidades de fornecimento e de consumo [3].

Para equipamentos eletroeletrônicos, como computadores, televisores, e aparelhos de som, por exemplo, já existem muitas soluções disponíveis no mercado, baseadas nos conversores estáticos CA-CC, conhecidos como fontes chaveadas, que se adaptam a diferentes tensões de alimentação em Corrente Alternada (CA) fornecendo a tensão



adequada que o equipamento necessita para seu funcionamento, em Corrente Contínua (CC). Porém, outros equipamentos fazem uso de motores de indução de pequenas potências, como refrigeradores, condicionadores de ar e ventiladores, dentre outros, necessitando da energia na forma como a mesma é fornecida pela rede, ou seja, alternada. Para estes, nota-se ainda uma carência de soluções adequadas às necessidades do mercado consumidor, cujos principais critérios que determinam ou não seu emprego, são a viabilidade técnica e a viabilidade econômica.

1.2. Motivação

O impulso inicial surgiu pela percepção da necessidade da indústria de um conversor para alimentação de um refrigerador, através do acionamento do seu compressor, e que fosse compatível com tensões de entrada distintas (“*bi-volt*”) fornecendo uma única tensão de saída.

Tradicionalmente na indústria, é muito comum o emprego de conversores estáticos de energia, com destaque para os conversores indiretos de frequência (CA-CC-CA), pois permitem controlar tanto a tensão de saída quanto a frequência, ampliando vastamente a gama de aplicações deste conversor estático. Porém esta solução possui um custo muito elevado para aplicações em aparelhos eletrodomésticos de uso comercial e residencial, geralmente de pequenas potências (na ordem de algumas centenas de watts) além da complexidade, o que a torna de pouco interesse e restringe seu uso principalmente às aplicações industriais, de potências mais elevadas. Para se ter um idéia, em países ricos como o Japão, cerca de 37,4% dos equipamentos comerciais e residenciais que possuem acionamentos fazem uso de inversores¹. Em contrapartida nos EUA, outro grande mercado consumidor, estimativas apontam que o uso de inversores restringe-se à menos de 1% das unidades vendidas [4],[5].

É dentro deste contexto que se faz necessária a pesquisa por soluções mais baratas e atrativas comercialmente, que sejam robustas, compactas e principalmente, flexíveis e

¹ Inversor é nome que se dá popularmente, especialmente na indústria, aos conversores de frequência indiretos (Conversores CA-CC-CA). A definição empregada no meio científico refere-se ao equipamento que realiza a inversão da energia contínua para a alternada. É, portanto, um Conversor CC-CA, seja de tensão ou de corrente.

simples para o usuário final [6],[7]. Este trabalho tem por objetivo apresentar uma alternativa para tentar sanar esta lacuna atendendo os requisitos supramencionados. Para tal, é realizada inicialmente uma revisão bibliográfica abordando desde a forma mais simples de conversão de energia até algumas topologias já conhecidas e mais relevantes de conversores estáticos, apontando seus pontos positivos e negativos. Ao final da revisão bibliográfica escolhe-se a(s) topologia(s) mais propensa(s) à aplicação desejada para o desenvolvimento da pesquisa, implementando-se um protótipo com carga R-L.

1.3. Normas Técnicas

Na escolha da topologia, devem ser levados em conta fatores como a faixa de operação do conversor (tensão e frequência de entrada), potência do equipamento, o rendimento a ser obtido, o atendimento às normas de qualidade de energia [8],[9], segurança [10] e compatibilidade eletromagnética [11].

Com respeito às normas que versam sobre qualidade de energia, existem diferentes padrões: na Europa, a IEC (*International Electrotechnical Commission*) padronizou as normas IEC 61000-3-4 para equipamentos trifásicos, ou monofásicos que consomem mais de 16A, e a IEC 61000-3-2 [8] para os equipamentos monofásicos que consomem menos de 16A por fase. Nos EUA, o IEEE (*Institute of Electrical and Electronics Engineers*) publicou a IEEE 519-1992 [9]. Ambas atentam para a limitação da amplitude das componentes harmônicas de corrente. A diferença básica entre elas é que a norma europeia se preocupa com a distorção causada pelos equipamentos conectados à rede, enquanto que a norma americana se preocupa apenas com a taxa de distorção causada no PCC (Ponto de Conexão Comum), seja total ou por componentes múltiplas da fundamental.

A iniciativa privada está à frente no sentido de adaptar seus produtos às normas europeias e americanas, diante da necessidade de exportá-los para aqueles mercados. Neste trabalho, será tomada então como base a norma europeia IEC 61000-3-2 [8] que é voltada especificamente para o equipamento. O(s) conversor(s) em questão enquadra(m)-se na Classe A da norma. Os limites² estabelecidos nesta norma, para as componentes harmônicas de corrente, são apresentados na Tabela 1.1. A norma IEC 60335-1 [10] versa

² Os limites estabelecidos são para tensões de alimentação de 220V-230V. Não foi encontrada nenhuma norma que estabelecesse os limites para tensões de alimentação de 110V-127V.



sobre os requisitos básicos à segurança de eletrodomésticos, sendo portanto destinada à indústria, e não será englobada neste trabalho.

Tabela 1.1 – Limites de correntes harmônicas da norma IEC 61000-3-2, classe A.

Ordem do harmônico (n)	Máxima corrente permitida (A)
Harmônicas Ímpares	
3	2,30
5	1,14
7	0,77
9	0,40
11	0,33
13	0,21
$15 \leq n \leq 39$	$0,15 \times 15/n$
Harmônicas Pares	
2	1,08
4	0,43
6	0,30
$8 \leq n \leq 40$	$0,23 \times 8/n$

Já a CISPR 14 [11], da CISPR (*Comité International Spécial des Perturbations Radioélectriques*) trata sobre a interferência eletromagnética de equipamentos eletro-eletrônicos. Na Parte 1, encontram-se os limites das emissões irradiadas e conduzidas de RF (Rádio Frequência), provocadas por equipamentos cujo funcionamento baseia-se em acionamentos de motores e reguladores chaveados, englobando uma série de equipamentos. Na Parte 2, discutem-se os requisitos básicos para que estes mesmos equipamentos sejam imunes à interferências externas provocadas por outros equipamentos.

As discussões sobre Compatibilidade Eletromagnética podem se tornar extensas, e compõe um amplo campo de pesquisa dentro da Eng^a. Elétrica que, apesar de estar relacionado diretamente à Eletrônica de Potência, é bem distinto. Por não ser este o escopo deste trabalho, não será abordado este tema mais adiante. Salienta-se apenas que o que o projetista. pode fazer numa etapa inicial como a que se desenvolve neste trabalho é a escolha adequada dos componentes a serem utilizados e o projeto otimizado de um *Lay-Out*.

1.4. Revisão Bibliográfica

Uma das formas mais simples de se adaptar níveis de tensão é mediante do uso de transformadores. Através da relação de espiras entre os enrolamentos, pode-se controlar a relação entre as tensões do primário e do secundário (1.1):

$$\frac{N_s}{N_p} = \frac{v_s}{v_p} \quad (1.1)$$

Esta idéia é a mais utilizada entre os consumidores devido ao baixo custo e simplicidade de conectar um transformador ao equipamento quando se necessita. Todavia já foi mencionado que para muitos consumidores isto é um inconveniente, pois é um equipamento extra que deve ser adquirido pelos mesmos se a tensão de fornecimento da rede não for compatível com a de seu equipamento. Além disso, a potência de equipamentos residenciais e comerciais é baixa, geralmente inferior a 1kW. Os transformadores que são comercializados nesta faixa de potência geralmente apresentam perdas elevadas devido à baixa qualidade dos materiais empregados e o super ou subdimensionamento e, por fim, o fato de estarem sempre conectados à rede faz com que demandem energia, na sua maior parte reativa, mesmo quando o eletrodoméstico não está em funcionamento. Justifica-se assim a idéia de empregar conversores estáticos integrados aos eletrodomésticos, tornando a adaptação dos níveis de tensão transparentes ao usuário final.

Para os conversores estáticos existentes atualmente, já foram realizadas muitas formas de classificação baseadas em diferentes critérios. Um trabalho muito interessante que realiza um estudo de inúmeras referências tratando sobre a classificação dos conversores estáticos e sintetiza sua própria classificação foi apresentado por PETRY [12]. Uma divisão comumente aceita classifica os conversores estáticos, de acordo com o tipo de conversão realizada, em quatro grandes grupos: CC-CC, CC-CA, CA-CC e CA-CA. Esta classificação é apresentada também por BARBI [13]. Ao primeiro grupo pertencem, por exemplo, as fontes chaveadas; ao segundo, os inversores; ao terceiro grupo, os retificadores, e ao quarto grupo uma gama variada de topologias. Para descrever as topologias apresentadas na seqüência, serão usadas como base as classificações apresentadas por PETRY [12], bem como dois trabalhos importantes em que este se baseou ([14], [15]).



O número de estruturas de conversores CA-CA existentes é muito vasto, como pode ser observado através da revisão histórica encontrada em [12]. Após rápida avaliação das vantagens e desvantagens de diversas estruturas, descartou-se:

- Estruturas com isolamento, em alta ou em baixa frequência, devido à baixa eficiência ou à complexidade envolvida;
- Estruturas que envolvessem elevação, ou redução e elevação da tensão, por serem muito mais complexas ou de custo elevado.

Portanto, apenas soluções envolvendo a redução da tensão foram pesquisadas, sendo apresentadas as mais relevantes para este trabalho.

Um conversor simples e muito empregado na indústria para variação do valor eficaz de uma tensão alternada é o gradador (Fig. 1.1), que não apresenta estágios intermediários de armazenamento de energia, sendo por isto chamado de conversor “CA-CA Direto” [14].

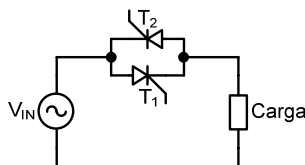


Fig. 1.1 – Gradador monofásico.

As vantagens são o pouco número de componentes, baixo custo e elevada robustez. Como grandes desvantagens, porém, tem-se a existência de um conteúdo harmônico elevado da corrente da rede e, para ângulos de disparo dos tiristores elevados, fator de potência muito baixo. Como alternativa para contornar estes problemas, costuma-se empregar a técnica de “Controle por Ciclos Inteiros”. Todavia, esta técnica não é adequada para cargas indutivas, especialmente motores, por produzir oscilações de torque que podem acarretar vibrações mecânicas, ruído, e redução da vida útil. No caso de motores monofásicos, a situação se agrava ainda mais, visto que o motor monofásico de indução já apresenta, pela sua forma construtiva, oscilações de torque.

Como alternativa para reduzir o conteúdo harmônico da corrente de entrada tem-se o uso dos conversores abaixadores CA, bastante conhecidos na literatura, denominados

“*choppers CA*”³, com publicações antigas e recentes, e topologias as mais variadas⁴ ([16], [17], [18], [19], [20]). Os “*choppers CA*” apresentam menor taxa de Distorção Harmônica Total (*Total Harmonic Distortion, THD*). Nestes conversores o valor eficaz da componente fundamental é uma função da razão cíclica (independente da carga). O fato de estes conversores serem comutados em alta frequência propicia a distribuição dos componentes harmônicos em bandas em torno da frequência de comutação e seus múltiplos, possibilitando a redução do volume dos filtros empregados na saída dos mesmos.

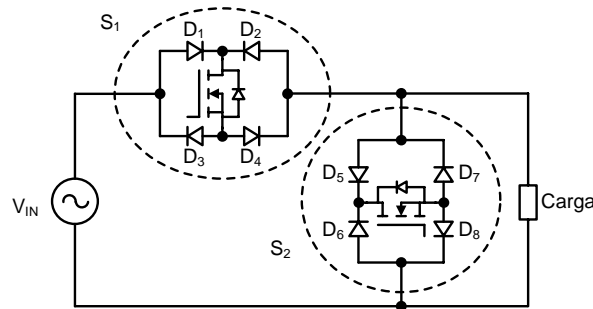


Fig. 1.2 – Conversor “*Buck Bidirecional*”.

A primeira topologia analisada é o conversor conhecido como “*Buck Bidirecional*” (Fig. 1.2), que emprega dois interruptores bidirecionais em corrente e em tensão. A carga é conectada à fonte de tensão somente em intervalos de tempo definidos e proporcionais à razão cíclica. Assim, controla-se a amplitude da tensão fundamental variando-se estes intervalos. O interruptor S_1 passa a ser denominado de ativo, pois é este que determina a amplitude da tensão fundamental. Para uma carga puramente resistiva não há necessidade do interruptor S_2 , já que a corrente de carga é um reflexo da tensão aplicada. No entanto cargas indutivas tendem a manter a corrente circulando, sendo necessária a criação de um caminho para que esta possa circular sem elevar as tensões a valores destrutivos. Logo S_2 funciona como um interruptor de roda livre acionado complementarmente à S_1 , sendo conhecido como interruptor passivo.

Esta estrutura é bastante difundida, mas encontra pouca aceitação prática. Um dos principais problemas deste conversor está associado ao processo de comutação. Para se evitar curto-circuito da fonte de entrada (LKV), deve-se assegurar um tempo morto entre

³ Esta denominação não é exclusiva desta família de conversores; os gradadores por exemplo, também recebem esta denominação.

⁴ Para mais referências, ver referências indicadas por PETRY [12].



os sinais de comando dos dois interruptores. Durante este tempo morto, surgem sobretensões que tornam indispensável o uso de circuitos grampeadores (LKC). Tudo isto acarreta redução da confiabilidade e compromete o rendimento do equipamento. A presença destas imperfeições práticas impede a implementação do comando ideal para o conversor, sob pena de violar as “Leis de Kirchoff de Corrente (LKC) e Tensão (LKV)” (KRAIGH [21]).

Uma alternativa seria utilizar a técnica de comutação de quatro passos (ENJETI [22]). Para tal, utiliza-se a estrutura apresentada na Fig. 1.3. S_{1a} e S_{1b} formam o interruptor bidirecional S_1 , ao passo que S_{2a} e S_{2b} o interruptor bidirecional S_2 . S_1 controla a quantidade de energia transferida para a carga e S_2 conduz a corrente de carga para os intervalos em que esta não se encontra conectada a rede elétrica, formando uma roda-livre. Nesta estratégia é necessário conhecer a polaridade da tensão de entrada ou o sentido da corrente de carga para gerar a seqüência de comutação correta. Pode-se descrever a estratégia supondo um processo de comutação de S_1 para S_2 e imaginando-se que S_1 esteja conduzindo (S_{1a} ou S_{1b} , de acordo com o sentido da corrente de carga), tem-se a seguinte seqüência para cada semiciclo da tensão de entrada:

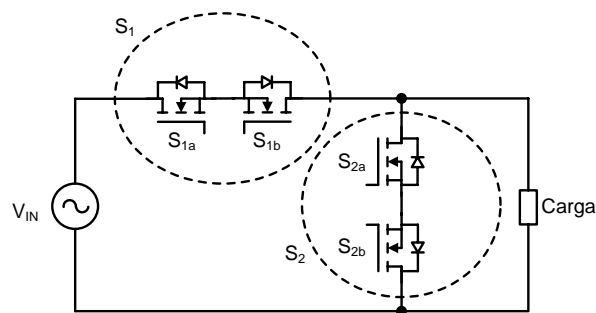


Fig. 1.3 - Conversor abaixador CA com quatro interruptores comandados.

- *Semiciclo positivo*: primeiramente, comanda-se o interruptor S_{2b} a conduzir, porém como o diodo em paralelo com S_{2a} está polarizado reversamente nada acontece. O segundo passo é bloquear S_{1a} , neste caso se a corrente estiver no sentido positivo de análise o diodo em paralelo com S_{2a} entrará em condução, porém se a corrente estiver no sentido negativo nada acontece. O próximo passo é colocar S_{2a} em condução, se a corrente estiver no sentido negativo o diodo em paralelo com S_{1a} se bloqueia e S_{2a} conduz a corrente de carga. Se a corrente estiver no sentido positivo nada acontece. O quarto e último passo ocorre com o bloqueio de S_{1b} ; neste passo nada acontece.

- Semiciclo negativo*: primeiramente, comanda-se o interruptor S_{2a} a conduzir, porém como o diodo em paralelo com S_{2b} está polarizado reversamente nada acontece. O segundo passo é bloquear S_{1b} , neste caso se a corrente estiver no sentido negativo de análise o diodo em paralelo com S_{2b} entrará em condução, porém se a corrente estiver no sentido positivo nada acontece. O próximo passo é colocar S_{2b} em condução, se a corrente estiver no sentido positivo o diodo em paralelo com S_{1b} se bloqueia e S_{2b} conduz a corrente de carga. Se a corrente estiver no sentido negativo nada acontece. O quarto e último passo ocorre com o bloqueio de S_{1a} ; neste passo nada acontece.

Esta técnica é relativamente complicada de ser implementada e é imprescindível conhecer a polaridade da tensão de entrada ou da corrente de carga.

Como alternativa à técnica de quatro passos pode-se usar uma técnica mais simples ([16], [23], [24], [25]). Similarmente à técnica anterior, é imprescindível conhecer a polaridade da tensão de entrada.

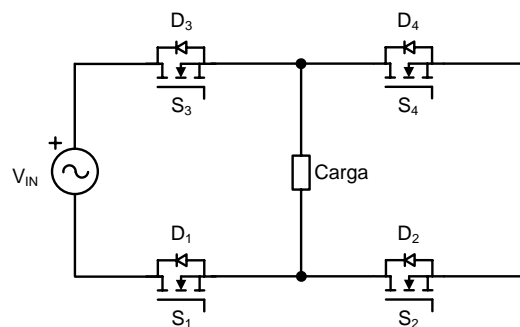


Fig. 1.4 - Conversor abaixador CA com comutação a dois passos.

Para facilitar a compreensão da técnica proposta, a estrutura é redesenhada de forma mais conveniente ([16], [17]), conforme Fig. 1.4, lembrando o inversor tipo ponte completa. Basicamente continua a ser um conversor abaixador bidirecional, porém nesta configuração podem-se utilizar dois módulos integrados. A seqüência de comandos depende do semiciclo da tensão de entrada (Fig. 1.5), assim:



- *Semiciclo positivo*: os interruptores S_1 e S_2 são comandados a conduzir. O interruptor S_3 conduz com razão cíclica constante e igual a D , enquanto S_4 conduz de forma complementar. Pelo controle da razão cíclica determina-se o valor eficaz da tensão de saída. Durante o tempo morto, em acordo com o sentido da corrente de carga, D_3 ou D_4 , servem como um caminho alternativo.
- *Semiciclo negativo*: os interruptores S_3 e S_4 são comandados a conduzir. O interruptor S_1 conduz com razão cíclica constante e igual a D , enquanto S_2 conduz de forma complementar. Pelo controle da razão cíclica determina-se o valor eficaz da tensão de saída. Durante o tempo morto, em acordo com o sentido da corrente de carga, D_1 ou D_2 , servem como um caminho alternativo.

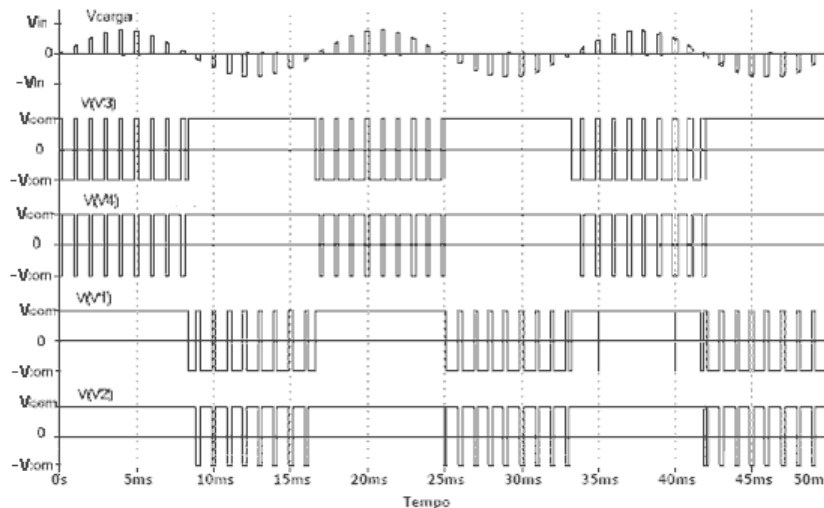


Fig. 1.5 - Sequência de comandos para os interruptores.

Como vantagens apontam-se a diminuição do número de comutações pela metade, maior simplicidade para a geração dos pulsos de comando para os interruptores, e a possibilidade de utilizar módulos ao invés de componentes discretos.

Para contornar as dificuldades de comutação encontradas nos “*choppers CA*”, pode-se optar pelo uso da família de conversores CA-CA indiretos, que apresentam um estágio intermediário de armazenamento de energia [12], [14], [15]. No topo da lista estão os tradicionais Conversores Indiretos de Freqüência com barramento intermediário CC, que utilizam um capacitor eletrolítico (Fig. 1.6). Conforme exposto inicialmente, é uma solução volumosa e relativamente cara para aplicações comerciais e residenciais; contudo, já foi empregada inclusive para o acionamento de refrigeradores [26].

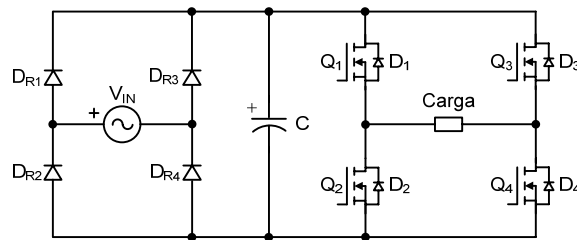


Fig. 1.6 – Conversor CA-CC-CA com barramento CC.

Com o intuito de reduzir o volume, peso, e custo, e aumentar a robustez, tem sido pesquisadas várias topologias na linha de redução e otimização do capacitor do barramento CC. Neste sentido alguns dos primeiros trabalhos apresentados (KIM [27], MALESANI [28]) visam à redução do tamanho do capacitor para a ordem de alguns μF . No entanto, tanto KIM [27] quanto MALESANI [28] utilizam retificadores de entrada controlados e implementam técnicas complexas de controle da tensão do barramento a fim de manter a mesma constante. Quanto à sua classificação, MALESANI [28] denominou de barramento Quase-Direto.

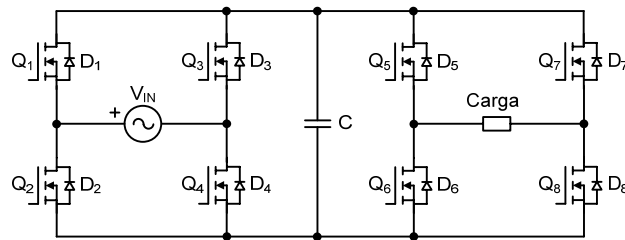


Fig. 1.7 - Conversor CA-CA em ponte completa com barramento Direto e retificador bidirecional.

Foi proposta também uma estrutura, apresentada na Fig. 1.7, com retificador bidirecional que elimina o capacitor de barramento CC (KWON [24], PETRY [12]), sendo classificada como Conversor CA-CA Indireto com barramento Direto. O capacitor presente (Fig. 1.7) é da ordem de centenas de nF a alguns μF , e serve apenas para auxiliar na comutação dos interruptores. A grande vantagem dessa topologia é que ela permite a regeneração de energia para a rede. Isto faz com que o estágio intermediário seja “transparente” perante a entrada e a saída, permitindo a obtenção de alto fator de potência na entrada, com filtros passivos reduzidos ou até mesmo sem. A tensão de barramento possui o formato senoidal retificado, e consegue-se uma componente fundamental senoidal apenas aplicando modulação PWM Retangular, reduzindo ainda mais o conteúdo harmônico da tensão de saída, como foi demonstrado por PETRY [12]. Como principais desvantagens, têm-se o elevado número de interruptores comandados, necessitando de



drivers, fontes, circuitos de sincronismo com a rede, e outros circuitos auxiliares, aumentando demasiadamente o custo.

Uma variante desta topologia foi apresentada por OKUMA [29], obtida a partir do inversor com três braços (Fig. 1.8). Neste caso, dois braços funcionam como retificador bidirecional e o terceiro braço opera de modo a conectar ou não a carga a rede.

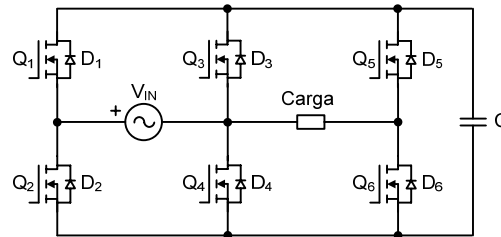


Fig. 1.8 - Conversor CA-CA em meia ponte com barramento Direto e retificador bidirecional.

Como vantagens desta estrutura, citam-se as mesmas da anterior, e acrescenta-se que somente um braço opera em alta frequência, ao passo que os demais operam na frequência da rede; não obstante, são dois interruptores controlados a menos, reduzindo significativamente o custo. Apresenta as mesmas desvantagens da estrutura anterior.

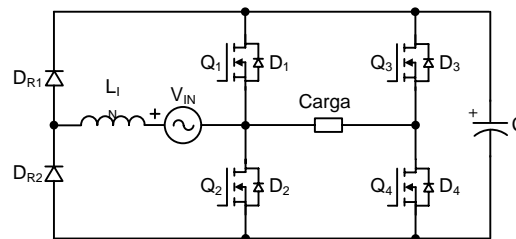


Fig. 1.9 - Circuito proposto por Divan.

Alternativamente, DIVAN [30] propôs uma estrutura com retificador unidirecional, com um braço inversor comutado em alta frequência, e outro braço comutado em baixa frequência, compondo o retificador de entrada com mais dois diodos. Esta estrutura é apresentada na Fig. 1.9. Os interruptores Q_1 - Q_4 formam um inversor ponte completa e que alimenta a carga utilizando uma modulação PWM senoidal. A partir de uma escolha adequada do vetor nulo (Q_1 e Q_3 conduzindo ou Q_2 e Q_4 conduzindo) é possível controlar a corrente no indutor de entrada para que a estrutura possua alto fator de potência. No entanto, precisa-se de um barramento CC cujo valor seja maior que a tensão de entrada. Para se garantir dois graus de liberdade, ou seja, controlar tanto a corrente de entrada quanto a tensão de saída é necessário que a tensão de saída seja bem menor que a tensão do barramento CC, voltando assim ao emprego de um capacitor eletrolítico de valor elevado.

Uma alternativa interessante que segue a mesma linha de KWON [24], PETRY [12] e OKUMA [29] é a topologia proposta por KRAGH [21] apresentada na Fig. 1.10. Supondo uma carga indutiva, o capacitor no barramento CC tem a função de armazenar a energia regenerada da carga quando a corrente da mesma e a tensão a ela aplicada estão em diferentes quadrantes de operação, e também evitar sobretensões durante o tempo morto entre as comutações. Por estes motivos, apresenta um baixo valor (da ordem de alguns “ μF ”) e assim sendo, a tensão sobre seus terminais é praticamente o valor absoluto da tensão de rede retificada. Deste modo, não há necessidade do sinal modulante ser senoidal e varia-se a razão cíclica apenas para controlar o valor eficaz da componente fundamental da tensão de saída do inversor, tal qual nos conversores abaixadores CA-CA bidirecionais vistos anteriormente. A classificação deste conversor não foi encontrada na literatura, supondo-se em parte que é devido a esta ser uma topologia recente. Mas pode-se afirmar que esta é intermediária entre os Conversores CA-CA com barramento Direto e os com barramento Quase-Direto.

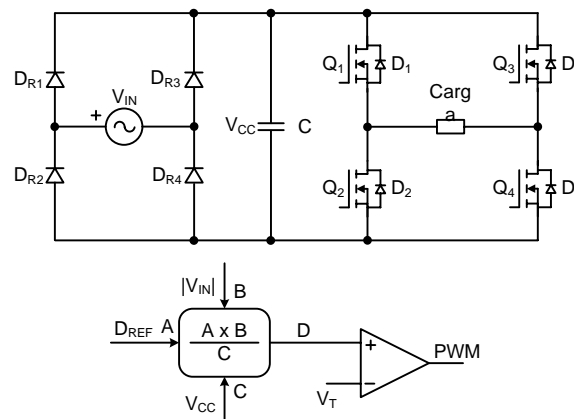


Fig. 1.10 - Conversor CA-CA em ponte completa e retificador unidirecional.

O estudo das etapas de funcionamento é dividido de acordo com o tipo de modulação utilizada no inversor de saída, podendo ser aplicados diferentes esquemas de modulação propostos na literatura ([31]). As modulações mais conhecidas são a bipolar (dois níveis) e unipolar (três níveis). Na bipolar os interruptores são comandados aos pares (Q_1, Q_4 e Q_2, Q_3 consecutivamente) sendo desta forma aplicada à carga os vetores positivo e negativo, respectivos aos pares Q_3, Q_2 e Q_1, Q_4 . Na unipolar, aplica-se o vetor de tensão (positivo ou negativo) e o vetor nulo consecutivamente. Porém, deve-se atentar que se utilizam os dois vetores nulos nesta modulação. No caso unipolar, a frequência de comutação na carga é o dobro da frequência de comutação dos interruptores. Uma



alteração no esquema de modulação unipolar pode ser feita de forma a se aplicar somente um dos vetores nulos. Para distribuir as perdas nos interruptores, altera-se o vetor nulo utilizado a cada meio ciclo de rede. Denomina-se este tipo como modulação unipolar modificada, tendo sido proposto também por KRAGH [21].

Um dos problemas desta estrutura é que durante a recuperação de energia (tensão e corrente em quadrantes diferentes) a tensão do capacitor se eleva deformando a senóide na passagem por zero. Para tentar compensar esta distorção e diminuir sua influência na corrente de carga, utiliza-se uma malha de realimentação direta (*feedforward*) para corrigir a razão cíclica. Como a tensão do barramento CC é um espelho da tensão de entrada, simplesmente se divide esta por aquela. Assim, quando ambas forem aproximadamente iguais (a maior parte do período de rede), a razão será unitária. Quando o sistema começar a recuperar energia, a tensão do barramento CC se eleva diminuindo o valor desta relação (Fig. 1.10). Além disto, o fato de o retificador estar bloqueado durante certo tempo, introduz harmônicas de baixa ordem na corrente de entrada, o que restringe um pouco a faixa de potência a ser aplicada.

Uma outra alternativa muito interessante foi proposta por TOMASELLI [5] utilizando a estrutura de DIVAN (Fig. 1.9). É possível simplificar o comando, conforme Fig. 1.11, e fazê-la operar em malha aberta, permitindo o uso de um capacitor no barramento CC de baixo valor (somente para absorver a energia durante a etapa de regeneração). Deste modo, obtém-se no barramento CC a própria tensão de entrada retificada. Assim, pode-se controlar a tensão de saída variando a razão cíclica do inversor. O conversor operaria de modo semelhante à estrutura analisada anteriormente (Fig. 1.10). Os interruptores Q_1 e Q_2 operam de modo complementar e são comandados em acordo com a polaridade da tensão de entrada. Q_3 e Q_4 comutam de forma complementar em alta frequência e a tensão fundamental de saída varia linearmente conforme a razão cíclica de Q_3 . Também necessita de uma malha de controle *feedforward* a fim de corrigir o aumento da tensão no barramento CC. A vantagem desta estrutura é que se elimina um braço em relação à proposta por KRAGH. Contudo, uma desvantagem é que não se consegue distribuir as perdas de forma equitativa entre os interruptores dos braços.

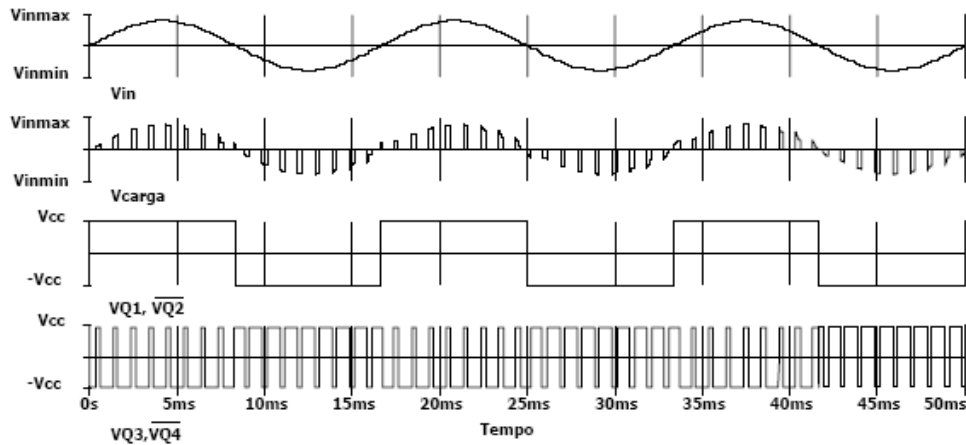


Fig. 1.11 - Sinais de comando para a estrutura de DIVAN alterada.

Na Tabela 1.2 visualiza-se um resumo das topologias estudadas, com as principais características apontadas:

Tabela 1.2- Resumo das topologias estudadas.

Topologia	THD (Corrente)		Comando e Controle	Interruptores comandados	Custo
	Entrada	Saída			
Gradador "Buck Bidirecional"	Alta	Alta	Simples	2	Baixo
<i>Choppers</i> CA com quatro interruptores bidirecionais (ENJETI)		Baixa			
<i>Choppers</i> CA com comutação a dois passos (KWON)			Médio		
Conversor CA-CC-CA com barramento CC unidirecional	Alta ⁵		Baixa	Complexo	8
Conversor CA-CA bidirecional com barramento Quase-Direto (KIM)		Médio			
Conversor CA-CA em ponte completa com barramento Direto e retificador bidirecional (KWON)	Alta		Baixa	Médio	6
Conversor CA-CA em meia ponte com barramento Direto e retificador bidirecional (OKUMA)		Alta			Baixa
Conversor CA-CA em ponte completa e retificador unidirecional (KRAGH)	Alta		Baixa	Médio	
Conversor CA-CA em meia ponte e retificador unidirecional (DIVAN modificado por TOMASELLI)					

⁵ As componentes harmônicas para estas três estruturas encontram-se em torno da frequência de comutação e seus múltiplos.



1.5. Conclusões

Com base nas topologias analisadas, escolheu-se o Conversor CA-CA em ponte completa e retificador unidirecional (KRAGH) e também a topologia de DIVAN com a modificação proposta por TOMASELLI, para realização de um estudo teórico mais aprofundado em uma etapa inicial. Posteriormente deverá ser escolhida uma delas para implementação de um protótipo, visando obter a comprovação experimental do estudo.

Como vantagens destacam-se:

- Não apresentam os problemas de comutação associados aos *choppers* CA;
- Apresentam apenas quatro interruptores controlados, em comparação com as topologias com barramento Direto que apresentam oito (KWON, PETRY) ou seis (OKUMA);
- Não existe seqüência de comutação, apenas obedece à restrição de que os interruptores de um mesmo braço não conduzam simultaneamente;
- O dimensionamento do filtro de entrada é simples.

O esquema proposto por TOMASELLI apresenta mais duas vantagens que são: apenas dois interruptores comutam em alta frequência, enquanto os outros dois comutam na frequência da rede e ainda, utilizam-se dois diodos a menos; isto reduz consideravelmente as perdas da estrutura.

As desvantagens em relação às estruturas bidirecionais com barramento Direto são:

- A necessidade de uma malha de controle *feedforward* para compensar a variação da tensão do barramento CC durante a regeneração de energia;
- Introdução de harmônicas de baixa ordem na corrente de entrada quando o retificador não conduz.

O problema da distorção harmônica da corrente de entrada pode ser minimizado por um projeto adequado do conversor. As harmônicas de ordem elevada necessitam uma indutância reduzida para serem eliminadas, e as harmônicas de baixa ordem devem estar em conformidade com as normas específicas sobre qualidade de energia [8].

2. ESTRUTURA DE POTÊNCIA

As topologias escolhidas são as apresentadas em [21] e em [30] com a estratégia de controle proposta por TOMASELLI [5]. Ambas as topologias estão representadas nas Fig. 2.1 e Fig. 2.2.

São apresentadas suas etapas de operação, principais formas de onda e a estratégia de modulação de ambas. A carga será representada por um circuito RL, o que significa que a corrente encontra-se atrasada em relação à tensão de fase.

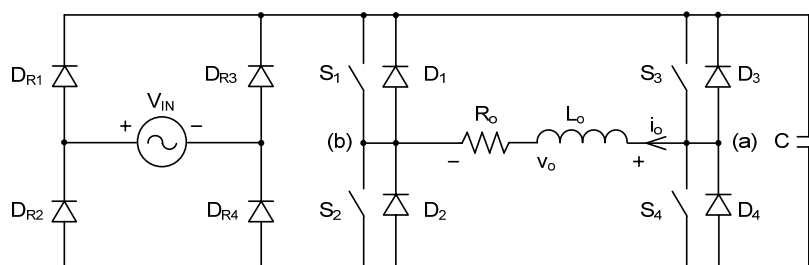


Fig. 2.1 - Conversor CA-CA em ponte completa com retificador unidirecional (FB).

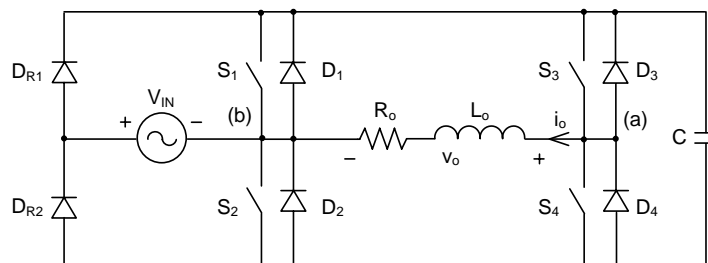


Fig. 2.2 - Conversor CA-CA em meia ponte com retificador unidirecional (HB).

2.1. Etapas de Operação (Modulação a Três Níveis)

É realizada a análise para as duas topologias utilizando-se a modulação a três níveis. As etapas de operação são descritas considerando-se apenas o semiciclo positivo da rede, visto que no outro semiciclo são análogas.

Devido à natureza indutiva da carga, a estrutura inversora opera nos quatro quadrantes, com fluxo de energia do barramento CC para a carga e regeneração da carga para o barramento CC. Já a ponte retificadora opera apenas no 1º e 3º quadrantes, permitindo transferência de energia da rede ao barramento CC, mas não permitindo a regeneração de volta à rede.



2.1.1. Conversor em ponte completa (Full Bridge, FB)

➤ Transferência de Energia da Rede para a Carga

a) 1ª Etapa:

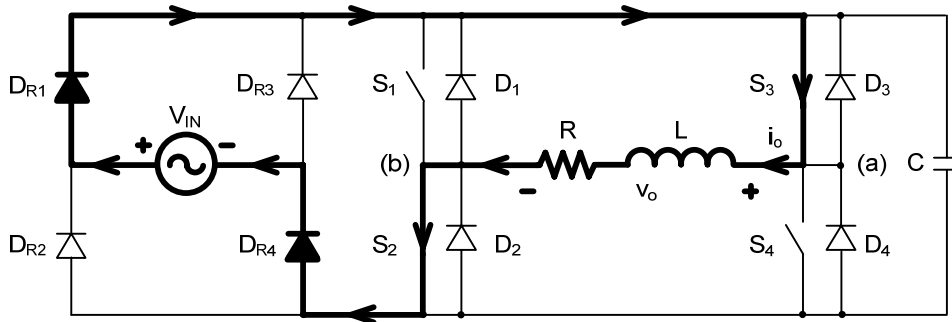


Fig. 2.3 – 1ª Etapa de transferência de energia.

Com os interruptores S_2 e S_3 comandados a conduzir, a tensão de saída v_o (tensão entre os pontos “a” e “b”) é igual a tensão de barramento CC ($+v_{CC}$). Durante semiciclo positivo da rede, com a ponte retificadora em condução, a tensão v_{CC} é imposta pela rede. Desta forma v_o é igual a tensão da rede (v_{IN}). A corrente da carga (i_o) é positiva, circulando através de D_{R1} , D_{R4} , S_2 e S_3 . Esta etapa controla a transferência de potência durante o semiciclo positivo, e tem duração igual a $d.T_S/2$, onde T_S é o período de comutação e d é a razão cíclica. Esta etapa encontra-se ilustrada na Fig. 2.3:

b) 2ª Etapa:

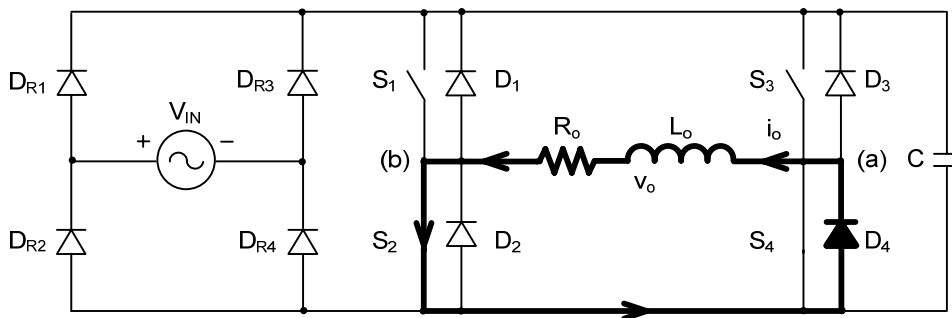


Fig. 2.4 – 2ª Etapa de transferência de energia.

A 2ª etapa é apresentada na Fig. 2.4. Comanda-se S_2 e S_4 a conduzir, a corrente i_o é positiva, porém a tensão v_o é nula fazendo com que i_o circule em roda-livre através de S_2 e D_4 . A tensão v_{CC} se mantém constante. Esta etapa tem duração igual a $(1-d).T_S/2$.

c) 3ª Etapa:

A 3ª etapa é idêntica à 1ª, com transferência de potência da fonte para a carga. A corrente i_O circula pelos interruptores S_2 e S_3 . A tensão v_O e corrente i_O são ambas positivas. Esta etapa encontra-se representada na Fig. 2.3.

d) 4ª Etapa:

Nesta etapa, comanda-se S_1 e S_3 . De maneira similar à 2ª Etapa, a corrente i_O é positiva e a tensão v_O é nula, fazendo com que i_O circule em roda-livre através de D_1 e S_3 , conforme apresentado na Fig. 2.5.

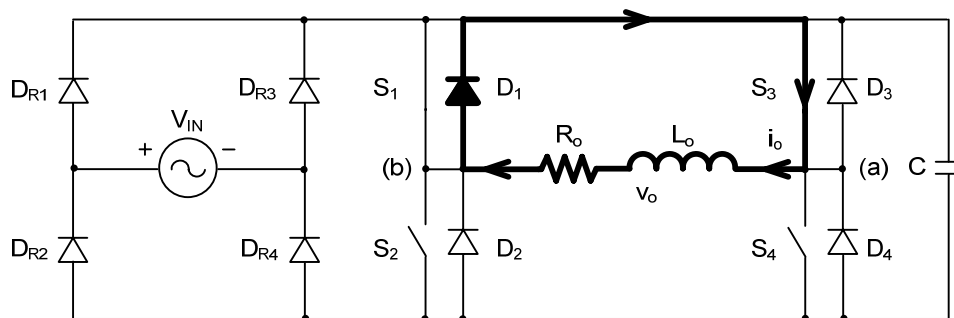


Fig. 2.5 – 4ª Etapa de transferência de energia.

As etapas 1 a 4 repetem-se até o fim do semiciclo positivo da rede, quando a tensão v_{IN} inverte sua polaridade. Neste instante, o conversor passa a operar no *modo de regeneração de energia* da carga para o barramento CC.

➤ **Regeneração de Energia da Carga para o Barramento CC**

a) 1ª Etapa:

Considerando a tensão v_O e a tensão v_{IN} positivas e em fase, os interruptores S_2 e S_3 comandados, e considerando-se ainda a corrente de carga i_O negativa, o retificador de entrada, que é unidirecional, encontra-se bloqueado. A corrente i_O circula através de D_2 , D_3 e C . Assim, a tensão v_{CC} depende também dos parâmetros do conversor (C) e da carga (L_O e R_O), podendo atingir valores superiores à tensão v_{IN} . Esta etapa controla a regeneração de energia da carga de volta ao barramento CC e tem duração igual a $d.T_S/2$, onde T_S é o período de comutação e d é a razão cíclica. Observa-se a 1ª Etapa na Fig. 2.6.

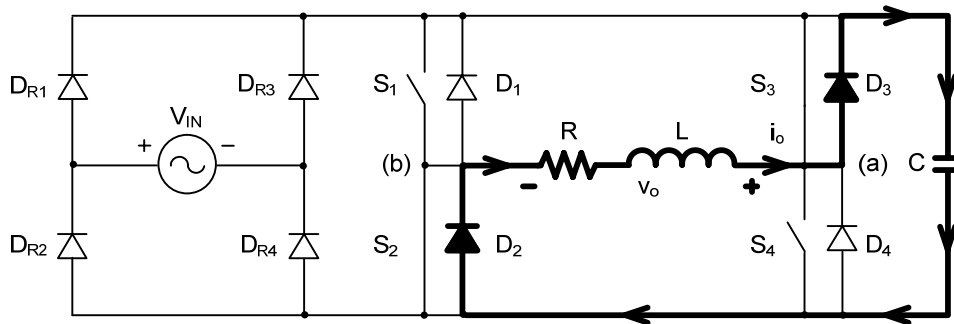


Fig. 2.6 – 1ª Etapa de regeneração de energia.

b) 2ª Etapa:

A 2ª etapa é apresentada na Fig. 2.7. Comanda-se S_2 e S_4 a conduzir, a corrente i_o é negativa, porém a tensão v_o é nula fazendo com que i_o circule em roda-livre através de D_2 e S_4 . A tensão v_{CC} se mantém constante e a ponte retificadora permanece bloqueada enquanto $v_{CC} > v_{IN}$. Esta etapa tem duração igual a $(1-d).T_s/2$.

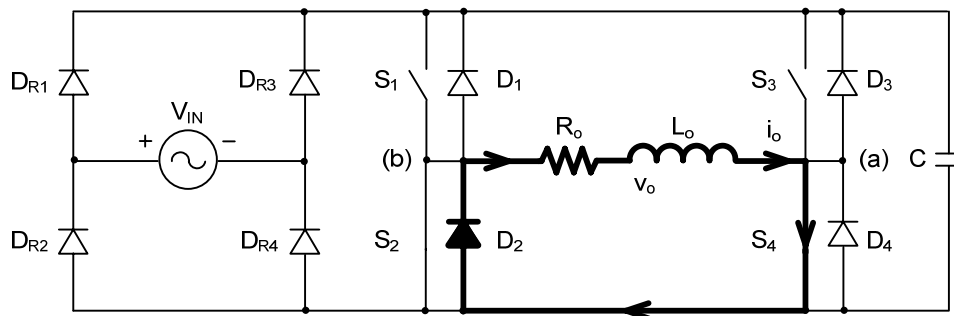


Fig. 2.7 – 2ª Etapa de regeneração de energia.

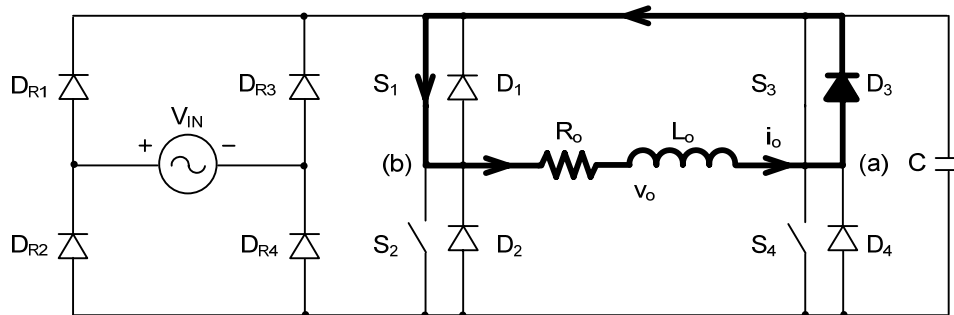
c) 3ª Etapa:

A 3ª etapa é idêntica à 1ª, com regeneração de energia da carga para o barramento. A corrente i_o circula pelos diodos D_2 e D_3 , bem como pelo capacitor C ; a tensão v_o é positiva e igual a v_{CC} , porém a corrente i_o ainda é negativa, aumentando a tensão sobre o capacitor. A ponte retificadora permanece bloqueada enquanto $v_{CC} > v_{IN}$. Representa-se esta etapa na Fig. 2.6.

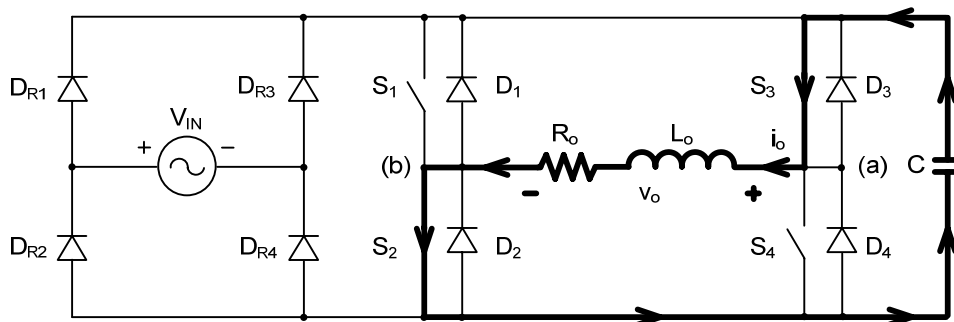
d) 4ª Etapa:

Nesta etapa, comanda-se S_1 e S_3 . De maneira similar a 2ª Etapa, a corrente i_o ainda é negativa e a tensão v_o é nula, fazendo com que i_o circule em roda-livre através de S_1 e D_3 , conforme apresentado na Fig. 2.8.

A tensão v_{CC} se mantém constante e a ponte retificadora permanece bloqueada enquanto $v_{CC} > v_{IN}$.


Fig. 2.8 – 4ª Etapa de regeneração de energia.

As etapas 1 a 4 repetem-se até o instante em que i_o inverte seu sentido. Pode-se descrever uma 5ª etapa, representada pela Fig. 2.9, em que a energia fornecida à carga é proveniente do barramento CC e não da rede, pois $v_{CC} > v_{IN}$ o que mantém a ponte retificadora bloqueada. Neste caso, a corrente circula através de S_2 , S_3 e C . Esta etapa tem duração $d \cdot T_s/2$ e alterna-se às etapas de roda-livre idênticas às apresentadas na Fig. 2.4 e na Fig. 2.5. Esta situação se sustenta até o momento em que $v_{IN} = v_{CC}$, colocando novamente a ponte retificadora em condução.


Fig. 2.9 – 5ª Etapa de regeneração de energia.

Na Fig. 2.10 apresentam-se as principais formas de onda do circuito. Na Fig. 2.10(b) observa-se o intervalo de tempo em que $v_{CC} > v_{IN}$. Durante este intervalo, não há corrente na entrada do conversor ($i_{IN} = 0$), conforme Fig. 2.10(d), pois a ponte retificadora encontra-se bloqueada. Na figura Fig. 2.10(e) observam-se os pulsos de comando dos interruptores.

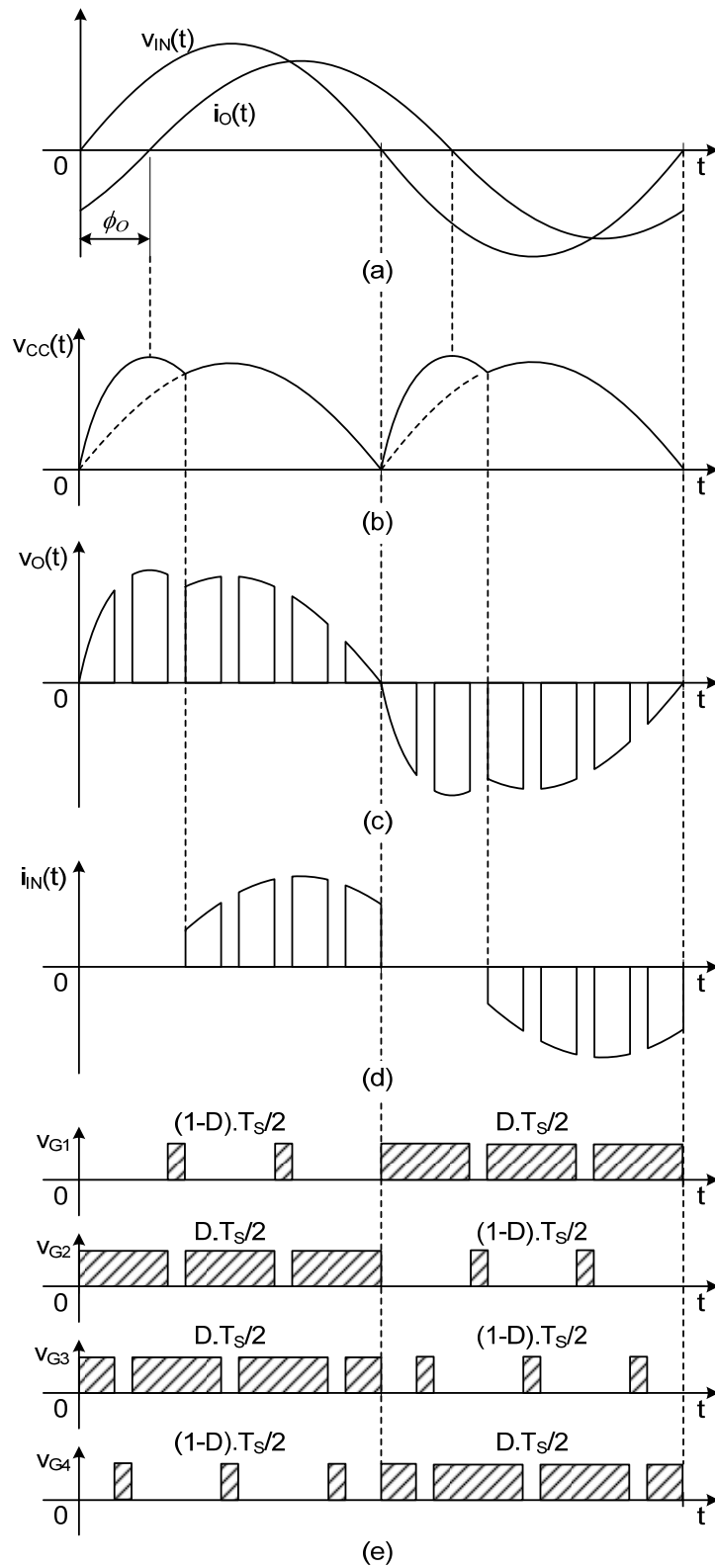


Fig. 2.10 – Tensão de entrada e corrente de saída (a), tensão do barramento CC (b), tensão de saída (c), corrente de entrada (d) e tensão de comando dos interruptores (e).

2.1.2. Conversor em meia-ponte (Half Bridge, HB)

➤ Transferência de Energia da Rede para a Carga

a) 1ª Etapa:

Nesta topologia apenas os interruptores S_3 e S_4 são comandados em alta frequência, e os interruptores S_1 e S_2 operam na frequência da rede, sendo comandado S_2 no semiciclo positivo e S_1 no semiciclo negativo.

Assim, durante a 1ª etapa, S_2 e S_3 são comandados a conduzir; v_O é igual a $+v_{CC}$. Durante semiciclo positivo da rede, com a ponte retificadora em condução, a tensão do barramento CC é imposta pela rede; desta forma v_O é igual a v_{IN} . A corrente da carga é positiva, circulando através de D_{R1} e S_3 . Esta etapa controla a transferência de potência durante o semiciclo positivo, e tem duração igual a $d.T_S$, onde T_S é o período de comutação e d é a razão cíclica. Na Fig. 2.11, pode-se observar esta etapa.

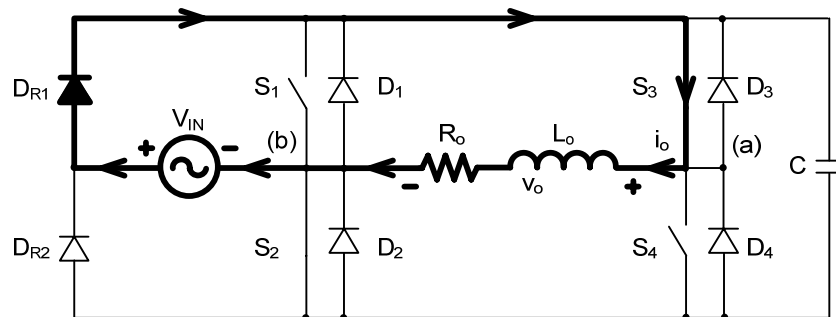


Fig. 2.11 – 1ª Etapa de transferência de energia.

b) 2ª Etapa:

A 2ª etapa é apresentada na Fig. 2.12. Comanda-se S_2 e S_4 a conduzir, a corrente i_O é positiva, porém a tensão v_O é nula fazendo com que i_O circule em roda-livre através de S_2 e D_4 . A tensão v_{CC} se mantém constante. Esta etapa tem duração igual a $(1-d).T_S$.

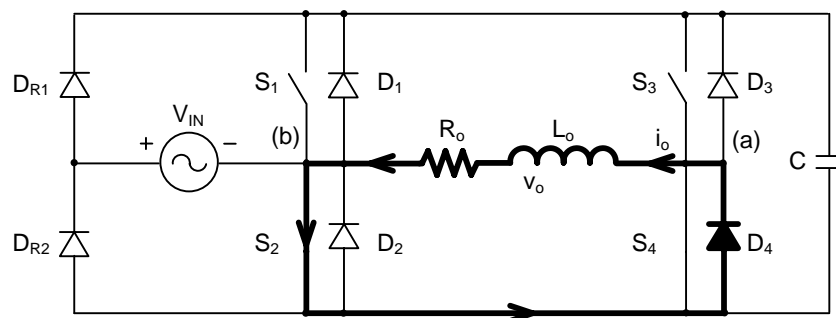


Fig. 2.12 – 2ª Etapa de transferência de energia.



As etapas 1 e 2 repetem-se até o fim do semiciclo positivo da rede, quando a tensão v_{IN} inverte sua polaridade. Neste instante, o conversor passa a operar no *modo de regeneração de energia* da carga para o barramento CC.

➤ **Regeneração de Energia da Carga para o Barramento CC**

a) *1ª Etapa:*

Considerando a tensão v_O e a tensão v_{IN} positivas e em fase, os interruptores S_2 e S_3 comandados e a corrente de carga ainda negativa, o retificador de entrada, que é unidirecional, encontra-se bloqueado. A corrente i_O circula através de D_2 , D_3 e C . Assim, a tensão v_{CC} depende também dos parâmetros do conversor (C) e da carga (L_O e R_O), podendo atingir valores superiores à v_{IN} . Esta etapa controla a regeneração de energia da carga de volta ao barramento CC e tem duração igual a $d.T_S$, onde T_S é o período de comutação e d é a razão cíclica. Observa-se a 1ª Etapa na Fig. 2.13:

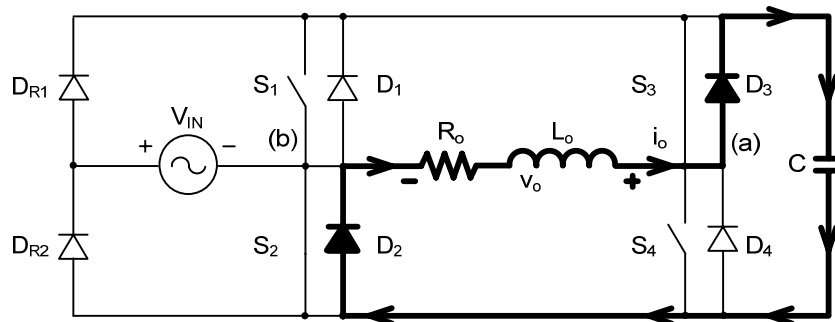


Fig. 2.13 – 1ª Etapa de regeneração de energia.

b) *2ª Etapa:*

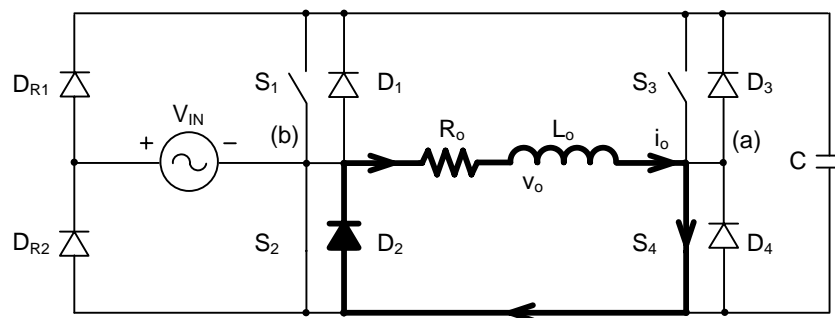


Fig. 2.14 – 2ª Etapa de regeneração de energia.

A 2ª etapa é apresentada na Fig. 2.14. Comanda-se S_2 e S_4 a conduzir, a corrente i_O é negativa, porém a tensão v_O é nula fazendo com que i_O circule em roda-livre através de D_2 e S_4 . A tensão v_{CC} se mantém constante e a ponte retificadora permanece bloqueada enquanto $v_{CC} > v_{IN}$. Esta etapa tem duração igual a $(1-d).T_S$.

As etapas 1 a 2 repetem-se até o instante em que i_O inverte seu sentido. Pode-se descrever uma 3ª etapa, representada pela Fig. 2.15, em que a energia fornecida à carga é proveniente do barramento CC e não da rede, pois $v_{CC} > v_{IN}$ o que mantém a ponte retificadora bloqueada.

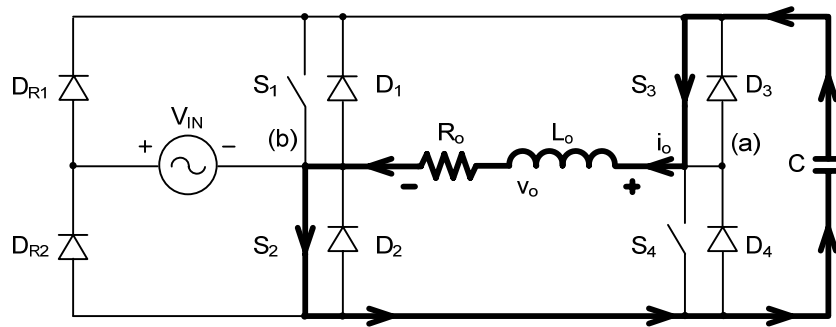


Fig. 2.15 – 3ª Etapa de regeneração de energia.

Neste caso, a corrente circula através de S_2 , S_3 e C . Esta etapa tem duração $d.T_S$ e alterna-se a etapa de roda-livre idêntica à apresentada na Fig. 2.12. Esta situação se sustenta até o momento em que $v_{IN} = v_{CC}$, colocando novamente a ponte retificadora em condução.

Na Fig. 2.16 apresentam-se as principais formas de onda do circuito: na Fig. 2.16(b) observa-se o intervalo de tempo em que $v_{CC} > v_{IN}$. Durante este intervalo não há corrente na entrada do conversor ($i_{IN}=0$), conforme Fig. 2.16(d), pois a ponte retificadora encontra-se bloqueada. Na figura Fig. 2.16(e) observam-se os pulsos de comando dos interruptores. Deve-se ainda atentar ao fato de que no semiciclo positivo, comanda-se o interruptor S_3 conforme (2.1), enquanto no semiciclo negativo, deve-se comandá-lo de acordo com (2.2). Já o interruptor S_4 é comandado de acordo com (2.3).

$$d_{S3(+)}(t) = d(t) \quad (\text{razão cíclica do interruptor } S_3 \text{ no semiciclo positivo}) \quad (2.1)$$

$$d_{S3(-)}(t) = (1 - d(t)) \quad (\text{razão cíclica do interruptor } S_3 \text{ no semiciclo negativo}) \quad (2.2)$$

$$d_{S4}(t) = (1 - d_{S3}(t)) \quad (\text{razão cíclica do interruptor } S_4) \quad (2.3)$$

Comparando-se com a Fig. 2.10, fica claro que na topologia *FB* de comutação (f_S) é a metade da frequência dos pulsos aplicados à carga, enquanto na topologia *HB*, a frequência dos pulsos na carga é igual à f_S .

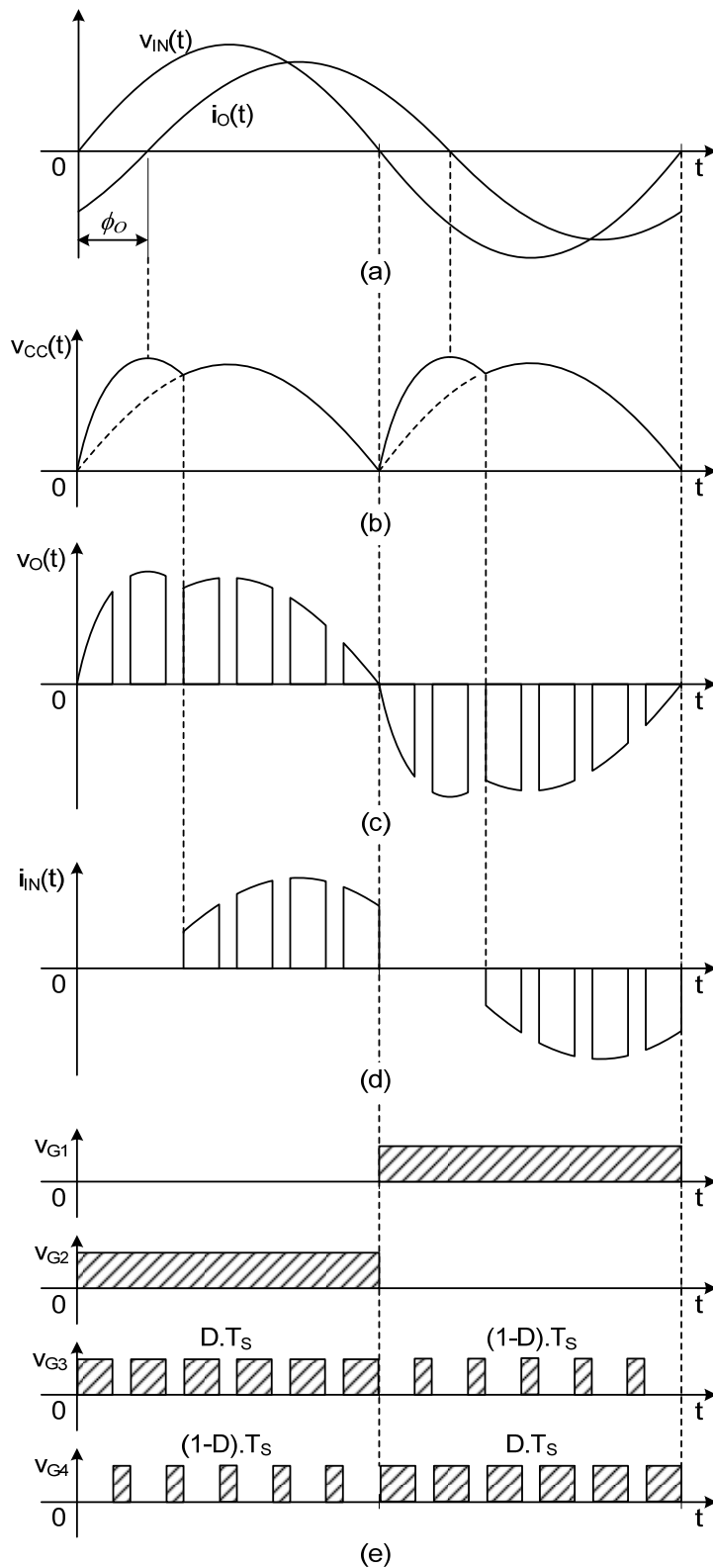


Fig. 2.16 – Tensão de entrada e corrente de saída (a), tensão do barramento CC (b), tensão de saída (c), corrente de entrada (d) e tensão de comando dos interruptores (e).

2.2. Modulação

Na Fig. 2.17 observam-se as formas de onda da tensão na carga, para dois tipos diferentes de modulação a 3 níveis, considerando-se o semiciclo positivo da rede, a razão cíclica e a tensão do barramento CC constantes em um período de comutação, e iguais a D e V_{CC} respectivamente.

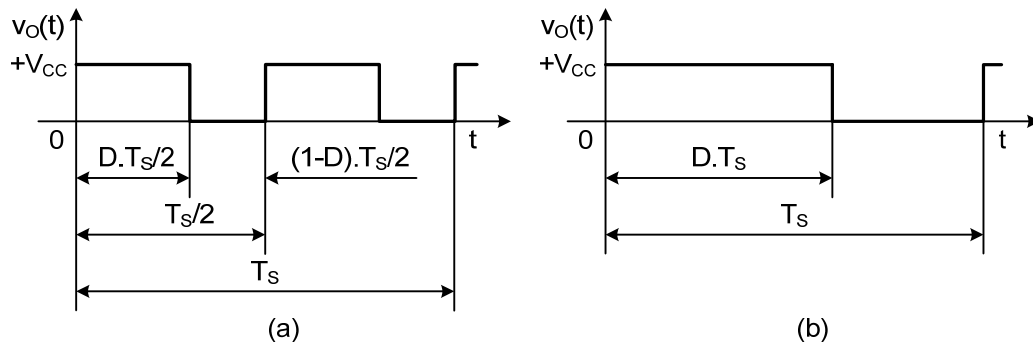


Fig. 2.17 – Tensão de saída: modulação 3 níveis tradicional (a) e modulação 3 níveis modificada (b).

A modulação à 3 níveis observada na Fig. 2.17(a), amplamente difundida na literatura, também é denominada de modulação unipolar. Nela, obtêm-se três níveis de tensão na carga com o dobro da freqüência de comutação. Na Fig. 2.17(b) vê-se a modulação 3 níveis modificada, de acordo com [21] e [5]. De modo similar, verifica-se a existência de três níveis de tensão, porém a diferença fundamental reside no fato de que a freqüência presente na carga é a própria freqüência de comutação.

Para a topologia descrita na seção 2.1.1, considerou-se a modulação a 3 níveis tradicional, mas há a possibilidade de operar com a modulação unipolar modificada, bastando para isso comandar apenas um par de interruptores em alta freqüência por ciclo de rede (ver Capítulo 1), enquanto o outro par é comando na freqüência da rede de acordo com o vetor nulo necessário (ver Fig. 2.16(e)). Já na topologia *HB* (seção 2.1.2) obtêm-se automaticamente a tensão de saída ilustrada na Fig. 2.17(b), pois o par de interruptores que compõe o retificador é obrigatoriamente comandado com a freqüência da rede (f_R).

A seguir, apresenta-se a análise dos moduladores utilizados para geração dos pulsos de comando apresentados.



2.2.1. Modulação Unipolar

Na Fig. 2.18 observa-se como são gerados os pulsos *PWM* na modulação unipolar tradicional: um dos braços do inversor é modulado comparando-se o sinal de controle $u_C(t)$ com $v_{T1}(t)$ e o outro com $v_{T2}(t)$. Assim:

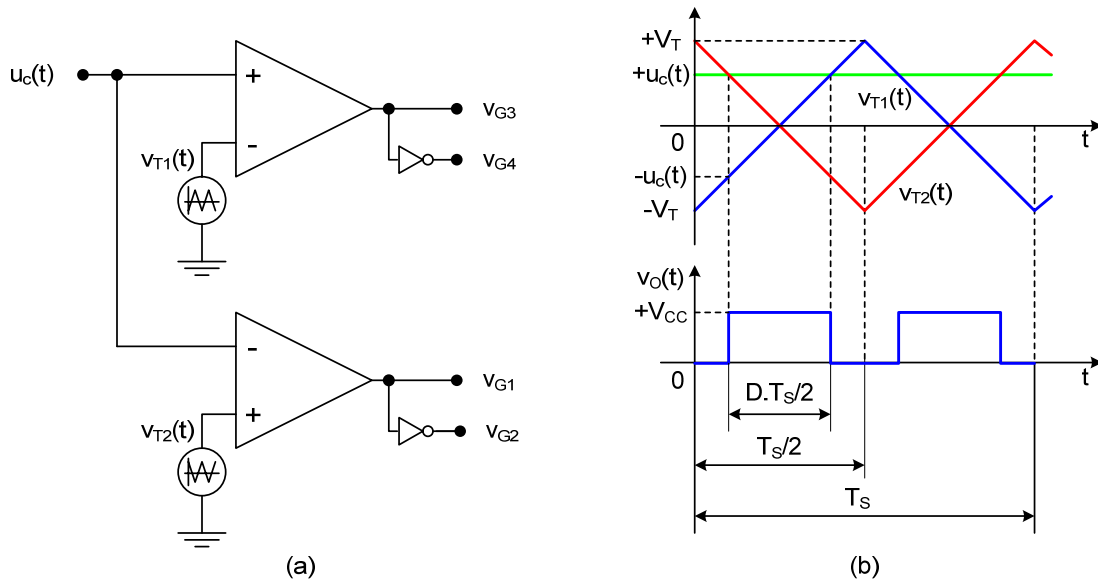


Fig. 2.18 – Modulador para geração *PWM* 3 níveis (a) e formas de onda (b).

$$v_O(t) = \begin{cases} +v_{CC}(t) & p/ u_C(t) > v_{T1}(t) \text{ e } > v_{T2}(t) \\ -v_{CC}(t) & p/ u_C(t) < v_{T1}(t) \text{ e } < v_{T2}(t) \\ 0 & p/ v_{T1}(t) < u_C(t) < v_{T2}(t) \text{ ou } v_{T1}(t) > u_C(t) > v_{T2}(t) \end{cases} \quad (2.4)$$

O ganho do modulador é calculado por (2.6):

$$V_{T1} = V_{T2} = V_T \quad (\text{tensão de pico das portadoras}) \quad (2.5)$$

$$\frac{+V_T - (-V_T)}{T_s/2} = \frac{+u_C(t) - (-u_C(t))}{D.T_s/2} \quad (2.6)$$

Ou seja, a razão cíclica é proporcional ao sinal de controle:

$$\boxed{D = \frac{u_C(t)}{V_T}} \quad (2.7)$$

2.2.2. Modulação Unipolar Modificada

Na Fig. 2.19 observa-se como são gerados os pulsos *PWM* na modulação unipolar modificada. Um dos braços do inversor é modulado comparando-se o sinal de controle $u_C(t)$ com $v_T(t)$ e o outro é comando de acordo com a polaridade da rede.

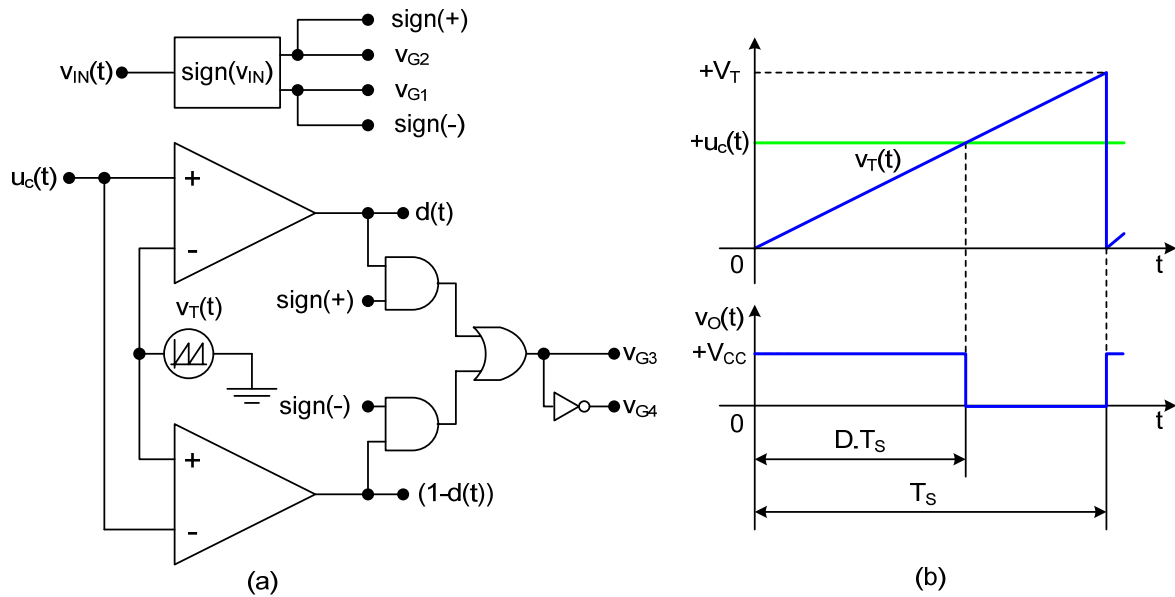


Fig. 2.19 – Modulador para geração PWM 3 níveis modificado (a) e formas de onda (b).

$$v_o(t) = \begin{cases} +v_{CC}(t) & p/ u_c(t) > v_T(t) \text{ e } v_{IN}(t) > 0 \\ -v_{CC}(t) & p/ u_c(t) > v_T(t) \text{ e } v_{IN}(t) < 0 \\ 0 & p/ u_c(t) < v_T(t) \end{cases} \quad (2.8)$$

O ganho do modulador é calculado por (2.9):

$$\frac{+V_T}{T_s} = \frac{+u_c(t)}{D \cdot T_s} \quad (2.9)$$

Ou seja, a razão cíclica é proporcional ao sinal de controle:

$$\boxed{D = \frac{u_c(t)}{V_T}} \quad (2.10)$$

Durante o semiciclo positivo, a razão cíclica do interruptor S_3 (d_{S3}) é $d(t)$ ao passo que a razão cíclica do interruptor S_4 (d_{S4}) é $(1-d(t))$. Já no semiciclo negativo, a razão cíclica do interruptor S_3 (d_{S3}) é $(1-d(t))$ e a do interruptor S_4 (d_{S4}) é $d(t)$ (ver equações (2.1), (2.2) e (2.3)). Este modulador pode ser aplicado em ambas as topologias apresentadas. Caso se aplique à topologia com estágio inversor em ponte completa, as perdas não serão distribuídas igualmente entre os braços, logo há a necessidade de adotar-se um esquema para alternar a modulação aplicada a cada um dos braços a cada ciclo de rede [21].

2.3. Ganho Estático

Na seção 2.1 demonstra-se a existência de dois modos de operação: o *modo de transferência de energia* da rede para a carga e o de *regeneração de energia* da carga para



o barramento CC. No primeiro modo de operação citado a tensão de barramento é a tensão da rede retificada (2.11), onde V_{IN_PK} é o valor de pico da tensão de entrada. Durante o segundo modo de operação, sabe-se que $v_{CC} > v_{IN}$. No Capítulo 3 será abordada com mais detalhes esta diferença entre os dois modos de operação, porém para simplificar a análise do ganho estático, adotar-se-á a hipótese de que a equação (2.13) é válida para os dois modos de operação:

$$v_{CC}(t) = |v_{IN}(t)| \quad (2.11)$$

$$v_{IN}(t) = V_{IN_PK} \cdot \text{sen}(\omega_R t) \quad (2.12)$$

Logo:

$$\boxed{v_{CC}(t) = V_{IN_PK} \cdot |\text{sen}(\omega_R t)|} \quad (2.13)$$

O ganho estático obtido para ambas as modulações empregadas, considerando o semiciclo positivo de $v_{IN}(t)$, é dado por (2.14) e (2.15) (*FB* e *HB* respectivamente):

$$\overline{v_O(t)} = \frac{[D \cdot T_s / 2] \cdot v_{CC}(t)}{T_s / 2} \Rightarrow \frac{\overline{v_O(t)}}{v_{CC}(t)} = D \quad (2.14)$$

$$\overline{v_O(t)} = \frac{[D \cdot T_s] \cdot v_{CC}(t)}{T_s} \Rightarrow \frac{\overline{v_O(t)}}{v_{CC}(t)} = D \quad (2.15)$$

Verifica-se que as duas estruturas possuem o mesmo ganho estático, o que já era esperado, considerando-se que ambas fazem uso da modulação unipolar. Por esta razão, as análises realizadas deste ponto em diante empregam-se à ambas topologias.

Deseja-se que $v_O(t)$ varie senoidalmente:

$$\overline{v_O(t)} = \overline{V_{O_PK}} \cdot \text{sen}(\omega_R t) \quad (2.16)$$

$$D = \frac{\overline{V_{O_PK}} \cdot \text{sen}(\omega_R t)}{V_{IN_PK} \cdot |\text{sen}(\omega_R t)|} \quad (2.17)$$

Baseando-se em [12] e [32], pode-se definir o índice de modulação como sendo:

$$M = \frac{\overline{V_{O_PK}}}{V_{CC_PK}} \quad (\text{índice de modulação}) \quad (2.18)$$

Mas devido à (2.13), M resulta em:

$$M = \frac{\overline{V_{O_PK}}}{V_{IN_PK}} \quad (2.19)$$

Desta forma, a razão cíclica aplicada ao circuito é dada por (2.20).

$$D = \begin{cases} M & p / 0 \leq \omega_R t < \pi \\ -M & p / \pi \leq \omega_R t < 2\pi \end{cases} \quad (\text{razão cíclica para inversor PWM Retangular}) \quad (2.20)$$

Essa definição de razão cíclica pode ser encontrada em [12]. Fica evidente que se obtém uma componente fundamental de tensão senoidal na saída do conversor CA-CA apenas utilizando modulação *PWM* retangular. Deve-se salientar ainda que o valor eficaz das tensões de entrada e saída fundamentais ($v_{IN_1_RMS}$ e $v_{O_1_RMS}$) é proporcional ao valor de pico das mesmas tensões, sendo obtidos dividindo-se estes últimos por um fator de $\sqrt{2}$. Verifica-se ainda que a evolução da média instantânea de $v_O(t)$ em um período de comutação, designada por $\overline{v_O(t)}$, aproxima-se da componente fundamental de $v_O(t)$, ou seja $v_{O_1}(t)$, quando em regime permanente.

Finalmente, é possível escrever o ganho estático em função dos valores eficazes como sendo o próprio índice de modulação:

$$D = M = \frac{\overline{v_O(t)}}{v_{IN}(t)} = \frac{v_{O_1_RMS}}{v_{IN_1_RMS}} \quad (2.21)$$

2.4. Capacitor do Barramento CC

2.4.1. Influência na Tensão do Barramento

Quando o conversor está operando no segundo e no quarto quadrantes (*modo de regeneração de energia* da carga para o barramento CC), o único caminho para a circulação de corrente é o capacitor C. Desta forma, este elemento é essencial e deve armazenar a energia devolvida pela carga sem prejuízo do funcionamento do conversor.

A Fig. 2.20 apresenta um detalhe da regeneração de energia. Observa-se que o pico da tensão do barramento CC (V_{CC_PK}) coincide com o instante em que a corrente $i_O(t)$ atinge zero, e inverte seu sentido. No instante inicial, quando $v_{CC}(t)$ é nula, a corrente na carga em módulo é igual a $I_O(0)$, bem como a tensão $v_{CC}(t)$ no instante $t_F = \phi_O / \omega_R$ é V_{CC_PK} . Salienta-se que a energia armazenada em L_O no instante inicial é dependente de $I_O(0)$, bem como a energia armazenada no capacitor no instante final é proporcional à V_{CC_PK} . A potência dissipada sobre R_O é proporcional à área hachurada A_2 .

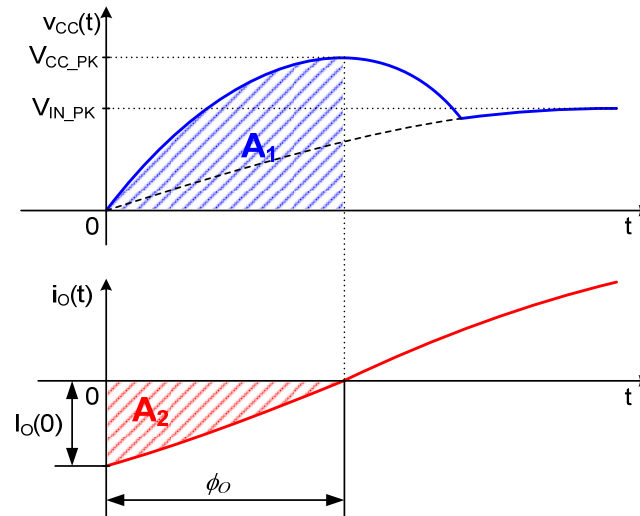


Fig. 2.20 – Detalhe de $v_{cc}(t)$ e $i_o(t)$ durante a regeneração de energia.

Pode-se apresentar o diagrama simplificado dos estados topológicos equivalentes envolvendo C , R_o e L_o quando a carga encontra-se em roda-livre, para $q(t)$ igual a 0, e quando a mesma encontra-se conectada diretamente ao barramento CC ($q(t)$ na posição 1) conforme Fig. 2.21, para o modo de regeneração de energia da carga para o barramento.

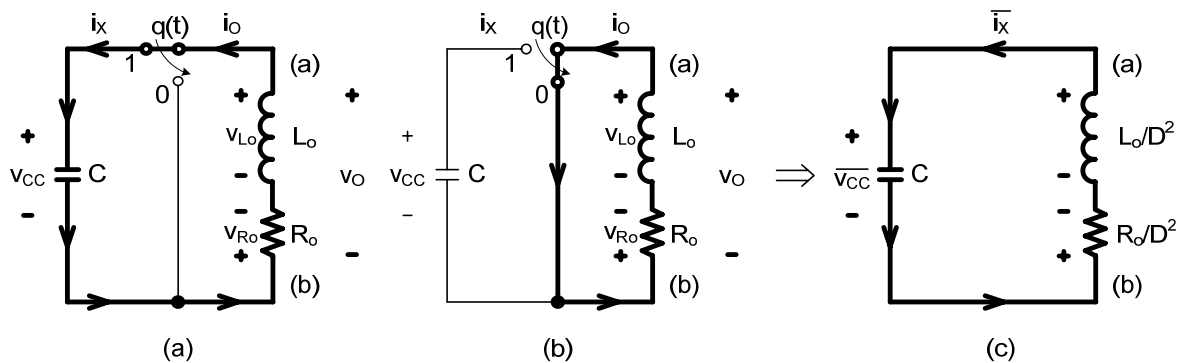


Fig. 2.21 – Etapas de regeneração e roda-livre (a) e (b), e circuito equivalente (c).

Considerando-se que o interruptor $q(t)$ é comandado com uma frequência muito elevada em relação as constantes elétricas envolvidas, pode-se afirmar que a evolução média das variáveis envolvidas não se altera significativamente em um período de comutação [5]. Portanto $v_{cc}(t)$ e $i_o(t)$ podem ser expressas diretamente em função do seu valor instantâneo pois $\Delta v_{cc}(t) \ll v_{cc}(t)$ e $\Delta i_o(t) \ll i_o(t)$, e em regime permanente $\overline{v_{cc}(t)} \cong v_{cc}(t)$ e $\overline{i_o(t)} \cong i_o(t)$. Então, para o ponto nominal de operação, o circuito equivalente (Fig. 2.21(c)) é representado por (2.22) e (2.23).

$$\overline{v_o(t)} = D.v_{CC}(t) \quad (2.22)$$

$$\overline{i_x(t)} = D.i_o(t) \quad (2.23)$$

Pode ser facilmente demonstrado (2.24) que a impedância da carga vista pelo barramento CC é afetada pela relação $1/D^2$:

$$\frac{v_{CC}(t)}{i_x(t)} = \frac{\overline{v_o(t)}/i_o(t)}{D^2} \quad (2.24)$$

Equacionando as tensões na malha da Fig. 2.21(c) obtêm-se:

$$\frac{L_o}{D^2} \cdot \frac{d\overline{i_x(t)}}{dt} = \frac{R_o}{D^2} \cdot \overline{i_x(t)} + v_{CC}(t) \quad (2.25)$$

Sabe-se que:

$$C \cdot \frac{dv_{CC}(t)}{dt} = \overline{i_x(t)} \quad (2.26)$$

Multiplicando-se (2.25) por $\overline{i_x(t)}$ e substituindo-se (2.26), com alguma manipulação chega-se a:

$$\frac{L_o}{D^2} \cdot \frac{d}{dt} \left[\frac{1}{2} \cdot (\overline{i_x(t)})^2 \right] = \frac{R_o}{D^2} \cdot (\overline{i_x(t)})^2 + C \cdot \frac{d}{dt} \left[\frac{1}{2} \cdot v_{CC}^2(t) \right] \quad (2.27)$$

Substituindo-se (2.23):

$$L_o \cdot \frac{d}{dt} \left[\frac{1}{2} \cdot i_o^2(t) \right] = R_o \cdot i_o^2(t) + C \cdot \frac{d}{dt} \left[\frac{1}{2} \cdot v_{CC}^2(t) \right] \quad (2.28)$$

A equação (2.28) mostra que a diferença entre variação média instantânea da energia acumulada em L_o e a variação média instantânea da energia acumulada em C é igual à potência média instantânea dissipada em R_o . Integrando-se (2.28) no intervalo de regeneração de energia (de t_i até t_f), chega-se à equação (2.29) que representa o balanço de energia no conversor, durante o modo de regeneração de energia.

$$\frac{1}{2} \cdot L_o \cdot i_o^2(t) = \frac{1}{2} \cdot C \cdot v_{CC}^2(t) + \int_0^{t_f} R_o \cdot i_o^2(t) dt \quad (2.29)$$

Visto que $i_o(t)$ é uma função senoidal no tempo com frequência angular ω_R , resolvendo-se a integral restante em (2.29), com o auxílio da identidade trigonométrica dada em (2.30), é possível determinar o valor do capacitor pela equação (2.31), que também pode ser encontrada em [21].



$$\text{sen}(2.\omega_R.t) = 2.\text{sen}(\omega_R.t).\text{cos}(\omega_R.t) \quad (2.30)$$

$$C = \frac{L_O.I_O^2(0) - R_O.I_{O_PK}^2 \cdot \left(t_F - \frac{\text{sen}(\omega_R.t_F).\text{cos}(\omega_R.t_F)}{\omega_R} \right)}{V_{CC_PK}^2} \quad (2.31)$$

Onde:

$$V_{CC_PK} : \text{tensão de pico do barramento CC durante a regeneração} - v_{CC}(t_F) \quad (2.32)$$

$$\omega_R = 2\pi f_R : \text{frequência angular da rede (rad/s)} \quad (2.33)$$

$$\omega_R.t_F = \phi_O : \text{ângulo de deslocamento de } i_O(t) \text{ em relação à } v_{IN}(t) \quad (2.34)$$

$$I_{O_PK} = \sqrt{2}.i_{O_RMS} : \text{corrente de pico na carga} \quad (2.35)$$

$$I_O(0) = \sqrt{2}.i_{O_RMS}.\text{sen}(\omega_R.t_I) : \text{corrente na carga no instante inicial} \quad (2.36)$$

$$R_O = \frac{V_{O_1_RMS}}{i_{O_RMS}}.\text{cos}\phi_O : \text{resistência equivalente da carga} \quad (2.37)$$

$$L_O = \frac{1}{\omega_R}.\frac{V_{O_1_RMS}}{i_{O_RMS}}.\text{sen}\phi_O : \text{indutância equivalente da carga} \quad (2.38)$$

Torna-se, porém, inviável o uso da equação (2.31), tendo em vista que R_O e L_O são dependentes de $v_O(t)$, $i_O(t)$ e ϕ_O e, por conseguinte, do ponto de operação em que se encontra a carga.

Substituindo (2.34), (2.35) e (2.36) em (2.31) e manipulando-a com o propósito de se obter uma equação parametrizada em função dos dados de projeto para o capacitor C , obtém-se (2.39):

$$\omega_R.C = \frac{\omega_R.L_O.(\sqrt{2}.i_{O_RMS}.\text{sen}\phi_O)^2 - R_O.(\sqrt{2}.i_{O_RMS})^2.(\phi_O - \text{sen}\phi_O.\text{cos}\phi_O)}{V_{CC_PK}^2} \quad (2.39)$$

Multiplicando-se todos os termos de (2.39) por $\frac{v_{IN_RMS}}{i_{O_RMS}}$, chega-se à (2.40):

$$\omega_R.C.\frac{v_{IN_RMS}}{i_{O_RMS}} = \frac{2.v_{IN_RMS}.i_{O_RMS}}{V_{CC_PK}^2}.\left[\omega_R.L_O.\text{sen}^2\phi_O - R_O.(\phi_O - \text{sen}\phi_O.\text{cos}\phi_O)\right] \quad (2.40)$$

De acordo com o exposto anteriormente, R_O e L_O não são elementos físicos reais, mas sim elementos equivalentes cujo valor depende do ponto de operação da carga. Então, substituindo (2.37) e (2.38) em (2.40), obtém-se (2.41):

$$\omega_R \cdot C \cdot \frac{v_{IN_RMS}}{i_{O_RMS}} = \frac{2 \cdot v_{IN_RMS} \cdot v_{O_1_RMS}}{V_{CC_PK}^2} \cdot [\text{sen}^3 \phi_O - \text{cos} \phi_O \cdot (\phi_O - \text{sen} \phi_O \cdot \text{cos} \phi_O)] \quad (2.41)$$

Para efeitos de simplificação, considerar-se-á a tensão de entrada isenta de componentes harmônicas. Então é possível afirmar que $v_{IN_1_RMS} = v_{IN_RMS}$. No ponto de operação nominal, pode-se reescrever (2.22) como:

$$v_{O_1_RMS} = D \cdot v_{IN_RMS} \quad (2.42)$$

Obtém-se a potência na carga a partir dos dados de projeto por (2.43):

$$P_O = v_{O_1_RMS} \cdot i_{O_RMS} \cdot \text{cos} \phi_O \quad (2.43)$$

Substituindo-se (2.42) em (2.43):

$$i_{O_RMS} = \frac{P_O}{D \cdot v_{IN_RMS} \cdot \text{cos} \phi_O} \quad (2.44)$$

Então substituindo (2.42) e (2.44) em (2.41) e efetuando as manipulações necessárias:

$$\omega_R \cdot C \cdot \frac{v_{IN_RMS}^2}{P_O} \cdot \text{cos} \phi_O = \left(\frac{\sqrt{2} \cdot v_{IN_RMS}}{V_{CC_PK}} \right)^2 \cdot (\text{sen} \phi_O - \phi_O \cdot \text{cos} \phi_O) \quad (2.45)$$

Definindo-se uma relação entre a máxima amplitude da tensão no barramento CC, que ocorre durante o modo de regeneração de energia, e a amplitude máxima da tensão da rede (as quais podem ser visualizadas na Fig. 2.20) como sendo A :

$$A = \frac{V_{CC_PK}}{V_{IN_PK}} \quad (2.46)$$

Substituindo-se (2.46) em (2.45) e dividindo-se todos os termos por $\text{cos} \phi_O$, pode-se encontrar a equação parametrizada para o capacitor, em função do ângulo ϕ_O , e do parâmetro A :

$$\overline{C} = \left(\frac{1}{A} \right)^2 \cdot (\tan \phi_O - \phi_O) \quad (2.47)$$

O ângulo ϕ_O (em radianos) é uma função do Fator de Deslocamento (FD) da carga, popularmente conhecido como $\text{cos}(\phi_O)$. Todavia o ângulo ϕ_O em geral não é um dado especificado, mas sim o FD_O . Assim, a equação (2.47) pode ser representada graficamente pelo ábaco da Fig. 2.22, onde:



$$\bar{C} = \omega_R \cdot C \cdot \frac{v_{IN_RMS}^2}{P_O} \quad (2.48)$$

$$\phi_O = \cos^{-1}(FD_O) \quad (2.49)$$

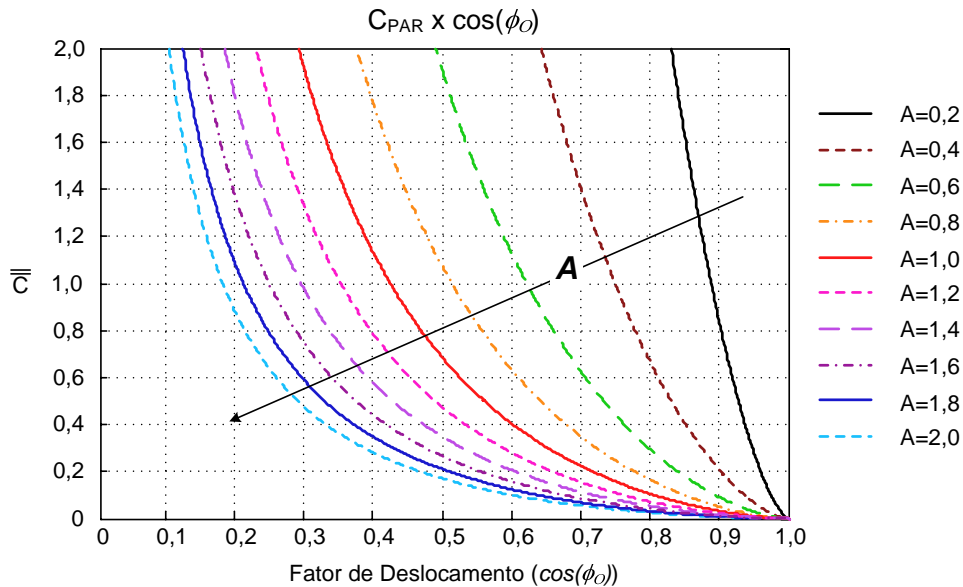


Fig. 2.22 – Ábaco de C_{PAR} .

Isolando-se C em (2.48), determina-se seu valor:

$$C = \bar{C} \cdot \frac{P_O}{2 \cdot \pi \cdot f_R \cdot v_{IN_RMS}^2} \quad (2.50)$$

Onde:

$$C: \text{valor do capacitor de barramento, dado em farad (F)} \quad (2.51)$$

$$f_R: \text{frequência da rede (Hz)} \quad (2.52)$$

$$P_O: \text{potência de saída em watts (W)} \quad (2.53)$$

$$v_{IN_RMS}: \text{tensão eficaz da entrada em volts (V)} \quad (2.54)$$

Para determinar o valor do capacitor, valores nominais de projeto devem ser substituídos na equação (2.50). C_{PAR} (\bar{C}) deve ser escolhido adequadamente, a partir da relação entre A e FD_O apresentadas na Fig. 2.22 e em (2.47), para que se consiga um adequado funcionamento na maior faixa possível de operação. Como o fator de deslocamento nominal da carga (FD_{nom}) é normalmente um dado de projeto, a variável livre é V_{CC_PK} . O objetivo é minimizar o capacitor de forma que a tensão no barramento CC não danifique nenhum componente ou apresente riscos ao funcionamento e à segurança do equipamento. Desta forma, recomenda-se escolher um valor de \bar{C} inferior a 0,1

verificando se o valor de A , e conseqüentemente de V_{CC_PK} , permanece aceitável frente à variações no FD da carga. Na Fig. 2.23, pode-se ver em detalhe a região indicada para escolha de \bar{C} . A seta indica o sentido em que A aumenta.

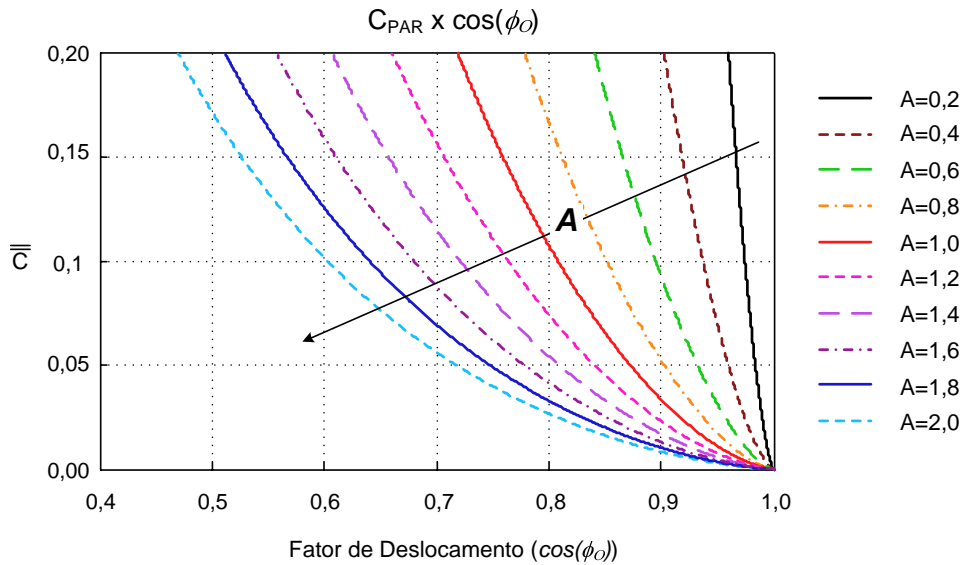


Fig. 2.23 – Detalhe do ábaco de C_{PAR} .

2.4.2. Influência na Corrente de Entrada

A seção 2.4.1 apresenta um método para determinação de C em função dos valores nominais de projeto, sem levar em conta as variações do ponto de operação. É necessário, porém, conhecer o comportamento do sistema em diferentes pontos de operação, uma vez que o capacitor tenha sido previamente determinado.

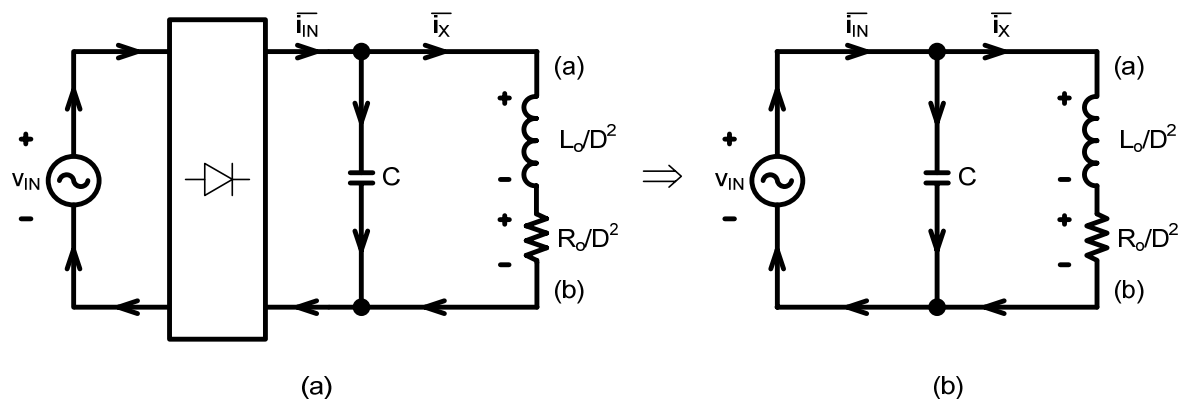


Fig. 2.24 – Circuito equivalente do conversor.

O circuito equivalente simplificado do conversor considerando-se o semiciclo positivo da rede é representado pela Fig. 2.24, para o *modo de transferência de energia* da rede para a carga. Observa-se que a impedância do ponto de vista da rede de entrada é a



impedância do barramento CC em paralelo com a impedância equivalente da carga refletida para antes da ponte inversora. Porém como a impedância equivalente da carga pode variar em função do ponto de operação, o ângulo de deslocamento da corrente de entrada certamente será diferente do ângulo de deslocamento da corrente de saída (ϕ_O). O objetivo desta simplificação é encontrar o ângulo de deslocamento da corrente entrada, denominado de ϕ_{IN} , levando-se em conta as variações no ponto de operação.

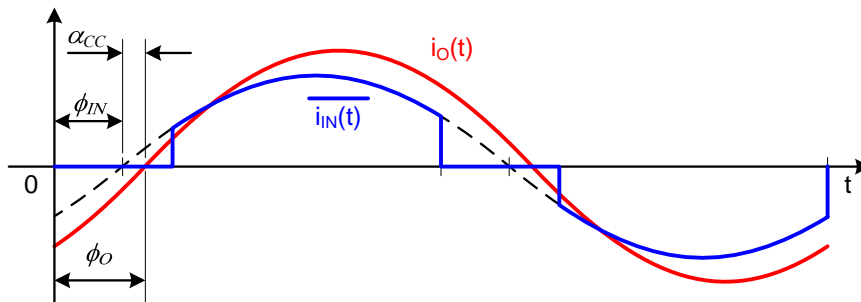


Fig. 2.25 – Correntes de entrada e saída do conversor (média instantânea).

As formas de onda das correntes no circuito da Fig. 2.24 considerando-se apenas os valores médios instantâneos no período de comutação são apresentadas na Fig. 2.25. Evidencia-se um ponto importante, que é o fato de o retificador de entrada não conduzir durante um intervalo de tempo introduzindo correntes harmônicas de baixa ordem, múltiplas da frequência da rede. Este problema é abordado mais adiante, neste mesmo capítulo.

Adicionalmente, verifica-se que a corrente $\overline{i_{IN}(t)}$ apresenta um ângulo de deslocamento $\phi_{IN} < \phi_O$ (onde $\alpha_{CC} = \phi_O - \phi_{IN}$ é o ângulo adicionado pelo barramento CC à corrente de carga) e sua amplitude é menor que a amplitude da corrente de saída. Isto ocorre devido ao capacitor em paralelo com a carga refletida compensar uma parte da potência reativa drenada pela mesma quando o retificador de entrada encontra-se em condução. Considerando-se o circuito idealizado, ou seja, rendimento (η) unitário, define-se (2.55) e é possível representar as potências envolvidas no sistema para diferentes pontos de operação conforme a Fig. 2.26.

$$P_{IN} = P_O \quad (2.55)$$

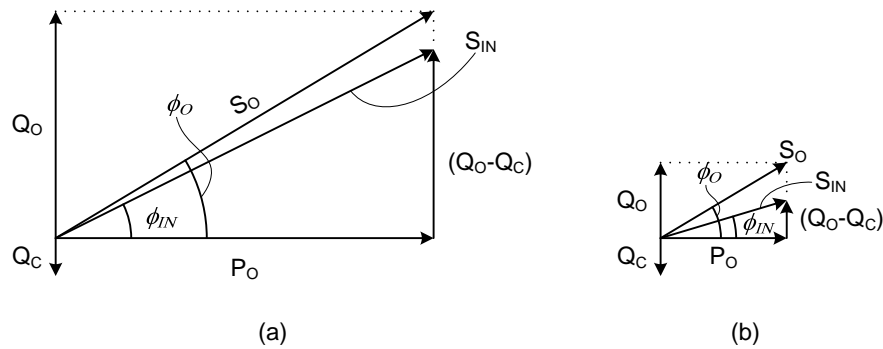


Fig. 2.26 – Triângulo de potências para $P_O = P_{O_nom}$ (a) e $P_O \ll P_{O_nom}$ (b).

Da Fig. 2.26:

$$S_O = \frac{P_O}{\cos \phi_O} = \frac{Q_O}{\sin \phi_O} \quad (2.56)$$

$$Q_{IN} = Q_O - Q_C \quad (2.57)$$

$$\phi_{IN} = \tan^{-1} \left(\frac{Q_{IN}}{P_{IN}} \right) \quad (2.58)$$

A potência reativa fornecida pelo capacitor (Q_C) pode ser obtida como sendo a razão entre o quadrado da tensão no barramento CC ($v_{CC}(t) = v_{IN}(t)$) dividida pelo módulo da impedância do capacitor, e não varia com o ponto de operação, diferentemente das potências ativa e reativa da carga (P_O e Q_O). Observando a Fig. 2.26 percebe-se que a influência de C é tanto maior quanto menor for a relação Q_O/Q_C .

Utilizando-se estas definições e manipulando-se adequadamente (2.58) chega-se à:

$$\phi_{IN} = \tan^{-1} \left(\tan \phi_O - \frac{v_{IN_RMS}^2 \cdot \omega_R \cdot C}{P_O} \right) \quad (2.59)$$

Substituindo-se (2.50) em (2.59):

$$\phi_{IN} = \tan^{-1} \left(\tan \phi_O - \bar{C} \right) \quad (2.60)$$

Por outro lado, substituindo-se (2.42) em (2.59), obtém-se uma equação que relaciona a impedância da carga (Z_O) afetada pela razão cíclica de operação através da relação $1/D^2$ e a impedância do barramento CC (Z_C) em (2.61):

$$\bar{C} = \frac{Z_O}{Z_C} \cdot \frac{1}{D^2} \quad (2.61)$$



Onde:

Z_O : Impedância equivalente da carga no ponto de operação nominal.

Z_C : Impedância do barramento CC.

Ressalta-se que Z_C é constante uma vez que C tenha sido escolhido e Z_O é obtido através dos dados de projeto. Diante da metodologia exposta na seção 2.4.1, quando se determina um valor para C atribui-se uma constante para a relação Z_O/Z_C , enquanto C_{PAR} dependerá da razão cíclica de operação. Este é um efeito importante que precisa ser compreendido e considerado quando se deseja projetar um conversor para operar em dois pontos de operação distintos, como é o caso da aplicação em sistemas alimentados em tensão “*bi-Volt*” (110V ou 220V).

Conforme exposto anteriormente, a presença de C faz-se necessária para absorver a energia devolvida pela carga quando a ponte retificadora não conduz; portanto deve-se minimizar a influência deste componente no sistema. Para tal, basta respeitar a aproximação $C_{PAR} \leq 0,1$ no ponto de operação ou, em caso de sistemas que possuem dois pontos distintos de operação como o “*bi-Volt*”, deve-se considerar o menor valor de D para a especificação de C (esta aproximação foi julgada adequada através de simulação). Evidentemente há uma limitação de ordem prática para a potência a ser processada pelo conversor, pois se deseja que o valor de C esteja situado na ordem dos μF . Isto impõe algumas restrições de projeto e/ou aplicação visto que se $Z_O/D^2 \ll Z_C$, V_{CC_PK} pode atingir valores muito elevados, pois $Z_O/Z_C \propto C_{PAR}$ que por sua vez é inversamente proporcional a A (ver seção 2.4.1).

Substituindo-se (2.61) em (2.60), obtém-se o ângulo da corrente na entrada do conversor:

$$\phi_{IN} = \tan^{-1} \left(\tan \phi_O - \frac{Z_O}{Z_C} \cdot \frac{1}{D^2} \right) \quad (2.62)$$

Verifica-se a existência um valor de D para a qual ϕ_{IN} é nulo e o FD visto pela entrada (FD_{IN}) é unitário. Definindo-se como D_{min} , pode-se calcular o valor de acordo com (2.63):

$$D_{min} = \sqrt{\frac{Z_O}{Z_C} \cdot \frac{1}{\tan \phi_O}} \quad (2.63)$$

Pode-se tirar proveito disto para fazer o conversor operar com *FP* (Fator de Potência) muito próximo da unidade no ponto de operação nominal, através de uma escolha de C a partir da equação (2.62), desde que se conheça adequadamente as variações a que a carga está sujeita. Na prática, se $D < D_{min}$, o conversor comporta-se de forma diferente do que foi descrito e ilustrado até o presente momento, pois $\overline{i_{IN}(t)}$ encontra-se em avanço de fase em relação à $v_{IN}(t)$, e $v_{CC}(t)$ torna-se contínua. Não é objetivo deste trabalho, porém, estudar o conversor nesta região de operação.

Analisando-se a equação (2.60), pode-se concluir que:

$$\overline{C} = \tan \alpha_{CC} \quad (2.64)$$

Assim, pode-se calcular o ângulo de avanço de $\overline{i_{IN}(t)}$ em relação à $i_O(t)$, chamado de α_{CC} , através de (2.65). Pode-se ainda variar a relação Z_O/Z_C , de forma a se obter várias curvas, para diferentes relações. Então, a partir de (2.65) gera-se o ábaco apresentado na Fig. 2.27.

$$\alpha_{CC} = \tan^{-1} \left(\frac{Z_O}{Z_C} \cdot \frac{1}{D^2} \right) \quad (2.65)$$

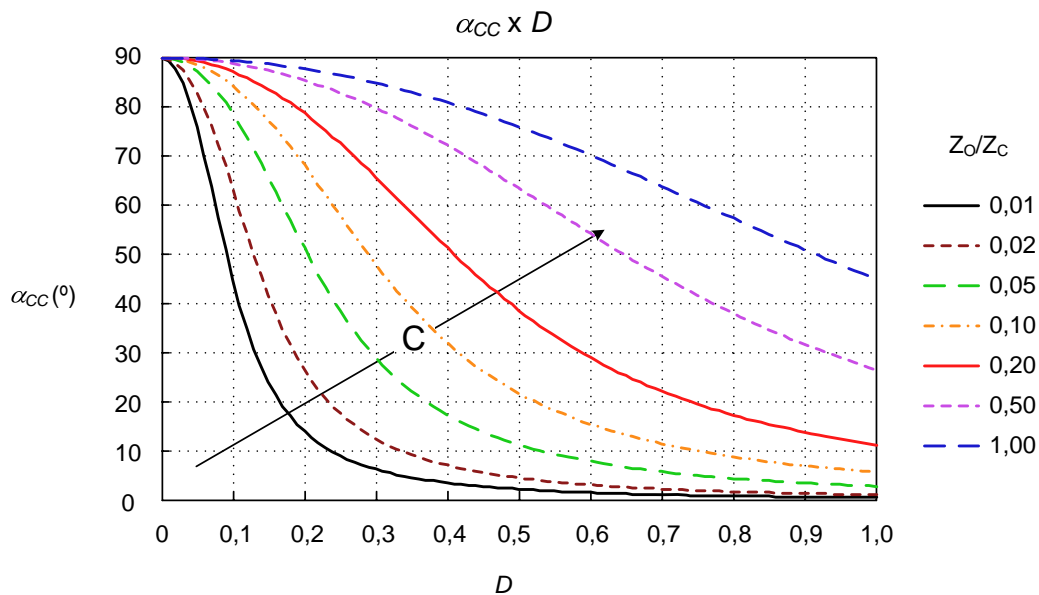


Fig. 2.27 – Ábaco de $\alpha_{CC}(x) D$.

A Fig. 2.27 deixa claro a influência de C no ângulo da corrente de entrada. C aumenta na direção apontada pela seta, visto que Z_O/Z_C é diretamente proporcional ao valor de C .



A seguir realiza-se uma análise similar objetivando determinar a influência de C na amplitude da corrente de entrada. A partir do circuito da Fig. 2.24(b) pode-se escrever a equação das correntes envolvidas como:

$$\overline{i_{IN}(t)} = \overline{i_{CC}(t)} + \overline{i_X(t)} \quad (2.66)$$

Onde $\overline{i_{CC}(t)}$ é a corrente média em um período de comutação no capacitor.

Em concordância com a Fig. 2.26 e a equação (2.66), a equação que relaciona as potências envolvidas é:

$$S_{IN}^2 = P_{IN}^2 + Q_{IN}^2 \quad (2.67)$$

Substituindo-se (2.55) e (2.57) em (2.67), encontra-se (2.68)

$$S_{IN}^2 = P_O^2 + (Q_O - Q_C)^2 \quad (2.68)$$

A potência reativa fornecida pelo capacitor (Q_C) pode ser obtida como sendo a razão entre o quadrado da tensão no barramento CC ($v_{CC}(t)=v_{IN}(t)$) dividida pelo módulo da impedância do capacitor, e não varia com o ponto de operação, diferentemente das potências ativa e reativa da carga (P_O e Q_O). Observando a Fig. 2.26 percebe-se que a influência de C é tanto maior quanto menor for a relação Q_O/Q_C . Manipulando-se adequadamente (2.68) chega-se à (2.69):

$$\left(\frac{S_{IN}}{P_O}\right)^2 = 1 + \left(\tan\phi_O - \frac{v_{IN-RMS}^2 \cdot \omega_R \cdot C}{P_O}\right)^2 \quad (2.69)$$

Lembrando-se do que foi exposto em (2.42), (2.43) e (2.23), bem como as definições apresentadas para C_{PAR} em (2.50) e (2.61), encontra-se a equação que relaciona as amplitudes da corrente de entrada $\overline{i_{IN}(t)}$ e da corrente de carga refletida $\overline{i_X(t)}$, em função dos parâmetros Z_O/Z_C e D :

$$\boxed{\frac{\overline{i_{IN}(t)}}{\overline{i_X(t)}} = \cos\phi_O \cdot \sqrt{1 + \left(\tan\phi_O - \frac{Z_O}{Z_C} \cdot \frac{1}{D^2}\right)^2}} \quad (2.70)$$

Pode-se ainda variar a relação Z_O/Z_C , de forma a se obter várias curvas, para diferentes relações. Então, a partir de (2.70) gera-se o ábaco apresentado na Fig. 2.28.

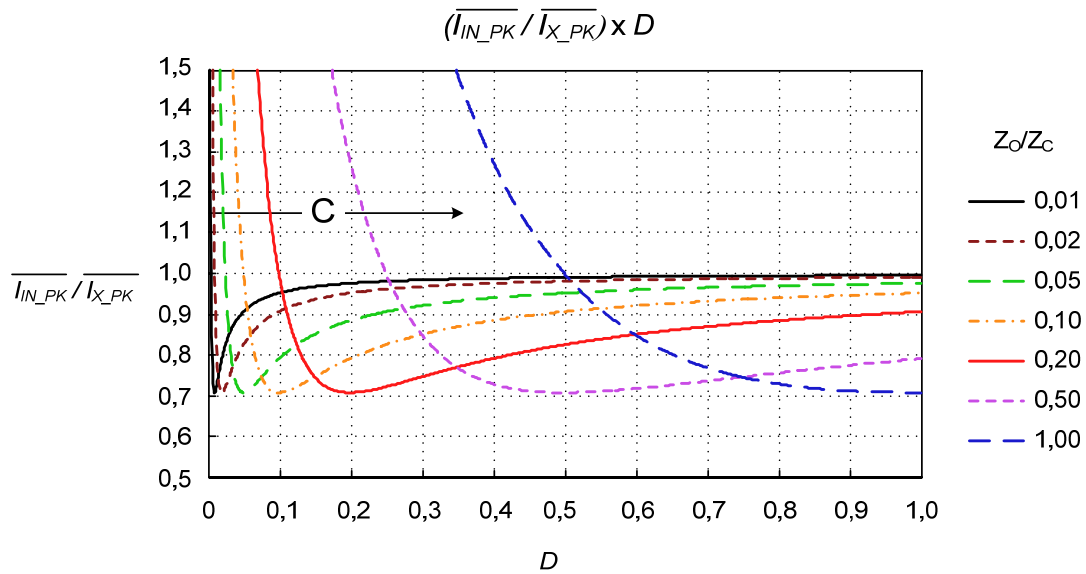


Fig. 2.28 – Ábaco de $I_{IN_PK}/I_{X_PK}(x) D$.

A Fig. 2.28 deixa claro a influência de C na amplitude da corrente de entrada. C aumenta na direção apontada pela seta, visto que Z_O/Z_C é diretamente proporcional ao valor de C . Ressalta-se que a relação $\overline{i_{IN}(t)}/\overline{i_X(t)}$ sofre a maior variação quando $\phi_O = 45^\circ$ (verificado via simulação), portanto este foi o valor adotado para gerar o ábaco. Como se observa, quanto menor a influência de C , mais próxima da unidade está a relação $\overline{i_{IN}(t)}/\overline{i_X(t)}$, de forma que quando (2.71) é verdadeira, resume-se (2.70) por (2.72):

$$\frac{Z_O}{Z_C} \cdot \frac{1}{D^2} \ll \tan \phi_O \quad (2.71)$$

$$\boxed{\frac{\overline{i_{IN}(t)}}{\overline{i_X(t)}} = \cos \phi_O \cdot \sqrt{1 + \tan^2 \phi_O} = 1} \quad (2.72)$$

2.5. Análise Harmônica

2.5.1. Tensão de Saída

A tensão de saída é o resultado do produto da tensão de barramento CC pela função de comutação $d(t)$. A razão cíclica é constante quando se utiliza a modulação *PWM* Retangular (*RPWM*), alterando-se seu valor apenas para o controle do valor eficaz da tensão de saída.

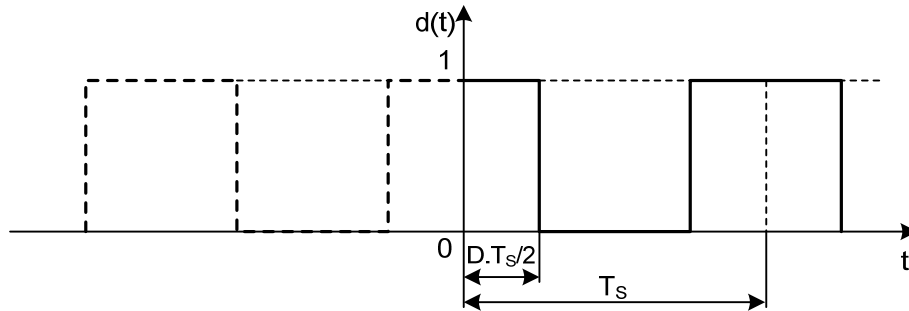


Fig. 2.29 – Função de comutação $d(t)$.

Decompondo-se a forma de onda em série de Fourier (TOMASELLI [5]), obtêm-se o valor médio bem como os coeficientes da série, aproveitando-se da simetria par da forma de onda:

$$a_0 = \frac{1}{T_s} \int_{-D.T_s/2}^{+D.T_s/2} d(t) dt = D \quad (2.73)$$

$$a_k = \frac{2}{T_s} \int_{-D.T_s/2}^{+D.T_s/2} d(t) \cdot \cos(k \cdot \omega_s \cdot t) dt = \frac{2 \cdot \text{sen}(k \cdot D \cdot \pi)}{k \cdot \pi} \quad (2.74)$$

Assim a razão cíclica instantânea escrita em série de Fourier é:

$$d(t) = D + \sum_{k=1}^{\infty} \frac{2 \cdot \text{sen}(k \cdot D \cdot \pi)}{k \cdot \pi} \cdot \cos(k \cdot \omega_s \cdot t) \quad (2.75)$$

Conforme simplificação adotada na seção 2.3 (equação (2.13)) e de acordo como definido em (2.20), multiplicando-se $v_{IN}(t)$ por $d(t)$, encontra-se (2.76):

$$v_O(t) = \sqrt{2} \cdot D \cdot v_{IN_RMS} \cdot \text{sen}(\omega_R \cdot t) + \sum_{k=1}^{\infty} \frac{2 \cdot \sqrt{2} \cdot v_{IN_RMS} \cdot \text{sen}(k \cdot D \cdot \pi)}{k \cdot \pi} \cdot \text{sen}(\omega_R \cdot t) \cdot \cos(k \cdot \omega_s \cdot t) \quad (2.76)$$

Existem dois componentes harmônicos para cada múltiplo da frequência de comutação com a mesma amplitude, um resultante da soma e outro da diferença do harmônico com a fundamental. Assim:

$$v_O(t) = \sqrt{2} \cdot D \cdot v_{IN_RMS} \cdot \text{sen}(\omega_R \cdot t) + \sum_{k=1}^{\infty} \frac{\sqrt{2} \cdot v_{IN_RMS} \cdot \text{sen}(k \cdot D \cdot \pi)}{k \cdot \pi} \cdot \text{sen}((k \cdot \omega_s \pm \omega_R) \cdot t) \quad (2.77)$$

E a taxa de distorção harmônica total (THD) da tensão de saída pode ser calculada em função da razão cíclica por:

$$THDv_o = \frac{\sqrt{\sum_{k=1}^{\infty} 2 \cdot \left(\frac{\text{sen}(k.D.\pi)}{k.\pi} \right)^2}}{D} \quad (2.78)$$

2.5.2. Corrente de Saída

Modelando-se a carga apresentada como uma resistência e uma indutância equivalentes em série no domínio da frequência:

$$Z_o(s) = R_o + s.L_o \quad (2.79)$$

E a corrente na carga será:

$$i_o(s) = \frac{v_o(s)}{R_o + s.L_o} \quad (2.80)$$

Desta maneira o módulo e a fase de Z_o na frequência da rede são:

$$\begin{aligned} Z_o &= \sqrt{R_o^2 + (\omega_R.L_o)^2} \\ \phi_o &= \tan^{-1} \left(\frac{\omega_R.L_o}{R_o} \right) \end{aligned} \quad (2.81)$$

E o módulo e a fase de Z_o nas frequências múltiplas de f_s :

$$\begin{aligned} Z_{o_k} &= \sqrt{R_o^2 + (k.\omega_s.L_o)^2} \\ \phi_{o_k} &= \tan^{-1} \left(\frac{k.\omega_s.L_o}{R_o} \right) \end{aligned} \quad (2.82)$$

A corrente de carga escrita na forma de série de Fourier é:

$$\begin{aligned} i_o(t) &= \frac{\sqrt{2}.D.v_{IN_RMS}.\text{sen}(\omega_R.t - \phi_o)}{\sqrt{R_o^2 + (\omega_R.L_o)^2}} + \\ &+ \sum_{k=1}^{\infty} \frac{\sqrt{2}.v_{IN_RMS}.\text{sen}(k.D.\pi)}{k.\pi.\sqrt{R_o^2 + (k.\omega_s.L_o)^2}}.\text{sen}((k.\omega_s \pm \omega_R).t - (\phi_o - \phi_{o_k})) \end{aligned} \quad (2.83)$$

E a THD da corrente de saída em função da razão cíclica é:

$$THDi_o = \frac{\sqrt{\sum_{k=1}^{\infty} 2 \cdot \left[\frac{\text{sen}(k.D.\pi)}{k.\pi.\sqrt{R_o^2 + (k.\omega_s.L_o)^2}} \right]^2}}{\sqrt{R_o^2 + (\omega_R.L_o)^2}} \quad (2.84)$$



Como a frequência de comutação é muito elevada em relação à frequência da rede, para um circuito altamente indutivo as componentes múltiplas de comutação da corrente serão muito menores do que a componente fundamental. A $THDi_O$ é praticamente nula, então $i_O(t)$ pode ser representada pela componente fundamental apenas como:

$$i_O(t) = \frac{\sqrt{2} \cdot D \cdot v_{IN_RMS} \cdot \text{sen}(\omega_R t - \phi_O)}{\sqrt{R_O^2 + (\omega_R \cdot L_O)^2}} \quad (2.85)$$

2.5.3. Corrente de Entrada

A corrente de entrada instantânea é o resultado do produto da corrente de carga pela razão cíclica instantânea $d(t)$ e pela função de comutação $f(t)$. Esta função, por sua vez, depende dos parâmetros do conversor, da carga e do ponto de operação.

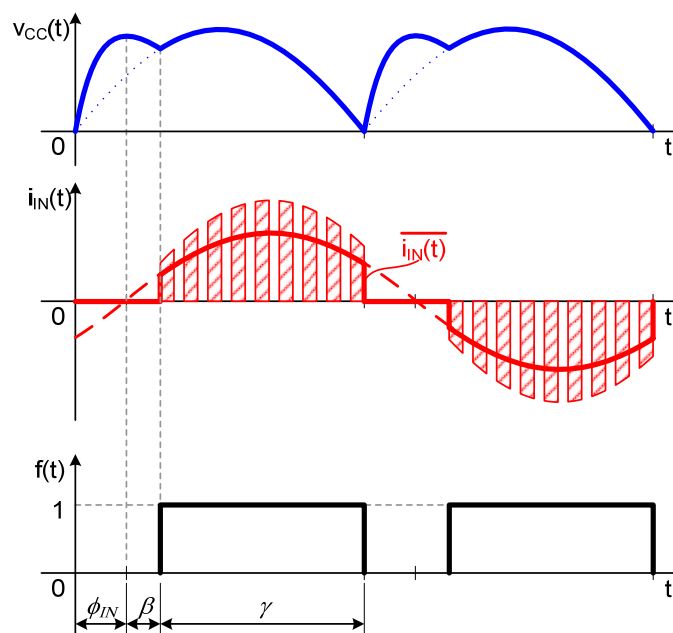


Fig. 2.30 – Corrente de entrada, tensão $v_{cc}(t)$ e função de comutação $f(t)$.

Admitindo-se que (2.72) seja verdadeira, a corrente de entrada pode ser obtida a partir de (2.86):

$$i_{IN}(t) = d(t) \cdot f(t) \cdot i_O(t) \quad (2.86)$$

Porém o ângulo da corrente de entrada tem grande influência na distorção harmônica da corrente de entrada, então não será considerado igual à ϕ_O . Em função da ponte retificadora de entrada encontrar-se bloqueada durante o *modo de regeneração de energia*, a corrente de entrada apresenta harmônicas de baixa ordem, múltiplas da frequência da rede, além das harmônicas múltiplas da frequência de comutação. Não é

objetivo deste trabalho, o projeto de um filtro para compensar as harmônicas de baixa ordem, pois demandam o uso componentes passivos pesados, volumosos e caros. É interessante apenas conhecer o comportamento THD da corrente de entrada e procurar minimizar seus efeitos.

Desprezando-se as harmônicas múltiplas de f_s , admite-se $d(t)$ igual à D . Na Fig. 2.31, observa-se a função de comutação que foi apresentada na Fig. 2.30, com a alteração da variável t para θ e o deslocamento da mesma no eixo horizontal. Nota-se novamente a simetria par da forma de onda. Assim os coeficientes da série são calculados:

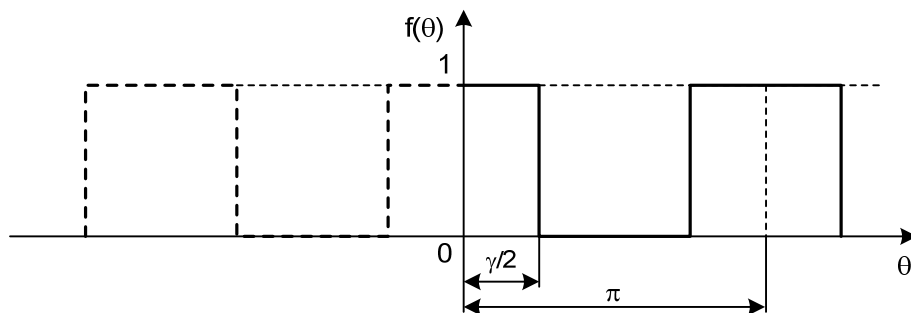


Fig. 2.31 – Função de comutação $f(t)$.

$$a_0 = \frac{1}{\pi} \int_{-\gamma/2}^{+\gamma/2} f(\theta) d\theta \quad (2.87)$$

Manipulando-se (2.88), encontra-se t em função de f_R , β e ϕ_{IN} :

$$\begin{cases} \theta = \omega_R t \\ \gamma = (\pi - \phi_{IN} - \beta) \end{cases} \rightarrow t = \frac{(\pi - \phi_{IN} - \beta)}{\pi} \cdot \frac{T_R}{2} \quad (2.88)$$

Definindo-se uma variável auxiliar F em (2.89):

$$F = \frac{\gamma}{\pi} \quad (2.89)$$

Retornando-se a integração novamente para a variável t :

$$a_0 = \frac{1}{T_R/2} \int_{-F \cdot T_R/4}^{+F \cdot T_R/4} f(t) dt = \frac{\gamma}{\pi} \quad (2.90)$$

Similarmente, calcula-se o valor dos coeficientes dos termos em cosseno:

$$a_n = \frac{2}{\pi} \int_{-\gamma/2}^{+\gamma/2} f(\theta) \cos(2.n.\theta) d\theta \quad (2.91)$$



$$a_n = \frac{2}{T_R/2} \int_{F.T_R/4}^{+F.T_R/4} f(t) \cos(2.n.\omega_R.t) dt = \frac{2}{n.\pi} .sen(n.\gamma) \quad (2.92)$$

E a função de comutação $f(t)$ escrita em série de Fourier é:

$$f(t) = \frac{\gamma}{\pi} + \sum_{n=1}^{\infty} \frac{2.sen(n.\gamma)}{n.\pi} \cos[n(2.\omega_R.t + \gamma)] \quad (2.93)$$

Substituindo-se (2.93) em (2.86), e aproximando $d(t)$ por D :

$$i_{IN}(t) = \frac{\sqrt{2}.D.\gamma.i_{O_RMS}}{\pi} .sen(\omega_R.t - \phi_{IN}) + \sum_{n=1}^{\infty} \frac{\sqrt{2}.D.i_{O_RMS}.sen(n.\gamma)}{n.\pi} .sen[(\omega_R.t - \phi_{IN}) \pm n(2.\omega_R.t + \gamma)] \quad (2.94)$$

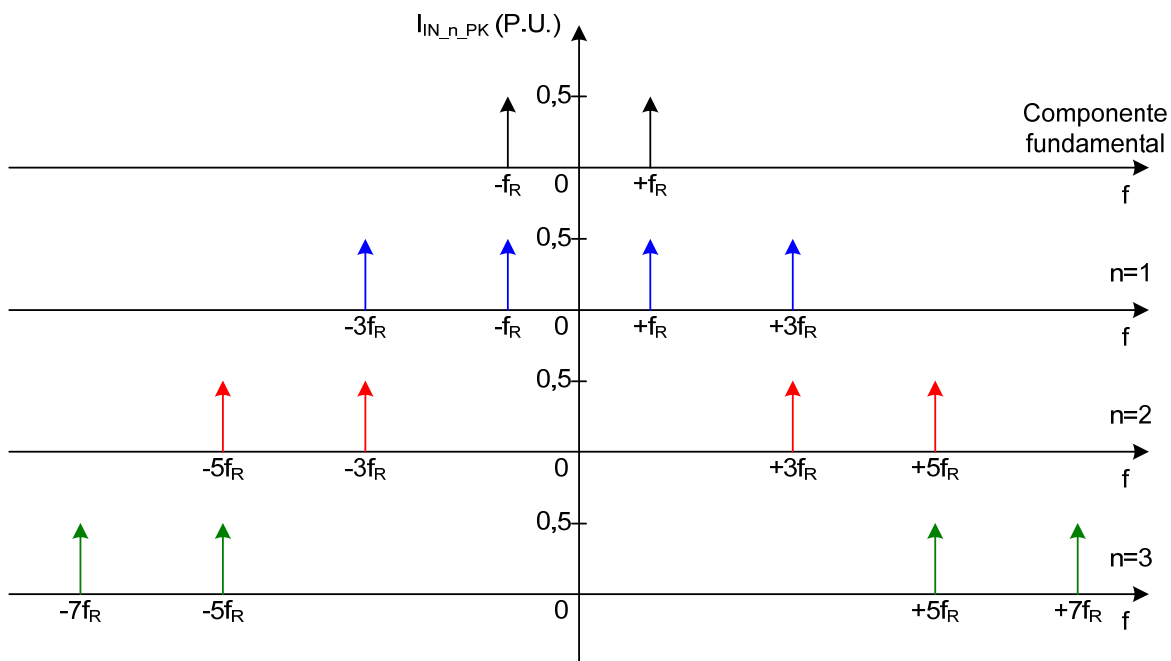


Fig. 2.32 – Espectro de frequências de $i_{IN}(t)$ para diferentes valores de n .

Como se observa, o primeiro termo de (2.94) representa a componente fundamental de $i_{IN}(t)$ enquanto o segundo representa os componentes múltiplos do dobro da frequência da rede. Isto torna o espectro de frequências desta série um caso peculiar em que para cada valor de n um componente harmônico localiza-se em uma frequência coincidente com um componente oriundo de $(n-1)$, e outro coincidente com um componente oriundo de $(n+1)$, conforme ilustrado na Fig. 2.32. Expandindo a série para $n=1, 2, 3$, etc:

$$\begin{aligned}
 i_{IN}(t) = & \overbrace{\frac{\sqrt{2}.D.\gamma.i_{O_RMS}}{\pi}.\text{sen}(\omega_R.t - \phi_{IN}) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(\gamma)}{\pi}.\text{sen}(-\omega_R.t - \gamma - \phi_{IN})}^{\text{Componente Fundamental}} \\
 & + \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(\gamma)}{\pi}.\text{sen}(3.\omega_R.t + \gamma - \phi_{IN}) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(2.\gamma)}{2\pi}.\text{sen}(-3.\omega_R.t - 2.\gamma - \phi_{IN})}^{\text{Componente 3ª Ordem}} \\
 & + \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(2.\gamma)}{2\pi}.\text{sen}(5.\omega_R.t + 2.\gamma - \phi_{IN}) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(3.\gamma)}{3\pi}.\text{sen}(-5.\omega_R.t - 3.\gamma - \phi_{IN})}^{\text{Componente 5ª Ordem}} \quad (2.95) \\
 & + \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(3.\gamma)}{3\pi}.\text{sen}(7.\omega_R.t + 3.\gamma - \phi_{IN}) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(4.\gamma)}{4\pi}.\text{sen}(-7.\omega_R.t - 4.\gamma - \phi_{IN})}^{\text{Componente 7ª Ordem}} \\
 & + \dots
 \end{aligned}$$

De (2.88), sabe-se que $\gamma = (\pi - \phi_{IN} - \beta)$. Então:

$$\begin{aligned}
 i_{IN}(t) = & \overbrace{\frac{\sqrt{2}.D.\gamma.i_{O_RMS}}{\pi}.\text{sen}(\omega_R.t - \phi_{IN}) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(\gamma)}{\pi}.\text{sen}(\omega_R.t - \beta)}^{\text{Componente Fundamental}} \\
 & - \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(\gamma)}{\pi}.\text{sen}(3.\omega_R.t - 2.\phi_{IN} - \beta) - \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(2.\gamma)}{2\pi}.\text{sen}(3.\omega_R.t - \phi_{IN} - 2.\beta)}^{\text{Componente 3ª Ordem}} \\
 & + \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(2.\gamma)}{2\pi}.\text{sen}(5.\omega_R.t - 3.\phi_{IN} - 2.\beta) + \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(3.\gamma)}{3\pi}.\text{sen}(5.\omega_R.t - 2.\phi_{IN} - 3.\beta)}^{\text{Componente 5ª Ordem}} \quad (2.96) \\
 & - \overbrace{\frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(3.\gamma)}{3\pi}.\text{sen}(7.\omega_R.t - 4.\phi_{IN} - 3.\beta) - \frac{\sqrt{2}.D.i_{O_RMS}.\text{sen}(4.\gamma)}{4\pi}.\text{sen}(7.\omega_R.t - 3.\phi_{IN} - 4.\beta)}^{\text{Componente 7ª Ordem}} \\
 & + \dots
 \end{aligned}$$

Ou seja:

$$i_{IN}(t) = \frac{\sqrt{2}.D.i_{O_RMS}}{\pi} \left\{ \left[\gamma.\text{sen}(\omega_R.t - \phi_{IN}) + \text{sen}(\gamma).\text{sen}(\omega_R.t - \beta) \right] + \sum_{n=2}^{\infty} (-1)^{(n-1)} \left[\frac{\text{sen}[(n-1)\gamma]}{(n-1)}.\text{sen}[(2.n-1)\omega_R.t - n.\phi_{IN} - (n-1)\beta] + \frac{\text{sen}(n.\gamma)}{n}.\text{sen}[(2.n-1)\omega_R.t - (n-1)\phi_{IN} - n.\beta] \right] \right\} \quad (2.97)$$

Assim, para cada múltiplo de f_R existem dois componentes com módulo e fase diferentes. Utilizando a definição de soma vetorial para calcular o módulo e a fase de cada um dos componentes harmônicos (2.98), obtém-se a equação de $i_{IN}(t)$ escrita na forma de série de Fourier (2.99):



$$\begin{cases} |I_{IN_n}| = \sqrt{(I_{IN_n1})^2 + (I_{IN_n2})^2 + 2 \cdot (I_{IN_n1}) \cdot (I_{IN_n2}) \cdot \cos(\theta_{n1} - \theta_{n2})} \\ \angle I_{IN_n} = \frac{(\theta_{n1} + \theta_{n2})}{2} \end{cases} \quad (2.98)$$

$$\begin{aligned} i_{IN}(t) = \frac{\sqrt{2} \cdot D \cdot i_{O_RMS}}{\pi} & \left\{ \left[\sqrt{\gamma^2 + \text{sen}^2 \gamma + 2 \cdot \gamma \cdot \text{sen} \gamma \cdot \cos(\phi_{IN} - \beta)} \cdot \text{sen} \left(\omega_R t - \frac{(\phi_{IN} + \beta)}{2} \right) \right] + \right. \\ & + \sum_{n=2}^{\infty} (-1)^{(n-1)} \cdot \sqrt{\left(\frac{\text{sen}[(n-1)\gamma]}{n-1} \right)^2 + \left(\frac{\text{sen}(n\gamma)}{n} \right)^2 + \frac{2 \cdot \text{sen}[(n-1)\gamma] \cdot \text{sen}(n\gamma)}{(n-1) \cdot n} \cdot \cos(\phi_{IN} - \beta)} \\ & \left. \cdot \text{sen} \left((2n-1) \cdot \left[\omega_R t - \frac{(\phi_{IN} + \beta)}{2} \right] \right) \right\} \end{aligned} \quad (2.99)$$

E calcula-se a *THD* da corrente de entrada por (2.100)

$$THDi_{IN} = \sqrt{\frac{\sum_{n=2}^{\infty} \left\{ \left(\frac{\text{sen}[(n-1)\gamma]}{n-1} \right)^2 + \left(\frac{\text{sen}(n\gamma)}{n} \right)^2 + \frac{2 \cdot \text{sen}[(n-1)\gamma] \cdot \text{sen}(n\gamma)}{(n-1) \cdot n} \cdot \cos(\phi_{IN} - \beta) \right\}}{\gamma^2 + \text{sen}^2 \gamma + 2 \cdot \gamma \cdot \text{sen} \gamma \cdot \cos(\phi_{IN} - \beta)}}} \quad (2.100)$$

As equações (2.99) e (2.100) são demasiadamente complexas, pois são funções de (D , γ , ϕ_{IN} e β). É preciso conhecer o comportamento destas variáveis para traçar o comportamento da $THDi_{IN}$ versus D .

A análise realizada até o presente momento considera a corrente de entrada isenta de harmônicas de alta frequência, oriundas de f_S . A seguir apresentam-se os critérios para dimensionamento de um filtro para a corrente de entrada. O filtro de entrada proporciona a redução dos esforços de corrente da ponte retificadora pela diminuição dos picos da corrente de entrada permitindo ainda o uso de diodos lentos para a retificação.

Na Fig. 2.33 está representado o circuito equivalente quando a ponte retificadora está conduzindo. A indutância na entrada (L_{IN}) desempenha função de filtragem, podendo ser um indutor acrescentado à entrada do retificador, ou a própria indutância da rede, dependendo do valor encontrado para L_{IN} . Note-se que o par L_{IN} - C forma um circuito ressonante, sendo adotado o critério da frequência de ressonância para seu dimensionamento. Esta deve situar-se no mínimo duas décadas acima da frequência da rede para não influenciar a amplitude e a fase da corrente de entrada nem amplificar as componentes harmônicas de f_R , e pelo menos a $1/4$ da frequência de comutação [33] para que não ocorra amplificação das harmônicas de corrente múltiplas de f_R nem de f_S .

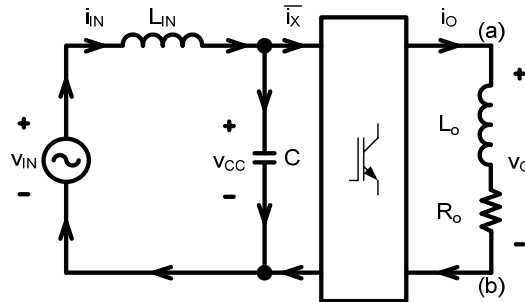


Fig. 2.33 – Circuito equivalente no modo de transferência de energia.

$$100 \cdot f_R \leq f_O \leq f_S / 4 \quad (2.101)$$

A frequência de ressonância do filtro é dada por:

$$\omega_O = \frac{1}{\sqrt{L_{IN} \cdot C}} \quad (2.102)$$

Então o valor de L_{IN} é calculado por:

$$L_{IN} = \frac{1}{C} \cdot \left(\frac{1}{2 \cdot \pi \cdot f_O} \right)^2 \quad (2.103)$$

Deve-se ressaltar que devido ao valor reduzido de C , o valor de L_{IN} pode ser muito reduzido ou mesmo não encontrar um valor que satisfaça os critérios de filtragem apresentados. Neste caso a frequência de comutação pode ser elevada se necessário para atender aos critérios, porém o maior problema reside no fato de que em muitos casos a indutância parasita da rede será muito superior ao valor encontrado para L_{IN} . Nestes casos não se faz necessário o acréscimo de um indutor externo em série com a entrada; além disso, se a frequência de ressonância for reduzida, será necessário adotar outro valor de capacitância para o barramento CC, ou então buscar uma topologia alternativa de filtragem.

2.6. Conclusões

Neste capítulo foi realizada uma descrição detalhada das etapas de operação das topologias escolhidas, considerando-se o emprego da modulação a três níveis. Na seqüência, foi feita uma análise dos esquemas de modulação propostos para as respectivas topologias obtendo-se o ganho estático das mesmas. Foi verificado inicialmente que o ganho estático de ambas as topologias é idêntico, devido ao uso da modulação unipolar. Porém na etapa de regeneração de energia, o ganho estático da topologia *HB* é diferente.



Este fato deve-se à que, apesar de a tensão de carga possuir tres níveis, a freqüência desta tensão é f_s , e não o dobro de f_s como ocorre na modulação unipolar tradicional, que foi empregada à topologia *FB*.

Posteriormente, apresentou-se uma metodologia para projeto do capacitor de barramento e as implicações que a sua escolha tem sobre o funcionamento do conversor. Em seguida, apresentou-se uma análise da *THD* da tensão e corrente de saída, bem como da corrente de entrada e sua dependência em relação aos parâmetros do circuito. Demonstra-se a possibilidade de adicionar-se uma pequena indutância na entrada do conversor a fim de filtrar as componentes harmônicas de alta freqüência, sendo necessário conviver com harmônicos de baixa ordem difíceis de serem eliminados, devido ao fato do retificador de entrada ser unidirecional.

No capítulo seguinte realizar-se-á um análise mais detalhada da estratégia de controle do conversor, tanto da malha de controle *feedforward* empregada para corrigir os efeitos da distorção da tensão do barramento CC na carga, como da malha de controle da tensão eficaz de saída.

3. ESTRATÉGIA DE CONTROLE

Toda a análise da estrutura de potência realizada no Capítulo 2 considera a tensão do barramento CC idealizada como a tensão de rede retificada. Porém na prática ocorre uma distorção na tensão de barramento enquanto a ponte retificadora encontra-se bloqueada. Neste capítulo, efetua-se a modelagem do conversor, de forma progressiva, partindo das simplificações adotadas no Capítulo 2, em seguida levando-se em conta os efeitos da distorção no barramento CC, e finalmente, o modelo completo incluindo uma malha para compensar estes efeitos perante a carga, validando assim a análise anteriormente apresentada. Posteriormente, apresenta-se uma metodologia para o controle da tensão de saída utilizando ferramentas clássicas de controle.

3.1. Modelo do Interruptor PWM

De acordo com as equações (2.14) e (2.15), o ganho estático dos conversores é o mesmo de um conversor *Buck*. A seguir analisa-se a planta com base no modelo do interruptor *PWM* desenvolvido por VORPÉRIAN [34], apresentado na Fig. 3.1.

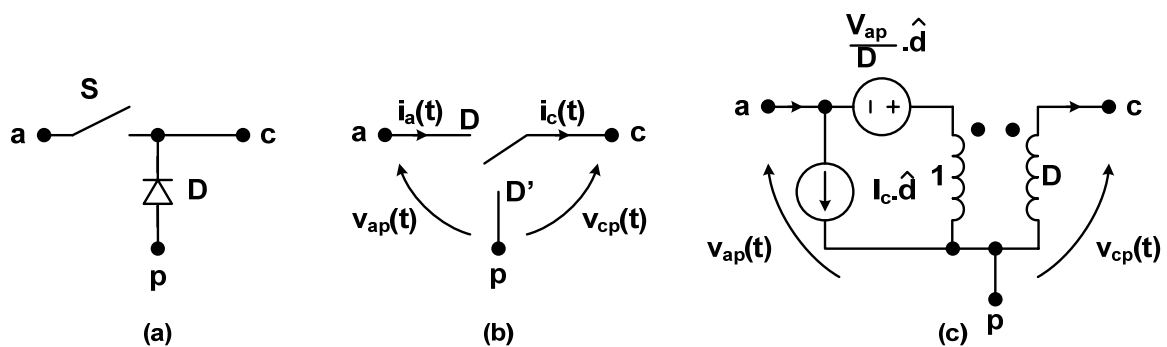


Fig. 3.1 – Interruptor controlado e não-controlado (a), interruptor PWM (b), modelo elétrico do interruptor PWM (c).

Os terminais recebem a denominação de *a* (ativo), *p* (passivo), *c* (terminal comum), formando uma célula de comutação. O interruptor ativo é controlado pela razão cíclica *D* e o passivo, ou não-controlado, apresenta uma razão cíclica complementar $D'=(1-D)$. Desconsiderando a resistências parasitas do interruptor, as grandezas médias instantâneas são:

$$\overline{i_a} = d \cdot \overline{i_c} \tag{3.1}$$



$$\overline{v_{cp}} = d \cdot \overline{v_{ap}} \quad (3.2)$$

Quando as grandezas médias são constantes, passam a ser representadas por letras maiúsculas. Pequenas perturbações no valor médio podem ser representadas pela sobreposição de um acento circunflexo (^) ao símbolo das grandezas. Aplicando uma pequena perturbação ao valor médio ([31], [34]), chega-se à (3.3) e (3.4):

$$I_a + \hat{i}_a = (D + \hat{d}) \cdot (I_c + \hat{i}_c) \quad (3.3)$$

$$V_{cp} + \hat{v}_{cp} = (D + \hat{d}) \cdot (V_{ap} + \hat{v}_{ap}) \quad (3.4)$$

Linearizando as equações, desprezando os termos de 2ª ordem ([31], [34]) obtém-se (3.5) e (3.6):

$$\begin{cases} I_a = D \cdot I_c \\ V_{cp} = D \cdot V_{ap} \end{cases} \quad (3.5)$$

$$\begin{cases} \hat{i}_a = \hat{d} \cdot I_c + D \cdot \hat{i}_c \\ \hat{v}_{cp} = \hat{d} \cdot V_{ap} + D \cdot \hat{v}_{ap} \end{cases} \quad (3.6)$$

Substituindo as grandezas acima pelas relações dadas em (3.7) a (3.10) chega-se ao modelo CC do interruptor (3.11), bem como ao modelo de pequenos sinais (3.12). Note-se que a relação estabelecida em (3.11) é semelhante às encontradas no Capítulo 2, em (2.22) e (2.23).

$$i_a = \overline{i_X} \quad (3.7)$$

$$i_c = i_O \quad (3.8)$$

$$v_{cp} = v_O \quad (3.9)$$

$$v_{ap} = v_{CC} \quad (3.10)$$

$$\begin{cases} \overline{I_X} = D \cdot I_O \\ V_O = D \cdot V_{CC} \end{cases} \quad (3.11)$$

$$\begin{cases} \hat{i}_X = \hat{d} \cdot I_O + D \cdot \hat{i}_O \\ \hat{v}_O = \hat{d} \cdot V_{CC} + D \cdot \hat{v}_{CC} \end{cases} \quad (3.12)$$

As equações (3.11) e (3.12) representam o modelo elétrico da Fig. 3.1(c). Colocando ambos os modelos (CC e de pequenos sinais) em forma de circuito elétrico e em forma de blocos, e fazendo $i_O(t)=0$, obtém-se o diagrama da Fig. 3.2:

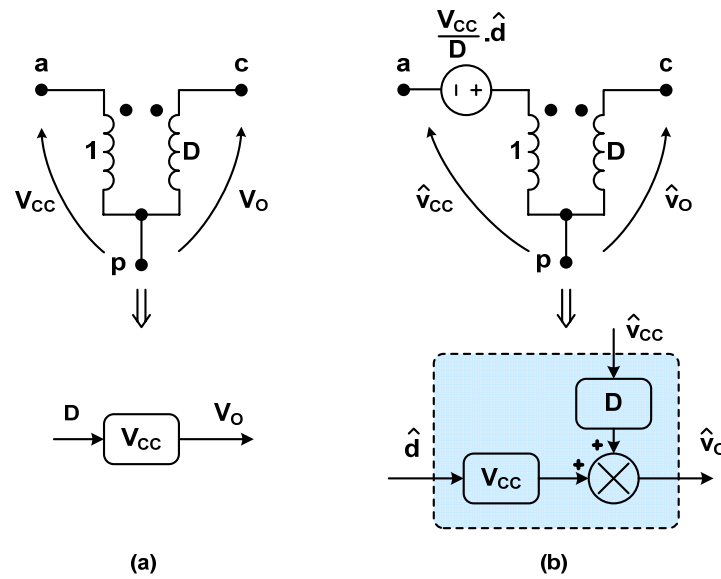


Fig. 3.2 – Interruptor PWM: modelo CC (a) e modelo de pequenos sinais (b).

RIBEIRO [35] e BADIN [36] substituem cada um dos braços do inversor por uma célula de comutação, chegando a duas possíveis configurações diferentes. Uma para quando a corrente $i_o(t)$ é positiva com os interruptores S_2 e S_3 sendo os interruptores ativos comandados pela razão cíclica D , e os diodos D_1 e D_4 os interruptores passivos comandados pela razão cíclica D' . Outra para quando $i_o(t)$ é negativa com os interruptores S_1 e S_4 sendo os interruptores ativos, e os diodos D_2 e D_3 os interruptores passivos, permutando-se a razão cíclica de comando de cada interruptor. Isto se mostrou interessante por permitir obter um circuito elétrico equivalente com dois interruptores *PWM* substituindo as células de comutação em questão, facilitando a compreensão do funcionamento. Porém esta aproximação é feita em [35] e [36] adotando-se a condição de que $D=D'=0,5$. Assim o modelo de pequenos sinais foi idealizado para um ponto de operação com $D=0,5$.

No caso deste trabalho, a razão cíclica pode ter dois pontos de operação bem distintos dependendo da tensão de entrada aplicada ao conversor. Além disso, será aplicada a modulação *PWM* retangular de acordo com a equação (2.20). Desta forma decidiu-se usar uma simplificação colocando apenas um circuito elétrico equivalente no lugar da ponte inversora. Isto será válido somente para o semiciclo positivo e para modulação a 3 níveis, mas para outro semiciclo o funcionamento é análogo. Além disso, considera-se que $v_o(t)$ não depende da carga, então o conversor fica representado pela Fig. 3.3 (modelo CC e de pequenos sinais), para o semiciclo positivo.

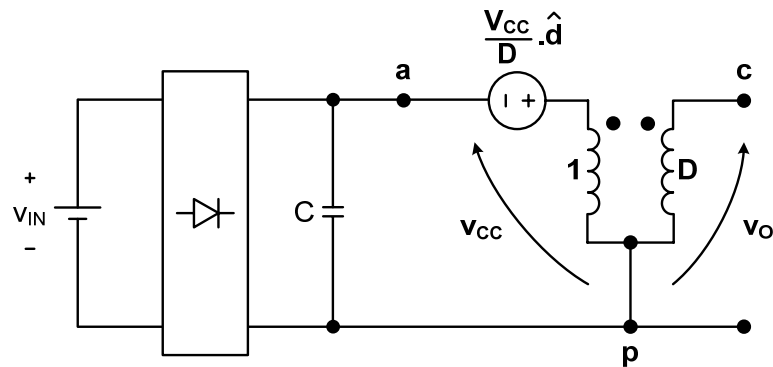


Fig. 3.3 – Circuito equivalente do conversor: modelo de pequenos sinais.

3.2. Malha de Controle *Feedforward*

Será agora analisado o efeito de perturbações provocadas na tensão do barramento CC, do ponto de vista de controle. A partir de (3.11) e (3.12), o modelo completo pode ser representado por (3.13), considerando apenas as tensões ($i_o(t)=0$).

$$V_o + \widehat{v}_o = D.V_{CC} + \widehat{d}.V_{CC} + D.\widehat{v}_{CC} \quad (3.13)$$

Considera-se que o conversor está no ponto de operação nominal quando:

$$V_{CC} = V_{IN} \quad (3.14)$$

$$\widehat{v}_{CC} = \widehat{v}_{IN} \quad (3.15)$$

Esta situação ocorre no *modo de transferência de energia* da rede para a carga. Mas durante a operação no *modo de regeneração de energia* a distorção da tensão no barramento apresenta-se como uma perturbação independente da tensão de entrada. Desta forma, obtém-se (3.16):

$$V_o + \widehat{v}_o = D.V_{IN} + \widehat{d}.V_{IN} + D.(\widehat{v}_{IN} + \widehat{v}_{CC}) \quad (3.16)$$

A equação (3.16) mostra que para uma tensão de entrada constante a tensão de saída será constante e se ocorrerem perturbações na entrada, as mesmas serão refletidas para a saída. Mas, além disso, existe uma parcela da saída que é perturbada devido a perturbações no barramento mesmo para tensão de entrada constante. Deseja-se corrigi-las perturbando a razão cíclica, o que é representado pelo termo \widehat{d} e será obtido (3.18) igualando-se (3.17) a zero.

$$\widehat{v}_o \Big|_{\widehat{v}_{IN}=0} = \widehat{d}.V_{IN} + D.\widehat{v}_{CC} = 0 \quad (3.17)$$

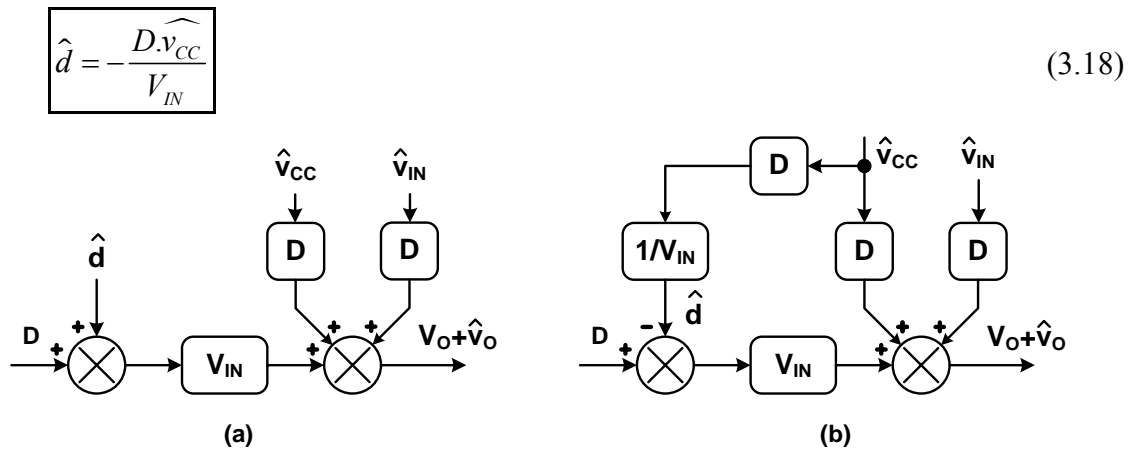


Fig. 3.4 – Modelo de pequenos sinais de $G(s)$: sem *feedforward* (a); com *feedforward* (b).

A Fig. 3.4 apresenta em diagrama de blocos as equações (3.16) e (3.18). O modelo de pequenos sinais com *feedforward* apresentado é baseado em técnicas clássicas de modelagem e controle [37], sendo bastante conhecido na literatura. Um estudo interessante sobre técnicas de compensação direta é apresentado por BATISTA [38]. Todavia, salienta-se que a tensão de entrada possui forma de onda senoidal, portanto existe uma pequena perturbação na entrada a cada período de comutação; assim, os ganhos da planta (V_{IN}) e da malha de *feedforward* ($1/V_{IN}$) variam a cada intervalo T_s . Além disso, as variáveis disponíveis para medição são v_{IN} e v_{CC} . Por estas razões é mais interessante obter um modelo de grandes sinais, que seja independente do ponto de operação.

Das equações (2.14), (2.15) e (2.21):

$$\overline{v_o(t)} = d \cdot v_{CC}(t) \quad (\text{ganho estático real}) \quad (3.19)$$

$$\overline{v_o(t)} = D_{REF} \cdot v_{IN}(t) \quad (\text{ganho estático ideal}) \quad (3.20)$$

Igualando (3.19) e (3.20):

$$d = D_{REF} \cdot \frac{v_{IN}(t)}{v_{CC}(t)}$$

(3.21)

De acordo com (3.21), dividindo-se $v_{IN}(t)$ por $v_{CC}(t)$ e multiplicando-se pela razão cíclica de referência (D_{REF}), d permanece constante e igual a D_{REF} enquanto $v_{CC}(t)$ for igual a $v_{IN}(t)$. Quando $v_{CC}(t) > v_{IN}(t)$, o resultado da divisão torna-se inferior à unidade, e há uma redução na razão cíclica inversamente proporcional ao aumento de $v_{CC}(t)$. A partir da Fig. 3.5, e utilizando o conceito de limites e derivadas [39], pode-se mostrar que a relação de proporcionalidade encontrada vale para qualquer ponto de operação.

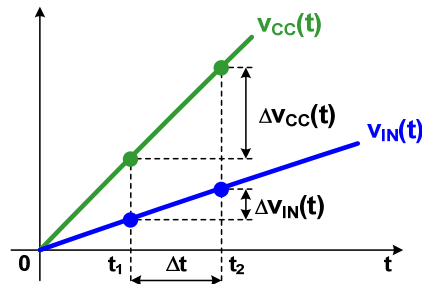


Fig. 3.5 – Detalhe das tensões v_{IN} e v_{CC} .

Definindo:

$$\begin{cases} x_1(t) = v_{IN}(t) \\ x_2(t) = v_{CC}(t) \end{cases} \quad (3.22)$$

$$x_1(t) = p \cdot x_2(t) \quad (3.23)$$

Onde p é a relação de proporcionalidade $v_{IN}(t)/v_{CC}(t)$. Então:

$$x_1'(t) = \lim_{\Delta t \rightarrow T_s} \frac{[x_1(t_1 + \Delta t) - x_1(t_1)]}{\Delta t} = \frac{\Delta v_{IN}(t)}{T_s} = \frac{dv_{IN}(t)}{dt} \quad (3.24)$$

$$x_2'(t) = \lim_{\Delta t \rightarrow T_s} \frac{[x_2(t_1 + \Delta t) - x_2(t_1)]}{\Delta t} = \frac{\Delta v_{CC}(t)}{T_s} = \frac{dv_{CC}(t)}{dt} \quad (3.25)$$

As equações (3.24) e (3.25) representam a variação das tensões $v_{IN}(t)$ e $v_{CC}(t)$ em um período de comutação. Para que (3.21) e (3.23) sejam verdadeiras, p deve variar a cada período de comutação, de forma que (3.26) seja verdadeira.

$$\frac{dv_{IN}(t)}{dt} - \frac{d[p \cdot v_{CC}(t)]}{dt} = 0 \quad (3.26)$$

Aplicando derivadas parciais:

$$\frac{d}{dt}[p \cdot v_{CC}(t)] = p \cdot \frac{\partial v_{CC}(t)}{\partial t} - v_{CC}(t) \cdot \frac{\partial p}{\partial t} \quad (3.27)$$

$$\frac{d}{dt}[p \cdot v_{CC}(t)] = \frac{v_{IN}(t)}{v_{CC}(t)} \cdot \frac{\partial v_{CC}(t)}{\partial t} - v_{CC}(t) \cdot \frac{\partial}{\partial t} \left[\frac{v_{IN}(t)}{v_{CC}(t)} \right] \quad (3.28)$$

Manipulando (3.28), chega-se à (3.29) e comprova-se que (3.26) é verdadeira.

$$\frac{d}{dt}[p \cdot v_{CC}(t)] = \frac{dv_{IN}(t)}{dt} \quad (3.29)$$

Desta maneira, consegue-se compensar a distorção ocorrida na tensão do barramento, obtendo-se a componente fundamental de tensão na saída e a corrente de carga

puramente senoidais. A malha de controle utilizada, que é similar a que foi proposta por KRAGH [21], é vista na Fig. 3.6.

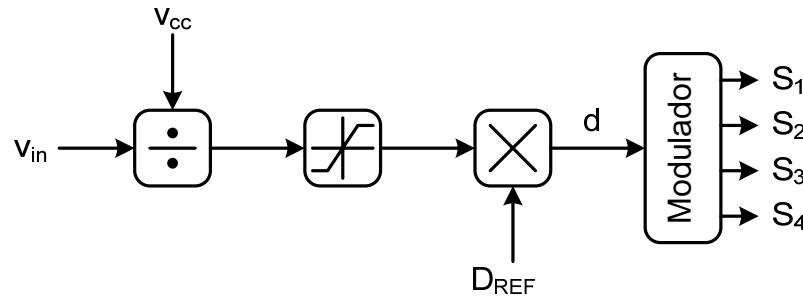


Fig. 3.6 – Malha de controle *feedforward* (grandes sinais).

O bloco de saturação serve para limitar o resultado da operação de divisão na proximidade de zero de $v_{CC}(t)$. Além disso, tomando-se o valor absoluto de $v_{IN}(t)$, obtém-se uma razão cíclica positiva no semiciclo positivo da rede, e negativa no semiciclo negativo da rede, dispensando-se a adição de um detector de sinais à malha de controle, conforme havia sido proposto por KRAGH em [21]. A Fig. 3.7 apresenta um comparativo entre as formas de onda das grandezas envolvidas, sem a malha *feedforward* e com a mesma:

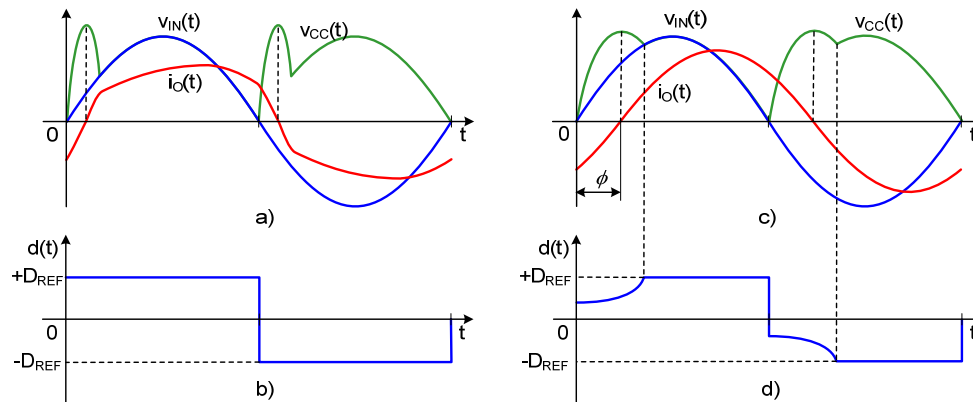


Fig. 3.7 – Tensões e correntes no conversor e razão cíclica referência: sem malha *feedforward* (a) e (b); com malha *feedforward* (c) e (d).

Estas características tornam interessante a utilização da topologia em ponte completa (*FB*) apresentada no Capítulo 2, quando utilizando controle analógico aliado à modulação a três níveis. Para modulação a dois níveis este esquema de modulação necessita o uso de fontes simétricas, mas dispensa o uso de um detector de sinais. Em contrapartida, este método não pode ser empregado com a topologia *HB* devido à característica da modulação, pois a tensão de saída apresenta três níveis de tensão na carga mas a frequência aplicada é a própria frequência de comutação e não o dobro, como foi explicado anteriormente. Isto faz com que o ganho estático seja diferente daquele



determinado na equação (2.15) quando o conversor *HB* encontra-se no *modo de regeneração de energia*. Para esta estrutura, só é possível o uso do esquema proposto por KRAGH [21], que TOMASELLI [5] sugeriu.

Será explorada a partir deste ponto do trabalho a implementação de um controle analógico aplicando modulação a tres níveis tradicional. A topologia a ser considerada será a primeira que foi apresentada: inversor em ponte completa (*FB*).

3.3. Controle da Tensão Eficaz de Saída

Nas seções anteriores foram estabelecidos os modelos da planta e de uma malha utilizada para compensar as distorções de tensão anteriormente explanadas. A malha *feedforward* é uma malha rápida, que age sobre os valores médios instantâneos em um período de comutação. Da forma como foi apresentada, ela garantirá que a forma da tensão fundamental da saída (desprezando-se as harmônicas de comutação) seja a mesma da tensão de entrada do conversor. O próximo passo é controlar o valor eficaz da tensão de saída, uma vez que esteja garantido que a mesma seja senoidal. Isto implica no uso de uma malha de controle lenta sem prejuízo do funcionamento do conversor. Como a carga a ser alimentada é um motor, os transitórios mecânicos do mesmo são muito mais lentos que os transitórios elétricos.

Então, as tensões e correntes envolvidas na malha de controle passam a ser representadas por seus valores eficazes a partir deste momento. A malha *feedforward* será tratada como um ganho unitário, não interferindo no controle do valor eficaz, e o modelo da planta já foi obtido na seção 3.1.

3.3.1. Ganho do Modulador PWM

O ganho do modulador PWM já foi obtido na seção 2.2.1, sendo:

$$\boxed{\frac{d(s)}{u_c(s)} = G_{PWM}(s) = \frac{1}{V_T}} \quad (3.30)$$

3.3.2. Filtro Passa Baixa na Malha Feedforward

A Fig. 3.5 apresenta um detalhe da evolução das tensões $v_{IN}(t)$ e $v_{CC}(t)$ após a passagem por zero. Salienta-se a existência de uma ondulação na tensão $v_{CC}(t)$ que foi desprezada até o momento, levando-se em conta que $\Delta v_{CC}(t) \ll v_{CC}(t)$. Próximo de zero,

porém, esta afirmação não é válida e $\Delta v_{CC}(t)$ provoca ondulações no sinal d ; este efeito é minimizado acrescentando-se um filtro passa baixas na saída do bloco divisor/multiplicador visto na Fig. 3.6, utilizando a configuração Filtro Passa Baixas não inversor apresentado na Fig. 3.8. A sua função de transferência é obtida a seguir.

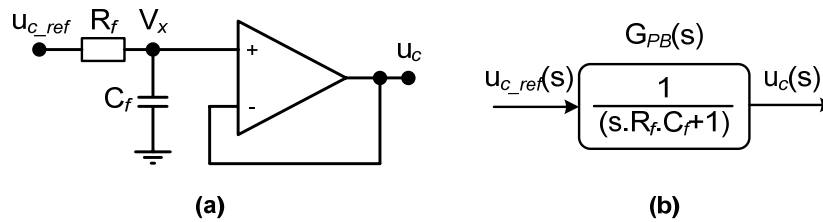


Fig. 3.8 – Filtro PB não-inversor (a); ganho do filtro (b).

$$u_{C_REF}(s) \cdot \frac{(1/s \cdot C_f)}{R_f + (1/s \cdot C_f)} = V_x(s) = u_C(s) \quad (3.31)$$

Com algumas manipulações:

$$G_{PB}(s) = \frac{u_C(s)}{u_{C_REF}(s)} = \frac{1}{(s \cdot R_f \cdot C_f + 1)} \quad (3.32)$$

Onde:

$$G_{PB}(0) = 1 \quad (\text{ganho estático}) \quad (3.33)$$

$$f_{P_PB} = \frac{1}{2 \cdot \pi \cdot R_f \cdot C_f} \quad (\text{frequência de corte}) \quad (3.34)$$

3.3.3. Medidor da Tensão de Saída

A tensão $v_O(t)$ é comutada e seu valor médio instantâneo $\overline{v_O(t)} = v_{O_1}(t)$ varia senoidalmente, sendo esta a componente cujo valor eficaz se tem interesse em controlar. Deseja-se medir $v_{O_1}(t)$ obtendo-se um sinal referenciado ao ponto comum do conversor, a partir dos pontos (a) e (b) da ponte inversora de saída (ver Fig. 2.1). Pode-se usar um sensor de tensão de efeito Hall, ou então efetuar a medida através de circuitos eletrônicos utilizando amplificadores operacionais. Preferiu-se a segunda opção, pelo seu menor custo.

A configuração utilizada para esta função é o amplificador diferencial com Filtro Passa Baixas simétrico, apresentado na Fig. 3.9. A partir da mesma, obtém-se a função de transferência do medidor:

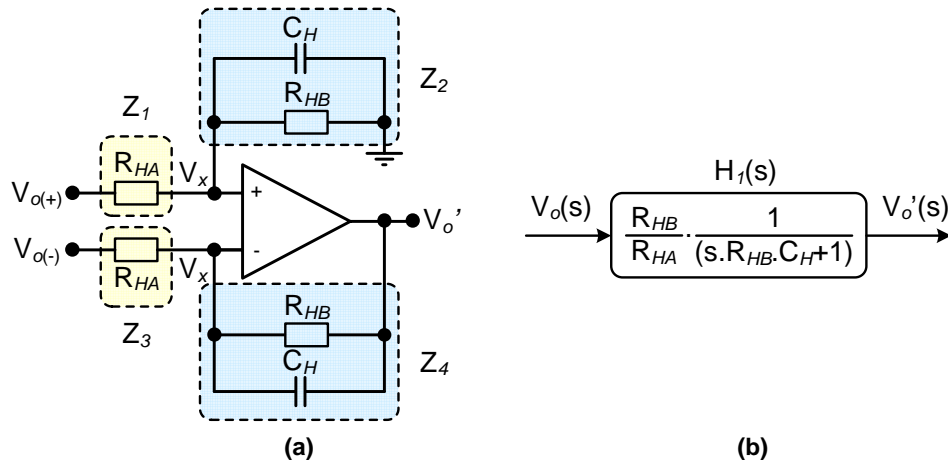


Fig. 3.9 – Medidor de $v_o(t)$: filtro PB simétrico diferencial (a); ganho do medidor (b).

$$\frac{V_{O(+)} - V_x}{Z_1} = \frac{V_x}{Z_2} \quad (3.35)$$

$$\frac{V_{O(-)} - V_x}{Z_3} = \frac{V_x - V_{O'}}{Z_4} \quad (3.36)$$

Isolando V_x em (3.35) e (3.36), manipulando as equações chega-se à (3.37):

$$V_{O'} = V_{O(+)} \cdot \left[\frac{Z_2}{Z_3} \cdot \frac{(Z_3 + Z_4)}{(Z_1 + Z_2)} \right] - V_{O(-)} \cdot \left(\frac{Z_4}{Z_3} \right) \quad (3.37)$$

Sabe-se que $Z_1 = Z_3$ e $Z_2 = Z_4$. Efetuando esta simplificação e substituindo o valor de Z_1 e Z_2 pelos componentes do circuito, encontra-se o ganho do medidor.

$$\frac{V_{O'}}{V_{O(+)} - V_{O(-)}} = H_1(s) = \frac{R_{HB}}{R_{HA}} \cdot \frac{1}{(s \cdot R_{HB} \cdot C_H + 1)} \quad (3.38)$$

Onde:

$$H_1(0) = \frac{R_{HB}}{R_{HA}} \quad (\text{ganho estático}) \quad (3.39)$$

$$f_{P_{H1}} = \frac{1}{2 \cdot \pi \cdot R_{HB} \cdot C_H} \quad (\text{frequência de corte}) \quad (3.40)$$

Deve-se ajustar a frequência do pólo do filtro (frequência de corte) para filtrar as harmônicas de comutação, obtendo uma senóide com amplitude definida por (3.39).

3.3.4. Detector de Valor Eficaz

O circuito de detecção de valor eficaz deve ser implementado para se extrair apenas uma componente contínua proporcional ao valor eficaz do sinal de entrada. Emprega-se

assim um Conversor *RMS-TO-DC*. Este circuito é abordado com mais detalhes no Apêndice I.

3.3.5. Filtro de Referência (Soft-Start)

Será utilizado um circuito para proporcionar uma partida progressiva (*soft-start*) da tensão de saída do conversor, evitando sobre-sinal. Além disso, a carga a ser alimentada (no caso um motor) apresenta transitórios de corrente elevados quando se aplica um degrau de tensão, o que se constitui em mais uma razão para se elevar lentamente a tensão.

O circuito de *soft-start* pode ser tratado, do ponto de vista do controle, como um filtro de referência [37]. A Fig. 3.10 apresenta o circuito utilizado para realizar esta função baseado em [33] e sua função de transferência é dada pela equação (3.41).

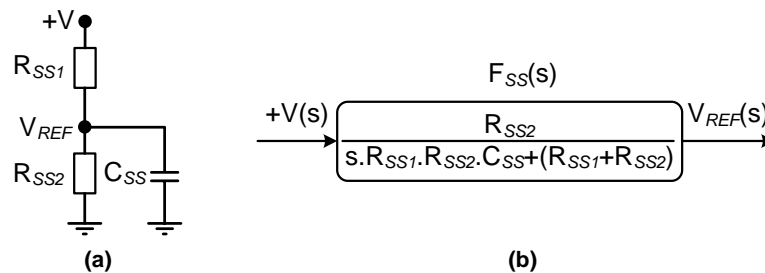


Fig. 3.10 – Circuito de *Soft-Start* (a); ganho do filtro (b).

$$\frac{V_{REF}}{+V} = F_{SS}(s) = \frac{R_{SS2}}{(R_{SS1} + R_{SS2})} \cdot \frac{1}{\left[\frac{s \cdot R_{SS1} \cdot R_{SS2} \cdot C_{SS}}{(R_{SS1} + R_{SS2})} + 1 \right]} \quad (3.41)$$

Onde:

$$F_{SS}(0) = \frac{R_{SS2}}{(R_{SS1} + R_{SS2})} \quad (\text{ganho estático}) \quad (3.42)$$

$$f_{P_SS} = \frac{(R_{SS1} + R_{SS2})}{2 \cdot \pi \cdot R_{SS1} \cdot R_{SS2} \cdot C_{SS}} \quad (\text{frequência de corte}) \quad (3.43)$$

A tensão $+V$ é uma fonte de alimentação a partir da qual se deseja gerar uma tensão de referência fixa V_{REF} . O valor será ajustado de acordo com a equação (3.42), e o tempo de partida será controlado pelo capacitor a ser determinado de acordo com (3.43).

3.3.6. Compensador

Uma vez determinados todos os elementos que compõem a malha de controle e realimentação de sinais, deve-se escolher uma estrutura para o controle da tensão eficaz.



Como será empregada uma malha de controle lenta, destacam-se duas topologias de compensadores: Integrador e Proporcional Integral. A primeira apresenta um erro nulo em regime permanente, enquanto que a segunda apresenta um erro estático constante cujo valor depende do ganho em baixas frequências (abaixo da frequência de corte do compensador). Devem-se considerar questões de implementação prática também:

- O conversor é do tipo *Buck*, portanto a tensão de saída será sempre menor ou igual à de alimentação.
- Existem dois pontos de operação distintos, para quando o conversor é alimentado em 110V ou em 220V, e a tensão de saída (teórica) desejada é 110V.
- As perdas do conversor podem influir, causando uma redução do ganho estático ideal da planta, resultando em tensões inferiores ao desejado na saída.
- O compensador deverá ser estável para ambos os pontos de operação.

Prevendo-se o efeito das perdas no inversor, o sistema poderia ser levado à instabilidade quando utilizasse um compensador integrador pela possibilidade de nunca se obter erro nulo. Já a característica do compensador PI admitir um erro residual na saída torna-se interessante neste caso; por esta razão, esta é a topologia escolhida. A Fig. 3.11 apresenta esta configuração e sua função de transferência:

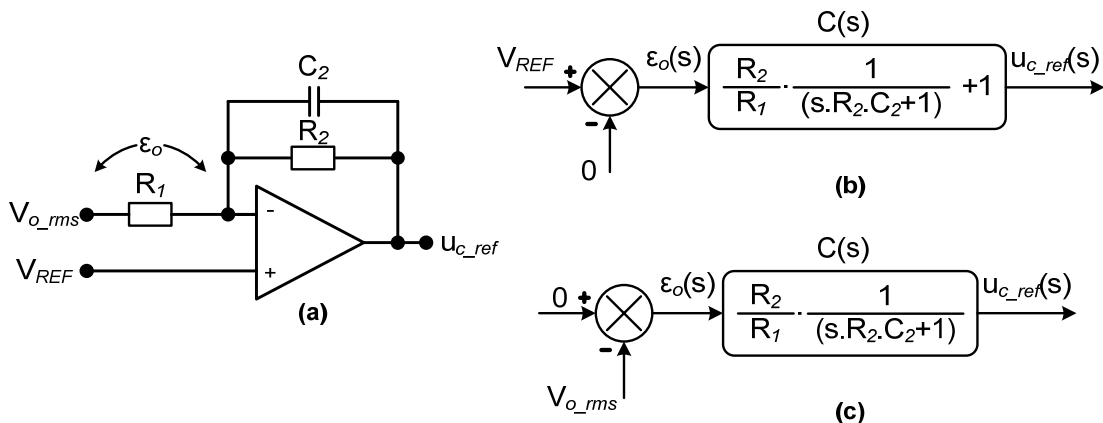


Fig. 3.11 – Compensador PI assimétrico (a); ganhos (b) e (c).

Fazendo $v_{O_RMS}'=0$:

$$\boxed{\frac{u_{C_REF}}{V_{REF}} \Big|_{v_{O_RMS}'=0} = C_{(+)}(s) = \frac{u_{C_REF}}{\epsilon_O} = \frac{R_2}{R_1} \cdot \frac{1}{(s \cdot R_2 \cdot C_2 + 1)} + 1} \quad (3.44)$$

Onde:

$$C_{(+)}(0) = \frac{R_2}{R_1} + 1 \quad (\text{ganho estático da entrada não-inversora}) \quad (3.45)$$

Fazendo $V_{REF}=0$:

$$\frac{u_{C_REF}}{V_{O_RMS}} \Big|_{V_{REF}=0} = C_{(-)}(s) = \frac{u_{C_REF}}{\varepsilon_O} = -\frac{R_2}{R_1} \cdot \frac{1}{(s.R_2.C_2 + 1)} \quad (3.46)$$

Onde:

$$C_{(-)}(0) = -\frac{R_2}{R_1} \quad (\text{ganho estático da entrada inversora}) \quad (3.47)$$

A frequência de corte (frequência do pólo) é a mesma para os dois casos:

$$f_P = \frac{1}{2.\pi.R_2.C_2} \quad (\text{frequência de corte}) \quad (3.48)$$

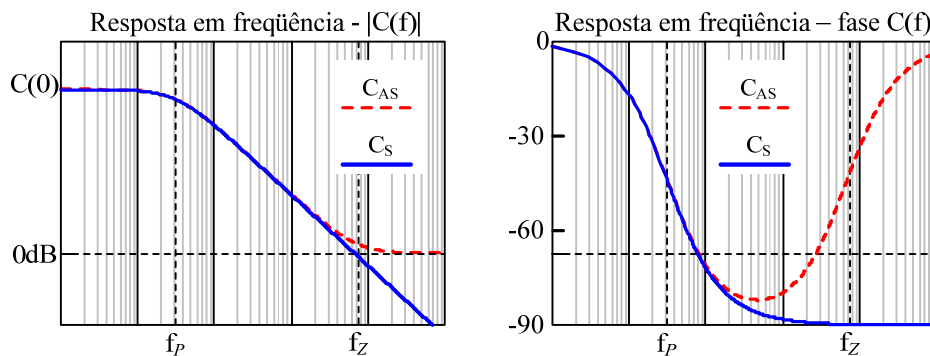


Fig. 3.12 – Diagrama de Bode: módulo e fase de C_{AS} e de C_S .

Como se observa a assimetria da topologia empregada provoca também uma assimetria nas funções de transferência de acordo com a entrada analisada. Os diagramas de Bode de módulo e fase de ambas são apresentados na Fig. 3.12. O ganho estático do compensador será elevado para se obter um erro estático reduzido, o que faz com que a parcela dependente da frequência seja muito superior a unidade para $f < f_P$, diminuindo a influência da parcela independente da frequência. Observa-se que a curva ideal é C_S (Compensador Simétrico) que é vista pela entrada inversora do compensador ($C_{(-)}(s)$ dada pela equação (3.46)) em que o módulo do sinal de saída para $f > f_P$ cai a -20dB/década e a fase tende a -90° . A curva C_{AS} (Compensador Assimétrico) é a da entrada não-inversora, dada pela equação (3.44) e tem comportamento similar para $f < f_P$ devido ao elevado ganho estático, como foi citado anteriormente. Já para $f > f_P$, seu comportamento se distancia pois o módulo tende a 0dB , e a fase do sinal de saída tende a retornar a 0° , o que se traduz como o efeito de um zero na frequência f_Z ; na prática a localização de f_Z dependerá do ganho



estático e do ajuste de f_p . Este efeito pode ser crítico se houver ruídos em frequências elevadas, por exemplo, na frequência de comutação, uma vez que o compensador não tem nenhum efeito atenuante para estas frequências.

As topologias assimétricas são desejadas quando se quer reduzir o número de componentes do circuito e/ou quando se requer minimizar o número de fontes de alimentação. Quando se faz uso de fontes simétricas, uma forma de resolver este problema é usar uma topologia simétrica, como a que está apresentada na Fig. 3.13, similar àquela utilizada como medidor de $v_O(t)$. A função de transferência passa a ser igual para ambas as entradas do circuito, sendo definida pela equação (3.49), e sua obtenção é idêntica à equação (3.38). A frequência de corte é a mesma da equação (3.48). As curvas de módulo e fase são às de C_S apresentadas na Fig. 3.12.

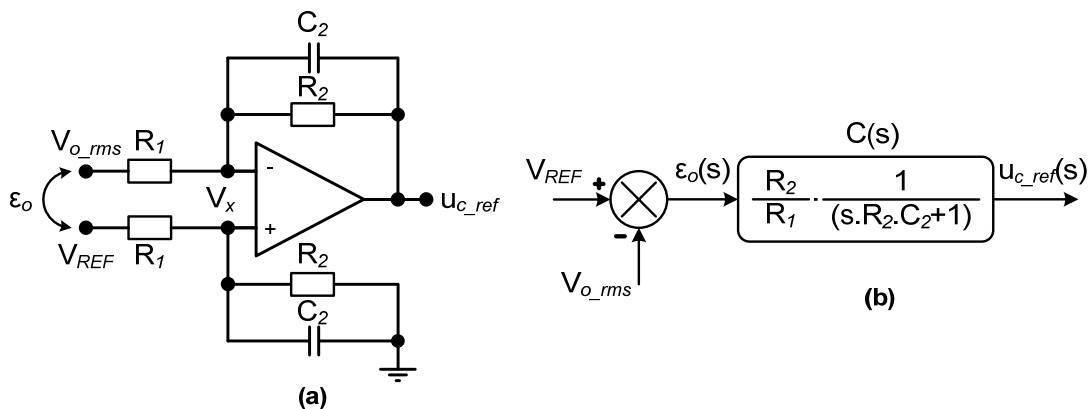


Fig. 3.13 – Compensador PI simétrico (a); ganho do compensador (b).

$$\frac{u_{C_REF}}{\varepsilon_O} = C(s) = \frac{R_2}{R_1} \cdot \frac{1}{(s \cdot R_2 \cdot C_2 + 1)} \quad (3.49)$$

Onde:

$$C(0) = \frac{R_2}{R_1} \quad (\text{ganho estático}) \quad (3.50)$$

$$\varepsilon_O(s) = V_{REF}(s) - v_{O_RMS}'(s) \quad (\text{erro}) \quad (3.51)$$

Optou-se por utilizar a configuração assimétrica para o compensador, justificando-se a escolha visto que a tensão de referência será constante e, de acordo com o explicado na seção 3.3.5, a mesma já é filtrada, sendo menos sensível a ruídos. Dentro destas considerações, a função de transferência do compensador apresentado na Fig. 3.11(a) poderá ser simplificada para a obtida na equação (3.49) correspondente a entrada inversora

e cujo diagrama de blocos é representado pela Fig. 3.13(b), sem prejuízo da estabilidade do controle.

3.4. Resultados de Simulação

Nesta seção são apresentados os resultados de simulação do estágio de controle obtidos com o PSIM6.0, a fim de validar as análises teóricas realizadas neste capítulo.

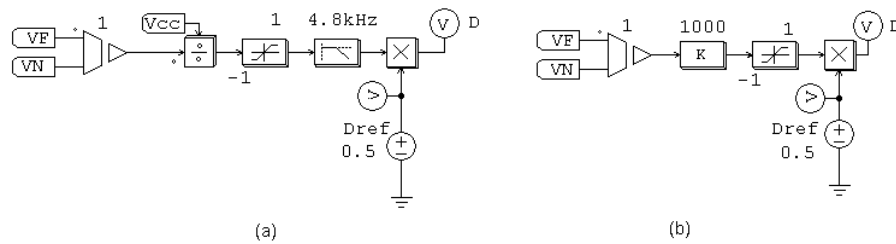


Fig. 3.14 – Modulação *RPWM*: com *feedforward* (a) e sem *feedforward* (b).

A Fig. 3.14 apresenta o circuito da malha de controle *feedforward* simulada (a), para corrigir o efeito das distorções da tensão no barramento CC sobre a carga. Os pontos v_F e v_N (tensão de fase e neutro respectivamente) estão conectados após o indutor de rede L_{IN} , diretamente à entrada da ponte retificadora, e o sensor empregado mede o valor diferencial da tensão de entrada. O bloco de saturação serve para limitar o resultado da divisão no cruzamento por zero da senóide, quando a tensão de barramento também é nula. O filtro passa baixas na saída do divisor é aquele que foi discutido na seção 3.3.2. À direita (b), foi simulada a modulação *PWM* Retangular sem a malha de controle direto (o ganho K com ajuste elevado e o saturador funcionam como o bloco detector de sinais $sign(v_{IN})$).

Na Fig. 3.15, fica clara a necessidade da malha de controle direto. As duas situações foram simuladas para a mesma condição de tensão de entrada e de carga. Quando não é empregado o controle *feedforward*, a componente fundamental da tensão aplicada à carga é distorcida, e a corrente de carga segue o mesmo formato. Na etapa de regeneração, o circuito equivalente (discutido no Capítulo 2, ver Fig. 2.21(c)) comporta-se como um circuito ressonante [40] com o amortecimento determinado pelo valor da razão cíclica. Por isto a malha *feedforward* deve ser rápida, agindo sobre as perturbações na tensão de barramento a cada período de comutação T_s , conforme foi discutido na seção 3.2.

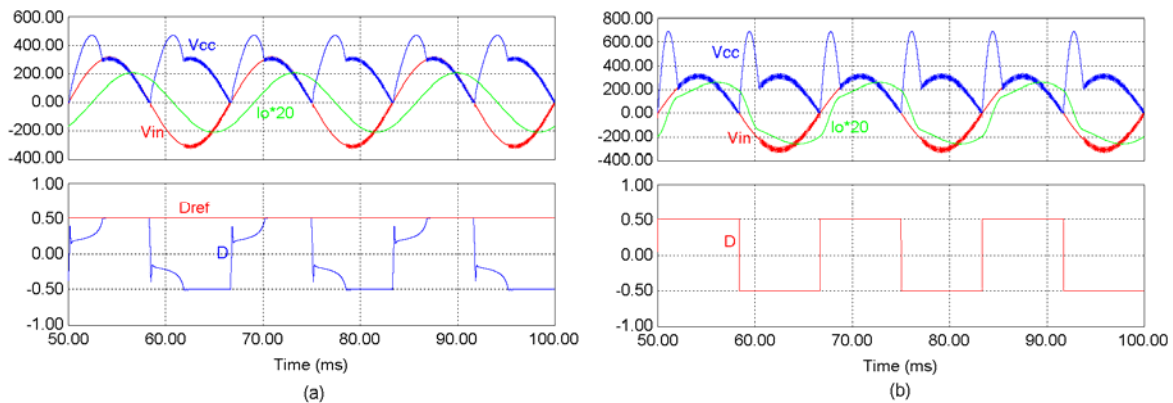


Fig. 3.15 – Tensões, correntes e razão cíclica simuladas: com *feedforward* (a) e sem (b).

Na Fig. 3.16 visualiza-se a razão cíclica D obtida com a malha de controle direto, com o emprego do filtro passa-baixas (parte superior) na saída do divisor/multiplicador e sem o mesmo, na parte inferior. Fica claro o problema dos múltiplos cruzamentos com a frequência portadora do modulador, que ficam à mercê de parâmetros intrínsecos do circuito, como as tensões de condução dos diodos retificadores por exemplo. O sinal filtrado assegura que não irão ocorrer comutações indesejadas no sistema.

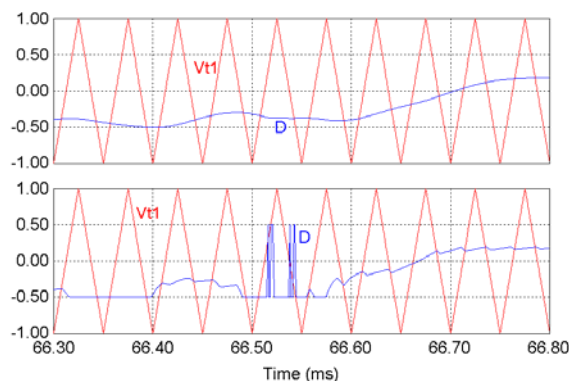


Fig. 3.16 – Detalhe da razão cíclica no cruzamento por zero.

Na Fig. 3.17 encontra-se o circuito utilizado para simulação da planta com aplicação de perturbações na tensão de entrada e na carga. O bloco H_1 é utilizado para obtenção da componente fundamental da tensão de saída ($v_{O_1}(t)$). A resposta do sistema (variáveis $v_{CC}(t)$ e $i_O(t)$) está apresentada na Fig. 3.18. Percebe-se a presença de um sobre-sinal na tensão de barramento e na corrente de saída, o que representa uma resposta subamortecida da planta em MA (Malha Aberta).

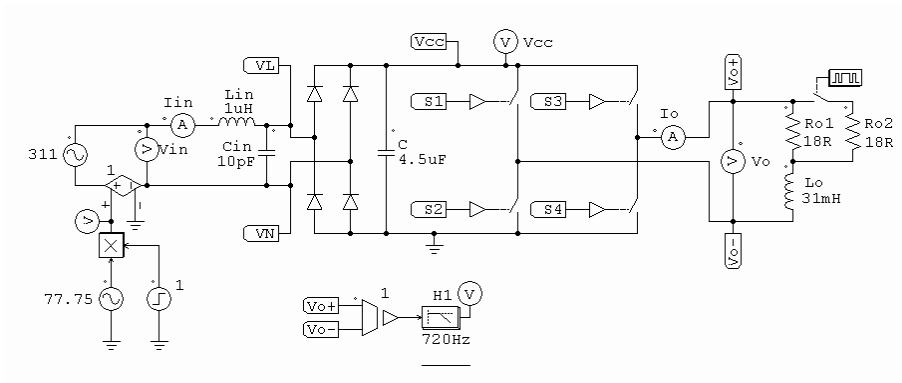


Fig. 3.17 – Circuito simulado com perturbações de entrada e de carga.

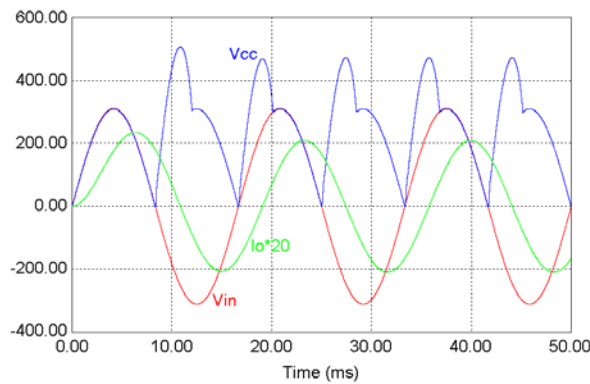


Fig. 3.18 - Simulação da planta: resposta ao degrau de entrada.

Na simulação seguinte (Fig. 3.19), tem-se a resposta à uma perturbação na entrada. Foi aplicado um degrau de tensão de $\pm 25\%$, para a mesma condição de carga ($R_O = 9\Omega$). Percebe-se que a perturbação reflete-se na saída, porém como a carga é fortemente indutiva, as variações na corrente são lentas. Além disto, como as constantes mecânicas de uma máquina de indução são muito maiores que as constantes elétricas, justifica-se o emprego de uma malha de controle lento da tensão eficaz de saída.

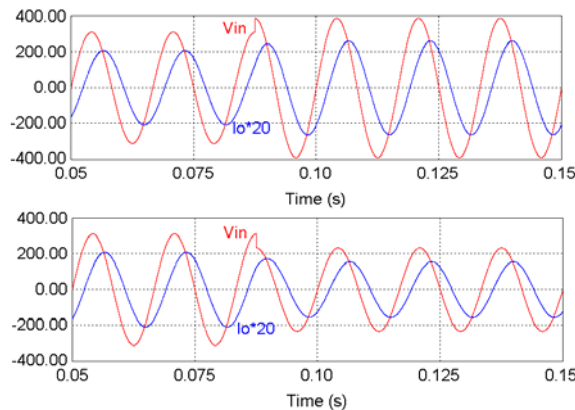


Fig. 3.19 – Simulação da planta: perturbação na entrada de +25% (superior) e -25% (inferior).



A última simulação realizada foi a aplicação de uma perturbação na carga de $\pm 50\%$ de variação (Fig. 3.20). A tensão fundamental de saída $v_{O_1}(t)$ é apresentada; percebe-se que seu valor é $110V_{RMS}$, ou seja, metade da amplitude da tensão de entrada, logo está condizendo com o ponto de operação simulado ($V_{IN_RMS} = 220V$ e $D_{REF} = 0,5$). Nota-se a existência de um pequeno atraso de $v_{O_1}(t)$ em relação à $v_{IN}(t)$, porém este atraso não é aplicado à carga, mas é ocasionado pelo filtro implementado no medidor (H_I). Como se percebe, com a variação da resistência de carga R_O a corrente de carga muda sua amplitude e também seu FD , porém a tensão de saída não é afetada por esta perturbação. Valida-se assim a análise da planta realizada pelo modelo do interruptor PWM (seção 3.1) e o circuito equivalente encontrado para o conversor (Fig. 3.3 e Fig. 3.4).

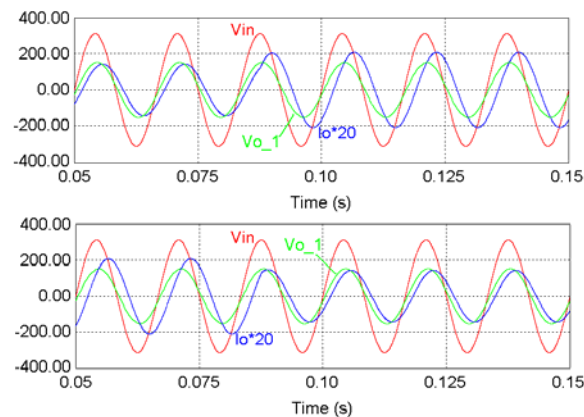


Fig. 3.20 – Simulação da planta: perturbação na carga de +50% (superior) e -50% (inferior).

3.5. Conclusões

Neste capítulo foram apresentadas as principais características do conversor do ponto de vista de controle: uma análise do funcionamento da planta foi realizada e uma metodologia para compensar as perturbações na tensão de barramento durante o *modo de regeneração de energia* através de uma malha *feedforward* foi discutida, tornando válidas as análises e simplificações realizadas no Capítulo 2.

Posteriormente, encontraram-se as funções de transferência de todos os blocos que estão envolvidos na malha de controle da tensão eficaz da saída. De forma simplificada, o diagrama de blocos da malha de controle completa empregada para controle da tensão eficaz está apresentado na Fig. 3.21.

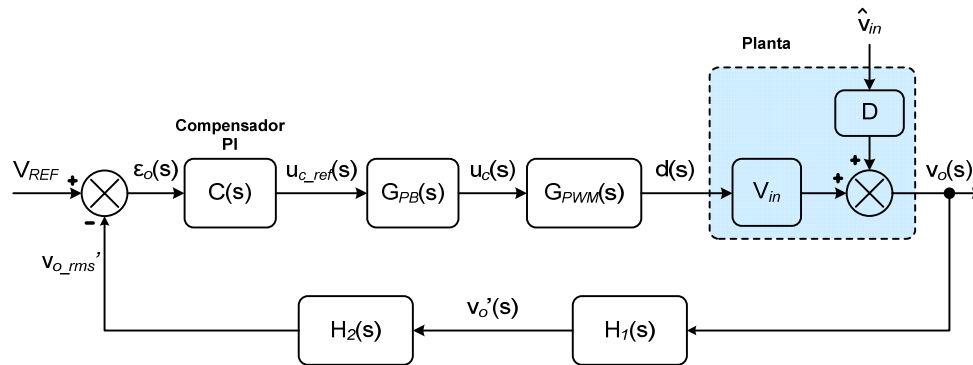


Fig. 3.21 – Diagrama de blocos da malha de controle de $v_o(t)$.

Foram realizadas simulações que comprovam a veracidade do modelo obtido para a planta e para a malha de *feedforward*. Foi também observado o efeito dos filtros G_{PB} e H_1 no sistema. O bloco H_2 (detector do valor eficaz) é abordado no Apêndice I.

No próximo capítulo será realizado o dimensionamento dos elementos dos estágios de potência e controle de um conversor, baseando-se nas análises apresentadas nos Capítulos 2 e 3. Foi escolhida a topologia *FB* (inversor em ponte completa), devido ao esquema de modulação adotado ser a modulação unipolar tradicional, em que a tensão na carga apresenta três níveis de tensão e sua frequência é o dobro da frequência de comutação. As implicações destas escolhas justificam-se de acordo com o exposto na seção 3.2.

4.METODOLOGIA E PROJETO DO CONVERSOR *BI-VOLT*

Nos Capítulos 2 e 3 foram estudadas as características das topologias propostas no Capítulo 1, bem como do controle a ser empregado. Este capítulo traz uma metodologia para o projeto de um conversor, desde seus elementos de potência, passando pelos elementos de controle, até os seus circuitos auxiliares de comando e proteção.

4.1. Especificações de Projeto

Os parâmetros de interesse para o dimensionamento dos componentes são:

- v_{IN_RMS} : tensão eficaz de entrada;
- v_{O_RMS} : tensão eficaz de saída;
- P_O : potência nominal de saída;
- f_R : frequência da rede;
- f_S : frequência de comutação;
- FD_O : fator de deslocamento da carga.

Deseja-se projetar o conversor para atender tensões de entrada diferentes (*Bi-Volt*) regulando-se a tensão de saída em uma única tensão. A carga a ser alimentada é um motor monofásico de indução destinado ao acionamento de compressores utilizados em refrigeradores, aparelhos de ar-condicionado e outras aplicações eletrodomésticas. O motor apresenta-se como uma carga dinâmica, cuja potência ativa e fator de deslocamento variam de acordo com a velocidade do mesmo, ou seja, com a variação do escorregamento e, este por sua vez, depende da carga mecânica aplicada ao eixo do motor. Existem duas situações importantes na especificação dos parâmetros de interesse, que são o regime permanente, quando se considera que o motor pode ser simplificado por um circuito RL série equivalente, e que é a situação em que o conversor irá operar a maior parte do tempo; e a partida, que apresenta condições críticas que o conversor deverá suportar.

O ideal seria obter um modelo dos parâmetros do motor de um compressor, para conhecer seu comportamento durante a partida. Porém os ensaios típicos realizados com motores de indução (rotor bloqueado e rotor a vazio) são difíceis de realizar com um



compressor, pois o motor encontra-se lacrado dentro da carcaça do compressor. Assim optou-se por especificar uma situação um pouco mais severa para o conversor suportar, supondo que a mesma ocorra na partida do motor, e considera-se que a situação em regime permanente será mais branda.

Para se ter uma idéia da faixa de potências em que a aplicação deste conversor torna-se interessante, foi realizada uma série de simulações similares às apresentadas na seção 4.5 (ver Fig. 4.29 à Fig. 4.41). Procurou-se maximizar a potência ativa de saída processada especificando FD mais baixo possível (caso mais crítico). De acordo com esta seqüência de simulações, chegou-se as especificações apresentadas na Tabela 4.1. Os fatores decisivos para a escolha da potência de saída e do FD a que o conversor deve suportar são o valor do capacitor de barramento e a máxima tensão sobre o mesmo, tendo em vista que estes fatores são determinantes para a especificação de todos os demais componentes, e influenciam diretamente no custo do conversor. A frequência de comutação foi definida em 20kHz devido à existência de comutações dissipativas que não permitem operar em frequências mais elevadas, ocasionadas pelo aumento das perdas [40].

Tabela 4.1 - Especificações do protótipo.

v_{IN_RMS}	110V-220V
v_{O_RMS}	110V/±5%
V_{CC_PK}	500V
P_O	500W
FD_O	0,6
f_R	60Hz
f_S	20kHz

Para potências de saída maiores a tensão máxima de barramento se torna muito elevada, então o conversor passa a não ser mais atrativo do ponto de vista de custo. O conversor que será projetado segundo as especificações acima pode operar em potências maiores (P_O) desde que o $\cos(\phi_o)$ da carga, ou FD_O , seja mais elevado. Esta condição é menos crítica, visto que o fator limitante é a potência aparente total que o conversor deve processar. Da mesma maneira, o conversor poderá operar com FD_O mais baixo reduzindo-se a potência ativa de saída, porém esta situação não é interessante. A razão cíclica de operação (D_{REF}) assumirá dois valores distintos de acordo com a tensão de entrada, sendo obtida pela equação (2.21). Os valores correspondentes são apresentados na Tabela 4.2.

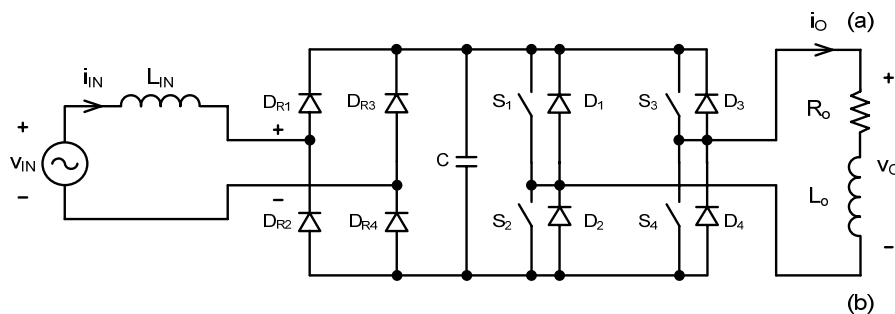
Tabela 4.2– Razão cíclica de referência (ideal).

V_{IN_RMS}	D_{REF}
110V	1,0
220V	0,5

Por fim, optou-se por um ponto de referência comum para todos os sinais, conectando o negativo do barramento CC ao ponto de referência das fontes de alimentação, denominado 0V. Isto simplificará alguns detalhes do projeto, reduzindo inclusive o custo dos circuitos.

4.2. Dimensionamento dos Elementos de Potência

O conversor é apresentado na Fig. 4.1.


Fig. 4.1 – Circuito dimensionado: estrutura de potência.

4.2.1. Capacitor de Barramento

O capacitor de barramento é o elemento crucial do projeto, devendo ser dimensionado por primeiro. Como a entrada pode ser em dupla tensão, escolhe-se a mais elevada para a determinação de C. Uma vez que o capacitor tenha sido definido, o valor máximo de tensão sobre o barramento será igual para ambas as tensões de alimentação, visto que a potência de saída será constante para uma carga constante.

Da equação (2.46) encontra-se o parâmetro A . O mesmo pode também ser obtido através do ábaco da Fig. 2.23.

$$A = \frac{V_{CC_PK}}{V_{IN_PK}} = \frac{500V}{\sqrt{2} * 220V} = 1,607 \quad (4.1)$$

Em seguida calcula-se o valor de C_{PAR} pela equação (2.47), sabendo que:

$$\phi_o = \cos^{-1}(FD_o) = \cos^{-1}(0,6) = 53,13^\circ = 0,9273rad \quad (4.2)$$



$$\bar{C} = \left(\frac{1}{A}\right)^2 \cdot (\tan\phi_o - \phi_o) = \left(\frac{1}{1,607}\right)^2 \cdot [\tan(0,9273rad) - 0,9273rad] = 0,157 \quad (4.3)$$

E o valor de C é determinado por (4.4) a partir de (2.50):

$$C = \bar{C} \cdot \frac{P_o}{2 \cdot \pi \cdot f_R \cdot v_{IN_RMS}^2} = 0,157 \cdot \frac{500W}{2 \cdot \pi \cdot 60Hz \cdot (220V)^2} = 4,5\mu F \quad (4.4)$$

Assim fica determinado o valor do capacitor do barramento. A tensão máxima sobre o capacitor (V_{CC_PK}) pode ser calculada por (4.5) e a componente de baixa frequência da corrente que circula pelo capacitor pode ser aproximada pela equação (4.6).

$$V_{CC_PK} = \sqrt{\frac{2 \cdot P_o \cdot (\tan\phi_o - \phi_o)}{\omega_R \cdot C}} = \sqrt{\frac{2 \cdot 500W \cdot [\tan(0,93) - 0,93]}{2 \cdot \pi \cdot 60Hz \cdot 4,5\mu F}} = 489,2V \quad (4.5)$$

$$i_{CC_RMS} = v_{IN_RMS} \cdot 2 \cdot \pi \cdot f_R \cdot C \quad (4.6)$$

Porém $i_{CC}(t)$ possui uma componente predominante de alta frequência. É mais apropriado determinar seu valor através de simulação. Na Tabela 4.3 verifica-se uma corrente RMS de 3,96A em 220V e uma corrente de pico de 13,36A em 110V. Contudo, a corrente eficaz no capacitor de barramento não é um fator crítico, visto que serão usados três capacitores de polipropileno conectados em paralelo, de **1,5μF/630V (EPCOS B32654A6155J)**. Os capacitores suportam os esforços a que serão submetidos.

Tabela 4.3 – Dimensionamento do capacitor de barramento.

Parâmetro	Valor Calculado		B32654A6155J (EPCOS)
	110V	220V	
C	4,5μF		(3x) 1,5μF ±3,5%
V_{CC_PK}	489,2V		630V
i_{CC_RMS}	2,57A	3,96A	-
I_{CC_PK}	13,36A	9,72A	(3x) 15A

4.2.2. Interruptores de Saída

Para modulação a dois níveis, os esforços de corrente da ponte inversora são obtidos conforme [5] através das expressões (4.7) a (4.11).

Corrente média nos interruptores:

$$\overline{I_{S_med1,2,3,4}} = \frac{I_{S_med1,2,3,4}}{I_{ref}} = \frac{D \cdot [1 - (1 - 2D) \cdot \cos\phi_o]}{2\pi} \quad (4.7)$$

Corrente eficaz nos interruptores:

$$\frac{\overline{\overline{I_{S_RMS1,2,3,4}}}}{I_{ref}} = \frac{I_{S_RMS1,2,3,4}}{I_{ref}} = \frac{D}{2} \sqrt{D + (1-2D) \cdot \left(\frac{\phi_o}{\pi} - \frac{\text{sen}(2 \cdot \phi_o)}{2 \cdot \pi} \right)} \quad (4.8)$$

Corrente média nos diodos:

$$\frac{\overline{\overline{I_{D_med1,2,3,4}}}}{I_{ref}} = \frac{I_{D_med1,2,3,4}}{I_{ref}} = \frac{D \cdot [1 + (1-2D) \cdot \text{cos} \phi_o]}{2\pi} \quad (4.9)$$

Corrente eficaz nos diodos:

$$\frac{\overline{\overline{I_{D_RMS1,2,3,4}}}}{I_{ref}} = \frac{I_{D_RMS1,2,3,4}}{I_{ref}} = \frac{D}{2} \sqrt{\frac{2D-1}{\pi} \cdot \left(\phi_o - \frac{\text{sen}(2 \cdot \phi_o)}{2} \right) + 1 - D} \quad (4.10)$$

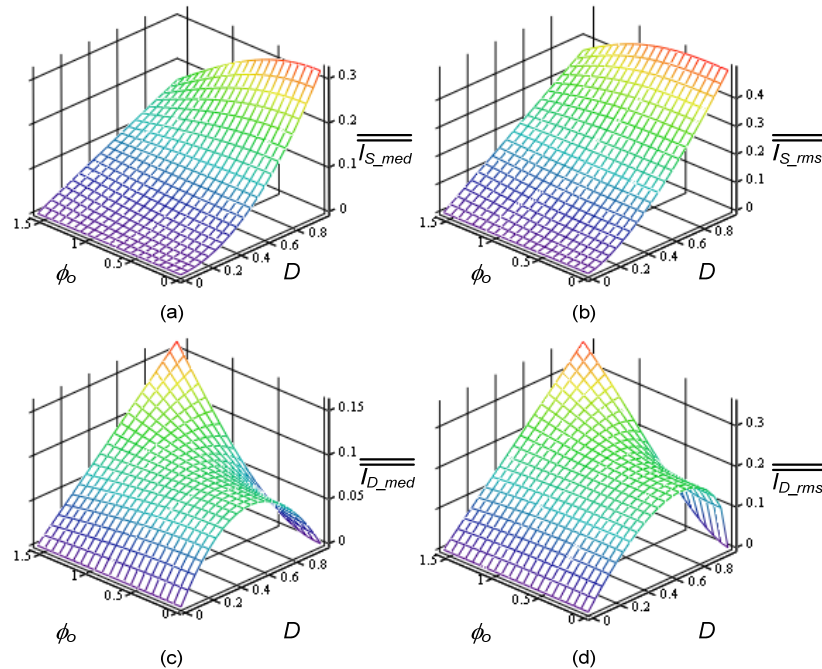


Fig. 4.2 - Corrente média e eficaz normalizadas nos interruptores S_1, S_2, S_3 e S_4 (a) e (b), e nos diodos D_1, D_2, D_3 e D_4 (c) e (d) (modulação bipolar).

Todas as correntes estão normalizadas em função de uma corrente de referência:

$$I_{ref} = \frac{V_{IN_PK}}{\sqrt{2 \left(R_o^2 + (2 \cdot \pi \cdot f_R \cdot L_o)^2 \right)}} \quad (4.11)$$

Na Fig. 4.2 traçam-se as curvas das correntes normalizadas em função da razão cíclica e do ângulo de deslocamento da fundamental da carga. Observa-se que o máximo esforço de corrente acontece para $D = 1$, para todos os valores de ϕ_o .

Foi definido anteriormente o uso da modulação a tres níveis. A Fig. 4.3 apresenta as formas de onda (teóricas) das correntes no interruptor S_3 e no diodo D_4 da ponte inversora.



Os demais interruptores e diodos apresentam formas de onda similares, apenas conduzindo em semiciclos diferentes ou em instantes diferentes do período de comutação.

Para se determinar as expressões das correntes segue-se o mesmo procedimento adotado por TOMASELLI [5], ou seja, determina-se o valor médio da corrente em um período de comutação, e em seguida no período da rede. O mesmo vale para o cálculo do valor eficaz. Assim as expressões dos esforços de corrente são calculados segundo (4.12) a (4.15).

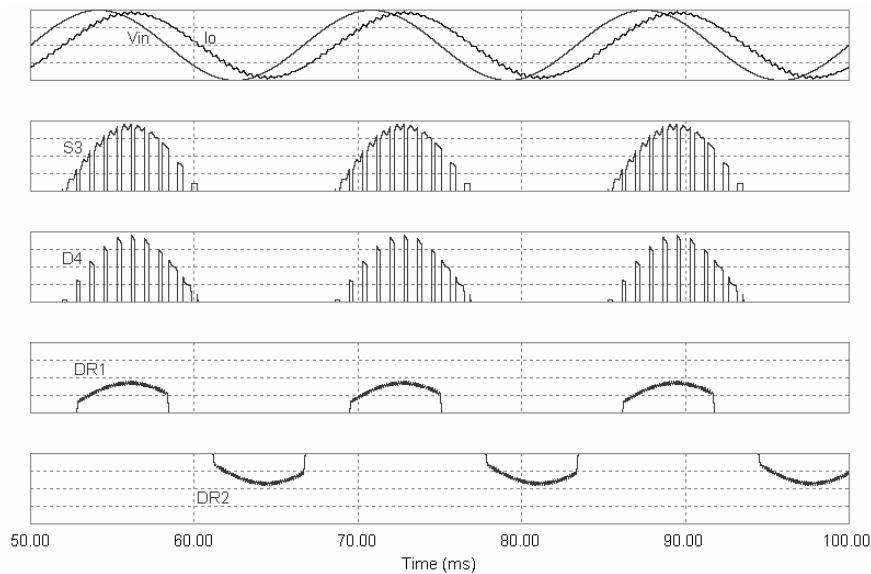


Fig. 4.3 – Forma de onda das correntes nos semicondutores (modulação unipolar).

Corrente média nos interruptores:

$$\overline{I_{S_med1,2,3,4}} = \frac{I_{S_med1,2,3,4}}{I_{ref}} = D \cdot \frac{(1 + D \cdot \cos \phi_o)}{2\pi} \quad (4.12)$$

Corrente eficaz nos interruptores:

$$\overline{I_{S_RMS1,2,3,4}} = \frac{I_{S_RMS1,2,3,4}}{I_{ref}} = \frac{D}{2} \cdot \sqrt{\frac{(1+D)}{2} - D \cdot \left(\frac{\phi_o}{\pi} - \frac{\text{sen}(2 \cdot \phi_o)}{2 \cdot \pi} \right)} \quad (4.13)$$

Corrente média nos diodos:

$$\overline{I_{D_med1,2,3,4}} = \frac{I_{D_med1,2,3,4}}{I_{ref}} = D \cdot \frac{(1 - D \cdot \cos \phi_o)}{2\pi} \quad (4.14)$$

Corrente eficaz nos diodos:

$$\overline{I_{D_RMS1,2,3,4}} = \frac{I_{D_RMS1,2,3,4}}{I_{ref}} = \frac{D}{2} \cdot \sqrt{\frac{(1-D)}{2} + D \cdot \left(\frac{\phi_o}{\pi} - \frac{\text{sen}(2 \cdot \phi_o)}{2 \cdot \pi} \right)} \quad (4.15)$$

Todas as correntes estão normalizadas em função da corrente de referência (4.11).

Traçando-se as correntes normalizadas (Fig. 4.4) em função da razão cíclica e do ângulo de deslocamento da fundamental da carga, observa-se novamente que o máximo esforço de corrente acontece para $D = 1$, para todos os valores de ϕ_o .

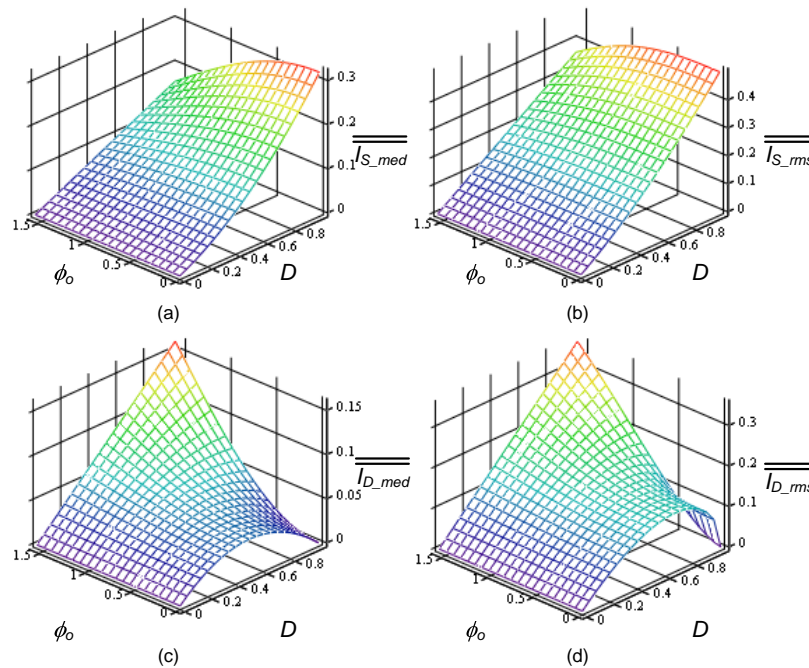


Fig. 4.4 – Corrente média e eficaz normalizadas nos interruptores S_1, S_2, S_3 e S_4 (a) e (b), e nos diodos D_1, D_2, D_3 e D_4 (c) e (d) (modulação unipolar).

O uso das expressões (4.12) a (4.15) e das curvas da Fig. 4.4 permite um cálculo otimizado dos componentes semicondutores. Todavia, durante o desenvolvimento deste trabalho, optou-se por obter valores através de simulação para o circuito em regime permanente, estipulando-se uma corrente de partida do motor de cerca de três vezes a corrente de regime, já que não se dispunha dos parâmetros do motor para simular o regime transitório. Os esforços calculados encontram-se na Tabela 4.4. Escolheu-se o transistor **MOSFET 600V/27A/ R_{DS_ON} 0,18 Ω (International Rectifier IRFP27N60K).**

O fato de se usar um transistor de 600V eleva o custo do projeto, porém optou-se por uma situação de carga crítica e, apesar dos interruptores parecerem superdimensionados eles encontram-se no limiar da região de operação segura definida pelo fabricante. Outro problema são as perdas, devido à elevação da resistência de condução no caso dos *MOSFET's*, ou das tensões de coletor-emissor em condução (V_{CE_ON}) no caso dos *IGBT's*. Comparando estes efeitos, e somando-se a complexidade dos



fenômenos de comutação dos *IGBT's* [41], especialmente o bloqueio, optou-se pela utilização do *MOSFET*, que apresenta ainda a vantagem de possuir um diodo intrínseco.

Tabela 4.4 – Dimensionamento dos interruptores.

Parâmetro	Valor Calculado		<i>IRFP27N60K</i>
	110V	220V	
I_{S_PK}	10,71A		110A
I_{S_PK}' (partida)	32,14A		
I_{S_RMS}	3,51A	3,12A	27A @ 25°C
I_{S_RMS}' (partida)	10,52A	9,36A	18A @ 100°C
I_{S_med}	1,93A	1,57A	-
I_{S_med}' (partida)	5,79A	4,7A	
I_{D_PK}	10,71A		110A
I_{D_PK}' (partida)	32,14A		
I_{D_RMS}	1,43A	2,15A	27A @ 25°C
I_{D_RMS}' (partida)	4,29A	6,44A	
I_{D_med}	0,48A	0,84	-
I_{D_med}' (partida)	1,45A	2,53A	
V_{S_PK} (V_{D_PK})	489,22V		600V
R_{DS_ON}	-		180 mΩ
V_{SD_ON}	-		1,5V

4.2.3. Retificador de Entrada

Como se observa na Fig. 4.3, a corrente que circula pelos diodos D_{R1} (D_{R4}) e D_{R2} (D_{R3}) não possui componentes na frequência de comutação, apenas na frequência da rede, devido à presença de uma pequena indutância na entrada do conversor (vista na Fig. 4.1). Conforme já foi discutido no Capítulo 2, a própria indutância da rede desempenha este papel. Este fato possibilita o uso de diodos lentos na ponte retificadora de entrada.

Observando novamente a Fig. 4.1, vê-se que cada diodo retificador conduz apenas um semiciclo da corrente de entrada. A obtenção de uma equação para corrente dos diodos torna-se inviável, visto que se deve seguir um procedimento similar aquele para a equação da corrente de entrada (2.99), sendo muito difícil e de pouca utilidade prática, devido à dependência dos parâmetros D , γ , ϕ_{IN} e β . É de interesse prático saber apenas quais são os casos mais críticos, ou seja, os maiores esforços a que o retificador será submetido.

De acordo com o exposto na seção 2.4, equações (2.23), (2.70), (2.71) e (2.72), a amplitude da corrente de entrada I_{IN_PK} é dependente diretamente, de forma simplificada,

apenas de I_{O_PK} , D e ϕ_o . Analisando as equações acima citadas, conclui-se que a amplitude da corrente de entrada será máxima para $D = 1$ para todos os valores de ϕ_o . Este comportamento foi observado anteriormente nas equações da ponte inversora (equações (4.12) a (4.15)) e na Fig. 4.4.

Optou-se pela obtenção dos esforços através de simulação do circuito em regime permanente (ver seção 4.5), estipulando uma corrente de partida do motor de cerca de três vezes a corrente de regime, já que não se dispunha dos parâmetros do motor para simulação do regime transitório. Foi escolhida uma ponte retificadora de diodos lentos de **35A_{RMS}/1400V (International Rectifier IR36MB140A)**. Analisando-se os dados da Tabela 4.5, verifica-se o superdimensionamento do retificador. Justifica-se a escolha pela preferência de se utilizar componentes disponíveis no laboratório. O ideal seria o critério técnico/econômico.

Tabela 4.5 – Dimensionamento da ponte retificadora.

Parâmetro	Valor Simulado		IR36MB140A
	110V	220V	
I_{DR_PK}	10,59A	5,11A	500A @ 60Hz
I_{DR_RMS}	4,61A	2,42A	35A @ 55°C
I_{DR_med}	2,3A	1,2A	-
V_{DR_PK}	594,54	741,26V	1400V
V_{TO}	-	-	0,74V
r_T	-	-	5,5mΩ

Todos os esforços obtidos encontram-se na Tabela 4.6, em 110V e em 220V, para três diferentes pontos de operação. Na coluna central, aparecem os valores obtidos para as condições nominais especificadas na Tabela 4.1. Na coluna da esquerda, estão os esforços encontrados para um ponto de operação mais crítico ($\cos(\phi_o)=0,52$) que estão além do que os componentes escolhidos suportam, segundo os catálogos dos fabricantes. Na coluna da direita apresentam-se os esforços calculados para uma situação mais branda ($\cos(\phi_o)=0,85$), que pode ser adotada para a carga em regime permanente. Todos os casos são para potência nominal especificada na Tabela 4.1. Por fim, apresenta(m)-se a(s) equação(ões) utilizada(s) ou, se o dado foi especificado ou obtido por simulação. Simulou-se apenas no ponto de operação especificado na Tabela 4.1.

Tabela 4.6 – Esforços nos componentes⁶.

v_{IN_RMS} (V)		110			220			Observação
FD_O		0,52	0,6	0,85	0,52	0,6	0,85	Especificação
P_O (W)		500	500	500	500	500	500	Especificação
$FD_O (\cos(\phi_o))$		0,52	0,60	0,85	0,52	0,60	0,85	Especificação
$v_{O_I_RMS}$ (V)		110	110	110	110	110	110	Especificação
S_O (VA)		962	833	588	962	833	588	EQ. (2.56)
i_{O_RMS} (A)		8,74	7,58	5,35	8,74	7,58	5,35	EQ. (2.44)
I_{O_PK} (A)		12,36	10,71	7,56	12,36	10,71	7,56	EQ. (2.35)
D_{REF}		1,00	1,00	1,00	0,50	0,50	0,50	EQ. (2.21)
ϕ_o (rad)		1,02	0,93	0,55	1,02	0,93	0,55	EQ. (2.49)
ϕ_o (°)		58,67	53,13	31,79	58,67	53,13	31,79	EQ. (2.49)
R_O (Ω)		6,54	8,71	17,48	6,54	8,71	17,48	EQ. (2.37)
L_O (mH)		28,51	30,81	28,74	28,51	30,81	28,74	EQ. (2.38)
Capacitor	C (μF) ⁷	4,5	4,5	4,5	4,5	4,5	4,5	EQ's. (4.3)/(4.4)
	V_{CC_PK} (V)	603,89	489,2	195,6	603,89	489,2	195,6	EQ. (4.5)
	i_{CC_RMS} (A) ⁸	0,19	0,19	0,19	0,37	0,37	0,37	EQ. (4.6)
	I_{CC_PK} (A) ⁸	0,26	0,26	0,26	0,53	0,53	0,53	$I_{CC_PK} = \sqrt{2} \cdot i_{CC_RMS}$
	i_{CC_RMS} (A) ⁹	-	2,57	-	-	3,96	-	Simulação
	I_{CC_PK} (A) ⁹	-	13,36	-	-	9,72	-	Simulação
Inversor	I_{S_PK} (A)	12,36	10,71	7,56	12,36	10,71	7,56	I_{O_PK}
	I_{S_RMS} (A)	3,95	3,51	2,63	3,54	3,12	2,29	EQ. (4.13)/EQ. (4.11)
	I_{S_med} (A)	2,11	1,93	1,57	1,75	1,57	1,21	EQ. (4.12)/EQ. (4.11)
	I_{S_PK}' (A) ¹⁰	37,09	32,14	22,69	37,09	32,14	22,69	3. I_{O_PK}
	I_{S_RMS}' (A) ¹⁰	11,84	10,52	7,88	10,63	9,36	6,87	3. I_{S_RMS}
	I_{S_med}' (A) ¹⁰	6,34	5,79	4,72	5,26	4,70	3,64	3. I_{S_med}
	I_{D_PK} (A)	12,36	10,71	7,56	12,36	10,71	7,56	I_{O_PK}
	I_{D_RMS} (A)	1,88	1,43	0,49	2,56	2,15	1,38	EQ. (4.15)/EQ. (4.11)
	I_{D_med} (A)	0,67	0,48	0,13	1,03	0,84	0,49	EQ. (4.14)/EQ. (4.11)
	I_{D_PK}' (A) ¹⁰	37,09	32,14	22,69	37,09	32,14	22,69	3. I_{O_PK}
	I_{D_RMS}' (A) ¹⁰	5,63	4,29	1,48	7,67	6,44	4,15	3. I_{D_RMS}
	I_{D_med}' (A) ¹⁰	2,00	1,45	0,38	3,09	2,53	1,47	3. I_{D_med}
V_{S_PK}/V_{D_PK} (V)	603,89	489,22	195,64	603,89	489,22	195,64	V_{CC_PK}	
Retificador	I_{IN_PK} (A) ⁸	12,24	10,59	7,45	5,95	5,11	3,57	EQ. (2.23)/EQ.
	i_{IN_RMS} (A) ⁸	-	6,52	-	-	3,42	-	Simulação
	I_{DR_PK} (A) ⁸	12,24	10,59	7,45	5,95	5,11	3,57	I_{IN_PK}
	I_{DR_RMS} (A) ⁸	-	4,61	-	-	2,42	-	Simulação
	V_{DR_PK} (V)	-	594,54	-	-	741,26	-	Simulação

⁶ Não estão sendo consideradas as perdas.⁷ Capacitor calculado para $V_{CC_PK}=500V$ com $\cos(\phi_o)=0,6$ (ver Tabela 4.1e Tabela 4.3).⁸ Componentes de baixa frequência (situadas em f_R).⁹ Componentes de alta frequência (situadas em f_S).¹⁰ Valor esperado para o transitório de partida da carga.

No Apêndice III é apresentado um cálculo mais detalhado das perdas do conversor, por condução e por comutação, bem como o cálculo do rendimento teórico do conversor.

4.3. Dimensionamento dos Circuitos de Controle

No Capítulo 3 encontram-se todos os blocos que integram o sistema de controle da tensão eficaz de saída do conversor. Nesta seção, os componentes que compõe o mesmo serão determinados e por fim, o controlador.

A planta foi analisada detalhadamente na seção 3.1, sendo representada por um ganho, que é o valor eficaz da tensão de entrada. Como se trata de entrada “*Bi-Volt*”, existem dois valores distintos para a planta operar (4.16), portanto o controle deverá ser projetado de forma que seja robusto [37], ou seja, estável em ambos os casos.

$$\frac{v_{O_RMS}(s)}{d(s)} = G(s) = v_{IN_RMS} \cdot \begin{cases} G_1(s) = 110 \\ G_2(s) = 220 \end{cases} \quad (4.16)$$

4.3.1. Projeto do Modulador PWM

O circuito do modulador já é bem conhecido da literatura ([42],[43] e [44]) e foi tratado na seção 2.2.1. São dois amplificadores operacionais que comparam o sinal de controle $u_C(t)$ com duas portadoras triangulares simétricas $v_{T1}(t)$ e $v_{T2}(t)$ defasadas de 180° uma da outra. O resultado da comparação com $v_{T1}(t)$ gera o sinal de comando para o interruptor S_3 , e o da comparação com $v_{T2}(t)$ gera o sinal de comando para o interruptor S_1 . O comando dos interruptores complementares de cada braço é obtido pela inversão dos sinais, conforme visualizado na Fig. 2.18. Optou-se por gerar apenas os sinais para comando de S_1 e S_3 , e os sinais complementares serão obtidos usando um *driver* que incorpore esta função (ver seção 4.4.1). Como se trata da modulação unipolar (tres níveis), não existe, ou não se tem conhecimento de um CI dedicado para realizar a função completa do modulador; então os sinais triangulares devem ser gerados separadamente (ver seção 4.4.2) e deve-se efetuar a comparação de forma discreta.

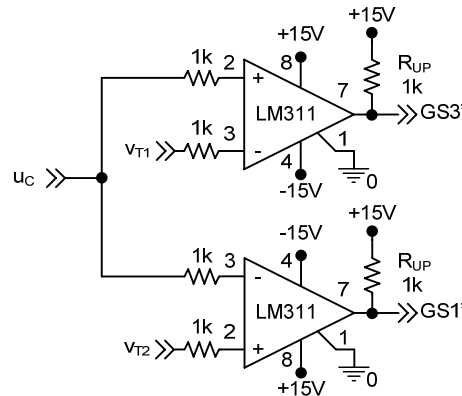


Fig. 4.5 – Modulador PWM três níveis.

Serão utilizados dois CI's **LM311** para esta função. O modulador é visto na Fig. 4.5. As principais características estão representadas na Tabela 4.7. Os resistores de “Pull-up” são necessários pois a saída é do operacional é coletor aberto. Os resistores de 1kΩ conectados a entrada servem para casamento de impedâncias, visto que os sinais $u_C(t)$, $v_{T1}(t)$ e $v_{T2}(t)$ estão conectados a outros pontos do circuito.

Tabela 4.7 – Características do LM311.

Parâmetro	Valor Projetado	LM311
V_{DD} / V_{SS}	$\pm 15V$	+5V – $\pm 15V$
I_{DD} / I_{SS}	-	+5mA / -4mA
<i>Input Voltage</i>	$\pm U_C (\pm 13V)$ e $\pm V_T (\pm 12V)$	-14,5V – 13,0V
<i>Differential Input Voltage</i>	$ U_C - V_T $	30V
t_{res}	-	200ns
G	-	106dB

O ganho do modulador PWM é dado pela equação (4.17) a partir de (3.30):

$$\frac{d(s)}{u_C(s)} = \frac{1}{V_T} = \frac{1}{12} \therefore \boxed{G_{PWM}(s) = 0,0833} \quad (4.17)$$

4.3.2. Projeto do Divisor/Multiplicador Analógico

Nos trabalhos desenvolvidos por SOUZA [42] e LINDEKE [43] foram utilizados circuitos multiplicadores analógicos **MC1595L** da **Motorola**. Estes, porém, não se adaptavam as necessidades deste projeto, especialmente a operação de divisão que necessita de precisão até próximo do cruzamento por zero das tensões $v_{IN}'(t)$ e $v_{CC}'(t)$, além de algumas desvantagens como a complexidade de configurar o circuito, a baixa

imunidade a ruídos, dentre outras. Optou-se por utilizar o CI multiplicador e divisor analógico de 4 quadrantes *AD734AN* [45] da *Analog Devices*, que se mostrou bem apropriado para as necessidades do projeto apresentando quatro entradas diferenciais em tensão (duas para multiplicação, uma para divisão, e ainda outra para soma) o que reduz o número de conexões externas a serem feitas. A principal vantagem então é a facilidade de se controlar a operação de divisão e a boa resposta obtida para entradas de até 10mV.

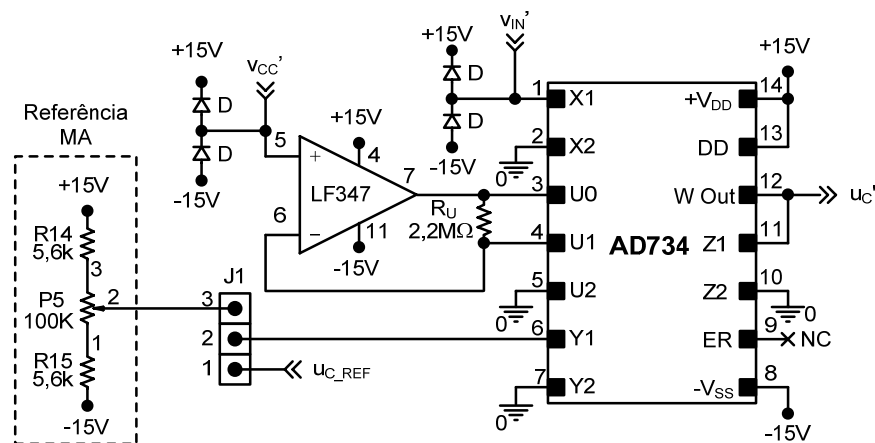


Fig. 4.6 - Circuito divisor/multiplicador analógico.

O *AD734* é visto na Fig. 4.6. A função de transferência é dada por (4.18) (ver [45]).

$$W = \left\{ \frac{(X_1 - X_2) \cdot (Y_1 - Y_2)}{(U_1 - U_2)} - (Z_1 - Z_2) \right\} \quad (4.18)$$

Uma das entradas (*X*, *Y* ou *Z*) deve ser utilizada para realimentação negativa. Para a função desejada de “Divisão pelo Controle Direto do Denominador” (*Direct Denominator Control*), a configuração apresentada na Fig. 4.6 é a sugerida pelo fabricante. O pino 13 (*Denominator Disable*¹¹) deve ser conectado à fonte de alimentação $+V_{DD}$ para habilitar a função “*Direct Denominator Control*”. O pino 9 (*ER*) é usado como referência de tensão e deve ser deixado em aberto (*Not Connected*) para usar a referência interna do CI. Quando se deseja um denominador fixo, usam-se referências externas.

A entrada *Z1* deve ser conectada à saída *W*, servindo de realimentação negativa internamente, e o termo *Z2* passa a ser somado como *offset*. Às entradas do multiplicador (*X1* e *Y1*) podem ser aplicados sinais positivos e negativos, bem como à entrada somadora (*Z2*); porém na entrada do divisor $U=U1-U2$ apenas sinais positivos podem ser aplicados,

¹¹ Quando deixado em aberto (*Not Connected*), a função “*Direct Denominator Control*” é desabilitada.



com amplitudes compreendidas entre +10mV e +10V. Como todos os sinais estão referenciados ao mesmo potencial (0V), os pinos $X2$, $Y2$, $U2$ e $Z2$ foram conectados à referência (0V). A entrada $X1$ será conectada ao sinal realimentado da tensão de entrada e a entrada $Y1$ ao sinal proveniente do compensador de tensão ($v_{IN}'(t)$ e $u_{C_REF}(t)$ respectivamente). Entre as entradas $U0$ e $U1$ existe uma queda de 0,7V correspondente à tensão de base-emissor de um transistor conectado entre esses pontos, interno ao **AD734**. Por isto, o emprego do amplificador operacional na configuração *buffer* juntamente com o resistor R_U conectado a esses pontos, gerando um potencial em $U0 = U1 + 0,7V$, o que permite uma grande precisão para sinais aplicados à entrada divisora com amplitudes muito pequenas (o fabricante recomenda o operacional *AD708* e um resistor de $2M\Omega$). Há ainda que se observar a amplitude dos sinais aplicados de forma que $X \leq 1,25U$. A entrada não inversora do operacional (que virtualmente é $U1$) será conectada ao sinal de realimentação da tensão de barramento $v_{CC}'(t)$, que é sempre positiva¹² e sempre maior ou igual à tensão de realimentação da rede $v_{IN}'(t)$. Desta forma a função de transferência do circuito (4.18) transforma-se em (4.19):

$$u_C' = \frac{v_{IN}' \cdot u_{C_REF}}{v_{CC}'} \quad (4.19)$$

Na equação (4.19) observa-se o sinal de controle $u_C'(t)$ e o sinal de referência de controle $u_{C_REF}(t)$ que é o sinal compensado enviado pelo controlador. Ambos são proporcionais aos sinais de razão cíclica $d(t)$ e razão cíclica de referência D_{REF} , portanto a equação (4.19) é proporcional à equação (3.21). Além disso, este circuito automaticamente implementa a equação (2.20) dispensando o uso de um detector de sinais, conforme foi abordado na seção 3.2, e o bloco saturador presente na Fig. 3.6 é automaticamente determinado pelos limites de operação do componente.

Outras características do **AD734AN** podem ser encontradas na Tabela 4.8.

Os diodos vistos na Fig. 4.6 são diodos de sinal e servem de proteção para as entradas do **AD734**, grampeando os sinais $v_{IN}'(t)$ e $v_{CC}'(t)$ no nível das fontes de alimentação $+V_{DD}$ e $-V_{SS}$. O *jumper* J1 serve para selecionar a referência de Malha

¹² Caso fosse necessário aplicar um sinal negativo (e somente negativo), dever-se-ia aterrar a entrada não inversora do operacional e aplicar o sinal à $U2$.

Fechada (MF) que é o sinal $u_{C_REF}(t)$ ou uma referência para operação em Malha Aberta (MA) gerada pelos resistores R_{14} , R_{15} e o *trimpot* P_5 .

Tabela 4.8 – Características do AD734AN.

Parâmetro	Valor Projetado	AD734	
V_{DD} / V_{SS}	$\pm 15V$	$\pm 16,5V$	
I_{DD} / I_{SS}	-	$\pm 12mA$	
Tensão de Operação / Tensão Máxima	X	$\pm V_{IN_PK}' = \pm 3,11V$	$\pm 12,5V$ $-V_{SS} \leq (X, Y, Z) \leq +V_{DD}$
	Y	$\pm U_{C_REF}' = \pm 13,5V$	
	Z	0V	
	U	0V à $+V_{CC_PK}'$ (+4,892V)	+10mV à +10V $-V_{SS} \leq U \leq (+V_{DD}-3V)$
	X, U	$v_{IN}'(t) \leq v_{CC}'(t)$	$X \leq 1,25U$
	W	$\pm 12V$	$\pm 12V$
Resistência de Entrada (X, Y, Z)	-	50k Ω	
Erro Estático	-	0,1%	
Relação Sinal Ruído	-	-94dB @ (10Hz à 20kHz)	
<i>Slew Rate</i>	-	450V/ μs	
Tempo de Resposta (1%)	-	125ns	
I_{W_SCC} (corrente de curto-circuito da saída)	-	50mA	
R_U	2,2M Ω	2M Ω	
Amplificador Operacional	LF347	AD708	

4.3.3. Projeto do Filtro PB da Malha Feedforward

De acordo com o explanado na seção 3.3.2, há a necessidade de se colocar um filtro PB na saída do divisor/multiplicador, a fim de atenuar as ondulações no sinal de controle $u_C'(t)$ provenientes da ondulação da tensão $v_{CC}'(t)$ especialmente nas proximidades do zero volts. A frequência de corte do filtro (frequência do pólo f_{P_PB}) deve ser ajustada de maneira a evitar múltiplos cruzamentos entre o sinal de controle $u_C(t)$ e os sinais de comparação do modulador $v_T(t)$, e também não deve introduzir fase na frequência f_R presente no sinal de controle. Por simulação (ver seção 4.5) definiu-se a frequência de corte quase duas décadas acima da frequência da rede e abaixo de $\frac{1}{4}$ da frequência de comutação[33]:

$$f_{P_PB} = 80 \cdot f_R \cdot \boxed{f_{P_PB} = 4,8kHz} \quad (\text{frequência de corte}) \quad (4.20)$$



O ganho em baixas frequências é unitário e a atenuação passa a ocorrer acima da frequência de corte. O circuito dimensionado encontra-se na Fig. 4.7. Os demais componentes são determinados a seguir:

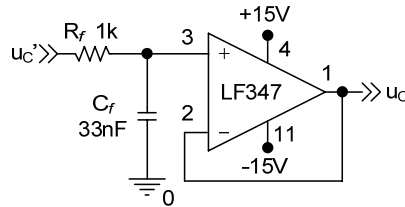


Fig. 4.7 – Filtro PB da malha *feedforward*.

Arbitrando-se o valor de $1k\Omega$ para R_f , C_f é calculado a partir da equação (3.34):

$$C_f = \frac{1}{2\pi \cdot f_{p_PB} \cdot R_f} = \frac{1}{2\pi \cdot 4,8kHz \cdot 1k\Omega} \therefore \boxed{C_f = 33nF} \quad (\text{comercial}) \quad (4.21)$$

A função de transferência do circuito está na equação (4.22) e os diagramas de Bode de módulo e fase estão representados na Fig. 4.8:

$$\boxed{G_{PB}(s) = \frac{u_c(s)}{u_{C_REF}(s)} = \frac{1}{(0,000033 \cdot s + 1)}} \quad (4.22)$$

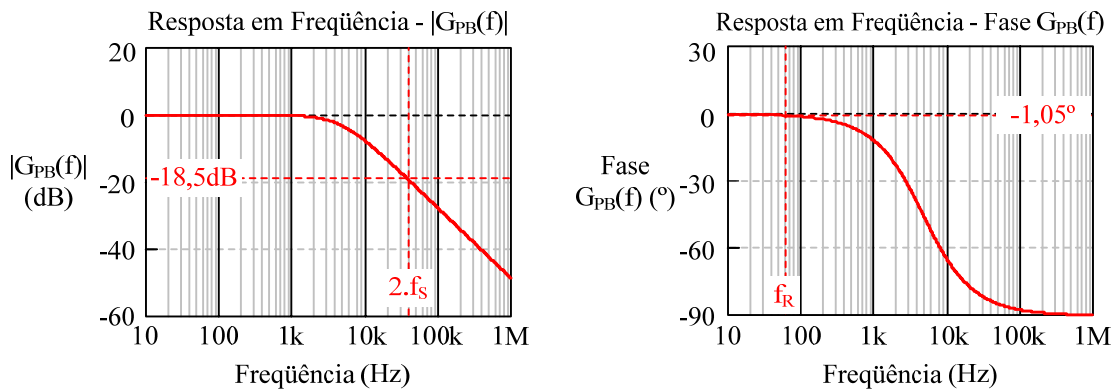


Fig. 4.8 – Diagrama de Bode: módulo e fase de $G_{PB}(f)$.

Como se observa o circuito apresenta uma atenuação de $-18,05dB$ (oito vezes) em $2f_s$, pois a frequência da ondulação $\Delta v_{CC}(t)$ é o dobro da frequência de comutação. Na frequência da rede, observa-se um pequeno atraso de $1,05^\circ$, que equivale a $48,6\mu s$, ou seja, aproximadamente um período de comutação. Este pequeno atraso no sincronismo do sinal de controle com a rede não prejudica o funcionamento do conversor.

4.3.4. Projeto dos Medidores das Tensões $v_{IN}(t)$, $v_{CC}(t)$ e $v_O(t)$

Foi exposto que todos os sinais de comando e controle estão referenciados ao 0V. Assim os sinais realimentados $v_{IN}'(t)$, $v_{CC}'(t)$ e $v_O'(t)$ deverão estar referenciados ao mesmo ponto.

a) Medidor de $v_{CC}(t)$

A medição da tensão de barramento poderá ser feita de forma simples utilizando apenas um divisor resistivo, visto que a mesma já se encontra referenciada ao 0V. Neste projeto, porém, com a finalidade de se manipular os sinais durante a fase experimental com segurança, foi acrescentado um circuito de *buffer* (LF347) após o divisor resistivo, conforme Fig. 4.9, criando um caminho de alta impedância entre o estágio de potência e o de controle. Os resistores R_{CCA} e R_{CCB} são calculados para obter o ganho desejado de 0,01 vezes. Assim arbitrando-se R_{CCA} em $100k\Omega$, encontra-se R_{CCB} .

$$\frac{v_{CC}'(t)}{v_{CC}(t)} = \frac{R_{CCB}}{R_{CCA} + R_{CCB}} = 0,01 = \frac{R_{CCB}}{100k\Omega + R_{CCB}} \Rightarrow R_{CCB} = 1,01k\Omega \quad (4.23)$$

$\therefore \boxed{R_{CCB} = 1k\Omega} \Rightarrow (\text{comercial})$

Salienta-se ainda que R_{CCA} seja de 1W; R_{CCB} pode ser um resistor de 0,33W.

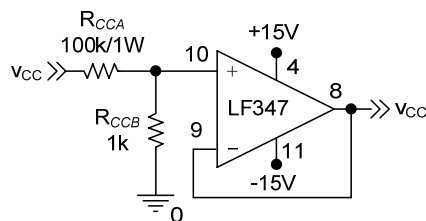
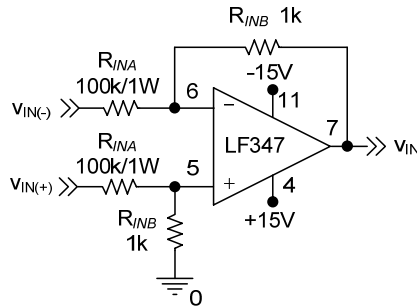


Fig. 4.9 – Medidor de $v_{CC}(t)$.

b) Medidor de $v_{IN}(t)$

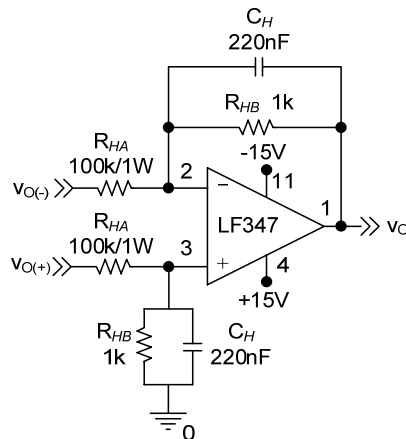
Para medir a tensão de entrada, utilizou-se um circuito amplificador operacional na configuração simétrica com entrada diferencial [44] (também conhecido na literatura como subtrator) e uma atenuação. O circuito pode ser visto na Fig. 4.10. Os pontos $v_{IN(+)}$ e $v_{IN(-)}$ estão conectados à entrada da ponte retificadora e o sinal v_{IN}' está referenciado ao 0V. O ganho adotado é também 0,01 (equação (4.24)) e os resistores R_{INA} e R_{INB} são iguais a R_{CCA} e R_{CCB} .

Fig. 4.10 – Medidor de $v_{IN}(t)$.

$$\frac{v_{IN}'(s)}{v_{IN}(s)} = \frac{R_{INB}}{R_{INA}} = \frac{1k\Omega}{100k\Omega} = 0,01 \quad (4.24)$$

c) Medidor de $v_O(t)$

Para medir a tensão de saída foi utilizada a mesma configuração (amplificador operacional com entrada diferencial) e acrescentou-se um filtro PB, conforme já havia sido discutido na seção 3.3.3. O circuito dimensionado pode ser visto na Fig. 4.11. Os pontos $v_{O(+)}$ e $v_{O(-)}$ estão conectados à saída do inversor (a) e (b) e o sinal v_{IN}' é referenciado ao 0V.

Fig. 4.11 – Medidor de $v_O(t)$.

O ganho estático adotado é 0,01 e os resistores R_{HA} e R_{HB} são iguais a R_{CCA} e R_{CCB} , respectivamente. A frequência de corte do filtro foi determinada por simulação em:

$$f_{P_{H1}} = 12 \cdot f_R \therefore \boxed{f_{P_{H1}} = 720\text{Hz}} \quad (\text{frequência de corte}) \quad (4.25)$$

O capacitor do filtro é ajustado a partir da equação (3.40), conforme (4.26):

$$C_H = \frac{1}{2\pi \cdot f_{P_{H1}} \cdot R_{HB}} = \frac{1}{2\pi \cdot 720\text{Hz} \cdot 1k\Omega} \therefore \boxed{C_H = 220\text{nF}} \quad (\text{comercial}) \quad (4.26)$$

A função de transferência do circuito é dada pela equação (4.27) e os diagramas de Bode de módulo e fase estão representados na Fig. 4.12:

$$H_1(s) = \frac{v_o'(s)}{v_o(s)} = \frac{0,01}{(0,00022 \cdot s + 1)} \quad (4.27)$$

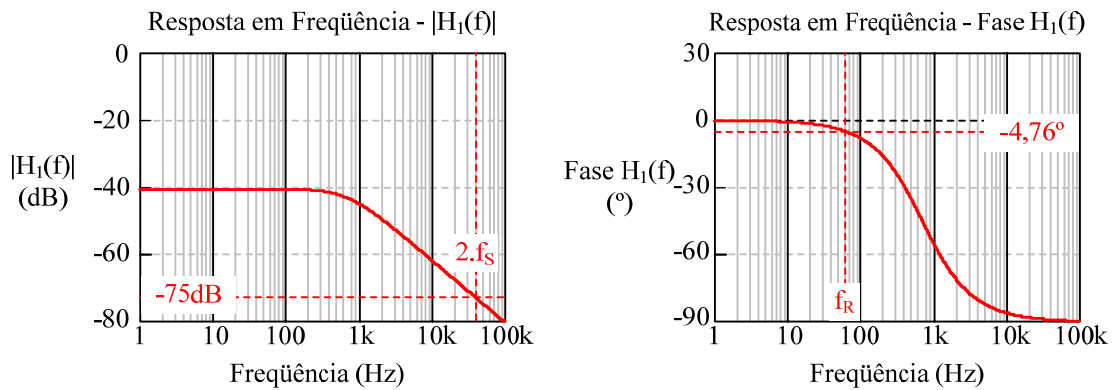


Fig. 4.12 – Diagrama de Bode: módulo e fase de H₁(f).

Como se observa o circuito apresenta uma atenuação de -40dB (0,01) em f_R . Na frequência presente na saída ($2f_S$) a atenuação é de -75dB, ou seja, cerca de cinquenta e seis vezes menor (-35dB) que em f_R . Observa-se ainda uma defasagem de $-4,76^\circ$ do sinal realimentado em relação à tensão de saída.

Na Tabela 4.9, resume-se os componentes dimensionados nesta seção. Os dados do *LF347* encontram-se na Tabela 4.11.

Tabela 4.9 – Dimensionamento dos circuitos de medição.

Parâmetro	Valor Projetado
R_{CCA}, R_{INA}, R_{HA}	100kΩ/1W
R_{CCB}, R_{INB}, R_{HB}	1kΩ
C_H	220nF
Ganho dos medidores	0,01
f_{P_H1}	720Hz
Operacional	<i>LF347</i>

4.3.5. Projeto do Detector de Valor Eficaz

Para calcular o valor eficaz da tensão fundamental de saída, utilizou-se o multiplicador e divisor *AD734AN*, cujas especificações encontram-se na Tabela 4.8, montado na configuração para cálculo pelo método implícito [45], [46] (ver Apêndice I) em virtude do CI *AD536AJ*, originalmente previsto para esta função ter apresentado



problemas na fase experimental, devido ao fato de não haver isolamento galvânico entre os circuitos de controle e de potência. Outra opção seria um circuito com componentes discretos (resistores, capacitores, transistores e diodos) encontrada em [47] que apresentava como vantagens o baixo custo e a dinâmica rápida, e como desvantagem o excessivo número de componentes.

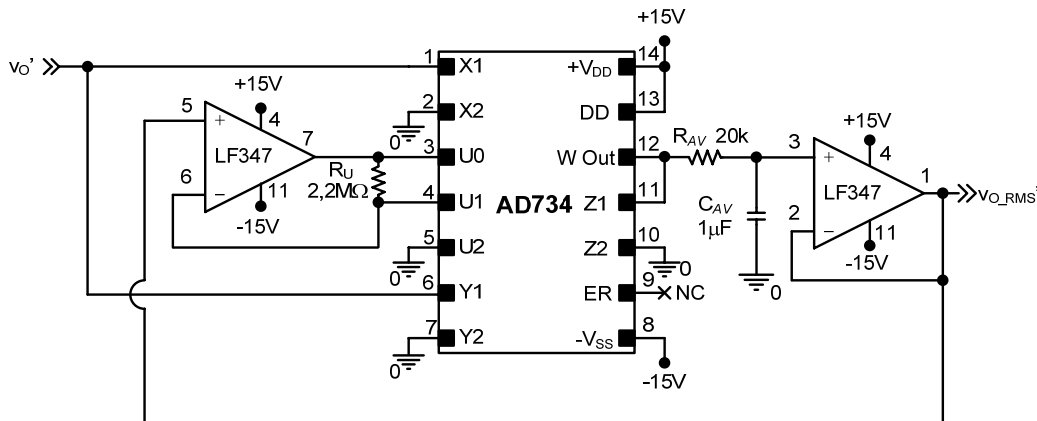


Fig. 4.13 – Circuito detector do valor eficaz.

Na Fig. 4.13 vê-se a configuração que efetua o cálculo da função dada pela equação (4.28), que é a mesma do AD536. Observa-se que a configuração é semelhante ao circuito empregado na malha *feedforward* (incluindo o filtro PB), apenas conectando-se as entradas do multiplicador (X e Y) à tensão realimentada $v_o'(t)$ e a entrada do divisor (U) à saída $v_{O_RMS}'(t)$.

$$v_{O_RMS}' = \frac{\text{avg}[(v_o')^2]}{v_{O_RMS}'} = \sqrt{\text{avg}[(v_o')^2]} \quad (4.28)$$

O filtro na saída do AD734 possui um pólo na função de transferência dado por (4.29). A frequência deste pólo deve estar abaixo da frequência da rede para se obter uma boa resposta dinâmica e também uma boa atenuação da ondulação em 120Hz. Através de experimentos (Apêndice I) chegou-se a um pólo em 8Hz, o que resulta em um capacitor C_{AV} de $1\mu\text{F}$ e um resistor R_{AV} de $20\text{k}\Omega$.

$$f_{P_H2} = \frac{1}{2\pi \cdot R_{AV} \cdot C_{AV}} = \frac{1}{2\pi \cdot 20\text{k}\Omega \cdot 1\mu\text{F}} \therefore \boxed{f_{P_H2} = 7,958\text{Hz}} \quad (4.29)$$

A função de transferência do detector de valor eficaz implementado é dada pela equação (4.30) e os diagramas de Bode de módulo e fase estão representados na Fig. 4.12.

$$H_2(s) = \frac{v_{O_RMS}'(s)}{v_O'(s)} = \frac{1}{(0,02.s + 1)} \quad (4.30)$$

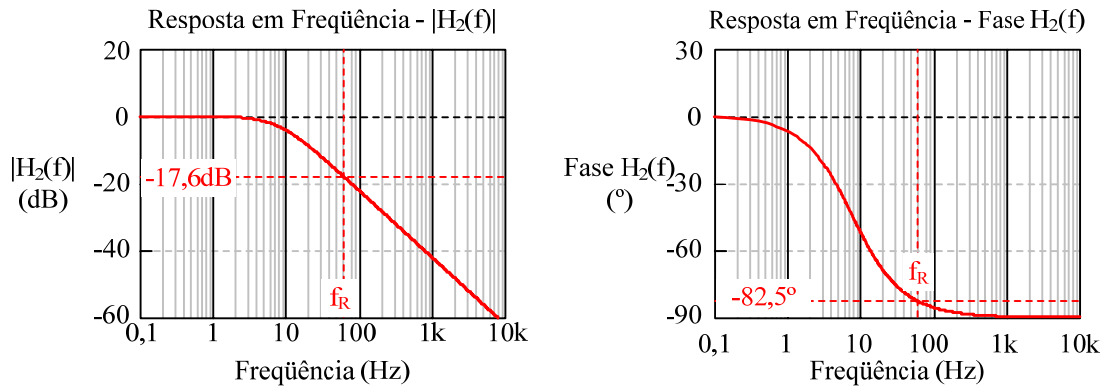


Fig. 4.14 – Diagrama de Bode: módulo e fase de $H_2(f)$.

4.3.6. Projeto do Compensador da Tensão Eficaz de Saída

Após análise realizada no Capítulo 3, optou-se por utilizar a topologia de compensador PI. As especificações da Tabela 4.1 devem ser atendidas pelo compensador. A tensão de referência (V_{REF}) do compensador será a tensão eficaz de saída desejada multiplicada pelo ganho dos medidores de $v_O(t)$, conforme equação (4.31):

$$V_{REF} = H_1(0).H_2(0).v_{O_RMS}' = 0,01.1*110V \therefore \boxed{V_{REF} = 1,1V} \quad (4.31)$$

O erro estático a ser admitido é de 5% (definido na Tabela 4.1). Analisando o diagrama de blocos da malha de controle da tensão (Fig. 3.21), pode-se escrever a função de transferência do erro da saída em relação à entrada (3.51) como sendo (4.32):

$$\varepsilon_O(s) = \frac{1}{1 + FTLA(s)} \quad (4.32)$$

Onde a Função de Transferência de Laço Aberto é:

$$\boxed{FTLA(s) = C(s).G_{PB}(s).G_{PWM}.G_{1,2}.H_1(s).H_2(s)} \quad (4.33)$$

Substituindo (4.33) em (4.32) e efetuando algumas manipulações é possível escrever uma equação para o cálculo do ganho estático do compensador em função do erro estático e do ganho estático dos demais blocos como:

$$C(0) = \frac{[1 - \varepsilon_O(0)]}{\varepsilon_O(0)} \cdot \frac{V_T}{G_{PB}(0).G_{1,2}.H_1(0).H_2(0)} \quad (4.34)$$

Assim encontram-se dois valores de $C(0)$:



$$\begin{cases} C_1(0) = \frac{[1-0,05]}{0,05} \cdot \frac{12}{1.110.0,01.1} = 207,27 = 46,33dB \\ C_2(0) = \frac{[1-0,05]}{0,05} \cdot \frac{12}{1.220.0,01.1} = 103,64 = 40,31dB \end{cases} \quad (4.35)$$

Como o compensador deverá atender a especificação de erro em 110V e em 220V, escolhe-se o compensador $C_1(0)$ por apresentar ganho mais elevado e ter sido calculado para o pior caso no critério do erro. Assim, quando a planta for G_1 (110V) o erro será 5% e quando a planta for G_2 (220V) o erro será 2,5%. A frequência de corte do compensador foi determinada através de simulação do LR (Lugar das Raízes) e diagramas de Bode, com auxílio dos softwares *MATLAB* e *MATHCAD* para atender os critérios de estabilidade [33],[31],[37],[42],[43] como *tempo de resposta* ($t_{r,5\%}$), *amortecimento* (ξ), *Margem de Ganho* (*MG*) e *Margem de Fase* (*MFase*). A frequência de corte foi fixada em:

$$\boxed{f_p = 0,333Hz} \quad (\text{frequência do pólo}) \quad (4.36)$$

Arbitrando o valor de R_2 em 100k Ω , calcula-se R_1 a partir da equação (3.50), e C_2 ¹³ a partir de (3.48):

$$R_1 = \frac{R_2}{C(0)} = \frac{100k\Omega}{207,27} \therefore \boxed{R_1 = 470\Omega} \quad (\text{valor comercial}) \quad (4.37)$$

$$C_2 = \frac{1}{2.\pi.R_2.f_p} = \frac{1}{2.\pi.100k\Omega.0,333Hz} \therefore \boxed{C_2 = 4,7\mu F} \quad (4.38)$$

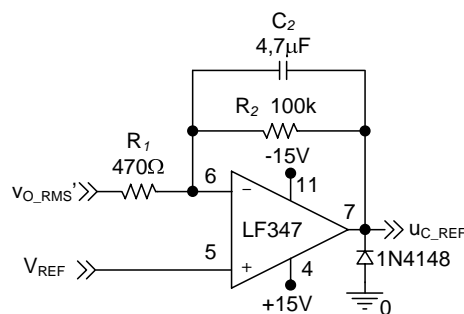


Fig. 4.15 – Circuito compensador da malha de tensão.

O compensador implementado pode ser visto na Fig. 4.15. O diodo conectado à saída do compensador tem a função de grampear valores negativos no sinal $u_{C_REF}(t)$. A

¹³ O capacitor utilizado pode ser eletrolítico, mas deve ser **não-polarizado**.

função de transferência do compensador é dada pela equação (4.39) e os diagramas de Bode de módulo e fase estão representados na Fig. 4.16.

$$\frac{u_{C_REF}(s)}{\varepsilon_o(s)} = C(s) = \frac{212,77}{(0,47s+1)} \quad (4.39)$$

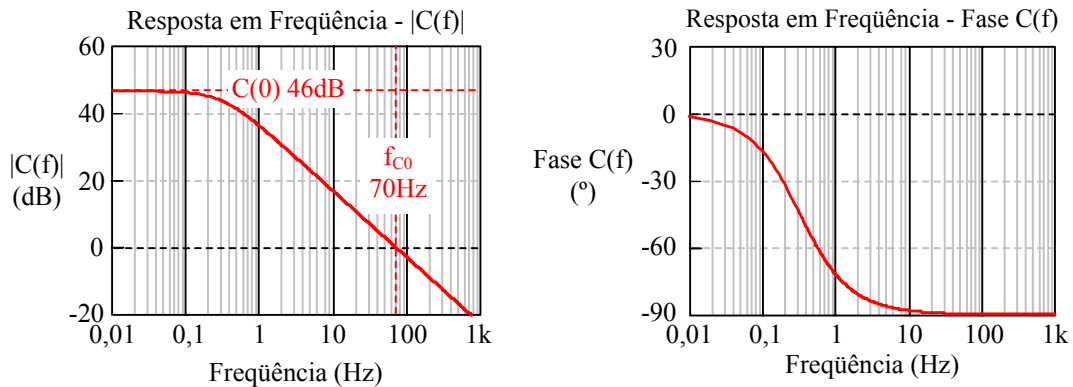


Fig. 4.16 – Diagrama de Bode: módulo e fase de C(f).

Observa-se que o compensador apresenta uma f_{c0} (frequência de cruzamento de ganho por 0dB) em 70Hz. Desta forma, a ondulação de 120Hz existente no sinal v_{O_RMS} e consequentemente no sinal ε_o é atenuada. A $FTLA(s)$ é obtida (4.40) substituindo-se as equações (4.39) (4.22), (4.17), (4.16), (4.27) e (4.30) em (4.33), onde $FTLA_1$ é a função para ganho da planta $G_1(s)$ (110V) e $FTLA_2$ é a função para ganho da planta $G_2(s)$ (220V).

$$\left\{ \begin{array}{l} FTLA_1(s) = \frac{19,5}{6,824 \cdot 10^{-11} \cdot s^4 + 2,382 \cdot 10^{-6} \cdot s^3 + 0,009524 \cdot s^2 + 0,4903 \cdot s + 1} \\ FTLA_2(s) = \frac{39,01}{6,824 \cdot 10^{-11} \cdot s^4 + 2,382 \cdot 10^{-6} \cdot s^3 + 0,009524 \cdot s^2 + 0,4903 \cdot s + 1} \end{array} \right. \quad (4.40)$$

Os diagramas de Bode de módulo e fase de $FTLA$ (4.40) estão representados na Fig. 4.17. Observa-se que $FTLA_2(s)$ apresenta um ganho maior que $FTLA_1(s)$, sendo este o pior caso para os critérios de estabilidade. Sendo assim, a estabilidade de $FTLA_2(s)$ foi analisada para o projeto estável do compensador. Como está demonstrado, f_{c0} localiza-se em 8Hz aproximadamente e $f_{c<}$ (frequência de cruzamento de fase por 180°) em 70Hz. Assim, $FTLA_2$ apresenta MG de 34,3dB em 220V. Já o diagrama de fase é idêntico para os dois casos, visto que a posição dos pólos é a mesma. A $MFase$ de 47° obtida para 220V fica dentro da faixa recomendada (46° e 52°) por critérios clássicos de controle ([31], [33] e [37]) para obter a melhor resposta conciliando dinâmica e amortecimento do sistema. Não por acaso obtiveram-se esses valores, mas sim pelo ajuste da posição do pólo do



compensador com auxílio do software *MATLAB* e da ferramenta *SISOTOOL*, através do método do LR, conforme já mencionado.

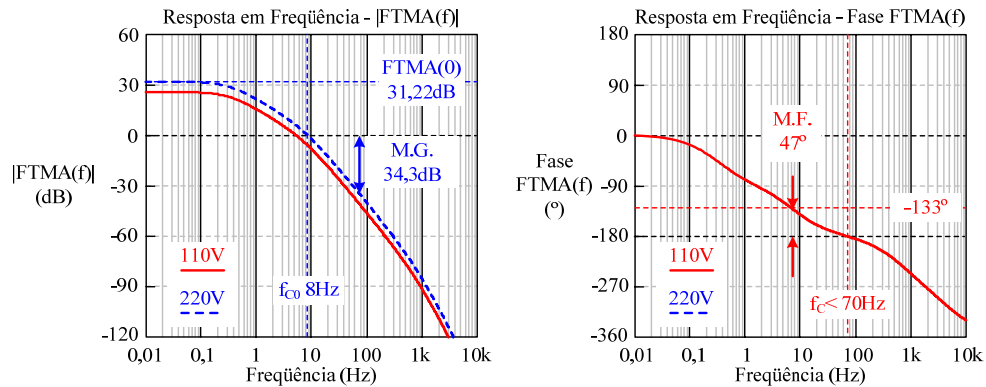


Fig. 4.17 – Diagrama de Bode: módulo e fase de $FTLA(f)$.

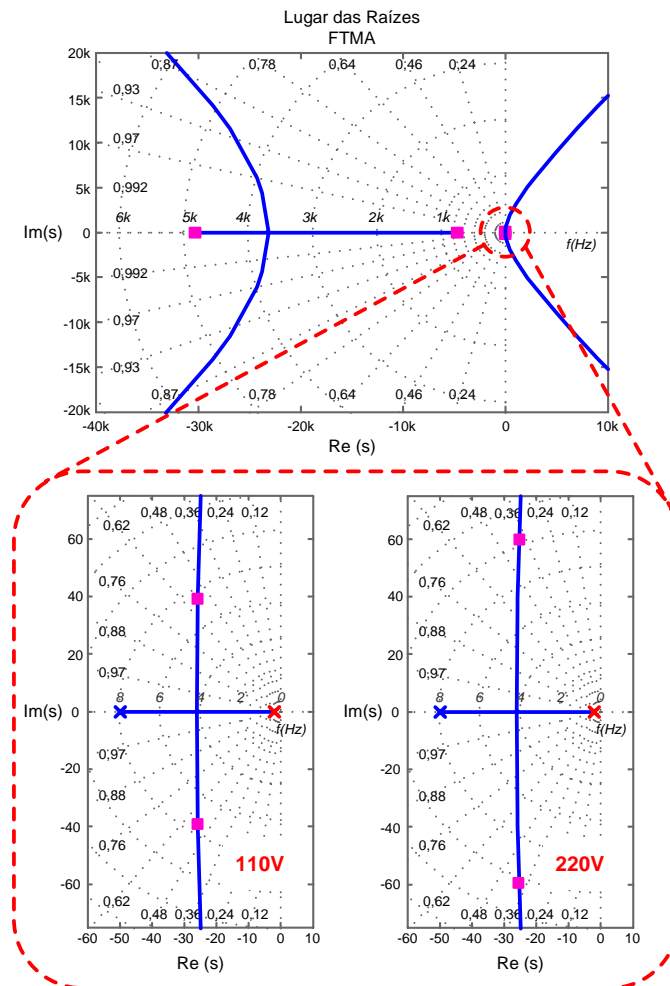


Fig. 4.18 – LR de $FTLA(f)$.

O LR da $FTLA(s)$ é apresentado na Fig. 4.18. Em detalhe na parte inferior, a posição dos pólos dominantes em MA (cruz) e em MF (quadrado). Fica clara a diferença

entre $FTLA_1$ e $FTLA_2$. Os pólos de MF estão no lado esquerdo do plano “s”, o que confirma que o sistema é estável. Verifica-se que o sistema está subamortecido para ambos os casos, sendo os amortecimentos encontrados:

$$\begin{cases} \xi_1 = 0,552 \\ \xi_2 = 0,391 \end{cases} \quad (4.41)$$

A $FTMF$ (*Função de Transferência de Malha Fechada*) da saída v_{O_RMS} em relação à entrada V_{REF} é obtida substituindo-se (4.39), (4.22), (4.17), (4.16) e (4.33) em (4.42), onde $FTMF_1$ é a função para ganho da planta $G_1(s)$ (110V) e $FTMF_2$ é a função para ganho da planta $G_2(s)$ (220V). Na Fig. 4.19 são plotados os diagramas de Bode de módulo e fase de $FTMF(s)$; observa-se a diferença nos diagramas entre 110 e 220V, devido aos diferentes amortecimentos.

$$FTMF_{1,2}(s) = \frac{C(s) \cdot G_{PB}(s) \cdot G_{PWM} \cdot G_{1,2}}{1 + FTLA(s)} \quad (4.42)$$

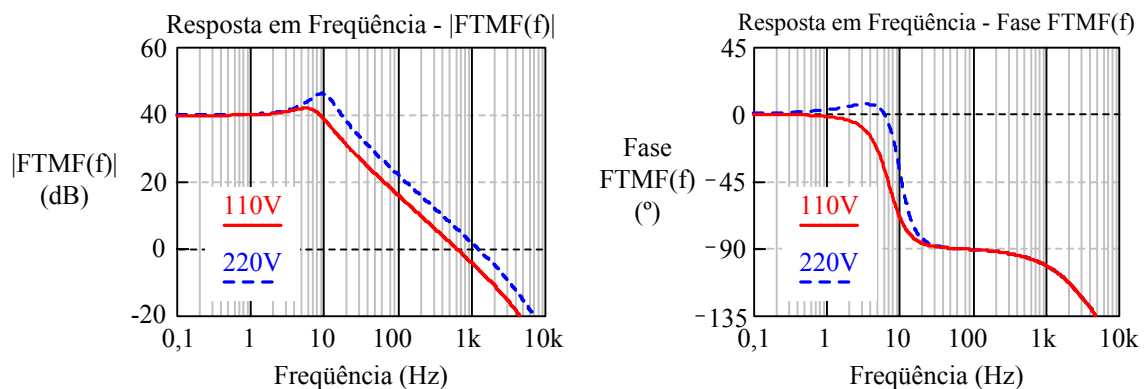


Fig. 4.19 – Diagrama de Bode: módulo e fase de $FTMF(f)$.

4.3.7. Projeto do Circuito de Partida Suave (*Soft-Start*)

Toda a análise de estabilidade tratada considera a aplicação de um degrau na tensão de referência (V_{REF}). Porém, como exposto acima, o sistema é subamortecido, causando sobre-sinal e oscilações, além do fato de que não se conhece o comportamento dinâmico do motor, podendo levar a esforços destrutivos nos componentes de potência, durante a partida. Assim, conforme já foi discutido na seção 3.3.5, foi implementado um filtro de referência com a função de realizar uma partida suave do conversor e da carga acoplada a ele. O esquema do circuito implementado é apresentado na Fig. 4.20.

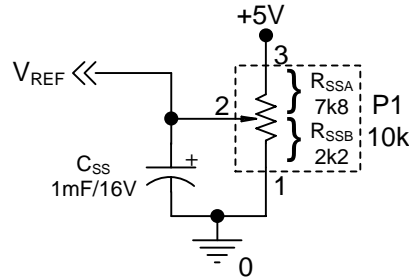


Fig. 4.20 – Circuito de soft-start implementado.

Foi utilizado um potenciômetro de 10k Ω , para ajuste da referência com o cursor e um terminal conectados em paralelo ao capacitor C_{SS} , formando um divisor resistivo R_{SSA} e R_{SSB} . A carga e a descarga do capacitor são controladas por um circuito auxiliar, apresentado na seção 4.4.5. Dado que o ganho estático do filtro é obtido em (4.43), calcule R_{SSA} e R_{SSB} a partir de (3.42), conforme (4.43):

$$F_{SS}(0) = \frac{V_{REF}}{+V} = \frac{1,1V}{5V} \therefore \boxed{F_{SS}(0) = 0,22} \quad (4.43)$$

$$F_{SS}(0) = \frac{R_{SSB}}{(R_{SSA} + R_{SSB})} = 0,22 = \frac{R_{SSB}}{10k\Omega} \therefore \boxed{R_{SSB} = 2,2k\Omega} \Rightarrow \boxed{R_{SSA} = 7,8k\Omega} \quad (4.44)$$

Há aqui uma observação a ser feita: o compensador utilizado é do Tipo 0, pois não possui integrador. Isto significa que o sistema só apresenta seguimento de referência ao degrau, mas não a uma rampa ou senóide. Ao introduzir o filtro de referência, transforma-se o degrau em uma rampa, ou mais exatamente em uma exponencial, que poderá levar o sistema à instabilidade na partida. Então deve-se ajustar $f_{P_{SS}}$ do filtro de referência abaixo de f_P , para que o sistema seja levado ao ponto de operação lentamente. Por simulação, ajustou-se a $f_{P_{SS}} = \frac{1}{4} f_P$ do compensador:

$$f_{P_{SS}} = \frac{f_P}{4} = \frac{0,333Hz}{4} \therefore \boxed{f_{P_{SS}} = 0,083Hz} \quad (4.45)$$

O capacitor é determinado a partir de (3.43):

$$C_{SS} = \frac{(R_{SSA} + R_{SSB})}{2 \cdot \pi \cdot f_{P_{SS}} \cdot R_{SSA} \cdot R_{SSB}} = \frac{10k\Omega}{2 \cdot \pi \cdot 0,083Hz \cdot 7,8k\Omega \cdot 2,2k\Omega} \therefore \boxed{C_{SS} = 1mF} \quad (4.46)$$

A função de transferência do filtro de referência é apresentada na equação (4.47) e os diagramas de Bode de módulo e fase encontram-se na Fig. 4.21.

$$\boxed{F_{SS}(s) = \frac{0,22}{1,716s + 1}} \quad (4.47)$$

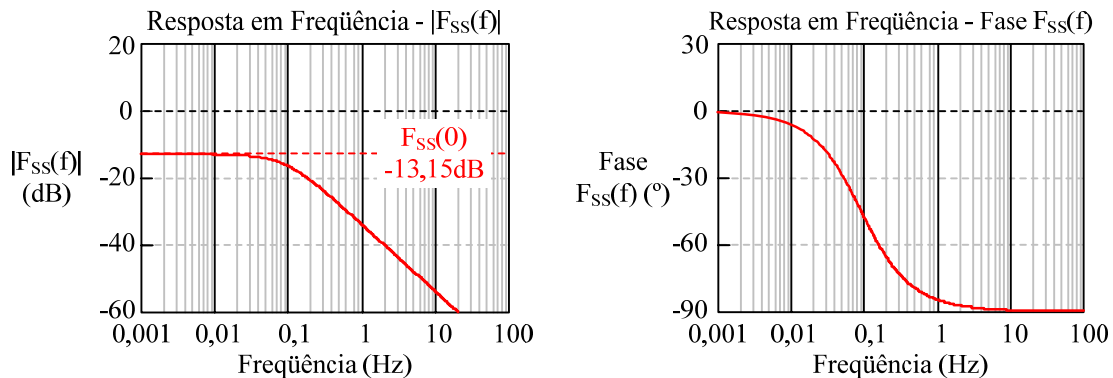


Fig. 4.21 - Diagrama de Bode: módulo e fase de $F_{ss}(f)$.

4.4. Circuitos Auxiliares de Comando e Proteção

4.4.1. Circuito de Comando Bootstrap

Conversores com a configuração dos interruptores montados em meia-ponte ou em ponte completa exigem sinais de comando com referências distintas, ao menos para os interruptores superiores, visto que os interruptores inferiores estão conectados ao ponto comum (0V). A fim de se minimizar o número de fontes do circuito, optou-se pelo uso do CI *IR2184*¹⁴ da *International Rectifier*, desenvolvido especialmente para o comando de *MOSFET's* e *IGBT's* neste tipo de aplicação, com tensões de barramento de até 600V. As principais características do *IR2184* podem ser visualizadas no Apêndice II. O sinal de entrada é compatível com níveis lógicos de 3,3V, 5V e 15V. Além disso, gera o sinal complementar e um tempo morto fixo igual a 520ns internamente. O *driver* possui também um pino de *shut down* (\overline{SD}) que desabilita ambas as saídas, permitindo o uso de uma proteção externa. O circuito implementado para um dos braços do inversor pode ser visualizado na Fig. 4.22, sendo idêntico o circuito para o outro braço.

O funcionamento do circuito *bootstrap* consiste em carregar capacitor C_{BB} através do diodo D_B quando o interruptor S_2 (S_4) encontra-se em condução, gerando uma tensão de alimentação para o *gate* do interruptor S_1 (S_3) entre os pontos V_B e V_S . Quando o interruptor S_2 (S_4) é bloqueado, V_S é desconectado da tensão de referência, permanecendo conectado ao *source* ($E_{S1,3}$) do *MOSFET*, e o diodo D_B fica bloqueado pela tensão $V_{CC}-V_{BB}$. O

¹⁴ Inicialmente, havia sido utilizado o *IR2104*, mas devido à baixa capacidade de corrente da saída, este foi substituído pelo *IR2184*.



capacitor de 100nF conectado à entrada do *driver* foi adicionado para evitar ruídos devido às indutâncias parasitas do circuito, assim como o capacitor colocado em paralelo com a fonte de alimentação C_{VDD} . O resistor de *gate* (R_G) deve ser dimensionado de acordo com as especificações do *IRFP27N60K* e do *IR2184* para limitar a corrente de carga do *gate* (ver Apêndice II).

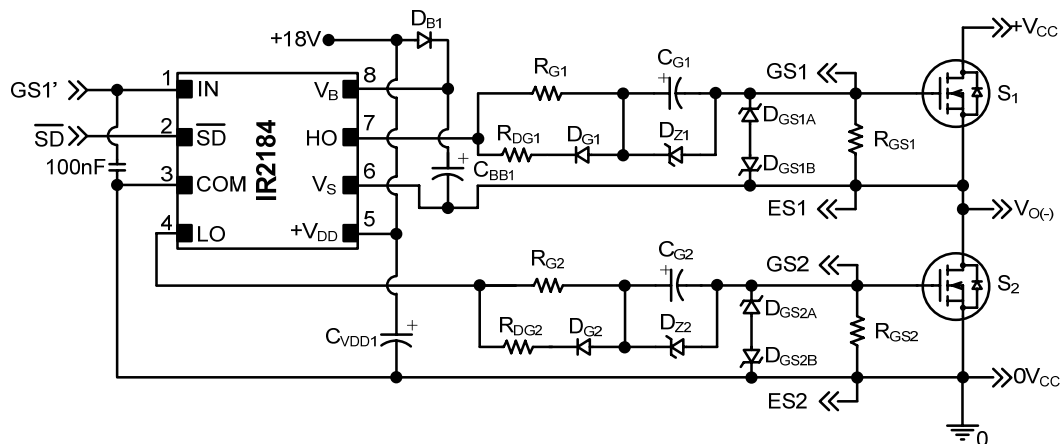


Fig. 4.22 – Circuito de comando dos interruptores.

Tabela 4.10 – Parâmetros do circuito de comando.

Parâmetro	Valor Projetado
$D_{B1,2}$	<i>MUR180</i>
$C_{BB1,2}$	10 μ F/50V
$R_{G1,2,3,4}$	27 Ω /0,5W
$C_{G1,2,3,4}$	10 μ F/50V
$D_{Z1,2,3,4}$	2,7V/0,5W
$D_{G1,2,3,4}$	<i>MUR120</i>
$R_{DG1,2,3,4}$	12 Ω /0,5W
$R_{GS1,2,3,4}$	2,2k Ω
$D_{GS1A,2A,3A,4A}$	15V/0,5W
$D_{GS1B,2B,3B,4B}$	12V/0,5W

Para tornar mais seguro e reduzir o tempo de bloqueio dos *MOSFET*'s, acrescentou-se um circuito ([41], [48], [49]) composto pelos componentes C_G , D_Z , D_G , R_{DG} , R_{GS} , D_{GSA} e D_{GSB} . Este circuito subtrai uma pequena parcela de tensão da fonte a ser aplicada no comando do interruptor, provocada pelo diodo zener D_Z . Esta tensão é mantida constante pelo capacitor C_G e, quando o sinal de comando (*HO*, *LO*) atinge 0V no bloqueio do interruptor, é aplicada a tensão $-V_{CG}$ entre *gate-source* garantindo que a capacitância de

gate intrínseca do *MOSFET* seja descarregada mais rapidamente através do diodo D_G , mantendo aplicada uma tensão negativa durante o intervalo de bloqueio dos transistores. O resistor R_{DG} deve ser calculado para limitar a corrente de descarga do *gate*, sendo menor que R_G . O resistor R_{GS} mantém uma impedância fixa entre *gate-source*, garantindo que o *gate* se descarregue caso o circuito de comando falhe, servindo como proteção; os diodos D_{GSA} e D_{GSB} limitam a tensão aplicada ao *gate*, evitando sobretensões destrutivas tanto positivas como negativas. O cálculo dos componentes é encontrado com mais detalhes no Apêndice II. Um resumo dos valores dimensionados encontra-se na Tabela 4.10.

4.4.2. Gerador de Ondas Triangulares Simétricas

O circuito utilizado para a geração dos sinais triangulares é bem conhecido ([42], [43] e [44]), sendo composto por um comparador com histerese, um integrador e um inversor, e está apresentado na Fig. 4.23. O sinal triangular $v_{TI}(t)$ está disponível na saída do integrador. Na saída do comparador tem-se uma forma de onda quadrada; quando em nível alto ($+V_{SAT}$), o sinal é integrado gerando uma rampa negativa em $v_{TI}(t)$ e, quando $v_{TI}(t)$ atinge $-V_T$, o comparador satura em $-V_{SAT}$; este sinal é novamente integrado gerando agora uma rampa positiva; finalmente $v_{TI}(t)$ atinge $+V_T$, o comparador satura em $+V_{SAT}$ e inicia-se um novo período.

Para projeto, o integrador é responsável pela frequência de comutação f_s , e o comparador pela amplitude do sinal $v_{TI}(t)$. O circuito inversor fornece o sinal triangular $v_{T2}(t)$ defasado de 180° . Os valores de pico dos sinais triangulares podem ser estabelecidos pela relação entre as resistências R_{COMP} e P_{COMP} (4.49). $\pm V_T$ foi estabelecido em 12V, $\pm V_{SAT}$ pode ser obtido do *data sheet* (ver Tabela 4.11). Arbitrando-se R_{COMP} igual à $10k\Omega$, obtém-se P_{COMP} em $8,5k\Omega$ (4.48); foi usado um potenciômetro de $10k\Omega$ para ajuste da amplitude.

$$+V_T = -\frac{P_{COMP}}{R_{COMP}} \cdot (-V_{SAT}) \Leftrightarrow -V_T = -\frac{P_{COMP}}{R_{COMP}} \cdot (+V_{SAT}) \quad (4.48)$$

Se as tensões de saturação ($\pm V_{SAT}$) do comparador são razoavelmente iguais, a frequência de oscilação é dada por:

$$f_s = \frac{P_{COMP}}{R_{COMP}} \cdot \frac{1}{4 \cdot R_{INT} \cdot C_{INT}} \quad (4.49)$$

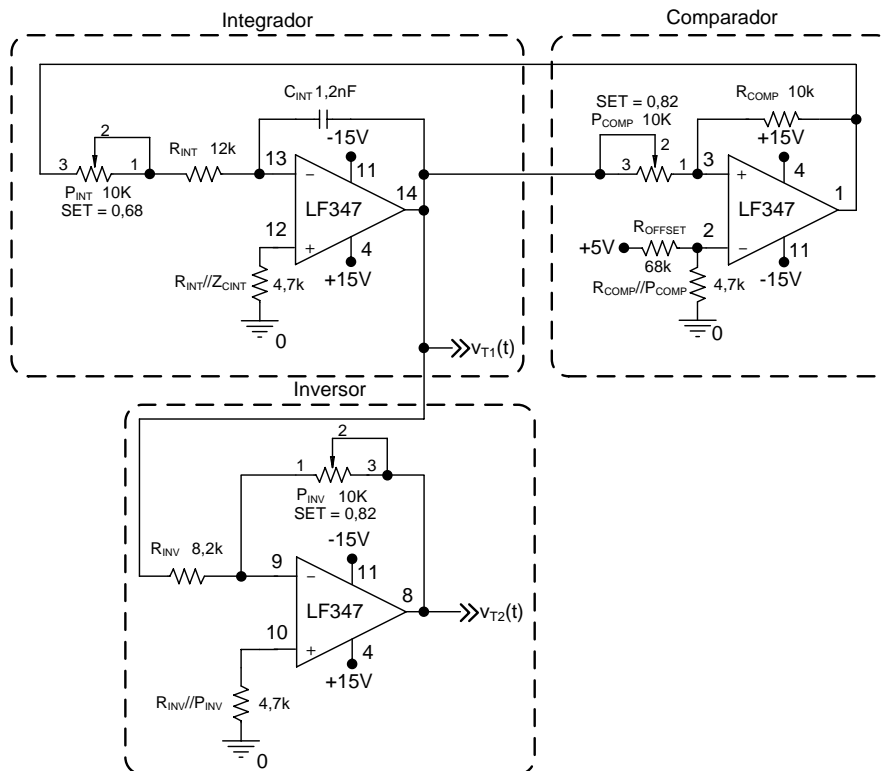


Fig. 4.23 – Gerador de ondas triangulares.

Tabela 4.11 – Características do LF347.

Parâmetro	Valor Projetado	LF347
V_{DD} / V_{SS}	$\pm 15V$	$\pm 3,5V / \pm 18V$
I_{DD} / I_{SS}	-	$\pm 8mA$
$+V_{SAT}$	-	$+14,1V$
$-V_{SAT}$	-	$-13,5V$
<i>Input Voltage</i>	$\pm V_{SAT}$	$\pm 15V$
<i>Differential Input Voltage</i>	$ V_{SAT} - V_T $	30V
<i>Slew Rate</i>	-	13V/ μs

Arbitrando-se C_{INT} em 1,2nF, determina-se R_{INT} em 18,75k Ω . Foi utilizado um resistor R_{INT} de 12k Ω em série com um potenciômetro P_{INT} de 10k Ω para ajuste da frequência. Como as tensões de saturação do **LF347** não são exatamente iguais, $v_{T1}(t)$ e $v_{T2}(t)$ aparecem desbalanceadas; isto pode ser corrigido através dos resistores R_{OFFSET} e R_{COMP}/P_{COMP} calculados para gerar uma tensão de *offset* de 0,35V, conforme (4.50).

$$\frac{[+V_{SAT} - (-V_{SAT})]}{2} = 0,35V \quad (4.50)$$

Os resistores de $4,7\text{ k}\Omega$ ($R_{\text{COMP}}//P_{\text{COMP}}$, $R_{\text{INV}}//P_{\text{INV}}$, $R_{\text{INT}}//P_{\text{INT}}$) são calculados para casamento de impedância das entradas dos operacionais. No inversor foi utilizado um potenciômetro P_{INV} para o ajuste da amplitude de $v_{T2}(t)$.

4.4.3. Circuito de Proteção contra Sobretensão

Foi implementada uma proteção contra sobretensão no barramento CC, a fim evitar tensões destrutivas aos componentes, utilizando um operacional **LF347** como um circuito comparador com histerese¹⁵. Foi acrescentado um circuito de buffer no sinal $v_{CC'}(t)$ criando um caminho de alta impedância entre o mesmo e o comparador. Como o **LF347** foi alimentado com fontes simétricas e sua saída apresenta os níveis de tensão $\pm V_{\text{SAT}}$, se acrescentou um circuito lógico com transistor bipolar, gerando níveis lógicos de tensão compatíveis com circuito *CMOS* ($0\text{V}/+15\text{V}$). O circuito está representado na Fig. 4.24:

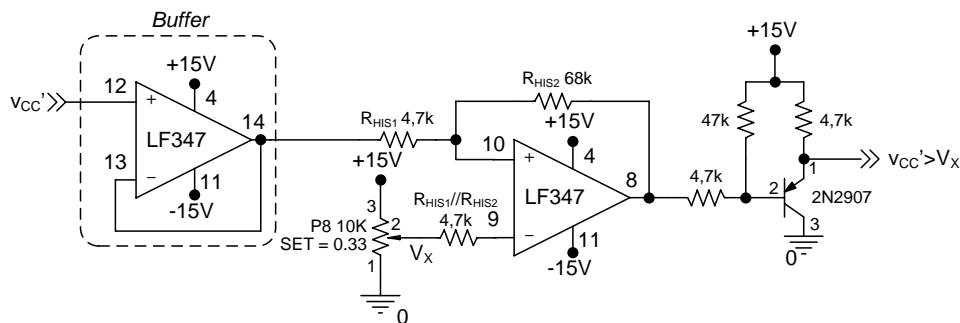


Fig. 4.24 – Detector de sobretensão ($v_{CC'} > V_X$).

A tensão de barramento é comparada com uma tensão de referência gerando um nível lógico 0 (0V) quando $v_{CC'} < V_X$, e nível lógico 1 ($+15\text{V}$) quando $v_{CC'} > V_X$; este sinal pode ser usado para atuar uma proteção. Os parâmetros definidos para o projeto são a tensão de histerese (V_H) igual à 1V (equivalente à 100V no barramento), e tensão de referência (V_X) igual à 5V (equivalente a 500V). Assim sendo, o nível de atuação do erro foi ajustado em 550V , e o nível de *reset* em 450V . Os resistores R_{HIS1} e R_{HIS2} são calculados conforme (4.51), arbitrando-se um deles:

$$\frac{V_H/2}{V_{\text{SAT}}} = \frac{R_{\text{HIS1}}}{R_{\text{HIS2}}} \Rightarrow R_{\text{HIS2}} = 4,7\text{k}\Omega \cdot \frac{14\text{V}}{1\text{V}/2} \therefore \boxed{R_{\text{HIS2}} \cong 120\text{k}\Omega} \quad (4.51)$$

¹⁵ Como o **LF347** possui 4 operacionais na mesma pastilha, deve-se ter certo cuidado ao utilizar um operacional como comparador em uma pastilha compartilhada com outros circuitos, pois a saturação do mesmo pode interferir no correto funcionamento dos demais circuitos.



O resistor R_{HIS1}/R_{HIS2} de $4,7k\Omega$ foi calculado para casamento de impedância das entradas do operacional. O potenciômetro foi utilizado para ajuste de V_X e dos níveis de atuação.

4.4.4. Circuito de Proteção contra Sobrecorrente

Foi implementado um detector de sobrecorrente na carga, a fim de evitar correntes muito elevadas que poderiam acarretar queima de componentes por níveis de corrente ou por perdas excessivas, ou ainda a elevação da tensão do barramento CC no *modo de regeneração de energia*. Foi também implementado um detector de corrente nula, a fim de se utilizar esta informação para controlar o desligamento do inversor (ver seção 4.4.5). Utilizou-se um CI **LM339**, que possui 4 comparadores em uma pastilha, e seus dados principais são apresentados na Tabela 4.12. O circuito implementado é visualizado na Fig. 4.25.

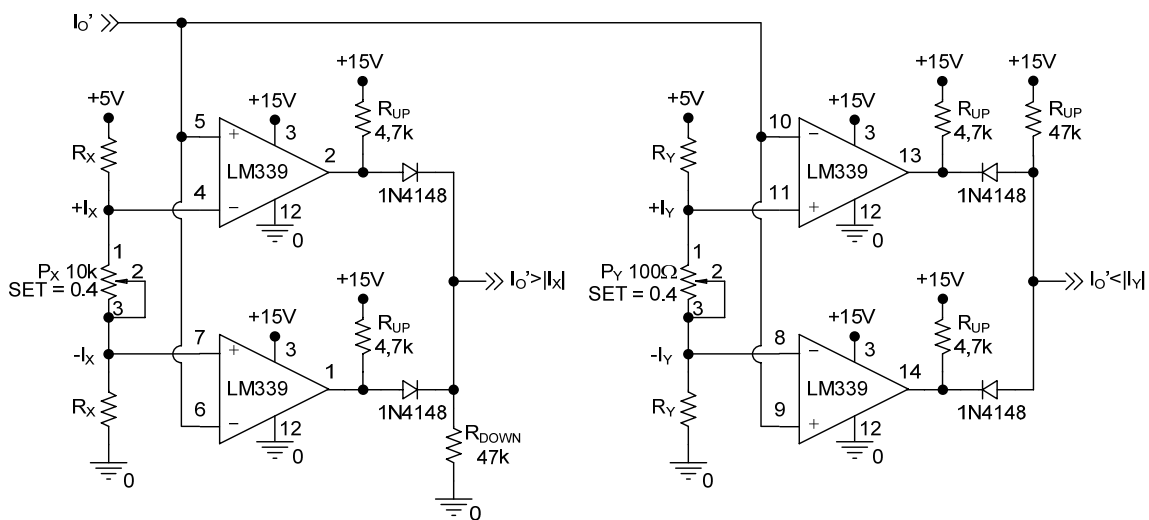


Fig. 4.25 – Detector sobrecorrente ($i_o' > |I_x|$) e corrente nula ($i_o' < |I_Y|$).

Tabela 4.12 – Características do **LM339**.

Parâmetro	Valor Projetado	LM339
V_{DD} / V_{SS}	+15V	+36V ou ±18V
I_{DD} / I_{SS}	-	±2mA
$+V_{SAT}$	-	Open Collector
$-V_{SAT}$	-	+0,4V
Input Voltage	0 à +5V	$-V_{SS} / +V_{DD}$
Differential Input Voltage	5V	36V

O sinal realimentado da corrente (i_o') é comparado com os valores $+I_X$ e $-I_X$ ajustados através dos resistores R_X e do potenciômetro P_X . Os diodos formam uma porta “OU” entre o resultado das duas comparações fornecendo nível 1 quando $i_o' > |I_X|$ e nível 0 quando $i_o' < |I_X|$; os resistores de *pull-up* e *pull-down* garantem os níveis lógicos 0 (0V) e 1 (+15V) compatível com CMOS. R_X é igual a $1k\Omega$ e P_X a $10k\Omega$.

Analogamente funciona o detector de corrente nula: o sinal i_o' é comparado com $+I_Y$ e $-I_Y$ ajustados através dos resistores R_Y e do potenciômetro P_Y . Os diodos formam uma porta “OU” entre o resultado das duas comparações fornecendo nível 1 quando $i_o' < |I_Y|$ e nível 0 quando $i_o' > |I_Y|$; os operacionais garantem o nível lógico 0 (0V) e os resistores de *pull-up* o nível lógico 1 (+15V) compatível com CMOS. R_Y é igual a $1k\Omega$ e P_Y a 100Ω , tendo sido usado para ajustar os valores de $+I_Y$ e $-I_Y$.

O sinal realimentado da corrente (i_o') provém de um sensor de efeito Hall e é um sinal em tensão, assim como os sinais $+I_X$, $-I_X$, $+I_Y$ e $-I_Y$. O sensor utilizado é o **LTS15-NP** da **LEM**. Este componente apresenta entrada em corrente, com *range* de operação variando de $-48A$ à $+48A$, e saída em tensão de $0V$ à $+5V$ ¹⁶. Sua escolha é justificada não pelo critério do custo, mas sim pela flexibilidade e aplicação¹⁷, tendo sido previsto o uso de um controle digital com microcontrolador que não chegou a ser implementado, mas que poderia englobar esta e outras proteções, como proteção contra curto-circuito. A desvantagem no uso do sensor com saída em tensão é a baixa imunidade a ruídos. Por esta razão, deve-se ter um cuidado especial na hora de projetar o *layout* para este componente.

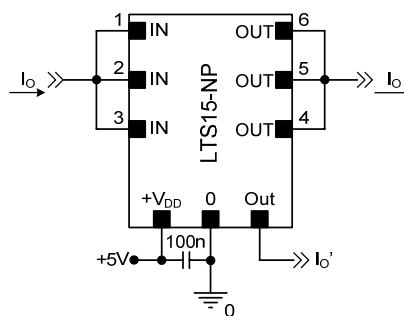


Fig. 4.26 – Medidor de $i_o(t)$.

¹⁶ Este sensor é especialmente desenvolvido para trabalhar com processador digital de sinais *DSP* (“*Digital Signal Processor*”) ou mesmo circuitos microcontrolados que usam o *PIC*'s e outros microcontroladores, sendo compatível com os níveis *TTL* e apresentando ainda uma tensão de *offset* de $2,5V$.

¹⁷ Inicialmente pretendia-se implementar o controle digital numa etapa posterior ao analógico, por isto a fonte de $+5V$ foi projetada e disponibilizada também no cartão de controle analógico.



O diagrama esquemático implementado pode ser visualizado na Fig. 4.26. Da forma como foram interligadas as entradas e as saídas, o mesmo apresenta uma relação de transformação de 1/2000; para esta relação, a corrente nominal do primário do sensor é de 15A. A tensão de saída i_O' em função da corrente de carga i_O é calculada por (4.52):

$$\boxed{i_O' = 2,5 \pm 0,625 \cdot \frac{I_P}{I_{PN}}} \quad (4.52)$$

Onde:

$$I_P = i_O(t) : \text{corrente do primário do sensor} \quad (4.53)$$

$$I_{PN} : \text{corrente nominal do primário do sensor (15A)} \quad (4.54)$$

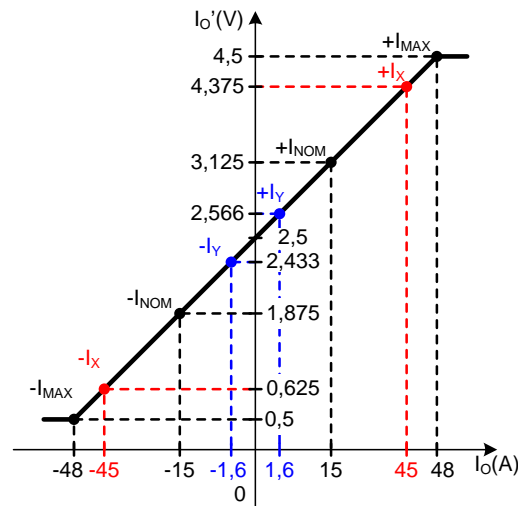


Fig. 4.27 – Ajuste do medidor de $i_O(t)$.

A Fig. 4.27 apresenta a faixa de operação do sensor Hall, bem como os níveis ajustados no circuito da Fig. 4.25. A atuação do detector de sobrecorrente $i_O' > |I_X|$ foi ajustada em $45A_{PK}$ (valor de pico da corrente $i_O(t)$, equivalente à $31,8A_{RMS}$), e a do detector de corrente nula $i_O' < |I_Y|$ em 1,6A (valor instantâneo da corrente $i_O(t)$).

4.4.5. Circuito Lógico de Desligamento Controlado

Anteriormente foram analisados procedimentos para o controle do conversor no ponto de operação e na partida. É necessário também atentar para o comportamento do conversor no seu desligamento, seja por atuação das proteções ou por atuação externa, como um interruptor, termostato, relé ou qualquer outro atuador externo. Devido à natureza indutiva da carga, deve sempre existir um caminho para circulação da corrente até que a mesma se anule, sob pena de provocar sobretensões destrutivas aos componentes.



permanecem aplicados; neste caso o conversor está habilitado (*enable*). O *Led* amarelo (LD2) aceso indica que o conversor está habilitado.

Desta forma, a lógica de desligamento implementada só permite que os pulsos de comando sejam desabilitados quando o conversor se encontra com corrente nula ($i_o' < |I_Y|$). A tensão V_{REF} é levada à 0V quando o atuador está na posição *OFF* e o resistor de $2,2\Omega$ realiza a descarga do capacitor de *soft-start* (ver seção 4.3.7). De forma similar o sinal de controle $u_C(t)$ é grampeado pelos diodos em $\pm 0,7V$ ¹⁸ através dos transistores Q₃, Q₄ e Q₅, levando o conversor a operar com índice de modulação de 5,83% ($D_{REF} \pm 5,83\%$), forçando a anulação controlada da corrente de carga durante o desligamento do conversor.

Quando alguma das proteções atua ($v_{CC}' > V_X$ ou $i_o' > |I_X|$) o *flip-flop JK* implementado é responsável pelo desligamento controlado do conversor, gerando um sinal de *ERRO* que leva a tensão V_{REF} a 0V e grampeia o sinal $u_C(t)$ em $\pm 0,7V$ forçando a anulação controlada da corrente de carga da mesma forma como explicado anteriormente. Após a anulação de $i_o(t)$ ($i_o' < |I_Y|$ em nível 1), a porta lógica “E” leva *SD* a nível 1 e os pulsos de comando dos interruptores são retirados através do sinal \overline{SD} , mesmo que o atuador esteja na posição *ON*, e o conversor é desabilitado (*disable*). O *flip-flop* mantém uma memória do erro, ou seja, o sinal *ERRO* permanece em nível 1 até que o atuador retorne a posição *OFF* forçando o *reset* do erro; o *flip-flop* garante ainda que o *reset* só ocorra após conversor estar desabilitado. O *Led* vermelho (LD3) aceso indica que a ocorrência de erro.

4.5. Resultados de Simulação

Nesta seção são apresentados os resultados de simulação dos conversores analisados no Capítulo 2, verificando o comportamento similar de ambos. Em seguida, são apresentados os resultados de simulação do estágio de potência referentes ao dimensionamento dos componentes semicondutores. Na seqüência, apresentam-se as simulações em MF a fim de verificar a estabilidade do sistema, validando assim o compensador projetado, bem como os demais blocos que compõe a malha de controle. Por

¹⁸ O ideal seria grampear $u_C(t)$ em 0V, porém como este sinal pode assumir valores positivos e negativos, é necessário o uso de um circuito com capacidade de operar em quatro quadrantes, conduzindo e bloqueando correntes e tensões positivas e negativas; assim impôs-se esta não-idealidade ao circuito.

fim, simula-se também a lógica implementada para controle do ligamento e do desligamento do conversor.

Na Fig. 4.29, encontra-se o circuito que foi simulado para o conversor em ponte completa [21] e na Fig. 4.30 o circuito com o esquema de modulação proposto em [5].

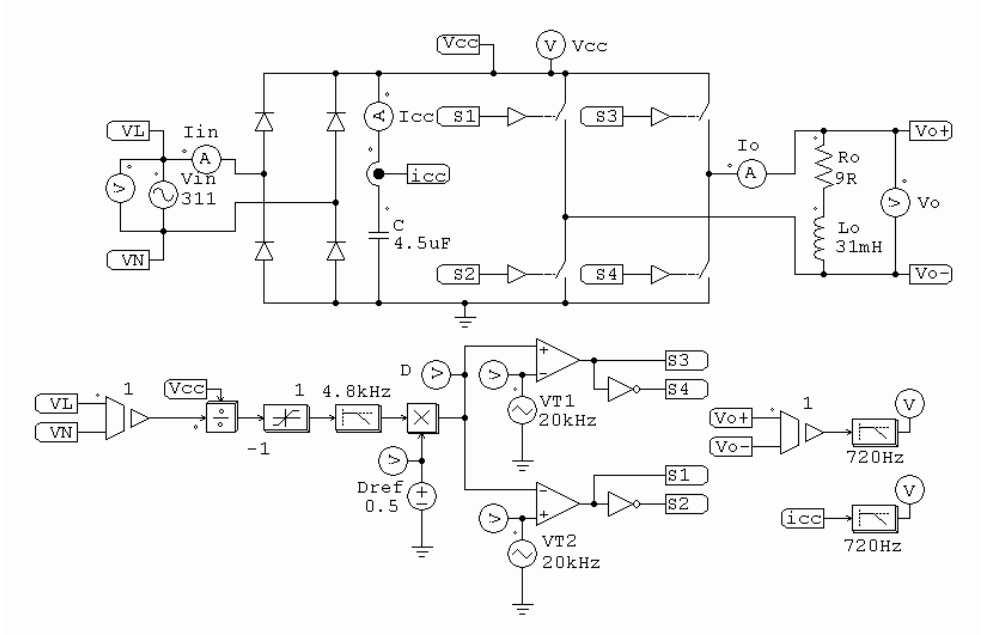


Fig. 4.29 – Conversor em ponte completa simulado com modulação unipolar.

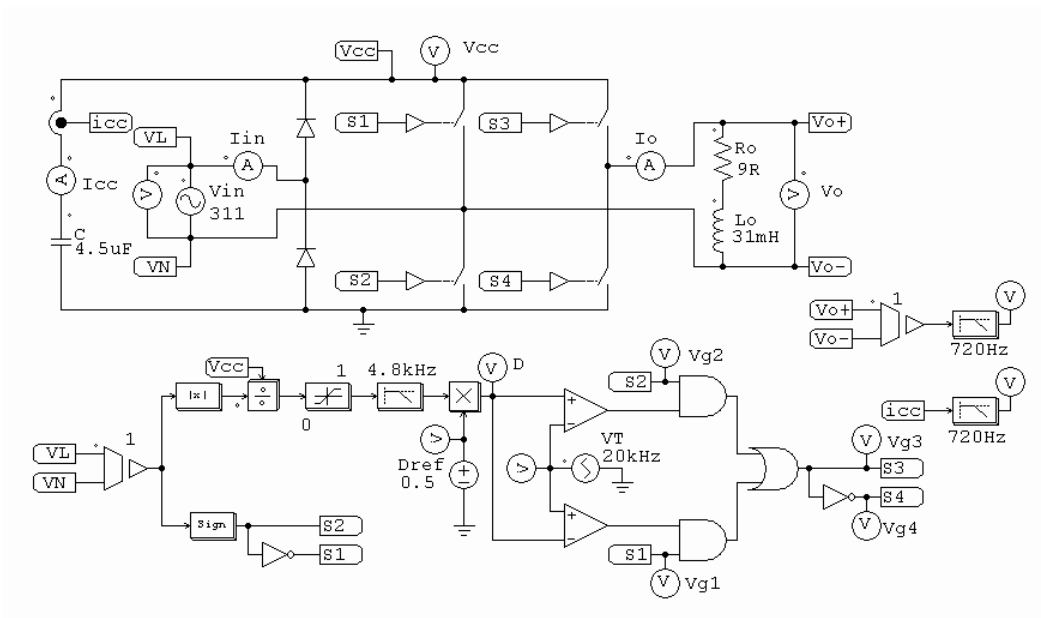


Fig. 4.30 – Conversor meia-ponte simulado com modulação unipolar modificada.

Na Fig. 4.31, observam-se as tensões de entrada, do barramento e da saída dos conversores *FB* à esquerda e *HB* à direita. Na parte inferior, os valores aplicados de razão



cíclica de referência (D_{REF}) e razão cíclica real D . Os circuitos foram simulados com tensão de entrada de $220V_{RMS}$, e tensão de saída de $110V_{RMS}$, para uma potência de saída P_O de $500W$, e $\cos(\phi_O)=0,6$. Verifica-se também que a máxima tensão no barramento CC está em torno de $490V$ para o capacitor adotado de $4,5\mu F$, o que valida o procedimento desenvolvido na seção 2.4.1 e o dimensionamento realizado na seção 4.2.1.

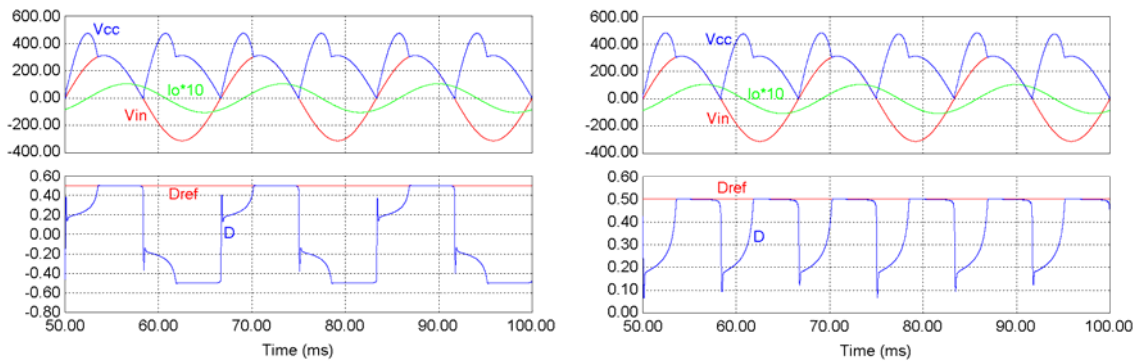


Fig. 4.31 – Tensões de entrada e barramento, corrente de saída e razão cíclica.

Observa-se a diferença entre os sinais devido ao esquema de modulação aplicado a cada um dos conversores ser diferente, conforme visualizado nas Fig. 4.29 e Fig. 4.30. O uso de um detector de sinais é necessário para o conversor *HB*, pois a tensão de entrada é tomada em módulo, e a tensão de comparação é assimétrica (somente valores positivos). Conforme explanado anteriormente, durante a etapa de regeneração de energia o ganho estático difere daquele encontrado na seção 2.3, por isto a adoção deste esquema. Já no caso do conversor *FB*, poderia ser adotado também este esquema, porém preferiu-se a adoção do esquema inicialmente proposto, em que a razão cíclica assume valores positivos e negativos, pela simplicidade de trabalhar desta maneira.

O funcionamento da malha *feedforward* é o mesmo para ambas as topologias, tendo sido abordado no Capítulo 3. Mas como se observa, a redução da razão cíclica D durante as etapas de regeneração de energia, observada na parte inferior da Fig. 4.31, corrige o efeito da distorção da tensão de barramento. Prova disto é a corrente $i_O(t)$ com formato senoidal.

Já na Fig. 4.32, estão plotadas as corrente de entrada, de saída e do capacitor de barramento CC. Como se percebe, a corrente de entrada é idealizada, pois nenhuma indutância foi adicionada ao circuito simulado. Assim $i_{IN}(t)$ possui o formato de $i_O(t)$ e a amplitude e a fase de $i_{IN}(t)$ e $i_O(t)$ são praticamente idênticas, verificando-se a validade das equações (2.65), (2.70) e (2.72), apresentadas na seção 2.4.2. Nos instantes em que a ponte

retificadora está bloqueada, a corrente da carga refletida ($\overline{i_X(t)}$) flui através do capacitor ($i_{CC}(t)$) do barramento, sendo predominantemente de alta frequência, porém, possuindo também uma componente de baixa frequência ($i_{CC_LOW}(t)$).

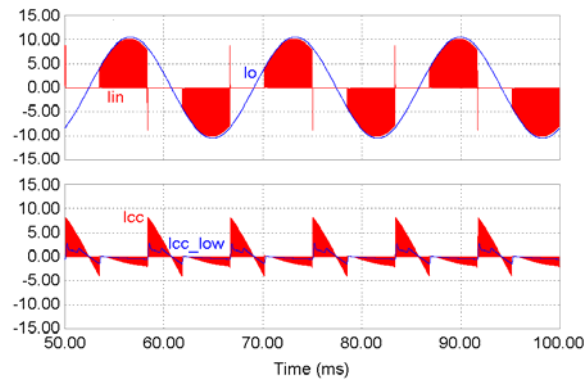


Fig. 4.32 – Corrente de entrada, saída e do capacitor.

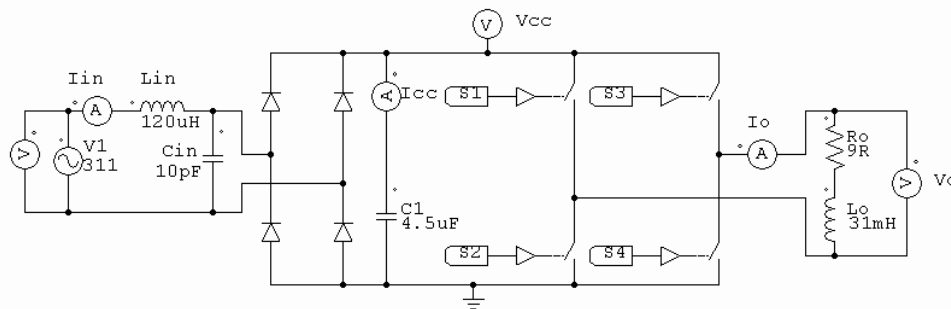


Fig. 4.33 – Circuito simulado com indutância de rede.

Para verificar o comportamento do circuito em uma situação mais próxima da realidade, foi introduzida uma pequena indutância em série com a fonte de entrada, conforme representado na Fig. 4.33. Esta indutância representa a indutância parasita da rede L_{IN} , e seu valor ($120\mu\text{H}$) foi calculado a partir da equação (2.103), para uma frequência de ressonância de $6,8\text{kHz}$. O valor obtido é condizente com a indutância normalmente encontrada na rede, e ficou também aceitável frente à condição estabelecida na equação (2.101). Os resultados são apresentados na figura Fig. 4.34. Observa-se que o conteúdo harmônico da corrente de entrada localizado na frequência de comutação, e seus múltiplos, foi filtrado apenas com esta indutância parasita acrescida ao circuito. Resta porém ainda um conteúdo harmônico localizado em baixas frequências que é indesejável, ocasionado pelo fato de a ponte retificadora não estar em condução durante as etapas em que ocorre a regeneração.

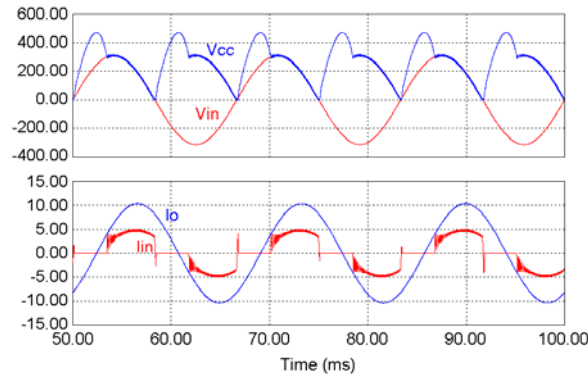


Fig. 4.34 – Resultados de simulação com indutância de rede.

A análise harmônica da corrente de entrada simulada foi realizada até o harmônico de ordem 15, e é apresentada na Fig. 4.35, juntamente com os limites estabelecidos pela IEC 61000-3-2 [8]. Observa-se que apenas a 15^a harmônica ultrapassou o limite estabelecido pela norma, porém essa componente já está bem distante da frequência fundamental e ainda pode ser eliminada com um ajuste melhor do filtro de entrada. A $THDi_{IN}$ encontrada para esta situação, considerando-se até a 15^a harmônica foi de:

$$THDi_m = \frac{\sqrt{\sum_{n=2}^{15} (I_{IN_n_PK})^2}}{I_{IN_1_PK}} = 35,38\% \quad (4.55)$$

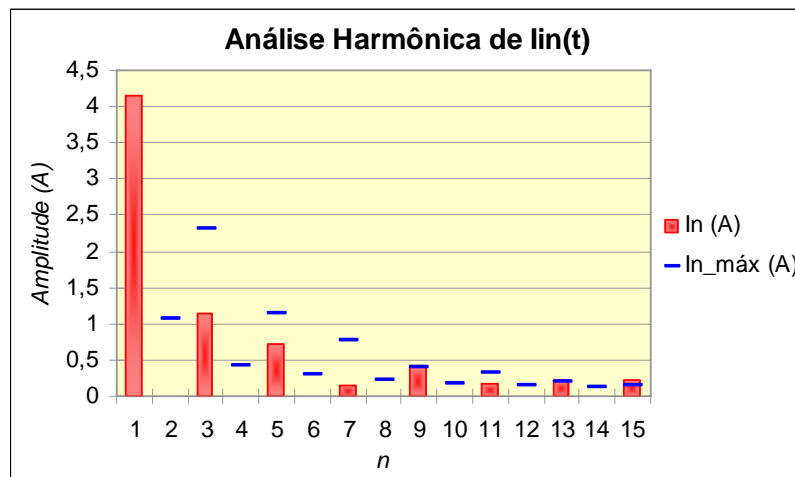


Fig. 4.35 – Espectro harmônico de $i_{IN}(t)$.

Salienta-se também que esta condição que foi simulada é uma condição mais crítica do que aquela que foi encontrada no trabalho de KRAGH [21]. Com uma mudança no ponto de operação, por exemplo com a redução da potência de saída P_O ou ainda com o aumento do FD da carga, a corrente de entrada já estaria enquadrada à norma.

Na Fig. 4.36 apresentam-se as tensões de entrada e de barramento, e a corrente de entrada ampliadas no momento em que a ponte retificadora entra em condução. Percebe-se que há uma ressonância amortecida, exatamente na frequência de ressonância do par L_{IN} - C (6,8kHz). Pode-se observar também que existe uma pequena ondulação sobre a tensão do barramento CC em f_s , vista no detalhe, cujo valor medido foi $\Delta v_{CC} < 10V$. Logo, esta ondulação não é crítica, e apesar de ser responsável pela corrente que circula pelo capacitor C, não há preocupação com perdas neste componente, visto que serão usados capacitores de polipropileno. Assim, considera-se válida também a análise feita para o dimensionamento do filtro de entrada na seção 2.5.3 do Capítulo 2.

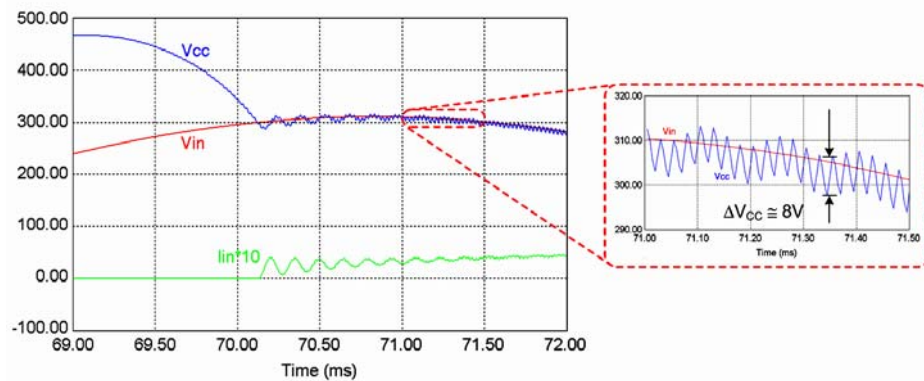


Fig. 4.36 – Detalhe de $v_{CC}(t)$ e de $i_o(t)$.

Por fim apresentam-se mais alguns resultados de simulação variando o FD da carga para 0,85 (Fig. 4.37), e em seguida com tensão de entrada em 110V (razão cíclica $D_{REF} = 0,99$) para FD_O igual à 0,6 e 0,85 (Fig. 4.38).

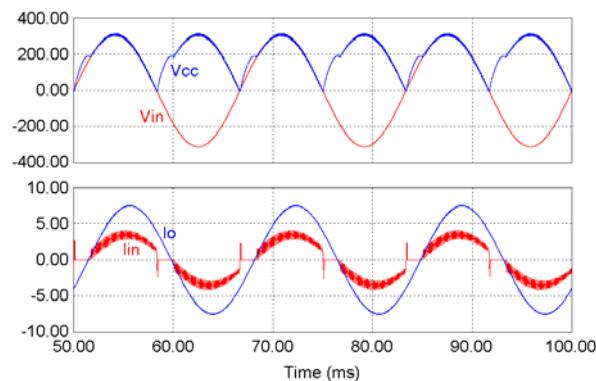


Fig. 4.37 – Resultados de simulação para $FD_O = 0,85$ ($V_{IN_RMS} = 220V$).

Como se observa na Fig. 4.37, o ângulo de deslocamento da corrente de entrada é menor que o da corrente de saída, e o retificador de entrada conduz durante um intervalo maior, o que reduz $THD_{i_{IN}}$. Para este caso, a THD encontrada foi de 11,81%. Este fato se



deve à influência maior do capacitor C , pela alteração da relação Z_O/Z_C dada na equação (2.61). Como se observa também o valor máximo da tensão de barramento foi inferior a tensão de pico da rede. Esta é uma condição mais branda ao funcionamento do conversor e mais atrativa.

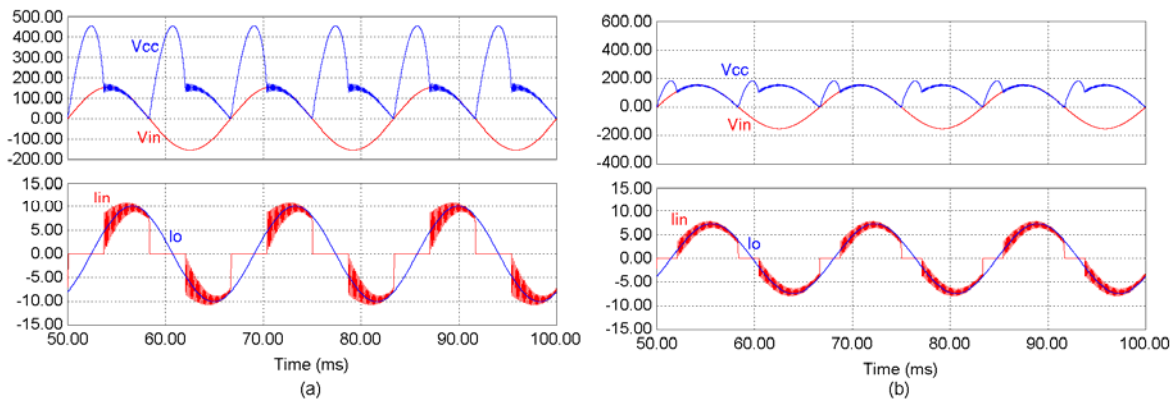


Fig. 4.38 - Resultados de simulação com $V_{IN,RMS} = 110V$: $FD_o = 0,6$ (a) e $FD_o = 0,85$ (b).

Os resultados obtidos em 110V (Fig. 4.38(a)) mostram que a máxima tensão do barramento CC obtida foi a mesma nos dois casos, em 220V e em 110V, o que já era esperado, conforme análise realizada na seção 2.4.1. A corrente de entrada agora apresenta amplitude e fase muito próximas da corrente de saída, tanto para FD da carga 0,6 (Fig. 4.38(a)) como para 0,85 (Fig. 4.38(b)), validando o comportamento previsto por (2.65), (2.70) e (2.72). A $THDi_{IN}$ foi de 37,68%, para o primeiro caso, e 15,99% para o segundo caso. Como se pôde perceber, a $THDi_{IN}$ para tensão de entrada de 110V é mais elevada do que para 220V, devido à razão cíclica de referência D_{REF} ser diferente, o que altera a relação dada pela equação (2.61).

As simulações seguintes visam a comprovação do projeto realizado ao longo do Capítulo 4. O circuito usado para simulação e dimensionamento dos semicondutores do estágio de potência do conversor é apresentado na Fig. 4.39.

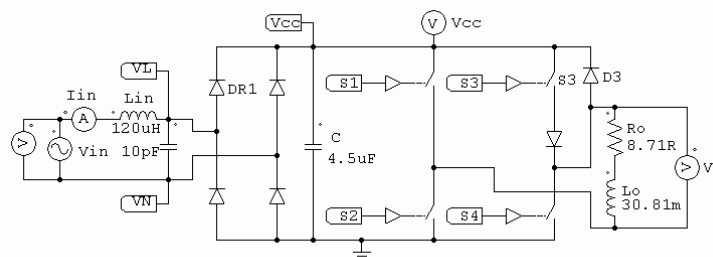


Fig. 4.39 – Circuito simulado para dimensionamento dos semicondutores de potência.

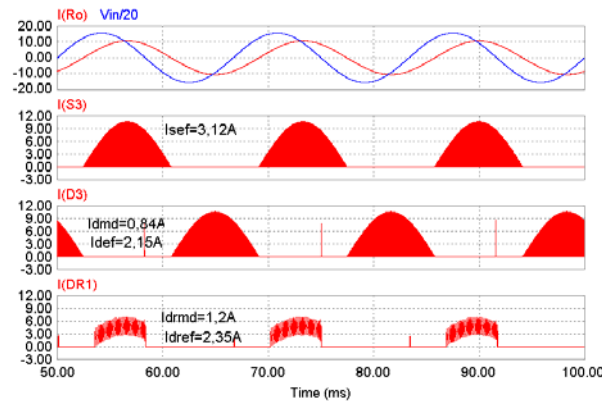


Fig. 4.40 – Simulação dos esforços nos semicondutores em 220V.

Na Fig. 4.40 encontra-se a simulação feita para comprovação dos esforços dos semicondutores nas condições nominais apresentadas na Tabela 4.6, em 220V. E na Fig. 4.41 apresenta-se a simulação dos esforços em 110V, também para as condições nominais da Tabela 4.6.

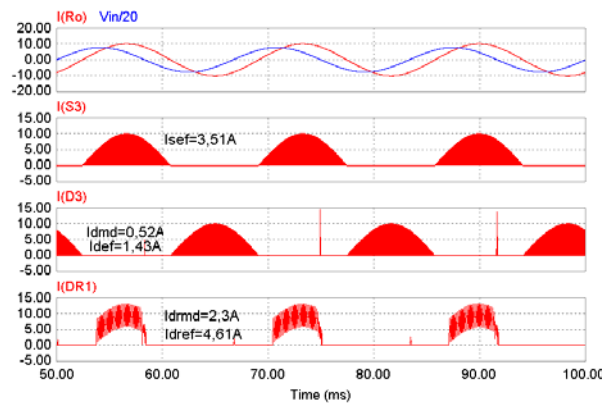


Fig. 4.41 – Simulação dos esforços no semicondutores em 110V.

O circuito simulado que representa o conversor em Malha Fechada encontra-se na Fig. 4.42. A primeira simulação apresenta os sinais envolvidos na malha de controle, quando em regime permanente, para tensão de entrada igual a 220V (Fig. 4.43 (a)) e 110V (Fig. 4.43 (b)). O erro estático médio simulado ficou dentro das especificações para os dois casos, sendo menor em 220V, o que foi previsto no projeto do compensador (seção 4.3.6). Observa-se que o atraso proporcionado pelo medidor de $v_o(t)$ (na parte superior) em



relação a tensão de entrada¹⁹ é quase imperceptível (o calculado foi 4,36° na seção 4.3.4). A ondulação de 120Hz presente no sinal de erro (ϵ_O) foi atenuada pelo compensador, não afetando o sinal de controle compensado ($u_{C_REF}(t)$). Assim, as especificações do compensador em regime permanente foram atendidas.

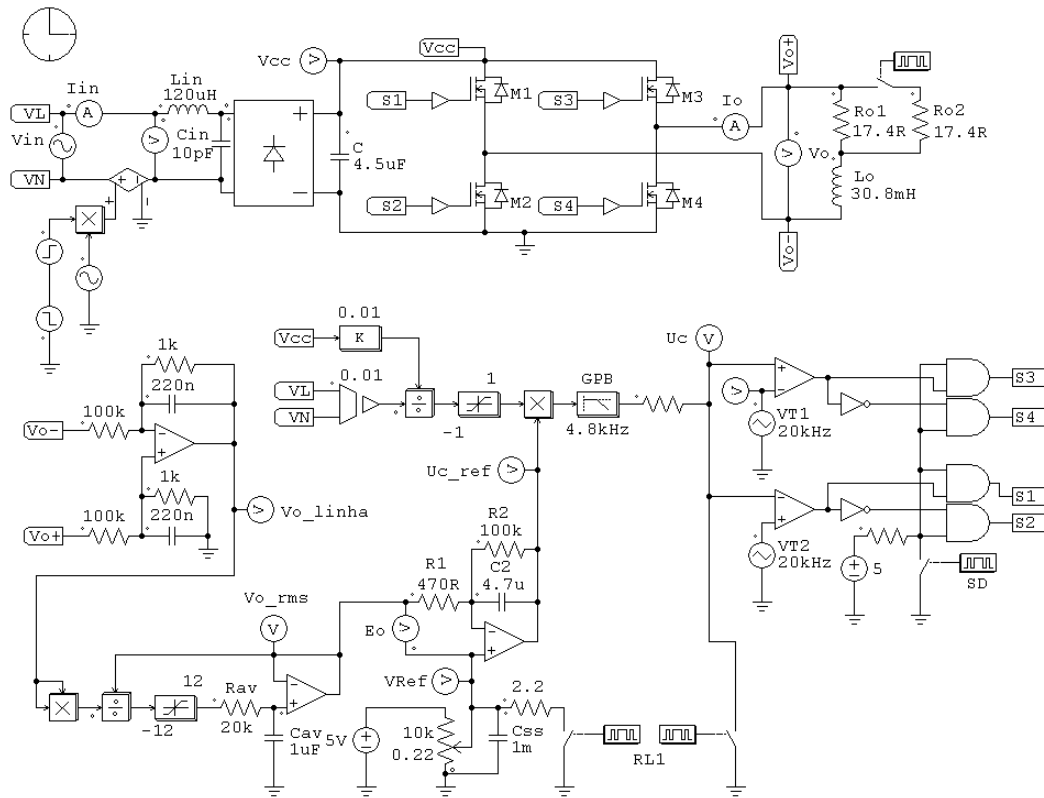


Fig. 4.42 – Esquemático do circuito de simulação do conversor em MF.

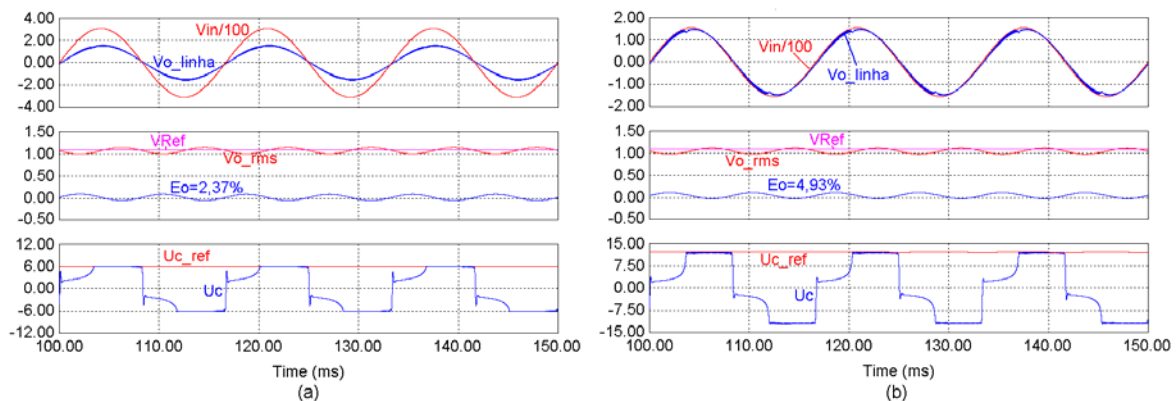


Fig. 4.43 – Simulação da malha de controle: regime permanente em 220V(a) e 110V(b).

¹⁹ O sinal de $v_{O_i}(t)$ encontra-se em fase com a tensão de entrada.

Na Fig. 4.44 encontra-se plotada a resposta do compensador ao degrau de referência (sem o filtro de referência), para 220V (a) e para 110V (b). Percebe-se o sobre-sinal em 220V devido ao amortecimento ser menor, porém o $t_{r5\%}$ é o mesmo para os dois casos, comprovando o ajuste do compensador.

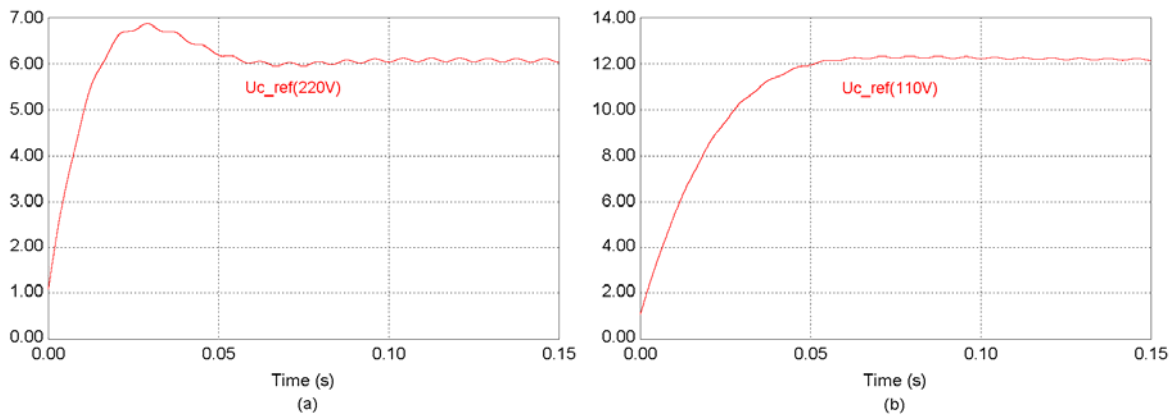


Fig. 4.44 – Resposta ao degrau de referência de $C(s)$: em 220V (a) e em 110V(b).

Na Fig. 4.45 encontra-se plotada a resposta do compensador quando aplicado um degrau de perturbação de 10% na tensão de entrada $v_{IN}(t)$, para 220V (a) e para 110V (b). Foram aplicados degraus de 220V para 200V e vice-versa (a), e de 127V para 110V e vice-versa (b). Verifica-se a resposta satisfatória do sistema, pois mesmo com um controle por valores eficazes, o sistema não apresenta grandes distúrbios, visto que a corrente de carga não sofre grandes variações. Como já explanado anteriormente, as constantes mecânicas da carga proposta são muito mais lentas do que as constantes elétricas. O maior risco ao conversor são os níveis de tensão que o barramento CC pode atingir. Por isto justifica-se o monitoramento desta grandeza e a proteção que foi projetada na seção 4.4.3.

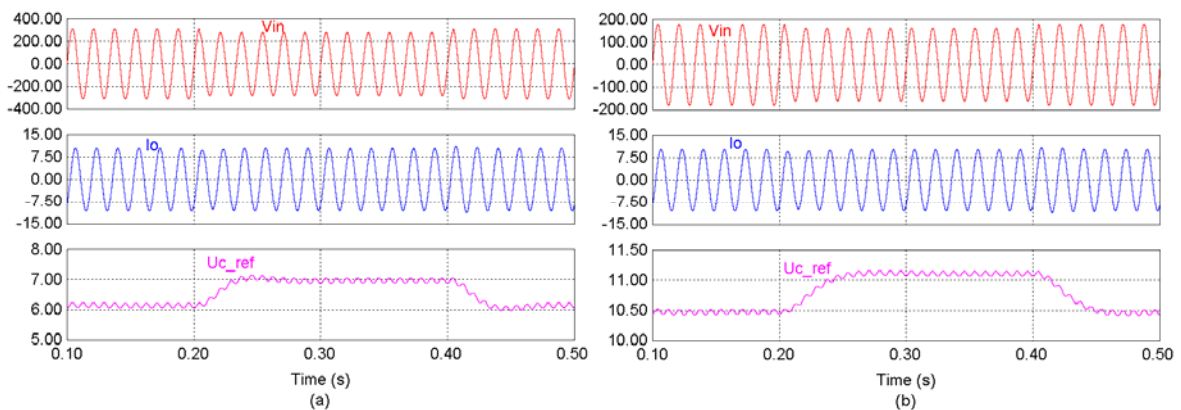


Fig. 4.45 – Perturbação de entrada em 220V (a) e em 110V(b): atuação de $C(s)$.



Na Fig. 4.46 encontra-se plotada a resposta do compensador quando aplicada um degrau de perturbação de 50% na carga, para 220V (a) e para 110V (b). Observa-se que o compensador não atua, visto que a perturbação na corrente de carga não interfere na tensão eficaz de saída, como foi discutido no Capítulo 3.

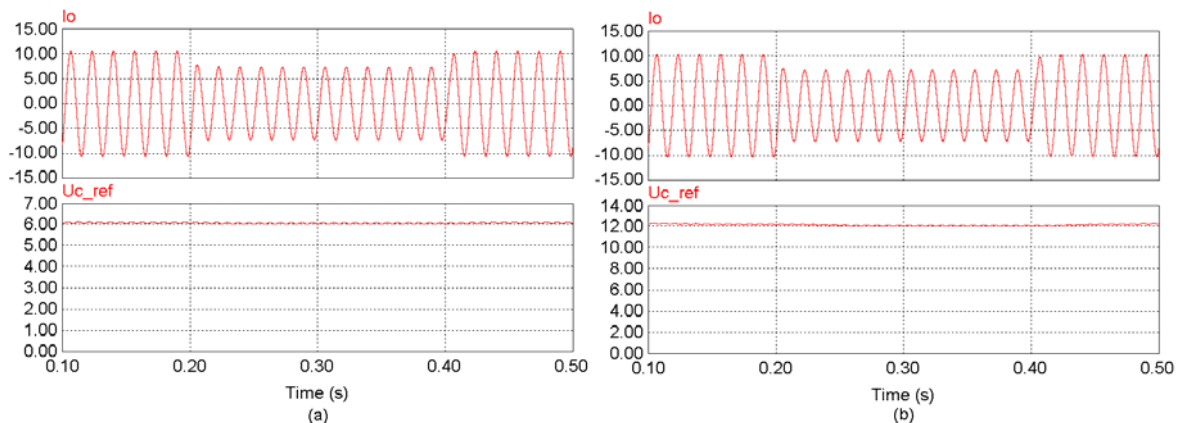


Fig. 4.46 – Perturbação de carga em 220V (a) e em 110V(b): atuação de $C(s)$.

Finalmente, foram realizadas as simulações da partida do conversor com o circuito de *soft-start* (Fig. 4.47) e da lógica para o controle do desligamento (Fig. 4.48). Como observado, o sistema apresenta um transitório suave de partida, com seguimento da referência, atingindo 50% do valor nominal em aproximadamente 1s, e atingindo o ponto nominal de operação após 5s.

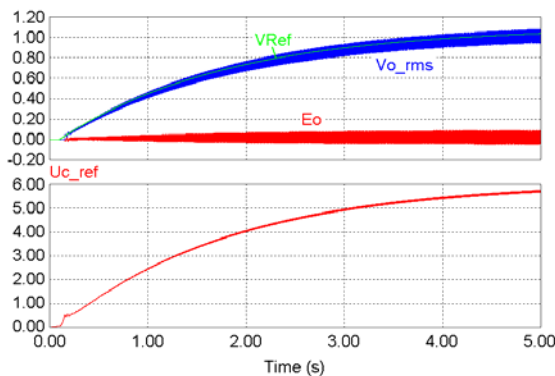


Fig. 4.47 – Partida do conversor com circuito *soft-start*.

Quanto ao desligamento (Fig. 4.48), foi simulado um desligamento no pico da corrente de carga. O sinal V_{REF} é levado instantaneamente a zero, e o sinal compensado u_{C_REF} obedece à dinâmica de $C(s)$. O sinal u_C é também levado a zero instantaneamente aplicando uma razão cíclica nula à carga, e a corrente diminui de forma controlada. Quando por fim, $i_O(t)$ atinge o nível de 1,6A, definido na seção 4.4.4 ($i_O' < I_Y$), os pulsos de

comando dos *gates* são retirados instantaneamente. O sobre-sinal (ΔV_{CC}) provocado foi de apenas 25,8V, um resultado satisfatório.

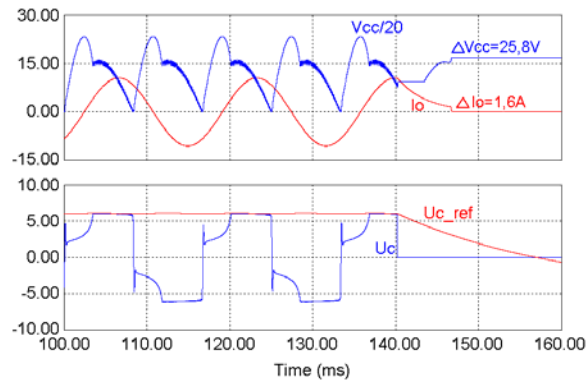


Fig. 4.48 – Desligamento controlado do conversor.

4.6. Conclusões

Neste capítulo foram apresentados os critérios e a metodologia de projeto a ser seguida para o dimensionamento do conversor implementado. As especificações adotadas, e os cálculos demonstrados podem ser utilizados como exemplo de projeto do conversor, desde os componentes do estágio de potência até os circuitos de controle, comando e proteção utilizados.

Os resultados de simulação apresentados demonstram a validade do projeto dos circuitos de comando e da malha de controle de $V_{O_I_RMS}$. No tocante aos estágios de controle, comando e demais circuitos auxiliares, fica visível que a implementação de um controle digital com microcontrolador ou *DSP* pode ser vantajosa frente ao uso do controle e comandos analógicos utilizados neste projeto. Destacam-se como principais vantagens a flexibilidade no ajuste dos parâmetros envolvidos, especialmente quando se faz necessário a alteração destes em fase experimental e principalmente, a redução do número de componentes discretos utilizados que poderiam ter suas funções incorporadas ao *software* de um único componente, no caso o processador.

A segunda vantagem citada, além da compactação, aponta promissora para outra vantagem que seria a redução do custo do projeto. Sugere-se futuramente a realização mais detalhada de uma análise de custos.

No capítulo seguinte, serão apresentados os resultados experimentais obtidos com o protótipo implementado, a fim de compará-los com os resultados de simulação e validar o estudo que foi realizado até o presente momento.

5.RESULTADOS EXPERIMENTAIS

Com o intuito de validar o estudo teórico realizado nos Capítulos 2 e 3, implementou-se um protótipo da topologia *FB* em laboratório de acordo com o projeto realizado no Capítulo 4. Os resultados obtidos são apresentados e discutidos neste capítulo realizando-se uma análise crítica de suas implicações.

Na Fig. 5.1, apresenta-se um diagrama esquemático dos estágios de controle e potência do conversor implementado, visualizando-se os principais sinais envolvidos nos estágios de controle e potência.

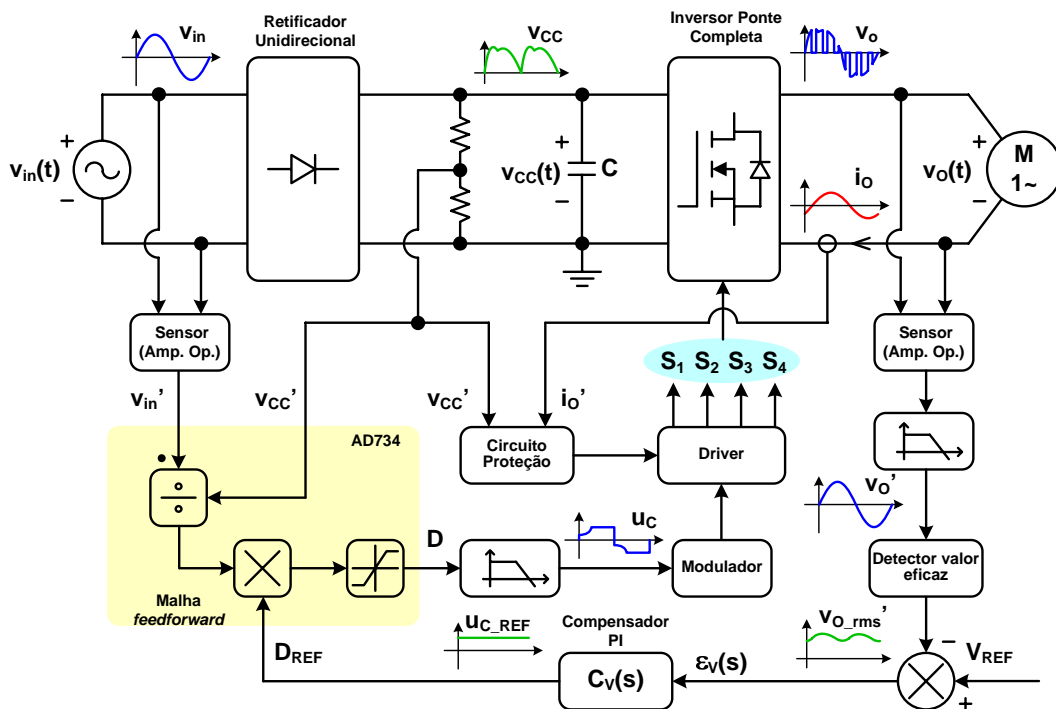


Fig. 5.1 – Esquema geral do protótipo implementado.

Na Fig. 5.2, apresenta-se a foto do protótipo implementado. No cartão de potência encontram-se além do estágio de potência e dos *drivers* de comando dos interruptores, os circuitos de medição e realimentação de $v_{IN}(t)$, $v_{CC}(t)$, $v_o(t)$, e $i_o(t)$. No cartão de controle, encontram-se os demais circuitos dimensionados no capítulo anterior. A fonte auxiliar é abordada no Apêndice IV.

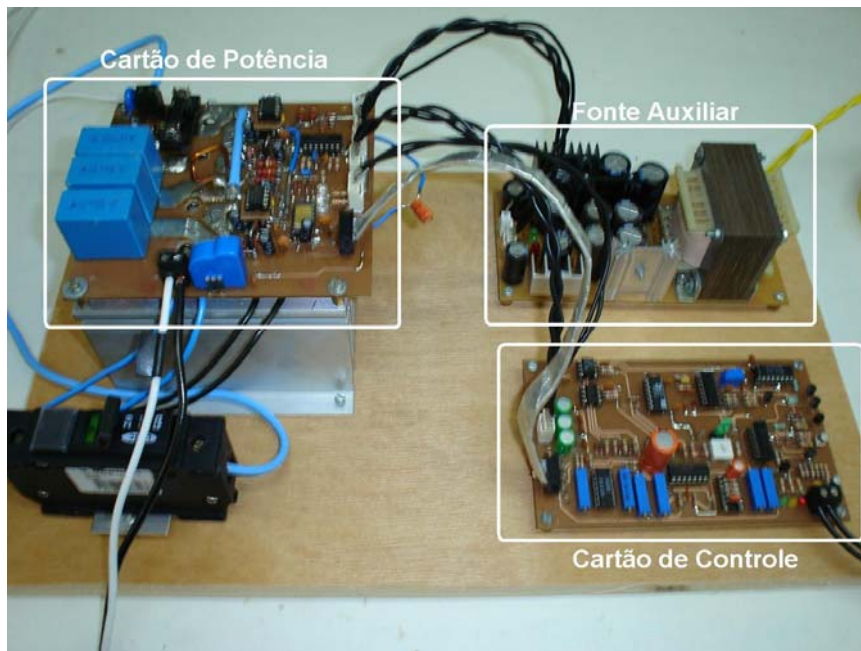


Fig. 5.2 – Foto do protótipo implementado.

O conversor foi ensaiado com alimentação em 110V e 220V. Para alimentação em 110V foi usado um transformador abaixador de 220V-110V com potência nominal de 2KVA. O mesmo precisava ser o mais próximo do ideal para não influenciar o funcionamento do conversor, tendo sido superdimensionado por esta razão. Os parâmetros obtidos no ensaio do transformador, medidos no enrolamento de 110V são:

$$R_f = 22,86\Omega \quad L_m = 152,2mH \quad R_{cu} = 0,117\Omega \quad L_d = 109,2\mu H$$

R_f = resistência de perdas no ferro.

L_m = indutância de magnetização.

R_{cu} = resistência de perdas no cobre.

L_d = indutância de dispersão do enrolamento 110V.

Para a carga, foi usado um indutor de saída L_O de $\cong 15mH$, montado de acordo com MARTIGNONI [50], variando-se a resistência de carga R_O . Por esta razão, deve-se analisar com cautela os resultados obtidos, visto que variando a resistência, varia-se também o FD da carga.

5.1. Análise Harmônica

Para realizar as aquisições para o cálculo da THD , foi utilizado o Osciloscópio Digital *TEKTRONIX TDS5034B*, que possui o software “*Power Measurements 3*”, apropriado para análise do espectro harmônico. Foram usadas também ponteiras

diferenciais e isoladas de tensão modelo *P5205*, e ponteiras de corrente de efeito Hall modelo *TCP202*, ambas da *TEKTRONIX*.

Na Fig. 5.3 apresenta-se a análise harmônica de $i_{IN}(t)$ até a 40ª componente para a potência aparente de entrada de 842VA, com $FD_O = 0,88^{20}$ e R_O de $13,5\Omega$. É importante salientar a dificuldade de ajustar com exatidão o valor real da indutância, impedindo a reprodução exata da condição simulada no Capítulo 4, com $FD_O = 0,85$. Conforme discutido na seção 4.1, pode-se drenar uma potência ativa de saída maior do conversor desde que seu FD_O também seja elevado, pois há o comprometimento com a máxima tensão de barramento. Como se observa na Fig. 5.3, todas as componentes ficaram dentro dos limites estabelecidos pela norma IEC 61000-3-2 [8] segundo a Classe A da mesma. A corrente eficaz de entrada foi de 3,842A com uma *THD* de 12% ($THDi_{IN}$), sendo a *THD* da tensão de entrada ($THDv_{IN}$) igual à 2,4%. O fator de potência na entrada do conversor (FP_{IN}) é de 0,8993, ainda ficando abaixo do limite mínimo imposto pela legislação vigente no Brasil [51] de 0,92, o que se constitui numa desvantagem.

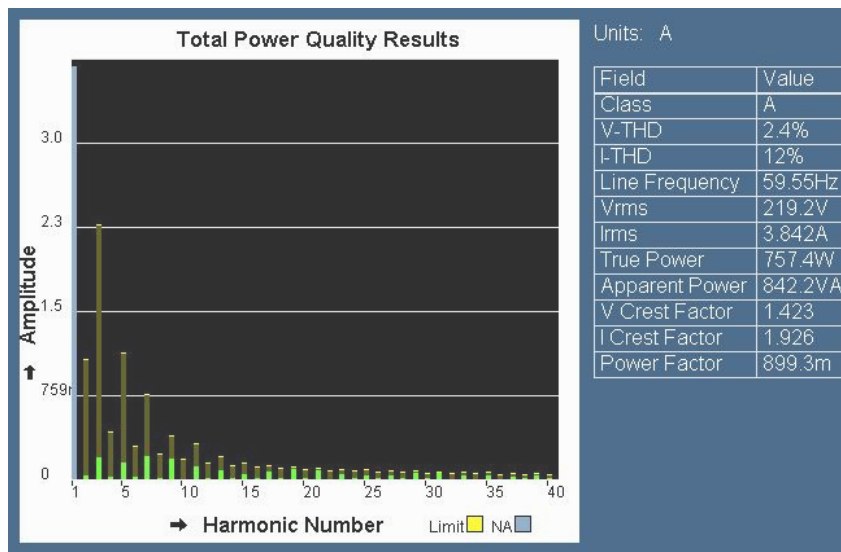


Fig. 5.3 – Análise harmônica de $i_{IN}(t)$ para $S_O = 842VA$ e $FD_O = 0,89$, com escala em ampéres.

²⁰ É importante relembrar que, embora o conversor tenha sido projetado para uma potência aparente nominal de saída de 833VA com $FD_O = 0,6$ ($P_O=500W$), considera-se que esta seja a condição mais crítica da carga, e não a condição em que a carga operaria em regime. Nesta condição, as componentes de 15ª ordem já não se enquadrariam aos limites da norma neste projeto, conforme simulações apresentadas no Capítulo 4. Assim assumiu-se uma condição mais branda como a que foi simulada no Capítulo 4, com $FD_O = 0,85$.



A Fig. 5.4 apresenta a mesma análise harmônica da Fig. 5.3, porém com a escala modificada para $\text{dB}\mu\text{A}$, de modo a permitir a visualização dos valores dos demais harmônicos.

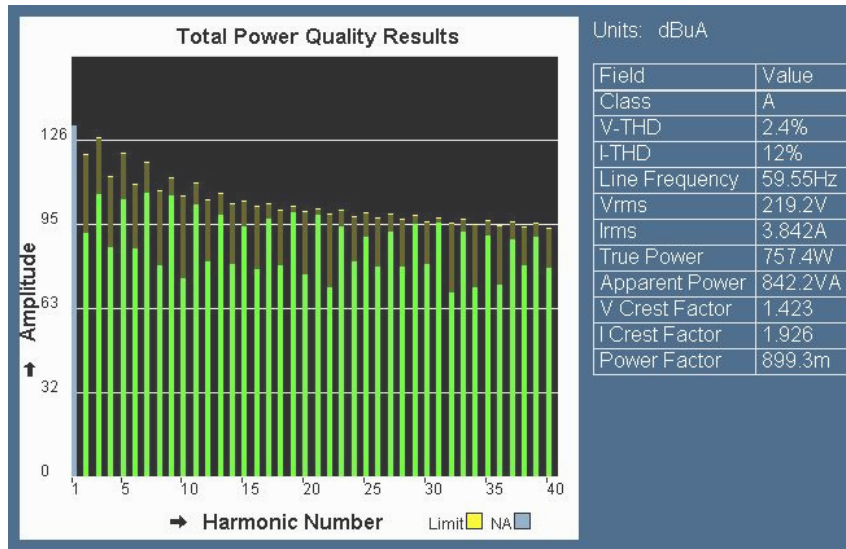


Fig. 5.4 – Análise harmônica de $i_{IN}(t)$ para $S_O = 842\text{VA}$ e $FD_O = 0,89$, com escala em ampéres.

A Fig. 5.5 apresenta a análise harmônica (a) e as formas de onda (b) do conversor para uma situação de sobrecarga, em que a potência aparente de entrada é de 1kVA porém, com um fator de potência de entrada de $0,9025$. A $THDi_{IN}$ é de 11% e a $THDv_{IN}$ é de $2,2\%$. Foi empregado um resistor R_O de $12,3\Omega$.

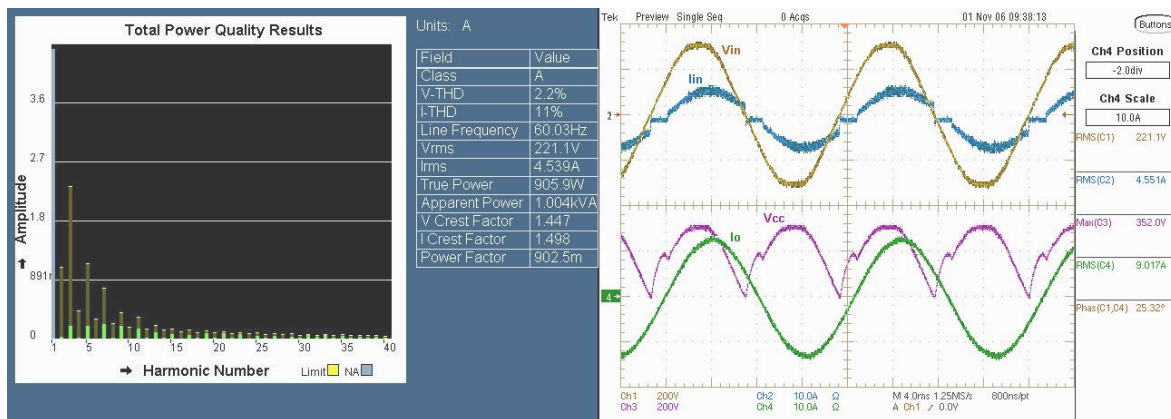


Fig. 5.5 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 1\text{kVA}$ e $FD_O = 0,90$.

Para caráter de conhecimento são apresentadas também outras situações de carga que foram obtidas, usando um indutor L_O de $\cong 47\text{mH}$. Na Fig. 5.6, encontram-se os resultados para $S_O = 833\text{VA}$ e $FD_O = 0,60$ ($R_O = 13,5\Omega$). Neste caso o FP_{IN} foi de $0,6969$, com uma $THDi_{IN}$ de 34% . Nota-se também que a potência aparente de entrada S_{IN} foi de apenas $465,5\text{VA}$ e a potência ativa de entrada P_{IN} foi de $324,4\text{W}$. A potência ativa de saída

foi inferior ainda à da entrada, porém como a tensão de saída também apresenta elevado conteúdo harmônico, a potência aparente de saída é composta pela potência ativa da carga e pelas potências reativas de deslocamento da corrente e de distorção harmônica da tensão.

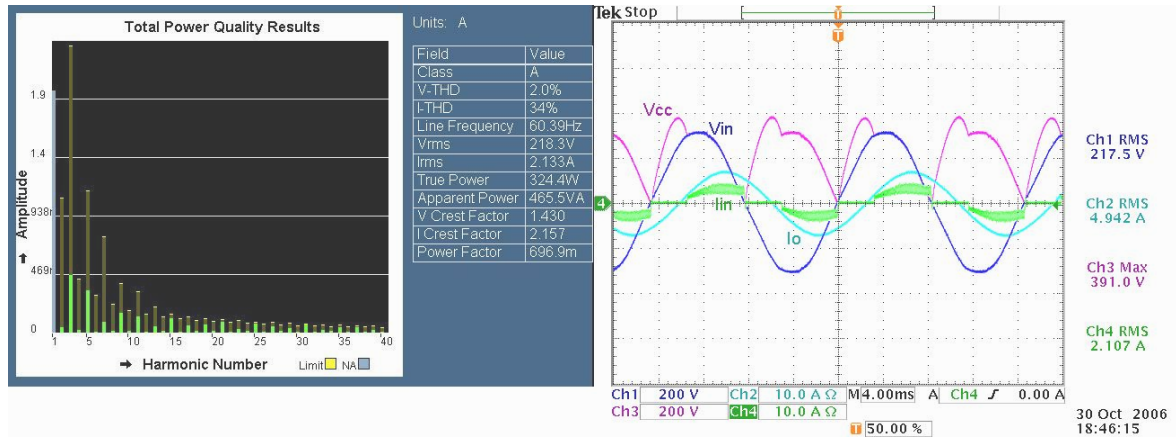


Fig. 5.6 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S_0 = 833\text{VA}$ e $FD_0 = 0,60$.

Todo este excedente reativo é processado pelo conversor, sendo uma energia que circula do barramento para a carga e de volta ao barramento. Por esta razão, S_0 é superior à S_{IN} , fato demonstrado na seção 2.4.2, quando na ocasião, foram consideradas apenas as componentes fundamentais para análise (reativo de deslocamento).

Na Fig. 5.7, estão os resultados obtidos para aproximadamente metade da potência nominal de saída. Foi usado resistor de $30,75\Omega$; obteve-se uma $THDi_{IN}$ de 8,6%, $THDv_{IN}$ de 2,1%, FP_{IN} de 0,9231, com $S_{IN} = 314,9\text{VA}$, e $P_{IN} = 290,7\text{W}$.

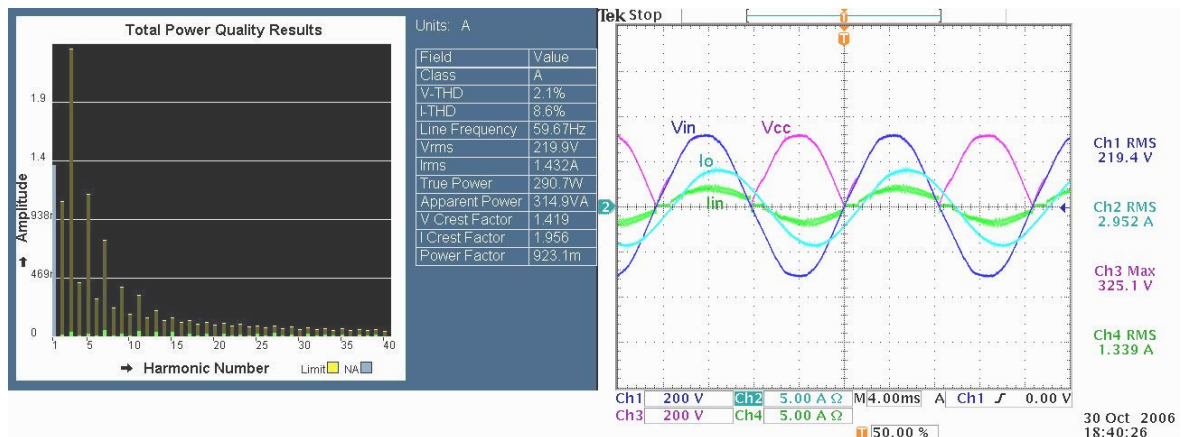


Fig. 5.7 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 416\text{VA}$ e $FD_0 = 0,60$.

Estes resultados apontam para um ponto de operação em que ocorre a obtenção de $FP \geq 0,92$. Isto não se deve ao fato de a carga ter sido reduzida, mas sim de ter-se variado a relação obtida no Capítulo 2, através da equação (2.61), e conseqüentemente reduzido o ângulo da corrente de entrada fundamental ϕ_{IN} conforme equação (2.62). No Capítulo 2



avaliou-se apenas a influência da variação da razão cíclica, mas o que foi demonstrado através de resultados experimentais é que se consegue o mesmo efeito através da variação da carga.

Isto deixa claro que se pode otimizar o conversor para trabalhar com potências mais elevadas e correção do FP apenas projetando o capacitor de barramento para tal função, conforme equações (2.59) e (2.60), ao invés do critério utilizado (equação (2.50)). No entanto, as restrições estabelecidas pelas equações (2.46) e (2.47) ainda devem ser respeitadas. Porém neste caso, deve-se realizar o projeto para o ponto de operação nominal da carga, tomando cuidado pois nesta região de operação do conversor, a influência do capacitor de barramento CC é grande. Pequenas variações na carga ou na razão cíclica de operação podem alterar completamente a característica do mesmo, podendo cair até em situações em que a corrente de entrada encontra-se adiantada da tensão de rede, e a tensão de barramento passa a ser contínua. Novamente, tem-se o problema da introdução de harmônicas de baixa ordem na corrente de entrada.

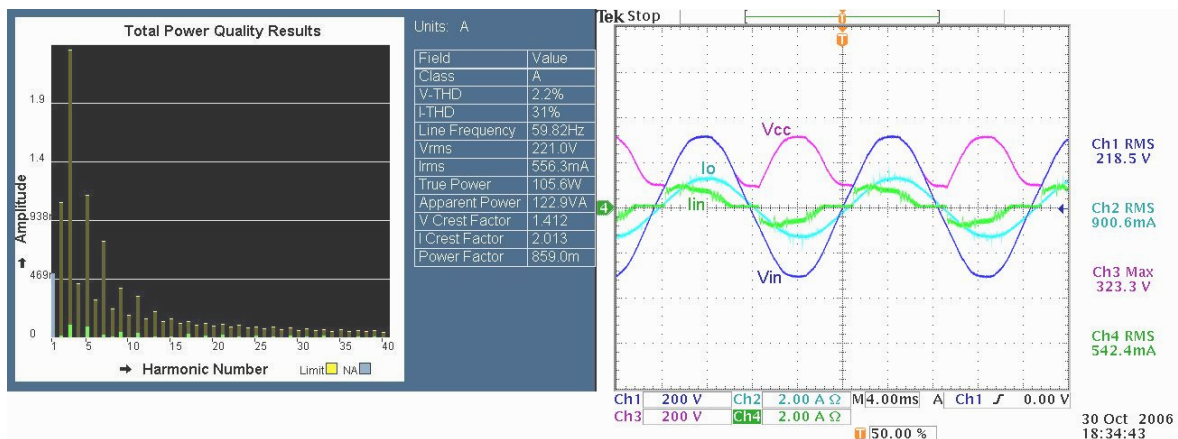


Fig. 5.8 – Análise harmônica de $i_{IN}(t)$ (a) e formas de onda (b) para $S = 125VA$ e $FD_O = 0,98$.

Na Fig. 5.8 apresentam-se os resultados mencionados, obtidos com $R_O = 123\Omega$. $FD_O=0,98$, porém com $FP_{IN} = 0,859$, pois a $THD_{i_{IN}} = 31\%$.

Os resultados experimentais de análise harmônica obtidos com 110V apresentam comportamento similar. Os mesmos não serão apresentados, visto que a IEC 61000-3-2 [8] não contempla sistemas alimentados em 110V.

5.2. Rendimento

Costuma-se levantar a curva de rendimento em função da potência de saída (η x P_O). Visto que P_O é função de (R_O, ϕ_O) e ϕ_O também é função de R_O , a potência foi variada

através de R_o , mas ϕ_o também variou. Assim, optou-se por verificar o rendimento apenas para alguns pontos de operação, visualizados na Tabela 5.1:

Os valores apresentados na Tabela 5.1 utilizados no cálculo de η foram obtidos através de medições efetuadas simultaneamente com o equipamento Analisador de Potência *AVPOWER PA4400A*.

Verifica-se que o rendimento médio (obtido pelos pontos apresentados na Tabela 5.1) foi de 91,75%. Este valor é superior ao valor teórico calculado no Apêndice III. Na Tabela III.2 do mesmo Apêndice, verifica-se que a temperatura medida nos ensaios também foi inferior à calculada, podendo-se afirmar que as perdas reais são menores do que as calculadas. Por outro lado, pode-se afirmar que o rendimento médio ainda é relativamente baixo, visto que a frequência de comutação é de apenas 20kHz, e o conversor não é isolado. Atribui-se este fato às elevadas perdas nas comutações, provocadas pela recuperação reversa do diodo intrínseco dos *MOSFET's*, devido ao t_{rr} elevado do mesmo (ver Apêndice III).

Tabela 5.1 – Rendimento do conversor.

V_{IN_RMS} (V)	L_o (mH)	P_{IN} (W)	$P_{O_I}^{21}$ (W)	ϕ_o (FD_o)	η
220V	47mH	325,6W	298,09W	51,25° (0,626)	91,5%
		187,57W	166,19W	15,64° (0,963)	88,6%
	15mH	782,2W	713,4W	23,07° (0,92)	91,2%
		612,6W	565,9W	14,53° (0,968)	92,3%
110V	47mH	285,39W	261,34W	59,14°(0,662)	91,56%
		152,94W	144,89W	14,98° (0,966)	94,73%
	15mH	672,9W	616,3W	22,63°(0,923)	91,59%
		461,29W	426,99W	13,59° (0,972)	92,5%

5.3. Resposta Dinâmica

Para ensaios com perturbação de tensão de entrada, foi usada uma fonte de tensão alternada digital, com capacidade para $300V_{RMS}$ e 1750VA, modelo AGILENT 6813B.

Na Fig. 5.9, são apresentados os sinais da malha de controle durante a partida do conversor em 110V, e na Fig. 5.10, em 220V (V_{REF} (Ch2), v_{O_RMS} '(Ch3), u_{C_REF} (Ch1) e

²¹ Considera somente a componente fundamental da tensão de saída.



$u_C(\text{Ch4})$). Como se observa, a partida do conversor é suave, com um transitório de partida lento, tal como foi projetado e demonstrado através de simulações no Capítulo 4.

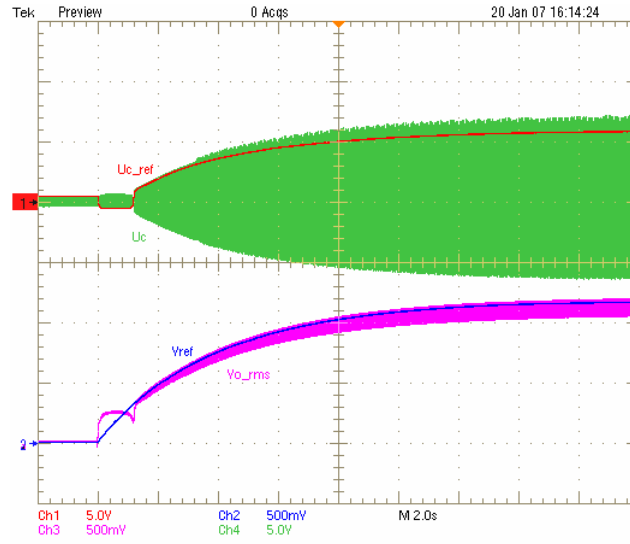


Fig. 5.9 – Sinais da malha de controle na partida do conversor em 110V.

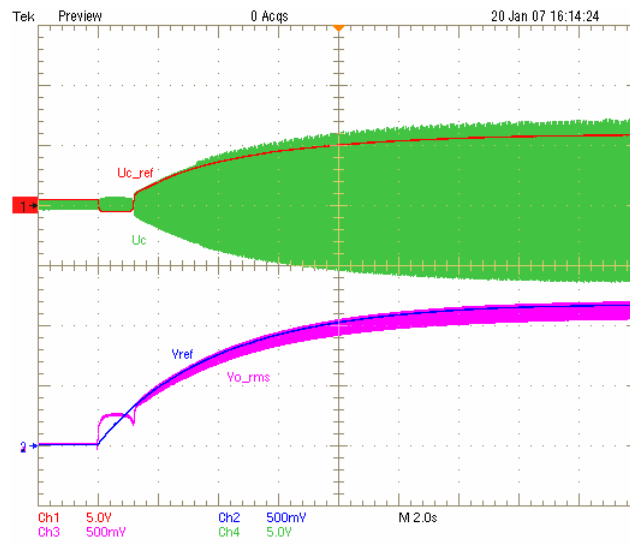


Fig. 5.10 – Sinais da malha de controle na partida do conversor em 220V.

A Fig. 5.11, à esquerda, apresenta um detalhe crítico na partida: o momento em que o atuador R_{L1} é colocado na posição ON. Neste instante os pulsos de comando são enviados para os drives, e verifica-se que o sinal de controle $u_C(\text{Ch4})$ é igual à $\pm 0,7\text{V}$, devidos aos diodos que foram empregados no circuito lógico de ligamento e desligamento do conversor (seção 4.4.5). Por causa deste valor, o erro $\varepsilon_O(t)$ passa a ser negativo quando $V_{O_RMS} > V_{REF}$, assim como o sinal de controle $u_{C_REF}(t)$ (Ch1).

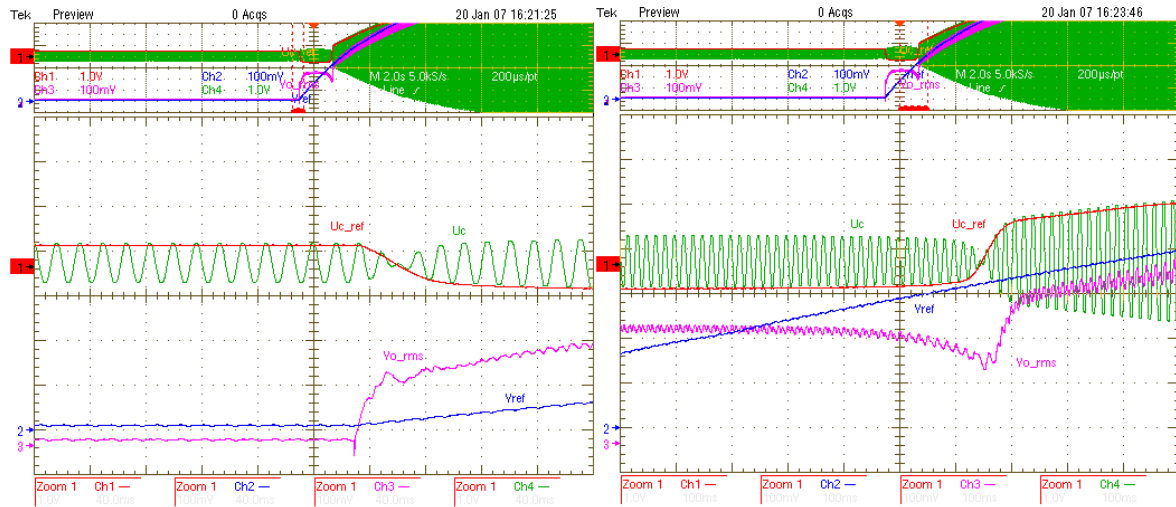


Fig. 5.11 – Detalhe dos sinais da malha de controle na partida do conversor.

Este é o efeito de um zero no semi-plano direito do Lugar das Raízes. O problema reside no fato de que quando se efetua a conversão do valor eficaz para um valor contínuo (ver Apêndice I) a informação do sinal da tensão aplicada à saída é perdida. A tendência é que o compensador seja levado à saturação negativa, e não consiga atingir o ponto de operação. Por esta razão, limitou-se o valor do sinal de controle u_{C_REF} em $-0,7V$, através de um diodo de grampeamento na saída do compensador, conforme Fig. 4.15. Na Fig. 5.11 à direita, se vê o momento em que $\varepsilon_O(t)$ volta a ser positivo, tal como $u_{C_REF}(t)$, e o sistema continua a partida normalmente, com seguimento de referência até atingir o ponto de operação, de modo similar as simulações apresentadas no Capítulo 4.

Este problema não existiria se fosse utilizada a modulação à dois níveis somente com fontes positivas, ou mesmo o esquema de modulação com detector de sinais proposto por KRAGH [20], ou ainda, se fosse utilizado controle digital.

Na Fig. 5.12 apresentam-se os mesmos sinais ($V_{REF}(Ch2)$, $v_{O_RMS}'(Ch3)$, $u_C(Ch4)$ e $u_{C_REF}(Ch1)$) bem como ε_O (sinal de erro (Math1)) em regime permanente em 220V. Verifica-se que o comportamento é o mesmo obtido via simulação, com seguimento de referência, e um erro estático $\varepsilon_O(0)$ igual 2,43%. Também encontra-se presente nos sinais v_{O_RMS}' e ε_O a ondulação de 120Hz proveniente do circuito detector de valor eficaz. O circuito implementado (seção 4.3.5) funcionou adequadamente as necessidades do projeto. Já o CI *AD536* apresentou problemas devido à não existência de isolamento entre o circuito de controle e o estágio de potência, sendo que o valor realimentado variava com a carga aplicada à saída. No sinal de controle compensado, a ondulação de 120Hz foi



atenuada. Em 110V o comportamento dos sinais realimentados é o mesmo, mudam apenas as amplitudes dos sinais. O erro estático $\varepsilon_O(0)$ nesta condição foi de 4,98%, ficando dentro dos limites especificados.

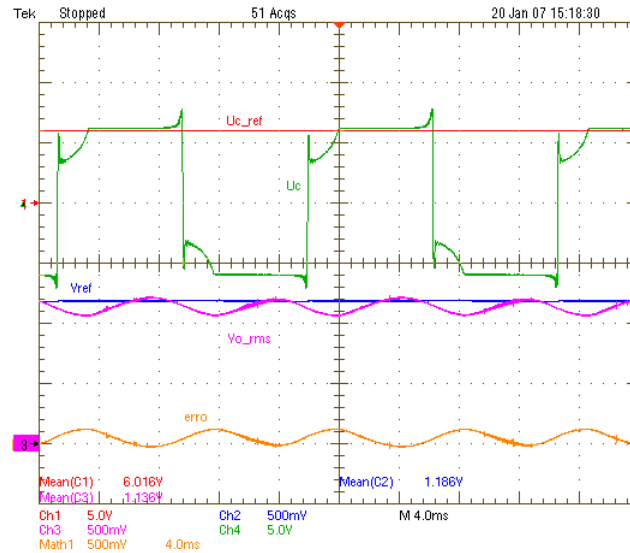


Fig. 5.12 – Sinais da malha de controle em regime permanente, em 220V.

Na Fig. 5.13, apresenta-se a resposta do compensador (Ch3, Ch4) à uma perturbação de -10% na tensão de entrada da rede (Ch1), quando em 220V, com $L_O=15\text{mH}$ e $R_O=13,5\Omega$. Na Fig. 5.14 apresentam-se os detalhes do momento em que se aplica a perturbação e do momento em que se retira a perturbação. A atuação do controle se mostrou satisfatória. A corrente de saída (Ch2) sofre uma perturbação porém retorna ao seu ponto de operação e, sendo a mesma uma imagem da tensão de saída apenas defasada no tempo, demonstra-se que $v_O(t)$ também permanece estável e sob controle.

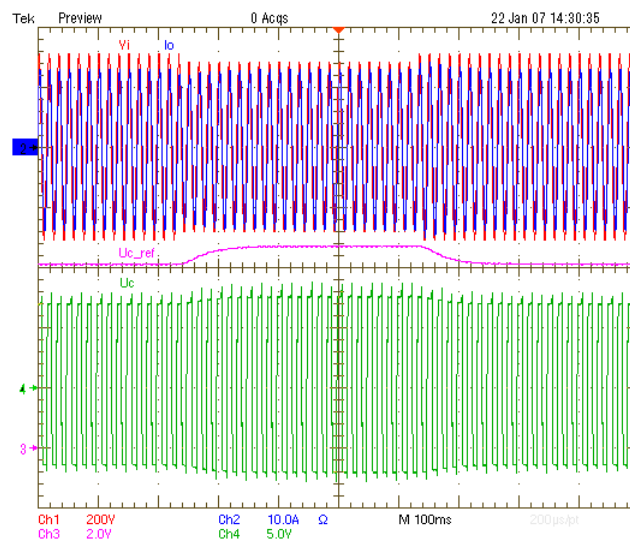


Fig. 5.13 – Resposta à perturbação de entrada em 220V.

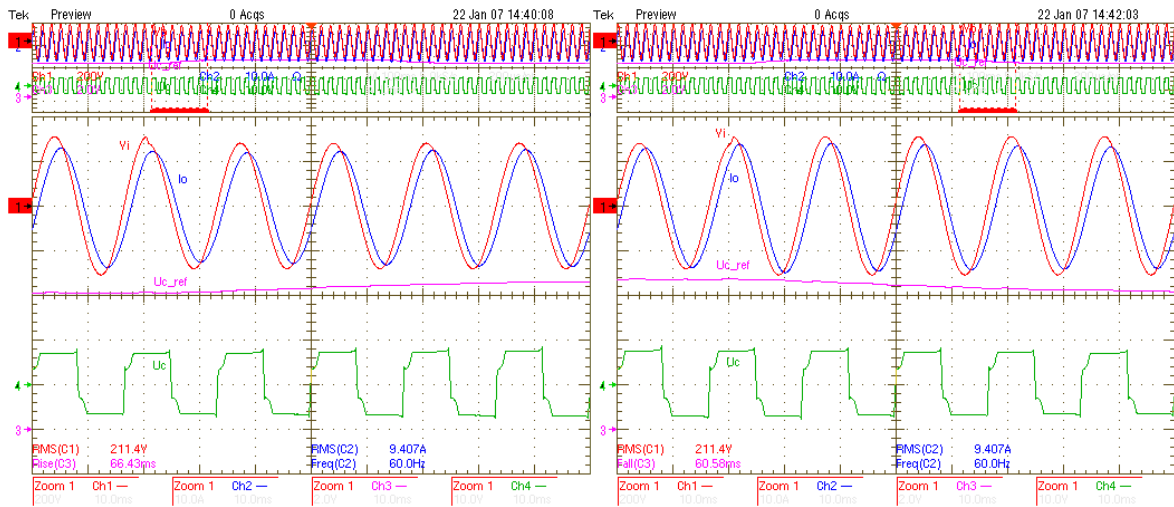


Fig. 5.14 – Detalhes da resposta à perturbação de entrada em 220V.

Na Fig. 5.15, apresenta-se resposta do compensador (Ch3, Ch4) à uma perturbação de 10% na tensão de entrada da rede (Ch1), quando em 110V, assim como na Fig. 5.16 apresentam-se os detalhes do momento em que se aplica a perturbação e do momento em que se retira a perturbação. A atuação do controle se mostrou satisfatória também, apesar das limitações existentes, devido a tensão de entrada ser mínima e a razão cíclica ser a máxima.

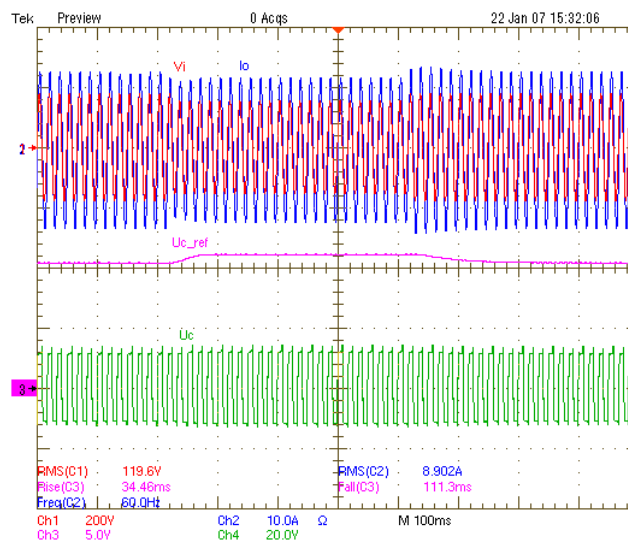


Fig. 5.15 – Resposta à perturbação de entrada em 110V.

Na Fig. 5.17, apresenta-se a resposta do compensador (Ch3, Ch4) à uma perturbação de carga (Ch2) de 50%, quando em 220V, com uma indutância L_O de 15mH, e resistências R_O variando de $10,25\Omega$ à $20,5\Omega$. Na Fig. 5.18 apresentam-se os detalhes do momento em que aplica-se a perturbação e do momento em que se retira a perturbação.



Comprova-se assim a análise teórica e os resultados de simulação, em que não ocorre atuação do controle visto que $v_{O_I_RMS}$ não varia. A variação observada nas formas de onda da tensão $v_O(t)$ (Ch1) devem-se as variações que ocorrem na tensão envoltória $v_{CC}(t)$ devido, esta sim, às variações de $i_O(t)$. Porém, a malha de controle *feedforward* corrige estes efeitos.

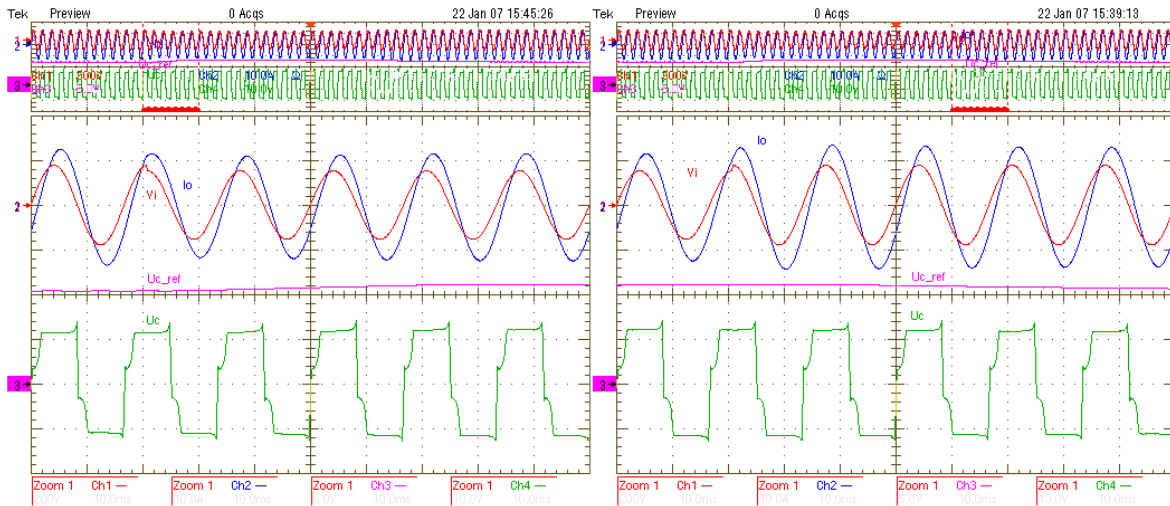


Fig. 5.16 – Detalhes da resposta à perturbação de entrada em 110V.

Outra verificação é a existência de três níveis de tensão na carga, visto que a tensão $v_O(t)$ assume valores positivos, negativos, e zero.

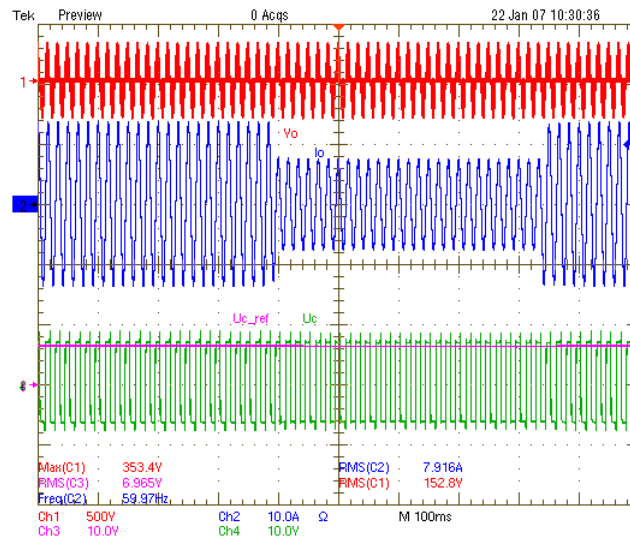


Fig. 5.17 – Resposta à perturbação de 50% da carga em 220V.

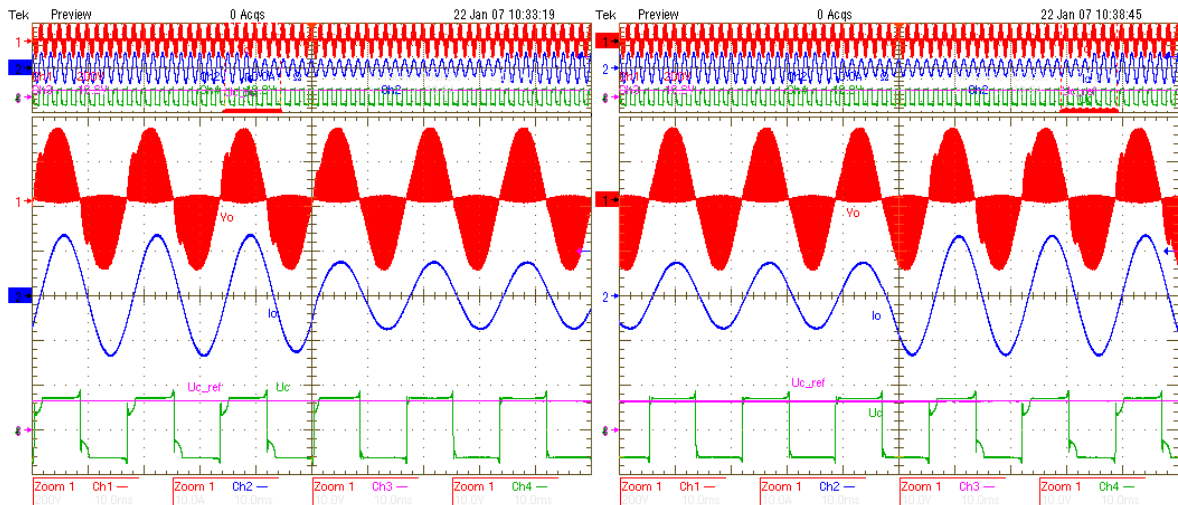


Fig. 5.18 – Detalhe da resposta à perturbação de 50% da carga em 220V.

Na Fig. 5.19, apresenta-se a resposta do compensador (Ch3, Ch4) à uma perturbação de carga (Ch2) de 50%, quando em 110V, também com uma indutância L_O de 15mH, e resistências R_O variando de 10,25 Ω à 20,5 Ω . A Fig. 5.20 apresenta os detalhes do momento em que se aplica a perturbação e do momento em que se retira a mesma. O comportamento observado é o mesmo que para 220V.

Desta maneira, comprova-se experimentalmente o ajuste do compensador projetado, bem como de todos os elementos que compõe a malha de controle da tensão eficaz de saída fundamental.

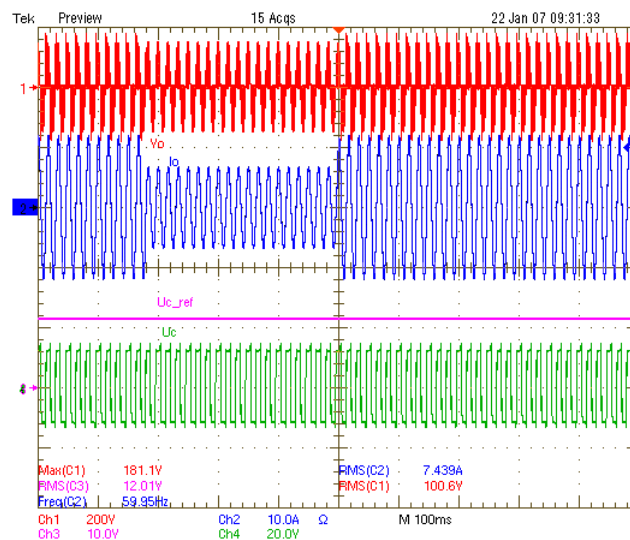


Fig. 5.19 – Resposta à perturbação de 50% da carga em 110V.

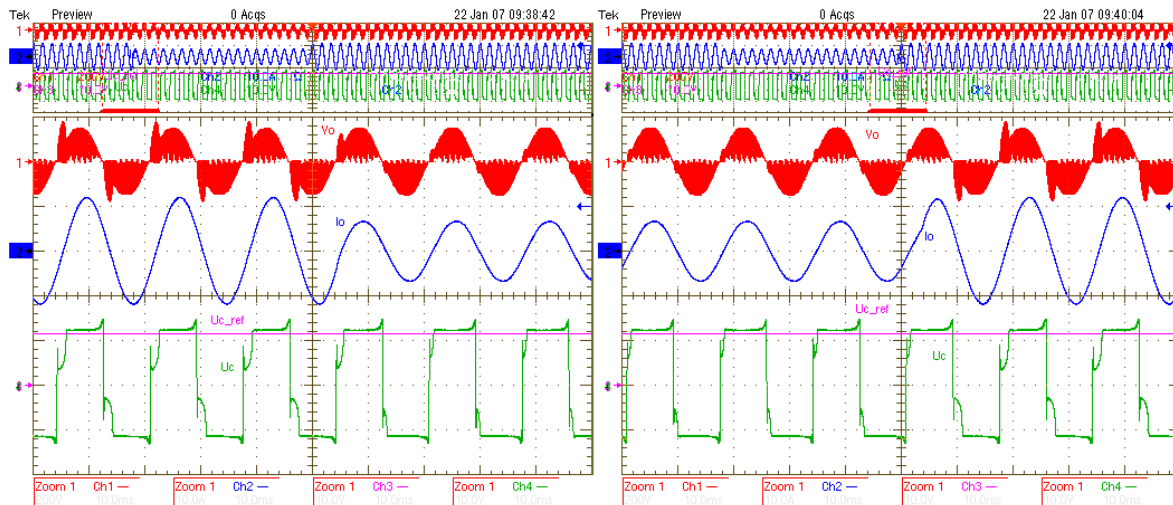


Fig. 5.20 - Detalhe da resposta à perturbação de 50% da carga em 110V.

5.4. Principais Formas de Onda da Estrutura

A Fig. 5.21 apresenta as forma de onda de $v_{IN}(t)$ (Ch1), $i_{IN}(t)$ (Ch4), $v_O(t)$ (Ch3) e $i_O(t)$ (Ch2), apenas para comprovação do comportamento das variáveis. O detalhe das mesmas na passagem por zero da tensão de entrada pode ser visto a direita, também na Fig. 5.21.

Já a Fig. 5.22 apresenta um detalhe da corrente do capacitor na passagem por zero, para o conversor alimentado em 110V. A corrente $i_{CC}(t)$ (Math1) foi calculada pelo osciloscópio de acordo com a equação (2.66), admitindo-se a relação dada na equação (2.72) como unitária, e sabendo ainda que a razão cíclica teórica para $v_{IN}(t)$ igual à 110V é 1,0. A corrente eficaz de saída (Ch2) foi 6,75A e a corrente eficaz de entrada (Ch4) de 6,417A. O valor eficaz da componente de baixa frequência que circula pelo capacitor, que é efetivamente a corrente representada pela Fig. 5.22, foi de 697,3mA. O valor máximo de $i_{CC}(t)$ é de 3,18A.

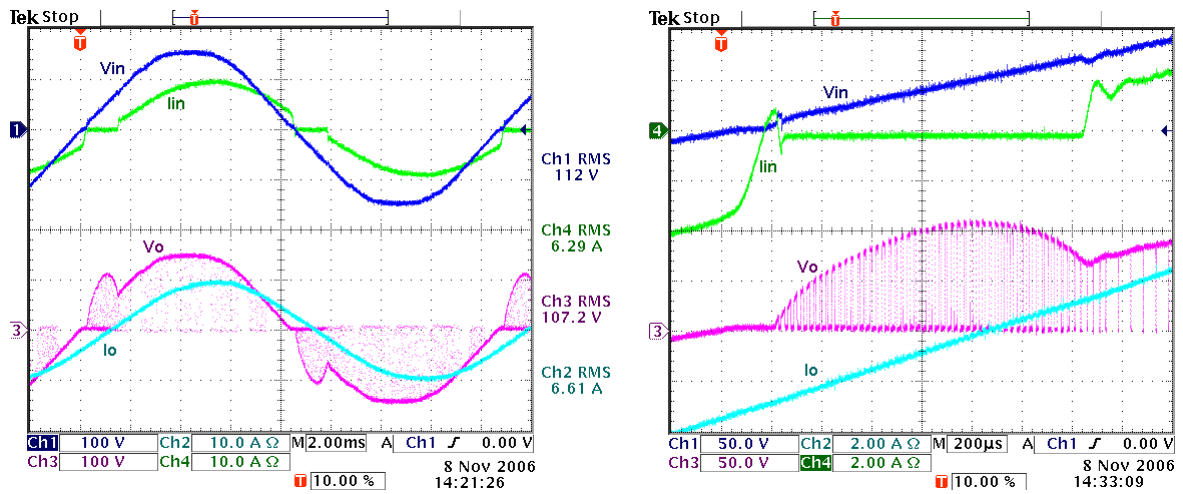
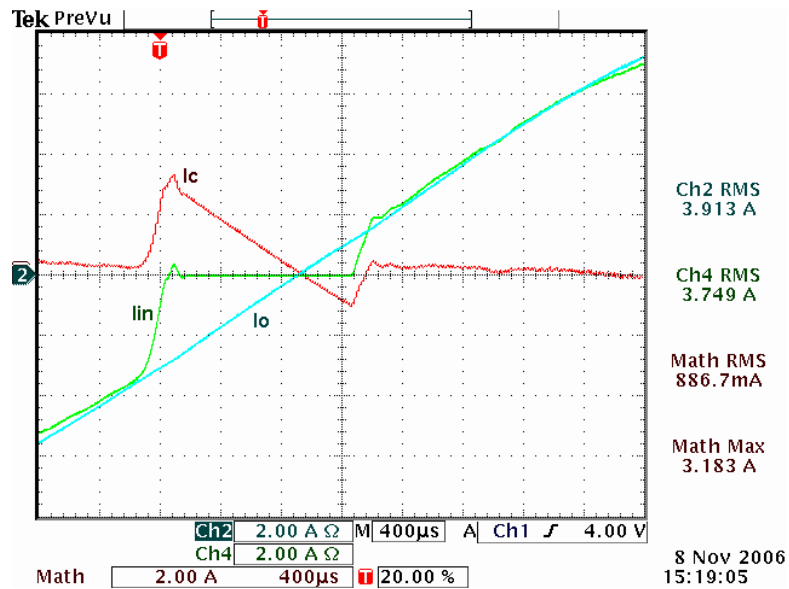


Fig. 5.21 – Tensão e corrente de entrada e saída, e detalhe da passagem por zero.


 Fig. 5.22 – Detalhe da corrente $i_c(t)$ na passagem por zero.

Na Fig. 5.23 a esquerda, observam-se os sinais $v_o(t)$ (Ch1) e $i_o(t)$ (Ch2), $u_{C_REF}(t)$ (Ch3) e $u_C(t)$ (Ch4). Observa-se que a tensão v_{O_RMS} é de 150,2V. Já a direita da figura, encontram-se os mesmos sinais, porém com aquisição apenas das componentes fundamentais. Verifica-se assim que $v_{O_I_RMS}$ é de 110,2V, e que a componente fundamental da tensão de saída $v_{O_I}(t)$ é senoidal.

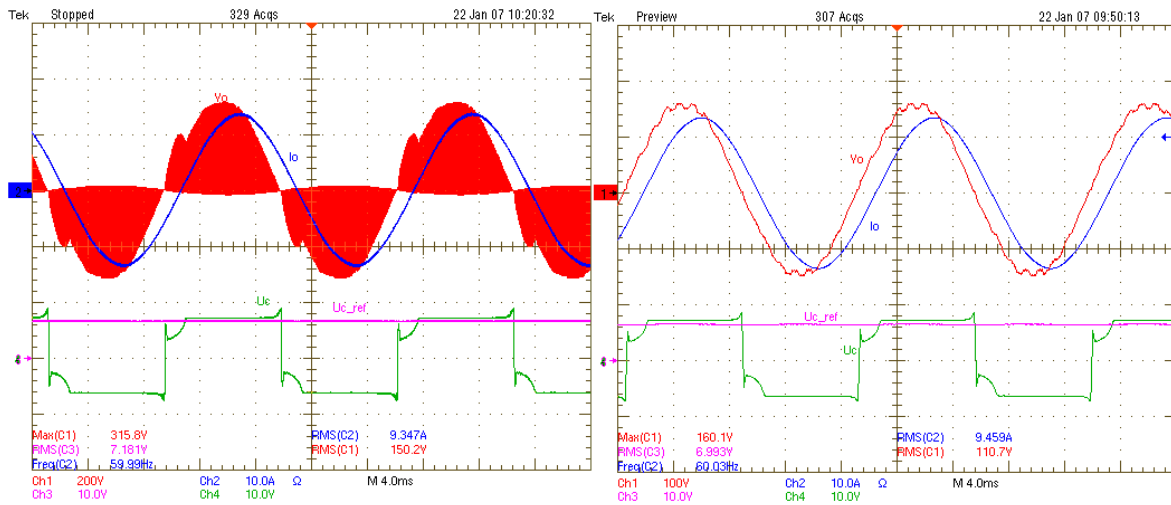


Fig. 5.23 – Tensão e corrente de saída, e sinais de controle.

A Fig. 5.24 apresenta o sinal de controle $u_C(t)$ (Ch4) e as tensões de comparação $v_{T1}(t)$ (Ch1) e $v_{T2}(t)$ (Ch3) na passagem por zero. Comprova-se que a transição é suave, e que não ocorrem múltiplos cruzamentos entre os sinais, validando o filtro PB projetado para a saída do multiplicador e divisor da malha *feedforward*. Observa-se ainda que aparecem pequenas ondulações no sinal $u_C(t)$, devido à sensibilidade da operação de divisão.

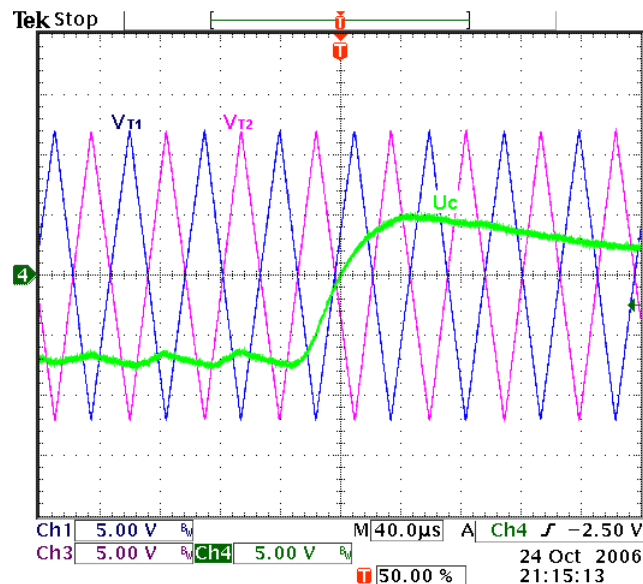


Fig. 5.24 – Detalhe de $u_C(t)$ e de $v_{T1}(t)$ e $v_{T2}(t)$ na passagem por zero.

Por fim, tem-se as formas de onda envolvidas nas comutações de entrada em condução e de bloqueio do interruptor S_3 (Fig. 5.25(a)) e do diodo D_3 (Fig. 5.25(b)). São observados o sinal de comando na entrada do *driver* v_{GS3} (Ch4), o sinal de comando do *MOSFET* M_3 entre os pinos *gate-source* (v_{GS3} (Ch3)), a tensão entre os pinos *drain-source*

do *MOSFET* (v_{DS3} (Ch1)) e a corrente do interruptor S_3 (i_{S3} (Ch2)) na Fig. 5.25(a), bem como a corrente no diodo D_3 (i_{D3} (Ch2)) na Fig. 5.25(b).

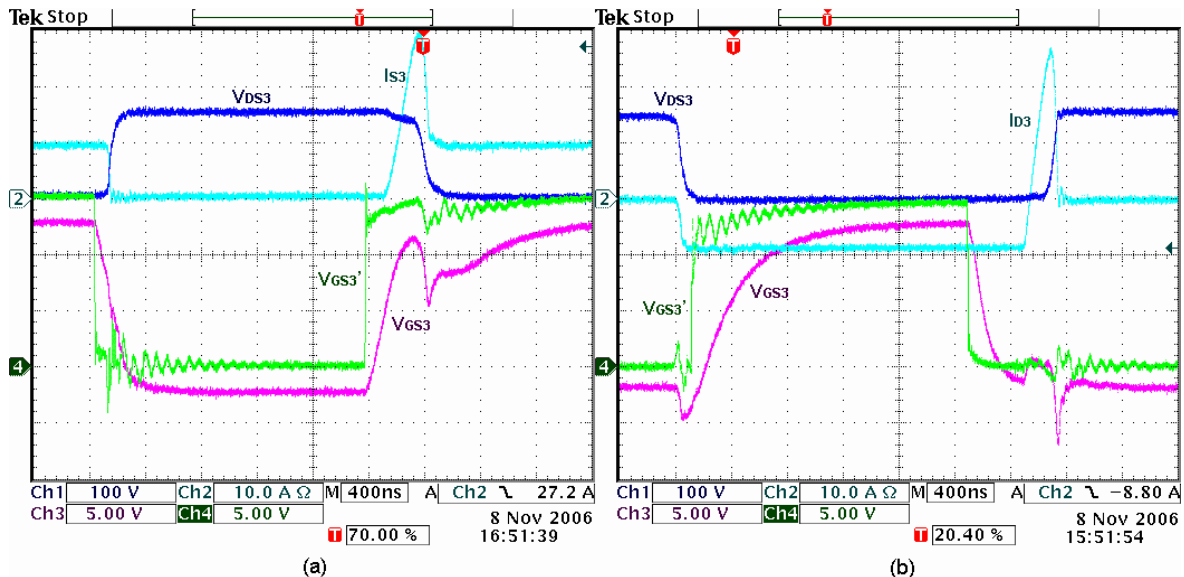


Fig. 5.25 – Formas de onda da comutação no interruptor S_3 .

Verificam-se duas comutações forçadas (ver Tabela III.1 do Apêndice III) que causam perdas na estrutura. Como se observa, a corrente de recuperação reversa do diodo intrínseco é demasiadamente alta, bem como o tempo de recuperação reversa do mesmo. Este fato se deve à escolha de um componente ligeiramente superdimensionado para o projeto do conversor. Se fosse utilizado um *MOSFET*, (ou *IGBT*) cujo diodo tivesse características melhores, as perdas por comutações seriam reduzidas e o rendimento obtido seria maior.

5.5. Acionamento do Refrigerador

Por fim foi realizado o acionamento de um compressor para ligar um refrigerador. Pelo fato de a tensão nominal de alimentação do refrigerador acionado ser 220V, foi utilizado um transformador elevador de 110V-220V, sendo este o mesmo que foi mencionado no início deste capítulo. Assim, adaptou-se a tensão disponível na saída do conversor para a tensão nominal de alimentação do refrigerador. O termostato do refrigerador foi curto-circuitado, para que o acionamento do compressor fosse controlado pelo conversor. Salienta-se ainda que os demais circuitos existentes no refrigerador, além do compressor, também são alimentados a partir do conversor. Os resultados são apresentados na Fig. 5.26.

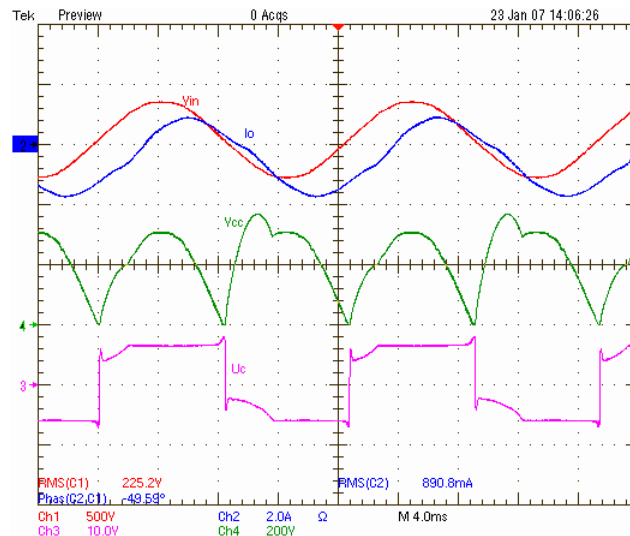


Fig. 5.26 – Formas de onda com acionamento do compressor.

São visualizadas a tensão de entrada da rede ($v_{IN}(t)$ (Ch1)), a corrente do motor já no secundário do transformador ($i_O(t)$ (Ch2)), a tensão no barramento do conversor ($v_{CC}(t)$ (Ch3)) e a tensão de controle ($u_C(t)$ (Ch4)). A corrente eficaz no secundário é 890,8mA, portanto a corrente na saída do conversor, pela relação de transformação é $i_{O_RMS}=1,718A$. O ângulo ϕ_O é de $49,59^\circ$, logo $FD_O=0,648$. Assim a potência ativa de saída (P_{O_I}) foi de 122,46W, enquanto S_O foi 189VA, estando portanto com cerca de $\frac{1}{4}$ da potência nominal do conversor.

Observa-se porém, que a corrente que alimenta o refrigerador apresenta um valor médio não nulo. Este fato provocou a saturação do transformador em um dos semi-ciclos, e a distorção da corrente de saída no lado primário do transformador ($i_O(t)$), elevando também o valor eficaz da corrente drenada do conversor. Por esta assimetria, justificam-se também as assimetrias vistas nas formas de onda de $v_{CC}(t)$ e $u_C(t)$.

5.6. Conclusões

Os resultados experimentais apresentados neste capítulo comprovaram o estudo e o projeto do conversor realizados nos capítulos anteriores. A análise harmônica foi condizente com o esperado, e comprovou-se a influência do capacitor de barramento na estrutura, mostrando-se que é possível operar com FD_{IN} e $THDi_{IN}$ reduzidos, proporcionando alto fator de potência na entrada. Para tanto, deve-se efetuar o projeto otimizado do capacitor de barramento, sendo este um componente fundamental à estrutura.

O rendimento do conversor ficou acima do previsto pelos cálculos teóricos, erro que pode ser explicado pelas simplificações adotadas durante os mesmos. Porém, como foi demonstrado, poderia ser alcançado um rendimento ainda maior se os diodos de recuperação reversa fossem mais rápidos, reduzindo as perdas de comutação que são, quase na totalidade, provocadas por este componente.

As respostas dinâmicas apresentadas mostraram a estabilidade do sistema, tanto para alimentação em 110V, como em 220V, comprovando a metodologia empregada para a malha de controle do conversor. Foram apontados também alguns problemas práticos relacionados à algumas escolhas feitas no decorrer deste trabalho, que não ocorreriam no caso de um controle digital, ou mesmo com emprego de um esquema de modulação com fontes positivas somente, conforme já mencionado.

Foram apresentados também resultados comprovando algumas análises complementares realizadas.

Por fim o conversor foi utilizado para acionar um refrigerador. Apesar da potência do mesmo ser aproximadamente $\frac{1}{4}$ da nominal à que o conversor foi projetado, o objetivo maior deste teste foi verificar o comportamento do conversor quando conectado à uma carga dinâmica, como o compressor, demonstrando que o modelo RL adotado para a carga foi próximo da realidade e foi adequado para a realização deste estudo.

6. CONCLUSÕES GERAIS

O objetivo principal deste trabalho foi apresentar um conversor de custo reduzido como alternativa para aplicação em eletrodomésticos que usam motores monofásicos de indução, constituindo uma solução integrada e compatível com as diferentes tensões de alimentação do sistema de distribuição de energia elétrica.

Após breve revisão bibliográfica analisando vantagens e desvantagens de diversas estruturas, duas topologias se destacaram: Conversor CA-CA em Ponte Completa e Retificador Unidirecional (KRAGH [21], aqui denominado pela sigla *FB*) e também o Conversor CA-CA em Meia-Ponte e Retificador Unidirecional (DIVAN) com esquema de comando proposto por TOMASELLI [5] (denominado pela sigla *HB*). O fator decisivo na escolha das estruturas foi o custo, visto que apresentam apenas quatro interruptores controlados e um capacitor de tamanho reduzido no barramento CC, aliados aos fatores técnicos que foram apresentados, sendo eles:

- A carga não recebe energia em componentes harmônicos de baixa frequência, apenas o componente fundamental;
- Não apresentam os problemas de comutação associados aos *choppers* CA;
- Não existe seqüência de comutação, apenas obedece à restrição de que os interruptores de um mesmo braço não conduzam simultaneamente;
- O dimensionamento do filtro de entrada é simples.

O esquema proposto por TOMASELLI [5] apresenta mais duas vantagens que são:

- Apenas dois interruptores comutam em alta frequência, enquanto os outros dois comutam na frequência da rede;
- Utilizam-se dois diodos a menos, reduzindo as perdas da estrutura.

Há também que se mencionar duas desvantagens:

- A necessidade da malha de controle *feedforward* para compensar a variação da tensão do barramento CC durante a regeneração de energia;
- Introdução de harmônicos de baixa ordem na corrente de entrada, devido ao retificador de entrada unidirecional.



No segundo capítulo a estrutura de potência de ambas as topologias foi analisada, bem como o comportamento das mesmas. No terceiro capítulo a estrutura a ser adotada para o controle foi estudada. Com o intuito de comprovar as análises realizadas foi implementado um protótipo em laboratório optando-se pela topologia *FB* com modulação unipolar combinada ao controle analógico, justificando-se estas escolhas pela simplicidade de se trabalhar desta maneira. Todo o conversor foi dimensionado seguindo a metodologia desenvolvida e os cálculos demonstrados podem ser utilizados como procedimento de projeto. Por fim, os ensaios em laboratório foram apresentados e comparados aos resultados teóricos, validando os procedimentos adotados.

Quanto ao critério de atendimento às normas de qualidade de energia ([8] e [51]), o problema da $THDi_{IN}$ pode ser minimizado no projeto do conversor. Foi demonstrado analiticamente, e posteriormente comprovado pelos resultados experimentais que é possível fazer com que a estrutura opere com baixa $THDi_{IN}$ e alto FP_{IN} . Para tal, deve-se projetar o capacitor de barramento para corrigir o FD_O , de modo que a ponte retificadora de entrada conduza durante quase todo o período de rede, reduzindo ao mesmo tempo o ϕ_{IN} e a $THDi_{IN}$. O capacitor do barramento tem também a função de armazenar a energia devolvida pela carga, havendo o compromisso com a máxima tensão de barramento.

Por não se conhecer exatamente os parâmetros necessários para o modelo dinâmico da carga, e nem a faixa de potência ideal para aplicação destas topologias, implementou-se o protótipo com alguns componentes superdimensionados, elevando um pouco os custos, conforme levantamento (ver Apêndice V). Duas referências importantes para a modelagem dinâmica da carga são TOMASELLI [5] e BARBI [53]. Outras referências podem ser encontradas nestes trabalhos.

Quanto ao critério da eficiência, o rendimento do conversor pode ser melhorado com a otimização dos semicondutores, com diodos mais rápidos, ou com a topologia *HB*.

Focou-se a parte experimental deste trabalho na verificação da faixa de potência ideal para aplicação do conversor, além da comprovação dos resultados teóricos. Verificou-se, comparando os resultados experimentais e o projeto com a análise teórica do segundo capítulo que, para conseguir operação com alto FP_{IN} de forma viável (critério técnico *versus* critério econômico), a faixa de aplicação ideal seria $P_O \leq 250W$ e $FD_O \geq 0,8$

(em regime permanente). Esta é justamente a condição que foi apresentada por KRAGH [21].

Para atender ao critério de custos reduzidos, algumas alternativas seriam:

- Reduzir a tensão máxima de barramento do conversor;
- Potências de saídas menores;
- Utilizar controle digital microprocessado (*PIC* ou *DSPIC*).

A primeira possibilitaria o uso de interruptores com tensão menor, bem como diodos e o próprio capacitor de barramento. A redução estimada de custo seria de 10% a 15%. A segunda alternativa, aliada à primeira, reduziria os esforços em corrente nos interruptores e conseqüentemente o custo. Estimou-se uma redução de 5% a 10%. Mas é a terceira alternativa a mais promissora para redução nos custos, cerca de 50%. Isto porque as funções do detector de valor eficaz e da malha *feedforward* seriam incorporadas ao microcontrolador eliminando-se o CI *AD734*, além de todos os componentes discretos usados no circuito de controle e comando.

Diante do exposto, os conversores estudados (*FB* e *HB*) mostram-se como alternativas interessantes para a aplicação em eletrodomésticos com alimentação “*bi-volt*”, que façam uso de motores de indução monofásicos. Conclui-se também que o capacitor é o elemento chave a todas as características inerentes ao conversor, porém não é mais um elemento crítico em termos de esforços nem de vida útil, como acontece com os capacitores eletrolíticos nos conversores CA-CC-CA. É também de suma importância conhecer os parâmetros da carga para a modelagem dinâmica da mesma, fator determinante na obtenção dos esforços máximos a que o conversor é submetido.

Como sugestões de continuidade deste trabalho apontam-se:

- Otimizar os componentes empregados, para reduzir o custo, partindo da modelagem dinâmica de uma carga específica;
- Verificar a viabilidade técnico-econômica em potências menores que a implementada neste trabalho;
- Implementar controle digital;
- Implementar a proposta apresentada por TOMASELLI [5], aliada ao controle digital, que mostra-se como uma alternativa muito atrativa.

APÊNDICE I- MODELO DO CONVERSOR *RMS-TO-DC*

Neste apêndice apresentam-se algumas técnicas de cálculo do valor eficaz de um sinal, seguidas da modelagem experimental no domínio da frequência do “Conversor *RMS-to-DC*” utilizado para obter o valor eficaz da tensão de saída $v_{O_I_RMS}$ que é a variável de interesse a ser controlada.

I. Métodos para Cálculo do Valor *RMS*

Abordar-se-á com brevidade 3 métodos de fácil implementação por circuitos que fornecem na saída um sinal contínuo proporcional ao valor eficaz do sinal de entrada. Apenas os dois últimos são calculam o valor eficaz verdadeiro. Há ainda o “Método de Detecção Ortogonal”, que é um método muito interessante quando se utiliza controle digital, porém não foi aqui apresentado. Primeiramente, é interessante compreender o conceito de valor eficaz.

Definição de Valor Eficaz²²: Uma definição interessante [46] afirma que o valor eficaz de um sinal é equivalente ao desvio padrão do seu respectivo valor médio. Matematicamente:

$$V_{RMS} = \sqrt{\text{avg}(V^2)} = \sqrt{\frac{1}{T} \sum_{m=0}^n (V_m(t))^2 \Delta t_m} \quad (\text{I.1})$$

Aplicando-se o conceito de limites [39], [56] chega-se à definição clássica de circuitos [54] que afirma que o valor eficaz de um sinal é a raiz quadrada da média quadrática (do termo inglês *Root Mean Square*, *RMS*) do respectivo sinal:

$$V_{RMS} = \sqrt{\lim_{\Delta t \rightarrow 0; n \rightarrow \infty} \left(\frac{1}{T} \sum_{m=0}^n (V_m(t))^2 \Delta t_m \right)} = \sqrt{\frac{1}{T} \int_0^T (V(t))^2 dt} \quad (\text{I.2})$$

²² Por definição, o valor eficaz de uma tensão ou corrente alternada, com formato qualquer, é aquele que aplicado a um resistor, produzirá a mesma potência média e, por conseguinte, a mesma dissipação de energia que uma tensão ou corrente puramente contínua de mesmo valor [46].



A. Método de Cálculo MAD

Este método baseia-se no uso de um retificador de precisão seguido de um filtro e calcula o desvio médio absoluto (*Mean Absolute Deviation, MAD*) do sinal. Para um sinal senoidal não distorcido na entrada, o resultado é o valor médio da senóide em um semiciclo (I.3), e não o valor eficaz verdadeiro (*True RMS*) representado por (I.1) e (I.2), acarretando um erro na saída.

$$V_{MAD} = \frac{1}{T} \int_0^T V(t) dt \quad (I.3)$$

Por esta razão, existe um fator de escala que deve ser ajustado de acordo com o tipo de forma de onda existente na entrada do circuito, dado pela relação V_{RMS}/V_{MAD} . Para uma onda senoidal não distorcida este fator é de 1,11. Caso o sinal de entrada apresente distorções na sua forma de onda ou aplique-se outro tipo de sinal, o valor medido já apresentará erro, devendo ser utilizado outro fator de ajuste. Na Tabela I.1 encontram-se os valores eficaz verdadeiro e os valores calculados pelo método *MAD*, bem como o fator de ajuste V_{RMS}/V_{MAD} e o fator de crista V_{PK}/V_{RMS} para três exemplos de formas de onda.

Forma de Onda ($1V_{PK}$)	V_{RMS}	V_{MAD}	V_{RMS}/V_{MAD}	Fator de crista
Senoidal sem distorção	$\frac{V_{PK}}{\sqrt{2}} = 0,707V$	$\frac{2V_{PK}}{\pi} = 0,636V$	$\frac{0,707V}{0,636V} = 1,111$	$\frac{V_{PK}}{V_{RMS}} = 1,414$
Quadrada simétrica	$\frac{V_{PK}}{1} = 1,0V$	$\frac{V_{PK}}{1} = 1,0V$	$\frac{1,0V}{1,0V} = 1,0$	$\frac{V_{PK}}{V_{RMS}} = 1,0$
Triangular sem distorção	$\frac{V_{PK}}{\sqrt{3}} = 0,58V$	$\frac{V_{PK}}{2} = 0,5V$	$\frac{0,58V}{0,5V} = 1,155$	$\frac{V_{PK}}{V_{RMS}} = 1,732$

Tabela I.1 – Relação entre os valores *RMS*, *MAD* e fator de crista.

B. Método de Cálculo Explícito ou Direto (*True-RMS*)

Este é o método mais óbvio para o cômputo do valor eficaz de um sinal, consistindo em elevar o sinal ao quadrado, obter o valor médio e calcular a raiz quadrada, implementando diretamente as operações matemáticas contidas na equação (I.1) através de circuitos multiplicadores e amplificadores operacionais. Seu esquemático pode ser visto na Fig. I.1.

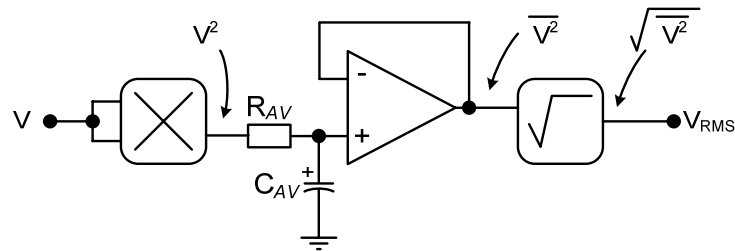


Fig. I.1 – Método explícito.

A principal desvantagem é a que a faixa de operação fica muito limitada em amplitude devido às grandes variações de sinal nas etapas que sucedem o multiplicador de entrada, sendo utilizada geralmente apenas uma faixa de 10:1 (100mV à 1V) na entrada. Como vantagens, destacam-se um erro que pode ser menor que $\pm 0,1\%$ no fundo de escala, uma grande largura de banda e uma alta velocidade de cálculo.

C. Método de Cálculo Implícito ou Indireto (True-RMS)

Geralmente tido como um método melhor que o anterior, utiliza uma malha de realimentação para realizar a função de raiz quadrada de forma indireta, ou implícita. Dividido pela saída filtrada, o nível do sinal nos estágios após o multiplicador/divisor varia linearmente (e não mais quadraticamente) com o sinal de entrada, proporcionando uma faixa de operação maior. Outras vantagens são o baixo custo e o número de componentes reduzidos. Em contrapartida, a largura de banda de operação é ligeiramente reduzida. O esquemático deste método pode e visto na Fig. I.2:

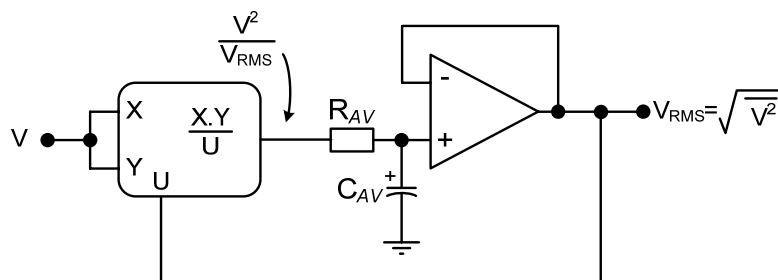


Fig. I.2 – Método implícito.

II. Modelagem Experimental no Domínio da Frequência

Para cálculo prático do valor eficaz neste projeto foi utilizado inicialmente o CI *AD536AJ* da *Analog Devices*, sendo substituído por limitações práticas encontradas durante a fase experimental pelo circuito apresentado na seção 4.3.5. Tanto o *AD536* quanto o circuito mencionado na seção 4.3.5 baseiam-se no método de cálculo implícito,



logo as considerações adotadas para o primeiro foram consideradas válidas para o segundo. A diferença é que o resistor R_{AV} apresentado na Fig. I.2 foi montado discretamente no circuito apresentado na Fig. 4.13, seção 4.3.5, ao passo que este componente é interno ao *AD536*, sendo o único componente a ser ajustado o capacitor C_{AV} (consultar o *application note* [46]).

Para o controle, interessa conhecer o modelo dinâmico do *AD536* no domínio da frequência “ s ”. De acordo com o fabricante, o conversor *RMS-to-DC* apresenta uma constante de tempo de filtragem (*average*) dependente do valor do capacitor de filtro C_{AV} . Para um capacitor C_{AV} de $1\mu\text{F}$, a constante de tempo τ_{AV} é de 25ms:

$$\tau_{AV} = \frac{25\text{ms}}{\mu\text{F}} \cdot C_{AV} \quad (\text{I.4})$$

O tempo de resposta 1% do circuito é de $2,3\tau_{AV}$ para subida, e $4,6\tau_{AV}$ para descida do sinal. Para informações sobre o erro e a ondulação, consultar *application note* [46]. Experimentalmente determinou-se a presença de um pólo em uma frequência dada por (I.5). Para um C_{AV} de $1\mu\text{F}$, se obtém a frequência do pólo f_{AV} em 8Hz e R_{AV} de $20\text{k}\Omega$.

$$f_{AV} = \frac{1}{5 \cdot \tau_{AV}} \quad (\text{I.5})$$

$$R_{AV} = \frac{1}{2\pi \cdot f_{AV} \cdot C_{AV}} \quad (\text{I.6})$$

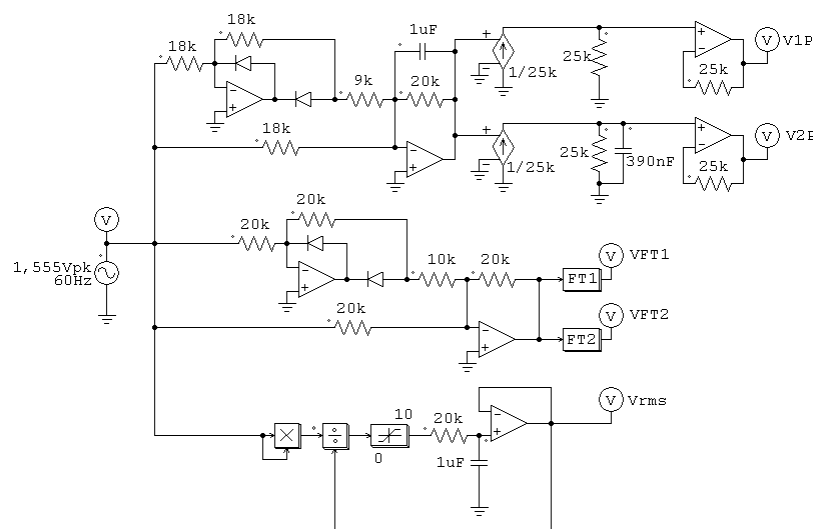


Fig. I.3 – Circuito conversor *RMS-to-DC* simulado.

Na Fig. I.3 apresenta-se, embaixo, o circuito simulado que calcula o valor eficaz da tensão aplicada à entrada ($1,55V_{PK}$) pelo Método Implícito, tendo como saída V_{RMS} ; o saturador limita o resultado da divisão. O resistor e o capacitor foram determinados anteriormente. No topo, o “Método *MAD*” foi simulado para comparação, usando um retificador de precisão tendo como saída V_{IP} . A fonte de corrente controlada, os resistores de $25k\Omega$ e o *buffer* simulam componentes internos ao *AD536*. O fator de ajuste 1,111 foi ajustado pela relação entre os resistores de $20k\Omega$ e $18k\Omega$. Ao centro, a função de transferência obtida (I.7) que representa o modelo no domínio da frequência, tendo como saída V_{FT1} . O fator de ajuste foi incorporado à FT. Simulou-se ainda o circuito “*post-filter*” sugerido pelo fabricante, usando apenas um componente externo adicional, sendo este o capacitor de $390nF$, que cria um pólo em $16Hz$ através da associação com o resistor de $25k\Omega$. A função de transferência que representa este circuito (I.8) também foi simulada.

$$FT1 = \frac{1,11}{0,02s + 1} \quad (I.7)$$

$$FT2 = \frac{1,11}{0,000195s^2 + 0,02795s + 1} \quad (I.8)$$

Na Fig. I.4, observam-se os resultados experimentais de simulação do circuito apresentado na Fig. I.3 (V_{IP} , V_{FT1} , V_{2P} e V_{FT2}) comparados aos resultados do ensaio do *AD536* sem *post-filter* (ensaio 1 pólo) e com *post-filter* (ensaio 2 pólos). Como se observa, os resultados obtidos através do ensaio validam os modelos simulados no domínio da frequência com filtro e com FT.

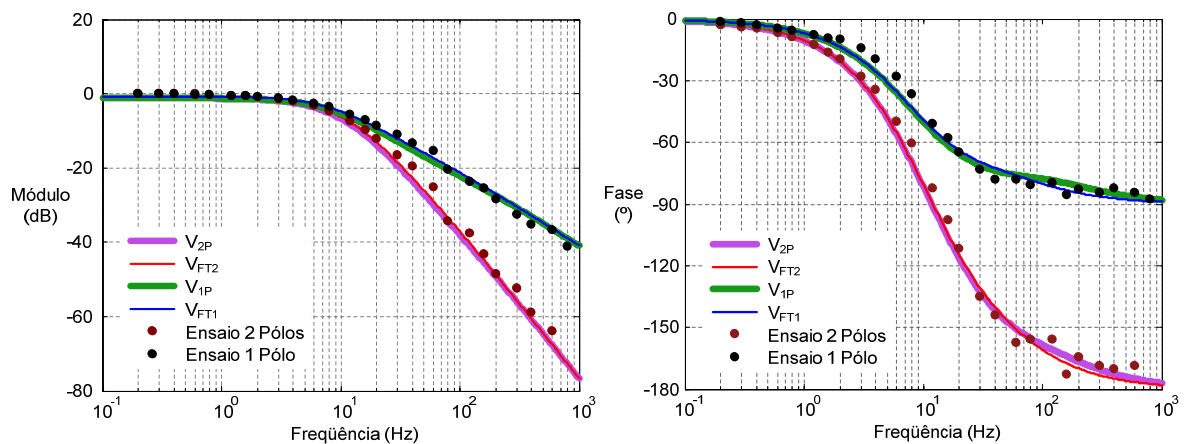


Fig. I.4 – Ensaio do AD536: resposta em frequência.



Na Fig. I.5 é plotada a resposta à uma entrada senoidal com amplitude de $1,55V_{PK}$ ($1,1V_{RMS}$) obtidas através do ensaio do **AD536** sem *post-filter* (ensaio 1 pólo). São plotadas as simulação do circuito apresentado na Fig. I.3 pelo método *MAD* (V_{IP} , V_{FT1}) e também a resposta simulada do método implícito V_{RMS} , para comparação com os resultados práticos. Os resultados obtidos apresentam dinâmicas ligeiramente diferentes devido às diferenças entre os modelos e o **AD536**, porém em regime permanente o comportamento é muito próximo, validando o modelo da FT1 para projeto da malha de controle do conversor, e o modelo baseado no método implícito (V_{RMS}) para implementação no simulador no domínio do tempo, especialmente na simulação em malha fechada do conversor.

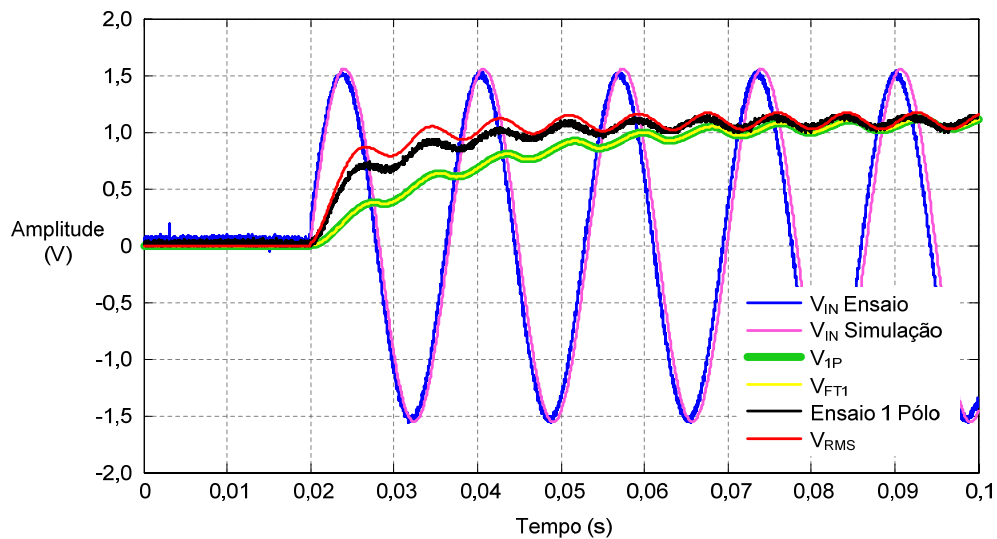


Fig. I.5 – Ensaio do AD536: resposta no tempo.



V_{GS_MAX} = tensão máxima entre *gate-source*.

$V_{GS_ON_MIN}$ = tensão limiar de condução entre *gate-source*.

C_{ISS} = capacitância intrínseca de entrada do MOSFET.

Q_G = carga total do *gate*.

Os parâmetros do **IR2184** são:

$$+V_{BB} = 10 \text{ à } 20V \quad +V_B = -0,3V \text{ à } +625V \quad DT = 500ns \quad I_{QBS_MAX} = 150\mu A$$

$$+V_S = V_B - 25V \text{ à } V_B + 0,3V \quad Q_{LS} = 5nC @ +V_{CC} \leq 600V$$

$$+V_{HO} = V_S - 0,3V \text{ à } V_B + 0,3V \quad +V_{LO} = -0,3V \text{ à } V_{BB} + 0,3V$$

$$I_{O+} = 1,4A \quad I_{O-} = 1,8A$$

$+V_{BB}$ = faixa de tensão de alimentação do *drive*.

$+V_B$ = tensão permitida em relação ao *COM*, fonte do circuito superior, alimentada pelo capacitor de *bootstrap*.

$+V_S$ = tensão permitida em relação ao *COM*, referência do circuito superior.

$+V_{HO}$ = tensão permitida em relação ao *COM*, disparo do interruptor superior.

$+V_{LO}$ = tensão permitida em relação ao *COM*, disparo do interruptor inferior.

DT = tempo morto (típico) entre V_{HO} e V_{LO} , fixado internamente.

I_{QBS_MAX} = corrente quiescente para o circuito superior do *drive*, entre V_B e V_S .

Q_{LS} = carga requerida por ciclo, pelo **IR2184**.

I_{O+} = máxima corrente de saída em nível alto.

I_{O-} = máxima corrente de saída em nível baixo.

A fonte de alimentação do **IR2184** foi definida em +18V, ficando dentro dos limites do componente. O primeiro componente determinado é o resistor R_{GS} ; valores de $1k\Omega \leq R_{GS} \leq 10k\Omega$ são adequados ([5], [41], [49] e [52]). Definiu-se R_{GS} em 2,2k Ω . Em seguida, escolheu-se um zener de D_Z de 2,7V/0,5W, sendo esta a tensão de bloqueio aplicada ao MOSFET:

$$V_{GS_ON} = V_{BB} - V_Z = 15,3V \quad (\text{tensão de comando do gate}) \quad (II.1)$$

$$V_{GS_OFF} = -V_Z = -2,7V \quad (\text{tensão de bloqueio do gate}) \quad (II.2)$$

O resistor R_{GS} drena uma corrente quando o MOSFET está conduzindo dada por (II.3), que circula através de D_Z e tem de ser fornecida pelo capacitor de *bootstrap* C_{BB} . Quando o MOSFET encontra-se bloqueado, R_{GS} drena uma corrente dada por (II.4) que terá de ser fornecida pelo capacitor de C_G .

$$I_{RGS_ON} = \frac{V_{GS_ON}}{R_{GS}} = 6,95mA \quad (II.3)$$

$$I_{RGS_OFF} = \frac{V_{GS_OFF}}{R_{GS}} = 1,23mA \quad (II.4)$$

O capacitor C_G mínimo é determinado por (II.5).

$$C_G = \frac{I_{RGS_OFF} / f_S}{V_Z} = 22,78nF \quad (II.5)$$

Foram escolhidos capacitores de $10\mu F/50V$ da **EPCOS**, série **B41857A6106**. Os diodos D_{GSA} e D_{GSB} servem para proteger o *gate* do MOSFET, e sua tensão deve ser $V_{DGS} < V_{GS_MAX}$. Assim escolheu-se um zener de 15V/0,5W para D_{GSA} e um de 12V/0,5W para D_{GSB} .

Os próximos componentes determinados são os resistores de *gate* R_G e R_{DG} que controlam a entrada em condução e o bloqueio do MOSFET, respectivamente. Os tempos de subida e descida desejados são de 250ns e 125ns, respectivamente.

Segundo PERIN [41] (pp. 213):

$$R_G = \frac{V_{GS_ON} - V_{GS_OFF}}{I_{G_PK}} \quad (II.6)$$

I_{G_PK} é a corrente de pico do *gate*. Definindo-se I_{G_PK} em 0,75A encontrou-se $R_G=24\Omega$. Por outro método (MARTINS [52]):

$$R_G = \frac{t_r}{2,2 \cdot C_{ISS}} = 24,385\Omega \quad (II.7)$$

Adotou-se o valor comercial de $27\Omega/0,5W$. Calculando-se o tempo de entrada em condução dos interruptores e as correntes de *gate* durante a comutação:

$$t_r = 2,2 \cdot R_G \cdot C_{ISS} = 276,8ns \quad (\text{tempo de subida}) \quad (II.8)$$

$$t_{ON} = (t_r + t_d) = 319,8ns \quad (\text{tempo total de entrada em condução}) \quad (II.9)$$

$$I_{G_ON} = C_{ISS} \cdot \frac{V_{GS_ON} - V_{GS_OFF}}{t_r} = 0,303A \quad (\text{corrente média de carga do gate}) \quad (II.10)$$

$$I_{G_PK_ON} = \frac{V_{GS_ON} - V_{GS_OFF}}{R_G} = 0,66A \quad (\text{corrente de pico de carga do gate}) \quad (II.11)$$

O resistor R_{DG} e o diodo D_G foram incluídos para obter um tempo de bloqueio menor que o tempo de entrada em condução, visto que o tempo morto de 500ns mostrou-se



insuficiente devido às tensões elevadas à que o MOSFET está sujeito. Adotou-se R_{DG} de $12\Omega/0,5W$ e o diodo **MUR120** para D_G , que suporta tensões reversas ($V_{RRM(DG)}$) de 200V e uma corrente direta $I_{FAV(DG)} = 1,0A$. A queda de tensão neste diodo quando em condução ($V_{F(DG)}$) é de 1,0V, e o tempo de recuperação reversa ($t_{RR(DG)}$) é de 75ns. Calculando-se o tempo de bloqueio dos interruptores e as correntes de *gate* durante a comutação:

$$t_f = 2,2 \cdot R_{DG} \cdot C_{ISS} = 123ns \quad (\text{tempo de descida}) \quad (II.12)$$

$$t_{OFF} = (t_f + t_d) = 166ns \quad (\text{tempo total de bloqueio}) \quad (II.13)$$

$$I_{G_OFF} = C_{ISS} \cdot \frac{V_{GS_OFF} - (V_{GS_ON} - V_{F(DG)})}{t_f} = -0,644A \quad (\text{corrente média de descarga do gate}) \quad (II.14)$$

$$I_{G_PK_OFF} = \frac{V_{GS_OFF} - (V_{GS_ON} - V_{F(DG)})}{R_G} = -1,42A \quad (\text{corrente de pico de descarga do gate}) \quad (II.15)$$

Verifica-se que os tempos de comutação encontrados são menores do que o tempo morto do **IR2184**, garantindo que não ocorra curto-circuito de braços. As correntes de carga e descarga calculadas circulam através do diodo D_G , do zener D_Z e do **IR2184** e estão dentro dos limites destes componentes.

O diodo de *bootstrap* D_{BB} deve suportar tensões iguais às de barramento e deve ter um tempo de recuperação reversa de:

$$t_{rr(DBB)} < (DT - t_{OFF}) \Rightarrow t_{rr(DBB)} < 334ns \quad (II.16)$$

Escolheu-se o **MUR180** que suporta tensões reversas ($V_{RRM(DBB)}$) de 800V e corrente de $I_{FAV_DG} = 1,0A$. A queda de tensão em condução ($V_{F(DBB)}$) é de 1,5V, e o tempo de recuperação reversa ($t_{RR(DBB)}$) é de 100ns. Este t_{RR} atende a equação (II.16), garantindo que o diodo se bloqueará antes que o interruptor superior entre em condução.

Por fim determina-se o capacitor de *bootstrap*. A tensão V_{GS} limiar de condução obtida do *data sheet* é 8,0V. Para garantir que o interruptor superior entre condução estipulou-se $V_{GS_ON_MIN} = 8,5V$. C_{BB} deve ser carregado com a tensão:

$$V_B = V_{GS_ON_MIN} + V_Z = 11,2V \quad (II.17)$$

A tensão máxima sobre o interruptor inferior quando em condução é:

$$V_{DS_ON} = R_{DS_ON} \cdot I_{S_MAX} = 4,86V \quad (II.18)$$

Calcula-se o valor do capacitor pela equação (II.19), encontrada em [49], à qual se acrescentou as perdas provocadas por $I_{RGS_ON} \cdot I_{CBS_LEAK}$ é a corrente de fuga do capacitor

C_{BB} . Deve-se escolher um capacitor e verificar se a equação (II.19) é satisfeita. Foi escolhido o mesmo capacitor usado para C_G (**10 μ F/50V** da **EPCOS**, série **B41857A6106**). O valor de I_{CBS_LEAK} é de 15 μ A, satisfazendo (II.19):

$$C_{BB} > \frac{2 \cdot \left(2 \cdot Q_G + \frac{I_{QBS_MAX}}{f_S} + Q_{LS} + \frac{I_{CBS_LEAK}}{f_S} + \frac{I_{RGS_ON}}{f_S} \right)}{V_{BB} - V_{F(DBB)} - V_{DS_ON} - V_B} = 3,27 \mu F \Rightarrow \boxed{C_{BB} = 10 \mu F} \quad (II.19)$$

E todos os componentes do circuito de comando estão determinados.

APÊNDICE III - CÁLCULO DE PERDAS

O cômputo das perdas do conversor é de vital importância para avaliação do rendimento do mesmo, bem como para o dimensionamento de dissipadores de calor que garantam o adequado funcionamento do equipamento. É apresentada na seqüência a metodologia que foi utilizada para o cálculo aproximado das perdas de condução e comutação dos semicondutores empregados, permitindo a obtenção do rendimento e o dimensionamento do dissipador para as condições nominais especificadas no Capítulo 4.

Tendo sido escolhidos *MOSFET's* como interruptores para o estágio inversor, após analisar com maior precisão a comutação entre as etapas descritas no Capítulo 2, verificou-se que nem todas as comutações são dissipativas devido à característica intrínseca do *MOSFET* possuir uma capacitância parasita entre os terminais *drain-source*. O diodo em antiparalelo com o interruptor também é o diodo intrínseco do *MOSFET*.

A. Perdas e Rendimento

As perdas de comutação que devem ser levadas em consideração, para um dos interruptores em todas as regiões de operação do conversor, são apontadas na Tabela III.1:

	Semiciclo Positivo	Semiciclo Negativo	Modo de Operação
Entrada em Condução S_3	Forçada	–	<i>Transferência de Energia</i>
Bloqueio D_3	–	Forçado	
Entrada em Condução S_3	–	Forçada	<i>Regeneração de Energia</i>
Bloqueio D_3	Forçado	–	

Tabela III.1 – Análise das comutações do interruptor S_3 e do diodo D_3 .

Como se observa apenas a entrada em condução do *MOSFET* e o bloqueio do diodo são dissipativas, em diferentes quadrantes de operação; as demais comutações são suaves. Para simplificar a análise, podem-se refletir todas as comutações de interesse para o semiciclo positivo da tensão, restringindo a análise ao 1º e 2º quadrantes de operação. As



perdas calculadas para um interruptor serão idênticas para os demais. Além disso, deve-se levar em conta que o conversor apresenta dois pontos de operação distintos e as perdas são diferentes para cada um. Encontram-se aqui o cálculo de perdas para ambos, a fim de obter-se o rendimento da estrutura.

➤ **Perdas no MOSFET:**

São necessários os dados de catálogo do *MOSFET* e do diodo intrínseco:

$$\begin{array}{lll} R_{DS_ON} = 360m\Omega @ 100^\circ C & I_S = 27A & t_{r_N} = 263ns \\ V_{SD_ON_N} = 1,05V & V_{SD_ON(FO)} = 0,65V & I_{FD_N} = 27A \\ t_{rr_N} = 680ns & I_{rr_N} = 36A & Q_{rr} = 11\mu C \end{array}$$

R_{DS_ON} = resistência de *drain-source* em condução do *MOSFET*.

I_S = corrente nominal do *MOSFET*.

t_{r_nom} = tempo de subida (*rise time*) nominal de catálogo (dado para $i_S(t) = I_S$). Neste cálculo, foi adotado o tempo de subida calculado no Apêndice II.

$V_{SD_ON_N}$ = tensão nominal de condução do diodo.

$V_{SD_ON(FO)}$ = tensão limiar de condução do diodo.

I_{FD_N} = corrente nominal do diodo.

t_{rr_N} = tempo de recuperação reversa nominal do diodo.

I_{rr_N} = corrente de recuperação reversa máxima nominal do diodo.

Q_{rr} = carga de recuperação reversa do diodo.

As perdas de condução do *MOSFET* dependem da corrente que circula pelo mesmo e da resistência de condução do mesmo (equação (III.1)). A corrente eficaz é calculada a partir da equação (4.13) e a resistência de condução é dado de catálogo (R_{DS_ON} deve ser corrigida para o valor de temperatura de trabalho).

$$\boxed{P_{S_cond} = R_{DS_ON} \cdot (I_{S_RMS})^2} \quad (III.1)$$

$$I_{S_RMS} = I_{O_RMS} \cdot \frac{1}{2} \cdot \sqrt{\frac{(1+D)}{2} - D \cdot \left(\frac{\phi_O}{\pi} - \frac{\text{sen}(2 \cdot \phi_O)}{2 \cdot \pi} \right)} \quad (III.2)$$

Onde:

$$I_{O_RMS} = \frac{D \cdot V_{IN_PK}}{\sqrt{2 \cdot (R_O + 2\pi \cdot f_R \cdot L_O)}} \quad (III.3)$$

Para P_O nominal 500W e $FD_O = 0,6$, conforme dados apresentados na Tabela 4.6, (I_{O_PK} é de 10,71A) as perdas encontradas são, para tensão de entrada de 110V e 220V respectivamente:

$$\begin{aligned} P_{S_cond(110)} &= 0,36.(3,463)^2 = 4,318W \\ P_{S_cond(220)} &= 0,36.(3,078)^2 = 3,41W \end{aligned} \quad (III.4)$$

O fenômeno da comutação apresenta maior complexidade. Um modelo preciso foi apresentado por TOMASSELLI [5], porém é de grande complexidade e considera a tensão de barramento constante, tornando-se difícil segui-lo neste caso. Em [52] se encontra um modelo simplificado, que não leva em consideração, por exemplo, o efeito da recuperação reversa do diodo do interruptor complementar que compõe o braço do inversor, fato que é responsável pela maior parte das perdas na entrada em condução do *MOSFET*. PERIN [41] apresenta um modelo para a entrada em condução de *IGBT's* e afirma que “a operação durante a entrada em condução do *IGBT* é similar à do *MOSFET*”; por esta razão, o cálculo de perdas será baseado no modelo apresentado por este. O modelo contempla um conversor com tensão de barramento constante e modulação *PWM* Senoidal. Neste conversor, emprega-se a modulação *PWM* Retangular e a tensão de barramento possui formato senoidal²³, conforme equações (2.13) e (2.20). Aplicando estas considerações encontra-se a equação que determina a energia perdida na comutação, para qualquer ângulo θ da tensão de rede e para qualquer ângulo de defasagem ϕ_O entre a tensão e a corrente de carga:

$$E_{Son}(\theta) = \left[\frac{1}{2} V_{CC_PK} |\text{sen}(\theta)| I_{O_PK} \text{sen}^2(\theta - \phi_O) \cdot \frac{t_{r_N}}{I_S} + \frac{2}{3} V_{CC_PK} |\text{sen}(\theta)| t_{rr_N} \cdot \left(0,8 + \frac{0,2 I_{O_PK} |\text{sen}(\theta - \phi_O)|}{I_S} \right) \cdot \left(0,35 I_{rr_N} + \frac{0,15 I_{O_PK} |\text{sen}(\theta - \phi_O)|}{I_S} I_{rr_N} + I_{O_PK} |\text{sen}(\theta - \phi_O)| \right) \right] \quad (III.5)$$

A equação (III.5) está representada graficamente na Fig. III.1, considerando apenas o semiciclo positivo da tensão de carga e a corrente de carga tomada em módulo, visto que a perda de energia é sempre positiva. Assim, da mesma forma como em [41], as perdas são

²³ Sabe-se que a tensão de barramento apresenta distorções durante a *regeneração de energia*, porém esta simplificação se faz necessária para facilitar os cálculos, conforme já foi amplamente discutido nos capítulos 2 e 3.



obtidas integrando-se a equação (III.5) no intervalo de 0 a 180°. Este cálculo foi resolvido numericamente, através de planilhas de cálculos, e as perdas encontradas são:

$$P_{Son} = f_s \cdot \left[\frac{1}{2\pi} \cdot \int_0^{\pi} E_{Son}(\theta) d\theta \right] \Rightarrow \begin{cases} P_{Son(110)} = 7,946W \\ P_{Son(220)} = 15,892W \end{cases} \quad (III.6)$$

Somando as perdas de condução às perdas de comutação, as perdas totais são:

$$P_S = P_{S1} = P_{S2} = P_{S3} = P_{S4} = (P_{Scond} + P_{Son}) \Rightarrow \begin{cases} P_{S(110)} = 12,264W \\ P_{S(220)} = 19,303W \end{cases} \quad (III.7)$$

➤ **Perdas no diodo:**

As perdas de condução do diodo dependem das tensões de condução limiar e nominal, e das correntes média e eficaz. De acordo com BARBI [13]:

$$P_{Dcond} = V_{SD_ON(FO)} \cdot I_{D_med} + r_T \cdot (I_{D_RMS})^2 \quad (III.8)$$

Mas r_T não é encontrado no catálogo do *MOSFET*, e deve ser obtido através das curvas de tensão $V_{SD_ON}(x) I_{FD}$. De acordo com PERIN [41]:

$$V_{SD_ON} = \frac{V_{SD_ON_N} - V_{SD_ON(FO)}}{I_{FD_N}} \cdot I_{D_med} + V_{SD_ON(FO)} \quad (III.9)$$

De onde se deduz que:

$$r_T = \frac{V_{SD_ON_N} - V_{SD_ON(FO)}}{I_{FD_N}} = \frac{1,05 - 0,65}{27} = 0,015\Omega \quad (III.10)$$

A corrente média e a corrente eficaz no diodo são encontradas a partir das equações (4.14) e (4.15):

$$I_{D_med} = I_{O_RMS} \cdot \frac{(1 - D \cdot \cos\phi_o)}{2\pi} \quad (III.11)$$

$$I_{D_RMS} = I_{O_RMS} \cdot \frac{1}{2} \cdot \sqrt{\frac{(1-D)}{2} + D \cdot \left(\frac{\phi_o}{\pi} - \frac{\sin(2\phi_o)}{2\pi} \right)} \quad (III.12)$$

Logo, substituindo (III.10) em (III.8) calcula-se as perdas de condução do diodo:

$$\begin{aligned} P_{Dcond(110)} &= 0,65 \cdot 0,463 + 0,015 \cdot (1,381)^2 = 0,329W \\ P_{Dcond(220)} &= 0,65 \cdot 0,825 + 0,015 \cdot (2,105)^2 = 0,602W \end{aligned} \quad (III.13)$$

Para o cálculo das perdas de comutação (bloqueio) do diodo, foi empregado também o modelo apresentado em [41], sendo feitas as mesmas considerações citadas no

cálculo das perdas por comutação do interruptor (*MOSFET*). A equação que determina a energia perdida no bloqueio do diodo, para qualquer ângulo θ da tensão de rede e para qualquer ângulo de defasagem ϕ_O entre a tensão e a corrente de carga é:

$$E_{Doff}(\theta) = \left[\begin{array}{l} \frac{1}{3} \cdot V_{CC_PK} |\text{sen}(\theta)| \cdot I_{rr_N} \cdot \left(0,8 + \frac{0,2 \cdot I_{O_PK} |\text{sen}(\theta - \phi_O)|}{I_{FD_N}} \right) \\ \cdot \left(0,35 \cdot I_{rr_N} + \frac{0,15 \cdot I_{O_PK} |\text{sen}(\theta - \phi_O)|}{I_{FD_N}} \cdot I_{rr_N} + I_{O_PK} |\text{sen}(\theta - \phi_O)| \right) \end{array} \right] \quad (\text{III.14})$$

A equação (III.14) está representada graficamente na Fig. III.1, considerando apenas o semiciclo positivo da tensão de carga e a corrente de carga tomada em módulo, visto que a perda de energia é sempre positiva. As perdas são obtidas integrando-se a equação (III.14) no intervalo de 0 a 180°. Este cálculo foi resolvido numericamente, através de planilhas de cálculos, e as perdas encontradas são:

$$P_{Doff} = f_S \cdot \left[\frac{1}{2\pi} \cdot \int_0^\pi E_{Doff}(\theta) d\theta \right] \Rightarrow \begin{array}{l} P_{Doff(110)} = 3,85W \\ P_{Doff(220)} = 7,701W \end{array} \quad (\text{III.15})$$

Somando as perdas de condução às perdas de comutação, as perdas totais do diodo são:

$$P_D = P_{D1} = P_{D2} = P_{D3} = P_{D4} = (P_{Dcond} + P_{Doff}) \Rightarrow \begin{array}{l} P_{D(110)} = 4,179W \\ P_{D(220)} = 8,303W \end{array} \quad (\text{III.16})$$

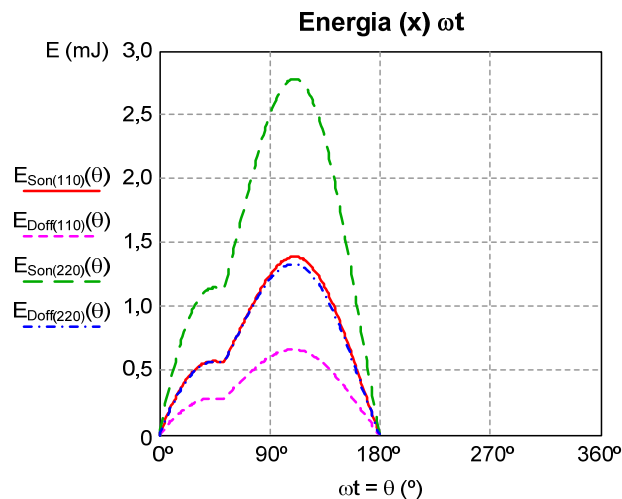


Fig. III.1 – Energia perdida na comutação em um período da rede.

As perdas para um interruptor e um diodo no mesmo encapsulamento são:

$$P_M = P_{M1} = P_{M2} = P_{M3} = P_{M4} = (P_S + P_D) \Rightarrow \begin{array}{l} P_{M(110)} = 16,444W \\ P_{M(220)} = 27,605W \end{array} \quad (\text{III.17})$$



➤ **Perdas na Ponte Retificadora de Entrada**

São necessários os dados de catálogo da ponte retificadora *IR36MB140A*:

$$V_{TO} = 0,74V \quad r_T = 5,5m\Omega$$

V_{TO} = tensão limiar de condução do diodo.

r_T = resistência de condução da ponte retificadora.

As perdas de condução dos diodos retificadores são calculadas de acordo com BARBI [13]:

$$P_{DRcond} = V_{TO} \cdot I_{DR_med} + r_T \cdot (I_{DR_RMS})^2 \quad (III.18)$$

Através de simulação os valores de I_{DR_med} e I_{DR_RMS} obtidos (Tabela 4.5) são:

$$\begin{cases} I_{DR_med(110)} = 2,3A \\ I_{DR_med(220)} = 1,2A \end{cases} \quad (III.19)$$

$$\begin{cases} I_{DR_RMS(110)} = 4,61A \\ I_{DR_RMS(220)} = 2,42A \end{cases} \quad (III.20)$$

Assim as perdas por condução em um diodo da ponte retificadora são:

$$P_{DR} = P_{DR1} = P_{DR2} = P_{DR3} = P_{DR4} \Rightarrow \begin{cases} P_{DRcond(110)} = 0,74 \cdot 2,3 + 0,0055 \cdot (4,61)^2 = 1,819W \\ P_{DRcond(220)} = 0,74 \cdot 1,2 + 0,0055 \cdot (2,42)^2 = 0,92W \end{cases} \quad (III.21)$$

O retificador de entrada comuta na frequência da rede, por isto as perdas de comutação serão desprezadas.

➤ **Rendimento**

O rendimento pode ser estimado como:

$$\eta = \frac{P_O}{P_{IN}} = \frac{P_O}{P_O + P_{TOTAL}} \quad (III.22)$$

Onde:

$$P_{TOTAL} = 4 \cdot P_{DR} + 4 \cdot P_M \quad (\text{total de perdas nos semicondutores do inversor}) \quad (III.23)$$

Logo:

$$\begin{aligned} P_{TOTAL(110)} &= 4 \cdot 1,819 + 4 \cdot 16,444 = 73,051W \\ P_{TOTAL(220)} &= 4 \cdot 0,92 + 4 \cdot 27,605 = 114,102W \end{aligned} \quad (III.24)$$

E o rendimento estimado para operação em 110V e 220V, respectivamente, é:

$$\eta_{(110V)} = \frac{500W}{500W + 73,051W} = 87,26\% \quad (\text{III.25})$$

$$\eta_{(220V)} = \frac{500W}{500W + 114,102W} = 81,43\% \quad (\text{III.26})$$

B. Cálculo do Dissipador

São necessários os seguintes dados:

a) Do MOSFET IRFP27N60K:

$$R_{th_jc(S,D)} = 0,29^\circ\text{C/W} \quad R_{th_cd(M)} = 0,24^\circ\text{C/W} \quad R_{th_ja} \leq 40^\circ\text{C/W} \quad T_{j(S,D)} < 150^\circ\text{C}$$

$R_{th_jc(S,D)}$ = resistência térmica junção-cápsula.

$R_{th_cd(M)}$ = resistência térmica cápsula-dissipador.

$R_{th_ja} \leq$ resistência térmica junção-ambiente.

$T_{j(S,D)}$ = Temperatura máxima de junção.

b) Da ponte retificadora IR36MB140A:

$$R_{th_jc(DR)} = 1,35^\circ\text{C/W} \quad R_{th_cd(RET)} = 0,2^\circ\text{C/W} \quad T_{j(DR)} < 150^\circ\text{C}$$

$R_{th_jc(DR)}$ = resistência térmica junção-cápsula.

$R_{th_cd(RET)}$ = resistência térmica cápsula-dissipador.

$T_{j(DR)}$ = Temperatura máxima de junção.

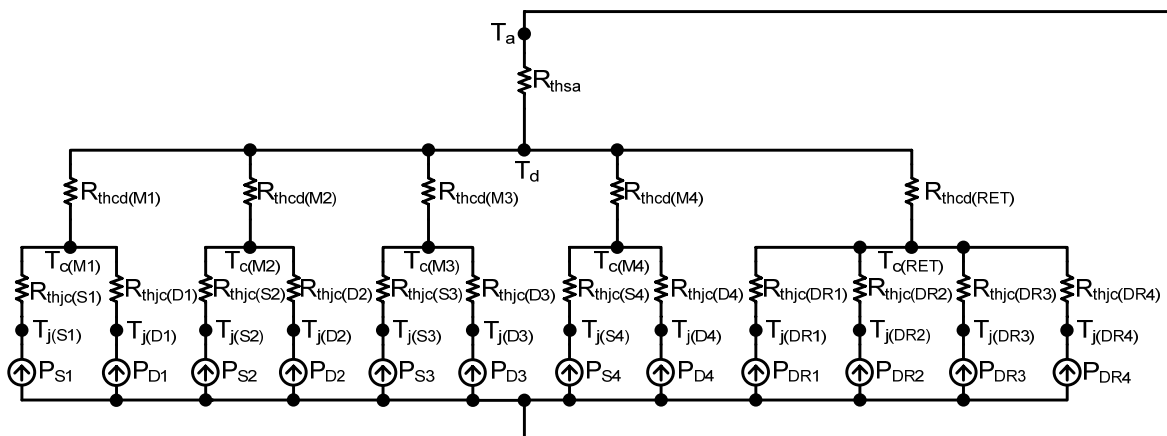


Fig. III.2 – Modelo térmico para cálculo do dissipador.

Na Fig. III.2 é apresentado o modelo térmico empregado para o cálculo do dissipador. Como as perdas são maiores quando o conversor opera em 220V, o dissipador foi dimensionado para este ponto de operação. Definindo a máxima temperatura de junção em 100°C e a temperatura ambiente em 25°C , calcula-se a temperatura da cápsula do



MOSFET (III.27) partir das perdas dos interruptores S e dos diodos D e adota-se a menor das duas (III.28) garantindo que ambas as temperaturas de junção estejam dentro dos limites. Calcula-se a temperatura da cápsula da ponte retificadora de entrada por (III.29):

$$\begin{cases} T_{c(S)} = T_j - R_{th_jc(S)} \cdot P_{S(220)} = 100 - 0,29.19,303 = 94,402^\circ C \\ T_{c(D)} = T_j - R_{th_jc(D)} \cdot P_{D(220)} = 100 - 0,29.8,303 = 97,592^\circ C \end{cases} \quad (III.27)$$

$$T_{c(M)} = \begin{cases} T_{c(S)} & \text{se } T_{c(S)} \leq T_{c(D)} \\ T_{c(D)} & \text{se } T_{c(S)} > T_{c(D)} \end{cases} \therefore \boxed{T_{c(M)} = 94,402^\circ C} \quad (III.28)$$

$$T_{c(RET)} = T_j - R_{th_jc(DR)} \cdot P_{DR(220)} = 100 - 1,35.0,92 \therefore \boxed{T_{c(RET)} = 98,758^\circ C} \quad (III.29)$$

Em seguida calcula-se a temperatura do dissipador (III.30) a partir das perdas de um MOSFET e da ponte retificadora, e adota-se a menor das duas (III.31) garantindo que todas as temperaturas de junção estejam dentro dos limites:

$$\begin{cases} T_{d(M)} = T_{c(M)} - R_{th_cd(M)} \cdot P_{M(220)} = 94,402 - 0,24.27,605 = 87,777^\circ C \\ T_{d(RET)} = T_{c(RET)} - R_{th_cd(RET)} \cdot 4 \cdot P_{DR(220)} = 98,758 - 0,2.4.0,92 = 98,022^\circ C \end{cases} \quad (III.30)$$

$$T_d = \begin{cases} T_{d(M)} & \text{se } T_{d(M)} \leq T_{d(RET)} \\ T_{d(RET)} & \text{se } T_{d(M)} > T_{d(RET)} \end{cases} \therefore \boxed{T_d = 87,777^\circ C} \quad (III.31)$$

Por fim, encontra-se a máxima resistência térmica entre dissipador e ambiente:

$$R_{th_da} \leq \frac{T_d - T_a}{P_{TOTAL(220)}} = \frac{87,777 - 25}{114,102} \therefore \boxed{R_{th_da} \leq 0,55^\circ C/W} \quad (III.32)$$

Foi utilizado o dissipador **P14/12** da **SEMIKRON**, cujas dimensões são 120mm x 120mm x 75mm. Para este comprimento, interpolou-se a curva de 120W para n=3 e obteve-se a resistência térmica $R_{th_da} \cong 0,67^\circ C/W$ para ventilação natural. Utilizou-se ventilação forçada durante os experimentos, para qual o fabricante admite $R_{th_da} \cong 0,1^\circ C/W$ à velocidade de 4m/s. As temperaturas recalculadas e as obtidas experimentalmente encontram-se na Tabela III.2, comprovando assim os cálculos de perdas apresentados.

	Calculado	Verificado
T_D	36,41°C	33,2°C
$T_{C(M)}$	43,04°C	39,5°C
$T_{C(RET)}$	37,15°C	35,6C
$T_{J(S)}$	48,63°C	-
$T_{J(D)}$	45,44°C	-
$T_{J(DR)}$	37,41°C	-

Tabela III.2 – Ensaio de temperatura dos semicondutores.

APÊNDICE IV - FONTE AUXILIAR

Para alimentar os circuitos auxiliares, de realimentação e controle utilizou-se uma fonte linear (Fig. IV.1). O projeto não será detalhado pois este circuito é amplamente conhecido. As fontes de $\pm 15V$ alimentam os circuitos da malha de controle e os circuitos de medição. A fonte de $+18V$ alimenta o circuito de comando *bootstrap*. A fonte de $+5V$, conforme explicado no Capítulo 4, foi disponibilizada pela pretensão de se implementar o controle digital, através de outro cartão de controle; foi também utilizada na alimentação do medidor de corrente. Todas as fontes suportam uma variação de -10% na tensão de entrada da rede, e apresentam um *hold-up time* de pelo menos 3 ciclos de rede. O transformador foi projetado com base no livro de MARTIGNONI [50]. A especificação das fontes é de:

- $+5V/100mA$;
- $+15V/(300mA+100mA)$;
- $-15V/180mA$;
- $+18V/700mA$.

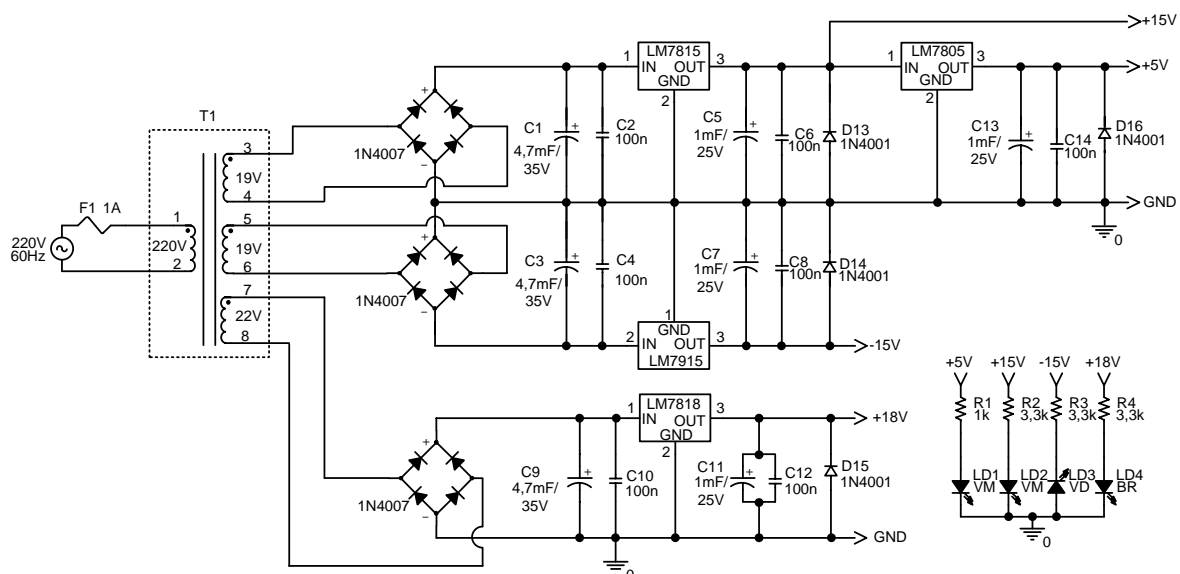


Fig. IV.1 – Esquema da fonte auxiliar.

APÊNDICE V - LISTA DOS PRINCIPAIS COMPONENTES

Para se ter uma idéia da viabilidade econômica, foi realizado um levantamento dos principais componentes utilizados no conversor, tanto no estágio de potência como no de controle, que encontram-se na Tabela V.1. O custo apresentado está de acordo com um distribuidor de componentes nacional. Como se observa, o custo ficou um pouco elevado, porém este foi um protótipo implementado com fins acadêmicos, para comprovar a aplicabilidade da estrutura. Através de uma rápida pesquisa, verificou-se que o custo pode ser reduzido em cerca de 50% com a implementação de um controle digital. Outra constatação é que um dimensionamento mais otimizado dos interruptores pode proporcionar uma redução de pelo menos mais 10%.

Qtd.	Componente	Fab.	Descrição	Valor Unitário	Valor Total
2	CI AD734AN	Analog	CI Mult./Div. Analógico 4 Quad.	R\$ 84,91 ²⁴	R\$ 169,82
2	CI LM311	Texas	Comparador	R\$ 0,71 ²⁴	R\$ 1,42
4	CI LF347	Texas	Amplificador operacional	R\$ 3,73 ²⁴	R\$ 14,92
1	CI 4027	Texas	Flip-Flop J-K	R\$ 0,78 ²⁴	R\$ 0,78
1	Sensor de Corrente Hall (LTS 15-NP)	LEM	±48A/0 à +5V	R\$ 35,76	R\$ 35,76
3	Cap. Polipropileno. (B32654A6155J)	Epcos	1,5uF/630V	R\$ 6,69 ²⁴	R\$ 20,07
2	CI IR2184	IR	Driver	R\$ 8,92 ²⁴	R\$ 17,84
4	MOSFET IRFP27N60K	IR	MOSFET 600V/27A/0,18Ω	R\$ 22,44 ²⁴	R\$ 89,76
1	Ponte Ret. IR36MB140A	IR	Ponte Ret. 35A Rms/1400V	-	-
				TOTAL	R\$ 350,37

Tabela V.1 – Lista dos principais componentes.

²⁴ Preço fornecido pelo distribuidor *Farnell*, para a compra superior à 1000 unidades.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] BOSE, Bimal K. *Advances in Power Electronics – Its Impact on the Environment*. IEEE International Symposium on Industrial Electronics (ISIE'98), July, 1998, pp. 28-30.
- [2] AKAGI, Hirofumi. *The State-of-the-Art of Power Electronics in Japan*. IEEE Transactions on Power Electronics, Vol. 13, Nº 2, March 1998.
- [3] BOSE, Bimal K. *Power Electronics and Motion Control – Technology Status and Recent Trends*. IEEE Transactions on Industrial Applications, Vol. 29, Nº 05, September-October 1993.
- [4] DOLON, J.; ACHHAMMER, J. *et al.* *Power Modules for Appliance Motorcontrol*. Industry Applications Magazine, Vol. 8, Nº 4, July-Aug. 2002, pp. 26-34.
- [5] TOMASELLI, Luis Cândido. *Estudo de Acionamentos à Velocidade Variável para Motores de Indução Monofásicos com Capacitor Permanente para Aplicações em Ventiladores*. Florianópolis, SC – Brasil, 2004. Tese (Doutorado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [6] WYK, J. D. Van; FERREIRA, J. A. *Some Present and Future Trends in Power Electronics Converters*. Power Electronics and Motion Control (PEMC'92), November 1992, pp. 09-18.
- [7] EWG – European Working Group. *Aspects of Power Electronics Evolution in Europe*. Applied Power Electronics Conference and Exposition (APEC'92), February 1992, pp. 40-48.
- [8] INTERNATIONAL ELECTROTECHNICAL COMMISSION, IEC. *Electromagnetic Compatibility (EMC) - Part 3-2: Limits - Limits for Harmonic Current Emissions (equipment input current $\leq 16A$ per phase)*, IEC 61000-3-2. Switzerland, 2005.
- [9] INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, IEEE. *IEEE Recommended Practices for Harmonic Control in Electric Power System*, IEEE 519, 1992.



- [10] INTERNATIONAL ELECTROTECHNICAL COMMISSION, IEC. *Household and Similar Electrical Appliances - Safety - Part 1: General Requirements*, IEC 60335-1. Switzerland, 2006.
- [11] COMITÉ INTERNATIONAL SPÉCIAL DES PERTURBATIONS RADIOÉLECTRIQUES, CISPR. *Electromagnetic Compatibility - Requirements for Household Appliances, Electric Tools and Similar Apparatus - Part 1: Emission, and Part 2: Immunity*, CISPR 14. Switzerland, 2005.
- [12] PETRY, Clóvis A. *Estabilizadores de Tensão Alternada para Alimentação de Cargas Não-Lineares: Estudo de Variações Topológicas e Métodos de Controle*. Florianópolis, SC – Brasil, 2005. Tese (Doutorado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [13] BARBI, Ivo. *Eletrônica de Potência*, 4ª Edição, Edição do Autor, Instituto de Eletrônica de Potência (INEP), UFSC, Florianópolis-SC, Brasil, 2002.
- [14] YANO, Masao; MATSUI, Mikihiro et al. *Recent Trend in Power Conversion*. International Conference on Industrial Electronics (IECON'00), October 2000, pp. 1340-1346.
- [15] BHOWMIK, S.; SPÉE, R. *A Guide to the Application-Oriented Selection of AC/AC Converter Topologies*. Applied Power Electronics Conference and Exposition (APEC'92), February 1992, pp. 571-578.
- [16] KWON, B. -H.; MIN, B. -D.; KIM, J. -H. *Novel Topologies of AC Choppers*. IEE Proceedings Electric Power Applications, Vol. 143, Nº 4, July 1996, pp. 323-330.
- [17] SHINYAMA, Takayuki; UEDA, Akiteru; TORRI, Akihiro. *AC Chopper Using Four Switches*. Proceedings of the Power Conversion Conference (PCC 2002), April 2002, pp. 1056-1060.
- [18] AHMED, Nabil Abd El-Latif; AMEI, Kenji; SAKUI, Masaaki. *Improved Circuit of AC Choppers for Single-Phase Systems*. Proceedings of the Power Conversion Conference (PCC 1997), August 1997, pp.907-912.
- [19] DANTAS, F. D.; CANESIN, C. A. *A Novel High Frequency AC Voltage Regulator with Active Power Factor Correction*. IEEE International Symposium on Industrial Electronics (ISIE'03), Vol. 1, June. 2003, pp. 275-279.

- [20] HAMED, Sadeq A. *Steady-State Modeling, Analysis, and Performance of Transistor-Controlled AC Power Conditioning Systems*. IEEE Transactions on Power Electronics, Vol. 5, N° 3, July 1990, pp. 305-313.
- [21] KRAGH, Henrik. *On the Control of a DC-Link High Frequency AC-Voltage Regulator*. Power Electronics Specialists Conference (PESC'01), IEEE 32nd Annual, Vol. 2, Jun. 2001, pp. 1122-1128.
- [22] ENJETI, P. N.; CHOI, Sewan. *An Approach to Realize Higher Power PWM AC Controller*. Applied Power Electronics Conference and Exposition (APEC'93), March 1993, p. 323-327.
- [23] KWON, B. -H.; MIN, B. -D.; KIM, J. -H. *Novel Commutation Technique of AC-AC Converters*. IEE Proceedings Electric Power Applications, Vol. 145, N° 4, July 1998, pp. 295-300.
- [24] MIN, B. -D.; KWON, B. -H. *Novel PWM Line Conditioner with Fast Output Voltage Control*. IEE Proceedings Electric Power Applications, Vol. 145, N° 2, March 1998, pp. 85-91.
- [25] YOUM, Jang-Hyoun; KWON, Bong-Hwan. *Switching Technique for Current-Controlled AC-to-AC Converters*. IEEE Transactions on Industrial Electronics – Vol. 46, N° 02, April 1999.
- [26] RASMUSSEN, Claus B.; RITCHIE, Ewen; ARKKIO, Antero. *Variable Speed Induction Motor Drive for Household Refrigerator Compressor*. Proceedings of the IEEE International Symposium on Industrial Electronics (ISIE'97), Vol. 2, N° 7-11, July 1997, pp. 655-659.
- [27] KIM, Joohn Sheok; SUL, Seung Ki. *New Control Scheme for AC-DC-AC Converter without DC Link Electrolytic Capacitor*. IEEE Power Electronics Specialists Conference (PESC'93), June 1993, pp. 300-306.
- [28] MALESANI, L.; ROSSETTO, L. et al. *AC/DC/AC PWM Converter with Reduced Energy Storage in the DC Link*. IEEE Transactions on Industry Applications, Vol. 31, N° 2, March-April 1995, pp. 287-292.
- [29] OKUMA, Yasuhiro. *PWM Controlled AC Power Supply Based on AC Chopper Technology and Its Applications*. Transactions IEE Japan, Vol. 119-D, N° 3, 1999, pp. 412-419.



- [30] DIVAN, D. M. *A New Topology for Single Phase UPS Systems*, Industry Application Society Annual Meeting, Conference Record of IEEE, Vol. 1, Oct, 1989, pp. 931-936.
- [31] ERICKSON, Robert W. *Fundamentals of Power Electronics*. New York, EUA – Chapman & Hall, 1997.
- [32] BOOST, Michael A.; ZIOGAS, Phoivos D. M. *State-of-the-Art Carrier PWM Techniques: a Critical Evaluation*. IEEE Transactions on Industry Application, Vol. 24, N° 2, March-April 1988, pp. 271-280.
- [33] BARBI, Ivo. *Projeto de Fontes Chaveadas*. 1ª Edição, Edição do Autor, Instituto de Eletrônica de Potência (INEP), UFSC, Florianópolis-SC, Brasil, 2001.
- [34] VORPÉRIAN, V. *Simplified Analysis of PWM Converters Using Model of PWM Switch, Part I: Continuous Conduction Mode*. IEEE Transactions on Aerospace and Electronic Systems, Vol. 26, N° 3, May, 1990, pp. 490-496.
- [35] RIBEIRO, Ênio R. *Filtros Ativos Série para a Compensação de Harmônicas de Tensão*. Florianópolis, SC – Brasil, 2003. Tese (Doutorado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [36] BADIN, Alceu A. *Fonte de Alimentação de um Tubo de Raio X para Diagnósticos Odontológicos*. Florianópolis, SC – Brasil, 2004. Dissertação (Mestrado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [37] OGATA, Katsuhiko. *Engenharia de Controle Moderno*. 4ª Edição. São Paulo, Brasil. Prentice Hall, 2003.
- [38] BATISTA, Flávio A. B. *Técnicas de Compensação Direta (FEEDFORWARD) Empregando Integradores em Conversores PWM*. Florianópolis, SC – Brasil, 1996. Dissertação (Mestrado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [39] FLEMMING, Diva Marília; GONÇALVES, Mirian Buss. *Cálculo A: Funções, Limite, Derivação, Integração*. 5ª. Ed., Rev. e Ampliada. São Paulo: Makron; Florianópolis: Ed. da UFSC, 1992.
- [40] BARBI, Ivo & SOUZA, Fabiana Pöttker de. *Conversores CC-CC Isolados de Alta Freqüência com Comutação Suave*, Edição dos Autores, Instituto de Eletrônica de Potência (INEP), UFSC, Florianópolis-SC, Brasil, 1999, pp. 22-23.

- [41] PERIN, Arnaldo J. & BASCOPE, René Torrico. *O Transistor IGBT Aplicado em Eletrônica de Potência*, Editora Sagra Luzzatto, 1ª Edição. Porto Alegre-RS, Brasil, 1997.
- [42] SOUZA, Fabiana Pöttker de. *Correção do Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos*. Florianópolis, SC – Brasil, 2000. Tese (Doutorado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [43] LINDEKE, Dirk. *Projeto de um Filtro Ativo Paralelo de IKVA Usando Técnicas de Controle Analógico e Digital*. Florianópolis, SC – Brasil, 2003. Dissertação (Mestrado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [44] MARQUES, Jefferson L B. & BRAZ, Gustavo P. *Eletrônica Aplicada – Conteúdos para a Prática*. Apostila da disciplina de Eletrônica Aplicada, UFSC, Florianópolis-SC, Brasil, 2002.
- [45] Data Sheet Analog Devices: “AD734 10 MHz, 4-Quadrant Multiplier/Divider”. Rev.: C. Disponível em: “<http://www.analog.com/en/prod/0,2877,AD734,00.html>”. Data: 26/04/2006.
- [46] Design Handbook Analog Devices: “RMS to DC Converter Application Guide”. Disponível em: “<http://www.analog.com/en/prodRes/0,2889,AD536A%5F871,00.html>”. Data: 14/11/2006.
- [47] ALVES, Anderson; SIMÃO, Claudinei; PETRY, Clóvis A. *Relatório Experimental da Disciplina de Eletrônica de Comando de Conversores Estáticos*. Florianópolis, SC – Brasil, Abr. 1998.
- [48] POSTIGLIONE, Cícero da Silveira. *Fontes de Alimentação de Estágio Único com Correção de Fator de Potência*. Florianópolis, SC – Brasil, 2006. Dissertação (Mestrado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina.
- [49] Application Note International Rectifier (AN-978): “HV Floating MOS-Gate Driver IC’s”. Disponível em: “<http://www.irf.com/technical-info/appnotes/an-978.pdf>”. Data: 31/08/2006.
- [50] MARTIGNONI, Alfonso. *Transformadores*, 3ª Edição Revista, Editora Globo, Porto Alegre-RS, Brasil, 1977, pp. 73-92.



- [51] AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA – ANEEL. *Resolução N° 456, de 29 de novembro de 2000*. Estabelece, de forma atualizada e consolidada, as Condições Gerais de Fornecimento de Energia Elétrica. Publicada no Diário Oficial da União de 30/11/2000.
- [52] MARTINS, Denizar Cruz. *Semicondutores de Potência Controlados, Conversores CC-CC Isolados e Comutação Forçada*. Edição do Autor, Instituto de Eletrônica de Potência (INEP), UFSC, Florianópolis-SC, Brasil, Ago. 2006.
- [53] BARBI, Ivo. *Teoria Fundamental do Motor de Indução*, Edição do Autor, Instituto de Eletrônica de Potência (INEP), UFSC, Florianópolis-SC, Brasil, 1999.
- [54] CLOSE, Charles M. *Circuitos Lineares*, Livros Técnicos e Científicos Editora S.A, 2ª Edição, pp. 418-448. São Paulo-SP, Brasil. Traduzido do original *The Analysis of Linear Circuit*, publicado por Harcourt, Brace Jovanovich.
- [55] SPIEGEL, Murray R. *Análise de Fourier*, Editora McGraw-Hill do Brasil, LTDA. São Paulo-SP, Brasil. Traduzido por Alfredo Alves de Farias do original *Schaum's Outline of Theory and Problems of Fourier Analysis*, publicado por McGraw-Hil, Inc.
- [56] KREYSZIG, Erwin. *Matemática Superior*, Livros Técnicos e Científicos Editora LTDA, Vol.1, 2ª Edição. Rio de Janeiro-RJ, Brasil. Traduzido por Carlos C. Oliveira, do original *Advanced Engineering Mathematics*, publicado por John Wiley & Sons, Inc.