

MURILO DE PIERI FENILI

**ESTUDO E IMPLEMENTAÇÃO DE UM FILTRO ATIVO
PARALELO MONOFÁSICO DE 8kVA**

FLORIANÓPOLIS

2007

UNIVERSIDADE FEDERAL DE SANTA CATARINA

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

**ESTUDO E IMPLEMENTAÇÃO DE UM FILTRO ATIVO
PARALELO MONOFÁSICO DE 8kVA**

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a
obtenção do grau de Mestre em Engenharia Elétrica

MURILO DE PIERI FENILI

Florianópolis, Fevereiro de 2007.

ESTUDO E IMPLEMENTAÇÃO DE UM FILTRO ATIVO PARALELO MONOFÁSICO DE 8kVA

Murilo De Pieri Fenili

“Esta Dissertação foi julgada adequada para a obtenção do Título de Mestre em Engenharia Elétrica, na área de concentração *Eletrônica de Potência e Acionamento Elétrico*, e aprovada em sua forma final pelo Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.”

Prof. Ivo Barbi, Dr. Ing.

Orientador

Nelson Sadowski, Dr.

Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

Ivo Barbi, Dr. Ing.

Presidente

Fabiana Pöttker, Dra.

Denizar Cruz Martins, Dr.

*“Concedei-nos Senhor, a serenidade necessária para
aceitar as coisas que não podemos modificar,
coragem para modificar aquelas que
podemos e sabedoria para
distinguir umas
das outras.”*
(Reinhold Niebuhr)

*A Deus,
pela saúde, oportunidade e
disposição para enfrentar o Mestrado.*

*Aos meus pais, Nelson Fenili
e Dilza De Pieri Fenili,
pela dedicação e incentivo.*

*A Elaine Conradi, minha futura esposa,
também pelo incentivo e paciência
durante os períodos de ausência.*

Agradecimentos

Devo agradecer primeiramente a Deus, pela vida, pela oportunidade que me deu de ingressar em uma faculdade como a UFSC e por ter me abençoado com saúde e coragem para enfrentar um programa de pós-graduação, o Mestrado.

Ao professor Ivo Barbi, pela orientação e pela sabedoria transmitida durante estes 12 meses, me proporcionando conhecimento mais que suficiente para a conclusão deste trabalho.

A todos os professores do INEP, Arnaldo José Perin, Denizar Cruz Martins, Ênio Valmor Kassick, Hari Bruno Mohr e João Carlos dos Santos Fagundes pelas aulas ministradas durante o primeiro ano de Mestrado, em especial ao professor Arnaldo, pela orientação e apoio durante a minha graduação e pela disponibilidade sempre que precisei.

Gostaria de agradecer também ao professor Clóvis Antônio Petry, pelos conselhos durante a fase inicial do projeto.

A todos os funcionários do INEP, tanto o corpo técnico quanto administrativo, pela disposição e auxílio durante as partes práticas e burocráticas.

Aos colegas do curso de Doutorado, Alceu, Cícero, Ricardo, Aniel, Mateus, Jean, Romero e Kleber e de Mestrado, Carlos, Hugo, Mário, Raphael, Romeu, Thiago e Marlos pelas idéias compartilhadas, dúvidas esclarecidas e amizade conquistada durante este tempo de convívio.

Gostaria de agradecer em especial ao colega André Luiz Fuerback, pelas incansáveis horas de dedicação e pela paciência no esclarecimento de muitas dúvidas.

Aos meus pais Nelson e Dilza, pelo apoio psicológico, emocional e financeiro durante toda minha vida, em tempo, graduação e Mestrado.

Ao meu irmão Maurício e minha irmã Múria, por terem acreditado e incentivado meu trabalho.

A todos os meus familiares que me apoiaram e de uma forma ou outra contribuíram para minha formação.

A minha namorada Elaine, pelo carinho, apoio, dedicação e força nas horas difíceis e duvidosas, por estar sempre à disposição quando precisei e por fazer parte da minha vida. À CAPES e ao INEP, pelo auxílio financeiro.

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

ESTUDO E IMPLEMENTAÇÃO DE UM FILTRO ATIVO PARALELO MONOFÁSICO DE 8kVA

Murilo De Pieri Fenili

Fevereiro/2007

Orientador: Professor Ivo Barbi, Dr. Ing.

Área de concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Filtro Ativo, Fator de Potência, Três Níveis, Monofásico.

Número de páginas: 109

Resumo: O presente trabalho aborda o estudo e a implementação de um filtro ativo paralelo monofásico, utilizado para correção do fator de potência de cargas com elevado conteúdo harmônico de corrente. No início do trabalho é apresentada uma introdução com algumas características e a necessidade de se empregarem estruturas – filtros ativos – como corretivo de cargas que comprometem a qualidade da energia elétrica. O primeiro capítulo faz um estudo sobre o tipo de carga, modulação, estrutura do filtro ativo e a escolha dos compensadores para as malhas de corrente e tensão. O capítulo 2 destina-se ao projeto dos elementos passivos do estágio de potência e apresenta uma metodologia de projeto para as malhas de controle de corrente e tensão. Antes da implementação prática do protótipo fez-se necessária a análise de alguns resultados de simulação, bem como o dimensionamento dos elementos ativos e a programação do microcontrolador, o que será apresentado no capítulo 3. Por fim, para a comprovação prática de toda a teoria, implementou-se um protótipo de 8kVA, cujos resultados são apresentados e devidamente comentados no capítulo 4.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

STUDY AND IMPLEMENTATION OF AN 8kVA SINGLE-PHASE PARALLEL ACTIVE FILTER

Murilo De Pieri Fenili

February/2007

Advisor: Professor Ivo Barbi, Dr. Ing.

Area of concentration: Power Electronics.

Keywords: Active Filter, Power Factor, Three-Level, Single-Phase.

Number of pages: 109

Abstract: The present work approaches the study and implementation of a single-phase parallel active filter, used for power factor correction of loads with high harmonic current content. In the beginning of the work, an introduction is presented with some features and the necessity of using structures - active filters - for PFC of loads that compromise the power quality. In the first chapter it is presented a study about the type of load, modulation, structure of the active filter and the choice of the compensators for the current and voltage loop control. Chapter 2 was destined to the project of the passive elements and control, presenting a methodology of project for the current and voltage loop control. Before the practical implementation, an analysis of some simulation's results became necessary, as well as the project of the active elements and the programming of the microcontroller, which are presented in chapter 3. Finally, for the practical evidence of all presented theory, an 8kVA prototype was implemented, which results are presented and duly commented in chapter 4.

Sumário

| | |
|-------------------|-------------|
| Simbologia | xiii |
|-------------------|-------------|

| | |
|-------------------------|----------|
| Introdução Geral | 1 |
|-------------------------|----------|

CAPÍTULO 1

Estudo da Carga, Estrutura do FAP, Modulação e Estratégias de Controle

| | | |
|-------|------------------------------------|----|
| 1.1 | Introdução | 3 |
| 1.2 | Estudo da Carga | 3 |
| 1.2.1 | Taxa de Distorção Harmônica (TDH) | 4 |
| 1.2.2 | Fator de Potência (FP) | 4 |
| 1.2.3 | Fator de Crista | 5 |
| 1.3 | Estrutura do Filtro Ativo Paralelo | 8 |
| 1.4 | Modulação | 8 |
| 1.4.1 | Geração dos Sinais Modulante | 10 |
| 1.5 | Estratégias de Controle | 11 |
| 1.5.1 | Controle da Corrente | 12 |
| A | Modelagem do Conversor | 13 |
| B | Compensador de Corrente | 16 |
| 1.5.2 | Controle da Tensão | 20 |
| A | Modelagem do Conversor | 20 |
| B | Compensador de Tensão | 22 |
| 1.6 | Conclusão | 23 |

CAPÍTULO 2

Projeto dos Elementos Passivos, Controle e Circuitos Auxiliares do FAP

| | | |
|-------|---------------------------|----|
| 2.1 | Introdução | 25 |
| 2.2 | Especificações do FAP | 25 |
| 2.3 | Projeto | 26 |
| 2.3.1 | Elementos Passivos do FAP | 26 |
| A | Indutor | 26 |
| A.1 | Ondulação de Corrente | 26 |
| B | Capacitor | 30 |

| | | |
|-------|--|----|
| 2.3.2 | Elementos das Malhas de Controle | 30 |
| A | Malha de Corrente | 31 |
| B | Malha de Tensão | 35 |
| 2.3.3 | Circuitos Auxiliares | 39 |
| A | Sensores | 39 |
| A.1 | Sensor de Corrente | 39 |
| A.2 | Sensor de Tensão | 41 |
| B | Multiplicador | 43 |
| C | Condicionador de Sinal | 44 |
| D | Circuito Comparador | 45 |
| E | Circuito para Limitação da Corrente de Pré-Carga | 47 |
| F | Circuitos de Proteção | 49 |
| F.1 | Proteção contra Sobretensão | 49 |
| F.2 | Proteção contra Sobrecorrente | 50 |
| G | <i>Buffer</i> | 50 |
| H | Fonte Auxiliar | 51 |
| 2.4 | Conclusão | 54 |

CAPÍTULO 3

Resultados de Simulação, Elementos Ativos e Microcontrolador

| | | |
|-------|---------------------------------------|----|
| 3.1 | Introdução | 55 |
| 3.2 | Resultados de Simulação | 55 |
| 3.2.1 | Resultados para Transitórios de Carga | 62 |
| 3.3 | Elementos Ativos do FAP | 65 |
| 3.3.1 | Módulo <i>SKM 100GB063D</i> | 66 |
| 3.3.2 | <i>Driver</i> | 67 |
| 3.3.3 | Capacitor do Barramento | 68 |
| 3.4 | Microcontrolador | 69 |
| 3.5 | Conclusão | 72 |

CAPÍTULO 4

Resultados Experimentais

| | | |
|-----|--------------------------|----|
| 4.1 | Introdução | 73 |
| 4.2 | Fotos do Protótipo | 73 |
| 4.3 | Resultados Experimentais | 76 |
| 4.4 | Conclusão | 84 |

| | |
|------------------------|-----------|
| Conclusão Geral | 85 |
|------------------------|-----------|

Apêndice 1

| | |
|--|-----------|
| Planilha de Cálculo dos Compensadores | 88 |
|--|-----------|

Apêndice 2

| | |
|---|-----------|
| Planilha de Cálculo das Perdas nos Módulos | 92 |
|---|-----------|

Apêndice 3

| | |
|--|-----------|
| Lista de Componentes e Esquemático de Ligação | 95 |
|--|-----------|

Apêndice 4

| | |
|---|-----------|
| Projeto do Transformador para Fonte Auxiliar | 99 |
|---|-----------|

Apêndice 5

| | |
|------------------------------------|------------|
| Cálculo do Indutor Toroidal | 102 |
|------------------------------------|------------|

Apêndice 6

| | |
|---|------------|
| Programa Fonte para o PIC18F4331 | 104 |
|---|------------|

| | |
|-----------------------------------|------------|
| Referências Bibliográficas | 108 |
|-----------------------------------|------------|

Simbologia

Abreviaturas

| | |
|--------|---|
| UFSC | Universidade Federal de Santa Catarina |
| INEP | Instituto de Eletrônica de Potência |
| IEC | <i>International Electrotechnical Commission</i> |
| FA | Filtro Ativo |
| FAP | Filtro Ativo Paralelo |
| FP | Fator de Potência |
| FC | Fator de Crista |
| PFC | <i>Power Factor Correction</i> , Correção do Fator de Potência |
| CA | Corrente Alternada |
| CC | Corrente Contínua |
| TDH | Taxa de Distorção Harmônica |
| TDHi | Taxa de Distorção Harmônica de Corrente |
| VSI | <i>Voltage Source Inverter</i> , Inversor de Tensão |
| VSI-FB | <i>Voltage Source Inverter – Full Bridge</i> , Inversor de Tensão em Ponte Completa |
| CSI | <i>Current Source Inverter</i> , Inversor de Corrente |
| PWM | <i>Pulse Width Modulation</i> , Modulação por Largura de Pulso |
| IGBT | <i>Insulated Gate Bipolar Transistor</i> |
| MOSFET | <i>Metal-Oxide Semiconductor Field-Effect Transistor</i> |
| LED | <i>Light Emitting Diode</i> |
| PIC | <i>Peripheral Interface Controller</i> |
| A/D | <i>Analog-to-Digital</i> , Analógico-digital |
| RISC | <i>Reduced Instruction Set Code</i> , Conjunto de Instruções Reduzido |
| FTLA | Função de Transferência de Laço Aberto |
| FTLAI | Função de Transferência de Laço Aberto de Corrente |
| FTLAV | Função de Transferência de Laço Aberto de Tensão |
| FTLF | Função de Transferência de Laço Fechado |
| FTLFI | Função de Transferência de Laço Fechado de Corrente |
| BP | Banda Passante |

| | |
|------------------|---|
| MF | Margem de Fase |
| AmpOp | Amplificador Operacional |
| RMS | <i>Root-Mean-Square</i> |
| RSE | Resistência Série Equivalente |
| seg | Segundo |
| Sa | <i>Samples</i> , Amostras |
| Sec1, Sec2, Sec3 | Enrolamentos Secundários do Transformador de Baixa Frequência |

Símbolos

| | | |
|---|--|------------|
| L | Indutor | <i>H</i> |
| C | Capacitor | <i>F</i> |
| S | Potência Aparente | <i>VA</i> |
| P | Potência Ativa | <i>W</i> |
| FDesl | Fator de Deslocamento | |
| FDist _i | Fator de Distorção de Corrente | |
| φ_1 | Ângulo de Carga | ° |
| $\cos(\varphi_1)$ | Cosseno do Ângulo de Carga = Fator de Deslocamento | |
| C _{carga} | Capacitância de Carga | <i>F</i> |
| R _{carga} | Resistência de Carga | Ω |
| V _{carga} | Tensão da Carga | <i>V</i> |
| P _{carga} | Potência Ativa da Carga | <i>W</i> |
| Q _{carga} | Potência Reativa da Carga | <i>VAR</i> |
| P _{carga(t)} | Potência Instantânea de Carga | <i>VA</i> |
| P _{rede(t)} | Potência Instantânea de Rede | <i>VA</i> |
| Q _{filtro} | Potência Reativa do Filtro | <i>VAR</i> |
| S ₁ , S ₂ , S ₃ , S ₄ | Interruptores da Ponte Completa do Inversor | |
| I _{ef} | Corrente Eficaz | <i>A</i> |
| V _{ef} | Tensão Eficaz | <i>V</i> |
| I _{1ef} | Valor Eficaz da Corrente Fundamental | <i>A</i> |
| I _{2ef} , I _{3ef} , I _{4ef} | Valor Eficaz das Correntes de Ordem 2, 3 e 4 | <i>A</i> |
| I _{rede} | Corrente da Rede | <i>A</i> |
| I _{rede} [*] | Amostra da Corrente de Rede | <i>A</i> |
| I _{redeef} | Valor Eficaz da Corrente de Rede | <i>A</i> |

| | | |
|------------------|--|-----------|
| $I_{redePico}$ | Valor de Pico da Corrente de Rede | <i>A</i> |
| V_{rede} | Tensão da Rede | <i>V</i> |
| V_{rede}^* | Amostra da Tensão de Rede | <i>V</i> |
| V_{redeef} | Valor Eficaz da Tensão de Rede | <i>V</i> |
| $V_{redePico}$ | Valor de Pico da Tensão de Rede | <i>V</i> |
| V_{CC} | Tensão do Barramento | <i>V</i> |
| V_{CC}^* | Amostra da Tensão de Barramento | <i>V</i> |
| Δ_{VCC} | Porcentagem de Ondulação de Tensão no Capacitor do FA | |
| V_{CCmax} | Tensão Máxima no Capacitor do Barramento – Ondulação | <i>V</i> |
| V_{CCmin} | Tensão Mínima no Capacitor do Barramento – Ondulação | <i>V</i> |
| I_{CC} | Corrente do Barramento CC | <i>A</i> |
| $I_{CC}(t)$ | Corrente Instantânea do Barramento | <i>A</i> |
| V_{ab} | Tensão entre os Pontos a e b da Ponte Completa | <i>V</i> |
| $V_{ab(1)}$ | Componente Fundamental da Tensão V_{ab} | <i>V</i> |
| V_{abMed} | Valor Médio de V_{ab} para um (1) Período de Comutação | <i>V</i> |
| L_{linha} | Indutância de Linha | <i>H</i> |
| L_f | Indutância do FA | <i>H</i> |
| I_{L_f} | Corrente no Indutor do FA | <i>A</i> |
| C_f | Capacitância do FA | <i>F</i> |
| I_{C_f} | Corrente no Capacitor do FA | <i>A</i> |
| I_D | Corrente no Diodo | <i>A</i> |
| I_S | Corrente no IGBT | <i>A</i> |
| V_D | Tensão Reversa no Diodo | <i>V</i> |
| V_S | Tensão no IGBT | <i>V</i> |
| $V_{controle}$ | Sinal de Controle | <i>V</i> |
| V_{T1}, V_{T2} | Formas de Onda Triangulares = Sinais Modulante | <i>V</i> |
| V_{Tp} | Valor de Pico da Forma de Onda Triangular | <i>V</i> |
| t_1, t_2 | Tempos – Modulação 3 Níveis | <i>s</i> |
| f_{rede} | Frequência da Rede | <i>Hz</i> |
| f_s | Frequência de Comutação | <i>Hz</i> |
| T_s | Período de Comutação | <i>s</i> |
| C_i | Capacitor do Circuito Integrador para Geração das Triangulares | <i>F</i> |

| | | |
|------------------------------|---|----------|
| R_i | Resistor do Circuito Integrador | Ω |
| R_{com} | Resistor do Circuito Comparador | Ω |
| R_{inv1}, R_{inv2} | Resistores do Circuito Inversor | Ω |
| p | Constante | |
| V_{SAT} | Tensão de Saturação | V |
| R_1, R_2 | Resistores do Divisor Resistivo – Sensor de Tensão | Ω |
| V_{ref} | Tensão de Referência | V |
| $V_{refPico}$ | Valor de Pico da Tensão de Referência | V |
| I_{ref} | Corrente de Referência | A |
| I_{ref}^* | Multiplicação de I_{ref} com V_O – Novo Sinal de Referência | A |
| $I_{refPico}$ | Valor de Pico da Corrente de Referência | A |
| I_{filtro} | Corrente do FA | A |
| I_{filtro}^* | Amostra da Corrente do FA | A |
| I_{fPico} | Valor de Pico da Corrente do FA | A |
| V_O | Saída do Compensador de Tensão | V |
| D | Razão Cíclica | |
| $D(t)$ | Razão Cíclica Instantânea | |
| M_i | Índice de Modulação | |
| Δi_{Lf} | Porcentagem de Ondulação de Corrente no Indutor do FA | |
| ΔI_f | Ondulação de Corrente no Indutor do FA | A |
| $\overline{\Delta I_f}(t)$ | Ondulação de Corrente Parametrizada no Indutor do FA | |
| ΔI_{fmax} | Máxima Ondulação de Corrente no Indutor do FA | A |
| $\overline{\Delta I_{fmax}}$ | Máxima Ondulação de Corrente Parametrizada no Indutor do FA | |
| Δt | Intervalo de Tempo | s |
| V_{Lf} | Tensão sobre o Indutor do FA | V |
| V_S | Tensão da rede para um (1) Período de Comutação | V |
| d / dt | Derivada | |
| $\delta I_f(t)$ | Varição da Corrente do FA | A |
| δI_{fPico} | Varição da Corrente de Pico do FA | A |
| $\delta V_{CC}(s)$ | Varição da Tensão de Barramento | V |
| $\delta D(t)$ | Varição da Razão Cíclica | |
| $\mathcal{L}[f(t)]$ | Transformada de Laplace de $f(t)$ | |

| | | |
|------------------|---|-------------|
| $F(s)$ | Função no Domínio da Frequência | |
| $G_i(s)$ | Função de Transferência da Malha de Corrente | |
| $H_i(s)$ | Função de Transferência do Compensador de Corrente Assimétrico | |
| $H_{iS}(s)$ | Função de Transferência do Compensador de Corrente Simétrico | |
| $Z_i(s)$ | Impedância de Realimentação Negativa do Compensador de Corrente | Ω |
| R_{i2}, R_{i3} | Resistores do Compensador de Corrente | Ω |
| C_{i1}, C_{i2} | Capacitores do Compensador de Corrente | F |
| ε_i | Erro de Corrente | |
| $G_v(s)$ | Função de Transferência da Malha de Tensão | |
| $H_{vS}(s)$ | Função de Transferência do Compensador de Tensão Simétrico | |
| $Z_{vS}(s)$ | Impedância de Realimentação Negativa do Compensador de Tensão | Ω |
| R_{v1}, R_{v2} | Resistores do Compensador de Tensão | Ω |
| C_{v1}, C_{v2} | Capacitores do Compensador de Tensão | F |
| ε_v | Erro de Tensão | |
| $X1, Y1$ | Entradas do Multiplicador | |
| $T(^{\circ}C)$ | Temperatura em Graus Celsius | $^{\circ}C$ |
| T_R | Tempo de Subida – Comutação | s |
| T_F | Tempo de Descida – Comutação | s |
| V_{CE} | Tensão Coletor-Emissor | V |
| f_c | Frequência de Cruzamento | Hz |
| K_{PWM} | Ganho do Modulador <i>PWM</i> | |
| K_{Hall} | Ganho do Sensor de Efeito <i>Hall</i> | |
| f_{zi} | Frequência do <i>zero</i> do Compensador de Corrente | Hz |
| f_{pi} | Frequência do <i>pólo</i> do Compensador de Corrente | Hz |
| f_{zv} | Frequência do <i>zero</i> do Compensador de Tensão | Hz |
| f_{pv} | Frequência do <i>pólo</i> do Compensador de Tensão | Hz |
| K_{Hi} | Ganho do Compensador de Corrente | |
| K_{Hv} | Ganho do Compensador de Tensão | |

| | | |
|--------------------------------------|---|----------|
| K_v | Ganho do Sensor de Tensão | |
| K_{FTLFi} | Ganho que Representa a Malha de Corrente | |
| G_{FTLFi} | Ganho da FTLF de Corrente | |
| $V_{\text{operação}}$ | Tensão de Operação para o Compensador de Tensão | V |
| I_{NP} | Corrente Eficaz Nominal de Entrada – Sensor Efeito <i>Hall</i> | A |
| I_{NS} | Corrente Eficaz Nominal de Saída – Sensor Efeito <i>Hall</i> | A |
| V_{NP} | Tensão Eficaz Nominal de Entrada – Sensor Efeito <i>Hall</i> | V |
| K_{NI} | Taxa de Conversão do Sensor de Corrente | |
| K_{NV} | Taxa de Conversão do Sensor de Tensão | |
| R_{Mi} | Resistor de Medida de Corrente | Ω |
| R_{Mv} | Resistor de Medida de Tensão | Ω |
| R_{1v} | Resistor de Entrada do Sensor | Ω |
| R_{1vcc} | Resistor de Entrada do Sensor do Barramento | Ω |
| R_{Mvcc} | Resistor de Medida do Sensor do Barramento | Ω |
| K_{v1} | Ganho do Sensor de Amostra da Tensão de Rede | |
| R_{1vrede} | Resistor de Entrada do Sensor de Amostra da Tensão de Rede | Ω |
| R_{Mvrede} | Resistor de Medida do Sensor de Amostra da Tensão de Rede | Ω |
| R^+, R_f, R_i | Resistores do Circuito Condicionador de Sinal | Ω |
| V_{cond} | Sinal de Tensão Condicionado | V |
| $R_{\text{comp1}}, R_{\text{comp2}}$ | Resistores do Circuito Comparador | Ω |
| V_{comp} | Sinal de Tensão Comparado | V |
| V_H | Tensão de Histerese | V |
| $V_{\text{SAT}^+}, V_{\text{SAT}^-}$ | Tensão de Saturação Positiva e Negativa | V |
| V_{sinc} | Sinal de Tensão de Sincronismo | V |
| $R_{\text{base1}}, R_{\text{base2}}$ | Resistores de Base para os Transistores Bipolares NPN | Ω |
| R_{coletor} | Resistor de Coletor para os Transistores Bipolares NPN | Ω |
| R_{inrush} | Resistor de <i>inrush</i> | Ω |
| $I_{\text{inrushPico}}$ | Corrente de <i>inrush</i> de Pico | A |
| R_{d1}, R_{d2} | Resistores do Divisor de Tensão para o Circuito <i>soft-start</i> | Ω |
| D_1, D_2 | Diodos do Circuito <i>soft-start</i> | |
| C_{ss} | Capacitor do Circuito <i>soft-start</i> | F |
| V_{refRP} | Tensão de Referência em Regime Permanente | V |

| | | |
|--------------------------------------|--|---------------|
| R_{ref1}, R_{ref2} | Resistores do Divisor de Tensão para Proteção Contra Sobretensão | Ω |
| V_{ref1} | Tensão de Referência para Proteção Contra Sobretensão | V |
| $V_{proteção}$ | Sinal de Tensão de Proteção | V |
| V_{Cmax} | Valor de Tensão Máxima Permitida nos Capacitores do FA | V |
| $I_{carga1}, I_{carga2}, I_{carga3}$ | Correntes de Carga – Fonte Auxiliar | A |
| C_1, C_2, C_3 | Capacitores de Filtragem para Tensão Retificada – Fonte Auxiliar | F |
| C_{filtro} | Capacitores de Filtragem para Alta Freqüência – Fonte Auxiliar | F |
| C_{15}, C_{05} | Capacitores de Filtragem de 15V e 5V – Fonte Auxiliar | F |
| V_{ond} | Tensão de Ondulação – Fonte Auxiliar | V |
| $P_{7815}, P_{7805}, P_{7915}$ | Perdas nos Reguladores de Tensão 7815, 7805 e 7915 | W |
| T_a | Temperatura Ambiente | $^{\circ}C$ |
| T_j | Temperatura de Junção | $^{\circ}C$ |
| R_{jc} | Resistência Térmica entre Junção e Cápsula | $^{\circ}C/W$ |
| R_{cd} | Resistência Térmica entre Cápsula e Dissipador | $^{\circ}C/W$ |
| R_{da} | Resistência Térmica entre Dissipador e Ambiente | $^{\circ}C/W$ |
| $P_{Dissipada}$ | Potência Dissipada nos Reguladores | W |

Unidades

| | |
|-------------|---------------------|
| V | volt |
| A | ampère |
| VA | volt-ampère |
| VAR | volt-ampère reativo |
| W | watt |
| H | henry |
| F | faraday |
| Ω | ohm |
| s | segundos |
| Hz | hertz |
| $^{\circ}C$ | grau celsius |
| $^{\circ}$ | grau trigonométrico |

Introdução Geral

A qualidade da energia na rede elétrica, em virtude das características das cargas a ela conectadas, é tema de estudos técnicos e normativos na atualidade.

De maneira simplificada, os filtros são equipamentos conectados à rede elétrica com a finalidade de eliminar distorções da tensão de rede e/ou compensar/isolar harmônicas de corrente solicitadas pela carga. Algumas alternativas para tal correção são os filtros passivos, ativos e a associação entre ambos (filtros híbridos). As principais características de cada um destes filtros mencionados estão bastante consolidadas na literatura e são devidamente analisadas e apresentadas em [3][4] e [5]. Por este motivo, uma atenção maior será dada apenas ao filtro ativo, objeto de estudo desta dissertação.

Qualquer inversor bidirecional em corrente pode ser utilizado como filtro ativo. As diferentes formas de se conectar estes filtros à rede elétrica (série, paralelo) definem as características do tipo de correção que se deseja. Segundo [3] e [4], a conexão em série do filtro ativo é empregada para compensação da tensão de rede, isolando a carga de flutuações e possíveis distorções harmônicas. A conexão em paralelo é utilizada para correção de distorções na corrente, fornecendo um caminho de baixa impedância para as componentes harmônicas da corrente de carga.

Tanto os inversores de corrente como os de tensão podem ser utilizados como filtro ativo (Fig. A). Nos inversores de tensão (VSI – *Voltage Source Inverter*) a tensão do barramento (V_{CC}) é mantida constante e superior à máxima tensão da fonte de alimentação. Por dualidade, para o inversor de corrente (CSI – *Current Source Inverter*) tem-se que a corrente de barramento (I_{CC}) deve ser superior ao pico da corrente a ser compensada pela rede de alimentação (corrente de carga), o que caracteriza elevadas perdas no indutor de barramento e nos semicondutores. Além disso, o número de semicondutores que conduz simultaneamente é o dobro do VSI, tendo em vista que o interruptor possui um diodo em série, aumentando ainda mais as perdas por condução. Por estas razões, a estrutura mais adequada e utilizada como filtro ativo é o inversor de tensão (VSI), apresentado na Fig. A (a).

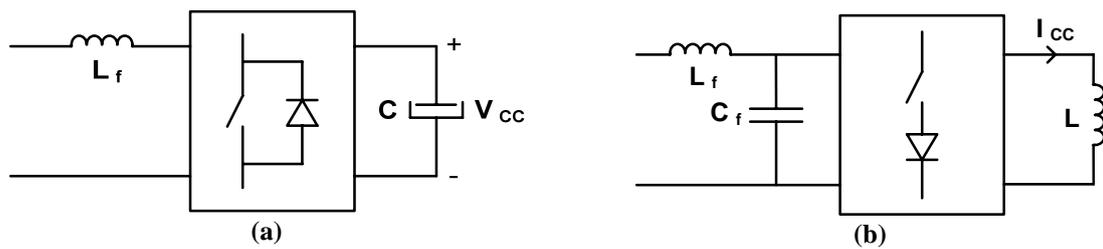


Fig. A – Inversor de (a) tensão e (b) corrente.

Conforme comentado, o filtro ativo paralelo (FAP) é geralmente empregado para corrigir harmônicas de corrente de cargas não-lineares. Ele é conectado em paralelo com a rede e com a carga, atuando como um dispositivo que injeta ou drena corrente no ponto de conexão, de maneira que a corrente total drenada da rede elétrica, filtro mais carga, seja puramente senoidal e em fase com a tensão da mesma. Desta forma, o conjunto (carga não-linear + filtro ativo) possui um comportamento de carga resistiva para a rede elétrica, resultando em um fator de potência muito próximo à unidade.

Todavia, com uma estratégia de controle adequada, o FAP também é capaz de compensar deslocamentos da componente fundamental de corrente proveniente de cargas lineares de caráter indutivo ou capacitivo. Esta característica contribui para a versatilidade do FAP, tornando-o mais atraente para o emprego como filtro.

Um estudo feito por [3] apresenta algumas topologias de inversores de tensão que poderiam ser utilizados como filtro ativo, citando: inversor de tensão em meia ponte, ponte completa, com grampeamento no ponto neutro e a conexão série de inversores de tensão monofásicos. Estas estruturas foram devidamente simuladas, empregando-se modulação a dois, três e até cinco níveis, de acordo com suas características e limitações. Através deste estudo obteve-se uma comprovação teórica que servirá de base para a escolha da melhor topologia a ser utilizada como filtro ativo paralelo, em tempo, o inversor de tensão em ponte completa.

O objetivo principal do presente trabalho é o estudo e a implementação de um filtro ativo paralelo monofásico de $8kVA$, para correção de uma carga não-linear do tipo retificador com filtro capacitivo.

CAPÍTULO 1

Estudo da Carga, Estrutura do FAP, Modulação e Estratégias de Controle

1.1 INTRODUÇÃO

Para o projeto dos estágios de potência e controle de um filtro ativo paralelo, deve-se primeiro definir alguns tópicos relevantes, tais como: carga, estrutura do FAP, tipo de modulação que será utilizada e a estratégia de controle adotada.

O conhecimento prévio do tipo de carga que se deseja corrigir é de fundamental importância para um eficiente projeto dos parâmetros do filtro ativo paralelo.

Segundo estudos feitos por [3], a estrutura que possui as características mais adequadas para operação como FAP é o inversor de tensão em ponte completa, o qual será melhor detalhado neste capítulo. Esta estrutura permite o emprego de uma modulação *PWM* senoidal a três níveis, que também será comentada na seqüência.

Serão apresentadas duas estratégias de controle com suas respectivas características, partindo em seguida para o projeto dos compensadores de corrente e tensão para o controle do FAP.

Cada tópico citado será devidamente analisado e comentado no decorrer deste capítulo.

1.2 ESTUDO DA CARGA

As cargas mais prejudiciais ligadas ao sistema elétrico são as cargas do tipo não-linear, ou seja, que não drenam da fonte de alimentação uma corrente puramente senoidal. Pode-se citar como este tipo de carga os aparelhos eletro-eletrônicos que necessitam de um circuito especial na entrada: fontes chaveadas, retificadores, gradadores, dentre outros. Estes tipos de carga drenam da rede elétrica uma corrente altamente distorcida, com um elevado conteúdo harmônico.

Uma breve definição da taxa de distorção harmônica, fator de potência e fator de crista faz-se necessária para o correto entendimento da finalidade do filtro ativo.

1.2.1 TAXA DE DISTORÇÃO HARMÔNICA (TDH)

A taxa de distorção harmônica é definida pela relação entre o valor eficaz do conjunto das harmônicas e o valor eficaz da componente fundamental, de acordo com a equação (1.1). Seu valor é geralmente apresentado em porcentagem, e será nulo quando se tratar de sinusóides puras, ou seja, sinais que possuem apenas uma componente na frequência fundamental. A TDH de corrente é calculada como segue.

$$TDHi = \frac{\sqrt{I_{2ef}^2 + I_{3ef}^2 + I_{4ef}^2 + \dots}}{I_{1ef}} \quad (1.1)$$

1.2.2 FATOR DE POTÊNCIA (FP)

O fator de potência total de uma estrutura é a relação entre a potência média (ativa) P em Watts (W) e a potência aparente $S = V_{ef} \cdot I_{ef}$ em volt-ampère (VA). De acordo com a equação (1.2), o FP pode apresentar valores que variam de zero a 1. Para uma carga puramente resistiva, a potência ativa consumida é igual à potência aparente entregue pela fonte, o que implica em um FP unitário.

$$FP = \frac{P}{S} \quad (1.2)$$

O fator de potência também pode ser definido pelo produto entre o fator de deslocamento ($FDesl$) e o fator de distorção da corrente ($FDist_i$), considerando a fonte de tensão alternada isenta de harmônicas e componente contínua. O fator de deslocamento é definido como o cosseno da defasagem entre a fundamental da tensão e da corrente, conforme (1.3). Já o fator de distorção da corrente leva em consideração a taxa de distorção harmônica de corrente, de acordo com (1.4).

$$FDesl = \cos(\varphi_1) \quad (1.3)$$

$$FDist_i = \frac{1}{\sqrt{1+TDHi^2}} \quad (1.4)$$

Assim sendo, o fator de potência total para um circuito não-linear em corrente alternada, com fonte de tensão ideal (isenta de harmônicas e componente contínua), pode ser definido de acordo com (1.5).

$$FP = \frac{\cos(\varphi_1)}{\sqrt{1+TDHi^2}} \quad (1.5)$$

Nota-se que quando não há distorção na corrente, a TDHi é zero e o FP confunde-se com FDesl; o mesmo ocorre quando não existir defasagem entre a fundamental da tensão e da corrente ($\varphi_1 = 0$), confundindo-se então com o FDist_i.

A principal finalidade da utilização do filtro ativo paralelo é baixar ao máximo a taxa de distorção harmônica da corrente de carga, elevando o fator de potência da mesma a valores próximos à unidade.

1.2.3 FATOR DE CRISTA

O fator de crista (FC) é a relação entre o valor de pico de uma medida (corrente ou tensão) e o valor eficaz. Para um sinal puramente senoidal, o FC apresenta o valor $\sqrt{2}$. Em se tratando de sinais não-senoidais, este valor pode ser superior ou inferior, dependendo do formato do sinal.

Este fator é particularmente útil para atrair a atenção sobre a presença de valores de pico extremamente elevados em relação ao valor eficaz do sinal. Em equipamentos eletroeletrônicos, o FC tem relação direta com a entrada em condução de diodos, MOSFETs, IGBTs e outros componentes.

A carga proposta para a correção do conteúdo harmônico, baixando a taxa de distorção harmônica de corrente (TDHi) para valores menores que 10%, é caracterizada por uma ponte retificadora a diodos com um filtro capacitivo na saída, apresentada na Fig. 1.1.

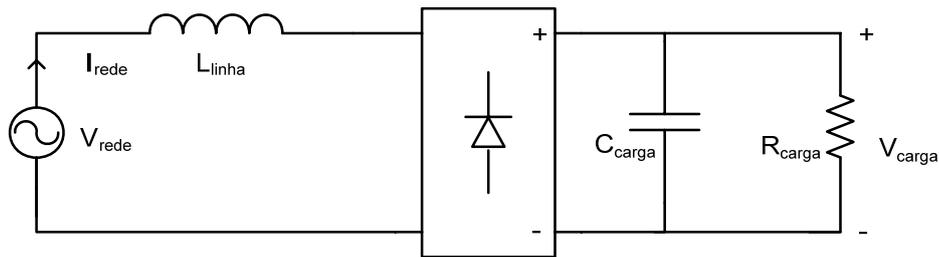


Fig. 1.1 – Circuito da carga.

O formato da corrente drenada da rede por este tipo de carga é apresentado na Fig. 1.2, juntamente com a tensão de entrada.

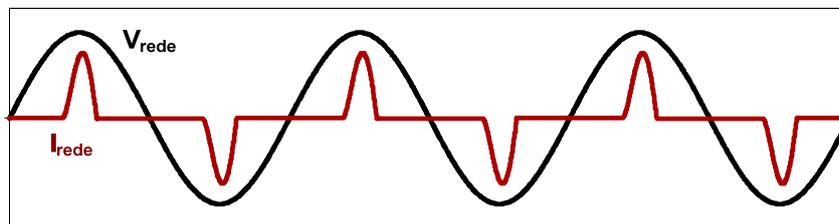


Fig. 1.2 – Tensão e corrente de entrada.

Os grandes picos de corrente em um curto intervalo de tempo caracterizam uma elevada taxa de distorção harmônica de corrente (TDHi), contribuindo para a baixa qualidade da energia na rede elétrica.

Para se obter os valores referentes aos parâmetros do circuito da carga, utilizou-se uma relação prática (1.6) para o cálculo aproximado do capacitor, e o *software* Orcad (versão 10.5) para a determinação da indutância de linha.

$$C_{carga} \cong 1 \frac{\mu F}{W} \quad (1.6)$$

Sabendo-se que a carga possui uma potência ativa de $5kW$, através de (1.6) calcula-se o valor da capacitância de carga ($C_{carga} \cong 5mF$). Considerando que a fonte de entrada opera em condições normais ($V_{redeef} = 220V$), a indutância de linha é calculada então, via *software*, para que se tenha o fator de crista desejado (~ 3), resultando em $L_{linha} \cong 100\mu H$.

A lei de Ohm pode ser aplicada para se calcular a resistência de carga para a potência requerida, de acordo com (1.7).

$$R_{carga} = \frac{V_{carga}^2}{P_{carga}} \quad (1.7)$$

Sabe-se que para este tipo de estrutura, a tensão de carga (V_{carga}) é praticamente definida pelo valor de pico da tensão da rede, ou seja, aproximadamente $300V$. Assim, utilizando a equação (1.7), calcula-se a resistência de carga ($R_{carga} \cong 18\Omega$).

Com isso, todos os componentes relacionados à carga foram determinados. Para estes valores, o fator de crista da corrente de carga é de ~ 3 . Este valor é superior a $2 \cdot \sqrt{2}$, ou seja, o dobro do valor que um sinal senoidal puro apresenta. Isto caracteriza o elevado pico em relação ao valor eficaz desta corrente.

Nestas condições, a potência aparente entregue pela fonte de entrada é de aproximadamente $8,5kVA$ (resultado obtido por simulação), o que caracteriza um fator de potência na ordem de $0,59$. O espectro harmônico da corrente de entrada para esta situação, juntamente com a taxa de distorção harmônica da corrente (TDHi) e o fator de potência (FP) é apresentado na Fig. 1.3.

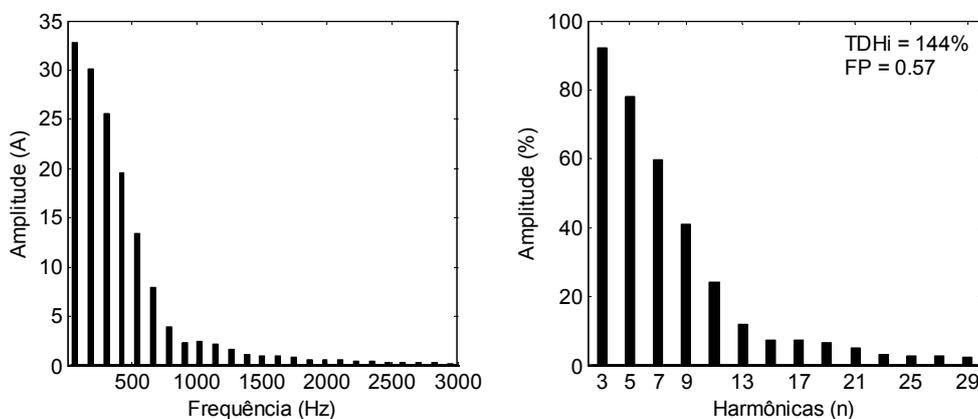


Fig. 1.3 – Espectro harmônico da corrente I_{rede} (sem o filtro).

Para o cálculo da TDHi e do FP foi utilizado o software MATLAB (versão R2006a).

Conforme comentado, o filtro ativo paralelo deve ser utilizado para baixar esta TDHi de 144% para 10% , elevando o fator de potência próximo à unidade.

1.3 ESTRUTURA DO FILTRO ATIVO PARALELO

Conforme já comentado, os inversores bidirecionais em corrente podem ser empregados para operação como filtro ativo. Tanto os inversores de corrente como os de tensão podem ser utilizados.

O inversor escolhido para compensar a carga proposta é o inversor de tensão em ponte completa (VSI-FB – *Voltage Source Inverter - Full Bridge*) apresentado na Fig. 1.4. Apesar de este inversor apresentar quatro interruptores, a máxima tensão sobre os mesmos é limitada pela tensão de barramento que é proveniente de um capacitor ou um banco de capacitores, o que facilita a malha de controle de tensão. Além disso, existe a possibilidade de se aplicar uma modulação *PWM* senoidal a três níveis, o que reduz a indutância de acoplamento L_f . Por estas características este inversor é indicado para potências médias (de $500VA$ a $10kVA$).

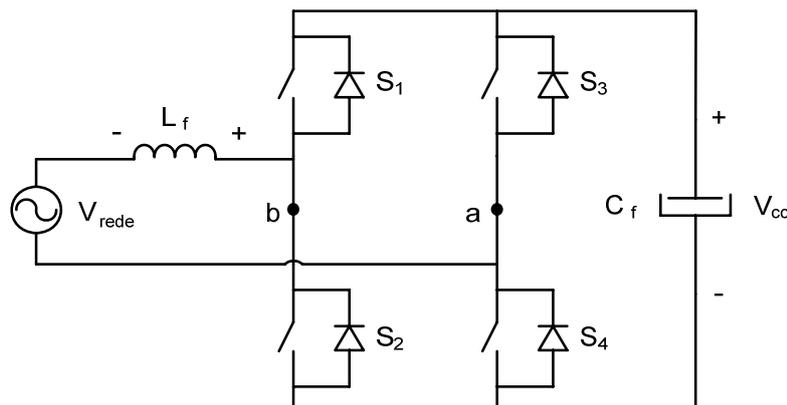


Fig. 1.4 – Inversor de tensão em ponte completa (VSI-FB).

1.4 MODULAÇÃO

A tensão no ponto médio do inversor da Fig. 1.4 (V_{ab}) pode apresentar dois ou três níveis, dependendo do tipo de modulação que se utiliza para o controle do FAP.

Na modulação a três níveis, a frequência de comutação desta tensão é o dobro da frequência para a modulação a dois níveis, portanto, a indutância necessária para o acoplamento do filtro será menor neste caso. A diminuição desta indutância não é importante apenas para o volume da estrutura, mas também para a dinâmica de controle do filtro. A Fig. 1.5 apresenta o formato da tensão V_{ab} para modulação *PWM* senoidal a dois e três níveis.

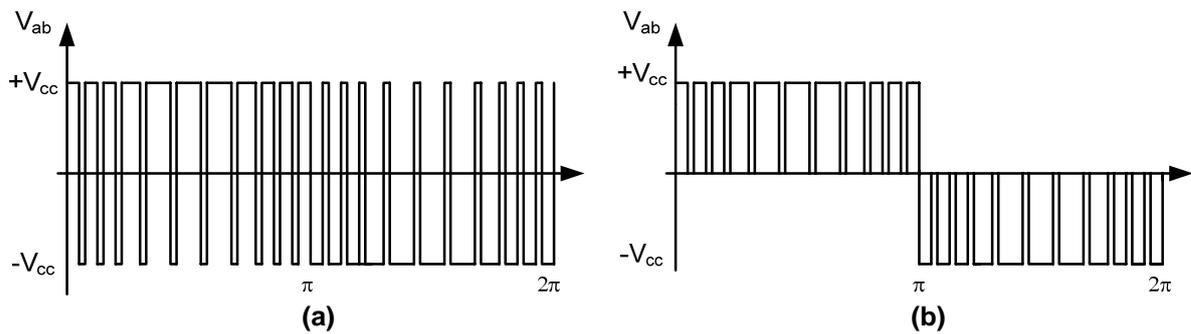


Fig. 1.5 – Modulação a (a) dois níveis e (b) três níveis.

Desta forma, será empregada para o controle do FAP a modulação *PWM* senoidal a três níveis, cuja forma de geração é ilustrada pela Fig. 1.6.

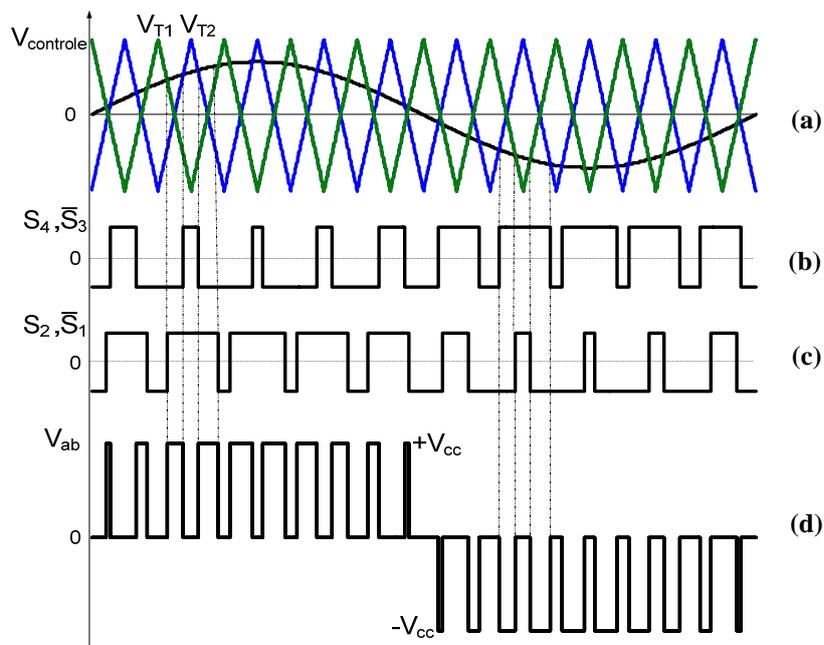


Fig. 1.6 – Modulação a três níveis: (a) sinal de controle e triangulares de comparação (b); comando dos interruptores S_4 e S_3 ; (c) comando dos interruptores S_2 e S_1 ; (d) tensão V_{ab} .

De acordo com a Fig. 1.6, quando os interruptores S_1 e S_3 ou S_2 e S_4 estão conduzindo, a tensão $V_{ab} = 0$; quando S_2 e S_3 conduzem, a tensão $V_{ab} = +V_{CC}$ e quando S_1 e S_4 estão conduzindo, a tensão $V_{ab} = -V_{CC}$.

1.4.1 GERAÇÃO DOS SINAIS MODULANTE

A geração dos sinais modulante (triangulares) pode ser feita de duas maneiras: analógica ou digitalmente. A forma de geração analógica é bastante utilizada na literatura [3][4], por se tratar de um circuito simples com amplificadores operacionais, resistores e um capacitor de sinal.

O circuito da Fig. 1.7 apresenta os componentes necessários para a geração destes sinais.

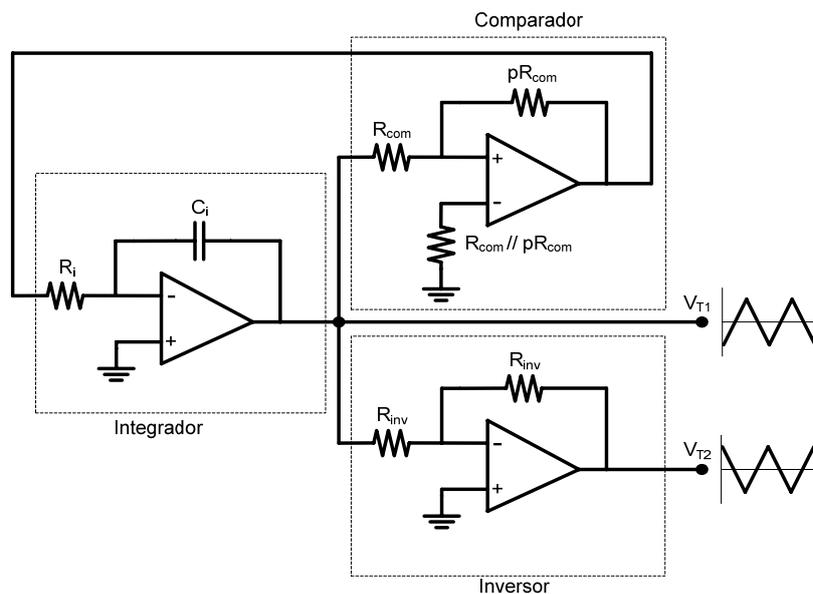


Fig. 1.7 – Geração do sinal modulante.

De acordo com a Fig. 1.7, para a geração das formas de onda triangulares são necessários três circuitos interligados, a saber: um integrador, um comparador e um inversor. O integrador é responsável pela frequência do sinal modulante enquanto o comparador define a amplitude deste sinal. O inversor faz-se necessário para a defasagem de 180° entre as duas triangulares.

O valor da constante “p” é obtido a partir da equação (1.8), onde V_{SAT} representa a tensão de saturação do comparador e V_{Tp} a tensão de pico desejada para o sinal modulante (triangular).

$$p = \frac{V_{SAT}}{V_{Tp}} \quad (1.8)$$

A expressão que define a frequência do sinal modulante e, conseqüentemente, a frequência de comutação, é apresentada por (1.9) e pode ser obtida analisando o circuito integrador da Fig. 1.7.

$$f_s = \frac{P}{4 \cdot R_i \cdot C_i} \quad (1.9)$$

Arbitrando-se um valor para R_i , calcula-se C_i (ou vice-versa), considerando a frequência de comutação desejada. Para garantir uma maior precisão desta frequência, usualmente utiliza-se um potenciômetro em série com R_i .

De acordo com a Fig. 1.7, o circuito inversor é projetado com ganho unitário, implicando em um atraso de 180° na tensão triangular de saída do integrador.

Conforme citado anteriormente, a modulação também pode ser realizada de forma digital, o que apresenta alguns pontos positivos. Apesar da utilização de um microcontrolador representar um custo adicional para o projeto, este também poderá ser usado para a supervisão do circuito, bem como para partida suave da estrutura. Além disso, os ruídos provenientes da placa de circuito impresso são atenuados com o uso de microcontroladores, tendo em vista a redução de trilhas e componentes de sinal.

Assim sendo, o PIC18F4331 da Microchip [13] será utilizado para a implementação da modulação, bem como de outros circuitos, os quais serão discutidos e detalhados posteriormente.

1.5 ESTRATÉGIAS DE CONTROLE

Basicamente duas estratégias de controle bastante conhecidas e utilizadas podem ser aplicadas ao filtro ativo paralelo: controle por monitoramento da corrente de carga e controle por monitoramento da corrente de rede.

No monitoramento da corrente de carga, faz-se necessária a utilização de dois sensores de corrente, de acordo com a Fig. 1.8, o que não é interessante para projetos de potência média, devido ao preço destes componentes. Outro ponto importante diz respeito à malha de controle da corrente, pois neste tipo de monitoramento são utilizados filtros seletivos para se extrair as componentes harmônicas da corrente de carga, o que levaria pelo menos um período de operação da rede, comprometendo a dinâmica da malha de controle.

Já no monitoramento da corrente de rede, apenas um sensor faz-se necessário (Fig. 1.9). Além disso, esta estratégia não precisa de um período da rede para geração do sinal de referência, o que contribui para a dinâmica da malha de controle.

As duas estratégias de controle citadas estão ilustradas na Fig. 1.8 e Fig. 1.9, juntamente com os sensores de corrente requeridos.

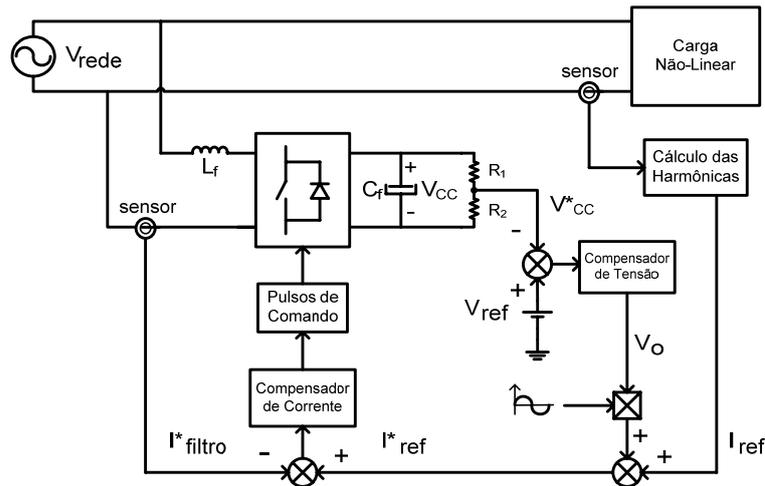


Fig. 1.8 – Monitoramento da corrente de carga.

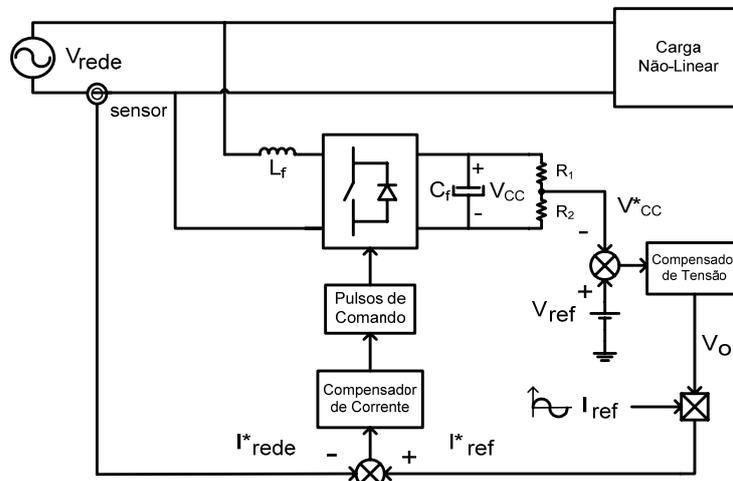


Fig. 1.9 – Monitoramento da corrente de rede.

1.5.1 CONTROLE DA CORRENTE

De acordo com as características de cada estratégia de controle discutidas anteriormente, optou-se pela estratégia de monitoramento da corrente de rede, que será detalhada na seqüência.

O diagrama de blocos do controle da corrente do FAP é apresentado na Fig. 1.10.

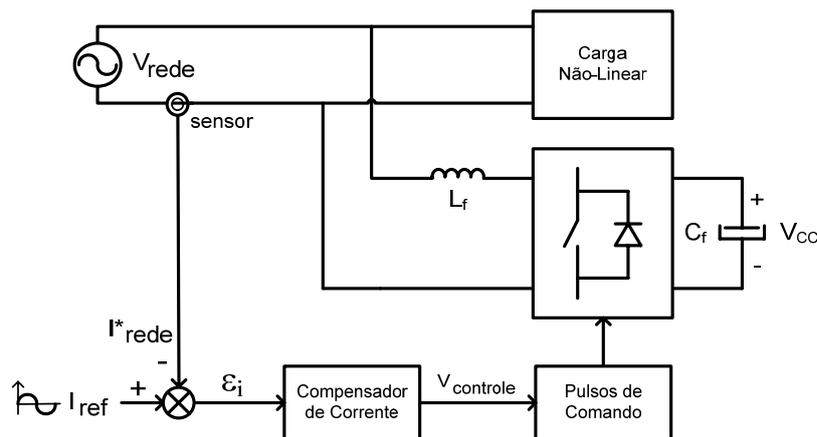


Fig. 1.10 – Diagrama de blocos para o controle da corrente do FAP.

A corrente da rede é monitorada e comparada com uma corrente de referência senoidal e em fase com a tensão da rede. O resultado desta comparação (sinal de erro ε_i) é tratado por um compensador de corrente, o qual gera o sinal de controle, apresentado na Fig. 1.6 (a) (V_{controle}). Este sinal é então comparado com duas formas de onda triangulares defasadas de 180° , as quais darão origem à modulação a três níveis desejada (seção 1.4).

Para o controle da corrente do FAP, faz-se necessária a modelagem do conversor para obtenção de uma função de transferência que represente a variação da corrente em função da razão cíclica.

A MODELAGEM DO CONVERSOR

Diversas técnicas de modelagem podem ser aplicadas para se obter uma função de transferência que represente o inversor de tensão em ponte completa em estudo.

A metodologia para modelagem de conversores apresentada em [6] pode ser facilmente aplicada para o VSI-FB, levando em conta algumas considerações, segundo [4]. Porém, bons resultados não foram obtidos, visto que para determinados valores de ganho, a planta apresenta um *zero* no semiplano direito, tornando o sistema instável.

A técnica que será aqui utilizada, segundo [3], utiliza os princípios do modelo por valores médios instantâneos, considerando a tensão de barramento V_{CC} isenta de ondulação, o que facilita os cálculos para obtenção da planta do conversor.

Para a utilização deste modelo, serão considerados os valores médios das grandezas de interesse dentro do período de comutação. Assim, assume-se que a tensão da rede (V_{rede}) permanece constante durante um intervalo de comutação, como definido em (1.10).

$$V_{rede} = V_S \quad (1.10)$$

Para a modulação *PWM* senoidal a três níveis, a tensão V_{ab} varia conforme a Fig. 1.11.

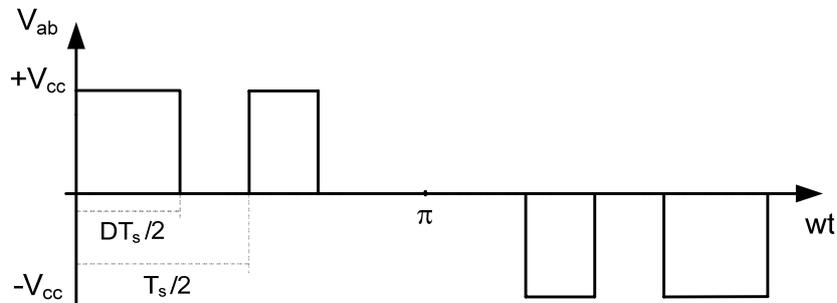


Fig. 1.11 – Detalhe da tensão V_{ab} (fundamental passando por zero) para modulação a três níveis.

De acordo com a Fig. 1.11, existem dois intervalos que devem ser analisados: intervalo em que a tensão V_{ab} varia de zero a $+V_{CC}$ (semiciclo positivo) e intervalo em que a tensão V_{ab} varia de zero a $-V_{CC}$ (semiciclo negativo). Devido à simetria das formas de onda, faz-se necessária apenas a análise do primeiro intervalo.

1º Intervalo – semiciclo positivo ($0 \leq wt \leq \pi$):

Durante este semiciclo, a tensão V_{ab} média para um período de comutação é calculada de acordo com a Fig. 1.11 e apresentada por (1.11).

$$V_{abMed} = \frac{1}{T_s/2} \int_0^{D \frac{T_s}{2}} +V_{CC} \cdot dt \quad (1.11)$$

Resolvendo (1.11) tem-se (1.12).

$$V_{abMed} = D \cdot (+V_{CC}) \quad (1.12)$$

Com a equação (1.10) e o valor médio da tensão V_{ab} encontrado em (1.12) pode-se montar o modelo elétrico equivalente para o conversor em função da variável de controle “D”. A Fig. 1.12 apresenta este modelo.

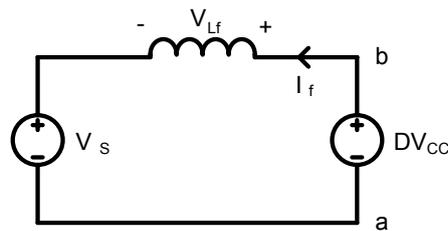


Fig. 1.12 - Circuito elétrico equivalente.

Aplicando a lei de Kirchhoff das tensões na Fig. 1.12, tem-se (1.13), a qual dá origem à equação (1.14).

$$V_s + V_{L_f} = DV_{CC} \quad (1.13)$$

$$V_s + L_f \frac{dI_f(t)}{dt} = D(t) \cdot V_{CC} \quad (1.14)$$

Isolando a derivada de corrente em (1.14) tem-se a equação (1.15).

$$\frac{dI_f(t)}{dt} = \frac{D(t) \cdot V_{CC} - V_s}{L_f} \quad (1.15)$$

A função de transferência da corrente do filtro I_f em função da razão cíclica D é obtida aplicando-se uma perturbação destas duas grandezas ao sistema, conforme (1.16), que reescrita gera (1.17).

$$\frac{d[I_f(t) + \delta I_f(t)]}{dt} = \frac{[D(t) + \delta D(t)] \cdot V_{CC} - V_s}{L_f} \quad (1.16)$$

$$\frac{dI_f(t)}{dt} + \frac{d\delta I_f(t)}{dt} = \frac{D(t) \cdot V_{CC} - V_s}{L_f} + \frac{\delta D(t) \cdot V_{CC}}{L_f} \quad (1.17)$$

Substituindo (1.15) em (1.17), tem-se (1.18).

$$\frac{d\delta I_f(t)}{dt} = \frac{\delta D(t) \cdot V_{CC}}{L_f} \quad (1.18)$$

A transformada de Laplace, que transforma equações diferenciais do espaço real (tempo) em funções algébricas no plano complexo (s), pode ser aplicada para obtenção da função de transferência da corrente do filtro. Assim, segundo [14] tem-se as equações (1.19) e (1.20).

$$\mathcal{L}[f(t)] = F(s) \quad (1.19)$$

$$\mathcal{L}\left[\frac{df(t)}{dt}\right] = s \cdot F(s) \quad (1.20)$$

Aplicando (1.19) e (1.20) em (1.18), obtém-se:

$$s \cdot \delta I_f(s) = \frac{\delta D(s) \cdot V_{CC}}{L_f} \quad (1.21)$$

Reescrevendo a função (1.21), obtém-se a função de transferência que representa a variação da corrente do filtro $\delta I_f(s)$ em função da variação da razão cíclica $\delta D(s)$, de acordo com (1.22).

$$Gi(s) = \frac{\delta I_f(s)}{\delta D(s)} = \frac{V_{CC}}{s \cdot L_f} \quad (1.22)$$

B COMPENSADOR DE CORRENTE

O compensador que será utilizado deve propiciar para função de transferência de laço aberto (FTLA) alguns atributos, a saber:

- Ganhos elevados para baixas frequências, para reduzir o erro estático a valores próximos de zero;
- Inclinação de -20dB/década na frequência de cruzamento da curva de ganho da FTLA, proporcionando ao sistema uma margem de fase adequada e, consequentemente, estabilidade;
- Filtragem de componentes de alta frequência presentes na corrente de entrada, evitando oscilações da mesma.

Os itens mencionados podem ser conseguidos apenas com a utilização de um controle proporcional, tendo em vista que a função de transferência da planta $G_i(s)$ apresenta característica integradora (ganhos elevados para baixas frequências, inclinação de -20dB/década na curva de ganho e atenuação para altas frequências). Contudo, através de [2], que apresenta a análise entre o modelo aproximado e o modelo completo de $G_i(s)$ para um conversor do tipo Boost, nota-se que o ganho para baixas frequências é dependente da razão cíclica (ponto de operação), o que anula a característica integradora da planta.

Com isso, uma análise mais criteriosa do conversor funcionando como filtro ativo seria necessária, determinando assim a faixa de operação em que a planta simplificada se aproxima da planta completa. Como isto não será feito no presente trabalho, será considerado que o compensador deve apresentar um *pólo* na origem, para garantir o ganho elevado para baixas frequências.

Com a adição de um *pólo* na origem, a curva de ganho do sistema em malha aberta apresentará uma inclinação de -40dB/década na frequência de cruzamento desejada, comprometendo a estabilidade do sistema. Assim sendo, um *zero* deve ser adicionado para garantir a inclinação de -20dB/década nesta frequência.

Segundo [2], um compensador Proporcional-Integral (1 *pólo* e 1 *zero*) atenderia aos atributos acima mencionados, com exceção de um item, o de filtragem das componentes de alta frequência provenientes da frequência de comutação.

Assim sendo, optou-se por um compensador Proporcional-Integral com filtro (2 *pólos* e 1 *zero*), bastante utilizado na literatura e que atende a todos os itens citados.

A Fig. 1.13 (a) apresenta o modelo elétrico para este compensador, com uma versão assimétrica da sua estrutura (b).

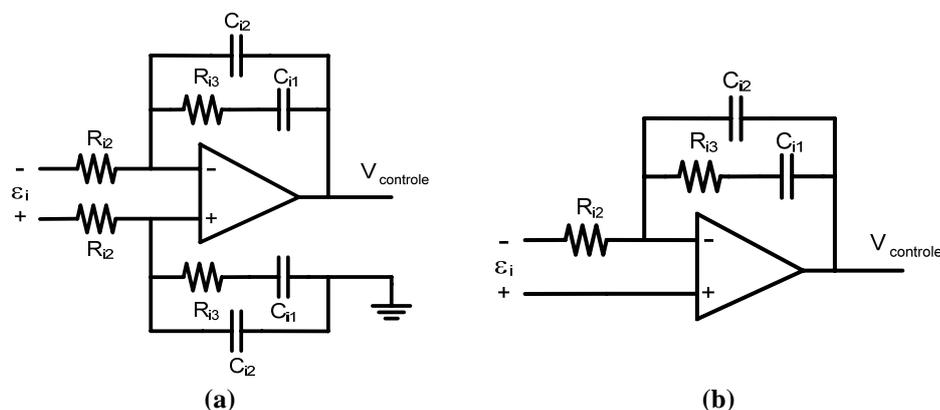


Fig. 1.13 - Compensadores de corrente.

A estrutura da Fig. 1.13 (b) é a mais utilizada na literatura e atende as restrições colocadas, porém, um detalhe deve ser levado em conta.

Observando o circuito da Fig. 1.13 (b), nota-se que se trata de um amplificador na configuração Somador Não-Inversor, e de acordo com [15], a função de transferência deste circuito é apresentada por (1.23), onde $Z_i(s)$ representa a impedância da realimentação negativa, conforme (1.24).

$$H_i(s) = \frac{V_{controle}}{\varepsilon_i} = \frac{Z_i(s)}{R_{i2}} + 1 \quad (1.23)$$

$$Z_i(s) = \frac{s \cdot R_{i3} C_{i1} + 1}{s \cdot (C_{i1} + C_{i2}) \left[s \cdot \left(\frac{R_{i3} \cdot C_{i1} \cdot C_{i2}}{C_{i1} + C_{i2}} \right) + 1 \right]} \quad (1.24)$$

Substituindo (1.24) em (1.23), tem-se a função de transferência completa do compensador de corrente assimétrico, apresentado por (1.25).

$$H_i(s) = \frac{s \cdot R_{i3} C_{i1} + 1}{s \cdot R_{i2} (C_{i1} + C_{i2}) \left[s \cdot \left(\frac{R_{i3} \cdot C_{i1} \cdot C_{i2}}{C_{i1} + C_{i2}} \right) + 1 \right]} + 1 \quad (1.25)$$

Para o circuito da Fig. 1.13 (a), nota-se que se trata de um Amplificador Diferencial [15], cuja função de transferência é constituída apenas pela primeira parcela de (1.25), ou seja, a parte dependente da frequência. Esta função é apresentada por (1.26).

$$H_{is}(s) = \frac{s \cdot R_{i3} C_{i1} + 1}{s \cdot R_{i2} (C_{i1} + C_{i2}) \left[s \cdot \left(\frac{R_{i3} \cdot C_{i1} \cdot C_{i2}}{C_{i1} + C_{i2}} \right) + 1 \right]} \quad (1.26)$$

O diagrama de Bode de módulo e fase das duas funções de transferência encontradas é apresentado na Fig. 1.14. Os valores utilizados para os resistores e capacitores são arbitrários, apenas para ilustrar a diferença entre as duas equações.

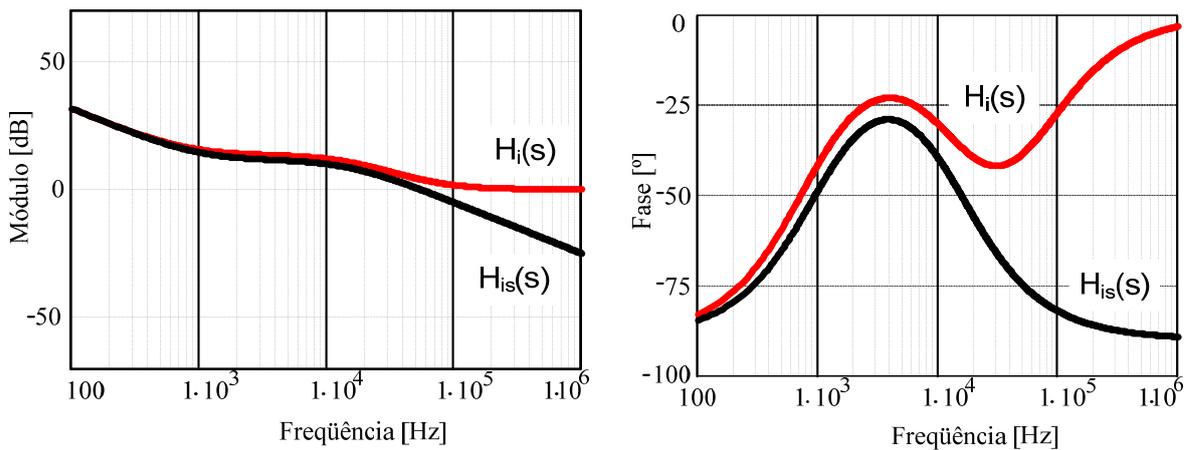


Fig. 1.14 – Diagrama de Bode para $H_i(s)$ e $H_{is}(s)$.

Nota-se que para determinadas frequências, as duas curvas apresentam características semelhantes, tanto em módulo quanto em fase. Uma discrepância começa a ser significativa a partir de 50kHz , para o módulo, e aproximadamente 10kHz para a fase. Vale lembrar que estas frequências são exclusivas para os valores dos componentes adotados.

A característica mais desejada está presente no gráfico de módulo, e é traçada pela curva de $H_{is}(s)$, que atenua sinais de elevadas frequências (ruídos e/ou frequência de comutação). Como esta característica torna a estrutura simétrica vantajosa em relação à assimétrica, e a adição de dois capacitores e dois resistores praticamente não interfere no valor total da estrutura (componentes de sinal), o compensador utilizado para o controle da malha de corrente será o apresentado na Fig. 1.13 (a), cujo diagrama assintótico é apresentado pela Fig. 1.15.

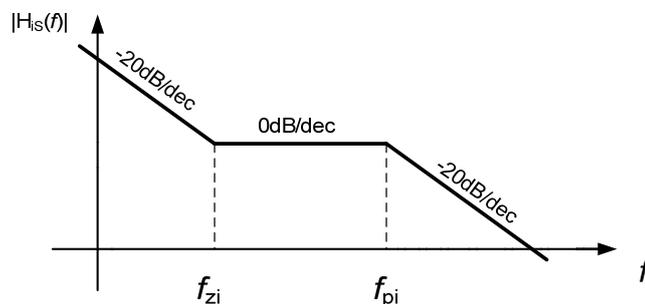


Fig. 1.15 - Diagrama assintótico de $H_{is}(s)$.

1.5.2 CONTROLE DA TENSÃO

Para garantir uma tensão de barramento pelo menos 30% maior que a tensão de pico da rede, e com uma ondulação que não ultrapasse a especificada para o projeto (ver seção 2.2), faz-se necessário o uso de uma malha de controle. O diagrama de blocos do controle da tensão, juntamente com o controle da corrente do FAP é apresentado na Fig. 1.16.

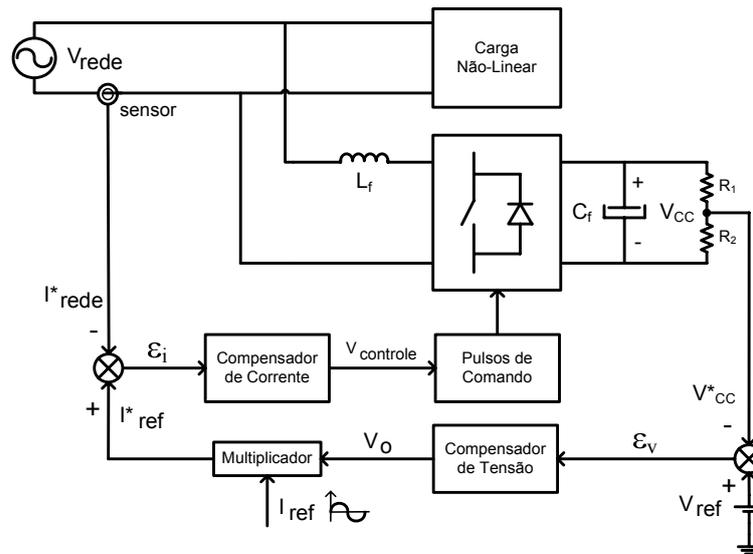


Fig. 1.16 – Diagrama de blocos para o controle do filtro.

A tensão de barramento é amostrada através de um divisor resistivo ou sensor de efeito *Hall* e comparada com uma tensão de referência V_{ref} . O sinal de erro ε_v é tratado por um compensador de tensão, o qual gera um sinal V_O que determinará a amplitude da corrente de referência para o controle da corrente, conforme a Fig. 1.16.

Assim sendo, para escolha correta do compensador de tensão, uma análise da estrutura para obtenção da função de transferência da malha de tensão faz-se necessária.

A MODELAGEM DO CONVERSOR

A função de transferência que se procura relaciona a variação da tensão do barramento ($\delta V_{cc}(s)$) com a variação da corrente de pico no indutor do filtro ($\delta I_{fPico}(s)$), conforme (1.27).

$$G_v(s) = \frac{\delta V_{CC}(s)}{\delta I_{fPico}(s)} \quad (1.27)$$

Analisando o circuito do FAP, encontra-se que a relação entre a tensão e a corrente do barramento é dada pela equação (1.28). Aplicando-se uma perturbação nestas duas grandezas, tem-se (1.29).

$$I_{CC}(t) = C_f \cdot \frac{dV_{CC}(t)}{dt} \quad (1.28)$$

$$I_{CC}(t) + \delta I_{CC}(t) = C_f \cdot \frac{d[V_{CC}(t) + \delta V_{CC}(t)]}{dt} \quad (1.29)$$

Substituindo (1.28) em (1.29) e aplicando-se a transformada da Laplace, obtém-se a variação da tensão pela variação da corrente, como pode ser visto na equação (1.30).

$$\frac{\delta V_{CC}(s)}{\delta I_{CC}(s)} = \frac{1}{s \cdot C_f} \quad (1.30)$$

Para facilitar a análise, será considerado o filtro ativo operando como retificador Boost, segundo [7]. Assim, por balanço de potência tem-se que a relação entre a corrente do barramento e a corrente de pico no indutor do filtro é representada por um ganho, de acordo com (1.31).

$$\frac{I_{CC}}{I_{fPico}} = \frac{V_{redePico}}{2 \cdot V_{CC}} = \frac{M_i}{2} \quad (1.31)$$

Como as duas correntes são diretamente proporcionais, a perturbação de uma implica na perturbação direta da outra. Desta forma, utilizando a transformada de Laplace e adicionando uma perturbação nas duas correntes, obtém-se (1.32).

$$\delta I_{CC}(s) = \delta I_{fPico}(s) \cdot \frac{M_i}{2} \quad (1.32)$$

Assim, substituindo a equação (1.32) em (1.30), encontra-se a função de transferência da malha de tensão, dada pela expressão (1.33).

$$G_v(s) = \frac{\delta V_{CC}(s)}{\delta I_{JPico}(s)} = \frac{M_i}{s \cdot C_f \cdot 2} \quad (1.33)$$

B COMPENSADOR DE TENSÃO

O compensador de tensão deve possuir os mesmos atributos citados para o compensador de corrente (item 1.5.1B). Por estes motivos, o compensador de tensão deve apresentar um *pólo* na origem, elevando assim os ganhos de baixa frequência, e um *zero*, garantindo a inclinação de -20dB/década na frequência de cruzamento da curva de ganho da FTLA. Um *pólo* uma década acima da frequência de cruzamento também faz-se necessário para filtragem de alta frequência.

Assim sendo, também será utilizado um compensador Proporcional-Integral com filtro para o controle da tensão. A Fig. 1.17 apresenta o modelo elétrico para este compensador.

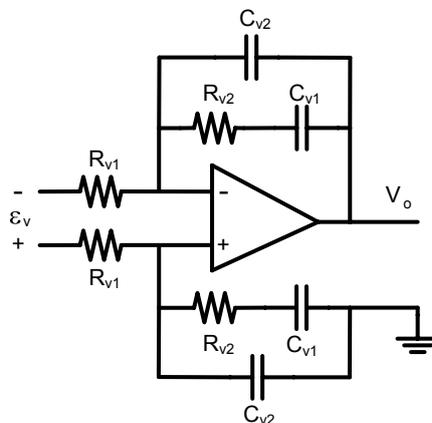


Fig. 1.17 – Compensador de tensão.

Sua função de transferência é apresentada por (1.34), onde $Z_{vs}(s)$ representa a impedância da realimentação negativa, conforme (1.35).

$$H_{vS}(s) = \frac{V_o}{\varepsilon_v} = \frac{Z_{vS}(s)}{R_{v1}} \quad (1.34)$$

$$Z_{vS}(s) = \frac{s \cdot R_{v2} C_{v1} + 1}{s \cdot (C_{v1} + C_{v2}) \left[s \cdot \left(\frac{R_{v2} \cdot C_{v1} \cdot C_{v2}}{C_{v1} + C_{v2}} \right) + 1 \right]} \quad (1.35)$$

A função de transferência completa da estrutura é apresentada por (1.36), e seu diagrama assintótico ilustrado na Fig. 1.18.

$$H_{vS}(s) = \frac{s \cdot R_{v2} C_{v1} + 1}{s \cdot R_{v1} (C_{v1} + C_{v2}) \left[s \cdot \left(\frac{R_{v2} \cdot C_{v1} \cdot C_{v2}}{C_{v1} + C_{v2}} \right) + 1 \right]} \quad (1.36)$$

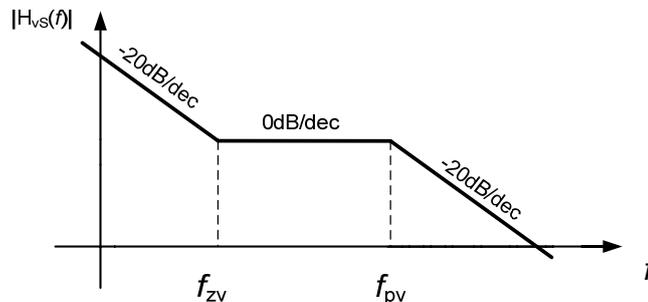


Fig. 1.18 - Diagrama assintótico de $H_{vS}(s)$.

1.6 CONCLUSÃO

Neste capítulo foram levantados alguns tópicos cruciais para o projeto de um filtro ativo paralelo, tais como: tipo de carga que se deseja corrigir, a estrutura que será utilizada como FAP (VSI-FB), tipo de modulação empregada, uma metodologia para obtenção das funções de transferência da planta e a escolha dos compensadores para as malhas de controle de corrente e tensão.

Foi visto que as funções de transferência $G_i(s)$ e $G_v(s)$ apresentam característica integradora, ou seja, ganhos elevados para baixas frequências, inclinação de -20dB/década na curva de ganho e atenuação para altas frequências. No entanto, de acordo com [2], para garantir os ganhos elevados para baixas frequências e os demais tópicos apresentados, tornou-se necessária a utilização do compensador Proporcional-Integral com filtro (2 pólos e 1 zero) para as malhas de corrente e tensão.

Com estes tópicos definidos, parte-se agora para o projeto de alguns elementos do estágio de potência do filtro (capacitor e indutor), bem como das malhas de controle e dos circuitos auxiliares necessários para implementação prática da estrutura. Após o término desta etapa, será feita uma simulação do FAP com as malhas de controle e o estágio de potência atuando conjuntamente, para comprovação da teoria apresentada.

CAPÍTULO 2

Projeto dos Elementos Passivos, Controle e Circuitos Auxiliares do FAP

2.1 INTRODUÇÃO

Neste capítulo serão apresentados os cálculos para os alguns componentes do estágio de potência do FAP, como o indutor e capacitor, bem como o projeto de alguns circuitos auxiliares necessários para implementação prática do filtro.

Será também apresentada uma metodologia para o projeto das malhas de controle, especificando as frequências de cruzamento das respectivas malhas e os ganhos relacionados aos sensores de tensão e corrente. Os cálculos dos resistores e capacitores pertinentes aos compensadores apresentados nas seções 1.5.1 e 1.5.2 também serão realizados neste capítulo.

2.2 ESPECIFICAÇÕES DO FAP

Para o projeto do filtro ativo paralelo, as especificações das características de operação devem ser feitas, sendo algumas delas com base na experiência em implementação prática de conversores estáticos de potência, adquirida pelo INEP.

A Tabela 2.1 apresenta tais especificações.

| Especificações | Valores |
|---|-------------|
| Tensão eficaz da rede (V_{redeef}) | 187V a 253V |
| Tensão do barramento (V_{CC}) | 420V |
| Potência ativa da carga (P_{carga}) | 5kW |
| Potência reativa da carga (processada pelo FAP) (Q_{carga}) | ~ 8kVAR |
| Ondulação de corrente no indutor do FAP (Δi_{Lf}) | 20% |
| Ondulação de tensão no barramento (Δv_{CC}) | 10% |
| Frequência de operação da rede (f_{rede}) | 60Hz |
| Frequência de comutação dos interruptores (f_s) | 20kHz |

Tabela 2.1 – Especificações das características para o projeto do FAP.

Por experiência, sabe-se que a tensão de barramento deve ser pelo menos 30% maior que o pico da tensão da rede, para que o filtro forneça toda energia reativa demandada pela carga. Por simulação, constatou-se que o valor apresentado pela Tabela 2.1 suporta esta demanda, mesmo para o pior caso da tensão da rede ($V_{redef} = 253V$).

As ondulações de tensão e corrente do filtro estão estipuladas dentro da faixa usualmente empregada para inversores de tensão (VSI).

A frequência de comutação foi definida com base nas perdas totais nos semicondutores do FAP. Para esta potência, não é recomendado utilizar frequências de comutação acima da estipulada.

Com as especificações já definidas, parte-se agora para o cálculo dos elementos passivos e das malhas de controle do filtro ativo paralelo.

2.3 PROJETO

2.3.1 ELEMENTOS PASSIVOS DO FAP

A INDUTOR

Com o emprego da técnica adotada na seção 1.5.1, a frequência de comutação é mantida constante durante todo o período da rede, enquanto a ondulação de corrente no indutor do filtro é variável. Assim, para o cálculo do indutor do FAP faz-se necessária uma análise da ondulação de corrente do mesmo.

A.1 Ondulação de Corrente

Para a determinação da ondulação de corrente no indutor do FAP, será analisado apenas o primeiro intervalo da Fig. 1.11, devido à simetria já comentada da forma de onda da tensão V_{ab} .

A análise pode ser realizada quando os interruptores S_1 e S_4 estão conduzindo, de acordo com a Fig. 1.4. Assim, tem-se a equação (2.1).

$$+V_{CC} - V_{redePico} \cdot \text{sen}(wt) = L_f \frac{dI_f(t)}{dt} \quad (2.1)$$

Considerando que a tensão sobre o indutor, dentro do intervalo de análise, não varie, a partir de (2.1) tem-se (2.2).

$$+V_{CC} - V_{redePico} \cdot sen(wt) = L_f \frac{\Delta I_f}{\Delta t} \quad (2.2)$$

O intervalo de tempo Δt da equação (2.2) é calculado de acordo com (2.3).

$$\Delta t = D(t) \frac{T_S}{2} \quad (2.3)$$

Como pelo FAP não deve circular potência ativa (apenas o suficiente para suprir as perdas), pode-se considerar que a tensão V_{ab} possui uma componente fundamental de mesma amplitude, frequência e fase que a tensão da rede. Assim sendo, escreve-se (2.4).

$$V_{ab(1)}(t) = V_{redePico} \cdot sen(wt) \quad (2.4)$$

Substituindo (2.4) em (1.12), obtém-se a razão cíclica instantânea para meio período de operação ($0 \leq wt \leq \pi$), a qual é apresentada por (2.5).

$$D(t) = \frac{V_{redePico}}{+V_{CC}} \cdot sen(wt) \quad (2.5)$$

Substituindo (2.5) em (2.3), e o resultado em (2.2), obtém-se a equação de ondulação no indutor do FAP para o semiciclo positivo da rede, conforme (2.6).

$$\Delta I_f(t) = \frac{T_S \cdot V_{CC}}{2L_f} \left\{ \frac{V_{redePico}}{V_{CC}} \cdot sen(wt) - \left[\frac{V_{redePico}}{V_{CC}} \cdot sen(wt) \right]^2 \right\} \quad (2.6)$$

A relação entre o pico da tensão da rede e o valor da tensão de barramento V_{CC} é conhecida como índice de modulação (M_i), de acordo com a equação (2.7). Para suprir a demanda de corrente proveniente da carga, o valor da tensão de barramento deve ser superior (pelo menos 30%) à tensão de pico da rede.

$$M_i = \frac{V_{redePico}}{V_{CC}} \quad (2.7)$$

A ondulação de corrente parametrizada é apresentada em (2.8).

$$\overline{\Delta I_f(t)} = \frac{2L_f \cdot \Delta I_f(t)}{T_s \cdot V_{CC}} \quad (2.8)$$

Substituindo (2.7) e (2.8) em (2.6), tem-se a ondulação de corrente parametrizada, em função de M_i e wt , para o semiciclo positivo de operação ($0 \leq wt \leq \pi$).

$$\overline{\Delta I_f(t)} = M_i \cdot \text{sen}(wt) - [M_i \cdot \text{sen}(wt)]^2 \quad (2.9)$$

Através da equação (2.9) traça-se o gráfico da Fig. 2.1, que apresenta a ondulação de corrente parametrizada no indutor do FAP para diferentes valores do índice de modulação (M_i), durante o intervalo $0 \leq wt \leq \pi$.

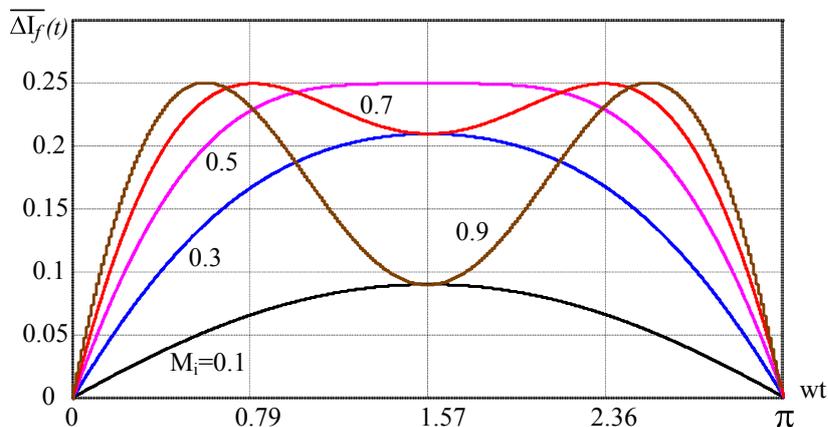


Fig. 2.1 – Ondulação de corrente parametrizada.

De acordo com o gráfico da Fig. 2.1, percebe-se que para modulação a três níveis, a ondulação máxima de corrente parametrizada é igual a 0.25 e é dependente do índice de modulação M_i e de wt .

Desta forma, a indutância do filtro ativo paralelo pode ser obtida através da expressão (2.8), considerando a ondulação de corrente parametrizada definida pela Fig. 2.1

e os valores apresentados na Tabela 2.1. Assim, reescrevendo (2.8) tem-se a expressão (2.10), que será utilizada para o cálculo da indutância do FAP.

$$L_f = \frac{\overline{\Delta I_{f \max}} \cdot V_{CC}}{2 \cdot f_s \cdot \Delta I_{f \max}} \quad (2.10)$$

Para utilização da expressão (2.10), é necessário calcular o valor da ondulação máxima de corrente permitida no indutor. A ondulação de corrente apresentada na Tabela 2.1 é uma porcentagem da corrente de pico da rede (corrente de entrada). Como esta corrente será considerada senoidal e em fase com a tensão da rede, o valor de pico é calculado de acordo com a equação (2.11), considerando o caso para a menor tensão da rede ($V_{redePico} = 265V$), e a potência ativa da carga apresentada na Tabela 2.1.

$$I_{redePico} = \frac{2 \cdot P_{carga}}{V_{redePico}} = 37.7A \quad (2.11)$$

Com o valor da corrente de pico da rede, calcula-se a ondulação de corrente máxima no indutor do filtro.

$$\Delta I_{f \max} = 0.2 \cdot I_{redePico} = 7.6A \quad (2.12)$$

O maior índice de modulação apresentado por (2.7) é obtido considerando o máximo valor que a tensão da rede pode apresentar ($V_{redePico} = 358V$). Assim, $M_i \cong 0.8$.

De acordo com a Fig. 2.1, para o índice de modulação encontrado, a máxima ondulação de corrente parametrizada é 0.25. Assim, através da equação (2.10) e a Tabela 2.1 calcula-se a indutância necessária para o filtro ativo, dada por (2.13).

$$L_f = \frac{\overline{\Delta I_{f \max}} \cdot V_{CC}}{2 \cdot f_s \cdot \Delta I_{f \max}} = \frac{0.25 \cdot 420}{2 \cdot 20 \cdot 10^3 \cdot 7.6} \cong 350\mu H \quad (2.13)$$

O projeto físico do indutor L_f é baseado em [26] e está apresentado no Apêndice 5.

B CAPACITOR

Um valor inicial para o capacitor de barramento do FAP pode ser encontrado através da relação (2.14), que calcula a capacitância de um retificador monofásico de onda completa com filtro capacitivo, fornecida por [11].

$$C_f = \frac{Q_{filtro}}{f_{rede} \cdot (V_{CCmax}^2 - V_{CCmin}^2)} \quad (2.14)$$

A potência reativa do FAP (Q_{filtro}) é, na verdade, a potência que será processada pelo mesmo, ou seja, toda a potência reativa demandada pela carga (Q_{carga}). Já os valores V_{CCmax} e V_{CCmin} são obtidos a partir da ondulação de tensão no barramento, apresentado na Tabela 2.1.

Logo, utilizando a equação (2.14) e os valores da Tabela 2.1, calcula-se o valor da capacitância mínima necessária para a construção do barramento, a qual é apresentada em (2.15).

$$C_f = \frac{Q_{filtro}}{f_{rede} \cdot (V_{CCmax}^2 - V_{CCmin}^2)} = \frac{8 \cdot 10^3}{60 \cdot [(441)^2 - (399)^2]} \cong 3.7mF \quad (2.15)$$

Vale lembrar que existem dois critérios para a escolha de capacitores: o critério de ondulação da tensão apresentado pela equação (2.14) e o critério de capacidade de condução de corrente.

A dificuldade de se encontrar capacitores com capacidade de corrente elevada faz com que seja necessária a associação de capacitores em paralelo, aumentando desta forma a capacitância total do barramento. Quanto maior esta capacitância, menor a ondulação de tensão no barramento, situação desejável na prática.

Maiores detalhes sobre os capacitores de barramento que serão utilizados são encontrados na seção 3.3.3.

2.3.2 ELEMENTOS DAS MALHAS DE CONTROLE

Para o projeto das malhas de controle deve-se analisar a função de transferência de laço aberto (FTLA) do sistema. Todavia, para o correto dimensionamento dos

compensadores envolvidos, alguns conceitos devem ser lembrados, tais como: frequência de cruzamento, margem de fase e banda passante.

- Frequência de cruzamento (f_c): é a frequência na qual o ganho da FTLA é 0dB. Esta frequência determina a largura da banda passante;
- Banda passante (BP): é a banda definida pela frequência de cruzamento, que caracteriza a velocidade de resposta. Quanto maior a banda passante da FTLA, mais rápida será a resposta do sistema;
- Margem de fase (MF): a margem de fase expressa diretamente a robustez do sistema a perturbações. Quanto maior a margem de fase da FTLA, mais estável será o sistema em malha fechada. Sua definição é apresentada na equação (2.16).

$$MF = 180^\circ + \phi(f_c) \quad (2.16)$$

Onde $\phi(f_c)$ representa a fase da FTLA na frequência de cruzamento.

O projeto consiste então em ajustar os parâmetros do circuito das malhas de corrente e tensão, de tal forma que se tenha a velocidade de resposta desejada (largura da banda passante) e que o sistema seja estável em malha fechada (margem de fase adequada).

A MALHA DE CORRENTE

Primeiramente deve-se definir o valor da frequência de cruzamento (f_c) que será utilizada para a FTLA de corrente.

Esta malha deve ser rápida o suficiente para poder compensar todo o espectro harmônico da corrente de carga. Assim sendo, analisando a Fig. 1.3, percebe-se que a corrente de entrada I_{rede} (que neste caso é igual a corrente de carga) apresenta um espectro harmônico que se distribui até aproximadamente $2.5kHz$. Assim sendo, a frequência de cruzamento que será utilizada será de $3kHz$.

De acordo com a teoria de sistemas amostrados, a frequência de cruzamento deve ser aproximadamente $\frac{1}{4}$ da frequência de comutação. Logo, o valor escolhido é adequado para o correto funcionamento da malha de corrente.

A FTLA de corrente é composta pelo modelo da planta, pelo compensador de corrente e pelos ganhos associados ao modulador PWM e ao sensor de efeito $Hall$, tudo no plano complexo (s), sem realimentação. O diagrama de blocos que representa a FTLA de corrente é apresentado na Fig. 2.2. Cada bloco será detalhado na seqüência.

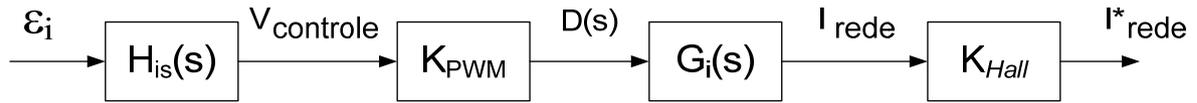


Fig. 2.2 – FTLA de corrente.

O ganho relacionado ao sensor de efeito $Hall$ de corrente é escolhido como: $K_{Hall} = 0.1$.

A utilização da técnica de modulação adotada insere na malha de controle o ganho K_{PWM} , sendo este dependente das características do sinal modulante. A Fig. 2.3 apresenta um detalhe da modulação, para obtenção do ganho K_{PWM} .

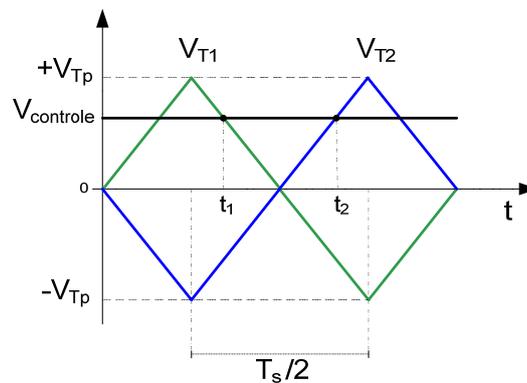


Fig. 2.3 – Detalhe da modulação para obtenção do ganho K_{PWM} .

De acordo com a Fig. 2.3, durante o intervalo $T_s/2$ as portadoras V_{T1} e V_{T2} são descritas em função do tempo, conforme (2.17) e (2.18).

$$V_{T1}(t) = \frac{-2 \cdot V_{Tp}}{T_s/2} \cdot t + V_{Tp} \quad (2.17)$$

$$V_{T2}(t) = \frac{2 \cdot V_{Tp}}{T_s/2} \cdot t - V_{Tp} \quad (2.18)$$

Assim, para $t = t_1$, $V_{T1}(t_1) = V_{controle}$ e para $t = t_2$, $V_{T2}(t_2) = V_{controle}$.

Substituindo estes valores em (2.17) e (2.18) e isolando os tempos t_1 e t_2 , obtêm-se as equações (2.19) e (2.20):

$$t_1 = (V_{Tp} - V_{controle}) \cdot \frac{T_s}{4 \cdot V_{Tp}} \quad (2.19)$$

$$t_2 = (V_{controle} + V_{Tp}) \cdot \frac{T_s}{4 \cdot V_{Tp}} \quad (2.20)$$

Sabe-se também que de acordo com a Fig. 1.6, o intervalo de tempo $t_2 - t_1$ caracteriza a razão cíclica de operação. Logo:

$$t_2 - t_1 = D \cdot T_s / 2 \quad (2.21)$$

Assim, substituindo (2.19) e (2.20) em (2.21), obtêm-se a equação para o cálculo do ganho K_{PWM} , dada por (2.22).

$$K_{PWM} = \frac{D}{V_{controle}} = \frac{1}{V_{Tp}} \quad (2.22)$$

O valor de pico das formas de onda triangulares (V_{Tp}) será escolhido como $5V$. Assim, $K_{PWM} = 0.2$.

A função de transferência $G_i(s)$ é calculada de acordo com (1.22), e reescrita em (2.23).

$$G_i(s) = \frac{V_{CC}}{s \cdot L_f} = \frac{420}{s \cdot 350 \cdot 10^{-6}} = \frac{1.2 \cdot 10^6}{s} \quad (2.23)$$

Os valores de K_{Hall} e K_{PWM} deslocam a curva de ganho da função de transferência da planta $G_i(s)$, fazendo com que esta apresente uma frequência de cruzamento em torno de $2kHz$.

Para o cálculo dos resistores e capacitores do compensador de corrente apresentado em (1.26), deve-se definir as frequências do *pólo* e *zero* do compensador.

A frequência do *zero* deve ser escolhida para que se tenha na frequência de cruzamento da FTLA uma inclinação de $-20dB/década$ para a curva de ganho, garantindo

assim uma margem de fase adequada. O *pólo* deve ser posicionado para que se tenha a atenuação das altas frequências ($\geq 10kHz$).

Assim, as frequências do *zero* e do *pólo* ilustradas na Fig. 1.15 são alocadas como:

$$f_{zi} = 1kHz \text{ e } f_{pi} = 10kHz .$$

O valor do ganho que o compensador de corrente deve ter para obter-se a frequência de cruzamento desejada é calculado segundo o Apêndice 1, e dado como $K_{Hi} = 48.9 \cdot 10^3$.

O resistor R_{i2} ou o capacitor C_{i2} devem ser arbitrados, para então, através do ganho do compensador, calcular os demais componentes do compensador de corrente, de acordo com (2.24), (2.25) e (2.26). Usualmente, o valor para este resistor pode ficar na faixa de dezenas de $k\Omega$, Adota-se então $R_{i2} = 10k\Omega$.

Assim, calculam-se os valores dos componentes restantes da função (1.26).

$$C_{i2} = \frac{1}{R_{i2} \cdot K_{Hi}} \cong 2.2nF \quad (2.24)$$

$$C_{i1} = \left(\frac{f_{pi}}{f_{zi}} - 1 \right) \cdot C_{i2} \cong 18nF \quad (2.25)$$

$$R_{i3} = \frac{1}{2\pi \cdot f_{zi} \cdot C_{i1}} \cong 8.2k\Omega \quad (2.26)$$

Os valores resultantes das equações (2.24), (2.25) e (2.26) foram aproximados para valores comerciais.

A função de transferência $H_{iS}(s)$ do compensador de corrente apresentada pela equação (1.26) é reescrita em (2.27).

$$H_{iS}(s) = \frac{s \cdot 147.6 \cdot 10^{-6} + 1}{s \cdot 202 \cdot 10^{-6} \cdot (s \cdot 16 \cdot 10^{-6} + 1)} \quad (2.27)$$

Para ilustrar as frequências de *pólo*, *zero* e de cruzamento e a margem de fase da FTLA de corrente, foram traçados na Fig. 2.4 os diagramas de Bode de módulo e fase para as funções de transferência da planta, compensador de corrente e para FTLA.

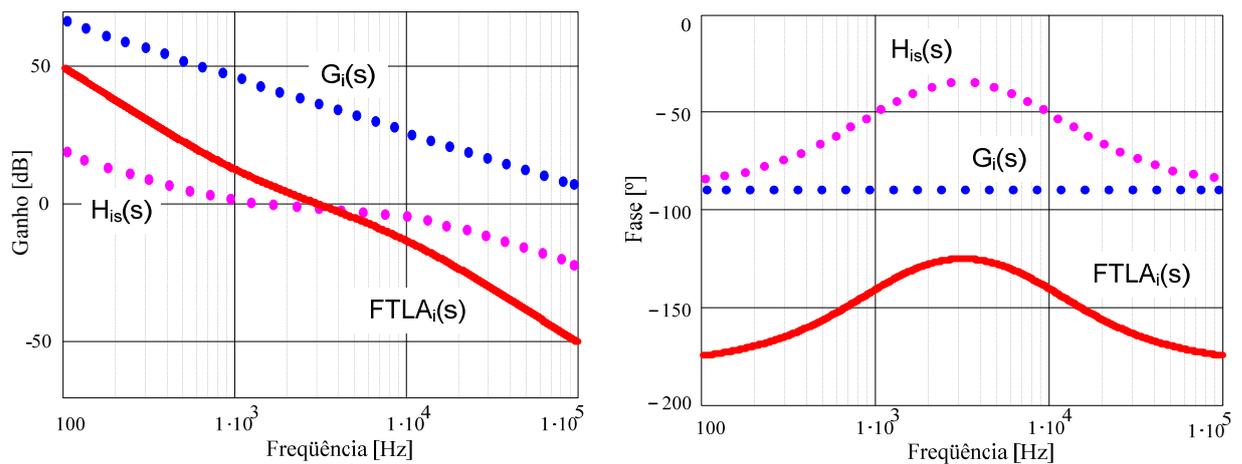


Fig. 2.4 – Diagrama de Bode para malha de corrente.

De acordo com a Fig. 2.4, obtida com o *software* Mathcad (versão 12.0), a FTLA de corrente apresentou na frequência de cruzamento de $3kHz$, uma fase de aproximadamente -125° , o que garante (de acordo com (2.16)) uma margem de fase de 55° para o sistema.

Todos os cálculos apresentados nesta seção estão detalhados no Apêndice 1.

B MALHA DE TENSÃO

Da mesma forma que a malha de corrente, primeiramente deve-se definir o valor da frequência de cruzamento que será utilizada para a FTLA de tensão.

Para a malha de tensão, deve-se ter um compromisso entre velocidade, para limitar a sobretensão no barramento em uma diminuição instantânea de carga, e desacoplamento com a malha de corrente, devendo ser lenta o suficiente para não interferir na dinâmica da mesma. Assim sendo, será adotada uma frequência de cruzamento de $2Hz$ para esta malha.

A FTLA de tensão é composta pelo modelo da planta, pelo compensador de tensão e pelos ganhos associados à FTLF de corrente e ao sensor de tensão (K_v), como pode ser visto na Fig. 2.5.

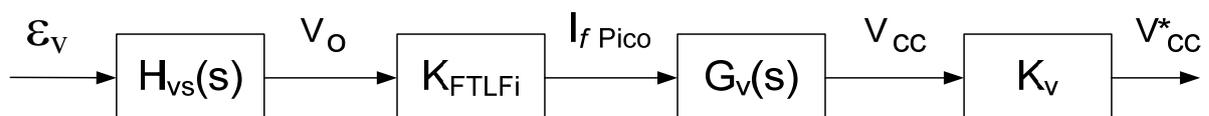


Fig. 2.5 – FTLA de tensão.

O ganho do sensor de tensão que fornecerá uma amostra da tensão de barramento é escolhido como: $K_v = 0.0104$.

Como a frequência de corte da malha de corrente está aproximadamente 4 décadas acima da frequência de corte da malha de tensão, esta pode ser considerada lenta em relação à primeira. Deste modo, a malha de corrente se comporta como um ganho para a malha de tensão (K_{FTLFi}). Este ganho está dividido em duas parcelas: o valor de pico da referência senoidal de corrente e o ganho da FTLFi propriamente dito. Estes ganhos estão ilustrados na Fig. 2.6.

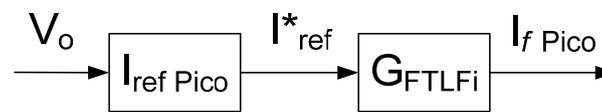


Fig. 2.6 – Ganhos associados à FTLFi.

A corrente de pico da referência senoidal é calculada de acordo com (2.28), arbitrando-se um valor para o ponto de operação do compensador de tensão.

$$I_{refPico} = \frac{K_{Hall} \cdot I_{redePico}}{V_{operação}} \quad (2.28)$$

O valor da corrente de pico da rede é calculado segundo a equação (2.11) e apresentado em (2.29), considerando a tensão de pico da rede igual a $311V$. Escolhendo um valor de $8V$ para o ponto de operação do compensador de tensão ($V_{operação} = 8V$), através de (2.28) calcula-se o valor de pico da corrente de referência senoidal, como pode ser visto em (2.30).

$$I_{redePico} = \frac{2 \cdot P_{carga}}{V_{redePico}} = \frac{2 \cdot 5000}{311} = 32.15A \quad (2.29)$$

$$I_{refPico} = \frac{0.1 \cdot 32.15}{8} = 0.4019 \quad (2.30)$$

O ganho G_{FTLFi} é encontrado analisando a FTLF de corrente para baixas frequências. Este ganho é dado por (2.31).

$$G_{FTLFi} = \frac{1}{K_{Hall}} = 10 \quad (2.31)$$

A função de transferência $G_v(s)$ é calculada de acordo com (1.33), e rerepresentada em (2.32), considerando o índice de modulação calculado para tensão de pico da rede igual a $311V$.

$$G_v(s) = \frac{M_i}{s \cdot C_f \cdot 2} = \frac{740.5 \cdot 10^{-3}}{s \cdot 18.8 \cdot 10^{-3} \cdot 2} = \frac{19.66}{s} \quad (2.32)$$

O valor do capacitor de $18.8mF$ utilizado foi comentado na seção 2.3.1, e está devidamente justificado na seção 3.3.3.

Estes ganhos associados à malha de tensão (K_{FTLFi} e K_v) deslocam a curva de ganho da função de transferência da planta $G_v(s)$, fazendo com que esta apresente uma frequência de cruzamento de aproximadamente $0.2Hz$. Esta frequência garante o desacoplamento com a malha de corrente, porém o ganho para baixas frequências ainda deve ser aumentado, o que justifica a utilização de um compensador Proporcional-Integral. Além disso, uma frequência de cruzamento abaixo de $1Hz$ tornaria a resposta do sistema muito lenta, gerando sobretensões durante uma queda instantânea de carga.

O *zero* do compensador deve ser então alocado, para que se tenha na frequência de cruzamento desejada, uma inclinação de $-20dB/década$ para a FTLA de tensão, garantindo a margem de fase adequada para o sistema. Para a filtragem da alta frequência deve-se alocar um *pólo* em aproximadamente duas décadas acima da frequência de cruzamento. Assim, as frequências do *zero* e do *pólo* ilustradas na Fig. 1.18 são definidas como: $f_{zv} = 0.5Hz$ e $f_{pv} = 100Hz$.

O valor do ganho que o compensador de tensão deve ter para obter-se a frequência de cruzamento desejada é calculado segundo o Apêndice 1, e apresentado como $K_{Hv} = 9308$.

O resistor R_{v1} ou o capacitor C_{v2} da função (1.36) deve ser arbitrado, para que através do ganho desejado para o compensador de tensão se possa calcular C_{v2} ou R_{v1} , respectivamente. Usualmente, o valor para este resistor encontra-se na faixa de dezenas de $k\Omega$, assim, adota-se $R_{v1} = 33k\Omega$.

Com o valor de resistor R_{v1} e o ganho K_{Hv} , através das equações (2.33), (2.34) e (2.35) calculam-se os componentes restantes da função (1.36).

$$C_{v2} = \frac{1}{R_{v1} \cdot K_{Hv}} \cong 3.2nF \quad (2.33)$$

$$C_{v1} = \left(\frac{f_{pv}}{f_{zv}} - 1\right) \cdot C_{v2} \cong 650nF \quad (2.34)$$

$$R_{v2} = \frac{1}{2\pi \cdot f_{zv} \cdot C_{v1}} \cong 490k\Omega \quad (2.35)$$

Como valores para C_{v1} e R_{v2} serão utilizados os valores comerciais de $680nF$ e $470k\Omega$, respectivamente.

De posse de todos os valores para os componentes, a função de transferência do compensador de tensão dada por (1.36) é calculada e reapresentada em (2.36).

$$H_{vs}(s) = \frac{s \cdot 319.6 \cdot 10^{-3} + 1}{s \cdot 22.5 \cdot 10^{-3} (s \cdot 1.5 \cdot 10^{-3} + 1)} \quad (2.36)$$

Para ilustrar as freqüências do zero, pólo e de cruzamento e a margem de fase da FTLA de tensão, foram traçados os diagramas de Bode de módulo e fase das funções de transferência $G_v(s)$, $H_{vs}(s)$ e $FTLA_v(s)$, como pode ser visto na Fig. 2.7.

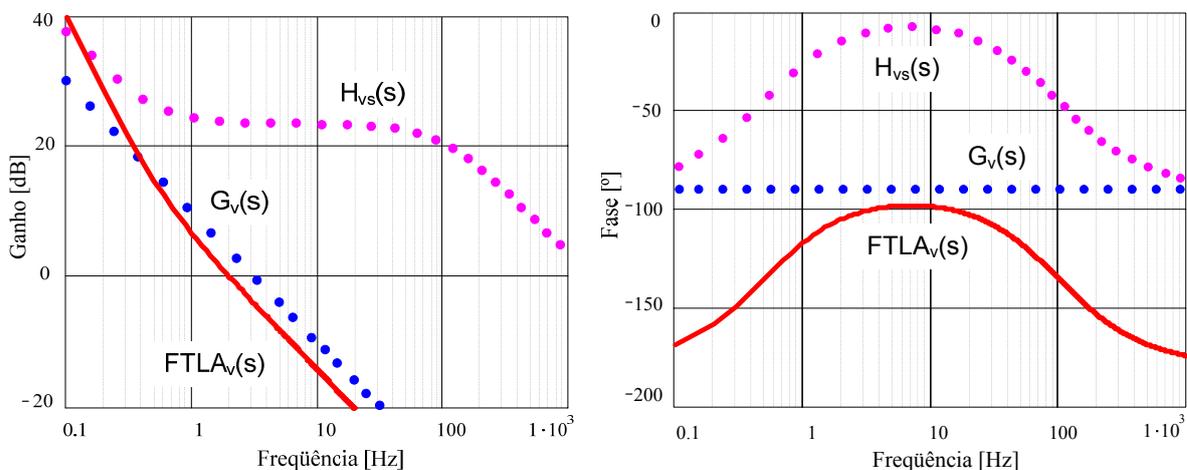


Fig. 2.7 – Diagrama de Bode para malha de tensão.

De acordo com a Fig. 2.7, a FTLA de tensão apresentou na frequência de cruzamento de 2Hz , uma fase de aproximadamente -104° , o que garante (de acordo com (2.16)) uma margem de fase de 76° para o sistema.

Os cálculos aqui apresentados também estão detalhados no Apêndice 1.

2.3.3 CIRCUITOS AUXILIARES

Para a implementação prática do projeto, faz-se necessário a utilização de alguns circuitos auxiliares, a saber: sensores de tensão e corrente, multiplicador, condicionador de sinal, comparador, *buffer*, fontes de alimentação, circuitos de partida e circuitos de proteção. Tais circuitos serão apresentados e detalhados nesta seção.

A SENSORES

Os sensores de corrente e tensão são dispositivos elétricos, cuja finalidade é fornecer uma amostra da grandeza que está sendo medida. Estes sensores podem ser encontrados em diversas configurações, resultando em componentes que são indicados para aplicações específicas. Para o presente projeto, serão utilizados sensores de efeito *Hall* da LEM, disponíveis em duas tecnologias distintas: sem realimentação (*Open Loop*) e com realimentação (*Closed Loop*). Nos sensores sem realimentação, a saída é fornecida em tensão, e o sinal é mais susceptível a ruídos. Já nos realimentados, o sinal de saída é dado em corrente, o que proporciona uma alta imunidade a interferências externas.

A.1 Sensor de Corrente

A função deste sensor é fornecer uma amostra da corrente de entrada, para que esta siga a referência senoidal (I_{ref}) imposta pela malha de corrente.

Assim sendo, o sensor de corrente que será utilizado é o LA 55-P da LEM [16], com saída em corrente, cujas principais características estão apresentadas na Tabela 2.2.

| Especificações | Valor | |
|---|------------------------|--------------------|
| Corrente eficaz nominal de entrada (I_{NP}) | 50A | |
| Corrente máxima de entrada | 70A | |
| Corrente eficaz nominal de saída (I_{NS}) | 50mA | |
| Relação de conversão (K_{NI}) | 1:1000 | |
| Tensão de alimentação | $\pm 12 \dots \pm 15V$ | |
| Resistência de medida (R_{Mi}) | $\pm 12V$ | $\pm 15V$ |
| | 10 .. 100 Ω | 50 .. 160 Ω |

Tabela 2.2 – Características do sensor de corrente LA 55-P.

A resistência de medida deve ser escolhida para que se tenha o ganho desejado. A faixa de valores apresentada na Tabela 2.2 para a escolha desta resistência são possíveis, contanto que a corrente não ultrapasse seu valor eficaz nominal, e a temperatura ambiente seja no máximo 70°C.

Quando o FAP não está atuando, a corrente de carga é toda fornecida pela fonte de entrada e, desta forma, a corrente máxima que circulará pelo sensor será superior ao valor encontrado na Tabela 2.2. Isto deve ser considerado durante o projeto destes sensores. Para os níveis de corrente da carga em questão, este sensor pode ser utilizado sem problema.

O circuito do sensor de corrente de efeito *Hall* é apresentado na Fig. 2.8.

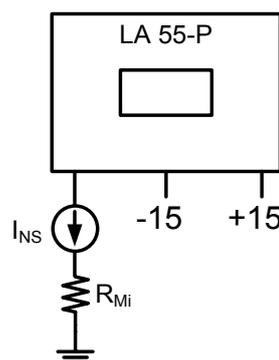


Fig. 2.8 – Sensor de corrente.

Considerando a relação de conversão apresentada na Tabela 2.2 e o ganho de corrente desejado para o circuito ($K_{Hall} = 0.1$ – seção 2.3.2), calcula-se o valor da resistência de medida R_{Mi} , através da equação (2.37).

$$R_{Mi} = \frac{K_{Hall}}{K_{NI}} \quad (2.37)$$

$$\text{Assim, } R_{Mi} = \frac{0.1}{0.001} = 100\Omega.$$

A.2 Sensor de Tensão

Serão utilizados dois sensores de tensão: o primeiro terá como função fornecer uma amostra da tensão de barramento, a qual será devidamente tratada pela malha de tensão; o outro sensor fornecerá uma amostra da tensão da rede, que servirá como referência senoidal para a malha de corrente.

O primeiro sensor de tensão deve ser projetado para suportar a máxima tensão de barramento, que será de $420V$, de acordo com a Tabela 2.1. O segundo será utilizado na rede de alimentação, e assim deverá suportar uma tensão eficaz de $220V$. Assim sendo, os sensores de tensão que serão utilizados serão do tipo LV 20-P da LEM [17], com saída em corrente, cujas principais características estão apresentadas na Tabela 2.3.

| Especificações | Valor | |
|---|-----------------------|---------------------|
| Tensão eficaz nominal de entrada (V_{NP}) | 10 .. 500V | |
| Corrente eficaz nominal de entrada (I_{NP}) | 10mA | |
| Corrente máxima de entrada | 14mA | |
| Relação de conversão (K_{NV}) | 2500:1000 | |
| Corrente eficaz nominal de saída (I_{NS}) | 25mA | |
| Tensão de alimentação | ± 12 .. $\pm 15V$ | |
| Resistência de medida (R_{MV}) | $\pm 12V$ | $\pm 15V$ |
| | 30 .. 190 Ω | 100 .. 350 Ω |

Tabela 2.3 – Características do sensor de tensão LV 20-P.

A resistência de medida R_{MV} também deve ser escolhida com as mesmas condições que o sensor de corrente.

O circuito do sensor de tensão de efeito *Hall* é apresentado na Fig. 2.9.

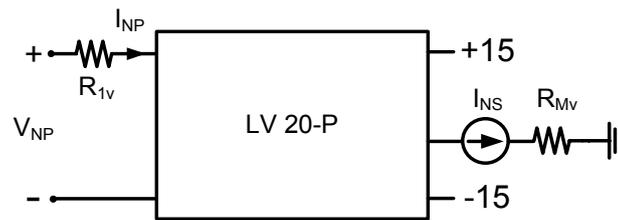


Fig. 2.9 – Sensor de tensão.

O sensor de tensão apresenta uma melhor precisão quando submetido à corrente eficaz nominal de entrada ($10mA$). Desta forma, a resistência R_{1v} deve ser calculada de acordo com a equação (2.38), para que o sensor drene uma corrente desta magnitude.

$$R_{1v} = \frac{V_{NP}}{I_{NP}} = \frac{V_{NP}}{10mA} \quad (2.38)$$

Considerando a relação de conversão apresentada na Tabela 2.3, o ganho de tensão desejado e a resistência calculada em (2.38), calcula-se o valor da resistência de medida R_{Mv} , de acordo com (2.39).

$$R_{Mv} = \frac{K_v \cdot R_{1v}}{K_{NV}} \quad (2.39)$$

Para o primeiro sensor, o qual fornecerá uma amostra da tensão do barramento, estas resistências são calculadas considerando $V_{NP} = V_{CC} = 420V$ e $K_v = 0.0104$. Assim, utilizando as equações (2.38) e (2.39), calculam-se $R_{1vcc} = 42k\Omega$ e $R_{Mvcc} \cong 174\Omega$, respectivamente.

Para se obter o valor do resistor R_{1vcc} , será feita uma associação em série de dois resistores comerciais, resultando em: $R_{1vcc} = 27k\Omega/3W + 15k\Omega/3W$.

O procedimento para o cálculo do segundo sensor de tensão, o qual fornecerá uma amostra da tensão da rede, é realizado da mesma maneira. Porém, para este caso, o ganho de tensão desejado é definido pela expressão (2.40).

$$K_{v1} = \frac{I_{refPico}}{V_{redePico}} = \frac{0.4019}{311} \cong 0.0013 \quad (2.40)$$

Sabendo-se que o multiplicador que será utilizado (ver seção B) possui um ganho de 0.1, o ganho de tensão K_{v1} deverá ser multiplicado por 10, para que se tenha a tensão de pico esperada ($V_{refPico} = 0.4019$). Esta tensão $V_{refPico}$ será, na verdade, a corrente de pico de referência senoidal ($I_{refPico}$) para a malha de corrente. Logo: $K_{v1} = 0.0013 \cdot 10 = 0.013$.

Assim, considerando $V_{NP} = V_{redeef} = 220V$ e utilizando as equações (2.38) e (2.39), obtêm-se os valores $R_{lvrede} = 22k\Omega$ e $R_{Mvrede} = 114.4\Omega$, respectivamente.

Para o resistor R_{Mvrede} pode-se utilizar o valor comercial de 115Ω .

É válido lembrar que para a amostra da tensão da rede poderia ser utilizado um transformador de baixa frequência, reduzindo assim o custo do projeto.

B MULTIPLICADOR

Este circuito tem a função de multiplicar o sinal proveniente da malha de tensão (V_O) com a corrente de referência senoidal (I_{ref}), gerando desta forma uma nova referência para a malha de corrente (I^*_{ref}).

Este circuito pode ser implementado de forma analógica ou digital. A forma analógica pode ser facilmente obtida com um circuito integrado AD734 [19] da *Analog Devices*, por exemplo. As ligações deste circuito são apresentadas na Fig. 2.10.

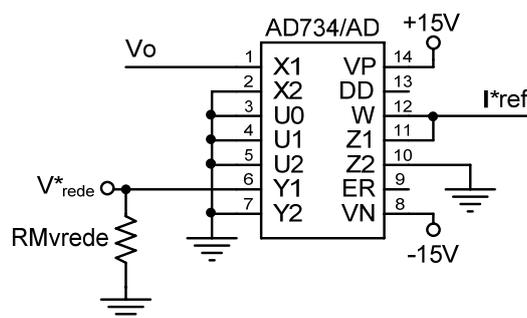


Fig. 2.10 – Circuito multiplicador.

Este circuito integrado fornece na saída W a multiplicação analógica entre as entradas X1 e Y1, que serão os sinais V_O e a corrente de referência senoidal, respectivamente. Vale lembrar que este integrado possui um ganho de 0.1, o que justifica a multiplicação do ganho K_{v1} por 10, para se obter ganho unitário.

C CONDICIONADOR DE SINAL

Os circuitos condicionadores de sinais são circuitos responsáveis pelo tratamento de um sinal, fazendo com que o mesmo possua a forma desejada para uma posterior utilização. Estes circuitos podem atribuir ganhos, inversão de fase, atenuação, retificação, dentre outros.

Tendo em vista que será utilizado um microcontrolador para a geração dos sinais modulante (triangulares), e que este não permite níveis de tensão negativos, o sinal de controle proveniente da malha de corrente ($V_{controle}$) deverá ser tratado, para que desta forma o microcontrolador possa operar adequadamente.

Será utilizado para tanto um circuito Somador Não-Inversor [15], que pode ser implementado com a utilização de um amplificador operacional e quatro resistores, como pode ser visto na Fig. 2.11.

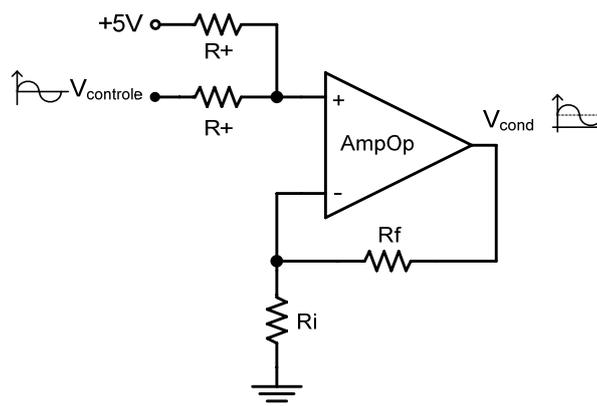


Fig. 2.11 – Circuito condicionador de sinal.

Este circuito fornece na saída uma combinação linear das entradas, sem a inversão de sinal. A relação entre os sinais de entrada e a saída é apresentada pela equação (2.41).

$$V_{cond} = \frac{1}{2} \cdot \left(1 + \frac{R_f}{R_i}\right) \cdot (V_{controle} + 5) \quad (2.41)$$

Para este caso, os resistores R_+ devem ser de mesmo valor, usualmente na faixa de $k\Omega$. Assim, adota-se $R_+ = 10k\Omega$.

O que se deseja na saída do condicionador de sinal (V_{cond}) é uma tensão positiva com valores que não ultrapassem $+5V$, nível máximo permitido na entrada analógica do

microcontrolador. Desta forma, como será somado $5V$ ao sinal de controle, a saída deverá ser atenuada em 50% para o devido condicionamento do sinal. Assim, fazendo $R_i \gg R_f$ obtém-se o sinal condicionado desejado de saída. Desta forma, para valores comerciais têm-se $R_f = 1k\Omega$ e $R_i = 330k\Omega$. A Fig. 2.12 ilustra o sinal de controle depois da passagem pelo condicionador.

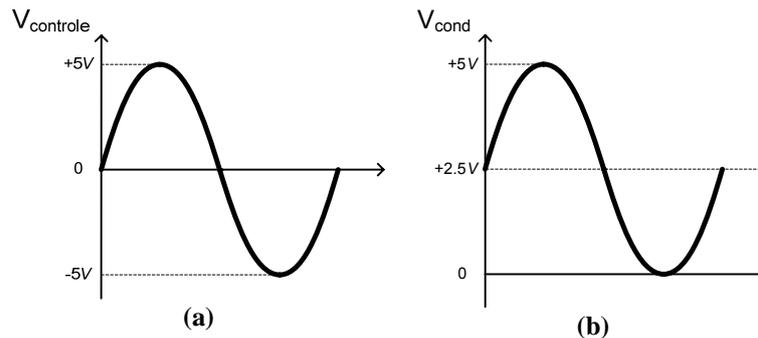


Fig. 2.12 – (a) Sinal de controle e (b) sinal condicionado.

D CIRCUITO COMPARADOR

Durante o processo de inicialização da estrutura faz-se necessária a detecção da passagem por zero da tensão de entrada, para evitar que os pulsos de comando sejam liberados no pico da mesma. Para isso, será utilizado um outro circuito auxiliar que informará ao microcontrolador o semiciclo de operação da rede.

O circuito comparador deve comparar uma amostra da tensão da rede com zero, obtendo desta forma um nível alto, quando no semiciclo positivo, e nível zero, quando no negativo. O resultado deste circuito pode ser interpretado pelo microcontrolador através de uma entrada digital, que detectará nível alto ($5V$) ou baixo (zero).

A imagem da tensão da rede pode ser obtida do mesmo sensor utilizado para se obter a corrente de referência senoidal I_{ref} . Como o sinal proveniente deste sensor pode conter algum ruído, deve-se utilizar um comparador com histerese, para evitar uma resposta com múltiplos cruzamentos por zero. O circuito em questão é apresentado pela Fig. 2.13.

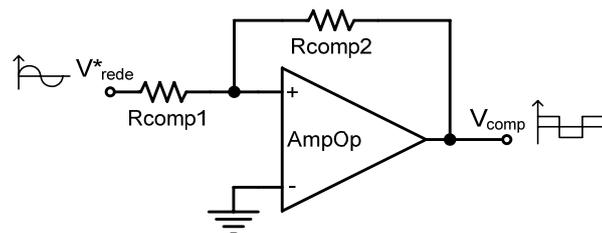


Fig. 2.13 – Circuito comparador.

A tensão de histerese, usualmente entre $10mV$ e $100mV$ [15], é definida de acordo com (2.42), sendo $R_{comp1} \ll R_{comp2}$.

$$V_H = \frac{R_{comp1}}{R_{comp2}} \cdot (V_{SAT+} - V_{SAT-}) \quad (2.42)$$

Assim, considerando $V_{SAT+} = 15V$, $V_{SAT-} = -15V$, $R_{comp1} = 100\Omega$ e $R_{comp2} = 100k\Omega$, através de (2.42) calcula-se a tensão de histerese, que é dada por $V_H = 30mV$.

Conforme comentado anteriormente, o resultado desta comparação deve gerar um sinal de $5V$ para o semiciclo positivo, e $0V$ para o negativo. Para isso, faz-se necessária a utilização de um transistor NPN, para gerar o sinal de sincronismo V_{sinc} para o PIC. Também deve ser utilizado um circuito seguidor de tensão (*buffer*) entre o comparador e a imagem da tensão da rede, para que esta não seja afetada pela impedância de entrada do circuito comparador. Assim sendo, o circuito final é apresentado pela Fig. 2.14.

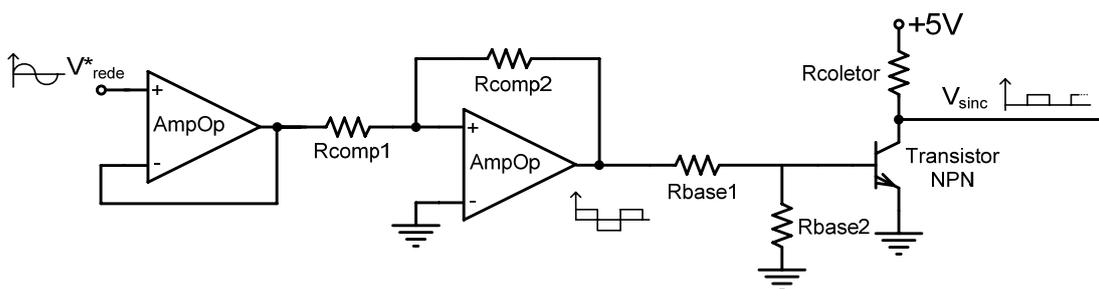


Fig. 2.14 – Circuito comparador final.

O transistor do tipo NPN deve suportar a tensão coletor-emissor de $5V$. Pode ser utilizado um BC238 da *Fairchild* [20], por exemplo. Os resistores $R_{coletor}$ e R_{base1} devem ser dimensionados para limitar as correntes de coletor e base do transistor, respectivamente. O resistor R_{base2} é indispensável para limitar a tensão reversa máxima entre base e emissor. Assim, têm-se $R_{coletor} = 1.8k\Omega$, $R_{base1} = 3.3k\Omega$ e $R_{base2} = 1k\Omega$.

O circuito composto pelo transistor inverte a lógica inicial, resultando em nível baixo (zero) quando a saída do comparador é alta (+15V), e nível alto (5V) quando a saída do comparador é baixa (-15V). Contudo, isto pode ser invertido novamente pelo microcontrolador.

E CIRCUITO PARA LIMITAÇÃO DA CORRENTE DE PRÉ-CARGA

Um circuito de partida faz-se necessário para limitar a corrente de pré-carga do capacitor de barramento do FAP, tendo em vista que este comporta-se como um curto-circuito quando descarregado. A carga deste capacitor ocorre em dois estágios: o primeiro eleva a sua tensão até o valor de pico da tensão da rede (311V) e o segundo eleva ao nível nominal de operação (420V).

Para o primeiro estágio, normalmente utiliza-se um resistor de limitação da corrente de pré-carga (R_{inrush}), que limita o pico da corrente de carga do capacitor. Este resistor deve ser curto-circuitado quando a tensão dos capacitores atinge $\sim 300V$. O segundo estágio deve ser auxiliado por um circuito de partida progressiva (*soft-start*), que aumenta progressivamente a tensão de referência da malha de tensão para que esta não esteja saturada quando os pulsos de comando forem liberados. Maiores detalhes sobre a função do microcontrolador durante esta etapa de inicialização da estrutura serão encontrados na seção 3.4.

O circuito utilizado para o primeiro estágio de partida é apresentado na Fig. 2.15.

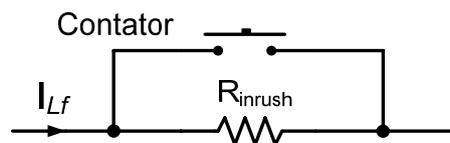


Fig. 2.15 – Circuito de partida (estágio 1).

O valor da resistência R_{inrush} é definida de acordo com (2.43).

$$R_{inrush} = \frac{V_{redePico}}{I_{inrushPico}} \quad (2.43)$$

A corrente de pico deve ser estipulada para que não haja danos nos diodos da ponte completa (VSI), bem como no indutor de filtragem L_f . Assim sendo, o resistor R_{inrush} será

calculado para uma corrente máxima de $60A$, o que não compromete os componentes citados.

Logo, utilizando (2.43) obtém-se: $R_{inrush} \cong 5.2\Omega$.

Este resistor deve possuir uma capacidade de corrente elevada (resistor de potência), tendo em vista os níveis de corrente que por ele circularão. Será utilizado para tanto um resistor de $5.6\Omega/25W$.

Devido aos níveis de corrente eficaz que circularão pelo FAP (pior caso = $38A$ – ver seção 3.3), para curto-circuitar o resistor de *inrush* será utilizado um contator com esta capacidade de corrente, e que suporte a tensão máxima da rede. Para o acionamento deste contator será utilizado um relé RP420 006 da Schrack, de $250V$ e $5A$, que possui bobina primária de $6V$, podendo, desta forma, ser acionado pela tensão de alimentação do microcontrolador.

O segundo estágio do circuito de partida, que eleva a tensão de barramento de $\sim 300V$ ao nível nominal de operação ($420V$), começa quando forem liberados os pulsos de comando para os interruptores do filtro. A utilização de um circuito *soft-start* faz-se necessária para garantir que não se tenha sobretensão no barramento devido à saturação do sinal proveniente da malha de tensão.

O circuito que será utilizado para realizar a partida progressiva, de acordo com [11], é apresentado na Fig. 2.16.

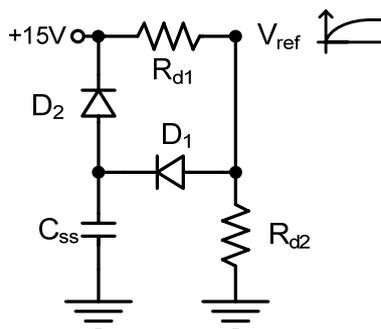


Fig. 2.16 – Circuito *soft-start* (estágio 2).

De acordo com o circuito da Fig. 2.16, a tensão V_{ref} progride exponencialmente até o valor de referência dado por (2.44), enquanto D_1 estiver polarizado diretamente.

$$V_{ref_{RP}} = K_v \cdot V_{CC} = 0.0104 \cdot 420 = 4.368V \quad (2.44)$$

As resistências R_{d1} e R_{d2} devem ser escolhidas de acordo com (2.45) para que se tenha no divisor resistivo a tensão de referência desejada em regime permanente, conforme (2.44).

$$V_{ref_{RP}} = \frac{15 \cdot R_{d2}}{R_{d1} + R_{d2}} \quad (2.45)$$

Assim, para valores comerciais, têm-se: $R_{d1} = 1.15k\Omega$; $R_{d2} = 470\Omega$.

Como a capacitância total de barramento apresenta um valor elevado ($18.8mF$), o processo de carga destes capacitores torna-se lento, quando comparado a outros circuitos similares. Por simulação, constatou-se que utilizando $R_{inrush} = 5.6\Omega$, o tempo que a tensão de barramento leva para chegar a $\sim 300V$ é de aproximadamente 1 segundo. Assim, o capacitor C_{ss} deve ser escolhido para que durante este tempo a saída do compensador de tensão não sature. Por simulação, constatou-se que um valor adequado para o capacitor C_{ss} encontra-se na faixa de $1500\mu F$.

O diodo D_1 responsável pela carga deste capacitor pode ser de sinal, 1N4148, por exemplo. Já o diodo D_2 , necessário para a descarga do capacitor em uma possível falha da tensão de alimentação, deve possuir uma capacidade de corrente um pouco maior, podendo este ser da família 1N400x, por exemplo.

F CIRCUITOS DE PROTEÇÃO

F.1 Proteção contra Sobretensão

Para garantir que a tensão de barramento não ultrapasse o nível máximo suportado pelos capacitores, faz-se necessário um circuito de proteção que limite esta tensão, desabilitando os pulsos de comando para os interruptores.

O circuito comparador apresentado na seção D também poderá ser utilizado para este fim. Assim, considerando algumas modificações na Fig. 2.14, tem-se a Fig. 2.17.

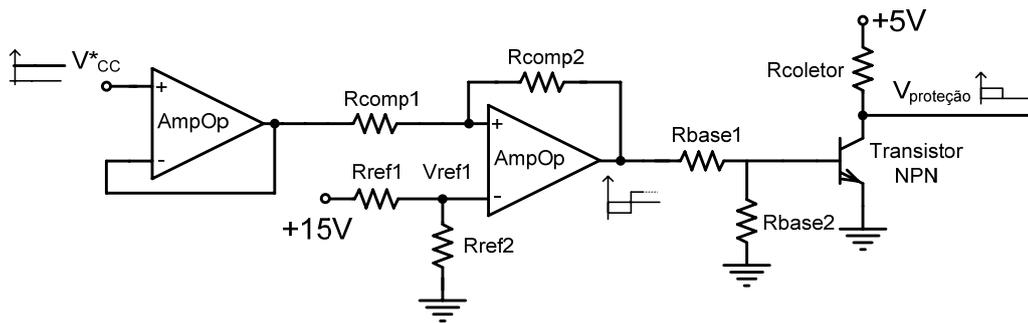


Fig. 2.17 – Circuito comparador de proteção.

O sinal V_{CC}^* será a tensão de barramento multiplicada pelo ganho do sensor de tensão. Como é desejado que esta tensão não ultrapasse a tensão máxima suportada pelos capacitores ($V_{Cmáx}$), a tensão de referência V_{ref1} deve ser calculada de acordo com (2.46).

$$V_{ref1} = K_v \cdot V_{Cmáx} \quad (2.46)$$

Os resistores R_{ref1} e R_{ref2} devem ser escolhidos de acordo com (2.47), para que se tenha a tensão de referência adequada.

$$V_{ref1} = \frac{15 \cdot R_{ref2}}{R_{ref1} + R_{ref2}} \quad (2.47)$$

Assim, considerando $V_{Cmáx} = 480V$, $R_{ref1} = 10k\Omega$ e utilizando (2.46) e (2.47) calculam-se $V_{ref1} = 0.0104 \cdot 480 = 4.992V$ e $R_{ref2} \cong 4.99k\Omega$.

Os demais resistores e o transistor NPN são iguais aos utilizados na seção D.

F.2 Proteção contra Sobrecorrente

Para limitar a corrente drenada pelo FAP em uma possível situação de curto-circuito, será utilizado um fusível ultra-rápido da *American Fuse* de 50A e 500V.

G BUFFER

Como as saídas *PWM* do PIC18F4331 possuem nível TTL (5V), faz-se necessária a utilização de um circuito *buffer* para adequar estes níveis aos admissíveis pelo *driver SKHI 22A*, que são de 15V. O circuito *buffer* que será utilizado é o SN74LS07 da Texas Instruments [24], apresentado na Fig. 2.18.

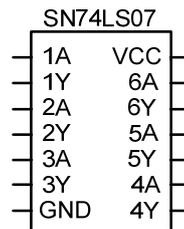


Fig. 2.18 – Circuito *buffer*.

Este integrado possui as saídas em coletor aberto, o que permite o ajuste dos pulsos de $5V$ para $15V$, com a utilização de resistores de *pull-up*.

Os detalhes das ligações deste circuito podem ser vistos no esquemático do Apêndice 3.

H FONTE AUXILIAR

Para alimentação dos *drivers*, circuitos de controle (AmpOp's), microcontrolador e sensores de tensão e corrente, deve-se empregar uma fonte auxiliar com saídas de $+15V$, $-15V$ e $+5V$.

A fonte está dividida em quatro estágios: transformador abaixador, estágio de retificação, estágio de filtragem e regulação da tensão. Um esquemático completo da fonte auxiliar é apresentado pela Fig. 2.19.

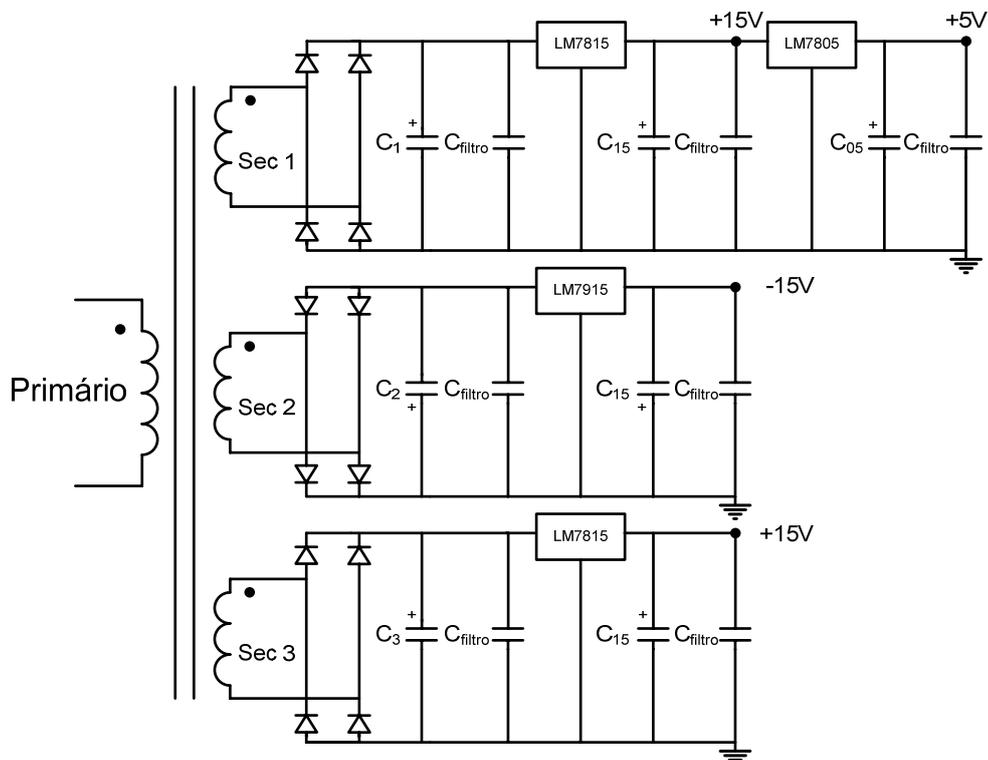


Fig. 2.19 – Fonte auxiliar.

O projeto do transformador de baixa frequência é baseado em [21], e está apresentado no Apêndice 4. Os diodos das pontes retificadoras podem ser da família 1N400x. Os capacitores C_{filtro} são necessários para filtragem de alta frequência, e podem ser cerâmicos/ $100nF/63V$. Para a filtragem de ruídos na tensão de saída dos reguladores, são acrescentados os capacitores C_{15} , eletrolíticos/ $10\mu F/50V$ e o capacitor C_{05} , eletrolítico/ $10\mu F/16V$.

Os capacitores de filtragem da tensão retificada, C_1 , C_2 e C_3 , são calculados de acordo com (2.48).

$$C_{1,2,3} = \frac{I_{\text{carga } 1,2,3}}{2 \cdot f_{\text{rede}} \cdot V_{\text{ond}}} \quad (2.48)$$

Onde: $I_{\text{carga } 1,2,3}$ é a corrente de carga máxima (ver Apêndice 4), f_{rede} é a frequência da tensão de entrada ($60Hz$) e V_{ond} é a ondulação de tensão desejada no capacitor ($2V$).

Assim, utilizando a equação (2.48) e considerando as correntes de carga apresentadas no Apêndice 4, pode-se calcular os capacitores de filtragem, os quais são apresentados por (2.49), (2.50) e (2.51).

$$C_1 = \frac{I_{\text{carga } 1}}{2f_{\text{rede}} \cdot V_{\text{ond}}} = \frac{0.5}{2 \cdot 60 \cdot 2} \cong 2080\mu F \quad (2.49)$$

$$C_2 = \frac{I_{\text{carga } 2}}{2f_{\text{rede}} \cdot V_{\text{ond}}} = \frac{0.25}{2 \cdot 60 \cdot 2} \cong 1040\mu F \quad (2.50)$$

$$C_3 = \frac{I_{\text{carga } 3}}{2f_{\text{rede}} \cdot V_{\text{ond}}} = \frac{0.6}{2 \cdot 60 \cdot 2} \cong 2500\mu F \quad (2.51)$$

Serão utilizados valores comerciais para os capacitores calculados em (2.49), (2.50) e (2.51). Assim: $C_1 = 2200\mu F/35V$, $C_2 = 2200\mu F/35V$ e $C_3 = 3300\mu F/35V$.

Para a etapa de regulação da tensão de saída serão utilizados os reguladores LM7815, LM7915 e LM7805 [22][23], de acordo com a Fig. 2.19, que possuem proteção interna contra elevação de temperatura e curto-circuito.

A potência dissipada em cada regulador pode ser calculada segundo (2.52), considerando o caso em que será aplicada a maior tensão sobre os mesmos (por simulação = $30V$), e a corrente de carga que o mesmo estará submetido.

$$P_{regulador} = V_{regulador} \cdot I_{carga} \quad (2.52)$$

Assim, através de (2.52), calcula-se o valor da potência dissipada em cada regulador.

$$\text{Para a saída de } +15V: P_{7815} = (30 - 15) \cdot 0.5 = 7.5W ;$$

$$\text{Para a saída de } -15V: P_{7915} = (30 - 15) \cdot 0.25 = 3.75W ;$$

$$\text{Para a saída de } +5V: P_{7805} = (15 - 5) \cdot 0.25 = 2.5W ;$$

$$\text{Para outra saída de } +15V \text{ (driver): } P_{7815} = (30 - 15) \cdot 0.6 = 9W .$$

Os dissipadores podem ser calculados de acordo com (2.53), considerando a temperatura ambiente (T_a) de $40^\circ C$, a temperatura máxima de junção (T_j) de $120^\circ C$ e as resistências entre junção e cápsula (R_{jc}) e entre cápsula e dissipador (R_{cd}), de $4^\circ C/W$ e $1^\circ C/W$, respectivamente.

$$R_{da} = \frac{T_j - T_a}{P_{Dissipada}} - R_{jc} - R_{cd} \quad (2.53)$$

Assim, segundo (2.53) têm-se:

$$\text{Para a saída de } +15V: R_{da} = \frac{120 - 40}{7.5} - 4 - 1 = 5.7^\circ C/W ;$$

$$\text{Para a saída de } -15V: R_{da} = \frac{120 - 40}{3.75} - 4 - 1 = 16.3^\circ C/W ;$$

$$\text{Para a saída de } +5V: R_{da} = \frac{120 - 40}{2.5} - 4 - 1 = 27^\circ C/W ;$$

$$\text{Para outra saída de } +15V \text{ (driver): } R_{da} = \frac{120 - 40}{9} - 4 - 1 = 3.9^\circ C/W .$$

Para as saídas de $-15V$ e $+5V$ poderão ser utilizados os dissipadores SK104 (resistência térmica de $\sim 11^\circ C/W$). Contudo, como os reguladores não estarão dissipando potência máxima, para as saídas de $+15V$ poderão ser utilizados dissipadores SK129 (resistência térmica de $\sim 6.5^\circ C/W$).

Um esquemático completo de ligação dos circuitos comentados nesta seção é apresentado no Apêndice 3, juntamente com uma lista de componentes para implementação prática de toda estrutura.

2.4 CONCLUSÃO

O objetivo deste capítulo foi calcular os componentes passivos do FAP (capacitor e indutor), bem como projetar os circuitos auxiliares que desempenham funções indispensáveis para a implementação prática da estrutura, tais como: sensores, condicionador de sinal, circuito de partida e fonte auxiliar.

Uma metodologia de projeto das malhas de controle de corrente e tensão foi também apresentada, para o correto dimensionamento dos compensadores envolvidos.

Para ilustrar as frequências de *pólos*, *zeros*, e de cruzamento, bem como calcular a margem de fase das funções de transferência de laço aberto de corrente e tensão, foram traçados os diagramas de Bode, comprovando assim a metodologia de projeto apresentada.

Finalizado este capítulo, pode-se agora implementar o circuito em um simulador para evidenciar a teoria apresentada através da análise dos resultados de simulação.

CAPÍTULO 3

Resultados de Simulação, Elementos Ativos e Microcontrolador

3.1 INTRODUÇÃO

Neste capítulo serão apresentados os resultados de simulação do filtro ativo paralelo utilizado para correção do conteúdo harmônico de corrente de uma carga não-linear (retificador com filtro capacitivo) de $5kW$.

Será feita também uma análise dos níveis de corrente e tensão (esforços), definindo assim as características que os semicondutores devem possuir para implementação prática do projeto.

Alguns detalhes sobre o microcontrolador que será utilizado também serão apresentados, bem como os diagramas de bloco contendo o resumo das funções do PIC durante as etapas de inicialização e regime permanente da estrutura.

3.2 RESULTADOS DE SIMULAÇÃO

Para simulação dos estágios de potência e controle atuando conjuntamente, foi utilizado o *software* PSIM (versão 6.0), que se mostrou eficiente, por sua velocidade de simulação, para uma análise qualitativa e quantitativa de toda estrutura em funcionamento. Vale lembrar que as formas de onda que serão apresentadas foram obtidas considerando o circuito ideal e a rede operando em condições normais ($V_{redef} = 220V$).

A simbologia utilizada para os sensores de corrente e tensão não está de acordo com a apresentada na seção 2.3.3A, devido às limitações do *software*. Contudo, os ganhos utilizados para os sensores, bem como os componentes das malhas de controle e do circuito *soft-start* são os mesmos definidos ou calculados no capítulo 2.

A corrente de referência senoidal é obtida através de uma fonte de tensão senoidal ideal, considerando o valor de pico calculado na seção 2.3.2B.

O diagrama contendo a fonte de alimentação (rede), a carga não-linear e o FAP com suas respectivas malhas de controle é apresentado na Fig. 3.1.

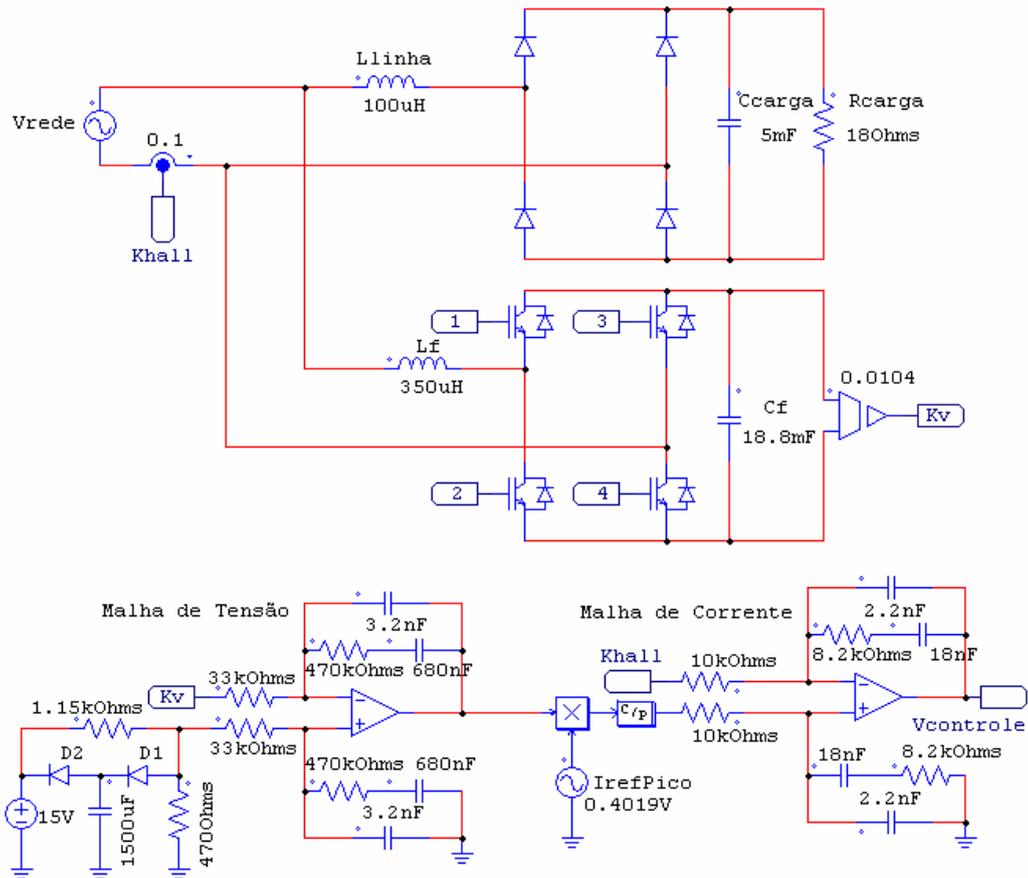


Fig. 3.1 – Esquemático do circuito completo.

O circuito da Fig. 3.2 foi utilizado para simular o modulador *PWM* a três níveis, comentado na seção 1.4. Este circuito fornece os pulsos de comando para os interruptores do FAP e será implementado de forma digital com o PIC18F4331.

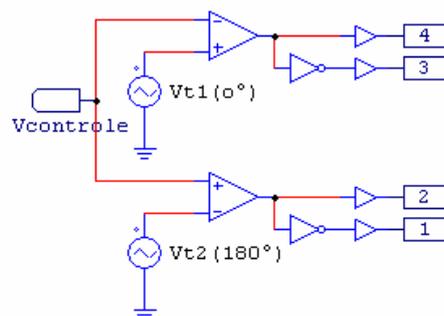


Fig. 3.2 – Modulador.

O processo de carga do capacitor de barramento do FAP é apresentado na Fig. 3.3. Nota-se que durante o primeiro estágio, o pico da corrente no indutor do filtro é limitado pelo resistor de limitação da corrente de pré-carga, e a tensão evolui de zero a aproximadamente 300V. O início do segundo estágio também é caracterizado por um pico elevado de corrente, que ocorre quando o resistor R_{inrush} é curto-circuitado.

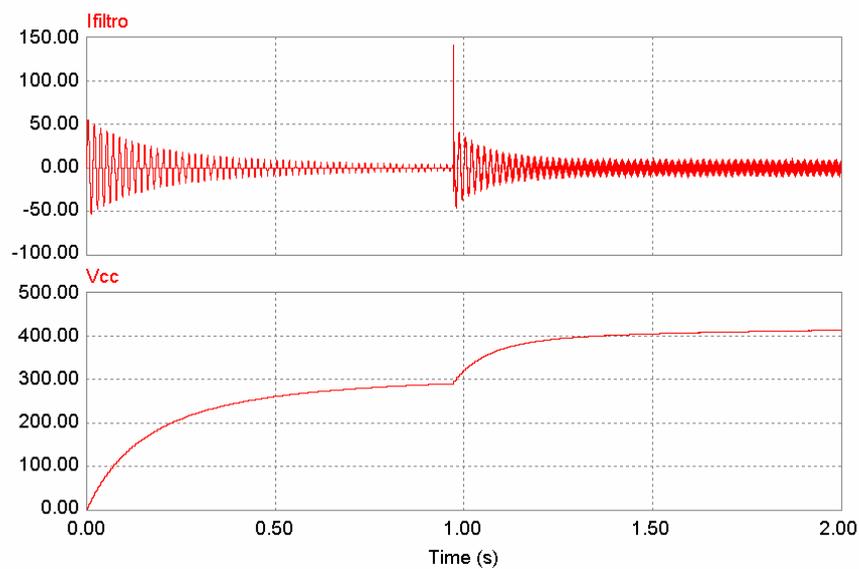


Fig. 3.3 – Processo de partida do FAP.

Como o circuito do primeiro estágio de partida (R_{inrush} e contator) não é utilizado durante a operação do FAP em regime permanente, não foram apresentados detalhes na Fig. 3.1. Vale lembrar também que o processo de inicialização ilustrado na Fig. 3.3 não ocorre com a carga conectada ao ponto de conexão comum, apenas o filtro e a rede de alimentação.

Na Fig. 3.4 têm-se a tensão da rede e a corrente da carga proposta para correção do conteúdo harmônico de corrente. Nota-se que a corrente está multiplicada por dois para melhor visualização das duas formas de onda.

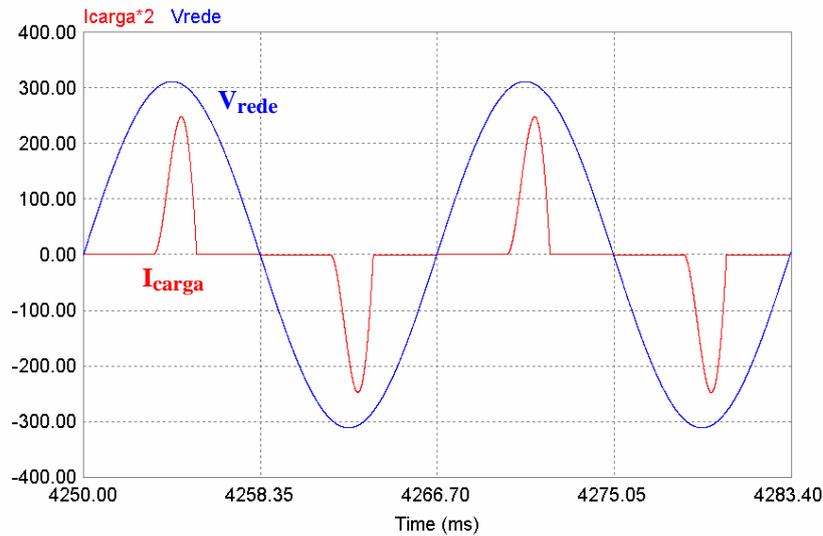


Fig. 3.4 – Corrente de carga e tensão da rede.

A corrente no indutor do filtro ativo, cujo valor também está multiplicado por dois, pode ser vista na figura Fig. 3.5.

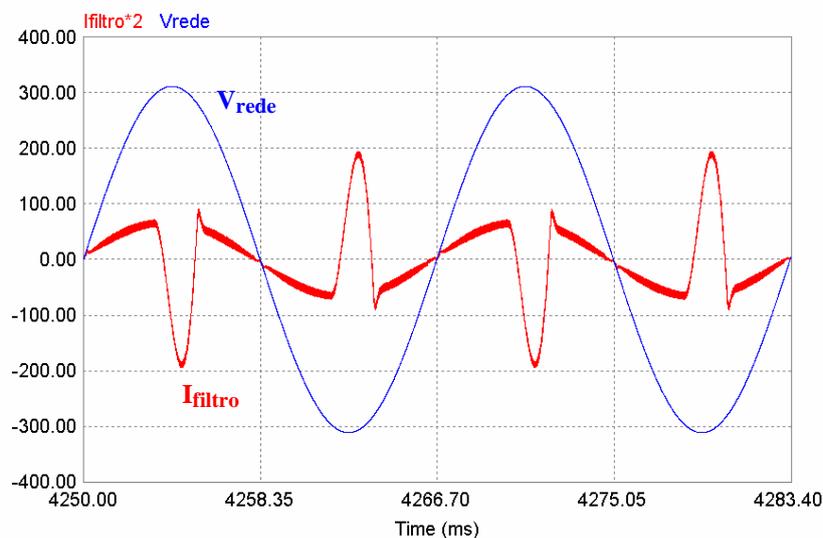


Fig. 3.5 – Corrente no indutor do filtro e tensão da rede.

Para melhor visualização das etapas de correção do filtro, foram plotadas juntas as formas de onda da corrente na carga e no filtro, como pode ser visto na Fig. 3.6. O filtro fornece uma corrente que é a diferença entre uma senóide (corrente de referência) e a corrente de carga (elevado conteúdo harmônico), fazendo com que, desta forma, a rede forneça apenas uma corrente senoidal em fase com a tensão de entrada.

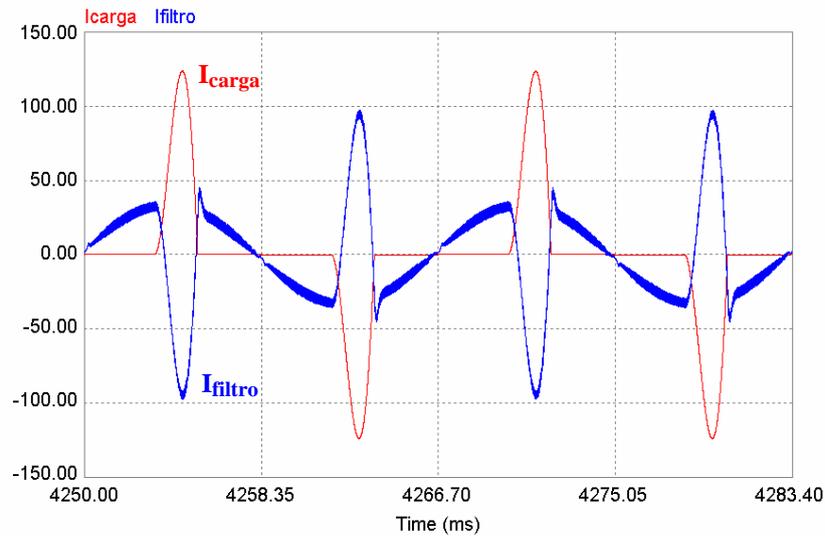


Fig. 3.6 – Corrente na carga e no filtro.

A Fig. 3.7 apresenta a corrente (devidamente escalonada) e a tensão da rede de alimentação. É possível constatar a eficiente atuação do filtro, isto porque a corrente de entrada apresenta-se de forma senoidal e em fase com a tensão de alimentação. Assim, para a rede, o conjunto carga mais FAP torna-se equivalente a um resistor, representando uma carga com baixa distorção harmônica de corrente e consequentemente alto fator de potência. A pequena distorção presente nesta corrente será abordada e devidamente comentada na seção 4.3.

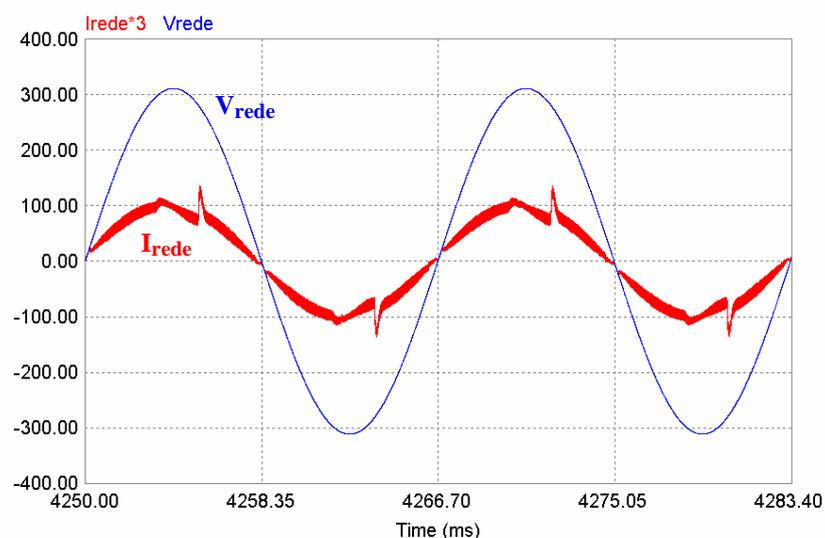


Fig. 3.7 – Tensão e corrente da rede.

O espectro harmônico da corrente de entrada para esta situação, juntamente com a taxa de distorção harmônica da corrente (TDHi) e o fator de potência (FP) é apresentado na Fig. 3.8. Nota-se que o eixo vertical do gráfico expressa a porcentagem das harmônicas em relação à fundamental.

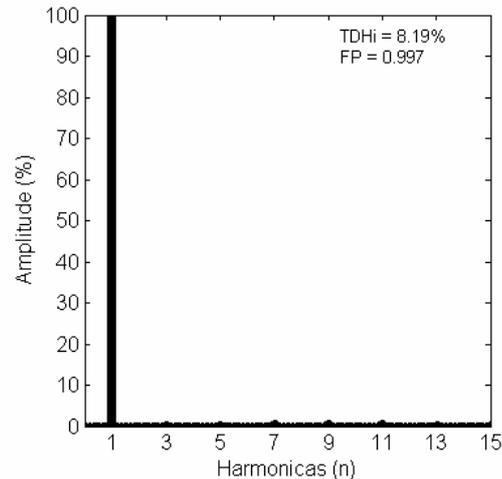


Fig. 3.8 – Espectro harmônico da corrente I_{rede} (com o filtro).

É importante ressaltar que apesar de o gráfico da Fig. 3.8 não apresentar toda a faixa de frequência na qual a corrente foi analisada (até $3.6kHz$ – 60^a harmônica), o cálculo da TDHi e do FP levam em consideração toda esta faixa.

Para que se possa avaliar e comparar a distorção harmônica da corrente sem correção (seção 1.1) com a distorção da corrente corrigida, foi traçado o gráfico da Fig. 3.9.

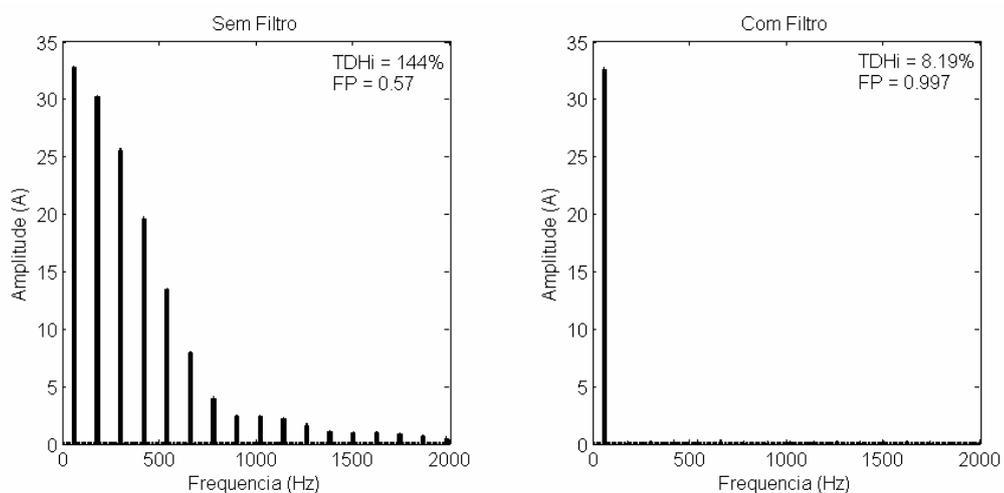


Fig. 3.9 – Comparação do espectro harmônico da corrente I_{rede} .

Nota-se que o FAP baixou a TDHi para os níveis de interesse para o projeto ($\leq 10\%$), o que implicou no elevado fator de potência do conjunto, visto que este se comporta como uma resistência para a fonte de alimentação.

A tensão V_{ab} que caracteriza a modulação a três níveis empregada para o controle do filtro é apresentada na Fig. 3.10, juntamente com a tensão no banco de capacitores do FAP (tensão de barramento).

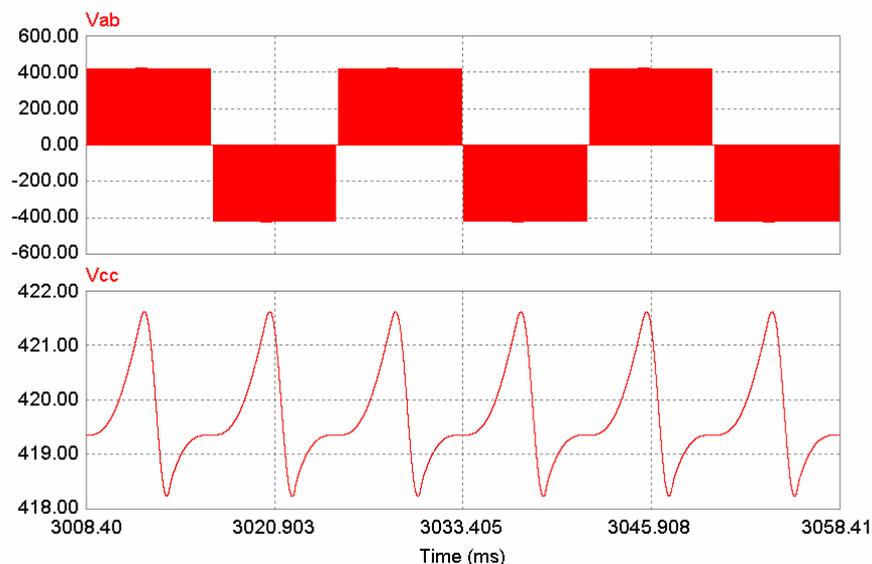


Fig. 3.10 – Tensão V_{ab} e no barramento.

Nota-se que a tensão no barramento apresenta uma componente em 120Hz , porém sua amplitude é bastante atenuada ($\Delta_{V_{CC}} \cong 0.7\%$) devido à capacitância total utilizada, que apresentou um valor de aproximadamente sete vezes o calculado na seção 2.3.1B. Isto foi necessário devido aos níveis de corrente que circulam por estes capacitores, conforme já comentado.

Esta ondulação, característica de retificadores de onda completa, não pode ser corrigida pela malha de controle de tensão devido à baixa frequência de cruzamento desta malha, necessária para o desacoplamento com a malha de corrente ($f_c \ll 120\text{Hz}$).

As formas de onda geradas pelo circuito da Fig. 3.2 são apresentadas na Fig. 3.11.

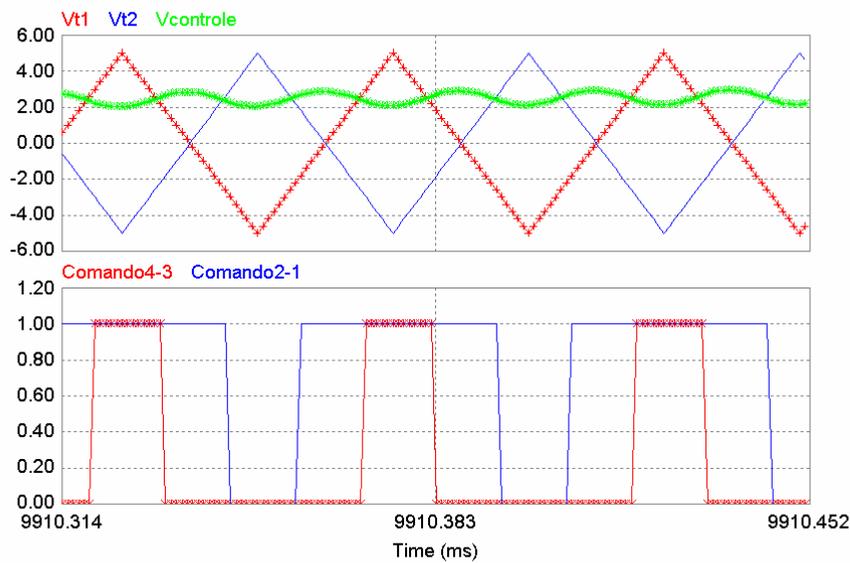


Fig. 3.11 – Geração dos pulsos de comando dos interruptores.

O sinal de controle proveniente da malha de corrente é comparado com duas formas de onda triangulares, gerando os pulsos de comando para os braços do FAP. O Comando4-3 habilita o interruptor 4 quando em nível alto, e o interruptor 3 quando em nível baixo. O mesmo acontece com o Comando2-1, habilitando os interruptores 2 e 1, respectivamente.

3.2.1 RESULTADOS PARA TRANSITÓRIOS DE CARGA

Para analisar a resposta dinâmica das malhas de controle do filtro ativo, foram feitas perturbações de $\pm 50\%$ e $\pm 100\%$ na carga que está sendo corrigida. Os resultados são apresentados na seqüência.

A Fig. 3.12 apresenta o comportamento da corrente de rede e da tensão de barramento para um aumento de carga de 50%. Nota-se que o filtro estava corrigindo uma carga com metade da potência nominal ($2.5kW$) quando ocorre um degrau em aproximadamente 2.2 segundos, passando então a corrigir a carga total ($5kW$).

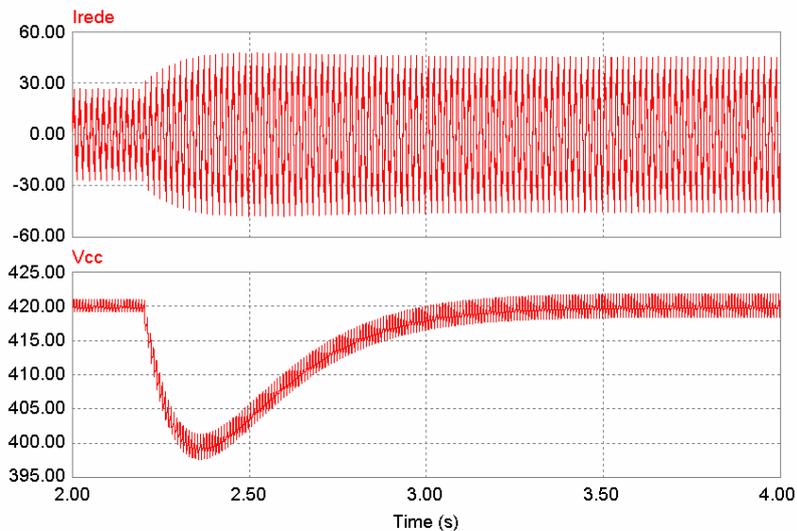


Fig. 3.12 – Transitório para o aumento de carga (50%).

Na Fig. 3.13 pode-se observar também o comportamento da corrente de rede e da tensão de barramento para uma diminuição de carga de 50%. O FAP está corrigindo a carga nominal quando ocorre uma diminuição instantânea de 50%.

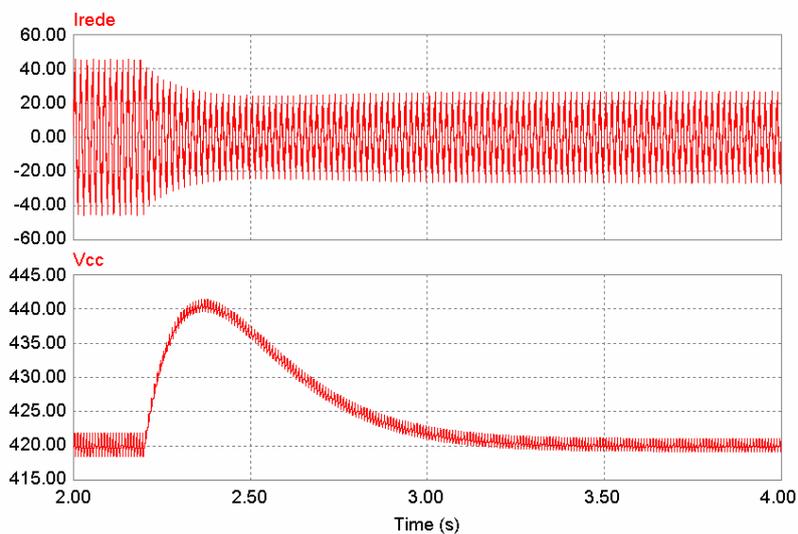


Fig. 3.13 – Transitório para a diminuição de carga (50%).

Um detalhe do momento em que ocorre a diminuição de carga pode ser visto na Fig. 3.14. Percebe-se que devido à velocidade da malha de controle de corrente, esta não se altera em formato e fase, apenas em amplitude, que é imposta pela corrente de carga. Já a

tensão de barramento apresenta um *overshoot* e depois de aproximadamente 1 segundo volta ao valor nominal de operação.

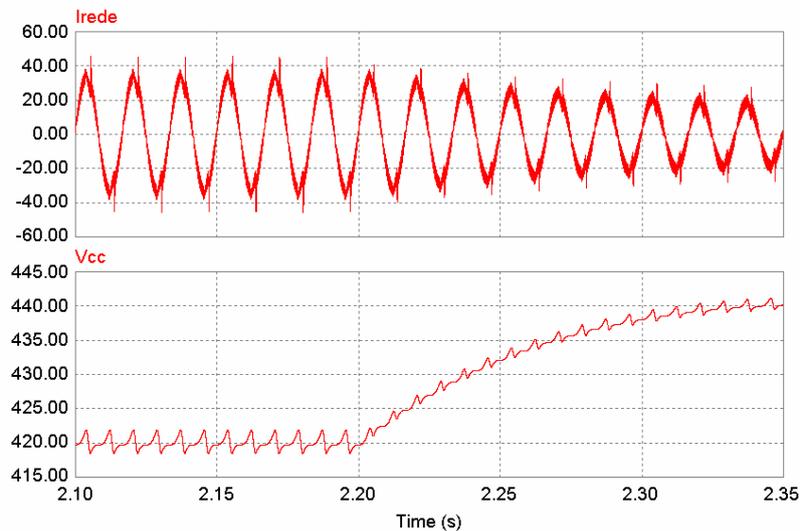


Fig. 3.14 – Detalhe para o transitório da diminuição de carga (50%).

Para se analisar o valor de pico da tensão nos capacitores de barramento (*overshoot*) para um desligamento total da carga, foi plotado o gráfico da Fig. 3.15.

Conforme comentado na seção 2.3.2B, a velocidade da malha de controle de tensão definirá a amplitude da sobretensão no barramento, quando ocorrer uma diminuição instantânea de carga. Quanto maior a frequência de cruzamento, mais rápida será a resposta do controle a perturbações de carga, e assim sendo, menor será a sobretensão do barramento. A Fig. 3.15 apresenta o comportamento desta tensão para um desligamento total de carga.

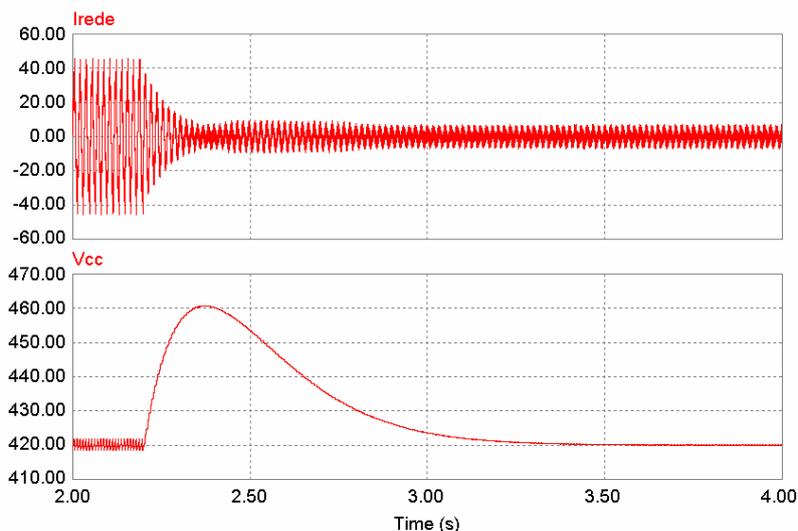


Fig. 3.15 – Transitório para a diminuição de carga (100%).

Nota-se pela Fig. 3.15 que durante um possível degrau de 100% de carga (caso mais crítico), a tensão de barramento chega a aproximadamente 460V. Com esta análise conclui-se que podem ser utilizados capacitores de 450V para a construção do banco, tendo em vista as tolerâncias de tensão que são atribuídas para alguns (10%). Estes capacitores tornam-se atraentes devido à disponibilidade no mercado e ao preço, quando comparados com capacitores de 500V, por exemplo.

3.3 ELEMENTOS ATIVOS DO FAP

Para o dimensionamento dos elementos ativos do filtro, interruptores e diodos, uma análise das correntes e das tensões envolvidas na estrutura faz-se necessária.

A Tabela 3.1 apresenta os principais valores de corrente e tensão, necessários para o dimensionamento dos interruptores, diodos e capacitor do filtro. Estes valores foram obtidos através de simulação, considerando o caso em que a tensão de rede apresenta o menor valor ($V_{redeef} = 187V$), o que implica em maiores esforços de corrente.

| Grandezas | Valor eficaz | Valor de pico | Valor médio |
|-----------------------------------|--------------|---------------|-------------|
| Corrente da rede (I_{rede}) | 28A | 38A | – |
| Corrente de carga (I_{carga}) | 46A | 142A | – |

| | | | |
|---|-----|------|----|
| Corrente no indutor do filtro (I_{L_f}) | 38A | 105A | – |
| Corrente no capacitor do filtro (I_{C_f}) | 28A | 105A | – |
| Corrente no diodo (I_D) | 17A | 105A | 7A |
| Corrente no interruptor (I_S) | 21A | 105A | 7A |
| Tensão reversa no diodo (V_D) | – | 420V | – |
| Tensão no interruptor (V_S) | – | 420V | – |

Tabela 3.1 – Esforços de tensão e corrente.

Durante o projeto dos interruptores e diodos da ponte completa do inversor de tensão, optou-se pelo uso de um conjunto inversor fornecido pela *Semikron*. Este conjunto é composto pelos capacitores de barramento, pelos *drivers* de comando dos interruptores e dois módulos *SKM 100GB063D* da Semikron, que formam os dois braços da ponte completa do FAP. Um único dissipador foi utilizado para afixar todos estes componentes, cujas características são apresentadas na seqüência.

3.3.1 MÓDULO *SKM 100GB063D*

Este módulo é composto por dois IGBTs com diodos em antiparalelo, como mostra a Fig. 3.16.

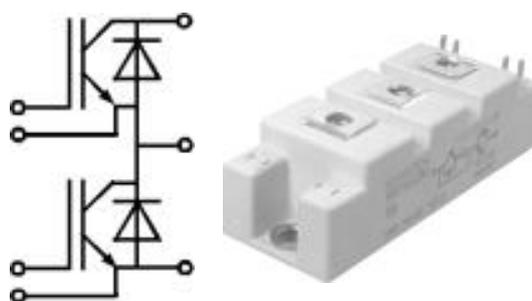


Fig. 3.16 – Módulo *SKM 100GB063D*.

As características de corrente e tensão relacionadas a este módulo conforme [12] são apresentadas pela Tabela 3.2. Nota-se que os valores de corrente e tensão suportáveis pelos interruptores e diodos são superiores aos especificados pela Tabela 3.1. Isto justifica a escolha deste módulo, que aumenta a margem de segurança necessária durante a fase de experimentação de um projeto.

| Especificações para o IGBT | Condições | Valor |
|------------------------------------|-------------------|-------------|
| Corrente de pico repetitivo | | 200A |
| Corrente contínua | T(°C) = 25° (70°) | 130A (100A) |
| Tensão | | 600V |
| Tempo de subida (T _R) | | 40ns |
| Tempo de descida (T _F) | | 35ns |
| Especificações para o Diodo | Condições | Valor |
| Corrente de pico repetitivo | | 200A |
| Corrente contínua | T(°C) = 25° (80°) | 100A (75A) |
| Tensão reversa | | 600V |

Tabela 3.2 – Características do módulo SKM 100GB063D.

3.3.2 DRIVER

O *driver* é o dispositivo responsável por fornecer os pulsos de comando aos interruptores dos braços da ponte completa. Nas estruturas em ponte completa estes pulsos (no caso, tensão entre *gate* e emissor) devem ser isolados, devido ao fato de alguns interruptores não apresentarem o ponto emissor em comum.

O *driver* fornecido pela Semikron e que será utilizado no inversor é o SKHI 22A, apresentado na Fig. 3.17.



Fig. 3.17 – Driver SKHI 22A.

Este *driver* possui algumas características importantes para a proteção e o eficiente funcionamento da estrutura, a saber:

- Proteção de curto circuito através do monitoramento da tensão coletor-emissor (V_{CE});
- Isolamento por transformadores;
- *Driver* duplo para módulos IGBT em meia ponte;
- Proteção contra subtensão ($13V$);
- Proteção contra curto de braço;
- Geração de tempo morto.

3.3.3 CAPACITOR DO BARRAMENTO

De acordo com a Tabela 3.1, devido aos níveis de corrente que circularão pelo capacitor, serão utilizados quatro capacitores em paralelo da série “B43586” (B43586-S6478-M1) de $4700\mu F$ cada, totalizando $18800\mu F$ de capacitância. As características de cada capacitor e do banco completo estão apresentadas na Tabela 3.3.

| Especificações para cada capacitor | Condições | Valor |
|--|-------------|---------|
| Tensão máxima de operação | | 500V |
| Corrente eficaz máxima | 100Hz, 85°C | 12A |
| Corrente de pico máxima | 100Hz, 40°C | 35A |
| Resistência série equivalente (RSE) | 100Hz, 20°C | 0.043Ω |
| Capacitância | 100Hz, 20°C | 4700μF |
| Especificações para o banco de capacitores | Condições | Valor |
| Tensão máxima de operação | | 500V |
| Corrente eficaz máxima | 100Hz, 85°C | 48A |
| Corrente de pico máxima | 100Hz, 40°C | 140A |
| Resistência série equivalente (RSE) | 100Hz, 20°C | 0.01Ω |
| Capacitância | 100Hz, 20°C | 18800μF |

Tabela 3.3 – Características de cada capacitor e do banco completo.

De acordo com a Tabela 3.3, o valor de corrente suportável pela associação dos capacitores está acima do valor apresentado na Tabela 3.1.

3.4 MICROCONTROLADOR

A utilização de microcontroladores no desenvolvimento de projetos nas mais diversas áreas – engenharia elétrica, automação industrial, biomédica, automobilística, agrícola, etc. – vem crescendo nos últimos anos. Estima-se que, em 2010, cada pessoa se depare com 100 processadores e/ou microcontroladores por dia [25].

A aplicação de microcontroladores a conversores estáticos vem se tornando cada vez mais comum devido à facilidade de programação e reprogramação, bem como as inúmeras formas de modulação que se pode aplicar em um conversor utilizando este recurso. Além do controle e modulação, os processos de inicialização e supervisão também podem ser comandados pelo microcontrolador.

A decisão de se implementar um modulador digital surgiu com o intuito de reduzir a quantidade de circuitos analógicos do projeto, aumentando a confiabilidade e diminuindo a complexidade para implementação prática.

Os critérios que influenciaram na escolha do microcontrolador PIC18F4331 da Microchip [13] para realização das funções citadas estão listados como segue:

- Módulo *PWM* avançado;
- Conversor A/D de alta velocidade (até $200kSa/seg$) e resolução (10bits) em comparação aos da família 16F;
- Facilidade de programação (arquitetura RISC – *Reduced Instruction Set Code*);
- Robustez;
- Preço;
- Disponibilidade no laboratório.

A Fig. 3.18 ilustra as principais conexões entre o PIC e o filtro ativo paralelo.

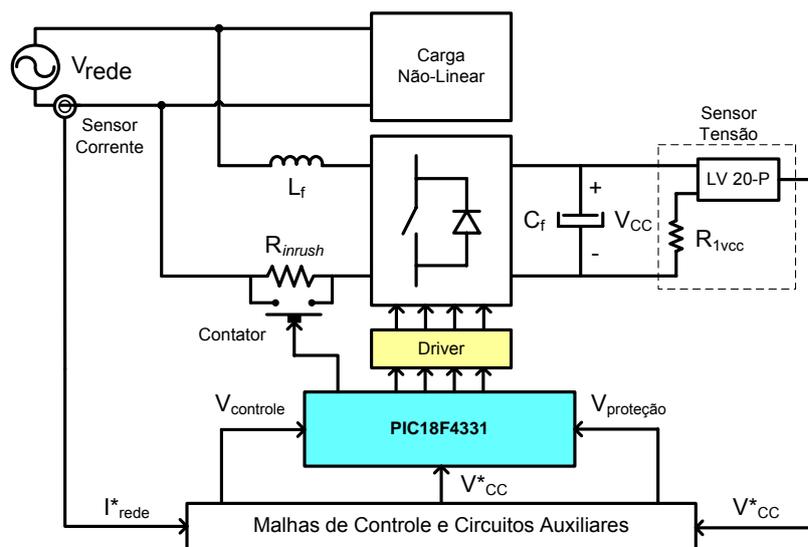


Fig. 3.18 – Conexões entre o PIC e o FAP.

A amostra da tensão de barramento (V_{CC}^*) e a saída que aciona o contator do resistor de limitação da corrente de pré-carga (R_{inrush}) são utilizadas apenas na inicialização da estrutura. Já os sinais de controle e proteção são periodicamente monitorados durante a operação da estrutura em malha fechada (regime permanente).

Como o domínio pleno do microcontrolador utilizado não está caracterizado como um dos principais objetivos do trabalho, não serão apresentados maiores detalhes sobre o funcionamento dos periféricos do microcontrolador (módulo *PWM*, conversor *A/D*, etc.). Será abordado então diretamente o algoritmo de programação que deverá ser implementado.

Durante o processo de inicialização, a tensão de barramento é monitorada através de um conversor *A/D* (*A/D* 1) para que o resistor de limitação da corrente de pré-carga seja curto-circuitado quando esta alcançar $\sim 300V$. A partir deste ponto, a partida entra em um segundo estágio, o qual habilita uma nova entrada analógica (*A/D* 2) e libera os pulsos de comando para os interruptores, elevando a tensão de barramento para o ponto de operação ($420V$). Esta nova entrada *A/D* 2 fará a leitura do sinal de controle ($V_{controle}$) proveniente do circuito condicionador de sinal. A Fig. 3.19 ilustra o diagrama de blocos que representa a inicialização do FAP.

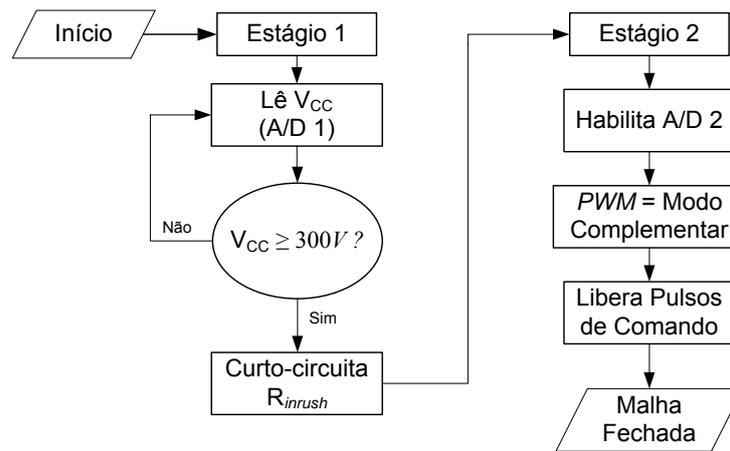


Fig. 3.19 – Fluxograma para partida do FAP.

Finalizados os dois estágios descritos, o programa entrará em malha fechada, a qual controlará o FAP em regime permanente. A principal função deste trecho do programa será a leitura do sinal de controle via conversor A/D 2, bem como o tratamento do mesmo para obtenção dos pulsos de comando dos interruptores do filtro ativo. O monitoramento indireto da tensão de barramento também será realizado durante esta etapa do programa, para garantir que não haja sobretensão nos respectivos capacitores.

Um fluxograma com as principais funções que compõem este bloco é apresentado na Fig. 3.20.

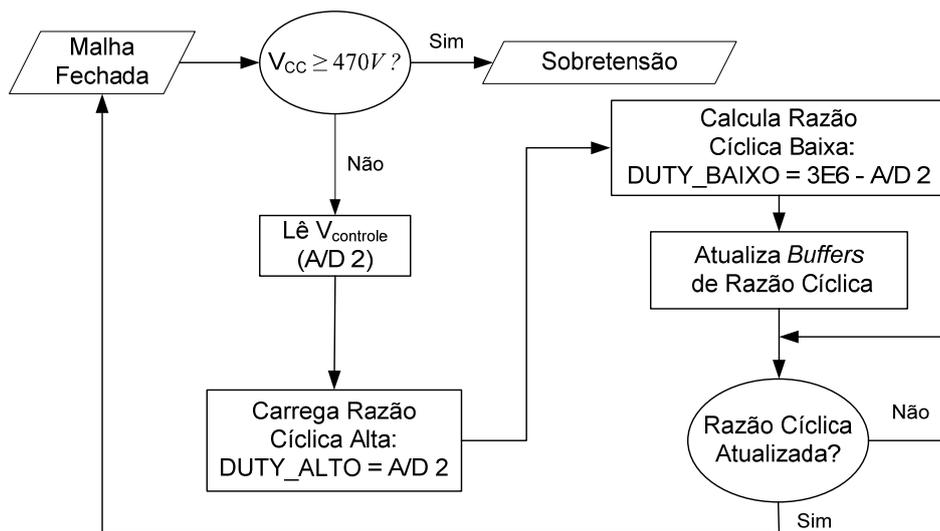


Fig. 3.20 – Fluxograma para operação do FAP em regime permanente.

De acordo com a Fig. 3.20, a tensão de barramento é periodicamente testada após cada atualização da razão cíclica. Se houver uma sobretensão, o programa é desviado para

uma outra rotina que inibe os pulsos de comando do FAP e acende os *leds* de sinalização da placa de controle. Neste caso, a estrutura deverá ser inicializada novamente.

O programa fonte (em *Assembly*) com todos os processos comentados nesta seção encontra-se no Apêndice 6.

3.5 CONCLUSÃO

Este capítulo tornou-se de extrema importância para todo trabalho, visto que apresentou os resultados de simulação que confirmaram toda a teoria apresentada nos capítulos anteriores. Além disso, analisando a tensão de barramento percebeu-se que esta apresentou uma ondulação de 0.7%, e não 10% conforme projetado. Esta pequena ondulação tornou-se consequência do aumento da capacitância do barramento, devido ao paralelismo de capacitores necessário para o aumento da capacidade de condução de corrente.

Foram analisados também os esforços nos semicondutores da ponte completa, através de uma simulação considerando a tensão da rede operando com tensão mínima ($V_{redef} = 187V$). Para esta tensão, os níveis de corrente que circulam pelo FAP são superiores aos níveis para tensão nominal de 220V. A análise para $V_{redef} = 253V$ não foi necessária, tendo em vista que o maior esforço de tensão sobre os interruptores e diodos é definido pela tensão de barramento ($V_{CC} = 420V$).

Alguns detalhes sobre o *driver* que será utilizado para o acionamento dos interruptores foram também apresentados, bem como as principais características dos capacitores que formarão o banco capacitivo para o barramento.

Com a comprovação teórica (simulação), o dimensionamento dos circuitos auxiliares e a programação do microcontrolador, pode-se agora partir para implementação da estrutura em bancada.

CAPÍTULO 4

Resultados Experimentais

4.1 INTRODUÇÃO

Para comprovação prática de toda a teoria apresentada nos capítulos antecedentes, foi implementado um protótipo de $8kVA$, cujos resultados serão apresentados e comentados na seqüência.

As aquisições das principais formas de onda foram feitas com o osciloscópio digital TDS5034B ($350MHz - 5GSa/seg$) da Tektronix, considerando a rede operando em condições normais ($V_{redef} = 220V$) e o filtro corrigindo a carga nominal ($P_{carga} = 5kW$).

4.2 FOTOS DO PROTÓTIPO

O protótipo implementado em bancada pode ser visualizado nas duas fotos apresentadas na Fig. 4.1.

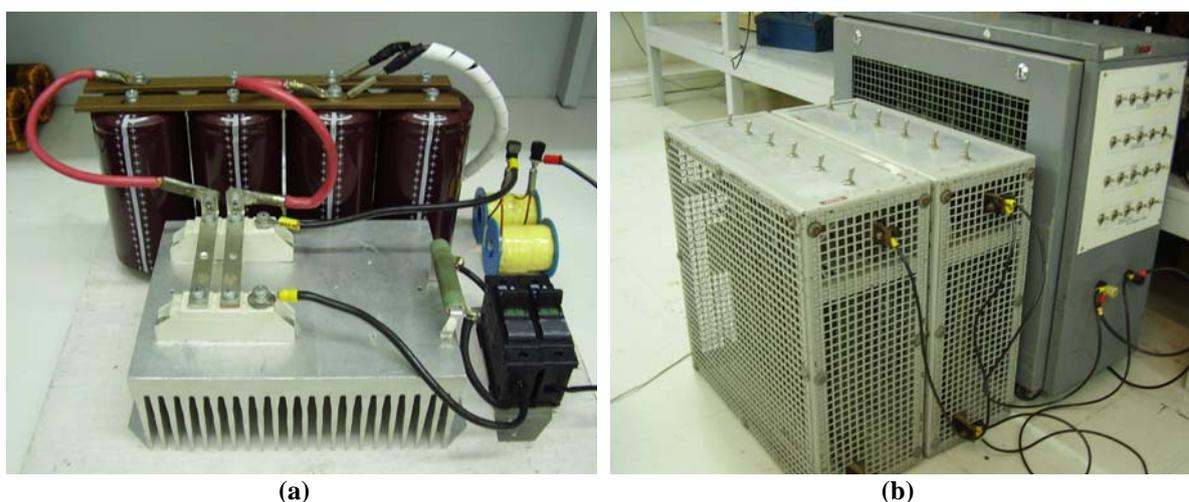


(a) (b)
Fig. 4.1 – Fotos do protótipo implementado em bancada.

Na Fig. 4.1 (a), tem-se uma visão geral de toda estrutura, contemplando a placa de controle, os *drivers*, o circuito de limitação da corrente de pré-carga (contator e R_{inrush}) e o

fusível ultra-rápido. Já a Fig. 4.1 (b) apresenta um maior detalhe do barramento, da placa de potência, do indutor de filtragem (L_f) e da fonte auxiliar.

A carga que deverá ser corrigida também foi implementada em bancada e as fotos são apresentadas pela Fig. 4.2.



(a) (b)
Fig. 4.2 – Fotos da carga implementada em bancada.

Na Fig. 4.2 (a) têm-se o banco de capacitores, a indutância de linha, a ponte retificadora a diodos (afixada em um dissipador) e um circuito para limitação da corrente de pré-carga, composto por um resistor e dois disjuntores. Na Fig. 4.2 (b) tem-se um banco de resistores que fornecerá a resistência nominal de $\sim 18\Omega/5kW$.

O *layout* da placa de controle é apresentado na Fig. 4.3. Nos desenhos (a) e (b) têm-se as conexões inferiores (*bottom*) e superiores (*top*), respectivamente.

Para confecção do *layout* da placa de circuito impresso foi utilizado o *software* P-CAD (versão 2004), mostrando-se bastante didático e eficiente.

Vale lembrar que o *layout* foi construído considerando alguns elementos de função didática, tais como: *leds*, *push-buttons* e potenciômetros de precisão substituindo os resistores de medida para os sensores de corrente e tensão, os resistores R_{ref1} e R_{ref2} do circuito comparador de proteção e o resistor R_{d1} do circuito *soft-start*. As chaves *push-buttons* foram necessárias durante a fase inicial de testes para o correto ajuste e domínio do microcontrolador, não apresentando, no estágio atual, função alguma.

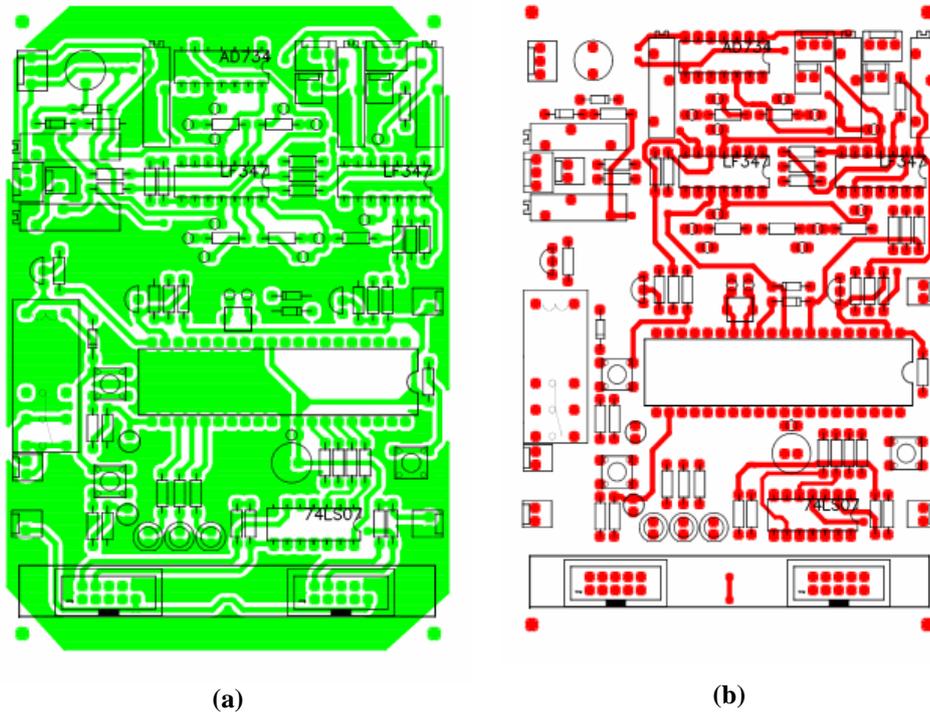


Fig. 4.3 – *Layout* da placa de controle: (a) conexões inferiores e (b) conexões superiores.

Uma foto da placa de controle montada, com todos os circuitos integrados e componentes pertinentes ao projeto pode ser vista na Fig. 4.4. As dimensões para esta placa são de $8.3\text{cm} \times 12.1\text{cm}$.

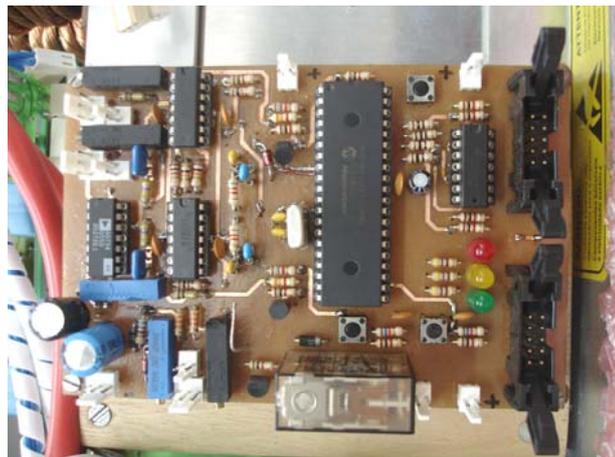


Fig. 4.4 – Foto da placa de controle.

4.3 RESULTADOS EXPERIMENTAIS

A carga da Fig. 4.2 foi implementada com as características encontradas na seção 1.1. Contudo, devido aos níveis de corrente solicitados pela mesma, foi necessária uma associação em paralelo de capacitores, resultando no aumento da sua capacitância total. Assim, foram montados dois bancos de capacitores, de acordo com a seção 3.3.3: um para o filtro e outro para a carga. Este aumento contribuiu para a alteração do fator de crista esperado (~ 3), o que foi solucionado com a diminuição da indutância de linha também calculada. A Fig. 4.5 apresenta o circuito da carga que foi implementada.

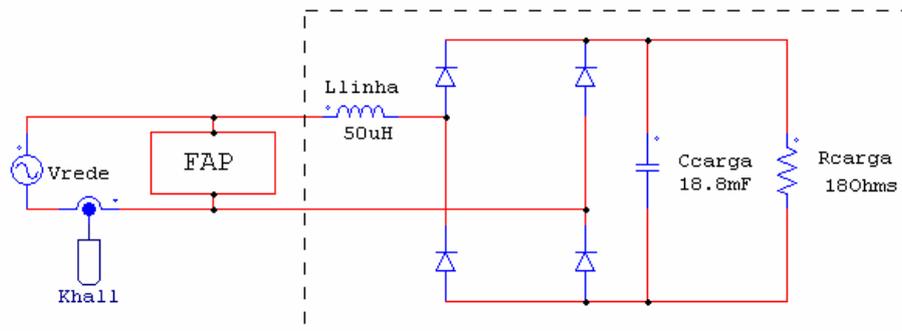


Fig. 4.5 – Circuito da carga implementada em bancada.

Inicialmente é apresentado o processo de inicialização do filtro ativo, com os dois estágios de carga do capacitor de barramento: o primeiro para a carga do capacitor com a tensão da rede ($\sim 300V$) e o segundo para elevação desta tensão ao nível nominal de operação ($420V$). Estas duas etapas podem ser visualizadas na Fig. 4.6.

Durante o primeiro estágio, o pico de corrente é definido pelo resistor de limitação da corrente de pré-carga (R_{inrush}), e diminui à medida que o capacitor de barramento se carrega. O início do segundo estágio também é caracterizado por alguns picos de corrente elevados, que ocorrem quando o resistor R_{inrush} é curto-circuitado.

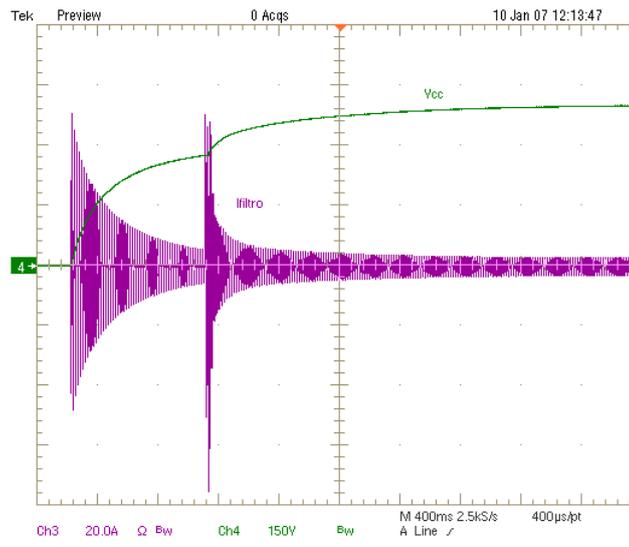


Fig. 4.6 – Processo de inicialização do FAP (escalas: $V_{CC} = 150V/div$; $I_{filtro} = 20A/div$).

A tensão da rede, juntamente com a corrente de carga que se deseja corrigir é apresentada na Fig. 4.7. Com os valores das correntes de pico e eficaz apresentados em uma legenda logo abaixo das formas de onda, observa-se o fator de crista desejado para correção (~ 3). A pequena distorção presente na tensão da rede deve-se à elevada derivada da corrente de carga, fato este que dificulta a ação de controle, comentado posteriormente.

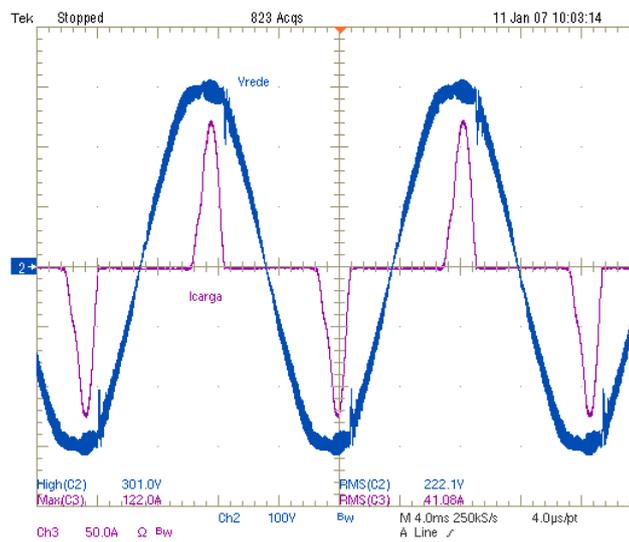


Fig. 4.7 – Tensão de rede e corrente de carga (escalas: $V_{rede} = 100V/div$; $I_{carga} = 50A/div$).

A Fig. 4.8 apresenta a tensão da rede juntamente com a corrente no indutor do filtro. A semelhança com os resultados de simulação comprova o correto funcionamento da estrutura implementada em bancada.

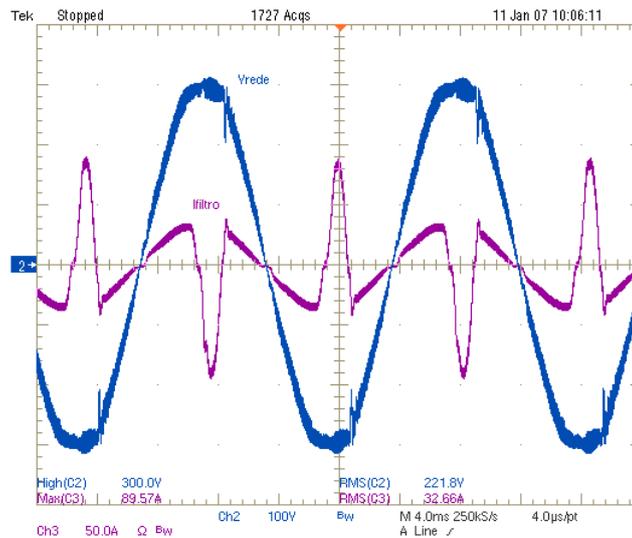


Fig. 4.8 – Tensão de rede e corrente do filtro (escalas: $V_{rede} = 100V/div$; $I_{filtro} = 50A/div$).

As correntes do filtro e de carga foram plotadas juntas na Fig. 4.9 para uma melhor análise das etapas envolvidas.

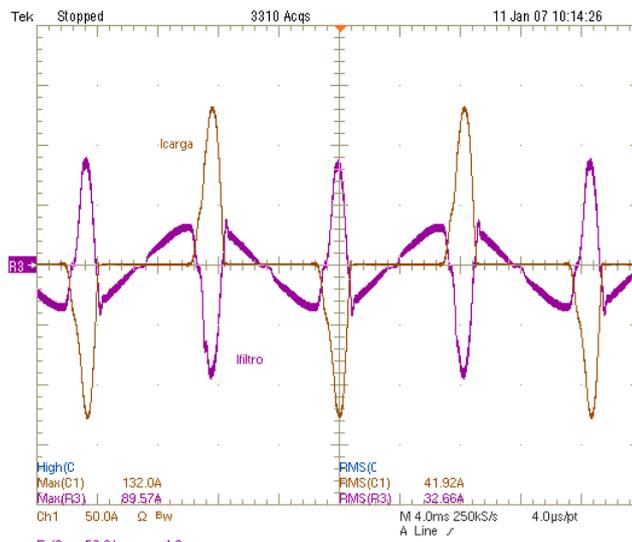


Fig. 4.9 – Correntes de carga e do filtro (escalas: $I_{carga} = 50A/div$; $I_{filtro} = 50A/div$;).

Nota-se que o filtro ativo sempre possui uma corrente que é a diferença entre uma senóide e a corrente de carga (no caso, altamente não-linear). Assim, quando a carga não está drenando corrente da rede, o filtro drena uma corrente praticamente senoidal. O mesmo ocorre quando a corrente demandada pela carga excede o sinal senoidal de referência, fazendo com que o filtro forneça o excedente para a carga. Desta forma, a rede sempre fornecerá uma corrente senoidal em fase com a tensão de entrada, fazendo com que

o conjunto carga mais FAP represente uma carga resistiva pura, caracterizando uma baixa distorção harmônica e consequentemente um elevado fator de potência.

O resultado de todo o processo de correção do filtro ativo pode ser observado na Fig. 4.10, na qual a corrente de entrada se apresenta de forma senoidal e em fase com a tensão da rede.

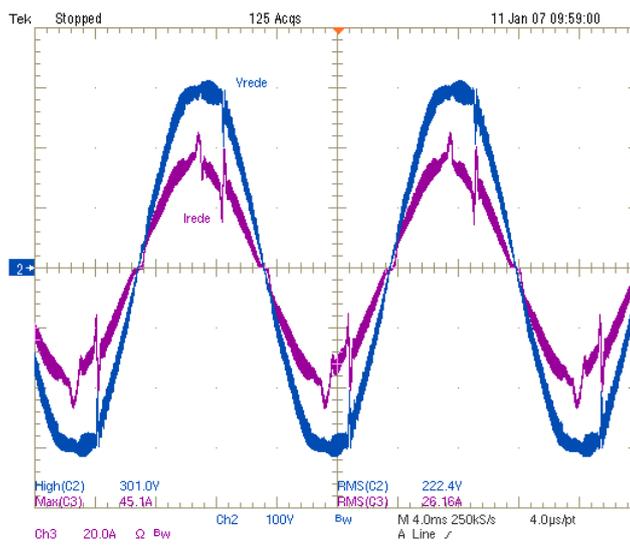


Fig. 4.10 – Tensão e corrente da rede (escalas: $V_{rede} = 100V/div$; $I_{rede} = 20A/div$).

Percebe-se que a corrente da rede apresenta uma distorção decorrente da elevada derivada presente na corrente de carga, comentado anteriormente. Esta distorção torna-se mais expressiva quanto menor for a banda passante da FTLA de corrente, ou seja, quanto mais lenta for esta malha.

Em princípio, optou-se por uma frequência de cruzamento de $5kHz$ para malha de controle da corrente, o que originou bons resultados durante as etapas de simulação. Porém, devido às simplificações de modelagem, não-idealidades dos circuitos envolvidos no projeto e também à frequência de comutação utilizada, para esta frequência de cruzamento, o protótipo tornou-se pouco robusto, podendo facilmente chegar à instabilidade com um simples degrau de carga ou até mesmo durante a inicialização da estrutura.

Na prática observou-se que a máxima frequência de cruzamento possível para esta malha, que não comprometeria o correto funcionamento da estrutura, seria de $3kHz$. Assim sendo, esta foi a frequência adotada durante os ensaios.

A característica do princípio de uma possível instabilidade, mencionada acima, pode ser vista pela Fig. 4.11 (a), onde adotou-se propositalmente uma frequência de cruzamento de $4kHz$ para malha de controle de corrente.

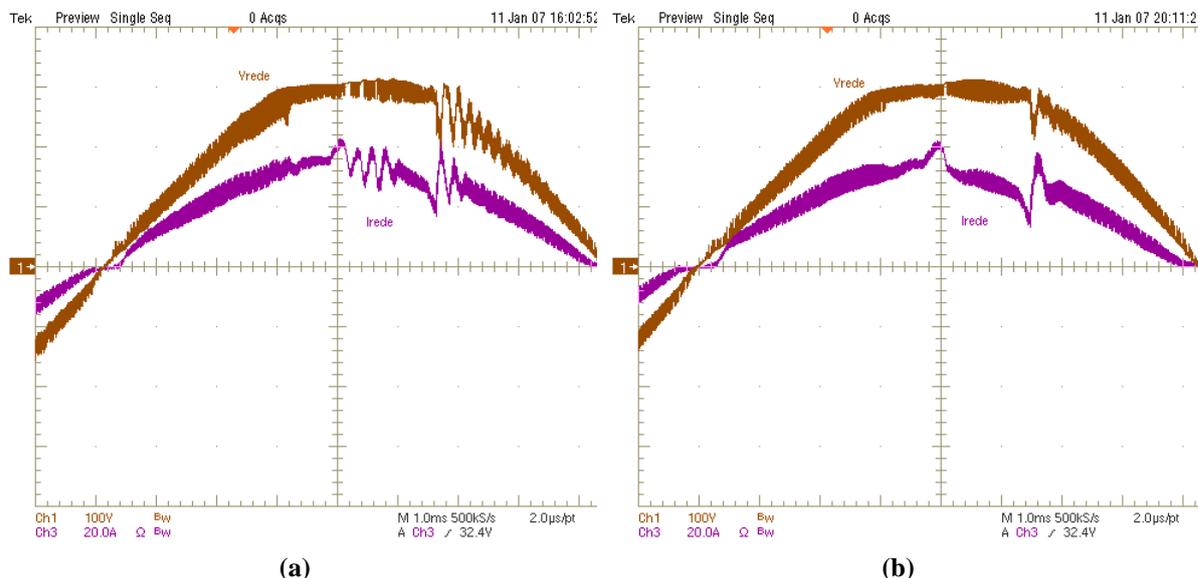


Fig. 4.11 – Detalhe da tensão e corrente da rede para frequências de cruzamento de (a) $4kHz$ e (b) $3kHz$ (escalas: $V_{rede} = 100V/div$; $I_{rede} = 20A/div$).

A Fig. 4.11 (b) apresenta um detalhe da corrente e tensão da rede para frequência de cruzamento utilizada durante os ensaios do filtro ($3kHz$). Nota-se que não existe o princípio de instabilidade visível na Fig. 4.11 (a), apenas a distorção causada pelo tipo de carga que se está corrigindo, bastante evidente pelo fato da diminuição da frequência de cruzamento da malha de corrente.

O espectro harmônico da corrente da rede apresentada na Fig. 4.10 pode ser visto pela Fig. 4.12. Nota-se que o filtro corrigiu praticamente todas as harmônicas de corrente, restando aproximadamente 4% de terceira e sétima harmônica, como pode ser visto pelo gráfico.

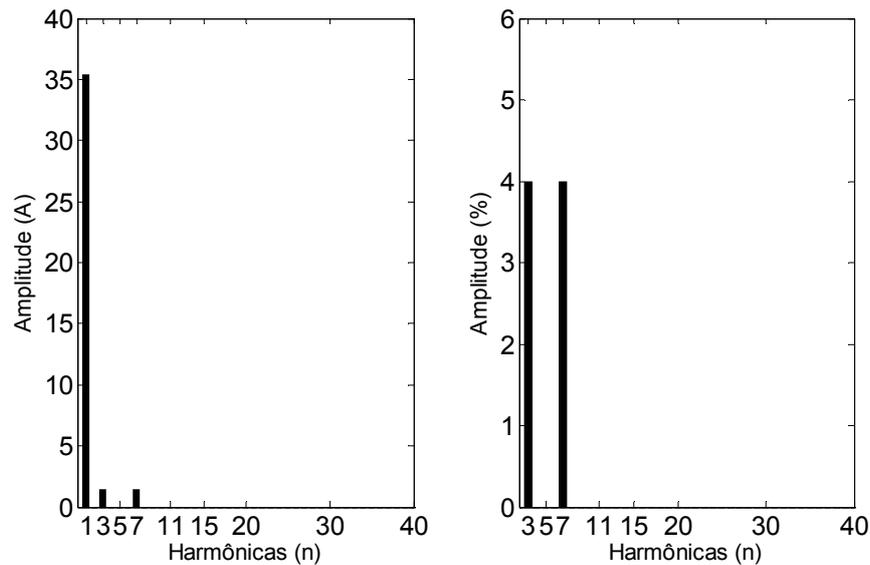


Fig. 4.12 – Espectro harmônico da corrente I_{rede} corrigida.

Apesar da distorção comentada anteriormente, a taxa de distorção harmônica de corrente permaneceu dentro do limite estipulado no projeto (10%), como pode ser visto na Tabela 4.1, cujos resultados foram gerados com o *software* “Power Measurements 3” (TDSPWR3 – versão 1.4.1) do osciloscópio digital.

| Especificações | Valor |
|---|-------|
| Taxa de distorção harmônica de tensão | 2.1% |
| Taxa de distorção harmônica de corrente | 10% |
| Tensão eficaz da rede | 220V |
| Corrente eficaz da rede | 26A |
| Potência ativa da rede | 5.6kW |

Tabela 4.1 – Resultados experimentais.

De acordo com Tabela 4.1, a TDHi ficou em 10%, o que já estaria em conformidade com o requerido no projeto. Contudo, como a referência de corrente senoidal é proveniente da tensão da rede, e esta, por si só, já apresenta uma distorção de 2.1%, a TDHi pode tornar-se ainda menor. Desta forma, quanto melhor as condições da rede no ponto de conexão comum, melhor (ou menor) será a TDHi. Uma forma de eliminar esta dependência seria a geração de uma referência senoidal de corrente no próprio microcontrolador, utilizando uma tabela de dados, por exemplo.

Para o cálculo das perdas no filtro foram traçados os gráficos da Fig. 4.13. Dividindo-se a potência média da Fig. 4.13 (b) pela da Fig. 4.13 (a) obtém-se um rendimento total na faixa de 90%. Como as medidas presentes na Fig. 4.13 (b) foram feitas sobre a resistência de carga, este rendimento leva em consideração todo o conjunto (carga mais FAP), ou seja, não está relacionado somente às perdas do filtro.

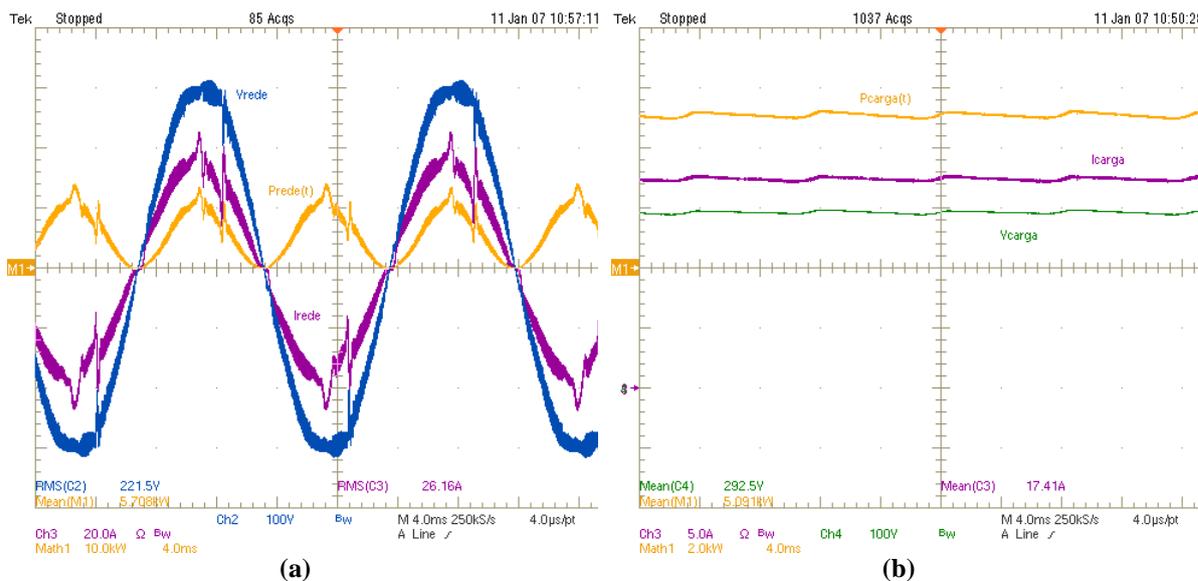


Fig. 4.13 – Formas de onda das potências de (a) rede e (b) carga (escalas: $V_{rede} = 100V/div$; $I_{rede} = 20A/div$; $P_{rede} = 10kW/div$; $V_{carga} = 100V/div$; $I_{carga} = 5A/div$; $P_{carga} = 2kW/div$).

Também foi traçada uma curva de tendência do rendimento do conjunto (carga + FAP), com alguns pontos de carga (20, 40, 60, 80 e 100%), como pode ser visto na Fig. 4.14.

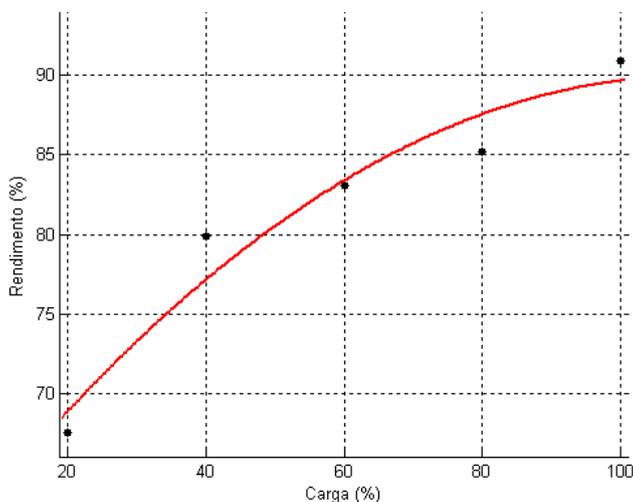


Fig. 4.14 – Curva de tendência do rendimento para o conjunto (carga + FAP).

A tensão V_{ab} que caracteriza a modulação a três níveis empregada no filtro é apresentada na Fig. 4.15, juntamente com a tensão no banco de capacitores do FAP (tensão de barramento). O valor de $420V$ pode ser observado logo abaixo das formas de onda.

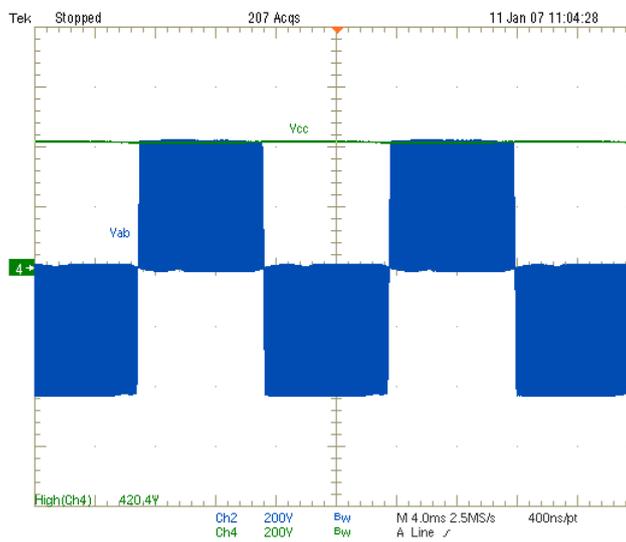


Fig. 4.15 – Tensão V_{ab} e V_{CC} (escalas: $V_{ab} = 200V/div$; $V_{CC} = 200V/div$).

A Fig. 4.16 apresenta as principais formas de onda para todo projeto do filtro ativo paralelo. Na Fig. 4.16 (a) encontram-se as correntes de carga, rede e do filtro e em (b) as tensões de rede, barramento e do ponto médio (V_{ab}).

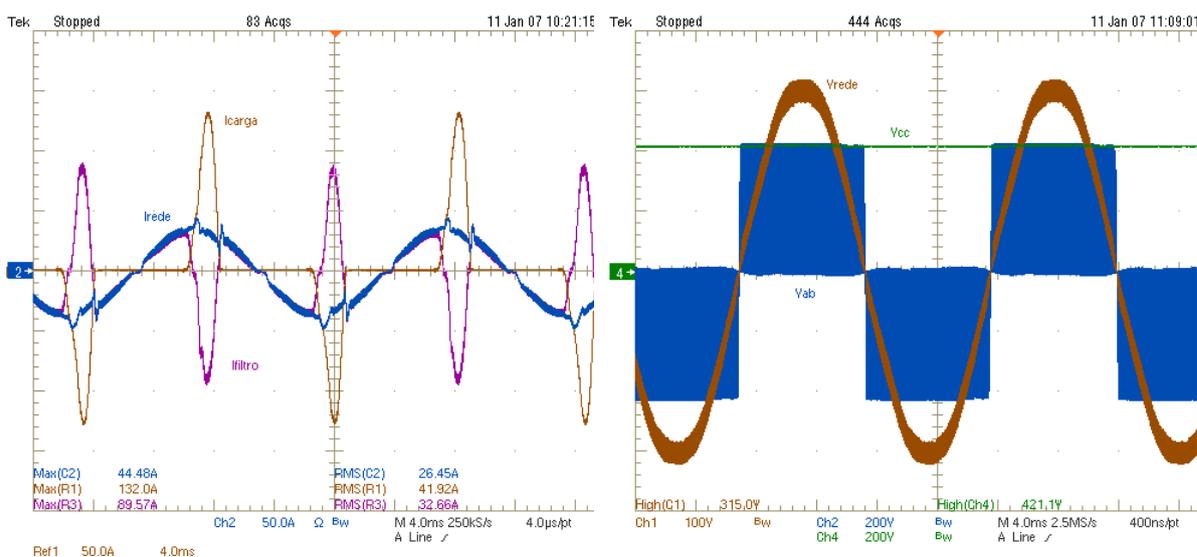


Fig. 4.16 – Principais formas de onda (escalas: $I_{rede} = 50A/div$; $I_{carga} = 50A/div$; $I_{filtro} = 50A/div$; $V_{rede} = 100V/div$; $V_{ab} = 200V/div$; $V_{CC} = 200V/div$).

4.4 CONCLUSÃO

Neste capítulo foram apresentados os resultados experimentais do protótipo implementado em bancada. Com estes resultados comprovou-se o correto e eficiente funcionamento do filtro ativo paralelo projetado, visto que estes apresentaram comportamento semelhante aos resultados de simulação. Algumas modificações no circuito da carga, bem como na frequência de cruzamento da FTLAi foram necessárias para o aumento da capacidade de condução de corrente e a adaptação com as não-idealidades práticas, respectivamente. Contudo, estes ajustes não alteraram as características de operação do FAP, nem mesmo comprometeram a veracidade dos resultados obtidos.

Conclusão Geral

O filtro ativo paralelo, objeto de estudo desta dissertação, já se tornou uma estrutura bastante consolidada na literatura, tanto para o projeto de potência quanto de controle, como pode ser visto em [2][3] e [4]. Assim sendo, o objetivo principal deste trabalho não foi apresentar novas idéias ou técnicas de modulação ou modelagem, e sim contribuir com uma solicitação da indústria, desenvolvendo este trabalho em um projeto de consultoria.

Para estrutura do trabalho escrito, procurou-se em princípio apresentar uma introdução com os principais motivos e a necessidade de se empregar estruturas – filtros ativos – para correção de cargas que comprometem a qualidade da energia elétrica. Já no primeiro capítulo foram levantados alguns tópicos cruciais para o eficiente projeto de um filtro ativo paralelo, tais como: tipo de carga para correção, tipo de modulação empregada, a estrutura que seria utilizada como FAP e a escolha dos compensadores para as malhas de corrente e tensão.

O capítulo 2 foi destinado ao projeto dos elementos passivos e do controle, apresentando também uma metodologia de projeto para as malhas de corrente e tensão. Os circuitos auxiliares necessários para implementação prática da estrutura também foram projetados neste capítulo.

Para confirmar toda teoria apresentada, fez-se necessária a análise de alguns resultados de simulação, com os estágios de controle e potência atuando conjuntamente. Isto foi apresentado no capítulo 3, juntamente com a definição dos elementos ativos e das funções do microcontrolador durante o funcionamento da estrutura.

Por fim, para a comprovação prática de tudo que foi apresentado, implementou-se um protótipo de $8kVA$, cujos resultados foram apresentados e comentados no capítulo 4.

A semelhança obtida entre os resultados de simulação e os resultados experimentais evidencia o correto projeto realizado, aproximando a teoria da prática, salvo as não-idealidades e simplificações adotadas. A análise dos resultados do protótipo também comprova a eficácia do filtro ativo paralelo para correção de cargas com elevado conteúdo harmônico de corrente.

A decisão de se utilizar um microcontrolador para modulação do filtro ativo representou um custo adicional para o projeto, porém, alguns pontos positivos de sua utilização podem ser levados em conta, a saber:

- Simplificação da placa de circuito impresso, reduzindo o número de circuitos integrados e componentes;
- Desempenho da função de supervisão do circuito, através do monitoramento indireto (circuito comparador externo) da tensão de barramento;
- Participação no processo de inicialização do filtro ativo, monitorando a tensão de barramento para curto-circuitar o resistor de limitação da corrente de pré-carga e liberar os pulsos de comando para os módulos;
- Contribuição para redução de ruídos proveniente da placa de circuito impresso, tendo em vista a redução de trilhas e componentes de sinal;
- Facilidade para mudança do tipo de modulação que se deseja utilizar (3 níveis, 2 níveis);
- Garantia da propriedade intelectual, uma vez que o programa fonte pode ser protegido contra leitura.

O microcontrolador utilizado (PIC18F4331, 40 pinos) desempenhou com considerável folga as funções que lhe foram atribuídas. Os principais motivos que levaram à escolha deste microcontrolador foram: o fato de possuir um módulo *PWM* avançado, um conversor *A/D* de $200kSa/seg$ e $10bits$ de resolução, a arquitetura RISC e também pela disponibilidade no laboratório, podendo ser substituído pelo PIC18F2331 de 28 pinos sem grandes modificações.

Os capacitores utilizados para composição do barramento foram escolhidos devido à capacidade de condução de corrente, de acordo com a seção 3.3.3. Estes capacitores podem operar com tensões de até $500V$. Contudo, conforme visto durante a análise da resposta do filtro a transitórios de carga, poderiam ser utilizados capacitores de $450V$, que são mais comuns e baratos, desde que respeitada a capacidade de condução de corrente.

Para uma futura implementação do mesmo protótipo, um diferencial positivo seria a digitalização das malhas de controle, aproveitando melhor a utilização do microcontrolador, o que tornaria o projeto mais simples, barato e com uma maior imunidade a ruídos. Um outro diferencial seria o aumento da frequência de comutação dos interruptores, podendo-se, desta forma, aumentar a frequência de cruzamento das malhas de controle. Um aumento na frequência de cruzamento da malha de corrente implicaria em uma melhor correção da corrente de carga, diminuindo a distorção apresentada e

comentada na seção 4.3. Para a malha de tensão, este aumento proporcionaria uma maior dinâmica (velocidade), reduzindo a sobretensão causada com a diminuição instantânea de carga.

Verificou-se também que a dependência da referência de corrente senoidal com a tensão da rede pode amplificar a distorção na corrente da mesma, aumentando a taxa de distorção harmônica e conseqüentemente diminuindo o fator de potência. A utilização de uma tabela de dados no próprio microcontrolador que fornecesse uma senóide para referência de corrente poderia diminuir esta distorção, reduzindo o número de componentes da placa de controle e melhorando o desempenho da estrutura.

Apêndice 1

Planilha de Cálculo dos Compensadores

INSTITUTO DE ELETRÔNICA DE POTÊNCIA

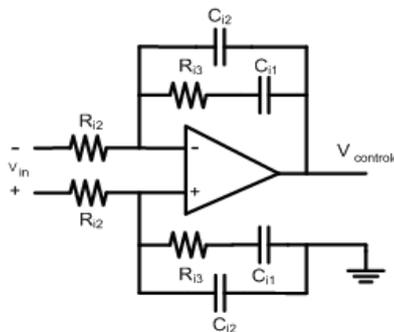


Assunto: Planilha para Cálculo do Compensador de Corrente e de Tensão, com os Diagramas de Bode

$$\begin{aligned}
 V_{\text{redePico}} &:= 311 & V_{cc} &:= 420 & L_f &:= 350 \times 10^{-6} & M_i &:= \frac{V_{\text{redePico}}}{V_{cc}} \\
 I_{\text{redePico}} &:= 32.15 & V_{Tp} &:= 5 & C_f &:= 18.8 \times 10^{-3} \\
 f &:= 100, 101.. 100000 & j &:= \sqrt{-1} & s(f) &:= j \cdot 2 \cdot \pi \cdot f
 \end{aligned}$$

MALHA DE CORRENTE:

Compensador Simétrico



$$\begin{aligned}
 R_{i2} &:= 10000 & f_{zi} &:= 1000 \\
 K_{hi} &:= 0.1 & f_{pi} &:= 10000
 \end{aligned}$$

A Frequência de cruzamento da FTLAi é definida com base na característica da corrente de carga a ser compensada; neste caso, atribui-se que a máxima frequência das componentes harmônicas da corrente de carga é de aproximadamente 3kHz.

OBS: Os valores seguintes são calculados depois do cálculo do ganho do compensador de corrente Khi, apresentado mais adiante. Inicialmente, atribui-se um valor de mais ou menos 100000 para Khi, para o cálculo dos componentes.

$$K_{hi} := 48.9 \cdot 10^3$$

$$C_{i2} := \frac{1}{R_{i2} \cdot K_{hi}}$$

$$C_{i2} = 2.045 \times 10^{-9}$$

$$C_{i1} := \left(\frac{f_{pi}}{f_{zi}} - 1 \right) \cdot C_{i2}$$

$$C_{i1} = 1.84 \times 10^{-8}$$

$$R_{i3} := \frac{1}{2 \cdot \pi \cdot f_{zi} \cdot C_{i1}}$$

$$R_{i3} = 8.647 \times 10^3$$

Função de Transferência da Planta:

$$G(s) := \frac{V_{cc}}{s \cdot L_f}$$

Função de Transferência do Compensador:

$$H_{is}(s) := \frac{1 + s \cdot R_{i3} \cdot C_{i1}}{s \cdot R_{i2} \cdot (C_{i1} + C_{i2}) \cdot \left(1 + s \cdot R_{i3} \cdot \frac{C_{i1} \cdot C_{i2}}{C_{i1} + C_{i2}} \right)}$$

A função de transferência do compensador de corrente pode ser expressa da seguinte maneira:

$$\begin{aligned}
 H_{is}(s) &= K_{hi} \cdot \frac{1}{s} \cdot \frac{s + W_{zi}}{s + W_{pi}} & H_{is}(s) &:= \frac{1}{R_{i2} \cdot C_{i2}} \cdot \frac{1}{s} \cdot \frac{s + \frac{1}{R_{i3} \cdot C_{i1}}}{s + \frac{C_{i1} + C_{i2}}{R_{i3} \cdot C_{i1} \cdot C_{i2}}}
 \end{aligned}$$

O ganho Khi deve ser isolado para através deste obter o ganho necessário para a frequência de cruzamento desejada. Logo, a função de transferência sem o ganho Khi é apresentada como segue:

$$\text{Hissem}(s) := \frac{1}{s} \cdot \frac{s + \frac{1}{Ri3 \cdot Ci1}}{s + \frac{Ci1 + Ci2}{Ri3 \cdot Ci1 \cdot Ci2}}$$

Função de Transferência de Laço Aberto de Corrente:

$$\text{FTLAI}(s) := \frac{K_{hall}}{V_{Tp}} \cdot G_i(s) \cdot K_{hi} \cdot \text{Hissem}(s)$$

Sabe-se que na frequência de cruzamento (Fc), o módulo da FTLAI é igual a 1. Assim, o ganho do compensador de corrente Khi pode ser isolado, para o cálculo do ganho total na frequência desejada, como segue:

$$|FTLAI(s)| = 1$$

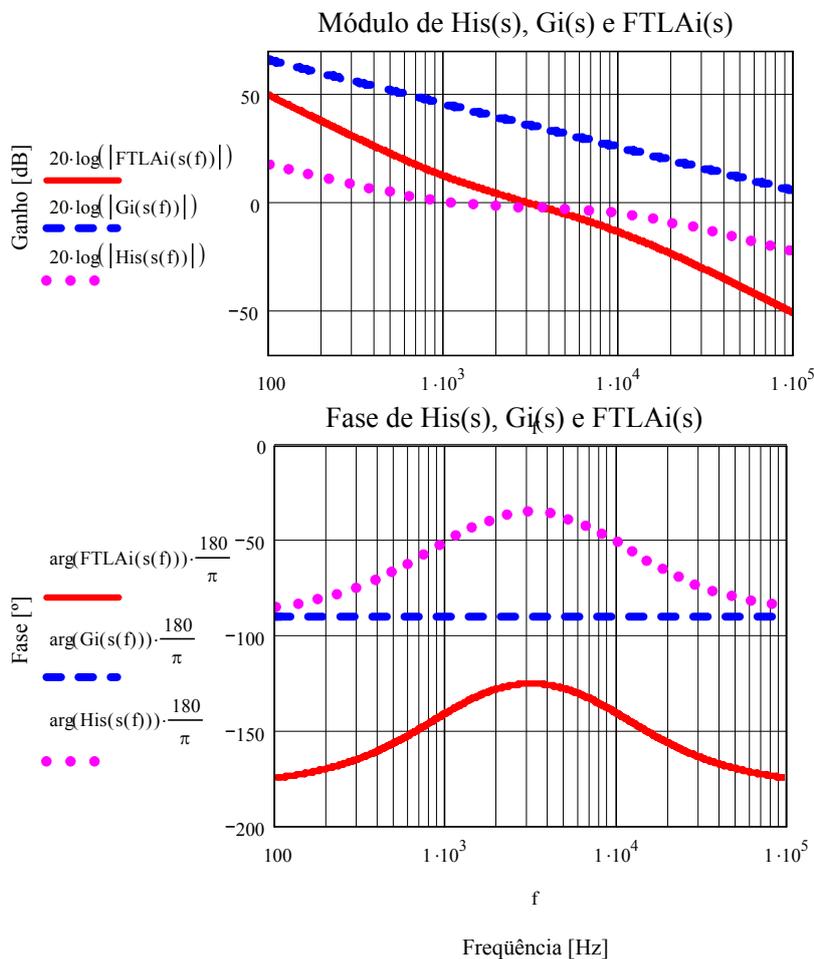
$$K_{hi}(s) \cdot \left(\frac{K_{hall}}{V_{Tp}} \cdot G_i(s) \cdot \text{Hissem}(s) \right) = 1$$

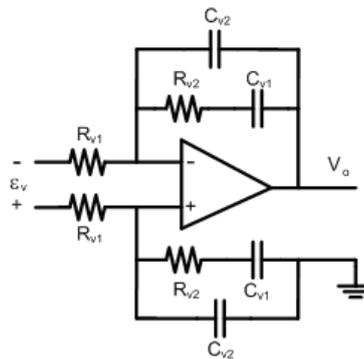
$$K_{hi}(s) := \frac{1}{\left| \frac{K_{hall}}{V_{Tp}} \cdot G_i(s) \cdot \text{Hissem}(s) \right|}$$

$$K_{hi}(s(3000)) = 4.888 \times 10^4$$

O ganho Khi(Fc) encontrado garante uma frequência de cruzamento de 3kHz para FTLAI. Com o ganho encontrado e o valor do resistor Ri2 (ou Ci2) arbitrado, define-se o valor dos componentes Ci2 (ou Ri2), Ci1 e Ri3, respectivamente.

Os diagramas de módulo e fase da FTLAI são:



MALHA DE TENSÃO:
Compensador Simétrico


$$Rv1 := 33000$$

$$fzv := 0.5$$

$$Kv := 0.0104$$

$$f := 0.1, 0.2, \dots, 1000$$

$$fzv := 100$$

A Frequência de cruzamento da FTLAv deve ser definida para garantir o desacoplamento com a malha de corrente. Por simulação, notou-se que uma frequência de cruzamento apropriada, ou seja, que garante um "total" desacoplamento com a malha de corrente, estaria na faixa de 2 Hz. Assim sendo, esta será a frequência de cruzamento adotada.

OBS: O valor de Cv2 é calculado depois do cálculo do ganho do compensador de tensão Khv, apresentado mais adiante. Inicialmente, atribui-se um valor de mais ou menos 1000 para Khv, para o cálculo deste resistor. Depois de calculado este ganho, deve-se voltar e substituir o valor encontrado para se obter a frequência de cruzamento desejada.

$$Khv := 9308$$

$$Cv2 := \frac{1}{Rv1 \cdot Khv}$$

$$Cv2 = 3.256 \times 10^{-9}$$

$$Cv1 := \left(\frac{fzv}{fzv} - 1 \right) \cdot Cv2$$

$$Cv1 = 0.64810^{-6}$$

$$Rv2 := \frac{1}{2 \cdot \pi \cdot fzv \cdot Cv1}$$

$$Rv2 = 491.32310^3$$

Função de Transferência da Planta:

$$Gv(s) := \frac{Mi}{s \cdot Cf \cdot 2}$$

Função de Transferência do Compensador:

$$Hvs(s) = \frac{1 + s \cdot Cv1 \cdot Rv2}{s \cdot (Cv1 + Cv2) \cdot Rv1 \cdot \left(1 + s \cdot Rv2 \cdot \frac{Cv1 \cdot Cv2}{Cv1 + Cv2} \right)}$$

A função de transferência do compensador de tensão pode ser expressa da seguinte maneira:

$$Hvs(s) = Khv \cdot \frac{1}{s} \cdot \frac{s + \frac{1}{Rv2 \cdot Cv1}}{s + \frac{Cv1 + Cv2}{Rv2 \cdot Cv1 \cdot Cv2}}$$

O ganho Khv deve ser isolado para através deste obter o ganho necessário para a frequência de cruzamento desejada. Logo, a função de transferência sem o ganho Khv é apresentada como segue:

$$Hvssem(s) := \frac{s + \frac{1}{Rv2 \cdot Cv1}}{s \cdot \left(s + \frac{Cv1 + Cv2}{Rv2 \cdot Cv1 \cdot Cv2} \right)}$$

Ganhos associados à malha de tensão:

A corrente de pico da referência senoidal é calculada, arbitrando-se um valor para o ponto de operação da malha de tensão, no caso, 8V.

$$Irefp := \frac{Khall \cdot I_{redePico}}{8}$$

$$Irefp = 0.4019$$

O ganho relacionado à FTLF de corrente é calculado como segue:

$$G_{FTLFi} := \frac{1}{Khall}$$

$$G_{FTLFi} = 10$$

Função de Transferência de Laço Aberto de Tensão:

$$FTLAv(s) := G_{FTLFI} \cdot I_{refp} \cdot K_v \cdot G_v(s) \cdot K_{hv} \cdot H_{vssem}(s)$$

Sabe-se que na frequência de cruzamento (F_{cv}), o módulo da FTLAv é igual a 1. Assim, o ganho do compensador de tensão K_{hv} pode ser isolado, para o cálculo do ganho total na frequência desejada, como segue:

$$FTLAv(s) = 1$$

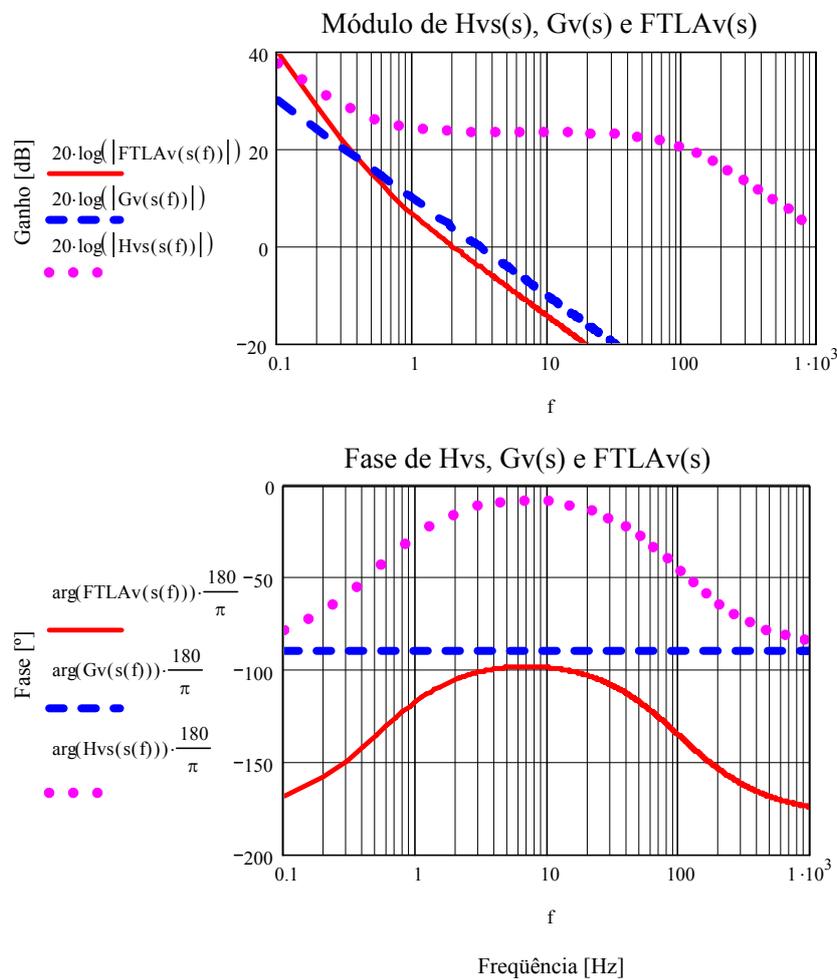
$$\left| K_{hv}(s) \cdot \left(G_{FTLFI} \cdot I_{refp} \cdot K_v \cdot G_v(s) \cdot H_{vssem}(s) \right) \right| = 1$$

$$K_{hv}(s) := \frac{1}{\left| G_{FTLFI} \cdot I_{refp} \cdot K_v \cdot G_v(s) \cdot H_{vssem}(s) \right|}$$

$$K_{hv}(s(2)) = 9.308 \times 10^3$$

O ganho $K_{hv}(F_{cv})$ encontrado garante uma frequência de cruzamento de 2Hz para FTLAv.

Os diagramas de módulo e fase da FTLAv são:



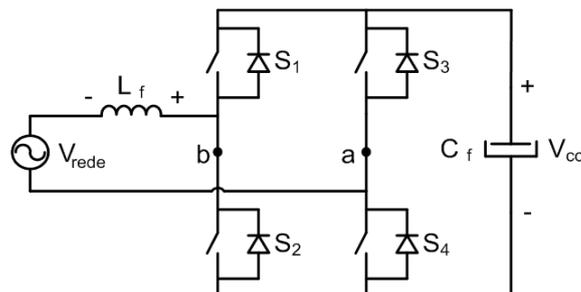
Apêndice 2

Planilha de Cálculo das Perdas nos Módulos

INSTITUTO DE ELETRÔNICA DE POTÊNCIA



Assunto: Planilha para Cálculo do Dissipador e das Perdas nos IGBTs e Diodos, para um Inversor de Tensão Funcionando como Filtro Ativo Paralelo Monofásico



ESPECIFICAÇÕES GERAIS:

| | |
|--------------------------|---|
| $V_{cc} := 420\text{ V}$ | Tensão de barramento |
| $I_{cm} := 60\text{ A}$ | Corrente máxima de coletor (valor aproximado - simulação) |
| $f_s := 20\text{ kHz}$ | Frequencia de comutação |
| $M_i := 0.7$ | Índice de modulação ($V_{redef} = 220\text{ V}$) |
| $\phi := 0$ | Defasagem entre a fundamental de tensão e corrente de carga |

DADOS DO IGBT:

| | |
|---------------------------------------|---|
| $V_{cen} := 2.8\text{ V}$ | Tensão de saturação nominal para $T_j = 125^\circ$ (catálogo) |
| $V_{ceo} := 1\text{ V}$ | Tensão de limiar para $T_j = 125^\circ$ (catálogo) |
| $I_{cn} := 100\text{ A}$ | Corrente de coletor nominal para $T_c = 70^\circ$ (catálogo) |
| $t_{rn} := 40 \cdot 10^{-9}\text{ s}$ | Tempo de subida nominal da corrente (catálogo) |
| $t_{fn} := 35 \cdot 10^{-9}\text{ s}$ | Tempo de descida nominal da corrente (catálogo) |

DADOS DO DIODO:

| | |
|--|--|
| $V_{fn} := 1.9\text{ V}$ | Queda de tensão nominal de condução (catálogo) |
| $V_{fo} := 0.9\text{ V}$ | Tensão de limiar (catálogo) |
| $I_{fn} := 75\text{ A}$ | Corrente de condução nominal do diodo para $T_c = 80^\circ$ (catálogo) |
| $Q_{rrn} := 6 \cdot 10^{-6}\text{ C}$ | Carga de recuperação reversa do diodo (catálogo) |
| $I_{RRM} := 44\text{ A}$ | Corrente máxima de recuperação reversa do diodo (catálogo) |
| $difdt := I_{RRM}^2 \cdot \frac{3}{4 \cdot Q_{rrn}}$ | |
| $difdt = 2.42 \times 10^8 \frac{\text{A}}{\text{s}}$ | Derivada da corrente no diodo (calculado) |
| $trrn := \sqrt{\frac{3 \cdot Q_{rrn}}{difdt}}$ | |
| $trrn = 2.727 \times 10^{-7}\text{ s}$ | Tempo de recuperação reversa do diodo (calculado) |

PERDAS DE CONDUÇÃO NO IGBT:

$$P_{cond} := \left(\frac{1}{8} + \frac{M_i}{3 \cdot \pi} \right) \cdot \frac{V_{cen} - V_{ceo}}{I_{cn}} \cdot I_{cm}^2 + \left(\frac{1}{2 \cdot \pi} + \frac{M_i}{8} \cdot \cos(\phi) \right) \cdot V_{ceo} \cdot I_{cm} \quad P_{cond} = 27.712\text{ W}$$

PERDAS DE COMUTAÇÃO NO IGBT:

A) Perdas na entrada em condução

$$P_{on} := \frac{1}{8} \cdot V_{cc} \cdot t_{rn} \cdot \frac{I_{cm}^2}{I_{cn}} \cdot f_s + \frac{2}{3} \cdot V_{cc} \cdot f_s \cdot \left[0.28 + \frac{0.38}{\pi} \cdot \frac{I_{cm}}{I_{cn}} + 0.015 \cdot \left(\frac{I_{cm}}{I_{cn}} \right)^2 \right] \cdot Q_{rm} + \left(\frac{0.8}{\pi} + 0.05 \cdot \frac{I_{cm}}{I_{cn}} \right) \cdot I_{cm} \cdot t_{rrn}$$

Pon = 39.624 W

B) Perdas no bloqueio

$$P_{off} := V_{cc} \cdot I_{cm} \cdot t_{fn} \cdot f_s \cdot \left(\frac{1}{3 \cdot \pi} + \frac{1}{24} \cdot \frac{I_{cm}}{I_{cn}} \right)$$

Poff = 2.313 W

PERDAS TOTAIS NO IGBT:

$$P_{Tigbt} := P_{cond} + P_{on} + P_{off}$$

PTigbt = 69.649 W

PERDAS DE CONDUÇÃO NO DIODO:

$$P_{Dcon} := \left(\frac{1}{8} - \frac{M_i}{3 \cdot \pi} \right) \cdot \frac{V_{fn} - V_{fo}}{I_{cn}} \cdot I_{cm}^2 + \left(\frac{1}{2 \cdot \pi} - M_i \cdot \frac{\cos(\phi)}{8} \right) \cdot V_{fo} \cdot I_{cm}$$

PDcon = 5.696 W

PERDAS DE COMUTAÇÃO NO DIODO:

$$P_{Dcom} := \frac{1}{3} \cdot V_{cc} \cdot f_s \cdot \left[0.28 + \frac{0.38}{\pi} \cdot \frac{I_{cm}}{I_{fn}} + 0.015 \cdot \left(\frac{I_{cm}}{I_{fn}} \right)^2 \right] \cdot Q_{rm} + \left(\frac{0.8}{\pi} + 0.05 \cdot \frac{I_{cm}}{I_{fn}} \right) \cdot I_{cm} \cdot t_{rrn}$$

PDcom = 19.991 W

PERDAS TOTAIS NO DIODO:

$$P_{Dtotal} := P_{Dcon} + P_{Dcom}$$

PDtotal = 25.687 W

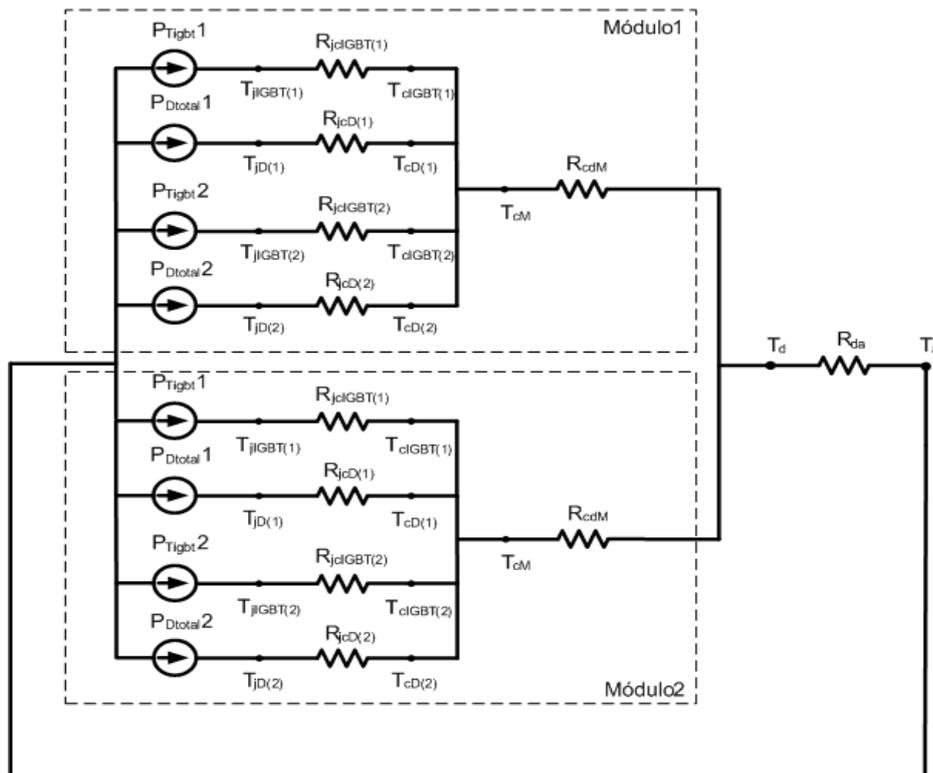
PERDAS TOTAIS NO FILTRO ATIVO PARALELO:

$$P_{Total} := 4 \cdot (P_{Dtotal} + P_{Tigbt})$$

PTotal = 381.342 W

CÁLCULO DO DISSIPADOR

O diagrama de resistência térmica para um dissipador contendo dois módulos com dois IGBTs e dois diodos cada é apresentado na figura abaixo.



ESPECIFICAÇÕES GERAIS:

| | |
|----------------------|--|
| $R_{jcIGBT} := 0.27$ | Resistência térmica junção-cápsula IGBT ($^{\circ}C/W$ - catálogo) |
| $R_{jcD} := 0.6$ | Resistência térmica junção-cápsula Diodo ($^{\circ}C/W$ - catálogo) |
| $R_{cdM} := 0.05$ | Resistência térmica cápsula-dissipador Módulo ($^{\circ}C/W$ - catálogo) |
| $T_a := 40$ | Temperatura ambiente de operação ($^{\circ}C$ - projetista) |
| $T_{jIGBT} := 100$ | Temperatura máxima de junção do IGBT ($^{\circ}C$ - catálogo/projetista) |
| $T_{jD} := 100$ | Temperatura máxima de junção do Diodo ($^{\circ}C$ - catálogo/projetista) |

1º) TEMPERATURA DE CÁPSULA PARA CADA MÓDULO:

O valor da temperatura de cápsula para cada componente do módulo deve ser calculada, para que se possa escolher o menor valor encontrado. Assim:

$$T_{cIGBT} := T_{jIGBT} - P_{Tigbt} \cdot R_{jcIGBT} \cdot \frac{1}{W} \quad T_{cIGBT} = 81.195 \text{ }^{\circ}C$$

$$T_{cD} := T_{jD} - P_{Dtotal} \cdot R_{jcD} \cdot \frac{1}{W} \quad T_{cD} = 84.588 \text{ }^{\circ}C$$

Como a temperatura dos outros IGBTs e diodos são as mesmas para os dois módulos, basta calcular apenas para um deles. Logo, a temperatura de cápsula para cada módulo será:

$$T_{cM} := \begin{cases} T_{cD} & \text{if } T_{cD} < T_{cIGBT} \\ T_{cIGBT} & \text{otherwise} \end{cases} \quad T_{cM} = 81.195 \text{ }^{\circ}C$$

2º) TEMPERATURA DO DISSIPADOR PARA CADA MÓDULO:

O valor da temperatura do dissipador para cada módulo deve ser calculada, para que se possa escolher o menor valor encontrado. Como os dois módulos são iguais e, por consequência, as temperaturas também, basta calcular apenas uma vez. Assim:

$$T_d := T_{cM} - R_{cdM} \cdot 2 \cdot (P_{Tigbt} + P_{Dtotal}) \cdot \frac{1}{W} \quad T_d = 71.661 \text{ }^{\circ}C$$

3º) CÁLCULO DA RESISTÊNCIA TÉRMICA DO DISSIPADOR:

Finalmente, a resistência térmica do dissipador é determinada utilizando-se a seguinte equação:

$$R_{da} := \frac{T_d - T_a}{P_{Total}} \cdot W \quad R_{da} = 0.083 \text{ }^{\circ}C/W$$

Utilizando um catálogo de dissipadores, pode-se escolher o mais conveniente. Caso o valor encontrado não seja comercial, deve ser escolhido para o projeto o valor de "Rda" menor mais próximo.

Apêndice 3

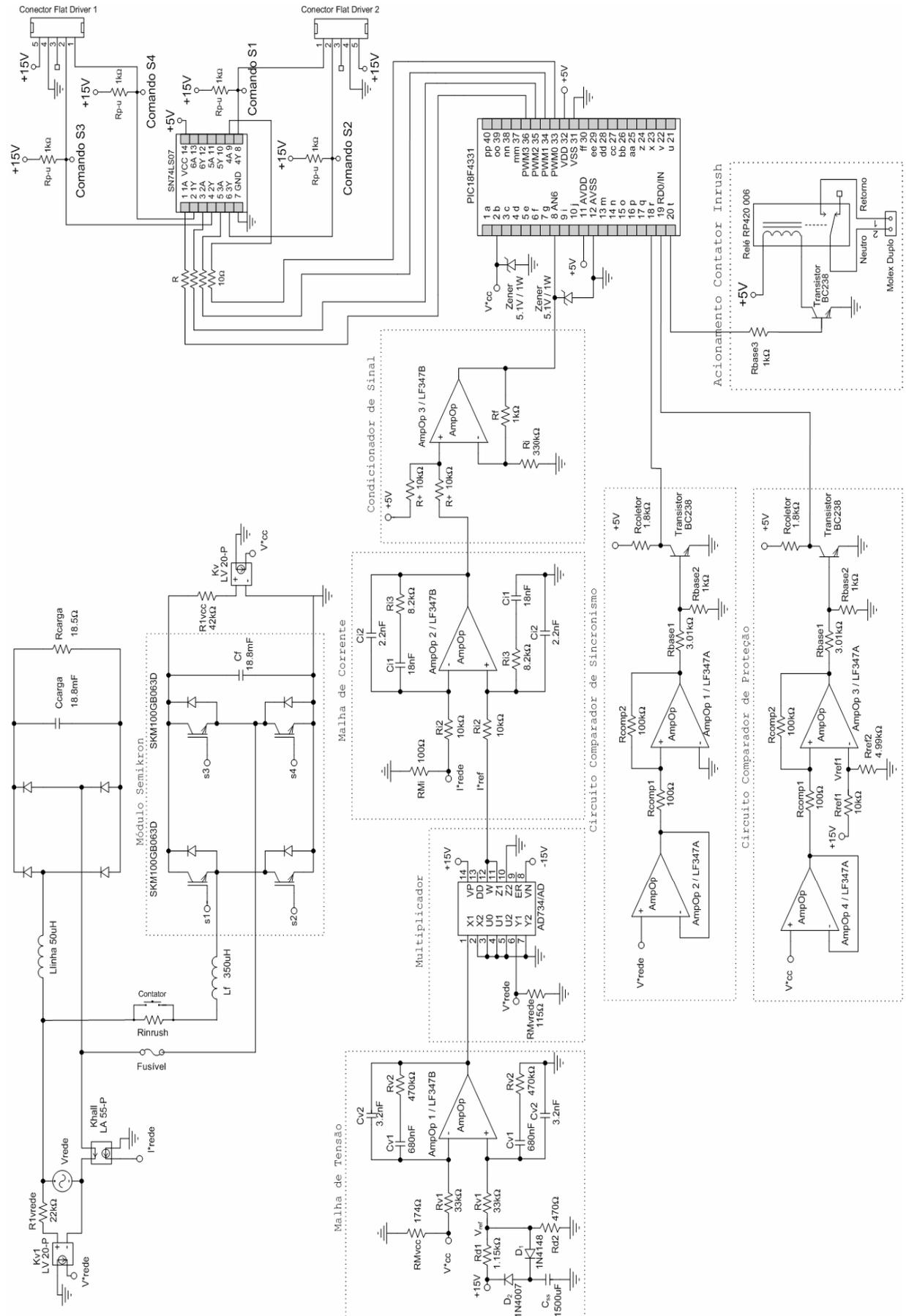
Lista de Componentes e Esquemático de Ligação

Os componentes necessários para implementação prática do filtro ativo paralelo projetado no presente trabalho estão listados abaixo. O circuito integrado LF347 [18], da Fairchild, apresenta 4 amplificadores operacionais e será utilizado no projeto.

| Lista de Componentes | | | |
|---|---|---------|------|
| Componentes | Especificações | Valores | Qtde |
| Inversor de tensão em ponte completa | 10kW / 500V _{CC} / 20kHz - <i>Semikron</i> | | 1 |
| Microcontrolador | PIC18F4331 - <i>Microchip</i> | | 1 |
| Circuito integrado (multiplicador) | AD734 - <i>Analog Devices</i> | | 1 |
| Circuito integrado (AmpOp's) | LF347 - <i>Fairchild</i> | | 2 |
| Malha de Corrente | | | |
| Componentes | Especificações | Valores | Qtde |
| AmpOp | LF347 | | 1 |
| Resistor (R _{i2}) | 1/4W - precisão 5% | 10kΩ | 2 |
| Resistor (R _{i3}) | 1/4W - precisão 5% | 8.2kΩ | 2 |
| Capacitor (C _{i2}) | cerâmico multicamada / ≥15V | 2.2nF | 2 |
| Capacitor (C _{i1}) | cerâmico multicamada / ≥15V | 18nF | 2 |
| Sensor corrente (amostra corrente I _{rede}) | LA 55-P / LEM | | 1 |
| Resistor (R _{Mi}) | 1/4W - precisão 1% | 100Ω | 1 |
| Sensor tensão (amostra tensão V _{rede}) | LV 20-P / LEM | | 1 |
| Resistor (R _{Mvrede}) | 1/4W - precisão 1% | 115Ω | 1 |
| Resistor (R _{lvrede}) | 3W - precisão 5% | 22kΩ | 1 |
| Malha de Tensão | | | |
| Componentes | Especificações | Valores | Qtde |
| AmpOp | LF347 | | 1 |
| Resistor (R _{v1}) | 1/4W - precisão 5% | 33kΩ | 2 |
| Resistor (R _{v2}) | 1/4W - precisão 5% | 470kΩ | 2 |
| Capacitor (C _{v1}) | cerâmico multicamada / ≥15V | 680nF | 2 |
| Capacitor (C _{v2}) | cerâmico multicamada / ≥15V | 3.2nF | 2 |
| Resistor divisor para V _{ref} (R _{d1}) | 1/4W - precisão 1% | 1.15kΩ | 1 |
| Resistor divisor para V _{ref} (R _{d2}) | 1/4W - precisão 1% | 470Ω | 1 |
| Capacitor <i>soft-start</i> (C _{ss}) | eletrolítico / ≥15V | 1500μF | 1 |
| Diodo <i>soft-start</i> (D ₁) | 1N4148 - 75V / 500mW | | 1 |
| Diodo <i>soft-start</i> (D ₂) | 1N4007 - 1A / 3W | | 1 |

| Sensor tensão (amostra tensão V_{CC}) | LV 20-P / LEM | | 1 |
|---|-------------------------------------|----------------|------|
| Resistor (R_{1vcc}) 1 | 3W - precisão 5% | 27k Ω | 1 |
| Resistor (R_{1vcc}) 2 | 3W - precisão 5% | 15k Ω | 1 |
| Resistor (R_{Mvcc}) | 1/4W - precisão 1% | 174 Ω | 1 |
| Condicionador de Sinal | | | |
| Componentes | Especificações | Valores | Qtde |
| AmpOp | LF347 | | 1 |
| Resistor (R_+) | 1/4W - precisão 5% | 10k Ω | 2 |
| Resistor (R_f) | 1/4W - precisão 5% | 1k Ω | 1 |
| Resistor (R_i) | 1/4W - precisão 5% | 330k Ω | 1 |
| Diodo Zener (proteção AD/PIC) | 5.1V / 1W | | 2 |
| Circuito <i>Buffer</i> de Saída | | | |
| Componentes | Especificações | Valores | Qtde |
| Circuito integrado (<i>buffer</i>) | SN74LS07 - <i>Texas Instruments</i> | | 1 |
| Resistor <i>pull-up</i> (R_{p-u}) | 1/4W - precisão 5% | 1k Ω | 4 |
| Resistor acoplamento (R) | 1/4W - precisão 5% | 10 Ω | 4 |
| Circuito Comparador de Sincronismo | | | |
| Componentes | Especificações | Valores | Qtde |
| AmpOp | LF347 | | 2 |
| Resistor (R_{comp1}) | 1/4W - precisão 5% | 100 Ω | 1 |
| Resistor (R_{comp2}) | 1/4W - precisão 5% | 100k Ω | 1 |
| Resistor (R_{base1}) | 1/4W - precisão 5% | 3.3k Ω | 1 |
| Resistor (R_{base2}) | 1/4W - precisão 5% | 1k Ω | 1 |
| Resistor ($R_{coletor}$) | 1/4W - precisão 5% | 1.8k Ω | 1 |
| Transistor bipolar | BC238 - NPN | | 1 |
| Circuito de Proteção Contra Sobretensão | | | |
| Componentes | Especificações | Valores | Qtde |
| AmpOp | LF347 | | 2 |
| Resistor (R_{comp1}) | 1/4W - precisão 5% | 100 Ω | 1 |
| Resistor (R_{comp2}) | 1/4W - precisão 5% | 100k Ω | 1 |
| Resistor (R_{base1}) | 1/4W - precisão 5% | 3.3k Ω | 1 |
| Resistor (R_{base2}) | 1/4W - precisão 5% | 1k Ω | 1 |
| Resistor ($R_{coletor}$) | 1/4W - precisão 5% | 1.8k Ω | 1 |
| Resistor (R_{ref1}) | 1/4W - precisão 1% | 10k Ω | 1 |
| Resistor (R_{ref2}) | 1/4W - precisão 1% | 4.99k Ω | 1 |
| Transistor bipolar | BC238 - NPN | | 1 |
| Circuito de Proteção Contra Sobrecorrente | | | |
| Componente | Especificações | Valores | Qtde |
| Fusível ultra-rápido | <i>American Fuse - 50A / 500V</i> | | 1 |

| Circuito de Partida | | | |
|--|-----------------------------|---------|------|
| Componentes | Especificações | Valores | Qtde |
| Resistor <i>inrush</i> (R_{inrush}) | 25W cada | 5.6Ω | 1 |
| Contator | 40A / 400V | | 1 |
| Relé | RP 420 006 - <i>Schrack</i> | | 1 |
| Resistor (R_{base3}) | 1/4W - precisão 5% | 1kΩ | 1 |
| Transistor bipolar | BC238 - NPN | | 1 |
| Fonte Auxiliar | | | |
| Componentes | Especificações | Valores | Qtde |
| Diodo ponte retificadora | 1N4007 - 1A / 3W | | 12 |
| Capacitor alta frequência (C_{filtro}) | disco cerâmico / 63V | 100nF | 7 |
| Capacitor filtragem (C_{15}) | eletrolítico / 50V | 10μF | 3 |
| Capacitor filtragem (C_{05}) | eletrolítico / 16V | 10μF | 1 |
| Capacitor retificador (C_1, C_2) | eletrolítico / 35V | 2200μF | 2 |
| Capacitor retificador (C_3) | eletrolítico / 35V | 3300μF | 1 |
| Regulador | LM7815 | | 2 |
| Regulador | LM7915 | | 1 |
| Regulador | LM7805 | | 1 |



Apêndice 4

Projeto do Transformador para Fonte Auxiliar

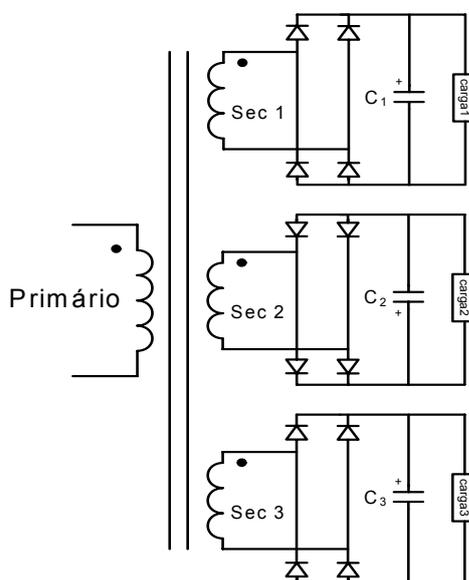
INSTITUTO DE ELETRÔNICA DE POTÊNCIA



Assunto: Projeto de um Transformador de Baixa Frequência, com Três Saídas, para Aplicação em Retificador com Filtro Capacitivo

Mestrando: Murilo De Pieri Fenili, Eng.

Florianópolis - Agosto / 2006



1) Especificações:

| | | |
|---|--|----------------------------|
| Tensão Eficaz Nominal de Entrada: | $V_{redef} := 220 \text{ V}$ | |
| Tensão Eficaz Mínima de Entrada: | $V_{redef \text{ min}} := 187 \text{ V}$ | |
| Frequencia da Rede: | $f_{rede} := 60 \text{ Hz}$ | |
| Tensão Eficaz e Corrente Eficaz da Saída 1 (+15): | $V_{o1} := 17 \text{ V}$ | $I_{o1} := 500 \text{ mA}$ |
| Tensão Eficaz e Corrente Eficaz da Saída 2 (-15): | $V_{o2} := 17 \text{ V}$ | $I_{o2} := 250 \text{ mA}$ |
| Tensão Eficaz e Corrente Eficaz da Saída 3 (drivers): | $V_{o3} := 17 \text{ V}$ | $I_{o3} := 600 \text{ mA}$ |
| Rendimento Estimado do Transformador: | $\eta_t := 0.9$ | |
| Rendimento Estimado do Retificador: | $\eta_r := 0.8$ | |

2) Cálculos Preliminares:

| | | |
|---|---|---|
| Potência de Saída total do Transformador: | $P_o := \frac{V_{o1} \cdot I_{o1} + V_{o2} \cdot I_{o2} + V_{o3} \cdot I_{o3}}{\eta_r}$ | $P_o = 28.687 \text{ W}$ |
| Potência de Entrada do Transformador: | $P_i := \frac{P_o}{\eta_t}$ | $P_i = 31.875 \text{ W}$ |
| Corrente Eficaz de Entrada: | $I_{i \text{ ef}} := \frac{P_i}{V_{redef \text{ min}}}$ | $I_{i \text{ ef}} = 170.455 \text{ mA}$ |

3) Cálculo do Transformador de Baixa Frequência:

Densidade de Corrente:

$$J = 3 \frac{\text{A}}{\text{mm}^2}$$

$$J := \begin{cases} 3 \frac{\text{A}}{\text{mm}^2} & \text{if } P_o \leq 500\text{W} \\ 2.5 \frac{\text{A}}{\text{mm}^2} & \text{if } (P_o > 500\text{W}) \cdot (P_o \leq 1000\text{W}) \\ 2 \frac{\text{A}}{\text{mm}^2} & \text{if } P_o > 1000\text{W} \end{cases}$$

Área da Seção do Condutor necessária para o Enrolamento Primário:

$$S_i := \frac{I_{ef}}{J} \quad S_i = 0.000568182 \text{ cm}^2$$

Condutor **30 AWG** .

$$\rho_i := 0.004523 \frac{\Omega}{\text{cm}}$$

Área de cobre da Seção do Condutor:

$$S_{30\text{AWG}} := 0.000509 \text{ cm}^2$$

Área total da Seção do Condutor (com isolante):

$$S_{30\text{AWGiso}} := 0.000704 \text{ cm}^2$$

Verificação do Superdimensionamento:

$$\left(1 - \frac{S_i}{S_{30\text{AWG}}} \right) = -11.627 \%$$

Área da Seção do Condutor necessária para o Enrolamento Secundário 1:

$$S_{o1} := \frac{I_{o1}}{J} \quad S_{o1} = 0.0016667 \text{ cm}^2$$

Condutor **25 AWG** .

$$\rho_1 := 0.001419 \frac{\Omega}{\text{cm}}$$

Área de cobre da Seção do Condutor:

$$S_{25\text{AWG}} := 0.001624 \text{ cm}^2$$

Área total da Seção do Condutor (com isolante):

$$S_{25\text{AWGiso}} := 0.002078 \text{ cm}^2$$

Verificação do Superdimensionamento:

$$\left(1 - \frac{S_{o1}}{S_{25\text{AWG}}} \right) = -2.627 \%$$

Área da Seção do Condutor necessária para o Enrolamento Secundário 2:

$$S_{o2} := \frac{I_{o2}}{J} \quad S_{o2} = 0.00083333 \text{ cm}^2$$

Condutor **28 AWG** .

$$\rho_2 := 0.002845 \frac{\Omega}{\text{cm}}$$

Área de cobre da Seção do Condutor:

$$S_{28\text{AWG}} := 0.00081 \text{ cm}^2$$

Área total da Seção do Condutor (com isolante):

$$S_{28\text{AWGiso}} := 0.001083 \text{ cm}^2$$

Verificação do Superdimensionamento:

$$\left(1 - \frac{S_{o2}}{S_{28\text{AWG}}} \right) = -2.881 \%$$

Área da Seção do Condutor necessária para o Enrolamento Secundário 3:

$$S_{o3} := \frac{I_{o3}}{J} \quad S_{o3} = 0.002 \text{ cm}^2$$

Condutor **24 AWG** .

$$\rho_3 := 0.001125 \frac{\Omega}{\text{cm}}$$

Área de cobre da Seção do Condutor:

$$S_{24\text{AWG}} := 0.002047 \text{ cm}^2$$

Área total da Seção do Condutor (com isolante):

$$S_{24\text{AWGiso}} := 0.002586 \text{ cm}^2$$

Verificação do Superdimensionamento:

$$\left(1 - \frac{S_{o3}}{S_{24\text{AWG}}} \right) = 2.296 \%$$

Seção Magnética do Núcleo (1 primário e 3 secundários sempre ativos):

$$S_m := 7.5 \cdot \sqrt{\frac{P_o}{f_{rede}} \cdot \frac{\text{Hz}}{\text{W}}} \cdot \text{cm}^2 \quad S_m = 5.186 \text{ cm}^2$$

Seção Geométrica do Núcleo:

$$S_g := 1.1 \cdot S_m \quad S_g = 5.705 \text{ cm}^2$$

Comprimento da Coluna Central (considerando que seja igual ao comprimento do pacote laminado, isto é, $a=b$):

$$a := \sqrt{S_g}$$

$$a = 2.388 \text{ cm}$$

Adotou-se a lâmina padronizada **2.2 cm**, a qual apresenta as seguintes especificações:

Comprimento da Coluna Central:

$$a := 2.2 \text{ cm}$$

Seção da Janela:

$$S_j := 0.75 \cdot a^2$$

$$S_j = 3.63 \text{ cm}^2$$

Espessura da Lâmina:

$$e := 0.50 \text{ mm}$$

Comprimento do Pacote Laminado:

$$b := \frac{S_g}{a}$$

$$b = 2.593 \text{ cm}$$

Número de Lâminas:

$$n_l := \text{ceil}\left(\frac{b}{e}\right)$$

$$n_l = 52$$

Comprimento do Pacote Laminado Efetivo:

$$b_e := n_l \cdot e$$

$$b_e = 2.6 \text{ cm}$$

Comprimento do Pacote Laminado Imposto (de acordo com o carretel):

$$b_i := 3 \text{ cm}$$

Seção Geométrica Efetiva do Núcleo:

$$S_{g_e} := a \cdot b_i$$

$$S_{g_e} = 6.6 \text{ cm}^2$$

Seção Magnética Efetiva do Núcleo:

$$S_{m_e} := \frac{S_{g_e}}{1.1}$$

$$S_{m_e} = 6 \text{ cm}^2$$

Indução Magnética Máxima:

$$B_m := 1 \cdot T$$

Número de Espiras do Enrolamento Primário:

$$N_i := \text{ceil}\left(\frac{V_{redef_min}}{4.44 \cdot B_m \cdot S_{m_e} \cdot f_{redef}}\right)$$

$$N_i = 1170$$

Número de Espiras do Secundário 1:

$$N_{o1} := \text{ceil}\left(\frac{1.1 \cdot V_{o1}}{4.44 \cdot B_m \cdot S_{m_e} \cdot f_{redef}}\right)$$

$$N_{o1} = 117$$

Número de Espiras do Secundário 2:

$$N_{o2} := \text{ceil}\left(\frac{1.1 \cdot V_{o2}}{4.44 \cdot B_m \cdot S_{m_e} \cdot f_{redef}}\right)$$

$$N_{o2} = 117$$

Número de Espiras do Secundário 3:

$$N_{o3} := \text{ceil}\left(\frac{1.1 \cdot V_{o3}}{4.44 \cdot B_m \cdot S_{m_e} \cdot f_{redef}}\right)$$

$$N_{o3} = 117$$

Área total ocupada pelos enrolamentos sem isolamento:

$$S_{total_sem} := N_i \cdot S_{30AWG} + N_{o1} \cdot S_{25AWG} + N_{o2} \cdot S_{28AWG} + N_{o3} \cdot S_{24AWG}$$

$$S_{total_sem} = 1.12 \text{ cm}^2$$

Possibilidade de Execução ($>=3$):

$$\text{Execução} := \frac{S_j}{S_{total_sem}}$$

$$\text{Execução} = 3.242$$

OK!

4) Resistência dos enrolamentos:

Comprimento médio das espiras:

$$l_e := 2 \cdot a + 2 \cdot b_i + 0.5 \cdot a \cdot \pi$$

$$l_e = 13.856 \text{ cm}$$

Resistência do enrolamento primário:

$$R_i := l_e \cdot N_i \cdot \rho_i$$

$$R_i = 73.323 \Omega$$

Resistência do enrolamento secundário1:

$$R_{o1} := l_e \cdot N_{o1} \cdot \rho_1$$

$$R_{o1} = 2.3 \Omega$$

Resistência do enrolamento secundário2:

$$R_{o2} := l_e \cdot N_{o2} \cdot \rho_2$$

$$R_{o2} = 4.612 \Omega$$

Resistência do enrolamento secundário3:

$$R_{o3} := l_e \cdot N_{o3} \cdot \rho_3$$

$$R_{o3} = 1.824 \Omega$$

5) Indutância magnetizante do enrolamento primário:

Constante de Permeabilidade Magnética no vácuo:

$$\mu_0 := 4\pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$$

Comprimento médio do entreferro (gap de ar entre as juntas):

$$l_g := 0.3 \text{ mm}$$

Relutância do circuito entreferro:

$$R_L := 2 \cdot \frac{l_g}{\mu_0 \cdot S_{m_e}}$$

$$R_L = 7.958 \times 10^5 \frac{1}{\text{H}}$$

Indutância Magnetizante do Enrolamento Primário:

$$L_{mi} := \frac{N_i^2}{R_L}$$

$$L_{mi} = 1.72 \text{ H}$$

Apêndice 5

Cálculo do Indutor Toroidal

INSTITUTO DE ELETRÔNICA DE POTÊNCIA


Assunto: Planilha para Cálculo do Indutor Toroidal do FAP

1. Especificações:

| | |
|--|--|
| $L := 350 \cdot \mu\text{H}$ | (indutância desejada) |
| $I_{\text{pico}} := 100\text{A}$ | (simulação) |
| $I_{\text{ef}} := 38\text{A}$ | (simulação) |
| $np := 1$ | (número de indutores em paralelo) |
| $ns := 2$ | (número de indutores em série) |
| $B_{\text{max}} := 0.6\text{T}$ | (indução magnética máxima - projetista) |
| $J_{\text{max}} := 450 \frac{\text{A}}{\text{cm}^2}$ | (densidade máxima de corrente) |
| $\mu_0 := 4 \cdot \pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$ | (permeabilidade magnética do ar) |
| $k_w := 0.7$ | (fator de ocupação do cobre na área de janela) |
| $fs := 20 \cdot \text{kHz}$ | (frequência de operação) |

2. Cálculo da bitola do condutor:

| | | |
|--|--|--|
| $\Delta := \frac{7.5 \text{ s}^{-0.5} \text{ cm}}{\sqrt{2fs}}$ | (profundidade de penetração) | $\Delta = 0.038 \text{ cm}$ |
| | (3 níveis ==> $f = 2 \cdot fs$) | |
| $D_{\text{cond}} := 2 \cdot \Delta$ | (diâmetro máximo do condutor) | $D_{\text{cond}} = 0.075 \text{ cm}$ |
| $S_{\text{cobre}} := \frac{I_{\text{ef}}}{J_{\text{max}}}$ | (área que o condutor de cada indutor deve ter) | $S_{\text{cobre}} = 0.084444 \text{ cm}^2$ |
| O condutor escolhido é o 25AWG. | $S_{\text{fio}} := 0.001624 \text{ cm}^2$ | $S_{\text{fioiso}} := 0.002078 \text{ cm}^2$ |
| $n_{\text{cond}} := \frac{S_{\text{cobre}}}{S_{\text{fio}}}$ | (número de condutores) | $n_{\text{cond}} = 51.998$ |
| $n_{\text{cond}} := \text{ceil}(n_{\text{cond}})$ | | $n_{\text{cond}} = 52$ |

3. Definição do núcleo:

Núcleo escolhido (Magnetics): Koll M μ 77908-A7

| | |
|--|--|
| Número de indutores associados em paralelo: | $np = 1$ |
| Número de indutores associados em série: | $ns = 2$ |
| Indutância (de cada indutor): | $L_{\text{ind}} := L \cdot \frac{np}{ns}$ $L_{\text{ind}} = 1.75 \times 10^{-4} \text{ H}$ |
| Corrente de pico em cada indutor: | $i_{L\text{pico}} := \frac{I_{\text{pico}}}{np}$ $i_{L\text{pico}} = 100 \text{ A}$ |
| Corrente eficaz em cada indutor: | $i_{L\text{ef}} := \frac{I_{\text{ef}}}{np}$ $i_{L\text{ef}} = 38 \text{ A}$ |
| Relação LI^2 para escolha do núcleo adequado - catálogo) | $LII := i_{L\text{pico}}^2 \cdot \frac{L_{\text{ind}}}{10^{-3}}$ $LII = 1750 \text{ J}$ |

Número de núcleos associados em paralelo (por indutor):

$$N_{nI} := 3$$

Dimensões do núcleo (catálogo Magnetics):

$$D := 77.8\text{mm}$$

$$d := 49.2\text{mm}$$

$$h := 15.9\text{mm}$$

Área efetiva da janela (catálogo Magnetics):

$$A_w := 17.92\text{cm}^2$$

Caminho magnético (catálogo Magnetics):

$$l_e := 19.95\text{cm}$$

Comprimento da espira para um núcleo (fator de janela de mais ou menos 90%):

$$L_e := 10\text{cm}$$

Para mais núcleos:

$$L_{eT} := \begin{cases} L_e & \text{if } N_{nI} \leq 1 \\ L_e + 2 \cdot N_{nI} \cdot h & \text{otherwise} \end{cases}$$

$$L_{eT} = 19.54\text{cm}$$

Indutância nominal (mH/1000 turns) (catálogo Magnetics):

$$A_L := 37\text{mH}$$

Indutância nominal mínima:

$$A_{Lmin} := A_L - A_L \cdot 8\%$$

$$A_{Lmin} = 34.04\text{mH}$$

Permeabilidade: $\mu := 26$

Número de espiras:

$$N_{esp} := \sqrt{\frac{L_{ind} \cdot 10^6}{A_{Lmin} \cdot N_{nI}}}$$

$$N_{esp} = 41.396$$

$$N_{esp} := \text{ceil}(N_{esp})$$

$$N_{esp} = 42$$

Máxima Densidade de Fluxo Resultante:

$$B_{amax1} := \frac{N_{esp} \cdot I_{Lpico} \cdot \mu \cdot \mu_0}{l_e}$$

$$B_{amax1} = 0.688\text{T}$$

4. Possibilidade de Execução:

$$A_{wmin} := N_{esp} \cdot \frac{S_{fioiso} \cdot n_{cond}}{k_w} \quad (\text{área de janela mínima necessária})$$

$$A_{wmin} = 6.483\text{cm}^2$$

$$\text{Execução} := \frac{A_{wmin}}{A_w}$$

$$\text{Execução} = 0.36$$

5. Comprimento do chicote:

$$\text{Chicote} := N_{esp} \cdot L_{eT}$$

$$\text{Chicote} = 8.207\text{m}$$

Apêndice 6

Programa Fonte para o PIC18F4331

```

***** PROGRAMA FONTE *****
;
; MURILO DE PIERI FENILI
; INEP - INSTITUTO DE ELETRONICA DE POTENCIA
; DEZEMBRO DE 2006
; VERSAO FINAL
;
*****
;
; ARQUIVOS DE DEFINICOES
;
; #INCLUDE <P18F4331.INC>
;
; PAGINACAO DE MEMORIA
;
;*****
;
; ORG 0x00 ;VETOR DE RESET
;
; GOTO INICIO
;
;*****
;
; VARIAVEIS
;
;*****
;
; CBLOCK 0x60 ;ENDEREÇO INICIAL DA MEMÓRIA DO USUARIO
;
; TEMPO ;VARIAVEIS
;
; CONTADOR ;
;
; ADRESH_TEMP ;REGISTRADORES TEMPORARIOS
;
; ADRESL_TEMP ;PARA O RESULTADO DO A/D
;
; DUTYH_ALTO ;REGISTRADORES PARA RAZAO CICLICA
;
; DUTYL_ALTO ;
;
; DUTYH_BAIXO ;
;
; DUTYL_BAIXO ;
;
; ENDC ;FIM DO BLOCO DE MEMORIA
;
;*****
;
; CONSTANTES
;
;*****
;
; ESEIS EQU .230
;
; TRES EQU .03
;
; DOIS EQU .02
;
;*****
;
; ENTRADAS
;
;*****
;
; #DEFINE SINCR0 PORTA,0 ;ENTRADA PARA O SINCRONISMO COM A REDE
; #DEFINE PROTECAO PORTD,0 ;ENTRADA PARA PROTECAO CONTRA SOBRETENSÃO
;
;*****
;
; SAIDAS
;
;*****
;
; #DEFINE RELE PORTD,1 ;SAIDA PARA ACIONAMENTO DO RELE DO CONTATOR
; #DEFINE VERDE PORTC,4 ;LEDS DE SINALIZACAO (0=APAGADO, 1=ACRISO)
; #DEFINE AMARELO PORTC,5
; #DEFINE VERMELHO PORTC,6
;
;*****
;
; INICIO
;
;*****
;
; INICIO
;
; PWM
;
; MOVWF B'00000100' ;DEFINE OSCILADOR PRIMARIO<1:0>
; MOVWF OSCCON
;
;
; MOVWF B'00000011' ;POSTSCALE DO PWM TIME BASE<7:4>
; MOVWF PTCON0 ;CLOCK PRESCALE<3:2> - SELECIONA MODO UP/DOWN COM
; ;DOUBLE UPDATE<1:0>
;
; MOVWF B'10000000' ;HABILITA PWM TIME BASE<7>
; MOVWF PTCON1 ;FLAG DE UP OU DOWN<6> (1=DOWN,0=UP)
;
;
; MOVWF B'00110011' ;HABILITA PWM 0,1,2 e 3 COMO SAIDA<6:4>-MODOS INDEPENDENTE OU
; MOVWF PWMCON0 ;COMPLEMENTAR<3:0>(PWM 0/1,2/3<1:0> NO MODO INDEPENDENTE(1,1))
;
;
; MOVWF 0x00 ;CARREGA PTPER (PICO DA TRIANGULAR) COM 0x00FA
; MOVWF PTPERH ;DEFININDO ASSIM O PERIODO DO PWM (1/20kHz)
; MOVWF 0xFA
; MOVWF PTPERL
;
; CONVERSOR A/D
;
; MOVWF B'00100100' ;CONFIGURA PINOS ANALOGICOS(1) E DIGITAL I/O(0) <7:0>
; MOVWF ANSELO ;AN2<2>(GRUPO C),ANS<5>(GRUPO B) CONFIGURADO COMO ANALOGICO
; MOVWF B'00000000' ;AN8<0> PARA O PIC18F4331 CONFIGURADO COMO DIGITAL
; MOVWF ANSEL1
;
;
; MOVWF B'00000101' ;SELECIONA MODO SINGLE-SHOT<5> - SINGLE CHANNEL<4>
; MOVWF ADCON0 ;GRUPO B<3:2>(01)(PARA GRUPO C(10)) - HABILITA MODULO A/D<0>
; CALL DELAY_10USEG ;TEMPO PARA POWER-UP SETUP
;
;
; MOVWF B'00000000' ;REFERENCIA DE TENSÃO<7:6>
; MOVWF ADCON1 ;Vref+=AVdd E Vref-=AVss
    
```

```

MOVWL  E'10001010'      ;SELECIONA CLOCK DE CONVERSAO DO A/D <2:0>(Fosc/32)
MOVWF  ADCON2           ;DEFINE O TEMPO DE AQUISICAO(2Tad)<6:3> - LEITURA JUSTIFICADA
                                ;P/ DIREITA<7>
MOVWL  E'00000000'      ;DESABILITA TRIGGERS<4:0>
MOVWF  ADCON3           ;TODOS OS TRIGGERS DESABILITADOS (0)

MOVWL  E'00010000'      ;SELECAO DOS CANAIS
MOVWF  ADCHS           ;SELECIONA AN2 DO GRUPO C<3:2>(00),AN5 DO GRUPO B<5:4>(01)
;TIMER
MOVWL  E'10001000'      ;HABILITA TIMER 0<7>, CONTADOR DE 16 BITS<6>,
MOVWF  TOCON           ;FONTE INTERNA P/ CLOCK<5>, SEM PRESCALER<3>
;DEFINICAO DAS PORTAS
MOVWL  E'11100001'      ;PORTA A - ENTRADA PARA O CRISTAL EXTERNO<7:6>, SINCRONISMO<0>
MOVWF  TRISA           ;ENTRADA ANALOGICA PARA A/D(AN5<5>)
;
MOVWL  E'00000000'      ;PORTA B - RE<3:0> SAIDAS PWM
MOVWF  TRISE
MOVWL  E'00000000'      ;PORTA C - RC<6:4> SAIDAS LEDS
MOVWF  TRISC
MOVWL  E'00000001'      ;PORTA D - PROTECAO SOBRETENSAO<0>, RD1 SAIDA RELE<1>
MOVWF  TRISD
MOVWL  E'00000000'      ;PORTA E - TUDO SAIDA
MOVWF  TRISE
;*****
;
;                               INICIALIZACAO DAS VARIAVEIS
;*****
CLRF   PORTA           ;LIMPA PORTAS A,B,C,D,E
CLRF   PORTE
CLRF   PORTC
CLRF   PORTD
CLRF   PORTE
CLRF   PTMRH           ;LIMPA REGISTRADORES
CLRF   PTHRL
CLRF   PDCOH
CLRF   PDC1H
CLRF   PDCOL
CLRF   PDC1L
CLRF   DUTYH_ALTO
CLRF   DUTYL_ALTO
CLRF   DUTYH_BAIXO
CLRF   DUTYL_BAIXO
;*****
;
;                               PROGRAMA PRINCIPAL
;*****
MAIN
BSF    VERMELHO
BCF    PIR1,ADIF
BSF    ADCONO,1        ;HABILITA A/D
;*****
;PARTIDA: INRUSH
ESTAGIO1
BTFS   PIR1,ADIF      ;FIM DA CONVERSAO A/D?
GOTO   $-1
BCF    PIR1,ADIF      ;LIMPA FLAG PARA PROXIMA LEITURA
BSF    ADCONO,1
;300V
MOVWL  DOIS           ;COMPARA COM 300V (0x0288)
CPESGT ADRESH
GOTO   MEMORIGUAL
GOTO   ESTAGIO2
MEMORIGUAL
CPESEQ ADRESH
GOTO   ESTAGIO1
MOVWL  OX88
CPESLT ADRESL
GOTO   ESTAGIO2
GOTO   ESTAGIO1
;*****
ESTAGIO2
BCF    VERMELHO
BSF    VERDE
BTFS   SINCR0
GOTO   $-1
BTFS   SINCR0
GOTO   $-1           ;FUNDAMENTAL DA REDE PASSANDO POR ZERO (NEGATIVO
BSF    RELE           ; P/ POSITIVO)
;
BSF    ADCONO,3        ;ALTERA CONVERSAO DO A/D PARA GRUPO C<3:2>(10)
BCF    ADCONO,2
;
MOVWL  E'00110000'      ;HABILITA PWM MODO COMPLEMENTAR
MOVWF  PWMCON0
;

```

```

MOVW  B'11100101'      ;HABILITA ENTRADA ANALOGICA 2 PARA A/D (AN2<2>)
MOVWF  TRISA           ;DEMAIS BITS NAO SE ALTERAM

;
BCF    PIR1,ADIF
BSF    ADCON0,1        ;HABILITA A/D

BTSS   SINCRO
GOTO   $-1
BTSS   SINCRO
GOTO   $-1             ;ESPERA NOVAMENTE A PASSAGEM POR ZERO
;*****
MALHA_FECHADA
BTSS   PROTECAO        ;TESTA SOBRETENSAO NO BARRAMENTO
GOTO   SOBRETENSAO

BTSS   PIR3,PTIF      ;ESPERA ATUALIZACAO DA RAZAO CICLICA
GOTO   $-1            ;PS: IMPORTANTE PARA EVITAR "GLITCH"

BCF    PIR1,ADIF      ;DEPOIS DA RAZAO ATUALIZADA, COMECA CONVERSÃO A/D
BSF    ADCON0,1
BTSS   PIR1,ADIF
GOTO   $-1

MOVWF  ADRESH,ADRESH_TEMP ;RESULTADO DA CONVERSÃO A/D EM REGISTRADORES TEMPORARIOS
MOVWF  ADRESL,ADRESL_TEMP

MOVW   TRES           ;TESTE PARA RAZAO CICLICA > 0x03E6 (~100%)
CPFSGT ADRESH_TEMP
GOTO   TESTEMINIMO
GOTO   MAXIMO

TESTEMINIMO
TSTFSZ ADRESH_TEMP    ;TESTE PARA RAZAO CICLICA MINIMA(0x0001)
GOTO   MENORIGUAL2
MOVW   0X01
CPFSGT ADRESL_TEMP
GOTO   MINIMO

MENORIGUAL2
MOVW   TRES           ;TESTE PARA RAZAO CICLICA MAXIMA
CPFSEQ ADRESH_TEMP
GOTO   SUBTRACAO     ;NEM MINIMA NEM MAXIMA, SEQUE NORMALMENTE

MOVW   ESEIS         ;PRIMEIRO NIBBLE CONFERI, TESTA SEGUNDO
CPFSLT ADRESL_TEMP
GOTO   MAXIMO

SUBTRACAO
MOVWF  ADRESH_TEMP,DUTYH_ALTO ;RAZAO CICLICA ALTA RECEBE O VALOR DO A/D DIRETAMENTE
MOVWF  ADRESL_TEMP,DUTYL_ALTO

MOVW   ESEIS         ;RAZAO C. BAIXA SERA A DIFERENÇA ENTRE A RAZAO MAXIMA
CPFSGT ADRESL_TEMP    ;POSSIVEL (0x03E6 = ~100%) E O VALOR LIDO PELO A/D
GOTO   SUB_NORMAL

SUB_COMPLEMENTO2      ;SUBTRACAO EM COMPLEMENTO 2, OU SEJA, NIBBLE
SUBWF  ADRESL_TEMP,1  ;BAIXO MAIOR QUE O LIMITE "E6"
DECF  ADRESL_TEMP,1
COMF  ADRESL_TEMP,1
MOVWF ADRESL_TEMP,DUTYL_BAIKO
MOVE  ADRESH_TEMP,0
SUBLW DOIS
MOVWF DUTYH_BAIKO
GOTO  ATUALIZA_RAZAO

SUB_NORMAL            ;SUBTRACAO NORMAL, OU SEJA, NIBBLE BAIKO MENOR QUE
MOVE  ADRESL_TEMP,0 ;O LIMITE "E6"
SUBLW ESEIS
MOVWF DUTYL_BAIKO
MOVE  ADRESH_TEMP,0
SUBLW TRES
MOVWF DUTYH_BAIKO
GOTO  ATUALIZA_RAZAO

MAXIMO                ;RAZAO CICLICA MAXIMA==>RAZAO CICLICA BAIKO RECEBE 0x0001
;E RAZAO CICLICA ALTA RECEBE 0x03E6
CLRF  DUTYH_BAIKO
MOVW  0X01
MOVWF DUTYL_BAIKO

MOVW  TRES
MOVWF DUTYH_ALTO
MOVW  ESEIS
MOVWF DUTYL_ALTO
GOTO  ATUALIZA_RAZAO
    
```


Referências Bibliográficas

- [1] IEC 61000-3-2: **“International Standard – Electromagnetic Compatibility – Limits for Harmonic Current Emission”**, Terceira Edição/2005;
- [2] SOUZA, Alexandre Ferrari: **“Retificadores Monofásicos de Alto Fator de Potência com Reduzidas Perdas de Condução e Comutação Suave”**, Tese de Doutorado, PPGEEL-UFSC, Florianópolis SC/1998;
- [3] SOUZA, Fabiana Pöttker: **“Correção do Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos”**, Tese de Doutorado, PPGEEL-UFSC, Florianópolis SC/2000;
- [4] LINDEKE, Dirk: **“Projeto de um Filtro Ativo Paralelo de 1kVA Usando Técnicas de Controle Analógico e Digital”**, Dissertação de Mestrado, PPGEEL-UFSC, Florianópolis SC/2003;
- [5] KASSICK, Enio Valmor: **“Harmônicas em Sistemas Industriais de Baixa Tensão”**, Apostila INEP, Florianópolis SC/2005;
- [6] ERICKSON, Robert W.: **“Fundamentals of Power Electronics”**, Chapman & Hall, New York/1997;
- [7] INEP: **“Retificador Boost Bidirecional de Onda Completa com Elevado Fator de Potência”**, Relatório Interno, Florianópolis SC/2005;
- [8] PERIN, Arnaldo José: **“Curso – Modulação PWM”**, Apostila INEP, Florianópolis SC/2000;
- [9] PERIN, Arnaldo José; BASCOPE, René P. Torrico: **“O Transistor IGBT Aplicado em Eletrônica de Potência”**, Sagra Luzzatto, Porto Alegre RS/1997;
- [10] BARBI, Ivo: **“Eletrônica de Potência – 4ª Edição”**, Edição do Autor, Florianópolis SC/2002;
- [11] BARBI, Ivo: **“Eletrônica de Potência – Projetos de Fontes Chaveadas”**, Edição do Autor, Florianópolis SC/2001;
- [12] DATASHEET, Semikron: **“Módulo IGBT – SKM 100GB063D”**, www.semikron.com.br;

- [13] *DATASHEET*, Microchip: **“PIC18F2331/2431/4331/4431”**, www.microchip.com;
- [14] OGATA, Katsuhiko: **“Engenharia de Controle Moderno – Terceira Edição”**, Prentice-Hall do Brasil LTDA, Rio de Janeiro RJ/1998;
- [15] MARQUES, Jefferson Luiz Brum; BRAZ, Gustavo Prado: **“EEL7300 – Eletrônica Aplicada – Conteúdos para a Prática”**, Apostila IEB, Florianópolis SC/2002;
- [16] *DATASHEET*, LEM: **“Sensor de Corrente – LA 55-P”**, www.lem.com;
- [17] *DATASHEET*, LEM: **“Sensor de Tensão – LV 20-P”**, www.lem.com;
- [18] *DATASHEET*, Fairchild: **“LF347”**, www.fairchildsemi.com;
- [19] *DATASHEET*, Analog Devices: **“AD734”**, www.analog.com;
- [20] *DATASHEET*, Fairchild: **“BC238”**, www.fairchildsemi.com;
- [21] MARTIGNONI, Alfonso: **“Transformadores”**, Editora Globo, Porto Alegre/1977;
- [22] *DATASHEET*, National Semiconductor: **“LM78xx Series – Voltage Regulators”**, www.national.com;
- [23] *DATASHEET*, National Semiconductor: **“LM79xx Series – Terminal Negative Regulators”**, www.national.com;
- [24] *DATASHEET*, Texas Instruments: **“SN74LS07 – Hex Buffers/Drivers with Open-Collector High-Voltage Outputs”**, www.ti.com;
- [25] ZANCO, Wagner da Silva: **“Microcontroladores PIC16F628A/648A – Uma Abordagem Prática e Objetiva”**, Editora Érica, São Paulo SP/2005.
- [26] *DATASHEET*, Magnetics: **“Powder Cores Design Manual and Catalog”**, www.mag-inc.com;