

**OSMAR FRANCA SIEBEL**

**UM MODELO EFICIENTE DO TRANSISTOR MOS PARA  
O PROJETO DE CIRCUITOS VLSI**

**Florianópolis**

2007

**UNIVERSIDADE FEDERAL DE SANTA CATARINA**

**PROGRAMA DE PÓS-GRADUAÇÃO  
EM ENGENHARIA ELÉTRICA**

**UM MODELO EFICIENTE DO TRANSISTOR MOS PARA  
O PROJETO DE CIRCUITOS VLSI**

Dissertação submetida à  
Universidade Federal de Santa Catarina  
como parte dos requisitos para a  
obtenção do grau de Mestre em Engenharia Elétrica

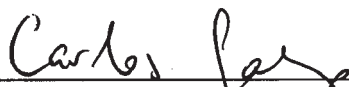
**OSMAR FRANCA SIEBEL**

Florianópolis, Março de 2007

# UM MODELO EFICIENTE DO TRANSISTOR MOS PARA O PROJETO DE CIRCUITOS VLSI

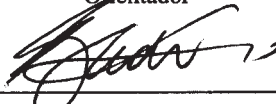
Osmar Franca Siebel

'Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em Circuitos e Sistemas Integrados, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.'



Prof. CARLOS GALUP MONTORO, Dr.

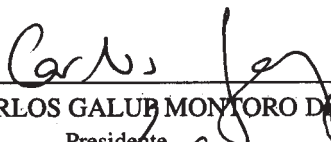
Orientador



Prof. NELSON SADOWSKI, Dr.

Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:



Prof. CARLOS GALUP MONTORO Dr.

Presidente



Prof. MÁRCIO CHEREM SCHNEIDER D.Sc.



Prof. LUIZ CLÁUDIO VILLAR DOS SANTOS, Dr.



Prof. CARLO REQUIÃO DA CUNHA, Ph.D.

## **DEDICATÓRIA**

A Deus, aos meus amados pais Osmar e Josefina,  
aos meus queridos irmãos Gustavo e Márcia,  
a minha amada Mariana e a pequenina Heleninha  
dedico essa conquista como gratidão.

# *Agradecimentos*

Agradeço aos professores Carlos Galup-Montoro e Márcio Cherem Schneider pela oportunidade e orientação. Gostaria também de agradecer aos demais membros da banca, Luiz Cláudio Villar e Carlo Requião da Cunha cujos comentários e observações foram de grande valia para a finalização deste trabalho.

Agradeço aos colegas de laboratório e, em especial, aos meus colegas de mestrado Charles, Rafael e Leandro, pela companhia e ajuda, tanto no decorrer das disciplinas, como também durante a etapa de dissertação. Gostaria também de agradecer ao Daniel e Spiller, pela ajuda com a instalação e configuração do simulador ELDO.

Agradeço ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) pelo suporte financeiro realizado através do Programa Nacional de Microeletrônica (PNM).

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para obtenção do grau de Mestre em Engenharia Elétrica.

## **UM MODELO EFICIENTE DO TRANSISTOR MOS PARA O PROJETO DE CIRCUITOS VLSI**

**Osmar Franca Siebel**

Março/2007

Orientador: Carlos Galup Montoro, Dr.

Área de Concentração: Circuitos e Sistemas Integrados.

Palavras-chave: MOSFET, transistor MOS, modelagem de dispositivos, simulação de circuitos.

Números de Páginas: 91.

**RESUMO:** Neste trabalho é detalhada a implementação do modelo ACM do transistor MOS no simulador elétrico ELDO (Mentor Graphics). O código foi escrito em linguagem C utilizando a ferramenta UDM (*User Definable Model*). A carga de inversão é calculada a partir da equação de carga UCCM utilizando um algoritmo que resolve esta equação com apenas uma iteração e com um erro relativo menor do que  $10^{-7}$ . Através de simulações, o modelo implementado foi confrontado com os demais modelos da nova geração (HiSIM, EKV, BSIM5, SP, MM1 e PSP) tanto no que diz respeito à sua qualidade (simetria, cargas e parâmetros de pequenos sinais) como também no que diz respeito à velocidade da simulação. Os resultados mostram que o modelo ACM é uma poderosa e útil ferramenta para simulação e projeto à mão, pois é constituído por equações compactas e precisas, além de possuir um número reduzido de parâmetros.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

## **AN EFFICIENT MODEL OF THE MOS TRANSISTOR FOR VLSI CIRCUIT DESIGN**

**Osmar Franca Siebel**

March/2007

Advisor: Carlos Galup Montoro, Dr.

Area of Concentration: Integrated Circuits and Systems.

Keywords: MOSFET, MOS transistor, device modeling, circuit simulation.

Number of Pages: 91.

**ABSTRACT:** This work will detail the simulator implementation of the ACM model of the MOS transistor in ELDO (Mentor Graphics). The ACM model was implemented into the ELDO simulator using the UDM (User Definable Model) module. The model code was written in C. The iterative algorithm used for the numerical calculation of the inversion charge in the Unified Charge Control Model (UCCM) need only one iteration to obtain relative errors of less than  $10^{-7}$  in the whole inversion range. ACM will be compared with other compact models (EKV, HiSIM, BSIM5, SP, MM11 and PSP) through simulated characteristics such as symmetry, charges and capacitances. The speed of simulation of the ACM model will be compared with other transistor models. The results show that ACM is a powerful and useful tool for simulation and design because consist of simple, accurate and single equations allied to a small number of physical parameters.

# *Lista de Abreviações*

ACM - *Advanced Compact MOSFET*

BiCMOS - *Bipolar Complementary Metal Oxide Semiconductor*

BSIM - *Berkeley short-channel IGFET Model*

CAD - *Computer Aided Design*

CI - *Circuitos Integrados*

CLM - *Modulação do comprimento do canal (Channel Length Modulation)*

CMOS - *Complementary Metal Oxide Semiconductor*

DIBL - *Redução da barreira induzida pelo dreno (Drain-induced barrier lowering)*

EDA - *Electronic Design Automation*

HiSIM - *Hiroshima-University STARC IGFET Model*

MM11 - *MOS Model 11*

MM9 - *MOS Model 9*

MOSFET - *Metal Oxide Semiconductor Field Effect Transistor*

RF - *Rádio Frequência*

SoC - *Systems on-a-Chip*

TTM - *Time-to-market*

VLSI - *Very-large-scale integration*



## *Lista de Símbolos*

- $C_{bb}$  - capacitância substrato-substrato  
 $C_{bd}$  - capacitância substrato-dreno  
 $C_{bg}$  - capacitância substrato-porta  
 $C_{bs}$  - capacitância substrato-fonte  
 $C_{db}$  - capacitância dreno-substrato  
 $C_{dd}$  - capacitância dreno-dreno  
 $C_{dg}$  - capacitância dreno-porta  
 $C_{ds}$  - capacitância dreno-fonte  
 $C_{gb}$  - capacitância porta-substrato  
 $C_{gd}$  - capacitância porta-dreno  
 $C_{gg}$  - capacitância porta-porta  
 $C_{gs}$  - capacitância porta-fonte  
 $C_{sb}$  - capacitância fonte-substrato  
 $C_{sd}$  - capacitância fonte-dreno  
 $C_{sg}$  - capacitância fonte-porta  
 $C_{ss}$  - capacitância fonte-fonte  
 $C'_{ox}$  - capacitância do óxido por unidade de área  
 $C_{ox}$  - capacitância do óxido  
F - campo elétrico  
 $F_C$  - campo elétrico crítico  
 $F_{eff}$  - campo elétrico efetivo  
 $i_d$  - corrente de dreno normalizada  
 $i_{dsat}$  - corrente de dreno saturada normalizada  
 $I_D$  - corrente de dreno  
 $I_{Dsat}$  - corrente de dreno saturada  
k - constante de Boltzmann  
L - comprimento do canal  
 $L_C$  - comprimento característico  
n - fator de rampa

$N_A$  - concentração volumétrica de impurezas  
 $n_i$  - concentração de elétrons (lacunas) do semiconductor intrínseco  
 $q$  - magnitude da carga eletrônica  
 $Q_B$  - carga no substrato  
 $Q'_B$  - densidade de carga de depleção  
 $Q'_C$  - densidade de carga do semiconductor  
 $Q_D$  - carga no dreno  
 $Q'_F$  - densidade de carga na fonte deslocada de  $Q'_{IP}$   
 $Q_G$  - carga na porta  
 $Q_I$  - carga de inversão  
 $Q'_{ID}$  - densidade de carga de inversão no dreno  
 $q'_{ID}$  - densidade de carga no dreno normalizada  
 $Q'_{IDsat}$  - densidade de carga de inversão no dreno na saturação  
 $q'_{IDsat}$  - densidade de carga no dreno normalizada na saturação  
 $Q'_{IP}$  - densidade de carga de inversão de *pinch-off*  
 $Q'_{IS}$  - densidade de carga de inversão na fonte  
 $q'_{IS}$  - densidade de carga normalizada na fonte  
 $Q'_R$  - densidade de carga no dreno deslocada de  $Q'_{IP}$   
 $Q_S$  - carga na fonte  
 $Q'_{VD}$  - densidade de carga de inversão virtual no dreno com saturação da velocidade  
 $Q'_{VS}$  - densidade de carga de inversão virtual na fonte com saturação da velocidade  
 $T$  - temperatura absoluta em Kelvin  
 $u_S$  - potencial de superfície normalizado  
 $u_C$  - potencial do canal normalizado  
 $u_F$  - potencial de Fermi normalizado  
 $V_C$  - potencial no canal  
 $V_{DS}$  - tensão dreno-fonte  
 $V_{DSsat}$  - tensão de saturação  
 $V_{FB}$  - tensão de banda plana  
 $V_G$  - tensão de porta  
 $V_P$  - tensão de *pinch-off*  
 $v_{sat}$  - velocidade de saturação  
 $V_T$  - tensão de limiar  
 $x_j$  - profundidade da junção  
 $W$  - largura do canal

$\alpha$  - coeficiente de saturação

$\alpha_\theta$  - constante de espalhamento

$\alpha_\theta$  - redução de mobilidade devido ao campo lateral

$\gamma$  - coeficiente do efeito de corpo

$\varepsilon$  - relação entre a velocidade de difusão e a velocidade de saturação

$\varepsilon_s$  - permissividade do semicondutor

$\lambda$  - coeficiente do efeito da modulação do comprimento do canal

$\mu_{eff}$  - mobilidade efetiva dos portadores

$\mu_n$  - mobilidade dos portadores

$\mu_o$  - mobilidade para baixos valores de campo elétrico

$\rho$  - densidade de carga

$\phi$  - potencial eletrostático

$\phi_t$  - tensão térmica

$\phi_s$  - potencial de superfície

$\phi_{sa}$  - potencial de superfície em inversão muito fraca

$\phi_{s0}$  - potencial de superfície na fonte

$\phi_{sL}$  - potencial de superfície no dreno

# *Sumário*

## **Lista de Figuras**

## **Lista de Tabelas**

<b>1</b>	<b>Introdução</b>	p. 20
<b>2</b>	<b>Projeto de circuitos VLSI</b>	p. 23
2.1	Analógico x Digital . . . . .	p. 23
2.1.1	Circuitos Analógicos . . . . .	p. 25
2.2	Ferramentas de Projeto Analógico-Digital . . . . .	p. 26
2.2.1	Simuladores . . . . .	p. 27
<b>3</b>	<b>Modelos</b>	p. 28
3.1	Tipos de Modelos . . . . .	p. 28
3.2	Equacionamento . . . . .	p. 29
3.3	Modelos baseados na tensão de limiar . . . . .	p. 31
3.4	Modelos compactos da nova geração . . . . .	p. 32
3.5	Modelos baseados no potencial de superfície . . . . .	p. 32
3.5.1	HiSIM . . . . .	p. 33
3.5.2	MM11 . . . . .	p. 34
3.5.3	SP . . . . .	p. 34
3.5.4	PSP . . . . .	p. 35
3.6	Modelos baseados na carga de inversão . . . . .	p. 36

3.6.1	ACM	p. 37
3.6.2	EKV	p. 37
3.6.3	BSIM5	p. 38
3.7	<i>Compact Model Council</i>	p. 39
<b>4</b>	<b><i>Advanced Compact MOSFET (ACM)</i></b>	<b>p. 41</b>
4.1	Cálculo das Cargas	p. 43
4.1.1	Primeiro método	p. 44
4.1.2	Segundo método	p. 44
4.1.3	Terceiro método	p. 45
4.1.4	Comparação entre os métodos	p. 45
4.2	Efeitos de Segunda Ordem	p. 47
4.3	Mobilidade	p. 47
4.4	Saturação da Velocidade	p. 49
4.5	Saturação da carga e da tensão	p. 50
4.6	Modulação do Comprimento do Canal	p. 53
4.7	Redução da barreira induzida pelo dreno (DIBL)	p. 54
4.8	Cargas Totais	p. 54
4.8.1	Influência da velocidade de saturação	p. 55
4.9	Capacitâncias	p. 57
4.9.1	Capacitâncias	p. 58
4.10	Definição de parâmetros	p. 63
<b>5</b>	<b>Implementação</b>	<b>p. 65</b>
5.1	Medidas adotadas na Implementação	p. 65
5.2	Funções	p. 66
5.2.1	load_udm_parameter ( )	p. 66

5.2.2	initempuser ( ) . . . . .	p. 66
5.2.3	initmospar_user( ) . . . . .	p. 67
5.2.4	mosuserx ( ) . . . . .	p. 67
5.3	Tipos de Análise . . . . .	p. 68
<b>6</b>	<b>Validação do modelo</b>	p. 71
6.1	Simetria . . . . .	p. 71
6.1.1	ACM . . . . .	p. 72
6.1.2	Comparação . . . . .	p. 73
6.2	Capacitor Chaveado . . . . .	p. 75
6.3	Capacitâncias . . . . .	p. 78
6.3.1	Simetria . . . . .	p. 78
6.3.2	Reciprocidade . . . . .	p. 82
6.4	Conservação da carga . . . . .	p. 84
6.5	Rede M2M . . . . .	p. 87
<b>7</b>	<b>Avaliação de Desempenho</b>	p. 90
7.1	Convergência . . . . .	p. 90
7.2	Tempo de Simulação . . . . .	p. 91
7.2.1	Estudo das Funções High-Cost . . . . .	p. 91
7.3	Simulações . . . . .	p. 93
7.3.1	Descrição dos circuitos . . . . .	p. 93
7.3.2	Resultados . . . . .	p. 93
<b>8</b>	<b>Comentários Finais</b>	p. 95
	<b>Anexo A – Código</b>	p. 97
	<b>Referências Bibliográficas</b>	p. 107

# *Lista de Figuras*

2.1	Diferenças entre o analógico e o digital. Figura extraída do artigo “Top-Down Design and Verification of Mixed-Signal Circuits” de Ken Kundert e Henry Chang, disponível em <a href="http://www.designers-guide.com">http://www.designers-guide.com</a> . . . . .	p. 24
2.2	Evolução da complexidade dos circuitos. Figura extraída de <a href="http://pt.wikipedia.org/wiki/Lei_de_Moore">http://pt.wikipedia.org/wiki/Lei_de_Moore</a> . . . . .	p. 24
2.3	Preço por transistor ao longo do tempo. Figura extraída da apresentação de Gordon E. Moore na <i>International Solid State Circuits Conference (ISSCC) 2003</i> . . . . .	p. 26
3.1	Transistor MOS . . . . .	p. 30
3.2	Modelos baseados na tensão de limiar. . . . .	p. 31
3.3	Origem do PSP. . . . .	p. 35
4.1	Comparação entre os algoritmos . . . . .	p. 45
4.2	Comparação entre os erros do algoritmo. . . . .	p. 46
4.3	Redução da Mobilidade . . . . .	p. 49
4.4	Efeito do $\epsilon$ na relação $Q'_{IDSAT}/Q'_{IS}$ . . . . .	p. 51
4.5	Efeito do $\epsilon$ na corrente de saturação ( $i_{dsat}$ ). . . . .	p. 52
4.6	Tensão de saturação . . . . .	p. 52
4.7	Modulação do comprimento do canal. . . . .	p. 53
4.8	Cargas totais. . . . .	p. 55
4.9	Influência da saturação da velocidade nas cargas do dreno e da fonte. . . . .	p. 56
4.10	Influência da saturação da velocidade nas cargas totais. . . . .	p. 57
4.11	$C_{gb}$ e $C_{bg}$ (normalizados em relação a $C_{ox}$ ), para $T_{ox}=3.2e-9m$ , $W=6\mu m$ e $L=7\mu m$ e $V_G=3V$ . . . . .	p. 61

4.12	Coeficientes capacitivos (normalizados em relação a $C_{ox}$ ), para $T_{ox}=3.2e-9m$ , $W=6\mu m$ e $L=7\mu m$ e $V_G=3V$ . Coeficientes obtidos via derivada de cargas (—) e coeficientes da Tabela 4.2 (—). . . . .	p. 63
4.13	Influência do parâmetro sigma na inversão fraca e na inversão forte. . . . .	p. 64
5.1	Circuito equivalente do modelo de capacitância e carga para análise DC e transiente. . . . .	p. 69
5.2	Circuito equivalente para análise AC e de ruído. . . . .	p. 70
6.1	Esquemático para a realização do teste de Gummel. . . . .	p. 72
6.2	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo ACM, para $V_G = 3V$ . . . . .	p. 72
6.3	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo ACM, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 73
6.4	Gráfico das derivadas transcondutâncias $\frac{\partial^3 I_D}{\partial V_X^3}$ e $\frac{\partial^4 I_D}{\partial V_X^4}$ versus $V_X$ , obtidas utilizando o modelo ACM, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 73
6.5	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo HiSIM, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 74
6.6	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo EKV, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 74
6.7	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo BSIM5, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 74
6.8	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo MM11, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 74
6.9	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo SP, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 75
6.10	Gráfico da transcondutância $\frac{\partial I_D}{\partial V_X}$ e de sua derivada $\frac{\partial^2 I_D}{\partial V_X^2}$ versus $V_X$ , obtidas utilizando o modelo PSP, para $V_G = 3V$ e $W/L = 5\mu m/2\mu m$ . . . . .	p. 75
6.11	Esquemático capacitor chaveado . . . . .	p. 75
6.12	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo ACM, $W/L = 100\mu m/15\mu m$ . . . . .	p. 76



6.13	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo ACM capacitivo ( $ACM_{cap}$ ), $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 76
6.14	Gráfico da tensão de saída ( $V_{OUT}$ ) utilizando o modelo MM11, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 76
6.15	Gráfico da tensão intermediária ( $V_{S1}$ ) utilizando o modelo MM11, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 76
6.16	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo HiSIM, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 77
6.17	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo EKV, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 77
6.18	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo SP, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 77
6.19	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo PSP, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 77
6.20	Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo BSIM5, $W/L = 100\mu\text{m}/15\mu\text{m}$ . . . . .	p. 78
6.21	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo ACM, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_G = 3\text{V}$ . . . . .	p. 79
6.22	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo ACM, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_{DS} = 0\text{V}$ . . . . .	p. 79
6.23	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo EKV, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_G = 3\text{V}$ . . . . .	p. 79
6.24	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo EKV, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_{DS} = 0\text{V}$ . . . . .	p. 79
6.25	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo HiSIM, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_G = 3\text{V}$ . . . . .	p. 80
6.26	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo HiSIM, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_{DS} = 0\text{V}$ . . . . .	p. 80
6.27	Coefficientes capacitivos $C_{gs}$ , $C_{gd}$ , $C_{bs}$ , $C_{bd}$ , $C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo BSIM5, para $T_{ox}=3.2\text{e-}9$ m, $W = 6 \mu\text{m}$ e $L = 7\mu\text{m}$ e $V_G = 3\text{V}$ . . . . .	p. 80

6.28	Coeficientes capacitivos $C_{gs}, C_{gd}, C_{bs}, C_{bd}, C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo BSIM5, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 80
6.29	Coeficientes capacitivos $C_{gs}, C_{gd}, C_{bs}, C_{bd}, C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo MM11, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_G = 3V$ .	p. 81
6.30	Coeficientes capacitivos $C_{gs}, C_{gd}, C_{bs}, C_{bd}, C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo MM11, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 81
6.31	Coeficientes capacitivos $C_{gs}, C_{gd}, C_{bs}, C_{bd}, C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo PSP, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_G = 3V$ .	p. 81
6.32	Coeficientes capacitivos $C_{gs}, C_{gd}, C_{bs}, C_{bd}, C_{sd}$ e $C_{ds}$ (normalizados em relação a $C_{ox}$ ) do modelo PSP, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 81
6.33	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo ACM, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 82
6.34	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo EKV, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 82
6.35	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo HiSIM, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 83
6.36	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo BSIM5, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 83
6.37	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo MM11, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 84
6.38	Coeficientes capacitivos $C_{gd}, C_{dg}, C_{bg}$ e $C_{gb}$ (normalizados em relação a $C_{ox}$ ) do modelo PSP, para $T_{ox}=3.2e-9$ m, $W = 6 \mu m$ e $L = 7 \mu m$ e $V_{DS} = 0V$ .	p. 84
6.39	Teste para a conservação a carga	p. 85
6.40	Conservação carga ACM	p. 85
6.41	Conservação carga $ACM_{cap}$	p. 85
6.42	Conservação carga EKV	p. 86
6.43	Conservação carga MM11	p. 86
6.44	Conservação carga HiSIM	p. 86
6.45	Conservação carga BSIM5	p. 86

6.46	Conservação carga SP . . . . .	p. 86
6.47	Conservação carga PSP . . . . .	p. 86
6.48	Esquemático da rede M2M, W/L=100 $\mu$ m/20 $\mu$ m . . . . .	p. 87
6.49	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo ACM. . . . .	p. 88
6.50	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo EKV. . . . .	p. 88
6.51	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo MM11. . . . .	p. 88
6.52	Detalhe das correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo MM11 . . . . .	p. 88
6.53	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo HiSIM. . . . .	p. 89
6.54	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo BSIM5. . . . .	p. 89
6.55	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo PSP . . . . .	p. 89
6.56	Correntes nos ramos normalizadas versus corrente de referência $I_{ref}$ , simuladas com o modelo SP . . . . .	p. 89
A.1	Fluxograma do código implementado. . . . .	p. 97

## *Lista de Tabelas*

4.1	Comparação entre os tempos dos algoritmos . . . . .	p. 46
4.2	Os nove coeficientes capacitivos de ACM. . . . .	p. 62
4.3	Parâmetros do modelo ACM. . . . .	p. 64
7.1	Número de funções <i>high-cost</i> presente nos modelos ACM, HiSIM e PSP. . .	p. 90
7.2	Simulação do circuito pump para diversos tempos e passos de simulação. . .	p. 91
7.3	Resultado da simulação transiente para diversos osciladores em anel, utilizando o código ACM com um número variado de funções ( <i>high – cost</i> ). Os resultados dos códigos com funções acrescidas estão normalizados em relação ao Código Normal. . . . .	p. 92
7.4	Resultado das simulações utilizando diversos modelos. Os valores dos modelos ACM, EKV, MM11, HiSIM, PSP, BSIM4 e PSP estão normalizados em relação ao $ACM_{cap}$ . . . . .	p. 94

# 1 Introdução

A indústria de semicondutores vem crescendo vertiginosamente, apresentando um crescimento médio de 16.1% entre os anos de 1975 e 2000 [1]. No ano de 2006 as vendas globais da indústria de semicondutores atingiram US\$ 247.7 bilhões, um aumento de 8.5% em relação a 2005, sendo este aumento impulsionado principalmente pelo aumento da venda de telefones celulares, MP3 players e HDTV (*high-definition television*).

Nos anos 60, quando se iniciou a indústria de semicondutores, seus maiores clientes eram o governo (área militar principalmente) e o setor aeroespacial. Posteriormente, com o fim do programa Apollo e com a redução de gastos militares com o fim da guerra do Vietnã, o setor corporativo de tecnologia da informação (TI) tornou-se o setor mais importante. Com a introdução dos PC's (*personal computer*) e das LAN's (*local area network*) nos anos 80, o setor de TI chegou a representar 60% da demanda total. Nesta época o mercado de *consumer electronics*<sup>1</sup> começava a crescer com o desenvolvimento de produtos como vídeo games e vídeo cassetes.

O crescimento da internet, a queda no preço dos PCs, e a posterior massificação dos telefones celulares e MP3 players fizeram com que o mercado de *consumer electronics* seja atualmente o principal mercado para a indústria de semicondutores.

O escalamento da tecnologia de 90 nm para 65 nm, propicia um bom momento para as *foundrys*<sup>2</sup>, para projetistas (pois, possibilita o desenvolvimento de novos produtos, o aprimoramento do desempenho, a diminuição dos custos, etc.) e para pesquisadores (pois, é necessário aprimorar e desenvolver novos modelos, bem como atualizar ferramentas e parâmetros). A projeção para as vendas globais das *foundrys* no ano de 2006 foi de US\$22,1 bilhões contra US\$16,8 bilhões no ano de 2005 [2]. Este crescimento é impulsionado principalmente pelas *fabless companies*<sup>3</sup> e *fab-light companies*<sup>4</sup>.

---

<sup>1</sup>Consumer electronics- são equipamentos eletrônicos utilizados diariamente nas mais diversas aplicações, tais como: telefones, televisores, equipamentos de áudio e vídeo.

<sup>2</sup>Foundry é a empresa onde são produzidos os circuitos integrados.

<sup>3</sup>Fabless companies são empresas que desenvolvem o projeto, mas não possuem a linha para a produção do CI.

<sup>4</sup>Fab-light companies são empresas que possuem linhas de produção, mas que pela sua capacidade não podem ser consideradas como *foundry*.

Com o aumento do foco da indústria eletrônica [3] no consumidor final, é necessário o desenvolvimento rápido dos produtos, pois neste mercado, principalmente nos setores de telecomunicações, automotivos e de computadores, o *time-to-market* (TTM) é crítico, ou seja, se uma empresa perder a janela inicial do mercado para a concorrência, os preços e conseqüentemente os lucros serão menores. A principal tecnologia utilizada pela indústria eletrônica para a fabricação de circuitos integrados é a *Complementary Metal Oxide Semiconductor* (CMOS), uma vez que esta oferece a possibilidade de combinar bom desempenho e escalabilidade digital com desempenho analógico, tudo isto em um mesmo *chip*. A diminuição do tamanho dos dispositivos CMOS tem levado a tecnologias *deep-submicron*, tornando possíveis altos níveis de integração do sistema, além de proporcionar desempenho analógico próximo ao do transistor bipolar de junção (TBJ). Isto explica por que a tecnologia CMOS é a escolha atual e por que outras tecnologias como BiCMOS são utilizadas somente quando são estritamente necessárias características bipolares (potência, distorção ou ruído). Até em campos como o de rádio frequência (RF), onde a tecnologia de arseneto de gálio (GaAs) e a bipolar eram as tecnologias dominantes, agora apresentam uma tendência para o BiCMOS (preferencialmente com transistores silício-germânio (SiGe)) e até mesmo para a tecnologia CMOS por esta permitir uma alta integração e conseqüente redução de custos.

O desenvolvimento da tecnologia *deep-submicron* possibilitou que sistemas completos, que antes ocupavam uma ou mais placas, pudessem ser integrados em poucos ou até mesmo em um único *chip*. Alguns exemplos de SoC (*Systems on-a-Chip*) são: *single-chip* TV ou *single-chip* câmera e as novas gerações de aparelhos de telecomunicações (3G) que incluem seções analógicas, digitais e RF no mesmo chip [4].

Devido à alta integração, mais e mais transistores são combinados por CI, desempenhando funções analógicas e digitais, sendo tudo isso projetado junto com software embarcado. Este crescente nível de complexidade (integração), milhões de transistores num único circuito integrado, faz com que seja necessário se projetar circuitos em alto nível, ou seja, com um alto grau de abstração. Além disso, com o escalamento da tecnologia utilizada no processo de fabricação novos efeitos físicos se tornam importantes, sendo necessário um nível maior de detalhe, visto que os efeitos de canal curto e quânticos passam a ser cada vez mais importantes.

A chave para se fazer projetos cada vez mais rápidos e com melhor desempenho, é a utilização de ferramentas EDA (*Electronic Design Automation*), CAD (*Computer Aided Design*) e o desenvolvimento de novas metodologias de processo e de fluxos capazes de gerenciar o aumento do fosso (abstração x detalhe) e de assegurar que as especificações do sistema sejam preservadas e verificadas em todos os níveis, pois é imperativo que estes problemas sejam

mantidos sob controle para atender à necessidade do mercado [3].

Dentre as ferramentas de projeto, destacam-se os simuladores, sendo a simulação uma das principais e mais importantes etapas no projeto de circuitos integrados, pois com esta podemos prever o comportamento do circuito projetado. A qualidade da simulação está diretamente relacionada com o simulador e com o modelo utilizados, por isso o modelo deve ser preciso; porém, esta precisão não pode comprometer a sua eficiência, ou seja, em um projeto não adianta utilizar um modelo extremamente preciso se o tempo de simulação for próximo ao tempo gasto para se fabricar o circuito. Neste caso, indústrias que possuam linhas próprias de fabricação podem escolher, a depender da importância do projeto, fabricar e testar ao invés de esperar a simulação terminar.

Com a exigência por alta qualidade, por produtos eletrônicos baratos e o aumento da pressão do *time-to-market*, fica clara a necessidade da indústria microeletrônica por ferramentas que tornem o projeto mais rápido e “correto” na primeira tentativa.

Devido à importância das ferramentas CAD e da simulação no projeto de circuitos VLSI (*very-large-scale integration*), neste trabalho foi implementado o modelo *Advanced Compact MOSFET* (ACM) no simulador elétrico ELDO (Mentor Graphics) para auxiliar o projeto de circuitos MOS no nível do transistor. O ACM [5], [6], um modelo baseado na carga de inversão, desenvolvido no Laboratório de Circuitos Integrados (LCI-UFSC), é composto de expressões simples válidas para todos os níveis de inversão com todos os parâmetros com significados físicos. Este modelo conserva a carga e a simetria dreno-fonte, características estas inerentes ao transistor MOS, além de ser preciso e eficiente, possuindo portanto os requisitos necessários para ser utilizado em simuladores elétricos.

Este trabalho está organizado da seguinte forma: no Capítulo 2, são descritas algumas características da indústria de semicondutores e dos circuitos analógicos e digitais, bem como a importância das ferramentas de projeto, principalmente os simuladores. Sendo a qualidade da simulação extremamente relacionada com o modelo utilizado, no Capítulo 3, são descritos os principais modelos compactos da nova geração, como também algumas técnicas de modelagem. No Capítulo 4, são apresentados e detalhados os principais fundamentos físicos, nos quais o modelo ACM está fundamentado. No Capítulo 5, é descrito o processo de implementação do modelo no simulador ELDO. Nos Capítulos 6 e 7, os testes realizados para verificar a consistência do modelo implementado são apresentados e analisados e, finalmente, no Capítulo 8, são feitos os comentários finais e apresentadas as perspectivas de trabalhos futuros.

## 2 *Projeto de circuitos VLSI*

A indústria de circuitos integrados é caracterizada pelo constante e espantoso avanço tecnológico, por exemplo um celular moderno possui capacidade de processamento maior do que todos os computadores utilizados na segunda guerra mundial juntos. Esta indústria também é conhecida pela constante miniaturização dos dispositivos, porém sempre com o aumento de desempenho. Este aparente contraste, diminuir o tamanho e ainda assim aumentar o desempenho, criou a necessidade de se integrar em um mesmo *chip* centenas de milhares de transistores, dando origem assim no início dos anos 80 aos chamados circuitos VLSI [7]. O projeto de circuitos VLSI depende não só da qualificação do projetista mas também da qualidade e das facilidades providas pelas ferramentas de projeto. Devido à importância destas ferramentas, neste capítulo as descreveremos de maneira sucinta.

### 2.1 **Analógico x Digital**

Os circuitos integrados podem ser divididos em dois grandes grupos: os circuitos analógicos e os digitais, sendo que cada tipo de circuito possui necessidades e características distintas. No projeto digital [8] o grande desafio é o número elevado de transistores e a forma de arranjá-los e conectá-los. Este é um dos motivos porque ferramentas de leiaute automático são tão importantes. No projeto de circuitos analógicos o maior desafio não é o tamanho do circuito, embora o tamanho e a complexidade cresçam a cada dia, e sim atender as especificações exigidas.



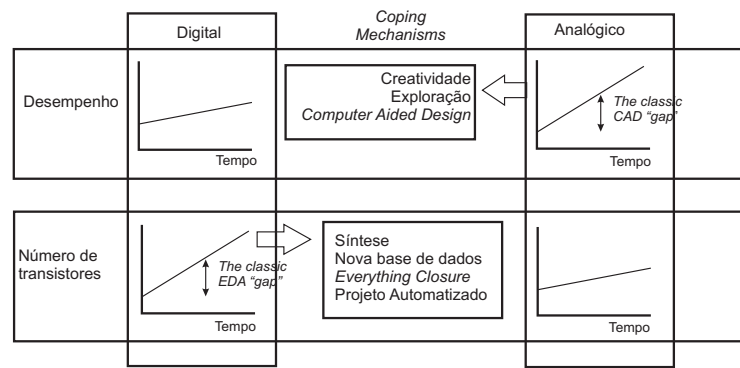


Figura 2.1: Diferenças entre o analógico e o digital. Figura extraída do artigo “Top-Down Design and Verification of Mixed-Signal Circuits” de Ken Kundert e Henry Chang, disponível em <http://www.designers-guide.com>.

Na Figura 2.1 podemos identificar as principais diferenças entre o projeto de circuitos analógicos e digitais. O projeto de circuitos digitais é em geral mais “fácil” e mais barato, além de apresentar menor risco devido à confiabilidade das ferramentas de síntese. No entanto, no projeto de circuitos analógicos, cada parte do projeto apresenta exigências distintas, as quais devido às especificações que são bastante restritivas exigem soluções (circuitos) particulares. Como muitas vezes estas soluções são únicas, não podem ser obtidas com ferramentas de síntese e sim através da criatividade, aliada à experiência, conhecimento e competência do projetista, por isso neste caso ao invés de ferramentas de síntese são necessárias ferramentas de auxílio (CAD) no projeto analógico.

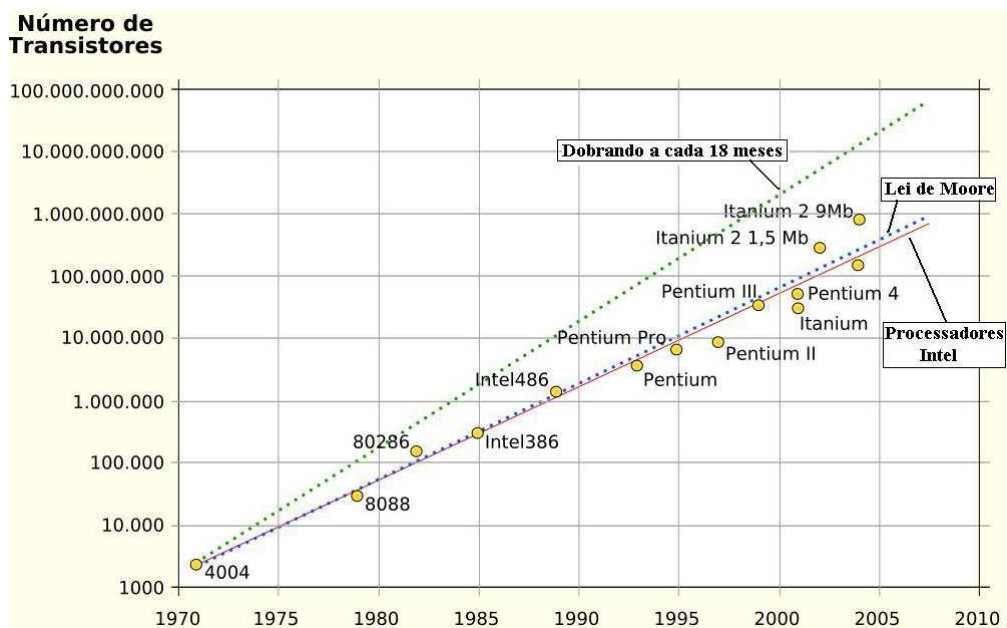


Figura 2.2: Evolução da complexidade dos circuitos. Figura extraída de [http://pt.wikipedia.org/wiki/Lei\\_de\\_Moore](http://pt.wikipedia.org/wiki/Lei_de_Moore)

Na Figura 2.2 podemos observar a evolução do número de transistores [9], além de verificar o cumprimento da famosa Lei de Moore <sup>1</sup>. Enquanto o primeiro microprocessador (4004) possuía 2200 transistores, os microprocessadores estado-da-arte estão na casa do bilhão de transistores. Para possibilitar o projeto de circuitos cada vez mais complexos, as ferramentas de projeto têm que evoluir da mesma maneira.

### 2.1.1 Circuitos Analógicos

Embora o mercado digital seja muito maior do que o mercado analógico, e apesar da atual tendência em se substituir funções analógicas por circuitos digitais ou por processamento digital de sinais, existem funções que são essencialmente analógicas. Abaixo, seguem listadas algumas das aplicações analógicas [4].

- Funções analógicas estão presentes nas entradas do sistema (sensores, microfones e antenas), onde as informações devem ser recebidas e então amplificadas para um nível que permita a digitalização, com relação sinal/ruído suficiente. Exemplos destes circuitos são os amplificadores de baixo ruído (*Low Noise Amplifier* (LNA)), amplificadores de ganho variável, filtros, osciladores e misturadores. Outros exemplos são os dispositivos de instrumentação (dados e biomédica), sensores de interface (acelerômetros presentes nos *airbags*), receptores de telecomunicações (telefones, telefones sem fio), gravadores (câmeras de vídeo, identificadores de voz) e cartões inteligentes.
- Funções analógicas também são encontradas nas saídas do sistema, onde o sinal é reconvertido de digital para analógico. Dentre as mais diversas aplicações podemos citar a utilização em: controle de processo realimentado (regulador de tensão para motores), transmissores de telecomunicações, áudio e vídeo (CD, DVD, caixas de som, TV, monitores) e atuação biomédica (aparelhos auditivos).
- Circuitos mistos que interfaceiam circuitos analógicos com a parte digital do sistema. Alguns exemplos são: circuitos *Sample-and-Hold* para amostragem do sinal, conversores A/D e D/A para a discretização e reconstrução do sinal, malha de fase síncrona (*phase-locked loop*(PLL)) e sintetizadores de frequência utilizados para gerar o tempo de referência ou de sincronização.
- Circuitos analógicos também estão presentes nos circuitos de alto desempenho (*high-speed, low-power*). Exemplos típicos são microprocessadores estado da arte, que utilizam

---

<sup>1</sup>Em 1965, o co-fundador da Intel Gordon E. Moore verificou que a cada dois anos o número de transistores por *chip* dobrava, esta é a chamada Lei de Moore e que pode ser aplicada a diversos ramos da indústria.

circuitos analógicos para diminuir o consumo e aumentar a velocidade.

Em resumo, os circuitos analógicos são indispensáveis em todas as aplicações eletrônicas que se “comunicam” com o usuário final e estão se tornando cada vez mais presentes à medida que caminhamos em direção a casas inteligentes, escritórios móveis e ambientes sem-fio.

Como no mundo digital aumentar o desempenho significa necessariamente aumentar o número de transistores o preço por transistor é extremamente baixo (Figura 2.3). Porém, acrescentar uma função analógica a um circuito digital representa um diferencial, pois em geral agrega valor a sua funcionalidade, benefício e caráter inovador.

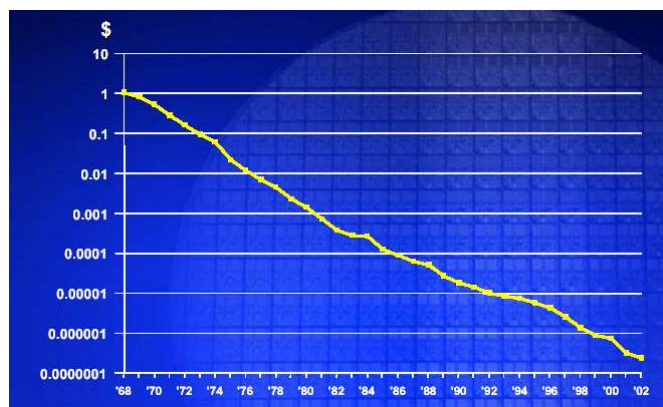


Figura 2.3: Preço por transistor ao longo do tempo. Figura extraída da apresentação de Gordon E. Moore na *International Solid State Circuits Conference (ISSCC)* 2003.

## 2.2 Ferramentas de Projeto Analógico-Digital

As ferramentas de projeto têm a finalidade de aumentar a produtividade e melhorar a qualidade (desempenho, potência) dos circuitos integrados. Enquanto no domínio digital ferramentas EDA e CAD foram bem desenvolvidas e ferramentas de síntese estão disponíveis comercialmente hoje em dia, no domínio analógico há uma escassez de ferramentas comerciais seguras e confiáveis. Por esta razão os projetos analógicos são feitos em sua maioria de maneira manual utilizando simuladores tipo SPICE e ambiente de leiaute interativo. Diante disso, o projeto analógico ainda continua longo e suscetível a erros, e apesar de corresponder a uma pequena parte do projeto de um circuito misto, ele representa o gargalo neste tipo de projeto, e é geralmente responsável por erros de projeto e caras rodadas de fabricação adicionais.

A dificuldade em se desenvolver ferramentas analógicas robustas se deve ao fato de o projeto de circuitos analógicos ser concebido de maneira heurística, enquanto que os circuitos digitais podem ser modelados utilizando a álgebra Booleana, e seu funcionamento pode ser

descrito através de algoritmos, o mesmo não acontecendo no mundo analógico. O projeto de circuitos mistos é uma tarefa complexa, que requer um conhecimento especializado e técnicas de projeto que são adquiridas basicamente com a experiência. A variedade de topologias, o número de especificações conflitantes, e a grande diversificação de geometrias são algumas das dificuldades do projeto de circuitos analógicos. Estes circuitos também são mais sensíveis a não idealidades e a vários tipos de efeitos tais como: redução da barreira induzida pelo dreno (DIBL), saturação da velocidade, modulação do comprimento do canal e distúrbios parasitas (*crossstalk*, ruído de substrato, ruído de fonte, etc.). Estas peculiaridades explicam porque as ferramentas analógicas devem ser desenvolvidas e não são simples adaptações das ferramentas digitais.

### **2.2.1 Simuladores**

A simulação é uma etapa padrão e cada vez mais importante no projeto de circuitos integrados. A simulação permite que o projetista avalie o comportamento do seu circuito, ou seja, se este atinge as especificações requeridas, ou então, observar como uma pequena mudança afetará o comportamento do circuito. Existem diversos tipos de simulações tais como: simulação lógica (digital), simulação comportamental (de alto-nível) e simulação no nível de transistor.

Sendo o resultado da simulação dependente basicamente de dois fatores, a qualidade do simulador e o modelo utilizado, é de fundamental importância que tanto o simulador como o modelo sejam precisos, pois se o projetista não confiar no resultado da simulação ele começará a projetar circuitos com grande margem de segurança, aumentando assim a área, o consumo e diminuindo a qualidade do projeto. Devido à importância do modelo na simulação, abordaremos com maior detalhe os modelos do transistor MOS nos capítulos seguintes.

## 3 *Modelos*

A modelagem de transistores MOS é uma necessidade para o projeto de circuitos elétricos, pois através da representação do seu comportamento através de equações podemos melhor avaliar o seu funcionamento seja no cálculo à mão ou através de simulações, sendo este último o principal objetivo, pois a simulação é hoje em dia uma parte padrão e fundamental no projeto de circuitos integrados. Um requisito importante em uma simulação é o tempo que se gasta simulando; portanto, o modelo deve ser o mais simples possível. Neste capítulo serão abordados temas relativos à modelagem compacta <sup>1</sup>.

### 3.1 Tipos de Modelos

Uma maneira “exata” para se representar a operação do transistor seria escrever as equações comportamentais em três (ou mais) dimensões, porém esta solução levaria muito tempo além de resultar em equações extremamente complexas, não sendo viável assim sua utilização em simuladores de circuito. Modelos que representam o comportamento elétrico do dispositivo analiticamente são cada vez mais necessários. Estes são os chamados modelos compactos ou “CAD models” e podem ser divididos em três tipos [10].

- Modelos Físicos: são baseados na física do dispositivo e todos os seus parâmetros têm um significado físico (tensão de banda-plana, concentração de dopagem do substrato, etc.)
- Modelos Empíricos: Um modelo puramente empírico “ajusta” a curva, ou seja, seus parâmetros (não físicos) são coeficientes, expoentes, etc. utilizados neste ajuste.
- Modelos Tabelados: São tipicamente uma grande tabela que contém o valor da corrente de dreno e outros parâmetros de pequenos sinais para diversas polarizações. Os valores armazenados podem ser provenientes de medidas ou obtidos através de simuladores

---

<sup>1</sup>Os modelos compactos são utilizados na simulação de circuitos VLSI. O PSP, o qual é o atual modelo padrão, foi validado em 2006 para tecnologia de 90 nm.

numéricos. Então, ao invés de calcular, o computador procura o valor nesta tabela, diminuindo assim o tempo de simulação, porém a capacidade de memória requerida pode ser extremamente elevada.

Nos modelos empíricos e nos tabelados o resultado já está pronto, ou seja, não podemos estudar a influência de cada fenômeno separadamente. Estes modelos podem ser desenvolvidos e atualizados rapidamente além de poderem ser utilizados em várias tecnologias. Porém, necessitam de um novo conjunto de parâmetros ou banco de dados para cada combinação de comprimento e largura do canal, além de não ser possível prever o funcionamento de novas tecnologias. Por estas razões e aliado ao fato de que com o aumento da capacidade de processamento dos computadores é possível utilizar modelos físicos mais avançados, os modelos físicos<sup>2</sup> são a escolha atual.

## 3.2 Equacionamento

No estudo e equacionamento do MOSFET, consideramos este como sendo um dispositivo elétrico de duas dimensões; porém, para a simplificação da solução das equações este problema 2-D é frequentemente dividido em dois problemas 1-D [6] e [11]. Esta simplificação é feita utilizando a aproximação do canal gradual. Nesta aproximação é considerado que a carga no canal semicondutor é controlada pelas tensões da porta e do canal e a tensão dreno-fonte controla o fluxo de carga (ou corrente). Esta aproximação é válida quando o campo vertical (eixo-x) é bem maior do que o campo longitudinal (eixo-y), ou seja, para dispositivos com canal longo e não saturados. No modelo do transistor “real”, são acrescentados (geralmente na tensão de limiar e na mobilidade) termos que representam os efeitos de canal curto, saturação da velocidade dos portadores, etc.

---

<sup>2</sup>Os modelos físicos atuais não possuem apenas parâmetros físicos; em muitos modelos são incluídos parâmetros de ajuste (sem significado físico).

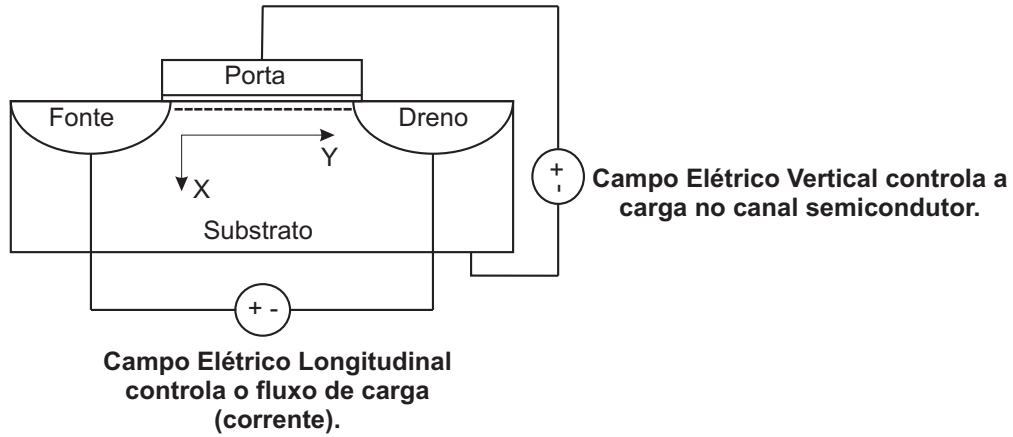


Figura 3.1: Transistor MOS

A solução 1-D-x, conhecida como *input-voltage-equation*, relaciona a tensão aplicada na porta com as condições na superfície do semiconductor, ou seja, é a solução da equação de Poisson:

$$\frac{d^2\phi}{dx^2} = -\frac{dF}{dx} = -\frac{\rho}{\epsilon_s} \quad (3.1)$$

onde  $\phi$  é o potencial eletrostático,  $F$  o campo elétrico,  $\rho$  a densidade de carga e  $\epsilon_s$  a permissividade do semiconductor. Integrando a equação (3.1) como apresentado em [6] temos:

$$-Q'_C = \epsilon_s F = \text{sign}(u_S) \sqrt{2q\phi_t \epsilon_s n_i} \sqrt{e^{u_F} (e^{-u_S} + u_S - 1) + e^{-(u_F + u_C)} (e^{u_S} + u_S - 1)} \quad (3.2)$$

onde  $Q'_C$  é a densidade de carga do semiconductor,  $u_S = \phi_s / \phi_t$  é o potencial de superfície normalizado,  $q = 1.6 \times 10^{-19} \text{C}$  é a carga do elétron,  $n_i$  é a concentração de elétrons (lacunas) do semiconductor intrínseco,  $u_C = V_C / \phi_t$  é o potencial do canal normalizado,  $u_F = \phi_F / \phi_t$  é o potencial de Fermi normalizado. O potencial de Fermi ( $\phi_F$ ) é igual a  $\phi_t \ln(N_A / n_i)$ , sendo  $N_A$  a concentração volumétrica de impurezas e  $\phi_t$  a tensão térmica dada por  $\phi_t = kT / q$ , onde  $k$  é a constante de Boltzmann igual a  $1.38 \times 10^{-23} \text{J/K}$  e  $T$  é a temperatura absoluta em Kelvin.

Pela aproximação da folha de carga, ou seja, desprezando a queda de potencial na fina camada de portadores minoritários da equação (3.2) temos um modelo contínuo da acumulação até a inversão, onde a carga no *bulk* ( $Q'_B$ ) e de inversão no canal ( $Q'_I$ ) são dadas por [6]:

$$Q'_B = -\text{sign}(\phi_s) C'_{ox} \gamma \sqrt{\phi_s + \phi_t \left( e^{\frac{-\phi_s}{\phi_t}} - 1 \right)} \quad (3.3)$$

$$Q'_I = -C'_{ox}(V_G - V_{FB} - \phi_s + \frac{Q'_B}{C'_{ox}}) \quad (3.4)$$

onde  $C'_{ox}$  é capacitância do óxido por unidade de área,  $V_{FB}$  é a tensão de banda plana e  $\gamma$  representa o efeito de corpo dado por:

$$\gamma = \frac{\sqrt{2qN_A\epsilon_s}}{C'_{ox}}. \quad (3.5)$$

A solução 1-D-y é conhecida como *output-current-equation* e leva em consideração dois mecanismos de transporte: difusão e deriva. Nesta solução a corrente de dreno é função da carga no canal (obtida anteriormente) e da tensão de dreno ( $V_D$ ) e fonte ( $V_S$ ), como pode ser exemplificada pela equação de Pao-Sah [12]

$$I_D = \mu_n \frac{W}{L} \int_{V_S}^{V_D} (-Q'_I) dV_C \quad (3.6)$$

onde  $\mu_n$  é a mobilidade dos portadores,  $W$  a largura do canal,  $L$  o comprimento do canal e  $V_C$  a tensão no canal.

### 3.3 Modelos baseados na tensão de limiar

Os primeiros modelos baseados na tensão de limiar ( $V_T$ ) eram modelos simples, onde o potencial de superfície ( $\phi_s$ ) era uma função simples da tensão de porta; no caso do transistor canal N,  $\phi_s$  constante para  $V_G > V_T$  e uma função linear para  $V_G < V_T$  [11], sendo portanto, necessária uma função suavizadora para interligar essas regiões (Figura 3.2).

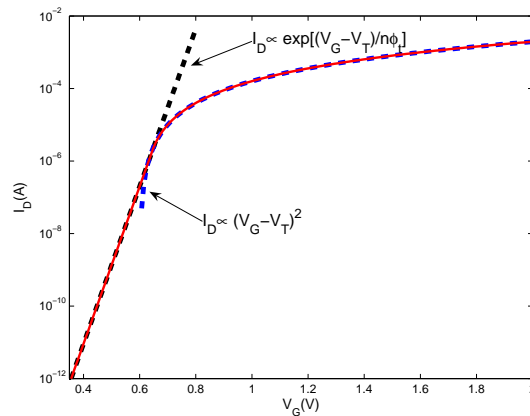


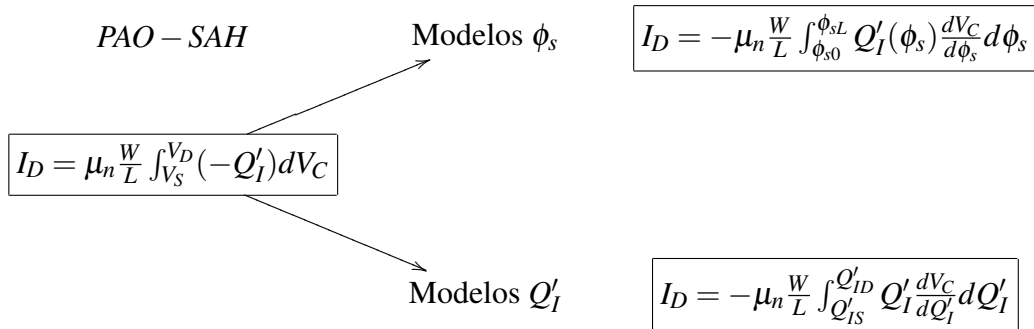
Figura 3.2: Modelos baseados na tensão de limiar.



Apesar destas limitações, estes modelos ainda são bastante utilizados no projeto de circuitos. BSIM4 [13], por exemplo, é considerado um bom modelo “digital” para tecnologias até 90 nm, porém apresenta problemas em circuitos analógicos mesmo para tecnologias de 180 nm. Além de BSIM4, BSIM3 e o MM9 são os principais exemplos dos modelos baseados em  $V_T$ .

### 3.4 Modelos compactos da nova geração

Os modelos compactos da nova geração [11] podem ser divididos entre os modelos baseados em carga e os modelos baseados no potencial de superfície. Estes modelos podem ser derivados do modelo de Pao-Sah [12]; conforme exemplificado abaixo no caso do cálculo da corrente de dreno:



onde  $\phi_{s0}$  é o potencial de superfície na fonte,  $\phi_{sL}$  o potencial de superfície no dreno,  $Q'_{IS}$  a densidade de carga de inversão na fonte e  $Q'_{ID}$  a densidade de carga de inversão no dreno.

O modelo de Pao-Sah é um modelo altamente físico e bastante preciso, sendo utilizado como um modelo de referência. Porém, não é considerado um modelo compacto, pois a solução da equação de Pao-Sah tem que ser realizada numericamente, necessitando de um grande tempo computacional não podendo, assim, ser utilizada na simulação de circuitos complexos [6].

### 3.5 Modelos baseados no potencial de superfície

O modelo da folha de carga de Brews (1978) [14] é considerado como o precursor dos modelos baseados no potencial de superfície, porém a solução da complexa equação implícita de  $\phi_s$  (equação (3.7)) era considerada um empecilho. A resolução desta equação exigia um tempo computacional bastante elevado; porém, com o desenvolvimento de novos algoritmos e com a capacidade de processamento dos computadores atuais a solução desta equação não é mais um problema. Nos modernos modelos a solução desta equação representa entre 5 e 10%

do tempo total de processamento das equações do modelo [11]

$$\left(\frac{V_G - V_{FB} - \phi_s}{\gamma}\right)^2 = \phi_t \left[ e^{-\phi_s/\phi_t} + \frac{\phi_s}{\phi_t} - 1 + e^{-(2\phi_F + V_C)/\phi_t} \left( e^{\phi_s/\phi_t} - \frac{\phi_s}{\phi_t} - 1 \right) \right]. \quad (3.7)$$

Os principais modelos baseados em  $\phi_s$  são o MM11, o SP, o PSP e o HiSIM. Para a solução da equação (3.7) foram desenvolvidos algoritmos iterativos (HiSIM) que resolvem com precisão de 10 pV com não mais do que duas iterações para a maioria das polarizações e soluções analíticas (SP, PSP e MM11) que encontram o valor de  $\phi_s$  com precisão de 1 nV [11].

As equações apresentadas a seguir representam o conjunto básico utilizado no equacionamento nos modelos baseados em  $\phi_s$  [11]

$$I_D = -\mu_n \frac{W}{L} \int_{\phi_{s0}}^{\phi_{sL}} Q'_I(\phi_s) \frac{dV_C}{d\phi_s} d\phi_s \quad (3.8)$$

onde  $Q'_I(\phi_s)$  e  $dV_C$  são dados por:

$$Q'_I = -C'_{ox} (V_G - V_{FB} - \phi_s + \gamma \sqrt{\phi_s - \phi_t}) \quad (3.9)$$

$$\frac{dV_C}{d\phi_s} = 1 + \phi_t \frac{2(V_G - V_{FB} - \phi_s) + \gamma^2}{(V_G - V_{FB} - \phi_s)^2 - \gamma^2(\phi_s - \phi_t)}. \quad (3.10)$$

As informações apresentadas a seguir sobre os modelos da nova geração <sup>3</sup>, foram extraídas de [11], artigo no qual cada equipe apresentou as principais características do seu modelo.

### 3.5.1 HiSIM

Desenvolvido pela Universidade de Hiroshima e com apoio do *Semiconductor Technology Academic Research Center* (STARC), o modelo HiSIM [11] calcula o potencial resolvendo iterativamente a equação de Poisson para ambos os lados (fonte e dreno). Uma precisão de 10 pV é obtida com uma simulação mais rápida do que a obtida para alguns modelos estado-da-arte baseados em  $V_T$ . A precisão encontrada no cálculo de  $\phi_s$  é importante para a solução das transcapacitâncias e para o cálculo das distorções, além do que esta precisão auxilia na estabilidade (convergência) da simulação. O modelo HiSIM é baseado na aproximação da folha de carga como outros modelos baseados em  $\phi_s$ , porém não utiliza a linearização de  $Q'_I$  vs.  $\phi_s$

<sup>3</sup>Exceto o modelo PSP, cuja as principais características foram obtidas de [15].

como foi empregada em MM11 e SP.

### 3.5.2 MM11

O Mos Model 11 (MM11), desenvolvido a partir de 1994 pela Philips, é o sucessor do MM9. Ele foi desenvolvido para atender os seguintes requisitos [11]:

- Precisão, descrição física das regiões de operação do MOSFET incluindo a inversão moderada e acumulação.
- Esta precisão [16] deve atender a necessidade do projeto de circuitos analógicos e de RF. Por exemplo, circuitos analógicos não necessitam apenas de precisão na descrição das correntes e das cargas, mas também de precisão nos parâmetros de pequenos sinais, distorção e ruído.
- Descrição de todos os efeitos físicos importantes exigidos pelas modernas e futuras tecnologias, além de um método simples para a extração de parâmetros.

Para se obter uma expressão eficiente (compacta e precisa) para as variáveis de saída (corrente, cargas, capacitâncias), diversas aproximações foram feitas baseadas principalmente na linearização da carga de inversão em função de  $\phi_s$ . No MM11 esta linearização é realizada em torno do  $\phi_s$  médio ( $0.5(\phi_{s0} + \phi_{sL})$ ), ao contrário da linearização em torno do  $\phi_{s0}$  realizada nos modelos baseados em  $V_T$ . A aproximação utilizada nos modelos baseados em  $V_T$  pode levar a resultados errados em circuitos como redes M2M (rede divisora de corrente com MOSFETs) devido à assimetria do modelo em relação ao dreno e à fonte, enquanto que a linearização realizada no MM11 assegura a simetria do dispositivo, além de permitir que sejam obtidas expressões simples e sem perda de acurácia [11]. Esta linearização é semelhante à utilizada no SP, possibilitando assim que as principais características destes modelos fossem preservadas no desenvolvimento do novo modelo chamado PSP.

### 3.5.3 SP

O SP é um modelo baseado em  $\phi_s$  desenvolvido pela Universidade da Pensilvânia o qual preserva a simetria do dispositivo. Suas principais características são apresentadas a seguir [11] e [17]:

- Modelagem fisicamente baseada nos efeitos da pequena geometria via gradiente do campo lateral.

- Consistente modelo DC, quasi-estático (QS) e não quasi-estático (NQS).
- A região de acumulação é modelada fisicamente.
- Correntes de porta e substrato modeladas fisicamente.
- Expressões simples para variáveis chaves em todas as regiões de operação utilizando a “linearização simétrica”.
- Efeitos quânticos e depleção do poli.
- Os ruídos térmico,  $1/f$  e ruído induzido de porta foram modelados, além do ruído térmico em excesso.

No SP foi desenvolvido o método de linearização simétrico, completamente não-iterativo (analítico), válido desde a acumulação até a inversão forte passando pela região de depleção, além de incluir efeitos importantes para novas tecnologias tais como: efeitos de canal-curto, efeitos do óxido fino, dopagem efetiva dependente da polarização e efeitos de implantes laterais (*halo e pocket*).

### 3.5.4 PSP

O PSP é o modelo desenvolvido em conjunto pela Philips e pela Universidade da Pensilvânia, apresentando assim características do SP e do MM11, como é ilustrado na Figura 3.3.

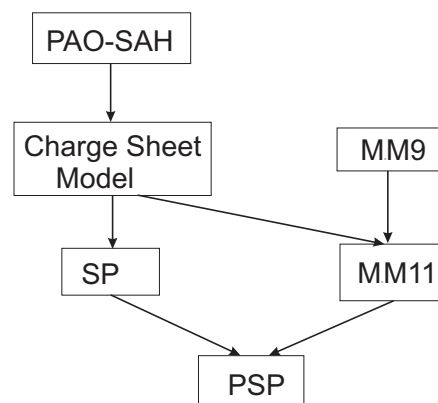


Figura 3.3: Origem do PSP.

As principais características do PSP de acordo com os autores [15] são:

- Formulação física baseada no potencial de superfície tanto para o modelo do transistor intrínseco como extrínseco.

- Descrição precisa da região de acumulação.
- Inclusão de todos relevantes efeitos de pequena geometria.
- Modelagem do efeito de campos laterais (*halo* e *pockets*), incluindo a degradação da condutância de saída para dispositivos longos.
- Modelagem da distorção em RF, incluindo intermodulação (IM3).
- Linearização em torno do  $\phi_s$  médio possibilitando descrição precisa de circuitos baseados na rede M2M.
- Inclusão de efeitos quânticos e de depleção do poli.
- Modelo do ruído baseado no potencial de superfície, incluindo ruído térmico, ruído *flicker* e ruído induzido de porta.
- Modelo não-quasi estático baseado em *spline-collocation* incluindo todas as tensões dos terminais.

### 3.6 Modelos baseados na carga de inversão

Um modelo compacto prático requer um algoritmo preciso e eficiente para calcular correntes, cargas, condutâncias, capacitâncias, etc. Maher e Mead [18] mostraram que a corrente de dreno pode ser expressa como uma função simples da densidade de carga de inversão da fonte e do dreno ( $Q'_{IS}$  e  $Q'_{ID}$ ), o que fornece um importante resultado para o dispositivo de canal longo

$$I_D = \frac{\mu_n W}{L} \left[ \frac{Q'_{IS}{}^2 - Q'_{ID}{}^2}{2nC'_{ox}} - \phi_t (Q'_{IS} - Q'_{ID}) \right] \quad (3.11)$$

onde  $n$  é o fator de rampa.

Em [19] foi proposto o *Unified Control Charge Model* (UCCM), apresentando uma equação para a densidade de carga em função das tensões terminais. Em [20] foram derivadas expressões para a carga total e parâmetros de pequenos sinais como função das densidades de carga do dreno e da fonte. A equação (3.12) é uma versão de UCCM.

$$V_P - V_C = \phi_t \left[ \frac{Q'_{IP} - Q'_I}{nC'_{ox}\phi_t} + \ln \left( \frac{Q'_I}{Q'_{IP}} \right) \right] \quad (3.12)$$

onde  $Q'_{IP}$  é a carga de inversão de *pinch-off* e  $V_P$  a tensão no canal para qual a densidade de carga no canal é igual a  $Q'_{IP}$ .

Os modelos baseados em carga utilizam a aproximação do canal gradual e a linearização de  $Q'_I$  e  $Q'_B$  com respeito ao potencial de superfície para uma tensão de porta fixa. Como a aproximação da folha de carga não é essencial no caso dos modelos baseados em  $Q'_I$ , eles são apropriados para representar transistores com múltiplas portas [6]. Os principais exemplos de modelos baseado em carga são o ACM, o EKV e o BSIM5.

### 3.6.1 ACM

O modelo ACM é um modelo baseado em carga que possui expressões explícitas para a corrente, cargas, e transcondutâncias além dos 16 coeficientes capacitivos, em todas regiões de operação. Todos os parâmetros do transistor são dados por funções simples da densidade de carga de inversão nos limites do canal. O ACM possui uma estrutura hierárquica possibilitando a inclusão de efeitos de segunda ordem.

A motivação inicial [6] para o desenvolvimento do modelo ACM surgiu no fim dos anos 80. A utilização do transistor MOS como um capacitor linear requeria o cálculo das não idealidades do capacitor MOS na acumulação e na inversão forte. A aproximação clássica era claramente não apropriada e o melhoramento e o aprimoramento do modelo do capacitor MOS, válido para a inversão moderada e acumulação, era necessário. O uso do novo modelo do capacitor MOS para encontrar um modelo preciso do MOS com quatro terminais, válido em todas as regiões, foi o próximo passo. O modelo apresentado em [21] utilizava expressões baseadas no potencial de superfície para determinar a corrente e as cargas e não era satisfatório para o projeto de circuitos analógicos. Um modelo apropriado foi finalmente apresentado em [22]. Neste modelo a simetria dreno-fonte é respeitada e as tensões de *pinch-off* e de limiar foram definidas de maneira clara e precisa. No próximo capítulo o equacionamento e as principais características do modelo ACM serão apresentados com maior detalhe.

### 3.6.2 EKV

O EKV [11] foi inicialmente desenvolvido para o projetos de circuitos integrados *low-power*, e tinha como objetivo desenvolver um modelo simples válido em todos os níveis de inversão.

Era essencial que este modelo representasse de maneira adequada a inversão fraca, pois muitos circuitos *micropower* operam neste nível de inversão. O EKV explora a simetria do dis-

positivo referenciando todas as tensões ao substrato, além de ter estabelecido que a corrente de dreno é formada por duas componentes: reversa e direta. Somente depois que uma função física cobrindo desde a inversão fraca até a inversão forte pôde ser derivada seguindo o trabalho pioneiro de Maher e Mead [18], foi que se originou o EKV baseado na carga, pois até então era um modelo baseado na relação  $g_m/I_D$ . Referenciando as tensões ao substrato preserva-se a simetria do dispositivo, bem como é possível distinguir claramente entre os efeitos que não afetam a simetria, tais como os relacionados com o campo elétrico transversal (redução da mobilidade devido ao campo transversal, depleção do *poly*, efeitos quânticos e dopagem não uniforme do canal na direção transversal) com os efeitos relacionados à direção longitudinal (velocidade de saturação, dopagem não uniforme na direção longitudinal), os quais não preservam a simetria do dispositivo.

Uma característica adicional do modelo simétrico é que efeitos relacionados com o campo transversal podem ser modelado utilizando equações básicas. As transcondutâncias de dreno e de fonte ( $g_{md}$  e  $g_{ms}$ ) são proporcionais à densidade de carga de inversão no dreno e na fonte  $Q'_{ID}$  e  $Q'_{IS}$ .  $Q'_{ID}$  e  $Q'_{IS}$  determinam não somente as transcondutâncias mas também todas as variáveis do transistor, incluindo a corrente, a carga nos terminais, as admitâncias, as transadmitâncias, o ruído térmico, incluindo o ruído induzido na porta, podendo assim ser consideradas como variáveis de projeto.

Embora o EKV seja um modelo de carga, a linearização da carga de inversão fornece uma relação direta entre o potencial de superfície  $\phi_s$  e a densidade de carga de inversão  $Q'_I$  de acordo com a equação (3.13):

$$\phi_s = \phi_P - (-Q'_I)/nC'_{ox} \quad (3.13)$$

onde  $\phi_P$  é função somente da tensão de porta e é definida como o valor de  $\phi_s$  para quando  $Q'_I = 0$ . A tensão de *pinch-off* ( $V_P$ ) é definida como  $V_P = \phi_P - 2\phi_F - m\phi_t$ , onde  $m$  pode ser considerado constante e com valores que variam entre 2 e 4.

O EKV é um modelo baseado na carga, escalável, que preserva a simetria e que inclui os principais efeitos importantes em tecnologias *deep-submicron*.

### 3.6.3 BSIM5

O BSIM5 [11] utiliza um conjunto simples de equações para o cálculo da carga para todas condições de polarização, além de permitir a incorporação, de maneira relativamente simples, de efeitos de canal-curto, da dopagem não-uniforme, entre outros efeitos. Uma especial atenção

é dada aos efeitos físicos de segunda ordem como: corrente de saturação precisa e efeitos quânticos. Assumindo a aproximação do canal gradual e o quase-nível de Fermi como constante na direção transversal ao canal, a corrente de dreno ( $I_D$ ) pode ser expressa da seguinte maneira:

$$I_D = \mu_{eff} W Q'_I \frac{dV_C}{dy} \quad (3.14)$$

onde  $\mu_{eff}$  é a mobilidade efetiva dos portadores. O cálculo preciso da corrente (equação (3.14)) depende não somente do correto valor da densidade da carga de inversão, mas também da precisa definição do gradiente do potencial do quase-nível de Fermi [23]. Em [14] foi utilizada a equação (3.15) para a definição precisa do gradiente do potencial do quase-nível de Fermi

$$\frac{dQ'_I}{Q'_I} = \frac{d\phi_s - dV_c}{\phi_t}. \quad (3.15)$$

A densidade de carga de inversão normalizada ( $q'_I$ ) é dada por:

$$q'_I = Q'_I / (C'_{ox} \phi_t). \quad (3.16)$$

De [23], temos:

$$\frac{dq'_I}{q'_I} + \frac{dq'_I}{n} = \frac{dV_{GB}}{n} - dv_c \quad (3.17)$$

onde  $v_c = V_C / \phi_t$ . Integrando (3.14) ao longo do canal e utilizando (3.17) canal têm-se:

$$I_D = \frac{\mu_{eff} W}{L} \left[ \frac{q'_{IS}{}^2 - q'_{ID}{}^2}{2nC'_{ox}} - \phi_t (q'_{IS} - q'_{ID}) \right]. \quad (3.18)$$

### 3.7 Compact Model Council

O Compact Model Council (CMC) [24] foi criado com o intuito de estabelecer padronização de uso e implementação de modelos compactos. Antes, muitas empresas desenvolviam modelos proprietários que atendiam somente as suas necessidades e então o implementavam em um número reduzido de simuladores. Isto demandava um grande investimento tanto de tempo como de capital, pois era necessário a contratação de profissionais altamente especializados para o desenvolvimento do modelo e de rotinas de extração de parâmetros.

Por isso, foi criado o CMC, o qual é formado atualmente por 38 grandes empresas de projeto da área de semicondutores além de *foundrys* e *EDA vendors*. Com um modelo estabelecido o CMC oferece suporte, documentação, além de consertar *bugs*, adequar o modelo



às necessidades dos membros deste conselho e implementar este modelo nos principais simuladores. Sendo estabelecido um modelo padrão este será conseqüentemente difundido entre universidades e empresas pelo mundo, facilitando a contratação de um novo projetista, pois este já estará familiarizado com o modelo a ser utilizado não sendo mais necessário um tempo de adaptação ao modelo, ao contrário do que ocorria quando uma empresa que possuía um modelo proprietário, contratava um engenheiro proveniente de uma universidade ou de uma empresa que trabalhava com um modelo diferente.

O CMC estabeleceu em 1995 o BSIM3 como o modelo padrão do MOSFET e tanto ele como o seu sucessor o BSIM4 foram utilizados com bastante sucesso nas indústrias e nas universidades. Porém, como estes modelos ofereciam soluções locais e com a crescente utilização de circuitos operando na inversão moderada, houve um consenso de que um novo modelo era necessário. Em 2004 foi iniciado o processo para a escolha do novo modelo padrão. Os modelos candidatos [25] foram divididos entre os modelos baseados em carga ACM, EKV e BSIM5 e no potencial de superfície ( $\phi_s$ ) MM11, SP e HiSIM. Posteriormente, os pesquisadores do MM11 e do SP se uniram e desenvolveram o PSP, o qual acabou sendo escolhido o modelo padrão<sup>4</sup>.

O estabelecimento de um modelo padrão faz sentido econômico, porém isto não significa que o desenvolvimento e a pesquisa de novos modelos deva cessar, pois o monopólio retarda as inovações, além do que, não existe um modelo perfeito. A referência [26], por exemplo, descreve circuitos de RF onde há divergência entre os valores simulados e os obtidos experimentalmente:

- a figura de ruído do LNA CMOS é 0.5 dB maior do que o valor simulado;
- a figura de ruído para o oscilador controlado por tensão (VCO) é 2.2 dB maior do que simulado;
- a potência de saída do amplificador de potência (PA) é 2 dB menor do que o esperado.

Apesar da escolha do PSP como o modelo padrão, a pesquisa, o desenvolvimento e o aprimoramento de outros modelos são fundamentais para que o projeto de circuitos integrados *deep-submicron* acompanhe e possa utilizar todas as vantagens proporcionadas pelas recentes e futuras tecnologias.

---

<sup>4</sup>O PSP foi escolhido vencendo na etapa final o HiSIM, com o apoio de 17 membros enquanto HiSIM teve o apoio de 14 membros [13].

## 4 Advanced Compact MOSFET (ACM)

O ACM é um modelo baseado em carga e é derivado da aproximação original da folha de carga de Brews [14] (assim como os modelos baseados no potencial de superfície), onde se assume que a camada de inversão é infinitamente fina, ou seja, a queda de potencial nesta camada é nula. A equação (4.1), derivada do modelo de Pao-Sah (seção 3.4), é utilizada para o cálculo da corrente de dreno dos modelos baseados em carga

$$I_D = -\mu_n \frac{W}{L} \int_{Q'_{IS}}^{Q'_{ID}} Q'_I \frac{dV_C}{dQ'_I} dQ'_I \quad (4.1)$$

onde o termo  $dV_C/dQ'_I$  é calculado a partir do modelo unificado de carga (UCCM), equação (4.2)

$$dQ'_I \left( \frac{1}{nC'_{ox}} - \frac{\phi_t}{Q'_I} \right) = dV_C. \quad (4.2)$$

Maher e Mead [18], partindo da equação (4.2), mostraram que a corrente de dreno pode ser expressa como uma função simples da densidade de carga de inversão da fonte  $Q'_{IS}$  e do dreno  $Q'_{ID}$

$$I_D = \frac{\mu_n W}{L} \left[ \frac{Q'_{IS}{}^2 - Q'_{ID}{}^2}{2nC'_{ox}} - \phi_t (Q'_{IS} - Q'_{ID}) \right] \quad (4.3)$$

onde o fator de rampa  $n$  é dado por:

$$n = 1 + \frac{\gamma}{2\sqrt{\phi_{sa} - \phi_t}} \quad (4.4)$$

sendo  $\phi_{sa}$  igual ao potencial de superfície calculado a partir de (4.5)

$$\phi_{sa} = \left[ \sqrt{V_G - V_{FB} - \phi_t + \frac{\gamma^2}{4} - \frac{\gamma}{2}} \right]^2 + \phi_t. \quad (4.5)$$

A densidade de carga no *pinch-off* ( $Q'_{IP}$ ) é definida como a carga do canal na condição em

que a corrente de difusão é igual à corrente de deriva. Como apresentado em [6] a corrente de dreno pode ser explicitada em função das componentes de deriva e de difusão

$$I_D = I_{deriva} + I_{difusao} = -\mu_n W Q'_I \frac{d\phi_s}{dy} + \mu_n W \phi_t \frac{dQ'_I}{dy}. \quad (4.6)$$

Partindo da aproximação básica do modelo ACM, linearização da densidade de carga de inversão em relação à  $\phi_s$

$$Q'_I = nC'_{ox}(\phi_s - \phi_{sa}) \quad (4.7)$$

e considerando a tensão de porta ( $V_G$ ) constante, temos:

$$dQ'_I = nC'_{ox}d\phi_s. \quad (4.8)$$

Substituindo a equação (4.8) em (4.6) podemos escrever a corrente de dreno como função da densidade de carga de inversão

$$I_D = -\frac{\mu_n W}{nC'_{ox}} (Q'_I - nC'_{ox}\phi_t) \frac{dQ'_I}{dy}. \quad (4.9)$$

Da equação (4.9) podemos concluir que as correntes de difusão e de deriva serão iguais se a densidade de carga de inversão ( $Q'_I$ ) for igual a  $-nC'_{ox}\phi_t$ , sendo esta portanto a densidade de carga de inversão de *pinch-off* ( $Q'_{IP} = -nC'_{ox}\phi_t$ ). A tensão de canal ( $V_C$ ) para qual a densidade de carga do canal é igual a  $Q'_{IP}$  é chamada de tensão de *pinch-off* ( $V_P$ ), dada por:

$$V_P = \phi_{sa} - 2\phi_F - \phi_t \left[ 1 + \ln \frac{n}{n-1} \right]. \quad (4.10)$$

A equação (4.11), conhecida como a equação do balanço de potencial, relaciona a tensão de porta com o potencial de superfície

$$V_{GB} - V_{FB} = \phi_s - \frac{Q'_C}{C'_{ox}} \quad (4.11)$$

sendo  $Q'_C = Q'_I + Q'_B$  e partindo de (4.11) a densidade de carga de inversão ( $Q'_I$ ) pode ser escrita como:

$$Q'_I = -C'_{ox} \left( V_G - V_{FB} - \phi_s + \frac{Q'_B}{C'_{ox}} \right) \quad (4.12)$$

onde de acordo com a aproximação da folha de carga,  $Q'_B$  é dado por

$$Q'_B = -\text{sign}(\phi_s) C'_{ox} \gamma \sqrt{\phi_s + \phi_t \left( e^{-\frac{\phi_s}{\phi_t}} - 1 \right)}. \quad (4.13)$$

A equação (4.13) pode ser obtida integrando a equação de Poisson e desprezando os portadores minoritários como demonstrado em [6]. Na inversão (incluindo a depleção) o termo exponencial pode ser desprezado e (4.13) se reduz a

$$Q'_B = -C'_{ox}\gamma\sqrt{\phi_s - \phi_t}. \quad (4.14)$$

Substituindo (4.14) em (4.12) temos:

$$Q'_I = -C'_{ox}\left(V_G - V_{FB} - \phi_s - \gamma\sqrt{\phi_s - \phi_t}\right). \quad (4.15)$$

Expandindo (4.15) em série de potência em torno de  $\phi_{sa}$ , para  $V_G$  constante, obtemos (4.7). A linearização da carga de inversão em relação ao potencial de superfície é utilizada pela maioria dos recentes modelos compactos [6].

Para o dispositivo canal longo, podemos escrever a corrente de dreno em função das suas componentes direta e reversa (equação (4.16)) [5], [6] e [27]

$$I_D = I_F - I_R = I(V_G, V_S) - I(V_G, V_D) \quad (4.16)$$

onde  $I_{F(R)}$  é dado por:

$$I_{F(R)} = \mu_n C'_{ox} n \frac{W \phi_t^2}{2L} \left[ \left( \frac{Q'_{IS(D)}}{nC'_{ox}\phi_t} \right)^2 - \frac{2Q'_{IS(D)}}{nC'_{ox}\phi_t} \right]. \quad (4.17)$$

A corrente de dreno também pode ser escrita em função das componentes diretas e reversa da carga de inversão:

$$I_D = \frac{\mu W}{C'_{ox} L} \left( \frac{Q_F'^2 - Q_R'^2}{2n} \right) \quad (4.18)$$

onde  $Q'_{F(R)}$  são as densidades de carga direta (reversa), dadas por:

$$Q'_{F(R)} = Q'_{IS(D)} + Q'_{IP}. \quad (4.19)$$

## 4.1 Cálculo das Cargas

Para a implementação do modelo ACM em simulador, é necessário calcular o valor das cargas em função das tensões dos terminais. A equação (4.20) [28], é análoga ao modelo

unificado de controle de carga (UCCM), e será utilizada para o cálculo das cargas

$$\frac{V_P - V_{S(D)}}{\phi_t} = \frac{Q'_{IP} - Q'_{IS(D)}}{nC'_{ox}\phi_t} + \ln\left(\frac{Q'_{IS(D)}}{Q'_{IP}}\right). \quad (4.20)$$

Para o cálculo, a equação acima foi reescrita da seguinte forma [27] e [28]:

$$u = q + \ln(q - 1) \quad (4.21)$$

sendo

$$u = \frac{V_P - V_{S(D)}}{\phi_t} + 2 \quad e \quad q = -\frac{Q'_{F(R)}}{nC'_{ox}\phi_t}. \quad (4.22)$$

Foram comparados três algoritmos: o algoritmo descrito em [27] e [28] e dois algoritmos apresentados em [29].

#### 4.1.1 Primeiro método

Este método utiliza o algoritmo apresentado em [27] e [28], o qual propõe as seguintes aproximações:

$$q = 1 + \ln\left[1 + \frac{e^{u-1}}{1 + k(u)\ln(1 + e^{(u-1)})}\right] \quad (4.23)$$

e

$$k(u) = 1 - \frac{84.4839}{u^2 + 150.8640}. \quad (4.24)$$

#### 4.1.2 Segundo método

No artigo [29] são propostos dois métodos para a solução de equações transcendentais do tipo  $we^w = x$ . Adaptando a solução proposta pelo artigo fazendo

$$x = e^{u-1} \quad (4.25)$$

temos o seguinte conjunto de equações:

$$\text{para } x < 1.5 \Rightarrow w_n = x \frac{1 + \frac{4x}{3}}{1 + x\left(\frac{7}{3} + \frac{5x}{6}\right)} \quad e \quad z_n = \ln(x) - w_n - \ln(w_n) \quad (4.26)$$

$$\text{enquanto para } x \geq 1.5 \Rightarrow w_n = u - 1 \quad e \quad z_n = -\ln(w_n) \quad (4.27)$$

onde  $w_{n+1} = w_n(1 + e_n)$  e  $e_n$  é dado por

$$e_n = \frac{z_n}{1 + w_n} \frac{2(1 + w_n)(1 + w_n + 2/3z_n) - z_n}{2(1 + w_n)(1 + w_n + 2/3z_n) - 2z_n} \quad (4.28)$$

este método converge após duas iterações sendo  $q = w_n + 1$ .

### 4.1.3 Terceiro método

Este método é similar ao apresentado anteriormente porém, ao invés de se utilizar uma função racional (equação(4.26)) para o cálculo de  $w_n$ , utiliza-se a seguinte função:

$$w_n = \ln(x) - \frac{24(\ln^2(x) + 2\ln(x) - 3)}{7\ln^2(x) + 58\ln(x) + 127} \quad (4.29)$$

este algoritmo converge com apenas uma iteração.

### 4.1.4 Comparação entre os métodos

Os algoritmos dos três métodos foram implementados e simulados utilizando o software Matlab e o simulador elétrico ELDO.

Para o cálculo do erro a carga de inversão ( $Q'_{IS(D)}$ ) obtida utilizando os métodos apresentados anteriormente foi substituída na equação 4.20 e então um novo valor de  $V_P$  foi encontrado sendo então este novo valor de  $V_P$  comparado com o valor original de  $V_P$ .

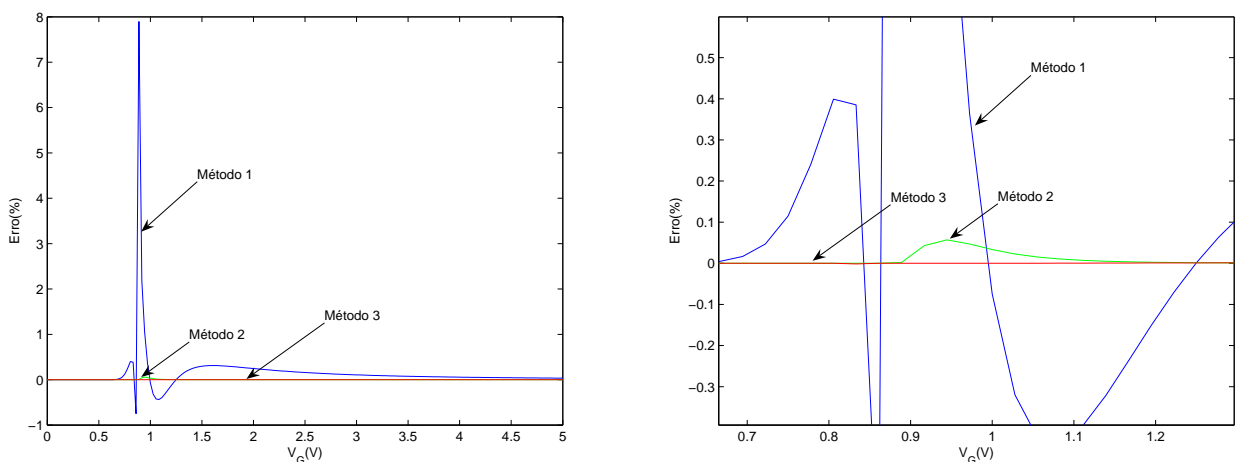


Figura 4.1: Comparação entre os algoritmos

Podemos observar claramente que o primeiro método não é aconselhável para a utilização em simuladores devido ao elevado erro apresentado para valores de  $V_G$  entre 0.6 e 1V. Na Figura

4.2 podemos comparar melhor o erro entre os métodos 2 e 3 e verificar que o último é cerca de três ordens de grandeza mais preciso.

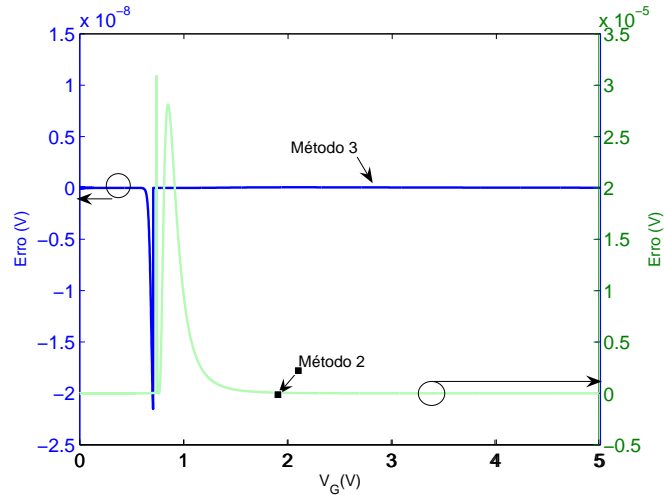


Figura 4.2: Comparação entre os erros do algoritmo.

Sendo o cálculo da carga a parte mais custosa e como é objetivo que o modelo seja eficiente (rápido e preciso), foram implementados o ACM2 (com o algoritmo do método 2) e o ACM3 (com o algoritmo do método 3) no simulador ELDO para serem testados no que diz respeito à velocidade.

Tabela 4.1: Comparação entre os tempos dos algoritmos

Circuito	ACM3	ACM2
Schmitfast	CPU time=18s070ms	CPU time=19s390ms
	Global CPU time=18s070ms	Global CPU time=19s390ms
Schmitslow	CPU time=22s640ms	CPU time=25s860ms
	Global CPU time=22s660ms	Global CPU time=25s860ms

Como podemos observar na Tabela 4.1 apesar de o algoritmo 3 envolver equações mais complexas a sua solução acaba sendo mais rápida, pois requer apenas uma iteração enquanto o segundo método requer 2 iterações. Sendo o método 3 mais preciso e mais veloz a sua escolha é óbvia.

## 4.2 Efeitos de Segunda Ordem

Nas próximas seções será mostrado como foram incluídos no modelo do MOSFET efeitos de segunda ordem, tais como: redução da mobilidade, redução da barreira induzida pelo dreno (DIBL), modulação do comprimento do canal (CLM) e saturação da velocidade.

## 4.3 Mobilidade

A mobilidade [6] é influenciada por diversos mecanismos de espalhamento, os quais fazem com que os portadores troquem momento e energia cinética com o semiconductor. Como no MOS a corrente flui próxima à superfície (interface óxido semiconductor), a mobilidade será influenciada por imperfeições na superfície, vibrações dos átomos da estrutura e impurezas ionizadas. A mobilidade também é dependente da temperatura, da dopagem e do campo elétrico transversal (perpendicular ao fluxo da corrente) que à medida que aumenta concentra os portadores mais próximos da superfície, aumentando assim a influência do espalhamento. No contexto da modelagem compacta são três os principais mecanismos de espalhamento:

- Coulomb ( $\mu_{Coul}$ )  $\implies$  ocorre devido às impurezas doadoras, cargas fixas do óxido e cargas *interface-state*, sendo este fenômeno mais importante para campos elétricos baixos.
- Fônon ( $\mu_{ph}$ )  $\implies$  é devido à interação dos portadores com a vibração dos átomos do cristal. Este mecanismo de espalhamento se torna mais acentuado à medida que aumentamos a temperatura.
- *Surface roughness* ( $\mu_{sr}$ )  $\implies$  é devido às imperfeições (rugosidade) da superfície sendo, portanto, mais presente em campos elétricos elevados.

Estes 3 fatores podem ser combinados utilizando a lei de Mathiesen:

$$\frac{1}{\mu} = \frac{1}{\mu_{Coul}} + \frac{1}{\mu_{ph}} + \frac{1}{\mu_{sr}}. \quad (4.30)$$

À primeira vista, pode parecer que a mobilidade é fortemente dependente da dopagem, porém resultados experimentais mostraram que a curva universal é quase independente do nível de dopagem [6].

Utilizando a Lei de Gauss, podemos calcular o campo efetivo ( $F_{eff}$ ) na camada de inversão



$$F_{eff}(x) = -\frac{Q'_B}{\epsilon_s} + \frac{q}{\epsilon_s} \int_x^{x_i} n(x) dx \quad (4.31)$$

considerando que a espessura da camada de inversão seja desprezível temos:

$$F_{eff} = -\frac{Q'_B + \eta Q'_I}{\epsilon_s} \quad (4.32)$$

onde  $\eta$  vale 1/2 para dispositivos tipo-n e 1/3 para tipo-p [30].

Como a mobilidade é dependente do campo elétrico efetivo, e este varia ao longo do canal, temos que a mobilidade também irá variar ao longo do canal.

$$\mu_{eff} = \frac{1}{\frac{1}{L} \int_0^L \frac{1}{\mu(y)} dy} = \frac{1}{\frac{1}{L} \int_0^L \left( \frac{1}{\mu_{Coul}} + \frac{1}{\mu_{ph}} + \frac{1}{\mu_{sr}} \right) dy} \quad (4.33)$$

Na equação acima cada mecanismo de espalhamento é descrito de forma individual, porém sendo essa expressão de difícil implementação, foi utilizada para a implementação, uma equação aproximada que considera a mobilidade constante ao longo do canal.

$$\mu_{eff} = \frac{\mu_o}{1 + \alpha_\theta F_{eff}} \implies \left[ \frac{\mu_o}{1 - \alpha_\theta \left( \frac{Q'_B + \eta Q'_I}{WL\epsilon_s} \right)} \right] \quad (4.34)$$

onde  $\alpha_\theta$  é o coeficiente de espalhamento e  $\mu_o$  é a mobilidade para baixos valores de campo elétrico.

A análise da variação da mobilidade com a temperatura pode ser estudada para cada mecanismo de espalhamento separadamente. Para pequenos campos a influência da temperatura pode ser modelada por:

$$\mu_o(T) = \mu_o(T_o) \left( \frac{T}{T_o} \right)^{-m} \quad (4.35)$$

para  $T$  entre 200 e 400K, sendo  $T_o$  a temperatura de referência, e  $m$  uma constante que pode assumir valores entre 1.2-1.4 para transistores tipo p e entre 1.4-1.6 para tipo n [31].

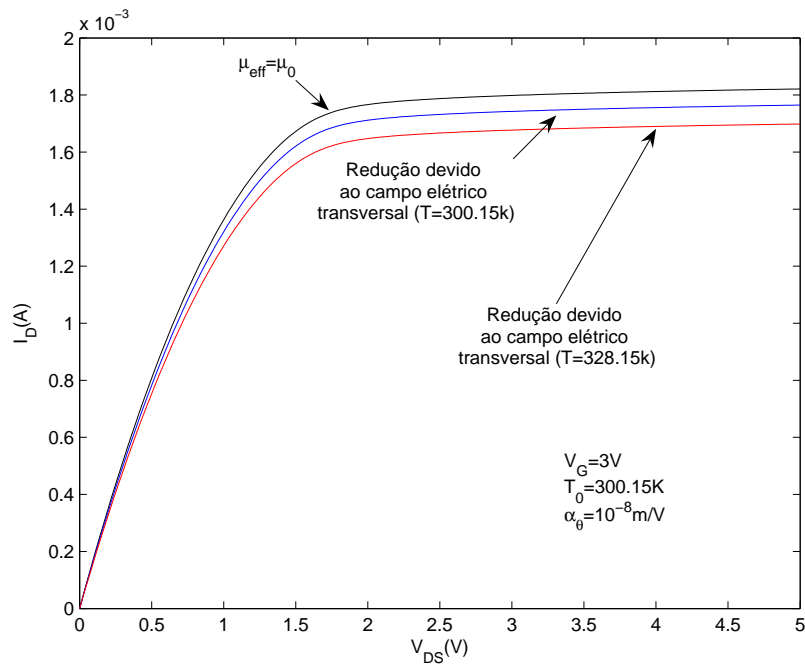


Figura 4.3: Redução da Mobilidade

No gráfico da Figura 4.3 podemos observar a influência da temperatura na redução da mobilidade no cálculo da corrente de dreno, sendo que num dispositivo real, a temperatura intervém no valor da corrente através de diversos mecanismos como, por exemplo, variação da constante de difusão (especialmente em inversão fraca) e variação da tensão de limiar.

## 4.4 Saturação da Velocidade

Geralmente a velocidade de saturação dos portadores é indicada como sendo proporcional ao campo elétrico longitudinal (paralelo ao fluxo de corrente), porém isto é verdadeiro apenas para campos pequenos, pois para campos elevados a velocidade tende a saturar. Este efeito pode ser modelado incluindo no cálculo da mobilidade a redução devido ao campo elétrico longitudinal (4.36)

$$\mu = \frac{\mu_s}{1 + \frac{F_y}{F_c}} \quad (4.36)$$

onde  $F_C$  é o campo elétrico crítico (longitudinal) e  $\mu_s = v_{sat}/F_C$ . Introduzindo a variação da mobilidade dada por (4.36) na expressão de Pao-Sah [12] para a corrente de dreno (4.37)

$$I_D = -\mu W Q'_I(y) \frac{dV_C}{dy} \quad (4.37)$$

e após uma série de manipulações descritas em [6], obtemos:

$$I_D = -\frac{\mu_s W}{nC'_{ox} L \left[ 1 + \frac{(Q'_{ID} - Q'_{IS})}{LnC'_{ox} F_c} \right]} \left[ (Q'_{ID} + Q'_{IS}) + Q'_{IP} \right] (Q'_{ID} - Q'_{IS}). \quad (4.38)$$

Esta é uma expressão compacta para corrente em termos da densidade de carga de inversão, na qual estão incluídos os efeitos dos campos transversal (através de  $\mu_s$ ) e paralelo. A expressão (4.38) contém os mecanismos de deriva e difusão, além de ser válida desde a inversão fraca até a forte, podendo ser normalizada em relação a corrente específica  $I_S$

$$I_S = \frac{W}{L} \mu_s n C'_{ox} \frac{\phi_t^2}{2} \quad (4.39)$$

e ser reescrita da seguinte forma:

$$i_D = \frac{(q'_{IS} + q'_{ID} + 2)}{1 + \varepsilon (q'_{IS} + q'_{ID})} (q'_{IS} + q'_{ID}) \quad (4.40)$$

onde  $i_D = I_D/I_S$ ,  $q'_{IS(D)} = Q'_{IS(D)}/Q'_{IP}$ .  $\varepsilon = \phi_t/LF_c = \phi_t \mu_s / L v_{sat}$ , pode ser visto como a razão entre a velocidade de difusão ( $\mu_s(\phi_t/L)$ ) e a velocidade de saturação ( $v_{sat}$ ), temos também que para canais muito longos  $\varepsilon \rightarrow 0$ .

## 4.5 Saturação da carga e da tensão

A máxima corrente que flui no canal é limitada pela máxima velocidade do portador. Podemos então expressar  $I_D$  da seguinte forma; na condição de saturação de velocidade dos portadores [6]

$$I_{Dsat} = -W v_{sat} Q'_{IDsat}. \quad (4.41)$$

Na saturação a equação (4.40), pode ser reescrita da seguinte forma:

$$i_{Dsat} = \frac{(q'_{IS} + q'_{IDsat} + 2)}{1 + \varepsilon (q'_{IS} + q'_{IDsat})} \cdot (q'_{IS} - q'_{IDsat}) = \frac{2}{\varepsilon} \cdot q'_{IDsat} \quad (4.42)$$

onde  $q'_{IDsat} = Q'_{IDsat}/Q'_{IP}$  e  $q'_{IS} = Q'_{IS}/Q'_{IP}$  é a densidade de carga na fonte normalizada dada por:

$$q'_{IS} = \sqrt{1 + \frac{2}{\varepsilon} q'_{IDSAT} - 1} + q'_{IDSAT}. \quad (4.43)$$

Da equação acima e do gráfico 4.4, podemos observar que a relação  $(q'_{IDSAT}/q'_{IS})$  tende a  $\varepsilon$  na inversão fraca, enquanto que na inversão muito forte, o canal tende a ser homogêneo ( $Q'_{IS} \cong Q'_{IDSAT}$ ).

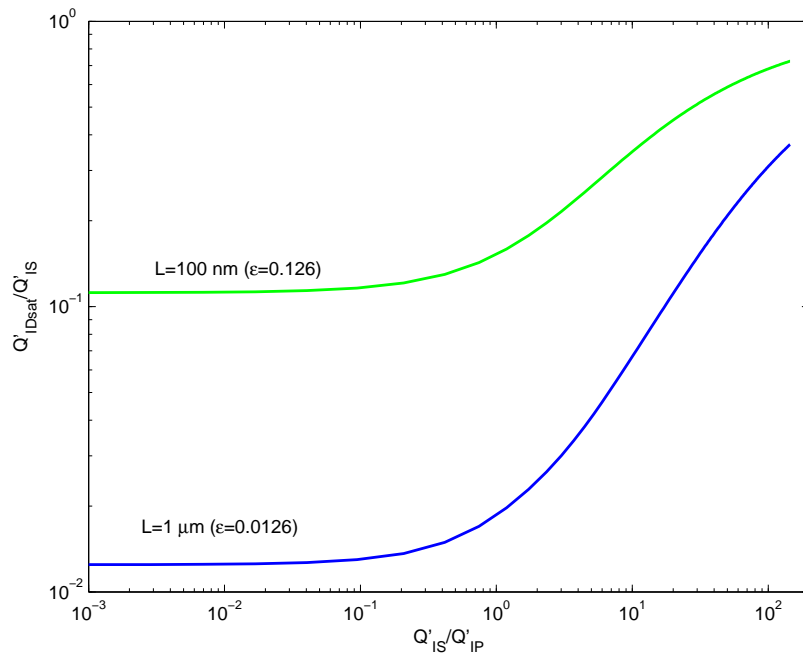


Figura 4.4: Efeito do  $\varepsilon$  na relação  $Q'_{IDSAT}/Q'_{IS}$ .

O gráfico da Figura 4.5 mostra que a influência de  $\varepsilon$  sobre a corrente de saturação, é desprezível na inversão fraca, porém na inversão forte o seu efeito é acentuado. No gráfico pode ser observado que a diferença entre os valores na inversão forte é próximo de cinco vezes, para carga normalizada na fonte da ordem de 100.

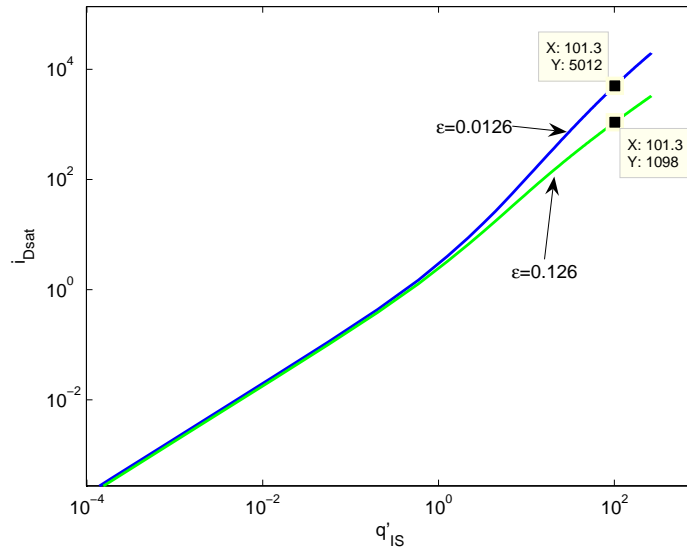


Figura 4.5: Efeito do  $\varepsilon$  na corrente de saturação ( $i_{dsat}$ ).

A tensão de saturação ( $V_{DSsat}$ ) pode ser obtida a partir da seguinte fórmula [6] e [28]:

$$\frac{V_{DSsat}}{\phi_t} = q'_{IS} - q'_{IDSat} + \ln\left(\frac{q'_{IS}}{q'_{IDSat}}\right). \quad (4.44)$$

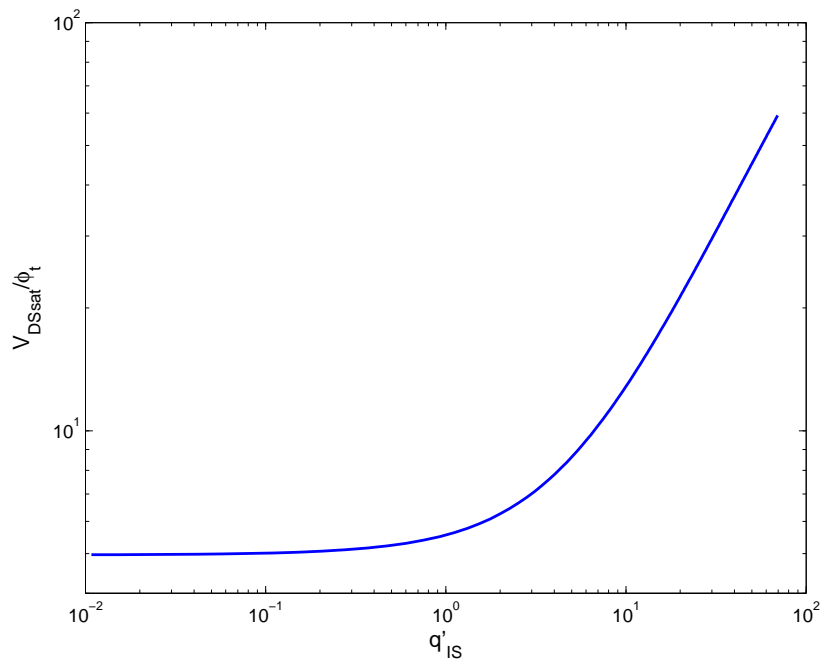


Figura 4.6: Tensão de saturação

O gráfico da Figura 4.6 mostra que o valor da tensão de saturação aumenta com o nível de inversão, mas é praticamente constante para pequenos valores de  $q'_{IS}$  (inversão fraca).

## 4.6 Modulação do Comprimento do Canal

Para o MOSFET operando na saturação, a aproximação do canal gradual se torna menos válida, principalmente nas proximidade da junção do dreno. Por isso, o canal será dividido em duas partes na saturação: uma próxima à fonte, onde a aproximação do canal gradual é válida, e outra próxima do dreno.

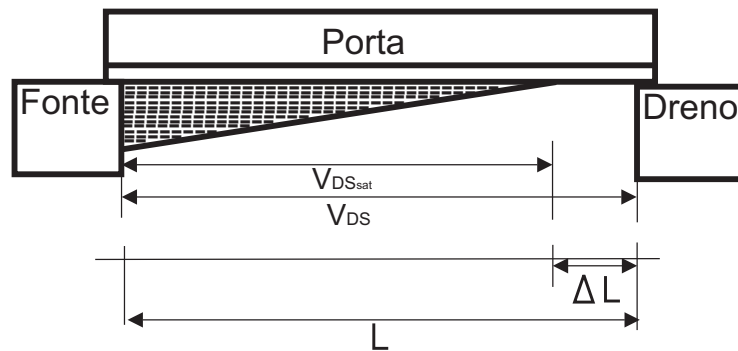


Figura 4.7: Modulação do comprimento do canal.

Quando os portadores atingem velocidade próxima a de saturação no lado do dreno, o cálculo da carga no dreno deve utilizar  $V_{DSsat}$ , visto que para  $V_{DS} > V_{DSsat}$ , a carga de inversão permanece praticamente constante.  $\Delta L$  representa a parte do canal onde a carga de inversão não é mais controlada por  $V_{DS}$ , nessa região os portadores adquirem velocidade máxima. A dependência do comprimento efetivo do canal com  $V_{DS}$  é chamada de modulação do comprimento do canal (CLM), que é dada por

$$\Delta L = \lambda L_C \ln \left[ 1 + \frac{V_{DS} - V_{DSsat}}{L_C F_C} \right] \quad (4.45)$$

onde  $\lambda$  é um parâmetro de ajuste e  $L_C$  é dado por:

$$L_C = \sqrt{\frac{\epsilon_s x_j}{C'_{ox}}} \quad (4.46)$$

sendo  $x_j$  a profundidade da junção.

O efeito da modulação do comprimento do canal pode ser modelado incluindo na equação (4.40), o termo que representa a variação do comprimento do canal

$$I_D = I_S \frac{1}{1 - \frac{\Delta L}{L}} \frac{(q'_{IS} + q'_{ID} + 2)}{1 + \varepsilon (q'_{IS} - q'_{ID})} (q'_{IS} + q'_{ID} + 2). \quad (4.47)$$

## 4.7 Redução da barreira induzida pelo dreno (DIBL)

Como apresentado em [32] o fenômeno conhecido por DIBL (*drain induced barrier lowering*) consiste na influência que as tensões aplicadas aos terminais de fonte e dreno têm sobre a distribuição das cargas de depleção. Como a região de cargas descobertas de ambos os lados das junções de dreno(fonte)-substrato aumenta com o aumento da tensão de dreno(fonte), mais cargas da região de depleção serão espelhadas por íons de impurezas doadoras, intensificando o nível de inversão do canal nas proximidades do terminal em questão. Em consequência disto, o *pinch-off* passa também a depender das tensões de fonte e dreno.

O efeito DIBL pode ser incluído no modelo através da redução da tensão de limiar e conseqüente aumento da tensão de *pinch-off* ( $V_P$ ) [6]

$$V_P = V_{P,lc} + \frac{\sigma}{n} (V_{DB} + V_{SB}) \quad (4.48)$$

onde  $V_{P,lc}$  é a tensão de *pinch-off* para o dispositivo canal longo com  $V_D = V_S = 0$  e  $\sigma$  é a magnitude do fator DIBL.

## 4.8 Cargas Totais

O modelo ACM possui expressões compactas para as cargas nos terminais, bem como para os 16 coeficientes capacitivos. O conjunto de equações abaixo mostra as equações das cargas para o MOS canal longo, onde  $Q_I$  é a carga de inversão,  $Q_D$  e  $Q_S$  as cargas no dreno e na fonte, respectivamente,  $Q_B$  a carga de depleção e  $Q_G$  a carga na porta [6]

$$Q_I = WL \left[ \frac{2(Q'_F{}^2 + Q'_F Q'_R + Q'_R{}^2)}{3(Q'_F + Q'_R)} + nC'_{ox} \phi_t \right] \quad (4.49)$$

$$Q_D = WL \left[ \frac{6Q'_R{}^3 + 12Q'_F Q'_R{}^2 + 8Q'_R Q'_F{}^2 + 4Q'_F{}^3}{15(Q'_F + Q'_R)^2} + \frac{nC'_{ox} \phi_t}{2} \right] \quad (4.50)$$

$$Q_S = Q_I - Q_D \quad (4.51)$$

$$Q_S = WL \left[ \frac{6Q'_F{}^3 + 12Q'_R Q'_F{}^2 + 8Q'_F Q'_R{}^2 + 4Q'_R{}^3}{15(Q'_R + Q'_F)^2} + \frac{nC'_{ox}\phi_t}{2} \right] \quad (4.52)$$

$$Q_B = -\frac{n-1}{n}Q_I - WL \frac{\gamma^2 C'_{ox}}{2(n-1)} \quad (4.53)$$

$$Q_G = -Q_I - Q_B. \quad (4.54)$$

O gráfico da Figura 4.10 mostra a variação das cargas com a variação da tensão de porta, mantendo a tensão  $V_{DS}$  constante e igual a 2V.

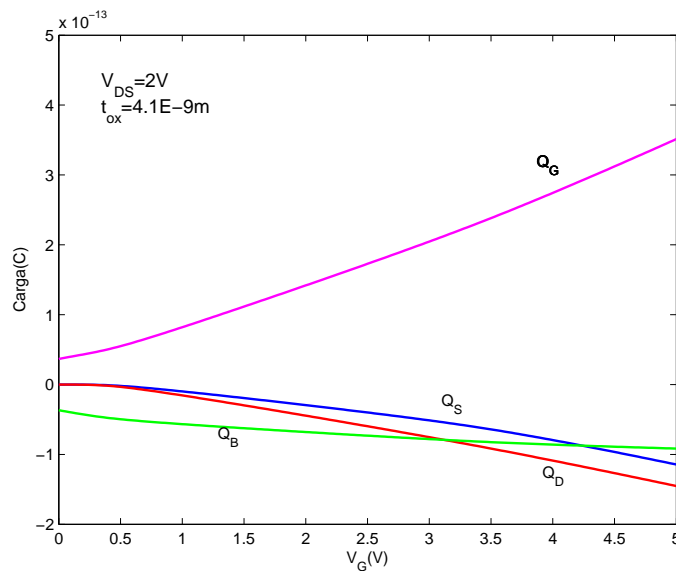


Figura 4.8: Cargas totais.

#### 4.8.1 Influência da velocidade de saturação

Para estudarmos o efeito da velocidade de saturação no armazenamento das cargas, será incluído no cálculo das cargas o termo  $(I_D/Wv_{sat})$  para representar este fenômeno [6] e [28]

$$Q'_V = Q'_I - nC'_{ox}\phi_t + \frac{I_D}{Wv_{sat}}. \quad (4.55)$$

Sendo

$$Q'_{IDSat} = -\frac{I_D}{Wv_{sat}} \quad (4.56)$$

temos:

$$Q'_{VS(D)} = Q'_{IS(D)} - nC'_{ox}\phi_t - Q'_{IDSat} \quad (4.57)$$



$$Q_I = W(L - \Delta L) \left[ \frac{2(Q'_{VS}{}^2 + Q'_{VS}Q'_{VD} + Q'_{VD}{}^2)}{3(Q'_{VS} + Q'_{VD})} + nC'_{ox}\phi_t \right] - \frac{LI_D}{v_{sat}} \quad (4.58)$$

$$Q_D = \frac{W(L - \Delta L)^2}{L} \left[ \frac{6Q'_{VD}{}^3 + 12Q'_{VS}Q'_{VD}{}^2 + 8Q'_{VD}Q'_{VS}{}^2 + 4Q'_{VS}{}^3}{15(Q'_{VS} + Q'_{VD})^2} + \frac{nC'_{ox}\phi_t}{2} \right] - \frac{LI_D}{2v_{sat}} \quad (4.59)$$

$$Q_S = Q_I - Q_D. \quad (4.60)$$

Na Figura 4.9, podemos observar que para pequenas correntes o termo mais à direita da equação (4.59) não é significativo, porém à medida que nos aproximamos da região de corrente de dreno saturada, este termo é importante fazendo com que a carga com efeito da saturação seja maior em módulo. Vale ressaltar que a simetria do dispositivo é preservada visto que para  $V_{DS} = 0$  as cargas na fonte e no dreno são iguais.

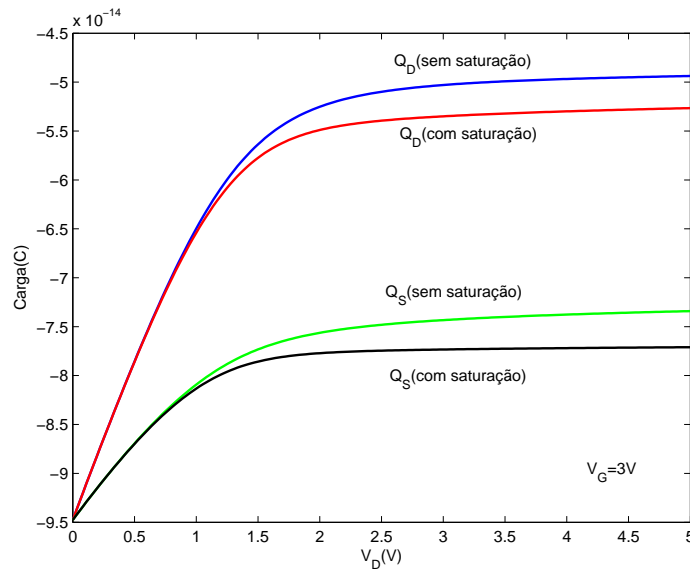


Figura 4.9: Influência da saturação da velocidade nas cargas do dreno e da fonte.

Na figura 4.10 podemos observar o comportamento das cargas totais com e sem o efeito da saturação.

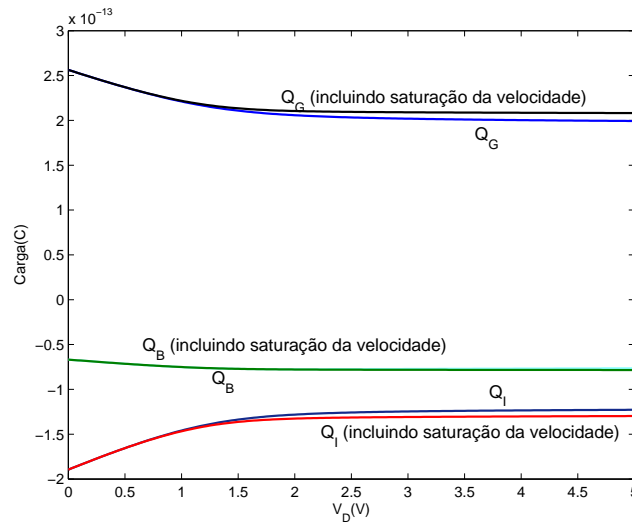


Figura 4.10: Influência da saturação da velocidade nas cargas totais.

## 4.9 Capacitâncias

Nesta seção serão apresentados os coeficientes capacitivos de regime quasi-estático obtidos através de ACM [6] e [27]. No regime quasi-estático [27] as variações de tensão são tão lentas que as capacitâncias (parâmetros de pequenos sinais) podem ser determinadas pela diferenciação das características estáticas, ou seja das cargas totais, em termos das tensões terminais.

Os coeficientes capacitivos são definidos como:

$$C_{jk} = - \left. \frac{\partial Q_j}{\partial V_k} \right|_0 \quad j \neq k \quad (4.61)$$

$$C_{jk} = - \left. \frac{\partial Q_j}{\partial V_k} \right|_0 \quad j = k \quad (4.62)$$

onde  $Q_k$ , representa as cargas  $Q_D$ ,  $Q_S$ ,  $Q_G$  e  $Q_B$  e  $V_j$ , representa as tensões  $V_D$ ,  $V_S$ ,  $V_G$  e  $V_B$ . Sendo assim, a matriz capacitância do transistor MOS, constituída por 16 coeficientes capacitivos, escrita da seguinte forma [6]:

$$\begin{pmatrix} dQ_G/dt \\ dQ_S/dt \\ dQ_D/dt \\ dQ_B/dt \end{pmatrix} = \begin{pmatrix} C_{gg} & -C_{gs} & -C_{gd} & -C_{gb} \\ -C_{sg} & C_{ss} & -C_{sd} & -C_{sb} \\ -C_{dg} & -C_{ds} & C_{dd} & -C_{db} \\ -C_{bg} & -C_{bs} & -C_{bd} & C_{bb} \end{pmatrix} \begin{pmatrix} dV_G/dt \\ dV_S/dt \\ dV_D/dt \\ dV_B/dt \end{pmatrix}. \quad (4.63)$$

Para representar os 16 coeficientes da matriz capacitância são necessários 9 coeficientes, visto

que os demais podem ser escritos como combinações destes. As capacitâncias  $C_{gs}$ ,  $C_{gd}$ ,  $C_{gb}$ ,  $C_{bs}$  e  $C_{bd}$  são geralmente utilizadas no modelo do MOSFET, pois juntas descrevem o armazenamento da carga no MOSFET até frequências médias e podem ser calculadas diretamente de  $Q_G$  e  $Q_B$  [6]. A escolha das outras 4 capacitâncias ( $C_{bg}$ ,  $C_{ds}$ ,  $C_{sd}$ ,  $C_{dg}$ ) seguiu o critério apresentado em [6].

### 4.9.1 Capacitâncias

De (4.61), temos que a capacitância  $C_{gs(d)}$  é dada por:

$$C_{gs(d)} = -\frac{\partial Q_G}{\partial V_{S(D)}}. \quad (4.64)$$

Substituindo (4.53) em (4.54), temos:

$$Q_G = -\frac{Q_I}{n} + \frac{WL\gamma^2 C'_{ox}}{2(n-1)} \quad (4.65)$$

$$\frac{\partial Q_G}{\partial Q_I} = \frac{1}{n}. \quad (4.66)$$

A equação (4.64) pode então ser reescrita da seguinte forma:

$$C_{gs(d)} = \frac{1}{n} \frac{\partial Q_I}{\partial V_{S(D)}}. \quad (4.67)$$

Sendo a carga de inversão ( $Q_I$ ) dada pela equação (4.58) e aplicando a regra da cadeia, temos:

$$C_{gs(d)} = \frac{1}{n} \frac{\partial Q_I}{\partial Q'_{F(R)}} \frac{\partial Q'_{F(R)}}{\partial V_{S(D)}} = \frac{2WL}{3n} \left[ \frac{Q'^2_F + 2Q'_F Q'_R}{(Q'_F + Q'_R)^2} \right] \frac{\partial Q'_{F(R)}}{\partial V_{S(D)}} \quad (4.68)$$

Da equação (4.2), obtemos

$$\frac{\partial Q'_{F(R)}}{\partial V_{S(D)}} = \frac{\partial Q'_{IS(D)}}{\partial V_{S(D)}} = nC'_{ox} \frac{Q'_{F(R)} + nC'_{ox} \phi_t}{Q'_{F(R)}} \quad (4.69)$$

sendo  $Q'_F(R) = Q'_{IS(D)} - nC'_{ox} \phi_t$ . Substituindo (4.69) em (4.68), finalmente obtemos:

$$C_{gs(d)} = \frac{2C_{ox}}{3} \left[ 1 - \frac{Q'^2_{R(F)}}{(Q'_F + Q'_R)^2} \right] \left[ 1 + \frac{nC'_{ox} \phi_t}{Q'_{F(R)}} \right]. \quad (4.70)$$

A capacitância fonte-dreno ( $C_{sd}$ ) é dada por:

$$C_{sd} = -\frac{\partial Q_S}{\partial V_D} = -\frac{\partial Q_S}{Q'_R} \frac{\partial Q'_R}{\partial V_D}. \quad (4.71)$$

Derivando  $Q_S$  (4.52) em relação à  $Q'_R$ , utilizando (4.69) e substituindo em (4.71), temos:

$$C_{sd} = -\frac{4}{15}nC_{ox} \frac{Q'_R{}^3 + 3Q'_R{}^2Q'_F + Q'_RQ'_F{}^2}{(Q'_F + Q'_R)^3} \left(1 + \frac{nC'_{ox}\phi_t}{Q'_R}\right). \quad (4.72)$$

A capacitância  $C_{ds}$  pode ser obtida, realizando processo idêntico ao realizado para a determinação de  $C_{sd}$

$$C_{ds} = -\frac{\partial Q_D}{\partial V_S} = -\frac{\partial Q_D}{Q'_F} \frac{\partial Q'_F}{\partial V_S} \quad (4.73)$$

$$C_{ds} = -\frac{4}{15}nC_{ox} \frac{Q'_F{}^3 + 3Q'_F{}^2Q'_R + Q'_FQ'_R{}^2}{(Q'_F + Q'_R)^3} \left(1 + \frac{nC'_{ox}\phi_t}{Q'_F}\right). \quad (4.74)$$

A partir de (4.61) podemos determinar as capacitâncias  $C_{bs(d)}$

$$C_{bs(d)} = -\frac{\partial Q_B}{\partial V_{S(D)}}. \quad (4.75)$$

De (4.53), temos:

$$\frac{\partial Q_B}{\partial Q_I} = \frac{n-1}{n} \quad (4.76)$$

logo, podemos reescrever a equação (4.75) como:

$$C_{bs(d)} = \frac{n-1}{n} \frac{\partial Q_I}{\partial V_{S(D)}} = (n-1)C_{gs(d)}. \quad (4.77)$$

As capacitâncias  $C_{gb}$  e  $C_{bg}$  são dadas por:

$$C_{gb} = -\frac{\partial Q_G}{\partial V_B} \quad (4.78)$$

$$C_{bg} = -\frac{\partial Q_B}{\partial V_G}. \quad (4.79)$$

Derivando  $Q_G$  (4.65) relação à  $V_B$  e  $Q_B$  (4.53) em relação  $V_G$ , como apresentado em [6], temos:

$$C_{gb} = \frac{1}{n} \frac{\partial Q_I}{\partial V_B} \Big|_{V_S, V_D, V_G} + \frac{n-1}{n} C_{ox} \quad (4.80)$$

$$C_{bg} = \frac{n-1}{n} \frac{\partial Q_I}{\partial V_G} \Big|_{V_S, V_D, V_B} + \frac{n-1}{n} C_{ox}. \quad (4.81)$$

Utilizando as seguintes relações, apresentadas em [6]

$$\frac{\partial Q'_I}{\partial V_G} = -\frac{1}{n} \frac{Q'_I}{V_C} \quad (4.82)$$

$$\frac{\partial Q'_I}{\partial V_B} = -\frac{n-1}{n} \frac{Q'_I}{V_C} \quad (4.83)$$

e aplicando a regra da cadeia, temos:

$$\frac{\partial Q_I}{\partial V_G} = -\frac{1}{n} \frac{\partial Q_I}{\partial Q'_F} \frac{\partial Q'_F}{\partial V_S} - \frac{1}{n} \frac{\partial Q_I}{\partial Q'_R} \frac{\partial Q'_R}{\partial V_D} \quad (4.84)$$

$$\frac{\partial Q_I}{\partial V_B} = -\frac{n-1}{n} \frac{\partial Q_I}{\partial Q'_F} \frac{\partial Q'_F}{\partial V_S} - \frac{n-1}{n} \frac{\partial Q_I}{\partial Q'_R} \frac{\partial Q'_R}{\partial V_D}. \quad (4.85)$$

Comparando (4.84) e (4.85) com (4.68), temos:

$$\frac{\partial Q_I}{\partial V_G} = -(C_{gs} + C_{gd}) \quad (4.86)$$

$$\frac{\partial Q_I}{\partial V_B} = -(n-1)(C_{gs} + C_{gd}) \quad (4.87)$$

finalmente, a substituição das equações acima em (4.80) e (4.81) resulta em:

$$C_{gb} = C_{bg} = \frac{n-1}{n} (C_{ox} - C_{gs} - C_{gd}). \quad (4.88)$$

No entanto,  $C_{bg} > C_{gb}$  como pode ser observado no gráfico da Figura 4.11, onde (—) representa os coeficientes obtidos calculados a partir de 4.88 e (---) representa os valores obtidos via derivada das cargas (4.78 e 4.79). Porém, como os valores destes coeficientes são muito pequenos esta aproximação (4.88) é válida para a maioria dos casos práticos [10].

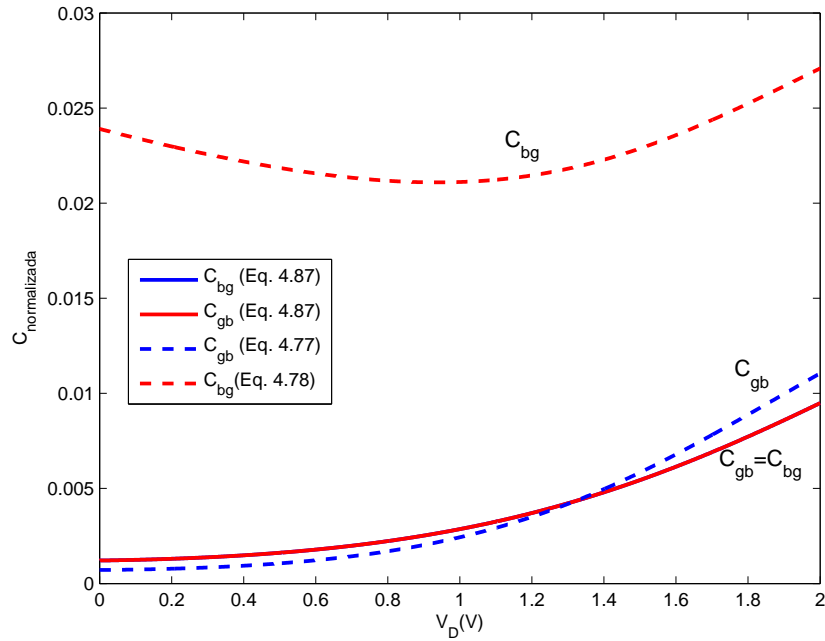


Figura 4.11:  $C_{gb}$  e  $C_{bg}$  (normalizados em relação a  $C_{ox}$ ), para  $T_{ox}=3.2e-9m$ ,  $W=6\mu m$  e  $L=7\mu m$  e  $V_G=3V$ .

Da matriz capacitância (4.63), considerando  $V_{G(t)} = V_{S(t)} = V_{D(t)} = V_{B(t)} = V_{(t)}$ , temos:

$$C_{gg} = C_{gs} + C_{gd} + C_{gb} = C_{sg} + C_{dg} + C_{bg} \quad (4.89)$$

sendo  $C_{gb} = C_{bg}$

$$C_{gs} - C_{sg} = C_{dg} - C_{gd} = C_m. \quad (4.90)$$

De (4.61), temos que  $C_{sg}$  é dado por:

$$C_{sg} = -\frac{\partial Q_S}{\partial V_G} = +\frac{1}{n} \frac{\partial Q_S}{\partial Q'_F} \frac{\partial Q'_F}{\partial V_S} + \frac{1}{n} \frac{\partial Q_S}{\partial Q'_R} \frac{\partial Q'_R}{\partial V_D} \quad (4.91)$$

comparando (4.91) com as definições das capacitâncias obtidas a partir de (4.62) e (4.61), temos:

$$C_{sg} = (C_{ss} - C_{sd})/n. \quad (4.92)$$

Utilizando a relação ( $Q_I = Q_S + Q_D$ ), temos que a equação (4.67) pode ser escrita da seguinte forma:

$$C_{gs} = \frac{1}{n} \frac{\partial Q_I}{\partial V_S} = \frac{1}{n} \left( \frac{\partial Q_S}{\partial V_S} + \frac{\partial Q_D}{\partial V_S} \right) \quad (4.93)$$

resultando em:

$$C_{gs} = (C_{ss} - C_{ds})/n. \quad (4.94)$$

Sendo assim,  $C_m$  pode ser escrito como uma relação simples de  $C_{sd}$  e  $C_{ds}$

$$C_m = (C_{sd} - C_{ds})/n. \quad (4.95)$$

Escrevendo as capacitâncias em função do coeficiente de saturação  $\alpha$ :

$$\alpha = \frac{Q'_R}{Q'_F} \quad (4.96)$$

e da densidade de carga de inversão normalizada  $q'_{IS(D)}$

$$q'_{IS(D)} = \frac{Q'_{IS(D)}}{Q'_{IP}} = \frac{Q'_{IS(D)}}{-nC'_{ox}\phi_t} \quad (4.97)$$

obtemos os 9 coeficientes capacitivos, apresentados na Tabela 4.2.

Tabela 4.2: Os nove coeficientes capacitivos de ACM.

$C_{gs}$	$\frac{2}{3}C_{ox} \left( \frac{1+2\alpha}{(1+\alpha)^2} \right) \left( \frac{q'_{IS}}{(1+q'_{IS})} \right)$
$C_{gd}$	$\frac{2}{3}C_{ox} \left( \frac{\alpha^2+2\alpha}{(1+\alpha)^2} \right) \left( \frac{q'_{ID}}{(1+q'_{ID})} \right)$
$C_{bs(d)}$	$(n-1)C_{gs(d)}$
$C_{gb} = C_{bg}$	$\left( \frac{n-1}{n} \right) (C_{ox} - C_{gs} - C_{gd})$
$C_{sd}$	$\frac{-4}{15}nC_{ox} \left( \frac{\alpha+3\alpha^2+\alpha^3}{(1+\alpha)^3} \frac{q'_{ID}}{1+q'_{ID}} \right)$
$C_{ds}$	$\frac{-4}{15}nC_{ox} \left( \frac{1+3\alpha+\alpha^2}{(1+\alpha)^3} \frac{q'_{IS}}{1+q'_{IS}} \right)$
$C_{dg} - C_{gd}$	$C_m = (C_{sd} - C_{ds})/n$

Na Figura 4.12 temos uma comparação entre coeficientes capacitivos de ACM, obtidos através do modelo de carga (—) implementado no simulador ELDO<sup>1</sup> e os coeficientes obtidos a partir da Tabela 4.2 (---), onde podemos observar que os coeficientes são bastante próximos principalmente para  $V_D < 1V$ .

<sup>1</sup>Como a simulação foi realizada utilizando o modelo de carga as capacitâncias são calculadas pelo simulador ELDO da seguinte forma  $\frac{\partial Q_i}{\partial V_j}$ . Por isso, os coeficientes fora da diagonal principal foram multiplicados por -1, para adequar à convenção normalmente adotada.

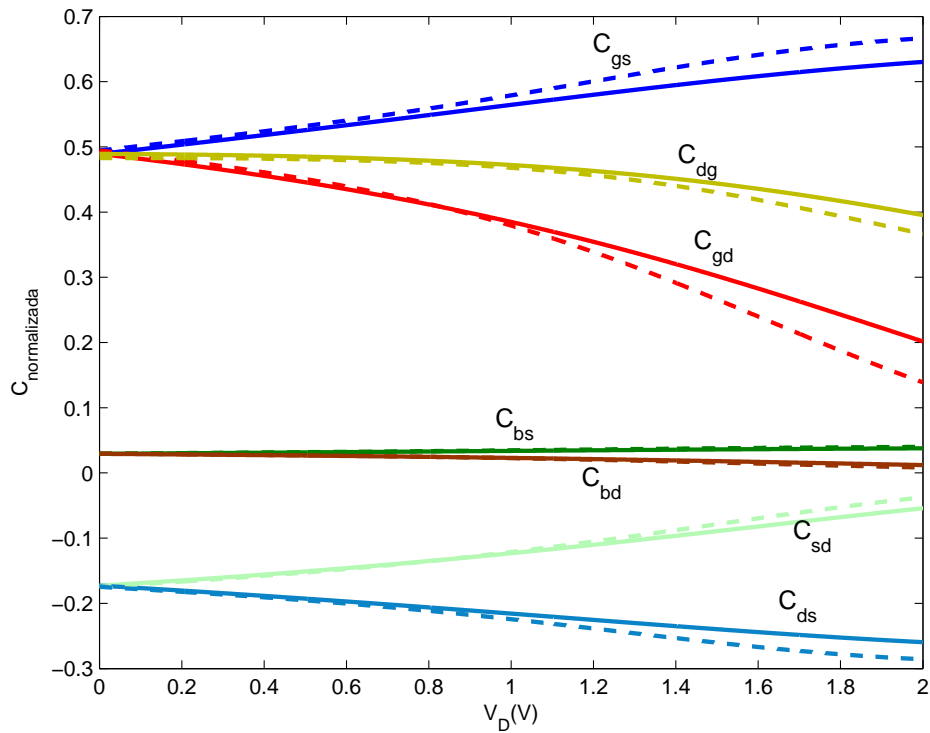


Figura 4.12: Coeficientes capacitivos (normalizados em relação a  $C_{ox}$ ), para  $T_{ox}=3.2e-9m$ ,  $W=6\mu m$  e  $L=7\mu m$  e  $V_G=3V$ . Coeficientes obtidos via derivada de cargas (—) e coeficientes da Tabela 4.2 (---).

## 4.10 Definição de parâmetros

A Tabela 4.3 apresenta os parâmetros estáticos utilizados no modelo ACM implementado no ELDO. Podemos observar que o ACM possui um número reduzido de parâmetros.



Tabela 4.3: Parâmetros do modelo ACM.

Parâmetro	Descrição	Unidade	Default
U0	Mobilidade	$m^2/Vs$	0.05
TOX	Espessura do óxido	m	4.1E-9
VT0	Tensão de Limiar	V	0.43
NA	Concentração de portadores no canal	$cm^{-3}$	2E17
PHISO	Potencial de Superfície	V	$2\phi_t \ln(N_A/n_i)$
GAMMA	Coefficiente do Efeito de Corpo	$\sqrt{V}$	$\sqrt{2q\epsilon_{si}N_A/C'_{ox}}$
LAMBDA	Coefficiente do efeito da modulação do comprimento do canal	-	0.25
THETA	Coefficiente da redução da mobilidade devido ao campo transversal	1/V	0.08
M	Redução da mobilidade devido a temperatura	-	1.3
VMAX	Velocidade de saturação	m/s	1.435E5
$X_j$	Profundidade da Junção	m	0.25E-6
SIGMA	Coefficiente DIBL	$m^2$	3E-15

Este número reduzido <sup>2</sup> de parâmetros (12), bem como todos com significado físico é importante não só para o projetista mas também para o estudante. Por exemplo, se o estudante quiser estudar como a redução da barreira de dreno (DIBL) influencia no comportamento do transistor e observar este comportamento na inversão fraca e na inversão forte, basta realizar simulações alterando o coeficiente DIBL (SIGMA).

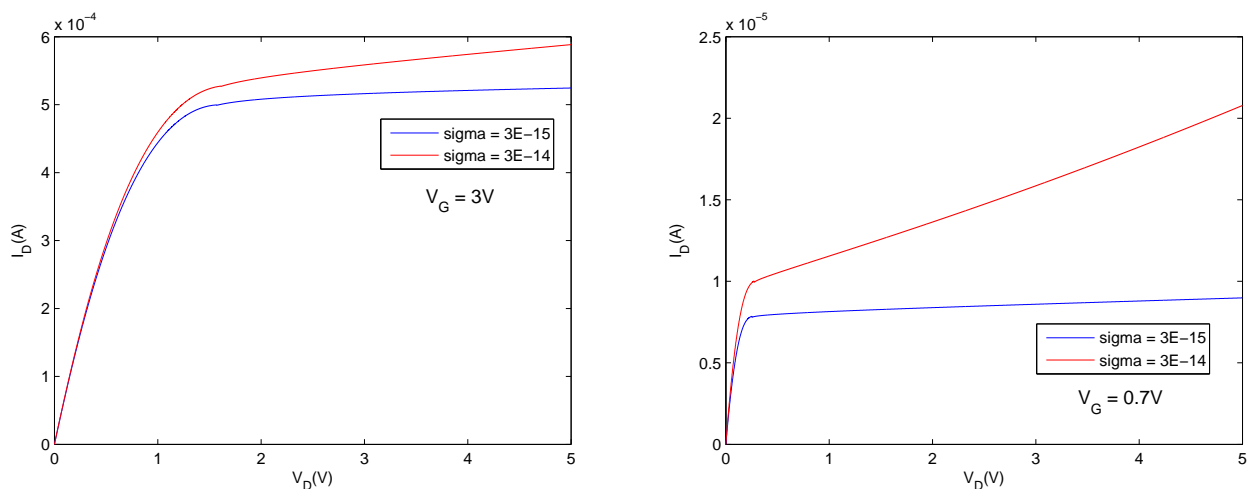


Figura 4.13: Influência do parâmetro sigma na inversão fraca e na inversão forte.

As simulações apresentadas na Figura 4.13 mostram que a influência do coeficiente SIGMA é muito mais importante na inversão fraca ( $V_G = 0.7V$ ) do que na inversão forte ( $V_G = 3.0V$ ).

<sup>2</sup>O modelo PSP, por exemplo possui 161 parâmetros [33].

## 5 *Implementação*

A disponibilização do modelo em simuladores elétricos é importante para a divulgação deste, pois o modelo poderá ser utilizado por um número maior de projetistas e estudantes. Com este objetivo foi implementado o modelo ACM no simulador elétrico ELDO, um simulador tipo SPICE de alto desempenho da Mentor Graphics, bastante difundido no ambiente industrial e no meio acadêmico. Neste capítulo será descrito como foi implementado o modelo.

### 5.1 **Medidas adotadas na Implementação**

Na implementação do modelo foi utilizado o código em linha em lugar de chamadas de funções, pois era objetivo minimizar o tempo de execução do código, pois o código em linha é mais rápido que a chamada de função por dois motivos [34]. Primeiro, uma instrução *CALL* leva tempo para ser executada. Segundo, se há argumentos para carregar, eles devem ser colocados em pilhas, o que também toma tempo.

Além do código em linha, foram seguidas recomendações apresentadas por Tsvividis em [10], tais como na utilização do comando “if” bem como no comportamento das expressões do modelo fora da região de interesse. O comando “if” deve ser evitado, pois além de possuir um alto custo computacional pode gerar descontinuidade ou problemas numéricos, por isso só foi utilizado em ocasiões onde o seu uso era imprescindível. O comportamento das expressões que descrevem o modelo também foi analisado fora da região de operação padrão do transistor, pois ao longo das iterações o simulador irá excursionar por valores fora desta região, por isso se uma função exponencial ou um polinômio “explodir” ou se o denominador se tornar zero durante a excursão, não haverá convergência numérica no fim da simulação.

## 5.2 Funções

Na implementação do modelo ACM no ELDO foi utilizada a ferramenta UDM (*User Definable Model*)[35], a qual possibilita ao usuário desenvolver o seu próprio modelo. O código foi escrito utilizando a linguagem C, tendo em vista que a utilização de outra linguagem incorreria em perda de desempenho, o que não é desejável. Para a criação de uma nova biblioteca é necessário que o novo código seja compilado, isto é feito rodando o arquivo chamado link.eldo (o qual utiliza o compilador GCC). Ao ser executado, este arquivo criará uma nova biblioteca denominada libeldoudm.so, a qual poderá ser utilizada através do seguinte comando: `eldo -lib home/user < filename >`.

A ferramenta UDM possui diversas funções (rotinas) definidas pela Mentor Graphics, sendo que cada rotina realiza uma tarefa específica. As principais rotinas utilizadas serão descritas de forma sucinta no decorrer deste capítulo.

### 5.2.1 load\_udm\_parameter ( )

Esta é a rotina responsável pela carga de parâmetros, os quais são armazenados na estrutura `typmod` (definida no arquivo `typmod.h`) utilizando o seguinte procedimento.

```
associate_param_devlev("TOX","EOX",21);
associate_param_devlev("SIGMA","p4",21);
```

No exemplo acima carrega-se o parâmetro TOX (espessura do óxido) na variável EOX, o mesmo vale para o parâmetro SIGMA, o qual é armazenado na variável p4. O número 21 indica o *level* do modelo. As variáveis p1 até p84 são reservadas para armazenar parâmetros que não variam com a polarização ou com a geometria do dispositivo.

### 5.2.2 initempuser ( )

Esta função permite atualizar parâmetros que variam com a temperatura. Esta função deve ser chamada anteriormente pela função `initmosuser`, a qual é chamada internamente pelo simulador a cada mudança de temperatura. Na rotina `initempuser`, podemos atualizar a temperatura através dos seguintes comandos:

```
get_model_reftmp(imod,&new_reftmp);
get_model_temp(imod,&temp2,&temp1);
```

onde “temp1” é a temperatura anterior e “temp2” a temperatura atual. Esta função foi utilizada para implementar a variação da mobilidade dos portadores com a temperatura de acordo com a equação abaixo:

$$\mu_o(T) = \mu_o(T_o)(T/T_o)^{-m} \quad (5.1)$$

### 5.2.3 `initmospar_user()`

Esta rotina é chamada no início de cada simulação e possibilita que sejam definidos valores padrões de parâmetros para o caso em que estes não sejam definidos pelo usuário.

```
/* DEFAULT VALUES */
IF ((M->noup == 'N' )
IF(M->vt0 < UNDEF) M->vt0 = 0.5;
```

No exemplo acima, caso o usuário não especifique a tensão de limiar ( $V_T$ ) para o transistor NMOS, esta será igual a 0.5V. Podemos também inicializar parâmetros não dependentes da polarização nem da geometria tais como:  $C'_{ox}$ ,  $L_C$  e  $\gamma$ .

### 5.2.4 `mosuserx()`

Esta função é chamada pela rotina principal da ferramenta UDM que é a rotina mosuser. Na rotina mosuserx são escritas as equações que descrevem o modelo e possui como variáveis de saída: `courant` (corrente de dreno), `courbs` (*source-bulk leakage current*) e `courbd` (*drain-bulk leakage current*), sendo todos estes valores dados em milliamperes. O ELDO permite que se escolha entre o modelo de carga ou o modelo de capacitância, através do parâmetro “XQC”. Foram implementados os dois modelos visto que, apesar de o ACM ser um modelo de carga, (e portanto suas principais equações serem funções da carga) ele também possui expressões explícitas para os 16 coeficientes capacitivos.

Os valores da carga são armazenados na estrutura `S.tytra`, através dos seguintes comandos:

```
XQC≤0.5
TY->q11 Carga do nó 1
TY-> q22 Carga do nó 2
TY-> qg Carga da porta
```

onde TY é declarado como um ponteiro para a estrutura S.tytra. A carga no substrato ( $Q_B$ ) é calculada de modo que a carga no transistor seja conservada ( $Q_B + Q_G + Q_S + Q_D = 0$ ). Na implementação das cargas totais foram utilizadas as equações (4.53)-(4.60).

Para utilizar o modelo capacitivo ( $XQC > 0.5$ ) é necessário fornecer ao simulador 5 capacitâncias ( $C_{g1}, C_{g2}, C_{1b}, C_{2b}, C_{gb}$ ), onde 1 e 2 são os terminais de acesso (dreno e fonte). Os coeficientes  $C_{gs}$ ,  $C_{gd}$  e  $C_{gb}$  são obtidos diretamente da Tabela 4.2. O coeficiente  $C_{db}$  pode ser determinado a partir da matriz capacitância (4.63). Considerando  $V_{G(t)} = V_{S(t)} = V_{D(t)} = V_{B(t)} = V_{(t)}$ , temos:

$$C_{dd} = C_{dg} + C_{ds} + C_{db} = C_{gd} + C_{sd} + C_{bd} \quad (5.2)$$

$$C_{db} = C_{gd} - C_{dg} + C_{sd} - C_{ds} + C_{bd}. \quad (5.3)$$

De (4.90) e (4.95), podemos reescrever (5.2)

$$C_{db} = (n - 1)C_m + C_{bd} \quad (5.4)$$

por fim, substituindo  $C_{bd}$  por  $(n - 1)C_{gs}$ , temos:

$$C_{db} = (n - 1)(C_m + C_{gs}). \quad (5.5)$$

Utilizando o procedimento descrito acima para cálculo de  $C_{sb}$ , encontramos

$$C_{sb} = (n - 1)(C_m + C_{gs}). \quad (5.6)$$

### 5.3 Tipos de Análise

Como foi dito na seção anterior, o ELDO permite a escolha entre os modelos de carga e de capacitância, sendo que cada modelo possui um circuito equivalente para análises DC e transiente [33].

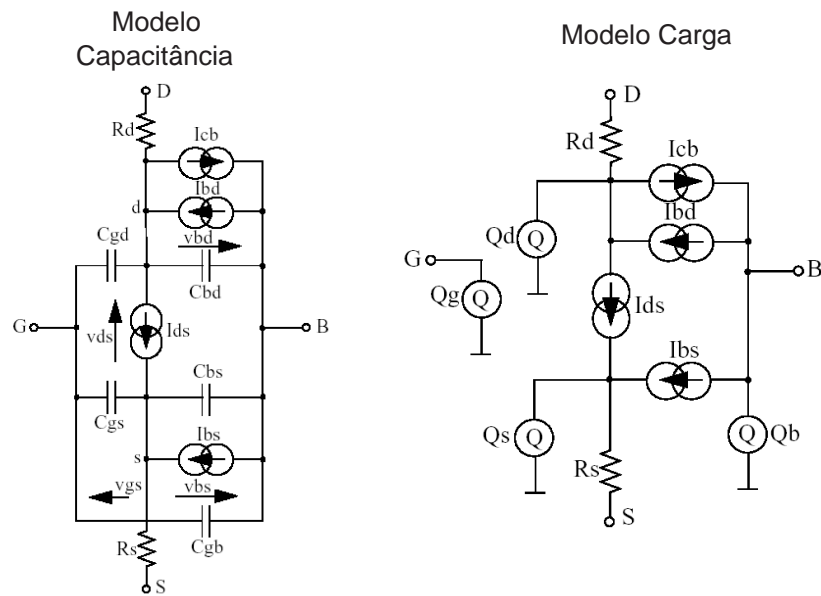


Figura 5.1: Circuito equivalente do modelo de capacitância e carga para análise DC e transiente.

Na Figura 5.1 são apresentados os circuitos utilizados pelo ELDO nas simulações DC e transiente. No modelo capacitivo são utilizadas cinco capacitâncias ( $C_{gd}$ ,  $C_{gs}$ ,  $C_{gb}$ ,  $C_{bd}$ ,  $C_{bs}$ ) sendo que as resistências  $R_d$  e  $R_s$  representam as resistências de acesso. Este modelo com cinco capacitâncias não conserva a carga [6], pois sendo o armazenamento da carga no MOSFET uma função não-linear das tensão nos terminais, o modelo com cinco capacitâncias fornece apenas uma parte das derivadas parciais utilizadas no cálculo da variação da carga.

Nas análises AC e de ruído é utilizado o mesmo esquemático tanto para os modelos de capacitância como de carga. Nestas análises a principal contribuição no comportamento do dispositivo é devido à corrente  $I_{ds}$ , porém é também incluída a corrente  $I_{cb}$ , a qual representa os efeitos do impacto ionizante.

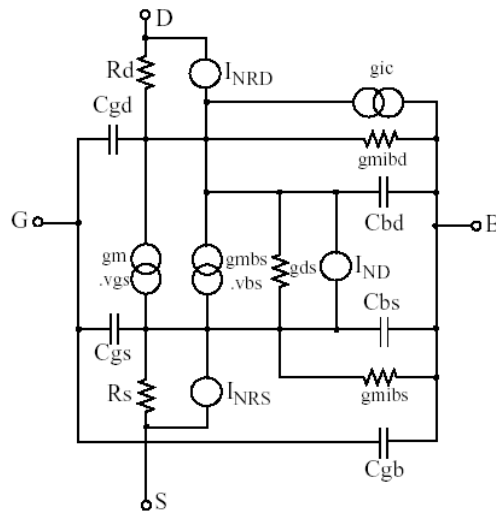


Figura 5.2: Circuito equivalente para análise AC e de ruído.

O esquemático utilizado nas análises AC e de ruído é apresentado na Figura 5.2, onde as transcondutâncias são calculadas da forma mostrada a seguir:

$$g_m = \frac{\partial I_{ds}}{\partial v_{gs}} \quad g_{ds} = \frac{\partial I_{ds}}{\partial v_{ds}} \quad g_{mbs} = \frac{\partial I_{ds}}{\partial v_{bs}}$$

$$g_{icb_{vbs}} = \frac{\partial I_{cb}}{\partial v_{bs}} \quad g_{icb_{vds}} = \frac{\partial I_{cb}}{\partial v_{ds}} \quad g_{icb_{vgs}} = \frac{\partial I_{cb}}{\partial v_{gs}}$$

$$g_{ic} = g_{icb_{vbs}.vbs} + g_{icb_{vds}.vds} + g_{icb_{vgs}.vgs}$$

$$g_{mibs} = \frac{\partial I_{bs}}{\partial v_{bs}} \quad g_{mibd} = \frac{\partial I_{bd}}{\partial v_{bd}}$$

sendo  $I_{bs}$  e  $I_{bd}$  as correntes de fuga da fonte e do dreno (*source-bulk leakage e drain-bulk leakage*). A fuga de junção é modelada pelas transcondutâncias  $g_{mibd}(s)$ .

Para análises de circuitos eletrônicos operando em altas frequências, o simulador ELDO permite que seja utilizada uma extensão para simulação RF (ELDO RF), a qual permite rápida análise de grandes sinais em regime permanente [36].

## 6 Validação do modelo

Para avaliar a qualidade e eficiência dos modelos, diversos testes foram desenvolvidos [37], [38], [39]. Neste capítulo serão apresentados os resultados de alguns destes testes, onde características inerentes ao transistor MOS tais como: simetria, conservação da carga, continuidade e capacitâncias serão confrontadas com as características apresentadas pelo modelo ACM. Como foi implementado o modelo de carga e o capacitivo, este último será denominado  $ACM_{cap}$  para diferenciar do modelo de carga (ACM). Estes resultados também serão comparados com os demais modelos da nova geração (BSIM5, EKV, MM11, SP, HISIM e PSP) <sup>1</sup> [25].

### 6.1 Simetria

MOSFETS são dispositivos simétricos, portanto os modelos devem preservar a simetria entre os terminais do dreno e da fonte. Porém, a maioria dos modelos não é simétrico. Eles possuem  $I_D = 0$  para  $V_{DS} = 0$ , porém condutâncias e capacitâncias extraídas desta curva apresentam comportamento diferentes para  $V_{DS} > 0$  e  $V_{DS} < 0$ , além de apresentar descontinuidade (ou transição brusca) para  $V_{DS} = 0$ . Para a simulação de alguns circuitos, esta singularidade em torno de  $V_{DS} = 0$  tem pouca importância, por exemplo em circuitos digitais e em circuitos analógicos operando na inversão forte. Porém, esta singularidade leva a resultados completamente incorretos nas simulações de distorções em circuitos que operam próximo de  $V_{DS} = 0$ , como pode ser verificado em simulações do produto de intermodulação em misturadores CMOS [40]. Dada a crescente importância dos circuitos RF e visto que a distorção é uma figura de mérito chave nestes circuitos, a simetria é hoje em dia considerada um requisito fundamental nos modelos do transistor MOS.

O teste de Gummel [37] é um dos testes mais utilizados para verificar a simetria do modelo [38]. Para realizar o teste de Gummel conectamos o dispositivo de acordo com a Figura 6.1.

---

<sup>1</sup>Todas as simulações foram realizadas utilizando o simulador elétrico ELDO bem como os modelos nele implementados.



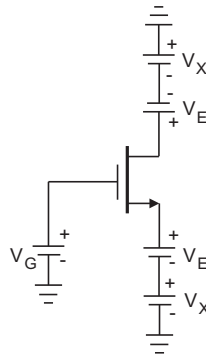


Figura 6.1: Esquemático para a realização do teste de Gummel.

Caso as expressões do modelo sejam formuladas explicitamente para  $V_{DS} > 0$  isto acarretará em descontinuidade nas derivadas da corrente para  $V_{DS} = 0$ . A corrente de dreno é uma função ímpar  $I_D(V_{DS}) = -I_D(-V_{DS})$ , visto que o MOSFET é um dispositivo simétrico. Além disso todas as derivadas da corrente em relação às tensões terminais devem ser contínuas e a transição em torno de  $V_{DS} = 0$  deve ser suave, além do que as derivadas de ordem par devem ser nulas para  $V_X = 0$ .

$$\left. \frac{\partial^n I_D}{\partial V_X^n} \right|_{V_X=0} = 0, \text{ para } n \text{ par}$$

### 6.1.1 ACM

Nesta seção serão apresentados os resultados obtidos utilizando a biblioteca de ACM implementada no simulador elétrico ELDO. A figura abaixo mostra a primeira e segunda derivada da corrente em relação a  $V_X$ .

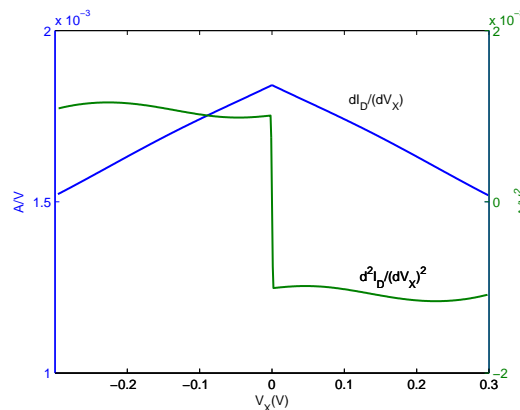


Figura 6.2: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo ACM, para  $V_G = 3V$ .

Nesta simulação foi utilizada a equação (6.1) similar a equação (4.38), apresentada no capítulo anterior

$$I_D = \frac{\mu W}{nC'_{ox}L_{eq}} \frac{1}{1 + \frac{|Q'_F - Q'_R|}{Q'_A}} \frac{Q'_F{}^2 - Q'_R{}^2}{2n} \quad (6.1)$$

onde  $Q'_A = nC'_{ox}L_{eq}F_c$ . Como mostra a Figura 6.2 há uma transição brusca para  $V_{DS} = 0$ . Para se evitar este problema foi utilizada a função de suavização (6.2) proposta em [28], com  $\delta = 0.1$

$$1 + \frac{|Q'_F - Q'_R|}{Q'_A} \cong 1 + \sqrt{\frac{(Q'_F - Q'_R)^2}{Q'_A{}^2} + \delta^2}. \quad (6.2)$$

## 6.1.2 Comparação

Nesta seção serão comparados os resultados obtidos com o ACM (utilizando (6.2)), com os demais modelos da nova geração.

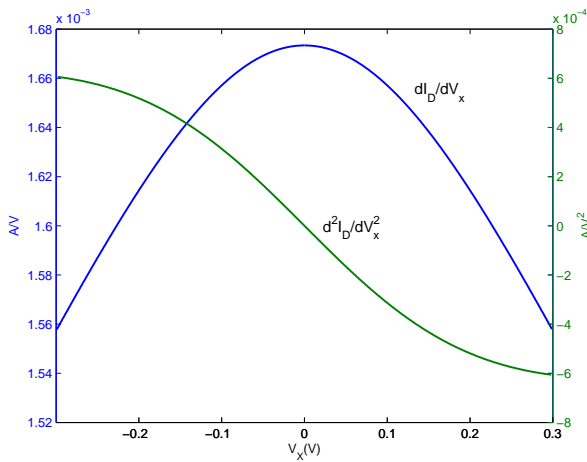


Figura 6.3: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo ACM, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

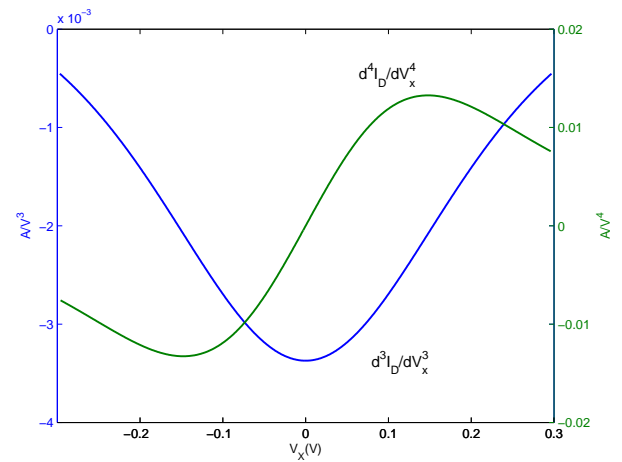


Figura 6.4: Gráfico das derivadas de transcondutâncias  $\frac{\partial^3 I_D}{\partial V_X^3}$  e  $\frac{\partial^4 I_D}{\partial V_X^4}$  versus  $V_X$ , obtidas utilizando o modelo ACM, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

As Figuras 6.3 e 6.4 mostram que as derivadas de ACM são contínuas, além de apresentar transições suaves e derivadas de ordem par com valores próximos de zero para  $V_X = 0$ . Comparando com as Figuras 6.5-6.10 podemos observar que apenas o modelo SP apresentou derivadas com transições suaves e contínuas. O EKV e o BSIM5 apresentaram transições bruscas, sendo este comportamento mais evidente na segunda derivada. Por exemplo, analisando a

primeira derivada do modelo BSIM5 podemos ter a falsa impressão de que este modelo possui uma transição suave, porém a segunda derivada apresenta uma variação brusca em torno de  $V_X = 0$ . Outra característica importante da segunda derivada é que a passagem por zero deve ser única, fato este que não acontece com o MM11 e o PSP. A segunda derivada do HiSIM por sua vez apresenta comportamento que não pode ser explicado fisicamente, com oscilações para  $V_X$  entre  $-0.1$  e  $0.1$  V.

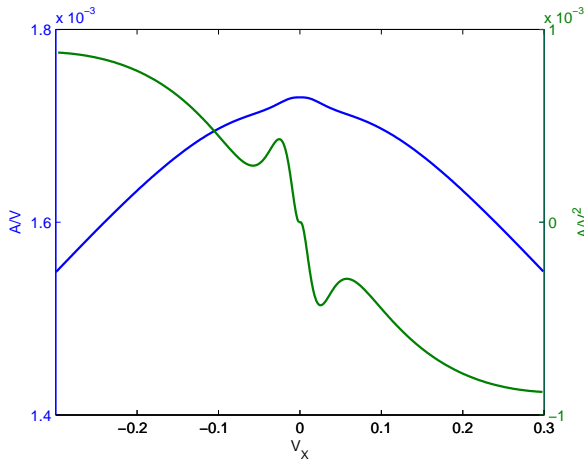


Figura 6.5: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo HiSIM, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

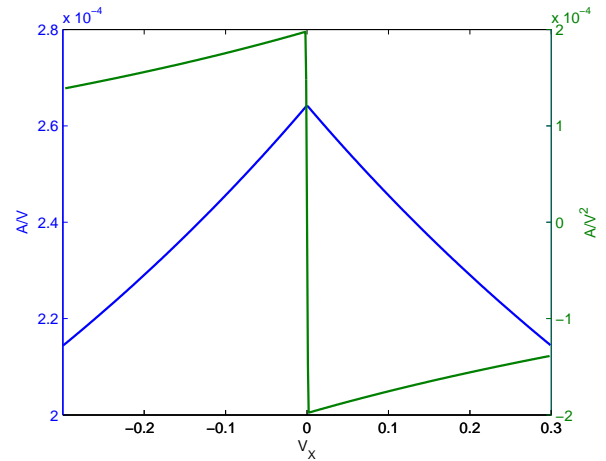


Figura 6.6: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo EKV, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

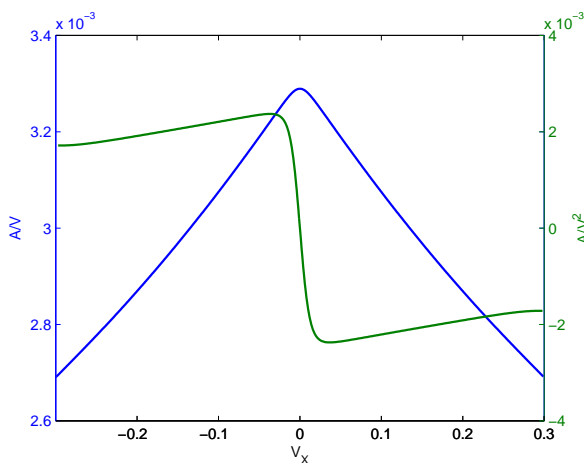


Figura 6.7: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo BSIM5, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

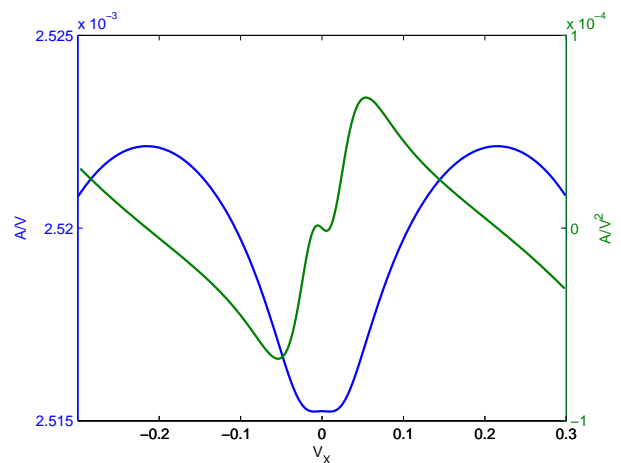


Figura 6.8: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e de sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo MM11, para  $V_G = 3V$  e  $W/L = 5\mu\text{m}/2\mu\text{m}$ .

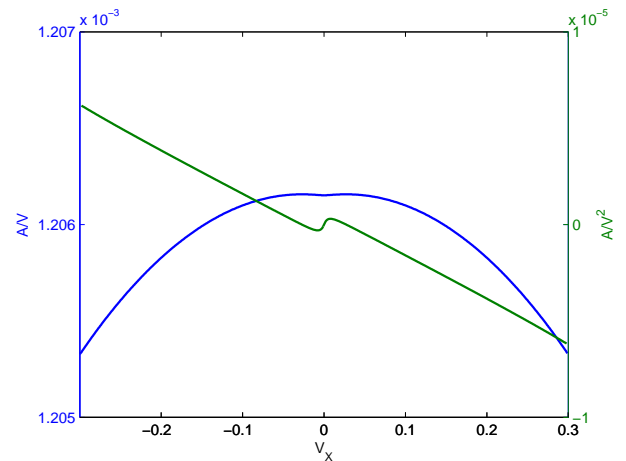
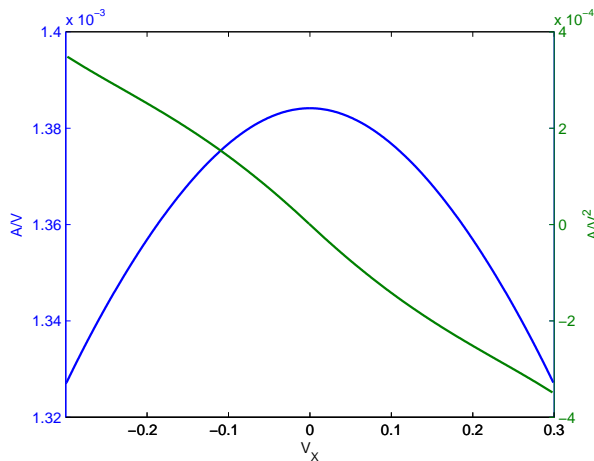


Figura 6.9: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo SP, para  $V_G = 3V$  e  $W/L = 5\mu m/2\mu m$ .  
 Figura 6.10: Gráfico da transcondutância  $\frac{\partial I_D}{\partial V_X}$  e sua derivada  $\frac{\partial^2 I_D}{\partial V_X^2}$  versus  $V_X$ , obtidas utilizando o modelo PSP, para  $V_G = 3V$  e  $W/L = 5\mu m/2\mu m$ .

## 6.2 Capacitor Chaveado

Capacitores chaveados são utilizados em algumas funções importantes tais como conversores de tensão, reguladores do fator de potência, filtragem de sinais e principalmente na conversão A/D e D/A. Para o teste do circuito a capacitor chaveado foi utilizado o esquemático da Figura 6.11. Nesta simulação os capacitores se encontram inicialmente descarregados, então o pulso G1 é aplicado ao transistor M1 fazendo com que o capacitor  $C_1$  se carregue. Posteriormente, o pulso G2 é aplicado ao transistor M2 possibilitando que parte da carga armazenada em  $C_1$  seja transferida para  $C_L$ .

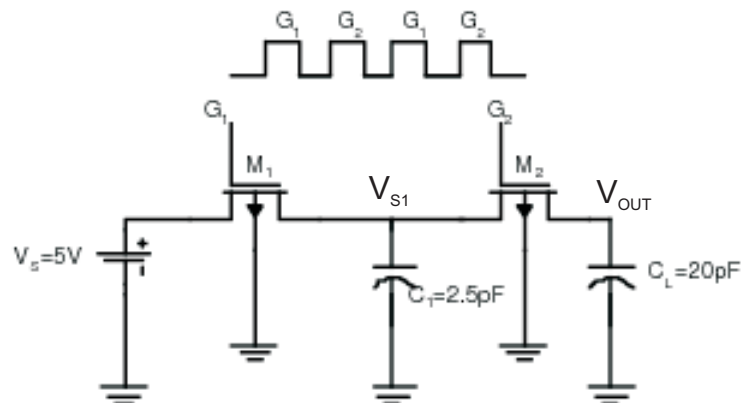


Figura 6.11: Esquemático capacitor chaveado

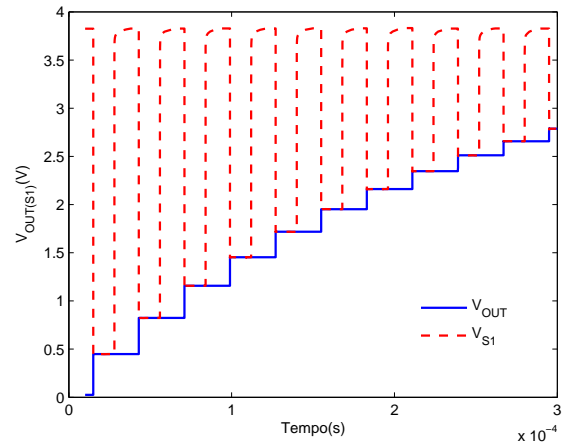
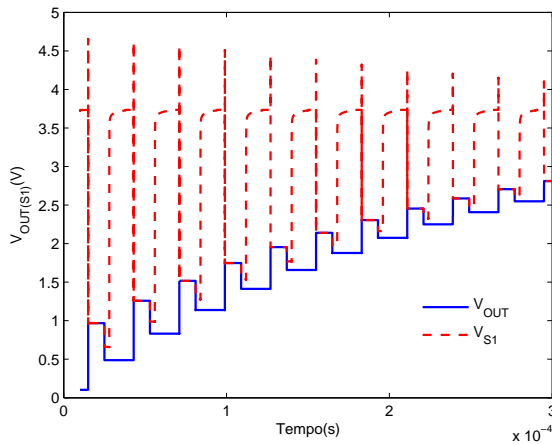


Figura 6.12: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo ACM,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .  
 Figura 6.13: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo ACM capacitivo ( $ACM_{cap}$ ),  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

Nos gráficos das Figuras 6.12 e 6.13, resultados de simulações utilizando ACM (modelo de carga e capacitivo), podemos verificar que o comportamento do circuito a capacitor chaveado foi representado de maneira adequada, com o capacitor carregando a cada pulso.

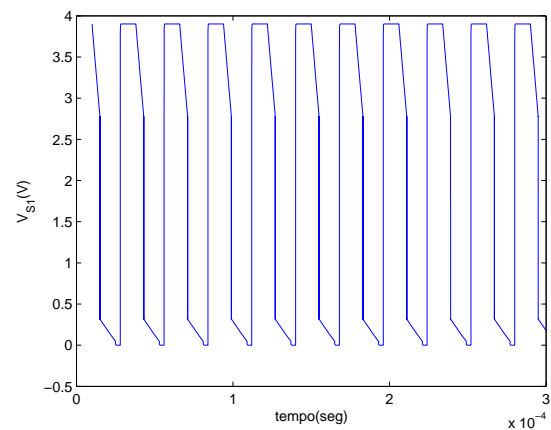
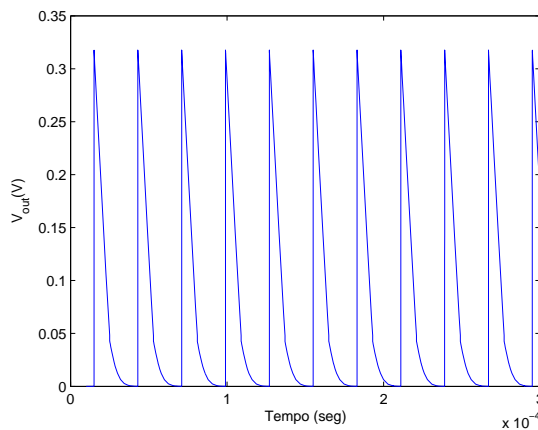


Figura 6.14: Gráfico da tensão de saída ( $V_{OUT}$ ) utilizando o modelo MM11,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .  
 Figura 6.15: Gráfico da tensão intermediária ( $V_{S1}$ ) utilizando o modelo MM11,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

No entanto os resultados obtidos com o MM11 (Figuras 6.14 e 6.15), são claramente errados, visto que o capacitor não deveria descarregar completamente a cada pulso e sim ir armazenando carga.

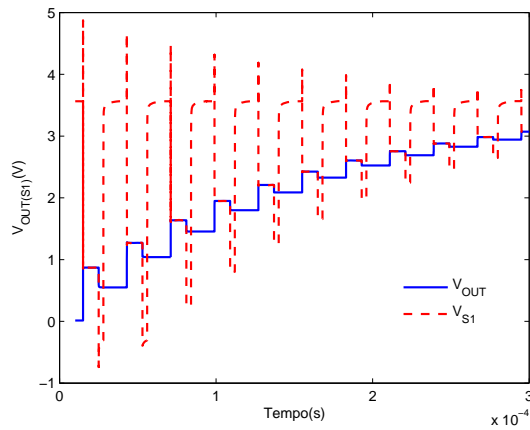


Figura 6.16: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo HiSIM,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

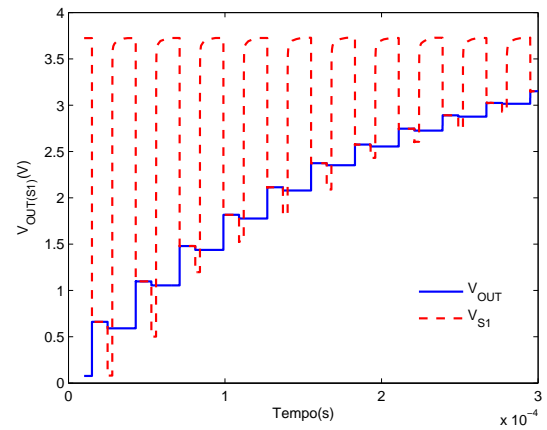


Figura 6.17: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo EKV,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

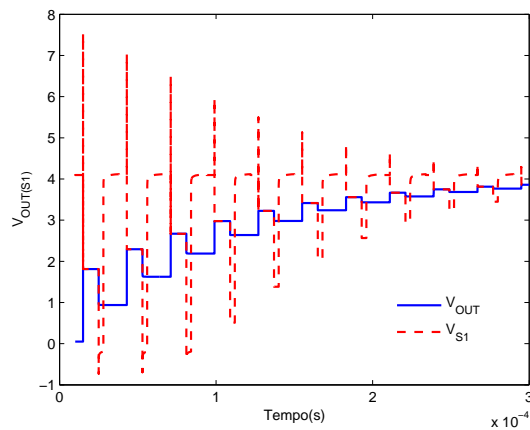


Figura 6.18: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo SP,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

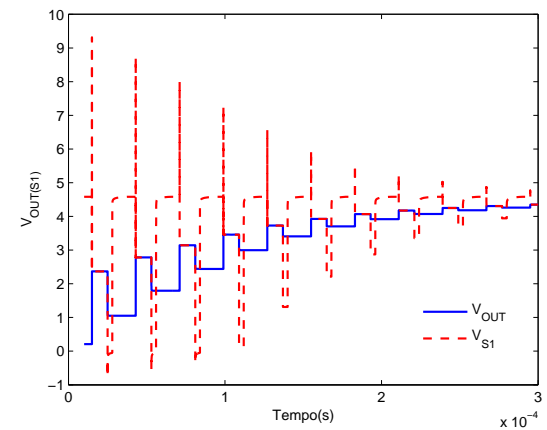


Figura 6.19: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo PSP,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

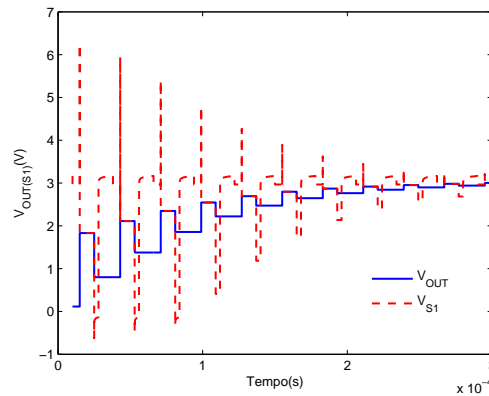


Figura 6.20: Gráfico das tensões de saída ( $V_{OUT}$ ) e intermediária ( $V_{S1}$ ) utilizando o modelo BSIM5,  $W/L = 100\mu\text{m}/15\mu\text{m}$ .

Nas Figuras 6.16-6.20 podemos observar o comportamento dos demais modelos da nova geração. Em todos estes modelos o capacitor chaveado (Figura 6.11) é representado de maneira adequada.

## 6.3 Capacitâncias

Nesta seção, através de simulações utilizando o simulador ELDO os coeficientes capacitivos dos modelos compactos da nova geração<sup>2</sup> serão comparados em dois quesitos: simetria e reciprocidade.

### 6.3.1 Simetria

Como já foi dito anteriormente, a simetria é uma característica inerente ao transistor clássico e portanto, deve ser preservada pelo modelo. Nesta seção, a simetria dos modelos será testada a partir dos coeficientes  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  obtidos através de simulações.

Analisando a equação (4.68) na inversão forte ( $V_G=3\text{V}$ ) e para  $V_{DS} = 0$  ( $Q'_F = Q'_R \gg nC'_{ox}\phi_t$ ), temos  $C_{gd}=C_{gs} = 0.5C_{ox}$  [6], [41]. Já na saturação ( $Q'_F \gg Q'_R$ ) temos  $C_{gs}=2/3C_{ox}$ . Como podemos observar nas Figuras 6.21 e 6.22 o comportamento de  $C_{gd}$  e  $C_{gs}$  é o esperado ressaltando a simetria do modelo ACM ( $C_{gd}=C_{gs}$  para  $V_{DS}=0$ ) e o seu embasamento físico. Como era de se esperar para  $V_{DS} = 0$  temos  $C_{sd}=C_{ds}$  e  $C_{bd}=C_{bs}$ . Podemos também observar que  $C_{sd}$  se aproxima de zero na saturação fato este que pode ser explicado fisicamente, pois na

<sup>2</sup>O modelo SP não foi testado, pois a versão disponível não fornece qualquer coeficiente capacitivo. O modelo capacitivo (ACM<sub>cap</sub>) implementado não oferece a visualização das capacitâncias.

saturação (no transistor canal longo)  $Q_S$  é independente de  $V_D$ , porém o mesmo não acontece com  $C_{ds}$ , pois  $Q_D$  é dependente de  $V_S$ .

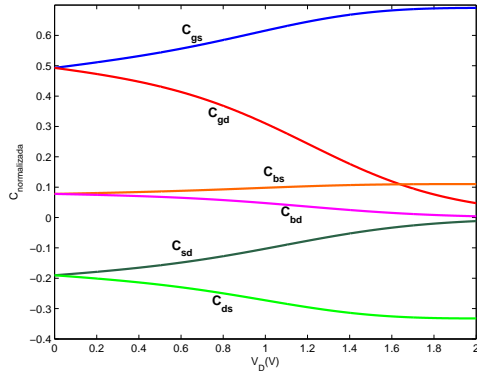


Figura 6.21: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo ACM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_G = 3V$ .

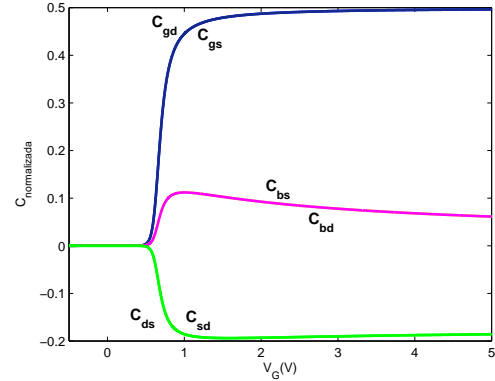


Figura 6.22: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo ACM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_{DS} = 0V$ .

Nas Figuras (6.23) e (6.24), temos o resultado de simulações utilizando o modelo EKV, onde observamos que os coeficientes capacitivos são simétricos, pois  $C_{sd}=C_{ds}$ ,  $C_{bd}=C_{bs}$  e  $C_{gd}=C_{gs}$  para  $V_{DS} = 0V$ . Além disso, as capacitâncias  $C_{gd}$  e  $C_{gs}$  possuem valores próximos de  $0.5C_{ox}$  para  $V_D = 0$  e  $C_{gs}$  é aproximadamente  $2/3C_{ox}$  na saturação.

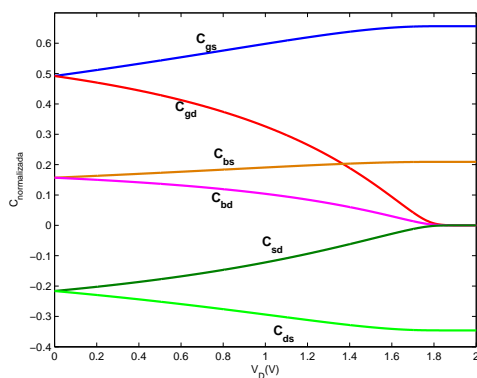


Figura 6.23: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo EKV, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_G = 3V$ .

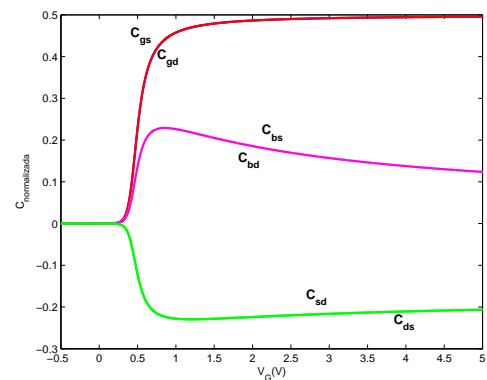


Figura 6.24: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo EKV, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_{DS} = 0V$ .



O comportamento do HiSIM, Figuras 6.25 e 6.26, se assemelha ao apresentado pelos modelos ACM e EKV, reforçando a simetria e o embasamento físico das capacitâncias implementadas neste modelo.

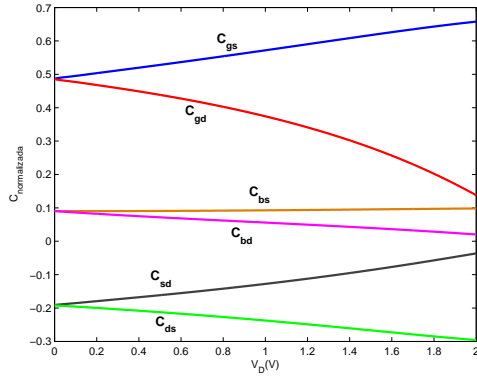


Figura 6.25: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo HiSIM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_G = 3V$ .

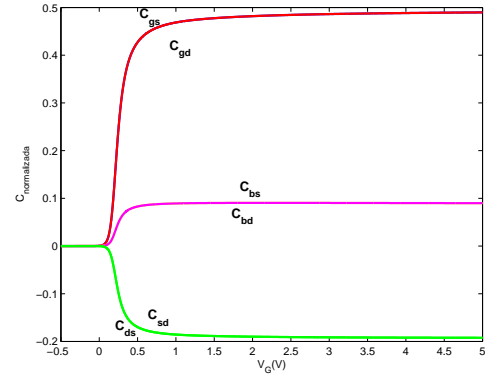


Figura 6.26: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo HiSIM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

No BSIM5, Figuras 6.27 e 6.28, observamos que para  $V_D = 0V$  as capacitâncias  $C_{gs}$  e  $C_{gd}$  são iguais, porém com valores próximos de  $0.75C_{ox}$ . Além disso, para  $V_D = 1.5V$  ocorre uma transição abrupta, a qual não pode ser explicada fisicamente.

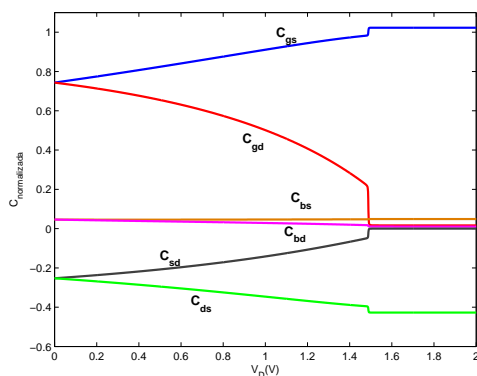


Figura 6.27: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo BSIM5, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_G = 3V$ .

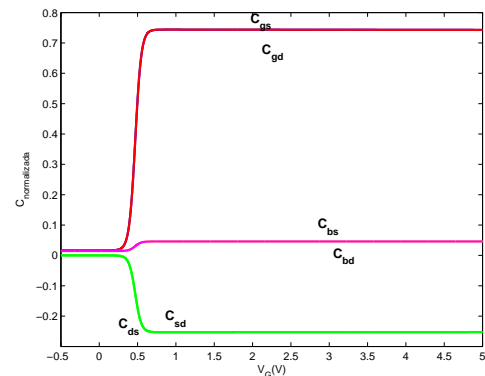


Figura 6.28: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo BSIM5, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

No modelo MM11, Figuras 6.29 e 6.30, temos  $C_{sd}=C_{ds}$ ,  $C_{bd}=C_{bs}$  e  $C_{gd}=C_{gs}$  para  $V_D = 0V$ , porém os coeficientes  $C_{bd}$  e  $C_{bs}$  são negativos.

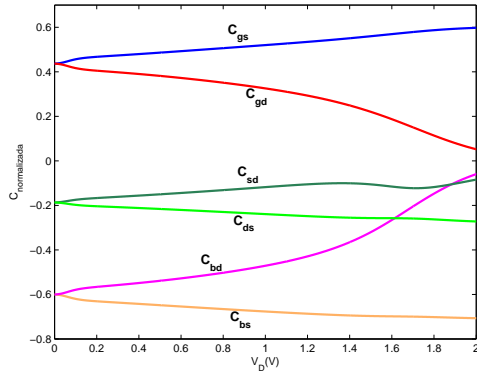


Figura 6.29: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo MM11, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_G = 3V$ .

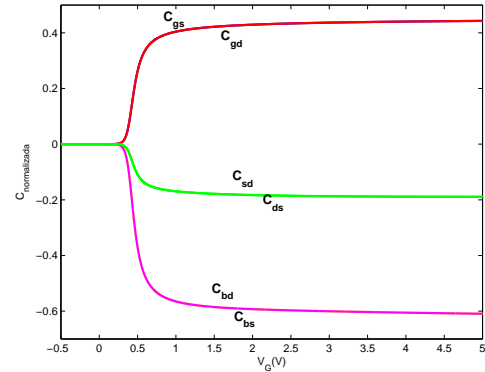


Figura 6.30: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo MM11, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

Nas simulações realizadas com o PSP, Figuras 6.31 e 6.32, temos  $C_{gs}$  e  $C_{gd}$  com valores bem abaixo do esperado (aproximadamente  $0.35 C_{ox}$ ) para  $V_D = 0V$ .

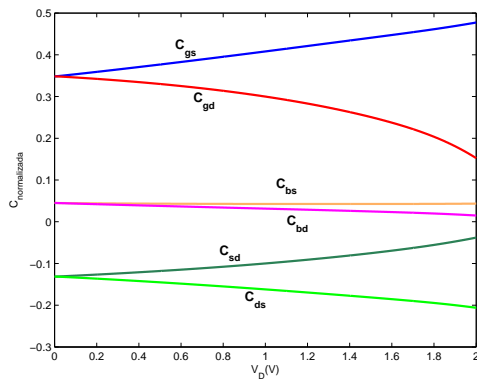


Figura 6.31: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo PSP, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_G = 3V$ .

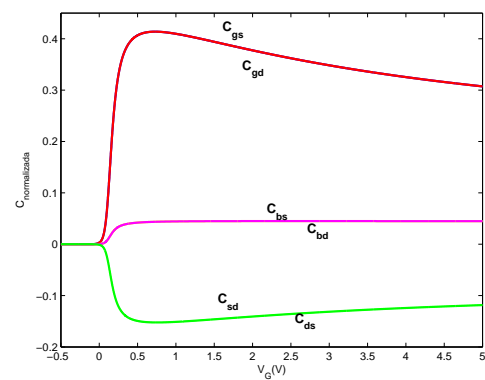


Figura 6.32: Coeficientes capacitivos  $C_{gs}$ ,  $C_{gd}$ ,  $C_{bs}$ ,  $C_{bd}$ ,  $C_{sd}$  e  $C_{ds}$  (normalizados em relação a  $C_{ox}$ ) do modelo PSP, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

### 6.3.2 Reciprocidade

Geralmente, no transistor MOS temos  $C_{ij} \neq C_{ji}$ , entretanto em condições especiais podemos ter  $C_{ij} = C_{ji}$ .

Nas simulações realizadas utilizando o modelo de carga ACM, temos que as capacitâncias ( $C_{gb}$ ,  $C_{bg}$  e  $C_{dg}$ ,  $C_{gd}$ ) são coincidentes até aproximadamente  $V_G = 0.7V$  ( Figura 6.33).

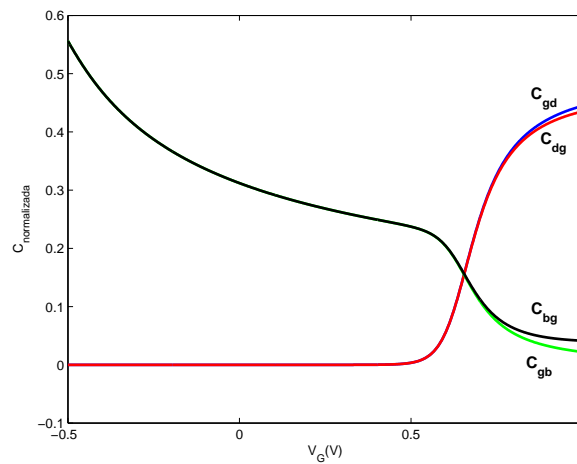


Figura 6.33: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo ACM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

O EKV (Figura 6.34) apresenta comportamento semelhante ao ACM, com capacitâncias coincidentes até  $V_G \simeq 0.6V$ .

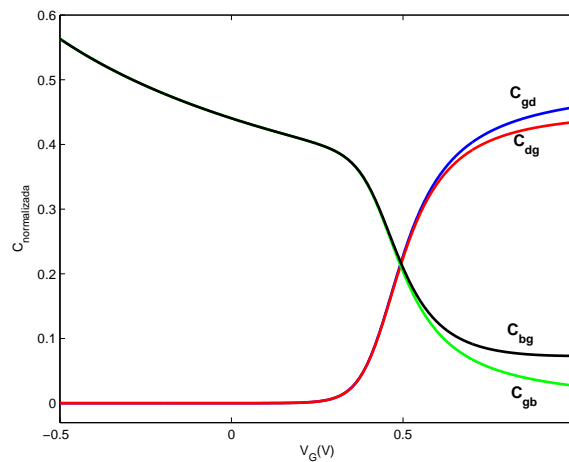


Figura 6.34: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo EKV, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

O HiSIM (Figura 6.35) apresenta  $C_{gd} \simeq C_{dg}$  durante toda a excursão e  $C_{bg}$  ligeiramente maior do que  $C_{gb}$  a partir de  $V_G = 0.3V$ .

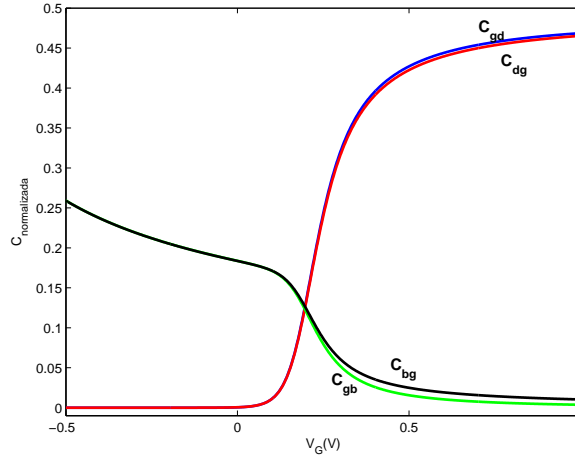


Figura 6.35: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo HiSIM, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

BSIM5 (Figura 6.36) é claramente não recíproco além de apresentar o coeficiente  $C_{gb}$  negativo.

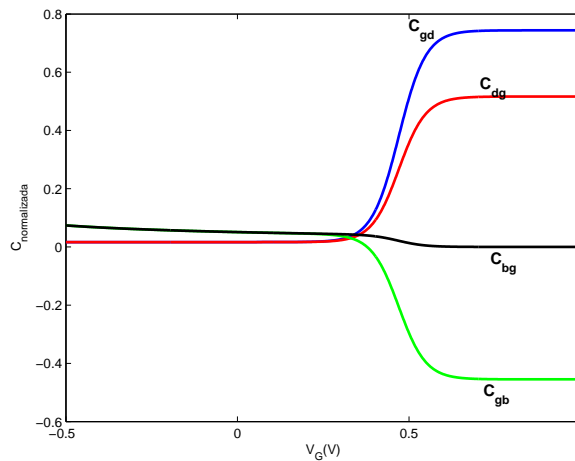


Figura 6.36: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo BSIM5, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu m$  e  $L = 7 \mu m$  e  $V_{DS} = 0V$ .

Na Figura 6.37 podemos observar que há reciprocidade entre as capacitâncias  $C_{gd}$  e  $C_{dg}$ .  $C_{bg}$  e  $C_{gb}$  também são recíprocos, porém neste modelo apresentam valores negativos.

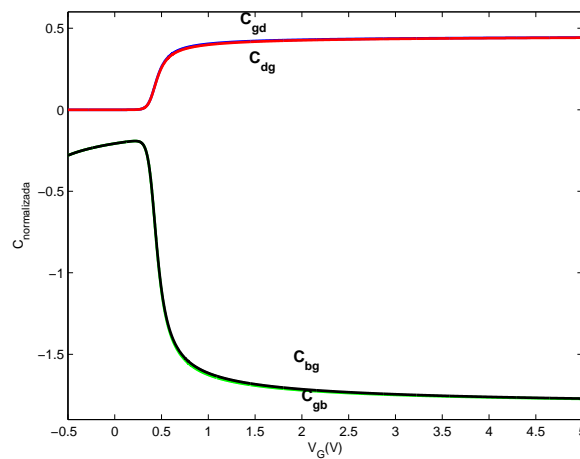


Figura 6.37: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo MM11, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_{DS} = 0\text{V}$ .

Na Figura 6.38, podemos perceber que para o modelo PSP  $C_{gd}$ ,  $C_{dg}$  e  $C_{bg}$ ,  $C_{gb}$  são aproximadamente iguais durante todo o intervalo simulado.

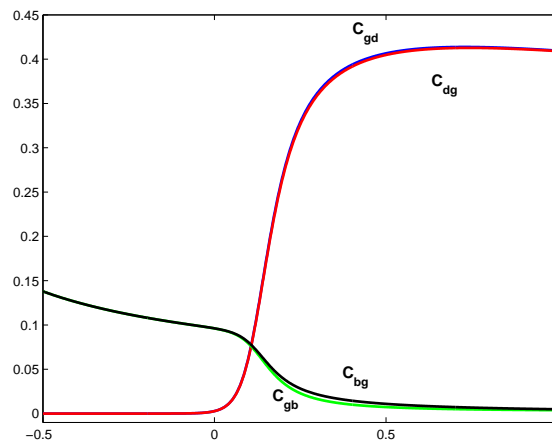


Figura 6.38: Coeficientes capacitivos  $C_{gd}$ ,  $C_{dg}$ ,  $C_{bg}$  e  $C_{gb}$  (normalizados em relação a  $C_{ox}$ ) do modelo PSP, para  $T_{ox}=3.2e-9$  m,  $W = 6 \mu\text{m}$  e  $L = 7 \mu\text{m}$  e  $V_{DS} = 0\text{V}$ .

## 6.4 Conservação da carga

Uma das principais e talvez a característica mais geral do transistor MOS seja a conservação da carga, sendo portanto imprescindível que o modelo preserve esta característica.

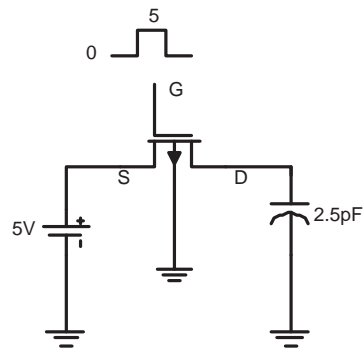


Figura 6.39: Teste para a conservação a carga

Para verificar esta característica foi realizado o teste descrito em [28], utilizando o circuito da Figura 6.39. Neste teste com o capacitor inicialmente descarregado, um trem de pulsos é aplicado ao terminal de porta do transistor possibilitando que uma parcela da carga seja transferida para o capacitor. A curva de carga do capacitor deve ter uma forma exponencial com uma constante de tempo que depende dos valores dos parâmetros do modelo.

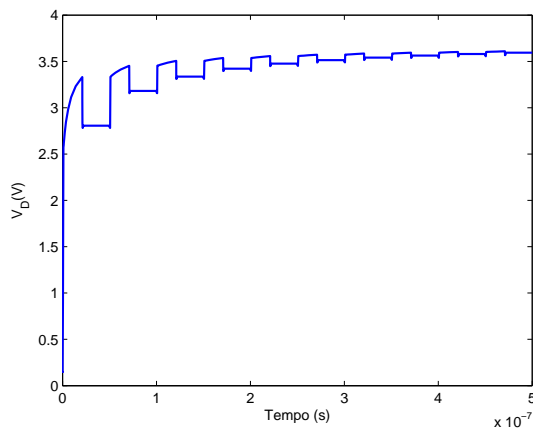


Figura 6.40: Conservação carga ACM

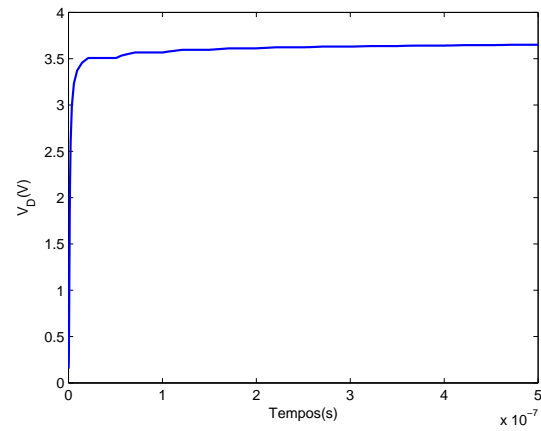


Figura 6.41: Conservação carga  $ACM_{cap}$

Os gráficos das Figuras 6.40 e 6.41 mostram o resultado de simulações utilizando o modelo ACM implementado. O resultado é o esperado, visto que a conservação da carga é respeitada.

Como pode ser visto nas Figuras 6.42-6.47, que apresentam os resultados dos modelos EKV, MM11, HiSIM, BSIM5, SP e PSP, todos os modelos representaram de maneira adequada o circuito da Figura 6.39.

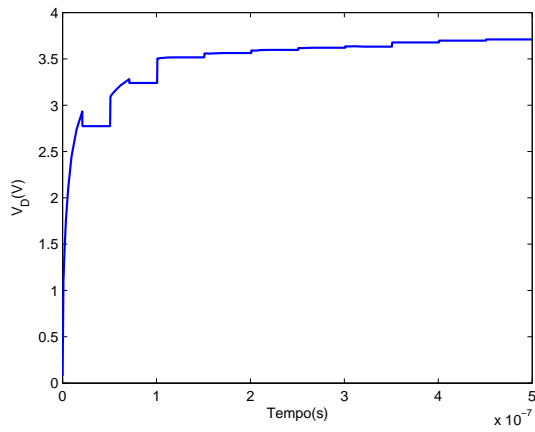


Figura 6.42: Conservação carga EKV

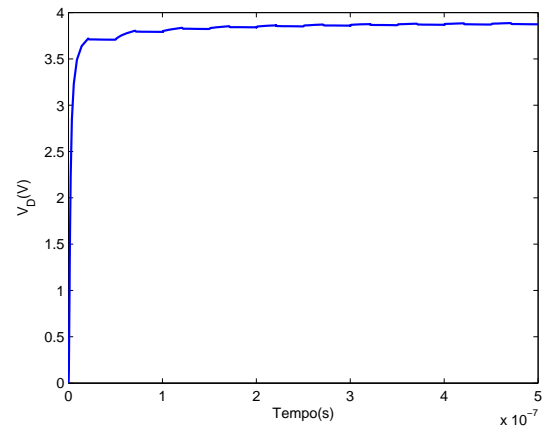


Figura 6.43: Conservação carga MM11

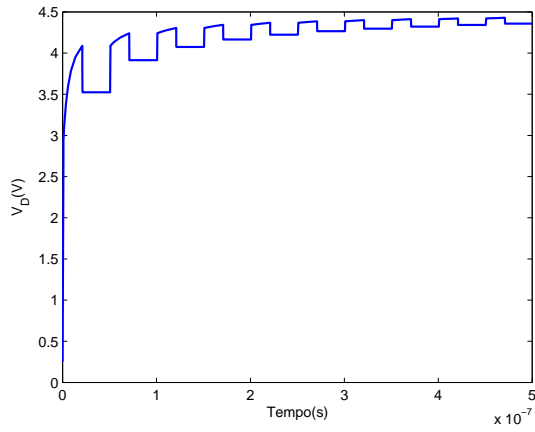


Figura 6.44: Conservação carga HiSIM

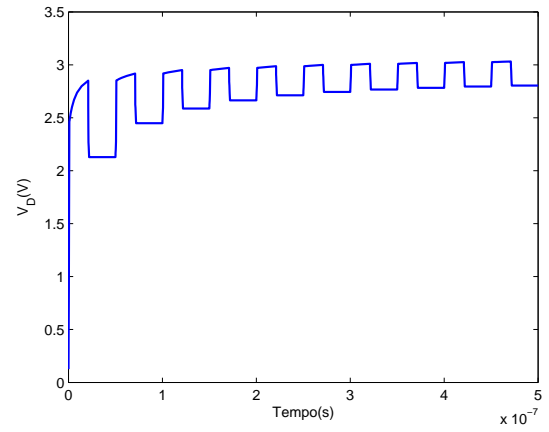


Figura 6.45: Conservação carga BSIM5

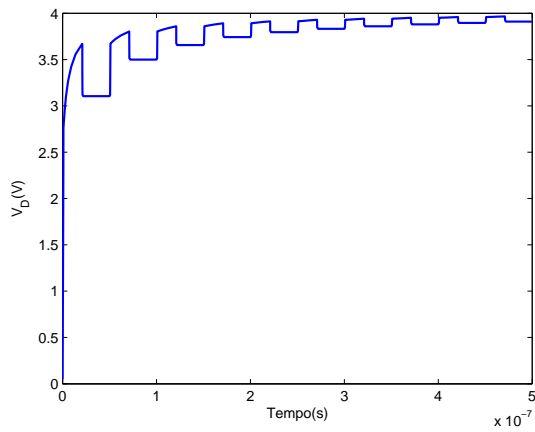


Figura 6.46: Conservação carga SP

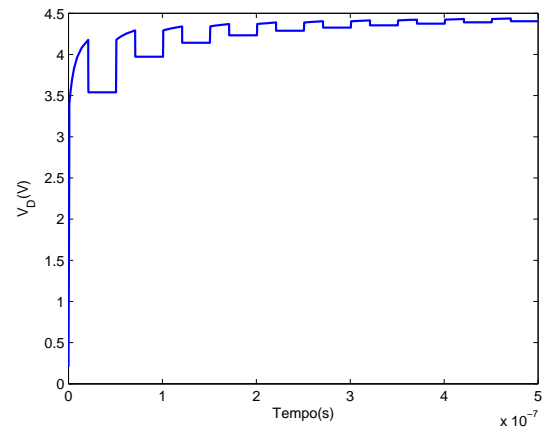


Figura 6.47: Conservação carga PSP

## 6.5 Rede M2M

Uma das principais utilizações das redes M2M (Figura 6.48) é a conversão de sinal digital para analógico. Nesta rede a corrente no ramo  $I_{M2}$  será igual a corrente  $I_{ref}$ , visto que o espelho de corrente é de razão 1:1. Esta rede se assemelha a uma rede R2R, onde numa primeira aproximação os transistores podem ser substituídos por resistências, resultando assim em  $I_{M4} = I_{ref}/2$ ,  $I_{M6} = I_{ref}/4$  e  $I_{M8} = I_{M10} = I_{ref}/8$ .

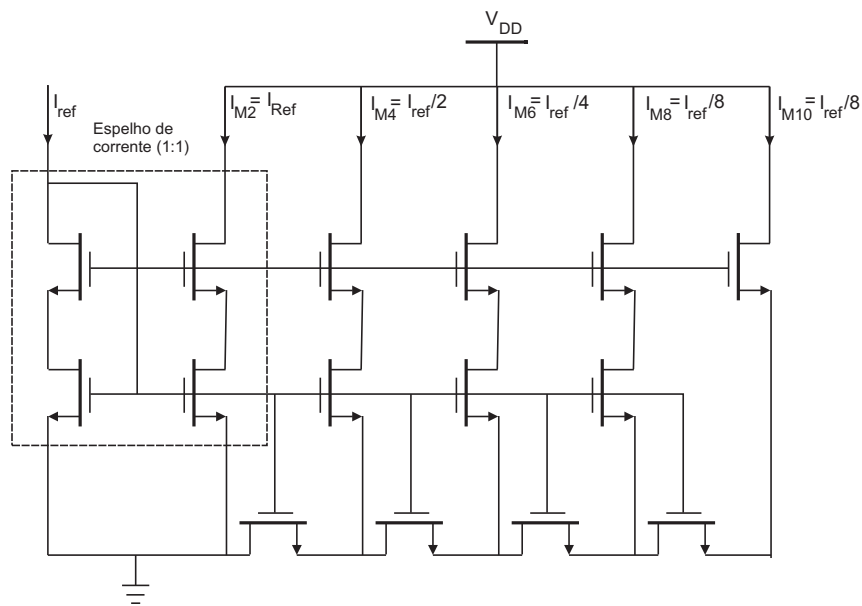


Figura 6.48: Esquemático da rede M2M,  $W/L=100\mu\text{m}/20\mu\text{m}$

Nesta simulação, todos os transistores possuem  $W/L=100\mu\text{m}/20\mu\text{m}$ , portanto os efeitos de canal curto não irão influenciar no resultado da simulação. A corrente de ramo normalizada é dada por:

$$I_{normalizada} = \frac{I_{ramo}}{I_{esperada\ no\ ramo}} \quad (6.3)$$



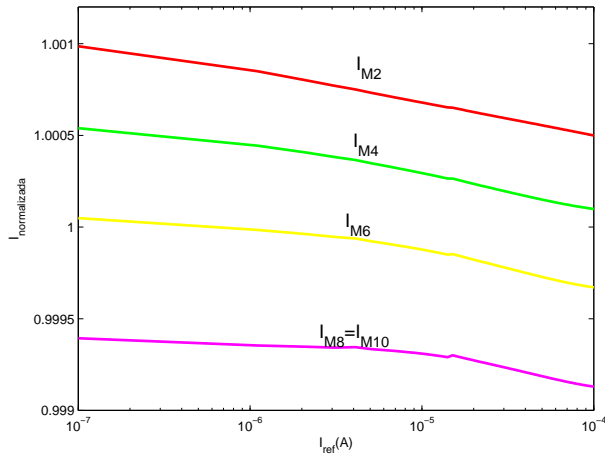


Figura 6.49: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo ACM.

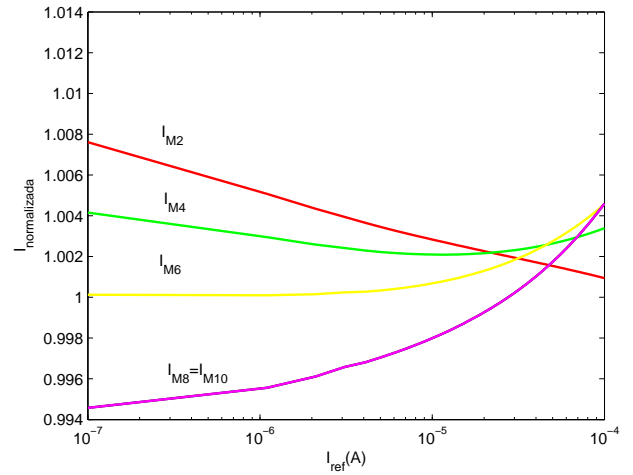


Figura 6.50: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo EKV.

As Figuras 6.49 e 6.50 mostram o resultado dos modelos ACM e EKV. O EKV apresentou erros menores do que 1%, enquanto que no ACM os erros foram menores do que 0.10%.

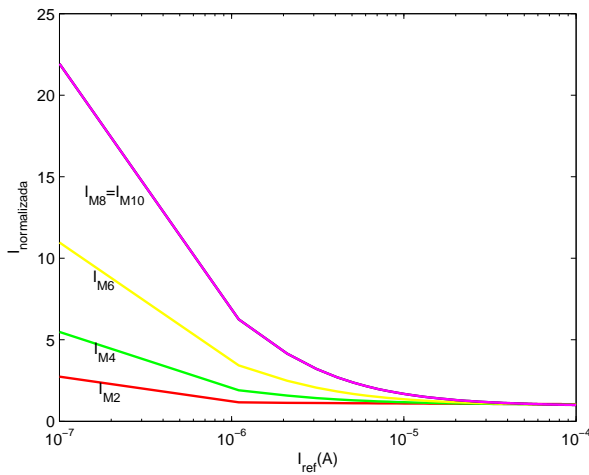


Figura 6.51: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo MM11.

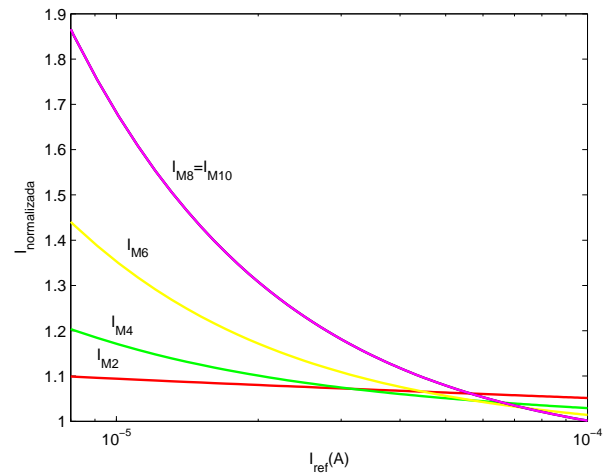


Figura 6.52: Detalhe das correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo MM11

Apesar de em [11] ser dito que a linearização em torno do  $\phi_s$  médio possibilita uma correta descrição de redes M2M, as Figuras 6.51 e 6.52 mostram que o MM11 não é adequado para simular este tipo de circuito. O MM11 apresenta valores de corrente nos ramos extremamente elevados, principalmente para  $I_{ref} < 1\mu A$ . Para  $I_{ref} > 10\mu A$  os valores se aproximam do esperado, porém o erro ainda continua alto passando de 80% para as correntes  $I_{M8}$  e  $I_{M10}$  (Figura

6.52).

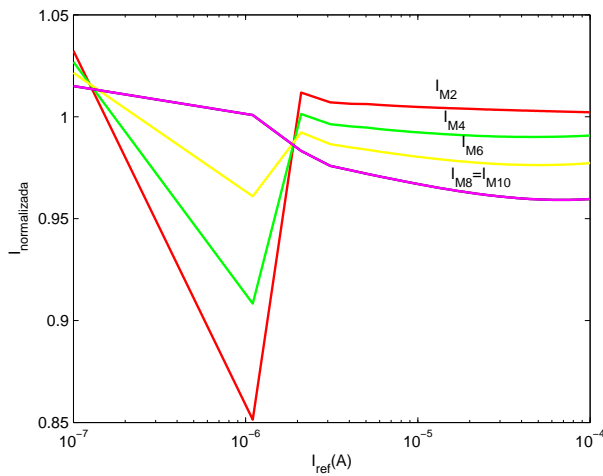


Figura 6.53: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo HiSIM.

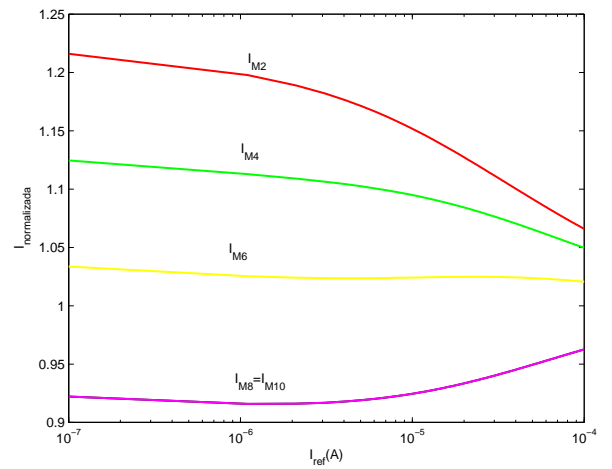


Figura 6.54: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo BSIM5.

Apesar do HiSIM (Figura 6.53) possuir erros menores do que o BSIM5 (Figura 6.54), o HiSIM apresenta um comportamento não esperado para  $I_{ref} < 2\mu A$ .

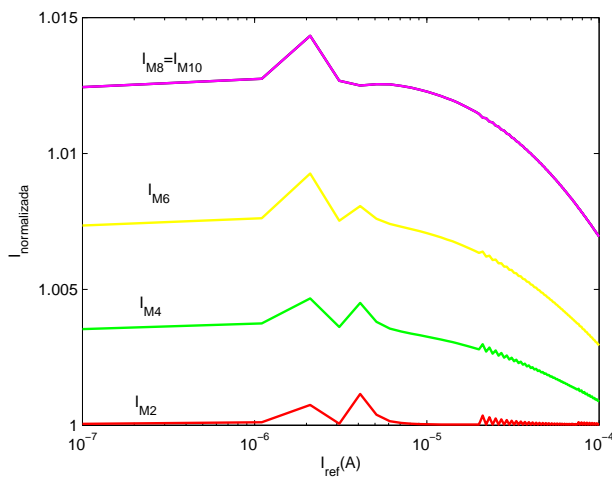


Figura 6.55: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo PSP

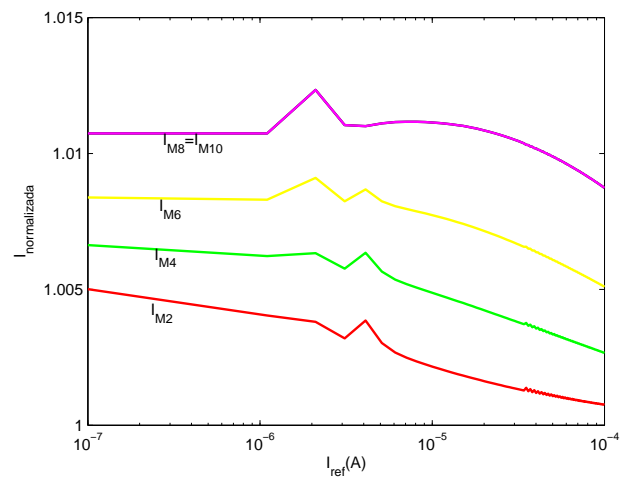


Figura 6.56: Correntes nos ramos normalizadas versus corrente de referência  $I_{ref}$ , simuladas com o modelo SP

Os modelos PSP e SP possuem erros menores do que 1,5%, porém apresentam um comportamento não físico para  $1\mu A < I_{ref} < 10\mu A$ . Apesar de o PSP ter sido desenvolvido a partir dos modelos MM11 e SP, na simulação da rede M2M o comportamento do PSP se aproxima somente do modelo SP.

## 7 Avaliação de Desempenho

Além das características apresentadas no capítulo anterior um modelo deve possuir características tais como: precisão, convergência e velocidade. O modelo deve conciliar todas estas características visto que não adianta o modelo ser extremamente preciso se não é possível simular circuitos mais complexos devido ao tempo necessário para a simulação ou devido a problemas de convergência. Neste contexto se encontra o modelo ACM que é um modelo preciso, compacto e eficiente. Nesta seção são apresentados os resultados das simulações de diversos circuitos utilizando os modelos ACM, EKV, MM11, BSIM4 e PSP.

### 7.1 Convergência

Os principais problemas na convergência [42] são provocados por descontinuidades nas funções que descrevem o modelo ou em suas derivadas. Códigos escritos utilizando um elevado número de funções *high-cost* (exp, pow, log, sqrt, fabs, etc.) são mais sujeitos a apresentar problemas de convergência especialmente em circuitos com grande número de transistores.

Por isso, na elaboração do código foi tomado um cuidado especial com a utilização destas funções, visto que o seu uso excessivo além de poder implicar em problemas de convergência, também aumenta o tempo de simulação.

Tabela 7.1: Número de funções *high-cost* presente nos modelos ACM, HiSIM e PSP.

Funções High-Cost	ACM	HiSIM	PSP <sub>1</sub>	HiSIM	PSP <sub>2</sub>
exp	2	28	123	38	57
log	6	12	68	21	37
pow	3	29	158	28	77
sqrt	11	59	241	68	96
TOTAL	22	138	688	155	267

A grande diferença entre o número de funções *high-cost* dos modelos PSP<sub>1</sub> e PSP<sub>2</sub> se deve

ao fato do modelo PSP ser desenvolvido em Verilog-A [43] e portanto o modelo em linguagem C utilizado pela equipe do HiSIM (PSP<sub>1</sub>) [44] ter sido desenvolvido por eles utilizando como base o código em Verilog-A (PSP<sub>2</sub>) disponível. Apesar da grande diferença existente entre os dados fornecidos por cada time (PSP e HiSIM) em ambos os casos o modelo ACM apresentou um número bem menor de funções *high-cost*, principalmente se comparado com o modelo PSP.

## 7.2 Tempo de Simulação

Para verificar se o tempo fornecido pelo ELDO ao final da simulação poderia ser utilizado como parâmetro de análise foram realizados diversos testes. Primeiramente foi simulado um circuito simples (*pump*), constituído por apenas um transistor. Nesta simulação variamos o tempo total de análise bem como o passo para observar como variava o tempo de simulação.

Tabela 7.2: Simulação do circuito pump para diversos tempos e passos de simulação.

Circuito	Passo	Intervalo de simulação	CPU time	Global CPU time
<i>Pump</i>	0.0002ns	50ns	610ms	630ms
		100ns	1s380ms	1s390ms
		200ns	2s670s	2s700ms
	0.002ns	50ns	40ms	70ms
		100ns	150ms	160ms
		200ns	300ms	320ms
	0.02ns	50ns	20ms	30ms
		100ns	30ms	50ms
		200ns	50ms	60ms

A Tabela 7.2 mostra que tanto o *CPU time* como o *Global CPU time* podem ser utilizados como parâmetros de comparação, visto que respondem proporcionalmente a variações do passo e do tempo de análise. Nas próximas seções os valores apresentados serão relativos ao *Global CPU time*.

### 7.2.1 Estudo das Funções High-Cost

Para avaliar o impacto das funções *high-cost* na velocidade do código, foram realizados testes acrescentando funções “exp” e “ln” ao código. Foram acrescentados conjuntos destas funções em partes distintas do código. Estas funções foram inseridas no cálculo da densidade de carga ( $Q'_F$  e  $Q'_R$ ) e nas cargas totais ( $Q_S$ ,  $Q_D$  e  $Q_G$ ), sendo cada conjunto formado por 4 funções

exponenciais e 4 logarítmicas. Nas cargas totais as funções foram acrescentadas da seguinte forma.

Para o transistor NMOS

Para o transistor PMOS

$$Q_D = e^{Q_D}$$

$$Q_S = e^{Q_S}$$

$$Q_D = \ln(Q_D)$$

$$Q_S = \ln(Q_S)$$

$$Q_G = e^{Q_G}$$

$$Q_G = e^{Q_G}$$

$$Q_G = \ln(Q_G)$$

$$Q_G = \ln(Q_G)$$

Método semelhante foi utilizado para acrescentar funções *high-cost* no cálculo da densidade de carga. Para se observar como estas alterações influenciam no tempo de simulação foram realizadas simulações transiente. Nestas simulações foram utilizados osciladores em anel com diversos números de estágios e com variados números de conjuntos acrescidos.

Tabela 7.3: Resultado da simulação transiente para diversos osciladores em anel, utilizando o código ACM com um número variado de funções (*high – cost*). Os resultados dos códigos com funções acrescidas estão normalizados em relação ao Código Normal.

Oscilador em Anel	20 Estágios	100 Estágios	200 Estágios	300 Estágios
Código Normal	60ms	380ms	750ms	1s160ms
Carga Total ( $Q_S, Q_D$ e $Q_G$ )				
10 conjuntos	2.167	1.421	1.427	1.362
20 conjuntos	3.333	2.368	2.307	2.241
50 conjuntos	6.667	5.000	5.067	4.888
Densidade de carga ( $Q'_F$ e $Q'_R$ )				
10 conjuntos	2.667	5.210	5.253	5.095
20 conjuntos	4.833	9.263	9.467	9.052
50 conjuntos	9.833	21.026	21.240	20.638

Podemos observar que sendo a densidade de carga utilizada no cálculo da corrente, e no próprio cálculo das cargas totais, o acréscimo de funções *high-cost* no cálculo das densidades de carga, como era de se esperar é mais custoso computacionalmente falando do que nas cargas totais. Por exemplo para o oscilador com mais de 100 estágios, acrescentando 50 conjuntos (200 exp e 200 ln) no cálculo das cargas totais, temos que o tempo total é cerca de 5 vezes maior do que o tempo do código normal, enquanto que acrescentando o mesmo número de funções no cálculo da densidade de carga o tempo de simulação é superior a 20 vezes o tempo do código

normal. Através deste exemplo podemos observar o impacto das funções *high cost* no tempo total de simulação, por isso, um modelo eficiente deve evitar o uso excessivo destas funções.

## 7.3 Simulações

Para se ter uma noção da capacidade do modelo implementado foram realizadas simulações utilizando diversos circuitos testes disponíveis em [45].

### 7.3.1 Descrição dos circuitos

A seguir são descritas as principais características dos circuitos simulados:

- Schmitfast - *Schmitt trigger* CMOS com “grande quantidade” de realimentação. Possui 6 transistores MOS.
- Schmitslow - *Schmitt trigger* CMOS com “pequena quantidade” de realimentação. Possui 8 transistores MOS.
- hussamp - Amplificador operacional de 3 estágios, internamente compensado. Possui 12 transistores MOS, 2 capacitores e 1 resistor.
- g1310 - É constituído por 14 transistores MOS, 21 capacitores e 56 resistores.
- ab\_ac - Amplificador operacional classe AB. Possui 31 transistores MOS, 22 capacitores e 1 resistor.
- ab\_integer - Amplificador integrador. Constituído por 31 transistores MOS, 24 capacitores e 3 resistores.

### 7.3.2 Resultados

A Tabela 7.4 apresenta os resultados dos circuitos descritos anteriormente, utilizando os modelos ACM, ACM<sub>cap</sub>, EKV, HiSIM, MM11, BSIM4 e PSP. O BSIM4 foi escolhido para permitir a comparação entre os modelos da nova geração com o modelo utilizado anteriormente como padrão.

Tabela 7.4: Resultado das simulações utilizando diversos modelos. Os valores dos modelos ACM, EKV, MM11, HiSIM, PSP, BSIM4 e PSP estão normalizados em relação ao  $ACM_{cap}$ .

Circuito	Análise	$ACM_{cap}$	ACM	EKV	MM11	HiSIM	PSP	BSIM4
schmitfast	DC	1s580ms	1.02	0.84	2.14	1.63	1.87	1.16
schmitslow	DC	2s430ms	1.00	0.70	1.75	1.60	1.93	1.28
g1310	TRAN	640ms	0.98	0.92	1.28	1.23	1.31	1.19
hussamp	TRAN	3s020ms	1.07	1.11	1.02	1.06	1.11	1.06
ab_ac	AC	1s400ms	1.03	1.02	2.35	1.63	1.86	1.25
ab_integer	TRAN	1s370ms	1.00	0.98	1.09	1.01	1.13	0.98

Na Tabela 7.4 temos o resultado das diversas simulações realizadas, onde podemos verificar que os modelos ACM e EKV possuem os menores de simulação, mesmo em relação ao BSIM4. Os modelos baseados no potencial de superfície (MM11 e HiSIM) envolvem equações mais complexas e, portanto, de maior custo computacional.

## 8 *Comentários Finais*

Ao longo deste trabalho foram apresentadas as razões pelas quais as ferramentas (CAD e EDA) são essenciais para o projeto de circuitos VLSI (Capítulo 1). Dentre estas ferramentas se destacam os simuladores, nos quais o resultado da simulação está diretamente ligado à qualidade do simulador e do modelo utilizado. Devido à importância dos modelos, no Capítulo 3 foram abordados temas relativos à modelagem, tais como aproximações normalmente utilizadas e os tipos de modelos (físicos, empíricos ou tabelados) do transistor MOS. Também foram apresentadas as principais características dos modelos da nova geração (EKV, BSIM5, HiSIM, MM11, SP e PSP), os quais podem ser divididos entre os modelos baseados na carga e os modelos baseados no potencial de superfície.

No capítulo 4, foram apresentadas as principais características bem como equações e aproximações utilizadas pelo modelo ACM. Pudemos verificar que se trata de um modelo fundamentado em princípios físicos, bem como em expressões simples e compactas válidas para todos os níveis de inversão (inclusive a região de depleção), além de possuir um número reduzido de parâmetros. O número reduzido de parâmetros e o fato de todos possuírem significado físico, permite que o usuário, mudando seus valores observe como determinado parâmetro, e conseqüentemente o efeito a ele relacionado, modifica o comportamento do transistor.

Porém, a utilização do ACM não se restringe tão somente à didática, como foi demonstrado ao longo dos testes (Capítulos 6 e 7). O ACM é um modelo qualificado o bastante para ser utilizado em simuladores elétricos. O ACM conserva características inerentes ao MOSFET, tais como simetria e conservação da carga, além de ser um modelo contínuo, característica esta de fundamental importância, pois uma descontinuidade em uma equação (ou mesmo em uma de suas derivadas), pode levar, além de erros na simulação, a problemas de convergência, impedindo assim que a simulação se complete.

Outra característica importante do modelo ACM é a eficiência, uma vez que a complexidade e o aumento do número de transistores por projeto exige um modelo não só compacto como também eficiente, pois o tempo de simulação é uma variável importante, principalmente em cir-



cuitos mistos de RF, onde o passo tem que ser pequeno por causa da frequência de operação e o tempo de análise tem que ser longo, já que o sinal de informação possui geralmente uma frequência bem menor. Neste contexto se encaixa o modelo ACM, que é um modelo rápido e preciso e que atende aos requisitos necessários para a simulação de circuitos analógicos, mistos e digitais.

Como perspectivas de trabalhos futuros, temos o aprimoramento do código implementado e o desenvolvimento de ferramentas CAD, além da extensão da modelagem com a inclusão de novos efeitos tais como “*pocket implants*” e efeitos quânticos .

O código deve ser constantemente atualizado seja para a inclusão de novos modelos tais como o modelo de ruído, *mismatch* e do modelo não quasi-estático (NQS) ou então para melhorar o desempenho ou consertar eventuais *bugs*.

Como exemplo de ferramentas temos um dimensionador automático de transistores o qual a partir de um conjunto de especificações e uma topologia definida forneça as dimensões de todos os transistores e um extrator de parâmetros ACM o qual extraia todos os parâmetros a partir de um conjunto de medidas elétricas, ou mesmo a partir de um conjunto de simulações.

## ANEXO A – Código

Neste anexo está presente a parte principal, função mosuserx, do arquivo onde foi implementada o modelo ACM. Este arquivo chama os arquivos de cabeçalho typmod.h, typmod.h, varmod1.h e varmod2.h, onde estão definidas diversas variáveis, por exemplo as estruturas S\_tytra, S\_tygeo e S\_tymod. O código foi desenvolvido seguindo o fluxograma abaixo.

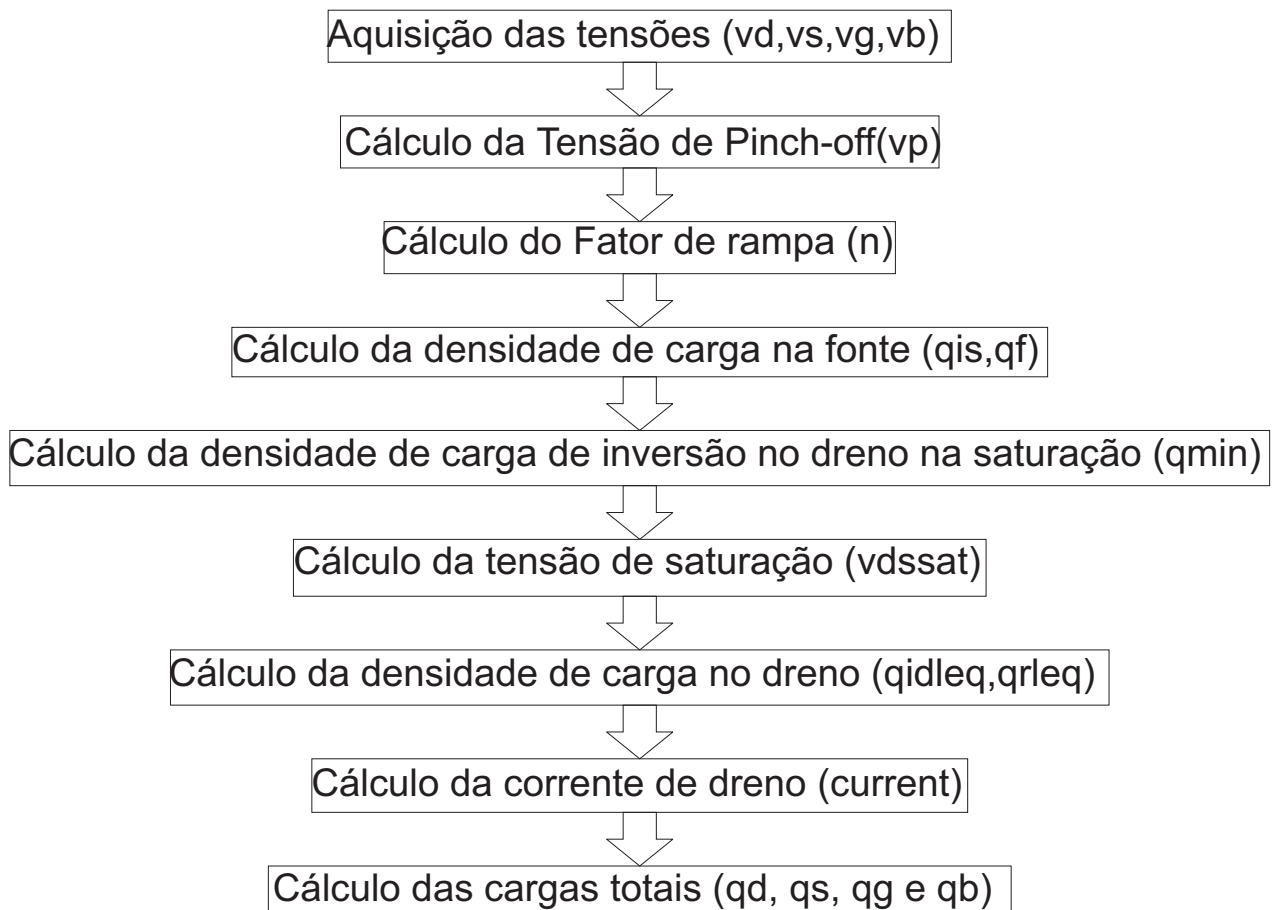


Figura A.1: Fluxograma do código implementado.

```

void mosuser1 (MOSARGU)
{
double v1,v2,vg,vg1,vds,vs,vd,vdssat,vdsl,vsb1,vdb1,vp,vp1,mu,vgs,vsb,vdb;
double uf,qf,qis,ur,qr,qid,qmin,qo,epsilon,ucrit,n,ncoxphit;
double delta_l,leq,vdssatleq,epsilon,qa,qminleq,vdleq,qidleq;
double xi1,xi2,qrleq,beta,qi,q1,q2,qb,qg,qd,qs,x,xx1,sigma;
double gamma,phis,x1,temp2,vdsnovo,u2,x2;
double current,wn2,zn2,temp32,temp22,en2,y22;
double u1,wn1,zn1,temp3,y2,en1,k,q1q1,q2q2,q1q1q1,q2q2q2,qd1,qd2,qd3;
double cgs, cgd, cgb, csb, cdb, cm, csd, cds, alfa, qislinha, qidlinha,coxwl;
register struct S_tytra *T = &(trans[itra]) ;
register struct S_tygeo *TY = &(trageo[itra]) ;
register struct S_tymod *M = &(modmos[T->imo]) ;

/*Voltage acquisition*/
IF (M->noup == 'P' )
{
/* PMOS */
vg = vvb - vvg;
v1 = vvb - vv1;
v2 = vvb - vv2;
}
ELSE
{
/* NMOS */
vg = vvg - vvb;
v1 = vv1 - vvb;
v2 = vv2 - vvb;
}
vds = fabs ( v2 - v1 ) ; /* the Drain-source voltage */
vs = v1;
IF (v1 > v2 ) vs = v2; /* the source-bulk voltage*/
/*Voltage Bias Definition*/
vd = vds + vs;
vgs = vg - vs;
vsb = vs;
vdb = vd;

```

```

/*Changing the variable p3 e p2 for gamma and phis*/
gamma=M->p3;
phis=M->p2;

/*Bias and geometry dependent body effect factor*/
vsb1 = 0.5 * (vsb + phis + sqrt((vsb + phis) * (vsb + phis) + 16 * M->mktsurq * M->mktsurq));
vdb1 = 0.5 * (vdb + phis + sqrt((vdb + phis) * (vdb + phis) + 16 * M->mktsurq * M->mktsurq));

/*Long-channel pinch-off voltage*/
if (vg<0) vg=0;
else vg=vg;
vg1 = vg - M->vt0 + phis + gamma * safesqrt(phis);
vg1 = 0.5 * (vg1 + safesqrt(vg1 * vg1 + 4 * M->mktsurq * M->mktsurq));
vp1 = safesqrt(vg1 + (gamma/2)*(gamma/2)) - gamma/2;
vp1 *= vp1;
vp1 = vp1 - phis;

/*DIBL coeficient - SIGMA*/
sigma = M->p4/T->ld/T->ld;

/*Slope Factor - n*/
n = 1 + gamma / (2 * safesqrt(phis + vp1));

/*Pinch-off voltage - vp*/
vp = vp1 + sigma / n * (vdb1 + vsb1);

/*Definition of pinch-off charge - ncoxphit*/
ncoxphit = n * M->cox *M->mktsurq;

/*Source Charge Calculation (Algorithm to solution of the transcendental equation)*/
u1 = (vp - vs)/M->mktsurq + 2;

if (u1 <-30)

```

```

{
u1 = -30;
wn1 = 1e-10;
}

else if (u1 <= 0.6)
{
x1 = exp(u1-1);
wn1 = x1 * (1 + 4 * x1 / 3) / (1 + x1 * (7 / 3 + 5 * x1 / 6));
}
else
{
wn1 = (u1-1) - 24 * (((u1-1) + 2) * (u1-1) - 3) / ((7 * (u1-1) + 58) * (u1-1) + 127);
}
/*iteration ONE*/
zn1 = (u1-1) - wn1 - log(wn1);
temp3 = 1 + wn1;
y2 = 2 * temp3 * (temp3 + 2 * zn1/3) - zn1;
en1 = zn1 * y2 / (temp3 * (y2 - zn1));
wn1 = wn1 * (1 + en1);

qf = wn1+1; /*qf = forward inversion charge density*/
qf = -qf * ncoxphit;
qis = qf + ncoxphit; /*qis = source inversion charge density*/
/*end of source charge calculations*/

/*Longitudinal critical field calculation*/
ucrit = M->p12 / M->mu0; /*p12 is vmax*/

/*qo calculation*/
qo = n * M->cox * T->ld * ucrit;

epsilon = ncoxphit/qo;

/*Minimum charge = inversion density at the drain end of the channel*/

```

```
qmin = 2 * epsilon * qis * (1 - qis / (2 * epsilon * qo)) / (1 - (qis - ncoxphit) / qo + safesqrt(1 - 2 *
(qis-ncoxphit) / qo + (ncoxphit / qo) *(ncoxphit / qo)));
```

```
/*Saturation Voltage*/
```

```
vdssat = M->mktsurq * ((qmin - qis)/ncoxphit + safelog(qis / qmin));
```

```
/*Calculation of effetine drain voltage*/
```

```
k=2;
```

```
vdsnovo = (vds)/(pow(1+pow(vds/vdssat,2*k),1/k/2));
```

```
/*Equivalent channel*/
```

```
delta.l = M->lambd * M->p10 * log(1 + (vds - vdsnovo) / (M->p10 * ucrit));
```

```
/*p10 eh lc*/
```

```
leq = T->ld - delta.l;
```

```
/*Drain Charge Calculation*/
```

```
u2 = (vp - vdsnovo - vs) / M->mktsurq + 2;
```

```
if (u2 < -30)
```

```
{
```

```
wn2=1.0e-10;
```

```
u2=-30;
```

```
}
```

```
else if (u2 <= 0.6)
```

```
{
```

```
x2 = exp(u2-1);
```

```
wn2 = x2 * (1 + 4 * x2 / 3) / (1 + x2 * (7 / 3 + 5 * x2/6));
```

```
}
```

```
else
```

```
{
```

```
wn2 = (u2-1) - 24 * (((u2-1) + 2) * (u2-1) - 3) / ((7 * (u2-1) + 58) * (u2-1) +127);
```

```
}
```

```
/*iteration ONE*/
```

```
zn2 = (u2-1)- wn2 - log(wn2);
```

```
temp32 = 1 + wn2;
```

```
y22 = 2 * temp32 * (temp32 + 2 * zn2/3)-zn2;
```

```

en2 = zn2 * y22 / (temp32 * (y22 - zn2));
wn2 = wn2 * (1+en2);

qrleq = wn2+1; /*qrleq = reverse inversion charge density*/
qrleq = -qrleq * ncoxphit;
qidleq = qrleq + ncoxphit; /*qidleq = drain inversion charge density*/
/*end of drain charge calculation*/

/*Mobility*/
{
mu = M->mu0 / (1 + M->p9 * gamma * sqrt(vp+phis));
/*theta is p9*/
}
/*Drain Current */
{
xi1 = (qf * qf - qrleq * qrleq) / (2 * n);
/*To avoid discontinuity to Vds=0 */
xi2 = 1/(1 + sqrt(((qf - qrleq)*(qf - qrleq)+(qo/10)*(qo/10))*(1/qo)));
beta = (mu * T->wd) / (M->cox * leq);
current = (beta * xi1 * xi2);

/*Conversionlectrical-topological*/
/*NMOS*/
if (M->noup=='N')
{
if (v2>v1) {
courant = current*1.0e3;
/*value in mA*/
courbs = 0;
courbd = 0;
}
else {
courant = -current*1.0e3;
/*value in mA*/
courbs=0;
courbd=0;
}
}

```

```

}
/*PMOS*/
if (M->noup=='P')
{
if (v1>v2)
{
courant = current*1.0e3;
/*value in mA*/
courbs = 0;
courbd = 0;
}
else {
courant = -current*1.0e3;
/*value in mA*/
courbs=0;
courbd=0;
}
}
}
/*Total Charge*/
/* Compute charge in case of TRAN or AC analysis */
IF (( transitoire || alternatif))
{
IF (M->xqc > d0p5 )
{
/*Charge Calculation*/
alfa = qrleq/qlf;
coxwl = M->cox*T->wd*T->ld;
qislinha = qis/(-ncoxphit);
qidlinha = qidleq/(-ncoxphit);

/*Capacitive Coefficients cgs, cgd, cgb, csb, cdb*/
cgs = (2/3)*coxwl*((1+2*alfa)/((1+alfa)*(1+alfa)))*(qislinha/(1+qislinha));
cgd = (2/3)*coxwl*((alfa*alfa+2*alfa)/((1+alfa)*(1+alfa)))*(qidlinha/(1+qidlinha));
cgb = ((n-1)/n)*(coxwl-cgs-cgd);
csd = (-4/15)*n*coxwl*((alfa + 3*alfa*alfa + alfa*alfa*alfa)/((1+alfa)*(1+alfa)*(1+alfa)))*(qidlinha/(1+qidlinha));
cds = (-4/15)*n*coxwl*((1+3*alfa+alfa*alfa)/((1+alfa)*(1+alfa)*(1+alfa)));

```



$$cm = (csd-cds)/n;$$

$$cdb = (n-1)*(cgd+cm);$$

$$csb = (n-1)*(cgs+cm);$$

/\*Capacitance - Conversion electrical-topological\*/

{

$$cg1 = cgs*1.0e+12; //is the gate to n1 capacitance. Unit is pF.$$

$$cg2 = cgd*1.0e+12; //is the gate to n2 capacitance. Unit is pF.$$

$$cgb = cgb*1.0e+12; //is the gate to bulk capacitance. Unit is pF.$$

$$c1b = csb*1.0e+12; //is the n1 to bulk capacitance. Unit is pF.$$

$$c2b = cdb*1.0e+12; //is the n2 to bulk capacitance. Unit is pF.$$

}

}

**IF** (M->xqc <= d0p5 )

{

/\*Including velocity saturation\*/

$$x = \text{courant} / (1.0e3 * T->wd * M->p12); /*p12 is vmax*/$$

$$xx1 = (T->ld * \text{courant}) / (1.0e3 * M->p12); /*p12 is vmax*/$$

$$q1 = qf + x;$$

$$q2 = qrleq + x;$$

$$q1q1 = q1 * q1;$$

$$q2q2 = q2 * q2;$$

$$q1q1q1 = q1q1 * q1;$$

$$q2q2q2 = q2q2 * q2;$$

/\*Inversion Charge\*/

$$qi = T->wd * leq * ((2*(q1q1+q1*q2+(q2q2))/(3*(q1+q2)))+ncoxphit) - xx1;$$

/\*Bulk Charge equation\*/

$$qb = ((-n + 1) * qi)/n - (T->wd * leq * M->cox * (\text{gamma} * \text{gamma})) / (2 * (n - 1));$$

/\*Drain Charge equation\*/

$$qd1 = T->wd * (leq * leq / T->ld);$$

$$qd2 = 6 * (q2q2q2) + 12 * (q2q2) * q1 + 8 * q2 * (q1q1) + 4 * (q1q1q1);$$

$$qd3 = (15 * (q1+q2) * (q1+q2));$$

$$qd = qd1 * (qd2 / qd3 + ncoxphit / 2) - xx1 / 2;$$

/\* Source Charge\*/

$$qs = qi - qd;$$

```

/*Gate Charge equation*/
qg=-qb-qi;

/*Charge - Conversion electrical-topological*/
/*NMOS*/
if (M->noup=='N') {
if (v2>v1)
{ /*Case of Charge control */
TY->q11 =1.0e+12 * qs ;/*charge attached to node n1 in pC*/ TY->q22 =1.0e+12 * qd ;/*charge at-
tached to node n2 in pC*/
TY->qg =1.0e+12 * qg; /*charge attached to node ng in pC*/
cg1 = dzero; cg2 = dzero; c1b = dzero; c2b = dzero; cgb = dzero;
} else
{
/*Case of Charge control */
TY->q11 =1.0e+12 * qd ;/*charge attached to node n1 in pC*/
TY->q22 =1.0e+12 * qs ;/*charge attached to node n2 in pC*/
TY->qg =1.0e+12 * qg; /*charge attached to node ng in pC*/
cg1 = dzero; cg2 = dzero; c1b = dzero; c2b = dzero; cgb = dzero;
}
}
if (M->noup=='P')
{
if (v2>v1)
{
/*Case of Charge control */
TY->q11 =-1.0e+12 * qs ; /*charge attached to node n1 in pC*/
TY->q22 =-1.0e+12 * qd ; /*charge attached to node n2 in pC*/
TY->qg =-1.0e+12 * qg; /*charge attached to node ng in pC*/
cg1 = dzero; cg2 = dzero; c1b = dzero; c2b = dzero; cgb = dzero;
}
else
{
/*Case of Charge control */
TY->q11 =-1.0e+12 * qd ; /*charge attached to node n1 in pC*/
TY->q22 =-1.0e+12 * qs ; /*charge attached to node n2 in pC*/
TY->qg =-1.0e+12 * qg; /*charge attached to node ng in pC*/

```

```
cg1 = dzero; cg2 = dzero; c1b = dzero; c2b = dzero; cgb = dzero;
```

```
}
```

```
}
```

```
}
```

```
}
```

## *Referências Bibliográficas*

- [1] Semiconductor Industry Association. *Global Chip Sales Hit Record \$247.7 Billion in 2006*. [http://www.sia-online.org/pre\\_release.cfm?ID=426](http://www.sia-online.org/pre_release.cfm?ID=426) (último acesso em 20 de fevereiro de 2007).
- [2] S. Chin. *TSMC: Consumer market, 90-nm driving foundry sales*. <http://www.eetimes.com> (último acesso em 12 de fevereiro de 2007).
- [3] K. Kundert, H. Chang, D. Jefferies, G. Lamant, E. Malavasi, and F. Sendig. “Design of mixed-signal systems-on-a-chip”. *IEEE Transactions on Computer-Aided Design of integrated Circuits and Systems*, vol. 19, no. 12, pp. 1561–1571, Dez. 2000.
- [4] Georges G. E. Gielen and Rob A. Rutenbar. “Computer-aided design of analog and mixed-signal integrated circuits”. *Proceedings of the IEEE*, vol.88, no. 12, pp. 1825–1854, Dez. 2000.
- [5] C. Galup-Montoro, M. C. Schneider, and A. I. A. Cunha. *A current-based MOSFET model for integrated circuit design, Chapter 2 of Low-Voltage/Low-Power Integrated Circuits and Systems*, pp 7-55. IEEE PRESS, 1998.
- [6] C. Galup-Montoro and M. C. Schneider. *MOSFET Modeling for Circuit Analysis and Design*. World Scientific Publishing Co., Singapore, 2007.
- [7] [http://en.wikipedia.org/wiki/Integrated\\_circuit#VLSI](http://en.wikipedia.org/wiki/Integrated_circuit#VLSI) (último acesso em 12 de fevereiro de 2007).
- [8] K. Kundert and H. Chang. “*Top-Down Design and Verification of Mixed-Signal Circuits*”. Disponível em [www.designers-guide.com](http://www.designers-guide.com).
- [9] <http://www.intel.com/technology/mooreslaw/index.htm> (último acesso em 12 de fevereiro de 2007).
- [10] Y. Tsvividis. *Operation and Modeling of the MOS Transistor*. McGraw-Hill Book Co-Singapore, 1999.
- [11] J. Watts, C. McAndrew, C. Enz, C. Galup-Montoro, G. Gildenblat, C. Hu, R. van Langevelde, M. Miura-Mattausch, R. Rios, and C. T. Sah. “Advanced Compact Models for MOSFETs”. *Technical Proceedings of the 2005 Workshop on Compact Modeling, NSTI-Nanotech*, pp. 3-12, Maio 2005.
- [12] H.C. Pao and C.T. Sah. “Effects of diffusion current on characteristics of metal-oxide insulator-semiconductor transistors”. *Solid-State Electronics*, vol.9, no. 10, pp. 927–937, Out. 1966.
- [13] D. McGrath. *Simulation: PSP transistor tapped for standard*. <http://www.eetimes.com/showArticle.jhtml?articleID=175801451> (último acesso em 20 de fevereiro de 2007).
- [14] J.R. Brews. “A charge-sheet model of the MOSFET”. *Solid-State Electron*, vol.21, no.2, pp.345–355, Fev. 1978.
- [15] G. Gildenblat, X. Li, H. Wang, W. Wu, R. van Langevelde, A.J. Scholten, G.D.J. Smit, and D.B.M. Klaassen. “Introduction to PSP MOSFET Model”. *Proc. Tech. Workshop Compact Modeling*, pages 19–24.

- [16] R. van Langevelde. *MOS Model 11 Level 1101, Test Version*. Abril, 2005, [http://www.nxp.com/acrobat\\_download/other/philipsmodels/nlur2002\\_802.pdf](http://www.nxp.com/acrobat_download/other/philipsmodels/nlur2002_802.pdf) (último acesso em 20 de fevereiro de 2007).
- [17] G. Gildenblat, T.-L. Chen, X. Gu, H. Wang, and X. Cai. “SP: an advanced surface-potential-based compact MOSFET model”. *IEEE Journal of Solid-State Circuits*, vol.39, no.9, pp.1394–1406, Set. 2004.
- [18] M. A. Maher and C. A. Mead. *A physical charge-controlled model for MOS transistors, in Advanced Research in VLSI*. MIT PRESS, 1987.
- [19] Y. Byun, K. Lee, and M. Shur. “Unified charge control model and subthreshold current in heterostructure field-effect transistors”. *IEEE Electron Device Letters*, vol.11, no.1, pp. 50–53, Jan. 1990.
- [20] A. I. A. Cunha, M. C. Schneider, and C. Galup-Montoro. “An explicit physical model for the long-channel MOS transistor including small-signal parameters”. *Solid State Electronics*, vol.38, no.11, pp. 1945–1952, Nov. 1995.
- [21] A. I. A. Cunha, R. T. Gonçalves, M. C. Schneider, and C. Galup-Montoro. “An Accurate and Explicit Physical Model of the MOS Transistor”. *Anais do VIII Congresso da Sociedade Brasileira de Microeletrônica*, pp. V.7-V.12, 1993.
- [22] A. I. A. Cunha, M. C. Schneider, and C. Galup-Montoro. “An explicit physical model for the long-channel MOS transistor including small-signal parameters”. *Solid State Electronics*, vol.38, no.11, pp. 1945–1952, Nov. 1995.
- [23] J. He, X. (Jane) Xi, M. Dunga, Chung-Hsun Lin, B. Heydari, H. Wan, M. Chan, A. M. Niknejad, and C. Hu. *BSIM5 (Surface-Potential-Plus) Model Equations*. 2005.
- [24] *The Compact Model Council Mission*. <http://www.eigroup.org/cmc/mission.htm> (último acesso em 12 de fevereiro de 2006).
- [25] *Next Generation MOSFET Model(Working Draft)*. <http://www.eigroup.org/cmc/> (último acesso em 10 de outubro de 2006).
- [26] Ali M Niknejad, M. Dunga, B. Heydari, H. Wan, C.H. Lin, S. Emami, C. Doan, X. Xi, J. He, C. S. Emami, and C. Hu. “Challenges in Compact Modeling for Compact Modeling for RF and Microwave Applications”. *WCM*, 2005.
- [27] A. I. A. Cunha. “Um modelo do transistor MOS para projeto de circuitos integrados”. *Tese de doutorado, UFSC*, Dez. 1996.
- [28] O. C. Gouveia Filho. Um modelo Compacto do Transistor MOS para simulação de circuitos. *Tese de doutorado, UFSC*, Set. 1999.
- [29] F. N. Fritsch, R. E. Shafer, and W. P. Crowley. “Solution of the transcendental equation  $we^w = x$ ”. *Communications of the ACM*, vol.16, no.2, pp. 123–124, Fev. 1973.
- [30] S. Takagi, A. Toriumi, M. Iwase, and H. Tango. “On the universality of inversion layer mobility in Si MOSFET’s: Part II-effects of surface orientation”. *IEEE Transactions on Electron Devices*, vol.41, no.12, pp. 2363–2368, Dez. 1994.
- [31] N. Arora. *MOSFET Models for VLSI Circuit Simulation: Theory and Practice*. Springer-Verlag Wien, 1993.

- [32] A. I. A. Cunha. *O Transistor MOS Estrutura e Modelagem*. <http://www.eletrica.ufpr.br/ogouveia/te820/MOSFET.pdf> (último acesso em 20 de fevereiro de 2007).
- [33] Mentor Graphics Corporation. *Eldo Device Equations Manual*, Software Version 6.6.1 Release 2005.3.
- [34] H. Schildt. *C, Completo e total*. Makron Books, 3ª edição revista e atualizada, 1996.
- [35] Mentor Graphics Corporation. *UDM User's Manual*, 2005.
- [36] Mentor Graphics Corporation. *Eldo RF User's Manual*, Software Version 6.6.1 Release 2005.3.
- [37] K. Joardar, K. K. Gullapalli, C. C. McAndrew, M.E. Burnham, and A. Wild. "An improved MOSFET model for circuit simulation". *IEEE Transactions on Electron Devices*, vol. 45, no.1, pp. 134–148, Jan. 1998.
- [38] *IEEE Recommended Practices #P1485 on: Test Procedures for Micro-electronic MOSFET Circuit Simulator Model Validation*, <http://www-99.nist.gov/modval/database/contents/reports/micromosfet/standard.html#5.5> (último acesso em 3 de agosto de 2006).
- [39] Y. Tsvividis and K. Suyama. "MOSFET modeling for analog circuit CAD: problems and prospects". *IEEE Journal of Solid-State Circuits*, vol.29, no.3, pp. 210–216, Mar. 1994.
- [40] Colin C. McAndrew. "Validation of MOSFET model Source–Drain Symmetry". *IEEE Transactions on Electron Devices*, vol.53, no.9, pp.2202–2206, Set. 2006.
- [41] Colin C. McAndrew and James J. Victory. "Accuracy of approximations in MOSFET charge models". *IEEE Transactions on Electron Devices*, vol.49, no.1, pp.72–81, Jan. 2002.
- [42] I. Pestic. *Commercial SPICE Vendor Perspective on What Makes a Good SPICE Model*. SILVACO, 2005. <http://www.eigroup.org/cmcm/minutes/default.htm> (último acesso em 25 de agosto de 2006).
- [43] D.B.M. Klaassen. *Comments on the Perspective of a Commercial SPICE Vendor*. Nov. 2005. <http://www.eigroup.org/cmcm/minutes/default.htm> (último acesso em 21 de agosto de 2006).
- [44] HiSIM Team. *Important Features of HiSIM and Comparison with PSP*. HiSIM, Nov. 2005. <http://www.eigroup.org/cmcm/minutes/default.htm> (último acesso em 23 de agosto de 2006).
- [45] [www.cbl.ncsu.edu:16080/benchmarks/CircuitSim90/](http://www.cbl.ncsu.edu:16080/benchmarks/CircuitSim90/) (último acesso em 12 de fevereiro de 2007).