

JOSÉ PAULO REMOR

**AUTOCONTROLE DE CORRENTE APLICADO
AO CONVERSOR BOOST MONOFÁSICO, PARA
CORREÇÃO DO FATOR DE POTÊNCIA.**

FLORIANÓPOLIS

2004

UNIVERSIDADE FEDERAL DE SANTA CATARINA

**PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA**

**AUTOCONTROLE DE CORRENTE APLICADO
AO CONVERSOR BOOST MONOFÁSICO, PARA
CORREÇÃO DO FATOR DE POTÊNCIA.**

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a
obtenção do grau de Mestre em Engenharia Elétrica.

JOSÉ PAULO REMOR

Florianópolis, Fevereiro de 2004.

AUTOCONTROLE DE CORRENTE APLICADO AO CONVERSOR BOOST MONOFÁSICO, PARA CORREÇÃO DO FATOR DE POTÊNCIA.

José Paulo Remor

'Esta dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.'

Professor Arnaldo José Perin, Dr. Ing.

Orientador

Denizar Cruz Martins,

Coordenador do Curso de Pós-Graduação em Engenharia Elétrica

BANCA EXAMINADORA:

Professor Arnaldo José Perin, Dr Ing.

Presidente.

Professor Enio Valmor Kassick, Dr.

Professor Wail M. Pastorello Filho, Dr.

Professor Daniel Juan Pagano, Dr Ing.

Agradecimentos.

Ao grande Prof. Arnaldo Perin pela coragem e poder de assumir a minha orientação durante o andamento, faze-lo com motivação me levando a buscar novas experiências e principalmente por acreditar na minha capacidade.

Ao Prof. Hari Bruno Mohr por auxiliar durante o desenvolvimento digital da dissertação e por seu grande conhecimento na área. Ao Prof. Enio Kassick pelo apoio nos questionamentos. Ao Prof. Ivo Barbi e ao INEP por viabilizar financeiramente este trabalho entre muitos outros. Aos Prof. Julio Rico e Daniel Pagano pela sua dedicação, motivação e conhecimentos repassados, o qual foram a base para este trabalho.

A minha turma de mestrado pelas horas divertidas, pelo excelente ambiente de trabalho e pelo auxilio nos momentos críticos: Allan Pierre Barauna, Antonio Eliseu, João Buttendorf, Leonardo Serpa, Sandro Alex Wuergues e Cesário Zimmerman.

Aos amigos Luiz Tomaselli, Anderson André, Yales, Kefas, Sergio, Eduardo, Luis Sergio, Deivis, Paulo Mário, Fernando, Alceu, Stephanie, Wail, Denise, André, e todos os outros que faziam parte do time INEP durante meu mestrado e que de certa forma auxiliaram o trabalho.

Ao meus pais José Paulo M. Remor e Sandra Regina Remor pelo amor e pela dedicação, por me mostrar sempre o caminho correto, pelo incentivo aos estudos e pela educação que me deram. A minha noiva Caroline, pela companhia durante o desenvolvimento deste trabalho, pela compreensão e amor e pelo ombro nas horas ruins.

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

AUTOCONTROLE DE CORRENTE APLICADO AO CONVERTOR BOOST MONOFÁSICO, PARA CORREÇÃO DO FATOR DE POTÊNCIA.

José Paulo Remor

Fevereiro/2004

Orientador: Arnaldo José Perin, Dr. Ing.

Área de Concentração: Eletrônica de Potência.

Palavra-Chave: ‘correção do fator de potência’ / ‘controle digital’ / ‘fonte de telecomunicação’ / ‘autocontrole’.

Número de Páginas: 147.

RESUMO: Este trabalho apresenta um método original de controle para estágio retificador com alto fator de potência, mais simples e mais eficiente. Foca-se o estudo em controle digital, além disto, a implementação também é válida para o controle analógico. É feito um estudo comparativo com o método de controle clássico e de controle por erro complementar, mostrando que mesmo tendo respostas aplicáveis, os dois métodos não apresentam conformidades teóricas do ponto de vista da imposição de uma referência de corrente, seja ela de formato qualquer. Uma comprovação prática da eficácia do sistema é mostrada ao final, com resultados de formas de onda adquiridas em bancada e análise harmônica de corrente de entrada da unidade retificadora. O principal objetivo é minimizar o tempo de processamento do primeiro estágio de uma fonte de telecomunicações, deixando espaço para um programa mais completo para o estágio seguinte. Busca-se também a utilização de somente um processador digital em uma única UR (unidade retificadora).

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

SELF CONTROLLED CURRENT APPLIED TO BOOST MONOPHASE CONVERTER FOR POWER FACTOR CORRECTION.

José Paulo Remor

February/2004

Advisor: Arnaldo José Perin, Dr. Ing.

Area of Concentration: Power Electronics.

Keyword: 'power factor correction' / 'digital control' / 'telecommunication power supply' / 'self control'.

Number of Pages: 147.

ABSTRACT: This dissertation presents an original control method for rectifier stages with high power factor, which is more simple and efficient than actual controls methods. The focus is digital control but the study is also valid for analog control. A comparative analysis with other control methods, like classic control and complementary error control, is made, showing that the two methods, commonly used in industry, have some disconformities in their theory, regarding when analyzing the imposition of a current signal reference from any form. At the end, a practical prove is showed, with "wave forms" results acquired and harmonic analysis of the input current signal of the rectifier unit. The main objective is to minimize the process time used by a first stage of a telecommunication power supply, providing extra time for the next stage. The use of only one digital processor for one rectifier unit is another important objective.

Sumário.

SIMBOLOGIA.....	VII
INTRODUÇÃO GERAL.....	XII
CAPÍTULO I – ESTRUTURA E PROJETO DE POTÊNCIA.....	1
1.1.INTRODUÇÃO.....	1
1.2.ESPECIFICAÇÕES DE PROJETO E NORMA TÉCNICA.....	1
1.3.FUNDAMENTOS DO CONVERSOR BOOST.....	3
1.4.PROJETO DAS PROTEÇÕES DE PARTIDA.....	6
1.4.1.Dimensionamento dos fusíveis F1 e F2.....	7
1.4.2.Resistor in-rush e relé.....	7
1.5.PROJETO DO ESTÁGIO PFC.....	8
1.5.1.Especificação do estágio PFC.....	8
1.5.2.Especificações da ponte retificadora (RET1).....	9
1.5.3.Projeto do indutor boost (Lb).....	9
1.5.4.Dimensionamento do capacitor de saída (C8).....	10
1.5.5.Dimensionamento do interruptor de potência (M1).....	11
1.5.6.Dimensionamento do diodo boost (D2).....	12
1.5.7.Projeto do snubber.....	12
1.5.8.Resistores SHUNT (RSH1 e RSH2).....	16
1.6.CALCULO DO RENDIMENTO DO ESTÁGIO PFC.....	16
1.6.1.Esforços nos diodos retificadores de entrada.....	16
1.6.2.Perdas no diodo boost.....	16
1.6.3.Perdas no interruptor de potência.....	17
1.6.4.Perdas no resistor shunt.....	18
1.6.5.Estimativa de rendimento.....	18
1.7.CALCULO DO GANHO DAS AMOSTRAGENS.....	19
1.7.1.Divisor resistivo da tensão de carga.....	19
1.7.2.Divisor resistivo da tensão de entrada.....	19
1.7.3.Ganho de corrente após a amostragem no shunt.....	20
1.8.FILTROS ANTI-ALIASING.....	20
1.8.1.Sinal de corrente no indutor.....	21
1.8.2.Sinal de tensão de entrada e tensão de carga.....	22
1.9.CIRCUITO AUXILIAR DE COMANDO.....	23

1.10. CONCLUSÃO DO CAPÍTULO.....	24
CAPÍTULO II – PROJETO DOS CONTROLADORES.....	25
2.1. INTRODUÇÃO.....	25
2.2. DESENVOLVIMENTO DAS FUNÇÕES DE TRANSFERÊNCIA.....	26
2.2.1. <i>FT considerando a RSE e a resistência de carga</i>	27
2.2.2. <i>FT considerando apenas a resistência de carga</i>	29
2.2.3. <i>Transformação para o plano discreto “z”</i>	30
2.3. MODELO DE SIMULAÇÃO POR EQUAÇÕES DE ESTADO.....	31
2.4. PROJETO UTILIZANDO CONTROLE CLÁSSICO.....	34
2.4.1. <i>Controle de corrente</i>	37
2.4.2. <i>Controle da tensão de saída</i>	40
2.4.3. <i>Feed-Forward</i>	41
2.4.4. <i>Diagrama do controle clássico para o simulink</i>	41
2.5. PROJETO UTILIZANDO CONTROLE POR ERRO COMPLEMENTAR.....	42
2.5.1. <i>Controle da corrente de entrada</i>	42
2.5.2. <i>Controle da tensão do barramento CC</i>	46
2.5.3. <i>Malha Feed-Forward</i>	47
2.5.4. <i>Diagrama do controle por erro complementar para o simulink</i>	48
2.6. PROJETO UTILIZANDO TÉCNICA DE AUTOCONTROLE DE CORRENTE.....	48
2.6.1. <i>Controle da corrente de entrada</i>	48
2.6.2. <i>Controle da tensão do barramento CC</i>	57
2.6.3. <i>Diagrama do autocontrole para o simulink</i>	60
2.7. COMPARAÇÃO DOS CONTROLES PROPOSTOS.....	61
2.7.1. <i>Análise de frequência</i>	61
2.7.2. <i>Resultados de simulação para malha de corrente</i>	63
2.7.3. <i>Resultados de simulação para as malhas de tensão</i>	67
2.7.4. <i>Relação entre tensão de entrada e corrente de entrada</i>	72
2.7.5. <i>Relação entre tensão na carga e corrente de entrada</i>	74
2.7.6. <i>Resultados de simulação para transitório de carga</i>	76
2.7.7. <i>Resultados de simulação para transitório de tensão de entrada</i>	81
2.7.8. <i>Análise Harmônica da corrente de entrada</i>	86
2.7.9. <i>Análise do autocontrole para variações no compensador de tensão</i>	88
2.8. CONCLUSÃO.....	91
CAPÍTULO III – PROCESSADOR DIGITAL DE SINAIS.....	93
3.1. INTRODUÇÃO.....	93
3.2. APLICAÇÃO ESPECÍFICA – LINHA 2000.....	95
3.3. TMS320F2812.....	96

3.3.1. Núcleo.....	96
3.3.2. Gerador de eventos.....	98
3.3.3. Conversor AD.....	100
3.4. AMBIENTE DE PROGRAMAÇÃO.....	104
3.5. CÓDIGO.....	105
3.5.1. Rotina de configuração.....	107
3.5.2. Rotina de acionamento do relé de partida.....	111
3.5.3. Rotina de controle.....	112
3.6. CONCLUSÃO DO CAPÍTULO.....	120
CAPÍTULO IV – RESULTADOS EXPERIMENTAIS.....	121
4.1. INTRODUÇÃO.....	121
4.2. OPERAÇÃO COMO RETIFICADOR.....	121
4.2.1. Tensão mínima de entrada.....	121
4.2.2. Tensão de entrada nominal.....	123
4.2.3. Tensão de entrada máxima.....	124
4.3. OPERAÇÃO COM MALHA DE CORRENTE DE ENTRADA.....	125
4.3.1. Tensão de entrada mínima.....	125
4.3.2. Tensão de entrada máxima.....	126
4.4. OPERAÇÃO COM CONTROLE DE CORRENTE DE ENTRADA E TENSÃO NA CARGA.....	127
4.4.1. Tensão de entrada mínima.....	127
4.4.2. Tensão de entrada nominal.....	129
4.4.3. Tensão de entrada máxima.....	130
4.5. DETALHE DA CORRENTE NO INDUTOR.....	131
4.6. ANÁLISE DE TRANSITÓRIOS.....	131
4.6.1. Variação de carga.....	131
4.6.2. Transitório de partida.....	133
4.7. VARIAÇÃO DA TENSÃO DE ENTRADA.....	134
4.8. ANÁLISE HARMÔNICA DOS SINAIS DE CORRENTE E TENSÃO DE ENTRADA.....	134
4.8.1. Tensão de entrada mínima.....	135
4.8.2. Tensão de entrada nominal.....	137
4.8.3. Tensão de entrada máxima.....	139
4.9. CONCLUSÃO DO CAPÍTULO.....	141
CONCLUSÃO GERAL.....	142
REFERÊNCIAS BIBLIOGRÁFICAS.....	144

Simbologia.

Acrônimos e abreviaturas.

UR	-	Unidade retificadora.
PFC	-	Correção do fator de potência (<i>Power Factor Correction</i>).
CA-CC	-	Estágio de conversão de corrente alternada para corrente contínua.
CC-CC	-	Estágio de conversão de corrente contínua para corrente contínua.
AC-DC	-	Mesmo que CA-CC.
PWM	-	Modulação por largura de pulso (<i>Pulse Width Modulation</i>).
AD	-	Analogico/Digital (<i>Analog/Digital</i>).
DSP	-	Processador digital de sinais (<i>Digital Signal Processor</i>).
I/O	-	Entrada/Saída (<i>Input/Output</i>).
CPU	-	Unidade de processamento central (<i>Central Processing Unit</i>).
RISC	-	Número reduzido de instruções (<i>Reduced Instruction Set Computing</i>).
EPROM	-	Memória apenas leitura programável e apagável (<i>Erasable Programmable Read Only Memory</i>).
EEPROM	-	Memória apenas leitura programável e apagável eletricamente (<i>Electrical Erasable Programmable Read Only Memory</i>).
PIE	-	Habilitador de interrupção de periféricos (<i>Peripheral Interrupt Enable</i>).
EV	-	Gerenciador de Eventos (<i>Event Manager</i>).
MUX	-	Multiplexador.
WFM	-	Formato de arquivo do <i>software Wavestar</i> .
PLL	-	Grampeador de fase (<i>Phase Lock Loop</i>).
FT	-	Função de Transferência.
FFT	-	Transformada rápida de fourrier (<i>Fast Fourier Transform</i>).

Subíndices.

o, out	-	Saída (<i>Output</i>)
i, in	-	Entrada (<i>Input</i>)
Lin	-	Sinais da Indutância de entrada (indutor boost).

S	-	Sinais do interruptor comandado (MOSFET).
Db	-	Sinais do diodo <i>boost</i> .
g	-	Sinais do gatilho do interruptor comandado (MOSFET).
boost	-	Sinais relativos ao conversor boost.
max	-	Valor máximo.
min	-	Valor mínimo.
ef	-	Valor eficaz.
med	-	Valor médio.
pico, pic	-	Valor de pico.
nom	-	Valor nominal.
HEX	-	Valor em base hexadecimal.
off	-	Sinal relativo à desligamento.
r	-	Sinal da rede elétrica.
a	-	Interruptor aberto.
c	-	Interruptor conduzindo.
s	-	Comutação (<i>Switching</i>).
rise	-	Referente à subida.
fall	-	Referente à descida.

Símbolos usados em expressões matemáticas.

E_{in}	-	Energia de entrada.
E_o	-	Energia de saída.
V_{in}	-	Tensão de entrada.
V_o ou V_{out}	-	Tensão de saída.
V_{Lin}	-	Tensão sobre a indutância de entrada.
V_{Sb}	-	Tensão sobre o interruptor <i>boost</i> .
V_{Db}	-	Tensão sobre o diodo <i>boost</i> .
V_{Co}	-	Tensão sobre o capacitor de saída.
V_{RSE}	-	Tensão sobre a resistência série equivalente.
V_d	-	Queda de tensão dos diodos.
V_{ref}	-	Referência da tensão de saída.
V_t	-	Pico de tensão da triangular de comando.
I_{in}	-	Corrente de entrada.
I_{Lin}	-	Corrente no indutor de entrada.

I_o	-	Corrente de carga.
I_{Co}	-	Corrente no capacitor de saída.
I_{Sb}	-	Corrente no interruptor de potência.
I_{Ls}	-	Corrente no indutor snubber.
I_{ref}	-	Referência da corrente de entrada.
P_o	-	Potência na saída.
P_{in}	-	Potência na entrada.
P_{DR}	-	Perda nos diodos retificadores.
P_{Db}	-	Perda no diodo <i>boost</i> .
P_{Sb}	-	Perda no interruptor <i>boost</i> .
P_{RSH}	-	Perda nos resistores <i>shunt</i> .
R_o	-	Resistência de carga.
R_{Sb}	-	Resistência de condução do interruptor <i>boost</i> .
R_{se}	-	Resistência série equivalente do capacitor de saída.
R_{SH}	-	Resistência shunt.
L_{in} ou L_b	-	Indutância do indutor de entrada do conversor <i>boost</i> .
L_s	-	Indutância do indutor <i>snubber</i> .
C_o	-	Capacitância do capacitor de saída do conversor <i>boost</i> .
C_s	-	Capacitância do capacitor <i>snubber</i> .
D	-	Razão cíclica.
D_{min}	-	Razão cíclica mínima.
η	-	Rendimento.
Δ	-	Profundidade de penetração de corrente.
A	-	Área.
J	-	Densidade de corrente.
G_{Vo}	-	Ganho do divisor resistivo da tensão de carga.
G_{Vin}	-	Ganho do divisor resistivo da tensão de entrada.
G_{in}	-	Ganho do resistor <i>shunt</i> .
tc	-	Tempo de condução.
ta	-	Tempo do interruptor aberto.
T_s	-	Período de amostragem.
T	-	Variável período.
U	-	Sinal de comando.
e	-	Sinal de erro.
K_{Vin}	-	Ganho de compensação da tensão de entrada.

K_{Vo}	-	Ganho de compensação da tensão de carga.
K_{Iin}	-	Ganho de compensação da corrente de entrada.
K_I	-	Ganho proporcional do controle da corrente de entrada.
$K_{filtroAA}$	-	Ganho do filtro <i>anti-aliasing</i> de corrente.
α	-	Ângulo de defasagem entre V_{in} e I_{in} .
f_{Sboost}	-	Frequência de comutação do interruptor <i>boost</i> .
f_{corte}	-	Frequência de corte.
ω_r	-	Frequência de ressonância (<i>rad/s</i>).
K_1	-	Ganho proporcional do controle da tensão de carga.
K_2	-	Ganho integral do controle da tensão de carga.
u_{vo}	-	Sinal de saída do compensador de tensão de carga.
u_{in}	-	Sinal de saída do compensador de corrente de entrada.

Símbolo de unidades e grandezas físicas.

V	-	Volt.
A	-	Ampère.
Ω	-	Ohm.
F	-	Faraday.
H	-	Henry.
Hz	-	Hertz.
W	-	Watt.
VA	-	Volt-Ampère.
°	-	Graus angulares.
°C	-	Graus Celcius.
mm	-	Milímetros.
cm	-	Centímetros.
m	-	Metros.
T	-	Tesla
s	-	Segundos.

Símbolos utilizados em circuitos eletrônicos.

Fx	-	Fusíveis.
RSHx	-	Resistores shunt.
RELEx	-	Relés.
RETx	-	Pontes retificadoras.
NTCx	-	Resistores térmicos.
Cx	-	Capacitores.
Rx	-	Resistores.
Lx	-	Indutores.
Dx	-	Diodos.
Qx	-	Transistores.
Uxy	-	Circuitos integrados (x – numeração, y – porta).
Px	-	Potenciômetros.
Mx	-	Transistores MOSFET.

Introdução Geral.

A complexidade dos sistemas de telecomunicações exige confiabilidade no seu funcionamento, inclusive no que diz respeito ao fornecimento contínuo dos serviços, buscando a satisfação dos clientes. Para manter um sistema ligado durante uma falta do fornecimento de energia elétrica, utilizam-se grandes bancos de baterias que devem fornecer energia durante um período considerável de falta de energia na rede. Com o sistema em funcionamento, devem ser carregadas estas baterias. Geralmente utilizam-se várias fontes de baixa corrente em paralelo, onde deve ser possível a retirada e a colocação *online* (durante o funcionamento), bem como fazer um compartilhamento da corrente da carga.

Para tal equipamento, existem normas e maneiras adequadas de projeto, com ênfase na economia de energia (com o fator de potência apropriado) e garantindo a vida útil das baterias (carregando-as com corrente constante ou tensão constante). Estes fundamentos são constantemente estudados e em alguns estudos, como os apresentados em [5] e [13], aprimora-se e elimina-se algumas dúvidas quanto à implementação desse tipo de UR monofásica (Unidade Retificadora). Estes estudos serão à base desta dissertação, no que diz respeito à fonte de telecomunicação.

Atualmente é imprescindível a utilização de automação nas fontes, buscando a facilidade na utilização e manutenção, bem como a supervisão e controle à distância. No que diz respeito à eletrônica digital e micro processamento, o mercado vem evoluindo rapidamente, levando a uma necessidade de adaptação dos equipamentos eletrônicos de quase todos os ramos da engenharia elétrica. Em um projeto tradicional de uma UR, envolvendo dois estágios de controle mais a supervisão e comunicação, necessita-se de mais de um processador para uma única UR. Para este projeto busca-se minimizar os custos, utilizando apenas um processador digital de alto desempenho para todas as tarefas de controle e supervisão.

No primeiro capítulo apresenta-se a teoria fundamental do conversor *boost*, bem como o seu projeto, incluindo esforços nos componentes e rendimento esperado.

No segundo capítulo está o fundamento da dissertação. Foca-se o esforço em desenvolver uma teoria de controle original, para correção de fator de potência (PFC – *power factor correction*), o qual minimiza o processamento para o estágio CA-CC (corrente alternada - corrente contínua). A teoria é fundamentada no conversor tradicionalmente utilizado neste estágio, o conversor CA-CC *boost* monofásico, mas pode ser aplicada também a qualquer outro conversor,

incluindo o trifásico. A teoria é comparada com outros métodos encontrados na literatura, que são tradicionalmente utilizados no mercado, além da análise de variação de parâmetros fundamentais dos outros métodos.

No terceiro capítulo busca-se situar a implementação digital que envolve o controle e a supervisão. Inclui-se a comparação de vários processadores encontrados no mercado, buscando a utilização do mais apropriado para a implementação completa da fonte, apesar de a dissertação apresentar somente o controle do primeiro estágio. A implementação de um segundo estágio pode ser encontrada em [14]. Apresentam-se todas as características do processador adotado, incluindo todos os periféricos e as teorias de processamento matemático utilizados em processadores de ponto fixo. A implementação do programa é mostrada por diagrama de blocos, incluindo todos os passos e permitindo a transcrição para qualquer outro processador ou linguagem de programação.

O quarto capítulo vem apresentar as principais formas de onda da fonte obtidas com a elaboração de um protótipo, buscando a comprovação da eficácia do método de controle proposto e da utilização de sistemas micro processados. Não será feita nenhuma referência quanto à implementação prática envolvida.

1. Capítulo I – Estrutura e projeto de potência.

1.1. Introdução.

Neste capítulo apresenta-se o projeto de um conversor CA-CC, utilizada para atender os pré-requisitos de uma fonte para telecomunicações com correção do fator de potência. Estas fontes são utilizadas no mercado de telecomunicações em bancos de baterias designados à alimentação dos sistemas de comunicação. Algumas recomendações de normas serão adotadas como especificações de projeto, visando uma fácil adaptação do material para o mercado de fontes.

Analisa-se primeiramente a teoria do conversor *boost*, suas etapas de funcionamento e as principais equações e formas de onda, que serão posteriormente utilizadas para o projeto e para obtenção de modelos em frequência para simulação.

Será apresentado também, em uma segunda etapa, todos os cálculos e desenvolvimentos dos componentes de potência da fonte, incluindo a estimativa de perdas nos semicondutores e em alguns componentes passivos considerados críticos.

1.2. Especificações de projeto e norma técnica.

Segundo a norma TELEBRAS 240-510-723 [15] de 01 de dezembro de 1997, existem características elétricas básicas a serem atendidas para uma UR ser aplicável em sistemas de telecomunicações. Abaixo estão listadas algumas dessas características.

- Tensão de entrada de 220V ou 127V alternada (valores nominais), com uma variação de 15% mantendo suas características.
- Não deve se danificar com uma tensão de entrada com valores 30% abaixo da nominal e 20% acima da nominal com funcionamento de 1 hora.
- Para URs de tensão universal as variações permitidas são de 107,95V até 253V.
- Frequência de 60Hz.
- Quanto à interferência eletromagnética conduzida, a UR não deve exceder os valores entre 79 e 66 micro volts para frequências de 150 a 500kHz e de 73 a 60 micro volts para

freqüências entre 500kHz e 30Mhz. Quanto à irradiada, deve se limitar a 40 micro volts por metro na faixa de freqüência de 30 a 230 MHz e 47 micro volts por metro para freqüência de 230 à 1000 MHz.

- A distorção harmônica total da corrente não deve exceder os 15% para uma distorção da tensão da rede de 2% e impedância da rede máxima de 2%.
- Fator de potência maior que 0,92 para UR em condição de carga ou com a corrente de saída variando de 50% a 100%.
- Rendimento mínimo de 85%.
- Tensão de saída nominal de 48V.
- Corrente de saída nominal desejável de 5A, 10A, 15A, 25A, 50A, 75A, 100A, 150A, 200A e 300A. Para o modo limitação de corrente deve ser garantido um ajuste de 70% a 100% da corrente nominal de saída.
- Corrente de *in-rush* de 5 vezes a corrente nominal, sendo desejável somente 2 vezes.

Com essas especificações é possível fazer as escolhas apropriadas para projeto da fonte. Mais detalhes sobre as normas nacionais e internacionais como a IEC 950 e IEC 61000-3-2 podem ser encontrados em [5].

A UR deve então possuir dois estágios de conversão de energia, um estágio elevador de tensão para correção de fator de potência (AC-DC) e outro estágio abaixador de tensão controlando a corrente e a tensão nas baterias. Todo o sistema de supervisão e controle dos estágios de potência será feito por processamento digital de sinais. A figura 1.1 mostra o esquemático da UR.

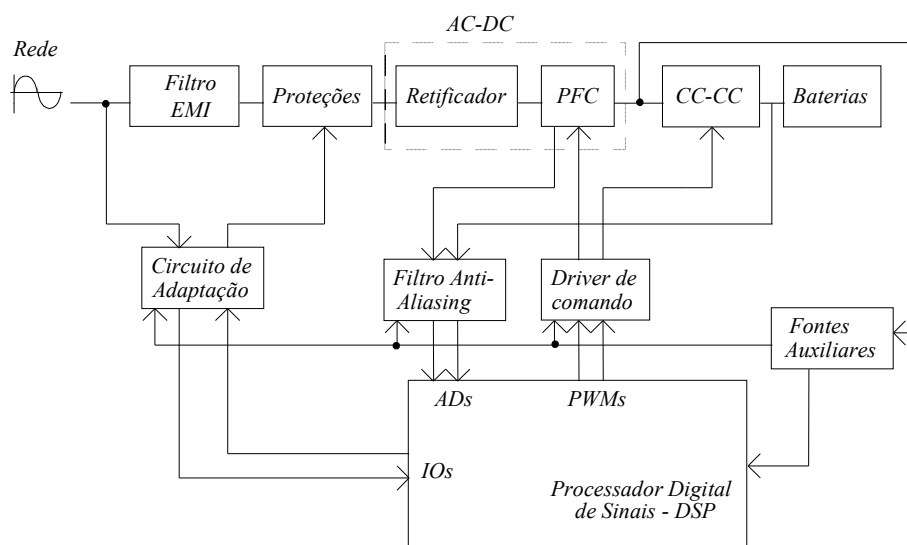


Figura 1.1 - Esquemático completo de uma UR.

Para o estágio de correção de fator de potência será utilizado o conversor *boost* operando em condução contínua com frequência constante. Este estágio tem a finalidade de impor uma corrente senoidal em fase com a tensão da rede, vista pelos terminais da mesma. Serão analisadas algumas propostas de controle, responsáveis pela imposição desta corrente.

A alta tensão na saída deste conversor tende a reduzir as perdas no estágio CC-CC seguinte. O controle de corrente e tensão será feito digitalmente. Para este estágio projeta-se um *snubber* para se obter uma elevação de rendimento considerável para o projeto.

Opta-se então pela implementação do estágio CA-CC para uma UR de 10A com barramento CC de 400V. A tensão de entrada nominal adotada será de 220V com variação de $\pm 15\%$. A frequência de operação será de 90kHz. Na figura 1.2 apresenta-se a estrutura do conversor *boost* com retificador.

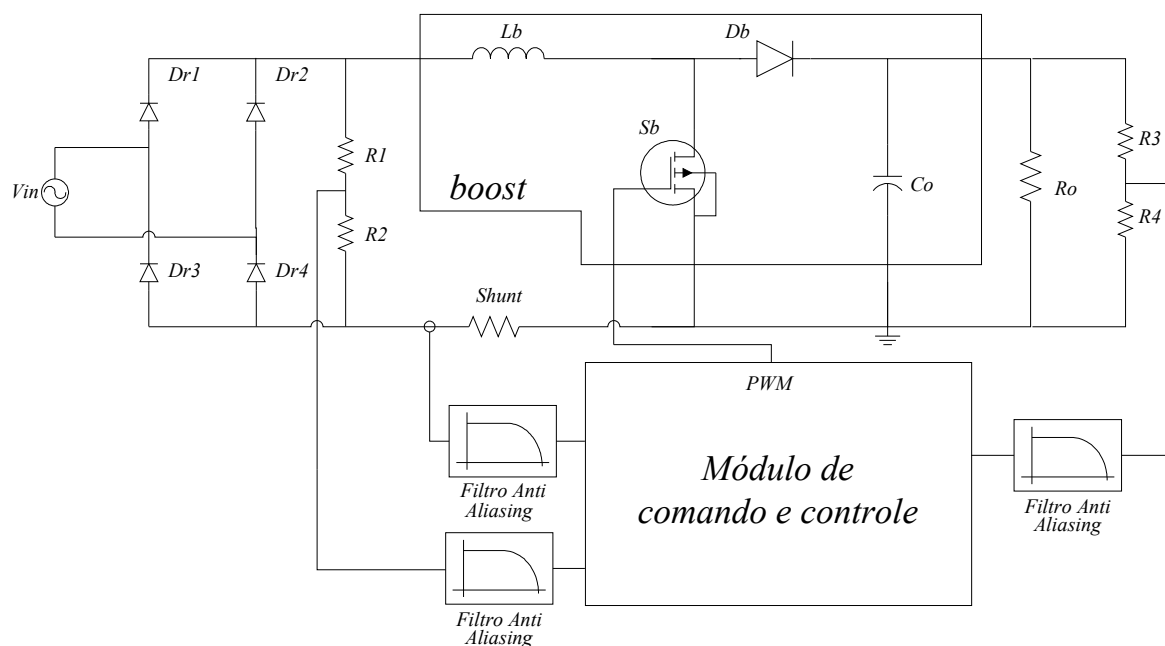


Figura 1.2 - Estrutura do conversor CA-CC boost monofásico com retificador.

1.3. Fundamentos do conversor *boost*.

O *boost* é um conversor não isolado, que é projetado para uma tensão média na saída maior ou igual a tensão de pico da entrada, a partir de uma modulação de alta frequência. A modulação PWM é feita através de dois interruptores, um diodo (não comandado) e um MOSFET (comandado). O indutor é o componente armazenador de energia. Em série com a fonte de tensão

de entrada, o indutor pode ser analisado como uma fonte de corrente. O capacitor na saída é utilizado para filtrar a tensão modulada pelo interruptor sobre a carga, caracterizando uma fonte de tensão na saída. Esta característica de fonte de corrente na entrada e de tensão na saída, bem como a disposição do interruptor comandado, caracteriza o conversor como elevador de tensão.

A princípio, o conversor é utilizado para tensão de entrada contínua, fornecendo na saída uma tensão também contínua devido ao capacitor de filtragem. Com um controle adequado da modulação no interruptor é possível utilizar uma entrada senoidal retificada e obter uma corrente senoidal, caracterizando um sistema com fator de potência unitário. A correção de fator de potência é característica de conversores que possuem a entrada em corrente.

A figura 1.3 mostra as duas etapas de funcionamento do conversor em condução contínua.

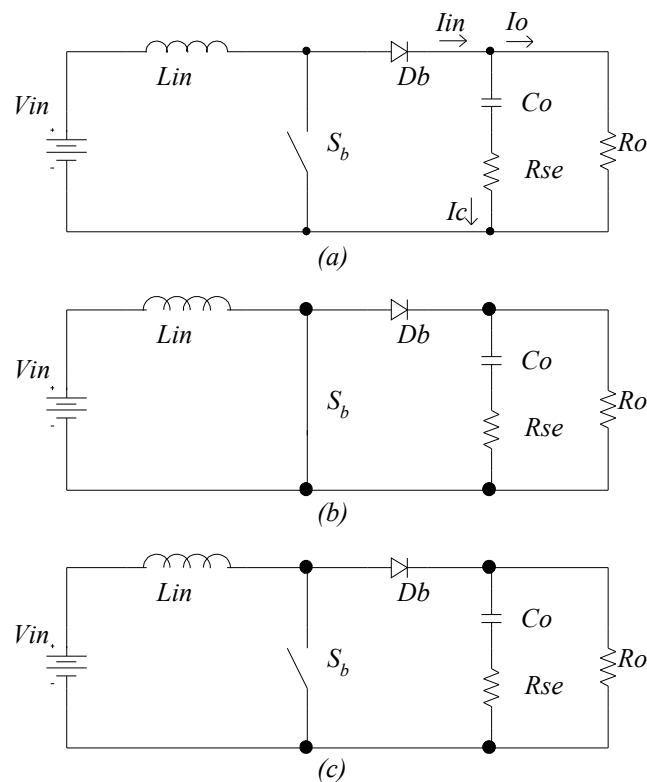


Figura 1.3 - Etapas de funcionamento do conversor boost.

Na condução contínua, a corrente no indutor não se anula até o próximo período de comutação, começando com um valor inicial não nulo na entrada em condução do interruptor, onde o indutor se carrega. Na figura 1.4 observa-se as principais formas de onda do conversor, onde V_g é a tensão de comando do interruptor, ou seja, com V_g em nível alto o interruptor tem tensão nula e conduz corrente.

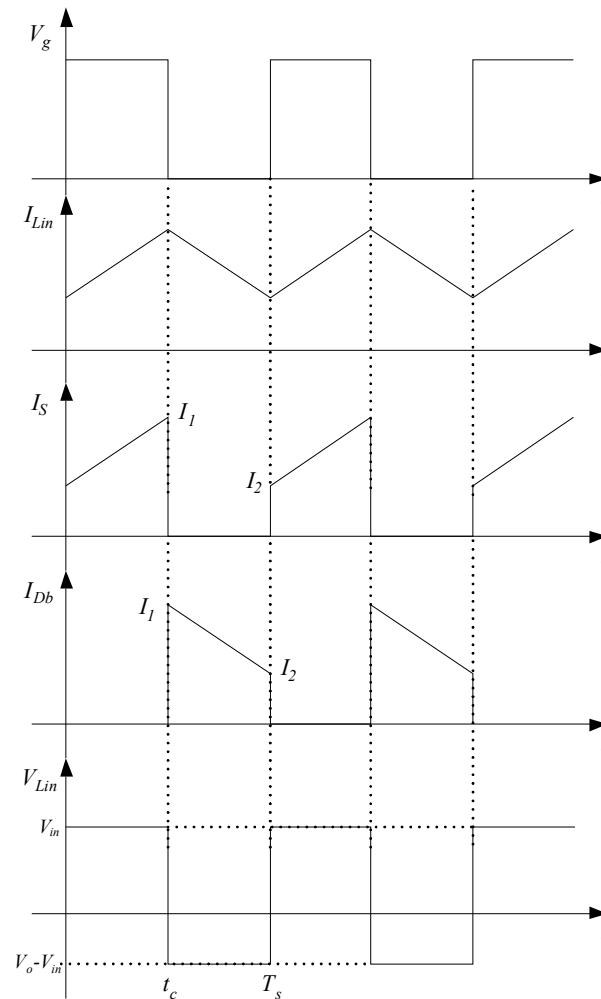


Figura 1.4 - Principais formas de onda do conversor boost.

A partir do balanço de energia do conversor em um período de comutação, tem-se a equação 1.1, onde se considera que não existem perdas no circuito. A energia é equivalente à potência (corrente vezes tensão) no tempo, sendo T_s o período de comutação e t_c o intervalo de tempo de condução do interruptor. Os termos entre $\langle \rangle$ representam o valor médio no período de comutação.

$$E_{in} = E_o \rightarrow \langle V_{in} \rangle \langle I_m \rangle T_s = \langle V_o \rangle \langle I_o \rangle (T_s - t_c) \quad (1.1)$$

A equação 1.2 mostra a relação entre a tensão de entrada e a tensão de saída em função da razão cíclica D . A razão cíclica por sua vez, é a razão entre o tempo de condução (t_c) do interruptor pelo período de comutação (T_s) (equação 1.3) quando o boost é modelado por uma fonte de tensão na saída.

$$D = \frac{t_c}{T_s} \quad (1.2)$$

$$\frac{V_o}{V_{in}} = \frac{1}{1-D} \quad (1.3)$$

Sendo o tempo de condução igual ao período de comutação, tem-se a razão cíclica máxima igual a 1 ou 100%. Sendo então a razão cíclica sempre menor que 1, tem-se que a tensão de saída é maior que a tensão de entrada.

Fazendo-se a análise do circuito na etapa o qual o interruptor conduz e o diodo *boost* se encontra bloqueado (figura 1.3.(a)), nota-se que a tensão média sobre o indutor neste intervalo é equivalente à tensão de entrada, como é mostrado na equação 1.4. Nesta etapa o indutor é carregado. A corrente média no capacitor é a mesma corrente média sobre a carga, sendo a única fonte de energia para a carga, como mostra a equação 1.5.

$$\langle V_{Lin}(t) \rangle_{tc} = V_{in} \quad (1.4)$$

$$\langle I_{Co}(t) \rangle_{tc} = \frac{-\langle V_o(t) \rangle}{R_o} \quad (1.5)$$

Para a etapa de condução do diodo *boost* (figura 1.3.(c)) a tensão média sobre o indutor passa a ser a diferença entre as tensões médias de saída e de entrada (equação 1.6). Nesta etapa o indutor é descarregado, fornecendo, juntamente com o capacitor de saída, a energia à carga. A corrente média no capacitor é a diferença entre a corrente média de entrada (Indutor) e a corrente média de carga (equação 1.7).

$$\langle V_{Lin}(t) \rangle_{ta} = V_{in} - \langle V_o(t) \rangle \quad (1.6)$$

$$\langle I_{Co}(t) \rangle_{ta} = \langle I_{in}(t) \rangle - \frac{\langle V_o(t) \rangle}{R_o} \quad (1.7)$$

Com estas equações é possível projetar os componentes do sistema, como será apresentado nos próximos itens deste capítulo.

1.4. Projeto das proteções de partida.

A proteção de partida é composta por fusíveis para proteção de corrente em regime, e resistores in-rush com acionamento digital do relé, para limitação da corrente durante o transitório de partida. A estrutura é mostrada na figura 1.5.

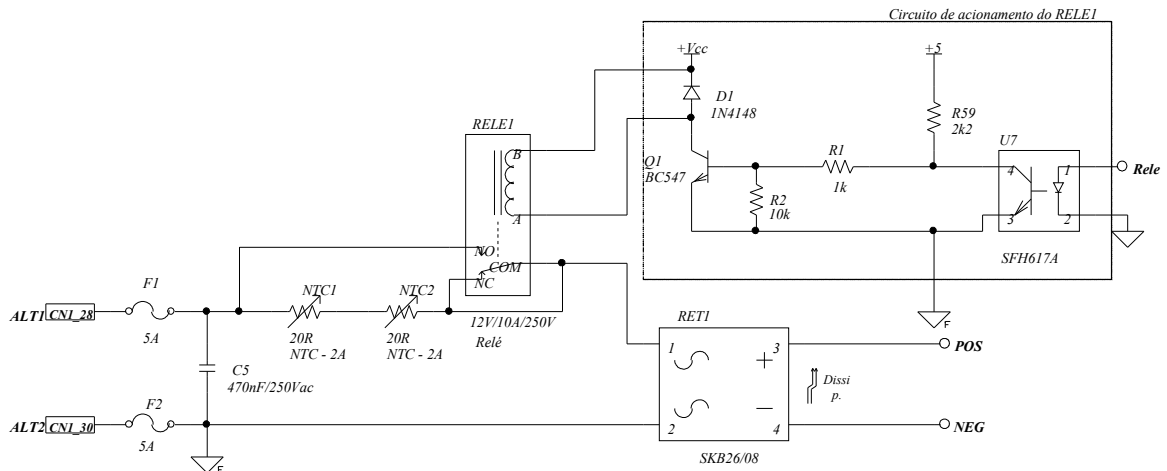


Figura 1.5 - Esquema elétrico do circuito de partida da UR.

O transistor ($Q1$), comandado pelo processador digital, quando conduzindo coloca o relé ($RELE1$) em condução, retirando os resistores $NTC1$ e $NTC2$ do circuito. Os conectores CNI_28 e CNI_30 devem ser ligados na rede de alimentação.

1.4.1. Dimensionamento dos fusíveis F1 e F2.

A princípio calcula-se a corrente eficaz máxima de entrada (equação 1.8). Com esse valor calcula-se a corrente média de entrada necessária para especificar o fusível (equação 1.9).

$$I_{in_max_ef} = \frac{P_o}{\eta \cdot V_{in_min}} = \frac{600}{0,95 \times 220 \times 0,85} = 3,38 A \quad (1.8)$$

$$I_{in_med} = 0,45 \times I_{in_max_ef} = 1,52 A \quad (1.9)$$

Utilizam-se então dois fusíveis ($F1$ e $F2$) de 5A.

1.4.2. Resistor in-rush e relé.

A corrente de *in-rush* pode ser calculada a partir da corrente de pico máxima de entrada (equação 1.10) como mostra a equação 1.11.

$$I_{in_max_pico} = \sqrt{2} \times I_{in_max_ef} = 4,78 A \quad (1.10)$$

$$I_{in-rush} = 2 I_{in_max_pico} = 9,56 A \quad (1.11)$$

Calcula-se então a resistência in-rush necessária.

$$R_{in-rush} = \frac{V_{in_{max_pic}}}{I_{in-rush}} = \frac{\sqrt{2} \times 1,15 \times 220}{9,56} = 37,4\Omega \quad (1.12)$$

Utilizam-se dois resistores *NTC* (*NTC1* e *NTC2*) de 20Ω a frio (modelo *IOSP020*) de $2A$. O relé deve suportar a corrente máxima de entrada e a tensão eficaz de entrada. Utiliza-se então um relé (*RELE1*) de $12V/10A/250Vac$.

1.5. Projeto do estágio PFC.

As filosofias de controle do conversor *boost* PFC não alteram o projeto e dimensionamento do conversor. Projeta-se o conversor da mesma forma que o *boost* CC-CC. O circuito a ser implementado é apresentado na figura 1.6.

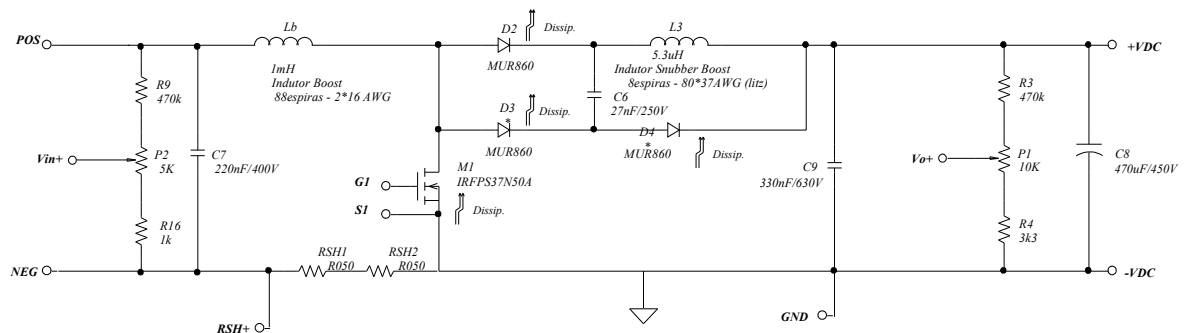


Figura 1.6 - Estrutura do conversor boost.

1.5.1. Especificação do estágio PFC.

Para projeto, necessita-se especificar ondulação de tensão de saída (baixa frequência) e ondulação da corrente (em alta frequência) através do indutor de entrada. Deve-se também estimar o rendimento com o objetivo de se obter a potência nominal na saída. Na tabela 1.1 se encontram as especificações necessárias para o projeto.

Tabela 1.1 - Especificações de projeto.

Ondulação da corrente de entrada (ΔI_{in})	1A
Ondulação da tensão na carga (ΔV_{out})	$\pm 1\%$
Frequência de comutação ($f_{s_{boost}}$)	90kHz
Tensão de saída (V_{out})	400V
Rendimento mínimo estimado (η_{boost})	95%
Potência de saída (P_o)	600W
Tensão de entrada nominal ($V_{in_{ef}}$)	220V
Variação da tensão de entrada (ΔV_{in})	$\pm 15\%$

Pode-se prever o valor de razão cíclica mínima de operação do conversor a partir da equação do ganho estático, como mostra a relação 1.13. A razão cíclica mínima ocorre no pico da tensão de entrada como é mostrado no capítulo 2.

$$D_{min} = \frac{V_{out} - \sqrt{2} V_{in_{ef}}}{V_{out}} = 0,225 \quad (1.13)$$

1.5.2. Especificações da ponte retificadora (RET1).

Com a corrente média nos diodos calculada na equação 1.9 e com a tensão máxima de entrada de 15% acima da nominal utiliza-se a ponte retificadora (RET1) do fabricante *Semikron*, SKB 26/08, para 800V de tensão reversa e 18A de corrente média (75°C).

1.5.3. Projeto do indutor boost (Lb).

Obtém-se a partir do valor da ondulação de corrente especificada na tabela 1.1 a indutância necessária com a equação 1.14.

$$L_b = 0,32 \frac{V_{in_{nom_pic}}}{\Delta I_{in} \cdot f_{s_{boost}}} = 1mH \quad (1.14)$$

Para confecção do indutor *boost* optou-se por utilizar núcleo toroidal. Adotou-se então a metodologia para dimensionamento proposta pelo fabricante de núcleos de ferrite *MAGNETICS*.

A princípio calcula-se a corrente média máxima sobre o indutor *boost* considerando que a corrente possui formato senoidal retificada (equação 1.15).

$$I_{L_b_DCmax} = 0,9 \times I_{in_{max_ef}} = 3,04A \quad (1.15)$$

Especificam-se os parâmetros para dimensionamento do núcleo e dos condutores.

Densidade de corrente máxima adotada: $J_{Lb_max} = 500A/cm^2$.

Densidade de fluxo magnético máximo: $B_{Lb_max} = 0,3T$.

Fator de ocupação do enrolamento: $k_{wLb} = 70\%$.

Calcula-se o produto da área da janela (A_w) com a área magnética (A_e) do núcleo utilizando as equações 1.10 e 1.15.

$$A_e A_{wLb_calc} = \frac{(L_b \cdot I_{in_max_pico} \cdot I_{in_nom_ef})}{k_{wLb} \cdot B_{Lb_max} \cdot J_{Lb_max}} = 1,306cm^4 \quad (1.16)$$

O núcleo apropriado para o produto de áreas obtido na equação 1.16 é o *MAGNETICS – Kool-μ_μ 196Z-77083-A7*. As especificações do fabricante do núcleo são mostradas abaixo.

Indutância por espira: $L_{espira} = 81mH$.

Comprimento efetivo do núcleo: $l_{eLb} = 9,84cm$.

Área magnética do núcleo: $A_{eLb} = 1,072cm^2$.

Área da janela do núcleo: $A_{wLb} = 4,27cm^2$.

Produto das áreas: $A_e A_{wLb} = 4,577cm^4$.

Calcula-se o número de espiras pela equação 1.17.

$$n_{boost} = \sqrt{L_b \frac{10^6}{L_{espira}}} = 112espiras \quad (1.17)$$

A partir da relação de corrente eficaz máxima e da densidade de corrente calcula-se a área do condutor (equação 1.18) e escolhe-se o fio apropriado.

$$S_{Lb} = \frac{I_{ef_max}}{J_{Lb_max}} = 8,014 \times 10^{-3} cm^2 \quad (1.18)$$

Utiliza-se então um condutor 16 AWG com seção transversal de $0,013088cm^2$.

1.5.4. Dimensionamento do capacitor de saída (C8).

De forma análoga ao indutor, a capacitância de saída é calculada a partir da ondulação de tensão máxima desejada na carga em relação à frequência da ondulação (equação 1.19). Neste caso a frequência de ondulação predominante é a de 120Hz proveniente da alimentação senoidal. É importante lembrar que devido à malha fechada esta ondulação interfere na forma de onda da corrente, aumentando a taxa de distorção harmônica na fonte.

$$C_8 = \frac{P_o}{4\pi \cdot f_{rede} \cdot V_{out} \cdot \Delta V_{out}} = 248,68 \mu F \quad (1.19)$$

A tensão máxima de saída é calculada na equação 1.20.

$$V_{out_max} = V_{out} (1 + \Delta V_{out}) = 404V \quad (1.20)$$

Com esses dados escolheu-se o capacitor C_8 do fabricante *SIEMENS* – B43503-A5337 de 470 μF /450V com resistência série equivalente de 200m Ω .

1.5.5. Dimensionamento do interruptor de potência (M1).

Sendo a corrente de pico máxima no interruptor igual a corrente máxima de entrada (equação 1.21), calcula-se a corrente máxima eficaz que circula pelo interruptor na equação 1.22.

$$I_{Sb_max_pic} = I_{in_max_pic} = 4,78A \quad (1.21)$$

$$I_{Sb_ef_max} = \sqrt{I_{in_max_ef}^2 - \frac{3}{8} \left(\frac{V_{in_min_pic} I_{Sb_max_pic}}{V_{out}} \right)^2} = 2,77A \quad (1.22)$$

A tensão máxima sobre o interruptor é a tensão máxima de saída do *boost* (equação 1.23).

$$V_{Sb_max} = V_{out_max} = 404V \quad (1.23)$$

Considerando a frequência de comutação adotada, a potência do conversor e o custo, o interruptor mais apropriado para esta aplicação é o MOSFET. Adota-se o MOSFET do fabricante *International Rectifier* – *IRFPS37N50A* (M1). As especificações do interruptor são mostradas abaixo.

Tensão máxima: $V_{Sb_max} = 500V$.

Corrente média à 100°C: $I_{Sb_max} = 500A$.

Resistência de condução à 100°C: $R_{Sb_on} = 250m\Omega$.

Tempo de subida: $t_{Sb_rise} = 98ns$.

Tempo de descida: $t_{Sb_fall} = 98ns$.

1.5.6. Dimensionamento do diodo *boost* (D2).

Calcula-se a corrente média no diodo a partir da corrente média na carga (equação 1.24).

$$I_{Db_med} = \frac{P_o}{V_{out_min}} = 1,52 A \quad (1.24)$$

A tensão reversa máxima sobre o diodo é a tensão máxima de saída (404V). Com estes esforços adota-se o diodo rápido (*ultrafast*) MUR860 (D2). Suas especificações são mostradas abaixo.

Tensão reversa máxima: $V_{DB_max} = 600V$.

Corrente média máxima: $I_{DB_max} = 8A$.

Tempo de recuperação reversa: $t_{rr} = 50ns$.

Queda de tensão direta: $V_d = 0,8V$.

1.5.7. Projeto do snubber.

O *snubber* tem como função reduzir as perdas por comutação diminuindo a derivada de corrente sobre o interruptor no momento da entrada em condução. O tempo de recuperação reversa do diodo *boost* é responsável por este pico de corrente que é refletido também para o interruptor. A figura 1.7.(a) ilustra o problema. Com uma derivada de corrente menor a potência dissipada diminui (figura 1.7.(b)).

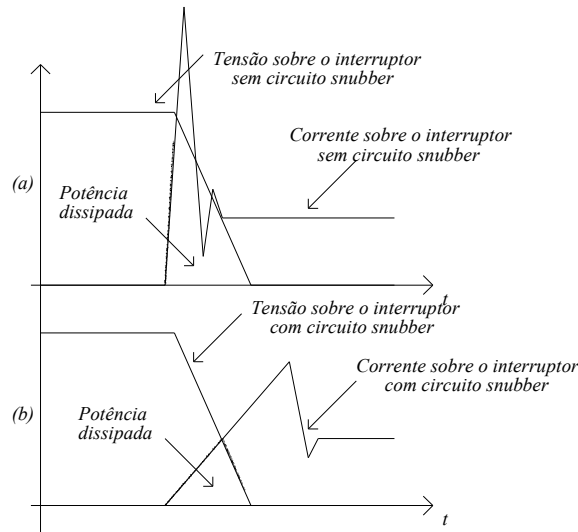


Figura 1.7 - Corrente e tensão sobre o interruptor sem (a) e com (b) snubber.

Conseqüentemente também se diminui o pico. Como a corrente sobre o indutor possui um formato senoidal, ajusta-se o *snubber* para a região de corrente máxima. Nota-se que para o pico de corrente máxima tem-se o máximo valor de razão cíclica mínima de um semi-período de rede (ver ítem 1.5.1 e o comportamento da razão cíclica no capítulo 2). A estrutura é mostrada na figura 1.8. Optou-se para a utilização de um *snubber* não dissipativo. Mais detalhes sobre o projeto e as etapas de funcionamento podem ser encontrados em [5] e [6].

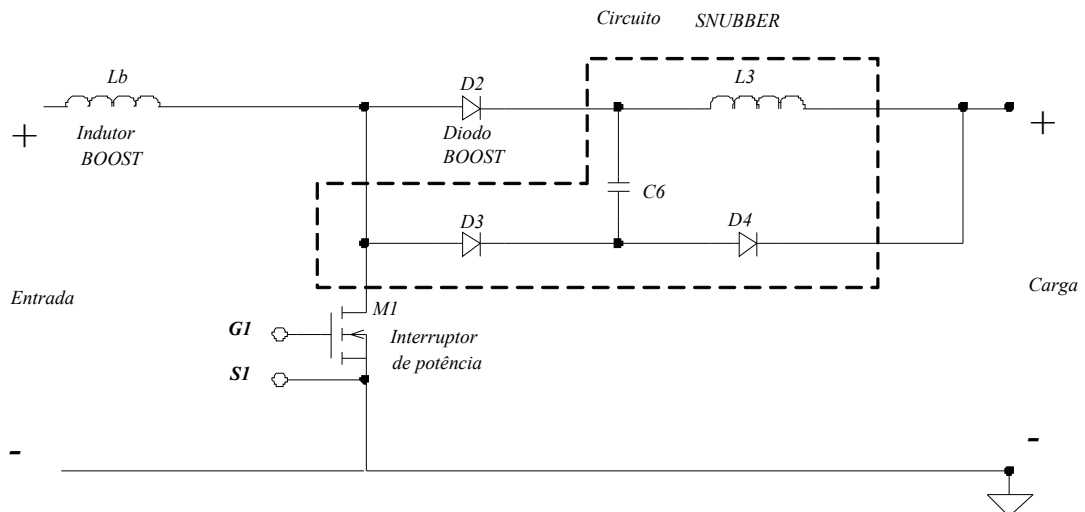


Figura 1.8 - Estrutura do snubber adotado.

a) Cálculo do snubber.

Devido a complexidade do equacionamento do circuito snubber, o seu funcionamento é ajustado em simulação, sendo o ajuste fino feito posteriormente durante a experimentação prática. Os valores do capacitor snubber e do indutor snubber são mostrados nas equações 1.25 e 1.26.

$$L_S = L_3 = 5,1\mu H \quad (1.25)$$

$$C_S = C_6 = 17nF \quad (1.26)$$

Utilizam-se diodos *ultrafast MUR860 (D3 e D4)*. Para ajuste em simulação existem algumas condições limites. O capacitor C_6 possui um limite superior dado pela carga necessária para a corrente sobre o indutor chegar ao mesmo valor da corrente de entrada. Quanto maior for L_3 menor será o pico de corrente de recuperação e maior o tempo necessário para transferência desta energia para o capacitor de saída. Para o conversor *BOOST PFC* existirão situações onde o *snubber* não entrará em funcionamento devido à forma senoidal da corrente sobre o indutor.

b) Simulação do snubber.

Simula-se o circuito *snubber* com o software *ORCAD 9.0*. A figura 1.9 mostra a corrente e a tensão sobre o interruptor *boost* com os parâmetros de circuito ajustados para o pico da tensão da rede.

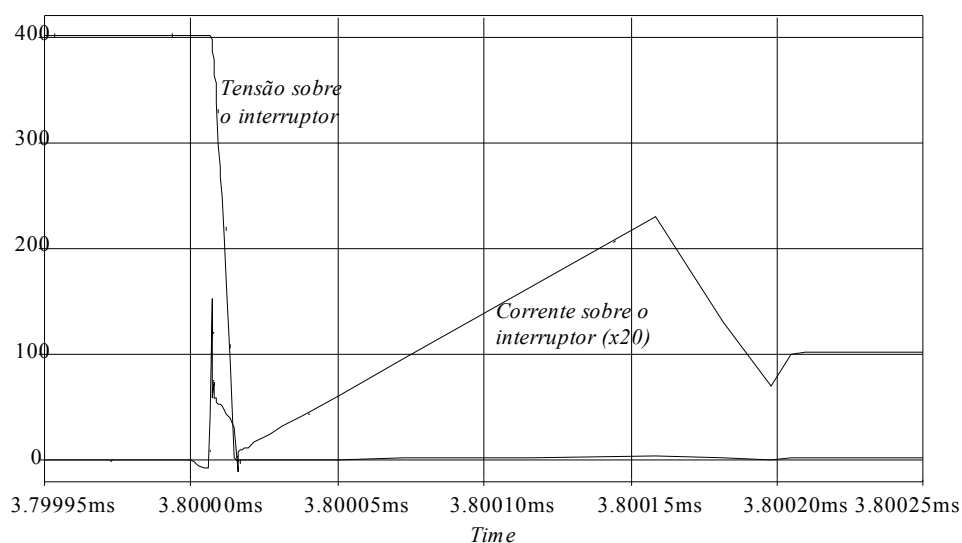


Figura 1.9 - Tensão e corrente sobre o indutor boost com parâmetros do snubber ajustados por simulação.

c) Projeto físico do indutor *snubber* (L₃).

Para escolha do núcleo apropriado busca-se calcular o produto das áreas $AeAw$. Abaixo, tem-se as especificações do indutor.

Densidade máxima de corrente: $J_{L3_max} = 400A/cm^2$.

Densidade de fluxo magnético máximo: $B_{L3_max} = 0,18T$.

Fator de ocupação do enrolamento: $kW_{L3} = 0,7$.

A corrente eficaz e de pico sobre o indutor *snubber* é obtida por simulação.

Corrente de pico sobre o indutor *snubber*: $I_{Ls_pico} \approx 10A$.

Corrente eficaz sobre o indutor *snubber*: $I_{Ls_ef} \approx 2,01A$.

Calcula-se então $AeAw$ (equação 1.27).

$$AeAw_{L3_calc} = \frac{L_S I_{Ls_ef} I_{Ls_pico}}{kW_{L3} B_{L3_max} J_{L3_max}} = 0,212cm^4 \quad (1.27)$$

Optou-se pelo núcleo *EE 25/10/06 – 3C90 – PHILIPS*. As especificações do fabricante se encontram abaixo.

Área magnética: $Ae_{L3} = 0,395cm^2$.

Área da janela: $Aw_{L3} = 0,562cm^2$.

Produto das áreas: $AeAw_{L3} = 0,222cm^4$.

Calcula-se então o número de espiras na equação 1.28 e o entreferro necessário na equação 1.29.

$$n_{Lsnubber} = 10^4 \frac{L_S I_{Ls_pico}}{B_{L3_max} Ae_{L3}} \approx 7espiras \quad (1.28)$$

$$lg_{L3} = \frac{n_{Lsnubber} \mu_o Ae_{L3}}{L_3} = 0,68cm \quad (1.29)$$

A seção do condutor é dada pela relação entre a corrente eficaz e a densidade de corrente (equação 1.30).

$$S_{L3} = \frac{I_{Ls_ef}}{J_{L3_max}} = 0,503mm^2 \quad (1.30)$$

A profundidade de penetração da corrente no condutor é calculada pela equação 1.31.

$$\Delta_{L3} = \frac{7,5}{\sqrt{fs_{boost}}} = 0,25mm \quad (1.31)$$

Adota-se então o condutor 37AWG com as especificações que seguem.

Área do condutor: $S_{37AWG} = 0,0001cm^2$.

Área do condutor isolado: $S_{37AWG_{iso}} = 0,00016cm^2$.

Relacionando a área do necessária para o indutor com a área do condutor escolhido tem-se o número de condutores em paralelo (equação 1.32).

$$n_{Ls_paralelo} = \frac{S_{L3}}{S_{37AWG}} = 75,5 \text{ fios} \approx 80 \text{ fios} \quad (1.32)$$

Utilizam-se então 2 fios *Litz* paralelos, com 40 condutores em cada um dos fios.

1.5.8. Resistores SHUNT (RSH1 e RSH2).

Adota-se dois resistores shunt de 50mΩ/3W (*RSH1* e *RSH2*) do fabricante *ISABELLENHÜTTE*, fornecendo um total de 100mΩ, o que representa um ganho de 0,1 da relação tensão amostrada/corrente de entrada.

1.6. Calculo do rendimento do estágio PFC.

1.6.1. Esforços nos diodos retificadores de entrada.

A estimativa de perda é dada pela queda de tensão nos diodos e pela corrente média que o atravessa durante um período da rede (equação 1.33). O valor da corrente média é calculado na equação 1.9.

$$P_{DR} = 4V_{qd} I_{DR_med} = 6,08W \quad (1.33)$$

Calcula-se a seguir a resistência térmica do dissipador para o ambiente (equação 1.34), considerando a temperatura ambiente de 60°C (T_{amb}) e a máxima temperatura de junção dos diodos de 150°C (T_{jmax}). Do *datasheet* do fabricante dos diodos obtém-se a resistência térmica junção-cápsula ($R_{tcd_{DR}} = 0,15^\circ C/W$) e cápsula-dissipador ($R_{tcd_{DR}} = 1,9^\circ C/W$).

$$Rtda_{DR} = \frac{T_{j_{max}} - T_{amb}}{P_{DR}} - (Rtjc_{DR} + Rtcd_{DR}) = 12,754^{\circ}C/W \quad (1.34)$$

1.6.2. Perdas no diodo *boost*.

A perda total no diodo é composta por duas componentes, uma é a perda durante a condução (com tensão baixa) e outra ocorre durante a comutação. Abaixo apresentam-se as principais especificações do diodo MUR860.

Queda de tensão em condução: $V_{qd} = 0,8V$.

Tempo de recuperação reversa: $t_{Db_{rr}} = 50ns$.

Resistência térmica junção-cápsula: $Rtjc_{Db} = 2^{\circ}C/W$.

Resistência térmica cápsula dissipador: $Rtcd_{Db} = 0,5^{\circ}C/W$.

Para o cálculo da perda por condução necessita-se da queda de tensão do diodo e a corrente média que o atravessa (calculado em 1.24), como é mostrado na equação 1.35.

$$P_{Db_{cond}} = V_{qd} I_{Db_{med}} = 0,8 \times 1,52 = 1,2W \quad (1.35)$$

A perda por comutação (equação 1.37) é calculada com base somente no bloqueio do interruptor, já que a perda na entrada em condução é desprezível devido ao *snubber*. Calcula-se a partir do tempo de recuperação reversa do componente e da corrente média durante a comutação, mostrada em 1.36, onde a corrente de pico máxima sobre o interruptor é obtida em 1.21.

$$I_{com_{med}} = \frac{2}{\pi} I_{Sb_{max_{pic}}} = 3,04A \quad (1.36)$$

$$P_{Db_{comut}} = \frac{f_{s_{boost}}}{2} t_{Db_{rr}} I_{com_{med}} V_{out_{max}} = 3,07W \quad (1.37)$$

A perda total do diodo é a soma das perdas em comutação e em condução, como mostra a equação 1.38.

$$P_{Db} = P_{Db_{comut}} + P_{Db_{cond}} = 4,27W \quad (1.38)$$

Calcula-se então a resistência térmica dissipador-ambiente (equação 1.39), necessária para dissipar o calor gerado pelas perdas no diodo *boost*, considerando uma temperatura ambiente de $60^{\circ}C$ (T_{amb}) e máxima temperatura de junção dos diodos de $175^{\circ}C$ ($T_{j_{max}}$).

$$Rtda_{Db} = \frac{T_{j_{max}} - T_{amb}}{P_{Db}} - (Rtjc_{Db} + Rtcd_{Db}) = 18,57^{\circ}C/W \quad (1.39)$$

1.6.3. Perdas no interruptor de potência.

A corrente que atravessa o interruptor é a diferença entre a corrente sobre o indutor e a corrente no diodo. Fazendo esta consideração, os efeitos de comutação analisados para o diodo são os mesmos apresentados no interruptor. Assim, as perdas de comutação são calculadas da mesma forma apresentada no item 1.6.2. Abaixo são apresentadas as principais características do MOSFET adotado.

Resistência de condução: $Rd_{Sb_on} = 0,25\Omega$.

Tempo de descida da corrente: $t_{Sb_fall} = 80ns$.

Resistência térmica junção-cápsula: $Rtjc_{Sb} = 0,28^\circ C/W$.

Resistência térmica cápsula dissipador: $Rtcd_{Sb} = 0,24^\circ C/W$.

As perdas de condução são dadas pela potência dissipada sobre a resistência de condução, como mostra a equação 1.40. A corrente eficaz sobre o interruptor é calculada na equação 1.22.

$$P_{Sb_cond} = Rd_{Sb_on} I_{Sb_ef_max}^2 = 1,917W \quad (1.40)$$

Da mesma maneira que foi calculada a perda por comutação no diodo, calcula-se a perda por comutação no interruptor em 1.41, com base no tempo de subida da corrente relativo ao MOSFET utilizado.

$$P_{Sb_comut} = \frac{f_{Sboost}}{2} t_{Sb_fall} I_{com_med} V_{out_max} = 4,91W \quad (1.41)$$

Somando as perdas calculadas obtém-se a perda total na equação 1.42.

$$P_{Sb} = P_{Sb_comut} + P_{Sb_cond} = 6,83W \quad (1.42)$$

A resistência térmica dissipador-ambiente necessária para dissipar o calor gerado pelas perdas no interruptor, é calculada na equação 1.43, considerando uma temperatura ambiente de $60^\circ C$ (T_{amb}) e máxima temperatura de junção dos diodos de $150^\circ C$ (T_{jmax}).

$$Rtda_{Sb} = \frac{T_{jmax} - T_{amb}}{P_{Sb}} - (Rtjc_{Sb} + Rtcd_{Sb}) = 12,656^\circ C/W \quad (1.43)$$

1.6.4. Perdas no resistor shunt.

A perda sobre os resistores é calculada na equação 1.44.

$$P_{RSH} = (R_{SH1} + R_{SH2}) I_{in_{max_ef}}^2 = 1,14W \quad (1.44)$$

1.6.5. Estimativa de rendimento.

Com as principais perdas do circuito calculadas, a perda total equivale a soma da perda nos diodos retificadores, interruptor de potência, diodo *boost* e resistor *shunt*. O resultado é apresentado na equação 1.45.

$$P_{boost} = P_{DR} + P_{Db} + P_{Sb} + P_{RSH} = 18,317W \quad (1.45)$$

O rendimento é apresentado na equação 1.46.

$$\eta = 1 - \frac{P_{boost}}{P_o} = 96,95\% \quad (1.46)$$

1.7. Calculo do ganho das amostragens.

Para as amostragens de tensão de entrada e tensão de carga, a relação de ganho é dada pelo divisor resistivo. Será considerado um ganho unitário na etapa de filtragem posterior, então o ganho do divisor resistivo deve ser tal que garanta os níveis de tensão do conversor AD. Para a amostragem da corrente, utiliza-se um ganho muito baixo, o que exige um ganho no filtro-*antialiasing*.

1.7.1. Divisor resistivo da tensão de carga.

Com um limite de 3V do conversor AD, o ganho do divisor resistivo de saída é dado pela equação 1.47, onde tem-se 1,5V no AD para 400V no barramento (tensão nominal).

$$G_{V_o} = \frac{1,5}{400} = 3,75 \times 10^{-3} \quad (1.47)$$

Fixando o resistor $R3$ em $470k\Omega$, calcula-se o resistor $R4+P1$ necessário em 1.48. Utiliza-se então $1k\Omega$ em $R4$ e o potenciômetro $P1$ de $5k\Omega$.

$$R4 + P1 = R3 \times G_{V_o} = 1,7k\Omega \quad (1.48)$$

1.7.2. Divisor resistivo da tensão de entrada.

O ganho do divisor resistivo da tensão de entrada (equação 1.49) é calculado de forma a se obter 1V no conversor AD para 311V de tensão de pico.

$$G_{vin} = \frac{1}{311} = 3,215 \times 10^{-3} \quad (1.49)$$

Fixando $R9$ em $470k\Omega$, calcula-se o resistor $R16+P2$ em 1.50. Utiliza-se então $1k\Omega$ em $R16$ e o potenciômetro $P2$ de $5k\Omega$.

$$R16 + P2 = R9 \times G_{vin} = 1,5k\Omega \quad (1.50)$$

1.7.3. Ganho de corrente após a amostragem no *shunt*.

O resistor *shunt* adotado é de $100m\Omega$. Para se obter uma tensão de aproximadamente $1,5V$ para uma corrente de pico de $3,85A$. Calcula-se o ganho necessário para o filtro *anti-aliasing* da corrente em 1.51.

$$G_{in} = \frac{1,5}{3,85 \times 100 \times 10^{-3}} = 4 \quad (1.51)$$

1.8. Filtros Anti-aliasing.

Utilizam-se os filtros *anti-aliasing* com o objetivo de filtragem de frequências acima da frequência de comutação, evitando assim problemas de má formação do sinal amostrado, como a sobreposição de frequências (ver item 3.3.3.b). Para a presente situação, estes filtros terão a finalidade de filtragem dos sinais de alta frequência (frequências provenientes da comutação). que são excluídas da análise feita no capítulo 2, onde considera-se os valores médios dos sinais no período de comutação.

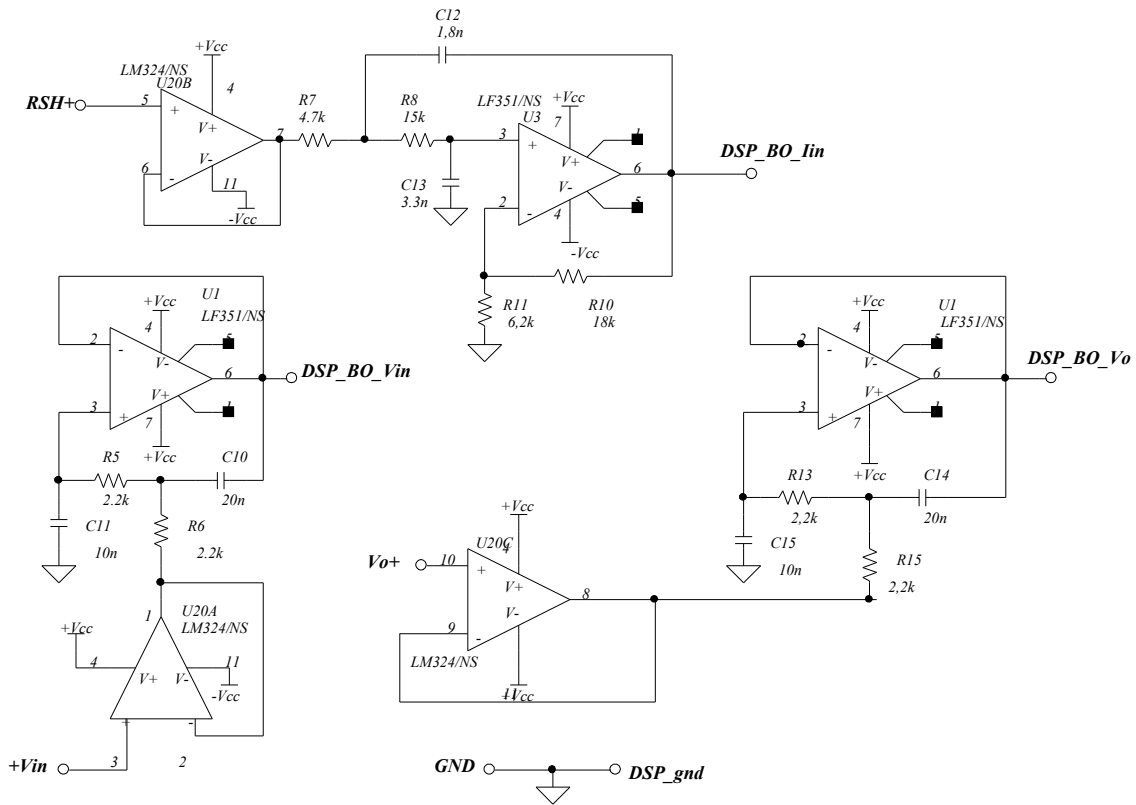


Figura 1.10 - Filtros anti-aliasing de corrente no indutor, tensão de entrada e tensão de carga.

1.8.1. Sinal de corrente no indutor.

A estrutura do filtro *anti-aliasing* é apresentada na figura 1.10. Após passar o sinal pelo buffer *U20B*, o sinal entra no filtro pelo resistor *R7*. A frequência de corte para este filtro será localizada em 10kHz, adicionando uma filtragem extra, eliminando os ruídos entre 10kHz e 90kHz, bem como a própria ondulação da corrente. Esta filtragem é permitida pois o sinal não será descaracterizado.

Fixando o capacitor *C12* em 1,8nF e utilizando o ganho G_{Iin} calculado para este filtro (item 1.7.3), calcula-se o resistor *R7* segundo a equação 1.52.

$$R7 = \frac{4}{\left(\sqrt{2} + \sqrt{2 + 8(G_{Iin} - 1)}\right) 2\pi f \times C12} = 4,88k\Omega \quad (1.52)$$

Utilizou-se um resistor comercial de 4,7k Ω para *R7*. Calcula-se o resistor *R8* em 1.53.

$$R8 = \frac{1}{(2\pi f_{corte})^2 (C12)^2 R7} = 16,6k\Omega \quad (1.53)$$

O valor comercial mais próximo é de $15k\Omega$. Os resistores $R10$ e $R11$ fazem o ganho do circuito. A equação 1.54 calcula o valor de $R11$.

$$R11 = \frac{G_{in} R7}{G_{in} - 1} = 6,2k\Omega \quad (1.54)$$

O valor comercial adotado para $R11$ foi de $5,8k\Omega$. A partir de $R11$ calcula-se o valor de $R12$ na equação 1.55.

$$R12 = R11 \times G_{in} = 18k\Omega \quad (1.55)$$

O resultado de $R12$ já é um valor comercial. Em simulação obtém-se um valor perfeito para $C13$, de $3,3nF$, que a princípio possui o mesmo valor de $C12$. A figura 1.11 mostra a resposta em frequência obtida em simulação para uma tensão de alimentação de $1V$.

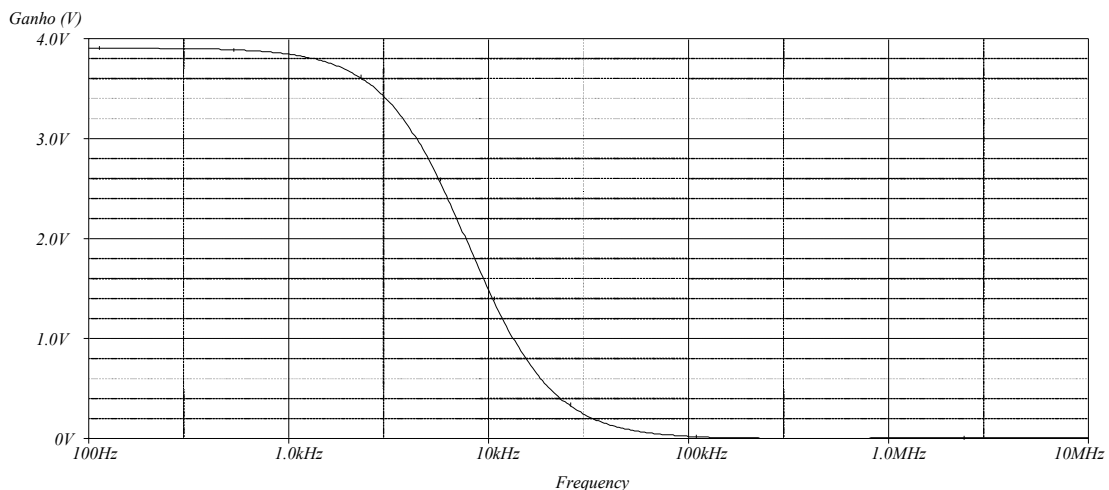


Figura 1.11 - Resposta em frequência do filtro anti-aliasing do sinal de corrente do indutor.

1.8.2. Sinal de tensão de entrada e tensão de carga.

A estrutura do filtro *anti-aliasing*, que pode ser encontrada em [2], é apresentada na figura 1.10. Com uma frequência de corte de $10kHz$, fixam-se $R5$, $R6$, $R13$ e $R15$ (mesmos valores) em $2,2k\Omega$, e calcula-se $C10$ e $C14$, adotando um fator de amortecimento $Q = 0,707$.

$$C10 = C14 = \frac{4Q}{R5 \times 8\pi f_{corte}} = 10nF \quad (1.56)$$

Os capacitores $C11$ e $C15$ são exatamente o dobro do valor de $C10$ e $C14$, como mostra a equação 1.57.

$$C11 = C15 = 2C10 = 20nF \quad (1.57)$$

A resposta em frequência obtida por simulação é mostrada na figura 1.12 para uma tensão de alimentação de 1V.

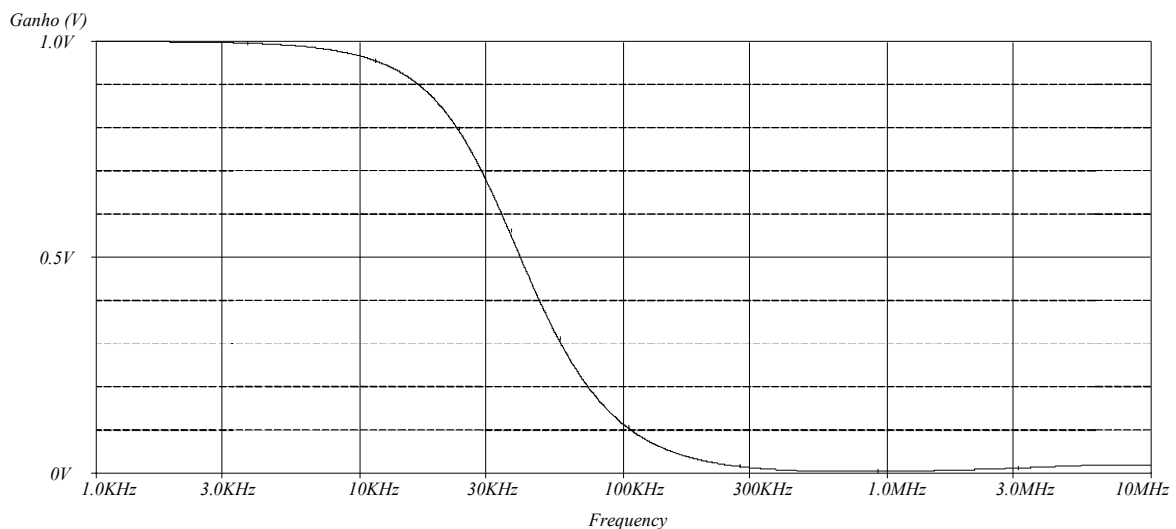


Figura 1.12 - Resposta em frequência do filtro anti-aliasing dos sinais de tensão de entrada e saída.

1.9. Circuito auxiliar de comando.

Para o comando do interruptor de potência é necessário dispor de uma corrente elevada para diminuir o tempo de subida e de descida da corrente comutada. A saída PWM do processador digital é de baixa corrente, sendo necessário adicionar-se uma etapa de ganho de corrente a partir de uma fonte auxiliar.

A saída do DSP passa inicialmente por uma das portas do buffer digital 7404 que tem alimentação de 15V e suporta uma corrente de saída de aproximadamente 30mA. Após passar pela primeira porta, o sinal entra em quatro outras portas colocadas em paralelo, fornecendo na saída 4 vezes mais corrente, sendo suficiente para comando do circuito de configuração “totem pole” que será utilizado para comando do interruptor. Os resistores R12 e R30 são os limitadores da corrente que carrega a capacitância de entrada do interruptor. O valor destes resistores pode ser calculado conhecendo-se este valor de capacitor, mas o seu valor final é ajustado na prática em 15Ω . A figura 1.13 mostra o circuito auxiliar de comando.

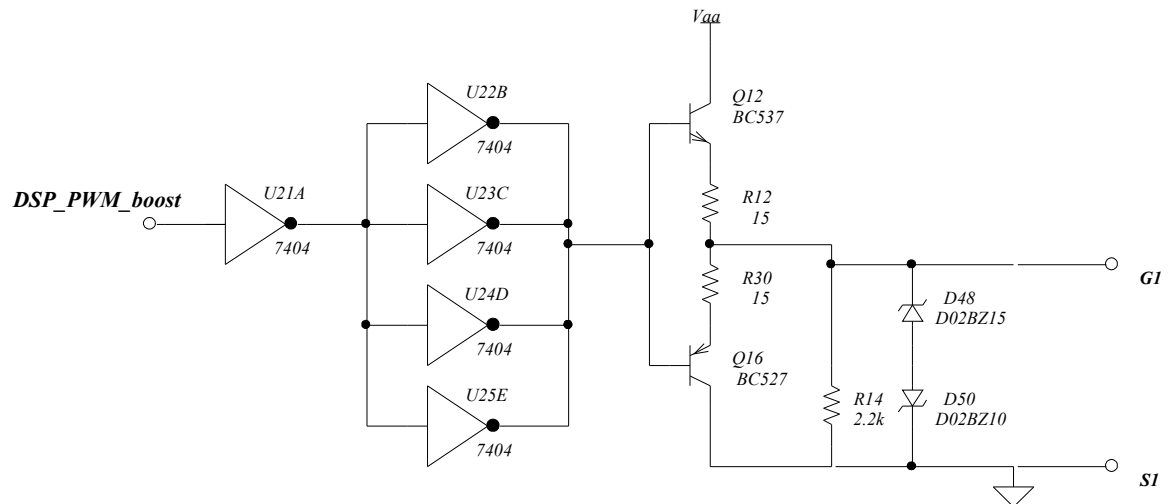


Figura 1.13 - Circuito auxiliar de comando do interruptor de potência.

1.10. Conclusão do capítulo.

Todo o circuito de condicionamento de sinal necessário para fazer a interligação entre a placa do processador digital (*evaluation kit*) e o circuito de potência foi apresentado neste capítulo. Os circuitos são simples e largamente conhecidos na literatura da área.

Apresentou-se também o rendimento esperado, em torno de 95%, deixando uma folga considerável para um estágio seguinte, permitindo que a fonte completa esteja dentro das normas.

Juntamente com a projeção de rendimento apresenta-se o dissipador de potência necessário para eliminar o calor gerado por estas perdas.

O estágio de potência é projetado de forma detalhada facilitando a construção dos indutores e a escolha dos capacitores, resistores e demais componentes.

2. Capítulo II – Projeto dos controladores.

2.1. Introdução.

O estágio CA-CC de uma fonte de telecomunicação é geralmente composto por um conversor *boost* operando com controle específico para correção de fator de potência. Antes de analisar o controle, apresenta-se uma análise de pequenos sinais do conversor *boost*, calculando as funções de transferências a serem utilizadas durante os projetos. Mostra-se também o método de conversão entre os domínios contínuo e discreto a ser utilizado, bem como os *softwares* com os quais foram feitos os projetos.

Apresenta-se então o controle clássico (ou controle por valores médios instantâneos), proposto pela UNITRODE, fabricante dos componentes específicos para controle do conversor *boost* PFC (*Power Factor Correction*), com ênfase em controle digital. Utiliza-se a mesma seqüência de cálculo para representar o processador digital de sinais na simulação. Os detalhes deste projeto podem ser encontrados em [9].

Partindo da necessidade de diminuir o tempo de processamento digital, apresenta-se também o controle por compensação proporcional, utilizando lógica de erro complementar, proposto em [4]. O sinal de erro é então senoidal e, com o complemento do mesmo, obtém-se o sinal de comando necessário para o funcionamento adequado do PFC. Em relação ao controle clássico, reduz-se a lei de controle de corrente de proporcional integral para apenas proporcional.

Nestas duas primeiras propostas pode ser incluído também um controle proporcional para a malha de tensão. Apesar de mais simples o controle proporcional possui a desvantagem do erro não nulo em regime.

É feita uma nova proposta partindo da análise do comportamento do conversor *boost*. Consiste em colocar o conversor em um equilíbrio onde a corrente é automaticamente controlada. Esta técnica reduz a complexidade de projeto e apresenta uma forma de onda de corrente tendendo à forma de onda da tensão de entrada.

Busca-se fazer uma comparação dos três métodos de controle propostos, tendo em vista a eficiência e a simplicidade. A comparação é baseada nas respostas de simulação para perturbações de carga e de tensão de entrada e da análise harmônica da corrente de entrada, que é a principal variável a ser tratada em um estágio PFC.

Para uma apropriada avaliação dos métodos de controle, busca-se projetos similares, utilizando o mesmo princípio nos três controles estudados, sendo todos baseados no princípio de projeto do controle clássico, o qual é o controle mais difundido na literatura.

Após um comparativo, mostrando todas as formas de onda relevantes para os três controles, faz-se a análise harmônica da corrente de entrada, mostrando a eficiência dos métodos. Com o método escolhido desenvolve-se uma análise em torno das variações possíveis para o compensador, mostrando os resultados esperados para cada caso (simulação).

2.2. Desenvolvimento das funções de transferência.

Para um apropriado projeto dos controladores é necessário obter a função que representa a variação dos sinais chamados “saída” em função dos termos chamados de “entrada”, conhecida como função de transferência (FT). Como existe uma não linearidade, procede-se uma linearização em torno do ponto de operação.

A técnica para modelagem do sistema é apresentada em [10]. Consiste em analisar o conversor a partir de seus dois estados de funcionamento representados pela condição do interruptor, onde obtém-se equações para dois estados distintos. Aplicando uma perturbação nos sinais variáveis, parte-se para a análise no domínio da frequência, resultando em uma função representando a variação da variável de saída em função da variável de entrada (atuador).

O circuito utilizado para obtenção das funções de transferência é introduzido e estudado no item 1.3. Este mesmo item trata do fundamento do conversor *boost* bem como identifica as variáveis do conversor.

Neste capítulo, sinais amostrados são tratados por grandezas de mesma natureza no processador digital, ou seja, no conversor AD todos os sinais devem ser de tensão e estar dentro de uma mesma faixa. O sinal de corrente de entrada é amostrado a partir de um resistor shunt que fornece uma tensão proporcional a corrente que passa através dele. Os sinais de tensão de entrada e de saída são amostrados por divisores resistivos, sendo a tensão resultante proporcional a tensão amostrada. Os sinais de referência utilizados no controle serão aqui tratados como sinais de tensão da mesma forma que os sinais amostrados, facilitando a utilização das equações, aqui apresentadas para sistemas digitais, em um sistema analógico.

É importante ressaltar que os sinais de tensão, tratados pelo processador, que possuem um nível considerado baixo para um sistema analógico (faixa de dezenas de *milivolts*), são na verdade sinais digitais de precisão suficiente para sua representação.

2.2.1. FT considerando a RSE e a resistência de carga.

Somando os valores médios de tensão sobre o indutor das duas etapas (equações 1.4 e 1.6), ponderadas pela razão cíclica, que representa o estado do sistema, tem-se a equação 2.3. No intervalo aonde o interruptor conduz, a tensão no indutor é multiplicada por $D(t)$, quando bloqueado multiplica-se por $1-D(t)$. Os termos entre $\langle \rangle$ representam o valor médio no período de comutação.

$$\langle V_{Lin}(t) \rangle = \langle V_{Lin}(t) \rangle_{ic} + \langle V_{Lin}(t) \rangle_{ta} \quad (2.1)$$

$$\langle V_{Lin}(t) \rangle = D(t) \cdot V_{in} + (1-D(t)) \cdot (V_{in} - V_o) \quad (2.2)$$

$$\langle V_{Lin}(t) \rangle = V_{in} + (1-D(t)) \cdot V_o \quad (2.3)$$

Da mesma forma, a corrente sobre o capacitor da saída é dada pela equação 2.6.

$$\langle I_{Co}(t) \rangle = \langle I_{Co}(t) \rangle_{ic} + \langle I_{Co}(t) \rangle_{ta} \quad (2.4)$$

$$\langle I_{Co}(t) \rangle = D(t) \cdot \frac{-V_o}{R_o} + (1-D(t)) \left(\langle I_{in}(t) \rangle - \frac{V_o}{R_o} \right) \quad (2.5)$$

$$\langle I_{Co}(t) \rangle = -\frac{V_o}{R_o} + (1-D(t)) \langle I_{in}(t) \rangle \quad (2.6)$$

Aplicando-se perturbações (pequenas variações no sinal) sobre a razão cíclica $D(t)$, a tensão de saída V_o e a corrente de entrada $I_{in}(t)$, tem-se as equações 2.7 e 2.8.

$$L_{in} \frac{d \left(I_{in}(t) + \hat{I}_{in}(t) \right)}{dt} = V_{in} + \left(V_o + \hat{V}_o \right) - \left(D(t) + \hat{D}(t) \right) \left(V_o + \hat{V}_o \right) \quad (2.7)$$

$$C_o \frac{d \left(V_{Co}(t) + \hat{V}_{Co}(t) \right)}{dt} = -\frac{V_o}{R_o} - \frac{\hat{V}_o}{R_o} + \left[1 - D(t) - \hat{D}(t) \right] \left[I_{in}(t) + \hat{I}_{in}(t) \right] \quad (2.8)$$

Separando os termos de segunda ordem, chega-se às equações 2.9 e 2.10:

$$L_{in} \left\langle \frac{d \hat{I}_{in}(t)}{dt} \right\rangle = -(1-D(t)) \cdot \hat{V}_o + V_o \cdot \hat{D}(t) \quad (2.9)$$

$$C_o \left\langle \frac{d \hat{V}_{Co}(t)}{dt} \right\rangle = -\frac{\hat{V}_o}{R_o} + (1-D(t)) \left\langle \hat{I}_{in}(t) \right\rangle - \hat{D}(t) \langle I_{in}(t) \rangle \quad (2.10)$$

Pode-se ainda obter uma equação para a tensão sobre o capacitor de saída a partir da análise do circuito (equação 2.11).

$$\langle V_{RSE}(t) \rangle = \langle V_o(t) \rangle - \langle V_{Co}(t) \rangle \quad (2.11)$$

Sendo a corrente no capacitor dada por 2.12, converte-se para o domínio da frequência e obtém-se a equação 2.13.

$$I_{Co} = C_o \frac{dV_{Co}}{dt} \quad (2.12)$$

$$\frac{V_{RSE}(s)}{Rse} = s C_o V_{Co}(s) \quad (2.13)$$

Substituindo a equação 2.12 em 2.13, obtém-se a equação 2.14.

$$V_{Co}(s) = \frac{V_o(s)}{1 + s Rse C_o} \quad (2.14)$$

A corrente de entrada pode ser representada na forma da equação 2.15.

$$I_{in} = \frac{V_o}{(1-D) R_o} \quad (2.15)$$

Passando-se então as equações 2.9 e 2.10 para o domínio da frequência e substituindo e tem-se as equações 1.16 e 1.17.

$$\frac{s C_o V_o(s)}{1 + s Rse C_o} = \frac{-V_o(s)}{R_o} + [(1-D) I_{in}(s)] - \frac{V_o}{R_o(1-D)} D(s) \quad (2.16)$$

$$s L_{in} I_{in}(s) = D(s) V_o - (1-D) V_o(s) \quad (2.17)$$

Isolando a corrente I_{in} em 2.16 e substituindo na equação 2.17 resulta na expressão que representa a função de transferência da tensão de saída versus razão cíclica (equação 2.18).

$$\frac{V_o(s)}{D(s)} = V_o \frac{-s^2 (L_{in} C_o Rse) + s (C_o Rse(1-D)^2 R_o - L_{in}) + (1-D)^2 R_o}{s^2 L_{in} C_o (R_o + Rse)(1-D) + s(1-D) (L_{in} + C_o Rse R_o (1-D)^2) + R_o (1-D)^3} \quad (2.18)$$

De forma análoga isola-se a tensão de saída na equação 2.16 e substitui-se na 2.17 para se obter a função de transferência da corrente de entrada versus razão cíclica (equação 2.19).

$$\frac{I_{in}(s)}{D(s)} = V_o \frac{s C_o (2 Rse + R_o) + 2}{s^2 L_{in} C_o (R_o + Rse) + s (L_{in} + C_o Rse R_o (1-D)^2) + R_o (1-D)^2} \quad (2.19)$$

2.2.2. FT considerando apenas a resistência de carga.

No conversor *boost* a resistência série equivalente (RSE) do capacitor de saída é um termo que pode ser desprezado, pois o zero inserido pela RSE está muito distante dos pólos e zeros dominantes, como pode ser verificado com as funções de transferência obtidas.

Além de adicionar um zero a RSE também modifica muito pouco o posicionamento dos pólos dominantes, assim como qualquer outra não linearidade não prevista. Este detalhe não prejudica a análise pois, em módulo, a variação de frequência do pólo é muito menor que a sua frequência. A figura 2.1 mostra um exemplo da função de transferência de corrente com e sem RSE. Em baixas frequências (em relação a frequência de comutação, abaixo de 30kHz) não se percebe alteração no sistema.

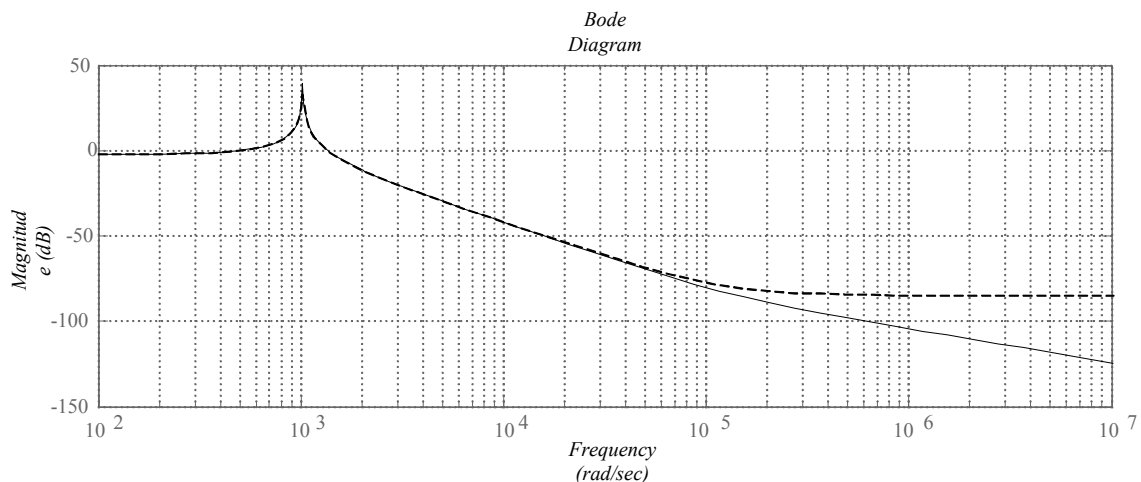


Figura 2.1 - Módulo da função de transferência de corrente do conversor *boost* com (linha contínua) e sem (linha tracejada) a resistência série equivalente do capacitor de saída.

Nas equações que seguem, tem-se as funções de transferência do conversor *boost* sem considerar a RSE no capacitor (equação 2.20) e da corrente de entrada (equação 2.21), ambas em relação a razão cíclica do conversor (variável de controle).

$$\frac{V_o(s)}{D(s)} = V_o \frac{-s(L_{in}) + (1-D)^2 R_o}{s^2 L_{in} C_o R_o (1-D) + s L_{in} (1-D) + R_o (1-D)^3} \quad (2.20)$$

$$\frac{I_{in}(s)}{D(s)} = V_o \frac{s C_o R_o + 2}{s^2 L_{in} C_o R_o + s L_{in} + R_o (1-D)^2} \quad (2.21)$$

2.2.3. Transformação para o plano discreto “z”.

Com o modelo do conversor em mãos, parte-se então para o projeto do compensador discreto. Para isso é necessário converter o modelo em frequência obtido para o plano “z”. Esta conversão é feita diretamente no software MATLAB utilizando o método por aproximação de *tustin*. Este método consiste em manter o sinal adquirido em um tempo T com o mesmo valor até um instante após a aquisição anterior no tempo $(k-1)T$. Outros métodos são apresentados com mais detalhes em [3]. Sendo a integral no domínio da frequência, representada em 2.22:

$$U(s) = \frac{E(s)}{s} \quad (2.22)$$

No domínio do tempo tem-se a equação 2.23.

$$u(t) = \int_0^t e(t).dt \quad (2.23)$$

Com um intervalo de amostragem T , tem-se o sinal de controle igual a integral de zero até $(k-1)T$, somado a integral de $(k-1)T$ até kT , resultando na equação 2.24.

$$u(kT) = \int_0^{(k-1)T} e(t) dt + \int_{(k-1)T}^{kT} e(t) dt \quad (2.24)$$

Como a integral de zero até $(k-1)T$ é igual ao sinal de controle calculado para a amostragem anterior ($u(k-1)T$), tem-se então a equação 2.25.

$$u(kT) = u((k-1)T) + \frac{T}{2} [e((k-1)T) + e(kT)] \quad (2.25)$$

Aplica-se então a definição da transformada “z” e obtém-se a equação 2.26.

$$U(z) = U(z) z^{-1} + \frac{T}{2} E(z) [z^{-1} + 1] \quad (2.26)$$

Fazendo-se os ajustes matemáticos necessários, chega-se à equação 2.27.

$$\frac{U(z)}{E(z)} = \frac{T}{2} \left[\frac{1+z^{-1}}{1-z^{-1}} \right] \quad (2.27)$$

A figura 2.2 exemplifica o método.

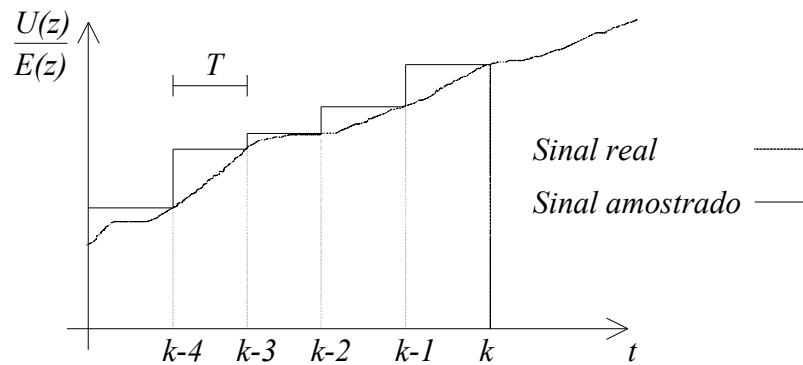


Figura 2.2 - Método por aproximação de tustin.

Nota-se pelo resultado obtido na equação 1.27 a importância da escolha do período de amostragem “ T ”. A restrição desta escolha está no fato de que a amostragem deve ser de um intervalo de tempo suficientemente pequeno para recuperação do sinal. O teorema de *shannon* [8] mostra que a frequência de amostragem deve ser pelo menos o dobro da maior frequência do sistema.

Nos conversores CC-CC, a mais alta componente de frequência é a de comutação. Apesar disso, a resposta do sistema é regida pela frequência do filtro de saída, sendo a amplitude desta frequência consideravelmente superior à amplitude da frequência de comutação dos interruptores. Com um controlador é comum o sistema obter respostas um pouco mais rápidas que em malha aberta. Então, no sistema controlado, a frequência de maior amplitude está no pólo maior frequência do controlador.

2.3. Modelo de simulação por equações de estado.

Com a utilização do software MATLAB no projeto dos compensadores discretos houve a necessidade de uma representação para o sistema real, facilitando a etapa de tentativa e erro exigida para um projeto refinado. A utilização da ferramenta MATLAB para simulação do sistema se deve à facilidade de simulação de sistemas discretos. O método de representação é detalhado em [1]. Partindo das equações 2.3 e 2.6 obtém-se o sistema que é mostrado na equação 2.28, onde a variável $D(t)$ determina o estado do sistema.

$$\begin{cases} \begin{bmatrix} \dot{V}_{Co} \\ \dot{I}_{in} \end{bmatrix} = \begin{bmatrix} -\frac{1}{C_o(Rse+R_o)} & \frac{R_o(1-D(t))}{C_o(Rse+R_o)} \\ -\frac{(1-D(t))\left(1+\left(\frac{Rse}{Rse+R_o}\right)\right)}{L_{in}} & -\frac{(1-D(t))R_o.Rse}{L_{in}(Rse+R_o)} \end{bmatrix} \begin{bmatrix} V_{Co} \\ I_{in} \end{bmatrix} + \begin{bmatrix} 0 \\ V_{in} \end{bmatrix} \\ [V_o] = \begin{bmatrix} 1-\left(\frac{Rse}{Rse+R_o}\right) & \frac{(1-D(t))R_o.Rse}{(Rse+R_o)} \end{bmatrix} \begin{bmatrix} V_{Co} \\ I_{in} \end{bmatrix} \end{cases} \quad (2.28)$$

O conversor *boost* representado por diagrama de blocos é mostrado na figura 2.3. Com este diagrama do *simulink* (ferramenta do *MATLAB* utilizado para criar e simular sistemas em blocos) pode-se criar um bloco representando o conversor *boost* com entradas (resistência de carga, indutância, capacitância, RSE, Tensão de entrada e razão cíclica) e saídas (corrente de entrada, tensão sobre o capacitor e tensão de saída).

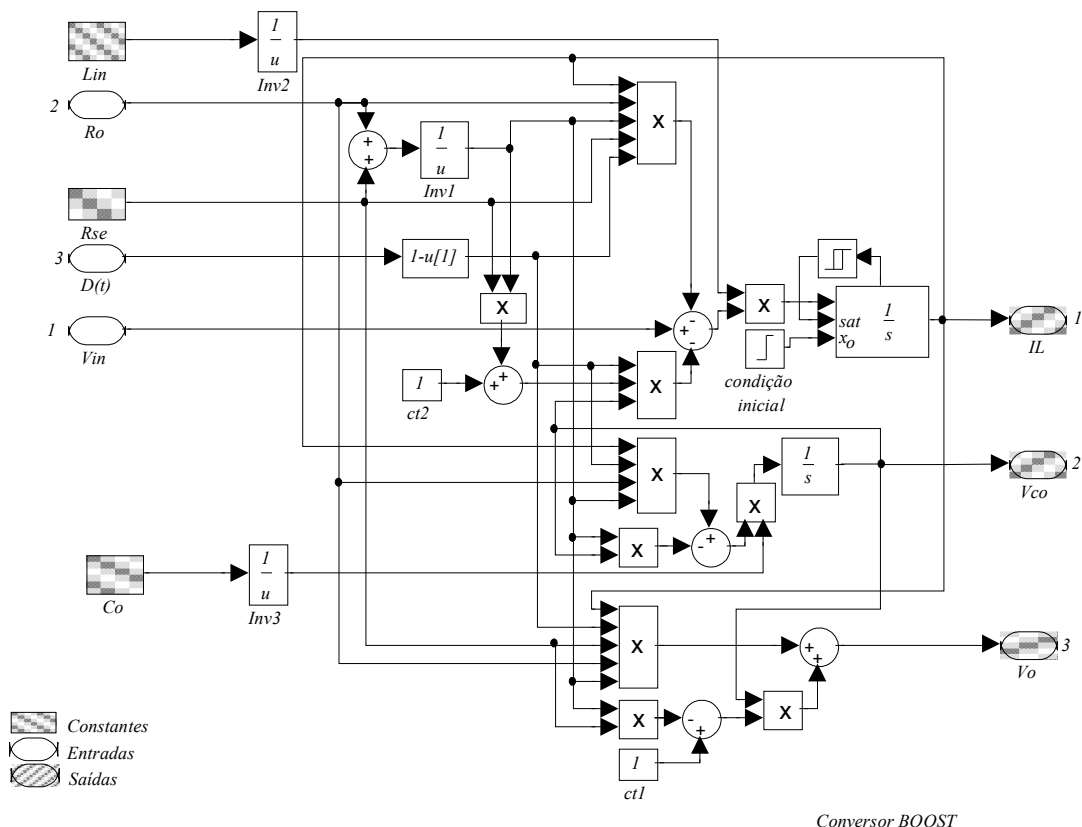


Figura 2.3 - Diagrama de blocos das equações de estado do conversor boost.

É possível então, simular as técnicas de controle propostas, bem como fazer os testes de variação de carga e de tensão de entrada no conversor a fim de se avaliar o desempenho.

Para a construção dos sistema de blocos é necessário o modelo do conversor obtido no item 2.2.2 e um bloco onde é implementado o controle. É necessário conhecer também o ganho dos filtros *anti-aliasing* (capítulo 1), dos divisores resistivos e do resistor *shunt* para a aquisição da corrente. O esquema completo do conversor *boost* PFC é mostrado na figura 2.4.

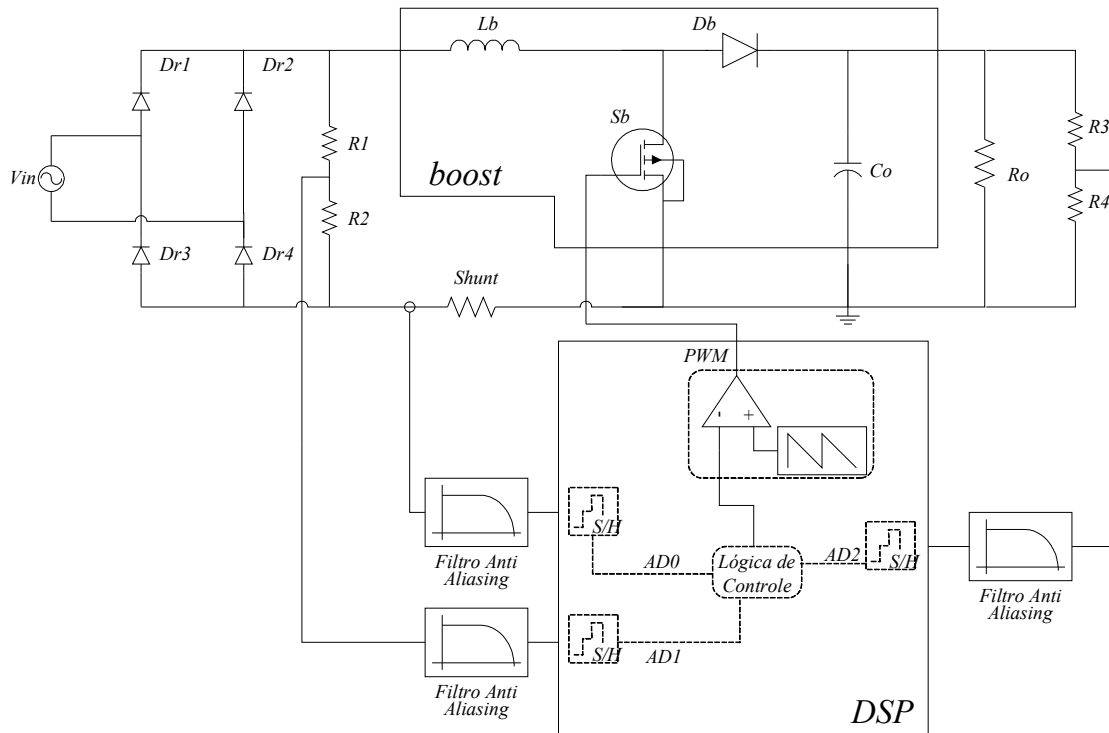


Figura 2.4 - Esquemático do conversor *boost* PFC

A partir do esquemático do conversor *boost* chega-se ao diagrama de blocos do “*simulink*” mostrado na figura 2.5. O gerador PWM no diagrama de blocos corresponde ao gerador PWM interno do DSP que tem como entrada o sinal que será comparado com uma triangular ou dente de serra (dependendo da configuração). O sinal da entrada do gerador PWM é limitado entre 0 e 1. Os blocos de ganho que antecedem os filtros *anti-aliasing* representam os divisores resistivos e o resistor *shunt* para o caso do sinal da corrente de entrada. Os ganhos que precedem são os ganhos dos próprios filtros. O retificador de entrada é representado pela função módulo. A tensão de entrada e a resistência de carga são blocos constantes externos ao sub bloco do conversor *boost*, e degraus são multiplicados a esses sinais para simulação dos transitórios. No sub bloco DSP encontra-se o esquema de controle do conversor. Estes sub-blocos são diferenciados pelo tipo de controle a ser implementado.

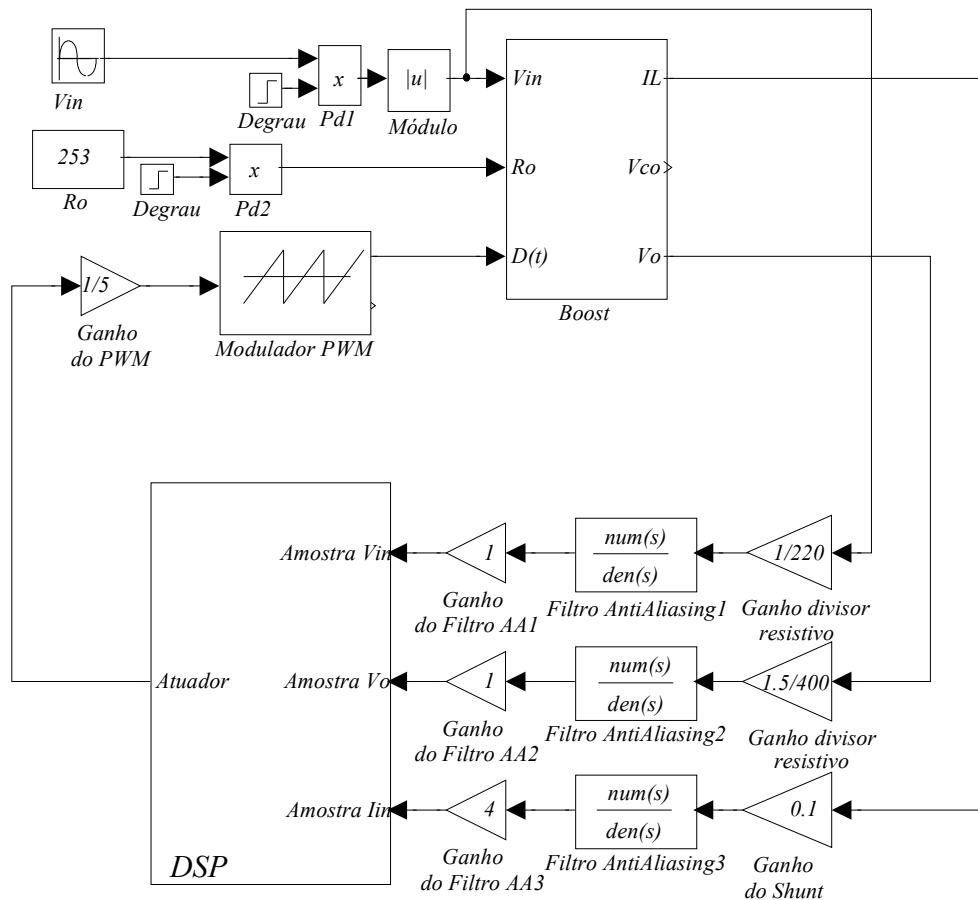


Figura 2.5 - Diagrama do sistema completo.

2.4. Projeto utilizando controle clássico.

Entende-se por controle clássico o método de controle por valores médios instantâneos de corrente operando em condução contínua e frequência constante, inicialmente desenvolvido pelo fabricante de componentes UNITRODE. Este método é o mais tradicional no mercado, podendo ser realizado com facilidade utilizando-se componentes analógicos previamente projetados para este fim, como o UC3874, [18]. Com o conversor *boost* operando em condução contínua, controla-se a corrente de entrada através da comutação do interruptor de potência para que a corrente siga uma referência senoidal. Existe ainda um controle da tensão de saída e uma malha *feed-forward* para compensar a variação da tensão de entrada. Mais detalhes sobre esta técnica de controle podem ser encontrado em [9,18]. Na figura 2.6 apresenta-se o diagrama de controle.

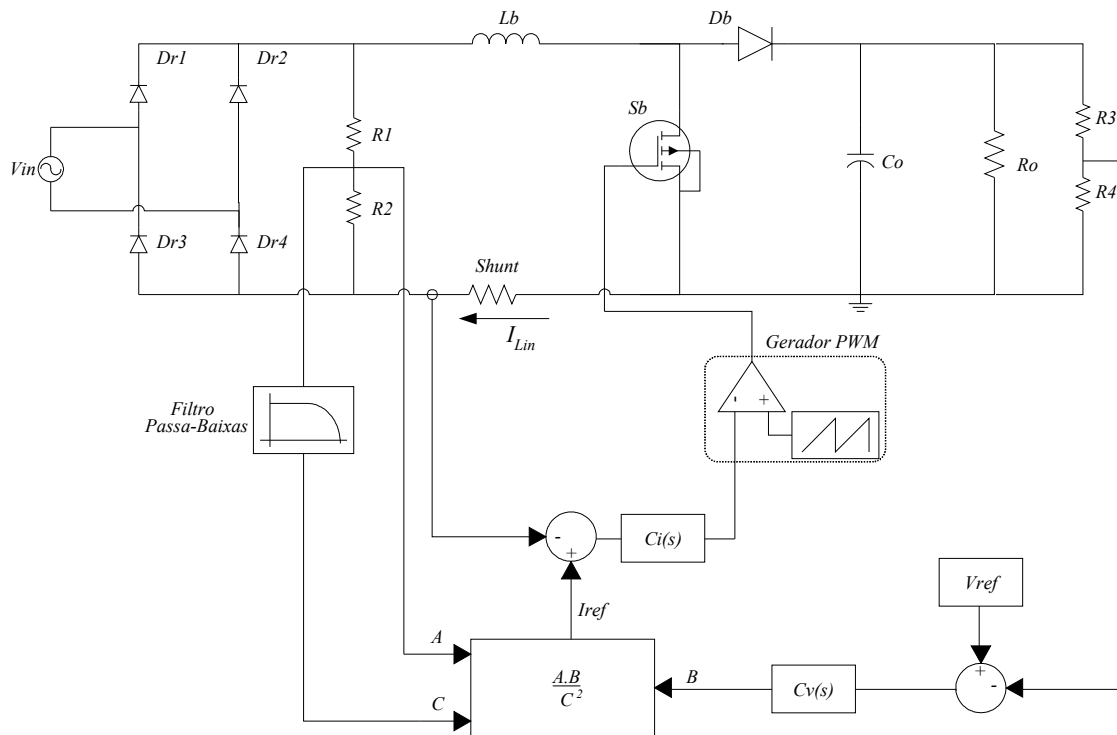


Figura 2.6 - Diagrama de controle do conversor boost.

A figura 2.7 mostra o diagrama de controle a ser implementado digitalmente. A malha mais interna é composta pelo amostrador da corrente de entrada I_{Lin} , pelo compensador $C_i(s)$ e pelo modulador por largura de pulso. O erro $e_i(s)$ é definido como sendo a diferença entre o sinal de referência e o amostrado, sendo que este sinal tende a se anular quando se utiliza o controle tipo PI em $C_i(s)$. O formato da referência de corrente I_{ref} é definido pelo termo A do multiplicador. O ganho K_{Vin} é proveniente do divisor resistivo composto por $R1$ e $R2$ (item 1.7.1). O termo B do multiplicador é proveniente do controlador de tensão $C_v(s)$. O controle de tensão é feito por uma malha mais externa que controla a amplitude do sinal de referência de corrente.

Na malha *feed-forward* encontra-se o termo C que é elevado ao quadrado. Isto é necessário para compensar uma variação da tensão de entrada que também contribui no termo A e deve ser compensado de forma quadrática em C .

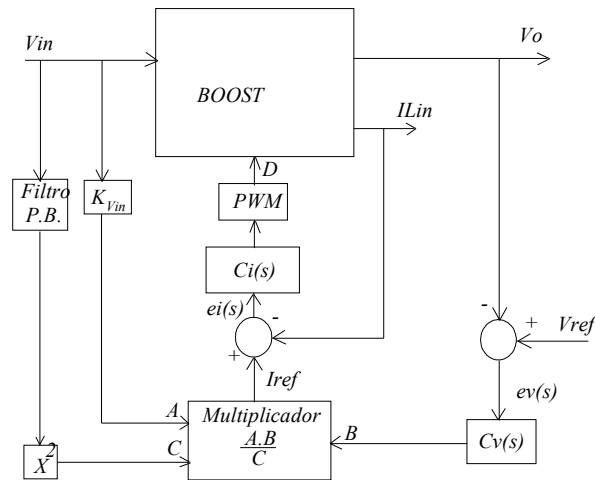


Figura 2.7 - Diagrama de controle PFC por valores médios instantâneos.

Fazendo-se uma adaptação, possível com o controle digital, o formato senoidal de referência (sinal “A”) pode ser feito por uma tabela de valores internos. Este detalhe exclui a necessidade de se elevar o sinal da tensão eficaz de entrada (*feed-forward*) ao quadrado, pois para uma variação da tensão de entrada o sinal “A” não se altera. Essa análise, utilizando tabela de referência, exige um sincronismo da frequência da rede. O novo diagrama é mostrado na figura 2.8. Este método possui a vantagem de eliminar uma multiplicação do programa. O espaço ocupado pela tabela senoidal não é inconveniente para a maioria dos microprocessadores atuais.

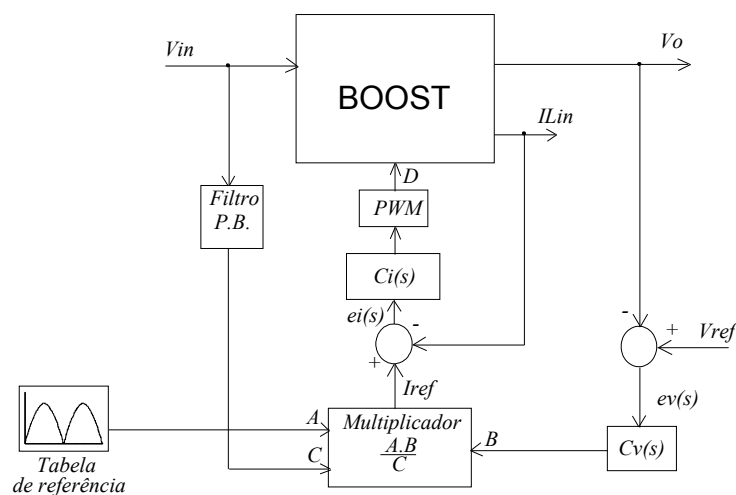


Figura 2.8 - Diagrama de controle digital PFC.

A malha de corrente deve ter um tempo de resposta baixo suficientemente para proporcionar uma corrente senoidal na frequência da rede. A malha de tensão deve ter um tempo de resposta alto o suficiente para não causar uma distorção do sinal de referência de corrente com variações dentro de um semi período da rede. Devido a baixa frequência de corte do controlador de tensão, uma variação da tensão de entrada acarreta em uma lenta recuperação da tensão na carga, exigindo a malha *feed-forward*. Esta malha é composta pelo sinal de tensão de entrada, com um filtro passa baixa utilizado para representação do valor eficaz.

2.4.1. Controle de corrente.

Opta-se por um compensador do tipo proporcional integral (*PI*) para a malha de corrente. Para este caso o controlador proporcional integral derivativo (*PID*) traria pouca vantagem em relação ao desempenho e gastaria um tempo muito maior de processamento digital. Para projeto tem-se duas variáveis para determinação da dinâmica do sistema, o ganho da planta e a posição do zero do controlador. O projeto será feito no plano “z” [3, 8] utilizando a ferramenta “*rltool*” do *software* MATLAB. Inicialmente carrega-se a função de transferência no domínio contínuo, converte-se na própria ferramenta para o domínio discreto e projeta-se o compensador pelo método do lugar das raízes.

Analisando o sistema apresentado na figura 2.8, pode-se chegar ao sistema da figura 2.9, sendo T o período de amostragem e *S/H* o bloco de retenção que mantém o sinal no mesmo valor até o momento da próxima amostragem. O bloco PWM modula a razão cíclica por largura de pulso e converte para o domínio contínuo.

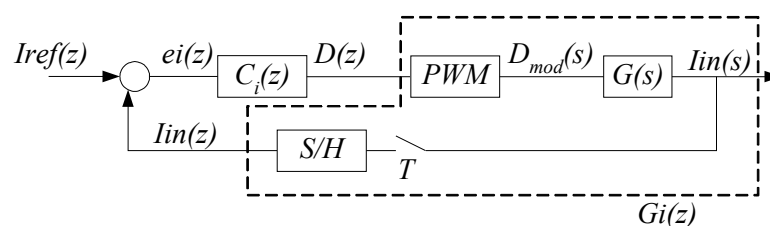


Figura 2.9 - Diagrama de controle da malha de corrente utilizando controle clássico.

$G_i(z)$ representa a função de transferência discreta da corrente de entrada pela razão cíclica. Os valores dos termos da função de transferência, calculados no capítulo 1, são apresentados na tabela 2.1.

Tabela 2.1 - Termos da função de transferência.

Resistência de carga (R_o)	266,7 Ω
Indutância (L_{in})	1mH
Capacitância (C_o)	470 μF
Razão cíclica (D)	0,3 (adota-se a razão cíclica mínima)
Tensão de saída (V_o)	400V

Estes valores fixam o ponto de operação para o compensador e, a exemplo da razão cíclica, utiliza-se o valor crítico, no caso, o valor mínimo. A função de transferência a ser utilizada é apresentada na equação 2.20 utilizando a transformada “z” da ferramenta *rltool*, pelo método de *tustin*, como é explorado no item 2.2.3.

O lugar das raízes do sistema controlado é mostrado na figura 2.10. Busca-se posicionar o zero do compensador (círculo vermelho) o mais distante do círculo unitário de forma a diminuir o tempo de resposta do sistema. Com o ganho controla-se a posição dos pólos de malha fechada (quadrados). Nota-se que próximo da origem existem um pólo e um zero muito próximo um do outro, o que gera um pólo de malha fechada entre eles. Esse pólo de malha fechada é desprezível no sistema, pois a proximidade entre eles, do ponto de vista dos outros pólos do sistema, é praticamente um cancelamento. Então, os pólos dominantes do sistema de malha fechada são os dois quadrados mais a esquerda do lugar das raízes. É importante utilizar um ganho que anule a parte imaginária destes pólos, evitando oscilação. A distância entre eles também diminui a característica de sistema de segunda ordem. Quanto maior for o ganho, mais estes pólos se separam e mais lenta será a dinâmica devido ao pólo mais a direita se aproximar do círculo imaginário.

Já os pólos complexos conjugados, devem ser movidos para longe da dinâmica dominante, reduzindo a amplitude de oscilação do sistema. Quanto mais próximos, maior é a influência de uma resposta de segunda ordem no sistema. Da maneira que foram posicionados os pólos de malha fechada (figura 2.10) não existe ondulação no sistema pois estão ambos no eixo real. A sua posição pode ser controlada tanto pelo ganho do compensador quanto pela frequência do zero.

A lei de controle obtida é mostrada na equação 2.29. Utilizou-se um ganho proporcional unitário.

$$C_{lin}(z) = \frac{z - 0.7}{z - 1} \quad (2.29)$$

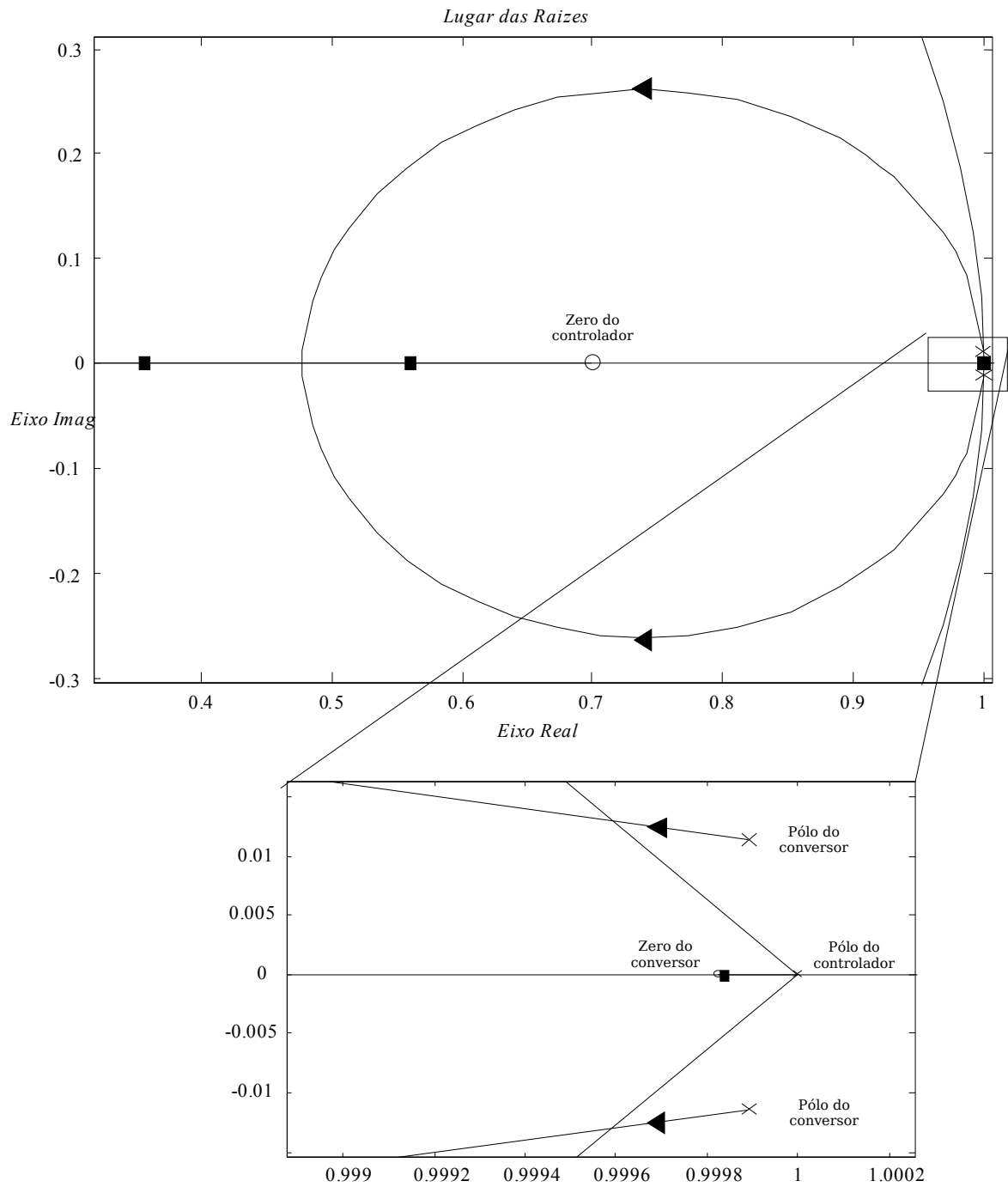


Figura 2.10 - Lugar das raízes do sistema compensado.

2.4.2. Controle da tensão de saída.

Partindo do sistema apresentado na figura 2.8 e complementando o diagrama de blocos da figura 2.9, obtém-se o diagrama de blocos de controle de tensão e corrente do sistema na figura 2.11, sem utilizar a malha feed-forward. Percebe-se que existe uma função que relaciona a tensão de carga e a corrente de entrada, indicada por $B(s)$. Após a amostragem da corrente, calcula-se o erro e multiplica-se a tabela senoidal de referência pela saída do compensador (F), gerando uma corrente de referência para o controle da corrente.

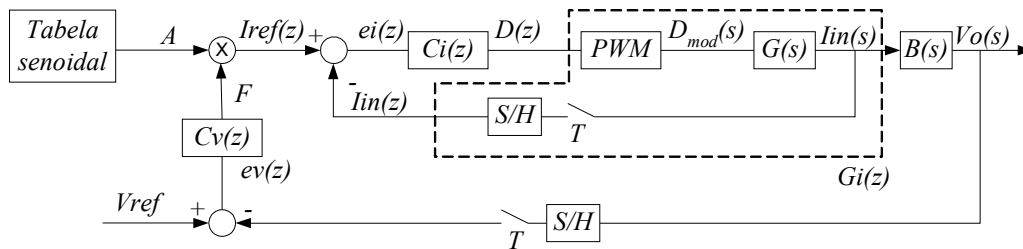


Figura 2.11 - Diagrama de blocos do controle clássico, para controle da corrente de entrada e da tensão de saída.

Deseja-se evitar a ondulação de 120Hz na saída do compensador, evitando influência sobre o sinal de controle de corrente. Deve-se utilizar então, um compensador do tipo PI, com o zero posicionado uma década abaixo da frequência de ondulação, ou seja, 12Hz. Para uma melhor filtragem, o zero será posicionado em aproximadamente 9Hz. O ganho igual a 4 é obtido em simulação, partindo de um ganho inicial unitário. A equação 2.30 mostra a função do controlador no plano “s”.

$$C_{Vo}(s) = 4 \cdot \frac{s + 2\pi \cdot 9Hz}{s} \quad (2.30)$$

Fazendo a conversão para o plano “z”, utilizando o método por aproximação de *tustin* (item 2.2.3), obtém-se a equação 2.31 para uma taxa de amostragem de 90kHz.

$$C_{Vo}(z) = \frac{4z - 3,9988}{z - 1} \quad (2.31)$$

A relação entre saída (V_o) e atuador engloba o conversor já controlado por corrente. Existe uma certa complexidade na tentativa de representação desta função de transferência, então não se utilizará o projeto por lugar das raízes. Também não se utilizará nenhum outro método de controle

tradicional pois o comportamento do sistema já é bem fundamentado, sendo a informação existente (já analisada neste ítem) suficiente para o projeto. Um exemplo de implementação desta técnica de controle digital pode ser encontrado em [1].

2.4.3. Feed-Forward.

A amostra da tensão de entrada é filtrada de forma a se obter o valor eficaz. Como já existe um processo de filtragem externo, o filtro *anti-aliasing*, aproveita-se para filtrar não só as frequências acima da amostragem, mas também 60Hz. A utilização desta malha será tratada no ítem 2.7.

2.4.4. Diagrama do controle clássico para o simulink.

O diagrama da Figura 2.12 representa o bloco “DSP” da figura 2.5 para controle clássico. Os blocos *ADx* são blocos de *sample-hold* que representam a conversão analógica para digital, seguidos do saturador (*Satx*) que é ajustado nos limites de tensão do conversor AD do *dsp*. O compensador é representado por sua função de transferência no domínio “z”.

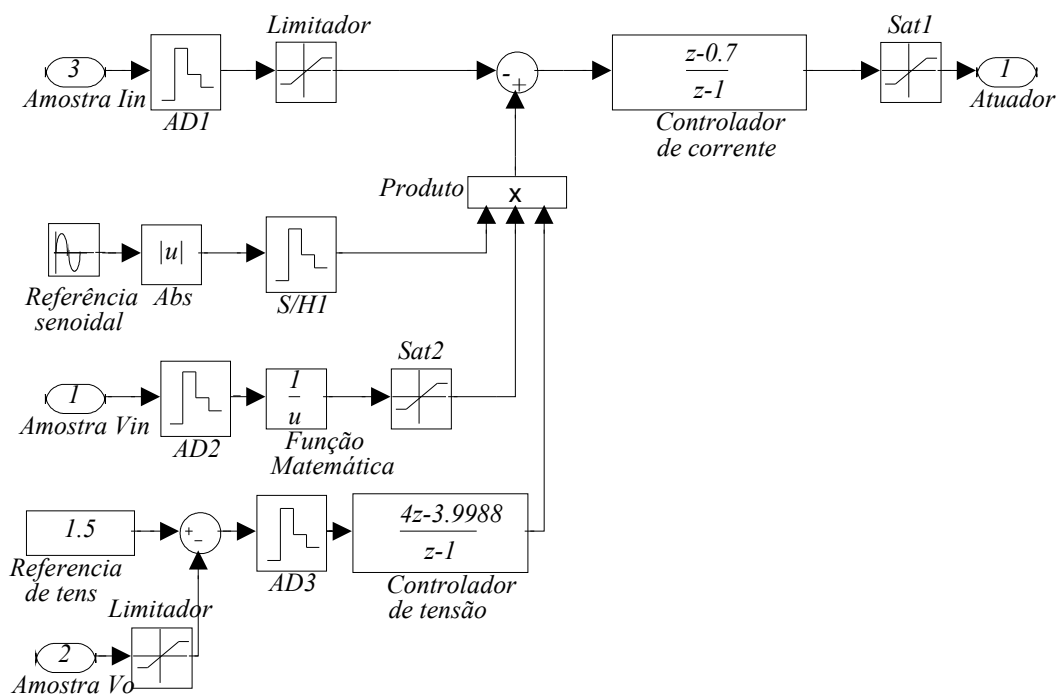


Figura 2.12 - Bloco DSP para controle clássico.

2.5. Projeto utilizando controle por erro complementar.

2.5.1. Controle da corrente de entrada.

O controle por erro complementar é baseado na reformulação do conceito de erro do controle clássico [4]. Para o controle clássico o erro de corrente é definido como sendo a referência menos a corrente de saída da ponte retificadora (equação 2.32).

$$Erro = I_{REF} - I_o \quad (2.32)$$

A figura 2.13 ilustra os sinais de amostragem, do sinal de referência e do erro, para o controle clássico. Nota-se que o sinal da corrente de saída tende a seguir a referência. Percebe-se que este erro não é nulo para todo o período da rede, transitando de um valor negativo para positivo (valor médio nulo). Esta pequena diferença gera uma pequena distorção na corrente de entrada. Quanto mais rápido for o controlador, menor será este erro e menor a distorção do sinal de corrente.

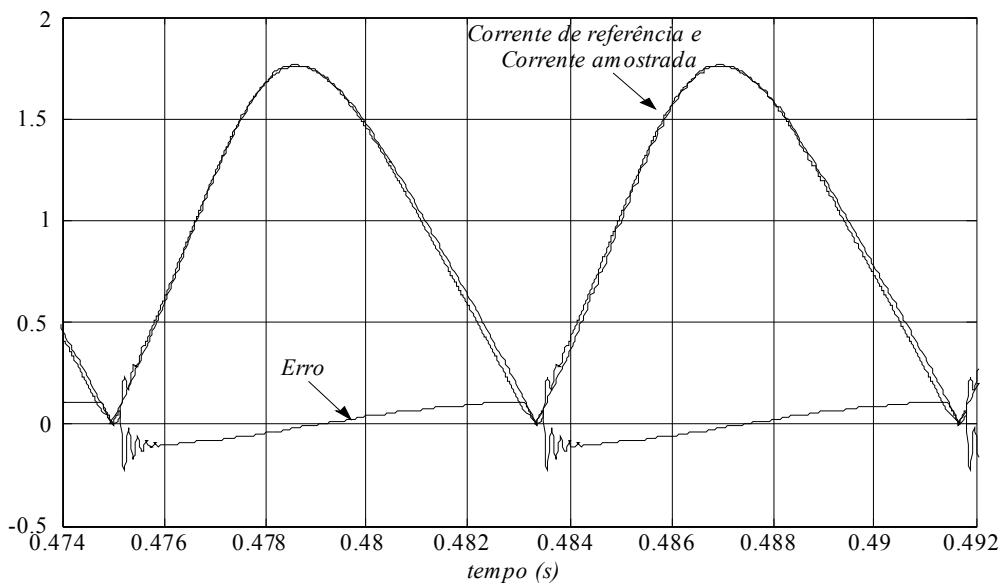


Figura 2.13 - Definição de erro para controle clássico.

Para o controle por erro complementar, onde os compensadores a serem utilizados são apenas proporcionais, conclui-se que o erro é definido pela equação 2.33.

$$Erro = I_o - I_{REF} \quad (2.33)$$

Apresenta-se na figura 2.14 o conceito do erro para o controle por erro complementar. O sinal é então senoidal, da mesma forma que a corrente de entrada e a referência. É necessário que o sinal amostrado seja maior que a referência para um correto funcionamento, evitando assim um erro negativo. Apesar disso, o sinal de referência pode ser negativo quando for necessário aumentar o pico do sinal de erro (diminuir a razão cíclica mínima).

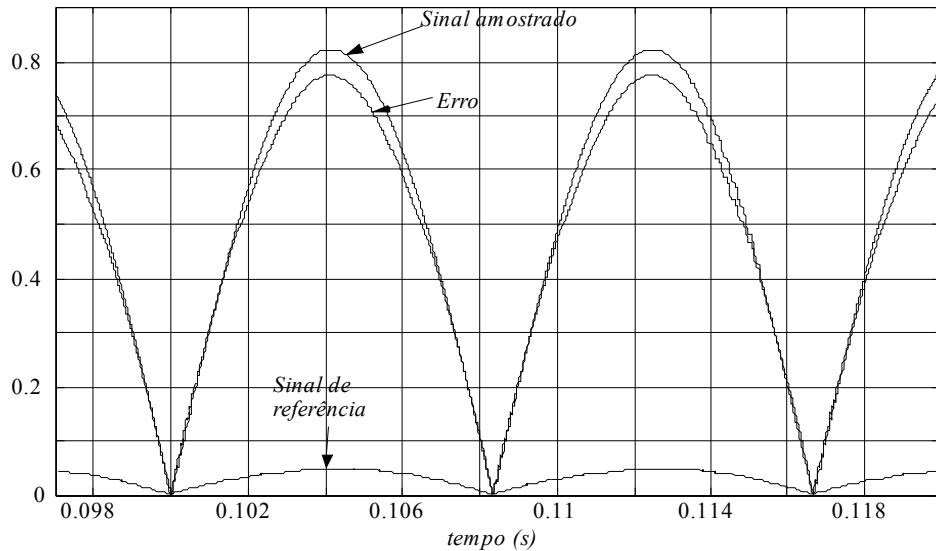


Figura 2.14 - Definição de erro para controle por erro complementar.

Fazendo-se o complemento do sinal de erro, juntamente com um ganho, tem-se o sinal de comando necessário para a correção de fator de potência já conhecido na literatura (figura 2.15). Se a corrente amostrada diminuir, o erro também diminui, aumentando o valor da razão cíclica mínima do conversor. Este aumento da razão cíclica aumenta a corrente no indutor. A estabilidade do sistema é garantida pela dinâmica de alta frequência proporcionada pelo indutor.

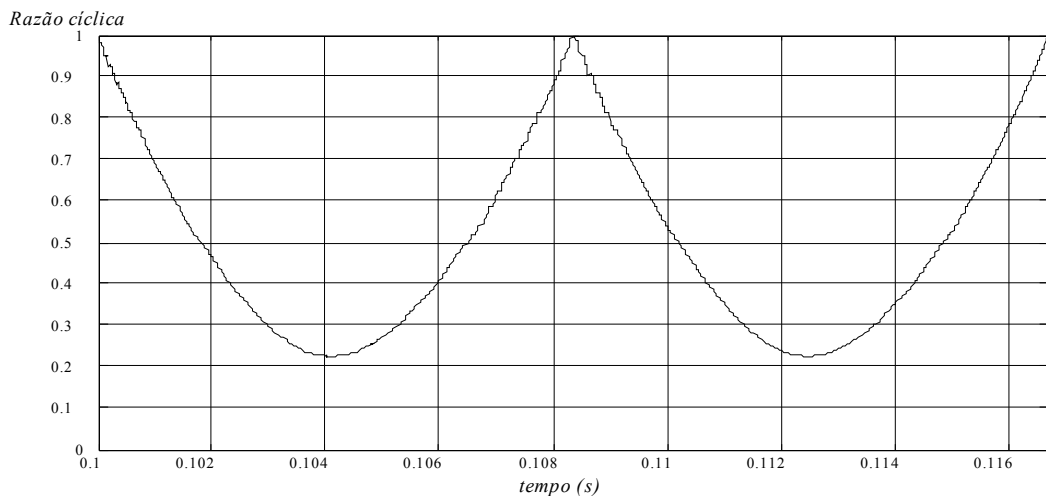


Figura 2.15 - Razão cíclica ou sinal de comando do interruptor boost.

Da mesma forma que o controle do *boost* PFC com *feed-forward* tradicional, a referência pode ter uma ponderação dos sinais de tensão de entrada eficaz e de tensão de saída, fazendo com que uma variação de carga instantânea reflita imediatamente na referência. O diagrama da figura 2.16 mostra o controlador proposto em [4].

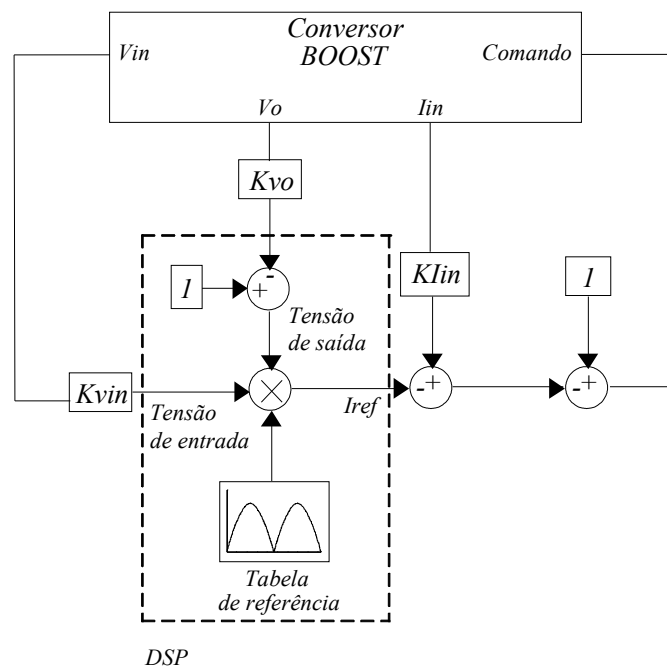


Figura 2.16 - Diagrama de blocos do controle proporcional utilizando erro complementar.

Analisando o sinal dito de referência (I_{ref}), nota-se que a variação de um dos parâmetros do multiplicador reflete imediatamente sobre o sinal de erro. Deste modo, a correção dos sinais de corrente de entrada e de tensão na carga é feita pela dinâmica de baixa frequência do conversor. Entretanto o sinal de comando deve ter a razão cíclica corrigida a cada período de comutação. É necessário então que o sistema opere com amostragem igual à frequência de comutação para evitar distorções na resposta de alta frequência do sistema, já que não existe filtragem na malha de controle (controle ponto a ponto). Este detalhe garante a proteção da corrente no indutor, uma vez que com o crescimento descontrolado da corrente, a razão cíclica diminui instantaneamente, até que o equilíbrio seja alcançado.

Para o cálculo dos ganhos necessários, parte-se do valor de razão cíclica mínima previamente definido, sendo este parâmetro o controle da potência transferida. Pode-se então definir a amplitude do sinal de comando para a razão cíclica mínima e, com isso, definir os outros parâmetros do controle. A figura 2.17 ilustra o diagrama de blocos do sistema.

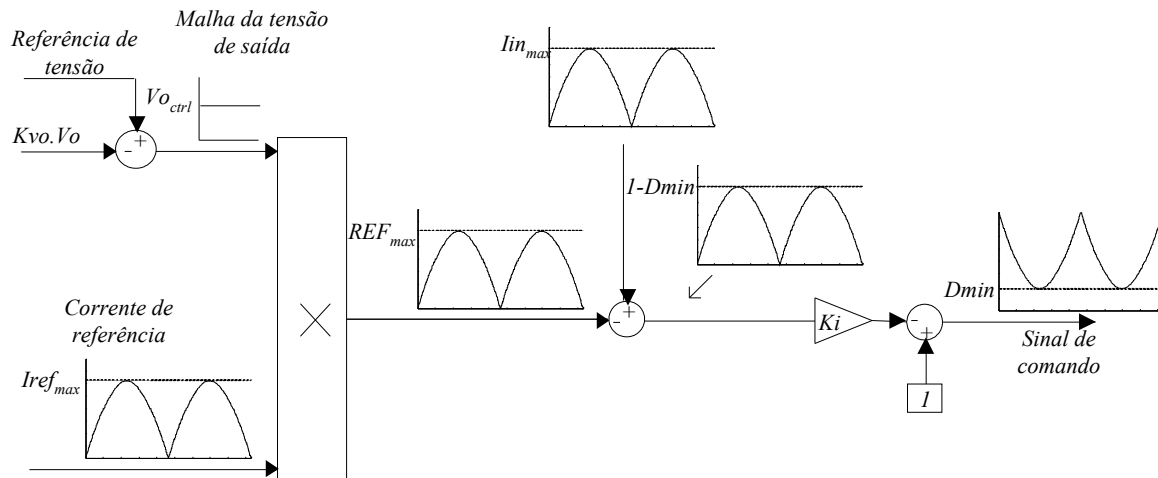


Figura 2.17 - Esquema do controle por erro complementar.

Com a análise dos blocos chega-se facilmente a equação 2.34, considerando todos os sinais envolvidos como sendo sinais de tensão.

$$I_{REF} = \frac{I_{in_max} + \frac{1}{K_i}(-1 + D_{min})}{V_{O_ctrl}} \quad (2.34)$$

Como existe uma malha de tensão, o sinal de V_{O_ctrl} tende ao valor necessário para manter a tensão de saída no valor de referência. O valor do pico da senóide de referência interna do DSP não faz a diferença no ganho do controlador de corrente para este caso pois a malha de tensão controlará este valor.

Calcula-se inicialmente o valor de pico da corrente amostrada na equação 2.35 (através de um resistor shunt, transformando o sinal de corrente em tensão). Os ganhos do resistor shunt e do filtro *anti-aliasing* são representados respectivamente por $K_{shunt}(V/A)$ e $K_{FiltroAA}(V/V)$.

$$I_{in_max} = K_{Shunt} \cdot K_{FiltroAA} \cdot I_{in_pico} = 0,1 \times 4 \times 3,85 = 1,6V \quad (2.35)$$

Então, para manter o sinal de V_{O_ctrl} em 1 calcula-se pela equação 2.34 o valor do pico da referência, utilizando uma razão cíclica mínima de 0,25 (calculada no capítulo 1). O resultado é apresentado em 2.36 (como o sinal de corrente foi convertido para tensão na amostragem, I_{REF} também é dado em volts e posteriormente convertido em sinal digital).

$$I_{REF} = \frac{1,6 + (-1 + 0,225)}{1} = 0,825V \quad (2.36)$$

Com uma referência de amplitude próxima da amplitude do sinal de corrente amostrado, ocorrem distorções na corrente de entrada. Isto se deve à imposição de uma corrente em fase com a tensão de entrada (ver item 2.6). Não é possível para este caso utilizar o ganho K igual a 1. Diminuindo este ganho para 0,5, diminui-se a amplitude da corrente de referência para 0,05, resultando em uma resposta satisfatória.

$$I_{REF} = \frac{1,6 + \frac{1}{0,5}(-1 + 0,225)}{1} = 0,05V \quad (2.37)$$

O valor da corrente de referência foi ajustado em simulação para 0,08. Este erro se deve a razão cíclica mínima ser calculada para os valores nominais de tensão de entrada e de saída. Com o ajuste, o valor da razão cíclica foi de 0,225 para 0,24.

2.5.2. Controle da tensão do barramento CC.

Considerando um controle sem integrador, como proposto pelo fabricante do UC3854, componente utilizado no controle clássico, existe um erro não nulo de tensão sobre a carga em regime permanente. Isto é, para uma variação de carga a tensão não se mantém no valor de referência. A figura 2.18 mostra a variação de carga de 50% para uma tensão de saída nominal de 400V e potência de 630W.

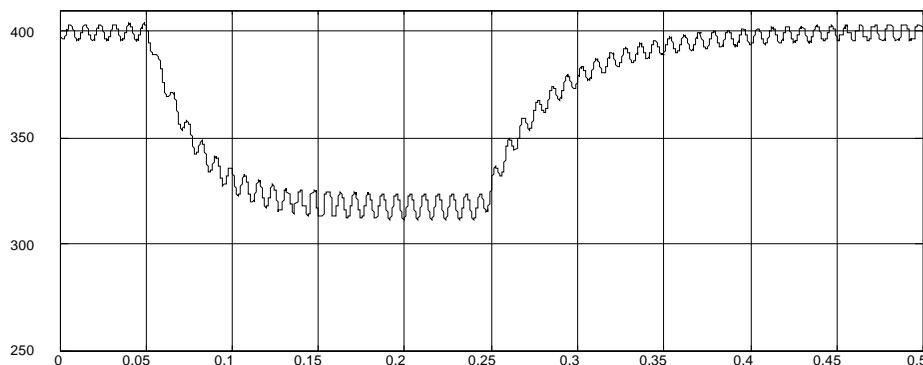


Figura 2.18 - Variação de carga para controle por erro complementar com compensador proporcional na malha de tensão.

Optou-se então por utilizar um controlador de tensão com integrador. O controlador utilizado foi um PI com frequência de corte em aproximadamente 9Hz e ganho ajustado em simulação. O ganho neste caso é dependente da diferença entre as amplitudes da corrente amostrada e da corrente de referência. Quanto maior for o pico da referência, menor deverá ser a

variação do sinal do controlador de tensão (maior ganho) de modo a compensar a tensão na saída da mesma forma.

O ganho deste controlador é obtido a partir de tentativas e erros utilizando, para início dos testes em simulação, o mesmo valor utilizado no clássico. Então, define-se o compensador como sendo a função 2.38.

$$C_{V_o}(z) = \frac{22z - 21,989}{z - 1} \quad (2.38)$$

Apesar de um ganho maior o controle da tensão não é mais rápido que no controle clássico. Essa questão pode ser analisada pela figura 2.19. Sendo que para se ter o ganho do sistema controlado por corrente menor, no controle por erro complementar ($G_2 < G_1$) é necessário um ganho do controlador C_v maior. Assim, se obtém o mesmo ganho na função de transferência de malha fechada do sistema.

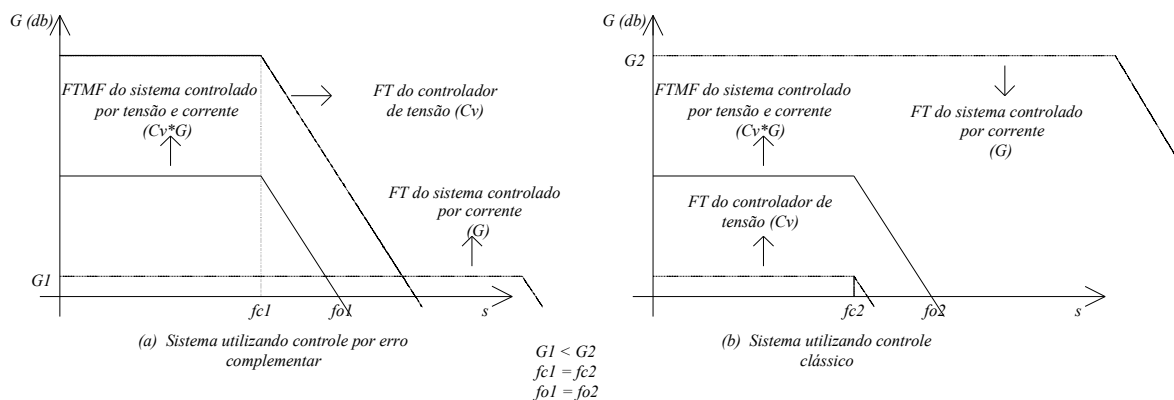


Figura 2.19 - Relações de ganho e frequência de cruzamento do controle clássico e controle por erro complementar.

Os resultados de simulação são apresentados no item 2.7 deste capítulo. Com os ganhos calculados é possível a implementação deste controle utilizando um processador digital de sinais com pouco tempo de processamento [11].

2.5.3. Malha Feed-Forward.

A malha *feed-forward* possui o mesmo comportamento que o controle clássico, uma vez que a resposta das malhas de tensão e de corrente são similares. Dividindo o valor do pico de corrente da referência pelo valor de referência da tensão de entrada (valor imposto pelo divisor resistivo) pode-se adicionar o valor filtrado direto no multiplicador. O ganho do divisor resistivo é dado por $1/311$, não existindo então a necessidade de se alterar o pico da tensão senoidal de referência.

2.5.4. Diagrama do controle por erro complementar para o *simulink*.

O controle por erro complementar é mostrado no diagrama da figura 2.20. No diagrama não é apresentada a malha *feed-forward* que não possui diferença com relação ao controle clássico, não sendo utilizada para simulação.

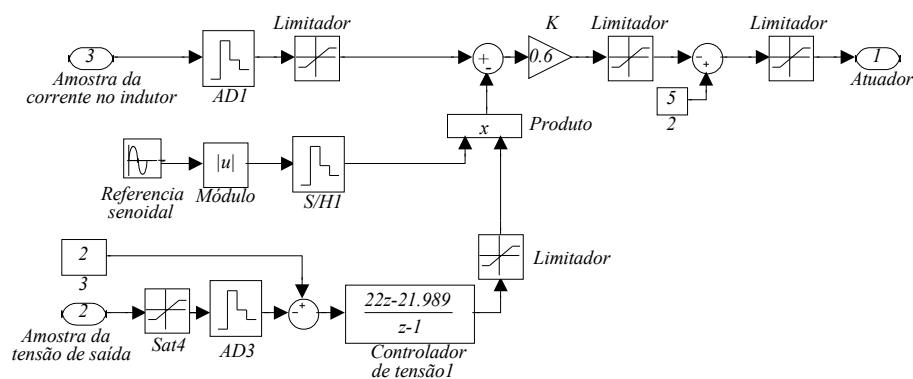


Figura 2.20 - Bloco DSP para controle por erro complementar.

2.6. Projeto utilizando técnica de autocontrole de corrente.

2.6.1. Controle da corrente de entrada.

A teoria do autocontrole consiste em utilizar parâmetros e características do próprio conversor para a malha de controle da corrente. Por este motivo, não é necessário um sinal de

referência na malha de corrente. A referência da corrente do sistema é feita pelo próprio circuito de potência, sem a amostragem da tensão de entrada como é feito nos métodos de controle tradicionais. O diagrama abaixo (figura 2.21) ilustra a estrutura proposta.

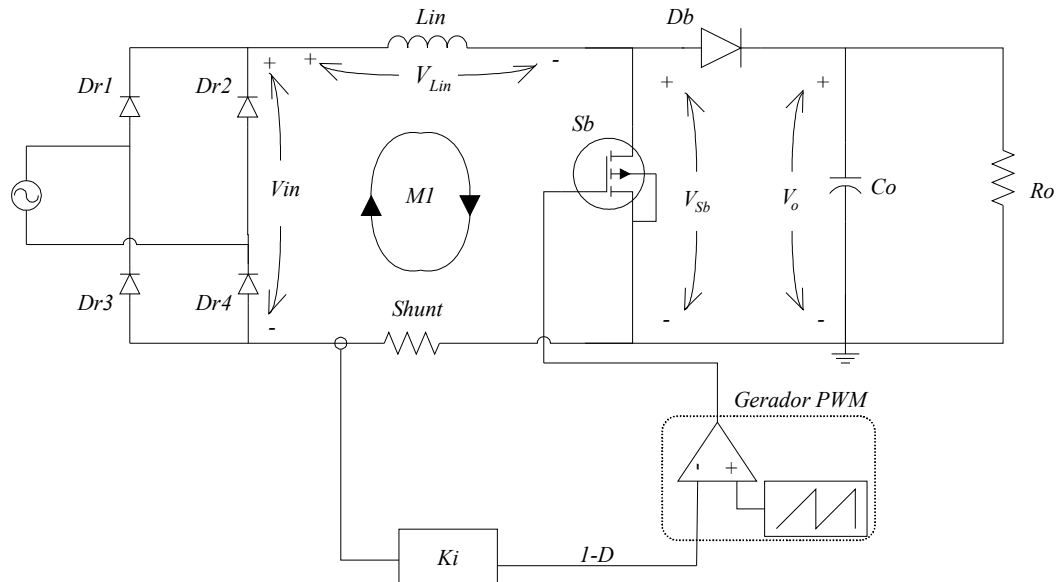


Figura 2.21 - Circuito esquemático do conversor boost autocontrolado.

O sinal de variação da razão cíclica para gerar o comando do interruptor, sendo obrigatoriamente $(1-D)$ no conversor *boost*, é igual ao sinal de corrente amostrado multiplicado por um ganho (K_i) . Este ganho coloca a amplitude da corrente amostrada dentro do valor de amplitude exigida pelo modulador PWM. A figura 2.22 mostra os sinais de comando do sistema autocontrolado em corrente, onde I_{in_pico} é a corrente de pico de entrada, V_{t_pico} a tensão de pico da triangular do gerador PWM e K_i uma constante.

Pela disposição dos interruptores no conversor boost, percebe-se que é necessário controlar o interruptor comandado com $(1-D)$. Com um sinal de comparação com a triangular saturado em V_{t_pico} , ou seja, razão cíclica (D) unitária e corrente de entrada nula, obtém-se uma tensão nula sobre o interruptor (equação 2.39). Para a razão cíclica nula, a tensão sobre o interruptor é a tensão da carga. Então, quando o sinal de comando é considerado apenas D , para modulação de uma tensão senoidal sobre o interruptor, deve-se inverter a senóide de comando.

$$E = mc^2 \quad (2.39)$$

$$E = mc^2 \quad (2.40)$$

Quando se subtrai-se o sinal $K_i I_{in_pico}$ do sinal de tensão de pico da triangular (soma apresentada na figura 2.22), obtém-se uma senóide invertida (figura 2.15) e cria-se condições de

modular uma tensão senoidal sobre o interruptor. As curvas do sinal de comando cmd e da tensão sobre o interruptor V_{Sb} ilustram a situação.

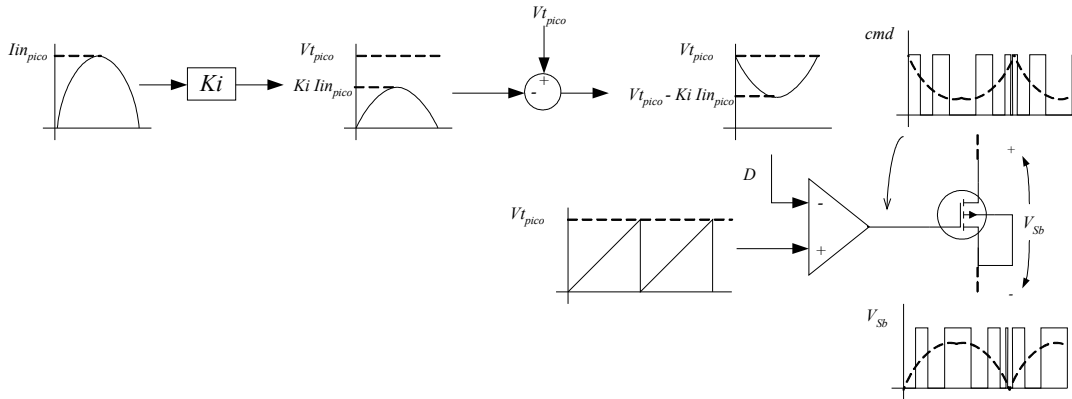


Figura 2.22 - Sinais de comando do conversor autocontrolado em corrente.

Controlando o interruptor e com a tensão de entrada fixa, pode-se afirmar que é imposta uma tensão sobre o indutor. Como a corrente do indutor é a integral da tensão sobre ele, chega-se a um controle da corrente.

Analisando o diagrama da figura 2.21 do ponto de vista do controle, chega-se a figura 2.23. A tensão controlada (V_{Sb}) representa a tensão do barramento sem a filtragem do capacitor de saída e sem o diodo, controlada pelo interruptor Sb . Elimina-se a ponte retificadora e procede-se a análise utilizando o módulo da tensão de entrada.

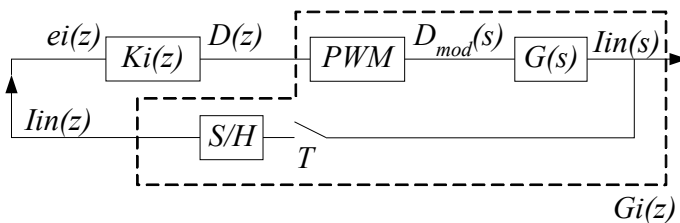


Figura 2.23 - Autocontrole da corrente para o conversor BOOST.

Para uma corrente nula, no início do funcionamento, o interruptor é comandado com razão cíclica unitária, fazendo-o conduzir e levando a corrente no indutor a crescer. A tensão de entrada aumenta, diminuindo a razão cíclica, considerando a tensão de saída constante pela relação do ganho estático do conversor. Reduzindo a razão cíclica a tensão controlada aumenta, fazendo a corrente de entrada aumentar senoidalmente, até o momento que se chega ao pico da tensão de entrada. Na descida da tensão de entrada, a corrente tende a diminuir até zero e a razão cíclica aumenta até 100%, diminuindo a tensão no barramento. Deve-se reparar que a tensão sobre o indutor é uma cossenóide de amplitude extremamente reduzida em comparação com a tensão de entrada e a tensão controlada (V_{Sb}), sendo resultante da diferença de um seno sem defasagem com um seno levemente defasado. Pela relação trigonométrica 2.41 a corrente, ou tensão controlada,

com o pequeno ângulo de defasagem α , é igual à soma entre a senóide de entrada ($Bsen(x)$) e a tensão no indutor ($Acos(x)$), sendo $B \gg A$.

$$\begin{cases} A\cos(x) + Bsen(x) = \sqrt{A^2 + B^2} sen(x + \alpha) \\ \alpha = arctg(A/B) \end{cases} \quad (2.41)$$

Para provar a teoria parte-se do fundamento do conversor *boost*. Fazendo a malha *MI* da figura 2.21 obtém-se 2.42. Resolvendo esta malha é possível provar que o sistema é naturalmente estável. Chega-se a uma equação da corrente de entrada, diferencial de primeira ordem, com excitação senoidal, como será mostrado a seguir.

$$V_{in} - V_{Lin} = V_{Sb} \quad (2.42)$$

Para desenvolver a equação 2.42 elimina-se da análise, o diodo e o capacitor de saída. Com o interruptor bloqueado, a tensão sobre o interruptor é igual a tensão de saída média, calculada no período de comutação. Quando conduzindo a tensão é nula. Para $D(t)$ nulo tem-se o interruptor sempre bloqueado. A tensão controlada sobre o interruptor é representada em função da tensão média de saída no período de comutação pela relação 2.43.

$$V_{Sb} = [1 - D(t)] V_{o_med} \quad (2.43)$$

Fazendo a análise da Figura 2.23 obtém-se 2.44 onde a razão cíclica complementar é igual à corrente adquirida multiplicada por um ganho K_i .

$$1 - D(t) = K_i I_{in}(t) \quad (2.44)$$

Substituindo 2.44 em 2.43, obtém-se a equação 2.45.

$$V_{Sb} = K_i I_{in}(t) V_{o_med} \quad (2.45)$$

Fazendo as substituições da tensão controlada (equação 2.45), da tensão de entrada e da tensão no indutor na equação 2.42 tem-se a equação 2.46.

$$L_{in} \frac{dI_{in}(t)}{dt} + K_i I_{in}(t) V_{o_med} = V_{in_pico} |sen(\omega t)| \quad (2.46)$$

a) Análise do comportamento da corrente no domínio do tempo.

A equação 2.46 representa a dinâmica do sinal de corrente em função dos parâmetros do circuito. É uma equação diferencial de primeira ordem com excitação senoidal com duas respostas, uma transitória ou homogênea e outra de regime permanente ou particular. A resposta transitória é

encontrada anulando-se a excitação do sistema. Obtém-se então, a equação 2.47 onde ct_0 é uma constante.

$$L_{in} \frac{dI_{in_TR}(t)}{dt} + K_i I_{in_TR}(t) V_{o_med} = 0$$

$$\frac{dI_{in_TR}(t)}{I_{in_TR}(t)} = -\frac{K_i V_{o_med}}{L_{in}} dt$$

$$I_{in_TR}(t) = ct_0 e^{-\frac{K_i V_{o_med}}{L_{in}} t} \quad (2.47)$$

A resposta genérica de regime permanente para excitação senoidal é mostrada na equação 2.48.

$$I_{in_RP}(t) = A \cos(\omega t) + B \sin(\omega t) \quad (2.48)$$

Calculando a derivada da equação 2.48 obtém-se a equação 2.49.

$$\frac{dI_{in_RP}(t)}{dt} = -\omega A \sin(\omega t) + \omega B \cos(\omega t) \quad (2.49)$$

Substituindo as soluções 2.48 e 2.49 na equação diferencial encontram-se os termos A (equação 2.50) e B (equação 2.51).

$$A = -\frac{\omega L_{in} V_{in_pico}}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} \quad (2.50)$$

$$B = \frac{V_{in_pico} K_i V_{o_med}}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} \quad (2.51)$$

A resposta de regime permanente é mostrada na equação 2.52.

$$I_{in_RP}(t) = -\frac{\omega L_{in} V_{in_pico}}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} \cos(\omega t) + \frac{V_{in_pico} K_i V_{o_med}}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} \sin(\omega t) \quad (2.52)$$

Onde pode-se utilizar da relação aritmética da equação 2.53.

$$\sin(x) + \cos(x) = \sqrt{A^2 + B^2} \sin(x + \alpha) \quad (2.53)$$

O ângulo de defasagem “ α ” é dado pela equação 2.54.

$$\alpha = \arctan\left(\frac{A}{B}\right) \quad (2.54)$$

Reordenando a resposta de regime permanente obtém-se a equação 2.55.

$$I_{in_RP}(t) = \frac{V_{in_pico} \operatorname{sen}(\omega t + \alpha)}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} \sqrt{(\omega L_{in})^2 + (K_i V_{o_med})^2} \quad (2.55)$$

E “ α ” passa a ser definido pela equação 2.56.

$$\alpha = \arctan\left(-\frac{\omega L_{in}}{K_i V_{o_med}}\right) \quad (2.56)$$

A corrente total é composta pela soma dos termos transitório e de regime (equação 2.57).

$$I_{in}(t) = \frac{\sqrt{(\omega L_{in})^2 + (K_i V_{o_med})^2}}{\omega^2 L_{in}^2 + K_i^2 V_{o_med}^2} V_{in_pico} \operatorname{sen}(\omega t + \alpha) + ct_0 e^{-\frac{K_i V_{o_med}}{L_{in}} t} \quad (2.57)$$

Simplificando a equação 2.57 obtém-se a equação 2.58.

$$I_{in}(t) = \frac{1}{\sqrt{(\omega L_{in})^2 + (K_i V_{o_med})^2}} V_{in_pico} \operatorname{sen}(\omega t + \alpha) + ct_0 e^{-\frac{K_i V_{o_med}}{L_{in}} t} \quad (2.58)$$

Fazendo $I_{in}(0)$ igual a zero se calcula a constante ct_0 (equação 2.59).

$$ct_0 = -\frac{V_{in_pico}}{\sqrt{(\omega L_{in})^2 + (K_i V_{o_med})^2}} \operatorname{sen}(\alpha) \quad (2.59)$$

Considerando a resposta em regime da equação 2.57, percebe-se que a corrente é igual a tensão de entrada com um ganho e com uma defasagem que se espera ser muito pequena.

b) Análise do comportamento da corrente no domínio da frequência.

Outra forma de analisar a resposta da corrente para o controle proposto é no domínio da frequência (análise da resposta em regime para diferentes frequências). A partir da equação 2.46 aplica-se a transformada de *laplace* (equação 2.60).

$$s L_{in} I_{in}(s) + K_i V_{o_med} I_{in}(s) = V_{in}(s) \quad (2.60)$$

Isolando a corrente na equação 2.60 obtém-se a equação 2.61.

$$I_{in}(s) = \frac{1}{K_i V_{o_med} \left(\frac{s L_{in}}{K_i V_{o_med}} + 1 \right)} V_{in}(s) \quad (2.61)$$

Percebe-se em 2.61 que a corrente possui a mesma forma de onda da tensão de entrada para baixas frequências. Em altas frequências o sistema atua como um filtro de primeira ordem. O diagrama de bode da figura 2.24 ilustra o comportamento em frequência da corrente de entrada.

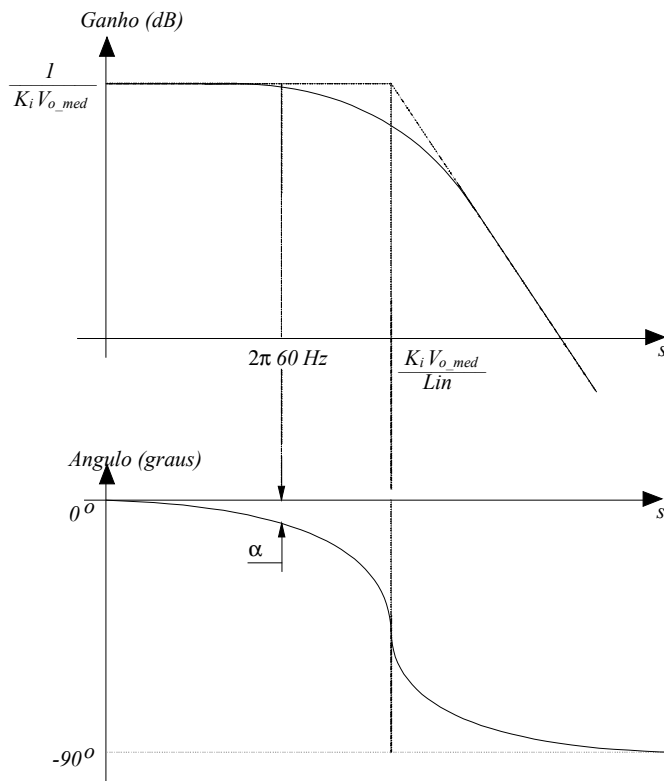


Figura 2.24 - Comportamento em frequência da corrente no conversor boost.

Pelo diagrama de bode da figura 2.24 nota-se que existe um desvio de fase “ α ” na frequência da rede. Como esperado, este valor é baixo e desprezível do ponto de vista do fator de potência, uma vez que a frequência da rede se encontra muito abaixo da frequência de corte do sistema (pólo dominante). Esta defasagem é a mesma observada na análise da corrente no tempo.

Para evitar um defasamento considerável, a frequência do pólo deve estar pelo menos uma década acima da frequência da rede. Na prática, este limite é respeitado com muita folga. Para uma indutância definida e uma tensão de entrada definida, a defasagem caracteriza-se como uma potência limite para o conversor. Em outras palavras, seria um limite máximo para a ondulação de corrente na entrada.

O autocontrole de corrente pode ser aplicado para qualquer forma de onda de tensão de entrada com frequência abaixo da frequência de corte do sistema (pelo menos uma década), o qual representa a dinâmica mais lenta. Nota-se que a faixa plana é extensa, sendo o controle da corrente mais rápido que o clássico. Também não é necessário sincronizar o sinal de frequência de

comutação com a frequência da rede, facilitando a aplicação para diferentes sistemas (50Hz ou 60Hz).

c) Cálculo do ganho K_i da corrente.

O ganho pode ser calculado quando já se tem em mãos o valor de razão cíclica mínima para se obter a potência nominal no sistema. É dado pela relação entre a razão cíclica mínima complementar e o pico da corrente de entrada amostrada. Esta equação pode ser analisada pela figura 2.23 e obtida a partir da equação 2.44 que está em função do tempo. Fazendo uma análise matemática, observa-se que para uma corrente de entrada nula e com um ganho K_i qualquer, a razão cíclica é unitária. Considerando o ponto de máxima corrente de entrada tem-se que $I_{in}(t)$ representa a corrente de pico amostrada pelo resistor *shunt* e a razão cíclica é igual a razão cíclica mínima para o período da rede. Chega-se, então, a equação 2.62.

$$K_i = \frac{1 - D_{min}}{I_{in_amostr_pico}} \quad (2.62)$$

Pode-se representar os ganhos da corrente depois da amostragem dentro do ganho K_i (equação 2.63).

$$k = K_i K_{amostr} \quad (2.63)$$

Obtém-se então a equação 2.64.

$$k = \frac{1 - D_{min}}{I_{in_pico}} \quad (2.64)$$

A partir de 2.64, constrói-se um ábaco da corrente em função do ganho k e da razão cíclica, representando a potência transferida para a carga em função do ganho k . Este ábaco é apresentado na figura 2.25.

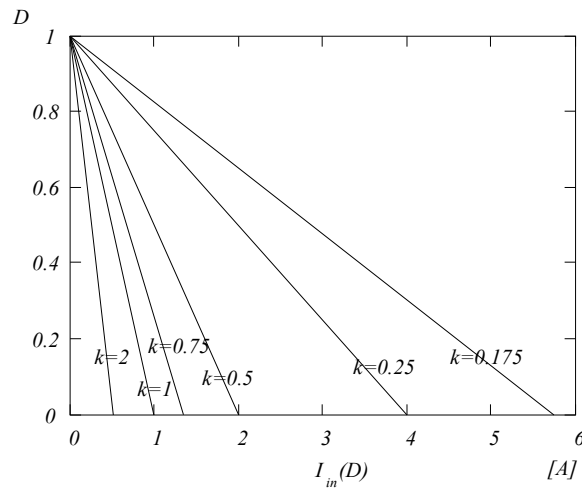


Figura 2.25 - Corrente de entrada em função da razão cíclica D e do ganho k .

A corrente de saída é definida pela equação 2.65.

$$I_o = \frac{P_o}{V_o} = \frac{P_{in}}{R_o \cdot I_o} = \frac{I_{in_ef} \cdot V_{in_ef}}{R_o \cdot I_o} = \frac{I_{in} \cdot V_{in_ef}}{R_o \cdot I_o \cdot \sqrt{2}} \quad (2.65)$$

A corrente de pico de entrada I_{in} pode ser representada em função da corrente de saída I_o . Isolando I_{in} obtém-se 2.66.

$$I_{in} = \frac{R_o I_o^2 \sqrt{2}}{V_{in_ef}} \quad (2.66)$$

A razão cíclica representa o ganho estático (tensão de saída pela tensão de entrada) a partir da relação 2.67.

$$V_o = \frac{V_{in}}{1-D} \quad (2.67)$$

Isolando $1-D$ em 2.64 e substituindo em 2.67, obtém-se a relação entre a tensão de saída e a tensão de entrada em função da corrente de entrada e do ganho K_i (equação 2.68), onde neste caso, K_{amostr} representa o ganho do resistor *shunt* e do filtro *anti-aliasing*.

$$\frac{V_o}{V_{in}}(I_{in}) = \frac{1}{k \cdot I_{in}} \quad (2.68)$$

A característica externa do conversor é constituída de curvas decrescentes como mostra o ábaco da figura 2.26, proveniente da equação 2.68. O diagrama se mostra similar ao diagrama do conversor *boost* sem controle e em condução contínua. O conversor com o autocontrole de corrente não opera em condução descontínua.

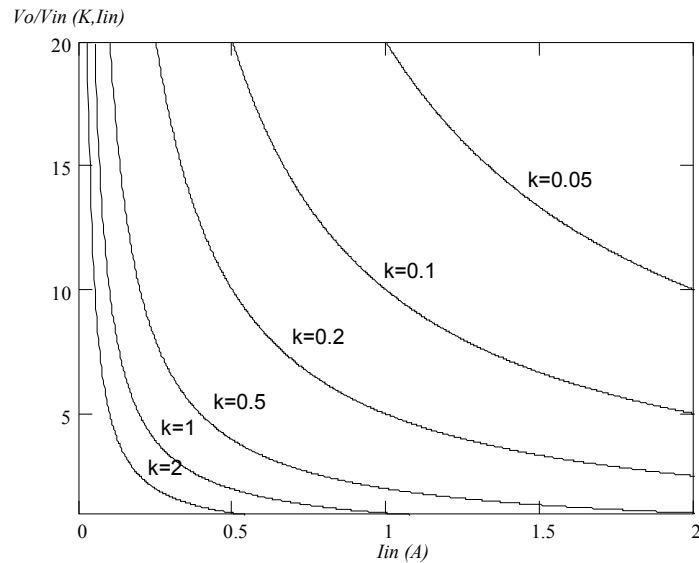


Figura 2.26 - Característica externa do conversor boost autocontrolado.

Portanto, a tensão de saída do conversor é dependente da corrente de entrada e do ganho K_i . Quanto menor for a razão cíclica menor será a tensão de saída. Para a mesma razão cíclica e com um ganho K_i menor, maior será a potência transferida da entrada para a saída.

Sendo a corrente de pico de entrada de 3,85A, com o ganho do resistor *shunt* mais o filtro *anti-aliasing* de 0,4 e uma razão cíclica mínima de 0,225 (o valor calculado no capítulo 1), obtém-se o ganho necessário para a malha de corrente (equação 2.69).

$$K_i = \frac{1 - 0,225}{3,85 \times 0,4} = 0,503 \quad (2.69)$$

Com o controle da tensão de saída se notará que este ganho serve apenas como um valor de ganho inicial para a malha de corrente. O ganho será imposto pela saída da malha de tensão que multiplica K_i , já que a malha de tensão define a potência transferida.

Utilizando os parâmetros de projetos da tabela 1.1 e o ganho K_i obtido na equação 2.69, calcula-se o ângulo de defasagem α (equação 2.70) a partir da equação 2.56. Como esperado, a defasagem é desprezível sendo a corrente uma imagem da tensão de entrada.

$$\alpha = \arctan\left(-\frac{2\pi \times 60 \times 0,001}{0,45 \times 400}\right) = 0,119^\circ \quad (2.70)$$

2.6.2. Controle da tensão do barramento CC.

A partir da análise do controle da corrente, conclui-se que o ganho K_i é a variável de controle da potência fornecida à carga. Então, a malha de tensão deve ser multiplicada ao ganho da corrente, a fim de compensar as perturbações do sistema. O circuito controlado por tensão e corrente é mostrado na figura 2.27.

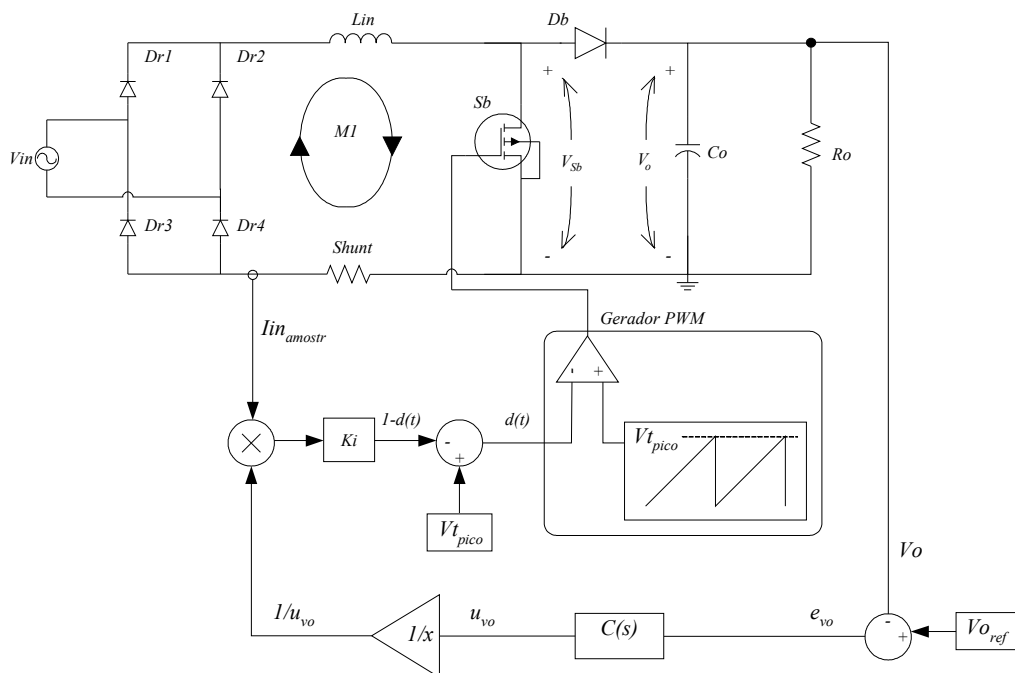


Figura 2.27 - Circuito boost autocontrolado por corrente junto com a malha de tensão.

Do ponto de vista do controle, constrói-se o diagrama de blocos do conversor autocontrolado em corrente com malha de tensão (figura 2.28).

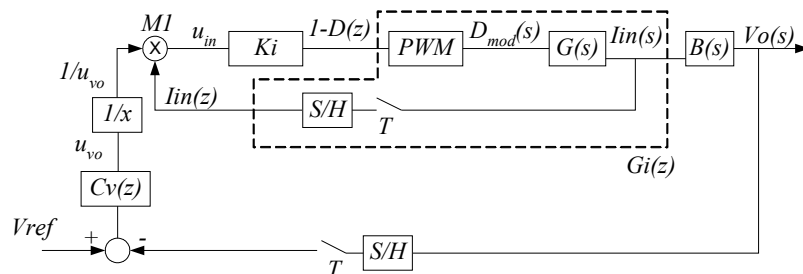


Figura 2.28 - Diagrama de blocos de controle do conversor com malha de autocontrole de corrente e com malha de controle de tensão.

A malha de controle de tensão se assemelha à utilizada no controle clássico. A diferença está no fato da amplitude da corrente ser inversamente proporcional ao sinal de controle do

compensador de tensão (equação 2.71). No controle clássico a malha de tensão age sobre a referência de corrente e não na própria corrente amostrada como ocorre no autocontrole. Sendo assim, é necessário adicionar à saída do compensador de tensão uma função $1/x$ com o objetivo de compensar esta diferença. Fazendo uma análise quantitativa, percebe-se que para um aumento da tensão na carga, o sinal u_{vo} da saída do compensador tende a diminuir, aumentando o sinal u_{in} responsável pelo controle da corrente (resultado da multiplicação MI), diminuindo a razão cíclica mínima e finalmente diminuindo a tensão da carga.

Sendo o ganho fornecido pela saída do compensador de tensão representado por u_{vo} , busca-se uma aproximação para simplificar o controle. A relação é dada pelo multiplicador MI da figura 2.28, onde uma variação do sinal de controle da tensão implica em uma variação do sinal de controle da corrente. A equação 2.71 mostra que o sinal de controle da corrente de entrada é inversamente proporcional ao sinal de saída do compensador de tensão.

$$u_{in}(u_{vo}) \propto \frac{1}{u_{vo}} \quad (2.71)$$

Adicionando uma variação ao sinal do controlador de tensão chega-se a 2.72.

$$u_{in}(u_{vo} + \Delta u_{vo}) \propto \frac{1}{u_{vo} + \Delta u_{vo}} \quad (2.72)$$

Multiplicando ambos os lados da equação 2.72 por $u_{vo} - \Delta u_{vo}$ para facilitar a análise, obtém-se 2.73.

$$u_{in}(u_{vo} + \Delta u_{vo}) \propto \frac{u_{vo} - \Delta u_{vo}}{u_{vo}^2 + \Delta u_{vo}^2} \quad (2.73)$$

Considerando que a variação do ganho da tensão ao quadrado é muito menor que o próprio ganho ao quadrado, chega-se a 2.74.

$$u_{in}(u_{vo} + \Delta u_{vo}) \propto \frac{u_{vo} - \Delta u_{vo}}{u_{vo}^2} = \frac{1}{u_{vo}} - \frac{\Delta u_{vo}}{u_{vo}^2} \quad (2.74)$$

A variação da corrente de entrada é então definida por 2.75.

$$u_{in}(u_{vo} + \Delta u_{vo}) \propto u_{in}(u_{vo}) + \Delta u_{in} \quad (2.75)$$

A equação 2.74 passa a ser representada por 2.76.

$$u_{in}(u_{vo}) + \Delta u_{in} \propto \frac{1}{u_{vo}} - \frac{\Delta u_{vo}}{u_{vo}^2} \quad (2.76)$$

Substituindo 2.71 em 2.76 chega-se a conclusão que a variação do ganho K_i é dada pelo negativo da variação do sinal de controle do compensador de tensão (equação 2.77).

$$\Delta u_{in} \propto -\frac{\Delta u_{vo}}{u_{vo}^2} \quad (2.77)$$

Este detalhe da variação da saída do compensador de tensão em função da corrente pode também ser analisado no ábaco da característica de saída do conversor operando com a malha de corrente (figura 2.29).

O diagrama simplificado de controle do sistema é mostrado na figura 2.29.

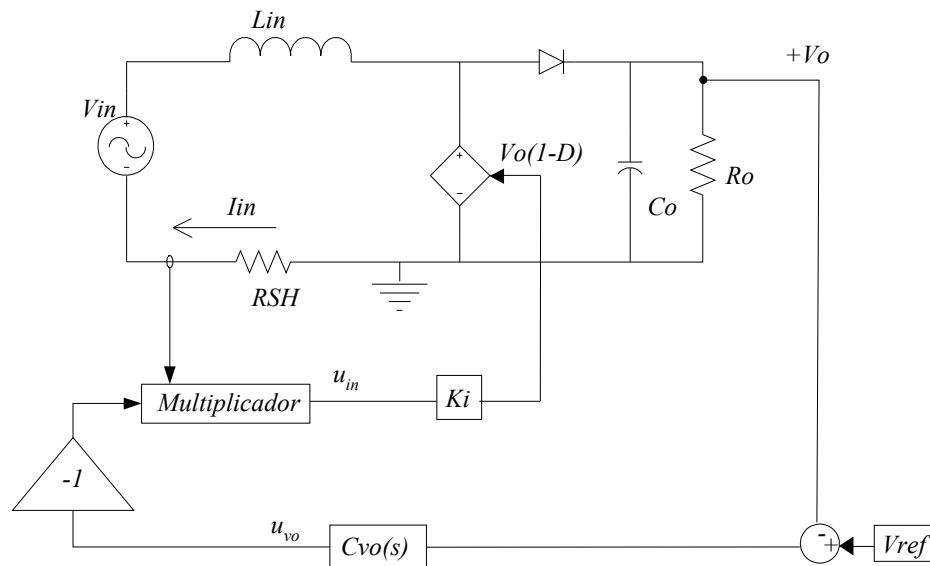


Figura 2.29 - Diagrama do sistema com malha de tensão de saída.

Desta forma apresentada, conclui-se que o compensador é projetado da mesma maneira que o clássico. Deve ser um compensador lento, com um zero uma década abaixo da frequência de ondulação da tensão da carga (120Hz) e com um ganho baixo. O compensador utilizado é mostrado na equação 2.78, sendo o mesmo utilizado no controle clássico (equação 2.31).

$$C_{vo}(z) = 4 \frac{z - 0,9997}{z - 1} \quad (2.78)$$

2.6.3. Diagrama do autocontrole para o simulink.

O diagrama do autocontrole a ser utilizado na simulação do sistema é mostrado na figura 2.30. Na saída do compensador existe o bloco responsável pela inversão do sinal de controle apresentado como $1-K_v$. Com isso, coloca-se o compensador de tensão com valor inicial igual a 1, sendo que o ganho da malha de corrente é projetado para o valor de partida. Com K_i constante o controle da potência é feito pela variável de saída do compensador de tensão chamado de $u_{vo}(s)$.

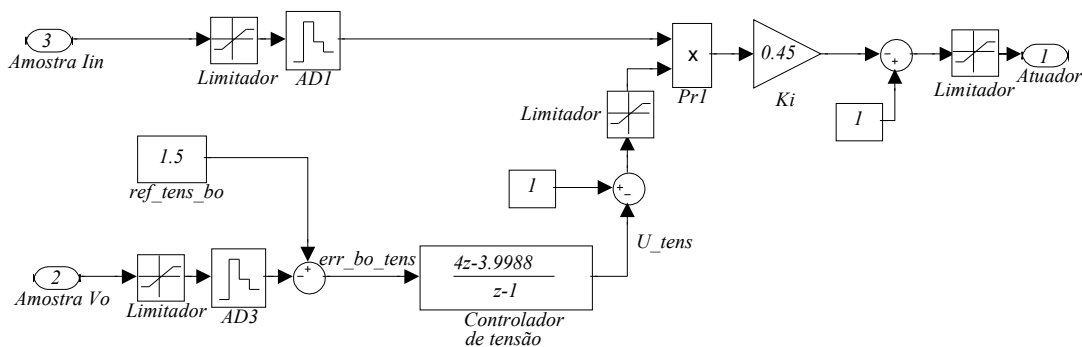


Figura 2.30 - Bloco DSP para simulação com o simulink utilizando autocontrole.

Os ganhos serão posteriormente adaptados para o sistema binário de 12 bits (conversores A/D) e de 16 bits (sinal de comparação do modulador por largura de pulso) para representação no processador. Deve-se considerar no ganho do controlador, o ganho associado ao conversor AD. Para uma tensão de 3V tem-se 4095, ou FFF no buffer do AD. A equação 2.79 mostra o controlador calculado para implementação direta no processador.

$$C_{V_o}(z) = \frac{4}{4095/3} \frac{z-0,9997}{z-1} = 0,00293 \frac{z-0,9997}{z-1} \quad (2.79)$$

2.7. Comparação dos controles propostos.

2.7.1. Análise de frequência.

Inicialmente serão comparadas as respostas dos sistemas controlados apenas por corrente para os projetos apresentados nos itens 2.4 para controle clássico, 2.5 para controle por erro complementar e 2.6 para o autocontrole.

Calcula-se inicialmente a função de transferência de malha fechada entre a corrente de entrada e a corrente de referência, utilizando controle clássico para análise da dinâmica do sistema. Com o controlador representado pelo diagrama de blocos da figura 2.31 obtém-se a equação 2.80.

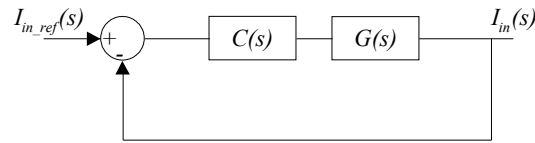


Figura 2.31 - Diagrama de blocos do controle clássico.

$$FTMF = \frac{I_{in}(s)}{I_{in_ref}(s)} = \frac{C(s)G(s)}{1 + C(s)G(s)} \quad (2.80)$$

Voltando a equação do compensador de tensão do domínio discreto, obtido em 2.29, para o domínio contínuo, obtém-se a equação 2.81.

$$C_{boost_corrente}(s) = \frac{s - 5,4 \times 10^5}{s} \quad (2.81)$$

Com a função de transferência definida pela equação 2.21 e a equação do controlador em 2.81, traça-se o diagrama de bode da equação 2.80 utilizando o software MATLAB. O diagrama é mostrado na figura 2.32. Pelo gráfico, a faixa plana se estende até aproximadamente 100krad/s ou $15,9\text{kHz}$. Esta faixa representa a rapidez da resposta do sistema compensado, pois na frequência de corte se encontra o primeiro pólo (pólo dominante) do sistema em malha fechada.

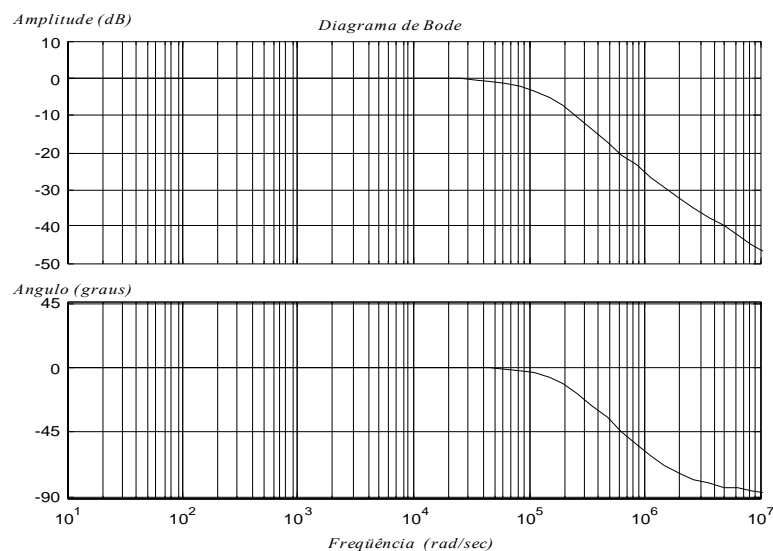


Figura 2.32 - Diagrama de bode da função de transferência de malha fechada do sistema com compensador de corrente utilizando controle clássico.

Para o caso do conversor autocontrolado tem-se a função de transferência de malha fechada dada por 2.61 onde pode se considerar a tensão de entrada como referência.

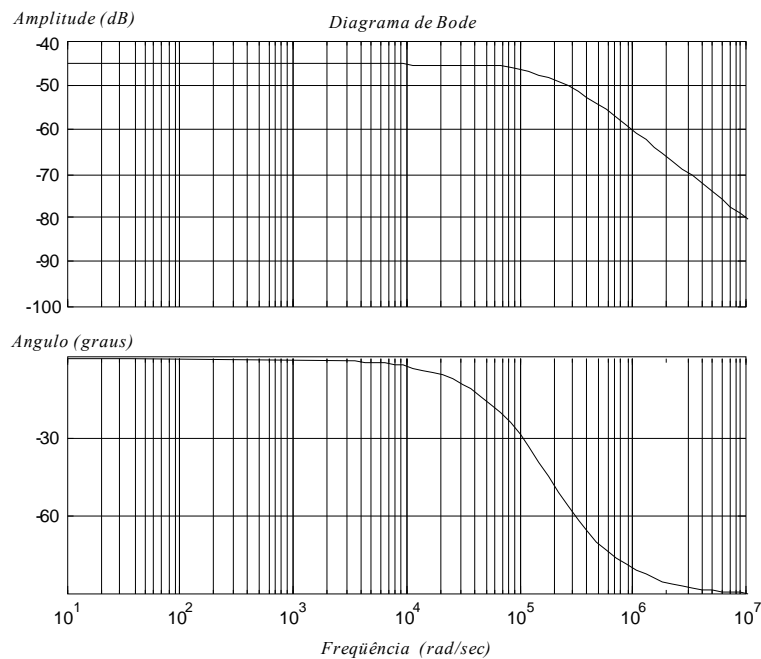


Figura 2.33 - Diagrama de bode da função de transferência de malha fechada para o conversor autocontrolado em corrente.

Percebe-se pelo gráfico da figura 2.33 que o pólo de malha fechada se encontra exatamente em 180krad/s , ou $28,647\text{kHz}$, como mostra a equação 2.61. Isto prova que o método de autocontrole de corrente é mais rápido que o controle clássico, fornecendo uma forma de onda de corrente mais semelhante a forma de onda da tensão de entrada.

A rejeição às altas frequências é menor que no controle clássico, já que neste caso a resposta predominante é de primeira ordem, ou seja, obtém-se uma queda de 20db/dec . Para melhorar esta rejeição pode-se utilizar, se necessário, um filtro passa baixo junto com o ganho K_i . No caso deste projeto, este filtro será embutido no filtro *anti-aliasing*, colocando a frequência de corte um pouco abaixo da frequência de comutação como se procede normalmente.

2.7.2. Resultados de simulação para malha de corrente.

Analisa-se a forma de onda da corrente para regime permanente com tensão de saída $V_o=400\text{V}$ e potência de entrada nominal $P_{in}=600\text{W}$.

a) Controle clássico.

A figura 2.34 mostra a corrente obtida com o controle clássico, com uma tensão de entrada senoidal de 311V de pico.

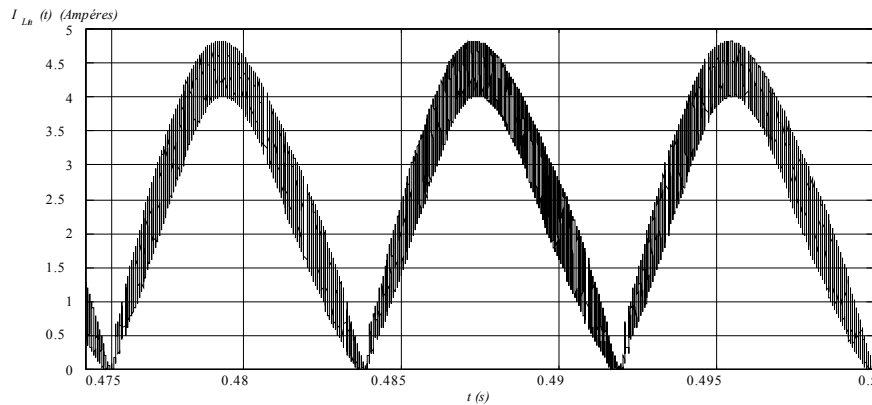


Figura 2.34 - Corrente no indutor para sistema somente com malha de corrente utilizando controle clássico.

Com uma tensão triangular na entrada de 311V de pico, obtém-se a figura 2.35.

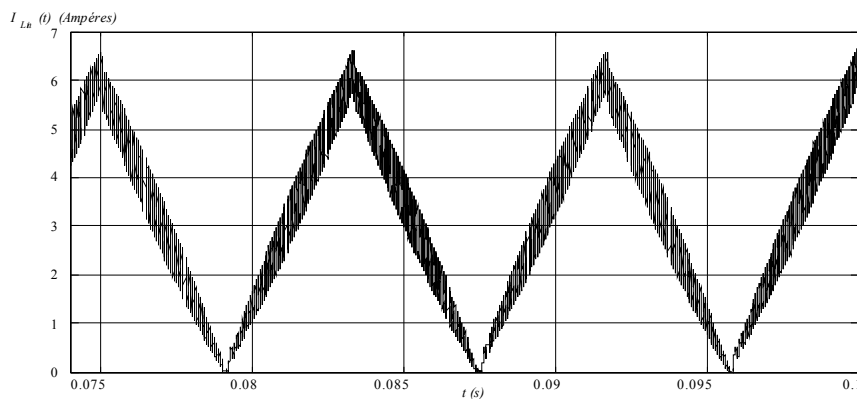


Figura 2.35 - Corrente no indutor para sistema somente com malha de corrente utilizando controle clássico e tensão de entrada triangular.

Para este caso a distorção da corrente é proveniente do erro do controlador. Quanto mais rápida for a malha de corrente menor será a variação do erro de corrente é maior será a semelhança entre as formas de onda de corrente e de referência. Para o controlador projetado obteve-se uma forma de onda de corrente satisfatória (figura 2.34).

b) Controle por erro complementar.

A corrente obtida com o controle por erro complementar é mostrada na figura 2.36. O resultado obtido em simulação mostra uma corrente perfeitamente senoidal com componente harmônica proveniente apenas da comutação.

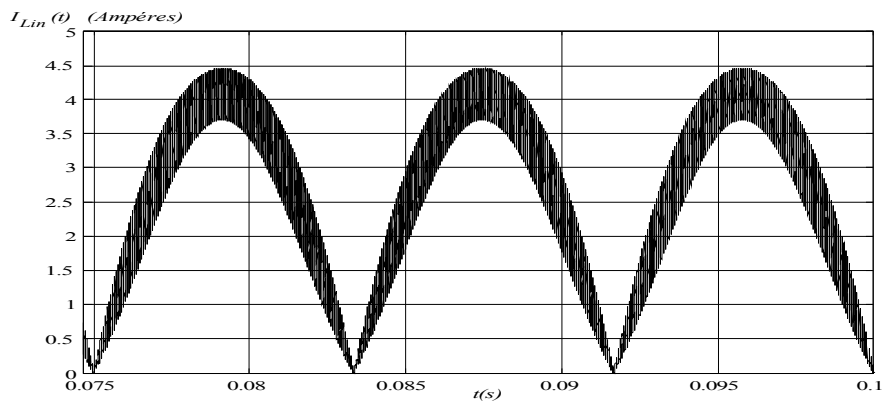


Figura 2.36 - Corrente no indutor para sistema somente com malha de corrente utilizando controle por erro complementar.

Com uma tensão de entrada triangular de 311V de pico obtém-se a figura 2.37. Nota-se que a distorção da corrente é mínima, mas para isso é importante que a referência de corrente seja exatamente igual a tensão de entrada.

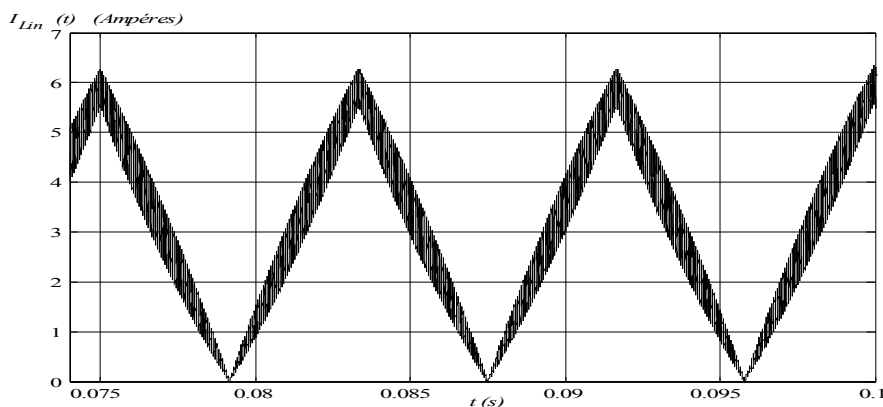


Figura 2.37 - Corrente no indutor para sistema somente com malha de corrente utilizando controle por erro complementar, com uma tensão de entrada triangular.

c) Autocontrole de corrente.

Como foi analisado no item 2.6, o sinal de referência para o controle por erro complementar pode ser analisado como uma distorção do sinal de corrente onde se faz a compensação das outras variáveis do sistema. A figura 2.38 mostra o sinal de corrente proveniente da técnica de autocontrole de corrente. Como esperado, a corrente possui a mesma forma de onda da tensão de entrada com ondulação proveniente da comutação.

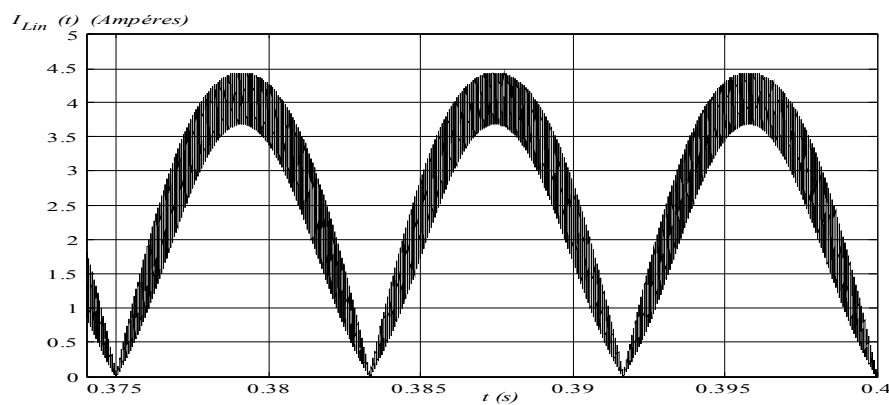


Figura 2.38 - Corrente no indutor para sistema somente com malha de corrente utilizando autocontrole de corrente.

Na figura 2.39 procede-se a análise para uma tensão de entrada triangular.

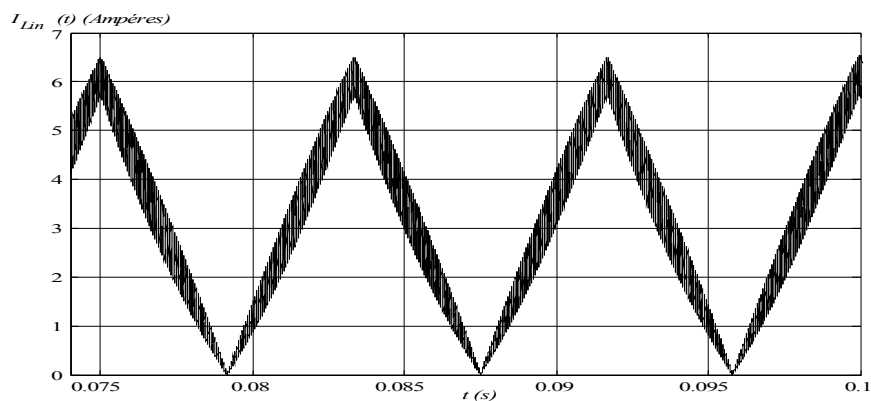


Figura 2.39 - Corrente no indutor para sistema somente com malha de corrente utilizando autocontrole de corrente e tensão de entrada triangular.

2.7.3. Resultados de simulação para as malhas de tensão.

Analisa-se neste ítem o comportamento dos diferentes tipos de controle utilizando controle de corrente e tensão em regime permanente.

a) Controle clássico.

Os gráficos que seguem mostram a corrente no indutor (figura 2.40), a tensão na carga (figura 2.41), a variação da razão cíclica (figura 2.42) e a tensão de entrada junto com a corrente no indutor (figura 2.43) para uma tensão de entrada de 311V de pico e tensão de saída de 400V.

Percebe-se pelo gráfico da corrente que com a malha de tensão introduz-se a ondulação de 120Hz na corrente.

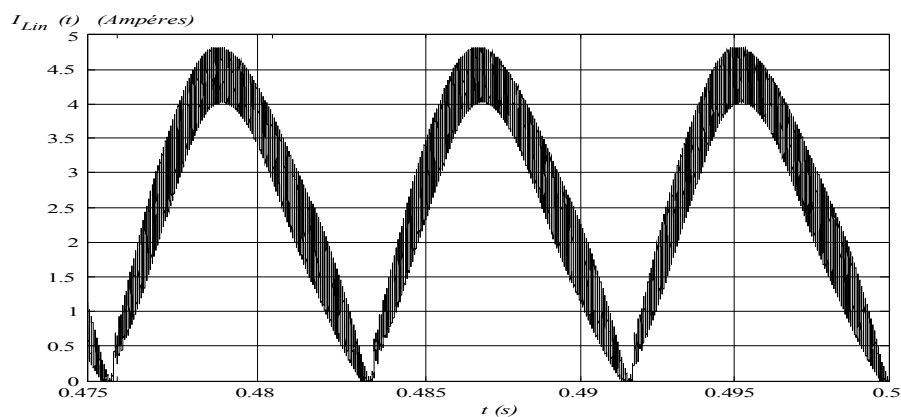


Figura 2.40 - Corrente no indutor com malha de tensão utilizando controle clássico.

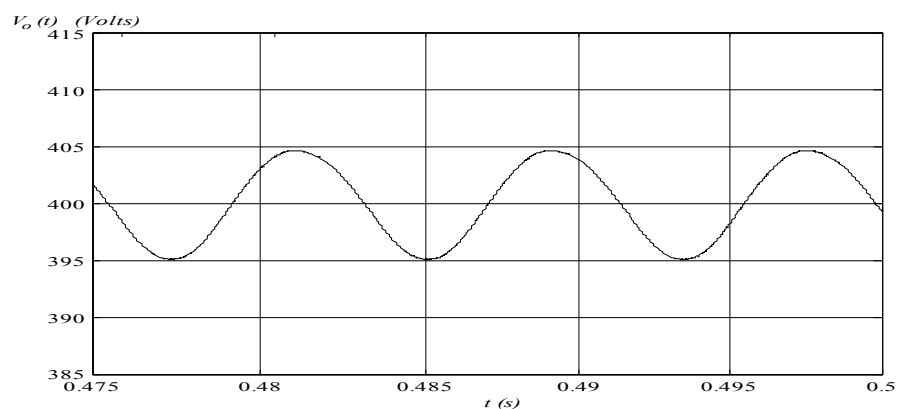


Figura 2.41 - Detalhe da ondulação da tensão na carga com malha de tensão utilizando controle clássico.

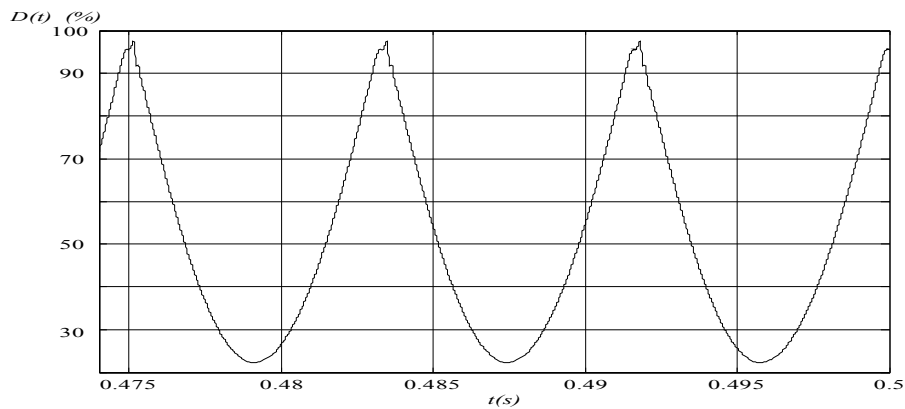


Figura 2.42 - Razão cíclica com malha de tensão para controle clássico.

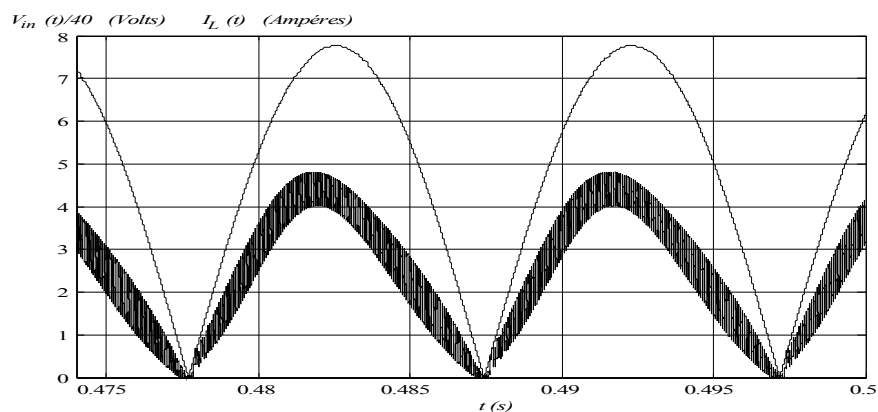


Figura 2.43 - Tensão retificada (/40) e corrente no indutor com malha de tensão utilizando controle clássico.

b) Controle por erro complementar.

Para o controle por erro complementar a corrente é mostrada na figura 2.44. Diferente do controle clássico aqui não se percebe, a olho nú, a influência da ondulação de 120Hz da tensão de saída. Um detalhe da ondulação da tensão na carga é mostrado na figura 2.45. Na figura 2.46 é mostrada a variação da razão cíclica. Na figura 2.47 é mostrada a tensão retificada junto com a corrente no indutor para um circuito com 311V de tensão de pico de entrada e 400V de tensão de saída. Aqui também se percebe a influência da ondulação da tensão de saída na corrente de entrada.

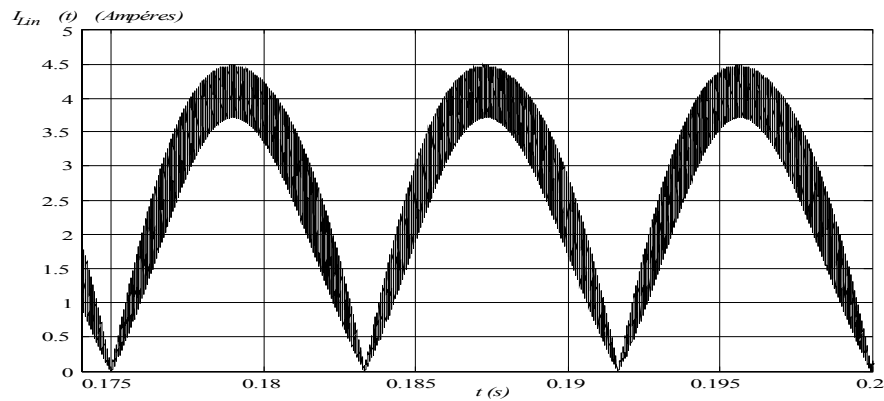


Figura 2.44 - Corrente no indutor com malha de tensão utilizando controle por erro complementar.

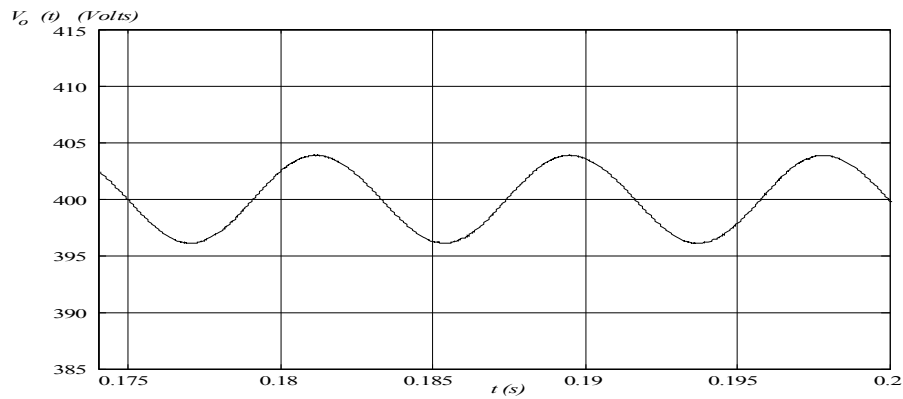


Figura 2.45 - Detalhe da ondulação da tensão na carga, com malha de tensão, utilizando controle por erro complementar.

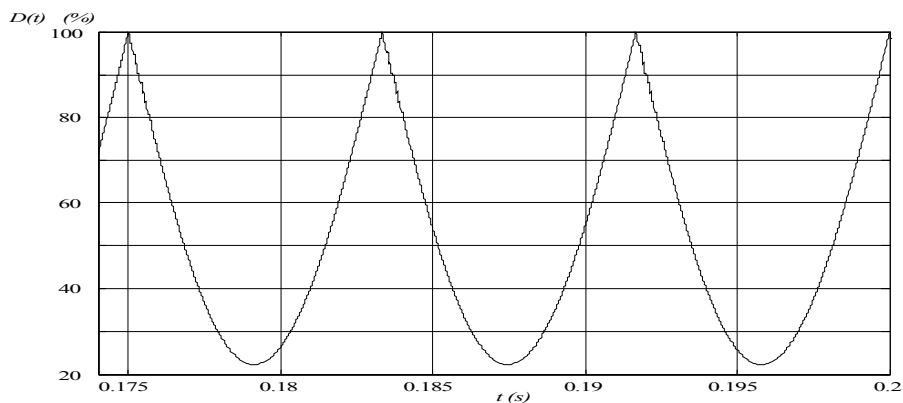


Figura 2.46 - Razão cíclica com malha de tensão para controle por erro complementar.

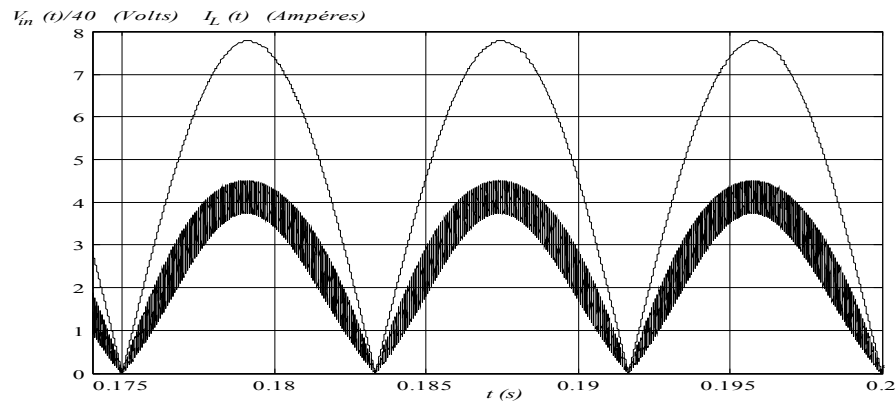


Figura 2.47 - Tensão de entrada retificada e corrente no indutor, com malha de tensão, para controle por erro complementar.

c) Método de autocontrole.

A corrente obtida com o método de autocontrole é mostrada na figura 2.48. Na figura 2.49 mostra-se o detalhe da ondulação da tensão na carga, na figura 2.50 o sinal de razão cíclica e na figura 2.51 a tensão de entrada e a corrente no indutor. O resultado obtido é semelhante ao obtido com o método de erro complementar.

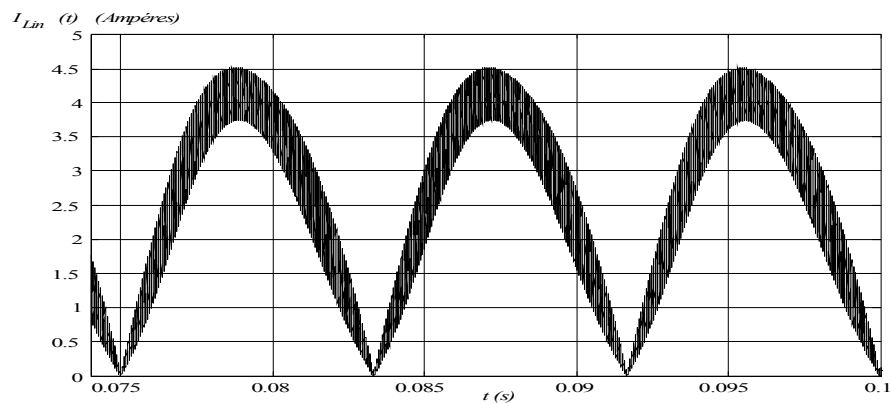


Figura 2.48 - Corrente no indutor, com malha de tensão, utilizando autocontrole.

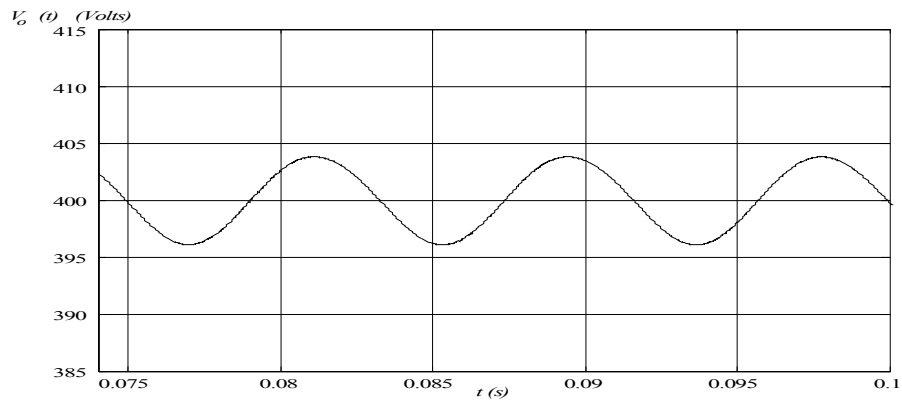


Figura 2.49 - Detalhe da ondulação da tensão na carga, com malha de tensão, utilizando método de autocontrole.

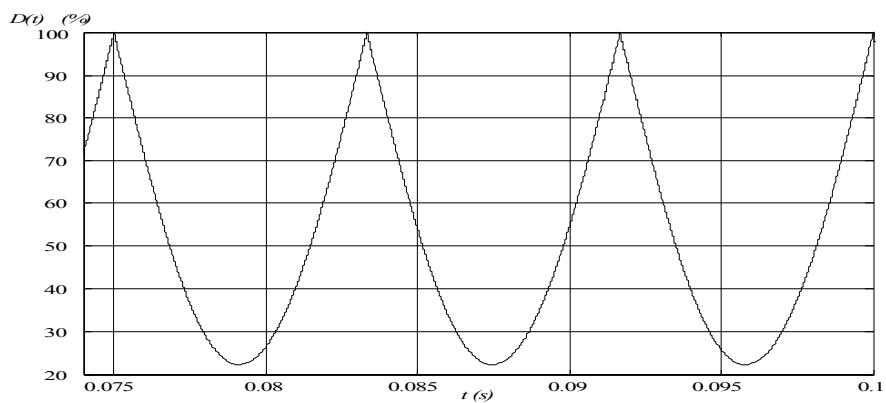


Figura 2.50 - Razão cíclica, com malha de tensão, para método de autocontrole.

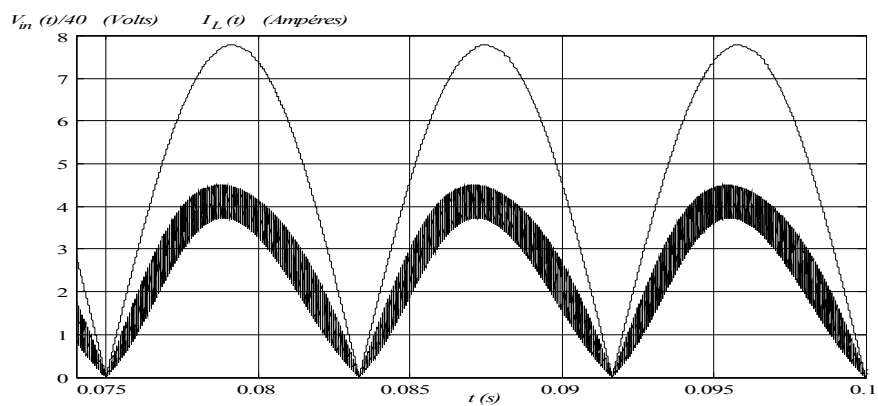


Figura 2.51 - Tensão de entrada retificada e corrente no indutor, com malha de tensão, para método de autocontrole.

2.7.4. Relação entre tensão de entrada e corrente de entrada.

Após simulação, a corrente de entrada é filtrada (de forma a não eliminar a característica em análise), com o objetivo de eliminar a ondulação de comutação. O filtro de sexta ordem é posicionado uma década abaixo da frequência de comutação (9kHz). Em função do tempo, o sistema percorre o caminho descrito pelas setas, permanecendo nesta curva de equilíbrio. Considerando a forma de onda da corrente idêntica a da tensão de entrada, pode-se considerar a variação descrita pelo sinal no interior da curva (sinal tracejado).

a) Controle clássico.

Na figura 2.52 apresenta-se a corrente em função da tensão de entrada para o controle clássico.

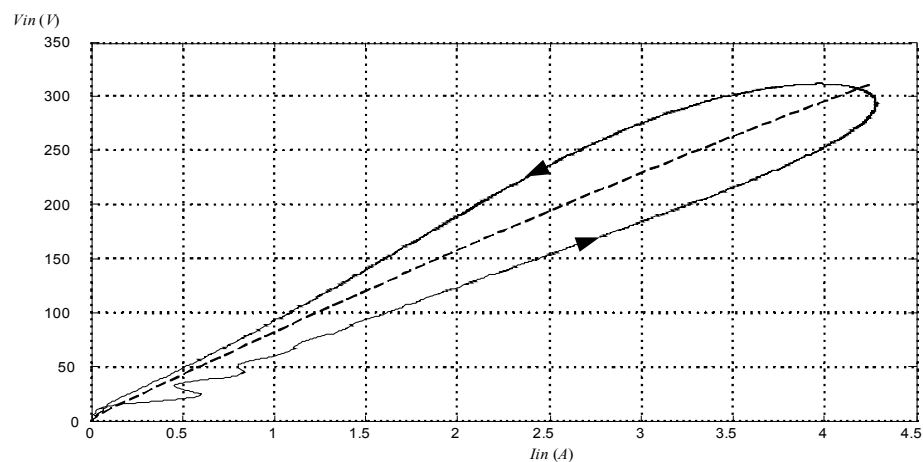


Figura 2.52 - Relação entre a tensão de entrada e corrente de entrada, utilizando controle clássico.

b) Controle por erro complementar.

A figura 2.53 mostra a relação entre a tensão de entrada e a corrente de entrada utilizando o método de controle por erro complementar com malha de controle da tensão de carga. Devido a malha de tensão ser aplicada na corrente de referência, que possui amplitude baixa em relação a

própria corrente, a influência da ondulação da tensão na carga na corrente de entrada é menor para este controlador.

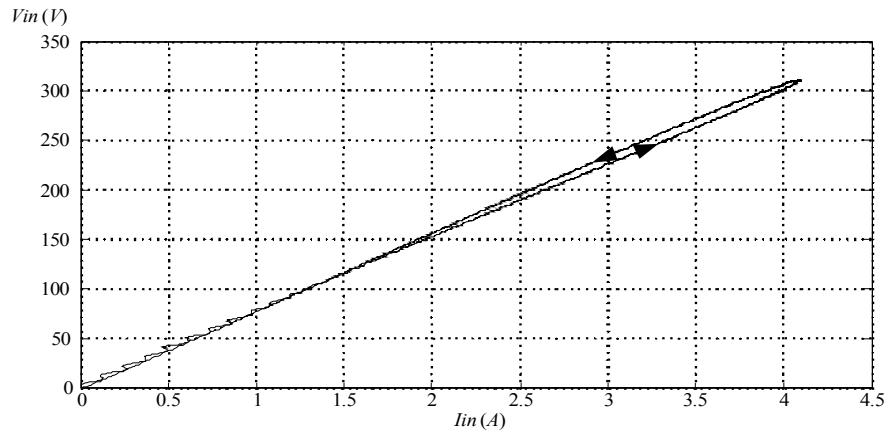


Figura 2.53 - Relação entre a tensão de entrada e corrente de entrada, utilizando controle por erro complementar com ganho baixo.

Fazendo uma análise breve da resposta da corrente em relação à amplitude do sinal de referência de corrente, simula-se o sistema para um ganho da malha de corrente de 0,7, aumentando a amplitude da referência para 0,6.

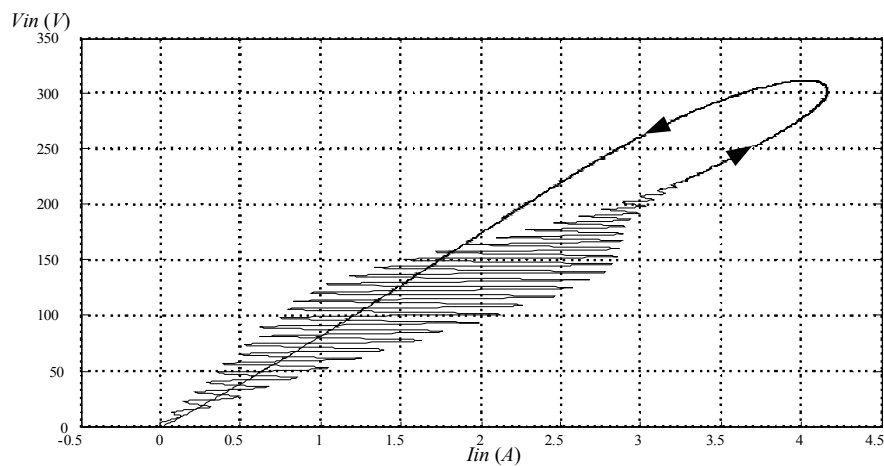


Figura 2.54 - Relação entre a tensão de entrada e a corrente de entrada, utilizando controle por erro complementar com ganho alto.

Percebe-se, na figura 2.54, uma oscilação na corrente proveniente da imposição de uma senóide de referência sem defasagem em relação à tensão de entrada, utilizando uma referência um pouco mais próxima do sinal amostrado. A estabilidade ocorre devido às características do próprio conversor, como mostra a teoria de controle por erro complementar. É importante ressaltar que apesar de menos perceptível, esta oscilação também ocorre no controle clássico.

c) Método de autocontrole.

A figura 2.55 mostra a relação entre a tensão de entrada e a corrente de entrada, utilizando o método de autocontrole com malha de controle da tensão de carga. Diferente dos outros dois métodos, aqui não se nota nenhuma oscilação e o comportamento da corrente é perfeito.

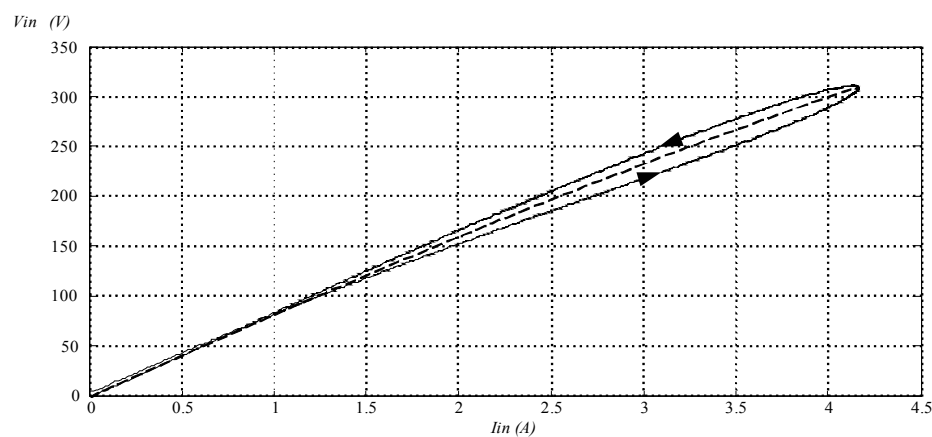


Figura 2.55 - Relação entre a tensão de entrada e a corrente de entrada para sistema autocontrolado.

2.7.5. Relação entre tensão na carga e corrente de entrada.

A relação entre tensão de carga e corrente de entrada é mostrada na figura 2.56 para controle clássico, na figura 2.57 para controle por erro complementar e na figura 2.58 para método de autocontrole. Novamente filtra-se a corrente após a simulação para evitar a ondulação de comutação. A variação no tempo é descrita pelas setas sobre a curva.

a) Controle clássico.

Da mesma forma que a relação entre tensão de entrada e corrente no indutor, o sistema apresenta oscilações próximo à passagem por zero da corrente.

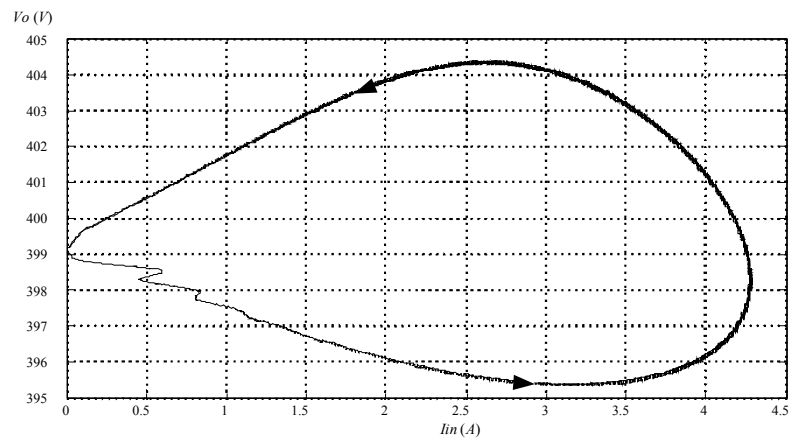


Figura 2.56 - Relação entre tensão de carga e corrente de entrada com controle clássico.

b) Controle por erro complementar.

O controle por erro complementar também apresenta as mesmas oscilações observadas anteriormente.

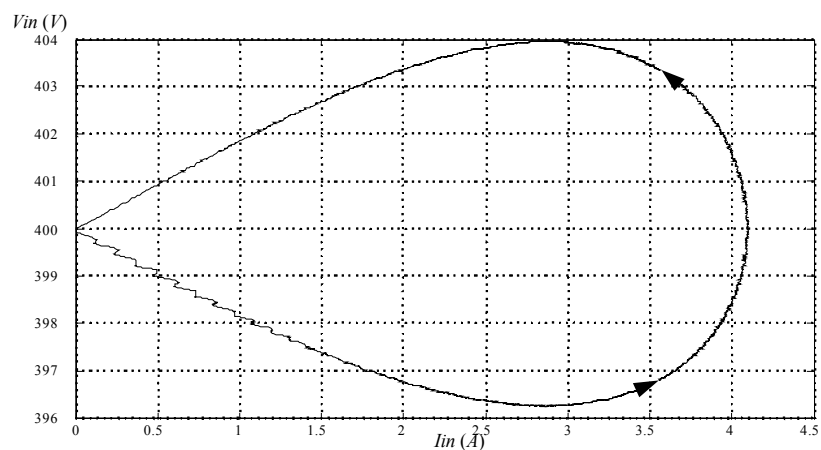


Figura 2.57 - Relação entre a tensão de carga e a corrente de entrada com controle por erro complementar.

c) Método de autocontrole.

O método de autocontrole é bem comportado, sem gerar nenhum tipo de oscilação durante um período de rede.

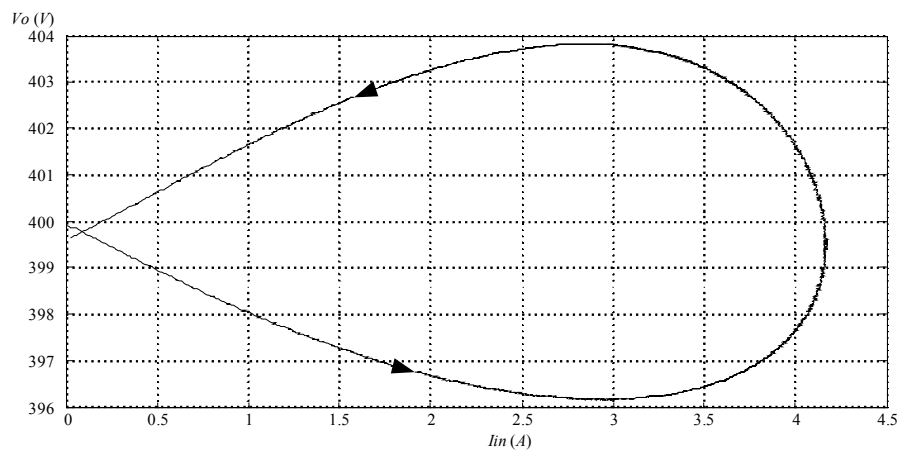


Figura 2.58 - Relação entre a tensão de carga e a corrente de entrada no sistema autocontrolado.

2.7.6. Resultados de simulação para transitório de carga.

a) Controle clássico.

Aplica-se uma variação de carga de +30% em 0,4 segundos e -30% em 0,7 segundos. Observa-se então os transitórios de tensão na carga na figura 2.59 e de corrente no indutor na figura 2.60. Em aproximadamente 100ms a tensão se estabiliza, tendo uma variação de aproximadamente 10V.

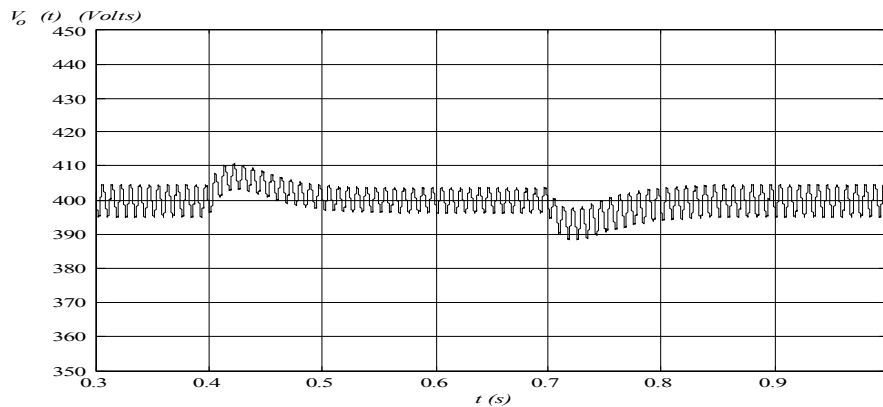


Figura 2.59 - Transitório da tensão de saída para variação de carga de 30%, utilizando controle clássico.

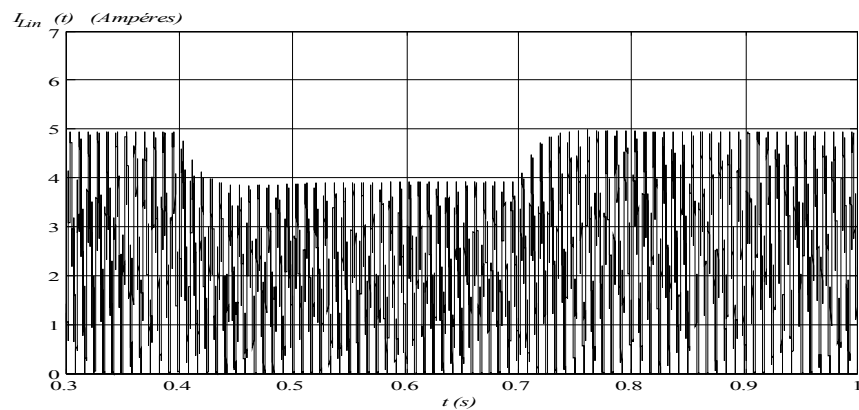


Figura 2.60 - Transitório da corrente do indutor para variação de carga de 30%, utilizando controle clássico.

b) Controle por erro complementar.

Aplica-se a mesma variação de carga de 30% para o controle por erro complementar. A figura 2.61 mostra a forma de onda da tensão na carga e a figura 2.62 a corrente no indutor. A resposta da tensão é similar à resposta obtida com o controle clássico, estabilizando em aproximadamente 100ms e com uma variação de transitório pouco abaixo dos 10V. Pela resposta da corrente percebe-se uma leve ondulação, causada pela diferença dos ganhos do sistema, que aumenta a influência de uma resposta de segunda ordem. Este sobre passo não aparece no controle clássico mas não compromete a dinâmica. A figura 2.63 mostra a variação do sinal na saída do compensador de tensão.

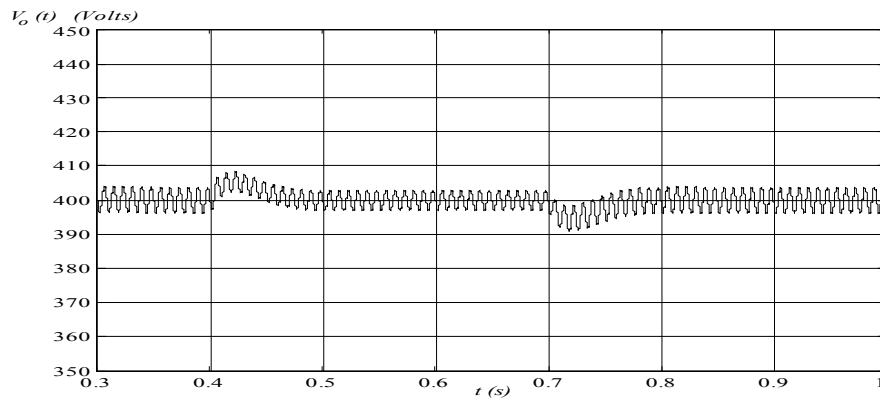


Figura 2.61 - Transitório da tensão na saída para variação de carga de 30%, utilizando controle por erro complementar.

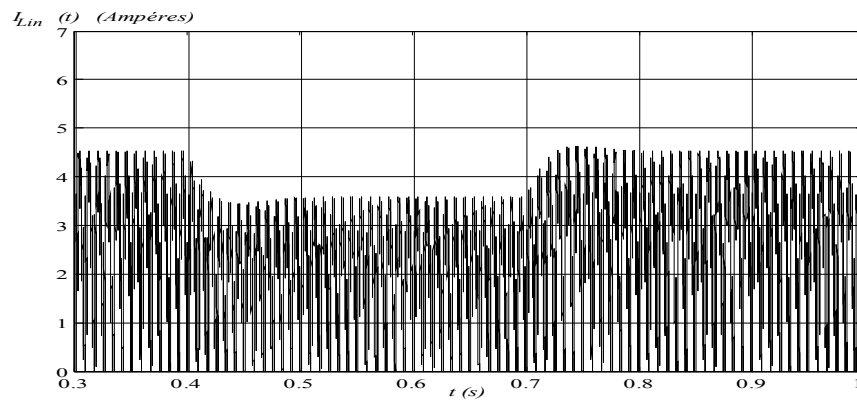


Figura 2.62 - Transitório da corrente no indutor para variação de carga de 30% utilizando controle por erro complementar.

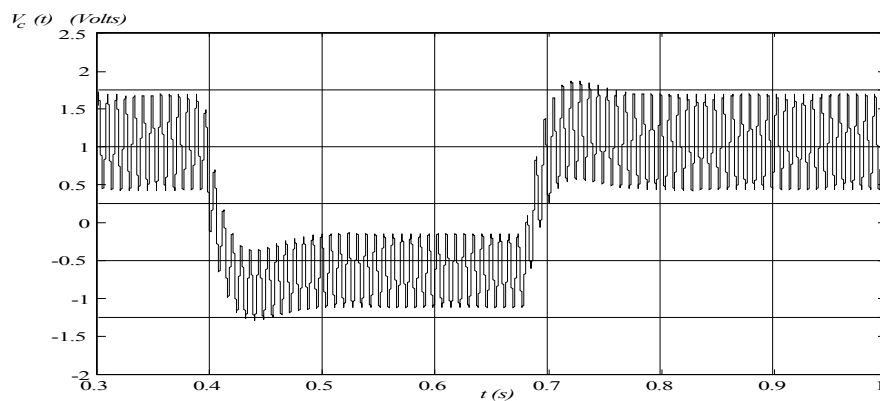


Figura 2.63 - Sinal de controle da malha de tensão para variação de carga de 30% utilizando controle por erro complementar.

c) Autocontrole utilizando controlador de tensão com ganho negativo.

Os sinais de tensão na carga, corrente no indutor e o sinal de controle são mostrados respectivamente na figura 2.64, figura 2.65 e na figura 2.66.

Aplicando a variação de carga de 30% percebe-se que em geral a resposta é semelhante ao controle clássico. A influência de uma resposta de segunda ordem é mais visível. Com um ganho um pouco maior é possível diminuir esta oscilação. Pelo sinal de controle do compensador de tensão percebe-se um aumento de aproximadamente 30% (de 1 para 1.3), que corresponde a variação de carga imposta.

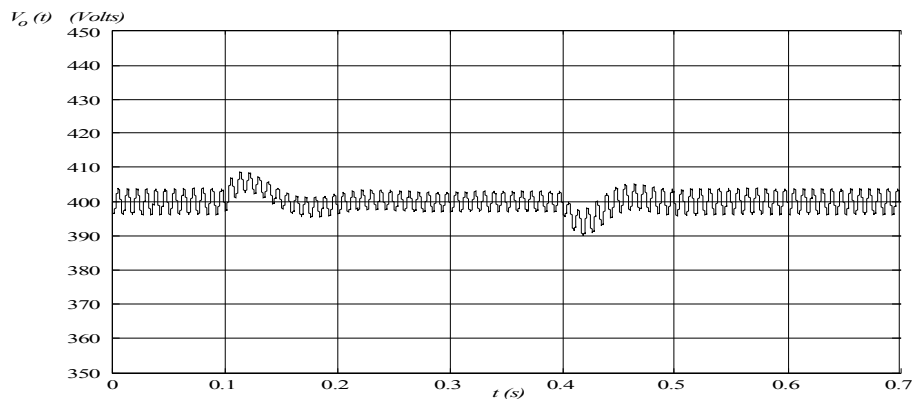


Figura 2.64 - Transitório da tensão de saída para variação de carga de 30% utilizando método de autocontrole com ganho negativo na malha de tensão.

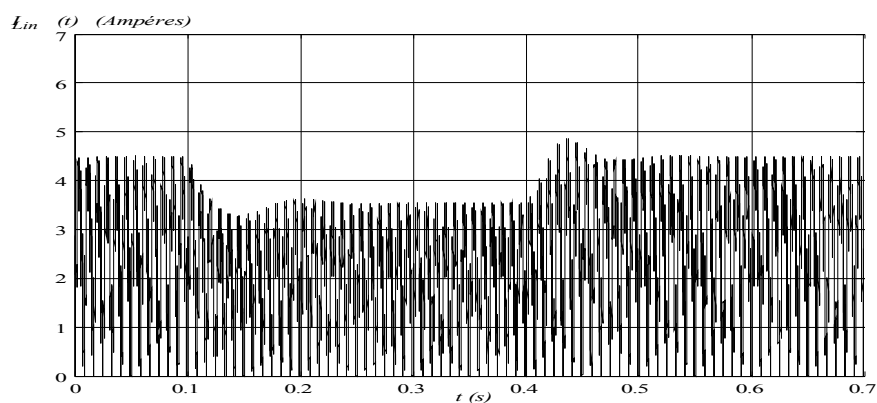


Figura 2.65 - Transitório da corrente no indutor para variação de carga de 30% utilizando método de autocontrole com ganho negativo na malha de tensão.

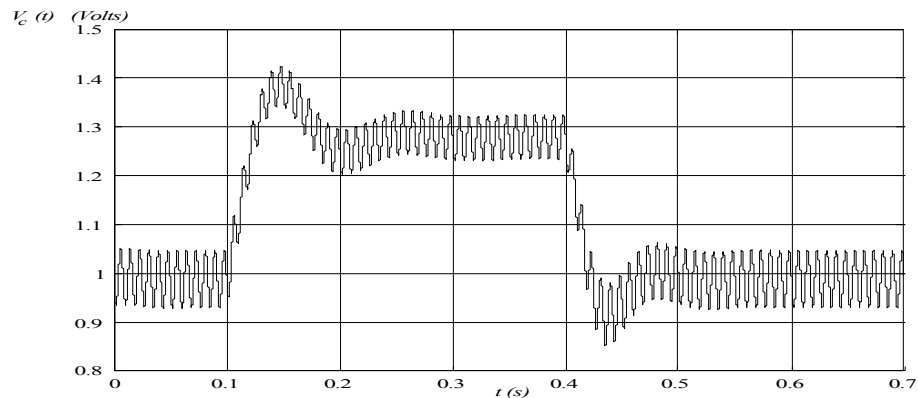


Figura 2.66 - Sinal de controle da malha de tensão para variação de carga de 30% utilizando método de autocontrole com ganho negativo na malha de tensão.

d) Autocontrole utilizando controlador de tensão recíproco ($1/K_v$).

A tensão na carga e a corrente no indutor são mostrados na figura 2.67 e figura 2.68 respectivamente. Com a função $1/x$ na malha de tensão, não se percebe mais a oscilação na tensão e na corrente, sendo a resposta similar ao controle clássico.

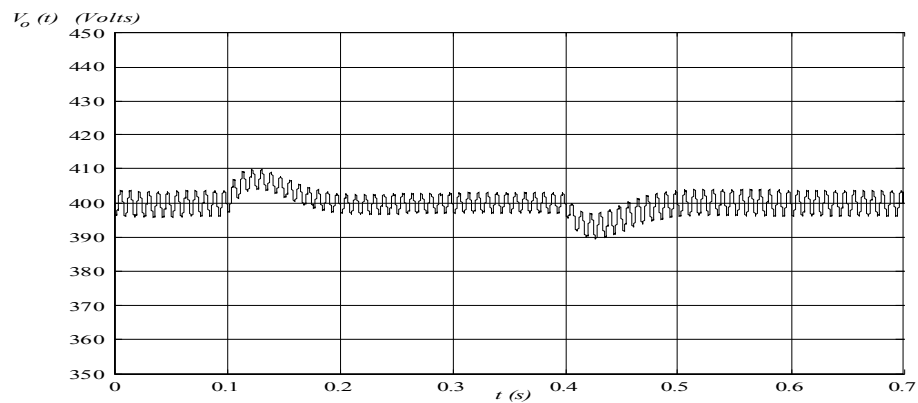


Figura 2.67 - Transitório da tensão na carga para variação de carga de 30% utilizando o método de autocontrole com malha de tensão recíproca.

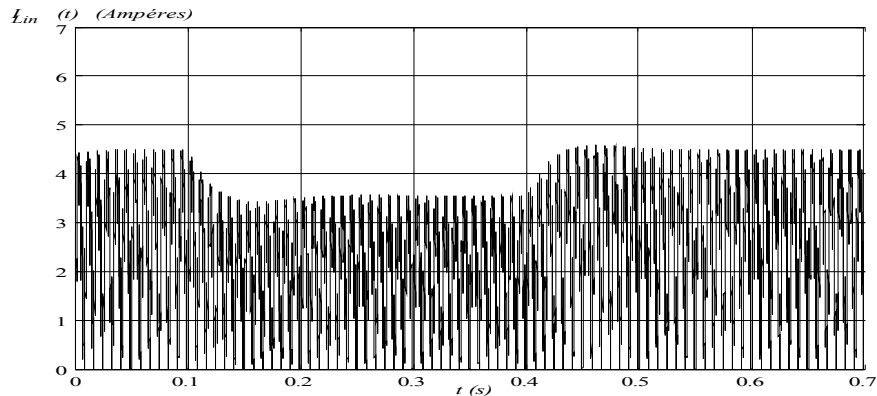


Figura 2.68 - Transitório da corrente no indutor para variação de carga de 30%, utilizando método de autocontrole com malha de tensão recíproca.

2.7.7. Resultados de simulação para transitório de tensão de entrada.

Aplica-se um transitório de tensão de entrada partindo do valor máximo (253V) para o valor mínimo (187V) e observam-se os transitórios de tensão na carga e na corrente no indutor.

a) Controle clássico com malha *feed-forward*.

A tensão na carga é mostrada na figura 2.69 e a corrente no indutor na figura 2.70. A eficiência do controle é visível. Em 20ms a tensão na carga já está em regime sofrendo uma variação menor que 1%.

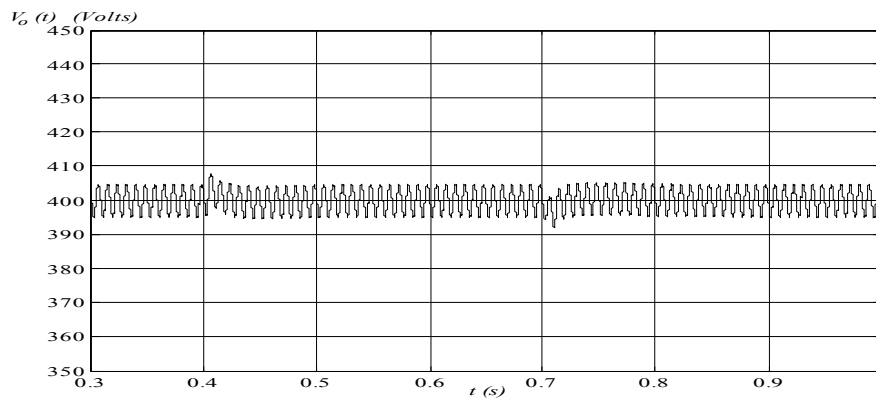


Figura 2.69 - Tensão na carga utilizando controle clássico com malha *feed-forward* para variação da tensão de entrada.

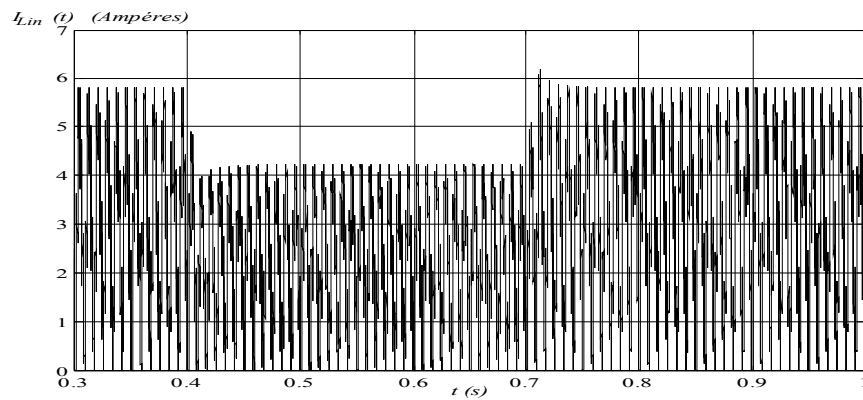


Figura 2.70 - Corrente no indutor utilizando controle clássico com malha *feed-forward* para variação da tensão de entrada.

b) Controle clássico operando sem malha *feed-forward*.

Retirando a malha *feed-forward* e fazendo a mesma variação de carga, apresentam-se os resultados de tensão na saída (figura 2.71) e corrente no indutor (figura 2.72). A resposta da tensão se recupera em aproximadamente 100ms da mesma forma que observado na variação de carga (item 2.7.6). Neste caso a presença da malha *feed-forward* é questionável quanto ao desempenho do sistema em relação à implementação prática envolvida (processamento de uma divisão no DSP de ponto fixo que representa no mínimo 16 ciclos de máquina).

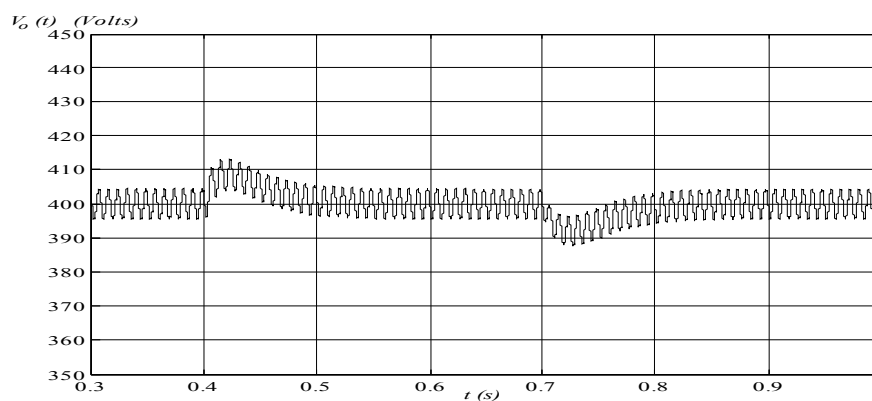


Figura 2.71 - Tensão na carga utilizando controle clássico sem malha *feed-forward* para variação na tensão de entrada.

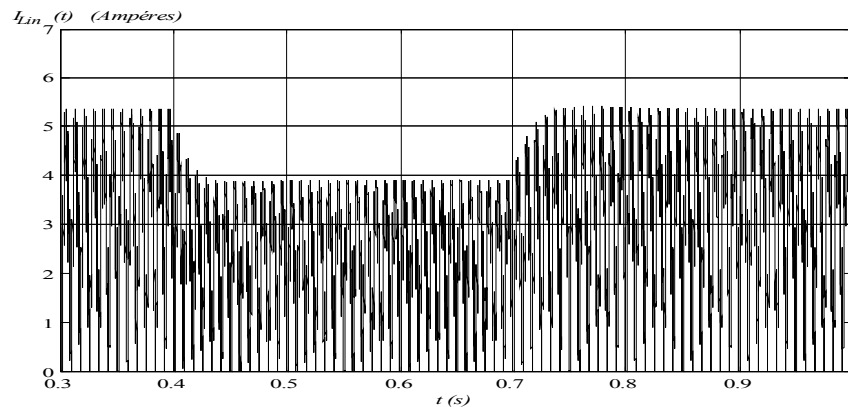


Figura 2.72 - Corrente no indutor utilizando controle clássico sem malha *feed-forward* para variação na tensão de entrada.

c) Controle por erro complementar.

Abaixo são apresentados os resultados para variação da tensão de entrada do valor máximo (253) ao mínimo (187), utilizando controle por erro complementar sem a malha *feed-forward*. A figura 2.73 mostra o comportamento da tensão na carga e a figura 2.74 a corrente no indutor. A variação média da tensão é maior (aproximadamente 15V) que no controle clássico sem a malha *feed-forward* e também maior que a variação obtida para variação de carga.

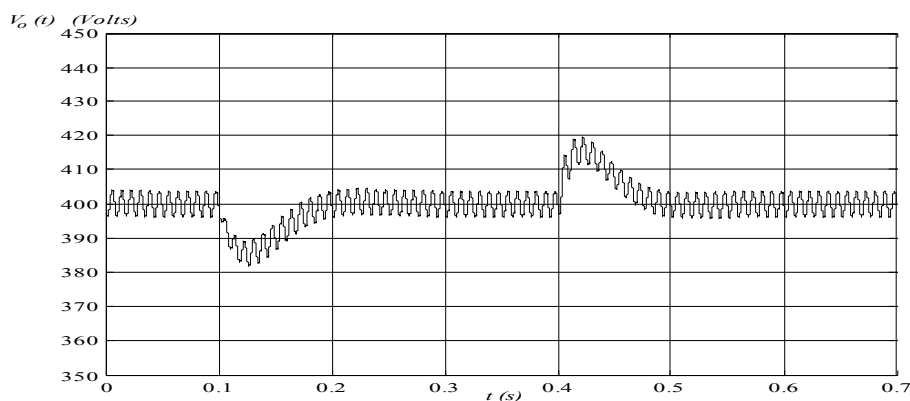


Figura 2.73 - Tensão na carga para variação da tensão de entrada utilizando controle por erro complementar.

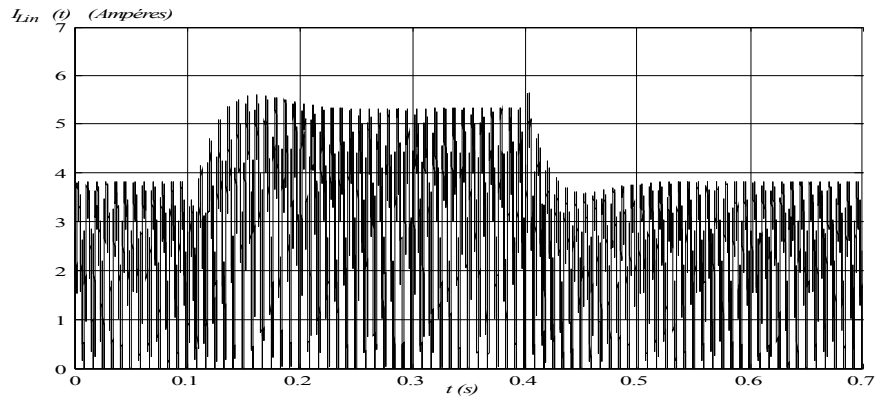


Figura 2.74 - Corrente no indutor para variação da tensão de entrada utilizando controle por erro complementar.

d) Autocontrole utilizando controlador de tensão com ganho negativo.

Da mesma forma que no controle por erro complementar, a variação da tensão (figura 2.75) é maior para degrau da tensão de entrada que para degrau de carga. A oscilação é proveniente da aproximação feita para a malha de tensão.

A malha *feed-forward* não é implementada pois uma das características deste modo de controle é a não necessidade do sinal de tensão de entrada e também porque se obteve uma resposta similar a da variação de carga.

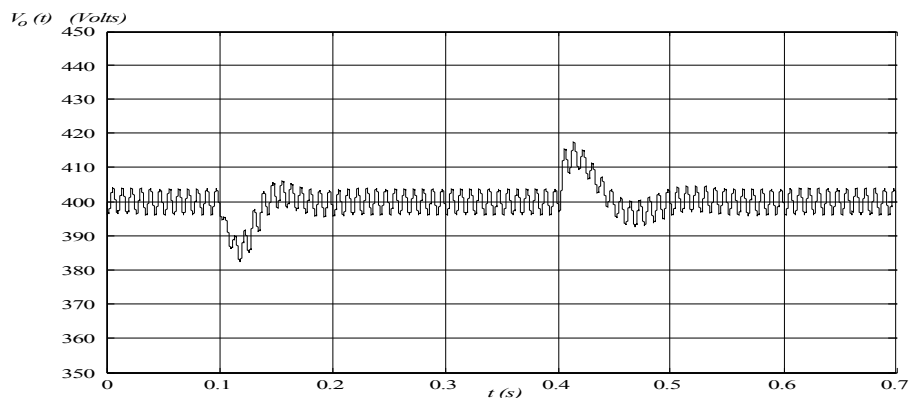


Figura 2.75 - Tensão na carga para variação da tensão de entrada utilizando autocontrole com ganho negativo na malha de tensão.

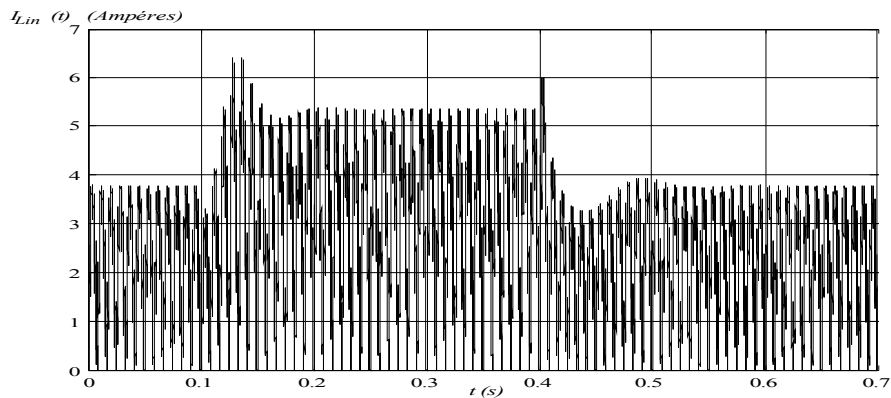


Figura 2.76 - Corrente no indutor para variação da tensão de entrada utilizando autocontrole com ganho negativo na malha de tensão.

e) Autocontrole utilizando controlador de tensão recíproco ($1/K_v$).

Para transitório da tensão de entrada, obtém-se a tensão na carga na figura 2.77. Chega-se a uma variação de aproximadamente 20V, sendo a resposta similar a observada com o controle por erro complementar. Da mesma forma que para a variação de carga não se percebe oscilação no transitório da tensão e da corrente, mas a variação é maior que o caso de ganho negativo.

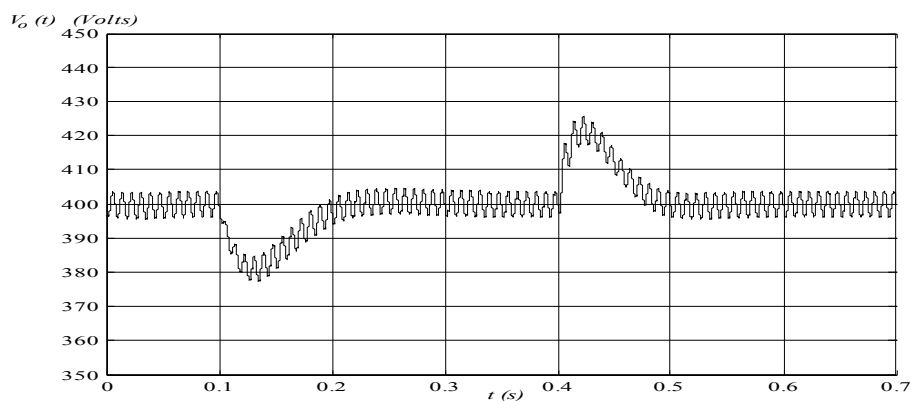


Figura 2.77 - Tensão na carga para variação da tensão de entrada utilizando autocontrole com malha de tensão recíproca.

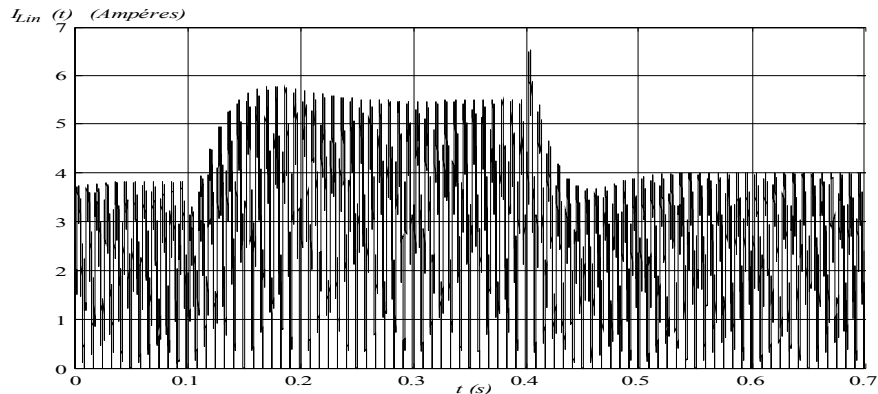


Figura 2.78 - Corrente no indutor para variação da tensão de entrada utilizando autocontrole com malha de tensão recíproca.

2.7.8. Análise Harmônica da corrente de entrada.

A análise harmônica da corrente de entrada será feita sobre os diferentes métodos de controle, com uma tensão de entrada já distorcida. Os níveis de harmônica são similares ao encontrado no sistema de alimentação do laboratório onde foram feitos os ensaios. Com uma tensão de entrada senoidal pura (sem distorção harmônica), alguns fatores de distorção acabam sendo excluídos da análise uma vez que eles aumentam a amplitude de algumas frequências. Com uma distorção da tensão, facilita-se a avaliação do desempenho dos compensadores.

A figura 2.79 mostra os níveis de harmônica da tensão de entrada aplicada ao sistema. A taxa de distorção harmônica total da tensão de entrada é de 5,114%. Todas as análises harmônicas que

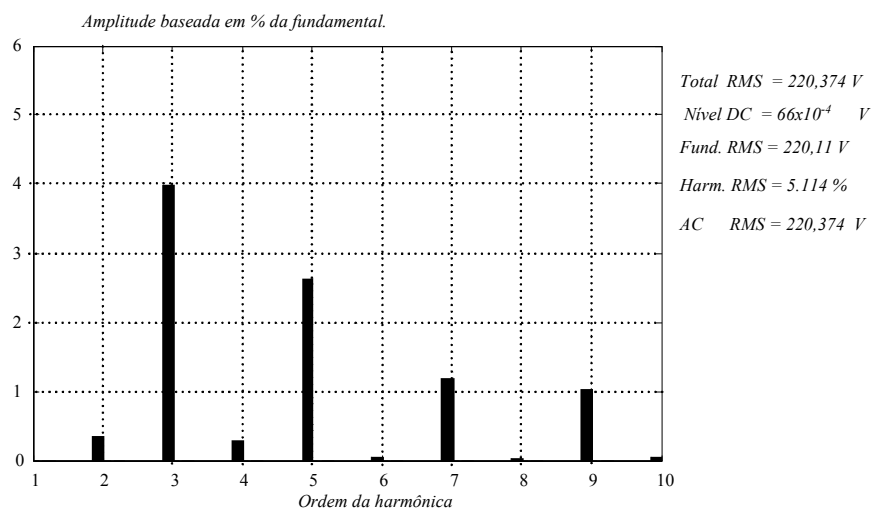


Figura 2.79 - Níveis de harmônica da tensão de entrada aplicada ao sistema.

Calcula-se então a distorção harmônica da corrente de entrada para o controle clássico (figura 2.80), controle por erro complementar (figura 2.81) e método de autocontrole (figura 2.82).

Pelos cálculos feitos com a função *FFT* do *matlab*, percebe-se que a menor distorção harmônica de corrente ocorre com o método de autocontrole. Apesar de apresentar harmônicas ímpares acima da quinta, maiores que no sistema de controle por erro complementar, a terceira harmônica é aproximadamente 2% menor. Tem-se também uma menor amplitude das harmônicas pares e harmônicas de ordem superior à décima.

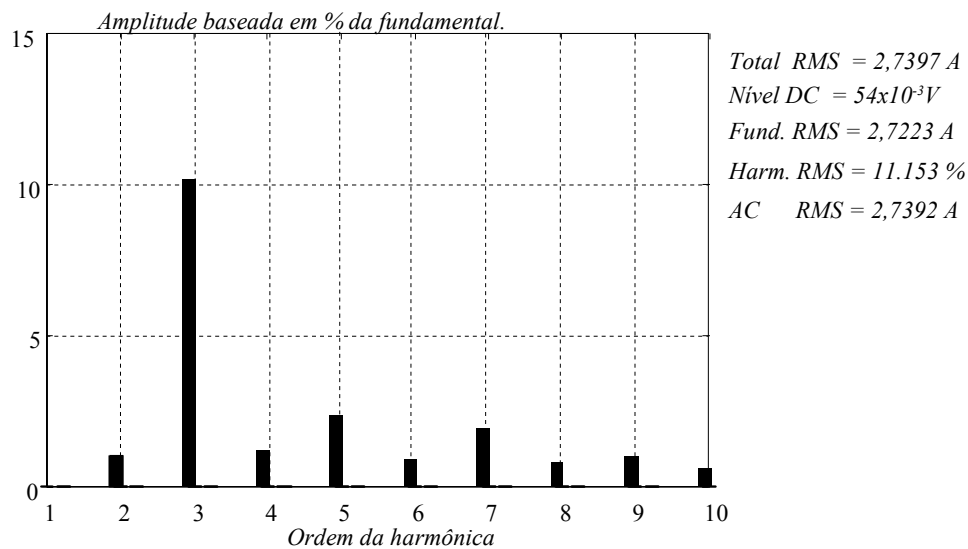


Figura 2.80 - Níveis das harmônicas da corrente de entrada para o controle clássico.

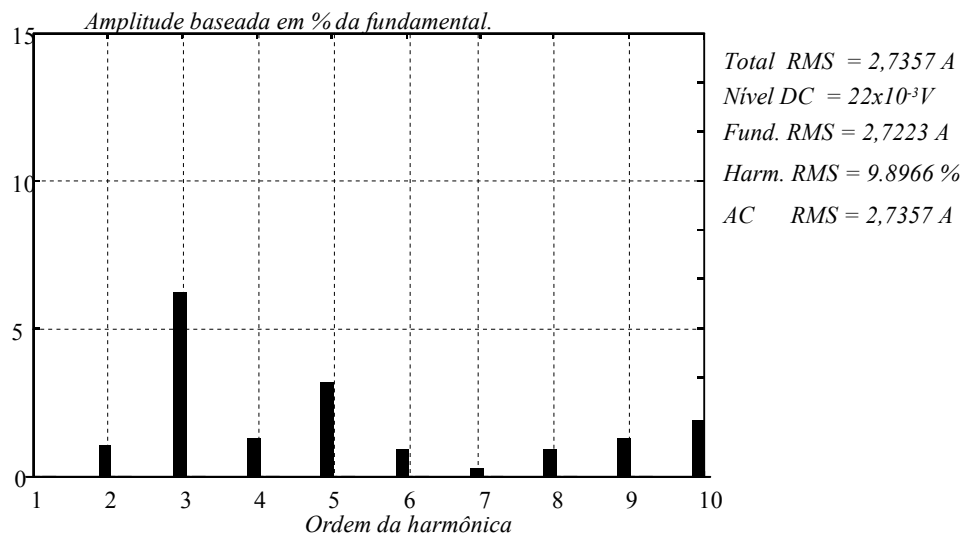


Figura 2.81 - Níveis das harmônicas da corrente de entrada para controle por erro complementar.

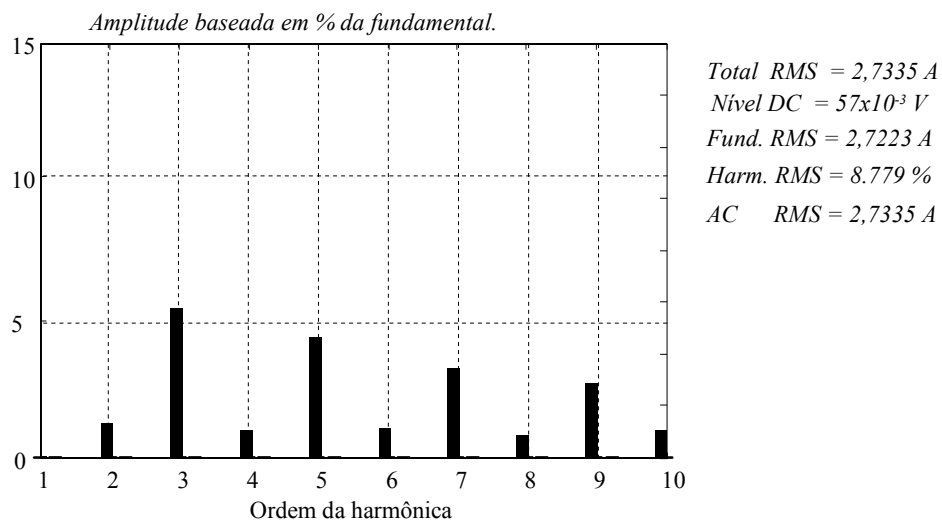


Figura 2.82 - Níveis das harmônicas da corrente de entrada para método de autocontrole.

2.7.9. Análise do autocontrole para variações no compensador de tensão.

Serão analisadas as variações de ganho apenas para um ganho negativo na malha de tensão que obteve resultados aceitáveis, sendo a opção mais simples na implementação prática.

a) Avaliação do aumento do ganho para o autocontrole.

Aumentando o ganho do compensador de tensão da equação 2.78 de 4 para 8, com o zero na mesma frequência, obtém-se uma menor variação da tensão de saída para os transitórios de carga e de tensão de entrada. A figura 2.83 mostra a tensão de saída para variação de carga. Com um ganho maior não se percebe mudança na variação do sinal, mas a ondulação diminui.

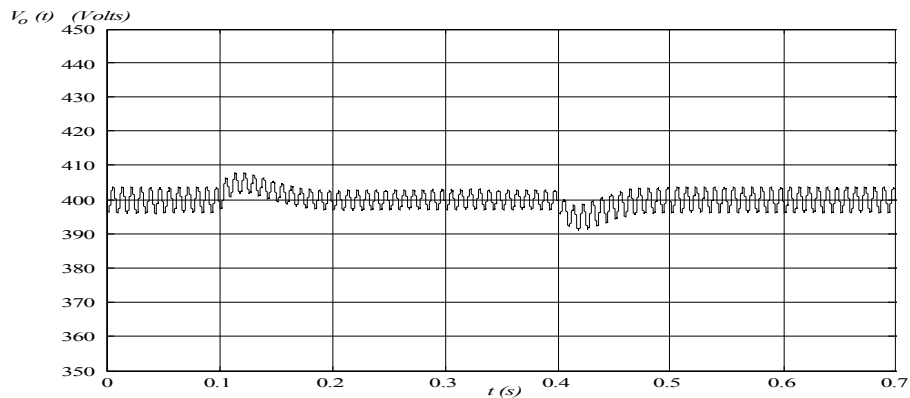


Figura 2.83 - Tensão na carga para variação de carga com ganho de 8 na malha de tensão.

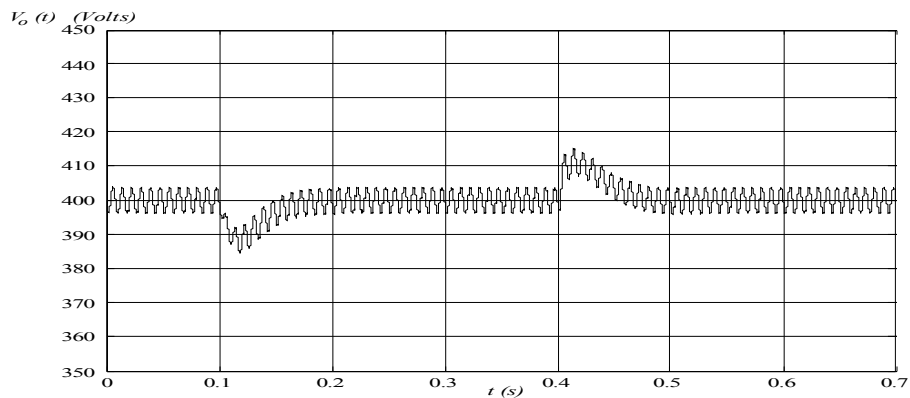


Figura 2.84 - Tensão na carga para variação da tensão de entrada com ganho de 8 na malha de tensão.

A tensão de saída para variação da tensão de entrada é mostrada na figura 2.84. A variação diminui um pouco e a ondulação diminui da mesma forma que foi observado no transitório de carga.

Em contrapartida, a corrente sofre maior influência da ondulação de 120Hz da tensão de saída, como pode ser visto no detalhe da corrente na figura 2.85 para a potência nominal e tensão de carga nominal.

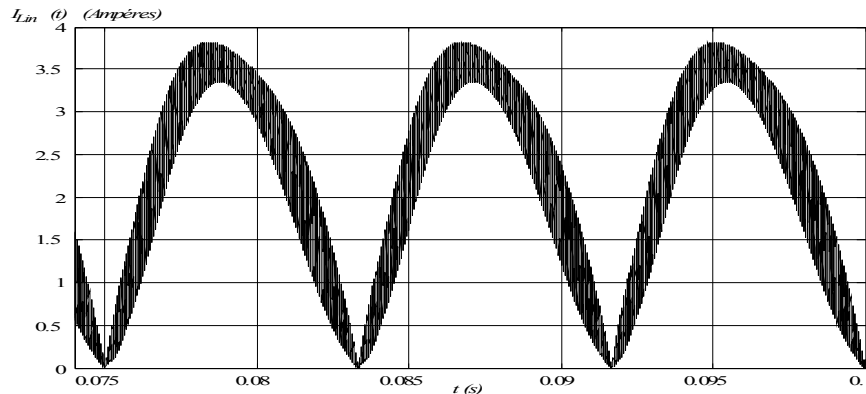


Figura 2.85 - Corrente de entrada com ganho igual a 8 no compensador de tensão.

A análise harmônica da corrente é mostrada na figura 2.86. O aumento do ganho diminuiu a distorção harmônica da corrente em 1,826% (de 8,779 para 6,953%). Percebe-se uma diminuição nas harmônicas acima de quinta ordem e um pequeno aumento na de segunda (120Hz).

Com um ganho igual a 8 obteve-se praticamente a mesma resposta que o sistema com controle clássico, com tempo de amortecimento e variação similares. A distorção harmônica que é a menor considerando as 3 respostas similares, tornou-se ainda menor para um ganho maior na malha de tensão.

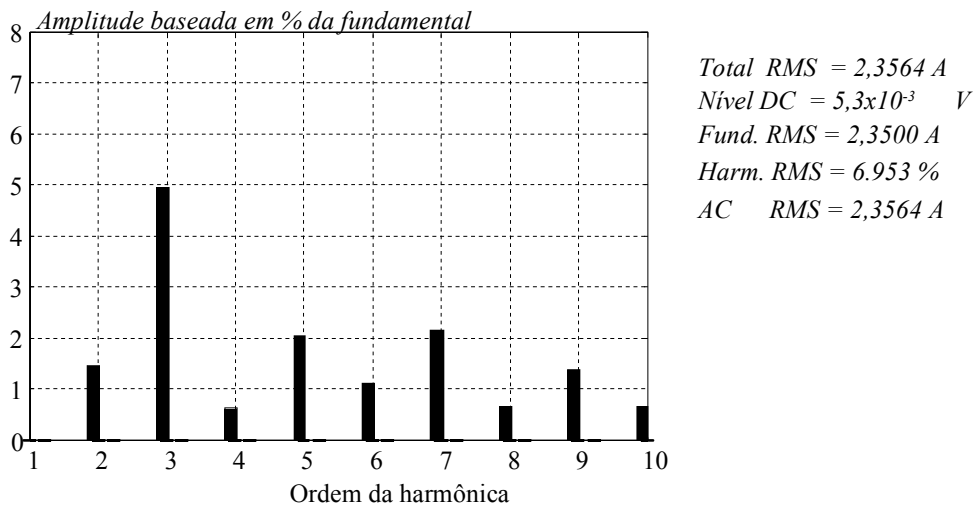


Figura 2.86 - Análise das harmônicas da corrente de entrada com ganho igual a 8 na malha de tensão.

b) Variação da frequência de corte para o autocontrole.

Aumentando a frequência de corte do compensador, ou seja, diminuindo o tempo de resposta do sistema, obtém-se o compensador da equação 2.82.

$$C_{V_o}(z) = 4 \frac{z - 0,9992}{z - 1} \quad (2.82)$$

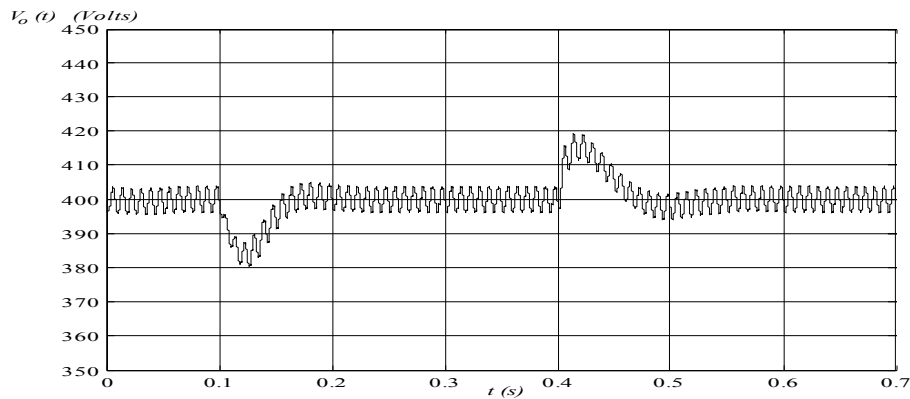


Figura 2.87 - Tensão na carga para variação da tensão de entrada com frequência de corte do compensador de tensão em aproximadamente 11Hz.

A frequência de corte do zero proposto está em aproximadamente 11Hz ou 70rad/s. Para uma variação da tensão de entrada obtém-se a resposta da tensão na carga na figura 2.87.

2.8. Conclusão.

No controle clássico e no controle por erro complementar, é necessária uma referência para o controle de corrente, buscando-se uma corrente senoidal e assim um fator de potência alto em vista dos terminais da fonte. Esta referência pode ser gerada de duas formas, ou impõem-se uma senóide perfeita, e sincronizada com a tensão de entrada através de uma tabela senoidal, ou utiliza-se o *shape* (formato) da tensão de entrada. Em ambos os casos, a defasagem entre os dois sinais, tensão de entrada e tensão modulada sobre o interruptor (ou referência de corrente), é nula.

A tensão média no período de comutação sobre o indutor, que é a diferença entre a tensão modulada sobre o interruptor e a tensão de entrada, é também uma senóide, resultando em uma corrente de entrada cossenoidal.

Com esta análise, pode se concluir que por este motivo o sistema em malha aberta não funciona apropriadamente, como é mostrado na figura 2.88. A corrente obtida é instável e diferente de uma cossenóide como mostra a teoria, existindo outros fatores influentes no sistema que não foram estudados pois fogem do foco deste trabalho. A figura 2.88 é obtida colocando-se diretamente sobre o comando do interruptor, uma forma de onda senoidal proveniente de uma tabela interna ao processador e sincronizada com a tensão da rede.

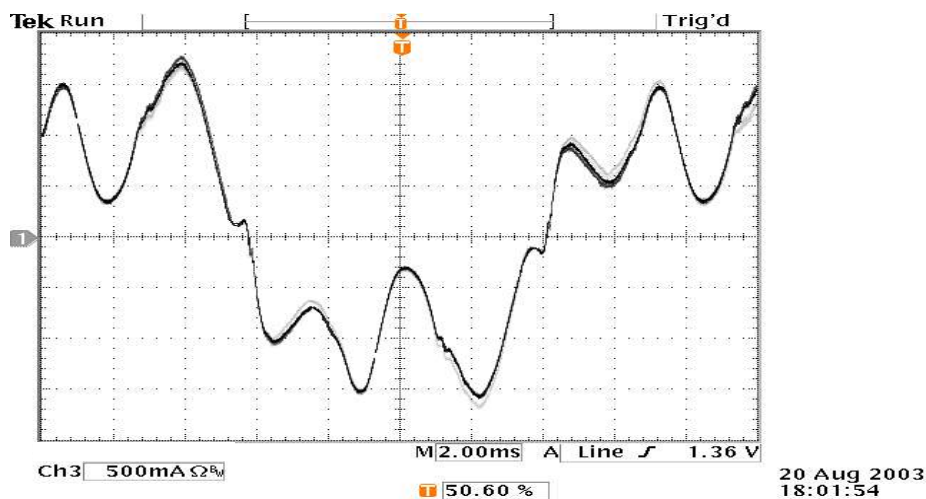


Figura 2.88 - Corrente de entrada com boost PFC operando em malha aberta.

Percebeu-se então que, com uma pequena defasagem no sinal de referência (tensão modulada sobre o interruptor) obtém-se uma corrente senoidal, o que pode ser provado por uma relação trigonométrica (equação 2.41).

No controle clássico, ao se fechar a malha o sistema passa a buscar uma corrente senoidal, onde naturalmente ocorre uma defasagem, devido à integração no compensador de corrente. Apesar disso, a referência é um fator que dificulta a estabilização natural do sistema, pois a resposta da corrente deve, obrigatoriamente, ser levemente diferente da referência.

Da mesma forma, no controle por erro complementar a referência é um sinal muito menor que a própria corrente amostrada, sendo também um fator de distorção da corrente de entrada. Com um ganho proporcional, não existe possibilidade de correção deste erro na malha, podendo ser feita a análise da referência como um termo de malha aberta inserido diretamente no comando do interruptor. A forma de onda da corrente de entrada é imposta pelo fator de amostragem do controle, da mesma forma que no autocontrole de corrente. Isto explica o motivo pelo qual, utilizando uma referência senoidal sem distorção, a corrente possui a mesma distorção vista na tensão de entrada.

No autocontrole o próprio sistema trata essas variáveis, gerando a distorção (defasagem) necessária no sinal de variação da razão cíclica de comando do interruptor para se obter a cossenóide na tensão do indutor a partir de uma defasagem natural na corrente. Por este motivo esse sistema se mostra não só o mais eficaz mas também o mais simples.

Quanto à análise harmônica apresentada, apesar de pequenas as diferenças (1% de um método de controle para outro), são suficientes para se concluir sobre qual dos compensadores possui comportamento mais apropriado para a implementação prática.

Todos os três métodos podem ter seus resultados melhorados, assim como foram apresentadas algumas sugestões de melhoria para o autocontrole. Apesar disso, os compensadores são projetados da mesma forma, permitindo uma comparação apropriada. Como exemplo, no controle clássico poder-se-ia utilizar um controlador PID na malha de corrente, melhorando a resposta da corrente de entrada (distorção harmônica), mas tornando inviável para uma implementação digital. Esse assunto pode ser melhor entendido em [16]. Seria possível também, aumentar os ganhos da malha de tensão de todos os compensadores, até o ponto que a harmônica de segunda ordem da corrente de entrada, proveniente da ondulação da tensão de carga, chega ao limite imposto por norma.

Com esta análise teórica opta-se pela implementação do autocontrole de corrente para controle do conversor, com base na simplicidade e eficácia apresentada.

3. Capítulo III – Processador digital de sinais.

3.1. Introdução.

A utilização de um processador digital de sinais possui várias vantagens sobre o sistema analógico. Em um sistema analógico o monitoramento de variáveis é reduzido, além do maior volume do circuito que conseqüentemente emite maior interferência magnética. Apesar de existir limitação quanto à rapidez e capacidade de processamento este fator é a cada dia um problema menor. Como uma grande tendência do mercado, cada nova versão de produto que se diz sofisticado possui de alguma forma mais variáveis digitais que sua versão anterior. A eletrônica digital infelizmente só ganhou força durante a segunda guerra mundial (onde os investimentos em tecnologia são fortes devido à necessidade de se evitar uma triste derrota ou acelerar uma vitória) e suas conseqüências são facilmente visíveis no modo de vida do homem moderno.

Há 400 anos surgiu, com Pascal a máquina de calcular (apenas soma) e a máquina registradora. Antes disso, contas eram feitas com o antigo e insistente ábaco. Com a necessidade de um sistema com entrada de dados independente do “pressionar de botões”, buscou-se alguns anos após, com um artesão chamado Jacquard, a solução. Para acelerar seu processo têxtil criou um sistema com cartões perfurados que permitia registrar a receita da confecção de um tecido. Seu sistema ainda era simples comparado aos modernos pois não possuía uma memória para armazenamento e transferência de dados, e nem um sistema operacional que permitia uma programação seqüencial de operações.

Em 1834 Babbage criou o primeiro sistema que juntava a função dos cartões perfurados com impulsos elétricos para transmissão de dados. A idéia de utilizar impulsos elétricos para transmissão de dados partiu de Morse, o inventor do telegrafo. Babbage ganhou fama ao acelerar o processo de recenseamento dos Estados Unidos.

Durante a guerra com a necessidade de quebrar as mensagens interceptadas do inimigo que possuíam uma criptografia diferente a cada transmissão, se investiu muito para criação de um sistema capaz de tal tarefa. Ainda não era um modelo de computador pois só executava esta tarefa. Mas um alemão chamado Konrad Zuse construiu, em 1941, o que se identifica como sendo o primeiro computador eletro-mecânico do mundo com um sistema binário que ele chamava de *ja/neim* (sim/não). A grande máquina foi destruída durante um bombardeio à Berlim em 1944 mas Zuse, as plantas de construção e os documentos sobreviveram.

Ao final da guerra levou um certo tempo para que a nova teoria se tornasse uma tendência, até se tornar uma disputa de mercado como se vê atualmente. O crescimento dos sistemas digitais é exponencial e os que eram considerados primeira linha em dois ou três anos já não mais fazem parte do mercado.

A eletrônica digital faz parte de todas as áreas da engenharia, e assim como ela traz o crescimento das áreas, cada novo produto é um impulso para criação de um novo processador digital, impulsionando também a eletrônica digital.

Para a eletrônica de potência é um passo importante permitindo-se grande diversificação dos sistemas. Para uma fonte, projetada com o objetivo de alimentar bancos de baterias de grandes sistemas de telecomunicações, necessita-se de confiabilidade. É imprescindível o monitoramento de todas as variáveis do sistema. Além de tomar algumas decisões automáticas, a fonte deve permitir ao técnico do sistema fazer as alterações e dar a devida manutenção com maior flexibilidade e rapidez (a partir de uma interface amigável).

A viabilidade econômica de um sistema digital é menos importante (mas não desprezível) quando a rotação de processadores no mercado é alta. Um processador que hoje é considerado de alto custo, provavelmente em um ou dois anos estará a um preço acessível.

Neste capítulo serão apresentados detalhes sobre a implementação digital do estágio CA-CC de uma fonte. Será feita uma comparação entre os processadores digitais disponíveis do fabricante *Texas Instrument*. Para o processador escolhido, serão apresentados todos os módulos utilizados na implementação prática. O programa e a lógica de controle, serão analisados por diagrama de blocos.

3.2. Aplicação específica – linha 2000.

Para a área de eletrônica de potência e acionamento de motores existem várias linhas de processadores e controladores digitais no mercado. Eles possuem periféricos específicos para modulações por largura de pulso, conversores AD/s internos, várias maneiras de comunicação serial como o sistema CAN e serial síncrona e assíncrona, além de varias interfaces de entrada e saída.

Para o sistema em questão opta-se pelos processadores digitais da *Texas Instrument*, obtidos por doações da empresa. A linha a ser utilizada para esta finalidade é a C2000. A tabela 3.1 abaixo mostra as diferentes versões, bem como as características desta linha, apresentadas no *web site* do fabricante [12].

Tabela 3.1 - Comparação dos DSP da Texas Instruments.

DSP	Clock	RAM	Flash	PWM	Can. ADs	Bits do AD	Tempo de conversão dos ADs	Timers	Portas Seriais	Alimentação do núcleo	Alimentação das I/Os
240	20MHz	4kb	128kb	12	16	10	6,1µs	2	2 (s/ CAN)	-	5V
243	20MHz	4kb	64kb	8	8	10	900ns	2	CAN, SCI	-	5V
2407	40MHz	20kb	256kb	16	16	10	500ns	4	CAN, SCI	3,3V	5V
2812	150MHz	144kb	1024kb	16	16	12	80ns	3	CAN,McBSP, SPI, 2 SCI	1,8V	3,3V

Com base nos dados opta-se pelo TMP320F2812PGES. Como se pode reparar, o processador escolhido possui desempenho muito superior ao que será exigido pelo sistema a ser implementado. Devido ao seu ciclo de *clock*, é possível utilizar frequências maiores que 90kHz, além de permitir o controle de mais um estágio de uma fonte de telecomunicação e fazer todas as supervisões exigidas pela norma deste sistema.

O conversor AD de 12 bits permite uma boa resolução dos sinais amostrados, diferente das versões anteriores de 10 bits. Além do número de bits, o tempo mínimo de conversão é muito menor que a linha 2407.

A baixa tensão de alimentação do núcleo e dos periféricos diminui a relação sinal ruído. Apesar disso o resultado é satisfatório, com uma tensão de 3V na conversão AD, suficiente para uma boa representação do sistema. Frequências maiores que a comutação são filtradas pelo próprio sistema de amostragem.

A figura 3.1 mostra a nomenclatura dos componentes, onde é possível identificar muitas características do processador como temperatura limite, versão (série, experimento e protótipo) e tipo de memória.

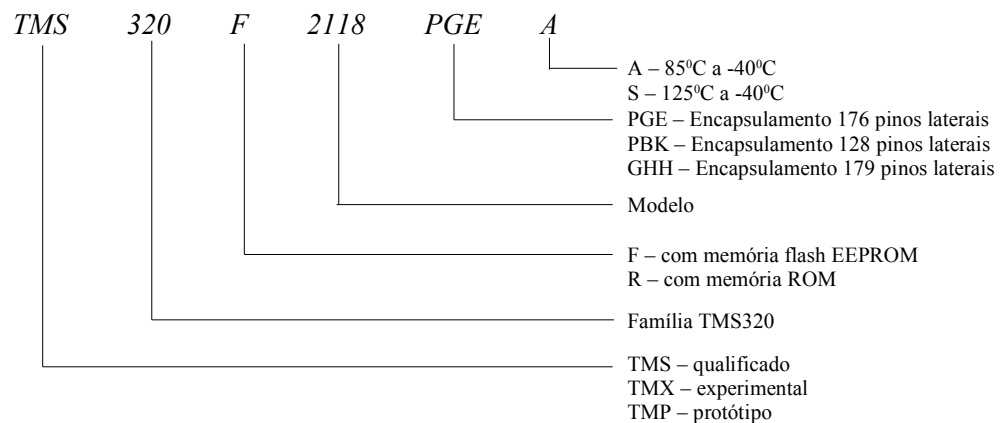


Figura 3.1 - Nomenclatura dos componentes da Texas Instruments.

3.3. TMS320F2812.

3.3.1. Núcleo.

O TMS320LF2812 é um DSP de 32bits de ponto fixo. Pode-se resumir a definição de ponto fixo como operações matemáticas sem expoente. Assim, é necessário utilizar técnicas de quantização para representação adequada dos valores envolvidos do equacionamento. A quantização será apresentada no item 3.5.2.

Possui menos instruções que seus similares e por isso é considerado do tipo RISC (*reduced instruction set computing* - processamento com número reduzido de instruções). A sua arquitetura, a *Harvard* modificada, possui operações de registrador para registrador, instrução de ciclo-único (*single-cycle*) e instruções de manipulações de bit. A arquitetura *Harvard* modificada trabalha também com instruções e manipulação de dados em paralelo. No mesmo tempo que se faz a leitura de um determinado dado é possível também fazer a escrita de outro em um mesmo ciclo de máquina.

É possível trabalhar, na linguagem *assembly*, com endereçamentos nos modos compatíveis com as famílias 24x fazendo a configuração de alguns bits dos registradores de controle do sistema.

O núcleo controla a geração e manipulação de endereços de memória, decodificação de instruções, cálculos aritméticos incluindo multiplicação, rotação e deslocamento e lógica de dados. Os registradores em sua maioria, possuem bits que, quando lidos mostram o status do periférico e quando escritos fazem a configuração.

Os registradores do núcleo não possuem mapeamento de memória. São eles registradores de ponteiros de memória, aritméticos e de controle do sistema. Localizam-se no início da área reservada da memória interna do processador.

O fato de possuir multiplicador de 32x32 com resultado em 64 bits é uma vantagem grande sobre seus antecessores pois garante uma grande precisão nas operações, apesar de não ser um processador dedicado a funções matemáticas como as séries C5000 e C6000. É importante observar que os registradores auxiliares do núcleo e o acumulador são todos de 32 bits, diferente das linhas 2xx onde os registradores auxiliares são de 16 bits. Estes registradores auxiliares são comumente utilizados como ponteiros de memória.

Abaixo estão listadas as características do TMS320F2812PGEA.

- Frequência de 150MHz, 6,67ns de ciclo de instrução.
- Baixo consumo (Alimentação 3,3V para I/Os e 1,8 para o núcleo).
- Suporte para JTAG.
- CPU 32bits, Multiplicação de 16x16 ou 32x32.
- 128kb de memória interna tipo Flash EEPROM.
- Memória externa de 1Mb.
- Três interrupções externas.
- 45 Interrupções de periférico – PIE.
- 3 *timers* de 32bits.
- Dois gerenciadores de eventos.
- 16 (2x8) canais AD/s de 12 bits multiplexados. Tempo de conversão de 80ns. Conversão simples ou simultânea (selecionável).
- 56 I/Os programáveis individualmente.
- Modos de operação de baixo consumo (IDLE, STANDBY, HALT). Possibilidade de desabilitar os *clocks* dos periféricos individualmente.
- Temperatura de -40°C a 85°C.

Na figura 3.2 é representado o sistema do processador por diagrama de blocos. Nota-se dois barramentos principais de comunicação, o barramento de memória (*Memory bus*) e o barramento de periféricos (*Peripheral bus*). A partir desses dois barramentos a informação transita entre núcleo, memória e periféricos, sendo processada no núcleo conforme o programa.

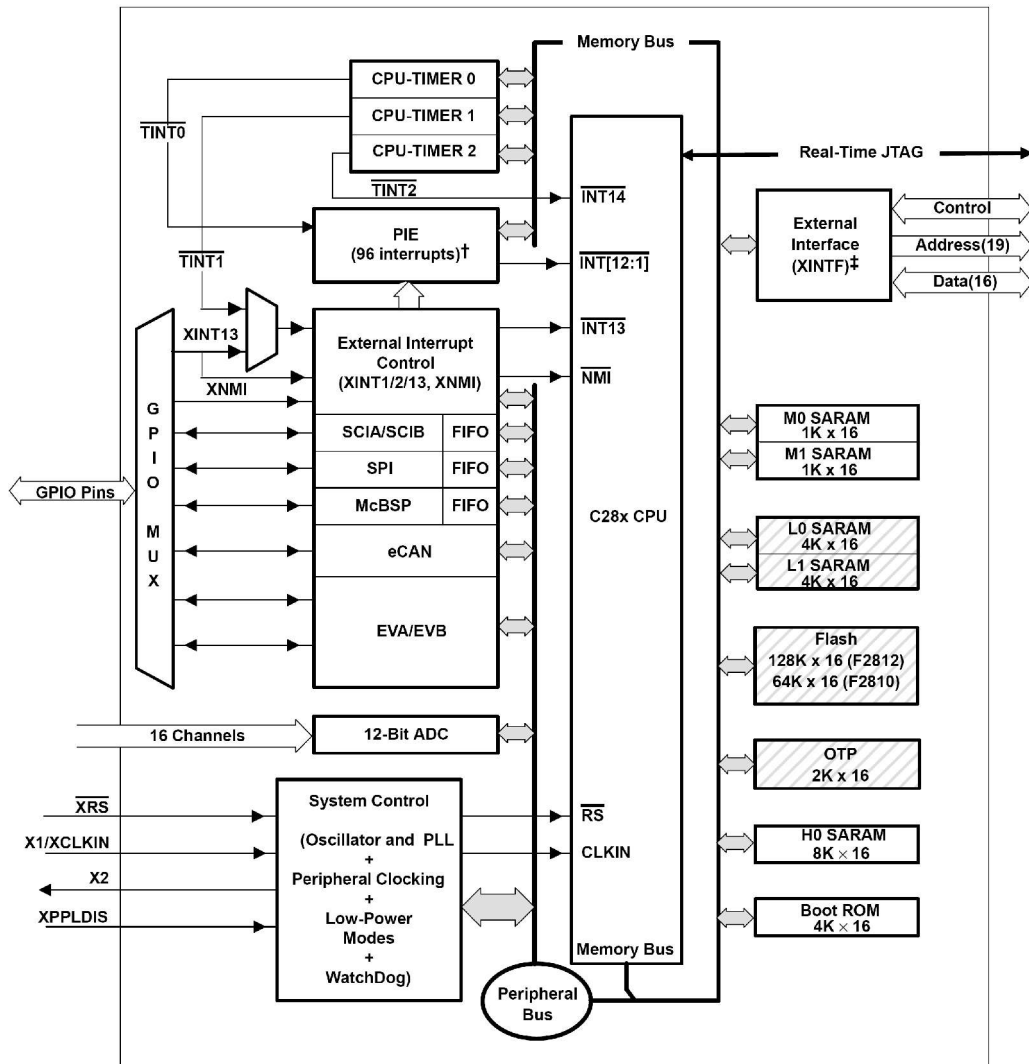


Figura 3.2 - Diagrama de blocos do DSP (retirado do manual técnico da Texas Instruments.)

3.3.2. Gerador de eventos.

O gerenciador de eventos é a interface de comando de alguns dos periféricos a partir de temporizadores. Existem dois gerenciadores de eventos os quais fornecem uma grande variedade de funções, que são particularmente utilizadas em controle de motores e controle de conversores estáticos. Inclui-se neste bloco os *timers* de uso geral (*general purpose timers, GP*), as unidades de comparação e modulação por largura de pulso, unidades de captura (*capture*) e o pulso codificador de quadratura (*quadrature-encoder pulse, QEP*). Os dois geradores de eventos são idênticos e são chamados *EVA* (*event manager A*) e *EVB* (*event manager B*). Utiliza-se para a fonte apenas as unidades de *timers* e modulação por largura de pulso (PWM). A tabela 3.2 apresenta os módulos

geradores de eventos e seus sub-módulos, que são utilizados no programa de controle e supervisão do estágio CA-CC da fonte.

Tabela 3.2 - Principais sub-módulos utilizados na fonte.

Sub-módulos dos geradores de eventos	EVA		EVB	
	Sub-módulo	Sinal	Sub-módulo	Sinal
GP timers	GP timer 1	T1PWM/T1CMP	GP timer 3	T3PWM/T3CMP
	GP timer 2	T2PWM/T2CMP	GP timer 4	T4PWM/T4CMP
Unidades de comparação (PWM)	Compare 1	PWM1/2	Compare 4	PWM7/8
	Compare 2	PWM3/4	Compare 5	PWM9/10
	Compare 3	PWM5/6	Compare 6	PWM11/12

A partir dos *timers*, geram-se interrupções que executam eventos periódicos. As interrupções se resumem em bloquear a ação do programa e pular para uma outra região onde se executa outra tarefa distinta (rotina de interrupção). Após o termino da rotina, retorna-se no ponto de parada, recupera-se os principais registradores do sistema e dá-se seqüência a execução. O acionamento de periféricos como o gerador PWM são feitos pelo próprio gerador de eventos, sendo invisível ao programador. Existem duas configurações possíveis para a contagem dos *timers*, contagem *UP/DOWN* ou triangular e contagem *UP* ou dente de serra. A figura 3.3 ilustra a diferença.

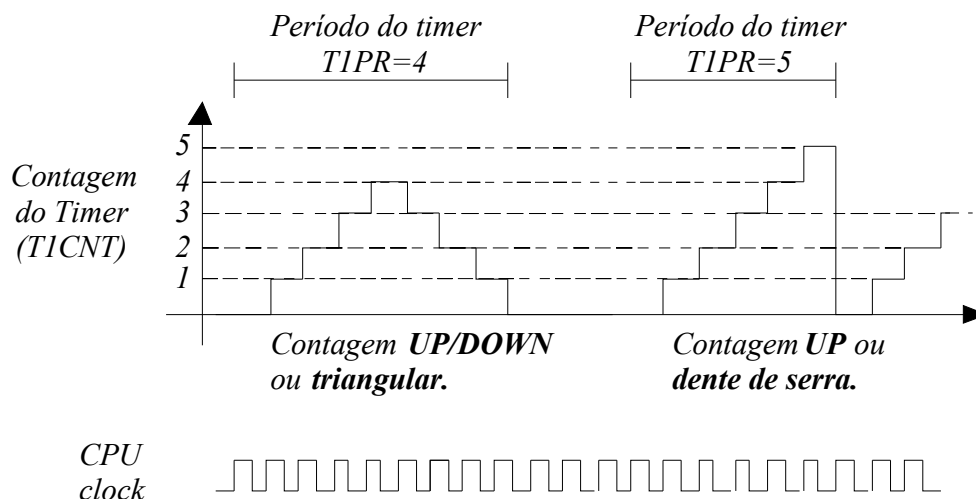


Figura 3.3 - Diferentes configurações de contagem do timer.

Nota-se um problema de nomenclatura no registrador $TxPR$ do processador. O registrador, chamado de registrador de período, representa a valor máximo da contagem no modo *UP/DOWN*,

sendo o período o dobro deste valor. No modo de contagem dente de serra o registrador de período realmente representa o período da contagem.

Para um valor de contagem (registrador $TxCON$) menor que o registrador de comparação ($CMPRI$), pode-se escolher a ação da saída PWM pelo registrador $ACTRA$ (*action control register* A) como ativo alto, ativo baixo, sempre em alto ou sempre em baixo. A figura 3.4 mostra o funcionamento do gerador PWM. Em caso de anormalidades no sistema, desabilita-se o sinal PWM a partir do registrador de controle de ação, colocando-o como sempre alto ou sempre baixo.

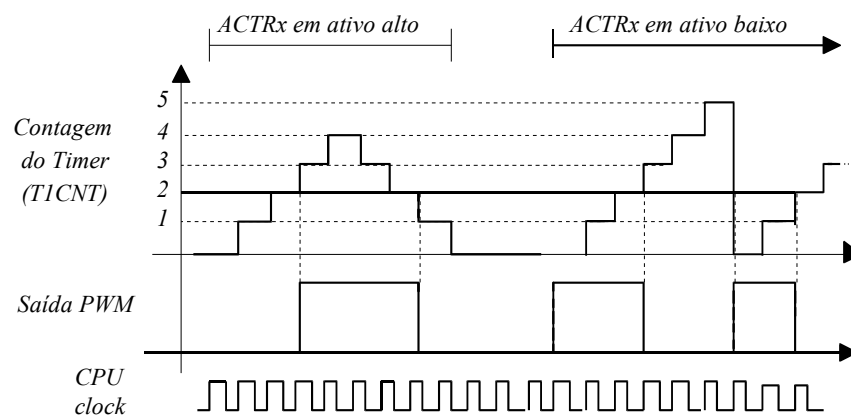


Figura 3.4 - Gerador PWM para diferentes configurações do registrador de ação.

3.3.3. Conversor AD.

a) Método de conversão.

O conversor AD de 12 bits permite uma reprodução do sinal com alta resolução. O método utilizado para representação digital de um sinal analógico é o método de aproximações sucessivas. Este método é caracterizado pela rapidez de conversão devido ao registrador de aproximações sucessivas. O diagrama de blocos da figura 3.5 ilustra o método.

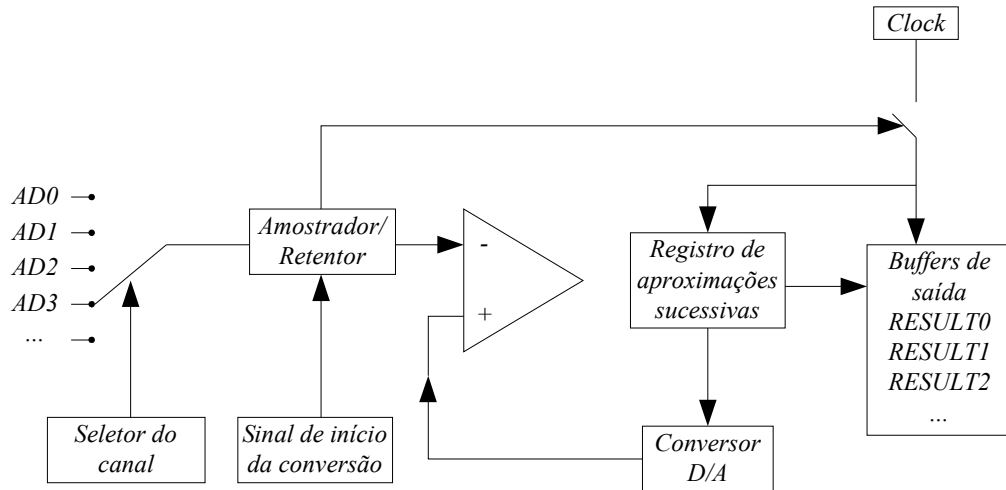


Figura 3.5 - Método de conversão analógico para digital por aproximações sucessivas.

O sinal de entrada é retido pelo amostrador/retentor (*sample/hold*) após o sinal de inicialização que pode partir ou do programa ou de um timer especificado na configuração. O sinal retido entra no comparador. O registrador de aproximações sucessivas inicializa o conversor DA com 1 no bit mais significativo, sendo a outra entrada do comparador. Sendo o sinal do conversor maior que o sinal do retentor, o registrador de aproximações coloca zero neste bit e adiciona 1 ao próximo bit prosseguindo uma nova comparação até se obter os 12 bits do sinal analógico. Estes resultados são colocados nos *buffers* de saída respectivamente.

A equação 3.1 caracteriza a conversão do sinal analógico em digital, sendo $nbits$ o número de bits do resultado, ADC_{refLO} a tensão de referência baixa, que será zero (sinal aterrado) e V_{ADmax} a máxima tensão de entrada do conversor, ou seja, 3V.

$$Digital = 2^{nbits} \times \frac{Analogico - ADC_{refLO}}{V_{ADmax}} \quad (3.1)$$

Existem duas maneiras de se realizar a conversão AD, duas conversões simultâneas, realizadas em 8 conversões seqüenciais, ou todas as conversões seqüencialmente (modo cascata), realizadas em 16 conversões seqüenciais. As duas conversões simultâneas são possíveis pois existem 2 módulos AD de 8 canais multiplexados. A figura 3.6 e a figura 3.7 mostram os tempos envolvidos nos dois modos de conversão analógico para digital.

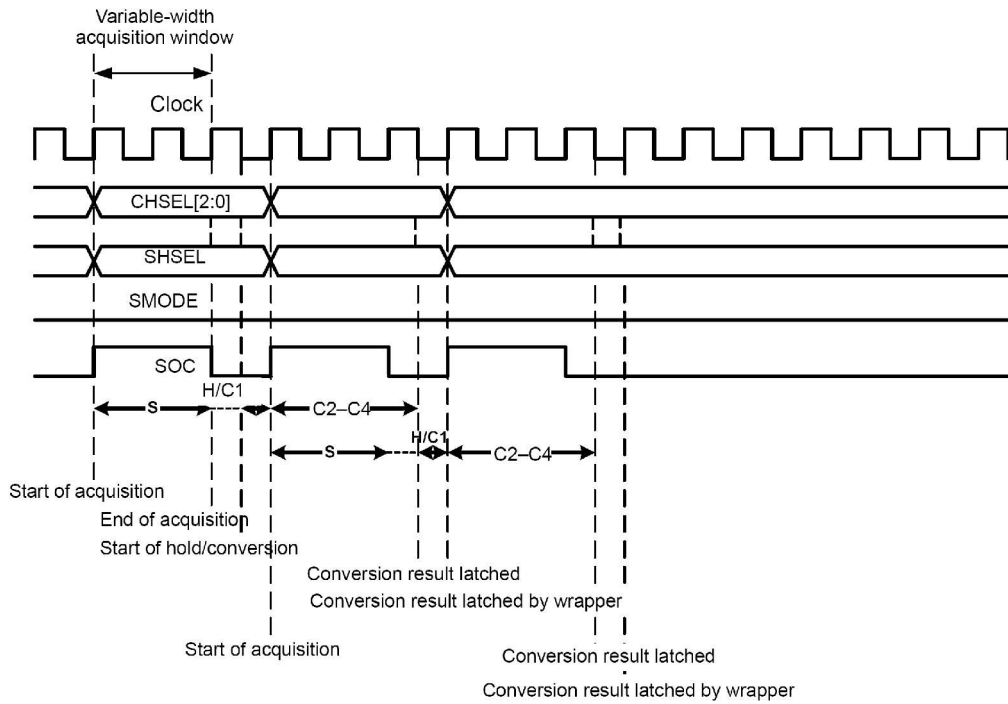


Figura 3.6 - Modo de conversão seqüencial. Gráfico obtido do manual técnico do fabricante.

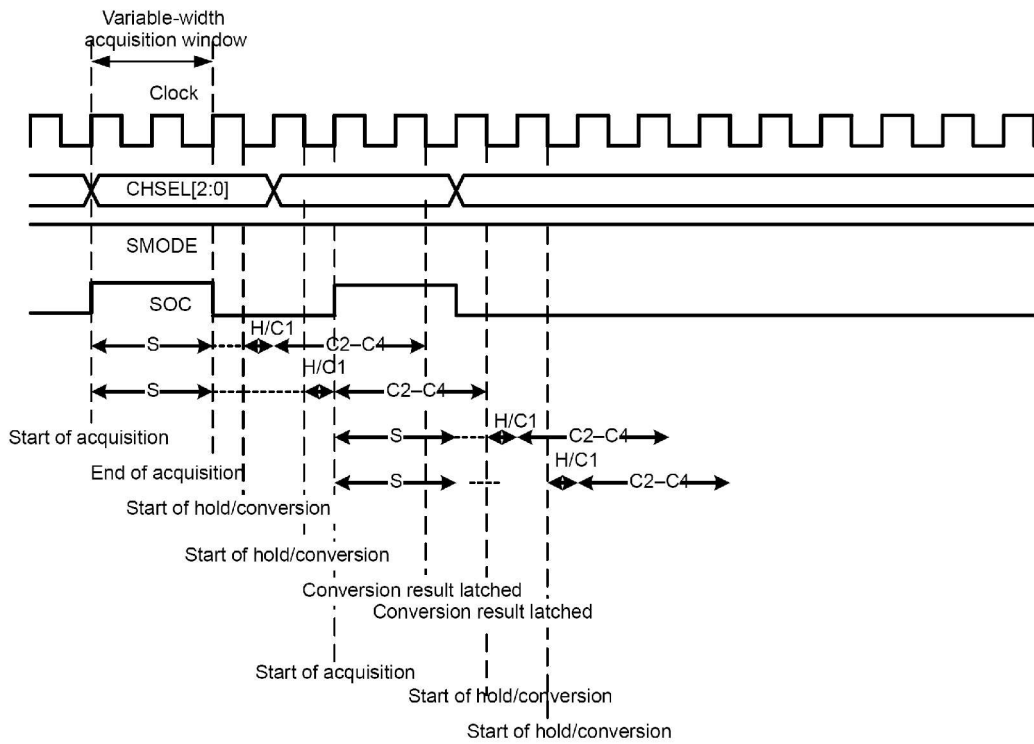


Figura 3.7 - Modo de conversão dual. Gráfico obtido do manual técnico do fabricante.

Os resultados são armazenados em 16 registradores, do *ADCRESULT0* ao *ADCRESULT15*. As configurações são feitas pelos três registradores de controle, *ADCTRL1*, *ADCTRL2* e *ADCTRL3*.

b) Efeitos da amostragem.

A conversão AD de um sinal analógico é periódica, sendo necessário que o sinal não possua componentes de frequências acima da frequência de amostragem. No caso de possuir, decorre-se um evento chamado sobreposição de espectro que pode gerar instabilidade no controle. A figura 3.8.(a) ilustra uma situação usual relacionada ao ruído de comutação devido à indutância do resistor *shunt* e das trilhas do circuito. Após o retentor percebe-se uma sobreposição de espectro de frequência do ruído que é maior que a frequência de amostragem (período T_{amostr}). Durante este intervalo o controle tenta compensar este sinal, realimentando a oscilação. Após a filtragem, o sinal amostrado é de mesma frequência, sem ser descaracterizado (figura 3.8.(b)). Por este motivo projeta-se os filtros anti-aliasing nas entradas de conversão analógica para digital.

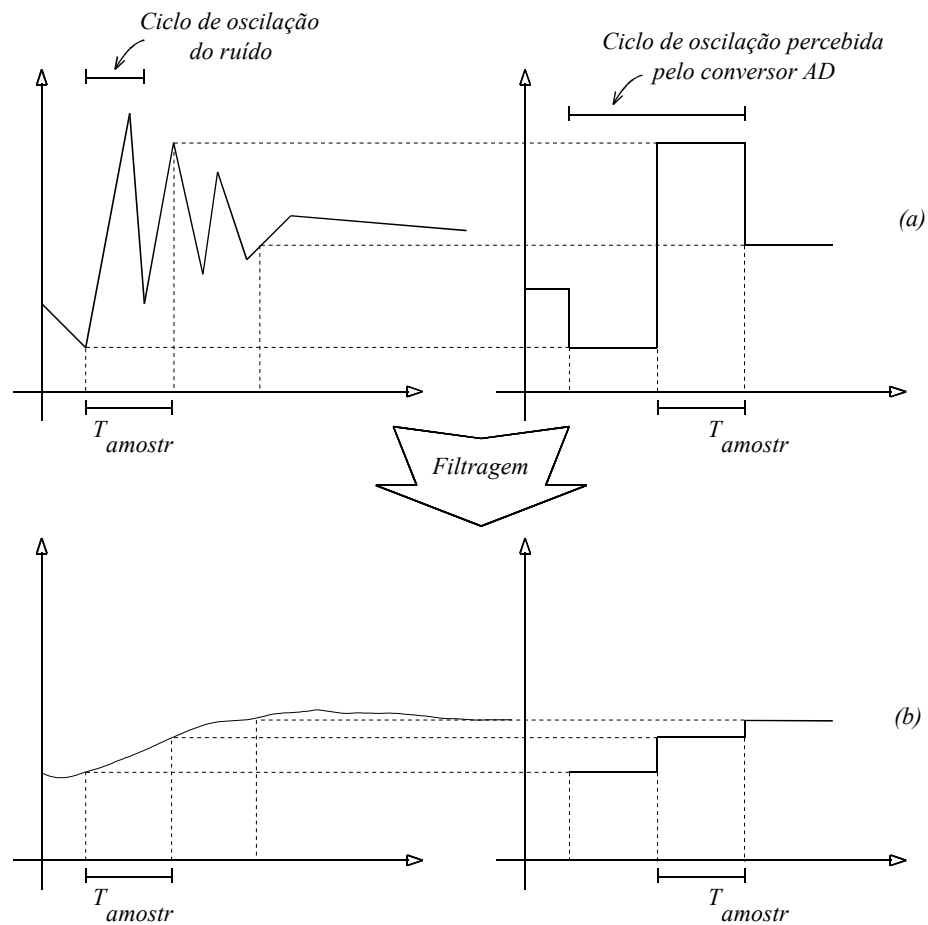


Figura 3.8 - Situação de sobreposição de espectros de freqüência depois da conversão analógico digital.

c) Armazenagem do resultado da conversão.

Sendo o conversor AD de 12 bits, os resultados obtidos são armazenados em registradores de 16bits como mostra a figura 3.9. Para utilizar as informações do AD, procede-se a rotação de 4 bits para a direita.

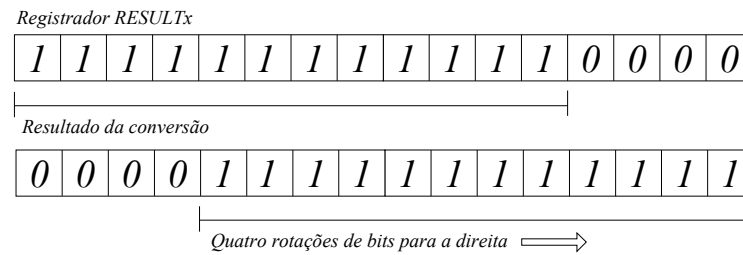


Figura 3.9 - Rotação de bits do resultado da conversão AD.

3.4. Ambiente de programação.

Para início de projeto é importante ressaltar que todos os periféricos de entrada e de saída do DSP não possuem nenhum tipo de proteção de curto circuito, e suportam baixos níveis de corrente nas saídas. Este fator exige um refinamento na interface analógico-digital que é tratado no capítulo de projeto do conversor (capítulo 1).

O software utilizado para desenvolvimento dos programas é construído em uma interface de fácil aprendizado, chamada *Code Composer*, onde se cria o projeto tanto em linguagem C, quanto *assembly*. Existe também a possibilidade de mesclar as duas programações. O *Code Composer* permite a construção de gráficos a partir de *buffers* de memória que pode ser atualizado durante a execução do programa. Permite também o modo de operação passo a passo que facilita a verificação (*debug*) do programa.

O código gerado é compilado e carregado para o processador via porta paralela, aguardando o comando para iniciar a execução. A comunicação com o processador ocorre em tempo real sendo possível a troca de informações durante a execução. Existe também uma interface *JTAG*, utilizada para gravação do programa na memória EPROM.

3.5. Código.

Geralmente os projetos são divididos em duas etapas. Em uma primeira etapa se configuram todos os periféricos utilizados, e na etapa seguinte se permanece em um *loop* infinito para tratamento das variáveis envolvidas.

A configuração dos periféricos é uma etapa onde a seqüência é importante e não se exige tempo de processamento. Para esta etapa é apropriado o uso de programação C evitando erros que

não aparecem na compilação, os *run-time errors*, ou erros de execução. Em *assembly*, pode-se vir a cometer pequenos erros de endereçamento de memória que não ficam visíveis ao usuário e em alguns casos causam reações inesperadas no sistema, como chamada de interrupções de acesso a endereçamento inapropriado de memória e outras interrupções indesejadas.

Existe também para este processador, a dificuldade de se gerenciar a tabela de interrupções na linguagem *assembly*, sendo 45 interrupções programáveis em um espaço de 96 posições de 32 bits. As posições livres serão utilizadas em versões futuras do processador. A tabela 3.3, retirada do manual técnico do fabricante, mostra todas as interrupções do TMS320LF2812.

Tabela 3.3 - Tabela de interrupções do TMP320LF2812.

CPU INTERRUPTS	PIE INTERRUPTS							
	INTx.8	INTx.7	INTx.6	INTx.5	INTx.4	INTx.3	INTx.2	INTx.1
INT1	WAKEINT (LPM/WD)	TINT0 (TIMER 0)	ADCINT (ADC)	XINT2	XINT1	reserved	PDPINTB (EV-B)	PDPINTA (EV-A)
INT2	reserved	T1OFINT (EV-A)	T1UFINT (EV-A)	T1CINT (EV-A)	T1PINT (EV-A)	CMP3INT (EV-A)	CMP2INT (EV-A)	CMP1INT (EV-A)
INT3	reserved	CAPINT3 (EV-A)	CAPINT2 (EV-A)	CAPINT1 (EV-A)	T2OFINT (EV-A)	T2UFINT (EV-A)	T2CINT (EV-A)	T2PINT (EV-A)
INT4	reserved	T3OFINT (EV-B)	T3UFINT (EV-B)	T3CINT (EV-B)	T3PINT (EV-B)	CMP6INT (EV-B)	CMP5INT (EV-B)	CMP4INT (EV-B)
INT5	reserved	CAPINT6 (EV-B)	CAPINT5 (EV-B)	CAPINT4 (EV-B)	T4OFINT (EV-B)	T4UFINT (EV-B)	T4CINT (EV-B)	T4PINT (EV-B)
INT6	reserved	reserved	MXINT (McBSP)	MRINT (McBSP)	reserved	reserved	SPITXINTA (SPI)	SPIRXINTA (SPI)
INT7	reserved	reserved	reserved	reserved	reserved	reserved	reserved	reserved
INT8	reserved	reserved	reserved	reserved	reserved	reserved	reserved	reserved
INT9	reserved	reserved	ECAN1INT (CAN)	ECAN0INT (CAN)	SCITXINTB (SCI-B)	SCIRXINTB (SCI-B)	SCITXINTA (SCI-A)	SCIRXINTA (SCI-A)
INT10	reserved	reserved	reserved	reserved	reserved	reserved	reserved	reserved
INT11	reserved	reserved	reserved	reserved	reserved	reserved	reserved	reserved
INT12	reserved	reserved	reserved	reserved	reserved	reserved	reserved	reserved

Em contrapartida a etapa de tratamento de variáveis, que geralmente é regida por interrupções de período definido, é mais otimizada quando feita na linguagem *assembly*. Apesar de o compilador possuir boa otimização (segundo o fabricante aproximadamente 1 para 1.1), alguns micro segundos de processamento podem fazer a diferença no programa final quando a frequência de trabalho do sistema é mais elevada.

Seria possível utilizar uma frequência de amostragem menor que a frequência do conversor PWM sem descaracterizar a resposta do sistema. Para este trabalho, baseado na comparação de três métodos de controle, considerou-se mais apropriado a utilização de uma amostragem igual a frequência de comutação. Além disso, a utilização de uma frequência de amostragem menor prejudicaria a qualidade da resposta de corrente do sistema autocontrolado que possui apenas compensador proporcional na malha de corrente (malha rápida).

A partir da definição das duas etapas busca-se estruturar o programa a ser implementado. A estrutura é apresentada no diagrama de blocos da figura 3.10.

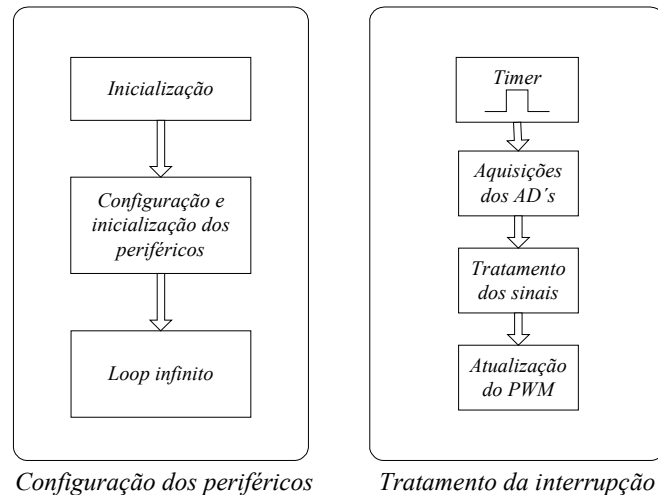


Figura 3.10 - Diagrama de blocos do programa a ser implementado.

Necessita-se fazer apenas uma aquisição de todas as portas analógicas/digitais a cada $11,11\mu\text{s}$ (90kHz). As aquisições devem ser inicializadas e sincronizadas por um *timer* específico para este fim. Ao final da aquisição, o conversor analógico digital gera uma interrupção chamada de *ADCINT* (*INT1.6* da tabela 3.3). Na rotina de tratamento, procede-se a leitura destes sinais guardados em um *buffer*, seguido da execução da lei de controle e avaliação dos níveis dos sinais da fonte. Então, atualiza-se o registrador de comparação do PWM com o valor de saída do compensador ou nulo em caso de anormalidade. Se necessário pode-se desativar o gerador PWM com auxílio do registrador *ACTRA* como será mostrado a seguir.

3.5.1. Rotina de configuração.

A configuração é iniciada desabilitando-se o *watchdog*. Com o código em C, exclui-se as configurações dos modos de endereçamento e de processamento, que são diretamente passadas pelos parâmetros de compilação. Seguindo, configuram-se os registradores de *clock*. Existem dois registradores, o *prescaler* do *clock* para periféricos de alta velocidade (*high speed peripheral clock prescaler*, *HISPCP*) e o *prescaler* do *clock* para periféricos de baixa velocidade (*low speed peripheral clock prescaler*, *LOSPCP*). Nestes dois registradores escolhe-se apenas o fator de escala, e nos registradores de controle dos *clocks* dos periféricos (*Peripheral clock control*

register, *PCLKCR*), configura-se o periférico como sendo de alta velocidade ou de baixa velocidade.

O oscilador externo utilizado pelo kit é de 30MHz, sendo que o processador trabalha a 150Mhz a partir de um divisor utilizando *PLL* (*phase lock loop*). Para executar uma instrução no menor tempo possível, deve se configurar o registrador de controle do *PLL* (*PLL coltrol register*, *PLLCR*) para uma divisão por 5. Obtém-se um período de instrução de a cada 6,667ns.

O TMS320LF2812 possui 56 portas *I/O* programáveis, isto é, é possível configurá-las como *I/O* de entrada ou saída a partir dos registradores de direção *GPxDIR* (*General propose I/O direction control register*), ou como uma porta de função específica a partir dos registradores de multiplexação *GPxMUX* (*General propose I/O MUX control register*). É importante configurar um pino como saídas *PWM*. O restante das portas são configuradas como *I/Os*, sendo apenas duas como saídas, uma para acionamento do relé de partida e outra para lógica de proteção do *PWM* do estágio AC-CC.

O próximo passo é zerar o vetor de interrupção e apagar todas as interrupções pendentes do módulo de expansão de interrupções de periféricos (*peripheral interrupt expansion*, *PIE*). São dois registradores, um de habilitação e outro de *flag* (“status”), para os doze grupos de interrupções existentes (ver tabela 3.3). Deve-se, a princípio zerar ambos os registradores. Posteriormente serão ligadas as interrupções desejadas. Existe também, a necessidade de se habilitar a conexão dos grupos do vetor *PIE* com o processador. Isto é feito a partir do registrador de *acknowledge*, chamado *PIEACK*. Finalmente, ligando o *bit enable* no registrador de controle do vetor, *PIECTRL*, o sistema está apto a executar as interrupções.

Antes de configurar os registradores dos *event managers*, é necessário se definir quantos e quais *timers* serão utilizados. Um *timer* deve ser utilizado na sincronia dos geradores PWM e dos conversores ADs, já que os dois módulos podem operar na mesma frequência. Utiliza-se então o *timer1* do *event manager A* (*EVA*) para este fim.

Para configuração do período do *timer1* é necessário se definir o método de contagem. Com o modo de contagem triangular é possível iniciar as aquisições do conversor AD em um instante onde não ocorra uma comutação do interruptor, diminuindo o erro proveniente do ruído de comutação. A situação é ilustrada na figura 3.11.

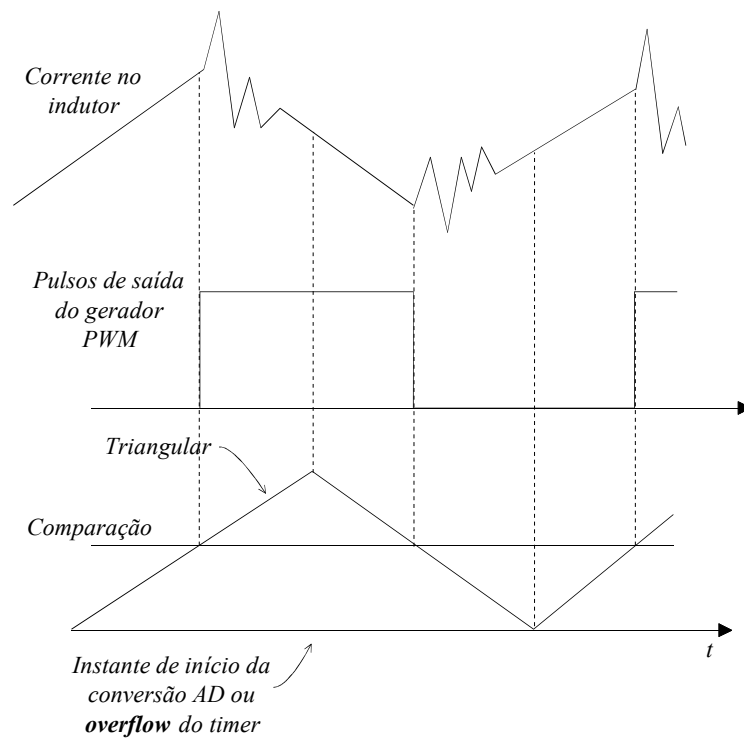


Figura 3.11 - Análise da influência dos ruídos de comutação na aquisição analógica/digital.

Com uma frequência de *clock* processador de 150Mhz, ou 6,6667ns, calcula-se o valor do registrador de período do *timer 1*, *T1PR*, pela equação 3.2. O fator 2 na divisão se deve ao fato de o registrador de período representar o valor máximo da contagem do *timer*, sendo o período o dobro de *T1PR* para o modo de contagem *up/down*.

$$T1PR = \frac{f_{proc}}{2 \times f_{timer1}} = \frac{150 \times 10^6}{2 \times 90 \times 10^3} = 833,333_{10} = 341_{16} \quad (3.2)$$

A inicialização do conversor A/D é especificada no registrador GPTCONA. Pode-se optar pelos dois *timers* (*timer1* ou *timer2*) do *event manager A*. São dois *bits*, para cada *timer*, que disponibilizam as seguintes opções.

- Nenhum evento inicializa o conversor AD.
- Marca o *flag* de interrupção do AD no *underflow* do *timer*.
- Marca o *flag* de interrupção do AD no período do *timer*.
- Marca o *flag* de interrupção do AD na comparação do *timer* (diferente da comparação do *event manager*).

O registrador de comparação do timer1, o *T1CMPR*, deve ser igual ao registrador de período *T1PR*, significando que em todos os picos da triangular o conversor AD receberá o sinal de inicialização.

É importante notar que o gerador *PWM* não deve ser ligado ao registrador de comparação do *timer*, e sim ao registrador de comparação do *event manager A*, o *CMPRI*. Esta configuração é realizada no registrador *GPTCONA*. Nele, configura-se também o modo de geração da interrupção do AD a partir da comparação do *timer*.

Marcando a saída escolhida como ativo alto no registrador *ACTRA*, zerando os registradores de tempo morto (*dead band timer control register, DBTCON*) e de comparação do PWM (*compare register, CMPRI*) e habilitando o modo de comparação no registrador de controle *COMCON* (*compare control register*), o sistema está apto a gerar as saídas moduladas.

A seguir, habilita-se o *timer2* para acionamento do relé de partida. Em ordem, configura-se o registrador de período *T2PR* e zeram-se os registradores de contagem *T2CNT* e o de comparação *T2CMPR*. Com o registrador de controle do *timer2*, o *T2CON*, configura-se para um fator de escala máximo e para contagem no modo *UP* apenas (dente de serra).

Utilizando o máximo valor permitido no registrador de período junto com o maior fator de escala, não é possível fazer uma contagem de $200ms$, que seria o tempo apropriado para a proteção de partida do conversor. Será necessário fazer então algumas contagens e não apenas uma. O máximo fator de escala para o timer é de 128 vezes, então, com o valor máximo do registrador de período, obtém-se o período na equação 3.3.

$$Periodo_{timer2} = 6,667ns \times 128 \times FFFF_{16} \approx 56ns \quad (3.3)$$

Configura-se o *timer2* para $50ms$ de período, fazendo 4 contagens até colocar a IO do relé em nível alto, eliminando do circuito os resistores NTP1 e NTP2 (figura 1.5). A equação 3.4 calcula o valor do registrador de período.

$$T2PR = \frac{T_{timer2}}{128 \times T_{osc}} = \frac{50ms}{128 \times 6,667ns} = 58593_{10} = E4E1_{16} \quad (3.4)$$

A contagem é feita na rotina de tratamento de interrupção deste timer. Deve-se pular para esta rotina todas as vezes que a contagem chega ao final, sendo então habilitada a interrupção de período do *timer2* no registrador *EVAIMRB*, ou máscara de interrupção do gerenciador de eventos A. É importante zerar os *flags* que podem estar pendentes no *EVAIFRB*.

Pela tabela 3.3, a interrupção de período do *timer2* é a INT3.1. Esta interrupção, juntamente com a interrupção do conversor AD, será habilitada no vetor *PIE* no passo da etapa de configuração.

O próximo passo é a configuração do conversor AD. No registrador `ADCMAXCONV` se coloca o valor de conversões que devem ser feitas. No caso são necessárias três conversões, uma para o sinal de tensão de entrada, outra para a tensão de saída e por último a corrente no indutor. O valor zero neste registrador representa uma conversão. Para três conversões, deve-se colocar o valor dois no registrador. A seguir os registradores de seqüência `ADCCHSELSEQ1`, 2, 3 e 4 selecionam a ordem dos canais à realizar as conversões. Desta forma, o `ADCRESULT0` recebe o resultado do canal escolhido pelos primeiros 4 bits do registrador `ADCCHSELSEQ1`. É possível, por exemplo, fazer quatro aquisições sendo 2 de um mesmo canal.

Nos registradores de controle (`ADCTRL1`, `ADCTRL2` e `ADCTRL3`), configura-se o fator de escala do *clock*, o modo de conversão *start-stop* em 16 conversões seqüenciais. Ao final de cada conversão, deve-se zerar o *flag* de interrupção e acionar o *bit* de *reset* do seqüenciador, ambos no registrador `ADCTRL2`. Apesar de mais lento, o modo seqüencial atende as necessidades do programa da fonte. O fator de escala do *clock* é importante para uma boa reprodução do sinal do conversor AD. Na prática se percebe um maior ruído no sinal quando o fator de escala é baixo.

Ao final da configuração do conversor AD, inicializam-se as interrupções INT3.1 do período do *timer2* e INT1.6 do AD. O *enable* do vetor PIE é feito no registrador `PIEIERx`. O diagrama de blocos da figura 3.12 ilustra a seqüência de configuração dos periféricos.

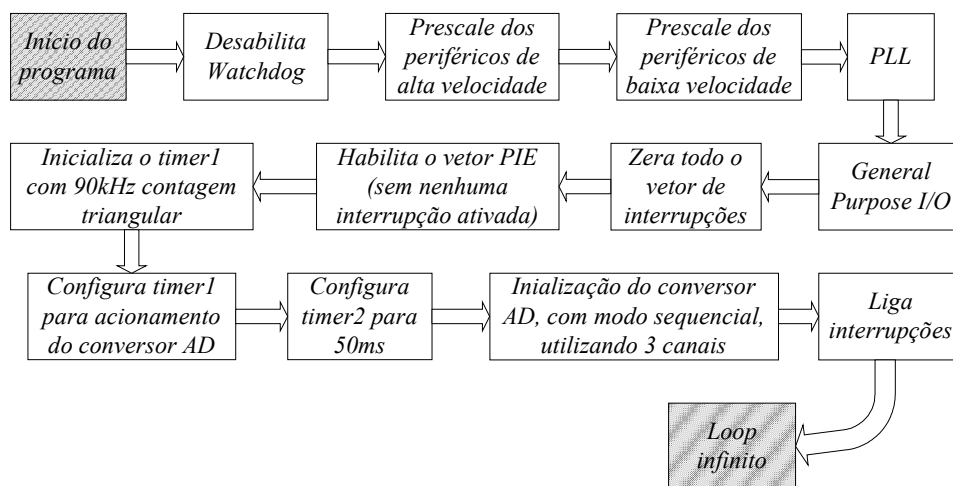


Figura 3.12 - Passos de configuração dos periféricos utilizados.

Quando em *loop* infinito, o programa é interrompido por chamadas da rotina de controle e de acionamento de relé de partida.

3.5.2. Rotina de acionamento do relé de partida.

Esta rotina pode ser escrita em C pois não se exige em eficiência. É uma rotina simples onde se utiliza uma variável (valor inicial 0) que representa o número de vezes que o timer2 contou até o estouro (*overflow*). Se for a quarta contagem, o programa alterna o estado da I/O de saída responsável pelo relé e desativa a interrupção. Se a contagem for menor que quatro, incrementa-se a variável e se limpa o *flag* da interrupção. A figura 3.13 mostra a seqüência de operação para acionamento do relé de partida.

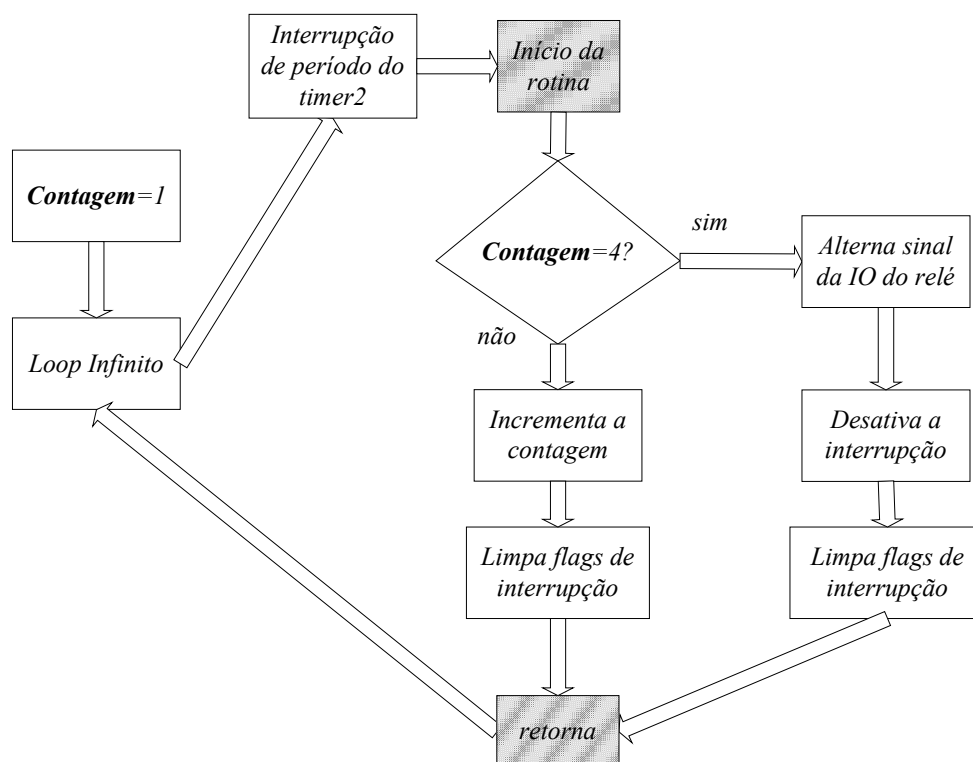


Figura 3.13 - Fluxograma da rotina de acionamento do relé.

Se houver necessidade de re-ligamento da fonte após a partida inicial, procede-se limpando os *flags* de interrupção, seguido da sua ativação no vetor PIE e finalmente zerando a contagem do timer2 e da variável global (variável utilizada em todo o programa) “contagem”.
Rotina de controle.

3.5.3. Rotina de controle.

Esta rotina é baseada no cálculo de um novo valor de razão cíclica do PWM a partir dos sinais analógicos nas entradas ADs. Existindo a necessidade de se representar valores em uma escala diferente, parte-se para a técnica de quantização, difundida entre os processadores de ponto fixo. A quantização pode ser comparada a uma operação com expoente. Por exemplo, pode-se representar o número 0,5 decimal como sendo 7F hexadecimal para um sistema de 8 bits. Isto é possível se considerar 1 o máximo valor a ser representado, ou seja FF. Analisando do ponto de vista da quantização, esta representação equivale a deslocar uma vírgula imaginária até a direita do oitavo bit como mostra a figura 3.14. Esta vírgula imaginária é chamada de ponto *radix*.

$$\begin{array}{l}
 \text{bit} \quad 7 \quad 6 \quad 5 \quad 4 \quad 3 \quad 2 \quad 1 \quad 0 \\
 \boxed{0 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1} = 0,5 \\
 \boxed{1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1} = 1
 \end{array}$$

Figura 3.14 - Representação de um número utilizando quantização.

Partindo do princípio mostrado na figura 3.14, percebe-se que existe uma potência de 2^7 no termo binário. A quantização utilizada é então a Q7. Esta representação exponencial é de base binária, diferente da base decimal tradicional (ex: 10^7). Analisando a quantização Q7 percebe-se que pode-se representar valores com passo de 0,003921, como mostra a equação 3.5 onde Q representa a quantização adotada.

$$\text{Passo} = \frac{1}{2^{Q+1} - 1} \quad (3.5)$$

Generalizando a equação 3.6 para se calcular qualquer valor na quantização desejada (base decimal) tem-se a equação , onde N representa o número a ser convertido em base decimal.

$$\text{Resultado} = N \times (2^{Q+1} - 1) \quad (3.6)$$

A figura 3.15 mostra alguns exemplos calculados a partir de 3.6. As duas diferentes representações do valor 0,5 decimal, diferem-se na precisão, sendo que um *bit* tem um valor maior na quantização Q5 que na quantização Q7 (equação 3.5).

$$\begin{array}{l}
 \text{bit} \quad 7 \quad 6 \quad 5 \quad 4 \quad 3 \quad 2 \quad 1 \quad 0 \\
 Q7 \quad \boxed{0 \mid 0 \mid 0 \mid 0 \mid 0 \mid 0 \mid 0 \mid 1} = 0,003921 \\
 Q7 \quad \boxed{0 \mid 0 \mid 0 \mid 0 \mid 0 \mid 0 \mid 1 \mid 0} = 0,007843 \\
 Q7 \quad \boxed{0 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1} = 0,5 \\
 Q5 \quad \boxed{0 \mid 0 \mid 0 \mid 1 \mid 1 \mid 1 \mid 1 \mid 1} = 0,5
 \end{array}$$

Figura 3.15 - Exemplos de valores representados em Q7.

Como no sistema decimal, quando multiplicam-se dois valores no sistema binário, representados em quantizações diferentes, deve-se somar os dois expoentes. Um exemplo é mostrado na figura 3.16.

$$\begin{array}{r}
 Q5 \quad 0 \ 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 1 = 1,390625 \\
 \times \quad Q7 \quad 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 1 \ 0 = 0,007843 \\
 \hline
 Q12 \quad 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0 = 0,01090667
 \end{array}$$

Figura 3.16 - Exemplo de multiplicação utilizando duas quantizações diferentes.

Como se pode notar, a quantização é escolhida pelo programador em cada variável tratada. Este é um fator negativo ao se tentar “traduzir” um programa (*debug*) escrito em linguagem *assembly*. Em contrapartida, obtém-se precisão de cálculo sem aumento do tamanho do programa causado pela compilação de uma linguagem de mais alto nível.

Utilizando este princípio parte-se para a leitura e tratamento dos sinais. No momento que todas as conversões são completadas a interrupção é gerada. O primeiro passo é processar o cálculo da malha de tensão, obtendo o termo que multiplica a corrente amostrada. Passa-se por um ganho e obtém-se o sinal de comando equivalente. O fluxograma da figura 3.17 mostra a seqüência de implementação da lei de controle.

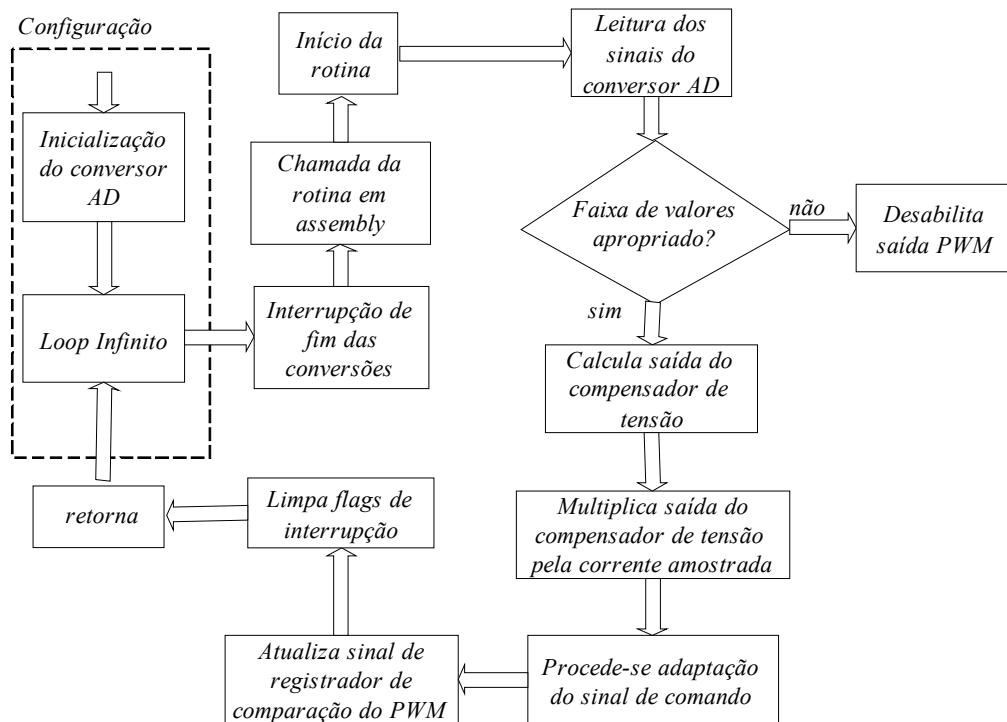


Figura 3.17 - Fluxograma da rotina de implementação do controle.

a) Amostragem e supervisão.

A leitura dos sinais do conversor AD é feita a partir dos *buffers* de conversão *RESULT0* a *RESULT2*. A seqüência de preenchimento é crescente, conforme indicado nos registradores de seqüência (*CHSELSEQ*).

Comparam-se então, os sinais amostrados com os valores máximos permitidos pela fonte. A comparação é feita a partir do valor de pico da tensão, sendo necessária uma lógica para obtenção deste valor. Procede-se uma análise do ponto de máxima tensão, fazendo uma comparação com o valor da aquisição anterior e, sendo maior, guarda-se este valor em uma variável separada chamada de “*Vin_max*”. Incrementa-se então um contador exclusivo para este cálculo. Sendo a comparação menor por 4 vezes, o valor máximo da tensão de entrada é obtido na variável “*Vin_max*”. Assim, desliga-se o PWM no vetor ACTRA e volta-se a religar em caso de a tensão voltar a faixa aceitável. O fluxograma da figura 3.18 mostra o procedimento de avaliação da tensão de entrada. É importante ressaltar que a aquisição da tensão de entrada é feita somente para supervisão do sistema.

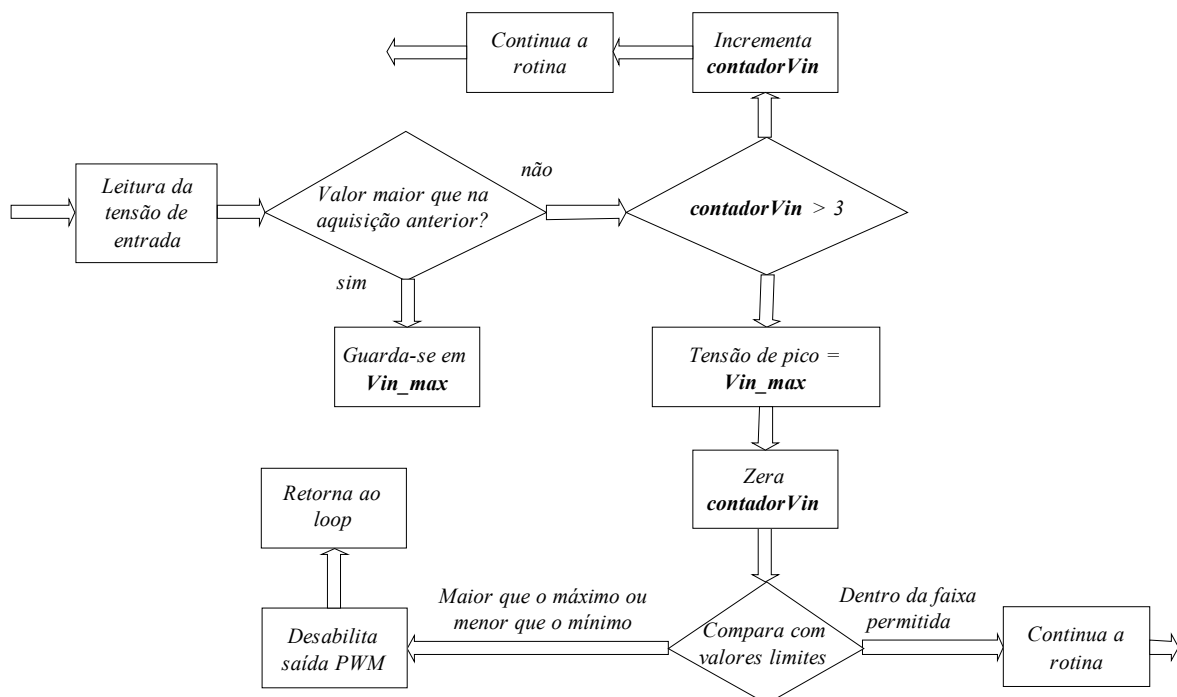


Figura 3.18 - Fluxograma da avaliação do nível da tensão de entrada.

A tensão máxima permitida pela fonte é de 253V e a mínima de 180V eficazes. Com o divisor resistivo da tensão de entrada, tem-se 1V para 311V de pico. Para a tensão máxima obtém-

se no canal AD 1,147V e para a tensão mínima 0,849V de pico. Considera-se a equação 3.1 para cálculo dos valores em hexadecimal, referência baixa do AD aterrada. Obtém-se 061Eh para a tensão máxima e 0487h para a tensão mínima.

A análise da corrente de entrada pode ser feita após a análise da tensão de entrada, considerando que neste ponto os dois sinais estão em seus valores máximos. Para uma corrente máxima de 6,5A, e com um ganho total de 0,4 na amostragem, obtém-se um valor máximo de corrente hexadecimal de 0DDDh.

A tensão de carga é analisada em todo o período de comutação, uma vez que seu valor é constante. Considerando o valor máximo de 450V, seu equivalente em hexadecimal é 0900h, para um ganho de 1,5/400.

b) Malha de tensão.

O diagrama do *simulink* apresentado na figura 3.19 ilustra a lei do controle, projetado no capítulo 2, a ser implementada.

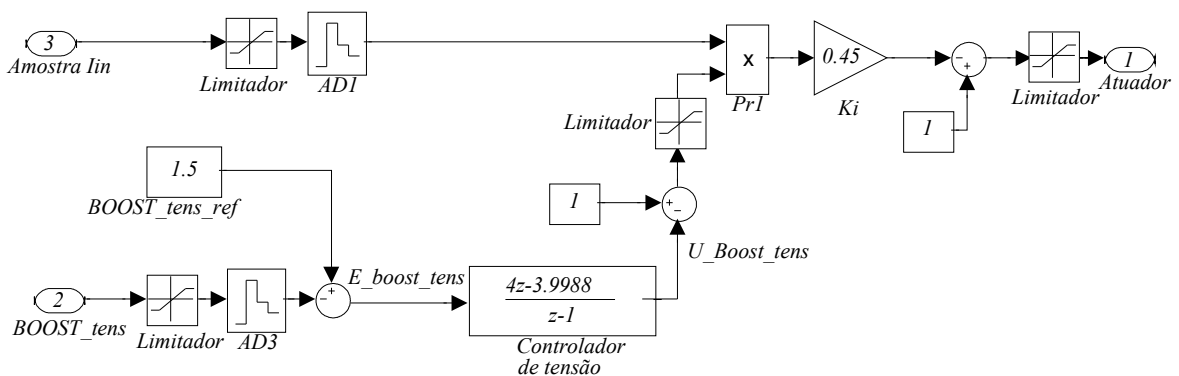


Figura 3.19 - Diagrama do simulink para o método de autocontrole de corrente.

A lei de controle a ser implementada é mostrada na equação 3.7.

$$C_{Vo}(z) = 4 \frac{z - 0,9997}{z - 1} \quad (3.7)$$

Isolando o termo z no numerador e no denominador e representando $C_{Vo}(z)$ em função do erro ($e(z)$) e da saída do compensador ($U(z)$), obtém-se 3.8.

$$C_{Vo}(z) = \frac{4 - z^{-1}3,9988}{1 - z^{-1}} = \frac{U(z)}{e(z)} \quad (3.8)$$

Multiplicando os termos obtém-se 3.9.

$$U(z) - z^{-1}U(z) = 4e(z) - 3,9988z^{-1}e(z) \quad (3.9)$$

As “equações à diferença” representam uma função de pólos e zeros por termos de entrada e saída nos instantes de amostragem. Para uma função de segunda ordem, tem-se uma equação à diferença em função das três últimas amostragem (k , $k-1$ e $k-2$). Os termos multiplicados por z^{-1} são a representação da amostragem $k-1$, os termos z^{-2} são a representação da amostragem $k-2$ e assim por diante. Desta forma é possível a representação de uma função de transferência discreta com simples multiplicações e somas. Obtém-se a equação 3.10, onde k é um número inteiro de 0 a infinito e representa o número de amostragem feitas em um intervalo de $90kHz$.

$$U(k) - U(k-1) = 4e(k) - 3,9988e(k-1) \quad (3.10)$$

Isolando o termo $U(k)$, tem-se a equação 3.11, representando a saída do controlador no instante atual (k), em função do erro calculado na amostragem atual (representado pelo *termo1*), do erro da amostragem anterior ($k-1$, representado pelo *termo2*) e do sinal de saída do compensador calculado no instante anterior.

$$U(k) = U(k-1) + \underbrace{4e(k)}_{\text{termo1}} - \underbrace{3,9988e(k-1)}_{\text{termo2}} \quad (3.11)$$

Considerando a transformação analógico digital como sendo um ganho, tem-se o número de bits do conversor e a tensão máxima do AD como o ganho que multiplica a planta (equação 3.12). Como no projeto do compensador não se considerou este ganho, é necessário multiplicá-lo no compensador.

$$G_{AD} = \frac{3}{4095} \quad (3.12)$$

A equação resultante do controlador a ser utilizado no processador digital é mostrada em 3.13.

$$U_{DSP}(k) = U_{DSP}(k-1) + \underbrace{0,00293040e(k)}_{\text{termo1}} - \underbrace{0,00292952e(k-1)}_{\text{termo2}} \quad (3.13)$$

Calcula-se inicialmente o *termo2* da função, onde entram os valores de erro do cálculo anterior e o termo 0,00292952 que será representado pela variável k_2 no programa. Esta constante será representada em quantização Q23, sendo o valor em hexadecimal representado na equação 3.14. A representação em Q23 do termo 16 *bits* é possível, pois o valor em hexadecimal não extrapola os limites de 16 *bits*.

$$k_{2_hex} = 0,00292952 \times (2^{23+1} - 1) = 0 \times BFFD \quad (3.14)$$

É importante ressaltar que todos os sinais amostrados são rotacionados quatro vezes para a direita logo após a leitura, sendo Q0 a sua quantização (ver ítem 3.3.3.c). O erro da amostragem anterior ($e(k-1)$, ou a variável $E_Boost_tens_an$), é então representada na quantização Q0, uma vez que as tensões amostradas e a referência estão em Q0.

Depois da multiplicação de k_2 , com 16 bits, pelo erro anterior, também com 16 bits, obtém-se o resultado da multiplicação com 32 bits no registrador PREG (*product register* - registrador de produto). A quantização do resultado é a soma de Q23 (k_2) e Q0 (erro anterior), resultando em Q23. Após copiar o resultado do PREG para o acumulador (também 32 bits), utiliza-se apenas o acumulador alto, AH (16 bits mais significativos dos 32 totais), sendo a quantização Q7 (Q23 – Q16). O AH é então copiado para o registrador T (16 bits), que será posteriormente somado ao termo1 e ao sinal de controle da amostragem anterior.

O próximo passo é calcular o termo1, onde tem-se o ganho 0,00293040 (equação 3.13), representado pela variável k_1 , multiplicado pelo erro da amostragem atual. Primeiramente diminui-se da referência ($BOOST_tens_ref$) em Q0 (16 bits) o valor lido do conversor AD também em Q0 ($BOOST_tens$). Neste instante copia-se o valor de erro da amostragem atual para o erro da amostragem anterior (variável $E_Boost_tens_an$), permitindo a utilização no próximo período, já que esta variável já foi utilizada neste período. Multiplica-se então pela constante k_1 hexadecimal, calculada na equação 3.15.

$$k_{1_hex} = 0,00293040 \times (2^{23+1} - 1) = 0 \times C00B \quad (3.15)$$

O resultado aparece no registrador de produto PREG como sendo 32 bits. Após copiado para o acumulador, utiliza-se somente a parte alta (Q23 – Q16 = Q7). Diminui-se do acumulador alto o valor do termo2 que se encontra no registrador auxiliar T. O resultado da soma é Q7 pois ambos os termos são Q7. Faltando apenas o termo de controle anterior a ser somado ($U(k-1)$), garante-se que este também é Q7. Após somar-se o sinal de controle anterior, guarda-se o valor obtido no acumulador alto na variável $U_Boost_tens_an$ que representa o sinal de controle anterior ($U(k-1)$) que será utilizado na próxima amostragem.

Mantendo a quantização em Q7, coloca-se o valor 1 em Q7 (0100h) no acumulador baixo ($AL - acc. low$) e diminui-se de 100h o valor do acumulador alto ($AH - acc. high$), resultando em um valor inicial para a saída do controlador, após a troca de sinal proveniente da aproximação para $1/x$, na malha de controle de tensão mostrada com detalhe no capítulo “Projeto dos controladores”.

O diagrama da figura 3.20 mostra até onde já foi processado o sinal do controle do PFC.

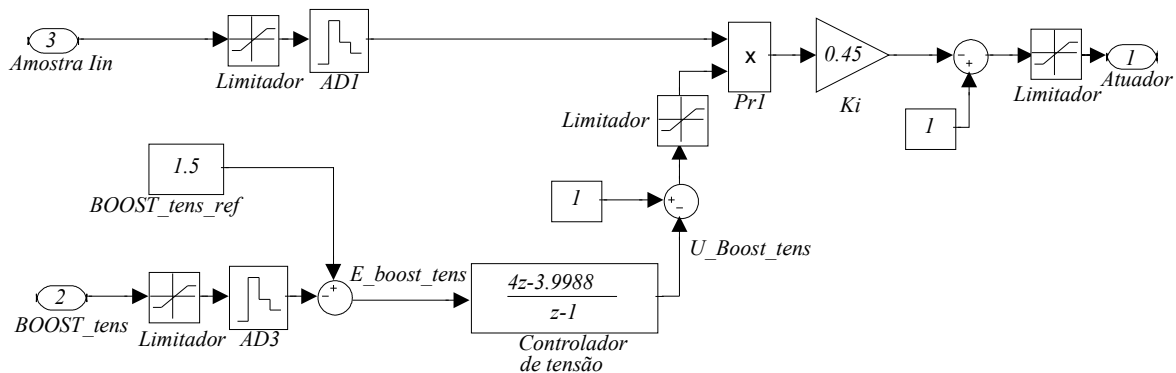


Figura 3.20 - Diagrama de blocos ressaltando o processamento da malha de tensão.

Com o resultado da soma da saída do compensador de tensão em Q7, no acumulador baixo, salva-se este valor em uma variável temporária chamada de *Um_menos_U_Boost*.

c) Malha de corrente

Faz-se a leitura da corrente em Q0 e multiplica-se inicialmente o valor da constante *Ki* que representa o ganho inicial da malha de corrente, representado pela variável *Ki* em Q15. O seu valor, 0,503, é calculado no capítulo 2. A equação 3.16 mostra o valor em hexadecimal para esta variável.

$$K_{i_hex} = 0,503 \times (2^{15+1} - 1) = 0 \times 80C4 \quad (3.16)$$

A quantização do resultado é Q15. Rotaciona-se uma vez para a esquerda (obtendo-se Q16, ou multiplicando por 2), e utiliza-se o acumulador alto (Q0). Multiplica-se então o acumulador alto, copiado para o registrador *T*, com a variável *Um_menos_U_Boost*. O resultado é Q7, que rotacionado para a direita 7 vezes mais uma para compensar a divisão por 2 feita anteriormente, volta para Q0 e fica na escala do PWM. Para fazer o complementar do sinal de comando basta diminuir este resultado do valor máximo do PWM (equação 3.2).

O diagrama de blocos da figura 3.21 mostra todas as etapas envolvidas no calculo, representando todas as quantizações e adaptações feitas durante o processo.

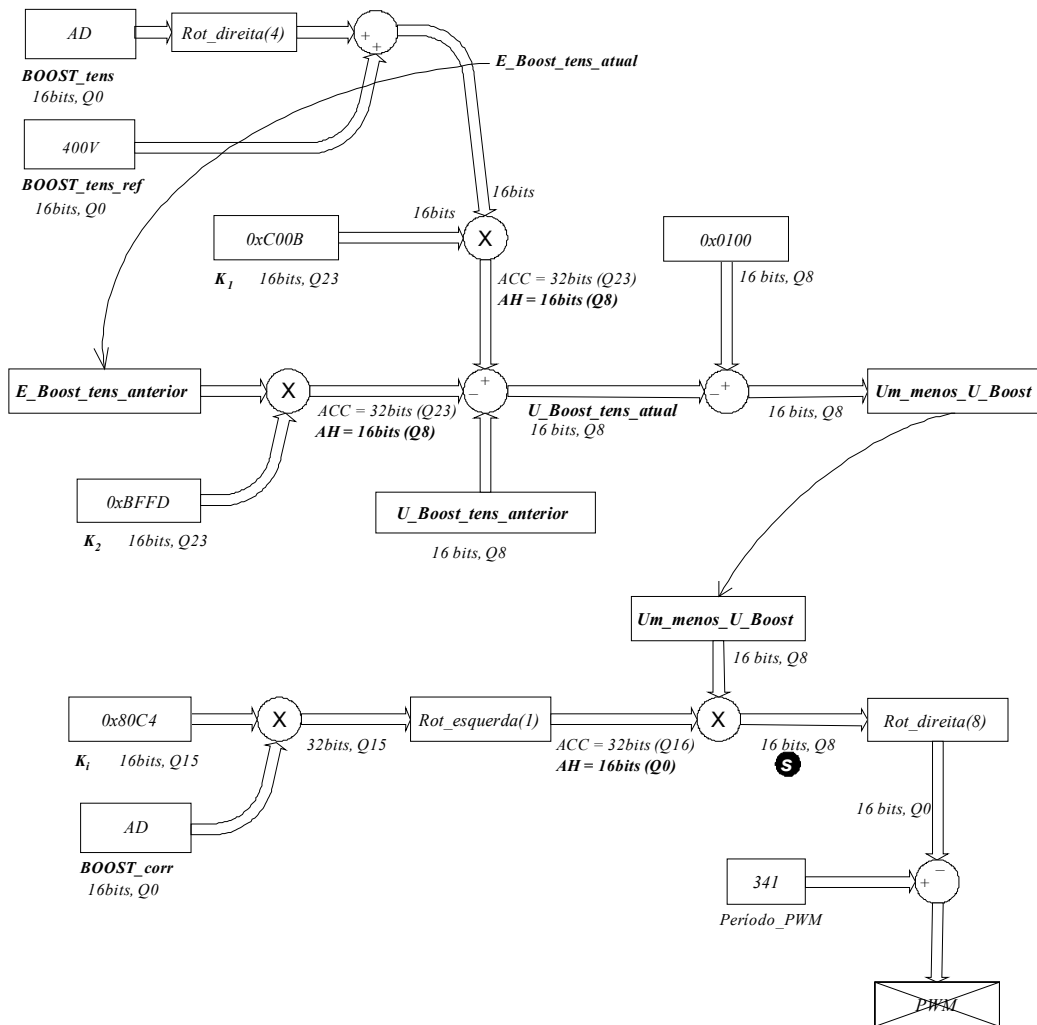


Figura 3.21 - Diagrama de blocos do controle completo do boost PFC.

Existe ainda nesta rotina, uma saturação do sinal do controlador, implementada no ponto “s” (representado por um círculo preto contendo a letra s). Quando o resultado desta multiplicação é saturada em metade do valor de fundo de escala do PWM, limita-se a razão cíclica mínima em um valor menor que 0,5.

A figura 3.22 ilustra a situação. Sendo um sinal menor que a metade do fundo de escala do PWM no ponto “s”, obtém-se na saída do controlador uma razão cíclica mínima alta, conseqüentemente aumentando a corrente de entrada. Limita-se então o sinal na metade do PWM.

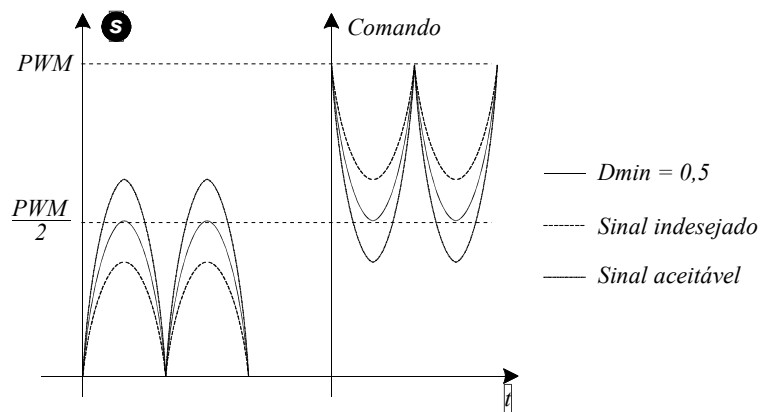


Figura 3.22 - Limites da saturação.

3.6. Conclusão do capítulo.

Analisando a estrutura da rotina de controle, percebe-se que o maior processamento é ocupado pela lei de controle integral. A malha de controle de corrente resume-se a uma multiplicação. Além disso, o sinal $1/x$ da saída do compensador de tensão, o qual gastaria no mínimo 16 ciclos de processamento, é feito na simplicidade de uma soma $(1-x)$, em 1 ciclo. Comparando com a implementação do sistema de controle clássico, tem-se a metade de processamento, sendo apenas uma lei de controle PI ao invés de duas.

O processador utilizado TMS320F2812 possui muito mais processamento do que se necessita nesta implementação. Mas, como foi apresentado no capítulo, para o sistema completo da UR considerando os dois estágios este processador é o mais apropriado, permitindo fazer inclusive comunicação serial. Outra vantagem é a flexibilidade permitida na escolha da frequência de comutação, podendo-se adaptar a melhor frequência para este caso [13].

4. Capítulo IV – Resultados experimentais.

4.1. Introdução.

Neste capítulo serão apresentados os resultados experimentais do controle do conversor *boost* PFC com o método de autocontrole. Com a aquisição dos dados, faz-se uma análise da distorção harmônica que o sistema impõe à rede. Para todas as análises, utiliza-se como base os níveis de tensão de entrada, sendo feitos comparativos das respostas com tensão máxima, tensão mínima e tensão nominal.

4.2. Operação como retificador.

A análise das formas de onda de tensão e corrente do sistema operando como retificador, sem correção do fator de potência e com filtro capacitivo na saída, vem a mostrar as distorções das formas de onda da tensão e da corrente da rede.

4.2.1. Tensão mínima de entrada.

A figura 4.1 mostra a corrente e a tensão de entrada. Existe uma certa ondulação em baixa frequência causada pela ressonância entre o circuito capacitivo de filtragem e a indutância do variômetro utilizado para o teste de variação de tensão de entrada. A filtragem foi feita utilizando um capacitor de desacoplamento de $22\mu F$ nos terminais da fonte, permanecendo então apenas uma oscilação de baixa frequência. Uma filtragem maior poderia prejudicar a forma de onda da tensão, que já possui um achatamento grande devido a grande quantidade de equipamentos com retificadores utilizados no sistema de alimentação do laboratório.

Na figura 4.2 mostra-se as formas de onda de tensão na carga e corrente de entrada.

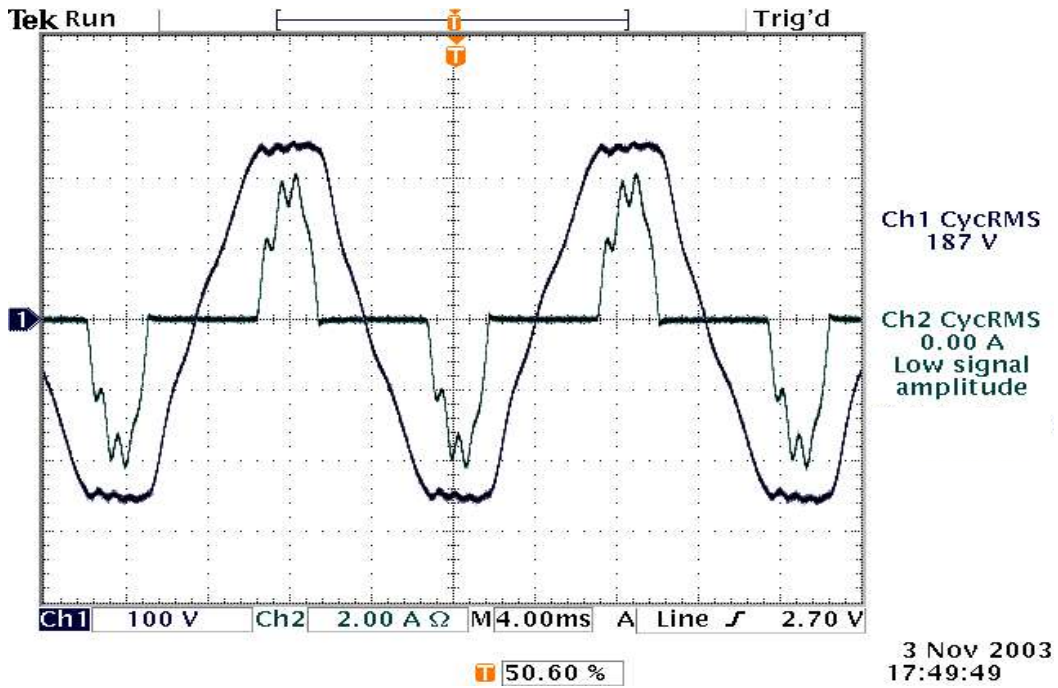


Figura 4.1 - Tensão de entrada e corrente de entrada para tensão mínima de entrada.

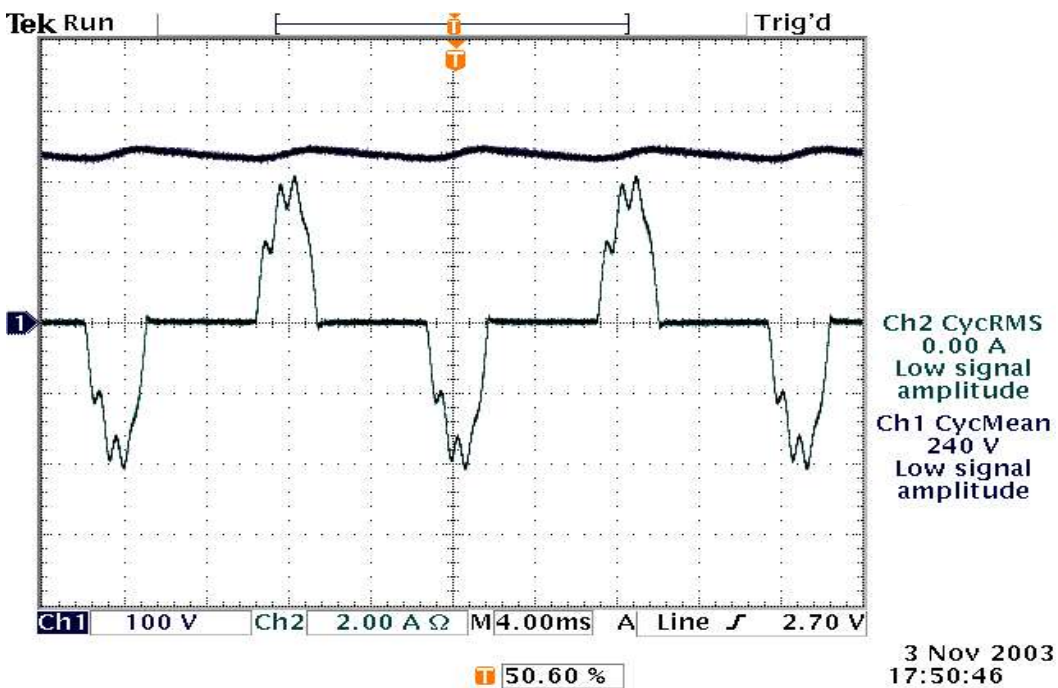


Figura 4.2 - Tensão de carga e corrente de entrada para tensão mínima de entrada.

4.2.2. Tensão de entrada nominal

Da mesma forma que observado na operação com tensão mínima (item 4.2.1), percebe-se a ondulação devido a ressonância entre varivolt e o sistema na figura 4.3 e na figura 4.4.

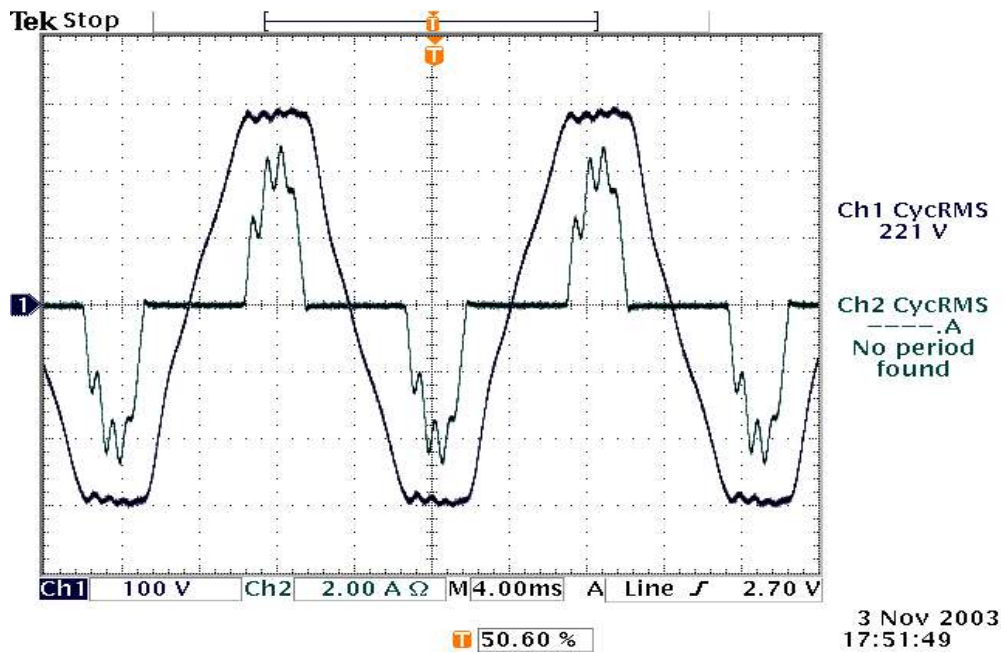


Figura 4.3 - Tensão de entrada e corrente de entrada para tensão de entrada nominal.

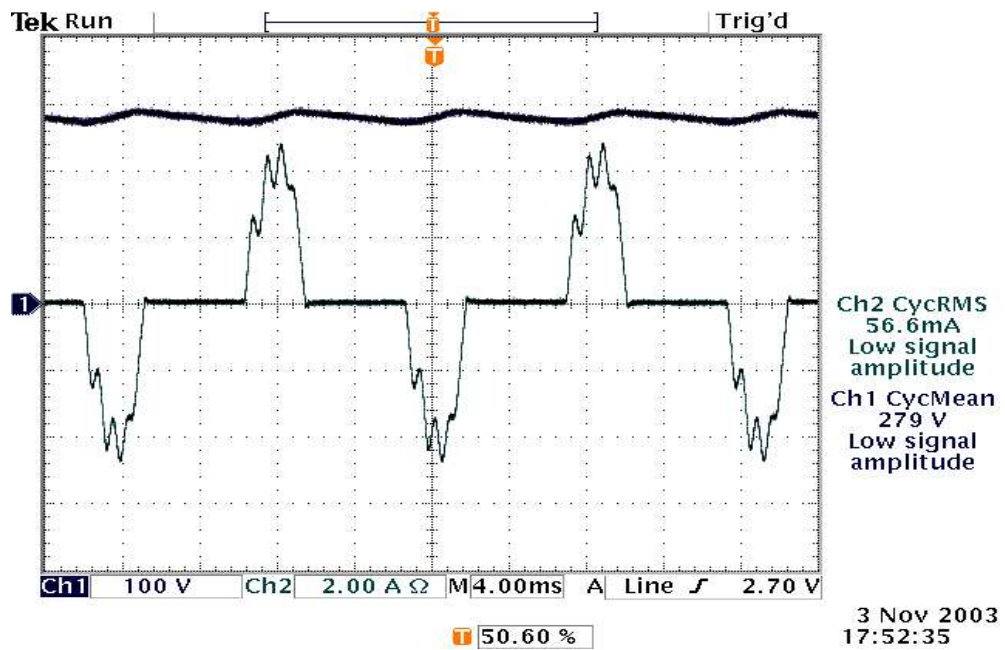


Figura 4.4 - Tensão na carga e corrente de entrada para tensão nominal de entrada.

4.2.3. Tensão de entrada máxima.

Com tensão de entrada máxima a ressonância é bem visível como observa-se na figura 4.5 e na figura 4.6.

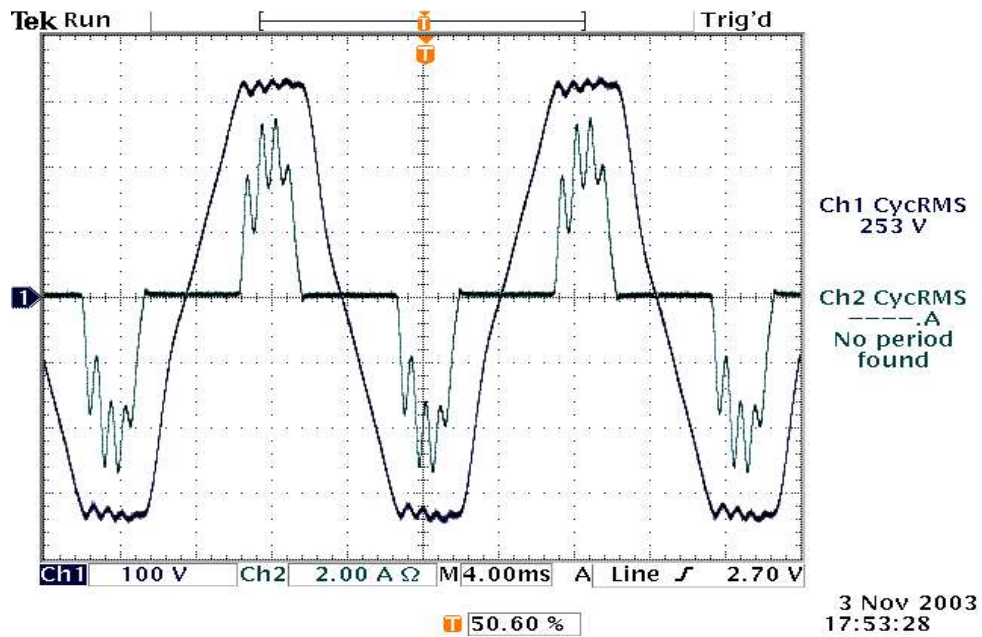


Figura 4.5 - Tensão de entrada e corrente de entrada para tensão de entrada máxima.

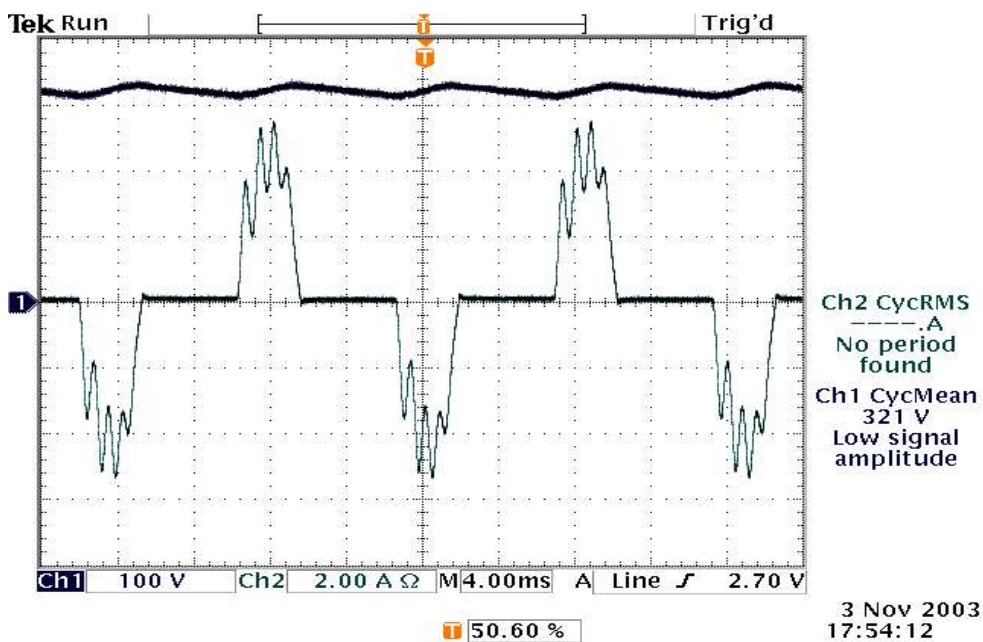


Figura 4.6 - Tensão de carga e corrente de entrada para tensão de entrada máxima.

4.3. Operação com malha de corrente de entrada.

Neste ítem são apresentados os sinais de tensão de entrada e de corrente de entrada para o sistema operando sem malha de tensão. O controle resume-se a adquirir a corrente, adicionar um ganho e comandar o interruptor com este sinal. A tensão na carga depende somente da potência imposta pela entrada, controlada pelo ganho inicial de corrente K_i (mesmo valor projetado no capítulo 2). Em todas as análises a resistência de carga utilizada é próxima à potência nominal.

4.3.1. Tensão de entrada mínima

Percebe-se neste ponto (figura 4.7), a eficácia do autocontrole de corrente, fornecendo uma corrente que busca o mesmo formato da tensão de entrada automaticamente, sem a necessidade de uma referência no controle. Com a operação do conversor *boost* já não se observa mais a oscilação na forma de onda de tensão, proveniente da ressonância do varivolt com o sistema, pois a corrente é senoidal.

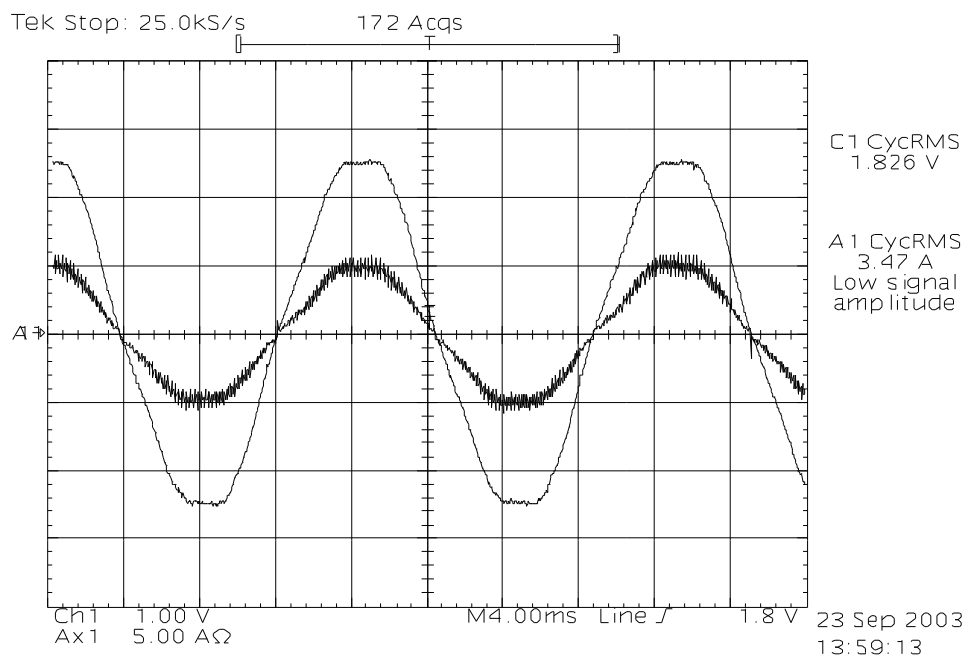


Figura 4.7 - Tensão de entrada e corrente de entrada para tensão de entrada mínima, operando sem controle da tensão de carga.

A sonda utilizada na amostra da tensão possui uma atenuação igual a 100 vezes, sendo que o osciloscópio utilizado não permite o ajuste automático da escala com esta sonda. Então, os sinais representados por $1V/div$ são na verdade $100V/div$. A potência de entrada é de $645,4W$, com uma corrente de $3,47A$ ($5A/div$) e tensão de $186V$.

Tensão de entrada nominal.

A figura 4.8 mostra a corrente de entrada ($2A/div$) para a tensão de entrada nominal. Novamente tem-se uma corrente de mesmo formato da tensão de entrada. Com $220V$ de entrada tem-se $2,88A$. Para o mesmo ganho K_i , a potência de entrada é de $636,5W$.

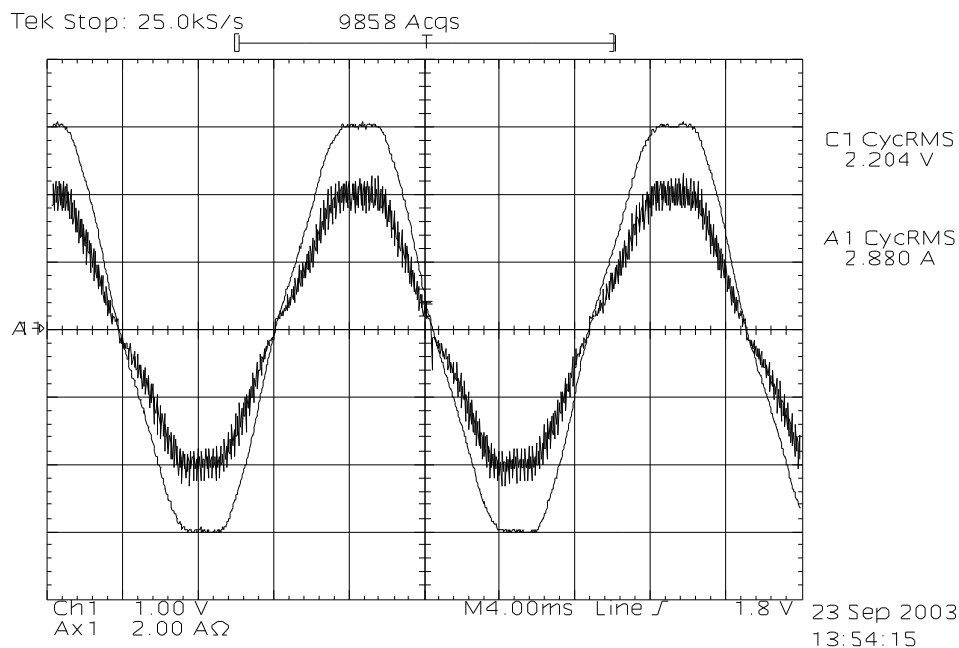


Figura 4.8 - Tensão de entrada e corrente de entrada para tensão de entrada nominal, operando sem controle da tensão de carga.

4.3.2. Tensão de entrada máxima.

Com $253V$ de entrada, a corrente ($2A/div$) é de $2,56A$, e a potência de $645,12W$, como se percebe na figura 4.9. O sistema tem comportamento similar para todos os níveis de tensão de entrada permitidos.

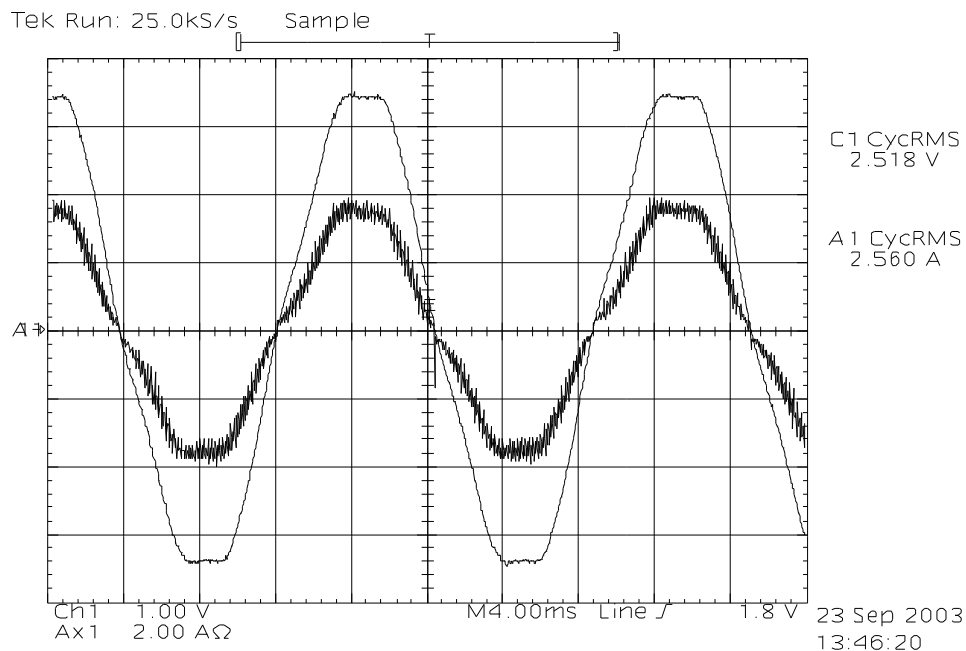


Figura 4.9 - Tensão de entrada e corrente de entrada para tensão de entrada máxima, operando sem controle da tensão de carga.

4.4. Operação com controle de corrente de entrada e tensão na carga.

Nesta etapa, foi adicionada a malha de tensão de saída.

4.4.1. Tensão de entrada mínima.

Adicionando-se o controle da tensão na carga, não se percebe alteração na resposta da corrente de entrada como mostra a figura 4.10. A tensão de carga, figura 4.11 se mantém em aproximadamente 406V, com uma referência de 400V no processador digital.

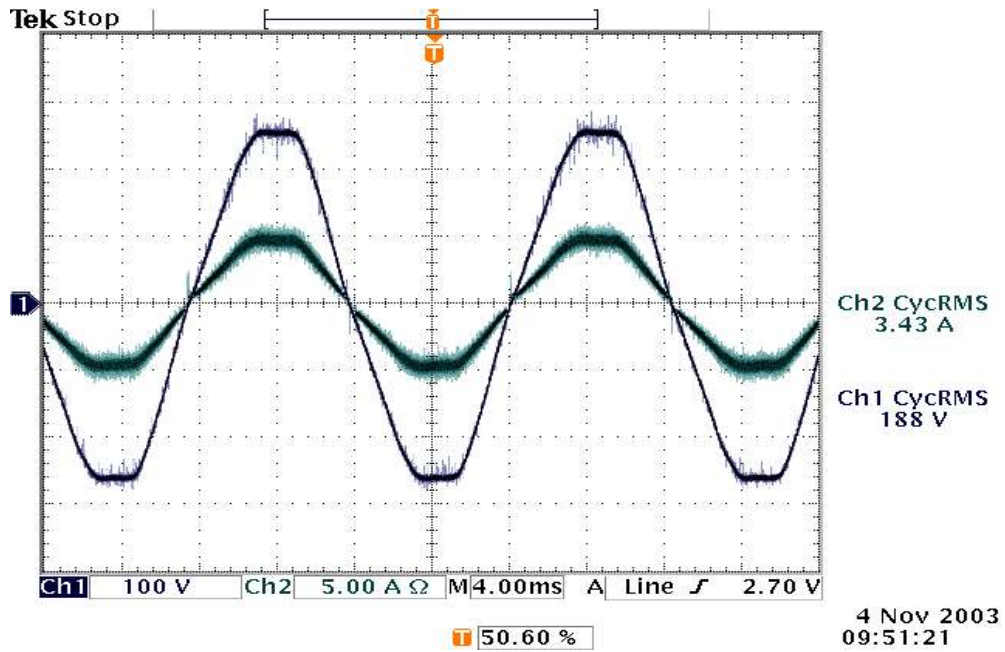


Figura 4.10 - Tensão de entrada e corrente de entrada para tensão de entrada mínima, utilizando malha de corrente e malha de tensão.

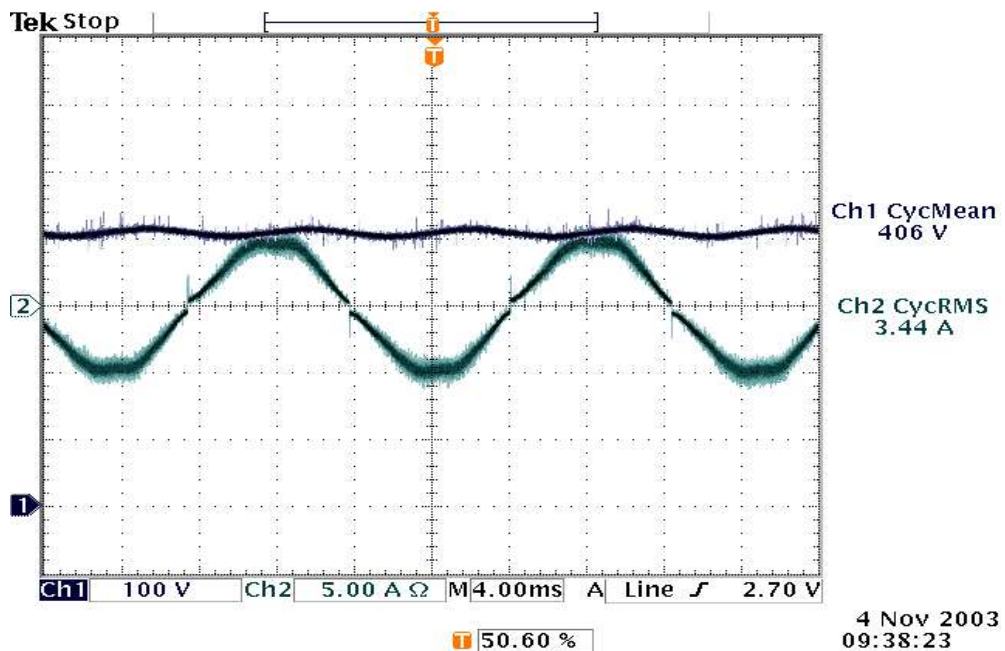


Figura 4.11 - Tensão de carga e corrente de entrada para tensão de entrada mínima, utilizando malha de corrente e malha de tensão.

4.4.2. Tensão de entrada nominal.

Na figura 4.12 tem-se a corrente de entrada e tensão de entrada. Na figura 4.13 observa-se a tensão na carga, com o mesmo valor observado no item 4.4.1, e a corrente de entrada.

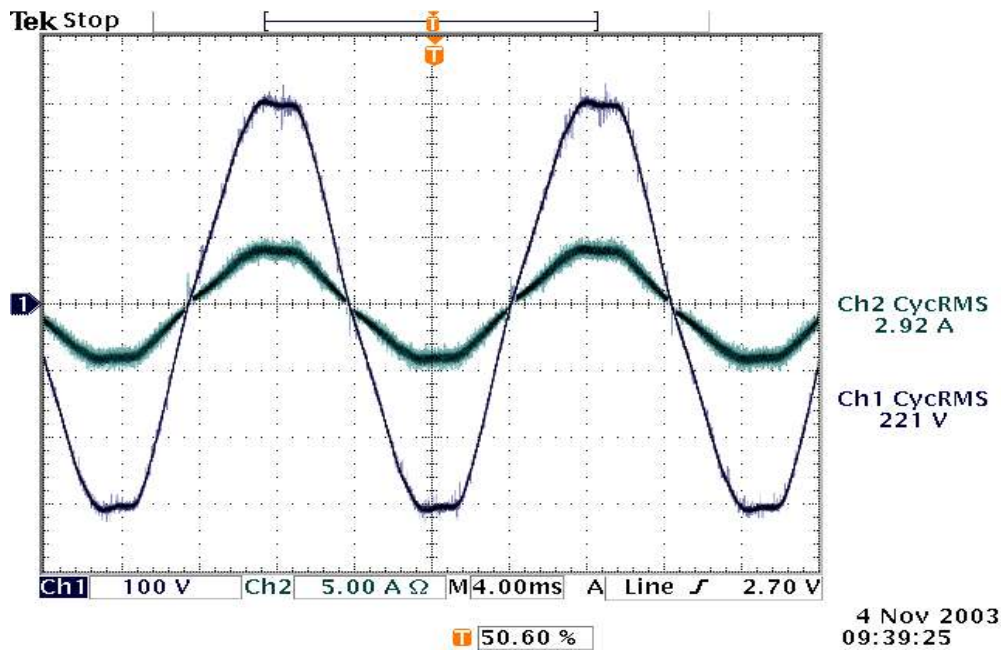


Figura 4.12 - Tensão de entrada e corrente de entrada para tensão de entrada nominal, utilizando malha de corrente e malha de tensão.

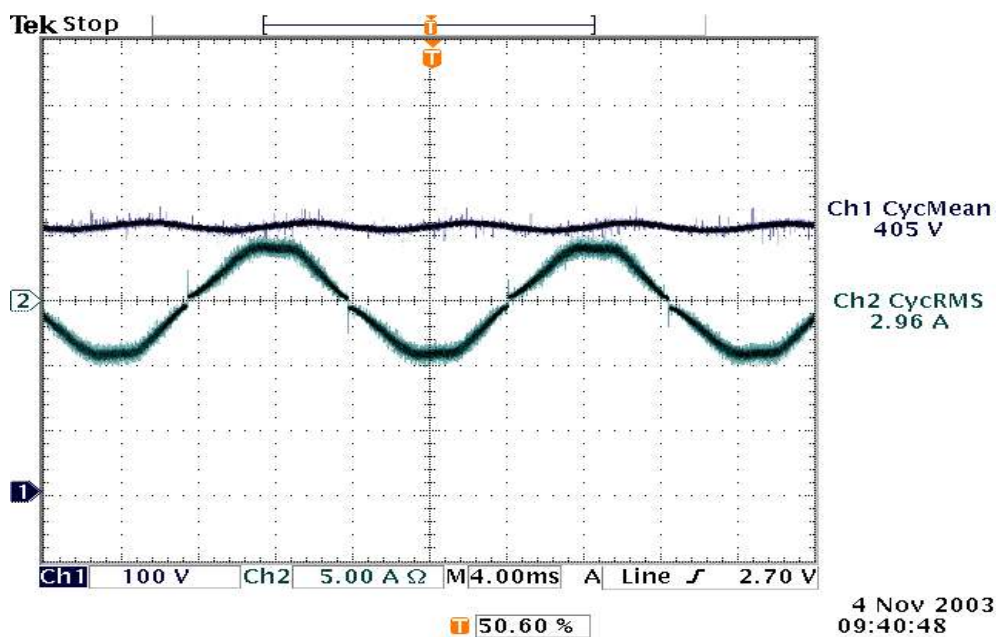


Figura 4.13 - Tensão de carga e corrente de entrada para tensão de entrada nominal, utilizando malha de corrente e malha de tensão.

4.4.3. Tensão de entrada máxima.

Na figura 4.14 tem-se a corrente de entrada e tensão de entrada. Na figura 4.15 observa-se a tensão na carga, com o mesmo valor observado no item 4.4.1, e a corrente de entrada.

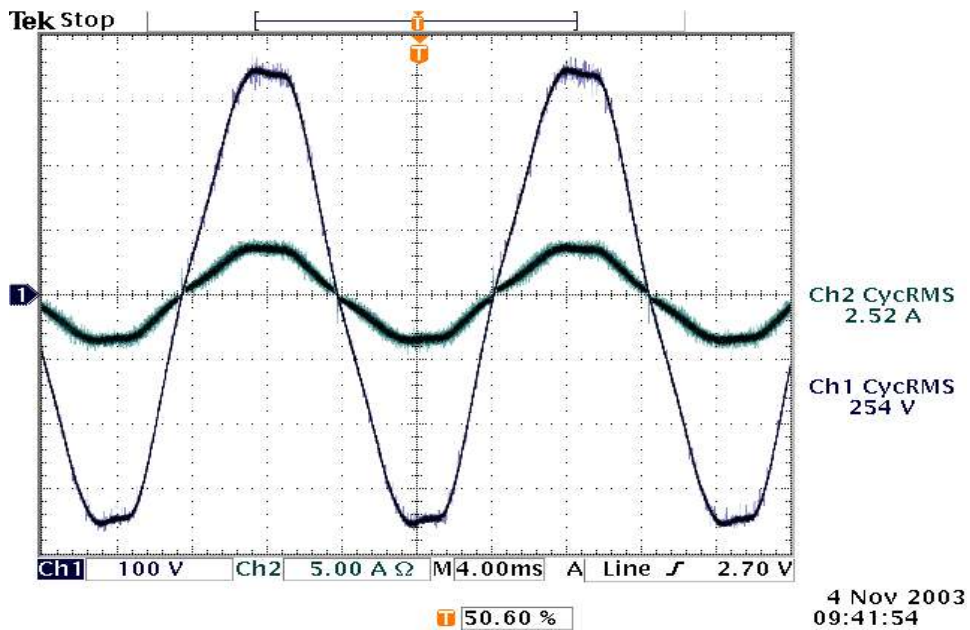


Figura 4.14 - Tensão de entrada e corrente de entrada para tensão de entrada máxima, utilizando malha de corrente e malha de tensão.

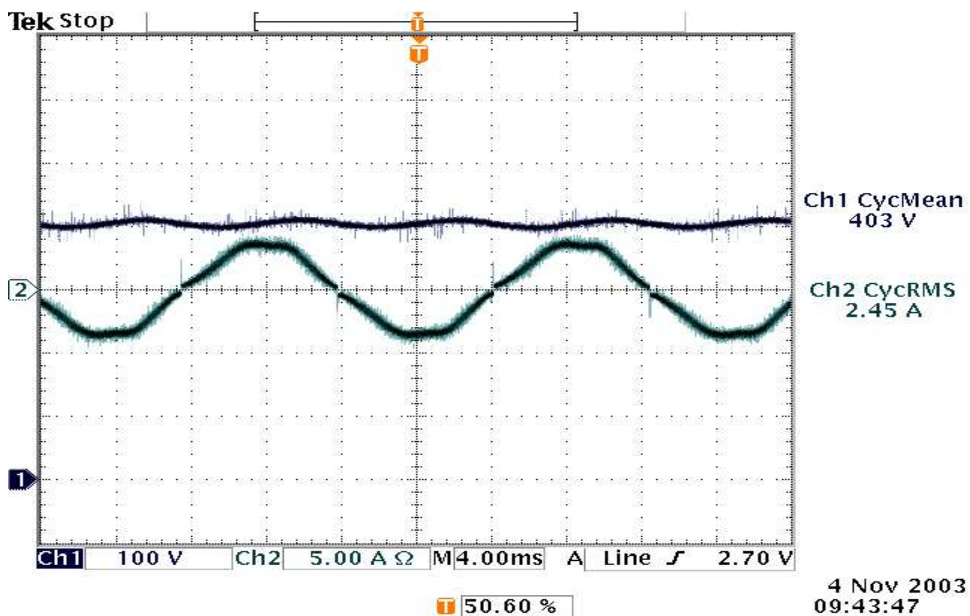


Figura 4.15 - Tensão de carga e corrente de entrada para tensão de entrada máxima, utilizando malha de corrente e malha de tensão.

4.5. Detalhe da corrente no indutor.

Na figura 4.16 observa-se a ondulação da corrente próximo ao pico da senóide para as condições nominais (carga e tensão de entrada). A frequência de comutação é bem definida, sendo que o controle digital fornece um valor de saída do compensador adequado, sem variações bruscas no sinal durante a composição da corrente. A ondulação da corrente encontra-se dentro dos valores calculados (1,5A de pico a pico ou $\pm 20\%$).

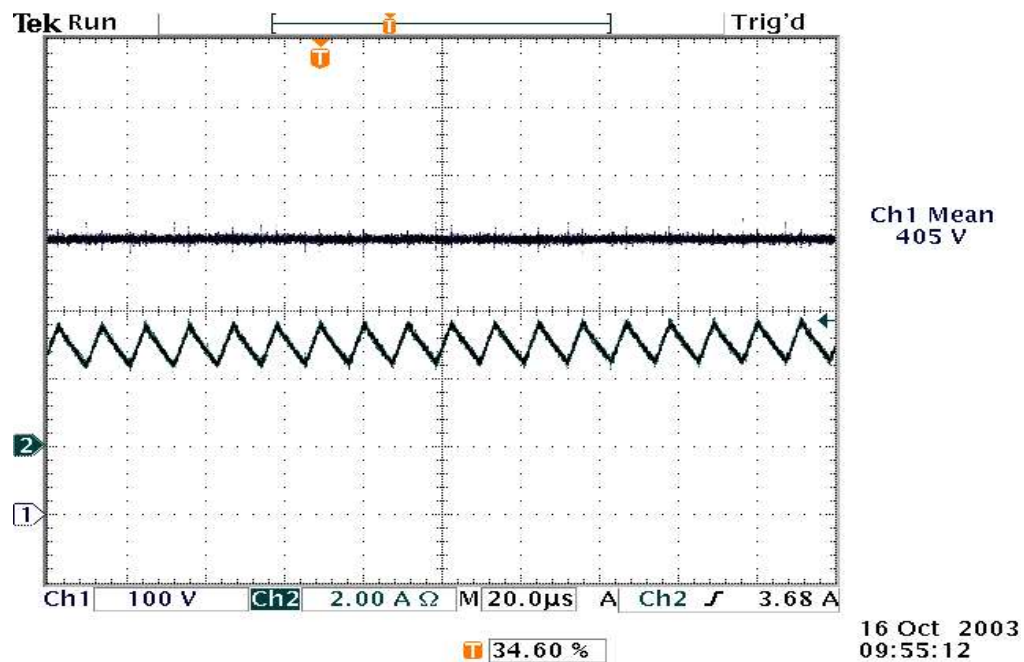


Figura 4.16 - Detalhe da ondulação da corrente no indutor com malha de corrente de entrada e malha de tensão de saída.

4.6. Análise de transitórios.

4.6.1. Variação de carga.

Durante a simulação de transitório de carga, houve a necessidade de ajuste do compensador, pois foi observado que para valores muito próximos dos ganhos $k1$ e $k2$ do controlador PI (ver capítulo 2) ou frequência de corte baixa, o compensador não funciona de forma adequada devido a precisão dos sinais. A diferença entre os sinais é de 0Fh ou 16 decimal, para os valores de BFFDh e C00Bh, ou 49149 e 49162 respectivamente. Considerando a quantização

utilizada nestes sinais (Q23), sendo necessário levar esta quantização à Q0, o resultado destas multiplicações pode ser o mesmo para vários casos.

Para isso, diminuiu-se um pouco a frequência de corte e baixou-se o ganho do controlador para se obter um resultado aceitável. Os novos valores de $k1$ e $k2$ são respectivamente 4189h e 4167h, sendo a diferença de 22h ou 34 decimal. No plano discreto a nova função de transferência é mostrada na equação 4.1.

$$U_{DSP}(k) = U_{DSP}(k-1) + \underbrace{0,00101}_{\text{termo1}}k - \underbrace{0,000998}_{\text{termo2}}(k-1) \quad (4.1)$$

No plano “z”, desconsiderando o ganho do conversor AD tem-se 4.2.

$$C_{Vo}(z) = 1,365 \frac{z - 0,998z}{z - 1} \quad (4.2)$$

Apesar de considerável alteração no processador, no resultado final o ganho passou de 4 para 1,365. Já a frequência de corte passou de 9Hz para 28Hz, aumentando consideravelmente a influência da ondulação da tensão no sinal de corrente. Espera-se uma resposta de variação de carga mais oscilatória, porém com uma variação menor.

A experimentação é feita para 40% de variação de carga com tensão de entrada nominal. O resultado é mostrado na figura 4.17, o que mostra que o modelo de cálculo para simulação e projeto é adequado, porém não inclui o erro devido a quantização dos números.

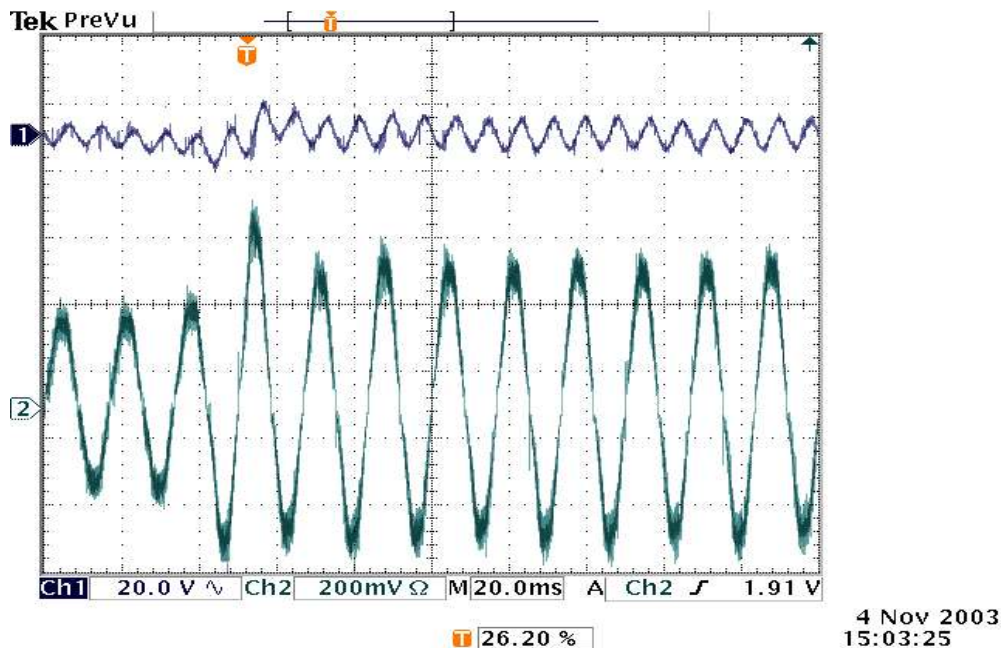


Figura 4.17 - Transitório da tensão de carga para variação de carga de 40% com condições nominais de tensão de entrada.

4.6.2. Transitório de partida.

Na figura 4.18 apresenta-se o transitório de partida da fonte. Nos primeiros ciclos, devido a baixa tensão na carga e a tensão de entrada nominal, a corrente de entrada tem seu valor excedido como no *boost* com controle clássico. Apesar disso, a tensão sobe de forma suave, como uma resposta de primeira ordem. A princípio o valor de tensão se excede um pouco chegando a $430V$, mas logo o programa trata de baixa-lo para $400V$ (figura 4.19).

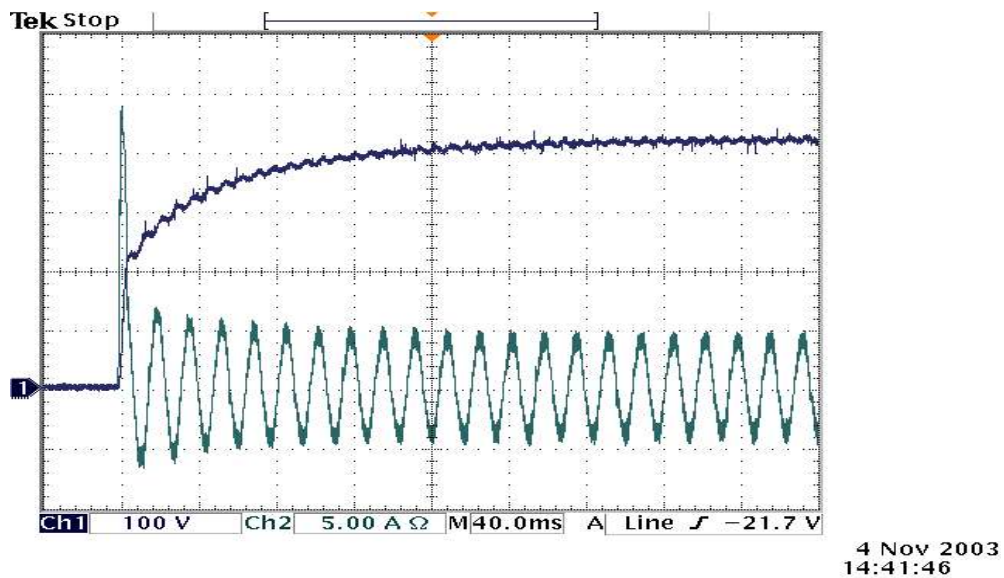


Figura 4.18 - Transitório de partida da fonte.

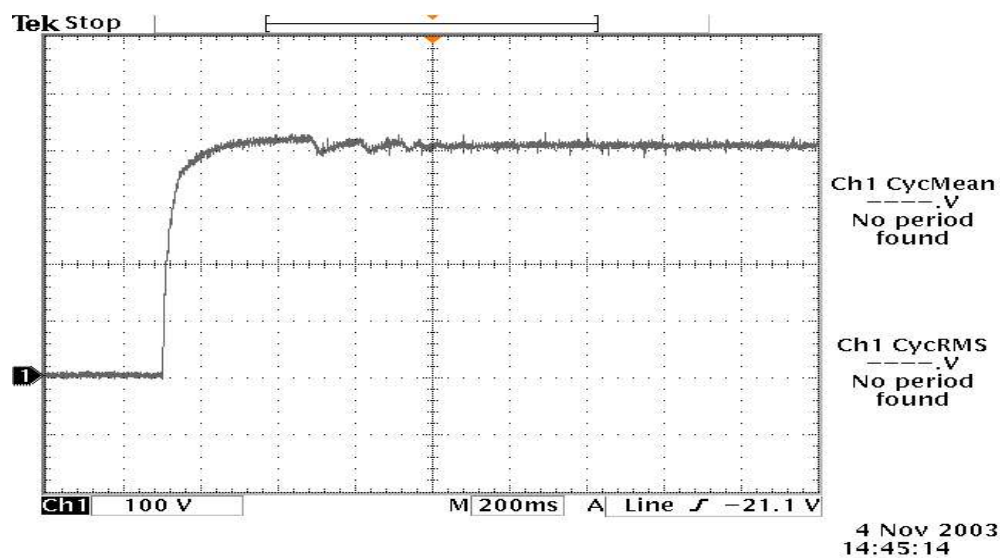


Figura 4.19 - Transitório da tensão de carga na partida.

É importante ressaltar que os testes de transitório de partida foram feitos sem o auxílio do circuito de *soft start* acionado pelo relé e sem a proteção digital de sobre-corrente, que atua somente após o acionamento do relé.

4.7. Variação da tensão de entrada.

A variação de tensão de entrada é feita de forma manual utilizando o varivolt. Desta maneira não se consegue impor um degrau perfeito, o que dificulta a análise. A figura 4.20 mostra uma variação de 20V mostrada pela corrente de entrada. A tensão de carga neste período não sofre alterações.

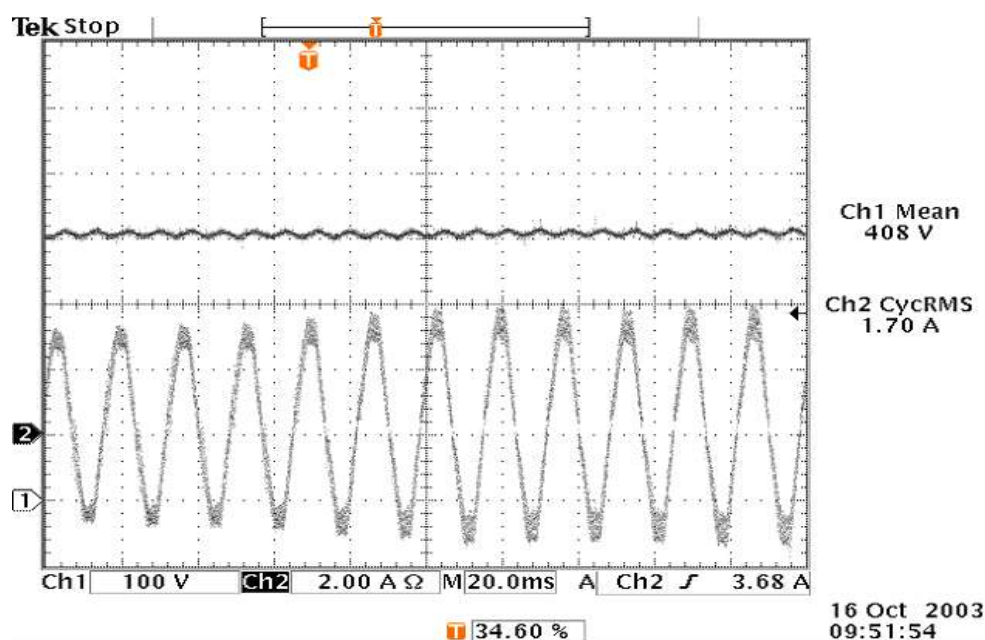


Figura 4.20 - Variação da tensão de entrada de aproximadamente 20%.

4.8. Análise harmônica dos sinais de corrente e tensão de entrada.

Para todas as análises que seguem, utiliza-se o controlador reprojeto na prática, com frequência de corte maior (aproximadamente 28Hz) e ganho menor (1,36). Faz-se a aquisição dos sinais de tensão de entrada e de corrente de entrada com o formato WFM. A seguir utiliza-se o software *Wavestar* para análise de distorção harmônica e fator de potência.

4.8.1. Tensão de entrada mínima.

Com a tensão de entrada mínima, tem-se a figura 4.21 gerada a partir do software de análise harmônica.

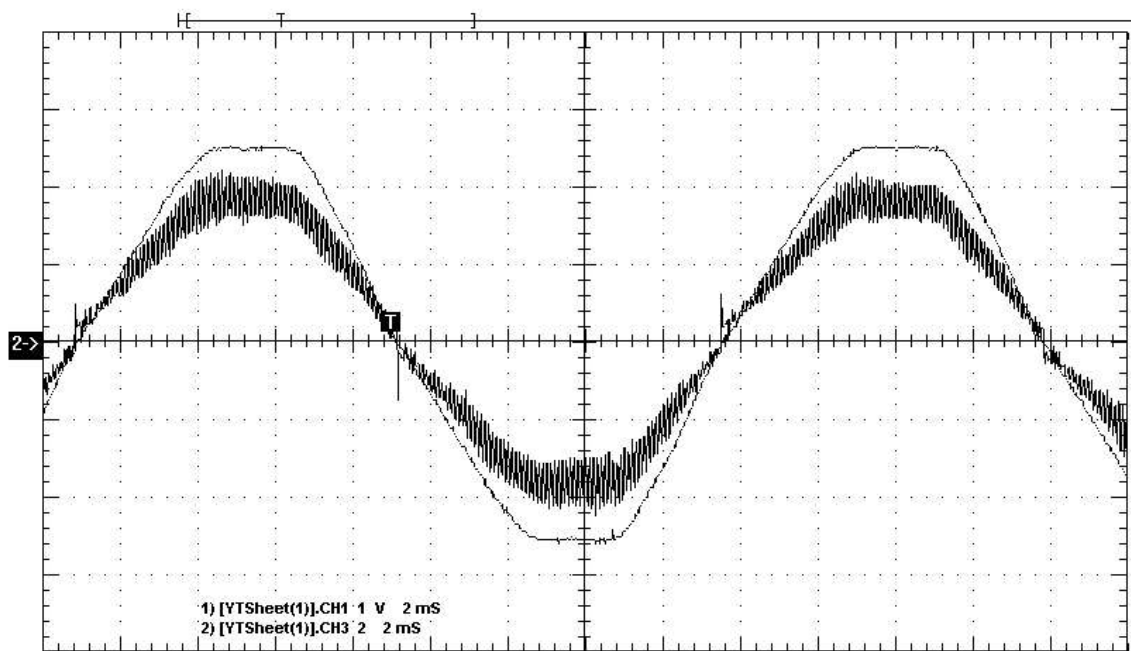


Figura 4.21 - Corrente de entrada e tensão de entrada operando com controle de corrente e de tensão, para tensão de entrada mínima .

A tabela 4.1 mostra os níveis dos sinais das formas de onda adquiridas. Na tabela 4.2 são apresentados os níveis de harmônica dos sinais de tensão e de corrente de entrada em valores reais e percentuais em relação a fundamental.

Tabela 4.1 - Níveis dos sinais adquiridos.

	CH3 – Corrente de entrada	CH1 – Tensão de entrada
Período	16.7 ms	16.7 ms
Frequência	60 Hz	60 Hz
Pico positivo (médio)	3.28 A	254 V
Pico negativo (médio)	-3.76 A	-254 V
Eficaz	2.69 A	186 V

Tabela 4.2 - Níveis de harmônica até ordem 20.

Ordem da harmônica	Frequência.	Tensão de entrada eficaz ($\times 100$).	% da tensão de entrada em relação a fundamental.	Corrente de entrada eficaz ($\times 1$).	% da corrente de entrada em relação a fundamental.
1	60.024 Hz	1.8611 V	100.000 %	2.6760	100.000 %
2	120.05 Hz	3.1432m V	0.169 %	10.090m	0.377 %
3	180.07 Hz	66.913m V	3.595 %	86.423m	3.230 %
4	240.10 Hz	989.95u V	0.053 %	1.2444m	0.047 %
5	300.12 Hz	62.128m V	3.338 %	63.656m	2.379 %
6	360.14 Hz	426.68u V	0.023 %	2.5615m	0.096 %
7	420.17 Hz	15.075m V	0.810 %	51.953m	1.941 %
8	480.19 Hz	557.86u V	0.030 %	6.2149m	0.232 %
9	540.22 Hz	15.892m V	0.854 %	30.567m	1.142 %
10	600.24 Hz	537.08u V	0.029 %	1.8329m	0.068 %
11	660.26 Hz	7.6226m V	0.410 %	3.8759m	0.145 %
12	720.29 Hz	110.41u V	0.006 %	4.6745m	0.175 %
13	780.31 Hz	4.2548m V	0.229 %	9.5221m	0.356 %
14	840.34 Hz	757.69u V	0.041 %	1.5570m	0.058 %
15	900.36 Hz	5.2641m V	0.283 %	19.624m	0.733 %
16	960.38 Hz	316.96u V	0.017 %	1.2220m	0.046 %
17	1.0204k Hz	1.3674m V	0.073 %	8.9709m	0.335 %
18	1.0804k Hz	507.96u V	0.027 %	1.0333m	0.039 %
19	1.1405k Hz	1.8623m V	0.100 %	9.2639m	0.346 %
20	1.2005k Hz	653.86u V	0.035 %	644.81u	0.024 %

Na tabela 4.3 apresentam-se os níveis de distorção harmônica total dos sinais. Na tabela 4.4 apresenta-se o fator de potência e o ângulo de defasagem entre as duas formas de onda.

Tabela 4.3 - Distorção harmônica da tensão de entrada e da corrente de entrada.

	Tensão de entrada.	Corrente de entrada.
Tensão total eficaz	186,32 V	2,6895 A
Distorção harmonica total	5,081 %	4,753%

Tabela 4.4 - Defasagem e fator de potência.

Angulo de defasagem.	-1,2868 graus
Fator de potência.	0,999

4.8.2. Tensão de entrada nominal.

Com a tensão de entrada nominal, tem-se a figura 4.22 gerada a partir do software de análise harmônica.

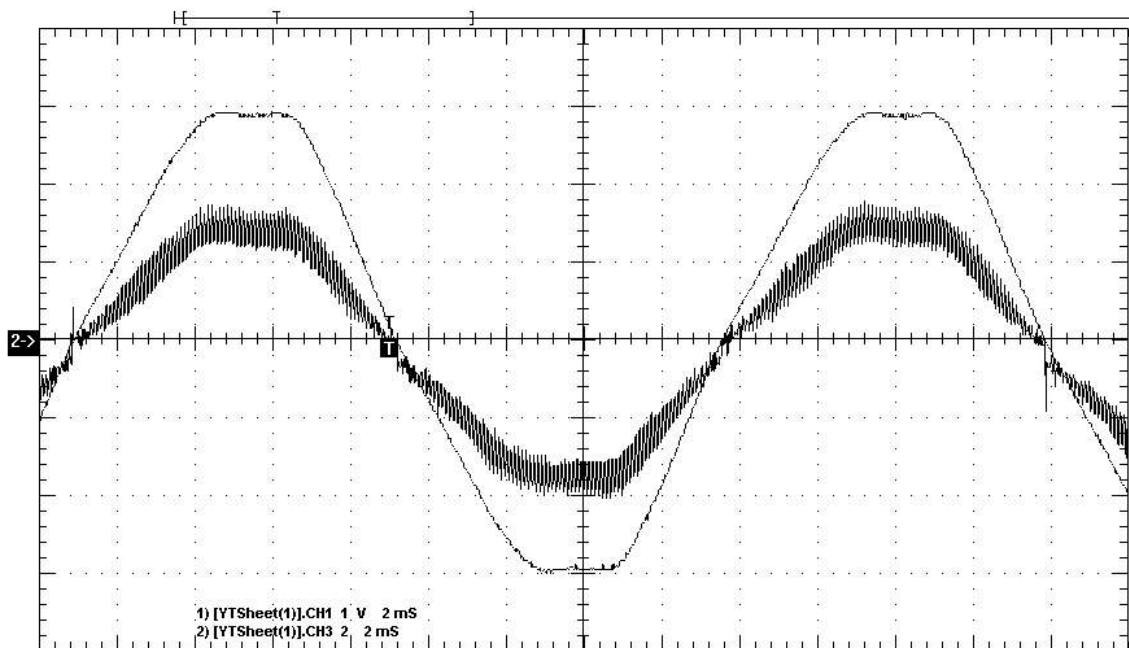


Figura 4.22 - Corrente de entrada e tensão de entrada operando com controle de corrente e de tensão, para tensão de entrada nominal.

A tabela 4.5 mostra os níveis dos sinais das formas de onda adquiridas. Na tabela 4.6 são apresentados os níveis de harmônica dos sinais de tensão e de corrente de entrada em valores reais e percentuais em relação a fundamental.

Tabela 4.5 - Níveis dos sinais adquiridos.

	CH3 – Corrente de entrada	CH1 – Tensão de entrada
Período	16.6 ms	16.6 ms
Frequência	60.3 Hz	60.1 Hz
Pico positivo (médio)	2.4 A	294 V
Pico negativo (médio)	-3.44 A	-294 V
Eficaz	2.37 A	215 V

Tabela 4.6 - Níveis de harmônica até ordem 20.

Ordem da harmônica	Frequência.	Tensão de entrada eficaz ($\times 100$).	% da tensão de entrada em relação a fundamental.	Corrente de entrada eficaz. ($\times 1$).	% da corrente de entrada em relação a fundamental.
1	60.096 Hz	2.1450 V	100.000 %	2.3308	100.000 %
2	120.19 Hz	1.8814m V	0.088 %	6.1636m	0.264 %
3	180.29 Hz	77.185m V	3.598 %	83.021m	3.562 %
4	240.38 Hz	1.8137m V	0.085 %	3.1845m	0.137 %
5	300.48 Hz	70.768m V	3.299 %	64.092m	2.750 %
6	360.58 Hz	837.74u V	0.039 %	5.5767m	0.239 %
7	420.67 Hz	21.558m V	1.005 %	47.152m	2.023 %
8	480.77 Hz	466.48u V	0.022 %	2.7642m	0.119 %
9	540.87 Hz	15.816m V	0.737 %	29.087m	1.248 %
10	600.96 Hz	145.03u V	0.007 %	2.7835m	0.119 %
11	661.06 Hz	6.0432m V	0.282 %	9.1797m	0.394 %
12	721.15 Hz	400.33u V	0.019 %	2.6014m	0.112 %
13	781.25 Hz	720.80u V	0.034 %	12.166m	0.522 %
14	841.35 Hz	431.69u V	0.020 %	3.2235m	0.138 %
15	901.44 Hz	5.7781m V	0.269 %	18.032m	0.774 %
16	961.54 Hz	395.48u V	0.018 %	1.1917m	0.051 %
17	1.0216k Hz	893.92u V	0.042 %	7.7406m	0.332 %
18	1.0817k Hz	312.66u V	0.015 %	748.67u	0.032 %
19	1.1418k Hz	1.3220m V	0.062 %	6.9594m	0.299 %
20	1.2019k Hz	338.35u V	0.016 %	506.27u	0.022 %

Na tabela 4.7 apresentam-se os níveis de distorção harmônica total dos sinais. Na tabela 4.8 são apresentados o fator de potência e o ângulo de defasagem entre as duas formas de onda.

Tabela 4.7 - Distorção harmônica da tensão de entrada e da corrente de entrada.

	Tensão de entrada.	Corrente de entrada.
Tensão total eficaz.	215,00 V	2,3717 A
Distorção harmonica total.	5,056 %	5,242 %

Tabela 4.8 - Defasagem e fator de potência.

Angulo de defasagem.	-1,3416 graus
Fator de potência.	0,998

4.8.3. Tensão de entrada máxima.

Com a tensão de entrada máxima, tem-se a figura 4.23 gerada a partir do software de análise harmônica.

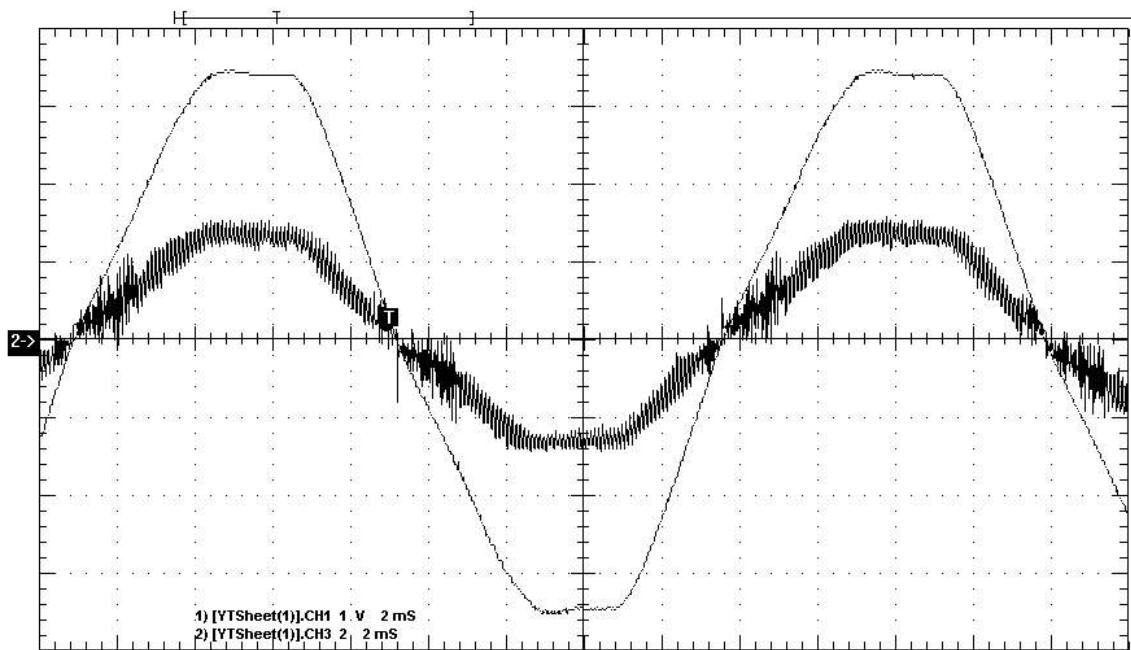


Figura 4.23 - Corrente de entrada e tensão de entrada operando com controle de corrente e de tensão, para tensão de entrada máxima.

A tabela 4.9 mostra os níveis dos sinais das formas de onda adquiridas. Na tabela 4.10 são apresentados os níveis de harmônica dos sinais de tensão e corrente de entrada em valores reais e percentuais em relação a fundamental.

Tabela 4.9 - Níveis dos sinais adquiridos.

	CH3 – Corrente de entrada	CH1 – Tensão de entrada
Período	16.7 ms	16.7 ms
Frequência	59.9 Hz	60.0 Hz
Pico positivo (médio)	2.64 A	354 V
Pico negativo (médio)	-3.12 A	-350 V
Eficaz	1.93 A	254 V

Tabela 4.10 - Níveis de harmônica até ordem 20.

Ordem da harmônica	Frequência.	Tensão de entrada eficaz ($\times 100$).	% da tensão de entrada em relação a fundamental.	Corrente de entrada eficaz ($\times 1$).	% da corrente de entrada em relação a fundamental.
1	59.898 Hz	2.5342 V	100.000 %	1.9613	100.000 %
2	119.80 Hz	1.4004m V	0.055 %	3.6168m	0.184 %
3	179.69 Hz	100.66m V	3.972 %	87.957m	4.485 %
4	239.59 Hz	1.5293m V	0.060 %	2.5788m	0.131 %
5	299.49 Hz	95.522m V	3.769 %	77.401m	3.947 %
6	359.39 Hz	616.89u V	0.024 %	2.6355m	0.134 %
7	419.29 Hz	21.626m V	0.853 %	39.549m	2.016 %
8	479.19 Hz	1.1604m V	0.046 %	1.0940m	0.056 %
9	539.08 Hz	20.103m V	0.793 %	26.554m	1.354 %
10	598.98 Hz	316.43u V	0.012 %	2.3192m	0.118 %
11	658.88 Hz	5.7135m V	0.225 %	10.192m	0.520 %
12	718.78 Hz	447.12u V	0.018 %	2.2821m	0.116 %
13	778.68 Hz	1.6034m V	0.063 %	11.239m	0.573 %
14	838.57 Hz	784.73u V	0.031 %	2.0593m	0.105 %
15	898.47 Hz	3.7353m V	0.147 %	16.296m	0.831 %
16	958.37 Hz	137.34u V	0.005 %	2.1417m	0.109 %
17	1.0183k Hz	1.4173m V	0.056 %	11.243m	0.573 %
18	1.0782k Hz	789.45u V	0.031 %	4.2528m	0.217 %
19	1.1381k Hz	917.66u V	0.036 %	5.0065m	0.255 %
20	1.1980k Hz	580.61u V	0.023 %	2.4915m	0.127 %

Na tabela 4.11 apresentam-se os níveis de distorção harmônica total dos sinais. Na tabela 4.12 apresenta-se o fator de potência e o ângulo de defasagem entre as duas formas de onda.

Tabela 4.11 - Distorção harmônica da tensão de entrada e da corrente de entrada.

	Tensão de entrada.	Corrente de entrada.
Tensão total eficaz.	254,00 V	1,9323 A
Distorção harmonica total.	5,608 %	6,725 %

Tabela 4.12 - Defasagem e fator de potência.

Angulo de defasagem.	-1,7389 graus
Fator de potência.	0,997

4.9. Conclusão do capítulo.

Com as análises feitas, percebe-se que a corrente tem comportamento excelente para todos os níveis de tensão de entrada permitidos. Além disso, todas as respostas foram similares à simulação feita no capítulo “Projeto dos controladores”.

As respostas de análise harmônica estão dentro dos valores aceitáveis, sendo maior a distorção harmônica nas situações de menor corrente (ou maior tensão de entrada). No caso da tensão de entrada mínima, o software *Wavestar* obteve uma distorção harmônica da corrente menor que a da tensão. O fator de potência calculado nas três situações resultou em valores excelentes, permanecendo na ordem de 0,99.

A resposta a transitórios de carga deve ser a mesma que para sistemas utilizando o método de controle clássico ou erro complementar. O transitório de partida, da mesma forma que o controle por erro complementar é mais suave que o observado em um controle clássico.

Conclusão Geral.

A partir do objetivo de se encontrar uma nova forma de controle do estágio PFC de uma unidade retificadora, buscou-se inicialmente um projeto apropriado do conversor que deve ser controlado digitalmente. O estágio PFC de uma UR, especificamente na área de telecomunicações, possui a função de fornecer a tensão de barramento e prover a corrente senoidal na entrada de modo a se obter alto fator de potência. Por estes motivos, não se necessita de um gerenciamento dos controladores envolvidos neste estágio, significando que o projeto do controlador não se altera durante o funcionamento. O estágio seguinte, o qual fornece a tensão e a corrente para alimentação do banco de baterias, é mais complexo e exige mais cuidado. Assim, um controle simples e eficiente é o mais apropriado para o primeiro estágio.

O projeto dos componentes do conversor *boost* e da interface digital analógica foram detalhados, incluindo previsão de perdas. Ítens como escolha de frequência de comutação e otimização de rendimento já foram feitos em estudos anteriores [5] [6] [9] [13] e foram as bases fundamentais para este trabalho.

Outros trabalhos como [4] e [11] foram de fundamental importância para a obtenção de um método de controle original, simples e de maior eficiência conforme foi observado nos estudos teóricos e nos resultados de implementação prática. Foram feitas comparações com os métodos de controle mais tradicionais como o controle clássico observado em [9] e o controle por erro complementar [4]. Concluiu-se a partir das análises teóricas do autocontrole de corrente que a teoria clássica é fundamentada no controle da corrente de entrada o qual não é o sinal controlável no circuito. O controle do conversor boost é feito sobre a tensão do interruptor, sendo a corrente de entrada um fator dependente do sinal controlável. A imposição de uma corrente no formato senoidal desejado (ponto de vista do controle clássico) é considerado um distúrbio ao circuito, ou seja, a imposição de uma referência senoidal sem defasagem em relação a tensão de entrada pode ser considerado um distúrbio somado a referência correta (natural do circuito). O método de autocontrole traz então uma forma de controle onde não se utiliza uma referência, fazendo a corrente buscar seu formato naturalmente. Por fim, a eficiência é comprovada de forma teórica e prática a partir de análises harmônicas.

O desenvolvimento do programa do processador é detalhado, deixando clara todas as quantizações envolvidas nas variáveis, bem como a maneira de encontrar a melhor quantização para a mesma. Ao final, percebe-se que o processador está trabalhando nos limites de precisão.

Estes limites são dados pela frequência de comutação, a partir do fundo de escala do PWM, ou pelo número de bits do conversor AD (dependendo de qual deles possui a menor resolução).

Um estágio seguinte, alimentado pelo barramento do conversor *boost*, seria facilmente implementado juntamente com o programa do conversor *boost*. Este programa apresentado ocupa o mínimo de espaço possível para controle de um estágio, considerando a necessidade de erro nulo em regime dos sinais controlados, pois sendo um sistema com apenas um atuador, necessita-se de apenas uma malha de controle com integrador. Isto significa que tendo erro nulo de tensão de carga, o erro da corrente também é nulo, sendo a potência transferida dependente da carga.

Esta técnica de controle pode ser utilizada também com os componentes tradicionalmente utilizados para este fim como o UC3854, sendo mais simples o seu projeto em relação ao proposto pelo fabricante do componente.

A malha de tensão *feed-forward*, apesar de apresentar uma resposta de melhor característica, mantém a variação de carga nos mesmos valores (devido a malha *feedback*). Considerando um sistema sem malha *feed-forward*, obtém-se a resposta a variação de tensão de entrada compensada pela malha *feedback*. Então, a resposta à variação da tensão de entrada é a mesma que a resposta à variação de carga. Exemplificando, considera-se um sistema sem malha *feed-forward*. Com uma variação de carga, obtém-se uma variação de 20V na tensão de saída, ocorrendo o mesmo para uma variação da tensão de entrada. Então, o capacitor de saída deverá suportar a tensão de saída média somada aos 20V, mesmo com uma malha *feed-forward*, sendo indiferente a sua utilização. No que diz respeito a suavidade do transitório, a análise é feita para variações de tensão de entrada instantânea (sinal degrau), sendo a análise conservadora em relação à prática. Outros fatores a se considerar são o tempo de duração de um transitório em relação ao tempo de funcionamento do sistema, e as chances de se ocorrer variações da tensão de entrada (devido as normas do sistema de transmissão de energia). Este detalhe justifica o fato de não se amostrar a tensão de entrada em caso de utilização do método de autocontrole de corrente em um conversor *boost* PFC.

O objetivo de simplificar o estágio retificador PFC foi alcançado com sucesso, abrindo espaço para futuros estudos no assunto proposto, como implementações de controle de estágios PFC trifásicos, controle de outros conversores como o *buck-boost* e o *flyback* e também implementação em inversores.

Referências Bibliográficas.

- [1] TOMASELI, LUIZ C.. *Controle de um pré-regulador com alto fator de potência utilizando o controlador TMS320F243*. Florianópolis, 2001. Dissertação de Mestrado. UFSC.
- [2] SEDRA, A. S.; SMITH, K. C.. *Microelectronic Circuits*. 4. ed.. New York: Oxford University Press, 1998.
- [3] PAGANO, DANIEL J.. *Teoria de sistemas amostrados e controle digital*. Apostila do curso de controle e automação. DAS-UFSC. 1993.
- [4] PASTORELLO, W. M.; VOGELSANGER, J. P.; PERIN, A. J. *Conversor boost para correção de fator de potência com controle por compensação proporcional*. SEP 96. Florianópolis, v. 1, p. 14-19, Outubro 1996.
- [5] ALVES, ANDERSON . *Estudo, Projeto e Implementação de Unidades Retificadoras para Telecomunicações Utilizando Circuitos de Supervisão Microcontrolados*. Florianópolis, 2002. Dissertação de Mestrado. UFSC.
- [6] NETO, ANIS C. C.. *Retificador PWM trifásico de 26kW, três níveis, unidirecional, fator de potência unitário e alto rendimento para aplicação em centrais de telecomunicação*. Florianópolis, 2002. Dissertação de Mestrado. UFSC.
- [7] BARBI, I.; POTTKER, FABIANA. *Conversores CC-CC Isolados de Alta Frequência com comutação suave*. ed. dos autores. Florianópolis, Universidade Federal de Santa Catarina. 1999.
- [8] OGATA, KATSUHIKO. *Engenharia de Controle Moderno*. Terceira ed.. Rio de Janeiro. Editora Prentice-hall do Brasil. 1998.
- [9] SOUZA, ALEXANDRE F.. *Retificadores Monofásicos de Alto Fator de Potência com Reduzidas Perdas de Condução e Comutação Suave*. Tese de doutorado. UFSC, Florianópolis , 1995.
- [10] ERICKSON, ROBERT W.. *Fundamentals of Power Electronics*. 1A edição, Nova York: Chapman & Hall, 1997.
- [11] GROSSE, ALEXANDRE. *Controle de um pré-regulador com alto fator de potência utilizando microcontrolador PIC*. Florianópolis, 1999. Dissertação de Mestrado. UFSC.
- [12] TEXAS INSTRUMENT. *Processadores Digitais (DSP, TMS320F2812)*. Disponível em - www.ti.com.
- [13] OLIVEIRA, SERGIO V. G.. *Otimização de projeto de fontes de alimentação para centrais de telecomunicação*. Florianópolis, 2001. Dissertação de Mestrado. UFSC

- [14] TAKASAKI, RAFAEL. *Estudo e Implementação de controle digital para o conversor Ponte Completa e Comutação Suave com Modulação por Deslocamento de Fase*. Florianópolis, 2003. Dissertação de Mestrado. UFSC.
- [15] TELEBRÁS, *Especificações gerais de unidades retificadoras chaveadas em alta frequência*. Sistema de documentação telebrás (Prática telebrás SDT240-510, série engenharia de 1/10/1997).
- [16] BORGONOVO, DEIVIS. *Modelagem e Controle de Retificadores PWM Trifásicos*. Florianópolis, 2003. Exame de qualificação. UFSC.
- [17] PASTORELLO, WAIL M.. *Controle por modo complementar aplicado ao conversor boost*. Florianópolis, 2003. Tese de doutorado. UFSC.
- [18] DIXON, LLOYD. *Average current mode control of switching power supplies*. Application Note U-140. Unitrode. <http://www.ti.com>, 2000.