

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA**

**UNIDADE RETIFICADORA TRIFÁSICA DE ALTA
POTÊNCIA E ALTO DESEMPENHO PARA APLICAÇÃO
EM CENTRAIS DE TELECOMUNICAÇÕES**

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA
CATARINA COMO PARTE DOS REQUISITOS PARA A OBTENÇÃO DO
GRAU DE MESTRE EM ENGENHARIA ELÉTRICA.

MARCELO LOBO HELDWEIN

FLORIANÓPOLIS, JUNHO DE 1999.

UNIDADE RETIFICADORA TRIFÁSICA DE ALTA
POTÊNCIA E ALTO DESEMPENHO PARA APLICAÇÃO EM
CENTRAIS DE TELECOMUNICAÇÕES

Marcelo Lobo Heldwein

Esta dissertação foi julgada adequada para obtenção do título de Mestre em Engenharia Elétrica, Área de Concentração em *Eletrônica de Potência e Acionamento Elétrico* em que foi realizado o trabalho, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.



Professor Alexandre Ferrari de Souza, Dr. Eng.
Orientador

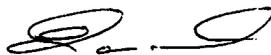


Professor Ildemar Cassana Decker, D. Sc.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:



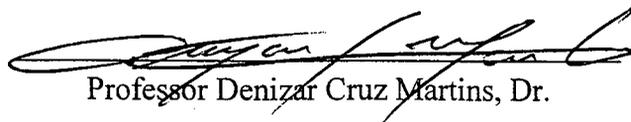
Professor Ivo Barbi, Dr. Ing.
Co-orientador



Professor Enio Valmor Kassick, Dr.



Professor Arnaldo José Perin, Dr. Ing.



Professor Denizar Cruz Martins, Dr.

“Parece que o prêmio mais alto possível para qualquer trabalho humano não é o que se recebe por ele, mas o que se torna através dele.”

Brock Bell

À memória de meu avô, Honório, por ter-me ensinado tanto.
À minha avó, dona Lourdes, que também foi professora e mãe.

Ao meu pai, Armando, à minha mãe Amelia e ao meu irmão Flávio, que com seu carinho, suporte e respeito tornaram possível todas as realizações.

À Johanna, por me dar tantas alegrias e incentivos, e que com seu carinho e afeto,
propicia os melhores momentos que eu possa querer.

AGRADECIMENTOS

As primeiras pessoas a quem gostaria de agradecer, são aquelas a quem possa ter me esquecido de citar. Peço também seu perdão. Foram tantas as pessoas que me ajudaram nesta caminhada, que tenho a certeza de esquecer alguma.

Agradeço a Deus, por estar sempre ao meu lado, de alguma maneira, nos momentos de desânimo e de realizações.

Ao meu orientador, Professor Alexandre, por sua visão, dedicação, competência e voluntariedade que tornaram este trabalho bem mais fácil e qualificado.

Ao Professor Ivo, que com todo seu conhecimento, torna a passagem por este lugar mais clara.

Ao Domingo, que com seu entusiasmo e presteza fez com eu me interessasse ainda mais pela Eletrônica de Potência.

Aos Professores deste laboratório: Arnaldo José Perin, Denizar Cruz Martins, Ênio Valmor Kassick, João Carlos Fagundes, Hari Bruno Mohr, que com sua vontade e solidariedade tornaram possível mais esta conquista no processo de aprendizagem.

Aos amigos: Mello, Marcos, Muriel, Rogers, Osvanil, Faruk e Maringá, que através de sua amizade e convivência solidária, fizeram com que esta etapa se tornasse bem mais agradável e proveitosa.

À todos os colegas de laboratório, em especial a Alessandro, Grover, Falcondes, Luís Claudio, Coelho e Pacheco, por ajudar a tornar o INEP um lugar agradável, onde a eficiência é marca registrada.

Aos outros amigos: Adriano, Assis, Camila, Cássio, Ederson, Fabiano, Fábio, Evandro, Gelton, Juci, Lidiane, Luciana, Luciano, Maria Inez, Maça, Michelle, Odair, Raul, Renata, Rodrigo, Ricardo, Samuel, Tiago, que me tornam uma pessoa abençoada, porque “as amizades multiplicam as alegrias e dividem os sofrimentos” – Henry Bohn.

Aos meus tios, tias e primos, pelas alegrias compartilhadas.

À todos os professores e mestres, a quem tive a honra de ser aluno, porque sem eles jamais teria chegado até aqui.

A todo o povo do Brasil, que contribui para o crescimento do país e financia trabalhos como este. À CAPES pelo gerenciamento dos recursos financeiros.

Marcelo Lobo Heldwein

SUMÁRIO

LISTA DE SÍMBOLOS	xii
RESUMO	xvii
ABSTRACT	xviii
INTRODUÇÃO GERAL	1
CAPÍTULO I	
REVISÃO DAS TÉCNICAS DE RETIFICAÇÃO TRIFÁSICA	4
1.1. INTRODUÇÃO	4
1.2. AS TOPOLOGIAS E TÉCNICAS EXISTENTES.....	5
1.2.1. <i>Ponte de Graetz com filtro capacitivo</i>	5
1.2.2. <i>Ponte trifásica com capacitor de saída e filtro indutivo de entrada</i>	7
1.2.3. <i>Ponte trifásica com filtro LC de saída</i>	9
1.2.4. <i>Ponte trifásica com interruptores auxiliares conectados ao neutro</i>	11
1.2.5. <i>Ponte com interruptores conectados ao ponto médio dos capacitores</i>	13
1.2.6. <i>Retificador trifásico de 12 pulsos utilizando LIT</i>	15
1.2.7. <i>Ponte trifásica com conversor boost e indutor no lado CC</i>	17
1.2.8. <i>Ponte trifásica com conversor boost e indutores no lado CA</i>	18
1.3. TÉCNICAS PARA TELECOMUNICAÇÕES E A TÉCNICA ESCOLHIDA	19
1.4. CONCLUSÃO	23
CAPÍTULO II	
APRESENTAÇÃO E ANÁLISE DA UNIDADE RETIFICADORA PROPOSTA	24
2.1 INTRODUÇÃO.....	24
2.2 A TOPOLOGIA ESCOLHIDA	24
2.3 ANÁLISE DOS EFEITOS DO DESEQUILÍBRIO.....	27
2.4 TÉCNICA DE CONTROLE EMPREGADA	31
2.4.1 <i>Controle no Modo Corrente</i>	32
2.4.2 <i>Análise das Correntes de Entrada do Retificador Proposto</i>	33
2.5 SIMULAÇÃO DA UNIDADE RETIFICADORA PROPOSTA	37

2.5.1	<i>Diagrama completo</i>	38
2.5.2	<i>Bloco do conversor boost</i>	40
2.5.3	<i>Bloco da função de transferência corrente de entrada/razão cíclica - $G_{vi}(s)$</i>	44
2.5.4	<i>Bloco da função de transferência tensão de saída / corrente de entrada $G_v(s)$</i> ..	45
2.5.5	<i>Bloco do conversor FB-ZVS-PWM - F.B.</i>	45
2.5.6	<i>Bloco da função de transferência do conversor $G(s)$</i>	47
2.5.7	<i>Bloco da malha de tensão</i>	48
2.5.8	<i>Bloco da resistência de carga dos conversores boost (R_b)</i>	49
2.6	RESULTADOS OBTIDOS NA SIMULAÇÃO	50
2.7	CONCLUSÃO	54

CAPÍTULO III

ANÁLISE DO CONVERSOR PARA OS ESTÁGIOS DE ENTRADA		55
3.1	INTRODUÇÃO.....	55
3.2	O CONVERSOR ELEVADOR.....	56
3.3	FUNCIONAMENTO COM O CONTROLE POR VALORES MÉDIOS	57
3.4	MODELAGEM DO CONVERSOR “BOOST”	58
3.5	CONTROLE POR VALORES MÉDIOS DE CORRENTE.....	60
3.5.1	<i>Compensador de corrente</i>	60
3.5.2	<i>Compensador de tensão</i>	61
3.5.3	<i>Malha direta de controle da tensão de entrada (feedforward)</i>	62
3.6	PARTE DE POTÊNCIA DO CONVERSOR.....	63
3.6.1	<i>Indutor boost</i>	63
3.6.2	<i>Capacitor de saída do conversor boost</i>	65
3.6.3	<i>Interruptor principal do conversor boost</i>	66
3.6.4	<i>Diodo principal do conversor boost</i>	67
3.7	ANÁLISE DOS CIRCUITOS PARA REDUÇÃO DAS PERDAS POR COMUTAÇÃO	68
3.7.1	<i>Conversor elevador ZVT</i>	68
3.7.2	<i>Conversor elevador com snubber não-dissipativo</i>	71
3.8	CIRCUITO DE CONTROLE E COMANDO DO CONVERSOR.....	82
3.8.1	<i>Procedimento de projeto para o circuito de controle</i>	84
3.9	CONCLUSÃO	86

CAPÍTULO IV

ANÁLISE DO CONVERSOR PARA OS ESTÁGIOS DE SAÍDA.....	88
4.1 INTRODUÇÃO.....	88
4.2 O CONVERSOR CC-CC ISOLADO	89
4.2.1 <i>Etapas de funcionamento</i>	90
4.2.2 <i>Principais formas de onda</i>	95
4.2.3 <i>Característica de saída</i>	97
4.2.4 <i>Análise da comutação</i>	98
4.3 CIRCUITO A SER PROJETADO	99
4.3.1 <i>Dimensionamento do transformador</i>	100
4.3.2 <i>Dimensionamento do indutor ressonante</i>	101
4.3.3 <i>Dimensionamento dos interruptores de potência</i>	103
4.3.4 <i>Dimensionamento do capacitor de filtragem</i>	104
4.3.5 <i>Dimensionamento do capacitor de bloqueio em série com o transformador</i>	104
4.3.6 <i>Dimensionamento do resistor de amortecimento</i>	104
4.3.7 <i>Dimensionamento dos diodos da ponte retificadora de saída</i>	105
4.3.8 <i>Circuito grampeador do retificador de saída</i>	105
4.4 MODELAGEM DO CONVERSOR FB-ZVS-PWM.....	106
4.5 CONTROLE DO CONVERSOR	109
4.5.1 <i>Compensador de corrente</i>	110
4.5.2 <i>Compensador de tensão</i>	112
4.6 CONCLUSÃO	113

CAPÍTULO V

PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO.....	114
5.1 INTRODUÇÃO	114
5.2 ESPECIFICAÇÕES DA UNIDADE RETIFICADORA	115
5.3 PROJETO DO CONVERSOR ELEVADOR.....	115
5.3.1 <i>Grandezas gerais</i>	115
5.3.2 <i>Indutor de entrada</i>	116
5.3.3 <i>Capacitor de saída</i>	117
5.3.4 <i>Resistor shunt</i>	117

5.3.5	<i>Interruptor principal</i>	117
5.3.6	<i>Diodo boost</i>	118
5.3.7	<i>Especificações do snubber não-dissipativo</i>	118
5.3.8	<i>Especificações do circuito ZVT</i>	119
5.3.9	<i>Dissipador</i>	119
5.3.10	<i>Circuito de controle / comando</i>	120
5.4	PROJETO DO CONVERSOR CC-CC	122
5.4.1	<i>Transformador</i>	122
5.4.2	<i>Indutor ressonante</i>	124
5.4.3	<i>Interruptores</i>	125
5.4.4	<i>Dissipador para a ponte de MOSFET's</i>	125
5.4.5	<i>Indutor de saída</i>	126
5.4.6	<i>Capacitor de saída</i>	127
5.4.7	<i>Capacitor de bloqueio CC</i>	128
5.4.8	<i>Resistor de amortecimento</i>	128
5.4.9	<i>Diodos do retificador de saída</i>	128
5.4.10	<i>Circuito grampeador</i>	129
5.4.11	<i>Dissipador para o retificador de saída</i>	129
5.4.12	<i>Circuito de controle / comando</i>	130
5.5	SIMULAÇÃO DAS PARTES DE POTÊNCIA DOS CONVERSORES	133
5.5.1	<i>Simulação do conversor elevador com snubber</i>	133
5.5.2	<i>Simulação do conversor CC-CC</i>	137
5.6	EXPERIMENTAÇÃO	139
5.6.1	<i>Conversor elevador com circuito ZVT</i>	139
5.6.2	<i>Conversor elevador com snubber não-dissipativo</i>	144
5.6.3	<i>Conversor FB-ZVS-PS</i>	150
5.6.4	<i>Formas de onda obtidas com a unidade retificadora</i>	153
5.7	CONCLUSÃO	156
	CONCLUSÃO GERAL	158
	REFERÊNCIAS BIBLIOGRÁFICAS	160

LISTA DE SÍMBOLOS

Símbolos adotados nos equacionamentos:

<i>Símbolo</i>	<i>Significado</i>	<i>Unidade</i>
A_e	Área efetiva de seção transversal da perna central do núcleo	cm^2
A_w	Área da janela do núcleo	cm^2
B	Densidade de fluxo magnético	T
C_o	Capacitor de saída	F
C_s	Capacitor do <i>snubber</i>	F
D	Razão cíclica	
D'	Razão cíclica complementar	
D_b	Diodo <i>boost</i>	
D_{ef}	Razão cíclica efetiva	
\dot{D}_i	Taxa de variação da razão cíclica em função da corrente	
\dot{D}_v	Taxa de variação da razão cíclica em função da tensão	
dX/dt	Derivada da grandeza genérica X no tempo	
f_s	Frequência de comutação	Hz
f_r	Frequência de oscilação da rede elétrica	Hz
$G(s)$	Função de transferência	
i	Tensão ao longo do corrente	A
I	Valor fixo no tempo de corrente	A
I_1, I_2, I_3	Correntes de fase de entrada	A
I_d	Corrente de dreno em um MOSFET	A
I_D	Corrente em um diodo	A
I_i ou I_{in}	Corrente de entrada	A
I_{Lin}	Corrente pelo indutor de entrada	A
I_{Lo}	Corrente pelo indutor de saída	A
I_{Lr}	Corrente pelo indutor ressonante	A
I_o ou I_{out}	Corrente de saída	A
I_o'	Corrente de saída referenciada ao primário	A
I_{ob}	Corrente de saída do conversor elevador	V
I_{o1}, I_{o2}, I_{o3}	Correntes de saída	V
I_p	Corrente no primário	A
I_{ref}	Corrente de referência	A
I_{rr}	Pico de corrente de recuperação reversa	A
I_s	Corrente no interruptor	A
j	Número inteiro de 1 a 3	
J	Densidade de corrente elétrica	A/cm^2
K	Ganho	

K_p	Fator de utilização do primário	
K_t	Fator de topologia	
K_u	Fator de utilização da janela do núcleo	
K_w	Fator de utilização da janela	
l_g	Entreferro	cm
L_{in}	Indutor de entrada	H
L_o	Indutor de saída	H
L_r	Indutor ressonante	H
L_s	Indutor do <i>snubber</i>	H
n	Relação de transformação	
N	Número de espiras	espiras
N_p	Número de espiras do primário	Espiras
N_s	Número de espiras do secundário	Espiras
P	Potência	W
P_{cond}	Perdas por condução em um semicondutor	W
P_{diss}	Potência dissipada no grampeador	W
P_{perdas}	Potência perdida	W
R_{ds}	Resistência dreno - fonte	
$R_i (s)$	Compensador de corrente	
R_o	Resistor de carga	Ω
R_{se}	Resistência série equivalente de um capacitor	Ω
R_{sh}	Resistor <i>shunt</i> para monitoração de corrente	Ω
R_{th}	Resistência térmica	$^{\circ}C/W$
R_{thCD}	Resistência térmica entre encapsulamento e dissipador	$^{\circ}C/W$
R_{thDA}	Resistência térmica entre dissipador e ambiente	$^{\circ}C/W$
R_{thJC}	Resistência térmica entre junção e encapsulamento	$^{\circ}C/W$
$R_v (s)$	Compensador de tensão	
s	Frequência complexa	
S	Seção transversal do condutor	cm^2
S_{cu}	Área do cobre	cm^2
S_p	Interruptor principal	
t	Tempo	s
t_{rr}	Tempo de recuperação reversa do diodo	s
T	Período	s
T_a	Temperatura ambiente	$^{\circ}C$
T_c	Temperatura da cápsula	$^{\circ}C$
T_d	Temperatura do dissipador	$^{\circ}C$
T_j	Temperatura na junção	$^{\circ}C$
T_s	Período de comutação	s
v	Tensão ao longo do tempo	V
V	Valor fixo no tempo de tensão	V

V_1, V_2, V_3	Tensões de fase de entrada	V
V_{1c}, V_{2c}, V_{3c}	Tensões entre os pontos 1, 2 e 3 e o ponto comum	V
V_{ab}	Tensão entre os pontos médios da ponte de interruptores	V
V_c	Tensão no ponto comum (neutro “artificial”)	V
V_{cc}	Tensão de alimentação	V
V_{con}	Tensão de controle	V
V_{cn}	Tensão de deslocamento de neutro	V
V_d	Tensão de pico da “dente de serra”	V
V_{ds}	Tensão dreno - fonte em um MOSFET	V
V_F	Queda de tensão em condução (diodos)	V
V_g	Tensão de grampeamento	V
V_i ou V_{in}	Tensão de entrada	V
$V_{in1}, V_{in2}, V_{in3}$	Tensões de entrada	V
V_{Io}	Tensão proporcional a corrente de saída	V
V_{Iref}	Tensão que estipula a referência de corrente	V
V_n	Tensão de neutro	V
V_o ou V_{out}	Tensão de saída	V
V_o'	Valor proporcional a tensão de saída	V
V_{ob}	Tensão de saída do conversor elevador	V
V_p	Tensão no primário	V
V_{ref}	Tensão de referência	V
V_{sec}	Tensão no secundário	V
V_S	Tensão sobre o interruptor	V
\dot{X}	Taxa de variação da grandeza X	
\overline{XX}	Grandeza XX parametrizada	
Y_1, Y_2, Y_3	Admitâncias de entrada	Ω^{-1}
Z_1, Z_2, Z_3	Impedâncias de entrada	Ω
Δ	Profundidade de penetração	cm
ΔXX	Varição ou ondulação da grandeza XX	
ΔV_o	Ondulação da tensão de saída	V
ϕ	Ângulo de defasagem	grau
η	Rendimento	
μ_o	Permeabilidade do ar	
π	3,141592654	
θ	Ângulo elétrico	grau
τ	Constante de tempo	
ω	Frequência angular	rad/s
ω_o	Frequência de ressonância	rad/s
ξ	Coefficiente de amortecimento	

Símbolos utilizados nos diagramas de circuitos:

<i>Símbolo</i>	<i>Significado</i>
C	Capacitor
D	Diodo
L	Indutor
S	Interruptor controlado
R	Resistor
V	Fonte de tensão
I	Fonte de corrente
N	Número de espiras
M	MOSFET
T	Transformador

Acrônimos e abreviaturas:

<i>Símbolo</i>	<i>Significado</i>
CAPES	Fundação Coordenação de Aperfeiçoamento de Pessoal de Nível Superior
CI	Circuito integrado
CC	Corrente contínua
CA	Corrente Alternada
IEEE	<i>Institute of Electrical and Electronic Engineers</i>
INEP	Instituto de Eletrônica de Potência
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
UFSC	Universidade Federal de Santa Catarina
PFP	Pré-regulador de fator de potência
CCM	Modo de Condução Contínua (<i>Continuous Conduction Mode</i>)
FB	Ponte completa
ZVS	Comutação Sob Tensão Nula (<i>Zero Voltage Switching</i>)
ZVT	Transição por tensão nula (<i>Zero Voltage Transition</i>)
PS	Controle por defasagem de fase (<i>Phase-shift</i>)
Y	Conexão trifásica em estrela
F.P.	Fator de potência
TDH	Taxa de distorção harmônica
PB	Passa-baixas

Símbolos de unidades de grandezas físicas:

<i>Símbolo</i>	<i>Significado</i>
Ω	ohm
A	ampére
F	farad
H	henry
Hz	hertz
m	metro
T	tesla
s	segundo
V	volt
dB	decibél
rad	radiano
W	watt

Sub-índices utilizados:

<i>Símbolo</i>	<i>Significado</i>
max	Valor máximo da grandeza.
min	Valor mínimo da grandeza.
med	Valor médio da grandeza.
ef	Valor eficaz da grandeza.
p	Valor de pico da grandeza.
p-p	Valor de pico-a-pico da grandeza.
cc	Grandeza em corrente contínua.

Resumo da dissertação apresentada à UFSC como parte dos requisitos para a obtenção do grau de Mestre em Engenharia Elétrica.

UNIDADE RETIFICADORA TRIFÁSICA DE ALTA POTÊNCIA E ALTO DESEMPENHO PARA APLICAÇÃO EM CENTRAIS DE TELECOMUNICAÇÕES

Marcelo Lobo Heldwein

Junho de 1999.

Orientador: Prof, Alexandre Ferrari de Souza, Dr. Eng.

Área de concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: retificador trifásico, correção de fator de potência, conversor elevador, conversor em ponte completa, controle do fluxo de potência em retificadores trifásicos, *snubber* não-dissipativo, comutação suave.

Número de páginas: 163

As especificações atuais nos sistemas de telecomunicações solicitam unidades retificadoras cada vez mais complexas e com melhores performances, exigindo projetos bem elaborados e técnicas acessíveis aos projetistas.

O trabalho proposto procura viabilizar a aplicação da técnica de utilização de três retificadores monofásicos isolados com saídas conectadas em paralelo com o menor grau de complexidade e menor custo possível, uma vez que deve-se atingir com esta técnica excelentes níveis de performance.

Apresenta-se uma unidade retificadora trifásica composta por módulos monofásicos, que tem por objetivo cumprir as exigências das normas em telecomunicações. A utilização de módulos monofásicos nesta aplicação traz consigo a necessidade do controle do fluxo de potência, que deve ser igual em cada uma das fases. Aqui é apresentada uma técnica simples para atendimento desta condição, que consiste na aplicação do controle no modo corrente aos estágios de saída. São apresentados análise teórica e resultados de simulação e experimentação.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

THREE-PHASE RECTIFIER UNIT WITH HIGH PERFORMANCE AND HIGH POWER FOR TELECOMMUNICATIONS APPLICATION

Marcelo Lobo Heldwein

June/1999.

Advisor: Prof, Alexandre Ferrari de Souza, Dr. Ing.

Area of concentration: Power Electronics and Electrical Drives.

Keywords: three-phase rectifier, power factor correction, boost converter, full-bridge converter, power flow control in three-phase rectifier, non-dissipative snubber, soft commutation.

Number of pages: 163

The current specifications in the telecommunications systems request rectifier units more and more complex, with better performances, demanding well-elaborated designs and techniques accessible to the designers.

The proposed work tries to make feasible the use of three single-phase rectifiers, with insulation, with the outputs connected in parallel with the smallest complexity degree and smaller possible cost, once that with the application of this technique, excellent performance levels should be reached.

It is presented a three-phase rectifier unit composed by single-phase modules, which has for objective to accomplish the demands of the norms in telecommunications. The use of one-phase modules in this application brings the need of the control of the power flow, which should be the same in each one of the phases. Here a simple technique is presented for attendance of this condition. It consists of the application of the current mode control to the output stages. Theoretical analysis, simulation and experimental results are presented.

INTRODUÇÃO GERAL

A mudança em praticamente todas as aplicações em telecomunicações, dos antigos retificadores à tiristor, controlados em baixa frequência, para os modernos retificadores com interruptores totalmente controlados, utilizando semicondutores de última geração (MOSFET's e IGBT's), operando em frequências elevadas, veio atender a exigências de melhor qualidade de energia, de redução de volume, de ruído audível e até mesmo de interferência eletromagnética.

As unidades retificadoras empregadas em telecomunicações devem obedecer, atualmente, a especificações extremamente rígidas quanto à corrente drenada da rede de alimentação. Esta deve possuir reduzido conteúdo harmônico e baixo nível de ruídos eletromagnéticos conduzidos.

Quanto à tensão de saída, esta não deve apresentar oscilações ou variações periódicas perceptíveis e responder com uma dinâmica extremamente rápida, além de não apresentar erro estático apreciável, atendendo a índices de desempenho extremamente rígidos.

A obtenção de unidades que atendam a estas especificações tem sido objeto de intensas pesquisas na área de eletrônica de potência ao longo dos últimos anos. Têm sido propostas diversas técnicas de correção de fator de potência, já foram estudadas várias topologias de conversores estáticos e diferentes técnicas de controle têm sido empregadas.

Aliadas às características anteriormente descritas há, em grande parte das aplicações, a especificação de elevados valores de potência de saída, especificação esta que traz consigo a necessidade do emprego de técnicas de paralelismo de unidades monofásicas ou a utilização de retificadores trifásicos.

As técnicas para correção do fator de potência de entrada de retificadores trifásicos, para o atendimento a especificações de distorção harmônica, tem sido arduamente estudadas e desenvolvidas. A seguir são citadas algumas das técnicas mais utilizadas para este fim. São elas: filtragem passiva, injeção de terceira harmônica, retificadores do tipo elevador ou abaixador com seis interruptores, retificadores de três interruptores, retificadores de um interruptor, transformadores de interfase, configurações especiais de auto-transformadores

multi-pulsos, três retificadores monofásicos isolados com saídas conectadas em paralelo, entre outras. Todas estas soluções apresentam vantagens e desvantagens, levando a um estudo detalhado de cada caso e para cada aplicação.

Como características desejáveis para retificadores trifásicos pode-se citar a conexão com o neutro da rede não disponível, pois deseja-se correntes de fase equilibradas, e a continuidade de operação deve ser assegurada mesmo com a perda de uma das fases, levando obviamente a uma diminuição temporária no fornecimento de energia mas não a sua completa interrupção.

A proposta desta dissertação é a obtenção de uma unidade retificadora trifásica de alta potência e alto desempenho que deverá ser capaz de atender às exigências das normas de telecomunicações.

Esta unidade retificadora possui como principais características: possibilidade de operação sem a existência de conexão com o neutro da rede de alimentação, funcionamento com apenas duas fases com diminuição de um terço da capacidade de fornecimento, modularidade, possibilidade de operação sobre uma grande faixa de tensão de entrada, baixíssima distorção da corrente de entrada, excelente regulação da tensão de saída e isolamento entre rede de alimentação e saída.

A unidade proposta é composta por três módulos retificadores monofásicos com saídas conectadas em paralelo, com a utilização de um sistema de controle simples e conversores de alto desempenho.

A aplicação desta técnica é pouco difundida, uma vez que as propostas atualmente conhecidas trazem consigo elevada complexidade em seus sistemas de controle, o que, em muitas situações, torna difícil o projeto e a implementação. A complexidade, no controle deste tipo de sistema, advém da necessidade de um controle extremamente preciso da potência processada em cada um dos módulos, uma vez que deseja-se correntes de entrada equilibradas.

Cada módulo monofásico é composto de um estágio pré-regulador do fator de potência seguido de um conversor CC-CC isolado.

Como pré-regulador do fator de potência é utilizado um conversor elevador (*boost*) operando em condução contínua, frequência fixa, com a utilização de um *snubber* não dissipativo, e controle por valores médios de corrente.

O estágio CC-CC é responsável pelo isolamento, que é então feito em alta frequência, e pela regulação da tensão de saída. É composto por um conversor em ponte completa (FB-ZVS-PS), com comutação sob tensão nula, saída em corrente, modulação por largura de pulso e controle do fluxo de potência por deslocamento de fase (*phase-shift*).

Neste trabalho são apresentados estudo, metodologia de projeto, projeto, simulações e experimentação de uma unidade retificadora.

CAPÍTULO I

REVISÃO DAS TÉCNICAS DE RETIFICAÇÃO TRIFÁSICA

1.1. INTRODUÇÃO

Atualmente, as normas [1] [20] [21] para fontes de alimentação utilizadas no ramo de telecomunicações exigem alto fator de potência e baixa distorção harmônica da corrente drenada da rede, além de imporem limites à emissão e absorção de ruídos eletromagnéticos. Como já foi dito, em diversos casos, a exigência de potência leva à utilização de retificadores trifásicos, os quais devem atender a todas as especificações contidas nestas normas.

Estes retificadores trifásicos podem operar em estágio único, mas normalmente sua operação se dá em dois estágios principais. O primeiro, estágio de entrada, tem as funções de retificação da tensão de alimentação e adequação da forma de onda da corrente drenada, não sendo sua função a regulação da tensão de saída. Esta regulação será realizada por um segundo estágio, de saída. Este estágio é, então, responsável pelo isolamento entre rede e saída e, ainda, pela adequação da tensão de saída às exigências de regulação estática e resposta dinâmica.

Neste capítulo são apresentadas algumas das técnicas mais utilizadas para retificação trifásica e a técnica a ser utilizada neste trabalho.

1.2. AS TOPOLOGIAS E TÉCNICAS EXISTENTES

A seguir são apresentadas algumas das técnicas de retificação trifásica mais utilizadas e, reconhecidamente, de melhor desempenho e aceitação.

São apresentados resultados obtidos em algumas simulações, como valores de fator de potência e taxa de distorção harmônica, formas de onda da corrente de entrada e análise harmônica destas e ainda tensão de saída. As simulações foram realizadas para uma potência de saída de aproximadamente 12 kW, valor este escolhido apenas para ilustração. São ainda citados resultados obtidos na literatura.

Para as técnicas aqui apresentadas, tem-se como preocupação principal a análise de sua performance quando operando como estágios de entrada. Para cada uma das topologias citam-se principais características, vantagens e desvantagens.

1.2.1. PONTE DE GRAETZ COM FILTRO CAPACITIVO

A topologia mais utilizada e conhecida para a retificação trifásica é, sem dúvida, a ponte retificadora de Graetz, ou ponte trifásica de seis pulsos, com filtro capacitivo de saída, apresentada na Fig. 1.1. Esta é uma topologia muito conhecida e de fácil compreensão. Suas principais vantagens são o baixíssimo custo e volume.

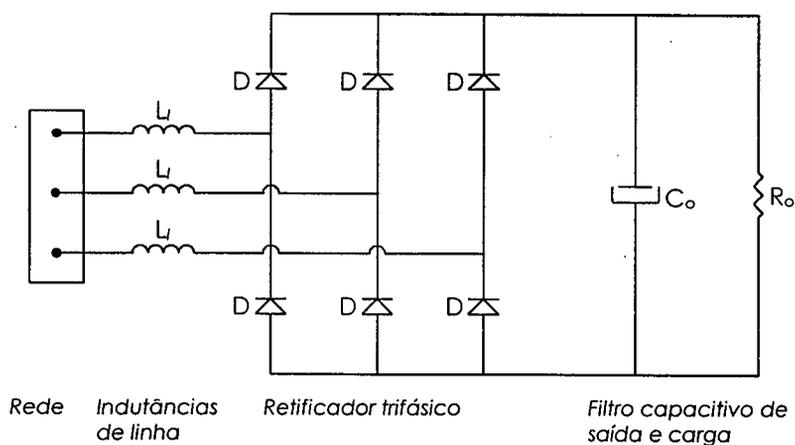


Fig. 1.1 - Ponte de Graetz.

No entanto a ponte de seis pulsos convencional traz consigo um grande problema, a corrente de entrada obtida com esta topologia apresenta alta distorção harmônica e baixo fator de potência.

A tensão de saída neste conversor é sempre superior à tensão de pico de fase de entrada. Os valores eficazes de corrente são elevados, o que leva a perdas elevadas no conversor e no alimentador, que deverá ser sobredimensionado.

Na Fig. 1.2 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.3 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.4.

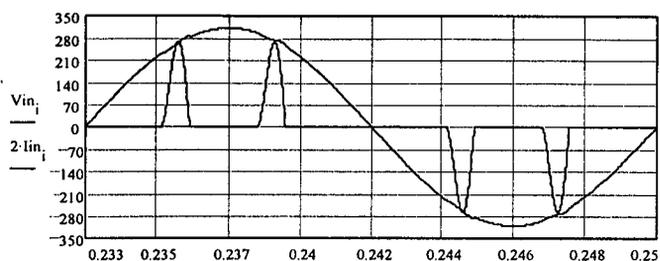


Fig. 1.2 - Tensão e corrente de entrada (x2).

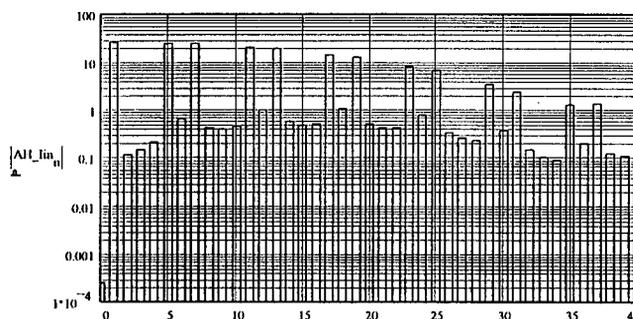


Fig. 1.3 - Análise harmônica da corrente de entrada.

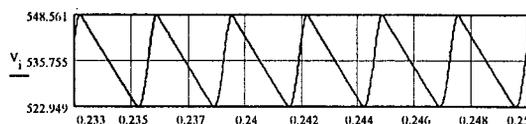


Fig. 1.4 - Tensão de saída.

Quando deseja-se controle da tensão de saída emprega-se normalmente o controle por defasagem, com tiristores no lugar dos diodos da ponte. Isto traz ainda mais distorção à corrente de entrada.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada obtidos e dados como típicos na literatura [4].

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,47	190	0,6	141

Pelas características apresentadas, a aplicação da ponte trifásica com capacitor de saída em fontes para telecomunicações torna-se inviável.

1.2.2. PONTE TRIFÁSICA COM CAPACITOR DE SAÍDA E FILTRO INDUTIVO DE ENTRADA

Esta topologia é apresentada na Fig. 1.5. Esta é uma topologia largamente utilizada na indústria por ser muito robusta e de baixo custo, além de ser de fácil compreensão.

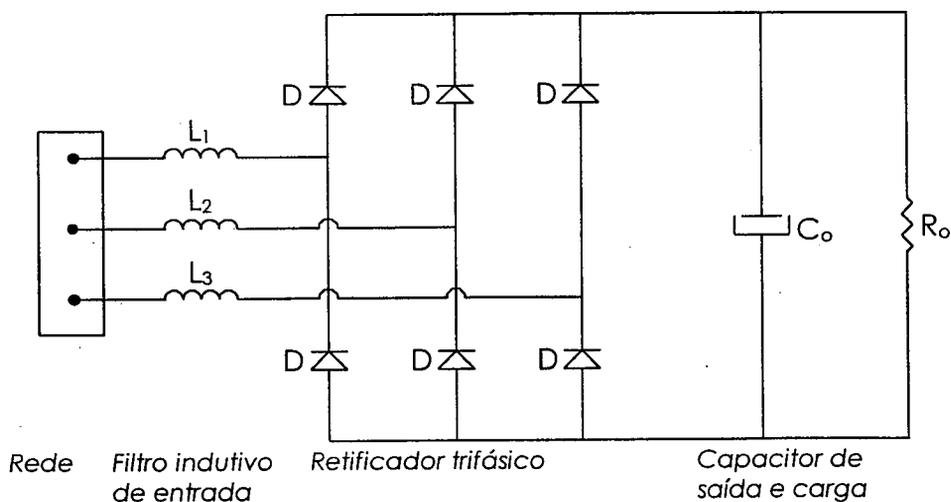


Fig. 1.5 - Ponte trifásica com capacitor de saída e indutores no lado CA.

Com grandes valores de indutância pode-se atingir baixas taxas de distorção harmônica da corrente de entrada, porém o aumento destas indutâncias diminui o fator de deslocamento, levando o projetista a optar por um compromisso.

A tensão de saída neste conversor é dependente da carga, o que também leva a um controle por defasagem, com tiristores, que degrada a forma de onda de corrente. Porém, a regulação de carga da tensão de saída é superior a da ponte de Graetz.

Na Fig. 1.6 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.7 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.8. Estes resultados são obtidos para grandes valores de indutâncias de entrada.

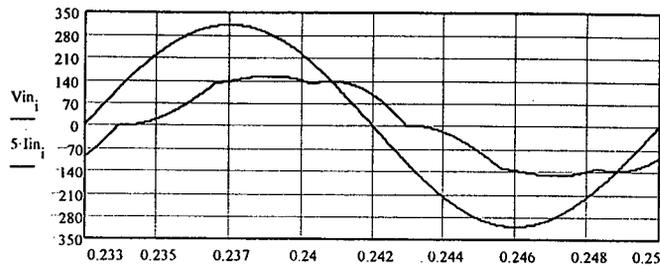


Fig. 1.6 - Tensão e corrente de entrada (x5).

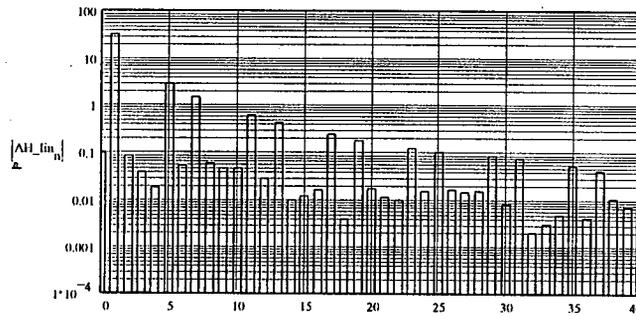


Fig. 1.7 - Análise harmônica da corrente de entrada.

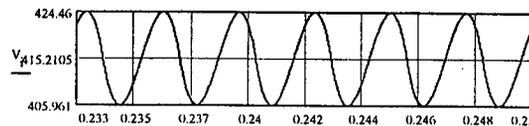


Fig. 1.8 - Tensão de saída.

Esta solução tem como outra grande desvantagem, o volume, peso e custo dos indutores, já que são indutores para operação em baixa frequência e de alto valor de indutância.

Os valores eficazes de corrente envolvidos também são elevados já que a energia reativa circulante, gerada pelos grandes indutores de entrada, é elevada.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, obtidos e dados como típicos na literatura [4]. Na simulação realizada foram utilizados indutores de valor muito elevado.

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,83	10,5	0,97	41

Com a necessidade de conversores de pequeno volume e de alto rendimento, também este conversor não deve ser utilizado em fontes para telecomunicações.

1.2.3. PONTE TRIFÁSICA COM FILTRO LC DE SAÍDA

Esta topologia é apresentada na Fig. 1.9. Esta é uma topologia simples, de fácil compreensão e muito robusta.

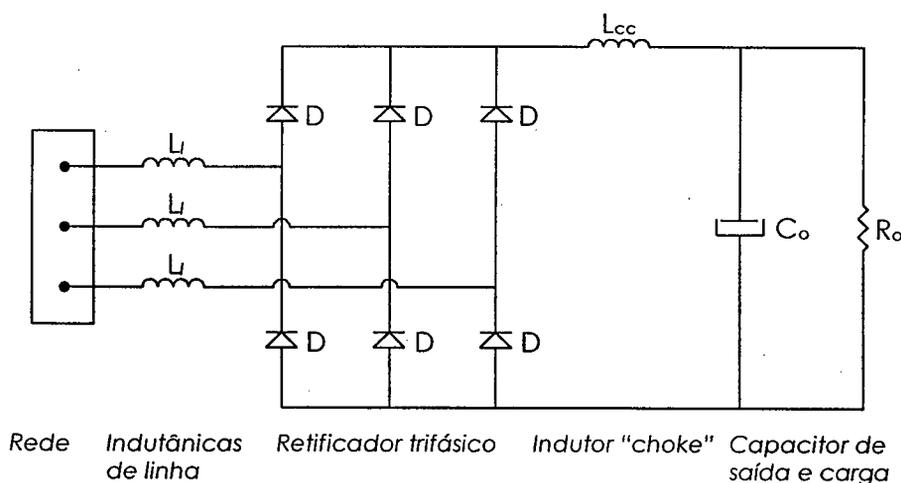


Fig. 1.9 - Ponte trifásica com capacitor de saída e indutor no lado CC.

O aumento da indutância de saída diminui a taxa de distorção harmônica até um certo limite, mas aumenta o fator de deslocamento, levando também a um compromisso.

A tensão de saída neste conversor é independente da carga e tem valor de aproximadamente 2,34 vezes o valor eficaz da tensão de fase de entrada, valor este, que muitas vezes não é adequado à carga.

Na Fig. 1.10 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.11 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.12. Estes resultados são obtidos para grandes valores de indutâncias de entrada.

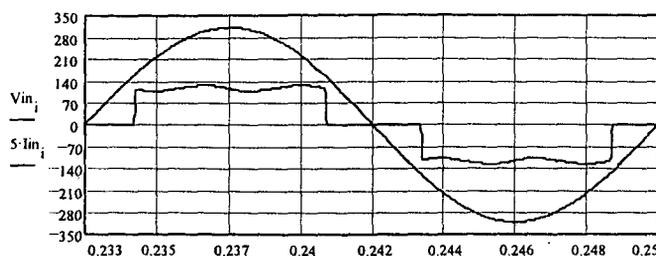


Fig. 1.10 - Tensão e corrente de entrada (x5).

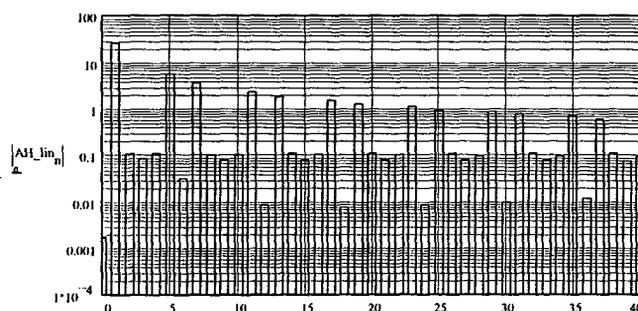


Fig. 1.11 - Análise harmônica da corrente de entrada.

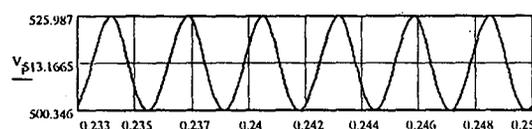


Fig. 1.12 - Tensão de saída.

O limite na taxa de distorção mínima atingível com esta topologia é de aproximadamente 30%, levando a um fator de potência de aproximadamente 0,95.

Esta solução tem como outra grande desvantagem, o volume, peso e custo do indutor, já que este é construído para operação em baixa frequência e opera com valores médios positivos de corrente.

Os valores eficazes de corrente envolvidos já não são muito elevados. O capacitor de saída pode ser bem menor que nos conversores anteriores para a mesma ondulação de tensão.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, obtidos e dados como típicos na literatura [4].

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,94	33	0,95	32

Com a necessidade de conversores de pequeno volume e alto fator de potência, também este conversor não é indicado para utilização em fontes para telecomunicações.

1.2.4. PONTE TRIFÁSICA COM INTERRUPTORES AUXILIARES CONECTADOS AO NEUTRO

Esta topologia é apresentada na Fig. 1.13. Esta é uma topologia simples, de fácil compreensão e robusta. Os interruptores são acionados duas vezes por período de rede, com ângulo de condução de até 30° .

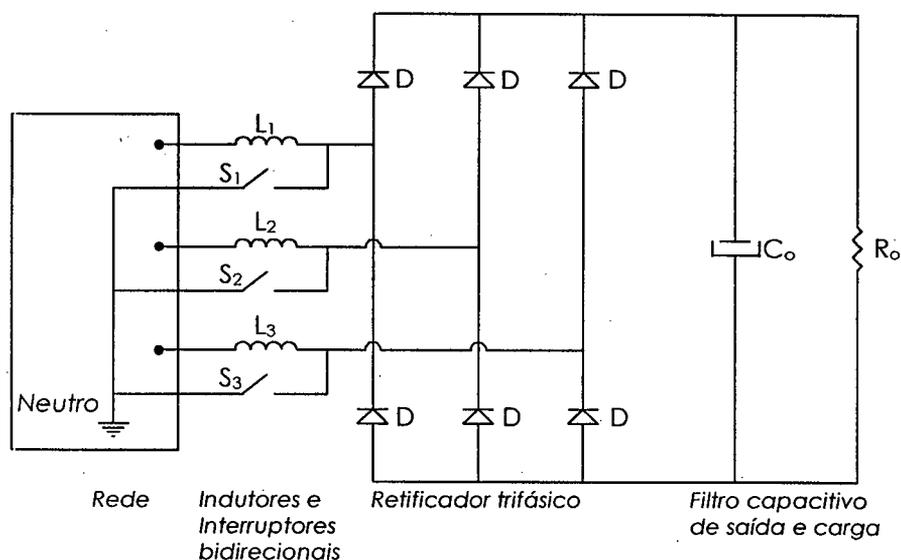


Fig. 1.13 - Ponte trifásica com interruptores auxiliares conectados ao neutro.

Pode-se obter pequenas taxas de distorção harmônica e alto fator de potência com indutores menores que os dos conversores anteriores.

A tensão de saída neste conversor é dependente da carga porém apresenta uma regulação de carga razoável.

Deve-se, é claro, utilizar interruptores bidirecionais em corrente e tensão, que podem ter baixa rapidez de comutação. Pode-se aplicar uma forma de controle simples para seu comando.

Na Fig. 1.14 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.15 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.16.

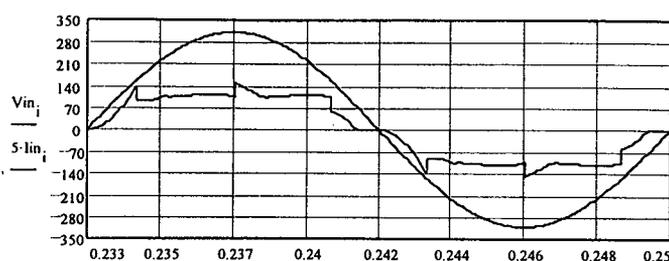


Fig. 1.14 - Tensão e corrente de entrada (x5).

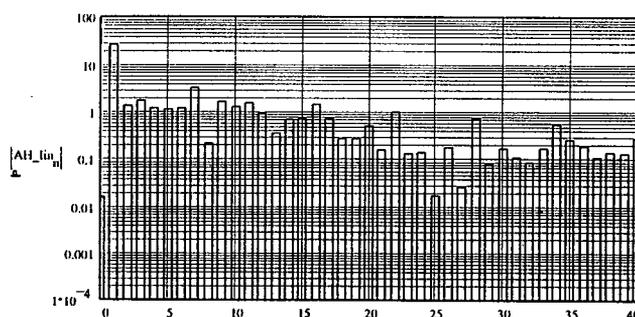


Fig. 1.15 - Análise harmônica da corrente de entrada.

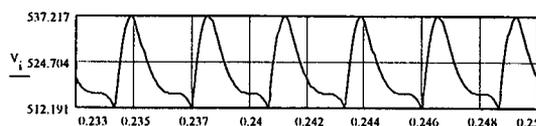


Fig. 1.16 - Tensão de saída.

Esta solução tem como desvantagem, o volume, peso e custo dos indutores, já que também são construídos para operação em baixa frequência. Porém o fator que faz com que este conversor tenha sua aplicação limitada é que deve-se ter acesso ao neutro da rede de alimentação.

Os valores eficazes de corrente envolvidos não são muito elevados. O capacitor de saída não necessita ser de grande valor para manter a ondulação em baixa amplitude.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, obtidos e dados como típicos na literatura [4].

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,98	24	0,85 – 0,98	não encontrado

Com a necessidade de conexão ao neutro da rede, também este conversor não pode ser utilizado em fontes para telecomunicações.

1.2.5. PONTE COM INTERRUPTORES CONECTADOS AO PONTO MÉDIO DOS CAPACITORES

Esta topologia é apresentada na Fig. 1.17. Esta é uma topologia simples, de fácil compreensão e robusta. Os interruptores são acionados da mesma maneira que no conversor anterior, havendo ainda a possibilidade de acionamento em alta frequência que leva a uma estratégia de controle complexa. Esta opção de operação em alta frequência pode produzir uma corrente de entrada de altíssima qualidade.

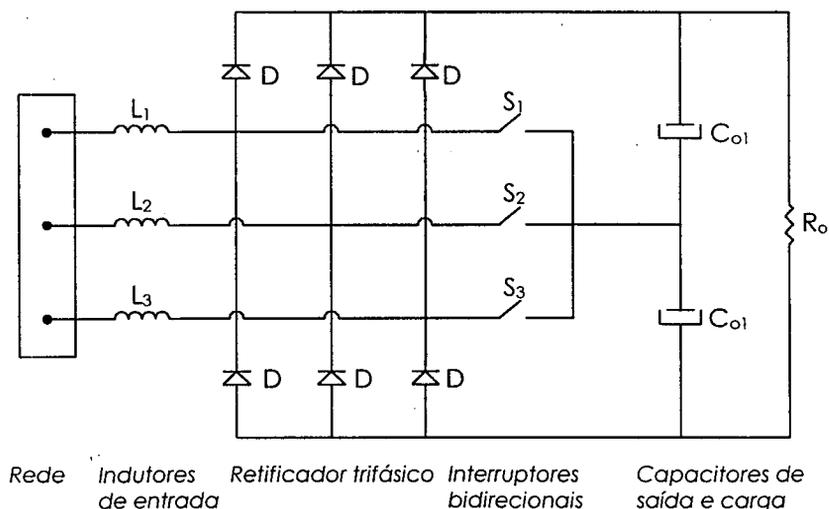


Fig. 1.17 - Ponte trifásica com interruptores conectados ao ponto médio dos capacitores.

Pode-se obter baixas taxas de distorção harmônica da corrente de entrada e alto fator de potência com indutores ainda menores que os dos conversores anteriores.

A tensão de saída neste conversor é dependente da carga porém apresenta uma regulação de carga razoável. Há a possibilidade de controle da tensão de saída para uma faixa de carga limitada.

Deve-se, é claro, utilizar interruptores bidirecionais em corrente e tensão, que podem ter baixa velocidade de comutação. Pode-se aplicar um controle simples para seu comando.

Na Fig. 1.18 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.19 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.20.

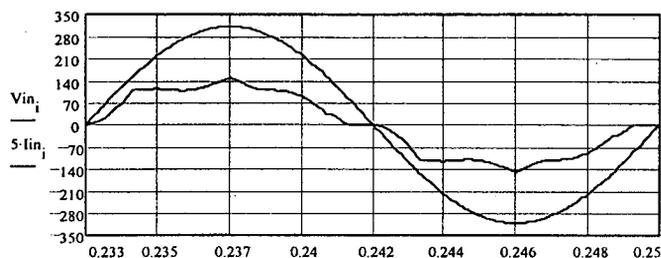


Fig. 1.18 - Tensão e corrente de entrada (x5).

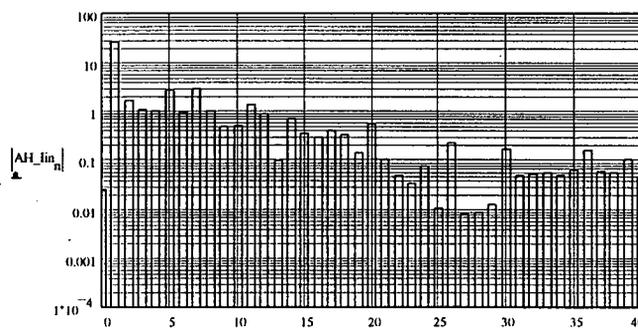


Fig. 1.19 - Análise harmônica da corrente de entrada.

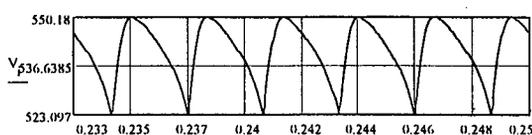


Fig. 1.20 - Tensão de saída.

Os valores eficazes de corrente envolvidos são baixos. Necessitam-se de dois capacitores com valores maiores que o do conversor anterior.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, obtidos e dados na literatura [12] [15].

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,98	20	0,996	6,56

Este conversor é uma boa escolha para aplicações de alta potência em telecomunicações; pode-se atingir valores de rendimento de até 97%, segundo a literatura.

1.2.6. RETIFICADOR TRIFÁSICO DE 12 PULSOS UTILIZANDO LIT

Esta topologia é apresentada na Fig. 1.21, com as condições para projeto dos enrolamentos. Esta é uma topologia que exige conhecimento sobre o funcionamento do transformador de interfase; porém, é extremamente robusta.

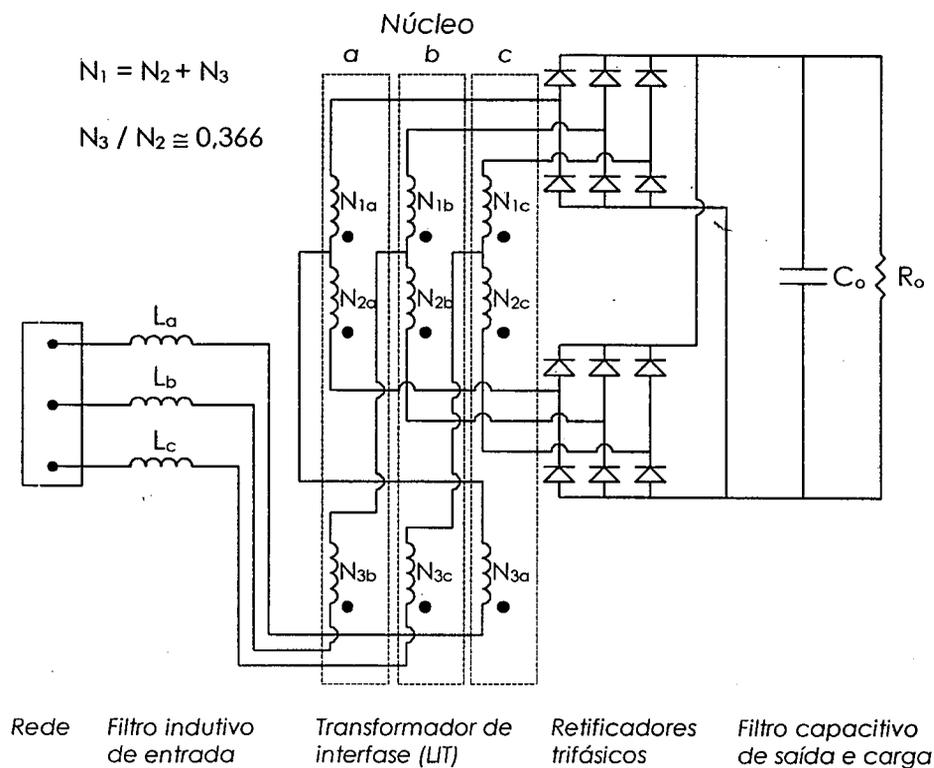


Fig. 1.21 - Retificador trifásico de 12 pulsos com LIT.

A conversão CA-CC de 12, ou mais pulsos pode levar a baixos valores de distorção harmônica e alto fator de potência desde que seja realizado um bom projeto.

A tensão de saída neste conversor é dependente da carga. A regulação de carga obtida é muito boa.

Na Fig. 1.22 apresenta-se as formas de onda de tensão e corrente de entrada. Na Fig. 1.23 mostram-se as amplitudes de cada uma das componentes da corrente drenada, até a de ordem 40. A forma de onda da tensão de saída é apresentada na Fig. 1.24.

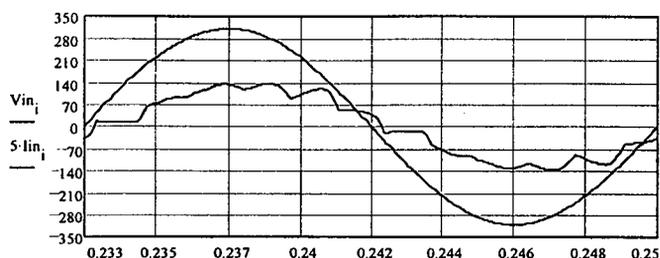


Fig. 1.22 - Tensão e corrente de entrada (x5).

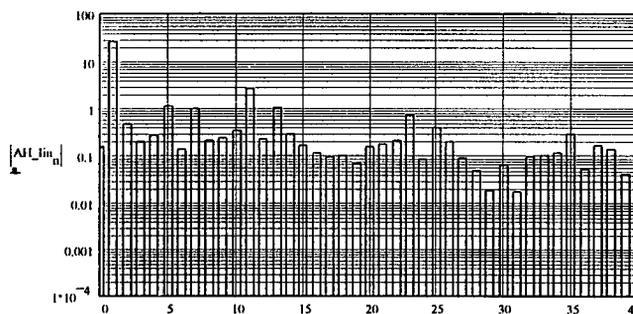


Fig. 1.23 - Análise harmônica da corrente de entrada.

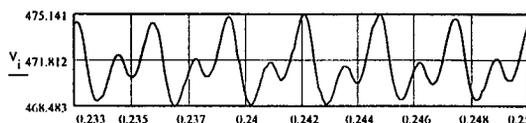


Fig. 1.24 - Tensão de saída.

Esta solução tem como grande desvantagem, o volume, peso e custo do transformador, já que este é construído para operação em baixa frequência e apresenta nove enrolamentos.

Os valores eficazes de corrente envolvidos não são muito elevados. O capacitor de saída deve ser um pouco maior que nos conversores anteriores para a mesma ondulação de tensão.

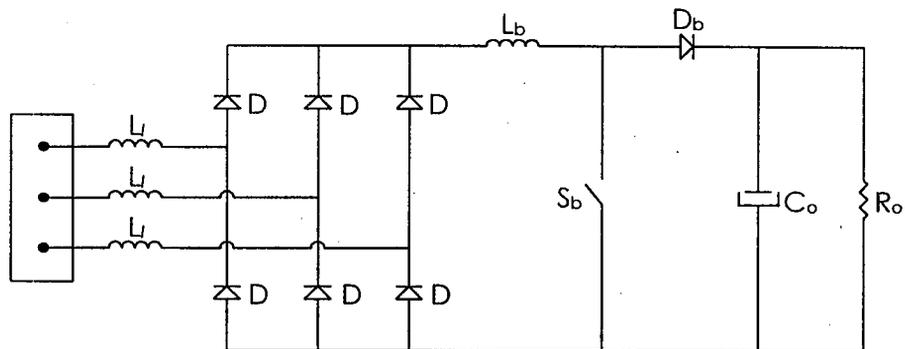
Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, obtidos e dados como típicos na literatura [4].

Simulação		Literatura	
F.P.	TDH (%)	F.P.	TDH (%)
0,97	14	0,97	10

Este conversor pode ser utilizado em fontes de elevadíssimas potências onde volume e peso não são fatores muito restritivos.

1.2.7. PONTE TRIFÁSICA COM CONVERSOR BOOST E INDUTOR NO LADO CC

Esta topologia é apresentada na Fig. 1.25. Esta é uma topologia conhecida, sendo que o conversor *boost* é muito utilizado para correção monofásica de fator de potência.



Rede Indutâncias Retificador trifásico Conversor boost Filtro capacitivo de saída e carga

Fig. 1.25 - Ponte trifásica com conversor boost e indutor no lado CC.

O conversor boost opera em alta frequência, no modo de condução contínua, e faz com que a tensão de saída seja controlada, porém sempre maior que a de pico de entrada.

A forma de onda de corrente de entrada é próxima a da ponte retificadora com indutor no lado CC (*choke*), atingindo-se valores semelhantes de fator de potência e taxa de distorção harmônica.

Esta solução tem como outra desvantagem, o volume, peso e custo do indutor, já que, apesar da operação em alta frequência do conversor, este é construído para operação em baixa

frequência com valor médio de corrente não nulo, com apenas uma componente de alta frequência sobreposta. O valor de indutância necessário, porém, é bem menor que o valor necessário para o conversor com filtro LC de saída.

Os valores eficazes de corrente envolvidos não são muito elevados. O capacitor de saída pode ser pequeno. A corrente média instantânea no indutor é controlada pela razão cíclica do interruptor.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, dados na literatura [4].

F.P.	TDH (%)
0,95	30

Este conversor apresenta características semelhantes às da ponte retificadora com indutor no lado CC.

1.2.8. PONTE TRIFÁSICA COM CONVERSOR BOOST E INDUTORES NO LADO CA

Esta topologia é apresentada na Fig. 1.26. Esta é uma topologia simples, mas que traz a necessidade do conhecimento da forma de operação e características particulares da estrutura. São “formados” conversores boost diferentes a cada ciclo de funcionamento, envolvendo cada indutor de entrada e os interruptores.

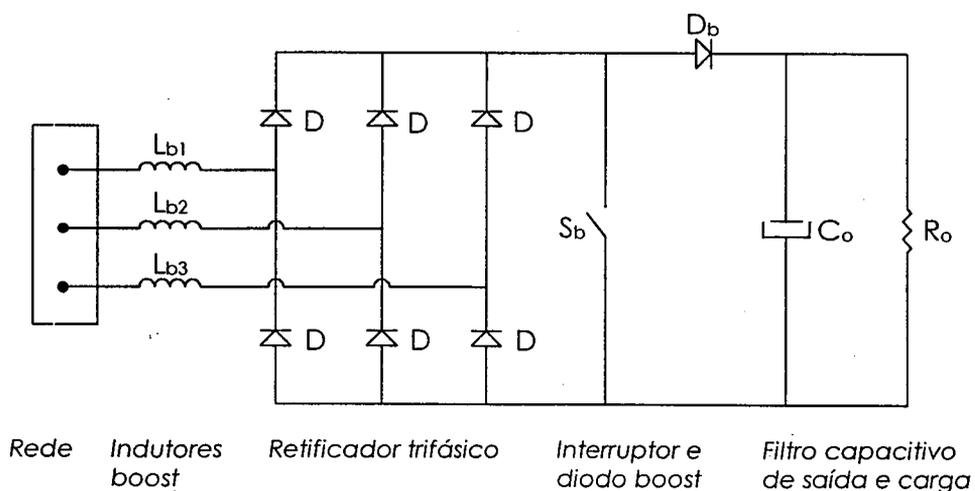


Fig. 1.26 - Ponte trifásica com conversor boost e indutores no lado CA.

O conversor boost opera em alta frequência, no modo de operação descontínuo, e faz com que a tensão de saída seja controlada, porém sempre maior que a de entrada.

A corrente de entrada é descontínua, levando a utilização de filtros de linha de grande porte e a valores eficazes de corrente elevados (perdas elevadas). Deve-se ter ainda diodos rápidos na ponte, uma vez que a corrente que circula por estes é descontínua e de alta frequência.

O capacitor de saída pode ser pequeno. A corrente média instantânea nos indutores é controlada pela razão cíclica do interruptor.

Na tabela a seguir mostram-se os valores de fator de potência e taxa de distorção harmônica da corrente de entrada, dados na literatura [4].

F.P.	TDH (%)
0,99	14

Este conversor apresenta resultados muito bons quanto a qualidade da corrente de entrada, mas os semicondutores de potência, do conversor elevador, são muito exigidos.

1.3. TÉCNICAS PARA TELECOMUNICAÇÕES E A TÉCNICA ESCOLHIDA

Existem inúmeras pesquisas, em eletrônica de potência, para sanar as dificuldades inerentes às técnicas apresentadas e outras. Uma das técnicas que levam a solução de alguns dos problemas existentes é, a seguir, apresentada.

Na obtenção de unidades retificadoras trifásicas, para telecomunicações, de potência elevada, com correção do fator de potência, alimentadas a três fios, com isolamento e regulação da tensão de saída pode-se optar por, basicamente, quatro opções:

1. Um único retificador trifásico (Fig. 1.27), empregando pontes de seis, doze, ou mais pulsos;
2. Um único retificador trifásico seguido de conversores CC-CC conectados em paralelo (Fig. 1.28);

3. Três ou mais retificadores monofásicos de potência inferior com saídas conectadas em paralelo [5], tendo suas entradas conectadas em Y ou Δ (Fig. 1.29);

4. Um circuito de estágio único (Fig. 1.30);

As três primeiras opções devem possuir estágio de entrada para correção do fator de potência, o que leva a quase obrigatoriedade da utilização de interruptores totalmente controlados neste estágio, além dos interruptores contidos nos conversores CC-CC utilizados no estágio de regulação da tensão de saída.

Com a escolha de uma das duas primeiras alternativas, em grande parte das aplicações, os interruptores, do estágio de correção do fator de potência, devem ser bidirecionais, ou utilizar pontes trifásicas totalmente controladas. Sendo que as técnicas mais utilizadas são as apresentadas anteriormente.

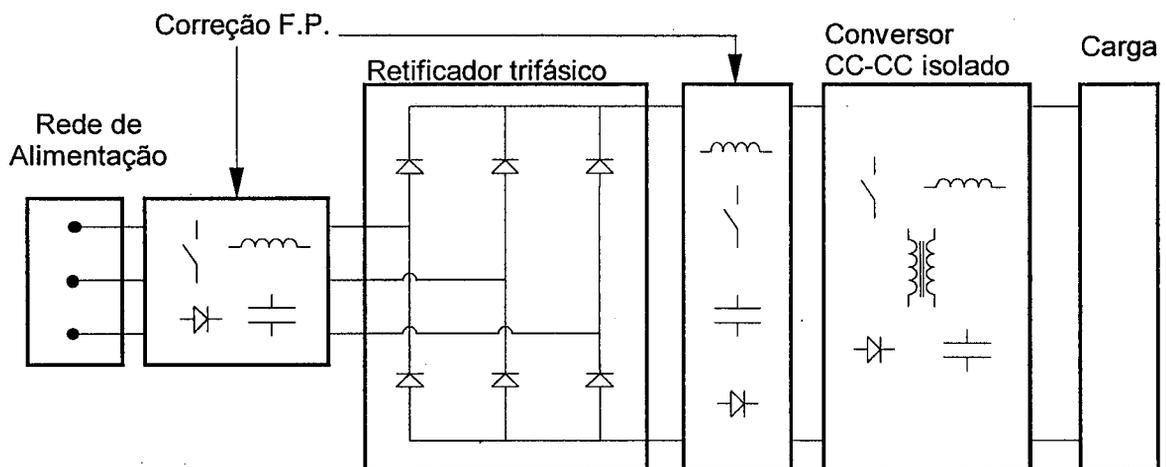


Fig. 1.27 - Opção 1.

Normalmente, na primeira opção deve-se empregar, pelo menos no estágio regulador de tensão, semicondutores que suportem esforços elevados de corrente, uma vez que toda a corrente de carga deve ser fornecida por apenas um conversor. Além disso, os interruptores utilizados no estágio de correção do fator de potência, numa grande parte das topologias, devem ser bidirecionais, e quando não, devem também suportar altos valores de corrente. Estes fatos levam em muitos casos a ter-se que utilizar semicondutores em paralelo, ou a utilizar-se componentes de grande capacidade de corrente e portanto caros. Pode-se citar ainda que em muitas técnicas as comutações são realizadas em baixa frequência, o que leva a utilização de indutores e transformadores extremamente volumosos. Outras técnicas com comutação em alta frequência levam a sistemas de controle e modulação complexos.

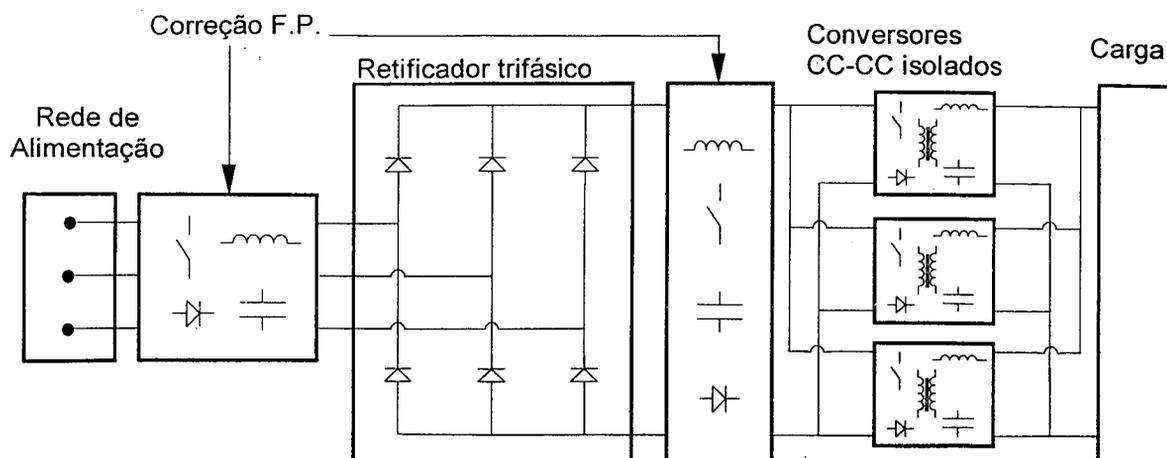


Fig. 1.28 - Opção 2.

A segunda opção deve ainda utilizar uma das técnicas de correção trifásica, levando novamente à utilização de interruptores bidirecionais (dois semicondutores para cada interruptor). Faz ainda, com que sejam empregados semicondutores de grande capacidade de corrente ou em paralelo. Os indutores e transformadores são normalmente, de elevado volume e peso. As metodologias de projeto podem ser complexas e as técnicas de controle e modulação, sofisticadas.

Com a terceira opção podem ser aplicadas técnicas monofásicas muito conhecidas e dominadas de correção do fator de potência e de conversores CC-CC para regulação da tensão de saída. Como em praticamente tudo o que é proposto como solução a um problema, esta terceira opção elimina diversas das desvantagens das duas primeiras, mas cria outras que podem ser mais ou menos expressivas dependendo da aplicação.

Esta opção pode ser bastante competitiva, uma vez que não precisam ser empregados interruptores bidirecionais, e dependendo da potência envolvida não há a necessidade de paralelismo de semicondutores, já que o fluxo de potência é dividido entre os conversores de cada fase. Não são utilizados componentes para operação em baixa frequência, o que reduz muito suas dimensões físicas. Atinge-se um elevado nível de confiabilidade, já que as técnicas empregadas são muito bem conhecidas e têm, comprovadamente, alto nível de desempenho e segurança. Pode-se operar numa larga faixa de tensão de entrada, o que confere ainda mais confiabilidade ao sistema.

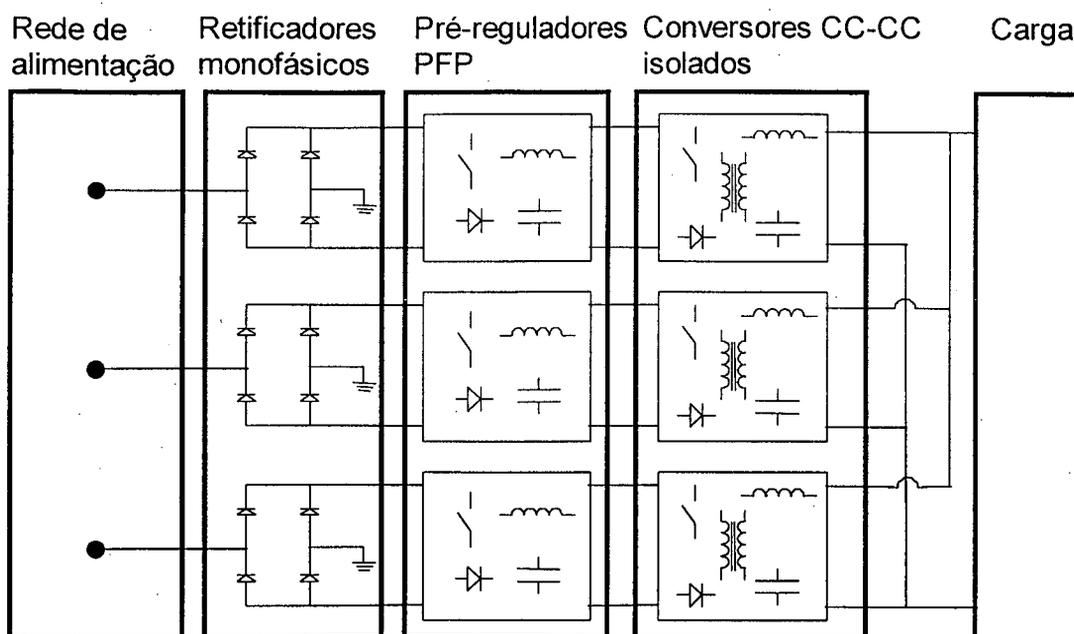


Fig. 1.29 - Opção 3.

A terceira possibilidade tem como principal desvantagem o elevado número de componentes empregados em sua construção, que levam a um custo elevado e uma certa complexidade de seu circuito. E tem, como principais vantagens: a diminuição das dimensões físicas; a possibilidade de continuidade de operação com a falta de uma das fases de alimentação; a modularidade, que facilita a manutenção; a alta qualidade da forma de corrente de entrada, e o alto rendimento que pode ser obtido.

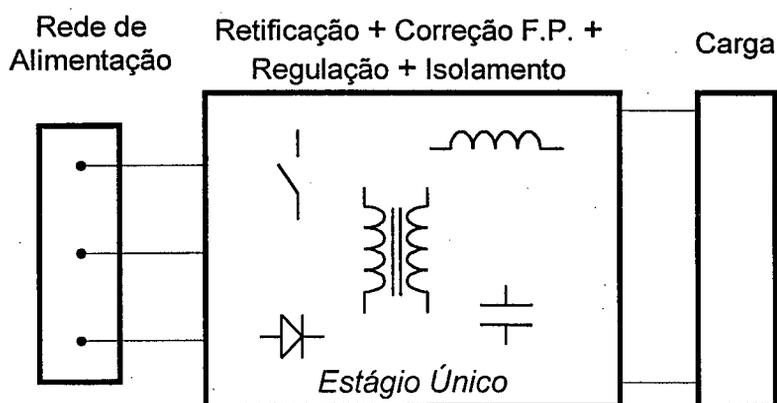


Fig. 1.30 - Opção 4.

Na quarta opção tem-se a vantagem de se ter um número muito reduzido de componentes. Os semicondutores utilizados devem ser de alta capacidade, uma vez que toda a

energia deve ser processada num único estágio. Em muitos dos casos os interruptores devem ser bidirecionais.

Com esta opção pode-se ter a conformação da corrente de entrada realizada de modo passivo ou ativo, em alta frequência. Com a correção utilizando configurações especiais de transformadores (passiva) tem-se correntes de entrada com distorção apreciável, um grande volume e peso considerável. Nas configurações onde a operação em alta frequência realiza até a correção do fator de potência, tem-se geralmente pontes trifásicas totalmente controladas e sistemas de controle e modulação extremamente complexos.

1.4. CONCLUSÃO

Pode-se, ao fim deste capítulo, ter uma idéia das técnicas de retificação trifásica mais utilizadas atualmente. Com os dados aqui fornecidos é possível adaptar cada técnica a um tipo de aplicação.

Para a aplicação desejada neste trabalho, retificação para telecomunicações, pode-se perceber que nem todas as técnicas podem ser utilizadas por suas características inerentes, por exemplo: dimensões físicas, distorção harmônica da corrente de entrada, dificuldades de controle, entre outras.

A técnica que é proposta neste trabalho mostra-se interessante, uma vez que apresenta uma série de características desejáveis, tendo, praticamente, como única desvantagem o elevado número de componentes envolvidos, o que em muitas aplicações a torna inviável. Mas, como as fontes para telecomunicações apresentam, normalmente, um preço de venda elevado, graças ao valor da tecnologia empregada e nem tanto ao valor dos componentes da fonte, esta é um aplicação em que a técnica proposta tende a ser bem empregada.

CAPÍTULO II

APRESENTAÇÃO E ANÁLISE DA UNIDADE RETIFICADORA PROPOSTA

2.1 INTRODUÇÃO

Neste capítulo, faz-se a apresentação da unidade retificadora trifásica proposta. Apresenta-se a topologia da parte de potência da unidade, assim como a estratégia de controle utilizada.

Um dos objetivos deste capítulo é indicar os conversores utilizados e suas principais características, explicando-se a razão de sua utilização nesta aplicação.

Mostra-se também as principais dificuldades a serem superadas no trabalho, como a necessidade de um controle de fluxo de potência preciso sem a utilização de um sistema de controle complexo e oneroso.

Faz-se a análise teórica do sistema de controle proposto mostrando-se suas vantagens.

E, por fim, são apresentados os resultados obtidos com a simulação numérica do sistema completo.

2.2 A TOPOLOGIA ESCOLHIDA

Escolheu-se para este trabalho a terceira opção, apresentada no capítulo anterior, ou seja, a utilização de módulos retificadores monofásicos, compondo uma unidade retificadora

trifásica, pelas características apresentadas por esta opção. O diagrama simplificado da unidade proposta é apresentado na Fig. 2.1.

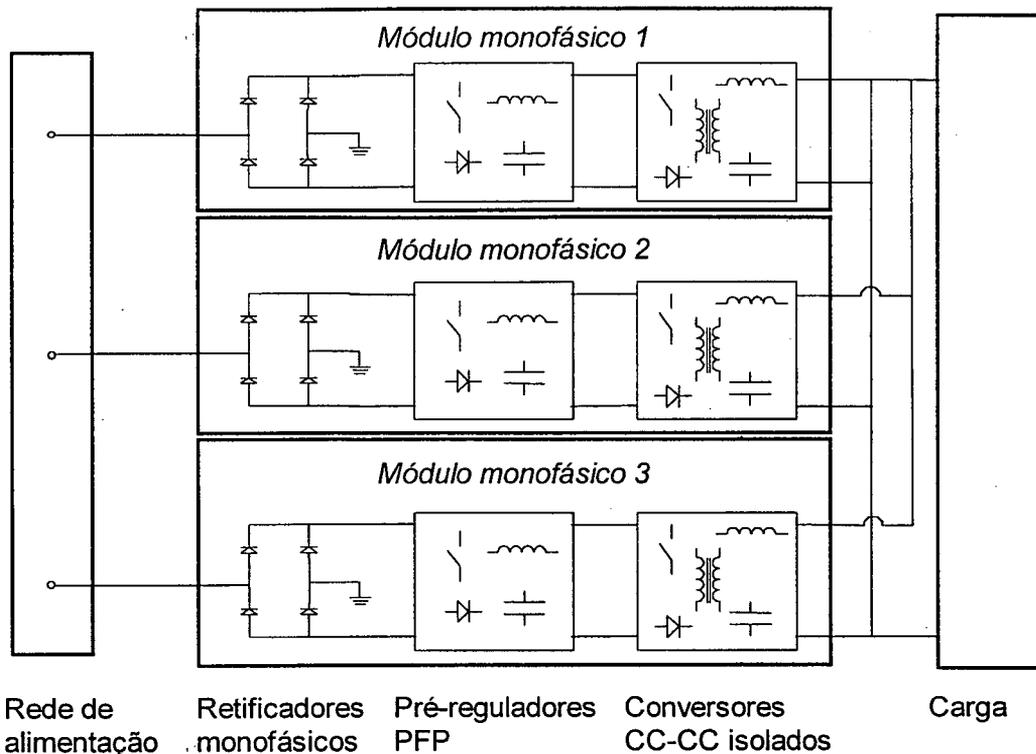


Fig. 2.1 – Alternativa escolhida para a unidade retificadora trifásica.

Tem-se aqui, a preocupação de verificar seu funcionamento e fazer com que uma unidade trifásica assim constituída possa ser facilmente projetada e construída, utilizando-se técnicas de controle simples e bem conhecidas e conversores de alto desempenho.

O fator que leva este tipo de retificador a ser pouco utilizado na prática é a elevada complexidade dos circuitos de controle que são geralmente empregados, uma vez que sem a possibilidade de conexão com o neutro deve-se manter um neutro artificial num potencial igual ao do neutro da rede para poder-se realizar a retificação com perfeito equilíbrio das correntes de entrada. Se o potencial deste neutro artificial for diferente, tem-se tensões de entrada dos estágios de correção também diferentes, o que pode levar a desequilíbrios e mau funcionamento do sistema.

Na Fig. 2.2 tem-se o circuito básico de potência da unidade retificadora proposta, composto de conversores elevadores, como estágios de entrada, seguidos de conversores em ponte completa, como estágios de saída.

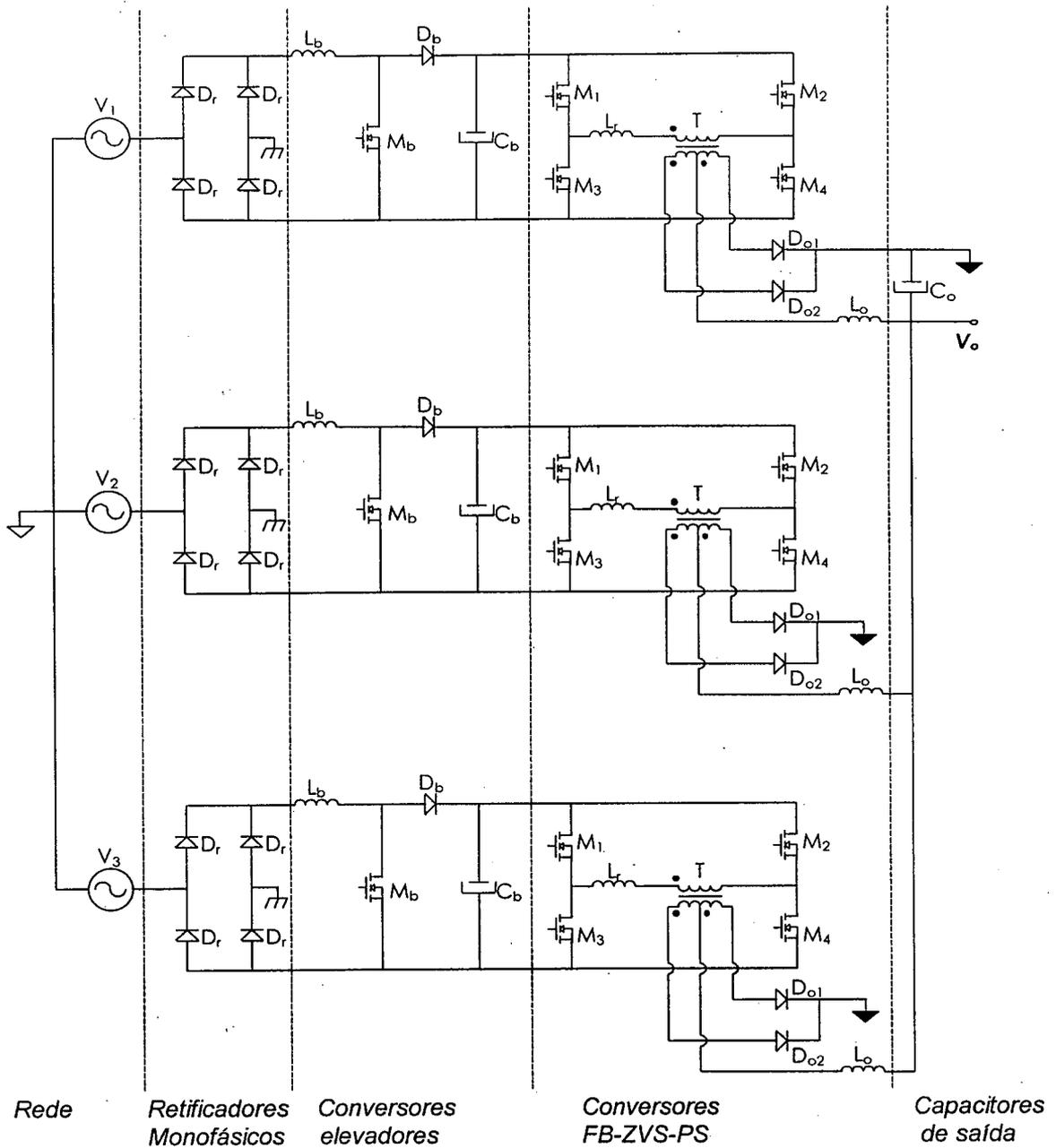


Fig. 2.2 - Circuito de potência da unidade retificadora proposta.

Na escolha da topologia para o retificador optou-se por uma entrada com os estágios pré-reguladores conectados em Y - estrela, uma vez que as tensões de entrada nesta configuração são menores, o que é de importância quando trata-se de tensões máximas de semicondutores. Nos estágios de correção do fator de potência são utilizados conversores elevadores (*boost*) e a tensão de saída destes é ainda mais alta que a tensão de pico de entrada.

O conversor elevador, funcionando no modo de condução contínua, com a utilização de um *snubber* não-dissipativo e controle por valores médios de corrente, foi escolhido pois sabe-se que os resultados obtidos em correção de fator de potência, com este tipo de conversor, são excelentes atingindo-se correntes de entrada com mínima distorção harmônica e elevado rendimento.

Para os estágios de isolamento e regulação de tensão de saída optou-se pelo conversor em ponte completa (FB-ZVS-PS), com comutação sob tensão nula, saída em corrente, modulação por largura de pulso e controle do fluxo de potência por deslocamento de fase (*phase-shift*), por este conversor possuir também elevado rendimento, sendo um dos conversores, reconhecidamente, de melhor desempenho entre os atualmente existentes para cumprimento das funções estabelecidas.

2.3 ANÁLISE DOS EFEITOS DO DESEQUILÍBRIO

Como levantado anteriormente, com a utilização desta técnica, alimentando-se a três fios, deve-se controlar o fluxo de potência entre os módulos monofásicos para manter-se correntes de entrada equilibradas. A análise de um possível desequilíbrio é aqui apresentada, assim como seus principais efeitos.

O circuito da Fig. 2.3 apresenta o modelo, com o qual pode-se representar a entrada da unidade retificadora proposta. As entradas da unidade são conectadas em Y (estrela), sem acesso ao neutro da rede de alimentação.

Sabendo-se que as correntes drenadas (I_1 , I_2 e I_3) serão muito próximas de senóides em fase com as tensões aplicadas entre os terminais 1, 2 e 3 e o ponto comum "c", pela característica dos estágios de correção de fator de potência, pode-se representar os módulos retificadores de fase como impedâncias (Z_1 , Z_2 e Z_3) de característica resistiva. Pode-se então utilizar a forma fasorial para representar todas as grandezas envolvidas.

A Fig. 2.4 mostra o diagrama fasorial das tensões de entrada em relação ao neutro da rede de alimentação. São representadas como três tensões senoidais equilibradas e defasadas de 120° entre si. Esta hipótese é feita para simplificação da análise, sabendo-se que as

diferenças e imperfeições apresentadas na prática são de ordem relativamente pequena e não retiram a eficácia da análise.

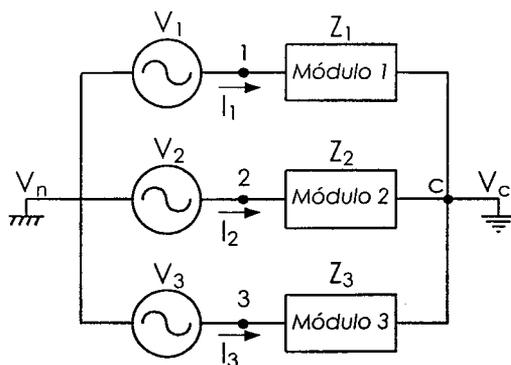


Fig. 2.3 - Modelo da entrada da unidade retificadora.

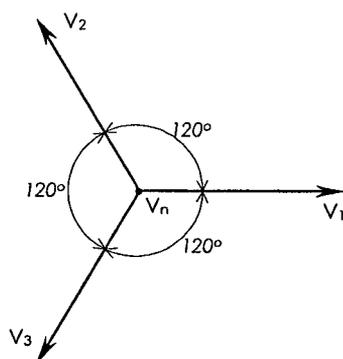


Fig. 2.4 - Diagrama fasorial das tensões de fase de entrada.

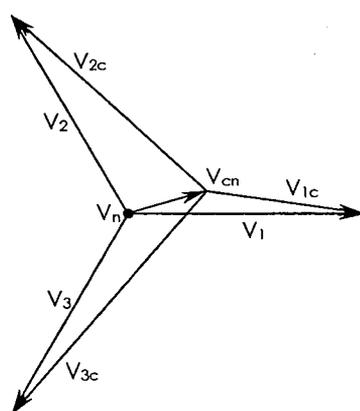


Fig. 2.5 - Diagrama fasorial do sistema em estrela, a três fios desequilibrado.

Tem-se que se existe o desequilíbrio entre as impedâncias de entrada do sistema e não há a conexão com o neutro da rede, aparece no ponto comum "c" uma diferença de potencial

em relação ao neutro, esta diferença é usualmente chamada de tensão de deslocamento do neutro (V_{cn}). A Fig. 2.5 mostra o diagrama fasorial das tensões entre os terminais e o ponto comum, das tensões de fase de entrada e da tensão de deslocamento do neutro em um sistema trifásico desequilibrado.

Para obter-se a equação que permite calcular a tensão de deslocamento do neutro, segue-se o equacionamento a seguir.

$$I_1 + I_2 + I_3 = 0 \quad [2.1]$$

$$I_1 = \frac{V_{1c}}{Z_1} ; I_2 = \frac{V_{2c}}{Z_2} ; I_3 = \frac{V_{3c}}{Z_3} \quad [2.2]$$

$$V_{1c} = V_{1n} + V_{nc} ; V_{2c} = V_{2n} + V_{nc} ; V_{3c} = V_{3n} + V_{nc} \quad [2.3]$$

$$Y_1 = \frac{1}{Z_1} ; Y_2 = \frac{1}{Z_2} ; Y_3 = \frac{1}{Z_3} \quad [2.4]$$

Substituindo-se as três últimas equações na primeira, chega-se a expressão da tensão de deslocamento de neutro:

$$V_{cn} = \frac{V_1 \cdot Y_1 + V_2 \cdot Y_2 + V_3 \cdot Y_3}{Y_1 + Y_2 + Y_3} \quad [2.5]$$

Analisando-se esta equação e o diagrama fasorial apresentado na Fig. 2.5, chega-se a conclusão que o desequilíbrio entre as fases do sistema pode gerar tensões, entre os terminais de entrada e o ponto comum, maiores ou menores que as tensões de fase de entrada.

Pela análise matemática chegam-se a alguns valores limites, apresentados na tabela a seguir:

<i>Grandeza</i>	<i>Valor máximo de pico</i>
Tensão de deslocamento do neutro (V_{cn})	$V_{in-p} [V]$
Tensão entre um terminal de entrada e o ponto comum (V_{1c} , V_{2c} e V_{3c})	$\sqrt{3} \cdot V_{in-p} [V]$
Diferença de fase entre a tensão entre um terminal de entrada (V_{1c} , V_{2c} e V_{3c}) e a tensão de fase de entrada correspondente (V_1 , V_2 e V_3)	$30 [^\circ]$

Observando-se a tabela, verifica-se que pode-se obter uma tensão entre terminal de entrada e ponto comum de até raiz de três vezes maior que a tensão esperada e geralmente utilizada para projeto.

Em um sistema com tensão eficaz de fase de 220V, por exemplo, tem-se uma tensão de pico (V_{in-p}) de aproximadamente 310V. Havendo neste sistema um desequilíbrio acentuado, pode-se então chegar a tensões de pico na entrada da ponte retificadora de até aproximadamente 540V, o que pode em diversos casos ultrapassar a tensão de operação segura dos semicondutores envolvidos. Se não ocorrer a danificação dos diodos da ponte retificadora de entrada, tem-se no próximo estágio um conversor elevador, onde a tensão mínima de saída é a tensão de entrada, ou seja, se houver um projeto para tensão de saída de 400V, pode-se ter tensões muito maiores, levando a possíveis ultrapassagens dos valores seguros para operação dos componentes utilizados.

Ainda, analisando-se a equação 2.5 e a tabela anterior, verifica-se que podem ocorrer diferenças de fase entre as tensões de fase de entrada e as tensões entre terminais e ponto comum de até 30° . Este fato faz com que haja também diferença entre as fases das tensões de entrada e as correntes de entrada já que estas estão em fase com as tensões entre terminais e ponto comum. Com isto perde-se a condição de fator de potência praticamente unitário, pois mesmo com baixa taxa de distorção harmônica, as correntes de entrada estão defasadas das tensões de entrada, caracterizando um fator de deslocamento não unitário.

A Fig. 2.6 apresenta tensões de fase de entrada (V_1 , V_2 e V_3) e tensões entre terminais e ponto comum (V_{c1} , V_{c2} e V_{c3}) em um sistema trifásico desbalanceado. A Fig. 2.7 mostra a tensão de deslocamento do neutro deste sistema.

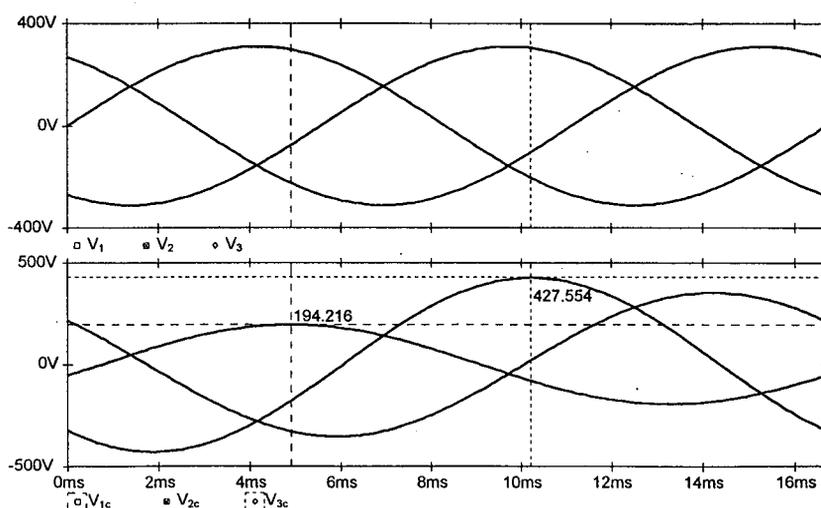


Fig. 2.6 - Tensões em um sistema desequilibrado.

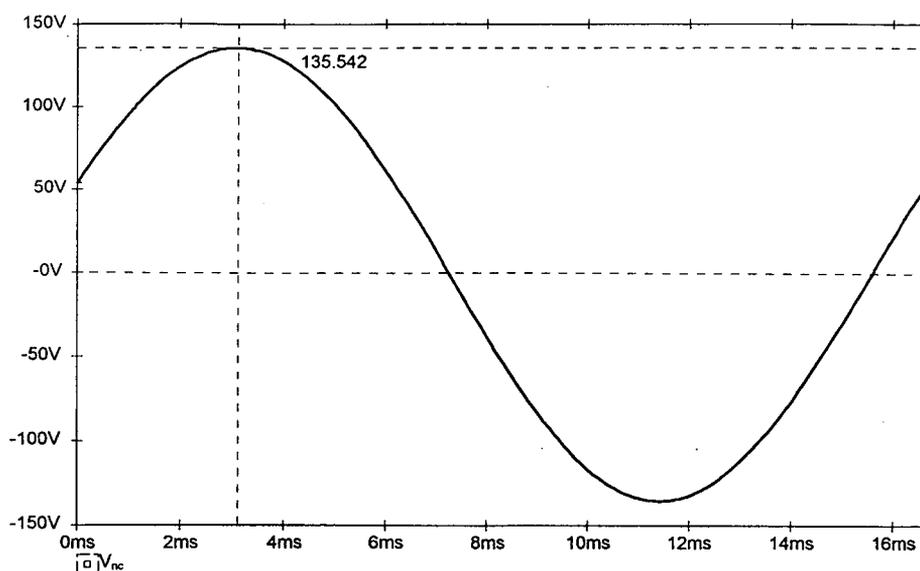


Fig. 2.7 - Tensão de deslocamento do neutro em um sistema desequilibrado.

Após esta análise tem-se a dimensão da importância do controle do fluxo de potência em cada uma das fases da unidade.

Se a potência fornecida à carga for exatamente igual em cada uma das fases, tem-se o neutro artificial (ponto comum “c”) no potencial nulo em relação ao neutro da rede de alimentação.

Portanto a dificuldade, em um sistema como este, encontra-se em manter a potência processada em cada fase o mais próximo da igualdade possível. Nas soluções anteriormente apresentadas na literatura [1], o sistema para o controle da potência processada em cada fase era complexo e necessitava de estudos profundos para sua perfeita compreensão e aplicação.

Neste trabalho apresenta-se uma maneira simples para o controle do fluxo de potência em cada fase.

2.4 TÉCNICA DE CONTROLE EMPREGADA

O sistema de controle a ser empregado baseia-se no estudo sobre paralelismo de fontes chaveadas realizado em [7]. Para obter-se potências fornecidas iguais em cada fase basta que as correntes de saída de cada um dos estágios CC-CC sejam iguais, o que leva a condição de que a característica de saída dos conversores CC-CC seja de fonte de corrente com tensão

controlada. Sabe-se que esta característica pode ser obtida com a utilização do controle no modo corrente.

2.4.1 CONTROLE NO MODO CORRENTE

Os conversores CC-CC possuem geralmente seu controle baseado na monitoração da tensão de saída, havendo apenas a limitação da corrente de saída máxima. O emprego de conversores, com controle deste tipo, com saídas em paralelo pode levar facilmente a distribuições não igualitárias de corrente, desde que seja observada qualquer variação de parâmetros dos conversores, uma vez que o conversor que possuir tensão levemente superior a dos demais tende a fornecer toda a corrente solicitada pela carga e somente quando a limitação de corrente atuar ou a tensão abaixar é que outro conversor iniciará a fornecer corrente à carga.

Para que isto seja evitado propôs-se o controle no modo corrente de conversores estáticos. Com o emprego desta técnica de controle cria-se a característica de saída de fonte de corrente com tensão controlada, ou seja, a corrente de saída é imposta e esta imposição regula a tensão de saída.

Este método de controle consiste no encadeamento das malhas de corrente e de tensão, sendo que a malha de corrente é a mais rápida; e a malha de tensão, mais lenta, tem a função de gerar a referência de corrente. Na Fig. 2.8 mostra-se o diagrama de blocos de um conversor CC-CC controlado no modo corrente.

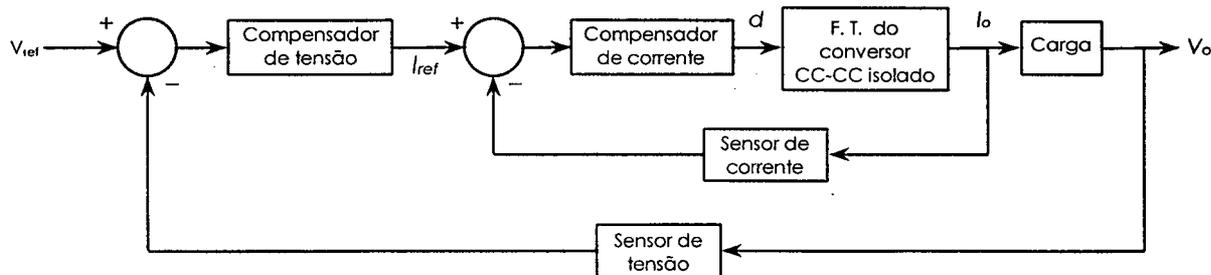


Fig. 2.8 - Conversor controlado no modo corrente.

Para garantir que a corrente de saída seja a mesma em cada conversor utiliza-se somente uma malha de tensão, que é responsável pela geração da referência de corrente, referência esta que é a mesma para todos os conversores. Este fato faz com que cada

conversor forneça um valor de corrente praticamente igual e, por consequência, um conversor nunca assuma toda a corrente de carga.

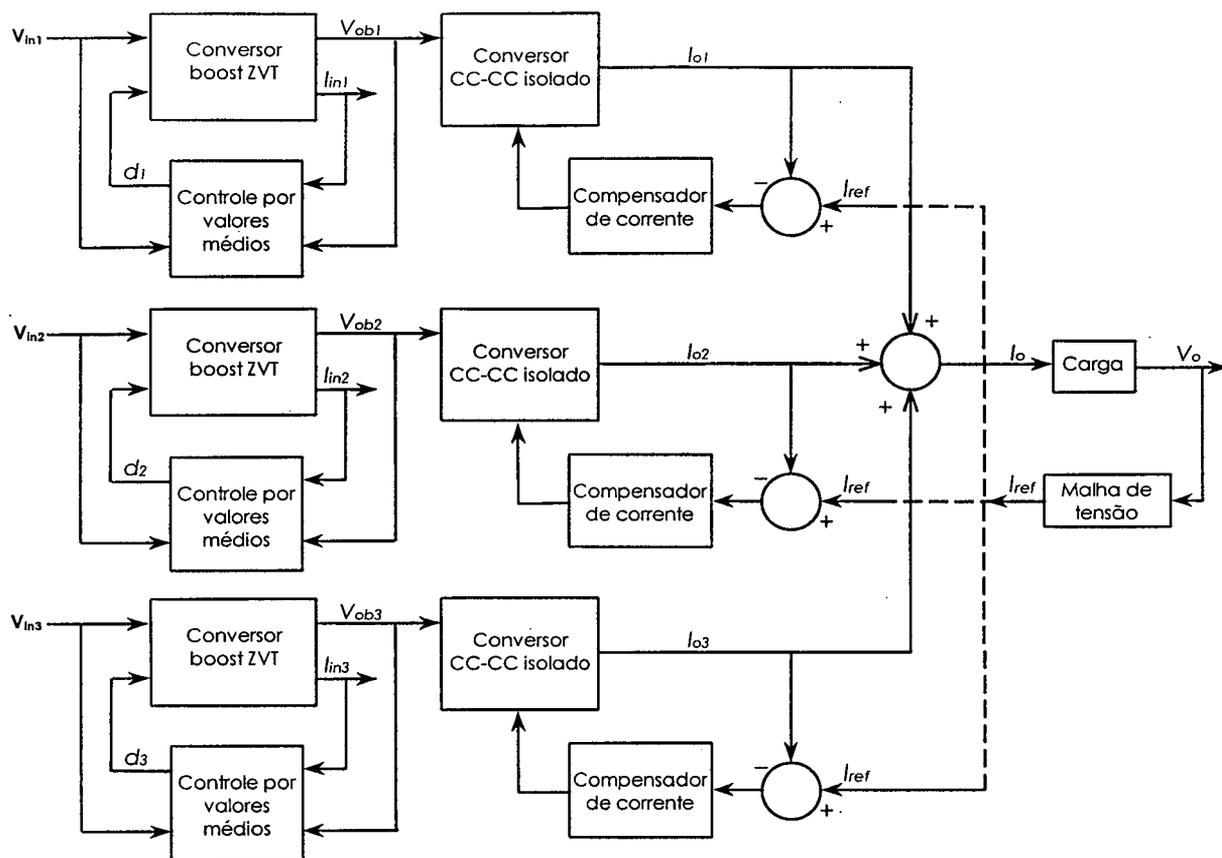


Fig. 2.9 - Diagrama de blocos da unidade retificadora proposta.

Na Fig. 2.9 apresenta-se o diagrama de blocos da unidade retificadora proposta com a aplicação do controle no modo corrente aos conversores dos estágios de regulação.

2.4.2 ANÁLISE DAS CORRENTES DE ENTRADA DO RETIFICADOR PROPOSTO

Aqui apresenta-se uma análise das correntes de entrada geradas pelo circuito proposto, levando-se em consideração as diferenças nas tensões de saída dos conversores utilizados para correção do fator de potência.

Para simplificação da análise são adotadas as seguintes considerações:

1. As tensões de entrada são equilibradas, defasadas entre si de 120° elétricos e senoidais;

2. Os estágios de correção do fator de potência (*boost PFP*) geram correntes de entrada também senoidais.

Nesta análise será considerada a Fig. 2.10.

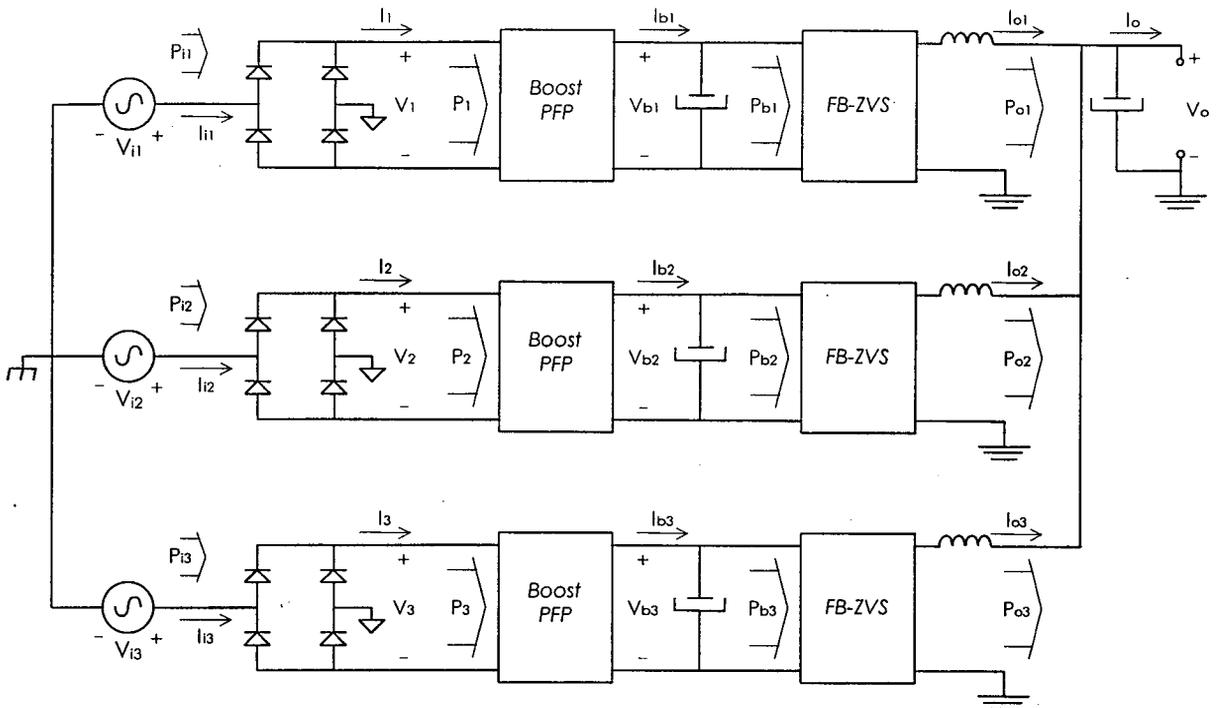


Fig. 2.10 – Diagrama simplificado para análise do fluxo de potência.

As tensões de entrada são dadas pela equação:

$$v_{ij}(t) = V_p \cdot \text{sen}(\omega \cdot t + \phi_j) \quad [2.6]$$

Onde “j” é o número da fase; $j = 1, 2, 3$

E ϕ_j é o ângulo de defasagem de cada uma das tensões de entrada:

$$\begin{aligned} \phi_1 &= 0^\circ \\ \phi_2 &= -120^\circ \\ \phi_3 &= +120^\circ \end{aligned} \quad [2.7]$$

Sabe-se que através do controle no modo corrente aplicado aos conversores CC-CC isolados (FB-ZVS) obtém-se correntes de saída praticamente iguais em cada uma das fases. Tem-se também que as tensões de saída são iguais pela configuração do circuito. Então, desconsiderando as pequenas e desprezíveis variações das correntes de saída, tem-se:

$$v_{o1}(t) = v_{o2}(t) = v_{o3}(t) = V_o \quad [2.8]$$

$$e, i_{o1}(t) = i_{o2}(t) = i_{o3}(t) = \frac{I_o}{3} \quad [2.9]$$

Tem-se portanto que as potências de saída de cada fase são iguais:

$$P_{o1} = P_{o2} = P_{o3} = \frac{P_o}{3} \quad [2.10]$$

Desconsiderando as diferenças nas perdas dos conversores CC-CC isolados tem-se as potências fornecidas pelos conversores elevadores também iguais:

$$P_{b1} = P_{b2} = P_{b3} = \frac{P_o}{3} + P_{\text{perdas}_{\text{CC-CC}}} \quad [2.11]$$

Sabe-se que as tensões instantâneas e até mesmo as tensões médias de saída dos conversores elevadores são diferentes, já que o controle aplicado a estes conversores é lento, principalmente quanto à tensão de saída para que as correntes de entrada sejam de alta qualidade. Tem-se portanto:

$$v_{b1}(t) \neq v_{b2}(t) \neq v_{b3}(t) \quad [2.12]$$

Mas, mesmo com estas diferenças sabe-se que as potências de entrada destes conversores devem ser iguais a menos das diferenças provenientes de perdas nos elementos dos conversores, uma vez que deve haver a conservação de potência. Considerando que as perdas são aproximadamente iguais, uma vez que o circuito é construído para que isto ocorra, tem-se:

$$P_1 = P_2 = P_3 = \frac{P_o}{3} + P_{\text{perdas}_{\text{CC-CC}}} + P_{\text{perdas}_{\text{Boost}}} = \frac{P_i}{3} = \frac{P_o}{3 \cdot \eta} \quad [2.13]$$

E as potências de entrada são dadas por:

$$P_{i1} = P_{i2} = P_{i3} = \frac{P_i}{3} \quad [2.14]$$

A equação que fornece a potência de entrada em cada uma das fases é:

$$P_j = \frac{1}{T} \cdot \int_0^T i_j(t) \cdot v_j(t) dt \quad [2.15]$$

Sabe-se que:

$$v_j(t) = |v_{ij}(t)| \text{ e } i_j(t) = |i_{ij}(t)| \quad [2.16]$$

Pelas propriedades das operações módulo e integral chega-se a equação:

$$P_{ij} = \frac{1}{T} \cdot \int_0^T i_{ij}(t) \cdot v_{ij}(t) dt \quad [2.17]$$

Pela consideração de número (2), tem-se que as correntes de entrada podem ser dadas pela equação:

$$i_{ij}(t) = I_{pj} \cdot \text{sen}(\omega \cdot t + \phi_{ij}) \quad [2.18]$$

Onde I_{pj} é o valor de pico da corrente em cada uma das fases e ϕ_{ij} o ângulo de defasagem destas correntes.

Substituindo-se 2.13 e 2.1 em 2.12 chega-se a:

$$P_{ij} = \frac{1}{T} \cdot \int_0^T I_{pj} \cdot V_p \cdot \text{sen}(\omega \cdot t + \phi_{ij}) \cdot \text{sen}(\omega \cdot t + \phi_j) dt \quad [2.19]$$

Levando a:

$$P_{ij} = I_{pj} \cdot V_p \cdot \cos(\phi_{ij} - \phi_j) \quad [2.20]$$

Chega-se a conclusão que se $\phi_{ij} = \phi_j$, então recorrendo-se a equação 2.8 tem-se:

$$I_{p1} = I_{p2} = I_{p3} = I_p \quad [2.21]$$

Este resultado leva, portanto, a correntes de entrada senoidais de mesma amplitude e defasadas entre si dos mesmos ângulos correspondentes às tensões de fase de entrada. Este é o efeito esperado quando obtém-se correção do fator de potência através dos conversores elevadores e fornecimento igualitário de potência pelo conversores CC-CC isolados de saída.

2.5 SIMULAÇÃO DA UNIDADE RETIFICADORA PROPOSTA

Para verificação das técnicas propostas para implementação deste retificador, optou-se por simulá-lo por computador. Nesta seção apresenta-se os diagramas de bloco utilizados na simulação, assim como os principais resultados obtidos nesta.

Esta simulação foi realizada no programa VISSIM. Neste programa utilizam-se os modelos matemáticos, sob a forma de funções de transferência dos conversores envolvidos, bem como dos componentes das malhas de controle. Os modelos aqui apresentados, são retirados de [7].

A unidade é formada por módulos monofásicos com saídas conectadas em paralelo. Cada módulo consiste de um retificador em ponte completa a diodos, seguido de um conversor elevador (*boost*), com controle por valores médios, em cascata com um conversor em ponte completa com comutação suave e modulação PWM (FB-ZVS-PS), com controle no modo corrente.

O controle aqui empregado consiste da implementação de uma única malha de tensão responsável pela geração da referência de corrente para cada um dos conversores CC-CC. Desta maneira tem-se teoricamente uma divisão igualitária das correntes fornecidas por conversor, levando a uma divisão correta da potência absorvida em cada uma das fases do retificador. O principal objetivo da simulação é a análise do controle empregado.

Especificações da unidade retificadora simulada:

- ⇒ Tensões de entrada: $220V_{ef}$; 60Hz.
- ⇒ Tensões de saída do estágio pré-regulador: $400V_{dc}$.
- ⇒ Tensão de saída: $60V_{dc}$.
- ⇒ Corrente de saída: $75A_{dc}$.
- ⇒ Correntes de entrada senoidais.

Símbolos utilizados:

V_{i1} ; V_{i2} ; V_{i3} : tensões de entrada.

R_{b1} ; R_{b2} ; R_{b3} : resistências de carga dos conversores *boost*.

V_{b1} ; V_{b2} ; V_{b3} : tensões de saída dos conversores *boost*.

I_{in1} ; I_{in2} ; I_{in3} : correntes de entrada.

R_o : resistência de carga.

I_{o1} ; I_{o2} ; I_{o3} : correntes de saída dos conversores CC-CC.

I_o : corrente de saída.

V_o : tensão de saída.

I_{ref} : referência de corrente.

D' : razão cíclica complementar.

L_o : indutâncias de saída.

L_{in} : indutâncias de entrada.

C_o : capacitâncias de saída.

R_{se} : resistência série equivalente dos capacitores de saídas.

2.5.1 DIAGRAMA COMPLETO

Na Fig. 2.11 apresenta-se o diagrama de blocos da unidade retificadora proposta com a aplicação do controle no modo corrente empregado aos estágios de regulação da tensão de saída (conversores CC-CC).

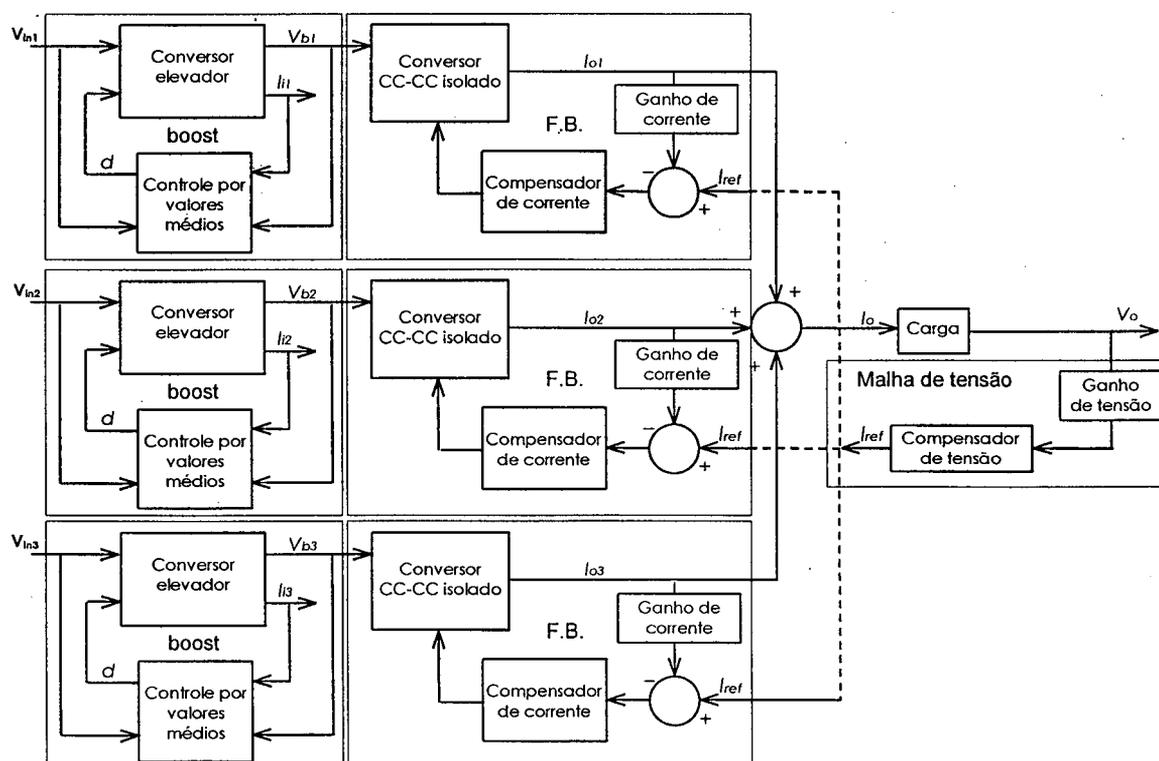


Fig. 2.11 – Diagrama de blocos da unidade retificadora proposta.

Mostra-se a seguir o diagrama implementado na simulação (Fig. 2.12). Neste diagrama estão contidos os modelos dos conversores para cada uma das fases através dos blocos *boost* e *F.B.*

As tensões de fase de entrada são tensões senoidais defasadas em 120° com valor eficaz de 220V. Estas tensões alimentam, através de uma retificação realizada com um bloco que realiza a operação módulo, os conversores *boost*, que geram as tensões de entrada para os conversores FB e produzem correntes de entrada de alta qualidade. Na saída dos blocos *F.B.* têm-se as correntes de saída de cada uma das fases que são somadas, resultando na corrente de saída do retificador. Esta corrente é multiplicada pela resistência de carga resultando na tensão de saída, que é tomada pela malha de tensão que gera a corrente de referência para os conversores FB. Há ainda a realimentação das resistências de carga dos conversores *boost*, que são produzidas de acordo com a potência retirada destes. O valor destas resistências são obtidas nos blocos chamados “Rb”.

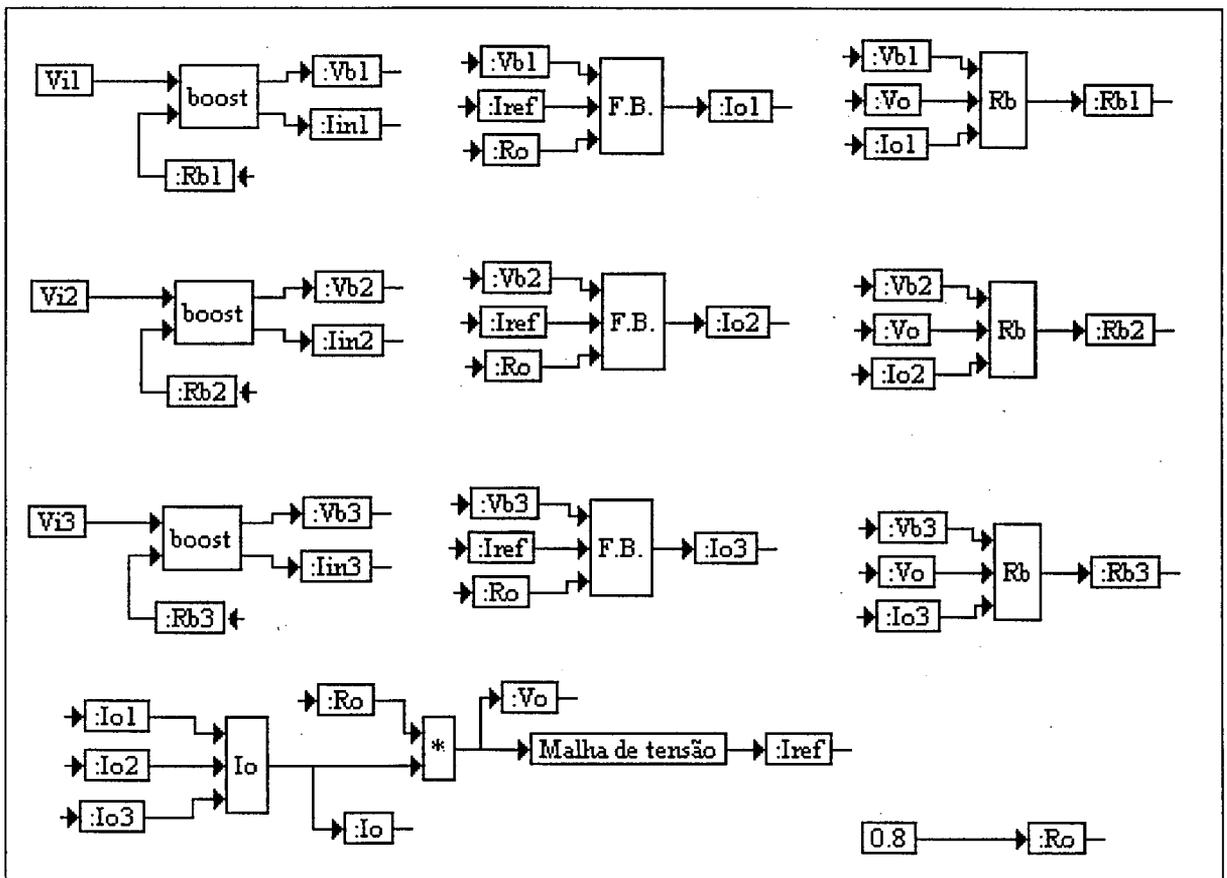


Fig. 2.12 - Diagrama completo implementado para a simulação

BLOCOS:

Vi1, Vi2, Vi3 – Tensões de fase de entrada.

boost – modelo do conversor *boost* para correção de fator de potência com controle por valores médios.

Entradas: tensão de entrada (rede de alimentação); resistência de carga vista pelo conversor.

Saídas: tensão de saída; corrente de entrada.

F.B. – modelo do conversor CC-CC FB-ZVS-PWM com controle no modo corrente.

Entradas: tensão de entrada (saída do conversor *boost*); corrente de referência; resistência de carga.

Saídas: corrente de saída.

Rb – bloco que determina o valor para a resistência de carga vista pelo conversor *boost*.

Entradas: tensão de saída do conversor *boost*; tensão de saída; corrente de saída do conversor FB.

Saídas: resistência de carga vista pelo conversor *boost*.

Malha de tensão – bloco que determina o valor para a referência de corrente dos conversores CC-CC a partir da tensão de saída.

Entradas: tensão de saída.

Saídas: corrente de referência.

2.5.2 BLOCO DO CONVERSOR *BOOST*

Este bloco contém as funções de transferência do conversor *boost* e das malhas de corrente e tensão, utilizadas no controle por valores médios de corrente.

A Fig. 2.13 apresenta o diagrama de blocos do conversor *boost* com as realimentações inerentes ao controle por valores médios de corrente.

No diagrama apresentado na Fig. 2.13 pode-se verificar a presença de duas malhas de controle, uma de tensão e outra de corrente e também a presença de um multiplicador/divisor.

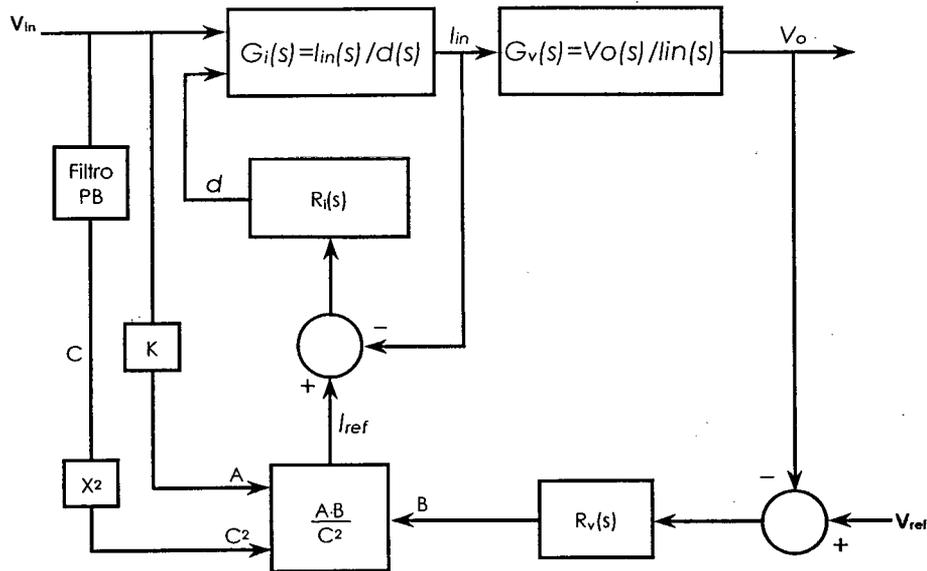


Fig. 2.13 - Diagrama de blocos do conversor boost com controle por valores médios

A malha de tensão é responsável pela regulação da tensão de saída; nela há a monitoração da tensão de saída, a comparação desta com uma referência gerando um sinal de erro que passa por um compensador. O sinal de saída deste compensador entra no multiplicador (entrada B) e é responsável pela regulação da tensão de saída no que diz respeito às variações de carga.

As outras duas entradas do multiplicador têm as seguintes funções: (A) fornecer à malha de corrente informação referente ao formato e à frequência da tensão de entrada; (C) controle *feedforward* - a tensão de entrada passa por um filtro passa-baixas que gera um sinal proporcional ao valor eficaz da tensão de entrada, este sinal é responsável pela regulação da tensão de saída quanto às variações da tensão de entrada, mantendo a malha de tensão livre da responsabilidade de atuar quando houverem variações na entrada. A elevação deste sinal ao quadrado faz com que o ganho da malha de tensão permaneça praticamente constante.

Na saída do multiplicador tem-se a referência de corrente para comparação com a corrente monitorada no indutor (esta monitoração se dá através de um resistor *shunt* de baixo valor em série com o indutor). Esta comparação gera o sinal de erro que é aplicado ao compensador de corrente, o qual gera um sinal de tensão proporcional à razão cíclica desejada. Esta razão cíclica é obtida no bloco PWM, onde o sinal de saída do compensador de

corrente é comparado com um sinal do tipo “dente de serra” gerando os pulsos de comando para o interruptor.

O diagrama implementado é apresentado na Fig. 2.14.

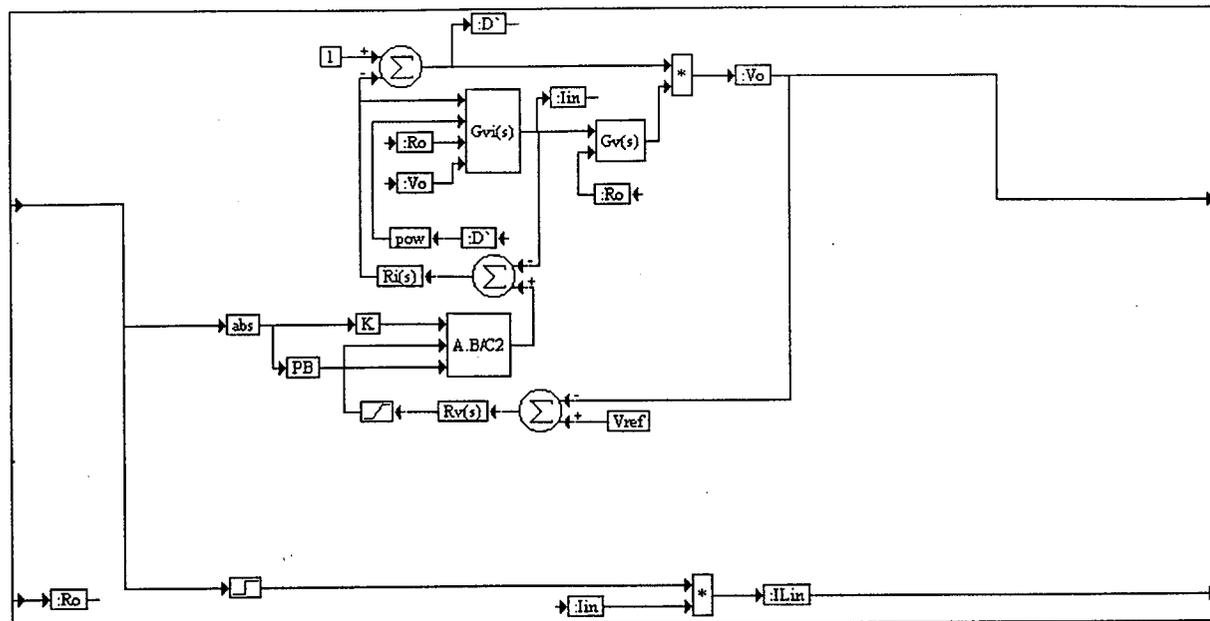


Fig. 2.14 - Diagrama de blocos implementado no VISSIM.

BLOCOS:

$Gvi(s)$ – função de transferência corrente de entrada / razão cíclica.

Entradas: sinal do regulador de corrente (razão cíclica); quadrado da razão cíclica complementar; resistência de carga; tensão de saída.

Saídas: corrente de entrada.

$Gv(s)$ – função de transferência tensão de saída / corrente de entrada.

Entradas: corrente de entrada; resistência de carga.

Saídas: tensão de saída dividida pela razão cíclica complementar.

$Ri(s)$ – regulador de corrente.

Entradas: erro de corrente.

Saídas: razão cíclica.

O regulador de corrente possui uma função de transferência do tipo:

$$R_i(s) = \frac{K_i}{s} \cdot \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_p}} \quad [2.22]$$

Este é um compensador de avanço-atraso de fase, que deve ser utilizado pois além de garantir uma margem de fase considerável (estabilidade), garantir um ganho estático elevado (erro pequeno) e aumentar a banda passante (boa resposta dinâmica), ainda realiza a filtragem da ondulação de corrente de alta frequência do indutor de entrada na saída do compensador, o que evita oscilações na corrente do indutor.

Rv(s) – regulador de tensão

Entradas: erro de tensão

Saídas: corrente de referência

Este compensador precisa ter uma resposta lenta a variações para que não haja distorção na corrente de entrada, pois uma ação de controle muito rápida causaria uma variação também rápida na referência de corrente, levando esta a não mais ser uma senóide. Chega-se então à conclusão que um bom compensador seria um filtro passa-baixas.

A função de transferência deste compensador é apresentada abaixo:

$$R_v(s) = K_v \cdot \frac{1}{s + \omega_{pv}} \quad [2.23]$$

A.B/C2 – multiplicador para realização do controle por valores médios

Entradas: valor eficaz da tensão de entrada; formato da tensão de entrada; sinal do regulador de tensão

Saídas: referência de corrente

PB – filtro passa-baixas com o objetivo de obter o valor eficaz da tensão de entrada

Utiliza-se normalmente um filtro de dois pólos, pois apresenta uma resposta mais rápida a transitórios, apresentando excelente atenuação de harmônicas sem introdução de atrasos na saída, quando comparado ao de um pólo.

2.5.3 BLOCO DA FUNÇÃO DE TRANSFERÊNCIA CORRENTE DE ENTRADA/RAZÃO CÍCLICA - $GVI(S)$

Este bloco contém a função de transferência da corrente de entrada em relação à variação de razão cíclica do conversor *boost*. É implementado da forma mostrada na Fig. 2.15.

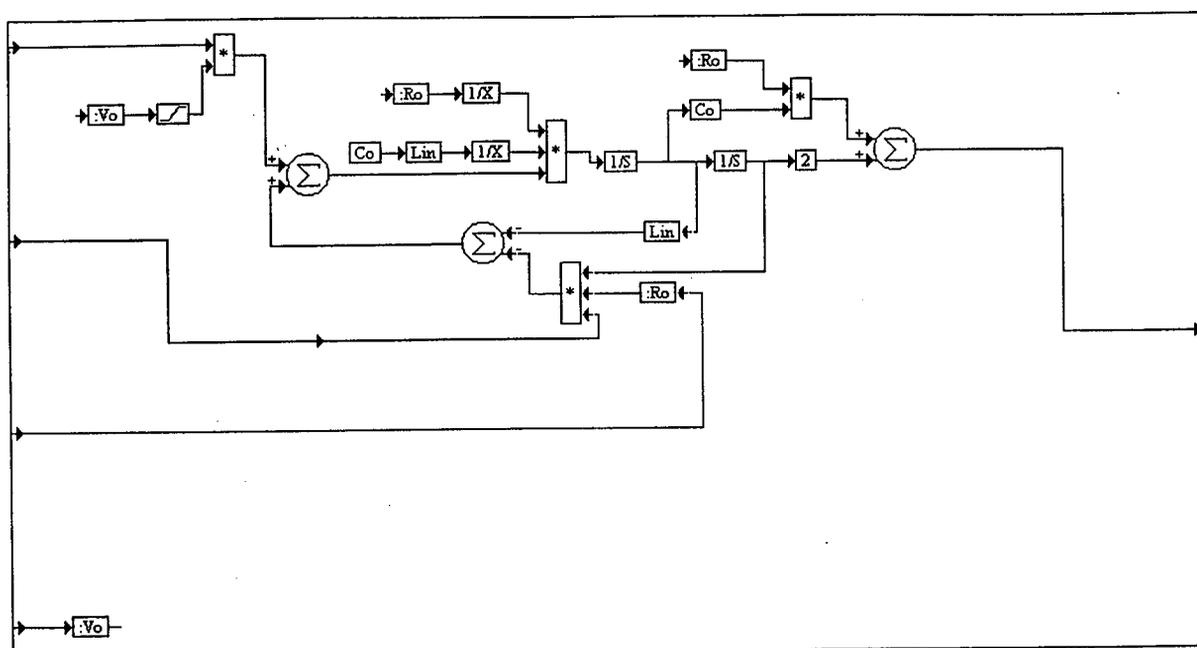


Fig. 2.15 - Diagrama da função de transferência da corrente de entrada / razão cíclica.

Este bloco foi implementado sob esta forma para que haja a possibilidade de realizar facilmente a variação dos parâmetros envolvidos. Esta forma permite ainda a realimentação do valor de resistência “vista” pelo conversor.

Esta função de transferência é dada pela expressão:

$$G(s) = \frac{I_{Lin}(s)}{D(s)} = \frac{V_o \cdot (2 + s \cdot R_o \cdot C_o)}{s^2 \cdot L_{in} \cdot R_o \cdot C_o + s \cdot L_{in} + R_o \cdot (1 - D)^2} \quad [2.24]$$

Nesta função de transferência nota-se a dependência com o ponto de operação do conversor (V_o e D), além dos parâmetros do circuito.

2.5.4 BLOCO DA FUNÇÃO DE TRANSFERÊNCIA TENSÃO DE SAÍDA / CORRENTE DE ENTRADA DE ENTRADA $G_V(S)$

Este bloco contém a função de transferência da tensão de saída em relação a corrente de entrada do conversor *boost*. É implementado da forma mostrada na Fig. 2.16.

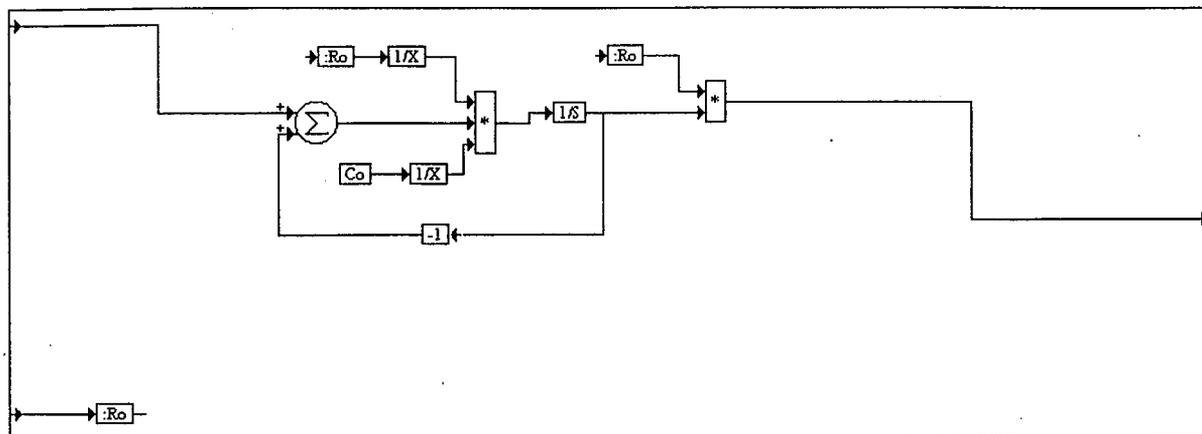


Fig. 2.16 - Diagrama da função de transferência da tensão de saída / corrente de entrada.

Da mesma maneira que o diagrama anterior, este bloco foi implementado de modo a permitir a variação dos parâmetros do conversor. A função de transferência implementada é a seguinte:

$$G(s) = \frac{V_o(s)}{I_{Lin}(s)} = (1-D) \cdot \frac{R_o}{1 + s \cdot R_o \cdot C_o} \quad [2.25]$$

Esta função de transferência não leva em conta a resistência série do capacitor, mas isto não acarreta grandes imprecisões, uma vez que a frequência do zero inserido por este parâmetro seria muito superior a do pólo $R_o C_o$, que é dominante.

2.5.5 BLOCO DO CONVERSOR FB-ZVS-PWM - F.B.

Na Fig. 2.17 mostra-se o diagrama de blocos de um conversor CC-CC controlado no modo corrente. Verifica-se a existência de dois laços de controle, um externo, responsável

pela geração da referência de corrente e um interno, mais rápido e com o objetivo de controlar a razão cíclica aplicada ao conversor.

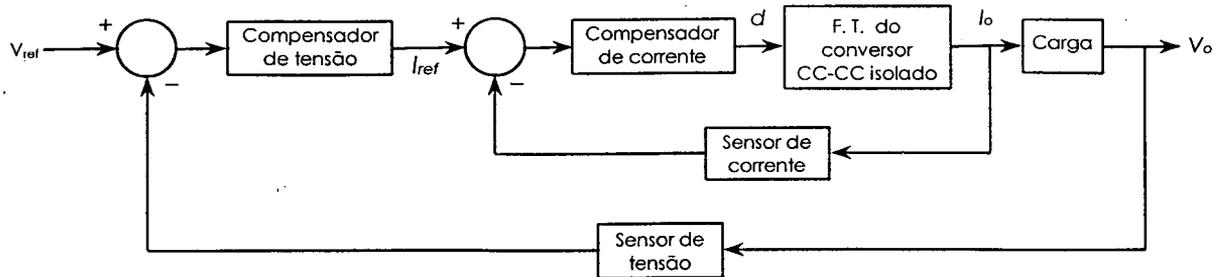


Fig. 2.17 - Conversor controlado no modo corrente.

O diagrama de blocos implementado no VISSIM é apresentado na Fig. 2.18. Nela mostra-se a função de transferência do conversor em ponte completa, com comutação sob tensão nula, com modulação por largura de pulso, e a malha de corrente composta pelo compensador e sensor de corrente.

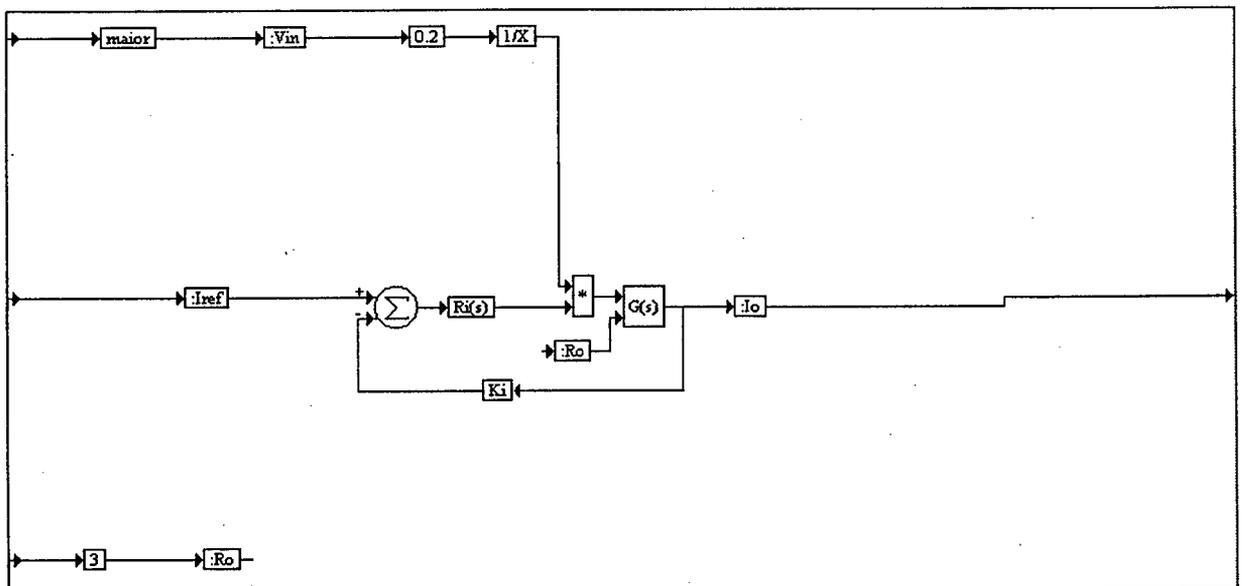


Fig. 2.18 - Diagrama do conversor CC-CC com a malha de corrente.

BLOCOS:

$G(s)$ – função de transferência corrente de saída / tensão de controle.

Entradas: tensão de entrada; tensão de controle; resistência de carga.

Saídas: corrente de saída.

Ri(s) – regulador de corrente.

Entradas: erro de corrente.

Saídas: tensão de controle.

Este é um compensador do tipo proporcional-integral-derivativo (PID), que deve ser utilizado para garantir um ponto de operação preciso, insensível às variações dos parâmetros do circuito. Este compensador torna o sistema formado por malha de corrente e conversor em um sistema de primeira ordem.

O compensador PID é da forma:

$$R_i(s) = K_i \cdot \frac{(s + \omega_{z1}) \cdot (s + \omega_{z2})}{s \cdot (s + \omega_p)} \quad [2.26]$$

Ki – ganho da realimentação de corrente (resistor *shunt* ou outro sensor).

Entradas: corrente de saída.

Saídas: sinal de comparação de corrente.

maior – bloco que auxilia o transitório inicial da simulação. Faz-se neste bloco uma comparação da tensão de entrada com um certo valor e tem-se somente a tensão de entrada quando esta ultrapassar este valor, caso contrário fixa-se a tensão a um valor mínimo necessário para a partida da simulação (380V).

2.5.6 BLOCO DA FUNÇÃO DE TRANSFERÊNCIA DO CONVERSOR G(S)

Para obtenção da função de transferência do conversor FB tomou-se os valores de resistência de saída, capacitância de saída e sua resistência série equivalente e realizou-se os cálculos necessários para que se pudesse utilizar um valor equivalente para cada um dos conversores CC-CC. O diagrama implementado é mostrado na Fig. 2.19.

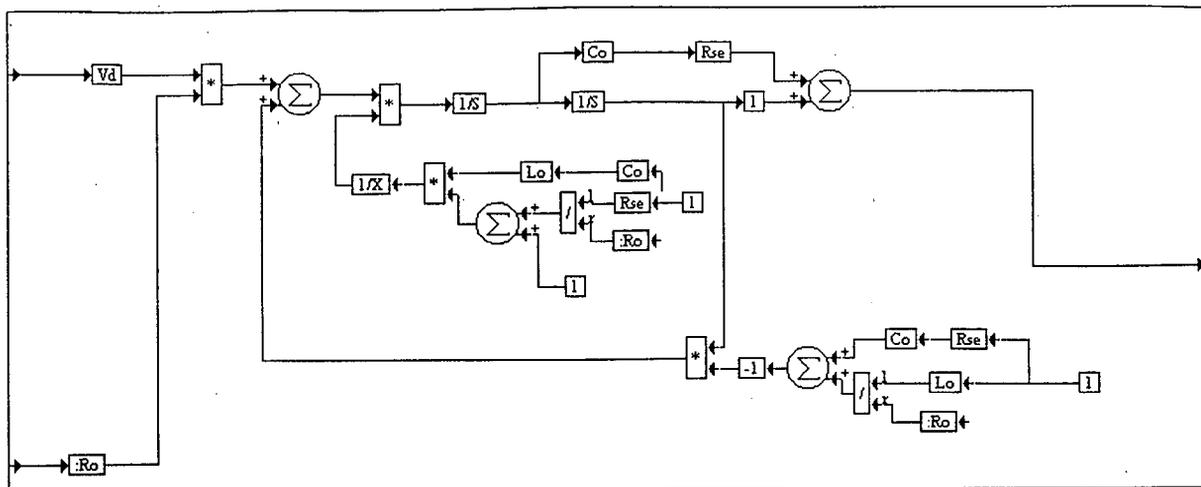


Fig. 2.19 - Diagrama implementado da função de transferência do conversor
FB-ZVS-PWM.

Mais uma vez tem-se a função de transferência implementada sob a forma de diagrama de blocos para que haja a possibilidade de variação dos parâmetros envolvidos.

A função de transferência da corrente de saída do conversor em relação a tensão de controle, implementada da forma acima apresentada, é dada pela expressão:

$$G(s) = \frac{I_o(s)}{V_c(s)} = \frac{\frac{n \cdot V_i}{V_d \cdot R_o}}{1 + \frac{4 \cdot n^2 \cdot L_r \cdot f_s}{R_o}} \cdot \frac{C_o \cdot R_{se} \cdot s + 1}{C_o \cdot L_o \cdot \left(1 + \frac{R_{se}}{R_o}\right) \cdot s^2 + \left(C_o \cdot R_{se} + \frac{L_o}{R_o}\right) \cdot s + 1} \quad [2.27]$$

Toma-se neste caso uma indutância ressonante (L_r) de valor nulo e por este motivo o termo no qual seu valor está contido não aparece no diagrama de blocos implementado.

2.5.7 BLOCO DA MALHA DE TENSÃO

Neste bloco (Fig. 2.20) amostra-se a tensão de saída, gera-se o erro de tensão e através de um regulador cria-se a referência de corrente para cada um dos conversores CC-CC.

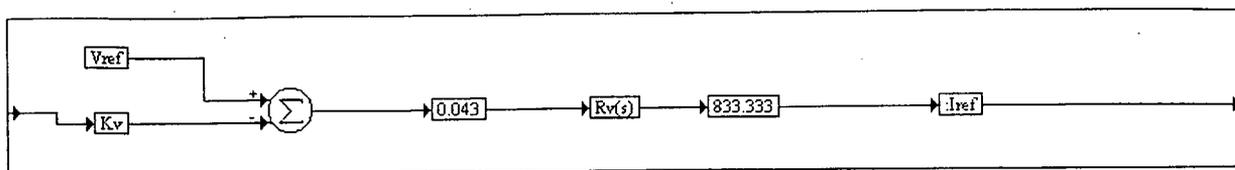


Fig. 2.20 - Diagrama de blocos da malha de tensão de saída.

$R_v(s)$ – regulador de tensão.

Entradas: erro de tensão.

Saídas: corrente de referência.

Este é um compensador do tipo proporcional-integral (PI), que garante erro nulo ao degrau de referência de tensão. Este compensador deve possuir frequência de corte muito menor que a da malha de corrente, a fim de garantir o desacoplamento entre as malhas para que não haja variação da referência de corrente enquanto ocorre a regulação de corrente.

O compensador PI é da forma:

$$R_v(s) = K_v \cdot \frac{s + \omega_z}{s} \quad [2.28]$$

K_v – ganho da realimentação de tensão (divisor resistivo).

Entradas: tensão de saída.

Saídas: sinal de comparação de tensão.

Os outros blocos são apenas ganhos para ajuste com a referência.

2.5.8 BLOCO DA RESISTÊNCIA DE CARGA DOS CONVERSORES BOOST (RB)

Neste bloco (Fig. 2.21) realiza-se a estimação do valor da resistência de carga vista pelos conversores *boost*. Calcula-se a potência fornecida por fase através da multiplicação de tensão e corrente de saída. Monitora-se a tensão de saída do conversor e toma-se seu valor através da utilização de um filtro passa-baixas. Divide-se o valor elevado ao quadrado da tensão de saída do *boost* pelo valor de potência obtendo-se o valor de resistência de carga equivalente para o conversor.

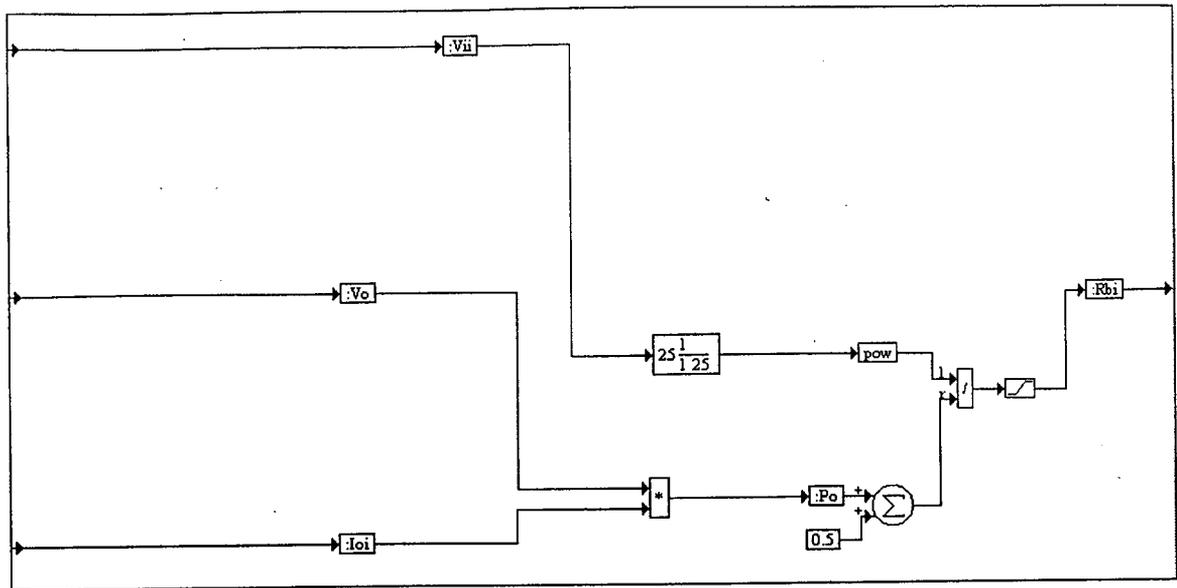


Fig. 2.21 - Diagrama de blocos para obtenção da resistência de carga dos conversores boost.

O valor de potência de saída é somado com 0,5 apenas para a partida da simulação, evitando a divisão por zero que leva a indeterminação numérica.

Tem-se:

$$R_b = \frac{V_b^2}{P_o} \quad [2.29]$$

2.6 RESULTADOS OBTIDOS NA SIMULAÇÃO

TENSÃO E CORRENTE DE SAÍDA

A Fig. 2.22 mostra a tensão e a corrente de saída do retificador. Verifica-se que os valores nominais são obtidos com variação imperceptível ($\ll 1\text{mV}$).

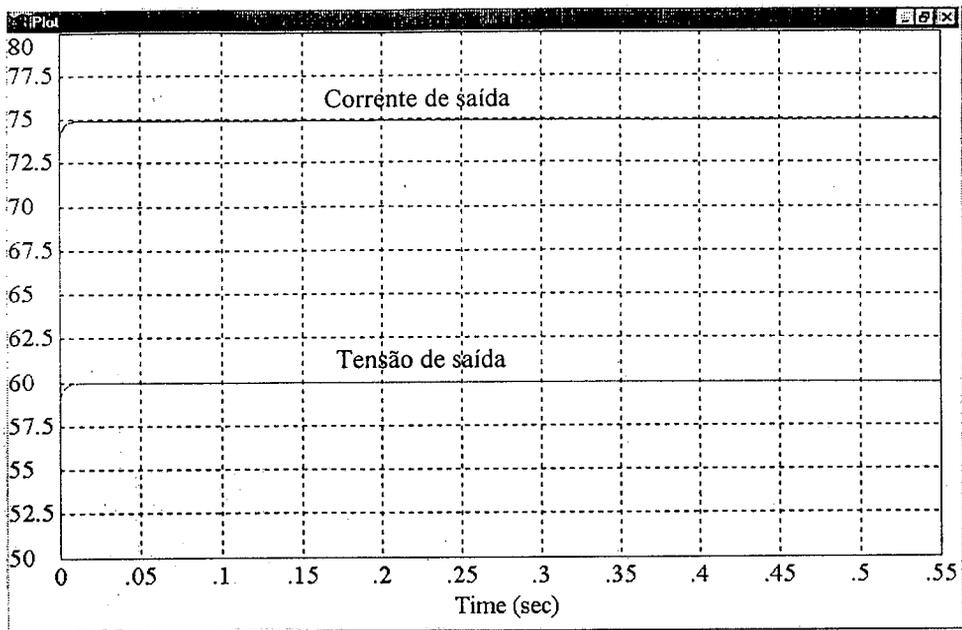


Fig. 2.22 - Tensão e corrente de saída.

TENSÕES DE SAÍDA DOS CONVERSORES “BOOST”

Verifica-se através das figuras a seguir (2.23, 2.24) que após o transitório as tensões de saída dos conversores *boost* atingem 400V com uma ondulação perfeitamente aceitável para um estágio pré-regulador do fator de potência.

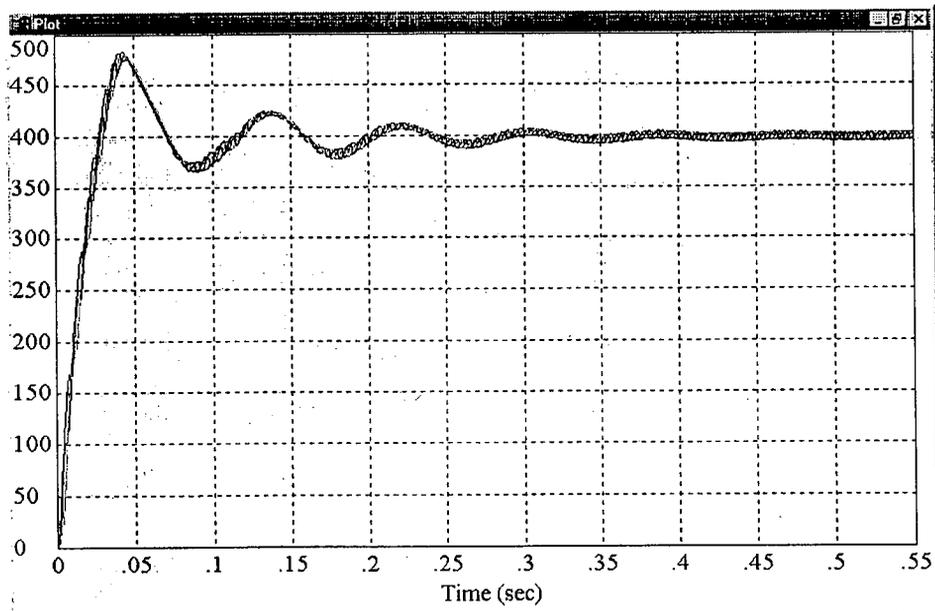


Fig. 2.23 – Tensões de saída dos conversores elevadores para o transitório de partida.

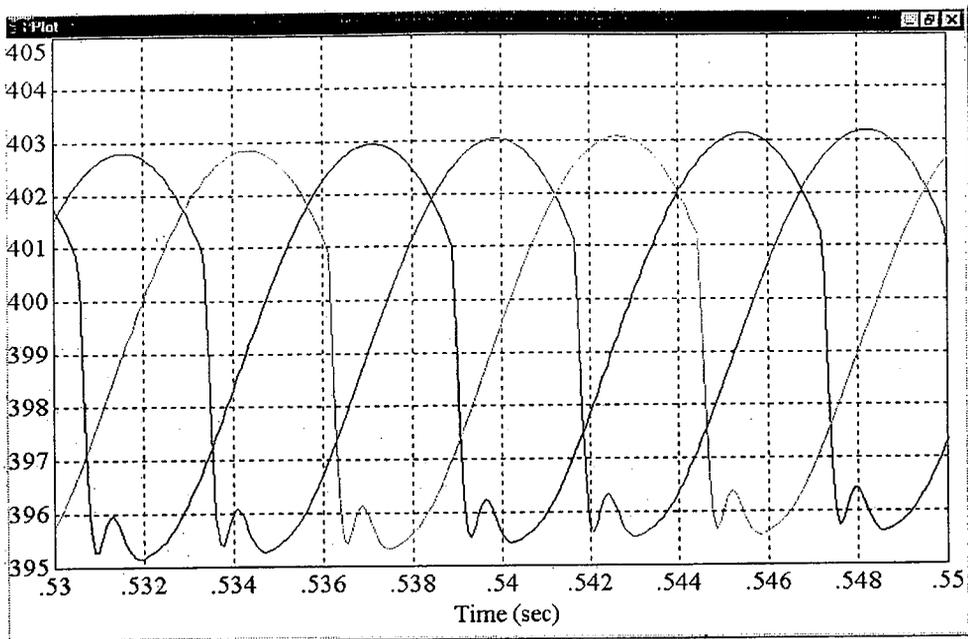


Fig. 2.24 - Detalhe das tensões de saída dos conversores elevadores.

Verifica-se na Fig. 2.24 que aparecem distorções nas tensões de saída dos conversores *boost*. Estas distorções são provocadas na passagem por zero da corrente de entrada de cada conversor, uma vez que durante estas passagens a corrente tende a se manter próxima de zero por um certo período de tempo.

CORRENTES DE ENTRADA

Verifica-se que as correntes de entrada (figuras 2.25 e 2.26) são aproximadamente senoidais. Esta aproximação ocorre devido a utilização de modelos matemáticos. Esta é uma técnica perfeitamente dominada e sabe-se que o conteúdo harmônico na realidade é muito pequeno. Esta deformação nas formas de onda de corrente traz o problema do aparecimento de um desequilíbrio na soma das correntes que na prática não deverá ocorrer.

A corrente é limitada a aproximadamente 35A pela utilização de limitadores nas malhas de controle.

A forma de onda de menor amplitude corresponde à soma das três correntes de fase. Esta corrente é aqui apresentada, uma vez que não houve a possibilidade de modelar a entrada em estrela sem neutro. Sem a conexão de neutro, o que seria visto seriam distorções nas tensões de entrada dos módulos.

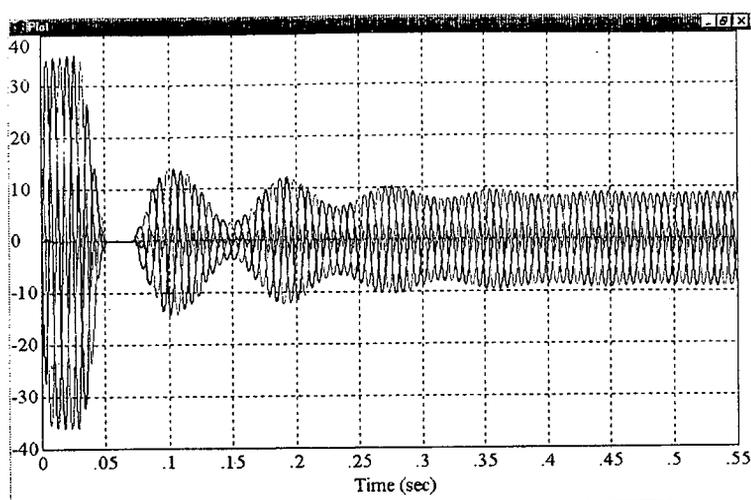


Fig. 2.25 – Correntes de entrada para o transitório de partida.

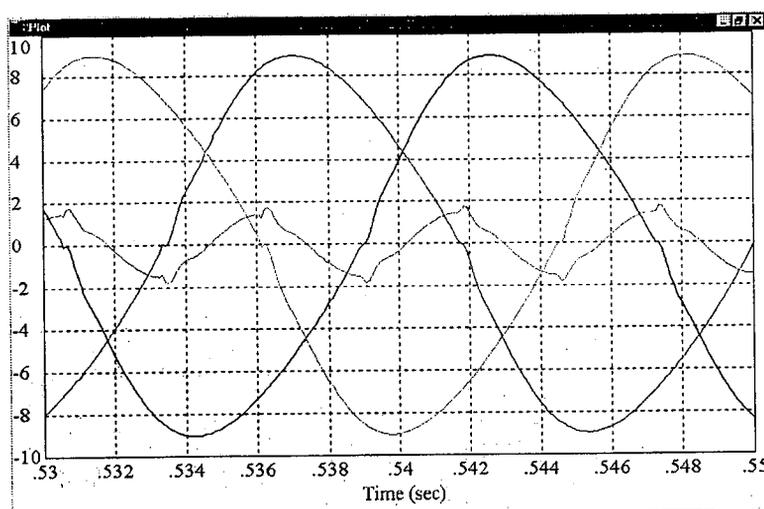


Fig. 2.26 - Detalhe das correntes de entrada dos conversores elevadores.

Verifica-se na Fig. 2.26 que aparecem distorções nas passagens por zero das correntes. Estas distorções são causadas pelo baixo valor presente na referência de corrente quando acontece o cruzamento por zero, levando a uma limitação na taxa de crescimento da corrente. Este efeito é conhecido, na prática, por distorção de cúspide, pelo formato apresentado. A principal causa deste efeito é o baixo valor de tensão disponível sobre o indutor de entrada quando o interruptor está conduzindo, pois este baixo valor de tensão faz com que a corrente não possa subir tão rapidamente quanto deseja-se. A referência de corrente então sobe e quando o nível de tensão é suficiente para produzir uma corrente mais elevada acontece a elevação da corrente com derivada elevada, fazendo com que a corrente ultrapasse o valor desejado e somente depois volte a seguir a referência desejada. Este efeito pode ser

minimizado com a escolha correta do indutor, já que quanto menor este, menor será o efeito produzido, porém maior se torna a variação de corrente. Outro fator que pode minimizar este efeito é o aumento da frequência de comutação.

2.7 CONCLUSÃO

Pode-se, ao fim deste capítulo, concluir que o sistema proposto é viável para a aplicação indicada, ou seja, uma unidade retificadora trifásica para utilização em centrais de telecomunicações.

Os conversores a serem utilizados na unidade foram apresentados, mostrando-se, pelas suas características e pelo sistema de controle empregado, perfeitamente adaptáveis ao sistema proposto. Verificaram-se as excelentes características de performance que podem ser obtidas com sua aplicação.

Através das análises realizadas (teóricas e via simulação), verifica-se que a estratégia de controle apresentada pode cumprir com seus objetivos, ou seja, garantir divisão equilibrada do fluxo de potência no sistema.

Os resultados de simulação confirmam as análises teóricas, atestando mais uma vez a viabilidade da unidade.

A grande vantagem da simulação numérica com o programa VISSIM é o tempo computacional envolvido, que é muito menor se comparado a uma simulação no PSPICE com todo o circuito descrito. E, através de comparações com os dados obtidos em simulações realizadas com o PSPICE, dados de experimentações e análises matemáticas, verifica-se que a utilização de modelos matemáticos (funções de transferência) nesta simulação gera resultados de qualidade, quando deseja-se observar apenas o comportamento das principais grandezas envolvidas no projeto. Uma vez que o principal objetivo desta simulação é a análise do equilíbrio das potências absorvidas em cada uma das fases quando utilizada esta forma de controle, pode-se aplicar este tipo de simulador, desde que sejam utilizados os modelos matemáticos corretos.

CAPÍTULO III

ANÁLISE DO CONVERSOR PARA OS ESTÁGIOS DE ENTRADA

3.1 INTRODUÇÃO

A correção ativa de fator de potência vem sendo largamente utilizada para permitir redução de volume e peso dos retificadores, bem como para a obtenção de formas de onda de corrente de entrada com conteúdo harmônico muito reduzido. A escolha do conversor elevador (*boost*) operando em condução contínua, com controle por valores médios instantâneos de corrente, vem do excelente desempenho deste conversor como estágio pré-regulador do fator de potência [4] [7] [19].

Quando comparado a outros conversores, este traz diversas vantagens, das quais algumas são citadas a seguir:

- Alta qualidade da corrente de entrada;
- Valores reduzidos de corrente eficaz no circuito que levam a menores perdas por condução em seus componentes;
- Frequência de operação constante;
- Existência de circuitos integrados dedicados a este tipo de modo de controle;
- Filtros de entrada de pequeno porte;
- Tensão máxima nos interruptores igual a tensão de saída;
- Reduzida geração de interferência eletromagnética e de rádio frequência;
- Tensão de saída elevada que leva a valores menores de corrente na entrada no estágio seguinte;
- As partes de potência e de controle não necessitam ser isoladas.

Nestê capítulo será apresentada a análise deste conversor para a aplicação proposta, assim como o procedimento para projeto.

3.2 O CONVERSOR ELEVADOR

O conversor elevador (*boost*) é apresentado na Fig. 3.1. A operação deste conversor baseia-se na variação da razão cíclica imposta ao interruptor (S_p), modulando uma corrente no indutor com o formato da tensão de entrada e em fase com esta.

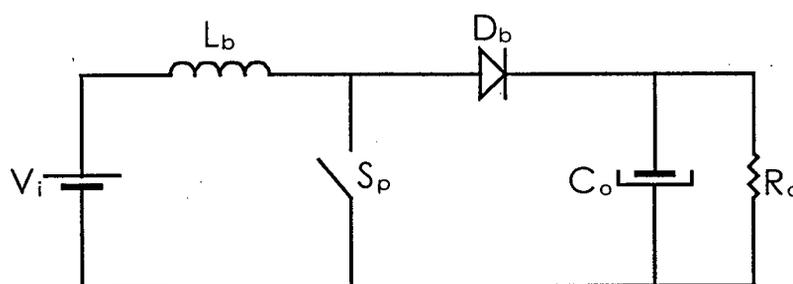


Fig. 3.1 - Conversor elevador (*boost*).

Os pontos fracos deste conversor são: a inviabilidade de contenção natural da corrente de partida do capacitor de saída e a possibilidade de haver problemas de instabilidade.

Estes problemas podem ser solucionados da seguinte forma: através de um circuito de partida progressiva na entrada do conversor pode-se realizar uma pré-carga do capacitor de saída, ou seja, durante um certo período de tempo a corrente que carregará o capacitor é limitada. E, através de um projeto criterioso dos circuitos de controle, pode-se eliminar qualquer problema de estabilidade.

Outro problema deste conversor são as perdas durante as comutações da corrente do interruptor principal e do diodo, chamado diodo *boost*. Com a operação em alta frequência, estas perdas podem chegar a valores inaceitáveis, diminuindo a eficiência do conversor. Como solução a este problema são apresentados na literatura diversos circuitos [8] [11] [13] [18] [19] [22], alguns com comutação suave, outros com a utilização de grampeadores ou *snubbers*, para limitação de derivadas de corrente e de tensão.

Este problema é aqui resolvido, como será visto mais adiante, com a utilização de um *snubber* não-dissipativo. Faz-se também testes, para comparação, com um circuito de comutação suave do tipo transição por tensão nula (*boost* ZVT) [8].

3.3 FUNCIONAMENTO COM O CONTROLE POR VALORES MÉDIOS

A Fig. 3.2 apresenta o diagrama de blocos do conversor com as realimentações inerentes ao controle por valores médios de corrente.

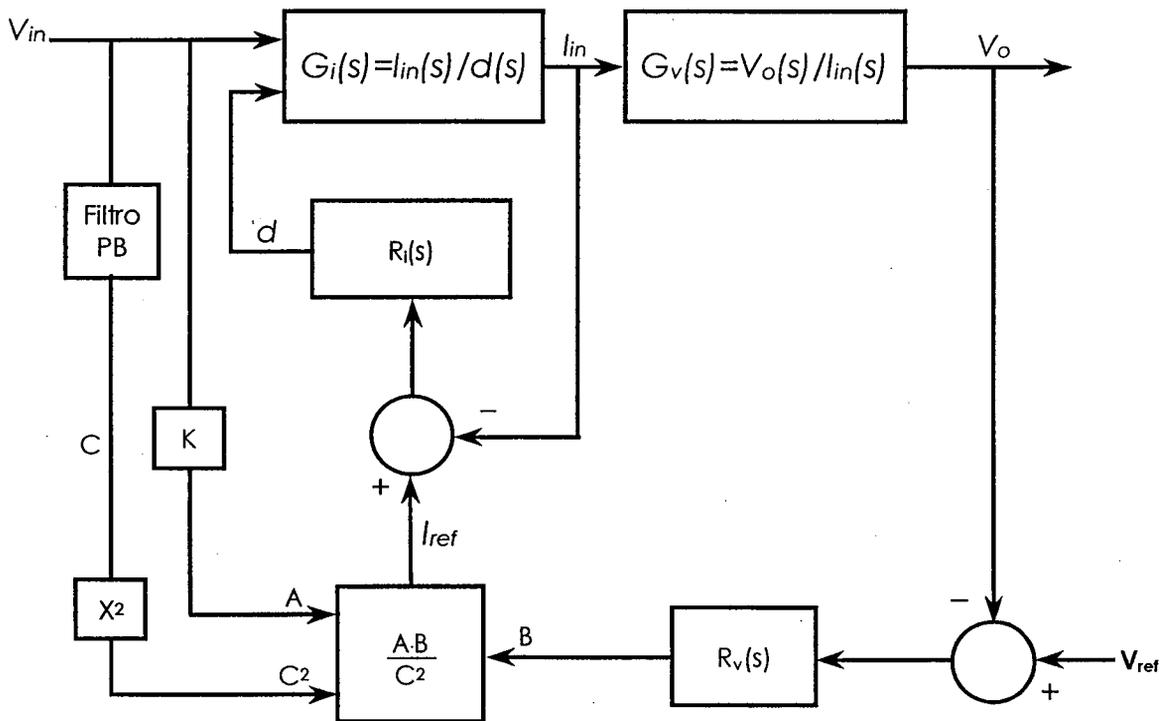


Fig. 3.2 - Diagrama de blocos do conversor elevador

No diagrama exposto pode-se verificar a presença de três malhas de controle, uma da tensão de saída, outra da tensão de entrada (*feedforward*) e outra de corrente e também a presença de um multiplicador/divisor.

A malha de tensão de saída é responsável pela regulação da tensão de saída; nela há a monitoração da tensão de saída, a comparação desta com uma referência gerando um sinal de

erro que passa por um compensador. O sinal de saída deste compensador entra no multiplicador (entrada B) e é responsável pela regulação da tensão de saída no que diz respeito a variações de carga.

As outras duas entradas do multiplicador têm as seguintes funções: (A) fornecer à malha de corrente informação referente ao formato e à frequência da tensão de entrada; (C) controle *feedforward* - a tensão de entrada passa pelo filtro passa-baixas que gera um sinal proporcional ao valor eficaz da tensão de entrada. Este sinal é responsável pela regulação da tensão de saída quanto a variações da tensão de entrada, mantendo a malha de tensão livre da responsabilidade de atuar quando houverem variações na entrada. A elevação deste sinal ao quadrado faz com que o ganho da malha de tensão permaneça praticamente constante.

Na saída do multiplicador tem-se a referência de corrente para comparação com a corrente monitorada no indutor (a monitoração se dá através de um resistor de baixo valor em série com o indutor). Esta comparação gera o sinal de erro que entra no compensador de corrente, o qual gera um sinal de tensão proporcional a razão cíclica desejada. A razão cíclica é obtida no bloco PWM, onde o sinal de saída do compensador de corrente é comparado com um sinal tipo “dente de serra” gerando os pulsos de comando para o interruptor.

Este controle é implementado na prática com o circuito integrado UC3854. Este integrado tem como principais funções: multiplicador/divisor, circuito de comando para o interruptor, comparador, gerador de “dente de serra”, compensador para tensão de referência, comparador para proteção, habilitador compatível com circuitos TTL e partida progressiva.

3.4 MODELAGEM DO CONVERSOR “BOOST”

Para que se possam projetar os compensadores das malhas de controle para o conversor deve-se inicialmente obter a função de transferência $G(s) = I_{Lin}(s)/D(s)$, que pode ser obtida através do método da chave PWM, apresentado por Vorpérian [29]. O modelo para pequenos sinais, tanto do conversor com *snubber* não-dissipativo, quanto do *boost* ZVT, são similares ao do *boost* convencional já que os circuitos de auxílio à comutação não operam durante a maior parte do tempo, o que permite que o projeto dos compensadores e a modelagem do conversor possam ser feitos da maneira convencional.

Através do método da chave PWM pode-se chegar a duas funções de transferência para o conversor, uma simplificada e outra que leva em consideração a ondulação da tensão de saída. A obtenção destas funções de transferência são demonstradas em [19] e apresentadas a seguir.

Função de transferência simplificada:

$$G(s) = \frac{I_{Lin}(s)}{D(s)} = \frac{V_o}{s \cdot L_{in}} \quad [3.1]$$

Verifica-se apenas um pólo na origem, que garante um erro estático próximo a zero. Porém, para parâmetros típicos do conversor, tem-se que a frequência de cruzamento de ganho aproxima-se e em alguns casos pode ultrapassar a frequência de comutação e, neste caso, deve-se aplicar a teoria de sistemas amostrados para tratar o sistema corretamente. Através de estudos, chega-se a conclusão que são inseridos dois zeros no semi-plano direito da função de transferência com valores de frequência iguais à metade da frequência de comutação e, portanto, o efeito da amostragem pode ser desprezado, uma vez que o teorema de Shannon [10] mostra que é necessário garantir a estabilidade até a metade da frequência de comutação. Deve-se todavia observar a margem de fase, pois pode atingir valores muito pequenos ao aproximar-se da frequência de cruzamento.

Função de transferência completa:

$$G(s) = \frac{I_{Lin}(s)}{D(s)} = \frac{V_o \cdot (2 + s \cdot R_o \cdot C_o)}{s^2 \cdot L_{in} \cdot R_o \cdot C_o + s \cdot L_{in} + R_o \cdot (1 - D)^2} \quad [3.2]$$

Nesta função de transferência, mais completa, nota-se a dependência com o ponto de operação do conversor, além dos parâmetros do circuito. Verifica-se a existência de um zero e dois pólos, que são:

$$\omega_z = \frac{2}{R_o \cdot C_o} \quad [3.3]$$

$$\omega_{p1} = \frac{1}{R_o \cdot C_o} \cdot \left(-\frac{1}{2} + j \cdot \sqrt{\frac{4 \cdot R_o^2 \cdot C_o \cdot (1 - D)^2 - L_{in}}{L_{in}}} \right) \quad [3.4]$$

$$\omega_{p2} = \frac{1}{R_o \cdot C_o} \cdot \left(-\frac{1}{2} - j \cdot \sqrt{\frac{4 \cdot R_o^2 \cdot C_o \cdot (1-D)^2 - L_{in}}{L_{in}}} \right) \quad [3.5]$$

Também em [6] verifica-se que a aproximação realizada na primeira função de transferência é mais fiel quanto maior a frequência de comutação do conversor.

Outra função de transferência pertinente é a $G_v(s) = V_o(s)/I_{Lin}(s)$, que será utilizada para o projeto do compensador de tensão. Esta pode novamente ser obtida pelo método da chave PWM e sua obtenção também é demonstrada em [19] e apresentada a seguir:

Função de transferência $G_v(s)$:

$$G(s) = \frac{V_o(s)}{I_{Lin}(s)} = (1-D) \cdot \frac{R_o}{1 + s \cdot R_o \cdot C_o} \quad [3.6]$$

Esta função de transferência não leva em conta a resistência série do capacitor, mas isto não é problema uma vez que a frequência do zero inserido por este parâmetro seria muito superior a do pólo $R_o \cdot C_o$, que é dominante.

3.5 CONTROLE POR VALORES MÉDIOS DE CORRENTE

3.5.1 COMPENSADOR DE CORRENTE

No estudo realizado em [6] verifica-se que o sistema é tipicamente estável. Deve-se realizar o projeto de maneira que a frequência de cruzamento seja aumentada para conferir ao sistema uma melhor resposta dinâmica. Chega-se à conclusão que um compensador muito bom neste caso é o compensador de avanço-atraso de fase, pois além de garantir uma margem de fase considerável (estabilidade), um ganho estático elevado (erro estático pequeno) e aumentar a banda passante (boa resposta dinâmica), este compensador ainda realiza a filtragem da ondulação de corrente de alta frequência do indutor de entrada na saída do compensador, o que evita oscilações na corrente do indutor.

Os diagramas de Bode deste compensador são apresentados na Fig. 3.3.

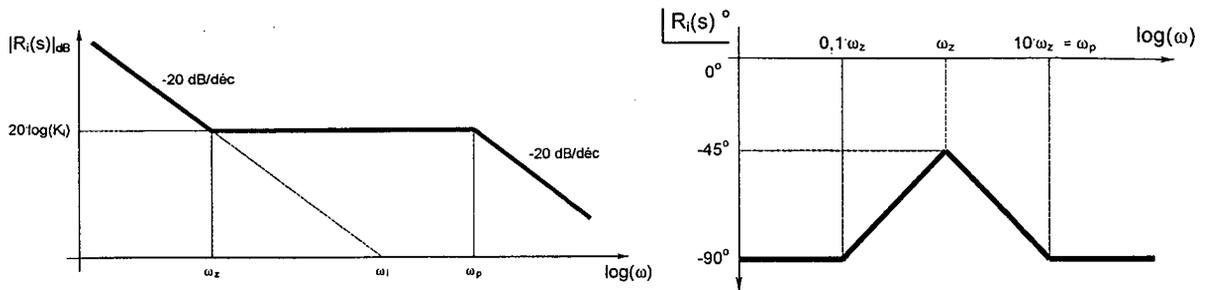


Fig. 3.3 - Diagramas de Bode do compensador de avanço-atraso de fase.

A função de transferência deste compensador é apresentada a seguir.

$$R_i(s) = \frac{K_i}{s} \cdot \frac{1 + s/\omega_z}{1 + s/\omega_p} \quad [3.7]$$

Os critérios para alocação das singularidades do compensador são:

1. A frequência do zero deve ser menor que um quarto da frequência de comutação, garantindo a margem de fase;
2. O pólo fora da origem deve ser colocado na metade da frequência de comutação, para atenuar os efeitos de um dos zeros inseridos pela amostragem e também para reduzir a ondulação na saída do compensador;
3. O ganho do integrador deverá ser tal que o critério de frequência de cruzamento seja atendido.

3.5.2 COMPENSADOR DE TENSÃO

Este compensador precisa ter uma resposta lenta a variações para que não haja distorção na corrente de entrada, pois uma ação de controle muito rápida causaria uma variação também rápida na referência de corrente levando esta a não mais ser uma senóide. Estudos [26] mostram que a cada 1% de componente de segunda harmônica na saída do compensador de tensão, causa 0,5% de distorção harmônica na corrente de entrada.

Chega-se então à conclusão que um bom compensador seria um filtro passa-baixas.

Os diagramas de Bode deste compensador são apresentados na Fig. 3.4.

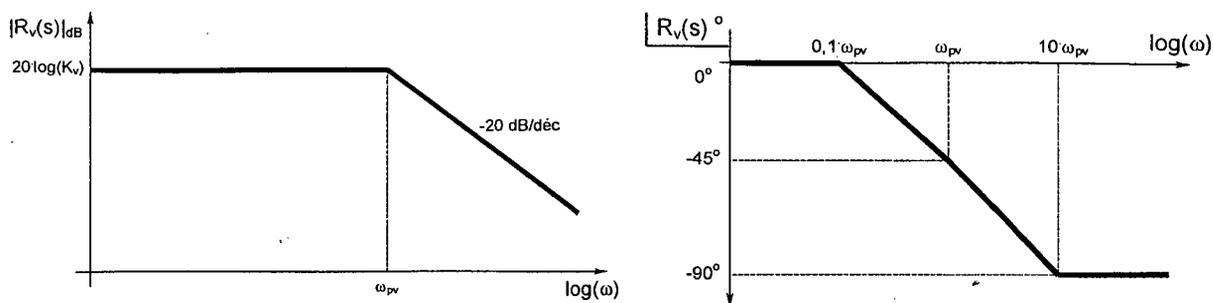


Fig. 3.4 - Diagramas assintóticos de Bode do compensador filtro passa-baixas.

A função de transferência deste compensador é apresentada a seguir.

$$R_v(s) = K_v \cdot \frac{1}{s + \omega_{pv}} \quad [3.8]$$

A frequência do pólo deve ser menor que um quarto da frequência de oscilação da rede, usualmente entre 10Hz e 20Hz.

3.5.3 MALHA DIRETA DE CONTROLE DA TENSÃO DE ENTRADA

(FEEDFORWARD)

Esta forma de controle minimiza efeitos da variação de tensão de entrada, atuando de modo antecipativo, uma vez que sabe-se de antemão da variação periódica da tensão de entrada.

A malha direta de controle da tensão de entrada é composta da expressão C^2 antecedida de um filtro passa-baixas.

A ondulação da saída desta malha deve ser reduzida para que se obtenha pequena distorção da corrente de entrada, porém deseja-se ainda que a resposta seja suficientemente rápida para que sejam sentidas mudanças rápidas na tensão de entrada. Deseja-se, portanto, ao mesmo tempo uma baixa frequência de corte e uma larga banda passante, o que leva o projetista a optar por um compromisso.

Utiliza-se normalmente um filtro de dois pólos, pois apresenta uma resposta mais rápida a transitórios, apresentando excelente atenuação de harmônicas sem introdução de atrasos na saída, quando comparado ao de um pólo.

O critério a ser seguido é a alocação de um duplo pólo real em aproximadamente um quinto da frequência da rede.

3.6 PARTE DE POTÊNCIA DO CONVERSOR

3.6.1 INDUTOR *BOOST*

A corrente que flui pelo indutor apresenta uma componente senoidal retificada com o dobro da frequência da rede e uma ondulação de alta frequência gerada pela comutação.

Através da análise desta corrente chega-se à conclusão que com o controle por valores médios tem-se uma variação de corrente que depende da tensão de entrada, apresentando uma variação máxima que deve ser utilizada para o projeto do indutor.

O ganho estático do conversor elevador é:

$$\frac{V_o}{V_i} = \frac{1}{1-D} \quad [3.9]$$

A tensão de entrada é:

$$V_i = V_p \cdot \text{sen}(\theta) \quad [3.10]$$

Substituindo, tem-se:

$$D(\theta) = 1 - \frac{V_p \cdot \text{sen}(\theta)}{V_o} \quad [3.11]$$

Que é a expressão que define a razão cíclica dentro de um período de funcionamento (θ entre 0° e 180°). Esta expressão é plotada na Fig. 3.5.

Aplicando-se a lei das malhas, quando o interruptor está fechado, vale:

$$V_p \cdot \text{sen}(\theta) = L_i \cdot \frac{di(t)}{dt} \quad [3.12]$$

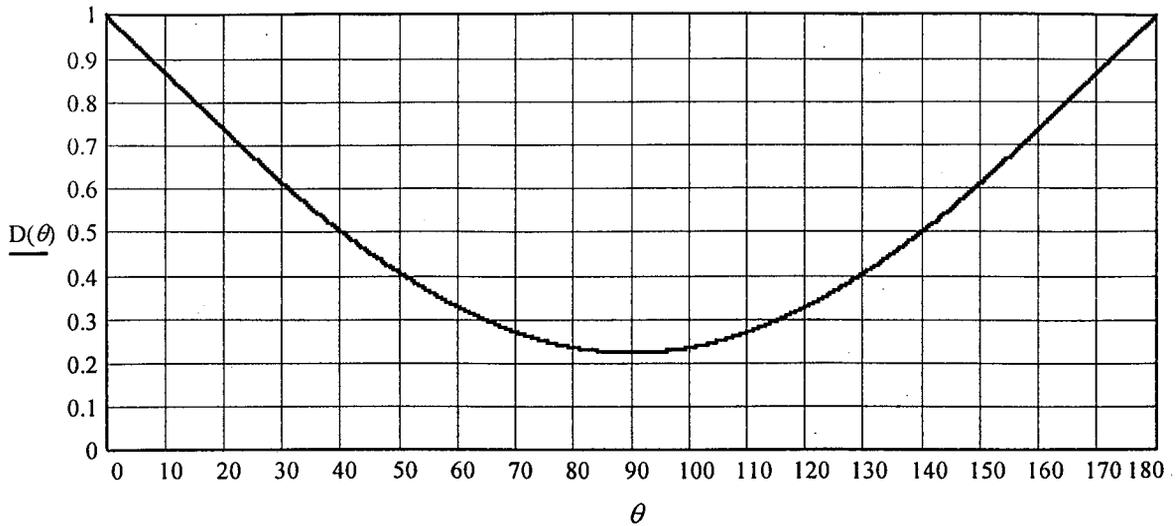


Fig. 3.5 - Variação da razão cíclica.

Para um período de comutação tem-se:

$$V_p \cdot \text{sen}(\theta) = L_i \cdot \frac{\Delta I}{\Delta t} \quad [3.13]$$

$$\text{e } \Delta t = D \cdot T_s \quad [3.14]$$

Substituindo-se, encontra-se a variação parametrizada da corrente no indutor ao longo de um período de funcionamento, que é plotada na Fig. 3.6.

$$\overline{\Delta I} = \frac{L_i \cdot \Delta I}{V_p \cdot T_s} = \text{sen}(\theta) - \frac{V_p}{V_o} \cdot \text{sen}^2(\theta) \quad [3.15]$$

Através da análise da expressão anterior chega-se à conclusão que a variação máxima parametrizada de corrente é aproximadamente 0,32 e, portanto, pode-se chegar ao valor de indutância pela expressão 3.16.

$$L_i = \frac{0,32 \cdot V_p}{\Delta I_{\text{max}} \cdot f_s} \quad [3.16]$$

Recomenda-se uma variação máxima de corrente de aproximadamente 20% da corrente de pico do indutor.

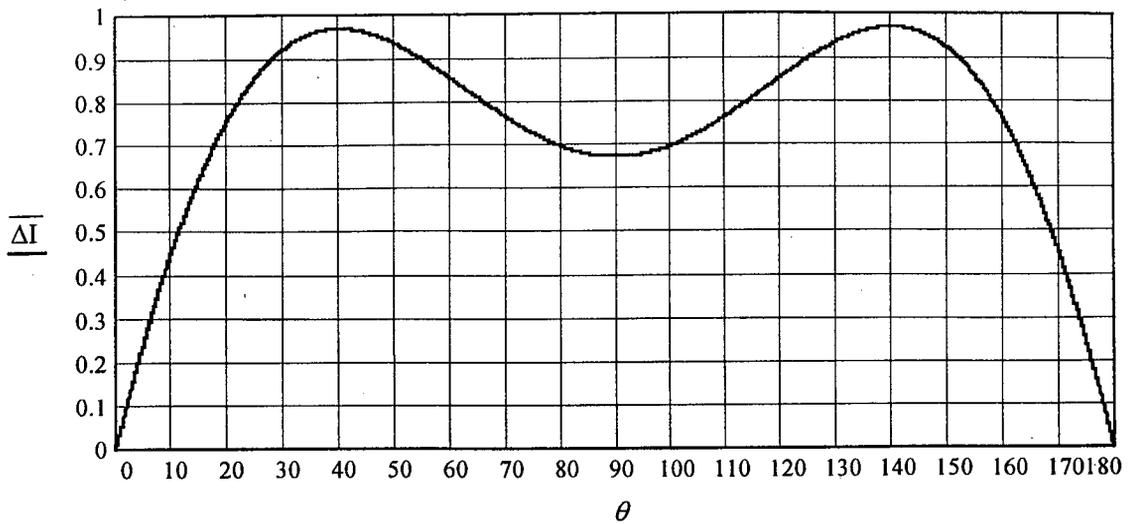


Fig. 3.6 - Variação parametrizada da corrente no indutor

O procedimento para projeto do indutor pode ser simplificado utilizando-se o procedimento de cálculo de indutores de filtragem. As equações utilizadas são apresentadas a seguir.

$$A_e \cdot A_w = \frac{L_i \cdot I_{p\text{-max}} \cdot I_{ef\text{-max}} \cdot 10^4}{K_w \cdot B_{\text{max}} \cdot J_{\text{max}}} \quad [3.17]$$

$$N = \frac{L_i \cdot I_{p\text{-max}} \cdot 10^4}{B_{\text{max}} \cdot A_e} \quad [3.18]$$

$$l_g = \frac{N^2 \cdot \mu_0 \cdot A_e \cdot 10^{-2}}{L_i} \quad [3.19]$$

3.6.2 CAPACITOR DE SAÍDA DO CONVERSOR BOOST

A capacitância de saída do conversor é definida em função da ondulação de 120Hz estipulada:

$$C_o = \frac{P_o}{4 \cdot \pi \cdot f_r \cdot V_o \cdot \Delta V_o} \quad [3.20]$$

A fim de se evitar problemas de controle é indicada uma ondulação máxima de saída de 5% da tensão de saída.

$$\Delta V_o = 0,05 \cdot V_o \quad [3.21]$$

3.6.3 INTERRUPTOR PRINCIPAL DO CONVERSOR *BOOST*

As especificações do interruptor principal podem ser obtidas pela simplificação da razão cíclica complementar para o período de funcionamento.

A expressão a seguir define a razão cíclica complementar e é plotada na Fig. 3.7.

$$D'(\theta) = \frac{V_p \cdot \text{sen}(\theta)}{V_o} \quad [3.22]$$

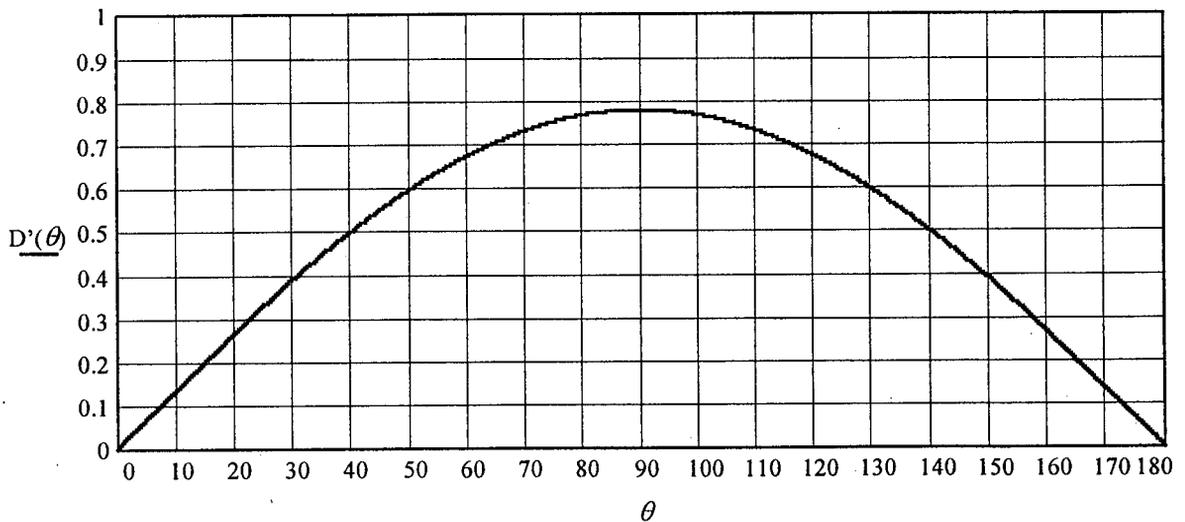


Fig. 3.7 - Razão cíclica complementar

Pode-se agora, calcular a corrente eficaz máxima que circula pelo interruptor com relativa exatidão.

Corrente de entrada eficaz:

$$I_{ief} = \sqrt{I_{Sef}^2 + I_{Def}^2} \quad [3.23]$$

Corrente eficaz pelo diodo *boost*:

$$i_D(\theta) = D'(\theta) \cdot i_i(\theta) \quad [3.24]$$

Corrente de entrada:

$$i_i(\theta) = I_p \cdot \text{sen}(\theta) \quad [3.25]$$

Então:

$$I_{\text{Def min}} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} (D'(\theta) \cdot i_i(\theta)) d\theta} = \sqrt{\frac{3}{8}} \cdot \frac{V_{p\text{min}} \cdot I_{p\text{max}}}{V_o} \quad [3.26]$$

Portanto:

$$I_{\text{Sefmax}} = \sqrt{I_{\text{iefmax}}^2 - \frac{3}{8} \cdot \left(\frac{V_{p\text{min}} \cdot I_{p\text{max}}}{V_o} \right)^2} \quad [3.27]$$

A corrente máxima repetitiva pode ser obtida simplesmente pela expressão:

$$I_{\text{Spmax}} = I_{\text{imax}} \quad [3.28]$$

A tensão máxima sobre o interruptor é a própria tensão de saída:

$$V_{\text{Smax}} = V_o \quad [3.29]$$

3.6.4 DIODO PRINCIPAL DO CONVERSOR *BOOST*

O diodo *boost* é dimensionado em função de sua corrente média e tensão reversa máxima.

$$I_{\text{Dmd}} = \frac{P_o}{V_o} \quad [3.30]$$

$$V_{\text{Drevmax}} = V_o \quad [3.31]$$

3.7 ANÁLISE DOS CIRCUITOS PARA REDUÇÃO DAS PERDAS POR COMUTAÇÃO

3.7.1 CONVERSOR ELEVADOR COM TRANSIÇÃO POR TENSÃO NULA (ZVT)

O circuito básico do conversor elevador com transição por tensão nula, apresentado em [8] é apresentado na Fig. 3.8. Verifica-se a célula de auxílio à comutação, composta de um interruptor (S_{ZVT}), um diodo (D_{ZVT}) e um indutor ressonante (L_r).

A análise aqui realizada não é completa, já que, como será visto mais adiante, o circuito efetivamente utilizado foi o do conversor elevador com *snubber* não-dissipativo, por motivos que serão apresentados. A análise completa deste circuito pode ser obtida na referência [8].

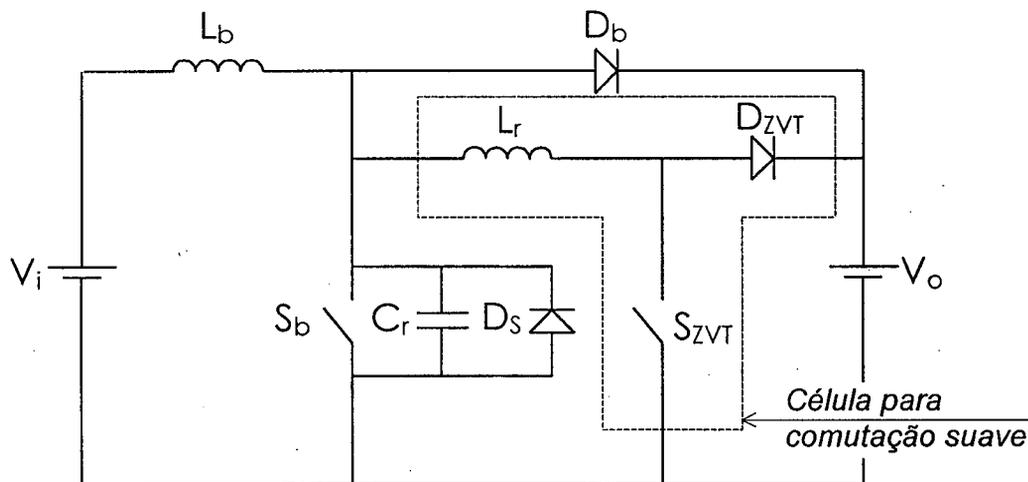


Fig. 3.8 - Conversor boost ZVT.

Este circuito torna ambas as comutações, no interruptor principal (S_b), suaves. Praticamente eliminam-se portanto todas as perdas por comutação do circuito principal.

Porém, o bloqueio do interruptor auxiliar, se dá de forma dissipativa. E há perdas também no indutor ressonante e diodo auxiliar.

Na Fig. 3.9 são apresentadas as etapas de operação deste circuito.

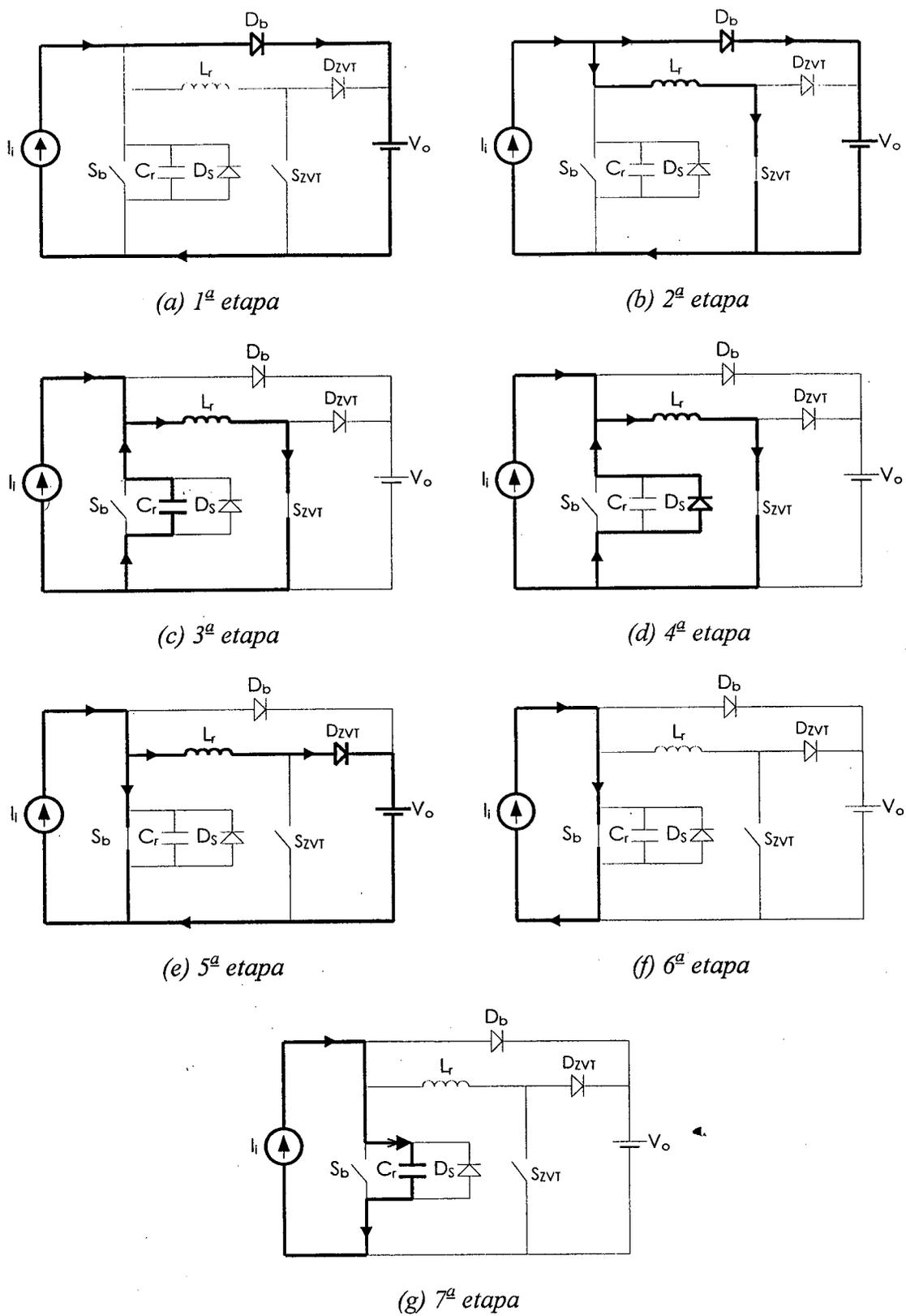


Fig. 3.9 - Etapas de operação do conversor boost ZVT.

INDUTOR RESSONANTE

O indutor ressonante é projetado para garantir um bloqueio suave do diodo *boost*. O projeto deste indutor pode ser realizado levando-se em consideração a variação máxima de corrente pelo diodo e o tempo de recuperação reversa deste.

O valor da variação máxima de corrente (di) é dado pelo valor da máxima corrente de entrada (I_{imax}).

Um bom critério para escolha do tempo em que esta variação ocorre é que este seja três vezes o tempo de recuperação reversa do diodo (t_{rr}).

$$\frac{di}{dt} = \frac{I_p}{3 \cdot t_{rr}} \quad [3.32]$$

Portanto:

$$L_r = \frac{V_o}{di/dt} = \frac{3 \cdot V_o \cdot t_{rr}}{I_p} \quad [3.33]$$

A corrente de pico no indutor ressonante é dada por:

$$I_{Lrp} = I_p + \frac{V_o}{Z_r} \quad [3.34]$$

$$\text{Onde } Z_r \text{ é a impedância característica, dada por: } Z_r = \sqrt{\frac{L_r}{C_r}} \quad [3.35]$$

CAPACITOR RESSONANTE

O capacitor ressonante é responsável pela comutação suave do interruptor principal, assegurando um valor controlado de variação de tensão.

Seu dimensionamento é realizado especificando-se o tempo que deve durar uma comutação, que equivale a um quarto do período de ressonância, o que leva a expressão:

$$\frac{\pi}{2} \cdot \sqrt{L_r \cdot C_r} = t_{com} \quad [3.36]$$

INTERRUPTOR ZVT

O projeto deste componente leva em consideração o tempo em que este deve conduzir e a corrente circulante.

O tempo de condução do interruptor ZVT é dado por:

$$t_{ZVT} = \frac{I_{imax} \cdot L_r}{V_o} + \frac{\pi}{2} \cdot \sqrt{L_r \cdot C_r} \quad [3.37]$$

A corrente eficaz no interruptor ZVT pode ser aproximada pela expressão abaixo, que traz um resultado conservativo, uma vez que implica em uma forma de onda quadrada para a corrente sobre o interruptor.

$$I_{S_{zvt\text{ef}}} \approx I_{Lrp} \cdot \sqrt{\frac{t_{ZVT}}{T}} \quad [3.38]$$

DIODO ZVT

Este deve ser um diodo de rapidez próxima a do diodo principal, com recuperação rápida. Possui normalmente as mesmas especificações do diodo principal.

3.7.2 CONVERSOR ELEVADOR COM *SNUBBER* NÃO-DISSIPATIVO

São apresentados na literatura [11], [13], [18] e [22] diversos tipos de circuitos para limitação das perdas por comutação em conversores do tipo elevador. Os circuitos que têm por função limitar derivadas de corrente ou de tensão sobre os semicondutores são denominados *snubbers*.

Os circuitos onde não se verifica a presença de elementos resistivos são conhecidos por *snubbers não-dissipativos*. Neste tipo de circuito, a energia que seria perdida de alguma forma durante as comutações é então transferida, através do circuito *snubber*, ou à fonte de energia do circuito ou à carga. Tem-se com isto um aumento considerável na eficiência do conversor.

Uma grande qualidade deste tipo de circuito é que geralmente utilizam componentes de volume reduzido, com especificações bem mais simples que as dos outros elementos do conversor. Além disto, não utilizam interruptores comandados. Por estes motivos, sua utilização é geralmente vantajosa.

Com a configuração usual do conversor elevador, a maior parte da energia perdida durante as comutações, ocorre por causa da recuperação reversa do diodo *boost*, cujo efeito é um pico de corrente circulando sobre o interruptor principal. Se este pico de corrente ocorrer enquanto a tensão sobre este interruptor ainda for elevada, tem-se então uma grande quantidade de energia desperdiçada.

Optou-se então, por uma configuração de *snubber* que apenas limitasse a derivada de crescimento da corrente sobre o interruptor. Com isto, faz-se com que não haja coincidência entre o pico de recuperação reversa e tensão alta sobre o interruptor, eliminando-se a maior parte das perdas por comutação do circuito.

A topologia do conversor com o *snubber* não-dissipativo escolhido é então apresentada na Fig. 3.10.

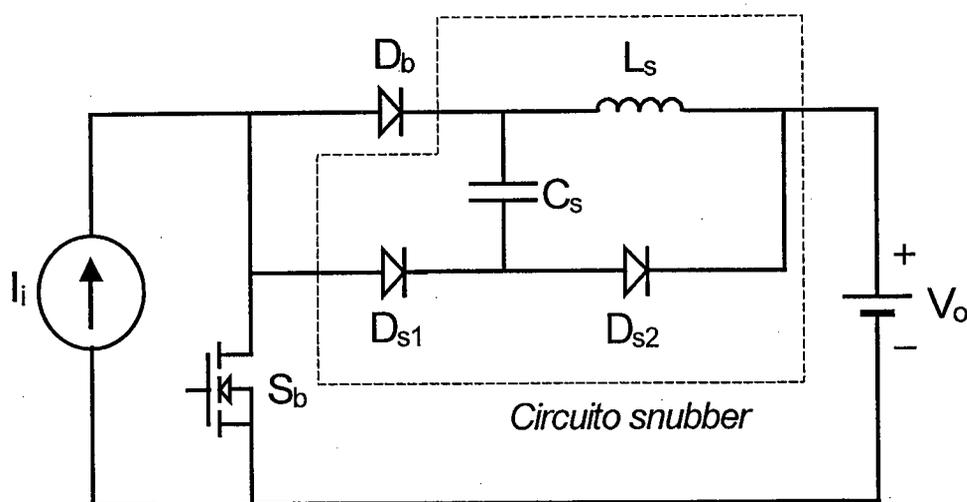


Fig. 3.10- Conversor elevador com *snubber* não-dissipativo para entrada em condução.

As etapas de operação deste circuito são descritas a seguir.

1ª etapa: ($t_0 - t_1$) Transferência de energia. Fig. 3.11.

Durante esta etapa, conduz o diodo principal, transferindo energia da fonte de entrada para a carga.

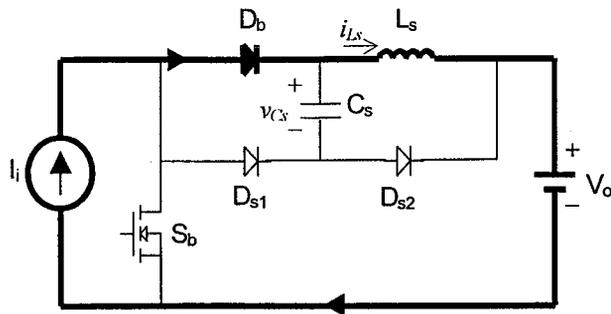


Fig. 3.11 - Primeira etapa.

2ª etapa: ($t_1 - t_2$) Etapa linear. Fig. 3.12.

O interruptor principal é comandado a conduzir. A corrente que circula pelo indutor (L_s) decresce linearmente e a corrente sobre o interruptor principal cresce linearmente com a mesma derivada. Isto ocorre até que a corrente pelo indutor se anule. A tensão sobre o interruptor vai a zero.

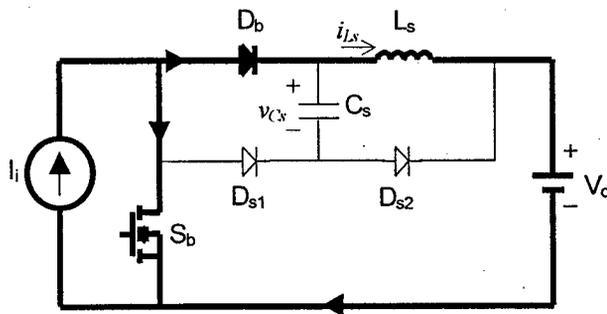


Fig. 3.12 - Segunda etapa.

3ª etapa: ($t_2 - t_3$) Etapa linear (recuperação do diodo). Fig. 3.13.

A corrente que circula pelo indutor inverte de sentido e cresce linearmente, armazenando energia, até que o diodo principal recomponha sua capacidade de bloqueio.

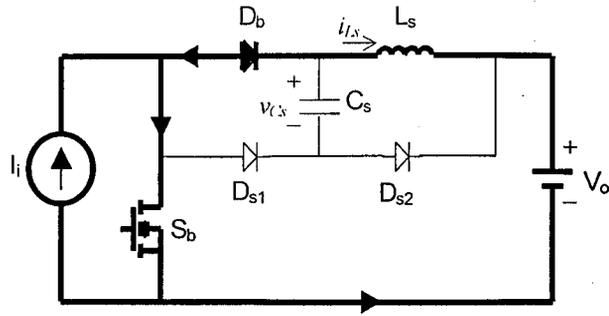


Fig. 3.13 - Terceira etapa.

4ª etapa: ($t_3 - t_4$) Etapa ressonante. Fig. 3.14.

Ocorre uma ressonância entre o indutor e o capacitor do *snubber*. O indutor descarrega a energia acumulada na etapa anterior sobre o capacitor, carregando-o.

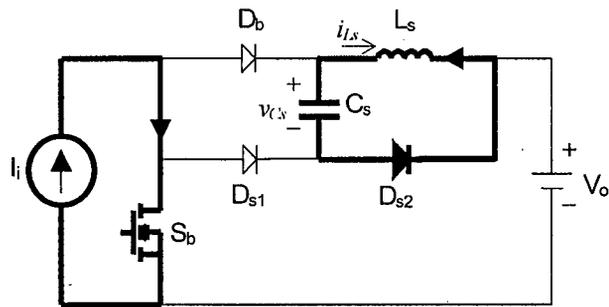


Fig. 3.14 - Quarta etapa.

5ª etapa: ($t_4 - t_5$) Acumulação de energia. Fig. 3.15.

A corrente de entrada circula pelo interruptor principal. Nesta etapa, no circuito real, se dá a armazenagem de energia no indutor de entrada.

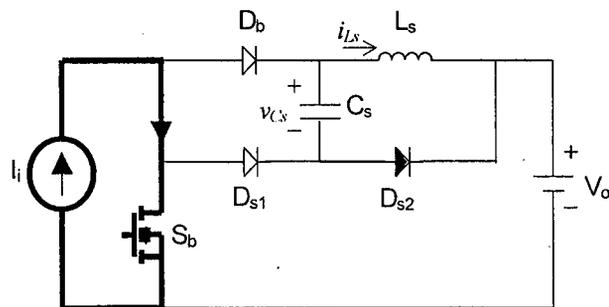


Fig. 3.15 - Quinta etapa.

6ª etapa: ($t_5 - t_6$) Bloqueio do interruptor principal. Fig. 3.16.

Durante esta etapa o interruptor principal é comandado a bloquear. A corrente de entrada circula pelos diodos do *snubber*, e ocorre outra ressonância entre o capacitor e o indutor, onde, o capacitor descarrega parte da energia acumulada. Esta etapa ocorre até que a corrente que circula pelo indutor se iguale à corrente de entrada, onde ocorre o bloqueio do diodo D_{s2} .

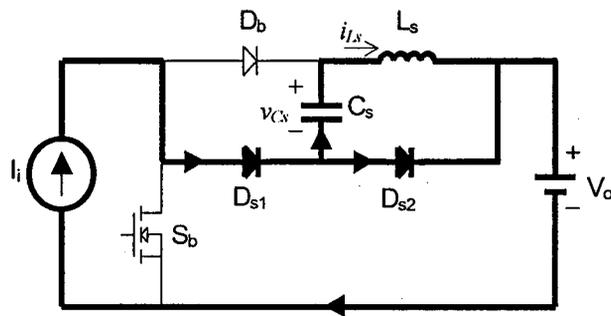


Fig. 3.16 - Sexta etapa.

7ª etapa: ($t_6 - t_7$) Etapa linear. Fig. 3.17.

A corrente de entrada circula por D_{s1} , C_s e L_s , descarregando o resto da energia do capacitor. A tensão sobre o capacitor vai a zero de modo linear. Quando esta tensão se anula, o diodo D_{s1} bloqueia e volta-se a primeira etapa.

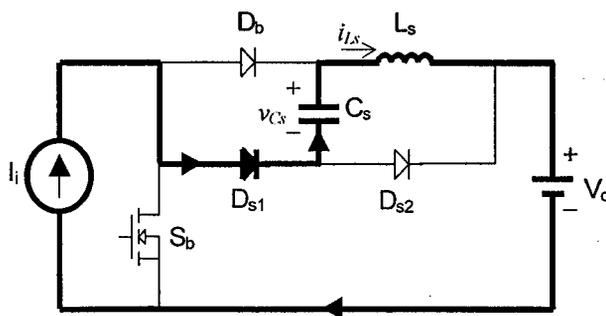


Fig. 3.17 - Sétima etapa.

As principais formas de onda deste circuito são apresentadas na Fig. 3.11. Verifica-se que, praticamente, só há perda de energia durante o bloqueio do interruptor principal. Com a

utilização de MOSFET's esta perda é muito pequena, já que o bloqueio deste tipo de semiconductor é muito rápido.

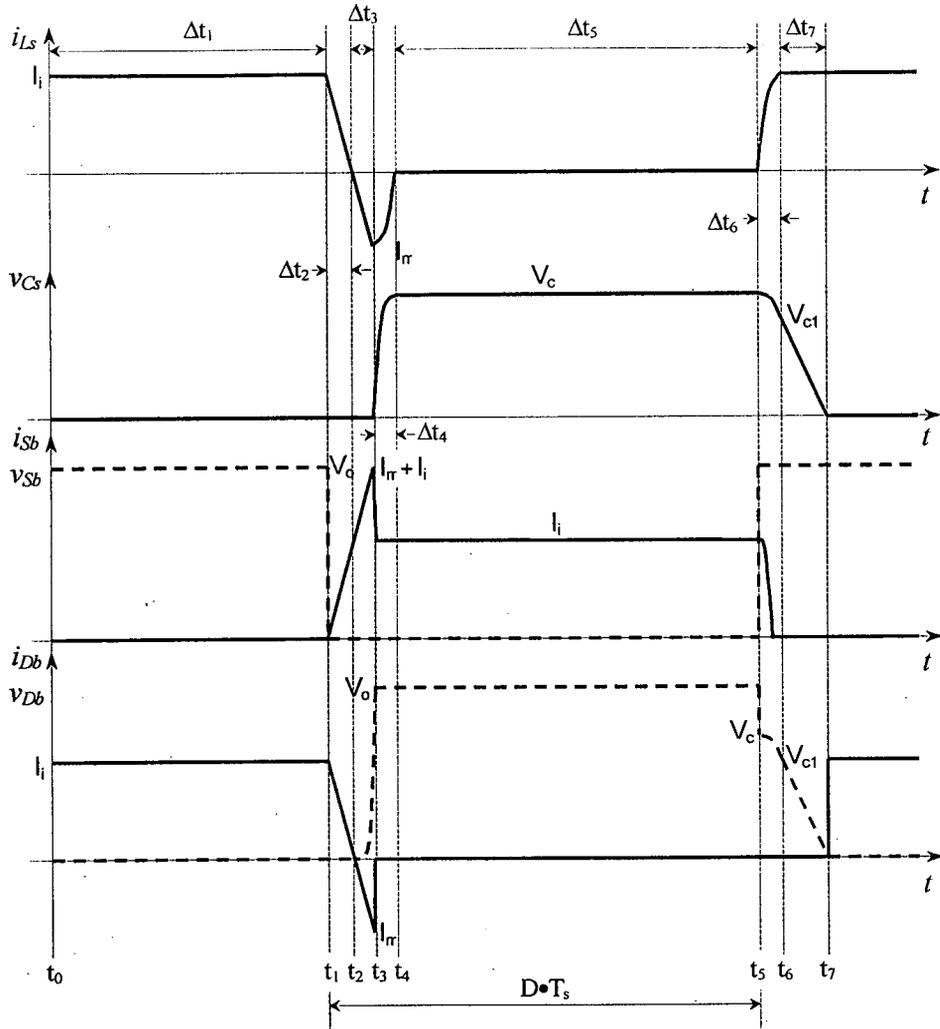


Fig. 3.18 - Principais formas de onda.

Expressões principais do conversor:

1ª etapa

Condições iniciais:

$$i_{Ls}(0) = I_i \quad [3.39]$$

$$v_{Cs}(0) = 0 \quad [3.40]$$

Evolução das grandezas:

$$i_{L_s}(t) = I_i \quad [3.41]$$

$$v_{C_s}(t) = 0 \quad [3.42]$$

2ª etapa

Condições iniciais:

$$i_{L_s}(0) = I_i \quad [3.43]$$

$$v_{C_s}(0) = 0 \quad [3.44]$$

Evolução das grandezas:

$$i_{L_s}(t) = i_{L_s}(0) - \frac{V_o}{L_s} \cdot t \quad [3.45]$$

$$v_{C_s}(t) = 0 \quad [3.46]$$

3ª etapa

Condições iniciais:

$$i_{L_s}(0) = 0 \quad [3.47]$$

$$v_{C_s}(0) = 0 \quad [3.48]$$

Evolução das grandezas:

$$i_{L_s}(t) = i_{L_s}(0) - \frac{V_o}{L_s} \cdot t \quad [3.49]$$

$$v_{Cs}(t) = 0 \quad [3.50]$$

4ª etapa

Definições:

1. Pico da corrente de recuperação reversa (I_{rr})

Durante o bloqueio de um diodo, com corrente ainda circulando, as cargas injetadas na região de baixa dopagem do diodo provocam uma corrente transitória de recuperação que flui, no sentido contrário ao de condução normal, até que este diodo recupere seu poder de bloqueio. Este efeito pode ser observado em qualquer componente real. O valor do pico é algo muito difícil de ser obtido analiticamente, pois depende das características físicas do próprio diodo, dos componentes do circuito, da corrente circulante pelo diodo, da temperatura, entre outros. Sabe-se que $I_{rr} \propto \sqrt{\frac{I_f}{L_s}}$.

2. Frequência de ressonância (f_o)

É a frequência de ressonância entre o capacitor e o indutor do *snubber*. É dada por:

$$\omega_o = \frac{1}{\sqrt{L_s \cdot C_s}} \quad [3.51]$$

$$\omega_o = 2 \cdot \pi \cdot f_o \quad [3.52]$$

Condições iniciais:

$$i_{L_s}(0) = I_{rr} \quad [3.53]$$

$$v_{C_s}(0) = 0 \quad [3.54]$$

Evolução das grandezas:

$$i_{L_s}(t) = i_{L_s}(0) \cdot \cos(\omega_o \cdot t) \quad [3.55]$$

$$v_{Cs}(t) = i_{Ls}(0) \cdot \sqrt{\frac{L_s}{C_s}} \cdot \text{sen}(\omega_o \cdot t) \quad [3.56]$$

5ª etapa

Condições iniciais:

$$i_{Ls}(0) = 0 \quad [3.57]$$

$$v_{Cs}(0) = V_c \quad [3.58]$$

Evolução das grandezas:

$$i_{Ls}(t) = 0 \quad [3.59]$$

$$v_{Cs}(t) = V_c \quad [3.60]$$

6ª etapa

Condições iniciais:

$$i_{Ls}(0) = 0 \quad [3.61]$$

$$v_{Cs}(0) = V_c \quad [3.62]$$

Evolução das grandezas:

$$i_{Ls}(t) = \frac{v_{Cs}(0)}{\sqrt{\frac{L_s}{C_s}}} \cdot \text{sen}(\omega_o \cdot t) \quad [3.63]$$

$$v_{Cs}(t) = v_{Cs}(0) \cdot \cos(\omega_o \cdot t) \quad [3.64]$$

7ª etapa

Condições iniciais:

$$i_{L_s}(0) = I \quad [3.65]$$

$$v_{C_s}(0) = V_{c_1} \quad [3.66]$$

Evolução das grandezas:

$$i_{L_s}(t) = I \quad [3.67]$$

$$v_{C_s}(t) = v_{C_s}(0) - \frac{I}{C_s} \cdot t \quad [3.68]$$

Através da análise do circuito e operações matemáticas sobre o equacionamento acima, chega-se às expressões seguintes.

Duração das etapas:

$$\Delta t_1 = t_1 - t_0 = (1 - D) \cdot T_s - \Delta t_7 - \Delta t_6 \quad [3.69]$$

$$\Delta t_2 = t_2 - t_1 = \frac{I_i \cdot L_s}{V_o} \quad [3.70]$$

$$\Delta t_3 = t_3 - t_2 = \frac{I_{\pi} \cdot L_s}{V_o} \quad [3.71]$$

$$\Delta t_4 = \frac{\pi}{2} \cdot \sqrt{L_s \cdot C_s} \quad [3.72]$$

$$\Delta t_5 = D \cdot T_s - \Delta t_3 - \Delta t_4 \quad [3.73]$$

$$\Delta t_6 = \sqrt{L_s \cdot C_s} \cdot \text{sen}^{-1}\left(\frac{I_i}{I_r}\right) \quad [3.74]$$

$$\Delta t_7 = \frac{\sqrt{L_s \cdot C_s}}{I_i} \cdot \sqrt{I_r^2 - I_i^2} \quad [3.75]$$

Tensões sobre o capacitor C_s :

$$V_c = I_r \cdot \sqrt{\frac{L_s}{C_s}} \quad [3.76]$$

$$V_{c1} = \sqrt{\frac{L_s}{C_s}} \cdot \sqrt{I_r^2 - I_i^2} \quad [3.77]$$

OBSERVAÇÕES SOBRE O *SNUBBER* NÃO-DISSIPATIVO

Por não haver a possibilidade de estabelecer-se com precisão razoável, o valor do pico de corrente de recuperação reversa do diodo, a melhor maneira de especificar-se este *snubber* é através de simulação do circuito, utilizando modelos dos semicondutores a serem utilizados na prática.

Através do equacionamento pode-se apenas ter uma idéia da ordem de grandeza dos parâmetros dos componentes e a partir daí, parte-se para simulações.

Verifica-se a partir do equacionamento e observações práticas que devem ser observadas algumas condições, as quais são apresentadas a seguir.

Para que as etapas ocorram como apresentado deve-se garantir que durante a sexta etapa, o capacitor não seja totalmente descarregado, ou seja, V_{C1} deve ser maior que zero. Isto leva a duas possibilidades, uma capacitância maior ou uma corrente de recuperação mais alta.

Deve-se perceber que quanto maior o capacitor C_s , maior será o esforço de corrente no interruptor principal (S_p) e de tensão no diodo *boost* (D_b).

Quanto maior o valor de indutância de L_s , menor será o valor do pico de corrente de recuperação. Mas, quanto maior esta indutância, mais tempo levará até que se transfira toda a energia para o capacitor.

Deve-se ter uma frequência de ressonância muito maior que a frequência de comutação do conversor.

Quando o pico de corrente de recuperação do diodo for inferior ao patamar de corrente de entrada o *snubber* não cumprirá todas as etapas apresentadas, uma vez que a energia transferida ao capacitor (C_s) não será suficiente para levar a corrente do indutor (L_s) ao valor da corrente de entrada, por maior que este capacitor seja.

Este *snubber* deve ser empregado quando a corrente de recuperação do diodo principal for elevada. Deve-se projetá-lo para que sua operação seja ótima em condições críticas de operação.

3.8 CIRCUITO DE CONTROLE E COMANDO DO CONVERSOR

O circuito de controle e comando do conversor é baseado no circuito integrado UC3854, da UNITRODE, que tem seu esquema interno apresentado na Fig. 3.19.

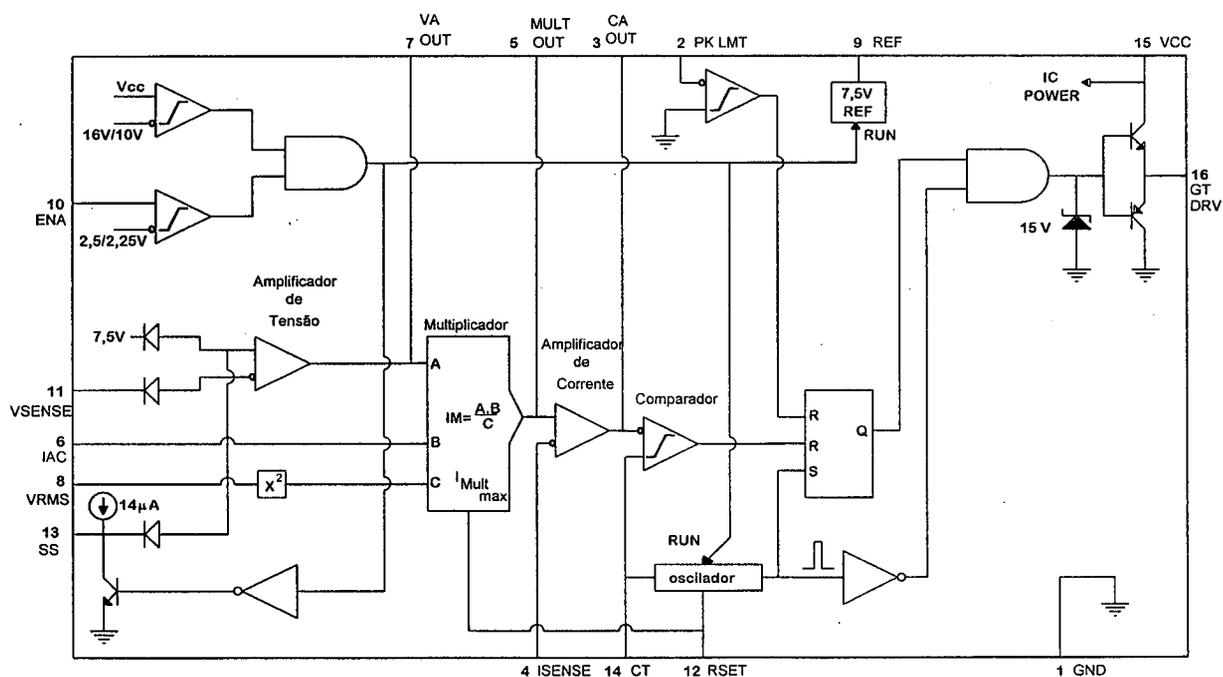


Fig. 3.19 - Diagrama interno do circuito integrado UC3854

As funções do circuito integrado são, a seguir, apresentadas.

<i>Pino</i>	<i>Nome</i>	<i>Função</i>
1	GND	Terra.
2	PKLMT	Limita a corrente máxima sobre o interruptor principal. Uma vez negativo, os pulsos para o interruptor são inibidos.
3	CA Out	Saída do compensador de corrente.
4	ISENSE	Entrada inversora do compensador de corrente.
5	Mult Out	Saída do multiplicador. Entrada não inversora do compensador de corrente.
6	IAC	Uma das entradas do multiplicador. Deve conter as informações sobre a forma e frequência da tensão de entrada do conversor.
7	VA Out	Uma das entradas do multiplicador. Saída do compensador de tensão. Leva informação sobre o valor médio da tensão de saída.
8	VRMS	Uma das entradas do multiplicador. Deve conter um valor proporcional ao valor eficaz da tensão de entrada do conversor. Geralmente a saída de um filtro.
9	REF	Tensão de referência gerada internamente. $V_{REF} = 7,5V$
10	ENA	Habilitação. Entrada lógica, quando em nível baixo, são inibidas todas as funções do CI.
11	VSENSE	Entrada inversora do amplificador de tensão.
12	RSET	Resistor para limitar a corrente de carga do oscilador e ajuste da frequência de operação.
13	SS	Partida progressiva.
14	CT	Capacitor, que junto com o resistor do pino 12 definem a frequência de operação do circuito.
15	VCC	Tensão de alimentação. (18 – 30 V_{dc})
16	GT Drv	Pulsos de comando para o interruptor principal.

A configuração geral do circuito a ser utilizado é mostrada na Fig. 3.20.

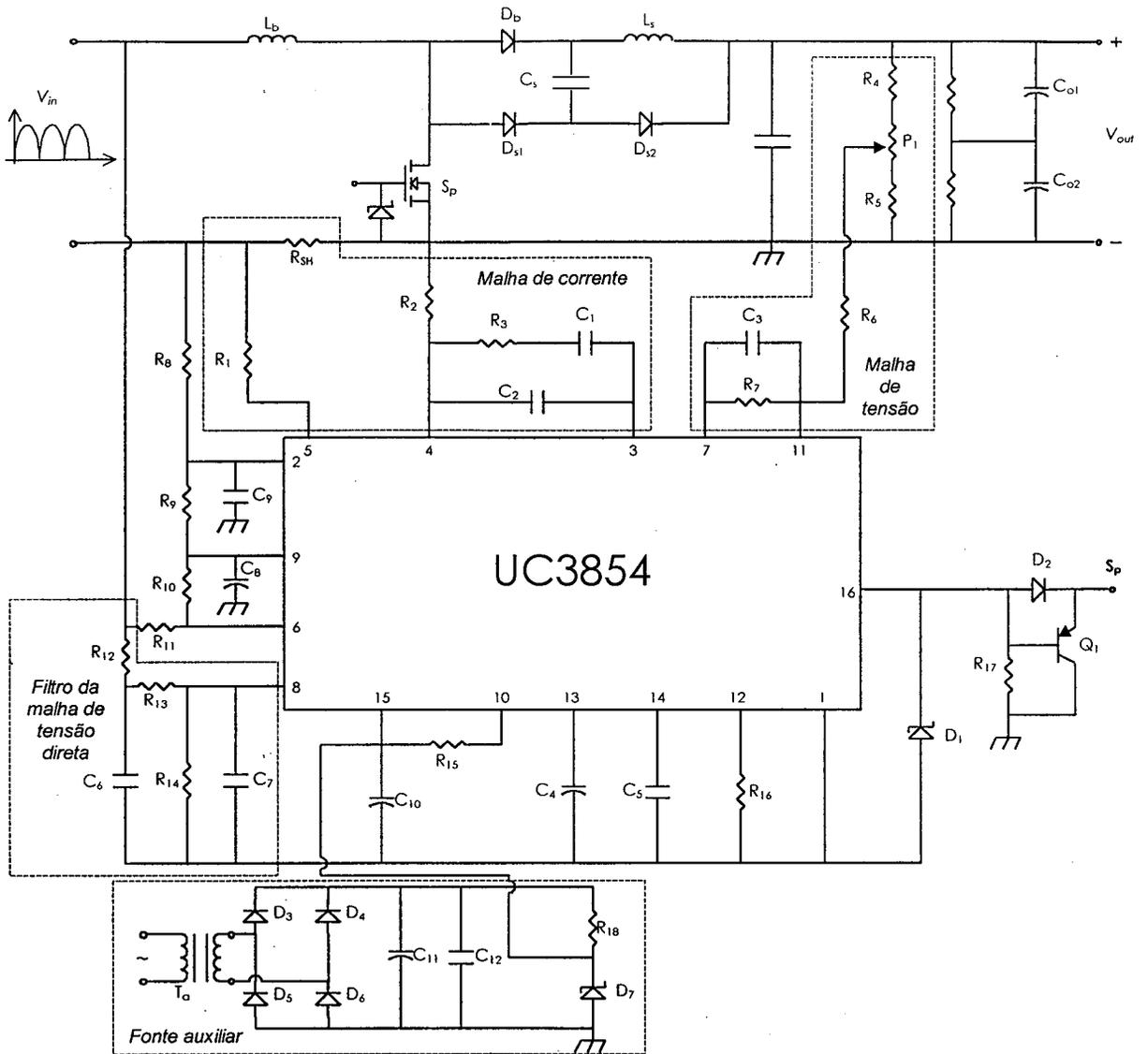


Fig. 3.20 - Esquema completo do conversor elevador com snubber não-dissipativo.

3.8.1 PROCEDIMENTO DE PROJETO PARA O CIRCUITO DE CONTROLE

O procedimento aqui descrito tem por base os dados informados no catálogo do fabricante [26] e [27].

Os resistores $R_1 = R_2, R_{16}$ e R_{sh} , definem o máximo valor de pico da corrente de entrada.

$$I_{i_{\text{max}}} = \frac{1,875 \cdot R_1}{R_{16} \cdot R_{sh}} \quad [3.78]$$

O resistor R_{16} com o capacitor C_5 definem a frequência de operação do circuito.

$$f_s = \frac{1,25}{R_{16} \cdot C_5} \quad [3.79]$$

Os resistores R_4 , R_5 e o potenciômetro P_1 ajustam o valor médio da tensão de saída.

Os resistores R_8 e R_9 são responsáveis pela proteção de sobrecorrente no interruptor principal. Eles formam um divisor resistivo entre a tensão gerada pelo sensor resistivo e a tensão de referência. O resultado é comparado de maneira que, quando houver excesso de corrente na entrada, os pulsos de comando são inibidos.

$$\frac{V_{ref}}{R_9} = \frac{I_{protecao} \cdot R_{sh}}{R_8} \quad [3.80]$$

Os capacitores C_8 e C_9 têm a finalidade de desacoplar os ruídos da tensão de referência e da tensão de comparação de proteção, respectivamente.

No terminal de sincronismo é mantido internamente um valor contínuo de 6V. O resistor de sincronismo R_{11} será definido para uma corrente máxima de $400\mu A$.

$$R_{11} = \frac{V_{i_p} + 6V}{400\mu A} \quad [3.81]$$

É recomendada a utilização de um resistor entre os terminais de sincronismo e tensão de referência R_{10} com resistência em torno de 25% do valor da resistência de sincronismo.

$$R_{10} = 0,25 \cdot R_{11} \quad [3.82]$$

O resistor R_{15} conectado entre V_{cc} e o terminal de habilitação mantém o CI sempre habilitado.

O circuito formado por D_1 , D_2 , R_{17} e Q_1 é responsável pelos pulsos de comando para o interruptor principal.

O capacitor de partida progressiva C_4 determina o tempo em que a tensão de referência, partindo do zero, atinge seu valor nominal. Vale lembrar que esta função não permite a partida direta do conversor, pois seria necessário que o capacitor de saída já

estivesse carregado com a tensão de pico da rede. Neste caso, será definida a capacitância máxima para que o sistema venha a operar em condições normais após a partida realizada pelo retificador controlado.

$$C_4 = \frac{7 \cdot 10^{-6} \cdot t_{partida}}{V_{ref}} \quad [3.83]$$

Compensador de corrente: o compensador de corrente é composto por: R_1 , R_2 , R_3 , C_1 e C_2 , e o amplificador operacional inerente ao circuito integrado. Este circuito apresenta-se claramente numa configuração não-inversora ($1+Z_1/Z_2$), mas assim como é realizado no manual da UNITRODE, aqui também é utilizada uma função de transferência simplificada, cuja diferença, da real, pode ser percebida apenas no diagrama de Bode de fase. Esta é dada por:

$$R_i(s) = \frac{-(1 + s \cdot C_1 \cdot R_3)}{s \cdot R_2 \cdot (C_1 + C_2) \cdot \left(1 + s \cdot \frac{C_1 \cdot C_2}{C_1 + C_2} \cdot R_3\right)} \quad [3.84]$$

Compensador de tensão: a malha de tensão é composta por: R_4 , R_5 , P_1 , R_6 , R_7 e C_3 , e o amplificador de tensão interno ao circuito integrado. A função de transferência é:

$$R_v(s) = \frac{-R_7}{R_6 \cdot (1 + s \cdot C_3 \cdot R_7)} \quad [3.85]$$

Controle *feedforward*: o filtro a ser utilizado é composto por: R_{12} , R_{13} , R_{14} , C_6 e C_7 .

3.9 CONCLUSÃO

Neste capítulo fez-se uma análise detalhada do conversor a ser utilizado nos estágios de entrada da unidade retificadora. Apresentou-se também um procedimento de projeto simples e de bom desempenho.

Através da análise realizada, pode-se dizer que o conversor apresentado pode cumprir os objetivos traçados, que são alta qualidade de corrente drenada, dimensões físicas reduzidas, simplicidade, robustez e eficiência.

O conversor elevador com *snubber* não-dissipativo mostra-se uma excelente opção para redução das perdas por comutação, já que são utilizados poucos componentes, todos de especificações simples, e os resultados obtidos quanto à eficiência são muito bons.

O circuito integrado UC3854 facilita bastante a aplicação do controle por valores médios de corrente na prática, proporcionando proteção e alto desempenho.

CAPÍTULO IV

ANÁLISE DO CONVERSOR PARA OS ESTÁGIOS DE SAÍDA

4.1 INTRODUÇÃO

Ao longo dos últimos anos as pesquisas na área de retificadores de alta potência, tendo como objetivo a diminuição de volume, peso e custo e o atendimento a rígidas especificações de regulação de saída e rendimento, tem adotado a utilização de conversores estáticos operando em alta frequência como melhor solução, apesar da redução que estes trazem no que se refere a simplicidade e robustez.

Dentre os conversores propostos, um dos que apresentam as melhores características para este propósito é o conversor em ponte completa, com comutação sob tensão nula, com modulação por largura de pulso, controle do fluxo de potência por deslocamento de fase e saída em corrente (FB-ZVS-PS) [3], [6], [7], [16], [28].

Este conversor apresenta excelente rendimento decorrente das perdas por comutação praticamente nulas e perdas por condução reduzidas pela característica de saída em corrente.

Apresenta também reduzidos níveis de interferência eletromagnética, por ruídos conduzidos e irradiados, devido às comutações suaves. A característica de comutação suave traz ainda a possibilidade de operação em frequências ainda maiores, diminuindo as dimensões dos componentes reativos.

Outra grande vantagem deste conversor é o grande aproveitamento dos parâmetros parasitas dos componentes do circuito para a realização de comutações suaves, ou seja, ao invés de preocupar-se com estes elementos, o projetista pode utilizá-los em benefício da performance do conversor.

Por todos os motivos apresentados, este conversor foi escolhido para fazer parte da unidade retificadora trifásica proposta. Sua análise e procedimento para projeto são apresentados neste capítulo.

4.2 O CONVERSOR CC-CC ISOLADO

A topologia do conversor é apresentada na Fig. 4.1.

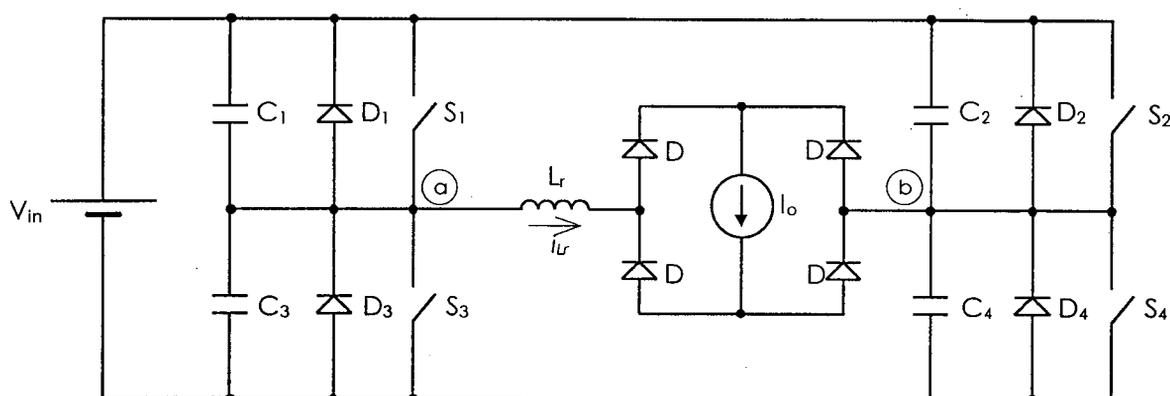


Fig. 4.1 - Circuito de potência simplificado do conversor FB-ZVS-PS.

No conversor aqui aplicado, não há a inclusão de um circuito de auxílio à comutação (pólos ressonantes), cujo objetivo seria manter comutações suaves em todos os semicondutores de potência para toda a faixa de variação de potência de saída. A inclusão deste circuito não afeta relevantemente as características do conversor, mas traz consigo um aumento na corrente circulante pelo conversor, aumentando as perdas por condução.

Os pólos ressonantes têm por objetivo a obtenção de comutações suaves para baixas cargas, porém, sabe-se que com a diminuição da potência transferida, diminui-se também os valores de corrente circulante pelo circuito e, conseqüentemente as perdas por condução e comutação. Pode-se, portanto, dispensar o uso deste circuito, desde que se tenha um projeto adequado.

RESUMO DAS CARACTERÍSTICAS DO CONVERSOR APLICADO:

- Baixos níveis de interferência eletromagnética e rádio frequência;
- Perdas por comutação desprezíveis;
- Tensão máxima sobre os interruptores igual à tensão de entrada;
- Relação linear entre tensão de saída e razão cíclica, o que facilita o controle;
- Perdas por condução reduzidas;
- A indutância de dispersão do transformador traz sobretensões indesejáveis nos diodos retificadores, o que leva a utilização de circuitos grampeadores das tensões sobre os diodos retificadores de saída.

4.2.1 ETAPAS DE FUNCIONAMENTO

São adotadas as seguintes hipóteses simplificativas para a realização da análise das etapas de funcionamento do conversor:

1. Todos os semicondutores são considerados ideais.
 2. Os capacitores de bloqueio são considerados curto-circuito na frequência de operação.
 3. O filtro de saída é considerado fonte de corrente, uma vez que a indutância de saída mantém a ondulação de corrente em níveis baixos.
 4. A corrente de magnetização do transformador é desprezível.
 5. A indutância de dispersão do transformador está incluída na indutância ressonante.
- A seguir são apresentadas as etapas de funcionamento.

1ª etapa: ($t_0 - t_1$) - Roda livre. Fig. 4.2.

No instante t_0 , quando a tensão no capacitor C_1 se anula, o diodo D_1 fica polarizado diretamente e entra em condução. Durante esta etapa a corrente I_0' mantém-se em roda livre na ponte retificadora e a corrente no indutor mantém-se em roda livre circulando através de S_2 e D_1 .

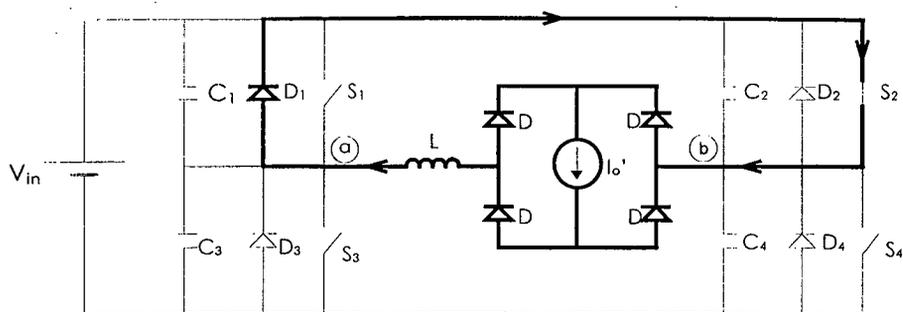


Fig. 4.2 - Primeira etapa.

2ª etapa: ($t_1 - t_2$) - Etapa ressonante. Fig. 4.3.

No instante t_1 o interruptor S_2 é bloqueado. As tensões sobre os capacitores C_2 e C_4 e a corrente no indutor variam de forma ressonante até a tensão sobre C_4 anula-se.

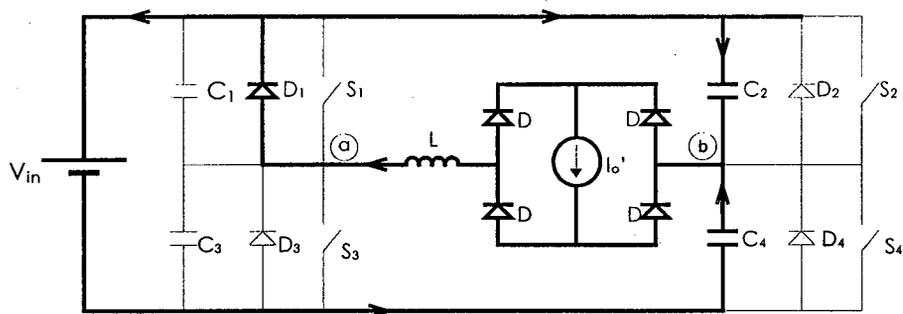


Fig. 4.3 - Segunda etapa.

3ª etapa: ($t_2 - t_3$) - Etapa linear. Fig. 4.4.

No instante t_2 em que a tensão sobre C_4 anula-se, o diodo D_4 é polarizado diretamente e entra em condução. A corrente no indutor diminui linearmente até anular-se. Deve-se habilitar o interruptor S_4 durante esta etapa.

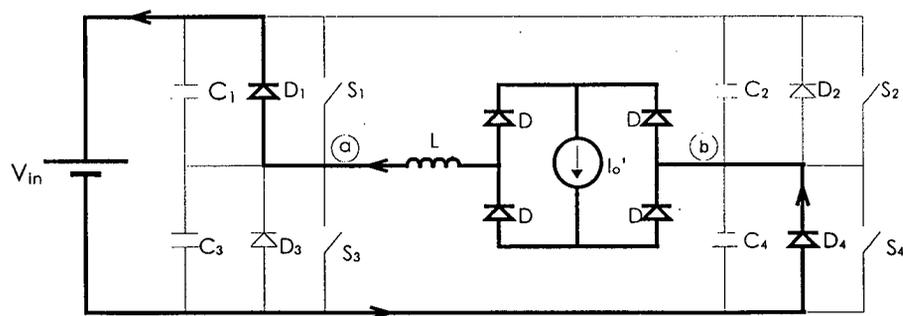


Fig. 4.4 - Terceira etapa.

4ª etapa: ($t_3 - t_4$) - Etapa linear. Fig. 4.5.

No instante t_3 a corrente no indutor inverte seu sentido, circulando pelos interruptores S_1 e S_4 . A corrente cresce linearmente até que atinja o valor da corrente de saída I_o' .

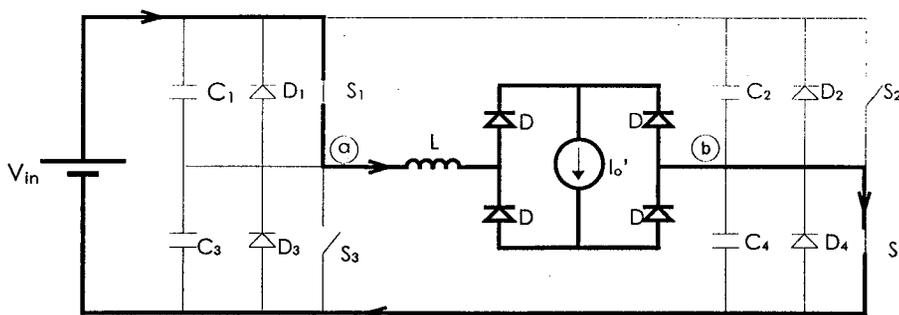


Fig. 4.5 - Quarta etapa.

5ª etapa: ($t_4 - t_5$) - Etapa de transferência de energia. Fig. 4.6.

Ocorre a transferência de energia para a carga através de S_1 e S_4 .

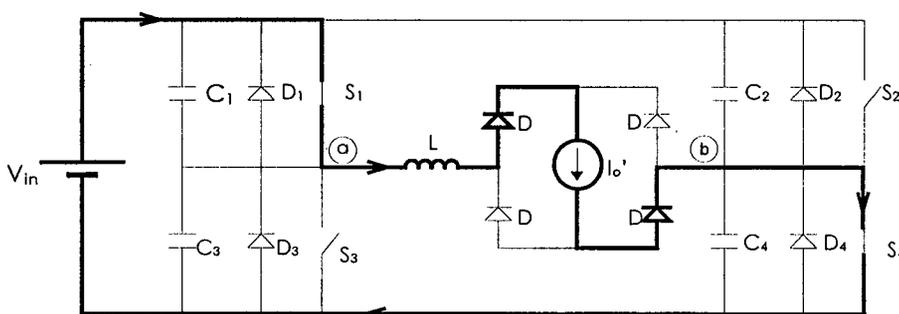


Fig. 4.6 - Quinta etapa.

6ª etapa: ($t_5 - t_6$) - Etapa ressonante. Fig. 4.7.

No instante t_5 o interruptor S_1 é bloqueado. As tensões sobre os capacitores C_1 e C_3 e a corrente no indutor variam de forma ressonante até que a tensão sobre C_3 anula-se.

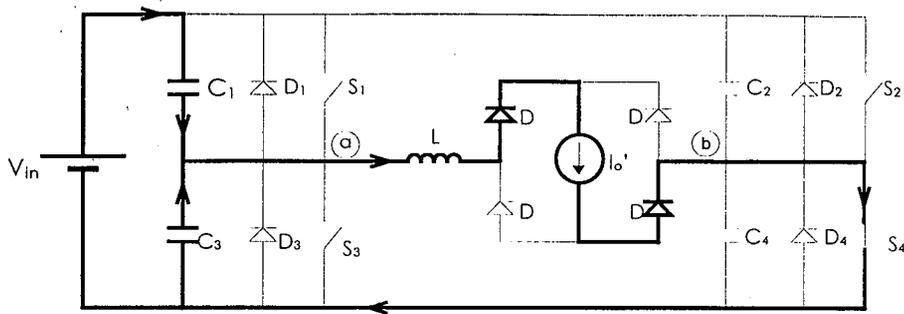


Fig. 4.7 - Sexta etapa.

7ª etapa: ($t_6 - t_7$) - Roda livre. Fig. 4.8.

No instante t_6 , quando a tensão no capacitor C_3 se anula, o diodo D_3 fica polarizado diretamente e entra em condução. Durante esta etapa a corrente I_o' mantém-se circulando em roda livre na ponte retificadora e a corrente no indutor mantém-se em roda livre circulando através de S_4 e D_3 .

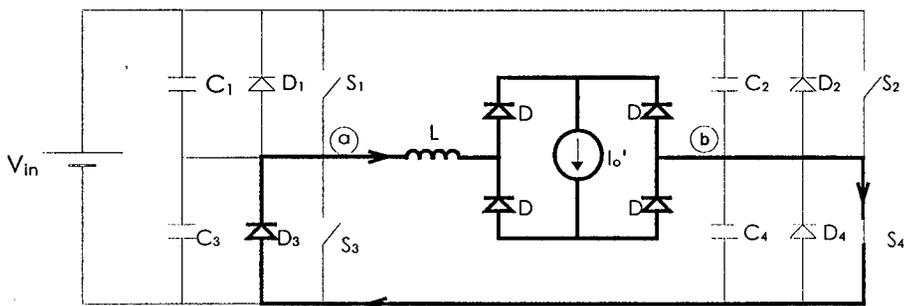


Fig. 4.8 - Sétima etapa.

8ª etapa: ($t_7 - t_8$) - Etapa ressonante. Fig. 4.9.

No instante t_7 o interruptor S_4 é bloqueado. As tensões sobre os capacitores C_2 e C_4 e a corrente no indutor variam de forma ressonante até que a tensão sobre C_2 anula-se.

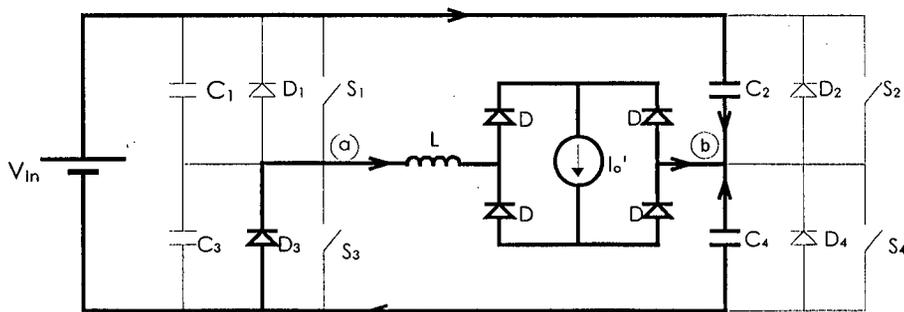


Fig. 4.9 - Oitava etapa.

9ª etapa: ($t_8 - t_9$) - Etapa linear. Fig. 4.10.

No instante t_8 em que a tensão sobre C_2 anula-se, o diodo D_2 é polarizado diretamente e entra em condução. A corrente no indutor diminui linearmente até anular-se. Deve-se habilitar o interruptor S_2 durante esta etapa.

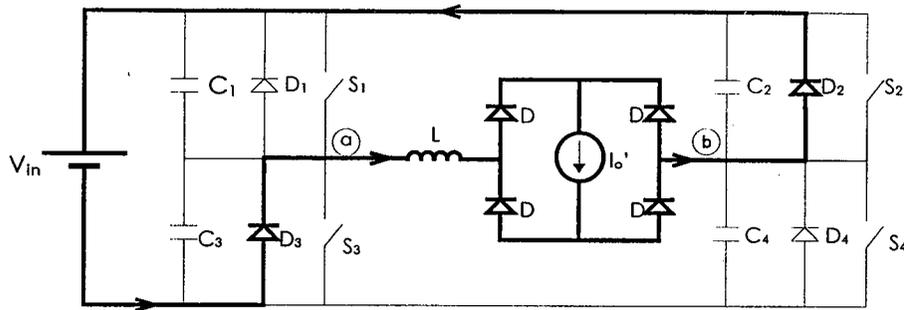


Fig. 4.10 - Nona etapa.

10ª etapa: ($t_9 - t_{10}$) - Etapa linear. Fig. 4.11.

No instante t_9 a corrente no indutor inverte seu sentido, circulando pelos interruptores S_2 e S_3 . A corrente cresce linearmente até que atinja o valor da corrente de saída I_o' .

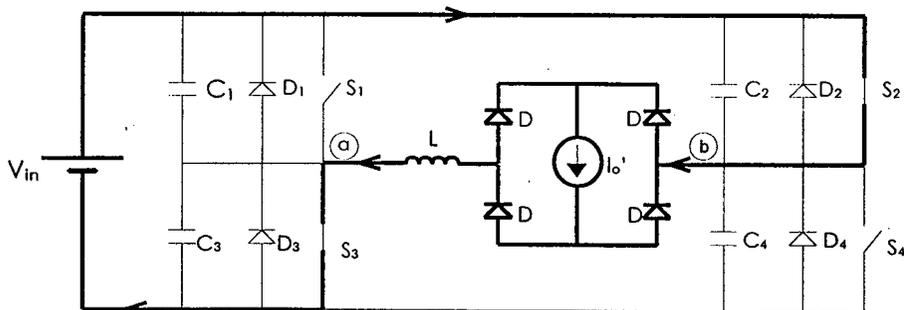


Fig. 4.11 - Décima etapa.

11ª etapa: ($t_{10} - t_{11}$) - Etapa de transferência de energia. Fig. 4.12.

Ocorre a transferência de energia para a carga através de S_2 e S_3 .

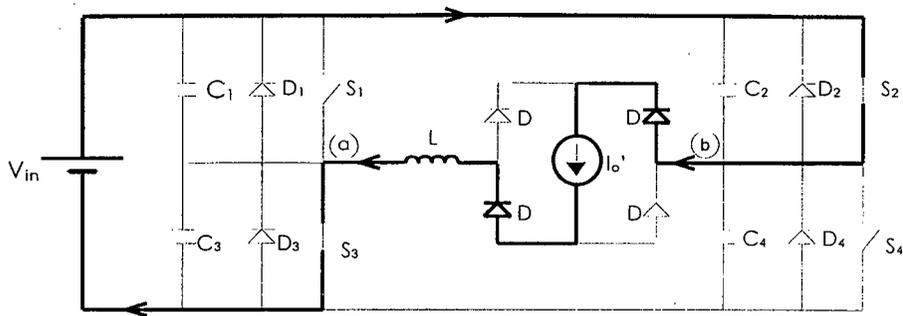


Fig. 4.12 - Décima primeira etapa.

12ª etapa: ($t_{11} - t_{12}$) - Etapa ressonante. Fig. 4.13.

No instante t_{11} o interruptor S_3 é bloqueado. As tensões sobre os capacitores C_1 e C_3 e a corrente no indutor variam de forma ressonante até que a tensão sobre C_1 anula-se.

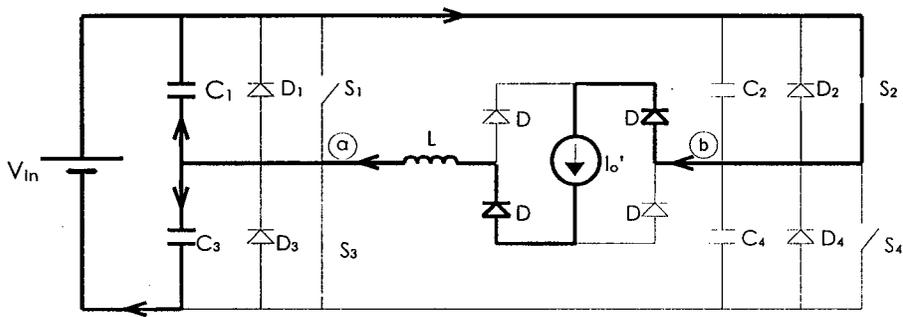


Fig. 4.13 - Décima segunda etapa.

4.2.2 PRINCIPAIS FORMAS DE ONDA

As principais formas de onda, com indicação dos intervalos de tempo das etapas, são apresentadas na Fig. 4.14.

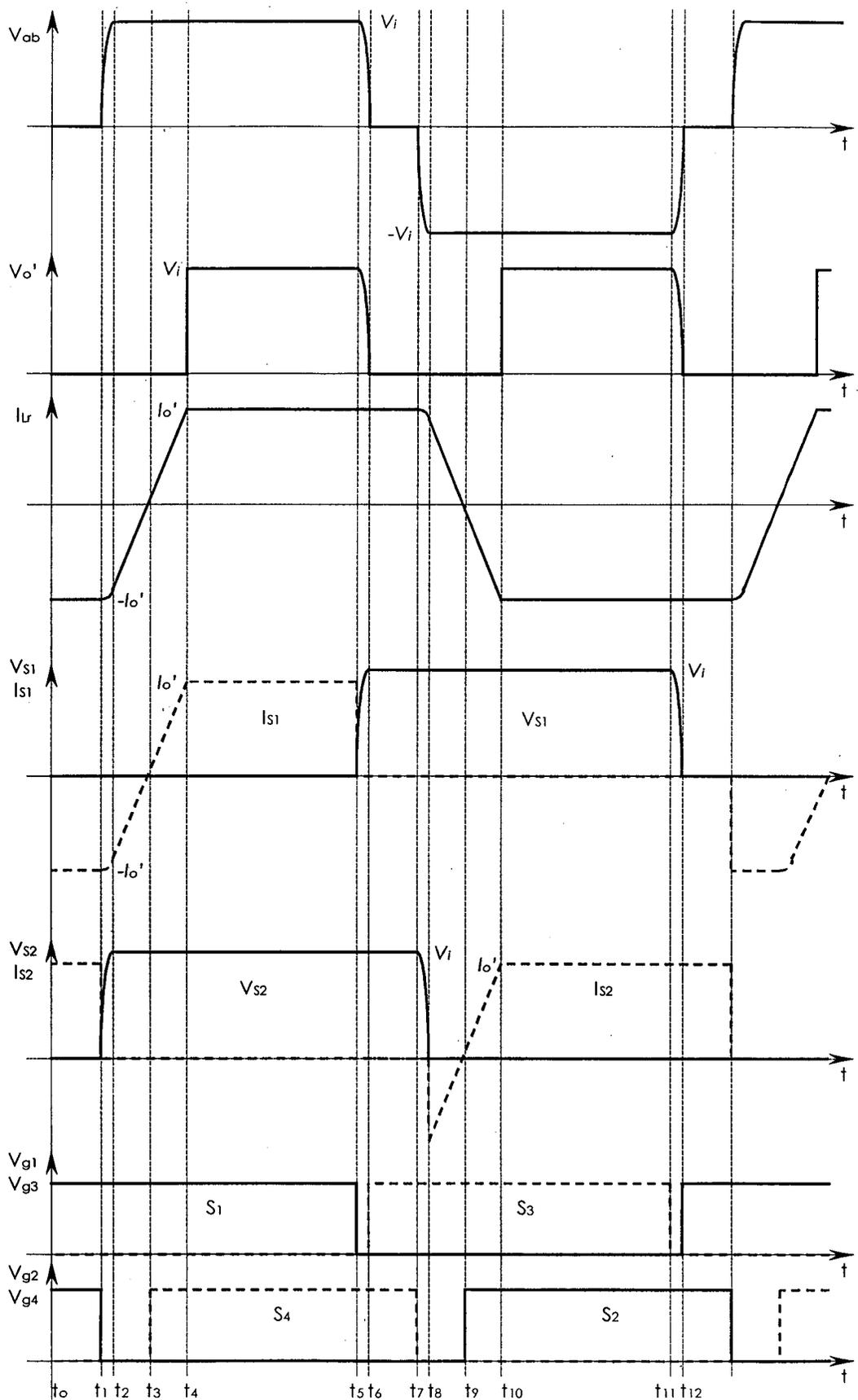


Fig. 4.14 - Principais formas de onda.

4.2.3 CARACTERÍSTICA DE SAÍDA

Pela observação das etapas 3, 4, 9 e 10, pode-se ver que, quando a corrente no indutor ressonante varia linearmente, a ponte de diodos “curto-circuita” a carga. Chega-se à conclusão que a transferência de potência se dá somente nas etapas 5 e 11. Pode-se então definir uma razão cíclica efetiva (D_{ef}) responsável pela transferência de potência.

A Fig. 4.15 ilustra a tensão e corrente entre os pontos a e b durante meio ciclo de operação.

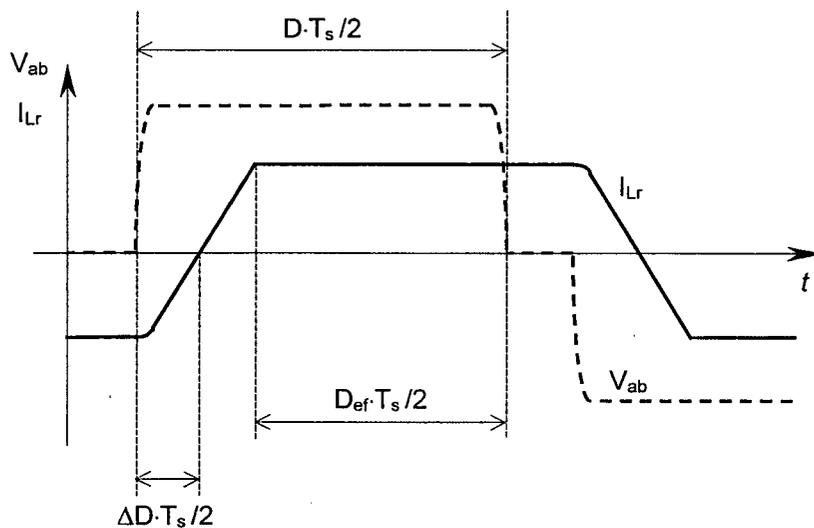


Fig. 4.15 - Tensão e corrente entre os pontos (a) e (b).

Através da análise do circuito e da figura acima chega-se a:

$$V_i = L_r \cdot \frac{2 \cdot I_o}{\Delta t} \cdot \frac{N_s}{N_p} \quad [4.1]$$

$$\text{Onde: } R_{11} = \frac{V_{i_p} + 6V}{400\mu A} \quad [4.2]$$

O conversor em ponte completa convencional apresenta a seguinte característica:

$$V_o = V_i \cdot D_{ef} \cdot \frac{N_s}{N_p} \quad [4.3]$$

Define-se a razão cíclica efetiva como:

$$D_{ef} = D - \Delta D \quad [4.4]$$

Substituindo-se, chega-se à característica de saída do conversor:

$$V_o = V_i \cdot \frac{N_s}{N_p} \cdot \left(D - \frac{4 \cdot f_s \cdot L_r \cdot I_o}{V_i} \cdot \frac{N_s}{N_p} \right) \quad [4.5]$$

4.2.4 ANÁLISE DA COMUTAÇÃO

Chama-se corrente de comutação à corrente responsável pela carga e descarga dos capacitores em paralelo com os interruptores. Observando-se as etapas de funcionamento, verifica-se que o braço esquerdo, composto pelos interruptores S_1 e S_3 , tem uma corrente de comutação igual a corrente de carga I_o' e o braço direito, S_2 e S_4 , sempre comutará com uma corrente inferior a esta já que a ponte retificadora está em curto-circuito durante esta comutação. Este fato faz com que as comutações no braço direito não aconteçam em condições tão favoráveis quanto às do esquerdo, e quando opera-se com carga mais baixa, com correntes menores, pode-se não mais obter comutações suaves.

COMUTAÇÃO DO BRAÇO DIREITO

As comutações neste braço ocorrem com os diodos retificadores em curto-circuito, como pode-se observar na segunda e oitava etapas de operação. Tem-se portanto, somente a energia armazenada no indutor ressonante para realizar estas comutações.

No instante de comutação deste braço deve-se garantir corrente suficiente no indutor ressonante para que haja energia suficiente para realizar a comutação suave.

Para garantir comutação suave para uma larga faixa de carga deve-se, portanto, aumentar o valor de indutância do indutor ressonante. Porém, quanto maior a indutância, maior será a perda de razão cíclica no conversor, devendo-se optar por um compromisso entre comutação suave e perda efetiva de razão cíclica.

COMUTAÇÃO DO BRAÇO ESQUERDO

Neste braço a comutação ocorre com o auxílio da corrente de carga, como pode-se observar na sexta e décima etapas. Sendo, por isso, menos crítica que a do braço direito.

4.3 CIRCUITO A SER PROJETADO

O circuito a ser utilizado na unidade retificadora é apresentado na Fig. 4.16.

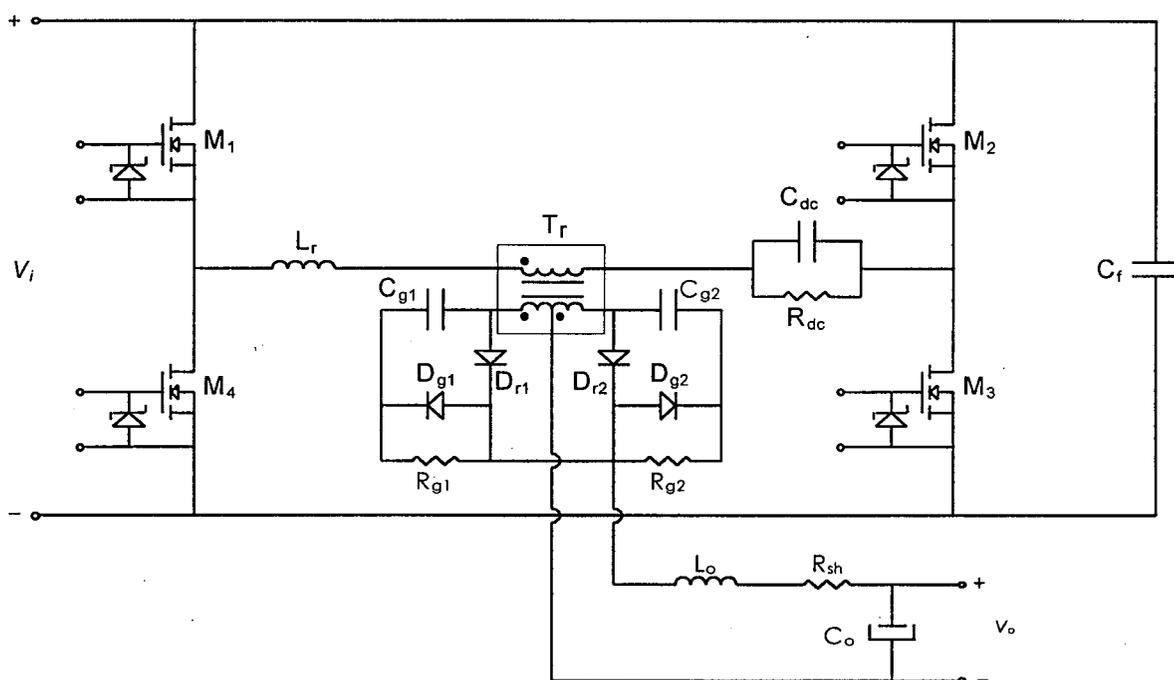


Fig. 4.16 - Circuito de potência do conversor FB-ZVS-PS.

Nele pode-se observar que o circuito simplificado de saída (fonte de corrente e ponte de diodos) é substituído por um transformador com ponto médio (T_r), seguido por um retificador (D_{r1} , D_{r2}), com circuitos de grameamento (D_{g1} , D_{g2} , C_{g1} , C_{g2} , R_{g1} , R_{g2}). O indutor (L_o) fornece a característica de saída de fonte de corrente e o capacitor (C_o) tem a função de suprimir ondulações na tensão de saída.

São utilizados os parâmetros parasitas dos MOSFET's, capacitância e diodo, para substituir os do circuito ideal. Outro parâmetro parasita aproveitado é a indutância de dispersão do transformador, que se soma a indutância do indutor ressonante.

É utilizado um circuito (R_{dc} , C_{dc}) para bloqueio de componentes contínuas, circulando pelo transformador.

4.3.1 DIMENSIONAMENTO DO TRANSFORMADOR

O transformador de alta frequência possui um enrolamento primário e um secundário com ponto médio.

A expressão que define o produto de áreas do núcleo a ser utilizado é a seguinte:

$$AeAw = \frac{P_{imax}}{K_t \cdot K_u \cdot K_p \cdot J_{max} \cdot \Delta B_{max} \cdot 2 \cdot f_s} \cdot 10^4 \quad [cm^4] \quad [4.6]$$

Onde:

Símbolo	Parâmetro	Valor usual
Ae	área efetiva da perna central do núcleo [cm^2]	
Aw	área da janela [cm^2]	
P_{imax}	potência máxima de entrada [W]	P_{omax} / η
K_t	fator de topologia	1
K_u	fator de utilização da janela do núcleo	0,4
K_p	fator de utilização do primário	0,41
J_{max}	densidade máxima de corrente [A/ cm^2]	300 A/ cm^2
ΔB_{max}	excursão da densidade de fluxo máxima [T]	0,12 T
f_s	frequência de comutação [Hz]	

O número mínimo de espiras para o enrolamento primário é dado pela expressão:

$$N_p \geq \frac{V_{imin}}{2 \cdot Ae \cdot \Delta B_{max} \cdot f_s} \cdot 10^4 \quad [4.7]$$

A relação de transformação é dada por:

$$n = \frac{N_p}{N_s} = \frac{0,9 \cdot (V_{imin} - V_f) \cdot D_{max}}{V_{omax} + V_f} \quad [4.8]$$

Onde: V_f é a queda de tensão direta sobre o diodo. Com esta relação determina-se o número de espiras do secundário.

Para o cálculo da seção mínima dos condutores pode-se utilizar as expressões:

$$S_p = \frac{I_{pef}}{J_{max}} = \frac{n \cdot I_o}{J_{max}} \quad [4.9]$$

$$S_p = \frac{I_{sef}}{J_{max}} = \frac{I_o}{\sqrt{2} \cdot J_{max}} \quad [4.10]$$

Com o objetivo de minimizar os efeitos pelicular e de proximidade deve-se utilizar a associação de fios em paralelo. Deve-se ainda utilizar fios torcidos, trançados ou o fio Litz.

Para o cálculo da seção de cada fio elementar deve-se calcular a profundidade de penetração:

$$\Delta = \frac{K}{\sqrt{f_s}} \quad [4.11]$$

Onde K depende da temperatura de operação. ($K \cong 7,5 @ T = 50^\circ C$)

A profundidade de penetração fornece o raio mínimo que o condutor elementar deve ter. A partir deste valor chega-se a sua bitola mínima.

Dividindo-se a seção mínima calculada para os enrolamentos pela seção do condutor elementar chega-se ao número de condutores em paralelo. Esta medida garante a minimização do efeito pelicular sobre estes enrolamentos.

4.3.2 DIMENSIONAMENTO DO INDUTOR RESSONANTE

O dimensionamento deste indutor é feito com base na redução de razão cíclica.

Assume-se uma redução máxima para a razão cíclica e calcula-se a indutância pela expressão 4.12.

$$L_r = \frac{\Delta D_{\max} \cdot V_{\text{imin}}}{4 \cdot f_s \cdot \left(\frac{N_s}{N_p} \right) \cdot I_o} \quad [4.12]$$

Determina-se o núcleo a ser utilizada pela equação:

$$AeAw = \frac{L_r \cdot I_{Lrp} \cdot I_{Lref}}{K_w \cdot B_{\max} \cdot J_{\max}} \cdot 10^4 \quad [cm^4] \quad [4.13]$$

Onde:

Símbolo	Parâmetro	Valor usual
Ae	área efetiva da perna central do núcleo [cm ²]	
Aw	área da janela [cm ²]	
L _r	valor da indutância ressonante [H]	
K _w	fator de enrolamento	0,7
I _{Lrp}	corrente de pico no indutor [A]	n(I _o +ΔI _o /2)
I _{Lref}	corrente eficaz no indutor [A]	nI _o
B _{max}	densidade de fluxo máxima [T]	0,06 T
J _{max}	densidade máxima de corrente [A/cm ²]	300 A/cm ²

O número de espiras do indutor é dado por:

$$N = \frac{L_r \cdot I_{Lrp}}{B_{\max} \cdot Ae} \cdot 10^4 \quad [4.14]$$

Este indutor deve ser construído com o menor número de camadas (uma única se possível) para reduzir o efeito de proximidade nos condutores.

Deve-se utilizar a mesma fiação do enrolamento primário do transformador, já que circulará a mesma corrente deste.

O entreferro total pode ser calculado pela expressão:

$$lg = \frac{N^2 \cdot \mu_o \cdot Ae}{L_r} \cdot 10^{-2} \quad [cm] \quad [4.15]$$

4.3.3 DIMENSIONAMENTO DOS INTERRUPTORES DE POTÊNCIA

A melhor escolha para esta topologia, no nível de potência e frequência envolvidos é o MOSFET, uma vez que este apresenta altíssimas velocidades de comutação, diodo intrínseco em antiparalelo, capacitor intrínseco em paralelo, itens estes que são de grande importância para o conversor em discussão. Os diodos intrínsecos eliminam a necessidade de colocação de diodos externos e os capacitores parasitas, dependendo do projeto, eliminam a necessidade de colocação de capacitores ressonantes ou diminuem o valor necessário a estes. Deve-se entretanto procurar componentes com a menor resistência dreno-fonte possível, a fim de minimizar as perdas por condução.

A corrente eficaz de dreno pode ser calculada pela expressão:

$$I_{\text{def}} = n \cdot I_o \cdot \sqrt{\frac{D_{\text{max}}}{2}} \quad [4.16]$$

A corrente de pico máxima de dreno é a própria corrente de pico primária:

$$I_{\text{dp}} = I_{\text{Lrp}} \quad [4.17]$$

A máxima tensão dreno-fonte é igual à tensão de entrada máxima:

$$V_{\text{dsmax}} = V_{\text{imax}} \quad [4.18]$$

Pode-se dimensionar o dissipador necessário pelo procedimento descrito a seguir.

Calcula-se as perdas por condução de cada interruptor:

$$P_{\text{cond}} = R_{\text{dson}} \cdot I_{\text{def}}^2 \quad [4.19]$$

A resistência térmica dissipador - ambiente é dada por:

$$R_{\text{thDA}} = \frac{T_j - T_a}{P_{\text{cond}}} - R_{\text{thJC}} - R_{\text{thCD}} \quad [4.20]$$

4.3.4 DIMENSIONAMENTO DO CAPACITOR DE FILTRAGEM

A capacitância de filtragem é determinada pela ondulação máxima de alta frequência permitida pelas normas de telecomunicações.

$$C_o = \frac{\Delta I_{Lo}}{8 \cdot f_s \cdot \Delta V_o} \quad [4.21]$$

A resistência série equivalente máxima permitida é:

$$R_{smax} = \frac{\Delta V_o}{\Delta I_{Lo}} \quad [4.22]$$

O valor de resistência série equivalente obtido, normalmente leva a utilização de diversos capacitores conectados em paralelo.

4.3.5 DIMENSIONAMENTO DO CAPACITOR DE BLOQUEIO EM SÉRIE COM O TRANSFORMADOR

Deve-se utilizar um capacitor em série com o primário do transformador para bloquear qualquer componente contínua gerada por variação dos parâmetros do circuito. O dimensionamento deste capacitor é feito com base na máxima queda de tensão permissível sobre este, na condição menos favorável (tensão de entrada mínima).

$$C_b = 2 \cdot \frac{n \cdot I_{Lo}}{8 \cdot f_s \cdot \Delta V_{Cbmax}} \quad [4.23]$$

4.3.6 DIMENSIONAMENTO DO RESISTOR DE AMORTECIMENTO

Este resistor tem por função evitar oscilações em baixa frequência devido ao capacitor de bloqueio e indutâncias. É colocado em paralelo com o capacitor de bloqueio e pode ser especificado pela expressão 4.24.

$$R_b = \frac{V_{imin}}{n \cdot I_o \cdot D_{max}} \quad [4.24]$$

4.3.7 DIMENSIONAMENTO DOS DIODOS DA PONTE RETIFICADORA DE SAÍDA

Devem ser escolhidos diodos de pequeno tempo de recuperação reversa e baixa queda de tensão direta, para que sejam minimizadas as perdas por comutação e condução nestes diodos.

A corrente média que flui por estes diodos é igual a metade da corrente de carga:

$$I_{Dmd} = \frac{I_o}{2} \quad [4.25]$$

Pode-se dimensionar o dissipador necessário para o retificador pelo procedimento descrito a seguir.

Calcula-se as perdas por condução de cada diodo pela expressão 4.26 e desprezam-se as perdas por comutação.

$$P_{cond} = V_f \cdot I_{Dmd} \quad [4.26]$$

A resistência térmica dissipador - ambiente é dada por:

$$R_{thDA} = \frac{T_j - T_a}{P_{cond}} - R_{thJC} - R_{thCD} \quad [4.27]$$

4.3.8 CIRCUITO GRAMPEADOR DO RETIFICADOR DE SAÍDA

A interação entre o processo de recuperação reversa dos diodos com as indutâncias de dispersão do secundário do transformador causam sobretensões sobre os diodos. Para que se limitem estas sobretensões é utilizado um circuito grampeador que pode ser dimensionado com o procedimento a seguir.

$$V_{sec\ max} = n \cdot V_{imax} \quad [4.28]$$

$$P_{\text{diss}} = f_s \cdot C_d \cdot (2 \cdot V_{\text{sec max}})^2 \cdot \frac{(1 + \mu)^2 \cdot (1 - \mu)}{\mu} \quad [4.29]$$

$$\mu = \frac{V_g - 2 \cdot V_{\text{sec max}}}{2 \cdot V_{\text{sec max}}} \quad [4.30]$$

Onde:

Símbolo	Parâmetro
$V_{\text{sec max}}$	tensão máxima no secundário [V]
V_g	tensão de grampeamento [V]
P_{diss}	potência dissipada no grampeador [W]
C_d	capacitância intrínseca dos diodos [F]

Portanto:

$$R_g = \frac{V_g^2}{P_{\text{diss}}} \quad [4.31]$$

O capacitor pode ser determinado pela expressão:

$$\frac{1}{R_g \cdot C_g} = 0,1 \cdot f_s \quad [4.32]$$

4.4 MODELAGEM DO CONVERSOR FB-ZVS-PWM

Para que se possa projetar as malhas de controle para o conversor deve-se inicialmente obter a função de transferência deste. Esta função de transferência pode ser obtida através do método da chave PWM, apresentado por Vorpérian [29].

A aplicação do modelo da chave PWM ao conversor FB-ZVS-PWM-PS leva ao modelo pequenos sinais representado pelo circuito equivalente da Fig. 4.17. A análise deste

circuito equivalente gera a característica dinâmica (relação entre tensão de saída e tensão de controle) do conversor.

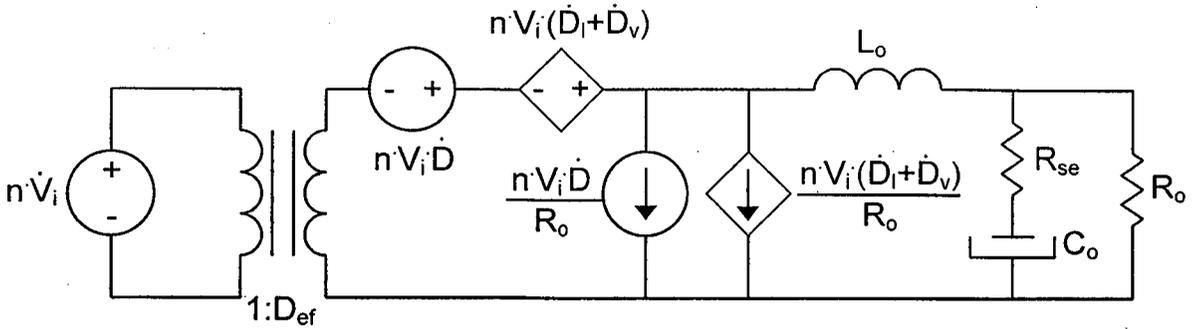


Fig. 4.17 - Modelo pequenos sinais do conversor.

Pode-se então obter o modelo matemático simplificado, considerando-se a variação da tensão de entrada desprezível, assim como a variação da razão cíclica em relação a esta tensão. Tem-se portanto:

$$\dot{V}_i = 0 \quad [4.33]$$

$$\dot{D}_v = 0 \quad [4.34]$$

Define-se então:

$$\dot{D}_{ef} = \dot{D} + \dot{D}_i + \dot{D}_v \quad [4.35]$$

$$\dot{D}_i = -\frac{4 \cdot n \cdot L_r \cdot f_s}{V_i} \cdot \frac{\widehat{D}_o}{R_o} \cdot \dot{V}_o \quad [4.36]$$

$$\text{Onde: } n = \frac{N_s}{N_p} \quad [4.37]$$

Aplicando-se estas considerações ao modelo chega-se ao circuito da Fig. 4.18.

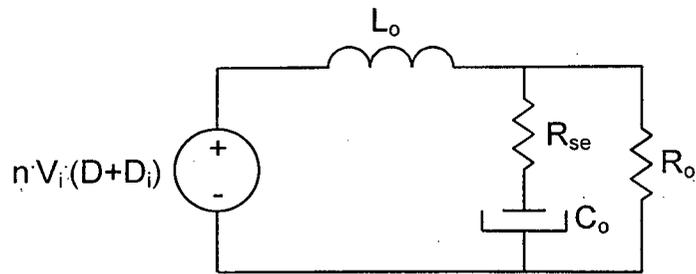


Fig. 4.18 - Modelo simplificado do conversor.

A partir deste circuito pode-se determinar a relação dinâmica entre a tensão de saída e a razão cíclica efetiva:

$$\frac{V_o(s)}{D_{ef}(s)} = \frac{n \cdot V_i \cdot (C_o \cdot R_{se} \cdot s + 1)}{C_o \cdot L_o \cdot \left(1 + \frac{R_{se}}{R_o}\right) \cdot s^2 + \left(C_o \cdot R_{se} + \frac{L_o}{R_o}\right) \cdot s + 1} \quad [4.38]$$

A Fig. 4.19 mostra a tensão de controle e a “dente de serra” para comparação. Estes dois sinais são comparados, obtendo-se a razão cíclica de controle.

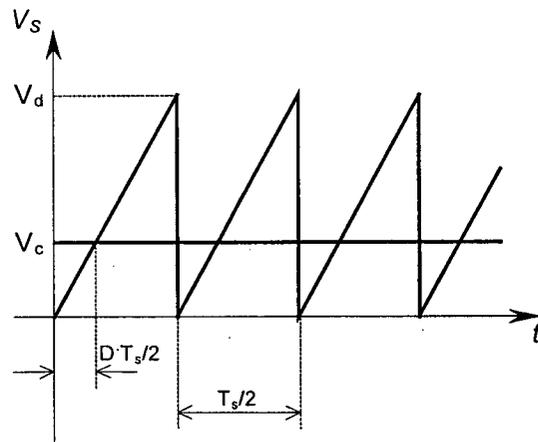


Fig. 4.19 - Comparação para geração da razão cíclica.

Da figura:

$$D = \frac{V_c}{V_d} \quad [4.39]$$

Sabe-se que:

$$V_o = n \cdot (D + D_i) \cdot V_i \quad [4.40]$$

Substituindo-se, chega-se ao ganho estático entre a tensão de saída e a tensão de controle:

$$\frac{V_o}{V_c} = \frac{\frac{n \cdot V_i}{V_d}}{1 + \frac{4 \cdot n^2 \cdot L_r \cdot f_s}{R_o}} \quad [4.41]$$

Sabe-se que a dinâmica entre a tensão de saída e a tensão de controle é a dinâmica do conversor e sabe-se também que a relação entre tensão e corrente de saída é a resistência de carga do conversor. Com estas afirmações chega-se a relação dinâmica entre a corrente de saída do conversor e a tensão de controle, dada pela expressão a seguir:

$$G(s) = \frac{I_o(s)}{V_c(s)} = \frac{\frac{n \cdot V_i}{V_d \cdot R_o}}{1 + \frac{4 \cdot n^2 \cdot L_r \cdot f_s}{R_o}} \cdot \frac{C_o \cdot R_{se} \cdot s + 1}{C_o \cdot L_o \cdot \left(1 + \frac{R_{se}}{R_o}\right) \cdot s^2 + \left(C_o \cdot R_{se} + \frac{L_o}{R_o}\right) \cdot s + 1} \quad [4.42]$$

4.5 CONTROLE DO CONVERSOR

Como já foi apresentado no segundo capítulo, a técnica de controle a ser aplicada é o controle no modo corrente. Aqui apresenta-se o procedimento para o projeto das malhas de corrente e de tensão.

Este procedimento é baseado no modelo obtido para o conversor, cuja função de transferência é dada pela expressão 4.42.

Pode-se generalizar esta expressão para conversores do tipo abaixador com filtro LC de saída, e a função de transferência generalizada é a função típica de sistemas de segunda ordem, mostrada na equação a seguir (4.43).

$$G(s) = K_s \cdot \frac{\frac{s}{\omega_z} + 1}{\frac{s^2}{\omega_n^2} + \frac{\xi}{\omega_n} \cdot s + 1} \quad [4.43]$$

Onde:

K_s - Ganho estático;

ω_z - frequência do zero;

ω_n - frequência dos pólos complexos;

ξ - coeficiente de amortecimento.

4.5.1 COMPENSADOR DE CORRENTE

Quanto ao compensador de corrente, vê-se que um simples compensador proporcional, poderia satisfazer às condições da malha de corrente, pois o conversor é absolutamente estável e, com determinado ganho pode-se torná-lo um sistema de segunda ordem sem sobredepassamento, alocando-se as raízes sobre o eixo real.

No entanto, a frequência do zero do conversor, provocado pela resistência série equivalente do capacitor, é muito imprecisa, variando com temperatura, componente e tempo de operação. Para solucionar este problema utiliza-se um compensador do tipo PID (proporcional - integral - derivativo), fixando, com maior precisão, o ponto de operação.

Este compensador tem como função de transferência a expressão 4.44.

$$R_i(s) = K_i \cdot \frac{\left(\frac{s}{\omega_{zi1}} + 1\right) \cdot \left(\frac{s}{\omega_{zi2}} + 1\right)}{s \cdot \left(\frac{s}{\omega_{pi}} + 1\right)} \quad [4.44]$$

Vê-se a existência de dois zeros e dois pólos. Como procedimento para alocação destas singularidades pode-se dizer:

Pólos:

Um já é naturalmente locado na origem, garantindo erro estático nulo.

O outro pólo deve ser colocado sobre o zero do conversor, para cancelar seus efeitos.

Zeros:

Ambos devem ser locados sobre o eixo real, na frequência dos pólos complexos do conversor.

Com esta alocação, faz-se com que o subsistema, composto pelo compensador de corrente e conversor, se torne um sistema de primeira ordem. Para que isto ocorra, basta então, utilizar um valor de ganho apropriado para que as raízes estejam sobre o eixo real, evitando-se assim sobrepasso e possíveis oscilações na corrente de saída quando submetido a um degrau na referência de corrente.

O circuito a ser utilizado para o compensador de corrente é mostrado na Fig. 4.20.

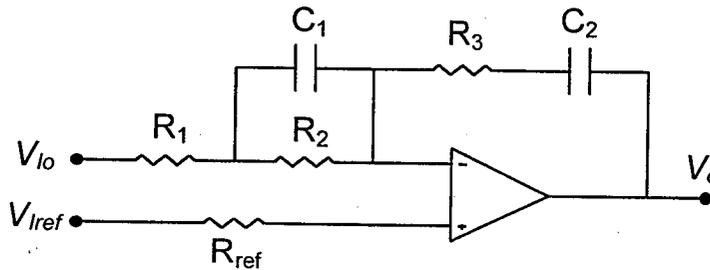


Fig. 4.20 - Compensador de corrente.

As expressões [4.45], [4.46] e [4.47] representam a função de transferência do compensador, a função de transferência de malha fechada e a constante de tempo simplificada desta malha, respectivamente.

$$R_i(s) = \frac{(R_3 \cdot C_2 \cdot s + 1) \cdot (R_2 \cdot C_1 \cdot s + 1)}{(R_1 + R_2) \cdot C_2 \cdot s \cdot \left(\frac{R_1 \cdot R_2}{R_1 + R_2} \cdot C_1 \cdot s + 1 \right)} \quad [4.45]$$

$$H_i(s) = \frac{I_o(s)}{I_{ref}(s)} \approx \frac{1}{\tau_i \cdot s + 1} \quad [4.46]$$

$$\tau_i \approx \frac{1}{\omega_c} \quad [4.47]$$

Onde:

τ_i - constante de tempo da malha de corrente simplificada;

ω_c - frequência de corte do subsistema compensador/conversor.

A frequência de corte (ganho a zero dB) define a constante de tempo do modelo simplificado. Esta frequência deve ser muito menor que a frequência de comutação, respeitando-se a teoria de amostragem. Na literatura [7] indica-se que esta frequência de corte seja dez vezes menor que a frequência de comutação.

4.5.2 COMPENSADOR DE TENSÃO

A malha de tensão deve ser mais lenta que a malha de corrente, ou seja, o sinal gerado pelo compensador de tensão (referência de corrente) deve ser praticamente constante durante a ação da malha de corrente.

Pode-se utilizar um compensador do tipo PI (proporcional - integral), seguindo-se as indicações a seguir.

- Pólo na origem, garantindo-se erro estático nulo.
- Frequência de corte do compensador de tensão (ω_1) muito menor que a frequência de corte da malha de corrente (ω_c).
- Frequência do zero maior que a frequência de corte do próprio compensador, para garantir o cruzamento por zero dB.

As expressões [4.48], [4.49], [4.50], [4.51] e [4.52] definem o compensador de tensão para um projeto simplificado.

$$R_v(s) = \frac{R_6 \cdot C_3 \cdot s + 1}{R_4 \cdot C_3 \cdot s} \quad [4.48]$$

$$\frac{V_o}{V_{ref}} = \frac{R_4 + R_5}{R_5} \quad [4.49]$$

$$\omega_1 = \frac{1}{R_4 \cdot C_3} \quad [4.50]$$

$$\omega_{zRv} = \frac{1}{R_6 \cdot C_3} \quad [4.51]$$

$$\omega_i = \frac{1}{5} \cdot \omega_c$$

[4.52]

O circuito a ser utilizado para este compensador é apresentado na Fig. 4.21.

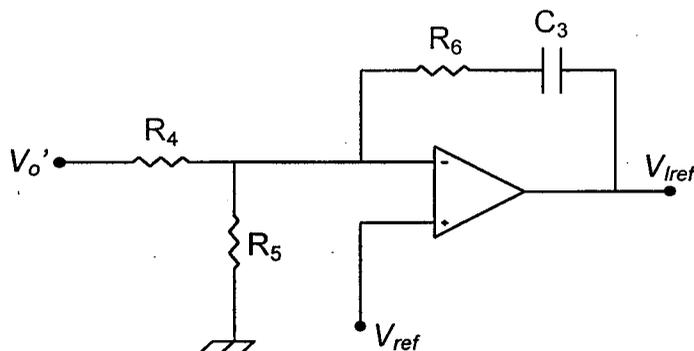


Fig. 4.21 - Circuito para o compensador de tensão.

4.6 CONCLUSÃO

Neste capítulo fez-se uma análise detalhada do conversor a ser utilizado nos estágios de saída da unidade. Apresentou-se também um procedimento de projeto para a parte de potência e para o controle no modo corrente dos conversores.

Verifica-se que o conversor apresentado pode apresentar excelente desempenho, uma vez que: as perdas por comutação são praticamente nulas para carga alta; as perdas por condução são reduzidas pela característica de saída em corrente; e, através da técnica de controle, pode-se obter excelente resposta dinâmica e estática.

O conversor com o compensador de corrente proposto tem característica de primeira ordem, portanto, é naturalmente livre de instabilidades e apresenta excelente resposta, o que garante a facilidade da aplicação do controle no modo corrente.

CAPÍTULO V

PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO

5.1 INTRODUÇÃO

Este capítulo tem por objetivo a apresentação do projeto, simulações e experimentação realizados para um protótipo do sistema proposto. O projeto é aqui realizado para uma potência total de saída de 4500W, potência padrão em retificadores para telecomunicações, e onde começa-se a ter a necessidade de utilização de fontes trifásicas.

A primeira parte deste capítulo, apresenta o projeto realizado para os conversores aplicados na unidade retificadora. São mostrados os projetos do conversor elevador para correção do fator de potência e o do conversor CC-CC isolado.

Logo em seguida são colocados alguns resultados de simulação (PSPICE) para confirmação dos projetos realizados.

A parte final do capítulo trata de mostrar os circuitos implementados e os resultados obtidos na prática.

Faz-se uma comparação dos resultados obtidos com o conversor *boost* ZVT e o conversor elevador com *snubber* não-dissipativo.

Apresentam-se os resultados para o conversor FB-ZVS-PS. E, por fim, os resultados para a unidade retificadora funcionando como um todo.

5.2 ESPECIFICAÇÕES DA UNIDADE RETIFICADORA

As especificações do protótipo são as seguintes:

Potência de saída	4500 W
Tensão de saída	60 V _{dc}
Corrente de saída	75 A _{dc}
Tensão de entrada	220 V _{ef} ± 15%
Frequência de entrada	60 Hz
Rendimento	Maior que 90%

Além disto, procura-se uma tensão de saída com ondulação, em 120Hz, desprezível e correntes de entrada com alto fator de potência.

5.3 PROJETO DO CONVERSOR ELEVADOR

O projeto completo do conversor elevador é aqui apresentado. Suas especificações são dadas a seguir.

Potência de saída	$P_o = 1600 \text{ W}$
Tensão de saída	$C_o = 400 \text{ V}_{dc}$
Tensão de entrada	$V_{in} = 220 \text{ V}_{ef} \pm 15\%$
Frequência de entrada	$f_r = 60 \text{ Hz}$
Frequência de comutação	$f_s = 70 \text{ kHz}$
Rendimento	$\eta > 0,95$

5.3.1 GRANDEZAS GERAIS

Dados:

$$\Delta V_o \% = 2\% \text{ de } V_o \quad \Delta V_o = 8V_{p-p}$$

$$\Delta I_{in} \% = 20\% \text{ de } I_o \quad \Delta I_{in} = 2,057A_{p-p}$$

Cálculos:

$$V_{in-p} = V_{in} \cdot \sqrt{2} = 220 \cdot \sqrt{2} \cong 311,13V \quad [5.1]$$

$$I_{in-max} = \frac{P_o}{\eta \cdot V_{in-min}} = \frac{1600}{0,95 \cdot 187} \cong 9A \quad [5.2]$$

$$I_{in-p} = \sqrt{2} \cdot I_{in-max} = \sqrt{2} \cdot 9 \cong 12,74A \quad [5.3]$$

$$I_o = \frac{P_o}{V_o} = \frac{1600}{400} = 4A \quad [5.4]$$

5.3.2 INDUTOR DE ENTRADA

Indutância:

$$L_i = \frac{0,32 \cdot V_p}{\Delta I_{in} \cdot f_s} = \frac{0,32 \cdot 311,13}{2,057 \cdot 70 \cdot 10^3} \cong 691\mu H \quad [5.5]$$

Núcleo:

$$Ae \cdot Aw = \frac{L_i \cdot I_{in-p} \cdot I_{in-max} \cdot 10^4}{Kw \cdot B_{max} \cdot J_{max}} = \frac{691 \cdot 10^{-6} \cdot 12,74 \cdot 9 \cdot 10^4}{0,7 \cdot 0,25 \cdot 300} = 15,1cm^4 \quad [5.6]$$

Escolheu-se o núcleo EE-65/26 – IP12, da Thornton, que possui as seguintes especificações:

$$Ae = 5,32cm^2$$

$$Aw = 3,70cm^2$$

$$Ae \cdot Aw = 19,7cm^4$$

Número de espiras:

$$N = \frac{L_i \cdot I_{in-p} \cdot 10^4}{B_{max} \cdot Ae} = \frac{691 \cdot 10^{-6} \cdot 12,74 \cdot 10^4}{0,25 \cdot 5,32} = 66,2espiras \quad [5.7]$$

Escolheu-se $N = 66espiras$.

Entreferro:

$$l_g = \frac{N^2 \cdot \mu_o \cdot A_e \cdot 10^{-2}}{L_i} = \frac{66^2 \cdot 4 \cdot \pi \cdot 10^{-7} \cdot 5,32 \cdot 10^{-2}}{691 \cdot 10^{-3}} \cong 0,4 \text{cm} \quad [5.8]$$

Seção dos condutores:

$$S_{Lin} = \frac{I_{in-max}}{J_{max}} = \frac{9}{300} = 0,03 \text{cm}^2 \quad [5.9]$$

Escolheu-se dois condutores 15AWG em paralelo.

5.3.3 CAPACITOR DE SAÍDA

Capacitância:

$$C_o = \frac{P_o}{4 \cdot \pi \cdot f_r \cdot V_o \cdot \Delta V_o} = \frac{1600}{4 \cdot \pi \cdot 60 \cdot 400 \cdot 8} \cong 663 \mu\text{F} \quad [5.10]$$

Adotou-se a seguinte configuração: dois conjuntos de capacitores 680 μ F/250V ICOTRON/SIEMENS em paralelo, conectados em série.

5.3.4 RESISTOR SHUNT

Escolheu-se uma resistência para monitoração da corrente de entrada (R_{sh}) de 100m Ω , adotando-se a configuração de 10 resistores de 1 Ω /1W conectados em paralelo.

5.3.5 INTERRUPTOR PRINCIPAL

$$I_{S-ef-max} = \sqrt{I_{in-max}^2 - \frac{3}{8} \cdot \left(\frac{V_{in-p-min} \cdot I_{in-p}}{V_o} \right)^2} \quad [5.11]$$

$$I_{S-ef-max} = \sqrt{9^2 - \frac{3}{8} \cdot \left(\frac{264,46 \cdot 12,74}{400} \right)^2} \cong 7,38 \text{A} \quad [5.12]$$

$$I_{S-p-max} = I_{in-p} \cong 12,74A \quad [5.13]$$

$$V_{S-max} = V_o + \frac{\Delta V_o}{2} = 400 + \frac{8}{2} = 404V \quad [5.14]$$

Com base nas grandezas acima e na frequência de comutação escolhida optou-se pelo MOSFET IRFP460 da International Rectifier.

Dados do MOSFET IRFP460:

$$V_{ds-max} = 500V$$

$$I_{S-med} = 12A @ T_j = 100^\circ C$$

$$t_f = 65ns$$

$$t_r = 81ns$$

$$R_{th-jc} = 0,5^\circ C/W$$

$$R_{ds-on} = 460m\Omega @ T_j = 100^\circ C$$

5.3.6 DIODO *BOOST*

$$I_{D-med} = \frac{P_o}{V_o} = \frac{1600}{400} = 4A \quad [5.15]$$

$$V_{D-max} = V_o + \frac{\Delta V_o}{2} = 400 + \frac{8}{2} = 404V \quad [5.16]$$

Com base nas grandezas acima e na frequência de comutação escolhida optou-se pelo diodo ultra-rápido MUR860 da MOTOROLA.

Dados do diodo MUR860:

$$V_{Drmax} = 600V$$

$$I_{Dmd} = 8A$$

$$I_{Dmax} = 16A$$

$$t_{rr} = 60ns$$

$$R_{th-jc} = 2^\circ C/W$$

$$V_f = 1,5V @ T_j = 25^\circ C$$

5.3.7 ESPECIFICAÇÕES DO *SNNUBER* NÃO-DISSIPATIVO

Estas especificações foram obtidas a partir de resultados de simulação.

Indutor:

$$L_s \cong 3\mu H$$

Este indutor foi construído com núcleo EE-30/7 – IP6, com 4 espiras e enrolamento de 4 fios 24AWG em paralelo.

Capacitor:

$$C_s = 100\text{nF}/250\text{V}$$

Diodos:

Foram utilizados diodos de mesma especificação do diodo principal (MUR860).

5.3.8 ESPECIFICAÇÕES DO CIRCUITO ZVT

Indutor:

Este indutor foi construído com núcleo EE-42/15 – IP12, com 13 espiras e enrolamento de 4 fios 24AWG em paralelo.

Capacitor:

$$C_s = 1\text{nF}/630\text{V}$$

Interruptor ZVT:

Foi utilizado MOSFET de mesma especificação do interruptor principal (IRFP460).

Diodos:

Foram utilizados diodos de mesma especificação do diodo principal (MUR860).

5.3.9 DISSIPADOR

Pela utilização de circuitos de auxílio à comutação, pode-se dimensionar o dissipador, onde são colocados todos os semicondutores, somente pelas perdas de condução.

Dados:

$$T_{\text{amb}} = 40^\circ\text{C}$$

$$T_{\text{j-max}} = 100^\circ\text{C}$$

$$R_{\text{th-cd}} \cong 0,2^\circ\text{C/W}$$

Cálculo de perdas por condução:

$$P_{\text{S-cond}} = R_{\text{ds-on}} \cdot I_{\text{S-ef-max}}^2 = 0,460 \cdot 7,38^2 \cong 25,1\text{W} \quad [5.17]$$

$$P_{D\text{-cond}} = V_f \cdot I_{D\text{-med}} = 1,5 \cdot 4 = 6\text{W} \quad [5.18]$$

$$P_{\text{cond}} = P_{S\text{-cond}} + P_{D\text{-cond}} = 25,1 + 6 = 31,1\text{W} \quad [5.19]$$

Cálculo da resistência térmica do dissipador:

$$R_{\text{th-da}} = \frac{T_{j\text{-max}} - T_{\text{amb}} - P_{\text{cond}} \cdot (R_{\text{th-jc}} + R_{\text{th-cd}})}{P_{\text{cond}}} \quad [5.20]$$

$$R_{\text{th-da}} = \frac{100 - 40 - 31,1 \cdot \left(\frac{0,5 \cdot 2}{0,5 + 2} + 0,2 \right)}{31,1} = 1,33^\circ\text{C/W} \quad [5.21]$$

Foi escolhido o dissipador KP1.25 da Semikron, com resistência térmica de $1,25^\circ\text{C/W}$.

5.3.10 CIRCUITO DE CONTROLE / COMANDO

MALHA DE CORRENTE

Fez-se $C_5 = 1,2\text{nF}$.

$$R_{16} = \frac{1,25}{C_5 \cdot f_s} = \frac{1,25}{1,2 \cdot 10^{-9} \cdot 70 \cdot 10^3} \cong 14,88\text{k}\Omega \quad [5.22]$$

Escolheu-se $R_{16} = 15\text{k}\Omega$.

$$R_1 = \frac{I_{\text{in-p}} \cdot R_{16} \cdot R_{\text{sh}}}{1,875} = \frac{12,74 \cdot 15 \cdot 10^3 \cdot 100 \cdot 10^{-3}}{1,875} \cong 10,19\text{k}\Omega \quad [5.23]$$

Escolheu-se $R_1 = R_2 = 10\text{k}\Omega$.

$$R_3 = 10^{\frac{18}{20}} \cdot R_2 = 10^{\frac{18}{20}} \cdot 10 \cdot 10^3 \cong 79,43\text{k}\Omega \quad [5.24]$$

Escolheu-se $R_3 = 82\text{k}\Omega$.

Fez-se $f_z = 3\text{kHz}$.

$$C_1 = \frac{1}{2 \cdot \pi \cdot R_3 \cdot f_z} = \frac{1}{2 \cdot \pi \cdot 82 \cdot 10^3 \cdot 3 \cdot 10^3} \cong 647 \text{pF} \quad [5.25]$$

Escolheu-se $C_1 = 680 \text{pF}$.

$$f_p = 10 \cdot f_z = 30 \text{kHz} \quad [5.26]$$

$$C_2 = \frac{C_1}{2 \cdot \pi \cdot R_3 \cdot f_p \cdot C_1 - 1} = \frac{680 \cdot 10^{-12}}{2 \cdot \pi \cdot 82 \cdot 10^3 \cdot 30 \cdot 10^3 \cdot 680 \cdot 10^{-12} - 1} \cong 71,5 \text{pF} \quad [5.27]$$

Escolheu-se $C_2 = 68 \text{pF}$.

MALHA DE TENSÃO

Dados:

$$V_{\text{ref}} = 7,5 \text{V}$$

$$V_a = 4 \text{V}$$

$$t_{\text{partida}} = 1 \text{s}$$

$$I_{\text{proteção}} = 15 \text{A}$$

Fez-se $C_3 = 100 \text{nF}$.

$$R_6 = \frac{10 \cdot \Delta V_o \cdot V_{\text{ref}}}{4 \cdot \pi \cdot f_r \cdot V_o \cdot C_3} = \frac{10 \cdot 8 \cdot 7,5}{4 \cdot \pi \cdot 60 \cdot 400 \cdot 100 \cdot 10^{-9}} \cong 19,89 \text{k}\Omega \quad [5.28]$$

Escolheu-se $R_6 = 18 \text{k}\Omega$.

$$f_c = \frac{1}{2 \cdot \pi} \cdot \sqrt{\frac{P_o \cdot V_{\text{ref}}}{V_o^2 \cdot V_a \cdot C_o \cdot R_6 \cdot C_3}} \quad [5.29]$$

$$f_c = \frac{1}{2 \cdot \pi} \cdot \sqrt{\frac{1600 \cdot 7,5}{400^2 \cdot 4 \cdot 680 \cdot 10^{-6} \cdot 18 \cdot 10^3 \cdot 100 \cdot 10^{-9}}} \cong 19,7 \text{Hz} \quad [5.30]$$

$$R_7 = \frac{1}{2 \cdot \pi \cdot f_c \cdot C_3} = \frac{1}{2 \cdot \pi \cdot 19,7 \cdot 100 \cdot 10^{-9}} \cong 80,79 \text{k}\Omega \quad [5.31]$$

Escolheu-se $R_7 = 120 \text{k}\Omega$.

Fez-se $R_9 = 10 \text{k}\Omega$.

$$R_8 = \frac{R_9 \cdot I_{\text{proteção}} \cdot R_{\text{sh}}}{V_{\text{ref}}} = \frac{10 \cdot 10^3 \cdot 15 \cdot 100 \cdot 10^{-3}}{7,5} \cong 2\text{k}\Omega \quad [5.32]$$

Escolheu-se $R_8 = 2,2\text{k}\Omega$.

$$R_{11} = \frac{V_{\text{in-p}} + 6\text{V}}{400\mu\text{A}} = \frac{311,13 + 6}{400 \cdot 10^{-6}} \cong 792,82\text{k}\Omega \quad [5.33]$$

Escolheu-se $R_{11} = 820\text{k}\Omega$.

$$R_{10} = 0,25 \cdot R_{11} = 0,25 \cdot 820 \cdot 10^3 \cong 205\text{k}\Omega \quad [5.34]$$

Escolheu-se $R_{10} = 220\text{k}\Omega$.

$$C_4 = \frac{7 \cdot 10^{-6} \cdot t_{\text{partida}}}{V_{\text{ref}}} = \frac{7 \cdot 10^{-6} \cdot 1}{7,5} \cong 933\text{nF} \quad [5.35]$$

Escolheu-se $C_4 = 1\mu\text{F}$.

5.4 PROJETO DO CONVERSOR CC-CC

O projeto completo do conversor FB-ZVS-PS é aqui apresentado. Sua especificações são dadas a seguir.

Potência de saída	$P_o = 1500 \text{ W}$
Tensão de saída	$V_o = 60 \text{ V}_{\text{dc}}$
Tensão de entrada	$V_{\text{in}} = 400 \text{ V}_{\text{dc}}$
Frequência de comutação	$f_s = 100 \text{ kHz}$
Rendimento	$\eta > 0,90$

5.4.1 TRANSFORMADOR

Núcleo:

$$A_e \cdot A_w = \frac{P_o \cdot 10^4}{\eta \cdot K_t \cdot K_u \cdot K_p \cdot J_{\text{max}} \cdot B_{\text{max}} \cdot f_s} \quad [5.36]$$

$$A_e \cdot A_w = \frac{1500 \cdot 10^4}{0,9 \cdot 1 \cdot 0,4 \cdot 0,41 \cdot 300 \cdot 0,12 \cdot 100 \cdot 10^3} = 28,23 \text{cm}^4 \quad [5.37]$$

Escolheu-se o núcleo EE-65/39 – IP12, da Thornton, que possui as seguintes especificações:

$$A_e = 7,98 \text{cm}^2$$

$$A_w = 3,70 \text{cm}^2$$

$$A_e \cdot A_w = 29,526 \text{cm}^4$$

Número de espiras:

$$N_p = \frac{V_{in} \cdot 10^4}{2 \cdot A_e \cdot B_{max} \cdot f_s} = \frac{400 \cdot 10^4}{2 \cdot 7,98 \cdot 0,12 \cdot 100 \cdot 10^3} \cong 20,88 \text{espiras} \quad [5.38]$$

Escolheu-se $N_p = 20$ espiras.

$$N_s = \frac{10 \cdot N_p}{9 \cdot D_{max}} \cdot \frac{V_{o-max} + V_F}{V_{in-min} - V_F} = \frac{10 \cdot 20}{9 \cdot 0,95} \cdot \frac{62 + 1}{396 - 1} \cong 3,8 \text{espiras} \quad [5.39]$$

Escolheu-se $N_s = 5$ espiras.

Seção transversal dos condutores:

$$I_{p-ef} = I_o \cdot \frac{N_s}{N_p} = 25 \cdot \frac{4}{20} = 6,25 \text{A} \quad [5.40]$$

$$S_p = \frac{I_{p-ef}}{J_{max}} = \frac{6,25}{300} \cong 0,021 \text{cm}^2 \quad [5.41]$$

Devido ao efeito pelicular a seção utilizada foi a do fio 26AWG, portanto o condutor do primário foi composto de 17 fios em paralelo.

$$I_{s-ef} = \frac{I_o}{\sqrt{2}} = \frac{25}{\sqrt{2}} \cong 17,68 \text{A} \quad [5.42]$$

$$S_p = \frac{I_{s-ef}}{J_{max}} = \frac{17,68}{300} \cong 0,059 \text{cm}^2 \quad [5.43]$$

Foram utilizados 46 fios, 26AWG em paralelo.

5.4.2 INDUTOR RESSONANTE

Indutância:

$$L_r = \frac{\Delta D \cdot V_{in-min}}{4 \cdot f_s \cdot I_o \cdot \frac{N_s}{N_p}} = \frac{0,1 \cdot 396}{4 \cdot 100 \cdot 10^3 \cdot 25 \cdot \frac{4}{20}} \cong 15,2 \mu\text{H} \quad [5.44]$$

Núcleo:

$$Ae \cdot Aw = \frac{L_r \cdot I_{p-p} \cdot I_{p-ef} \cdot 10^4}{K_w \cdot B_{max} \cdot J_{max}} = \frac{15,2 \cdot 10^{-6} \cdot 6,25 \cdot 6,25 \cdot 10^4}{0,7 \cdot 0,06 \cdot 300} \cong 0,471 \text{cm}^4 \quad [5.45]$$

Escolheu-se o núcleo EE-55/21 – IP12, da Thornton, para reduzir o efeito de proximidade, podendo-se fazer o enrolamento em camada única. As especificações do núcleo escolhido são:

$$Ae = 3,54 \text{cm}^2$$

$$Aw = 2,50 \text{cm}^2$$

$$Ae \cdot Aw = 8,85 \text{cm}^4$$

Número de espiras:

$$N = \frac{L_r \cdot I_{p-p} \cdot 10^4}{B_{max} \cdot Ae} = \frac{15,2 \cdot 10^{-6} \cdot 6,25 \cdot 10^4}{0,06 \cdot 3,54} = 4,47 \text{espiras} \quad [5.46]$$

Escolheu-se $N = 5$ espiras.

Entreferro:

$$lg = \frac{N^2 \cdot \mu_o \cdot Ae \cdot 10^{-2}}{L_r} = \frac{5^2 \cdot 4 \cdot \pi \cdot 10^{-7} \cdot 3,54 \cdot 10^{-2}}{15,2 \cdot 10^{-3}} \cong 0,073 \text{cm} \quad [5.47]$$

Seção dos condutores:

$$S_{Lin} = \frac{I_{p-ef}}{J_{max}} = \frac{6,25}{250} = 0,025 \text{cm}^2 \quad [5.48]$$

Escolheu-se por um condutor de 20 fios, 26AWG, em paralelo.

5.4.3 INTERRUPTORES

$$I_{S-ef} = \frac{I_{p-ef}}{\sqrt{2}} = \frac{6,25}{\sqrt{2}} \cong 4,42A \quad [5.49]$$

$$I_{S-p} \cong I_{p-ef} \cong 6,25A \quad [5.50]$$

$$V_{S-max} = V_{in-max} = 404V \quad [5.51]$$

Com base nas grandezas acima e na frequência de comutação escolhida optou-se pelo MOSFET IRFP460 da International Rectifier.

Dados do MOSFET IRFP460:

$$V_{ds-max} = 500V$$

$$I_{S-med} = 12A @ T_j = 100^\circ C$$

$$t_f = 65ns$$

$$t_r = 81ns$$

$$R_{th-jc} = 0,5^\circ C/W$$

$$R_{th-cd} = 0,2^\circ C/W$$

$$C_{oss} = 440pF$$

$$R_{ds-on} = 486m\Omega$$

5.4.4 DISSIPADOR PARA A PONTE DE MOSFET'S

Pela característica de comutação suave do tipo ZVS em todos os semicondutores, pode-se dimensionar o dissipador, onde são colocados os MOSFET's, somente pelas perdas de condução.

Dados:

$$T_{amb} = 40^\circ C$$

$$T_{j-max} = 100^\circ C$$

Cálculo de perdas por condução:

$$P_{cond} = R_{ds-on} \cdot I_{S-ef}^2 \cdot 4 = 0,486 \cdot 4,42^2 \cdot 4 \cong 37,98W \quad [5.52]$$

Cálculo da resistência térmica do dissipador:

$$R_{th-da} = \frac{T_{j-max} - T_{amb} - P_{cond} \cdot (R_{th-jc} + R_{th-cd})}{P_{cond}} \quad [5.53]$$

$$R_{th-da} = \frac{100 - 40 - 37,98 \cdot \left(\frac{0,5 + 0,2}{4} \right)}{37,98} \cong 1,404^{\circ}C/W \quad [5.54]$$

Foi escolhido o dissipador KP1.25 da Semikron, com resistência térmica de $1,25^{\circ}C/W$.

5.4.5 INDUTOR DE SAÍDA

Indutância:

$$D_{min} = \frac{N_p \cdot (V_{o-min} + V_F)}{N_s \cdot V_{in-max}} = \frac{20 \cdot (52 + 1)}{5 \cdot 404} \cong 0,52 \quad [5.55]$$

$$\Delta I_{Lf-max} = 0,1 \cdot I_o = 0,1 \cdot 25 = 2,5A \quad [5.56]$$

$$I_{Lf-p} = I_o + \frac{\Delta I_{Lf-max}}{2} = 25 + \frac{2,5}{2} = 26,25A \quad [5.56]$$

$$I_{Lf-ef} = I_o = 25A \quad [5.57]$$

$$L_f = \frac{(V_{o-max} \cdot V_F) \cdot (1 - D_{min})}{2 \cdot f_s \cdot \Delta I_{Lf-max}} = \frac{(66 \cdot 1) \cdot (1 - 0,52)}{2 \cdot 100 \cdot 10^3 \cdot 2,5} \cong 68,64\mu H \quad [5.58]$$

Núcleo:

$$A_e \cdot A_w = \frac{L_f \cdot I_{Lf-p} \cdot I_{Lf-ef} \cdot 10^4}{K_w \cdot B_{max} \cdot J_{max}} = \frac{68,64 \cdot 10^{-6} \cdot 26,25 \cdot 25 \cdot 10^4}{0,7 \cdot 0,3 \cdot 450} \cong 4,77cm^4 \quad [5.59]$$

Escolheu-se o núcleo EE-55/21 – IP12, da Thornton. As especificações do núcleo escolhido são:

$$A_e = 3,54cm^2$$

$$A_w = 2,50cm^2$$

$$A_e \cdot A_w = 8,85cm^4$$

Número de espiras:

$$N = \frac{L_f \cdot I_{L_f-p} \cdot 10^4}{B_{\max} \cdot Ae} = \frac{68,64 \cdot 10^{-6} \cdot 26,25 \cdot 10^4}{0,3 \cdot 3,54} = 16,97 \text{ espiras} \quad [5.60]$$

Escolheu-se $N = 16$ espiras.

Entreferro:

$$lg = \frac{N^2 \cdot \mu_o \cdot Ae \cdot 10^{-2}}{L_f} = \frac{16^2 \cdot 4 \cdot \pi \cdot 10^{-7} \cdot 3,54 \cdot 10^{-2}}{68,64 \cdot 10^{-6}} \cong 0,166 \text{ cm} \quad [5.61]$$

Seção dos condutores:

$$S_{\text{Lin}} = \frac{I_{L_f-ef}}{J_{\max}} = \frac{26,25}{450} = 0,0583 \text{ cm}^2 \quad [5.62]$$

Optou-se por um condutor de 11 fios, bitola 20AWG, em paralelo.

5.4.6 CAPACITOR DE SAÍDA

Capacitância:

$$\Delta V_o = 200 \text{ mV} \quad [5.63]$$

$$\Delta I_C = 2 \cdot \Delta I_{L_f-\max} = 2 \cdot 2,5 = 5 \text{ A} \quad [5.64]$$

$$C_o = \frac{\Delta I_C}{8 \cdot f_s \cdot \Delta V_o} = \frac{5}{8 \cdot 100 \cdot 10^3 \cdot 0,2} \cong 31,25 \mu\text{F} \quad [5.65]$$

Resistência série equivalente máxima:

$$R_{\text{se-max}} = \frac{\Delta V_o}{\Delta I_C} = \frac{0,2}{5} = 40 \text{ m}\Omega \quad [5.66]$$

O capacitor de saída, para cumprimento das duas condições, é constituído de 10 capacitores $220 \mu\text{F}/63 \text{ V}$ da série B41826 da ICOTRON/SIEMENS, conectados em paralelo.

5.4.7 CAPACITOR DE BLOQUEIO CC

Estipula-se a variação máxima de tensão neste capacitor:

$$\Delta V_{C-\max} = 0,04 \cdot V_{in-\min} = 0,04 \cdot 396 = 15,84V \quad [5.67]$$

$$C_{cc} = \frac{\frac{N_s}{N_p} \cdot I_o}{2 \cdot f_s \cdot \Delta V_{C-\max}} = \frac{\frac{5}{20} \cdot 25}{2 \cdot 100 \cdot 10^3 \cdot 15,84} \cong 1,97\mu F \quad [5.68]$$

Escolheu-se $C_{cc} = 2\mu F/250V$.

5.4.8 RESISTOR DE AMORTECIMENTO

$$D_{ef-\max} = D_{\max} - \Delta D = 0,95 - 0,1 = 0,85V \quad [5.69]$$

$$R_{cc} = \frac{V_{in-\max}}{D_{ef-\max} \cdot \frac{N_s}{N_p} \cdot I_o} = \frac{404}{0,85 \cdot \frac{5}{20} \cdot 25} \cong 76,05\Omega \quad [5.70]$$

Escolheu-se $R_{cc} = 100\Omega/10W$.

5.4.9 DIODOS DO RETIFICADOR DE SAÍDA

$$I_{D-\text{med}} = \frac{I_o}{2} = \frac{25}{2} = 12,5A \quad [5.71]$$

$$V_{D-\max} = 2 \cdot \frac{N_s}{N_p} \cdot V_{in-\max} = 2 \cdot \frac{5}{20} \cdot 404 \cong 202V \quad [5.72]$$

Com base nas grandezas acima e na frequência de comutação escolhida optou-se pelo diodo ultra-rápido MUR1530 da MOTOROLA.

Dados do diodo MUR860:

$$V_{Dr\max} = 300V$$

$$I_{Dmd} = 15A$$

$$R_{th-jc} = 1,5^\circ C/W$$

$$R_{th-cd} = 0,2^\circ C/W$$

$$C_D = 200\text{pF}$$

$$V_f = 1,12\text{V}$$

5.4.10 CIRCUITO GRAMPEADOR

$$V_{cp} = 300\text{V} \quad [5.73]$$

$$u = \frac{V_{cp} - V_{D-\max}}{V_{D-\max}} = \frac{300 - 202}{202} \cong 0,485 \quad [5.74]$$

$$P_{cp} = f_s \cdot C_D \cdot V_{D-\max}^2 \cdot \frac{(1+u)^2 \cdot (1-u)}{u} \quad [5.75]$$

$$P_{cp} = 100 \cdot 10^3 \cdot 200 \cdot 10^{-12} \cdot 202^2 \cdot \frac{(1+0,485)^2 \cdot (1-0,485)}{0,485} \cong 1,91\text{W} \quad [5.76]$$

$$R_g = \frac{V_{cp}^2}{P_{cp}} = \frac{300^2}{1,91} \cong 47,12\text{k}\Omega \quad [5.77]$$

$$C_g = \frac{10}{R_{cp} \cdot f_s} = \frac{10}{47 \cdot 10^3 \cdot 100 \cdot 10^3} \cong 2,12\text{nF} \quad [5.78]$$

Na prática estes valores foram alterados para: $R_{cp} = 33\text{k}\Omega/3\text{W}$ e $C_{cp} = 10\text{nF}/250\text{V}$.

5.4.11 DISSIPADOR PARA O RETIFICADOR DE SAÍDA

Dados:

$$T_{\text{amb}} = 40^\circ\text{C}$$

$$T_{j-\max} = 100^\circ\text{C}$$

Cálculo de perdas por condução:

$$P_{\text{cond}} = V_f \cdot I_{D-\text{med}} \cdot 2 = 1,12 \cdot 12,5 \cdot 2 = 28\text{W} \quad [5.79]$$

Cálculo da resistência térmica do dissipador:

$$R_{th-da} = \frac{T_{j-max} - T_{amb} - P_{cond} \cdot (R_{th-jc} + R_{th-cd})}{P_{cond}} \quad [5.80]$$

$$R_{th-da} = \frac{100 - 40 - 28 \cdot \left(\frac{1,5 + 0,2}{2}\right)}{28} \cong 1,29^\circ C / W \quad [5.81]$$

Foi escolhido o dissipador KP1.25 da Semikron, com resistência térmica de $1,25^\circ C/W$.

5.4.12 CIRCUITO DE CONTROLE / COMANDO

FUNÇÃO DE TRANSFERÊNCIA DO CONVERSOR:

$$G(s) = \frac{I_o(s)}{V_c(s)} = \frac{\frac{n \cdot V_i}{V_d \cdot R_o}}{1 + \frac{4 \cdot n^2 \cdot L_r \cdot f_s}{R_o}} \cdot \frac{C_o \cdot R_{se} \cdot s + 1}{C_o \cdot L_o \cdot \left(1 + \frac{R_{se}}{R_o}\right) \cdot s^2 + \left(C_o \cdot R_{se} + \frac{L_o}{R_o}\right) \cdot s + 1} \quad [5.82]$$

COMPENSADOR DE CORRENTE:

$$f_c = 10\text{kHz} \quad [5.83]$$

$$\omega_n = \sqrt{\frac{1}{C_o \cdot L_o \cdot \left(1 + \frac{R_{se}}{R_o}\right)}} = \sqrt{\frac{1}{2200 \cdot 10^{-6} \cdot 68 \cdot 10^{-6} \cdot \left(1 + \frac{0,038}{0,8}\right)}} \cong 2526\text{rad/s} \quad [5.84]$$

$$\omega_z = \frac{1}{C_o \cdot R_{se}} = \frac{1}{2200 \cdot 10^{-6} \cdot 0,038} \cong 11962\text{rad/s} \quad [5.85]$$

$$K_i = \frac{1}{|G(f_c)|} \cong 6,2 \quad [5.86]$$

Função de transferência do compensador:

$$R_i(s) = K_i \cdot \frac{\left(\frac{s}{\omega_n} + 1\right)^2}{s \cdot \left(\frac{s}{\omega_z} + 1\right)} = 6,2 \cdot \frac{\left(\frac{s}{2526} + 1\right)^2}{s \cdot \left(\frac{s}{11962} + 1\right)} \quad [5.87]$$

Nas figuras 5.1 e 5.2 apresentam-se os diagramas de Bode de módulo e fase do conversor, do compensador de corrente e da função de laço aberto. Verifica-se através destas figuras que com o compensador projetado obtém-se as características desejadas para o sistema, ou seja, erro estático nulo, estabilidade e garantia de insensibilidade às variações de parâmetros, tornando-se o sistema em malha fechada, um sistema de primeira ordem.

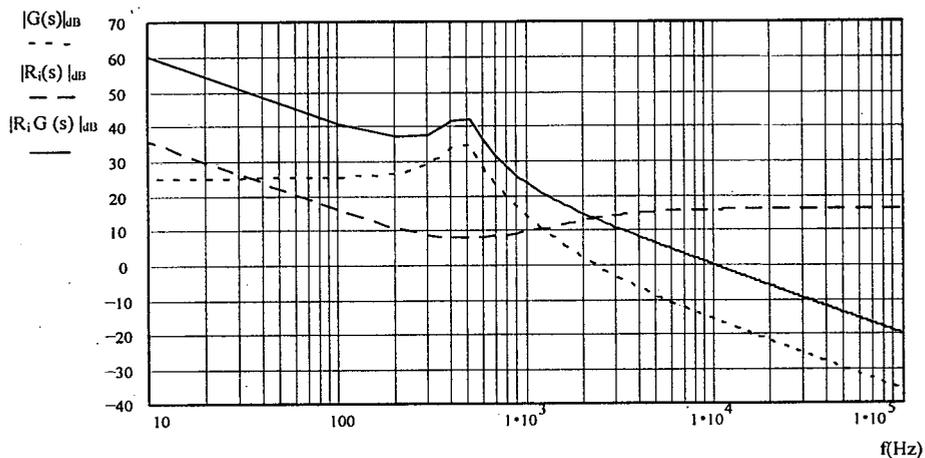


Fig. 5.1 - Diagramas de módulo (dB)

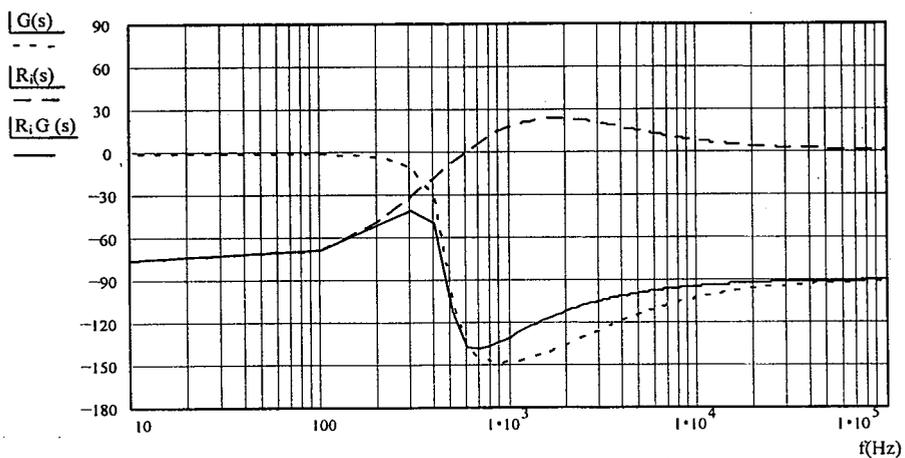


Fig. 5.2 - Diagramas de fase (grau)

Componentes do compensador de corrente:

$$R_1 = 33\text{k}\Omega$$

$$R_2 = 6,8\text{k}\Omega$$

$$R_3 = 15\text{k}\Omega$$

$$C_1 = 15\text{nF}$$

$$C_2 = 6,8\text{nF}$$

COMPENSADOR DE TENSÃO:

Componentes do compensador de tensão:

$$R_4 = 2,2\text{k}\Omega$$

$$R_5 = 2,7\text{k}\Omega$$

$$R_6 = 8,2\text{k}\Omega$$

$$C_3 = 3,9\text{nF}$$

Função de transferência do compensador:

$$R_v(s) = \frac{R_6 \cdot C_3 \cdot s + 1}{R_4 \cdot C_3 \cdot s} \quad [5.88]$$

Na Fig. 5.3 e 5.4 apresentam-se os diagramas de Bode de módulo e fase do compensador de tensão. Com este compensador garante-se erro estático nulo, e uma frequência de corte menor que a da malha de corrente, conferindo ao sistema a característica de saída em corrente.

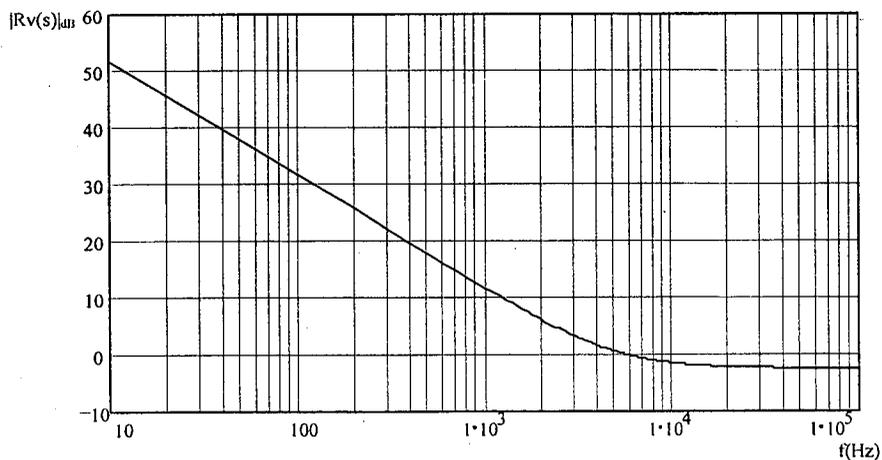


Fig. 5.3 - Diagrama de módulo (dB) do compensador de tensão

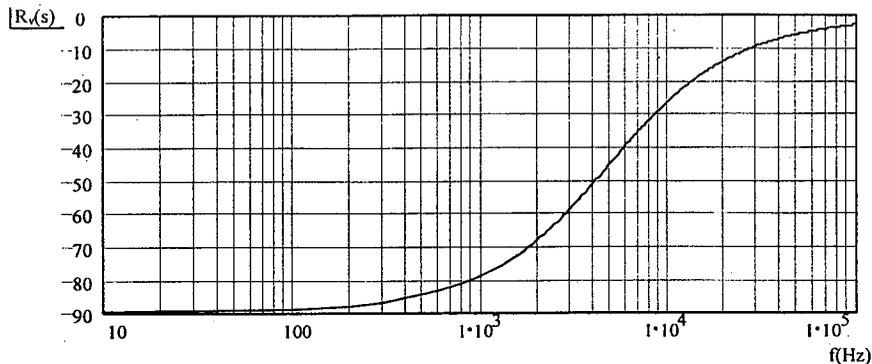


Fig. 5.4 - Diagrama de fase (grau) do compensador de tensão

5.5 SIMULAÇÃO DAS PARTES DE POTÊNCIA DOS CONVERSORES

Como a simulação das malhas de controle já foi feita no capítulo II, preocupou-se aqui, somente com a confirmação dos projetos das partes de potência dos conversores elevador e CC-CC. Estas simulações foram realizadas com o programa PSPICE 8.0.

A seguir são apresentadas estas simulações, onde o principal objetivo é a análise das comutações nos semicondutores.

5.5.1 SIMULAÇÃO DO CONVERSOR ELEVADOR COM *SNUBBER*

Com esta simulação confirmou-se a análise realizada no capítulo III, para as etapas de operação do *snubber* não-dissipativo para entrada em condução. Além de servir para o projeto deste circuito.

O circuito simulado é apresentado na Fig. 5.5. Os semicondutores utilizados na simulação são os utilizados no protótipo construído: MOSFET IRFP460 e diodo ultra-rápido MUR860.

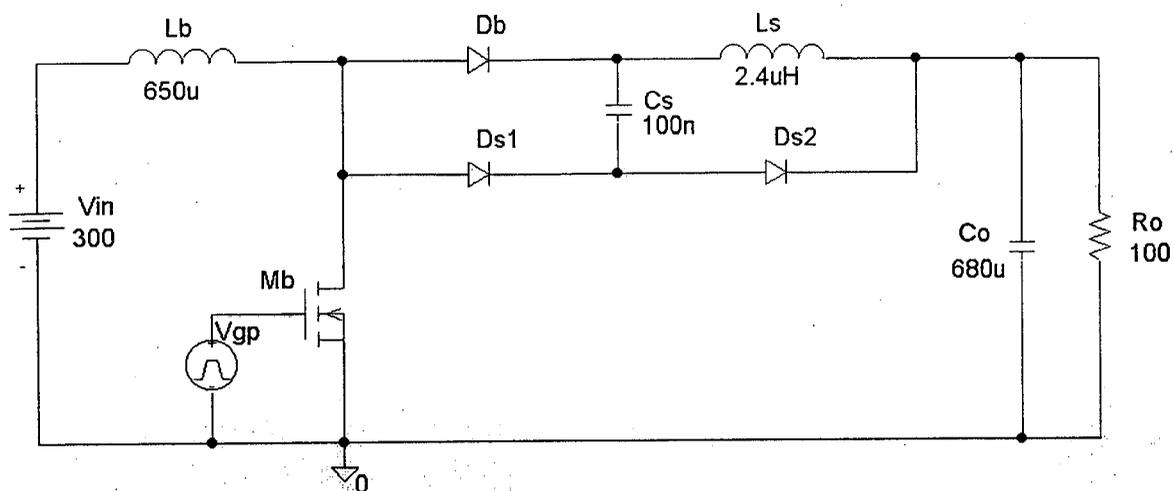


Fig. 5.5 - Circuito simulado para o conversor elevador.

A seguir são apresentados os resultados obtidos.

A Fig. 5.6 apresenta corrente e tensão sobre o MOSFET. Nela verifica-se um pico de corrente quando o MOSFET inicia a conduzir. Nota-se também a presença de oscilações, as quais, na experimentação são amortecidas pelos elementos parasitas do circuito implementado.

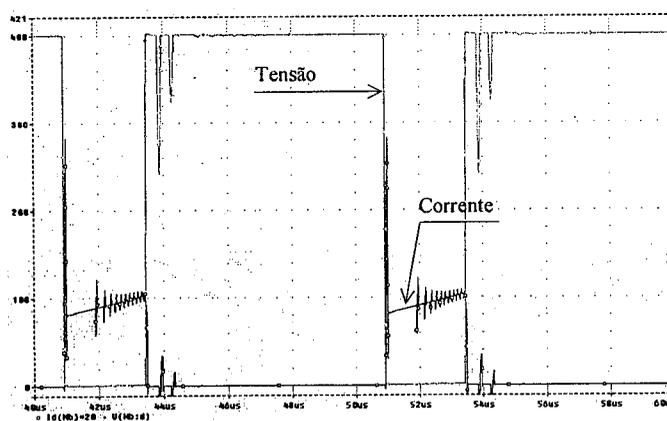


Fig. 5.6 - Corrente (multiplicada por 20) e tensão sobre o MOSFET.

Nas figuras 5.7 e 5.8 são mostradas, em detalhe, a entrada em condução e o bloqueio do MOSFET, respectivamente. Quanto a Fig. 5.7, verifica-se claramente o efeito do circuito *snubber*, uma vez que praticamente não há simultaneidade entre corrente e tensão no tempo. Na Fig. 5.8 vê-se que as perdas no bloqueio são pequenas naturalmente, já que o intervalo de sobreposição entre corrente e tensão é menor que 100ns.

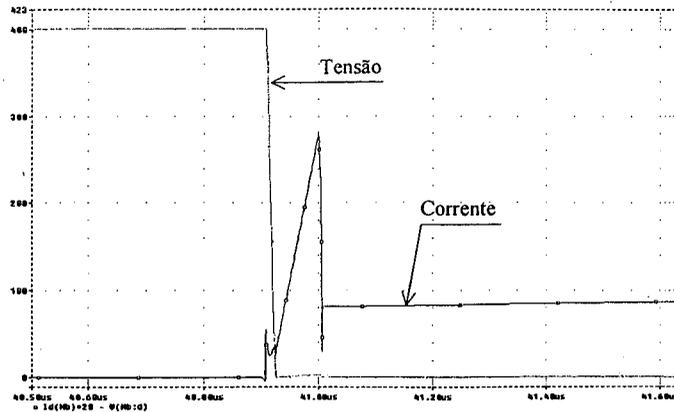


Fig. 5.7 - Entrada em condução do MOSFET.

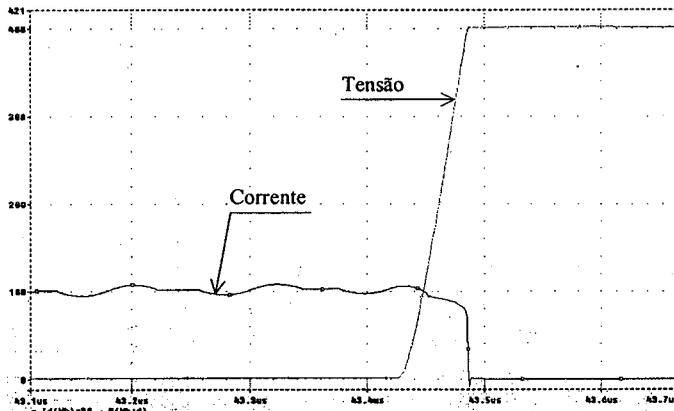


Fig. 5.8 - Bloqueio do MOSFET.

As formas de onda de corrente e de tensão no diodo *boost* são apresentadas na Fig. 5.9. Nela verifica-se a entrada em condução suave e o bloqueio dissipativo, porém, como no caso do MOSFET, com perdas pequenas. Nota-se ainda a corrente de recuperação reversa.

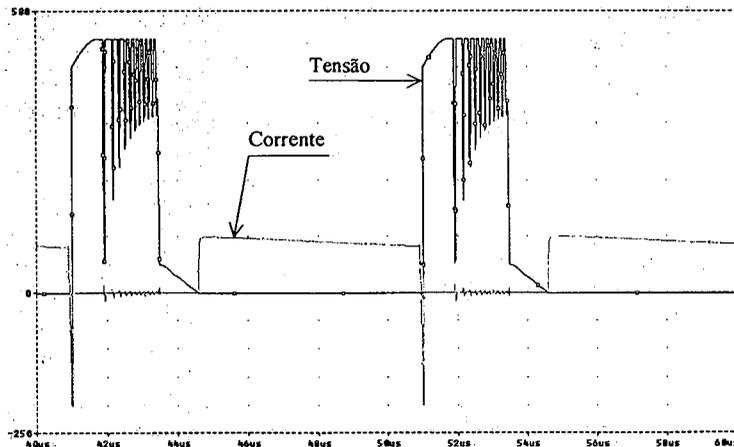


Fig. 5.9 - Corrente e tensão sobre o diodo *boost*.

A Fig. 5.10 mostra a tensão sobre o capacitor do *snubber*. Verifica-se que a tensão máxima sobre este componente é baixa, aproximadamente 50V, o que é uma grande vantagem, já que o custo e o volume dos capacitores é diretamente proporcional a sua capacidade de tensão.

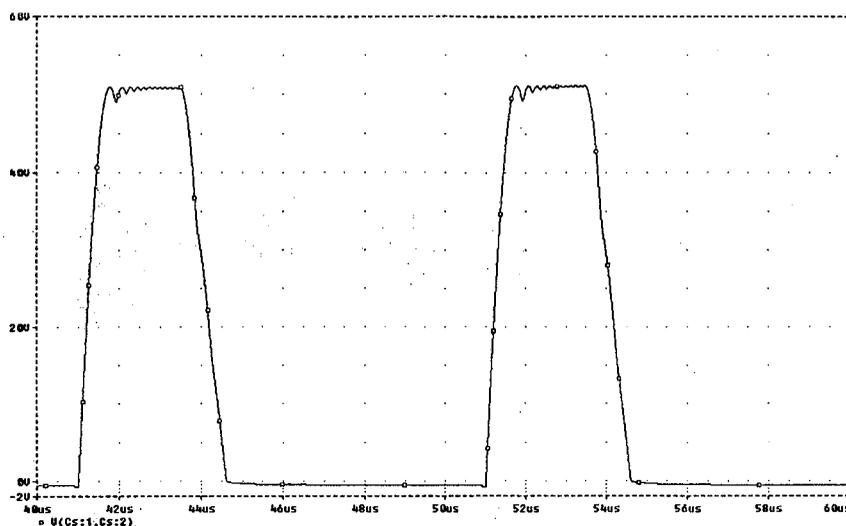


Fig. 5.10 - Tensão sobre o capacitor do *snubber*.

A corrente que circula pelo indutor do *snubber* é apresentada na Fig. 5.11. Verifica-se a forma de onda esperada na análise teórica.

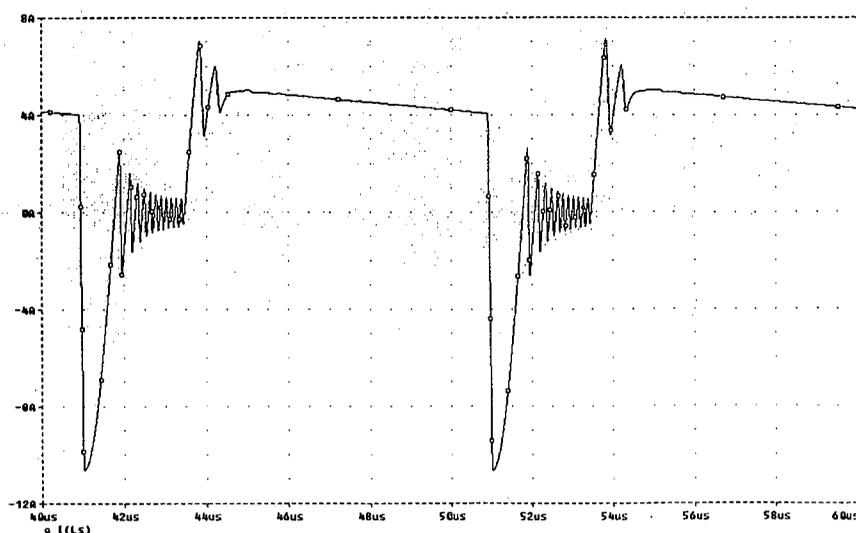


Fig. 5.11 - Corrente do indutor do *snubber*.

5.5.2 SIMULAÇÃO DO CONVERSOR CC-CC

Nesta simulação tem-se por objetivo a análise das comutações nos MOSFET's. Para isto simula-se apenas o circuito equivalente do primário do transformador, utilizando-se como saída, uma ponte retificadora com uma fonte de corrente constante.

O circuito simulado é apresentado na Fig. 5.12. Os semicondutores utilizados são os utilizados na prática: MOSFET IRFP460.

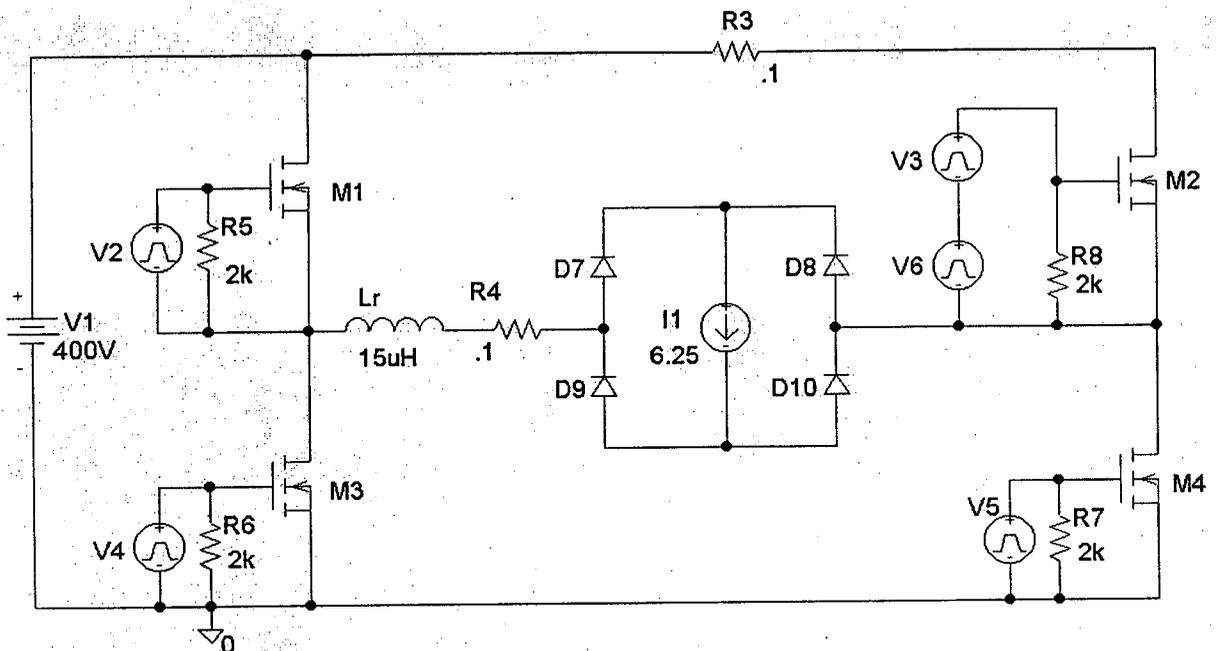


Fig. 5.12 - Circuito simulado para o conversor FB-ZVS-PS.

A seguir são apresentados os resultados obtidos.

Nas figuras 5.13 e 5.14 são mostradas a corrente e a tensão nos quatro interruptores principais, interruptores do braço esquerdo e direito, nesta ordem. Percebe-se que as comutações ocorrem praticamente sem existência de corrente e tensão simultaneamente, com a tensão anulando-se antes da subida da corrente, tipicamente ZVS. Os pequenos intervalos de coincidência entre tensão e corrente são creditados às correntes circulantes pelos capacitores intrínsecos e certamente provocam pequenas perdas.

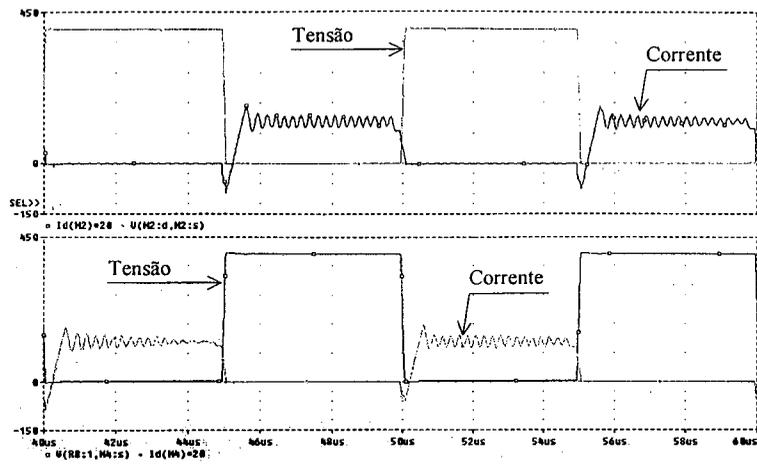


Fig. 5.13 - Corrente e tensão sobre os MOSFET's do braço esquerdo.

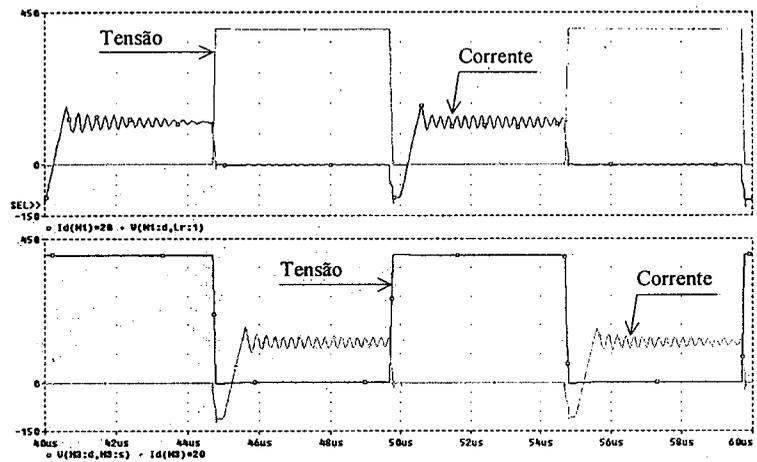


Fig. 5.14 - Corrente e tensão sobre os MOSFET's do braço direito.

A Fig. 5.15 apresenta os pulsos de comando para os MOSFET's.

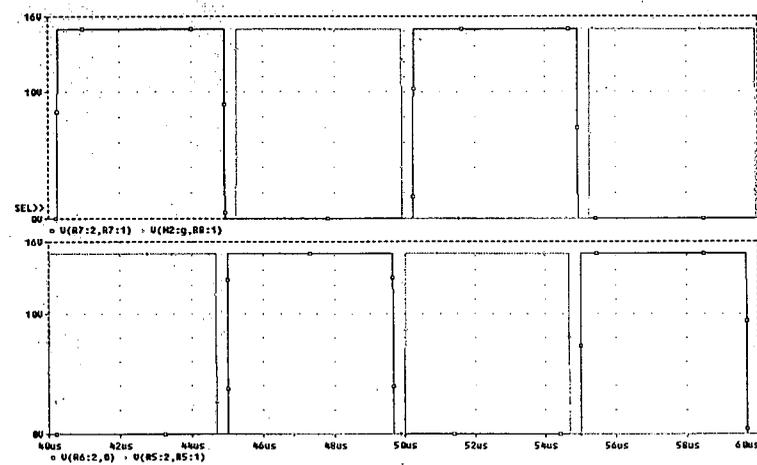


Fig. 5.15 - Pulsos de comando para os MOSFET's.

A corrente que circula pelo indutor ressonante, e a tensão entre os pontos médios da ponte de MOSFET's são mostradas na Fig. 5.16. Verificam-se novamente as formas de onda esperadas.

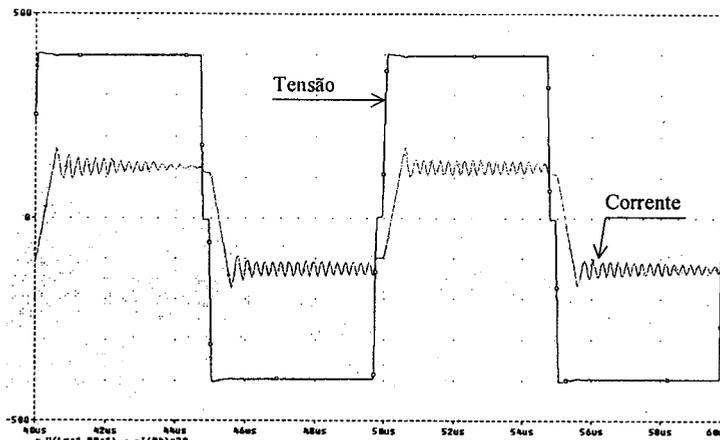


Fig. 5.16 – Corrente do indutor L_r e tensão entre os pontos médios da ponte.

5.6 EXPERIMENTAÇÃO

Com base nos projetos apresentados, construiu-se um protótipo para a unidade retificadora proposta com as seguintes especificações:

Potência de saída	4500 W
Tensão de saída	60 V _{dc}
Corrente de saída	75 A _{dc}
Tensão de entrada	220 V _{ef} ± 15%
Frequência de entrada	60 Hz
Rendimento	Maior que 90%

A seguir são apresentados alguns resultados obtidos na experimentação deste protótipo.

5.6.1 CONVERSOR ELEVADOR COM CIRCUITO ZVT

Para comparação dos resultados deste circuito com o circuito com *snubber* não-dissipativo, montou-se um protótipo de acordo com a Fig. 5.17.

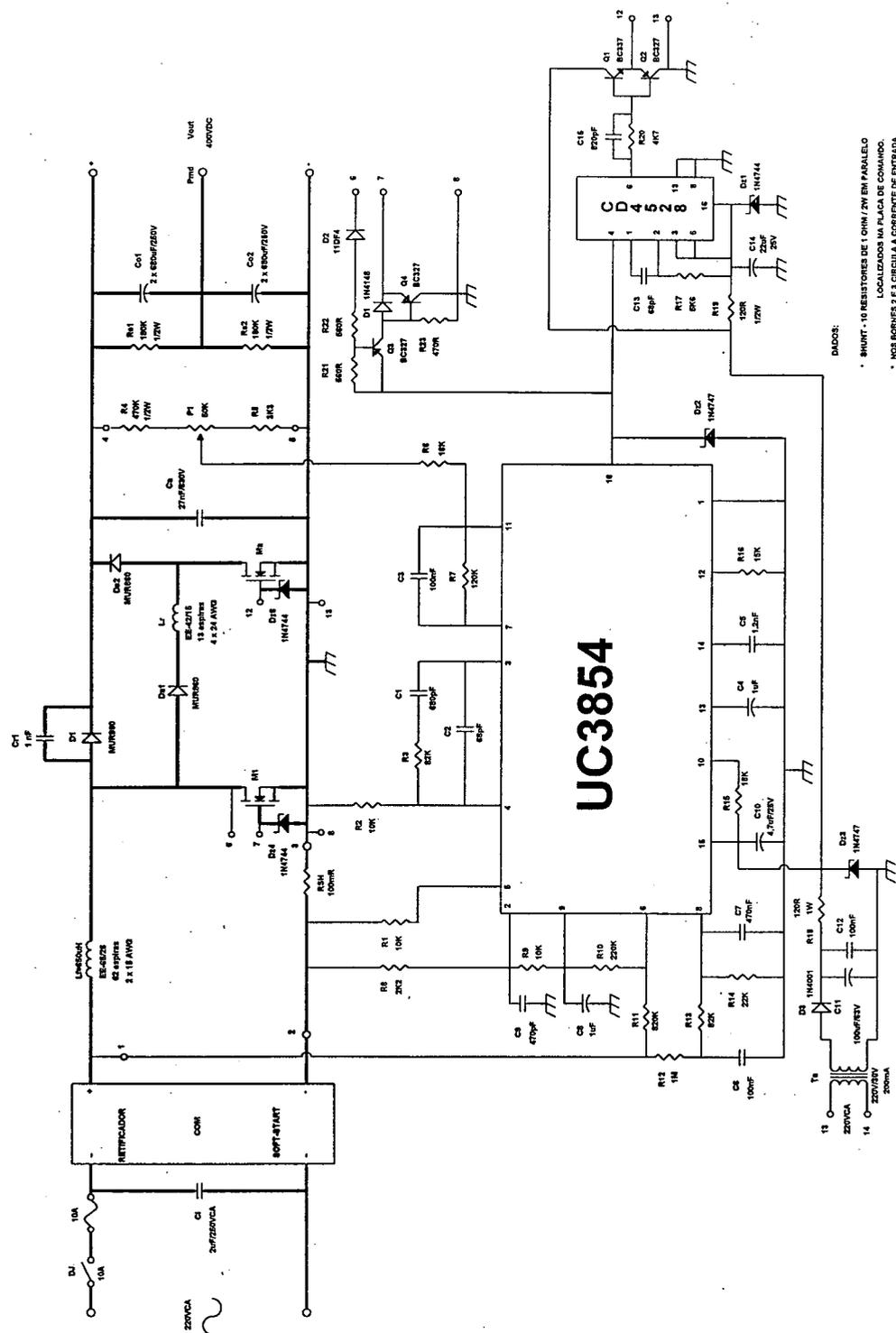


Fig. 5.17 - Conversor boost ZVT implementado.

Na Fig. 5.18 apresenta-se corrente e tensão na entrada do circuito. Verifica-se que é obtido elevado fator de potência ($\approx 0,99$).

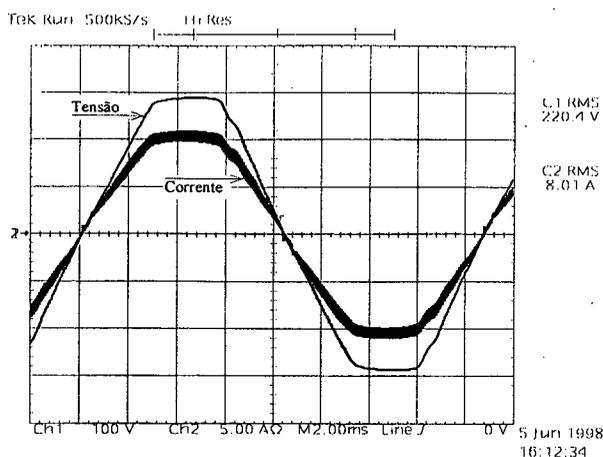


Fig. 5.18 - Tensão (100V/div) e corrente (5A/div) de entrada.

Na Fig. 5.19 mostra-se a corrente no indutor de entrada. Nota-se que o conversor opera em condução contínua com ondulação de corrente limitada por este indutor.

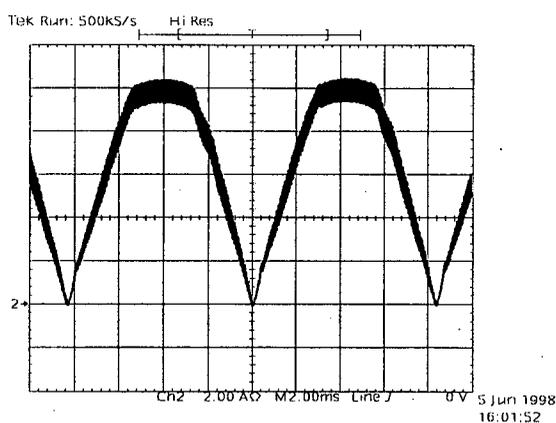


Fig. 5.19 - Corrente (2A/div) pelo indutor boost.

Na Fig. 5.20 mostra-se um detalhe da corrente no indutor próximo ao pico da tensão de entrada.

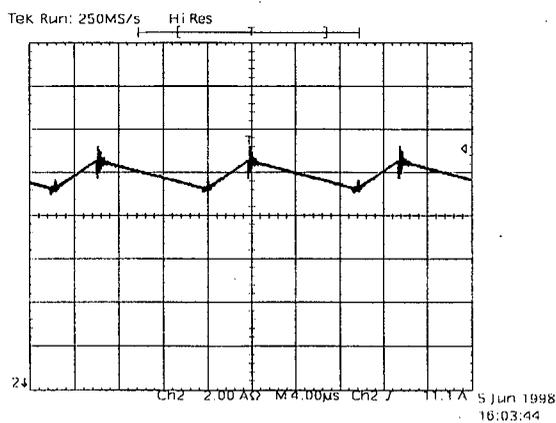


Fig. 5.20 - Detalhe da corrente (2A/div) pelo indutor boost.

A corrente e a tensão sobre o MOSFET principal são mostradas na Fig. 5.21.

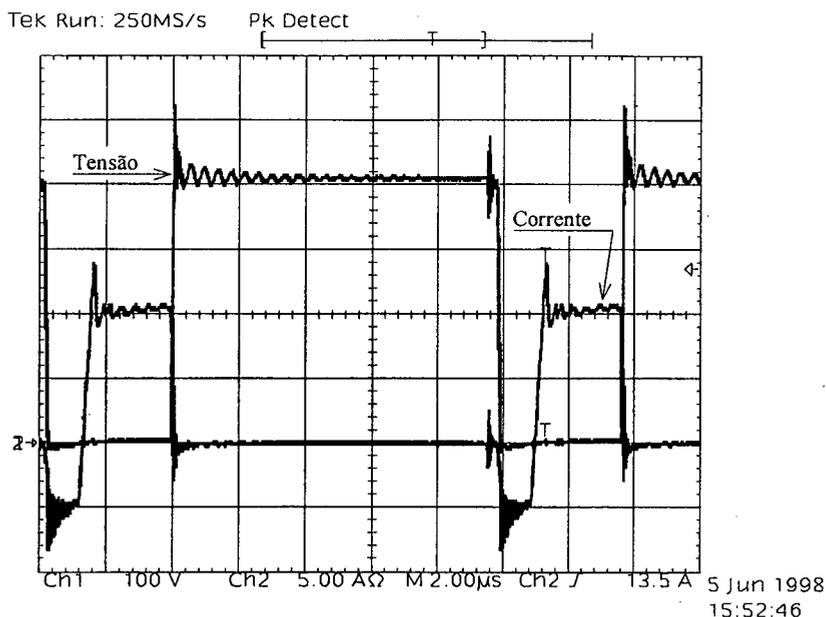
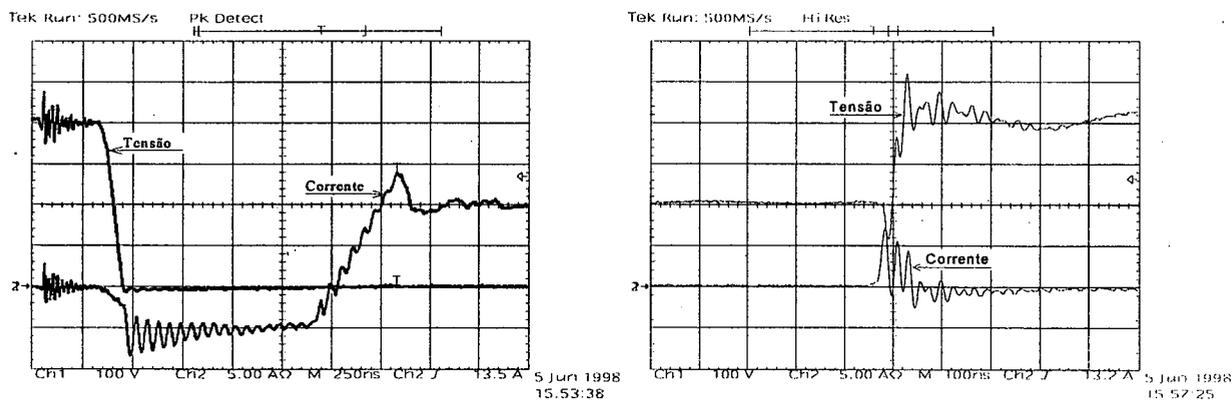


Fig. 5.21 - Tensão e corrente (5A/div) no MOSFET principal.

Na Fig. 5.22 mostram-se, em detalhe, as comutações no MOSFET principal. Verifica-se que ambas são suaves.



Entrada em condução

Bloqueio

Fig. 5.22 - Detalhe das comutações no MOSFET principal.

Na Fig. 5.23 mostram-se a corrente e a tensão sobre o MOSFET ZVT. Verifica-se que o bloqueio é dissipativo e que há um pico de corrente de aproximadamente 16A na entrada em condução, condições que geram pequenas perdas neste componente.

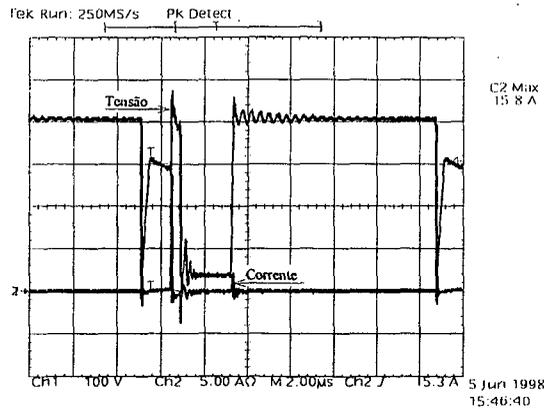


Fig. 5.23 - Tensão (100A/div) e corrente (5A/div) no MOSFET auxiliar.

A corrente do indutor ressonante é apresentada na Fig. 5.24.

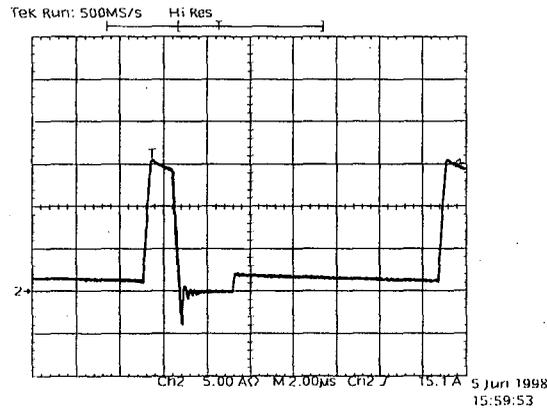


Fig. 5.24 - Corrente (5A/div) do indutor ressonante.

Na Fig. 5.25 são apresentadas tensão de saída e a ondulação nesta tensão. Verifica-se uma ondulação de aproximadamente 17V.

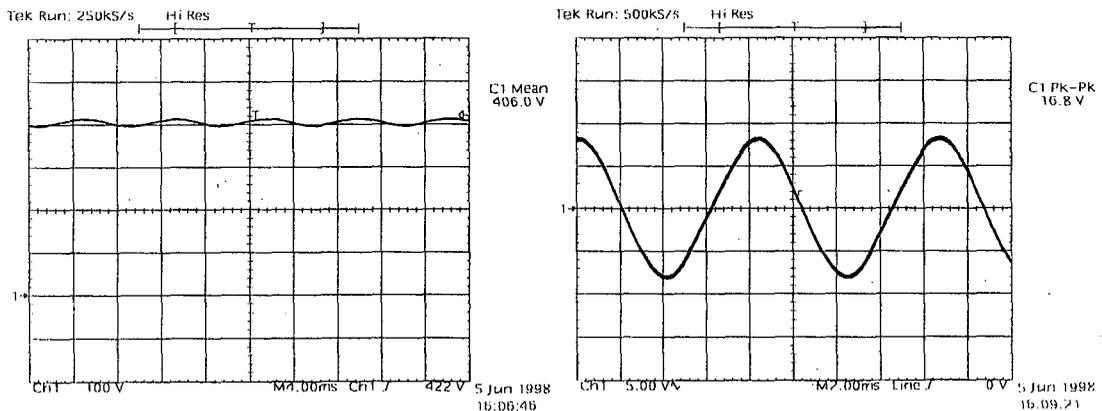


Fig. 5.25 - Tensão (100V/div) e ondulação (5V/div) da tensão de saída.

Nas figuras seguintes são apresentados o rendimento e a regulação obtidos no protótipo. Verifica-se um rendimento, a plena carga, de aproximadamente 95,7%.

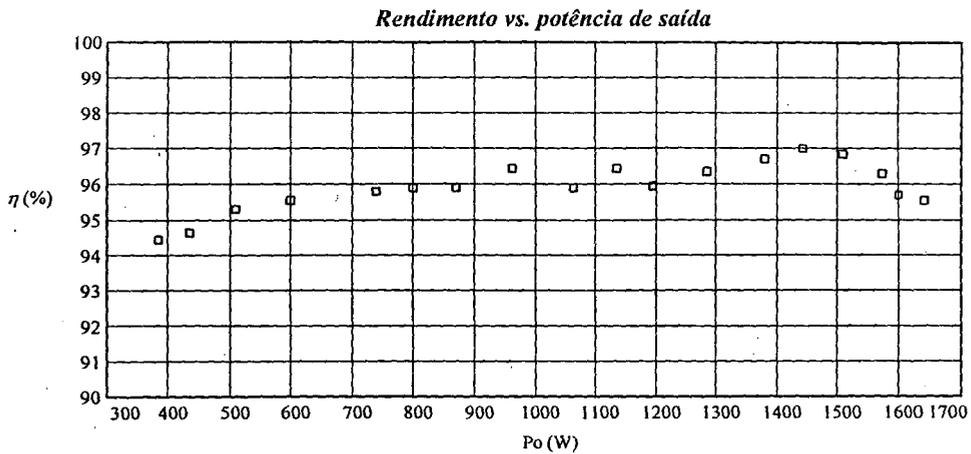


Fig. 5.26 - Rendimento.

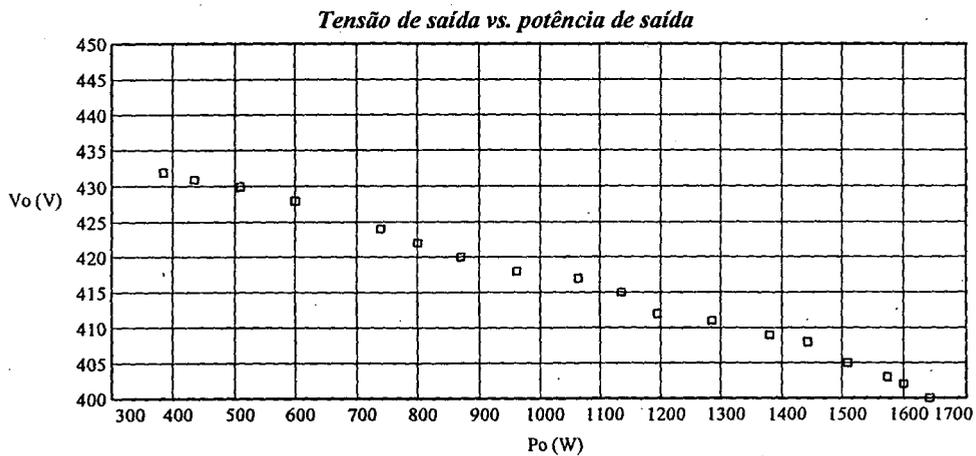


Fig. 5.27 - Regulação de carga.

5.6.2 CONVERSOR ELEVADOR COM *SNUBBER* NÃO-DISSIPATIVO

O conversor realmente utilizado na unidade proposta é apresentado na Fig. 5.28. Verifica-se que ganha-se muito em termos de componentes, já que tem-se um MOSFET a menos, um indutor menor, o mesmo número de diodos, um capacitor para tensão bem mais baixa, e uma placa de controle com um CI a menos, com todos os componentes responsáveis por seu funcionamento.

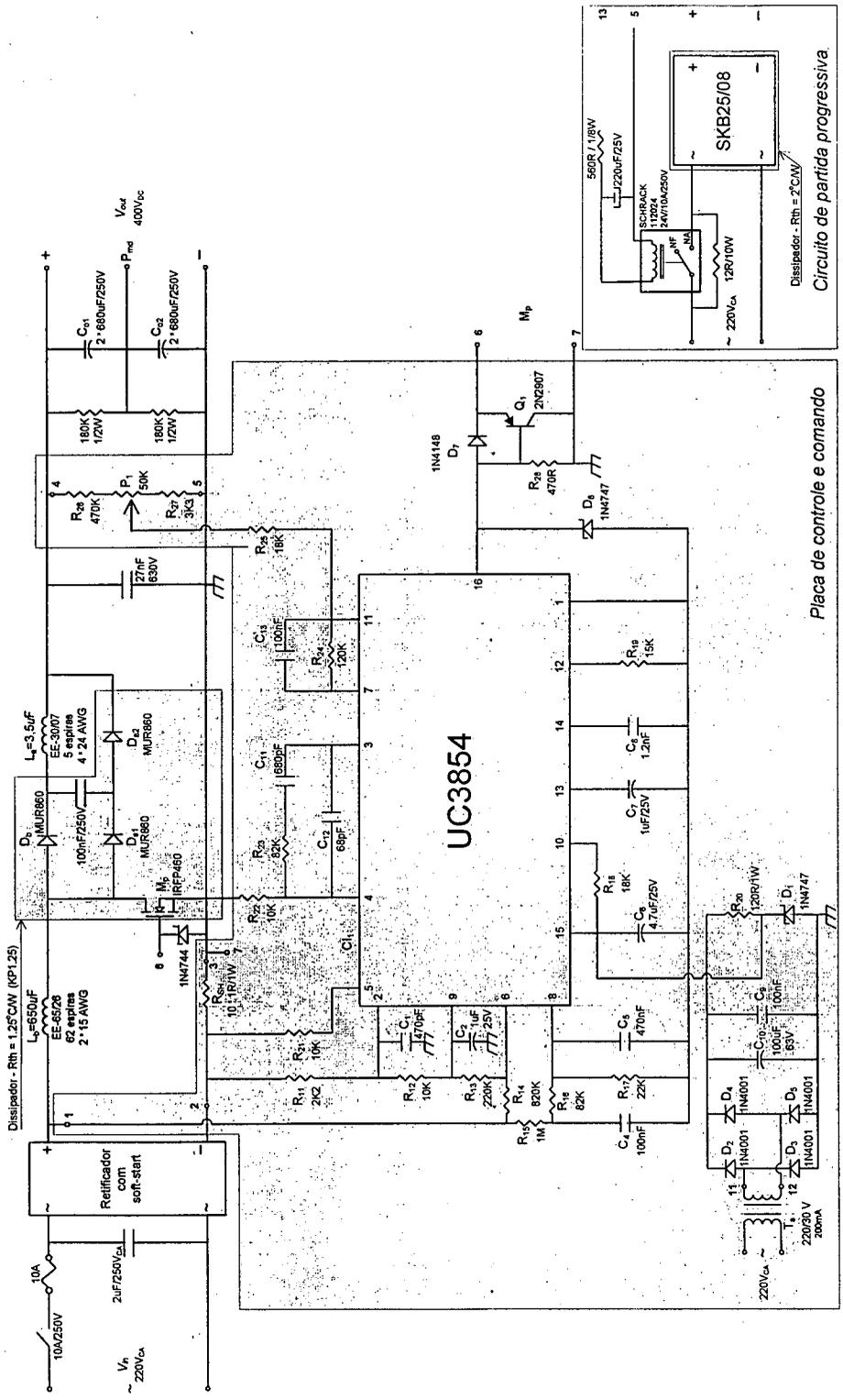


Fig. 5.28 - Conversor elevador com snubber não-dissipativo implementado.

Na Fig. 5.29 apresenta-se a corrente e a tensão na entrada do circuito. Verifica-se que é obtido um alto fator de potência ($\approx 0,99$).

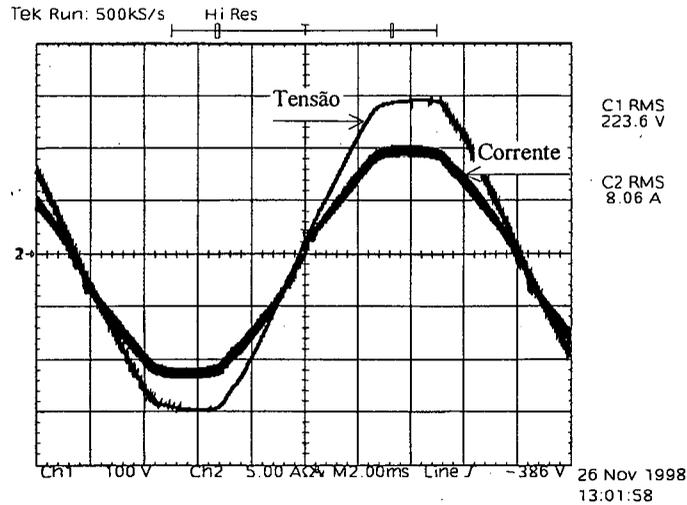


Fig. 5.29 - Tensão (100V/div) e corrente (5A/div) de entrada.

Na Fig. 5.30 mostra-se a corrente no indutor de entrada. Nota-se que o conversor opera em condução contínua com ondulação de corrente limitada por este indutor.

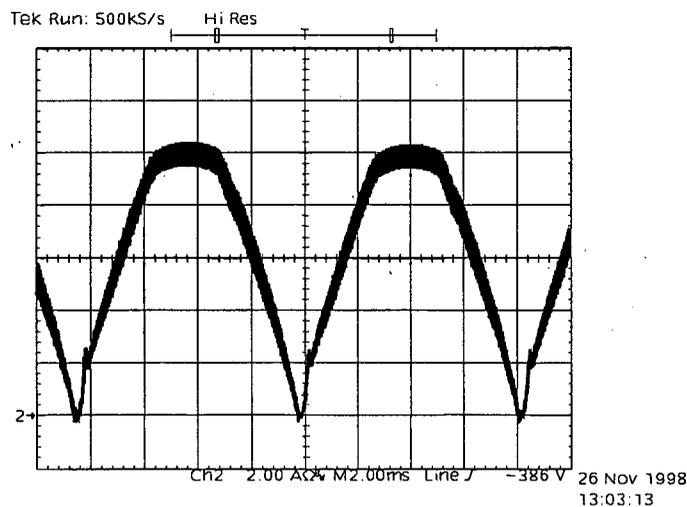


Fig. 5.30 - Corrente (2A/div) pelo indutor boost.

Na Fig. 5.31 mostra-se um detalhe da corrente do indutor próximo ao pico da tensão de entrada. Verifica-se uma ondulação de aproximadamente 2A, que é menor que a ondulação máxima especificada no projeto.

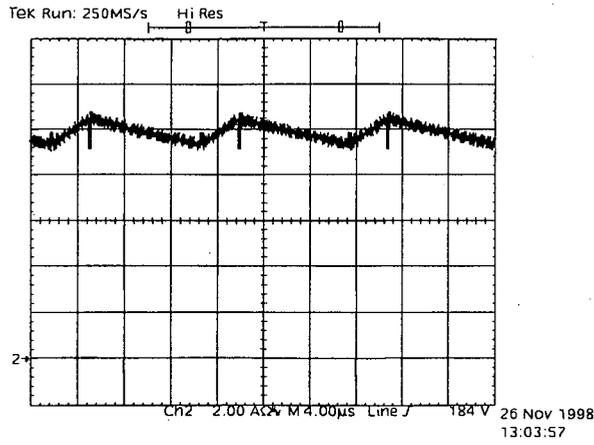


Fig. 5.31 - Detalhe da corrente (2A/div) do indutor boost.

A corrente e a tensão sobre o MOSFET principal são mostradas na Fig. 5.32.

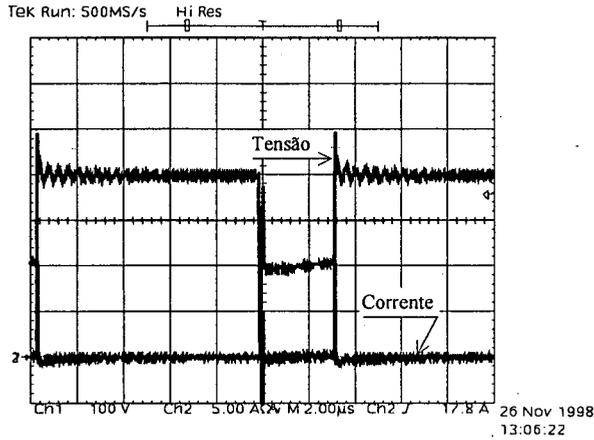
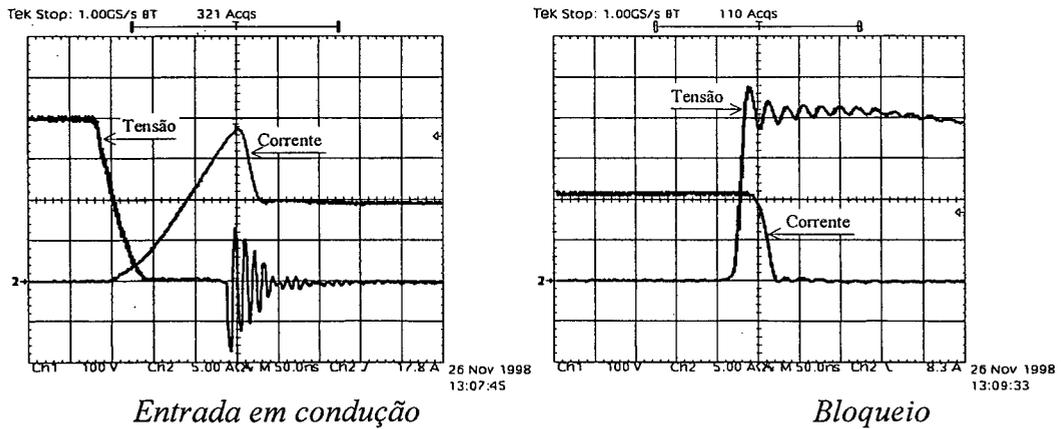


Fig. 5.32 - Tensão (100V/div) e corrente (5A/div) no MOSFET principal.

Na Fig. 5.33 mostram-se, em detalhe, as comutações no MOSFET principal. Verifica-se que a entrada em condução é suave, enquanto o bloqueio se dá com perdas.



Entrada em condução

Bloqueio

Fig. 5.33 - Detalhe das comutações no MOSFET principal.

Na Fig. 5.34 mostra-se a tensão sobre o capacitor do *snubber*. Verifica-se seu máximo em torno de 50V, o que confirma a análise por simulação e possibilita a utilização de um capacitor para tensão mais baixa.

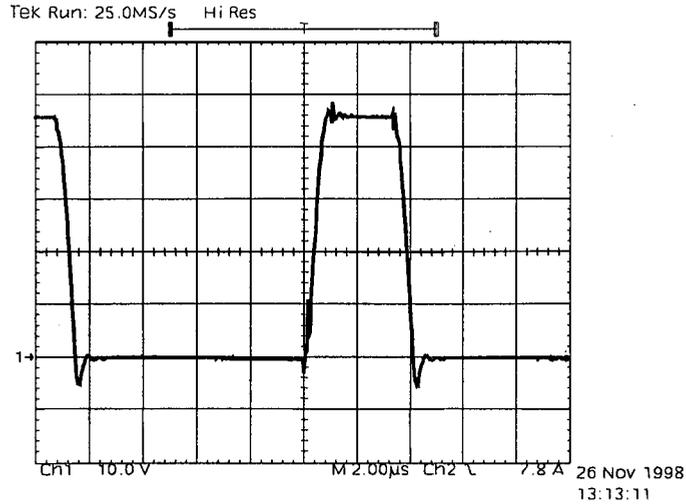


Fig. 5.34 - Tensão (100V/div) sobre o capacitor do *snubber*.

A corrente que circula pelo indutor do *snubber* é apresentada na Fig. 5.35.

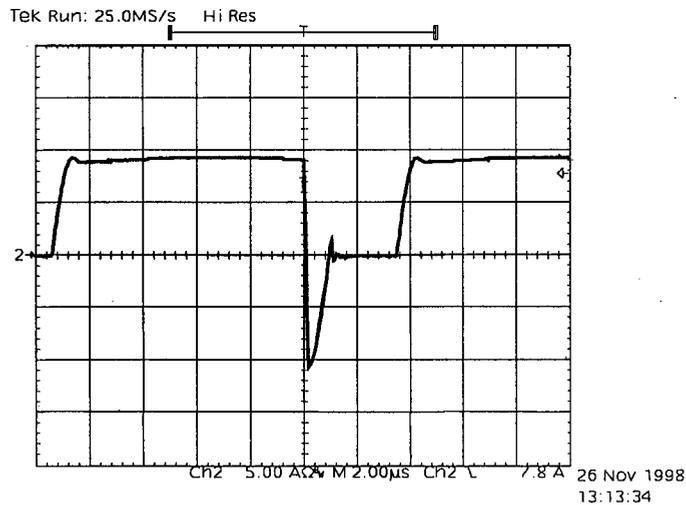


Fig. 5.35 - Corrente (5A/div) do indutor ressonante.

Na Fig. 5.36 são apresentadas a tensão de saída e a ondulação nesta tensão. Verifica-se uma ondulação de aproximadamente 16V.

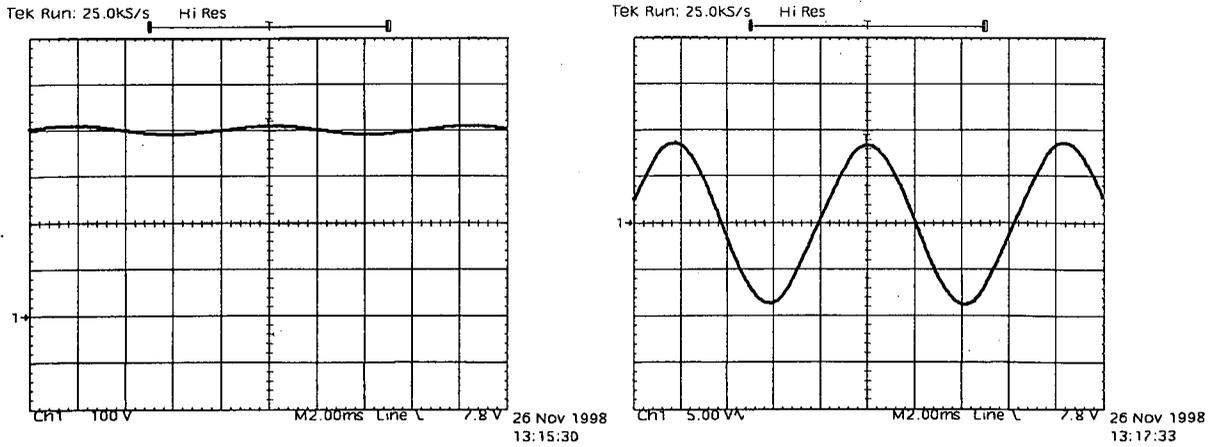


Fig. 5.36 - Tensão (100V/div) e ondulação (5V/div) da tensão de saída.

Nas figuras seguintes são apresentados o rendimento e a regulação obtidos no protótipo. Verifica-se um rendimento, a plena carga de aproximadamente 97,5%. Este rendimento somado ao ganho no número de componentes, levou a utilização do circuito com *snubber* não-dissipativo ao invés do circuito ZVT.

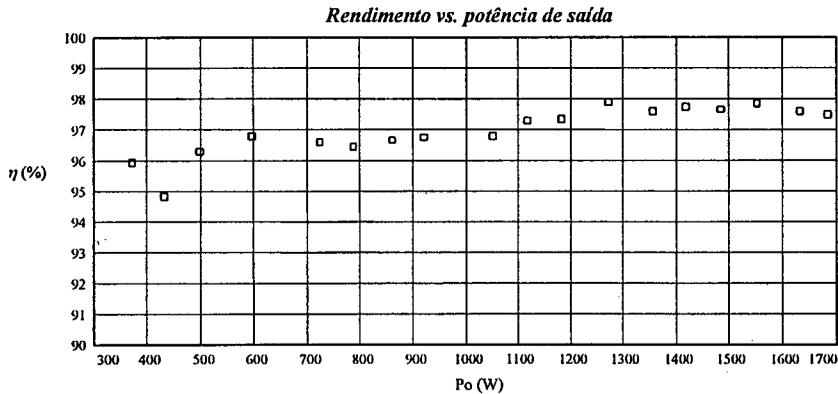


Fig. 5.37 - Rendimento.

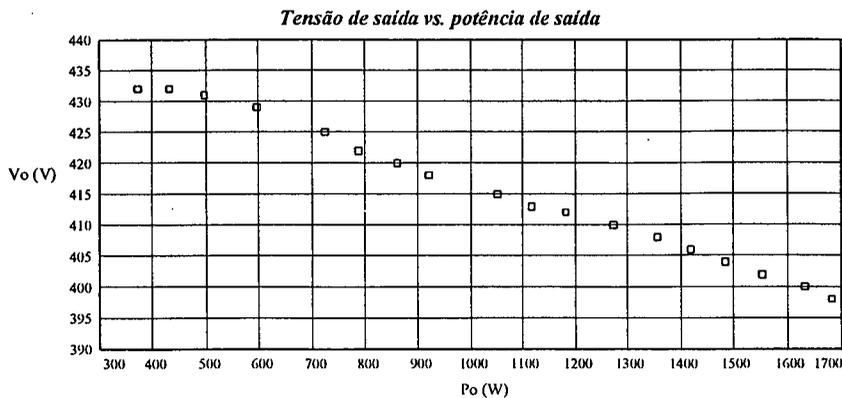


Fig. 5.38 - Regulação de carga.

5.6.3 CONVERSOR FB-ZVS-PS

O conversor implementado é apresentado nas figuras seguintes. Na Fig. 5.39 tem-se o circuito de potência.

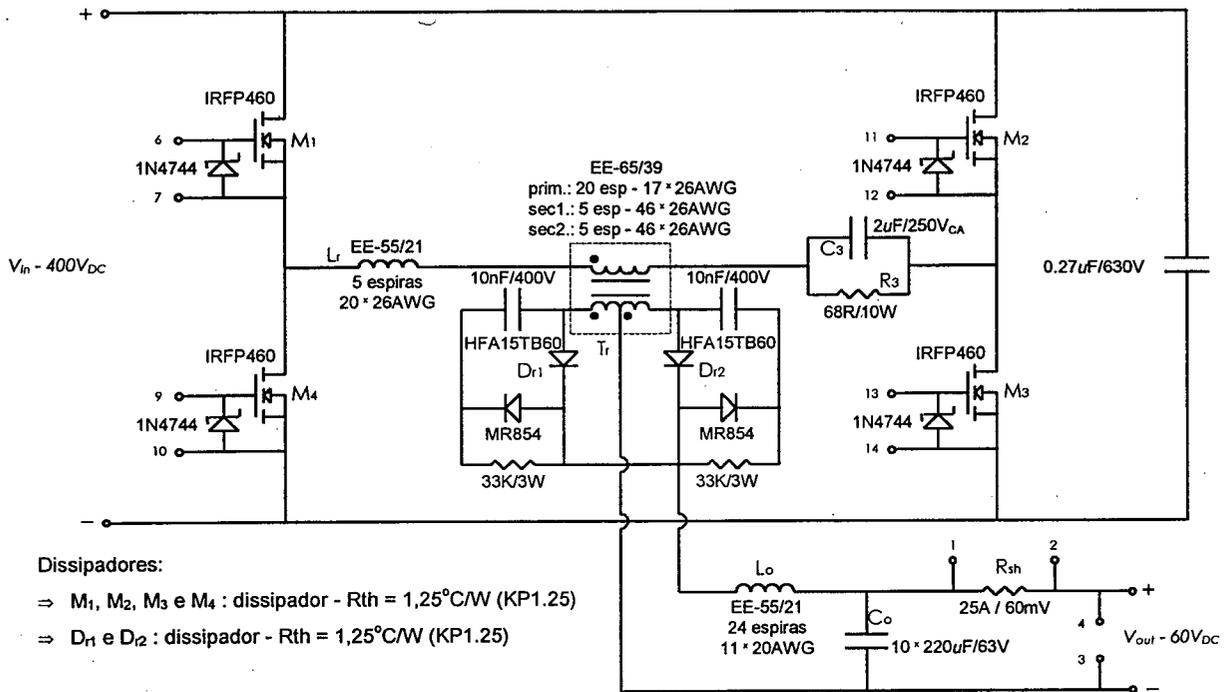


Fig. 5.39 - Circuito de potência do conversor FB-ZVS-PS.

Na Fig. 5.40 é apresentado o circuito utilizado para o controle, proteção, geração dos pulsos de comando com defasagem de fase e *drivers* para os MOSFET's.

O circuito de comando é baseado no circuito integrado UC3875 da UNITRODE. Este CI implementa as funções de comando de um conversor em ponte completa com comutação ZVS, provendo aos interruptores comando por deslocamento de fase. Para o projeto do circuito de comando foram consultadas as referências [7], [26] e [27].

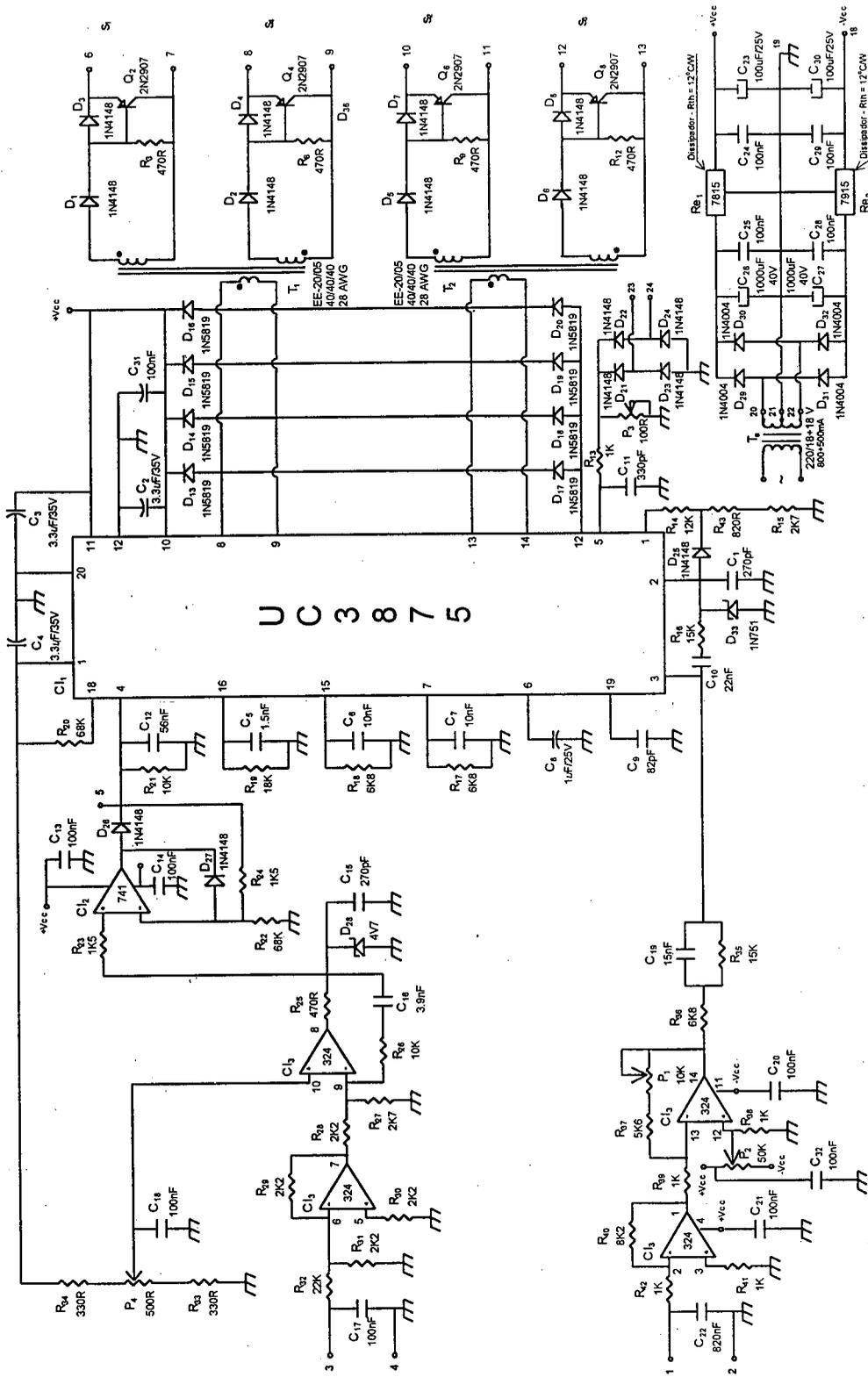


Fig. 5.40 - Circuito de controle e comando do conversor FB-ZVS-PS.

A seguir apresentam-se alguns resultados obtidos.

Nas Figs. 5.41 e 5.42 mostra-se tensão e corrente em um interruptor do braço direito e um do braço esquerdo, respectivamente. Como pode-se observar na Fig. 5.41 a comutação deste braço é mais crítica, pois como pode ser visto a corrente de carga não auxilia nesta comutação.

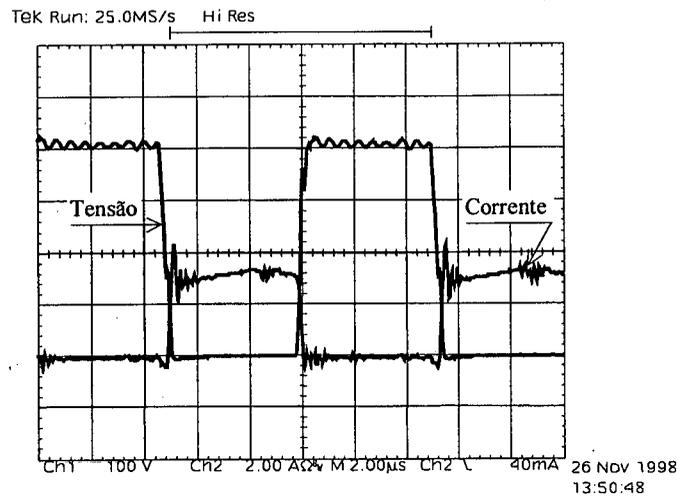


Fig. 5.41 - Tensão (100V/div) e corrente (2A/div) em um interruptor do braço direito.

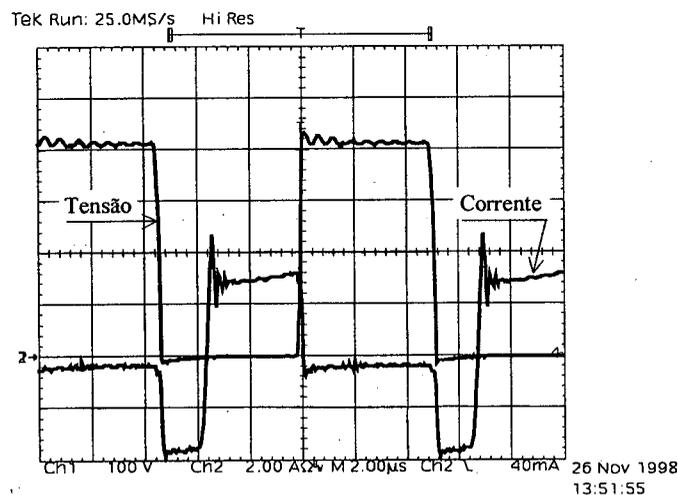


Fig. 5.42 - Tensão (100V/div) e corrente (2A/div) em um interruptor do braço esquerdo.

A tensão entre os pontos médios da ponte de MOSFET's e a corrente no primário do transformador são apresentados na Fig. 5.43. Nela verificam-se as formas de onda esperadas.

Na Fig. 5.44 apresenta-se a tensão de saída e em detalhe a ondulação em 120Hz apresentada nesta tensão. Verifica-se um valor de ondulação muito pequeno (aproximadamente 5mV de pico-a-pico), atestando a eficiência das malhas de controle.

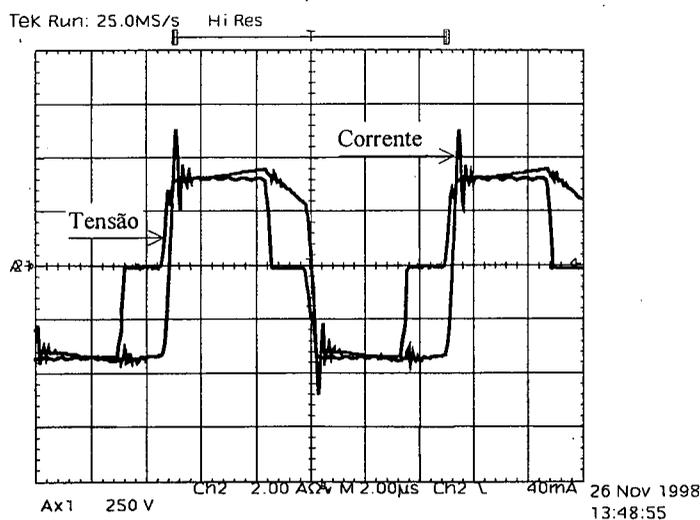


Fig. 5.43 - Tensão (250V/div) entre os pontos médios e corrente (2A/div) no primário.

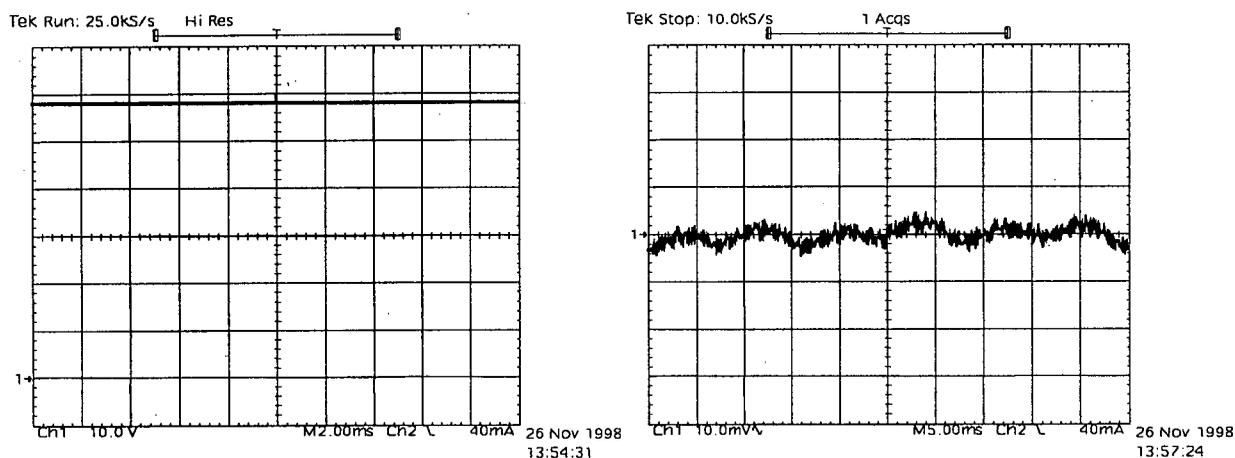


Fig. 5.44 - Tensão (10V/div) e ondulação (10mV/div) da tensão de saída.

5.6.4 FORMAS DE ONDA OBTIDAS COM A UNIDADE RETIFICADORA

A seguir são apresentados alguns resultados obtidos com o protótipo construído. São mostrados resultados utilizando-se uma conexão com o neutro da rede de alimentação e também sem esta.

Os resultados aqui apresentados vem a confirmar toda a análise teórica realizada. Como pode-se notar, consegue-se com a utilização da técnica apresentada, um equilíbrio entre as potências absorvidas em cada uma das fases.

O primeiro teste realizado com a unidade retificadora, serviu para confirmar a divisão igualitária entre as correntes de entrada. Conectou-se os três módulos a uma mesma fase da rede de alimentação e ajustou-se os ganhos de realimentação das malhas de corrente para que ocorresse o equilíbrio.

O resultado deste teste é mostrado na Fig. 5.45, onde nota-se que as três correntes estão praticamente sobrepostas, demonstrando uma divisão igualitária entre a potência absorvida em cada fase.

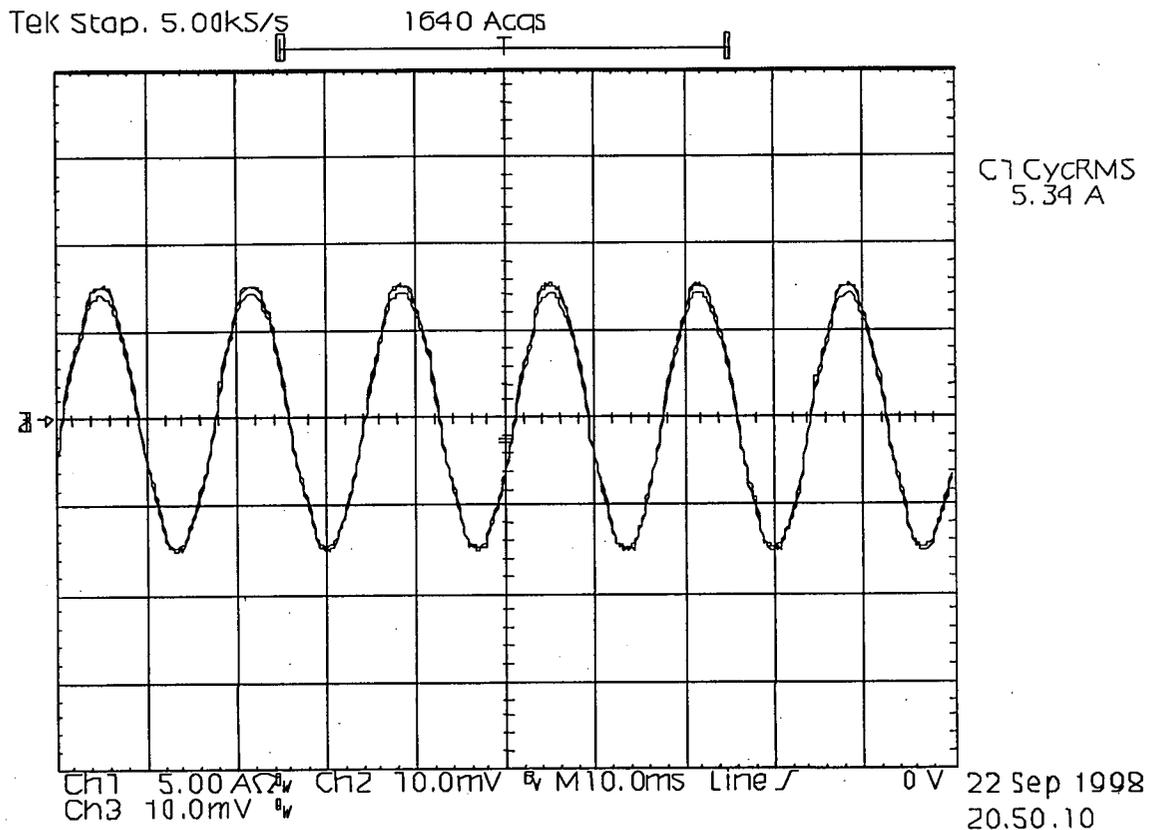


Fig. 5.45 - Correntes de entrada (5A/div) com os módulos conectados a mesma fase.

O segundo teste realizado, trata da conexão trifásica com interligação do neutro da rede de alimentação.

Na Fig. 5.46 mostram-se as correntes de entrada e a tensão de entrada em uma das fases, obtidas com o protótipo para uma potência de aproximadamente 4300W. As diferenças entre as correntes vem da diferença entre as tensões de entrada, que além do formato, apresentam também variação de amplitude, o que explica as diferenças entre as amplitudes das correntes.

Percebe-se que a técnica de controle garante que o fluxo de potência em cada fase seja praticamente o mesmo, ou seja, a fase que possuir maior tensão de entrada apresentará menor corrente. Obteve-se um rendimento a plena carga de aproximadamente 90% e taxas de distorção harmônica de corrente menores que 4,5% para tensões de entrada com distorção de até 2,9%.

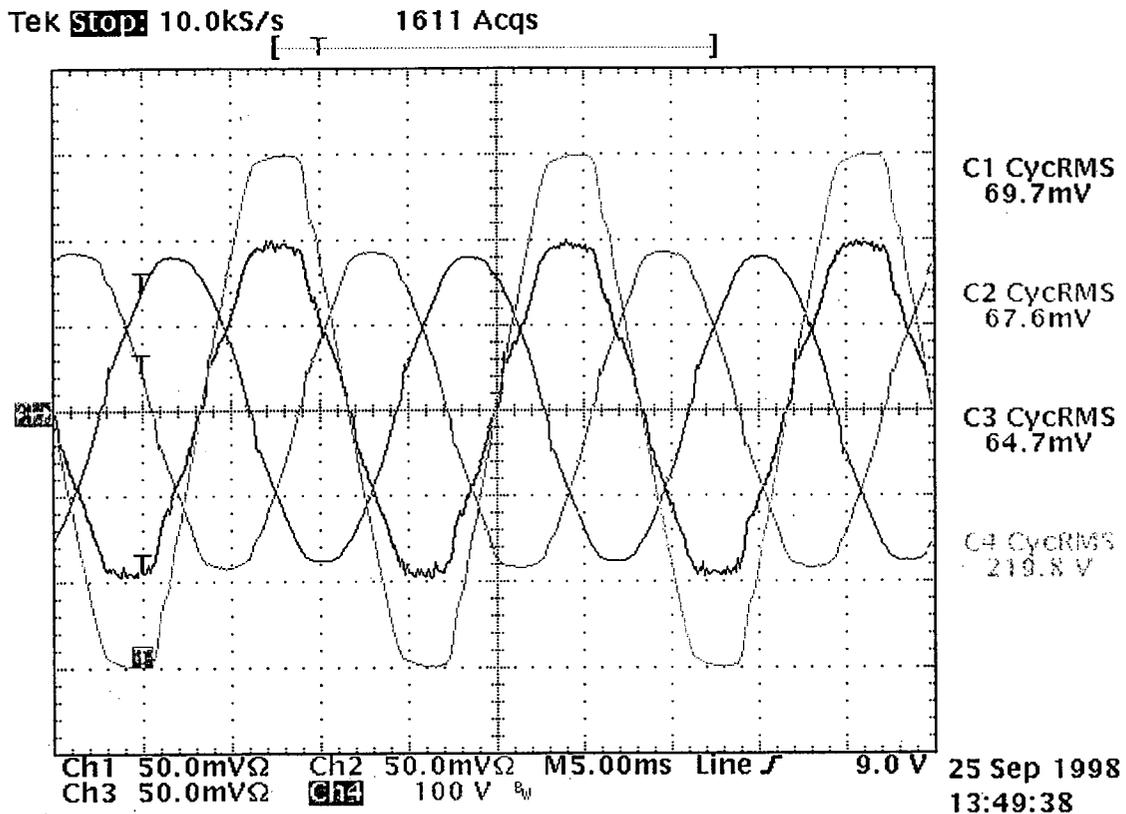


Fig. 16 – Correntes de entrada (5A/div) e tensão em uma das fases (100V/div), para a unidade retificadora proposta.

O teste final da unidade retificadora foi realizado com a conexão trifásica a três fios (sem neutro da rede de alimentação).

A Fig. 5.47 ilustra as correntes de entrada do protótipo em operação, sem a conexão do neutro. Nesta figura pode-se observar o equilíbrio entre as correntes drenadas, atestando mais uma vez a eficácia da estratégia de controle.

Quando o protótipo operava sem a interligação com o neutro, a partir de uma certa potência apareciam desequilíbrios nas correntes de entrada. Este problema não pôde ser resolvido em tempo hábil. E fez com que a máxima potência obtida na saída, sem a conexão de neutro, fosse de aproximadamente 2000W.

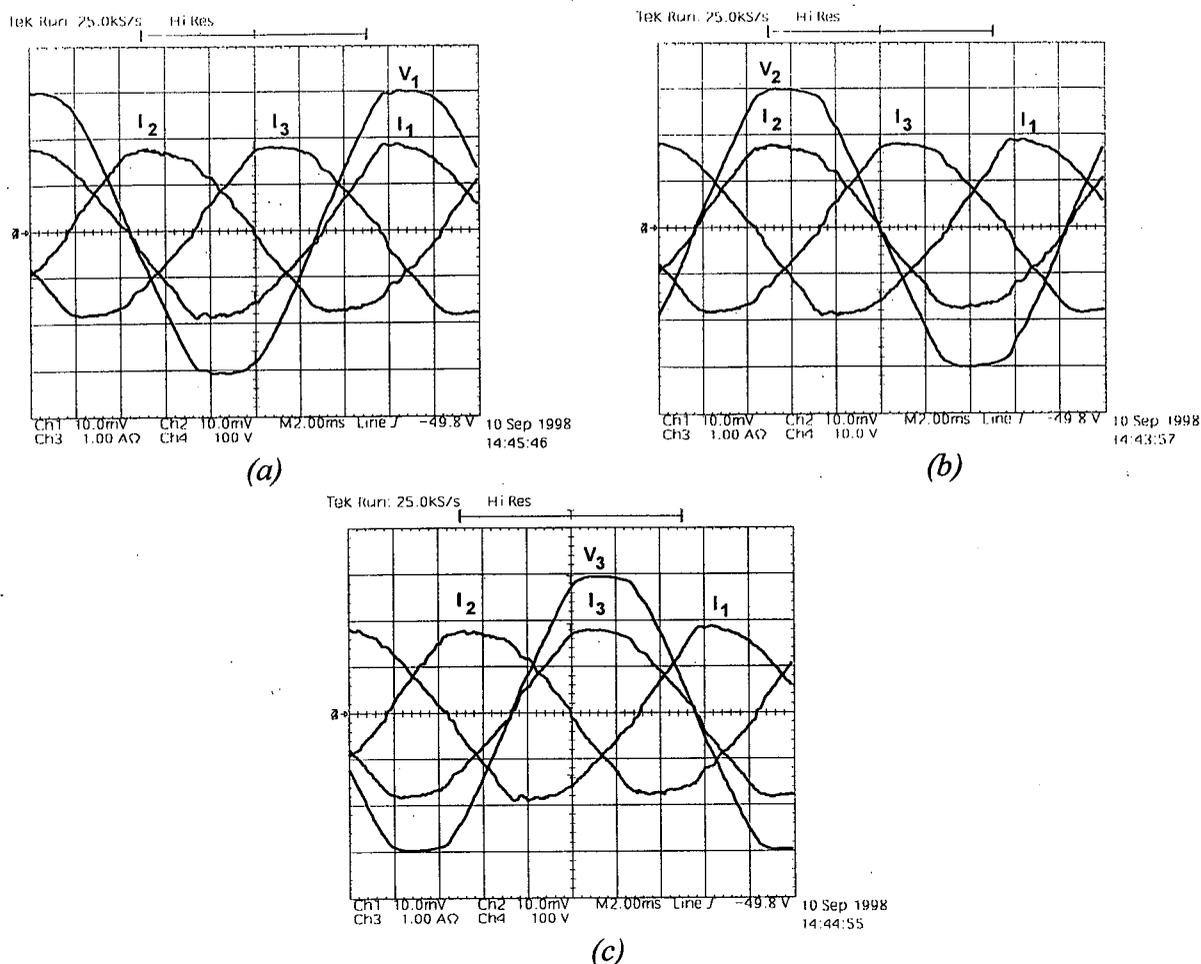


Fig. 5.47 - Correntes ($1A/div$) e tensões ($100V/div$) de entrada sem a conexão de neutro.

Os resultados contudo, são promissores e, com certeza comprovam que a utilização desta técnica é eficiente e pode ser estendida a potências mais elevadas.

Observou-se nos estágios de saída a presença de ruídos eletromagnéticos, que não puderam ser eliminados ao longo deste trabalho. Seu principal efeito era a variação brusca da razão cíclica nos conversores CC-CC isolados, ocasionando ruído audível.

5.7 CONCLUSÃO

Nota-se que o projeto realizado para os conversores é simples e pode ser feito de forma direta, necessitando-se apenas de simulações numéricas para o dimensionamento do *snubber* não-dissipativo.

Com a comparação dos resultados apresentados para o circuito ZVT e para o *snubber* não-dissipativo para entrada em condução, verifica-se claramente uma série de vantagens deste último, fazendo com que sua utilização seja fortemente recomendada. O desempenho alcançado com este circuito é excelente em todos os aspectos: correntes de entrada, eficiência, custo, confiabilidade e dimensões físicas.

Os problemas com ruídos eletromagnéticos, existentes nos conversores CC-CC fazem com que sua performance seja prejudicada. Mas acredita-se que também seu desempenho possa ser excelente desde que estes problemas sejam resolvidos.

A tensão de saída obtida possui uma ondulação em 120Hz menor que 5mV. Seu valor não pode ser precisado por não haver a disponibilidade de medição adequada. Não pode-se, portanto, avaliar se esta ondulação atende aos limites impostos nas normas.

Pela divisão igualitária das correntes de entrada, pode-se verificar a eficácia da técnica de controle aplicada. Pode-se concluir que a aplicação desta técnica é perfeitamente viável para altas potências.

Somada com a escolha dos conversores a serem utilizados, a utilização da técnica de controle apresentada, proporciona um sistema de alta performance e que atende claramente às exigências das normas para equipamentos em centrais de telecomunicações.

Pelos resultados observados, o sistema apresentado possui como principais características: possibilidade de operação sem a existência de conexão com o neutro da rede de alimentação, modularidade, baixíssima distorção da corrente de entrada, excelente regulação da tensão de saída e isolamento entre rede de alimentação e saída.

CONCLUSÃO GERAL

Este trabalho apresentou o estudo teórico e prático de uma unidade retificadora trifásica para aplicação em telecomunicações. Esta unidade é formada por seis conversores estáticos, operando dois a dois como estágio de retificação e conformação da corrente de entrada e estágio de isolamento e regulação da tensão de saída, com saídas conectadas em paralelo.

Os conversores empregados operam em alta frequência, com frequência de comutação fixa, o que confere ao sistema dimensões físicas reduzidas.

No primeiro capítulo deste trabalho apresentou-se uma revisão geral sobre algumas das mais utilizadas técnicas de retificação trifásica, mostrou-se suas principais características, vantagens, desvantagens e aplicações. Fez-se ainda a apresentação das estratégias mais utilizadas em aplicações para telecomunicações e a escolhida para este trabalho.

Fez-se, ao longo do segundo capítulo uma apresentação mais específica da unidade retificadora, motivadora deste trabalho, e de seu princípio de funcionamento, fazendo-se uma análise geral através de equacionamento e simulação, ressaltando-se ainda, os problemas mais comuns, e seus efeitos.

Os capítulos três e quatro apresentam análises dos conversores utilizados para os estágios de correção do fator de potência e de regulação da tensão de saída, respectivamente. Estes capítulos mostram, características principais, etapas de funcionamento, formas de onda, equacionamento e procedimento de projeto. No terceiro capítulo apresentou-se duas topologias para o conversor elevador, uma com um circuito do tipo ZVT, e outra com a inclusão de um *snubber* não-dissipativo.

O quinto capítulo apresenta o projeto realizado para os conversores utilizados, resultados de simulação dos conversores, resultados obtidos com as duas topologias de conversor utilizadas como estágios de entrada, resultados obtidos com o conversor CC-CC, as razões da escolha do conversor com *snubber* não-dissipativo, e finalmente os resultados obtidos, e sua análise, com a unidade retificadora completa.

Aos conversores elevadores foi incorporado um circuito de limitação de derivada de corrente durante a entrada em condução dos semicondutores. Este circuito mostrou-se extremamente eficiente. Na comparação deste com o tradicional circuito por transição por tensão nula (ZVT), o primeiro além de possuir menor número de componentes com especificações menos rigorosas, obteve valores de rendimento melhores.

Os conversores CC-CC em ponte completa controlados no modo corrente garantiram uma regulação de tensão excelente, além de proverem isolamento. Ainda apresentam problemas com ruídos eletromagnéticos, atribuídos a falhas no *lay-out* da estrutura. Mas sabe-se que o nível de desempenho destes pode ser muito bom, quando operando perfeitamente.

Propôs-se neste trabalho, uma estratégia de controle simples para garantir correntes de entrada equilibradas em retificadores trifásicos que utilizem módulos monofásicos. E, através da simulação e dos resultados obtidos na experimentação, comprovou-se a eficácia desta estratégia. Alcançou-se portanto o objetivo, que era o de se obter uma maneira simples e direta de se obter equilíbrio no fluxo de potência.

As principais características do sistema proposto são: sua modularidade, o emprego de técnicas simples e bem conhecidas tanto para as partes de potência como para o controle; as reduzidas dimensões físicas; a alta qualidade das correntes de entrada e da tensão de saída; e o bom rendimento.

A possibilidade de continuidade de operação, com queda de fase da rede ou falha de algum dos módulos, só pode ser garantida, na configuração atual, com a presença da conexão de neutro.

Foram apresentados resultados de simulação e experimentais que confirmam as análises teóricas realizadas e que comprovam a eficiência da metodologia de projeto apresentada.

Poderia se sugerir a continuidade deste trabalho com a realização de estudos com o objetivo de melhorar suas características, como: elaboração de algum tipo de circuito para possibilidade de operação sem uma das fases, mas a três fios; estudo acerca dos desequilíbrios encontrados com o aumento da potência de saída, também a três fios; e, por fim, estudos para a melhoria dos conversores CC-CC, eliminando-se os ruídos apresentados.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *Especificações de Sistemas Retificadores Chaveados para Telecomunicações*, 1^o Projeto de Norma 03:012.02-27. Rio de Janeiro, 1999.
- [2] BARBI, I. *Projeto de fontes chaveadas*. Apostila - Publicação Interna. Florianópolis, 1996. INEP/EEL - Universidade Federal de Santa Catarina.
- [3] BARBI, I.; PÖTTKER, F. *Fontes chaveadas com comutação suave*. Apostila - Publicação Interna. Florianópolis, 1997. INEP/EEL, Universidade Federal de Santa Catarina.
- [4] BARBI, I.; SOUZA, A. F. de. *Correção do fator de potência de fontes de alimentação*. Apostila - Publicação Interna. Florianópolis, 1995. INEP/EEL, Universidade Federal de Santa Catarina.
- [5] DENIS, C.; DAVE, J.; TUCK, C. J. *A high density 48V 200A rectifier with power factor correction - an engineering overview*. IEEE INTELEC'93 Conference Records. 1993. p.: 118-125.
- [6] FISCHER, R. A.; NGO, K.D.T.; KUO, M. H. *A 500kHz, 250W DC-DC converter with multiple outputs controlled by phase-shifted PWM and magnetic amplifiers*. HFPC'88 Conference Records. 1988. p.: 100-110.
- [7] GAIDZINSKI, P. R. *Unidade retificadora de alta performance, 1500W – 25A, para telecomunicações*. Florianópolis, 1993. Dissertação (Mestrado em Engenharia Elétrica) – INEP/EEL, Universidade Federal de Santa Catarina.
- [8] HUA, G.; LEU, C. S.; LEE, F. C. *Novel zero-voltage-transition PWM converters*. 1992. IEEE PESC'92 Conference Records.

- [9] INTERNATIONAL RECTIFIER *Power semiconductors product digest*. Florida, EUA, 1993.
- [10] LEIGH, J. R. *Applied Digital Control: Theory, Design and Implmentation*. 1.ed. Englewood Cliff : Ed. Prentice Hall, 1992.
- [11] MACHIN, N.; VESCOVI, T. *Very high efficiency techniques and their selective application to the design of a 70A rectifier*. IEEE INTELEC'93 Conference Records. 1993. p.: 126-133.
- [12] MEHL, E. L. M. *Proposição, análise, projeto e implementação prática de um novo retificador trifásico com elevado fator de potência*. Florianópolis, 1998. Tese (Doutorado em Engenharia Elétrica) – INEP/EEL, Universidade Federal de Santa Catarina.
- [13] PIETKIEWICZ, A.; TOLLIK, D. *Snubber circuit and MOSFET paralleling considerations for high power boost-based power-factor correctors*. IEEE INTELEC'95 Conference Records. 1995. p.: 41-45.
- [14] PÖTTKER, F. *Correção do fator de potência de cargas não-lineares monofásicas empregando filtro ativo*. Florianópolis, 1997. Dissertação (Mestrado em Engenharia Elétrica) – INEP/EEL, Universidade Federal de Santa Catarina.
- [15] REDL, R. *Achieving compliance with new line-harmonics regulations*. Seminário - ELFI S.A., 1996.
- [16] REDL, R.; SOKAL N. O.; BALOGH, L. *A novel soft-switching full-bridge DC/DC converter: analysis, design considerations and experimental results at 1.5kW, 100kHz*. IEEE PESC'90 Conference Records. 1990. p.: 162-171.
- [17] SIEMENS-ICOTRON *Catálogo de capacitores*. Gravataí, 1996.

- [18] SMITH Jr., K. M.; SMEDLEY, K. M. *Engineering design of lossless passive soft switching methods for PWM converters*. IEEE PESC'98 Conference Records. 1998. p.: 1055-1062.
- [19] SOUZA, A. F. de. *Retificadores monofásicos de alto fator de potência com reduzidas perdas de condução e comutação*. Florianópolis, 1998. Dissertação (Mestrado em Engenharia Elétrica) – INEP/EEL, Universidade Federal de Santa Catarina.
- [20] TELEBRÁS. *Especificações Gerais de Sistemas de Retificadores Chaveados em Alta Frequência*. Prática TELEBRÁS SDT 240-510-723. 1997.
- [21] TELEBRÁS. *Especificações Gerais de Unidades Retificadoras Chaveadas em Alta Frequência*. Prática TELEBRÁS SDT 240-510-722. 1997.
- [22] TSENG, C. J.; CHEN, C. L. *Passive lossless snubbers for DC-DC converters*. IEEE APEC'98 Conference Records. 1998. p.: 1049-1054.
- [23] UNIVERSIDADE FEDERAL DO PARANÁ. Biblioteca Central. *Normas para apresentação de trabalhos : 2 Teses, dissertações e trabalhos acadêmicos*. 5. Ed. Curitiba: Editora UFPR, 1996.
- [24] UNIVERSIDADE FEDERAL DO PARANÁ. Biblioteca Central. *Normas para apresentação de trabalhos : 6 Referências bibliográficas*. 6. Ed. Curitiba : Editora UFPR, 1996.
- [25] UNIVERSIDADE FEDERAL DO PARANÁ. Biblioteca Central. *Normas para apresentação de trabalhos : 8 Estilo, orientação para datilografia e digitação*. 6. Ed. Curitiba : Editora UFPR, 1996.
- [26] UNITRODE. *Applications handbook*. NH, USA, 1997.
- [27] UNITRODE. *Product data handbook*. NH, USA, 1997.

- [28] VIEIRA, J. L.; BARBI, I. *On the design and experimentation of a high performance 25A/48V rectifier unit*. IEEE INTELEC'92 Conference Records. 1992. p.: 540-547.
- [29] VORPERIAN, V. *Simplified Analysis of PWM Converters Using the Model of the PWM Switch*. 1989 VPEC SEMINAR TUTORIALS. Virginia, USA, 1989.