

DEIVIS BORGONOVO

**MODELAGEM E CONTROLE DE RETIFICADORES
PWM TRIFÁSICOS EMPREGANDO A
TRANSFORMAÇÃO DE PARK**

FLORIANÓPOLIS

2001

UNIVERSIDADE FEDERAL DE SANTA CATARINA
CURSO DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

MODELAGEM E CONTROLE DE RETIFICADORES
PWM TRIFÁSICOS EMPREGANDO A
TRANSFORMAÇÃO DE PARK

Dissertação submetida à
Universidade Federal de Santa Catarina
como parte dos requisitos para a obtenção do grau de
Mestre em Engenharia Elétrica

DEIVIS BORGONOVO

Florianópolis, novembro de 2001.

MODELAGEM E CONTROLE DE RETIFICADORES PWM TRIFÁSICOS EMPREGANDO A TRANSFORMAÇÃO DE PARK

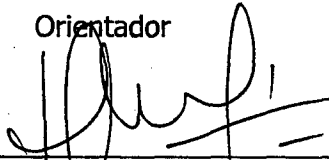
Deivis Borgonovo

'Esta Dissertação foi julgada adequada para obtenção do título de Mestre em Engenharia Elétrica, **Área de Eletrônica de Potência e Acionamento Elétrico**, e aprovada em sua forma final pelo Curso de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.'



Prof. Ivo Barbi, Dr. Ing.

Orientador



Prof. Edson Roberto de Pieri, Dr.

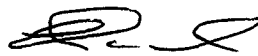
Coordenador do Curso de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

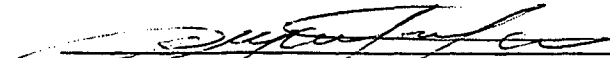


Prof. Ivo Barbi, Dr. Ing.

Presidente



Prof. Enio V. Kassick, Dr.



Prof. Denizar Cruz Martins, Dr.



Eng. René T. Bascopé, Dr.

A Deus.
À minha família.

**"Não é por serem difíceis as coisas que não ousamos,
é por não ousarmos que elas são difíceis."**

Bertrand Russell

AGRADECIMENTOS

A Deus, por ter permitido minha existência.

À minha família pelo apoio, incentivo e compreensão.

Ao professor Ivo Barbi, pela orientação, pela amizade e pelas experiências e conhecimentos transmitidos.

Ao professor Arnaldo J. Perin, pela amizade, pelos conhecimentos transmitidos e por ter sido meu orientador durante a graduação, me apresentando à Eletrônica de Potência.

Aos demais professores do Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina, Ênio Valmor Kassick, Alexandre Ferrari de Souza, João Carlos dos Santos Fagundes, Denizar Cruz Martins e Hari Bruno Mohr, pelos ensinamentos transmitidos durante todas as etapas do mestrado.

Aos técnicos e funcionários do INEP, pelo auxílio sempre que necessário.

Aos amigos e colegas de turma do mestrado, Batschauer, Luís Cláudio, Victor, Anis, Petry, Peraça, Jair, Fabiana, Denise, Claudenei e Anderson, pela amizade e auxílio prestado.

Aos colegas de sala Sérgio, Batschauer e Tomaseli.

A todos os integrantes do INEP.

A todos que, de uma forma ou de outra, contribuíram para a realização deste trabalho.

Ao povo e ao governo brasileiro que, através do CNPQ, por meio de bolsa, viabilizaram economicamente a realização deste trabalho.

SUMÁRIO

RESUMO.....	xii
ABSTRACT.....	xiii
INTRODUÇÃO GERAL.....	xiv

CAPÍTULO 1

REVISÃO DOS RETIFICADORES TRIFÁSICOS E ESCOLHA DE UMA TOPOLOGIA

1.1 - INTRODUÇÃO	1
1.2 - DEFINIÇÃO DE FATOR DE POTÊNCIA.....	2
1.2.1 - FATOR DE POTÊNCIA PARA FORMAS DE ONDA SENOIDAIS:	2
1.2.2 - FATOR DE POTÊNCIA PARA QUAISQUER FORMAS DE ONDA PERIÓDICAS:.....	4
1.3 - RETIFICADORES TRIFÁSICOS CONVENCIONAIS	9
1.3.1 - PONTE DE GRAETZ COM FILTRO CAPACITIVO NA SAÍDA:.....	9
1.3.2 - PONTE TRIFÁSICA DE DIODOS COM FILTRO CAPACITIVO NA SAÍDA E FILTRO INDUTIVO NA ENTRADA:	11
1.3.3 - PONTE TRIFÁSICA DE DIODOS, COM FILTRO LC NA SAÍDA:	12
1.4 - RETIFICADORES TRIFÁSICOS P.W.M.....	14
1.5 - CONCLUSÃO	21

CAPÍTULO 2

APRESENTAÇÃO, ANÁLISE E EQUACIONAMENTO DO CONVERSOR CA-CC UNIDIRECIONAL PROPOSTO

2.1 - INTRODUÇÃO	22
2.2 - CONCEPÇÃO E APRESENTAÇÃO DO CIRCUITO DO CONVERSOR.....	22
2.3 - ESTADOS TOPOLÓGICOS	24
2.3.1 - PRIMEIRO ESTADO TOPOLÓGICO.....	26
2.3.2 - SEGUNDO ESTADO TOPOLÓGICO	27
2.3.3 - TERCEIRO ESTADO TOPOLÓGICO	28
2.3.4 - QUARTO ESTADO TOPOLÓGICO.....	29
2.3.5 - QUINTO ESTADO TOPOLÓGICO.....	30
2.3.6 - SEXTO ESTADO TOPOLÓGICO	31
2.3.7 - SÉTIMO ESTADO TOPOLÓGICO.....	32
2.3.8 - OITAVO ESTADO TOPOLÓGICO	33
2.4 - ESTRATÉGIA DE CONTROLE	34
2.5 - EQUACIONAMENTO.....	35
2.5.1 - CÁLCULOS PRELIMINARES E CONDIÇÕES DE OPERAÇÃO.....	35
2.5.2 - OBTENÇÃO DA FUNÇÃO DE TRANSFERÊNCIA $I(s)/D(s)$	39
2.5.3 - OBTENÇÃO DA FUNÇÃO DE TRANSFERÊNCIA $V(s)/I(s)$	40
2.5.4 - DIMENSIONAMENTO DOS INDUTORES DE ENTRADA	41
2.5.5 - DIMENSIONAMENTO DO CAPACITOR DE SAÍDA	43
2.5.6 - DIMENSIONAMENTO DOS INTERRUPTORES.....	48
2.5.7 - DIMENSIONAMENTO DOS DIODOS $D_{1-3/4}$	52
2.5.8 - DIMENSIONAMENTO DOS DIODOS $D_{1-5/6}$	52
2.5.9 - DIMENSIONAMENTO DOS DIODOS $D_{1-1/2}$	54
2.6 - CONCLUSÃO	56

CAPÍTULO 3

PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO

3.1 - INTRODUÇÃO	57
3.2 - METODOLOGIA DE PROJETO	58
3.2.1 - ESPECIFICAÇÕES:	59
3.2.2 - DIMENSIONAMENTO DOS INDUTORES:	59
3.2.3 - DIMENSIONAMENTO DO CAPACITOR DE SAÍDA:	59
3.2.4 - DIMENSIONAMENTO DOS INTERRUPTORES:	60
3.2.5 - DIMENSIONAMENTO DOS DIODOS $D_{1_1/2}$:	60
3.2.6 - DIMENSIONAMENTO DOS DIODOS $D_{1_3/4}$:	60
3.2.7 - DIMENSIONAMENTO DOS DIODOS $D_{1_5/6}$:	61
3.2.8 - PROJETO DO CONTROLADOR DE CORRENTE:	61
3.2.9 - PROJETO DO CONTROLADOR DE TENSÃO	63
3.3 - EXEMPLO DE PROJETO	66
3.3.1 - ESPECIFICAÇÕES:	66
3.3.2 - DIMENSIONAMENTO DOS INDUTORES:	66
3.3.3 - DIMENSIONAMENTO DO CAPACITOR DE SAÍDA:	66
3.3.4 - DIMENSIONAMENTO DOS INTERRUPTORES:	67
3.3.5 - DIMENSIONAMENTO DOS DIODOS $D_{1_1/2}$:	67
3.3.6 - DIMENSIONAMENTO DOS DIODOS $D_{1_3/4}$:	67
3.3.7 - DIMENSIONAMENTO DOS DIODOS $D_{1_5/6}$:	67
3.3.8 - PROJETO DO CONTROLADOR DE CORRENTE:	68
3.3.9 - PROJETO DO CONTROLADOR DE TENSÃO	69
3.4 - RESULTADOS DE SIMULAÇÃO	70
3.5 - RESULTADOS EXPERIMENTAIS	81
3.6 - CONCLUSÃO	83

CAPÍTULO 4

ANÁLISE, MODELAGEM E CONTROLE DE CONVERSORES CA-CC TRIFÁSICOS, UTILIZANDO A TRANSFORMAÇÃO DE PARK

4.1 - INTRODUÇÃO	84
4.2 - CONSIDERAÇÕES GERAIS	85
4.3 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA ENTRADA (CA).....	87
4.4 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA SAÍDA (CC).....	96
4.5 - PROJETO DO SISTEMA DE CONTROLE	102
4.5.1 - PROJETO DO CONTROLADOR DE CORRENTE:	106
4.5.2 - PROJETO DO CONTROLADOR DE TENSÃO:.....	111
4.6 - EXEMPLO DE PROJETO	114
4.7 - RESULTADOS DE SIMULAÇÃO	115
4.8 - CONCLUSÃO	122

CAPÍTULO 5

APLICAÇÃO DA TÉCNICA DE ANÁLISE, MODELAGEM E CONTROLE, UTILIZANDO A TRANSFORMAÇÃO DA PARK, PARA OUTROS CONVERSORES

5.1 - INTRODUÇÃO	123
5.2 - APLICAÇÃO DA TÉCNICA PARA O RETIFICADOR TRIFÁSICO PROPOSTO NO CAPÍTULO 2.....	124
5.2.1 - CÁLCULOS PRELIMINARES:.....	124
5.2.2 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA ENTRADA (CA). 126	
5.2.3 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA SAÍDA (CC)	128
5.2.4 - PROJETO DO SISTEMA DE CONTROLE	131
5.2.5 - RESULTADOS DE SIMULAÇÃO.....	135
5.3 - APLICAÇÃO DA TÉCNICA PARA UM RETIFICADOR TRIFÁSICO P.W.M. TRÊS NÍVEIS	139
5.3.1 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA ENTRADA (CA). 140	
5.3.2 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA SAÍDA (CC)	143
5.3.3 - CONTROLE DO DESBALANÇO DAS TENSÕES NOS CAPACITORES DE SAÍDA	146
5.3.4 - RESULTADOS DE SIMULAÇÃO.....	153
5.4 - CONCLUSÃO	158
CONCLUSÃO GERAL.....	159
REFERÊNCIAS BIBLIOGRÁFICAS	161

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

MODELAGEM E CONTROLE DE RETIFICADORES PWM TRIFÁSICOS EMPREGANDO A TRANSFORMAÇÃO DE PARK

DEIVIS BORGONOVO

Novembro/2001

Orientador: Ivo Barbi, Dr. Ing.

Área de Concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Eletrônica de potência, retificadores trifásicos, fator de potência, taxa de distorção harmônica.

Número de Páginas: 162.

RESUMO: Este trabalho apresenta uma nova topologia para um conversor trifásico P.W.M. unidirecional, com fator de potência unitário, voltado para aplicações regidas por normas rígidas, como fontes de alimentação para centrais de telecomunicações. Inicialmente, apresenta-se a concepção do conversor, em seguida efetua-se uma análise detalhada e um equacionamento completo do conversor, de forma que se possa dimensionar todos os componentes do circuito de potência. Apresenta-se ainda a obtenção de um modelo de pequenos sinais para o conversor. Na sequência, apresentam-se o procedimento de projeto, resultados de simulação e resultados experimentais. Por fim, desenvolve-se uma técnica de análise, modelagem e controle de conversores CA-CC trifásicos, utilizando a transformação de Park, baseada num conversor CA-CC trifásico bidirecional. Mostra-se então sua aplicação para o conversor unidirecional proposto e para um retificador trifásico três níveis, sendo apresentada ainda para este uma técnica para controlar o desbalanço de tensão nos capacitores de saída.

Abstract of Dissertation presented to UFSC as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

MODELING AND CONTROL OF THREE-PHASE PWM RECTIFIERS USING THE PARK TRANSFORMATION

DEIVIS BORGONOVO

November/2001

Advisor: Ivó Barbi, Dr. Ing.

Area of Concentration: Power Electronics and Electrical Drives.

Keywords: Power electronics, three-phase rectifiers, power factor, harmonic distortion ratio

Number of pages: 162.

ABSTRACT: This work presents a new topology for a unidirectional P.W.M. three-phase AC-DC converter, with unit power factor, for applications ruled by rigorous standards, like those concerning telecommunications power supplies. Initially, the converter's conception is presented. Then, a detailed analysis and mathematical treatment is done, in order to calculate all power circuit's components, yet, it's also presented a converter's small signal model. After this, the design's procedure, simulation and experimental results are presented. At the end, an analysis, modeling and control technique of three-phase AC-DC converters is developed, using the Park transformer, based on a bi-directional three-phase AC-DC converter. It's showed its application in the proposed unidirectional AC-DC converter and in a three-level three-phase rectifier, and presenting also for this a technique to control the voltage unbalance at the output capacitors.

INTRODUÇÃO GERAL

A era da eletrônica de potência iniciou em 1948, quando houve a primeira revolução ligada aos componentes eletrônicos, com as invenções do diodo e do transistor de silício por Bardeen, Brattain e Schockley nos laboratórios da Bell Telephone. Em 1956, a Bell Laboratories inventou os primeiros transistores PNPN com gatilho, chamados de tiristores ou SCR (Silicon-Controlled Rectifier).

A segunda revolução teve início em 1958, com o desenvolvimento dos tiristores comerciais, triacs, GTOs (Gate Turn Off Thyristor) pela General Electric Company. Com o passar dos anos foram desenvolvidos outros semicondutores, como por exemplo o Power MOSFET, em 1976, o MCT (MOS-Controlled Thyristor) e IGBT (Insulated-Gate Bipolar Transistor), que estão provocando mudanças radicais em diversos setores de produção industrial.

Nos últimos anos, a rede elétrica tem sofrido sérios problemas, devido à grande quantidade de equipamentos industriais das mais variadas funcionalidades, utilizando estes semicondutores operando em alta frequência, com ausência de filtros de condicionamento das grandezas elétricas.

As fontes de alimentação trifásicas, disponíveis em aplicações industriais, geralmente são mais indicadas para sistemas de potências elevadas (acima de 1kW), onde a conversão CA-CC de energia tem sido dominada por retificadores convencionais que utilizam diodos, ou retificadores controlados que utilizam tiristores.

No entanto, as características de entrada destes retificadores criam problemas para a rede comercial de energia elétrica, dentre os quais podem ser destacados:

- Distorção da tensão de alimentação, devido aos altos picos de corrente, requeridos pelos retificadores, o que pode prejudicar o funcionamento de outros equipamentos conectados ao mesmo ponto;
- Aumento das perdas nos elementos das redes de transmissão e distribuição;
- Redução do fator de potência na entrada do retificador;

- Necessidade de geração de grandes quantidades de potência reativa, elevando os custos de todo o sistema;
- Diminuição do rendimento da estrutura, devido ao elevado valor eficaz da corrente de entrada do retificador;
- Interferência eletromagnética em sinais de controle e comunicação.

Muitos trabalhos têm sido apresentados pela comunidade científica, afim de proporcionar a utilização de conversores CA-CC com fator de potência unitário. Estes estudos são decorrentes de exigências das especificações militares, das agências governamentais de energia e de normas que regem algumas aplicações específicas, como o setor das telecomunicações, que se apresenta como o de maior interesse neste momento.

As unidades retificadoras empregadas em fontes de alimentação para centrais de telecomunicações, devem obedecer atualmente a especificações extremamente rígidas, no que diz respeito à corrente drenada da rede de alimentação. Elas devem produzir reduzido conteúdo harmônico e baixos níveis de ruído eletromagnético.

Quanto à tensão de saída, não deve apresentar oscilações ou variações periódicas significativas, além responder com uma dinâmica extremamente rápida e não apresentar erro estático.

A obtenção de unidades retificadoras que atendam a estas especificações tem sido objeto de intensas pesquisas na área de eletrônica de potência, nos últimos anos. Várias técnicas de correção de fator de potência têm sido propostas, de forma que têm sido estudadas várias topologias e técnicas de controle.

No entanto, ao contrário dos retificadores monofásicos, para os retificadores trifásicos com fator de potência unitário, não existe uma solução padrão. Desta forma, a proposta desta dissertação de mestrado é obtenção de uma unidade retificadora trifásica de alto desempenho, que seja capaz de atender às mais rígidas normas.

Assim, neste trabalho apresenta-se um novo conversor CA-CC trifásico P.W.M., unidirecional, com fator de potência unitário, sem neutro, operando com frequência constante.

No capítulo 1, apresenta-se a definição e algumas considerações sobre fator de potência, uma revisão das topologias utilizadas para retificação trifásica, comparando-se então estas topologias, de forma a escolher a que apresenta o melhor desempenho.

No capítulo 2 efetua-se uma análise detalhada do conversor escolhido, que na verdade é uma nova topologia, apresentando-se um equacionamento completo, para que se possa dimensionar todos os componentes do circuito de potência e do sistema de controle

No capítulo 3, apresenta-se a metodologia de projeto, resultados de simulação e experimentais para um conversor de 6kW.

No capítulo 4 é desenvolvida uma técnica para análise, modelagem e controle de conversores CA-CC trifásicos, a partir de um conversor CA-CC trifásico bidirecional, apresentando-se ainda metodologia de projeto para o circuito de controle e resultados de simulação.

No capítulo 5, efetua-se a adaptação da técnica, desenvolvida no capítulo 4, para o conversor unidirecional proposto no capítulo 2, bem como para um conversor CA-CC trifásico três níveis, mostrando-se ainda uma forma de controlar o desbalanço de tensão nos seus capacitores de saída.

CAPÍTULO 1

1 - REVISÃO DOS RETIFICADORES TRIFÁSICOS E ESCOLHA DE UMA TOPOLOGIA

1.1 - INTRODUÇÃO

A descoberta e o grande desenvolvimento dos componentes semicondutores possibilitaram o desenvolvimento da eletrônica de potência e da conversão CA-CC de energia para várias aplicações. Estes conversores são conhecidos como retificadores.

Além disso, em aplicações onde a potência de entrada é elevada, faz-se necessária a utilização de retificadores trifásicos, de forma a equilibrar a potência drenada de cada fase.

No entanto, a utilização generalizada dos retificadores convencionais causa distorção harmônica das correntes drenadas da rede, o que leva conseqüentemente a um reduzido fator de potência.

Além disso, estas correntes distorcidas causam vários problemas, além do baixo fator de potência, como interferências eletromagnéticas e desperdício de energia nas linhas de transmissão, além de causar distorção harmônica também nas tensões da rede de alimentação, devido às impedâncias de linha.

Atualmente, existem normas bastante rígidas para as fontes de alimentação empregadas em áreas como telecomunicações, normas estas que exigem baixa distorção harmônica e elevado fator de potência para as correntes drenadas da rede de alimentação, impondo ainda limites para emissão e absorção de ruídos eletromagnéticos.

Desta forma, estão sendo feitas pesquisas afim de se buscar novas técnicas de retificação trifásica, visando minimizar os problemas já citados, de forma que ao menos se enquadrem nas normas que regem as aplicações a que se destinam estes conversores.

Neste capítulo serão apresentadas algumas das técnicas mais utilizadas para a retificação trifásica, efetuando-se uma comparação entre elas, de forma a se escolher a melhor estrutura, que será então utilizada neste trabalho.

Entretanto, a quantidade de topologias de retificadores trifásicos é muito grande, de forma que uma análise exaustiva foge ao escopo deste trabalho. Desta forma, escolhem-se as topologias consideradas mais importantes e as mais utilizadas que serão então analisadas de forma mais cuidadosa.

1.2 - DEFINIÇÃO DE FATOR DE POTÊNCIA

1.2.1 - Fator de potência para formas de onda senoidais:

Supõe-se inicialmente uma rede monofásica, onde a tensão de alimentação seja senoidal, definida por:

$$V(t) = V_p \cdot \text{sen}(\omega \cdot t) \quad (\text{Eq.1.1})$$

Supondo que a carga alimentada por esta rede seja linear, a forma de onda da corrente drenada também será senoidal e pode ser dada por:

$$I(t) = I_p \cdot \text{sen}(\omega \cdot t + \phi) \quad (\text{Eq.1.2})$$

Define-se então como fator de potência (F.P.) como sendo a razão entre a potência média consumida pela carga, ou potência ativa, e a chamada potência aparente, definida como sendo o produto entre a tensão eficaz e corrente eficaz na fonte de alimentação:

$$F.P. = \frac{P}{S} \quad (\text{Eq.1.3})$$

$$S = V_{ef} \cdot I_{ef} \quad (\text{Eq.1.4})$$

Tem-se ainda a chamada potência reativa, que é definida por:

$$Q = \sqrt{S^2 - P^2} \quad (\text{Eq.1.5})$$

Desta forma, a potência instantânea drenada pela fonte de alimentação é definida como sendo o produto instantâneo de tensão e corrente:

$$P(t) = I(t) \cdot V(t) \quad (\text{Eq.1.6})$$

Logo, a partir da (Eq.1.1) e da (Eq.1.2) tem-se:

$$P(t) = V_p \cdot I_p \cdot \text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \phi) \quad (\text{Eq.1.7})$$

Sabe-se que a definição de potência média, é:

$$P_{med} = P = \frac{1}{T} \int_0^T P(t) \cdot dt \quad (\text{Eq.1.8})$$

Então:

$$P = V_P \cdot I_P \cdot \frac{1}{2 \cdot \pi} \int_0^{2\pi} \text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \phi) d\omega t \quad (\text{Eq.1.9})$$

Logo:

$$P = \frac{V_P \cdot I_P}{2} \cdot \cos(\phi) \quad (\text{Eq.1.10})$$

A tensão de entrada eficaz é definida por:

$$V_{ef} = \sqrt{\frac{1}{T} \cdot \int_0^T V(t)^2 \cdot dt} \quad (\text{Eq.1.11})$$

Então:

$$V_{ef} = V_P \cdot \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \text{sen}(\omega \cdot t)^2 \cdot d\omega t} \quad (\text{Eq.1.12})$$

Logo:

$$V_{ef} = \frac{V_P}{\sqrt{2}} \quad (\text{Eq.1.13})$$

Da mesma forma:

$$I_{ef} = I_P \cdot \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \text{sen}(\omega \cdot t + \phi)^2 \cdot d\omega t} \quad (\text{Eq.1.14})$$

Logo:

$$I_{ef} = \frac{I_P}{\sqrt{2}} \quad (\text{Eq.1.15})$$

Desta forma, substituindo a (Eq.1.12) e a (Eq.1.14) na (Eq.1.9):

$$P = V_{ef} \cdot I_{ef} \cdot \cos(\phi) \quad (\text{Eq.1.16})$$

Desta maneira, substituindo a (Eq.1.4) e a (Eq.1.16) na (Eq.1.3) se obtém:

$$F.P. = \cos(\phi) \quad (\text{Eq.1.17})$$

A expressão da (Eq.1.17) é válida apenas para tensão e corrente senoidais. No entanto, se a tensão de alimentação, assim como a corrente de entrada, não forem perfeitamente senoidais, esta expressão deixa de ser válida.

1.2.2 - Fator de Potência para quaisquer formas de onda periódicas:

Supõe-se então que a tensão de alimentação seja periódica, desta forma pode-se expressá-la por:

$$V(t) = \sum_{n=1}^{\infty} V_n(t) = \sum_{n=1}^{\infty} V_{P_n} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \quad (\text{Eq.1.18})$$

Desta forma, o valor da tensão de alimentação eficaz pode ser calculado por:

$$V_{ef} = \sqrt{\frac{1}{T} \cdot \int_0^T V(t)^2 \cdot dt} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left[\sum_{n=1}^{\infty} V_{P_n} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \right]^2 \cdot d\omega t} \quad (\text{Eq.1.19})$$

$$V_{ef} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left\{ \sum_{n=1}^{\infty} [V_{P_n} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n)]^2 \right\} \cdot d\omega t + \left[\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left[\sum_{n=1}^{\infty} V_{P_n} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \cdot \sum_{\substack{i=1 \\ i \neq n}}^{\infty} V_{P_i} \cdot \text{sen}(i \cdot \omega \cdot t + \theta_i) \right] \cdot d\omega t \right]} \quad (\text{Eq.1.20})$$

Assim, na (Eq.1.20) pode-se observar que o resultado da segunda integral é obviamente zero, de forma que se obtém simplesmente:

$$V_{ef} = \sqrt{\frac{1}{2} \cdot \sum_{n=1}^{\infty} V_{P_n}^2} = \frac{V_{P_1}}{\sqrt{2}} \cdot \sqrt{1 + \sum_{n=2}^{\infty} \frac{V_{P_n}^2}{V_{P_1}^2}} = V_{1_ef} \cdot \sqrt{1 + \sum_{n=2}^{\infty} \left(\frac{V_{P_n}}{V_{P_1}} \right)^2} \quad (\text{Eq.1.21})$$

Onde naturalmente V_{1_ef} corresponde à tensão eficaz da componente fundamental da tensão de alimentação $V(t)$. Pode-se definir então a taxa da distorção harmônica da tensão por

$$T.D.H._v = \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_{P_n}}{V_{P_1}} \right)^2} = \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_{n_ef}}{V_{1_ef}} \right)^2} \quad (\text{Eq.1.22})$$

A (Eq.1.21) pode ser escrita como:

$$V_{ef} = V_{1_ef} \cdot \sqrt{1 + T.D.H._v^2} \quad (\text{Eq.1.23})$$

A corrente de entrada pode ser dada, de forma genérica por:

$$I(t) = \sum_{n=1}^{\infty} I_n(t) = \sum_{n=1}^{\infty} I_{P_n} \cdot \text{sen}(n \cdot \omega \cdot t + \phi_n) \quad (\text{Eq.1.24})$$

O valor eficaz da corrente pode então ser calculado por:

$$I_{ef} = \sqrt{\frac{1}{T} \cdot \int_0^T I(t)^2 \cdot dt} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left[\sum_{n=1}^{\infty} I_{P-n} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \right]^2 \cdot d\omega t} \quad (\text{Eq.1.25})$$

Então:

$$I_{ef} = \sqrt{\frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left\{ \sum_{n=1}^{\infty} [I_{P-n} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n)]^2 \right\} \cdot d\omega t + \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left\{ \sum_{n=1}^{\infty} I_{P-n} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \cdot \sum_{\substack{i=1 \\ i \neq n}}^{\infty} I_{P-i} \cdot \text{sen}(i \cdot \omega \cdot t + \varphi_i) \right\} \cdot d\omega t} \quad (\text{Eq.1.26})$$

Novamente o resultado da segunda integral é obviamente zero, de forma que:

$$I_{ef} = \sqrt{\frac{1}{2} \cdot \sum_{n=1}^{\infty} I_{P-n}^2} = \frac{I_{P-1}}{\sqrt{2}} \cdot \sqrt{1 + \sum_{n=2}^{\infty} \frac{I_{P-n}^2}{I_{P-1}^2}} = I_{1-ef} \cdot \sqrt{1 + \sum_{n=2}^{\infty} \left(\frac{I_{n-ef}}{I_{1-ef}} \right)^2} \quad (\text{Eq.1.27})$$

Onde I_{n-ef} corresponde à corrente eficaz da n-ésima componente da corrente de entrada $I(t)$. Pode-se definir então a taxa da distorção harmônica da corrente por

$$T.D.H._I = \sqrt{\sum_{n=2}^{\infty} \left(\frac{I_{P-n}}{I_{P-1}} \right)^2} = \sqrt{\sum_{n=2}^{\infty} \left(\frac{I_{n-ef}}{I_{1-ef}} \right)^2} \quad (\text{Eq.1.28})$$

Logo:

$$I_{ef} = I_{1-ef} \cdot \sqrt{1 + T.D.H._I^2} \quad (\text{Eq.1.29})$$

Logo, a potência aparente é dada por:

$$S = V_{1-ef} \cdot I_{1-ef} \cdot \sqrt{1 + T.D.H._V^2} \cdot \sqrt{1 + T.D.H._I^2} \quad (\text{Eq.1.30})$$

A potência média, ou potência ativa, é dada por:

$$P = \frac{1}{T} \cdot \int_0^T P(t) \cdot dt = \frac{1}{T} \cdot \int_0^T [V(t) \cdot I(t)] \cdot dt \quad (\text{Eq.1.31})$$

Logo, a partir da (Eq.1.18) e da (Eq.1.24) tem-se:

$$P = \frac{1}{2 \cdot \pi} \cdot \int_0^{2\pi} \left[\sum_{n=1}^{\infty} V_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \right] \cdot \left[\sum_{n=1}^{\infty} I_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \right] \cdot dt \quad (\text{Eq.1.32})$$

Então:

$$P = \frac{1}{2 \cdot \pi} \cdot \left[\int_0^{2\pi} \left[\sum_{n=1}^{\infty} V_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \cdot I_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \right] \cdot d\omega t + \right. \\ \left. + \int_0^{2\pi} \left[\sum_{n=1}^{\infty} \left[V_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \theta_n) \cdot \sum_{\substack{i=1 \\ i \neq n}}^{\infty} I_{P_{-i}} \cdot \text{sen}(i \cdot \omega \cdot t + \varphi_i) \right] \right] \cdot d\omega t + \right. \\ \left. + \int_0^{2\pi} \left[\sum_{n=1}^{\infty} \left[I_{P_{-n}} \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \cdot \sum_{\substack{i=1 \\ i \neq n}}^{\infty} V_{P_{-i}} \cdot \text{sen}(i \cdot \omega \cdot t + \theta_i) \right] \right] \cdot d\omega t \right] \quad (\text{Eq.1.33})$$

Se observa então claramente que o resultado da segunda e da terceira integral é zero, desta forma, a (Eq.1.33) resume-se a:

$$P = \sum_{n=1}^{\infty} \frac{V_{P_{-n}} \cdot I_{P_{-n}}}{2 \cdot \pi} \cdot \int_0^{2\pi} \text{sen}(n \cdot \omega \cdot t + \theta_n) \cdot \text{sen}(n \cdot \omega \cdot t + \varphi_n) \cdot d\omega \cdot t \quad (\text{Eq.1.34})$$

Logo:

$$P = \sum_{n=1}^{\infty} \frac{V_{P_{-n}} \cdot I_{P_{-n}}}{2} \cdot \cos(\theta_n - \varphi_n) \quad (\text{Eq.1.35})$$

Ou:

$$P = \sum_{n=1}^{\infty} V_{n_{ef}} \cdot I_{n_{ef}} \cdot \cos(\phi_n) \quad (\text{Eq.1.36})$$

Onde:

$$\phi_n = \varphi_n - \theta_n \quad (\text{Eq.1.37})$$

Ou ainda:

$$P = V_{1_{ef}} \cdot I_{1_{ef}} \cdot \cos(\phi_1) \cdot \left(1 + \sum_{n=2}^{\infty} \frac{V_{n_{ef}} \cdot I_{n_{ef}} \cdot \cos(\phi_n)}{V_{1_{ef}} \cdot I_{1_{ef}} \cdot \cos(\phi_1)} \right) \quad (\text{Eq.1.38})$$

Definindo-se:

$$T.D.H._p = \sum_{n=2}^{\infty} \frac{V_{n_ef} \cdot I_{n_ef} \cdot \cos(\phi_n)}{V_{1_ef} \cdot I_{1_ef} \cdot \cos(\phi_1)} \quad (\text{Eq.1.39})$$

Tem-se:

$$P = V_{1_ef} \cdot I_{1_ef} \cdot \cos(\phi_1) \cdot (1 + T.D.H._p) \quad (\text{Eq.1.40})$$

Desta forma, substituindo a (Eq.1.30) e a (Eq.1.40) na (Eq.1.3) obtém-se:

$$F.P. = \frac{V_{1_ef} \cdot I_{1_ef} \cdot \cos(\phi_1) \cdot (1 + T.D.H._p)}{V_{1_ef} \cdot I_{1_ef} \cdot \sqrt{1 + T.D.H._v^2} \cdot \sqrt{1 + T.D.H._i^2}} \quad (\text{Eq.1.41})$$

Logo, tem-se a expressão genérica para o fator de potência dada por:

$$F.P. = \cos(\phi) \cdot \frac{(1 + T.D.H._p)}{\sqrt{1 + T.D.H._i^2} \cdot \sqrt{1 + T.D.H._v^2}} \quad (\text{Eq.1.42})$$

Onde:

- T.D.H._i corresponde à taxa de distorção harmônica da corrente, definida na (Eq.1.28);
- T.D.H._v corresponde à taxa de distorção harmônica da tensão, que é definida na (Eq.1.22);
- T.D.H._p corresponde à taxa de distorção harmônica definida na (Eq.1.39), que na verdade representa a potência ativa proveniente das componentes harmônicas de tensão e de corrente, normalizadas em relação à potência ativa das fundamentais de tensão e de corrente. Deve-se observar que, obviamente, se T.D.H._i ou T.D.H._v forem nulas, T.D.H._p será também necessariamente nula.
- $\phi = \phi_1$ corresponde ao ângulo de defasagem entre as componentes fundamentais de tensão e corrente, além disso $\cos(\phi)$ é conhecido como fator de deslocamento, pois se observa que se as taxas de distorção harmônica da tensão e da corrente forem nulas, $\cos(\phi)$ corresponde ao fator de potência. Isto ocorre quando a tensão de alimentação é perfeitamente senoidal e a carga que ela alimenta é linear.

Ainda, se a tensão de alimentação for perfeitamente senoidal, tem-se que T.D.H._v é igual a zero, conseqüentemente T.D.H._p também se anula, de forma que a (Eq.1.42) se reduz a:

$$F.P. = \frac{\cos(\phi_1)}{\sqrt{1 + T.D.H.^2}} \quad (\text{Eq.1.43})$$

Na verdade, em termos práticos, a expressão da (Eq.1.43) é a mais utilizada, não somente pela visível simplicidade, já que principalmente a T.D.H._p é difícil de se determinar, mas também porque geralmente T.D.H._v e T.D.H._p realmente apresentam valores bastante próximos de zero.

Pode-se ainda dividir a potência reativa em duas parcelas:

- Q: Proveniente do fator de deslocamento, ou seja, do deslocamento entre as componentes fundamentais da tensão e da corrente;
- H: Proveniente da distorção harmônica da tensão e da corrente.

Desta forma, a potência aparente passa a ser definida como:

$$S = \sqrt{P^2 + Q^2 + H^2} \quad (\text{Eq.1.44})$$

Com isso, tem-se então um tetraedro de potências, que é mostrado na Fig.1.1:

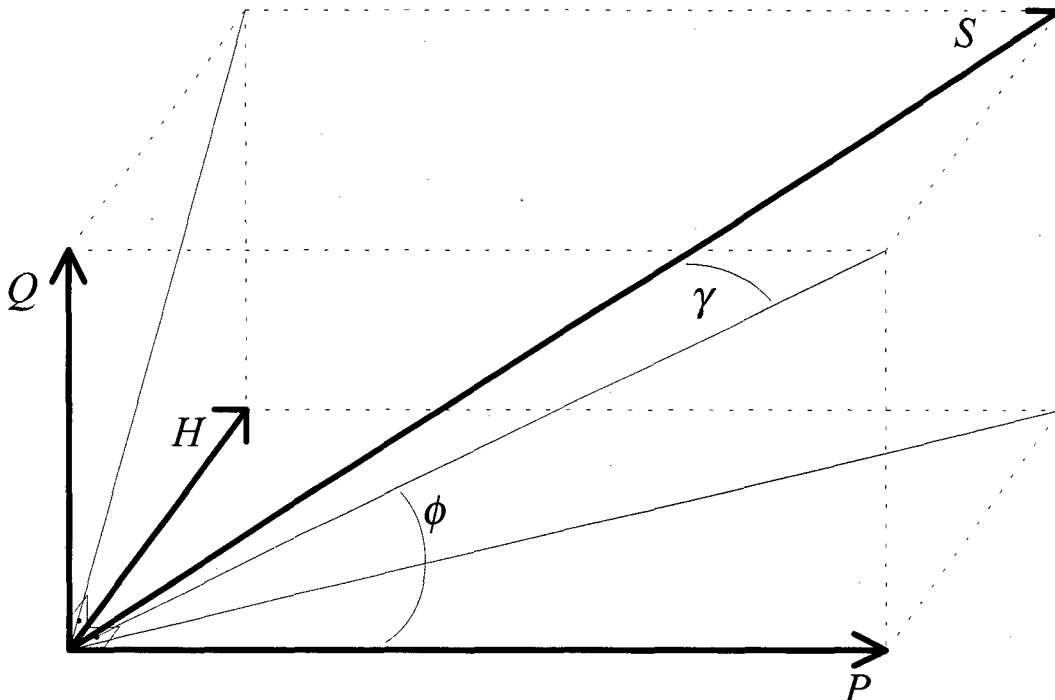


Fig.1.1: Tetraedro de potências.

O fator de potência é dado então por:

$$F.P. = \cos(\phi) \cdot \cos(\gamma) \quad (\text{Eq.1.45})$$

Onde :

$$\cos(\gamma) = \frac{(1 + T.D.H._p)}{\sqrt{1 + T.D.H._i^2} \cdot \sqrt{1 + T.D.H._v^2}} \quad (\text{Eq.1.46})$$

Ou, quando se despreza a taxa de distorção harmônica da tensão:

$$\cos(\gamma) = \frac{1}{\sqrt{1 + T.D.H._i^2}} \quad (\text{Eq.1.47})$$

Pode-se notar ainda, a partir do tetraedro de potências, que se forem desprezadas as taxas de distorção harmônica da tensão e da corrente, tem-se $H=0$, obtendo-se então o já conhecido triângulo de potências.

Deve-se lembrar ainda, que esta interpretação geométrica das potências, provém da representação fasorial (vetorial) das grandezas envolvidas.

1.3 - RETIFICADORES TRIFÁSICOS CONVENCIONAIS

A seguir, serão apresentadas algumas topologias de retificadores trifásicos passivos, ou seja, que não apresentam interruptores comandados. No entanto, como já foi comentado, a quantidade destas topologias é muito grande, de forma que escolhem-se para apresentar as topologias consideradas de maior relevância, ou seja, as mais utilizadas e, reconhecidamente, de melhor desempenho.

Serão então efetuadas algumas simulações, sendo apresentadas as formas de onda de maior importância, além das taxas de distorção harmônica das correntes de entrada e fator de potência. Vale ressaltar que a preocupação neste momento é apenas avaliar o desempenho das estruturas, de forma que os detalhes das simulações efetuadas não serão apresentados.

Serão também comentadas as principais vantagens e desvantagens observadas e encontradas na literatura para as estruturas apresentadas.

1.3.1 - Ponte de Graetz com filtro capacitivo na saída:

Inicia-se então pela topologia mais utilizada e conhecida para retificação trifásica, que é o retificador trifásico de onda completa com seis diodos, conhecido como "ponte de Graetz", apresentado na Fig.1.2, deve-se observar que as indutâncias L_L são as indutâncias de linha (acrescidas das indutâncias de dispersão dos transformadores, e de outras possíveis indutâncias parasitas). Esta topologia é encontrada como estágio de entrada em muitos equipamentos eletrônicos.

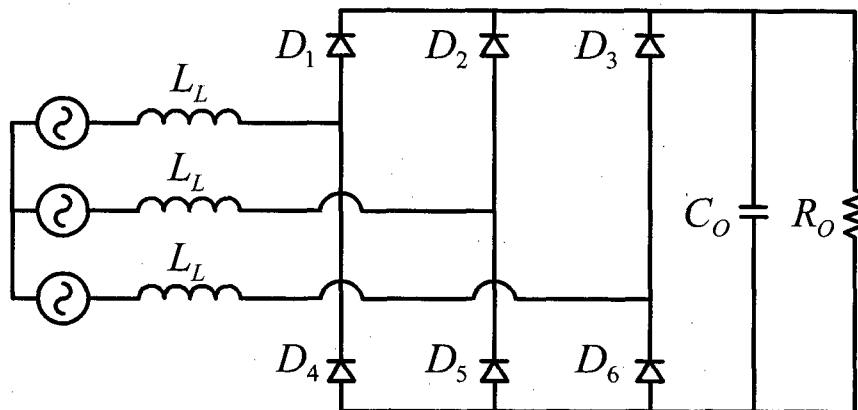


Fig.1. 2: Ponte de Graetz.

Esta estrutura apresenta como principal vantagem a robustez, baixíssimos peso, volume e custo além da simplicidade. No entanto, apresenta uma desvantagem muito grande no que diz respeito à corrente de entrada, que apresenta uma taxa de distorção harmônica muito elevada, com fator de potência muito baixo. Apresenta ainda corrente eficaz elevada, o que leva a perdas elevadas.

Tem-se então na Fig.1.3 as formas de onda de tensão e corrente na fase 1, obtidas a partir de simulação realizada utilizando o *software* Pspice.

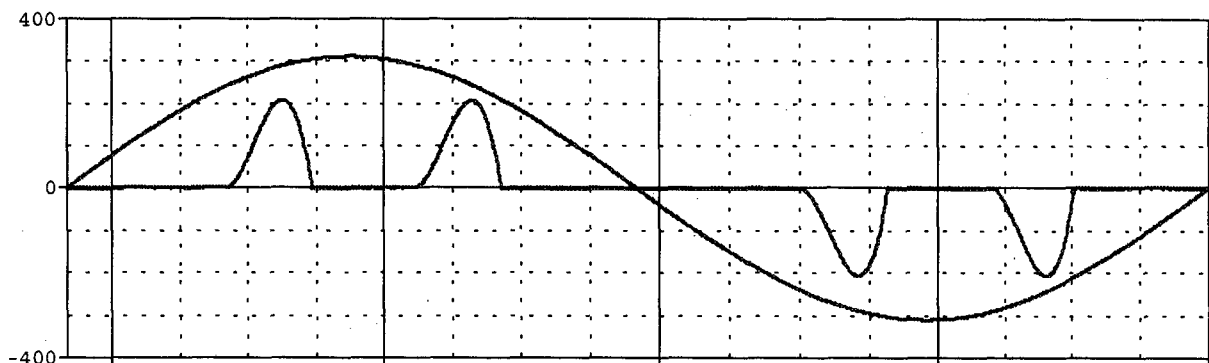


Fig.1.3: Tensão e corrente de entrada para a ponte de Graetz.

Obtém-se então uma taxa de distorção harmônica da corrente, T.D.H._i igual a 142% e um fator de potência, F.P., de 0,57. Deve-se ainda lembrar que quando se deseja controlar a tensão de saída deve-se substituir os diodos por tiristores, no entanto isto implica numa taxa de distorção harmônica da corrente ainda mais elevada, reduzindo ainda mais o fator de potência.

Pode-se concluir então que obviamente está descartada a utilização desta estrutura em fontes de alimentação para sistemas regulamentados como a área de telecomunicações.

1.3.2 - Ponte trifásica de diodos com filtro capacitivo na saída e filtro indutivo na entrada:

Surge então como uma evolução da estrutura anterior, a ponte trifásica de diodos com filtro capacitivo na saída e filtro indutivo de entrada, cujo circuito é apresentado na Fig.1.4:

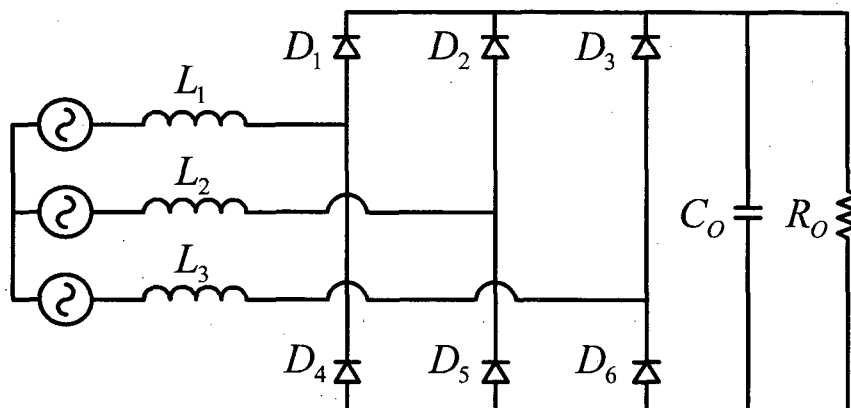


Fig.1.4: Ponte trifásica de diodos com filtro capacitivo na saída e filtro indutivo na entrada.

Observa-se que esta estrutura é praticamente idêntica à ponte de Graetz apresentada na Fig.1.2, a diferença está justamente nas indutâncias de entrada, onde obviamente as indutâncias de filtro L_1 , L_2 e L_3 do circuito da Fig.1.4 são substancialmente maiores que as indutâncias de linha apresentadas no circuito da Fig.1.2.

Este circuito também apresenta como vantagem a robustez e a simplicidade. Além disso, em relação à ponte Graetz, apresenta uma melhora bastante grande na taxa de distorção harmônica da corrente e no fator de potência.

Deve-se no entanto ficar atento para o fato de que um aumento das indutâncias de filtro diminui a taxa de distorção harmônica, mas aumenta o fator de deslocamento, o que pode reduzir o fator de potência, devendo-se então respeitar certos limites.

As desvantagens desta estrutura dizem respeito novamente à corrente de entrada, que apesar de apresentar uma melhora em relação à ponte de Graetz, ainda apresenta taxa de distorção harmônica elevada e baixo fator de potência para aplicações como fontes de alimentação para sistemas de telecomunicações. Além disso, se comparada à ponte Graetz, esta estrutura apresenta um aumento no custo, peso e volume, devido aos indutores de entrada.

Além disso, a tensão de saída aqui é dependente da carga, pode-se no entanto novamente controlar a tensão de saída substituindo os diodos por tiristores, todavia, assim como para a ponte de Graetz, esta solução degrada ainda mais a qualidade da

corrente de entrada. Pode-se então observar na Fig.1.5 as formas de onda de tensão e corrente na entrada do conversor, para a fase 1:

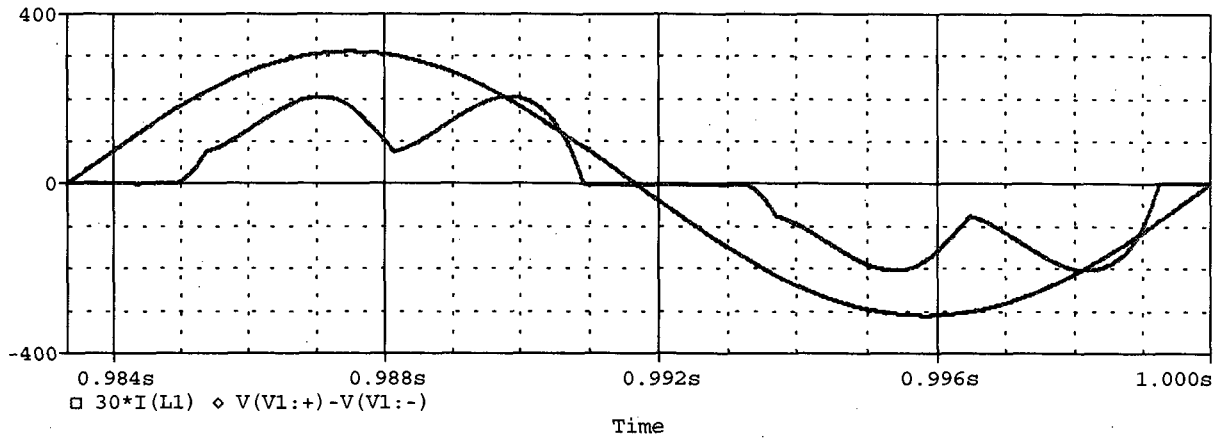


Fig.1.5: Tensão e corrente de entrada para o retificador trifásico mostrado na Fig.1.4.

Obtém-se então:

T.D.H._i = 39%;

F.P. = 0,9.

Então, com a necessidade de conversores de pequeno volume e alto rendimento, além de melhor qualidade das correntes de entrada, a utilização deste conversor também está descartada.

1.3.3 - Ponte trifásica de diodos, com filtro LC na saída:

Esta topologia é apresentada na Fig.1.6:

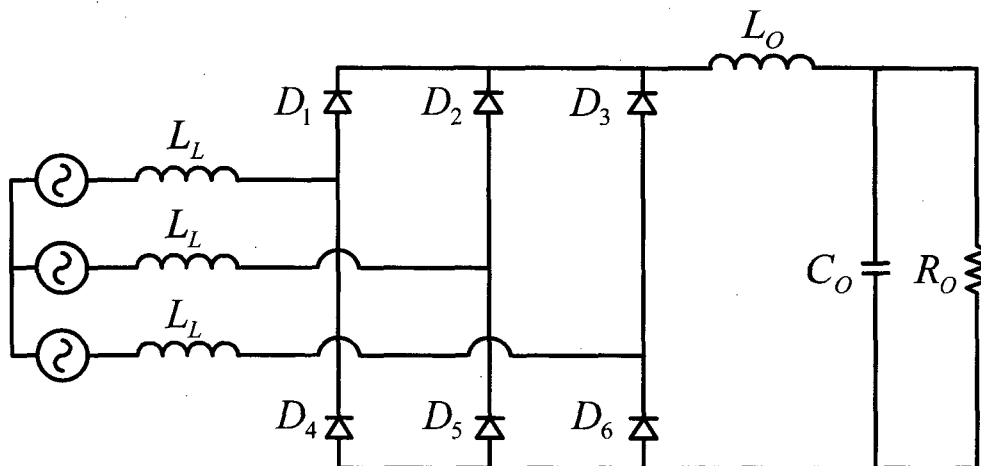


Fig.1.6: Ponte trifásica de diodos, com filtro LC de saída.

Esta topologia apresenta uma melhora na taxa de distorção harmônica e no fator de potência, se comparada às estruturas apresentadas nos itens 1.3.1 e 1.3.2, podendo

inclusive utilizar um capacitor de saída menor, além de ser uma topologia simples e bastante robusta.

Novamente não se tem controle sobre a tensão de saída, que independe da carga, pode-se, no entanto, controlar a tensão de saída substituindo os diodos por tiristores, todavia isto novamente degrada as correntes de entrada, aumentando a taxa de distorção harmônica e reduzindo o fator de potência.

Esta estrutura apresenta como grande desvantagem o volume, peso e custo do indutor de filtragem, já que opera em baixa frequência e com componente CC de corrente.

Além disso, apesar da melhora na taxa de distorção harmônica e no fator de potência, a qualidade das correntes de entrada ainda é aquém da que se espera em aplicações mais exigentes, como para fontes de alimentação para telecomunicações.

Novamente foram efetuadas simulações utilizando o Pspice, sendo apresentadas então na Fig.1.7 as formas de onda de tensão e corrente na entrada do conversor.

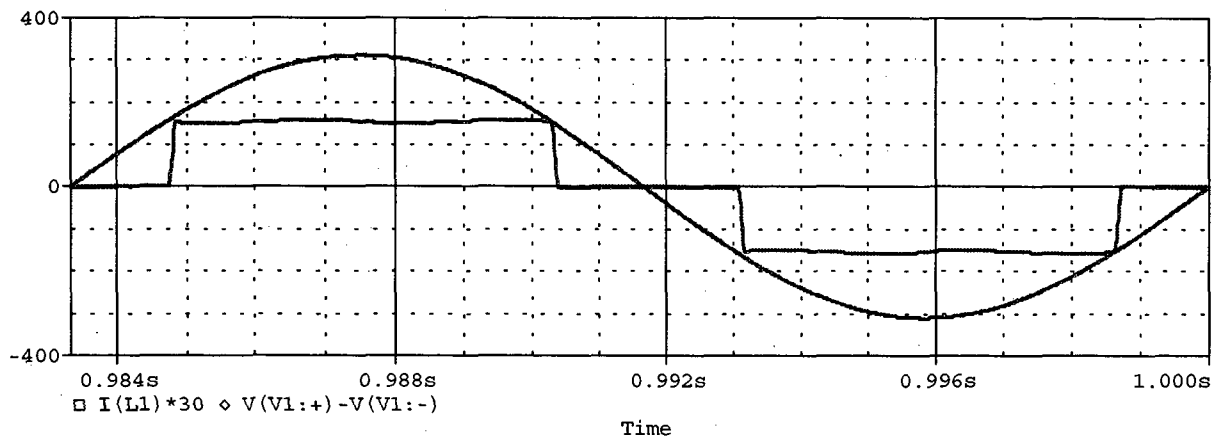


Fig.1.7: Tensão e corrente na entrada do conversor apresentado na Fig.6.

Obtém-se ainda:

T.D.H._i = 30%;

F.P. = 0,95.

1.4 - RETIFICADORES TRIFÁSICOS P.W.M.

Pôde-se observar então, a partir da análise apresentada no item 1.3, que os retificadores trifásicos passivos, ou seja, que não utilizam interruptores comandados, não apresentam características suficientemente boas para serem utilizados em aplicações regulamentadas por normas rígidas, como em fontes de alimentação para sistemas de telecomunicações.

Conclui-se então que se faz necessária a utilização de retificadores trifásicos P.W.M. para se obter melhores resultados. Observou-se, no entanto, que ao contrário dos conversores CA-CC unidirecionais monofásicos, onde usualmente se utiliza uma ponte completa de diodos seguida de um conversor Boost, para o caso trifásico não há uma topologia consolidada.

Deseja-se encontrar então uma estrutura onde se observe fator de potência próximo da unidade, baixa distorção harmônica das correntes de entrada, regulação da tensão de saída, simplicidade de controle e projeto, robustez, além de baixo peso, custo e volume.

Desta forma, a partir de uma revisão bibliográfica, foram escolhidas três topologias de conversores CA-CC trifásicos, dois níveis, unidirecionais P.W.M. sem neutro.

Efetuaram-se então diversas simulações, utilizando o *software* Pspice, sob as mesmas condições, ou seja, para a mesma potência, tensão de entrada e saída, frequência de chaveamento, mesmos capacitores de saída e indutores de entrada. Utilizaram-se ainda diodos e interruptores ideais. Além disso foram utilizados controladores de corrente iguais para os três conversores e as cargas foram substituídas por fontes de tensão.

As três topologias analisadas são apresentadas a seguir:

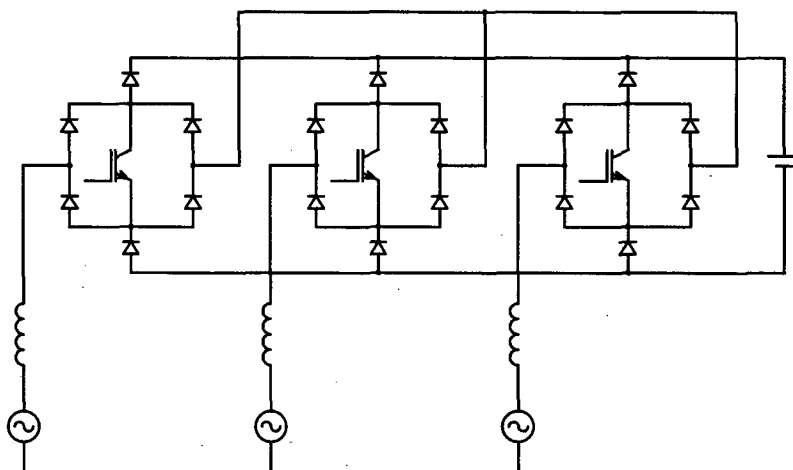


Fig.1.8: Conversor A.

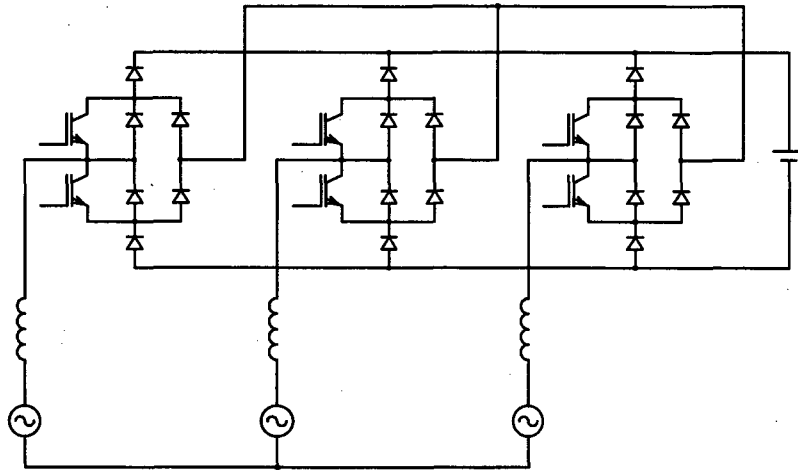


Fig.1.9: Conversor B.

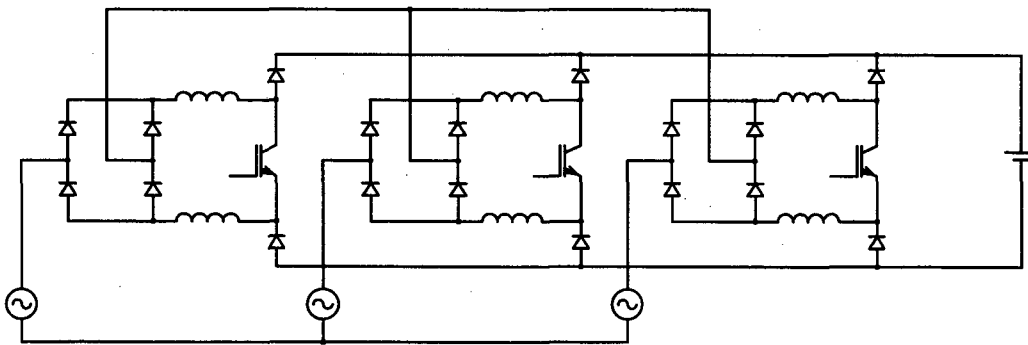


Fig.1.10: Conversor C.

Os parâmetros utilizados na simulação para os três conversores são:

- Potência de entrada: $P = 12\text{kW}$;
- Tensão de alimentação: $V_{IN} = 220\text{V}$ (eficazes de linha);
- Corrente de entrada: $I_{IN} = 31,5\text{A}$ (eficazes de linha);
- Tensão de saída: $V_O = 450\text{V}$;
- Frequência de chaveamento: $f_s = 30\text{kHz}$;
- Indutores de entrada: três indutores de 1mH para os conversores **A** e **B**, e seis indutores de $500\mu\text{H}$ para o conversor **C**.

Os circuitos implementados no Pspice, para os conversores **A**, **B** e **C**, são apresentados, respectivamente, na Fig.1.11, Fig.1.12 e Fig.1.13:

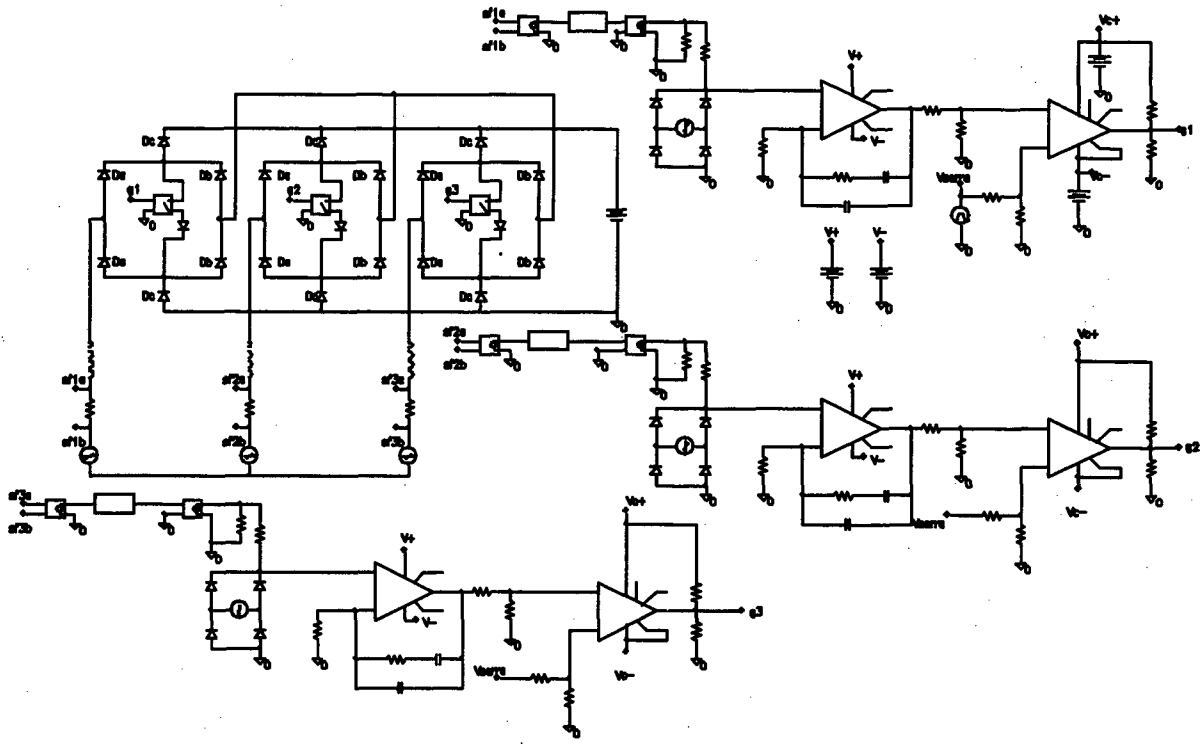


Fig.1.11: Circuito implementado no Pspice para o conversor A, mostrado na Fig.1.8.

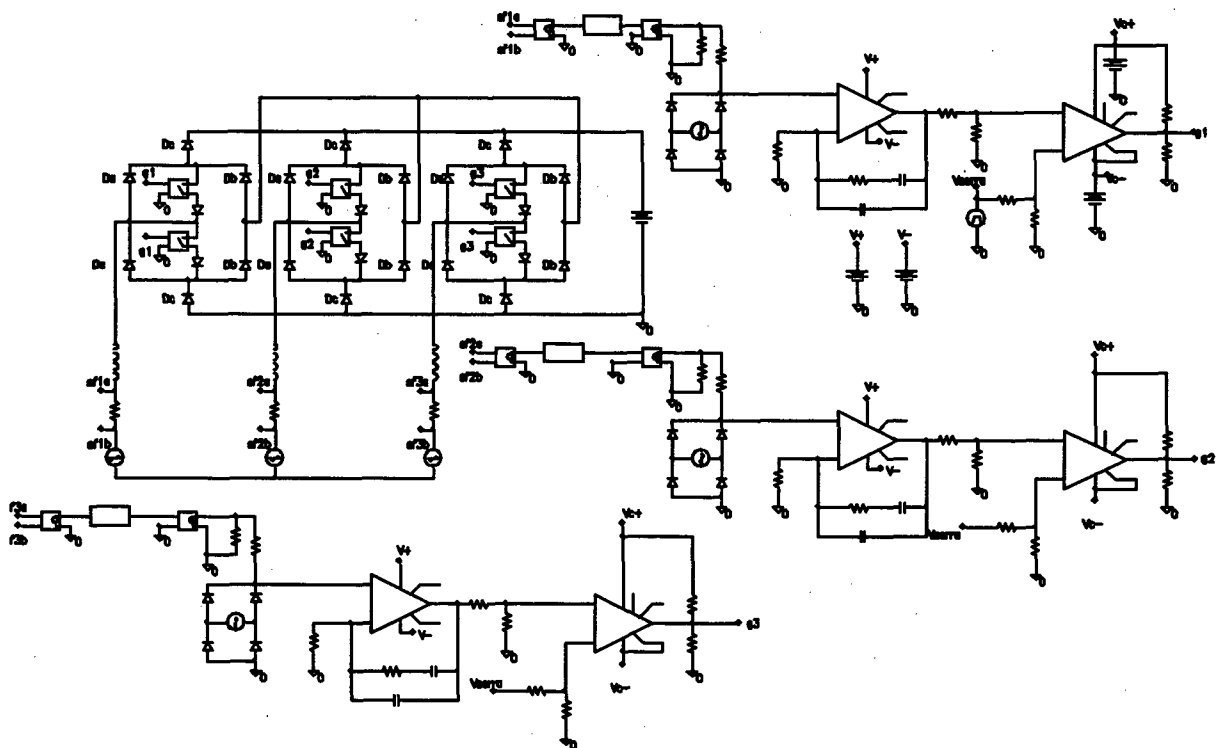


Fig.1.12: Circuito implementado no Pspice para o conversor B, mostrado na Fig.1.9.

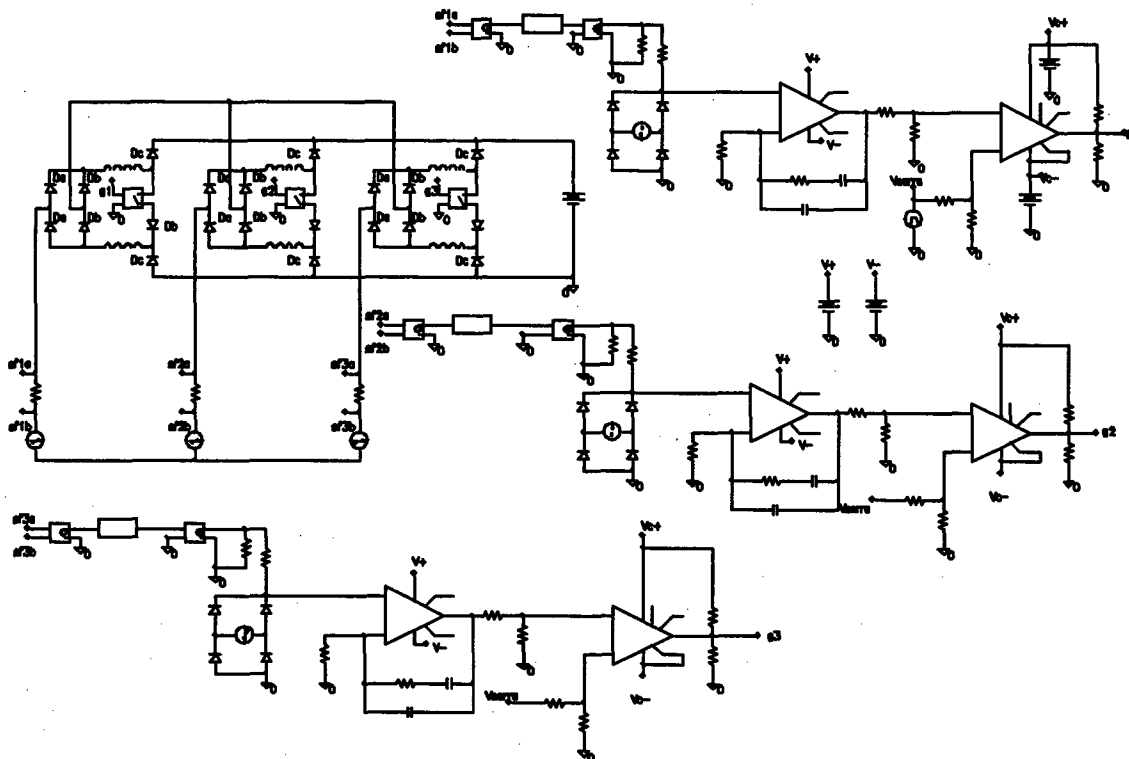


Fig.1.13: Circuito implementado no Pspice para o conversor C, mostrado na Fig.1.10.

Assim, as Fig.1.14, Fig.1.15 e Fig.1.16 apresentam as correntes de entrada de linha, para os conversores A, B e C respectivamente:

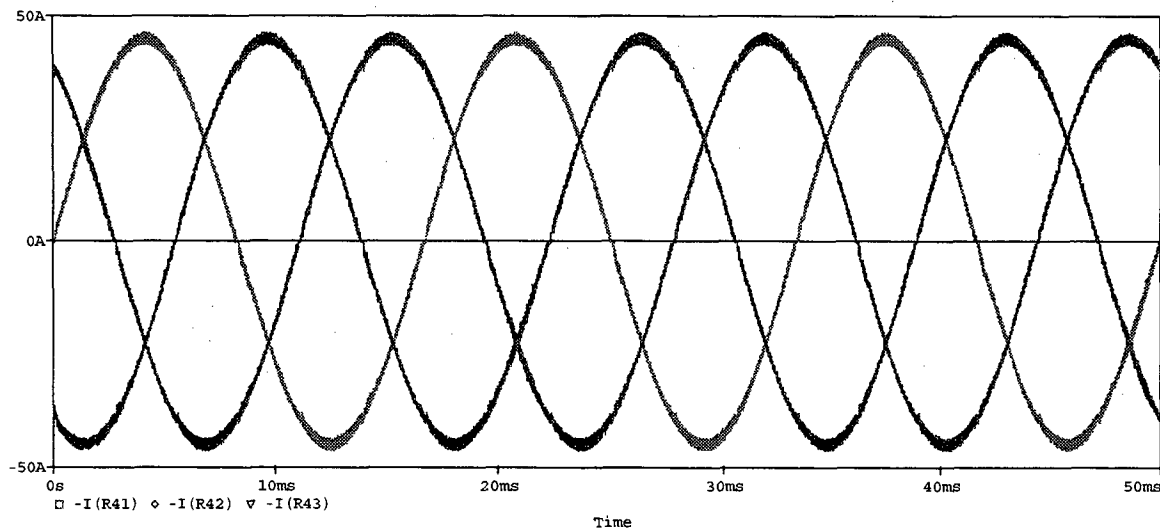


Fig.1.14: Correntes de entrada, de linha, para o conversor A, mostrado na Fig.1.8.

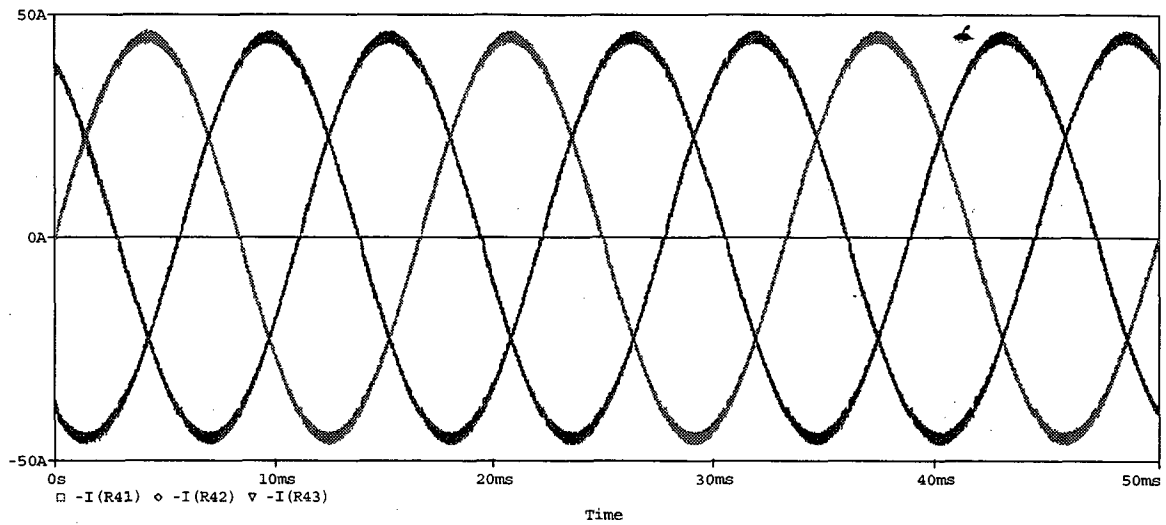


Fig.1.15: Correntes de entrada, de linha, para o conversor B, mostrado na Fig.1.9.

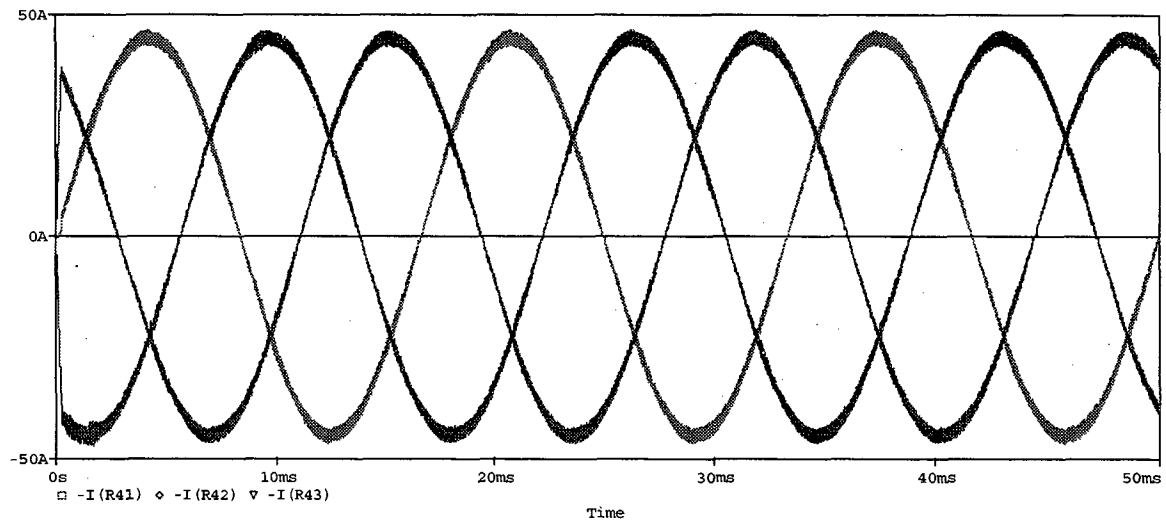


Fig.1.16: Correntes de entrada, de linha, para o conversor C, mostrado na Fig.1.10.

Observa-se então, a partir das correntes de entrada obtidas para os três conversores, que se obtém fator de potência bastante próximo da unidade, pois tem-se defasamento nulo entre tensão e corrente, além das componentes harmônicas que se observam serem de alta frequência (frequência de chaveamento), de forma que podem ser facilmente filtradas com filtros de reduzidas dimensões.

Então, a partir das simulações efetuadas, elaborou-se uma tabela comparativa entre os três conversores, onde se objetiva escolher a topologia que apresentou melhor desempenho:

Tab.1.1: Comparação entre os resultados de simulação obtidos para os conversores A, B e C.

		CONVERSOR A	CONVERSOR B	CONVERSOR C
Número de Interruptores		3	6	3
Número de Diodos		18	18	18
Número de Indutores		3	3	6
Valor das Indutâncias		1 mH	1 mH	500 μ H
Ondulação nas correntes de entrada: $\Delta I_{IN}\%$		6 %	6 %	9 %
Corrente média nos interruptores: I_{S-med}		11 A	5,5 A	19,5 A
Corrente eficaz nos interruptores: I_{S-ef}		19 A	13,5 A	26 A
Corrente de pico nos interruptores: I_{S-pico}		46 A	46 A	46 A
Tensão de pico nos interruptores: V_{S-pico}		450 V	450 V	450 V
Corrente de pico nos indutores: I_{L-pico}		46 A	46 A	46 A - 46 A
Corrente média nos indutores: I_{L-med}		0 A	0 A	28 A - 28 A
Corrente eficaz nos indutores: I_{L-ef}		32 A	32 A	32 A 32 A
Diodos Da	Número de diodos	6	6	6
	Corrente de pico: I_{pico}	46 A	46 A	46 A
	Tensão de pico: V_{pico}	450 V	450 V	300 V
	Corrente média: I_{med}	14,5 A	9 A	14,5 A
	Corrente eficaz: I_{ef}	22,5 A	17,5 A	22,5 A
Diodos Db	Número de diodos	6	6	6
	Corrente de pico: I_{pico}	46 A	46 A	46 A
	Tensão de pico: V_{pico}	450 V	450 V	300 V
	Corrente média: I_{med}	5,5 A	5,5 A	14,5 A
	Corrente eficaz: I_{ef}	13,5 A	13,5 A	22,5 A
Diodos Dc	Número de diodos	6	6	6
	Corrente de pico: I_{pico}	46 A	46 A	46 A
	Tensão de pico: V_{pico}	450 V	450 V	450 V
	Corrente média: I_{med}	9 A	9 A	9 A
	Corrente eficaz: I_{ef}	18 A	18 A	18 A

Então, a partir dos resultados apresentados na Tab.1.1 pode-se chegar às seguintes conclusões:

- O conversor C apresenta claras desvantagens, se comparado aos conversores A e C:

1. Apesar de utilizar o dobro de indutores, embora cada qual tenha somente metade da indutância dos outros dois conversores, apresentou uma ondulação de corrente 50% maior que os outros 2;
 2. Apresentou correntes de pico, média e eficaz nos interruptores muito superior que os outros dois conversores;
 3. Apesar da tensão de pico nos diodos D_a e D_b ser inferior, as correntes média e eficaz nos diodos D_b são bem maiores que nos outros conversores analisados;
 4. Sua utilização fica então descartada.
- Assim, descartada a utilização do conversor **C**, a escolha da topologia a ser utilizada restringe-se aos conversores **A** e **B**, de forma que são feitas, então, algumas comparações entre eles:
 1. O conversor **A** apresenta como vantagem o fato de utilizar a metade dos interruptores utilizados pelo conversor **B**, embora a corrente eficaz nos interruptores deste seja $1/\sqrt{2}$ da corrente eficaz nos interruptores do conversor **A** e a corrente média seja a metade, ainda assim a vantagem é expressiva.
 2. Por outro lado o conversor **B** apresenta correntes média e eficaz nos diodos D_b inferiores às observadas para o conversor **A**;
 3. Todos os outros dados observados para os dois conversores são idênticos.

Então, a partir das primeiras observações, descartou-se a utilização do conversor **C**, além disso, se conclui que a vantagem do conversor **A** sobre o conversor **B**, no que diz respeito aos interruptores, é maior do que a vantagem do conversor **B** sobre o **A**, com relação aos diodos D_b .

Conclui-se então, finalmente, que o conversor **A**, mostrado na Fig.1.8, apresentou-se como a melhor topologia a ser utilizada para o conversor CA-CC trifásico, dois níveis, unidirecional P.W.M. e sem neutro, com fator de potência unitário.

1.5 - CONCLUSÃO

Este capítulo apresentou, inicialmente, uma revisão do conceito de fator de potência e das taxas de distorção harmônica, mostrando ainda as simplificações que se adotam comumente, de forma a facilitar os cálculos, sem no entanto comprometer significativamente sua confiabilidade.

Em seguida, a partir de uma revisão bibliográfica, foram citados e rapidamente analisados os principais retificadores trifásicos convencionais (passivos), ou seja, que não utilizam interruptores comandados, mas somente diodos e tiristores. Observou-se, no entanto, que estas topologias não atendem às normas mais exigentes, como as que regem as fontes de alimentação para sistemas de telecomunicações.

Desta forma, já que estes retificadores “convencionais” não apresentaram as características desejadas, optou-se pela utilização dos conversores CA-CC trifásicos, P.W.M. unidirecionais e sem neutro. Novamente, a partir de uma revisão bibliográfica, foram escolhidas três topologias para serem estudadas.

Foram efetuadas então algumas simulações, utilizando o *software* Pspice, fazendo-se posteriormente uma comparação dos resultados obtidos para eles, de forma que finalmente pôde-se escolher a melhor topologia para atender a aplicação a que se destina.

CAPÍTULO 2

2 - APRESENTAÇÃO, ANÁLISE E EQUACIONAMENTO DO CONVERSOR CA-CC UNIDIRECIONAL PROPOSTO

2.1 - INTRODUÇÃO

A topologia escolhida no capítulo 1, foi apresentada em [2]. Inicialmente será então apresentada a topologia escolhida para o conversor CA-CC unidirecional sem neutro proposto, bem como uma sequência lógica como esta topologia pode ter sido concebida. Além disso será apresentado um equacionamento completo do conversor, que compreende a obtenção das funções de transferência (de corrente e de tensão), estratégia de controle, dimensionamento dos elementos do circuito e finalmente os esforços de tensão e de corrente em todos os elementos do circuito de potência.

2.2 - CONCEPÇÃO E APRESENTAÇÃO DO CIRCUITO DO CONVERSOR

Quando se deseja projetar um conversor CA-CC unidirecional monofásico com fator de potência unitário, há uma estrutura consagrada e reconhecida como a melhor solução, pelo menos para a maioria das aplicações. Trata-se do retificador em ponte completa de diodos, seguido de um conversor boost com filtro capacitivo, operando em modo de condução contínua, conforme apresentado na Fig.2.1.

Entretanto, como é sabido, para níveis mais elevados de potência, visando evitar um desbalanço entre as fases, necessita-se de alimentação trifásica, o que aparentemente não traria maiores problemas, já que a solução natural seria a utilização de três conversores monofásicos.

Todavia, para algumas aplicações, como por exemplo para fontes que alimentam sistemas de telecomunicações, com potências elevadas, necessita-se de alimentação trifásica e não se dispõe de neutro, ou seja, a utilização de três conversores monofásicos não é mais possível.

Assim, a topologia apresentada a seguir é uma evolução do conversor monofásico, como se pode observar na sequência evolutiva apresentada a seguir:

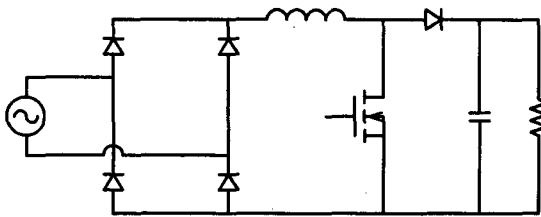
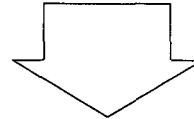


Fig.2. 1: Retificador boost monofásico.

No entanto, a partir da estrutura original, pode-se reposicionar o indutor boost e adicionar um diodo sem alterar o funcionamento da estrutura.



A seguir, o mesmo circuito é apresentado, apenas desenhado de forma diferente, para que se possa visualizar melhor.

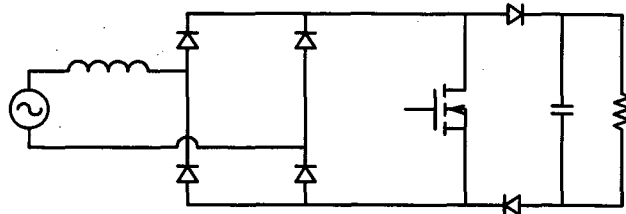
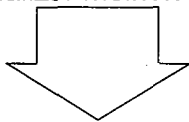


Fig.2. 2: Evolução do circuito apresentado na Fig.2.1.

Agora, associa-se três conversores monofásicos alimentando a mesma carga, onde se obtém o circuito que segue.

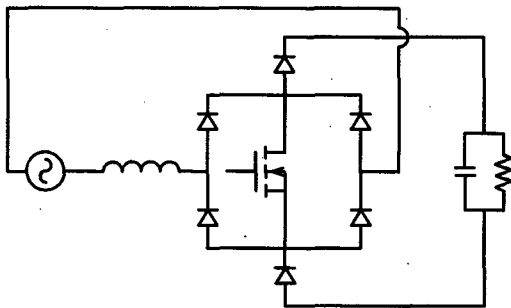
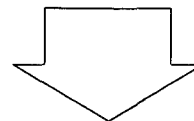


Fig.2. 3: Evolução do circuito apresentado na Fig.2.2.

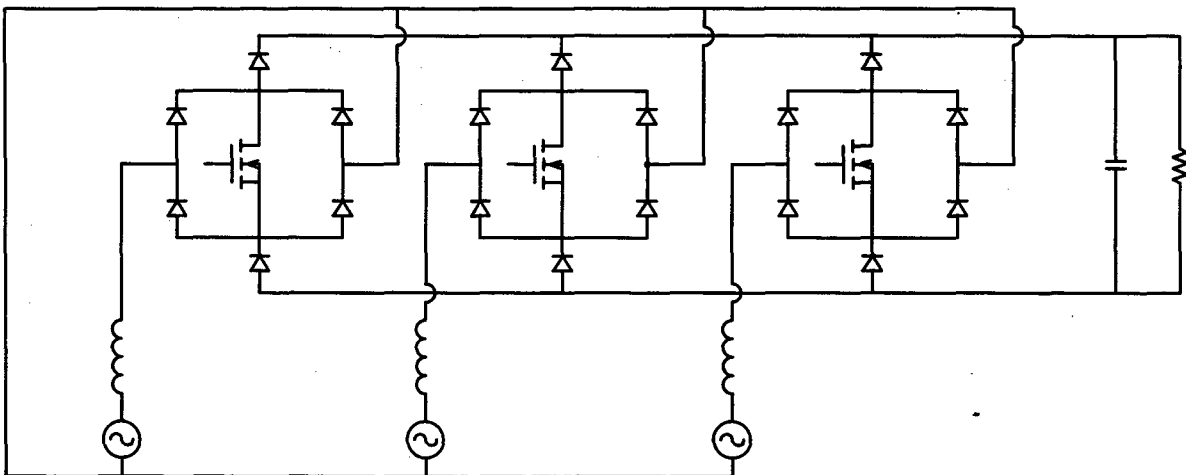


Fig.2. 4: Evolução do circuito apresentado na Fig.2.3.

Desta forma, o circuito apresentado na Fig.2.4 apresenta três conversores monofásicos alimentando uma mesma carga, onde se pode considerar que o capacitor de saída seja suficientemente grande, o que garante que cada conversor monofásico opera de forma independente.

No entanto ainda há a presença do neutro, fato este indesejado, entretanto se o neutro for retirado, o conversor ainda pode funcionar de forma satisfatória, devendo-se observar no entanto que a forma de operação é totalmente alterada, como será visto mais adiante no item 2.3. Assim sendo, a estrutura final do conversor proposto é apresentada na Fig.2.5:

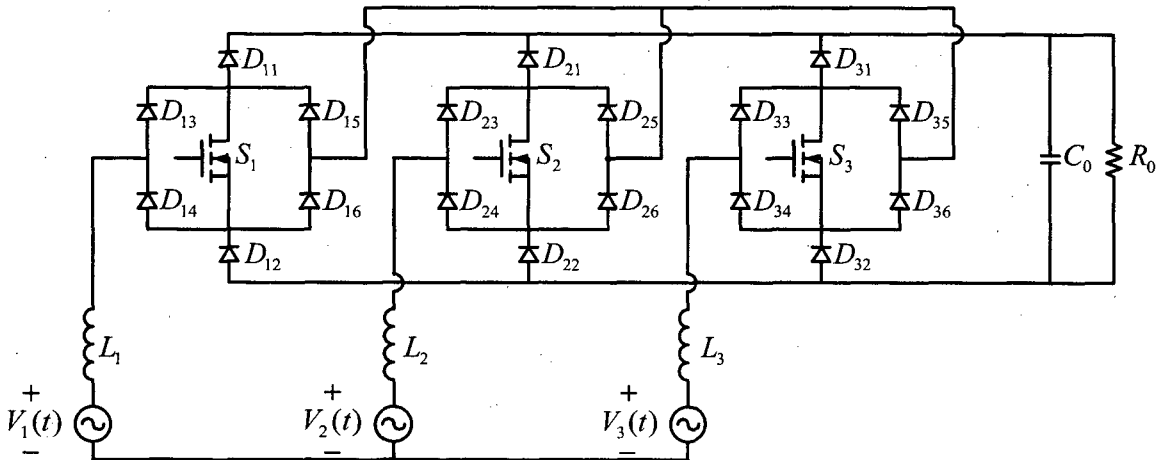


Fig.2. 5: Circuito proposto para o conversor CA-CC trifásico unidirecional sem neutro.

2.3 - ESTADOS TOPOLÓGICOS

Analisando-se o conversor apresentado na Fig.2.5, pode-se observar que este apresenta funcionamento distinto, porém simétrico, para cada um dos seis setores de 60° dentro de um período de rede, (definidos pela fase que apresenta a maior corrente em módulo).

Assim sendo, apresentação dos estados topológicos, bem como toda a análise do conversor, pode ser feita para um determinado setor e então estendida para os demais, compreendendo então todo o período de rede.

Inicialmente definem-se as tensões de alimentação (de fase) por:

$$\begin{cases} V_1(t) = V_p \cdot \text{sen}(\omega \cdot t) \\ V_2(t) = V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ V_3(t) = V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.2.1})$$

Considerando-se que as correntes sejam uma imagem das tensões, escolhe-se para efetuar a análise o setor definido por $60^\circ \leq \omega \cdot t \leq 120^\circ$, de onde se pode chegar a algumas conclusões:

$$\begin{cases} V_1(t) > 0 \\ V_2(t) < 0 \\ V_3(t) < 0 \end{cases} \quad (\text{Eq.2.2})$$

Ainda:

$$\begin{aligned} & p / \omega \cdot t = 60^\circ \\ & \begin{cases} |V_1(t)| = |V_{1_min}(t)| = \frac{\sqrt{3}}{2} \cdot V_P \\ |V_2(t)| = |V_{2_max}(t)| = \frac{\sqrt{3}}{2} \cdot V_P \\ |V_3(t)| = |V_{3_min}(t)| = 0 \end{cases} \end{aligned} \quad (\text{Eq.2.3})$$

$$\begin{aligned} & p / \omega \cdot t = 90^\circ \\ & \begin{cases} |V_1(t)| = |V_{1_max}(t)| = V_P \\ |V_2(t)| = |V_3(t)| = \frac{V_P}{2} \end{cases} \end{aligned} \quad (\text{Eq.2.4})$$

$$\begin{aligned} & p / \omega \cdot t = 120^\circ \\ & \begin{cases} |V_1(t)| = |V_{1_min}(t)| = \frac{\sqrt{3}}{2} \cdot V_P \\ |V_2(t)| = |V_{2_max}(t)| = 0 \\ |V_3(t)| = |V_{3_min}(t)| = \frac{\sqrt{3}}{2} \cdot V_P \end{cases} \end{aligned} \quad (\text{Eq.2.5})$$

Pode-se observar que a corrente de fase $I_1(t)$ é a maior em módulo neste setor, além disso, será adotada a hipótese de que $V_o \geq \sqrt{3} \cdot V_p$, ou seja, a tensão de saída deve ser maior que o pico da tensão de linha da rede de alimentação, hipótese esta que será demonstrada mais adiante na (Eq.2.40).

Observa-se ainda que o conversor, apresentado na Fig.2.5 apresenta três interruptores comandados, cada um com dois estados possíveis (aberto ou fechado), de onde se conclui que os estados topológicos são 8:

$$(\text{Estados topológicos possíveis para cada interruptor})^{\text{Número de interruptores}} = 2^3$$

Desta forma, as etapas de funcionamento e os estados topológicos do conversor proposto são apresentados a seguir:

2.3.1 - Primeiro estado topológico → S1=fechado S2=fechado S3=fechado

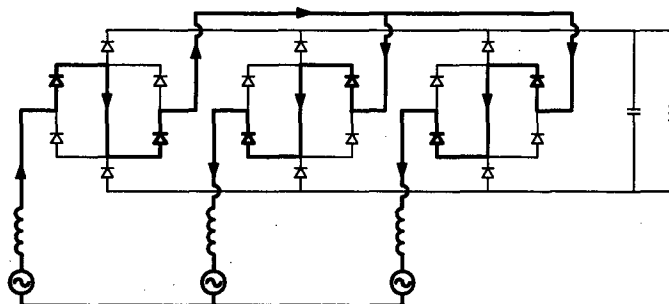


Fig.2. 6: Primeiro estado topológico.

Tem-se então:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) - V_{L2}(t) = V_3(t) - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.6})$$

Será então considerado a partir daqui, para facilitar o equacionamento e a análise do conversor, que $L_1=L_2=L_3=L$, desta forma, a partir da (Eq.2.6) tem-se:

$$\begin{aligned} \frac{dI_{L1}(t)}{dt} + \frac{dI_{L2}(t)}{dt} + \frac{dI_{L3}(t)}{dt} &= 0 \\ L \cdot \frac{dI_{L1}(t)}{dt} + L \cdot \frac{dI_{L2}(t)}{dt} + L \cdot \frac{dI_{L3}(t)}{dt} &= 0 \\ V_{L1}(t) + V_{L2}(t) + V_{L3}(t) &= 0 \end{aligned} \quad (\text{Eq.2.7})$$

Logo, substituindo-se a (Eq.2.7) na (Eq.2.6) e resolvendo o sistema obtém-se:

$$\begin{cases} V_{L1}(t) = V_1(t) \\ V_{L2}(t) = V_2(t) \\ V_{L3}(t) = V_3(t) \end{cases} \quad (\text{Eq.2.8})$$

Desta forma, a partir da (Eq.2.2) e sabendo-se que as correntes são uma imagem das tensões, pode-se concluir que:

FASE	1	2	3
Estado do interruptor	Fechado	Fechado	Fechado
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Positivo	Negativo	Negativo

2.3.2 - Segundo estado topológico → S1=fechado S2=fechado S3=aberto

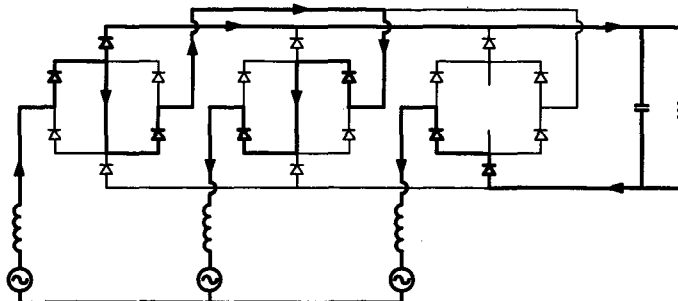


Fig.2. 7: Segundo estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) - V_{L2}(t) = V_3(t) + V_O - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.9})$$

Obtém-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{V_O}{3} \\ V_{L2}(t) = V_2(t) - \frac{V_O}{3} \\ V_{L3}(t) = V_3(t) + \frac{2}{3} \cdot V_O \end{cases} \quad (\text{Eq.2.10})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Fechado	Fechado	Aberto
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Positivo se $V_1(t) > V_O/3$ Negativo se $V_1(t) < V_O/3$	Negativo	Positivo

2.3.3 - Terceiro estado topológico → S1=fechado S2=aberto S3=fechado

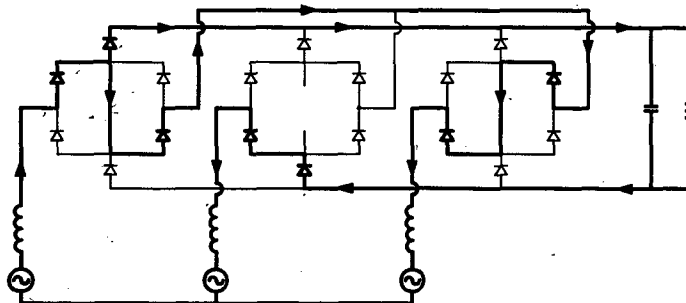


Fig.2. 8: Terceiro estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.11})$$

Obtém-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{V_o}{3} \\ V_{L2}(t) = V_2(t) + \frac{2}{3} \cdot V_o \\ V_{L3}(t) = V_3(t) - \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.12})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Fechado	Aberto	Fechado
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Positivo se $V_1(t) > V_o/3$ Negativo se $V_1(t) < V_o/3$	Positivo	Negativo

2.3.4 - Quarto estado topológico → S1=fechado S2=aberto S3=aberto

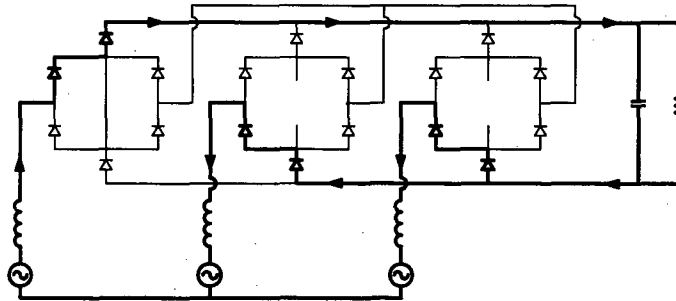


Fig.2. 9: Quarto estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) + V_o - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.13})$$

Obtém-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{2}{3} \cdot V_o \\ V_{L2}(t) = V_2(t) + \frac{V_o}{3} \\ V_{L3}(t) = V_3(t) + \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.14})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Fechado	Aberto	Aberto
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Negativo	Negativo se $-V_2(t) > V_o/3$ Positivo se $-V_2(t) < V_o/3$	Negativo se $-V_3(t) > V_o/3$ Positivo se $-V_3(t) < V_o/3$

2.3.5 - Quinto estado topológico → S1=aberto S2=aberto S3=fechado

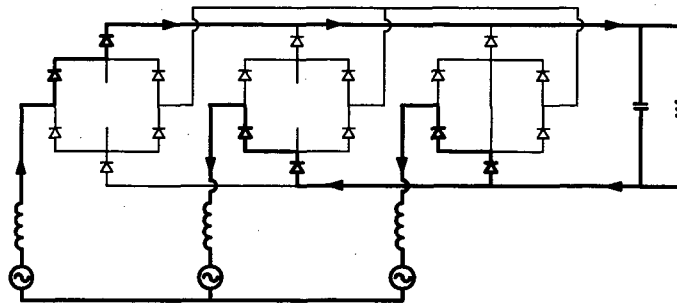


Fig.2. 10: Quinto estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) + V_o - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.15})$$

Obtém-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{2}{3} \cdot V_o \\ V_{L2}(t) = V_2(t) + \frac{V_o}{3} \\ V_{L3}(t) = V_3(t) + \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.16})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Aberto	Aberto	fechado
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Negativo	Negativo se $-V_2(t) > V_o/3$ Positivo se $-V_2(t) < V_o/3$	Negativo se $-V_3(t) > V_o/3$ Positivo se $-V_3(t) < V_o/3$

Pode-se observar que os resultados obtidos são absolutamente idênticos aos apresentados para o quarto estado topológico, ou seja, as correntes comportam-se de maneira idêntica, mesmo alterando-se o estado topológico dos interruptores.

2.3.6 - Sexto estado topológico → S1=aberto S2=fechado S3=fechado

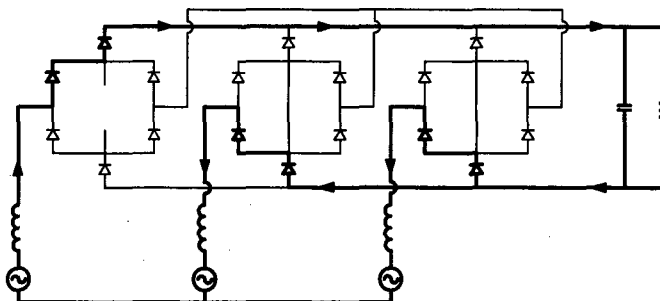


Fig.2. 11: Sexto estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) + V_o - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.17})$$

Obtém-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{2}{3} \cdot V_o \\ V_{L2}(t) = V_2(t) + \frac{V_o}{3} \\ V_{L3}(t) = V_3(t) + \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.18})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Aberto	Fechado	Fechado
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Negativo	Negativo se $-V_2(t) > V_o/3$ Positivo se $-V_2(t) < V_o/3$	Negativo se $-V_3(t) > V_o/3$ Positivo se $-V_3(t) < V_o/3$

Mais uma vez nota-se que os resultados obtidos são idênticos aos apresentados para o quarto estado topológico, ou seja, trata-se de mais um estado redundante.

2.3.7 - Sétimo estado topológico → S1=aberto S2=fechado S3=aberto

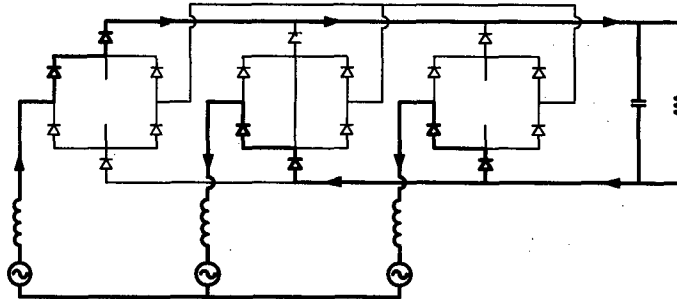


Fig.2. 12: Sétimo estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) + V_o - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.19})$$

Pode-se observar que as equações são idênticas às apresentadas na (Eq.2.13), obtendo-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{2}{3} \cdot V_o \\ V_{L2}(t) = V_2(t) + \frac{V_o}{3} \\ V_{L3}(t) = V_3(t) + \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.20})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Aberto	Fechado	Aberto
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Negativo	Negativo se $-V_2(t) > V_o/3$ Positivo se $-V_2(t) < V_o/3$	Negativo se $-V_3(t) > V_o/3$ Positivo se $-V_3(t) < V_o/3$

Novamente o estado topológico é redundante.

2.3.8 - Oitavo estado topológico → S1=aberto S2=aberto S3=aberto

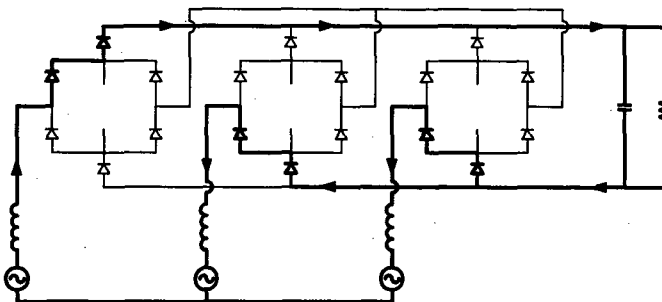


Fig.2. 13: Oitavo estado topológico.

Logo:

$$\begin{cases} V_1(t) + V_2(t) + V_3(t) = 0 \\ V_1(t) - V_{L1}(t) = V_2(t) + V_o - V_{L2}(t) = V_3(t) + V_o - V_{L3}(t) \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.21})$$

Novamente as equações são idênticas às apresentadas na (Eq.2.13), obtendo-se então:

$$\begin{cases} V_{L1}(t) = V_1(t) - \frac{2}{3} \cdot V_o \\ V_{L2}(t) = V_2(t) + \frac{V_o}{3} \\ V_{L3}(t) = V_3(t) + \frac{V_o}{3} \end{cases} \quad (\text{Eq.2.22})$$

Desta forma, tem-se:

FASE	1	2	3
Estado do interruptor	Aberto	Aberto	Aberto
Sinal da corrente	Positivo	Negativo	Negativo
Sinal da derivada da corrente	Negativo	Negativo se $-V_2(t) > V_o/3$ Positivo se $-V_2(t) < V_o/3$	Negativo se $-V_3(t) > V_o/3$ Positivo se $-V_3(t) < V_o/3$

Mais uma vez pode-se concluir que o estado topológico apresentado é redundante.

2.4 - ESTRATÉGIA DE CONTROLE

A partir dos estados topológicos apresentados no item 2.3, pode-se observar que existem apenas quatro estados topológicos distintos, apesar de haver oito possíveis combinações para os estados dos interruptores. Nota-se que os estados topológicos 5, 6, 7 e 8 são redundantes, ou seja, quando o interruptor referente à fase 1 (que apresenta a maior corrente em módulo) está aberto, o estado dos outros dois interruptores não altera o funcionamento da estrutura. Esta observação logicamente também é válida para os outros cinco setores.

Na verdade esta limitação era de se esperar, exatamente pelo fato de não haver a presença do neutro, o que gera uma restrição definida por: $I_1(t) + I_2(t) + I_3(t) = 0$, de forma que se pode atuar somente sobre duas correntes de cada vez. Este fato, no entanto, não compromete o funcionamento do conversor, mantendo as correntes senoidais.

Assim sendo, a estratégia de modulação sugerida mantém fechado o interruptor correspondente à fase que apresenta a maior corrente em módulo, comandando-se apenas os outros dois interruptores e controlando diretamente as respectivas correntes. Conseqüentemente a corrente na fase que mantém o interruptor fechado, $I_1(t)$ para o setor analisado, é definida por: $I_1(t) = -I_2(t) - I_3(t)$, e segue conseqüentemente o formato senoidal de $V_1(t)$.

Utilizando esta estratégia, o conversor proposto apresentado na Fig.2.5 pode ser representado, dentro do setor analisado, sem perda de generalidade pelo circuito da Fig.2.14. Além disso podem-se obter circuitos equivalentes para os demais setores de forma análoga.

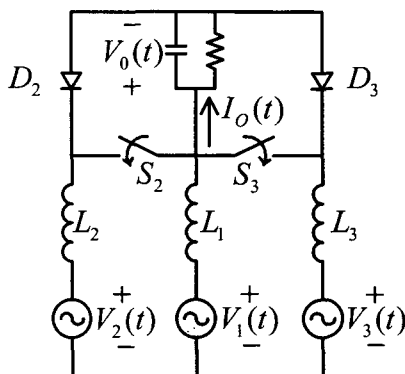


Fig.2. 14: Circuito equivalente do conversor apresentado na Fig.2.5 operando no setor definido pela (Eq.2.2).

A obtenção dos circuitos equivalentes, a partir deste apresentado na Fig.2.14, para os demais setores pode ser feita de forma bastante simples, de acordo com o seguinte raciocínio:

- Se a maior tensão (corrente) de fase em módulo é positiva, basta trocar $V_1(t)$ pela tensão de fase correspondente (a maior em módulo);
- Se a maior tensão (corrente) de fase em módulo é negativa, basta trocar $V_1(t)$ pela tensão de fase correspondente (a maior em módulo) e inverter o sentido do diodo, já que os sinais das tensões e correntes serão todos invertidos.

Pode-se observar que o circuito equivalente apresentado na Fig.2.14 apresenta funcionamento semelhante a um “duplo boost”. A utilização deste circuito equivalente facilita não somente a análise do funcionamento do conversor, possibilitando uma visão mais clara deste, mas também todo o equacionamento, que será apresentado no item 2.5.

2.5 - EQUACIONAMENTO

2.5.1 - Cálculos preliminares e condições de operação

O equacionamento apresentado a seguir será efetuado a partir do circuito equivalente apresentado na Fig.2.14.

Considera-se ainda que:

$$\begin{cases} V_1(t) = V_p \cdot \text{sen}(\omega \cdot t) \\ V_2(t) = V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ V_3(t) = V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \text{ e } \begin{cases} I_1(t) = I_p \cdot \text{sen}(\omega \cdot t) \\ I_2(t) = I_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ I_3(t) = I_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.2.23})$$

Desta forma:

$$\frac{P_O}{\eta} = \frac{3 \cdot V_p \cdot I_p}{2} \quad (\text{Eq.2.24})$$

$$I_p = \frac{2 \cdot P_O}{3 \cdot \eta \cdot V_p} \quad (\text{Eq.2.25})$$

Onde η representa o rendimento total do conversor. Então do circuito da Fig.2.14, lembrando que $D_2(t)$ e $D_3(t)$ representam as razões cíclicas dos interruptores S_2 e S_3 , respectivamente, pode-se escrever:

$$\begin{cases} V_1(t) - V_{L1}(t) - [1 - D_2(t)] \cdot V_o + V_{L2}(t) - V_2(t) = 0 \\ V_1(t) - V_{L1}(t) - [1 - D_3(t)] \cdot V_o + V_{L3}(t) - V_3(t) = 0 \\ V_1(t) + V_2(t) + V_3(t) = 0 \\ I_{L1}(t) + I_{L2}(t) + I_{L3}(t) = 0 \Rightarrow V_{L1}(t) + V_{L2}(t) + V_{L3}(t) = 0 \end{cases} \quad (\text{Eq.2.26})$$

Resolvendo-se o sistema se obtém:

$$\begin{cases} 3 \cdot V_2(t) - 3 \cdot V_{L2}(t) - 2 \cdot D_2(t) \cdot V_o + [1 + D_3(t)] \cdot V_o = 0 \\ 3 \cdot V_3(t) - 3 \cdot V_{L3}(t) - 2 \cdot D_3(t) \cdot V_o + [1 + D_2(t)] \cdot V_o = 0 \end{cases} \quad (\text{Eq.2.27})$$

Então, substituindo a (Eq.2.23) e a (Eq.2.25) na (Eq.2.27) tem-se:

$$\begin{aligned} & 3 \cdot V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) - 3 \cdot L \cdot \frac{d}{dt} \left[\frac{2 \cdot P_o}{3 \cdot \eta \cdot V_p} \cdot \text{sen}(\omega \cdot t - 120^\circ) \right] + \\ & + V_o \cdot [1 + D_3(t) - 2 \cdot D_2(t)] = 0 \end{aligned} \quad (\text{Eq.2.28})$$

e:

$$\begin{aligned} & 3 \cdot V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) - 3 \cdot L \cdot \frac{d}{dt} \left[\frac{2 \cdot P_o}{3 \cdot \eta \cdot V_p} \cdot \text{sen}(\omega \cdot t + 120^\circ) \right] + \\ & + V_o \cdot [1 + D_2(t) - 2 \cdot D_3(t)] = 0 \end{aligned} \quad (\text{Eq.2.29})$$

Logo:

$$\begin{cases} 3 \cdot V_p \cdot [2 \cdot \text{sen}(\omega \cdot t - 120^\circ) + \text{sen}(\omega \cdot t + 120^\circ)] + \\ - \frac{2 \cdot P_o \cdot \omega \cdot L}{\eta \cdot V_p} [2 \cdot \cos(\omega \cdot t - 120^\circ) + \cos(\omega \cdot t + 120^\circ)] + 3 \cdot V_o \cdot [1 - D_2(t)] = 0 \\ 3 \cdot V_p \cdot [2 \cdot \text{sen}(\omega \cdot t + 120^\circ) + \text{sen}(\omega \cdot t - 120^\circ)] + \\ - \frac{2 \cdot P_o \cdot \omega \cdot L}{\eta \cdot V_p} [2 \cdot \cos(\omega \cdot t + 120^\circ) + \cos(\omega \cdot t - 120^\circ)] + 3 \cdot V_o \cdot [1 - D_3(t)] = 0 \end{cases} \quad (\text{Eq.2.30})$$

Então, utilizando identidades trigonométricas obtém-se:

$$\begin{cases} D_2(t) = 1 - \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t + 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t + 30^\circ) \right] \\ D_3(t) = 1 - \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t - 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t - 30^\circ) \right] \end{cases} \quad (\text{Eq.2.31})$$

Ainda, a partir do circuito equivalente apresentado na Fig.2.14, desprezando-se a ondulação de alta frequência na corrente de saída $i_o(t)$, ou seja, considerando-se seu valor médio dentro de um período de chaveamento, pode-se escrever:

$$I_o(t) = -I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)] \quad (\text{Eq.2.32})$$

Assim, substituindo a (Eq.2.23) e a (Eq.2.31) na (Eq.2.32) tem-se:

$$I_o(t) = -I_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \cdot \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t + 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot V_p^2} \cdot \cos(\omega \cdot t + 30^\circ) \right] - I_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \cdot \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t - 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot V_p^2} \cdot \cos(\omega \cdot t - 30^\circ) \right] \quad (\text{Eq.2.33})$$

Utilizando-se novamente identidades trigonométricas, obtém-se facilmente:

$$I_o(t) = \frac{3 \cdot V_p \cdot I_p}{2 \cdot V_o} \quad (\text{Eq.2.34})$$

Ou seja, nota-se que a corrente de saída $I_o(t)$, de forma ideal (desprezando-se as quedas de tensões nos interruptores e nos diodos), não apresenta ondulação de baixa frequência, essa propriedade será explorada mais adiante, no dimensionamento do capacitor de saída.

Define-se ainda:

$$\alpha = \frac{V_p}{V_o} \quad (\text{Eq.2.35})$$

Sabe-se ainda que as razões cíclicas estão limitadas fisicamente ao intervalo $[0,1]$, ou seja:

$$\begin{cases} 0 \leq D_1(t) \leq 1 \\ 0 \leq D_2(t) \leq 1 \\ 0 \leq D_3(t) \leq 1 \end{cases} \quad (\text{Eq.2.36})$$

Assim, para o setor analisado, sabe-se que $D_1(t)=1$, então da (Eq.2.31) tem-se:

$$\begin{cases} 0 \leq 1 - \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t + 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t + 30^\circ) \right] \leq 1 \\ 0 \leq 1 - \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t - 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t - 30^\circ) \right] \leq 1 \end{cases} \quad (\text{Eq.2.37})$$

Logo:

$$\begin{cases} 0 \leq \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t + 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t + 30^\circ) \right] \leq 1 \\ 0 \leq \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \left[\text{sen}(\omega \cdot t - 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t - 30^\circ) \right] \leq 1 \end{cases} \quad (\text{Eq.2.38})$$

Ou:

$$\begin{cases} \sqrt{3} \cdot V_p \cdot \left[\text{sen}(\omega \cdot t + 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t + 30^\circ) \right] \leq V_o \leq \infty \\ \sqrt{3} \cdot V_p \cdot \left[\text{sen}(\omega \cdot t - 30^\circ) - \frac{2 \cdot P_o \cdot \omega \cdot L}{3 \cdot \eta \cdot V_p^2} \cdot \cos(\omega \cdot t - 30^\circ) \right] \leq V_o \leq \infty \end{cases} \quad (\text{Eq.2.39})$$

Assim, para os casos limites, ou seja, para $\omega \cdot t = 60^\circ$ e $\omega \cdot t = 120^\circ$ respectivamente, obtém-se:

$$V_o \geq \sqrt{3} \cdot V_p \quad (\text{Eq.2.40})$$

Ou ainda:

$$0 \leq \alpha \leq \frac{1}{\sqrt{3}} \quad (\text{Eq.2.41})$$

Fica, desta forma, comprovada a hipótese adotada anteriormente (pg. 25).

2.5.2 - Obtenção da função de transferência I(s)/D(s)

Para simplificar a análise, os interruptores S_2 e S_3 serão substituídos por fontes de tensão controladas, considerando-se ainda que a tensão sobre elas corresponde ao valor médio dentro de um período de chaveamento, ou seja, desprezar-se-ão as componentes de alta frequência. Além disso, para obter a função de transferência da corrente em função da razão cíclica, a tensão de saída será considerada constante e igual a V_o , para simplificar a análise.

Desta forma as tensões sobre os interruptores são dadas por:

$$\begin{cases} V_{S_2}(t) = [1 - D_2(t)] \cdot V_o \\ V_{S_3}(t) = [1 - D_3(t)] \cdot V_o \end{cases} \quad (\text{Eq.2.42})$$

Assim, a partir da (Eq.2.27)

$$3 \cdot V_2(t) - 3 \cdot L \cdot \frac{dI_2(t)}{dt} - 2 \cdot D_2(t) \cdot V_o + [1 + D_3(t)] \cdot V_o = 0 \quad (\text{Eq.2.43})$$

$$3 \cdot V_3(t) - 3 \cdot L \cdot \frac{dI_3(t)}{dt} - 2 \cdot D_3(t) \cdot V_o + [1 + D_2(t)] \cdot V_o = 0 \quad (\text{Eq.2.44})$$

Adicionam-se então pequenas perturbações às variáveis de interesse, da seguinte forma:

- $\begin{cases} I_{L_2}(t) = I_{L_2} + i_{L_2}(t) \\ D_2(t) = D_2 + d_2(t) \end{cases}$ para a (Eq.2.36);
- $\begin{cases} I_{L_3}(t) = I_{L_3} + i_{L_3}(t) \\ D_3(t) = D_3 + d_3(t) \end{cases}$ para a (Eq.2.37).

Desta forma, substituindo as perturbações nas respectivas equações obtém-se:

$$\begin{cases} -3 \cdot L \cdot \frac{di_2(t)}{dt} - 2 \cdot d_2(t) \cdot V_o = 0 \\ -3 \cdot L \cdot \frac{di_3(t)}{dt} - 2 \cdot d_3(t) \cdot V_o = 0 \end{cases} \quad (\text{Eq.2.45})$$

Aplicando a transformada de Laplace:

$$\begin{cases} \frac{i_2(s)}{d_2(s)} = -\frac{2 \cdot V_o}{3 \cdot s \cdot L} \\ \frac{i_3(s)}{d_3(s)} = -\frac{2 \cdot V_o}{3 \cdot s \cdot L} \end{cases} \quad (\text{Eq.2.46})$$

Deve-se observar no entanto que o sinal negativo é relativo e deve ser interpretado. Se a análise for efetuada para um setor onde a maior corrente (ou tensão, já é suposto que uma é imagem da outra) em módulo é negativa, este sinal se inverte, considerando-se então que o controle será efetuado sobre o módulo das correntes (de interesse prático) o sinal negativo desaparece, desta forma a função de transferência simplificada “genérica” para o conversor estudado é definida por:

$$\frac{I(s)}{D(s)} = \frac{2 \cdot V_o}{3 \cdot s \cdot L} \quad (\text{Eq.2.47})$$

2.5.3 - Obtenção da função de transferência V(s)/I(s)

Inicialmente deve-se lembrar que o controle da corrente é efetuado sempre sobre duas fases, em cada setor, entretanto deseja-se obter um modelo mais abrangente que represente a variação da tensão de saída em relação a cada uma das correntes de entrada.

No entanto pode-se utilizar apenas uma malha de tensão, desde que o fluxo de potência nas fases esteja equilibrado, de forma que a malha de tensão controla apenas a amplitude das correntes de entrada, por isso esta malha de tensão deve ser suficientemente lenta para evitar distorção nas correntes de entrada. Assim sendo, a corrente $i_o(t)$ (ver Fig.2.14) é diretamente proporcional às correntes de pico na entrada. Tem-se então:

$$C_o \cdot \frac{dV_o(t)}{dt} + \frac{V_o(t)}{R_o} = I_o(t) \quad (\text{Eq.2.48})$$

Aplicando a transformada de Laplace:

$$C_o \cdot s \cdot V_o(s) + \frac{V_o(s)}{R_o} = I_o(s) \quad (\text{Eq.2.49})$$

$$\frac{V_o(s)}{I_o(s)} = \frac{R_o}{1 + s \cdot R_o \cdot C_o} \quad (\text{Eq.2.50})$$

Ou, de forma mais genérica:

$$\frac{V_o(s)}{I_o(s)} = \frac{\frac{V_o^2}{P_o}}{1+s \cdot \frac{V_o^2 \cdot C_o}{P_o}} \quad (\text{Eq.2.51})$$

Assim, como a malha de tensão vai controlar apenas a amplitude das correntes de entrada, tem-se, a partir da (Eq.2.34) e da (Eq.2.51) que:

$$\frac{V_o(s)}{I_p(s)} = \frac{\frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o}}{1+s \cdot \frac{V_o^2 \cdot C_o}{P_o}} \rightarrow \frac{V(s)}{I(s)} = \frac{\frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o}}{1+s \cdot \frac{V_o^2 \cdot C_o}{P_o}} \quad (\text{Eq.2.52})$$

2.5.4 - Dimensionamento dos indutores de entrada

Sabe-se que a corrente de entrada é controlada por largura de pulso (PWM), desta forma tem-se:

$$V_L = L \cdot \frac{\Delta I_L}{\Delta t} \rightarrow \Delta I_L = \frac{V_L \cdot \Delta t}{L} \quad (\text{Eq.2.53})$$

Observa-se que a maior ondulação de corrente ocorre exatamente quando a corrente é máxima, que ocorre para a corrente $I_1(t)$ quando $\omega \cdot t = 90^\circ$.

Assim, a partir da (Eq.2.31), desprezando-se a parcela correspondente ao cosseno, que realmente é muito menor que 1, pode-se observar que para $\omega \cdot t = 90^\circ$ tem-se $D_2(t) = D_3(t)$, ou seja, os interruptores S_2 e S_3 abrem e fecham no mesmo instante, de forma que existem apenas dois estados topológicos possíveis:

- Primeiro estado topológico, quando: S_1 =fechado, S_2 =fechado, S_3 =fechado, $V_{L1}(t) = V_p$, logo a corrente $I_{L1}(t)$ apresenta derivada positiva;
- Quarto estado topológico, quando: S_1 =fechado, S_2 =aberto, S_3 =aberto, $V_{L1}(t) = V_p - \frac{2}{3} \cdot V_o$, logo a corrente $I_{L1}(t)$ apresenta derivada negativa.

Assim, a partir da (Eq.2.31) tem-se:

$$D_2(\omega \cdot t = 90^\circ) \approx D_3(\omega \cdot t = 90^\circ) \approx 1 - \frac{\sqrt{3} \cdot V_p}{V_o} \cdot \text{sen}(120^\circ) \quad (\text{Eq.2.54})$$

Ou seja, o intervalo em que os três interruptores permanecem fechados é dado por:

$$\Delta t = \frac{1}{f_s} \cdot \left(1 - \frac{\sqrt{3} \cdot V_P}{V_O} \cdot \frac{\sqrt{3}}{2} \right) \quad (\text{Eq.2.55})$$

Logo:

$$\Delta t = \frac{2 \cdot V_O - 3 \cdot V_P}{2 \cdot f_s \cdot V_O} \quad (\text{Eq.2.56})$$

Então, substituindo-se a (Eq.2.56) na (Eq.2.53), sabendo-se que durante o intervalo definido por Δt a tensão sobre o indutor L_1 é igual a V_P , tem-se:

$$\Delta I_L = \frac{V_P}{L} \cdot \left(\frac{2 \cdot V_O - 3 \cdot V_P}{2 \cdot f_s \cdot V_O} \right) \quad (\text{Eq.2.57})$$

Então, a partir da (Eq.2.25):

$$\Delta I_L \% \cdot \frac{2 \cdot P_O}{3 \cdot \eta \cdot V_P} = \frac{V_P}{L} \cdot \left(\frac{2 \cdot V_O - 3 \cdot V_P}{2 \cdot f_s \cdot V_O} \right) \quad (\text{Eq.2.58})$$

Logo:

$$L = \frac{3 \cdot V_P^2 \cdot [2 \cdot V_O - 3 \cdot V_P]}{f_s \cdot \Delta I_L \% \cdot 4 \cdot P_O \cdot V_O} \quad (\text{Eq.2.59})$$

Ou:

$$L = \frac{3 \cdot V_P^2 \cdot [2 - 3 \cdot \alpha]}{f_s \cdot \Delta I_L \% \cdot 4 \cdot P_O} \quad (\text{Eq.2.60})$$

Define-se a indutância normalizada por:

$$L = \bar{L} \cdot \frac{3 \cdot V_P^2}{f_s \cdot \Delta I_L \% \cdot 2 \cdot P_O} \rightarrow \bar{L} = L \cdot \frac{f_s \cdot \Delta I_L \% \cdot 2 \cdot P_O}{3 \cdot V_P^2} \quad (\text{Eq.2.61})$$

Logo:

$$\bar{L} = \left(1 - \frac{3}{2} \cdot \alpha \right) \quad (\text{Eq.2.62})$$

Devendo-se lembrar que $0 \leq \alpha \leq \frac{1}{\sqrt{3}}$, tem-se assim na Fig.2.15 a variação da

indutância de entrada normalizada, em função de α :

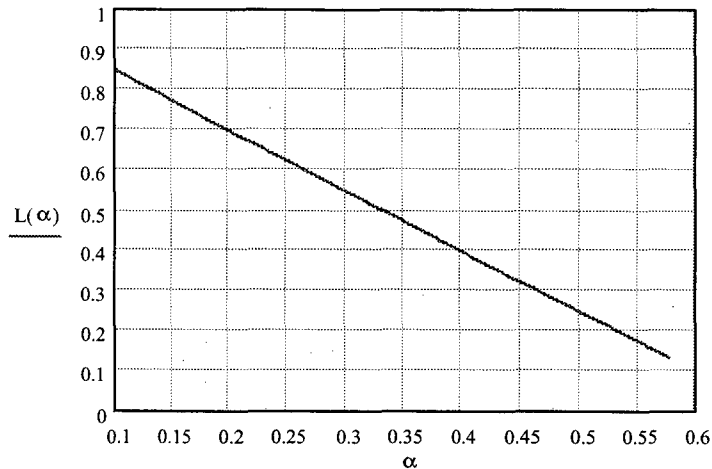


Fig.2. 15: Indutância de entrada normalizada, em função de α.

A corrente eficaz que circula em cada indutor é exatamente a corrente de fase correspondente, desta forma:

$$I_{L_{-ef}} = \frac{\sqrt{2} \cdot P_0}{3 \cdot V_p \cdot \eta} \tag{Eq.2.63}$$

Pode-se observar então que a corrente nos indutores não depende de α, mas basicamente da potência e da tensão na entrada.

2.5.5 - Dimensionamento do capacitor de saída

Observando-se a (Eq.2.34), nota-se claramente que não há ondulação de baixa frequência na corrente de carga, o que leva à conclusão de que se faz necessário apenas um capacitor de saída para filtrar as componentes de alta frequência. No entanto, na prática, para potências elevadas, tem-se uma corrente eficaz sobre o capacitor de saída muito elevada, necessitando-se utilizar uma capacitância muito elevada, por limitação tecnológica.

Já para a ondulação de alta frequência, observa-se que novamente, para o setor analisado, o pior caso ocorre quando $\omega \cdot t = 90^\circ$, desta forma, a partir da (Eq.2.31), desprezando-se a parcela correspondente ao cosseno, assim como para o cálculo das indutâncias de entrada, tem-se:

$$D_2(\omega \cdot t = 90^\circ) \approx D_3(\omega \cdot t = 90^\circ) \approx 1 - \frac{\sqrt{3} \cdot V_p}{V_0} \cdot \text{sen}(120^\circ) \tag{Eq.2. 64}$$

Logo, o intervalo no qual os interruptores S_2 e S_3 permanecem fechados é dado por:

$$\Delta t = \frac{1}{fs} \cdot \left(1 - \frac{\sqrt{3} \cdot V_P}{V_0} \cdot \frac{\sqrt{3}}{2} \right) = \frac{2 \cdot V_0 - 3 \cdot V_P}{2 \cdot fs \cdot V_0} \quad (\text{Eq.2.65})$$

Assim, observando-se o circuito equivalente da Fig.2.14, pode-se concluir que quando S_2 e S_3 estão fechados, $i_o(t)=0$, ou seja, circula pelo capacitor a corrente drenada pela carga (resistor), assim:

$$\Delta Q_{C_o} = \int_0^{\frac{2V_0-3V_P}{2 \cdot fs \cdot V_0}} \frac{P_o}{V_o} \cdot dt \quad (\text{Eq.2.66})$$

Logo:

$$\Delta Q_{C_o} = \frac{P_o \cdot (2 \cdot V_0 - 3 \cdot V_P)}{2 \cdot fs \cdot V_o^2} = C_o \cdot \Delta V_o = C_o \cdot \Delta V_o \% \cdot V_o \quad (\text{Eq.2.67})$$

Então:

$$C_o = \frac{P_o \cdot (2 \cdot V_0 - 3 \cdot V_P)}{2 \cdot fs \cdot V_o^3 \cdot \Delta V_o \%} \quad \text{ou} \quad C_o = \frac{P_o \cdot \alpha^2 \cdot (2 - 3 \cdot \alpha)}{2 \cdot fs \cdot V_P^2 \cdot \Delta V_o \%} \quad (\text{Eq.2.68})$$

Define-se então a capacitância normalizada por:

$$C_o = \overline{C_o} \cdot \frac{P_o}{15 \cdot fs \cdot V_P^2 \cdot \Delta V_o \%} \rightarrow \overline{C_o} = C_o \cdot \frac{15 \cdot fs \cdot V_P^2 \cdot \Delta V_o \%}{P_o} \quad (\text{Eq.2.69})$$

Logo:

$$\overline{C_o} = 15 \cdot \alpha^2 \cdot \left(1 - \frac{3}{2} \cdot \alpha \right) \quad (\text{Eq.2.70})$$

Desta forma, tem-se na Fig.2.16 a capacitância de saída (p/ alta frequência) normalizada em função de α :

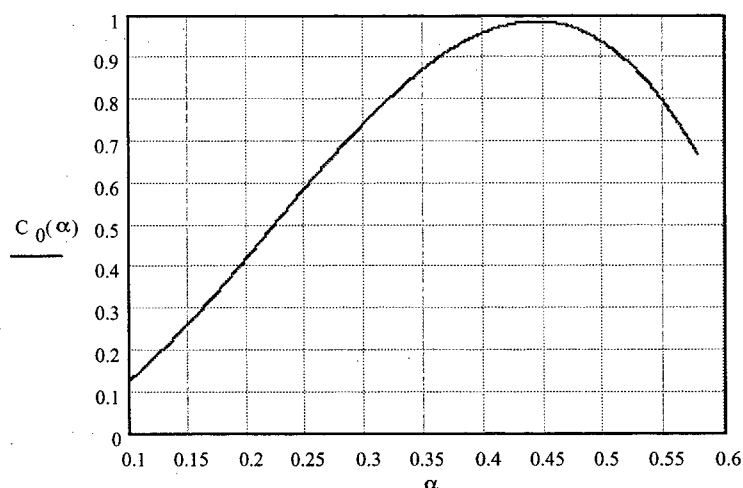


Fig.2. 16: Capacitância de saída (p/ alta frequência) normalizada, em função de α.

No entanto, como foi mencionado anteriormente, o fator determinante para o dimensionamento do capacitor de saída é a corrente eficaz que circula por ele. Desta forma, a partir da simetria observada para setores de 60°, pode-se efetuar o cálculo para o setor que vem sendo analisado, definido por $60^\circ \leq \omega \cdot t \leq 120^\circ$. Observa-se ainda, na corrente do capacitor de saída, uma simetria entre a primeira e a segunda metade deste setor, de forma que a corrente eficaz no capacitor de saída para o intervalo dado por $60^\circ \leq \omega \cdot t \leq 90^\circ$ é a própria corrente eficaz em um período de rede.

Assim, a partir da (Eq.2.31) tem-se as expressões que representam o comportamento das razões cíclicas nos dois interruptores que estão efetivamente sendo comandados. No entanto opta-se por desprezar a parcela relacionada ao cosseno, pois apresenta amplitude bastante reduzida de forma que se for levada em conta, aumenta demasiadamente a complexidade dos cálculos sem aumentar significativamente a precisão dos resultados obtidos. Assim, a (Eq.2.31) reduz-se a:

$$\begin{cases} D_2(t) = 1 - \frac{\sqrt{3} \cdot V_P}{V_0} \cdot \text{sen}(\omega \cdot t + 30^\circ) \\ D_3(t) = 1 - \frac{\sqrt{3} \cdot V_P}{V_0} \cdot \text{sen}(\omega \cdot t - 30^\circ) \end{cases} \quad (\text{Eq.2.71})$$

Observa-se ainda que, para o intervalo dado por $60^\circ \leq \omega \cdot t \leq 90^\circ$, tem-se $D_2(t) \leq D_3(t)$, considera-se ainda que, dentro de um período de chaveamento, as correntes de fase permanecem constantes. Desta forma a corrente eficaz no capacitor de saída para um período de chaveamento pode ser calculada por:

$$I_{Co_ef_Ts} = \sqrt{\frac{1}{T_s} \cdot \left[\int_0^{D_2 \cdot T_s} [-I_{Ro}]^2 \cdot dt + \int_{D_2 \cdot T_s}^{D_3 \cdot T_s} [-I_2 - I_{Ro}]^2 \cdot dt + \int_{D_3 \cdot T_s}^{T_s} [-I_2 - I_3 - I_{Ro}]^2 \cdot dt \right]} \quad (\text{Eq.2.72})$$

Onde T_s representa um período de chaveamento, deve-se observar ainda que $i_2(t)$ e $i_3(t)$ foram considerados constantes, assim com $D_2(t)$ e $D_3(t)$ (para um período de chaveamento). Além disso I_{Ro} representa a corrente que circula pela carga e é considerada constante para todo o período de rede, sendo definida por:

$$I_{Ro} = \frac{P_o}{V_o} \quad (\text{Eq.2.73})$$

Desta forma, resolvendo-se a (Eq.2.72) tem-se:

$$I_{Co_ef_Ts} = \sqrt{D_2 \cdot I_{Ro}^2 + (D_3 - D_2) \cdot (I_{Ro} + I_2)^2 + (1 - D_3) \cdot (I_{Ro} + I_2 + I_3)^2} \quad (\text{Eq.2.74})$$

Então, a corrente eficaz para um período de chaveamento é dada por:

$$I_{Co_ef} = \sqrt{\frac{1}{\frac{\pi}{6}} \cdot \int_{\frac{\pi}{3}}^{\frac{\pi}{2}} [I_{Co_ef_Ts}(\omega \cdot t)]^2 \cdot d\omega \cdot t} \quad (\text{Eq.2.75})$$

Logo, substituindo a (Eq.2.74) na (Eq.2.75) e lembrando que a soma das três correntes de fase é nula, obtém-se:

$$I_{Co_ef} = \sqrt{\frac{1}{\frac{\pi}{6}} \cdot \int_{\frac{\pi}{3}}^{\frac{\pi}{2}} \left\{ D_2(\omega \cdot t) \cdot \frac{P_o^2}{V_o^2} + [D_3(\omega \cdot t) - D_2(\omega \cdot t)] \cdot \left[\frac{P_o}{V_o} + I_2(\omega \cdot t) \right]^2 + [1 - D_3(\omega \cdot t)] \cdot \left[\frac{P_o}{V_o} - I_1(\omega \cdot t) \right]^2 \right\} \cdot d\omega \cdot t} \quad (\text{Eq.2.76})$$

Desta forma, substituindo a (Eq.2.23), a (Eq.2.25) e a (Eq.2.71) na (Eq.2.76) tem-se:

$$I_{Co_ef} = \frac{1}{\frac{\pi}{6} \int_{\frac{\pi}{3}}^{\frac{\pi}{2}}} \left\{ \left[\left[1 - \frac{\sqrt{3} \cdot V_P}{V_0} \cdot \text{sen}(\omega \cdot t + 30^\circ) \right] \cdot \frac{P_O^2}{V_0^2} \right] + \left[\frac{\sqrt{3} \cdot V_P}{V_0} \cdot [\text{sen}(\omega \cdot t + 30^\circ) - \text{sen}(\omega \cdot t - 30^\circ)] \cdot \left[\frac{P_O}{V_0} + \frac{2 \cdot P_O}{3 \cdot \eta \cdot V_P} \cdot \text{sen}(\omega \cdot t - 120^\circ) \right]^2 \right] + \left[\frac{\sqrt{3} \cdot V_P}{V_0} \cdot \text{sen}(\omega \cdot t - 30^\circ) \right] \cdot \left[\frac{P_O}{V_0} - \frac{2 \cdot P_O}{3 \cdot \eta \cdot V_P} \cdot \text{sen}(\omega \cdot t) \right] \right\} \cdot d\omega \cdot t \quad (\text{Eq.2.77})$$

Então, resolvendo a integral apresentada na (Eq.2.77):

$$I_{Co_ef} = \frac{P_O}{V_0} \cdot \sqrt{\frac{0,613 \cdot V_0 - 2 \cdot \eta \cdot V_P}{\eta^2 \cdot V_P} + 1} \quad (\text{Eq.2.78})$$

Ainda, sabe-se da (Eq.2.35) que $\alpha = \frac{V_P}{V_0}$, então a (Eq.2.78) pode ser escrita

como:

$$I_{Co_ef} = \frac{P_O}{V_P} \cdot \alpha \cdot \sqrt{\frac{0,613 - 2 \cdot \eta \cdot \alpha}{\eta^2 \cdot \alpha} + 1} \quad (\text{Eq.2.79})$$

Define-se então a corrente eficaz normalizada por:

$$I_{Co_ef} = \frac{P_O}{3 \cdot V_P} \cdot \overline{I_{Co_ef}} \rightarrow \overline{I_{Co_ef}} = \frac{3 \cdot V_P}{P_O} \cdot I_{Co_ef} \quad (\text{Eq.2.80})$$

Logo:

$$\overline{I_{Co_ef}} = 3 \cdot \alpha \cdot \sqrt{\frac{0,613 - 2 \cdot \eta \cdot \alpha}{\eta^2 \cdot \alpha} + 1} \quad (\text{Eq.2.81})$$

É apresentada então na Fig.2.17 a corrente eficaz no capacitor de saída normalizada, em função de α , para alguns valores de rendimento:

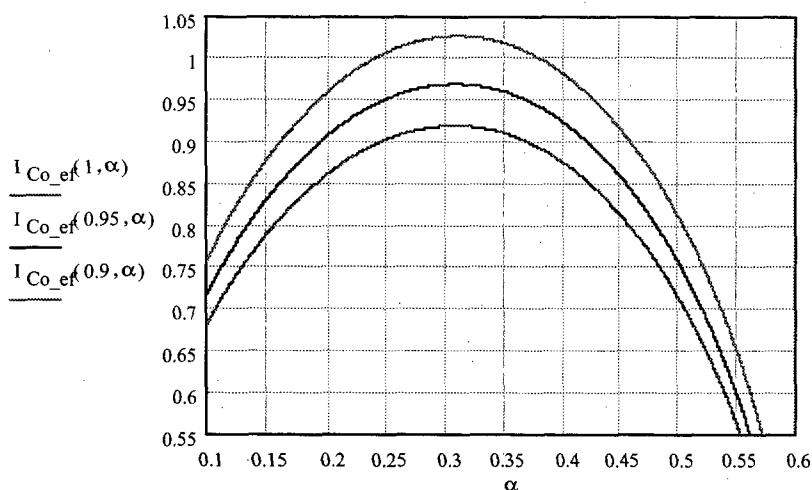


Fig.2. 17: Corrente eficaz no capacitor de saída normalizada, em função de α , para rendimentos de 90%, 95% e 100% em ordem decrescente.

Deve-se ter em mente sempre que $0 \leq \alpha \leq \frac{1}{\sqrt{3}}$, então como a corrente eficaz é

o fator determinante no dimensionamento do capacitor de saída, deve-se procurar evitar a região onde nitidamente a corrente apresenta valores máximos.

2.5.6 - Dimensionamento dos interruptores

Assim como foi feito para o cálculo da corrente eficaz no capacitor de saída, também para o cálculo das correntes média e eficaz nos interruptores será considerado que as correntes de fase e as razões cíclicas permanecem constantes dentro de um período de chaveamento.

Assim, para um período de chaveamento, a corrente eficaz no interruptor S_i é dado por:

$$I_{S_i_ef_T_s} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D_i \cdot T_s} [I_{S_i}]^2 \cdot dt} = I_{S_i} \cdot \sqrt{D_i} \tag{Eq.2.82}$$

No entanto, para se calcular a corrente eficaz real (para um período de rede), deve-se observar que as razões cíclicas e as correntes que circulam por um determinado interruptor dependem do setor analisado. Entretanto, ainda pode-se utilizar as observações feitas para um determinado setor, devido à simetria observada, ou seja, o interruptor S_1 por exemplo em um dado setor apresenta funcionamento idêntico ao interruptor S_2 no setor estudado, já para um terceiro setor apresenta funcionamento idêntico ao do apresentado para o interruptor S_3 no setor estudado.

Desta forma, a corrente eficaz nos interruptores para um período de rede é definida pela raiz quadrada da soma quadrática das correntes eficazes nos três interruptores, no período estudado, ou seja:

$$I_{S_ef} = \sqrt{2 \cdot \left[(I_{S1_ef_setor_1})^2 + (I_{S2_ef_setor_1})^2 + (I_{S3_ef_setor_1})^2 \right]} \quad (\text{Eq.2.83})$$

Então, a partir da análise apresentada em 2.3, pode-se determinar a corrente eficaz nos interruptores por:

$$I_{S_ef} = \sqrt{\frac{1}{\pi} \cdot \left\{ \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t)^2 \cdot D_2(t) + I_3(t)^2 \cdot D_3(t)] \cdot d\omega \cdot t + \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t)^2 \cdot D_2(t)] \cdot d\omega \cdot t + \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_3(t)^2 \cdot D_3(t)] \cdot d\omega \cdot t \right\}} \quad (\text{Eq.2.84})$$

Logo:

$$I_{S_ef} = \sqrt{\frac{2}{\pi} \cdot \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t)^2 \cdot D_2(t) + I_3(t)^2 \cdot D_3(t)] \cdot d\omega \cdot t} \quad (\text{Eq.2.85})$$

Assim, substituindo a (Eq.2.23), a (Eq.2.25) e a (Eq.2.71) na (Eq.2.85) e resolvendo a integral, obtém-se:

$$I_{S_ef} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{V_0 - 1,63 \cdot V_P}{5,7 \cdot V_0}} \quad (\text{Eq.2.86})$$

Ou ainda:

$$I_{S_ef} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{1 - 1,63 \cdot \alpha}{5,7}} \quad (\text{Eq.2.87})$$

Define-se então a corrente eficaz normalizada nos interruptores por:

$$I_{S_ef} = \frac{P_0}{\eta \cdot V_P \cdot \sqrt{5,7}} \cdot \overline{I_{S_ef}} \rightarrow \overline{I_{S_ef}} = \frac{\eta \cdot V_P \cdot \sqrt{5,7}}{P_0} \cdot I_{S_ef} \quad (\text{Eq.2.88})$$

Logo:

$$\overline{I_{S_ef}} = \sqrt{1 - 1,63 \cdot \alpha} \tag{Eq.2.89}$$

Apresenta-se então na Fig.2.18 a corrente eficaz normalizada nos interruptores, em função de α :

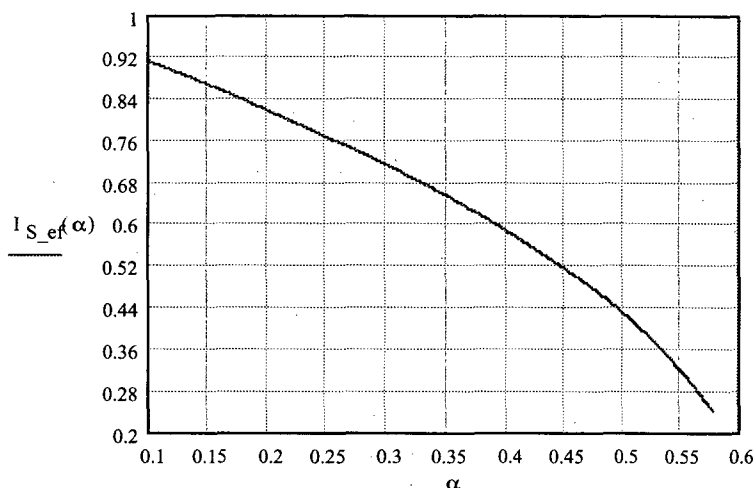


Fig.2. 18: Corrente eficaz normalizada nos interruptores, em função de α .

Para determinar a corrente média nos interruptores, pode-se utilizar o mesmo raciocínio usado para determinar a corrente eficaz, desta forma a corrente média sobre o interruptor S_i para um período de chaveamento é dada por:

$$I_{S_i_med_Ts} = \sqrt{\frac{1}{Ts} \cdot \int_0^{D_i \cdot Ts} [I_{S_i}] \cdot dt} = I_{S_i} \cdot D_i \tag{Eq.2.90}$$

Seguindo então o mesmo raciocínio, a corrente média nos interruptores pode ser calculada pela simples soma das correntes médias de S_1 , S_2 e S_3 para o setor analisado, então:

$$I_{S_med} = \frac{1}{\pi} \cdot \left\{ \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t)] \cdot d\omega \cdot t + \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t) \cdot D_2(t)] \cdot d\omega \cdot t + \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_3(t) \cdot D_3(t)] \cdot d\omega \cdot t \right\} \tag{Eq.2.91}$$

Logo:

$$I_{S_med} = \frac{2}{\pi} \cdot \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} [I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t)] \cdot d\omega \cdot t \quad (\text{Eq.2.92})$$

Assim, substituindo a (Eq.2.23), a (Eq.2.25) e a (Eq.2.71) na (Eq.2.92) e resolvendo a integral, se obtém:

$$I_{S_med} = \frac{P_0}{\eta \cdot V_P} \cdot \left(\frac{4}{3 \cdot \pi} - \frac{2 \cdot \alpha}{3} \right) \quad (\text{Eq.2.93})$$

Define-se então a corrente média normalizada por:

$$I_{S_med} = \frac{4 \cdot P_0}{3 \cdot \pi \cdot \eta \cdot V_P} \cdot \overline{I_{S_med}} \rightarrow \overline{I_{S_med}} = \frac{3 \cdot \pi \cdot \eta \cdot V_P}{4 \cdot P_0} \cdot I_{S_med} \quad (\text{Eq.2.94})$$

Logo:

$$\overline{I_{S_med}} = \left(1 - \frac{\pi \cdot \alpha}{2} \right) \quad (\text{Eq.2.95})$$

Pode-se observar então na Fig.2.19 o comportamento da corrente média normalizada nos interruptores, em função de α :

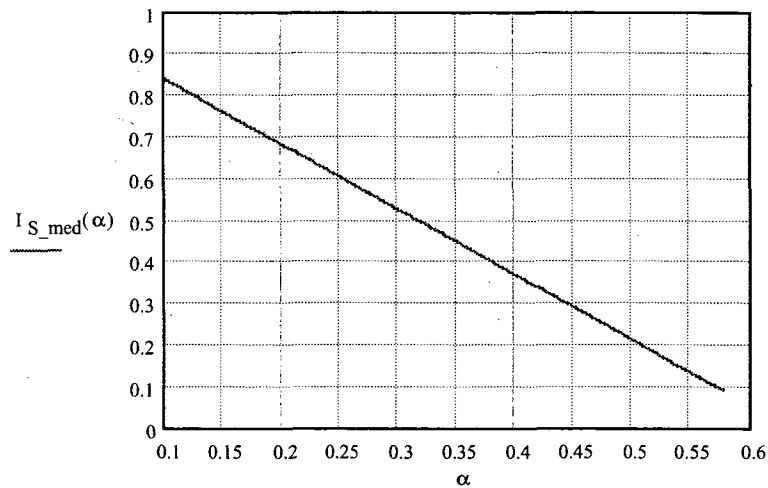


Fig.2. 19; Corrente média normalizada nos interruptores, em função de α .

2.5.7 - Dimensionamento dos diodos $D_{i-3/4}$

Para dimensionar os diodos $D_{13}, D_{14}, D_{23}, D_{24}, D_{33}$ e D_{34} (ver Fig.2.5), deve-se observar, a partir da análise apresentada no item 2.3, que circula por eles a respectiva corrente de fase integralmente durante meio período de rede, assim:

$$I_{D_{i-3/4_ef}} = \frac{\left(\frac{I_P}{\sqrt{2}}\right)}{\sqrt{2}} \quad (\text{Eq.2.96})$$

Então, a partir da (Eq.2.25):

$$I_{D_{i-3/4_ef}} = \frac{P_O}{3 \cdot \eta \cdot V_P} \quad (\text{Eq.2.97})$$

Então obviamente a corrente média nos diodos $D_{i-3/4}$ é dada por:

$$I_{D_{i-3/4_med}} = \frac{1}{2 \cdot \pi} \cdot \int_0^{\pi} I_P \cdot \text{sen}(\omega \cdot t) \cdot d\omega \cdot t \quad (\text{Eq.2.98})$$

Resolvendo a integral:

$$I_{D_{i-3/4_med}} = \frac{I_P}{\pi} \quad (\text{Eq.2.99})$$

Logo, da (Eq.2.25):

$$I_{D_{i-3/4_med}} = \frac{2 \cdot P_O}{3 \cdot \pi \cdot \eta \cdot V_P} \quad (\text{Eq.2.100})$$

Desta forma, se conclui que a corrente nos diodos $D_{i-3/4}$ depende exclusivamente da potência e da tensão de entrada.

2.5.8 - Dimensionamento dos diodos $D_{i-5/6}$

Para se dimensionar os diodos $D_{15}, D_{16}, D_{25}, D_{26}, D_{35}$ e D_{36} também é necessário observar a análise apresentada em 2.3, onde pode-se observar que por eles circula exatamente a mesma corrente do respectivo interruptor, no entanto somente durante meio período de rede em cada um, ou seja, a corrente do interruptor S_1 , por exemplo, circula por D_{15} durante meio período de rede e por D_{16} durante o outro meio período.

Desta forma, a corrente eficaz que circula pelos diodos $D_{i-5/6}$ pode ser calculada por:

$$I_{Di_5/6_ef} = \frac{I_{S_ef}}{\sqrt{2}} \quad (\text{Eq.2.101})$$

Assim, substituindo a (Eq.2.86) na (Eq.2.101):

$$I_{Di_5/6_ef} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{V_0 - 1,63 \cdot V_P}{11,5 \cdot V_0}} \quad (\text{Eq.2.102})$$

Ou:

$$I_{Di_5/6_ef} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{1 - 1,63 \cdot \alpha}{11,5}} \quad (\text{Eq.2.103})$$

Define-se então a corrente eficaz normalizada por:

$$I_{Di_5/6} = \frac{P_0}{\eta \cdot V_P \cdot \sqrt{11,5}} \cdot \overline{I_{Di_5/6}} \rightarrow \overline{I_{Di_5/6_ef}} = \frac{\eta \cdot V_P \cdot \sqrt{11,5}}{P_0} \cdot I_{Di_5/6_ef} \quad (\text{Eq.2.104})$$

Logo:

$$\overline{I_{Di_5/6_ef}} = \sqrt{1 - 1,63 \cdot \alpha} \quad (\text{Eq.2.105})$$

Logo, obviamente, a corrente eficaz nos diodos $D_{i_5/6}$ normalizada é equivalente à corrente eficaz normalizada nos interruptores e seu comportamento pode ser observado na Fig.2.18.

De forma análoga ao cálculo da corrente eficaz, a corrente média nos diodos $D_{i_5/6}$ pode ser calculada por:

$$I_{Di_5/6_med} = \frac{I_{S_ef}}{2} \quad (\text{Eq.2.106})$$

Logo, substituindo-se a (Eq.2.93) na (Eq.2.106) tem-se:

$$I_{Di_5/6_med} = \frac{P_0}{\eta \cdot V_P} \cdot \left(\frac{2}{3 \cdot \pi} - \frac{\alpha}{3} \right) \quad (\text{Eq.2.107})$$

Define-se então a corrente média normalizada nos diodos $D_{i_5/6}$ por:

$$I_{S_med} = \frac{2 \cdot P_0}{3 \cdot \pi \cdot \eta \cdot V_P} \cdot \overline{I_{S_med}} \rightarrow \overline{I_{S_med}} = \frac{3 \cdot \pi \cdot \eta \cdot V_P}{2 \cdot P_0} \cdot I_{S_med} \quad (\text{Eq.2.108})$$

Logo:

$$\overline{I_{S_med}} = \left(1 - \frac{\pi \cdot \alpha}{2} \right) \quad (\text{Eq.2.109})$$

Assim, como era de se esperar, a corrente média normalizada nos diodos $D_{i_{5/6}}$ é idêntica à corrente média normalizada nos interruptores e seu comportamento, em função de α pode ser observado na Fig.2.19.

2.5.9 - Dimensionamento dos diodos $D_{i_{1/2}}$

Novamente se valendo da análise apresentada em 2.3, agora para dimensionar os diodos D_{11} , D_{12} , D_{21} , D_{22} , D_{31} e D_{32} (ver Fig.2.5), pode-se observar que, para o diodo D_{11} por exemplo, tem-se $I_{D13} = I_{S1} + I_{D11}$ ou $I_{D11} = I_{D13} - I_{S1}$ para meio período de rede, para o outro meio período $I_{D11} = 0$, além disso, o diodo D_{13} só apresenta corrente não nula durante o mesmo meio período de rede que D_{11} apresenta corrente não nula. Esta análise obviamente pode ser estendida para os demais diodos do grupo de diodos $D_{i_{1/2}}$, desta forma pode-se facilmente calcular sua corrente eficaz por:

$$(I_{D_{i_{3/4_ef}}})^2 = \left(\frac{I_{S_ef}}{\sqrt{2}}\right)^2 + (I_{D_{i_{1/2_ef}}})^2 \quad (\text{Eq.2.110})$$

Então, a partir da (Eq.2.86) e da (Eq.2.97) tem-se:

$$I_{D_{i_{1/2_ef}}} = \frac{P_O}{\eta \cdot V_P} \cdot \sqrt{\frac{1}{3^2} - \frac{1}{2} \cdot \left(\frac{V_O - 1,63 \cdot V_P}{5,7 \cdot V_O}\right)} \quad (\text{Eq.2.111})$$

Logo:

$$I_{D_{i_{1/2_ef}}} = \frac{P_O}{\eta \cdot V_P} \cdot \sqrt{\frac{V_O + 6,1 \cdot V_P}{43 \cdot V_O}} \quad (\text{Eq.2.112})$$

Ou:

$$I_{D_{i_{1/2_ef}}} = \frac{P_O}{\eta \cdot V_P} \cdot \sqrt{\frac{1 + 6,1 \cdot \alpha}{43}} \quad (\text{Eq.2.113})$$

Define-se então a corrente eficaz normalizada nos diodos $D_{i_{1/2}}$ por:

$$I_{D_{i_{1/2_ef}}} = \frac{P_O}{\eta \cdot V_P \cdot \sqrt{43}} \cdot \overline{I_{D_{i_{1/2_ef}}}} \Rightarrow \overline{I_{D_{i_{1/2_ef}}}} = \frac{\eta \cdot V_P \cdot \sqrt{43}}{P_O} \cdot I_{D_{i_{1/2_ef}}} \quad (\text{Eq.2.114})$$

Assim:

$$\overline{I_{D_{i_{1/2_ef}}}} = \sqrt{1 + 6,1 \cdot \alpha} \quad (\text{Eq.2.115})$$

Pode-se observar então na Fig.2.20 o comportamento da corrente eficaz normalizada nos diodos $D_{i_{1/2}}$ em função de α :

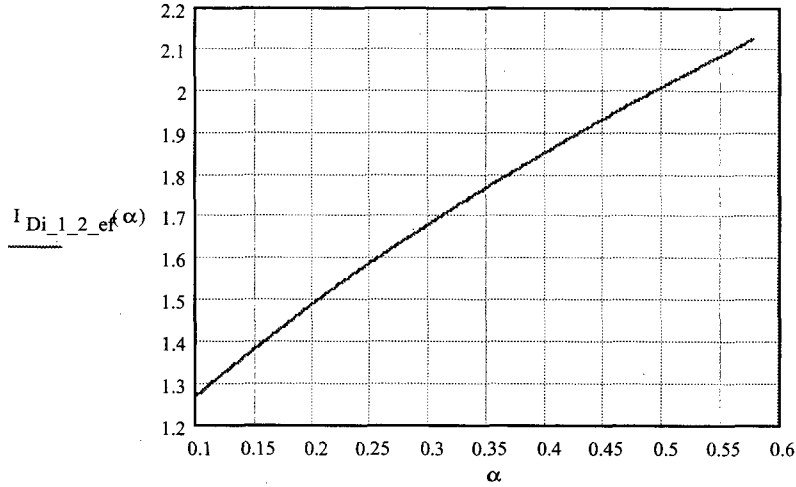


Fig.2. 20: Corrente eficaz normalizada nos diodos $D_{i_{1/2}}$ em função de α .

Para calcular a corrente média em $D_{i_{1/2}}$ pode-se seguir o mesmo raciocínio seguido para determinar a corrente eficaz, desta forma tem-se:

$$I_{Di_{3/4}}_{med} = \frac{I_{S_{med}}}{2} + I_{Di_{1/2}}_{med} \rightarrow I_{Di_{1/2}}_{med} = I_{Di_{3/4}}_{med} - \frac{I_{S_{med}}}{2} \quad (\text{Eq.2. 116})$$

Então, a partir da (Eq.2.93) e da (Eq.2.100) obtém-se:

$$I_{Di_{1/2}}_{med} = \frac{2 \cdot P_o}{3 \cdot \pi \cdot \eta \cdot V_p} - \frac{P_o}{\eta \cdot V_p} \cdot \left(\frac{2}{3 \cdot \pi} - \frac{\alpha}{3} \right) \quad (\text{Eq.2.117})$$

Logo:

$$I_{Di_{1/2}}_{med} = \frac{P_o \cdot \alpha}{3 \cdot \eta \cdot V_p} \quad (\text{Eq.2.118})$$

Define-se então a corrente média normalizada nos diodos $D_{i_{1/2}}$ por:

$$I_{Di_{1/2}}_{med} = \frac{P_o}{3 \cdot \eta \cdot V_p} \cdot \overline{I_{Di_{1/2}}_{med}} \rightarrow \overline{I_{Di_{1/2}}_{med}} = \frac{3 \cdot \eta \cdot V_p}{P_o} I_{Di_{1/2}}_{med} \quad (\text{Eq.2.119})$$

Logo:

$$\overline{I_{Di_{1/2}}_{med}} = \alpha \quad (\text{Eq.2.120})$$

Tem-se então na Fig.2.21 a corrente média normalizada nos diodos $D_{i_{1/2}}$ em função de α :

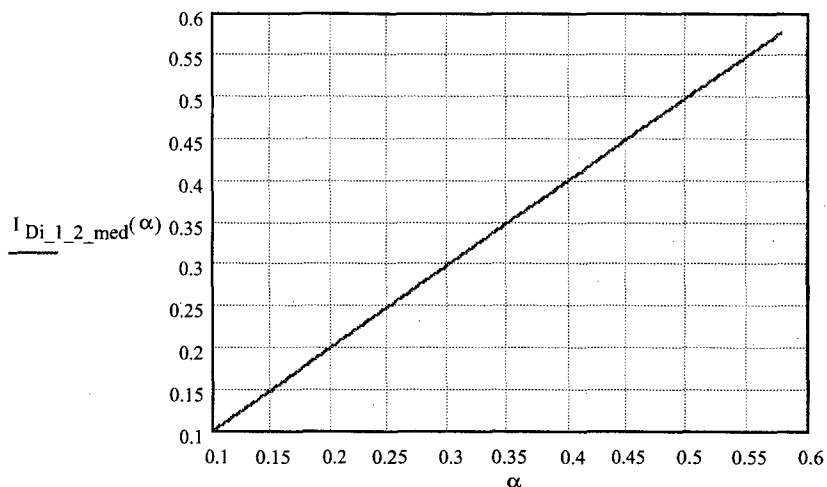


Fig.2. 21: Corrente média normalizada no diodos $D_{i_{1/2}}$, em função de α .

2.6 - CONCLUSÃO

Pode-se observar então que, ao contrário do comportamento apresentado pelas correntes nos interruptores e nos diodos $D_{i_{5/6}}$, as correntes média e eficaz para os diodos $D_{i_{1/2}}$ aumentam com o aumento de α , já as correntes nos diodos $D_{i_{3/4}}$ não variam com a variação de α , enquanto a corrente eficaz no capacitor de saída apresenta um comportamento parabólico, com ponto de máximo.

Isto pode levar a se concluir que deve-se evitar trabalhar com valores de α próximos aos extremos, assim como próximo ao ponto de máximo da corrente eficaz no capacitor de saída, apesar de sua variação não ser muito expressiva.

CAPÍTULO 3

3 - PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO DO CONVERSOR PROPOSTO

3.1 - INTRODUÇÃO

Neste capítulo será apresentada a arquitetura geral do conversor e a estratégia de controle proposta, então, a partir do equacionamento apresentado no capítulo 2, será desenvolvida uma metodologia de projeto para o conversor.

Na sequência, a partir da metodologia desenvolvida, será efetuado o projeto do conversor CA-CC trifásico unidirecional sem neutro para uma potência de 6kW, potência esta que já torna necessária a alimentação trifásica. Este nível de potência é típico, por exemplo, em fontes de alimentação para sistemas de telecomunicações, onde também é comum a ausência de neutro. A frequência de chaveamento escolhida é de 30kHz.

Serão então apresentados os resultados obtidos a partir de simulação numérica do circuito completo do conversor, utilizando o *software* Pspice e empregando o modelo dos componentes reais escolhidos para a experimentação.

Finalmente serão apresentados os resultados experimentais obtidos a partir do protótipo implementado em laboratório.

Posteriormente estes resultados serão analisados, visando verificar a confiabilidade do equacionamento e da metodologia de projeto desenvolvidos, será também observado se a estrutura escolhida apresenta as características desejadas e atende às especificações estabelecidas, afim de se chegar às conclusões necessárias para justificar a escolha da topologia proposta.

Deve-se ressaltar ainda que o enfoque do trabalho está voltado exclusivamente para o estudo da topologia proposta para o conversor, de forma que não serão apresentados, por não serem de interesse neste momento, o projeto dos circuitos periféricos ao conversor, como circuitos de comutação suave, fonte auxiliar, circuitos de supervisão e proteção, assim como o projeto físico dos indutores, etc..

3.2 - METODOLOGIA DE PROJETO

A partir do equacionamento apresentado no capítulo anterior, a estratégia de controle proposta para o conversor estudado pode ser observada na Fig.3.1.

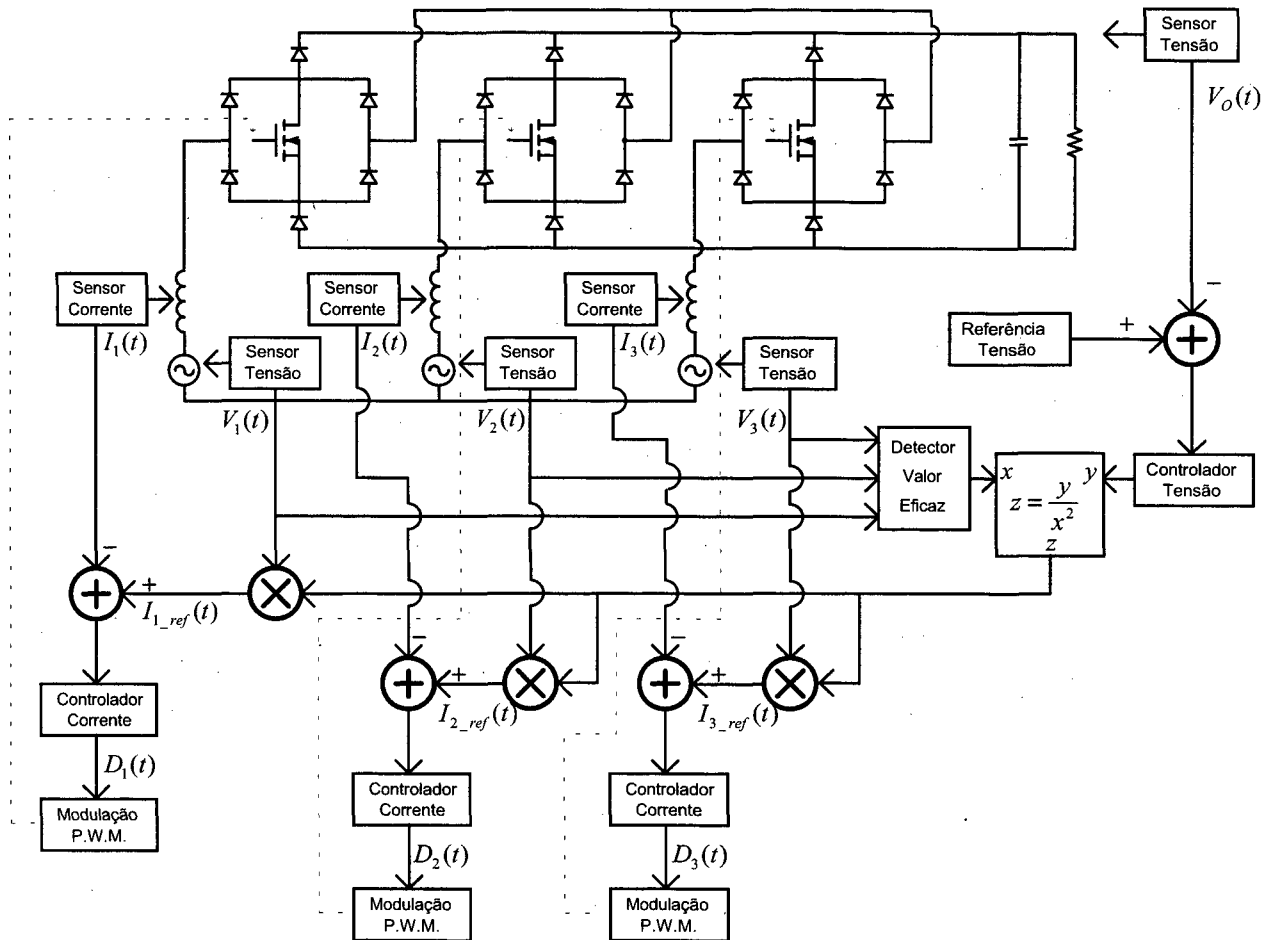


Fig.3. 1: Arquitetura proposta para o sistema de controle do conversor proposto.

Pode-se observar então que o sistema de controle proposto utiliza três malhas de corrente, uma para cada fase operando de forma independente e uma única malha de tensão e de feed-forward, de forma que a implementação pode ser efetuada utilizando o circuito integrado UC3854 convencional, utilizado para controlar os conversores AC-DC monofásicos do tipo boost com elevado fator de potência. Então, a partir da arquitetura apresentada sugerê-se a metodologia de projeto que é apresentada a seguir.

3.2.1 - Especificações:

- Potência de saída $\rightarrow P_O$;
- Tensão de saída $\rightarrow V_O$;
- Tensão de pico de fase da rede de alimentação $\rightarrow V_P$;
- Ondulação na corrente fase (porcentagem da corrente de pico) $\rightarrow \Delta I\%$;
- Ondulação na tensão de saída (porcentagem da tensão de saída nominal) $\rightarrow \Delta V_O\%$;
- Frequência de chaveamento $\rightarrow f_s$;
- Frequência da rede de alimentação $\rightarrow f_r$;
- Rendimento do conversor $\rightarrow \eta$.

3.2.2 - Dimensionamento dos indutores:

- Valor da indutância: $L \geq \frac{3 \cdot V_P^2 \cdot [2 \cdot V_O - 3 \cdot V_P]}{f_s \cdot \Delta I_L \% \cdot 4 \cdot P_O \cdot V_O}$
- Corrente eficaz: $I_{L_ef} = \frac{\sqrt{2} \cdot P_O}{3 \cdot V_P \cdot \eta}$
- Corrente de pico: $I_{L_pic} = \frac{2 \cdot P_O}{3 \cdot V_P \cdot \eta}$
- Corrente média: $I_{L_med} = 0$
- Tensão de pico: $V_{L_pic} = V_O \left(\frac{3 \cdot \sqrt{3} \cdot V_P + 2 \cdot V_O}{6 \cdot V_O} \right)$

3.2.3 - Dimensionamento do capacitor de saída:

- Valor da capacitância: $C_O \geq \frac{P_O \cdot (2 \cdot V_O - 3 \cdot V_P)}{2 \cdot f_s \cdot V_O^3 \cdot \Delta V_O \%}$
- Corrente eficaz: $I_{Co_ef} = \frac{P_O}{V_O} \cdot \sqrt{\frac{0,613 \cdot V_O - 2 \cdot \eta \cdot V_P}{\eta^2 \cdot V_P} + 1}$
- Corrente de pico: $I_{Co_pic} = I_{Ro} = \frac{P_O}{V_O}$
- Corrente média: $I_{Co_med} = 0$
- Tensão: $V_{Co_ef} = V_{Co_med} = V_O$

3.2.4 - Dimensionamento dos interruptores:

- Corrente eficaz: $I_{S_ef} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{V_0 - 1,63 \cdot V_P}{5,7 \cdot V_0}}$
- Corrente de pico: $I_{S_pic} = I_{L_pic} = \frac{2 \cdot P_0}{3 \cdot V_P \cdot \eta}$
- Corrente média: $I_{S_med} = \frac{P_0}{\eta \cdot V_P} \cdot \left(\frac{4}{3 \cdot \pi} - \frac{2 \cdot V_P}{3 \cdot V_0} \right)$
- Tensão de pico: $V_{S_pic} = V_0$

3.2.5 - Dimensionamento dos diodos $D_{i_{1/2}}$:

- Corrente eficaz: $I_{Di_{1/2_ef}} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{V_0 + 6,1 \cdot V_P}{43 \cdot V_0}}$
- Corrente de pico: $I_{Di_{1/2_pic}} = \frac{2 \cdot P_0}{3 \cdot V_P \cdot \eta}$
- Corrente média: $I_{Di_{1/2_med}} = \frac{P_0}{3 \cdot \eta \cdot V_0}$
- Tensão de pico: $V_{Di_{1/2_pic}} = V_0$

3.2.6 - Dimensionamento dos diodos $D_{i_{3/4}}$:

- Corrente eficaz: $I_{Di_{3/4_ef}} = \frac{P_0}{3 \cdot \eta \cdot V_P}$
- Corrente de pico: $I_{Di_{3/4_pic}} = \frac{2 \cdot P_0}{3 \cdot V_P \cdot \eta}$
- Corrente média: $I_{Di_{3/4_med}} = \frac{2 \cdot P_0}{3 \cdot \pi \cdot \eta \cdot V_P}$
- Tensão de pico: $V_{Di_{3/4_pic}} = V_0$

3.2.7 - Dimensionamento dos diodos $D_{i_{5/6}}$:

- Corrente eficaz: $I_{Di_{5/6}} = \frac{P_0}{\eta \cdot V_P} \cdot \sqrt{\frac{V_0 - 1,63 \cdot V_P}{11,5 \cdot V_0}}$
- Corrente de pico: $I_{Di_{5/6_pic}} = \frac{2 \cdot P_0}{3 \cdot V_P \cdot \eta}$
- Corrente média: $I_{Di_{5/6_med}} = \frac{P_0}{\eta \cdot V_P} \cdot \left(\frac{2}{3 \cdot \pi} - \frac{V_P}{3 \cdot V_0} \right)$
- Tensão de pico: $V_{Di_{5/6_pic}} = V_0$

3.2.8 - Projeto do controlador de corrente:

A partir da arquitetura do sistema de controle apresentado na Fig.3.1, pode-se representar o sistema pelo diagrama de blocos equivalente apresentado na Fig.3.2:

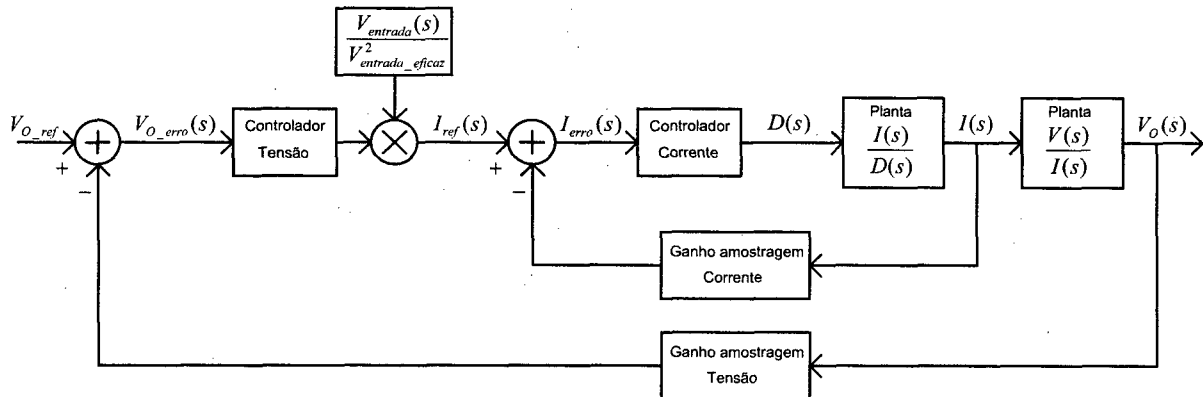


Fig.3. 2: Diagrama de blocos da arquitetura de controle apresentada na Fig.3.1.

Sabe-se que a função de transferência da corrente de fase em função da respectiva razão cíclica é dada por:

$$\frac{I(s)}{D(s)} = \frac{2 \cdot V_0}{3 \cdot s \cdot L} \tag{Eq.3.1}$$

Sugere-se então a utilização do controlador apresentado na Fig.3.3:

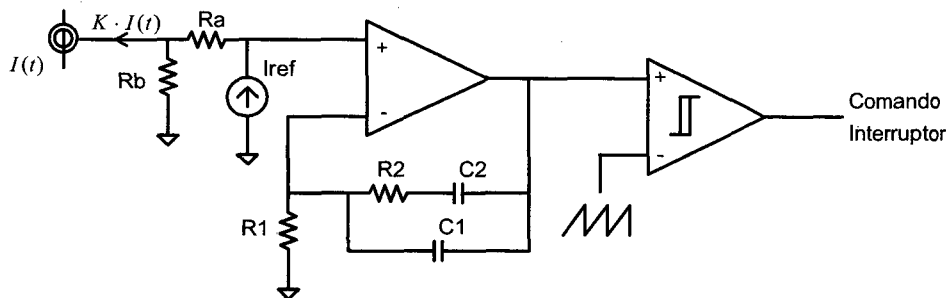


Fig.3. 3: Circuito proposto para o controlador de corrente.

Então, considerando que o amplificador operacional seja ideal, a função de transferência do controlador é dada por:

$$C_I(s) = K_I \cdot \frac{\frac{s}{\omega_z} + 1}{s \cdot \left[\frac{s}{\omega_p} + 1 \right]} \quad (\text{Eq.3.2})$$

Onde:

$$K_I = \frac{K_{shunt}}{V_T \cdot R_1 \cdot (C_1 + C_2)}$$

$$\omega_z = \frac{1}{R_2 \cdot C_2}$$

$$\omega_p = \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2}$$

Onde K_{shunt} representa o ganho de amostragem da corrente (ganho do sensor de corrente multiplicado pelo valor do resistor R_b) e V_T é a tensão de pico da onda “dente-de-serra” utilizada na modulação P.W.M.

Então, a partir da função de transferência da planta apresentada na (Eq.3.2), determina-se a frequência de cruzamento do sistema como sendo um quarto da frequência de chaveamento. Esta escolha pode ser explicada pelo teorema de Shannon, que determina a máxima frequência de cruzamento como a metade da frequência de chaveamento.

Escolhe-se no entanto um quarto da frequência de chaveamento para garantir uma margem de segurança, lembrando que se deseja a máxima frequência de cruzamento possível para garantir a melhor resposta dinâmica do sistema.

Posiciona-se ainda a frequência do zero do controlador uma década abaixo da frequência de corte para garantir a margem de fase, o pólo é posicionado na metade da frequência de chaveamento, para atenuar as componentes de mais alta frequência (ruído).

$$\text{Tem-se então: } f_c = \frac{f_s}{4}; f_z = \frac{f_s}{40} \text{ e } f_p = \frac{f_s}{2}.$$

Onde f_c é a frequência de cruzamento, f_s a frequência de chaveamento, f_p a frequência do pólo e f_z a frequência do zero. Pode-se então seguir os seguintes passos para dimensionar os componentes do controlador:

1. Deve-se respeitar que: $R_a = R_1 \gg R_b$;
2. Escolhe-se C_2 ;
3. Determina-se R_2 por: $\omega_z = \frac{1}{R_2 \cdot C_2} = 2 \cdot \pi \cdot \frac{fs}{40} \rightarrow R_2 = \frac{20}{\pi \cdot fs \cdot C_2}$;
4. Determina-se C_1 por: $\omega_p = \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2} = 2 \cdot \pi \cdot \frac{fs}{2} \rightarrow C_1 = \frac{C_2}{\pi \cdot fs \cdot R_2 \cdot C_2 - 1}$;
5. Determina-se R_1 por: $\left| C_I(j \cdot \omega_c) \cdot \frac{I(j \cdot \omega_c)}{D(j \cdot \omega_c)} \right| = 1 \rightarrow \omega_c = 2 \cdot \pi \cdot \frac{fs}{4}$;

$$\left| K_I \cdot \frac{\frac{j \cdot \omega_c}{\omega_z} + 1}{j \cdot \omega_c \cdot \left[\frac{j \cdot \omega_c}{\omega_p} + 1 \right]} \cdot \frac{2 \cdot V_0}{3 \cdot L \cdot j \cdot \omega_c} \right| = 1 ;$$

$$\frac{K_{shunt}}{V_T \cdot R_1 \cdot (C_1 + C_2)} \cdot \frac{2 \cdot \sqrt{101}}{\pi \cdot fs \cdot \sqrt{\frac{5}{4}}} \cdot \frac{4 \cdot V_0}{3 \cdot L \cdot \pi \cdot fs} = 1 \rightarrow R_1 = \frac{17 \cdot V_0 \cdot K_{shunt}}{7 \cdot L \cdot fs^2 \cdot V_T \cdot (C_1 + C_2)} ;$$

3.2.9 - Projeto do controlador de tensão

A partir do diagrama de blocos equivalente apresentado na Fig.3.2, supõe-se que a malha de tensão seja muito mais lenta que a malha de corrente, desta forma pode-se representar a malha de corrente apenas por um ganho, assim a malha de tensão resume-se a:

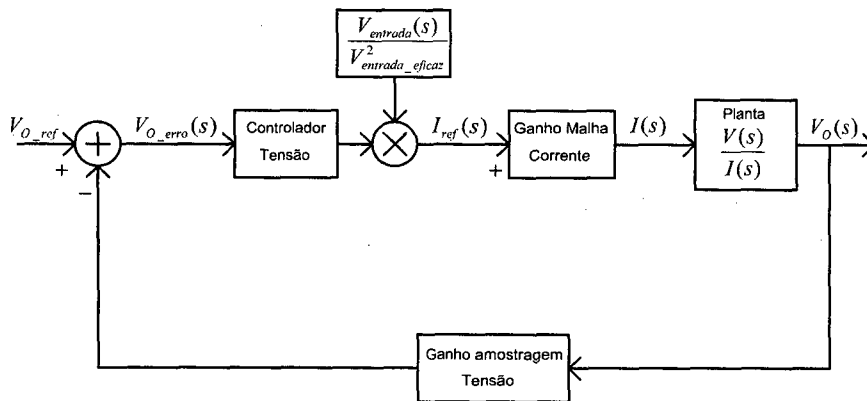


Fig.3. 4: Diagrama de blocos equivalente para a malha de tensão.

Desta forma, analisando a malha de corrente, supondo que a malha de tensão seja muito mais lenta que a malha de corrente, pode-se supor que a frequência tende a zero, de forma que toda a malha de corrente resume-se a:

$$\lim_{\omega \rightarrow 0} G_I(j \cdot \omega) = \frac{1}{K_{shunt}} \quad (\text{Eq.3.3})$$

Sabe-se ainda, da (Eq.2.52), que a função de transferência tensão/corrente da planta é dada por:

$$\frac{V(s)}{I(s)} = \frac{\frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o}}{1 + s \cdot \frac{V_o^2 \cdot C_o}{P_o}} \quad (\text{Eq.3.4})$$

Sugere-se então a utilização do controlador apresentado na Fig.3.5:

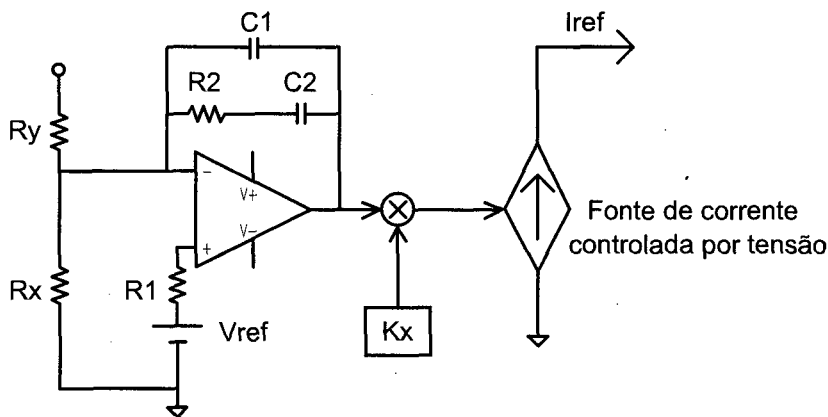


Fig.3. 5: Circuito proposto para o controlador de tensão.

A função de transferência do controlador apresentado na Fig.3.5 é dada por:

$$C_V(s) = K_V \cdot \frac{\frac{s}{\omega_z} + 1}{s \cdot \left[\frac{s}{\omega_p} + 1 \right]} \quad (\text{Eq.3.5})$$

Onde:

$$K_V = \frac{K_x \cdot V_{ref}}{K_{shunt} \cdot R_1 \cdot (C_1 + C_2) \cdot V_o}$$

$$\omega_z = \frac{1}{R_2 \cdot C_2}$$

$$\omega_p = \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2}$$

Onde Kx representa o ganho da malha de feed-forward e da fonte de corrente controlada por tensão multiplicado pelo resistor Ra da malha de corrente, dividido pela tensão de pico de fase (Vp); Vref representa a tensão de referência da malha de tensão.

Escolhe-se então a frequência de cruzamento da função de transferência de laço aberto da malha de tensão como sendo um quarto da frequência da rede, já o zero é posicionado uma década abaixo da frequência de cruzamento, para garantir a margem de fase. O pólo será posicionado duas décadas acima da frequência de cruzamento, com o intuito de atenuar as componentes de frequência mais elevada, sem comprometer a margem de fase do sistema. Seja f_r a frequência da rede, sugere-se então a seguinte metodologia para dimensionar os componentes do controlador de tensão:

$$f_c = \frac{f_r}{4}; f_z = \frac{f_r}{40} \text{ e } f_p = 25 \cdot f_r.$$

Então:

1. Escolhe-se C_2 ;

2. Determina-se R_2 por: $\omega_z = \frac{1}{R_2 \cdot C_2} = 2 \cdot \pi \cdot \frac{f_r}{40} \rightarrow R_2 = \frac{20}{\pi \cdot f_r \cdot C_2}$;

3. Determina-se C_1 por: $\omega_p = \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2} = 2 \cdot \pi \cdot 25 \cdot f_r$;

$$C_1 = \frac{C_2}{50 \cdot \pi \cdot f_r \cdot R_2 \cdot C_2 - 1};$$

4. Determina-se R_1 por: $\left| C_v(j \cdot \omega_c) \cdot \frac{V(j \cdot \omega_c)}{I(j \cdot \omega_c)} \right| = 1 \rightarrow \omega_c = 2 \cdot \pi \cdot \frac{f_r}{4}$;

$$\left| \frac{K_x \cdot V_{ref}}{K_{Shunt} \cdot R_1 \cdot (C_1 + C_2) \cdot V_o} \cdot \frac{j \cdot \omega_c + 1}{\omega_z} \cdot \frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o} \right| = 1;$$

$$\left| \frac{K_x \cdot V_{ref}}{K_{Shunt} \cdot R_1 \cdot (C_1 + C_2) \cdot V_o} \cdot \frac{j \cdot \omega_c + 1}{j \cdot \omega_c \cdot \left[\frac{j \cdot \omega_c + 1}{\omega_p} \right]} \cdot \frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o} \right| = 1;$$

$$\frac{K_x \cdot V_{ref}}{K_{Shunt} \cdot R_1 \cdot (C_1 + C_2) \cdot V_o} \cdot \frac{2 \cdot \sqrt{101}}{\pi \cdot f_r \cdot \sqrt{\frac{101}{100}}} \cdot \frac{2 \cdot V_o^3}{3 \cdot V_p \cdot P_o} = 1;$$

$$R_1 = \frac{40 \cdot V_o^2 \cdot K_x \cdot V_{ref}}{3 \cdot K_{Shunt} \cdot (C_1 + C_2) \cdot V_p \cdot \pi \cdot f_r \cdot \sqrt{P_o^2 + \pi^2 \cdot f_r^2 \cdot V_o^4 \cdot C_o^2}};$$

5. Determina-se R_x por: $R_x = R_1$;

6. Determina-se R_y por: $\frac{R_x}{R_x + R_y} \cdot V_o = V_{ref} \rightarrow R_y = R_x \cdot \frac{V_o - V_{ref}}{V_{ref}}$;

3.3 - EXEMPLO DE PROJETO

3.3.1 - Especificações:

- Potência de saída → $P_o=6kW$;
- Tensão de saída → $V_o=450V$;
- Tensão de pico de fase da rede de alimentação → $V_p=180V$;
- Ondulação na corrente fase (porcentagem da corrente de pico) → $\Delta I\%=10\%$;
- Ondulação na tensão de saída (porcentagem da tensão de saída) → $\Delta V_o=0,5\%$;
- Frequência de chaveamento → $f_s=30kHz$;
- Frequência da rede de alimentação → $f=60Hz$;
- Rendimento esperado do conversor → $\eta=0,96$.

3.3.2 - Dimensionamento dos indutores:

- Valor da indutância: $L \geq 1mH$
- Corrente eficaz: $I_{L_{ef}} = 16,4A$
- Corrente de pico: $I_{L_{pic}} = 23,1A$
- Corrente média: $I_{L_{med}} = 0$
- Tensão de pico: $V_{L_{pic}} = 305V$

3.3.3 - Dimensionamento do capacitor de saída:

- Valor da capacitância: $C_o \geq 80\mu F$
- Corrente eficaz: $I_{Co_{ef}} = 10A$
- Corrente de pico: $I_{Co_{pic}} = 13,3A$
- Corrente média: $I_{Co_{med}} = 0$
- Tensão: $V_{Co} = 450V$

Obs.: Devido à elevada corrente eficaz que circula pelo capacitor de saída, se fez necessária a utilização de um banco com seis capacitores, cuja capacitância equivalente é de 3mF.

3.3.4 - Dimensionamento dos interruptores:

- Corrente eficaz: $I_{S_ef} = 8,6A$
- Corrente de pico: $I_{S_pic} = 23,1A$
- Corrente média: $I_{S_med} = 5,5A$
- Tensão de pico: $V_{S_pic} = 450V$
- Interruptor escolhido: IXFK44N60 (3 unidades)

3.3.5 - Dimensionamento dos diodos $D_{i_1/2}$:

- Corrente eficaz: $I_{Di_1/2_ef} = 9,8A$
- Corrente de pico: $I_{Di_1/2_pic} = 23,1A$
- Corrente média: $I_{Di_1/2_med} = 4,6A$
- Tensão de pico: $V_{Di_1/2_pic} = 450V$
- Diodo escolhido: HFA15PB60 (6 unidades)

3.3.6 - Dimensionamento dos diodos $D_{i_3/4}$:

- Corrente eficaz: $I_{Di_3/4_ef} = 11,6A$
- Corrente de pico: $I_{Di_3/4_pic} = 23,1A$
- Corrente média: $I_{Di_3/4_med} = 7,4A$
- Tensão de pico: $V_{Di_3/4_pic} = 450V$
- Diodo escolhido: HFA25TB60 (6 unidades)

3.3.7 - Dimensionamento dos diodos $D_{i_5/6}$:

- Corrente eficaz: $I_{Di_5/6_ef} = 6,0A$
- Corrente de pico: $I_{Di_5/6_pic} = 23,1A$
- Corrente média: $I_{Di_5/6_med} = 2,8A$
- Tensão de pico: $V_{Di_5/6_pic} = 450V$
- Diodo escolhido: HFA25TB60 (6 unidades)

3.3.8 - Projeto do controlador de corrente:

Considerando que : $K_{shunt}=0,1$ e $V_T=5,2V$, então:

$C_2=1nF$;

$R_2=220k\Omega$;

$C_1=56pF$;

$R_1=R_a=22k\Omega$.

Lembrando que $K_{shunt} = K_{AI} \cdot Rb$, onde K_{AI} representa o ganho do sensor de corrente, desta forma, se $K_{AI} = 10^3$, então $Rb=100\Omega$. Pode-se então observar nas Fig.3.6 Fig.3.7 o diagrama de fase e de módulo, da planta, do controlador e da função de transferência do sistema em laço aberto da malha de corrente:

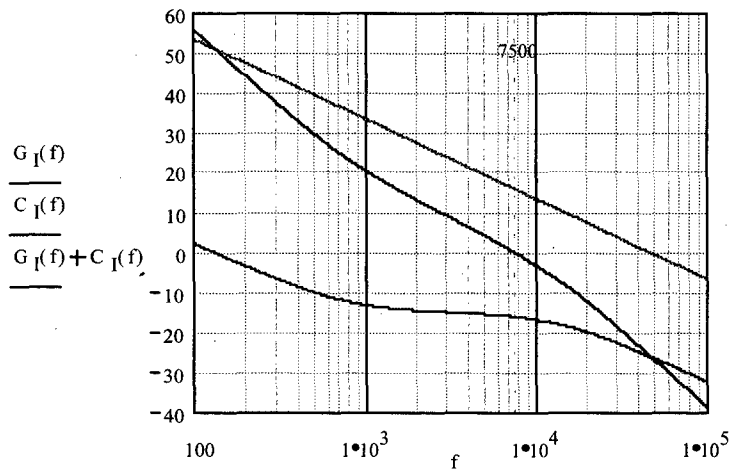


Fig.3. 6: Diagrama de módulo, em dB, da planta (vermelho), do controlador (azul) e da função de transferência de laço aberto da malha de corrente.

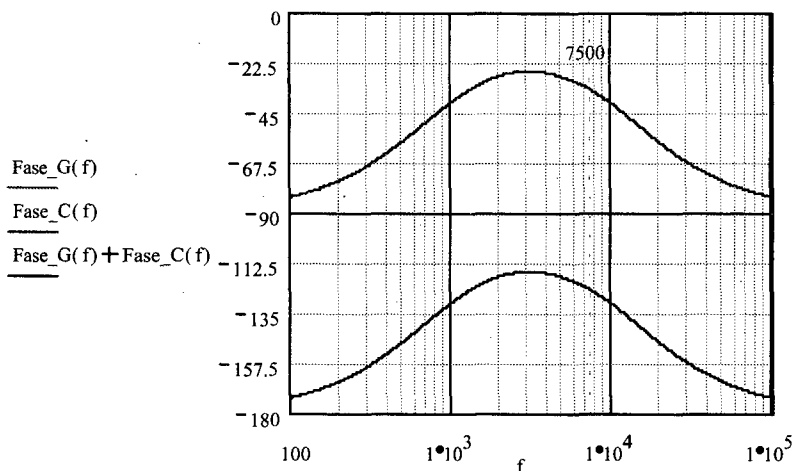


Fig.3. 7: Diagrama de fase, em graus, da planta (vermelho), do controlador (azul) e da função de transferência de laço aberto da malha de corrente.

Pode-se observar que para o projeto efetuado, a frequência de cruzamento da função de transferência de laço aberto está exatamente onde foi projetada para estar:

$$f_c = \frac{f_s}{4} = 7,5kHz . \text{ Além disso, tem-se uma margem de fase de } 56^\circ .$$

3.3.9 - Projeto do controlador de tensão

Sabendo-se que $V_{ref}=7,5V$ e supondo que $Kx \approx 2$ tem-se:

$$C_2=1\mu F;$$

$$R_2=100k\Omega;$$

$$C_1=1nF;$$

$$R_1=100k\Omega;$$

$$R_x=100k\Omega;$$

$$R_y=5,6M\Omega;$$

Obs.: Na verdade R_x é um resistor variável, através do qual se ajusta a tensão de saída, ou seja, se $V_{ref}=7,5V$, para se ter $450V$ na saída é necessário que $R_x=94,9k\Omega$.

Pode-se então observar na Fig.3.8 e na Fig.3.9 o diagrama de fase e de módulo, respectivamente, da planta, do controlador e da função de transferência do sistema em laço aberto da malha de tensão:

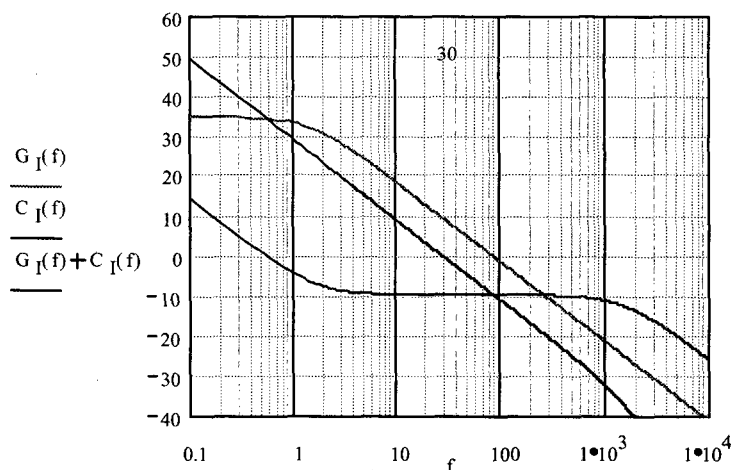


Fig.3. 8: Diagrama de módulo, em dB, da planta (vermelho), do controlador (azul) e da função de transferência de laço aberto da malha de tensão.

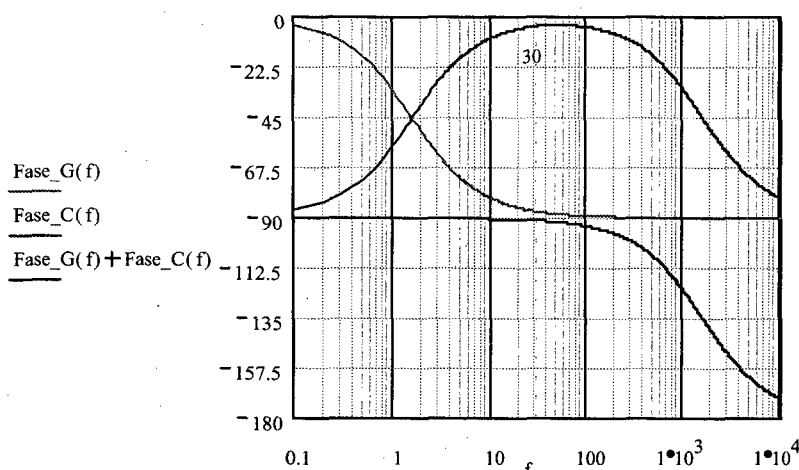


Fig.3. 9: Diagrama de fase, em graus, da planta (vermelho), do controlador (azul) e da função de transferência de laço aberto da malha de tensão.

Pode-se observar que a frequência de cruzamento da malha de tensão encontra-se na metade da frequência da rede, ou seja, 30Hz, o que na verdade está uma oitava acima do valor projetado, isto se deve à escolha dos componentes dos controladores, já que a variação de seus valores disponíveis é discreta.

Esta fato, no entanto, não deve causar maiores problemas, no entanto seria possível refazer o projeto de forma a se obter uma frequência de cruzamento inferior, o que neste caso não se faz necessário.

Observa-se ainda que a margem de fase que se obtém para a malha de tensão é de aproximadamente 90°.

3.4 - RESULTADOS DE SIMULAÇÃO

Afim de comprovar a validade do equacionamento apresentado no capítulo anterior, bem como do projeto apresentado neste, foram efetuadas simulações utilizando o software *PSpice*, onde o circuito foi implementado utilizando os modelos dos componentes reais escolhidos, disponíveis em suas bibliotecas.

O circuito simulado é apresentado na Fig.3.10 e todos os componentes utilizados são os escolhidos no projeto apresentado no item 3.3, é apresentada apenas a malha de corrente da fase 1, já as outras duas são idênticas.

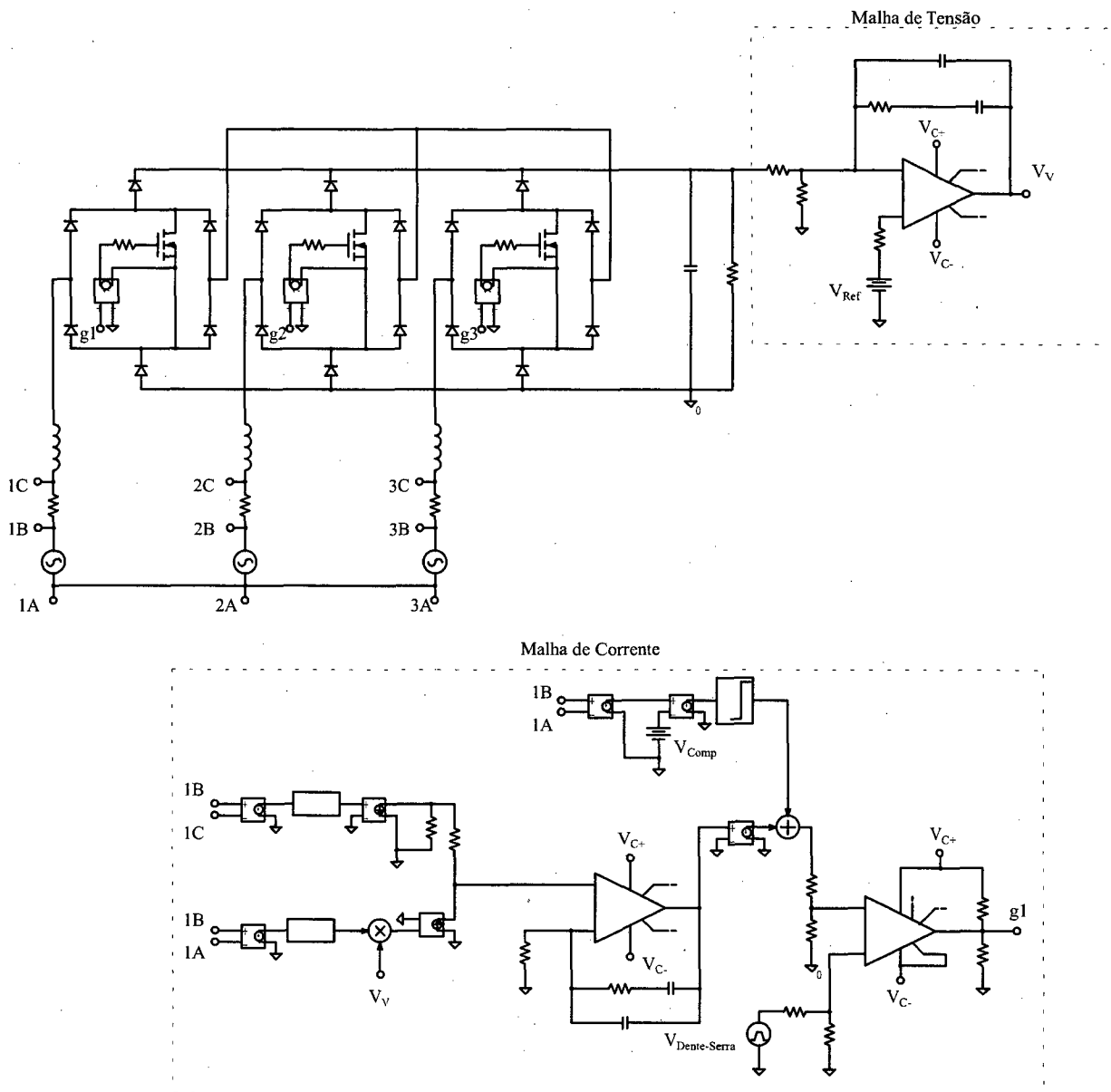


Fig.3. 10: Circuito simulado no software Pspice.

Na Fig.3.11 são apresentadas as correntes de entrada $I_1(t)$, $I_2(t)$ e $I_3(t)$, onde pode-se verificar seu formato senoidal e o equilíbrio entre as fases. A corrente de pico para cada fase é de 24A (incluindo a ondulação de alta frequência devida ao chaveamento) e a corrente eficaz é de 16A. A potência de entrada então é de 6,1kW, de onde pode-se concluir que o rendimento, em simulação, observado para o conversor é de 98,3%, rendimento este superior ao previsto nas especificações de projeto, o que pode justificar pequenas discrepâncias entre os valores de corrente calculados e os valores que serão apresentados a seguir, obtidos a partir da simulação.

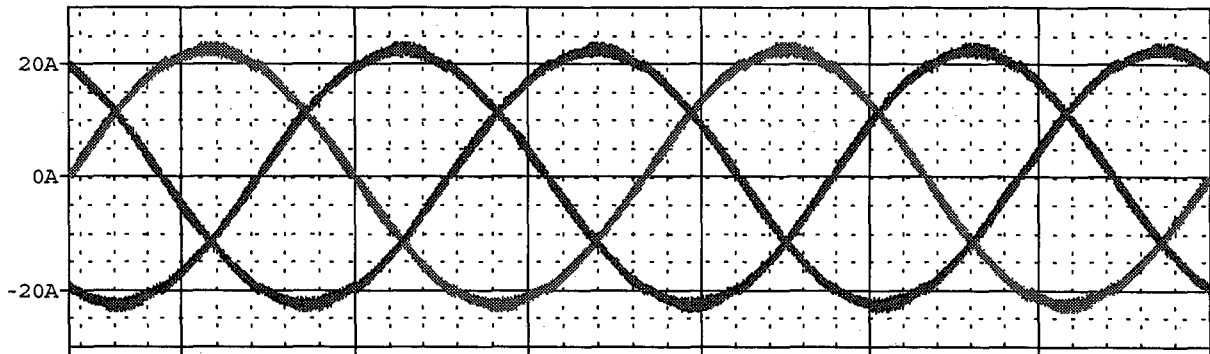


Fig.3. 11: Correntes de entrada.

Na Fig.3.12 são mostradas a corrente e a tensão (dividida por 6) na fase 1. Pode-se observar que a corrente é uma imagem da tensão e não há defasamento entre elas.

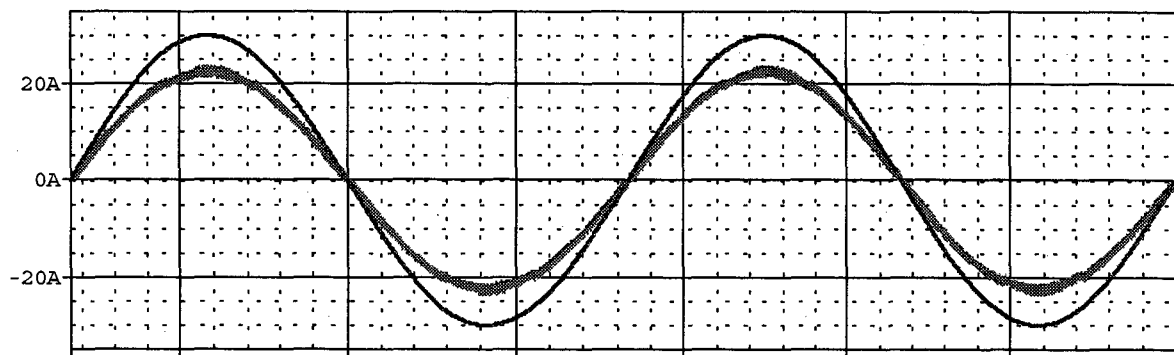


Fig.3. 12: Tensão (dividida por 6) e corrente na fase 1.

Na Fig.3.13 tem-se em detalhe no pico a corrente de fase $I_1(t)$, que é obviamente a corrente sobre o indutor L_1 . Observa-se uma ondulação de 2,5A, o que equivale a cerca de 10,5% da corrente de pico.

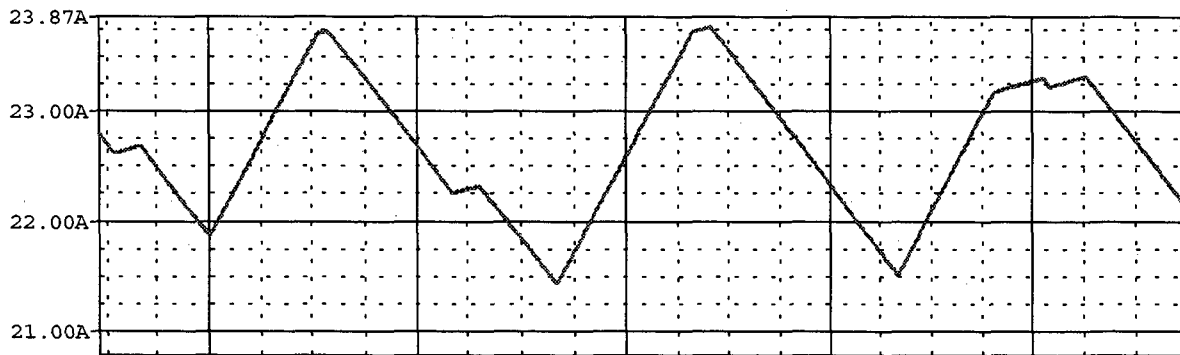


Fig.3. 13; Corrente $I_1(t)$ em detalhe no pico.

Na Fig.3.14 é mostrada em detalhe a passagem por zero da corrente $I_1(t)$, pode-se observar então uma distorção bastante pequena da corrente na passagem por zero, o que comprova o bom desempenho da malha de corrente.

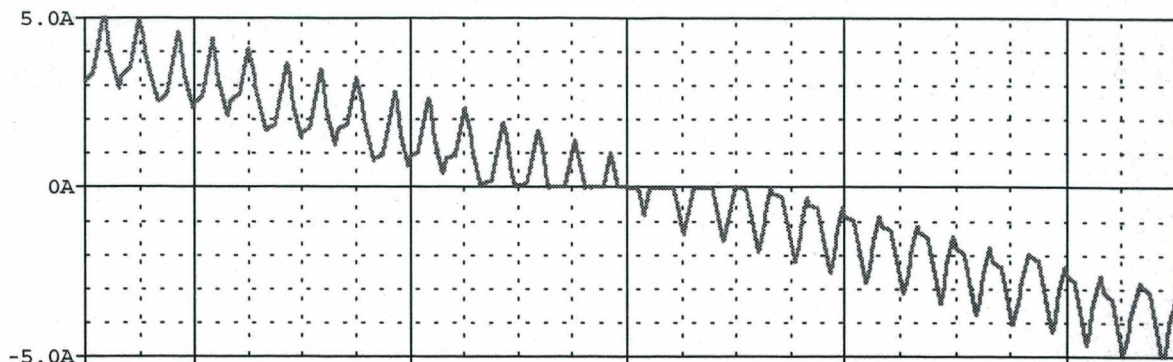


Fig.3. 14: Detalhe da passagem por zero da corrente de $I_1(t)$.

Na Fig.3.15 tem-se a tensão sobre o indutor L_1 onde, apesar de não ficar muito claro na figura, se for filtrada a ondulação de alta frequência (frequência de chaveamento) pode-se observar, obviamente, uma tensão senoidal e defasada 90° em relação à corrente sobre ele.

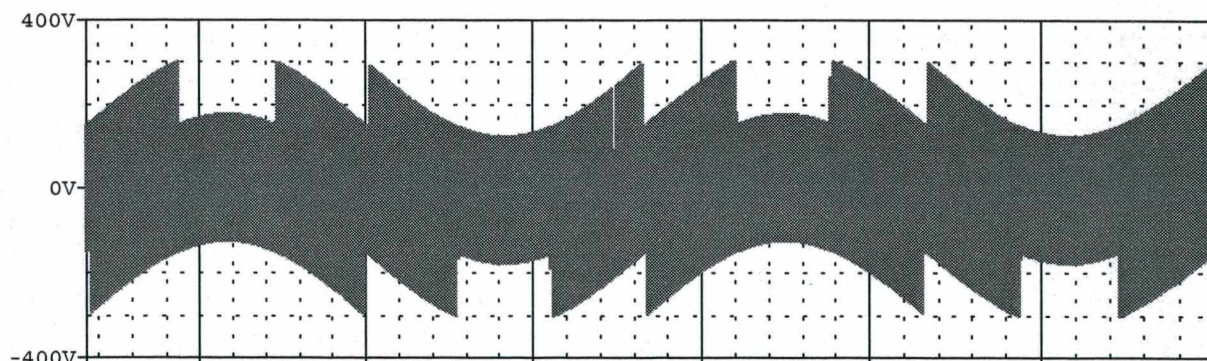


Fig.3. 15: Tensão sobre o indutor L_1 .

Na Fig.3.16 é mostrada em detalhe, no pico, a tensão sobre o indutor L_1 , onde pode-se observar uma tensão de pico de 303V.

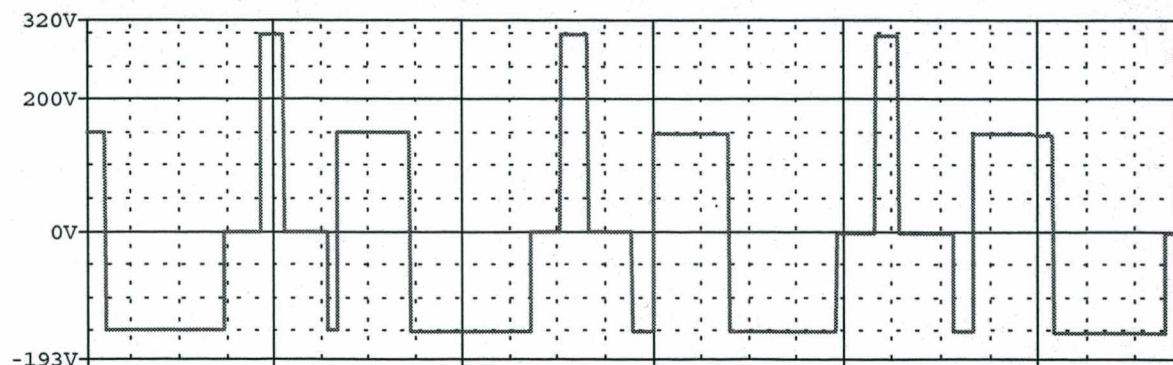


Fig.3. 16: Tensão sobre o indutor L_1 em detalhe no pico.

A forma de onda da corrente sobre o interruptor S_1 é apresentada na Fig.3.17, as correntes sobre os interruptores S_2 e S_3 são equivalentes e por isso não serão mostradas. Observa-se uma corrente média de 5,5A e uma corrente eficaz de 9,3.

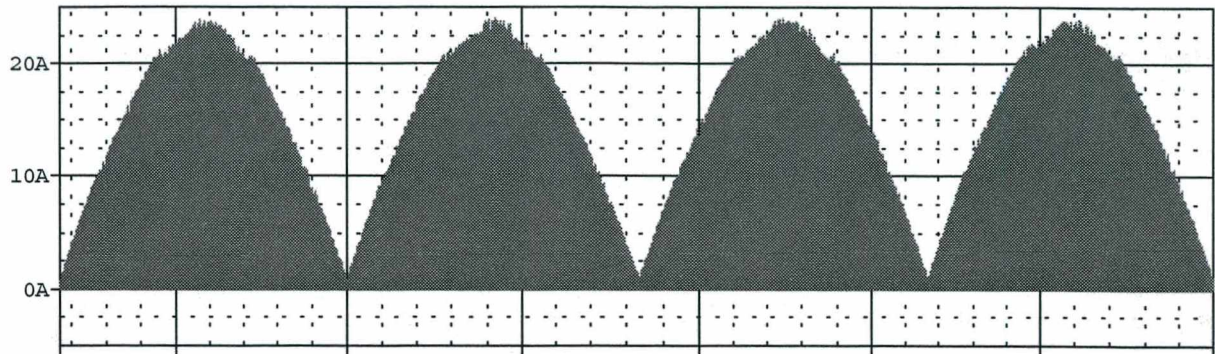


Fig.3. 17: Corrente sobre o interruptor S_1 .

Tem-se na Fig.3.18 a corrente sobre o interruptor S_1 em detalhe no pico, onde verifica-se uma corrente de pico de 24A.

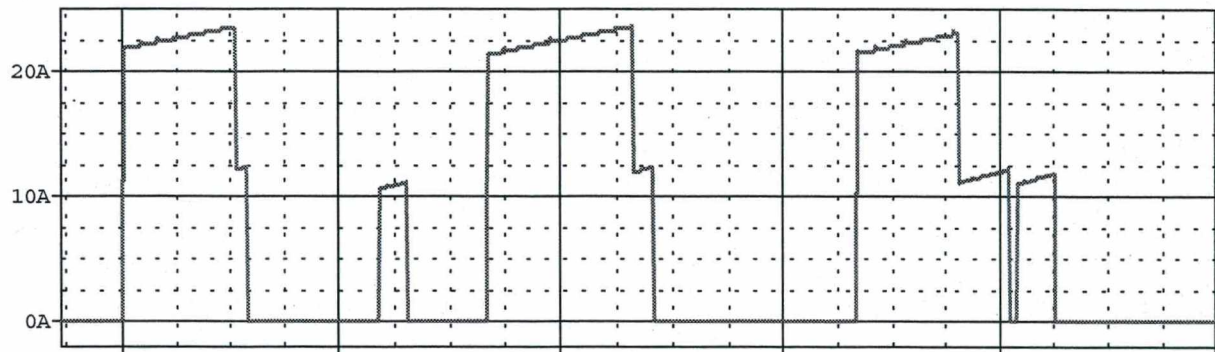


Fig.3. 18: Corrente sobre o interruptor S_1 em detalhe no pico.

É apresentada na Fig.3.19 a tensão sobre o interruptor S_1 , que assim como a corrente, é equivalente à tensão sobre os interruptores S_2 e S_3 .

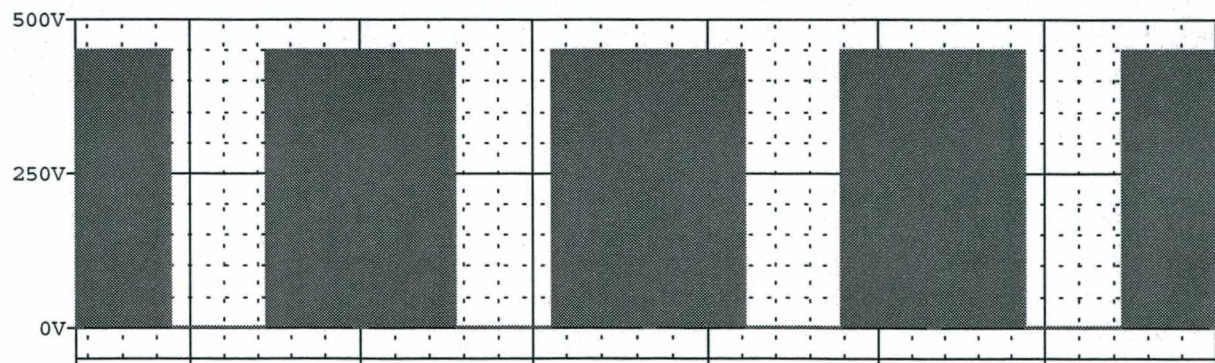


Fig.3. 19: Tensão sobre o interruptor S_1 .

A Fig.3.20 mostra em detalhe a tensão sobre o interruptor S_1 , onde se observa uma tensão de pico de 450V, que é a própria tensão de saída.

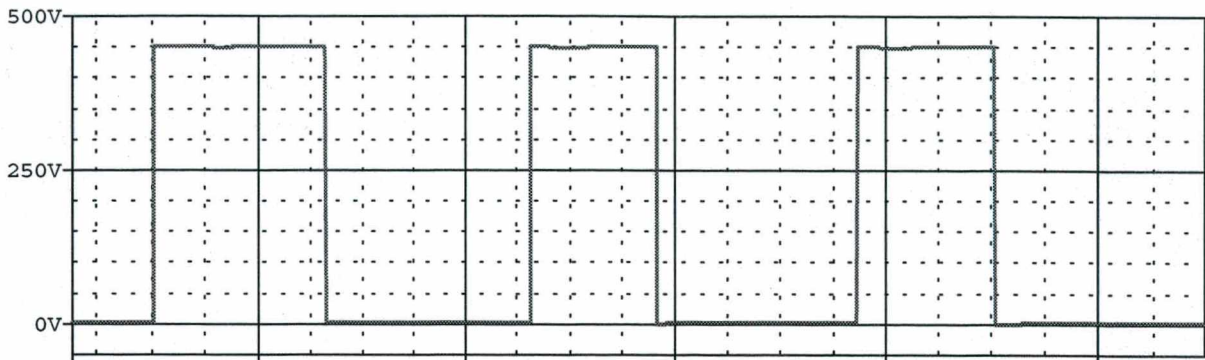


Fig.3. 20: Tensão sobre o interruptor S_1 em detalhe.

É apresentada na Fig.3.21 a corrente sobre o diodo D_{11} , equivalente à corrente nos diodos $D_{i_{1/2}}$, onde se registra uma corrente média de 4,5A e uma corrente eficaz de 8,8A.

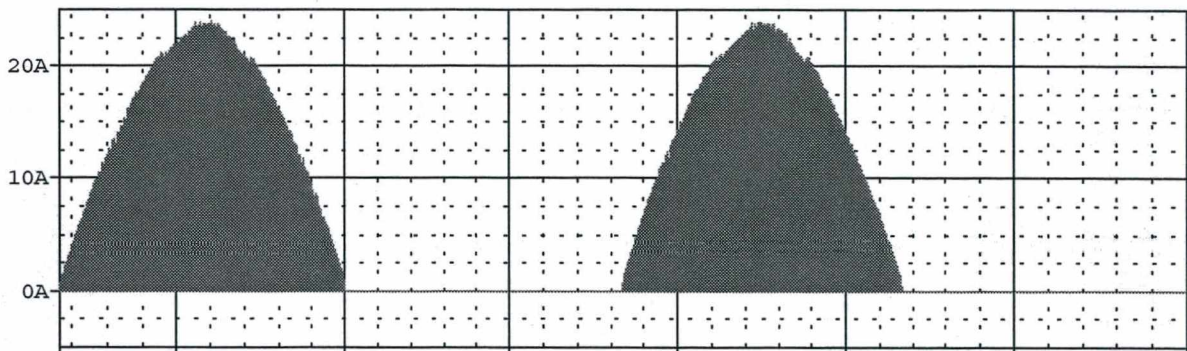


Fig.3. 21: Corrente sobre o diodo D_{11} .

A Fig.3.22 mostra a corrente sobre o diodo D_{11} em detalhe no pico, onde pode-se observar uma corrente de pico de 24A, que é a própria corrente de pico de fase.

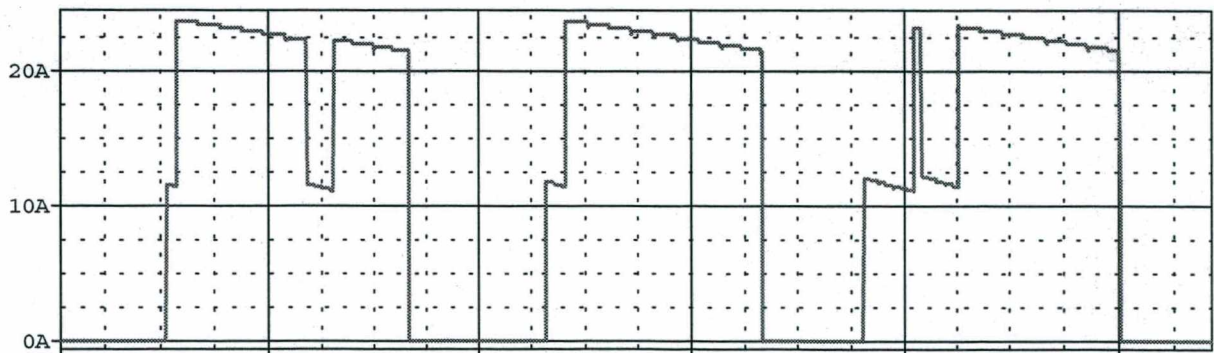


Fig.3. 22; Detalhe no pico da corrente sobre o diodo D_{11} .

Na Fig.3.23 é apresentada a tensão sobre o diodo D_{11} , equivalente à tensão sobre os diodos $D_{i_{1/2}}$, onde se observa uma tensão de pico de 450V.

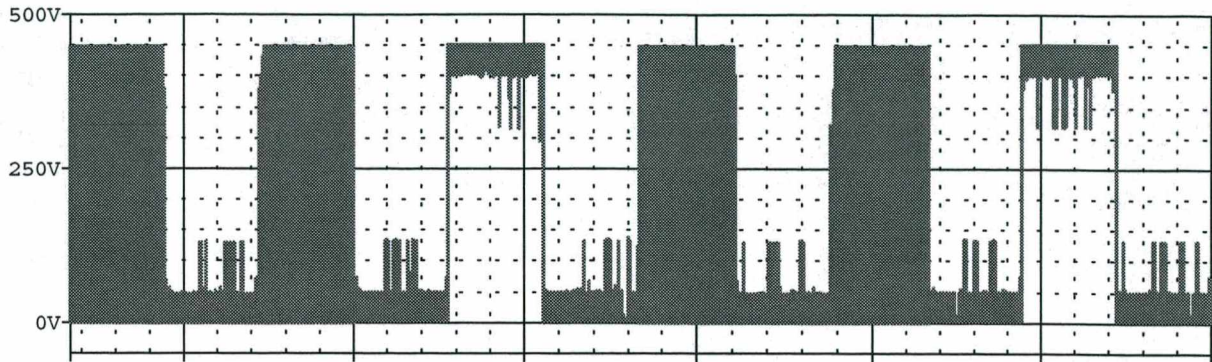


Fig.3. 23: Tensão sobre o diodo D_{11} .

A Fig.3.24 apresenta a corrente sobre o diodo D_{13} , equivalente à corrente nos diodos $D_{i_{3/4}}$, onde se observa uma corrente média de 7,2A, corrente eficaz de 11,3A e corrente de pico de 24^a

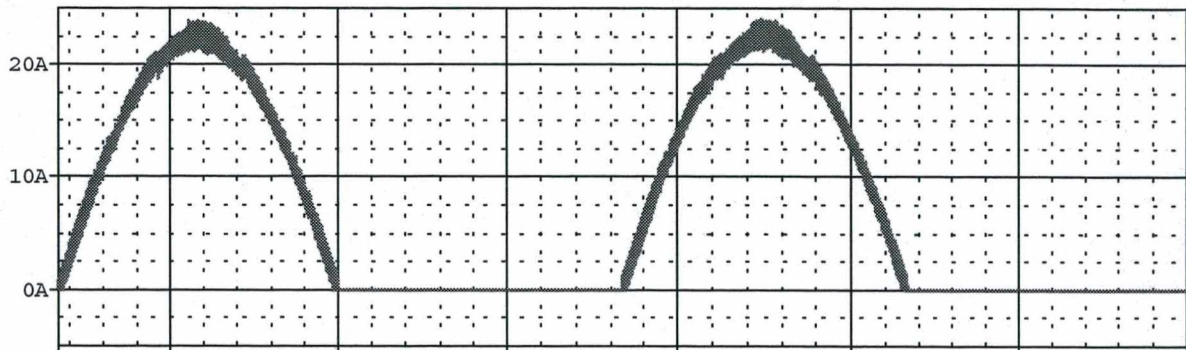


Fig.3. 24: Corrente sobre o diodo D_{13} , equivalente à corrente no grupo de diodos $D_{i_{3/4}}$.

Na Fig.3.25 pode-se observar a tensão sobre o diodo D_{13} , que assim como a corrente, é equivalente à tensão sobre o grupo de diodos $D_{i_{3/4}}$. Pode-se observar uma tensão de pico de 450V.

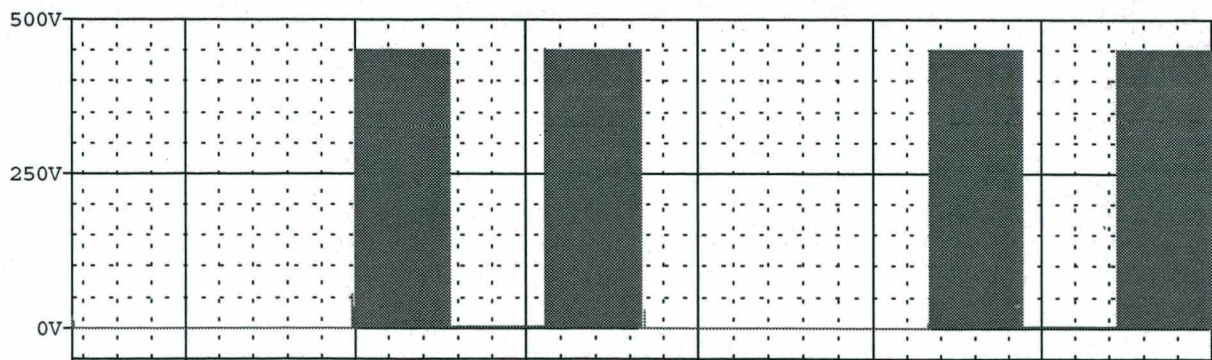


Fig.3. 25: Tensão sobre o diodo D_{13} , equivalente à tensão nos diodos $D_{i_{3/4}}$.

Apresenta-se na Fig.3.26 a corrente sobre o diodo D_{15} , equivalente à corrente nos diodos $D_{i_{5/6}}$, onde se tem uma corrente média de 2,7A e uma corrente eficaz de 6,6A.

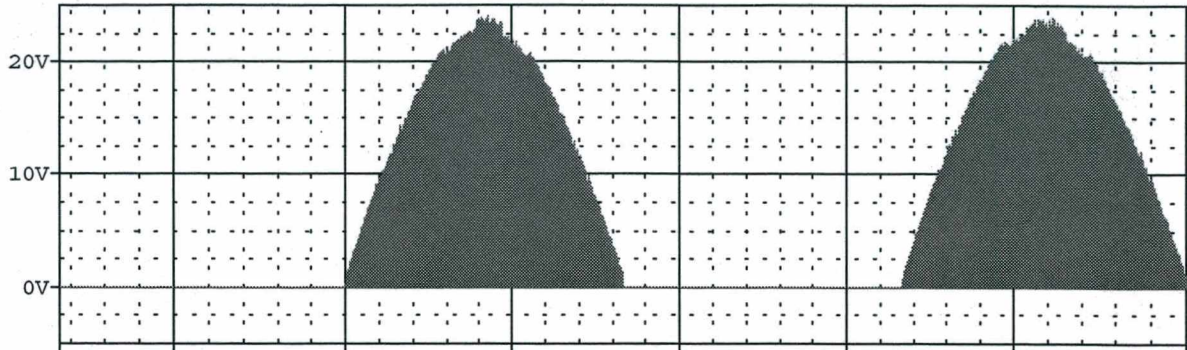


Fig.3. 26: Corrente sobre o diodo D_{15} , idêntica, a menos de um defasamento, à corrente no grupo de diodos $D_{i_{5/6}}$.

A Fig.3.27 mostra a corrente no diodo D_{15} em detalhe no pico, onde se observa uma corrente de pico de 24A, como era de se esperar.

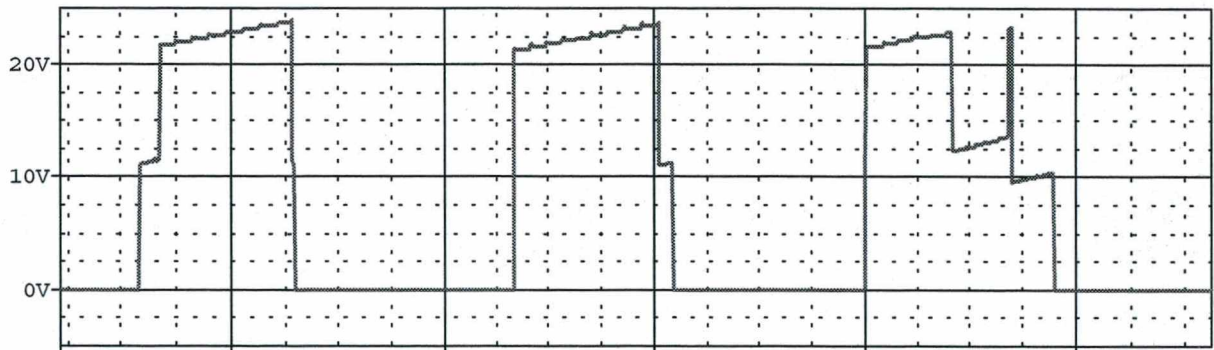


Fig.3. 27: Detalhe no pico da corrente no diodo D_{15} .

É apresentada na Fig.3.28 a tensão sobre o diodo D_{15} , onde se observa uma tensão de pico de 450V.

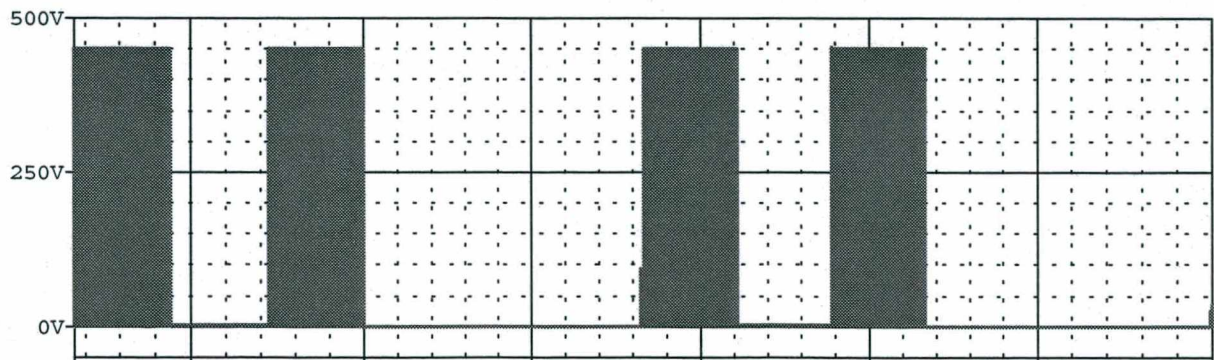


Fig.3. 28: Tensão sobre o diodo D_{15} , equivalente à tensão sobre o grupo de diodos $D_{i_{5/6}}$.

Na Fig.3.29 é apresentada a corrente sobre o capacitor de saída, onde a corrente média é obviamente nula e a corrente eficaz é de 9,3A.

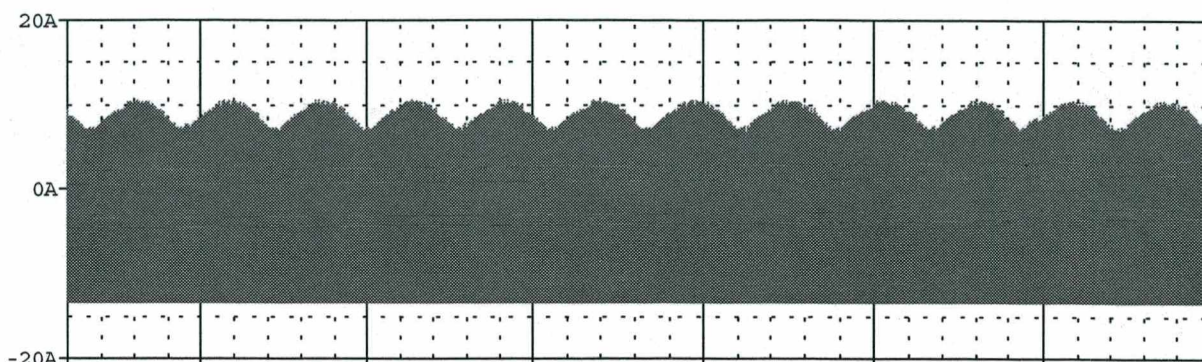


Fig.3. 29: Corrente sobre o capacitor de saída C_0 .

A Fig.3.30 mostra a corrente no capacitor de saída em detalhe no pico, onde observa uma corrente de pico de 13,3A (negativa), que é a própria corrente média no resistor de saída, como era de se esperar.

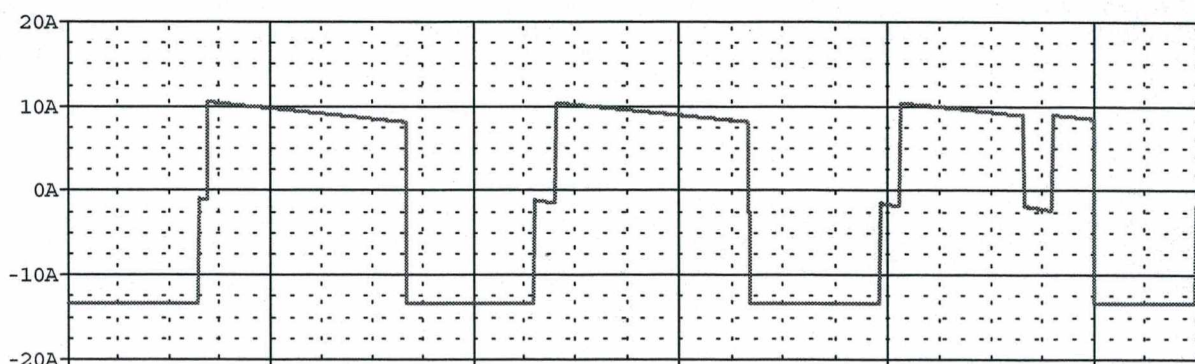


Fig.3. 30: Corrente no capacitor de saída em detalhe no pico.

É apresentada na Fig.3.31 a tensão de saída, ou seja a tensão no capacitor de saída, onde se observa uma tensão média de 449,9V, o ajuste fino desta tensão pode ser feito através do resistor variável R_x .

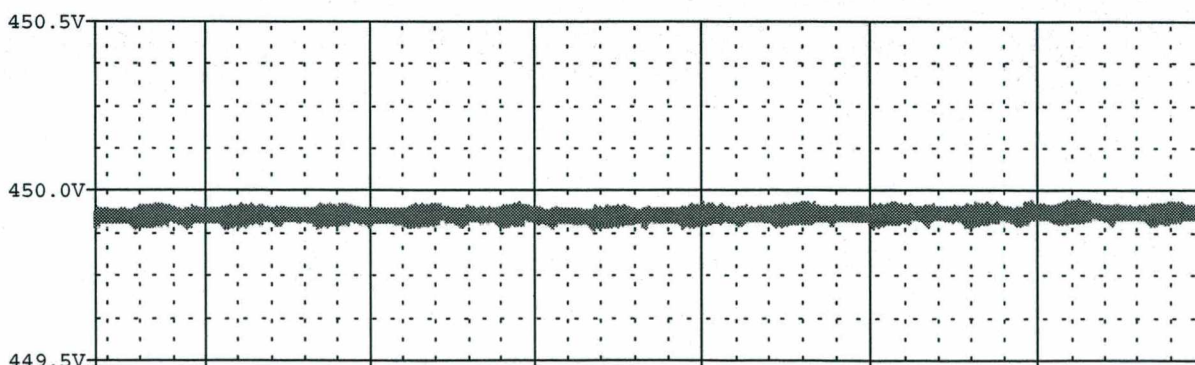


Fig.3. 31; Tensão no capacitor de saída C_0 .

A Fig.3.32 mostra em detalhe a tensão no capacitor de saída, onde se pode observar uma ondulação de 50mV, o que equivale a 0,011% da tensão de saída. Observa-se também que não há ondulação de baixa frequência, somente de alta frequência (frequência de chaveamento), conforme previsto.

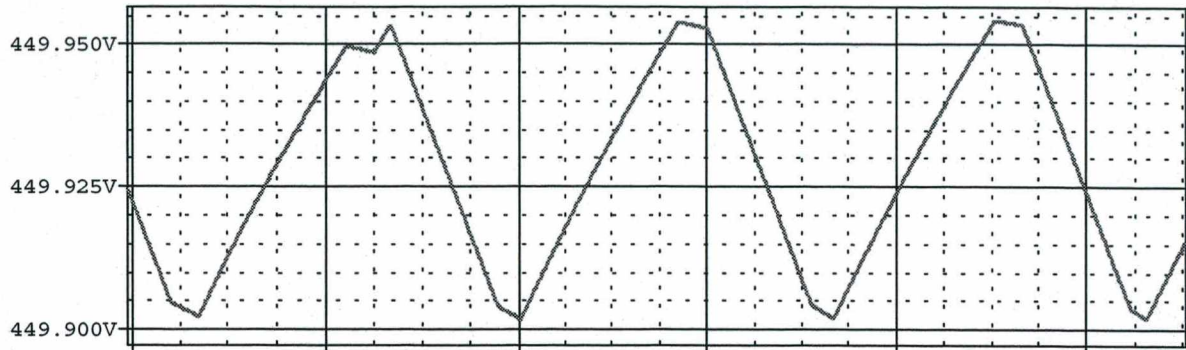


Fig.3. 32: Tensão de saída em detalhe.

São apresentados a seguir os resultados previstos em projeto e os resultados obtidos por simulação, visando comprovar a validade do projeto e garantir maior segurança na implementação do protótipo:

		VALORES TEÓRICOS	VALORES OBTIDOS POR SIMULAÇÃO
Tensão de saída $\rightarrow V_O$		450V	449,9V
Potência de saída $\rightarrow P_O$		6kW	6kW
Rendimento do conversor $\rightarrow \eta$		96%	98,3%
Ondulação na tensão de saída $\rightarrow \Delta V_O\%$		0,5%*	0,011%
Corrente eficaz no capacitor de saída $\rightarrow I_{Co_ef}$		10A	9,3A
Corrente de pico no capacitor de saída $\rightarrow I_{Co_pic}$		13,3A	13,3A
Ondulação na corrente de entrada $\rightarrow \Delta I_{IN}\%$		10%	10,5%
Corrente média nos interruptores $\rightarrow I_{S_med}$		5,5A	5,5A
Corrente eficaz nos interruptores $\rightarrow I_{S_ef}$		8,6A	9,3A
Corrente de pico nos interruptores $\rightarrow I_{S_pic}$		23,1A	24A
Tensão de pico nos interruptores $\rightarrow V_{S_pic}$		450V	450V
Corrente de pico nos indutores $\rightarrow I_{L_pic}$		23,1A	24A
Corrente eficaz nos indutores $\rightarrow I_{L_ef}$		16,4A	16A
Corrente média nos indutores $\rightarrow I_{L_med}$		0A	0A
Tensão de pico nos indutores $\rightarrow V_{L_pic}$		305V	303V
Diodos $D_{i_1/2}$	Corrente de pico $\rightarrow I_{Di_1/2_pic}$	23,1A	24A
	Corrente média $\rightarrow I_{Di_1/2_med}$	4,6A	4,5A
	Corrente eficaz $\rightarrow I_{Di_1/2_ef}$	9,8A	8,8A
	Tensão de pico $\rightarrow V_{Di_1/2_pic}$	450V	450V
Diodos $D_{i_3/4}$	Corrente de pico $\rightarrow I_{Di_3/4_pic}$	23,1A	24A
	Corrente média $\rightarrow I_{Di_3/4_med}$	7,4A	7,2A
	Corrente eficaz $\rightarrow I_{Di_3/4_ef}$	11,6A	11,3A
	Tensão de pico $\rightarrow V_{Di_3/4_pic}$	450V	450V
Diodos $D_{i_5/6}$	Corrente de pico $\rightarrow I_{Di_5/6_pic}$	23,1A	24A
	Corrente média $\rightarrow I_{Di_5/6_med}$	2,8A	2,7A
	Corrente eficaz $\rightarrow I_{Di_5/6_ef}$	6,0A	6,6A
	Tensão de pico $\rightarrow V_{Di_5/6_pic}$	450V	450V

* Valor previsto para a utilização de uma capacitância de saída de 80 μ F, no entanto utilizou-se uma capacitância de saída de 3mF, por motivos já explicados anteriormente.

Pode-se notar então que os resultados obtidos por simulação estão bastante próximos dos resultados previstos em projeto. Pode-se comprovar então a validade dos resultados obtidos a partir do projeto efetuado e conseqüentemente confirma-se também

a validade do equacionamento e da metodologia de projeto desenvolvida. A próxima etapa passa a ser então a implementação do protótipo.

3.5 - RESULTADOS EXPERIMENTAIS

Com base no projeto apresentado no item 3.3, além da comprovação de sua validade através da simulação apresentada no item 3.4, construiu-se um protótipo com as mesmas especificações estabelecidas no projeto apresentado. A implementação do protótipo foi efetuada pelo engenheiro Yales Romulo de Novaes, M.Sc.

Lembra-se novamente que não serão apresentados detalhes do projeto e da construção do protótipo, já que o objetivo da implementação é unicamente obter resultados experimentais que comprovem o funcionamento do conversor, de acordo com o equacionamento e a metodologia de projeto desenvolvidos e apresentados.

São então apresentadas na Fig.3.33 as correntes de entrada. Pode-se observar no entanto uma pequena distorção nas correntes, além de desequilíbrio entre as fases. Isto se deve ao fato de que as referências de corrente são definidas pelas respectivas tensões de fase, no entanto se observou uma distorção, além de um desequilíbrio, das tensões de alimentação, o que obviamente acabou por se refletir nas correntes. Esta distorção pode ser explicada pela presença de impedâncias de linha, além do fato de se ter utilizado um variador de tensão durante as experimentações, de forma que são esperados resultados bem melhores para as correntes, se for possível dispor de tensões de fase de melhor qualidade.

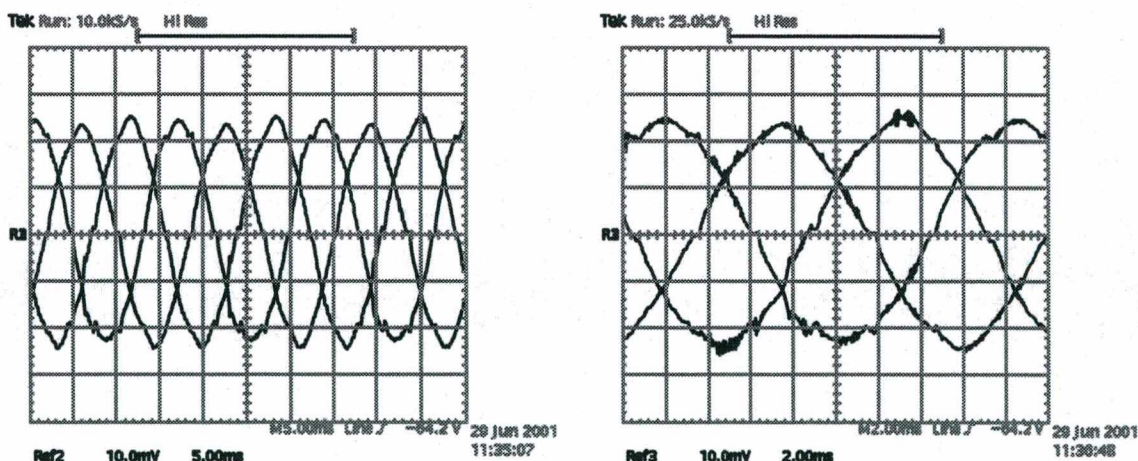


Fig.3. 33: Correntes de fase de entrada (10A/div).

Na fig.3.34 pode-se observar a tensão e a corrente na fase 1, bem como a referência de corrente. A partir desta figura pode-se comprovar claramente que a distorção na corrente de fase proveniente da experimentação do protótipo se deve

basicamente à distorção na tensão de fase. Pode-se observar ainda que praticamente não há defasamento entre tensão e corrente.

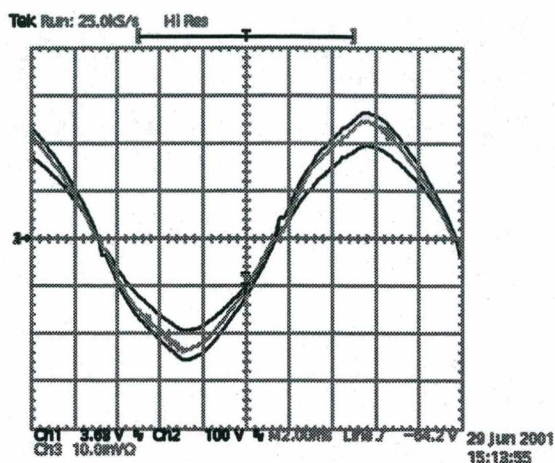


Fig.3. 34: Tensão, referência de corrente e corrente na fase 1.

Tem-se na Fig.3.35 o espectro harmônico da corrente de fase $I_1(t)$, onde se pode observar uma taxa de distorção harmônica (T.D.H.) de 4,1%, então considerando que não há defasamento entre tensão e corrente, chega-se a um fator de potência de 0,999.

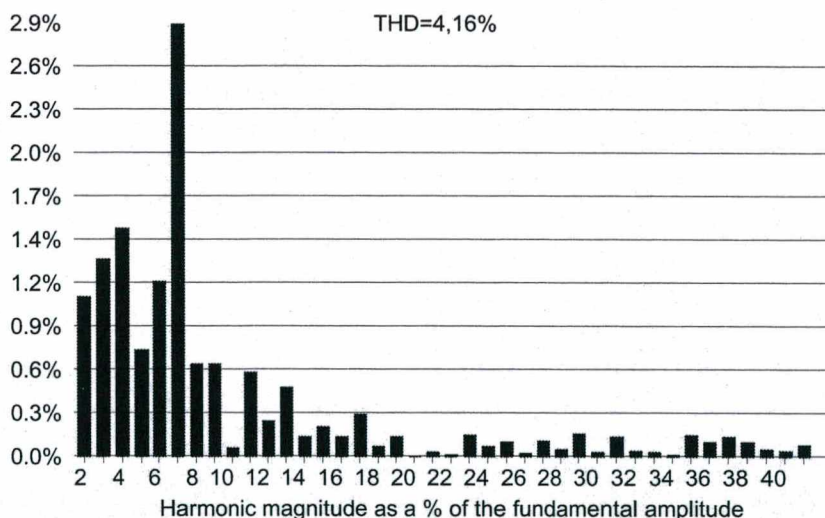


Fig.3. 35; Espectro harmônico da corrente de fase $I_1(t)$, como porcentagem da componente fundamental.

Na Fig.3.36 são apresentadas as curvas de rendimento do conversor para a tensão de alimentação nominal (220V eficazes de linha) e para uma tensão de alimentação de 154V eficazes de linha, ou seja, 30% inferior. Para o primeiro caso observa-se uma variação muito pequena no rendimento do conversor, já para o segundo caso, observa-se uma considerável queda de rendimento a medida que se aumenta a potência. Este fato era esperado, visto que ao se reduzir a tensão de entrada,

aumentaram-se os níveis de corrente, aumentando conseqüentemente as perdas por condução, devendo-se ressaltar ainda que o conversor passa a operar fora do ponto de operação para o qual foi projetado.

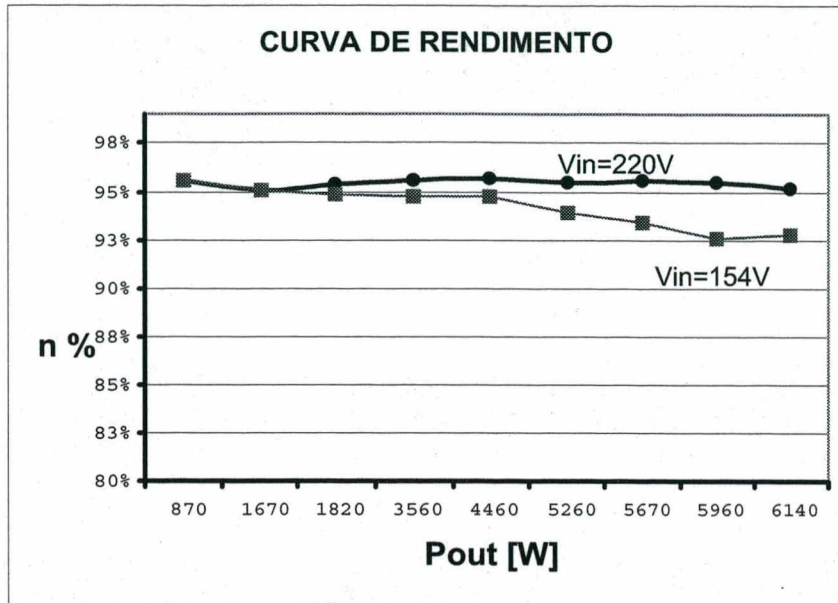


Fig.3. 36: Curva de rendimento para o retificador trifásico.

3.6 - CONCLUSÃO

Neste capítulo apresentou-se inicialmente o projeto e o dimensionamento do conversor CA-CC trifásico, unidirecional, sem neutro, proposto no capítulo 2. Na sequência efetuou-se uma simulação do conversor, utilizando o *software* Pspice, para comprovar a validade do equacionamento e da metodologia de projeto desenvolvidos. Foram então finalmente apresentados os resultados obtidos a partir da experimentação de um protótipo implementado em laboratório.

Pode-se notar que, a partir da metodologia desenvolvida, o projeto do conversor é simples e direto e os resultados bastante confiáveis.

Os resultados obtidos foram excelentes: baixa distorção na corrente de entrada, bom controle da tensão de saída, alto rendimento e simplicidade do circuito de potência e de controle, podendo-se utilizar inclusive os circuitos integrados comumente utilizados nos conversores CA-CC unidirecionais monofásicos boost (3854).

Enfim, pode-se concluir que a topologia estudada é altamente recomendável para aplicações em conversores CA-CC trifásicos sem neutro, onde se necessite de regulação da tensão de saída e fator de potência unitário, como por exemplo em fontes para sistemas de telecomunicações, pois atende claramente às rígidas normas estabelecidas.

CAPÍTULO 4

4 - ANÁLISE, MODELAGEM E CONTROLE DE CONVERSORES CA-CC TRIFÁSICOS, UTILIZANDO A TRANSFORMAÇÃO DE PARK

4.1 - INTRODUÇÃO

O estudo de conversores CA-CC trifásicos com elevado fator de potência ainda é pouco difundido, de forma que as metodologias empregadas são muitas vezes complexas ou pouco eficientes, deixando uma importante lacuna para os projetistas, principalmente no que diz respeito aos conversores ainda não estudados.

Seria então de grande interesse a obtenção de uma metodologia de estudo rápida e simples, porém eficiente e confiável, para estes conversores. Desta maneira, vê-se na utilização da transformação de Park a possibilidade de se obter um método de análise que apresente as características desejadas.

Será então apresentado neste capítulo o desenvolvimento de uma metodologia simples e genérica para efetuar a análise, modelagem e controle de conversores CA-CC trifásicos em geral. Esta metodologia será desenvolvida para o conversor CA-CC (ou CC-CA) mais simples e difundido na literatura, comumente usado como inversor trifásico (ver Fig.4.1). Será então efetuado um projeto e em seguida apresentados os resultados de simulação.

O desenvolvimento desta técnica objetiva efetuar o controle do conversor unidirecional proposto e estudado no capítulo 2, de forma que a técnica será adaptada para o conversor de interesse no capítulo seguinte, no entanto esta técnica pode ser utilizada para qualquer conversor CA-CC ou CC-CA trifásico.

4.2 - CONSIDERAÇÕES GERAIS

A técnica será então elaborada para o conversor CA-CC trifásico bidirecional apresentado na Fig.4.1.

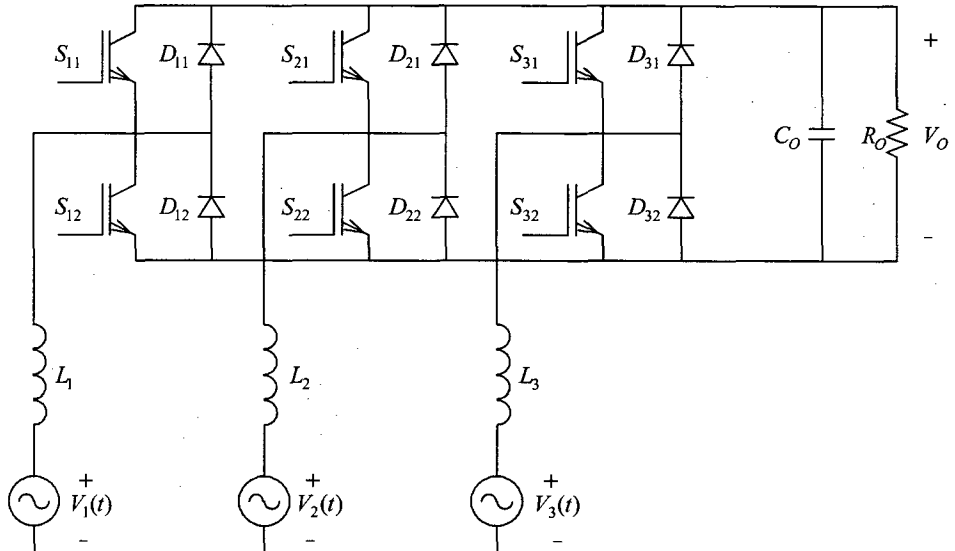


Fig.4.1: Circuito do conversor CA-CC trifásico bidirecional analisado.

Supõe-se que a alimentação é senoidal e equilibrada, de forma que as tensões de fase são definidas por:

$$\begin{cases} V_1(t) = V_p \cdot \text{sen}(\omega \cdot t) \\ V_2(t) = V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ V_3(t) = V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.4.1})$$

Desta forma, as tensões de linha são dadas por:

$$\begin{cases} V_{12}(t) = V_1(t) - V_2(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 30^\circ) \\ V_{23}(t) = V_2(t) - V_3(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t - 90^\circ) \\ V_{31}(t) = V_3(t) - V_1(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 150^\circ) \end{cases} \quad (\text{Eq.4.2})$$

Assim, as tensões de linha e de fase podem ser representadas vetorialmente conforme apresentado na Fig.4.2, onde a referência permanece em repouso e os vetores que representam as tensões giram no sentido anti-horário com velocidade angular correspondente à frequência da rede.

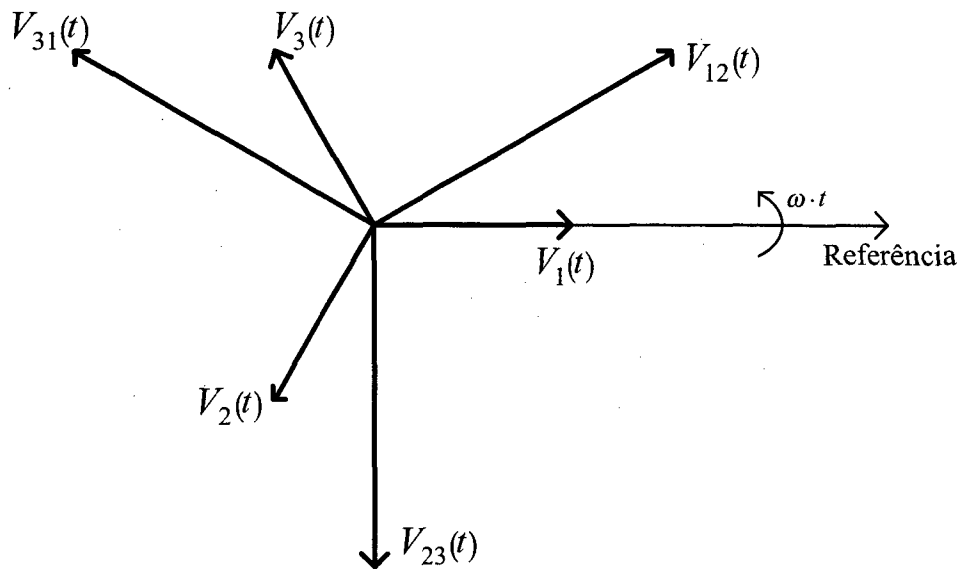


Fig.4. 2: Representação vetorial das tensões de fase e de linha.

Alterando-se a referência convenientemente, conforme a Fig.4.3, onde a referência ainda está em repouso e os vetores (que representam as tensões) permanecem girando no sentido anti-horário, tem-se:

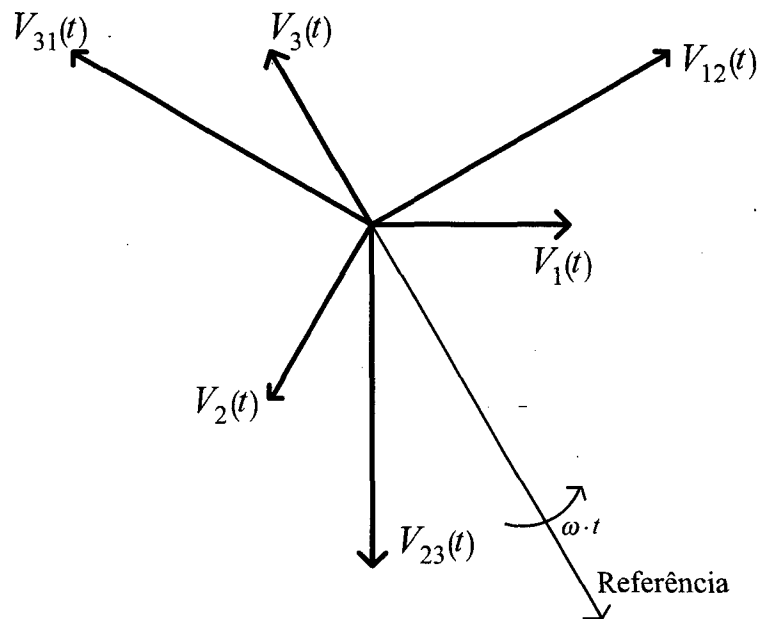


Fig.4. 3: Representação vetorial das tensões de fase e de linha, com a referência convenientemente deslocada (atrasada 60° em relação à referência da Fig.4.2).

Então, a partir da Fig.4.3, com a referência deslocada (60° atrasada em relação à referência anterior apresentada na Fig.4.2), as tensões de linha são dadas por:

$$\begin{cases} V_{12}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 90^\circ) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t) \\ V_{23}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t - 30^\circ) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t - 120^\circ) \\ V_{31}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 210^\circ) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.4. 3})$$

4.3 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA ENTRADA (CA)

O circuito do conversor apresentado na Fig.4.1, pode ser representado pelo circuito simplificado da Fig.4.4 sem perda de generalidade:

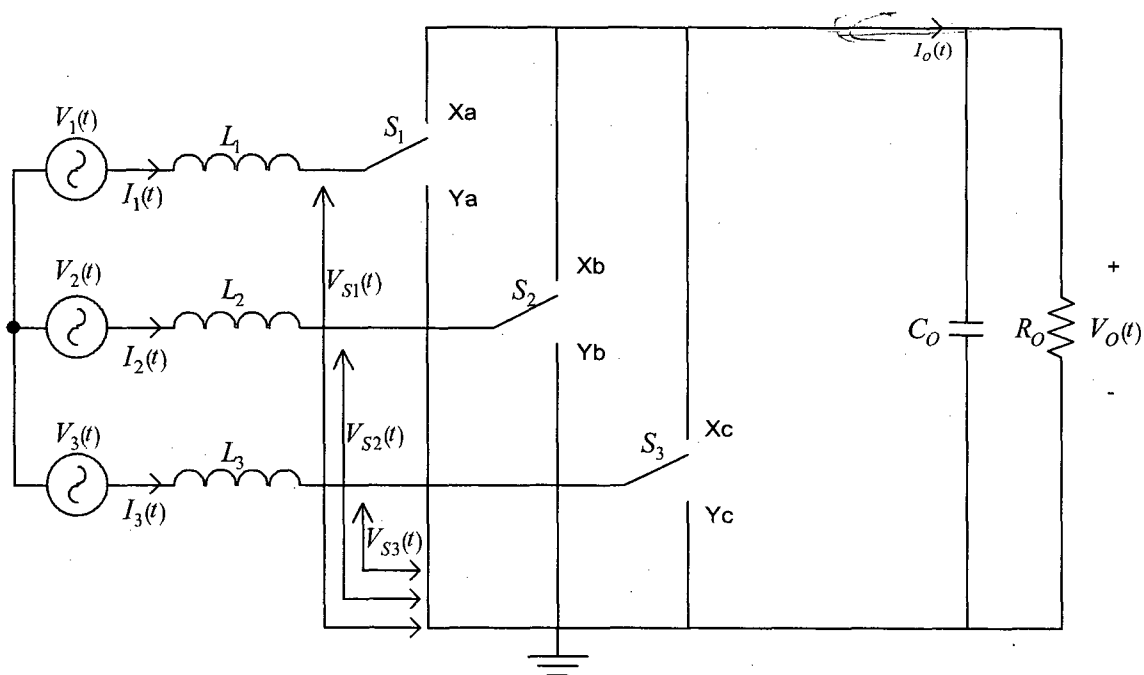


Fig.4. 4: Circuito equivalente ao conversor CA-CC trifásico bidirecional apresentado na Fig.4.1.

A partir do circuito apresentado na Fig.4.4, pode-se observar que quando o interruptor S_1 está na posição Xa , tem-se $V_{S1}(t) = V_o(t)$ e quando S_1 está na posição Ya tem-se $V_{S1}(t) = 0$, a partir desta observação, considerando ainda que a tensão de saída é constante, ou seja, $V_o(t) = V_o$ e seguindo o mesmo raciocínio para os interruptores S_2 e S_3 , pode-se escrever:

$$\begin{cases} V_{S1}(t) = D_1(t) \cdot V_o \\ V_{S2}(t) = D_2(t) \cdot V_o \\ V_{S3}(t) = D_3(t) \cdot V_o \end{cases} \quad (\text{Eq.4.4})$$

Onde:

$$\begin{cases} D_1(t) = \begin{cases} 1, & \text{se } S_1 \rightarrow Xa \Rightarrow S_{11} = \text{fechado e } S_{12} = \text{aberto} \\ 0, & \text{se } S_1 \rightarrow Ya \Rightarrow S_{11} = \text{aberto e } S_{12} = \text{fechado} \end{cases} \\ D_2(t) = \begin{cases} 1, & \text{se } S_2 \rightarrow Xb \Rightarrow S_{21} = \text{fechado e } S_{22} = \text{aberto} \\ 0, & \text{se } S_2 \rightarrow Yb \Rightarrow S_{21} = \text{aberto e } S_{22} = \text{fechado} \end{cases} \\ D_3(t) = \begin{cases} 1, & \text{se } S_3 \rightarrow Xc \Rightarrow S_{31} = \text{fechado e } S_{32} = \text{aberto} \\ 0, & \text{se } S_3 \rightarrow Yc \Rightarrow S_{31} = \text{aberto e } S_{32} = \text{fechado} \end{cases} \end{cases} \quad (\text{Eq.4.5})$$

Desta forma, considerando que a tensão de saída se mantém constante, pode-se representar o circuito da Fig.4.4 pelo circuito equivalente apresentado na Fig.4.5:

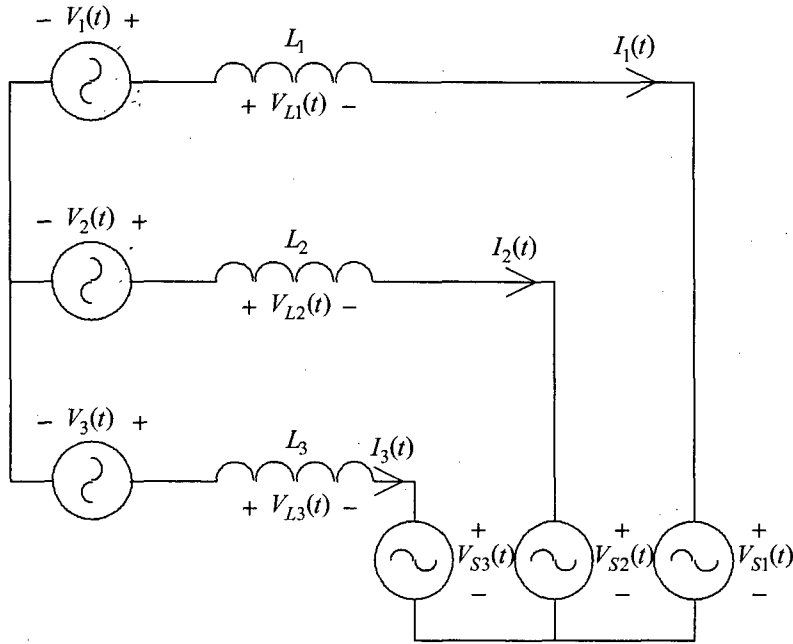


Fig.4. 5: Circuito equivalente ao apresentado na fig.4.4.

Pode-se então, a partir da Fig.4.5, escrever:

$$\begin{cases} [V_1(t) - V_2(t)] = [V_{L1}(t) - V_{L2}(t)] + [V_{S1}(t) - V_{S2}(t)] \\ [V_2(t) - V_3(t)] = [V_{L2}(t) - V_{L3}(t)] + [V_{S2}(t) - V_{S3}(t)] \\ [V_3(t) - V_1(t)] = [V_{L3}(t) - V_{L1}(t)] + [V_{S3}(t) - V_{S1}(t)] \end{cases} \quad (\text{Eq.4.6})$$

Então, substituindo a (Eq.4.4) na (Eq.4.6) tem-se:

$$\begin{cases} [V_1(t) - V_2(t)] = [V_{L1}(t) - V_{L2}(t)] + [D_1(t) - D_2(t)] \cdot V_o \\ [V_2(t) - V_3(t)] = [V_{L2}(t) - V_{L3}(t)] + [D_2(t) - D_3(t)] \cdot V_o \\ [V_3(t) - V_1(t)] = [V_{L3}(t) - V_{L1}(t)] + [D_3(t) - D_1(t)] \cdot V_o \end{cases} \quad (\text{Eq.4.7})$$

Define-se então:

$$\begin{cases} D_{12}(t) = D_1(t) - D_2(t) \\ D_{23}(t) = D_2(t) - D_3(t) \\ D_{31}(t) = D_3(t) - D_1(t) \end{cases} \text{ e } \begin{cases} V_{L12}(t) = V_{L1}(t) - V_{L2}(t) \\ V_{L23}(t) = V_{L2}(t) - V_{L3}(t) \\ V_{L31}(t) = V_{L3}(t) - V_{L1}(t) \end{cases} \quad (\text{Eq.4.8})$$

Logo, substituindo a (Eq.4.2) e a (Eq.4.8) na (Eq.4.7) obtém-se:

$$\begin{cases} V_{12}(t) = V_{L12}(t) + D_{12}(t) \cdot V_O \\ V_{23}(t) = V_{L23}(t) + D_{23}(t) \cdot V_O \\ V_{31}(t) = V_{L31}(t) + D_{31}(t) \cdot V_O \end{cases} \quad (\text{Eq.4.9})$$

Será considerado ainda que as três indutâncias (L_1 , L_2 e L_3) são iguais:

$$L_1 = L_2 = L_3 = L \quad (\text{Eq.4.10})$$

Logo, pode-se escrever:

$$\begin{cases} V_{L12}(t) = V_{L1}(t) - V_{L2}(t) = L \cdot \frac{dI_1(t)}{dt} - L \cdot \frac{dI_2(t)}{dt} = L \cdot \frac{d}{dt} [I_1(t) - I_2(t)] \\ V_{L23}(t) = V_{L2}(t) - V_{L3}(t) = L \cdot \frac{dI_2(t)}{dt} - L \cdot \frac{dI_3(t)}{dt} = L \cdot \frac{d}{dt} [I_2(t) - I_3(t)] \\ V_{L31}(t) = V_{L3}(t) - V_{L1}(t) = L \cdot \frac{dI_3(t)}{dt} - L \cdot \frac{dI_1(t)}{dt} = L \cdot \frac{d}{dt} [I_3(t) - I_1(t)] \end{cases} \quad (\text{Eq.4.11})$$

Define-se então:

$$\begin{cases} I_{12}(t) = I_1(t) - I_2(t) \\ I_{23}(t) = I_2(t) - I_3(t) \\ I_{31}(t) = I_3(t) - I_1(t) \end{cases} \quad (\text{Eq.4.12})$$

Logo:

$$\begin{cases} V_{L12}(t) = L \cdot \frac{dI_{12}(t)}{dt} \\ V_{L23}(t) = L \cdot \frac{dI_{23}(t)}{dt} \\ V_{L31}(t) = L \cdot \frac{dI_{31}(t)}{dt} \end{cases} \quad (\text{Eq.4.13})$$

Então, substituindo a (Eq.4.13) na (Eq.4.9):

$$\begin{cases} V_{12}(t) = L \cdot \frac{dI_{12}(t)}{dt} + D_{12}(t) \cdot V_o \\ V_{23}(t) = L \cdot \frac{dI_{23}(t)}{dt} + D_{23}(t) \cdot V_o \\ V_{31}(t) = L \cdot \frac{dI_{31}(t)}{dt} + D_{31}(t) \cdot V_o \end{cases} \quad (\text{Eq.4.14})$$

Sabe-se, no entanto, que a potência de entrada é dada por:

$$P_{IN}(t) = V_1(t) \cdot I_1(t) + V_2(t) \cdot I_2(t) + V_3(t) \cdot I_3(t) \quad (\text{Eq.4.15})$$

Ainda, considerando que as correntes e as tensões de entrada sejam senóides perfeitas e apresentem defasamento nulo, além de todas as tensões terem a mesma amplitude (V_p) assim como todas as correntes (I_p), pode-se escrever, a partir da (Eq.4.15) que:

$$P_{IN}(t) = \frac{V_{12}(t) \cdot I_{12}(t) + V_{23}(t) \cdot I_{23}(t) + V_{31}(t) \cdot I_{31}(t)}{3} \quad (\text{Eq.4.16})$$

Ou ainda:

$$P_{IN}(t) = \frac{V_{12}(t)}{\sqrt{3}} \cdot \frac{I_{12}(t)}{\sqrt{3}} + \frac{V_{23}(t)}{\sqrt{3}} \cdot \frac{I_{23}(t)}{\sqrt{3}} + \frac{V_{31}(t)}{\sqrt{3}} \cdot \frac{I_{31}(t)}{\sqrt{3}} \quad (\text{Eq.4.17})$$

Divide-se então convenientemente a (Eq.4.14) por $\sqrt{3}$ dos dois lados, obviamente sem alterá-la, desta forma tem-se:

$$\begin{cases} \frac{1}{\sqrt{3}} \cdot V_{12}(t) = L \cdot \frac{1}{\sqrt{3}} \cdot \frac{dI_{12}(t)}{dt} + \frac{1}{\sqrt{3}} \cdot D_{12}(t) \cdot V_o \\ \frac{1}{\sqrt{3}} \cdot V_{23}(t) = L \cdot \frac{1}{\sqrt{3}} \cdot \frac{dI_{23}(t)}{dt} + \frac{1}{\sqrt{3}} \cdot D_{23}(t) \cdot V_o \\ \frac{1}{\sqrt{3}} \cdot V_{31}(t) = L \cdot \frac{1}{\sqrt{3}} \cdot \frac{dI_{31}(t)}{dt} + \frac{1}{\sqrt{3}} \cdot D_{31}(t) \cdot V_o \end{cases} \quad (\text{Eq.4.18})$$

Sejam os seguintes vetores:

$$\vec{V}_{123} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} V_{12}(t) \\ V_{23}(t) \\ V_{31}(t) \end{bmatrix}; \quad \vec{I}_{123} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} I_{12}(t) \\ I_{23}(t) \\ I_{31}(t) \end{bmatrix}; \quad \vec{D}_{123} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} D_{12}(t) \\ D_{23}(t) \\ D_{31}(t) \end{bmatrix} \quad (\text{Eq.4.19})$$

Substituindo a (Eq.4.19) na (Eq.4.18), obtém-se

$$\vec{V}_{123} = L \cdot \frac{d}{dt} \vec{I}_{123} + V_O \cdot \vec{D}_{123} \quad (\text{Eq.4.20})$$

Então, a partir de [1], sabe-se que a transformação de Park sobre um vetor qualquer \vec{X}_{123} é definida por:

$$\vec{X}_{dq0} = \vec{B}^{-1} \cdot \vec{X}_{123} \quad \text{ou} \quad \vec{X}_{123} = \vec{B} \cdot \vec{X}_{dq0} \quad (\text{Eq.4.21})$$

Onde \vec{X}_{123} representa o vetor das variáveis antes da transformação, \vec{B}^{-1} representa a matriz que efetua a transformação e \vec{X}_{dq0} representa o vetor das variáveis resultantes da transformação de Park aplicada a \vec{X}_{123} . Assim, a matriz \vec{B}^{-1} é definida por:

$$\vec{B}^{-1} = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \cos(\omega \cdot t) & \cos(\omega \cdot t - 120^\circ) & \cos(\omega \cdot t + 120^\circ) \\ -\sin(\omega \cdot t) & -\sin(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \quad (\text{Eq.4.22})$$

Sabe-se ainda de [1], que para garantir que a potência seja invariante, a transformação deve ser ortogonal, ou seja:

$$\vec{B}^{-1} = \vec{B}' \quad \text{ou} \quad \vec{B} = \vec{B}^{-1t} \quad (\text{Eq.4.23})$$

Logo:

$$\vec{B} = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} \frac{1}{\sqrt{2}} & \cos(\omega \cdot t) & -\sin(\omega \cdot t) \\ \frac{1}{\sqrt{2}} & \cos(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t - 120^\circ) \\ \frac{1}{\sqrt{2}} & \cos(\omega \cdot t + 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \quad (\text{Eq.4.24})$$

Desta forma, pode-se afirmar que:

$$\begin{cases} \vec{V}_{123} = \vec{B} \cdot \vec{V}_{dq0} \\ \vec{I}_{123} = \vec{B} \cdot \vec{I}_{dq0} \\ \vec{D}_{123} = \vec{B} \cdot \vec{D}_{dq0} \end{cases} \quad (\text{Eq.4.25})$$

Assim, substituindo a (Eq.4.25) na (Eq.4.20) se obtém:

$$\overline{B} \cdot \overline{V}_{dq0} = L \cdot \frac{d}{dt} [\overline{B} \cdot \overline{I}_{dq0}] + V_O \cdot \overline{B} \cdot \overline{D}_{dq0} \quad (\text{Eq.4.26})$$

Pré multiplicando-se a (Eq.4.26) por \overline{B}^{-1} , tem-se:

$$[\overline{B}^{-1} \cdot \overline{B}] \cdot \overline{V}_{dq0} = L \cdot \overline{B}^{-1} \cdot \left\{ \frac{d}{dt} [\overline{B} \cdot \overline{I}_{dq0}] \right\} + V_O \cdot [\overline{B}^{-1} \cdot \overline{B}] \cdot \overline{D}_{dq0} \quad (\text{Eq.4.27})$$

Como:

$$\overline{B}^{-1} \cdot \overline{B} = \overline{I} \text{ (Matriz identidade)} \quad (\text{Eq.4.28})$$

Então:

$$\overline{V}_{dq0} = L \cdot \overline{B}^{-1} \cdot \left\{ \left[\frac{d}{dt} \overline{B} \right] \cdot \overline{I}_{dq0} + \overline{B} \cdot \left[\frac{d}{dt} \overline{I}_{dq0} \right] \right\} + V_O \cdot \overline{D}_{dq0} \quad (\text{Eq.4.29})$$

Logo:

$$\overline{V}_{dq0} = L \cdot \frac{d}{dt} \overline{I}_{dq0} + L \cdot \overline{B}^{-1} \cdot \left[\frac{d}{dt} \overline{B} \right] \cdot \overline{I}_{dq0} + V_O \cdot \overline{D}_{dq0} \quad (\text{Eq.4.30})$$

Necessita-se então determinar o resultado do produto $\overline{B}^{-1} \cdot \left[\frac{d}{dt} \overline{B} \right]$. Assim sendo,

a partir da (Eq.4.22) e da (Eq.4.24), tem-se:

$$\overline{B}^{-1} \cdot \left[\frac{d}{dt} \overline{B} \right] = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \cos(\omega \cdot t) & \cos(\omega \cdot t - 120^\circ) & \cos(\omega \cdot t + 120^\circ) \\ -\sin(\omega \cdot t) & -\sin(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \cdot \sqrt{\frac{2}{3}} \cdot \frac{d}{dt} \begin{bmatrix} \frac{1}{\sqrt{2}} & \cos(\omega \cdot t) & -\sin(\omega \cdot t) \\ \frac{1}{\sqrt{2}} & \cos(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t - 120^\circ) \\ \frac{1}{\sqrt{2}} & \cos(\omega \cdot t + 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \quad (\text{Eq.4.31})$$

Aplicando-se a derivada à segunda matriz:

$$\bar{B}^{-1} \cdot \left[\frac{d \bar{B}}{dt} \right] = \frac{2}{3} \cdot \omega \cdot \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \cos(\omega \cdot t) & \cos(\omega \cdot t - 120^\circ) & \cos(\omega \cdot t + 120^\circ) \\ -\sin(\omega \cdot t) & -\sin(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \cdot \begin{bmatrix} 0 & -\sin(\omega \cdot t) & -\cos(\omega \cdot t) \\ 0 & -\sin(\omega \cdot t - 120^\circ) & -\cos(\omega \cdot t - 120^\circ) \\ 0 & -\sin(\omega \cdot t + 120^\circ) & -\cos(\omega \cdot t + 120^\circ) \end{bmatrix} \quad (\text{Eq.4.32})$$

Efetando-se o produto das duas matrizes e utilizando-se identidades trigonométricas, obtém-se:

$$\bar{B}^{-1} \cdot \left[\frac{d \bar{B}}{dt} \right] = \frac{2}{3} \cdot \omega \cdot \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -\frac{3}{2} \\ 0 & \frac{3}{2} & 0 \end{bmatrix} \quad (\text{Eq.4.33})$$

Logo:

$$\bar{B}^{-1} \cdot \left[\frac{d \bar{B}}{dt} \right] = \omega \cdot \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -1 \\ 0 & 1 & 0 \end{bmatrix} \quad (\text{Eq.4.34})$$

Substituindo então a (Eq.4.34) na (Eq.4.30):

$$\begin{bmatrix} V_0(t) \\ V_d(t) \\ V_q(t) \end{bmatrix} = L \cdot \begin{bmatrix} \frac{dI_0(t)}{dt} \\ \frac{dI_d(t)}{dt} \\ \frac{dI_q(t)}{dt} \end{bmatrix} + L \cdot \omega \cdot \begin{bmatrix} 0 \\ -I_q(t) \\ I_d(t) \end{bmatrix} + V_O \cdot \begin{bmatrix} D_0(t) \\ D_d(t) \\ D_q(t) \end{bmatrix} \quad (\text{Eq.4.35})$$

Aplicando-se a transformação de Park às tensões de linha, pode-se escrever:

$$\begin{cases} V_0(t) = 0 \\ V_d(t) = \sqrt{\frac{3}{2}} \cdot V_P \\ V_q(t) = 0 \end{cases} \quad (\text{Eq.4.36})$$

Onde V_P corresponde à tensão de pico de fase. Desta forma, substituindo a (Eq.4.36) na (Eq.4.35), se obtém:

$$\begin{cases} 0 = L \cdot \frac{dI_0(t)}{dt} + V_o \cdot D_0(t) \\ \sqrt{\frac{3}{2}} \cdot V_p = L \cdot \frac{dI_d(t)}{dt} - \omega \cdot L \cdot I_q(t) + V_o \cdot D_d(t) \\ 0 = L \cdot \frac{dI_q(t)}{dt} + \omega \cdot L \cdot I_d(t) + V_o \cdot D_q(t) \end{cases} \quad (\text{Eq.4.37})$$

Então, a partir da (Eq.4.37), obtém-se os circuitos equivalentes de seqüência 0, seqüência d e seqüência q, apresentados na Fig.4.6, na Fig.4.7 e na Fig.4.8 respectivamente:

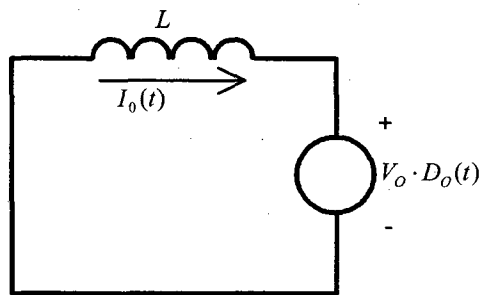


Fig.4. 6: Circuito equivalente de seqüência 0.

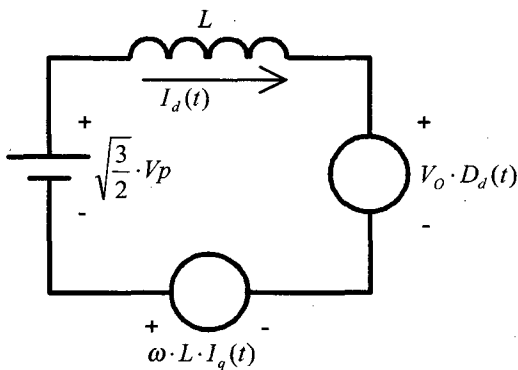


Fig.4. 7: Circuito equivalente de seqüência d.

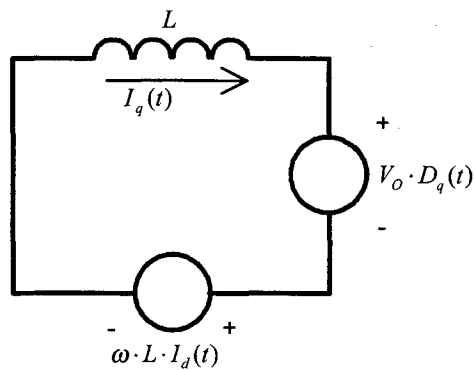


Fig.4. 8: Circuito equivalente de seqüência q.

Deve-se lembrar no entanto, que a corrente de seqüência 0 é nula por definição, já que a transformação de Park é aplicada às correntes $I_{12}(t)$, $I_{23}(t)$ e $I_{31}(t)$, desta forma:

$$I_0(t) = \frac{1}{3} \cdot \{I_{12}(t) + I_{23}(t) + I_{31}(t)\}$$

$$I_0(t) = \frac{1}{3} \cdot \{[I_1(t) - I_2(t)] + [I_2(t) - I_3(t)] + [I_3(t) - I_1(t)]\} = 0 \quad (\text{Eq.4.38})$$

A mesma observação pode ser feita para as razões cíclicas, ou seja:

$$D_o(t) = \frac{1}{3} \cdot \{D_{12}(t) + D_{23}(t) + D_{31}(t)\}$$

$$D_o(t) = \frac{1}{3} \cdot \{[D_1(t) - D_2(t)] + [D_2(t) - D_3(t)] + [D_3(t) - D_1(t)]\} = 0 \quad (\text{Eq.4.39})$$

Assim observando a (Eq.4.38) e a (Eq.4.39) se conclui que o circuito de sequência 0 pode ser desprezado. Então, a partir dos circuitos equivalentes apresentados na Fig.4.7 e na Fig.4.8, ou da (Eq.4.37) tem-se:

$$\begin{cases} \frac{dI_d(t)}{dt} = \omega \cdot I_q(t) + \sqrt{\frac{3}{2}} \cdot \frac{V_p}{L} - \frac{V_o}{L} \cdot D_d(t) \\ \frac{dI_q(t)}{dt} = -\omega \cdot I_d(t) - \frac{V_o}{L} \cdot D_q(t) \end{cases} \quad (\text{Eq.4.40})$$

Agora, visando obter a função de transferência das correntes em função das razões cíclicas, substituem-se as variáveis da (Eq.4.40) por um valor fixo (definindo o ponto de operação) somado a uma pequena perturbação, da seguinte forma:

$$\begin{cases} I_d(t) = I_d + i_d(t) \\ I_q(t) = I_q + i_q(t) \\ D_d(t) = D_d + d_d(t) \\ D_q(t) = D_q + d_q(t) \end{cases} \quad (\text{Eq.4.41})$$

Substitui-se então a (Eq.4.41) na (Eq.4.40):

$$\begin{cases} \frac{d}{dt}[I_d + i_d(t)] = \omega \cdot [I_q + i_q(t)] + \sqrt{\frac{3}{2}} \cdot \frac{V_p}{L} - \frac{V_o}{L} \cdot [D_d + d_d(t)] + \frac{V_o}{L} \cdot d_d(t) \\ \frac{d}{dt}[I_q + i_q(t)] = -\omega \cdot [I_d + i_d(t)] - \frac{V_o}{L} \cdot [D_q + d_q(t)] \end{cases} \quad (\text{Eq.4.42})$$

Logo:

$$\begin{cases} \frac{di_d(t)}{dt} = \omega \cdot i_q(t) - \frac{V_o}{L} \cdot d_d(t) + \frac{V_o}{L} \cdot d_d(t) \\ \frac{di_q(t)}{dt} = -\omega \cdot i_d(t) - \frac{V_o}{L} \cdot d_q(t) \end{cases} \quad (\text{Eq.4.43})$$

Aplica-se então a transformada de Laplace na (Eq.4.43), de forma que se obtém:

$$\begin{cases} s \cdot i_d(s) = \omega \cdot i_q(s) - \frac{V_o}{L} \cdot d_d(s) \\ s \cdot i_q(s) = -\omega \cdot i_d(s) - \frac{V_o}{L} \cdot d_q(s) \end{cases} \quad (\text{Eq.4.44})$$

Então, desenvolvendo a (Eq.4.44):

$$\begin{aligned} i_d(s) &= \frac{V_o}{L} \cdot \left[-d_d(s) \cdot \frac{s}{s^2 + \omega^2} - d_q(s) \cdot \frac{\omega}{s^2 + \omega^2} \right] \\ i_q(s) &= \frac{V_o}{L} \cdot \left[d_d(s) \cdot \frac{\omega}{s^2 + \omega^2} - d_q(s) \cdot \frac{s}{s^2 + \omega^2} \right] \end{aligned} \quad (\text{Eq.4.45})$$

Ou:

$$\begin{bmatrix} i_d(s) \\ i_q(s) \end{bmatrix} = \frac{V_o}{L} \cdot \frac{1}{s^2 + \omega^2} \cdot \begin{bmatrix} -s & -\omega \\ \omega & -s \end{bmatrix} \cdot \begin{bmatrix} d_d(s) \\ d_q(s) \end{bmatrix} \quad (\text{Eq.4.46})$$

Desta forma, tem-se na (Eq.45) ou na (Eq.46) a função de transferência das correntes em função das razões cíclicas, deve-se lembrar no entanto que as razões cíclicas $D_d(t)$ e $D_q(t)$ não são efetivamente grandezas físicas, mas variáveis às quais deve-se aplicar a transformada inversa de Park, para então se obter as razões cíclicas reais, este estudo será apresentado com detalhes mais adiante, na definição da arquitetura do sistema de controle.

4.4 - OBTENÇÃO DO MODELO DO CONVERSOR VISTO A PARTIR DA SAÍDA (CC)

Utilizando novamente o circuito equivalente da Fig.4.4, além das considerações apresentadas na (Eq.4.5), pode-se afirmar que:

$$I_o(t) = I_1(t) \cdot D_1(t) + I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t) \quad (\text{Eq.4.47})$$

Por outro lado:

$$\begin{aligned} I_{12}(t) \cdot D_{12}(t) + I_{23}(t) \cdot D_{23}(t) + I_{31}(t) \cdot D_{31}(t) &= [I_1(t) - I_2(t)] \cdot [D_1(t) - D_2(t)] + \\ + [I_2(t) - I_3(t)] \cdot [D_2(t) - D_3(t)] &+ [I_3(t) - I_1(t)] \cdot [D_3(t) - D_1(t)] \end{aligned} \quad (\text{Eq.4.48})$$

Então, desenvolvendo a (Eq.4.48):

$$\begin{aligned} [I_1(t) \cdot D_1(t) + I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t)] = \\ = \frac{1}{3} \cdot [I_{12}(t) \cdot D_{12}(t) + I_{23}(t) \cdot D_{23}(t) + I_{31}(t) \cdot D_{31}(t)] \end{aligned} \quad (\text{Eq.4.49})$$

Logo:

$$I_o(t) = \left\{ \frac{1}{\sqrt{3}} \cdot [I_{12}(t) \quad I_{23}(t) \quad I_{31}(t)] \right\} \cdot \left\{ \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} D_{12}(t) \\ D_{23}(t) \\ D_{31}(t) \end{bmatrix} \right\} \quad (\text{Eq.4.50})$$

Desta forma, substituindo a (Eq.4.19) na (Eq.4.50), pode-se escrever na forma vetorial:

$$I_o(t) = \overline{I_{123}}' \cdot \overline{D_{123}} \quad (\text{Eq.4.51})$$

Lembrando que $B^{-1} = B'$, ou $[B^{-1}] = B$, pode-se escrever:

$$\overline{I_{dq0}}' = (\overline{B}^{-1} \cdot \overline{I_{123}})' = \overline{I_{123}}' \cdot \overline{B}^{-1t} = \overline{I_{123}}' \cdot \overline{B} \quad (\text{Eq.4.52})$$

Ainda, a partir da (Eq.4.51):

$$I_o(t) = \overline{I_{123}}' \cdot [\overline{B} \cdot \overline{B}^{-1}] \cdot \overline{D_{123}} = [\overline{I_{123}}' \cdot \overline{B}] \cdot [\overline{B}^{-1} \cdot \overline{D_{123}}] \quad (\text{Eq.4.53})$$

Então, substituindo a (Eq.4.21) e a (Eq.4.52) na (Eq.4.53), pode-se obter:

$$I_o(t) = \overline{I_{dq0}}' \cdot \overline{D_{dq0}} \quad (\text{Eq.4.54})$$

Sabe-se ainda da (Eq.4.38) e da (Eq.4.39) que $I_o(t)$ e $D_o(t)$ são nulos, desta forma a (Eq.4.54) resume-se a;

$$I_o(t) = I_d(t) \cdot D_d(t) + I_q(t) \cdot D_q(t) \quad (\text{Eq.4.55})$$

O circuito equivalente visto a partir da saída (CC), é apresentado na Fig.4.9

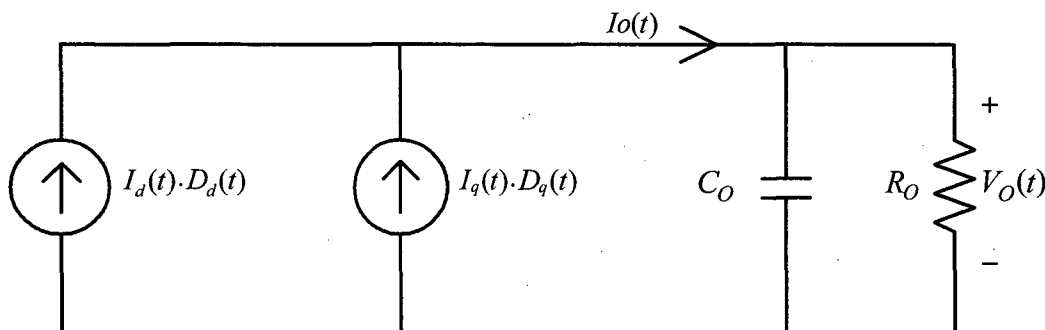


Fig.4. 9: Circuito equivalente visto pela saída (CC).

Então, a partir do circuito equivalente da Fig.4.9, obtém-se facilmente:

$$\frac{v_o(s)}{i_o(s)} = \frac{R_o}{1 + s \cdot R_o \cdot C_o} \quad (\text{Eq.4.56})$$

Desta forma, afim de obter a função de transferência da tensão de saída, em função das correntes $I_d(t)$ e $I_q(t)$, substituem-se as variáveis da (Eq.4.55) e da (Eq.4.56), por uma constante (que define o ponto de operação) somada a uma pequena perturbação, da seguinte forma:

$$\begin{cases} V_o(t) = V_o + v_o(t) \\ I_o(t) = I_o + i_o(t) \\ I_d(t) = I_d + i_d(t) \\ I_q(t) = I_q + i_q(t) \\ D_d(t) = D_d + d_d(t) \\ D_q(t) = D_q + d_q(t) \end{cases} \quad (\text{Eq.4.57})$$

Então, substituindo a (Eq.4.57) na (Eq.4.55):

$$I_o + i_o(t) = [I_d + i_d(t)] \cdot [D_d + d_d(t)] + [I_q + i_q(t)] \cdot [D_q + d_q(t)] \quad (\text{Eq.4.58})$$

Considerando que o produto de duas perturbações seja suficientemente pequeno para ser desprezado, e desenvolvendo a (Eq.4.58) se obtém:

$$i_o(t) = I_d \cdot d_d(t) + D_d \cdot i_d(t) + I_q \cdot d_q(t) + D_q \cdot i_q(t) \quad (\text{Eq.4.59})$$

Aplica-se então a transformada de Laplace na (eq.4.59), de forma que se obtém:

$$i_o(s) = I_d \cdot d_d(s) + D_d \cdot i_d(s) + I_q \cdot d_q(s) + D_q \cdot i_q(s) \quad (\text{Eq.4.60})$$

Desta forma, se observa que é necessário determinar o ponto de operação do conversor, para se obter a função de transferência de tensão/corrente.

Sabe-se que a potência de entrada do conversor, em valores médios, é definida por:

$$\begin{cases} P_{IN} = V_d \cdot I_d + V_q \cdot I_q \\ Q_{IN} = V_d \cdot I_q - V_q \cdot I_d \end{cases} \quad (\text{Eq.4.61})$$

No entanto, a partir da (Eq.4.36), devido à referência adotada para a aplicação da transformação de Park e na definição das tensões de alimentação apresentada na Fig.4.3 e na (Eq.4.3), pode-se observar que $V_q=0$, deste forma a (Eq.4.61) resume-se a:

$$\begin{cases} P_{IN} = V_d \cdot I_d \\ Q_{IN} = V_d \cdot I_q \end{cases} \quad (\text{Eq.4.62})$$

Além disso:

$$P_o = \frac{P_{IN}}{\eta} \rightarrow I_d = \frac{P_o \cdot \eta}{V_d} \quad (\text{Eq.4.63})$$

Tem-se ainda da (Eq.4.36) que:

$$V_d = \sqrt{\frac{3}{2}} \cdot V_p \quad (\text{Eq.4.64})$$

Então, substituindo a (Eq.4.64) na (Eq.4.63):

$$I_d = \frac{\sqrt{2} \cdot P_o \cdot \eta}{\sqrt{3} \cdot V_p} \quad (\text{Eq.4.65})$$

Ainda, substituindo a (Eq.4.64) na (Eq.4.62):

$$I_q = \frac{\sqrt{2} \cdot Q_{IN}}{\sqrt{3} \cdot V_p} \quad (\text{Eq.4.66})$$

A partir da (Eq.4.40), considera-se que as correntes $i_d(t)$ e $i_q(t)$ são constantes (para um ponto de operação), logo suas derivadas são nulas, desta forma:

$$\begin{cases} 0 = \omega \cdot I_q + \sqrt{\frac{3}{2}} \cdot \frac{V_p}{L} - \frac{V_o}{L} \cdot D_d \\ 0 = -\omega \cdot I_d - \frac{V_o}{L} \cdot D_q \end{cases} \quad (\text{Eq.4.67})$$

Logo:

$$\begin{cases} D_d = \frac{\omega \cdot L}{V_o} \cdot I_q + \sqrt{\frac{3}{2}} \cdot \frac{V_p}{V_o} \\ D_q = -\frac{\omega \cdot L}{V_o} \cdot I_d \end{cases} \quad (\text{Eq.4.68})$$

Substituindo a (Eq.4.65) e a (Eq.4.66) na (Eq.4.68), se obtém:

$$\begin{cases} D_d = \frac{\sqrt{2} \cdot \omega \cdot L \cdot Q_{IN}}{\sqrt{3} \cdot V_P \cdot V_O} + \sqrt{\frac{3}{2}} \cdot \frac{V_P}{V_O} \\ D_q = -\frac{\sqrt{2} \cdot \omega \cdot L \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P \cdot V_O} \end{cases} \quad (\text{Eq.4.69})$$

Então, substituindo a (Eq.4.65), a (Eq.4.66) e a (Eq.4.69) na (Eq.4.60), se obtém:

$$\begin{aligned} i_o(s) = & \frac{\sqrt{2} \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P} \cdot d_d(s) + \left[\frac{\sqrt{2} \cdot \omega \cdot L \cdot Q_{IN}}{\sqrt{3} \cdot V_P \cdot V_O} + \sqrt{\frac{3}{2}} \cdot \frac{V_P}{V_O} \right] \cdot i_d(s) + \\ & + \frac{\sqrt{2} \cdot Q_{IN}}{\sqrt{3} \cdot V_P} \cdot d_q(s) - \frac{\sqrt{2} \cdot \omega \cdot L \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P \cdot V_O} \cdot i_q(s) \end{aligned} \quad (\text{Eq.4.70})$$

Ainda, a partir da (Eq.4.44) pode-se escrever:

$$\begin{cases} d_d(s) = \frac{\omega \cdot L}{V_O} \cdot i_q(s) - \frac{L}{V_O} \cdot s \cdot i_d(s) \\ d_q(s) = -\frac{L}{V_O} \cdot s \cdot i_q(s) - \frac{\omega \cdot L}{V_O} \cdot i_d(s) \end{cases} \quad (\text{Eq.4.71})$$

Logo, substituindo a (Eq.4.71) na (Eq.4.70), tem-se:

$$i_o(s) = i_d(s) \cdot \left[-s \cdot \frac{\sqrt{2} \cdot L \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P \cdot V_O} + \sqrt{\frac{3}{2}} \cdot \frac{V_P}{V_O} \right] - i_q(s) \cdot s \cdot \frac{\sqrt{2} \cdot Q_{IN}}{\sqrt{3} \cdot V_P} \cdot \frac{L}{V_O} \quad (\text{Eq.4.72})$$

Ou:

$$i_o(s) = \frac{\sqrt{3} \cdot V_P}{\sqrt{2} \cdot V_O} \cdot \left[i_d(s) \cdot \left(1 - s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2} \right) - i_q(s) \cdot s \cdot \frac{2 \cdot Q_{IN} \cdot L}{3 \cdot V_P^2} \right] \quad (\text{Eq.4.73})$$

Substituindo então a (Eq.4.73) na (Eq.4.56):

$$v_o(s) = \frac{R_O}{1 + s \cdot R_O \cdot C_O} \cdot \left\{ \frac{\sqrt{3} \cdot V_P}{\sqrt{2} \cdot V_O} \cdot \left[i_d(s) \cdot \left(1 - s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2} \right) - i_q(s) \cdot s \cdot \frac{2 \cdot Q_{IN} \cdot L}{3 \cdot V_P^2} \right] \right\} \quad (\text{Eq.4.74})$$

Logo:

$$v_o(s) = \frac{\sqrt{3} \cdot V_P \cdot R_o}{\sqrt{2} \cdot V_o} \cdot \left(i_d(s) \cdot \frac{1 - s \cdot \frac{2 \cdot L \cdot P_o \cdot \eta}{3 \cdot V_P^2}}{1 + s \cdot R_o \cdot C_o} - i_q(s) \cdot \frac{2 \cdot Q_{IN} \cdot L}{3 \cdot V_P^2} \cdot \frac{s}{1 + s \cdot R_o \cdot C_o} \right) \quad (\text{Eq.4.75})$$

No entanto, como seria de se esperar para garantir fator de potência unitário em um conversor CA-CC trifásico unidirecional, se a potência reativa na entrada for nula, a (Eq.4.75) resume-se a:

$$\frac{v_o(s)}{i_d(s)} = \frac{\sqrt{3} \cdot V_P \cdot R_o}{\sqrt{2} \cdot V_o} \cdot \frac{1 - s \cdot \frac{2 \cdot L \cdot P_o \cdot \eta}{3 \cdot V_P^2}}{1 + s \cdot R_o \cdot C_o} \quad (\text{Eq.4.76})$$

Além disso, fazendo uma interseção dos circuitos equivalentes vistos pela entrada apresentados na Fig.4.7 e na Fig.4.8, com o circuito equivalente visto pela saída apresentado na Fig.4.9, pode-se obter um circuito equivalente para o conversor, que é apresentado na Fig.4.10:

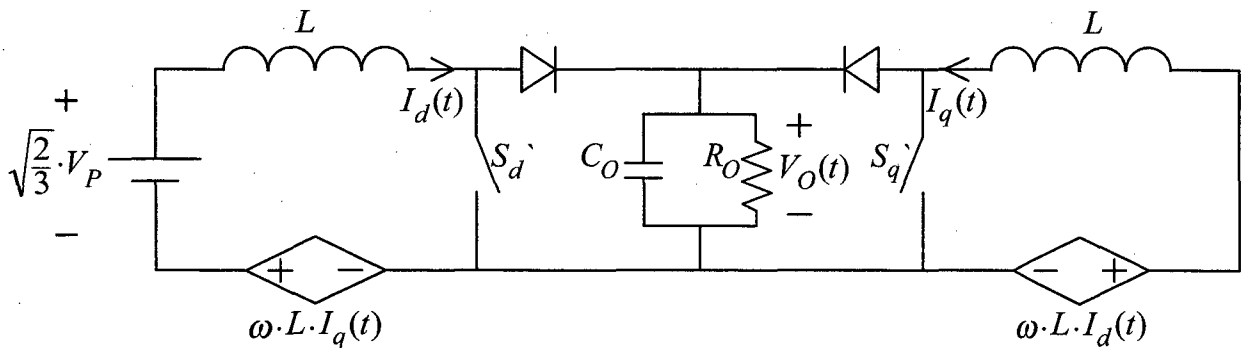


Fig.4.10: Circuito equivalente para o conversor, visto pela entrada ou pela saída, quando aplicada a transformação de Park.

Onde os interruptores S_d' e S_q' se comportam da seguinte maneira:

$$\begin{cases} S_d' = \text{aberto, se } D_d(t) = 1 \\ S_d' = \text{fechado, se } D_d(t) = 0 \\ S_q' = \text{aberto, se } D_q(t) = 1 \\ S_q' = \text{fechado, se } D_q(t) = 0 \end{cases}$$

4.5 - PROJETO DO SISTEMA DE CONTROLE

Inicialmente, considera-se que o conversor vai operar como conversor CA-CC, com potência reativa nula, ou seja, $Q_{IN}=0$, desta forma, observando a (Eq.4.62), observa-se que para que se tenha potência reativa nula na entrada, a corrente de sequência q, $I_q(t)$ deve seguir uma referência nula, ou seja, sua referência deve ser zero.

Por outro lado, se a potência reativa for nula, a partir da (Eq.4.75) se obtém a (Eq.4.76) desta forma tem-se uma função de transferência bastante simples para a tensão de saída em função da corrente de sequência d, podendo-se então implementar uma malha de tensão, que irá gerar diretamente a referência para a corrente de sequência d, $I_d(t)$.

Deve-se lembrar ainda que é necessário aplicar a transformação inversa de Park sobre as variáveis de controle $D_d(t)$ e $D_q(t)$, obtendo-se então $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$, então a partir destas pode-se obter $D_1(t)$, $D_2(t)$ e $D_3(t)$, sobre as quais aplica-se a modulação P.W.M. para comandar diretamente os interruptores. A arquitetura proposta para o sistema de controle é apresentada na Fig.4.11:

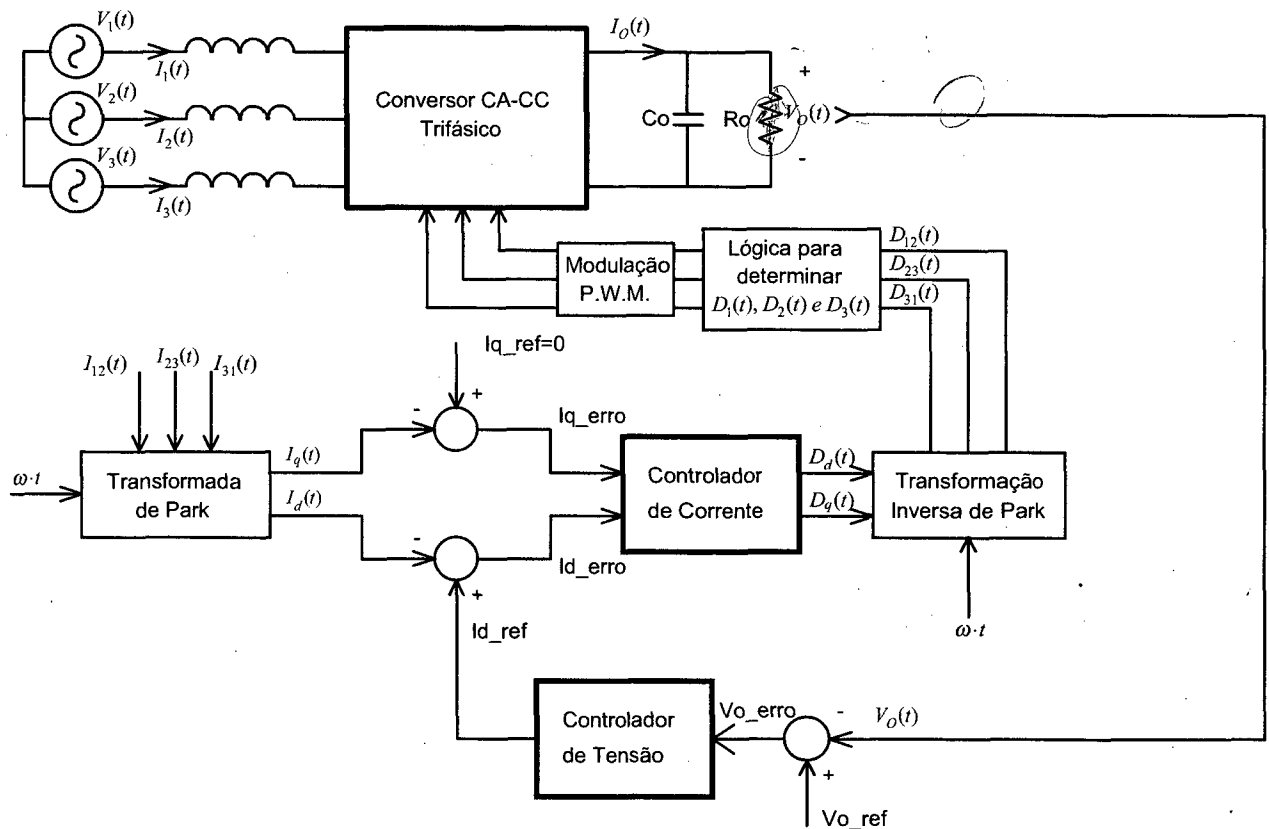


Fig.4. 11: Arquitetura do sistema de controle proposto.

Então, como foi apresentado, já que a potência reativa desejada na entrada é nula, a tensão de saída depende unicamente da corrente $i_d(t)$ de forma que se pode utilizar um controlador linear convencional para a malha de tensão.

Já para a malha de corrente, a função de transferência das correntes em função das razões cíclicas, apresentada na (Eq.4.45), é:

$$\begin{aligned} i_d(s) &= \frac{V_o}{L} \cdot \left[-d_d(s) \cdot \frac{s}{s^2 + \omega^2} - d_q(s) \cdot \frac{\omega}{s^2 + \omega^2} \right] \\ i_q(s) &= \frac{V_o}{L} \cdot \left[d_d(s) \cdot \frac{\omega}{s^2 + \omega^2} - d_q(s) \cdot \frac{s}{s^2 + \omega^2} \right] \end{aligned} \quad (\text{Eq.4.77})$$

Entretanto, como o objetivo neste momento não é otimizar a resposta dinâmica do sistema, mas basicamente comprovar a validade do estudo apresentado, serão feitas algumas considerações, afim de simplificar o projeto dos controladores.

Inicialmente define-se que a frequência de cruzamento da função de transferência de laço aberto da malha de corrente deve estar ao menos uma década abaixo da frequência da rede, desta forma pode-se afirmar que:

$$\begin{cases} s + \omega \approx \omega \\ s^2 + \omega^2 \approx \omega^2 \end{cases} \quad (\text{Eq.4.78})$$

Adotando então esta hipótese, a função de transferência da (Eq.4.77) resume-se a:

$$\begin{cases} \frac{i_d(s)}{d_q(s)} = -\frac{V_o}{\omega \cdot L} \\ \frac{i_q(s)}{d_d(s)} = \frac{V_o}{\omega \cdot L} \end{cases} \quad (\text{Eq.4.79})$$

A validade desta equação pode ser comprovada a partir da (Eq.4.68), de onde se obtém, para um determinado ponto de operação (considerando que as variáveis envolvidas permanecem constantes), a seguinte relação:

$$\begin{cases} I_d = -D_q \cdot \frac{V_o}{\omega \cdot L} \\ I_q = \frac{V_o}{\omega \cdot L} D_d - \sqrt{\frac{3}{2}} \cdot \frac{V_p}{\omega \cdot L} \end{cases} \quad (\text{Eq.4.80})$$

Na verdade esta relação já era esperada, pois em termos práticos, controla-se a tensão sobre os indutores - desprezando-se as altas frequências (frequência de

chaveamento) - controlando-se então indiretamente a corrente sobre os indutores e conseqüentemente as correntes de entrada do conversor.

Desta forma, a partir da (Eq.4.9) pode-se definir um circuito equivalente para se analisar a corrente $I_{12}(t)$, que é apresentado na Fig.4.12, lembrando que o circuito é idêntico e os resultados análogos para as correntes $I_{23}(t)$ e $I_{31}(t)$:

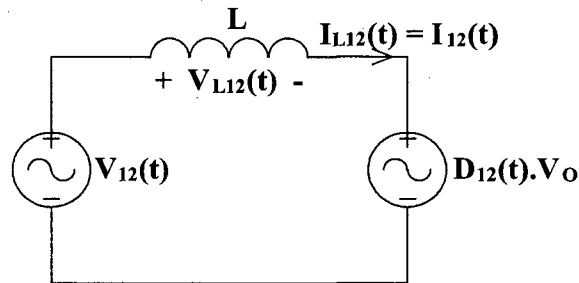


Fig.4. 12: Circuito equivalente visto pela corrente $I_{12}(t)$.

No entanto, devido à característica tensão X corrente sobre os indutores, onde se observa por definição um defasamento de 90° , sabe-se que a tensão de seqüência q sobre o indutor (determinada por $D_q(t)$) controla a corrente de seqüência d $I_d(t)$ sobre ele e a tensão de seqüência d sobre o indutor (determinada por $D_d(t)$) controla a corrente de seqüência q $I_q(t)$ sobre ele.

Então, a partir das hipóteses adotadas, pode-se implementar malhas de controle independentes para controlar as correntes $I_d(t)$ e $I_q(t)$, de forma que o sistema de controle proposto pode ser representado pelo diagrama de blocos mostrado na Fig.4.13:

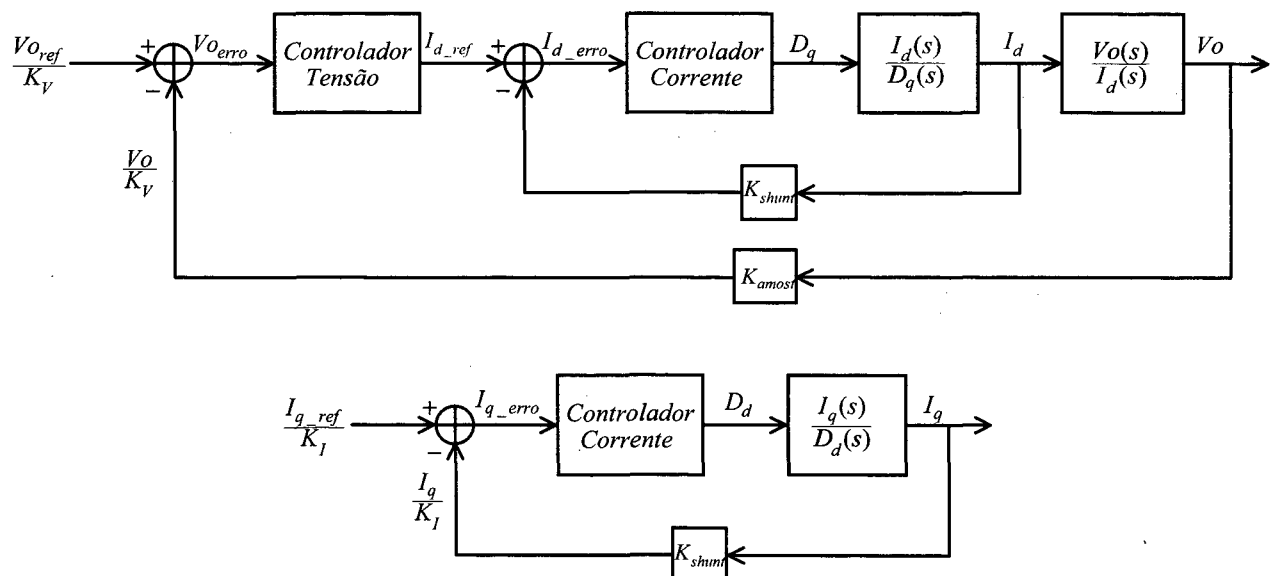


Fig.4. 13: Representação por diagrama de blocos, para o sistema de controle proposto.

Outro aspecto que deve ser levado em conta é o fato de que razões cíclicas negativas são impraticáveis, devendo estar necessariamente no intervalo $[0,1]$, ou seja,

as razões cíclicas reais $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$ devem ser maior ou igual a zero e menor ou igual a 1.

Desta forma, dispondo-se das razões cíclicas $D_d(t)$ e $D_q(t)$, que em regime permanente são aproximadamente constantes, deve-se aplicar sobre elas a transformação inversa de Park, de onde se obtém $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$, no entanto estas razões cíclicas “de linha” são senóides, assumindo obviamente valores negativos, motivo pelo qual não se pode obter diretamente as razões cíclicas reais, ou seja, as razões cíclicas “de fase” $D_1(t)$, $D_2(t)$ e $D_3(t)$.

Faz-se necessária então a utilização de uma lógica para determinar $D_1(t)$, $D_2(t)$ e $D_3(t)$ a partir de $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$, lembrando ainda a necessidade de respeitar os limites físicos já citados para as razões cíclicas $D_1(t)$, $D_2(t)$ e $D_3(t)$.

Lembrando que:

$$D_{12}(t) + D_{23}(t) + D_{31}(t) = 0 \quad (\text{Eq.4.81})$$

Além disso, os seguintes casos são obviamente impossíveis de ocorrer:

$$\begin{cases} D_{12}(t) > 0; & D_{23}(t) > 0; & D_{31}(t) > 0 \\ D_{12}(t) < 0; & D_{23}(t) < 0; & D_{31}(t) < 0 \end{cases} \quad (\text{Eq.4.82})$$

Desta forma, a partir das razões cíclicas “de linha”, sugere-se a seguinte regra para a determinação das razões cíclicas de “fase”, garantindo que essas sejam respeitadas e estas estejam dentro dos limites físicos estabelecidos:

Tab.4.1: Lógica proposta para determinar $D_1(t)$, $D_2(t)$ e $D_3(t)$, conhecendo $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$.

$D_{12}(t)$	$D_{23}(t)$	$D_{31}(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
> 0	> 0	> 0	Nunca ocorre.		
> 0	> 0	< 0	$-D_{31}(t)$	$D_{23}(t)$	0
> 0	< 0	> 0	$D_{12}(t)$	0	$-D_{23}(t)$
> 0	< 0	< 0	$D_{12}(t)$	0	$-D_{23}(t)$
< 0	> 0	> 0	0	$-D_{12}(t)$	$D_{31}(t)$
< 0	> 0	< 0	$-D_{31}(t)$	$D_{23}(t)$	0
< 0	< 0	> 0	0	$-D_{12}(t)$	$D_{31}(t)$
< 0	< 0	< 0	Nunca ocorre.		

Pode-se observar então claramente que as razões cíclicas “de fase” são garantidamente não negativas, além disso, a diferença entre duas razões cíclicas “de fase” tem como resultado sempre a razão cíclica “de linha” correspondente. Deve-se

limitar ainda as razões cíclicas “de linha” $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$ ao intervalo $[-1,1]$, desta forma se garante que as razões cíclicas “de fase” $D_1(t)$, $D_2(t)$ e $D_3(t)$ estarão no intervalo $[0,1]$, desta forma pode-se então aplicar sobre elas a modulação P.W.M. e comandar os interruptores de acordo com a relação definida na (Eq.4.5).

O resultado da lógica é apresentado a seguir, onde para $D_d(t)$ e $D_q(t)$ constantes, tem-se na Fig.4.14 as razões cíclicas “de linha” e na Fig.4.15 as razões cíclicas “de fase”, ou seja, as razões cíclicas reais, sobre as quais se aplica modulação P.W.M. para comandar os interruptores.

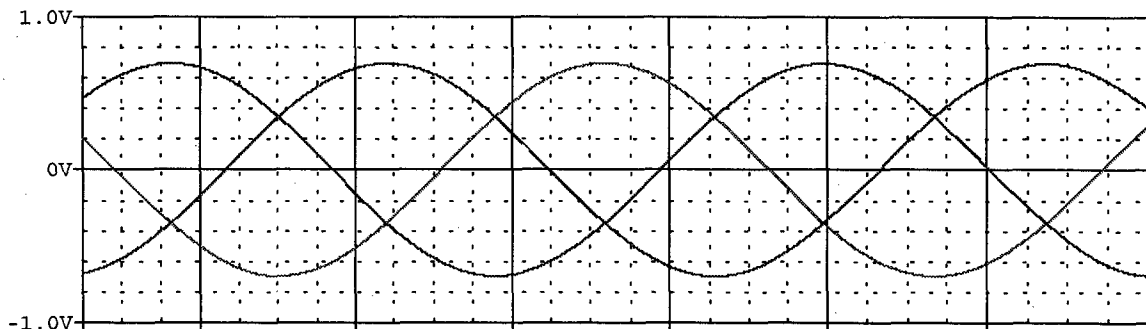


Fig.4. 14: Razões cíclicas “de linha” $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$.

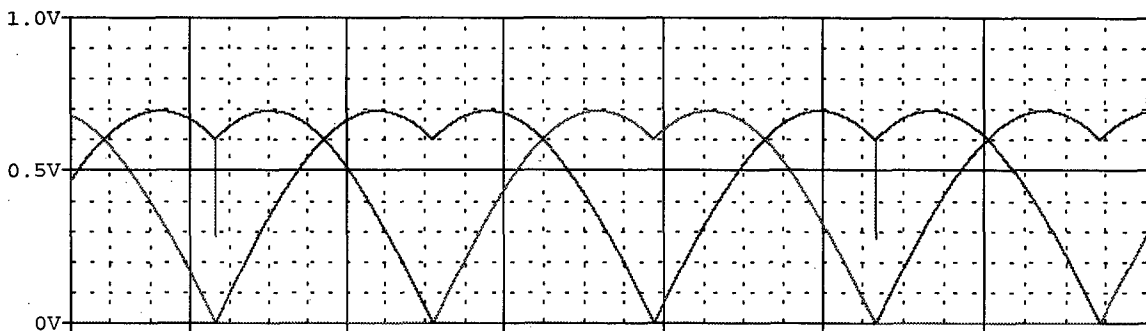


Fig.4. 15: Razões cíclicas “de fase” $D_1(t)$, $D_2(t)$ e $D_3(t)$.

4.5.1 - Projeto do controlador de corrente:

A partir da (Eq.4.79), pode-se observar que é possível utilizar o mesmo controlador de corrente tanto para controlar a corrente $I_d(t)$, quanto para a corrente $I_q(t)$, exceto por uma inversão de sinais, o que pode ser resolvido facilmente, bastando realimentar positivamente a corrente $I_d(t)$.

Assim sendo, tem-se na (Eq.4.45):

$$i_d(s) = \frac{V_o}{L} \cdot \left[-d_d(s) \cdot \frac{s}{s^2 + \omega^2} - d_q(s) \cdot \frac{\omega}{s^2 + \omega^2} \right]$$

$$i_q(s) = \frac{V_o}{L} \cdot \left[d_d(s) \cdot \frac{\omega}{s^2 + \omega^2} - d_q(s) \cdot \frac{s}{s^2 + \omega^2} \right]$$
(Eq.4.83)

Considerando a relação V_o/L unitária, a Fig.4.16 apresenta o módulo da relação $i_d(s)/d_q(s)$ desprezando $d_d(s)$, que é o mesmo para $i_q(s)/d_d(s)$ desprezando $d_q(s)$, enquanto a Fig.4.17 apresenta o diagrama de fase, o sinal negativo está sendo desprezado, já que quando for o caso, utiliza-se realimentação positiva, para garantir uma inversão de fase de 180°.

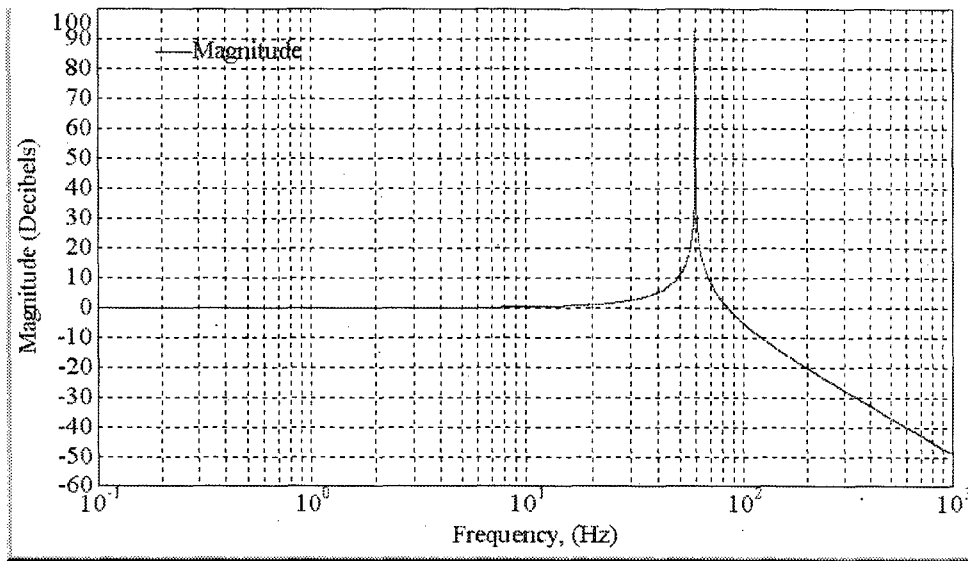


Fig.4. 16: Diagrama de módulo, em dB, para $i_d(s)/d_q(s)$ ou $i_q(s)/d_d(s)$.

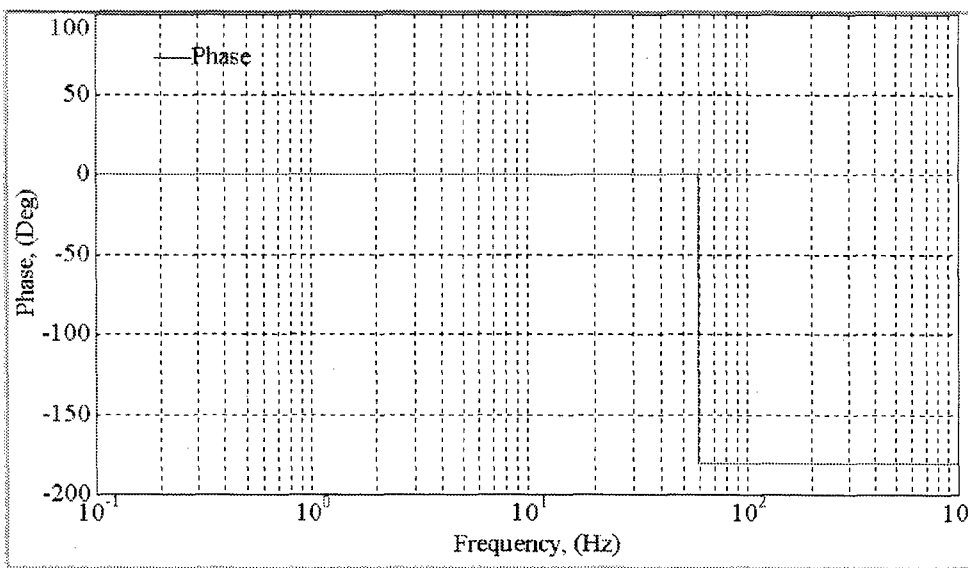


Fig.4. 17: Diagrama de fase, em graus, para $i_d(s)/d_q(s)$ ou $i_q(s)/d_d(s)$.

Da mesma forma, considerando unitária a relação V_o/L , a Fig.4.18 apresenta o diagrama de módulo para relação $i_d(s)/d_d(s)$ desprezando $d_q(s)$, que é o mesmo para $i_q(s)/d_q(s)$ desprezando $d_d(s)$, enquanto a Fig.4.19 apresenta o diagrama de fase.

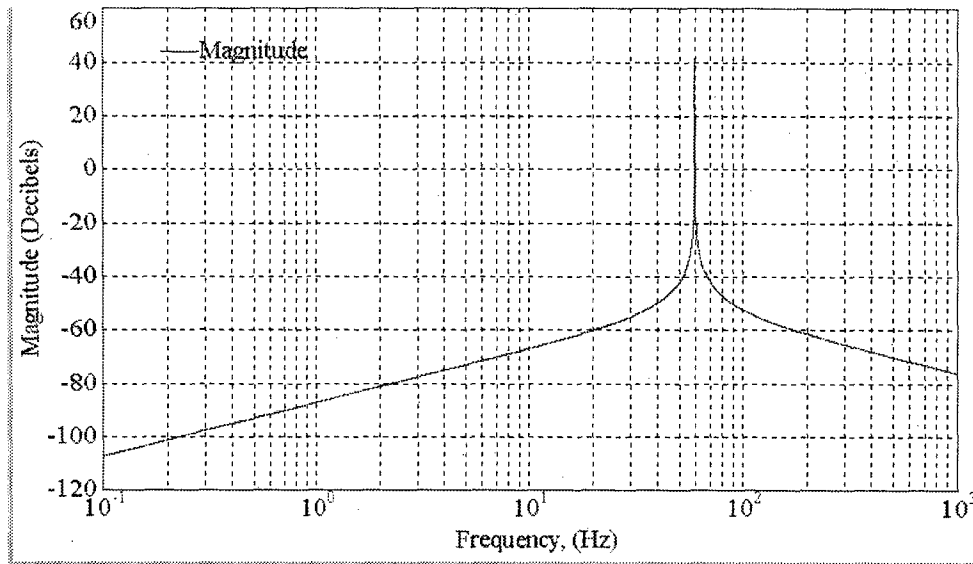


Fig.4. 18: Diagrama de módulo, em dB, para $i_d(s)/d_d(s)$ ou $i_q(s)/d_q(s)$.

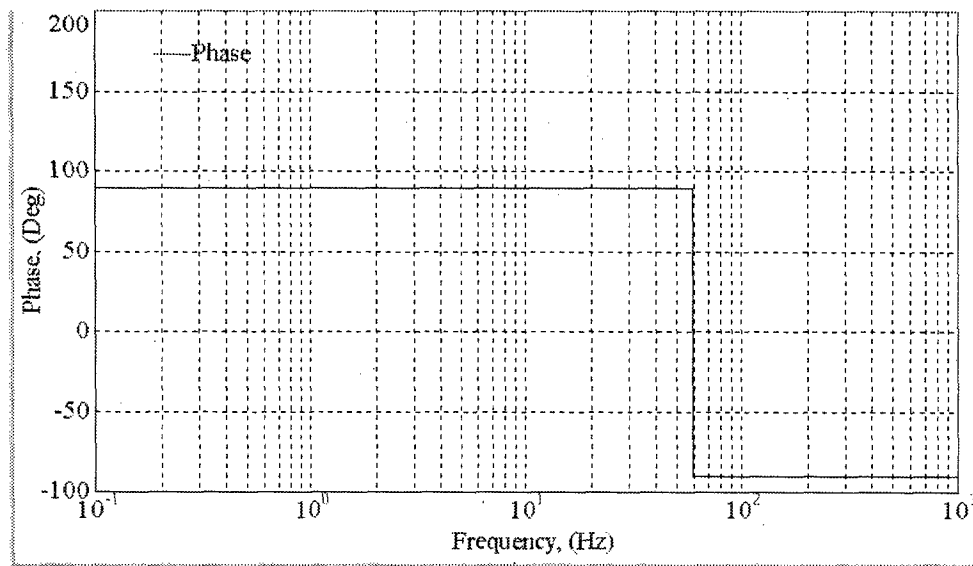


Fig.4. 19: Diagrama de fase, em graus, para $i_d(s)/d_d(s)$ ou $i_q(s)/d_q(s)$.

Desta forma, posiciona-se a frequência de corte de função de transferência de laço aberto uma década abaixo da frequência da rede, já que a frequência da rede corresponde à frequência de ressonância observada na Fig.4.16, na Fig.4.17, na Fig.4.18 e na Fig.4.19.

Pode-se observar então que, para baixas frequências (uma década abaixo da frequência de ressonância), a relação $i_d(s)/d_d(s)$ é desprezível se comparada à relação $i_d(s)/d_q(s)$, assim como $i_q(s)/d_q(s)$ é desprezível se comparada à $i_q(s)/d_d(s)$.

Além disso, para esta faixa de frequência, as relações $i_d(s)/d_q(s)$ e $i_q(s)/d_d(s)$ encontram-se na faixa plana, de forma que se pode utilizar as relações da (Eq.4.79):

$$\begin{cases} \frac{i_d(s)}{d_q(s)} = -\frac{V_o}{\omega \cdot L} \\ \frac{i_q(s)}{d_d(s)} = \frac{V_o}{\omega \cdot L} \end{cases} \quad (\text{Eq.4.84})$$

Deve-se lembrar ainda da não-linearidade dada por:

$$\begin{aligned} 0 \leq D_1(t), D_2(t), D_3(t) \leq 1 \\ \text{ou} \\ -1 \leq D_{12}(t), D_{23}(t), D_{31}(t) \leq 1 \end{aligned} \quad (\text{Eq.4.85})$$

Então, a partir da (Eq.4.21) e da (Eq.4.24), tem-se:

$$\begin{bmatrix} D_{12}(t) \\ D_{23}(t) \\ D_{31}(t) \end{bmatrix} = \sqrt{\frac{2}{3}} \cdot \begin{bmatrix} \frac{1}{\sqrt{2}} \cos(\omega \cdot t) & -\sin(\omega \cdot t) \\ \frac{1}{\sqrt{2}} \cos(\omega \cdot t - 120^\circ) & -\sin(\omega \cdot t - 120^\circ) \\ \frac{1}{\sqrt{2}} \cos(\omega \cdot t + 120^\circ) & -\sin(\omega \cdot t + 120^\circ) \end{bmatrix} \cdot \begin{bmatrix} D_o(t) \\ D_d(t) \\ D_q(t) \end{bmatrix} \quad (\text{Eq.4.86})$$

Logo, substituindo a (Eq.4.86) na (Eq.4.85), sabendo que $D_o(t) = 0$, tem-se:

$$-1 \leq \sqrt{\frac{2}{3}} \cdot \cos(\omega \cdot t) \cdot D_d(t) - \sqrt{\frac{2}{3}} \cdot \text{sen}(\omega \cdot t) \cdot D_q(t) \leq 1 \quad (\text{Eq.4.87})$$

Logo:

$$D_d(t)^2 + D_q(t)^2 \leq \frac{3}{2} \quad (\text{Eq.4.88})$$

Deve-se então respeitar o limite estabelecido na (Eq.4.88), para que o sistema se comporte linearmente da forma como foi analisado, em termos práticos esta não-linearidade limita a resposta dinâmica do sistema. Vale lembrar ainda que se este limite não for respeitado pode-se inclusive levar o sistema à instabilidade.

Desta forma, a partir da (Eq.4.84), sugere-se a utilização do controlador apresentado na Fig.4.20, para as duas malhas de corrente, que na verdade é apenas um integrador, para garantir erro estático nulo.

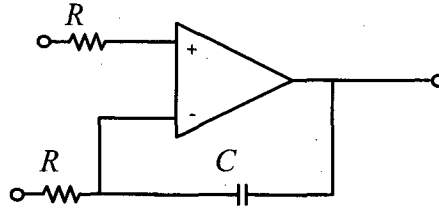


Fig.4. 20: Circuito proposto para o controlador de corrente.

Então, considerando que o amplificador operacional seja ideal, a função de transferência do controlador é dada por:

$$C_I(s) = \frac{K_{CI}}{s} \quad (\text{Eq.3.1})$$

Onde:

$$K_{CI} = \frac{1}{R \cdot C}$$

Tem-se ainda um ganho K_{shunt} , representa o ganho de amostragem da corrente, deve-se observar um possível ganho existente na aplicação da transformação inversa de Park, que deve multiplicar a função de transferência, além de V_T , que é a tensão de pico da onda “dente-de-serra” utilizada na modulação P.W.M., que deve aparecer multiplicando no denominador da função de transferência de corrente.

Vale lembrar, mais uma vez, que não há preocupação neste momento com a resposta dinâmica do sistema, que poderia ser bastante melhorada se fosse implementado um controle mais elaborado, a partir da função de transferência completa do sistema apresentada na (Eq.4.45) e na (Eq.4.77).

Desta forma, pode-se escolher o capacitor **C** do controlador da Fig.4.20 e determinar o valor de **R** por:

$$\left| \frac{K_{shunt}}{V_T \cdot R \cdot C} \cdot \frac{1}{j \cdot 2 \cdot \pi \cdot fc} \cdot \frac{V_o}{\omega \cdot L} \right| = 1 \quad (\text{Eq.4.89})$$

Logo:

$$R = \frac{10 \cdot V_o \cdot K_{shunt}}{4 \cdot \pi^2 \cdot fr^2 \cdot L \cdot V_T \cdot C} \quad (\text{Eq.4.90})$$

4.5.2 - Projeto do controlador de tensão:

Como já foi comentado, a potência reativa Q_{IN} que se deseja na entrada é nula, que é garantida através da referência nula para a corrente de sequência q $i_q(t)$, desta forma a tensão de saída depende unicamente da corrente de sequência d $i_d(t)$, podendo-se então utilizar a relação já apresentada na (Eq.4.76):

$$\frac{v_o(s)}{i_d(s)} = \frac{\sqrt{3} \cdot V_P \cdot R_O}{\sqrt{2} \cdot V_O} \cdot \frac{1-s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2}}{1+s \cdot R_O \cdot C_O} \quad (\text{Eq.4.91})$$

ou:

$$\frac{v_o(s)}{i_d(s)} = \frac{\sqrt{3} \cdot V_P \cdot V_O}{\sqrt{2} \cdot P_O} \cdot \frac{1-s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2}}{1+s \cdot \frac{V_O^2}{P_O} \cdot C_O} \quad (\text{Eq.4.92})$$

Observando o diagrama de blocos da Fig.4.13, se observa que a malha de corrente (corrente de sequência d) pode ser representada por:

$$G_I(s) = \frac{\frac{V_O}{V_T \cdot R \cdot C \cdot s \cdot \omega \cdot L}}{1 + \frac{K_{shunt} \cdot V_O}{V_T \cdot R \cdot C \cdot s \cdot \omega \cdot L}} \rightarrow G_I(s) = \frac{\frac{1}{K_{shunt}}}{1 + s \cdot \frac{V_T \cdot R \cdot C \cdot \omega \cdot L}{K_{shunt} \cdot V_O}} \quad (\text{Eq.4.93})$$

Desta forma, a função de transferência total da planta é dada por:

$$G(s) = \frac{\sqrt{3} \cdot V_P \cdot V_O}{\sqrt{2} \cdot P_O \cdot K_{shunt}} \cdot \frac{1-s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2}}{\left(1+s \cdot \frac{V_T \cdot R \cdot C \cdot \omega \cdot L}{K_{shunt} \cdot V_O}\right) \cdot \left(1+s \cdot \frac{V_O^2}{P_O} \cdot C_O\right)} \quad (\text{Eq.4.94})$$

Ou:

$$G(s) = K_V \cdot \frac{1-\frac{s}{\omega_{Z1}}}{\left(1+\frac{s}{\omega_{p1}}\right) \cdot \left(1+\frac{s}{\omega_{p2}}\right)} \quad (\text{Eq.4.95})$$

Onde:

$$\left\{ \begin{array}{l} K_V = \frac{\sqrt{3} \cdot V_P \cdot V_O}{\sqrt{2} \cdot P_O \cdot K_{shunt}} \\ \omega_{z1} = \frac{3 \cdot V_P^2}{2 \cdot L \cdot P_O \cdot \eta} \\ \omega_{p1} = \frac{K_{shunt} \cdot V_O}{2 \cdot \pi \cdot V_T \cdot R \cdot C \cdot fr \cdot L} \\ \omega_{p2} = \frac{P_O}{V_O^2 \cdot C_O} \end{array} \right. \quad (\text{Eq.4.96})$$

No entanto, para simplificar o projeto do controlador, determina-se que a frequência de cruzamento da função de transferência de laço aberto ω_c seja tal que:

$$\left\{ \begin{array}{l} \omega_c < \frac{\omega_{z1}}{10} \\ \omega_c < \frac{\omega_{p2}}{10} \end{array} \right. \quad (\text{Eq.4.97})$$

Em termos práticos, será possível observar mais adiante que estas considerações são factíveis, principalmente com relação à frequência do zero, que aliás está no semi-plano direito, o que faz com que seu diagrama de fase, na frequência, se comporte como se fosse um zero, desta forma o fato da frequência deste zero ser bastante elevada em relação à frequência de cruzamento facilita o projeto do controlador.

Assim sendo, feitas as considerações da (Eq.4.97), a função de transferência apresentada na (Eq.4.95) resume-se a:

$$G(s) = \frac{K_V}{\left(1 + \frac{s}{\omega_{p1}}\right)} \quad (\text{Eq.4.98})$$

Sugere-se então a utilização do controlador apresentado na Fig.4.21:

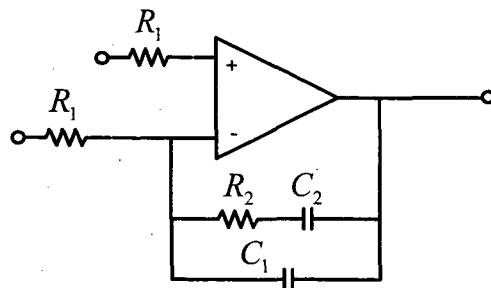


Fig.4. 21: Circuito proposto para o controlador de tensão.

Então, considerando que o amplificador operacional seja ideal, a função de transferência do controlador é dada por:

$$C_I(s) = K_I \cdot \frac{\frac{s}{\omega_z} + 1}{s \cdot \left[\frac{s}{\omega_p} + 1 \right]}$$

Onde:

$$K_I = \frac{1}{R_1 \cdot (C_1 + C_2)}$$

$$\omega_z = \frac{1}{R_2 \cdot C_2}$$

$$\omega_p = \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2}$$

Então, respeitando as limitações estabelecidas na (Eq.4.97) define-se a frequência de cruzamento de laço aberto do sistema ω_c . Posiciona-se então o zero do controlador uma década abaixo da frequência de cruzamento, para garantir a margem de fase. Já o pólo sugere-se que seja posicionado duas décadas acima da frequência de cruzamento, desta forma tem-se:

$$\begin{cases} f_z = \frac{f_c}{10} \\ f_p = 100 \cdot f_c \end{cases} \quad (\text{Eq.4.99})$$

Sugere-se então seguir a seguinte metodologia para dimensionar o controlador de tensão:

1. Determina-se a frequência de cruzamento por: $f_c = \text{Min} \left[\frac{f_{z1}}{10}, \frac{f_{p2}}{10} \right]$;
2. Escolhe-se o capacitor C_2 ;
3. Determina-se R_2 por: $R_2 = \frac{10}{2 \cdot \pi \cdot f_c \cdot C_2}$;
4. Determina-se C_1 por: $C_1 = \frac{C_2}{200 \cdot \pi \cdot f_c \cdot R_2 \cdot C_2 - 1}$

5. Determina-se R_1 por:
$$\left| \frac{K_V}{\left(1 + \frac{j \cdot \omega_C}{\omega_{p1}}\right)} \cdot K_I \cdot \frac{\frac{j \cdot \omega_C}{\omega_Z} + 1}{j \cdot \omega_C \cdot \left[\frac{j \cdot \omega_C}{\omega_P} + 1\right]} \cdot K_{amost} \right|, \text{ onde}$$

K_{amost} representa o ganho de amostragem da tensão de saída, desta forma:

$$\left| \frac{\sqrt{3} \cdot V_P \cdot V_O}{\sqrt{2} \cdot P_O \cdot K_{shunt}} \cdot \frac{1}{\left(1 + \frac{j \cdot \omega_C}{\omega_{p1}}\right)} \cdot \frac{1}{R_1 \cdot (C_1 + C_2)} \cdot \frac{\frac{j \cdot \omega_C}{\omega_Z} + 1}{j \cdot \omega_C \cdot \left[\frac{j \cdot \omega_C}{\omega_P} + 1\right]} \cdot K_{amost} \right|$$

Logo:

$$R_1 = \frac{1,95 \cdot V_P \cdot V_O \cdot K_{amost}}{P_O \cdot K_{shunt} \cdot f_C \cdot (C_1 + C_2) \cdot \sqrt{1 + \left(\frac{4 \cdot \pi^2 \cdot f_C \cdot V_T \cdot R \cdot C \cdot fr \cdot L}{K_{shunt} \cdot V_O}\right)^2}}$$

Lembrando que:

K_{amost} → Ganho do amostrador de tensão;

V_T → Tensão de pico da onda “dente de serra” utilizada na modulação P.W.M.;

R → Resistor do controlador de corrente;

C → Capacitor do controlador de corrente;

fr → Frequência da rede de alimentação;

K_{shunt} → Ganho do amostrador de corrente;

L → Indutor de entrada do conversor.

4.6 - EXEMPLO DE PROJETO

Não se está interessado neste momento em dimensionar todos os componentes do conversor, mas somente o sistema de controle, desta forma os parâmetros definidos para o projeto dos controladores são:

- Potência de saída → $P_O = 12\text{kW}$;
- Tensão de saída → $V_O = 450\text{V}$;
- Tensão de pico de fase da rede de alimentação → $V_P = 180\text{V}$;
- Frequência de chaveamento → $f_s = 30\text{kHz}$;
- Frequência da rede de alimentação → $fr = 60\text{Hz}$;
- Rendimento do conversor → $\eta = 1$;

- Capacitor de saída → $C_o = 1\text{mF}$;
- Indutância de entrada → $L = 1\text{mH}$;
- Ganho do amostrador de corrente → $K_{shunt} = 0,1$;
- Tensão de pico da “dente de serra” → $V_T = 5,2\text{V}$;
- Ganho do amostrador de tensão → $K_{amost} = 0,01$.

Desta forma tem-se para o controlador da malha de corrente:

- $C = 10\mu\text{F}$;
- $R = \frac{10 \cdot V_o \cdot K_{shunt}}{4 \cdot \pi^2 \cdot fr^2 \cdot L \cdot V_T \cdot C} \rightarrow R = 60\text{k}\Omega$ escolhe-se então $R = 56 \text{ k}\Omega$.

E para o controlador da malha de tensão:

- $f_c = \text{Min} \left[\frac{f_{z1}}{10}, \frac{f_{p2}}{10} \right] \rightarrow f_c = \text{Min} \left[\frac{3 \cdot V_p^2}{40 \cdot \pi \cdot L \cdot P_o \cdot \eta}, \frac{P_o}{20 \cdot \pi \cdot V_o^2 \cdot C_o} \right]$

$$f_c = \text{Min}[65\text{Hz}, 1\text{Hz}] \rightarrow f_c = 1\text{Hz}$$

- $C_2 = 10\mu\text{F}$;
- $R_2 = \frac{10}{2 \cdot \pi \cdot f_c \cdot C_2} \rightarrow R_2 = 159\text{k}\Omega$ escolhe-se então $R_2 = 150 \text{ k}\Omega$;

- $C_1 = \frac{C_2}{200 \cdot \pi \cdot f_c \cdot R_2 \cdot C_2 - 1} \rightarrow C_1 = 10\text{nF}$;

- $R_1 = \frac{1,95 \cdot V_p \cdot V_o \cdot K_{amost}}{P_o \cdot K_{shunt} \cdot f_c \cdot (C_1 + C_2) \cdot \sqrt{1 + \left(\frac{4 \cdot \pi^2 \cdot f_c \cdot V_T \cdot R \cdot C \cdot fr \cdot L}{K_{shunt} \cdot V_o} \right)^2}}$

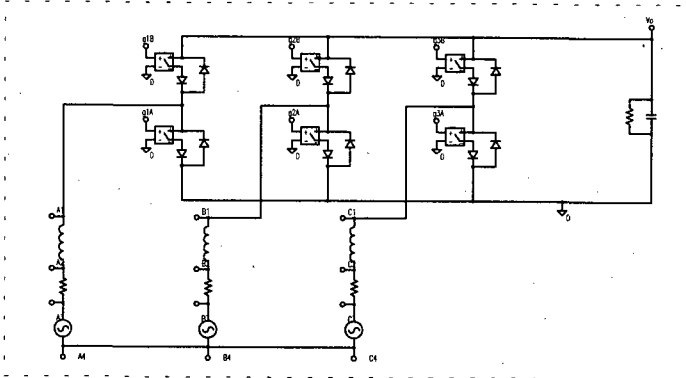
$$R_1 = 130\text{k}\Omega \text{ escolhe-se então } R_1 = 120\text{k}\Omega.$$

4.7 - RESULTADOS DE SIMULAÇÃO

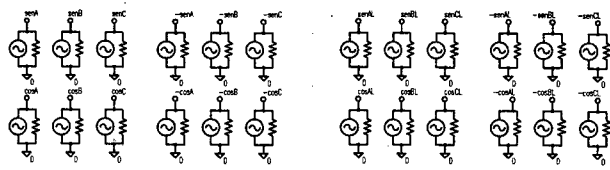
Desta forma, a partir do projeto apresentado no item anterior, foram efetuadas simulações utilizando o software Pspice, lembrando que os componentes utilizados foram dimensionados no item 4.6, além disso utilizaram-se diodos e interruptores ideais para efetuar a simulação. A implementação da transformação de Park, da transformação inversa de Park, assim como da lógica de controle apresentada na Tab.4.1, foi efetuada utilizando somadores e multiplicadores, disponíveis no *software* utilizado. Além disso a modulação P.W.M. também é efetuada utilizando componentes lógicos.

O circuito simulado no PSpice é apresentado na Fig.4.22:

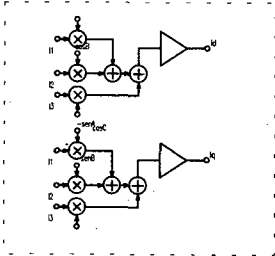
Circuito de potência



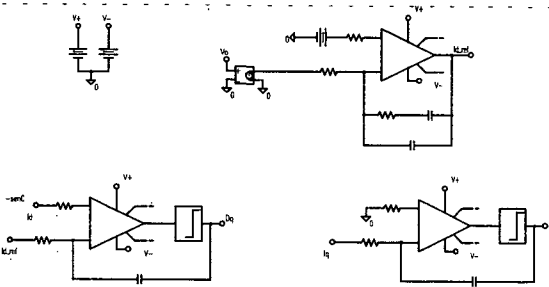
Senóides utilizadas pela transformação de Park



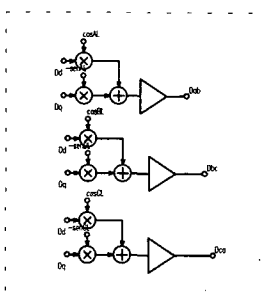
Transformação de Park sobre as correntes de entrada



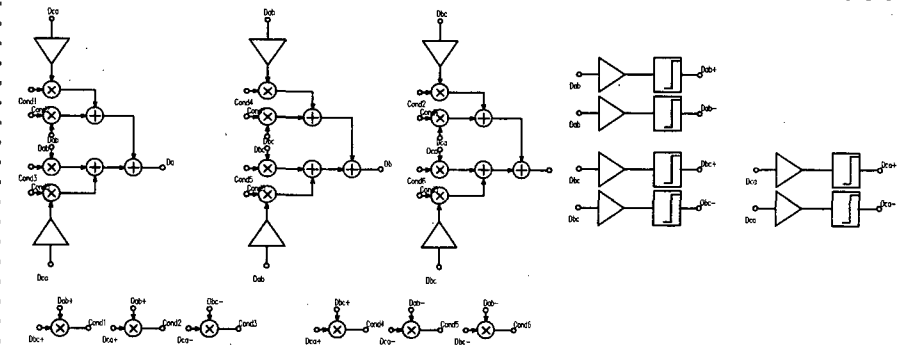
Controladores de tensão e de corrente



Transformação inversa de Park, sobre as razões cíclicas



Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$



Modulação P.W.M.

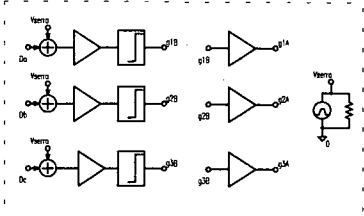


Fig.4. 22: Circuito simulado no Pspice.

Assim, na Fig.4.23 são apresentadas as correntes de entrada $i_1(t)$, $i_2(t)$ e $i_3(t)$, onde pode-se verificar seu formato senoidal e o equilíbrio entre as fases. A corrente de pico para cada fase é de 44,5A, obtendo-se uma corrente eficaz de aproximadamente 31,5, de forma que se observa uma potência de entrada de 12kW, como era de esperar.

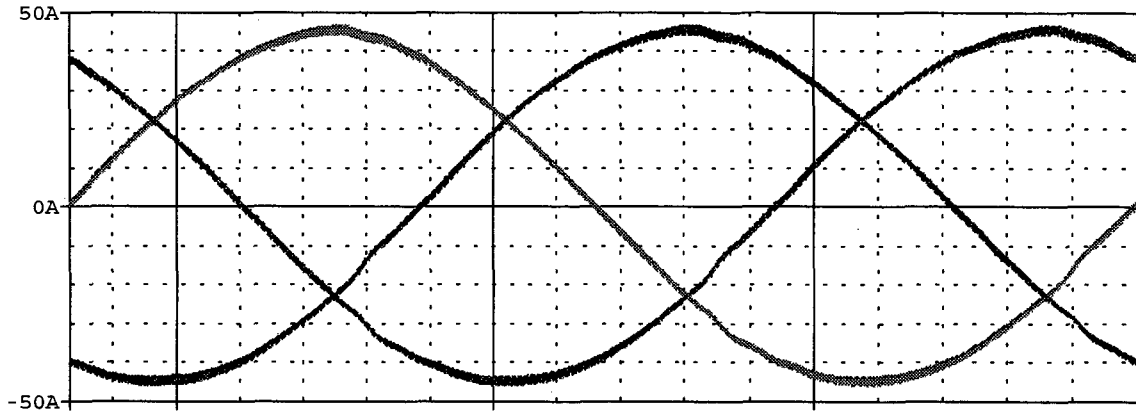


Fig.4. 23: Correntes de entrada.

Na Fig.4.24 é apresentada em detalhe na passagem por zero a corrente $i_1(t)$, pode-se então observar que não há qualquer tipo de deformação na corrente.

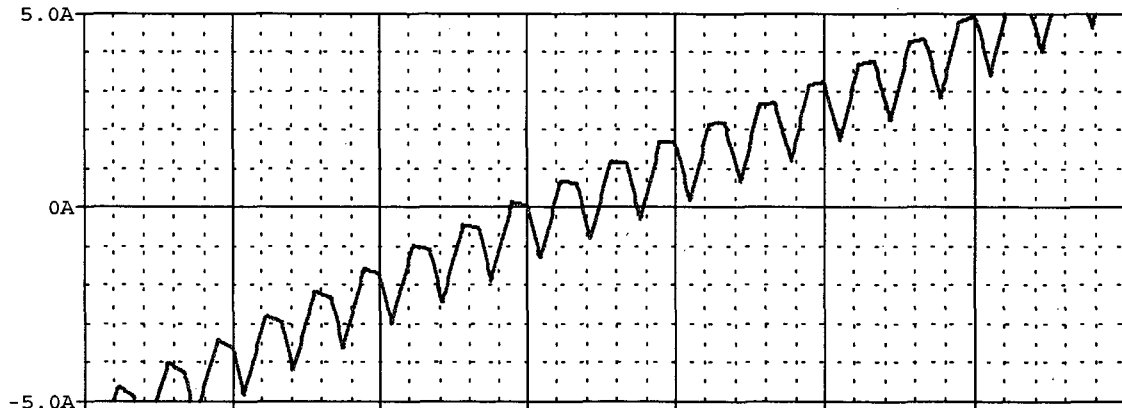


Fig.4. 24: Detalhe na passagem por zero da corrente $i_1(t)$.

Na Fig.4.25, pode-se observar a tensão e a corrente na fase 1.

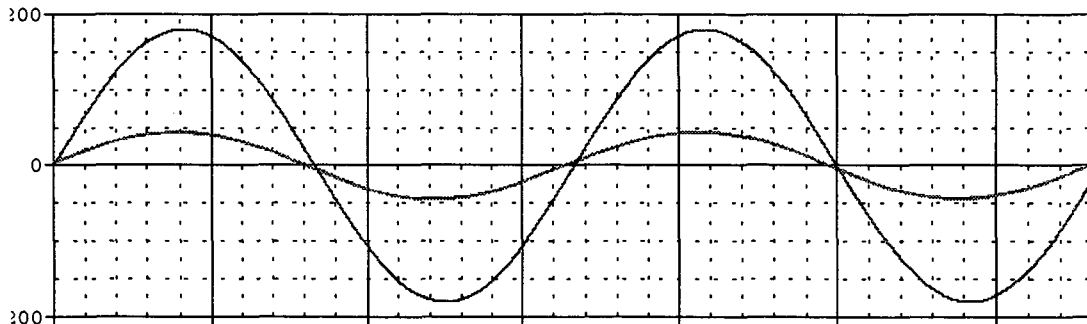


Fig.4. 25: Tensão e corrente na fase 1.

Na Fig.4.26 são mostradas as correntes fictícias $I_{12}(t)$, $I_{23}(t)$ e $I_{31}(t)$:

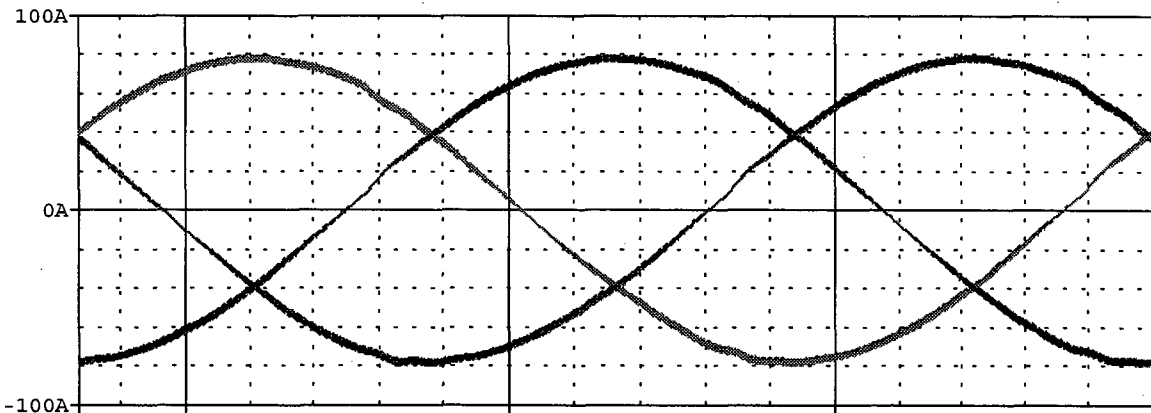


Fig.4. 26: Correntes fictícias $I_{12}(t)$, $I_{23}(t)$ e $I_{31}(t)$.

A Fig.4.27 apresenta a passagem por zero da corrente fictícia $I_{12}(t)$, que é equivalente à passagem por zero das correntes $I_{23}(t)$ e $I_{31}(t)$:

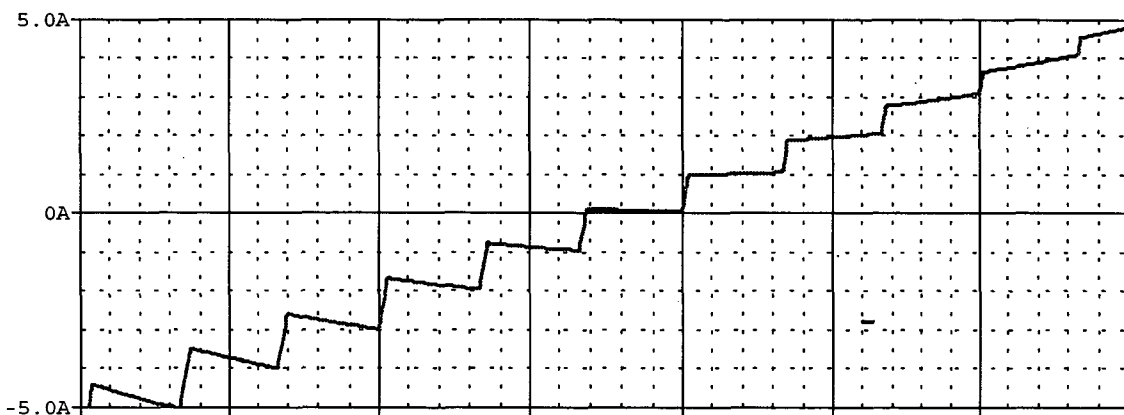


Fig.4. 27: Passagem por zero da corrente fictícia $I_{12}(t)$.

A Fig.4.28 apresenta as razões cíclicas reais, ou razões cíclicas “de fase” $D_1(t)$, $D_2(t)$, e $D_3(t)$, sobre as quais aplica-se diretamente a modulação P.W.M. para comandar os interruptores S_{11} , S_{21} e S_{31} .

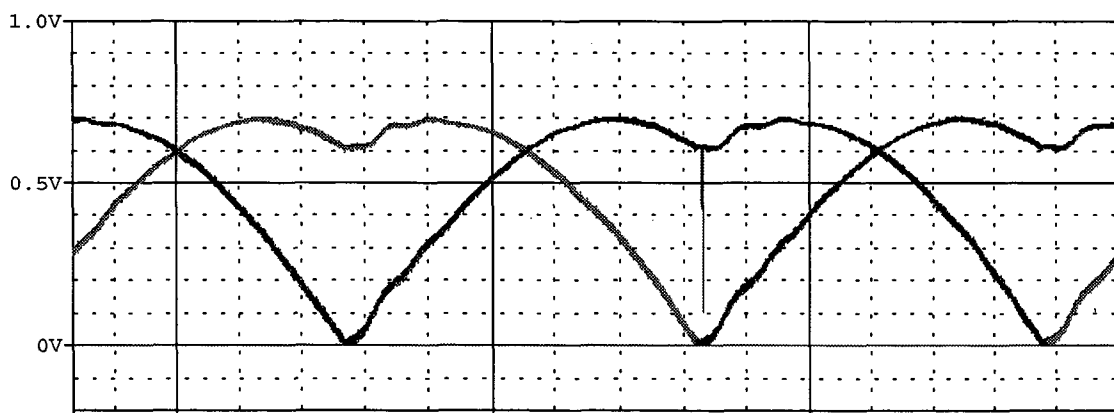


Fig.4. 28: Razões cíclicas “de fase”.

A Fig.4.29 apresenta as razões cíclicas complementares “de fase”, sobre as quais aplica-se diretamente a modulação P.W.M. para comandar os interruptores S_{12} , S_{22} e S_{32} :

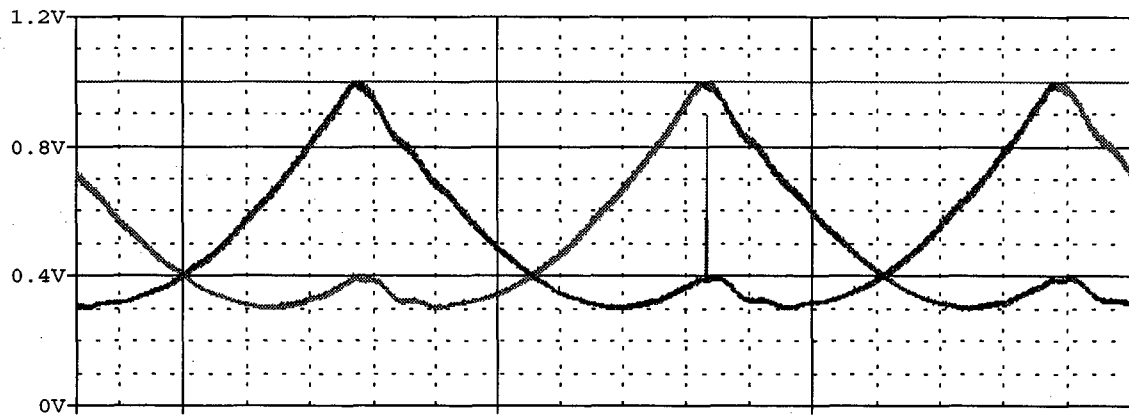


Fig.4. 29: Razões cíclicas complementares “de fase”.

Na Fig.4.30 são mostradas as razões cíclicas “de linha” $D_{12}(t)$, $D_{23}(t)$ e $D_{31}(t)$:

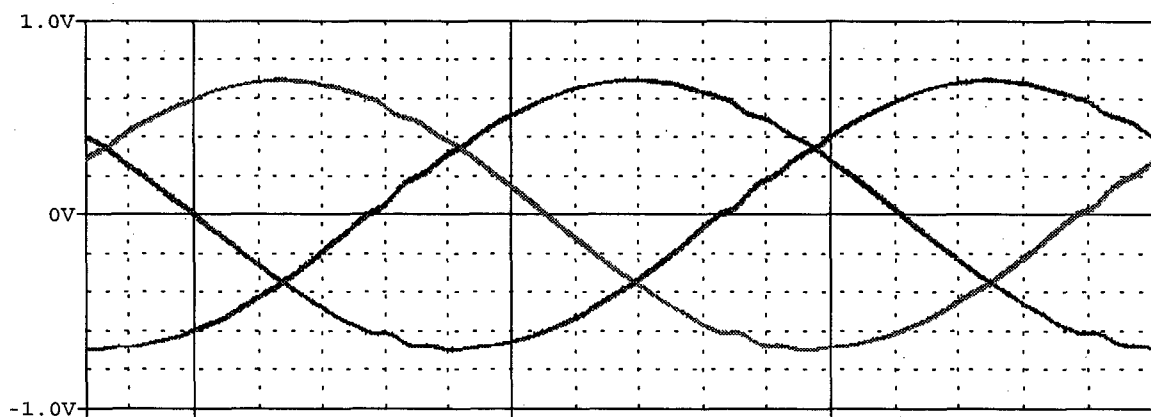


Fig.4. 30: Razões cíclicas “de linha”.

Na Fig.4.30 podem ser observadas a corrente de seqüência **d** $I_d(t)$ e a corrente seqüência **q** $I_q(t)$. Nota-se que a corrente $I_q(t)$ segue a referência nula, enquanto a corrente $I_d(t)$ apresenta valor positivo, que corresponde ao conversor operando como retificador e fornecendo 12kW à carga.

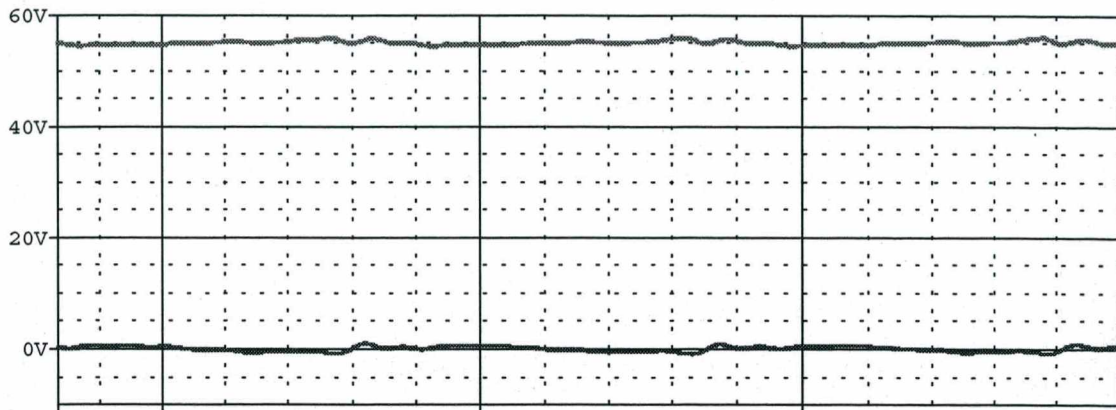


Fig.4. 31: Corrente de seqüência d $I_d(t)$ (maior) e corrente de seqüência q $I_q(t)$ (menor).

A Fig.4.31 mostra a tensão de saída, onde pode-se observar que a tensão permanece regulada em 450V.

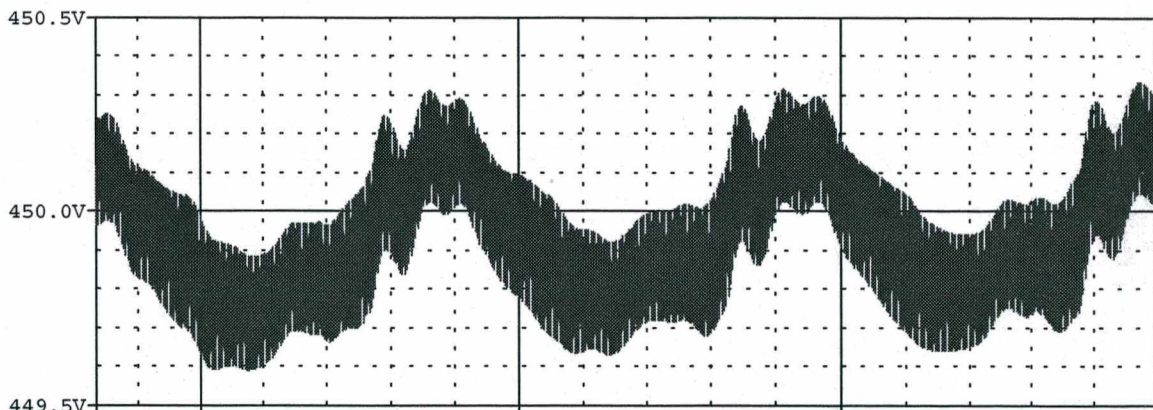


Fig.4. 32: Tensão de saída.

Os resultados apresentados a seguir, também obtidos a partir de simulação utilizando o Pspice, foram obtidos para o mesmo conversor, porém em outros pontos de operação, funcionando inclusive como inversor e compensador de potência reativa, onde foram alteradas apenas as referências para as correntes $I_d(t)$ e $I_q(t)$, substituindo ainda a carga por uma fonte de tensão, assim os resultados obtidos são apresentados a seguir:

Na Fig.4.33 são apresentadas a tensão e a corrente de entrada na fase 1, para uma potência de entrada $P_{IN} = 12\text{kW}$ (retificador) e uma potência reativa $Q_{IN} = 12\text{kVAR}$ (indutivo):

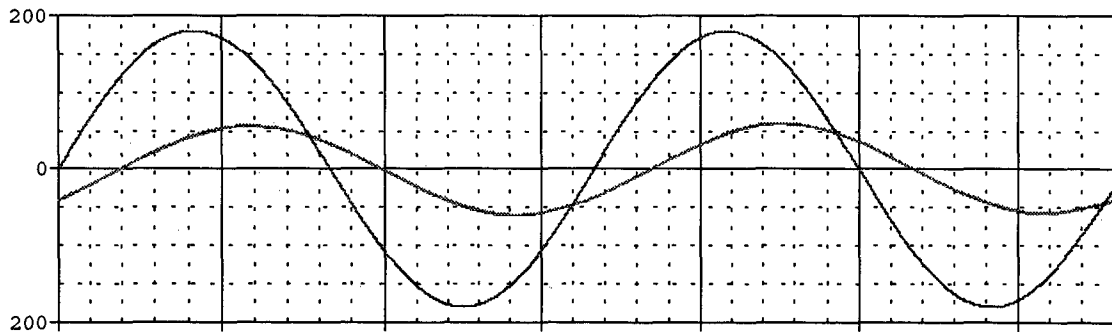


Fig.4. 33: Tensão (maior) e corrente na fase 1 para $P_{IN} = 12\text{kW}$ e $Q_{IN} = 12\text{kVar}$.

A Fig.4.34 apresenta a tensão e a corrente de entrada na fase 1, para uma potência de entrada $P_{IN} = 12\text{kW}$ (retificador) e potência reativa $Q_{IN} = -12\text{kVar}$ (capacitivo):

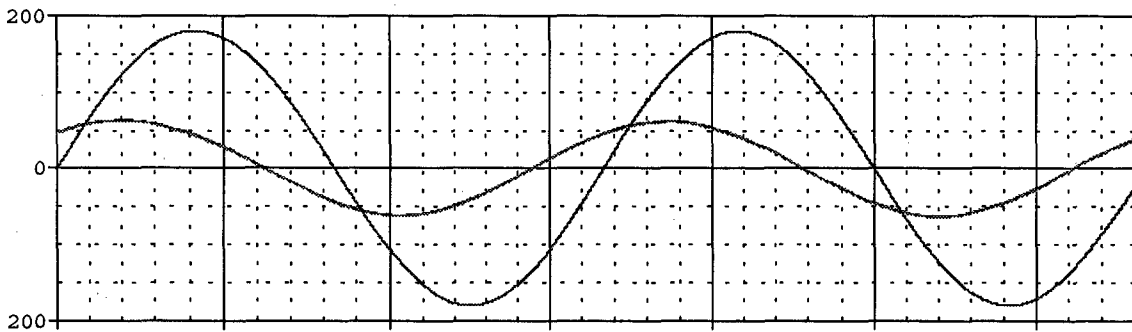


Fig.4. 34: Tensão (maior) e corrente na fase 1 para $P_{IN} = 12\text{kW}$ e $Q_{IN} = -12\text{kVar}$.

Na Fig.4.35 tem-se a tensão e a corrente de entrada na fase 1, para uma potência de entrada $P_{IN} = -12\text{kW}$ (inversor) e potência reativa $Q_{IN} = 0$.

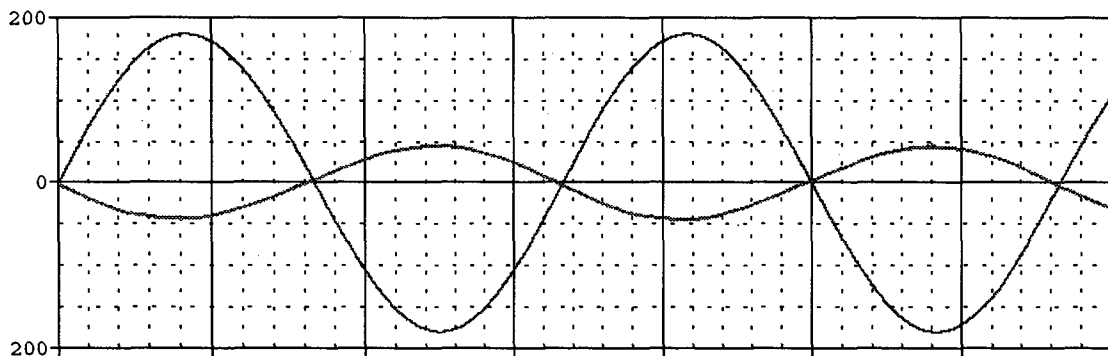


Fig.4. 35: Tensão (maior) e corrente na fase 1 para $P_{IN} = -12\text{kW}$ e $Q_{IN} = 0$.

4.8 - CONCLUSÃO

Primeiramente deve-se salientar que a utilização da transformação de Park permite visualizar o conversor de uma forma diferente da qual se está habituado, mesmo que não se utilize tal ferramenta diretamente em seu controle.

Por outro lado, utilizando-se a transformação de Park diretamente no controle do conversor, nota-se que as correntes seguirão naturalmente um formato senoidal, de forma que os controladores determinarão apenas magnitude e fase destas correntes.

No caso do conversor analisado, observa-se a facilidade com que se pode variar tanto a potência ativa, podendo-se inclusive fazê-lo operar como inversor, quanto a potência reativa, podendo ter caráter indutivo ou capacitivo.

Com relação aos controladores, pode-se notar que o sistema simulado é bastante estável e robusto, no entanto deve-se lembrar que a não-linearidade causada pela limitação das razões cíclicas (limitadas entre 0 e 1), além da aproximação do acoplamento existente na função de transferência das correntes por um sistema desacoplado, podem causar problemas de estabilidade, de forma que se deve manter a resposta do sistema suficientemente lenta (ou seja frequência de cruzamento suficientemente baixa), para que o sinal de controle (razões cíclicas) não atinja os limites que o levem à saturação.

Assim, de maneira geral, conclui-se que os resultados obtidos são bastante positivos, de forma que a extensão da metodologia apresentada, para outros conversores, inclusive para inversores, é muito promissora.

CAPÍTULO 5

5 - APLICAÇÃO DA TÉCNICA DE ANÁLISE, MODELAGEM E CONTROLE, UTILIZANDO A TRANSFORMAÇÃO DE PARK, PARA OUTROS CONVERSORES

5.1 - INTRODUÇÃO

O conversor proposto no capítulo 2, já foi apresentado, analisado, projetado e implementado de maneira convencional. No entanto, neste capítulo, o objetivo é estender para outros conversores, principalmente para o conversor proposto, a técnica de análise, modelagem e controle de conversores CA-CC trifásicos, utilizando a transformação de Park.

Assim sendo primeiramente a técnica será adaptada para o conversor proposto no capítulo 2, e posteriormente para um conversor CA-CC trifásico, P.W.M., unidirecional, sem neutro, três níveis, onde vale ressaltar o objetivo de controlar o desbalanço das tensões nos capacitores de saída.

Será feita então uma análise teórica e em seguida, serão então efetuadas algumas simulações, utilizando o *software* Pspice, para se comprovar a validade da análise realizada.

5.2 - APLICAÇÃO DA TÉCNICA PARA O RETIFICADOR TRIFÁSICO PROPOSTO NO CAPÍTULO 2

A técnica de análise, modelagem e controle utilizando a transformação de Park, apresentada no capítulo 4, será então adaptada para o conversor proposto no capítulo 2, que é novamente mostrado na Fig.5.1:

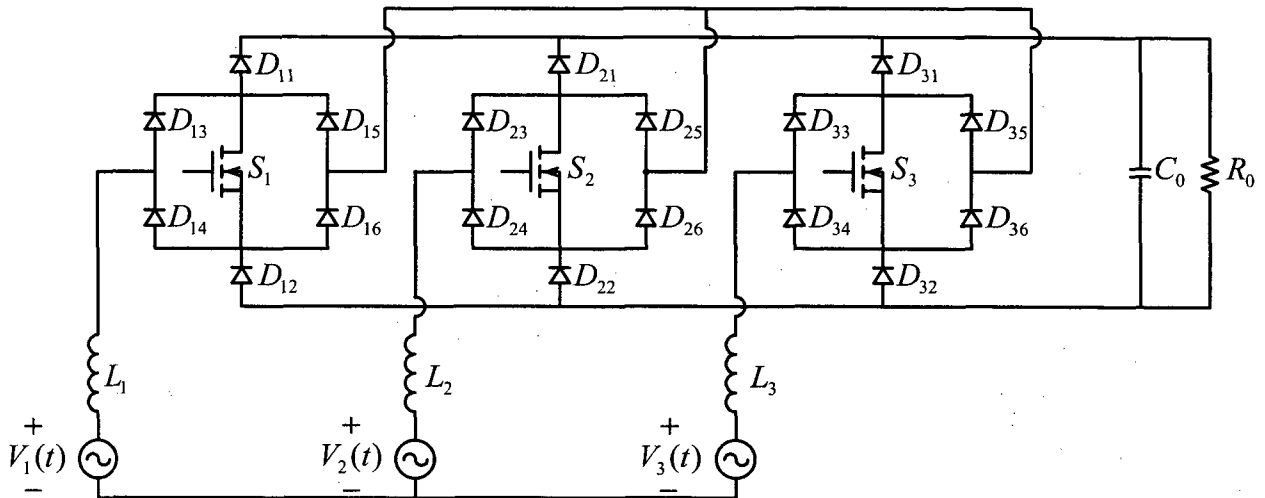


Fig.5.1: Circuito do conversor proposto, apresentado no capítulo 2.

5.2.1 - Cálculos preliminares:

Supõe-se que as tensões de alimentação sejam senoidais e equilibradas, de forma que as tensões de fase são definidas por:

$$\begin{cases} V_1(t) = V_p \cdot \text{sen}(\omega \cdot t) \\ V_2(t) = V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ V_3(t) = V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.5.1})$$

Desta forma, as tensões de linha são dadas por:

$$\begin{cases} V_{12}(t) = V_1(t) - V_2(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 30^\circ) \\ V_{23}(t) = V_2(t) - V_3(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t - 90^\circ) \\ V_{31}(t) = V_3(t) - V_1(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 150^\circ) \end{cases} \quad (\text{Eq.5.2})$$

Fazendo-se então a devida mudança de referencial, explicada de forma detalhada no capítulo 4, tem-se as tensões de linhas definidas por:

$$\begin{cases} V_{12}(t) = V_1(t) - V_2(t) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t) \\ V_{23}(t) = V_2(t) - V_3(t) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t - 120^\circ) \\ V_{31}(t) = V_3(t) - V_1(t) = \sqrt{3} \cdot V_p \cdot \cos(\omega \cdot t + 120^\circ) \end{cases} \quad (\text{Eq.5.3})$$

Deve-se lembrar ainda, que o interruptor correspondente à fase que apresenta a maior corrente de fase, em módulo, deve permanecer fechado, condição esta que deve ser observada mais adiante, quando for definida a lógica para determinar as razões cíclicas reais ou “de fase”. Então, define-se:

$$\begin{cases} D_1(t) = \begin{cases} 1, \text{ se } S_1 \rightarrow \text{fechado} \\ 0, \text{ se } S_1 \rightarrow \text{aberto} \end{cases} \\ D_2(t) = \begin{cases} 1, \text{ se } S_2 \rightarrow \text{fechado} \\ 0, \text{ se } S_2 \rightarrow \text{aberto} \end{cases} \\ D_3(t) = \begin{cases} 1, \text{ se } S_3 \rightarrow \text{fechado} \\ 0, \text{ se } S_3 \rightarrow \text{aberto} \end{cases} \end{cases} \quad (\text{Eq.5.4})$$

Define-se ainda:

$$\begin{cases} D_{12}(t) = D_1(t) - D_2(t) \\ D_{23}(t) = D_2(t) - D_3(t) \\ D_{31}(t) = D_3(t) - D_1(t) \end{cases} \text{ e } \begin{cases} V_{L12}(t) = V_{L1}(t) - V_{L2}(t) \\ V_{L23}(t) = V_{L2}(t) - V_{L3}(t) \\ V_{L31}(t) = V_{L3}(t) - V_{L1}(t) \end{cases} \quad (\text{Eq.5.5})$$

Observa-se ainda uma particularidade, o funcionamento do conversor é diferenciado, se a maior corrente de fase em módulo, apresentar valor absoluto positivo ou negativo. Então, seja I_{\max} a corrente de fase, cujo módulo é maior que o módulo das outras duas correntes de fase, na verdade o módulo de I_{\max} , é igual ao módulo da soma das outras duas correntes. Então, a partir da (Eq.5.3) e da (Eq.5.5), equacionando-se o circuito do conversor apresentado na Fig.5.1, com o auxílio da análise apresentada no capítulo 2, obtém-se:

$$\begin{cases} \begin{cases} V_{12}(t) = V_{L12}(t) + D_{12}(t) \cdot V_o(t) \\ V_{23}(t) = V_{L23}(t) + D_{23}(t) \cdot V_o(t), \text{ se } I_{\max} \geq 0 \\ V_{31}(t) = V_{L31}(t) + D_{31}(t) \cdot V_o(t) \end{cases} \\ \begin{cases} V_{12}(t) = V_{L12}(t) - D_{12}(t) \cdot V_o(t) \\ V_{23}(t) = V_{L23}(t) - D_{23}(t) \cdot V_o(t), \text{ se } I_{\max} \leq 0 \\ V_{31}(t) = V_{L31}(t) - D_{31}(t) \cdot V_o(t) \end{cases} \end{cases} \quad (\text{Eq.5.6})$$

Pode-se, no entanto, para facilitar a análise do conversor, definir as seguintes razões cíclicas fictícias:

$$\begin{cases} D_X(t) = D_{12}(t) \\ D_Y(t) = D_{23}(t), \text{ se } I_{\max} \geq 0 \\ D_Z(t) = D_{31}(t) \end{cases} \quad (\text{Eq.5.7})$$

$$\begin{cases} D_X(t) = -D_{12}(t) \\ D_Y(t) = -D_{23}(t), \text{ se } I_{\max} \leq 0 \\ D_Z(t) = -D_{31}(t) \end{cases}$$

5.2.2 - Obtenção do modelo do conversor visto a partir da entrada (CA)

A partir das relações definidas na (Eq.5.7), além do equacionamento do circuito da Fig.5.1, considerando que a tensão de saída permanece constante, obtém-se

$$\begin{cases} V_{12}(t) = V_{L12}(t) + D_X(t) \cdot V_O \\ V_{23}(t) = V_{L23}(t) + D_Y(t) \cdot V_O \\ V_{31}(t) = V_{L31}(t) + D_Z(t) \cdot V_O \end{cases} \quad (\text{Eq.5.8})$$

Além disso, sabe-se que:

$$\begin{cases} V_{L12}(t) = L \cdot \frac{dI_{12}(t)}{dt} \\ V_{L23}(t) = L \cdot \frac{dI_{23}(t)}{dt} \\ V_{L31}(t) = L \cdot \frac{dI_{31}(t)}{dt} \end{cases} \quad (\text{Eq.5.9})$$

Desta forma, substituindo a (Eq.5.9) na (Eq.5.8), tem-se:

$$\begin{cases} V_{12}(t) = L \cdot \frac{dI_{12}(t)}{dt} + D_X(t) \cdot V_O \\ V_{23}(t) = L \cdot \frac{dI_{23}(t)}{dt} + D_Y(t) \cdot V_O \\ V_{31}(t) = L \cdot \frac{dI_{31}(t)}{dt} + D_Z(t) \cdot V_O \end{cases} \quad (\text{Eq.5.10})$$

Observa-se, desta forma, que a (Eq.5.10) é absolutamente idêntica à (Eq.4.14), ou seja, a partir deste momento, todo o equacionamento é idêntico ao apresentado no capítulo 4, para a obtenção do modelo do conversor visto pela entrada (lado CA), de forma que serão apresentados apenas os passos principais.

São então definidos os seguintes vetores:

$$\vec{V}_{123} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} V_{12}(t) \\ V_{23}(t) \\ V_{31}(t) \end{bmatrix}; \vec{I}_{123} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} I_{12}(t) \\ I_{23}(t) \\ I_{31}(t) \end{bmatrix}; \vec{D}_{xyz} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} D_x(t) \\ D_y(t) \\ D_z(t) \end{bmatrix} \quad (\text{Eq.5.11})$$

Substitui-se então a (Eq.5.11) na (Eq.5.10), de forma que se obtém, na forma vetorial:

$$\vec{V}_{123} = L \cdot \frac{d}{dt} \vec{I}_{123} + V_o \cdot \vec{D}_{123} \quad (\text{Eq.5.12})$$

Aplica-se então a transformação de Park sobre a (Eq.5.12) (ver capítulo 4), obtendo-se:

$$\begin{cases} 0 = L \cdot \frac{dI_0(t)}{dt} + V_o \cdot D_0(t) \\ \sqrt{\frac{3}{2}} \cdot V_p = L \cdot \frac{dI_d(t)}{dt} - \omega \cdot L \cdot I_q(t) + V_o \cdot D_d(t) \\ 0 = L \cdot \frac{dI_q(t)}{dt} + \omega \cdot L \cdot I_d(t) + V_o \cdot D_q(t) \end{cases} \quad (\text{Eq.5.13})$$

Além disso, conforme prova apresentada no capítulo 4, pode-se desprezar o circuito de sequência 0, ficando então a (Eq.5.13) reduzida à:

$$\begin{cases} \sqrt{\frac{3}{2}} \cdot V_p = L \cdot \frac{dI_d(t)}{dt} - \omega \cdot L \cdot I_q(t) + V_o \cdot D_d(t) \\ 0 = L \cdot \frac{dI_q(t)}{dt} + \omega \cdot L \cdot I_d(t) + V_o \cdot D_q(t) \end{cases} \quad (\text{Eq.5.14})$$

Então, tem-se nas Fig.5.2 e Fig.5.3 os circuitos equivalentes de sequência d e q:

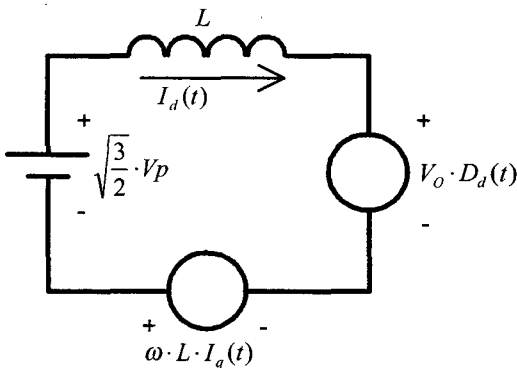


Fig.5. 2: Circuito equivalente de sequência d.

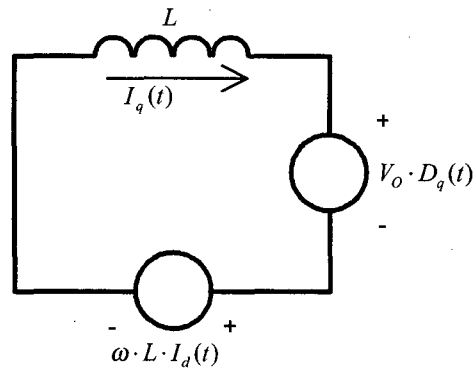


Fig.5. 3: Circuito equivalente de sequência q.

Desta forma, baseado novamente no equacionamento mostrado no capítulo 4, obtém-se o seguinte modelo, para pequenos sinais:

$$\begin{aligned} i_d(s) &= \frac{V_o}{L} \cdot \left[-d_d(s) \cdot \frac{s}{s^2 + \omega^2} - d_q(s) \cdot \frac{\omega}{s^2 + \omega^2} \right] \\ i_q(s) &= \frac{V_o}{L} \cdot \left[d_d(s) \cdot \frac{\omega}{s^2 + \omega^2} - d_q(s) \cdot \frac{s}{s^2 + \omega^2} \right] \end{aligned} \quad (\text{Eq.5.15})$$

Pode-se observar que, logicamente, o modelo é idêntico ao obtido para o conversor estudado no capítulo 4.

5.2.3 - Obtenção do modelo do conversor visto a partir da saída (CC)

Valendo-se novamente da análise apresentada no capítulo 2, pode-se observar que a corrente de saída $i_o(t)$ pode ser dada por:

$$\begin{cases} I_o(t) = -I_1(t) \cdot [1 - D_1(t)] - I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)], & \text{se } I_{\max} \geq 0 \\ I_o(t) = I_1(t) \cdot [1 - D_1(t)] + I_2(t) \cdot [1 - D_2(t)] + I_3(t) \cdot [1 - D_3(t)], & \text{se } I_{\max} \leq 0 \end{cases} \quad (\text{Eq.5.16})$$

Logo, como obviamente a soma das três correntes de fase é nula, tem-se:

$$\begin{cases} I_o(t) = I_1(t) \cdot D_1(t) + I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t), & \text{se } I_{\max} \geq 0 \\ I_o(t) = I_1(t) \cdot D_1(t) + I_2(t) \cdot D_2(t) + I_3(t) \cdot D_3(t), & \text{se } I_{\max} \leq 0 \end{cases} \quad (\text{Eq.5.17})$$

Ou:

$$\begin{cases} I_o(t) = \frac{1}{3} \cdot [I_{12}(t) \cdot D_{12}(t) + I_{23}(t) \cdot D_{23}(t) + I_{31}(t) \cdot D_{31}(t)], & \text{se } I_{\max} \geq 0 \\ I_o(t) = \frac{1}{3} \cdot [I_{12}(t) \cdot D_{12}(t) + I_{23}(t) \cdot D_{23}(t) + I_{31}(t) \cdot D_{31}(t)], & \text{se } I_{\max} \leq 0 \end{cases} \quad (\text{Eq.5.18})$$

Logo, a partir da (Eq.5.7), pode-se escrever a (Eq.5.18) como:

$$I_o(t) = \frac{1}{3} \cdot [I_{12}(t) \cdot D_x(t) + I_{23}(t) \cdot D_y(t) + I_{31}(t) \cdot D_z(t)] \quad (\text{Eq.5.19})$$

Ou, de forma vetorial:

$$I_o(t) = \left\{ \frac{1}{\sqrt{3}} \cdot [I_{12}(t) \quad I_{23}(t) \quad I_{31}(t)] \right\} \cdot \left\{ \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} D_x(t) \\ D_y(t) \\ D_z(t) \end{bmatrix} \right\} \quad (\text{Eq.5.20})$$

Ou ainda:

$$I_o(t) = \vec{I}_{123}' \cdot \vec{D}_{123} \quad (\text{Eq.5.21})$$

Pode-se observar claramente que, assim como o modelo do conversor visto pelo lado CA, também seu modelo visto pelo lado CC é equivalente ao obtido para o conversor estudado no capítulo 4, bastando para isso comparar a (Eq.5.21) com a (Eq.4.51).

Desta forma, a partir do equacionamento apresentado no capítulo 4, aplicando a transformação de Park sobre a (Eq.5.21), se obtém:

$$I_o(t) = I_d(t) \cdot D_d(t) + I_q(t) \cdot D_q(t) \quad (\text{Eq.5.22})$$

Desta forma, o circuito equivalente visto pela saída é apresentado na Fig.5.4:

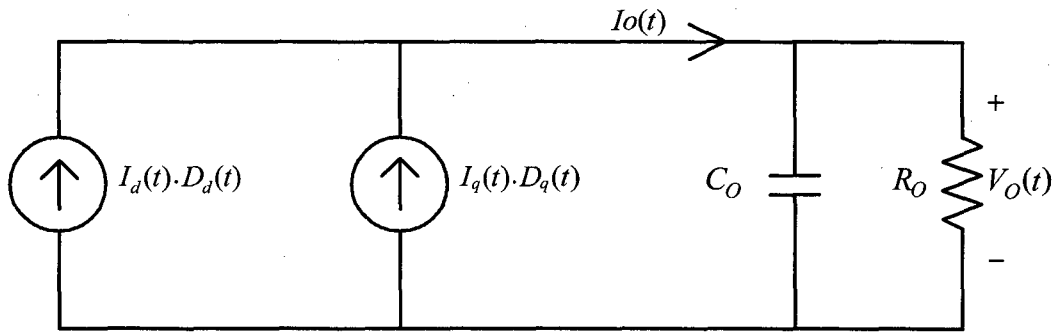


Fig.5.4: Modelo equivalente do conversor, visto a partir do lado CC.

Obviamente, como o circuito equivalente visto pelo lado CC é idêntico ao obtido para o conversor do capítulo 4, o modelo de pequenos sinais também o é, logo:

$$v_o(s) = \frac{\sqrt{3} \cdot V_P \cdot R_o}{\sqrt{2} \cdot V_o} \cdot \left(i_d(s) \cdot \frac{1 - s \cdot \frac{2 \cdot L \cdot P_o \cdot \eta}{3 \cdot V_P^2}}{1 + s \cdot R_o \cdot C_o} - i_q(s) \cdot \frac{2 \cdot Q_{IN} \cdot L}{3 \cdot V_P^2} \cdot \frac{s}{1 + s \cdot R_o \cdot C_o} \right) \quad (\text{Eq.5.23})$$

Onde o ponto de operação do conversor é dado por:

$$\begin{cases} I_d = \frac{\sqrt{2} \cdot P_o \cdot \eta}{\sqrt{3} \cdot V_p} \\ I_q = \frac{\sqrt{2} \cdot Q_{IN}}{\sqrt{3} \cdot V_p} \\ D_d = \frac{\sqrt{2} \cdot \omega \cdot L \cdot Q_{IN}}{\sqrt{3} \cdot V_p \cdot V_o} + \sqrt{\frac{3}{2}} \cdot \frac{V_p}{V_o} \\ D_q = -\frac{\sqrt{2} \cdot \omega \cdot L \cdot P_o \cdot \eta}{\sqrt{3} \cdot V_p \cdot V_o} \end{cases} \quad (\text{Eq.5.24})$$

Da mesma forma, se a potência reativa, Q_{IN} , for nula, ou seja, se a referência para a corrente $i_q(t)$ for igual a zero, a expressão da (Eq.5.23) reduz-se a:

$$\frac{v_o(s)}{i_d(s)} = \frac{\sqrt{3} \cdot V_p \cdot R_o}{\sqrt{2} \cdot V_o} \cdot \frac{1 - s \cdot \frac{2 \cdot L \cdot P_o \cdot \eta}{3 \cdot V_p^2}}{1 + s \cdot R_o \cdot C_o} \quad (\text{Eq.5.25})$$

Novamente, fazendo-se a interseção do circuito equivalente visto pelo lado CA, com o circuito equivalente visto pelo lado CC, obtém-se o circuito equivalente geral para o conversor, no domínio da transformação $dq0$, mostrado na Fig.5.5, que é logicamente idêntico ao obtido para o conversor do capítulo 4:

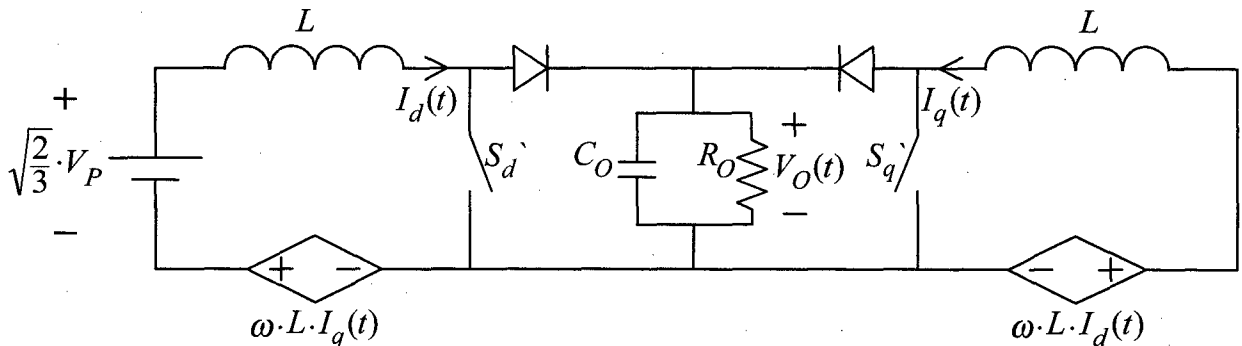


Fig.5. 5: Circuito equivalente para o conversor, visto pela entrada ou pela saída, quando aplicada a transformação de Park.

Onde os interruptores S_d' e S_q' seguem a seguinte lógica:

$$\begin{cases} S_d' = \text{aberto, se } D_d(t) = 1 \\ S_d' = \text{fechado, se } D_d(t) = 0 \\ S_q' = \text{aberto, se } D_q(t) = 1 \\ S_q' = \text{fechado, se } D_q(t) = 0 \end{cases}$$

5.2.4 - Projeto do sistema de controle

A arquitetura do sistema de controle, mostrada na Fig.5.6, é basicamente idêntica à utilizada para controlar o conversor do capítulo 4, a única diferença, que está ligada à mudança de topologia, está na lógica para determinação das razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$.

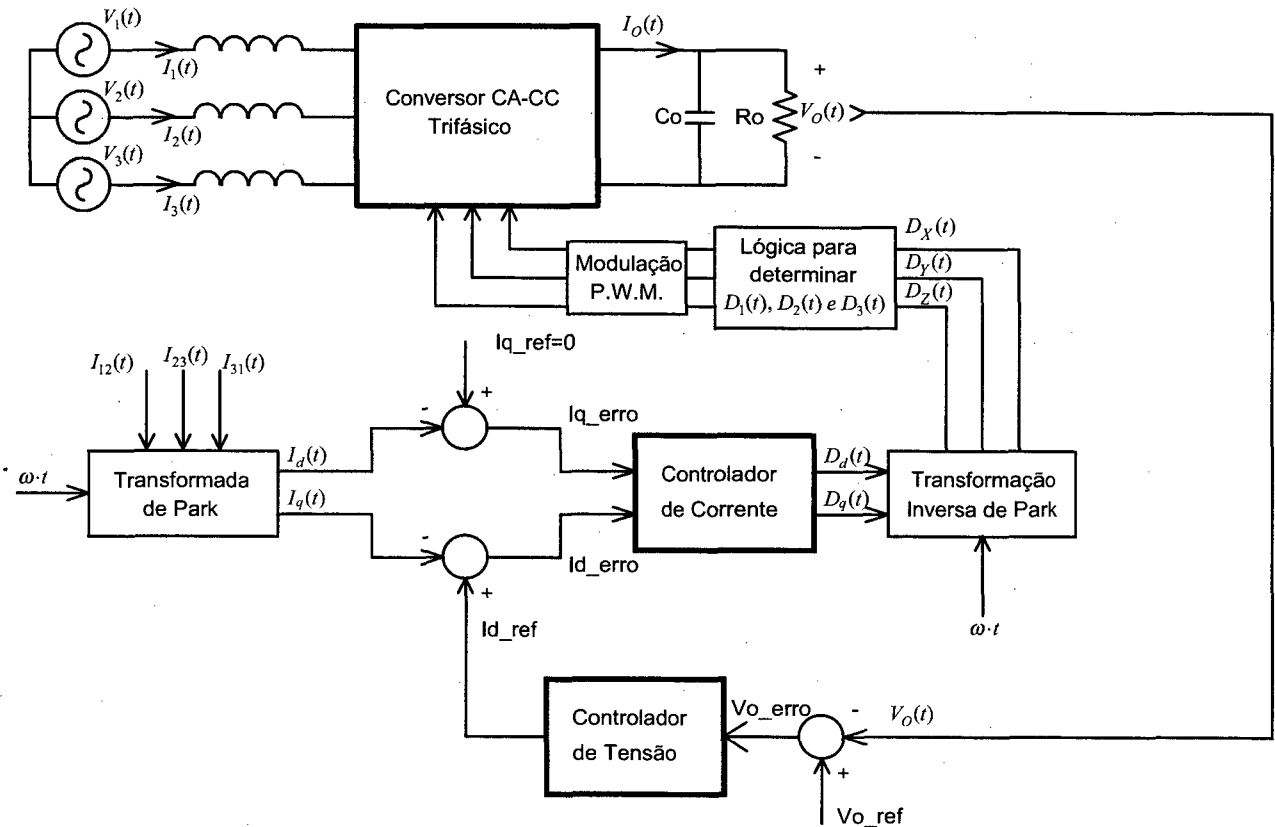


Fig.5.6: Arquitetura do sistema de controle proposto.

Como já foi apresentado, os modelos de tensão e corrente do conversor analisado, são iguais aos obtidos para o conversor do capítulo 4, de forma que não serão apresentados novamente os projetos das malhas de tensão e corrente.

Como já foi comentado, a única diferença está na lógica para se determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir de $D_d(t)$, $D_q(t)$ e $D_z(t)$, provenientes da transformada inversa de Park aplicada sobre $D_d(t)$ e $D_q(t)$. Então, da (Eq.5.7), tem-se:

$$\begin{cases} D_1(t) - D_2(t) = D_x(t) \\ D_2(t) - D_3(t) = D_y(t), \text{ se } I_{\max} \geq 0 \\ D_3(t) - D_1(t) = D_z(t) \end{cases} \quad \text{(Eq.5.26)}$$

$$\begin{cases} D_1(t) - D_2(t) = -D_x(t) \\ D_2(t) - D_3(t) = -D_y(t), \text{ se } I_{\max} \leq 0 \\ D_3(t) - D_1(t) = -D_z(t) \end{cases}$$

Sugere-se então a utilização da lógica de controle apresentada na Tab.5.1:

Tab.5.1: Lógica de controle para obter $D_1(t)$, $D_2(t)$ e $D_3(t)$ a partir de $D_{12}(t)$, $D_{23}(t)$, e $D_{31}(t)$.

$I_1(t)$	$I_2(t)$	$I_3(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
> 0	> 0	> 0	Nunca ocorre.		
> 0	> 0	< 0	$1-D_{31}(t)$	$1+D_{23}(t)$	1
> 0	< 0	> 0	$1+D_{12}(t)$	1	$1-D_{23}(t)$
> 0	< 0	< 0	1	$1-D_{12}(t)$	$1+D_{31}(t)$
< 0	> 0	> 0	1	$1-D_{12}(t)$	$1+D_{31}(t)$
< 0	> 0	< 0	$1+D_{12}(t)$	1	$1-D_{23}(t)$
< 0	< 0	> 0	$1-D_{31}(t)$	$1+D_{23}(t)$	1
< 0	< 0	< 0	Nunca ocorre.		

Logo, a partir da (Eq.5.26), a Tab.5.1 pode ser representada pela Tab.5.2:

Tab.5.2: Lógica de controle para obter $D_1(t)$, $D_2(t)$ e $D_3(t)$ a partir de $D_x(t)$, $D_y(t)$, e $D_z(t)$, que são obtidas ao se aplicar a transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$.

	I_{MAX}	$I_1(t)$	$I_2(t)$	$I_3(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
	----	> 0	> 0	> 0	Nunca ocorre.		
Cond1	< 0	> 0	> 0	< 0	$1+D_z(t)$	$1-D_y(t)$	1
Cond2	< 0	> 0	< 0	> 0	$1-D_x(t)$	1	$1+D_y(t)$
Cond3	> 0	> 0	< 0	< 0	1	$1-D_x(t)$	$1+D_z(t)$
Cond4	< 0	< 0	> 0	> 0	1	$1+D_x(t)$	$1-D_z(t)$
Cond5	> 0	< 0	> 0	< 0	$1+D_x(t)$	1	$1-D_y(t)$
Cond6	> 0	< 0	< 0	> 0	$1-D_z(t)$	$1+D_y(t)$	1
	----	< 0	< 0	< 0	Nunca ocorre.		

Pode-se observar que as relações estabelecidas na (Eq.5.26) são respeitadas pela Tab.5.2. Pode-se representar ainda as relações da Tab.5.2 pela Tab.5.3:

Tab.5.3: Lógica de controle para obter $D_1(t)$, $D_2(t)$ e $D_3(t)$ a partir de $D_X(t)$, $D_Y(t)$, e $D_Z(t)$, em função das correntes $I_{12}(t)$, $I_{23}(t)$ e $I_{31}(t)$.

	I_{MAX}	$I_{12}(t)$	$I_{23}(t)$	$I_{31}(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$	Como $0 \leq D(t) \leq 1$
Cond1	<0	*	> 0	< 0	$1+D_Z(t)$	$1-D_Y(t)$	1	$-1 \leq D_Z \leq 0$ e $0 \leq D_Y \leq 1$
Cond2	<0	> 0	< 0	*	$1-D_X(t)$	1	$1+D_Y(t)$	$-1 \leq D_Y \leq 0$ e $0 \leq D_X \leq 1$
Cond3	>0	> 0	*	< 0	1	$1-D_X(t)$	$1+D_Z(t)$	$-1 \leq D_Z \leq 0$ e $0 \leq D_X \leq 1$
Cond4	<0	< 0	*	>0	1	$1+D_X(t)$	$1-D_Z(t)$	$-1 \leq D_X \leq 0$ e $0 \leq D_Z \leq 1$
Cond5	>0	< 0	> 0	*	$1+D_X(t)$	1	$1-D_Y(t)$	$-1 \leq D_X \leq 0$ e $0 \leq D_Y \leq 1$
Cond6	>0	*	< 0	> 0	$1-D_Z(t)$	$1+D_Y(t)$	1	$-1 \leq D_Y \leq 0$ e $0 \leq D_Z \leq 1$

* Pode ser maior ou menor que zero, no referido setor, isto pode ser observado, a partir da Tab.5.2.

Sabe-se da (Eq.5.16) que:

$$\begin{cases} I_o(t) = -I_1(t) \cdot [1 - D_1(t)] - I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)], & \text{se } I_{max} \geq 0 \\ I_o(t) = I_1(t) \cdot [1 - D_1(t)] + I_2(t) \cdot [1 - D_3(t)] + I_3(t) \cdot [1 - D_3(t)], & \text{se } I_{max} \leq 0 \end{cases} \quad (\text{Eq.5.27})$$

Então, substituindo a (Eq.5.27) e a Tab.5.2 na Tab.5.3 se obtém:

$$\begin{cases} \text{Cond1} \Rightarrow I_o(t) = I_1(t) \cdot [1 - D_1(t)] + I_2(t) \cdot [1 - D_2(t)] + I_3(t) \cdot [1 - D_3(t)] \\ \text{Cond2} \Rightarrow I_o(t) = I_1(t) \cdot [1 - D_1(t)] + I_2(t) \cdot [1 - D_2(t)] + I_3(t) \cdot [1 - D_3(t)] \\ \text{Cond3} \Rightarrow I_o(t) = -I_1(t) \cdot [1 - D_1(t)] - I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)] \\ \text{Cond4} \Rightarrow I_o(t) = I_1(t) \cdot [1 - D_1(t)] + I_3(t) \cdot [1 - D_2(t)] + I_3(t) \cdot [1 - D_3(t)] \\ \text{Cond5} \Rightarrow I_o(t) = -I_1(t) \cdot [1 - D_1(t)] - I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)] \\ \text{Cond6} \Rightarrow I_o(t) = -I_1(t) \cdot [1 - D_1(t)] - I_2(t) \cdot [1 - D_2(t)] - I_3(t) \cdot [1 - D_3(t)] \end{cases} \quad (\text{Eq.5.28})$$

Logo, substituindo os resultados da Tab.5.3 na (Eq.5.28):

$$\begin{cases} \text{Cond1} \Rightarrow I_o(t) = -I_1(t) \cdot D_Z(t) + I_2(t) \cdot D_Y(t) \Rightarrow I_1(t) > 0, I_2(t) > 0, D_Z(t) \leq 0, D_Y(t) \geq 0 \\ \text{Cond2} \Rightarrow I_o(t) = I_1(t) \cdot D_X(t) - I_3(t) \cdot D_Y(t) \Rightarrow I_1(t) > 0, I_3(t) > 0, D_X(t) \geq 0, D_Y(t) \leq 0 \\ \text{Cond3} \Rightarrow I_o(t) = -I_2(t) \cdot D_X(t) + I_3(t) \cdot D_Z(t) \Rightarrow I_2(t) < 0, I_3(t) < 0, D_X(t) \geq 0, D_Z(t) \leq 0 \\ \text{Cond4} \Rightarrow I_o(t) = -I_2(t) \cdot D_X(t) + I_3(t) \cdot D_Z(t) \Rightarrow I_2(t) > 0, I_3(t) > 0, D_X(t) \leq 0, D_Z(t) \geq 0 \\ \text{Cond5} \Rightarrow I_o(t) = I_1(t) \cdot D_X(t) - I_3(t) \cdot D_Y(t) \Rightarrow I_1(t) < 0, I_3(t) < 0, D_X(t) \leq 0, D_Y(t) \geq 0 \\ \text{Cond6} \Rightarrow I_o(t) = -I_1(t) \cdot D_Z(t) + I_2(t) \cdot D_Y(t) \Rightarrow I_1(t) < 0, I_2(t) < 0, D_Y(t) \leq 0, D_Z(t) \geq 0 \end{cases} \quad (\text{Eq.5.29})$$

Deve-se observar ainda que, na verdade, cada uma das seis condições estabelecidas, correspondem a um dos seis setores dentro do período da rede, no qual o

conversor muda seu funcionamento, conforme já foi explicado no capítulo 2. Pode-se observar então, claramente, a partir da (Eq.5.29) que:

$$I_o(t) \geq 0 \quad (\text{Eq.5.30})$$

Sabe-se ainda, da (Eq.2.40), que $V_o(t) \geq \sqrt{3} \cdot V_p$, então, obviamente:

$$V_o(t) > 0 \quad (\text{Eq.5.31})$$

Além disso, a potência de saída do conversor é dada pelo produto da tensão de saída pela corrente de saída:

$$P_o(t) = V_o(t) \cdot I_o(t) \quad (\text{Eq.5.32})$$

Logo:

$$P_o(t) \geq 0 \quad (\text{Eq.5.33})$$

Fica então provada, matematicamente, a unidirecionalidade do conversor.

Além disso, pode-se representar a lógica definida na Tab.5.2 e na Tab.5.3, de forma simplificada, que facilita bastante sua implementação, pela lógica mostrada na Tab.5.4:

Tab.5.4: Lógica para obter $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir de $D_X(t)$, $D_Y(t)$ e $D_Z(t)$, comparando-se o módulo das correntes de fase.

$ I_1(t) $	$ I_2(t) $	$ I_3(t) $	$D_1(t)$	$D_2(t)$	$D_3(t)$
Maior	-----	-----	1	$1 - D_X(t) $	$1 - D_Z(t) $
-----	Maior	-----	$1 - D_X(t) $	1	$1 - D_Y(t) $
-----	-----	Maior	$1 - D_Z(t) $	$1 - D_Y(t) $	1

Deve-se lembrar ainda que as razões cíclicas $D_X(t)$, $D_Y(t)$ e $D_Z(t)$ são senoidais, obtidas aplicando-se diretamente a transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$.

5.2.5 - Resultados de simulação

Novamente, as simulações que serão apresentadas a seguir, foram efetuadas utilizando o *software* Pspice. V

Vale lembrar ainda, que as funções de transferência obtidas para o conversor apresentado na Fig.5.1, no domínio da transformação de Park, são idênticas às obtidas para o conversor estudado no capítulo 4, de forma que foram utilizados os mesmos controladores, até mesmo para comprovar que os modelos são iguais.

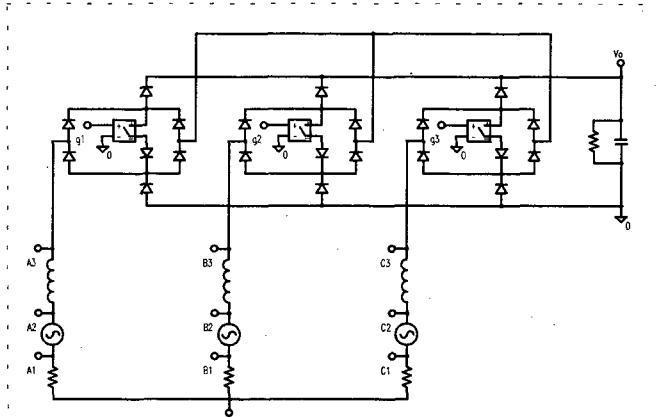
As especificações de projeto também são as mesmas estabelecidas para o conversor estudado no capítulo 4 e estão listadas a seguir:

- Potência de saída $\rightarrow P_O = 12\text{kW}$;
- Tensão de saída $\rightarrow V_O = 450\text{V}$;
- Tensão de pico de fase da rede de alimentação $\rightarrow V_P = 180\text{V}$;
- Frequência de chaveamento $\rightarrow f_s = 30\text{kHz}$;
- Frequência da rede de alimentação $\rightarrow f_r = 60\text{Hz}$;
- Rendimento do conversor $\rightarrow \eta = 1$;
- Capacitor de saída $\rightarrow C_O = 1\text{mF}$;
- Indutância de entrada $\rightarrow L = 1\text{mH}$;
- Ganho do amostrador de corrente $\rightarrow K_{\text{shunt}} = 0,1$;
- Tensão de pico da “dente de serra” $\rightarrow V_T = 5,2\text{V}$;
- Ganho do amostrador de tensão $\rightarrow K_{\text{amost}} = 0,01$.

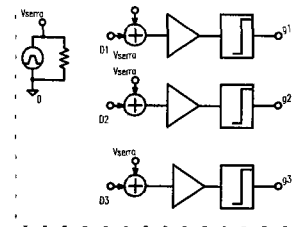
Além disso, assim como na simulação efetuada para o conversor do capítulo anterior, a implementação da lógica de controle, mostrada na Tab.5.4, assim como a transformação de Park e a modulação P.W.M., foram efetuados utilizando componentes lógicos disponíveis no Pspice.

O circuito simulado no Pspice é mostrado na Fig.5.7, pode-se observar que, exceto pela lógica de determinação das razões cíclicas e pelo circuito de potência, o circuito simulado é o mesmo apresentado para o conversor do capítulo 4.

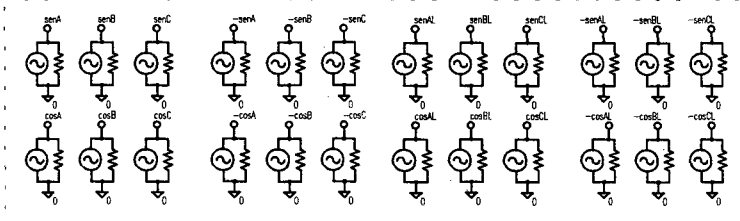
Circuito de potência



Modulação P.W.M. das razões cíclicas.

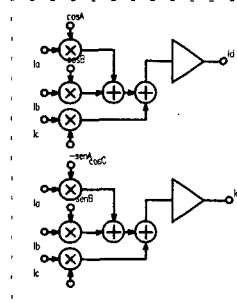


Senóides utilizadas pela transformação de Park sobre as correntes de entrada

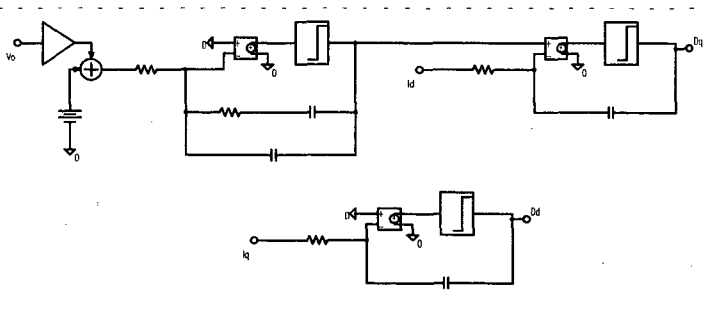


Transformação de Park

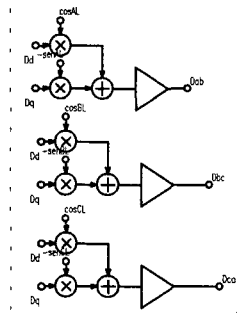
sobre as correntes de entrada



Controladores de tensão e de corrente



Transformação inversa de Park, sobre as razões cíclicas



Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e D_3

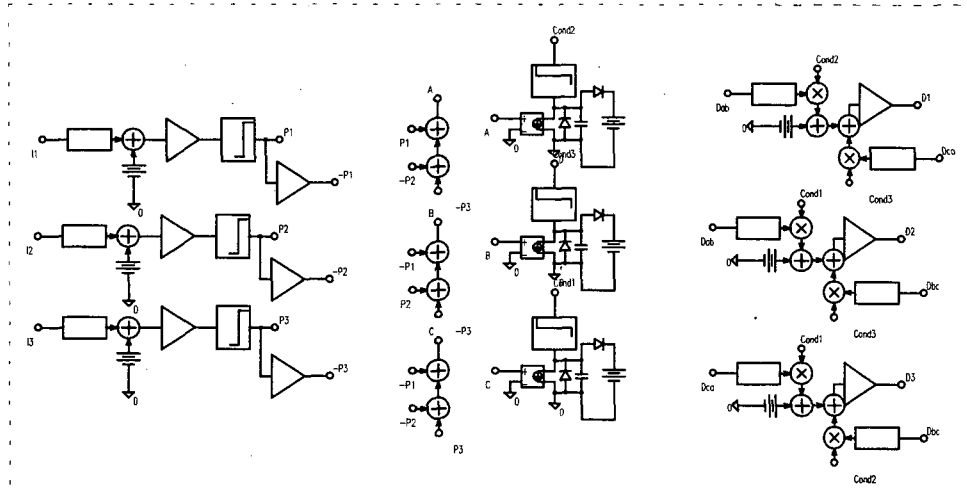


Fig. 5. 7: Circuito simulado no Pspice.

Assim, na Fig.5.8 são apresentadas as correntes de entrada $I_1(t)$, $I_2(t)$ e $I_3(t)$, onde pode-se verificar seu formato senoidal e o equilíbrio entre as fases. A corrente de pico para cada fase é de 44,5A, resultando em uma corrente eficaz de aproximadamente 31,5, de forma que se observa uma potência de entrada de 12kW, como era de esperar.

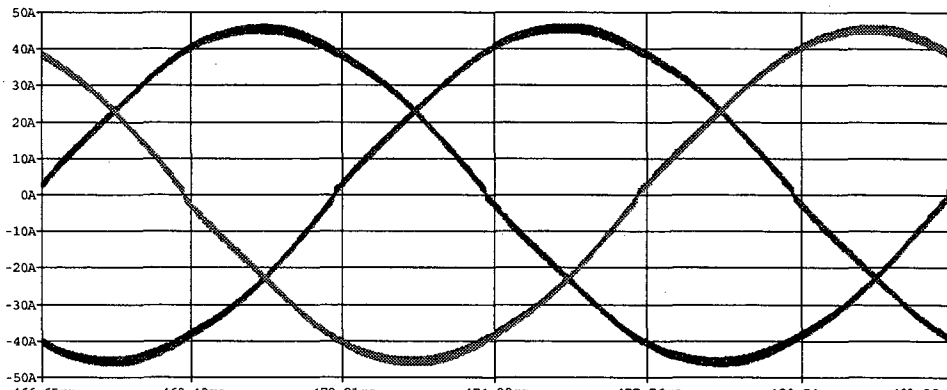


Fig.5. 8: Corrente de entrada $I_1(t)$, $I_2(t)$ e $I_3(t)$.

Na Fig.5.9 é apresentada em detalhe na passagem por zero a corrente de fase $I_1(t)$, pode-se então observar que não há deformação na corrente, nota-se no entanto uma alteração de simetria na forma de onda da corrente, no instante em que ela passa por zero, fato este, intuitivamente, esperado.

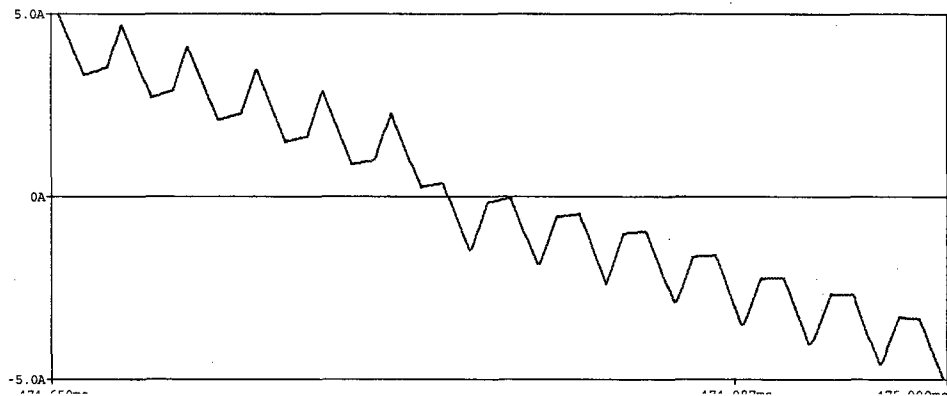


Fig.5. 9: Detalhe, na passagem por zero, da corrente $I_1(t)$.

Na Fig.5.10, podem-se observar as correntes de sequência d e de sequência q , onde se nota claramente que a corrente de sequência q segue a referência nula, enquanto a corrente de sequência d apresenta valor positivo, correspondente à potência ativa processada pelo conversor.

Observa-se ainda uma pequena ondulação nestas correntes, no entanto elas podem ser minimizadas, otimizando o projeto dos controladores.

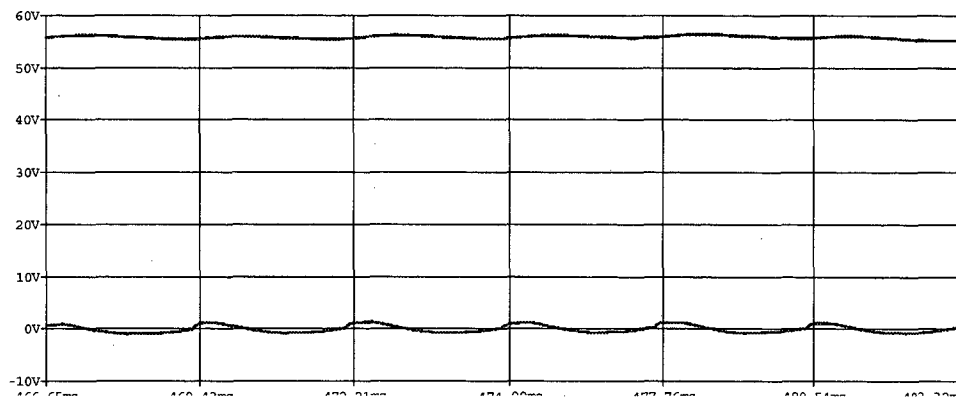


Fig.5.10: Correntes de sequência d (maior) e de sequência q.

A Fig.5.11 mostra a tensão e a corrente de entrada, para a fase 1, onde se observa claramente que a corrente é uma imagem da tensão.

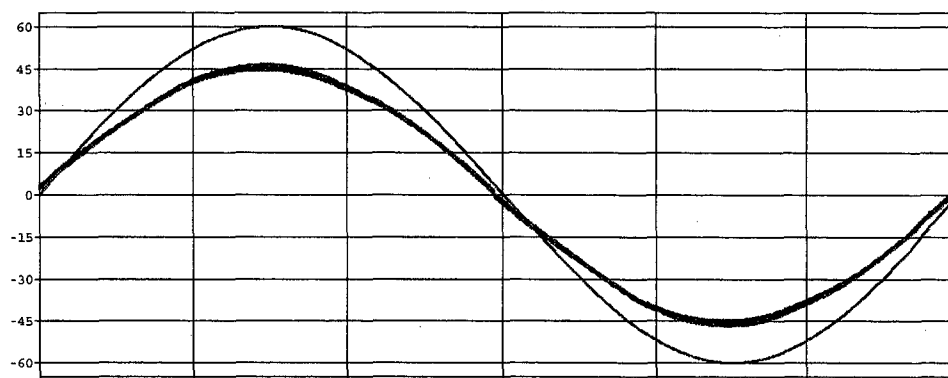


Fig.5.11: Tensão (dividida por 3) e corrente na fase 1.

5.3 - APLICAÇÃO DA TÉCNICA PARA UM RETIFICADOR TRIFÁSICO P.W.M. TRÊS NÍVEIS

Deseja-se então adaptar a técnica de análise, modelagem e controle, apresentada no capítulo 4, para o conversor CA-CC trifásico P.W.M. três níveis, que é mostrado na Fig.5.12:

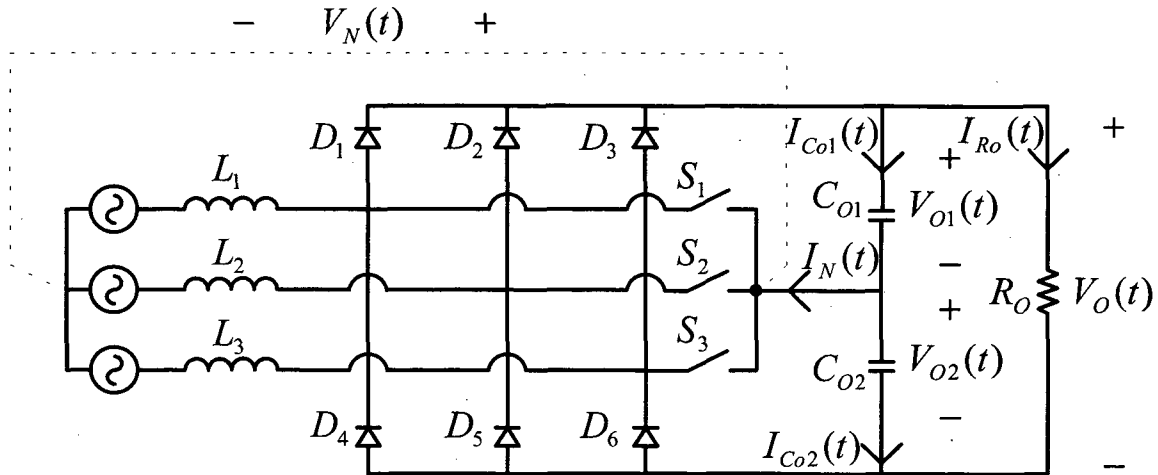


Fig.5.12: Circuito do retificador trifásico P.W.M. três níveis, sobre o qual se propões aplicar a técnica de análise, modelagem e controle usando a transformação de Park.

Serão utilizadas as mesmas considerações adotadas para o estudo do conversor do item 5.2, de forma que não serão apresentadas novamente, por exemplo, as definições das tensões de alimentação.

Assim, analisando o circuito da Fig.5.12, pode-se escrever:

$$\begin{cases} \left[\begin{aligned} V_1(t) &= V_{L1}(t) + [1 - D_1(t)] \cdot V_{O1}(t) + V_N(t), \text{ se } I_1(t) \geq 0 \\ V_1(t) &= V_{L1}(t) - [1 - D_1(t)] \cdot V_{O2}(t) + V_N(t), \text{ se } I_1(t) \leq 0 \end{aligned} \right. \\ \left[\begin{aligned} V_2(t) &= V_{L2}(t) + [1 - D_2(t)] \cdot V_{O1}(t) + V_N(t), \text{ se } I_2(t) \geq 0 \\ V_2(t) &= V_{L2}(t) - [1 - D_2(t)] \cdot V_{O2}(t) + V_N(t), \text{ se } I_2(t) \leq 0 \end{aligned} \right. \\ \left[\begin{aligned} V_3(t) &= V_{L3}(t) + [1 - D_3(t)] \cdot V_{O1}(t) + V_N(t), \text{ se } I_3(t) \geq 0 \\ V_3(t) &= V_{L3}(t) - [1 - D_3(t)] \cdot V_{O2}(t) + V_N(t), \text{ se } I_3(t) \leq 0 \end{aligned} \right. \end{cases} \quad (\text{Eq.5.34})$$

Onde:

$$\begin{cases} D_1(t) = \begin{cases} 1, \text{ se } S_1 \rightarrow \text{fechado} \\ 0, \text{ se } S_1 \rightarrow \text{aberto} \end{cases} \\ D_2(t) = \begin{cases} 1, \text{ se } S_2 \rightarrow \text{fechado} \\ 0, \text{ se } S_2 \rightarrow \text{aberto} \end{cases} \\ D_3(t) = \begin{cases} 1, \text{ se } S_3 \rightarrow \text{fechado} \\ 0, \text{ se } S_3 \rightarrow \text{aberto} \end{cases} \end{cases} \quad (\text{Eq.5.35})$$

Define-se então as seguintes razões cíclicas fictícias, para facilitar a análise do conversor:

$$\left\{ \begin{array}{l} D_A(t) = 1 - D_1(t), \text{ se } I_1(t) \geq 0 \\ D_A(t) = -1 + D_1(t), \text{ se } I_1(t) \leq 0 \\ D_B(t) = 1 - D_2(t), \text{ se } I_2(t) \geq 0 \\ D_B(t) = -1 + D_2(t), \text{ se } I_2(t) \leq 0 \\ D_C(t) = 1 - D_3(t), \text{ se } I_3(t) \geq 0 \\ D_C(t) = -1 + D_3(t), \text{ se } I_3(t) \leq 0 \end{array} \right. \quad (\text{Eq.5.36})$$

Ou:

$$\left\{ \begin{array}{l} D_1(t) = 1 - D_A(t), \text{ se } I_1(t) \geq 0 \\ D_1(t) = 1 + D_A(t), \text{ se } I_1(t) \leq 0 \\ D_2(t) = 1 - D_B(t), \text{ se } I_2(t) \geq 0 \\ D_2(t) = 1 + D_B(t), \text{ se } I_2(t) \leq 0 \\ D_3(t) = 1 - D_C(t), \text{ se } I_3(t) \geq 0 \\ D_3(t) = 1 + D_C(t), \text{ se } I_3(t) \leq 0 \end{array} \right. \quad (\text{Eq.5.37})$$

Desta forma, substituindo a (Eq.5.37), na (Eq.5.34) se obtém:

$$\left\{ \begin{array}{l} V_1(t) = V_{L1}(t) + D_A(t) \cdot V_{O1}(t) + V_N(t), \text{ se } I_1(t) \geq 0 \\ V_1(t) = V_{L1}(t) + D_A(t) \cdot V_{O2}(t) + V_N(t), \text{ se } I_1(t) \leq 0 \\ V_2(t) = V_{L2}(t) + D_B(t) \cdot V_{O1}(t) + V_N(t), \text{ se } I_2(t) \geq 0 \\ V_2(t) = V_{L2}(t) + D_B(t) \cdot V_{O2}(t) + V_N(t), \text{ se } I_2(t) \leq 0 \\ V_3(t) = V_{L3}(t) + D_C(t) \cdot V_{O1}(t) + V_N(t), \text{ se } I_3(t) \geq 0 \\ V_3(t) = V_{L3}(t) + D_C(t) \cdot V_{O2}(t) + V_N(t), \text{ se } I_3(t) \leq 0 \end{array} \right. \quad (\text{Eq.5.38})$$

5.3.1 - Obtenção do modelo do conversor visto a partir da entrada (CA)

Inicialmente, para a obtenção do modelo do conversor visto a partir do lado CA, será considerado que as tensões de saída nos capacitores C_{O1} e C_{O2} são constantes e iguais, ou seja:

$$V_{O1}(t) = V_{O2}(t) = \frac{V_O}{2} \quad (\text{Eq.5.39})$$

Então, substituindo a (Eq.5.39) na (Eq.5.38), tem-se:

$$\begin{cases} V_1(t) = V_{L1}(t) + D_A(t) \cdot \frac{V_o}{2} + V_N(t) \\ V_2(t) = V_{L2}(t) + D_B(t) \cdot \frac{V_o}{2} + V_N(t) \\ V_3(t) = V_{L3}(t) + D_C(t) \cdot \frac{V_o}{2} + V_N(t) \end{cases} \quad (\text{Eq.5.40})$$

Sabe-se que:

$$\begin{cases} V_{12}(t) = V_1(t) - V_2(t) \\ V_{23}(t) = V_2(t) - V_3(t) \\ V_{31}(t) = V_3(t) - V_1(t) \end{cases}, \quad \begin{cases} D_{AB}(t) = D_A(t) - D_B(t) \\ D_{BC}(t) = D_B(t) - D_C(t) \\ D_{CA}(t) = D_C(t) - D_A(t) \end{cases} \text{ e } \begin{cases} V_{L12}(t) = V_{L1}(t) - V_{L2}(t) \\ V_{L23}(t) = V_{L2}(t) - V_{L3}(t) \\ V_{L31}(t) = V_{L3}(t) - V_{L1}(t) \end{cases} \quad (\text{Eq.5.41})$$

Logo, a partir da (Eq.5.40), pode-se escrever:

$$\begin{cases} V_{12}(t) = V_{L12}(t) + D_{AB}(t) \cdot \frac{V_o}{2} \\ V_{23}(t) = V_{L23}(t) + D_{BC}(t) \cdot \frac{V_o}{2} \\ V_{31}(t) = V_{L31}(t) + D_{CA}(t) \cdot \frac{V_o}{2} \end{cases} \quad (\text{Eq.5.42})$$

Sabe-se ainda que:

$$\begin{cases} V_{L12}(t) = L \cdot \frac{dI_{12}(t)}{dt} \\ V_{L23}(t) = L \cdot \frac{dI_{23}(t)}{dt} \\ V_{L31}(t) = L \cdot \frac{dI_{31}(t)}{dt} \end{cases} \quad (\text{Eq.5.43})$$

Logo, substituindo a (Eq.5.43) na (Eq.5.42):

$$\begin{cases} V_{12}(t) = L \cdot \frac{dI_{12}(t)}{dt} + D_{AB}(t) \cdot \frac{V_o}{2} \\ V_{23}(t) = L \cdot \frac{dI_{23}(t)}{dt} + D_{BC}(t) \cdot \frac{V_o}{2} \\ V_{31}(t) = L \cdot \frac{dI_{31}(t)}{dt} + D_{CA}(t) \cdot \frac{V_o}{2} \end{cases} \quad (\text{Eq.5.44})$$

Pode-se observar então claramente, que a (Eq.5.44) é equivalente à (Eq.4.14) obtida para o conversor analisado no capítulo quatro, e, logicamente, é equivalente à (Eq.5.10), exceto pelo fato de que a tensão de saída aparece dividida por dois.

Pode-se notar que a única diferença observada entre as três equações está no índice das razões cíclicas, ou seja, em termos práticos, a única diferença entre os três conversores está na lógica que se deve aplicar às razões cíclicas de linha (obtidas a partir da transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$) para obter as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$.

Obviamente o modelo de pequenos sinais obtidos para este conversor, analisado a partir do lado CA, é equivalente ao obtido para os outros dois conversores e é apresentado novamente a seguir. A apresentação dos cálculos não será repetida, já que estes são absolutamente iguais aos apresentados no capítulo anterior, exceto pelo fato de que V_o aparece agora dividido por 2.

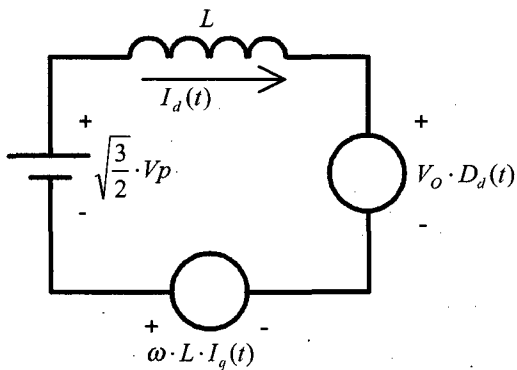


Fig.5. 13: Circuito equivalente de sequência d.

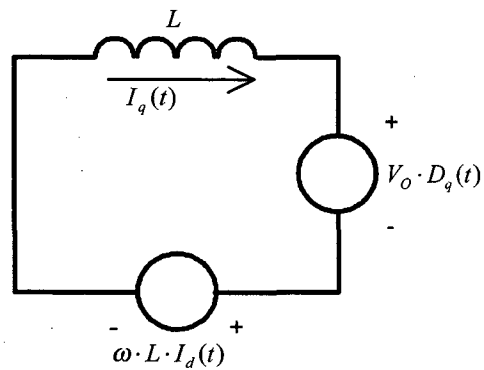


Fig.5. 14: Circuito equivalente de sequência q.

$$\begin{aligned}
 i_d(s) &= \frac{V_o}{2 \cdot L} \cdot \left[-d_d(s) \cdot \frac{s}{s^2 + \omega^2} - d_q(s) \cdot \frac{\omega}{s^2 + \omega^2} \right] \\
 i_q(s) &= \frac{V_o}{2 \cdot L} \cdot \left[d_d(s) \cdot \frac{\omega}{s^2 + \omega^2} - d_q(s) \cdot \frac{s}{s^2 + \omega^2} \right]
 \end{aligned}
 \tag{Eq.5.45}$$

5.3.2 - Obtenção do modelo do conversor visto a partir da saída (CC)

Analisando novamente o circuito do conversor, mostrado na Fig.5.12, pode-se escrever:

$$\begin{aligned}
 I_{Co1}(t) &= \left[\begin{array}{l} I_1(t) \cdot [1 - D_1(t)], \text{ se } I_1(t) \geq 0 \\ 0, \text{ se } I_1(t) \leq 0 \end{array} \right] + \left[\begin{array}{l} I_2(t) \cdot [1 - D_2(t)], \text{ se } I_2(t) \geq 0 \\ 0, \text{ se } I_2(t) \leq 0 \end{array} \right] + \\
 &+ \left[\begin{array}{l} I_3(t) \cdot [1 - D_3(t)], \text{ se } I_3(t) \geq 0 \\ 0, \text{ se } I_3(t) \leq 0 \end{array} \right] - I_{Ro}(t) \\
 I_{Co2}(t) &= \left[\begin{array}{l} 0, \text{ se } I_1(t) \geq 0 \\ -I_1(t) \cdot [1 - D_1(t)], \text{ se } I_1(t) \leq 0 \end{array} \right] + \left[\begin{array}{l} 0, \text{ se } I_2(t) \geq 0 \\ -I_2(t) \cdot [1 - D_2(t)], \text{ se } I_2(t) \leq 0 \end{array} \right] + \\
 &+ \left[\begin{array}{l} 0, \text{ se } I_3(t) \geq 0 \\ -I_3(t) \cdot [1 - D_3(t)], \text{ se } I_3(t) \leq 0 \end{array} \right] - I_{Ro}(t)
 \end{aligned} \tag{Eq.5.46}$$

Deseja-se, num primeiro momento, controlar a tensão total de saída, ou seja, $V_o(t)$, sabendo-se que:

$$V_o(t) = V_{Co1}(t) + V_{Co2}(t) \tag{Eq.5.47}$$

Sabe-se ainda que:

$$\begin{cases} I_{Co1}(t) = C_{o1} \cdot \frac{dV_{Co1}(t)}{dt} \\ I_{Co2}(t) = C_{o2} \cdot \frac{dV_{Co2}(t)}{dt} \end{cases} \tag{Eq.5.48}$$

Supõe-se então que $C_{o1} = C_{o2} = C_o$, desta forma:

$$\begin{cases} I_{Co1}(t) = C_o \cdot \frac{dV_{Co1}(t)}{dt} \\ I_{Co2}(t) = C_o \cdot \frac{dV_{Co2}(t)}{dt} \end{cases} \Rightarrow \begin{cases} \frac{dV_{Co1}(t)}{dt} = \frac{1}{C_o} \cdot I_{Co1}(t) \\ \frac{dV_{Co2}(t)}{dt} = \frac{1}{C_o} \cdot I_{Co2}(t) \end{cases} \tag{Eq.5.49}$$

Além disso:

$$\frac{dV_{Co1}(t)}{dt} + \frac{dV_{Co2}(t)}{dt} = \frac{d}{dt} [V_{Co1}(t) + V_{Co2}(t)] = \frac{dV_o(t)}{dt} \tag{Eq.5.50}$$

Logo, substituindo a (Eq.5.49) na (Eq.5.50):

$$\frac{dV_o(t)}{dt} = \frac{1}{C_o} \cdot [I_{Co1}(t) + I_{Co2}(t)] \tag{Eq.5.51}$$

Pode-se supor então que existe um único capacitor equivalente de saída, C_o , de forma que a corrente que circula por ele é:

$$I_{C_o}(t) = I_{C_{o1}}(t) + I_{C_{o2}}(t) \quad (\text{Eq.5.52})$$

Seja então a corrente $I_o(t)$ dada por:

$$I_o(t) = I_{C_o}(t) + I_{R_o}(t) \quad (\text{Eq.5.53})$$

Logo, substituindo a (Eq.5.46) e a (Eq.5.52) na (Eq.5.53) se obtém:

$$I_o(t) = \begin{bmatrix} I_1(t) \cdot [1 - D_1(t)], \text{ se } I_1(t) \geq 0 \\ -I_1(t) \cdot [1 - D_1(t)], \text{ se } I_1(t) \leq 0 \end{bmatrix} + \begin{bmatrix} I_2(t) \cdot [1 - D_2(t)], \text{ se } I_2(t) \geq 0 \\ -I_2(t) \cdot [1 - D_2(t)], \text{ se } I_2(t) \leq 0 \end{bmatrix} + \begin{bmatrix} I_3(t) \cdot [1 - D_3(t)], \text{ se } I_3(t) \geq 0 \\ -I_3(t) \cdot [1 - D_3(t)], \text{ se } I_3(t) \leq 0 \end{bmatrix} \quad (\text{Eq.5.54})$$

Substituindo então a (Eq.5.37) na (Eq.5.54) tem-se:

$$I_o(t) = I_1(t) \cdot D_A(t) + I_2(t) \cdot D_B(t) + I_3(t) \cdot D_C(t) \quad (\text{Eq.5.55})$$

Ou ainda:

$$I_o(t) = \frac{1}{3} \cdot [I_{12}(t) \cdot D_{AB}(t) + I_{23}(t) \cdot D_{BC}(t) + I_{31}(t) \cdot D_{CA}(t)] \quad (\text{Eq.5.56})$$

Pode-se então observar que a (Eq.5.56) é equivalente à (Eq.4.50) obtida para o conversor analisado no capítulo 4, e, logicamente, é equivalente à (Eq.5.19).

Novamente, assim como para o modelo do conversor observado a partir do lado CA, o modelo de pequenos sinais obtidos para este conversor, analisado a partir do lado CC, é igual ao obtido para os outros dois conversores e é apresentado novamente a seguir:

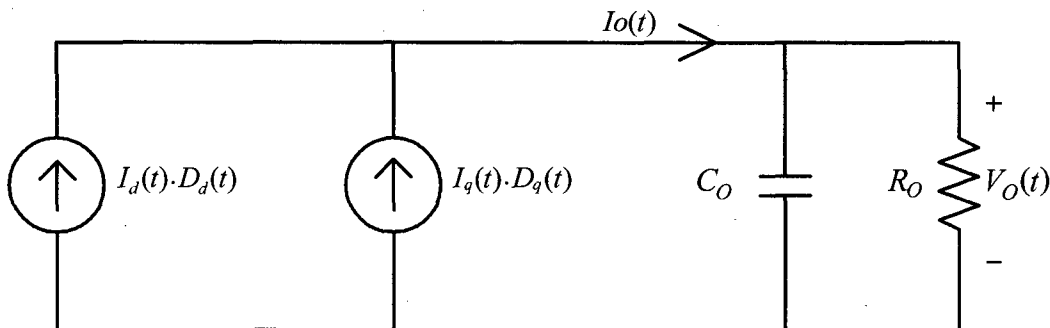


Fig.5. 15: Modelo equivalente do conversor, visto a partir do lado CC.

O modelo de pequenos sinais é dado por:

$$v_o(s) = \frac{\sqrt{3} \cdot V_P \cdot R_O}{\sqrt{2} \cdot V_O} \cdot \left(i_d(s) \cdot \frac{1 - s \cdot \frac{2 \cdot L \cdot P_O \cdot \eta}{3 \cdot V_P^2}}{1 + s \cdot R_O \cdot C_O} - i_q(s) \cdot \frac{2 \cdot Q_{IN} \cdot L}{3 \cdot V_P^2} \cdot \frac{s}{1 + s \cdot R_O \cdot C_O} \right) \quad (\text{Eq.5.57})$$

O ponto de operação do conversor pode ser calculado por:

$$\begin{cases} I_d = \frac{\sqrt{2} \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P} \\ I_q = \frac{\sqrt{2} \cdot Q_{IN}}{\sqrt{3} \cdot V_P} \\ D_d = \frac{\sqrt{2} \cdot \omega \cdot L \cdot Q_{IN}}{\sqrt{3} \cdot V_P \cdot V_O} + \sqrt{\frac{3}{2}} \cdot \frac{V_P}{V_O} \\ D_q = -\frac{\sqrt{2} \cdot \omega \cdot L \cdot P_O \cdot \eta}{\sqrt{3} \cdot V_P \cdot V_O} \end{cases} \quad (\text{Eq.5.58})$$

Além disso, logicamente, o modelo genérico do conversor no domínio da transformação de Park, obtido a partir da interseção do modelo visto pelo lado CA com o modelo obtido a partir do lado CC, é idêntico ao obtido para os outros dois conversores:

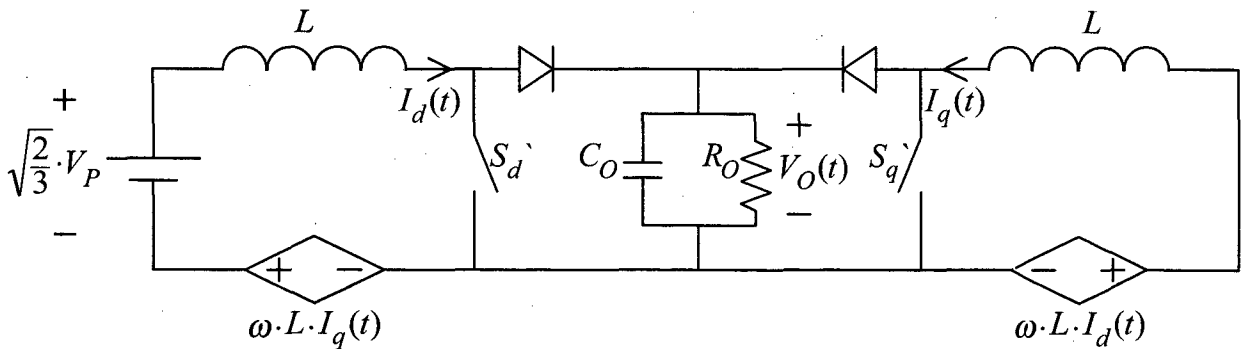


Fig.5.16: Circuito equivalente para o conversor, visto pela entrada ou pela saída, quando aplicada a transformação de Park.

5.3.3 - Controle do desbalanço das tensões nos capacitores de saída

Na verdade, a partir do modelo obtido no item 5.3.2, pode-se controlar apenas a soma das tensões nos capacitores de saída, ou seja, a tensão total de saída.

Deve-se, no entanto, controlar a tensão sobre cada um dos dois capacitores de forma independente, ou controlar duas combinações lineares independentes destas duas tensões, de forma a garantir, indiretamente, o controle sobre cada uma delas.

Opta-se então pelo controle da diferença destas duas tensões, pois obviamente, na prática, deseja-se que esta diferença, ou desbalanço, de tensões seja nula, podendo-se então implementar uma malha de controle cuja referência é zero.

Define-se esta diferença de tensões por:

$$V_{Dif}(t) = V_{Co1}(t) - V_{Co2}(t) \quad (\text{Eq.5.59})$$

Controla-se então, efetivamente, $V_O(t)$ e $V_{Dif}(t)$, definidas por:

$$\begin{cases} V_O(t) = V_{Co1}(t) + V_{Co2}(t) \\ V_{Dif}(t) = V_{Co1}(t) - V_{Co2}(t) \end{cases} \quad (\text{Eq.5.60})$$

Observa-se claramente que se trata de uma combinação linearmente independente das tensões $V_{Co1}(t)$ e $V_{Co2}(t)$.

Pode-se escrever então que:

$$V_{Dif}(t) = V_{Co1}(t) - V_{Co2}(t) \Rightarrow \frac{dV_{Dif}(t)}{dt} = \frac{dV_{Co1}(t)}{dt} - \frac{dV_{Co2}(t)}{dt} \quad (\text{Eq.5.61})$$

Logo, substituindo a (Eq.5.49) na (Eq.5.61):

$$\frac{dV_{Dif}(t)}{dt} = \frac{1}{C_O} [I_{Co1}(t) - I_{Co2}(t)] \quad (\text{Eq.5.62})$$

Pode-se assim supor, novamente, a existência de um capacitor fictício, de capacitância C_O , cuja corrente é dada por:

$$I_N = I_{Co1}(t) - I_{Co2}(t) \quad (\text{Eq.5.63})$$

Assim, substituindo a (Eq.5.46) na (Eq.5.63), se obtém:

$$I_N(t) = I_1(t) \cdot [1 - D_1(t)] + I_2(t) \cdot [1 - D_2(t)] + I_3(t) \cdot [1 - D_3(t)] \quad (\text{Eq.5.64})$$

Desta forma, observa-se que a diferença das tensões nos capacitores de saída pode ser controlada pelas correntes de entrada, ou pelas razões cíclicas “de fase”, ou seja, as razões cíclicas reais, sobre as quais se aplica a modulação P.W.M. para comandar diretamente os interruptores.

No entanto, deseja-se que as correntes de fase não sejam deformadas, para que não haja distorção destas correntes. Sabe-se ainda que estas correntes são controladas pelas razões cíclicas “de linha”, de forma que se utiliza uma lógica conveniente para determinar as razões cíclicas reais.

Observa-se então a hipótese de variar as razões cíclicas reais, sem alterar as razões cíclicas de linha $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$, controlando então a diferença de tensão nos capacitores de forma independente, sem deformar as correntes. Deve-se lembrar mais uma vez, que as razões cíclicas $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$ devem ser respeitadas, pois elas são obtidas da transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$, que devem necessariamente ser respeitadas.

Sabe-se, da (Eq.5.37), que:

$$\begin{cases} \left\{ \begin{array}{l} D_1(t) = 1 - D_A(t), \text{ se } I_1(t) \geq 0 \\ D_1(t) = 1 + D_A(t), \text{ se } I_1(t) \leq 0 \end{array} \right. \\ \left\{ \begin{array}{l} D_2(t) = 1 - D_B(t), \text{ se } I_2(t) \geq 0 \\ D_2(t) = 1 + D_B(t), \text{ se } I_2(t) \leq 0 \end{array} \right. \\ \left\{ \begin{array}{l} D_3(t) = 1 - D_C(t), \text{ se } I_3(t) \geq 0 \\ D_3(t) = 1 + D_C(t), \text{ se } I_3(t) \leq 0 \end{array} \right. \end{cases} \quad (\text{Eq.5.65})$$

Define-se então a variável $D_o(t)$ como variável de controle para o desbalanço nas tensões de saída, definindo a seguinte lógica para determinar as razões cíclicas reais:

Tab.5.5: Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir de $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$, para $D_o(t) = 0$.

	$I_{\max}(t)$	$I_1(t)$	$I_2(t)$	$I_3(t)$	$D_A(t)$	$D_B(t)$	$D_C(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
Cond1	< 0	> 0	> 0	< 0	$-D_{CA}(t)$	$D_{BC}(t)$	0	$1+D_{CA}(t)$	$1-D_{BC}(t)$	1
Cond2	< 0	> 0	< 0	> 0	$D_{AB}(t)$	0	$-D_{BC}(t)$	$1-D_{AB}(t)$	1	$1+D_{BC}(t)$
Cond3	> 0	> 0	< 0	< 0	0	$-D_{AB}(t)$	$D_{CA}(t)$	1	$1-D_{AB}(t)$	$1+D_{CA}(t)$
Cond4	< 0	< 0	> 0	> 0	0	$-D_{AB}(t)$	$D_{CA}(t)$	1	$1+D_{AB}(t)$	$1-D_{CA}(t)$
Cond5	> 0	< 0	> 0	< 0	$D_{AB}(t)$	0	$-D_{BC}(t)$	$1+D_{AB}(t)$	1	$1-D_{BC}(t)$
Cond6	> 0	< 0	< 0	> 0	$-D_{CA}(t)$	$D_{BC}(t)$	0	$1-D_{CA}(t)$	$1+D_{BC}(t)$	1

Tab.5.6: Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir de $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$, para $D_o(t) > 0$.

	$I_{max}(t)$	$D_A(t)$	$D_B(t)$	$D_C(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
Cond1	< 0	$-D_{CA}(t)$	$D_{BC}(t)$	0	$1+D_{CA}(t)$	$1-D_{BC}(t)$	1
Cond2	< 0	$D_{AB}(t)$	0	$-D_{BC}(t)$	$1-D_{AB}(t)$	1	$1+D_{BC}(t)$
Cond3	> 0	$0+D_o(t)$	$-D_{AB}(t)+D_o(t)$	$D_{CA}(t)+D_o(t)$	$1-D_o(t)$	$1-D_{AB}(t)+D_o(t)$	$1+D_{CA}(t)+D_o(t)$
Cond4	< 0	0	$-D_{AB}(t)$	$D_{CA}(t)$	1	$1+D_{AB}(t)$	$1-D_{CA}(t)$
Cond5	> 0	$D_{AB}(t)+D_o(t)$	$0+D_o(t)$	$-D_{BC}(t)+D_o(t)$	$1+D_{AB}(t)+D_o(t)$	$1-D_o(t)$	$1-D_{BC}(t)+D_o(t)$
Cond6	> 0	$-D_{CA}(t)+D_o(t)$	$D_{BC}(t)+D_o(t)$	$0+D_o(t)$	$1-D_{CA}(t)+D_o(t)$	$1+D_{BC}(t)+D_o(t)$	$1-D_o(t)$

Tab.5.7: Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir de $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$, para $D_o(t) < 0$.

	$I_{max}(t)$	$D_A(t)$	$D_B(t)$	$D_C(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$
Cond1	< 0	$-D_{CA}(t)-D_o(t)$	$D_{BC}(t)-D_o(t)$	$0-D_o(t)$	$1+D_{CA}(t)-D_o(t)$	$1-D_{BC}(t)-D_o(t)$	$1+D_o(t)$
Cond2	< 0	$D_{AB}(t)-D_o(t)$	$0-D_o(t)$	$-D_{BC}(t)-D_o(t)$	$1-D_{AB}(t)-D_o(t)$	$1+D_o(t)$	$1+D_{BC}(t)-D_o(t)$
Cond3	> 0	0	$-D_{AB}(t)$	$D_{CA}(t)$	1	$1-D_{AB}(t)$	$1+D_{CA}(t)$
Cond4	< 0	$0-D_o(t)$	$-D_{AB}(t)-D_o(t)$	$D_{CA}(t)-D_o(t)$	$1+D_o(t)$	$1+D_{AB}(t)-D_o(t)$	$1-D_{CA}(t)-D_o(t)$
Cond5	> 0	$D_{AB}(t)$	0	$-D_{BC}(t)$	$1+D_{AB}(t)$	1	$1-D_{BC}(t)$
Cond6	> 0	$-D_{CA}(t)$	$D_{BC}(t)$	0	$1-D_{CA}(t)$	$1+D_{BC}(t)$	1

Pode-se observar então que, a partir da lógica estabelecida nas tabelas Tab.5.5, Tab.5.6 e Tab.5.7, as seguintes relações sempre serão observadas:

$$\begin{cases} D_A(t) - D_B(t) = D_{AB}(t) \\ D_B(t) - D_C(t) = D_{BC}(t) \\ D_C(t) - D_A(t) = D_{CA}(t) \end{cases} \quad (\text{Eq.5.66})$$

Então, se a relação da (Eq.5.66) for observada, se garante que as razões cíclicas $D_d(t)$ e $D_q(t)$ serão respeitadas, garantindo assim a não deformação das correntes. Deve-se lembrar ainda, que as razões cíclicas reais apresentam como limite físico a seguinte relação:

$$0 \leq D(t) \leq 1 \quad (\text{Eq.5.67})$$

Desta forma, a partir da Tab.5.5, pode-se estabelecer algumas condições, que são apresentadas na Tab.5.8:

Tab.5.8: Algumas condições que devem ser respeitadas, para que se garanta que todas as razões cíclicas reais, $D_1(t)$, $D_2(t)$ e $D_3(t)$ estejam entre 0 e 1, quando $D_0(t) = 0$.

	$I_{\max}(t)$	$I_1(t)$	$I_2(t)$	$I_3(t)$	$D_1(t)$	$D_2(t)$	$D_3(t)$	Condição 1	Condição 2
Cond1	< 0	> 0	> 0	< 0	$1+D_{CA}(t)$	$1-D_{BC}(t)$	1	$-1 \leq D_{CA}(t) \leq 0$	$0 \leq D_{BC}(t) \leq 1$
Cond2	< 0	> 0	< 0	> 0	$1-D_{AB}(t)$	1	$1+D_{BC}(t)$	$-1 \leq D_{BC}(t) \leq 0$	$0 \leq D_{AB}(t) \leq 1$
Cond3	> 0	> 0	< 0	< 0	1	$1-D_{AB}(t)$	$1+D_{CA}(t)$	$-1 \leq D_{CA}(t) \leq 0$	$0 \leq D_{AB}(t) \leq 1$
Cond4	< 0	< 0	> 0	> 0	1	$1+D_{AB}(t)$	$1-D_{CA}(t)$	$-1 \leq D_{AB}(t) \leq 0$	$0 \leq D_{CA}(t) \leq 1$
Cond5	> 0	< 0	> 0	< 0	$1+D_{AB}(t)$	1	$1-D_{BC}(t)$	$-1 \leq D_{AB}(t) \leq 0$	$0 \leq D_{BC}(t) \leq 1$
Cond6	> 0	< 0	< 0	> 0	$1-D_{CA}(t)$	$1+D_{BC}(t)$	1	$-1 \leq D_{BC}(t) \leq 0$	$0 \leq D_{CA}(t) \leq 1$

Da mesma forma, quando $D_0(t)$ é diferente de zero, devem ser respeitados alguns limites, que podem ser facilmente determinados a partir da Tab.5.6 e da Tab.5.7. Observa-se então que $D_0(t)$ também apresenta algumas limitações físicas, além disso, a malha de controle do desbalanço das tensões nos capacitores só atua durante três setores, dos seis setores nos quais o período de rede é dividido para analisar o conversor, em cada sentido.

Isto significa dizer que durante três setores pode-se aumentar a tensão sobre um dos capacitores de saída, enquanto se diminui na mesma proporção a tensão sobre o outro capacitor. Nos outros três setores pode-se fazer o processo inverso. Lembrando ainda que estes setores são intercalados.

Sabe-se da (Eq.5.55) que:

$$I_o(t) = I_1(t) \cdot D_A(t) + I_2(t) \cdot D_B(t) + I_3(t) \cdot D_C(t) \quad (\text{Eq.5.68})$$

Então, a partir da Tab.5.5, para $D_0(t)=0$, a (Eq.5.68) pode ser escrita como:

$$\begin{cases} I_o(t) = -I_1(t) \cdot D_{CA}(t) + I_2(t) \cdot D_{BC}(t) \Rightarrow p / \text{Cond1} \\ I_o(t) = I_1(t) \cdot D_{AB}(t) - I_3(t) \cdot D_{BC}(t) \Rightarrow p / \text{Cond2} \\ I_o(t) = -I_2(t) \cdot D_{AB}(t) + I_3(t) \cdot D_{CA}(t) \Rightarrow p / \text{Cond3} \\ I_o(t) = -I_2(t) \cdot D_{AB}(t) + I_3(t) \cdot D_{CA}(t) \Rightarrow p / \text{Cond4} \\ I_o(t) = I_1(t) \cdot D_{AB}(t) - I_3(t) \cdot D_{BC}(t) \Rightarrow p / \text{Cond5} \\ I_o(t) = -I_1(t) \cdot D_{CA}(t) + I_2(t) \cdot D_{BC}(t) \Rightarrow p / \text{Cond6} \end{cases} \quad (\text{Eq.5.69})$$

Sabe-se ainda que as correntes de fase e as razões cíclicas obtidas da transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$, são senóides dadas por:

$$\begin{cases} I_1(t) = I_p \cdot \text{sen}(\omega \cdot t) \\ I_2(t) = I_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ I_3(t) = I_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \text{ e } \begin{cases} D_{AB}(t) = D_p \cdot \text{sen}(\omega \cdot t + \delta) \\ D_{BC}(t) = D_p \cdot \text{sen}(\omega \cdot t + \delta - 120^\circ) \\ D_{CA}(t) = D_p \cdot \text{sen}(\omega \cdot t + \delta + 120^\circ) \end{cases} \quad (\text{Eq.5.70})$$

Então, substituindo a (Eq.5.70) na (Eq.5.69):

$$\begin{cases} I_o(t) = I_p \cdot D_p \cdot [-\text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \delta + 120^\circ) + \text{sen}(\omega \cdot t - 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta - 120^\circ)] \Rightarrow \text{Cond1} \\ I_o(t) = I_p \cdot D_p \cdot [\text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \delta) - \text{sen}(\omega \cdot t + 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta - 120^\circ)] \Rightarrow \text{Cond2} \\ I_o(t) = I_p \cdot D_p \cdot [-\text{sen}(\omega \cdot t - 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta) + \text{sen}(\omega \cdot t + 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta + 120^\circ)] \Rightarrow \text{Cond3} \\ I_o(t) = I_p \cdot D_p \cdot [-\text{sen}(\omega \cdot t - 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta) + \text{sen}(\omega \cdot t + 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta + 120^\circ)] \Rightarrow \text{Cond3} \\ I_o(t) = I_p \cdot D_p \cdot [\text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \delta) - \text{sen}(\omega \cdot t + 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta - 120^\circ)] \Rightarrow \text{Cond5} \\ I_o(t) = I_p \cdot D_p \cdot [\text{sen}(\omega \cdot t) \cdot \text{sen}(\omega \cdot t + \delta + 120^\circ) + \text{sen}(\omega \cdot t - 120^\circ) \cdot \text{sen}(\omega \cdot t + \delta - 120^\circ)] \Rightarrow \text{Cond6} \end{cases} \quad (\text{Eq.5.71})$$

Desta forma, a partir da (Eq.5.71), utilizando algumas identidades trigonométricas, se obtém:

$$\begin{cases} I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond1} \\ I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond2} \\ I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond3} \\ I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond4} \\ I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond5} \\ I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) \Rightarrow \text{Cond6} \end{cases} \quad (\text{Eq.5.72})$$

Observa-se então, assim como já foi observado para o conversor proposto no capítulo 2, que a corrente $I_o(t)$ apresenta apenas ondulação de alta frequência (frequência de chaveamento), de forma que desprezando-se as componentes de alta frequência, a corrente $I_o(t)$ é igual e constante para os seis setores de um período de rede, ou seja:

$$I_o(t) = I_p \cdot D_p \cdot \frac{\sqrt{3}}{2} \cdot \text{sen}(\delta + 60^\circ) = I_o = \text{cte.} \quad (\text{Eq.5.73})$$

Deve-se ressaltar ainda que, mesmo para $D_o(t) \neq 0$, a corrente $I_o(t)$ não é alterada, pois observando a Tab.5.6 e a Tab.5.7, nota-se razões cíclicas $D_{AB}(t)$, $D_{BC}(t)$ e

$D_{CA}(t)$ não são alteradas, podendo-se então observar a (Eq.5.69) e concluir que $I_o(t)$ também não é alterada, de forma que independe de $Do(t)$.

Além disso, a partir da (Eq.5.64) e da Tab.5.5, pode-se escrever:

$$\begin{cases} I_N(t) = I_1(t) \cdot [-D_{CA}(t)] + I_2(t) \cdot [D_{BC}(t)] \Rightarrow p / \text{Cond1} \\ I_N(t) = I_1(t) \cdot [D_{AB}(t)] + I_3(t) \cdot [-D_{BC}(t)] \Rightarrow p / \text{Cond2} \\ I_N(t) = I_2(t) \cdot [D_{AB}(t)] + I_3(t) \cdot [-D_{CA}(t)] \Rightarrow p / \text{Cond3} \\ I_N(t) = I_2(t) \cdot [-D_{AB}(t)] + I_3(t) \cdot [D_{CA}(t)] \Rightarrow p / \text{Cond4} \\ I_N(t) = I_1(t) \cdot [-D_{AB}(t)] + I_3(t) \cdot [D_{BC}(t)] \Rightarrow p / \text{Cond5} \\ I_N(t) = I_1(t) \cdot [D_{CA}(t)] + I_2(t) \cdot [-D_{BC}(t)] \Rightarrow p / \text{Cond6} \end{cases} \quad (\text{Eq.5.74})$$

Comparando ainda a (Eq.5.74) com a (Eq.5.69), conhecendo a relação estabelecida pela (Eq.5.73), pode-se obter a seguinte tabela:

Tab.5.9: Corrente $I_N(t)$, em função da corrente $I_o(t)$, que é constante e igual a I_o , quando $Do(t) = 0$.

	$I_{\max}(t)$	$I_N(t)$
Cond1	< 0	I_o
Cond2	< 0	I_o
Cond3	> 0	$-I_o$
Cond4	< 0	I_o
Cond5	> 0	$-I_o$
Cond6	> 0	$-I_o$

Observa-se, desta forma, que a corrente $I_N(t)$, desprezando as componentes de alta frequência, é uma corrente quadrada, de frequência igual a três vezes a frequência da rede e de valor médio igual a zero

Então, a partir da Tab.5.6, da Tab.5.7, da (Eq.5.64), da (Eq.5.74) e da Tab.5.9, pode-se obter $I_N(t)$, para qualquer valor de $Do(t)$, considerando que $Do(t)$ permanece aproximadamente constante dentro de um setor de 60° , como pode ser observado na Tab.5.10:

Tab.5.10: Corrente $I_N(t)$, para qualquer valor de $Do(t)$.

	$I_{\max}(t)$	$I_N(t)$, se $Do(t) = 0$	$I_N(t)$, se $Do(t) > 0$	$I_N(t)$, se $Do(t) < 0$
Cond1	< 0	I_o	I_o	$I_o - 2 \cdot I_{\max}(t) \cdot Do(t) $
Cond2	< 0	I_o	I_o	$I_o - 2 \cdot I_{\max}(t) \cdot Do(t) $
Cond3	> 0	$-I_o$	$-I_o + 2 \cdot I_{\max}(t) \cdot Do(t) $	$-I_o$
Cond4	< 0	I_o	I_o	$I_o - 2 \cdot I_{\max}(t) \cdot Do(t) $
Cond5	> 0	$-I_o$	$-I_o + 2 \cdot I_{\max}(t) \cdot Do(t) $	$-I_o$
Cond6	> 0	$-I_o$	$-I_o + 2 \cdot I_{\max}(t) \cdot Do(t) $	$-I_o$
Valor médio		0	$I_{N_med} = \frac{3 \cdot I_P \cdot Do}{\pi}$	$I_{N_med} = -\frac{3 \cdot I_P \cdot Do}{\pi}$

Deve-se lembrar ainda, que $I_{\max}(t)$, corresponde à corrente de fase que apresenta o maior valor, em módulo. Além disso, a malha de controle do desbalanço de tensão nos capacitores de saída, deve ser suficientemente lenta, para que $Do(t)$ possa ser considerado aproximadamente constante dentro de um intervalo de 120° , desta forma:

$$I_N(t) = Do(t) \cdot \frac{3 \cdot I_P}{\pi} \quad (\text{Eq.5.75})$$

Logo, a partir da (Eq.5.62), tem-se:

$$\frac{dV_{Dif}(t)}{dt} = \frac{1}{C_o} \cdot I_N(t) = Do(t) \cdot \frac{3 \cdot I_P}{C_o \cdot \pi} \quad (\text{Eq.5.76})$$

Aplicando a transformada de Laplace, tem-se:

$$\frac{V_{Dif}(s)}{Do(s)} = \frac{3 \cdot I_P}{s \cdot C_o \cdot \pi} \quad (\text{Eq.5.77})$$

Pode-se implementar então, de forma independente, uma malha para controlar diretamente o desbalanço de tensão nos capacitores de saída. Além disso, como esta malha deve ser lenta, pode-se utilizar simplesmente um controlador proporcional.

5.3.4 - Resultados de simulação

Assim como para o conversor apresentado no item 5.2, pode-se utilizar a mesma arquitetura para o sistema de controle, bem como os mesmos controladores de tensão e de corrente. A diferença está na lógica utilizada para determinar as razões cíclicas reais, $D_1(t)$, $D_2(t)$ e $D_3(t)$, a partir das razões cíclicas fictícias, neste caso $D_{AB}(t)$, $D_{BC}(t)$ e $D_{CA}(t)$, obtidas a partir da transformação inversa de Park aplicada sobre $D_d(t)$ e $D_q(t)$.

Além disso, para este conversor, há uma malha para controlar o desbalanço de tensão nos capacitores de saída. No entanto, como já foi mencionado no item 5.3.3, pode-se utilizar simplesmente um controlador proporcional, de forma que o projeto é bastante simples.

A arquitetura proposta para o sistema de controle é mostrada na Fig.5.17:

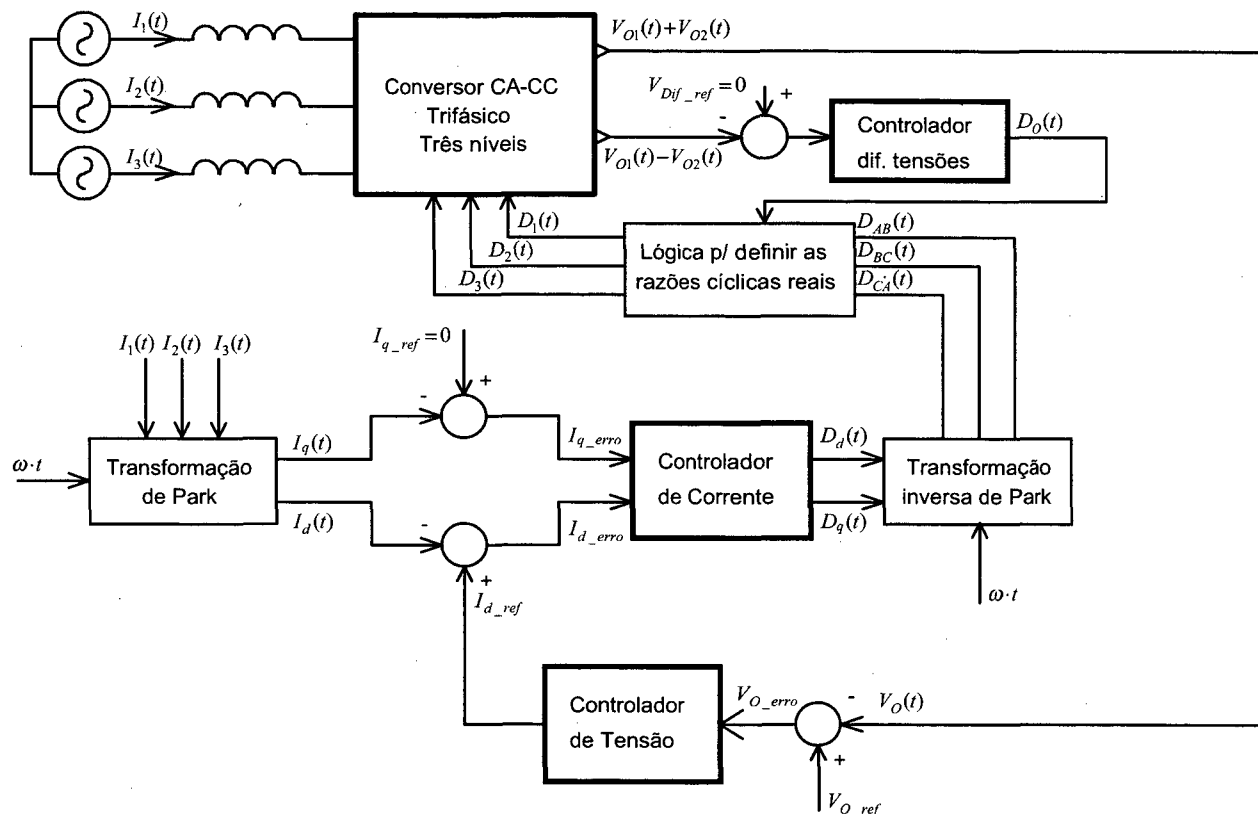


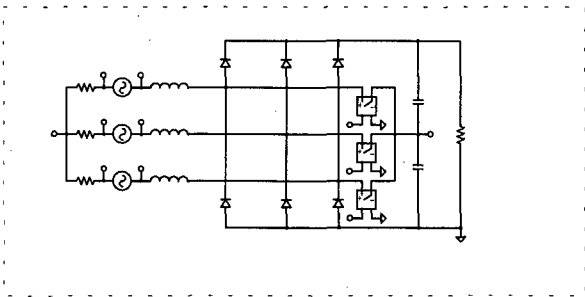
Fig.5.17: Arquitetura proposta para o sistema de controle.

As especificações de projeto também são iguais às utilizadas para os conversores do capítulo 4 e do item 5.2, para que se possa utilizar os mesmos controladores:

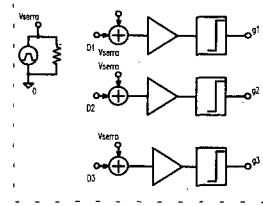
- Potência de saída $\rightarrow P_o = 12\text{kW}$;
- Tensão de saída $\rightarrow V_o = 450\text{V}$;
- Tensão de pico de fase da rede de alimentação $\rightarrow V_p = 180\text{V}$;
- Frequência de chaveamento $\rightarrow f_s = 30\text{kHz}$;
- Frequência da rede de alimentação $\rightarrow f_r = 60\text{Hz}$;
- Rendimento do conversor $\rightarrow \eta = 1$;
- Capacitor de saída $\rightarrow C_{o1} = C_{o2} = 1\text{mF}$;
- Indutância de entrada $\rightarrow L = 1\text{mH}$;
- Ganho do amostrador de corrente $\rightarrow K_{\text{shunt}} = 0,1$;
- Tensão de pico da "dente de serra" $\rightarrow V_T = 5,2\text{V}$;
- Ganho do amostrador de tensão $\rightarrow K_{\text{amost}} = 0,01$

O circuito simulado no Pspice é mostrado na Fig.5.18:

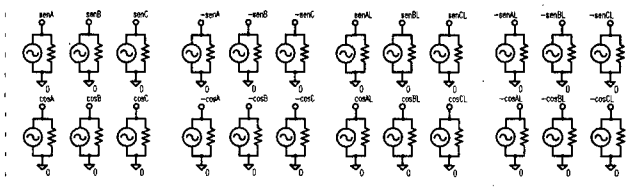
Circuito de potência



Modulação P.W.M. das razões cíclicas.

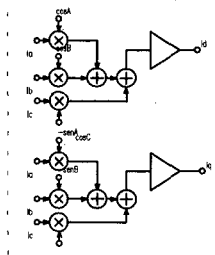


Senóides utilizadas pela transformação de Park sobre as correntes de entrada

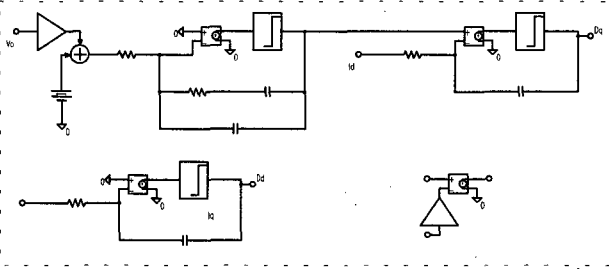


Transformação de Park

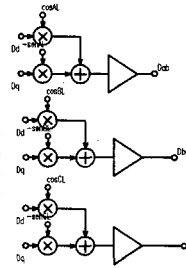
sobre as correntes de entrada



Controladores de tensão e de corrente



Transformação inversa de Park, sobre as razões cíclicas



Lógica para determinar as razões cíclicas reais $D_1(t)$, $D_2(t)$ e D_3

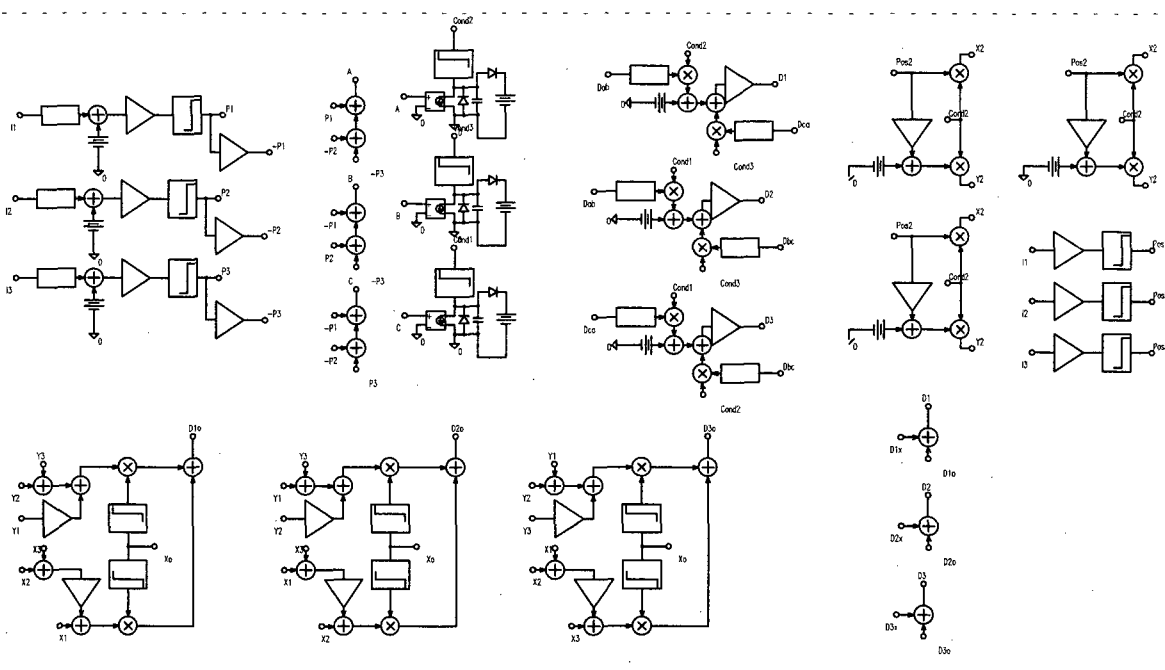


Fig.5.18: Circuito simulado no Pspice.

Assim, a Fig.5.19 mostra as correntes de fase, de entrada, com a potência equilibrada nos dois capacitores de saída, C_{O1} e C_{O2} . Observou-se ainda uma taxa de distorção harmônica das correntes igual a 1,55% e um fator de potência de 0,999.

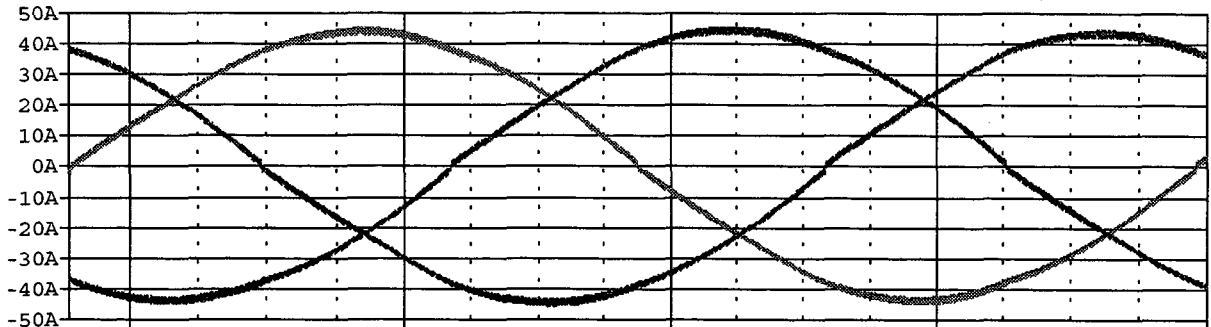


Fig.5.19: Correntes $I_1(t)$, $I_2(t)$ e $I_3(t)$.

Foram efetuadas ainda algumas simulações, utilizando dois resistores de carga, R_{O1} e R_{O2} , em paralelo com C_{O1} e C_{O2} , cada um dissipando uma potência igual a P_{O1} e P_{O2} respectivamente, de forma a testar a eficiência da malha de controle do desbalanço das tensões nos capacitores.

Pôde-se observar então, em todos os casos que serão apresentados a seguir, que a tensão total de saída, $V_o(t)$, permaneceu controlada em 450V, assim como a tensão em cada um dos dois capacitores permaneceu em 225V, notando-se apenas uma pequena deformação nas correntes de entrada, mostradas a seguir:

A Fig.5.20 mostra as correntes de entrada, para $P_{O1} = 5,5kW$ e $P_{O2} = 6,5kW$, com $I_{N_med} = -4,1A$, observando-se uma taxa de distorção harmônica das correntes igual a 1,60% e um fator de potência de 0,999.

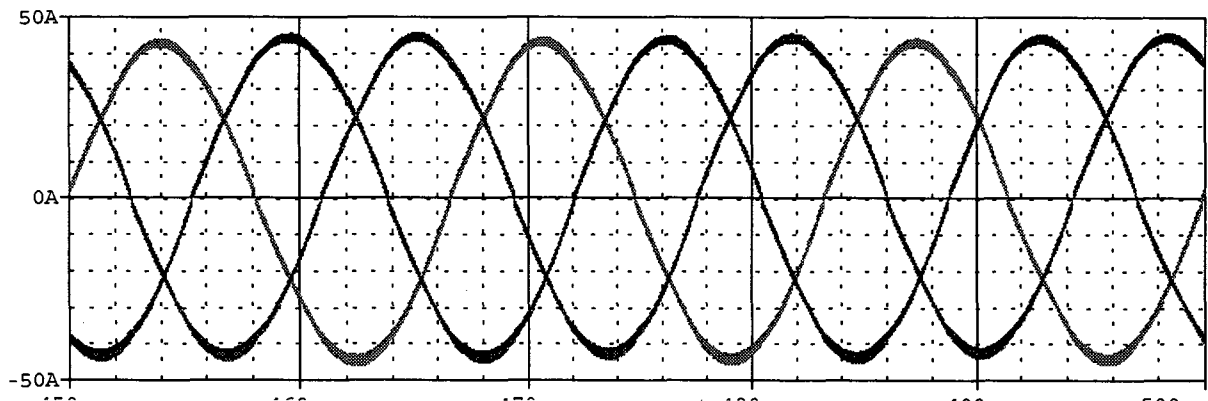


Fig.5.20: Correntes de entrada, para $P_{O1} = 5kW$ e $P_{O2} = 7kW$.

A Fig.5.21 mostra as correntes de entrada, para $P_{O1} = 7kW$ e $P_{O2} = 5kW$, com $I_{N_med} = 8A$, observando-se uma taxa de distorção harmônica das correntes igual a 1,80% e um fator de potência de 0,999.

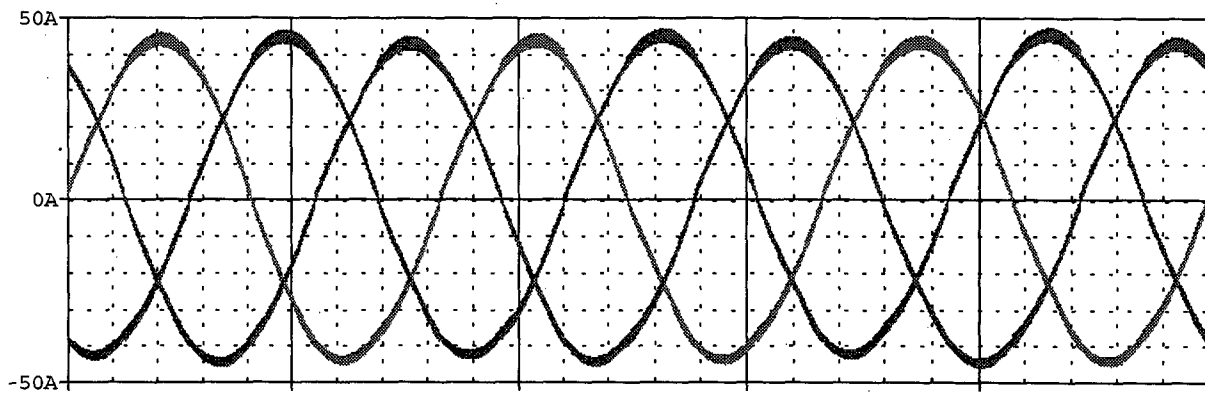


Fig.5.21: Correntes de entrada, para $P_{O1} = 8\text{kW}$ e $P_{O2} = 4\text{kW}$.

Na Fig.5.22, pode-se observar a razão cíclica real $D_1(t)$, além de $D_0(t)$ que controla o desbalanço das tensões de saída.

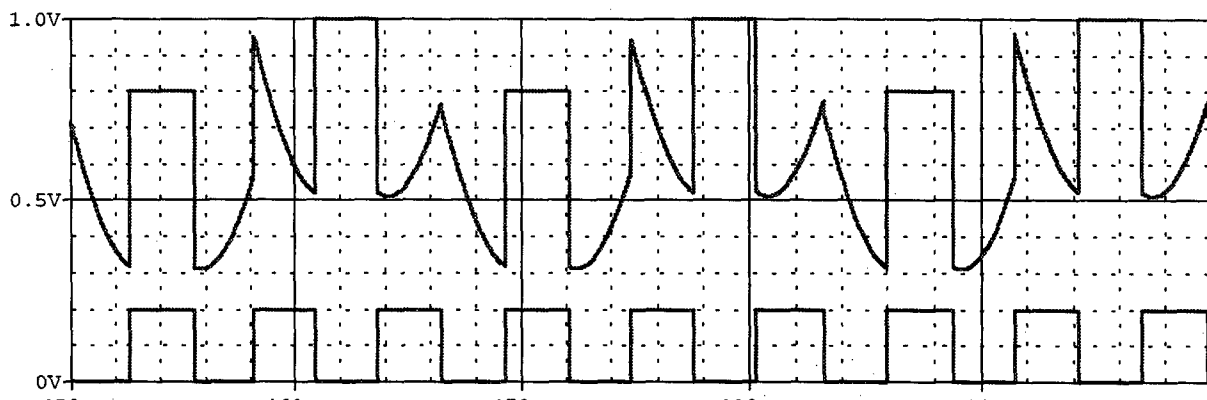


Fig.5.22: Razão cíclica real $D_1(t)$ (maior) e o sinal $D_0(t)$.

5.4 - CONCLUSÃO

Pôde-se observar que o modelo obtido para os conversores analisados é totalmente idêntico ao obtido para o conversor bidirecional estudado no capítulo 4, de forma que se pode utilizar inclusive os mesmos controladores, a diferença está unicamente na lógica utilizada para se obter as razões cíclicas de fase (sobre as quais aplica-se a modulação PWM para comandar os interruptores), a partir das razões cíclicas obtidas da transformação inversa de Park sobre $D_d(t)$ e $D_q(t)$.

Além disso, assim como foi observado para o conversor do capítulo 4, esta técnica de controle apresenta uma característica bastante interessante, que é o fato de as correntes serem naturalmente senoidais, de forma que os controladores definem apenas o módulo e o defasamento (em relação às tensões) destas correntes.

Ainda, para o conversor CA-CC trifásico P.W.M. três níveis, estudado no item 5.3, pôde-se implementar uma malha de controle independente para a diferença das tensões nos capacitores de saída, através da variável $D_o(t)$.

Pode-se observar então, que a utilização da transformação de Park para analisar, modelar e controlar conversores CA-CC trifásicos, pode ser estendida para outros conversores, obtendo-se sempre os mesmos modelos, de forma que para cada conversor diferencia-se apenas a lógica utilizada para determinar as razões cíclicas reais, a partir de razões cíclicas fictícias, obtidas da transformação inversa de Park sobre as razões cíclicas no domínio da transformação de Park, $D_d(t)$ e $D_q(t)$.

CONCLUSÃO GERAL

Este trabalho apresentou um estudo teórico e prático, para um novo conversor CA-CC P.W.M. trifásico, unidirecional, com reduzida taxa de distorção harmônica das correntes de entrada e fator de potência quase unitário, de forma a se enquadrar nas mais rígidas normas, como as do setor das telecomunicações.

A topologia estudada opera em alta frequência, onde esta frequência de comutação é fixa.

No primeiro capítulo deste trabalho, apresentou-se inicialmente uma revisão dos conceitos de fator de potência e de taxa de distorção harmônica. Efetuou-se também uma revisão geral sobre algumas das mais utilizadas técnicas de retificação trifásica. Fez-se ainda a apresentação de três topologias de retificadores trifásicos P.W.M., comparando-as através de simulação e escolhendo-se a topologia que mostrou melhor desempenho.

No capítulo 2, mostrou-se a concepção e um equacionamento completo do conversor escolhido no capítulo 1, de forma que se possa projetar os controladores e dimensionar os componentes do circuito de potência.

No terceiro capítulo, baseado no equacionamento apresentado no capítulo 2, desenvolve-se uma metodologia de projeto, definindo-se ainda a arquitetura do sistema de controle. Efetua-se então o projeto para o conversor processando 6kW, sendo apresentados resultados de simulação e experimentais.

No capítulo 4, foi desenvolvida e apresentada uma técnica geral para análise, modelagem e controle de conversores CA-CC trifásicos, técnica esta desenvolvida para um conversor bidirecional. Definiu-se ainda a arquitetura do sistema de controle, sendo apresentada uma metodologia de projeto para os controladores. Efetuou-se então um projeto, apresentando-se finalmente resultados de simulação. Concluiu-se ainda, que a técnica utilizada garante naturalmente o formato senoidal das correntes, de forma que os controladores de corrente determinam apenas módulo e fase, de forma que estas malhas de corrente podem ser lentas, ou seja, podem ser tão lentas quanto a malha de tensão.

No quinto e último capítulo, mostrou-se a aplicação da técnica, desenvolvida no capítulo 4, para o conversor proposto e estudado no capítulo 2. Pôde então ser provado que os modelos obtidos, quando aplicada a transformação de Park, são absolutamente idênticos aos obtidos para o conversor estudado no capítulo 4, ou seja, o conversor CA-CC trifásico bidirecional. A única diferença observada foi na lógica utilizada para determinar as razões cíclicas reais, a partir das obtidas da transformação inversa de Park sobre as razões cíclicas no domínio da transformação de Park.

Desta forma, puderam ser utilizados os mesmos controladores do capítulo 4, apresentando-se ainda os resultados obtidos por simulação, onde se pôde observar que as correntes de entrada são senoidais.

Foi apresentada ainda, no capítulo 5, a aplicação desta técnica para um conversor CA-CC trifásico três níveis. Basicamente foram feitas as mesmas observações, notando-se que os modelos obtidos também são iguais, podendo-se, novamente, utilizar os mesmos controladores. Foi desenvolvida, também, uma nova técnica para controlar o desbalanço nas tensões dos capacitores de saída deste conversor, implementando uma malha de controle independente, sem causar deformação nas correntes de entrada. Finalmente, para comprovar a validade da análise efetuada, foram apresentados resultados de simulação, utilizando o *software* Pspice.

Pode-se sugerir então, como continuidade deste trabalho, a implementação da técnica de controle desenvolvida no capítulo 4, possivelmente utilizando processadores digitais de sinal (DSP), ficando também aberta a possibilidade de se otimizar o projeto dos controladores.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] BARBI, Ivo. *Teoria Fundamental do Motor de Indução*. Florianópolis: Editora da UFSC/ELETOBRÁS, 1985.
- [2] BARBI, Ivo. *Correção de Fator de Potência para Fontes de Alimentação*. Notas de Aula – Publicação Interna – INEP – UFSC – Florianópolis – 2000.
- [3] BARBI, Ivo; FERRARI, Alexandre F. de. *Correção de Fator de Potência para Fontes de Alimentação*. Apostila – Publicação Interna – INEP – UFSC – Florianópolis – 1995.
- [4] ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *Especificações de Sistemas Retificadores Chaveados para Telecomunicações*. Rio de Janeiro – 1999.
- [5] HELDWEIN, Marcelo Lobo. *Unidade Retificadora Trifásica de Alta Potência e Alto Desempenho para Aplicação em Centrais de Telecomunicações*. Dissertação de Mestrado – INEP – UFSC – Florianópolis – 1999.
- [6] BLAUTH, Yeddo Braga. *Retificadores trifásicos Controlados com Elevado Fator de Potência e Multiníveis de Corrente*. Tese de Doutorado – INEP – UFSC – Florianópolis – 1999.
- [7] DANTE, Reinaldo Golmia. *Controle Digital de um Retificador Trifásico com Alto Fator de potência e Tensão de saída regulada*. Dissertação de Mestrado – INEP – UFSC – Florianópolis – 1997.
- [8] OLIVEIRA, Anderson Hideki. *Retificador Trifásico, com Elevado Fator de Potência Utilizando o Conversor CC-CC Sepic no Modo de Condução Contínua*. Dissertação de Mestrado – INEP – UFSC – Florianópolis – 1996.
- [9] KOLAR, J.W.; ERTL, H. and ZACH, F.C. *Realization Considerations for unidirectional Three-Phase PWM Rectifier Systems with low effects on the Mains*. Proceedings of the 6th International Conference on Power Electronics and Motion Control, Budapeste, Oct. 1-3, Vol.2, pp. 560-565 (1990).
- [10] PRASAD, A.R.; ZIOGAS, P.D. and MANIAS, S. *An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers*. IEEE Transactions on Power Electronics, Vol. 6, No. 1, pp. 83-92 (1991).
- [11] KOLAR, J.W.; ERTL, H. and ZACH, F.C. *Power Quality Improvement of Three-Phase AC-DC Power Conversion by Discontinuous-Mode 'Dither'-Rectifiers*. Proceedings of the 6th International (2nd European) Power Quality Conference, München, Oct. 14-15, pp. 62-78 (1992).
- [12] KOLAR, J.W.; ERTL, H. and ZACH, F.C. *Space Vector-Based Analysis of the Input Current Distortion of a Three-Phase Discontinuous-Mode Boost Rectifier System*.

Record of the 24th IEEE Power Electronics Specialists Conference, Seattle (WA), June 20-24, pp. 696-703 (1993).

- [13] KOCZARA, W. *Unity Power Factor Three-Phase Rectifiers*. Proceedings of the 6th International (2nd European) Power Quality Conference, München, Germany, Oct. 14-15, pp. 79-88 (1992).
- [14] KOLAR, J.W. and ZACH, F.C. *A Novel Three-Phase Three-Switch Three-Level PWM Rectifier*. Proceedings of the 28th Power Conversion Conference, Nürnberg, Germany, June 28-30, pp. 125-138 (1994).
- [15] ZHAO, Y. Li and LIPO, T.A. *Forced Commutated Three-Level Boost-Type Rectifier*. Conference Record of 28th IEEE Industry Applications Society Annual Meeting, Toronto, Canada, Oct. 2-8, Pt. II, pp. 771-777 (1993).
- [16] ERTL, H., KOLAR, J.W. and ZACH, F.C. *Analysis of Different Current Control Concepts for Forced Commutated Rectifier (FCR)*. Proceedings of the 11th International Conference on Power Conversion, München, Germany, June 17-19, pp. 195-217 (1986).
- [17] MALESANI, L. and TENTI, P. *Three-Phase AC/DC PWM Converter with Sinusoidal AC Currents and Minimum Filters Requirements*. IEEE Transactions on Industry Applications, Vol. IA-23, No. 1, pp. 71-77 (1987).
- [18] KOLAR, J.W., DROFENIF, U. and ZACH, F.C. *VIENA Rectifier II – A Novel Single-Stage High Frequency Isolated Three-Phase PWM Rectifier*. Proceedings of the 13th IEEE Applied Power Electronics Conference, Anaheim (CA), Feb. 15-19, Vol. 1, pp. 23-33 (1998).
- [19] TAJESHITA, T., and MATSUI, N. *PWM Control and Input Characteristics of Three-Phase Multi-Level AC/DC Converter*. Record of the 23rd IEEE Power Electronics Specialists Conference, Toledo, June 29 – July 3, Vol. I, pp. 175-180 (1992).
- [20] BOROJEVIC, D., HITI, S., VLATKOVIC, V. and LEE, F.C. *Control Design of Three-Phase PWM Buck Rectifier with Power Factor Correction*. Proceedings of the 10th Annual VPEC Power Electronics Seminar, Blacksburg, Sept. 20-22, pp. 1-9 (1992).