

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
INEP – INSTITUTO DE ELETRÔNICA DE POTÊNCIA**

**FONTE DE ALIMENTAÇÃO TRIFÁSICA DE ALTO
FATOR DE POTÊNCIA E ESTÁGIO ÚNICO,
UTILIZANDO TRANSFORMADOR DE INTERFASE DE
LINHA E CONVERSOR CC-CC, ISOLADO E DE ALTA
FREQUÊNCIA**

Tese Submetida à Universidade Federal de Santa Catarina para a obtenção
do Grau de Doutor em Engenharia Elétrica

Wilson Correia Pinto de Aragão Filho


Florianópolis - agosto de 1998

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**FONTE DE ALIMENTAÇÃO TRIFÁSICA DE ALTO FATOR DE
POTÊNCIA E ESTÁGIO ÚNICO, UTILIZANDO TRANSFORMADOR DE
INTERFASE DE LINHA E CONVERSOR CC-CC, ISOLADO E DE ALTA
FREQUÊNCIA**

Wilson Correia Pinto de Aragão Filho

Esta Tese foi julgada adequada para obtenção do título de Doutor em Engenharia, especialidade Engenharia Elétrica, área de Sistemas de Energia, e aprovada em sua forma final pelo Programa de Pós-Graduação.



Prof. Ivo Barbi, Dr. Ing.
Orientador




Prof. Ildemar Cassana Decker, D. Sc.
Coordenador do Curso de
Pós-Graduação em Engenharia Elétrica

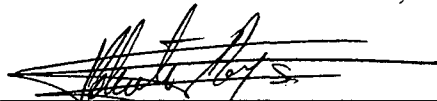
BANCA EXAMINADORA:



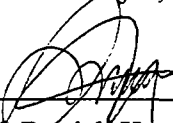
Prof. Ivo Barbi, Dr. Ing.



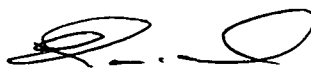
Prof. Fernando Luiz Marcelo Antunes, Dr. (UFCE)



Eng. Roberto Rojas, Dr. (Equador)



Prof. Patrick Kuo Peng, Dr.



Prof. Ênio Valmor Kassick, Dr.

DEDICATÓRIA:

*À minha querida Esposa Tânia,
A meus amados filhos, André e Eliane,
A meus Pais Wilson e Yêdda, por quem tudo teve início...*

AGRADECIMENTOS

A Deus, que é Pai, Filho e Espírito Santo, por todas as bênçãos sobre bênçãos!

A minha esposa, Tânia, e aos meus filhos, André e Eliane, por todos os sacrifícios a que foram submetidos durante o desenvolvimento deste trabalho de Tese.

Ao Prof. Ivo Barbi, por toda a sua amizade, disponibilidade e amabilidade, sem mencionar toda a sua segurança e competência de grande Orientador.

Ao distinto casal e amigos, William Barbosa e Dôra e ao Tiaguinho, por toda a fraterna amizade.

Ao caríssimo Alessandro Gomes, a quem devo praticamente toda a montagem experimental realizada.

Aos professores Alexandre Ferrari, Arnaldo Perin, Denizar Martins, Ênio Kassick, Fagundes e Hari Mohr por toda a cordialidade, amizade e respeito com que pude contar.

À banca examinadora: Prof. Fernando Luiz Marcelo Antunes, Eng. Roberto Rojas, Prof. Patrick Kuo Peng e ao Prof. Ênio Valmor Kassick pela disponibilidade, boa vontade e excelentes comentários e questionamentos apontados, além das contribuições quanto à revisão do texto.

Aos Técnicos Antônio Luis S. Pacheco e Luis Marcellus Coelho pela, já antiga, amizade e tantas outras qualidades, já bem conhecidas pelo pessoal do INEP.

À nossa Secretária, Patrícia Schmitt, por toda a simpatia, disponibilidade e cordialidade, sempre demonstradas durante nossa convivência no INEP.

Ao Prof. Carlos Amable Muñoz, pelas discussões e contribuições esclarecedoras durante os estudos do LIT.

Aos colegas de estudos: bolsistas, engenheiros RHAE, mestrandos e doutorandos, pela convivência tão agradável, produtiva e estimulante.

Ao caro amigo, Wail Pastorello, pela hospedagem fraterna, em seu apartamento, durante alguns momentos difíceis de minha caminhada.

Aos colegas de sala: Carlos Alberto Canesin, Yuan Xiao Ming e Grover Bascopé pela amizade, discussões e saudável convivência.

Ao colega Domingo Antonio Ruiz Caballero, pela amizade e por todos os esforços realizados na etapa final de minha Tese.

Aos colegas do DEL/CTUFES, especialmente os do LEPAC, Domingos, Gilberto e José Luiz, por todo o sacrifício durante os meus quatro anos de ausência nas lutas acadêmicas!

Ao meu xará, Wilson Souza, pela sempre pronta disponibilidade na Secretaria da Pós-Graduação em Eng. Elétrica, na UFSC.

À CAPES, pelo confiável e estimulante apoio financeiro durante todo esse tempo.

RESUMO BIOGRÁFICO

WILSON CORREIA PINTO DE ARAGÃO FILHO, nasceu em Vitória - ES, em janeiro de 1957, onde formou-se em Eletrotécnica, na Escola Técnica Federal do Espírito Santo/ETFES, e em Engenharia Elétrica, pela Universidade Federal do Espírito Santo/UFES, em 1980. De 1979 a 1981, paralelamente ao curso de Engenharia Elétrica, realizou seu curso de Filosofia no Seminário N. Sra. da Penha, da Arquidiocese de Vitória - ES. Em 1981 assumiu vaga de professor na ETFES, tendo permanecido até o final de 1986. Durante este tempo conclui o Curso Especial de Licenciatura para Habilitação em Eletricidade, na sua parte didático-pedagógica. Sendo professor da UFES, desde 1984, por concurso público, concluiu seu mestrado em Eng. Elétrica pela Universidade Federal de Santa Catarina/ UFSC, no ano de 1988. Após seis anos de atividades acadêmicas na UFES, afastou-se para seu curso de doutoramento, em setembro de 1994.

É membro do Instituto dos Engenheiros Eletricistas e Eletrônicos dos EUA, o IEEE, da Sociedade Brasileira de Automação/ SBA e da Sociedade Brasileira de Eletrônica de Potência/ SOBRAEP.

SUMÁRIO

RESUMO	xiii
---------------	-------------

ABSTRACT	xiv
-----------------	------------

CAPÍTULO 1

INTRODUÇÃO GERAL

1.1	MOTIVAÇÃO	1
1.2	FONTES DE ALIMENTAÇÃO TRIFÁSICAS	2
1.3	NORMALIZAÇÃO SOBRE FONTES DE ALIMENTAÇÃO	2
1.4	CONCEITO DE FATOR DE POTÊNCIA	4
1.5	CONCEITO DE DISTORÇÃO HARMÔNICA	8
1.6	PRINCIPAIS TRABALHOS SOBRE REDUÇÃO DE HARMÔNICAS	9
1.7	CORREÇÃO TRIFÁSICA DE FATOR DE POTÊNCIA	11
1.8	PROPOSTA DE FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO	13
1.9	CONCLUSÕES	14

CAPÍTULO 2

O TRANSFORMADOR DE INTERFASE DE LINHA – LIT

2.1	INTRODUÇÃO	17
2.2	CONCEITO DE TRANSFORMADOR DE INTERFASE DE LINHA	17
2.3	PRINCÍPIO DE FUNCIONAMENTO DO LIT	19
2.4	APLICAÇÃO DO LIT À CORREÇÃO DO FATOR DE POTÊNCIA	22
2.4.1	LIT com Reator Trifásico como Filtro de Linha	22
2.4.2	LIT com Reator de Filtragem no Lado da Carga	23
2.4.3	LIT com Circuito PWM no Lado da Carga	25
2.5	UTILIZAÇÃO DO LIT NA TOPOLOGIA PROPOSTA	26
2.6	CONCLUSÕES	27

CAPÍTULO 3

CONVERSORES ALIMENTADOS EM CORRENTE

3.1	INTRODUÇÃO	29
3.2	CARACTERÍSTICAS DOS CONVERSORES ALIMENTADOS EM CORRENTE	29
3.3	CONVERSOR BOOST SIMÉTRICO ISOLADO	31
3.3.1	Princípio de Funcionamento Ideal e Formas-de-Onda	31
3.3.2	Principais Etapas de Funcionamento do BSI	32
3.3.3	Sobre os Modos de Operação do Conversor	33
3.3.4	Modo de Operação em Condução Contínua (MCC)	34
3.3.5	Modo de Operação em Condução Descontínua (MCD)	36
3.3.6	Influência da Indutância de Dispersão do Transformador de Saída	39
3.3.7	Princípio de funcionamento do BSI com Grampeamento Ativo	40
3.3.8	Característica Estática do BSI com Grampeamento Ativo	43
3.4	CONVERSOR DE DUPLO INDUTOR DE ENTRADA	43
3.4.1	Topologias do Conversor CDI: Ideal e com Grampeamento Ativo	44
3.4.2	Princípio de Funcionamento Ideal e Formas-de-onda	45
3.4.3	Principais Etapas de Funcionamento do CDI	46
3.4.4	Modo de Operação em Condução Contínua (MCC)	47
3.4.5	Modo de Operação em Condução Descontínua (MCD)	49
3.4.6	Princípio de funcionamento do CDI com Grampeamento Ativo	51
3.4.7	Característica Estática do CDI com Grampeamento Ativo	53
3.5	COMPARAÇÃO ENTRE OS CONVERSORES	55
3.5.1	Esforços de Corrente Sobre o Transformador de Saída	55
3.5.2	Características Estáticas	56
3.5.3	Recomendações de Utilização	59
3.6	CONCLUSÕES	60

CAPÍTULO 4

PROJETOS DOS CONVERSORES CDI E BSI

4.1	INTRODUÇÃO	61
4.2	METODOLOGIA DE PROJETO DO CONVERSOR CDI	61
4.2.1	Projeto do Conversor CDI.	62
4.2.2	Exemplo de Projeto do Conversor CDI em MCC.	64
4.2.3	Exemplo de Projeto do Conversor CDI em MCD.	66
4.3	METODOLOGIA DE PROJETO DO CONVERSOR BSI	69
4.3.1	Projeto do Conversor BSI.	69
4.3.2	Exemplo de Projeto do Conversor BSI em MCC.	71
4.3.3	Exemplo de Projeto do Conversor BSI em MCD.	73
4.4	SIMULAÇÃO NUMÉRICA DOS CONVERSORES	76
4.4.1	Simulação do CDI/GAT em MCC.	76
4.4.2	Simulação do CDI/GAT em MCD.	77
4.4.3	Simulação do BSI/GAT em MCC.	79
4.4.4	Simulação do BSI/GAT em MCD.	79
4.4.5	Comutação nos Interruptores e Diodos	81
4.5	CONCLUSÕES	83

CAPÍTULO 5

MONTAGEM E ENSAIOS EXPERIMENTAIS DO CONVERSOR CDI

5.1 INTRODUÇÃO	85
5.2 CDI COM GRAMPEAMENTO PASSIVO	85
5.2.1 Especificações e Dados do Projeto	86
5.2.2 Diagramas Esquemáticos do Conversor	88
5.2.3 Observações Práticas Sobre a Montagem	90
5.2.4 Principais Resultados Experimentais	91
5.2.5 Característica Estática de Saída Experimental	93
5.2.6 Curva de Rendimento	94
5.3 NECESSIDADE DE APERFEIÇOAMENTO DO PROJETO	95
5.4 CDI COM GRAMPEAMENTO ATIVO	96
5.4.1 Especificações e Dados do Projeto	97
5.4.2 Observações Práticas sobre a Montagem	99
5.4.3 Principais Resultados Experimentais	100
5.5 CONCLUSÕES	102

CAPÍTULO 6

FONTES DE ALIMENTAÇÃO TRIFÁSICAS DE ALTO FATOR DE POTÊNCIA, UTILIZANDO O LIT

6.1 INTRODUÇÃO	105
6.2 TOPOLOGIAS POSSÍVEIS	105
6.2.1 Fonte de Alimentação com LIT em Baixa Frequência	105
6.2.2 Fonte de Alimentação com LIT e Conversor <i>Boost</i>	106
6.2.3 Fonte de Alimentação com LIT e Conversor BSI	107
6.2.4 Fonte de Alimentação com LIT e CDI/MCC	107
6.2.5 Fonte de Alimentação com LIT e CDI/MCD	109
6.3 ALGUNS RESULTADOS DE SIMULAÇÃO	110
6.4 CONCLUSÕES	111

CAPÍTULO 7

FONTE DE ALIMENTAÇÃO TRIFÁSICA PROPOSTA

7.1 INTRODUÇÃO	113
7.2 TOPOLOGIA ESCOLHIDA	113
7.3 PRINCÍPIO DE FUNCIONAMENTO	116

7.4	NECESSIDADE DE FILTROS DE ALTA FREQUÊNCIA	118
7.5	COMANDO E ACIONAMENTO DOS INTERRUPTORES	118
7.5.1	Circuito de Geração dos Sinais de Comando	119
7.5.2	Circuito de Acionamento dos Interruptores (SKHI23/12).	121
7.6	CONCLUSÕES	122

CAPÍTULO 8

METODOLOGIA DE PROJETO DA FONTE PROPOSTA

8.1	INTRODUÇÃO	125
8.2	METODOLOGIA DE PROJETO	125
8.2.1	Especificações do Projeto	125
8.2.2	Etapas do Projeto	126
8.3	DESENVOLVIMENTO DO PROJETO DA FONTE	127
8.4	RESULTADOS PRÁTICOS DO PROJETO	134
8.5	RESULTADOS DE SIMULAÇÃO	134
8.5.1	Tensão de Fase e Corrente de Linha	134
8.5.2	Corrente nos Indutores de Entrada	135
8.5.3	Tensões de Saída e de Grampeamento	136
8.5.4	Correntes nas Saídas das Pontes do LIT	137
8.5.5	Tensão e Corrente no Transformador de Saída	138
8.5.6	Tensão e Corrente nos Interruptores Principais	139
8.5.7	Tensão e Corrente nos Interruptores Auxiliares	139
8.5.8	Corrente através do Capacitor de Grampeamento	140
8.5.9	Correntes no Estágio de Saída	141
8.6	ANÁLISE DOS RESULTADOS DE SIMULAÇÃO	142
8.6.1	Sobre a Tensão de Saída	142
8.6.2	Sobre a Tensão de Grampeamento	142
8.6.3	Sobre as Comutações nos Interruptores	143
8.6.4	Sobre Algumas Correntes Relacionadas	144
8.6.5	Sobre a Corrente Primária	144
8.6.6	Sobre a Natureza da Corrente nos Indutores de Entrada	145
8.7	CONCLUSÕES	148

CAPÍTULO 9

MONTAGEM E ENSAIOS EXPERIMENTAIS

9.1	INTRODUÇÃO	149
9.2	DIAGRAMA DE POTÊNCIA	149
9.3	DESCRIÇÃO DOS MÓDULOS CONSTITUINTES	150
9.4	RESULTADOS DOS ENSAIOS EXPERIMENTAIS	154

9.4.1	Principais Formas-de-Onda	154
9.4.2	Característica Estática Experimental	160
9.4.3	Fator de Potência e Taxa de Distorção Harmônica	162
9.5	ANÁLISE DOS RESULTADOS EXPERIMENTAIS	165
9.6	ALGUNS ASPECTOS PRÁTICOS	165
9.6.1	Capacitores Eletrolíticos da Saída	166
9.6.2	Circuito de Ajuda à Comutação	166
9.6.3	Fotografia da Montagem	168
9.6.4	Entferro nos Transformadores	169
9.6.5	Elevação de Temperatura dos Magnéticos	169
9.6.6	Peso dos Elementos da Fonte	170
9.7	CONCLUSÕES	170

CAPÍTULO 10

PROPOSTAS DE CONTINUAÇÃO DO TRABALHO

10.1	INTRODUÇÃO	173
10.2	ALTERNATIVAS TOPOLÓGICAS	173
10.3	APLICAÇÕES INDICADAS	175
10.4	CONCLUSÕES	175

CAPÍTULO 11

CONCLUSÕES GERAIS

11.1	INTRODUÇÃO	177
11.2	REVISÃO DAS ETAPAS DA PESQUISA	177
11.3	PRINCIPAIS CONCLUSÕES	179
11.4	CONCLUSÃO FINAL	180

APÊNDICES

APÊNDICE 1	181
RELAÇÕES DE ESPIRAS DO LIT	181
1. LIT ALIMENTANDO CARGA TRIFÁSICA	181

2. RELAÇÃO ENTRE AS CORRENTES	181
<i>APÊNDICE 2</i>	<i>185</i>
<i>EQUIVALENTE DE THEVENIN PARA O LIT</i>	<i>185</i>
1. INTRODUÇÃO	185
2. DETERMINAÇÃO CIRCUITO EQUIVALENTE	186
<i>APÊNDICE 3</i>	<i>190</i>
<i>CORRENTE NEGATIVA NO INDUTOR DE ENTRADA</i>	<i>190</i>
1. INTRODUÇÃO	190
2. RESULTADOS DE SIMULAÇÃO	190
<i>APÊNDICE 4</i>	<i>192</i>
<i>TENSÃO DE GRAMPEAMENTO NO BSI</i>	<i>192</i>
1. INTRODUÇÃO	192
2. TENSÃO DE GRAMPEAMENTO	192
<i>APÊNDICE 5</i>	<i>197</i>
<i>DEDUÇÃO DO GANHO ESTÁTICO DO CDI/MCD</i>	<i>197</i>
1. GANHO ESTÁTICO EM FUNÇÃO DA CORRENTE DE CARGA	197
2. GANHO ESTÁTICO EM FUNÇÃO DA VARIÁVEL DE CARGA K	199
<i>APÊNDICE 6</i>	<i>202</i>
<i>TENSÃO DE GRAMPEAMENTO E GANHO ESTÁTICO DO CDI</i>	<i>202</i>
1. INTRODUÇÃO	202
2. TENSÃO DE GRAMPEAMENTO	202
3. GANHO ESTÁTICO EM MCC E GRAMPEAMENTO ATIVO	205
<i>APÊNDICE 7</i>	<i>207</i>
<i>CIRCUITO DE SIMULAÇÃO PARA O PSPICE</i>	<i>207</i>
1. INTRODUÇÃO	207
2. CIRCUITO DE SIMULAÇÃO	207
REFERÊNCIAS BIBLIOGRÁFICAS	211

SIMBOLOGIA

Tendo em vista que o texto contempla a descrição dos símbolos utilizados, no momento em que aparecem, segue abaixo apenas uma parte importante da simbologia utilizada nesta Tese.

AF - alta frequência
BSI - Boost Simétrico Isolado (ou Conversor Push-Pull alimentado em corrente)
CA - corrente alternada
CC- corrente contínua
CDI - Conversor de Duplo Indutor de entrada (ou Conversor Push-Pull, alimentado em corrente, com duplo indutor de entrada)
CFP - Power Factor Corrector (corretor de fator de potência)
CI - circuito integrado
D - razão cíclica
Fe-Si - núcleo de ferro-silício
fp - fator de potência
IGBT - Insulated Gate Bipolar Transistor (transistor bipolar de porta isolada)
L - indutância
LB ou LBSI - Indutância de entrada equivalente do BSI
LC ou LCDI - Indutância de entrada equivalente do CDI
MOSFET - Metal Oxide Silicon Field Effect Transistor (Transistor de efeito de campo de óxido metálico de silício)
n - relação de transformação (ou relação de espiras)
PWM - Pulse Width Modulation (modulação por largura de pulso)
RHL - Redução de harmônicas na linha
Ro - resistor de carga
rse - resistência série equivalente
VCemax – Tensão Coletor-Emissor máxima do IGBT.
VDsmax -Tensão dreno-fonte (Drain-Source) máxima.

RESUMO

Este trabalho versa sobre uma nova fonte de alimentação trifásica, de 60V/100A de saída, para a área de telecomunicações, que apresenta característica de alto fator de potência, consistindo da integração de um transformador de interfase de linha e de um conversor CC-CC, isolado e de alta frequência, alimentado em corrente. Além de fator de potência quase unitário, a fonte tem característica de alto rendimento em virtude da utilização de comutação suave para todos os interruptores de potência. Tais características de alto desempenho são obtidas pela utilização de técnica passiva de correção de fator de potência, tendo por base o denominado transformador de interfase de linha trabalhando em conjunto com um conversor CC-CC de alta frequência.

São apresentados os principais estudos analíticos relativos ao transformador de interfase de linha e ao conversor CC-CC utilizado. Metodologias de projeto baseadas nos principais resultados analíticos também são apresentadas, discutidas e exemplificadas. Os principais resultados de simulação numérica e de ensaios experimentais são comparados e permitem a confirmação dos projetos realizados.

Algumas alternativas topológicas que também utilizam a característica de alto fator de potência do transformador de interfase de linha, trabalhando em conjunto com um conversor CC-CC de alta frequência, também estão apresentadas junto a resultados de estudos preliminares.

ABSTRACT

This work deals with a novel 60V/100A, single stage, high power factor three-phase power supply, for telecommunication applications, which consists of a high frequency, Line-side Interphase Transformer and a high switching frequency, isolated, Current Sourced, Push-Pull, DC-DC Converter. Besides high power factor it presents high efficiency due to a soft switching mechanism, both in turn-on and turn-off of the main and auxiliary power switches. The high power factor and low line current harmonic content is reached by means of a passive technique that makes use of the Line Interphase Transformer, which is in turn switched at a high frequency switching by means of the DC-DC converter.

The main analytical studies concerning the Line Interphase Transformer and the DC-DC converter utilized are performed and analytical equations are derived in order to make possible the complete design of the novel single stage, high power factor three-phase power supply. Simulation and experimental results are presented to verify the proposed design approach.

Some alternative topologies that can also make use of the high power factor characteristic of the Line Interphase Transformer working together with an isolated, high frequency DC-DC converter are also discussed and preliminary results presented.

CAPÍTULO 1

INTRODUÇÃO GERAL

1.1 MOTIVAÇÃO

A utilização generalizada de equipamentos com características não-lineares, tais como retificadores eletrônicos de potência, ou conversores estáticos CA-CC, nos setores industriais, comerciais e mesmo residenciais do mundo inteiro, tende a provocar distorção harmônica das correntes drenadas da rede elétrica, bem como baixo fator de potência. Tem-se como resultado crescente tendência de poluição harmônica (com problemas associados de interferências eletromagnéticas e rádio-elétricas) e desperdício de energia nas linhas das empresas fornecedoras de energia elétrica.

Para evitar o agravamento de tais tendências têm surgido, mundialmente, normas regulamentadoras dos níveis de poluição harmônica e do fator de potência, visando a adequar os equipamentos de conversão de energia elétrica, nos mais diversos níveis de potência, às necessidades de conservação de energia e de qualidade do fornecimento de energia elétrica.

Na tentativa de produzir novos e mais eficientes equipamentos de conversão de energia elétrica as pesquisas e os fabricantes têm buscado soluções ditas *passivas* – que não utilizam componentes interruptores comandados, ou *ativas* – aquelas que se utilizam de tais dispositivos.

As soluções *passivas* utilizam-se de filtros indutivo-capacitivos (LC) para compensar as distorções harmônicas das correntes de linha, solicitadas por equipamentos intrinsecamente poluidores.

As soluções *ativas* buscam utilizar dispositivos semicondutores de comutação, como os *MOSFETs* ou *IGBTs* de potência, para alcançar os objetivos de alto desempenho (fator de potência e rendimento elevados e baixo conteúdo harmônico da corrente de linha). Tais tipos de transistores são acionados sob elevada frequência de comutação – bem maiores que a frequência da rede elétrica – de tal forma a alcançar-se uma corrente de linha mais próxima da forma senoidal e com fator de potência quase unitário. Isto exige, em consequência, filtro de linha sintonizado nas harmônicas de corrente de altas frequências, produzidas pela elevada frequência de operação dos interruptores comandados.

1.2 FONTES DE ALIMENTAÇÃO TRIFÁSICAS

Fontes de alimentação trifásicas são conversores estáticos a semicondutores de potência, operando sob frequência de comutação elevada (maior que 5kHz), e que fornecem potências iguais ou superiores a 3kW. Na área de telecomunicações, tais fontes de alimentação, também denominadas de unidades retificadoras, apresentam, geralmente, potências de 3,0 kW, 6,0 kW e 12,0 kW (valores aproximados).

Estas fontes de alimentação encontram aplicação na energização de equipamentos eletrônicos de telecomunicações, de supervisão e controle de processos industriais e de sistemas de computação; em sistemas ininterruptos de energia (*no-breaks* ou UPS: *uninterruptible power system*) e em sistemas industriais de eletrólise, dentre outras aplicações.

Como têm sido largamente e cada vez mais utilizadas em aplicações industriais e mesmo comerciais (sistemas ininterruptos de energia), a quantidade de energia elétrica processada por essas fontes, ou conversores eletrônicos, tem crescido de forma marcante ao longo das últimas décadas. Informações divulgadas na imprensa internacional dão conta de que o percentual de participação do processamento eletrônico de energia, no cenário global de fornecimento de energia elétrica, tem alcançado níveis da ordem de 60% a 80% em países industrializados tais como o Japão ou os Estados Unidos da América.

Na medida em que a participação de tais fontes de energia torna-se cada vez mais significativa, a sua influência negativa sobre a rede elétrica passa a interessar ao setor de energia elétrica.

Decorrente dessas influências nefastas surge a tendência, a nível mundial, de serem estabelecidas normas regulamentadoras do desempenho e das características eletromagnéticas dos sistemas de alimentação baseados em conversores estáticos.

1.3 NORMALIZAÇÃO SOBRE FONTES DE ALIMENTAÇÃO

O sistema TELEBRÁS divulga regularmente, já há alguns anos, documentos técnicos que visam, por exemplo, a “especificações gerais de unidades retificadoras tipo 3, chaveadas em alta frequência”^[1]. Neste tipo de documentação, denominado “prática”, encontra-se manifestado o interesse da Empresa nacional em regulamentar o fornecimento de equipamentos de energia para a área de telecomunicações no Brasil. Lá encontram-se especificações relativas a características elétricas básicas, características dos circuitos, proteção e supervisão, medição e testes, dentre outras.

No que toca às distorções provocadas no sistema de energia de corrente alternada a documentação acima citada, da Telebrás, refere-se à norma internacional nº 22 do

CISPR – *Comité international spécial des perturbations radioélectriques* –, o Comitê internacional especial de interferências radio-elétricas da IEC – *International Electrotechnical Commission*, a Comissão Eletrotécnica Internacional.

O padrão internacional IEC 61000-3-2, da Comissão Eletrotécnica Internacional, IEC, limita o conteúdo harmônico das correntes de entrada das fontes alimentadas pela rede elétrica de corrente alternada, até cerca de 3,5kW. Isto tem obrigado os fabricantes de novos equipamentos e os usuários daqueles já instalados a integrarem um circuito de correção de fator de potência na entrada desses equipamentos. Um circuito desse tipo, conhecido, também, como PFC (*Power Factor Corrector*), já extensamente utilizado em fontes monofásicas, permite extrair-se da rede uma corrente com forma quase senoidal e em fase com a tensão da rede. Esta nova tecnologia satisfaz às normas, bem como, em geral, proporciona outras vantagens, como seleção automática da tensão de entrada da rede e regulação da tensão de saída entregue ao equipamento.

Como ilustração das limitações impostas pelas normas aos equipamentos de conversão estática de energia elétrica, tenha-se em vista a Tabela 1.1 abaixo, que apresenta valores máximos das componentes harmônicas da corrente de entrada (drenadas da rede), conforme definidos na norma IEC 61000-3-2 (revisão de março de 1995)^[2], para tensão (de fase) de 230V.

Essa tabela aplica-se a equipamentos alimentados pela rede elétrica de corrente alternada a 50Hz ou 60Hz, com tensões de entrada de 220 a 415V e para corrente eficaz de até 16A. Para tensão de 220V a potência chega a 3520VA.

Verifica-se que esta norma (IEC 61000-3-2) aplica-se diretamente aos equipamentos individualizados a serem ligados à rede elétrica, não se preocupando com o aspecto global da ligação de um certo número de equipamentos não lineares, ou com uma certa quantidade total de carga não-linear conectada à rede. Esta preocupação, no entanto, vem a ser atendida pelo Instituto de Engenheiros Eletrônicos e Eletricistas – IEEE – órgão americano com afiliados de diversos países do mundo. A Tese de doutorado da referência^[3] cita o documento IEEE 519 que “leva em conta apenas o nível global de distorção de uma instalação, medida no ponto de conexão do consumidor à rede de distribuição”.

Na citada referência o Autor compara a prática recomendada IEEE 519 com a norma IEC 555-2 (anterior à IEC 61000-3-2), verificando-se importantes diferenças de enfoque. Enquanto esta última trata especificamente de equipamentos individualizados, de relativamente pequeno porte, aquela do IEEE preocupa-se especificamente com consumidores de grande porte (até 138kV).

De qualquer forma, conclui-se que existe já há alguns anos uma tendência mundial de normalização dos efeitos nocivos das cargas não-lineares sobre a rede elétrica, tanto

em nível de equipamentos individuais de porte relativamente pequeno como em nível de grandes consumidores de energia elétrica. As normas estão atingindo tanto os equipamentos quanto os sistemas globais, o que é um indício muito positivo de que a consciência mundial, e a sua prática, estão caminhando na direção certa da defesa da qualidade do sistema de energia elétrica e da conservação da energia.

Tabela 1.1 Valores Máximos das Componentes Harmônicas da Corrente de Entrada

Ordem da Harmônica	Valor Limite da Corrente Relativa [mA/W]	Valor Limite da Corrente Absoluta [A]
2	1,0	0,30
3	3,6	1,08
4	0,5	0,15
5	2,0	0,60
7	1,5	0,45
9	1,0	0,30
11 · n · 39	$0,6 \cdot \frac{11}{n}$	$0,18 \cdot \frac{11}{n}$

Os valores relativos são válidos para potência superior a 200 W e inferior a 300 W. Os valores limites são correntes eficazes.

No caso em que o equipamento é alimentado por uma tensão diferente de 230V, o valor máximo de cada harmônica deve ser recalculado através da equação:

$$I_{\max(n)_{V_x}} = I_{\max(n)} \cdot \frac{230}{V_x}$$

onde: V_x é a tensão de alimentação do equipamento;

$I_{\max(n)}$ é o valor limite da enésima componente harmônica, obtido da Tabela 1.1.

$I_{\max(n)_{V_x}}$ é o novo valor limite da enésima componente harmônica para a tensão V_x .

1.4 CONCEITO DE FATOR DE POTÊNCIA

O denominado “fator de potência” é um conceito-chave na interpretação do fluxo de cargas no sistema elétrico, pois identifica a relação entre a potência ativa (kW) de um equipamento e a sua potência aparente (kVA), total, efetivamente solicitada da rede elétrica.

Matematicamente o fator de potência pode ser definido como a relação entre a potência ativa solicitada da rede e a potência aparente total:

$$fp = \frac{P}{S} = \frac{P_{ativa}}{P_{aparente}} \quad (1.1)$$

e levando em conta a forma senoidal associada a todas as grandezas elétricas envolvidas, obtém-se o denominado triângulo de potências:

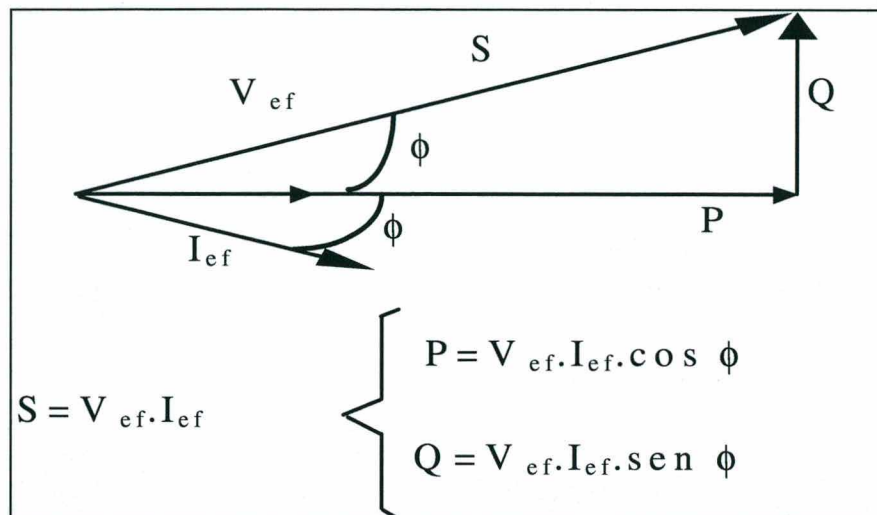


Fig. 1.1 Triângulo de potências.

onde: P = potência ativa (ou real); Q = potência reativa; S = potência aparente.

Este conceito de fator de potência e seu triângulo de potência aplicam-se, sem alterações, somente às cargas ditas “lineares” (aquecedores, lâmpadas incandescentes, reatores, capacitores e motores elétricos). Entretanto, a evolução da eletrônica de potência, nas últimas décadas, tem permitido a fabricação e a crescente utilização de conversores estáticos a semicondutores de potência nos sistemas de condicionamento de energia e em acionamentos de máquinas elétricas, em CC e CA, dentre outras aplicações. Em consequência, tem-se hoje (1998), um elevado montante de equipamentos desse tipo que se apresentam para a rede elétrica como cargas “não-lineares”, opondo-se às convencionais cargas “lineares”, acima citadas.

Uma carga não-linear típica pode ser exemplificada como um simples retificador monofásico a diodo, cuja corrente solicitada da rede ilustra bem esse comportamento dito não-linear, comum aos conversores estáticos de potência. A Fig. 1.2 apresenta a forma-de-onda típica da corrente de linha, solicitada da rede, por tal retificador.

Considerando-se a tensão da rede como perfeitamente senoidal, e aplicando-se a transformada de Fourier à corrente pulsada solicitada da rede, obtém-se a seguinte expressão:

$$I_{ef(total)} = \sqrt{I_o^2 + I_{1ef}^2 + I_{2ef}^2 + \dots + I_{nef}^2} \quad (1.2)$$

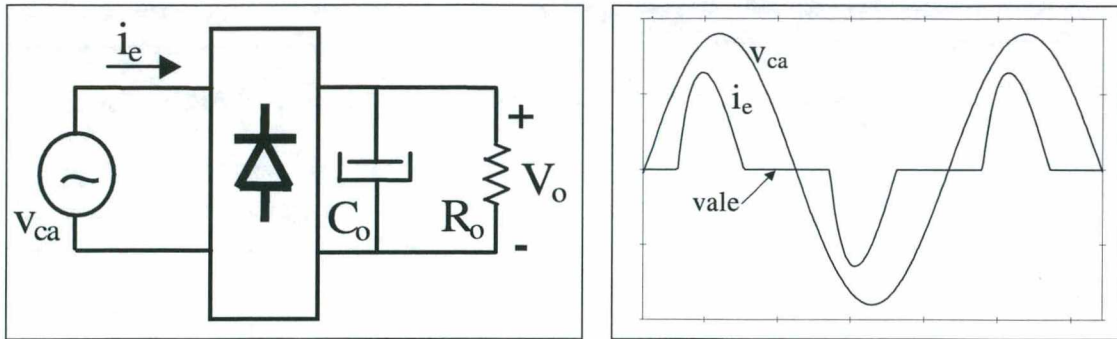


Fig. 1.2 Retificador monofásico e corrente de linha.

Onde I_{1ef} é a componente fundamental eficaz da corrente de entrada (na frequência da rede), I_o é a componente de corrente contínua, ou componente de seqüência zero (que é nula para uma corrente alternada periódica, com simetria de meia onda), e $I_{2ef} \dots I_{nef}$ são os valores eficazes das componentes harmônicas criadas pela distorção na corrente de linha.

O fator de potência pode, então, ser calculado como:

$$fp = \frac{P}{S} = \frac{I_{1ef} \cdot \cos\phi_1}{I_{ef(total)}} \quad (1.3)$$

onde ϕ_1 é o ângulo de defasamento entre a tensão da rede e I_{1ef} .

Fazendo-se, agora, uma associação entre $I_{ef(total)}$ e uma grandeza elétrica senoidal na frequência da rede, pode-se estabelecer uma relação angular (θ) entre esta e a corrente eficaz fundamental (I_{1ef}). O cosseno deste ângulo resulta, portanto:

$$\cos\theta = \frac{I_{1ef}}{I_{ef(total)}} \quad (1.4)$$

e θ estará ligado ao conteúdo harmônico da corrente de linha; à medida em que esse conteúdo harmônico de $I_{ef(total)}$ se aproxima de zero, θ se aproxima de zero e o $\cos\theta$ se aproxima de 1.

Levando-se em conta as duas últimas expressões, o fator de potência pode ser expresso como:

$$fp = \cos\theta \cdot \cos\phi_1 \tag{1.5}$$

e a representação do novo “triângulo de potências” fica como na Fig. 1.3.

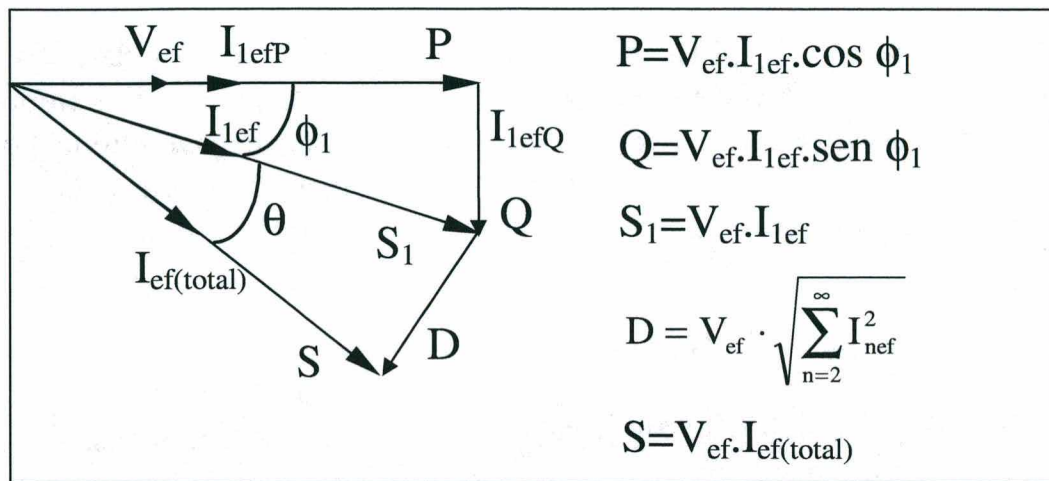


Fig. 1.3 Triângulo de potências de cargas não-lineares.

Nesta figura, ϕ_1 é o ângulo de deslocamento entre a tensão e a componente fundamental da corrente de linha, o que leva a denominar-se o $\cos\phi_1$ de “fator de deslocamento”. Já o ângulo θ é o ângulo de distorção causado pelo conteúdo harmônico da corrente e o $\cos\theta$ pode ser denominado de “fator de distorção”. Aumentar o fator de potência significa reduzir tanto a potência reativa (atraso ou avanço da corrente em relação à tensão de linha), pela redução do ângulo ϕ_1 , quanto a potência de distorção (conteúdo harmônico), pela redução do ângulo θ .

Tanto o sistema elétrico de potência quanto os consumidores podem se beneficiar do aumento do fator de potência. Supondo que sejam utilizados sistemas corretores de fator de potência (CFP) nos conversores estáticos instalados, têm-se os seguintes benefícios ^[4]:

1. As tomadas comuns em residências e no comércio são projetadas para fornecerem 15A de corrente eficaz nominal. Contudo, uma fonte de alimentação chaveada para microcomputadores, por exemplo, sem um CFP apresentará um fator de potência em torno de 0,6, reduzindo a corrente ativa disponível para 9A. Ilustrando, verifica-se que uma dessas tomadas poderia suprir até quatro microcomputadores de 280W, equipados com CFP, e apenas dois sem tal sistema de correção do fator de potência.
2. As companhias de eletricidade se beneficiam de um maior fator de potência, na medida em que a menor corrente eficaz total drenada da rede significa aumento do rendimento do sistema de transmissão/distribuição de energia elétrica. Os fios podem ter menor diâmetro para situação de elevado fator de potência. As

freqüências (harmônicas) maiores que a freqüência nominal presentes na rede também causariam problemas ligados a sistemas de detecção do cruzamento por zero da tensão. Além disso gerariam sobrecorrentes no neutro e sobretensões ressonantes.

3. O uso específico de CFPs baseados em conversores pré-reguladores de fator de potência ainda oferece a vantagem da redução dos custos de componentes nos conversores alimentados a partir de tais CFPs. Para mesma potência de saída um conversor com CFP terá economia no dimensionamento de transistores, transformador de isolamento e no capacitor de saída da fonte.

1.5 CONCEITO DE DISTORÇÃO HARMÔNICA

Para caracterizar o conteúdo harmônico de correntes de linha associadas a cargas não-lineares, tem sido utilizado, nas pesquisas e na literatura técnica, o termo *Total Harmonic Distortion* (THD), ou “taxa de distorção harmônica” (TDH), em português. Este fator aparece a partir do desenvolvimento da expressão (1.3), resultando:

$$TDH = \frac{\sqrt{\sum_{n=2}^{\infty} I_{nef}^2}}{I_{1ef}} \quad (1.6)$$

onde o numerador representa a corrente harmônica eficaz total, a menos da fundamental. Ou, dentro da expressão geral para o fator de potência:

$$fp = \frac{\cos\phi_1}{\sqrt{1 + TDH^2}} \quad (1.7)$$

O valor ideal da TDH tenderá a ser o mais próximo de zero possível. Quanto menor o seu valor numérico menor o conteúdo harmônico da forma-de-onda considerada. Através desta TDH pode-se, portanto, expressar numericamente o conteúdo harmônico de formas-de-onda com vistas a normalização, quantificação e comparação. Quanto mais distante da forma-de-onda senoidal for a forma-de-onda da corrente de linha, maior será o seu conteúdo harmônico, pior sua distorção harmônica e, conseqüentemente, sua TDH.

As *causas* do aparecimento das harmônicas na corrente de linha drenada da rede elétrica estão associadas à presença de cargas *não-lineares*, tais como:

- circuitos retificadores em: fontes de alimentação chaveadas, carregadores de bateria, reatores eletrônicos de lâmpadas fluorescentes, conversores para acionamento de máquinas elétricas;
- controladores de potência por ângulo de fase;
- lâmpadas de descarga de gás.

Os *efeitos* da presença da distorção harmônica na corrente de linha solicitada da rede elétrica podem ser citados como sendo ^[4]:

- distorção da tensão de linha (geralmente achatada no seu valor de pico);
- redução do fator de potência (com conseqüente redução da potência disponível e crescentes perdas na fiação);
- grande corrente de *terceira harmônica* circulando no fio neutro da instalação;
- ressonâncias LC acarretando sobrecorrentes e sobretensões.

As razões pelas quais as harmônicas devem ser reduzidas são as seguintes.

- **Principais:**
 - ◆ regulamentação imposta por instituições regulamentadoras (como, por exemplo: IEC, IEEE, CENELEC, ANSI, dentre outras);
 - ◆ especificações e expectativas do mercado.
- **Secundárias:**
 - ◆ aumento do fator de potência, com conseqüente aumento da potência disponível;
 - ◆ redução da corrente no neutro;
 - ◆ redução da capacidade nominal necessária para sistemas ininterruptos de energia (UPS/*no breaks*).

1.6 PRINCIPAIS TRABALHOS SOBRE REDUÇÃO DE HARMÔNICAS

Os principais trabalhos, ou as principais técnicas, objetivando a redução de harmônicas na linha (RHL) e a correção do fator de potência dos equipamentos não-lineares ligados à rede elétrica de baixa tensão podem ser citados abaixo, baseados na referência ^[4].

Para *sistemas monofásicos* citam-se:

- RHL passiva:
 - ◆ retificadores em ponte completa e dobradores de tensão com filtros (ou conformadores de onda – *waveshaping*) L, LC, e LCD (indutor-capacitor-diodo);
 - ◆ técnicas passivas de preenchimento de vale (*valley-fill*), [vide Fig. 1.2];

- RHL por meio de conversores de comutação lenta (baixa frequência);
- RHL por meio de conversores *não-isolados* de comutação rápida (alta frequência):
 - ◆ topologias elevadoras (*boost*);
 - ◆ topologias abaixadoras-elevadoras (*buck-boost*).
- RHL por meio de conversores *isolados* de comutação rápida (alta frequência):
 - ◆ extensões isoladas dos conversores básicos;
 - ◆ técnicas ativas de preenchimento de vale (*valley-fill*);
 - ◆ topologias com seção elevadora (*boost*) integrada, isto é: combinação de um CFP *boost* e um conversor CC-CC em um único estágio de potência;

Para *sistemas trifásicos* citam-se:

- RHL por meio de retificadores com filtros de baixa frequência L ou LC (incluem-se aqui soluções passivas com o transformador de interfase de linha – LIT – ou com transformador auxiliar delta-estrela, com o delta em vazio e o neutro da estrela ligado ao ponto médio dos capacitores de saída);
- RHL por meio de ponte retificadora não-controlada, com um único interruptor comandado, e modulação PWM (também utilizando-se o LIT);
- RHL através de ponte completa controlada.

Além dessas técnicas podem ainda ser citadas, para *sistemas trifásicos*:

- RHL por meio de retificadores com três interruptores comandados em baixa frequência, ligados ao neutro da rede ^[3];
- RHL por meio de retificadores com três interruptores comandados em alta frequência (PWM), ligados ao ponto médio dos capacitores de saída.

Dessas técnicas de redução de harmônicas e melhoria do fator de potência, as ditas ativas apresentam vantagens sobre as passivas, e sobre as de comutação lenta, tais como: peso menor, regulação mais firme da saída, baixa distorção da corrente de linha e possibilidade de operação em larga faixa de tensão de entrada.

Mas essas técnicas ativas apresentam, como características comuns a todas as topologias, nível elevado de ruído de alta frequência de modo diferencial injetado na rede elétrica, exigindo grandes filtros contra interferência eletromagnética (EMI - *electromagnetic interference*). Introduzem ainda custos adicionais em função do próprio filtro EMI, do circuito de controle, da utilização de semicondutores mais rápidos e pela necessidade de manutenção extra.

1.7 CORREÇÃO TRIFÁSICA DE FATOR DE POTÊNCIA

O caso particular de correção de fator de potência (e redução de harmônicas) para *sistemas trifásicos*, aplica-se aos casos de conversores de potências mais elevadas (acima de 3kW), por duas razões fundamentais:

- A corrente drenada de cada linha da rede resulta menor que no caso monofásico (uma só linha);
- A potência instantânea total absorvida da rede é constante, ao passo que é oscilatória na única linha monofásica. (Favorece o equilíbrio de cargas na rede elétrica.)

A literatura técnica tem apresentado soluções para atingir-se a correção do fator de potência de fontes de alimentação CA-CC, baseada em conversores estáticos, que podem ser classificadas da maneira abaixo.

I. 3 topologias de 2 estágios (3T-2E) ^[5] – a Fig. 1.4 ilustra o diagrama de blocos desta solução.

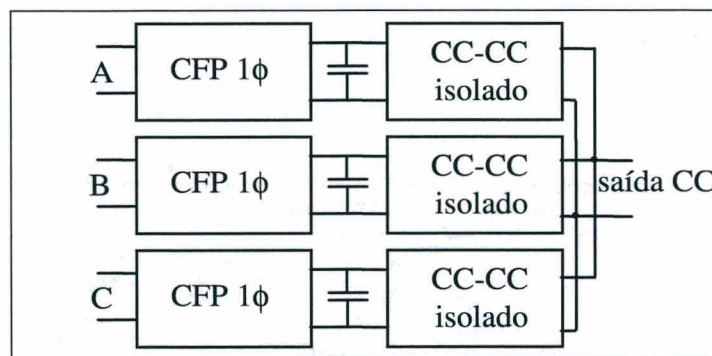


Fig. 1.4 Sistema 3T-2E.

Esta solução tem como *vantagens* a utilização de conversores independentes – o que facilita o projeto e os testes –, e a possibilidade de uso de módulos padronizados.

Como *desvantagens* citam-se: fluxo de potência pulsante e elevado número de componentes.

II. Uma topologia de 2 estágios (1T-2E) ^[6, 7, 8, 9]

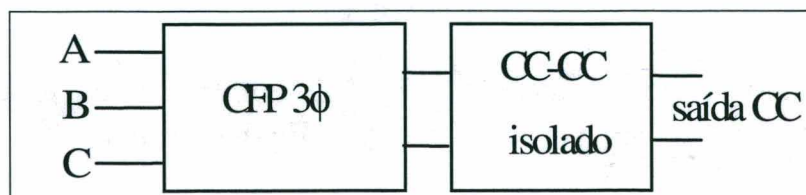


Fig. 1.5 Sistema 1T-2E.

Este sistema apresenta como *vantagem* o fluxo constante de potência solicitada da rede. E como *desvantagem* cita-se o mecanismo de controle um tanto complexo.

III. 3 topologias de 1 estágio (3T-1E).^[10, 11]

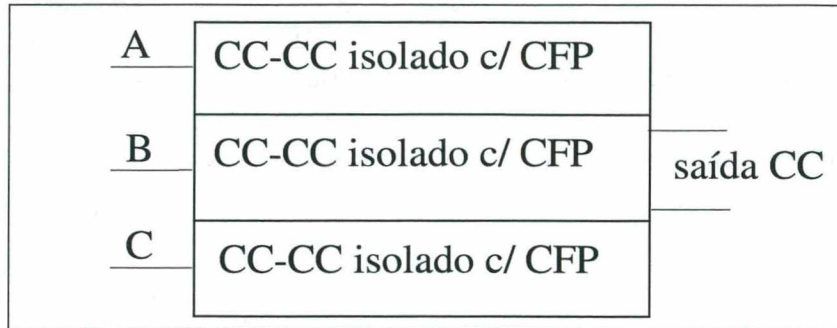


Fig. 1.6 Sistema 3T-1E.

Para este caso citam-se como *vantagens*, as mesmas do caso I (3T-2E). Além daquelas tem-se a não utilização de pré-regulador de fator de potência (que é o caso do primeiro sistema). A correção do fator de potência é inerente ao controle do conversor CC-CC. Como *desvantagens*, as mesmas do caso I: fluxo de potência pulsante e elevado número de componentes.

IV. Uma topologia de 1 estágio (1T-1E).^[12, 13]

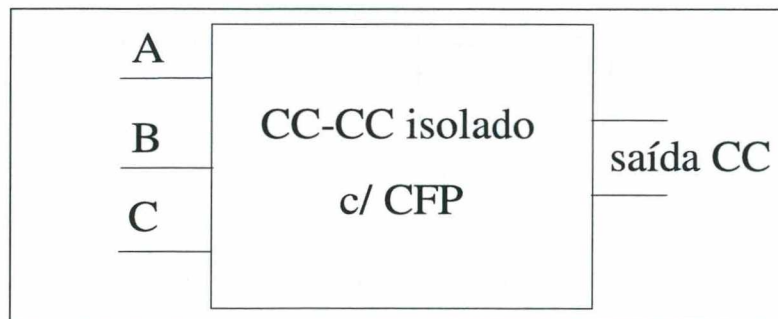


Fig. 1.7 Sistema 1T-1E.

Este caso apresenta a solução que deveria ser a mais indicada, pois um único conversor estaria processando a energia sob alto fator de potência. Para pertencer a este caso, o conversor CC-CC deve incorporar algum mecanismo de correção do fator de potência.

As *vantagens* estão associadas à simplicidade de concepção, ao fluxo constante de potência solicitada à rede e ao relativamente reduzido número de interruptores comandados (quando é o caso).

As *desvantagens* estarão associadas ao grande número de interruptores comandados (quando é o caso) e à complexidade de controle e modulação necessária à regulação e controle do conversor, em que até processadores digitais de sinais são utilizados^[12].

As três primeiras classes de fontes de alimentação com correção do fator de potência oferecido à rede resumem os principais esquemas divulgados na literatura até o momento. E a última classe (1T-1E), que é a de estágio único, representa uma possibilidade sobre a qual poucos trabalhos têm sido divulgados na literatura técnica da área. Estes envolvem, em geral, a utilização de pontes retificadoras totalmente controladas e um conversor CC-CC isolado com controle um tanto quanto complexo.

1.8 PROPOSTA DE FONTE DE ALIMENTAÇÃO DE ESTÁGIO ÚNICO

O presente trabalho de Tese tem como proposta a pesquisa de uma nova fonte de alimentação trifásica de alta potência e alto desempenho global: alto fator de potência, baixa TDH, estágio único, regulação da tensão de saída e alto rendimento. Tal fonte estaria contida dentro da classe **IV** acima: sistema 1T-1E (Fig. 1.7).

Vários temas estarão sendo abordados neste trabalho, visando à nova fonte de alimentação. São eles: transformador de interfase de linha (LIT), conversores CC-CC duplamente alimentados em corrente, grampeamento ativo, redução de harmônicas e correção de fator de potência.

A proposta é alimentar um conversor CC-CC por meio de duas fontes de corrente advindas de um transformador de interfase de linha – que naturalmente apresenta à rede elevado fator de potência, como será visto no capítulo seguinte. Por meio de um modo de operação adequado o conjunto pode drenar da rede corrente de forma senoidal, com fator de potência quase unitário, sob alto rendimento, e oferecendo à carga uma tensão regulada. Consiste numa técnica de correção passiva de fator de potência, conjugada com conversor CC-CC, comutado em alta frequência, que apresenta resultados muito interessantes. A fonte resultante pode ser aplicada tanto à área de telecomunicações como a outras que não exijam estritamente reduzido volume (em função de ser uma solução, também, passiva).

A Fig. 1.8, adiante, ilustra o diagrama de blocos da fonte de alimentação proposta. Na Fig. 1.9 mostra-se o esquema básico completo da fonte de alimentação de alto fator de potência.

Em comparação com as soluções já existentes e apresentadas acima, verifica-se que esta tem a vantagem de consistir de um único estágio de potência, podendo ser operada tanto na baixa frequência da rede como em alta frequência, mediante operação nos modos contínuo ou descontínuo da corrente nos indutores de entrada, como será

visto adiante. Além disso, com um número pequeno de interruptores ativos (comandados) e com a utilização de elementos magnéticos (LIT), obtém-se elevada confiabilidade e robustez.

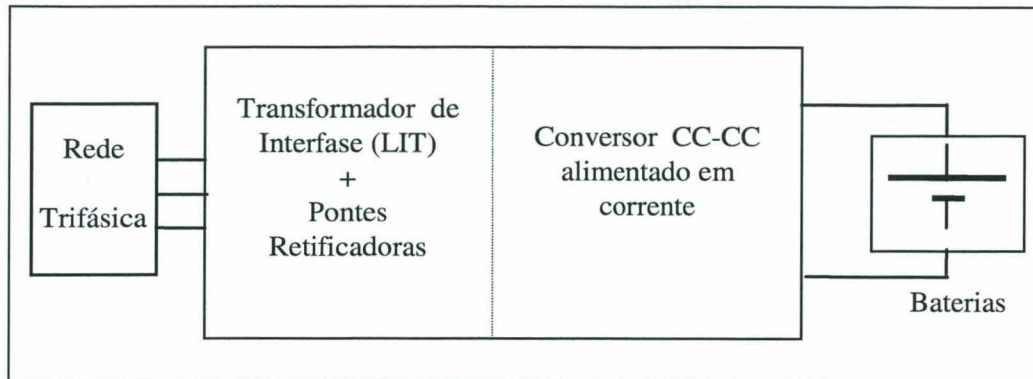


Fig. 1.8 Diagrama de blocos da fonte de alimentação proposta.

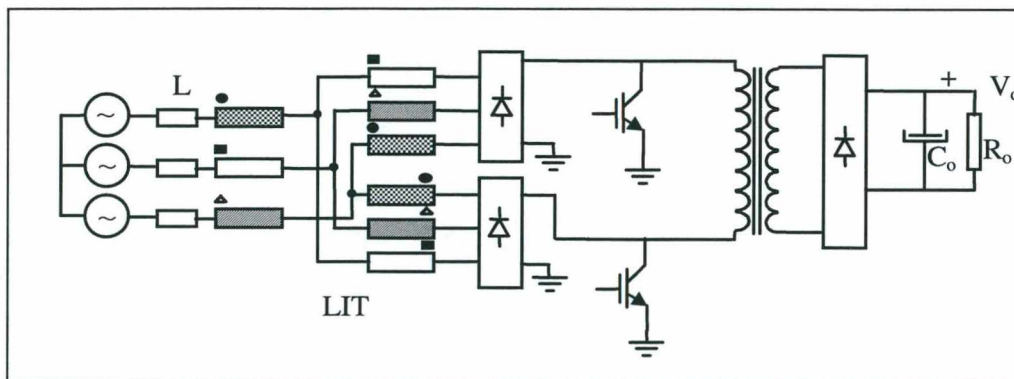


Fig. 1.9 Esquema básico da fonte de alimentação proposta.

1.9 CONCLUSÕES

Este capítulo apresentou os conceitos de fontes de alimentação trifásicas com alto desempenho global, e de fator de potência e redução de harmônicas na corrente solicitada da rede elétrica por aquelas fontes. Normas nacionais e internacionais foram citadas como mecanismos regulamentadores advindos das instituições internacionais que têm interesse na área de energia elétrica: a IEC, *International Electrotechnical Commission*, o IEEE, *The Institute of Electrical and Electronics Engineers*, dentre outras.

Os principais trabalhos, desenvolvidos internacionalmente, sobre redução de harmônicas e correção de fator de potência de equipamentos de características não-lineares foram citados, verificando-se a ampla variedade de propostas de soluções para o problema, partindo das passivas, passando pelas soluções ativas de baixa frequência, e chegando-se às ativas de alta frequência.

Foi feita uma classificação das técnicas *trifásicas* de correção do fator de potência de fontes de alimentação e situado o presente trabalho de Tese como pertencente à classe IV (1T-1E): fonte de uma topologia e um estágio (ou estágio único). Finalmente, um diagrama de blocos e um diagrama esquemático básico da nova fonte proposta foram brevemente descritos.

O capítulo seguinte introduzirá o transformador de interfase de linha (LIT), seu conceito, princípio de funcionamento e possíveis aplicações na área de redução de harmônicas e correção de fator de potência de fontes de alimentação trifásicas.

CAPÍTULO 2

O TRANSFORMADOR DE INTERFASE DE LINHA - LIT

2.1 INTRODUÇÃO

Fontes de alimentação para sistemas de telecomunicações costumam ser projetadas para atender às potências nominais de 1,5 - 3,0 - 6,0 e 12,0kW, oferecendo à rede alto fator de potência com baixa distorção harmônica de corrente. Isto decorrente da tendência mundial de respeito ao meio-ambiente e de busca de conservação de energia, que têm feito surgir, internacionalmente, normas regulamentadoras dos níveis máximos de poluição harmônica para as fontes de alimentação de energia elétrica (por exemplo: IEC 61000-3-2). Também no Brasil tem havido esta preocupação por parte das empresas que atuam no setor de telecomunicações, exigindo-se das fontes requisitos de alto desempenho global.

A presente Tese situa-se neste contexto de fontes de alto desempenho. E procura aliar o já conhecido transformador de interfase (LIT - *Line Side Interphase Transformer*) a um conversor CC-CC alimentado em corrente, para obter-se um conversor de estágio único que atenda a todos os requisitos regulamentares. Este transformador foi inventado por Depenbrock^[14] e “pode ser explicado como uma habilidosa combinação de reatores para cancelamento de harmônicas e um autotransformador com deslocamento de fase”^[15].

2.2 CONCEITO DE TRANSFORMADOR DE INTERFASE DE LINHA

O LIT pode ser descrito como um autotransformador especial constituído por 9 bobinas enroladas em 3 núcleos, com 3 bobinas cada um, com números de espiras W_A , W_B e $W_C = W_A + W_B$, o qual transforma um único sistema trifásico de tensões equilibradas em dois sistemas também equilibrados mas defasados entre si. Estes dois sistemas podem ser retificados por duas pontes retificadoras, fornecendo duas saídas retificadas, de 6 pulsos cada, as quais, combinadas em paralelo, produzem uma onda retificada de 12 pulsos. A Fig. 2.1 ilustra o esquema do transformador LIT com os retificadores na saída.

Dito de outra forma, pode-se conceituar o LIT como um transformador de conexão especial que divide a corrente de cada fase da rede trifásica em duas, permitindo a geração de dois sistemas trifásicos equilibrados, a partir de um. Estes sistemas resultam defasados entre si de um certo ângulo cujo valor dependerá da relação de espiras entre os enrolamentos. A construção do LIT é realizada pela combinação e adequada ligação de três (3) transformadores iguais, de três (3) enrolamentos cada.

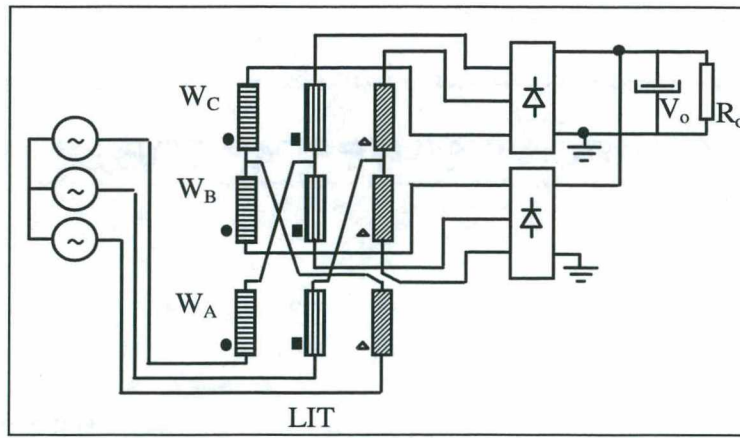


Fig. 2.1 Transformador de interfase de linha com retificadores na saída.

A corrente de linha drenada da rede trifásica de entrada tende a ser constituída de seis (6) pulsos de corrente em meio período de oscilação, no caso do circuito da Fig. 2.1, sem utilização de filtragem de linha. Estes seis pulsos de corrente, por si só, já caracterizam uma forma-de-onda mais bem comportada (com menor conteúdo harmônico) e uma mais eficiente transferência de energia da rede para a carga através do LIT, em relação aos retificadores monofásicos (um único pulso de corrente em meio ciclo) e aos trifásicos (dois pulsos). A Fig. 2.2 compara as formas-de-onda de corrente de entrada, não filtradas, dos retificadores citados. Já a Fig. 2.3 apresenta as formas-de-onda da corrente do LIT sem e com a utilização de filtro de linha (de baixa freqüência).

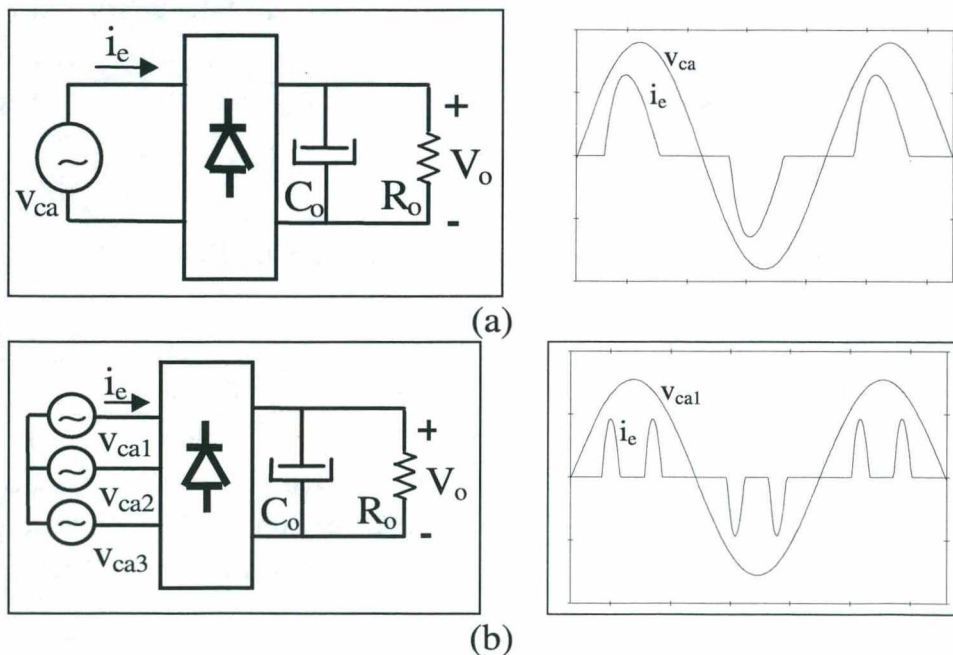


Fig. 2.2 Correntes de entrada não filtradas: (a) retificador monofásico; (b) retificador trifásico.

A introdução de filtro de linha (do lado da rede) proporcionará uma forma-de-onda de corrente (de 12 pulsos) mais próxima de uma senóide, minimizando, assim, o

conteúdo harmônico de corrente injetado na rede elétrica. O filtro de linha pode ser um simples reator em série com cada linha da rede trifásica (vide Fig. 2.3, para este caso), ou um filtro mais complexo, do tipo LC. Mas pode-se utilizar, também, um filtro de saída, do lado da carga, que será constituído, normalmente, de um único reator em série com a saída retificada e capacitores de elevado valor em paralelo com a carga.

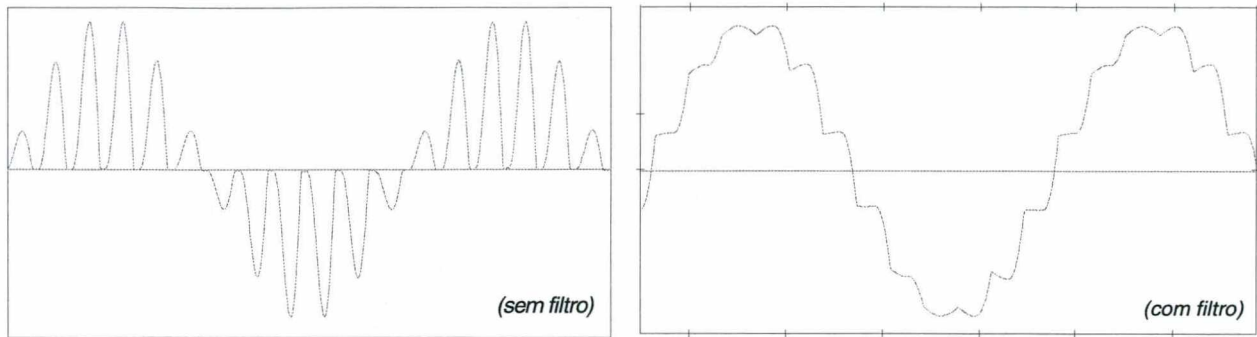


Fig. 2.3 Correntes de linha do LIT: sem e com o filtro de linha.

2.3 PRINCÍPIO DE FUNCIONAMENTO DO LIT

O princípio de funcionamento do transformador de interfase de linha (LIT) baseia-se na divisão da corrente de cada fase da rede elétrica em duas componentes defasadas: uma em adiantamento e outra em atraso, em relação à corrente da fase.

Considerando-se duas cargas trifásicas, equilibradas e iguais, nas duas saídas do LIT, conforme se mostra na Fig. 2.4, têm-se as seguintes relações fasoriais para as correntes drenadas de uma das saídas:

$$\vec{i}_1 = \vec{i}_a + \vec{i}_b \quad (2.1)$$

ou:

$$\vec{i}_2 = N_a \vec{i}_a - N_b \vec{i}_b \quad (2.2)$$

onde $N_a = \frac{W_B}{W_A}$ e $N_b = \frac{W_C}{W_A}$ são as relações de espiras entre os enrolamentos indicados.

Trabalhando-se com estas relações fasoriais pode-se chegar à seguinte relação-chave (vide **Apêndice 1**):

$$\boxed{N_a = \frac{\sqrt{3} - \text{tg}\phi}{2 \cdot \text{tg}\phi}} \quad \text{e} \quad \boxed{N_b = N_a + 1} \quad (2.3)$$

cujo valor para $\phi = 15^\circ$ resulta:

$$\boxed{N_a = 2,732} \quad \text{e} \quad \boxed{N_b = 3,732} \quad (2.4)$$

Com estas relações obtêm-se dois sistemas de correntes trifásicas defasadas de $2 \cdot \phi = 30^\circ$. A Fig. 2.5 ilustra a relação entre a corrente de linha e suas duas componentes, mas para o caso do circuito da Fig. 2.1 (com filtro capacitivo).

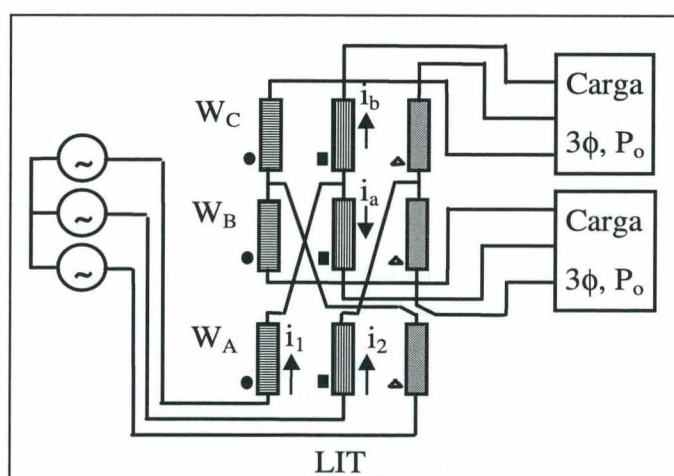


Fig. 2.4 Cargas trifásicas equilibradas nas saídas do LIT.

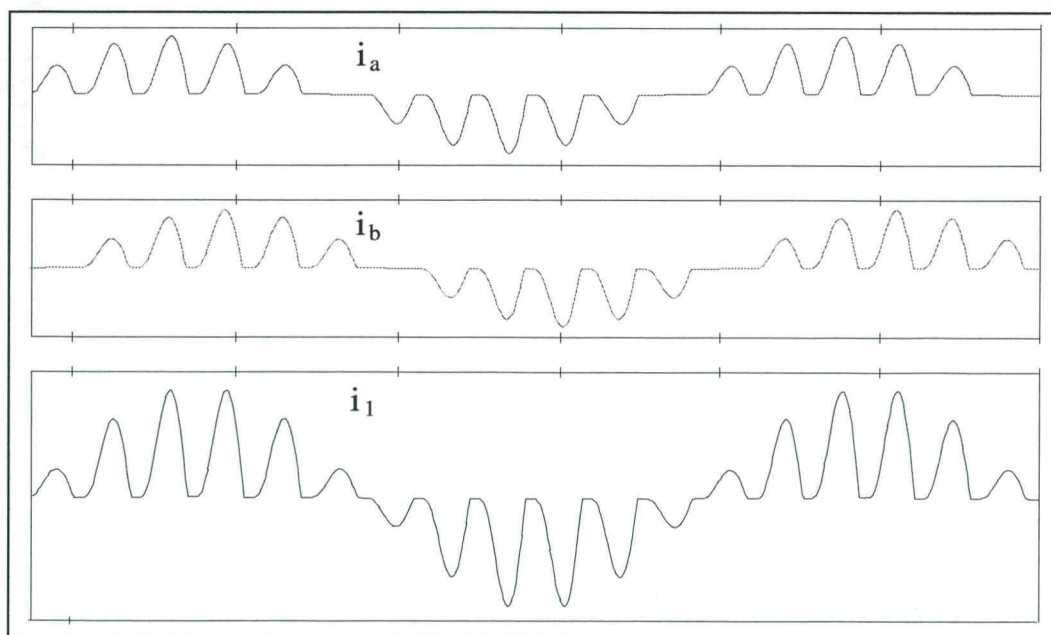


Fig. 2.5 Corrente de linha e suas componentes.

As correntes na entrada de cada ponte retificadora apresentam cinco (5) pulsos a intervalos de 30° , e como estão defasadas de 30° (entre pontes), a corrente total resultante da soma de duas correntes de linha de pontes diferentes apresentará os seis (6) pulsos de corrente esperados.

A tensão de saída retificada, de doze (12) pulsos, apresentará um valor médio ideal (sem as quedas nos diodos) dado por ^[15,16] :

$$V_o = 1,25 \cdot V_L \quad (2.5)$$

onde V_L representa o valor eficaz da tensão de linha (entre fases).

A construção do LIT deverá ser realizada por meio de três núcleos monofásicos ou por meio de três núcleos de três pernas (lâminas E-I ou E-E), para evitar-se problemas de tensão de seqüência zero (3^a harmônica), e deveria apresentar pequena reatância de dispersão. Um valor razoável para a reatância percentual de curto-circuito nominal (ou tensão de curto-circuito nominal) dos reatores do filtro de entrada ^[15] é cerca de 15%:

$$\bar{X}_{Lnom} = 15\% \quad (2.6)$$

Já os valores de potências nominais de projeto do LIT e dos reatores do filtro de entrada devem ser (vide Fig. 2.6):

$$P_{nLIT} = 13,4\% \cdot P_{carga} \quad (2.7)$$

e

$$P_{nL} = 0,5 \cdot \bar{X}_{Lnom} \cdot P_{carga} \quad (2.8)$$

Onde P_{carga} é o valor da potência nominal total transferida à carga. O valor total da potência nominal dos dois elementos magnéticos (LIT e reatores de entrada, X_L) resulta então:

$$P_{nTOTAL} = 20,3\% \cdot P_{carga} \quad (2.9)$$

que é um valor relativamente baixo, comparando-se à potência total transferida à carga (P_{carga}), pelo fato de o LIT ser uma espécie de autotransformador, com uma boa parte da potência transferida sendo conduzida e não necessariamente transformada.

2.4 APLICAÇÃO DO LIT À CORREÇÃO DO FATOR DE POTÊNCIA

A correção do fator de potência de fontes de alimentação é um tema que se pode beneficiar da utilização do LIT, visto que ele apresenta à rede elevado fator de potência juntamente com baixo conteúdo harmônico das correntes drenadas da rede elétrica.

Em geral, os circuitos retificadores trifásicos a diodo (ponte de Graetz) alimentando carga RC necessitam de elevado volume de filtros de linha para que a corrente drenada da rede seja de boa qualidade (baixa taxa de distorção harmônica) e o fator de potência atenda aos requisitos regulamentares: no Brasil, maior ou igual a 92%. A utilização do LIT em retificação trifásica pode ser realizada de três formas, já divulgadas na literatura técnica ^[15,16]:

- LIT com reator trifásico como filtro de linha (lado da rede elétrica);
- LIT com reator de filtragem no lado da carga;
- LIT com um conversor CC-CC no lado da carga e comutação em alta frequência (normalmente conversor CC-CC do tipo *Boost*).

2.4.1 LIT com Reator Trifásico como Filtro de Linha

A exemplo do que se utiliza nos retificadores trifásicos em ponte de diodos, pode-se introduzir reatores como impedâncias de linha no lado da rede elétrica, antes do LIT ^[15]. Isto possibilita a redução da taxa de distorção harmônica (TDH) associada às correntes drenadas da rede. A menor ordem de harmônica de corrente presente é a 11^a (décima primeira), já como resultado característico do funcionamento do LIT, mas sua amplitude fica ainda mais reduzida em relação ao circuito sem os reatores de linha. A Fig. 2.6 apresenta o LIT com o reator trifásico de linha.

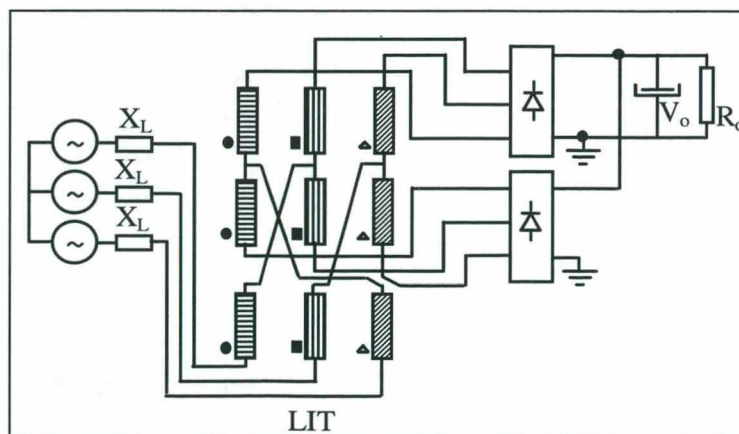


Fig. 2.6 LIT com reator trifásico de linha.

A TDH é reduzida de 108% para cerca de 8% com a introdução dos reatores de filtragem de linha, conforme se pode verificar na Fig. 2.7 que apresenta as formas-de-onda da corrente para o caso de utilização do LIT com a introdução do reator trifásico de linha.

Os problemas associados a tal solução para correção do fator de potência são o elevado volume dos reatores de entrada (para funcionamento em baixa frequência), introdução de fator de deslocamento (atraso da fundamental da corrente em relação à tensão da rede) e pobre regulação da tensão de saída (introdução de quedas de tensão reativas).

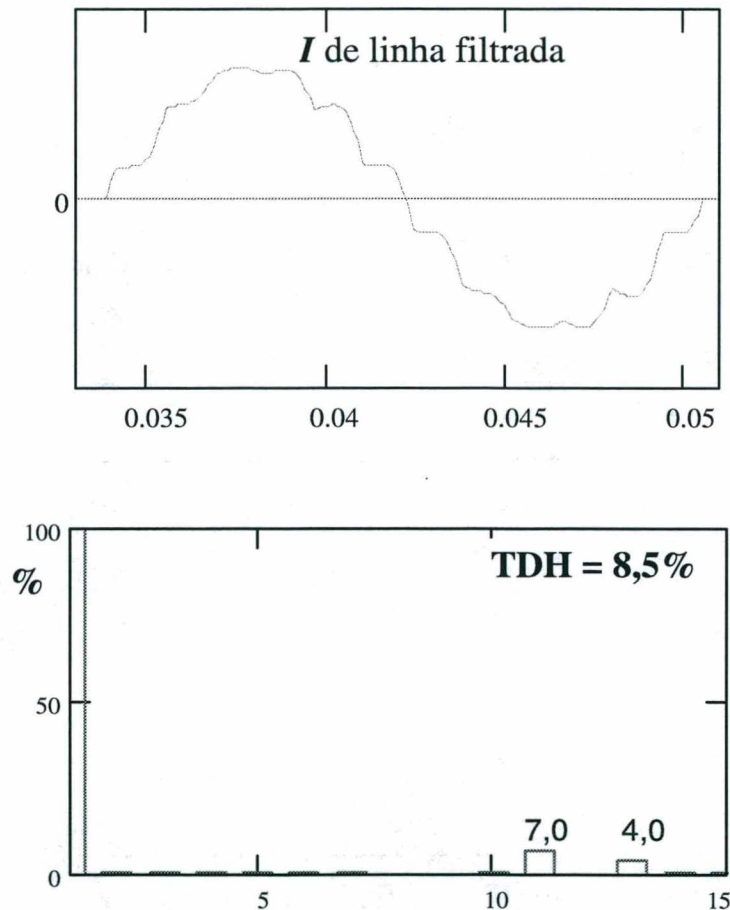


Fig. 2.7 Corrente de linha: LIT com reator trifásico de linha.

2.4.2 LIT com Reator de Filtragem no Lado da Carga

A utilização de filtro indutivo no lado da carga (à direita do LIT) possibilita alcançar-se fator de potência elevado, mas com TDH não tão boa como a obtida na solução anterior: 13,4% para este caso, contra 8% no anterior. A menor ordem de harmônica, significativa, continua sendo a 11^a (décima primeira), e o reator colocado na saída não introduz fator de deslocamento à corrente drenada da rede elétrica. A regulação

de tensão de saída resulta dependente apenas das oscilações da rede, não havendo queda de tensão reativa significativa como acontece no caso do reator trifásico de linha.

As figuras abaixo (Fig. 2.8 e Fig. 2.9) ilustram a solução de reator de filtragem no lado da carga, onde se pode verificar, também, a forma-de-onda de 12 pulsos da corrente de linha.

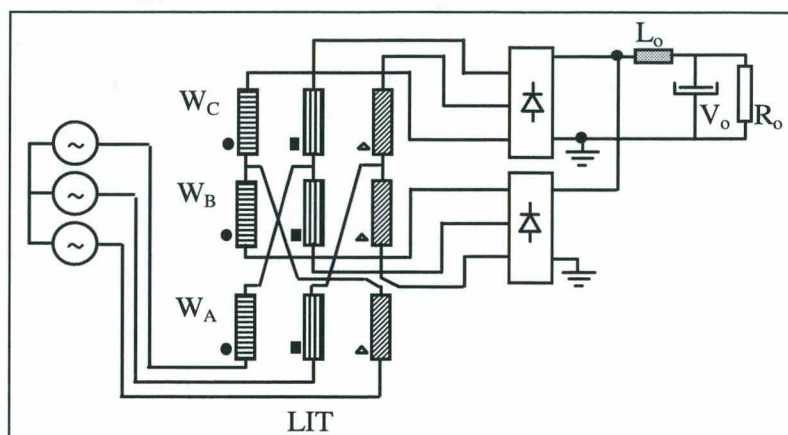


Fig. 2.8 LIT com reator de filtragem no lado da carga: circuito.

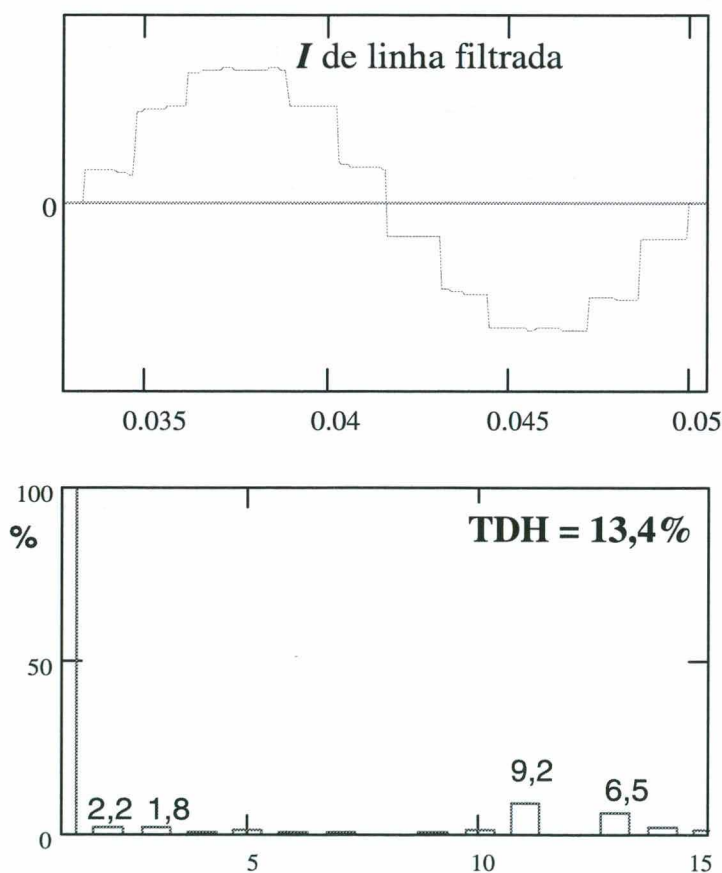


Fig. 2.9 LIT com reator de filtragem no lado da carga: forma-de-onda da corrente e análise harmônica.

2.4.3 LIT com Circuito PWM no Lado da Carga

Introduzindo-se após o LIT um conversor CC-CC, no lado da carga, modulado por largura de pulso (PWM: *pulse width modulation*), conforme apresenta a Fig. 2.10 obtém-se uma solução ativa, de alta frequência, para a correção do fator de potência visto pela rede, caracterizando um aperfeiçoamento à solução passiva com o LIT em baixa frequência, e que foi estudada como tema de Tese de doutoramento, conforme a referência ^[16].

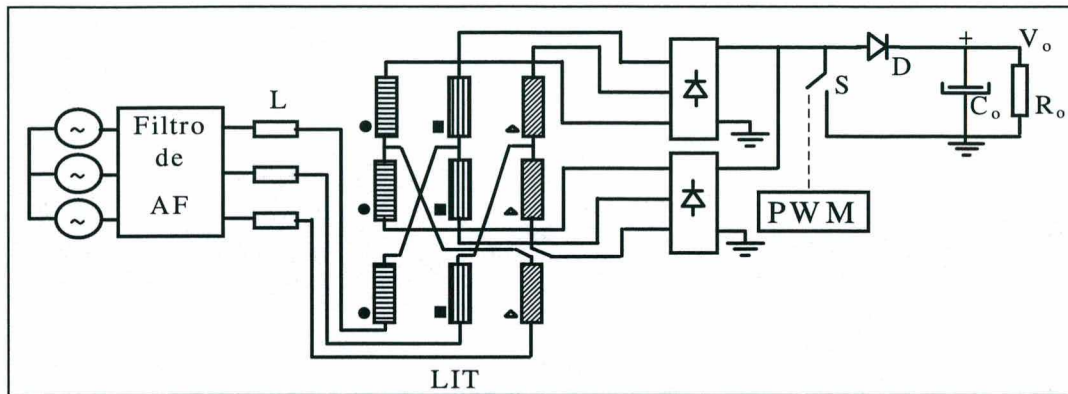


Fig. 2.10 LIT com conversor CC-CC-PWM no lado da carga.

Fazendo o conversor CC-CC funcionar com a corrente nos reatores no modo de condução contínuo, o transformador de interfase de linha será submetido a correntes de baixa frequência e seu comportamento não será diferente do caso sem o circuito PWM. O projeto do LIT deverá seguir, portanto, as diretrizes aplicáveis ao circuito original de baixa frequência, com lâminas de ferro-silício sendo utilizadas na confecção dos núcleos magnéticos.

No modo de condução descontínuo, a alta frequência de comutação do interruptor fará com que as correntes que atravessam o LIT sejam de alta frequência, fazendo com que o núcleo a ser utilizado em sua montagem deva ser de um material próprio para alta frequência, como o ferrite. Esta alta frequência tem como consequência, ainda, a redução no volume total do LIT, o que se traduz como uma vantagem da utilização do circuito ativo para correção do fator de potência em associação com o LIT.

A introdução de um filtro de alta frequência antes do reator trifásico é uma necessidade advinda da operação do conversor CC-CC no modo descontínuo. Por meio dele, que não terá um volume grande por ser dimensionado para altas frequências, obtém-se uma corrente de linha com baixo conteúdo harmônico e alto fator de potência. A Fig. 2.11 apresenta a forma-de-onda da corrente filtrada e sua análise harmônica.

A introdução de um conversor modulado por largura de pulso na saída do LIT possibilita, finalmente, a regulação da tensão de saída, o que não acontece com as soluções anteriores (em baixa frequência).

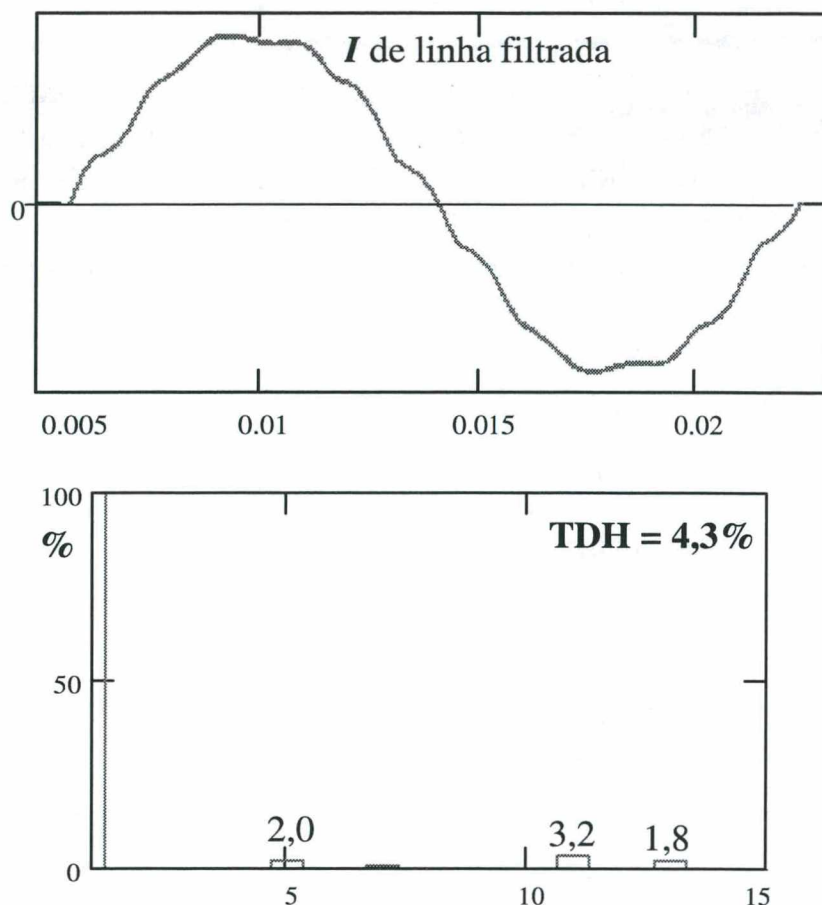


Fig. 2.11 Corrente de linha e análise harmônica do LIT com conversor PWM na saída.

2.5 UTILIZAÇÃO DO LIT NA TOPOLOGIA PROPOSTA

Sabendo-se que o LIT é uma solução passiva e robusta para a obtenção de elevado fator de potência visto pela rede elétrica, bem como corrente de linha com baixo conteúdo harmônico – mediante a inserção de reator trifásico de linha – e que sua saída é constituída por dois retificadores trifásicos, pode-se pensar em utilizar-se essas duas saídas com características de fontes de corrente (em função da presença dos indutores de entrada do LIT) para alimentar um conversor CC-CC de alta frequência que seja duplamente alimentado em corrente. Um conversor desse tipo será estudado no capítulo seguinte e posteriormente integrado ao LIT para constituir com ele a fonte de alimentação trifásica ora proposta.

Esta topologia baseia-se, portanto, na idéia de incorporar o LIT a um conversor CC-CC, de alta frequência, duplamente alimentado em corrente, para obter-se um conversor de estágio único que atenda a todos os requisitos regulamentares. O diagrama em blocos relativo a esta proposta de fonte de alimentação apresenta-se na Fig. 2.12.

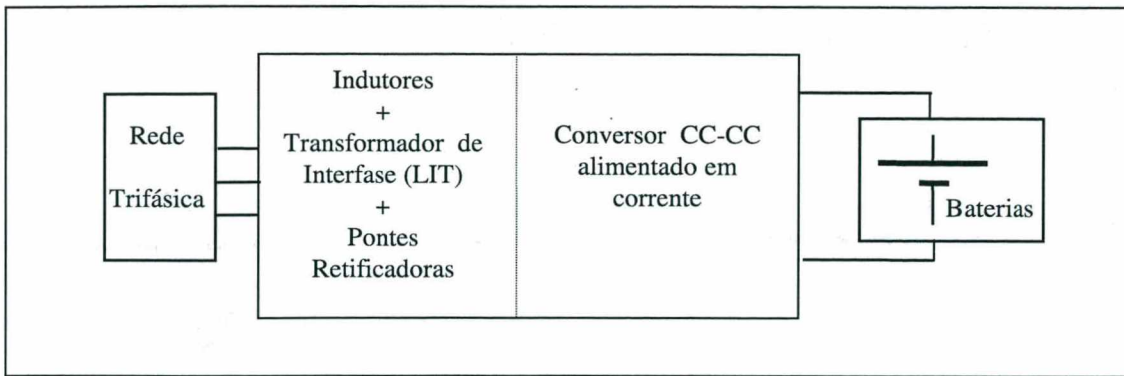


Fig. 2.12 Fonte de Alimentação com LIT.

Tendo em vista que o LIT já foi testado em esquemas de baixa frequência e de alta frequência, drenando em ambas as correntes de linha com elevado fator de potência (praticamente unitário) e com baixo conteúdo harmônico, propõe-se neste trabalho de Tese de doutorado a integração do LIT com um conversor CC-CC de alta frequência, isolado, que ofereça saída regulada em baixa tensão e alta corrente (60V/100A), e constitua uma fonte de alimentação para equipamentos de telecomunicações e similares. O LIT poderá ser acionado sob alta frequência ou sob baixa frequência, e poderá ser ligado a diferentes topologias de conversor CC-CC isolado, como será visto adiante.

2.6 CONCLUSÕES

Este capítulo apresentou o conceito de transformador de interfase de linha (LIT) bem como sua aplicação na correção do fator de potência de fontes de alimentação e na melhoria da distorção harmônica associada às correntes drenadas da rede elétrica pela fonte.

Algumas comparações foram apresentadas mostrando as vantagens da retificação por meio do uso do LIT em relação à retificação trifásica simples (ponte de Graetz), bem como à monofásica. Tais vantagens referem-se, especialmente, ao mais elevado fator de potência apresentado à rede elétrica, à menor poluição harmônica e ao menor volume global, levando-se em conta os volumosos filtros utilizados nos retificadores convencionais para alcançar-se um desempenho equivalente.

Tendo-se em conta a possibilidade de se ter duas pontes retificadoras nas saídas, surge a idéia de alimentar-se um conversor CC-CC a partir dessas duas saídas em corrente. A utilização, então, de um conversor que apresente duas entradas em corrente passa a ser interessante e promissora como mais uma opção de fonte de alimentação de alto desempenho utilizando uma solução passiva (o LIT).

O capítulo seguinte apresenta as características dos conversores alimentados em corrente e apresenta uma comparação entre dois conversores CC-CC desse tipo. Introduz ainda, nessa comparação, um conversor que resulta duplamente alimentado em corrente e passível de ser utilizado em conjunto com o LIT, como acima explicado.

CAPÍTULO 3

CONVERSORES CC-CC ALIMENTADOS EM CORRENTE

3.1 INTRODUÇÃO

Este capítulo trata das características dos conversores CC-CC alimentados em corrente, e da análise e comparação, em particular, de dois conversores do tipo *Push-Pull*, alimentados em corrente: o Conversor *Boost* Simétrico Isolado (BSI) e o Conversor de Duplo Indutor de Entrada (CDI).

3.2 CARACTERÍSTICAS DOS CONVERSORES ALIMENTADOS EM CORRENTE

Conversores estáticos aplicados a fontes de alimentação podem ser classificados sob muitas formas, tais como quanto:

- à frequência;
- à potência nominal;
- aos níveis de tensão/corrente de entrada;
- ao isolamento;
- à topologia básica;
- à ondulação (ou *ripple*) de entrada/saída;
- aos níveis de ruído;
- ao número de componentes (semicondutores);
- ao tipo de fonte de entrada (fonte de tensão ou fonte de corrente);
- ao modo de controle (modo tensão ou modo corrente);
- às aplicações:
 - ⇒ fontes CA-CC para baixas potências (<200W)
 - ⇒ fontes CA-CC para altas potências (>3kW)
 - ⇒ fontes para altas tensões CA de entrada (>220V);
 - ⇒ fontes para baixas tensões CA de entrada (<120V);
 - ⇒ fontes para altas tensões CC de saída (> ~ 200V);
 - ⇒ fontes para baixas tensões CC de saída (< ~ 200V);
 - ⇒ fontes para múltiplas saídas; etc.

Como se vê, muitas são as possibilidades de classificação de conversores ou fontes de alimentação e para fazer a melhor escolha há que se conhecer méritos e deméritos bem como áreas de aplicação de todas as topologias de conversores existentes, o que não é um trabalho fácil.

Concentrando-se nas duas penúltimas formas de classificação – quanto ao tipo de fonte de entrada e ao modo de controle –, pode-se afirmar que os conversores alimentados em corrente e aqueles controlados pelo modo corrente possuem vantagens comuns que lhes permitem ser agrupados em uma mesma família, a despeito de suas significativas diferenças^[17]. Tais conversores apresentam suas maiores vantagens associadas ao controle tanto da corrente de entrada (embora em diferentes formas) quanto da tensão de saída.

Conversores alimentados em corrente baseiam a transferência de potência em pelo menos um indutor de entrada. A potência é transferida através da alta impedância de uma fonte de corrente, ao invés de por meio da baixa impedância de fonte de um capacitor de filtragem de ponte retificadora, ou da baixa impedância de uma bateria.

Já os conversores controlados por corrente apresentam duas malhas de controle: uma externa que monitora a tensão de saída e entrega uma tensão CC de controle a uma malha interna, que, por sua vez, monitora o pico de corrente nos transistores de potência e o mantém constante a cada ciclo de operação. O resultado é que isto resolve o problema do desequilíbrio de fluxo magnético na versão modo de corrente de topologias *Push-Pull* e as reabilita para aplicações onde a incerteza da eficiência de outras soluções para o desequilíbrio de fluxo é uma desvantagem. Além disso, a constância dos pulsos de corrente nos transistores simplifica o projeto da malha de realimentação”^[17].

As principais vantagens comuns associadas às fontes de alimentação do tipo fonte de corrente ou ao controle por modo de corrente são:

- Impossibilidade de desequilíbrio de fluxo e conseqüente saturação do transformador de isolamento em topologias do tipo *Push-Pull*;
- Característica de “alimentação direta” (*feedforward*), isto é, correção instantânea contra variações de tensão de linha (regulação de linha);
- Facilidade e simplicidade de estabilização da malha de realimentação;
- Colocação de fontes em paralelo com distribuição equitativa de corrente entre elas.
- Eliminação dos volumosos e custosos indutores de saída das diversas saídas em conversores de saídas múltiplas do tipo fonte de tensão;
- Eliminação da obrigatoriedade de existência de “tempo morto” (*dead time*) entre os transistores complementares para evitar-se o curto de braço; em compensação, exige-se modulação em superposição (*overlapping*) de intervalos de condução de interruptores.

3.3 CONVERSOR BOOST SIMÉTRICO ISOLADO

O conversor básico do tipo *Boost* (elevador) é naturalmente não isolado. Sua versão isolada, por meio de um transformador de dois primários, resulta em um conversor *Push-Pull* alimentado em corrente e tendo dois interruptores de potência comandados (interruptores ativos). Tal conversor é denominado Conversor *Boost* Simétrico Isolado (BSI) ou Conversor *Push-Pull* Alimentado em Corrente e sua estrutura topológica encontra-se na Fig. 3.1.

Suas características operacionais o tornam adequado para ser aplicado em conversores de baixas tensões e altas correntes de entrada, tais como carregadores de bateria e fontes de alimentação para eletrólise ou para sistemas de energia na área de telecomunicações.

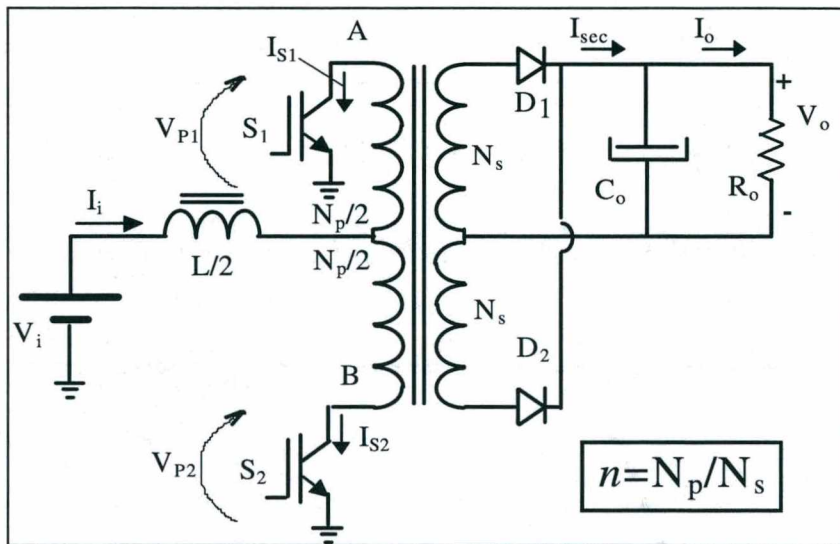


Fig. 3.1 Conversor Boost Simétrico Isolado (BSI).

3.3.1 Princípio de Funcionamento Ideal e Formas-de-Onda

O princípio de funcionamento deste conversor, considerando-se o caso ideal, baseia-se numa estratégia de modulação em que os interruptores de potência, são ambos mantidos no estado de condução (fechados) de tal forma a permitir a magnetização do indutor, e são abertos, um após o outro, para que a energia armazenada nele seja transferida à carga via transformador de isolamento. Os sinais de comando dos interruptores comandados e as principais formas-de-onda no modo de condução contínuo (MCC), e em regime permanente, estão apresentados na Fig. 3.2.

3.3.2 Principais Etapas de Funcionamento do BSI

Considerando apenas meio ciclo de operação, envolvendo o interruptor comandado S_1 , operação em regime permanente e conversor ideal, têm-se as seguintes etapas de funcionamento do conversor, em MCC.

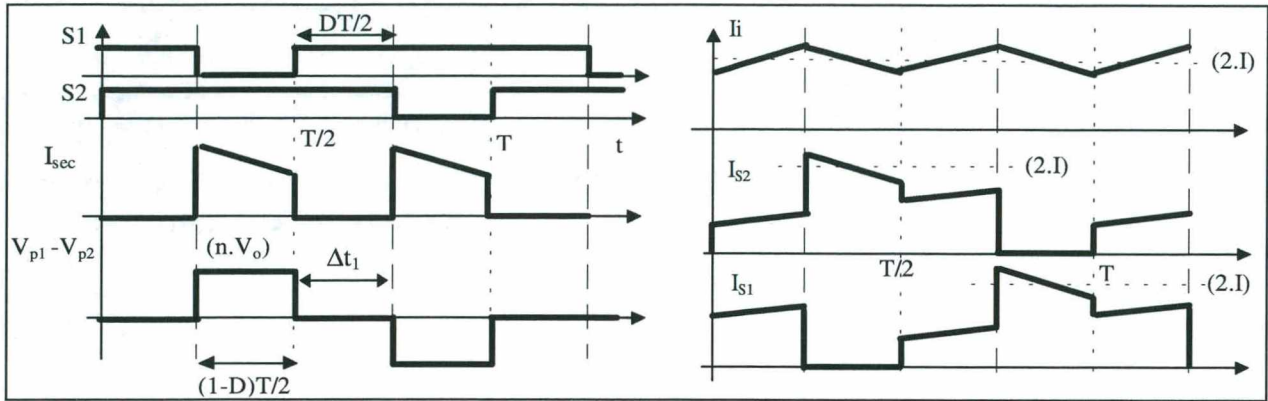


Fig. 3.2 BSI: sinais de comando e formas-de-onda em MCC.

- **1ª Etapa:** com ambos os interruptores fechados os enrolamentos primários são colocados em curto-circuito e a corrente cresce linearmente através do indutor de entrada de acordo com uma ondulação especificada. Energia é armazenada no indutor enquanto o filtro capacitivo de saída alimenta a carga. A Fig. 3.3 mostra o circuito para este estado topológico.

- **2ª Etapa:** quando o interruptor S_1 é aberto sua corrente é comutada para o enrolamento primário, ligado ao interruptor fechado S_2 , tendo como resultado a polarização direta do diodo retificador de saída. A tensão de saída é refletida nos dois primários, sendo aplicada sobre o interruptor aberto, S_1 , e ocorre transferência de energia à carga. A Fig. 3.3 mostra o circuito para este estágio topológico.

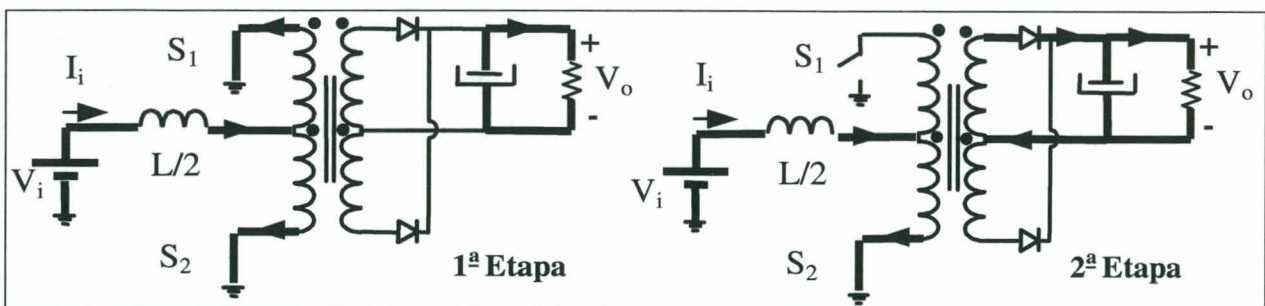


Fig. 3.3 BSI: estados topológicos em MCC.

3.3.3 Sobre os Modos de Operação do Conversor

Os dois modos de operação de conversores estáticos dizem respeito à continuidade ou não da corrente no diodo retificador de saída. Isto é, se a corrente não atingir o valor nulo durante o tempo em que está decrescendo (normalmente o intervalo de tempo em que o interruptor está aberto), o modo de operação é dito contínuo; se, por outro lado, a corrente decrescer a ponto de anular-se e permanecer nula por um tempo não nulo, durante aquele intervalo de tempo, o modo de operação é dito descontínuo. Em alguns conversores – como o *Boost* básico, por exemplo –, a continuidade ou descontinuidade da corrente no indutor de entrada também denuncia o modo de operação, pois a parte decrescente da forma-de-onda da corrente deste é exatamente igual à do diodo de saída.

No caso do BSI e, também, do conversor de Duplo Indutor de Entrada (CDI), considerados ideais, a corrente no indutor (ou nos indutores) de entrada nem sempre permanece nula durante o mesmo intervalo de tempo em que a corrente no diodo de saída se encontra nula. Isto acontece devido à possibilidade de circulação de reativos dentro do conversor por efeito da combinação paramétrica de seus elementos com a carga. A Fig. 3.4 ilustra as possibilidades da forma-de-onda da corrente no indutor de entrada para esses dois conversores.

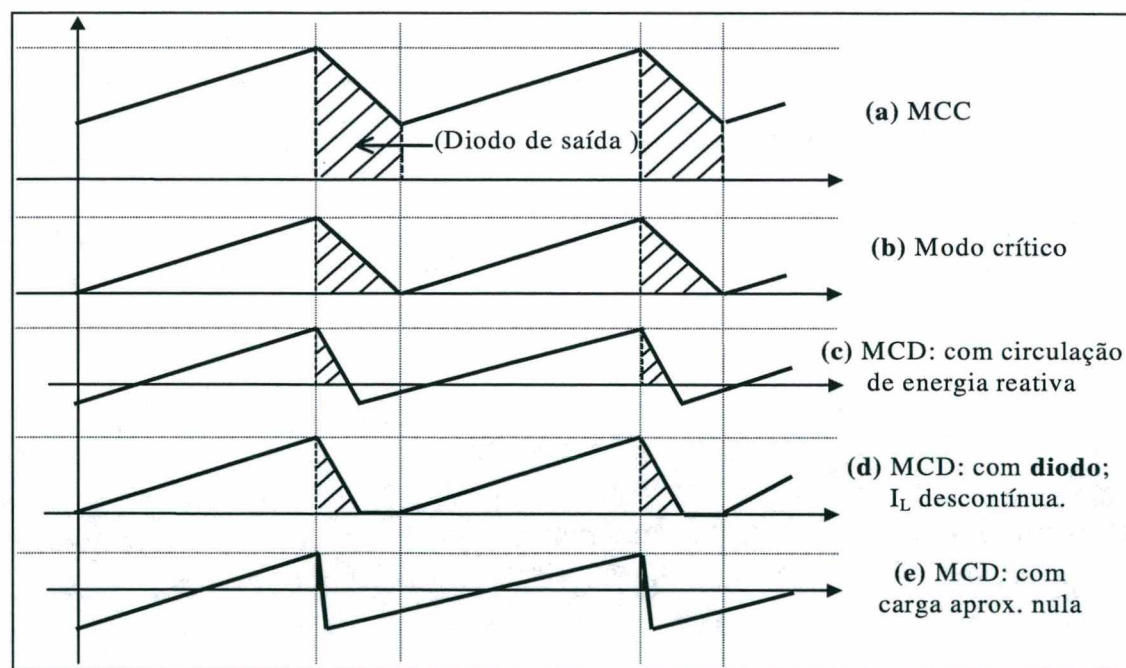


Fig. 3.4 Formas-de-onda da corrente no indutor de entrada: parte hachurada corresponde à corrente do diodo de saída (antes do transformador de saída).

Importante notar que poderá acontecer de a corrente ficar negativa no indutor de entrada, o que deve ser interpretado como circulação de energia reativa entre a saída e a entrada através do transformador de saída e o indutor de entrada. Isto se explica pela existência de um intervalo de tempo, não-nulo, durante o qual a tensão primária cai a

zero; durante este intervalo, a corrente no indutor de entrada se torna negativa (vide **Apêndice 3**). Também poderá acontecer, dependendo da combinação paramétrica (L , R_o , D e n), que a corrente no indutor de entrada resulte nula durante o intervalo de tempo em que poderia estar negativa, significando que não há circulação de energia reativa nesta situação (corrente descontínua no indutor de entrada). Finalmente, para carga nula a corrente média no indutor de entrada resulta também nula, significando que estará ocorrendo apenas circulação de energia reativa entre a carga e a fonte.

Esta circulação de energia reativa que eventualmente acontece pode ser relacionada à circulação de energia reativa que se dá nos sistemas de potência de corrente alternada, quando dois barramentos de diferentes tensões estão ligados: a energia reativa circulará do barramento de maior potencial para o de mais baixo, através da reatância equivalente da linha. Nos conversores em foco o transformador apresentará maior valor de tensão instantânea que a fonte de tensão antes do indutor de entrada.

Finalmente, como o MCD com circulação de energia reativa não é desejável – pois somente contribuirá com maiores perdas de energia no sistema –, dever-se-á incorporar aos conversores diodos de potência que tornem a fonte unidirecional em corrente, para o caso do BSI, e os indutores de entrada unidirecionais em corrente, para o caso do CDI. Com tais diodos em série, a corrente no indutor não poderá tornar-se negativa, o que de fato impedirá a circulação de reativos indesejada. (Vide letra (d) da Fig. 3.4.)

3.3.4 Modo de Operação em Condução Contínua (MCC)

Considerando inicialmente o modo de operação em *corrente* contínua (MCC), ou *condução* contínua, em que a corrente no indutor de entrada (ou no diodo de saída) não se anula em momento algum (vide Fig. 3.2), pode-se fazer a análise matemática do funcionamento do conversor BSI. Considera-se, ainda o conversor ideal, isto é, sem perdas resistivas e sem indutância de dispersão no transformador de saída. As seguintes relações podem ser obtidas para o conversor em MCC.

A partir da igualdade de fluxo magnético nos momentos de magnetização e desmagnetização do indutor de entrada, obtém-se o ganho estático:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{1 - D} \quad (3.1)$$

onde n é a relação de espiras do transformador de saída ($n = N_p / N_s$) e D representa a razão cíclica do ponto de operação especificado, e pode ser definida, com base na Fig. 3.2, como sendo:

$$D = \frac{2 \cdot \Delta t_1}{T} \quad (3.2)$$

Isto é: a razão cíclica é definida como o intervalo de tempo de condução simultânea dos dois interruptores comandados, caracterizando o que se denomina modulação por sobreposição (*overlapping*), diferentemente do que acontece com os conversores alimentados em tensão que devem ser comandados por não-sobreposição, com garantia de tempo morto entre os tempos de condução dos interruptores. Esta razão cíclica também pode ser entendida como uma razão cíclica de meio-período (ou em relação a meio-período).

A ondulação de corrente na fonte de entrada, ou no indutor de entrada, é obtida como:

$$\Delta I_i = \frac{V_i}{L \cdot f} \cdot D \quad (3.3)$$

ou, de forma normalizada, tem-se:

$$\Delta \bar{I}_i = 2 \cdot D \quad (3.4)$$

onde f é a frequência de comutação, L é a indutância do indutor de entrada do conversor CDI (a ser visto à frente) e a corrente-base está sendo adotada como $(V_i/2Lf)$.

A corrente média em cada interruptor de potência, em função da corrente de carga média e da razão cíclica, é dada por:

$$I = \frac{I_o}{n \cdot (1 - D)} \quad (3.5)$$

Considerando-se, agora, por questão de simplicidade, a ondulação de corrente na fonte de entrada como sendo nula, obtém-se a corrente eficaz em cada interruptor comandado e em cada primário, visto que estão em série:

$$I_{Sef} = I_{Pef} = \frac{\sqrt{2 - D}}{n \cdot (1 - D)} I_o \quad (3.6)$$

A corrente média no indutor de entrada é igual à corrente média na fonte de entrada e é dada por:

$$I_L = I_i = 2 \cdot I \quad (3.7)$$

A corrente eficaz no indutor de entrada, sob a mesma simplificação de ondulação nula de corrente de entrada, é dada por:

$$I_{Lef} = I_L = I_i = 2 \cdot I \quad (3.8)$$

A tensão máxima aplicada sobre cada interruptor de potência comandado é dada por:

$$V_{S(max)} = n \cdot V_o \quad (3.9)$$

Observa-se que o BSI em MCC comporta-se muito bem e pode ser projetado sem problemas a partir das equações acima, com a aproximação de corrente de entrada com ondulação nula. No entanto, se a ondulação de projeto é muito grande, os resultados dos cálculos acima estarão com erro crescente, tanto maior quanto maior a ondulação considerada.

3.3.5 Modo de Operação em Condução Descontínua (MCD)

Considerando-se agora o modo de condução descontínuo, ter-se-á o caso em que a corrente no diodo de saída anula-se durante uma parte do intervalo de tempo em que um dos interruptores está aberto e energia é transferida à carga via transformador de saída. A Fig. 3.6, abaixo, apresenta esta situação com as suas principais formas-de-onda. O conversor ainda é considerado ideal e o transformador de saída sem dispersão. Faz-se a análise a partir do circuito da Fig. 3.5, considerando a fonte unidirecional em corrente, pela introdução do diodo D_i .

Partindo-se do equilíbrio de fluxos no indutor de entrada chega-se à expressão para o ganho estático:

$$q = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{\left[\frac{2 \cdot L \cdot f}{R_o \cdot n^2} \right]}} \right) \quad (3.10)$$

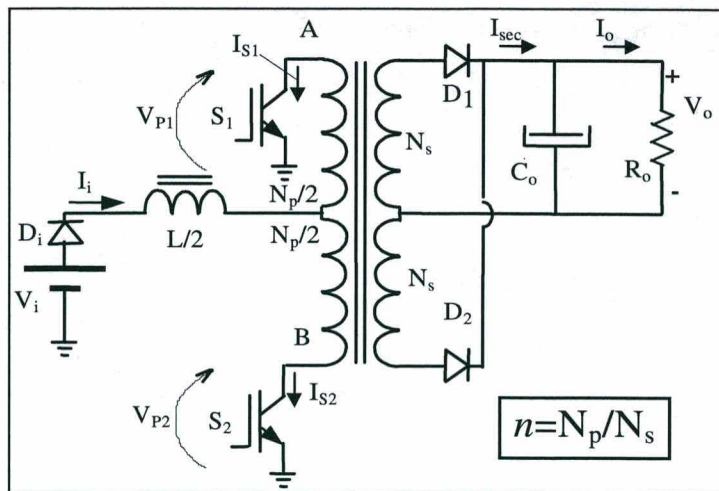


Fig. 3.5 Conversor BSI com fonte unidirecional em corrente.

onde L é o valor da indutância dos indutores de entrada do conversor de Duplo Indutor de Entrada (a ser visto à frente) e R_o é a resistência do resistor de carga. Esta expressão é equivalente àquela do conversor *Boost* convencional (não-isolado) em que se inclui o efeito da relação de espiras (n), do transformador de isolamento da saída, sobre a resistência de carga. Uma outra expressão, em função, agora, da corrente de carga normalizada e da razão cíclica, pode ser encontrada:

$$q = \frac{n \cdot D^2}{2 \cdot \bar{I}_o} + 1 \tag{3.11}$$

onde \bar{I}_o é a corrente média de carga normalizada.

Resultados de simulação obtidos a partir de projeto utilizando-se das expressões acima podem ser vistos na Fig. 3.7.

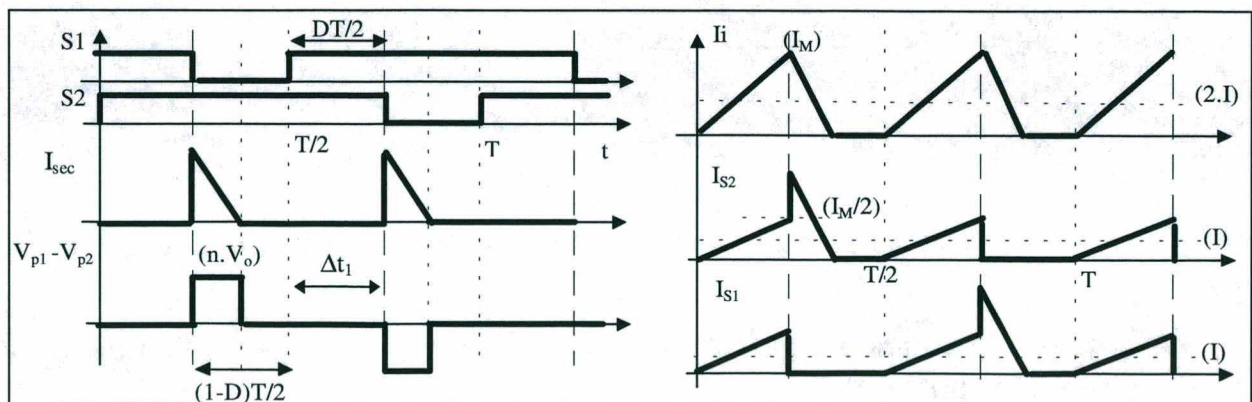


Fig. 3.6 BSI: sinais de comando e formas-de-onda em MCD – teóricas.

A característica estática que apresenta a variação da tensão de saída contra a corrente de carga (ou algum parâmetro proporcional a esta), nos modos MCC e MCD, pode ser colocada em forma gráfica e produz o traçado já bem conhecido para o conversor básico do tipo elevador ou *Boost*. No caso do BSI, escolheu-se colocar o ganho estático em função da variável de carga, K , definida a partir da equação do ganho em MCD:

$$q = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}}\right) \quad \text{onde:} \quad K = \frac{2 \cdot L \cdot f}{R_o \cdot n^2} \quad (3.12)$$

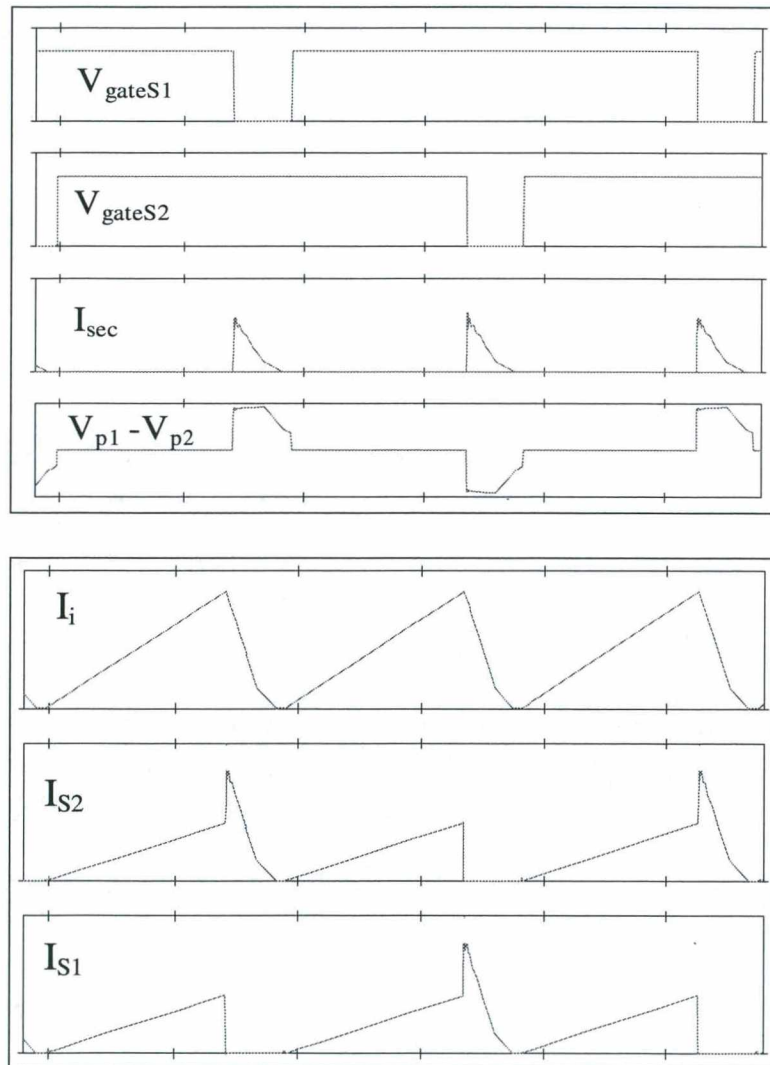


Fig. 3.7 BSI: sinais de comando e formas-de-onda em MCD – simulação numérica.

A característica estática completa para o BSI ideal, útil para o projeto do conversor, é apresentada abaixo:

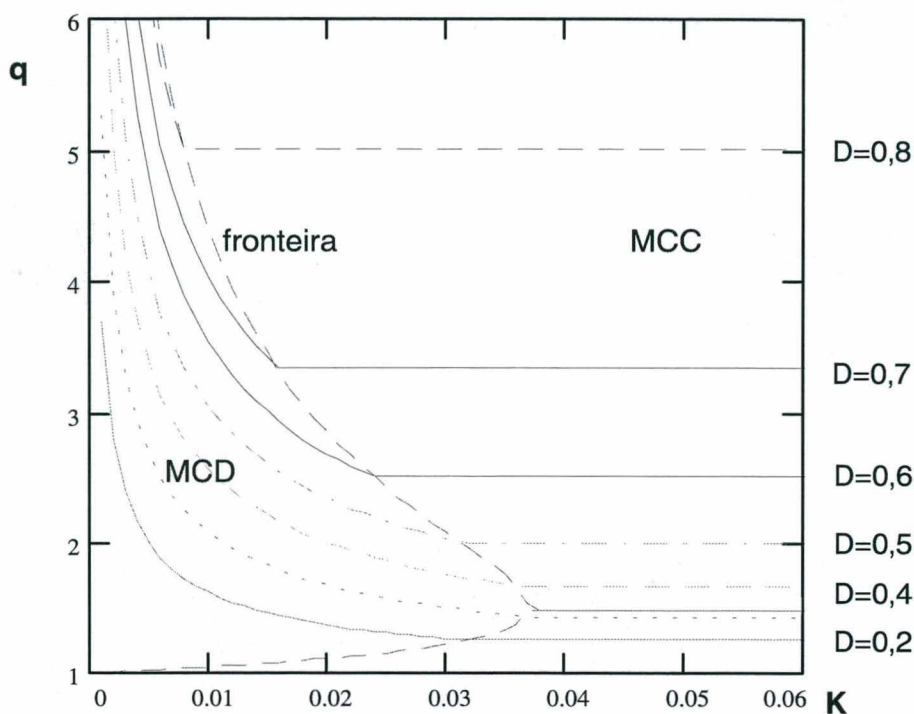


Fig. 3.8 Característica estática completa para o BSI ideal.

3.3.6 Influência da Indutância de Dispersão do Transformador de Saída

A presença do transformador de saída na topologia em estudo introduz nela um inevitável parâmetro de dispersão magnética: a indutância de dispersão. Esta pode ser modelada pela introdução de um indutor de dispersão L_d que estará em série com cada enrolamento primário do transformador, agora considerado ideal. A presença deste novo “componente”, indesejável, no circuito do conversor acarreta sobretensão nos interruptores de potência no momento em que eles são abertos. Esta sobretensão lhes será destrutiva se algum mecanismo de limitação de seu valor não for utilizado. Para este fim podem ser utilizados circuitos denominados genericamente de “circuitos de ajuda à comutação”, tais como *snubbers*, regenerativos ou não, bem como circuitos de grampeamento passivo ou ativo.

Um grampeamento ativo ^[18] é a melhor opção, pois apesar de utilizar mais dois interruptores auxiliares – como será visto mais adiante –, possibilita a efetiva limitação da sobretensão indutiva sobre cada interruptor principal no momento de sua abertura e permite, ainda, a obtenção de comutação suave para todos os interruptores, utilizando-se capacitores de comutação em paralelo com cada um deles. A Fig. 3.9, mostra como fica o novo conversor com a introdução do novo componente e com a utilização do circuito de grampeamento ativo. Observa-se, nessa figura, a inserção do diodo em série com o indutor de entrada para evitar a circulação de energia reativa desnecessária, conforme discutido no item (3.3.3). Sua utilização só é estritamente necessária no modo descontínuo.

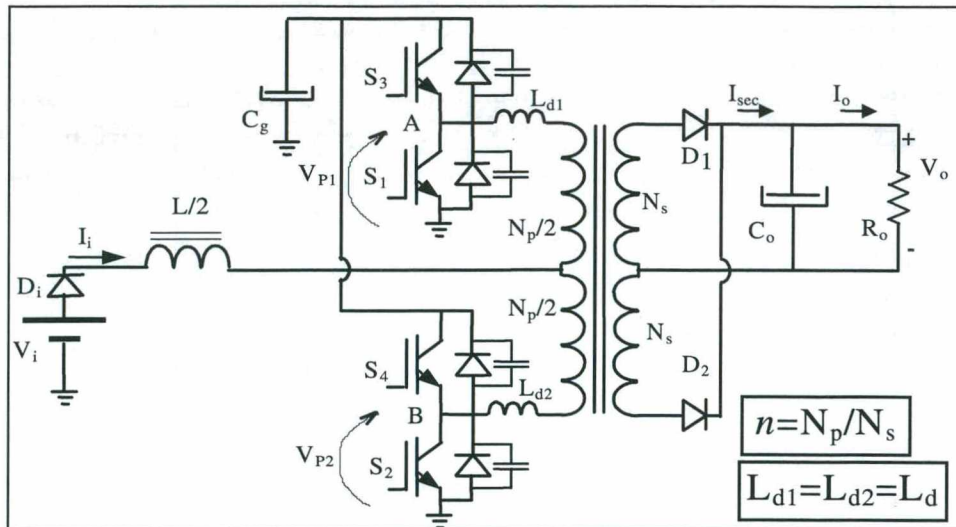


Fig. 3.9 BSI com grampeamento ativo.

3.3.7 Princípio de funcionamento do BSI com Grampeamento Ativo

O conceito de grampeamento ativo aplicado aos conversores estáticos CC-CC, com características ZVS-PWM, pode ser encontrado na referência [18]. Consta-se aí que a célula de grampeamento ativo não participa do processo de transferência de potência do conversor, mas intervém, apenas, durante as comutações dos interruptores principais. Os autores introduzem seis células de grampeamento ativo, identificadas pela ação de grampeamento de cada uma, as quais são denominadas como: *buck*, *boost*, *buck-boost*, *Cúk*, *sepic* e *zeta*.

Um conversor CC-CC, básico, modificado pela introdução de uma célula de grampeamento ativo, diferirá do original pelas presenças de um interruptor auxiliar, um indutor ressonante, um capacitor ressonante e um capacitor de grampeamento. O interruptor auxiliar será acionado complementarmente ao principal. A Fig. 3.10 mostra algumas células básicas de comutação ZVS-PWM, com ações de grampeamento do tipo *buck*, *boost* e *buck-boost*.

No conversor BSI, em foco, será aplicada a célula de grampeamento do tipo *boost*, por ser esta uma que se adapta facilmente à topologia do mesmo. Baseando-se na Fig. 3.9 pode-se estabelecer o princípio de funcionamento do “novo” conversor que contém, além do circuito do BSI original (ideal), somente dois interruptores auxiliares (bidirecionais em corrente) e um único capacitor de grampeamento (C_g). Logicamente inclui-se aí o circuito de geração dos sinais de comando auxiliares.

O princípio de funcionamento do *Boost* Simétrico Isolado com grampeamento ativo (BSI/GAT) baseia-se no fato de que no momento da abertura de um interruptor principal (vide Fig. 3.9) o diodo integrado do interruptor auxiliar proporcionará um

caminho para a corrente que atravessava o interruptor principal e o indutor de dispersão e, um pouco antes do novo fechamento desse interruptor, o auxiliar proporcionará a circulação de uma corrente invertida através do indutor de dispersão que deverá ser suficiente para descarregar o capacitor de comutação, antes do efetivo fechamento do interruptor principal. Em resumo, o interruptor auxiliar tem a função de fornecer um caminho para a corrente do indutor de dispersão (evitando-se a sobretensão advinda de um colapso da mesma) e permitir a circulação de uma corrente através dele, a partir do capacitor de grampeamento, que seja suficiente para descarregar o capacitor de comutação momentos antes do novo fechamento do interruptor principal considerado.

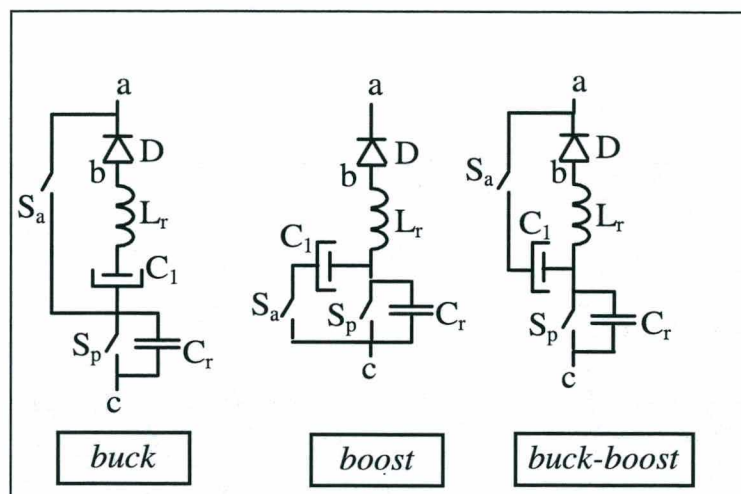


Fig. 3.10 Células de grampeamento.

Em termos de sinais de comando exige-se que os interruptores auxiliares (S_3 e S_4) sejam comandados complementarmente aos interruptores principais (S_1 e S_2). Desta forma, quando um dos interruptores principais se abre (S_1 , por exemplo), inicia-se um processo de carga e descarga das capacitâncias de comutação do braço inversor (S_1 e S_3), ao fim do qual o diodo integrado do interruptor auxiliar correspondente (S_3 , no caso) é polarizado e o coletor do IGBT S_1 é ligado ao capacitor de grampeamento, resultando grampeada sua tensão no nível projetado para a tensão de grampeamento. Após este processo o interruptor auxiliar recebe seu sinal de comando de fechamento e é ligado para garantir a bidirecionalidade de corrente entre o capacitor de grampeamento e o coletor de S_1 . Um pouco antes do novo fechamento do interruptor principal, o auxiliar é aberto e a corrente no indutor de dispersão provoca a carga e descarga dos capacitores de comutação dos interruptores S_3 e S_1 , respectivamente, permitindo que este último seja fechado sob tensão nula.

Observa-se, neste ponto, que o capacitor de grampeamento, diferentemente das propostas originais de grampeamento ativo, não utiliza um indutor de ressonância especial, mas o indutor de dispersão é que faz o seu papel. O que acontece então é que o capacitor de grampeamento troca energia com o indutor de dispersão, armazenando, num primeiro momento, energia que vem dele e devolvendo-a em seguida. Dito de outro

modo, a cada vez que um interruptor principal é aberto, o capacitor de grampeamento efetivamente armazena energia durante cerca de metade do tempo de transferência de energia (polarização dos diodos de saída) para enviá-la à carga durante o restante desse intervalo de tempo. Desta forma, pode-se afirmar que o capacitor de grampeamento participa do processo de transferência de energia à carga durante cada intervalo de abertura dos interruptores principais, diferentemente do que acontece nas propostas originais referenciadas

As principais formas-de-onda associadas ao funcionamento do conversor BSI/GAT no modo de operação descontínuo – que é o mais interessante em termos de correção de fator de potência – estão apresentadas nas figuras 3.11 e 3.12, obtidas por simulação numérica, mostradas a seguir. Observa-se que a fonte de tensão de entrada está sendo considerada unidirecional em corrente (por meio da introdução de um diodo em série) para evitar qualquer circulação indesejável de energia reativa entre ela e o capacitor de grampeamento.

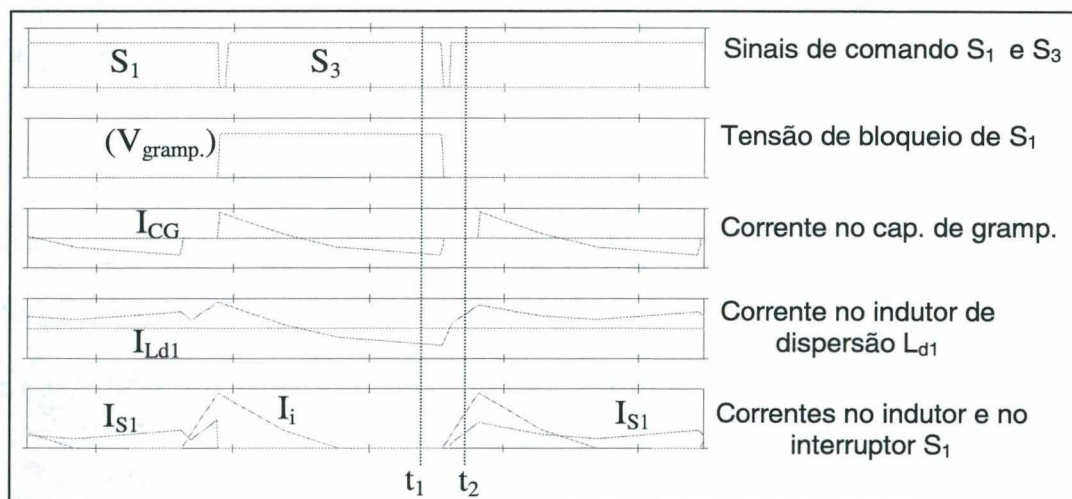


Fig. 3.11 BSI com grampeamento ativo: principais formas-de-onda.

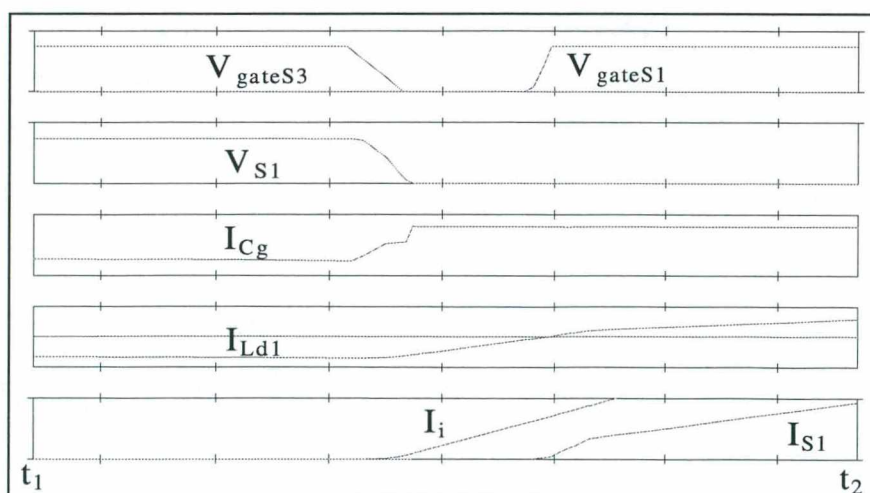


Fig. 3.12 BSI com grampeamento ativo: entrada em condução de S1.

Verifica-se nessas figuras (Fig. 3.11 e Fig. 3.12) que a tensão sobre o interruptor de potência que se abre resulta muito bem comportada, sem qualquer sobretensão prejudicial. Isto significa que o grampeamento ativo é eficaz, permitindo um funcionamento seguro à topologia de conversor em foco, apesar da existência da inevitável indutância de dispersão do transformador de saída.

3.3.8 Característica Estática do BSI com Grampeamento Ativo

A análise do conversor BSI com grampeamento ativo e com fonte unidirecional em corrente, isto é, com um diodo em série com o indutor ou, o que é o mesmo, com a fonte de entrada, resulta em expressões para o ganho estático, nos modos contínuo e descontínuo, que não são muito diferentes daquelas para o conversor BSI/ideal. A conclusão é que a influência dos indutores de dispersão em série com cada primário (para modelar as indutâncias de dispersão primárias do transformador de saída) não provocam significativas quedas de tensão a ponto de ser necessário utilizar-se outras expressões mais sofisticadas. Sendo assim, as expressões do conversor BSI/ideal e sua correspondente característica estática (vide Fig. 3.8) podem ser utilizadas para um projeto com aceitável precisão (erros de 5-10%) nos resultados de simulação numérica.

A tensão de grampeamento deve ser avaliada para que se defina a tensão máxima de bloqueio do interruptor de potência, que deve ser ligeiramente maior que aquela. Após a análise matemática do conversor, levando-se em conta a presença da indutância de dispersão, conclui-se que a máxima tensão de grampeamento pode ser adequadamente obtida a partir da expressão abaixo (vide **Apêndice 4**), independentemente do modo de operação (MCC ou MCD):

$$V_g = n \cdot V_o \cdot \left[1 + \frac{1}{2 \cdot (1 - D)} \right] \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \quad (3.13)$$

onde a tensão de saída, V_o , deve ser a tensão de projeto máxima aceitável para o conversor, enquanto a razão cíclica deverá ser a máxima de projeto.

O **Apêndice 4** apresenta a demonstração da expressão acima, bem como mostra a variação da tensão de grampeamento com a carga.

3.4 CONVERSOR DE DUPLO INDUTOR DE ENTRADA

O conversor **Push-pull de Duplo Indutor de Entrada** (Fig. 3.13) é um conversor alimentado por duas fontes de corrente, que pode ser derivado do conversor CC-CC Meia-Ponte (*Half-Bridge*) utilizando-se o princípio da dualidade ^[19]. É um conversor de

comportamento muito semelhante ao do *Boost* Simétrico Isolado. Apresenta característica também elevadora, mas utiliza dois indutores na entrada, ou, equivalentemente, é alimentado por duas fontes de corrente, diferentemente do ***Boost Simétrico Isolado*** (Fig. 3.5), que é alimentado apenas por uma.

Por razões de simplificação os conversores acima serão designados simplesmente por: CDI – Conversor *Push-pull* de Duplo Indutor de Entrada, e BSI – Conversor *Boost* Simétrico Isolado.

Embora diferentes entre si, na aparência, esses conversores são equivalentes em praticamente todos os aspectos. Uma interessante diferença, entretanto, ocorre na intensidade de corrente que percorre os primários: enquanto no BSI a mesma corrente percorre os interruptores e os enrolamentos primários do transformador de saída, no CDI a corrente que atravessa este transformador é apenas aquela correspondente efetivamente à transferência de potência, cabendo aos interruptores, além dessa última, a parcela de corrente correspondente ao armazenamento de energia nos indutores de entrada.

Como conseqüências práticas desta diferença entre os conversores têm-se, a favor do CDI, o menor esforço de corrente sobre o transformador de saída, o que lhe permite um dimensionamento mais favorável, e a maior simplicidade de construção do transformador que exige apenas um primário, isto é, não se exige um terminal para tomada central (*center tap*) no enrolamento primário, como acontece no BSI.

Baseando-se nesta pequena, mas significativa diferença entre os dois conversores, além do fato de apresentar duas entradas em corrente, escolhe-se o CDI como conversor objeto de investigação e estudo para constituição da proposta de nova fonte de alimentação com o LIT.

3.4.1 Topologias do Conversor CDI: Ideal e com Grampeamento Ativo

A topologia básica do conversor CDI, alimentado em corrente por meio de dois indutores na entrada, encontra-se apresentada na Fig. 3.13, a seguir. Já a Fig. 3.14 ilustra o mesmo circuito com grampeamento ativo, para limitar a sobretensão indutiva decorrente da comutação de corrente sobre a indutância de dispersão do transformador de saída – representada pelo indutor L_d .

Os mesmos comentários feitos no item (3.3.6), sobre a influência da indutância de dispersão do transformador de saída, para o BSI, valem para o conversor em foco. A única diferença é que lá há dois indutores representando as duas indutâncias de dispersão relativas aos dois primários do transformador de saída, ao passo que no caso do CDI, tendo-se apenas um primário, tem-se apenas uma indutância de dispersão primária, que

pode ser dividida em duas partes, como na Fig. 3.14, por questões de analogia com o BSI e simetria do circuito.

3.4.2 Princípio de Funcionamento Ideal e Formas-de-onda

O princípio de funcionamento deste conversor alternativo (CDI), considerando-se o caso ideal, é baseado no mesmo princípio aplicado ao conversor BSI: os interruptores de potência são ambos mantidos no estado fechado de tal forma a permitir a magnetização do indutor, e são abertos, um após o outro, para que a energia armazenada no indutor seja transferida à carga via transformador de isolamento. Os sinais de comando dos interruptores e as principais formas-de-onda no modo de condução contínuo (MCC) e em regime permanente estão apresentados na Fig. 3.15.

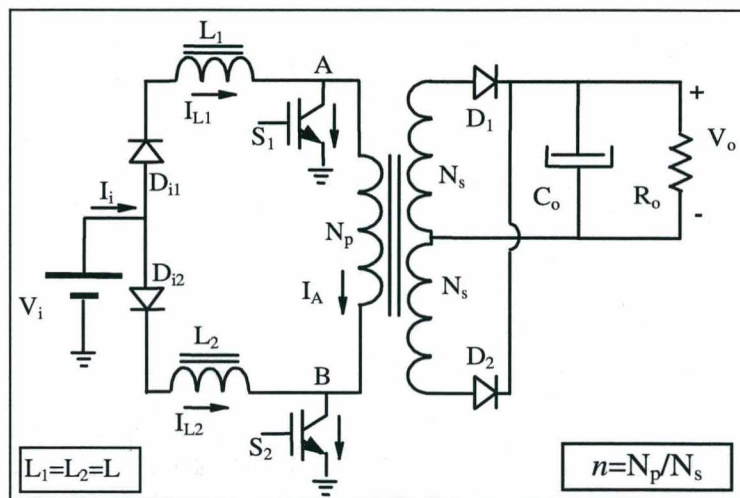


Fig. 3.13 Conversor CDI (com diodos-série) – Ideal.

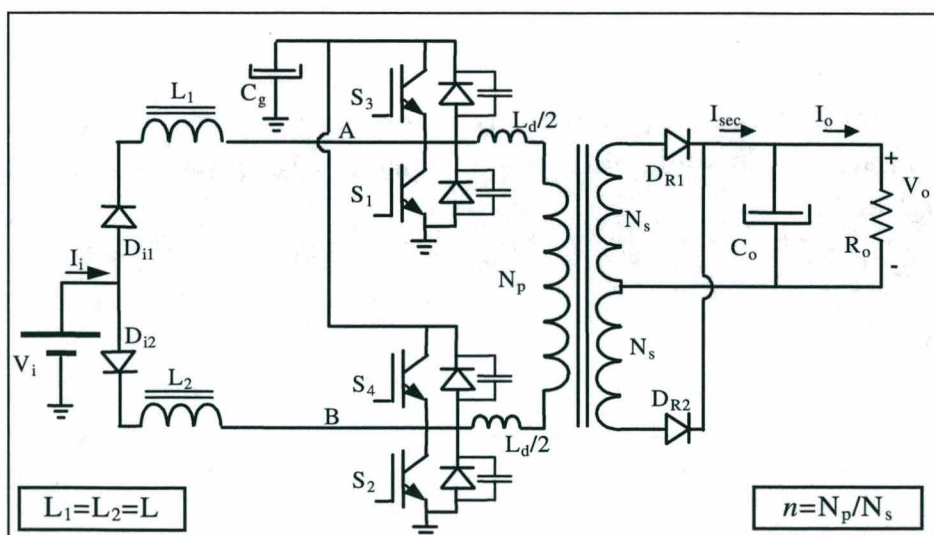


Fig. 3.14 Conversor CDI (com diodos-série) – com grampeamento ativo.

Sobre os diodos (D_{i1} e D_{i2}) colocados em série com os indutores de entrada, observa-se que somente serão necessários no modo de condução descontínuo, já que em MCC eles estariam sempre em condução. E a sua função é evitar a circulação desnecessária de reativos, com corrente negativa nos indutores, especialmente no caso do grampeamento ativo, em que a tensão de grampeamento permanece aplicada sobre o interruptor principal durante todo o seu intervalo de tempo de abertura.

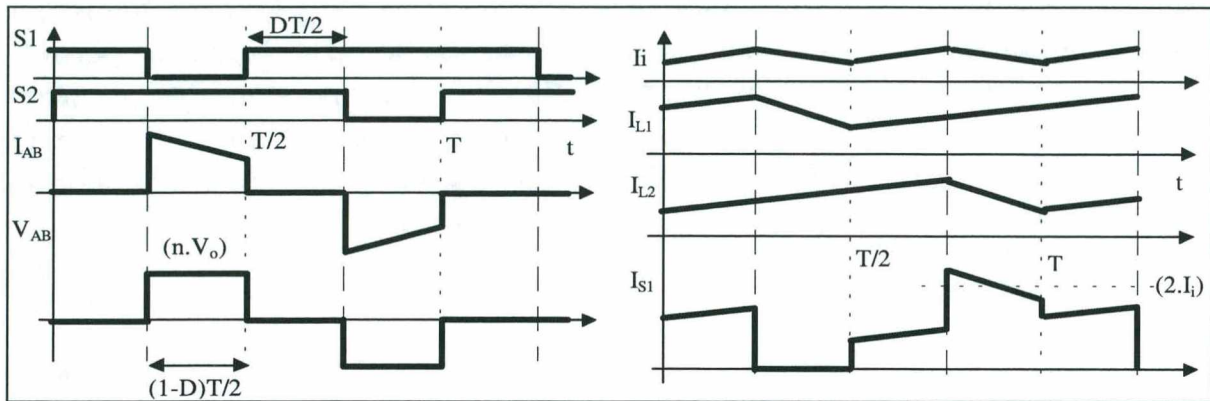


Fig. 3.15 CDI: sinais de comando e formas-de-onda em MCC.

3.4.3 Principais Etapas de Funcionamento do CDI

Considerando apenas meio ciclo de funcionamento, envolvendo o interruptor comandado S_1 , operação em regime permanente e conversor ideal, têm-se as seguintes etapas de funcionamento do conversor, em MCC.

- **1ª Etapa:** com ambos os interruptores fechados o enrolamento primário é colocado em curto-circuito e a corrente cresce linearmente através dos dois indutores de entrada, de acordo com uma ondulação especificada. Energia é armazenada nos indutores enquanto o filtro capacitivo de saída alimenta a carga. A Fig. 3.16 mostra o circuito para este estado topológico.

- **2ª Etapa:** quando o interruptor S_1 é aberto sua corrente é comutada para o enrolamento primário que polariza diretamente o diodo retificador de saída. A tensão de saída é refletida no primário, sendo aplicada sobre o interruptor aberto, e ocorre transferência de energia à carga. A Fig. 3.16 mostra o circuito para este estágio topológico.

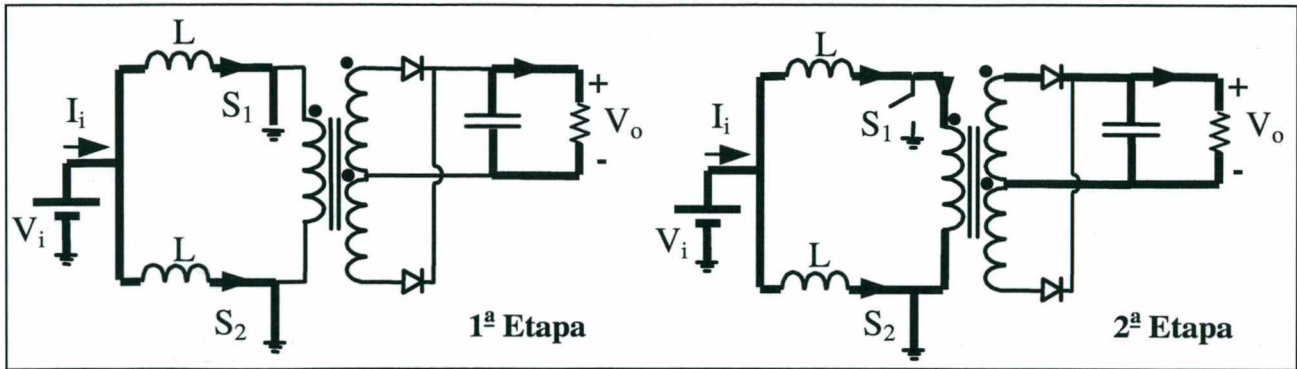


Fig. 3.16 CDI: estados topológicos.

3.4.4 Modo de Operação em Condução Contínua (MCC)

Considerando-se o modo de condução contínuo faz-se a análise matemática do funcionamento do conversor CDI. O conversor ainda está sendo considerado ideal. As relações a seguir definem as principais expressões para o conversor em MCC.

Do necessário equilíbrio de fluxos magnéticos num indutor de entrada e a partir da Fig. 3.15; obtém-se:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{1 - D} \quad (3.14)$$

onde $n = N_p / N_s$ é a relação de espiras do transformador de isolamento. Observa-se aqui que esta relação corresponde à relação de espiras dos dois primários para um secundário no caso do conversor BSI. A razão cíclica (D) é definida da mesma forma que foi feita para o conversor BSI: como o intervalo de tempo de condução simultânea dos dois interruptores comandados, em relação ao semi-período.

A corrente (I_i) na fonte de tensão de entrada tem uma pequena e conhecida ondulação (*current ripple*: ΔI_i) sobre a mesma e os interruptores partilham a metade do valor médio desta corrente, visto que sobre o primário do transformador a corrente média é nula. O valor daquela ondulação de corrente na entrada (que atravessa a fonte de tensão de entrada) é dado por:

$$\Delta \bar{I}_i = 2 \cdot D \quad (3.15)$$

A ondulação de corrente através de cada indutor de entrada é dada por:

$$\Delta \bar{I} = 1 + D \quad (3.16)$$

A corrente média em cada interruptor de potência, em função da corrente de carga média e da razão cíclica, pode ser obtida pela equação:

$$I = \frac{I_o}{n \cdot (1 - D)} \quad (3.17)$$

Considerando-se, agora, por questão de simplicidade, a ondulação de corrente na fonte de entrada como sendo nula, obtém-se a corrente eficaz em cada interruptor comandado:

$$I_{sef} = \frac{\sqrt{2 - D}}{n \cdot (1 - D)} I_o \quad (3.18)$$

Já a corrente eficaz que atravessa o primário do transformador de saída resulta menor que a correspondente no BSI e é dada por:

$$I_{pef} = \frac{I_o}{n \cdot \sqrt{1 - D}} \quad (3.19)$$

A corrente média em cada indutor de entrada é igual à corrente média em cada interruptor comandado, visto que a corrente média no transformador é nula. Assim, tem-se:

$$I_L = \frac{I_i}{2} = I \quad (3.20)$$

A corrente eficaz nos indutores de entrada, sob a mesma simplificação de ondulação nula de corrente de entrada, é dada por:

$$I_{Lef} = I_L = \frac{I_i}{2} = I \quad (3.21)$$

A tensão máxima aplicada sobre cada interruptor de potência comandado é dada por:

$$V_{S(max)} = n \cdot V_o \quad (3.22)$$

Todas estas equações estão normalizadas com relação a uma corrente-base definida como $(V_i/2Lf_s)$.

3.4.5 Modo de Operação em Condução Descontínua (MCD)

No modo de condução descontínua a corrente no diodo de saída anula-se durante o intervalo de tempo em que um dos interruptores permanece aberto, assim como, também, anula-se a corrente num indutor de entrada, visto que a presença do diodo em série impede de tornar-se negativa. A Fig. 3.17 apresenta esta situação, com as suas principais formas-de-onda. O conversor ainda é considerado ideal e o transformador de saída sem dispersão.

Partindo-se do equilíbrio de fluxos no indutor de entrada chega-se à expressão para o ganho estático (vide **Apêndice 5**):

$$q = \frac{1}{4} \cdot \left(1 + \sqrt{1 + \frac{(1+D)^2}{\frac{L \cdot f_s}{R_o \cdot n^2}}} \right) \quad (3.23)$$

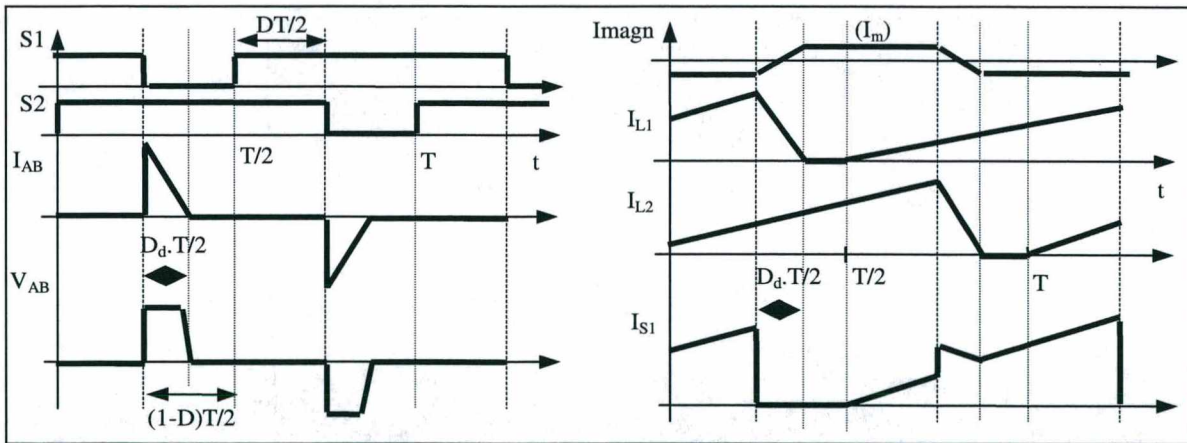


Fig. 3.17 Formas-de-onda para o MCD no conversor CDI - teóricas.

onde L é o valor da indutância dos indutores de entrada do CDI e R_o é a resistência do resistor de carga. Esta expressão é equivalente àquela do conversor *Boost* convencional (não-isolado) em que se inclui o efeito da relação de espiras (n) do transformador de isolamento da saída sobre a resistência de carga, dentre outros. Uma outra expressão, em função, agora, da corrente de carga normalizada e da razão cíclica, pode ser encontrada (vide **Apêndice 5**):

$$q = \frac{n \cdot (1 + D)^2}{4 \cdot \bar{I}_o} + \frac{1}{2} \quad (3.24)$$

Resultados de simulação obtidos a partir de projeto utilizando-se das expressões acima podem ser vistos na Fig. 3.18.

A característica estática que apresenta a variação da tensão de saída contra a corrente de carga (ou algum parâmetro proporcional a esta), nos modos MCC e MCD, pode ser colocada em forma gráfica. No caso do CDI ideal, escolheu-se colocar o ganho estático em função da variável K , definida, a partir da equação do ganho em MCD:

$$q = \frac{1}{4} \cdot \left[1 + \sqrt{1 + \frac{(1 + D)^2}{K}} \right] \quad \text{onde} \quad K = \frac{L \cdot f_s}{R_o \cdot n^2} \quad (3.25)$$

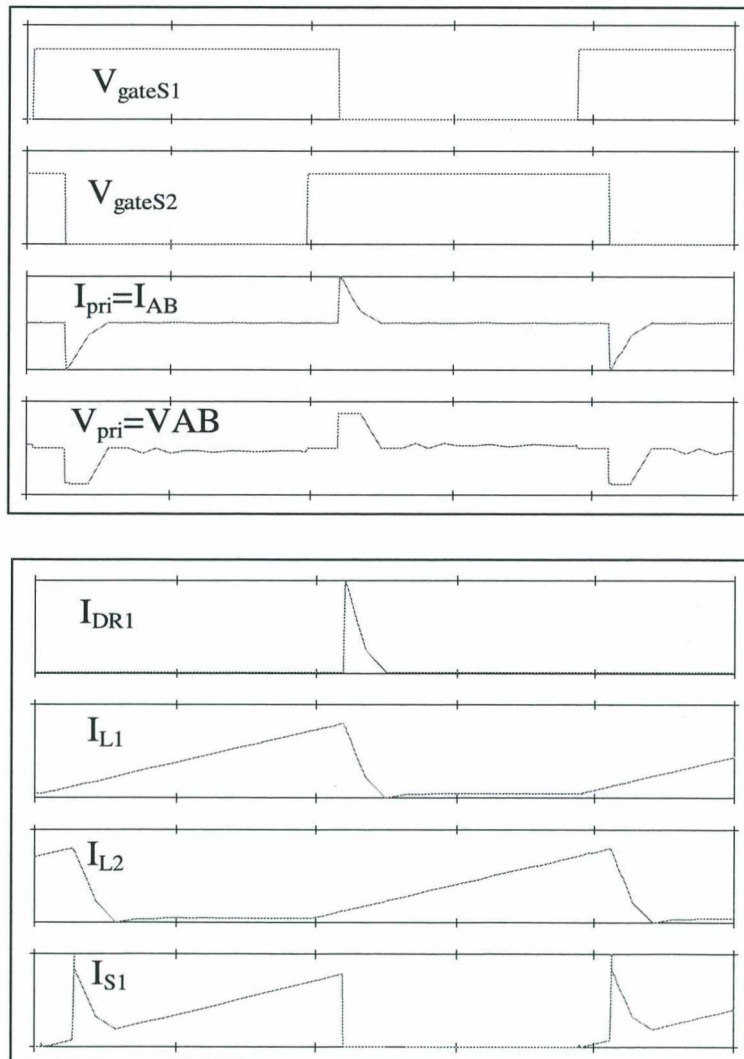


Fig. 3.18 Formas-de-onda para o MCD no conversor CDI - simulação numérica.

A característica estática completa para o CDI ideal, útil para o projeto do conversor, é apresentada abaixo. Verifica-se que a variável de carga, K , é inversamente proporcional ao resistor de carga, portanto é proporcional à corrente média de carga.

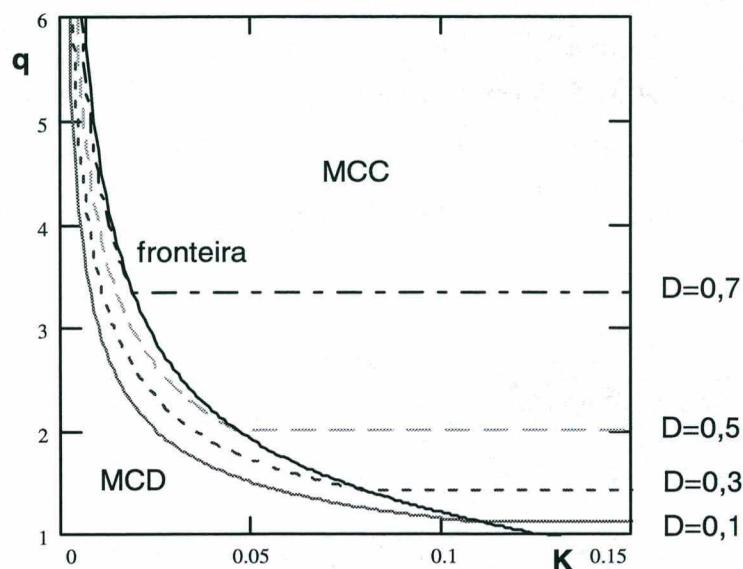


Fig. 3.19 Característica estática completa para o CDI ideal.

3.4.6 Princípio de funcionamento do CDI com Grampeamento Ativo

O princípio de funcionamento do CDI com grampeamento ativo (CDI/GAT) é essencialmente o mesmo já descrito para o BSI/GAT. Baseia-se no fato de que no momento da abertura de um interruptor principal (vide Fig. 3.14) o diodo integrado do interruptor auxiliar proporcionará um caminho para a corrente que atravessava o interruptor principal impedindo que ela ataque diretamente o indutor de dispersão, o que provocaria sobretensão no interruptor. A corrente é então transferida suavemente para esse indutor a partir do capacitor de grampeamento e do seu interruptor auxiliar correspondente. Um pouco antes do novo fechamento do interruptor principal, a corrente circulante através do indutor de dispersão deverá ser suficiente para descarregar o capacitor de comutação, antes do efetivo fechamento do interruptor. Em resumo, o interruptor auxiliar tem a função de proporcionar um caminho para a corrente do indutor de entrada suavizando o crescimento da corrente no indutor de dispersão do primário do transformador de saída, bem como o crescimento da tensão de bloqueio do interruptor principal.

Em termos de sinais de comando exige-se que os interruptores auxiliares (S_3 e S_4) sejam comandados complementarmente aos interruptores principais (S_1 e S_2). Desta forma, quando um dos interruptores principais é comandado a abrir (S_1 , por exemplo), inicia-se um processo de carga e descarga das capacitâncias de comutação do braço

inversor (S_1 e S_3), ao fim do qual o diodo integrado do interruptor auxiliar correspondente (S_3 , no caso) é polarizado e o coletor do IGBT S_1 é ligado ao capacitor de grameamento, resultando grameada sua tensão no nível projetado para a tensão de grameamento.

Após esse processo de carga e descarga, o interruptor auxiliar recebe seu sinal de comando de fechamento e é ligado para garantir a bidirecionalidade de corrente entre o capacitor de grameamento e o coletor de S_1 . Um pouco antes do novo fechamento do interruptor principal, o auxiliar é aberto e a corrente no indutor de dispersão provoca a carga e descarga dos capacitores de comutação dos interruptores S_3 e S_1 , respectivamente, permitindo que este último seja fechado sob tensão nula.

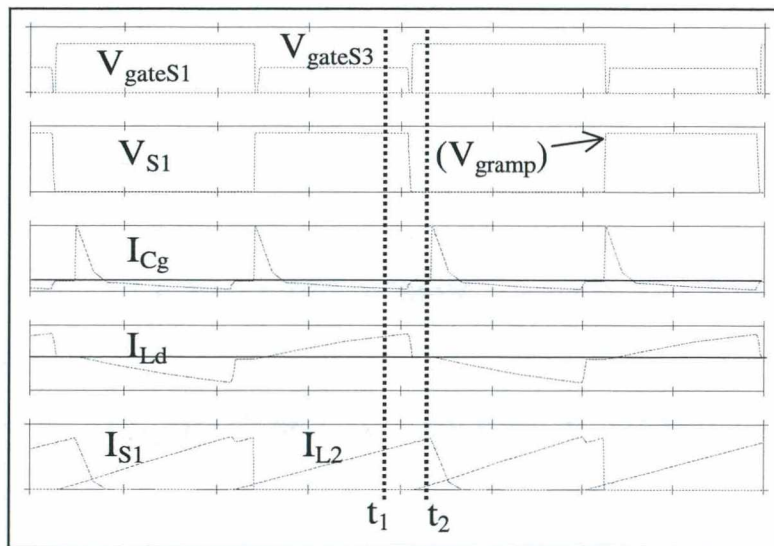


Fig. 3.20 CDI com gramp. ativo: principais formas-de-onda.

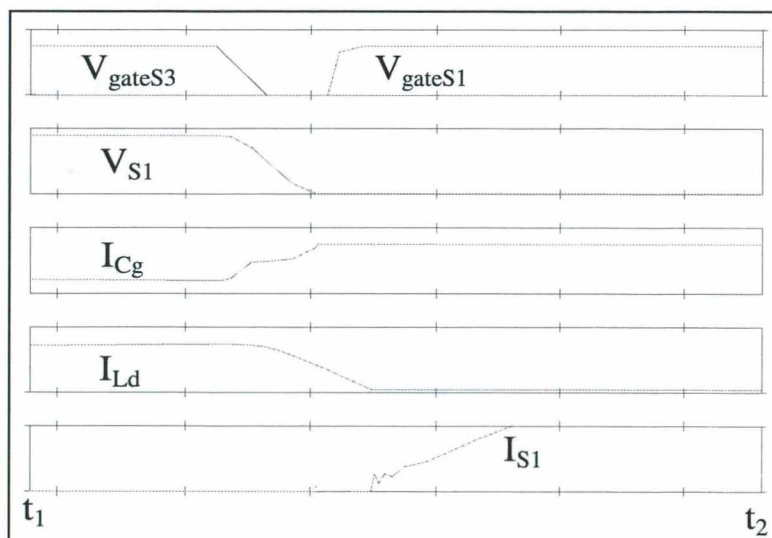


Fig. 3.21 CDI com gramp. ativo: entrada em condução do interruptor S_1 .

As figuras acima (Fig. 3.20 e Fig. 3.21) mostram as principais formas-de-onda do CDI/GAT, com diodos em série com os indutores de entrada (para evitar circulação de reativos), no modo descontínuo, obtidas a partir de simulações numéricas.

Verifica-se nessas figuras que a tensão sobre o interruptor de potência que se abre resulta muito bem comportada, sem qualquer sobretensão prejudicial. Isto significa que o grampeamento ativo é eficaz, permitindo um funcionamento seguro à topologia de conversor em foco, apesar da existência da inevitável indutância de dispersão do transformador de saída.

3.4.7 Característica Estática do CDI com Grampeamento Ativo

O conversor CDI, sendo isolado, resente-se dos efeitos de sobretensão indutiva na abertura dos interruptores comandados, conforme já analisado anteriormente. Isto requer, para garantia da integridade desses interruptores, algum circuito de ajuda à comutação durante a sua abertura, para evitar tal tensão destrutiva. Como no caso do BSI o circuito de grampeamento ativo foi o escolhido para ser usado no CDI.

A análise do conversor CDI com grampeamento ativo e com indutores unidirecionais em corrente, isto é, com um diodo em série com os mesmos, resulta nas seguintes expressões para o ganho estático em MCC e MCD (vide **Apêndice 6**):

$$q = \frac{1}{\left[1 + \left[-\frac{1}{2} + \sqrt{\frac{1}{4} + \frac{4 \cdot K \cdot L_r}{(1-D)^2}} \right] \right]} \cdot (1-D) \quad (\text{em MCC}) \quad (3.26)$$

$$q = \frac{1}{4} \cdot \left[1 + \sqrt{1 + \frac{(1+D)^2}{K}} \right] \quad (\text{em MCD}) \quad (3.27)$$

onde: $K = \frac{L \cdot f}{R_o \cdot n^2}$, é a variável de carga; $L_r = \frac{L_d}{L}$, é a indutância de dispersão normalizada; e o ganho estático (q) é a relação $\frac{n \cdot V_o}{2 \cdot V_i}$.

Interessante notar que a expressão para o modo descontínuo é a mesma que a correspondente para o conversor CDI/ideal. Isto acontece em função de uma aproximação feita na expressão exata, que não é significativamente afetada pelo fator L_r (indutância de dispersão normalizada) dentro de uma faixa de variação prática.

Já a expressão para o MCC testada por simulação numérica demonstra ser muito pessimista, indicando quedas de tensão algo exageradas em relação ao que se obtém nas simulações. Além do que torna o projeto muito mais complicado, através da consideração da indutância de dispersão normalizada – valor que não se conhece de antemão. Por outro lado, a utilização da expressão ideal do ganho no MCC indica valores muito mais próximos – e por meio de projeto bem mais simples – daqueles obtidos por simulação. Conclui-se, então, que a melhor expressão para o ganho estático para o conversor em foco é, simplesmente:

$$q = \frac{1}{1 - D} \quad (\text{em MCC}) \quad (3.28)$$

Finalmente, o traçado da característica estática aplicável ao conversor CDI/GAT, resulta aquele da Fig. 3.22.

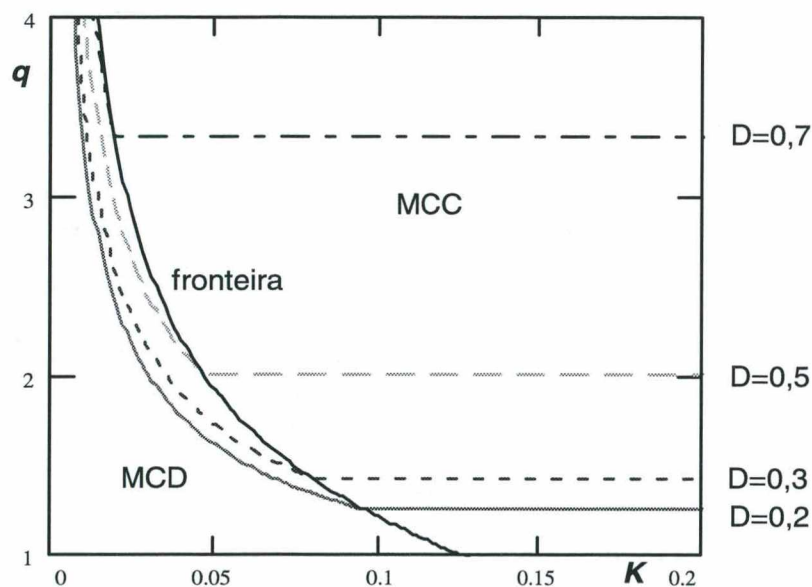


Fig. 3.22 Característica estática para o CDI/GAT.

A tensão de grampeamento deve ser avaliada para que se defina a tensão máxima de bloqueio do interruptor de potência, que deve ser ligeiramente maior que aquela. Após a análise matemática do conversor, levando-se em conta a presença da indutância de dispersão, conclui-se que a máxima tensão de grampeamento pode ser adequadamente obtida a partir da expressão abaixo, independentemente do modo de operação (vide **Apêndice 6**):

$$V_s = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16 \cdot L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \quad (3.29)$$

onde a tensão de saída, V_o , deve ser a tensão de projeto máxima aceitável para o conversor, enquanto a razão cíclica deverá ser a máxima de projeto.

O **Apêndice 6** apresenta a demonstração da expressão acima, bem como mostra a variação da tensão de grampeamento com a carga.

3.5 COMPARAÇÃO ENTRE OS CONVERSORES

É interessante comparar mais detalhadamente os dois conversores acima estudados. Para efeitos de comparação serão considerados os dois circuitos práticos já vistos acima (Fig. 3.9, Fig. 3.14): ambos com circuito de grampeamento ativo. Suas principais equações e características estáticas serão confrontadas tendo em vista a mesma capacidade de transferência de potência, sob os mesmos valores de tensão de entrada e de saída, para ambos os conversores.

Chama-se a atenção para algumas diferenças construtivas pré-definidas: (a) o transformador de saída tem dois primários no BSI, enquanto no CDI tem apenas um, embora o número total de espiras dos enrolamentos primários do BSI deva igualar o número de espiras do único primário do CDI; (b) o indutor de entrada do BSI tem indutância $L/2$ enquanto o CDI tem dois indutores de indutância L . Esta relação vem do primeiro estágio de funcionamento, quando os dois interruptores estão fechados.

Verificar-se-á que a comparação é bastante complexa pois pode ser feita sob diversos aspectos: teóricos, práticos e de aplicação. Nesta comparação, a ser apresentada abaixo, apenas alguns aspectos teóricos e práticos serão colocados, buscando ressaltar as diferenças mais evidentes, evitando-se a afirmação definitiva da superioridade de um em relação ao outro. Tal conclusão definitiva somente seria possível mediante um estudo muito extenso e detalhado, teórico e prático, dos dois conversores, o que não é o objetivo da presente Tese.

3.5.1 Esforços de Corrente Sobre o Transformador de Saída

A partir dos principais equacionamentos, em MCC, dos conversores IDEAIS em foco, constata-se uma equivalência básica entre os dois, embora uma diferença salte aos olhos: a corrente eficaz através do primário do CDI e através dos primários do BSI é dada por expressões diferentes:

$$I_{Pef} = \frac{\sqrt{2-D}}{n \cdot (1-D)} I_o \quad (\text{BSI}) \quad (3.30)$$

$$I_{Pef} = \frac{I_o}{n \cdot \sqrt{1-D}} \quad (\text{CDI}) \quad (3.31)$$

A relação entre esses dois valores eficazes de corrente primária para o BSI e o CDI resulta dada por:

$$\frac{I_{Pef(BSI)}}{I_{Pef(CDI)}} = \sqrt{\frac{2-D}{1-D}} \quad (3.32)$$

o que significa que para o MCC, e razão cíclica variando entre 10% e 50%, o esforço de corrente sobre o transformador de saída do BSI é da ordem de 50% maior que aquele sobre o transformador do CDI, como se pode verificar pelo gráfico da Fig. 3.23.

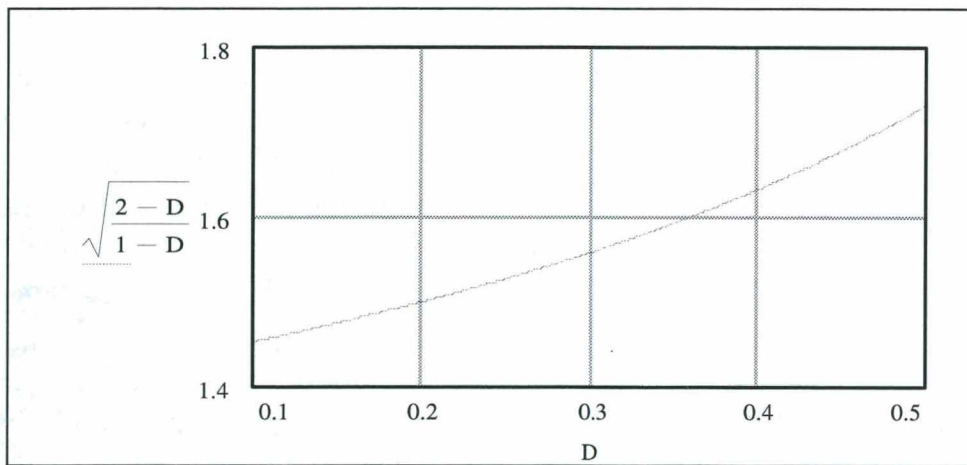


Fig. 3.23 Relação entre os esforços de corrente sobre o transformador do BSI e do CDI em MCC.

Conclui-se que o transformador do BSI estará submetido a esforço de corrente e perdas maiores que no caso do CDI, para ambos os modos de operação.

3.5.2 Características Estáticas

Comparando-se as características estáticas dos dois conversores, para o caso IDEAL, com diodo em série com os indutores (ou fonte), obtém-se o gráfico da Fig. 3.24. Este gráfico mostra que o CDI entra no MCD bem antes que o BSI e se confirma o fato de que os dois conversores podem ser projetados de forma equivalente em modo contínuo, embora os valores mínimos de corrente de carga nesse modo (ponto crítico)

sejam menores para o BSI que para o CDI. O valor de K nesta figura é: $K = \frac{L \cdot f}{R_o \cdot n^2}$.

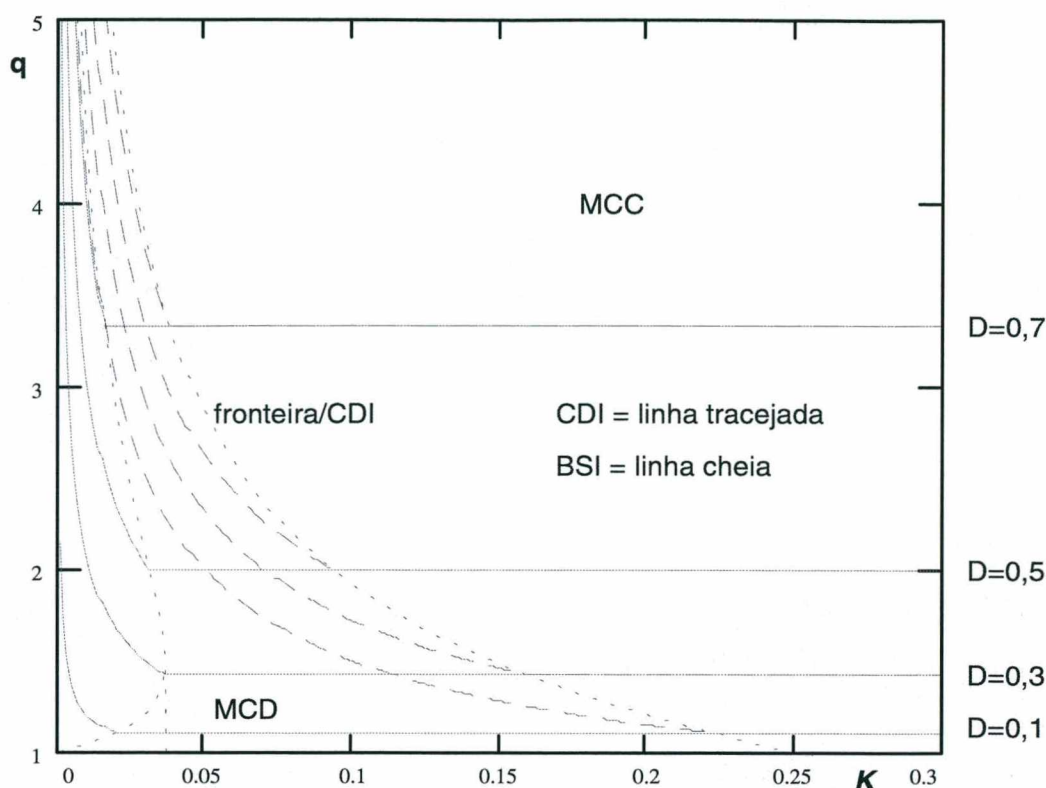


Fig. 3.24 Características estáticas comparadas: BSI x CDI.

Sabe-se que o CDI/GAT/D apresenta uma considerável queda de tensão no MCC, o que não está sendo representado nas curvas da Fig. 3.24, mas constitui uma outra diferença entre os conversores operando no modo contínuo sob grampeamento ativo. Já no modo descontínuo, verifica-se que a equivalência entre os dois conversores se dá apenas dentro de uma faixa restrita e com razões cíclicas diferentes. A Fig. 3.25, com a característica estática ampliada no MCD, ilustra a equivalência entre os conversores. E a equivalência entre as razões cíclicas é dada pelas expressões:

$$D_c = \sqrt{2 \cdot \frac{\bar{I}_o + n \cdot D_b^2}{n}} - 1 \quad (D \text{ para o CDI}) \quad (3.33)$$

$$D_b = \sqrt{\frac{1}{2} \cdot \left[(D_c + 1)^2 - \frac{2}{n} \cdot \bar{I}_o \right]} \quad (D \text{ para o BSI}) \quad (3.34)$$

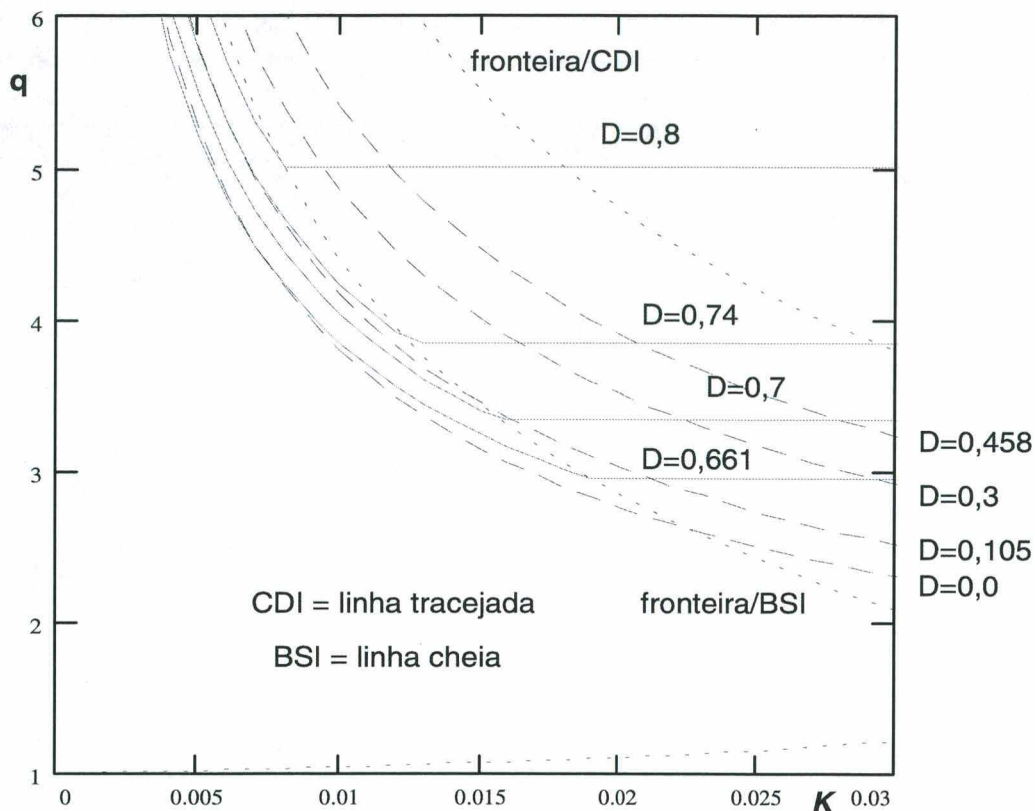


Fig. 3.25 Equivalência entre os conversores em MCD.

Colocando-se em forma gráfica a relação entre as razões cíclicas para conversores BSI e CDI equivalentes, em MCD, obtém-se a Fig. 3.26. Percebe-se, desta figura, que a correspondência entre as razões cíclicas se dá apenas dentro de uma limitada faixa, indicando que os conversores só podem ser projetados de forma equivalente completa numa estreita faixa da característica estática, em MCD.

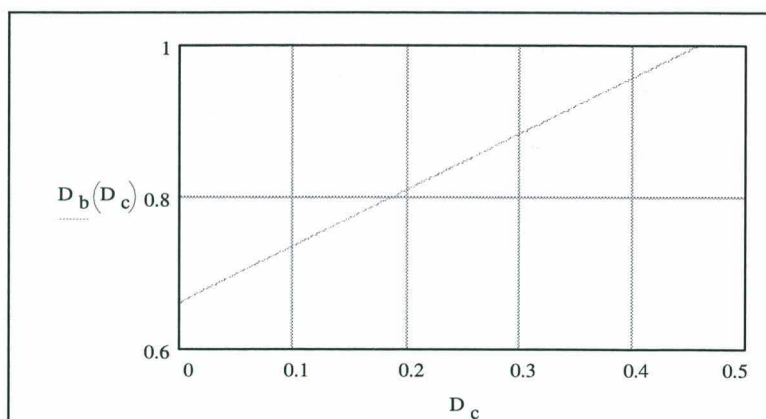


Fig. 3.26 Relação entre as razões cíclicas dos conversores BSI/CDI em MCD.

3.5.3 Recomendações de Utilização

Tendo-se em conta a limitada comparação feita entre os conversores BSI e CDI, algumas conclusões relativas às aplicações podem ser feitas. A primeira delas diz respeito ao modo contínuo, em que os dois conversores, com grampeamento ativo, têm comportamento muito similar. No entanto, há que se considerar as seguintes diferenças:

1. O BSI apresenta maior esforço de corrente sobre o transformador de saída que o CDI, além de exigir a construção de dois primários (ou um primário com *tap* central);
2. O CDI, com a diminuição de carga, entra no modo descontínuo antes do BSI, o que limita em valor superior a carga mínima do CDI em relação ao BSI, no MCC.

Tais diferenças tendem a favorecer o BSI no funcionamento no MCC (por apresentar menores quedas de tensão e maior faixa de carga), embora outros aspectos práticos, como volumes dos magnéticos tenham de ser mais detidamente estudados para chegar-se a uma conclusão definitiva.

A segunda conclusão diz respeito ao modo descontínuo, em que se observam algumas diferenças interessantes:

1. Se eles se equivalem em apenas estreita faixa de carga, em MCD, no entanto eles se complementam, na medida em que (vide Fig. 3.24) as regiões de MCD dos dois conversores, para um mesmo ganho estático, se complementam: quando termina uma a outra está iniciando. Isto significa que para conversores equivalentes, o CDI pode fornecer maior potência, mantendo o MCD, do que é capaz o BSI. E vice-versa, o BSI pode fornecer menores potências, em MCD, do que é capaz o CDI.
2. A ondulação de entrada para o CDI é menor que para o BSI, visto que a corrente através da fonte de tensão de entrada daquele é mantida em condução contínua apesar de o conversor já estar no MCD. Isto se comprova observando o ponto de encontro entre as curvas de $D=0,3$ para o CDI e $D=0,5$ para o BSI (vide Fig. 3.24), onde se verifica que o CDI está no MCD enquanto o “equivalente” BSI estará no MCC, portanto correntes de entrada idênticas e contínuas!

Tais diferenças tendem a favorecer o CDI, por ser capaz de, para mesmo ganho estático de projeto, atingir maior potência nominal no MCD, além de manter uma menor ondulação de corrente na fonte de tensão de entrada. O BSI estaria indicado para projetos com menores potências nominais e MCD. Estas diferenças, no entanto, estão dependentes da pressuposição da relação de indutâncias impostas nas topologias: a indutância do BSI equivale à metade da indutância de cada um dos indutores de entrada do CDI. Fugindo-se desta relação, as conclusões comparativas acima podem não ser estritamente verdadeiras.

3.6 CONCLUSÕES

Este capítulo apresentou as características positivas de fontes de alimentação do tipo fonte de corrente e do controle em modo de corrente e fez um estudo comparativo entre dois conversores alimentados em corrente: o BSI - Conversor *Boost* Simétrico Isolado, e o CDI - Conversor *push-pull* com Duplo Indutor de entrada.

Os conversores em foco foram analisados do ponto de vista teórico idealizado, sob a consideração da presença de indutâncias de dispersão do transformador de saída e sob a consideração da presença ou não de diodos em série com a fonte de entrada (caso do BSI) ou com os indutores de entrada (caso do CDI). Esta última consideração leva à conclusão de que a presença de diodos em série torna os conversores correspondentes ao conversor *Boost* básico (não-isolado ou convencional), visto que neste a corrente através do indutor de entrada é sempre positiva. Já a ausência dos diodos em série faz com que os conversores BSI e CDI com grampeamento ativo, e no modo descontínuo, tenham grande circulação de energia reativa, o que provoca quedas de tensão extras e torna inadequadas as expressões obtidas para os mesmos conversores com os diodos em série introduzidos.

Com relação à consideração da presença da indutância de dispersão, modelada pela colocação de indutor em série com os enrolamentos primários (considerados ideais), concluiu-se que sua presença praticamente não altera o comportamento dos conversores considerados ideais (sem a dispersão). Isto leva à conclusão de que as características estáticas obtidas para os conversores CDI/ideal e BSI/ideal podem ser utilizadas sem problemas para o caso dos mesmos conversores com grampeamento ativo.

Na comparação entre os dois conversores, conclui-se que o CDI/GAT poderá ser projetado para potências maiores, em MCD, que o seu equivalente BSI/GAT. Mas que tal conclusão está dependente da consideração de que a indutância do indutor de entrada do BSI seja a metade daquela de cada um dos indutores de entrada do CDI. Eliminando-se tal relação, outras conclusões poderão ser obtidas.

O próximo capítulo tratará de estudos relativos à metodologia de projeto do conversor CDI, com mais detalhes, visando ao projeto, à simulação e à implementação do mesmo. O BSI também será abordado, como uma possível alternativa de utilização no sistema de correção de fator de potência ora sendo exposto.

CAPÍTULO 4

PROJETOS DOS CONVERSORES CDI E BSI

4.1 INTRODUÇÃO

Neste capítulo será introduzida uma metodologia de projeto para o conversor CDI e sua aplicação visando à simulação e à implementação de uma fonte CC-CC baseada nessa topologia. Dependendo de se desejar uma fonte operando no modo contínuo ou no descontínuo, o projeto sofrerá pequena variação, mas de qualquer forma terá por base a característica estática apresentada no capítulo 3, referente ao conversor CDI com grampeamento ativo e com diodo em série com os indutores de entrada.

Uma metodologia de projeto para o conversor BSI também será apresentada e projetos em MCC e MCD serão desenvolvidos para ambos os conversores. Em seguida os resultados dos projetos serão confrontados com resultados de simulação numérica.

4.2 METODOLOGIA DE PROJETO DO CONVERSOR CDI

Para projetar-se um conversor qualquer deve-se seguir uma metodologia de projeto. Esta, em geral propugna certos passos na aplicação das principais expressões matemáticas obtidas da análise do conversor, ou curvas de projeto geradas a partir dessas, utilizando-se das especificações de projeto e de algumas definições ou escolhas do projetista.

A metodologia pode, também, ser mais generalista, isto é, considerando a possibilidade de encontrar-se qualquer valor de componente produzido durante os dimensionamentos do projeto, ou pode ser mais objetiva, levando-se em conta a disponibilidade de componentes ou dispositivos já disponíveis no laboratório.

No projeto do conversor CDI, a ser elaborado a seguir, optou-se pela metodologia mais objetiva, tendo em vista a possibilidade de utilizar-se interruptores a semicondutor do tipo IGBT (*Insulated Gate Bipolar Transistor*), disponíveis no laboratório. Sendo assim, as especificações devem contemplar o limite de tensão máxima desse interruptor (V_{CEmax}).

Esta metodologia inclui o seguinte roteiro de cálculos para o projeto do conversor CDI:

1. Determinação dos valores teóricos da razão cíclica, do ganho estático e da variável de carga (K) em função das especificações iniciais para o projeto desejado.
2. Determinação dos demais parâmetros do projeto;
3. Ajuste da razão cíclica em cerca de 10% acima para compensação das quedas de tensão do projeto realista;
4. Determinação do valor da tensão de grampeamento sobre os interruptores de potência comandados;
5. Cálculo da corrente de entrada em função do rendimento total estimado para o conversor;
6. Determinação do sistema de partida com limitação da corrente de entrada;
7. Realização do cálculo térmico dos indutores de entrada;
8. Realização do cálculo térmico do transformador de isolamento;
9. Realização do cálculo térmico do dissipador dos interruptores comandados;
10. Realização do cálculo térmico do dissipador dos diodos retificadores de saída;
11. Especificações dos dispositivos semicondutores a serem utilizados;
12. Especificações dos demais componentes do sistema.

4.2.1 Projeto do Conversor CDI.

Em primeiro lugar, observa-se que não serão levadas em conta as quedas de tensão resistivas do conversor real mas, inicialmente, apenas os equacionamentos da análise teórica serão considerados. Aquelas quedas de tensão serão compensadas pelo próprio controle do conversor, levando-se em conta que haverá flexibilidade para tanto. Independentemente do modo de operação desejado (MCC ou MCD), os seguintes passos deverão ser seguidos para o projeto do conversor.

1. Especificações do projeto desejado:

- tensão de entrada (V_i);
- tensão de saída (V_o);
- potência de saída (P_o);
- frequência de comutação (f);
- tensão máxima de bloqueio do interruptor (V_{Cemax});
- ondulação máxima de corrente na fonte de entrada (em % de I_o ou em Ampères), para o MCC.

2. Determinação do valor da resistência nominal de carga: R_o .

3. Escolha dos valores nominais de

- razão cíclica (D),
- ganho estático (q),
- e variável de carga (K),

com base na característica estática do conversor CDI/GAT, que resulta (aproximadamente) idêntica à obtida para o caso do conversor ideal (sem dispersão no transformador de saída).

Escolhem-se esses valores (D , q e K) tendo-se em vista o critério de faixa de carga mais ampla possível e a tensão máxima do interruptor de potência a ser utilizado, como será visto nos exemplos de projeto à frente. Além disso, deve-se atentar para o fato de que quanto mais à direita (maior valor de K), para o MCC, menor deverá ser a ondulação da corrente na fonte de entrada (ou em um indutor de entrada).

4. Determinação da relação de espiras adequada para o transformador de saída, em função das especificações e dos valores de razão cíclica e ganho estático escolhidos.

5. Cálculo do valor da indutância dos indutores de entrada.

6. Determinação do valor da variável de carga crítica (K crítico) correspondente à potência mínima do conversor. Desse modo a faixa de carga de operação em MCC estará sendo avaliada, bem como ter-se-á a certeza de que o conversor estará no modo descontínuo, no caso do projeto em MCD. No projeto em MCD, determina-se, ainda, pela característica estática, o valor da variável de carga para mínima carga, para determinação da faixa de carga e da carga mínima.

7. Cálculo do percentual de carga mínima e do valor da resistência de carga mínima (a partir do K_{min} encontrado no item precedente).

8. Cálculo do valor da ondulação de corrente na fonte de entrada (para o MCC) para verificar se satisfaz à especificação inicial. Para o MCD, calcula-se a ondulação (que corresponde ao valor de pico) da corrente de entrada, para dimensionamento do indutor de entrada.

9. Finalmente, a partir de um valor hipotético (máximo) de indutância de dispersão do transformador de saída, calcula-se o valor esperado da tensão de grampeamento e se o compara com o valor máximo da tensão de bloqueio do interruptor a ser utilizado (IGBT disponível).

Estas são as etapas do projeto do conversor CDI/GAT para ser operado em qualquer dos dois modos de condução possíveis. No entanto, não se poderá considerar o projeto adequado e confiável, enquanto não se fizer uma simulação numérica do circuito considerado, incluindo o valor da indutância de dispersão máxima aceitável.

4.2.2 Exemplo de Projeto do Conversor CDI em MCC.

Seguindo a metodologia apresentada no item anterior, pode-se projetar um conversor CDI com grampeamento ativo e operando no modo contínuo.

1. Especificações:

- tensão de entrada: $V_i = 270V$
- tensão de saída: $V_o = 60V$
- frequência de comutação: $f = 26kHz$

(Esta frequência foi escolhida em função da velocidade de comutação dos IGBTs de últimas gerações e altas potências, que estaria na faixa de 20 a 40kHz de frequência.)

- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$
- ondulação máxima de corrente na fonte de tensão da entrada: 5% da corrente de carga nominal.

2. Determinação do valor da resistência nominal de carga:

$$R_o = \frac{V_o^2}{P_o} = 0,6\Omega \quad (4.1)$$

3. Escolhem-se os valores nominais de razão cíclica, ganho estático e K , a partir da característica estática, Fig. 4.1, e dos critérios já enunciados:

$$q = 1,25 \Rightarrow D = 0,2 \Rightarrow K \cong 0,4 \quad (4.2)$$

4. Determinação da relação de espiras. Feita com base na expressão para o ganho estático:

$$q = \frac{\frac{n}{2} V_o}{V_i} \Rightarrow n = 2 \cdot q \cdot \frac{V_i}{V_o} \Rightarrow n \cong 11,0 \quad (4.3)$$

5. A indutância de entrada é calculada em seguida:

$$L = \frac{K \cdot R_o \cdot n^2}{f} \Rightarrow L = 1117\mu H \quad (4.4)$$

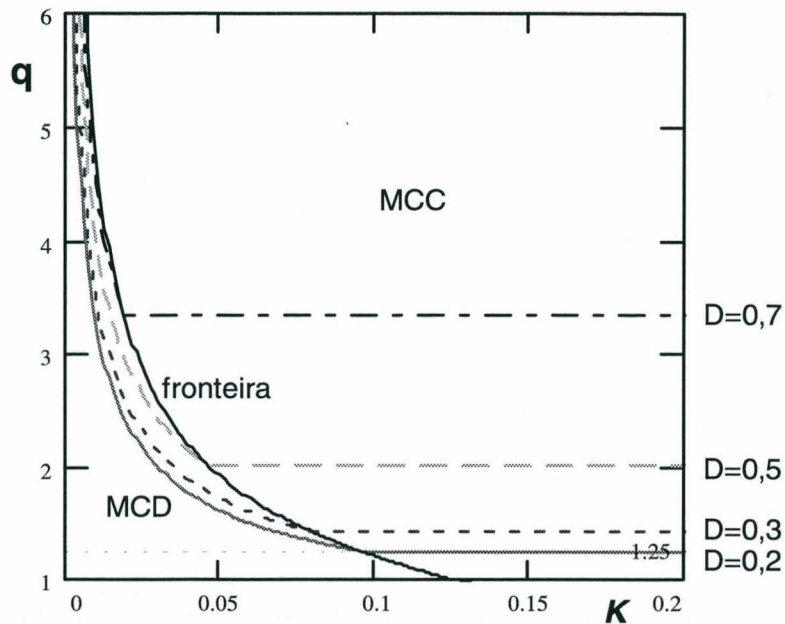


Fig. 4.1 Característica estática do CDI/GAT.

6. A variável de carga K no ponto crítico, isto é, no momento em que o conversor teoricamente inicia o modo descontínuo, pode ser obtida pela expressão abaixo, ou pelo ábaco da Fig. 4.2.

$$K_{min} = \frac{1}{8} \cdot (D - 1)^2 \cdot (1 + D) \Rightarrow K_{min} = 0,096 \quad (4.5)$$

Da curva citada conclui-se que o K procurado vale: $K=0,096$. A faixa de carga para operação no modo contínuo valerá então:

$$C_{min} = \frac{0,096}{0,4} \cong 0,24 \Rightarrow F_{carga} = 76\% \quad (4.6)$$

Significando que a carga mínima estará em torno de 24% do valor nominal, ainda mantendo-se o MCC, e a faixa de carga resultando em 76%, isto é: 100% (carga nominal) subtraído de 24% (carga mínima).

7. O valor da resistência de carga mínima será:

$$R_{omin} = \frac{L \cdot f}{K_{min} \cdot n^2} \Rightarrow R_{min} = 2,5\Omega \quad (4.7)$$

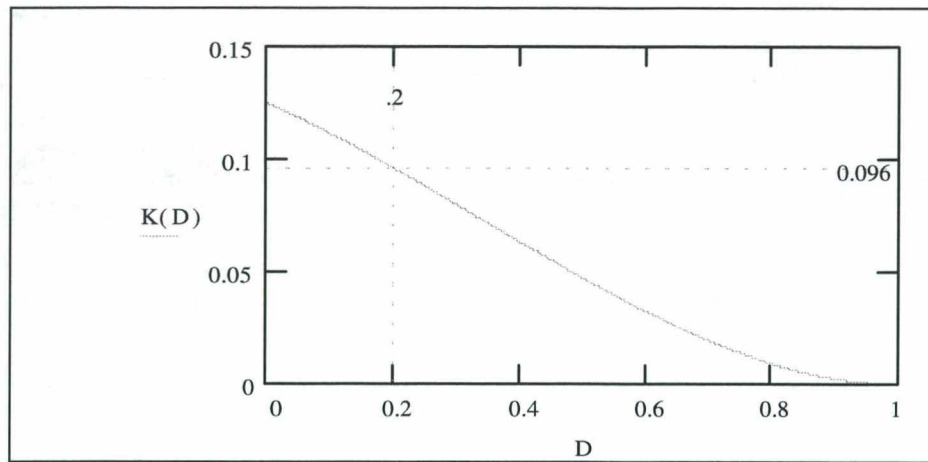


Fig. 4.2 Relação entre K crítico e a razão cíclica.

8. A ondulação de corrente é obtida a partir da expressão:

$$\Delta I_i = 2 \cdot D \cdot \left(\frac{V_i}{2 \cdot L \cdot f} \right) \Rightarrow \Delta I_i = 1,86A \Rightarrow \Delta I_i = 1,86\% \quad (4.8)$$

9. A partir de um valor de indutância de dispersão (suposto como máximo), a tensão de grampeamento é, finalmente, calculada. Supondo-se $L_d = 75\mu H$, obtém-se:

$$V_g = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16 \cdot L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \Rightarrow V_g = 757V \quad (4.9)$$

Verifica-se que este valor é menor do que a máxima tensão sobre o IGBT, especificada no item 1., acima, resultando um valor aceitável de projeto.

4.2.3 Exemplo de Projeto do Conversor CDI em MCD.

Para o projeto do conversor com grampeamento ativo e operando no modo de condução descontínuo (MCD) pode-se seguir a mesma metodologia, apenas atentando para alguns poucos aspectos diferentes. As especificações de entrada serão, basicamente, as mesmas já utilizadas acima.

1. Especificações:

- tensão de entrada: $V_i = 270V$
- tensão de saída: $V_o = 60V$
- frequência de comutação: $f = 26kHz$

- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$

2. Determinação do valor da resistência nominal de carga:

$$R_o = \frac{V_o^2}{P_o} = 0,6\Omega \quad (4.10)$$

3. Escolhem-se os valores nominais de razão cíclica, ganho estático e K , a partir da característica estática e dos critérios já enunciados:

$$q = 1,7 \Rightarrow D = 0,35 \Rightarrow K \cong 0,056 \quad (4.11)$$

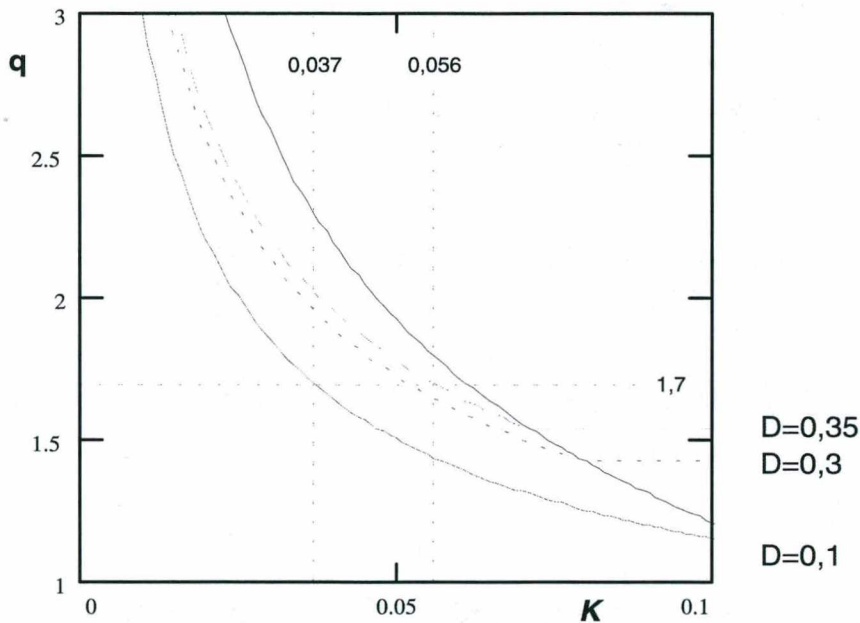


Fig. 4.3 Característica estática do CDI/GAT.

O valor preciso de K pode ser calculado pela expressão abaixo:

$$K = \frac{(D + 1)^2}{(4 \cdot q - 1)^2 - 1} \Rightarrow K = 0,056 \quad (4.12)$$

4. Determinação da relação de espiras. Feita com base na expressão para o ganho estático:

$$q = \frac{\frac{n}{2} V_o}{V_i} \Rightarrow n = 2 \cdot q \cdot \frac{V_i}{V_o} \Rightarrow n \cong 15,0 \quad (4.13)$$

5. A indutância de entrada é calculada em seguida:

$$L = \frac{K \cdot R_o \cdot n^2}{f} \Rightarrow L = 289,9 \mu H \quad (4.14)$$

6. A variável de carga K , no ponto crítico, isto é, na fronteira entre os modos contínuo e descontínuo, pode ser encontrada pelo ábaco, já visto, da Fig. 4.2, para a razão cíclica nominal. Da curva citada o K procurado vale aproximadamente: $K=0,071$. Conclui-se, então, que o ponto crítico está mais à direita do K de projeto, garantindo o modo descontínuo, conforme desejado. Já a faixa de carga pode ser determinada observando-se, na característica estática, em MCD, o valor de K para a razão cíclica mínima (aprox. $D=0,1$) como sendo $K=0,037$. Assim:

$$C_{min} = \frac{0,037}{0,056} \cong 0,66 \Rightarrow F_{carga} = 34\% \quad (4.15)$$

7. A resistência de carga mínima pode ser calculada e resulta:

$$R_{omin} = \frac{L \cdot f}{K_{min} \cdot n^2} \Rightarrow R_{min} = 0,905 \Omega \quad (4.16)$$

9. A ondulação de corrente na fonte de tensão de entrada vale:

$$\Delta I_i = 2 \cdot D \cdot \left(\frac{V_i}{2 \cdot L \cdot f} \right) = 12,5 \Rightarrow \Delta I_i = 12,5 A \Rightarrow \Delta I_i = 12,5\% \quad (4.17)$$

No caso do CDI deve-se avaliar a corrente de pico através de cada indutor de entrada:

$$I_{Lp} = (1 + D) \cdot \left(\frac{V_i}{2 \cdot L \cdot f} \right) = 24,2 A \quad (4.18)$$

10. Supondo-se uma indutância de dispersão máxima de $75\mu\text{H}$, a tensão de grampeamento é, finalmente, calculada e se obtém:

$$V_g = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16 \cdot L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \Rightarrow V_g = 1010V \quad (4.19)$$

Verifica-se que este valor é menor do que a máxima tensão sobre o IGBT, especificada no item 1., acima, resultando um valor aceitável de projeto.

Uma característica não muito desejável neste modo de operação é a limitada faixa de carga (sob tensão regulada) que se observa a partir da análise da característica estática do conversor no MCD. Verifica-se aí que o valor mínimo da variável de carga, K , está muito próximo do seu valor nominal (vide Fig. 4.3). Uma avaliação visual tem como resultado, aproximado, uma faixa de carga menor que 50%, apenas.

4.3 METODOLOGIA DE PROJETO DO CONVERSOR BSI

A metodologia de projeto para o conversor *Boost* Simétrico Isolado é a mesma que a utilizada para o projeto do Conversor de Duplo Indutor de Entrada, valendo as mesmas considerações feitas lá. A metodologia escolhida, portanto, é aquela mais objetiva, que parte da disponibilidade efetiva de componentes no laboratório. Os mesmos passos apresentados no item (4.2) devem ser seguidos neste caso.

4.3.1 Projeto do Conversor BSI.

Seguindo as mesmas considerações já feitas no item correspondente do CDI, parte-se, no projeto do conversor BSI, independentemente do modo de condução desejado, para o desenvolvimento das seguintes etapas, baseando-se unicamente nos equacionamentos teóricos já realizados e apresentados no capítulo anterior.

Chama-se a atenção para o fato de que o valor da indutância de dispersão não é levado em conta no projeto por ter sido evidenciada, a partir das análises teóricas, sua pequena influência sobre a característica estática global.

1. Especificações do projeto desejado:

- tensão de entrada (V_i) ;
- tensão de saída (V_o) ;
- potência de saída (P_o) ;
- frequência de comutação (f) ;
- tensão máxima de bloqueio do interruptor (V_{CEmax}) ;

- ondulação máxima de corrente na fonte de entrada (em % de I_o ou em Ampères), para o MCC.

2. Determinação do valor da resistência nominal de carga: R_o .

3. Escolha dos valores nominais de

- razão cíclica (D),
- ganho estático (q),
- e a variável de carga (K),

com base na característica estática do conversor BSI/GAT, que é a mesma obtida para o conversor ideal (sem dispersão no transformador).

Escolhem-se esses valores (D , q e K) tendo-se em vista o critério de faixa de carga mais ampla possível e a tensão máxima do interruptor de potência a ser utilizado, como será visto nos exemplos de projeto à frente. Além disso, deve-se atentar para o fato de que quanto mais à direita (maior valor de K), para o MCC, menor deverá ser a ondulação da corrente na fonte de entrada (ou no indutor de entrada).

4. Determinação da relação de espiras adequada para o transformador de saída, em função das especificações e dos valores de razão cíclica e ganho estático escolhidos.

5. Calcula-se o valor exato de K (conhecido aproximadamente do gráfico da característica estática) pela equação adequada (apenas para o MCD).

6. Calcula-se o valor da indutância do indutor de entrada.

7. Determina-se o valor da variável de carga crítica (K crítico) correspondente à potência mínima do conversor. Desse modo a faixa de carga de operação, em MCC ou MCD, estará sendo avaliada, bem como ter-se-á a certeza de que o conversor estará no modo descontínuo, no caso do projeto em MCD. A resistência de carga mínima também pode ser avaliada nesta etapa, a partir do conhecimento do K crítico (para o MCC) ou do K mínimo (para o MCD).

8. Calcula-se o valor da ondulação de corrente na fonte de entrada (para o MCC) e se verifica se satisfaz à especificação inicial. Para o MCD, calcula-se a ondulação (que corresponde ao valor de pico) da corrente de entrada, para dimensionamento do indutor de entrada.

9. Finalmente calcula-se o valor da tensão de grampeamento esperada e se o compara com o valor máximo da tensão de bloqueio do interruptor a ser utilizado (IGBT disponível). Se a tensão de grampeamento resultar maior que a tensão máxima do semicondutor, há que se refazer o projeto diminuindo o ganho estático escolhido inicialmente.

Estas são as etapas do projeto do conversor BSI/GAT para ser operado em qualquer dos dois modos de condução possíveis.

4.3.2 Exemplo de Projeto do Conversor BSI em MCC.

Seguindo a metodologia apresentada no item anterior, pode-se projetar um conversor BSI com grampeamento ativo e operando no modo contínuo.

1. Especificações:

- tensão de entrada: $V_i = 270V$
- tensão de saída: $V_o = 60V$
- potência a ser transferida: $P_o = 6000W$
- frequência de comutação: $f = 26kHz$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$
- ondulação de corrente na fonte de entrada, no máximo: 5% da corrente de carga nominal.

2. Determinação do valor da resistência nominal de carga:

$$R_o = \frac{V_o^2}{P_o} = 0,6\Omega \quad (4.20)$$

3. Escolhem-se os valores nominais de razão cíclica, ganho estático e K , a partir da característica estática (Fig. 4.4, onde o valor de K , nesta figura, vale: $K = \frac{2 \cdot L \cdot f}{R_o \cdot n^2}$) e dos critérios já enunciados:

$$q = 1,25 \Rightarrow D = 0,2 \Rightarrow K \cong 0,40 \quad (4.21)$$

4. Determinação da relação de espiras, com base na expressão para o ganho estático:

$$q = \frac{\frac{n}{2} V_o}{V_i} \Rightarrow n = 2 \cdot q \cdot \frac{V_i}{V_o} \Rightarrow n \cong 11,0 \quad (4.22)$$

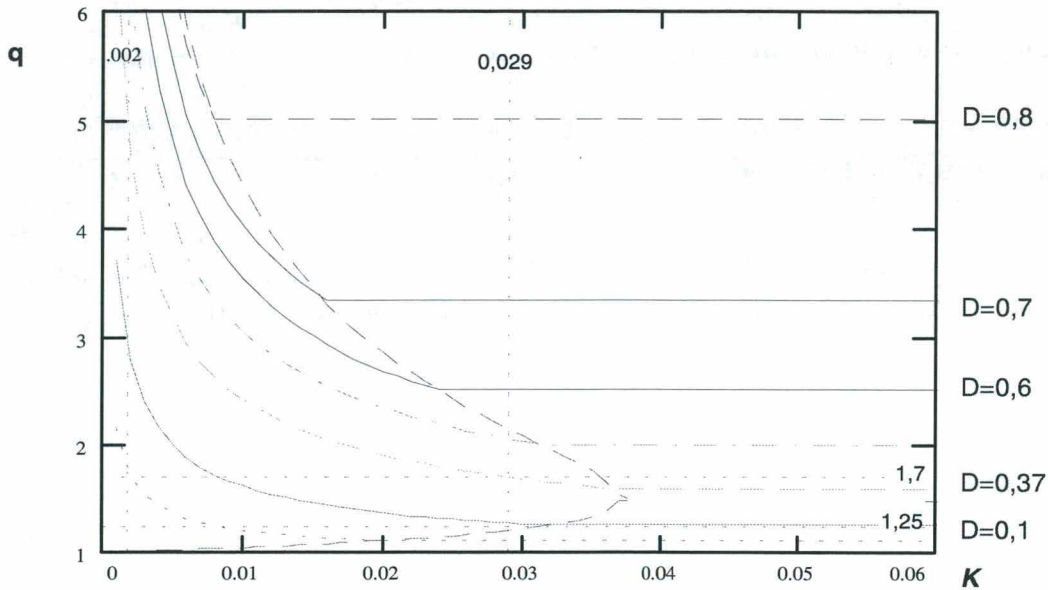


Fig. 4.4 Característica estática do BSI/GAT

5. A indutância de entrada é calculada em seguida:

$$L = \frac{K \cdot R_o \cdot n^2}{2 \cdot f} \quad \Rightarrow \quad L = 558,5 \mu H \quad (4.23)$$

6. Determina-se o valor da variável de carga crítica (K crítico), correspondente à potência mínima do conversor em MCC, pela expressão abaixo ou pelo ábaco da Fig. 4.5.

$$K(D) = \frac{1}{4} \cdot D \cdot (D - 1)^2 \quad \Rightarrow \quad K(0,2) = 0,032 \quad (4.24)$$

A faixa de carga para operação no modo contínuo valerá então:

$$C_{min} = \frac{0,032}{0,4} \cong 0,08 \quad \Rightarrow \quad F_{carga} = 92\% \quad (4.25)$$

A resistência de carga mínima pode ser calculada e resulta:

$$R_{omin} = \frac{2 \cdot L \cdot f}{K_{min} \cdot n^2} \quad \Rightarrow \quad R_{omin} = 7,5 \Omega \quad (4.26)$$

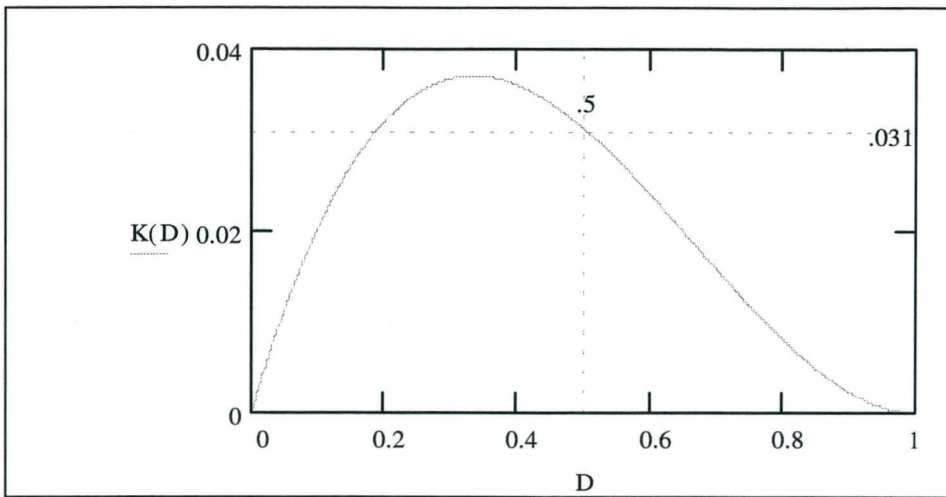


Fig. 4.5 Relação entre K crítico e a razão cíclica para o BSI.

7. Calcula-se o valor da ondulação de corrente para verificar se satisfaz ao requisito inicial especificado:

$$\Delta I_i = 2 \cdot D \cdot \left(\frac{V_i}{2 \cdot L \cdot f} \right) \Rightarrow \Delta I_i = 3,72 A \Rightarrow \Delta I_i = 3,7\% \quad (4.27)$$

Verifica-se que este valor satisfaz ao especificado para a ondulação de corrente na fonte de entrada (5% da corrente nominal de carga).

8. A tensão de grampeamento é, finalmente, calculada, supondo-se um valor máximo para a indutância de dispersão (L_d) de do transformador de dispersão, e obtém-se:

$$V_g = n \cdot V_o \cdot \left[1 + \frac{1}{2 \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \Rightarrow V_g = 739V \quad (4.28)$$

Verifica-se que este valor é menor do que a máxima tensão sobre o IGBT, especificada no item 1., acima, resultando um valor aceitável de projeto.

4.3.3 Exemplo de Projeto do Conversor BSI em MCD.

Para o projeto do conversor BSI com grampeamento ativo e operando no modo de condução descontínuo (MCD) pode-se seguir a mesma metodologia do item (4.3.1), apenas atentando para alguns poucos aspectos próprios do modo considerado.

1. Especificações:

- tensão de entrada: $V_i = 270V$
- tensão de saída: $V_o = 60V$
- frequência de comutação: $f = 26kHz$
- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$

2. Determinação do valor da resistência nominal de carga:

$$R_o = \frac{V_o^2}{P_o} = 0,6\Omega \quad (4.29)$$

3. Escolhem-se os valores nominais de razão cíclica, ganho estático e K , a partir da característica estática (vide Fig. 4.4) e dos critérios já enunciados:

$$q = 1,7 \quad \Rightarrow \quad D = 0,37 \quad \Rightarrow \quad K \cong 0,03 \quad (4.30)$$

4. Determinação da relação de espiras, com base na expressão para o ganho estático:

$$q = \frac{\frac{n}{2} V_o}{V_i} \quad \Rightarrow \quad n = 2 \cdot q \cdot \frac{V_i}{V_o} \quad \Rightarrow \quad n \cong 15,0 \quad (4.31)$$

5. A partir da expressão do ganho estático em MCD, dado em função de K e D , obtém-se a expressão para K e se calcula seu valor exato.

$$K = \frac{-D^2}{1 - (2 \cdot q - 1)^2} \quad \Rightarrow \quad K = 0,029 \quad (4.32)$$

6. A indutância de entrada é calculada em seguida:

$$L = \frac{K \cdot R_o \cdot n^2}{2 \cdot f} \quad \Rightarrow \quad L = 74,7\mu H \quad (4.33)$$

7. A variável de carga K , no ponto crítico, pode ser avaliada pelo ábaco da Fig. 4.5, acima, ou pela expressão:

$$K(D) = \frac{1}{4} \cdot D \cdot (D - 1)^2 \quad \Rightarrow \quad K(0,4) = 0,037 \quad (4.34)$$

Este valor indica que o conversor estará, de fato, no MCD, visto que o ponto crítico está à direita do ponto K nominal. Já a faixa de carga pode ser determinada observando-se, na característica estática, em MCD, o valor de K para a razão cíclica mínima (aprox. $D=0,1$) como sendo $K=0,002$. Assim:

$$C_{min} = \frac{0,002}{0,029} \cong 7\% \quad \Rightarrow \quad F_{carga} = 93\% \quad (4.35)$$

A resistência de carga mínima pode ser calculada e resulta:

$$R_{omin} = \frac{2 \cdot L \cdot f}{K_{min} \cdot n^2} \quad \Rightarrow \quad R_{omin} = 8.63\Omega \quad (4.36)$$

8. A ondulação de corrente (que corresponde ao pico da corrente) no indutor de entrada valerá (considerando a influência da indutância de dispersão):

$$\Delta I_i = I_{Lp} = 2 \cdot D \cdot \left[\frac{V_i}{2 \cdot \left(L + \frac{L_d}{2} \right) \cdot f} \right] = 42,9 \quad \Rightarrow \quad \Delta I_i = 42,9 A \quad \Rightarrow \quad I_{Lpico} = 42,9 A \quad (4.37)$$

Esta corrente de pico no indutor de entrada está sendo calculada em função do somatório da indutância de entrada com a metade das indutâncias de dispersão de cada primário do transformador de saída pois, de fato, estas resultam em paralelo entre si e em série com a indutância de entrada, no momento do fechamento simultâneo dos interruptores principais.

9. A tensão de grampeamento, supondo-se um valor de indutância de dispersão, $L_d=30\mu H$, é, finalmente, calculada e se obtém:

$$V_g = n \cdot V_o \cdot \left[1 + \frac{1}{2 \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \quad \Rightarrow \quad V_g = 995V \quad (4.38)$$

Verifica-se que este valor é menor do que a máxima tensão sobre o IGBT, especificada no item 1., acima, resultando um valor aceitável de projeto.

Este projeto confirma o fato de que a faixa de carga do BSI em MCD é maior do que a do CDI no mesmo modo. Pois neste atinge-se apenas 34% de faixa de carga, enquanto naquele tem-se um valor bem maior: 93% da carga nominal.

4.4 SIMULAÇÃO NUMÉRICA DOS CONVERSORES

A partir dos resultados de projeto dos conversores acima, são feitas simulações numéricas do comportamento do conversor para cargas nominal e mínima. Para estas simulações são utilizados os modelos ideais do programa de simulação numérica “Pspice”. Para o transformador não é utilizado o modelo magnético, mas sim o de indutâncias acopladas idealmente e com indutâncias magnetizante e de dispersão externas. Como interruptores de potência são utilizados interruptores ideais com diodo em série, para garantir a unidirecionalidade de corrente. Em paralelo com o interruptor unidirecional em corrente obtido, utiliza-se um diodo, para modelar o diodo integrado de um IGBT (ou MOSFET) real.

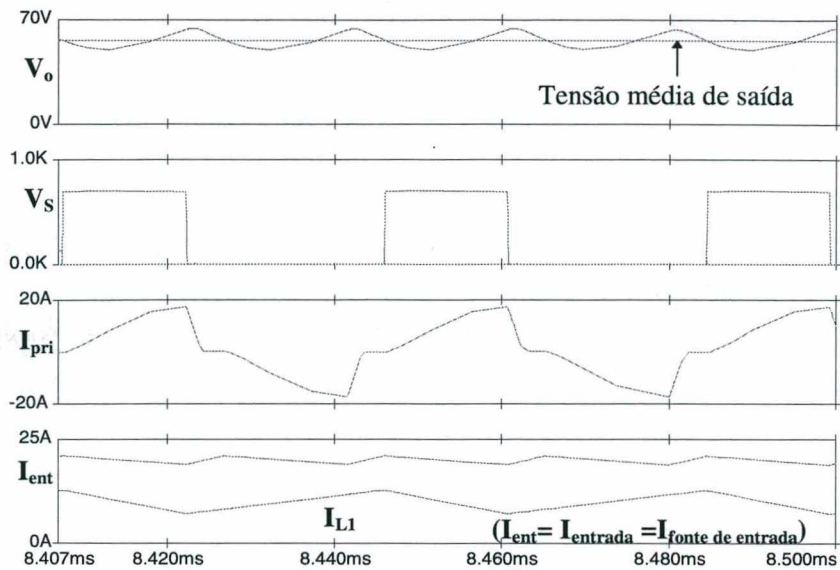
Os itens abaixo apresentarão as principais formas-de-onda correspondentes às simulações numéricas realizadas a partir dos resultados dos projetos dos conversores CDI e BSI, com grameamento ativo, operando nos modos MCC e MCD, e para cargas nominal e mínima. Como já foi afirmado, uma simulação com os resultados de um projeto de um conversor – projeto este baseado em equacionamentos idealizados –, deve ser realizada para que se tenha mais uma importante informação sobre a validade do projeto desenvolvido.

4.4.1 Simulação do CDI/GAT em MCC.

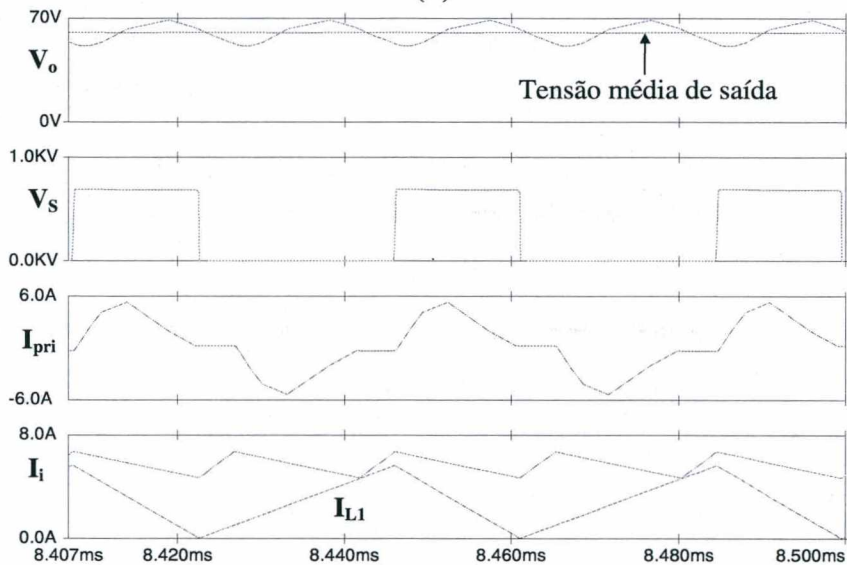
As principais formas-de-onda resultantes da simulação do CDI/GAT, em MCC, estão apresentadas na Fig. 4.6.

Esses resultados mostram a tensão de saída com uma ondulação exagerada. Isto se explica pelo fato de os capacitores de saída terem sido escolhidos com baixa capacitância, para atingir-se o regime permanente de simulação, de forma mais rápida. Esta observação vale para todas as simulações que se seguem.

Observa-se, nessas simulações, que a tensão sobre o interruptor S_1 (V_S) está *grampeada* no nível previsto pelo projeto, não havendo sobretensão relativa à presença da indutância de dispersão do transformador de saída (incluída em todas as simulações).



(a)



(b)

Fig. 4.6 Formas-de-onda para: carga nominal (a); carga mínima (b).

4.4.2 Simulação do CDI/GAT em MCD.

As principais formas-de-onda resultantes da simulação do CDI/GAT, em MCD, estão apresentadas na Fig. 4.7.

Operando neste modo descontínuo a razão cíclica deve ser alterada à medida em que o conversor vai tendo sua carga diminuída. Portanto, nas curvas correspondentes à carga mínima a razão cíclica é menor que aquela para as curvas da carga nominal. Percebe-se esta diferença observando-se a curva da corrente primária (I_{pri}) e verificando

o intervalo de tempo em que ela permanece nula: este intervalo corresponde à razão cíclica imposta ao conversor.

Uma característica interessante do CDI é a continuidade da corrente na fonte de tensão de entrada, independentemente do modo de operação. Para o caso de conversores acionados primariamente por baterias, esta é uma característica de todo desejável pela baixa ondulação de corrente que será drenada das mesmas, mesmo no modo descontinuo.

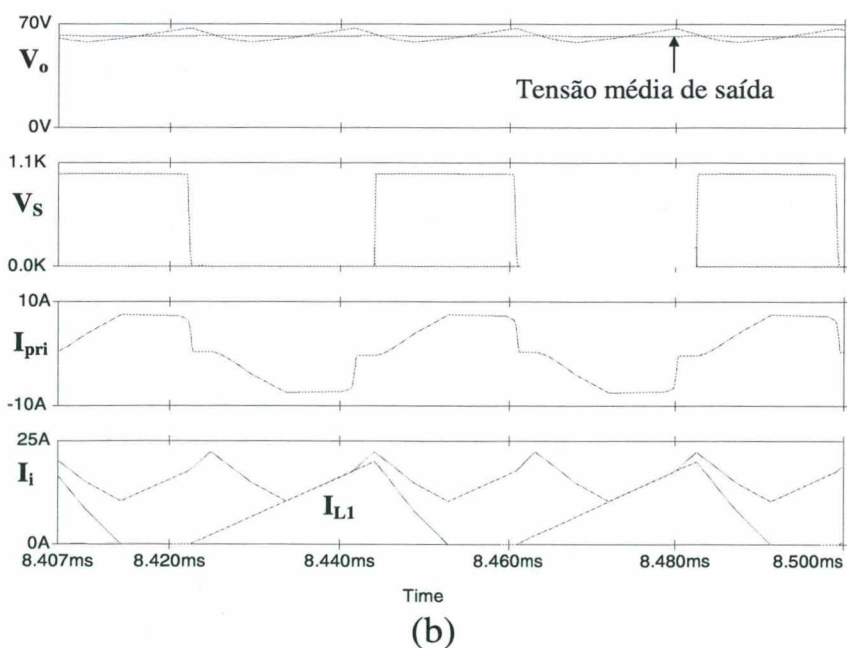
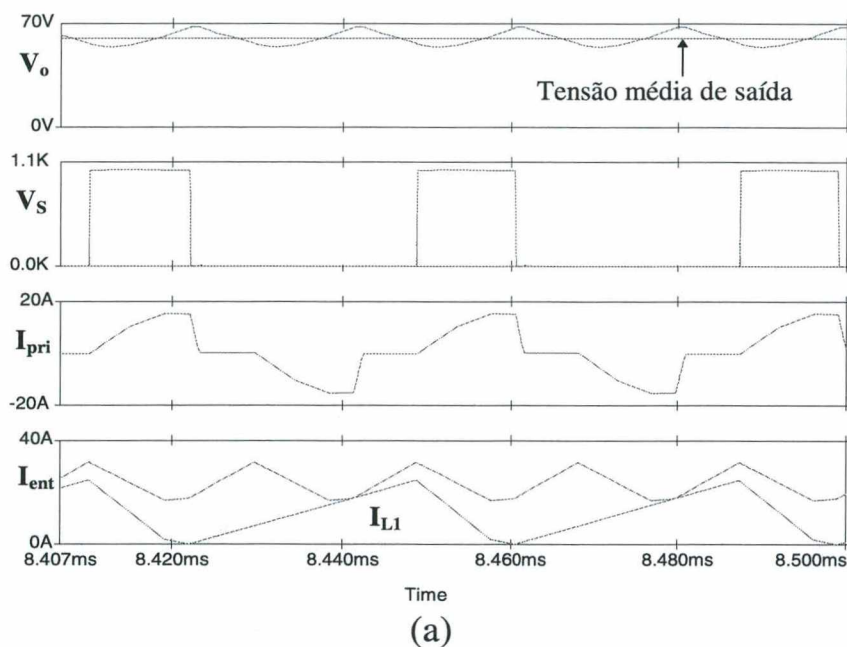


Fig. 4.7 Formas-de-onda para: carga nominal (a); carga mínima (b)

4.4.3 Simulação do BSI/GAT em MCC.

As principais formas-de-onda resultantes da simulação do BSI/GAT, em MCC, estão apresentadas na Fig. 4.8.

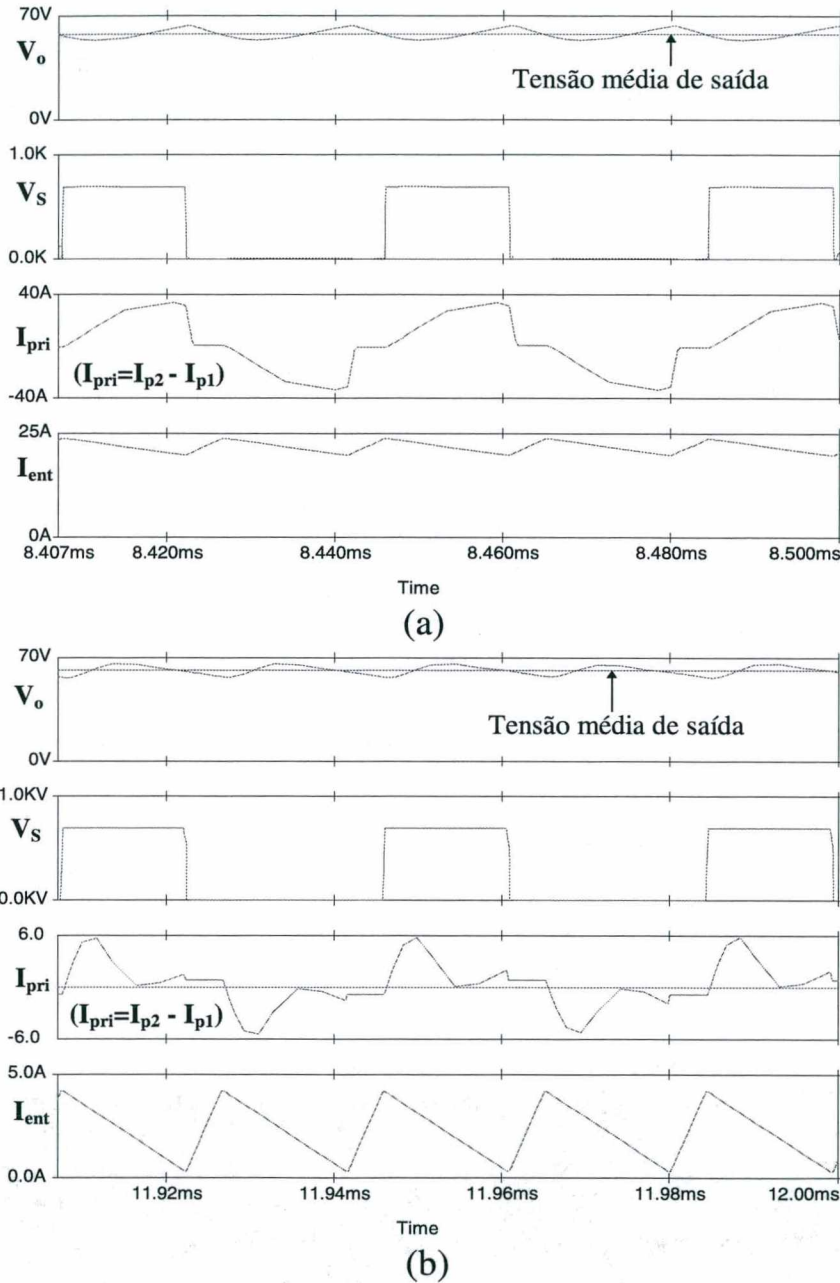


Fig. 4.8 formas-de-onda para: carga nominal (a); carga mínima (b).

4.4.4 Simulação do BSI/GAT em MCD.

As principais formas-de-onda resultantes da simulação do BSI/GAT, em MCD, estão apresentadas na Fig. 4.9.

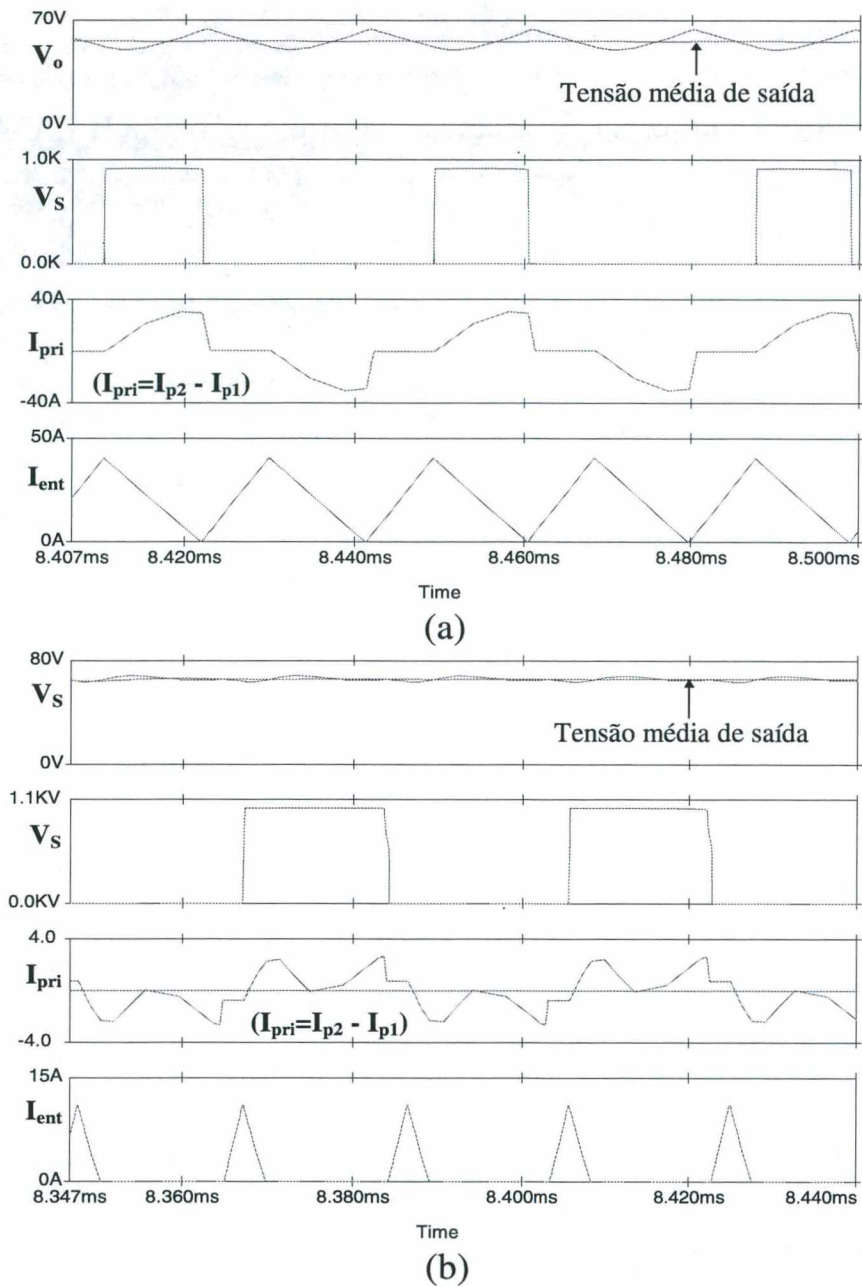


Fig. 4.9 formas-de-onda para: carga nominal (a); carga mínima (b).

Nesta figura, as correntes primárias estão definidas, para efeito de comparação com as correspondentes correntes do CDI, como a diferença entre as correntes do primário inferior (I_{p2}) e do primário superior (I_{p1}). Isto é, os dois primários, sendo percorridos por duas correntes distintas, são vistos como formando um primário único, cuja corrente (diferencial) é a responsável pela transferência de potência à carga.

Verifica-se, ainda, para o caso de carga mínima, que a corrente primária equivalente (I_{pri}) não corresponde exatamente à prevista na teoria: nota-se um repique de corrente, quando o esperado seria corrente nula até o final do intervalo em que a tensão sobre o interruptor está alta. Isto se explica pela interação entre o capacitor de

grampeamento e os indutores de dispersão dos primários, ocasionando uma oscilação ressonante que é interrompida no momento em que ocorre a próxima comutação.

4.4.5 Comutação nos Interruptores e Diodos

A comutação nos interruptores principais e nos diodos retificadores está apresentada na Fig. 4.10, a seguir. Como se pode observar todas as comutações (bloqueio e entrada em condução) estão ocorrendo de forma suave, em função dos mecanismos de ajuda à comutação que existem nos circuitos simulados. As curvas apresentadas correspondem ao CDI/GAT em MCD, embora sejam válidas para o MCC bem como para o BSI, em ambos os modos.

A entrada em condução do interruptor (Fig. 4.11,a) ocorre de forma suave em virtude da presença da própria indutância de dispersão do transformador de saída, que atua como um elemento de ajuda à comutação, evitando a comutação brusca da corrente do indutor de entrada para o interruptor. O diodo intrínseco do interruptor participa do processo, conduzindo a corrente do primário (através do indutor de dispersão) durante a fase em que ela começa a cair a zero. Isto garante a tensão e a corrente nulas no interruptor no momento em que ele é comandado a fechar. No entanto, o diodo somente é polarizado por efeito do circuito de grampeamento ativo, que, juntamente com a corrente no indutor de dispersão, provoca um processo de carga/descarga das capacitâncias de comutação dos interruptores auxiliar e principal, respectivamente, fenômeno este que, em geral, caracteriza a comutação sob tensão nula (com capacitor de comutação em paralelo).

Já o bloqueio do interruptor (Fig. 4.11,b) acontece de forma suave em função do circuito de ajuda à comutação formado pelo capacitor de comutação (em paralelo com cada interruptor) e pelo indutor de dispersão (que modela a indutância de dispersão primária). No momento em que o interruptor é comandado a abrir-se (bloqueio), os capacitores de comutação absorvem instantaneamente a corrente que atravessava o interruptor, durante o processo de carga/descarga que caracteriza a comutação suave sob tensão nula.

Quanto aos interruptores auxiliares, estes também comutam de forma suave, em virtude dos mesmos mecanismos de comutação vistos acima. A Fig. 4.12 ilustra a forma-de-onda da corrente através dos dois interruptores (S_3 e S_4) em uma situação de carga nominal, típica dos dois conversores em estudo.

Os resultados de simulação numérica, apresentados acima, confirmam os resultados dos projetos realizados para os dois conversores em foco, tendo por base as metodologias apresentadas.

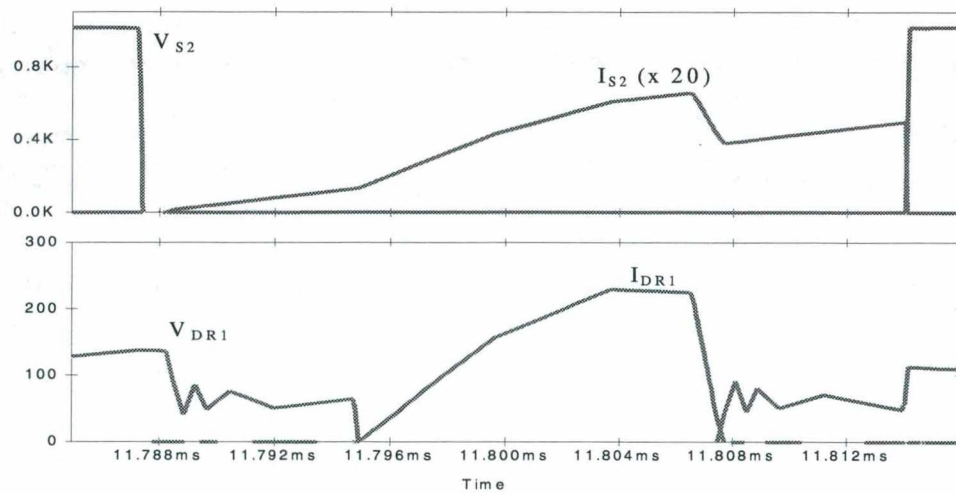


Fig. 4.10 Comutação nos interruptores principais e nos diodos retificadores.

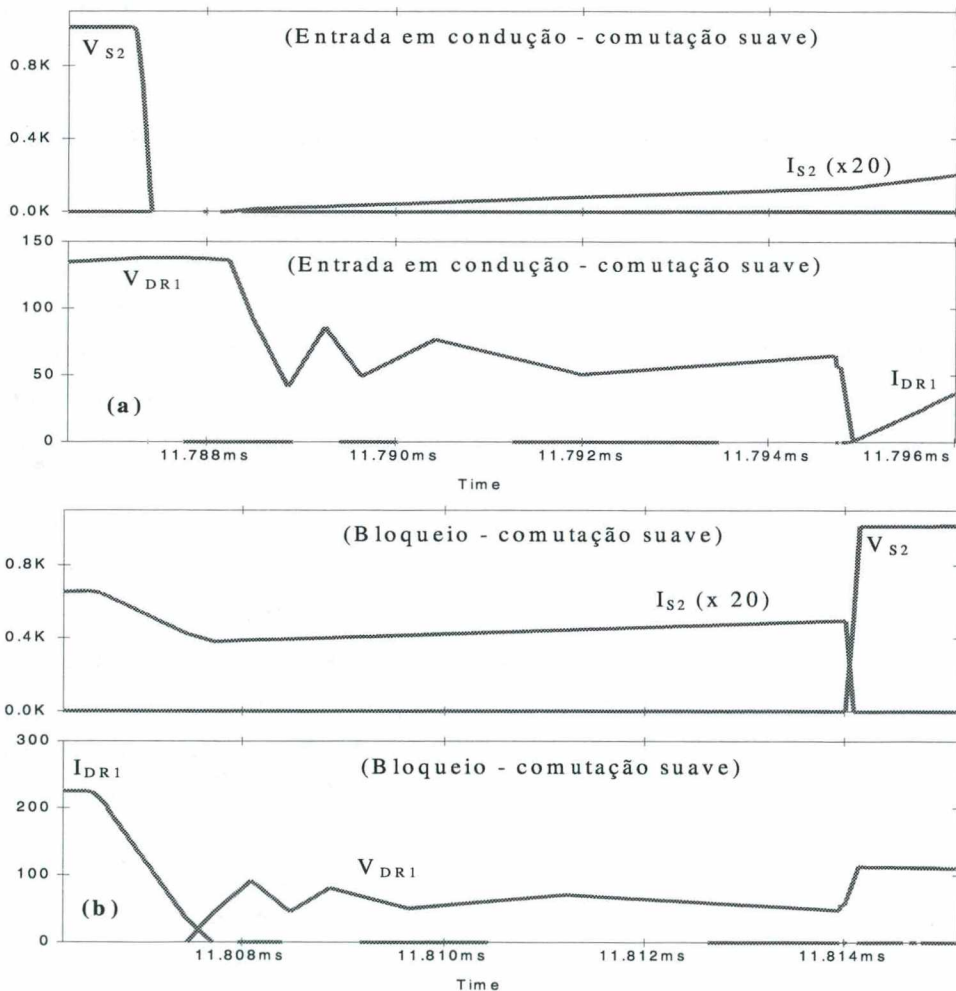


Fig. 4.11 Comutações: entrada em condução (a) e bloqueio (b).

Alguns ajustes na razão cíclica da montagem prática do conversor projetado e simulado terão de ser feitos, visto que todo o projeto foi desenvolvido com base em equacionamentos teóricos idealizados, isto é, as influências das resistências de condução dos componentes semicondutores, dos condutores dos elementos magnéticos e os

elementos dos filtros de entrada não foram levados em conta. Estas quedas de tensão, ôhmicas e reativas, terão de ser compensadas pelo ajuste manual da razão cíclica, para operação em malha aberta, ou pelo sistema de controle, no caso do fechamento da malha.

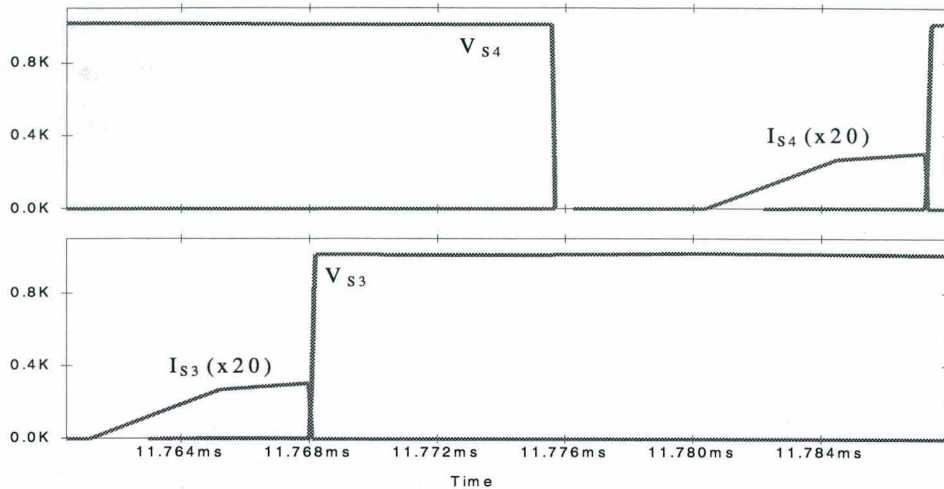


Fig. 4.12 Comutação suave nos interruptores auxiliares.

4.5 CONCLUSÕES

Este capítulo apresentou metodologias de projeto, exemplos de projetos e simulações numéricas para os dois conversores estudados, operando em ambos os modos de condução: contínuo e descontínuo.

Por meio das características estáticas obtidas do equacionamento dos ganhos estáticos em MCC e MCD foram projetados conversores para potências de 6kW e 26kHz de frequência de comutação, com tensões de entrada de 270V e de saída de 60V. Estes conversores projetados foram simulados numericamente e seus resultados corroboraram aqueles obtidos nos cálculos dos projetos. Especialmente confirmados foram os valores das tensões de grampeamento sobre os interruptores, confirmando assim, as expressões analíticas obtidas para tais variáveis.

Algumas diferenças entre os conversores BSI e CDI foram ressaltadas, especialmente a menor faixa de carga (nominal – mínima) do conversor CDI, para ambos os modos de operação. Tal aspecto não se depreendia facilmente a partir das características estáticas dos conversores.

O próximo capítulo tratará dos estudos relativos à montagem do conversor CDI, visando à elaboração detalhada dos esquemas das diversas partes do projeto, à sua implementação e à realização de testes de funcionamento em malha aberta. Os principais resultados serão explicitados e analisados.

CAPÍTULO 5

MONTAGEM E ENSAIOS EXPERIMENTAIS DO

CONVERSOR CDI

5.1 INTRODUÇÃO

Este capítulo aborda os procedimentos relativos à montagem e aos ensaios experimentais apenas do conversor CC-CC, *Push-Pull*, de Duplo Indutor de Entrada (CDI). O conversor BSI não será estudado experimentalmente por considerar-se o mesmo mais conhecido comercialmente e na literatura técnica.

O objetivo da montagem e dos ensaios experimentais é a confirmação dos resultados teóricos obtidos e identificação de dificuldades associadas às não-linearidades ignoradas durante o desenvolvimento analítico. Não se faz uma montagem com vistas a obter-se um protótipo quase industrial, mas tão somente uma montagem laboratorial de estudo e ensaios experimentais preliminares.

Duas montagens laboratoriais são consideradas a seguir. A primeira refere-se a um pequeno conversor CDI (500W) que utiliza o grampeamento passivo para contornar os efeitos da indutância de dispersão do transformador de saída. O segundo refere-se a uma montagem de maior potência (6kW) que foi projetada para ser utilizada em conjunto com o transformador de interfase de linha (LIT), estudado no capítulo 2. Trata-se de um conversor CDI que utiliza o grampeamento ativo, e, portanto, apresenta um comportamento geral bem melhor do que o primeiro.

5.2 CDI COM GRAMPEAMENTO PASSIVO

O conversor de duplo indutor de entrada com grampeamento passivo, utiliza um capacitor relativamente grande (dezenas ou centenas de microfarads) ligado à fonte de tensão de entrada através de um resistor de grampeamento e aos interruptores, através de dois diodos rápidos, conforme a Fig. 5.1. Sua ação dar-se-á no momento da abertura de qualquer interruptor, quando então a corrente deste será rapidamente desviada para o capacitor de grampeamento, cuja tensão estabilizada corresponderá à tensão máxima aplicada ao interruptor.

A máxima tensão sobre o interruptor de potência comutado (V_{smax}), juntamente com a tensão de grampeamento, determinará a capacitância do capacitor de grampeamento, que poderá ser obtida a partir da expressão abaixo:

$$C_g = \frac{2 \cdot L \cdot I_{L(max)}^2}{(V_{Smax} - V_g)^2} (\mu F) \quad (5.1)$$

A diferença entre V_{Smax} e V_g corresponde à elevação de tensão sobre o capacitor de grampeamento (e sobre os interruptores) no caso de uma perda de sinal de comando acidental ou por efeito de atuação de uma proteção de corrente.

5.2.1 Especificações e Dados do Projeto

Com base no “Exemplo de projeto do conversor CDI em MCC” (item 4.2.2, Cap. 4) e com as especificações abaixo,

- tensão de entrada: $V_i=48V$
- tensão de saída: $V_o=48V$
- frequência de comutação: $f=100kHz$
- Potência transferida: $P_o=480W$
- tensão máxima de bloqueio do interruptor MOSFET: $V_{DSmax}=200V$
- ondulação máxima de corrente na fonte de tensão da entrada: $\Delta I_i=1A$

são obtidos os seguintes resultados:

- indutância dos indutores de entrada: $L=172\mu H$
- relação de espiras do transformador de saída: $n=3$
- razão cíclica nominal (de $\frac{1}{2}$ período): $D=0,33$
- resistência nominal de carga: $R_o=4,8 \Omega$
- ondulação máxima da corrente na entrada: $\Delta I_i=0,92A$.

Tais resultados de projeto correspondem ao conversor CDI com grampeamento passivo (e dissipativo), cujo circuito básico está mostrado na Fig. 5.1. Os principais resultados de simulação numérica podem ser vistos nas figuras que seguem.

Esses resultados de simulação comprovam os resultados do projeto e permitem concluir que são adequados ao conversor especificado. De posse de tais dados, parte-se para a confecção dos circuitos reais relativos à implementação do conversor CDI com grampeamento passivo. Os circuitos necessários são os seguintes:

- Circuitos de potência e fonte auxiliar do relé de partida.
- Circuitos de comando/acionamento/controle.
- Circuitos da fonte de alimentação auxiliar.

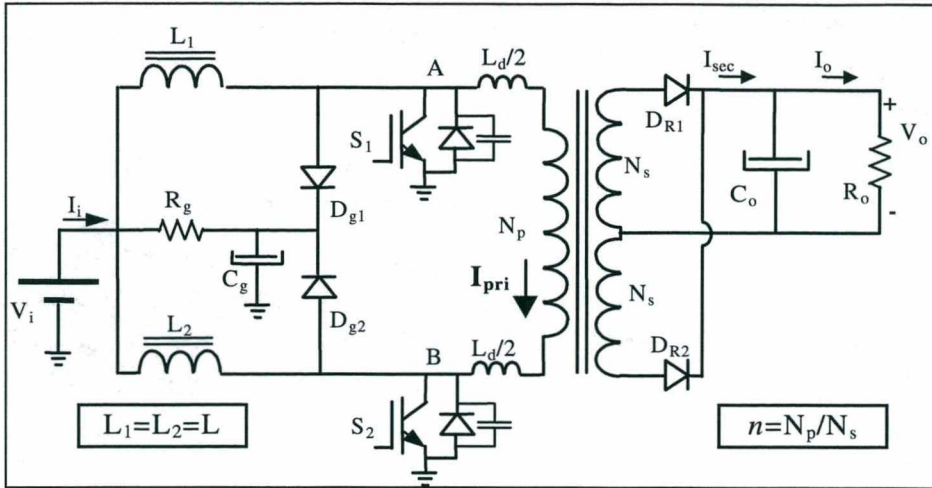


Fig. 5.1 CDI com grampeamento passivo.

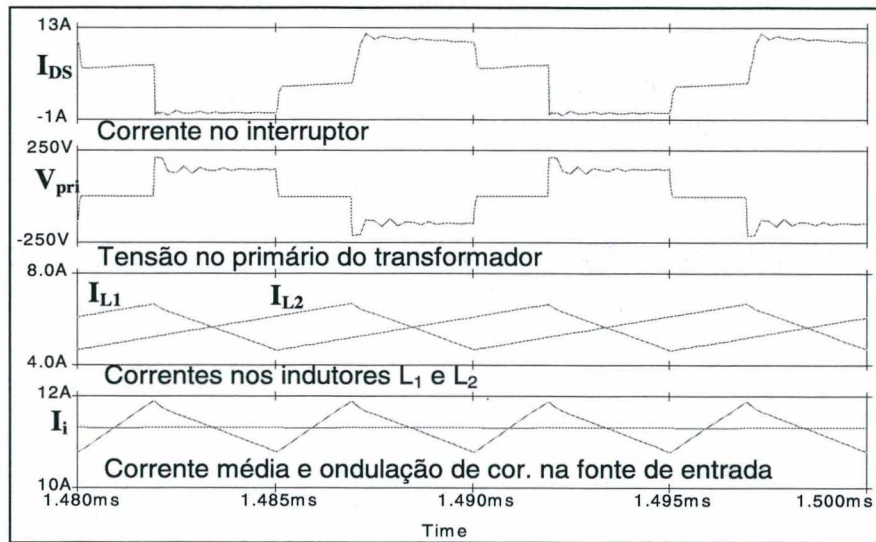


Fig. 5.2 Principais formas-de-onda do CDI com grampe. passivo (I).

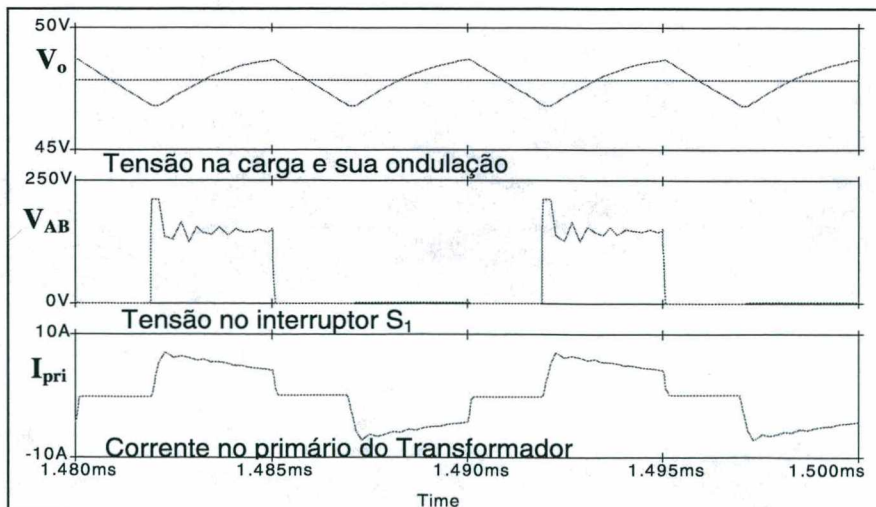


Fig. 5.3 Principais formas-de-onda do CDI com grampe. passivo (II).

Esses diagramas esquemáticos podem ser gerados por meio de um *software* de CAD (*Computer Aided Design*) apropriado (o “Tango”, por exemplo) onde se pode identificar cada componente, com sua pinagem, descrição e valores associados. Após a elaboração dos diagramas esquemáticos, pode-se utilizar o mesmo *software* de CAD para produzir os desenhos para a placa de circuito impresso.

O circuito de partida resistivo (resistor de partida em paralelo com um contator que se fecha após um determinado tempo de inicialização do capacitor de saída) e o circuito da fonte auxiliar podem não ser confeccionados numa primeira etapa da montagem, visto que podem ser substituídos, respectivamente, por uma fonte de entrada ajustável e por fonte auxiliar externa.

5.2.2 Diagramas Esquemáticos do Conversor

Os diagramas esquemáticos componentes do conversor CDI a ser montado estão apresentados nas figuras a seguir. O diagrama de potência encontra-se na Fig. 5.4, enquanto na Fig. 5.5 encontra-se o diagrama de geração de sinais de comando dos interruptores comandados (no caso implementados como MOSFETs) e a rede de controle em malha fechada do conversor. Na Fig. 5.6 vê-se o diagrama da fonte auxiliar de potência para alimentação dos circuitos de comando, controle e proteção do conversor.

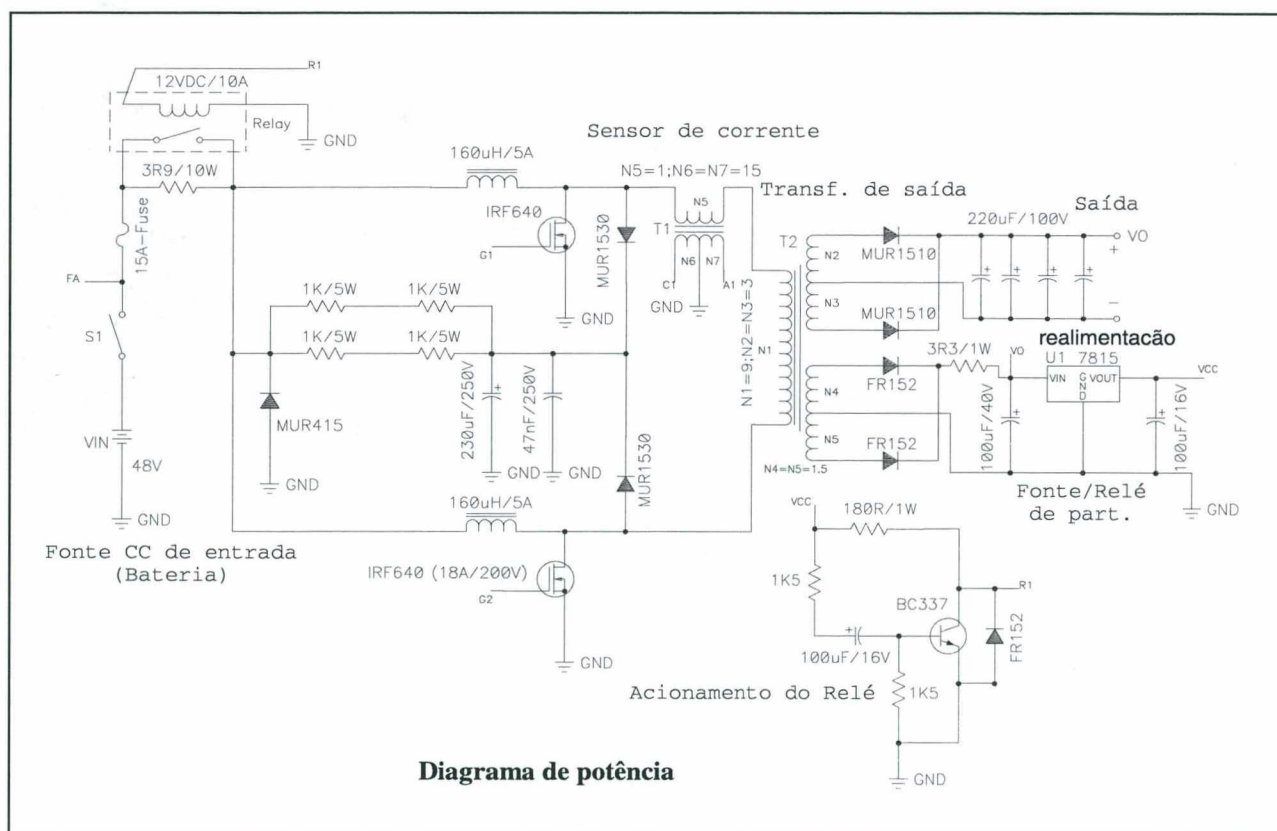


Fig. 5.4 Diagrama de potência do conversor CDI.

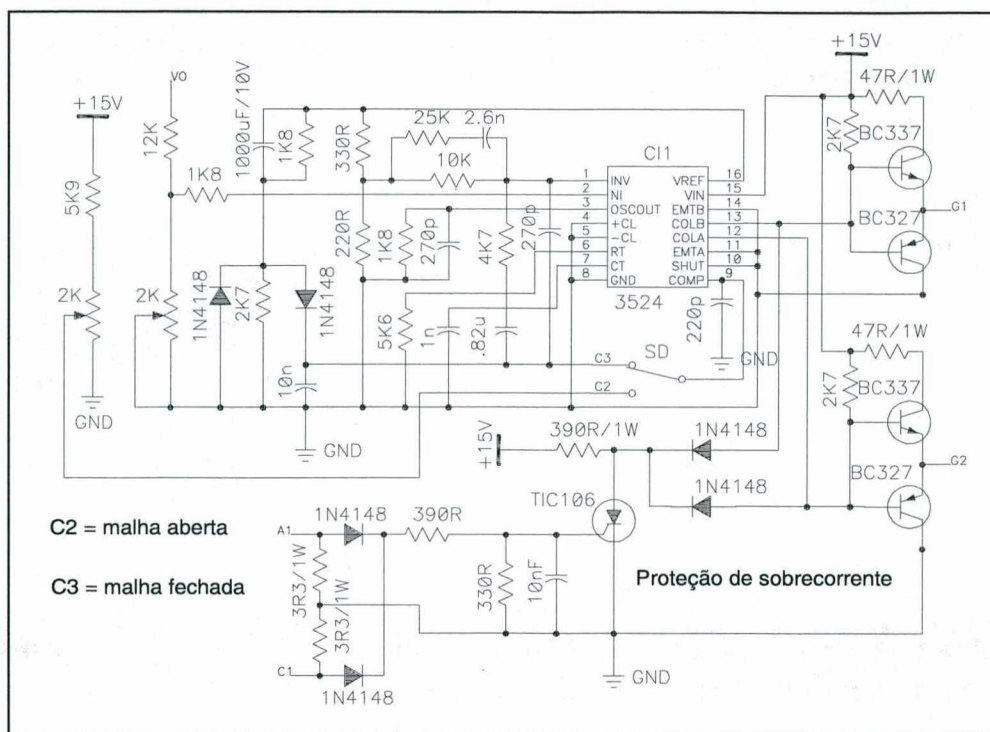


Fig. 5.5 Diagrama de comando/acionamento e controle do conversor CDI.

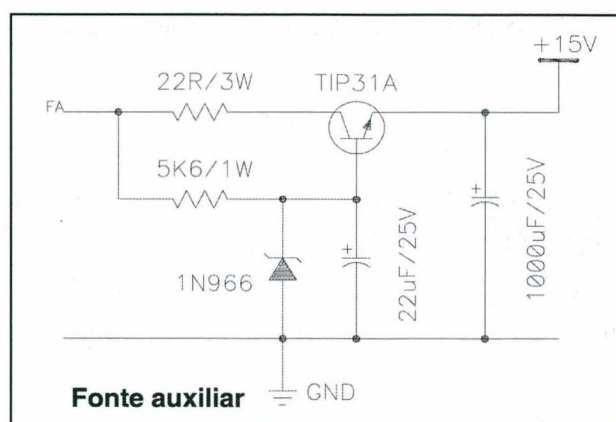


Fig. 5.6 Fonte de potência auxiliar.

A Fig. 5.4 apresenta o circuito de potência do conversor CDI com grampeamento passivo e inclui um diodo de proteção contra a abertura acidental ou do fusível de entrada ou da fonte de entrada durante o funcionamento do conversor. Este diodo (MUR 415) encontra-se ligado entre os terminais de entrada dos indutores de entrada e o terra (GND). Sua atuação ocorrerá, durante o funcionamento normal do conversor, numa eventualidade em que o fusível se abra (ou a fonte de entrada seja inesperadamente desligada), permitindo que a energia armazenada nos indutores de entrada tenha um caminho fechado através do capacitor de grampeamento, do diodo de proteção referido e dos indutores. A tensão do capacitor de grampeamento elevar-se-á até seu valor limite previsto em projeto e os interruptores estarão protegidos contra sobretensão destrutiva, que ocorreria na falta do diodo em foco.

Ainda com o auxílio do *software* acima, pode-se obter uma listagem completa de todos os componentes utilizados na montagem do conversor, com suas especificações e quantidades.

5.2.3 Observações Práticas Sobre a Montagem

Há muitos detalhes numa montagem prática que precisam ser explicitados para evitar maiores problemas àqueles que se propuserem a realizá-la. Segue-se, portanto, uma lista de cuidados e procedimentos que deveriam ser tomados quando da montagem de um tal conversor, em malha aberta.

1. No pino 9 do CI 3524 há que se colocar um pequeno capacitor de desacoplamento (centenas de picofarads) a fim de evitar que ruídos de comutação possam atrapalhar a geração dos sinais de comando dos interruptores, gerando instabilidade.
2. O desenho da placa de circuito impresso não prevê a possibilidade da medição de corrente. Isto deve ser realizado posteriormente com a abertura de trilhas e a soldagem de segmentos de fios, de tamanho e altura adequados (*jumpers*), no lado das trilhas, para a inserção da ponta de prova de corrente (normalmente do tipo alicate).
3. Quatro pés de material isolante devem ser adaptados nos quatro cantos da placa de circuito impresso, após a montagem de todos os componentes, para permitir a manipulação de ponteiros de tensão e corrente do osciloscópio, quando da experimentação.
4. O resistor de partida não deve ficar muito próximo de componentes sensíveis à alta temperatura que pode ser nele gerada eventualmente.
5. Os resistores de grampeamento passivo dissipam potência relativamente elevada (podendo chegar a 20W). Isto os faz aquecerem-se suficientemente para colocar em risco outros componentes sensíveis ao calor.
6. Diferenças significativas no comprimento total das trilhas de cobre que ligam os diodos retificadores ao filtro de saída, podem redundar em muito diferentes forma-de-onda de tensão sobre os interruptores de potência, com oscilações tanto maiores quanto mais compridas forem aquelas.
7. Os testes de funcionamento devem ser feitos com fontes de alimentação separadas para o circuito de potência e para a fonte auxiliar. Esta deverá ser desligada do enrolamento auxiliar secundário que a alimenta e receber energia de fonte ajustável externa. Do mesmo modo recomenda-se fonte ajustável para o circuito de potência.
8. Para funcionamento em malha aberta, a chave auxiliar SD deverá estar na posição correspondente ao funcionamento em malha aberta (pos. C2), e a razão cíclica do conversor estará então sendo controlada pelo potenciômetro P1.

9. O conversor pode funcionar com carga quase nula, desde que se tome cuidado com o nível da tensão de entrada e com a tensão de saída refletida sobre os interruptores de potência.
10. Ao reduzir-se a carga, observar o nível máximo de tensão que está sendo aplicado aos interruptores, que tende a crescer, em malha aberta, à medida em que se retira carga do conversor.
11. Com carga aproximando-se da máxima, atentar para a tensão máxima aplicada aos interruptores, pois o pico de tensão de grampeamento tende a crescer com a carga, e aplica-se diretamente sobre eles.

5.2.4 Principais Resultados Experimentais

Os principais resultados relativos aos ensaios experimentais do conversor *Push-Pull* Alimentado em Corrente de Duplo Indutor de Entrada (CDI) referem-se ao comportamento da tensão de saída do mesmo, em malha aberta, para uma dada razão cíclica imposta ao circuito de comando – o que determina a característica estática de saída do conversor –, o comportamento da tensão refletida sobre os interruptores comutados, e o rendimento associado ao conversor nas diferentes situações de carga.

As principais formas-de-onda em situação de carga quase nominal (420W) estão apresentadas nas figuras a seguir. Verifica-se aí o efeito do circuito de grampeamento passivo sobre a tensão nos interruptores comandados. O valor máximo de 200V está sendo respeitado, logo após a abertura de um dos interruptores.

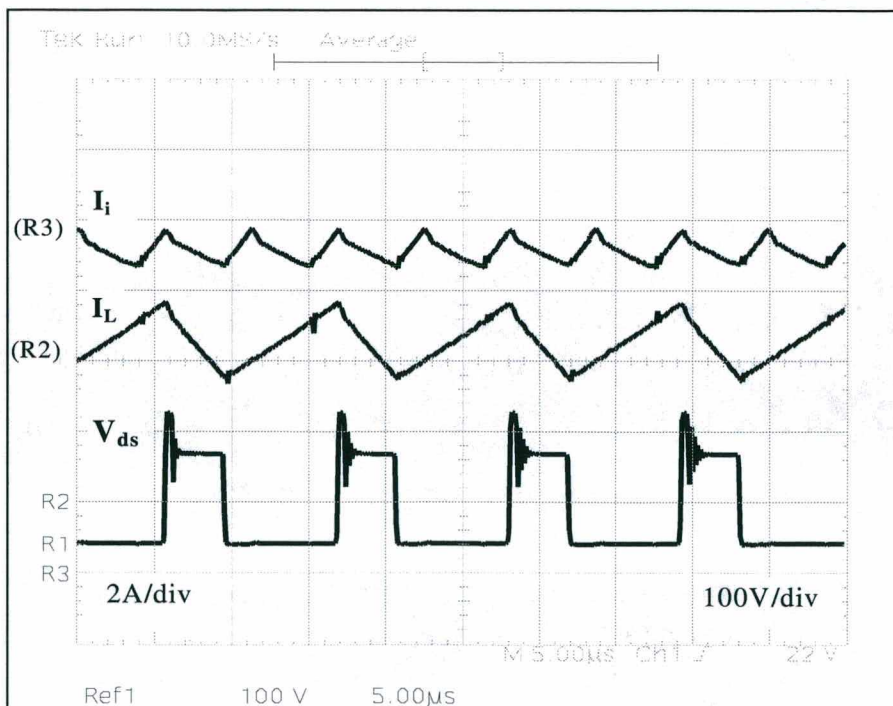


Fig. 5.7 CDI em situação de carga quase nominal (I).

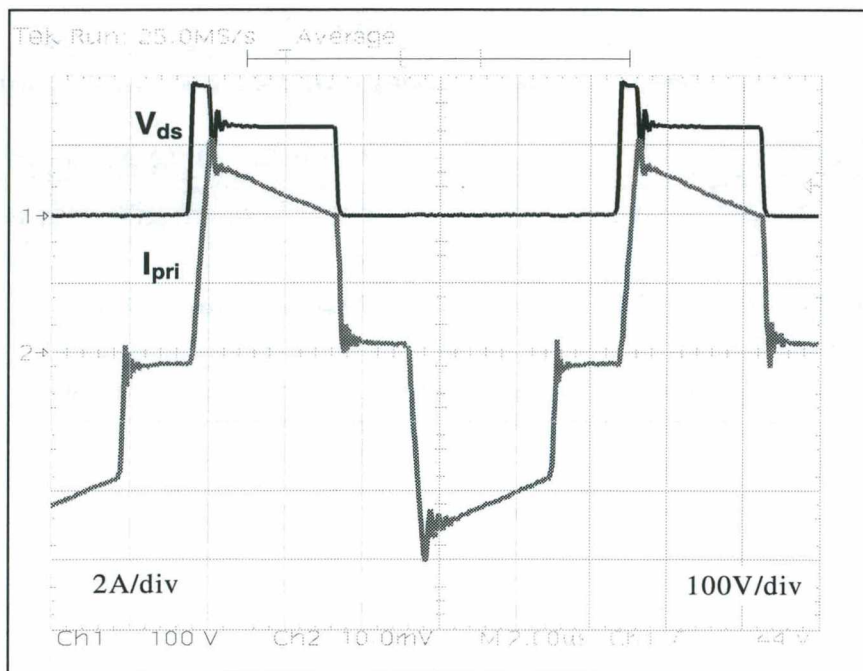


Fig. 5. 8 CDI em situação de carga quase nominal (II).

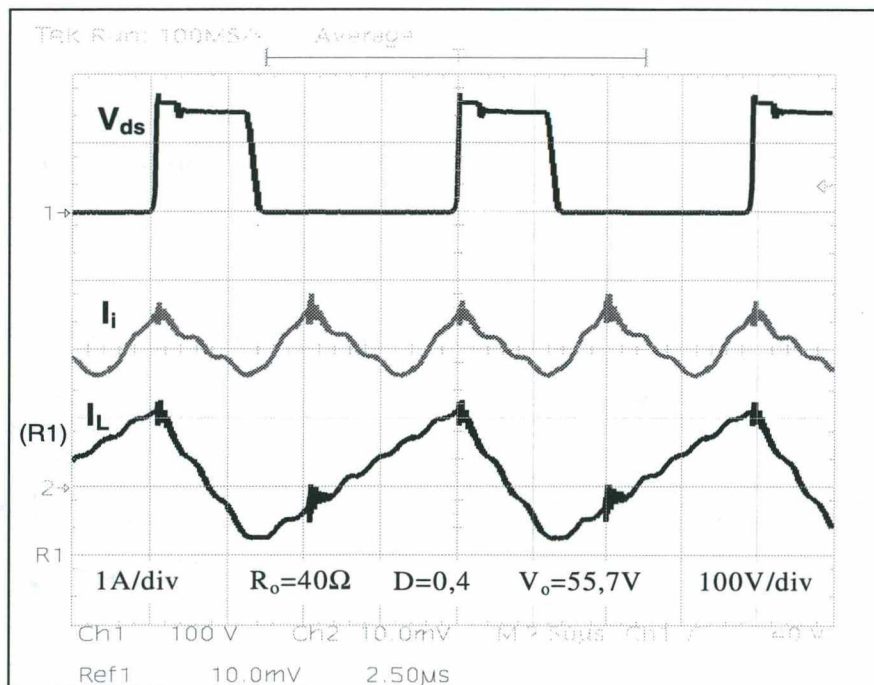


Fig. 5.9 CDI em situação de carga leve.

Chama-se a atenção para as ondulações de corrente esperadas para os indutores de entrada e para a corrente de entrada total. De fato, os valores de 2A para os indutores e 1A para a fonte de entrada são confirmados. A corrente no primário do transformador indica a existência de uma pequena corrente de magnetização através do transformador, visto que há um pequeno deslocamento em relação à origem nos momentos em que, idealmente, deveria ser nula a corrente no primário.

A situação para pouca carga (carga mínima em malha aberta e tensão de entrada nominal) está apresentada na Fig. 5.9, acima

As ondulações de corrente de frequência superior que se nota superpostas às correntes de entrada e de um indutor de entrada devem-se, provavelmente, a acoplamentos LC, envolvendo indutâncias e capacitâncias parasitas, que não foram desacoplados por meio de circuitos de ajuda à comutação específicos. Pois neste nível de estudos práticos, preocupou-se, estritamente, com o grampeamento da sobretensão devida à indutância de dispersão primária do transformador de saída.

5.2.5 Característica Estática de Saída Experimental

Conforme o esperado, a característica estática de saída experimental resultou um pouco mais inclinada que aquela obtida por simulação, visto que não se consegue modelar exatamente todos os componentes envolvidos. A Fig. 5.10 compara essas duas características estáticas de saída: teórica simulada versus experimental.

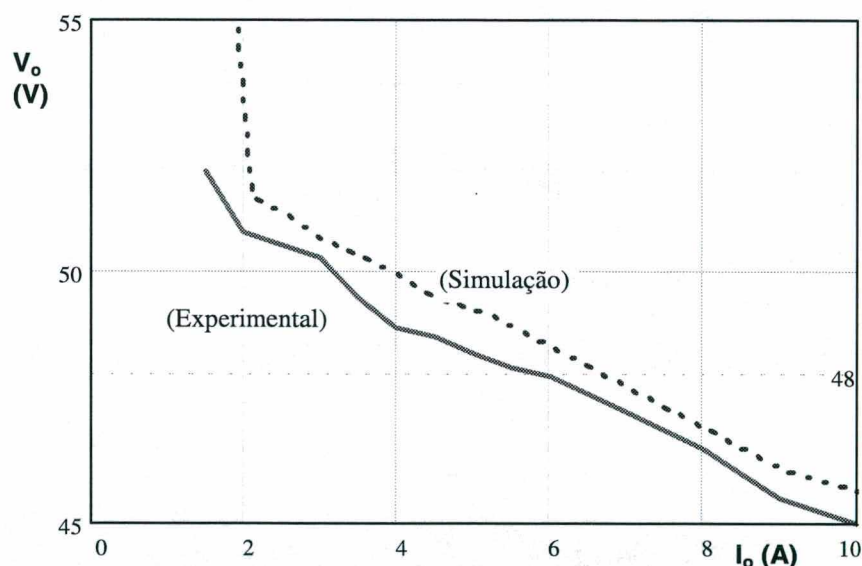


Fig. 5.10 Características estáticas: simulação x experimental.

A característica ideal apresentada é aquela obtida a partir das equações teóricas considerando o conversor composto por elementos ideais, isto é, com resistências nulas ao longo do caminho da corrente. Nesta situação não há qualquer queda de tensão no modo de operação em condução contínua, enquanto aproximando-se do modo de condução descontínuo, a elevação de tensão é drasticamente acentuada.

Simulando-se o conversor com parâmetros mais realistas, incluindo-se pequenas resistências no caminho da corrente, obtém-se uma característica descendente, o que indica a ocorrência de quedas de tensão no conversor, tanto maiores quanto maior a

carga. A simples presença de um modelo realista de interruptor do tipo *MOSFET*, já é suficiente para provocar tal característica descendente. Isto ocorre tanto para o conversor CDI quanto para o BSI (*boost* simétrico isolado). A característica obtida na implementação prática do conversor CDI aproxima-se daquela simulada, embora apresente uma queda mais acentuada em toda a faixa de carga. Isto é de se esperar, pois os parâmetros “realistas” da simulação não são exatamente aqueles da montagem, mas apenas uma aproximação.

5.2.6 Curva de Rendimento

O rendimento obtido durante o funcionamento do conversor não foi alto, embora não se esperasse algo muito melhor, uma vez que não foram tomadas providências especiais para a obtenção de um elevado rendimento. Enquanto o projeto teórico apontava para um rendimento de cerca de 90% (conversor de baixa potência), atingiu-se, na prática, um rendimento de 81,5% a plena carga. Tal valor mais baixo pode, no entanto, ser justificado a partir das explicações abaixo.

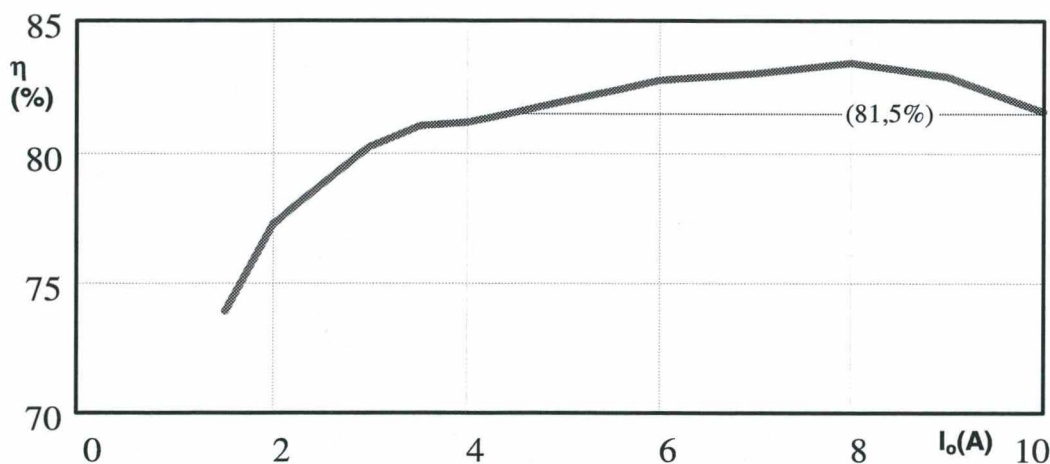


Fig. 5.11 Curva de rendimento experimental.

1. O grampeamento utilizado foi passivo – neste primeiro momento –, significando que uma boa percentagem de perdas (em torno de 4%) acontece no circuito de grampeamento.
2. As perdas de comutação nos interruptores estão presentes, uma vez que não foi implementado, ainda, nenhum mecanismo de comutação não-dissipativo para a entrada em condução dos mesmos (o bloqueio é garantidamente ZVS pela presença do capacitor intrínseco dos *MOSFETs*). Estas perdas representam algo em torno de 4% de perda de rendimento.

3. As perdas magnéticas e no cobre do transformador não podem ser calculadas com muita precisão, o que contribui para completar as diferenças entre o valor teórico de projeto e o valor prático obtido para o rendimento do conversor.

Com a utilização de um mecanismo de grampeamento não-dissipativo e com a obtenção da comutação suave (não-dissipativa) dos interruptores de potência, pode-se alcançar um valor de rendimento de até 10% mais elevado.

5.3 NECESSIDADE DE APERFEIÇOAMENTO DO PROJETO

Este conversor de duplo indutor de entrada, pode ser aperfeiçoado para a obtenção de melhores resultados práticos. Algumas considerações sobre esta questão podem ser feitas e estão colocadas a seguir.

A utilização de um circuito de grampeamento não-dissipativo garantiria o grampeamento da sobretensão indutiva sobre os interruptores comandados, sem acarretar perdas de potência desnecessárias. Com isto atinge-se um rendimento global mais elevado (pelo menos cerca de 4% mais elevado que o obtido na montagem prática realizada).

Uma solução de um circuito de ajuda à comutação (CAC) não-dissipativo é encontrada na referência ^[18] e consiste de um circuito LC polarizado atuando de forma ressonante para limitar a tensão sobre os interruptores. A inclusão de dois indutores com núcleo de ferrite, bem ajustados, além de dois capacitores e quatro diodos rápidos para formarem dois circuitos de amortecimento não-dissipativos já é, por si só, uma pequena desvantagem pelo aumento da complexidade do circuito original. Mas é uma solução muito mais eficiente que o circuito de grampeamento passivo (capacitivo) utilizado na montagem realizada acima. A Fig. 5.12 ilustra tal circuito de ajuda à comutação.

No entanto, a comutação dos interruptores continua dissipativa na entrada em condução, visto que a capacitância intrínseca do interruptor *MOSFET* descarregará sobre ele assim que este receber o sinal de comando de *gate*. Além disso, logo após o religamento do interruptor, iniciar-se-á um processo ressonante envolvendo L_{S1} , C_{S1} e D_{S1} , além do próprio interruptor, o que provocará um pico de corrente sobre este último, agravando, por conseqüência, as suas perdas de condução.

Este problema de perdas na entrada em condução dos interruptores do tipo *MOSFET*, somente estará resolvido com a implementação de um circuito de grampeamento ativo, que possibilitará ainda, as comutações de bloqueio e entrada em condução não-dissipativas. Isto poderá ser confirmado na montagem realizada para o CDI com este tipo de grampeamento.

5.4 CDI COM GRAMPEAMENTO ATIVO

O conversor CDI com grampeamento ativo utiliza um circuito de ajuda à comutação que é constituído por dois interruptores comandados, auxiliares, funcionando de forma complementar aos interruptores principais, além de um capacitor de grampeamento. A atuação deste CAC, não-dissipativo, é tal que ele garante o grampeamento da sobretensão indutiva aplicada aos interruptores e possibilita, ainda, a ocorrência de comutações suaves, tanto no bloqueio quanto na entrada em condução. A utilização de capacitores de comutação em paralelo com os interruptores é necessária para diminuir a taxa de crescimento da tensão no momento da abertura do interruptor. Isto garante a comutação suave na abertura do interruptor e diminui as interferências eletromagnéticas (EMI) e por rádio frequência (RFI).

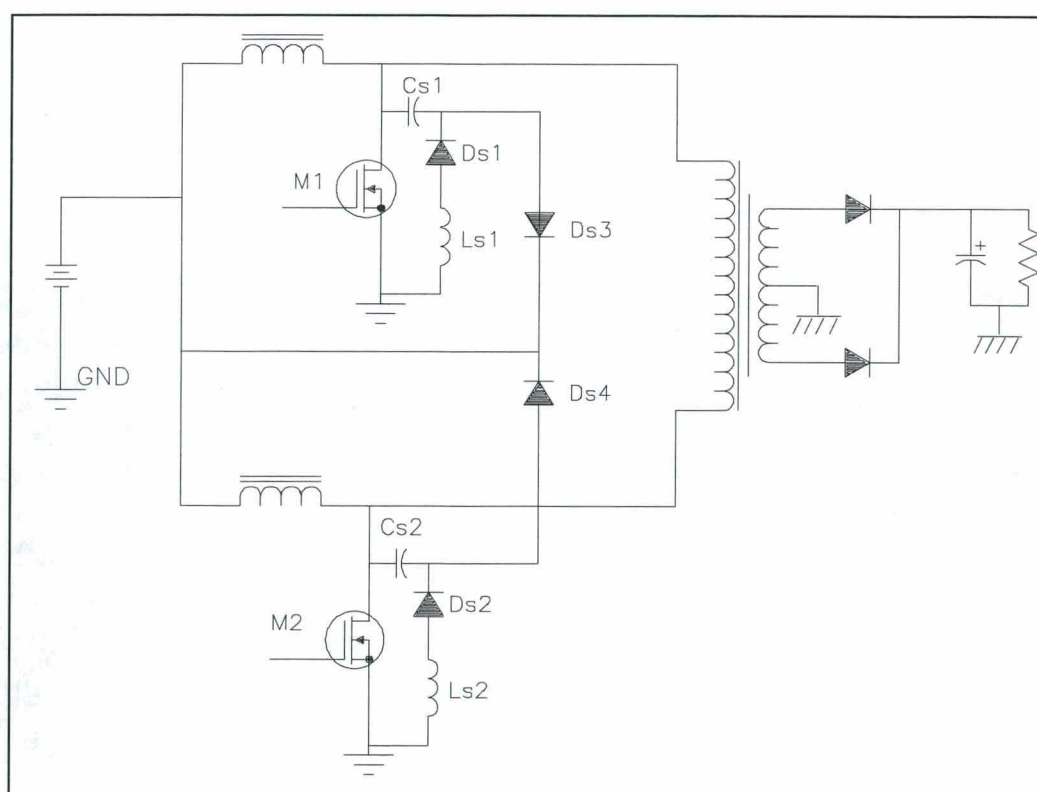


Fig. 5.12 Circuito de ajuda à comutação não-dissipativo.

A máxima tensão de grampeamento é avaliada durante o projeto do conversor, de acordo com expressão própria já deduzida e apresentada no Cap. 3. A Fig. 5.13 mostra o circuito básico do conversor com grampeamento ativo a ser implementado.

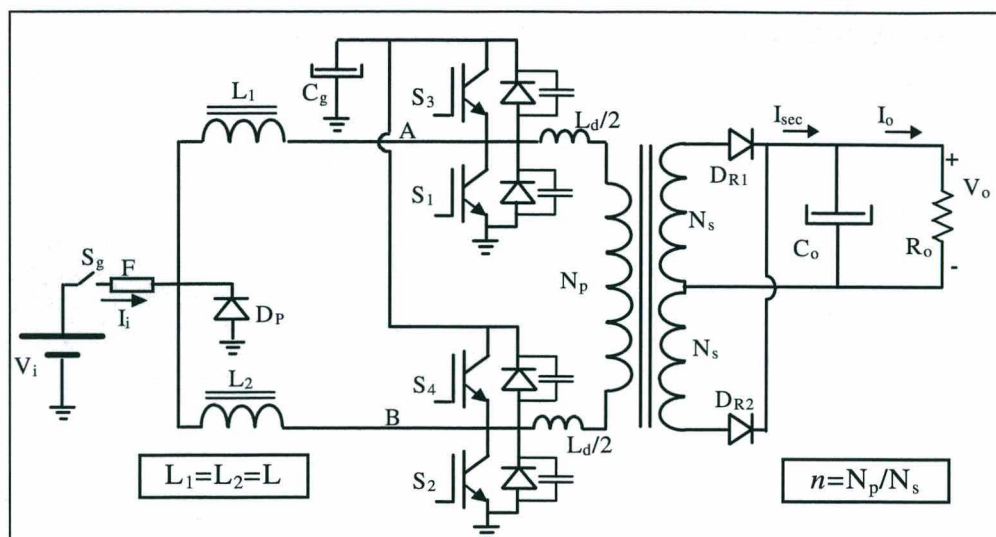


Fig. 5.13 Conversor CDI com grampeamento ativo.

5.4.1 Especificações e Dados do Projeto

Os principais dados de projeto, utilizados para a montagem do conversor em foco, foram obtidos no item “Exemplo de projeto do conversor CDI em MCC” (item 4.2.2, Cap. 4) e são reproduzidos abaixo.

Especificações do conversor:

- tensão de entrada: $V_i = 270V$
- tensão de saída: $V_o = 60V$
- frequência de comutação: $f = 26kHz$
- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$
- ondulação máxima de corrente na fonte de tensão da entrada: 5% da corrente de carga nominal.

Resultados obtidos:

- indutância dos indutores de entrada: $L = 1117\mu H$
- relação de espiras do transformador de saída: $n = 11$
- razão cíclica nominal (de $\frac{1}{2}$ período): $D = 0,20$
- resistência nominal de carga: $R_o = 0,6 \Omega$
- ondulação máxima da corrente na entrada: $\Delta I_i = 5A$.

Os principais resultados de simulação numérica estão rerepresentados na Fig. 5.14 e comprovam os resultados do projeto realizado. De posse de tais resultados parte-se para a confecção dos circuitos reais relativos à implementação do conversor CDI com grameamento ativo. Os circuitos necessários são os seguintes:

- Circuito de potência
- Circuitos de comando/acionamento

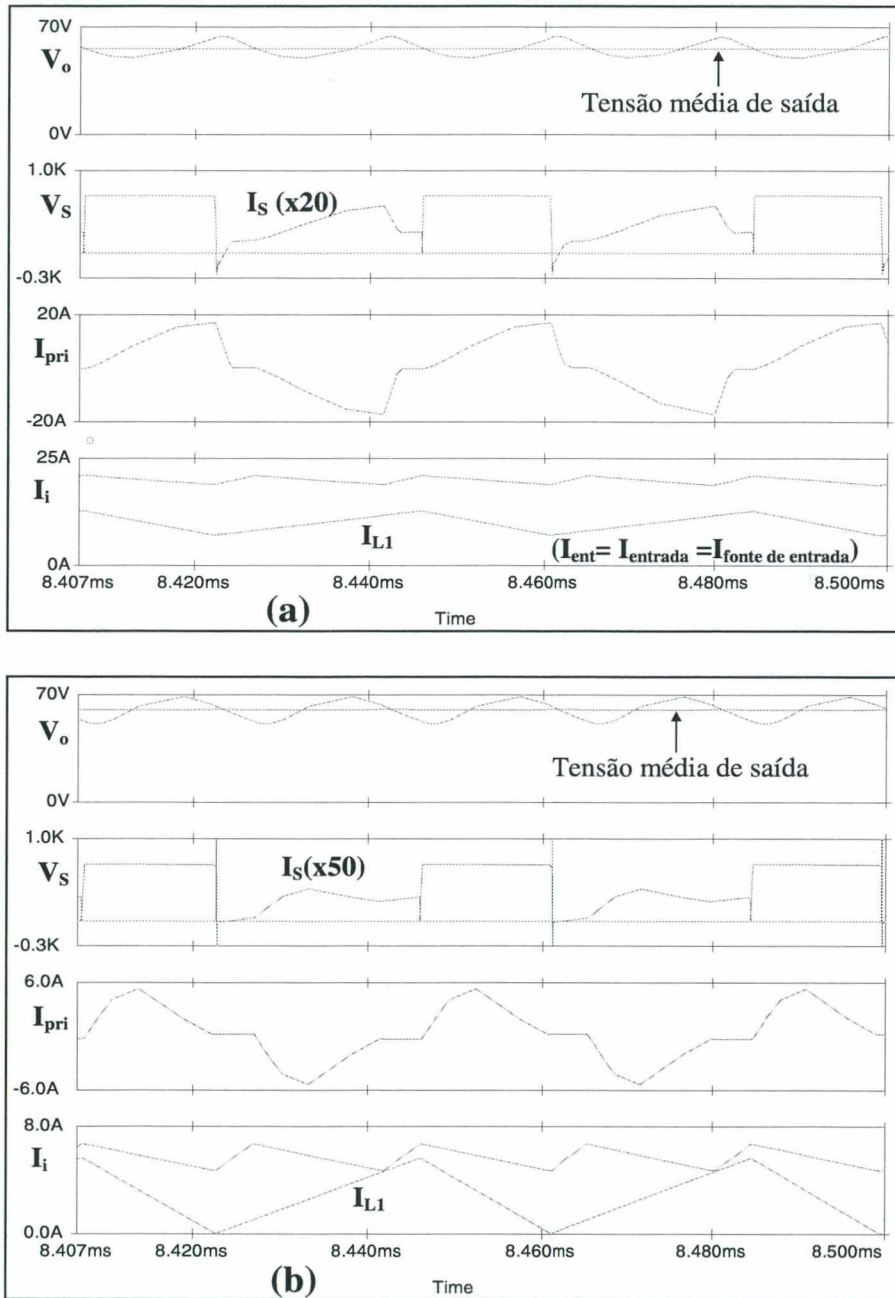


Fig. 5.14 Principais formas-de-onda do CDI com gramp. Ativo: carga nominal (a); carga mínima (b).

Na presente implementação não foram utilizados circuitos de fonte auxiliar e de partida resistiva, uma vez que se decidiu, por questão de tempo disponível, pela utilização de fonte externa e de partida com fonte CC ajustável.

O circuito de potência é exatamente aquele da Fig. 5.13, onde se pode identificar o diodo de proteção (D_p), contra abertura accidental da fonte ou do fusível (F). Nessa figura pode-se verificar, ainda, que a implementação dos interruptores comandados está sendo feita por meio de IGBTs (*Insulated Gate Bipolar Transistor*) de elevada tensão de bloqueio (SKM 75GB 123D/1200V).

Para o circuito de comando e acionamento dos IGBTs, tem-se a Fig. 5.15, onde se observa a utilização de uma placa de acionamento comercial (SKHI 23/12) projetada para acionar braços inversores de IGBTs de altas tensões e altas correntes (até 200A), individualmente ou ligados em paralelo. O circuito de comando está baseado no circuito integrado do tipo 3527, responsável pela geração dos sinais de comando dos interruptores principais. Os sinais de comando para os interruptores auxiliares estão sendo obtidos a partir da simples inversão dos principais.

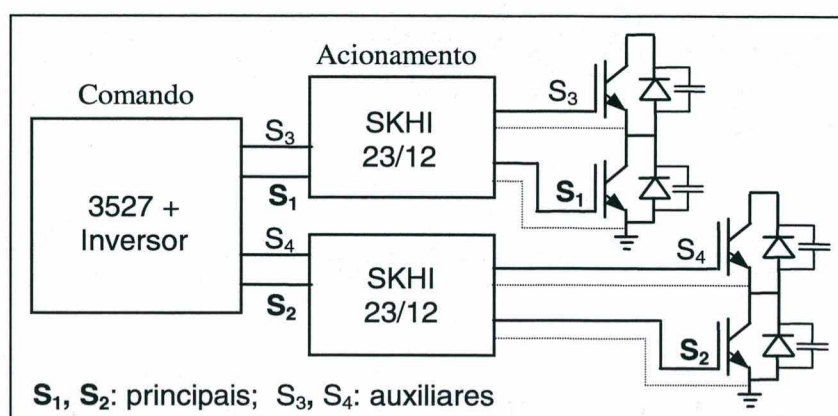


Fig. 5.15 Circuito de comando e acionamento dos IGBTs.

5.4.2 Observações Práticas sobre a Montagem

A montagem deste conversor foi feita tendo em vista a sua utilização como o conversor CC-CC da fonte de alimentação trifásica com o LIT. Algumas observações práticas relativas a aspectos de montagem do conversor estão descritas a seguir.

- Escolheu-se uma montagem aberta, isto é, suficientemente espaçosa para permitir fácil modificação durante os ensaios e testes previstos. Embora as indutâncias parasitas fossem aumentadas, considerou-se isto como uma consequência aceitável em vista do bem maior.
- A ligação entre as placas de acionamento (*drivers*) dos IGBTs e os próprios IGBTs foi minimizada, conforme recomendação do manual de utilização das mesmas, para evitar-se problemas de ruídos por interferência eletromagnética ou rádio elétrica.

- Não foi utilizado diodo em série com os indutores de entrada por desejar-se, num primeiro momento, fazer-se os testes de funcionamento somente em MCC – os diodos somente seriam necessários no caso do funcionamento em modo descontínuo.
- Foram utilizados três (3) diodos em paralelo para fazer a função de cada um dos diodos retificadores da saída, tendo em vista os elevados picos de corrente (230A teóricos na potência nominal) a que estariam submetidos e pela falta de componentes individuais adequados.
- Não houve necessidade de quaisquer circuitos de ajuda à comutação além do próprio circuito de grampeamento ativo embora, numa montagem final, eles fossem indicados por questões de maior segurança (circuitos do tipo RCD, com R em paralelo com o Diodo).
- Não foram feitos ensaios exaustivos de funcionamento, mas somente aqueles que verificassem o comportamento previsto analiticamente e por simulação. Não foram realizados, portanto, levantamentos de curvas de rendimento e de característica estática.
- O funcionamento restringiu-se ao controle em malha aberta, evitando-se o controle em malha fechada pela sua maior complexidade e por se considerar que tal controle somente devesse ser implementado após se alcançar um domínio mais completo do conversor em foco, o que não era objetivo da presente etapa de estudos.

5.4.3 Principais Resultados Experimentais

Os principais resultados experimentais relativos aos ensaios e testes de funcionamento realizados sobre o conversor CDI, com grampeamento ativo, estão apresentados nas figuras a seguir.

Na Fig. 5.16 verifica-se o comportamento da corrente em um dos indutores de entrada, com a ondulação característica, e a tensão sobre um dos interruptores principais. Observa-se que esta tensão apresenta um comportamento muito bom, apesar da existência de uma indutância de dispersão bem significativa (da ordem de $120\mu\text{H}$) em série com o primário do transformador de saída. Isto se deve à atuação efetiva do circuito de grampeamento ativo, implementado por meio dos interruptores auxiliares e do capacitor de grampeamento.

A Fig. 5.17 mostra a corrente através de um dos interruptores principais e a tensão de bloqueio do interruptor auxiliar do braço inversor oposto. Verifica-se que o comportamento da corrente em vista está de acordo com as previsões teóricas. A corrente negativa no IGBT corresponde à corrente através do seu diodo anti-paralelo devida à

desmagnetização do indutor equivalente de dispersão primária do transformador de saída, logo após o fechamento do interruptor.

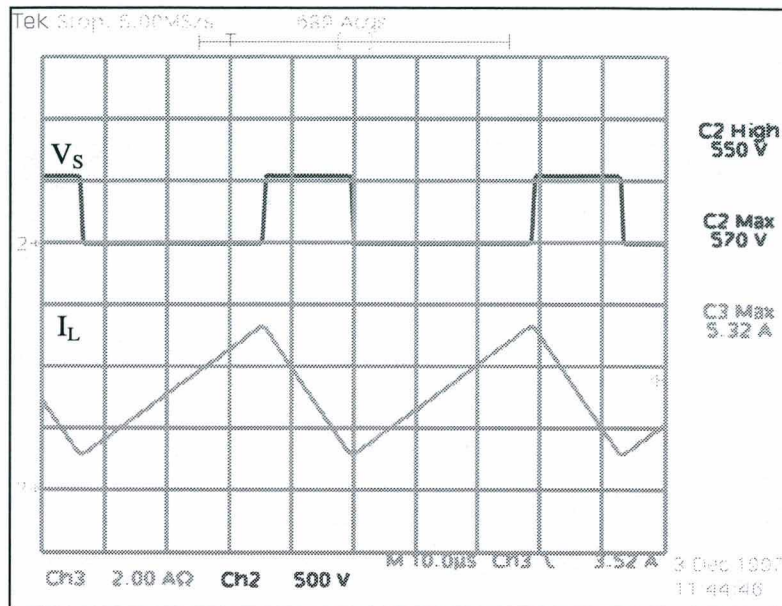


Fig. 5.16 Resultados experimentais: CDI com grampeamento ativo (I).

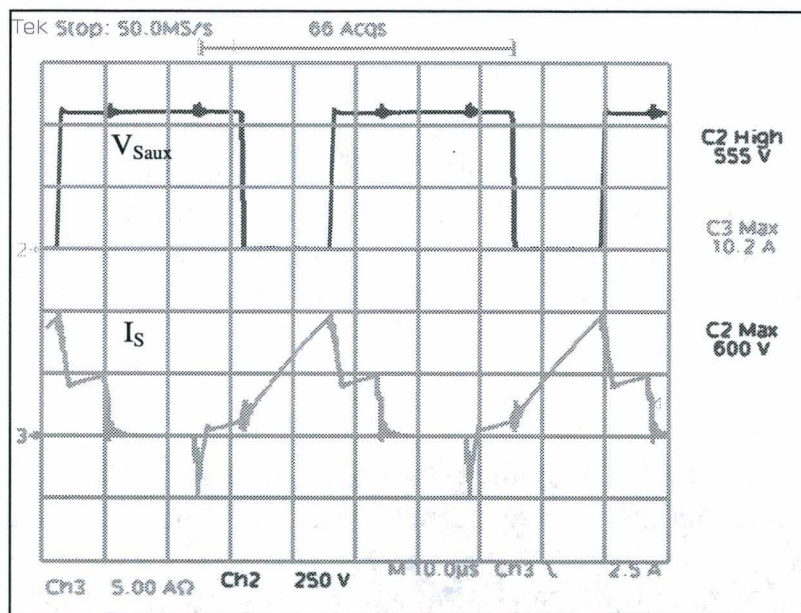


Fig. 5.17 Resultados experimentais: CDI com grampeamento ativo (II).

A Fig. 5.18 mostra a corrente através do primário do transformador de saída e está bem de acordo com aquela apresentada na Fig. 5.14, para carga nominal. Deduz-se aqui a presença da corrente magnetizante do transformador de saída, pelo fato de a corrente primária não se anular totalmente durante o intervalo de tempo em que estão fechados ambos os interruptores principais. No intervalo em que um dos interruptores está aberto,

a corrente magnetizante troca de polaridade crescendo (positiva ou negativamente), de acordo com a corrente primária.

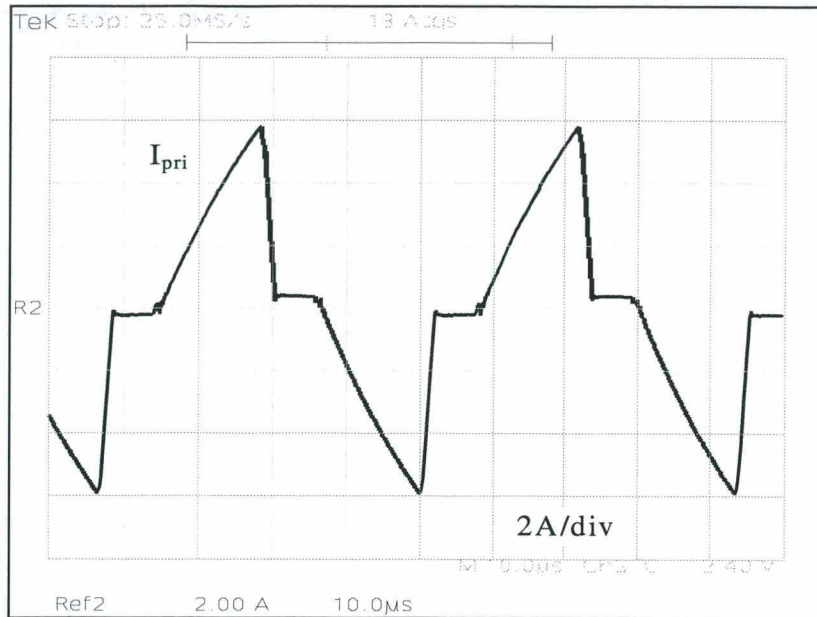


Fig. 5.18 Corrente no primário do transformador de saída.

5.5 CONCLUSÕES

Este capítulo tratou da implementação de dois conversores CDI: um com grampeamento passivo e outro com grampeamento ativo. Foram desenvolvidos circuito de comando, acionamento, proteção e confeccionados transformadores e indutores para a montagem prática, com base nos dimensionamentos obtidos a partir das análises teóricas do Cap. 3.

Os principais resultados obtidos comprovam toda a previsão teórica e por simulação numérica das principais grandezas dos conversores montados, no que diz respeito às suas formas-de-onda e valores numéricos esperados.

Para o conversor com grampeamento passivo fez-se o levantamento, ponto a ponto, da característica estática e do rendimento, para a faixa de carga de cerca de 20% até 100% da carga nominal. O resultados foram satisfatórios e confirmam toda a análise previamente feita.

Para o conversor com grampeamento ativo foram comprovadas as formas-de-onda previstas na análise matemática e por simulação, em especial o valor da tensão de grampeamento. Esta teve seu valor teórico comparado com o valor prático em diversos pontos de operação, com resultados muito bons: dentro da faixa de 5-10% de erro!

O comportamento global do conversor CDI com grampeamento ativo é superior ao do mesmo conversor com grampeamento passivo (e dissipativo). A primeira vantagem é a não existência de perdas no circuito de grampeamento; a segunda é a implementação da comutação não-dissipativa, para ambas as comutações, em todos os interruptores.

O próximo capítulo tratará da Fonte de Alimentação Trifásica, com o LIT e o conversor CC-CC, através de sua análise teórica sob os pontos de vista qualitativo e quantitativo, bem como por simulação numérica. Todas as principais conclusões relativas ao estudo realizado serão apresentadas e comentadas.

CAPÍTULO 6

FONTES DE ALIMENTAÇÃO TRIFÁSICAS DE ALTO FATOR DE POTÊNCIA, UTILIZANDO O LIT

6.1 INTRODUÇÃO

Fontes de alimentação trifásicas, utilizando o LIT, apresentando alto fator de potência, podem ser configuradas em diferentes topologias. Podem ser implementadas em esquemas de baixa ou alta frequência, operando com conversores CC-CC, PWM, isolados ou não, nos modos de condução contínuo ou descontínuo.

O transformador de interfase de linha também poderá beneficiar-se, ou não, do processo de comutação em alta frequência, imposto pelo conversor CC-CC. Caso não se beneficie, ainda assim é possível obter-se uma fonte de alimentação de alto fator de potência, com LIT projetado para baixa frequência, como será visto adiante, embora o volume dos transformadores individuais resulte algo elevado. No caso de beneficiar-se da alta frequência do conversor CC-CC, o volume do LIT poderá reduzir-se significativamente pela possibilidade de utilizar-se núcleos do tipo ferrite.

6.2 TOPOLOGIAS POSSÍVEIS

As diferentes topologias que podem constituir a fonte de alimentação sob estudo serão apresentadas e comentadas a seguir. O estudo aprofundado de cada uma delas não será possível neste trabalho, mas pelo menos uma terá tratamento especial, com análise mais profunda, simulações e ensaios experimentais. Será escolhida aquela que incorpora o CDI, operando em modo descontínuo.

6.2.1 Fonte de Alimentação com LIT em Baixa Frequência

Uma possibilidade de fonte de alimentação trifásica, com alto fator de potência, utilizando o LIT, num esquema de baixa frequência, pode ser implementada por meio do uso de dois retificadores trifásicos nas saídas do LIT e de três indutores de filtragem na entrada do conversor. Tal esquema já foi apresentado no Cap.2 e corresponde à referência ^[15]. A Fig. 6.1 reapresenta o circuito do conversor em foco.

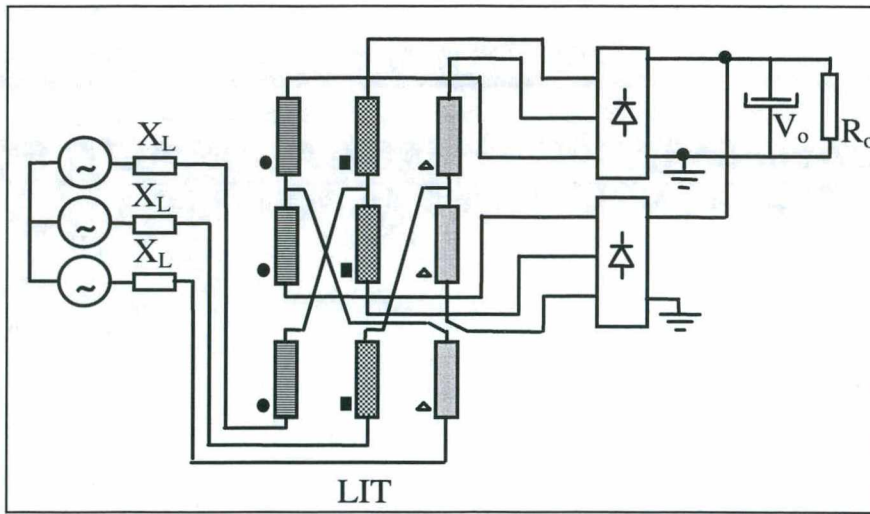


Fig. 6.1 Fonte de alimentação com LIT em BF.

6.2.2 Fonte de Alimentação com LIT e Conversor Boost

Uma segunda possibilidade de fonte de alimentação trifásica, com alto fator de potência, utilizando o LIT, mas agora num esquema de alta frequência ^[16], obtém-se por meio da introdução de uma célula PWM do tipo *Boost* (elevadora), constituída por um interruptor comutado e um diodo retificador entre a saída dos retificadores do LIT e a carga. A Fig. 6.2 ilustra esse primeiro esquema de alta frequência, já apresentado no Cap.2.

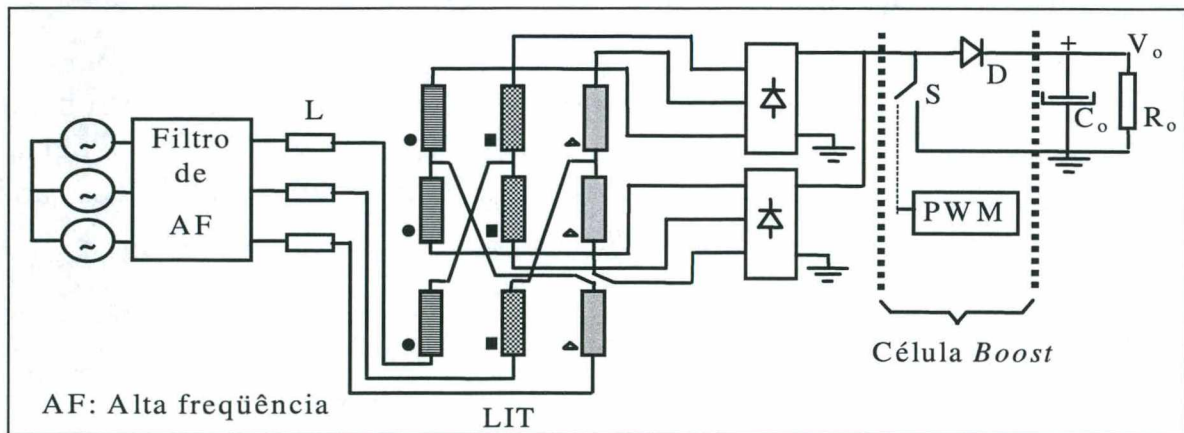


Fig. 6.2 Fonte de alimentação com LIT e Conversor Boost.

Neste diagrama, o indutor *boost* está tendo sua função realizada pelos indutores de entrada (L), que se refletem nas saídas das pontes retificadoras trifásicas do LIT, por efeito do processo de comutação. Conforme já discutido no Cap.2, este esquema de fonte de alimentação de alto fator de potência exige operação do conversor no modo descontínuo e inclusão de um filtro de alta frequência na entrada, com o objetivo de eliminar da corrente de linha as componentes de alta frequência decorrentes do processo de comutação da célula *boost*. O LIT se beneficia do processo de comutação imposto

pelo conversor PWM e pode ser projetado para utilizar núcleos do tipo ferrite, próprios para altas frequências. Observa-se que o conversor resultante é de alta tensão de saída e não-isolado, não sendo indicado para aplicações em telecomunicações, a não ser que se lhe acrescente um outro conversor CC-CC abaixador e com isolamento.

6.2.3 Fonte de Alimentação com LIT e Conversor BSI

Um segundo esquema de fonte de alimentação trifásica, de alto fator de potência e alta frequência, consiste na utilização do LIT integrado a um conversor CC-CC, PWM, do tipo *Boost* Simétrico Isolado (BSI). Esta fonte resultante nada mais será que a versão isolada da fonte tratada no item anterior, que utiliza o conversor CC-CC, PWM, do tipo *Boost*. Do mesmo modo que esta deverá ser modulada de tal forma que funcione no modo descontínuo, exigindo na entrada o mesmo filtro de alta frequência (AF). A vantagem sobre aquela é a obtenção de uma fonte de alimentação isolada e de baixa tensão de saída (por meio do transformador de saída). O projeto de uma fonte como esta pode ser realizado a partir da metodologia de projeto do BSI e do conhecimento do resultado de sua integração com o LIT, que deve ser investigado.

A Fig. 6.3 apresenta esta topologia de fonte de alimentação trifásica, em seu circuito básico completo. Como inclui um transformador de saída, haverá de prever a utilização de um circuito auxiliar de grampeamento da sobretensão indutiva resultante da indutância de dispersão primária do transformador. Tal circuito não está mostrado na figura citada.

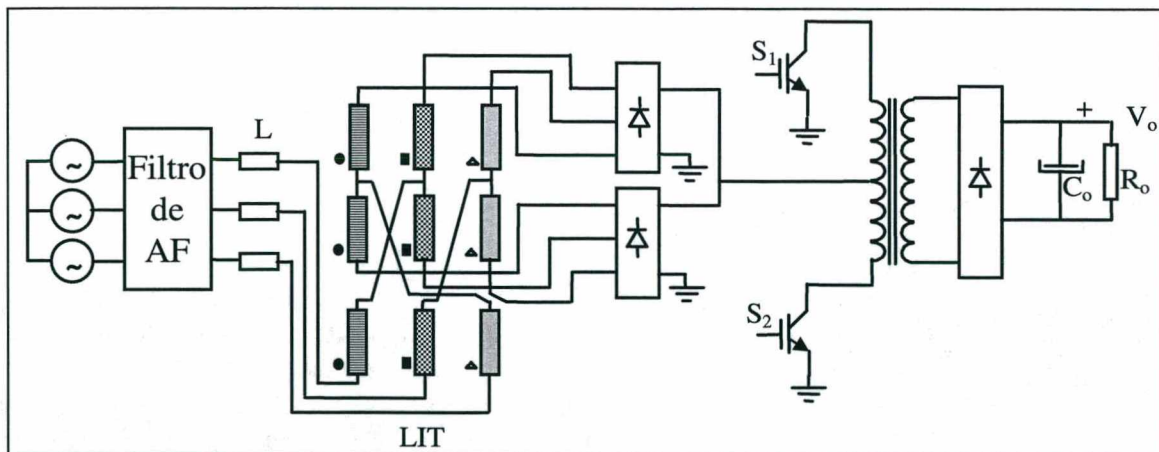


Fig. 6.3 Fonte de alimentação com LIT e BSI.

6.2.4 Fonte de Alimentação com LIT e CDI/MCC

Um outro esquema de fonte de alimentação trifásica, de alto fator de potência e alta frequência, consiste na utilização do LIT integrado a um conversor CC-CC, PWM, do tipo de Duplo Indutor de Entrada (CDI). Diferentemente da fonte do item anterior,

com o BSI, esta terá as duas saídas dos retificadores do LIT separadas e ligadas, cada uma delas, a um dos dois interruptores de potência e a um dos terminais do único primário do transformador de saída. Além disso, o conversor CC-CC, PWM, poderá ser projetado de tal forma a impor condução contínua aos indutores de entrada, embora os transformadores individuais do LIT não se beneficiem da comutação em alta frequência, não podendo, desta forma, utilizar núcleos de alta frequência, do tipo ferrite, mas sim aqueles de lâminas de ferro-silício (Fe-Si) dos transformadores de 60 Hz convencionais. O grande volume resultante deste tipo de topologia (e do modo de operação) não recomenda a fonte para aplicações em telecomunicações, mas outras aplicações ligadas a acionamentos de máquinas elétricas podem perfeitamente ser beneficiadas por tal conversor.

A Fig. 6.4 ilustra a topologia básica da fonte de alimentação resultante, cujo volume de magnéticos do LIT será elevado, mas que apresentará alto fator de potência, isolamento e possibilidade de regulação da baixa tensão de saída disponível por meio do transformador de saída.

Os indutores de entrada estão representados na Fig. 6.4 por um elemento reativo (X_L) para significar que eles têm uma indutância relativamente elevada (cerca de 1 mH) e funcionam mais como elementos de filtragem de harmônicas de baixas frequências (11^a e seguintes) do que como indutores *boost* equivalentes. Veja-se a função dos indutores de entrada da próxima fonte a ser comentada.

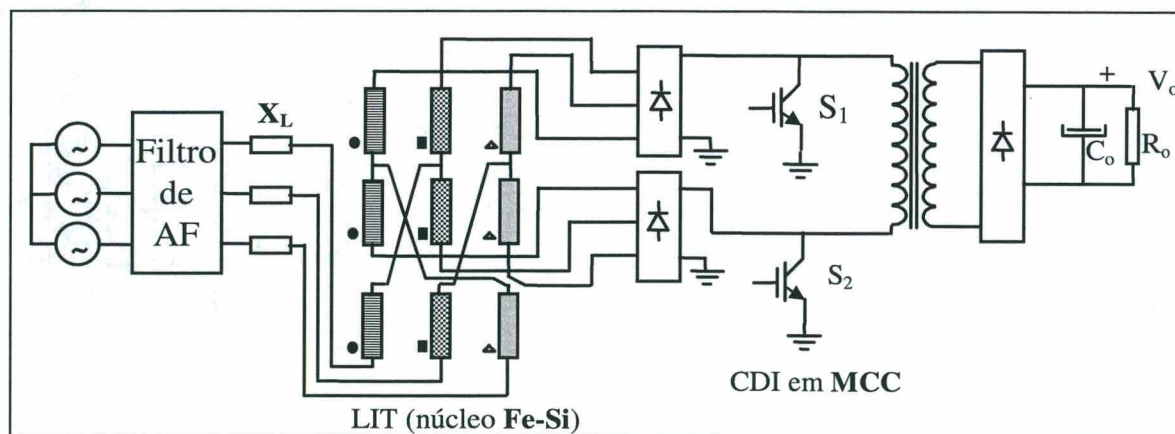


Fig. 6.4 Fonte de alimentação com LIT e CDI/MCC.

O projeto de uma fonte de alimentação como esta dependerá da metodologia de projeto de conversores CDI/MCC, já desenvolvida nos capítulos 3 e 4, e do conhecimento de sua integração com o LIT, assunto que deverá ser investigado.

6.2.5 Fonte de Alimentação com LIT e CDI/MCD

Um quarto tipo de fonte de alimentação trifásica, de alto fator de potência e alta frequência, consiste na utilização do LIT integrado ao mesmo conversor CC-CC, PWM, do tipo de Duplo Indutor de Entrada (CDI), do item anterior, mas com modulação tal que imponha condução descontínua (MCD) aos indutores de entrada da fonte. Topologicamente é o mesmo esquema de alta frequência da Fig. 6.4. No entanto a operação do conversor CDI em MCD permite ao LIT beneficiar-se do processo de comutação em alta frequência e, conseqüentemente, o seu projeto com magnéticos de alta frequência, do tipo ferrite. O volume do LIT e dos indutores de entrada resulta significativamente reduzido em relação ao caso do item anterior, e a fonte de alimentação resultante fica adequada a aplicações no campo das telecomunicações.

O projeto de uma fonte de alimentação como esta dependerá da metodologia de projeto de conversores CDI/MCD, já desenvolvida nos capítulos 3 e 4, e do conhecimento de sua integração com o LIT. Tais estudos serão apresentados mais adiante, ainda neste capítulo.

A Fig. 6.5 apresenta o circuito básico desta fonte de alimentação onde as diferenças para a fonte do item anterior estão representadas em negrito: os indutores de entrada, os núcleos de **ferrite** e modo de condução **descontínuo**.

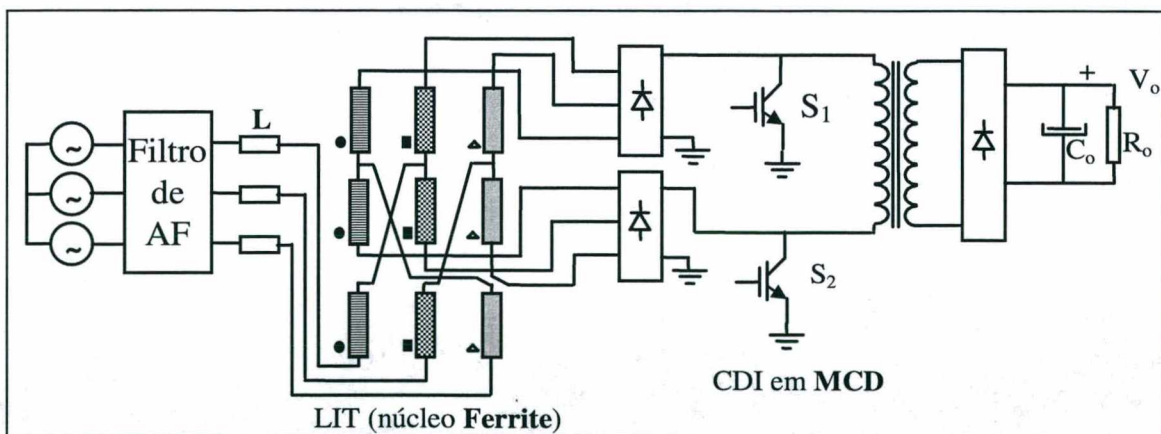


Fig. 6.5 Fonte de alimentação com LIT e CDI/MCD.

Os indutores de entrada estão representados pelo símbolo L para significar que são elementos de indutância relativamente pequena (da ordem de dezenas ou centenas de μH) e funcionam muito mais como indutores *boost* equivalentes do que como indutores de filtragem de harmônicas de baixas frequências. (Compare-se esta afirmação com aquela do item anterior, referente a X_L .)

6.3 ALGUNS RESULTADOS DE SIMULAÇÃO

Alguns resultados de simulação estão apresentados a seguir, correspondentes a fontes de alimentação sucintamente discutidas no item anterior. No caso das primeiras duas fontes discutidas (itens 6.2.1 e 6.2.2) tais resultados já foram mostrados no Cap.2. A última fonte (item 6.2.5) será objeto de estudo mais aprofundado no próximo capítulo. Portanto estão mostrados abaixo resultados de simulação das fontes com o BSI e com o CDI/MCC (itens 6.2.3 e 6.2.4).

No caso da fonte de alimentação com o LIT e o BSI, tem-se a Fig. 6.6, que mostra as formas-de-onda da corrente de linha e da tensão de fase da rede elétrica, para uma fonte de $220V_{ca}/60V_{cc}$, 6kW e 26kHz de frequência de comutação do conversor BSI, e com grampeamento ativo.

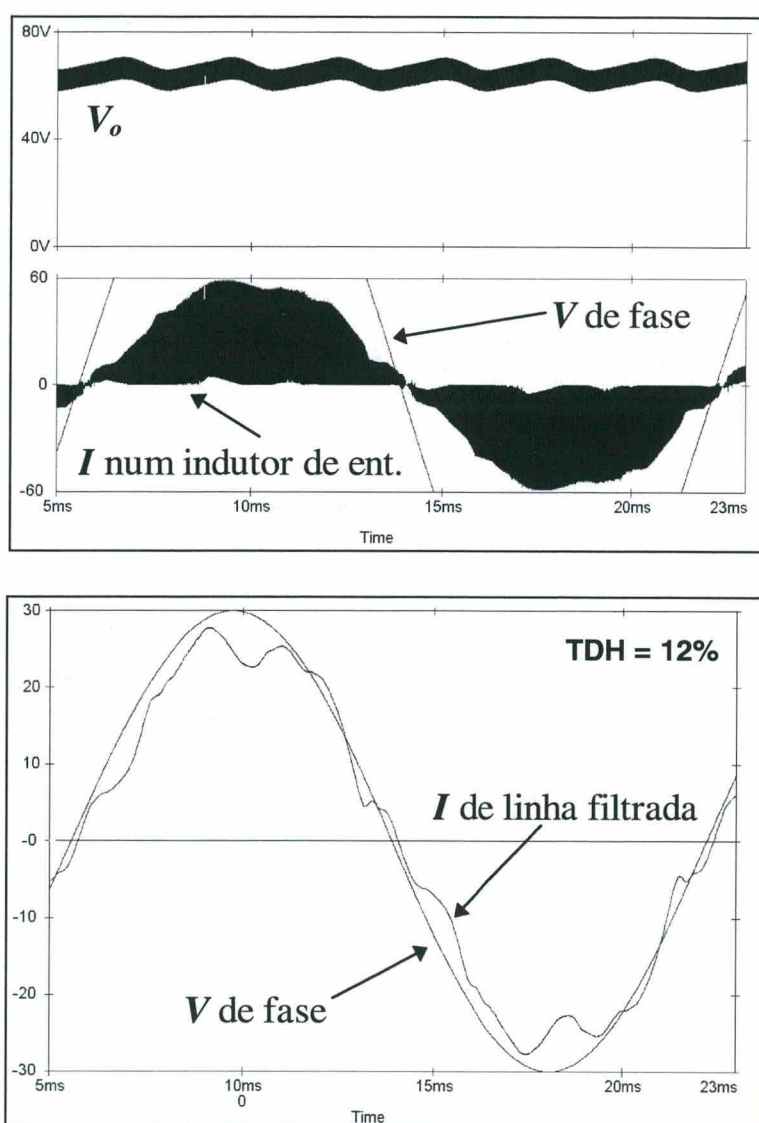


Fig. 6.6 Formas-de-onda para o LIT/BSI/MCD.

Para a fonte de alimentação trifásica, com o LIT e o CDI/MCC, constata-se na Fig. 6.7 que a corrente de linha resulta com alto fator de potência e facilmente filtrável por

um pequeno de filtro de alta frequência. Vêm-se nessa figura os resultados de simulação para uma fonte de $220V_{ca}/60V_{cc}$, 6kW e 26kHz. No entanto o grampeamento utilizado foi o passivo, em que não há participação do capacitor de grampeamento na transferência de potência.

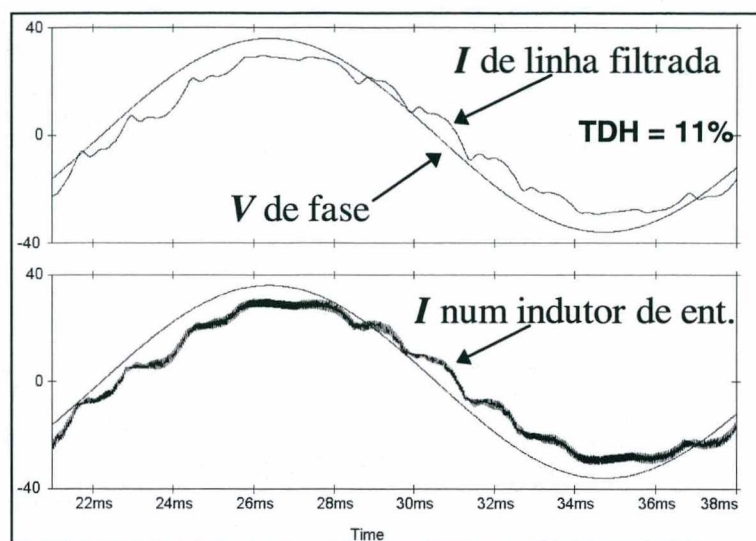


Fig. 6.7 Formas-de-onda para o LIT/CDI/MCC.

6.4 CONCLUSÕES

Este capítulo apresentou uma síntese das possíveis configurações topológicas de fontes de alimentação trifásicas, de estágio único e alto fator de potência, utilizando o transformador de interfase de linha e um conversor CC-CC, PWM. Excetua-se o primeiro caso em que não se faz uso de um conversor CC-CC, mas apenas do LIT.

Todas as variações topológicas apresentam elevado fator de potência com distorção harmônica relativamente baixa da corrente de linha. Utilizam também o LIT, que é um transformador de conexão especial, ou um autotransformador – como já visto no Cap.2 –, que não introduz, portanto, isolamento entre a rede trifásica e a carga ligada aos terminais de seus dois retificadores trifásicos a diodo. O isolamento terá de ser obtido, se desejável, através da utilização de um conversor CC-CC isolado a jusante do LIT.

A inserção dos conversores CC-CC, PWM correspondentes às diferentes soluções topológicas apresentadas não caracterizam dois estágios, mas antes, uma integração entre o LIT e o conversor introduzido. Isto se verifica pela dupla função dos indutores de entrada: função de filtragem de harmônicas de baixa frequência da corrente de linha e função de indutor-boost equivalente, visto que se reflete na entrada dos conversores citados que, conforme se constata nas figuras correspondentes, não necessitam de indutores de entrada no circuito da fonte. No entanto, na topologia de conversor CC-CC, PWM, individualmente, tais indutores de entrada seriam exigência fundamental.

Alguns resultados de simulação foram apresentados, permitindo a visualização do funcionamento das fontes de alimentação constituídas pela integração do LIT e de um conversor CC-CC, PWM. Tais resultados mostram que, de fato, o alto fator de potência, com baixa distorção harmônica da corrente de linha é alcançado, embora não se tenha entrado, em profundidade, em aspectos de análise, simulação, projeto e ensaios experimentais das topologias apresentadas.

No capítulo seguinte será estudada a topologia escolhida para este trabalho de tese, correspondente à integração do LIT com o conversor CDI/MCD (item 6.2.5), por meio de análise mais detalhada de seu funcionamento.

CAPÍTULO 7

FONTE DE ALIMENTAÇÃO TRIFÁSICA PROPOSTA

7.1 INTRODUÇÃO

A fonte de alimentação trifásica ora proposta será constituída, conforme já apresentado sucintamente no Cap.1^o, pela integração de um Transformador de Interfase de Linha (LIT) e de um conversor CC-CC, modulado por largura de pulso (PWM) e comutado em alta frequência. O transformador já foi estudado em baixa frequência e na sua possibilidade de funcionamento em alta frequência, com um conversor *Boost*, numa topologia não-isolada, para correção do fator de potência (Cap.2). O conversor CC-CC já foi abordado, no Cap.3, nas variações topológicas do CDI (Conversor de Duplo Indutor de entrada) e do BSI (*Boost* Simétrico Isolado).

O capítulo anterior apresentou diferentes topologias possíveis para constituição de uma fonte de alimentação de alto fator de potência, utilizando o LIT e um conversor CC-CC, PWM, em estágio único. Este capítulo aprofundará a análise da última topologia lá apresentada (itens 6.2.4 e 6.2.5) correspondente à integração do LIT com o conversor CDI, podendo este funcionar nos modos contínuo ou descontínuo.

O objetivo do estudo é determinar o comportamento favorável do conversor como uma fonte de alto fator de potência, obtido mediante a correção passiva proporcionada pelo LIT e pela imposição de comutação em alta frequência a partir do funcionamento do conversor CC-CC operando no modo contínuo ou no descontínuo.

7.2 TOPOLOGIA ESCOLHIDA

A topologia escolhida de fonte de alimentação trifásica baseia-se na integração do LIT com o conversor CDI. O conversor BSI poderá, também, ser utilizado como uma alternativa, mas escolhe-se o CDI pelo fato de ser um conversor menos conhecido. Desta forma, pode-se dar uma contribuição à melhor compreensão deste conversor CC-CC e verificar, ao mesmo tempo, o seu comportamento integrado ao LIT, na constituição de uma nova fonte de alimentação trifásica, de alto fator de potência. É escolhido, também, pelo fato de apresentar duas entradas em corrente, o que lhe permite adaptar-se bem às duas saídas, em corrente, do LIT.

Como já foi visto nos capítulos 3 e 4, os dois conversores CC-CC, citados, são essencialmente equivalentes. Não há qualquer justificativa mais relevante que obrigue a

utilização do CDI em detrimento do BSI. A escolha é apenas estratégica, visando ao domínio de uma nova topologia de conversor CC-CC, pouco conhecida e divulgada.

A topologia da fonte de alimentação em foco está apresentada nas figuras a seguir. Inicialmente apresenta-se o diagrama de blocos, em seguida vai-se detalhando o conteúdo por meio de figuras mais complexas.

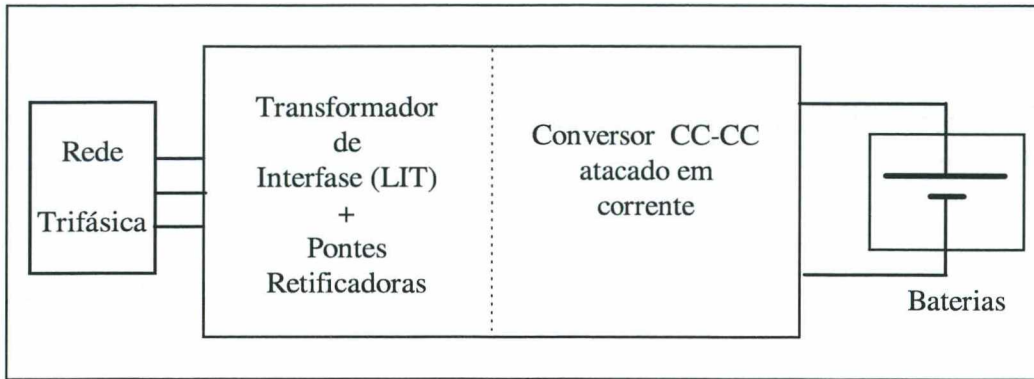


Fig. 7.1 Diagrama de blocos da fonte de alimentação proposta.

O diagrama de blocos da Fig. 7.1 mostra apenas os blocos principais da fonte proposta: a entrada trifásica, o conjunto integrado LIT+Conversor CC-CC e a saída, formada por baterias. Detalhando-se esse diagrama de blocos, obtém-se o esquema da Fig. 7.2. Neste esquema observa-se em detalhe as conexões dos enrolamentos do LIT, a topologia do conversor CC-CC, na opção do CDI, os indutores de filtragem de entrada (L) e o estágio retificador de saída com o capacitor de filtragem e a carga (R_o).

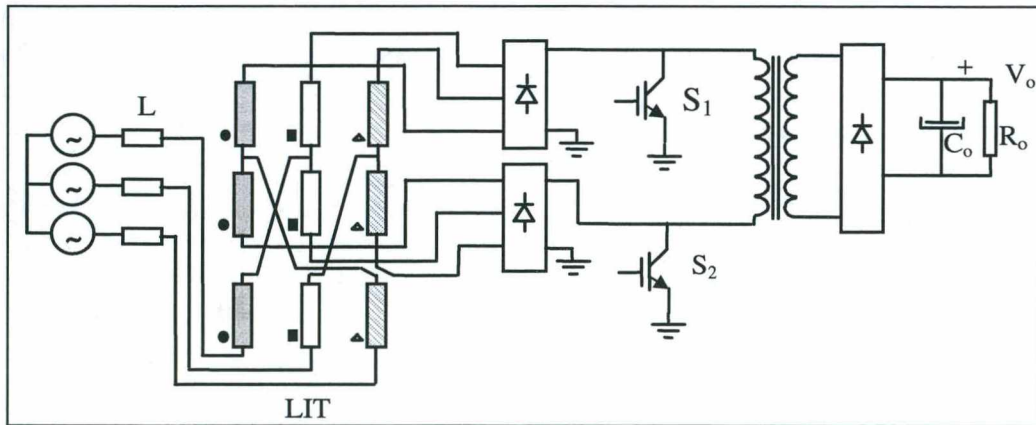


Fig. 7.2 Esquema básico da fonte de alimentação.

O Transformador de Interfase de Linha (LIT) é constituído, conforme já visto no primeiro capítulo, por três transformadores individuais, com três enrolamentos cada (identificados na figura com padrões distintos de desenho para cada transformador). As polaridades dos três enrolamentos são subtrativas dois a dois, conforme está simbolizado na figura pelo seguinte código: ponto, retângulo e triângulo indicando a polaridade instantânea dos enrolamentos dos diferentes transformadores individuais.

Os indutores de entrada (L) têm a função de eliminar as componentes harmônicas de frequências mais baixas (11^a e superiores), no esquema do retificador trifásico com LIT em baixa frequência. Mas funcionam ligeiramente diferente no esquema de alta frequência. Funcionam, neste caso, como indutores limitadores dos picos da corrente de linha instantânea e como indutores do tipo *boost*. Um outro filtro de alta frequência será necessário – como será visto adiante – para filtrar as harmônicas da alta frequência de comutação do conversor CC-CC e que se refletem nos enrolamentos do LIT. O valor da indutância de tais indutores de entrada também influencia na forma final da corrente de linha filtrada.

Redesenhando-se o LIT, numa forma mais linear, embora perdendo-se a visão dos três transformadores individuais, obtém-se o diagrama esquemático da Fig. 7.3. Explicitando-se as ligações internas das pontes trifásicas a diodo (pontes de Graetz), nas saídas do LIT, e do retificador de saída, obtém-se a Fig. 7.4. Nesta figura, elimina-se, por simplicidade visual, as distinções dos enrolamentos dos três transformadores individuais do LIT e se introduz a identificação dos enrolamentos, de acordo com o número de espiras que cada um terá: W_A , W_B e W_C .

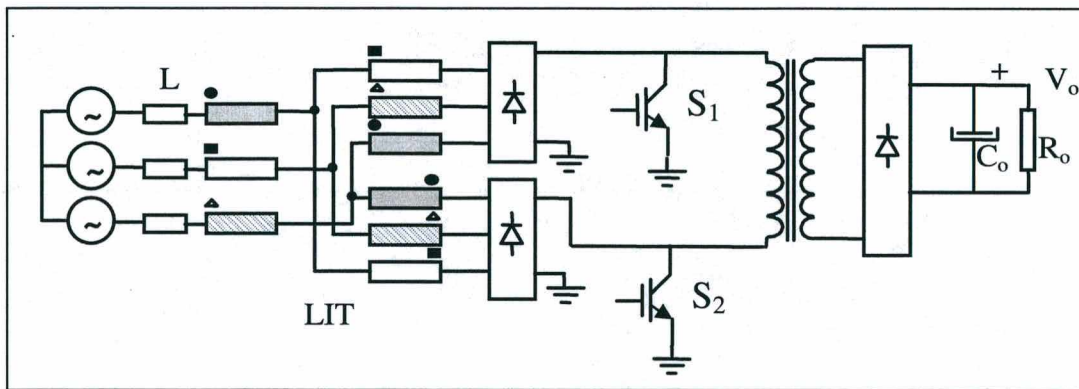


Fig. 7.3 Esquema básico da fonte com o LIT redesenhado.

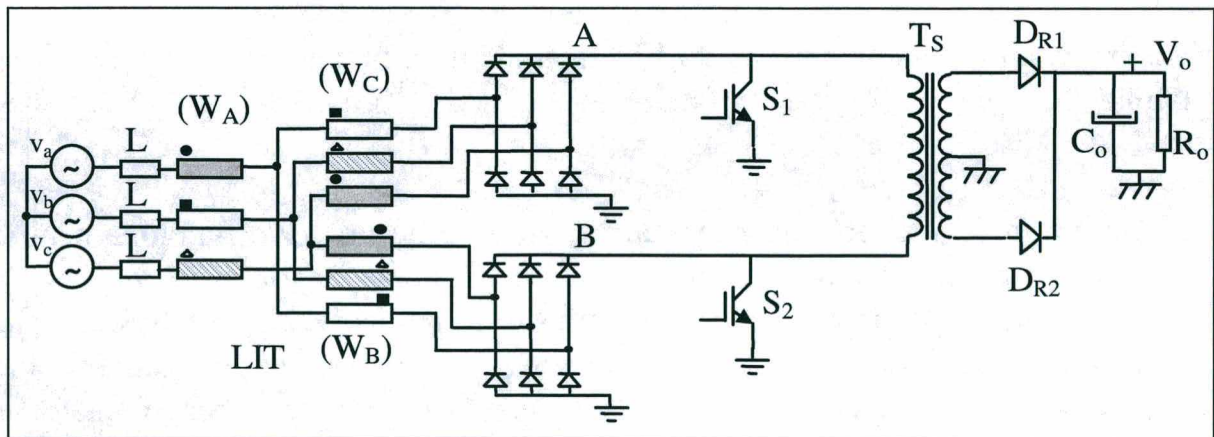


Fig. 7.4 Esquema básico da fonte de alimentação com mais detalhes.

A Fig. 7.5 acrescenta o circuito auxiliar de grampeamento ativo, que utiliza dois interruptores (S_3 e S_4) e um capacitor de grampeamento (C_g). A indutância de dispersão

primária, relativa ao transformador de saída, está representada pelo seu indutor equivalente de dispersão, L_d , que é a razão pela qual se exige a inclusão de um circuito auxiliar de grampeamento, conforme já analisado no Cap.3.

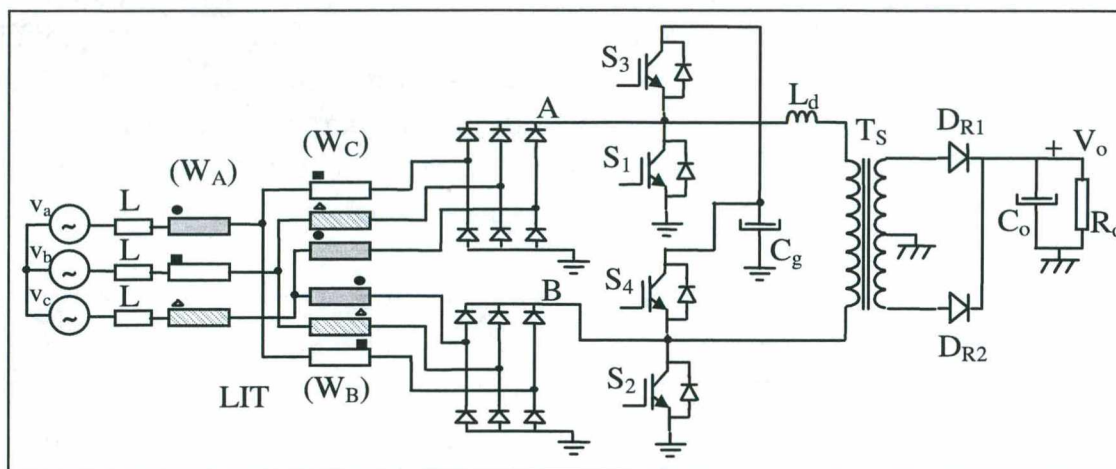


Fig. 7.5 Esquema básico da fonte com circuito de grampeamento ativo.

Devido à presença da indutância de dispersão, os interruptores deverão ser bidirecionais em corrente, como está indicado na Fig. 7.5, por meio da inserção de diodos ligados em anti-paralelo com os *IGBTs*. Isto está evidenciado nos capítulos anteriores (3 a 5) onde se pode verificar a importância dos diodos anti-paralelo, quando do fechamento simultâneo dos interruptores principais, para a desmagnetização do indutor de dispersão equivalente (L_d).

7.3 PRINCÍPIO DE FUNCIONAMENTO

O funcionamento da fonte de alimentação proposta supõe dois conversores distintos que são integrados. A integração é claramente percebida quando se observa, nas figuras acima, a falta dos dois indutores de entrada do conversor CDI. Eles estão sendo substituídos pelos indutores de entrada do LIT que, além da função de filtragem, passam a desempenhar, em conjunto com o CDI, a função dos indutores de entrada desse conversor.

Sem entrar em pormenores desnecessários, pode-se descrever o funcionamento da fonte de alimentação, independentemente do modo de operação do CDI, da seguinte forma: o conversor CDI tem seus interruptores principais ora em superposição (simultaneamente fechados), ora um deles aberto e o outro ainda fechado; no ciclo seguinte, após uma nova superposição, o que se abriu permanece agora fechado e o outro abre. Esta seqüência de comutações, ou esta modulação, é percebida pelos indutores de entrada e pelos enrolamentos do LIT, que reagirão de acordo com seus parâmetros de projeto que foram determinados pelo modo de condução escolhido para a corrente nos indutores de entrada.

Portanto, basicamente, a estrutura se comporta como se fosse um conversor do tipo elevador ou *boost*. Sendo assim, deve-se tentar estabelecer uma equivalência entre a parte da fonte constituída pela rede de entrada com o LIT e seus retificadores (Fig. 7.6), e duas fontes de tensão em série com um indutor de entrada, tal como se vê no esquema da Fig. 7.7.

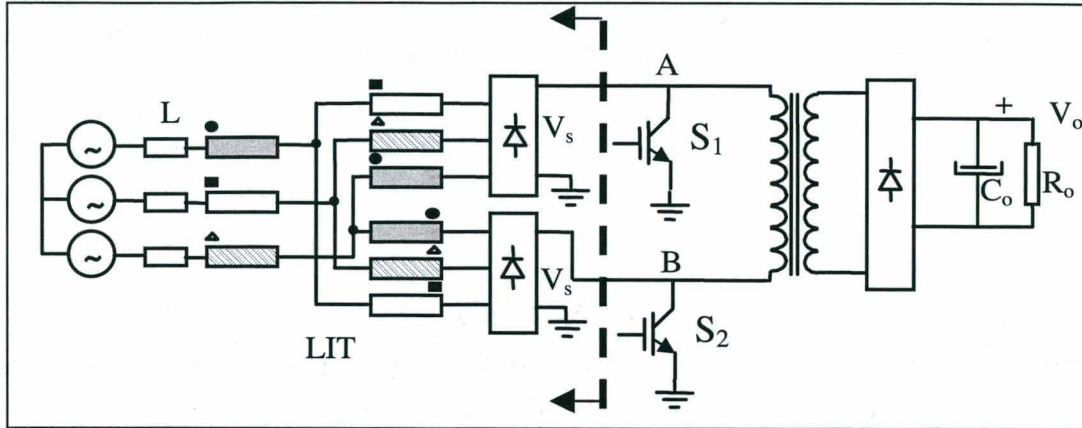


Fig. 7.6 Parte da fonte em que se busca um circuito equivalente.

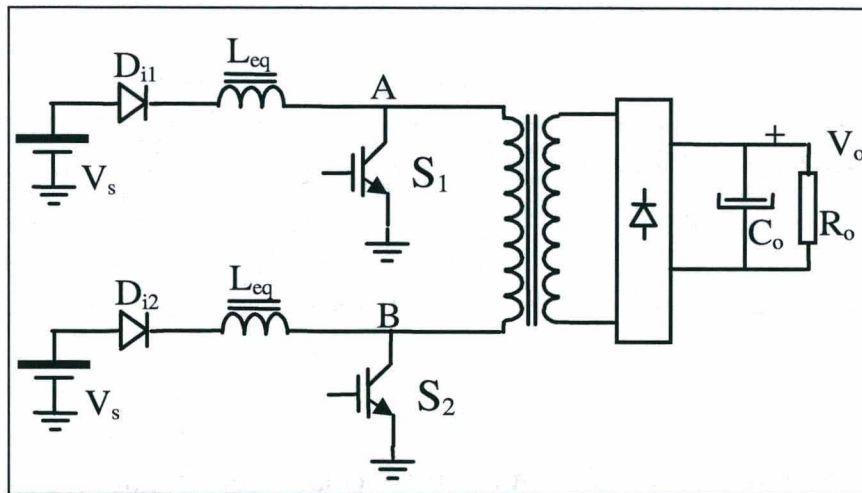


Fig. 7.7 Circuito equivalente procurado.

As relações entre a indutância equivalente, L_{eq} , e a indutância dos indutores de entrada (L) do LIT, tanto para o CDI, quanto para o BSI, estão analisadas no **Apêndice 2**, em que se faz a análise do circuito equivalente de Thevenin para a parte de entrada da fonte de alimentação sob estudo. Estas relações estão reproduzidas abaixo:

$$L_{CDI} = 7 \cdot L \quad \text{(CDI)} \quad (7.1)$$

$$L_{BSI} = 3,5 \cdot L \quad \text{(BSI)} \quad (7.2)$$

onde: L_{CDI} é a indutância de entrada equivalente do CDI e L_{BSI} é a do BSI.

De posse do valor da indutância dos indutores de entrada do CDI (L_c), a partir do projeto do conversor, pode-se determinar a indutância dos indutores de entrada da fonte de alimentação trifásica em estudo, que é um parâmetro fundamental para se impor o modo de condução desejado.

7.4 NECESSIDADE DE FILTROS DE ALTA FREQUÊNCIA

Em virtude do funcionamento descrito acima, onde o conversor CDI trabalha em alta frequência de comutação, haverá necessidade de se introduzir filtros de alta frequência (AF), tanto na entrada como na saída da fonte de alimentação.

O filtro de AF de entrada terá como função eliminar as componentes harmônicas de alta frequência geradas pelo processo de comutação do conversor CDI. Tais harmônicas estarão presentes nas correntes de linha da rede trifásica e poderão ser eliminadas por filtros passa-baixas projetados para atenuar as componentes harmônicas a partir de 1/4 da frequência de comutação, seguindo a metodologia clássica de projetos de filtros de AF.

O filtro de AF da saída destinar-se-á a minimizar as componentes harmônicas da ordem da frequência de comutação que estarão presentes na saída. O filtro capacitivo (C_o), como é sabido, destina-se à filtragem da componente de baixa frequência (correspondente aos seis pulsos do retificador trifásico, também chamada de ruído *psfométrico*), mas será atravessado, ainda, pela corrente alternada secundária do transformador de saída. Devido à elevada amplitude de ondulação dessa corrente e à inevitável existência de uma resistência série equivalente do capacitor de filtragem, a tensão de saída terá de ser mais bem filtrada. Por meio da utilização de um filtro de AF na saída, atinge-se este objetivo, qual seja: uma filtragem final da tensão de saída visando a alcançar-se uma tensão CC o mais isenta possível de componentes alternadas indesejáveis. O projeto deste filtro, por ser clássico e pelo fato de haver múltiplas soluções possíveis, não foi objeto de estudos no presente trabalho de Tese.

7.5 COMANDO E ACIONAMENTO DOS INTERRUPTORES

Descrevem-se, a seguir, os circuitos utilizados na geração dos sinais de comando dos interruptores e no acionamento destes. Os interruptores, bidirecionais em corrente, serão implementados, como já visto no item (7.2), por meio de um *IGBT* de alta tensão (1200V), que inclui um diodo anti-paralelo integrado no próprio dispositivo.

7.5.1 Circuito de Geração dos Sinais de Comando

O circuito de geração dos sinais de comando dos interruptores principais e auxiliares da fonte de alimentação trifásica, isolada e de alto fator de potência, pode ser implementado tendo por base os já conhecidos circuitos integrados (CIs) da família 3524/25/27, que são CIs reguladores do tipo PWM, com controle por razão cíclica.

Sabendo-se que os interruptores principal e auxiliar formam um braço inversor, eles deverão ser comandados por sinais de comando complementares, com a inclusão de tempo-morto entre eles, para garantir que não haja curto-circuito do capacitor de grampeamento para terra. Ora, gerando-se o sinal de comando principal pode-se invertê-lo e obter-se o sinal complementar necessário ao acionamento do interruptor auxiliar.

Estudando-se o CI 3727 (vide Fig. 7.8), conclui-se que os sinais gerados por ele são complementares àqueles gerados pelo CI 3524/25. Enquanto este segue uma lógica “Não-Ou”, na saída, produzindo sinais adequados à modulação com tempo-morto, para acionamento de braços inversores de conversores alimentados por tensão, aquele (o CI 3527) segue a lógica “Ou”, cujos sinais são adequados à modulação por superposição. próprios ao acionamento de conversores alimentados por corrente. Este CI 3527 é, portanto, o escolhido para a geração dos sinais de comando dos interruptores principais.

Os sinais de comando dos interruptores auxiliares são obtidos pela inversão dos sinais de comando principais, gerados pelo CI 3527. O tempo-morto que deverá existir entre os sinais principal e auxiliar poderá ser introduzido pelo circuito de acionamento dos interruptores, como será visto adiante. A Fig. 7.9 apresenta o circuito de geração de sinais de comando tendo por base o CI 3527.

A Fig. 7.10 mostra os sinais de comando, capturados pelo osciloscópio, gerados pelo circuito acima, após terem passado pelo circuito de acionamento que está descrito abaixo. Tais sinais de acionamento dos *IGBTs* mostram que o circuito de geração (em conjunto com o de acionamento) resulta bem adequado para a função de produzir os sinais de comando da fonte em estudo e, inclusive, para exercer o controle por meio da variação de sua razão cíclica.

Finalmente, sobre a questão do controle do fluxo de potência da fonte de alimentação proposta, deve-se salientar que não aparece no circuito da Fig. 7.9 qualquer subcircuito que implemente controle em malha fechada. Os estudos desta tese restringem-se, por questão de limitação de objetivos, ao estudo do comportamento da montagem experimental da fonte, funcionando, apenas, em malha aberta.

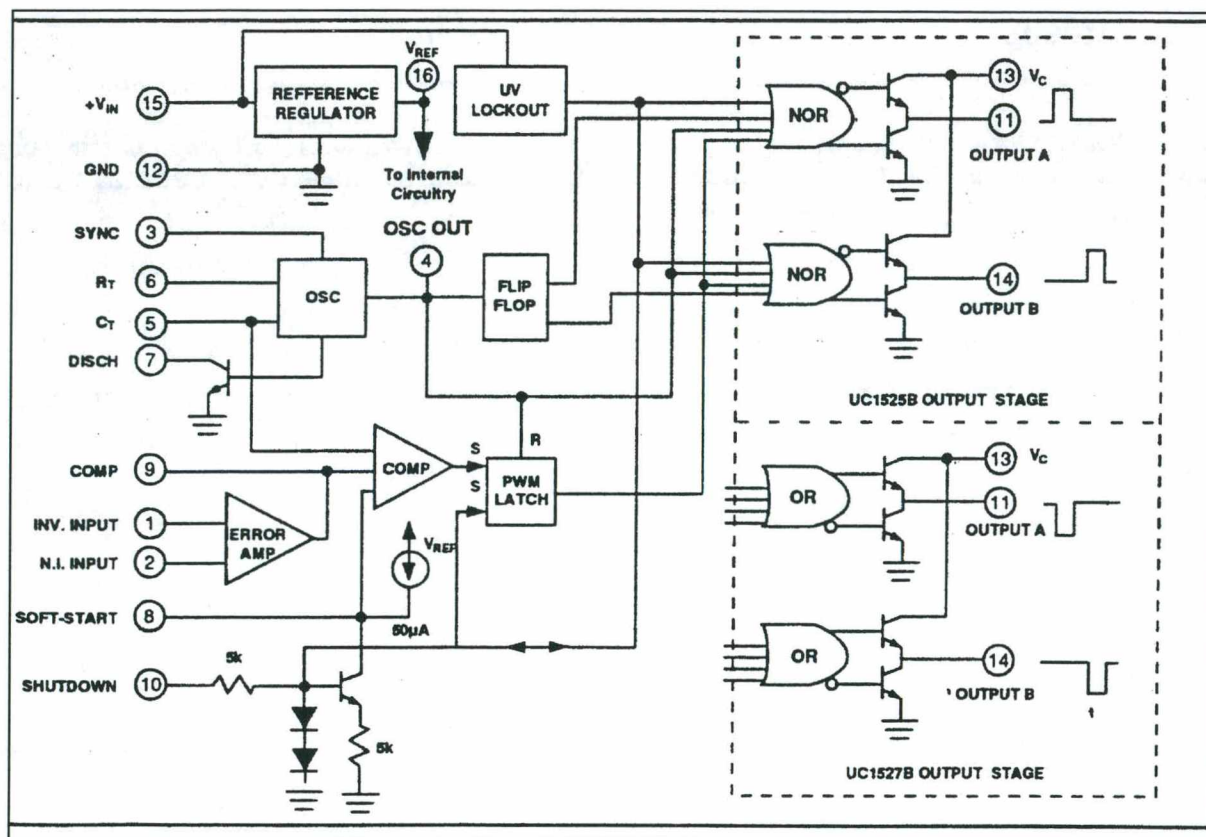


Fig. 7.8 Diagrama de blocos do CI 3525/27.

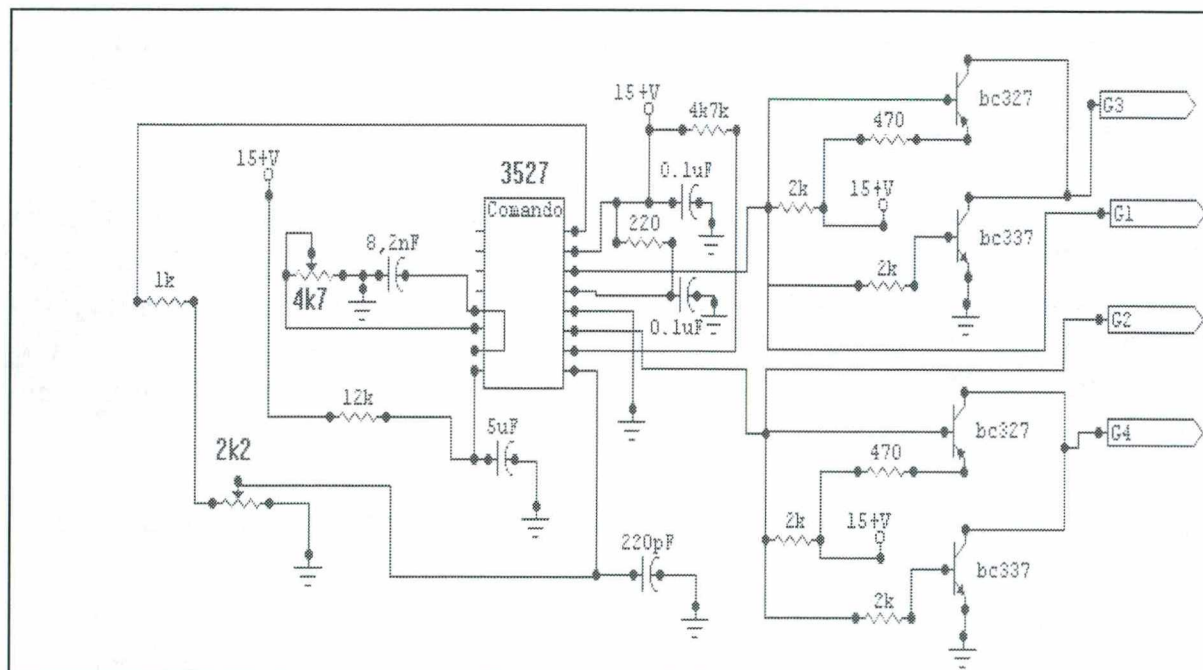


Fig. 7.9 Circuito de geração dos sinais de comando.

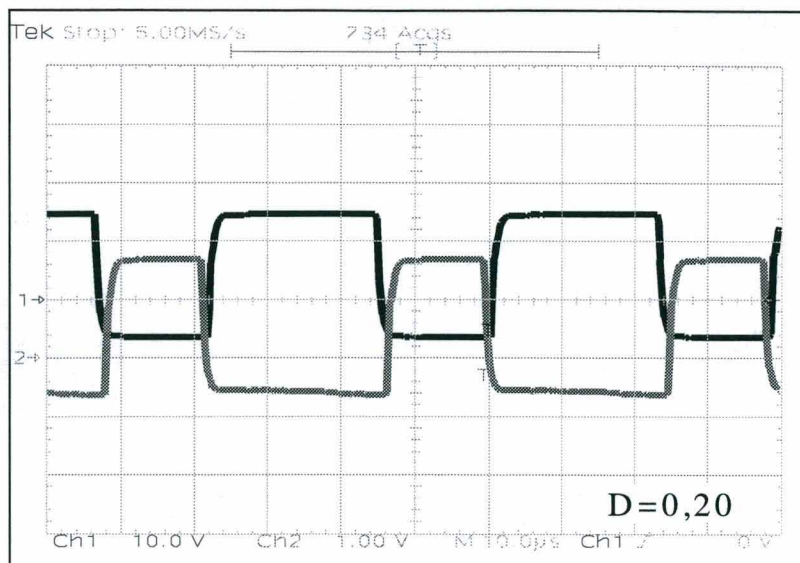


Fig. 7.10 Sinais de comando/acionamento dos *IGBTs*.

7.5.2 Circuito de Acionamento dos Interruptores (SKHI23/12).

Para o acionamento dos interruptores, que serão *IGBTs* de alta tensão (1200V/20-50A), será utilizado o *Driver* SKHI 23/12, adequado ao acionamento de tais *IGBTs*. Este *Driver* já é comercialmente disponível e foi definida a sua utilização por uma estratégia de laboratório, qual seja: é interessante utilizar-se um *Driver* como este, que, embora não seja barato, permite o acionamento seguro dos *IGBTs* (que também não são baratos) e a sua reutilização em outras montagens futuras, além de economizar-se o tempo que seria gasto no projeto, montagem e testes de um circuito de acionamento dedicado, para a montagem em estudo.

A Fig. 7.11 mostra o diagrama de blocos do referido circuito de acionamento de *IGBTs* (*Driver*), tal como se encontra em seu manual de utilização.

Em resumo, trata-se de um circuito de acionamento de braços inversores de *IGBTs* que incorpora: proteção de subtensão na entrada da fonte auxiliar; proteção de sobrecorrente nos *IGBTs*, por meio do monitoramento da sua tensão de coletor; isolamento entre o circuito gerador de sinais de comando e os terminais de *gate* dos *IGBTs*; fontes de alimentação reguladas, internas, para a aplicação dos sinais de *gate* (+15V e -8V); introdução de tempo-morto entre os sinais complementares de saída, com possibilidade de ajustes pelo usuário. Outros ajustes também são possíveis, tais como: resistências de *gate* (para ligamento e desligamento), tensão de saturação para proteção de sobrecorrente (por meio de resistor/capacitor), etc.

Sinais típicos, obtidos em laboratório, nas saídas desses *Drivers*, estão mostrados na Fig. 7.10, para uma situação de razão cíclica $D=0,2$.

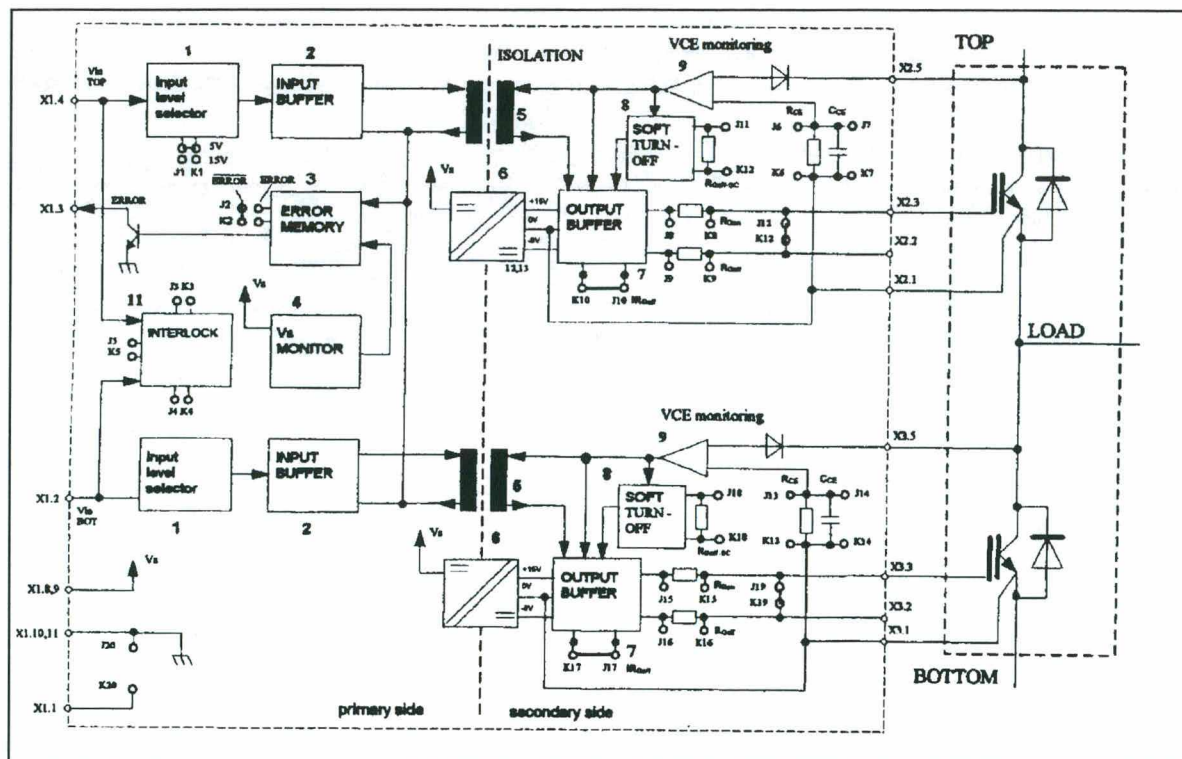


Fig. 7.11 Diagrama de blocos do circuito de acionamento.

7.6 CONCLUSÕES

Este capítulo apresentou a topologia escolhida para o estudo aprofundado, teórico e prático, da fonte de alimentação trifásica de alto fator de potência, utilizando o LIT e um conversor CC-CC/PWM, de alta frequência. Tal topologia baseia-se, além do LIT, no conversor CDI, escolhido em função, apenas, do fato de ser um conversor menos conhecido e, também, pelo fato dele apresentar duas entradas em corrente (dois indutores de entrada), o que se adapta bem na ligação com as duas saídas, em corrente, do LIT.

O princípio de funcionamento, da fonte de alimentação proposta, foi descrito, com base nas duas etapas de funcionamento fundamentais. Nessa descrição foram obtidas duas equações básicas (para a evolução da corrente de linha no momento do curto-circuito dos interruptores e para a relação entre a indutância de entrada e a indutância equivalente do CDI), que ajudarão no projeto da fonte em estudo.

A necessidade de filtros de alta frequência foi ressaltada, tanto para a entrada como para a saída da fonte. E os circuitos de geração de sinais de comando e de acionamento dos IGBTs foram mostrados e brevemente analisados.

Conclui-se que a fonte de alimentação proposta, baseada no LIT e no CDI, está suficientemente compreendida e pronta para ser projetada e dimensionada com vistas à sua implementação. O funcionamento nos modos contínuo e descontínuo será objeto de estudos práticos para chegar-se a conclusões esclarecedoras sobre indicativos de

aplicações, restrições, vantagens e desvantagens em relação a topologias alternativas com correção de fator de potência passiva ou ativa.

O próximo capítulo tratará do desenvolvimento da metodologia de projeto da fonte em estudo com vistas ao projeto e simulação da mesma, segundo as especificações já apresentadas no Cap.4: fonte para 6kW, 26kHz, 160Vca de linha e 60Vcc/100A.

CAPÍTULO 8

METODOLOGIA DE PROJETO DA FONTE PROPOSTA

8.1 INTRODUÇÃO

Este capítulo tratará da metodologia de projeto global da fonte, sua aplicação efetiva ao projeto da fonte trifásica proposta, e da análise de resultados de simulação relativos ao projeto realizado.

A metodologia de projeto da fonte de alimentação proposta, a ser discutida neste capítulo, estará baseada na metodologia, já discutida no Cap.4, aplicada ao projeto do conversor CDI. Terão de ser adicionadas, apenas, considerações de projeto relativas ao LIT, aos indutores de entrada e às pontes retificadoras trifásicas a diodo, das saídas do LIT.

Os principais equacionamentos relativos ao comportamento do LIT sob alta frequência já foram abordados no capítulo anterior e deverão ser levados em conta no projeto da fonte como um todo.

8.2 METODOLOGIA DE PROJETO

A metodologia de projeto discutida no Cap.4 baseia-se num conjunto de especificações objetivas e desejáveis para o conversor – incluindo dispositivos previamente disponíveis –, e nos equacionamentos e curvas de projeto obtidos a partir da sua análise matemática. De posse de tais informações, são determinados os principais parâmetros e dimensionamentos dos dispositivos e componentes do conversor sob projeto.

8.2.1 Especificações do Projeto

A fonte de alimentação trifásica a ser projetada deverá atender a especificações de interesse da área de telecomunicações. Para fontes trifásicas, sabe-se que a potência mínima seria de 3,0kW, uma vez que as potências de 1,5kW já são bem atendidas pelas fontes monofásicas. Escolhe-se, então, para o projeto da fonte trifásica de alto fator de potência, em estudo, a potência de 6,0kW.

A tensão trifásica de 220V de linha é escolhida por ser um dos padrões utilizados no Brasil e por ser mais indicada para equipamentos de potências individuais mais

elevadas. No entanto, por circunstâncias do trabalho laboratorial, foi necessário alterar-se o valor da tensão de entrada para 160V, para aproveitamento de transformador de saída já anteriormente construído.

A tensão de saída é escolhida como a de 60V, com intensidade de corrente nominal de 100A, tendo em vista as tensões utilizadas nas subestações do setor de telecomunicações, que variam de 24V a 60V, sendo esta última a mais indicada para fontes trifásicas nessa faixa de potência (6,0kW).

Já a frequência de comutação do conversor CDI é escolhida como 26kHz por ser uma frequência compatível com as velocidades dos *IGBTs* atuais (de últimas gerações), que estão na faixa de 800ns a 400ns para tempo de desligamento (t_{off}). O *IGBT* escolhido para utilização na montagem é o do tipo *SKM 75 GB 123D*, da Semikron, com valores nominais de 1200V/75A e com diodo integrado em anti-paralelo. Este *IGBT* é de terceira geração e poderá ser acionado, com comutação suave, em frequências de dezenas de kilohertz.

As especificações para o projeto da fonte de alimentação serão, portanto:

- tensão trifásica (de linha) de entrada: $V_{iL} = 160V$
- tensão de saída CC: $V_o = 60V$
- frequência de comutação: $f = 26kHz$
- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do *IGBT*: $V_{CEmax} = 1200V$
- rendimento mínimo da fonte: $\eta = 93\%$
- fator de potência mínimo: $fp = 97\%$

8.2.2 Etapas do Projeto

Para a realização do projeto completo da fonte de alimentação desejada, parte-se do conhecimento das especificações acima e percorrem-se as seguintes etapas.

1ª etapa: Determinação dos principais parâmetros do conversor CDI.

É necessário determinar-se, em primeiro lugar, mais um dado de entrada, isto é, a tensão de entrada CC (V_i), que coincide com a tensão CC de cada retificador de saída do LIT. Veja-se que esta não é fornecida naturalmente, no caso do projeto da fonte incluindo o LIT e o conversor CC-CC. A tensão V_i deverá ser obtida pela relação conhecida para o LIT em baixa frequência, que estabelece o ganho de tensão entre a saída CC dos retificadores do LIT e a tensão trifásica de linha. Esta relação é dada por:

$$V_i = 1,25 \cdot V_{iL} \quad (8.1)$$

onde V_{iL} define a tensão trifásica de linha.

De posse das especificações acima (item anterior) e da tensão V_i , utiliza-se todo o procedimento, já visto no Cap.4, para a realização do projeto do conversor CDI no modo desejado (MCD, no presente caso).

2ª etapa: Determinação da indutância dos indutores de entrada do LIT.

Conhecendo-se, agora, os parâmetros do CDI, pode-se utilizar a relação entre a indutância dos indutores de entrada do LIT (L) e a indutância dos indutores de entrada do CDI (L_c) para obter-se aquela:

$$L = \frac{L_c}{7} \quad (8.2)$$

3ª etapa: Determinação dos principais dimensionamentos.

De posse de todos os parâmetros da fonte, parte-se para os cálculos dos dimensionamentos, em termos de tensão e corrente, de todos os dispositivos semicondutores e componentes magnéticos do conversor. Faz-se, nesta etapa, também, o dimensionamento térmico dos dissipadores necessários.

8.3 DESENVOLVIMENTO DO PROJETO DA FONTE

Conforme visto acima, a 1ª etapa do projeto da fonte deverá seguir os procedimentos de projeto apresentados no Cap.4, relativos ao CDI em MCD. As etapas de desenvolvimento daquele projeto estão descritas abaixo.

1. Especificações:

- tensão CC de entrada (V_i) [para $V_{iL}=220V$ de entrada CA]:

Calculando-se por meio da expressão para V_i , acima, obtém-se:

$$V_i = 1,25 \cdot V_{iL} \quad \Rightarrow \quad V_i = 275V$$

- tensão CC de saída: $V_o = 60V$
- frequência de comutação: $f = 26kHz$

- potência a ser transferida: $P_o = 6000W$
- tensão máxima de bloqueio do IGBT: $V_{CEmax} = 1200V$

2. Determinação do valor da resistência nominal de carga:

$$R_o = \frac{V_o^2}{P_o} = 0,6\Omega \quad (8.3)$$

3. Escolhem-se os valores nominais de razão cíclica, ganho estático e K , a partir da característica estática e de critérios de faixa de carga, já discutidos:

$$q = 1,7 \Rightarrow D = 0,35 \Rightarrow K \cong 0,056 \quad (8.4)$$

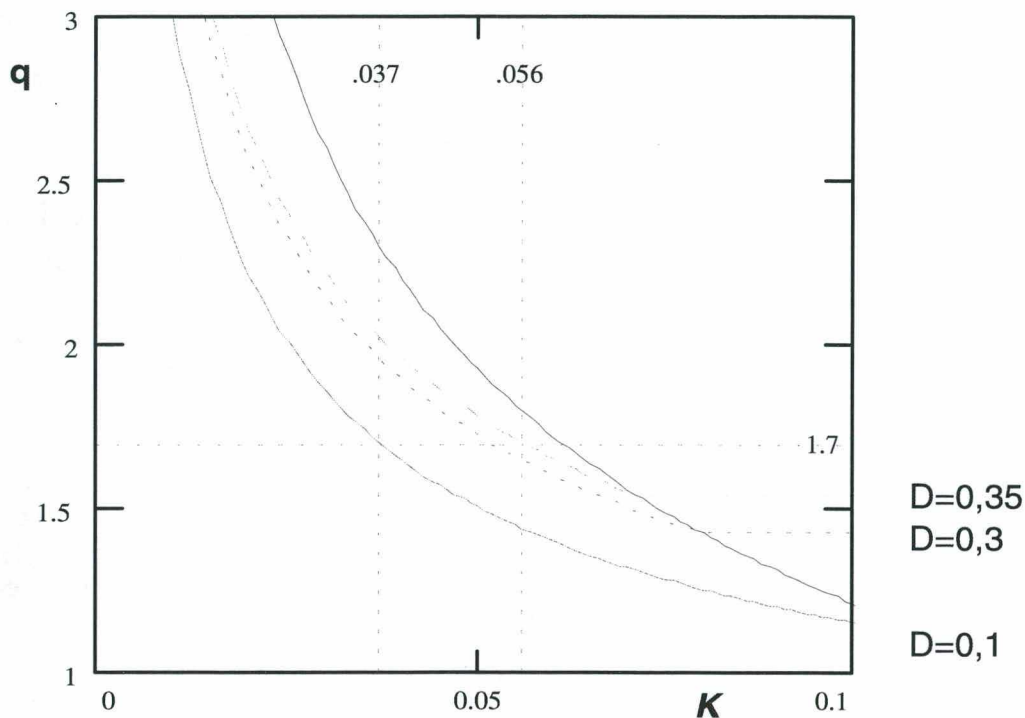


Fig. 8.1 Característica estática do CDI/GAT.

O valor preciso de K pode ser calculado pela expressão abaixo:

$$K = \frac{(D + 1)^2}{(4 \cdot q - 1)^2 - 1} \Rightarrow K = 0,056 \quad (8.5)$$

4. Determinação da relação de espiras: esta deverá ser calculada levando-se em conta que ocorrerão quedas de tensão, não previstas pela análise teórica. Considere-se, portanto, que haja um total de cerca de 15% de queda total de tensão, desde a entrada até a saída, cujo valor deve ser acrescentado à tensão nominal desejada. Tem-se, portanto:

$$V_{oc} = 1,15 \cdot V_o \Rightarrow V_{oc} = 69V \quad (8.6)$$

$$q = \frac{\frac{n}{2} V_{oc}}{V_i} \Rightarrow n = 2 \cdot q \cdot \frac{V_i}{V_{oc}} \Rightarrow n \cong 13,0 \quad (8.7)$$

onde n , a relação de espiras desejada, está aproximada para baixo (critério que ainda proporciona um ganho extra de tensão) e V_{oc} é a tensão de saída corrigida para compensar as quedas de tensão da fonte real.

5. A indutância equivalente na entrada do CDI é calculada em seguida:

$$L_c = \frac{K \cdot R_o \cdot n^2}{f} \Rightarrow L_c = 217,8\mu H \quad (8.8)$$

6. A variável de carga K , no ponto crítico, isto é, na fronteira entre os modos contínuo e descontínuo, pode ser encontrada pelo ábaco da Fig. 8.2, para a razão cíclica nominal. Da curva citada o K procurado vale aproximadamente: $K=0,071$. Conclui-se, então, que o ponto crítico está mais à direita do K de projeto, garantindo o modo descontínuo, conforme desejado. Já a faixa de carga pode ser determinada observando-se, na característica estática, em MCD, o valor de K para a razão cíclica mínima (aprox. $D=0,1$) como sendo $K=0,037$. Assim:

$$C_{min} = \frac{0,037}{0,056} \cong 0,66 \Rightarrow F_{carga} = 34\% \quad (8.9)$$

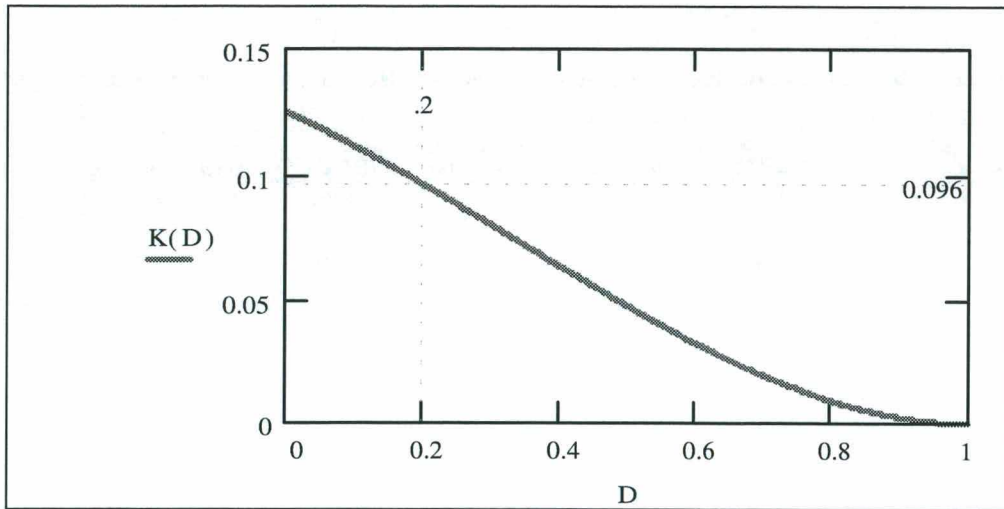


Fig. 8.2 Ábaco para determinação do K crítico.

7. A resistência de carga mínima pode ser calculada e resulta:

$$R_{omin} = \frac{L_c \cdot f}{K_{min} \cdot n^2} \Rightarrow R_{min} = 0,905\Omega \quad (8.10)$$

9. A ondulação de corrente na fonte de tensão de entrada deixa de ser avaliada neste projeto de fonte de alimentação, pois não haverá fonte de tensão de entrada explícita. A ondulação de corrente que interessará será aquela através dos indutores de entrada, que será objeto de cálculo na 2ª etapa deste projeto.

10. Supondo-se uma indutância de dispersão (L_d) máxima de 120µH, a tensão de grampeamento é, finalmente, calculada e se obtém:

$$V_g = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16 \cdot L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \Rightarrow V_g = 964V \quad (8.11)$$

Onde V_o , a tensão de saída, é na verdade a tensão do secundário do transformador de saída pois esta equação foi desenvolvida sob a consideração de quedas de tensão nulas, quando, então, as duas tensões se equivalem.

Verifica-se que o valor calculado para a tensão de grampeamento é menor do que a máxima tensão sobre o IGBT, especificada no item 1., acima, resultando um valor aceitável de projeto.

A 2ª etapa do desenvolvimento do projeto da fonte de alimentação desejada refere-se, simplesmente, ao cálculo do valor da indutância dos seus indutores de entrada. O valor resultante para tal indutância é dado abaixo:

$$L = \frac{L_c}{7} \Rightarrow L = 31,4\mu H \quad (8.12)$$

A 3ª etapa objetiva calcular os valores máximos de tensões e correntes nos diversos componentes da fonte, para efeito de dimensionamento prático dos mesmos. Os principais resultados desses dimensionamentos [para 220V de linha] estão apresentados abaixo:

- Tensão de bloqueio dos IGBTs: 1,05kV;
- Corrente eficaz nos IGBTs principais: 20A;
- Corrente média nos IGBTs principais: 15A;
- Corrente eficaz nos IGBTs auxiliares: 7A;
- Corrente média nos IGBTs auxiliares: 2,5A;
- Tensão de bloqueio nos diodos retificadores do LIT: 1,05kV;
- Corrente eficaz nos diodos retificadores do LIT: 8A;
- Corrente média nos diodos retificadores do LIT: 5A;
- Tensão de bloqueio dos diodos retificadores de saída: 200V;
- Corrente eficaz dos diodos retificadores individuais de saída: 56A;
- Corrente média dos diodos retificadores individuais de saída: 17A;
- Corrente de pico dos indutores de entrada do LIT: 57A;
- Corrente eficaz dos indutores de entrada do LIT: 22A;
- Corrente eficaz no primário do LIT: 22A;
- Corrente eficaz no secundário B do LIT: 15A;
- Corrente eficaz no secundário C do LIT: 11A;
- Tensão máxima no secundário B: 460V;
- Tensão máxima no secundário C: 630V;
- Tensão máxima no primário A: 175V.
- Corrente eficaz de linha (de entrada) 18A.

8.4 RESULTADOS PRÁTICOS DO PROJETO

A presente seção apresenta os resultados práticos relativos aos dados do projeto acima descrito. Isto é, os resultados dos dimensionamentos dos diversos dispositivos constituintes do sistema: especificações de tipos de núcleos, interruptores, capacitores etc. [Para tensão CA, de entrada, de 160V.]

• **Indutores de Entrada**

Os indutores de entrada estarão constituídos por núcleos de ferrite, de material IP12, do tipo *E-E*, da Thornton, do modelo *EE-45/20*. As demais especificações estão listadas abaixo.

Nº de espiras do enrolamento:	30 espiras;
Bitola dos fios condutores:	# 13AWG;
Nº de fios em paralelo por condutor:	3 fios;
Corrente de pico máxima:	70A;
Corrente eficaz máxima:	29A;
Comprimento do entreferro:	2 mm.

• **Transformador de Interfase de Linha (LIT)**

O transformador de interfase de linha será constituído por três núcleos monofásicos de ferrite, material IP12, do tipo *EE-65/39* contendo, cada um, três enrolamentos (W_A , W_B e W_C) que serão ligados de acordo com a ligação típica do LIT, com inversão de enrolamentos. Os dados obtidos do projeto estão listados abaixo.

Nº de espiras do enrolamento W_A :	7 espiras;
Nº de espiras do enrolamento W_B :	19 espiras;
Nº de espiras do enrolamento W_C :	26 espiras;
Bitola dos fios condutores elementares:	#20AWG;
Nº de fios elementares por condutor do enrolamento W_A :	7 fios;
Nº de fios elementares por condutor do enrolamento W_B :	4 fios;
Nº de fios elementares por condutor do enrolamento W_C :	4 fios;

• **Pontes Retificadoras do LIT**

Os diodos das pontes retificadoras das saídas do LIT deverão ser do tipo ultrarápido e dimensionados para tensões elevadas, devendo suportar a mesma tensão de grampeamento dos *IGBTs*. As suas especificações deverão ser as seguintes.

Tensão nominal:	1200V;
Corrente média nominal:	10A;
Dissipador: único para seis diodos, de dimensões:	14x13x6cm;
Diodo escolhido:	<i>RURG30120</i> (da Harris Semiconductor).

• *Interruptores Principais e Auxiliares*

Os *IGBTs* principais e auxiliares a serem utilizados, de acordo com os cálculos do projeto, deverão ser os do tipo SKM 75 GB123D – módulo com um braço inversor –, da Semikron, já previamente disponíveis nos laboratórios do INEP/UFSC. Mas as especificações dos *IGBTs*, a rigor, serão como abaixo.

IGBT principal: 1200V/25A; corrente de pico de 50A; ultra-rápido (terceira geração);

IGBT auxiliar: 1200V/10A; corrente de pico de 30A; ultra-rápido (idem).

Dissipador: um para cada braço inversor com dimensões 12x11x7cm.

• *Transformador de Saída*

O transformador de saída será construído de acordo com as seguintes especificações.

Relação de espiras (primário/secundário):	$n=11$;
Nº de espiras do primário:	33 (trinta e três);
Nº de espiras de cada secundário:	3 (três);
Bitola do fio condutor elementar:	#13 AWG
Nº de fios elementares por condutor primário:	2 fios;
Nº de fios elementares por condutor secundário:	4 fios;
Núcleo de ferrite, de material IP12, do tipo:	EE-65/39 (da Thornton).

• *Retificadores de Saída*

Os diodos dos retificadores de saída, do tipo ultra-rápido, serão especificados de acordo com os dados abaixo, sendo montados três (3), em paralelo, para cada diodo retificador do circuito.

Tensão nominal:	200V
Corrente média nominal:	30A
Dissipador: único para os seis (6) diodos, de dimensões:	23x12x7cm
Diodo escolhido:	MUR3020.

• *Capacitores de Comutação*

Serão do tipo de *polipropileno*, apto a manipular correntes pulsadas de altas frequências. Seu dimensionamento, obtido pelos cálculos do circuito de grampeamento, conduz às seguintes especificações.

Capacitância:	1nF;
Tensão nominal:	1600V;
Tipo escolhido:	Polipropileno

• *Capacitores de Grampeamento*

O capacitor de grampeamento, enquanto tal, poderia ser dimensionado para baixos valores de capacitância. No entanto, para efetivar, também, a função de proteção de sobretensão para o caso de perda acidental de sinais de comando (ou mesmo por efeito de atuação da proteção de sobrecorrente), terão de ter maior capacitância. Isto lhe permitirá garantir pequena elevação de tensão sobre os *IGBTs*, correspondente à desmagnetização dos indutores de entrada e de dispersão do LIT, sobre ele, naquela circunstância. As especificações são tais que exigem três (3) capacitores de polipropileno em série, como se indica abaixo.

Tensão de grampeamento por capacitor:	400V;
Capacitância de cada capacitor:	30 μ F;
Tipo escolhido:	Polipropileno

8.5 RESULTADOS DE SIMULAÇÃO

Com base nos resultados acima, do projeto da fonte de alimentação de alto fator de potência, com o LIT e o CDI/MCD, simulações podem ser feitas com o programa de simulação numérica *Pspice*, tal que os resultados possam confirmar o projeto realizado. O arquivo de dados de entrada, com o circuito simulado, pode ser encontrado no **Apêndice 7**.

8.5.1 Tensão de Fase e Corrente de Linha

O alto fator de potência já resulta evidenciado pelo resultado das curvas de tensão de fase da rede trifásica em comparação com a curva da corrente de linha filtrada. Verifica-se na Fig. 8.3 que a tensão e a corrente estão praticamente em fase, apontando para um fator de potência, também, praticamente unitário. A tensão de fase está mostrada com um fator de escala de 9, conforme anotado na própria figura.

A taxa de distorção harmônica (TDH) da corrente de linha é, também, bastante reduzida ($\approx 10\%$), o que, juntamente com um fator de deslocamento praticamente nulo, resulta em um fator de potência da ordem de 99 %.

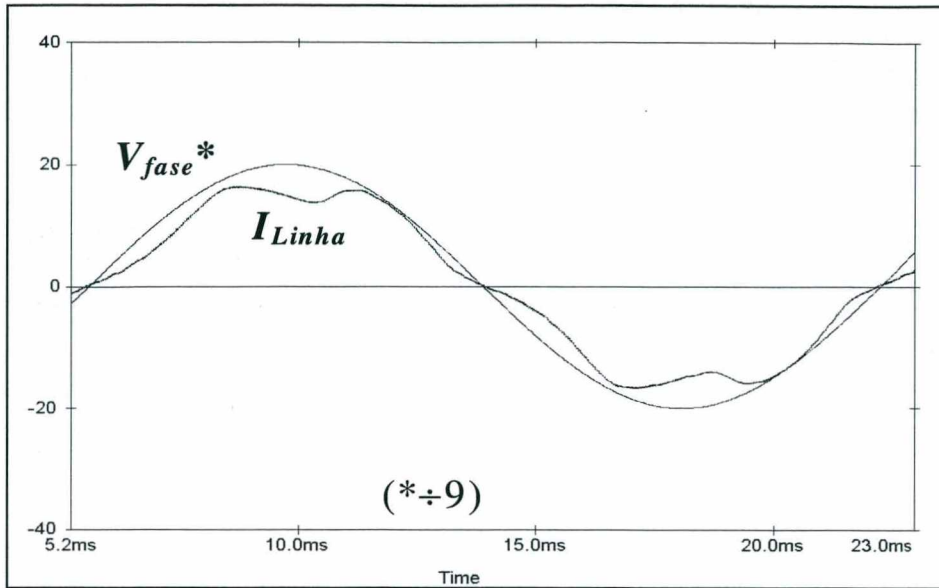


Fig. 8.3 Tensão de fase e corrente de linha filtrada.

8.5.2 Corrente nos Indutores de Entrada

A corrente comutada, através dos indutores de entrada, com característica de descontinuidade, está apresentada na Fig. 8.4. Nesta se pode observar que durante um ciclo da rede elétrica, a corrente de linha, através dos indutores de entrada, é constituída pela componente de baixa frequência (60 Hz) modulada pela corrente descontínua, em alta frequência (26 kHz), cuja ondulação é bastante elevada – característica do modo de condução descontinuo. Após a filtragem, efetivada pelo filtro de AF obrigatório, obtém-se a corrente de linha já mostrada na Fig. 8.3, acima.

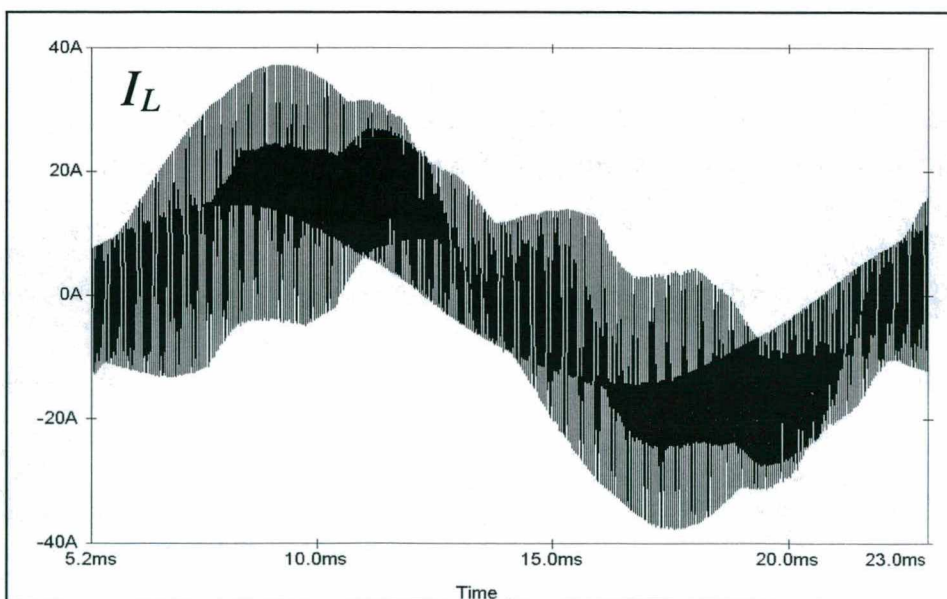


Fig. 8.4 Corrente através dos indutores de entrada.

A expansão da corrente, de alta frequência, através dos indutores de entrada pode ser vista na Fig. 8.5, correspondente à região de pico máximo de corrente (e de tensão de fase máxima). Tal comportamento está analisado na seção seguinte, intitulada: “Análise dos resultados de simulação”.

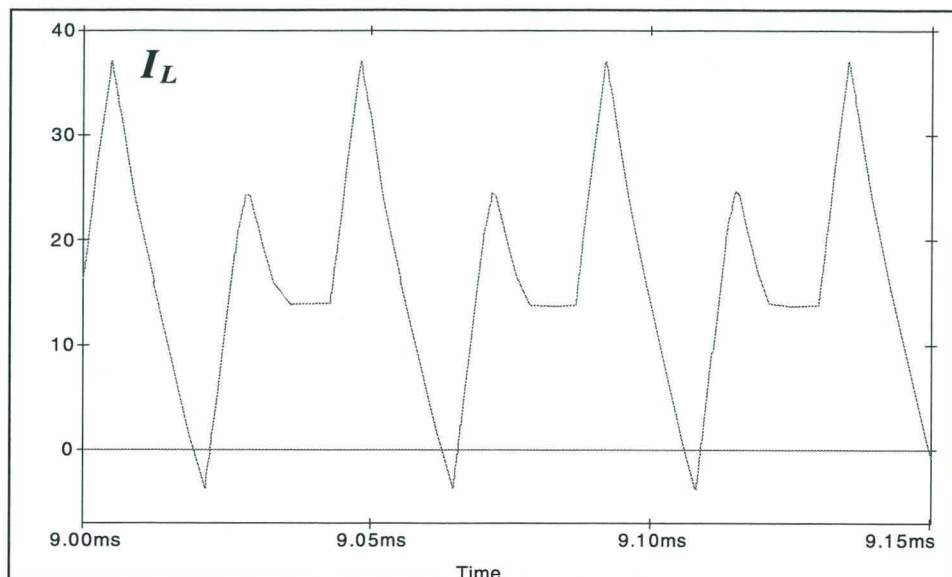


Fig. 8.5 Expansão da corrente de AF através dos indutores de entrada.

8.5.3 Tensões de Saída e de Grampeamento

As figuras abaixo apresentam os resultados de simulação da tensão de saída e da tensão de grampeamento da fonte projetada. As ondulações excessivas são devidas ao pequeno valor do capacitor de filtragem da saída (100 μ F) utilizado nos circuitos de simulação, para fins de obtenção mais rápida do regime permanente. A ondulação vista indica que, devido à separação das pontes retificadoras do LIT, não se têm os doze pulsos de tensão retificada – que passariam à tensão na carga, após o transformador de saída –, mas, apenas, os seis pulsos da retificação trifásica convencional.

A tensão de saída, conforme se vê, está dentro da expectativa. O resultado de simulação se aproxima muito do valor de projeto, o que, sem dúvida, apesar das aproximações utilizadas nos modelos matemáticos das análises feitas, valida todo o procedimento de projeto.

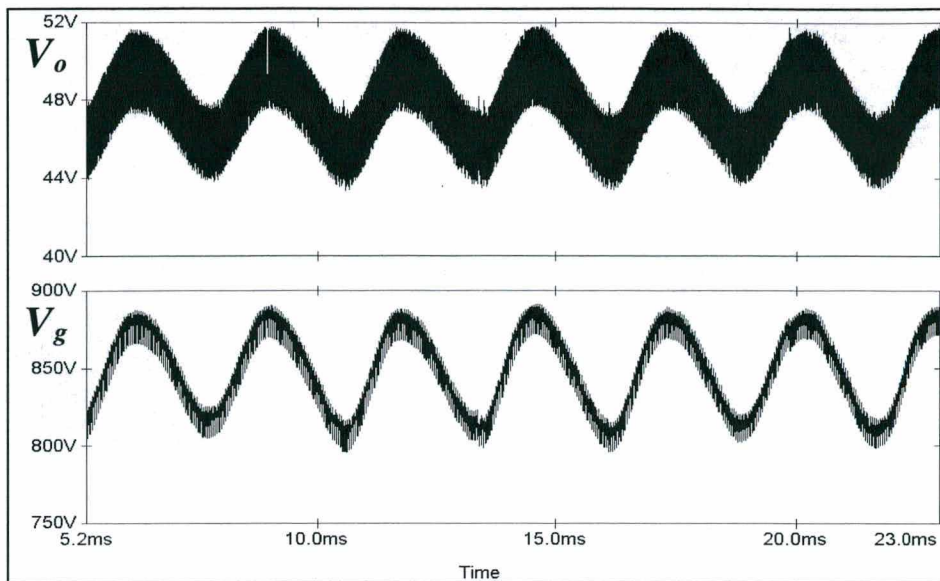


Fig. 8.6 Tensões de saída e de grampeamento.

8.5.4 Correntes nas Saídas das Pontes do LIT

As correntes nas saídas das pontes retificadoras (A e B) do LIT, obtidas pela simulação da fonte de alimentação trifásica projetada, estão mostradas na Fig. 8.7. Verifica-se que, de acordo com a simulação numérica realizada, as correntes retificadas, obtidas nas saídas das duas pontes retificadoras, resultam diferentes entre si. Isto se deve ao fato de que cada ponte está ligada a um conjunto trifásico de enrolamentos secundários do LIT, que mantêm relação de espiras diferentes, em relação aos primários respectivos.

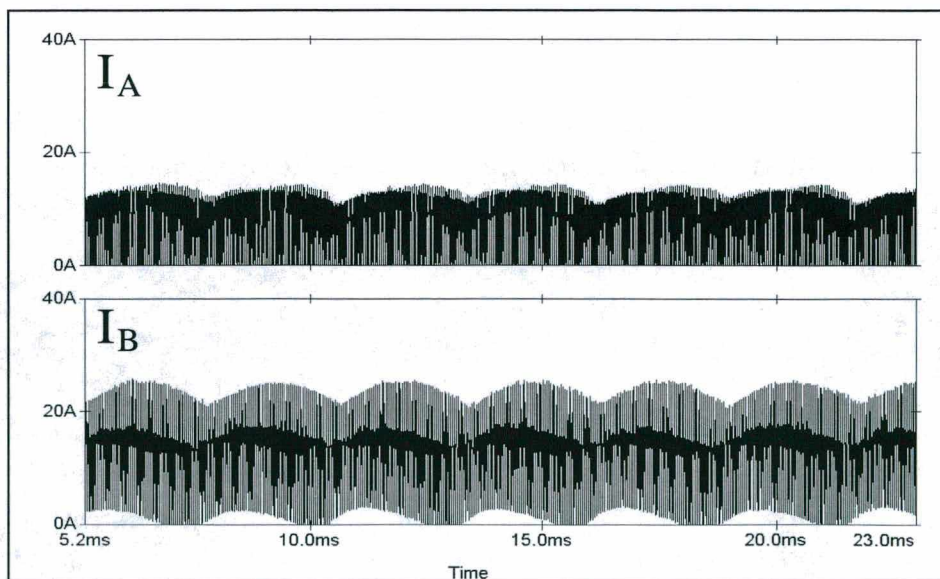


Fig. 8.7 Correntes retificadas nas saídas das pontes do LIT.

Expandindo-se a escala de tempo, para verificar-se o comportamento dessas correntes durante um período de comutação, obtém-se o resultado da Fig. 8.8. A descrição com a explicação do comportamento, na alta frequência, da corrente típica da ponte retificadora B (corrente I_B), está registrada na seção “Análise dos resultados de simulação”, à frente.

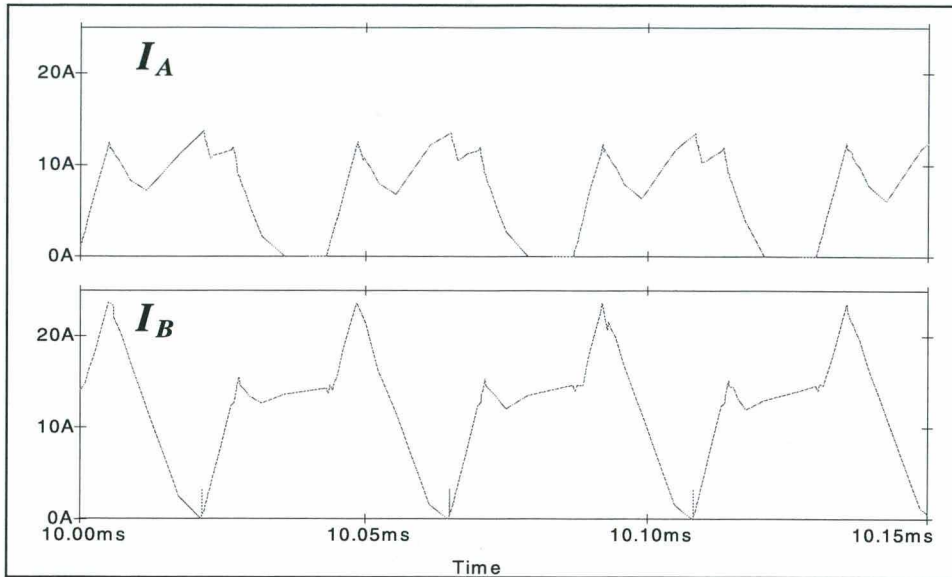


Fig. 8.8 Expansão das correntes nas saídas das pontes do LIT.

8.5.5 Tensão e Corrente no Transformador de Saída

O transformador de saída apresenta as grandezas primárias que podem ser vistas na Fig. 8.9. A corrente tem aspecto triangular, de acordo com o comportamento já analisado do CDI, em virtude do grampeamento ativo e da presença da indutância de dispersão primária. A tensão de alta frequência presente no primário do transformador tem seus limites correspondentes à tensão de grampeamento e resulta numa tensão quase-quadrada, de acordo com o comportamento esperado para o CDI.

A tensão primária no transformador de saída é, também, a própria diferença de potencial entre os terminais A e B das pontes retificadoras nas saídas do LIT (V_{AB}). O intervalo de tempo durante o nível zero dessa tensão corresponde ao tempo durante o qual ambos os interruptores principais estão simultaneamente fechados – determina, também, a razão cíclica de funcionamento da fonte.

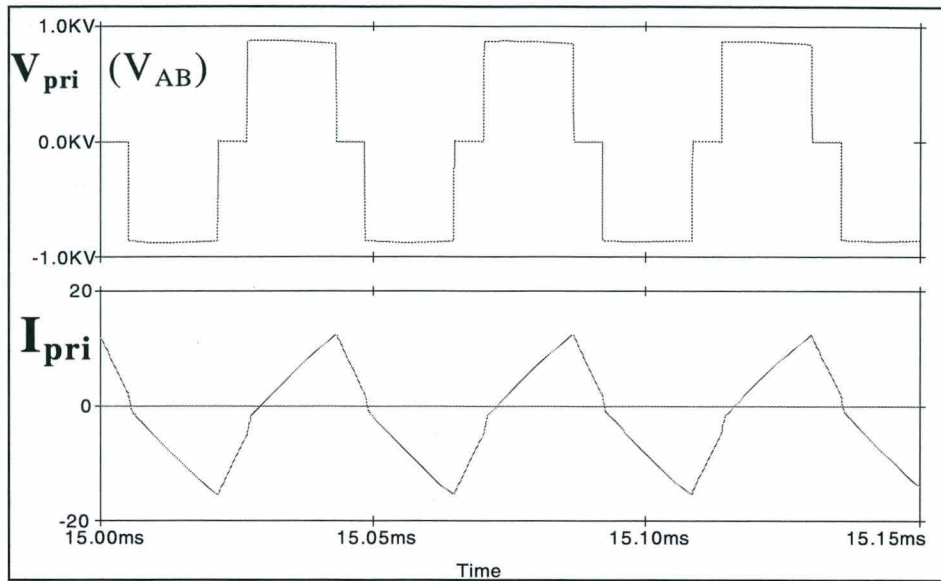


Fig. 8.9 Tensão e corrente no primário do transformador de saída.

8.5.6 Tensão e Corrente nos Interruptores Principais

A Fig. 8.10 apresenta a tensão e a corrente através dos interruptores principais na frequência de comutação. Nessa figura chama-se a atenção para o fato de que a corrente através dos interruptores principais significa, na verdade, a corrente através dos *IGBTs* reais, isto é, inclui a corrente através dos seus diodos integrados (parte negativa das correntes da figura). A tensão sobre o *IGBT* está com um fator de escala de 20, conforme anotado na própria figura.

8.5.7 Tensão e Corrente nos Interruptores Auxiliares

Nos interruptores auxiliares (*IGBTs* S_3 e S_4), a tensão e a corrente têm o comportamento mostrado na Fig. 8.11, para o caso do interruptor S_3 . A corrente através do *IGBT* inclui, como no caso dos interruptores principais, a corrente através do seu diodo integrado.

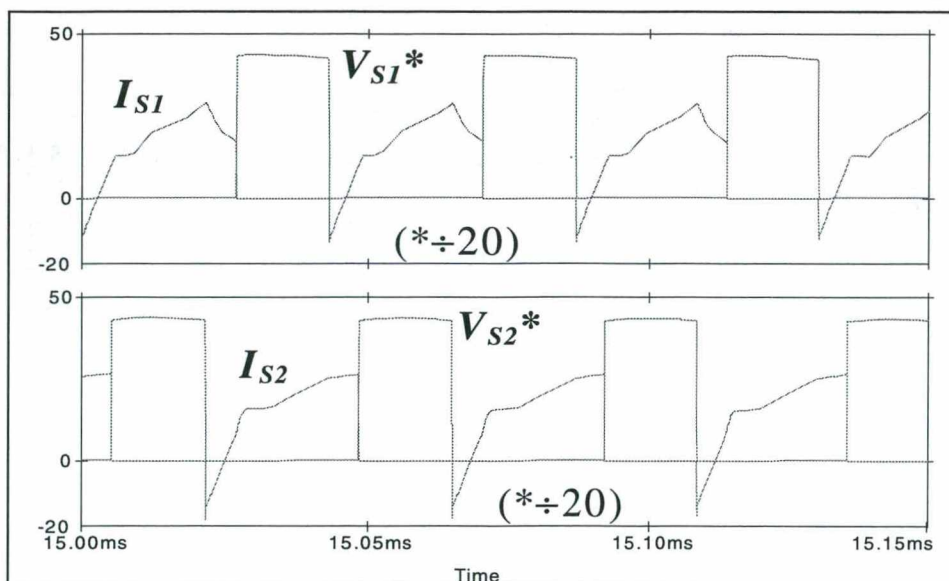


Fig. 8.10 Tensão e corrente através dos interruptores principais.

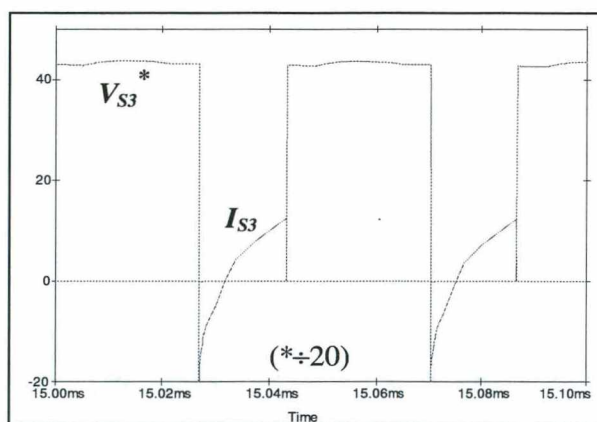


Fig. 8.11 Tensão e corrente nos interruptores auxiliares.

8.5.8 Corrente através do Capacitor de Grampeamento

A corrente que atravessa o capacitor de grampeamento está mostrada na Fig. 8.12, em comparação com outras correntes com as quais está intimamente relacionada. Podem ser vistas as correntes no primário ($I_{AB}=I_{pri}$), no interruptor principal S_1 e na saída da ponte retificadora A, do LIT.

Na Fig. 8.13 podem ser vistas as mesmas correntes da parte de cima da Fig. 8.12, enquanto na parte de baixo vêm-se a corrente no interruptor S_2 e a corrente de saída da ponte B, do LIT.

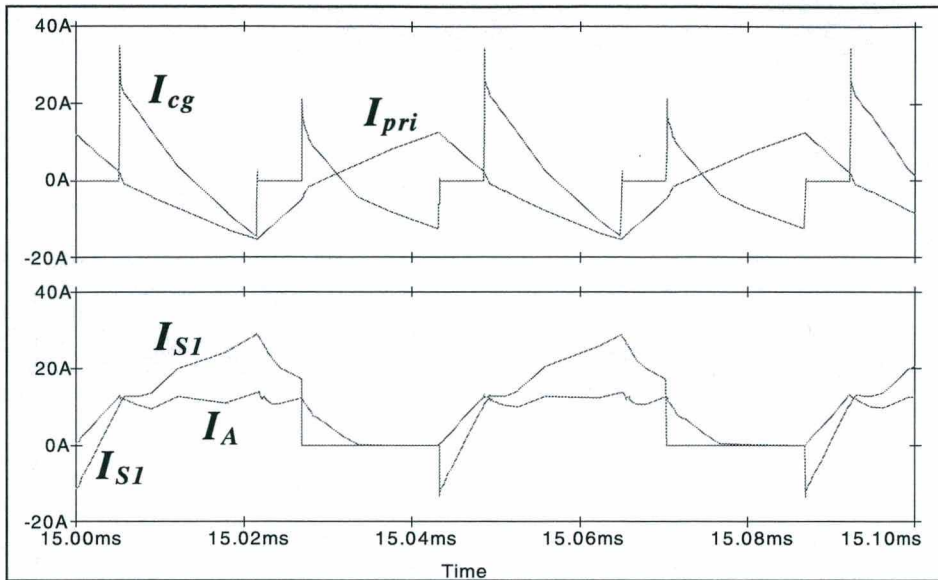


Fig. 8.12 Correntes no lado primário do transformador de saída (I).

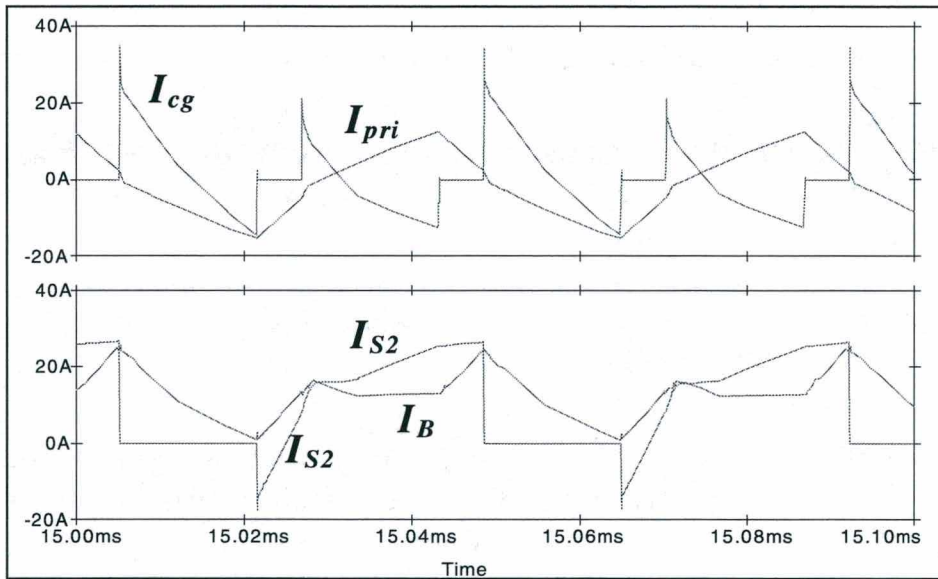


Fig. 8.13 Correntes no lado primário do transformador de saída (II).

8.5.9 Correntes no Estágio de Saída

As correntes através do capacitor de filtragem da saída e através de um dos diodos da ponte retificadora do estágio de saída estão mostradas na Fig. 8.14. Verifica-se uma elevada ondulação de corrente através do capacitor de saída, e elevados picos de corrente através do diodo retificador. São características inerentes do conversor CDI no modo descontinuo.

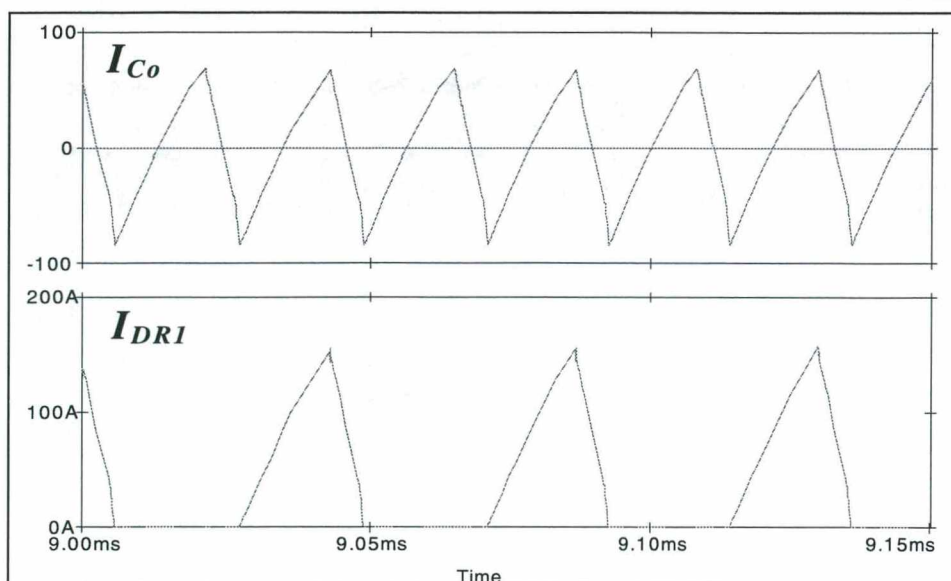


Fig. 8.14 Correntes de AF no estágio de saída.

8.6 ANÁLISE DOS RESULTADOS DE SIMULAÇÃO

Os resultados de simulação numérica, acima expostos, confirmam o projeto realizado para a fonte de alimentação proposta. Algumas observações extras, além daquelas já apontadas acima, podem ser feitas, como se segue.

8.6.1 Sobre a Tensão de Saída

A tensão de saída (V_o) está muito próxima do valor previsto no projeto. O erro está na faixa de 10%, o que, em engenharia, é um valor que indica resultado muito aceitável. Todos os demais valores quantitativos, mantêm um erro dessa ordem ou menores. Pode-se concluir, portanto, que a simulação confirma o projeto.

8.6.2 Sobre a Tensão de Grampeamento

A tensão de grampeamento, uma vez que é composta do somatório da tensão de saída com a tensão sobre o indutor equivalente de dispersão, reflete as ondulações da tensão de saída, tanto no aspecto qualitativo, quanto no quantitativo. Chama-se a atenção para o fato de que a simulação utiliza capacitores de filtragem de saída com baixos valores de capacitância, para fins de alcançar-se o regime permanente de forma mais rápida. Isto também objetiva, secundariamente, obter-se informação sobre o número de pulsos da tensão retificada primária, que se traduz pelo número de pulsos que se vê na forma-de-onda da tensão de saída: como se vê na Fig. 8.6, a tensão de saída apresenta uma ondulação de seis (6) pulsos, denunciando uma retificação primária equivalente à de um retificador trifásico convencional. Isto se dá devido ao fato de que o LIT em alta

freqüência tem comportamento distinto daquele em baixa freqüência, resultando tensão retificada de apenas seis (6) pulsos para o esquema de AF.

8.6.3 Sobre as Comutações nos Interruptores

Na Fig. 8.10 observa-se que a comutação na entrada em condução é perfeitamente suave, isto é, o diodo integrado está conduzindo no momento em que o *IGBT* recebe seu sinal de comando de fechamento. Ocorre, portanto, comutação sob tensão e corrente nulas. Já no bloqueio, também acontece comutação suave, conforme a Fig. 8.15, visto que os capacitores de comutação desviam para si a corrente que estava atravessando o *IGBT*, fazendo com que a corrente neste caia muito rapidamente a zero. Na prática, deverá permanecer uma pequena corrente de cauda (*tail current*), própria da tecnologia dos *IGBTs*, que ocasionará perdas de comutação residuais.

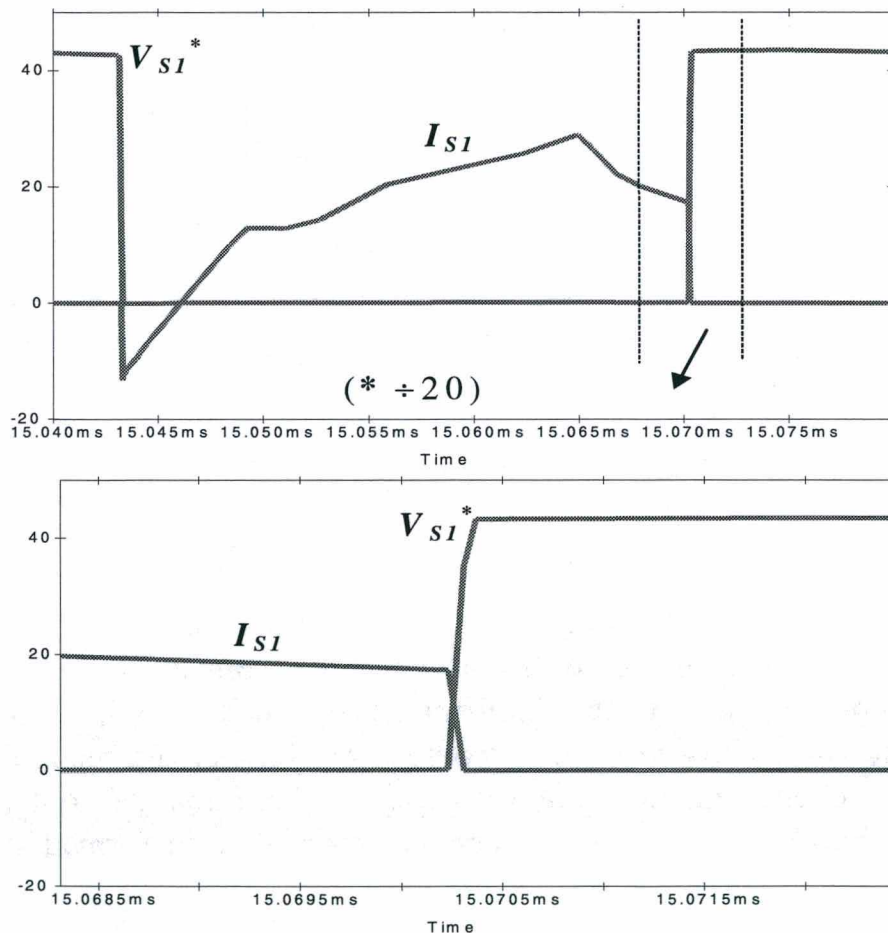


Fig. 8.15 Comutação no bloqueio dos *IGBTs* principais.

Idênticos fenômenos de comutação acontecem nos interruptores auxiliares (*IGBTs* S_3 e S_4), conforme se pode verificar na Fig. 8.11. Tal figura é válida para ambos os *IGBTs* auxiliares.

8.6.4 Sobre Algumas Correntes Relacionadas

Na parte inferior da Fig. 8.12 mostra-se a corrente através do interruptor principal juntamente com a corrente retificada na saída da ponte retificadora A . Repetindo-se estas curvas na Fig. 8.16, incluindo-se, também, a corrente primária (do transformador de saída), pode-se fazer a seguinte interpretação. No intervalo de tempo “a” (indicado na figura), a corrente no interruptor atravessa seu diodo integrado, anulando-se ao final deste período de tempo. No intervalo “b” a corrente no interruptor estará atravessando o $IGBT$ propriamente dito. Durante estes dois intervalos de tempo, a equação que descreve a relação entre as três correntes indicadas é dada por:

$$I_A = I_S + I_{pri} \quad (8.13)$$

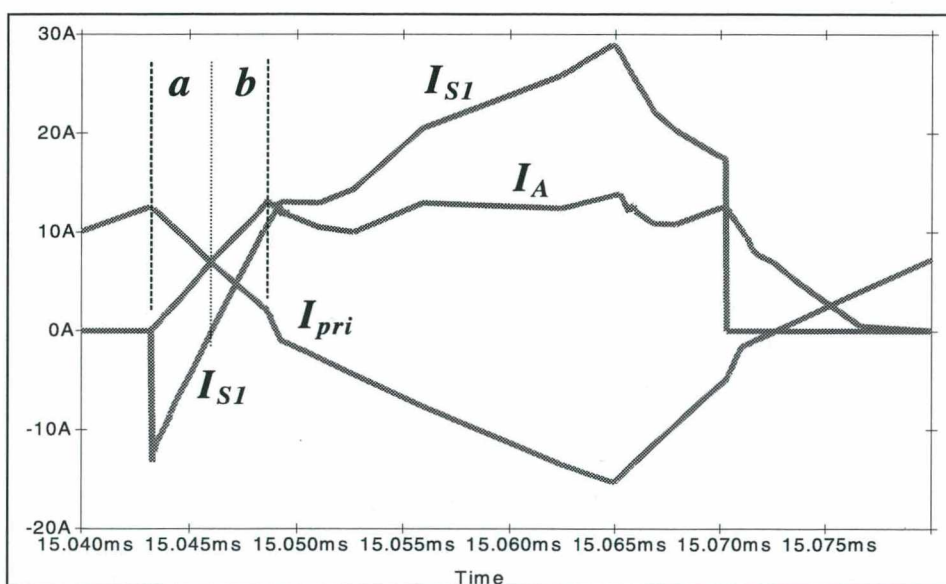


Fig. 8.16 Correntes durante o fechamento de S_1 .

Note-se que o intervalo de tempo “a” é dependente do valor da indutância de dispersão primária do transformador de saída, visto que somente haverá circulação de corrente pelo diodo integrado de um interruptor principal, se houver indutância de dispersão, e durante um tempo tanto maior quanto maior for esta última. A inclinação das curvas de I_A e I_{S1} é determinada pela indutância de entrada da fonte, enquanto a inclinação de I_{pri} o é pela indutância de dispersão primária do transformador de saída.

8.6.5 Sobre a Corrente Primária

Uma explicação sobre a natureza da corrente primária talvez seja interessante. A Fig. 8.17 ilustra o comportamento da mesma considerando-se a presença inevitável da corrente magnetizante (I_{mag}), indicada na figura. Na curva superior mostra-se a forma-de-onda da corrente primária para o caso de uma indutância de dispersão relativamente

pequena. Já a forma-de-onda da curva inferior indica o caso de uma dispersão bem maior. A natureza triangular da corrente primária – já vista e analisada no capítulo referente aos conversores CC-CC alimentados em corrente –, está ligada ao grampeamento ativo, que introduz no circuito um capacitor de grampeamento durante todo o tempo em que um dos interruptores principais está aberto. Isto faz com que a taxa de crescimento da corrente através do primário (e do seu indutor de dispersão equivalente) seja bastante reduzida, resultando a forma linear, crescente e suave, como se vê na figura. O período em que a corrente está decrescendo corresponde à desmagnetização do indutor de dispersão, contra o primário do transformador: a energia da dispersão resulta transferida à carga durante este decrescimento.

8.6.6 Sobre a Natureza da Corrente nos Indutores de Entrada

As etapas referentes à evolução da corrente nos indutores de entrada, na região de tensão máxima da rede trifásica, podem ser interpretadas com base na Fig. 8.18 e de acordo com etapas lá indicadas e descritas a seguir.

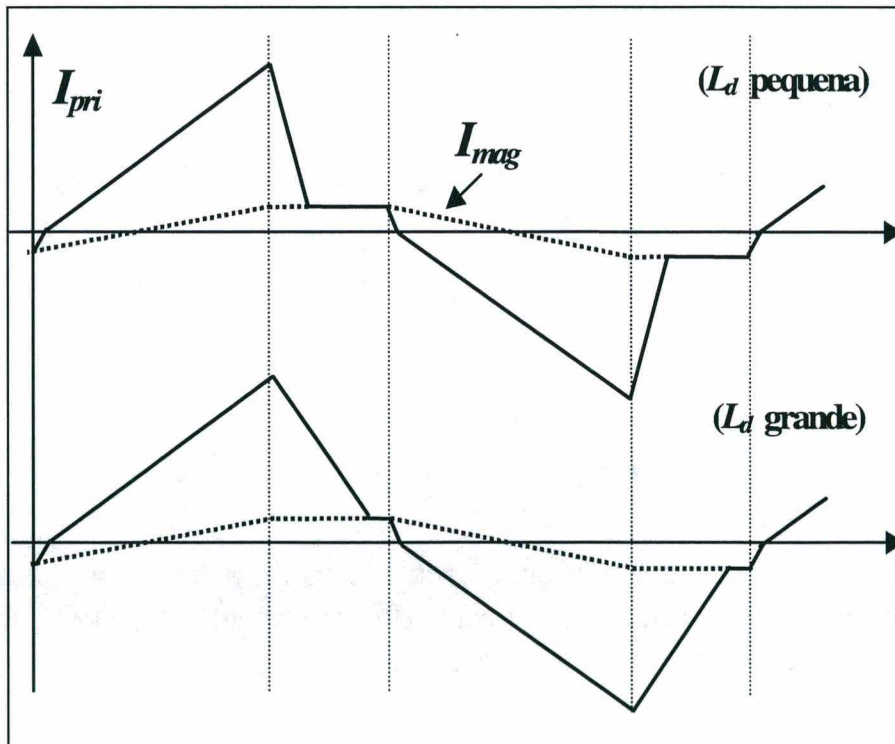


Fig. 8.17 Corrente primária dependente da ind. de dispersão.

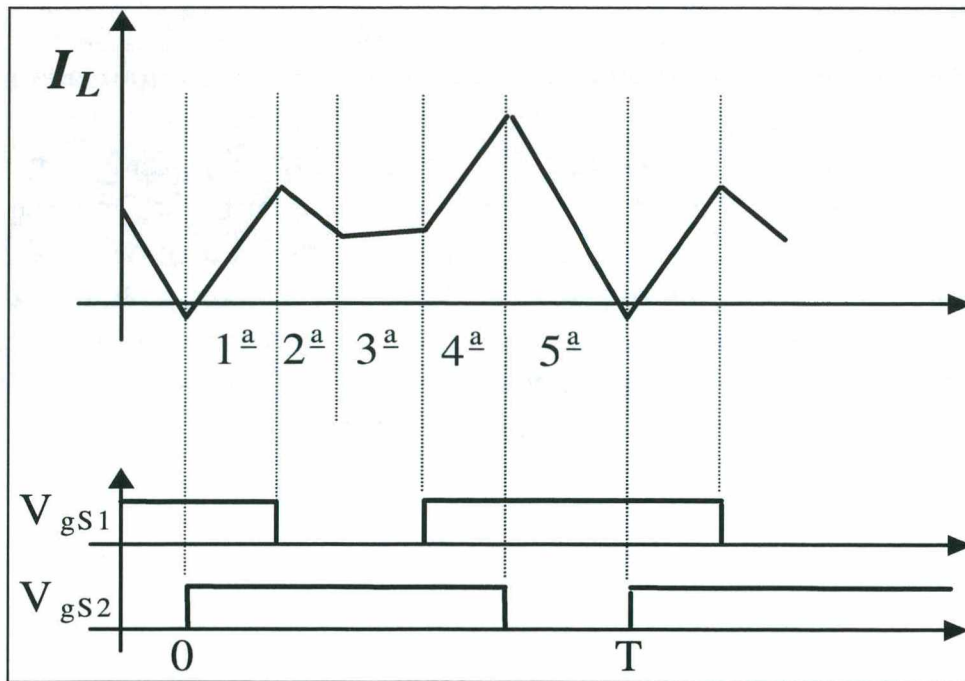


Fig. 8.18 Corrente de AF nos indutores de entrada.

1^a: Curto-circuito dos interruptores principais: a corrente cresce linearmente; o LIT é totalmente colocado em curto, resultando tensões nulas em todos os seus enrolamentos (vide Fig. 8.19).

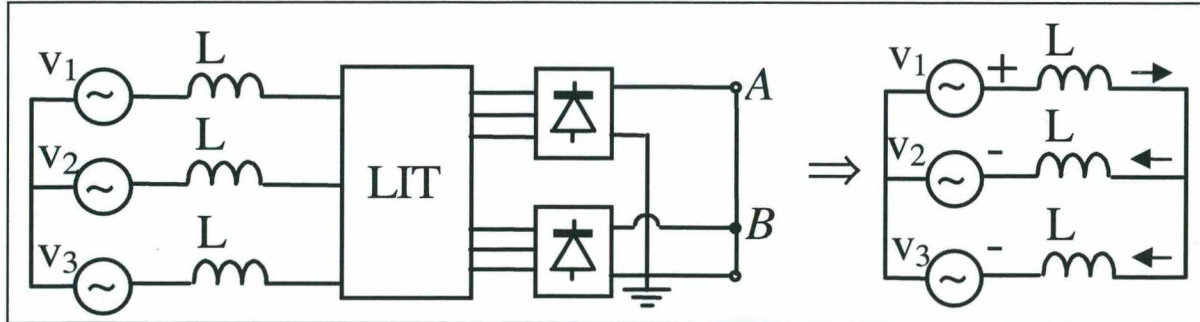


Fig. 8.19 Curto-circuito das pontes do LIT.

2^a: O interruptor S1 é aberto (Fig. 8.20): as correntes nos diodos da ponte a ele ligada (A) começam a decrescer, por efeito da tensão de grampeamento aplicada sobre os enrolamentos do LIT, através dos diodos em condução.

3^a: No momento em que as correntes da ponte se anulam, esta resulta completamente bloqueada (Fig. 8.21): a corrente no indutor de entrada, em análise, continua a evoluir linearmente, numa inclinação dependente da tensão resultante sobre o seu indutor de entrada; as tensões do LIT evoluem de acordo com uma dinâmica muito complexa, função da interconexão especial dos enrolamentos do LIT e das tensões da rede trifásica instantaneamente presentes.

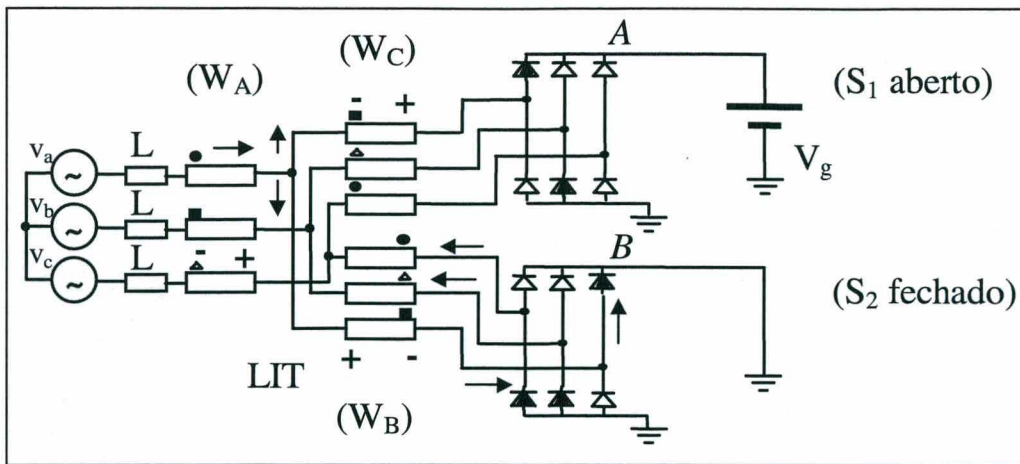


Fig. 8.20 S_1 aberto e S_2 fechado.

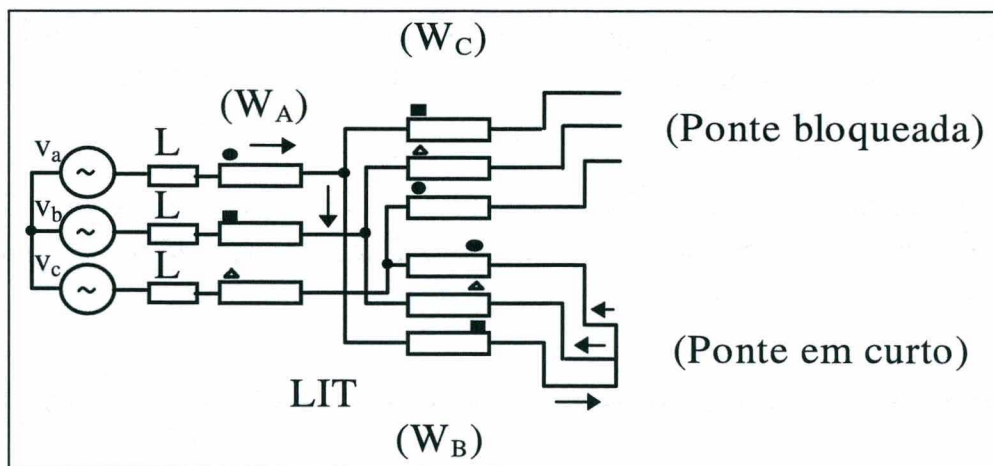


Fig. 8.21 Ponte A bloqueada e ponte B em curto.

4^a: Novamente ocorre o fechamento simultâneo dos dois interruptores principais: o LIT é totalmente colocado em curto-circuito; a corrente do indutor de entrada, em análise, reinicia seu crescimento linear; no entanto, diferentemente da 1^a etapa, o crescimento se dá a partir de um valor de corrente não-nulo e positivo.

5^a: O interruptor S_2 é aberto (Fig. 8.22): as correntes nos diodos da ponte a ele ligada (B) começam a decrescer, por efeito da tensão de grampeamento aplicada sobre os enrolamentos do LIT, através dos diodos em condução; no momento em que as correntes da ponte se anulam, esta resulta completamente bloqueada; a corrente no indutor de entrada, em análise, que tem uma componente que atravessa esta ponte retificadora, cai definitivamente a zero, podendo tornar-se, ligeiramente, negativa.

6^a: Novamente ocorre o fechamento simultâneo dos interruptores principais e a corrente no indutor de entrada reinicia seu crescimento linear dependente do valor da tensão de fase no instante considerado: é a repetição da 1^a etapa e o reinício do período de comutações.

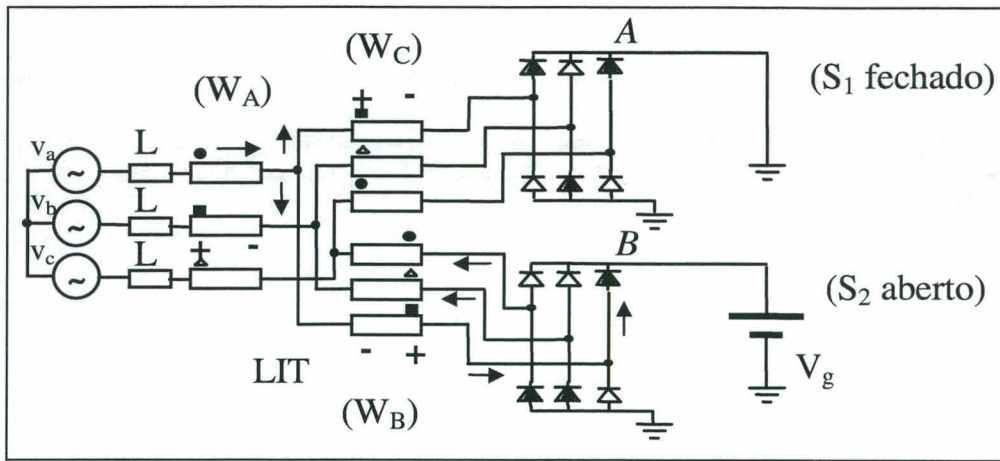


Fig. 8.22 S_1 fechado e S_2 aberto.

Estas etapas descrevem adequadamente o comportamento típico da corrente através dos indutores principais, no momento em que a tensão de fase da rede trifásica passa pelo seu máximo. No entanto, em outros momentos, com tensões mais baixas, a comportamento resultante é alterado, em função dos valores instantâneos alcançados pelas correntes em cada etapa citada. Próximo dos instantes de tensão nula, a forma-de-onda da corrente através dos indutores resulta mais ou menos triangular e simétrica, pois está tendendo a inverter sua polaridade.

8.7 CONCLUSÕES

Este capítulo apresentou a metodologia de projeto da fonte de alimentação de alto fator de potência proposta, um exemplo de projeto, destinado à sua montagem prática, e simulação numérica, com análise dos principais resultados.

A metodologia de projeto está baseada naquela já discutida para os conversores CC-CC alimentados em corrente (Cap.4). As principais especificações foram descritas e justificadas, como, também, foram detalhadas as três (3) etapas essenciais de desenvolvimento do projeto da fonte.

Um exemplo de projeto foi apresentado e os seus resultados de simulação numérica foram mostrados, discutidos e analisados, tendo sido suficientes para comprovar a validade da metodologia proposta. Resta faltando, apenas, a parte prática para a comprovação definitiva da validade, tanto da análise, da metodologia de projeto, como da fonte, propriamente dita.

O capítulo seguinte tratará, justamente, da parte relativa à montagem da fonte acima, através de seus diversos ensaios experimentais. Procurar-se-á descrever e discutir os principais circuitos componentes da fonte, bem como analisar seus resultados, através das formas-de-onda das principais grandezas elétricas. Aspectos relativos a peso, fator de potência, TDH e outros, também serão avaliados.

CAPÍTULO 9

MONTAGEM E ENSAIOS EXPERIMENTAIS

9.1 INTRODUÇÃO

Este capítulo trata da montagem da fonte de alimentação de alto fator de potência, que utiliza o LIT e o conversor CDI. O projeto e a simulação da mesma já foram apresentados e discutidos no capítulo precedente, faltando apresentar-se os resultados dos seus ensaios experimentais.

Serão discutidos o diagrama de potência e seus diversos módulos constituintes, aspectos práticos relativos à montagem, seus circuitos auxiliares e os principais resultados experimentais. Estes, especialmente, serão analisados em comparação com os resultados obtidos por meio da simulação numérica já realizada para confirmação dos dados do projeto.

Os principais resultados do projeto, já testados por simulação, estão apresentados abaixo.

- tensão de entrada equivalente do CDI: $V_i = 200V$;
- razão cíclica nominal: $D = 0,35$;
- relação de espiras do transf. de saída: $n = 11$;
- tensão de grampeamento: $V_g = 865V$;
- indutância dos indutores de entrada do LIT: $L = 20\mu H$;
- pico de corrente nos ind. de entrada do LIT: $I_p = 60A$;
- indutância de dispersão medida no Lab. $L_d = 120\mu H$.

9.2 DIAGRAMA DE POTÊNCIA

O diagrama de potência da fonte proposta, está reapresentado na Fig. 9.1, e pode ser sucintamente descrito, para fins de esclarecimento do funcionamento global da fonte, conforme se segue.

De acordo com o diagrama da figura citada, verifica-se que a fonte proposta é constituída de uma integração entre um transformador especial, o LIT, e um conversor CC-CC, o CDI, acionado sob alta frequência. Os indutores de entrada (L) têm a dupla função de filtros de harmônicas de ordem inferior e de indutores elevadores (do tipo *boost*), já que se refletem nas entradas do conversor CDI, como seus dois indutores de

entrada, o que garante a este último sua característica de conversor alimentado em corrente.

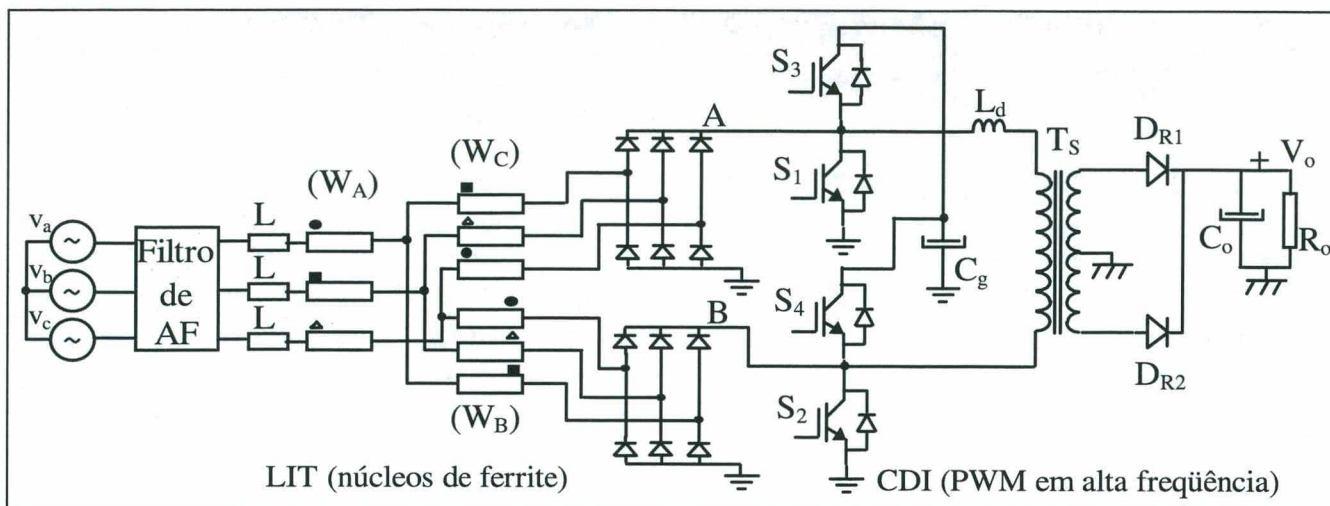


Fig. 9.1 Diagrama de potência da fonte proposta.

O projeto da fonte é feito de tal forma que o conversor excite o LIT sob alta frequência, permitindo que este seja projetado com núcleos do tipo ferrite. Os indutores de entrada serão projetados para permitirem o funcionamento da estrutura no modo de condução descontínuo, tal que a corrente sobre os mesmos resulte com grandes ondulações, basicamente atingindo grandes picos e anulando-se em seguida, repetidamente, num mesmo semi-período da rede elétrica. Estes indutores resultam com indutâncias bem pequenas (dezenas de microhenries) e podem ser projetados, também, com núcleos do tipo ferrite.

O filtro de AF na entrada é essencial, conforme já visto, para eliminar as componentes harmônicas, de ordem da frequência de comutação, presentes nas correntes de linha e impostas pelo conversor CDI. Este filtro deverá ser de pequeno volume, pois deverá estar sintonizado em frequência muito alta (cerca de 5kHz), a partir da qual todas as componentes harmônicas estarão sendo fortemente atenuadas (filtro passa-baixa).

9.3 DESCRIÇÃO DOS MÓDULOS CONSTITUINTES

A seguir são feitas breves descrições dos diversos módulos constituintes da montagem prática da fonte proposta.

- **Rede Trifásica de 60Hz**

Deverá ser utilizado, como rede trifásica de 60Hz de entrada, um autotransformador trifásico ajustável com especificações: entrada 380V e saída de 0-380V, com potência de 12kVA. Um banco de capacitores, de polipropileno, deverá ser

ligado às saídas desse autotransformador para desacoplamento das suas indutâncias de dispersão. Os ensaios serão desenvolvidos pela aplicação suave de tensão de entrada, com monitoração constante de todas as principais variáveis do projeto, e elevação de potência até a nominal. O interruptor principal estará a cargo do próprio disjuntor trifásico da bancada do laboratório.

- ***Fusíveis de Entrada Ultra Rápidos***

Com o fim de proteger os diodos das pontes retificadoras das saídas do LIT, utilizar-se-á um conjunto de três fusíveis após a rede trifásica (autotransformador ajustável) cuja corrente máxima estará definida pelo valor de 115% da máxima corrente de entrada calculada para o projeto.

- ***Filtro de Alta Frequência de Entrada***

O filtro de alta frequência de entrada será aproveitado de montagem anterior que tratava de um conversor utilizando o LIT e *Boost* em alta frequência, em modo descontínuo. Como a potência e a frequência de comutação do tal conversor eram as mesmas a serem utilizadas na fonte ora em estudo experimental, o filtro *LC* lá utilizado poderá ser totalmente aproveitado. Trata-se de um conjunto de três indutores de cerca de 800 μ H, enrolados em núcleos do tipo *E-E*, de lâminas normais de ferro-silício, para baixa frequência, e de três capacitores de polipropileno, ligados em estrela, com capacitâncias de 35 μ F.

- ***Indutores de Entrada***

Os três indutores de entrada, enrolados em núcleo de ferrite, estão descritos acima (item 9.2) e constituem os indutores de filtragem do LIT e, ao mesmo tempo, os indutores elevadores (*boost*) do conversor CDI.

- ***Transformador de Interfase de Linha (LIT)***

Conjunto de nove (9) enrolamentos distribuídos em três (3) núcleos de ferrite, do tipo *E-E*, contendo três enrolamentos cada, é excitado em alta frequência e é o maior responsável pelo alto fator de potência que a fonte oferece à rede elétrica. Suas correntes e tensões terão uma componente de baixa frequência (60 Hz), modulada pela alta frequência de comutação do conversor CC-CC (CDI).

- ***Pontes Retificadoras nas Saídas do LIT***

Duas pontes retificadoras trifásicas a diodo, ligadas nas saídas do LIT, serão responsáveis pela retificação da tensão trifásica da rede elétrica. No entanto, devido ao processo de comutação, e ao modo de condução descontínuo – imposto pelo conversor

CDI aos enrolamentos do LIT e aos indutores de entrada –, os diodos dessas pontes deverão constituir-se de diodos ultra-rápidos, pois entregarão, à entrada do conversor CC-CC, correntes descontínuas, na frequência de comutação (26 kHz).

- ***Interruptores Principais e Auxiliares***

Os interruptores principais e auxiliares serão implementados por *IGBTs*, com diodos integrados ligados em anti-paralelo. Cada par, interruptor principal-auxiliar, formará um braço inversor. Os interruptores principais serão modulados por largura de pulso (*PWM*) e em sobreposição, devido à característica de alimentação em corrente do conversor CC-CC (CDI) utilizado. Já os interruptores auxiliares terão a função de garantir o grampeamento da tensão nos interruptores principais (e em si mesmos), trabalhando em conjunto com o capacitor de grampeamento, e serão modulados, também, por *PWM*, mas complementares a seu respectivo interruptor principal (com tempo morto garantido).

- ***Transformador de Saída***

O transformador de saída será constituído por transformadores em paralelo, de secundário com tomada central, e com a relação de espiras (n) dada pelo projeto da fonte. Será enrolado sobre núcleos de ferrite e deverá suportar as tensões elevadas relativas ao grampeamento de tensão sobre os interruptores (neste caso, em torno de 1kV). Devido a estar alimentado por fonte de corrente, não sofrerá o problema do desbalanceamento de correntes com conseqüente saturação, típico de transformadores de conversores do tipo *Push-Pull*, alimentados por tensão.

- ***Retificador de Saída***

Será do tipo de onda completa, com tomada central, de tal forma que serão utilizados somente dois diodos, também ultra-rápidos, para a retificação da tensão secundária do transformador de saída. Cada diodo retificador de saída, no entanto, deverá ser implementado por alguns em paralelo, para manipular com segurança os elevados picos de corrente através dos mesmos.

- ***Filtro Capacitivo de Saída***

Devido ao fato de ser ter nas saídas dos diodos retificadores, e através do resistor de carga, tensões retificadas de seis pulsos, típicas de retificadores trifásicos em ponte de Graetz, há que se colocar, após tais diodos, um capacitor de filtragem de elevada capacitância e alta capacidade de corrente (talvez mais de um em paralelo), para efetuar a filtragem da tensão retificada de saída.

• Circuitos de Comando, Proteção e Acionamento

O circuito de comando estará sendo efetivado por um circuito baseado no circuito integrado (CI) 3527, que fornece saídas adequadas para a modulação *PWM*, em sobreposição, conforme requerido pela fonte de alimentação, ora sob implementação, além dos sinais de comando dos interruptores auxiliares, por meio de inversão daqueles sinais (vide Fig. 9.2). Este circuito incorpora o controle da fonte de alimentação por meio do ajuste de sua razão cíclica. O circuito de acionamento (*Driver*) dos *IGBTs* recebe os sinais de comando de um braço inversor, através das saídas do circuito de comando (CI 3527 + inversores), e os aplica aos *IGBTs* do braço considerado. Serão necessários, portanto, dois desses acionadores. Estes ainda incorporam tempo morto aos sinais a serem aplicados aos braços inversores e garantem a proteção de subtensão (de alimentação da fonte auxiliar) e de sobrecorrente nos *IGBTs*, em associação com o circuito de comando.

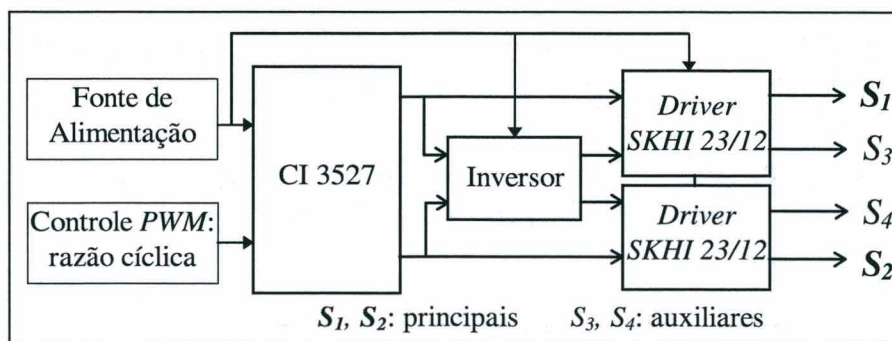


Fig. 9.2 Diagrama de blocos do comando/proteção/acionamento.

• Fonte Auxiliar

A fonte auxiliar será externa, de 220V de entrada e 15V/1A de saída, e alimentará tanto o circuito de comando quanto os dois *Drivers* de *IGBTs*.

• Neutro do Sistema

Desde que a rede elétrica é implementada por um autotransformador trifásico, cujas saídas são obtidas através de enrolamentos em delta, não se possui um ponto *neutro* para a obtenção da tensão de fase de entrada, que será necessária para fazer-se a comparação entre esta e a corrente de linha. Para obter-se tal neutro, três capacitores de baixa capacitância e dimensionados para a tensão de entrada máxima, 311V (pico da tensão de linha de 220V), serão ligados em estrela, logo após os fusíveis de entrada. O ponto comum da estrela corresponderá ao neutro do sistema trifásico de entrada, suposto equilibrado.

9.4 RESULTADOS DOS ENSAIOS EXPERIMENTAIS

Os ensaios experimentais consistiram dos seguintes procedimentos.

1. Montagem de todo o circuito, e verificação cuidadosa das ligações de todos os componentes.
2. Energização com baixas tensões de alimentação, através do ajuste da tensão de saída do autotransformador trifásico de entrada, e monitoração de todas as formas-de-onda do sistema, com razão cíclica menor do que a nominal. A carga resistiva, também, deverá ser menor do que a nominal.
3. Avaliação do sistema, pelas formas-de-onda e respostas térmicas dos componentes, e introdução de correções, se necessárias.
4. Reenergização do sistema com as eventuais correções feitas e monitoração de todas as suas formas-de-onda.
5. Nova avaliação do sistema, pelos mesmos critérios acima.
6. Se possível, elevação dos níveis de tensão de entrada aplicada e de carga resistiva da estrutura, com monitoração de todas as formas-de-onda, até os valores de razão cíclica e carga resistiva.
7. Com todo o sistema funcionando normalmente, realização dos ensaios de característica estática (entrada *versus* saída) e rendimento.
8. A aquisição das formas-de-onda das principais variáveis do sistema deverá ser feita durante todos os procedimentos acima.

Seguindo-se esses procedimentos básicos acima, muitas formas-de-onda foram levantadas e podem ser apreciadas nas figuras seguintes, em que se procura compará-las com as correspondentes curvas simuladas (embora nem sempre nos mesmos níveis quantitativos). A curvas de característica estática teórica e experimental, bem como a curva de rendimento em função da carga, também estarão mostradas nos itens que seguem.

9.4.1 Principais Formas-de-Onda

Para iniciar, é mostrada a forma-de-onda típica das correntes através dos indutores de entrada. Vê-se na Fig. 9.3 ambas as formas-de-onda das correntes obtidas por simulação e nos ensaios experimentais. Com o se pode observar, são correntes de alta frequência moduladas por componentes de baixa frequência (60 Hz) que, uma vez filtradas, dão origem às correntes de linha drenadas da rede elétrica.

A expansão da escala da corrente através dos indutores de entrada pode ser vista na Fig. 9.4, para o caso típico do momento próximo à máxima tensão de fase da rede elétrica.

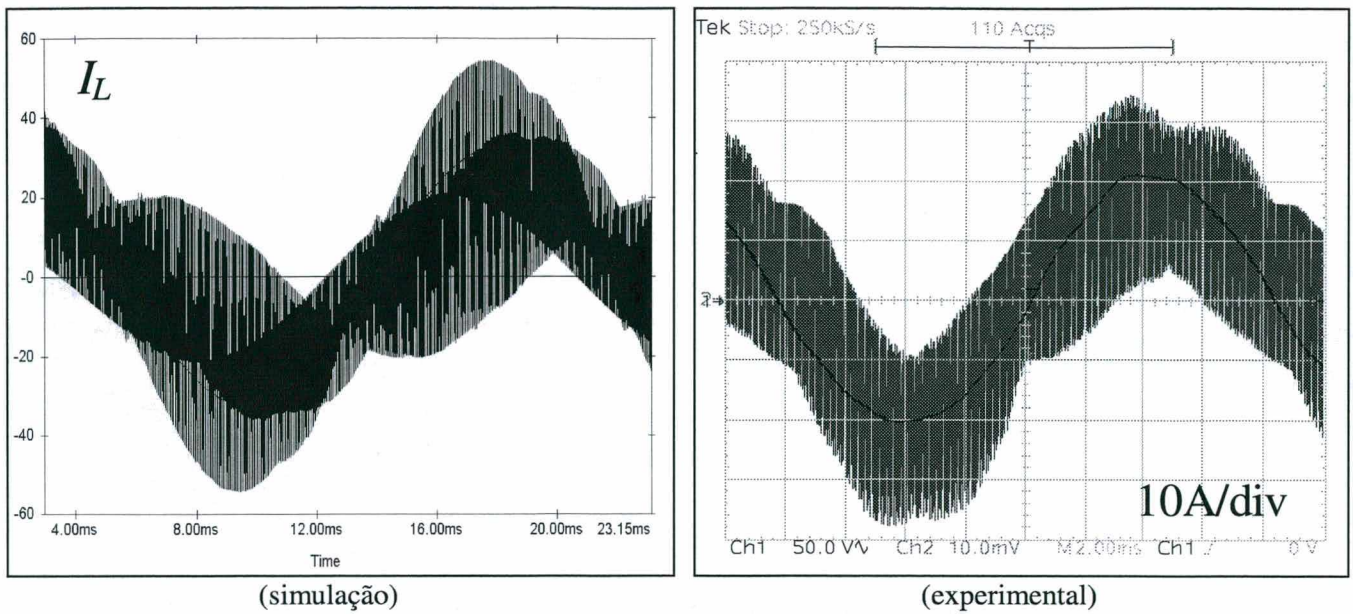


Fig. 9.3 Corrente de alta frequência nos indutores de entrada.

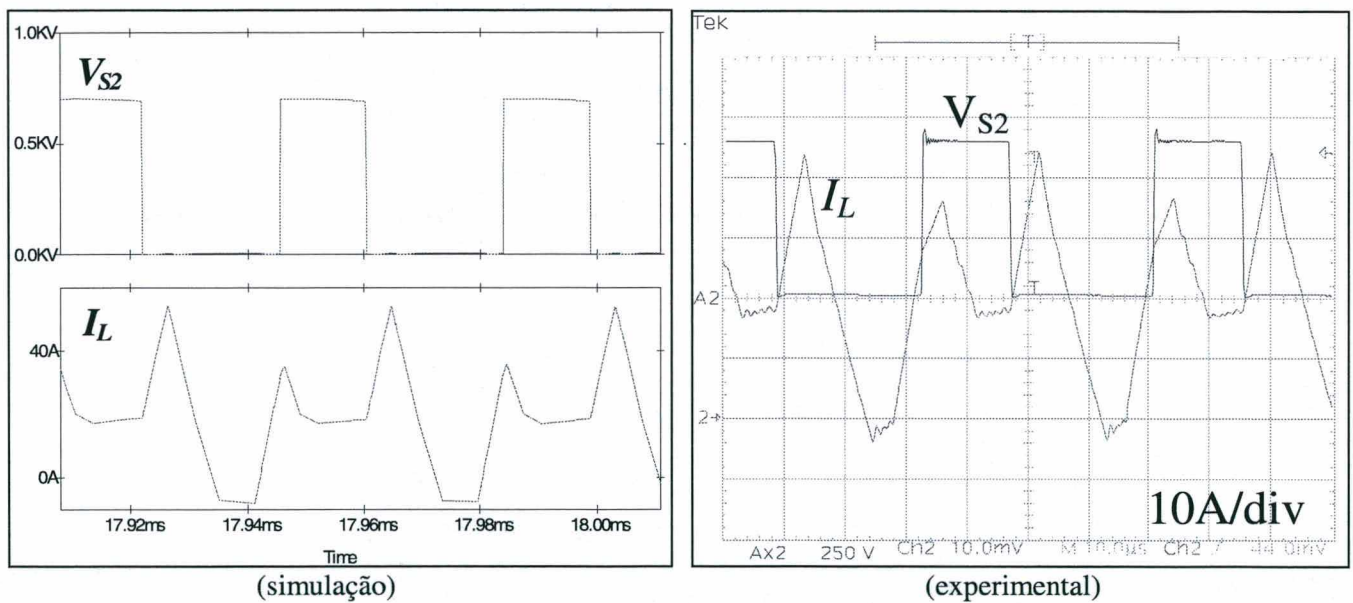


Fig. 9.4 Corrente num indutor de entrada, na AF.

A tensão de fase da rede elétrica, em comparação com a corrente de linha filtrada, mostrando claramente o elevado fator de potência da nova fonte, pode ser vista na Fig. 9.5, para o caso de baixa potência de saída (1kW). Já a Fig. 9.6 mostra o caso de potência de saída mais elevada (4kW). Nessas figuras podem ser comparados os resultados experimentais e de simulação. Os resultados de análise harmônica para a tensão e a corrente estão mostrados nas respectivas curvas. (Vide análise harmônica no item 9.4.3 à frente.)

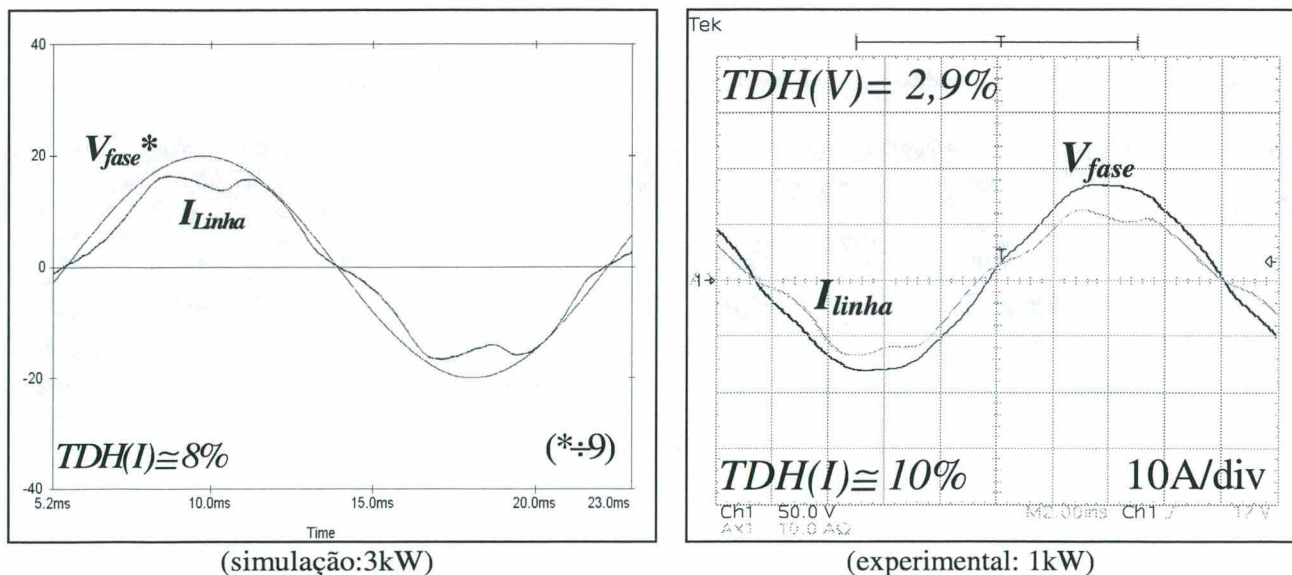


Fig. 9.5 V de fase e I de linha, com alto fp.

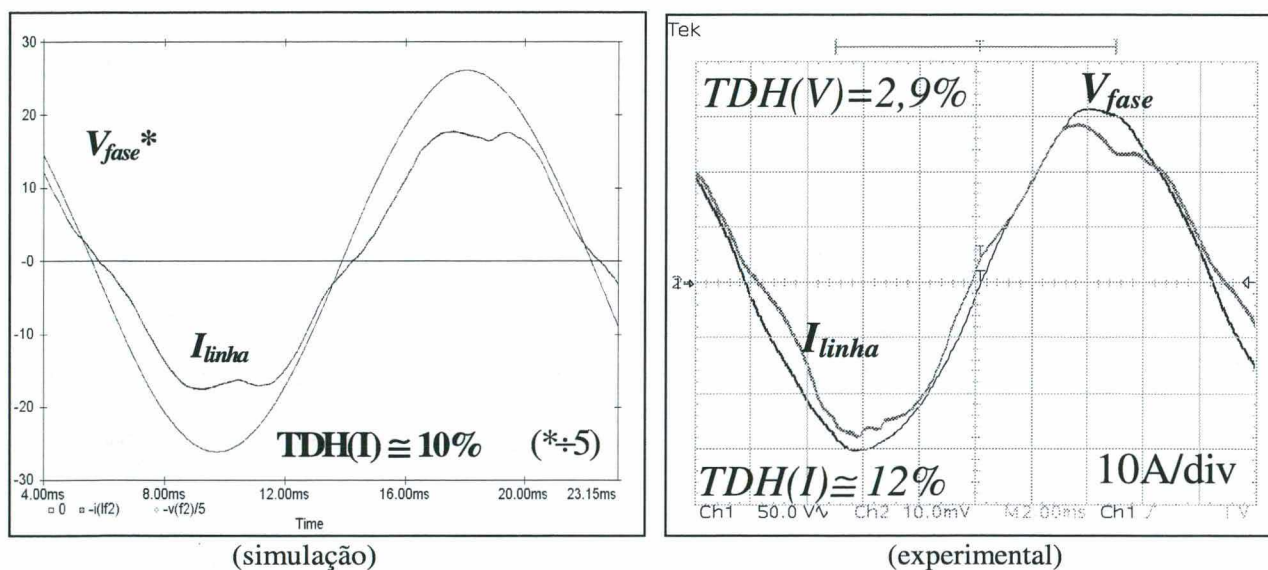


Fig. 9.6 V de fase e I de linha, filtrada, com alto fp: 4 kW.

No lado da saída, interessam, de modo todo especial, a tensão retificada e filtrada pelo filtro capacitivo e a corrente retificada na saída dos diodos retificadores. A Fig. 9.7 mostra os resultados experimentais, na frequência de comutação. Já os resultados de simulação podem ser vistos na Fig. 9.8. Nessas figuras, I_{DR} é a corrente na saída da ponte retificadora de saída e ΔV_o é a ondulação (CA) da tensão de saída, V_o . Esta ondulação de tensão, no caso simulado, corresponde apenas à tensão capacitiva surgida pela passagem da corrente pulsada através do capacitor de saída, que é de grande amplitude em função da baixa capacitância do filtro utilizado ($100\mu F$). Já no caso experimental, esse valor é praticamente desprezível ($C_o = 5000\mu F$), restando apenas uma componente alternada através da resistência série equivalente (r_{se}) do capacitor, que é exatamente uma imagem da corrente que o atravessa.

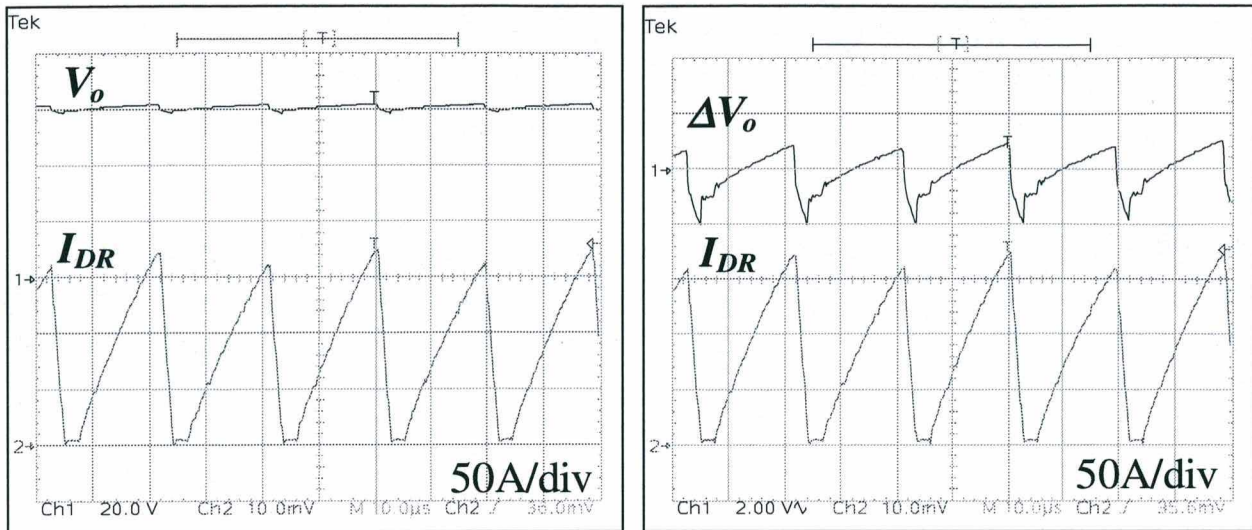


Fig. 9.7 Tensão e corrente retificada de saída (experimental).

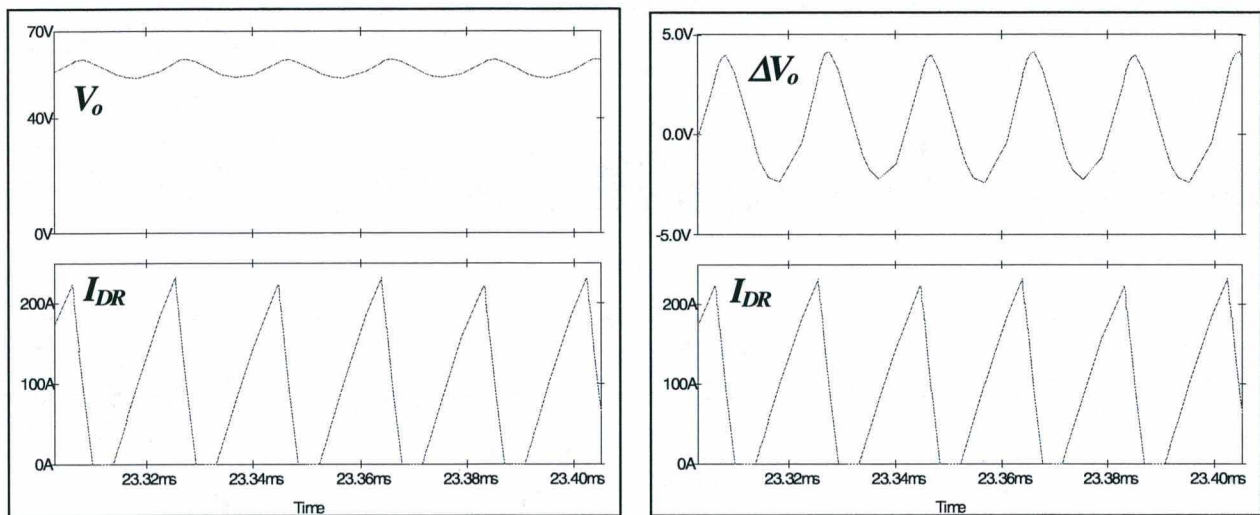


Fig. 9.8 Tensão e corrente retificada de saída (simulação).

A tensão sobre um *IGBT* principal (S_2), que corresponde a uma parte da tensão aplicada ao primário do transformador de saída, juntamente com a corrente primária deste transformador, está mostrada na Fig. 9.9. Nesta figura, vê-se, claramente, a influência da componente magnetizante da corrente primária do transformador de saída (o pequeno patamar de corrente constante ao final do decaimento da corrente).

A tensão e a corrente através de um *IGBT* principal (S_2) estão mostradas na Fig. 9.10, para uma situação de cerca de 4,2kW de potência de saída. A comutação no bloqueio está vista na Fig. 9.11, para o mesmo interruptor, enquanto a Fig. 9.12 mostra a comutação na entrada em condução. Ambas as comutações podem ser consideradas suaves, isto é, acontecendo com perdas de comutação mínimas. Os resultados de simulação estão colocados ao lado nas figuras citadas, para efeito de comparação.

Quanto aos *IGBTs* auxiliares, estão apresentadas, na Fig. 9.13, a tensão e a corrente através do *IGBT* S_3 , além da corrente através de S_4 , e na Fig. 9.14, a comutação no momento da abertura de S_3 . Verifica-se comutação suave tanto na entrada em condução (quando o seu diodo integrado conduz) quanto no bloqueio do *IGBT*.

A tensão sobre um *IGBT* (S_2) e as correntes nas saídas das pontes retificadoras do LIT, estão mostradas na Fig. 9.15. Observa-se, neste caso, uma diferença interessante entre os resultados de simulação (que indicam uma corrente – a da ponte A – bem diferente da outra) e os experimentais (que mostram muito maior equilíbrio entre elas). Essas diferenças serão analisadas à frente, no item “Análise dos resultados experimentais”.

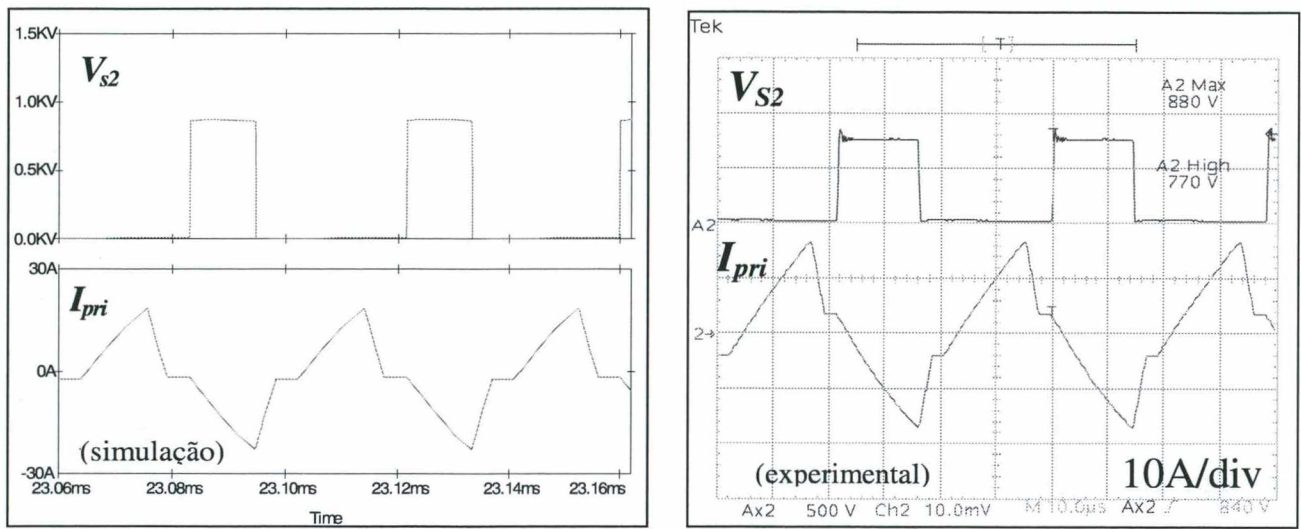


Fig. 9.9 Tensão sobre um *IGBT* principal e corrente primária.

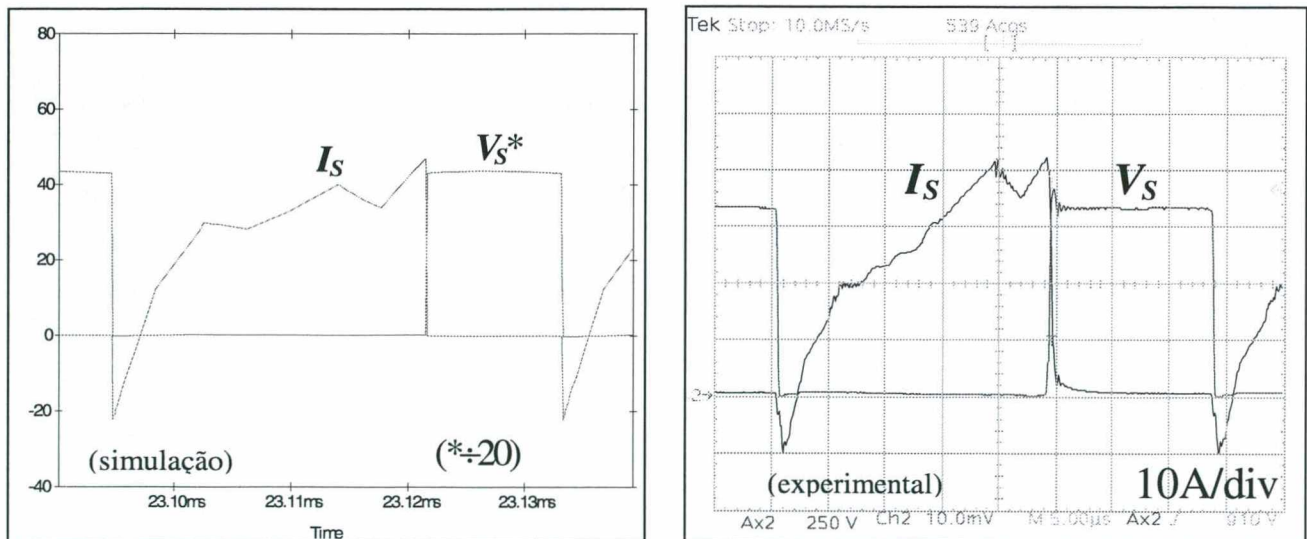


Fig. 9.10 Tensão e corrente sobre o interruptor principal.

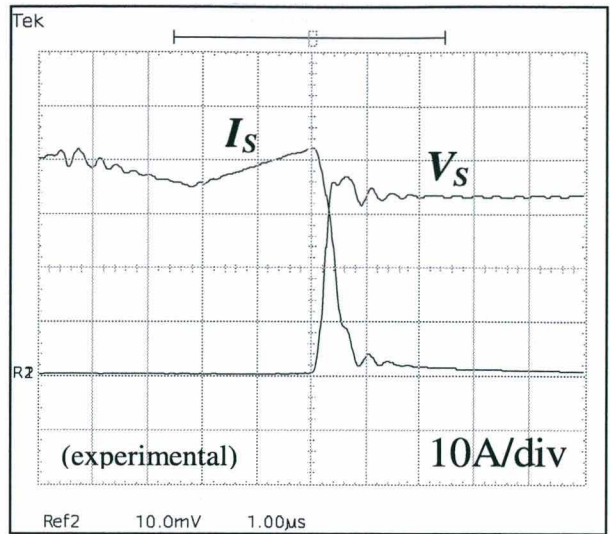
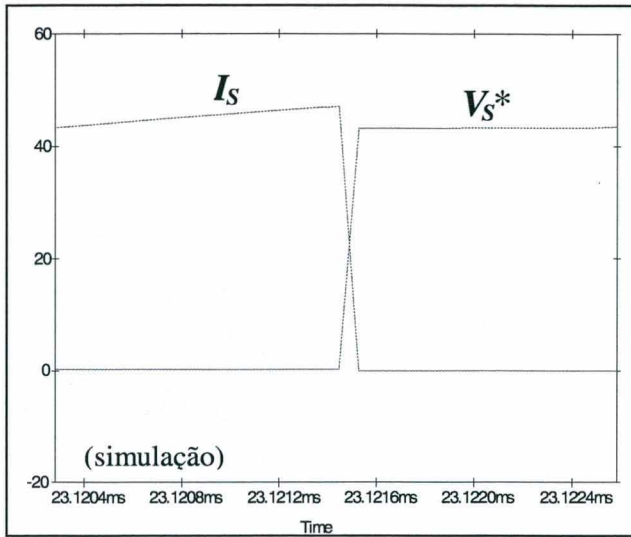


Fig. 9.11 Comutação suave no bloqueio do IGBT principal.

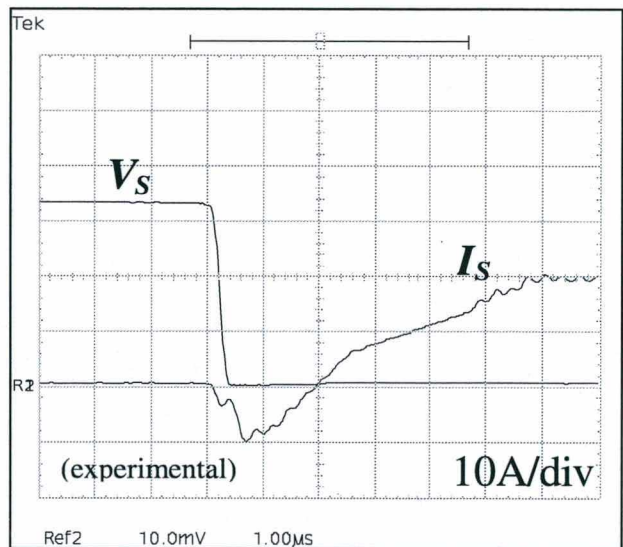
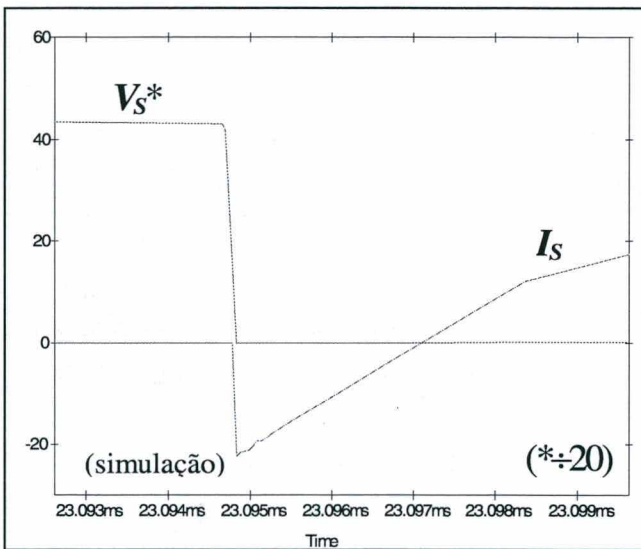


Fig. 9.12 Comutação suave na entrada em condução.

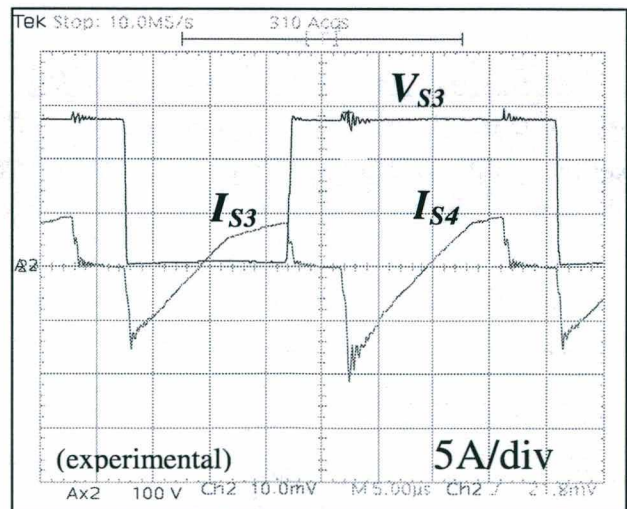
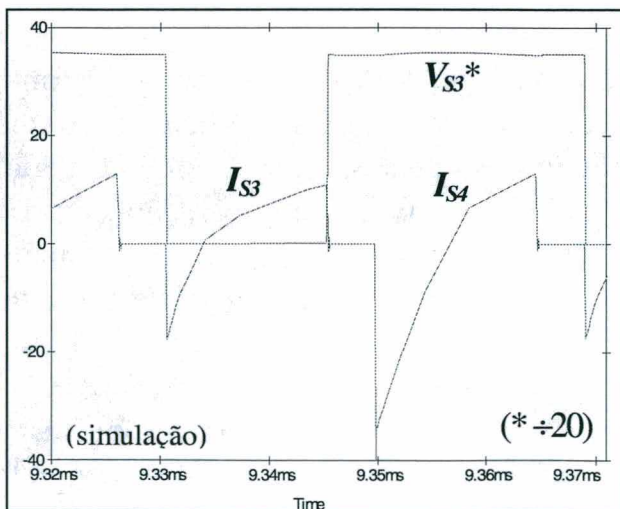


Fig. 9.13 Tensão e corrente num IGBT auxiliar (S_3).

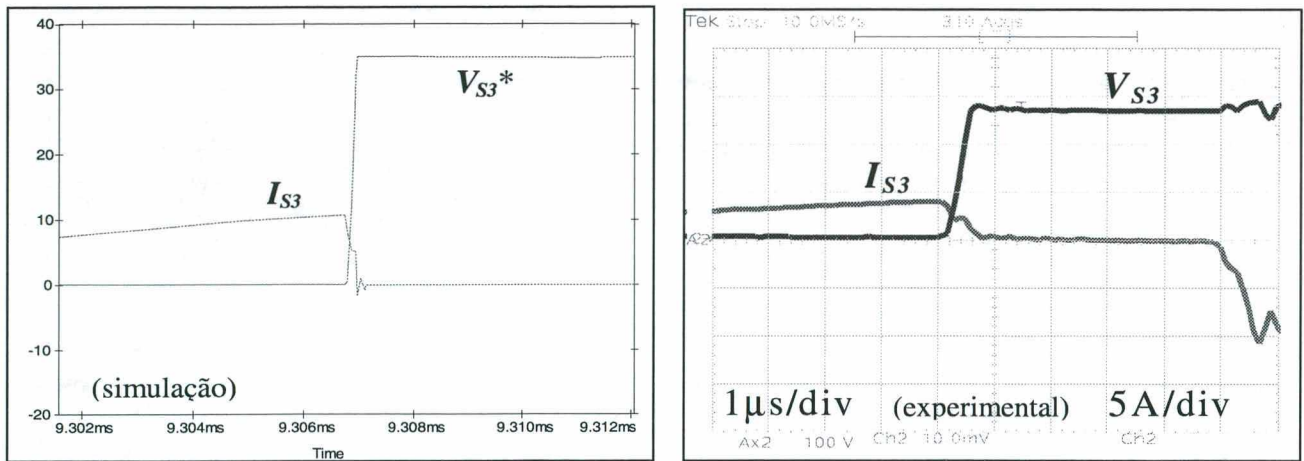


Fig. 9.14 Comutação no bloqueio do *IGBT* auxiliar (S_3).

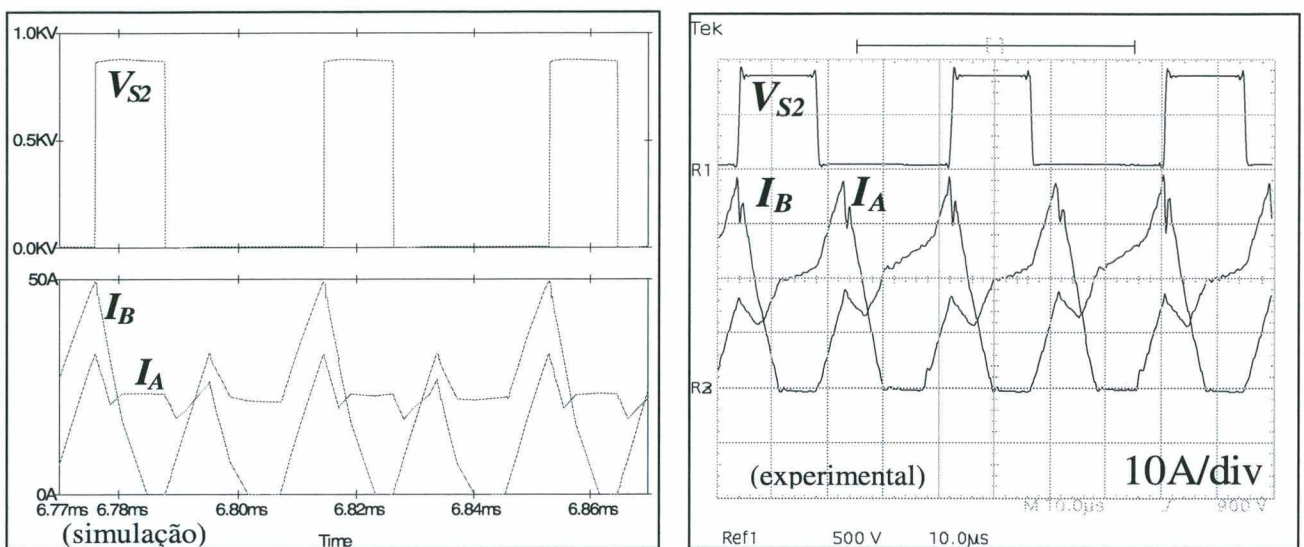


Fig. 9.15 Tensão sobre um *IGBT* e correntes das pontes do LIT.

9.4.2 Característica Estática Experimental

O ensaio de característica estática visa a obter dados de tensão de saída da fonte em estudo, em função da variação da carga, mantida uma mesma razão cíclica e a mesma tensão trifásica de entrada. Após vários pontos medidos, para alguns valores de razão cíclica, obtêm-se os traçados das curvas vistos na Fig. 9.16, em comparação com os resultados de simulação numérica da mesma fonte. Nota-se uma proximidade bastante razoável entre tais curvas, o que mostra que o modelos utilizados no projeto da fonte de alimentação em foco são, também, suficientemente confiáveis.

Conforme se pôde verificar nos ensaios experimentais da fonte proposta, a limitação da faixa de carga acontece de fato. Mas resulta bem mais larga do que aquela prevista pela característica estática do CDI, apenas. Partindo-se da potência nominal, pode-se reduzir tal potência para cerca de 30% da mesma. Abaixo desta potência,

observa-se uma elevação exagerada da tensão de saída, o que inviabiliza o funcionamento desejado do conversor, pela perda do controle da razão cíclica, que nessa situação já estaria no seu valor mínimo! Para situação nominal de tensões de entrada e de saída, por meio da variação da carga e da correspondente variação da razão cíclica, visando a manter-se a tensão no nível desejado (60V), chega-se a uma potência de saída mínima de cerca de 1800 W da potência nominal (cerca de 30%).

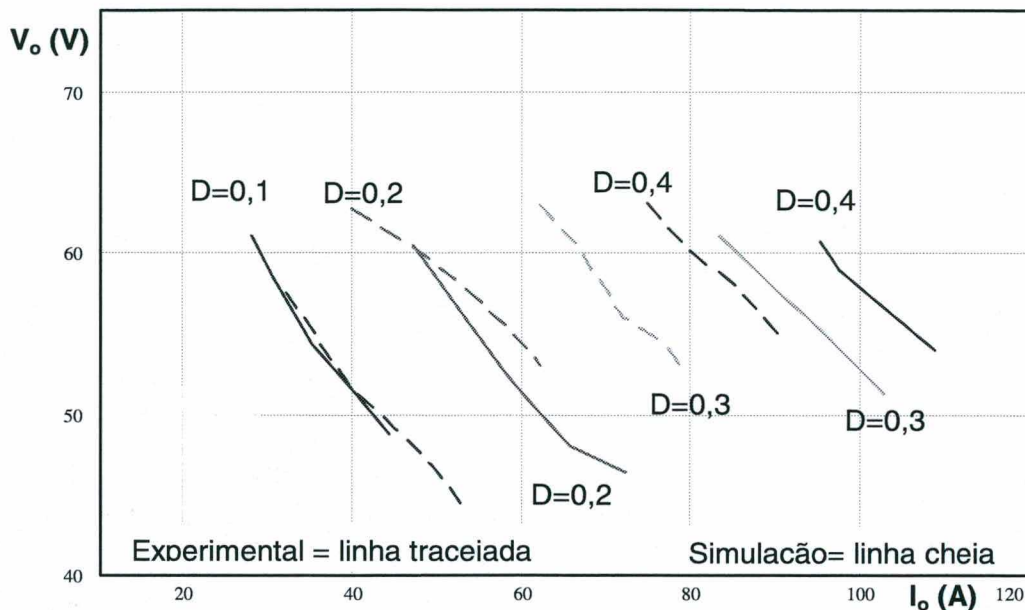


Fig. 9.16 Características estáticas numérica e experimental.

A característica estática da fonte trifásica com LIT e CDI, é bem diferente da correspondente característica do CDI, apenas. Isto se explica pelo fato de que este último, no funcionamento normal, tem a sua tensão CC de entrada mantida constante, enquanto no caso da fonte de alimentação em estudo, a correspondente tensão CC equivalente de entrada, nas saídas do LIT sofre queda com o aumento da carga. A tensão que se mantém constante, no caso da fonte com LIT/CDI, é a tensão trifásica de entrada. A diferença entre tais características traduz-se pelo fato de que o ganho estático do CDI, funcionando isoladamente, resulta maior do que o ganho da fonte. Isto porque a tensão de entrada do CDI equivalente da fonte trifásica, é alterada para mais à medida em que se diminui a carga e se eleva a tensão de saída, mantida a mesma tensão trifásica de entrada. O ganho, portanto, que é dado pela relação entre as tensões de saída e de entrada (V_o/V_i) cresce mais no caso do CDI (V_i mantida constante) do que no caso da fonte integrada com o LIT e o CDI (onde V_i se altera proporcionalmente a V_o).

Esquemáticamente, desconsiderando-se a influência da indutância de dispersão do primário do transformador de saída, tem-se que, para diminuição da carga:

CDI \Rightarrow ganho = $V_o/V_i \Rightarrow$ cresce proporcional a V_o , porque V_i não se altera;

LIT/CDI \Rightarrow ganho $V_o/V_i \Rightarrow$ cresce menos, porque V_i se altera (aumenta).

Do ponto de vista da faixa de carga, esta constatação é favorável à fonte implementada, uma vez que se pode controlar a tensão de saída, dentro dos níveis desejados, por uma maior faixa de variação da carga, fazendo com que a potência mínima de funcionamento da fonte trifásica seja mais baixa do que aquela do correspondente conversor CDI, funcionando isoladamente.

9.4.3 Fator de Potência e Taxa de Distorção Harmônica

Para a variável de maior importância, o fator de potência, foram medidos os seguintes valores para as situações de carga nominal e carga mínima:

$f_{p_{nom}} = 99\%$ para carga nominal;

$f_{p_{min}} = 97\%$ para carga mínima.

As taxas de distorção harmônica da corrente de linha, tanto para carga nominal, quanto para carga mínima, foram avaliadas em cerca de 10%, o que, em conjunto com valores próximos da unidade (0,99) para os fatores de deslocamento, levam aos níveis de fator de potência acima mostrados. A Fig. 9.5 mostra as formas-de-onda da tensão de fase de entrada e da corrente de linha, tanto para a situação simulada numericamente, quanto aquela obtida experimentalmente. Já se verifica-se aí que, de fato, o fator de deslocamento e o resultante fator de potência deveriam ser bastante elevados.

Os resultados da análise harmônica feita sobre as curvas de tensão de fase e corrente de linha, obtidas nos ensaios experimentais, estão mostrados na Fig. 9.17, para a tensão, e na Fig. 9.18, para a corrente, tais como são obtidos por meio do uso de programa computacional como o *Mathcad*.

A TDH é obtida utilizando-se a expressão abaixo:

$$TDH := \frac{\sqrt{\sum_{i=2}^{30} \left(\frac{|FOU_i|}{\sqrt{2}} \right)^2}}{\left(\frac{|FOU_1|}{\sqrt{2}} \right)} \quad ==> \quad TDH = 0.029 \quad (9.1)$$

Onde “FOU” está para a variável sob análise de Fourier; $\sqrt{2}$, transforma o valor original de pico em valor eficaz e o índice “i” é o contador de componentes harmônicas, que, no caso, varia de 2 (2ª harmônica) até 30 (trigésima harmônica); o índice “1”, no denominador, indica a componente fundamental da variável considerada. Para a corrente, foi utilizada a mesma expressão.

A componente de segunda ordem que aparece na corrente de linha deve estar associada ao desequilíbrio das tensões trifásicas de entrada e, de fato, varia para cada fase escolhida. No entanto, mesmo com tensões de entrada perfeitamente equilibradas e senoidais, as simulações também introduzem essa segunda harmônica, mas em nível consideravelmente menor (cerca de metade do valor experimental). A Fig. 9.19 mostra a forma-de-onda obtida por simulação, para a corrente de linha sob carga de cerca de 5kW, juntamente com o resultado da análise harmônica, que aponta uma TDH um pouco menor do que aquela experimental.

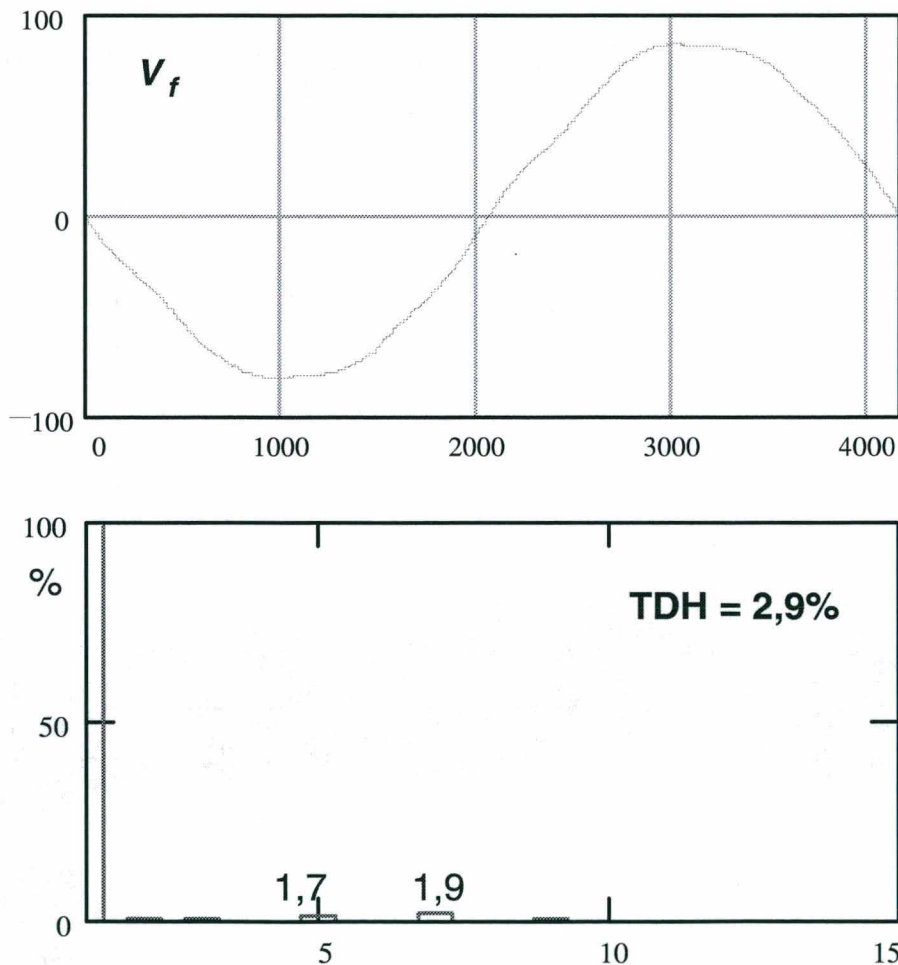


Fig. 9.17 Tensão de fase e análise harmônica.

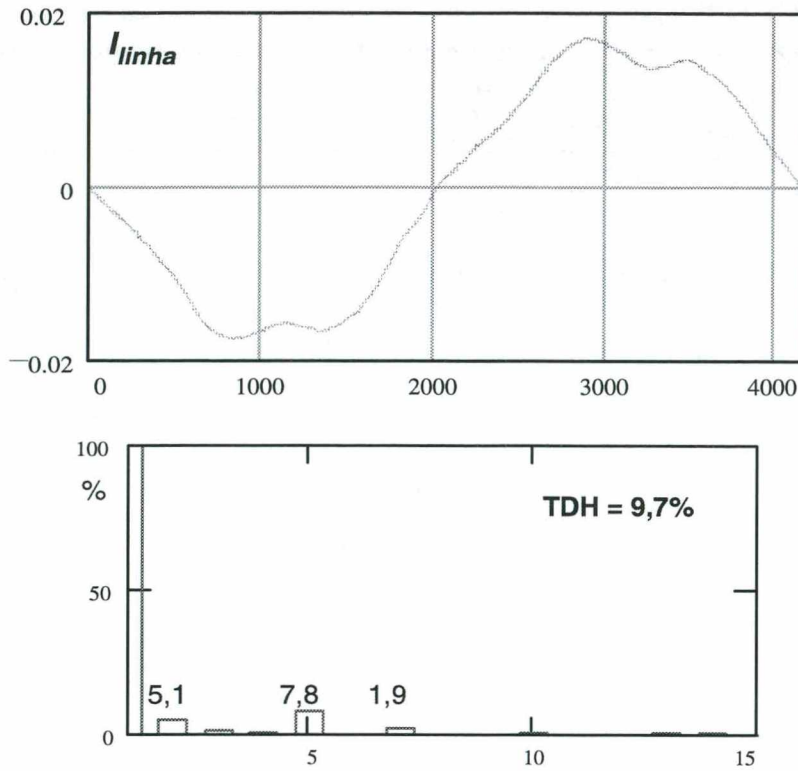


Fig. 9.18 Corrente de linha e análise harmônica.

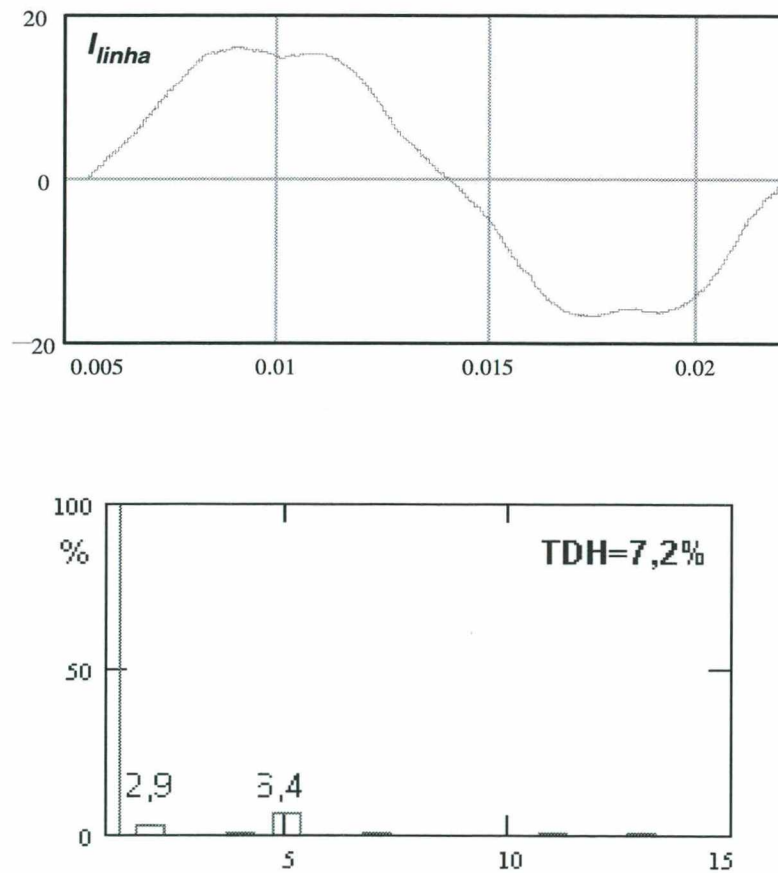


Fig. 9.19 Corrente de linha simulada e análise harmônica.

9.5 ANÁLISE DOS RESULTADOS EXPERIMENTAIS

Após terem sido apresentados os principais resultados de formas-de-onda dos ensaios experimentais a que foi submetida a fonte de alimentação trifásica, de alto fator de potência, proposta neste trabalho de Tese, seguem-se alguns comentários extras, visando a completar-se as análises já feitas para alguns daqueles resultados.

A comutação suave associada ao interruptor principal (vide Fig. 9.11), embora possa parecer uma comutação dissipativa, pela simultaneidade visível entre tensão e corrente, é, na verdade uma comutação não-dissipativa, visto que a simultaneidade vista corresponde, em sua maior parte, à corrente que atravessa o capacitor de comutação. A maior parte do tempo (aproximadamente 800ns) de queda da corrente no *IGBT* está acontecendo através dos capacitores de comutação principal e auxiliar (metade da corrente comutada para cada um). Isto significa corrente reativa e não dissipa potência. Já a corrente que efetivamente atravessa o *IGBT* cai muito rapidamente a zero, só não se anulando imediatamente devido ao efeito de corrente de cauda característico de um *IGBT*. Esta corrente, sim, é responsável pela maior parte das perdas de comutação do semicondutor em foco, pois subsiste com uma alta tensão de bloqueio durante um tempo significativo.

O desequilíbrio de correntes nas saídas das pontes retificadoras do LIT, verificado nos resultados de simulação da fonte trifásica em estudo, não é confirmado pelos resultados experimentais, que mostram apenas um pequeno desbalanceamento entre as mesmas. Isto se deve, provavelmente, por um lado, ao fato de que a simulação é feita com base em circuitos mais próximos dos modelos utilizados, isto é, circuitos não amortecidos, com resistências muito baixas. Como na prática, é introduzido um substancial amortecimento pela presença de resistências de condução, de contato etc., o resultado acaba sendo bem diferente do ponto de vista do equilíbrio das correntes citadas. Por outro lado, há que se notar que os modelos magnéticos utilizados nos circuitos de simulação baseiam-se em circuitos magneticamente acoplados, o que, também, pela não introdução explícita de relações magnéticas (fluxos, indução magnética, níveis de saturação) não produz resultados iguais aos práticos, pelo menos em seus detalhes. Mas em essência os resultados simulados e experimentais tem sido bastante coerentes.

9.6 ALGUNS ASPECTOS PRÁTICOS

Alguns aspectos práticos, relativos à fonte montada, estarão sendo apresentados nos itens a seguir, visando a complementar as informações já colocadas acima.

9.6.1 Capacitores Eletrolíticos da Saída

A elevada corrente pulsada através do capacitor de filtragem da saída (C_o) exige que sejam utilizados capacitores eletrolíticos de baixa resistência série equivalente (r_{se}), associados em paralelo. Isto permite a diminuição da ondulação total de tensão nos terminais de saída, obtida pela diminuição da corrente através de cada capacitor e através de cada r_{se} . O resultado, além da minimização da ondulação da tensão de saída, é a menor dissipação de calor através de cada capacitor do conjunto.

9.6.2 Circuito de Ajuda à Comutação

Em função da montagem laboratorial ter sido feita de maneira aberta, isto é, passível de realização de variações paramétricas, trocas de componentes e medições facilitadas, alguns fios de ligação resultaram bastante longos. Isto teve como conseqüências a introdução de indutâncias espúrias no circuito. Estas, acoplando-se com capacitâncias parasitas de componentes da montagem, provocava oscilações de altas freqüências nos momentos da comutação dos interruptores. Estas oscilações não amortecidas foram consideradas muito altas, a ponto de tornarem perigosas para a integridade dos semicondutores da montagem.

Como solução foram introduzidos circuitos de ajuda à comutação, do tipo grampeador-RDC, nos pontos mais críticos: terminais dos interruptores, saídas dos retificadores do LIT (pontes A e B) e sobre os diodos de saída. A Fig. 9.20 mostra o circuito grampeador típico, utilizado, enquanto a Fig. 9.21, suas principais formas-de-onda. O ponto positivo do grampeador fica ligado ao positivo do ponto a ter sua tensão grampeada. O diodo deve ser do tipo ultra-rápido e o capacitor do tipo *polipropileno*, para correntes pulsadas de alta freqüência, e dimensionado para a tensão máxima aceitável para o ponto considerado. A alternativa de grampeador RDC, onde o resistor é colocado em paralelo com o capacitor, resulta em maior dissipação de potência no mesmo, sendo menos eficiente do que o circuito escolhido.

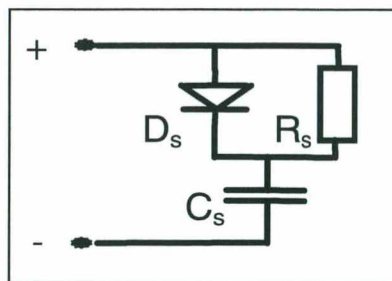


Fig. 9.20 Circuito de ajuda à comutação: grampeador RDC.

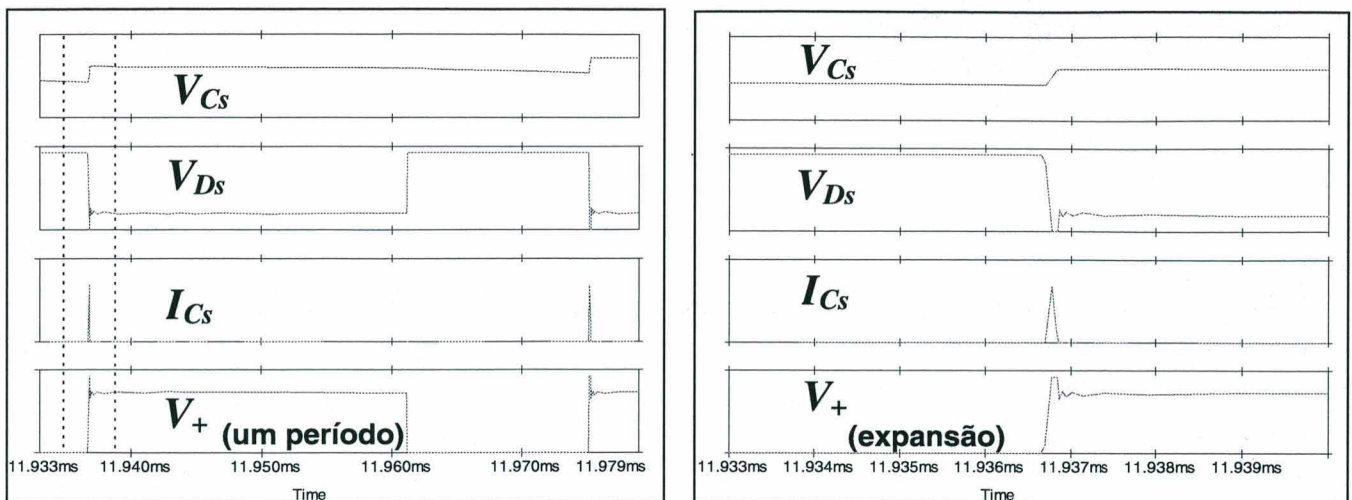


Fig. 9.21 Simulação numérica do circuito grampeador RDC.

Qualitativamente, pode-se descrever o comportamento deste circuito de ajuda à comutação, por ação de grampeamento, da seguinte forma. No momento em que o interruptor é aberto, as indutâncias presentes no caminho da corrente que é desviada provoca, em associação com capacitâncias parasitas presentes no circuito, oscilações de tensão muito rápidas que se traduzem por um pico de tensão inicial que pode ser destrutivo para o interruptor (Isto acontece antes que o grampeamento ativo atue, pois este é projetado para atuar após a comutação ter acontecido). O diodo D_S polariza-se imediatamente e permite que a corrente, que atravessava o interruptor, seja desviada para o capacitor de grampeamento, C_S , cuja tensão máxima é aplicada sobre o interruptor que se abre. Quando o interruptor volta a fechar-se, entrando em condução, a tensão de grampeamento de C_S é bloqueada pelo resistor R_S , que permite a passagem de pequena corrente de fuga do capacitor. Na próxima abertura, o ciclo se repete e a tensão sobre o interruptor, que tenderia a elevar-se demais, fica limitada ao valor de grampeamento ajustado para o circuito RDC.

O projeto de um circuito como este é muito complicado, do ponto de vista analítico. E como não se conhecem os valores dos parâmetros parasitas com exatidão, a melhor solução é o ajuste empírico e com a ajuda de simulação numérica, quando possível. O que se verifica é que o capacitor pode ser escolhido a partir de dezenas de nanofarads (para alguns kilowatts) até a alguns microfarads para potências e tensões mais elevadas (dezenas de kilowatts). Quanto maior o valor escolhido, menor tenderá a ser o valor da tensão de grampeamento. Mas este valor também será afetado, diretamente, pelo valor da resistência de grampeamento R_S . No entanto, quanto menor esta resistência, maior será sua dissipação potência, o que exigirá resistores de potência cada vez maiores. A tensão reversa do diodo de grampeamento deverá ser igual ou superior à tensão de grampeamento prevista, e tal diodo deverá ser do tipo ultra rápido, para ser compatível com a velocidade de crescimento das tensões envolvidas.

9.6.3 Fotografia da Montagem

A implementação da fonte de alimentação trifásica, com o LIT e o CDI, está apresentada na fotografia da Fig. 9.22, tal como se encontra no laboratório do INEP/UFSC.

Os principais componentes da fonte estão identificados por rótulos. Chama-se a atenção para o fato de que não foram feitos estudos de otimização de qualquer elemento. Em particular, os dissipadores utilizados foram dimensionados por experiência prática, não tendo havido a preocupação da realização prévia do cálculo térmico dos elementos semicondutores, por se saber que não se teria condições de usar-se os dissipadores resultantes dos cálculos.

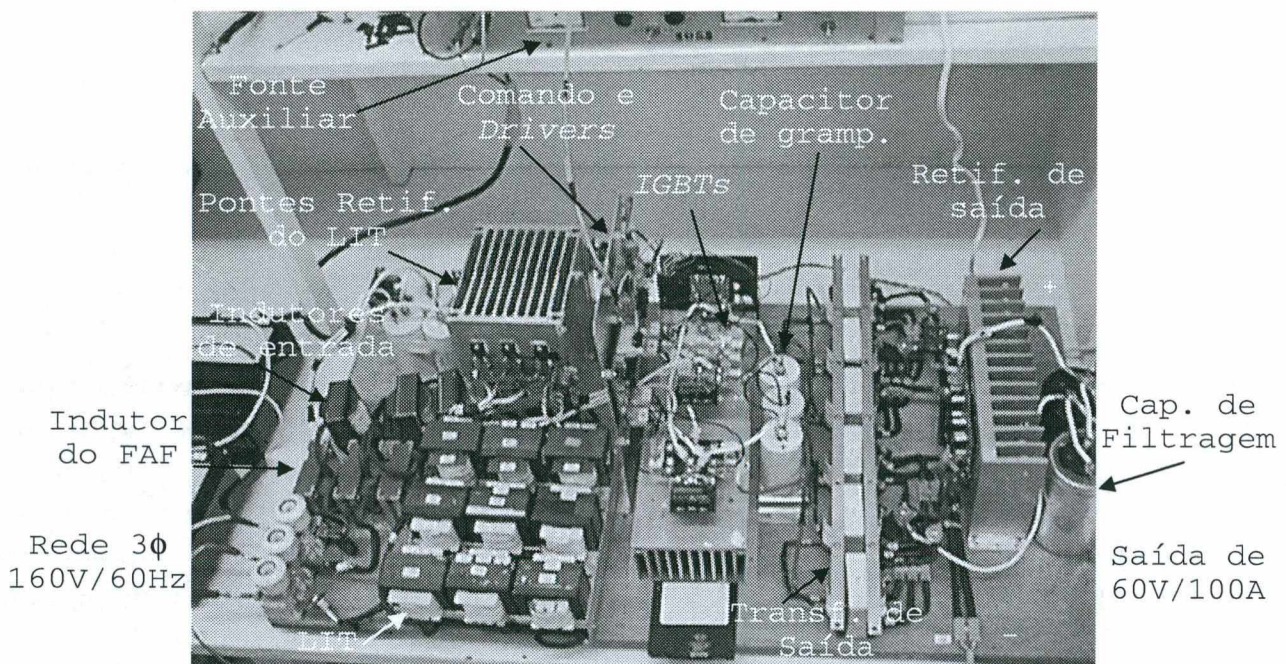


Fig. 9.22 Fotografia da montagem da fonte proposta.

Verifica-se que o número de transformadores monofásicos que formam o LIT trifásico é maior que os três (3) originais. De fato, em função dos cálculos do projeto desses elementos magnéticos, conclui-se que se deve utilizar uma combinação série dos elementos individuais do LIT, em função da elevada tensão sobre os mesmos. Na fotografia mostrada, são vistos nove (9) transformadores monofásicos: três para o primário e três para cada secundário, ligados em série (cada conjunto de três). Cada transformador, portanto, estará sendo responsável por transferir um nono (1/9) da potência que cabe ao LIT, a qual, como se sabe corresponde a cerca de 15% da potência nominal da fonte trifásica.

De forma semelhante ao feito para o LIT, conclui-se, também, para o transformador de saída, a partir dos cálculos do projeto magnético, que deverá ser ele

constituído por um conjunto série-paralelo de três (3) elementos individuais ligados em série, e dois desses conjuntos ligados em paralelo. Isto acontece em função do nível de potência a ser transferido e da elevada tensão primária, que pode chegar a 1kV.

9.6.4 Entreferro nos Transformadores

Após a montagem e primeiros testes de funcionamento, constatou-se que o comportamento inicial do conversor não era exatamente o esperado. Feitos alguns testes e estudos práticos, verificou-se a existência de algum nível de saturação nos transformadores monofásicos constituintes do LIT. Foi necessário, então, introduzir-se entreferro, o que foi feito por meio de algumas lâminas de papel prespan, de cerca de seis décimos (0,6) de milímetro. Isto resolveu o problema até cerca de 2kW, quando um problema de ruído denunciava alguma irregularidade. Novamente a causa foi algum nível de saturação, agora nos transformadores individuais de saída. Introduzindo-se entreferro, também nestes, resolveu-se o problema.

No transformador de saída, concluiu-se como necessária apenas uma lâmina de papel prespan para controlar-se a saturação. Já nos núcleos do LIT, foram introduzidas de duas (2) a três (3) lâminas do referido papel. A introdução de entreferro nesses transformadores resolveu os problemas citados e não teve qualquer consequência negativa identificável, sobre o comportamento do conversor.

Quanto à saturação, em si mesma, esta deve ter acontecido em função da mistura de núcleos utilizados (materiais *IP-6* e *IP-12*, da Thornton) e do desconhecimento exato dos parâmetros numéricos correspondentes e utilizados nas fórmulas do projeto dos transformadores. Algumas constantes numéricas, como se sabe, relativas a perdas magnéticas são empíricas e específicas do núcleo escolhido. Não se sabendo ao certo o valor correto, utilizam-se valores estimados, que nem sempre conduzem aos melhores resultados. A saturação que ocorreu deve ter acontecido, certamente, por tais razões.

9.6.5 Elevação de Temperatura dos Magnéticos

A elevação de temperatura nos elementos magnéticos e nos semicondutores de potência ficou dentro da expectativa do projeto. Os magnéticos, isto é, os indutores de entrada, os transformadores individuais constituintes do LIT e aqueles constituintes do transformador de saída tiveram temperaturas máximas inferiores a 100°C, portanto, com elevação de temperatura, a partir da ambiente – considerada em 25°C –, de cerca de 75°C no máximo. Levando-se em conta que a literatura técnica sobre elementos magnéticos indica como máxima a temperatura de operação de 105°C, para tais elementos, a elevação constatada nos ensaios laboratoriais, da fonte em estudo, está dentro do que se pode chamar de normalidade.

9.6.6 Peso dos Elementos da Fonte

Um levantamento do peso dos principais elementos da fonte montada foi feito e está apresentado na Tabela 9.1. Verifica-se aí, um peso total de cerca de 27kg, obtido por montagem feita sem qualquer preocupação com tal aspecto. Fazendo-se um projeto otimizado e com preocupação de utilização de elementos bem dimensionados, avalia-se que o peso possa ser reduzido para, pelo menos, 23kg.

Tabela 9.1

Quantidade	Componente	peso unitário
3	Indutor de filtragem (núcleo de ferro-silício)	855 g
3	Indutor de entrada (núcleo de ferrite)	565 g
9	Transformador monofásico do LIT (ferrite)	850 g
2	Ponte trifásica de diodos (inclui dissipador)	1300 g
1	Ponte retificadora de saída (inclui dissipador)	3000 g
6	Transformador individual da saída (ferrite)	900 g
2	IGBTs (inclui dissipador)	1500 g
3	Capacitor de grampeamento (polipropileno)	200 g
2	Capacitor de filtragem da saída	250 g
Peso total da estrutura:		27 000 g

Conforme informações obtidas junto a concessionárias da área de telecomunicações, tem-se que uma fonte trifásica de alto fator de potência, para 6kW, estaria na faixa de peso de cerca de 20kg. Esta informação exigirá do projeto de uma fonte como a proposta na presente Tese, que se faça um esforço de otimização de peso, de tal forma que seja possível aproveitar essa topologia na implementação comercial de fontes trifásicas de alto fator de potência, utilizando o LIT e o conversor CDI.

9.7 CONCLUSÕES

Este capítulo apresentou os principais resultados dos ensaios experimentais relativos à fonte de alimentação trifásica que utiliza o LIT e o CDI, e tem característica de elevado fator de potência. Tais resultados confirmam os estudos analíticos e por simulação numérica que descrevem o comportamento do referido conversor. Embora sejam resultados iniciais, uma vez que não foram feitos ensaios exaustivos, eles já são suficientes para demonstrar o comportamento previsto pelos estudos teóricos e computacionais, que são objeto do presente trabalho de Tese.

As principais formas-de-onda de correntes e tensões, presentes no funcionamento da fonte projetada e montada em laboratório, foram mostradas e comentadas em comparação com correspondentes formas-de-onda simuladas pelo programa de

simulação numérica de conversores estáticos, o *Pspice*. Essencialmente pode-se dizer que a correspondência, senão exata, está bem dentro da precisão de cálculos de projetos de engenharia. Isto é, variações em torno de 10%, ou mesmo perto de 20%, podem ser encontradas, sem que isto signifique erros sérios de projeto. A justificativa de tais diferenças está no fato de que os modelos utilizados nos estudos e análises realizados são modelos idealizados, em que apenas uma parte dos elementos reais é levada em consideração. Não se leva em conta, por exemplo, o exato acoplamento magnético dos elementos magnéticos nos cálculos numéricos, uma vez que os modelos magnéticos disponíveis no programa *Pspice* apresentam grande complexidade de parâmetros e nem sempre conduzem a resultados considerados adequados. Por outro lado, os elementos resistivos e os elementos parasitas do tipo indutâncias e capacitâncias também não podem ser levados em consideração nos estudos teóricos; e somente com muita dificuldade e utilizando valores hipotéticos, podem ser estudados por simulação numérica.

A taxa de distorção harmônica e o fator de potência da corrente de linha ficaram dentro da expectativa da análise teórica, embora ajustes e outros estudos práticos tenham de ser realizados com vistas a aprofundar-se a compreensão dos fenômenos e relações entre os diversos parâmetros e variáveis do conversor. O alto fator de potência, decorrente tanto da presença do LIT quanto do funcionamento do conversor CDI no modo de operação em condução descontínua da corrente através dos indutores de entrada, foi efetivamente comprovado.

A questão do peso e do volume da fonte montada, item do maior interesse para a comparação com fontes equivalentes, comerciais ou propostas, está, apenas, parcialmente equacionada. Estudos de otimização teóricos e práticos deverão ser encaminhados com vistas à obtenção de respostas mais conclusivas e esclarecedoras.

O capítulo seguinte trata, exatamente, de propostas de continuação do trabalho ora apresentado. Comentários serão feitos sobre estruturas de fontes que utilizam o LIT e possíveis aplicações indicadas.

CAPÍTULO 10

PROPOSTAS DE CONTINUAÇÃO DO TRABALHO

10.1 INTRODUÇÃO

Para continuação das pesquisas e estudos do presente tema, que trata de fontes de alimentação trifásicas, de estágio único, utilizando o LIT, e apresentando alto fator de potência, serão sugeridas e comentadas, abaixo, algumas estruturas interessantes. Tais estruturas já foram apresentadas no Cap.6, mas são retomadas aqui, para enfatizar sua importância para a constituição de fontes trifásicas, de alto fator de potência, robustas e de estágio único.

10.2 ALTERNATIVAS TOPOLÓGICAS

As duas alternativas topológicas mais interessantes para serem estudadas podem ser vistas nas figuras a seguir. A Fig. 10.1 apresenta a primeira estrutura, que nada mais é do que uma fonte com o LIT e o conversor *Boost*, mas isolado; já foi sucintamente apresentada e comentada no item “Fonte de Alimentação com o LIT e o BSI”, no Cap.6.

A Fig. 10.1 apresenta esta topologia de fonte de alimentação trifásica, em seu circuito básico completo. Como inclui um transformador de saída, haverá de prever a utilização de um circuito auxiliar de grampeamento da sobretensão indutiva resultante da indutância de dispersão primária do transformador. Tal circuito não está mostrado na figura citada. Para apresentar alto fator de potência à rede trifásica deverá operar no modo descontínuo de correntes nos indutores de entrada.

Estudos preliminares já realizados, ao nível analítico e por simulação numérica, mostram que resultados muito bons são obtidos com tal topologia. Ela tem características tais que parece apresentar taxa de distorção harmônica da corrente de linha ainda menor do que aquela obtida para a fonte com o LIT e o CDI, objeto da presente Tese. Os enrolamentos do LIT também estarão submetidos a menores tensões pelo fato de se utilizar um transformador com tomada central.

O segundo esquema de fonte de alimentação trifásica, de alto fator de potência e alta frequência, consiste na utilização do LIT integrado a um conversor CC-CC, PWM, do tipo de Duplo Indutor de Entrada (CDI), conforme mostrado na Fig. 10.2. Neste esquema não aparece o circuito de grampeamento, que, no entanto continua sendo obrigatório em função da presença da indutância de dispersão primária do transformador

de saída. Esta topologia também já foi objeto de apresentação sucinta no Cap.6, item “Fonte de Alimentação com LIT e CDI/MCC”.

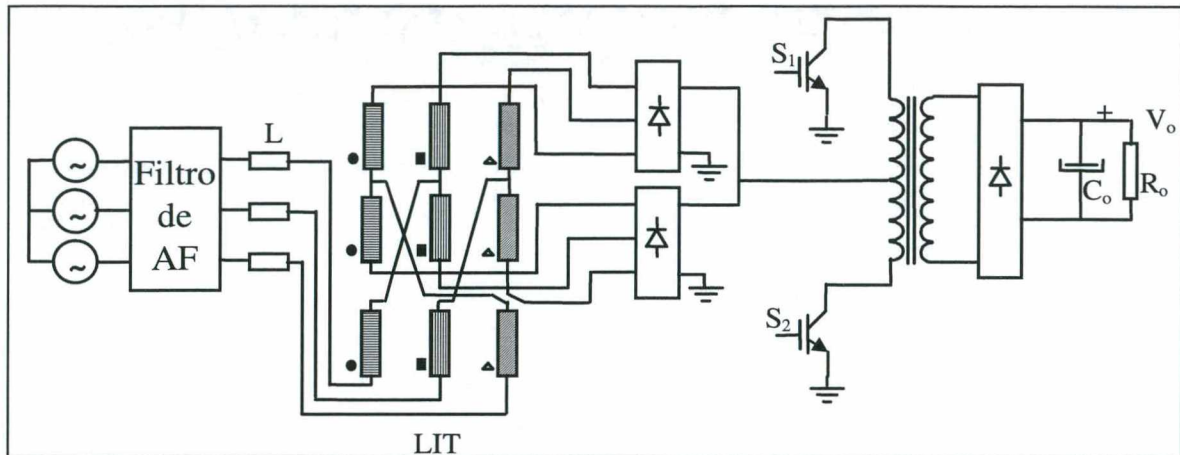


Fig. 10.1 Fonte de alimentação com LIT e BSI.

Neste esquema, o LIT não deverá beneficiar-se da alta frequência do conversor CDI, que estará operando no modo de condução contínuo de correntes nos indutores de entrada. Isto significa que os transformadores individuais do LIT deverão ser construídos com núcleos de baixa frequência, do tipo ferro-silício, laminado. O grande volume resultante deste tipo de topologia torna-se evidente, embora isto não seja um problema para todo o tipo de aplicações.

Estudos preliminares mostram que os indutores de entrada, representados na Fig. 10.2, por um elemento reativo (X_L), deverão ter uma indutância relativamente elevada (cerca de 1mH) e funcionarão mais como elementos de filtragem de harmônicas de baixas frequências (11^a e seguintes) do que como indutores *boost* equivalentes.

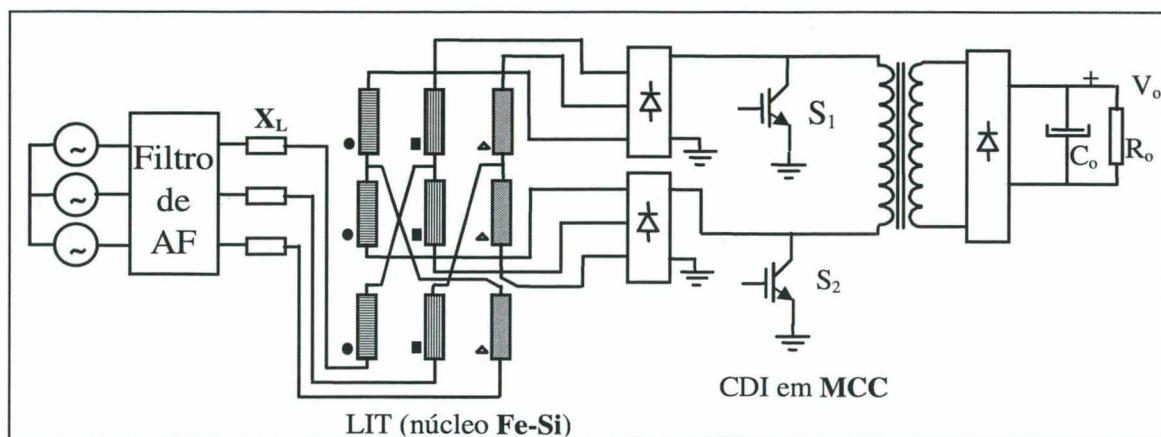


Fig. 10.2 Fonte de alimentação com LIT e CDI/MCC.

O projeto de uma fonte de alimentação como esta dependerá da metodologia de projeto de conversores CDI/MCC, já desenvolvida nos capítulos 3 e 4, e do conhecimento de sua integração com o LIT.

Resultados de simulação, ainda preliminares, relativos a essas duas fontes, podem ser vistos no Cap.6 e indicam que vale a pena aprofundar tais estudos.

10.3 APLICAÇÕES INDICADAS

As aplicações que podem ser indicadas para as duas estruturas acima, discutidas brevemente, podem ser as seguintes.

Para o caso do LIT/BSI/MCD, dependendo dos resultados finais de estudos práticos, que venham a confirmar valores de peso e volume elas podem resultar compatíveis com as fontes trifásicas para a área de telecomunicações.

Já a fonte constituída pelo LIT/CDI/MCC, apresentará, certamente, peso e volume bem mais elevados, pelo fato de que o LIT estará sendo construído para baixa frequência, com núcleo de lâminas de Fe-Si. Não obstante, aplicações na área de conversores CA-CC, para acionamento de máquinas elétricas, e sistemas ininterruptos de energia, dentre outras, poderão ser beneficiadas por uma fonte com possíveis características de robustez, simplicidade e alto fator de potência.

10.4 CONCLUSÕES

Este capítulo apresentou duas topologias que merecem ser estudadas mais profundamente e que podem produzir fontes trifásicas de estágio único e alto fator de potência, utilizando o LIT, com características de robustez, simplicidade de comando e controle e reduzido número de transistores de potência.

Ambas as estruturas indicadas são isoladas e baseiam-se no transformador de interfase de linha e num conversor CC-CC, PWM e de alta frequência. Ambas poderão apresentar comutações suaves, em função da possível utilização de um circuito de grampeamento ativo das tensões sobre os interruptores comandados.

Resultados de análise preliminares, inclusive por meio de simulações numéricas, indicam um comportamento bastante dentro das expectativas teóricas acima comentadas. O caso particular do LIT/BSI poderá apresentar taxa de distorção harmônica menor do que a apresentada pela fonte escolhida para constituir o presente trabalho de Tese. Até mesmo pelo fato de não apresentar a componente de segunda harmônica de corrente de linha, como sugerem as primeiras análises já feitas. A segunda fonte, com o LIT/CDI/MCC, embora com volume certamente elevado para o LIT, poderá constituir,

ainda assim, uma boa solução para sistemas de alimentação ininterrupta ou para acionamentos de máquinas elétricas.

O próximo capítulo apresentará as conclusões gerais do presente trabalho de Tese, resgatando desde as maiores dificuldades até as grandes conquistas realizadas.

CAPÍTULO 11

CONCLUSÕES GERAIS

11.1 INTRODUÇÃO

Neste capítulo conclusivo, será feita uma revisão das principais etapas do presente trabalho de Tese, serão discutidas as suas principais conclusões, algumas observações importantes e, finalizando, será apresentada a conclusão final.

11.2 REVISÃO DAS ETAPAS DA PESQUISA

O trabalho de desenvolvimento desta fonte de alimentação de alto fator de potência, de estágio único, utilizando o transformador de interfase de linha (LIT) e um conversor CC-CC/PWM, de alta frequência, isolado, passou por várias fases, as quais serão resgatadas nos parágrafos seguintes.

A primeira fase dos estudos visou à leitura do trabalho de Clemens Nierman sobre o transformador de interfase de linha constituindo um retificador trifásico de elevado fator de potência. Tais estudos revelaram um autotransformador trifásico, constituído de três transformadores monofásicos de três enrolamentos cada, com características de funcionamento muito interessantes, pois transformava um único sistema trifásico equilibrado em dois outros, também equilibrados, mas defasados entre si de um defasamento que poderia ser ajustado, por projeto, para dar trinta graus (30°). Estes dois sistemas trifásicos gerados pelo LIT eram aplicados em dois retificadores trifásicos a diodo (a ponte de Graetz) e suas saídas postas em paralelo, resultando uma tensão CC de doze (12) pulsos na saída comum. Estes doze pulsos de tensão correspondiam a doze pulsos de corrente na corrente drenada da rede – seis em cada semi-período – de tal forma que a corrente de linha, obtida após uma simples filtragem realizada por indutores colocados em série com cada linha, resultava com forma muito próxima da senoidal (pequeno conteúdo harmônico) e com fator de potência próximo da unidade.

Ora, se tal transformador especial era capaz de constituir um conversor CA-CC de alto fator de potência, necessitando apenas de indutores de filtragem na entrada, embora não fornecesse tensão de saída regulada e nem constituísse um conversor isolado (pela sua característica de autotransformador), algum estudo poderia ser feito para que, em conjunto com um conversor CC-CC/PWM, de alta frequência, isolado, se pudesse construir uma nova fonte de alimentação, isolada, de alto fator de potência e com o LIT funcionando, também, em alta frequência.

Uma segunda fase de estudos, portanto, esteve ligada a um conversor relativamente novo, duplamente alimentado em corrente, obtido por dualidade a partir do conversor meia-ponte (*half-bridge*), alimentado em tensão, e discutido por artigo de Peter Wolf. Este novo conversor poderia ser integrado ao LIT, ligando-se a este por meio de suas duas saídas separadas e utilizando os seus inevitáveis indutores de entrada como seus próprios indutores elevadores (ou *boost*). As duas saídas retificadas do LIT estariam alimentando em corrente o novo conversor CC-CC/PWM, de alta frequência e isolado.

Esta segunda fase de estudos constituiu-se da análise do novo conversor que foi comparado ao conversor *Push-Pull* alimentado em corrente por apresentar com este muita semelhança. De fato, os dois conversores, denominados aqui, respectivamente, de Conversor de Duplo Indutor de entrada (CDI) e *Boost* Simétrico Isolado (BSI), revelaram-se essencialmente equivalentes. Ambos podem ser identificados como conversores do tipo *Push-Pull*, alimentados em corrente, isolados e modulados pelo mesmo tipo de modulação: PWM, com superposição de interruptores. Esta última característica – superposição (*overlapping*) dos interruptores –, vem do fato de serem estruturas alimentadas em corrente, em que os dois interruptores de potência devem ser fechados ao mesmo tempo, ao contrário do caso dual de conversores alimentados em tensão, em que dois interruptores devem ser abertos ao mesmo tempo.

Este conversor CDI, foi analisado matematicamente, simulado e montado, tendo se revelado como um conversor robusto e de controle relativamente simples. O CI 3527 forma a base do seu circuito gerador de sinais de comando, podendo, inclusive gerar os sinais de comando auxiliares, por meio de simples inversão dos sinais principais. Estes sinais auxiliares comandam o circuito de grampeamento ativo, escolhido como uma boa solução para evitar as sobretensões indutivas resultantes da comutação de corrente através da indutância de dispersão primária do transformador de saída.

A terceira fase de estudos concentrou-se na integração entre os dois conversores: o retificador trifásico com o LIT e seus dois retificadores de saída, e o conversor CDI, de duplo indutor de entrada, isolado e de alta frequência. Estudos analíticos e por simulação computacional revelaram, após a superação de inúmeras dificuldades, um sistema que realmente funcionava e que, de fato, drenava da rede corrente de linha com elevado fator de potência. A nova fonte de alimentação poderia funcionar, tanto com o LIT construído para baixa frequência e o CDI projetado para funcionamento em MCC, como com o LIT construído para alta frequência e o CDI projetado para funcionamento em MCD. Esta última opção foi a escolhida, por resultar uma fonte teoricamente mais leve, o que acabou sendo confirmado com a montagem prática da mesma.

A parte prática, finalmente, consumiu bastante tempo, pelas dificuldades naturais e se montar uma fonte de potência razoavelmente elevada, e pelos problemas eminentemente práticos associados ao circuito de comando, aos circuitos de acionamento (*drivers*) dos IGBTs, à necessidade de inclusão de circuitos de grampeamento passivo

(do tipo RDC) e aos problemas de saturação dos transformadores, não previstos na análise teórica.

11.3 PRINCIPAIS CONCLUSÕES

Uma das primeiras conclusões deste trabalho é que o transformador de interfase de linha, o LIT, pode ser, de fato, a base de algumas novas estruturas de conversor CA-CC de alto fator de potência, isolado e de alta frequência. Sua capacidade de absorver da rede trifásica uma corrente de linha com características de baixa taxa de distorção harmônica, acompanhada de alto fator de potência, é indiscutível, seja em esquemas de baixa frequência – em que o LIT será construído com núcleos de Fe-Si –, seja em esquemas de alta frequência – em que o LIT se beneficia dessa alta frequência e poderá ser construído com núcleos do tipo ferrite. Constatou-se, ainda, que a sua característica de transformação de sistemas trifásicos, de um único em dois defasados entre si, é mantida nos dois esquemas, de alta e baixa frequência. As relações de espiras e a característica inversão de ligações, indicadas pelo inventor do LIT, deve ser respeitada, portanto, qualquer que seja o esquema de funcionamento da nova fonte que utilize o LIT.

Uma segunda e igualmente importante conclusão, é que o LIT associado a um conversor CC-CC/PWM, isolado e de alta frequência, tal como o CDI, pode, realmente, formar um conversor de **estágio único** – na medida em que os dois são integrados, e não, apenas, justapostos. Esta integração é tal que os indutores de entrada passam a exercer função dupla: são filtros de harmônicas de baixa frequência para o LIT (como no esquema de baixa frequência, eliminando as componentes de 7^a ordem e acima, da corrente de linha), mas, ao mesmo tempo, funcionam como indutores elevadores (*boost*), de entrada, para o conversor CDI. Os três (3) indutores de entrada refletem-se na saída de cada ponte retificadora do LIT, como um indutor *boost* em série. As duas saídas, portanto, apresentam dois indutores equivalentes de entrada para o CDI, que está, justamente, colocado a jusante daquelas pontes retificadoras do LIT. Deduziu-se uma importante relação entre aquelas duas indutâncias – a dos indutores de entrada da fonte (L) e a dos indutores de entrada do CDI (L_c): $L_c = 7 \cdot L$. Com tal relação, dentre outras, o projeto pôde ser realizado com suficiente precisão quanto aos resultados obtidos para as diversas variáveis envolvidas.

Uma terceira conclusão refere-se ao fato de que o LIT pode ser a base de diferentes estruturas de conversor CA-CC, que apresentam elevado fator de potência, seja em esquemas de baixa ou alta frequências, como foi visto no Cap.6. Duas delas são indicadas acima como merecedoras de estudos teóricos e práticos, tal como foi feito, neste trabalho de Tese, para a fonte que integra o LIT e o CDI/MCD.

Uma outra conclusão é a de que o LIT ainda precisa ser mais bem estudado, sob todos os pontos de vista, para que se tenha uma aprofundada compreensão do seu

funcionamento e se obtenham modelos, cada vez mais adequados, para as análises matemática e por simulação numérica. Esta melhor compreensão e modelização do LIT certamente contribuirá para chegar-se a projetos mais eficientes e otimizados das fontes que o utilizarem.

11.4 CONCLUSÃO FINAL

Como conclusão geral do presente trabalho de Tese, pode-se afirmar que a nova fonte de alimentação proposta, foi analisada dos pontos de vista teórico e prático e obteve resultados experimentais que comprovam todas as principais análises e a metodologia de projeto utilizada.

Muitos estudos foram feitos que não estão consignados neste trabalho escrito, mas que foram importantes no amadurecimento de análises, circuitos de simulação numérica e metodologias de projetos, tanto dos conversores BSI e CDI quanto de retificadores trifásicos com o LIT em baixa frequência. As análises matemáticas apresentadas nos apêndices, são apenas algumas das inúmeras realizadas por meio do eficiente, e muito útil, *software* matemático denominado *Mathcad*.

Alguns artigos técnicos foram escritos sobre o LIT, sobre os conversores CDI e BSI e sobre a integração LIT/CDI/MCD. No meio de importantes informações e análises apresentadas, alguns equívocos também foram cometidos nesses artigos, demonstrando que o amadurecimento estava se desenrolando, pois tais artigos foram escritos paralelamente ao desenvolvimento do trabalho de Tese.

Ao final destes escritos, pode-se afirmar que todas as interpretações, fórmulas matemáticas desenvolvidas, metodologias de projeto propostas e conclusões a respeito da fonte de alimentação trifásica, isolada, de estágio único e alto fator de potência, que utiliza o transformador de interfase de linha e o conversor de duplo indutor de entrada, correspondem à convicção atual do autor, podendo, no entanto, como em qualquer trabalho científico, ser objeto de críticas e de correções eventuais, pelo próprio autor, ou por qualquer estudioso do assunto que venha a ler este trabalho.

APÊNDICE 1

RELAÇÕES DE ESPIRAS DO LIT

1. LIT ALIMENTANDO CARGA TRIFÁSICA

Considerando o circuito da figura abaixo, as seguintes considerações podem ser registradas.

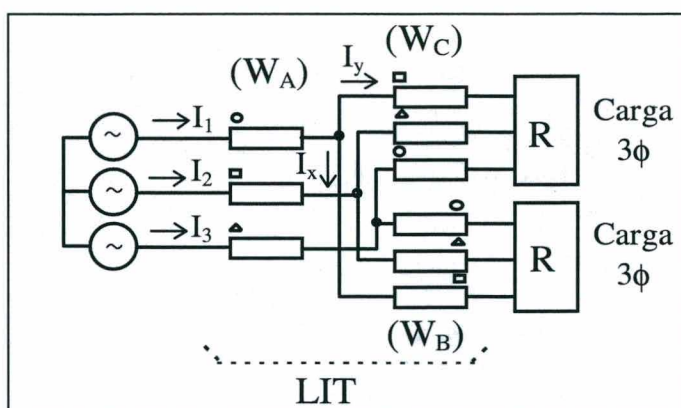


Fig. A.1 Carga trifásica alimentada através do LIT.

◆ As relações de espiras do LIT são as seguintes:

$$N_a = \frac{W_B}{W_A} \quad e \quad N_b = \frac{W_C}{W_A} \quad (\text{A.1})$$

◆ Sendo o LIT uma espécie de autotransformador, a carga trifásica não está isolada da rede elétrica.

2. RELAÇÃO ENTRE AS CORRENTES

Busca-se a relação fasorial entre as fundamentais das formas-de-onda das correntes indicadas na Fig. A.1. Tem-se, fasorialmente, que:

$$\bar{I}_1 = \bar{I}_x + \bar{I}_y \quad \Rightarrow \quad \bar{I}_2 = N_a \bar{I}_x - N_b \bar{I}_y \quad (\text{A.2})$$

Do diagrama fasorial da Fig. A.2, tem-se:

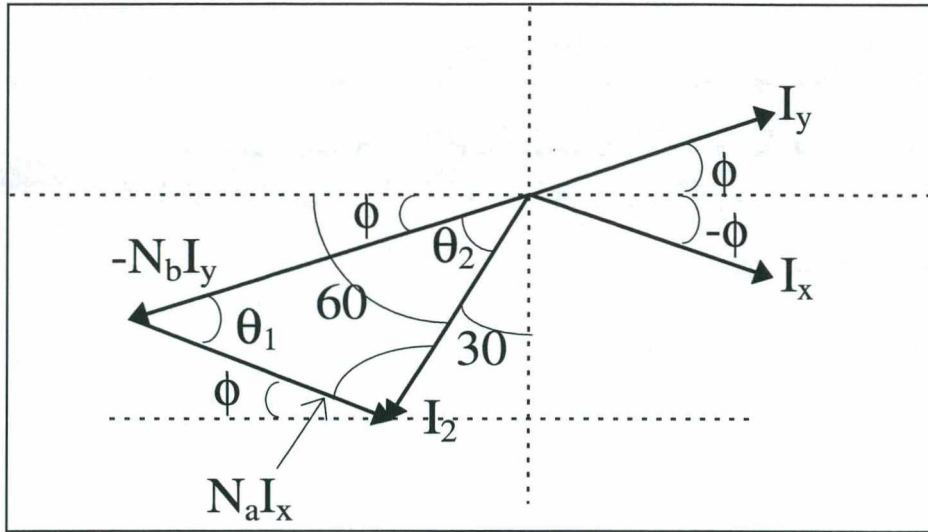


Fig. A.2 Diagrama fasorial para o LIT.

$$\begin{aligned}
 I_y \operatorname{sen} \phi + I_x \operatorname{sen}(-\phi) &= 0 \\
 \Rightarrow I_y \operatorname{sen} \phi - I_x \operatorname{sen} \phi &= (I_y - I_x) \operatorname{sen} \phi = 0 \\
 \Rightarrow I_x &= I_y = I
 \end{aligned} \tag{A.3}$$

Portanto:

$$I_1 = 2I \cos \phi \tag{A.4}$$

Ângulos θ :

$$\theta_1 = 180^\circ - (120^\circ - \phi) - \theta_2 \tag{A.5}$$

$$\theta_2 = 60^\circ - \phi \tag{A.6}$$

$$\theta_1 = 180^\circ - 120^\circ + \phi - (60^\circ - \phi) \Rightarrow \theta_1 = 2\phi \tag{A.7}$$

Obtendo-se a corrente I_2 :

$$\bar{I}_2 = N_a I_x (\cos \phi - j \operatorname{sen} \phi) - N_b I_y (\cos \phi + j \operatorname{sen} \phi) \tag{A.8}$$

$$\bar{I}_2 = N_a I_x \cos \phi - j N_a I_x \operatorname{sen} \phi - N_b I_y \cos \phi - j N_b I_y \operatorname{sen} \phi \tag{A.9}$$

$$\bar{I}_2 = (N_a I_x - N_b I_y) \cos \phi - j \operatorname{sen} \phi (N_a I_x + N_b I_y) \tag{A.10}$$

Das relações do triângulo qualquer:

$$\frac{\text{sen}(120 - \phi)}{N_b I_y} = \frac{\text{sen}(60 - \phi)}{N_a I_x} \quad ; \quad \text{sen}(120 - \phi) = \text{sen}(60 + \phi) \quad (\text{A.11})$$

$$\Rightarrow N_a I_x \text{sen}(60 + \phi) = N_b I_y \text{sen}(60 - \phi) \quad (\text{A.12})$$

Ainda:

$$\frac{\text{sen}(60 - \phi)}{N_a I_x} = \frac{\text{sen} 2\phi}{I_2} \Rightarrow I_2 \text{sen}(60 - \phi) = N_a I_x \text{sen} 2\phi \quad (\text{A.13})$$

De (4), tem-se:

$$I_1 = I_2 = 2I \cos \phi \quad (\text{A.14})$$

pois $|I_1| = |I_2|$.

De (A.14) em (A.13), obtém-se:

$$2I \cos \phi \text{sen}(60 - \phi) = N_a I \text{sen} 2\phi \Rightarrow$$

$$2 \cos \phi (\text{sen} 60 \cos \phi - \cos 60 \text{sen} \phi) = N_a (2 \text{sen} \phi \cos \phi) \quad (\text{A.15})$$

$$\Rightarrow \cos \phi \left(\frac{\sqrt{2}}{2} \cos \phi - \frac{1}{2} \text{sen} \phi \right) = N_a \text{sen} \phi \cos \phi$$

$$\Rightarrow \frac{1}{2} (\sqrt{3} \cos \phi - \text{sen} \phi) = N_a \text{sen} \phi \quad (\text{A.16})$$

$$\Rightarrow 2N_a = \sqrt{3} \frac{\cos \phi}{\text{sen} \phi} - 1 \Rightarrow N_a = \frac{\sqrt{3}}{2 \text{tg} \phi} - \frac{1}{2} = \frac{\sqrt{3} - \text{tg} \phi}{2 \text{tg} \phi}$$

$$\Rightarrow \boxed{N_a = \frac{\sqrt{3} - \text{tg} \phi}{2 \cdot \text{tg} \phi}} \quad (\text{A.17})$$

De tal forma que, para $\phi = 15^\circ$, tem-se:

$$\boxed{N_a = 2,732} \quad (\text{A.18})$$

Para determinar-se a relação entre o número de espiras N_b e o ângulo ϕ , faz-se:

$$\frac{\text{sen}(60 + \phi)}{N_b I} = \frac{\text{sen } 2\phi}{I_2} \quad (\text{A.19})$$

Da expressão em (A.19), obtém-se:

$$\begin{aligned} 2I \cos \phi \text{sen}(60 + \phi) &= N_b I \text{sen } 2\phi \Rightarrow \\ 2 \cos \phi (\text{sen } 60 \cos \phi + \cos 60 \text{sen } \phi) &= N_b 2 \text{sen } \phi \cos \phi \end{aligned} \quad (\text{A.20})$$

$$\Rightarrow \frac{\sqrt{3}}{2} \cos \phi + \frac{1}{2} \text{sen } \phi = N_b \text{sen } \phi \quad (\text{A.21})$$

$$N_b = \frac{\sqrt{3} \cos \phi}{2 \text{sen } \phi} + \frac{1}{2} = \frac{\sqrt{3}}{2 \text{tg } \phi} + \frac{1}{2} \Rightarrow \boxed{N_b = \frac{\sqrt{3} + \text{tg } \phi}{2 \text{tg } \phi}} \quad (\text{A.22})$$

De tal forma que, para $\phi = 15^\circ$, tem-se:

$$\boxed{N_b = 3,732} \quad (\text{A.23})$$

Ou, de outra forma, tem-se:

$$\begin{aligned} \boxed{N_a = \frac{W_B}{W_A}} \quad \text{e} \quad W_A + W_B = W_C \\ \Rightarrow 1 + N_a = N_b \Rightarrow \boxed{N_b = N_a + 1} \end{aligned} \quad (\text{A.24})$$

Com a substituição da expressão para N_a em (A.24), obtém-se a mesma expressão (A.22) acima para N_b .

APÊNDICE 2

EQUIVALENTE DE THEVENIN PARA O LIT

1. INTRODUÇÃO

O problema da modelagem do LIT (incluindo este os seus indutores de filtragem) aparece quando se deseja especificar a ondulação de corrente nos indutores de entrada ($L_1=L_2=L_3=L$) provocada pela comutação do(s) interruptor(es) do conversor CC-CC a jusante do LIT. O valor desses indutores determinará o fator de deslocamento da corrente de linha, sua forma-de-onda, a queda de tensão reativa na frequência da rede e o pico de corrente através dos mesmos. Encontrar um modelo que represente o sistema retificador com o LIT, na sua função de fonte de corrente – representada por um indutor equivalente e uma tensão CC atrás dele – é o objetivo da presente análise, utilizando o teorema de Thevenin, ignorando o comportamento não-linear advindo da presença das pontes retificadoras (vide Fig. A.3).

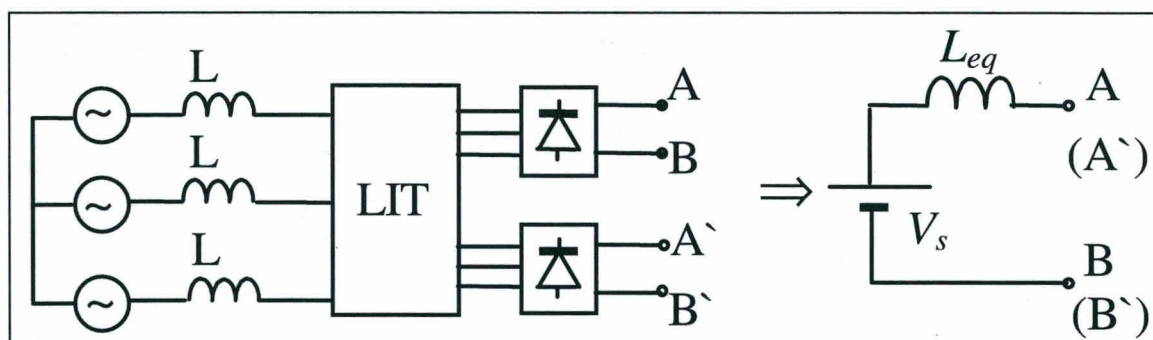


Fig. A.3 Retificador com o LIT.

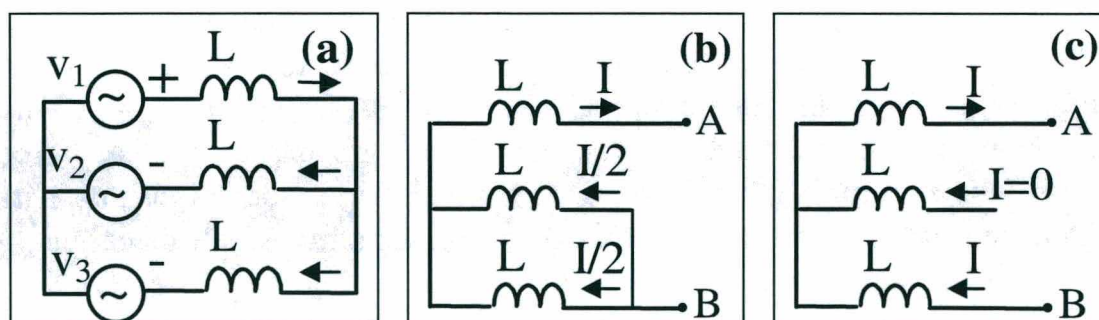


Fig. A.4 Curto-circuito entre A e B (a); indutância equivalente (b e c).

A partir da Fig. A.3 podem ser obtidas as seguintes informações:

a) a tensão CC entre os terminais A e B possui um valor médio dado pela equação:

$$V_s = 1,25 \cdot V_L \quad (\text{A.25})$$

b) todo conversor PWM a jusante deverá sujeitar os terminais de saída do sistema (A e B) a dois estados: de curto-circuito ou de tensão CC instantânea (maior que o valor médio, acima).

No estado de curto-circuito entre os terminais de saída A e B, todos os enrolamentos do LIT são colocados em curto e o circuito equivalente desta etapa reduz-se ao da Fig. A.4(a), onde as correntes indicadas referem-se a um determinado instante. Nesta situação, pode-se verificar que a corrente em cada indutor será determinada, apenas, pela tensão instantânea da fase e sua indutância série, conforme expressa a equação (A.26), abaixo:

$$\Delta i_L(t) = \frac{\sqrt{2} \cdot V \cdot \text{sen}(\omega \cdot t)}{L} \cdot \Delta t \quad (\text{A.26})$$

onde a tensão instantânea no numerador é considerada constante durante o intervalo Δt . Conclui-se que a ondulação máxima de corrente coincidirá com o pico da tensão da rede e será nula no momento em que a tensão passar por zero. No estado de tensão CC tem-se que a corrente em cada indutor tenderá a cair de forma linear, até que o curto-circuito aconteça novamente nos terminais A e B (ou A', B').

2. DETERMINAÇÃO CIRCUITO EQUIVALENTE

O modelo surge naturalmente, por meio do equivalente de Thevenin a partir dos terminais A e B (ou A', B') do retificador com o LIT. Cada saída terá o seu equivalente. E, para obtê-los, pode-se ignorar a presença do LIT para o cálculo da impedância equivalente de Thevenin. A tensão de thevenin, quando se tem os terminais A e B abertos, é a própria tensão média de saída – equação (A.25) – e a impedância de thevenin (L_{eq}), conforme se vê na Fig. A.3, resulta da impedância média oferecida à corrente. Faz-se o seguinte raciocínio. Do conhecimento de circuitos trifásicos equilibrados, em regime senoidal, sabe-se que as correntes através de três cargas ligadas em estrela anulam-se instantaneamente, como se pode ver na Fig. A.5. E da relação instantânea entre as três correntes, verifica-se que dois momentos importantes acontecem ciclicamente a cada intervalo de 30° elétricos (vide Fig. A.4(b,c):

(a) a corrente em uma fase (ou através de uma carga, no caso, um indutor de entrada) retorna pelas outras duas com a metade do valor, conforme a Fig. A.4(b);

(b) a corrente em uma fase é nula, enquanto a corrente que sai de uma outra fase é a mesma que entra na última, conforme a Fig. A.4(c).

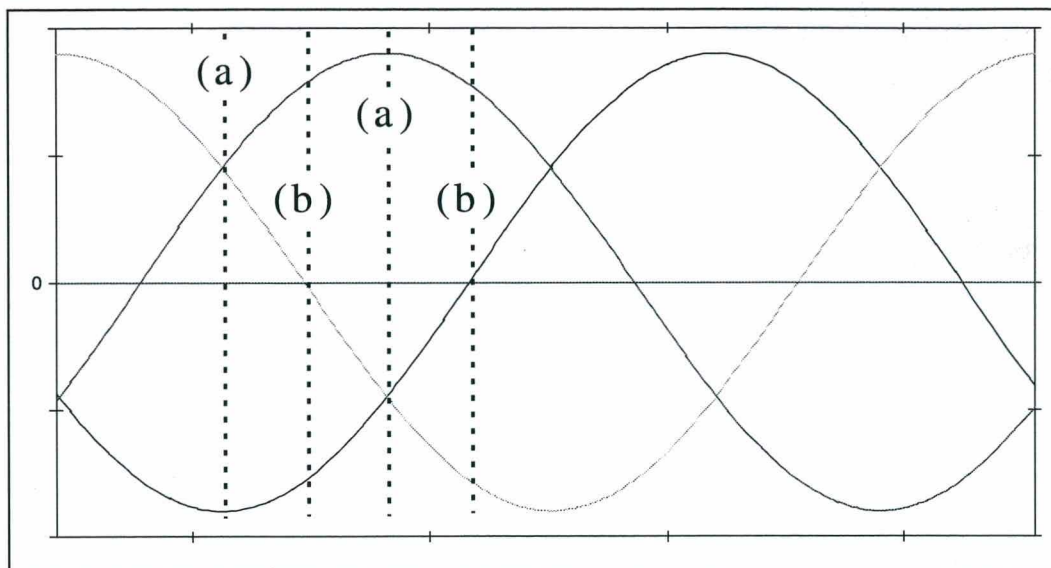


Fig. A.5 Correntes trifásicas equilibradas.

Observando-se o momento relativo à Fig. A.4(b), conclui-se que a indutância equivalente pode ser dada por:

$$L_{eq1} = \frac{3}{2} \cdot L \quad (\text{A.27})$$

enquanto no momento relativo à Fig. A.4(c), encontra-se, para a indutância equivalente:

$$L_{eq2} = 2 \cdot L \quad (\text{A.28})$$

O valor da indutância equivalente, vista dos pontos A e B, tem, portanto, um comportamento oscilatório que varia entre os pontos L_{eq1} e L_{eq2} , acima. Pode-se, então, determinar um valor médio, dado pela média aritmética dos dois valores citados:

$$L_{eq} = \frac{L_{eq1} + L_{eq2}}{2} = \frac{7}{4} \cdot L = 1,75 \cdot L \quad (\text{A.29})$$

A indutância média, equivalente de Thevenin, para o sistema de indutores de entrada e ponte retificadora trifásica (ignorada a presença do LIT), é dada, portanto, pela expressão:

$$L_{eq} = 1,75 \cdot L \quad (\text{A.30})$$

Como esta relação está definida para um único sistema trifásico de indutâncias de entrada, L , e uma ponte retificadora, a presença do LIT, introduzindo dois sistemas trifásicos e duas pontes retificadoras, exige que a indutância de entrada da rede trifásica (que é uma impedância de curto-circuito), seja dividida por dois, para que a potência total, agora, com o LIT, seja o dobro da que era com a consideração de apenas um sistema trifásico e uma única ponte retificadora. A relação entre as indutâncias de Thevenin (L_{eq}) e de entrada resultará, portanto, o dobro do que era antes:

$$L_{eq} = 3,5 \cdot L \quad (\text{A.31})$$

No caso de se ter as saídas das pontes retificadoras do LIT em paralelo (Fig. A.6), para utilizar um conversor como o BSI, por exemplo, tem-se que as indutâncias L_{eq} , acima, são postas em paralelo, e divididas por dois (2), resultando, novamente, a relação original:

$$L_{eq} = 1,75 \cdot L \quad (\text{A.32})$$

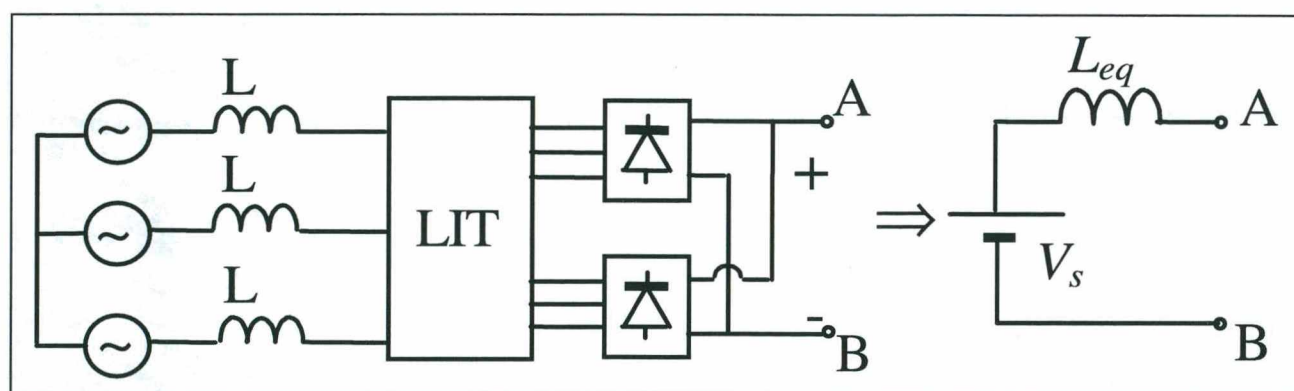


Fig. A.6 Saídas do LIT em paralelo para utilizar-se o BSI (ou o Boost).

Resultados de simulação, confirmados experimentalmente, indicam a necessidade de uma correção nos resultados teóricos acima obtidos. A melhor indicação é utilizar-se o dobro das relações acima, de tal forma que se obtêm:

$$L_{CDI} = 7 \cdot L \quad (\text{A.33})$$

$$L_{BSI} = 3,5 \cdot L \quad (\text{A.34})$$

Estas são as relações entre as indutâncias equivalentes do BSI e CDI e a indutância de um indutor de entrada do LIT, que deverão ser aplicadas nos projetos de fontes de alimentação que utilizem o LIT integrado àqueles conversores CC-CC.

APÊNDICE 3

CORRENTE NEGATIVA NO INDUTOR DE ENTRADA

1. INTRODUÇÃO

Este apêndice justifica a forma-de-onda da corrente do indutor de entrada do BSI (ou dos indutores de entrada, para o CDI), que apresenta valor negativo quando se considera o caso do conversor ideal, isto é, sem indutância de dispersão no primário do transformador de saída.

2. RESULTADOS DE SIMULAÇÃO

Os seguintes resultados de simulação numérica ilustram o caso em que acontece a circulação de corrente negativa nos indutores de entrada de um CDI/IDEAL. O conversor está funcionando com carga leve e tensão de saída acima da nominal.

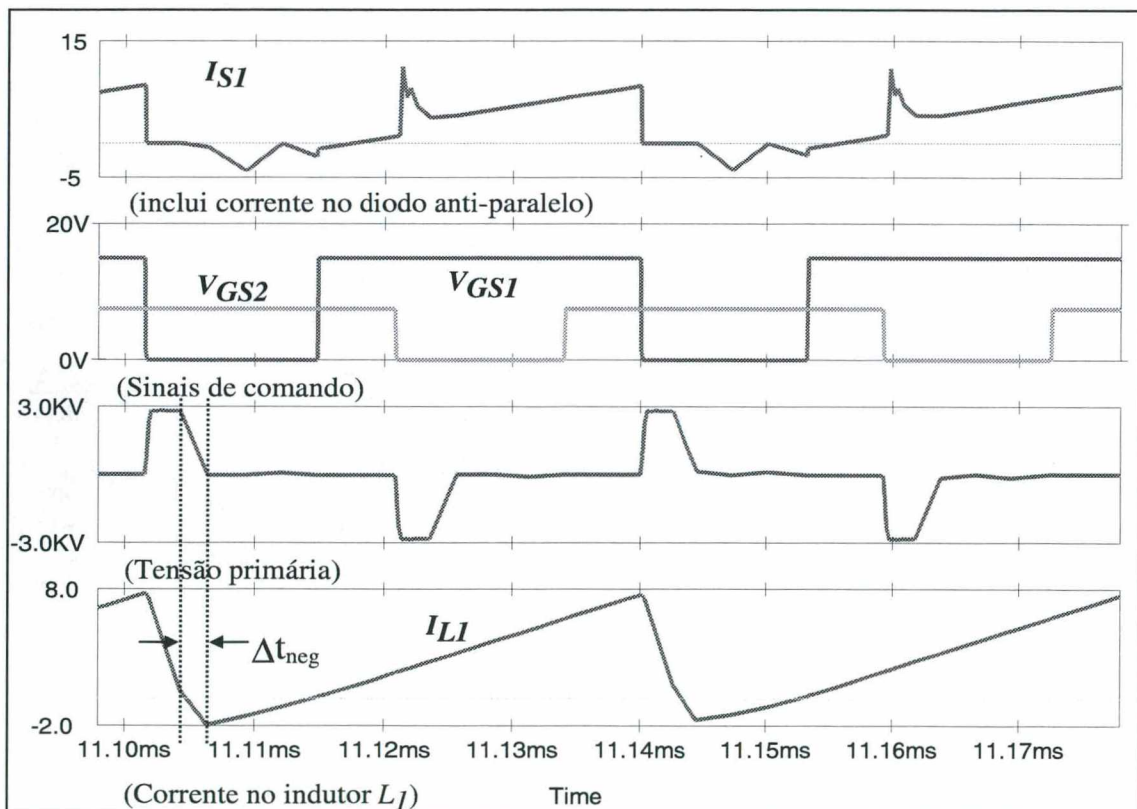


Fig. A.7 Formas-de-onda para o CDI com carga leve e I_L negativa.

A explicação para o fato de que a corrente nos indutores de entrada se torna negativa é que a tensão primária não cai a zero instantaneamente – como se espera teoricamente –, mas demora um certo intervalo de tempo Δt_{neg} , durante o qual a tensão

que cai é suficiente para inverter a corrente nos indutores! (Vide Fig. A.7.) A partir do momento em que essa tensão chega a zero, a corrente negativa, através do indutor considerado, polariza o diodo anti-paralelo do interruptor aberto e inicia o seu decrescimento contra a tensão da fonte de entrada. Constatação feita, também, experimentalmente.

É esta verificação da tendência de circulação de corrente negativa através dos indutores de entrada (do CDI) que recomenda a utilização de diodos em série com tais indutores de entrada e com a fonte de entrada, no caso do BSI.

APÊNDICE 4

TENSÃO DE GRAMPEAMENTO NO BSI

1. INTRODUÇÃO

A expressão para determinar o valor da tensão de grampeamento no BSI com grampeamento ativo, é obtida a seguir, considerando operação no modo crítico.

2. TENSÃO DE GRAMPEAMENTO

Observando-se que a relação entre a tensão no indutor equivalente de dispersão, no momento de abertura de um dos interruptores, e sua corrente é, aproximadamente, linear, obtém-se:

$$V_{da} = \frac{I_p \cdot L_d}{(1-D) \cdot \frac{T}{2}} \quad \implies \quad V_{da} = \frac{I_p \cdot L_d \cdot f \cdot 2}{(1-D)} \quad (1)$$

(I_p é o valor máximo da corrente no indutor de entrada)

Buscando-se, agora, uma relação entre a corrente de pico no indutor (I_p) e a corrente de carga média, obtém-se, a partir das relações da forma-de-onda triangular daquela corrente:

$$I_o = \frac{n \cdot I_p}{2 \cdot 2} \cdot \left[(1-D) \cdot \frac{T}{2} + \Delta t_d \right] \cdot \frac{1}{\left(\frac{T}{2} \right)} \quad (2)$$

$$I_o = n \cdot \frac{I_p}{4} \cdot \left[(1-D) \cdot \frac{T}{2} + \Delta t_d \right] \cdot \frac{2}{T} \quad \implies \quad I_o = n \cdot \frac{I_p}{4} \cdot \left[(1-D) + \frac{2 \cdot \Delta t_d}{T} \right] \quad (3)$$

O valor do intervalo de tempo em que a corrente no primário decai a zero logo após o fechamento do interruptor é dado por:

$$\Delta t_d = \frac{L_d \cdot I_p}{n \cdot V_o} \quad (4)$$

Substituindo-se, agora, a expressão (4) na (3), obtém-se a expressão para I_p :

$$\begin{aligned}
 I_o &= n \cdot \frac{I_p}{4} \left[(1-D) + \frac{2 \cdot \Delta t_d}{T} \right] \implies I_o = n \cdot \frac{I_p}{4} \left[(1-D) + \frac{2 \cdot \frac{L_d \cdot I_p}{n \cdot V_o}}{T} \right] \\
 &\implies I_o = n \cdot \frac{I_p}{4} \left[(1-D) + 2 \cdot \frac{L_d \cdot I_p \cdot f}{n \cdot V_o} \right] \\
 &\implies I_o = \frac{n \cdot I_p}{4} \cdot (1-D) + \frac{I_p^2 \cdot L_d \cdot f}{2 \cdot V_o} \tag{5}
 \end{aligned}$$

$$\begin{aligned}
 I_p &= \frac{-1}{(L_d \cdot f)} \cdot V_o \cdot \left[\frac{1}{4} \cdot n - \frac{1}{4} \cdot n \cdot D - \frac{1}{4} \cdot \sqrt{n^2 \cdot V_o - 2 \cdot n^2 \cdot V_o \cdot D + n^2 \cdot V_o \cdot D^2 + 32 \cdot L_d \cdot f \cdot I_o} \right] \\
 I_p &= \frac{-n \cdot V_o}{4 \cdot L_d \cdot f} + \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot D + \frac{V_o}{4 \cdot L_d \cdot f} \cdot \sqrt{n^2 - 2 \cdot n^2 \cdot D + n^2 \cdot D^2 + 32 \cdot L_d \cdot f \cdot \frac{I_o}{V_o}} \\
 I_p &= \frac{-n \cdot V_o}{4 \cdot L_d \cdot f} + \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot D + \frac{V_o}{4 \cdot L_d \cdot f} \cdot \sqrt{n^2 \cdot (D-1)^2 + 32 \cdot L_d \cdot f \cdot \frac{I_o}{V_o}} \\
 I_p &= \frac{-n \cdot V_o}{4 \cdot L_d \cdot f} + \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot D + \frac{V_o}{4 \cdot L_d \cdot f} \cdot \sqrt{n^2 \cdot \left[(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2} \right]} \\
 I_p &= \frac{-n \cdot V_o}{4 \cdot L_d \cdot f} + \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot D + \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \\
 I_p &= \frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot \left[-1 + D + \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \tag{6}
 \end{aligned}$$

Substituindo-se a expressão (6) para I_p na expressão (1), tem-se:

$$V_{da} = \frac{2 \cdot L_d \cdot f}{(1-D)} \cdot \left[\frac{n \cdot V_o}{4 \cdot L_d \cdot f} \cdot \left[-1 + D + \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right]$$

$$V_{da} = \frac{n \cdot V_o}{2 \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \quad (7)$$

Normalizando-se em relação à tensão de entrada, tem-se:

$$V_{dan} = \frac{V_{da}}{V_i} = \frac{n \cdot V_o}{2 \cdot V_i \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right]$$

Mas, o ganho estático é dado por:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}} \right) \quad (8)$$

Portanto, a substituição leva a:

$$V_{dan} = \frac{V_{da}}{V_i} = \frac{q}{(1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right]$$

$$V_{dan} = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}} \right) \cdot \left[\frac{1}{(1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \quad (9)$$

Onde: $V_{dan} = \frac{V_{da}}{V_i}$

A tensão de grampeamento resulta:

$$V_g = n \cdot V_o + V_{da} \implies V_g = n \cdot V_o + \frac{n \cdot V_o}{2 \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right]$$

$$V_g = n \cdot V_o \cdot \left[1 + \frac{1}{2 \cdot (1 - D)} \cdot \left[-1 + D + \sqrt{(1 - D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \quad (10)$$

Normalizando-se, em relação a $2V_i$, obtém-se:

$$V_{gn} = \frac{V_g}{2 \cdot V_i} = \frac{n \cdot V_o}{2 \cdot V_i} \left[1 + \frac{1}{2 \cdot (1-D)} \cdot \left[-1 + D + \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \quad (11)$$

Mas, o ganho estático, em MCD, é dado por:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}} \right)$$

Então:

$$V_{gn} = \frac{V_g}{2 \cdot V_i} = q \cdot \left[1 + \frac{1}{2 \cdot (1-D)} \cdot \left[-1 + D + \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right]$$

$$V_{gn} = \frac{V_g}{2 \cdot V_i} = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}} \right) \cdot \left[1 + \frac{1}{2 \cdot (1-D)} \cdot \left[-1 + D + \sqrt{(1-D)^2 + \frac{32 \cdot L_d \cdot f}{R_o \cdot n^2}} \right] \right] \quad (12)$$

Fazendo, ainda: $L_r = \frac{L_d}{L}$ e: $K = \frac{2 \cdot L \cdot f}{R_o \cdot n^2}$

Obtém-se:

$$V_{gn} = \frac{1}{2} \cdot \left(1 + \sqrt{1 + \frac{D^2}{K}} \right) \cdot \left[1 + \frac{1}{2 \cdot (1-D)} \cdot \left[-1 + D + \sqrt{(1-D)^2 + 16 \cdot L_r \cdot K} \right] \right] \quad (13)$$

O traçado da variação da tensão de grampeamento, no MCD, em que se fixa o parâmetro indutância de dispersão normalizada, em 1 ($L_r=1$), resulta na figura abaixo:

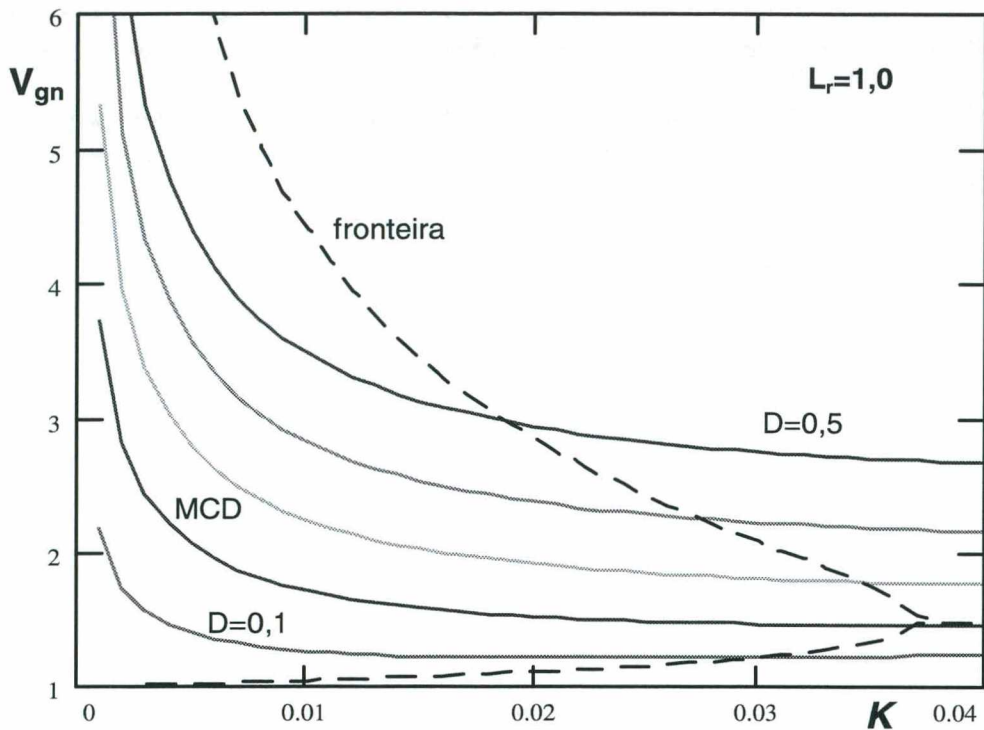


Fig. A.8 Variação da tensão de grampeamento com a carga em MCD.

Observa-se, que à direita da fronteira (entre MCD e MCC), a curva não é válida (para o MCC), não tendo sido traçada por não haver interesse. Mas sabe-se que ela tenderia a ter característica ascendente em virtude da equação de V_{gn} (13) depender da tensão de saída (V_o), que é constante em MCC, restando, apenas, a influência da tensão de dispersão, que cresce com a carga.

APÊNDICE 5

DEDUÇÃO DO GANHO ESTÁTICO DO CDI/MCD

1. GANHO ESTÁTICO EM FUNÇÃO DA CORRENTE DE CARGA

Considerando-se o conversor CDI com os diodos-série na entrada, para evitar corrente negativa nos indutores de entrada, faz-se a seguinte análise.

Sabe-se que:

$$q = \frac{n \cdot V_o}{2 \cdot V_i}$$

Seja:

$$V_{o1} = \frac{n}{2} \cdot V_o$$

Pelo equilíbrio dos fluxos magnéticos na magnetização e desmagnetização do núcleo, tem-se:

$$V_i \cdot (1 + D) = (2 \cdot V_{o1} - V_i) \cdot D_d$$

$$D_d = \frac{2 \cdot \Delta t_d}{T} \quad (\text{Razão de desmagnetização do indutor de entrada})$$

$$V_i \cdot (1 + D) = 2 \cdot V_{o1} \cdot D_d - V_i \cdot D_d$$

$$V_i \cdot (1 + D + D_d) = 2 \cdot V_{o1} \cdot D_d$$

$$\implies \frac{V_{o1}}{V_i} = q = \frac{1 + D + D_d}{2 \cdot D_d}$$

Determinando uma expressão para D_d :

$$I_o = \frac{I_M}{2} \cdot \Delta t_d \cdot \frac{1}{\left(\frac{T}{2}\right)} \implies I_o = \frac{I_M}{2} \cdot \frac{2 \cdot \Delta t_d}{T} \implies D_d = \frac{2 \cdot I_o}{I_M}$$

$$\implies I_o = I_M \cdot f \cdot \Delta t_d$$

I_o : Corrente média na carga.

I_M : Corrente de pico no diodo retificador de saída.

$$I_M = \left(\frac{2 \cdot V_{o1} - V_i}{L} \right) \cdot n \cdot \Delta t_d \implies \Delta t_d = \frac{I_M}{\left(\frac{2 \cdot V_{o1} - V_i}{L} \right) \cdot n} = \frac{I_M \cdot L}{(2 \cdot V_{o1} - V_i) \cdot n}$$

n : relação de espiras do Transf. de saída.

$$I_o = I_M \cdot f \cdot \frac{I_M \cdot L}{(2 \cdot V_{o1} - V_i) \cdot n} \implies I_M = \sqrt{\frac{(2 \cdot V_{o1} - V_i) \cdot n \cdot I_o}{L \cdot f}}$$

$$D_d = \frac{2 \cdot I_o}{I_M} \implies D_d = \frac{2 \cdot I_o}{\sqrt{\frac{(2 \cdot V_{o1} - V_i) \cdot n \cdot I_o}{L \cdot f}}} \implies D_d = 2 \cdot \sqrt{\frac{L \cdot f \cdot I_o}{(2 \cdot V_{o1} - V_i) \cdot n}}$$

$$\implies D_d = \sqrt{\frac{4 \cdot L \cdot f \cdot I_o}{\left(\frac{2 \cdot V_{o1}}{V_i} - 1 \right) \cdot V_i \cdot n}}$$

$$D_d = \sqrt{\frac{2 \cdot I_o}{(2 \cdot q - 1) \cdot \frac{V_i}{2 \cdot L \cdot f} \cdot n}}$$

Fazendo: $I_{on} = \frac{I_o}{\frac{V_i}{2 \cdot L \cdot f}}$ (Corrente de carga normalizada)

Tem-se:

$$D_d = \sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}$$

Portanto:

$$\frac{V_{o1}}{V_i} = q = \frac{1 + D + D_d}{2 \cdot D_d}$$

$$q = \frac{1 + D + D_d}{2 \cdot D_d}$$

$$\begin{aligned} \implies q &= \frac{1 + D + \sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}}{2 \cdot \sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}} \implies q = \frac{1 + D}{2 \cdot \sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}} + \frac{1}{2} \\ q - \frac{1}{2} &= \frac{1 + D}{2 \cdot \sqrt{\frac{2 \cdot I_{on}}{(q - 1) \cdot n}}} \implies \frac{2q - 1}{2} = \frac{1 + D}{2 \cdot \sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}} \implies 2 \cdot q - 1 = \frac{1 + D}{\sqrt{\frac{2 \cdot I_{on}}{(2 \cdot q - 1) \cdot n}}} \end{aligned}$$

Seja: $Q = 2 \cdot q - 1$

$$\begin{aligned} Q &= \frac{1 + D}{\sqrt{\frac{2 \cdot I_{on}}{Q \cdot n}}} \implies Q^2 = \frac{(1 + D)^2}{\frac{2 \cdot I_{on}}{Q \cdot n}} \implies Q^2 = \frac{(1 + D)^2 \cdot Q \cdot n}{2 \cdot I_{on}} \\ \implies Q &= \frac{(1 + D)^2 \cdot n}{2 \cdot I_{on}} \quad 2 \cdot q - 1 = \frac{(1 + D)^2 \cdot n}{2 \cdot I_{on}} \implies 2 \cdot q = \frac{(1 + D)^2 \cdot n}{2 \cdot I_{on}} + 1 \end{aligned}$$

Chega-se, assim, à expressão para o ganho estático do CDI em MCD:

$$q = \frac{(1 + D)^2 \cdot n}{4 \cdot I_{on}} + \frac{1}{2}$$

2. GANHO ESTÁTICO EM FUNÇÃO DA VARIÁVEL DE CARGA K

Partindo-se do equilíbrio dos fluxos magnéticos num indutor de entrada, tem-se:

$$V_i(1 + D) = (2 \cdot V_{o1} - V_i) \cdot D_d \quad \text{Mas:} \quad D_d = \frac{2 \cdot \Delta t_d}{T}$$

$$V_i(1 + D) = 2 \cdot V_{o1} \cdot D_d - V_i \cdot D_d$$

$$V_i(1 + D + D_d) = 2 \cdot V_{o1} \cdot D_d$$

$$\frac{V_{o1}}{V_i} = q = \frac{1 + D + D_d}{2 \cdot D_d} = \frac{1 + D}{2 \cdot D_d} + \frac{1}{2}$$

$$2 \cdot q - 1 = \frac{1 + D}{D_d}$$

Desenvolvendo a expressão para Dd:

$$D_d = 2 \cdot \sqrt{\frac{L \cdot f \cdot I_o}{(2 \cdot V_{o1} - V_i) \cdot n}} = \sqrt{\frac{4 \cdot L \cdot f \cdot \frac{V_o}{R_o}}{(2 \cdot V_{o1} - V_i) \cdot n}}$$

$$D_d = \sqrt{\frac{4 \cdot L \cdot f \cdot \frac{V_o}{R_o}}{(2 \cdot q - 1) \cdot n \cdot V_i}} = \sqrt{\frac{\frac{V_o}{R_o}}{(2 \cdot q - 1) \cdot \frac{n}{2} \cdot \frac{V_i}{2 \cdot L \cdot f}}} = \sqrt{\frac{\frac{n}{2} \cdot V_o}{(2 \cdot q - 1) \cdot \frac{n^2}{2 \cdot 2} \cdot \frac{V_i \cdot R_o}{2 \cdot L \cdot f}}}$$

$$D_d = \sqrt{\frac{q}{(2 \cdot q - 1) \cdot \frac{n^2}{4} \cdot \frac{R_o}{2 \cdot L \cdot f}}} = \sqrt{\frac{q}{(2 \cdot q - 1) \cdot \frac{n^2}{4} \cdot \frac{R_o}{2 \cdot L \cdot f}}}$$

Utilizando a relação 2q-1 acima, fica:

$$2 \cdot q - 1 = \frac{1 + D}{\sqrt{\frac{q}{(2 \cdot q - 1) \cdot \frac{n^2}{4} \cdot \frac{R_o}{2 \cdot L \cdot f}}}} \implies (2 \cdot q - 1)^2 = \frac{(1 + D)^2}{\frac{q}{(2 \cdot q - 1) \cdot \frac{n^2}{4} \cdot \frac{R_o}{2 \cdot L \cdot f}}}$$

$$2 \cdot q - 1 = \frac{(1 + D)^2}{\frac{q}{\frac{n^2}{4} \cdot \frac{R_o}{2 \cdot L \cdot f}}} \implies q \cdot (2 \cdot q - 1) = \frac{(1 + D)^2}{\frac{8 \cdot L \cdot f}{n^2 \cdot R_o}} \implies 2 \cdot q^2 - q = \frac{(1 + D)^2}{\frac{8 \cdot L \cdot f}{n^2 \cdot R_o}}$$

$$2 \cdot q^2 - q - \frac{(1 + D)^2}{\frac{8 \cdot L \cdot f}{n^2 \cdot R_o}} = 0$$

Portanto:

Sejam: $A = (1 + D)^2$ $B = \frac{8 \cdot L \cdot f}{n^2 \cdot R_o}$ $\implies 2 \cdot q^2 - q - \frac{A}{B} = 0$

Resolvendo esta equação de 2º grau:

$$q = \frac{1}{4} + \frac{1}{4} \cdot \sqrt{\frac{B + 8 \cdot A}{B}} = \frac{1}{4} + \frac{1}{4} \cdot \sqrt{1 + 8 \cdot \frac{A}{B}} \implies q = \frac{1}{4} + \frac{1}{4} \cdot \sqrt{1 + 8 \cdot \frac{(1 + D)^2}{\frac{8 \cdot L \cdot f}{n^2 \cdot R_o}}} = \frac{1}{4} + \frac{1}{4} \cdot \sqrt{1 + \frac{(1 + D)^2}{\frac{L \cdot f}{n^2 \cdot R_o}}}$$

Portanto:

$$q = \frac{1}{4} \left[1 + \sqrt{1 + \frac{(1+D)^2}{\frac{L \cdot f}{n^2 \cdot R_o}}} \right]$$

Chega-se à expressão para o ganho estático em função da variável de carga K:

$$q = \frac{1}{4} \left[1 + \sqrt{1 + \frac{(1+D)^2}{K}} \right] \quad \text{Onde: } K = \frac{L \cdot f}{n^2 \cdot R_o}$$

APÊNDICE 6

TENSÃO DE GRAMPEAMENTO E GANHO ESTÁTICO DO CDI

1. INTRODUÇÃO

A tensão de grampeamento do CDI com grampeamento ativo é determinada abaixo, juntamente com a expressão para o ganho estático no MCC. Considera-se, para facilitar a análise, a corrente dos indutores de entrada no modo crítico.

2. TENSÃO DE GRAMPEAMENTO

É necessário, primeiramente, obter-se uma expressão para a tensão sobre o indutor correspondente à indutância de dispersão do transformador de saída (V_d).

Observando-se que a relação entre a tensão na dispersão e sua corrente é, aproximadamente, linear, obtém-se:

$$V_d = \frac{I_p \cdot L_d}{(1-D) \cdot \frac{T}{2}} \implies V_d = \frac{I_p \cdot L_d \cdot f^2}{(1-D)} \quad (1)$$

(I_p é o valor máximo da corrente no primário)

Buscando-se, agora, uma relação entre a corrente de pico no primário (I_p) e a corrente de carga média, obtém-se, a partir das relações da forma-de-onda triangular daquela corrente:

$$\frac{I_o}{2} = \frac{n \cdot I_p}{2} \cdot \left[(1-D) \cdot \frac{T}{2} + \Delta t_d \right] \cdot \frac{1}{T} \quad (2)$$

$$I_o = n \cdot I_p \cdot \left[(1-D) \cdot \frac{T}{2} + \Delta t_d \right] \cdot \frac{1}{T} \implies I_o = n \cdot I_p \cdot \left(\frac{1-D}{2} + \frac{\Delta t_d}{T} \right) \quad (3)$$

O valor de intervalo de tempo em que a corrente no primário decai a zero logo após o fechamento do interruptor é dado por:

$$\Delta t_d = \frac{L_d \cdot I_p}{n \cdot V_o} = \left(\frac{L_d}{n^2} \right) \cdot \frac{n \cdot I_p}{V_o} \quad (4)$$

A indutância de dispersão pode ser avaliada a partir do conhecimento das seguintes grandezas (obtidas experimentalmente):

$$L_d = \frac{n \cdot V_o \cdot \Delta t_d}{I_p} \quad (5)$$

$$I_o = n \cdot I_p \cdot \left(\frac{1-D}{2} + \frac{\Delta t_d}{T} \right) \quad (6)$$

$$I_o = n \cdot I_p \cdot \left(\frac{1-D}{2} + \frac{L_d \cdot I_p}{n \cdot V_o \cdot T} \right) \implies I_o = n \cdot I_p \cdot \left(\frac{1-D}{2} + \frac{L_d \cdot I_p \cdot f}{n \cdot V_o} \right)$$

$$I_o = \frac{n \cdot I_p}{2} \cdot (1-D) + I_p^2 \cdot L_d \cdot \frac{f}{V_o} \implies \frac{L_d \cdot f}{V_o} \cdot I_p^2 + \frac{n \cdot (1-D)}{2} \cdot I_p - I_o = 0 \quad (7)$$

Resolvendo esta eq. do segundo grau para a variável I_p , obtém-se:

$$I_p = \frac{V_o}{2 \cdot L_d \cdot f} \cdot \left[\frac{-n \cdot (1-D)}{2} + \sqrt{\left[\frac{n \cdot (1-D)}{2} \right]^2 + \frac{4 \cdot L_d \cdot f \cdot I_o}{V_o}} \right]$$

$$\implies I_p = \frac{V_o}{2 \cdot L_d \cdot f} \cdot \left[\frac{-n \cdot (1-D)}{2} + \sqrt{\left[\frac{n \cdot (1-D)}{2} \right]^2 + \frac{4 \cdot L_d \cdot f}{R_o}} \right] \quad (8)$$

Substituindo a expressão (8) na exp. (1), tem-se:

$$V_d = \frac{L_d \cdot f \cdot 2}{(1-D)} \cdot \left[\frac{V_o}{2 \cdot L_d \cdot f} \cdot \left[\frac{-n \cdot (1-D)}{2} + \sqrt{\left[\frac{n \cdot (1-D)}{2} \right]^2 + \frac{4 \cdot L_d \cdot f}{R_o}} \right] \right]$$

$$V_d = \frac{V_o}{1-D} \cdot \left[\frac{-n \cdot (1-D)}{2} + \sqrt{\left[\frac{n \cdot (1-D)}{2} \right]^2 + \frac{4 \cdot L_d \cdot f}{R_o}} \right]$$

$$V_d = V_o \cdot \left[\frac{-n}{2} + \sqrt{\left(\frac{n}{2} \right)^2 + \frac{4 \cdot L_d \cdot f}{R_o \cdot (1-D)^2}} \right]$$

$$V_d = V_o \cdot \left[\frac{-n}{2} + \sqrt{\frac{n^2}{4} \cdot \left[1 + \frac{4 \cdot L_d \cdot f \cdot 4}{R_o \cdot n^2 \cdot (1-D)^2} \right]} \right]$$

$$V_d = V_o \cdot \left[\frac{-n}{2} + \frac{n}{2} \cdot \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right] \implies V_d = \frac{V_o \cdot n}{2} \cdot \left[-1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right] \quad (9)$$

A tensão de grampeamento resulta:

$$V_g = \frac{V_o \cdot n}{2} \cdot \left[-1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right] + \frac{n \cdot V_o}{2} \cdot 2 \implies V_g = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right] \quad (10)$$

Ou, ainda:

$$V_g = \frac{n \cdot V_o}{2} \cdot \left[1 + \sqrt{1 + \frac{16K \cdot L_r}{(1-D)^2}} \right] \quad \text{Onde:} \quad K = \frac{L \cdot f}{R_o \cdot n^2} \quad \text{e} \quad L_r = \frac{L_d}{L}$$

Normalizando-se, em relação a V_i , obtém-se:

$$V_{gn} = \frac{V_g}{2 \cdot V_i} = \frac{n \cdot V_o}{2 \cdot 2 \cdot V_i} \cdot \left[1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right]$$

Mas, o ganho estático, em MCD, é dado por:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{4} \cdot \left[1 + \sqrt{1 + \frac{(1+D)^2}{K}} \right]$$

Então:

$$V_{gn} = \frac{V_g}{2 \cdot V_i} = \frac{q}{2} \cdot \left[1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right] \implies V_{gn} = \frac{1}{8} \cdot \left[1 + \sqrt{1 + \frac{(1+D)^2}{K}} \right] \cdot \left[1 + \sqrt{1 + \frac{16L_d \cdot f}{R_o \cdot n^2 \cdot (1-D)^2}} \right]$$

Fazendo, ainda:

$$L_r = \frac{L_d}{L} \quad \text{e:} \quad K = \frac{L \cdot f}{R_o \cdot n^2} \implies V_{gn} = \frac{1}{8} \cdot \left[1 + \sqrt{1 + \frac{(1+D)^2}{K}} \right] \cdot \left[1 + \sqrt{1 + \frac{16L_r \cdot K}{(1-D)^2}} \right]$$

O traçado da variação da tensão de grampeamento, no MCD, em que se fixa o parâmetro indutância de dispersão normalizada, em 1 ($L_r=1$), resulta na figura abaixo:

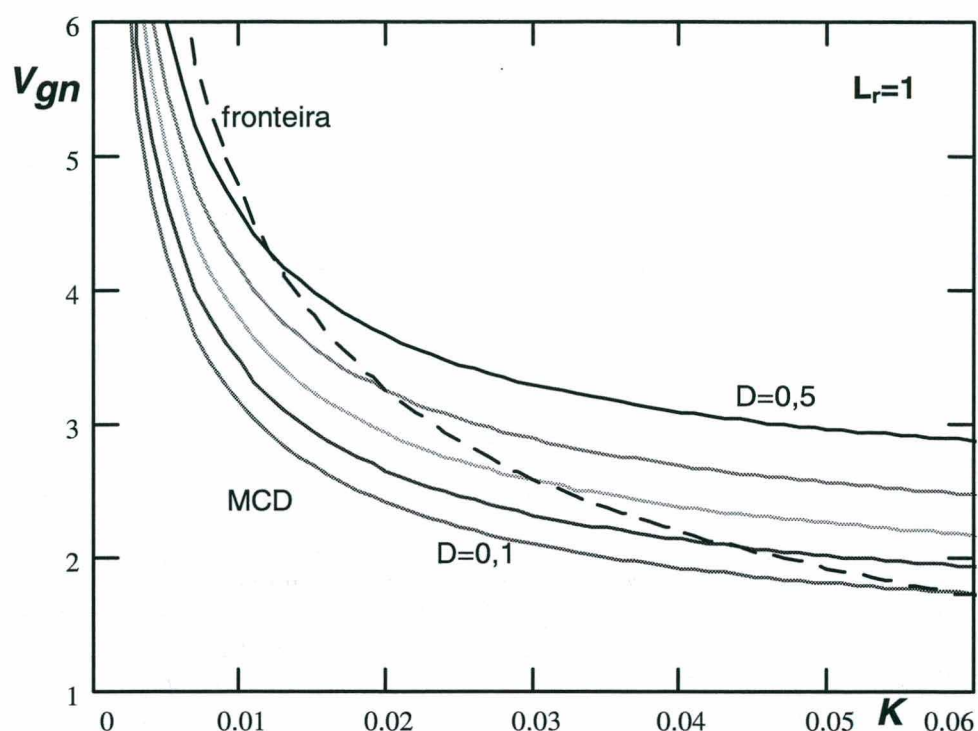


Fig. A.9 Variação da tensão de grampeamento para o CDI/MCD.

Observa-se, que à direita da fronteira (entre MCD e MCC), a curva não é válida (para o MCC), não tendo sido traçada por não haver interesse. Mas sabe-se que ela tenderia a ter característica ascendente em virtude da equação de V_{gn} (10) depender da tensão de saída (V_o), que é constante em MCC, restando, apenas, a influência da tensão de dispersão, que cresce com a carga.

3. GANHO ESTÁTICO EM MCC E GRAMPEAMENTO ATIVO

Pelo equilíbrio dos fluxos num indutor de entrada, tem-se:

$$V_i \cdot (1 + D) \cdot \frac{T}{2} = (n \cdot V_o + V_d - V_i) \cdot (1 - D) \cdot \frac{T}{2} \quad (11)$$

$$V_i \cdot (1 + D) = (n \cdot V_o + V_d - V_i) \cdot (1 - D)$$

$$V_i \cdot (1 + D) = n \cdot V_o - n \cdot V_o \cdot D + V_d - V_d \cdot D - V_i + V_i \cdot D$$

$$V_i \cdot (1 + D) = n \cdot V_o \cdot (1 - D) + V_d \cdot (1 - D) - V_i \cdot (1 - D)$$

$$V_i \cdot (1 + D) + V_i \cdot (1 - D) = n \cdot V_o \cdot (1 - D) + V_d \cdot (1 - D)$$

$$2 \cdot V_i = (n \cdot V_o + V_d) \cdot (1 - D) \quad (12)$$

Substituindo, agora, a expressão de V_d , acima, (9), na expressão (12), obtém-se:

$$2 \cdot V_i = (n \cdot V_o + V_d) \cdot (1 - D)$$

$$2 \cdot V_i = \left[n \cdot V_o + \frac{V_o \cdot n}{2} \cdot \left[-1 + \sqrt{1 + \frac{16 L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \right] \cdot (1 - D)$$

$$2 \cdot V_i = n \cdot V_o \cdot \left[1 + \frac{1}{2} \cdot \left[-1 + \sqrt{1 + \frac{16 L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \right] \cdot (1 - D)$$

$$2 \cdot V_i = n \cdot V_o \cdot \left[1 + \left[-\frac{1}{2} + \frac{1}{2} \cdot \sqrt{1 + \frac{16 L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \right] \cdot (1 - D)$$

Portanto:

$$q = \frac{n \cdot V_o}{2 \cdot V_i} = \frac{1}{\left[1 + \left[-\frac{1}{2} + \frac{1}{2} \cdot \sqrt{1 + \frac{4 L_d \cdot f}{R_o \cdot n^2 \cdot (1 - D)^2}} \right] \right] \cdot (1 - D)}$$

Ou, ainda:

$$q = \frac{1}{\left[1 + \left[-\frac{1}{2} + \frac{1}{2} \cdot \sqrt{1 + \frac{4 \cdot K \cdot L_r}{(1 - D)^2}} \right] \right] \cdot (1 - D)}$$

$$\text{Onde: } K = \frac{L_f}{R_o \cdot n^2} \quad \text{e} \quad L_r = \frac{L_d}{L}$$

APÊNDICE 7

CIRCUITO DE SIMULAÇÃO PARA O PSPICE

1. INTRODUÇÃO

A fonte de alimentação com o LIT e o CDI/MCD/PWM, de alto fator de potência, de 220Vca/60Hz de entrada para 60Vcc/6kW de saída, pode ser simulada por meio do circuito de simulação abaixo, que utiliza modelos de indutores acoplados para representar os transformadores do sistema. Os interruptores estão sendo modelados por interruptores ideais acionados por fontes de tensão, com resistências de condução ajustadas para cerca de 80 miliohms. Os diodos também estão modelados de igual forma, mas com resistência de condução de 20 miliohms. A indutância de dispersão primária está modelada por um indutor externo e em série com o primário do transformador de saída.

O capacitor de saída está dimensionado para apenas 100 μ F para que se alcance o regime permanente de forma mais rápida. Isto não atrapalha os resultados de simulação, significativamente, e ainda permite visualizar-se a ondulação natural na saída do circuito. O capacitor de grampeamento está com o mesmo valor utilizado na prática: 10 μ F.

2. CIRCUITO DE SIMULAÇÃO

Abaixo encontra-se o arquivo de entrada de dados do *Pspice*, versão DOS, tal como deve ser introduzido no programa, para simular a fonte de alimentação de alto fator de potência, utilizando o LIT e o CDI.

```
*****
FONTE DE ALIMENTACAO TRIFASICA COM LIT E CDI E NUCLEOS DE FERRITE
* Circuito com GRAMPEAMENTO ATIVO Cg=10u
* Indutância de dispersao de 120U
* D=0.35 (D de 1/2 período)
* f=26kHz ; L=30u (indutancia de dispersao)
* n=14 (relacao de espiras)
* Vil=220V (tensao de linha da rede trifasica)
* Simulacao com Pot. Nominal
* Parametros de simulacao:
.OPT ACCT ABSTOL=2m RELTOL=.05 VNTOL=5MV ITL5=0 ITL4=40
.tran 100.000u .025 3m 40.000u uic ; *ipsp*
.WATCH TRAN V(CG) V(CO) ;visualiza tensoes de gramp. e de saida.
.PROBE
.LIB f:\SIMULA\PSPICE\BIBLIOTE\LINEAR.LIB
* Fonte de Entrada - rede trifasica equilibrada de 220V
VA F1 0 SIN( 0 180 60 0 0 0 )
VB F2 0 SIN( 0 180 60 0 0 -120 )
VC F3 0 SIN( 0 180 60 0 0 -240 )
```

```

*Filtro de entrada
LF1 F1 1 870U ;indutor de BF do filtro de entrada.
LF2 F2 2 870U
LF3 F3 3 870U
CF1 1 RX 6U ;capacitor do filtro de entrada.
CF2 2 RX 6U
CF3 3 RX 6U
RF RX 0 1MEG ; resistencia para no flutuante.
* resistencias serie
RLA 1 16 .03 ; inclui resist. do indutor e do prim. do LIT
RLB 2 18 .03 ; idem
RLC 3 20 .03 ; ibidem
* indutancias de entrada
LDA1 16 17 30U ;
LDA2 18 19 30U ;
LDA3 20 21 30U ;
* TRANSFORMADOR LIT
* Enrolamentos A
LTA1 17 22 224u ; indutancia magnetizante do primario
LTA2 19 24 224u
LTA3 21 26 224u
* Enrolamentos B
LTB1 34 30 1584u ; indutancia do secundario B; relacao B/A=2,732
LTB2 36 28 1584u
LTB3 35 29 1584u
* indutancias de dispersao do secundario B
LDB1 34 L4 .6U
LDB2 36 L6 .6U
LDB3 35 L5 .6U
* resistencias serie dos secundarios B
RB1 26 30 0.1
RB2 22 28 0.1
RB3 24 29 0.1
* Enrolamentos C
LTC1 27 33 2928u
LTC2 23 31 2928u
LTC3 25 32 2928u
* indutancias de dispersao do secundario C
LDC1 33 L3 1U ; indutancia do secundario C; relacao C/A=3,732
LDC2 31 L1 1U
LDC3 32 L2 1U
* resistencias serie dos secundarios C
RC1 26 27 0.1
RC2 22 23 0.1
RC3 24 25 0.1
* Coeficientes de acoplamento
KT1 LTA1 LTB1 LTC1 .99999
KT2 LTA2 LTB2 LTC2 .99999
KT3 LTA3 LTB3 LTC3 .99999
* Retificador superior
DS1 L1 A DIODO
DS2 L2 A DIODO
DS3 L3 A DIODO
DS4 T L1 DIODO
DS5 T L2 DIODO
DS6 T L3 DIODO
* Retificador inferior
DI1 L4 B DIODO
DI2 L5 B DIODO
DI3 L6 B DIODO

```

```

DI4 T L4 DIODO
DI5 T L5 DIODO
DI6 T L6 DIODO
*
*   CONVERSOR (PUSH-PULL) COM DUPLO INDUTOR DE ENTRADA - CDI
*   - 6kW x 26kHz
*   capacitor de filtragem e carga
CO P B 100u
RO P B .6
*diodos retificadores
DR1 D P DIODO
DR2 E P DIODO
*
*   interruptores unidirecionais em tensao
S1 A A3 44 T CHAVE ; int. principal S1
DSS1 A3 T DIODO1 ; diodo em serie com o interruptor
D1 T A DIODO
CS1 A T 1n
S2 B B3 55 T CHAVE ; int. principal S2
DSS2 B3 T DIODO1 ; diodo em serie com o interruptor
D2 T B DIODO
CS2 B T 1n
*   circuito de grampeamento ativo
S3 G3 A 66 A CHAVE ; int. auxiliar S3
DA1 A G DIODO
DA3 G G3 DIODO1 ; diodo serie para tornar SA1 unidirecional em cor.
CA1 G A 1n
CG G T 10U ; capacitor de grampeamento.
S4 G4 B 77 B CHAVE ; int. auxiliar S4
DA2 B G DIODO
DA4 G G4 DIODO1 ;diodo serie para tornar SA1 unidirecional em cor.
CA2 G B 1n
*   transformador de isolacao da saida
RT1 C1 C 10m ;resistencia equivalente do primario do T saida
LD A C1 120U ;indutancia de dispersao do primario do T. de saida
LT1 C B 19600u ; primario ;relacao: n=14
LT2 D B 100u ; secundario 1 - com tomada central
LT3 B E 100u ; secundario 2
KT LT1 LT2 LT3 0.999999
*   modelos dos dispositivos
.MODEL CHAVE VSWITCH(ROFF=.08 ROFF=10E6 VON=14 VOFF=0) ; resist. de cond
*   de 80mohm.
*
.MODEL DIODO D(RS=.02 CJO=1P) ; resist. de conducao de 20mohm.
.MODEL DIODO1 D(RS=.01 CJO=1P) ; diodo auxiliar
*
*   sinais de comando dos interruptores principais: S1 e S2
*   D=0.675 (D para periodo inteiro, corresponde a D=0,35 para 1/2 periodo)
*   f=26kHz
VgS1 40 T PULSE(0 15 25.962U 200N 200N 12.1U 38.46u)
VgS2 50 T PULSE(0 15 45.192U 200N 200N 12.1U 38.46u)
*   inversores a base de interruptores ideais [transformam comando para
*   / D=0,35 de 1/2 periodo]
SI1 44 T 40 T CHAVE
SI2 55 T 50 T CHAVE
VCC1 I1 T DC 15V
VCC2 I2 T DC 15V
RF1 I1 44 15
RF2 I2 55 15
*   sinais de comando dos interruptores auxiliares: S3 e S4

```

Apêndice 7

```
* D=0.675; f=26kHz
VgS3 66 A PULSE(0 15 26.362U 200N 200N 11.3U 38.46u) ; Tmorto=0,4us
VgS4 77 B PULSE(0 15 45.592U 200N 200N 11.3U 38.46u)
.END
*****
```

Referências Bibliográficas

- [1] Sistema de Documentação TELEBRÁS - Série "Engenharia". Prática: Especificações gerais de unidades retificadoras tipo 3, chaveadas em alta frequência. Telebrás, junho de 1994.
- [2] International Electrotechnical Commission (IEC). Electromagnetic compatibility (EMC) - Part 3: Limits - Section 2: Limits for harmonic current emissions (equipment input current ≤ 16 per phase) Publicação IEC 1000-3-2 (março de 1995).
- [3] MEHL, Ewaldo L. de M.. Proposição, Análise, Projeto e Implementação Prática de Um Novo Retificador Trifásico com Elevado Fator de Potência. Tese de Doutorado. Instituto de Eletrônica de Potência da Univ. Federal de Santa Catarina/UFSC, 1996.
- [4] REDL, Richard. "Low-Cost Line-Harmonic Reduction", Seminário 7 do APEC'95.
- [5] GAUGER, D. et al. "A Three-Phase Off-Line Switching Power Supply with Unity Power Factor and Low TIF". Anais do INTELEC'86, págs. 115 - 121.
- [6] MEHL, E. L. M. & BARBI, Ivo. "An Improved High Power Factor and Low Cost Three-Phase Rectifier". Anais do APEC'95, págs. 835 - 841.
- [7] PRASAD, A. R. et al. "An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers". Anais do PESC'89, págs. 58 - 66. Reimpressão na Revista "Transactions on Power Electronics", vol. 6, n° 1, janeiro de 1991, págs. 83 - 92.
- [8] ISMAIL, E. & ERICKSON, R. W. "A Single Transistor Three Phase Resonant Switch for High Quality Rectification". Anais do PESC'92, págs. 1341 - 1351.
- [9] PFORR, J. & HOBSON, L.. "A Novel Power Factor Corrected Single Ended Resonant Converter with Three Phase Supply". Anais do PESC'92, págs. 1369 - 1375.
- [10] ANDRADE, Elias S. de. Carregador de Baterias Série Ressonante, Isolado, com Grampeamento da Tensão sobre o Capacitor Ressonante, Alimentação Trifásica e Alto Fator de Potência. Dissertação de Mestrado, Instituto de Eletrônica de Potência - INEP/UFSC, Florianópolis - SC, novembro de 1994.
- [11] BASCOPE, Grover V. T.. Conversor Flyback-Push-Pull Alimentado em Corrente com Correção de Fator de Potência. Dissertação de Mestrado, Instituto de Eletrônica de Potência - INEP/UFSC, Florianópolis - SC, junho de 1996.
- [12] VLATKOVIC, V., BOROJEVIC, D., ZHUANG, S. e LEE, Fred, "Analysis and Design of a Zero-Voltage Switched, Three-Phase PWM Rectifier with Power Factor Correction," Anais do PESC'92, págs. 1352 - 1360.

- [13] OHTSU, Satoshi & MUNOYAMA, Seiichi; YAMAMOTO, Katsuhiko. "A Compact High-Efficiency and High Power Factor Rectifier for Telecommunications Systems". Anais do APEC'96, págs. 509-513.
- [14] DEPENBROCK, M; ABB AG (1988). Leistungseinspeisung mit Saugdrossel (Fonte de Alimentação com Transformador Especial). Patentanmeldung p.38 26 524.9 vom 4/08/88 beim Deutschen Patentamt.
- [15] CLEMENS, Niermann. "New Rectifier Circuits with Low Mains Pollution and Additional Low Cost Inverter for Energy Recovery". Anais do EPE '1989, p. 1131 a 1136.
- [16] MUÑOZ BRAVO, C. A. Retificação Trifásica com Alto Fator de Potência Usando uma Conexão Especial de Transformadores para a Redução de Harmônicas da Corrente. Tese de Doutorado, INEP/UFSC, Florianópolis, Santa Catarina - Brasil, abril de 1997.
- [17] PRESSMAN, Abraham I. **Switching Power Supply Design**. Mc Graw-Hill, Inc. Nova York, 1991, p. 144.
- [18] DUARTE, Cláudio M. C. & BARBI, Ivo. "Uma Família de Conversores CC-CC ZVS-PWM, Com Grampeamento Ativo". Anais do II Seminário de Eletrônica de Potência do INEP – Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina - UFSC, Florianópolis - SC, p. 7, agosto de 1995.
- [19] WOLFS, Peter J. "A Current-Sourced DC-DC Converter Derived via the Duality Principle from the Half-Bridge Converter". IEEE Transactions on Industrial Electronics, vol. 40, Nº 1, fevereiro de 1993.
- [20] ARAGÃO FILHO, W.C.P.de e BARBI, Ivo. "A Single Stage High Power Factor 3 Phase 60V/100A Power Supply Using a Line-Side Interphase Transformer and an isolated Push-Pull Converter", Anais do APEC'98 (Applied Power Electronics Conference), Anaheim – Califórnia – EUA, fevereiro de 1998, pp. 114-119.
- [21] ARAGÃO FILHO, W.C.P.de e BARBI, Ivo. "A Comparison Between Two Current-Fed Push-Pull DC-DC Converters: Analysis, Design and Experimentation". Anais do INTELEC'96 (International Telecommunications Energy Conference), Boston, EUA, outubro de 1998, pp. 30-37.
- [22] ARAGÃO FILHO, W.C.P.de e BARBI, Ivo. "Design Oriented Analysis of the High Power Factor Three-Phase Rectifier With Line-Interphase Transformer in Discontinuous Current Mode". Anais do COBEP'97 (Congresso Brasileiro de Eletrônica de Potência), Belo Horizonte – MG, dezembro de 1997, pp. 702-706.