

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

INVERSOR TRIFÁSICO COM FREQUÊNCIA VARIÁVEL
A TRANSISTOR DE POTÊNCIA

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA

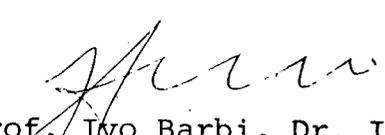
EULÓGIO CHAGAS DE ABREU

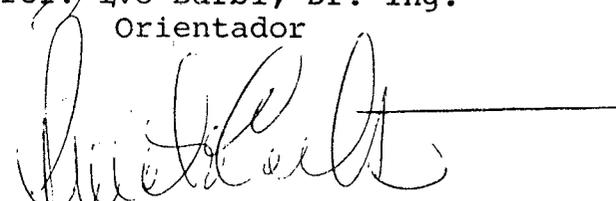
FLORIANÓPOLIS, JULHO - 1981

INVERSOR TRIFÁSICO COM FREQUÊNCIA VARIÁVEL
A TRANSISTOR DE POTÊNCIA

Eulógio Chagas de Abreu

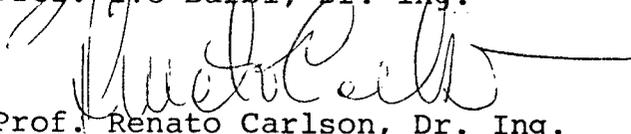
ESTA DISSERTAÇÃO FOI JULGADA PARA A OBTENÇÃO DO TÍTULO DE MESTRE
EM ENGENHARIA - ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA EM
SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO.

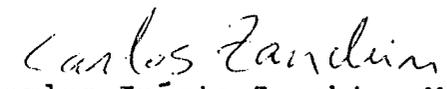

Prof. Ivo Barbi, Dr. Ing.
Orientador

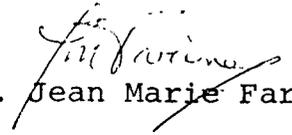

Prof. Renato Carlson, Dr. Ing.
Coordenador do Curso de Pós-Graduação em Engenharia Elétrica

BANCA EXAMINADORA


Prof. Ivo Barbi, Dr. Ing.


Prof. Renato Carlson, Dr. Ing.


Prof. Carlos Inácio Zanchin, M.Sc.


Prof. Jean Marie Farines, Dr. Ing.

FICHA CATALOGRÁFICA

Al62i Abreu, Eulógio Chagas de
Inversor Trifásico com Freqüência Variável
a Transistor de Potência. Florianópolis, 1981.
xv, 116 fls.

Dissertação de Mestrado - Departamento de
Engenharia Elétrica - UFSC.

CDU 621.314.5
CDD 621.313

1. Conversores de Corrente Elétrica. 2. Enge
nharia Elétrica.

ÍNDICES PARA O CATÁLOGO SISTEMÁTICO

Conversores de Corrente Elétrica	621.314.5
Inversores de Corrente Elétrica	621.314.5

Bibliotecária responsável - Sonia H. Vieira
CRB-10/526

À minha irmã,
Aos meus pais,
À Dulsi, minha namorada.

A G R A D E C I M E N T O S

Ao prof. Ivo Barbi, pela amizade e inestimável ajuda prestada na orientação deste trabalho.

Aos meus colegas, professores e a todos que contribuíram, direta ou indiretamente, para a realização deste trabalho, em particular ao prof. Arnaldo José Perin.

À Comissão Nacional de Energia Nuclear - CNEN e a Financiadora de Estudos e Projetos - FINEP, pelo apoio financeiro.

Aos amigos do laboratório de Eletrônica de Potência.

Aos meus pais e minha irmã, pelo inestimável incentivo e apoio.

À Dulsi, pela sua compreensão e carinho.

R E S U M O

A apreciação do uso de inversores estáticos é realizada dando-se ênfase ao acionamento dos motores de indução trifásicos com rotor em gaiola operando em diferentes velocidades.

Aspectos da comutação em transistor de potência bipolar são evidenciados. Circuitos auxiliares que permitem o melhor desempenho deste componente são apresentados.

É feito o estudo da estrutura de potência e desenvolvido um circuito de comando com frequência variável.

Um protótipo do inversor trifásico com frequência variável à transistor de potência é construído. Este protótipo é testado alimentando um motor de indução cujos resultados experimentais são apresentados.

A B S T R A C T

The evaluation of the use of static inverters is accomplished by emphasizing the action of the three-phase squirrel cage induction motors at different speeds.

Commutation aspects in bipolar power transistors are shown. Auxiliary circuits are presented which allow the best performance of this transistor in switching mode.

The study of the power structure and the development of the command circuit with variable frequency is accomplished.

A prototype of the three-phase inverter with power transistor and variable frequency is built. This prototype is tested with an induction motor and the experimental results are displayed.

S U M Á R I O

SIMBOLOGIA	xii
INTRODUÇÃO	1
CAPÍTULO 1 - INTERESSE DA UTILIZAÇÃO DOS INVERSORES TRIFÁSICOS COM TRANSISTORES DE POTÊNCIA À FREQUÊNCIA VARIÁVEL	3
1.1. Introdução	3
1.2. Interesse da utilização do motor de indução	3
1.2.1. Motores elétricos em velocidades variáveis e suas aplicações	3
1.2.2. Características do motor de indução alimentado com frequência variável	5
1.2.3. Vantagens dos conversores estáticos no acionamento de motores de indução	9
1.3. Estrutura e funcionamento do inversor trifásico 180° ..	10
1.4. Transistores de potência bipolares em inversores	12
1.5. Estrutura completa do sistema a ser estudado e desenvolvido	15
CAPÍTULO 2 - TRANSISTOR DE POTÊNCIA BIPOLAR EM COMUTAÇÃO E CIRCUITOS AUXILIARES	17
2.1. Introdução	17
2.2. Características na comutação	17
2.2.1. Circuito de potência	17
2.2.2. Influência do comando de base	22
2.3. Circuitos auxiliares	24

2.3.1. Circuito de ajuda à comutação (CAC)	24
2.3.2. Circuito para evitar a sobre-saturação do transistor de potência	28
2.4. Conclusão	32
 CAPÍTULO 3 - CIRCUITO DO COMANDO DE BASE DO TRANSISTOR DE POTÊNCIA	 34
3.1. Introdução	34
3.2. Determinação do tipo de alimentação auxiliar	34
3.3. Diagrama em blocos	36
3.4. Célula básica	36
3.5. Circuitos complementares	38
3.5.1. Isolamento elétrico	38
3.5.2. Proteção contra dessaturação do transistor de potência	39
3.5.3. Amplificadores de corrente	41
3.5.4. Otimização da corrente de base do transistor principal	41
3.6. Elementos de projeto	43
3.7. Resultados experimentais	50
3.8. Conclusão	53
 CAPÍTULO 4 - GERADOR DE FREQUÊNCIA DO INVERSOR	 54
4.1. Introdução	54
4.2. Princípio de funcionamento	54
4.3. Diagrama em blocos	55
4.4. Células integrantes	56
4.5. Cálculo da frequência de operação	59

4.6. Circuito de saída	61
4.7. Resultados experimentais	62
4.8. Conclusão	64
CAPÍTULO 5 - COMANDO LÓGICO	67
5.1. Introdução	67
5.2. Contador Johnson	67
5.3. Lógica combinacional	73
5.4. Resultados experimentais	73
5.5. Conclusão	77
CAPÍTULO 6 - REALIZAÇÃO DO CONVERSOR E VERIFICAÇÃO EXPERIMENTAL	78
6.1. Introdução	78
6.2. Realização de um pulsador	78
6.2.1. Estrutura	78
6.2.2. Cálculo do circuito de ajuda à comutação (CAC) ..	79
6.2.3. Resultados obtidos	81
6.3. Realização de um inversor monofásico	84
6.3.1. Estrutura	84
6.3.2. Resultados obtidos	86
6.4. Realização do inversor trifásico	87
6.4.1. Estrutura	87
6.4.2. Verificação experimental do desempenho do inversor trifásico associado a um motor de indução ..	89
CONCLUSÃO	95

APÊNDICE I - CARACTERÍSTICAS TÉCNICAS DOS PRINCIPAIS COMPONENTES	97
APÊNDICE II - FONTES AUXILIARES DE ALIMENTAÇÃO	107
APÊNDICE III - DADOS DE PLACA DO MOTOR UTILIZADO NO TESTE ..	112
APÊNDICE IV - CONSIDERAÇÕES GERAIS	113
REFERÊNCIAS BIBLIOGRÁFICAS	114

S I M B O L O G I A

CA	- Corrente alternada
CAC	- Circuito de ajuda à comutação
C_B	- Capacitor de otimização da corrente de base
CC	- Corrente contínua
CK	- Relógio
D_{AS}	- Diodo de anti-saturação
D_C	- Diodo do CAC (para a carga de C)
D_L	- Diodo do CAC (roda-livre de L)
D_{RL}	- Diodo de roda-livre
E	- Fonte de alimentação de potência
FET	- Transistor de efeito de campo
f-f	- Multivibrador biestável
I_{AV}	- Corrente média
I_B, i_B	- Corrente de base
I_{BIAS}	- Corrente de polarização
$I_{B\ sat}$	- Corrente de base de saturação
I_C, i_C	- Corrente de coletor
I_{cr}	- Corrente crítica
$I_{C\ sat}$	- Corrente de coletor de saturação
I_{C1}	- Corrente no coletor do T_p devido a I_{L1}
I_E, i_E	- Corrente de emissor
I_{FMR}	- Corrente direta máxima repetitiva
I_L	- Corrente na carga
I_{L1}	- Corrente na carga no disparo do T_p
$I_{L\ max}$	- Corrente máxima na carga

I_M	- Corrente máxima, corrente de pico
I_{ON}	- Corrente no coletor do T_p no instante em que V_{CE} alcança $V_{CE\ sat}$
I_{os}	- Corrente de "off-set"
I_R, i_R	- Corrente reversa
I_{RM}	- Corrente máxima reversa
I_{RMM}	- Corrente máxima reversa no circuito
j_{BE}	- Junção base-emissor
L_{cr}	- Indutância crítica
Q	- Saída de multivibrador
\bar{Q}	- Saída simétrica de multivibrador
Q_{stg}	- Carga armazenada
q^n	- Estado presente
q^{n+1}	- Próximo estado
r_C	- Resistência de descarga de C do CAC
RG	- Regulador de tensão integrado
R_L	- Resistência de carga
r_L	- Resistência de descarga de L do CAC
s	- Escorregamento
SOA	- Área de operação segura
t_C	- Tempo de descarga do capacitor do CAC
t_d	- Tempo de atraso
t_f	- Tempo de descida
t_{fI}	- Tempo de descida da corrente
t_{fr}	- Tempo de recuperação direta
t_{fv}	- Tempo de descida de tensão
t_L	- Tempo de roda-livre da indutância do CAC
t_r	- Tempo de subida

t_{rI}	- Tempo de subida de corrente
t_{rr}	- Tempo de recuperação reversa
T_p	- Transistor principal, transistor de potência
t_{seg}	- Tempo de segurança
t_{stg}	- Tempo de armazenamento
V_B, v_B	- Tensão na base referenciada a massa
V_{BE}, v_{BE}	- Tensão entre base-emissor
$V_{BE\ sat}$	- Tensão de saturação entre base-emissor
V_{CC}	- Tensão de alimentação contínua de potência
$V_{CC\ aux}$	- Tensão de alimentação contínua regulada
V_{CCB}	- Tensão de alimentação contínua do comando de base
V_{CE}	- Tensão entre coletor-emissor
V_{CEO}	- Tensão máxima de bloqueio entre coletor-emissor para a base em aberto
$V_{CEO\ sus}$	- Tensão máxima de bloqueio para a base aberta, $I_C > 0$ e v_{CE} insensível à I_C
V_{CER}	- Tensão máxima de bloqueio com a resistência R entre base-emissor
V_{CES}	- Tensão máxima de bloqueio para a base aterrada
$V_{CE\ sat}$	- Tensão de saturação entre coletor-emissor
V_{CEX}	- Tensão máxima de bloqueio entre coletor-emissor para $(-V_{BE})$ e I_C nula
V_{CONT}	- Tensão de controle da frequência
V_E	- Tensão de emissor referenciada a massa
V_F	- Tensão direta
$V_F(D)$	- Tensão direta em diodo
V/F	- Conversor de tensão em frequência
V_{GS}	- Tensão entre "gate" e fonte (FET)

V_i	- Tensão de entrada
V_L, v_L	- Tensão na carga
V_M	- Tensão máxima, tensão de pico
V_o	- Tensão de saída
V_{OFF}	- Tensão V_{CE} do T_p no instante em que I_C se anula
V_{OH}	- Nível lógico alto
V_{OL}	- Nível lógico baixo
V_{os}	- Tensão de "off-set"
V_{PGS}	- Tensão entre o gate e fonte para o corte do FET (tensão de "pinch-off")
V_S	- Tensão na fonte ("source") do FET
V_Z	- Tensão zener
X_C	- Reatância capacitiva
X_L	- Reatância indutiva
W_C	- Energia armazenada no capacitor do CAC
W_L	- Energia armazenada no indutor do CAC
β	- Ganho na região linear
β_f	- Ganho forçado
ΔV	- Sobretensão
θ	- Temperatura
ω	- Frequência angular

I N T R O D U Ç Ã O

A fabricação de transistores de potência para tensões elevadas a preços acessíveis levou a um interesse crescente de sua utilização nos conversores estáticos.

Com o objetivo de ampliar os conhecimentos a respeito do desempenho do transistor de potência bipolar em comutação como elemento principal de um circuito inversor e estabelecer uma estrutura de comando que satisfaça as condições para o perfeito chaveamento deste componente desenvolveu-se este trabalho.

Inicialmente faz-se o estudo da utilização dos inversores trifásicos no acionamento de motores de indução em velocidade variável que é a aplicação principal destes inversores. Apresenta-se a estrutura de potência usada e o diagrama em blocos da etapa de comando.

No segundo capítulo analisam-se as principais características do transistor de potência bipolar em comutação e os circuitos auxiliares que permitem sua melhor utilização.

Desenvolve-se no Capítulo 3 um circuito de comando de base com as características ótimas para o acionamento do transistor de potência. É a interface do comando lógico com o circuito de potência. Uma de suas características é sua alimentação ser realizada por somente uma fonte de alimentação auxiliar para cada comando, sendo capaz de oferecer no bloqueio uma polarização inversa na junção base-emissor.

Nos Capítulos 4 e 5 desenvolve-se o comando para o

inversor. Consistindo do gerador de frequência (V/F) com função de transferência linear e do comando lógico. Neste último obtêm-se os seis sinais de comando da estrutura de potência.

No último capítulo é realizado o inversor trifásico com as estruturas desenvolvidas. O protótipo elaborado é testado no Laboratório de Eletrônica de Potência da Universidade alimentando um motor de indução trifásico com o rotor em gaiola para diferentes velocidades e condições de carga.

Nos Apêndices são apresentadas as características dos componentes principais, as fontes de alimentação auxiliares e as características do motor utilizado no teste.

Considerou-se também para a realização deste trabalho o desenvolvimento de protótipos nacionais os quais devem influir no futuro para um menor índice de importação de equipamentos eletrônicos.

C A P Í T U L O 1

INTERESSE DA UTILIZAÇÃO DOS INVERSORES TRIFÁSICOS COM TRANSISTORES DE POTÊNCIA À FREQUÊNCIA VARIÁVEL

1.1. Introdução

Neste capítulo são apresentadas aplicações dos inversores estáticos dando-se ênfase ao acionamento de motores de indução e suas vantagens na realização com transistores de potência. É estudado o circuito de potência trifásico com sua estrutura completa e apresentado o comando em diagrama de blocos.

1.2. Interesse da utilização do motor de indução

1.2.1. Motores elétricos em velocidades variáveis e suas aplicações

A definição do sistema que permita velocidades variáveis numa dada aplicação está relacionada com o custo para a faixa de velocidade desejada, a confiabilidade, precisão e velocidade de resposta necessárias.

O motor universal em baixa potência é largamente usado, pode ser alimentado diretamente pela rede alternada sendo o controle de velocidade feito com retificadores controlados ou gradadores. Para variar o sentido de rotação e em maiores potências a solução

mais popular é o uso do motor de corrente contínua. Este com excitação separada é rápido e eficientemente controlado pela variação da tensão na armadura e na corrente de campo. Para que o controle de velocidade seja preciso, é necessário utilizar uma malha fechada. Contudo, o motor de corrente contínua não é a solução ideal para o controle de velocidade em certas aplicações, pois o comutador mecânico nele utilizado necessita de uma construção elaborada com seu conseqüente alto custo, além de: reduzir a razão potência/peso, produzir faiscamento e o desgaste mecânico devido ao atrito no comutador.

O motor de indução com rotor em gaiola tem o circuito rotórico constituído de um enrolamento curto-circuitado. Este enrolamento pode ser formado de barras fundidas e unidas entre si, não existindo necessidade da isolação destas barras com as lâminas que complementam o rotor, implicando num rotor de baixa inércia podendo operar por longos tempos e em altas temperaturas e velocidades. O custo do motor de indução com rotor em gaiola pela sua simplicidade é bem menor comparado com o motor de corrente contínua de mesma potência e velocidade. A razão potência/peso neste motor é aproximadamente o dobro que numa máquina de corrente contínua similar. O controle de velocidade para uma certa faixa de velocidade e com limitação do torque pode ser obtido com a redução da tensão estatórica com frequência constante. Numa ampla faixa de controle de velocidade a frequência também deve ser variada, sendo necessários os conversores de frequência variável nestas aplicações [1].

Os conversores com frequência variável são bastante atrativos em sistemas com o acionamento simultâneo de pequenos mo

tores. Estes motores necessitando velocidades variáveis e sincronizados tornam o uso dos conversores estáticos com frequência variável altamente vantajosos uma vez que a frequência de acionamento é de grande precisão e alta estabilidade. Diferentes velocidades nestes motores podem ser obtidas usando-se diferentes relações de transmissão ou motores com diferentes números de polos. O acionamento de vários motores por um mesmo conversor tem grande aplicação na indústria de produtos têxteis e fibras sintéticas, em fábricas de papéis e em inúmeras linhas de fabricação onde a velocidade precisa da máquina influencia na qualidade do produto.

Assim, os conversores com frequência variável podem ser utilizados para: acionamento de motores de indução em altas velocidades, controle de velocidade de precisão, operação em diferentes velocidades; fontes de emergência; ambientes com explosivos onde motores de corrente contínua tornam-se perigosos devido ao faiscamento; em aeronaves para o acionamento dos inúmeros motores de corrente alternada, existentes nos servo-mecanismos e nos giroscópios, onde, o peso, a confiabilidade e o baixo nível de manutenção dos equipamentos são fatores vitais.

1.2.2. Características do motor de indução alimentado com frequência variável

No motor de indução com rotor em gaiola o rotor em curto-circuito é alimentado por indução a partir do estator. O campo magnético estatórico tem a velocidade síncrona $n = 60f/p$ [RPM] onde p é o número de pares de polos e f a frequência de alimentação. O rotor gira com a velocidade n' , a qual é usualmente pouco

menor que a velocidade síncrona n , a frequência rotórica é $f' = sf$, onde s é o chamado escorregamento:

$$s = \frac{f'}{f} = \frac{n-n'}{n}$$

Portanto a velocidade do motor pode ser controlada pela frequência de alimentação.

Evita-se que a máquina entre em regime de saturação com o conseqüente aumento das perdas no ferro e maiores correntes de magnetização com a relação tensão/frequência de alimentação da máquina mantida constante. Os circuitos magnéticos das máquinas normalmente operam perto da saturação permitindo a máxima utilização do ferro empregado. Ao reduzir-se a frequência de operação a tensão aplicada também deve ser reduzida proporcionalmente para manter o fluxo magnético constante e para que não haja saturação da máquina. Ao elevar-se a frequência de operação a tensão deve ser elevada proporcionalmente, pois a força eletromotriz induzida no rotor é proporcional a razão de troca do fluxo magnético. Com o aumento da frequência estatórica a razão de troca do fluxo também aumenta. Para manter-se a amplitude do fluxo magnético constante, e, portanto a mesma força eletromotriz induzida é necessário que a relação tensão/frequência aplicada no estator seja mantida constante ($\Phi = k V/f$).

A equação genérica do torque para o motor de indução é:

$$T = K \Phi I_2 \cos \phi_2 \tag{1.1}$$

onde I_2 é a corrente rotórica que está atrasada em relação a força eletromotriz do ângulo ϕ_2 , Φ o fluxo magnético e K uma constante de proporcionalidade. Com as condições citadas (fluxo constante; não exista saturação da máquina) ao variar-se a velocidade o torque motor se manterá constante para as diversas velocidades. Nesta análise não foi considerada a resistência estatórica que em baixas velocidades torna-se significativa [2], [3].

A seqüência da fase determina a direção do campo girante e a conseqüente direção de giro do rotor.

A figura 1.1 mostra a curva característica torque-

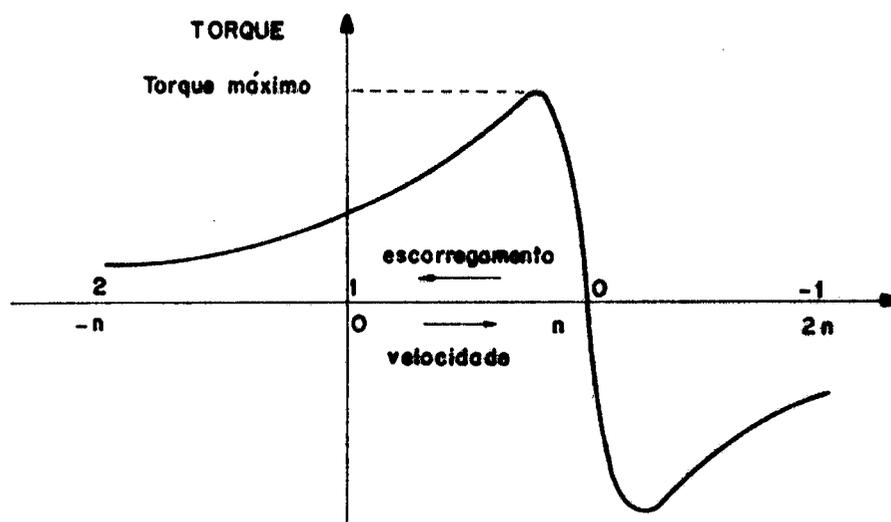


Figura 1.1 - Curva característica torque-velocidade do motor de indução operando com alimentação fixa.

velocidade para um motor de indução com rotor em gaiola operando com uma frequência fixa. Na velocidade síncrona o motor apresenta torque nulo, diminui linearmente com o escorregamento aproximando de zero. Com o aumento do escorregamento a reatância de curto-circuito torna-se significativa aumentando a impedância rotó

rica e também o ângulo ϕ_2 eq. (1.1), o torque alcança um valor máximo diminuindo posteriormente para o contínuo aumento do escorregamento.

As curvas características do torque motor para diferentes frequências do estator, mantida a relação tensão/frequência constante, são apresentados na figura 1.2. Nota-se que o torque

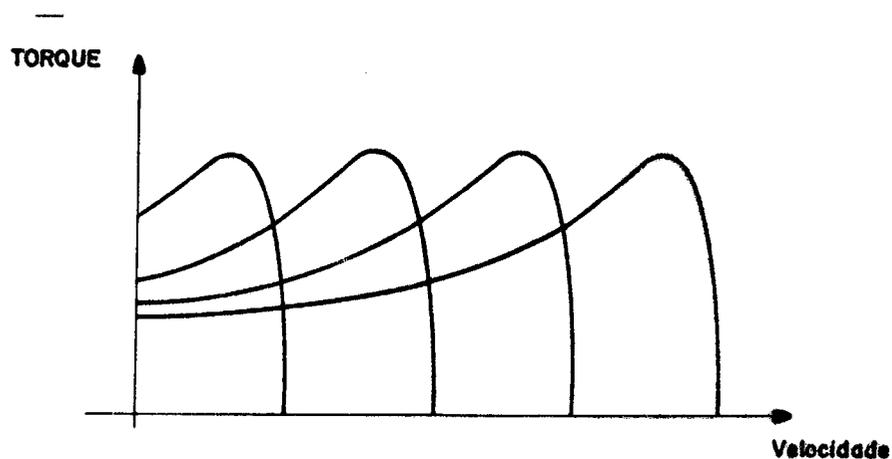


Figura 1.2 - Característica torque-velocidade do motor de indução para diferentes frequências de alimentação e o fluxo magnético constante.

que máximo se mantêm constante, característica importante no acionamento em diferentes velocidades de carga com torque constante.

Se a tensão estatórica é mantida constante enquanto a frequência é variada o fluxo magnético e o torque máximo decrescem com o aumento da velocidade como mostrado na figura 1.3. Esta característica é importante em aplicações de tração onde grandes torques são necessários na partida e em baixas velocidades, e menores torques são suficientes nas altas velocidades.

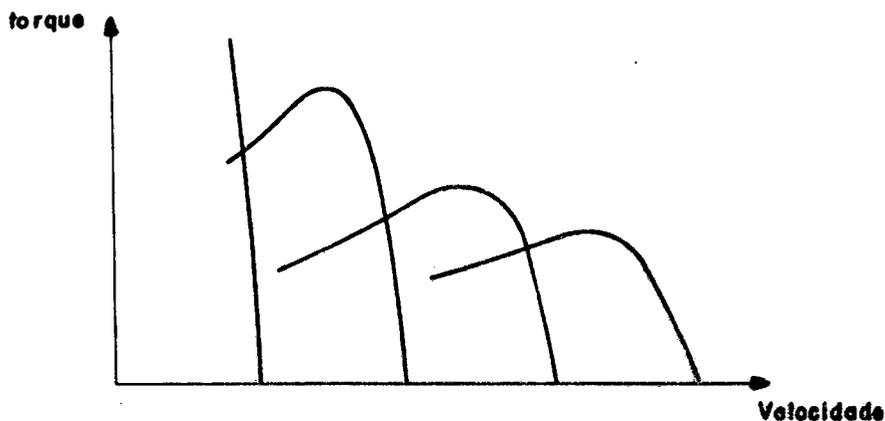


Figura 1.3 - Característica torque-velocidade do motor de indução para diferentes frequências de alimentação e tensão constante $|1|$.

1.2.3. Vantagens dos conversores estáticos no acionamento de motores de indução

A queda nos preços dos semicondutores, inicialmente dos tiristores e recentemente com uma nova tecnologia de fabricação de transistores de potência bipolares, com a alta performance destes componentes eletrônicos, criou um interesse crescente nos conversores estáticos nos dias atuais.

Nos conversores de frequência rotativos usando o conjunto motor-alternador, o acréscimo da carga impõe ao motor de acionamento um decréscimo na rotação com a conseqüente redução da tensão e frequência geradas pelo alternador. Nos conversores estáticos a frequência de saída e a tensão ficam determinadas unicamente pelo gerador de frequência e pelo controle de nível da tensão contínua respectivamente. Estes dois parâmetros são completamente independentes das flutuações da rede e flutuações da carga,

com a conseqüente obtenção da grande precisão e estabilidade des
tes conversores.

Outras vantagens dos conversores estáticos:

- baixo custo de instalação, não necessitam de bases especiais para a fixação, nem o cuidadoso alinhamento de máquinas,
- menor nível de ruído,
- os custos de operação são menores devido a alta eficiência dos componentes e a inexistência de peças móveis as quais necessitam constante manutenção,
- possuem grande maleabilidade de controle uma vez que a tensão e frequência de saída podem ser varia
das independentemente.

Os conversores de frequência estáticos incluem cir
cuitos eletrônicos bem mais especializados que o conjunto motor
alternador podendo representar alguma dificuldade na manutenção. Entretanto, adotando a técnica de construção em módulos com unida
des removíveis o circuito que esteja apresentando problemas pode ser rapidamente substituído.

1.3. Estrutura e funcionamento do inversor trifásico 180°

O inversor trifásico na sua representação mais simplificada em diagrama de blocos é visto na figura 1.4. O inversor estático é o dispositivo que converte a corrente contínua em alternada utilizando-se de componentes semicondutores que atuam co

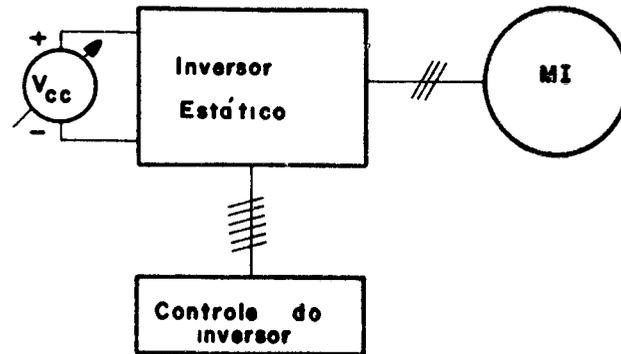


Figura 1.4 - Inversor trifásico em diagrama de blocos na representação mais elementar.

mo interruptores. Estes são chaveados seqüencialmente de modo a fornecer na saída do inversor a tensão trifásica com defasagem de 120° .

A freqüência de saída é determinada pela razão na qual os semicondutores são comutados que é controlada pelo gerador de freqüência e os circuitos lógicos que geram e distribuem os sinais de disparo na seqüência correta para o comando de cada um dos semicondutores de potência.

A estrutura de potência do inversor trifásico é mostrado na figura 1.5, onde aparecem os semicondutores de potência representados por interruptores e os diodos de roda-livre. O nível da tensão de saída do inversor será controlado variando-se a tensão contínua (V_{CC}) na entrada do inversor.

O tipo de comando a ser utilizado no circuito de potência é o chamado de 180° ou adjacente[4], onde o chaveamento dos elementos ativos de uma mesma fase são comandados com simetria de

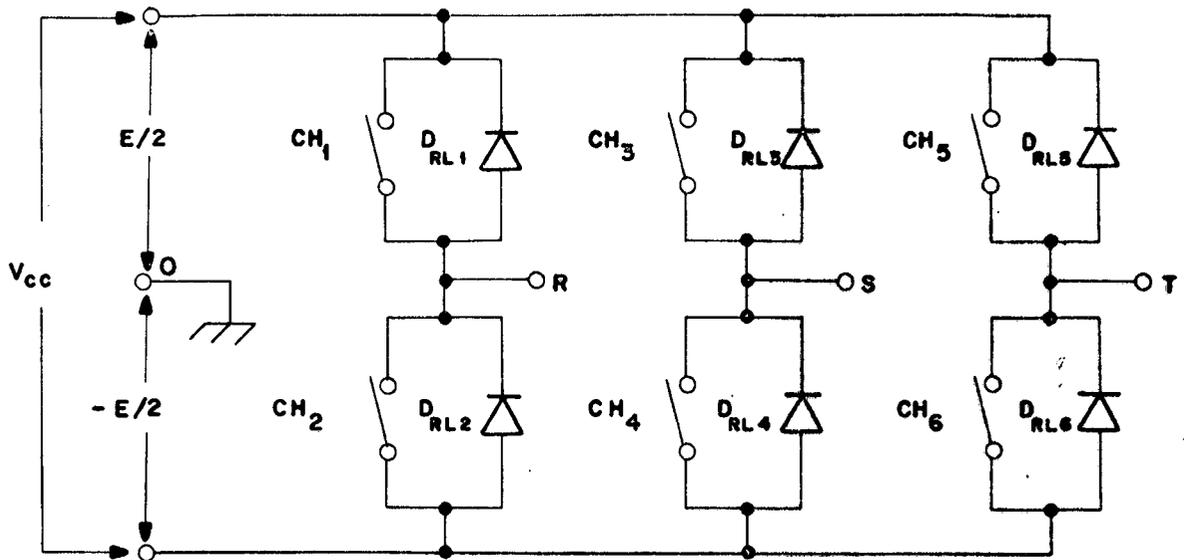


Figura 1.5 - Estrutura de potência do inversor trifásico.

180° e com defasagem de 120° em relação as fases vizinhas, conforme figura 1.6. Neste comando impõe-se a todo instante a tensão de alimentação na carga, portanto a forma de tensão será independente da natureza da carga. Na figura 1.6 além da seqüência de acionamento das chaves estáticas são apresentadas diferentes formas de tensões obtidas neste tipo de comando. Deve-se prover o comando de dois semicondutores de uma mesma fase de um pequeno tempo de segurança (da ordem da microsegundos) para impedir que a fonte de alimentação da potência seja posta em curto-circuito devido aos atrasos inerentes ao comando bem como da comutação dos semicondutores de potência.

1.4. Transistores de potência bipolares em inversores

Até recentemente o uso dos transistores em eletrôni

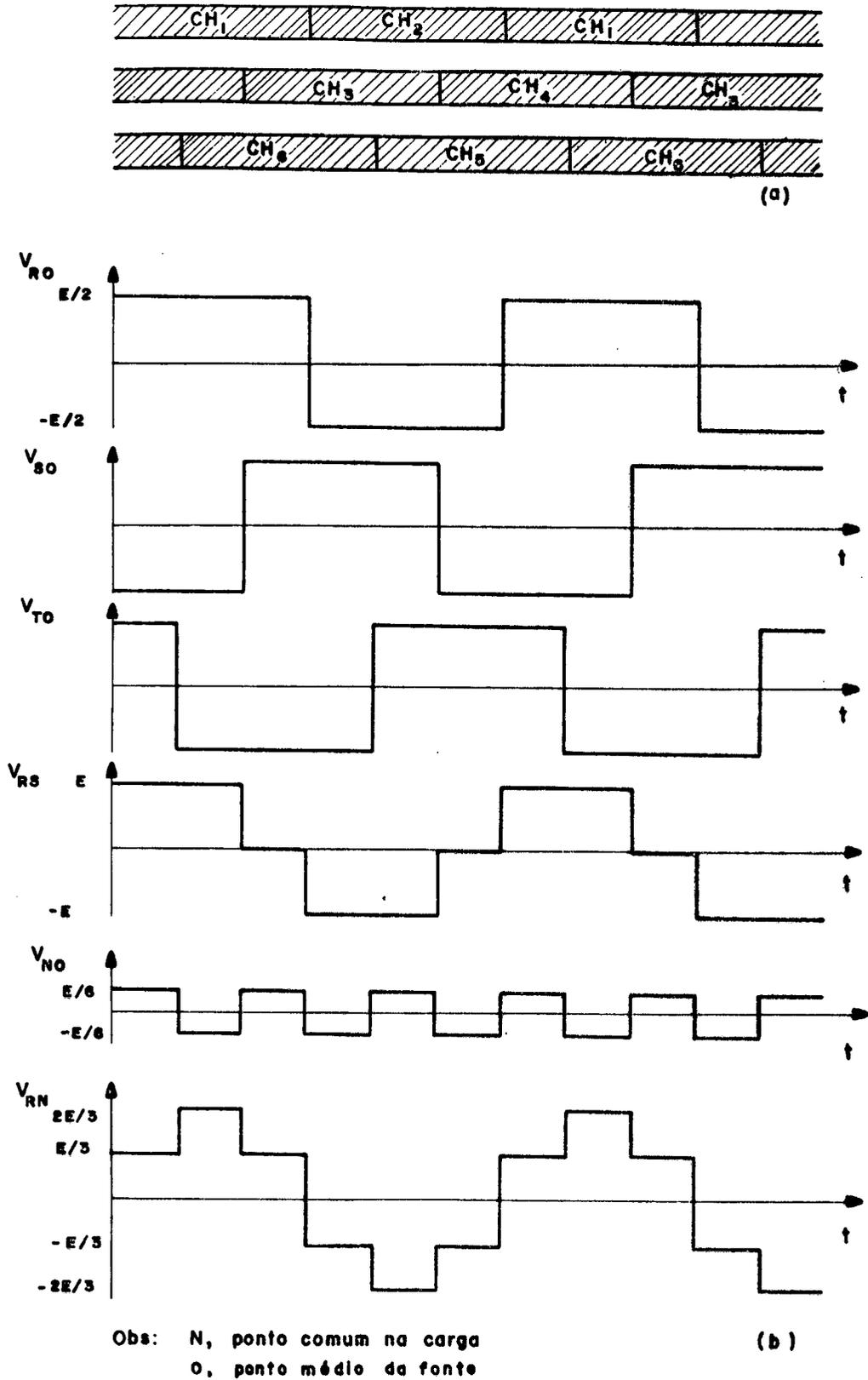


Figura 1.6 - Comando tipo 180° para inversor trifásico.

(a) Sinais de comando;

(b) tensões na carga.

ca de potência tinha seu uso limitado devido a baixa potência que podiam controlar, mas com uma nova tecnologia de fabricação podem ser utilizados com tensões bem superiores que aos antigos transistores de potência. Isto permitiu a utilização competitiva com os tiristores até então utilizados, e, em muitas aplicações com vantagens.

Os transistores em inversores eliminam os circuitos de comutação forçada necessários para interromper a corrente de ânodo, condição necessária para o bloqueio nos tiristores. Nos circuitos de corrente alternada a polarização inversa em cada semi-ciclo é usada para obter o bloqueio do componente na chamada comutação natural, nestas aplicações o uso de tiristores é o indicado pois o comando seria mais simples. As perdas nos transistores são menores tanto na comutação como em regime de condução devido aos menores tempos de comutação comparados aos tiristores e a menor tensão nos terminais quando o componente está em condução respectivamente. Com estas vantagens citadas consegue-se uma maior compacticidade dos inversores a transistor, pois os circuitos de comutação forçada são bastante volumosos (usam capacitores e indutores) e com a maior potência dissipada os inversores a tiristor também necessitam maiores dissipadores de calor.

O uso dos transistores de potência apesar das vantagens apresentadas tem seu uso limitado aos inversores até certa potência, pois o preço dos componentes para altas correntes e tensões torna o tiristor mais acessível, sendo que a potência de controle também limita seu uso na alimentação de cargas de altas potências. Assim, os transistores de potência bipolar atuais tem seu uso restrito, nos inversores a potências de aproximadamente

10 kW | 5 |.

1.5. Estrutura completa do sistema a ser estudado e desenvolvido

O diagrama esquemático do circuito de potência é apresentado na figura 1.7, onde aparecem os transistores de potência e os diodos de roda-livre.

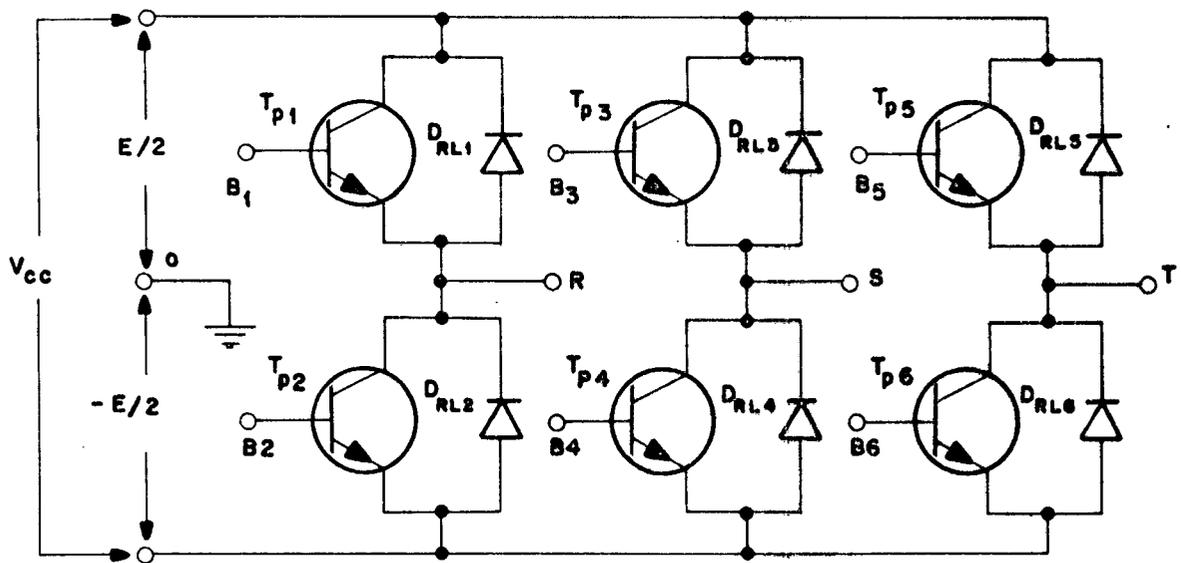


Figura 1.7 - Estrutura do inversor trifásico, mostrando os transistores de potência e os diodos de roda-livre.

cia com os diodos de roda-livre alimentados por uma fonte contínua variável. A figura 1.8 mostra o diagrama em blocos do comando, que é constituído do gerador de frequência (V/F), comando lógico e dos comandos para cada uma das bases dos transistores de potência.

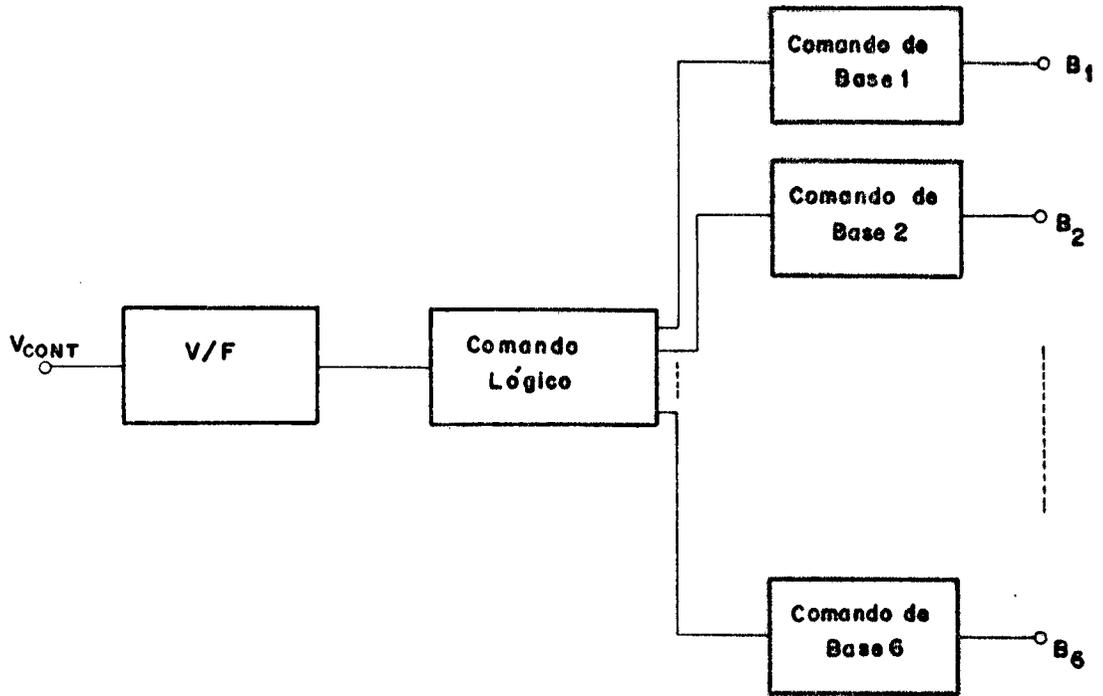


Figura 1.8 - Diagrama em blocos do comando do inversor trifásico.

C A P Í T U L O 2

TRANSISTOR DE POTÊNCIA BIPOLAR EM COMUTAÇÃO E CIRCUITOS AUXILIARES

2.1. Introdução

Neste capítulo é feito o estudo do transistor de potência bipolar em comutação para o caso do regime de condução contínua na carga, condição existente nos conversores estáticos para acionamento de motores elétricos.

Analisa-se o comportamento da corrente de coletor (i_C) e a tensão coletor-emissor (v_{CE}) para condução contínua; a dependência com o comando de base destes parâmetros; a otimização do circuito de comando e o de coletor para melhorar o rendimento do sistema na comutação e permitir o uso do transistor em tensões acima da tensão coletor-emissor para base em aberto.

2.2. Características na comutação

2.2.1. Circuito de potência

A comutação do transistor de potência torna-se mais crítica em circuitos nos quais existe a condução contínua na carga. Este regime de condução é o encontrado em cargas reativas com corrente permanente. A corrente fecha a malha ora através do transistor ora através do diodo de roda livre (D_{RL}), como mostra a fi

gura 2.1. É o caso de maiores perdas na comutação, pois estas se-

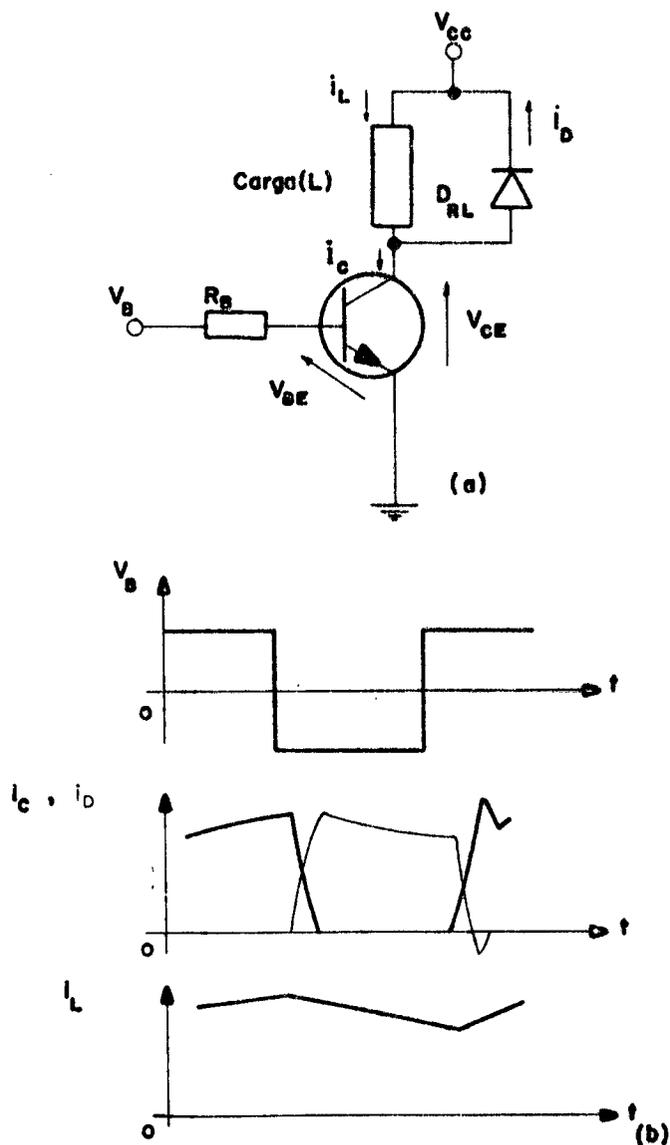


Figura 2.1 - (a) Circuito de potência com carga indutiva;
 (b) formas de onda para a carga em condução contínua.

rão grandes tanto no disparo como no corte do transistor de potência.

Ao ser aplicada a tensão de comando $V_{B1} > 0$, (figura 2.2) há um tempo de retardo em que v_{CE} e i_C não se alteram. Mo

dificar-se-ão somente com v_{BE} atingindo $V_{BE\ sat}$, passando a circular corrente no coletor. Este aumento de corrente é rápido devido à corrente que circula na carga pelo circuito de D_{RL} . Enquanto $i_C < I_{L1}$ existirá corrente no D_{RL} , portanto não haverá aumento de tensão na carga e v_{CE} continuará igual à V_{CC} . A tensão v_{CE} só diminuirá quando o D_{RL} alcança sua condição de bloqueio, o que acontece somente após as cargas nele armazenadas serem evacuadas. Isto origina um pico de corrente no coletor igual à corrente reversa de recuperação (I_{RM}) do diodo, figura 2.2 (d). Conclui-se que até i_C atingir $I_{C1} + I_{RM}$ a tensão v_{CE} continuará igual a V_{CC} (figura 2.2 (d) (e)). Após v_{CE} excursiona até $V_{CE\ sat}$.

No comando de bloqueio - $V_{BE} < 0$ - a tensão v_{CE} só aumenta quando a corrente de base i_B for negativa (item 2.2.2) e i_C decrescerá após o tempo de armazenamento (t_{stg}) que pode ser visto na figura 2.2(b). Este tempo corresponde a excursão negativa da corrente de base pois está perfeitamente adaptada (item 2.2.2) na figura 2.2(d) |5|. O pico de tensão que existe em v_{CE} deve-se ao aumento de tensão no ânodo do D_{RL} para que este entre em condução com o conseqüente decréscimo da corrente de coletor.

As características do D_{RL} , como pode ser notado pelos dois últimos parágrafos, colaboram na eficiência do circuito na comutação.

Devido a simultaneidade de valores elevados de i_C e v_{CE} comprova-se que as perdas na comutação são altas tanto no bloqueio como no disparo. O gráfico $i_C(v_{CE})$ pode ser visto na figura 2.3.

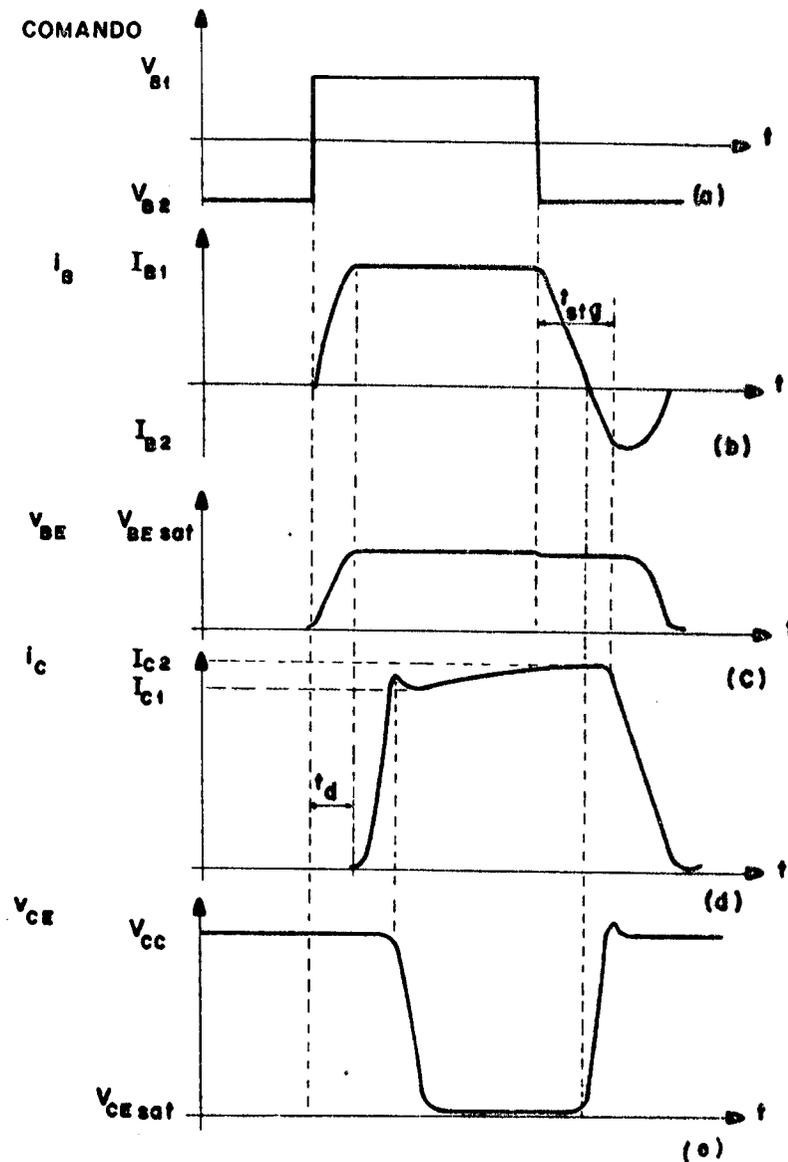


Figura 2.2 - Comutação no transistor de potência.

- (a) Sinal de comando; (b) comando de base;
 (c) tensão na base; (d) corrente no coletor;
 (e) tensão entre coletor e emissor [5], [6].

Pode-se observar que um dispositivo auxiliar é interessante para limitar o crescimento tanto de v_{CE} como da corrente i_C , no corte e disparo do transistor de potência respectivamente, diminuindo a potência dissipada na comutação e conseguindo o bloqueio para uma tensão próxima a V_{CEX} . A tensão V_{CEX} é definida para o corte do T_p com a junção base-emissor polarizada negativamen

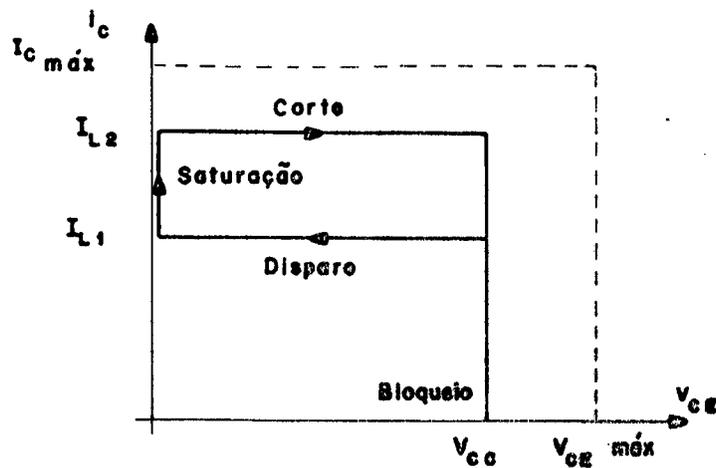


Figura 2.3 - Gráfico $i_C(v_{CE})$ para transistor em comutação, com carga em condução contínua.

te e corrente i_C nula. Esta tensão decresce rapidamente quando a corrente i_C não é nula, com aproximação assintótica para V_{CE0} (figura 2.4) [2].

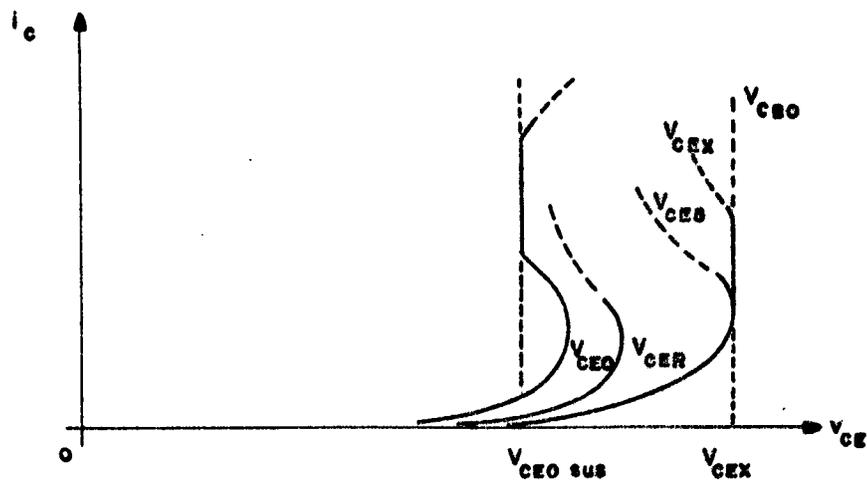


Figura 2.4 - Tensões máximas suportadas pelo transistor para diversas condições [7].

2.2.2. Influência do comando de base

O disparo do transistor é feito inicialmente com a corrente de base (i_B) carregando a capacitância da junção emissor-base até alcançar um certo nível para a condução, instante em que a tensão emissor-base alcança seu valor final $V_{BE\ sat}$ assim como a corrente de base i_B , só então comutando o transistor como pode ser visto na figura 2.2. Também existe alteração na carga da capacitância intrínseca da junção coletor-base (cargas estas oriundas do circuito de base) função da variação da tensão e capacitância intrínseca que implica no alargamento virtual da base na condução do transistor. Portanto, quanto mais rápido o crescimento da corrente na base e se acompanhada de uma sobrecorrente, melhor serão as características de disparo do circuito [5].

No bloqueio do transistor todas as cargas armazenadas no material semiconductor devem ser eliminadas devendo também ocorrer a recombinação dos portadores. Isto é conseguido rapidamente com corrente negativa na base e através da corrente coletor-emissor. Obtem-se mínimas perdas com o corte simultâneo das duas junções, pois: se a junção base-emissor cortar após a junção base-coletor, esta última irá para o seu limite físico, aumentando a resistência de coletor desaturando o transistor, ocasionando atraso no corte da corrente de coletor, figura 2.5(a); com o corte da junção base-emissor primeiro, a corrente de emissor se extinguirá, somente haverá recombinação dos portadores através da junção coletor-base, assim a corrente de coletor será igual a da base em módulo (figura 2.5(b)), enquanto v_{CE} já é igual a V_{CC} . Assim, adaptando-se a corrente de base inversa consegue-se o corte simultâneo

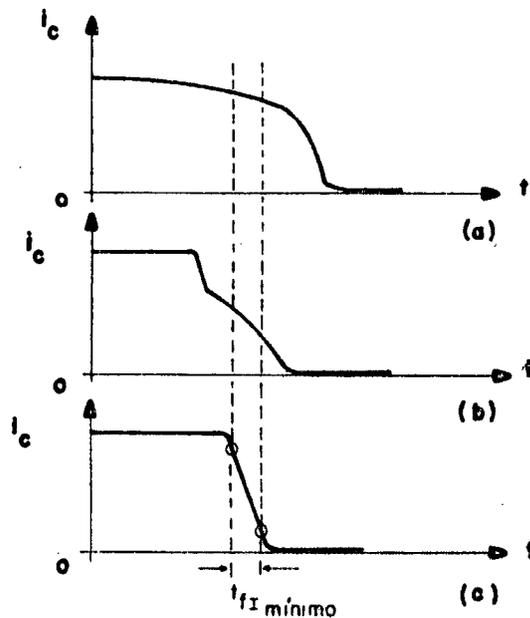


Figura 2.5 - Corrente de coletor no corte.

- (a) Junção base-emissor cortando por último;
- (b) junção base-emissor cortando primeiro;
- (c) corte simultâneo das junções, t_{fI} mínimo [5].

neo das duas junções e conseqüentemente uma menor dissipação de potência no corte do transistor (figura 2.5(c)) [5].

Na condução o transistor não deve operar sobre-saturado pois aí aumenta a carga armazenada, implicando em maior tempo de armazenamento bem como maior potência dissipada. A região de operação que apresenta melhores características com relação aos dois fatores mencionados é a região de quase-saturação (figura 2.6). O ganho nesta região é chamado de ganho forçado (β_f) definido por $I_{C\text{sat}}/I_{B\text{sat}}$, bem menor que o ganho $\beta = I_C/I_B$ da região linear. O β_f varia de 3 a 5 e em alguns casos chega a 10. Este parâmetro varia com o transistor e a corrente de coletor exigida deste, aumentando quanto maior a diferença entre I_C de operação e

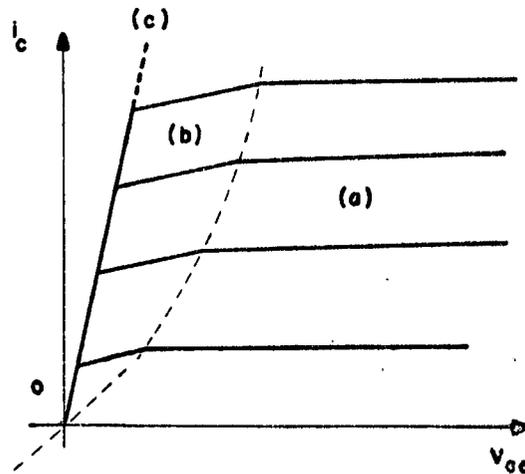


Figura 2.6 - Diferentes regiões de operação do transistor.

- (a) Região linear;
- (b) região de quase-saturação;
- (c) região de saturação.

$I_{C \max}$ característico do transistor. Na figura 2.6 nota-se que na região de quase-saturação a tensão V_{CE} será maior que operando na região de saturação. Para que o transistor permaneça na região de quase-saturação é necessário que i_B se adapte às variações de i_C impostas pela carga. Isto é obtido com o uso do diodo de anti-saturação (item 2.3.2).

2.3. Circuitos auxiliares

2.3.1. Circuito de ajuda à comutação (CAC) |6|

As características de funcionamento deste circuito são: no disparo retardar o crescimento da corrente no coletor; no corte desviar a corrente de coletor e atrasar a subida da tensão V_{CE} |4|, |5|, |6|, |7|, |8|.

Fatores para sua utilização em conversores estáticos de baixa frequência:

- uso do transistor na vizinhança dos valores máximos de corrente e tensão,
- proteção contra elevados dv/dt e di/dt ,
- facilidade na associação em paralelo de transistores,
- ganho em peso e volume.

O CAC é apresentado na figura 2.7(a). Na figura 2.7 (b) às formas de onda de $i_c(t)$ e $v_{CE}(t)$ são vistas com e sem CAC. Outras configurações do CAC variam a maneira como são evacuados as cargas de L e C [6], [9].

A indutância em série com o circuito de coletor l_i limita a velocidade de crescimento da corrente i_c e suporta a diferença de potencial $V_{CC} - V_{CE\ sat}$ até haver o bloqueio do D_{RL} . Também limita a I_{RM} do D_{RL} que é proporcional a $\frac{V_{CC}}{L}$ para certas condições de uso do diodo [6].

A energia armazenada em L.

$$W_L = \frac{1}{2} L I_c^2 \quad (2.1)$$

é evacuada, quando o transistor de potência está bloqueado, por D_L e r_L . O tempo de roda-livre de L:

$$t_L \approx 3 \frac{L}{r_L} \quad (2.2)$$

deve ser menor que o tempo de bloqueio do transistor. Uma diferença importante entre as duas indutâncias do circuito (L e carga) é

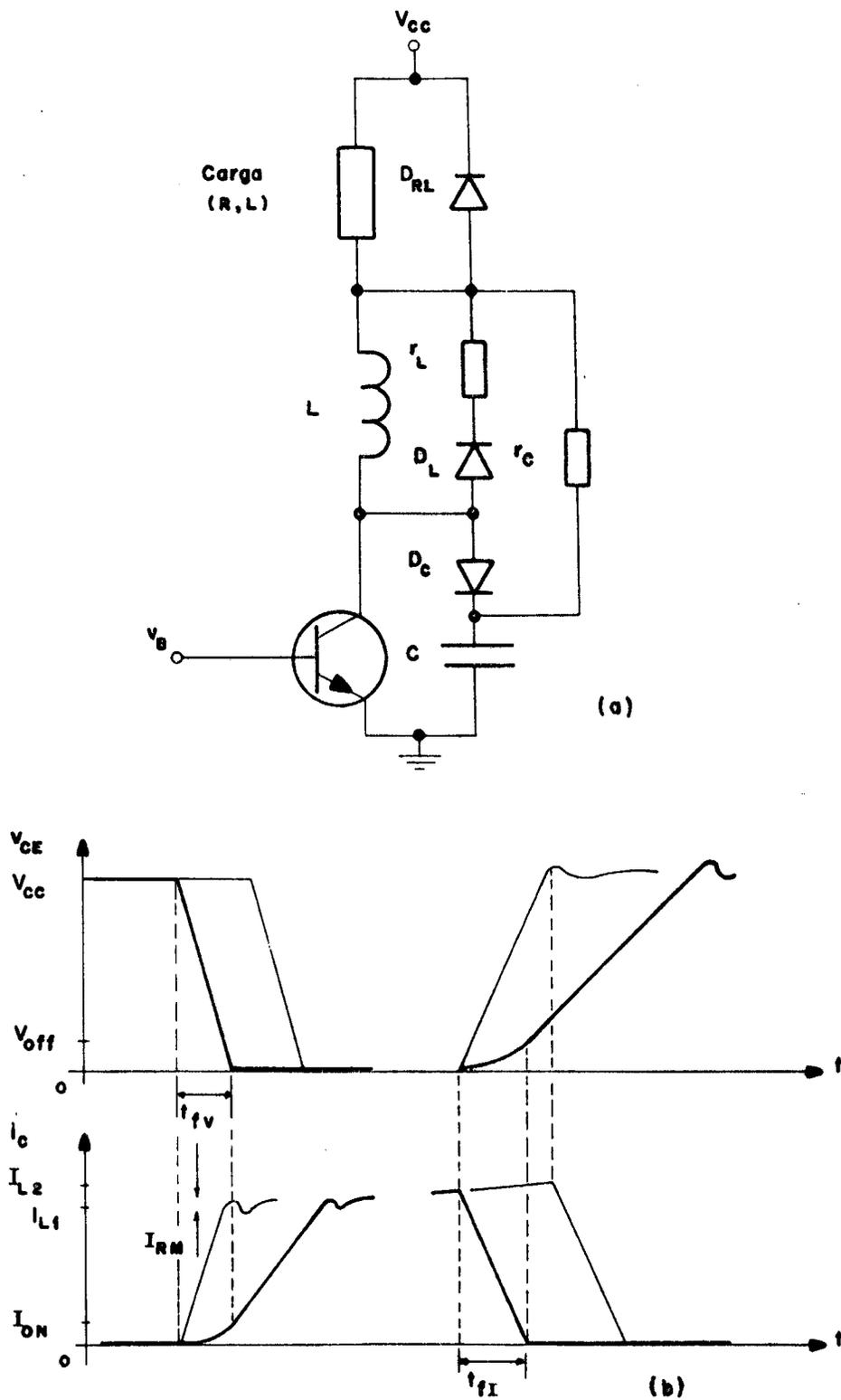


Figura 2.7 - Circuito de ajuda à comutação [4].

(a) Configuração esquemática;

(b) influência de v_{CE} e i_C , — com CAC — sem CAC.

o regime de condução, em L é descontínuo. D_L também impede que haja desvio de corrente de L no disparo do transistor.

No corte o capacitor C em paralelo com o transistor absorve a corrente de coletor e limita o crescimento de V_{CE} . D_C impede a influência de r_C no corte do transistor.

A energia armazenada em C:

$$W_C = \frac{1}{2} C V_{CC}^2 \quad (2.3)$$

é evacuada no disparo do transistor, ocasionando um pico de corrente. O tempo de descarga (t_C):

$$t_C \approx 3Cr_C \quad (2.4)$$

deve ser menor que o tempo de condução do transistor.

Devido ao CAC tem-se a sobretensão:

$$\Delta V \approx r_L I_C \quad (2.5)$$

no transistor, portanto:

$$V_{CE \max} > V_{CC} + \Delta V$$

e a sobrecorrente:

$$I_{RMM} = \frac{V_{CC}}{r_C} + I_{RM} \quad (2.6)$$

o primeiro termo da direita da eq. (2.6) é devido a descarga do capacitor, podendo ser compensado pela limitação de I_{RM} por L.

O comportamento de v_{CE} é afetado pela tensão direta necessária ao início da condução dos diodos D_C e D_L , para minimizar este inconveniente estes diodos devem ser rápidos para adquirirem a tensão de polarização direta (V_F).

O ciclo $i_C(v_{CE})$ com o CAC fica na forma da figura 2.8. Como a corrente é aproximadamente nula no bloqueio pode-se

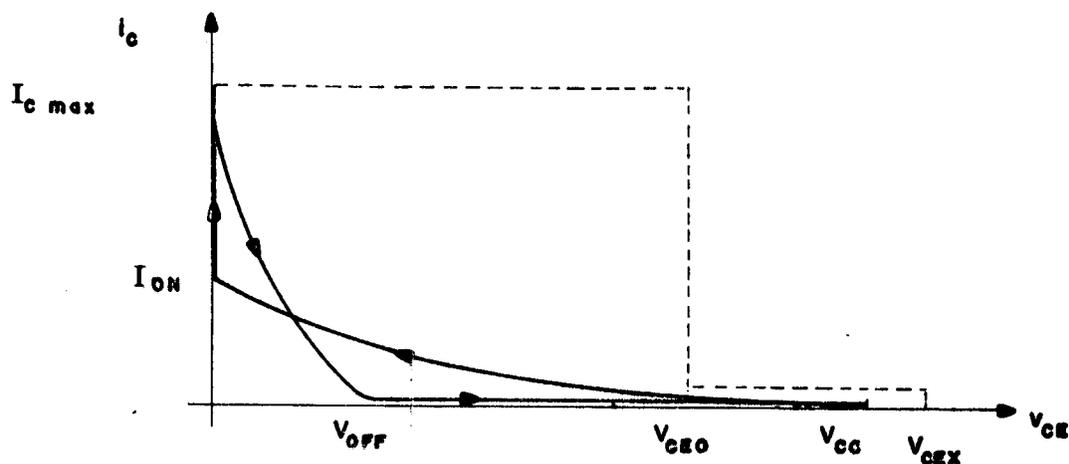


Figura 2.8 - Ciclo $i_C(v_{CE})$ com o CAC.

ir a tensões superiores a V_{CEO} para certas condições do circuito de base (item 2.2.2) sem ultrapassar a potência máxima possível de dissipar no transistor dado pela curva característica de tensão e corrente fornecida pelo fabricante do transistor.

2.3.2. Circuito para evitar a sobre-saturação do transistor de potência

Para adaptar a corrente de base do transistor de po

tência quando a corrente na carga não é constante pode-se usar o circuito da figura 2.9. Este circuito faz o T_p operar na região de

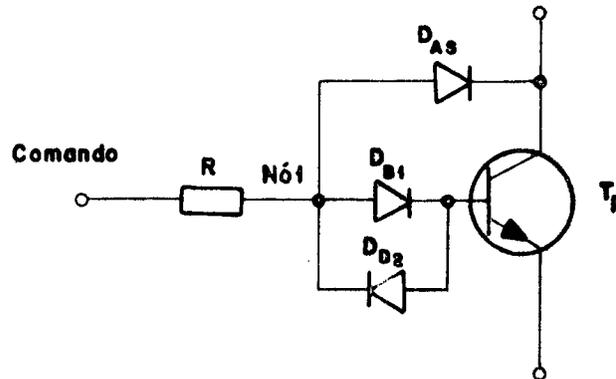


Figura 2.9 - Circuito para o T_p operar na região de quase-saturação [4].

quase-saturação, onde o D_{AS} é o chamado diodo de anti - saturação [4]. Nesta configuração força-se a tensão de V_{CE} ser maior que $V_{CE\ sat}$ do transistor.

$$V_{CE} = V_{BE\ sat} + V_F(D_{B1}) - V_F(D_{AS})$$

e

$$V_{CB} = V_F(D_{B1}) - V_F(D_{AS}) \approx 0$$

que é a condição de saturação do transistor. Assim, V_{CE} na condução do T_p será aproximadamente $V_{BE\ sat}$ para diodos de mesmo material semiconductor.

A operação do circuito da figura 2.9, na condução do T_p , consiste em ter-se para o nó 1:

$$V_1 = V_F(D_{B1}) + V_{BE\ sat}$$

se o transistor tender para a saturação o D_{AS} conduzirá proporcionando o equilíbrio entre i_B e v_{CE} . D_{B2} permite que seja extraída a corrente reversa do T_p no bloqueio.

O diodo D_B pode ser substituído pela junção v_{BE} do transistor de excitação de base (T_1) como na figura 2.10 [4]. Neste caso D_{B2} tem dupla função: a primeira mencionada no parágrafo anterior e a segunda de garantir a polarização negativa da junção base-emissor do T_1 no corte. O transistor T_1 não precisa ser de alta tensão, está conectado a fonte auxiliar do comando de base (V_{CCB}). Para o transistor T_1 operando na região linear o ganho de corrente será elevado, aproximadamente $\beta_f \cdot \beta$, onde β é o ganho de T_1 .

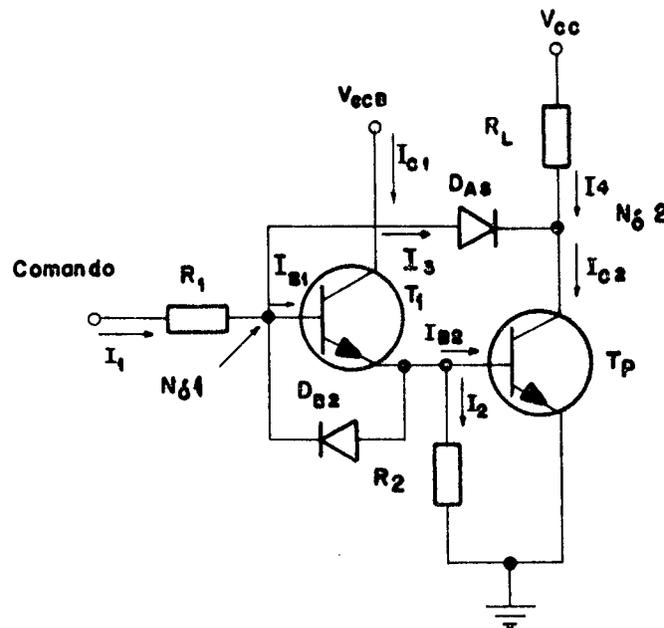


Figura 2.10 - Circuito em que o T_p opera na região de quase-saturação com transistor de excitação de base (T_1).

Para garantir a saturação deve-se ter:

$$I_1 \beta_f \beta > I_{C2}. \quad (2.7)$$

Considerando-se o circuito da figura 2.10 com o T_p conduzindo e a tensão de polarização direta nas junções semicondutores de 0,7v, tem-se:

$$V_{B1} = 1,4v$$

e

$$V_{C2} = 0,7v$$

$$I_4 = \frac{V_{CC} - 0,7}{R_L} \quad (2.8)$$

Para os nós 1 e 2, pode-se escrever:

$$I_1 = I_3 + I_{B1} \quad (2.9)$$

$$I_{C2} = I_4 + I_3 \quad (2.10)$$

como:

$$I_{C2} = I_{B2} \beta_f = (I_{B1} \beta - I_2) \beta_f$$

e

$$I_2 \ll I_{B1} \beta$$

$$I_{C2} \approx I_{B1} \beta \beta_f \quad (2.11)$$

(2.9), (2.10) e (2.11):

$$I_{B1} \approx \frac{I_1 + I_4}{(1 + \beta \beta_f)} \quad (2.12)$$

$$(2.8) \text{ e } (2.12): I_{B1} \approx \frac{I_1}{(1 + \beta\beta_f)} + \frac{1}{(1 + \beta\beta_f)} \frac{V_{CC} - 0,7}{R_L}$$

como:

$$I_1 \ll I_4$$

$$I_{B1} \approx \frac{1}{1 + \beta\beta_f} \frac{V_{CC} - 0,7}{R_L} \quad (2.13)$$

portanto quando satisfeita a eq. (2.8) a corrente de base I_{B1} praticamente não se altera com I_1 e é diretamente proporcional a corrente na carga.

$$(2.11) \text{ e } (2.13): I_{C2} \approx \frac{\beta\beta_f}{1 + \beta\beta_f} \frac{V_{CC} - 0,7}{R_C} \quad (2.14)$$

Nesta equação pode-se notar que a corrente de coletor do T_p , apesar do transistor não estar completamente saturado, não depende do ganho de corrente do circuito do comando pois $\beta\beta_f \gg 1$.

2.4. Conclusão

Nota-se que o transistor bipolar de potência aumenta seu desempenho, quando operado em comutação ao otimizar-se o circuito de comando e adequar-se o circuito de potência, implicando em mínimas perdas na comutação.

O comando da base ótimo deve oferecer ao T_p :

- di_B/dt elevado no disparo do transistor acompanhado de uma sobrecorrente,

- $(-di_B/dt)$ adaptado no corte,
- corrente reversa no bloqueio,
- polarização inversa na junção base-emissor no bloqueio.

O circuito de ajuda à comutação garante a não simultaneidade de valores elevados para v_{CE} e i_C . O D_{AS} une as duas etapas - comando e potência - não permitindo a sobre-saturação do T_p . Consegue-se com isto, menor potência dissipada, daí menores dissipadores no equipamento e o uso do T_p com tensões superiores a V_{CEO} .

C A P Í T U L O 3

CIRCUITO DO COMANDO DE BASE DO TRANSISTOR DE POTÊNCIA

3.1. Introdução

Neste capítulo é feito o estudo de uma estrutura para o comando da base do transistor de potência; sendo a baixa frequência de operação uma característica importante na determinação do circuito.

Como são controlados seis transistores independentemente, buscou-se a identidade de circuitos, tanto em relação ao estágio do comando da base como nas fontes auxiliares, surgindo a idéia de uma fonte única (positiva) para cada comando.

O circuito que é desenvolvido até o final deste capítulo além de fornecer à base um sinal com as características apresentadas no item 2.2.2 para um comando ótimo, apresenta: interface com a lógica de comando; proteção contra desaturação do transistor de potência com informação óptica; isolamento elétrico da lógica de comando e outras fontes do equipamento através de fotoacopladores.

Os resultados obtidos experimentalmente são apresentados.

3.2. Determinação do tipo de alimentação auxiliar

Através do circuito do inversor trifásico com tran

sistor de potência da figura 1.7, vê-se a necessidade do uso de diversas fontes auxiliares devido aos diferentes níveis em relação à terra dos transistores. Para circuitos de comando de base projetados para funcionar com uma única fonte positiva são necessárias 6 fontes, enquanto no uso de fontes positivas e negativas em cada comando, 8 fontes fazem-se necessárias considerando-se fontes distintas ou 12 para fontes idênticas.

Analisando-se as oito fontes necessárias ao comando de base com fontes duplas as potências nestas são de valores diferentes. Nas quatro fontes positivas, a que alimentar os comandos dos três transistores com emissor comum deverá ter potência superior às outras três. Semelhantemente, acontece com as quatro fontes negativas, só que nestas as potências seriam de valores bem inferiores que nas positivas. A vantagem é do isolamento elétrico ser necessário em somente três comandos, com o conseqüente menor uso de foto-acopladores. Considerando-se possíveis influências do ruído elétrico no comando lógico devido ao não isolamento elétrico de todos os comandos de base, esta vantagem pode ser questionada.

No uso do comando de base com fonte única positiva são necessárias no inversor trifásico seis fontes auxiliares iguais e seis comandos de base idênticos. Com isto a estrutura total do comando de base dos transistores de potência não fica prejudicada pois pode-se conseguir todos os requisitos para este sinal (item 2.2.2) e com elevado índice de padronização do equipamento final.

3.3. Diagrama em blocos

O diagrama em blocos completo está na figura 3.1 ,

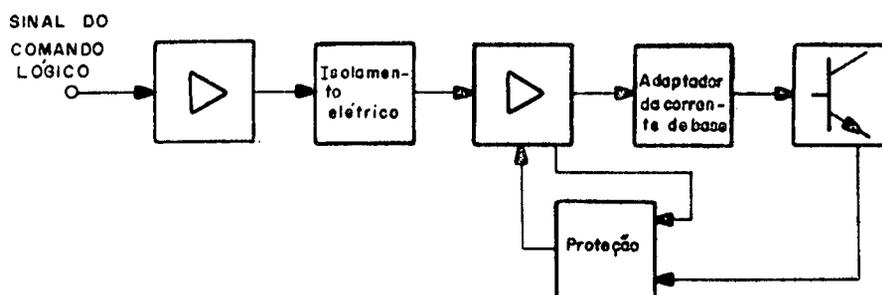


Figura 3.1 - Diagrama em blocos do comando de base do transistor de potência.

onde vê-se: blocos amplificadores de corrente, proteção para assegurar a condução do T_p na área de operação segura (SOA), isolamento elétrico através de isoladores-ópticos.

3.4. Célula básica

O modo de operação da estrutura do comando de base consiste na variação da tensão do emissor do transistor principal (T_p) para se obter a polarização positiva e negativa da junção base-emissor do T_p ($j_{BE}(T_p)$). Assegurando-se no bloqueio deste uma tensão negativa a partir de uma única fonte de alimentação auxiliar positiva (V_{CCB}) em cada um dos circuitos do comando de base.

A estrutura fundamental é apresentada na figura 3.2, onde o bloqueio e a condução do T_p são assegurados na saturação de T_1 e T_2 respectivamente, os quais conduzem alternadamente |4|.

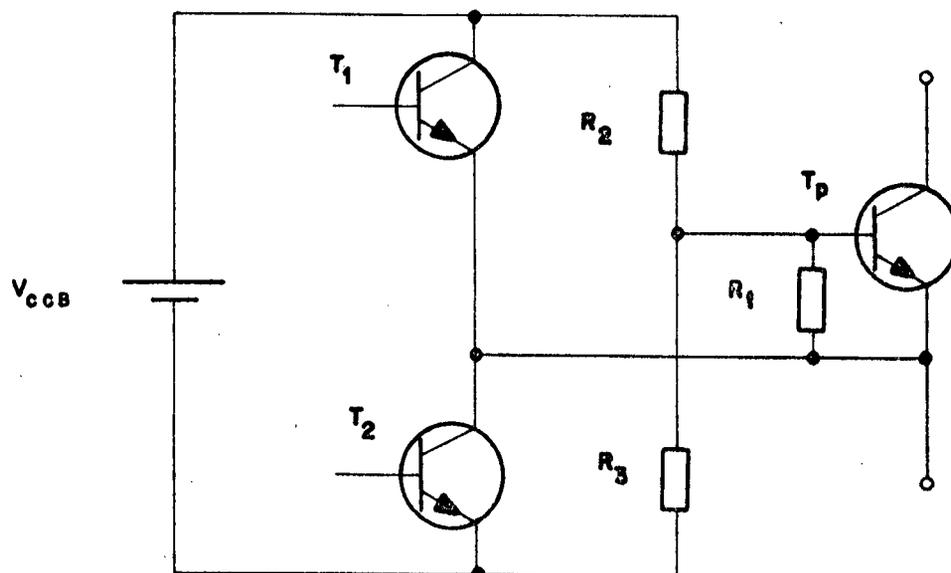


Figura 3.2 - Célula básica do comando de base com fonte de alimentação única.

A fonte de alimentação do circuito é um potencial flutuante em relação a alimentação de potência.

Para T_2 saturado deve-se ter o potencial $V_B(T_p)$ determinado pelo divisor resistivo R_2 e R_3 maior que $V_{CE\text{ sat}}(T_2)$, isto é:

$$V_B(T_p) = V_{CE\text{ sat}}(T_2) + V_{BE\text{ sat}}(T_p) \quad (3.1)$$

que assegura a condução do T_p .

Na saturação de T_1 :

$$V_E(T_p) = V_{CCB} - V_{CE\text{ sat}}(T_1) \quad (3.2)$$

$$\text{e} \quad V_E(T_p) > V_B(T_p) \quad (3.3)$$

o que garante a polarização inversa na $j_{BE}(T_p)$.

R_1 tem a função de diminuir a corrente inversa no $T_p |5|$.

3.5. Circuitos complementares

3.5.1. Isolamento elétrico

Devido aos diferentes níveis de tensão que estão os transistores de potência (figura 1.7) e o tipo de comando escolhido faz-se necessário o isolamento elétrico do comando de base do circuito de comando lógico e da fonte de potência.

O isolador escolhido é do tipo foto-acoplador integrado, pois: o sinal a ser acoplado é da forma retangular e positiva; possui pequenas dimensões e alto valor de isolação. Na figura 3.3 podem ser vistas as características internas deste componente integrado e as ligações usuais adotadas pelos fabricantes.

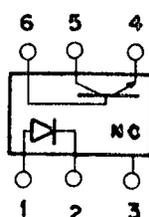


Figura 3.3 - Foto-acoplador integrado e ligações internas usuais.

No uso do transformador de pulso deveria ser feito inicialmente uma adequação do sinal o que aumentaria o número de componentes.

O inconveniente do foto-acoplador é o atraso introduzido ao sinal. Este problema é reduzido otimizando-se o circui

to, tornando insignificante para a frequência de operação e pelos cuidados tomados no circuito do comando lógico com relação ao tempo de segurança.

Os dados do componente utilizado são apresentados no Apêndice I.

3.5.2. Proteção contra dessaturação do transistor de potência

Para assegurar que o transistor de potência opere ao conduzir com um valor de V_{CE} menor ou igual a um certo valor máximo pré-fixado, isto é, para garantir que o transistor não saia da região de quase-saturação é usado o circuito de proteção a ser descrito.

O sistema consiste em vigiar a tensão $V_{CE\text{ sat}}(T_p)$, a qual ao atingir o valor máximo de V_{CE} pré-ajustado, age no circuito de base bloqueando o T_p .

A dessaturação pode ser proveniente: do aumento da corrente de coletor com o comando de base não sendo capaz de fornecer corrente para manter o transistor operando satisfatoriamente, um disparo indevido.

O circuito básico pode ser visto na figura 3.4.

Normalmente o transistor T_1 está cortado com $V_E(T_1)$ entre:

$$V_{E\text{ max}}(T_1) = V_{CE\text{ sat}}(T_p) + V_F(D_1) \quad (3.4)$$

e um valor menor que deve ser aplicado no emissor do T_1 quando o T_p estiver cortado.

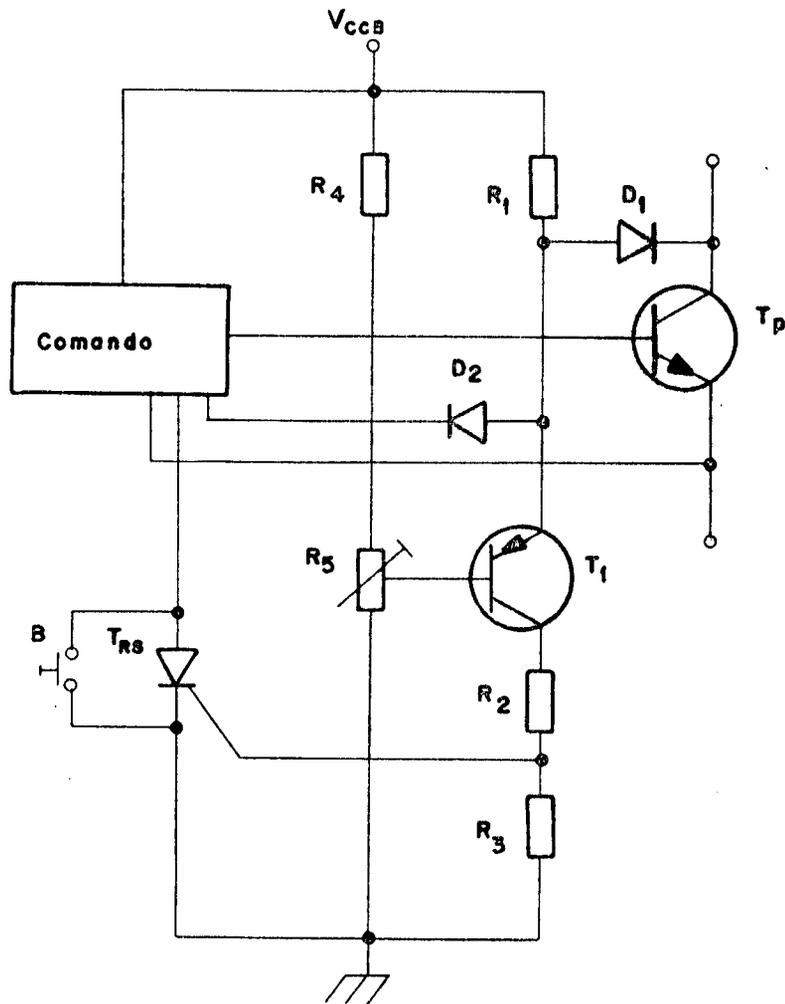


Figura 3.4 - Circuito de proteção contra dessaturação do T_p quando este estiver conduzindo.

Aumentando $V_{CE\text{ sat}}(T_p)$, T_1 conduzirá para um certo nível determinado por $V_B(T_1)$, pré-ajustado por intermédio de R_5 , disparando o tiristor (T_{RS}) que age no comando de base bloqueando o T_p .

Para desativar este circuito deve ser interrompido a corrente do T_{RS} através do interruptor B. Este circuito de segurança só será realmente desativado se o transistor entrar em operação normal.

O interruptor B também serve para: simular defeitos num dos comandos de base, testar o indicador visual, testar as fontes de alimentação auxiliares (V_{CCB}), estudar as diversas formas de onda na carga para algum(s) transistor(es) permanentemente(s) fora do circuito.

3.5.3. Amplificadores de corrente

Como na entrada do circuito tem-se um pequeno sinal de comando e os transistores principais (T_{ps}) trabalham em regime de comutação são necessárias várias etapas amplificadoras de corrente, as quais são vistas na figura 3.10.

3.5.4. Otimização da corrente de base do transistor principal

Conforme visto no item 2.2.2 para o máximo rendimento do circuito de potência a corrente de base deve apresentar certos requisitos como: picos de corrente na comutação, $(-di_B/dt)$ ajustado e extração de corrente no bloqueio através da base. Com esta finalidade as componentes introduzidas na célula fundamental são mostradas na figura 3.5.

Com os capacitores C_1 ou C'_1 obtem-se a sobre corrente tanto no corte como na saturação. Analisando o comportamento de C_1 nota-se que ele se carrega no disparo do T_p e diminui sua carga no corte do T_p pois a diferença de potencial nos seus terminais diminui, obtendo-se assim os picos de corrente desejados. No C'_1 o efeito é semelhante, como a tensão que é controlada para conseguir-se o bloqueio e saturação do T_p é a de emissor, no blo

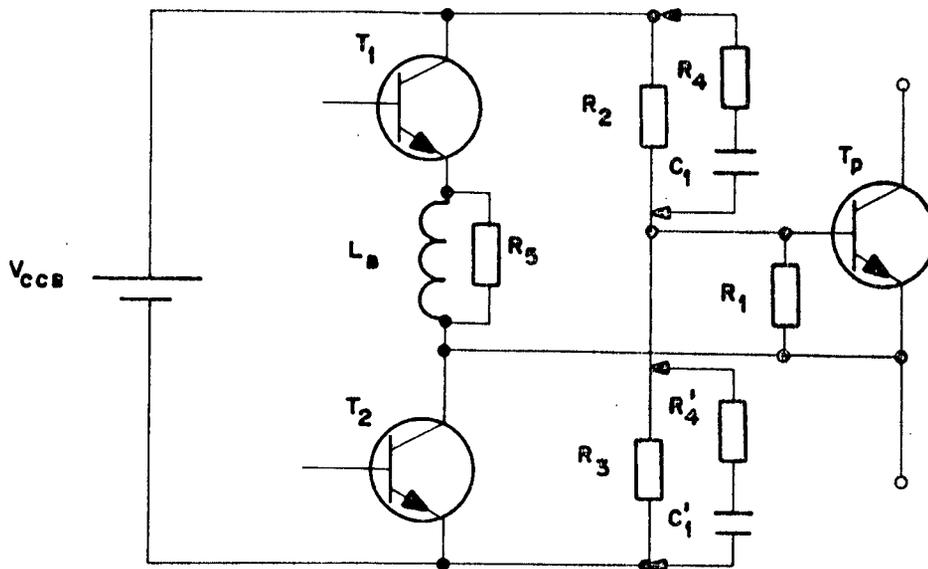


Figura 3.5 - Célula fundamental do comando de base acrescida dos componentes para otimização da corrente de base.

queio a tensão de base, referenciada à massa da fonte auxiliar (V_{CCB}), é mais elevada implicando em maior tensão nos terminais de C_1' . Na saturação ocorre o inverso. Portanto, com o acréscimo de um dos capacitores (C_1 ou C_1') logra-se os picos de corrente tanto positivos como negativos. A resistência em série com o capacitor (R_4 ou R_4') limita estes picos de corrente.

A velocidade de variação di_B/dt é controlada adicionando-se ao ramo acionado no corte uma pequena indutância (L_B) de alguns microhenrys. O acréscimo desta indutância implica no aumento do tempo de armazenamento (t_{stg}) e o decréscimo no tempo de queda de corrente (t_{fI}), como pode ser constatado na figura 3.6 |5|.

Oscilações parasitas podem ocorrer devido ao circuito formado por L_B e a capacitância intrínseca da junção base-emissor do T_p (figura 3.5). Estas oscilações são amortecidas pela

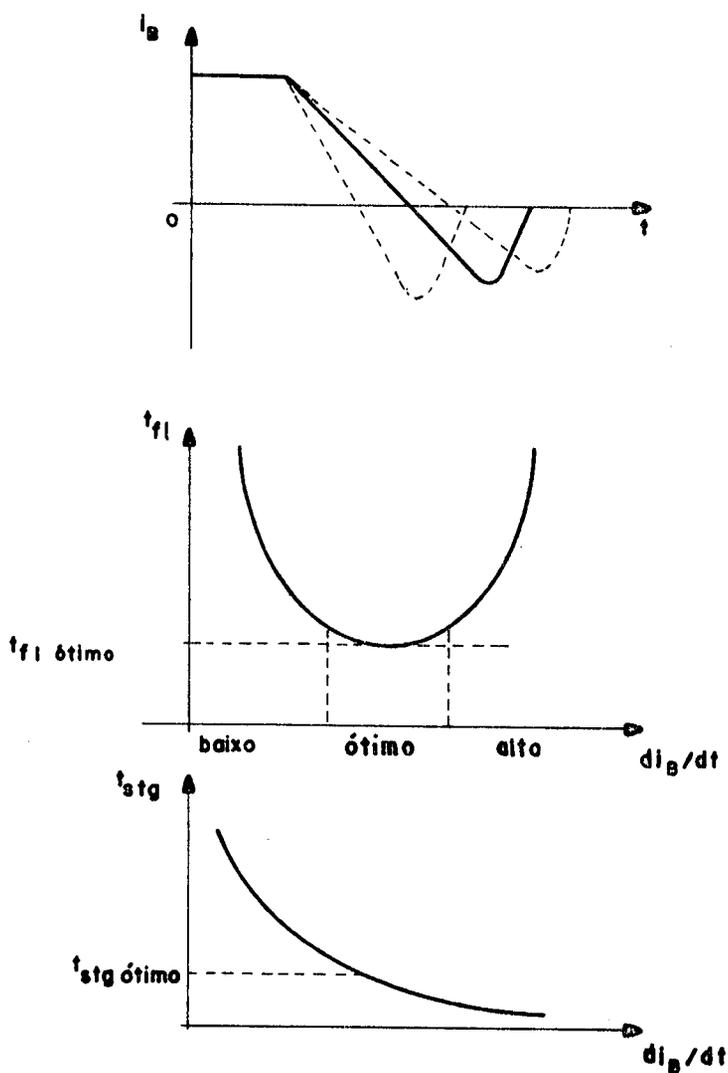


Figura 3.6 - Variação de t_{fI} e t_{stg} em relação de $d_{i_B}/d_t |5|$.

resistência em paralelo (R_5) com L_B .

3.6. Elementos de projeto

Os transistores do comando de base trabalham em regime de comutação. Este tipo de operação deveu-se, principalmente, à grande imunidade ao ruído que obtem-se.

O modelo dos transistores que é usado no projeto

é o modelo para grandes sinais e baixas frequências que são as condições existentes no projeto |10|.

O transistor T_2 (figura 3.10) além de funcionar como amplificador de corrente, devido ao regime de operação submetido, age como comparador de modo que o sinal em seu coletor tenha os tempos de comutação bem menores que os tempos de comutação do foto-acoplador.

O foto-acoplador também é utilizado saturado ou cortado, para isto é necessário que o ganho do componente seja menor ou igual a 20% |11|. Como é um circuito para operar em baixas frequências ($f_{\max} = 60\text{Hz}$) o foto-acoplador não precisa ter características especiais, como os chamados de alta-velocidade podendo ser utilizados os comumente encontrados.

O circuito de proteção de dessaturação é formado basicamente por T_4 , T_5 , D_4 , D_5 e T_{RS} (figura 3.10). Os dois transistores em regime normal estão cortados, isto é, quando este circuito de proteção não está acionado. Sendo detectada a dessaturação do T_p através do diodo D_5 , os transistores mudam seus estados forçando o corte do T_p . Para que o $V_E(T_4)$ não aumente no bloqueio do T_p usa-se o diodo D_4 , cujo cátodo está conectado ao coletor do T_6 . Este transistor satura no corte do T_p , garantindo um valor para o $V_E(T_4)$ menor, pois:

$$V_{CE \text{ sat}}(T_6) < V_{CE \text{ sat}}(T_p) . \quad (3.5)$$

Para que o circuito mantenha-se acionado ao ser detectada a dessaturação usa-se o T_{RS} . Este é disparado ao entrar em condução T_4 que por sua vez comuta T_5 forçando a condução do T_6 e conseqüente

mente o corte do T_p . O diodo D_2 evita que a corrente $(-I_c(T_5))$ seja desviada da base do T_6 que levaria este transistor à região de operação linear.

Na execução da célula básica preferiu-se o uso de dois transistores complementares como na figura 3.7. Assim, para

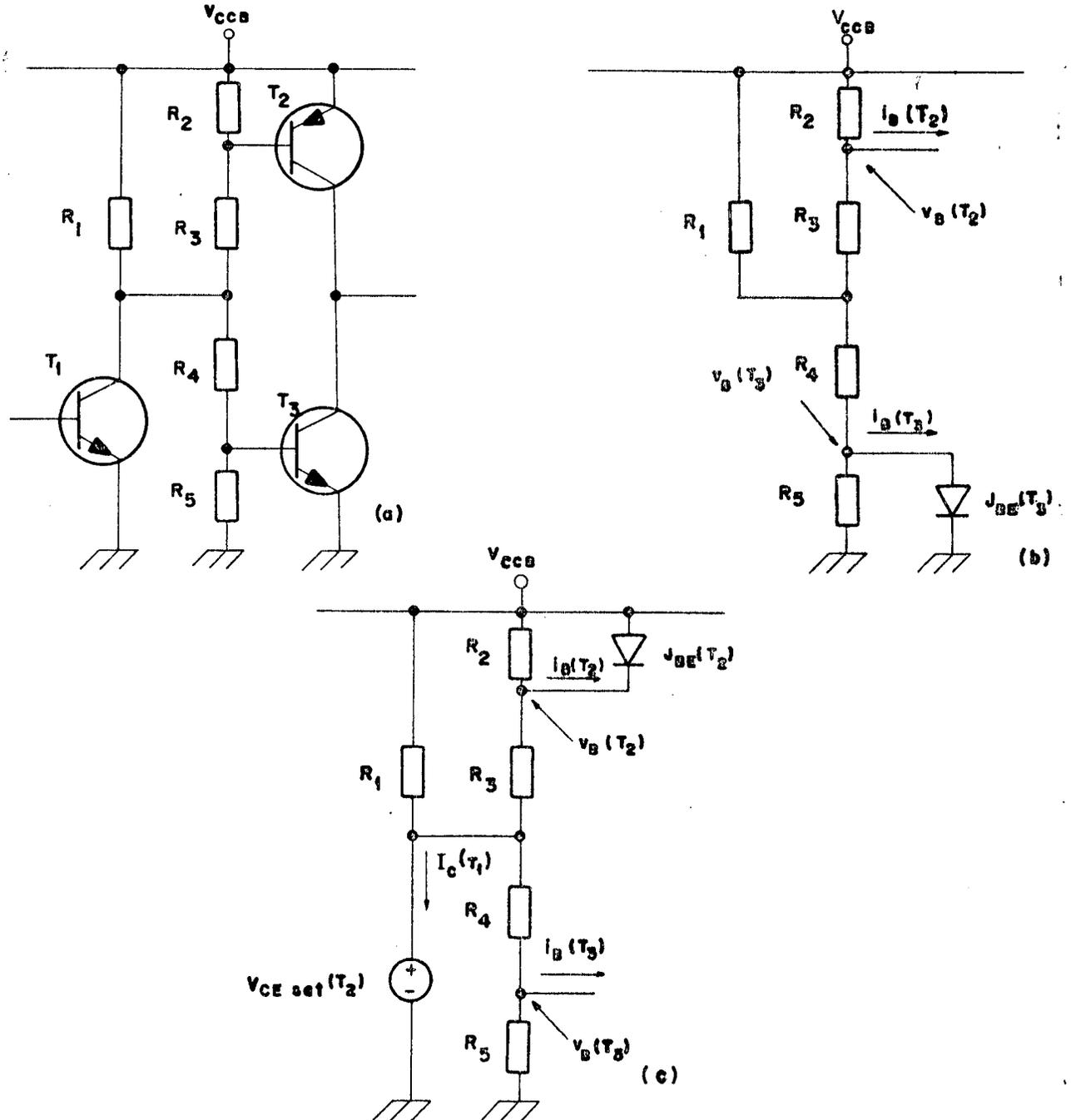


Figura 3.7 - Célula básica com transistores complementares e seu comando. (a) Circuito; (b) modelo para o T_p conduzindo; (c) modelo para o T_p cortado.

o T_p conduzindo a configuração do circuito é apresentada na figura 3.7(b), onde:

$$V_B(T_2) > V_{CCB} - V_{BE\text{ sat}}(T_2) \quad (3.6)$$

$$I_B(T_2) \approx 0 \quad (3.7)$$

$$I_B(T_3) = \frac{I_C(T_3)}{\beta_f} \quad * \quad (3.8)$$

Na outra condição, ou seja com o T_p cortado, a configuração está na figura 3.7(c), onde:

$$V_B(T_2) = V_{CCB} - V_{BE\text{ sat}}(T_2) \quad (3.9)$$

$$I_B(T_3) \approx 0 \quad (3.10)$$

$$I_B(T_2) = \frac{-I_C(T_2)}{\beta_f} \quad * \quad (3.11)$$

Para que as correntes nas resistências R_{22} e R_{23} da figura 3.10 não sejam altas é usado o transistor de excitação de base (T_9) do transistor de potência. R_{25} é usada para diminuir a potência dissipada em T_9 . A etapa de excitação do transistor de potência é apresentada na figura 3.8, cuja estrutura na condução de T_p está na figura 3.8(b), onde:

* β_f que garanta a quase-saturação do transistor.

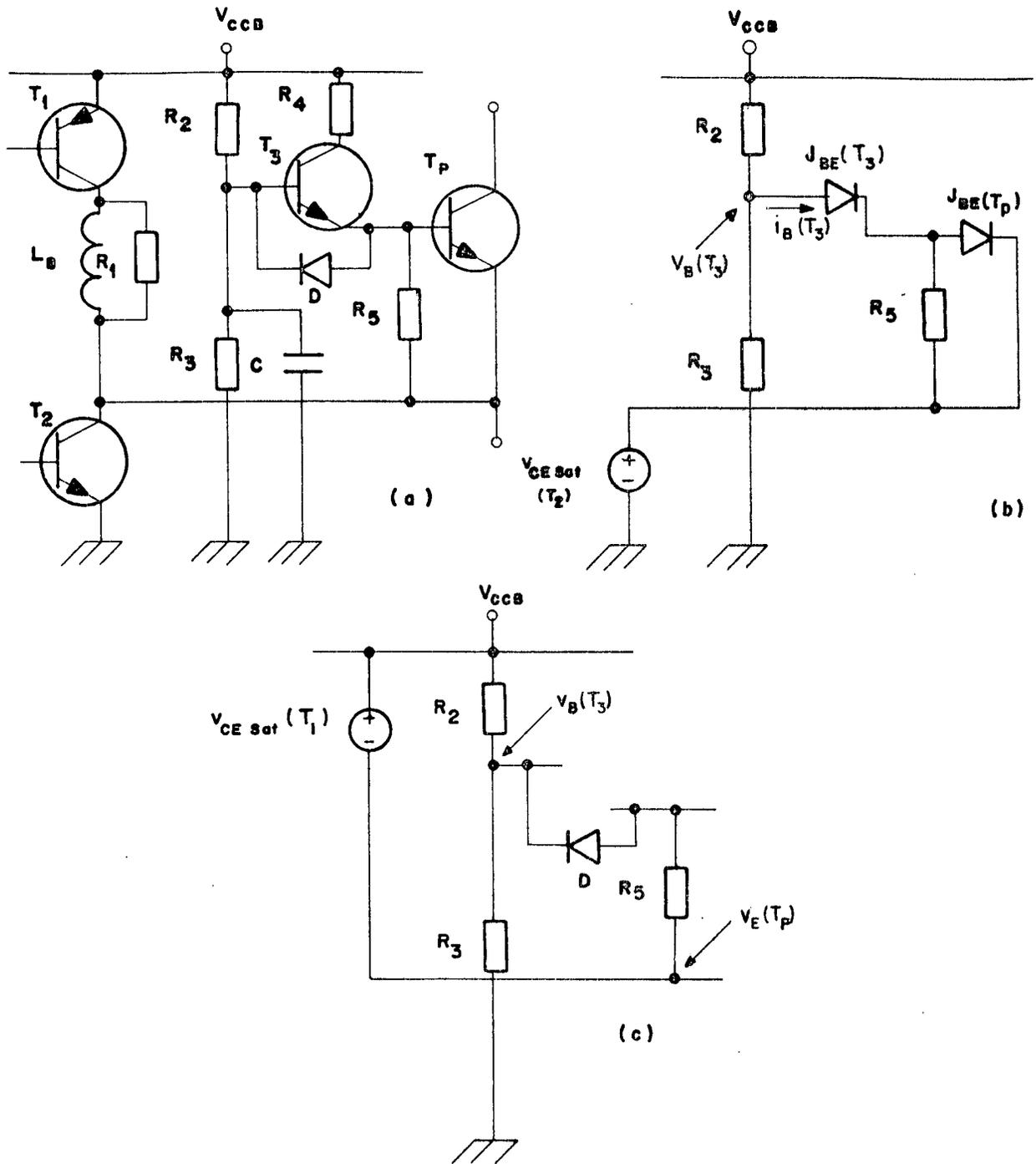


Figura 3.8 - Excitação do transistor de potência.

(a) Circuito;

(b) modelo para o T_P conduzindo;

(c) modelo para o T_P cortado.

$$I_B(T_3) = \frac{I_{C \max}(T_p)}{\beta_f(T_p)\beta_f(T_3)} \quad (3.12)$$

$$V_B(T_3) = V_{BE \text{ sat}}(T_3) + V_{BE \text{ sat}}(T_p) + V_{CE \text{ sat}}(T_2). \quad (3.13)$$

e no corte a figura 3.8(c), onde:

$$V_E(T_p) = V_{CCB} - V_{CE \text{ sat}}(T_1) \quad (3.14)$$

$$\frac{V_{CCB} - V_B(T_3)}{R_2} + \frac{V_E(T_p) - V_F(D) - V_B(T_3)}{R_5} - \frac{V_B(T_3)}{R_3} = 0. \quad (3.15)$$

Com estas expressões, fixadas as constantes, a variação de $V_B(T_3)$ em função de R_5 é vista graficamente na figura 3.9. Nota-se que a partir de um certo valor o aumento de R_5 não provoca uma diminuição substancial em $V_B(T_3)$ e conseqüentemente na tensão inversa de polarização de $j_{BE}(T_p)$. Isto é um fator importante nesta estrutura, pois é interessante que R_5 seja grande para diminuir a corrente inversa no T_p (item 3.4).

O circuito do comando de base completo desenvolvido é apresentado na figura 3.10.

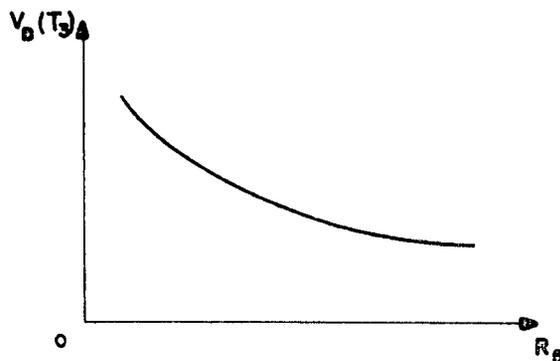


Figura 3.9 - Variação relativa de V_B frente a R_5 .

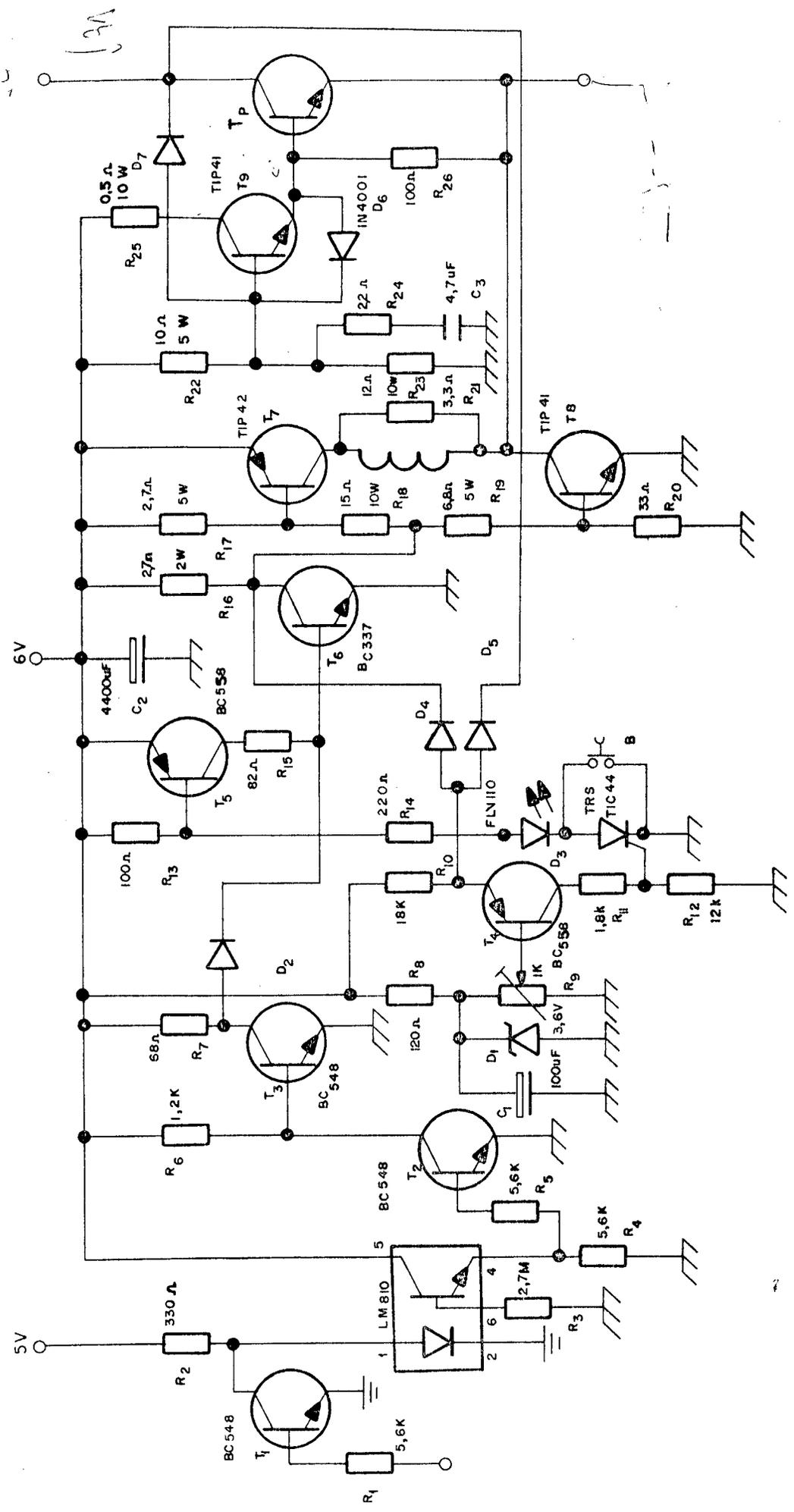


Figura 3.10 - Circuito completo do comando de base desenvolvido.

3.7. Resultados experimentais

No oscilograma da figura 3.11 vê-se $v_{BE}(T_p)$ e $i_B(T_p)$.

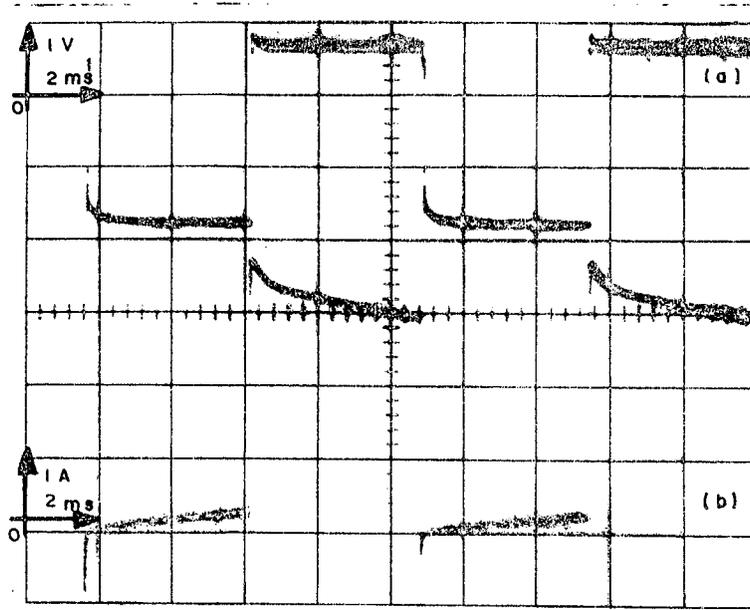


Figura 3.11 - Formas de ondas obtidas no comando de base desenvolvido com o D_{AS} desconectado do circuito. (a) $v_{BE}(T_p)$; (b) $i_B(T_p)$.

A característica principal de $v_{BE}(T_p)$ é sua tensão inversa obtida de -1.7 V. Nota-se em $i_B(T_p)$ os picos de corrente na comutação e que o circuito é capaz de prover na base do T_p uma corrente contínua de 3A que é o valor máximo, pois o D_{AS} não está acoplado ao circuito.

Estando conectado ao circuito o D_{AS} e com uma carga que exija a componente contínua da corrente de 9A apresenta-se as fotografias das figuras 3.12 e 3.13. Na figura 3.12 aparece $v_{BE}(T_p)$ e $i_B(T_p)$ com as características ideais (item 2.2.2) e na figura 3.13 somente $i_B(T_p)$ para uma escala de tempo ampliada, on

de está em detalhe a forma da corrente inversa na base.

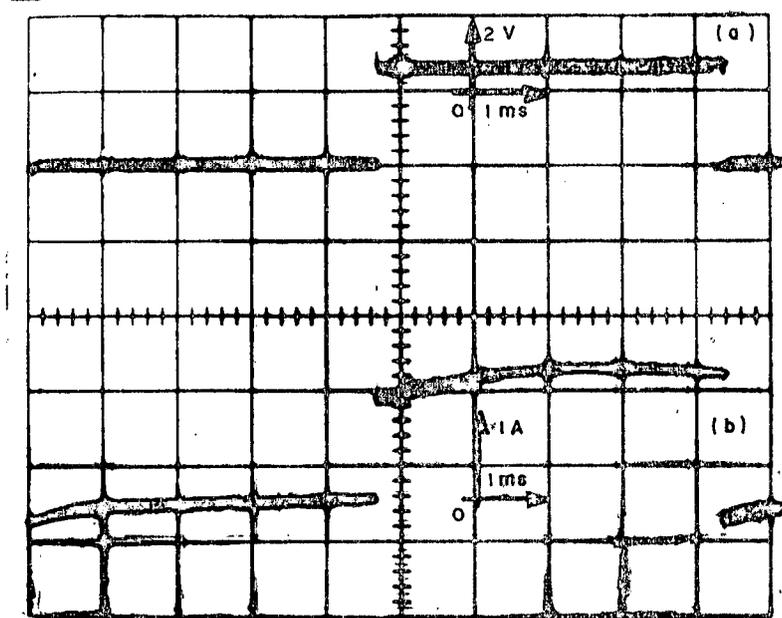


Figura 3.12 - Formas de onda do comando de base com o D_{AS} acoplado ao circuito com a componente contínua de 9A na carga.

(a) $v_{BE}(t)$; (b) $i_B(T_p)$.

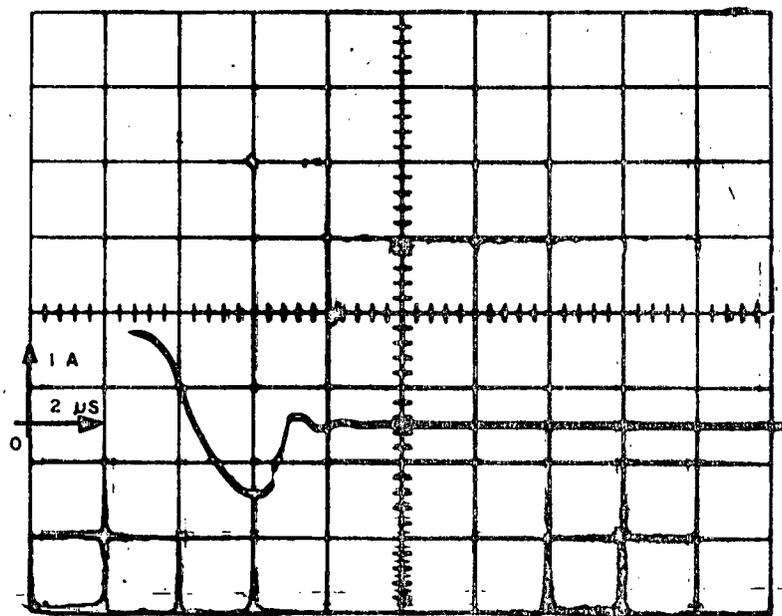


Figura 3.13 - Detalhe da corrente inversa de base (i_B) do T_p .

O aumento do tempo de armazenamento para o T_p so bre-saturado pode ser constatado comparando-se as fotografias das figuras 3.13 e 3.14, pois nesta última o circuito está sem o D_{AS} .

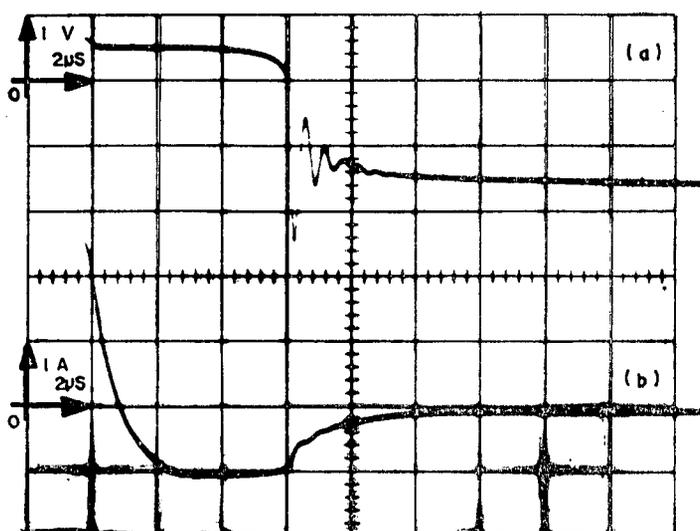


Figura 3.14 - Detalhe do comando de bloqueio para o T_p sobre-saturado com o conseqüente aumento do t_{stg} .

(a) $v_{BE}(T_p)$; (b) $i_B(T_p)$.

Constata-se a importância do pico inverso de corrente na base obtido através de C_B da figura 3.15 comparando-a com a 3.14, onde a única diferença é a desconexão do C_B do circuito, o que implica no aumento pronunciado do t_{stg} .

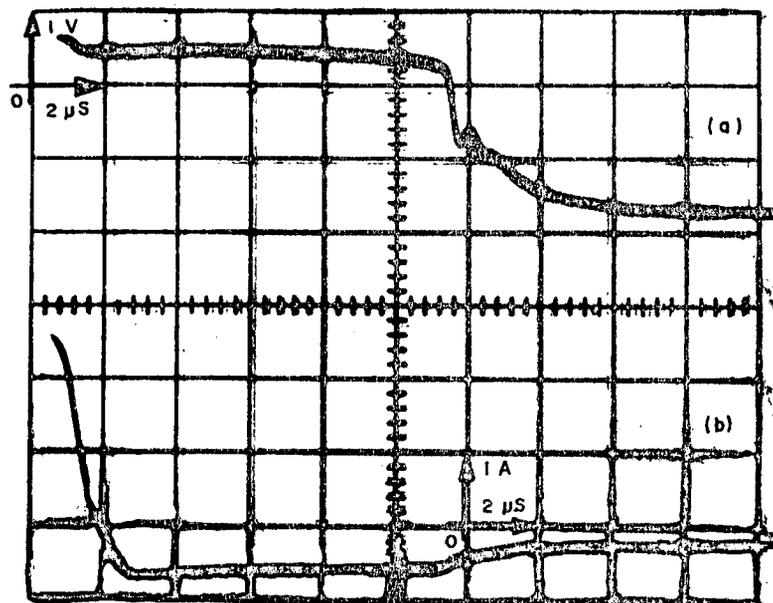


Figura 3.15 - Detalhe do comando de bloqueio com o C_B desconectado para o T_p sobre-saturado com o pronunciado aumento do t_{stg} . (a) $v_{BE}(T_p)$; (b) $i_B(T_p)$.

3.8. Conclusão

A estrutura mostrou bom desempenho, obtendo-se todos os requisitos para o comando de base ótima para transistores de potência bipolares. Tendo este comando a vantagem da utilização de somente uma fonte auxiliar, o que normalmente não acontece em circuitos com esta finalidade.

Ressalta-se a facilidade de obtenção dos componentes empregados no mercado nacional especializado. Com isto uniu-se ao desempenho do circuito, a facilidade de reprodução e o baixo custo.

CAPÍTULO 4

GERADOR DE FREQUÊNCIA DO INVERSOR

4.1. Introdução

Neste capítulo é desenvolvido um conversor tensão-freqüência (V/F) que é usado como gerador de freqüência do inversor trifásico. O relacionamento entre a tensão de controle (V_{CONT}) e a freqüência é linear (figura 4.1). Esta característica é inte



Figura 4.1 - Diagrama em bloco do V/F com característica linear.

ressante para facilitar o acoplamento do inversor trifásico com outros sistemas, particularmente com o motor de indução (item 1.2.2).

4.2. Princípio de funcionamento

O princípio de funcionamento do V/F com característica linear caracteriza-se pelo uso do circuito integrador, cuja função de transferência é:

$$v_o = k \int_0^T v_i dt + C$$

onde:

- k: constante de integração
- C: tensão de saída em t_0^- ($^+$ e)
- T: período de integração

e sua frequência de saída para v_i constante no intervalo de integração:

$$f_o = \frac{k}{v_o - C} v_i$$

se v_o é limitado entre dois valores fixos ($^+$ e) nota-se que a frequência de saída terá um relacionamento linear com relação a v_i . Portanto, com um circuito realimentado que comute a entrada do integrador cada vez que sua saída lógica atinja dois valores fixos ($^+$ e) obtém-se o V/F com característica linear.

4.3. Diagrama em blocos

O V/F é composto de três blocos básicos (figura 4.2): comparador com histerese que limita entre dois valores ($^+$ e) a excursão do sinal de saída do integrador, amplificador com ganho $^+1$ que transforma o nível contínuo de controle (v_{CONT}) da frequência em um sinal alternado com amplitude variável ($^+ v_{CONT}$) e o circuito integrador.

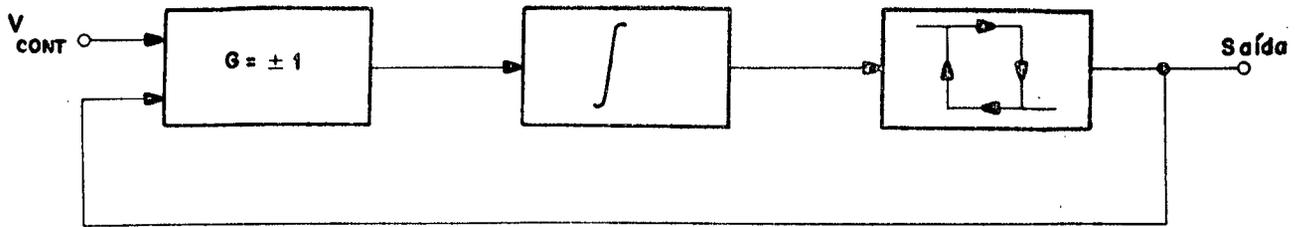


Figura 4.2 - Diagrama com os três blocos básicos do V/F.

4.4. Células integrantes

Os circuitos são elaborados com amplificadores operacionais cujas configurações usadas são apresentadas a seguir. As considerações a serem feitas são para amplificadores operacionais ideais.

a) Integrador (figura 4.3(a)) [12], [13]:

$$\frac{v_i - e_d}{R} + i_c = 0 \quad (4.1)$$

$$i_c = C \left(\frac{dv_o}{dt} - \frac{de_d}{dt} \right) \quad (4.2)$$

mas: $e_d \approx 0 \quad (4.3)$

(4.3) em (4.1) e (4.2):

$$V_o = - \frac{1}{RC} \int v_i dt \quad (4.4)$$

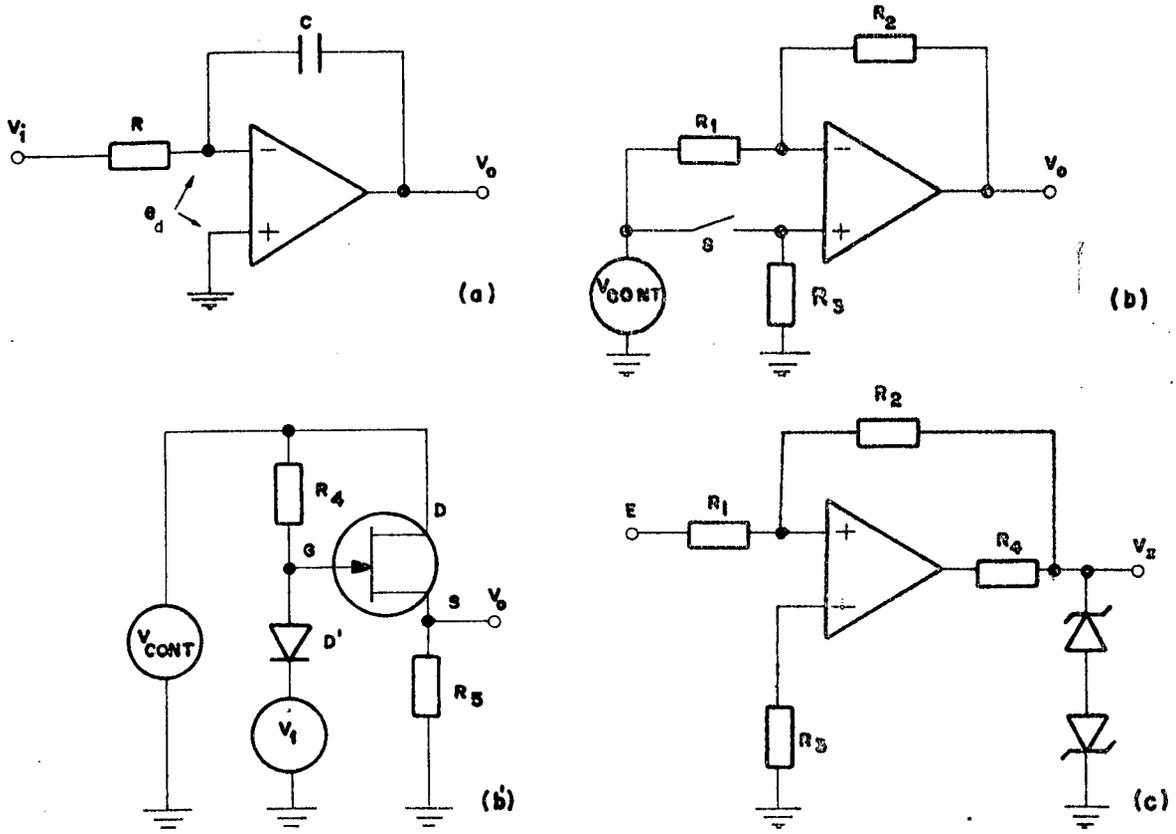


Figura 4.3 - Configurações utilizadas no V/F.

- (a) Integrador; (b) amplificador com ganho ∓ 1 ;
 (b') chave eletrônica S; (c) comparador com histerese.

b) Amplificador de ganho ∓ 1 (figura 4.3 (b)):

Chave aberta:

$$v_o = - V_{\text{CONT}} \frac{R_2}{R_1}$$

para $R_1 = R_2$:

$$v_o = - V_{\text{CONT}} \quad (4.5)$$

Chave fechada:

$$v_o = V_{\text{CONT}} \left(1 + \frac{R_2}{R_1}\right) - V_{\text{CONT}} \frac{R_2}{R_1}$$

para $R_1 = R_2$:

$$v_o = V_{\text{CONT}} \quad (4.6)$$

b') Chave eletrônica com transistor de efeito de campo (figura 4.3 (b')):

Situação 1,

$$V_1 < V_S + V_F(D) + V_{\text{PGS}}$$

$$i_D' > 0$$

então:

$$V_{\text{GS}} \leq V_{\text{PGS}}$$

que é a condição para o corte do FET. Implicando na chave eletrônica estar aberta.

Situação 2,

$$V_1 > V_D + V_F(D)$$

$$i_D' = 0$$

portanto:

$$V_{\text{GS}} \geq 0$$

condição necessária à condução do FET. Chave eletrônica conduzindo.

c) Comparador com histerese (figura 4.3(c)) |12|,
|13|:

O circuito não opera na região linear graças a realimentação positiva, sendo os níveis de comparação determinados pela tensão de saída ($\pm V_Z$) e o divisor resistivo formado por R_1 e R_2 .

$$E = - \frac{R_1}{R_2} V_Z \quad (4.7)$$

4.5. Cálculo da frequência de operação

Seja o circuito completo do V/F apresentado na figura 4.4 com as formas de onda na entrada e saída do integrador. Com a eq. (4.4) pode-se escrever:

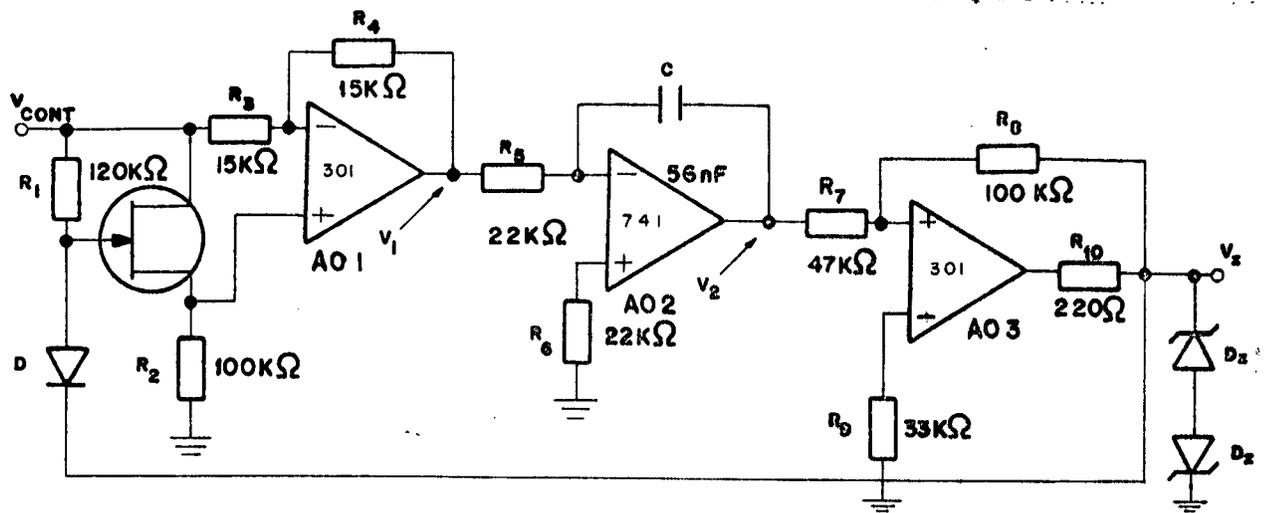
$$v_2 = - \frac{1}{R_5 C} \int_0^{T/2} v_1 dt + E$$

onde E é o valor inicial, ou:

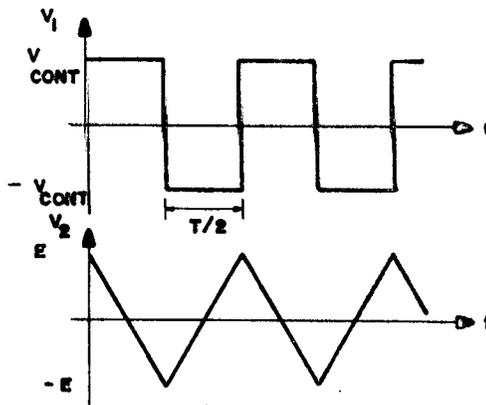
$$v_2 = - \frac{v_1 T}{2R_5 C} + E \quad (4.8)$$

em $T/2$:

$$V_2 = - E$$



(a)



(b)

Figura 4.4 - (a) Circuito completo do V/F;

(b) sinal de entrada e saída do circuito integrador.

da eq. (4.8):

$$T = 4R_5 C \frac{E}{V_1}$$

através da eq. (4.7):

$$T = \frac{4R_7 R_5 C}{R_8} \frac{V_z}{V_1}$$

mas v_1 só assume os valores V_{CONT} e $-V_{CONT}$, assim:

$$f = \frac{R_8}{4R_7R_5C} \frac{V_{CONT}}{V_z} \quad (4.9)$$

que é a equação fundamental para o cálculo do V/F.

4.6. Circuito de saída

Na saída do V/F é utilizado em transistor NPN na configuração coletor comum para ter-se um sinal compatível com a próxima etapa de comando.

4.7. Resultados experimentais

Os elementos obtidos no laboratório foram bastante sugestivos o que pode ser comprovado pelas fotografias que seguem.

Nas figuras 4.5 e 4.6 pode-se ver fotografias com a saída do amplificador com ganho ± 1 e o sinal no circuito de saída para dois valores diferentes da tensão de controle, 0,5v e 2,0v, respectivamente. Nas figuras 4.7 e 4.8 tem-se as fotografias para os valores de V_{CONT} 3,0v e 4,0v com as respectivas saídas do circuito integrador. Na figura 4.9, aparece a fotografia para a tensão de entrada de 2,5v e o sinal de saída do V/F acoplado ao circuito lógico seguinte, onde os dois níveis lógicos satisfazem as características do circuito seguinte.

A linearidade da relação tensão/frequência do con-

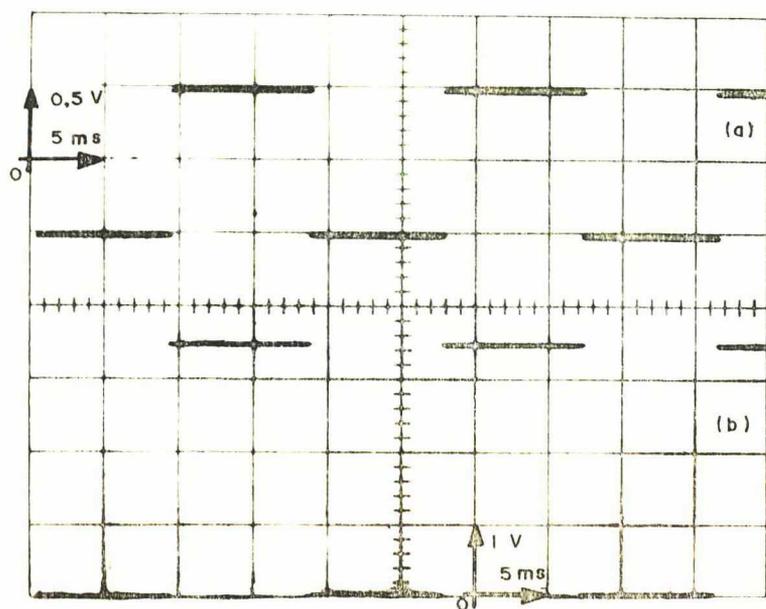


Figura 4.5 - Formas de onda no V/F.

(a) Sinal na saída do amplificador de ganho ± 1 ,
 $\pm V_{\text{CONT}} = \pm 0,5\text{V}$; (b) sinal no circuito de saída.

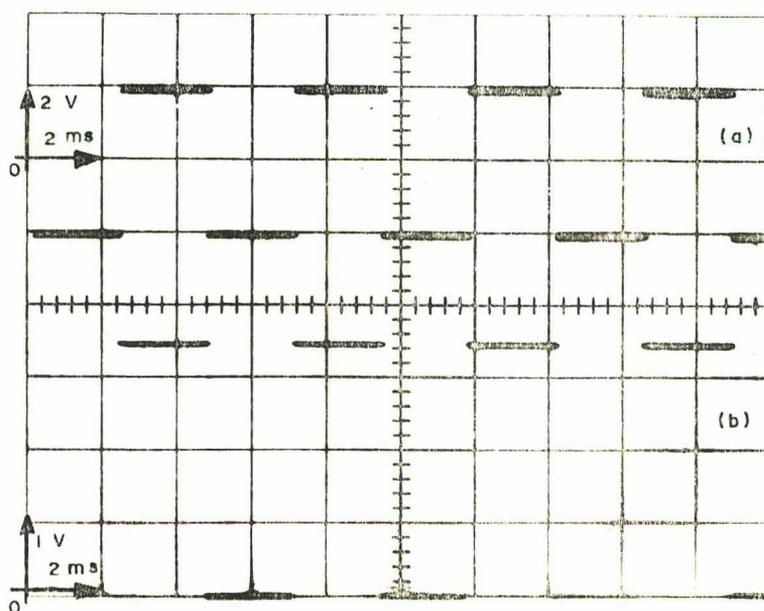


Figura 4.6 - (a) $\pm V_{\text{CONT}} = \pm 2,0\text{V}$;
 (b) sinal no circuito de saída.

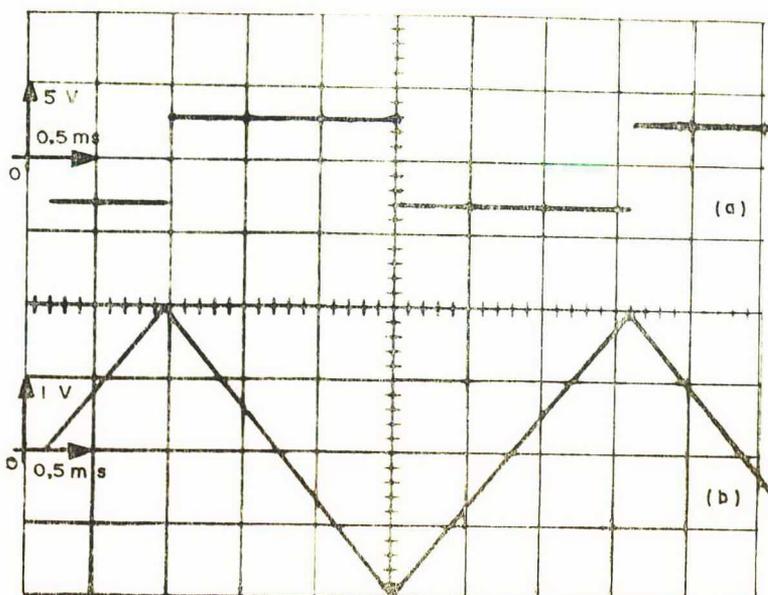


Figura 4.7 - Formas de onda no V/F.

(a) $\pm V_{\text{CONT}} = \pm 3,0\text{V}$;

(b) sinal na saída do circuito integrador.

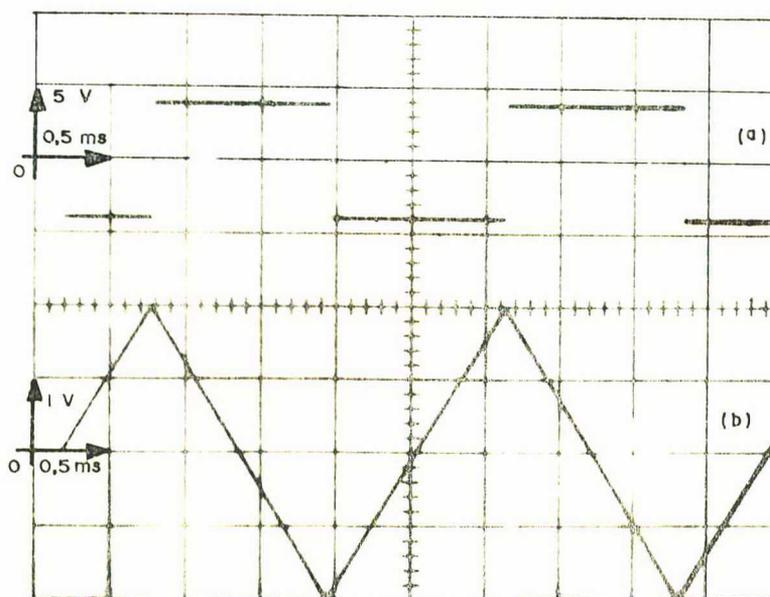


Figura 4.8 - (a) $\pm V_{\text{CONT}} = \pm 4,0\text{V}$;

(b) sinal na saída do circuito integrador.

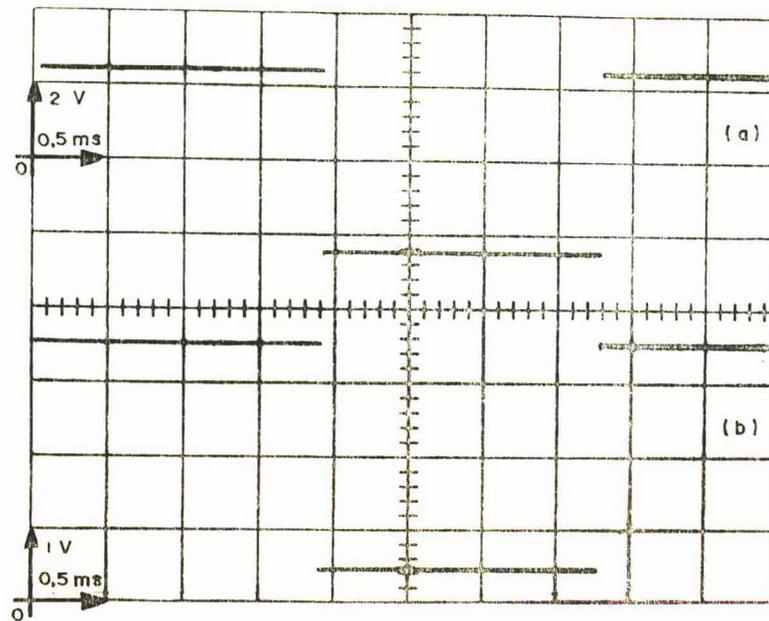


Figura 4.9 - (a) $\pm V_{\text{CONT}} = \pm 2,5\text{V}$;

(b) sinal no circuito de saída acoplado ao circuito lógico seguinte, $V_{\text{OL}} = 0,5\text{V}$ e $V_{\text{OH}} = 3,5\text{V}$.

versor desenvolvido pode ser visualizado no gráfico da figura 4.10. Neste gráfico apresenta-se os valores de frequência calculados e os medidos no protótipo em função da tensão V_{CONT} . Os pequenos desvios podem ser atribuídos aos valores reais dos componentes utilizados e à precisão dos instrumentos usados nas medidas.

4.8. Conclusão

É um circuito que satisfaz plenamente os requisitos necessários ao inversor trifásico.

As não idealidades dos amplificadores operacionais não trazem grandes influências neste circuito pois opera com grandes amplitudes e em baixa frequência. Elementos como tensão e cor

f [Hz]

400

300

200

100

0

1

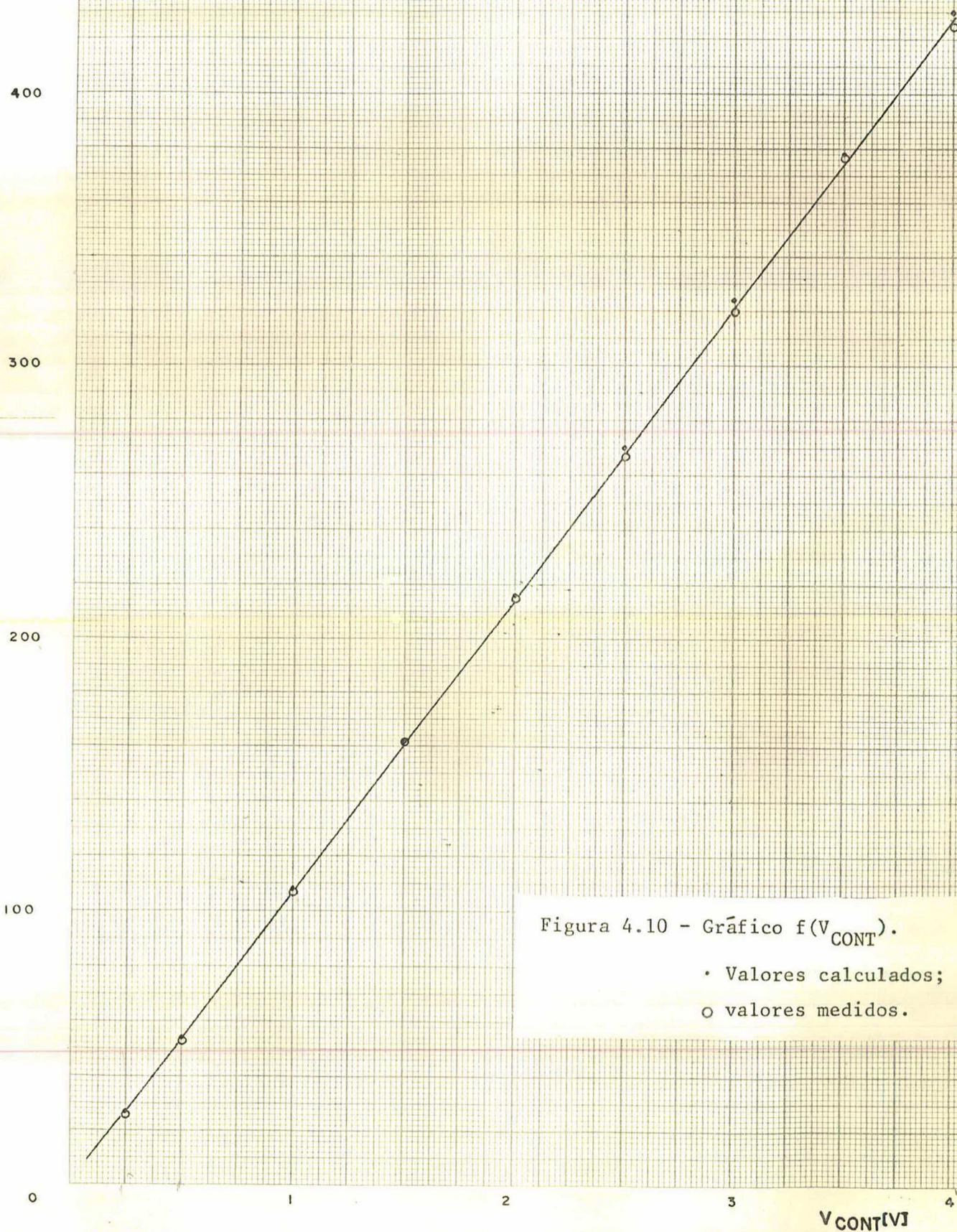
2

3

4

 V_{CONT} [V]Figura 4.10 - Gráfico $f(V_{CONT})$.

- Valores calculados;
- valores medidos.



rente de "off-set" (V_{os} e I_{os}) o que podem ocasionar são pequenas diferenças no semiperíodo do sinal gerado. Isto não compromete a eficiência do circuito na presente utilização. Nas aplicações onde seja utilizado para gerar frequências elevadas os efeitos destes fatores mencionados devem ser considerados, assim como a utilização de amplificadores operacionais com desempenho compatível com as frequências desejadas.

C A P Í T U L O 5

COMANDO LÓGICO

5.1. Introdução

Neste capítulo é desenvolvido o comando de baixo nível para os seis transistores de potência do inversor.

Os sinais caracterizam-se por terem simetria de 180° dois-a-dois com defasagem de 120° em relação ao comando das fases vizinhas (figura 1.6). As saídas defasadas de 180° têm um pequeno tempo de retardo (t_{seg}) conforme item (1.3).

Neste comando são usadas, como componentes principais, pastilhas integradas da família lógica transistor transistor. São usadas portas lógicas, biestáveis e monoestáveis.

5.2. Contador Johnson

O contador Johnson ou também chamado de anel-enlaçado é o elemento básico para a obtenção das seis saídas necessárias.

Na figura 5.1 vê-se os sinais lógicos de comando para o inversor trifásico e a correspondente codificação binária. São necessários somente três dígitos pois os sinais são complementares dois-a-dois. Estes sinais podem ser representados pelo diagrama de estados da figura 5.2

A tabela de transição referente a este diagrama de estados é apresentada na tabela 5.I, onde está em branco o estado

subseqüente aos indesejados.

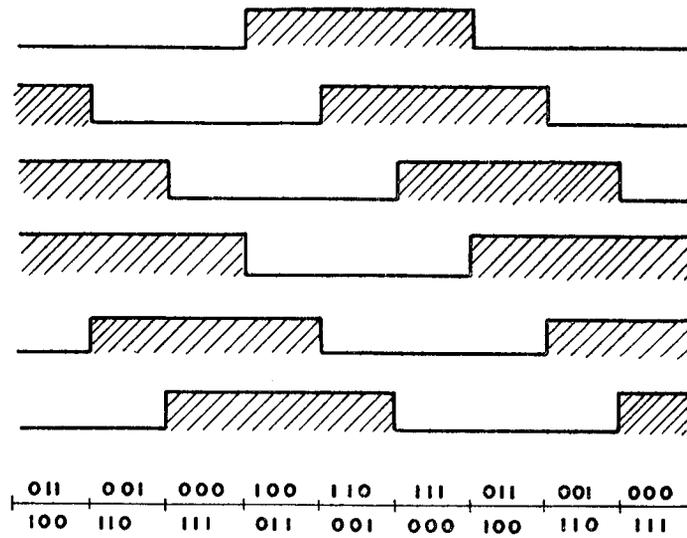


Figura 5.1 - Sinais lógicos de comando com a correspondente codificação binária.

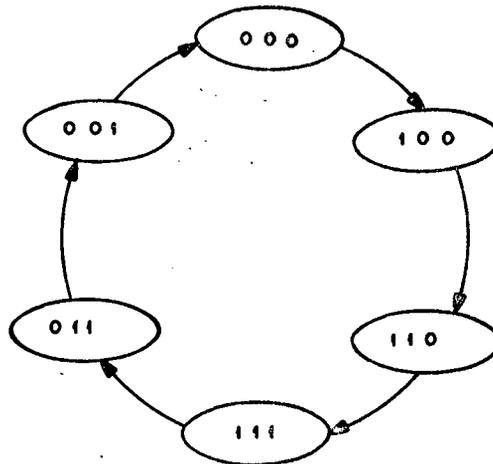


Figura 5.2 - Diagrama de estados para o contador do comando do inversor trifásico.

Tabela 5.I
Tabela de transição do contador
Johnson de três estágios

q^n			q^{n+1}			q^n			q^{n+1}		
Y_2	Y_1	Y_0	Y_2	Y_1	Y_0	Y_2	Y_1	Y_0	Y_2	Y_1	Y_0
0	0	0	1	0	0	1	0	0	1	1	0
0	0	1	0	0	0	1	0	1			
0	1	0				1	1	0	1	1	1
0	1	1	0	0	1	1	1	1	0	1	1

Obs.: q^n : estado presente
 q^{n+1} : estado seguinte

Para biestáveis com saídas simétricas do tipo D, cuja tabela de transição é vista na Tabela 5.II ($q^{n+1}=D$), pode-se construir os diagramas de Karnaugh da figura 5.3. Considerando-se os esta

Tabela 5.II
Tabela de transição para o
biestável tipo D

D	q^n	q^{n+1}
0	0	0
0	1	0
1	0	1
1	1	1

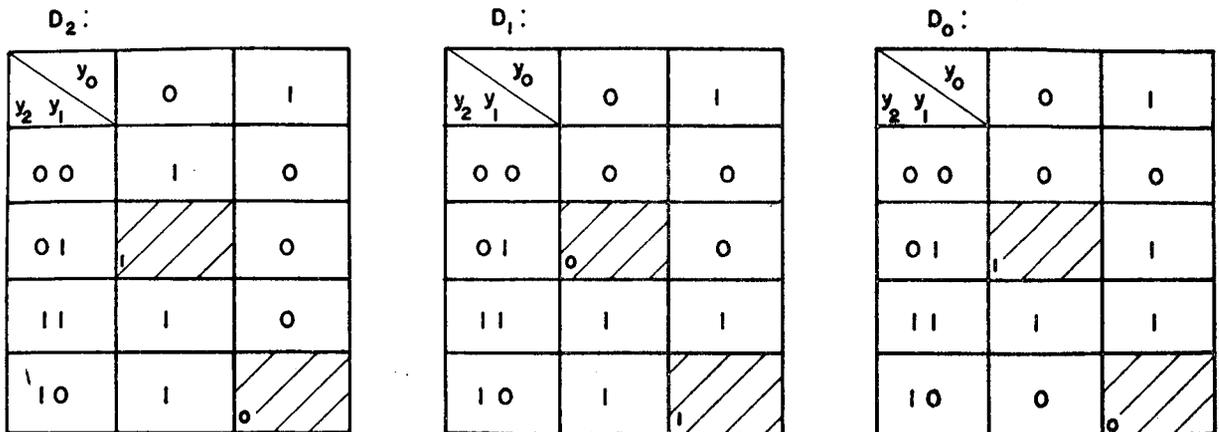


Figura 5.3 - Diagrama de Karnaugh para o contador Johnson com f-f do tipo D.

dos não desejados como irrelevantes, obtem-se as seguintes expressões lógicas:

$$D_2 = \bar{Y}_0$$

$$D_1 = Y_2$$

$$D_0 = Y_1$$

implicando no circuito bastante simples da figura 5.4. que é o

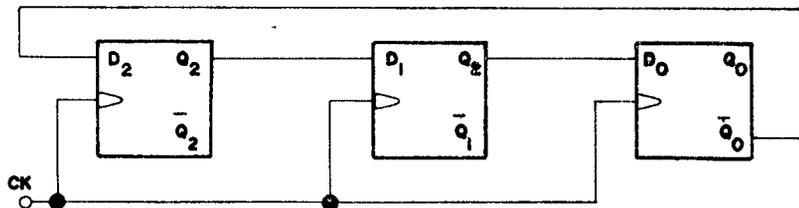


Figura 5.4 - Contador Johnson de três estágios sem partida automática com f-f do tipo D.

comumente encontrado na literatura [16], [17]. A partir das considerações feitas aos estados irrelevantes para obter-se as expressões lógicas simplificadas chega-se ao diagrama de estados da figura 5.5.

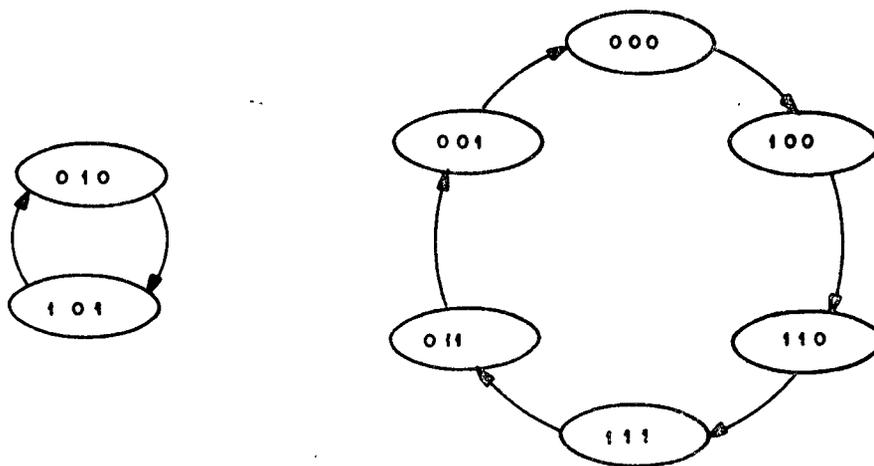


Figura 5.5 - Diagrama de estados para o contador Johnson simplificado.

Nota-se ser um circuito sem partida automática e com problemas em relação a ruído, pois uma vez o circuito num estado indesejado não retorna à seqüência normal de operação. Uma alteração que soluciona os problemas citados é, por exemplo, sugerida na tabela 5.III, implicando no diagrama de estados da figura 5.6. Nota-se que a confiabilidade aumenta pois no intervalo de tempo máximo de um período de relógio, isto é, $1/6$ do período da freqüência do inversor o circuito estará fora de um dos estados indesejados; torna-se também um circuito com partida automática.

Através dos diagramas de Karnaugh com mais estas duas imposições, chega-se as seguintes expressões lógicas:

Tabela 5.III
Tabela de transição do contador Johnson
de três estágios com partida
automática

q^n			q^{n+1}			q^n			q^{n+1}		
Y_2	Y_1	Y_0	Y_2	Y_1	Y_0	Y_2	Y_1	Y_0	Y_2	Y_1	Y_0
0	0	0	1	0	0	1	0	0	1	1	0
0	0	1	0	0	0	1	0	1	0	0	0
0	1	0	0	0	1	1	1	0	1	1	1
0	1	1	0	0	1	1	1	1	0	1	1

$$D_2 = \bar{Y}_0 (\bar{Y}_2 \cdot Y_1)$$

$$D_1 = Y_2 (\bar{Y}_1 \cdot Y_0)$$

$$D_0 = Y_1$$

cuja implementação está na figura 5.7. Portanto, é necessário in

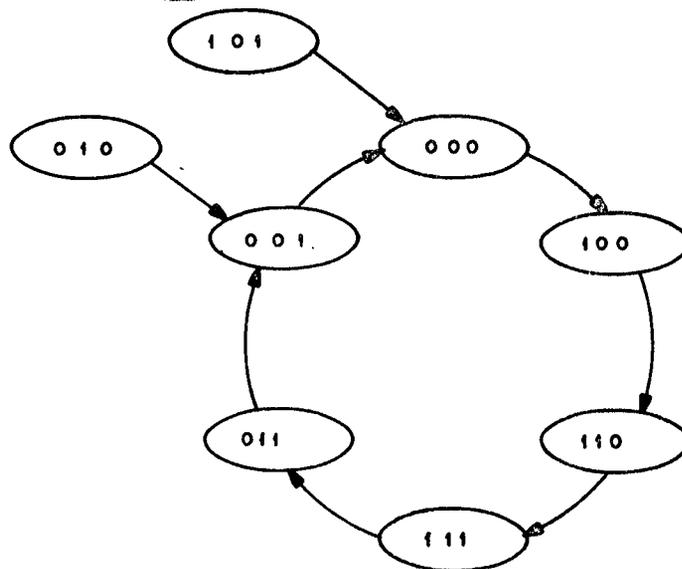


Figura 5.6 - Diagrama de estados para o contador Johnson com partida automática.

serir no circuito somente mais quatro portas lógicas.

5.3. Lógica combinacional

A lógica combinacional é usada para conseguir-se o tempo de segurança (item 1.3) a partir de duas saídas simétricas do contador Johnson. Este tempo deve ser pequeno comparado ao menor período de operação do inversor e ser, tal que, os atrasos inerentes ao comando e comutação do transistor de potência não permitam a condução simultânea dos transistores da mesma fase.

O tempo de segurança é obtido através de circuitos integrados monoestáveis sensíveis à borda de subida e com saídas simétricas. Aplicando-se a saída \bar{Q} do monoestável e a saída do contador Johnson, usada no disparo deste monoestável, num circuito lógico "e" consegue-se a forma de onda do controle lógico desejado. Na figura 5.8 vê-se todas as formas de onda existentes neste comando. A implementação do circuito combinacional está na figura 5.9, onde aparecem os seis monoestáveis e as seis portas lógicas "e" necessárias a elaboração do circuito.

5.4. Resultados experimentais

Experimentalmente pode-se ver o oscilograma da figura 5.10, onde aparecem o sinal do relógio na frequência de 415 Hz e três saídas defasadas em 120° , sendo que as saídas simétricas também são disponíveis. Constata-se, o fato da frequência do relógio ser seis vezes maior que a frequência do sinal de saída pois o circuito tem seis estados distintos para perfazer um

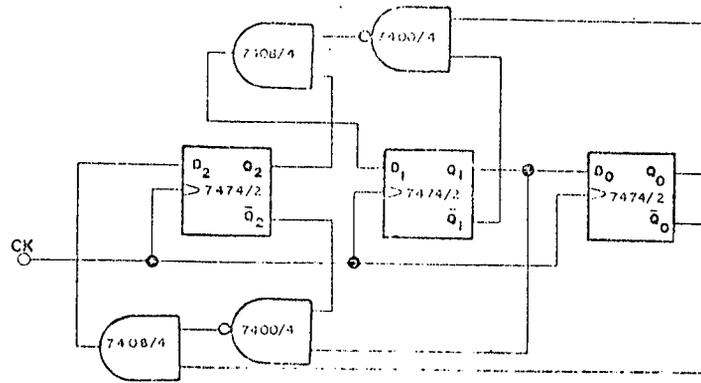


Figura 5.7 - Contador Johnson de três estágios com partida automática.

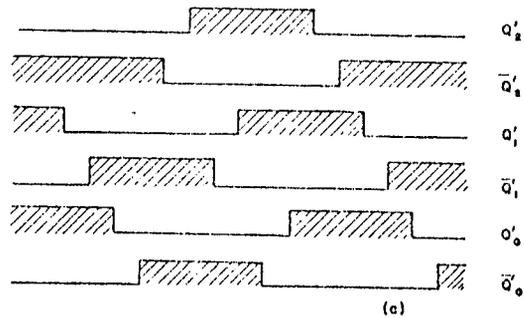
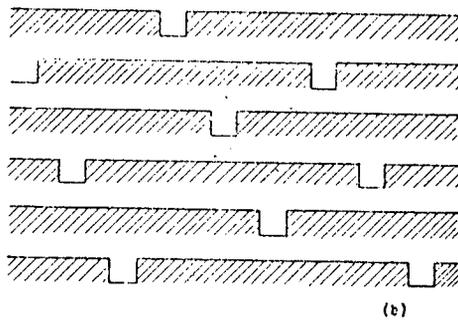
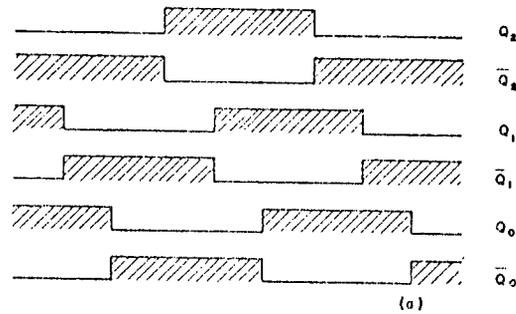


Figura 5.8 - Sinais do comando lógico. (a) Saída do contador Johnson; (b) saída dos monoestáveis; (c) saída comando lógico.

ciclo de contagem.

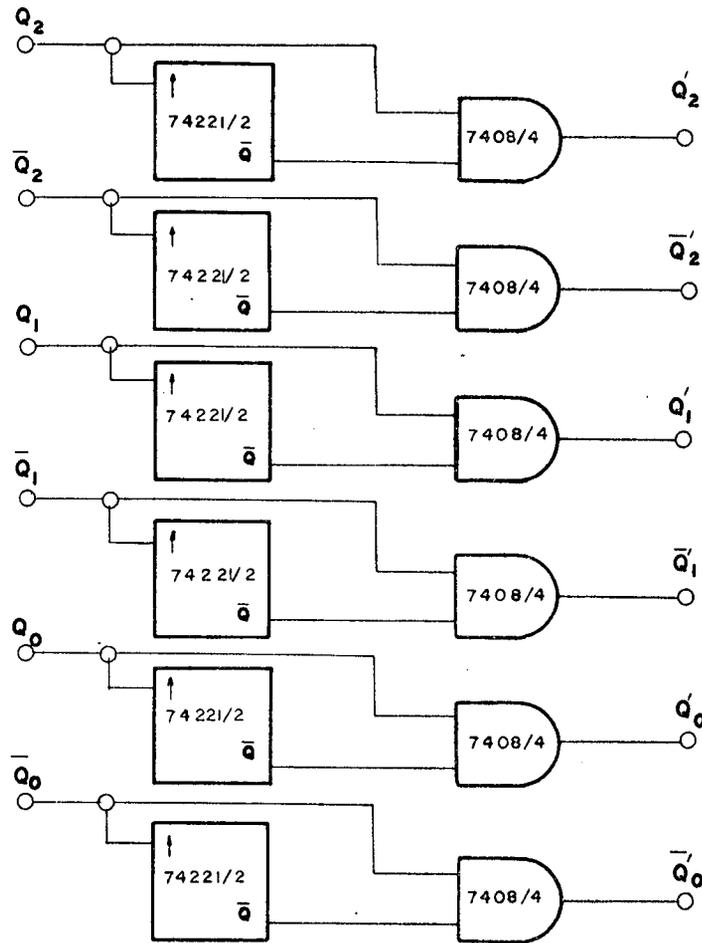


Figura 5.9 - Circuito combinacional para obtenção do tempo de segurança.

O tempo de segurança estipulado foi de $90\mu\text{s}$, como é visto no oscilograma da figura 5.11. Nesta fotografia a frequência de operação é elevada para 1300 Hz tornando visível o tempo de segurança entre sinais de comando para transistores de potência da mesma fase do inversor trifásico.

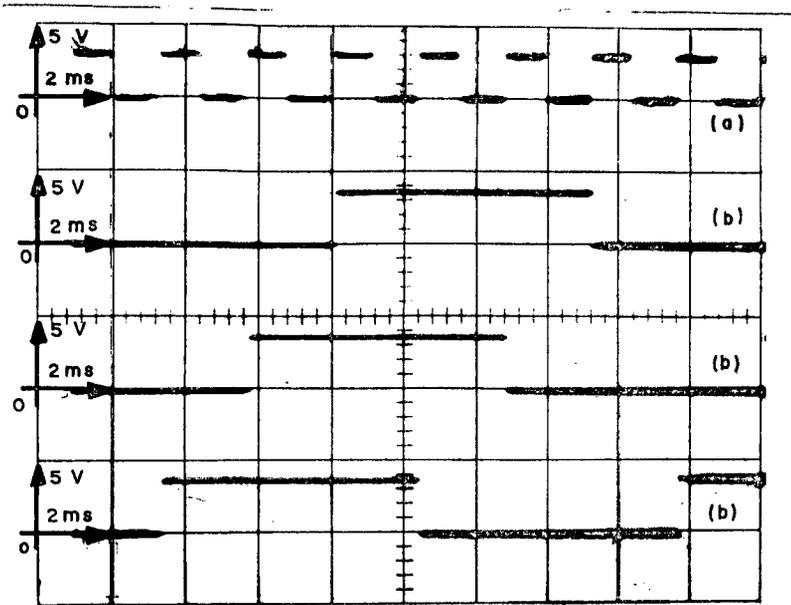


Figura 5.10 - Sinais no comando lógico. (a) Sinal do relógio gerado no V/F; (b) sinais na saída do comando lógico.

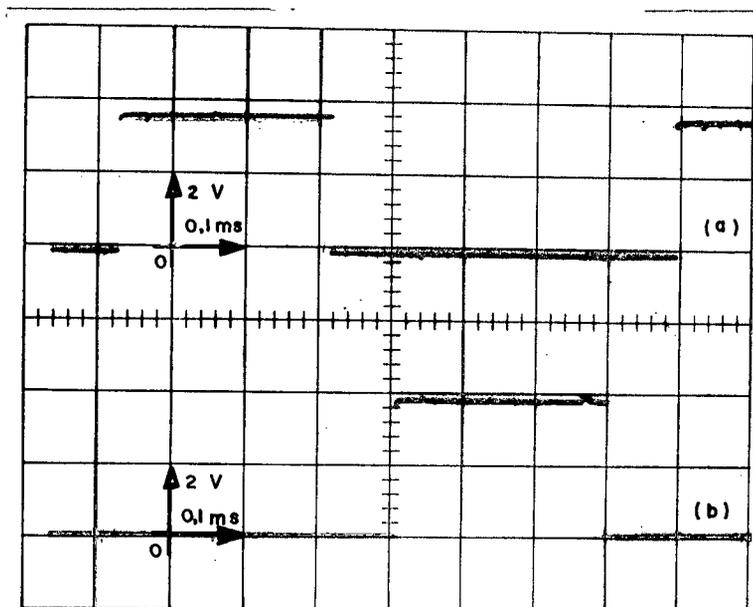


Figura 5.11 - Sinais de comando para dois transistores de mesma fase, onde com a frequência elevada torna-se visível o tempo de segurança.

5.5. Conclusão

O circuito desenvolvido é bastante compacto sen
do necessário utilizar somente oito pastilhas integradas.

Na confecção da placa de circuito impresso to
mou-se cuidados com relação ao ruído, como: capacitor de desaco
plamento localizados e plano de terra [17].

O circuito teve a sua confiabilidade umenta
da, pelo fato de ter sido evitada seqüência indesejada de esta
dos e de possuir partida automática.

C A P Í T U L O 6

REALIZAÇÃO DO CONVERSOR E VERIFICAÇÃO EXPERIMENTAL

6.1. Introdução

Com os circuitos de comando desenvolvidos nos capítulos anteriores realizou-se inicialmente a montagem de um pulsador, seguido dos inversores monofásicos e trifásicos. Neste capítulo é apresentada a descrição destes protótipos e os resultados obtidos.

6.2. Realização de um pulsador

Esta montagem foi realizada para avaliar-se o comportamento do circuito de potência com o circuito de ajuda à comutação e as outras etapas de comando.

6.2.1. Estrutura

A estrutura relativa à etapa de potência é vista na figura 2.7(a) e o diagrama em blocos do pulsador na figura 6.1.

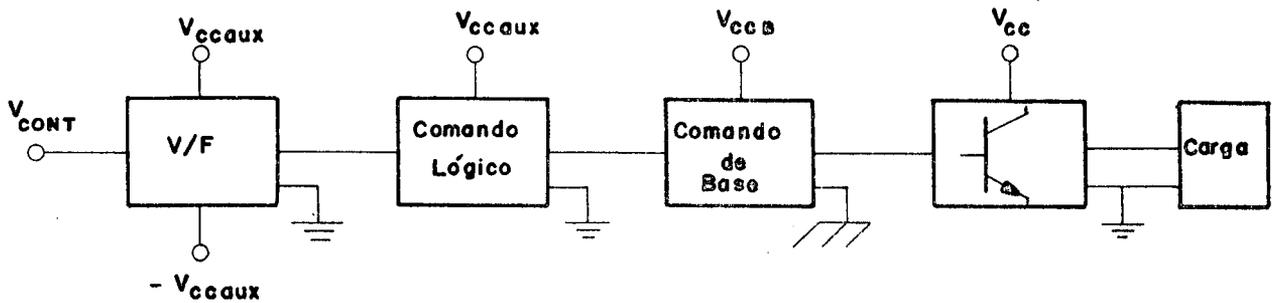


Figura 6.1 - Diagrama em blocos do pulsador.

6.2.2. Cálculo do circuito de ajuda à comutação (CAC)

Como a montagem final deste trabalho consiste na realização do inversor trifásico com as características para o acionamento de um motor de indução disponível no laboratório implicou nos dados considerados nesta etapa da corrente de pico na carga de 9A e a fonte contínua de alimentação de potência (V_{CC}) de 470V. Daí a necessidade de um transistor com $V_{CEO} = 400V$ ($V_{CEX} \approx 800V$) e $I_{Cmax} = 15A$ e o diodo de roda-livre com $V_{RM} = 600V$ e $I_{Fmax} = 12A$. No Apêndice I são apresentados os componentes com as características que satisfazem estas especificações.

Nos dados referentes ao diodo (BYX 62.600) o Q_{stg} para $25^{\circ}C$, $\frac{di_R}{dt} < 100 \frac{A}{\mu s}$, para valores máximos:

$$Q_{stg} = 0,02 \frac{di_R}{dt} \left[\frac{A}{\mu s} \right]$$

desta curva (Apêndice I) nota-se que Q_{stg} é proporcional a $\frac{E}{L}$ para $\frac{di_R}{dt} < 100 \frac{A}{\mu s}$. Fazendo-se uso da fórmula semi-empírica [6] :

$$I_{RM} = \sqrt{\frac{4}{3} Q_{stg} \frac{di_R}{dt}}$$

chega-se à:

$$I_{RM} \approx 0,16 \frac{di_R}{dt} = 0,16 \frac{E}{L} \left[\frac{V}{\mu H} \right]$$

fixando $I_{RM} < 2A$ e $E = V_{CC} = 470V$

$$L \approx 40\mu H .$$

Como os tempos de descarga dos elementos L e C do CAC podem ser grandes, pois a máxima frequência de operação é 60 Hz, devendo ser inferiores que 8 ms, supondo-se a tensão (V_{OFF}) no instante que I_C se anula ($t_{fI} \approx 1\mu s$) igual a $\frac{1}{4} E$, calcula-se C:

$$C = \frac{I_C}{2 V_{OFF}} t_{fI} |6|$$

$$C \approx 33 \text{ nF}$$

para o acréscimo de I_{RMM} (eq. 2.6), devido a descarga do capacitor, ser pequeno fez-se uso de

$$r_C = 1000\Omega$$

considerando-se o acréscimo de tensão $\Delta V = 50V$ (eq. 2.5), tem-se:

$$r_L = 5\Omega$$

Com estes valores pode-se calcular os tempos de descarga de L e

C, respectivamente:

$$\text{eq. (2.2)} \quad t_L \approx 24\mu\text{s}$$

$$\text{eq. (2.4)} \quad t_C \approx 100\mu\text{s}$$

A energia armazenada (W) em C e L é dissipada essencialmente em r_C e r_L respectivamente, e como $P = \omega f$:

$$\text{eq. (2.1)} \quad P_{r_L} = 100 \text{ mW}$$

$$\text{eq. (2.3)} \quad P_{r_C} = 220 \text{ mW}$$

$$\text{eq. (2.6)} \quad I_{RMM} < 2,5\text{A}$$

Valores estes que satisfazem aos componentes principais do circuito de potência.

Os diodos do CAC (D_1 e D_2) como foi visto (item 2.3.1) conduzem somente picos de corrente e podem portanto ser de baixa corrente uma vez que I_{AV} será bastante pequeno, desde que seus valores de I_{FMR} satisfaçam:

$$I_{FMR}(D_1, D_2) > I_{L \max}$$

O capacitor (C) deve ser de tensão de isolamento superior a 500V e suportar elevadas di/dt .

6.2.3. Resultados obtidos

Nos testes desta etapa utilizou-se a técnica de associação de transistores em paralelo a qual fica facilitada pelo

uso do CAC [4].

Nas fotografias vistas a seguir (figuras 6.2, 6.3, 6.4 e 6.5) utilizou-se $V_{CC} = 200V$ e $I_{L\ max} = 11A$, sendo que a limitação de V_{CC} deveu-se aos transistores disponíveis.

Na figura 6.2 apresenta-se v_{CE} , tendo como particularidade a sobretensão que pode ser vista em maiores detalhes nas duas fotografias seguintes (fig. 6.3 e 6.4) com a maior amplificação da base de tempo, na fotografia 6.4 $r_L = 0$ e a sobretensão remanescente devido ao D_{RL} cujo t_{fr} pode ser comprovado com o valor do catálogo ($t_{fr} \approx 200\ ns$). Nestas duas fotografias pode-se ver também a limitação da subida (dv/dt) de v_{CE} . Na figura 6.5 aparece o disparo do T_p com a subida de i_C (em aproximadamente $2\ \mu s$) e o acréscimo de corrente (I_{RMM}).

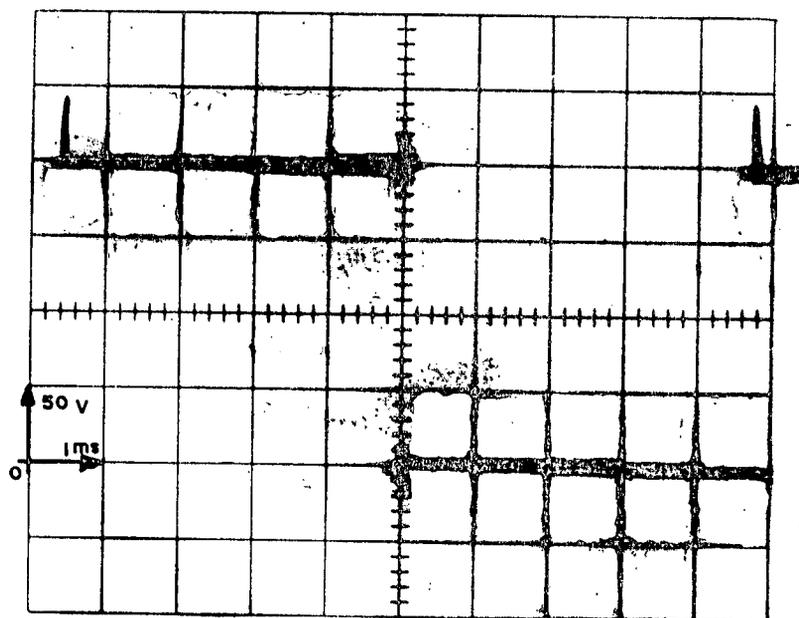


Figura 6.2 - v_{CE} para o circuito do pulsador com a sobretensão devido ao CAC.

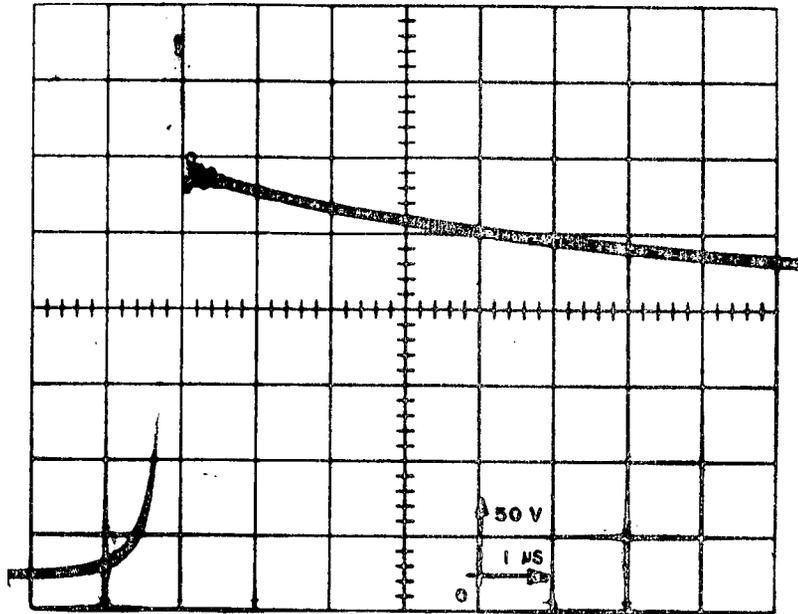


Figura 6.3 - V_{CE} para a escala de tempo ampliada. Constata-se a sobretensão devido ao t_{fr} do D_{RL} e ao CAC, e a limitação de dv/dt .

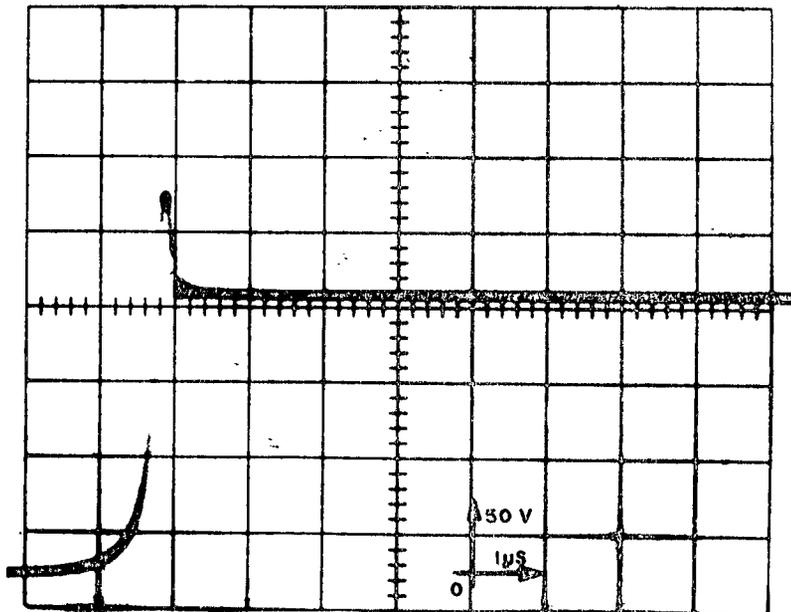


Figura 6.4 - V_{CE} com a r_L do CAC igual a zero.

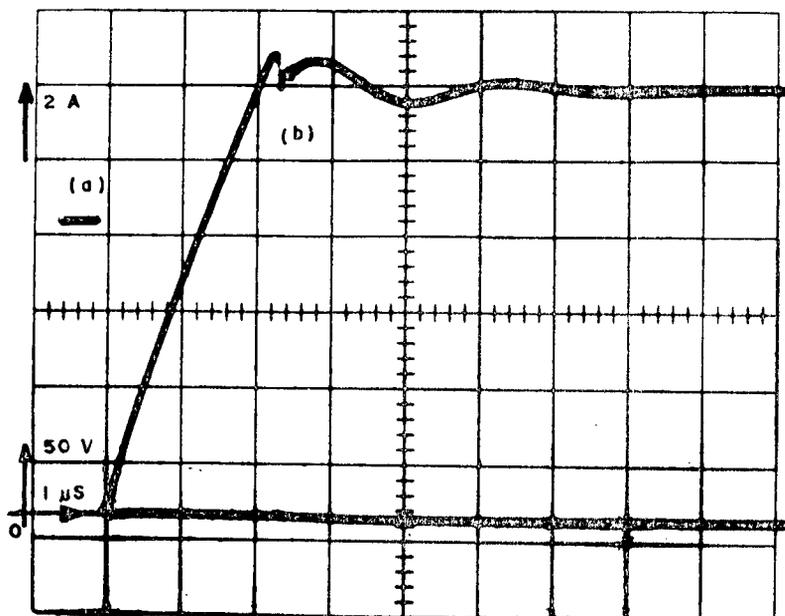


Figura 6.5 - Disparo do T_p . (a) v_{CE} ; (b) i_C , com $t_{rI} \approx 2\mu s$.

6.3. Realização de um inversor monofásico

6.3.1. Estrutura

A estrutura deste inversor pode ser vista na figura 6.6, onde aparecem dois transistores, com os D_{RL_s} e os CAC_s correspondentes.

Os capacitores C_1 e C_2 servem para fornecer artificialmente um ponto médio da fonte de potência (V_{CC}) para ser ligado à carga.

O diagrama em blocos completo desta etapa está na figura 6.7. Usa-se somente duas saídas "simétricas" do comando lógico.

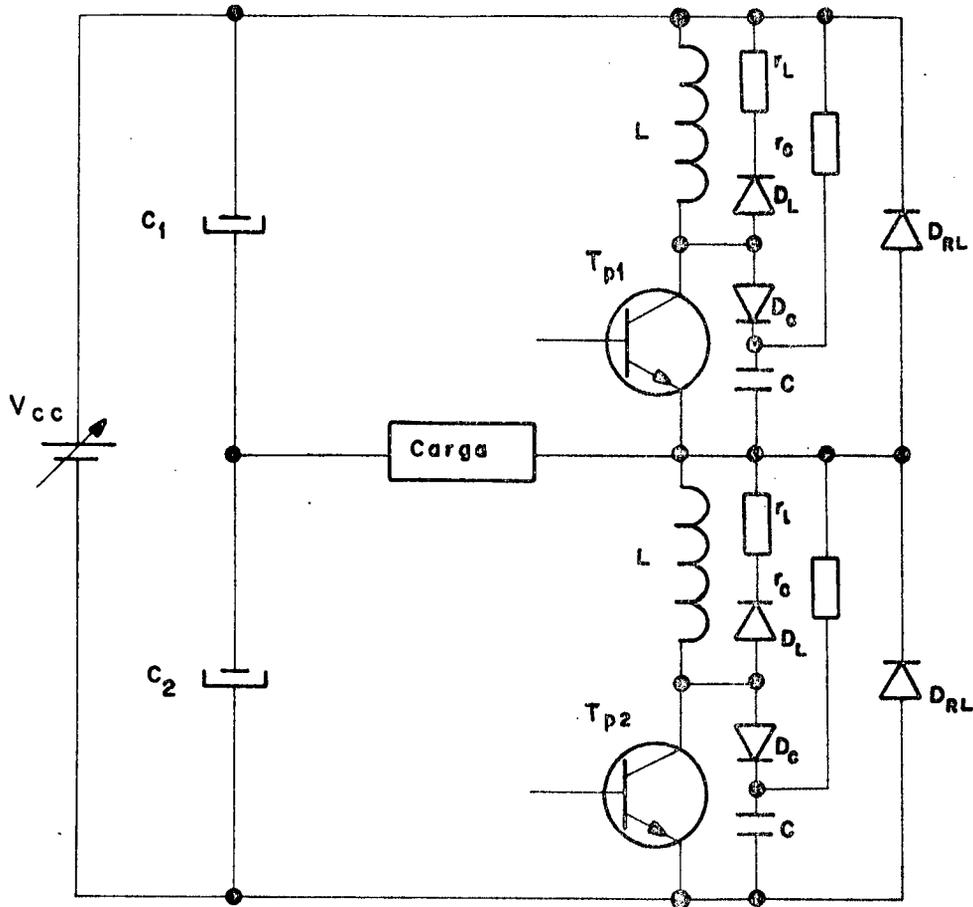


Figura 6.6 - Circuito de potência do inversor monofásico.

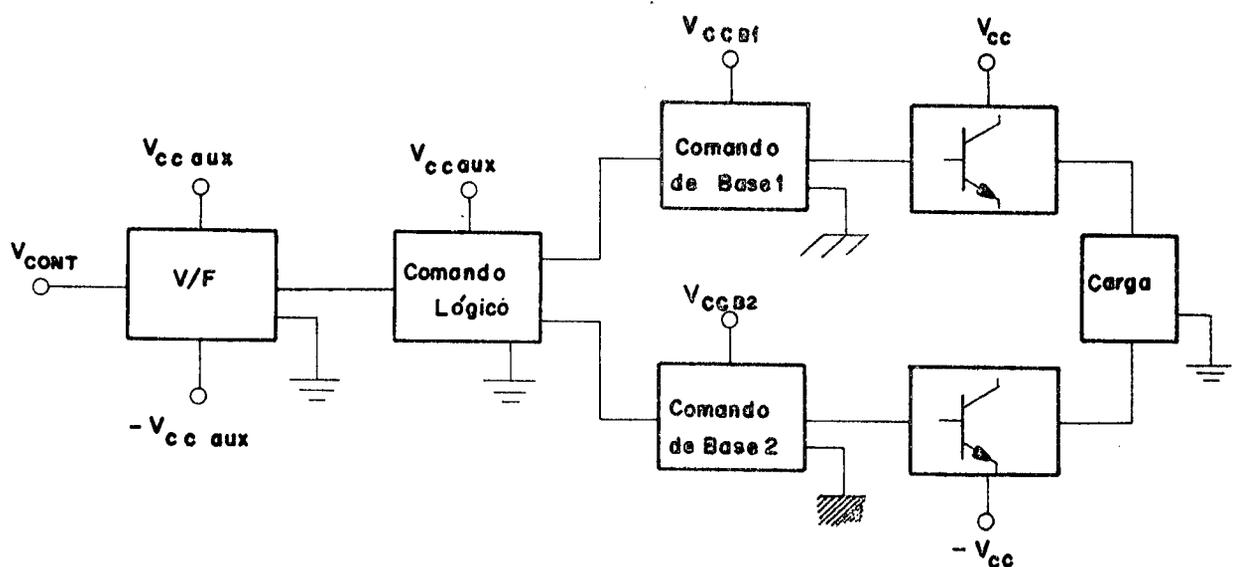


Figura 6.7 - Diagrama em blocos do inversor monofásico realizado.

6.3.2. Resultados obtidos

A verificação das formas das ondas de tensão e corrente obtidas na carga composta de uma resistência de 20Ω e a indutância de 110 mH pode ser feita pelas figuras 6.8 e 6.9. Na figura 6.8 pode-se ver a tensão e corrente na carga e na figura 6.9 em detalhe a variação da tensão na carga entre dois semiciclos.

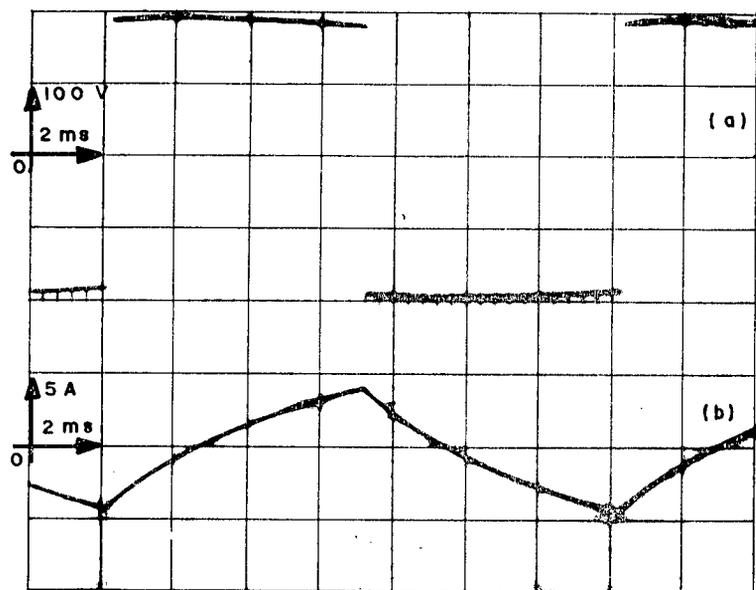


Figura 6.8 - Forma de onda na carga (20Ω , 110 mH). (a) v_L ; (b) i_L .

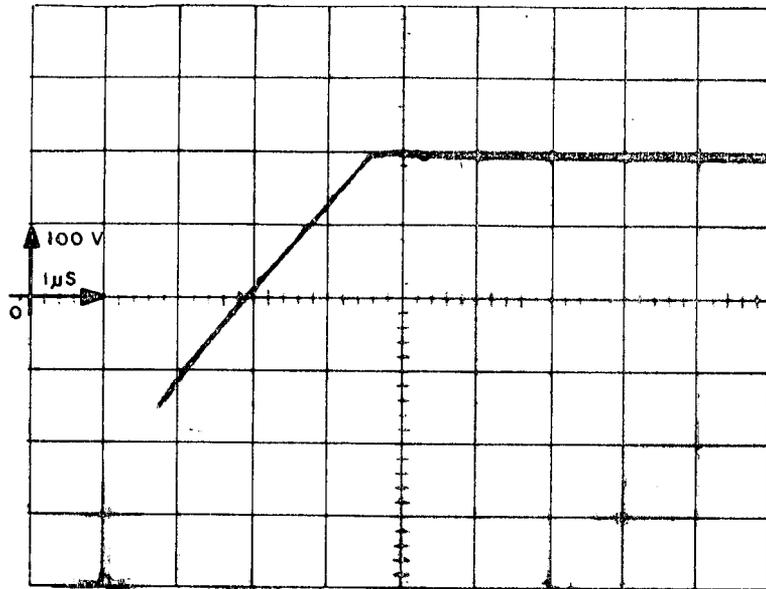


Figura 6.9 - v_L para a escala de tempo ampliada.

6.4. Realização do inversor trifásico

6.4.1. Estrutura

O diagrama em blocos completo é apresentado na figura 6.10, onde são vistos os blocos de comando (V/F, Comando lógico e Comando de Base) e os blocos do circuito de potência.

A estrutura de potência do inversor trifásico é formada por três células que compõem a figura 6.6 ligadas em paralelo, uma célula para cada uma das fases de saída do inversor.

Conforme apresentado no Capítulo 1, com a necessidade de variar-se a frequência da saída do inversor em função da tensão de alimentação da fonte de potência (V_{CC}), para permitir o uso do motor de indução com sua característica de torque constante em todas as velocidades foi utilizado um atenuador a fim de

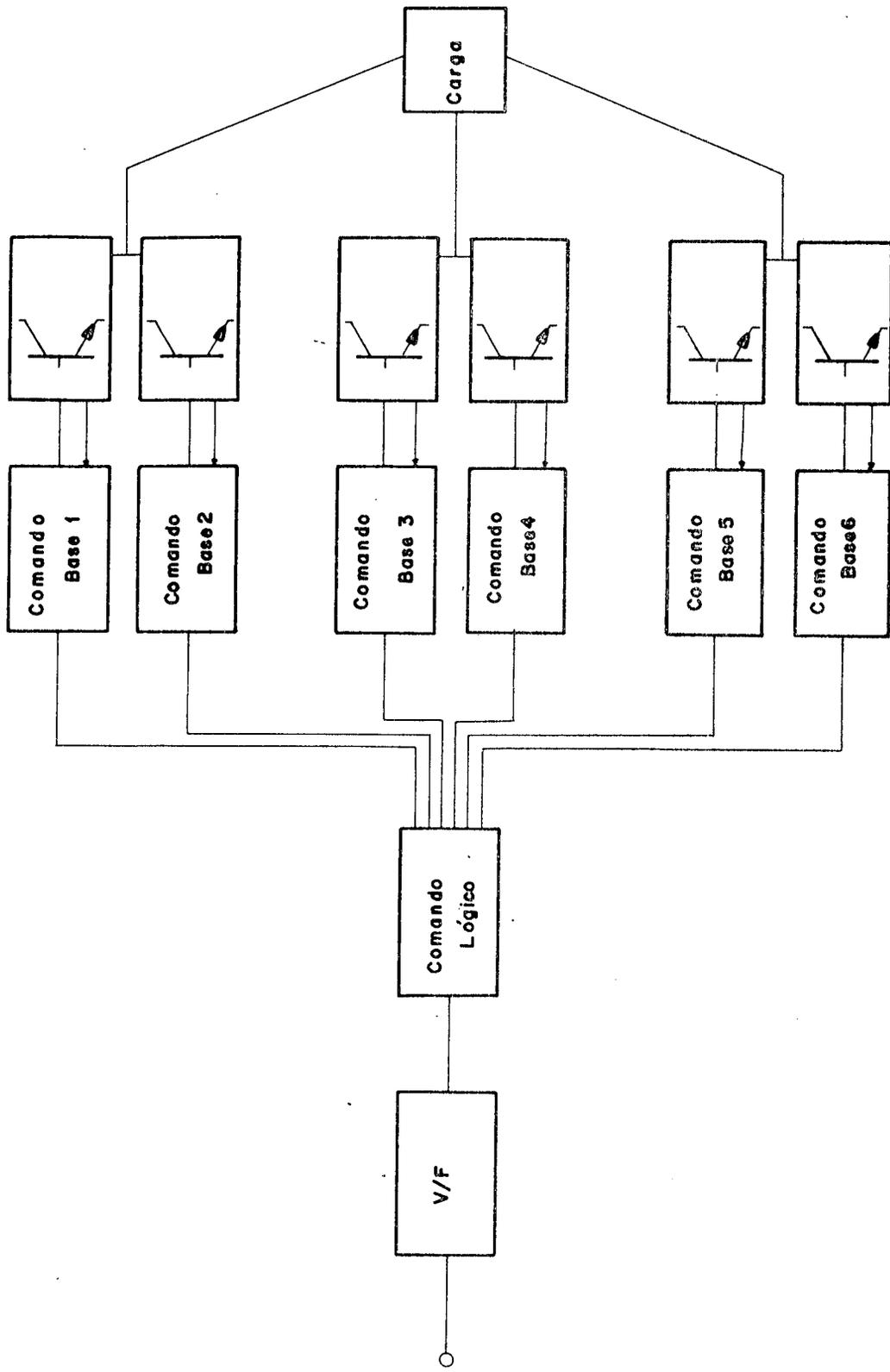


Figura 6.10 - Diagrama em blocos do inversor trifásico completo.

unir V_{CONT} do V/F a V_{CC} . De modo que para a tensão nominal V_{CC} do motor tem-se também a frequência nominal.

6.4.2. Verificação experimental do desempenho do inversor trifásico associado ao motor de indução

As características nominais da máquina cuja experimentação foi realizada são apresentadas no Apêndice III.

Na figura 6.11 observa-se a tensão de fase e a corrente de fase para o sistema operando com a tensão $V_{CC} = 470V$ e 60 Hz com o motor a vazio. Observa-se também que o pico de corrente obtido com este tipo de alimentação no motor de indução é aproximadamente igual ao dobro da corrente nominal. A ondulação existente na tensão deve-se ao fato de V_{CC} não ser uma tensão contínua pura. Nas mesmas condições da fotografia anterior com o motor operando com carga para $I_{RMS} = 3,8A$ é apresentado na figura 6.12. Salienta-se que nestas condições não existe acréscimo no pico de corrente.

Com o sistema operando em velocidade mais baixa são apresentadas as figuras 6.13 e 6.14 para $V_{CC} = 170V$ ($f \approx 22$ Hz). Na figura 6.13 o motor está operando sem carga com a velocidade de 670 RPM e na figura seguinte (6.14) o motor está com carga com $I_{RMS} = 3,5A$ e 600 RPM.

Na figura 6.15 são vistas as tensões de linha e de fase na carga para uma das fases.

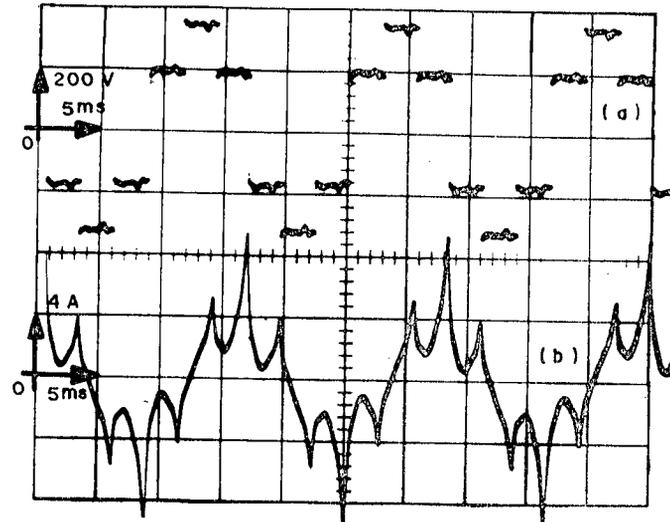


Figura 6.11 - Formas de onda no inversor trifásico alimentando um motor de indução. Motor à vazio e alimentação nominal ($V_{CC} = 470V$). (a) Tensão de linha; (b) corrente.

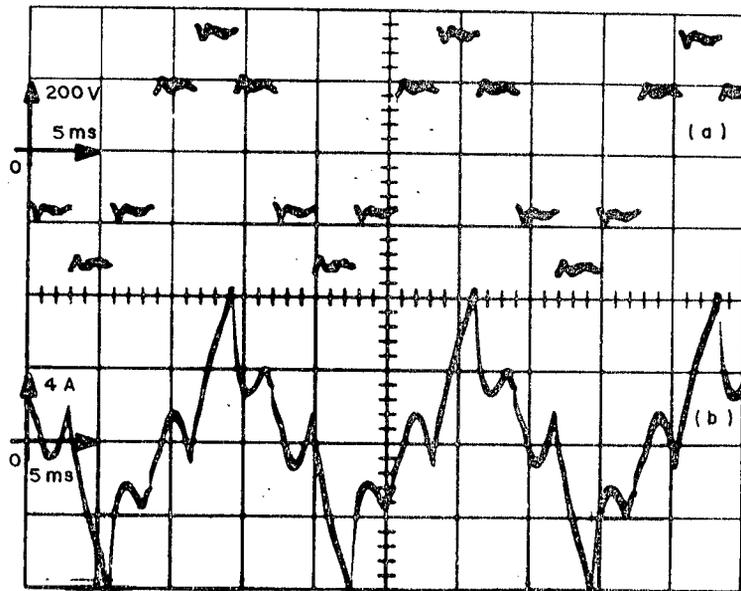


Figura 6.12 - Condições impostas ao motor: $V_{CC} = 470V$ ($f = 60Hz$), com carga ($I_{RMS} = 3,8A$). (a) Tensão de linha; (b) corrente.

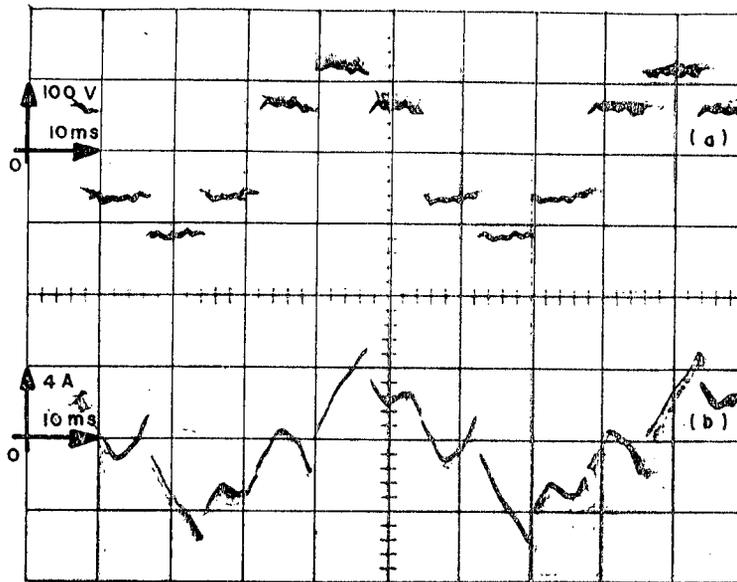


Figura 6.13 - Condições impostas ao motor: $V_{CC} = 170V$ ($f \approx 22Hz$), sem carga. (a) Tensão de linha; (b) corrente.

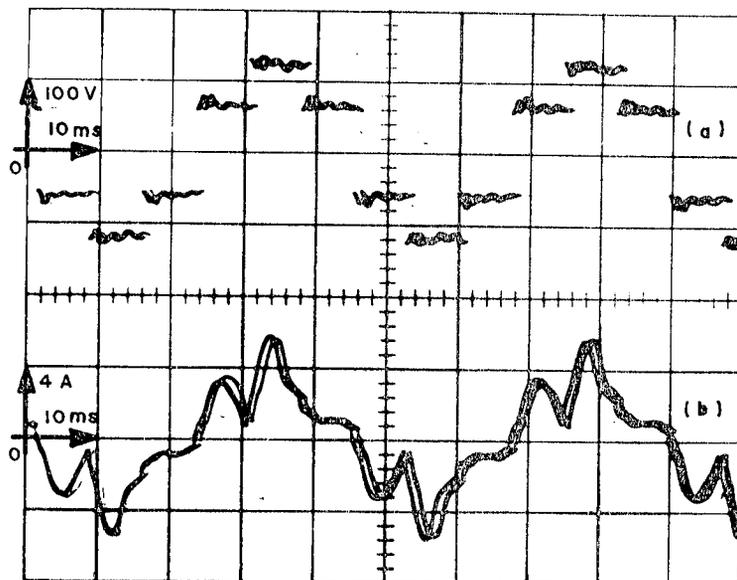


Figura 6.14 - Condições impostas ao motor: $V_{CC} = 170V$ ($f \approx 22Hz$), com carga ($I_{RMS} = 3,5A$). (a) Tensão de linha; (b) corrente.

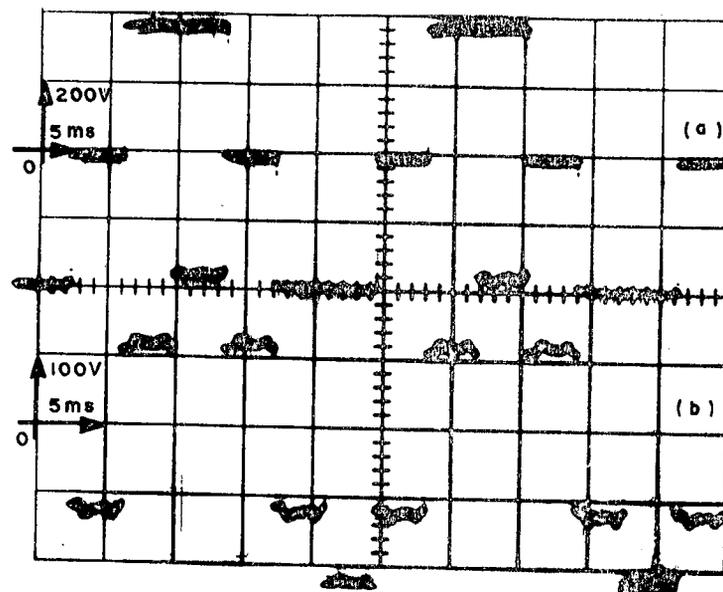


Figura 6.15 - Tensões na carga alimentada pelo inversor. (a) Tensão de fase; (b) tensão de linha.

Medidas com relação a elevação de temperatura nos enrolamentos do motor são apresentados na Tabela 6.I, as medidas dos acréscimos de temperatura foram efetuados através de medida indireta, medindo-se as resistências estatóricas e aplicando-se a fórmula:

$$\theta_f = \frac{R_\theta}{R_0} (234,5 + \theta) - 234,5 \quad |21|$$

cujas variáveis são apresentados na Tabela 6.I.

Constata-se o acréscimo de temperatura para o motor alimentado pelo inversor. Isto devido as harmônicas existentes para a alimentação imposta ao motor. Nas condições de plena carga com alimentação senoidal (características nominais) e alimentado pelo inversor também nas condições nominais de tensão e frequên

cia para ter-se o mesmo acréscimo de temperatura a carga deve ser tal que a corrente no motor seja 3,5A. Assim, para manter as mesmas condições de temperatura deve-se solicitar um aproveitamento de aproximadamente 90% da potência nominal do motor.

Tabela 6.I

Medidas de temperatura dos enrolamentos do motor
para várias condições

PARÂMETROS	TIPO DE ALIMENTAÇÃO				UNIDADES
	REDE		INVERSOR		
	ã vazio	c/carga	ã vazio	c/carga	
Corrente de fase (I_{RMS})	2,4	4,0	2,5	3,5	A
Temp. ambiente (θ)	25,00	27,50	28,00	28,00	°C
Resistência média dos enrolamentos inicial (R_0)	7,348	7,348	7,412	7,445	Ω
Resistência-após três horas de o peração (R_θ)	7,944	8,594	8,299	8,696	Ω
Temp. final (θ_f)	46,05	71,93	59,41	72,11	°C

Obs.: tempo de realização de cada teste: 300h.

O ruído produzido pelo motor ao ser alimentado pelo inversor é notadamente mais elevado. Valores estes que foram medidos e são apresentados na Tabela 6.II. Verifica-se o acréscimo mé

Tabela 6.II
Medições de ruído realizados

PARÂMETROS	TIPO DE ALIMENTAÇÃO		UNIDADES	
	REDE	INVERSOR		
Distância transversal ao eixo do motor [m]	0,5	68	74	dB
	1,0	65	71	dB
Distância na direção do eixo do motor [m]	0,5	68	76	dB
Frequência central do ruído		1000	500	Hz

Obs.: nestas medidas não foram usadas curvas normalizadas.

dió de 7 dB para os diferentes pontos medidos e também a frequên-
cia central diferente nas duas condições de alimentação.

C O N C L U S Ã O

O estudo realizado das características de comutação do transistor de potência bipolar tornou possível a elaboração do inversor com frequência variável.

A fim de permitir a associação do inversor trifásico com sistemas que necessitam o relacionamento linear da tensão com a frequência foi estudado e desenvolvido um conversor tensão frequência com esta característica, sendo utilizado como o gerador de frequência.

Para obter-se o comando dos seis transistores de potência fêz-se uso de pastilhas lógicas, sendo formado por dois blocos básicos: um contador Johnson de três estágios com partida automática e uma lógica combinacional.

Ressalta-se o estudo e o desenvolvimento do circuito de comando de base com somente uma fonte auxiliar para cada um dos comandos dos transistores de potência. Com a obtenção de todos os requisitos necessários ao perfeito emprego deste componente em comutação. Nesta etapa foi incluído um circuito de proteção contra desaturação do componente de potência. Fatores que determinaram a concepção de um circuito de comando de base com uma estrutura nova.

A padronização nos diferentes comandos de cada transistor e das respectivas fontes auxiliares além de facilitar a reprodução do equipamento permite a manutenção rápida e fácil.

O protótipo elaborado é um circuito autônomo. Pos-

sui todas as fontes de alimentação auxiliares necessárias.

O uso de componentes empregados nos diversos circuitos de comando são facilmente encontrados no mercado nacional especializado.

O estado atual do inversor permite o seu emprego em processos industriais, desde que seja implementado um limitador de torque e um regulador de velocidade, quando ele se fizer necessário.

A P Ê N D I C E I

CARACTERÍSTICAS TÉCNICAS DOS COMPONENTES PRINCIPAIS

a) Transistor de potência |19|

b) Diodo de roda-livre |20|

c) Foto-acoplador |11|

TRANSISTORS AU SILICIUM NPN, MESA TRIPLE DIFFUSÉ

BUX 48
BUX 48A

VOLTAGE, HIGH SPEED SWITCHING

TRANSISTOR
 Switching times specified at $I_{Csat} = 10 A$
 Switching operating areas
 Accidental surge mode

APPLICATIONS:

- Converters, motor drive
- Direct operating from 220 and 380 V lines
- Parallel mounting

TRANSISTOR DE COMMUTATION HAUTE TENSION RAPIDE

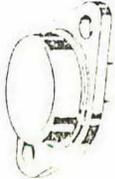
CARACTERISE:
 en courant et en temps de commutation à $I_{Csat} = 10 A$
 en aires de fonctionnement en commutation
 en régime de surcharge accidentelle

APPLICATIONS:

- Convertisseurs et commande de moteur
- Utilisation directe sur les réseaux 220 et 380 V
- Montage en parallèle

VCEX	850 V	BUX 48
	1000 V	BUX 48A
VCEO	400 V	BUX 48
	450 V	BUX 48A
IC	15 A	All types
ICM	30 A	Tous types

Case
Boîtier



Weight
Masse 14,4 g

Collector is connected to case
Le collecteur est relié au boîtier

ABSOLUTE RATINGS (LIMITING VALUES)

VALEURS LIMITEES ABSOLUES D'UTILISATION	BUX 48	BUX 48A	Unit
Collector-emitter voltage Tension collecteur-émetteur	VCEX	850	V
Collector-emitter voltage Tension collecteur-émetteur	VCE	1000	V
Collector-emitter voltage Tension collecteur-émetteur	VCEO	400	V
Collector current Courant collecteur	IC	15	A
Peak collector current Courant crête collecteur	ICM	30	A
Base current Courant base	IB	4	A
Forward peak base current Courant direct de base crête	IBM	20	A
Non repetitive accidental Peak surge current Courant de surcharge accidentelle non répétitive	ICP	55	A
Power dissipation Dissipation de puissance	Ptot	125 95	W
Power dissipation (base reverse biased) (avalanche) Dissipation de puissance en polarisation inverse de la base	Pbase	2,5	W
Junction temperature Température de jonction	tj	+175	°C
Storage temperature Température de stockage	Tstg	-65 +175	°C

BUX 48 - BUX 48 A

ELECTRICAL CHARACTERISTICS
CARACTERISTIQUES ELECTRIQUES

Test conditions Conditions de mesure	T _{case} 25 °C		(Unless otherwise stated) (Sauf indications contraire)	
	min	typ	min	max
Collector-emitter cut-off current Courant résiduel collecteur-émetteur	VCE = 850 V RBE = ≤ 10 Ω		BUX 48	0,5
	VCE = 850 V RBE = ≤ 10 Ω			4
	VCE = 1000 V RBE = ≤ 10 Ω			0,5
	VCE = 1000 V RBE = ≤ 10 Ω T _{case} = 125 °C		BUX 48 A	4
Collector-emitter cut-off current Courant résiduel collecteur-émetteur	VCE = 850 V VBE = - 2,5 V		BUX 48	0,2
	VCE = 850 V VBE = - 2,5 V			2
	VCE = 1000 V VBE = - 2,5 V			0,2
	VCE = 1000 V VBE = - 2,5 V T _{case} = 125 °C		BUX 48 A	2
Emitter-base cut-off current Courant résiduel émetteur-base	IC = 0 VEB = 5 V		All types Tous types	1
	IB = 0 IC = 0,2 A L = 25 mH		BUX 48	400
Collector-emitter breakdown voltage Tension de claquage collecteur-émetteur	IC = 0 IB = 0,5 A		VCE(sus)	450
	IC = 0 IB = 0,5 A		V(BR)EBO*	7
Collector-emitter saturation voltage Tension de saturation collecteur-émetteur	IC = 10 A IB = 2 A		BUX 48	1,5
	IC = 15 A IB = 3 A			5
	IC = 8 A IB = 1,6 A			1,5
	IC = 12 A IB = 2,4 A		BUX 48 A	5

* Pulsed Impulsions t_p = 300 μs δ ≤ 2%

SWITCHING TIMES ON INDUCTIVE LOAD
TEMPS DE COMMUTATION SUR CHARGE INDUCTIVE

T_{case} 25 °C

(Unless otherwise stated)
(Sauf indications contraire)

Test conditions Conditions de mesure	min	typ	max	T _{case} 25 °C	
				min	typ
VCC = 300 V IC = 10 A IBend = 2 A -VB = 5 V Lb = 3 μH				ts	3
Carrier storage time Retard à la décroissance				tf	0,08
VCC = 300 V IC = 8 A IBend = 1,6 A -VB = 5 V Lb = 3 μH				ts	3
Fall time Temps de décroissance				tf	0,08
VCC = 300 V IC = 10 A IBend = 2 A -VB = 5 V Lb = 3 μH T _{case} = 100 °C				ts	5
Carrier storage time Retard à la décroissance				tf	0,8
VCC = 300 V IC = 8 A IBend = 1,6 A -VB = 5 V Lb = 3 μH T _{case} = 100 °C				ts	5
Fall time Temps de décroissance				tf	0,8

ELECTRICAL CHARACTERISTICS
CARACTÉRISTIQUES ÉLECTRIQUES

T_{case} 25 °C

(Unless otherwise stated)
(Sauf indications contrares)

Test conditions Conditions de mesure	min	typ	max
Base-emitter saturation voltage Tension de saturation base-émetteur			1,6
IC = 8 A IB = 1,6 A			1,6

THERMAL CHARACTERISTICS
CARACTÉRISTIQUES THERMIQUES

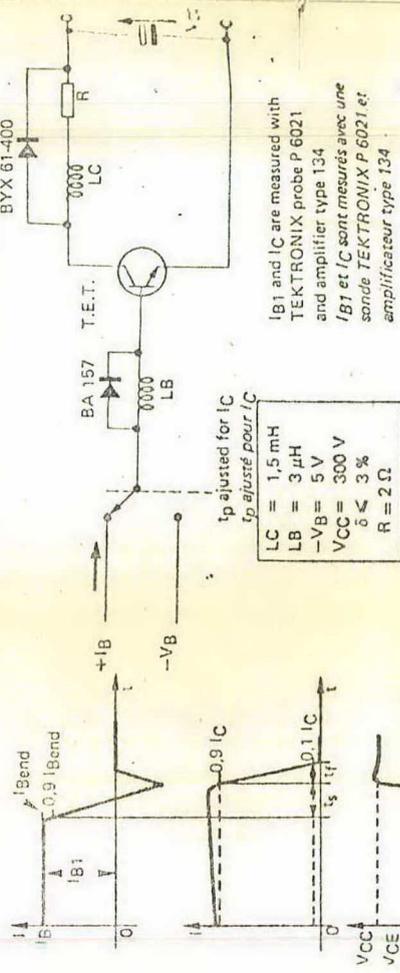
Junction-case thermal resistance Résistance thermique jonction-boîtier	Rth(j-c)	All types Tous types	1,2	°C/W
---	----------	-------------------------	-----	------

SWITCHING TIMES ON RESISTIVE LOAD
TEMPS DE COMMUTATION SUR CHARGE RESISTIVE

Turn-on time Temps total d'établissement	VCC = 150 V IC = 10 A IB1 = -IB2 = 2 A	td + tr	1
		ts	3
Carrier storage time Retard à la décroissance	VCC = 150 V IC = 8 A IB1 = -IB2 = 1,6 A	tf	0,8

FIGURE 1

SWITCHING TIMES TEST CIRCUIT - INDUCTIVE LOAD
CIRCUIT DE MESURE DES TEMPS DE COMMUTATION SUR CHARGE INDUCTIVE



IB1 and IC are measured with
TEKTRONIX probe P 6021
and amplifier type 134
IB1 et IC sont mesurés avec une
sonde TEKTRONIX P 6021 et
amplificateur type 134

FIGURE 2

COLLECTOR CURRENT VERSUS COLLECTOR EMITTER VOLTAGE
 Courant collecteur en fonction de la tension collecteur-émetteur

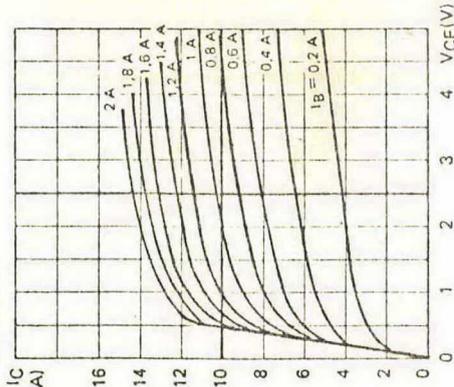


FIGURE 5

EXTREME CHARACTERISTICS IC VERSUS VBE AT VCE CONSTANT*
 Caractéristiques extrêmes
 IC en fonction de VBE à VCE constant *

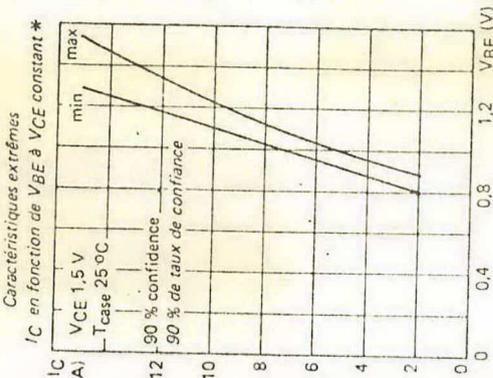
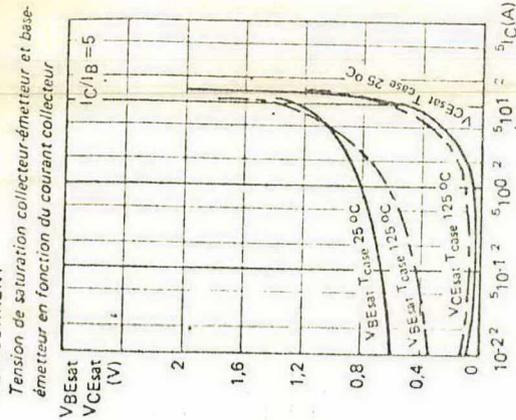


FIGURE 6

COLLECTOR-EMITTER AND BASE-EMITTER SATURATION VOLTAGE VERSUS COLLECTOR CURRENT
 Tension de saturation collecteur-émetteur et base-émetteur en fonction du courant collecteur



*These values can be used to determine the collector currents dispersion with «parallelled» transistors.
 *Ces éléments peuvent être utilisés pour déterminer la dispersion des courants collecteur lors de la mise en parallèle.

FIGURE 3

COLLECTOR-EMITTER RESISTANCE
 Tension collecteur-émetteur en fonction de la résistance base-émetteur

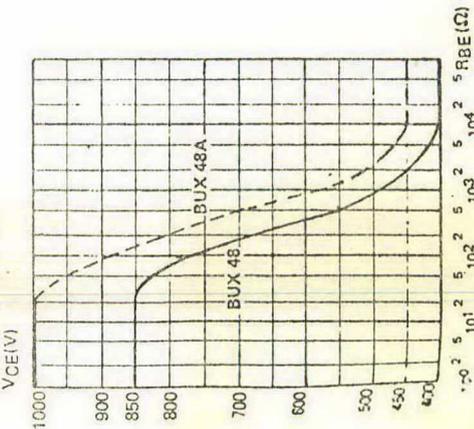


FIGURE 4

STATIC FORWARD CURRENT TRANSFER RATIO VERSUS COLLECTOR CURRENT
 Valeur statique du rapport de transfert direct du courant en fonction du courant collecteur

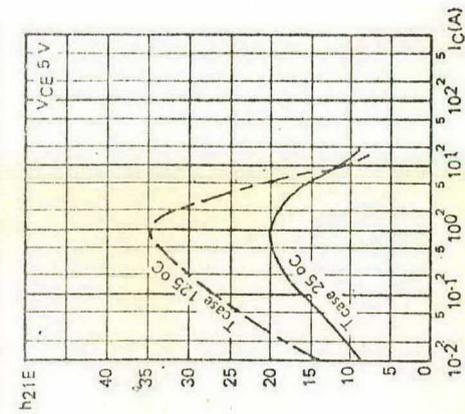


FIGURE 7

BASE-EMITTER VOLTAGE VERSUS BASE CURRENT
 Tension base-émetteur en fonction du courant base

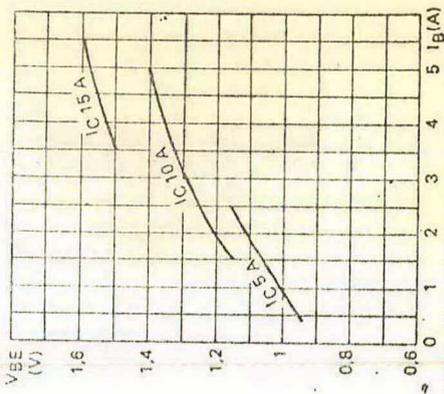


FIGURE 8

COLLECTOR-EMITTER VOLTAGE VERSUS BASE CURRENT
 Tension collecteur-émetteur en fonction du courant base

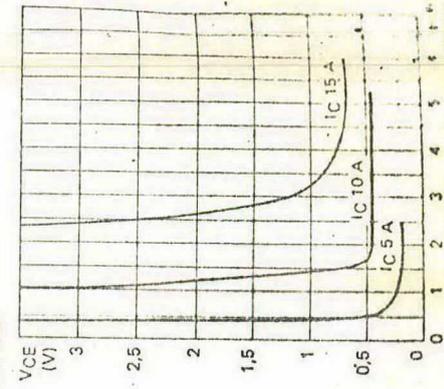


FIGURE 9

DC AND PULSE SAFE OPERATING AREA
Aire de sécurité en régimes linéaire et impulsif

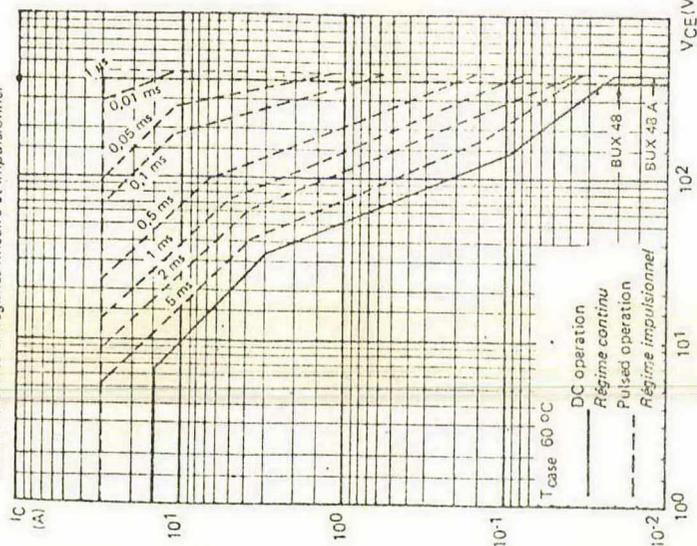


FIGURE 10

DISSIPATION AND IS/B DERATING
Variation de dissipation et de IS/B

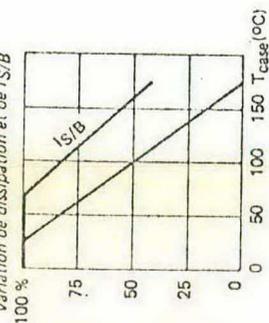
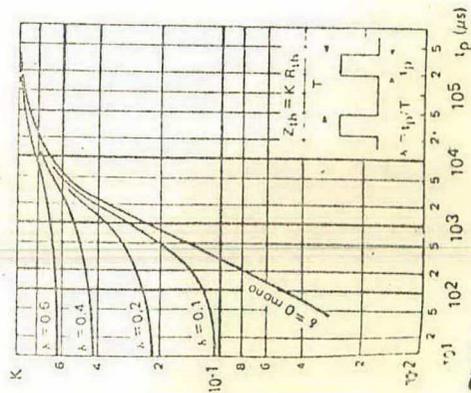


FIGURE 11

TRANSIENT THERMAL RESISTANCE DERATING
FACTOR UNDER PULSES CONDITIONS
Facteur de réduction de la résistance thermique en
régime d'impulsions



1N 3889
 1N 3893
 BYX 62-600

Semiconductor material : silicon
 Matériau semiconducteur : silicium
 Technology : all diffused construction
 Technologie : entièrement diffusé
 Cooling : by conduction
 Refroidissement : par conduction

Fast recovery time
 Available up to 600 volts
 Soft recovery characteristic
 Wide current range

FOR USE IN

High voltage inverters and converters
 Protecting device for transistors
 on inductive load
 Low RF interference applications.

Faible temps de recouvrement
 Disponible jusqu'à 600 volts
 Caractéristique de recouvrement progressif
 Large gamme de courant

APPLICATIONS

Convertisseurs et onduleurs à tension élevée
 Protection des transistors sur charge inductive
 Alimentations à faible niveau de parasites
 radioélectriques



Weight
 Masse 4 g
 Recommended torque value
 Valeur recommandée du couple de serrage 180 cm \wedge N
 Maximum torque value
 Valeur maximale du couple de serrage 220 cm \wedge N
 Cathode connected to case
 Cathode reliée au boîtier
 Anode connected to case
 Anode reliée au boîtier
 Clear marking and polarity
 Marquage et polarité en clair

Case DO 4 See outline drawing CB 33 on last pages
 Boîtier Voir dessin coté CB 33 dernières pages

IO = 12 A

50 V $\left\{ \begin{array}{l} \text{VRWM} \\ \text{V} \end{array} \right. \text{ 600 V}$

t_{rr} = 200 ns

1N 3889 \rightarrow 1N 3893
 BYX 62-600

ELECTRICAL CHARACTERISTICS
 CARACTERISTIQUES ELECTRIQUES

	Test conditions Conditions de mesure	typ	max
Maximum reverse current Courant inverse de fuite	V = V _{RRM} T _(vj) = 25 °C T _(vj) = 100 °C	I _R	25 μ A 3 mA
Forward voltage drop Chute de tension directe	I _F = 12 A T _(vj) = 25 °C I ₀ = 12 A T _{case} = -65 \rightarrow +100 °C	V _F V _{Fpeak}	1.4 1.5 V
Forward recovery time Temps d'établissement	I _F = 12 A dI _F /dt = 10 A/ μ s	t _{fr}	200 ns
Junction to case thermal resistance Résistance thermique jonction - boîtier		R _{th(j-c)}	2.5 °C/W

RECOVERY CHARACTERISTICS See figures from 11 to 17.
 CARACTERISTIQUES DE RECouvreMENT Voir figures 11 à 17. T_(vj) = 25 °C

	JEDEC method Méthode JEDEC		
Reverse recovery time Temps de recouvrement inverse	I _F = 1 A V _R = 30 V dI _F /dt = 15 A/ μ s	t _{rr}	200 ns
Maximum reverse recovery current Courant inverse maximal de recouvrement		I _{RM}	2 A
Rate of decrease of recovery current Vitesse d'extinction du courant de recouvrement		dI _{rr} /dt	50 75 A/ μ s
Recovered charge Charge recouvrée	Pulse method See figures from 11 to 17 Méthode Impulsionnelle Voir figures 11 à 17 I _F = 12 A dI _F /dt = 60 A/ μ s	QR	0.2 μ C 1.3 μ C

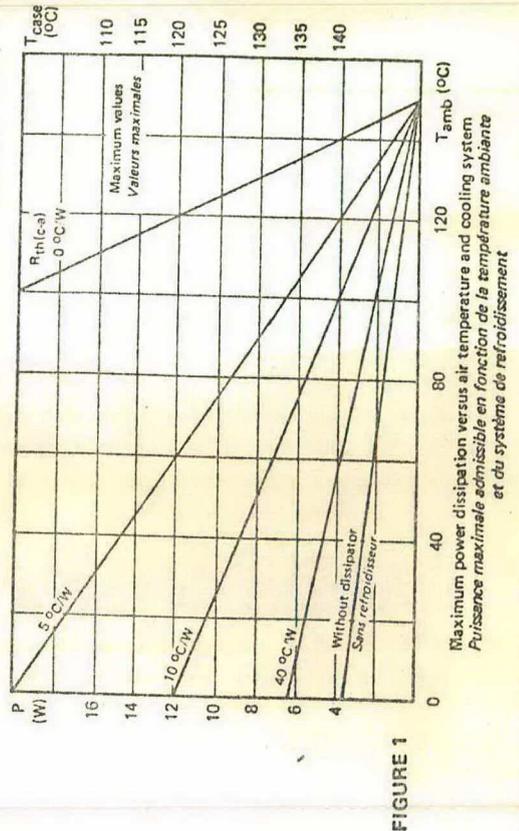


FIGURE 1

Maximum power dissipation versus air temperature and cooling system
 Puissance maximale admissible en fonction de la température ambiante
 et du système de refroidissement

ABSOLUTE RATINGS (LIMITING VALUES)
 VALEURS LIMITEES ABSOLUES D'UTILISATION

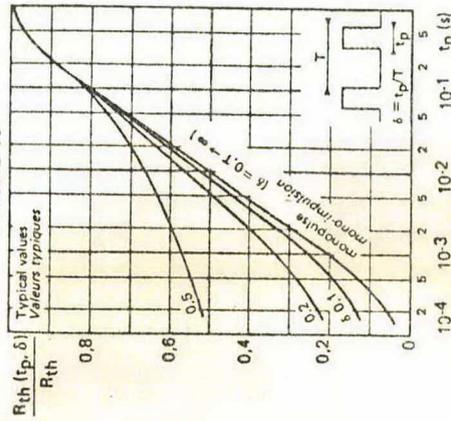
- 65 °C $\left\{ \begin{array}{l} T_{(vj)} \\ \text{V} \end{array} \right. \left\{ \begin{array}{l} + 150 \text{ °C} \\ \text{V} \end{array} \right.$ (Unless otherwise stated)
 (Sauf indications contraires)

	1N 3889	1N 3891	1N 3892	1N 3893	BYX 62 600
DC reverse voltage Tension inverse continue	50	100	200	300	400 600
Peak reverse voltage Tension inverse de crête	50	100	200	300	400 600
Repetitive peak reverse voltage Tension inverse de crête répétitive	50	100	200	300	400 600
Peak one cycle surge current sinusoidal Current direct non répétitif de surcharge accidentelle I _{FSM} I _{2t}	150 110	150 110	150 110	150 110	150 110
Average forward current T _{case} 100 °C Current direct moyen Note 1	12	12	12	12	12
Junction temperature Température de jonction	-65 +150	-65 +150	-65 +150	-65 +150	-65 +150
Storage temperature Température de stockage	-65 +175	-65 +175	-65 +175	-65 +175	-65 +175

Note 1 See also figures 3 and 5
 Voir aussi figures 3 et 5

TRANSIENT THERMAL CHARACTERISTICS
CARACTÉRISTIQUES THERMIQUES TRANSITOIRES

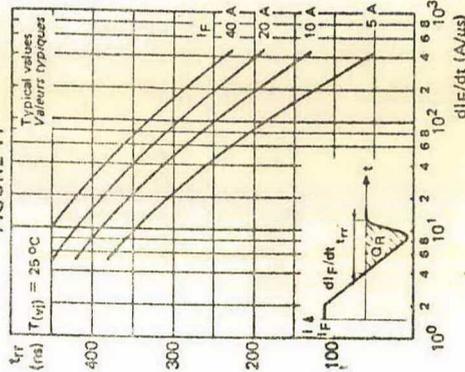
FIGURE 10



Change in apparent junction to case thermal impedance $R_{th}(t_p, \delta)$ vs. pulse width (t_p) and duty cycle (δ)
Variation relative de l'impédance thermique apparente jonction-boîtier $R_{th}(t_p, \delta)$ en fonction de la durée d'impulsion t_p et du rapport cyclique δ

REVERSE RECOVERY TIME (TYPICAL VALUES)
TEMPS DE RECOURSUREMENT INVERSE (VALEURS TYPYQUES)

FIGURE 11



Recovery time (t_{rr}) vs. dI_F/dt for various current levels (the reverse current is not circuit limited)
Temps de recoursurement (t_{rr}) en fonction de dI_F/dt à différents niveaux de courant I_F (le courant inverse n'est pas limité par le circuit)

FIGURE 12

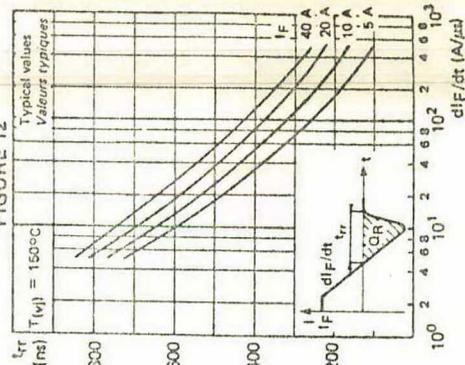


FIGURE 2

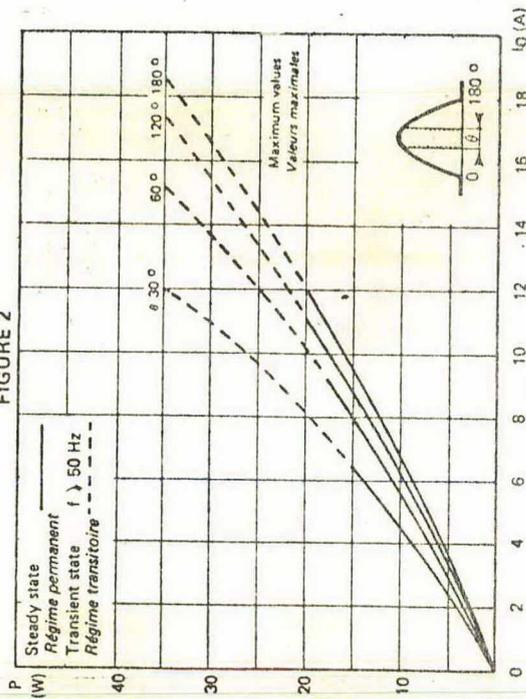
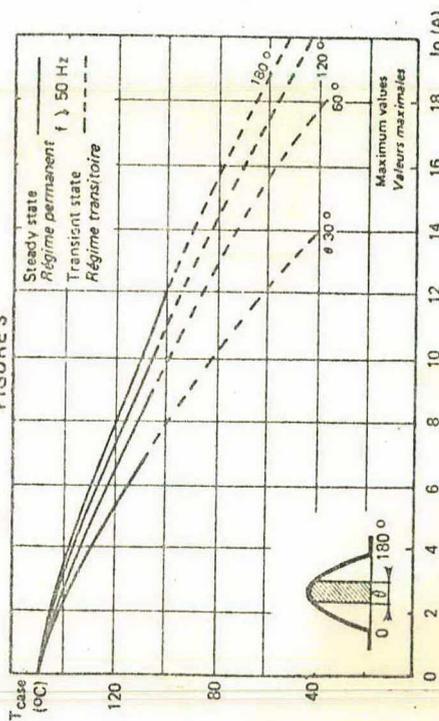
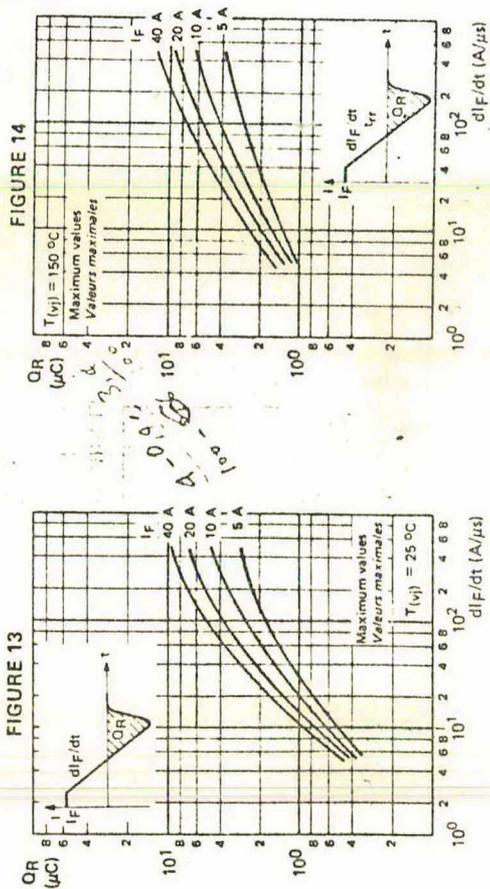


FIGURE 3

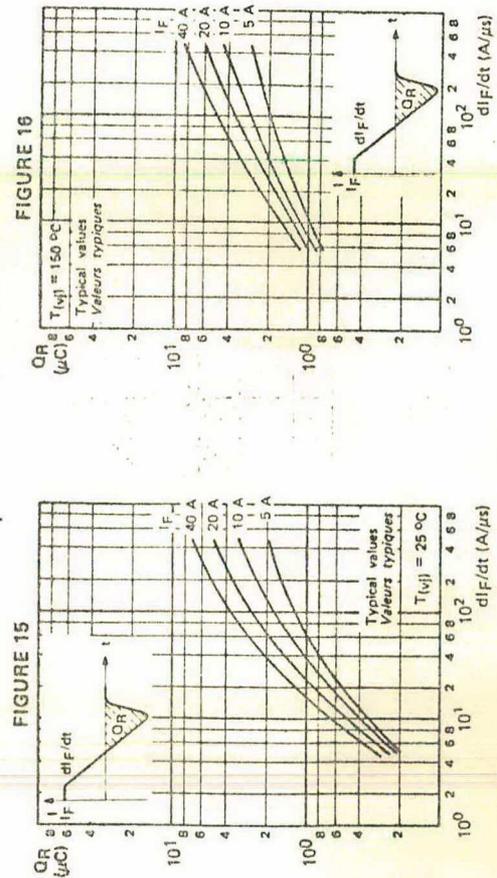


Power losses and maximum allowable case temperature vs. average current. Sinusoidal current waveform. Parameter: conduction angle θ .
This graph does not take into account switching losses during recovery.
Pertes de puissance et température maximale admissible de boîtier en fonction du courant moyen. Onde de courant sinusoïdale. Paramètre: angle de conduction θ .
Ce diagramme ne tient pas compte des pertes par commutation au recoursurement.

RECOVERED CHARGE (MAXIMUM VALUES)
CHARGE RECOUVRÉE (VALEURS MAXIMALES)

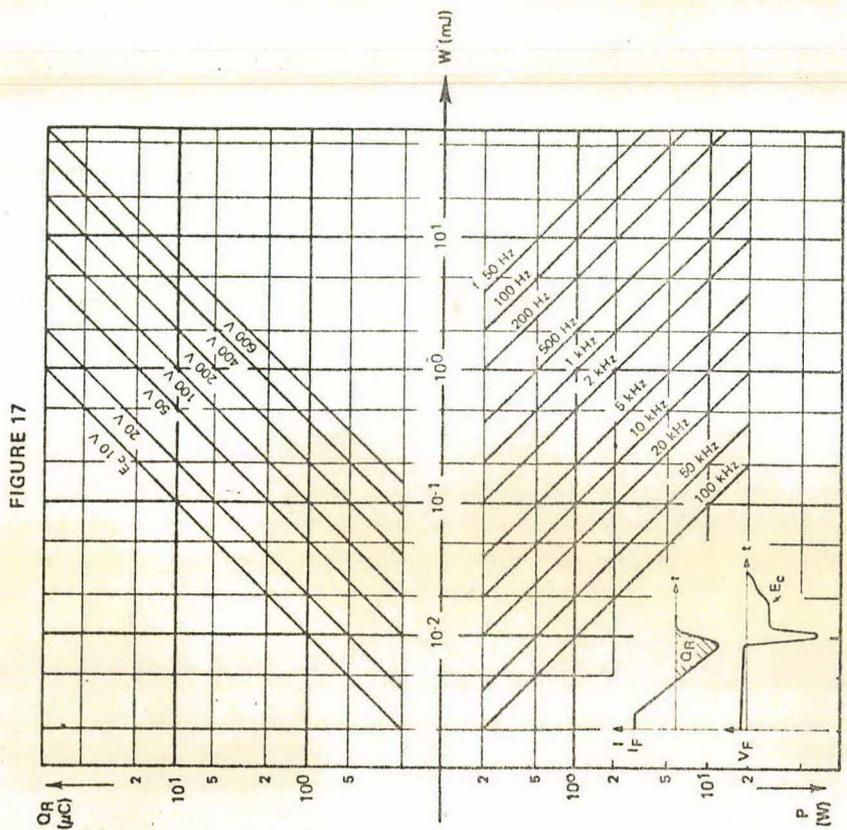


RECOVERED CHARGE (TYPICAL VALUES)
CHARGE RECOUVRÉE (VALEURS TYPIQUES)



Recovered charge QR versus dI_F/dt , for various current levels I_F at $T(v_j)$ 25 and 150 °C. Recovered charge is a linear function of temperature. A interpolation allows the QR calculation within limits 25 - 150 °C.
 Charge recouvrée QR en fonction de dI_F/dt à différents niveaux de courant I_F et $T(v_j)$ 25 et 150 °C. OR varie linéairement avec la température. Une interpolation permet le calcul de OR entre 25 et 150 °C.

RECOVERY CHARACTERISTICS
CARACTÉRISTIQUES DE RECOUVREMENT

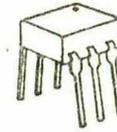


Recovery switching losses vs. recovered charge (QR) for various reverse voltages (E_C) applied to various frequencies
 Pertes de commutation de recouvrement en fonction de la charge recouvrée QR pour différentes tensions inverses appliquées E_C et à différentes fréquences de fonctionnement.

Recovered charge QR Charge recouvrée
 Reverse voltage applied to the diode just after transient state E_C Tension inverse appliquée à la diode juste après la régime transitoire
 Recovery phenomenon frequency f Fréquence du phénomène de recouvrement
 Dissipated energy during each switching W Energie dissipée à chaque commutation

Photon Coupled Isolator H11A5

Ga As Infrared Emitting Diode & NPN Silicon Photo-Transistor



The General Electric H11A5 is a gallium arsenide, infrared emitting diode coupled with a silicon photo-transistor in a dual in-line package.

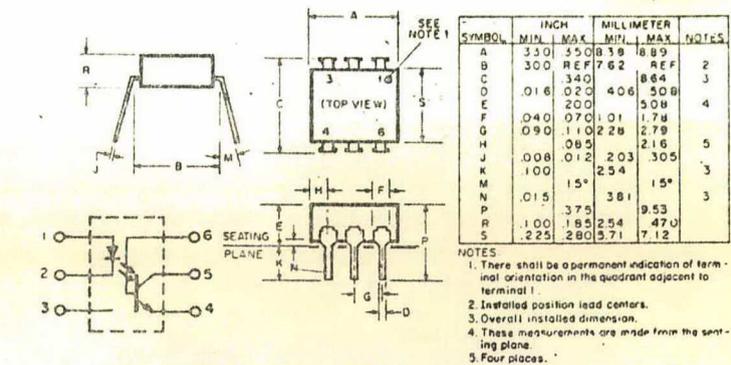
absolute maximum ratings: (25°C)

INFRARED EMITTING DIODE		
Power Dissipation	*100	milliwatts
Forward Current (Continuous)	60	milliamps
Forward Current (Peak) (Pulse width 1μsec 300 P Ps)	3	ampere
Reverse Voltage	3	volts

*Derate 1.33mW/°C above 25°C ambient.

PHOTO-TRANSISTOR		
Power Dissipation	**150	milliwatts
V _{CEO}	30	volts
V _{CBO}	70	volts
V _{ECO}	7	volts
Collector Current (Continuous)	100	milliamps

**Derate 2.0mW/°C above 25°C ambient.



TOTAL DEVICE	
Storage Temperature	-55 to 150°C
Operating Temperature	-55 to 100°C
Lead Soldering Time (at 260°C)	10 seconds
Surge Isolation Voltage (Input to Output)	1500V _(peak) 1060V _(RMS)
Steady-State Isolation Voltage (Input to Output)	950V _(peak) 660V _(RMS)

individual electrical characteristics (25°C)

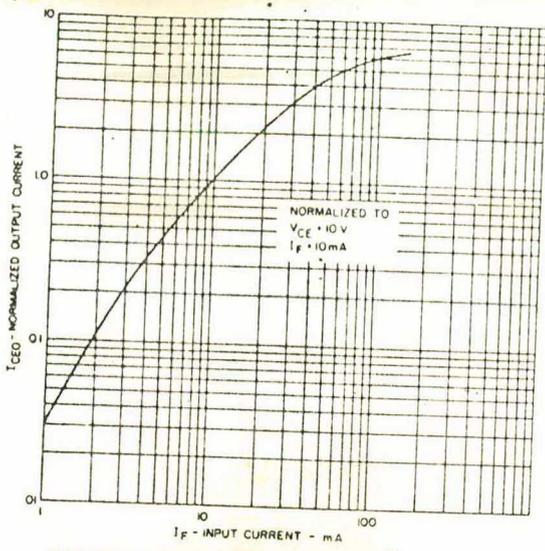
INFRARED EMITTING DIODE	TYP.	MAX.	UNITS
Forward Voltage (I _F = 10mA)	1.1	1.7	volts
Reverse Current (V _R = 3V)	—	10	microamps
Capacitance (V = 0, f = 1MHz)	50	—	picofarads

PHOTO-TRANSISTOR	MIN.	TYP.	MAX.	UNITS
Breakdown Voltage — V _{(BR)CEO} (I _C = 10mA, I _F = 0)	30	—	—	volts
Breakdown Voltage — V _{(BR)CBO} (I _C = 100μA, I _F = 0)	70	—	—	volts
Breakdown Voltage — V _{(BR)ECO} (I _E = 100μA, I _F = 0)	7	—	—	volts
Collector Dark Current — I _{CEO} (V _{CE} = 10V, I _F = 0)	—	5	100	nanoamps
Capacitance (V _{CE} = 10V, f = 1MHz)	—	2	—	picofarads

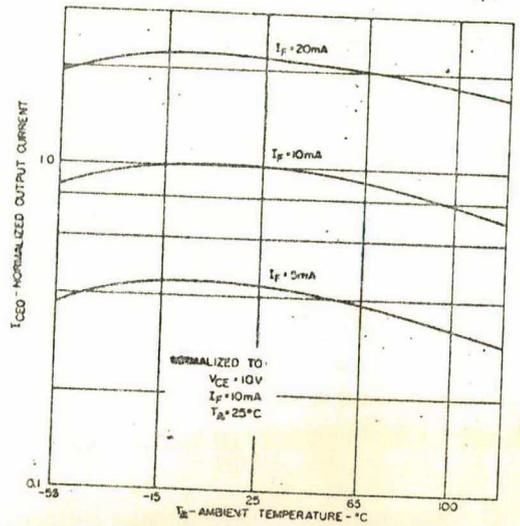
coupled electrical characteristics (25°C)

	MIN.	TYP.	MAX.	UNITS
DC Current Transfer Ratio (I _F = 10mA, V _{CE} = 10V)	30	—	—	%
Saturation Voltage — Collector to Emitter (I _F = 10mA, I _C = 0.5mA)	—	0.1	0.4	volts
Isolation Resistance (Input to Output Voltage = 500V _{DC})	100	—	—	gigaohms
Input to Output Capacitance (Input to Output Voltage = 0, f = 1MHz)	—	—	2	picofarads
Switching Speeds: Rise/Fall Time (V _{CE} = 10V, I _{CE} = 2mA, R _L = 100Ω)	—	2	—	microseconds
Rise/Fall Time (V _{CB} = 10V, I _{CB} = 50μA, R _L = 100Ω)	—	300	—	nanoseconds

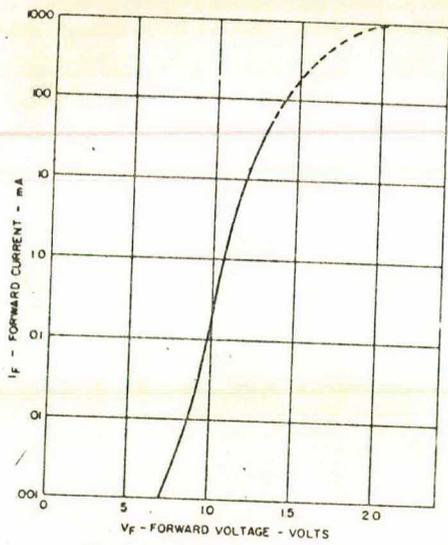
TYPICAL CHARACTERISTICS



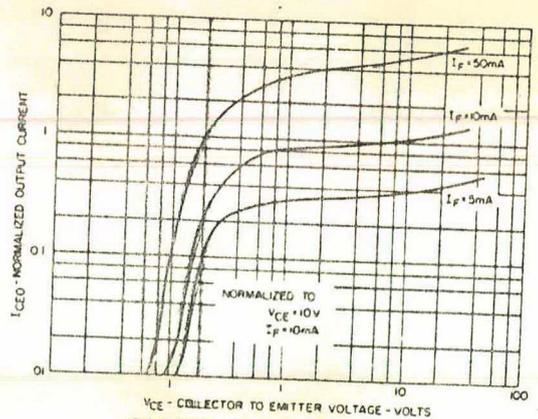
OUTPUT CURRENT VS INPUT CURRENT



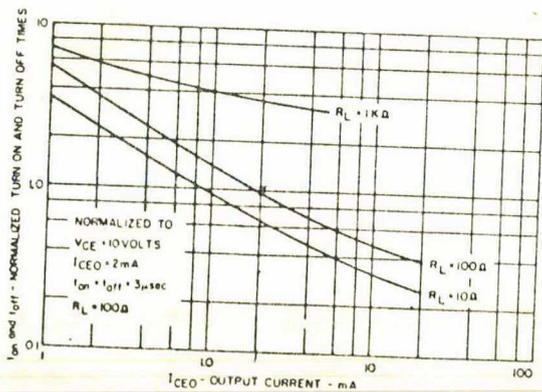
OUTPUT CURRENT VS TEMPERATURE



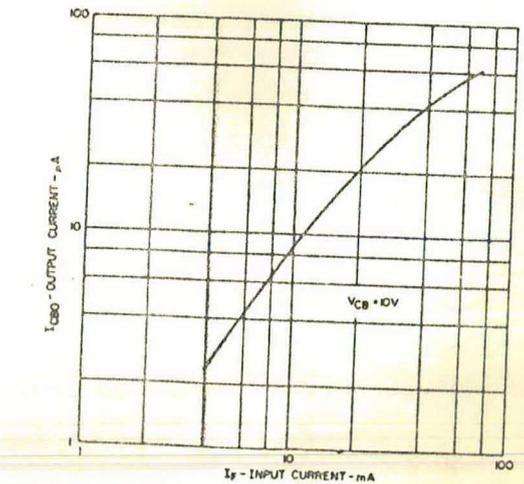
INPUT CHARACTERISTICS



OUTPUT CHARACTERISTICS



SWITCHING TIMES VS OUTPUT CURRENT



OUTPUT CURRENT (I_CBO) VS INPUT CURRENT

A P Ê N D I C E II

FONTES AUXILIARES DE ALIMENTAÇÃO

No inversor trifásico desenvolvido são necessárias oito fontes auxiliares: seis fontes (6v) para os circuitos de comando de base e duas fontes reguladas ($\pm 5v$) para a alimentação do circuito gerador de frequência e do comando lógico.

Nestas fontes auxiliares foi utilizado um transformador com um enrolamento primário e oito secundários.

As fontes de $\pm 5v$ são regulados para permitir uma boa estabilidade do circuito gerador de frequência e também pela limitação em tensão do circuito do comando lógico. Para isto foram utilizados dois reguladores de tensão integrados LM 7805C, sendo que na fonte negativa ($-5v$) poderia ser usado um de menor corrente (p.ex.: LM 342).

Nas fontes para o comando de base a regulação primosa é desnecessária. Assim foi utilizado somente um filtro L (figura II.1)

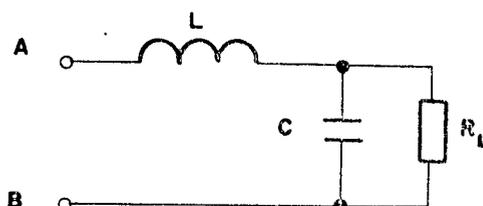


Figura II.1 - Filtro L acoplado a carga.

em cada secundário do transformador. O filtro L fez-se necessário para evitar os picos de corrente no disparo dos diodos retificados inerentes a circuitos de filtros que utilizam somente capacitores, implicando no melhor aproveitamento dos diodos. Em outras palavras o aproveitamento do filtro L é suprimir as harmônicas do sistema. Nestes termos a reatância do indutor (L) deve ser grande comparada com a impedância paralela da carga com o capacitor (C). A última associação faz-se pequena com a reatância do capacitor muito menor que a resistência da carga.

A corrente na saída do retificador da onda completa para carga resistiva é dada em série de Fourier por [22]:

$$v = V_M \left[\frac{2}{\pi} - \frac{4}{\pi} \sum_{k=2,4,6,\dots} \frac{\cos k\omega t}{(k+1)(k-1)} \right] \quad \text{(II.1)}$$

Considerando-se apenas a fundamental tem-se o circuito equivalente da figura II.2.

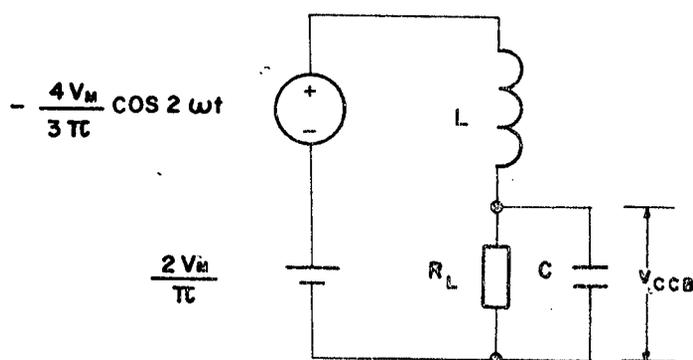


Figura II.2 - Circuito equivalente do retificador de onda completa ideal acoplado ao filtro L com a carga.

Se a soma das resistências dos diodos, transformador e indutância é igual a R:

$$V_{CCB} = \frac{2V_M}{\pi} - I_{CCB}R. \quad (II.2)$$

Assumindo que toda a componente alternada passa a través do capacitor e nada pela carga o erro introduzido é muito pequeno. Nestas condições a impedância na entrada do filtro da figura II.1 é aproximadamente $x_L = 2\omega L$. A corrente alternada através do circuito será:

$$I'_{RMS} = \frac{4V_M}{3\sqrt{2}\pi} \frac{1}{x_L} = \frac{\sqrt{2}}{3} V_{CCB} \frac{1}{x_L} \quad (II.3)$$

desconsiderando a resistência R da eq. (II 2).

A ondulação da tensão na carga será a tensão no capacitor (C):

$$V'_{RMS} = \frac{\sqrt{2}}{3} V_{CCB} \frac{x_C}{x_L}$$

o fator de ondulação (r) será:

$$r = \frac{V'_{RMS}}{V_{CCB}} = \frac{\sqrt{2}}{12\omega^2} \frac{1}{LC} \quad (II.4)$$

para 60 Hz:

$$r = \frac{0,83}{LC} \quad (II.5)$$

com L em Henrys e C em microfarads, onde r é independente da carga para as condições impostas.

Toda a análise realizada assume que a corrente circula ininterruptamente no indutor (L). Para isto é necessário uma indutância mínima (indutância crítica, L_{cr}). Assim o valor de pico da componente alternada da corrente não deve ultrapassar a componente contínua:

$$\frac{V_{CCB}}{R_L} > \sqrt{2} I'_{RMS} = \frac{2V_{CCB}}{3} \frac{1}{X_L} \quad (II.6)$$

portanto
$$X_L > \frac{2R_L}{3} \quad (II.7)$$

para 60 Hz:
$$L_{cr} = \frac{R_L}{1130}$$

com L_{cr} em Henrys e R_L em ohms.

Salienta-se que o valor da indutância crítica calculado foi determinado para uma tensão aproximada, formada pelo nível contínuo e da harmônica de 2ª ordem da série da Fourier, sendo interessante que a indutância utilizada no projeto seja superior ao valor calculado.

O efeito da indutância crítica e a regulação do circuito com filtro L é ilustrado na figura II.3 para diferentes valores da corrente na carga. I_{cr} é a corrente mínima conforme L_{cr} , para valores superiores a I_{cr} a tensão de saída não experimenta um acréscimo acentuado. Para valores de I_L superiores a I_{cr} a queda de potencial se dará devido a resistência R dos vários elementos

do circuito, para uma boa regulação deve-se ter $R \ll R_L$.

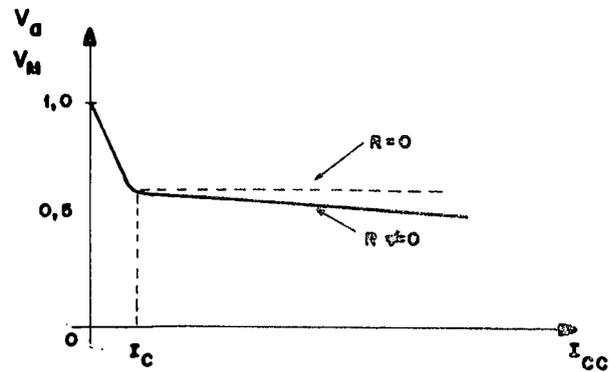


Figura II.3 - Curva de regulação, para corrente na carga variável, para o circuito retificador com filtro L | 22 |.

O circuito completo das fontes auxiliares utiliza_{das} no inversor trifásico com os respectivos valores dos componen_{tes} e tensões é apresentado na figura II.4.

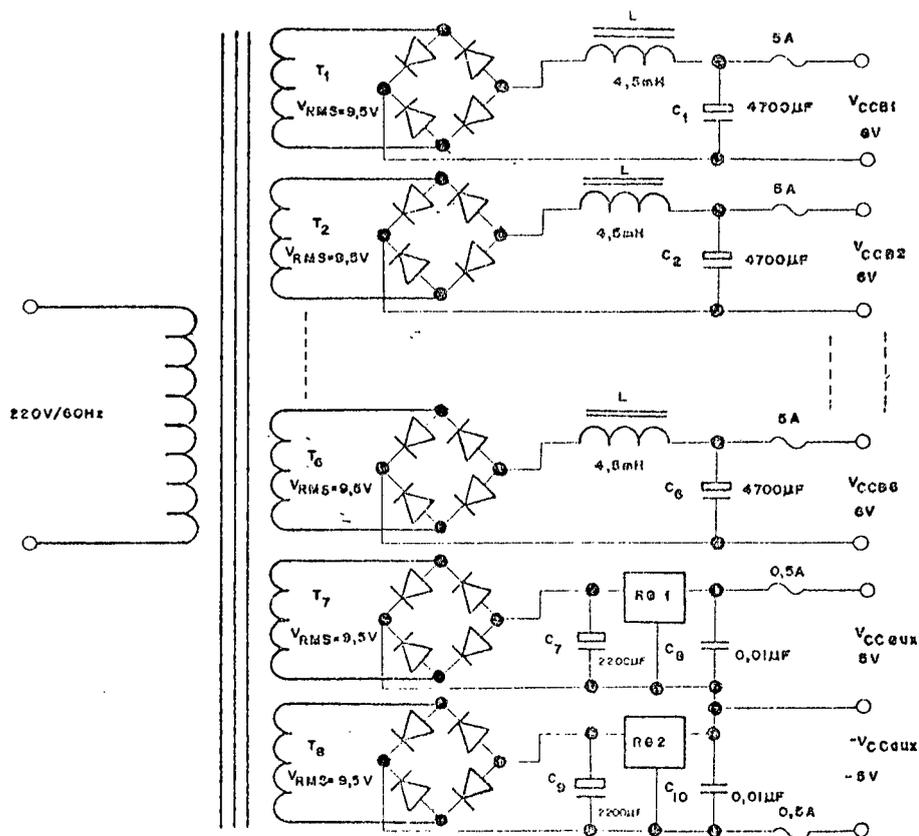


Figura II.4 - Esquema das ligações da fonte auxiliar do comando.

A P Ê N D I C E III

DADOS DE PLACA DO MOTOR UTILIZADO NO TESTE

V	Δ 220	Υ 380	Hz 60
A	6,8	4,0	CAT B
F.S. 1,2			RPM 1725
ISOL. CL. B		COD. J	IP 44

A P Ê N D I C E IV

CONSIDERAÇÕES GERAIS

Inicialmente pensou-se numa estrutura do circuito de saída do foto-acoplador diferente que à apresentada (figura 3.10). Consistia em limitar o valor máximo do sinal do foto-acoplador em $V_{BE\ sat}(T_2)$, assim obter-se-ia menores tempos de t_r e t_f e conseqüentemente um comando mais rápido. Esta estrutura não se mostrou apropriada pois foram constatadas oscilações ao associar-se ao inversor cargas elevadas. Isto é, o circuito era sensível a ruídos eletro-magnéticos. Perturbações que foram atribuídas a proximidade dos valores máximos e mínimos na saída do componente.

A implementação da célula básica (figura 3.2) com dois transistores complementares facilitou o cálculo do divisor resistivo existente na base destes dois componentes. Inicialmente pensou-se na utilização de dois transistores NPN, mas como o uso do transistor PNP nesta aplicação era plenamente viável foi utilizado.

REFERÊNCIAS BIBLIOGRÁFICAS

- 1 - MURPHY, J. M. D. *Thyristor control of A. C. Motors*. 3. ed. Oxford, Pergamon Press, 1978.
- 2 - FOCH, H.; TRANNOY; ROUX, J. Utilisation rationnelle des transistors de puissance haute tension pour l'alimentation d'une machine asynchrone a partir du reseau 380V - 50 Hz. *Laboratoire d'Electrotechnique et d'Electronique Industrielle - Publication Interne*. Toulouse, INPT, sept./oct. 1978.
- 3 - FOCH, H.; ARCHES, J. P.; ESCAUT; ROUX, J. Utilisation des transistors de puissance comme elements de comutation des convertisseurs statiques de quelques kilowatts. *Laboratoire d'electronique et d'electronique industrielle - Publication interne*. Toulouse, INPT, s.d. p. 23-44.
- 4 - INSTITUT NATIONAL POLYTECHNIQUE DE TOULOUSE. *Hacheurs et onduleurs autonomes*. Toulouse, 1977.
- 5 - THOMSON-CSF DIVISION SEMICONDUCTEURS SESCOSEM. *Le transistor de puissance dans son environnement*. Courbevoie, France, 1978.
- 6 - ARCHES, Jean-Pierre. *Le transistor de puissance en comutation*. Toulouse, Thèse de Docteur Ingénieur - INPT, 1976.

- 7 - PERIN, Arnaldo José. *Pulsadores a transistor de potência para o controle de máquinas de corrente contínua*. Florianópolis, Dissertação - UFSC, 1980.
- 8 - CALKIN, E. T. & HAMILTON, B. H. Circuit techniques for improving the switching loci of transistor switches in switching regulators. *IEEE Transactions on Industry Applications*. New York, IEEE, 1A-12 (4): 364-69, july/aug. 1976.
- 9 - ARCHES, Jean-Pierre & FOCH, Henri. *Evolution des circuits d'aide à la comutation des transistors de puissance*. Toulouse, INPT, 1979.
- 10 - GRAY, Paul R. & MEYER, Robert G. *Analysis and Design of Analog Integrated Circuits*. New York, John Wiley, 1977.
- 11 - GENERAL ELECTRIC. *Semiconductor Data Handbook*. New York, 1977.
- 12 - WAIT, J. V.; HULSMAN, L. P.; KORN, G. A. *Introduction to Operational Amplifier Theory and Applications*. Tokyo, McGraw-Hill, 1975.
- 13 - STOUT, D. F. & KAUFMAN, M. *Handbook of Operational Amplifier Circuit Design*. New York, McGraw-Hill, 1976.
- 14 - PHILIPS ELECTRONIC COMPONENTS AND MATERIALS. *Low-frequency Transistors Data Handbook*. Eindhoven, Philips, 1977.
- 15 - SIGNETICS. *Integrated Circuits Data Handbook*. Eindhoven, Philips, 1976.

- 16 - TAUB, Herbert & SCHILLING, Donald. *Digital Integrated Electronics*. New York, McGraw-Hill, 1977.
- 17 - TEXAS INSTRUMENTS INCORPORATED. *Projetos com Circuitos Integrados TTL*. Rio de Janeiro, Guanabara Dois, 1971.
- 18 - NATIONAL SEMICONDUCTOR CORPORATION. *TTL Databook*. Santa Clara, USA, 1976.
- 19 - THOMSON-CSF DIVISION SEMICONDUCTEURS SESCOSEM. *Transistors de Puissance*. Courbevoie, France, 1979. p. 753-65
- 20 - ————. *Diodos de Puissance*. Courbevoie, France, 1976. p. 195-203.
- 21 - ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *P-EB 91 e P-EB 128*. Rio de Janeiro, 1968.
- 22 - MILMAN, Jacob & HALKIAS, Christos C. *Rectifiers and Power Supplies*. In: ————. *Electronics Devices and Circuits*. Tokyo, McGraw-Hill, 1967. cap. 20, p. 598-15.