

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

CONTRIBUIÇÃO AO ESTUDO DA COMUTAÇÃO EM CONVERSORES
MONOFÁSICOS E TRIFÁSICOS A INTERRUPTORES BIDIRECIONAIS

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA

JOSÉ IRINEU ZAFALON

FLORIANÓPOLIS, AGOSTO DE 1986

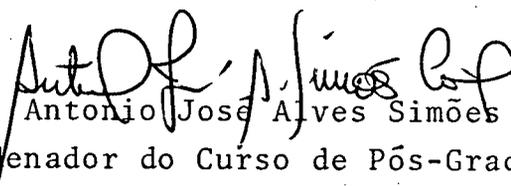
CONTRIBUIÇÃO AO ESTUDO DA COMUTAÇÃO EM CONVERSORES
MONOFÁSICOS E TRIFÁSICOS A INTERRUPTORES BIDIRECIONAIS

JOSÉ IRINEU ZAFALON

ESTA DISSERTAÇÃO FOI JULGADA PARA A OBTENÇÃO DO TÍTULO DE MESTRE
EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA
EM SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO



Prof. Ivo Barbi, Dr. Ing.
Orientador



Prof. Antonio Jose Alves Simões Costa, PhD
Coordenador do Curso de Pós-Graduação em
Engenharia Elétrica

BANCA EXAMINADORA



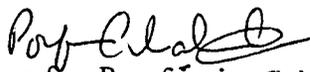
Prof. Ivo Barbi, Dr. Ing.



Prof. Arnaldo José Perin, Dr. Ing.



Prof. Denizar Cruz Martins, Dr.



Prof. Porfírio Cabaleiro Cortizo, Dr. Ing.

Aos meus pais, à Chica e a todos que
vibram em sintonia com a energia da
Natura.

AGRADECIMENTOS

De alguma maneira, eles também ajudaram a concretizar este trabalho: Ivo, Rosângela, Coelho, Gilmar, Roberto, Humberto, Jerson, Chica, UFSC, CNPq, e outros tantos que nos caminhos dos dias ajudaram a transpor os momentos mais difíceis.

E ao mar, a Terra, ao Sol, aos verdes morros, aos pássaros e às borboletas.

Sem estes o trabalho não está inteiro.

SUMÁRIO

v

| | |
|------------------------------------------------------------------------------------------------------------------------------------|----|
| INTRODUÇÃO | 1 |
| CAPÍTULO 1 - OS VARIADORES DE TENSÃO ALTERNADA SENOIDAL A TRANSISTORES DE POTÊNCIA | 3 |
| 1.1 - Introdução | 3 |
| 1.2 - Apresentação das estruturas variadoras a transistores de potência | 4 |
| 1.3 - Princípio de operação das estruturas va riadoras a transistores de potência | 6 |
| 1.4 - Enfoques iniciais sobre a comutação en tre as chaves bidirecionais das estrutu ras variadoras a transistores | 8 |
| 1.5 - Conclusão | 11 |
| CAPÍTULO 2 - CIRCUITOS DE COMANDO PARA O VARIADOR A TRANSIS TORES DE POTÊNCIA EM ESTUDO | 12 |
| 2.1 - Introdução | 12 |
| 2.2 - A configuração Darlington e o comando de base dos transistores | 12 |
| 2.3 - Circuito digitalizado para comando com plementar dos transistores da estrutura variadora | 16 |
| 2.4 - Configuração da interface entre os circui tos de comando de base e o circuito lógi co digital | 21 |
| 2.5 - Conclusão | 23 |

| | |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------|--------|
| CAPÍTULO 3 - ANÁLISE DE FUNCIONAMENTO DA ESTRUTURA VARIADORA OPERANDO COM O CIRCUITO CONVENCIONAL DE AJUDA A COMUTAÇÃO | 24 |
| 3.1 - Introdução | 24 |
| 3.2 - O circuito convencional de ajuda a comuta ção | 24 |
| 3.3 - Operação do variador com os circuitos de ajuda a comutação durante a etapa de comu tação entre os transistores principal e auxiliar | 25 |
| 3.4 - Dimensionamento dos componentes do circui to de ajuda a comutação | 27 |
| 3.5 - Sobrecorrentes nos transistores de potên cia quando o variador opera com o CAC con vencional | 35 |
| 3.6 - Conclusão | 45 |
| CAPÍTULO 4 - PROPOSIÇÃO DE UMA NOVA TÉCNICA PARA AUXÍLIO A COMUTAÇÃO NO VARIADOR EM ESTUDO | 47 |
| 4.1 - Introdução | 47 |
| 4.2 - Desenvolvimento de um novo circuito de aju da a comutação | 47 |
| 4.3 - Estudo de um circuito grampeador para au xílio a comutação nos variadores a transis tores de potência | 55 |
| 4.4 - Comportamento dos diodos retificadores das chaves bidirecionais nos variadores a tran sistores | 65 |
| 4.5 - Conclusão | 72 |

| | |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| CAPÍTULO 5 - RESULTADOS EXPERIMENTAIS OBTIDOS A PARTIR DE UM PROTÓTIPO IMPLEMENTADO EM LABORATÓRIO | 74 |
| 5.1 - Introdução | 74 |
| 5.2 - Apresentação do protótipo ensaiado | 74 |
| 5.3 - Resultados de avaliação do desempenho do circuito de ajuda a comutação a diodo <u>len</u> <u>to</u> | 76 |
| 5.4 - Resultados de avaliação do desempenho do circuito grampeador | 79 |
| 5.5 - Resultados de comprovação das sobrecorren <u>tes</u> nos transistores de potência causadas pelas correntes de recuperação reversa dos diodos das pontes retificadoras das chaves bidirecionais e do circuito grampea <u>do</u> <u>do</u> | 83 |
| 5.6 - Conclusão | 88 |
| CAPÍTULO 6 - A VERSÃO TRIFÁSICA DO VARIADOR A TRANSISTORES DE POTÊNCIA | 90 |
| 6.1 - Introdução | 90 |
| 6.2 - A configuração proposta para o variador trifásico a transistores de potência | 90 |
| 6.3 - Princípio de operação do variador trifá <u>s</u> <u>s</u> ico para cargas resistivas puras | 94 |
| 6.4 - Princípio de operação do variador trifá <u>s</u> <u>s</u> ico para cargas RL | 100 |
| 6.5 - Conclusão | 107 |
| CAPÍTULO 7 - RESULTADOS EXPERIMENTAIS OBTIDOS DO VARIADOR TRIFÁSICO A TRANSISTORES DE POTÊNCIA | 109 |

| | |
|-------------------------------------------------------------------------------|------|
| | viii |
| 7.1 - Introdução | 109 |
| 7.2 - Resultados obtidos para operação com car ga resistiva pura | 109 |
| 7.3 - Resultados obtidos para operação com car ga RL | 114 |
| 7.4 - Conclusão | 119 |
| CONCLUSÕES FINAIS | 121 |
| REFERÊNCIAS BIBLIOGRÁFICAS | 124 |

RESUMO

Este trabalho apresenta um estudo da comutação em conversores a interruptores bidirecionais.

Uma estrutura monofásica para operar com cargas indutivas que emprega circuitos de ajuda a comutação convencionais é analisada e suas deficiências são constatadas teoricamente.

Para resolver os problemas apresentados pelos circuitos convencionais, uma nova configuração dos circuitos de comutação é desenvolvida e implementada, e os resultados experimentais obtidos são apresentados.

Numa segunda parte, uma nova versão trifásica do conversor a interruptores bidirecionais é desenvolvida. A estrutura pode operar com os mesmos circuitos de comando empregados no conversor monofásico.

O princípio de operação da nova versão trifásica quando ela utiliza os circuitos de comutação desenvolvidos neste trabalho, pode ser confirmado através dos resultados experimentais que são mostrados.

ABSTRACT

This work presents a study of the commutation of bidirectional switching converters.

A single phase structure to operate inductive loads which employs conventional snubber circuits is analysed and its deficiencies are examined theoretically.

To solve the problems presented by these conventional circuits, a new configuration for the commutation circuits is developed and implemented, and the experimental results are presented.

In a second part, a new three phase version of the bidirectional switching converter is developed. The structure can operate with the same command circuit used in the single phase converter.

The operation principle of the new three-phase version when using the commutation circuits developed in this work, can be confirmed through the experimental results shown.

INTRODUÇÃO

O objetivo principal deste trabalho é a realização de um estudo analítico enfocando a comutação em conversores a interruptores bidirecionais.

Durante a comutação nestes tipos de conversores, a presença do "tempo morto" entre a condução dos interruptores bidirecionais origina picos de tensão que devem ser eliminados através de circuitos auxiliares.

Durante o trabalho os circuitos auxiliares mais comumente empregados para solucionar este tipo de problema são apresentados, e uma análise a respeito destes tipos de circuito vem mostrar que quando eles são empregados, elevados picos de corrente aparecem sobre os transistores de potência do conversor no instante que eles são postos em condução.

Então, na tentativa de obter um desempenho mais eficiente dos transistores de potência dos conversores a interruptores bidirecionais, uma nova técnica é desenvolvida, a qual conjuga o emprego de um novo circuito de ajuda a comutação dos transistores com um circuito grampeador conectado à carga. Um protótipo é implementado e os resultados experimentais são apresentados.

Ainda é estudada e implementada uma nova versão trifásica para o tipo de conversor em estudo e os resultados experimentais obtidos são apresentados.

A seguir é descrito o conteúdo sintético do trabalho.

No primeiro capítulo dois tipos de conversores monofásicos a interruptores bidirecionais são apresentados e os primeiros enfoques sobre a comutação entre as duas chaves são

tratados.

O capítulo 2 trata exclusivamente dos circuitos de comando dos conversores. Tanto o conversor monofásico quanto a nova versão trifásica desenvolvida podem empregar os mesmos circuitos de comando.

Já no capítulo 3, um circuito conversor que emprega circuitos convencionais de ajuda a comutação para limitar os picos de tensão durante o "tempo morto" é analisado. A presença dos picos de corrente na saturação dos transistores de potência é constatada.

As novas propostas para auxiliar a comutação são tratadas no capítulo 4. Um novo circuito de ajuda a comutação dos transistores de potência é desenvolvido, o circuito grampeador é conectado a carga e é feita uma análise da operação do conversor com os novos circuitos. Também é elaborado neste capítulo um estudo sobre o comportamento dos diodos retificadores dos interruptores bidirecionais.

O capítulo 5 trata em exclusividade dos resultados experimentais obtidos que comprovam a eficiência dos circuitos propostos no capítulo 4.

A nova versão trifásica de um conversor a interruptores bidirecionais é desenvolvida no capítulo 6 e, finalmente, os resultados experimentais obtidos de um protótipo do circuito trifásico são apresentados no capítulo 7.

CAPÍTULO 1

OS VARIADORES DE TENSÃO ALTERNADA SENOIDAL A TRANSISTORES DE POTÊNCIA

1.1 - Introdução

Neste primeiro capítulo são apresentadas duas estruturas a transistores de potência que possibilitam controlar a potência C.A. entregue a uma determinada carga.

Aplicações típicas para este tipo de conversor C.A. — C.A. são aquelas que requerem uma tensão alternada variável nos terminais de carga. Entre os exemplos mais comuns pode-se evidenciar aplicações como o controle de velocidade de motores de indução, variação de luminosidade, variação de calor fornecido a um corpo e correção da forma de onda da tensão de entrada diminuindo distorções indesejáveis.

Estruturas comumente empregadas para estes tipos de aplicações utilizam a técnica de controle de fase, empregando tiristores de potência. Embora em diversas aplicações esta técnica tem sido economicamente utilizada, ela tem apresentado diversas limitações. Em geral, entre os problemas mais comuns das estruturas que empregam tiristores estão os seguintes:

- o fator de potência de entrada é sempre menor que o fator de potência da carga;
- o conteúdo harmônico da tensão de carga é elevado;
- o tempo de resposta do conversor é lento;
- em aplicações onde se requer frequências elevadas, o tempo mínimo de bloqueio dos tiristores impede o bom desempenho da estrutura.

Diante das inconveniências apresentadas pelas estruturas que empregam tiristores e do constante aprimoramento tecnológico que vem possibilitando a fabricação de transistores de potências mais elevadas a mais baixos custos, as estruturas variadoras que empregam transistores de potência apresentam alternativas mais viáveis tendo em vista sua alta eficiência e bom comportamento dinâmico.

1.2 - Apresentação das estruturas variadoras a transistores de potência ^{|1|}, ^{|2|}

As figuras 1.1.a e 1.1.b mostram os esquemas simplificados de duas estruturas variadoras a transistores de potência.

Com estas estruturas a transistores, a variação de tensão nos terminais de saída é facilmente obtida qualquer que seja o fator de potência da carga. O tempo de resposta nestes variadores é bastante pequeno quando comparado com aquelas estruturas que empregam tiristores de potência e, além disso, os variadores a transistores de potência podem operar eficientemente até valores de frequência de vários kilohertz.

O princípio de funcionamento de tais estruturas é baseado na técnica de chaveamento dos transistores que possibilita recortar a forma de onda da tensão de entrada. Como os transistores podem chavear a elevadas frequências, o conteúdo harmônico da tensão de saída é pequeno e desta forma a filtragem de saída para este tipo de variador é consideravelmente reduzida em relação àqueles outros tipos.

Tanto o variador da figura 1.1.a ^{|2|} quanto o da figura 1.1.b ^{|1|} empregam a técnica de recortar a tensão de entrada através do chaveamento dos transistores. A estrutura da figura 1.1.b, porém, foi mais recentemente desenvolvida e apresenta vantagens em relação àquela da figura 1.1.a. Por conter um menor número de transistores ela apresenta, sem dúvidas, circuitos de comando mais simplificados possibilitando um controle mais eficiente

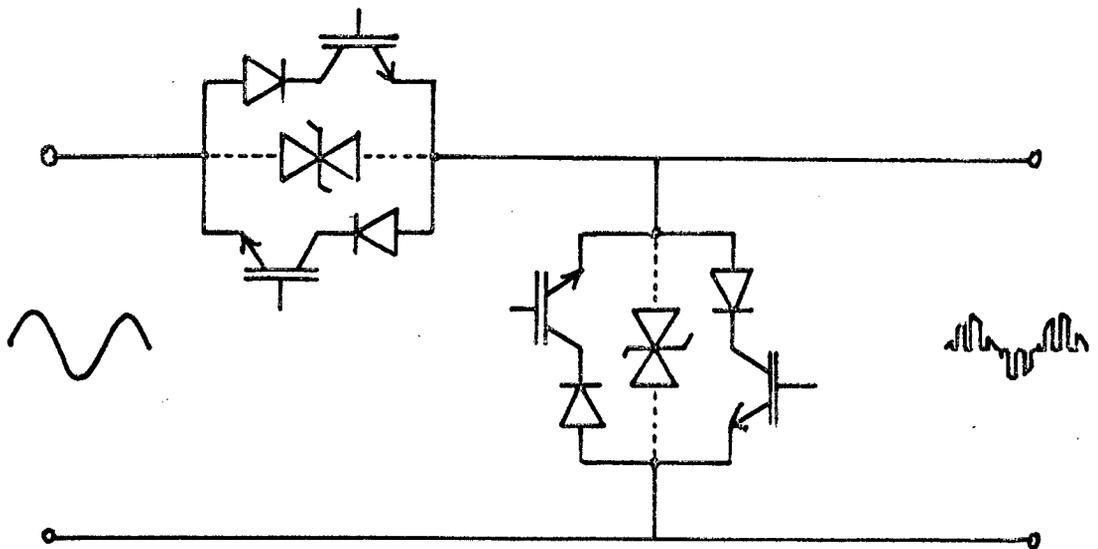


Figura 1.1.a

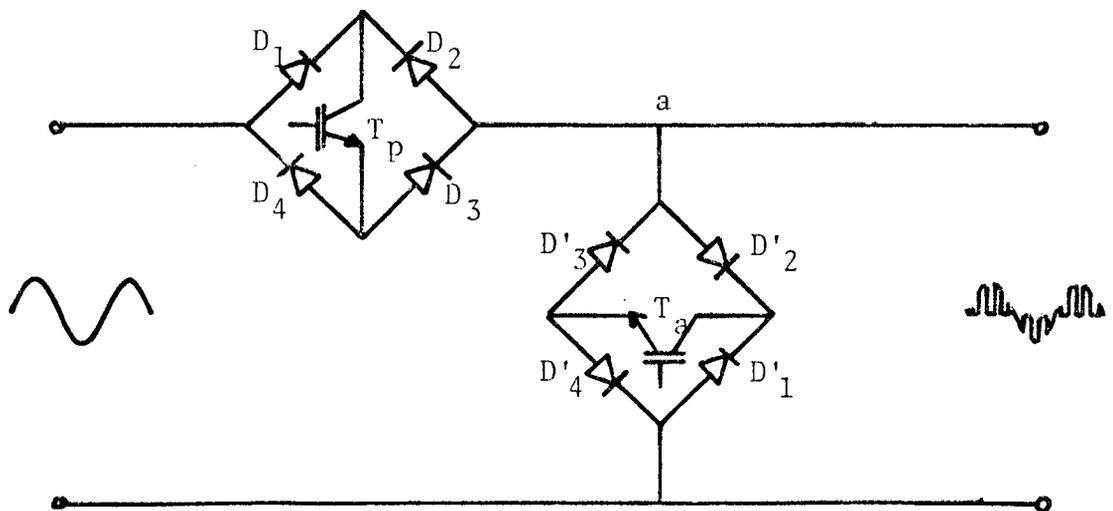


Figura 1.1.b

Figura 1.1 - Conversores monofásicos a interruptores bidirecionais

e uma diminuição considerável de custo. Todo este trabalho será focado no estudo da estrutura variadora da figura 1.1.b, em particular na busca de soluções para alguns problemas de operação que ela apresenta.

1.3 - Princípio de operação das estruturas variadoras a transistores de potência

Para entender o funcionamento da estrutura variadora mostrada na figura 1.1.b vejamos a figura 1.2, que mostra a tensão e a corrente nos seus terminais de saída para o caso em que uma carga indutiva está conectada.

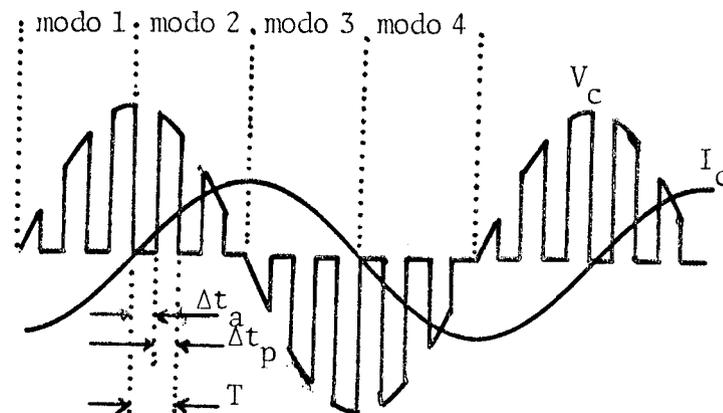


Figura 1.2 - Formas de onda da tensão e da corrente na carga

Os dois transistores, convencionalmente chamados de T_p (Transistor principal) e T_a (Transistor auxiliar), chegam complementarmente possibilitando que na saída do variador a tensão senoidal da entrada apareça recortada como está mostrada na figura 1.2.

Durante o tempo Δt_p , quando o transistor T_p encontra-se saturado, a tensão de entrada é colocada diretamente sobre os terminais de saída do variador. Neste intervalo o transistor auxiliar deve estar bloqueado.

T_a somente é posto em condução após T_p ter sido bloqueado, conseqüentemente fazendo-se anular a tensão de carga. Este intervalo corresponde ao tempo Δt_a na figura 1.2.

O intervalo em que o transistor auxiliar está conduzindo corresponde ao período de desmagnetização da carga para o caso em que ela é uma carga indutiva. Desta forma, o circuito auxiliar, composto pelo transistor T_a mais os quatro diodos da ponte retificadora, pode também ser denominado "circuito de roda-livre". É claro que para cargas puramente resistivas o circuito de roda-livre é redundante e a estrutura variadora pode operar apenas com o "circuito principal".

A variação do valor eficaz da tensão de saída pode ser obtida através da variação da razão cíclica de chaveamento dos transistores de potência que também pode ser representada pela letra R.

R é medida pela relação $\Delta t_p - T$ onde T é o período de chaveamento, ou seja, $T = \Delta t_p + \Delta t_a$.

Após a filtragem de saída o valor eficaz da tensão de saída é dado por:

$$V_{C_{ef}} \cong R \cdot V_{E_{ef}}$$

onde $V_{E_{ef}}$ é o valor eficaz da tensão senoidal na entrada do variador.

É importante salientar que quanto maior for a frequência de chaveamento dos transistores de potência, de maior ordem serão as harmônicas de tensão na saída do variador e, em conseqüência, mais facilmente poderá ser obtida a filtragem de saída da estrutura.

Vamos observar agora os modos de operação da estrutura da figura 1.1.b para cada um dos intervalos representados na figura 1.2 (modos 1, 2, 3 e 4).

Cada circuito formado por uma ponte retificadora a diodos e um transistor de potência é uma chave bidirecional em tensão e corrente. A ponte tem conectado em seu ramo CC o transistor, e os seus terminais C.A. são os próprios terminais da chave bidirecional.

Durante os modos 1 e 4 a corrente de carga é negativa e é conduzida pelos diodos D_2 e D_4 quando o transistor T_p está saturado, ou pelos diodos D'_2 e D'_4 nos ciclos de roda-livre. Nos modos 2 e 3 a corrente de carga é positiva e os diodos D_1 e D_3 ou D'_1 e D'_3 estão conduzindo.

A simplicidade do princípio de operação deste tipo de estrutura é bem evidente. Filtragem de saída reduzida, circuitos de comando bastante simples, possibilidade de variação contínua da tensão de saída são algumas das principais características positivas desta estrutura a transistores de potência que justificam um investimento no sentido de se estudar mais profundamente alguns fenômenos do seu comportamento, em especial os fenômenos ocorridos durante a comutação.

1.4 - Enfoques iniciais sobre a comutação entre as chaves bidirecionais das estruturas variadas a transistores

Quando se falou do princípio de operação da estrutura da figura 1.1.b procurou-se de uma maneira simples mostrar o funcionamento básico da estrutura sem se atentar para a comutação entre as duas chaves bidirecionais. Entretanto, a comutação é a etapa principal na operação deste tipo de estrutura, e é para ela que vão ser enfocados os estudos a partir de agora.

O intervalo de tempo compreendido desde o bloqueio de um transistor de potência até o instante em que o transistor complementar é posto em condução é a etapa em que ocorre a comutação. Portanto tem-se duas comutações a cada ciclo de chaveamento dos transistores.

A primeira precaução a ser tomada é quanto a possibilidade de condução simultânea das duas chaves bidirecionais. Se isto vier a acontecer a fonte de alimentação do variador será colocada em curto-circuito e uma corrente destrutiva circulará pelos transistores enquanto persistir a condução simultânea. Para se evitar esse inconveniente o sinal de comando para colocar um transistor em condução é enviado com um pequeno atraso de tempo em relação ao sinal enviado para bloquear o transistor complementar. Este tempo de atraso será aqui chamado de "tempo morto", o intervalo de tempo em que os dois transistores de potência encontram-se simultaneamente bloqueados, ou seja, as duas chaves bidirecionais encontram-se abertas.

Na figura 1.3 estão representados os sinais de comando dos transistores de potência da estrutura variadora mostrada na figura 1.1.b.

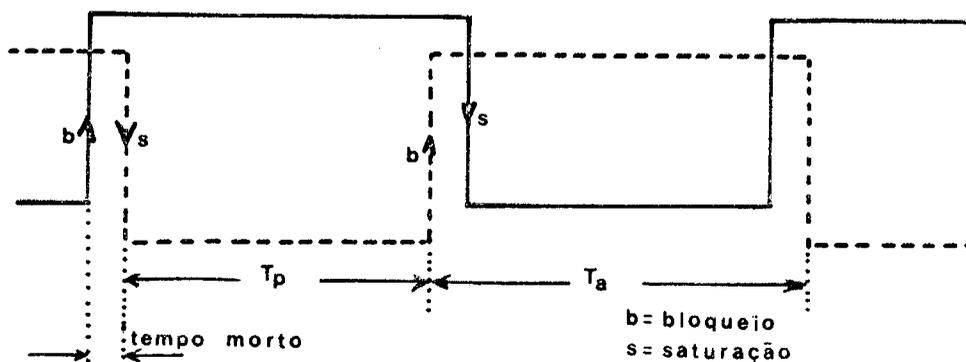


Figura 1.3 - Sinais de comando para os transistores de potência

Entretanto, evitar-se a condução simultânea dos transistores, apenas, não é condição suficiente para o funcionamento do variador.

Os picos de tensão mostrados na figura 1.4 aparecerão no ponto a (figura 1.1.b) quando nenhum dos transistores estiver conduzindo (tempo morto) e, portanto, não existir caminho livre para a circulação da corrente indutiva de carga. Para um melhor entendimento, a tensão de alimentação é considerada constante durante o intervalo mostrado e assume-se que a corrente de carga tem uma mudança de direção neste mesmo intervalo.

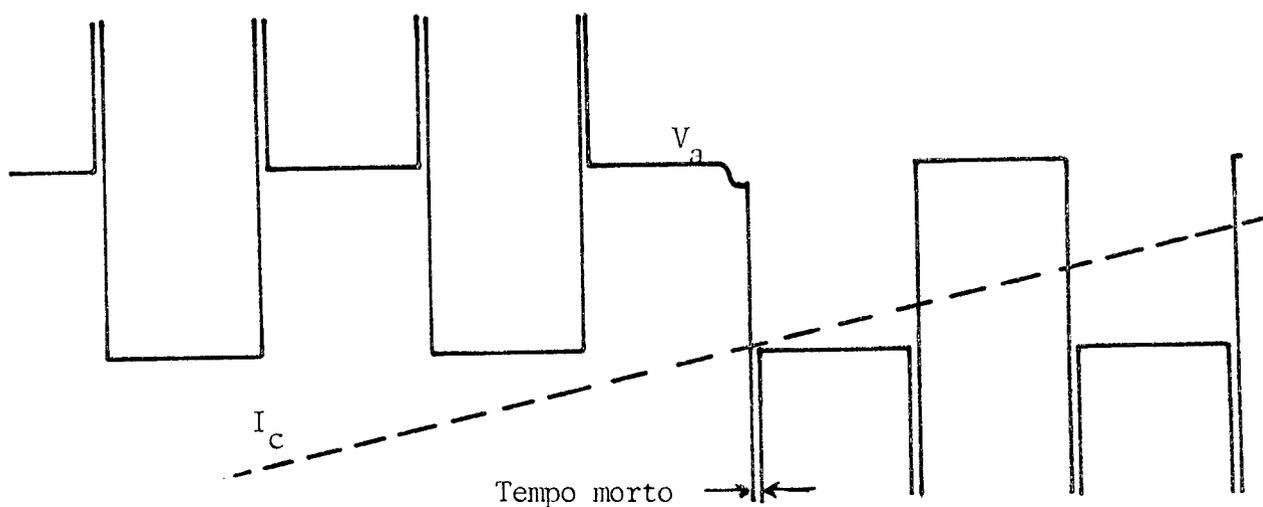


Figura 1.4 - Picos de tensão durante o "tempo morto"

O sinal dos picos de tensão mostrados têm o mesmo sinal da tensão de saturação da "chave auxiliar". Quando a corrente de carga é negativa e os diodos D'_2 e D'_4 estão conduzindo, a tensão de saturação da "chave auxiliar" é positiva, originando picos de tensões positivos. Analogamente, picos de tensões negativos aparecem quando a corrente de carga é positiva e os diodos D'_1 e D'_3 estão em condução.

Considerando que os transistores de potência têm limitações quanto à tensão aplicada a seus terminais coletor-emissor, os picos de tensão durante o "tempo morto" tornam-se perig

gosos. No caso mais crítico de operação o "transistor principal" está sujeito a uma tensão igual a soma do valor instantâneo da tensão de alimentação com a tensão no ponto a, o que poderia ser suficiente para levar o componente a destruição. Este caso mais crítico ocorre quando a tensão de alimentação e a corrente de carga têm os mesmos sinais.

Se a presença do "tempo morto" entre a condução das duas chaves bidirecionais é indispensável para evitar um curto-circuito destrutivo durante a comutação, por outro lado ele é responsável pela presença de sobretensões elevadas que da mesma maneira pode levar os componentes do variador à destruição. Neste trabalho serão estudados alguns circuitos auxiliares que oferecem um caminho alternativo para a circulação da corrente de carga durante a comutação, evitando que ocorram aqueles picos de tensões devido a anulação instantânea da corrente indutiva na carga.

1.5 - Conclusão

Foram apresentados neste capítulo dois tipos de conversores C.A. — C.A. a transistores de potência, um dos quais será objeto de estudo neste trabalho.

A maior dificuldade de operação destes tipos de conversores é com as etapas de comutação, na passagem de operação de um para outro transistor de potência. Um pequeno "tempo morto" deve ser obedecido entre a abertura de uma chave e o fechamento da chave complementar originando picos de tensão destrutivos para os transistores de potência. No decorrer do trabalho algumas soluções tradicionais para este tipo de problema serão apresentadas, bem como novas soluções serão propostas.

CAPÍTULO 2

CIRCUITOS DE COMANDO PARA O VARIADOR
A TRANSISTORES DE POTÊNCIA EM ESTUDO2.1 - Introdução

Embora o enfoque principal deste trabalho esteja voltado para o circuito de potência apresentado na figura 1.1.b, os circuitos de comando da estrutura serão estudados neste capítulo.

Cada transistor de potência da configuração da figura 1.1.b está conectado a um circuito de comando de base, que é responsável pelo envio de um sinal que deve bloquear ou saturar o transistor. O comando complementar dos dois transistores é obtido de um circuito lógico de comando cujos sinais de saída, devidamente isolados, são conectados a cada circuito de comando de base.

2.2 - A configuração Darlington^{|3|, |4|} e o comando de base dos transistores^{|3|}

Tanto a "chave principal" quanto a "chave auxiliar" do circuito variador em estudo, foram implementadas através de transistores de potência conectados conforme a configuração Darlington, que é mostrada na figura 2.1.

Os transistores operando na configuração Darlington permitem obter um aumento considerável do ganho forçado

$$\beta_F = \frac{I_C}{I_{B_1}}$$

em relação ao ganho obtido por um transistor que opera isoladamente. Deste modo é possível operar com correntes elevadas sem precisar extrair uma corrente demasiadamente elevada do circuito de comando de base dos transistores de potência.

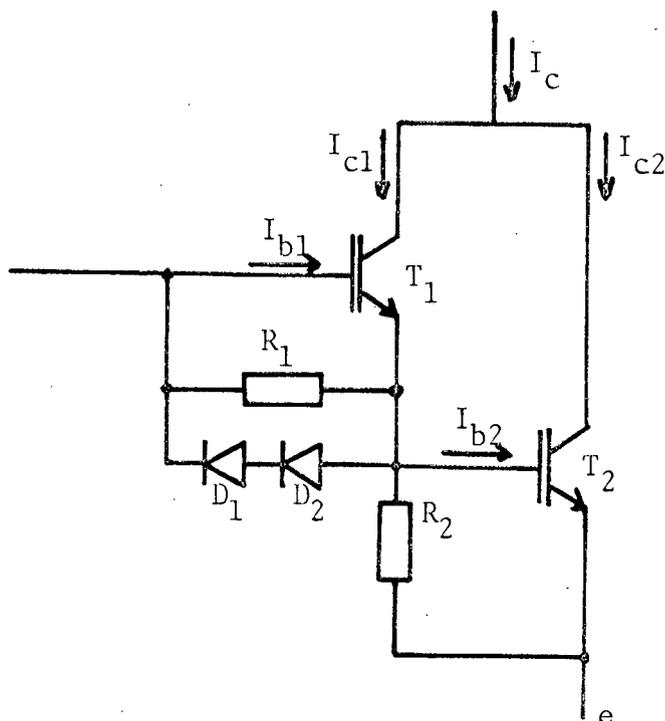


Figura 2.1 - Configuração Darlington de transistores de potência e o seu circuito de estabilização

Se $\beta_1 = \frac{I_{C1}}{I_{B1}}$ e $\beta_2 = \frac{I_{C2}}{I_{B2}}$, é facilmente verificável que o ganho forçado da montagem darlington é:

$$\beta_F = \frac{I_C}{I_{B1}} = \beta_1 + \beta_2 + \beta_1 \beta_2$$

As resistências de estabilização R₁ e R₂ reduzem o ganho estático em corrente da montagem ajudando a reduzir a corrente de fuga durante o bloqueio dos transistores de potência. Com a utilização de R₁ e R₂ o novo ganho estático é:

$$\beta_F = \beta_1 + \beta_1 \beta_2 + \beta_2 \left(1 - \frac{V_{BE2}}{R_2 I_{B1}}\right)$$

Além disso os valores de R₁ e R₂ têm influência considerável no tempo de estocagem da montagem. Na configuração Darlington o tempo de estocagem da montagem é a soma dos tempos de estocagem dos dois transistores, tornando-se muito longo e constituindo-se num inconveniente.

A presença dos diodos D_1 e D_2 permitem uma redução considerável dos tempos de estocagem da ligação Darlington. Eles são conectados em anti-paralelo com a junção emissor-base do transistor T_1 permitindo a evacuação das cargas intrínsecas da junção base-emissor de T_2 .

Com a escolha correta dos valores de R_1 e R_2 , a utilização dos diodos D_1 e D_2 e uma polarização negativa na base de T_1 durante o bloqueio dos transistores, o tempo de estocagem de um Darlington é reduzido a ponto de se obter uma operação conveniente.

Quanto ao comando de base dos transistores de potência, procurou-se utilizar a mesma configuração do circuito utilizado no trabalho de dissertação de mestrado, cuja configuração de potência é apresentada na figura 1.1.b^[1]. O esquema do circuito é mostrado na figura 2.2 onde aparece também a configuração Darlington dos transistores de potência e o circuito de estabilização para diminuir as correntes de fuga e os tempos de estocagem. Alguns valores de resistências do circuito de comando de base foram reajustados face às novas exigências da corrente de base para os transistores de potência conectados em Darlington.

O sinal de comando na entrada do circuito de comando de base é um sinal de dois níveis ($\pm V_B$) cuja frequência determina a frequência de chaveamento dos transistores de potência.

Quando o sinal na entrada do circuito de comando de base está em nível "alto" ($+V_B$), T_1 , T_2 , T_3 e os transistores de potência T_{p1} e T_{p2} estão todos bloqueados. Apenas o transistor T_4 está em condução permitindo que as bases de T_{p1} e T_{p2} sejam polarizadas negativamente através da fonte negativa ($-V_B$). Na descida do sinal de comando (de $+V_B$ para $-V_B$) T_{p1} e T_{p2} são postos em condução. A descarga do capacitor conectado a base de T_2 permite que este entre em condução e através de T_3 envie um pico de corrente a base do transistor de potência T_{p1} . Se por qualquer falha

de operação a tensão de coletor na configuração Darlington não cair a um valor abaixo da tensão do diodo Zener de proteção antes do término da descarga daquele capacitor, então T_1 é bloqueado, consequentemente bloqueando T_2 , T_3 e mantendo bloqueados os transistores de potência. Considerando a situação normal em que T_{p1} e T_{p2} entram em condução, o diodo de proteção se mantém conduzindo garantindo a condução de T_1 . DAS é o diodo de anti-saturação que ajusta a corrente de base à corrente de coletor, possibilitando que os transistores de potência operem na região de "quase saturação". Quando o sinal de comando "sobe" outra vez para $+V_B$, então T_2 é bloqueado e consequentemente também o são os transistores de potência.

Uma característica bastante conveniente deste circuito de comando de base é que ele é auto-protégido. Isto quer dizer que se durante o tempo de condução dos transistores de potência a sua tensão de coletor subir acima da tensão do diodo Zener de proteção em decorrência de qualquer anormalidade, então o diodo de proteção é bloqueado também, bloqueando automaticamente T_{p1} e T_{p2} .

A seguir iremos ver como são obtidos os sinais de comando para comandar complementarmente os transistores "principal" e "auxiliar" através dos seus circuitos de comando de base. Novamente, retornaremos a chamar de T_p (transistor principal) e T_a (transistor auxiliar) os transistores de potência das chaves bidirecionais, lembrando agora que cada um deles é constituído por uma configuração Darlington de dois transistores.

2.3 - Circuito digitalizado para comando complementar dos transistores da estrutura variadora | 5 | | 6 |

Para se obter os sinais de comando que devem comandar os transistores T_p e T_a complementarmente desenvolveu-se um circuito digital que utiliza portas lógicas da família CMOS.

No trabalho de dissertação de João Carlos dos

Santos Fagundes^[1] o mesmo circuito foi desenvolvido utilizando-se basicamente componentes discretos e circuitos integrados lineares. A grande dificuldade para obtenção de atrasos iguais entre os dois sinais e problemas com a influência de ruídos no circuito justificam a preocupação em se desenvolver um circuito com componentes integrados digitais que possibilitam obter "tempos mortos" iguais entre um sinal de comando e o outro, e além disso, com o uso de portas lógicas da família CMOS, é grande a imunidade contra ruídos.

Os sinais de comando que se deseja obter são aqueles mostrados na figura 1.3, enquanto o circuito lógico desenvolvido e as formas de onda correspondentes aparecem respectivamente nas figuras 2.3 e 2.4.

Vejamos agora o funcionamento básico do circuito da figura 2.3.

O circuito integrado 3524 é o único não pertencente à família CMOS. Ele é um regulador de tensão com modulação por largura de pulso. Estando conectados os seus pinos 12 e 13, o sinal de saída que aparece aí é o sinal V_1 mostrado na figura 2.4, cuja razão cíclica pode ser variada com a variação do nível de tensão da sua entrada não inversora (pino 2). Portanto, a variação da razão cíclica de chaveamento dos transistores de potência é obtida por intermédio da variação da tensão no pino 2 do CI 3524. A frequência de oscilação do sinal V_1 é obtida de acordo com os valores do resistor e do capacitor conectados aos pinos 6 e 7, conforme está ilustrado na figura 2.5. Os pinos 4 e 5 são úteis em aplicações onde se deseja um limitador de corrente para uma determinada carga. No caso eles não estão sendo utilizados, mas verifica-se experimentalmente que para o bom funcionamento do CI 3524 uma tensão típica de 200 mV deve ser mantida entre estes dois pinos, ou um capacitor de desacoplamento deve ser conectado entre eles.

A partir do sinal V_1 é que serão obtidos os dois sinais de saída do circuito lógico de comando. Para se obter

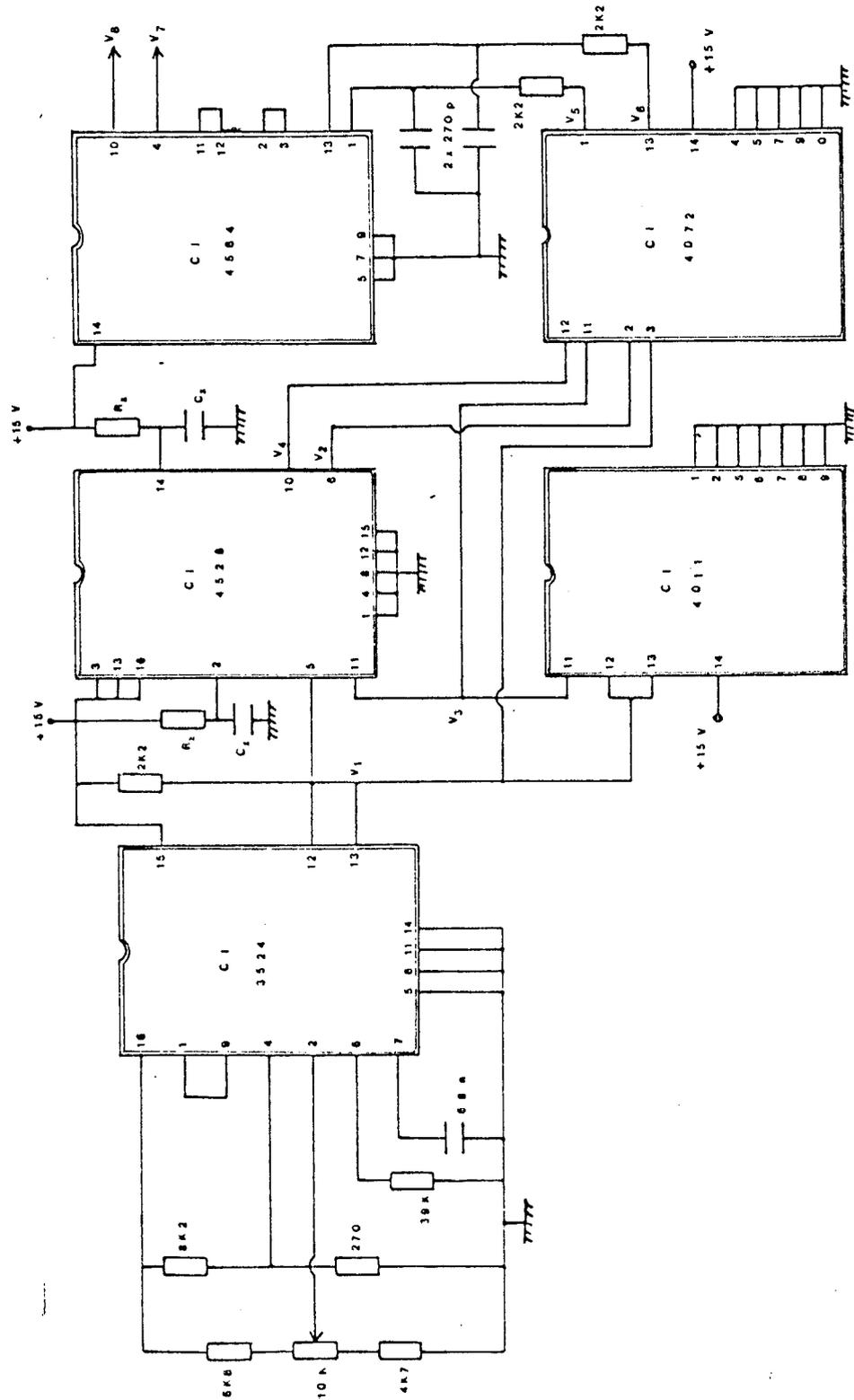


Figura 2.3 - Circuito lógico de comando para obtenção dos sinais de comando da estrutura variadora

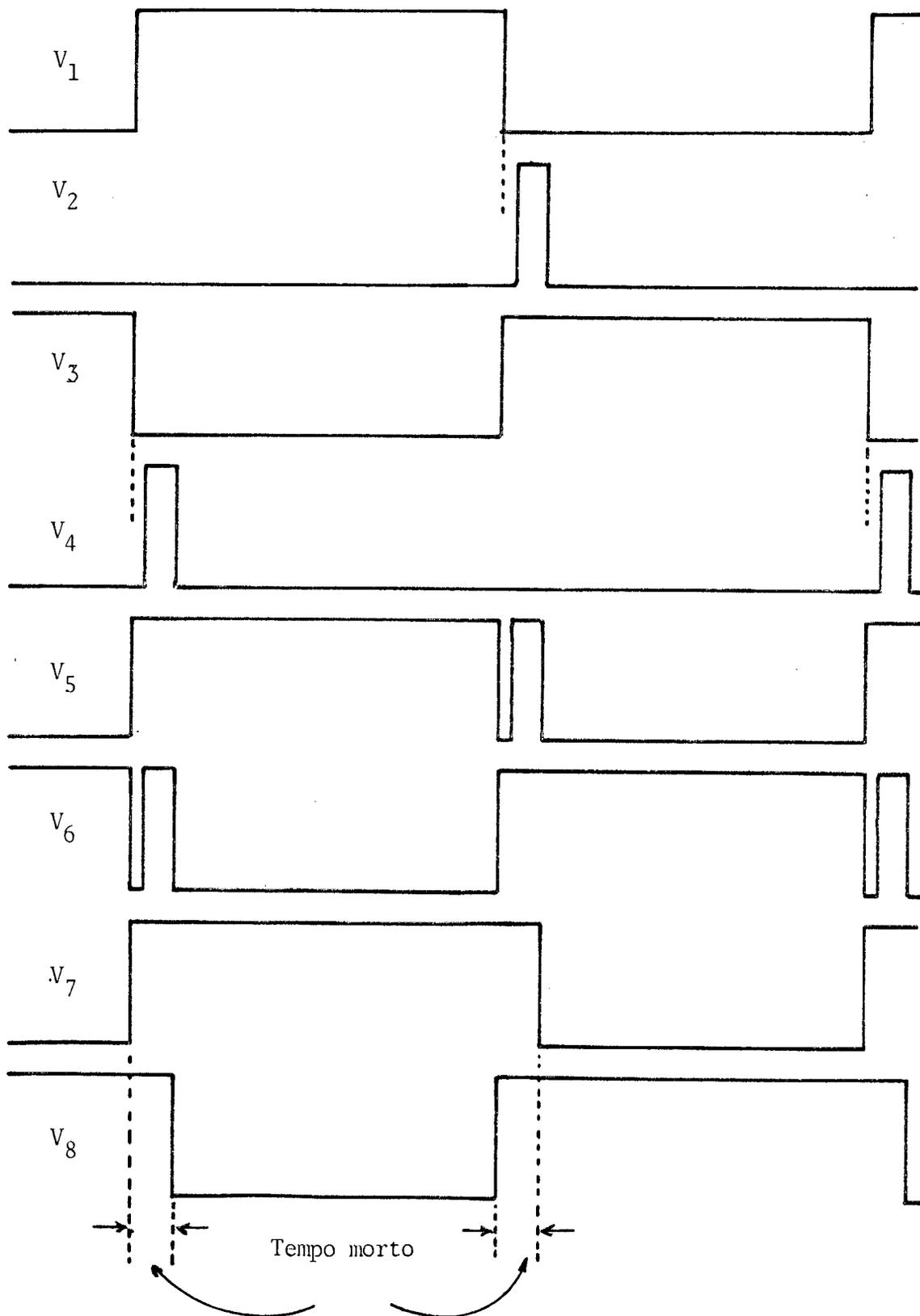


Figura 2.4 - Formas de onda correspondentes ao circuito lógico da figura 2.3

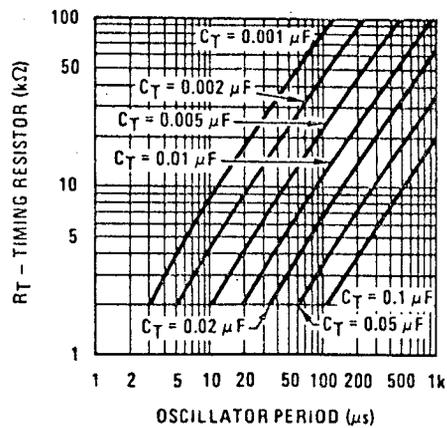


Figura 2.5 - Período de oscilação do sinal de saída do CI 3524 em função do resistor (pino 6) e do capacitor (pino 7) externos ¹⁵

os atrasos de tempo entre o bloqueio de um transistor de potência e o disparo do outro, utiliza-se os dois circuitos monoestáveis do CI 4528. Na descida dos seus sinais de entrada os monoestáveis originam um pequeno pulso de largura igual ao atraso desejado. A largura destes pulsos é determinada pelos componentes externos R_x e C_x como é mostrado na figura 2.6. Os dois sinais de entrada dos monoestáveis são o próprio sinal de saída do CI 3524, e o sinal V_3 obtido da inversão de V_1 através de uma porta "NÃO-E" do CI 4011.

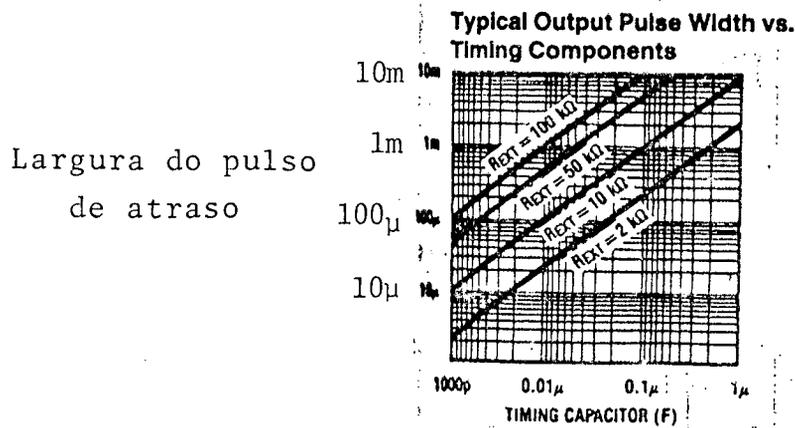


Figura 2.6 - Largura do pulso de atraso do CI 4528 em função de R_x e C_x ¹⁶

Cada um destes sinais (V_1 e V_3), juntamente com o pulso de atraso correspondente (V_2 e V_4) são combinados com lógica "ou" utilizando-se as portas "ou" do CI 4072. Como resultado obtêm-se os sinais V_5 (de $V_1 + V_2$) e V_6 (de $V_3 + V_4$) que apresentam um pequeno "intervalo morto" devido ao atraso do tempo de resposta dos monoestáveis do CI 4528. V_5 e V_6 são corrigidos depois de diferenciados em um diferenciador simples RC e submetidos aos comparadores por histerese do CI 4584. Então obtêm-se os sinais V_7 e V_8 cujo nível alto corresponde ao "corte" dos transistores de potência do variador e o nível baixo corresponde a "condução" desses transistores. Observe que entre bloqueio (subida) e disparo (descida) existe um pequeno atraso que é o "tempo morto".

Com este circuito lógico desenvolvido obtêm-se dois sinais de excelente qualidade cuja frequência de oscilação e razão cíclica podem ser variadas com a variação dos componentes devidos conectados ao CI 3524, e o "tempo morto" pode ser escolhido com o ajuste dos valores de R_x e C_x ligados ao CI 4528.

Todavia, os sinais de saída do circuito lógico de comando não podem ser conectados diretamente aos circuitos de comando de base dos transistores. Faz-se necessário o emprego de circuitos de interface para que os sinais sejam devidamente isolados e amplificados.

2.4 - Configuração da interface entre os circuitos de comando de base e o circuito lógico digital

Na saída do circuito lógico digital temos os dois sinais de comando que precisam ser adaptados às exigências do sinal de entrada do circuito de comando de base dos transistores de potência. Para tal há necessidade de um circuito de interface que deve basicamente atender aos seguintes requisitos:

- isolar eletricamente os dois sinais de comando já que na configuração do variador cada chave bidirecional possui uma massa diferente;

- adaptar os níveis de tensão dos sinais lógicos ($+V_{CC}/0$) aos níveis de tensão do sinal de entrada dos comandos de base ($+V_B/-V_B$);
- amplificar os níveis de corrente de saída das portas lógicas tornando-os compatíveis com os níveis de corrente na entrada dos circuitos de comando de base.

Na figura 2.7 está representada a configuração do circuito de interface que atende às exigências requeridas.

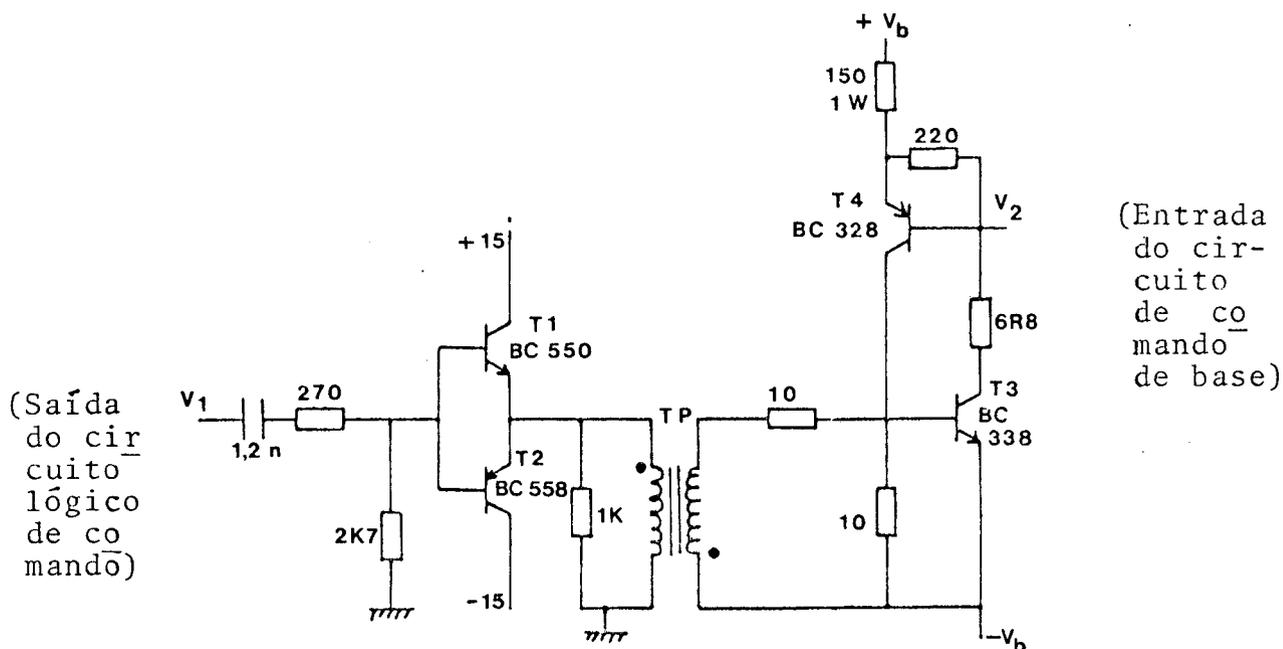


Figura 2.7 - Configuração do circuito de interface entre os sinais lógicos de comando e os circuitos de comando de base dos transistores

As formas de onda dos sinais V_1 e V_2 estão representadas na figura 2.8.

Se o sinal V_1 está em $+V_{CC}$, T_1 e T_4 conduzem e V_2 torna-se aproximadamente igual a $+V_B$. Se V_1 é igual a zero, T_2 e T_3 conduzem e V_2 fica aproximadamente igual ao valor negativo

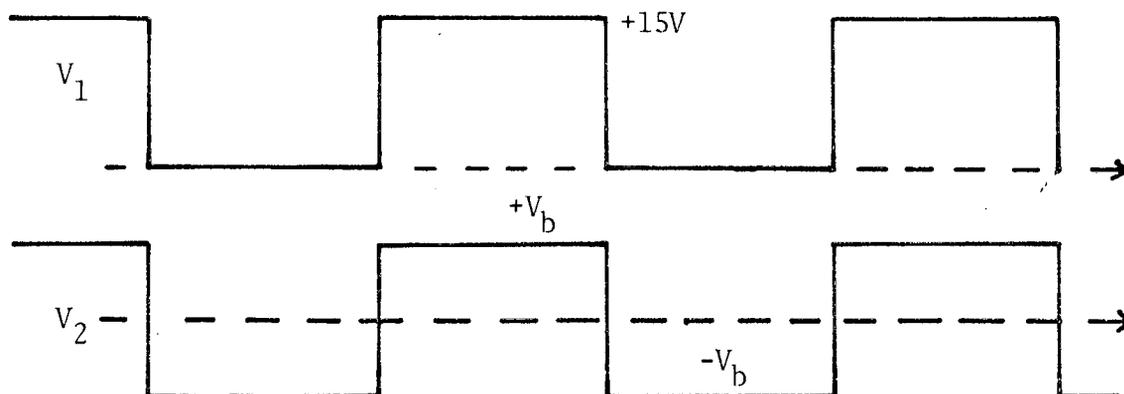


Figura 2.8 - Formas de onda dos sinais V_1 e V_2

da fonte do comando de base. O transformador de pulso TP isola eletricamente o circuito lógico de comando e o circuito de comando de base.

2.5 - Conclusão

Os circuitos de comando de base dos transistores de potência da estrutura variadora devem estar devidamente isolados já que cada transistor possui uma massa diferente. São estes circuitos que enviam um sinal a base de cada transistor para bloqueá-lo ou colocá-lo em condução conforme a ordem de comando.

Os sinais de comando são obtidos de um circuito lógico totalmente digitalizado que permite escolher a frequência de chaveamento desejada e também a variação da razão cíclica de chaveamento. O "tempo morto" entre a subida de um sinal e a descida do outro é praticamente o mesmo para um ou outro transistor de potência. Entre o circuito de comando e o circuito de comando de base há um circuito de interface que permite isolar eletricamente os sinais, bem como adaptar o sinal de comando aos níveis de corrente e tensão exigidos pelo sinal de entrada do comando de base.

CAPÍTULO 3

ANÁLISE DE FUNCIONAMENTO DA ESTRUTURA VARIADORA OPERANDO COM O CIRCUITO CONVENCIONAL DE AJUDA A COMUTAÇÃO

3.1 - Introdução

Veremos neste capítulo que o próprio circuito de ajuda a comutação (CAC) dos transistores de potência pode oferecer um caminho para as correntes indutivas da carga e evitar os picos de tensão durante o "tempo morto".

Inicialmente é apresentado o circuito convencional de ajuda a comutação e depois é mostrado de que maneira a corrente de carga é desviada pelo CAC de cada transistor de potência quando este é bloqueado.

Uma análise de funcionamento do circuito de ajuda a comutação é desenvolvida para possibilitar o conhecimento de critérios para o dimensionamento de seus componentes.

Por fim, é demonstrado que quando o variador opera com estes circuitos convencionais, elevados picos de corrente aparecem no instante em que os transistores de potência são postos em condução.

3.2 - O circuito convencional de ajuda a comutação

Para solucionar o problema dos picos de tensão ocorridos durante a comutação na estrutura da figura 1.1.b, podem ser empregados os próprios circuitos convencionais de ajuda a comutação dos transistores de potência^[7]. Tais circuitos oferecem um caminho alternativo para a corrente de carga após os transistores terem sido bloqueados, deste modo evitando que a corrente se anule instantaneamente e conseqüentemente evitando também o surgimento dos picos de tensão.

A estrutura variadora a transistores de potência com seus respectivos circuitos de ajuda a comutação (CAC) é mostrada na figura 3.1. Geralmente estes circuitos auxiliares são empregados junto aos transistores de potência com o intuito de diminuir as perdas do transistor durante a passagem do estado de condução para o estado de bloqueio.

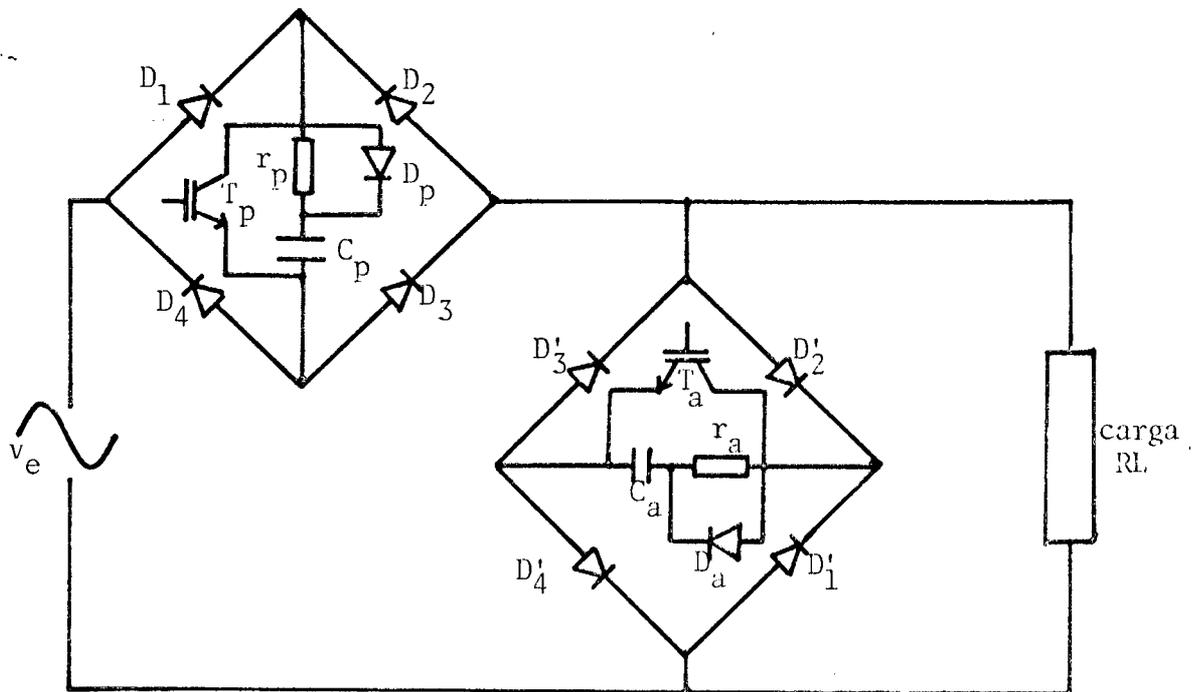


Figura 3.1 - Estrutura variadora com os circuitos de auxílio a comutação dos transistores de potência

3.3 - Operação do variador com os circuitos de ajuda a comutação durante a etapa de comutação entre os transistores "principal" e "auxiliar"

Vamos considerar um momento qualquer de funcionamento do variador para observar o comportamento dos circuitos auxiliares de comutação na etapa de transferência da corrente de carga de uma para outra chave bidirecional.

Por exemplo, tomemos o instante em que a corrente de carga é positiva e circula em roda livre através da "cha-

ve auxiliar" por meio dos diodos D'_1 e D'_3 e do "transistor auxiliar". Quando T_a recebe o sinal de comando para ser bloqueado a sua corrente de coletor começa a ser desviada para o seu circuito auxiliar conectado paralelamente aos seus terminais de coletor e emissor. A medida que a corrente pelo "transistor auxiliar" se anula a corrente de carga é desviada para o diodo D_a e o capacitor C_a conforme é mostrado no circuito simplificado da figura 3.2.

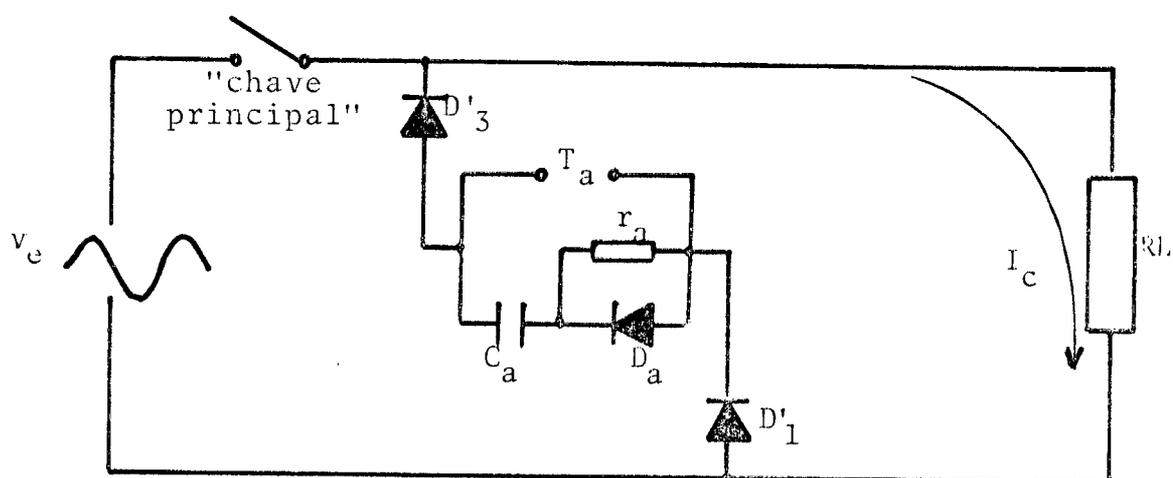


Figura 3.2 - Corrente de carga circulando pelo CAC do "transistor auxiliar"

Nesta fase da comutação, o capacitor se carrega com uma tensão que é proporcional ao valor instantâneo da corrente de carga, já que neste pequeno intervalo a corrente pode ser considerada praticamente constante. Veremos mais adiante que pelo fato da corrente de carga ser senoidal e variável no tempo, a tensão com que o capacitor se carrega até o instante em que o transistor complementar (no caso do "transistor principal") é posto em condução também varia, ocasionando o surgimento de sobrecorrentes devido a diferença entre a tensão instantânea da fonte de alimentação e a tensão do capacitor no instante em que os transistores são saturados.

Por ora, suponhamos que a comutação é perfeita e quando o "transistor principal" é posto em condução a corrente de carga é totalmente desviada do CAC do "transistor auxiliar" para a "chave principal" através dos diodos D_1 e D_3 , conforme está mostrado na figura 3.3. Neste momento a energia que havia sido armazenada no capacitor C_p durante a comutação anterior é evacuada através do resistor r_p ocasionando uma sobrecorrente no "transistor principal" igual ao quociente entre a tensão V_{cp} e a resistência r_p ($\Delta I_{cp} = V_{cp} \div r_p$).

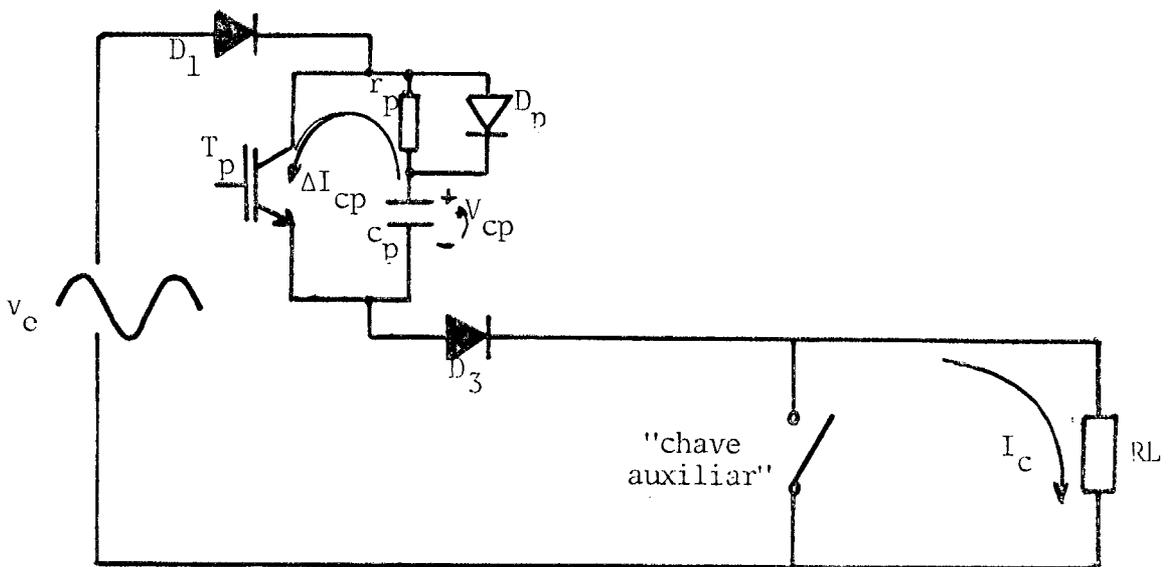


Figura 3.3 - Momento de disparo do "transistor principal"

A seguir vamos analisar o circuito de ajuda a comutação de um transistor com o propósito de se obter critérios para dimensionamento de seus componentes.

3.4 - Dimensionamento dos componentes do circuito de ajuda a comutação⁸

O circuito de ajuda a comutação apresentado é costumeiramente utilizado para diminuir as perdas do transistor durante a comutação. A figura 3.4.b mostra as formas de onda das

principais grandezas envolvidas durante o bloqueio de um transistor de potência. A situação é considerada para o caso em que a corrente comutada é a de uma carga indutiva e nenhum circuito auxiliar está conectado ao transistor, como é mostrado na figura 3.4.a.

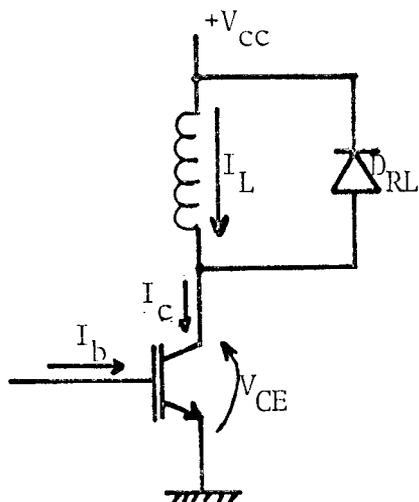


Figura 3.4.a - Transistor de potência com carga indutiva e diodo de roda livre

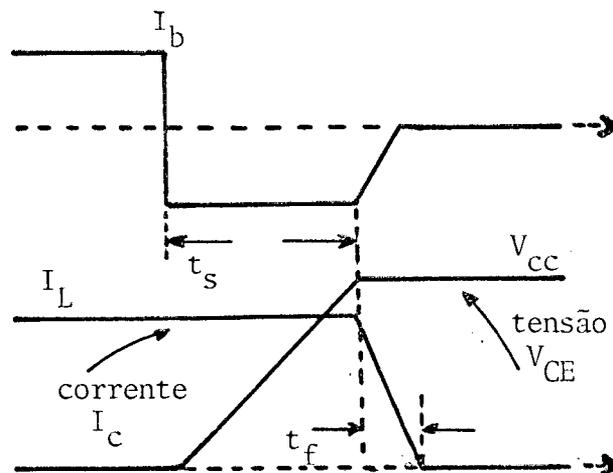


Figura 3.4.b - Corrente de base, corrente de coletor e tensão de coletor no bloqueio do transistor

Na figura 3.4.b observamos que a corrente de coletor do transistor somente começa a ser desviada para o diodo de roda livre quando a tensão V_{CE} atinge o valor V_{CC} da tensão da fonte. Enquanto V_{CE} é menor que V_{CC} o diodo não é polarizado diretamente e a corrente de carga circula totalmente pelo transistor de potência. Deste modo, a potência dissipada na junção coletor/emissor do transistor, medida pelo produto $V_{CE} \times I_c$, é muito elevada. O circuito de ajuda a comutação destina-se a facilitar a comutação do transistor sob carga indutiva diminuindo as perdas provocadas pela comutação.

Nas figuras 3.5 (a e b) temos um transistor ligado ao circuito auxiliar de comutação e as formas de onda das grandezas envolvidas na comutação.

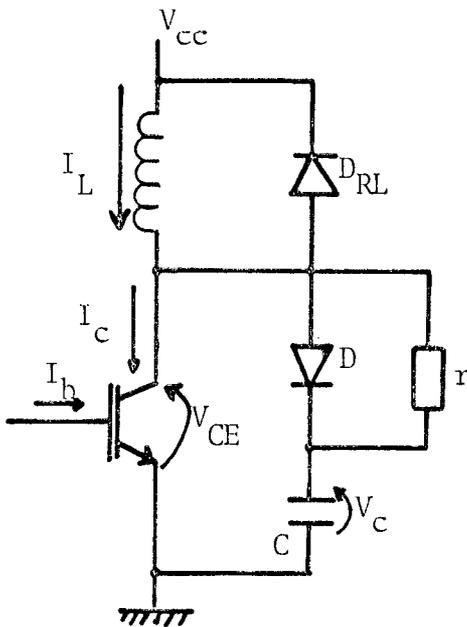


Figura 3.5.a - Transistor de potência com circuito de ajuda a comutação

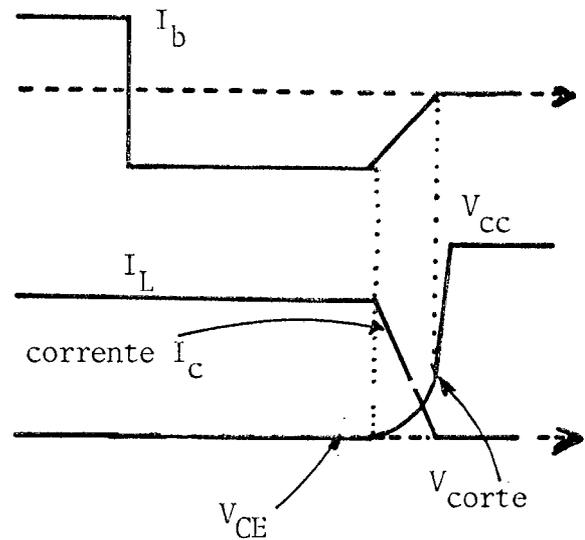


Figura 3.5.b - Corrente de base, corrente de coletor e tensão de coletor durante o bloqueio

O capacitor atrasa a subida da tensão V_{CE} do transistor e conseqüentemente as perdas são diminuídas consideravelmente durante a comutação. Após a corrente de coletor ter se anulado a carga do capacitor é feita à corrente constante, que é a própria corrente da carga indutiva.

Enquanto o transistor estiver bloqueado a sua tensão V_{CE} é mantida igual a tensão com que o capacitor está carregado. Quando o transistor é posto em condução surge uma sobrecorrente sobre ele devido a descarga do capacitor. A função do resistor r é de limitar a sobrecorrente no instante que o transistor é posto em condução. Os valores de r e de C estão também comprometidos com o tempo mínimo de condução do transistor, pois o tempo de descarga do capacitor é fator limitante do tempo mínimo de condução.

Vamos agora analisar o comportamento do cir-

cuito de ajuda a comutação dos transistores para o caso do variador em estudo. Para tal consideraremos a figura 3.6 onde são mostradas as formas de onda das principais grandezas envolvidas no instante do bloqueio de um dos transistores da estrutura.

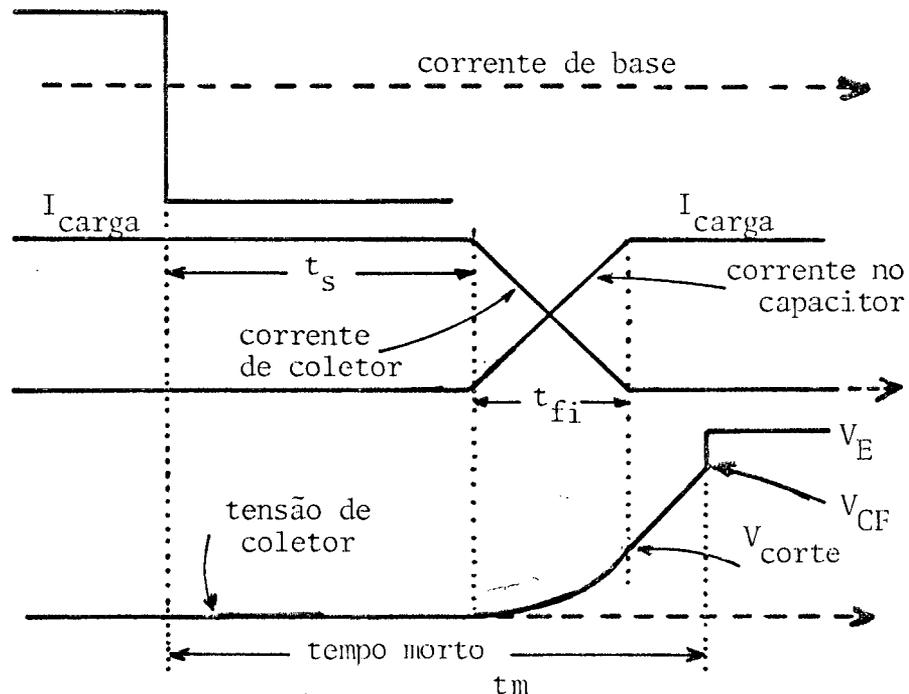


Figura 3.6 - Corrente de base, corrente de coletor, corrente no capacitor do CAC e tensão de coletor no bloqueio de um transistor de potência da estrutura variadora

A etapa de bloqueio do transistor começa com a extração negativa da corrente de base. A corrente de coletor somente começa a decrescer depois de transcorrido o tempo de estocagem (t_s) do transistor quando ela começa a ser desviada para o capacitor do CAC. Quando a corrente no transistor se anula totalmente o capacitor está carregado com tensão V_{corte} , assim denominada por ser este o instante definitivo de bloqueio do transistor. O tempo de descida (t_{fi}) da corrente de coletor é consideravelmente pequeno, possibilitando uma carga reduzida do capacitor até o instante que a corrente se anula, consequentemente fazendo com que a potência dissipada no bloqueio seja pequena.

Após o bloqueio do transistor, a corrente de carga circula totalmente pelo capacitor do circuito de ajuda a comutação enquanto o transistor complementar não é posto em condução. Idealmente, a tensão final do capacitor (V_{CF}) deveria ser igual a tensão instantânea da fonte de alimentação (V_e) para todas as comutações ocorridas em um ciclo. Porém, tanto a tensão de alimentação quanto a corrente de carga variam senoidalmente impossibilitando o dimensionamento do capacitor e a estipulação do "tempo morto" de tal maneira que em um ciclo senoidal inteiro venhamos a obter $V_{CF} = V_e$. Desta forma o "tempo morto" e o capacitor do circuito de ajuda a comutação devem ser determinados para o caso crítico de tensão e corrente máximas.

Vejamos o desenvolvimento de algumas equações para o dimensionamento.

Durante a descida da corrente de coletor, a tensão de carga do capacitor pode ser escrita por:

$$v_{c1}(t) = \frac{1}{C} \int_0^t i_c(t) dt \quad (3.1)$$

onde a corrente no capacitor $i_c(t)$ é:

$$i_c(t) = \frac{I_c \cdot t}{t_{fi}} \quad (3.2)$$

No intervalo de carga constante, $v_c(t)$ pode ser calculada da seguinte forma:

$$v_{c2}(t) = \frac{1}{C} \int_{t_{fi}}^t I_c dt + v_{c1}(t_{fi}) \quad (3.3)$$

Das equações (3.1), (3.2) e (3.3) obtemos:

$$V_{CF} = \frac{1}{C} \int_{t_{fi}}^{t_m - t_s} I_c dt + \frac{1}{C} \int_0^{t_{fi}} \frac{I_c \cdot t}{t_{fi}} dt$$

de onde:

$$V_{CF} = \frac{I_c}{C} \left(t_m - t_s - \frac{t_{fi}}{2} \right) \quad (3.4)$$

Da equação (3.4) observamos que a tensão final com que se carrega o capacitor é tanto maior quanto maior o valor instantâneo da corrente de carga durante a comutação. Nota-se também que a tensão V_{CF} aumenta com o aumento do "tempo morto" e/ou com a diminuição dos tempos de retardo t_s e t_{fi} no bloqueio do transistor. As curvas da figura 3.7 foram construídas com base na equação (3.4) e possibilitam calcular o valor do capacitor em função dos tempos de atraso envolvidos na comutação. A figura 3.8 apresenta curvas fornecidas pelo fabricante que permitem calcular os tempos de chaveamento (t_s e t_{fi}) para o transistor BUX 48 em função da corrente de coletor.

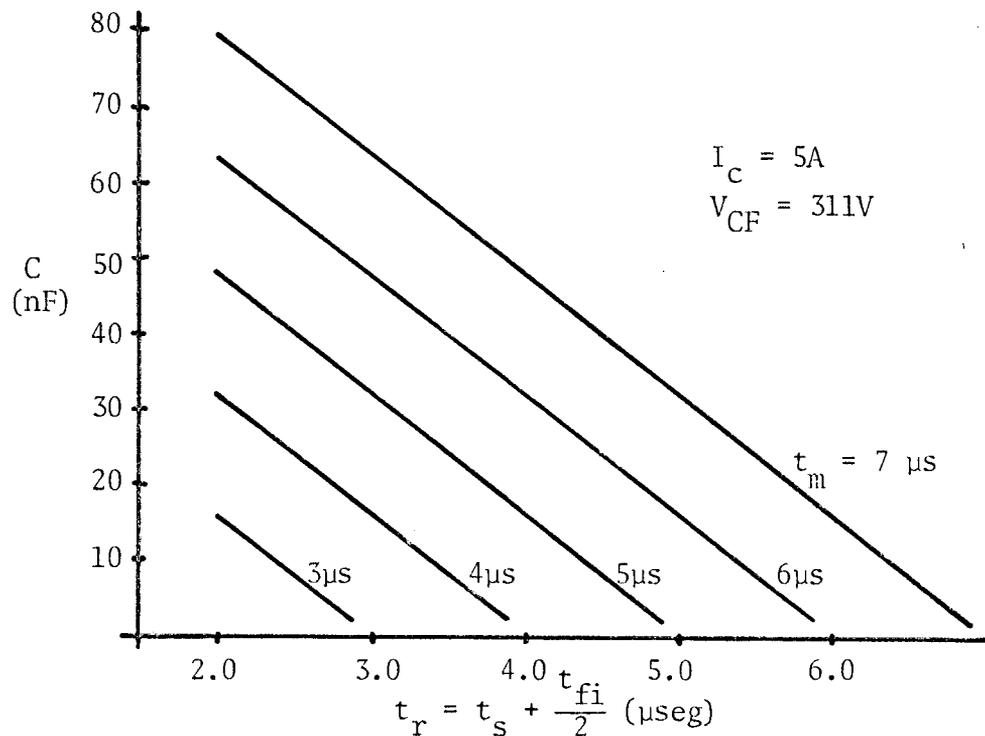


Figura 3.7 - Capacitor do CAC em função dos tempos de chaveamento

Já as curvas da figura 3.9 possibilitam estimar o valor da tensão final do capacitor V_{CF} em função de valores da corrente de carga para vários valores de capacitores.

Embora a função principal do capacitor de ajuste a comutação seja diminuir as perdas no transistor durante o bloqueio, outros fatores devem ser considerados para a escolha do

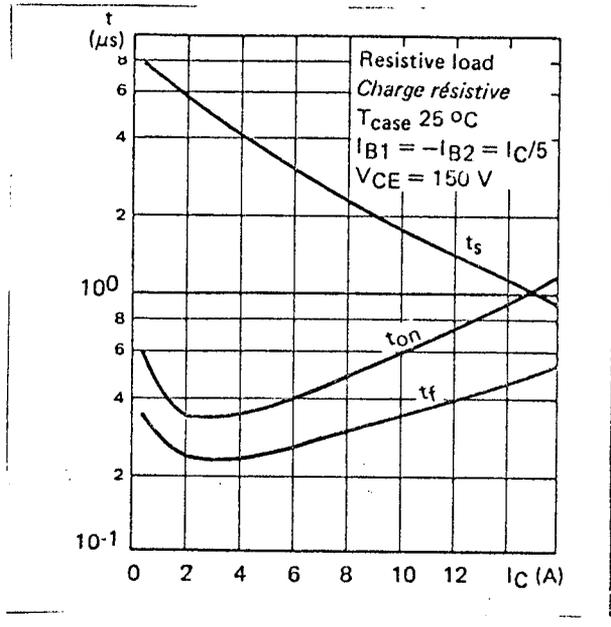


Figura 3.8 - Tempos de chaveamento em função da corrente de coletor para o transistor BUX 48 [11]

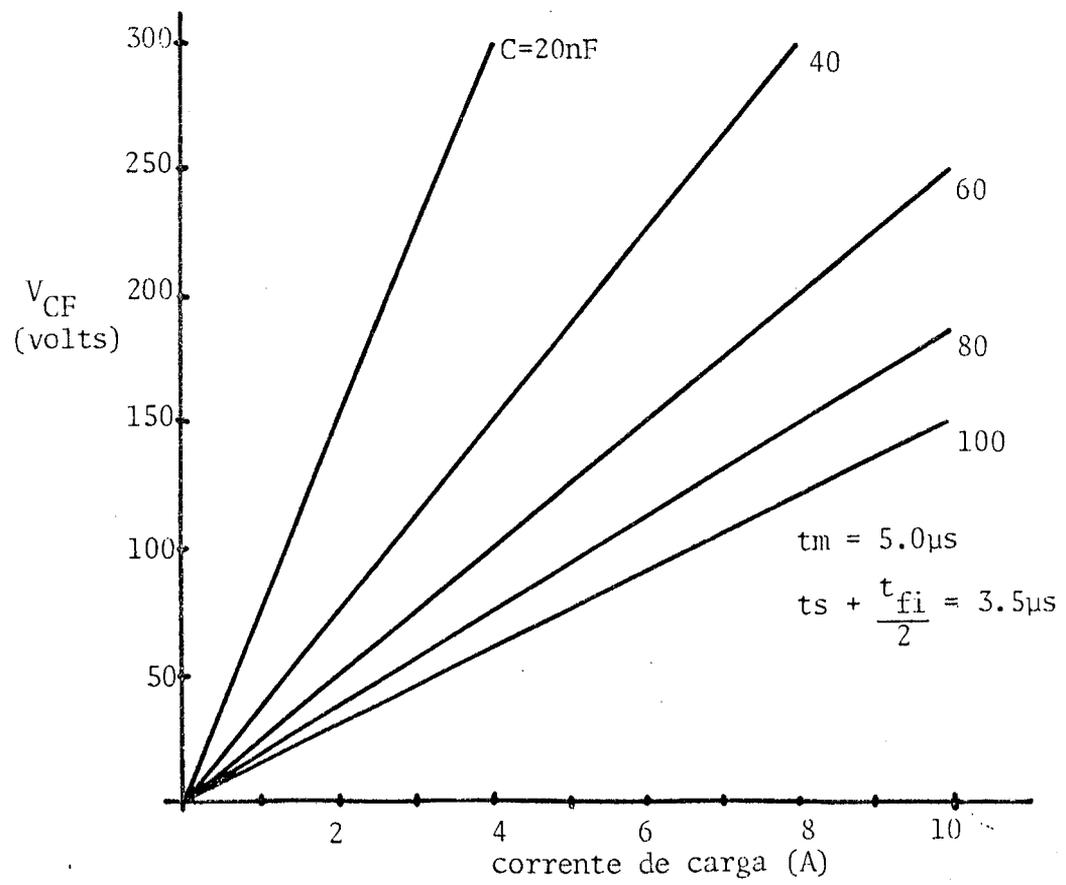


Figura 3.9 - Tensão final do capacitor em função da corrente de carga

seu valor adequado. Se por um lado as perdas no transistor são tanto menores quanto maior o valor de C, outros dois compromissos limitam o máximo valor do capacitor, a saber:

- o tempo de descarga limita o tempo mínimo de condução do transistor;
- a potência dissipada em r durante a descarga deve ser reduzida limitando-se o valor do capacitor.

Quanto ao valor do resistor r dois compromissos básicos devem ser considerados:

- a influência no tempo de descarga limita seu valor máximo;
- a sobrecorrente durante a entrada em condução do transistor é limitada pelo resistor segundo a seguinte equação:

$$\Delta I_c = \frac{V_c}{r}$$

As curvas da figura 3.10 permitem calcular a potência dissipada no resistor do CAC durante a descarga, bem como o tempo mínimo de condução do transistor de potência. Para o cálculo do tempo mínimo de condução foi considerada a seguinte relação:

$$t_{\text{mínimo}} = 2 \cdot t_{\text{descarga}}, \text{ onde } t_{\text{descarga}} = 3 \cdot r \cdot C$$

Revisando os aspectos mais importantes quanto ao dimensionamento dos componentes do circuito auxiliar de comutação podemos observar:

- 1º - o capacitor limita as perdas e aumenta o tempo mínimo de condução do transistor de potência, bem como aumenta as perdas Joule no resistor durante a descarga;
- 2º - o resistor limita a sobrecorrente durante a descarga do capacitor, porém contribuindo para o aumento do tempo mínimo de

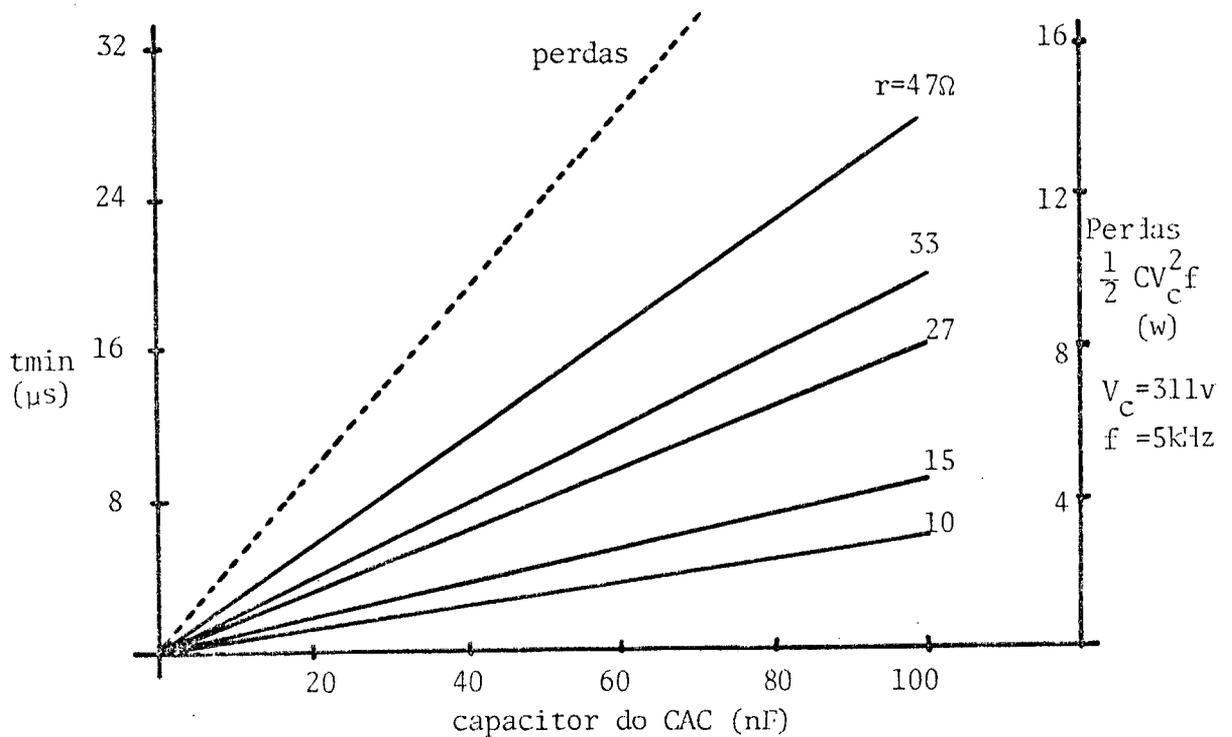


Figura 3.10 - Perdas Joule durante a descarga de C e tempo mínimo de condução em função dos valores do capacitor de CAC

condução do transistor;

3º - a variação da corrente de carga e conseqüentemente da corrente de coletor do transistor impossibilita o dimensionamento do CAC de forma que se obtenha $V_{CF} = V_e$ em todas as comutações.

O 3º aspecto apresentado implica em um sério problema no funcionamento global do variador operando com estes circuitos tradicionais de ajuda a comutação, como veremos a seguir.

3.5 - Sobrecorrentes nos transistores de potência quando o variador opera com o circuito de ajuda a comutação convencional

Toda a análise aqui desenvolvida será baseada no seguinte fato:

- No momento em que um dos transistores de potência do variador é saturado, a tensão sobre o capacitor do circuito de ajuda a comutação do transistor complementar ainda não alcançou o valor instantâneo da tensão de alimentação, de modo que, quando um transistor é posto em condução fecha-se uma malha onde as tensões não estão equilibradas havendo o surgimento de uma sobrecorrente. O caso mais crítico ocorre na mudança de sinal da corrente de carga quando nenhuma corrente circula pelo capacitor do CAC e, portanto, a sua tensão no término da comutação é nula.

Vamos analisar a situação descrita para quatro casos distintos de combinações dos sinais da tensão de alimentação e da corrente de carga. Os circuitos simplificados que serão mostrados são baseados no circuito completo da estrutura variadora com os circuitos de ajuda a comutação dos transistores de potência que é apresentada na figura 3.1.

1º Caso: Tensão de alimentação e corrente de carga positivas
($V_e > 0$ e $I_C > 0$)

(a) Bloqueio de T_p e saturação de T_a

Quando o transistor principal é bloqueado, a corrente de carga é desviada para o capacitor C_p (figura 3.11.a). A tensão V_{Cp} começa a crescer de acordo com as equações 3.1 e 3.3. A tensão na carga começa a decrescer segundo a equação:

$$V_C = V_e - V_{Cp}$$

No instante que o transistor auxiliar é saturado a tensão V_{Cp} ainda não atingiu o valor V_e da tensão de alimentação e fecha-se uma malha formada pela fonte de alimentação, o CAC da "chave principal" e o transistor de potência da "chave auxiliar" (figura 3.11.b). A diferença de tensões na malha ($\Delta V = V_e - V_{Cp}$) é causa de uma sobrecorrente (ΔI_{dV}) que circula pelo "transistor auxiliar" até que $V_{Cp} = V_e$. Então o diodo D_p se bloqueia e a corrente de carga circula normalmente pela "chave auxiliar" em roda livre.

É importante lembrar que simultaneamente ocorre a descarga do capacitor C_a originando ao mesmo tempo outra sobrecorrente ($\Delta I_{ca} = V_{ca} / r_a$).

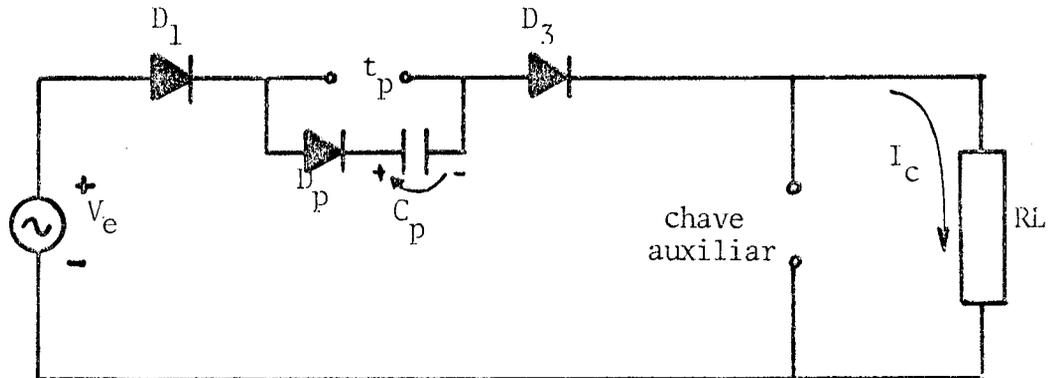


Figura 3.11.a - Bloqueio de T_p (corrente de carga através de C_p)

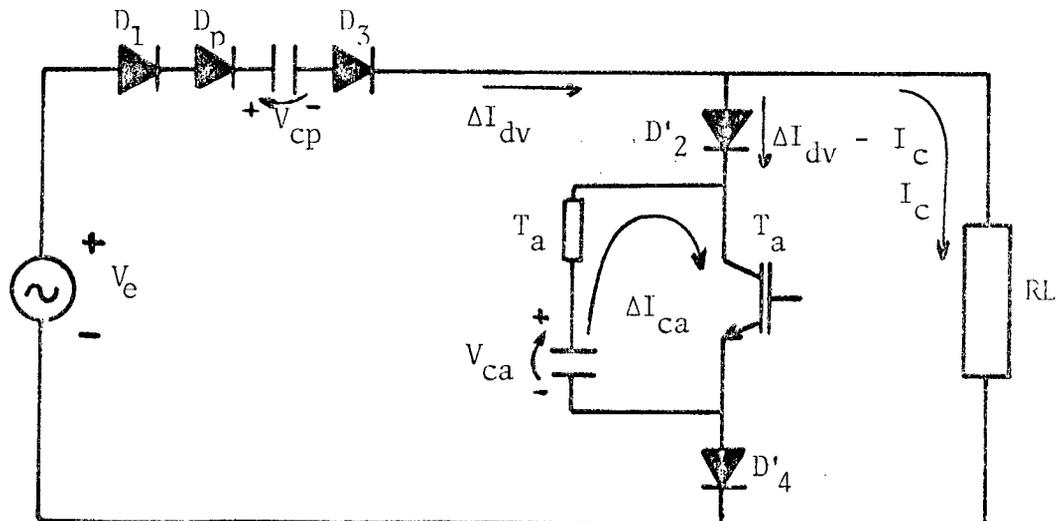


Figura 3.11.b - Entrada em condução de T_a e surgimento das sobrecorrentes ΔI_{dv} e ΔI_{Ca}

(b) Bloqueio de T_a e saturação de T_p

Neste caso as sobrecorrentes ocorrem de maneira semelhante. Quando T_p é saturado a tensão no capacitor C_a é di-

ferente da tensão V_e originando ΔI_{dv} .

A sobrecorrente ocorrida devido à descarga de C_p (ΔI_{cp}) é mais crítica nesta comutação porque após o bloqueio de T_a , o crescimento de V_{ca} implica também no crescimento de V_{cp} ($V_{cp} = V_e + V_{ca}$).

As figuras 3.12.a e 3.12.b mostram as etapas de bloqueio de T_a e a saturação de T_p , respectivamente, evidenciando os caminhos das sobrecorrentes ocorridas.

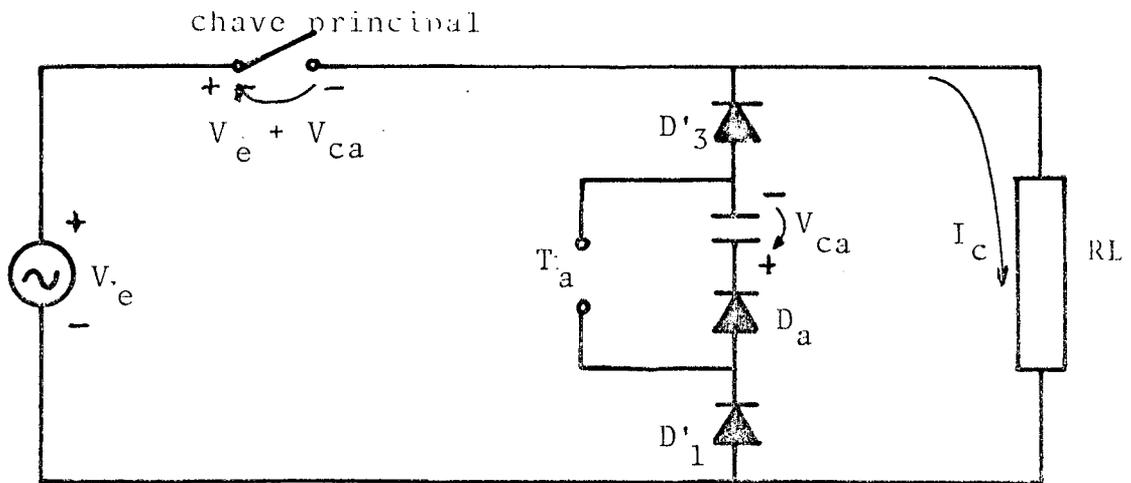


Figura 3.12.a - Corrente de carga circulando pelo capacitor C_a no bloqueio de T_a

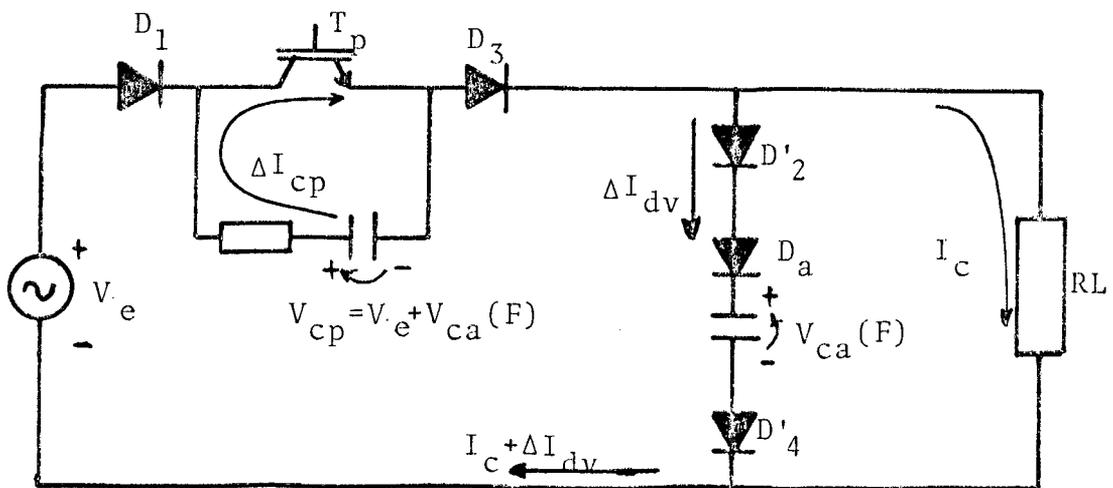


Figura 3.12.b - Saturação de T_p e surgimento das sobrecorrentes ΔI_{dv} e ΔI_{cp}

Quando a tensão V_{Ca} alcançar um valor suficiente para bloquear o diodo D_a , a parcela da sobrecorrente que é devida a diferença de tensão na malha se extingue. A parcela devida a descarga do capacitor C_p se anula após a descarga, de acordo com a constante de tempo do circuito $r_p C_p$.

2º Caso: Tensão de alimentação positiva e corrente de carga negativa ($V_e > 0$ e $I_C < 0$)

As situações de sobrecorrente descritas para o 1º caso ocorrem de maneira análoga para o caso em questão. Em virtude de a tensão de alimentação e a corrente de carga terem sinais contrários, o caso mais crítico de sobrecorrente devido a descarga do capacitor de ajuda a comutação ocorre quando o transistor auxiliar é saturado, opostamente ao caso em que tensão e corrente têm os mesmos sinais quando a descarga sobre o transistor principal é a mais crítica. Nas sobrecorrentes devido à diferença de tensões na malha a situação é idêntica àquela descrita para o 1º caso onde a tensão do capacitor de comutação durante o bloqueio de um transistor, não alcança o valor da tensão instantânea da fonte de alimentação.

A seguir são mostrados os circuitos simplificados para cada uma das comutações em um ciclo de frequência de chaveamento.

(a) Bloqueio de T_p e saturação de T_a

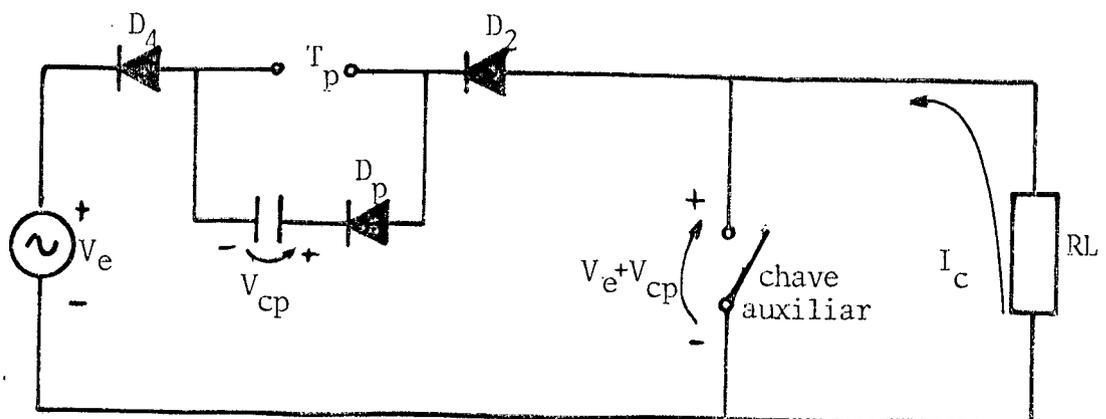


Figura 3.13.a - Corrente de carga circulando por C_p no bloqueio de T_p

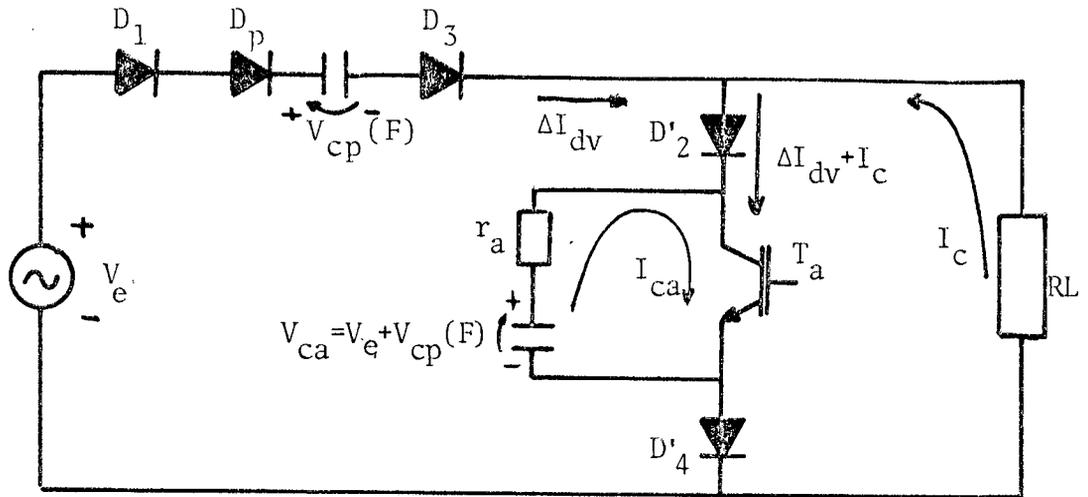


Figura 3.13.b - Saturação de T_a e surgimento das sobrecorrentes

(b) Bloqueio de T_a e saturação de T_p

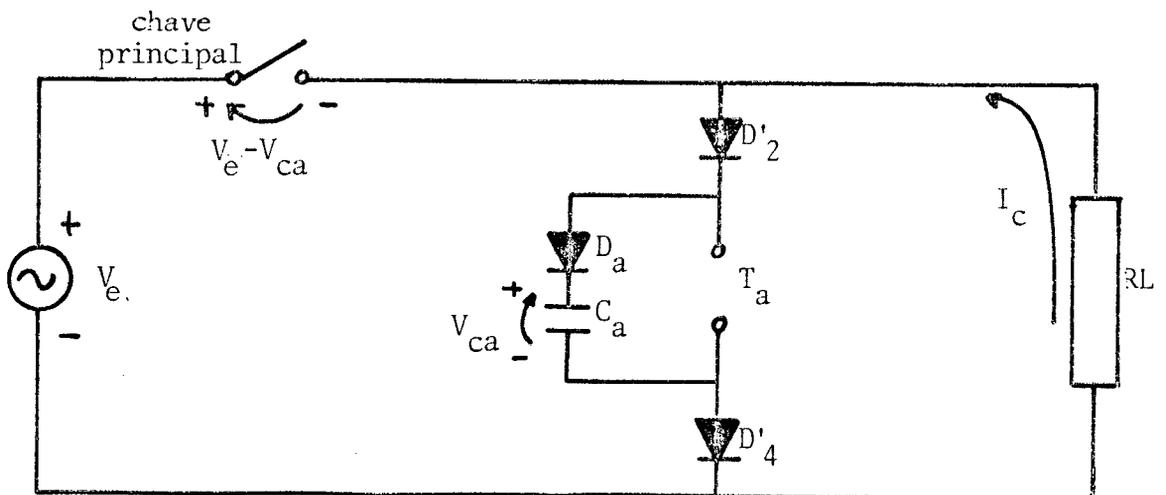


Figura 3.14.a - Corrente de carga circulando por C_a no bloqueio de T_a

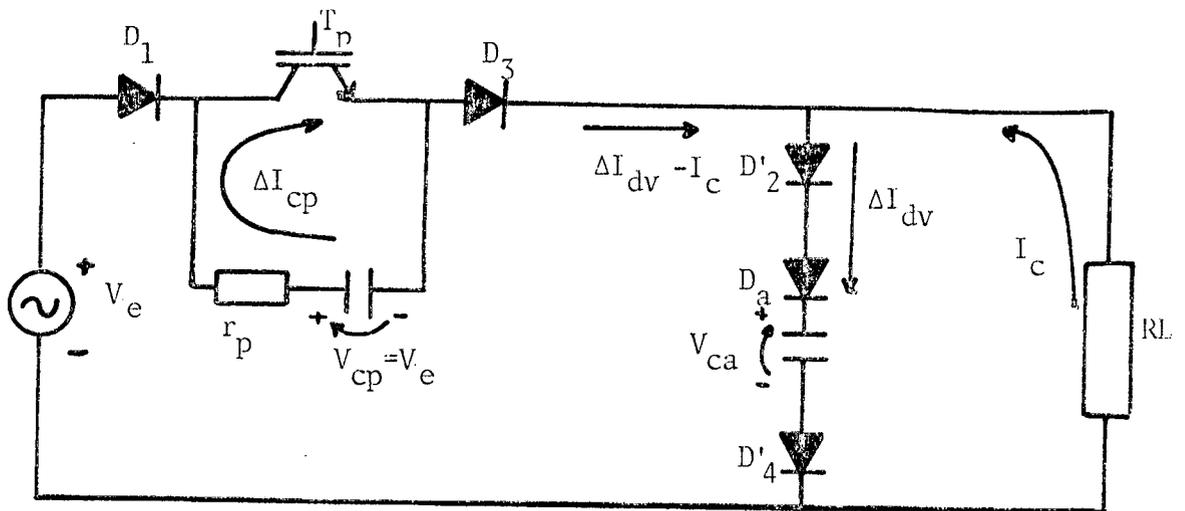


Figura 3.14.b - Saturação de T_p e surgimento das sobrecorrentes

Para as demais condições de sinais da tensão de alimentação e da corrente de carga, a situação se repete quando elas têm o mesmo sinal (1º caso) ou quando têm sinais diferentes (2º caso). Vejamos através dos circuitos simplificados:

3º Caso - Tensão da fonte e corrente de carga negativas
($V_e < 0$ e $I_c < 0$)

(a) Bloqueio de T_p e saturação de T_a

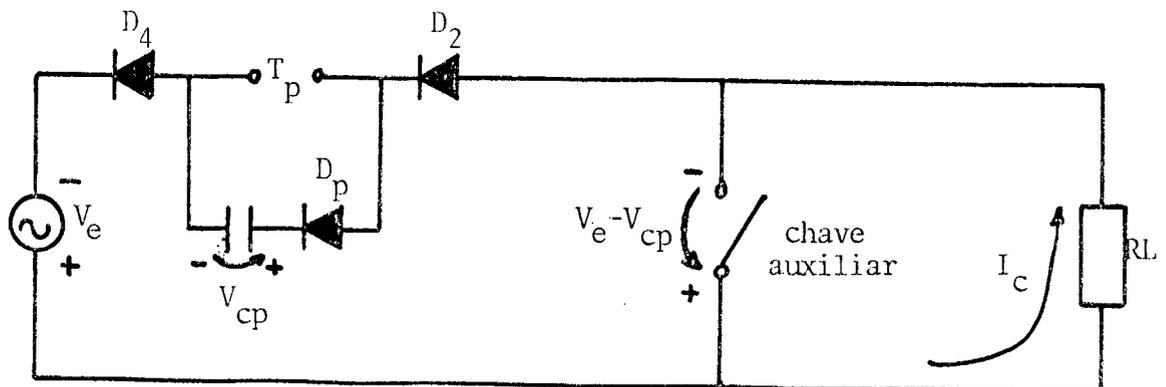


Figura 3.15.a - Durante o bloqueio de T_p a corrente de carga é desviada para o seu CAC

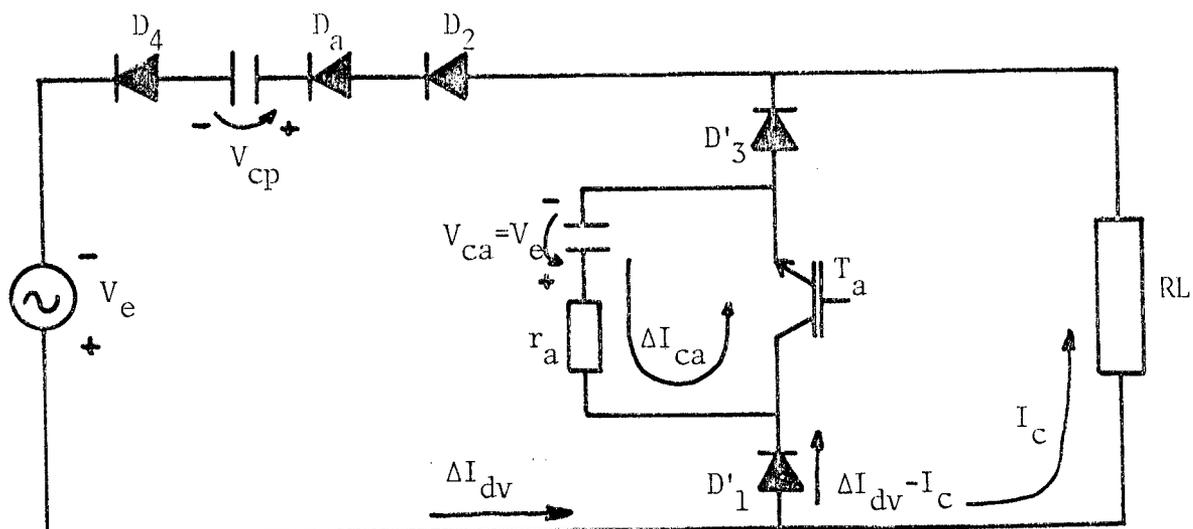


Figura 3.15.b - Sobrecorrentes ΔI_{dv} e ΔI_{Ca} quando T_a é posto em condução

(b) Bloqueio de T_a e saturação de T_p

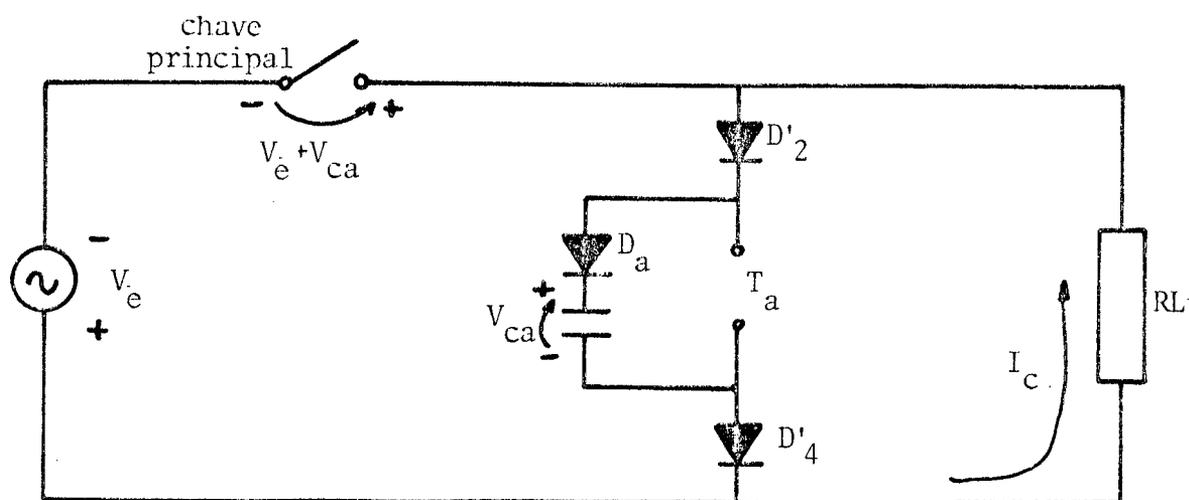


Figura 3.16.a - No bloqueio de T_a a corrente de carga é desviada para o seu CAC

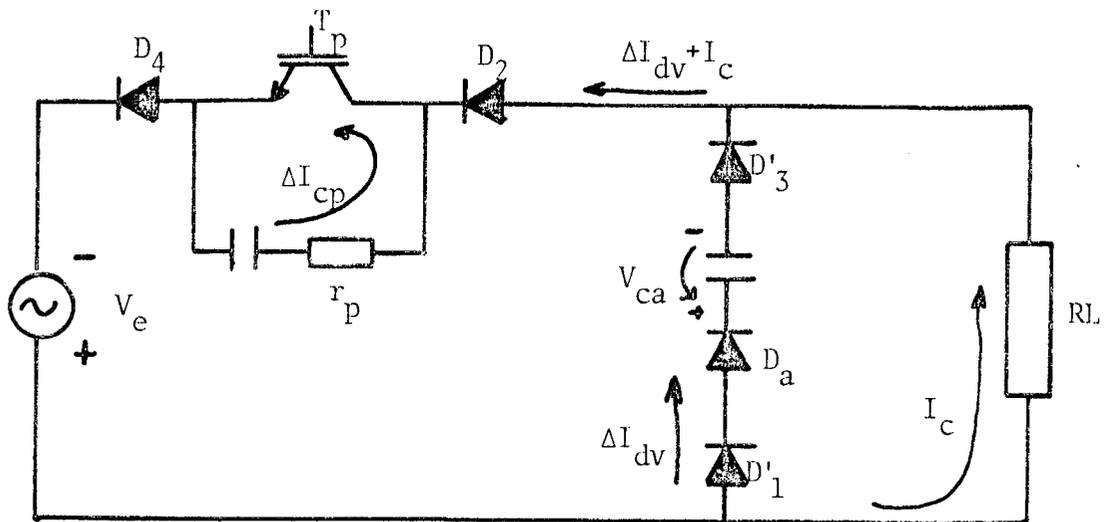


Figura 3.16.b - Presença das sobrecorrentes quando T_p entra em condução

4º Caso - Tensão da fonte negativa e corrente de carga positiva
($V_e < 0$ e $I_c > 0$)

(a) Bloqueio de T_p e saturação de T_a

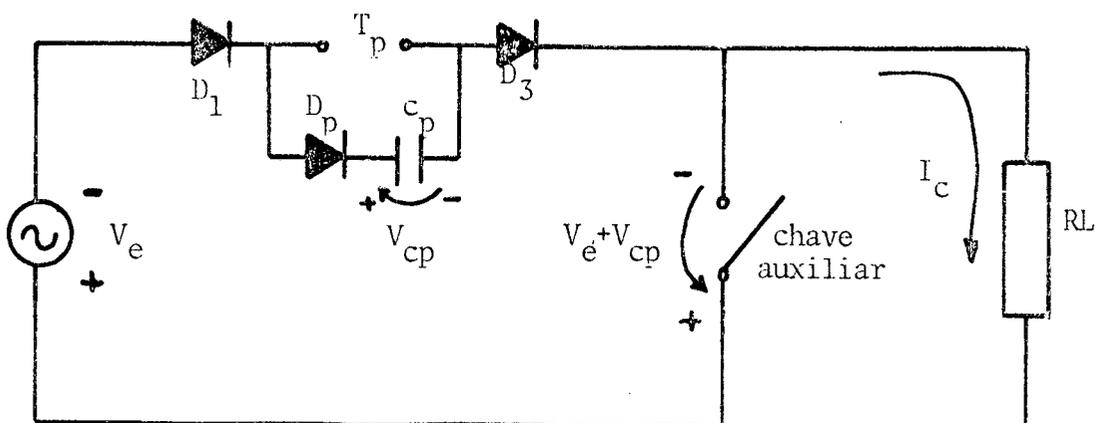


Figura 3.17.a - No bloqueio de T_p a corrente de carga é desviada para C_p

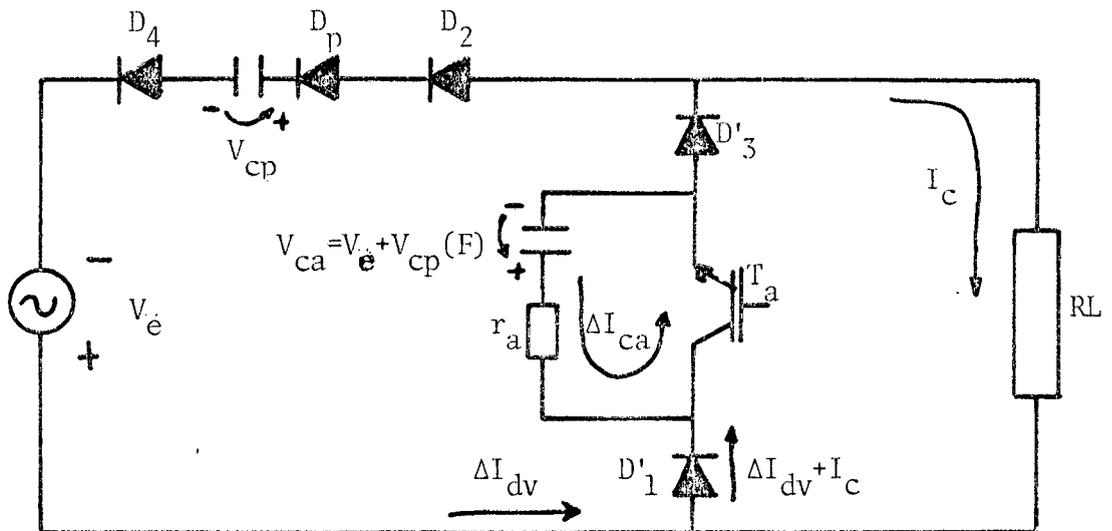


Figura 3.17.b - Surgimento das sobrecorrentes ΔI_{dv} e ΔI_{ca} durante a saturação de T_a

(b) Bloqueio de T_a e saturação de T_p

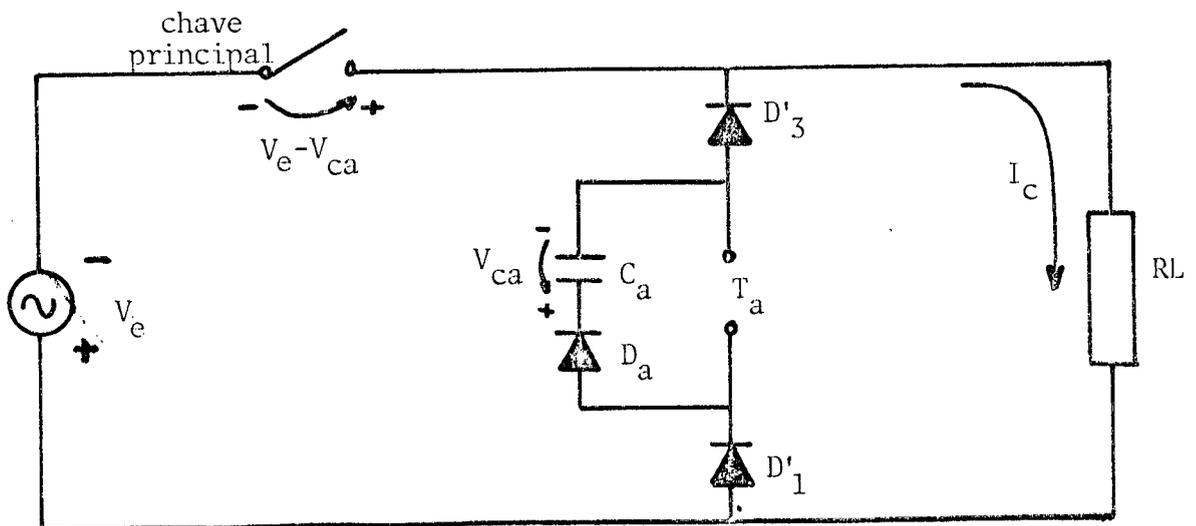


Figura 3.18.a - Corrente de carga circulando pelo CAC de T_a no seu bloqueio

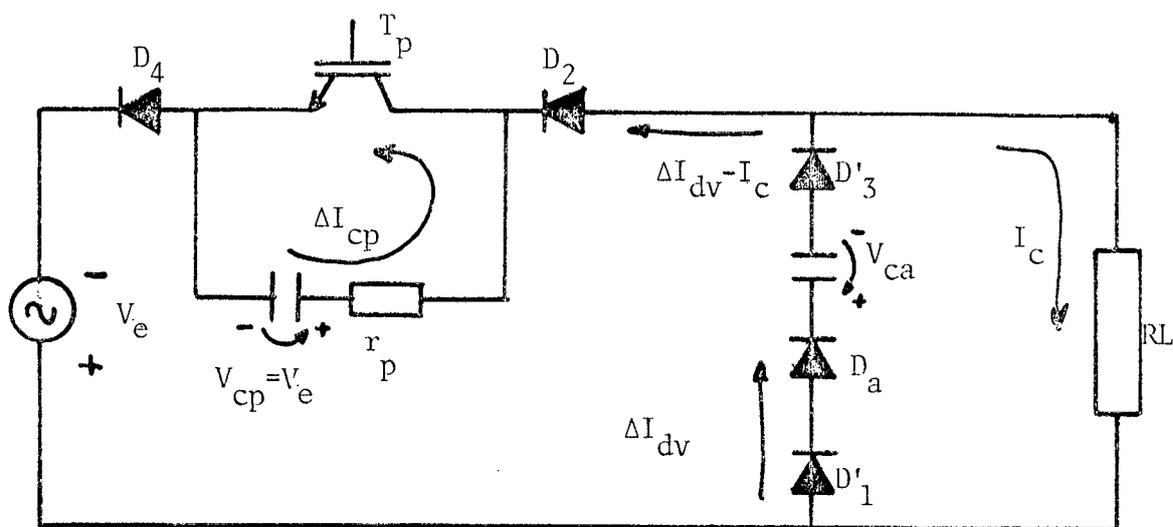


Figura 3.18.b - Sobrecorrentes durante a entrada em condução de T_p

As sobrecorrentes ocorridas durante a saturação dos transistores de potência constituem um sério problema quando a estrutura variadora opera com os circuitos convencionais de auxílio a comutação dos transistores. Diversas variações deste tipo de circuito têm sido desenvolvidas atualmente⁷, mas nenhuma delas tratando especificamente do seu emprego nas chaves bidirecionais das estruturas variadoras e em consequência os problemas de sobrecorrentes aqui descritos persistem sem solução.

3.6 - Conclusão

O circuito convencional de ajuda a comutação dos transistores de potência pode ser usado como um caminho alternativo para correntes indutivas evitando os picos de tensão que aparecem durante o "tempo morto". Entretanto, com o uso deste cir

cuito elevados picos de correntes surgem nos transistores quando eles entram em condução limitando os seus valores de operação normal.

No capítulo seguinte outra técnica que limita aqueles picos de tensão será proposta, de modo que os picos de corrente oriundos dos circuitos convencionais de ajuda a comutação sejam extinguidos.

CAPÍTULO 4

PROPOSIÇÃO DE UMA TÉCNICA PARA AUXÍLIO A COMUTAÇÃO NO VARIADOR EM ESTUDO

4.1 - Introdução

Neste capítulo se vai tratar do desenvolvimento de uma nova técnica para auxílio a comutação dos transistores do variador de tensão alternada senoidal em estudo.

O circuito convencional de ajuda a comutação é substituído por um circuito que utiliza o fenômeno de recuperação reversa de um diodo lento. O novo circuito é apresentado e uma análise do funcionamento da estrutura variadora operando com estes circuitos é desenvolvida.

A recuperação do diodo lento do novo circuito tem duração menor que o intervalo de "tempo morto" e com isso há necessidade de um outro circuito para onde a corrente de carga é desviada depois que acaba a recuperação do diodo lento. Então é desenvolvido um circuito grampeador que possibilita limitar os picos de tensão durante a comutação em um valor igual ao máximo valor da tensão senoidal de entrada.

Depois de estudada a nova técnica apresentada é desenvolvida uma análise que mostra a necessidade de utilização de diodos rápidos nas pontes retificadoras das chaves bidirecionais. Ainda assim, as correntes de recuperação destes diodos aparecem nos transistores de potência quando eles são postos em condução, e um circuito indutivo para limitar tais sobrecorrentes é apresentado.

4.2 - Desenvolvimento de um novo circuito de ajuda a comutação para o variador a transistores de potência |9|

O aproveitamento da propriedade de recuperação de um diodo é a característica fundamental deste novo circuito de ajuda a comutação. Este fenômeno é um inconveniente em aplicações costumeiras onde são empregados os diodos.

Consideremos o circuito da figura 4.1, onde um transistor de potência está ligado ao seu circuito auxiliar de comutação formado por um diodo de lenta recuperação (D_ℓ), pelos componentes R e D e por uma fonte CC de baixa tensão (V_b).

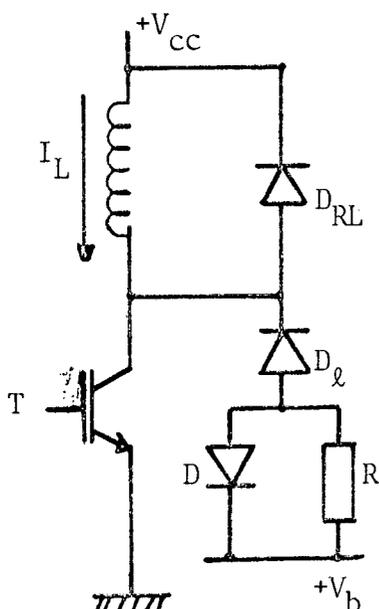


Figura 4.1 - Transistor de potência com o CAC de diodo lento

O capacitor C do circuito convencional foi substituído por um diodo lento (D_ℓ) e por uma fonte CC de baixa tensão (V_b) que pode ser a própria fonte de alimentação do comando de base do transistor.

Enquanto T está bloqueado a corrente de carga I_L circula pelo diodo de roda livre D_{RL} e o diodo D_ℓ é reversamente polarizado com uma tensão igual a $(V_{CC} - V_b)$.

Quando o transistor de potência está em saturação conduzindo a corrente de carga, uma corrente direta é estabelecida através do diodo D_ℓ determinada por V_b , R, a tensão direta de D_ℓ e a tensão V_{CE} de saturação do transistor. Então o transistor de potência deverá conduzir além da corrente de carga, a corrente direta do diodo D_ℓ , do seu circuito auxiliar de comutação.

No bloqueio do transistor a sua tensão de coletor sobe para o valor da tensão V_b e a corrente de carga I_L é desviada para o circuito auxiliar de comutação circulando como corrente reversa de recuperação do diodo D_ℓ . Desta maneira, enquanto durar o tempo de recuperação de D_ℓ a tensão de coletor do transistor será mantida igual a tensão V_b da fonte CC do CAC. Com a utilização de um diodo apropriado, de recuperação lenta, a tensão de coletor do transistor pode ser mantida em V_b enquanto a sua corrente de coletor se anula, conseqüentemente mantendo bastante reduzidas as perdas na junção coletor/emissor durante o bloqueio.

As principais formas de onda durante o bloqueio do transistor são mostradas na figura 4.2

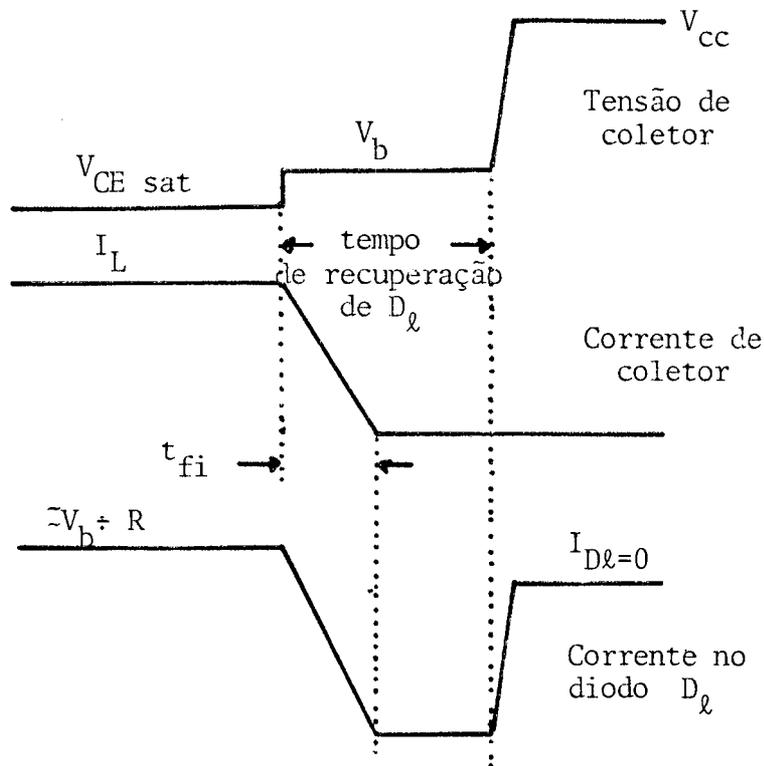


Figura 4.2 - Tensão de coletor, corrente de coletor e corrente em D_ℓ no bloqueio do transistor com o novo CAC

O produto corrente \times tensão no coletor do transistor é a grandeza que pode medir a potência dissipada na junção coletor/emissor. Com base na figura 4.2 podemos calcular as perdas no transistor durante o bloqueio da seguinte maneira:

$$P_b = W_b \times f$$

onde P_b é a potência dissipada na junção coletor/emissor durante o bloqueio, f é a frequência de chaveamento do transistor e W_b é a energia dissipada no bloqueio, dada por:

$$W_b = \int_0^{t_{fi}} i_c(t) \cdot v_c(t) dt.$$

$$\text{Como } i_c(t) = I_L \left(1 - \frac{t}{t_{fi}} \right)$$

$$\text{e } v_c(t) = V_b;$$

vem:

$$W_b = \int_0^{t_{fi}} I_L \left(1 - \frac{t}{t_{fi}} \right) \cdot V_b \cdot dt,$$

de onde

$$W_b = I_L \cdot V_b \cdot \frac{t_{fi}}{2};$$

e a potência dissipada é:

$$P_b = I_L \cdot V_b \cdot f \cdot \frac{t_{fi}}{2}$$

No gráfico da figura 4.3 é possível estimar valores da potência dissipada em função da corrente de carga comutada, para vários valores da frequência de chaveamento do transistor. Valores típicos da tensão V_b e do tempo de descida da corrente de coletor foram considerados.

Como vimos, para este tipo de circuito a exigência fundamental é que D_ℓ seja um diodo de recuperação lenta. Quanto mais lento for D_ℓ a sua corrente direta pode ser dimensionada para menores valores. Sabendo-se que o transistor deve ser dimensionado para conduzir a corrente direta de D_ℓ além da corrente de carga, é interessante que tal corrente seja tão pequena quanto possível. Além disso, uma pequena corrente direta de D_ℓ representa uma baixa potência extraída da fonte V_b .

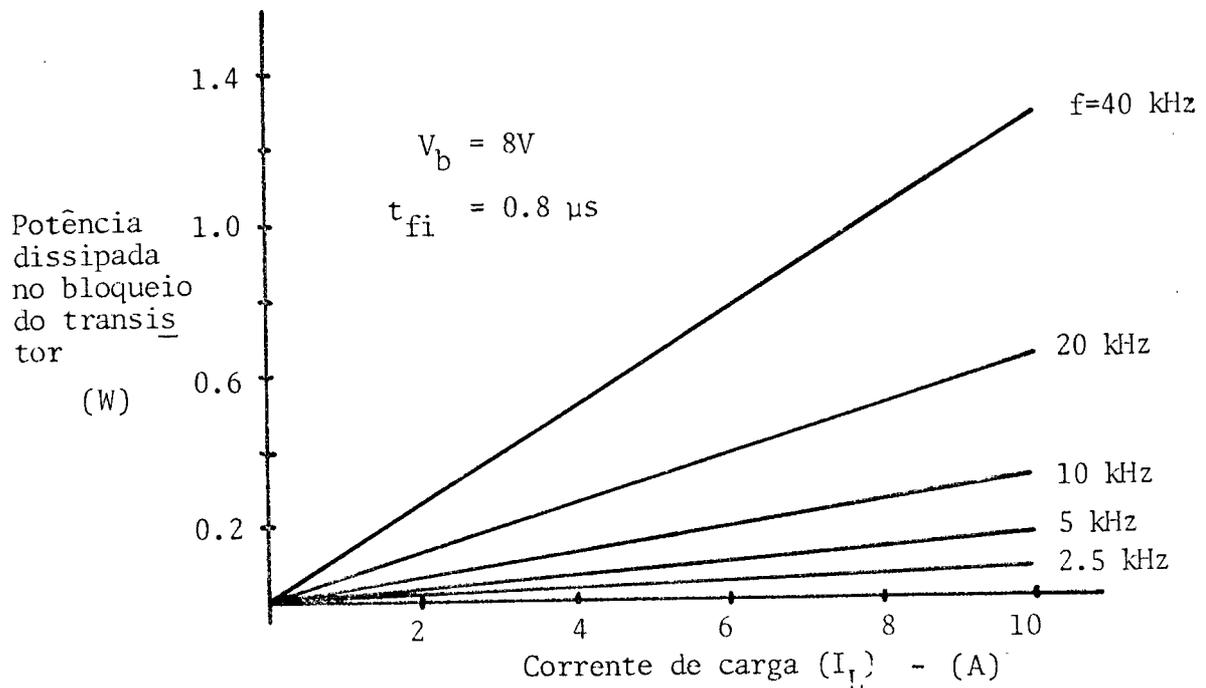


Figura 4.3 - Perdas no bloqueio X corrente de carga

Apesar da fonte V_b ser requerida para fornecer a corrente direta de D_ℓ durante a saturação do transistor de potência, no bloqueio deste a corrente de recuperação de D_ℓ (de valor elevado, mas de curta duração) flui no sentido inverso de V_b possibilitando que parte da energia fornecida durante a saturação seja devolvida a fonte durante o estado de corte do transistor de potência. Em termos numéricos, cerca de 80% da carga fornecida por V_b é devolvida, possibilitando que V_b seja dimensionada para suprir uma baixa corrente.

No instante em que o transistor é posto em condução ocorre a descarga do pequeno capacitor de depleção do diodo D_ℓ . Como o valor desta capacitância é muito menor do que aquela empregada nos circuitos RC convencionais, os níveis de potência dissipada e de sobrecorrente são consideravelmente reduzidos no instante de saturação do transistor.

No dimensionamento de D_ℓ , outra condição muito importante deve ser considerada quanto à potência dissipada sobre ele no bloqueio do transistor. A magnitude da potência é função

das características de bloqueio do diodo, e para que a dissipação seja mínima é desejado que o diodo mantenha totalmente a corrente de carga até o final do tempo de recuperação e que a corrente se anule rapidamente originando uma forma de onda da corrente de recuperação quase que perfeitamente quadrada como aquela mostrada na figura 4.2.

Já o diodo D na figura 4.1 deve ser um diodo de recuperação rápida que possibilite um caminho de circulação para a corrente de recuperação de D_ℓ grampeando eficientemente o coletor do transistor para a tensão V_b quando este é bloqueado. Relativamente, D deve ser um diodo de baixa potência já que o tempo de condução requerido para ele é somente enquanto durar a recuperação de D_ℓ .

Vejamos a figura 4.4, onde os transistores da estrutura variadora estão conectados a circuitos de ajuda a comutação que empregam a técnica de recuperação de um diodo lento.

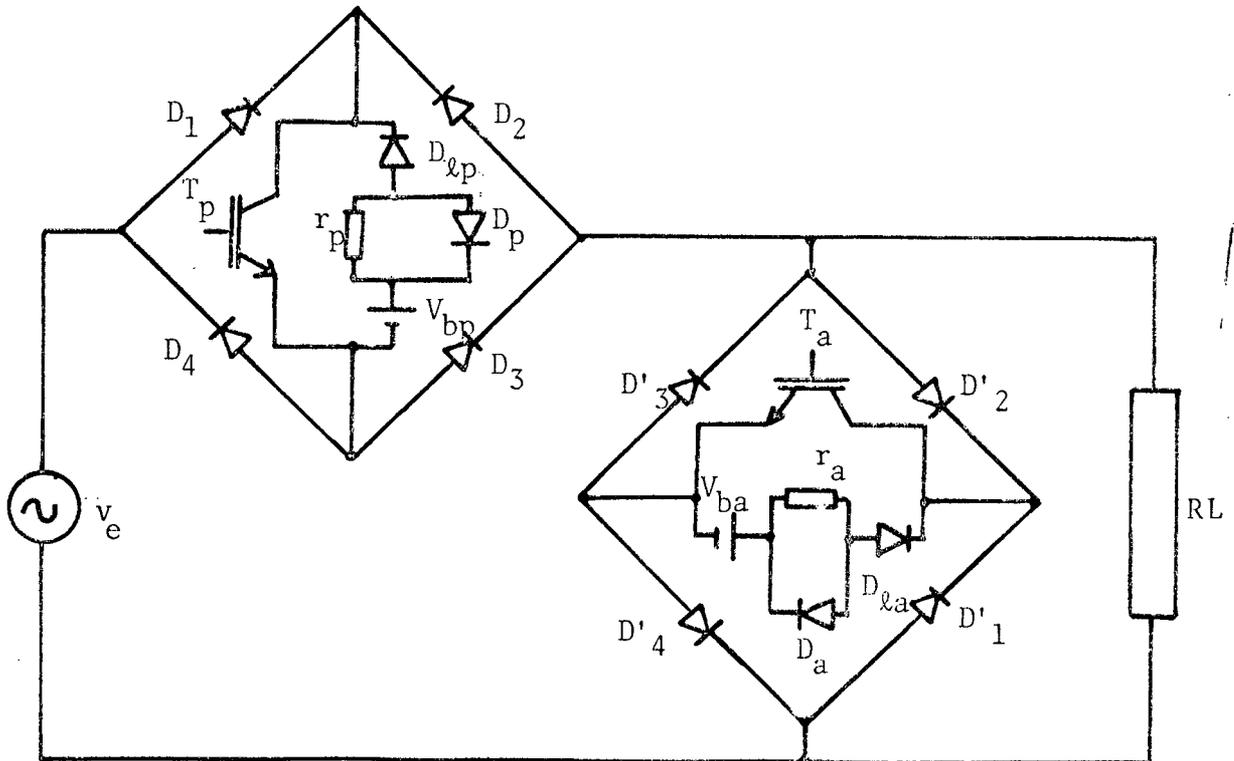


FIGURA 4.4 - Estrutura variadora com CAC a diodo lento

Quando um transistor de potência é bloqueado a sua tensão de coletor é grampeada para o valor da tensão da fonte V_b enquanto durar a recuperação do diodo lento de seu CAC. Assim, um caminho alternativo para a corrente de carga faz-se pelo circuito auxiliar de comutação do transistor que está sendo bloqueado, da mesma maneira como se fazia no caso dos circuitos RC convencionais.

Entretanto, para estes novos circuitos a circulação da corrente pelo circuito de ajuda a comutação, tem duração limitada ao tempo de recuperação dos diodos lentos. Se um novo caminho de circulação não se fizer antes que D_ℓ se recupere e a sua corrente reversa se anule, picos de tensão da mesma natureza que aquelas mostradas na figura 1.4 vão aparecer sobre os transistores de potência.

A redução do "tempo morto" de maneira que a corrente de carga seja desviada para o transistor complementar antes da anulação da corrente reversa pelo diodo lento implica em dois inconvenientes insustentáveis. Primeiro pelo fato de que a corrente de carga assume diversos valores instantâneos em cada ciclo da tensão de alimentação tornando praticamente impossível ajustar um determinado "tempo morto" que satisfaça todas as situações; segundo porque se um transistor for posto em condução antes do término da recuperação de D_ℓ do CAC do transistor complementar, um pico de corrente certamente aparecerá como é mostrado na figura 4.5 que representa a situação em que o "transistor principal" é saturado antes que $D_{\ell a}$ se recupere totalmente.

Se por um lado o circuito de ajuda a comutação com diodo de recuperação lenta permite uma diminuição considerável das perdas no bloqueio bem como a extinção da sobrecorrente de descarga na saturação; por outro lado fica esclarecido que há necessidade de um circuito auxiliar para circulação da corrente de carga após a recuperação do diodo lento evitando-se picos de tensão do tipo mostrado na figura 4.6, que mostra as formas de onda das principais grandezas envolvidas na comutação.

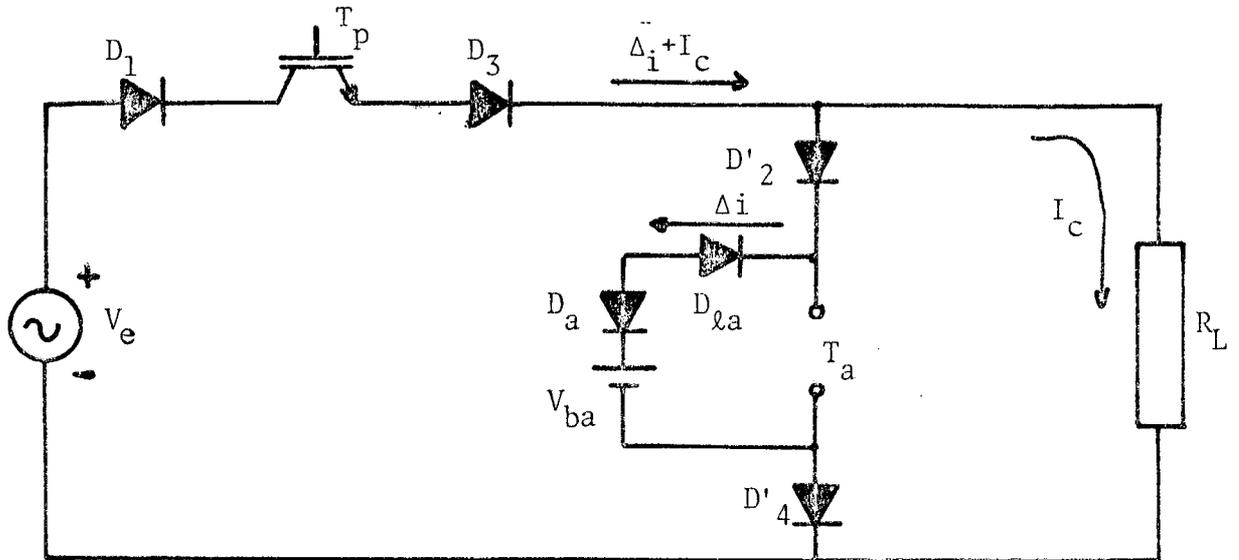


Figura 4.5 - Pico de corrente quando T_p é saturado antes do término da recuperação de $D_{\ell a}$

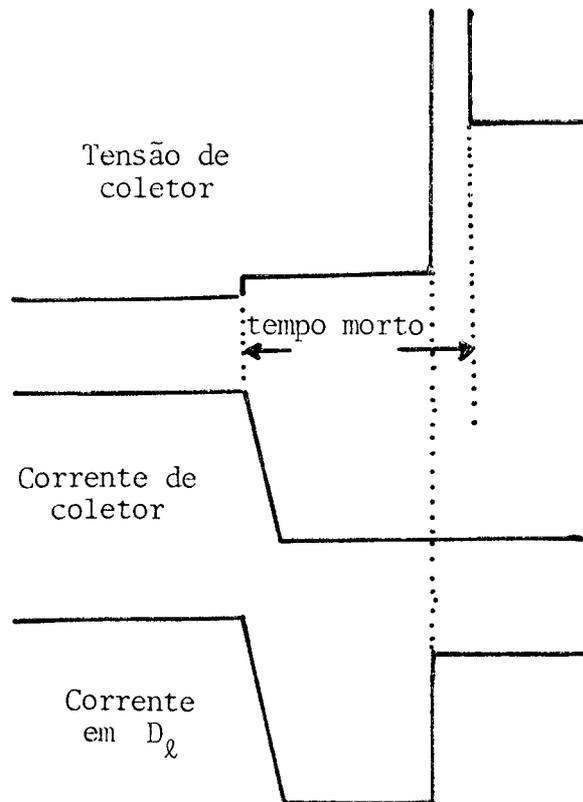


Figura 4.6 - Tensão de coletor, corrente de coletor e corrente no diodo D_{ℓ} durante a comutação

O item seguinte tratará do desenvolvimento de um circuito auxiliar que oferece um caminho para a corrente de carga depois que a corrente de recuperação de um diodo lento se reduz a zero.

4.3 - Estudo de um circuito grampeador para auxílio a comutação nos variadores a transistores de potência^{|10|}

O pico de tensão identificado na figura 4.6 pode ser facilmente evitado se um circuito auxiliar é conectado a carga de modo que no instante em que todos os caminhos de corrente estiverem bloqueados, a corrente da carga é desviada para este circuito alternativo.

Vejamos inicialmente a solução proposta por Nebojša Marjanović^{|10|} para evitar os picos de tensão durante o "tempo morto" ocorridos numa estrutura variadora a transistores de potência.

Na figura 4.7 está mostrado o circuito proposto. Vale a pena observar que nenhum circuito de auxílio a comutação dos transistores de potência está representado no esquema desenvolvido por Marjanović.

As formas de onda da figura 4.8.a mostram os picos de tensão ocorridos quando nenhum circuito auxiliar está conectado (na seção 1.4 já foi explicado que os picos de tensão têm sinal oposto ao sinal da corrente de carga). Com a utilização dos circuitos grampeadores mostrados na figura 4.7, as formas de onda da tensão e da corrente na carga tem o aspecto apresentado na figura 4.8.b.

O bloco que contém D_1 , D_2 , D_3 , D_4 , R_1 , R_2 , C_3 , C_4 limita os picos de tensão que têm o mesmo sinal da tensão de entrada. Quando algum dos transistores das chaves bidirecionais é bloqueado, a corrente de carga é desviada através de D_3 , C_3 (corren

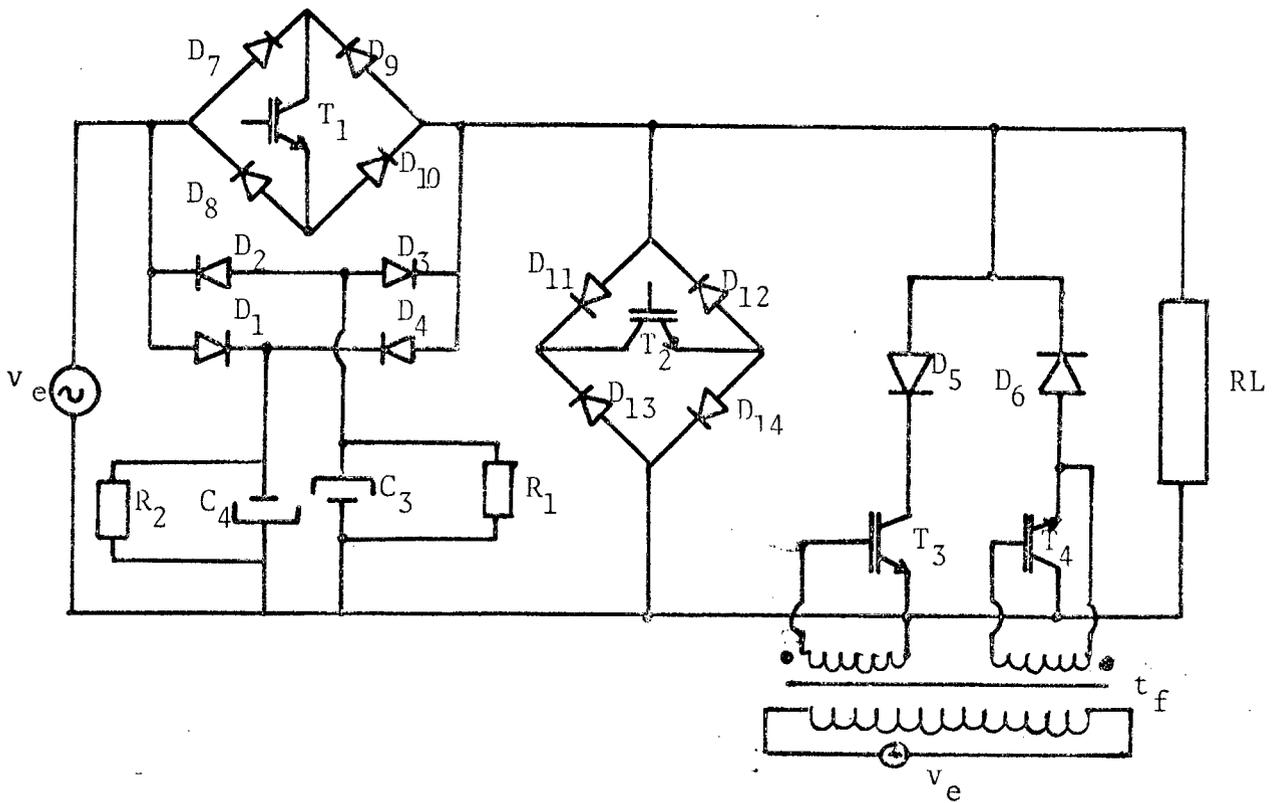
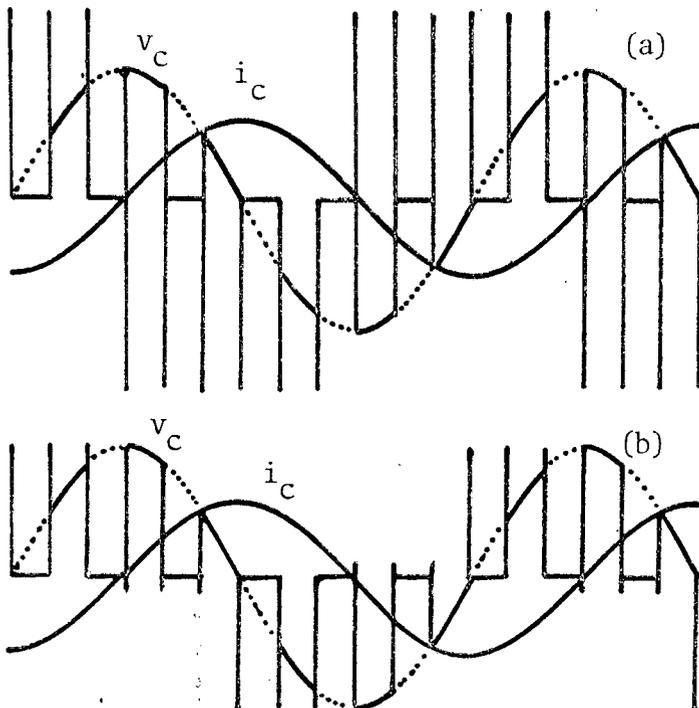


Figura 4.7 - Circuito proposto por Marjanovič para evitar picos de tensão durante o "tempo morto"



Figuras 4.8

- a) Tensão e corrente na carga sem os circuitos grampeadores
- b) Tensão e corrente na carga com os circuitos grampeadores

te de carga positiva), ou através de D_4 , C_4 (corrente de carga negativa). Os capacitores C_3 e C_4 são carregados através dos diodos D_2 e D_1 com o máximo valor negativo e positivo da tensão senoidal de entrada, respectivamente, de modo que quando a corrente de carga é desviada para eles os diodos D_3 e D_4 grampeiam os picos de tensão para os valores que C_3 e C_4 estão carregados.

Os picos de tensão de sinal oposto ao sinal da tensão de entrada são absorvidos pelo bloco que contém T_3 , T_4 , D_5 , D_6 , t_f . O transistor T_3 conduz quando a tensão de entrada e a corrente de carga são negativas, e o diodo D_5 absorve os picos positivos. O transistor T_4 conduz quando a tensão de entrada e a corrente de carga são positivas, e o diodo D_6 absorve os picos negativos.

Induvidavelmente, o grande número de componentes dos circuitos propostos por Marjanović é um fator bastante de sagradável. Com a intenção de se desenvolver um circuito mais simples e que empregasse um menor número de componentes o circuito grampeador esquematizado na figura 4.9 foi estudado e implementado.

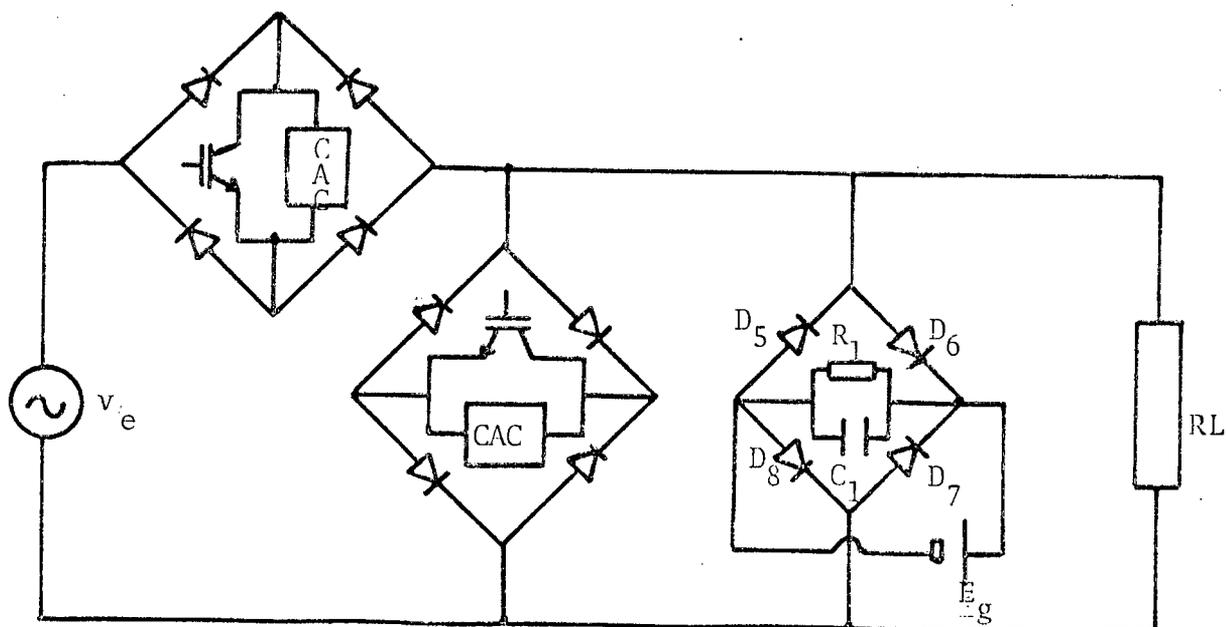


Figura 4.9 - Circuito grampeador proposto para auxiliar a comutação das chaves bidirecionais

O circuito constitui-se basicamente pelos diodos D_5 , D_6 , D_7 , D_8 , o capacitor C_1 , o resistor R_1 e a fonte E_g , que deve ser obtida através da retificação da tensão senoidal de entrada. O capacitor C_1 está permanentemente carregado com o valor E_g , igual ao valor máximo de v_E . Quando a corrente de carga é positiva os diodos D_7 e D_5 grampeiam a tensão de carga para o valor negativo da tensão E_g ; no caso da corrente negativa a tensão de carga é grampeada ao valor positivo de E_g através dos diodos D_6 e D_8 . As formas de onda da tensão e corrente na carga podem ser vistas na figura 4.10.

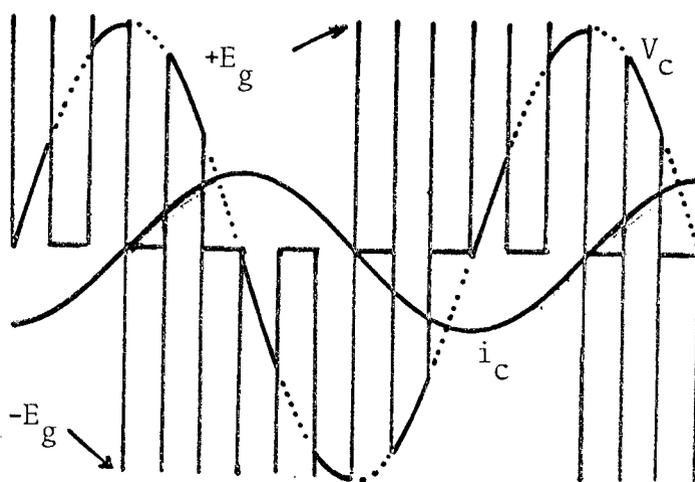


Figura 4.10 - Tensão e corrente na carga quando se utiliza o circuito grampeador

Nas comutações que a tensão de entrada e a corrente de carga têm os mesmos sinais, a tensão de carga é grampeada para um valor que tem sinal contrário ao sinal da tensão instantânea na entrada. Em consequência, nessas comutações a tensão de coletor do "transistor principal" é igual a soma entre V_E e E_g .

No caso mais crítico a tensão de coletor do "transistor principal" alcançará o dobro do valor da máxima tensão de entrada.

Por exemplo, para uma estrutura cujo valor eficaz da tensão senoidal de entrada fosse igual a 220 V, os transistores de potência empregados deveriam ser aqueles cuja máxima tensão coletor-emissor com base aberta (V_{CE0})

é 450 volts. Entretanto, com tensão negativa na base alguns transistores podem suportar até 1000 volts (V_{CEX}), um valor bem superior ao valor da máxima tensão imposta ao transistor para este caso, que seria igual a $2\sqrt{2} \cdot 220$ volts.

Passamos agora a estudar o comportamento da estrutura variadora a transistores de potência com o circuito grampeador de ajuda a comutação. Vamos tomar as etapas de funcionamento desde o envio do sinal de comando para bloquear T_p até o instante que T_a é posto em condução como aparecem nas figuras 4.11 (a, b e c).

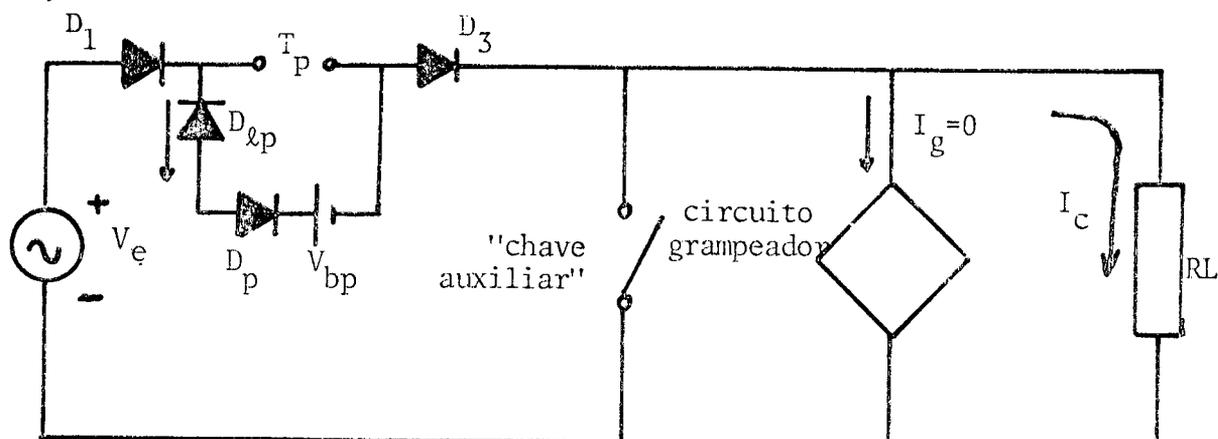


Figura 4.11.a - No bloqueio de T_p a corrente de carga é desviada para D_{dp}

A figura 4.11.a representa a etapa que a corrente de carga está circulando totalmente por D_{dp} após a corrente no coletor de T_p ter se anulado. Quando acaba a recuperação de D_{dp} a corrente de carga é desviada para o circuito grampeador e os diodos D_5 e D_7 grampeiam a tensão de carga para o valor negativo de E_g , enquanto a tensão no "transistor principal" sobe para $V_e + E_g$ (Figura 4.11.b). Neste pequeno intervalo o capacitor C_1 é carregado com uma tensão superior a E_g ($E_g + \Delta V$) devido a circulação da corrente constante da carga. Após ter se transcorrido o intervalo de "tempo morto" T_a é saturado e a corrente de carga é totalmente assumida pela "chave auxiliar" (figura 4.11.c).

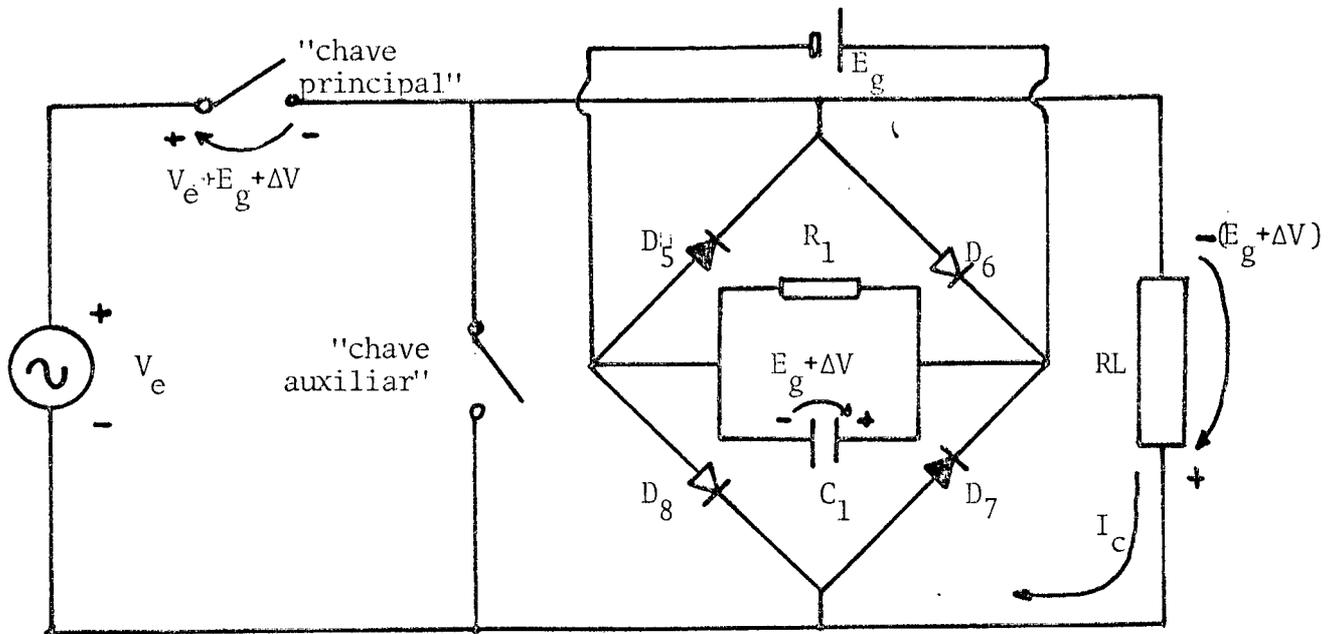


Figura 4.11.b - Corrente de carga circulando pelo circuito grampeador

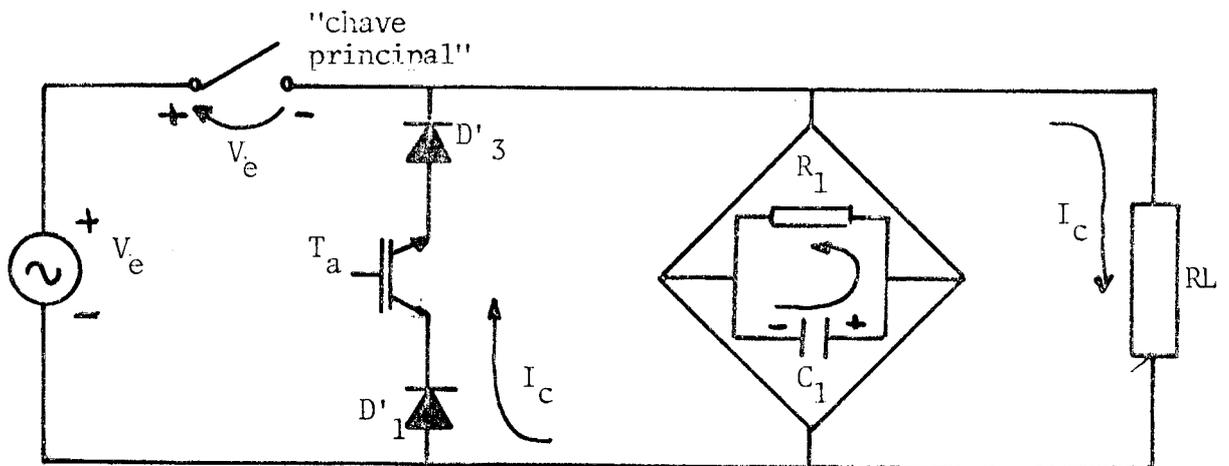


Figura 4.11.c - Na saturação de T_a a corrente de carga circula pela chave auxiliar

Durante o período ativo do circuito grampeador uma determinada energia é armazenada em C_1 . Essa energia deve ser dissipada no resistor R_1 no período inativo do circuito, tornando-o portanto um circuito dissipativo.

As formas de onda das principais grandezas en

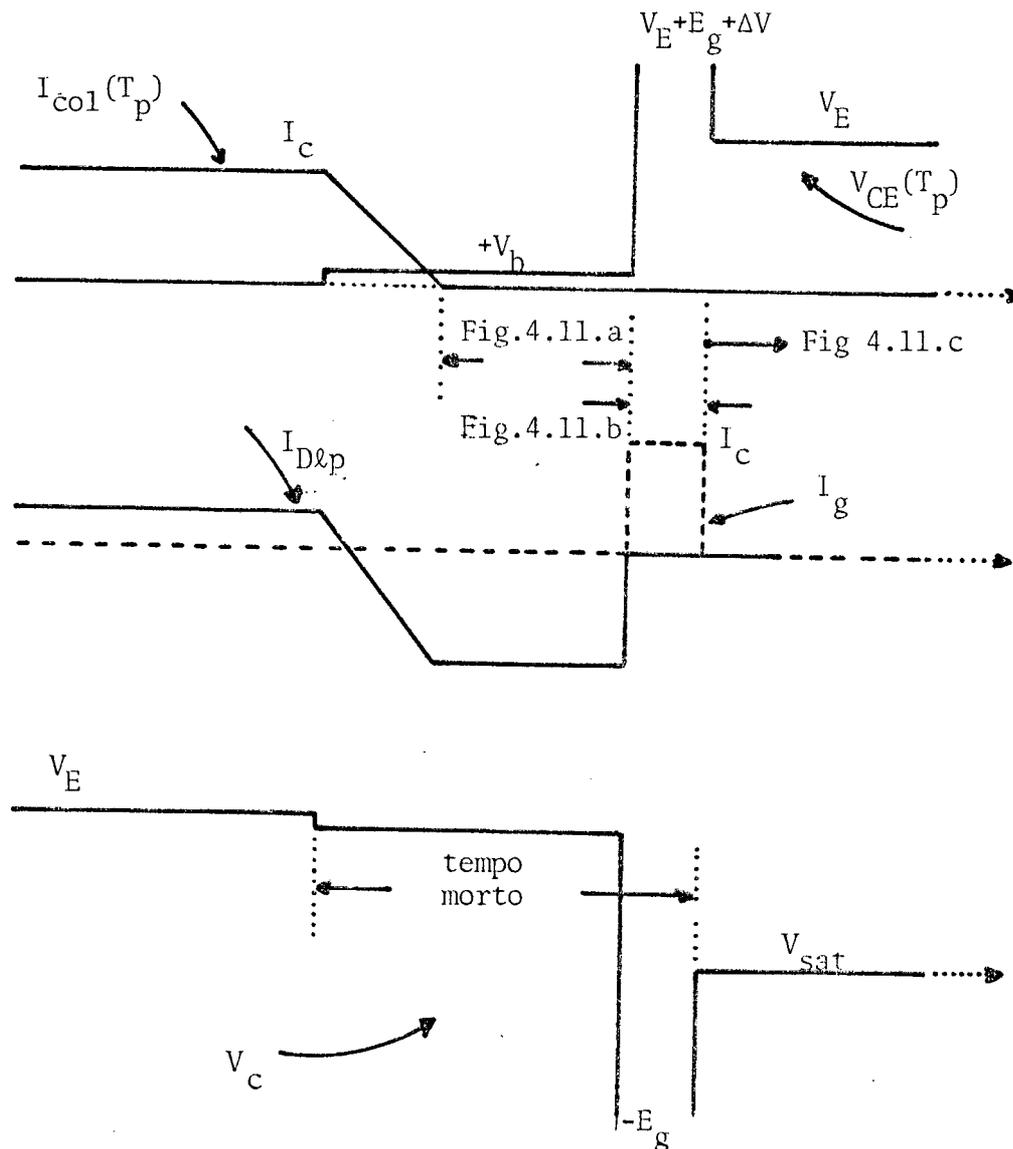


Figura 4.12 - Tensão de coletor ($V_{CE} - T_p$), corrente de coletor ($I_{col} - T_p$), corrente em $D_{\&p}$ ($I_{D\&p}$), corrente no grampeador (I_g) e tensão na carga (V_c) durante as etapas de comutação da figura 4.11

volvidas na comutação apresentada são identificadas na figura 4.12, onde também estão evidenciadas cada uma das etapas mostradas nas figuras 4.11.

Visando obter alguns critérios para a escolha dos componentes do "circuito grampeador" vamos estudar o circuito

isoladamente, como ele é apresentado na figura 4.13.

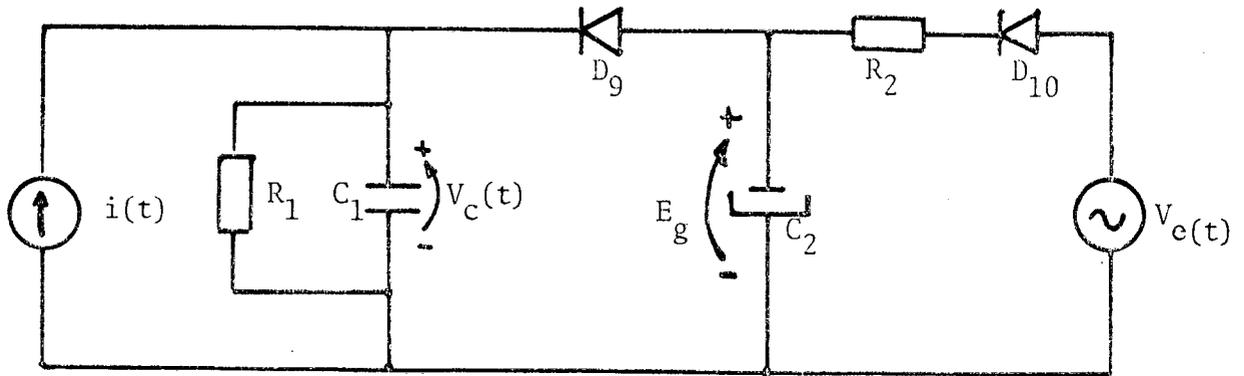


Figura 4.13 - Circuito grampeador

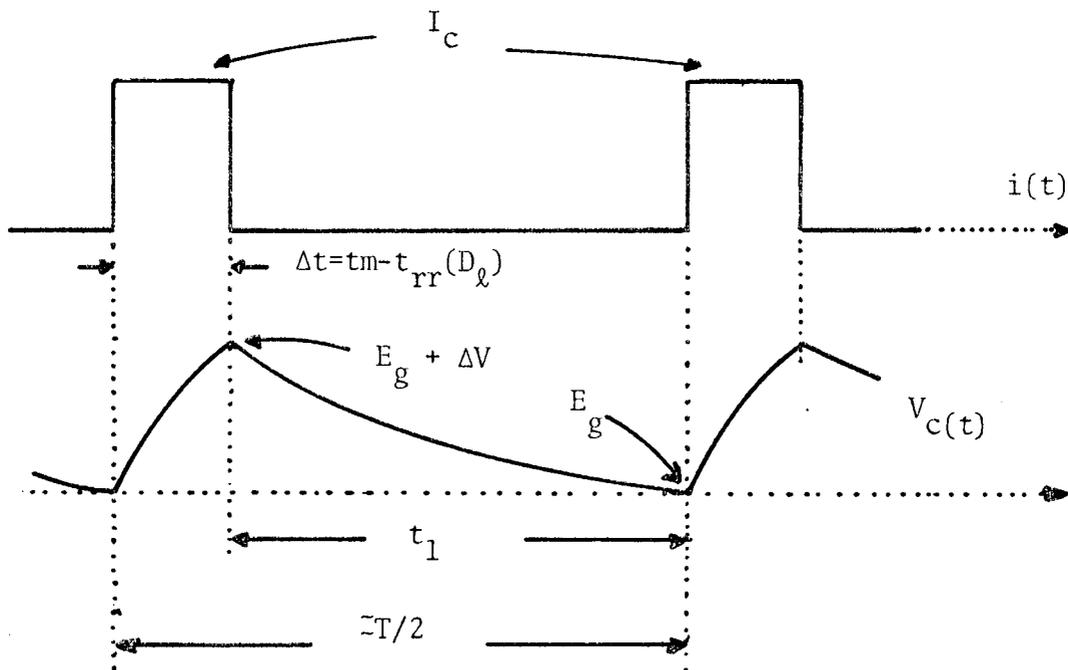


Figura 4.14 - Corrente e tensão no capacitor C_1

Na representação da figura 4.13 os diodos D_5 , D_6 , D_7 e D_8 foram substituídos pela fonte fictícia $i(t)$. Nos intervalos de atividade do circuito grampeador a corrente em C_1 é a própria corrente de carga (figura 4.14). Quando I_c está circulando por qualquer uma das chaves bidirecionais a corrente através de C_1 é nula. D_{10} , R_2 e o capacitor eletrolítico C_2 compõem a fonte de alimentação do grampeador. A tensão E_g com que C_2 é carregado será igual ao valor máximo da tensão senoidal $v_e(t)$. O diodo D_9 permite que o capacitor C_1 seja dimensionado sem compromisso

com o ripple da tensão E_g , podendo desta maneira ser um capacitor de baixa capacitância facilitando a descarga através de R_1 que deve ser tão rápida quanto possível.

Durante o intervalo Δt , a corrente de carga circula por C_1 e ele se carrega desde a tensão E_g até $E_g + \Delta V$. O intervalo de tempo Δt é a diferença entre o "tempo morto" e o tempo de recuperação reversa do diodo lento do CAC. Para que a carga de C_1 seja a mínima possível é interessante que Δt seja o menor valor praticamente realizável, o que implica na redução máxima do "tempo morto".

A descarga de C_1 se dá através do resistor R_1 quando a corrente de carga não está circulando pelo circuito grampeador. A cada ciclo de operação da frequência de chaveamento dos transistores de potência deve ser garantido que a energia acumulada em C_1 tenha sido totalmente evacuada, ou seja, a tensão em C_1 deve decrescer até E_g a cada ciclo, conforme é mostrado na figura 4.14. Por essa razão C_1 deve ser de valor pequeno, o que impossibilita que ele tenha a função simultânea de capacitor de filtragem da fonte E_g e ao mesmo tempo justifica a presença do diodo D_9 .

De agora em diante vamos procurar equacionar os parâmetros do circuito grampeador para que seja permitido o correto dimensionamento de C_1 e R_1 .

Durante a carga de C_1 (intervalo Δt) tem-se a equação de carga de um capacitor à corrente constante:

$$E_g + \Delta V = E_g + \frac{I_c \cdot \Delta t}{C_1} \quad (4.1)$$

Na descarga de C_1 através do resistor R_1 , conforme as grandezas identificadas na figura 4.14 temos a equação que se segue:

$$v_c(t) = (E_g + \Delta V) \cdot e^{-\frac{t}{R_1 \cdot C_1}} \quad (4.2)$$

E como devemos garantir que a tensão em C_1 de

cresça até E_g antes que aconteça o próximo ciclo de carga, temos:

$$E_g = (E_g + \Delta V) \cdot e^{\frac{-t_1}{R_1 \cdot C_1}} \quad (4.3)$$

Das equações (4.1) e (4.3) obtemos:

$$E_g = \left(E_g + \frac{I_c \cdot \Delta t}{C_1} \right) e^{\frac{-t_1}{R_1 C_1}} \quad (4.4)$$

de onde:

$$\frac{E_g}{E_g + \frac{I_c \cdot \Delta t}{C_1}} = e^{\frac{-t_1}{R_1 \cdot C_1}} \quad (4.5)$$

$$\ln \left(1 + \frac{I_c \cdot t}{C_1 \cdot E_g} \right) = \frac{t_1}{R_1 \cdot C_1} \quad (4.6)$$

$$R_1 = \frac{t_1}{C_1 \ln \left(1 + \frac{I_c \cdot \Delta t}{C_1 \cdot E_g} \right)} \quad (4.7)$$

A equação (4.7) dá uma relação entre R_1 e C_1 que assegura a descarga do capacitor C_1 a cada meio-ciclo de funcionamento da frequência de chaveamento de T_p e T_a .

Para conhecermos a potência dissipada sobre o resistor R_1 empregamos a equação (4.9).

$$P_{R_1} = \frac{1}{T/2} \left(\frac{1}{2} C_1 (E_g + \Delta V)^2 - \frac{1}{2} C_1 E_g^2 \right) \quad (4.8)$$

$$P_{R_1} = C_1 \cdot f \cdot \Delta V (2 E_g + \Delta V) \quad (4.9)$$

onde f é a frequência de chaveamento dos transistores de potência.

Vimos que com o circuito grampeador estudado, os picos de tensão que ocorriam por ocasião do bloqueio dos transistores de potência ficam limitados ao valor da tensão E_g que é igual a amplitude da tensão senoidal de entrada. O item seguinte vai tratar a respeito dos diodos das pontes retificadoras das chaves bidirecionais. Problemas com a corrente de recuperação reversa desses diodos tornam impraticáveis o uso de diodos lentos naquelas pontes,

4.4 - Comportamento dos diodos retificadores das chaves bidirecionais nos variadores a transistores de potência

Até o presente momento nenhum enfoque foi dado ao comportamento das pontes retificadoras das chaves bidirecionais, que afinal de contas também é parte importante em cada uma das chaves.

Na análise feita tem se considerado que ao bloquearmos um transistor de potência a corrente de carga é logo desviada para o seu circuito auxiliar de comutação, e ao fim da recuperação do diodo lento do CAC está sendo suposto que as correntes através da chave bidirecional correspondente se extinguem naturalmente. Portanto os diodos das pontes retificadoras têm sido considerados diodos ideais desprezando-se até então, os fenômenos de recuperação destes semicondutores.

O que se pretende agora é dar ênfase no tratamento da recuperação dos diodos retificadores das chaves bidirecionais, que como vai se ver, é origem de sobrecorrentes nos transistores de potência devido a corrente de recuperação reversa daqueles diodos.

A - ANÁLISE PARA TENSÃO DA ENTRADA (V_c) POSITIVA E CORRENTE DE CARGA (I_c) POSITIVA

Vamos primeiro observar a comutação desde o

bloqueio de T_a até a saturação de T_p . A figura 4.15 mostra um circuito da estrutura variadora com a corrente de carga circulando pelo circuito grampeador — representado simplificado por uma fonte E_g e um diodo D_g . A corrente de carga foi desviada para ele após o bloqueio de T_a e o término da recuperação de $D_{\lambda a}$, o diodo lento do CAC do "transistor auxiliar".

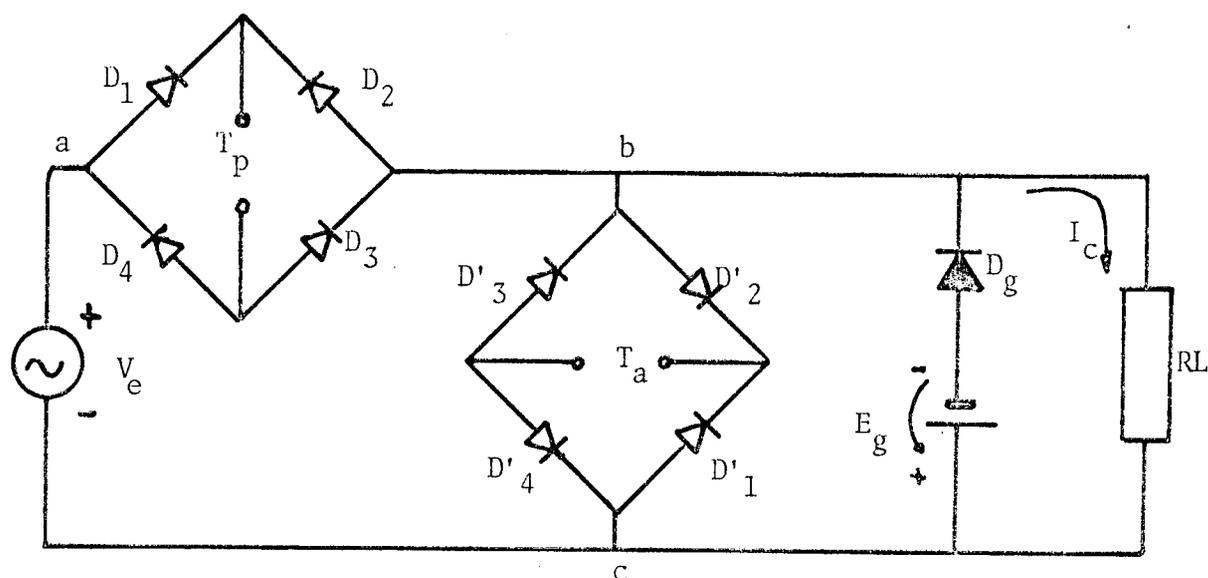


Figura 4.15 - Corrente de carga circulando pelo circuito grampeador após o bloqueio de T_a

Antes que a corrente de carga fosse desviada para o "circuito grampeador" ela percorria um caminho através dos diodos D'_1 e D'_3 . Observe que enquanto o grampeador está ativo a tensão V_{bc} , nos terminais da "chave de roda livre" é igual ao valor negativo da fonte E_g , aplicando sobre os diodos D'_1 e D'_3 uma tensão direta.

A recuperação de D'_1 e D'_3 far-se-á apenas quando o "transistor principal" for saturado e a tensão de entrada é diretamente aplicada sobre os pontos b e c aplicando uma tensão direta sobre D_2 e D_4 . A corrente inversa de recuperação dos dois diodos circula através dos outros dois diodos da ponte correspondente — D'_2 e D'_4 — e uma sobrecorrente circula por T_p como é mostrado na figura 4.16.

A sobrecorrente presente no transistor prin-

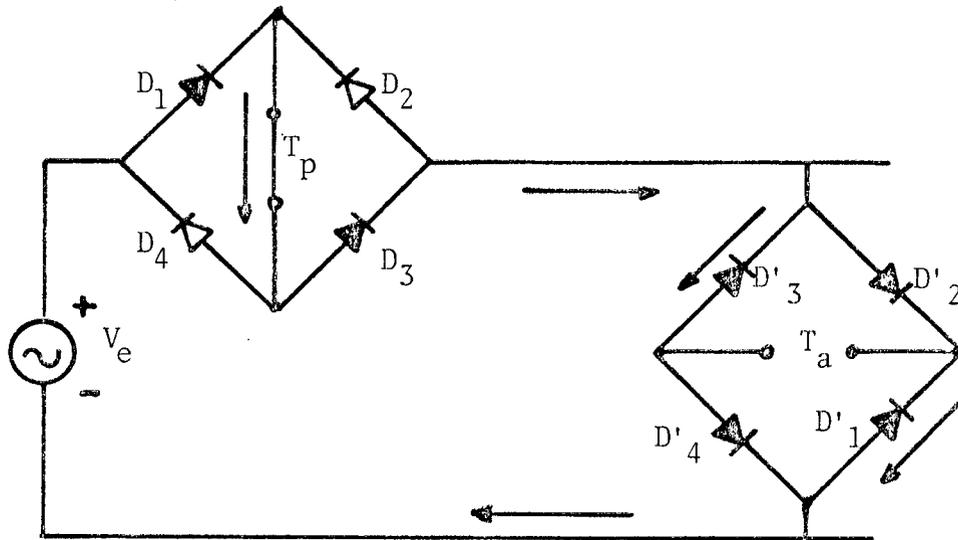


Figura 4.16 - Corrente de recuperação de D'_1 e D'_3 quando T_p é posto em condução

principal é a soma das correntes de recuperação de dois diodos da "chave auxiliar", com isso tornando-se bastante elevada, exigindo a presença de um circuito indutivo para limitá-la.

Passamos a observar a outra comutação, quando o transistor principal é bloqueado para a posterior saturação do transistor auxiliar.

Enquanto T_p conduz, a corrente de carga circula por D_1 e D_3 . No bloqueio de T_p a tensão nos pontos a e b (figura 4.15) é a soma da tensão de entrada com a tensão da fonte E_g de modo que D_1 e D_3 continuam polarizados diretamente. Na saturação de T_a não há caminho para circulação das correntes reversas de D_1 e D_3 porque os diodos D_2 e D_4 continuam reversamente polarizados com a tensão positiva da entrada sendo aplicada no ponto a (figura 4.15).

Assim, para o caso em que a tensão de entrada e a corrente de carga são ambas positivas, a sobrecorrente devido a recuperação dos diodos das pontes retificadoras ocorre somente na saturação de T_p , pois quando T_a é saturado não há caminho fechado para a recuperação de D_1 e D_3 .

A situação é semelhante no caso da tensão de entrada e a corrente de carga serem ambas negativas. Quando T_a é saturado não há caminho para circulação das correntes de recuperação de D_2 e D_4 e na saturação de T_p as correntes de recuperação de D'_2 e D'_4 circulam pelos diodos D'_1 e D'_3 como é mostrado na figura 4.17.

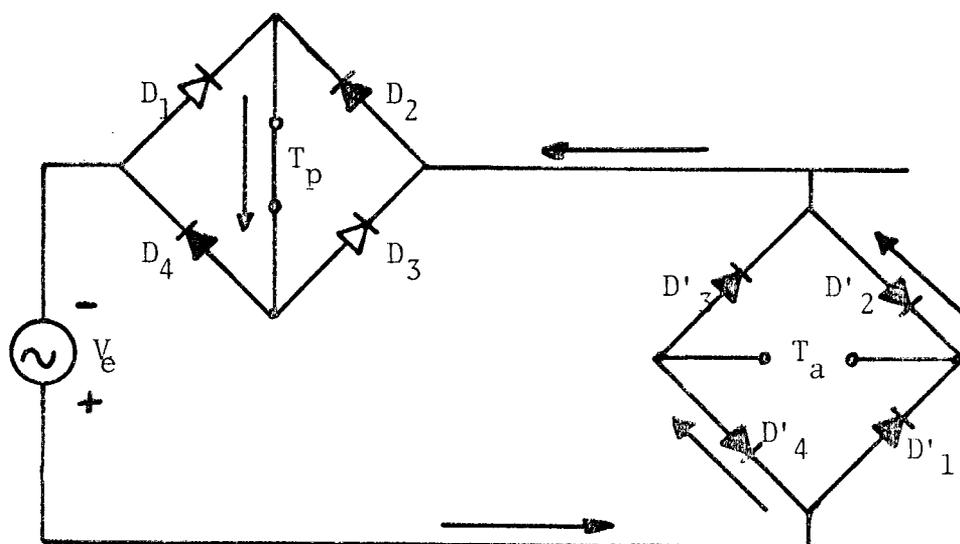


Figura 4.17 - Correntes de recuperação de D'_2 e D'_4 quando T_p é saturado

B - ANÁLISE PARA TENSÃO DE ENTRADA POSITIVA E CORRENTE DE CARGA NEGATIVA

A figura 4.18 mostra o circuito do variador para o caso em que a corrente de carga é negativa e está circulando pelo "circuito grampeador" após o bloqueio de algum dos transistores de potência.

Vamos analisar primeiramente o bloqueio de T_p e a saturação de T_a . Como a corrente de carga é negativa, antes do bloqueio de T_p ela circulava por D_2 e D_4 . Quando T_p é bloqueado e I_c é desviada para o circuito grampeador a tensão V_{ab} é a diferença entre V_e e E_g ($V_{ab} = V_e - E_g$), que é garantidamente negativa pois $E_g \geq V_e$. Assim sendo, D_1 e D_3 continuam reversamente po

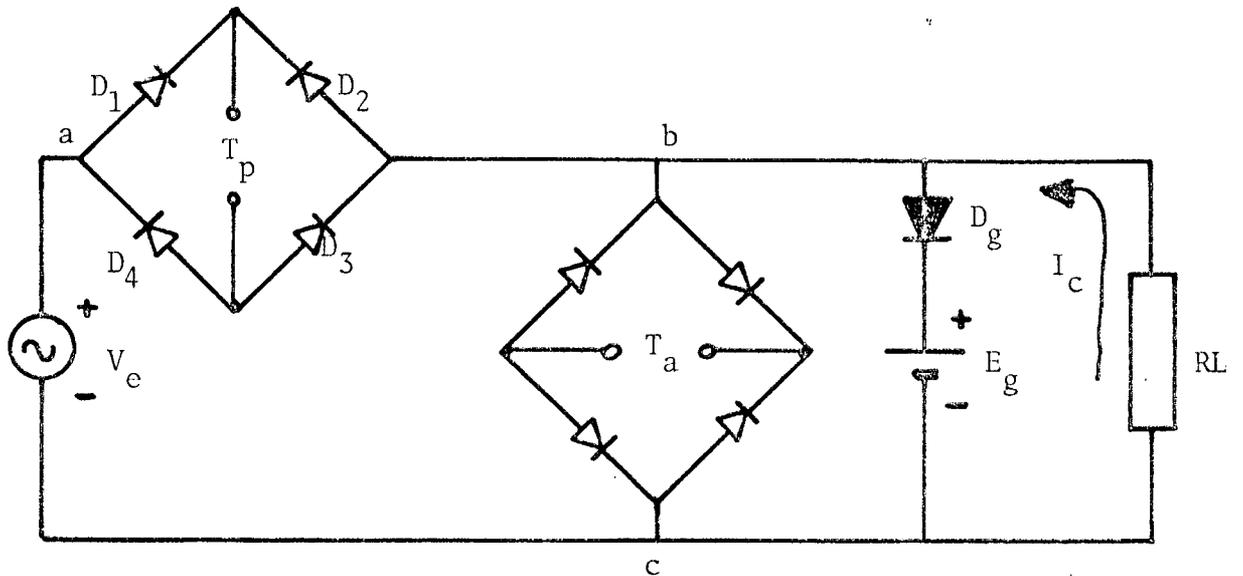


Figura 4.18 - Corrente de carga negativa circulando pelo circuito grampeador

larizados até que T_a seja saturado e a tensão V_{ab} torna-se positiva igual a tensão de entrada V_E . Neste instante D_1 e D_3 são diretamente polarizados e permitem a recuperação de D_2 e D_4 , que têm tensão inversa aplicada em seus terminais anodo-catodo. Surge uma sobrecorrente pelo transistor auxiliar que é a soma das correntes de recuperação de D_2 e D_4 , como está esquematizado na figura 4.19.

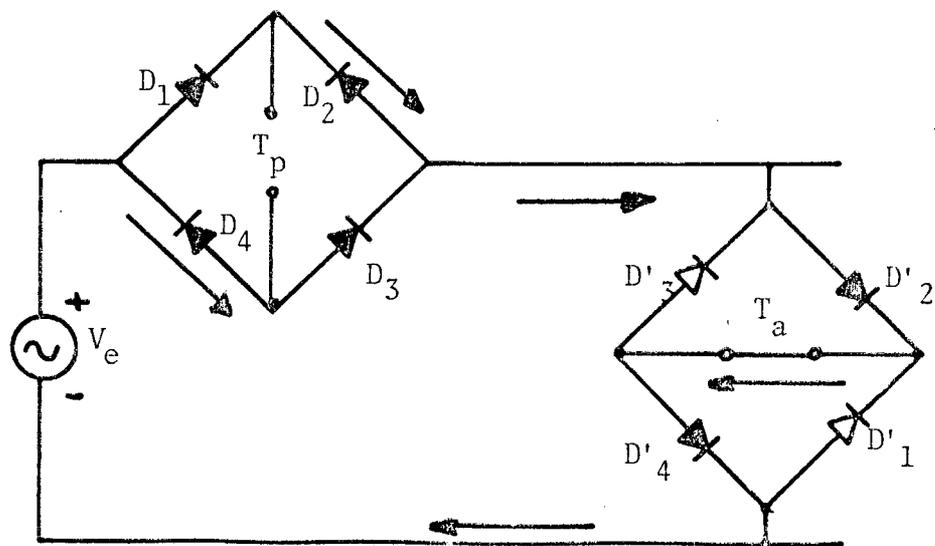


Figura 4.19 - Recuperação de D_2 e D_4 quando T_a é saturado

Quando T_a é bloqueado e a corrente de carga é novamente desviada para o "circuito grampeador"; D'_1 e D'_3 continuam reversamente polarizados pela tensão E_g . Na saturação de T_p a tensão de entrada (V_e) é colocada diretamente sobre os pontos b e c (figura 4.18), aplicando tensão direta sobre D'_2 e D'_4 e tensão reversa sobre D'_1 e D'_3 . Deste modo não há condições para o surgimento das correntes reversas de D'_2 e D'_4 e nenhuma sobrecorrente ocorre no "transistor principal" no instante em que ele é posto em condução.

Para o caso em que a tensão de entrada é negativa e a corrente de carga é positiva, semelhantemente, a sobrecorrente existe somente quando T_a é saturado e é devida a recuperação dos diodos D_1 e D_3 como mostrado na figura 4.20.

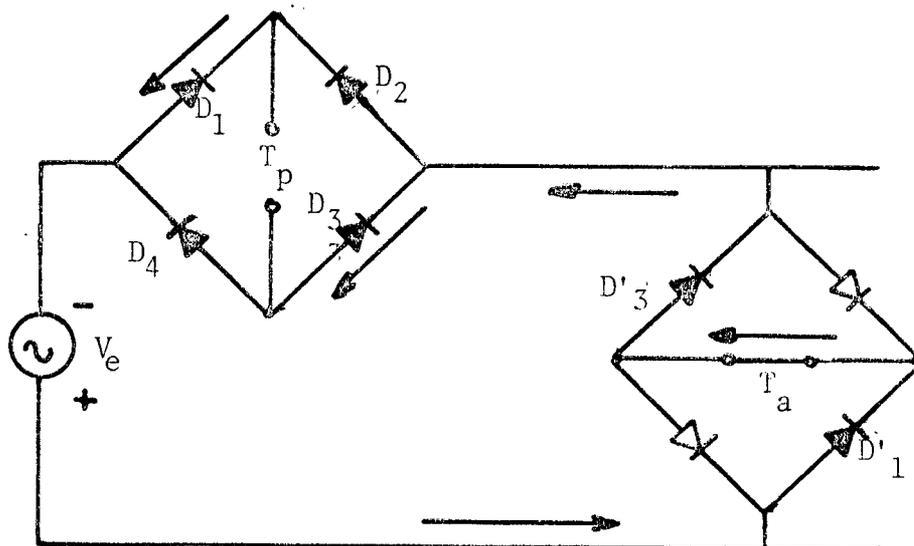


Figura 4.20 - Corrente de recuperação de D_1 e D_3 na saturação de T_a

A tabela seguinte ilustra a presença das sobrecorrentes nos transistores de acordo com os sinais da tensão de entrada e da corrente de carga.

| V_E | I_C | SOBRECORRENTE | DIODOS EM RECUPERAÇÃO |
|-------|-------|---------------|-----------------------|
| + | + | T_p | D'_1 e D'_3 |
| + | - | T_a | D_2 e D_4 |
| - | + | T_a | D_1 e D_3 |
| - | - | T_p | D'_2 e D'_4 |

Quando V_e e I_c têm os mesmos sinais, a sobre corrente acontece na saturação de T_p devido a recuperação de diodos da "chave auxiliar". Quando V_e e I_c têm sinais opostos, a so bre corrente ocorre na saturação de T_a devido a recuperação de diodos da "chave principal".

A magnitude das correntes reversas dos diodos das pontes retificadoras é tanto maior quanto maiores forem os valores da tensão de entrada e da corrente de carga. Para um aproveitamento eficiente dos transistores de potência estas sobre correntes devem ser limitadas aos mínimos valores possíveis permitindo que os transistores operem com valores da máxima corrente de carga próximos aos níveis de suas correntes de coletor. Diante desta realidade *torna-se impraticável o uso de diodos de recuperação lenta nas pontes retificadoras das "chaves bidirecionais"*. Diodos rápidos devem ser utilizados e mesmo assim a presença de circuitos indutivos junto aos transistores é indispensável para limitar as correntes de recuperação reversa daqueles diodos.

A figura 4.21 mostra a estrutura variadora com os circuitos indutivos para limitar as sobrecorrentes nos ins tantes que os transistores de potência são postos em condução.

A presença dos indutores l_p e l_a junto aos coletores dos transistores de potência ajuda a limitar as sobrecorrentes oriundas da recuperação tanto dos diodos retificadores das chaves bidirecionais quanto dos diodos do circuito grampeador. l_p e l_a devem ser da ordem de alguns microhenrys e um circuito diodo-resistor conectado em anti-paralelo com cada um deles se faz necessário, oferecendo um caminho por onde deve ser feita a desmagnetização do indutor quando o transistor de potência é bloqueado.

Na saturação dos transistores, os indutores atrasam o crescimento da corrente de coletor, consequentemente li mitando as sobrecorrentes devidas a recuperação dos diodos das cha ves e do grampeador. Porém no bloqueio dos transistores, alguns compromissos devem ser considerados em relação ao dimensionamento

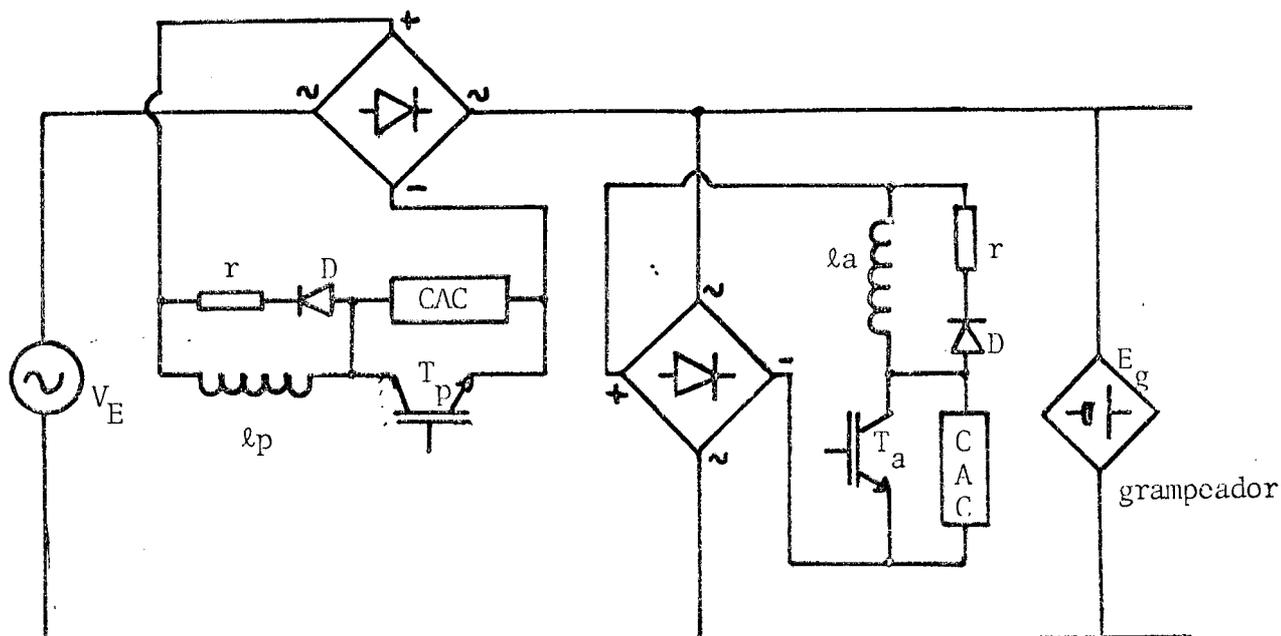


Figura 4.21 - Configuração do circuito variador com os circuitos indutivos para limitar sobrecorrentes

de l e r . Na desmagnetização dos indutores surge uma sobretensão sobre o transistor que está sendo bloqueado igual ao produto corrente de carga $\times r$. Além disso, o tempo de desmagnetização, que é função da constante de tempo $l \div r$ limita o tempo de bloqueio dos transistores e conseqüentemente a frequência de chaveamento.

Resumindo, o indutor limita as sobrecorrentes na saturação mas também eleva o tempo de desmagnetização; o resistor ajuda a diminuir o tempo de desmagnetização mas conseqüentemente eleva o valor da sobretensão no bloqueio.

Na escolha dos componentes todos estes fatores devem ser considerados resultando num projeto em que os valores escolhidos não comprometam a operação eficiente do variador.

4.5 - Conclusão

É visto neste capítulo que um novo circuito de ajuda a comutação dos transistores de potência pode ser empregado com algumas vantagens. O circuito possibilita que a descida da corrente de coletor de um transistor possa ser feita enquanto a sua tensão de coletor permanece igual ao valor da fonte de tensão do seu comando de base. Este fato possibilita que as perdas durante o bloqueio do transistor sejam bastante reduzidas, mas a vantagem principal da utilização do novo circuito é que os picos de corrente que ocorriam quando se utilizava os circuitos convencionais são eliminados.

Entretanto, quando utilizamos os CAC's constituídos por diodos lentos, um circuito grampeador conectado junto a carga se faz necessário para limitar os picos de tensão que aparecem quando acaba a recuperação dos diodos lentos antes da entrada em condução do transistor complementar. Com o uso do circuito grampeador os picos de tensão são limitados ao máximo valor da tensão senoidal de entrada.

Uma constatação importante feita neste capítulo é a impossibilidade de se utilizar diodos de recuperação lenta nas pontes retificadoras das chaves bidirecionais devido às suas elevadas correntes de recuperação reversa. O uso de diodos rápidos é imprescindível, e mesmo assim, circuitos indutivos para limitar suas correntes de recuperação fazem-se necessários junto aos coletores dos transistores de potência.

O capítulo seguinte será totalmente dedicado à verificação dos resultados experimentais obtidos em laboratório. Tais resultados comprovarão todos os fenômenos até aqui estudados.

CAPÍTULO 5

RESULTADOS EXPERIMENTAIS OBTIDOS A PARTIR DE UM PROTÓTIPO IMPLEMENTADO EM LABORATÓRIO

5.1 - Introdução

O principal objetivo desse capítulo é confirmar o bom desempenho dos circuitos propostos no capítulo anterior com base em resultados experimentais obtidos a partir de um protótipo ensaiado em laboratório.

A configuração esquemática do protótipo ensaiado é apresentada na seção 5.2. Nas seções 5.3, 5.4 e 5.5 são apresentados os resultados obtidos experimentalmente. Há sempre uma preocupação em relacionar tais resultados com a análise correspondente do capítulo anterior, de maneira tal que o bom desempenho dos novos circuitos propostos seja confirmado por intermédio das fotografias obtidas.

5.2 - Apresentação do protótipo ensaiado

A configuração do protótipo implementado em laboratório é apresentada na figura 5.1.

Os circuitos de comando de base, a lógica de comando e os circuitos de interface entre eles são idênticos à queles apresentados no capítulo 2. O circuito grampeador é formado por uma ponte retificadora a diodos, um capacitor e um resistor.

Cada chave bidirecional é composta basicamen te por uma ponte retificadora de diodos rápidos, uma configuração

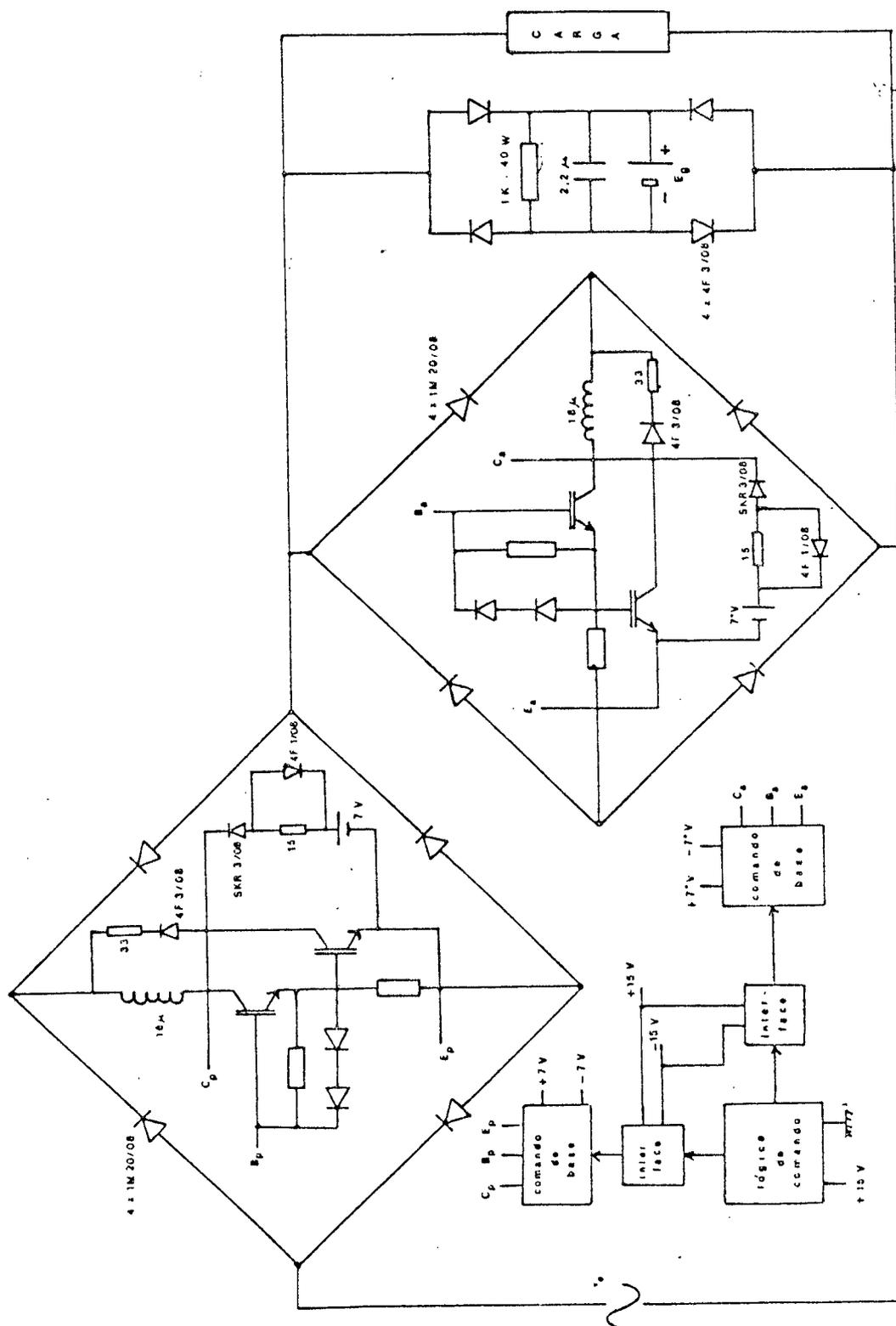


Figura 5.1 - Configuração esquemática do protótipo implementado em laboratório para obtenção dos resultados experimentais

Darlington de transistores de potência, o circuito de ajuda a comutação a diodo lento e o circuito indutivo para limitar as sobrecorrentes nos transistores de potência causadas pela recuperação dos diodos das pontes retificadoras.

A seguir passamos a observar os resultados experimentais obtidos com o emprego do protótipo apresentado.

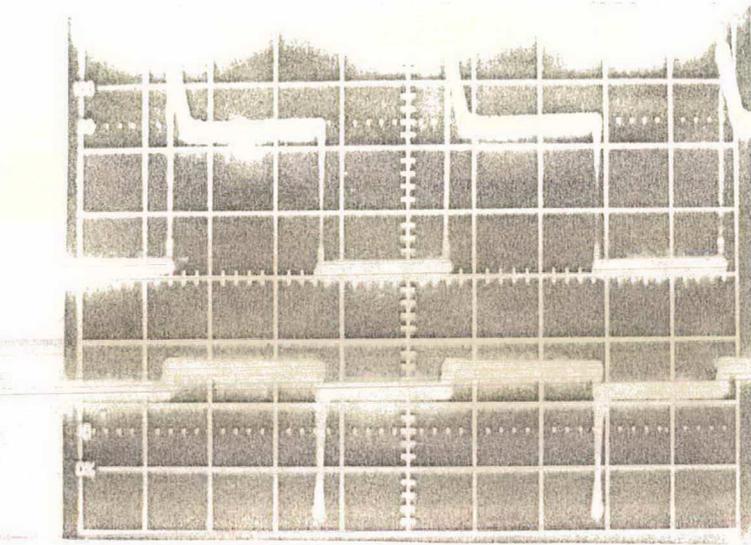
5.3 - Resultados de avaliação do desempenho do circuito de ajuda a comutação a diodo lento

Vamos aqui observar os resultados obtidos referentes ao desempenho do novo circuito de ajuda a comutação que foi proposto no capítulo 4.

Dois fatores importantes devem ser levados em conta para se avaliar o comportamento do circuito em teste. Em primeiro lugar deve ser verificado que no bloqueio do transistor de potência a sua corrente de coletor é desviada para o circuito de ajuda a comutação através do diodo lento enquanto ele se recupera: a corrente de coletor do transistor passa a ser a corrente de recuperação reversa de D_2 . Em segundo lugar deve ser garantido que durante o intervalo de recuperação reversa, a tensão de coletor do transistor de potência seja mantida baixa, igual ao valor da fonte de tensão que alimenta o comando de base do transistor. A comprovação mais importante é que o bloqueio do transistor seja feito garantidamente com baixa perda, enquanto a corrente de coletor se anula.

Todas essas condições são comprovadas nas fotografias 1, 2 e 3, obtidas para o variador operando com uma carga RL. Nos testes realizados a tensão de alimentação foi mantida igual a 110 volts eficazes, fornecendo uma corrente a carga igual a 3,5 ampêres eficazes. A tensão contínua no circuito grampeador foi mantida constante e igual a 170 volts e a razão cíclica de chaveamento dos transistores também foi mantida constante em torno de 55%.

Na fotografia 1 aparecem a corrente de coletor no "transistor principal" e a corrente no diodo lento do circuito de ajuda a comutação do referido transistor.



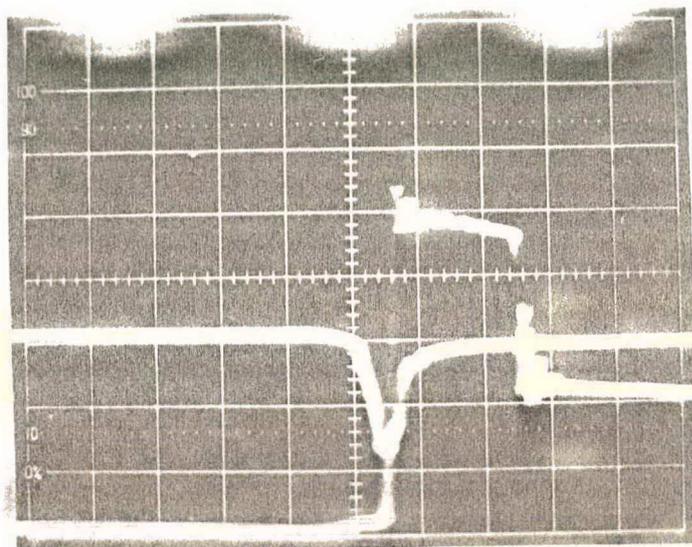
Fotografia 1 (50 μ seg/divisão)

- corrente de coletor em T_p (1 A/divisão);
- corrente em D_{lp} (1 A/divisão)

Enquanto o transistor de potência está em condução, uma pequena corrente circula no sentido direto de D_l . Esta pequena corrente é imposta pela fonte de tensão V_b do circuito de ajuda a comutação e circula também pelo transistor de potência como foi visto na seção 4.2. Quando o transistor é bloqueado a sua corrente de coletor se anula e a corrente de carga é desviada pelo diodo lento quando então ele se recupera. Ao acabar a recuperação de D_l a sua corrente se extingue totalmente e a corrente de carga, então, é desviada primeiro para o circuito grampeador e depois para o transistor complementar.

Na fotografia 2 é comprovada a permanência da tensão de coletor em um baixo valor (igual a V_b) enquanto o diodo D_l está se recuperando. Nela aparecem a corrente de recuperação reversa de D_{lp} e a subida da tensão de coletor do transistor principal.

Observa-se que o tempo em que a tensão de coletor se mantém igual a tensão V_b é de aproximadamente 1 μ seg. Logo que a corrente de coletor do transistor de potência começa a decrescer e a recuperação do diodo D_{lp} se inicia, a tensão de saturação



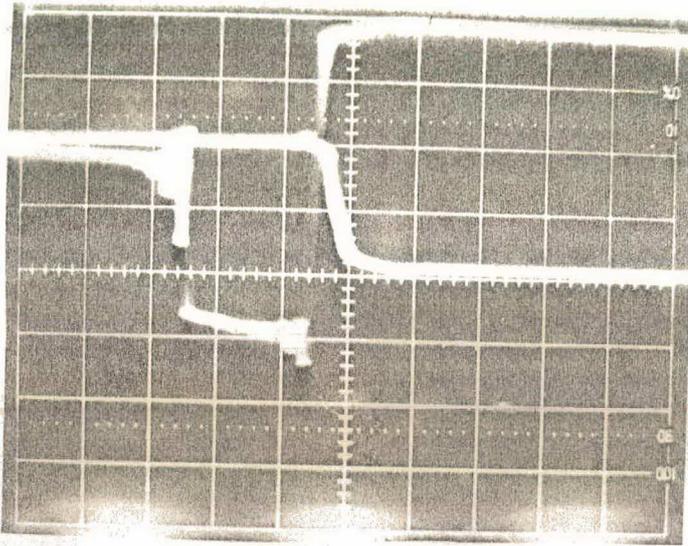
Fotografia 2 (2 μ seg/divisão)

- subida da tensão de coletor de T_p (50 V/divisão);
- corrente de recuperação reversa de D_{ℓ} (2 A/divisão).

ração do transistor sobe para um valor igual a V_b e aí permanece até o fim da recuperação do diodo. Isto garante que enquanto o transistor se bloqueia, as perdas na junção coletor-emissor sejam pequenas. Nesta fotografia é possível de se observar também o efeito do circuito grampeador quando acaba a recuperação de $D_{\ell p}$. Como o "tempo morto" não é tão pequeno quanto o tempo de recuperação de $D_{\ell p}$, a corrente de carga é ainda desviada para o circuito grampeador antes que o transistor complementar seja posto em condução. No período ativo do circuito grampeador observa-se a parcela da tensão E_g do grampeador elevando a tensão de coletor acima do valor da tensão de entrada do variador.

Finalmente na fotografia 3 surgem juntas tensão e corrente de coletor no "transistor principal" mostrando o efeito do circuito de ajuda a comutação durante a descida da corrente.

Nesta fotografia aparece nitidamente que, enquanto a corrente de coletor está decrescendo, a tensão de coletor se mantém igual a tensão V_b possibilitando que as perdas durante esta comutação sejam pequenas. Mais uma vez é possível se observar o efeito do circuito grampeador na forma de onda da tensão de coletor. O "tempo morto" pode ser medido desde o início da descida da corrente de coletor até o final do período ativo do circuito grampeador (aproximadamente 5 μ seg).



Fotografia 3 (2 μ seg/divisão)

- subida da tensão de coletor de T_p (50 V/divisão);
- descida da corrente de coletor de T_p (2 A/divisão).

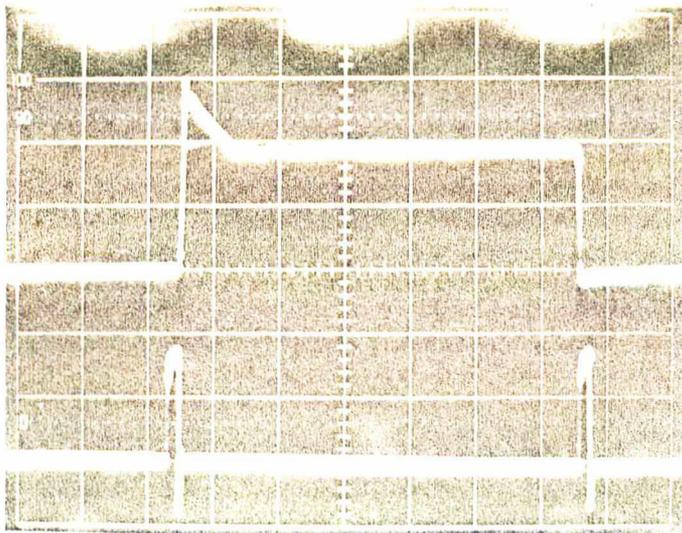
5.4 - Resultados de avaliação do desempenho do circuito grampeador

Nas fotografias 2 e 3 já nos foi possível observar os efeitos do circuito grampeador na forma de onda da tensão de coletor do transistor principal. Nesta seção vamos tratar de mostrar mais especificamente os efeitos não apenas sobre os transistores de potência mas também sobre a carga e no grámpeador. Mais uma vez a razão cíclica de chaveamento é mantida constante e os níveis de tensão de entrada e corrente de carga não foram alterados em relação àqueles fornecidos na seção 5.3.

Os resultados obtidos devem mostrar três fatos principais. O primeiro deles é a comprovação de que sempre depois que um transistor de potência é bloqueado e a corrente de recuperação do diodo lento do CAC correspondente se anular, a corrente de carga é desviada para o circuito grampeador. O segundo é que quando o grampeador está em atividade e, tensão e corrente de carga têm os mesmos sinais, a tensão de coletor sofre um acréscimo de tensão em relação ao valor da tensão de entrada do variador; e este acréscimo corresponde ao valor da tensão E_g da fonte CC do

grampeador. Por fim, o terceiro fato importante é a influência do circuito grampeador na forma de onda da tensão de carga limitando os picos de tensão durante as comutações. Deve também ser observado que os picos de tensão têm sinal contrário ao sinal da corrente de carga.

Na fotografia 4 aparecem a corrente de coletor do transistor principal e a corrente no circuito grampeador. Ela comprova a operação do grampeador quando nenhuma chave do variador está em condução.



Fotografia 4 (20 μ seg/divisão)

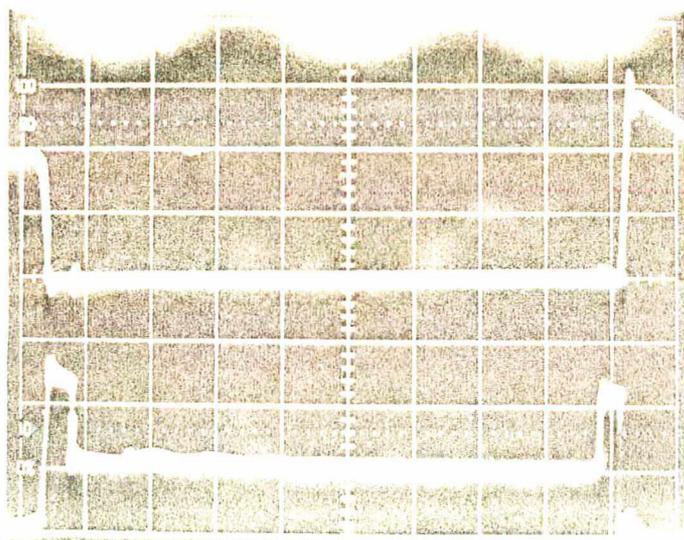
- corrente de coletor em T_p (2 A/divisão);
- corrente no circuito grampeador (2 A/divisão).

É possível observar que antes da entrada em condução de T_p a corrente de carga circula pelo grampeador. É o intervalo depois que T_a foi bloqueado correspondente à comutação do "transistor auxiliar" para o "transistor principal". O outro período de operação começa quando T_p é bloqueado, e acaba no instante que T_a é posto em condução, quando então a corrente no grampeador se anula.

Se algum dos transistores de potência encontra-se em estado de saturação conduzindo a corrente de carga, a corrente no circuito grampeador é nula.

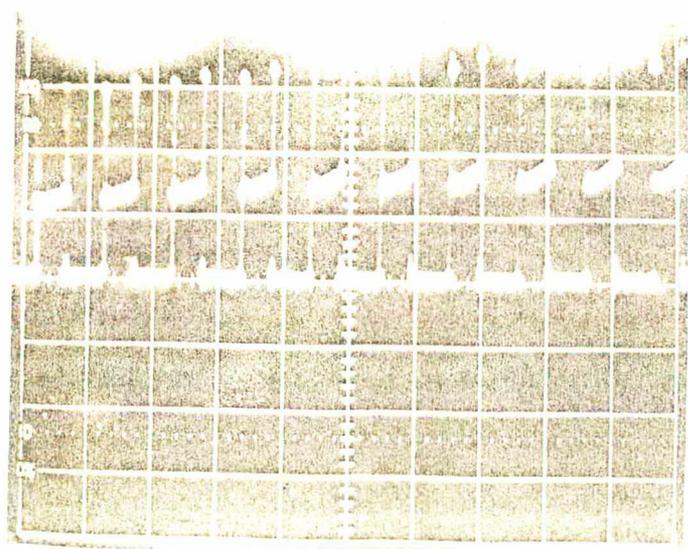
Observe que sempre que um transistor entra em condução e a corrente do grampeador decresce a zero, está presente uma corrente inversa que é causada pela recuperação dos diodos da ponte retificadora do circuito grampeador. Esta corrente de recuperação aparece nos transistores de potência no instante em que eles são colocados em condução.

Para mostrar o efeito do grampeador na forma de onda da tensão de coletor do "transistor principal" são apresentadas as fotografias 5 e 6.



Fotografia 5 (10µseg/divisão)

- corrente de coletor em T_p (2 A/divisão);
- tensão de coletor de T_p (100 V/divisão).



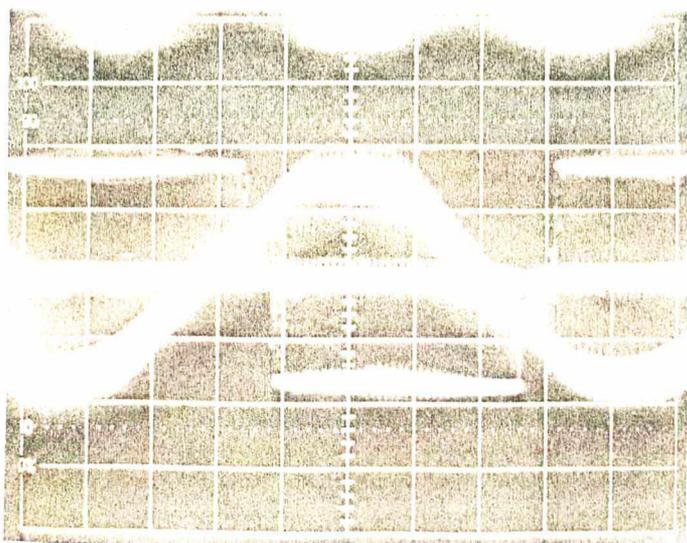
Fotografia 6 (200µseg/divisão)

- tensão de coletor de T_p (100 V/divisão)

Na fotografia 5 aparecem a corrente e a tensão de coletor no "transistor principal" evidenciando duas comutações do variador. Em ambas as comutações observa-se que a tensão de coletor de T_p tem uma elevação que ocorre durante o período de atividade do circuito grampeador. A parcela correspondente a sobretensão é igual ao valor da tensão E_g do grampeador.

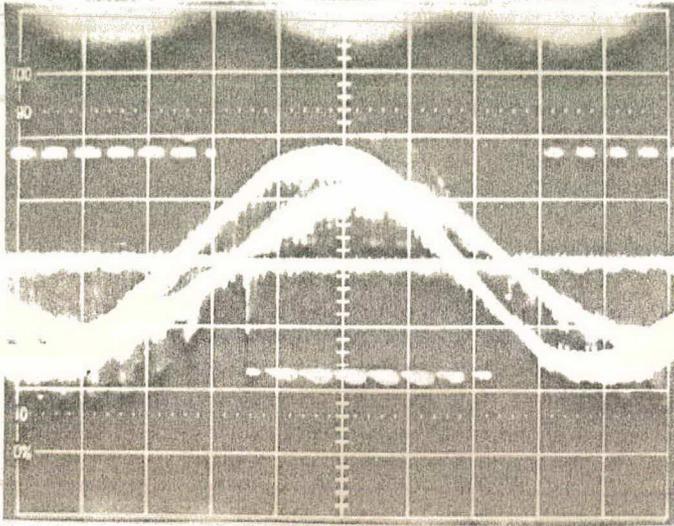
Na fotografia 6 aparece a tensão de coletor e as sobretensões minuciadas na fotografia 5 para um intervalo maior da forma de onda da tensão. Observa-se que para toda comutação mostrada ocorre uma sobretensão, mas, como foi visto na seção 4.3, estas sobretensões somente estão presentes nos momentos em que tensão e corrente de carga têm os mesmos sinais. Caso contrário a tensão de coletor no transistor principal é a diferença entre a tensão do grampeador, E_g , e a tensão de entrada do variador, V_E .

Finalmente temos as fotografias 7 e 8 que mostram a influência do circuito grampeador na forma de onda da tensão nos terminais da carga.



Fotografia 7 (2mseg/divisão)
- tensão nos terminais de carga (100 V/divisão)

Na fotografia 7 aparece a forma de onda da tensão nos terminais da carga. Como o protótipo foi ensaiado sem nenhuma filtragem de saída, a tensão de entrada do variador aparece recortada nos terminais da saída. O efeito do grampeador pode ser visto observando os picos de tensão que tem sinal contrário ao si



Fotografia 8 (2mseg/divisão)

- tensão nos terminais de carga (100 V/divisão);
- corrente de carga (4 A/divisão).

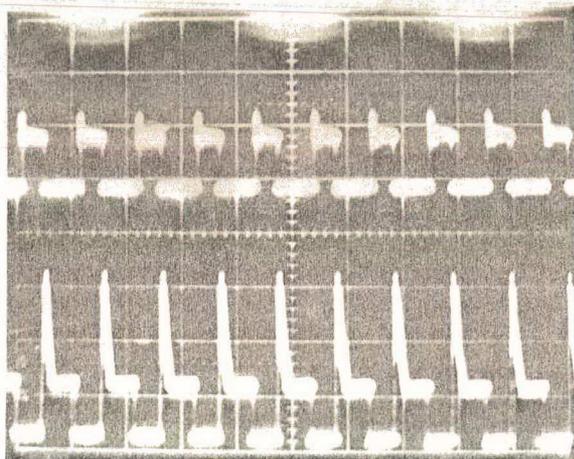
nal da tensão de carga. Os picos de tensão podem ser melhor observados na fotografia 8, onde aparece a corrente de carga juntamente com a tensão já mostrada na fotografia 7. Fica constatado que no meio-ciclo negativo da corrente os picos de tensão que aparecem na forma de onda da tensão de carga são positivos, e no meio-ciclo positivo da corrente os picos de tensão são limitados ao valor negativo da tensão do grampeador.

Desta forma os efeitos do circuito grampeador ficam comprovados. O circuito atua quando acaba a recuperação do diodo lento dos circuitos de ajuda a comutação depois do bloqueio dos transistores de potência. Enquanto está conduzindo a corrente de carga o grampeador limita os picos de tensão que aparecem na tensão de saída do variador. Se a corrente de carga é positiva os picos de tensão são limitados ao valor negativo de E_g ; se a corrente de carga é negativa os picos de tensão são limitados ao valor positivo de E_g .

5.5 - Resultados de comprovação das sobrecorrentes nos transistores de potência causadas pelas correntes de recuperação reversa dos diodos das pontes retificadoras das chaves bidirecionais e do circuito grampeador

Na seção 4.4 foi feita uma análise a respeito do comportamento dos diodos das pontes retificadoras das chaves bidirecionais quando ficou comprovado que os referidos diodos deveriam ser de recuperação rápida para diminuir as sobrecorrentes nos transistores de potência causadas pelas correntes de recuperação dos diodos. Nesta seção aquela análise teórica deve ser comprovada com os resultados experimentais obtidos.

Observe a fotografia 9 onde aparecem as correntes nos coletores dos transistores "principal" e "auxiliar".



Fotografia 9 (200µseg/divisão)

- corrente de coletor em T_a (2 A/divisão);
- corrente de coletor em T_p (2 A/divisão).

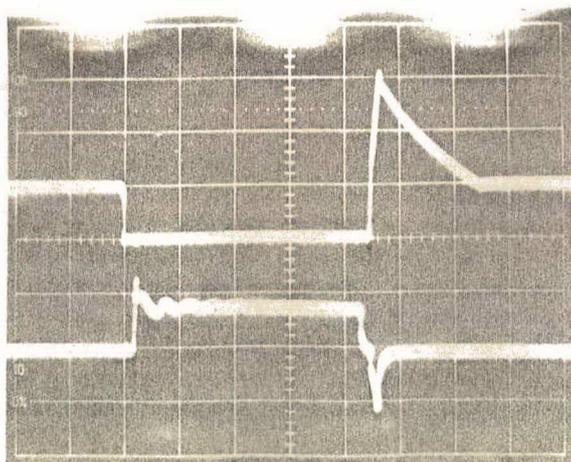
O resultado mostrado foi obtido com o variador operando com uma ponte de diodos rápidos ("chave principal") e a outra ponte de diodos lentos ("chave auxiliar"). As sobrecorrentes que aparecem na entrada em condução do "transistor principal" são consideravelmente mais elevadas do que aquelas sobrecorrentes que aparecem no "transistor auxiliar" porque as correntes de recuperação dos diodos lentos são mais elevadas do que as correntes de recuperação dos diodos rápidos. A situação pode ser facilmente compreendida se nos lembrarmos que as sobrecorrentes em T_p são causadas pela recuperação dos diodos da "ponte auxiliar" e as sobrecorrentes em T_a são causadas pela recuperação dos diodos da "ponte principal".

O resultado obtido na fotografia 9 vem confir

mar de uma maneira bastante evidente que é indispensável o uso de diodos rápidos nas pontes retificadoras do tipo de conversor em estudo.

Passamos a explicar o fenômeno de recuperação dos diodos e a sobrecorrente nos transistores de potência com base nos demais resultados obtidos. É oportuno explicar que para obter os resultados mostrados nesta seção a ponte retificadora da "chave auxiliar" foi propositalmente trocada por uma ponte de diodos de recuperação lenta.

Na fotografia 10 estão representadas a corrente de coletor no "transistor principal" e a corrente em um determinado diodo da "ponte auxiliar". Enquanto o "transistor principal" está bloqueado o diodo está conduzindo a corrente de carga. Quando o transistor auxiliar é bloqueado a corrente do diodo começa a decrescer mas ele somente se recupera totalmente quando T_p entra em condução. Neste instante surge uma corrente de recuperação reversa pelo diodo que circula também pelo "transistor principal". Na figura 5.2 a situação descrita está evidenciada em um circuito simplificado do variador. Observe que uma parcela da sobrecorrente em T_p é devida a recuperação de D'_3 e outra parcela devida a recuperação de D'_1 .



Fotografia 10 (20 μ seg/divisão)

- corrente de coletor de T_p (2 A/divisão);
- corrente em um diodo da "ponte auxiliar" (2 A/divisão).

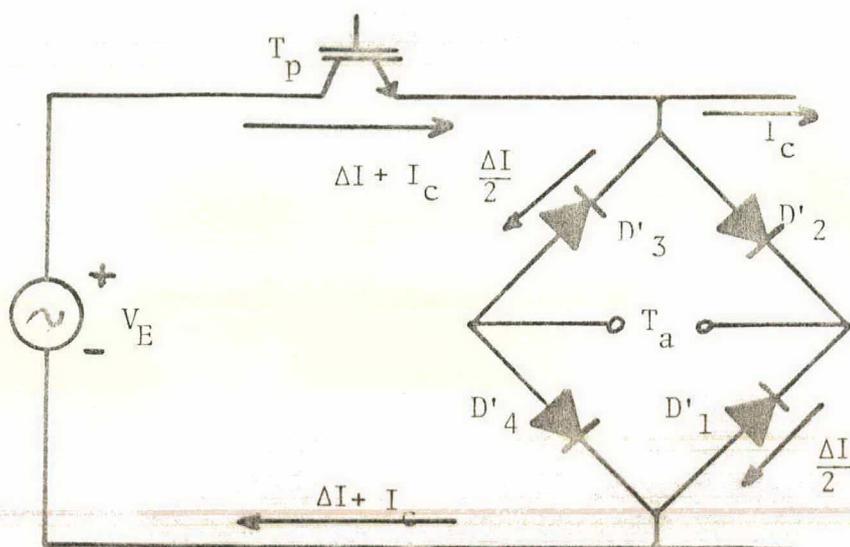
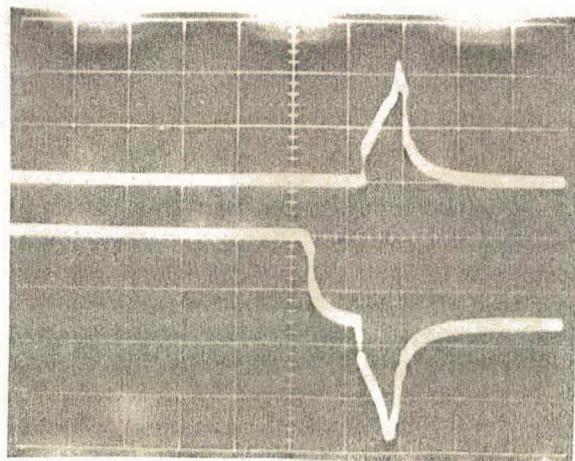


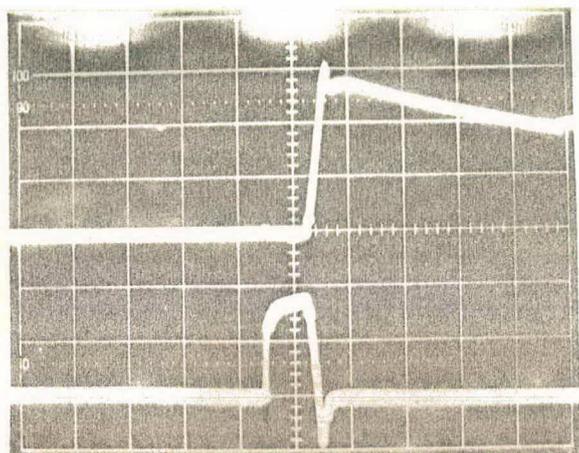
Figura 5.2 - Sobrecorrente no "transistor principal" devido às correntes de recuperação dos diodos da "ponte auxiliar"

Na fotografia 11 está evidenciada uma das parcelas da sobrecorrente de T_p que é representada na figura 5.2. A corrente direta circula pelo diodo que estava bloqueado, enquanto T_a conduzia a corrente de carga (na figura 5.2 pode ser D'_4 ou D'_2). Veja então que a corrente de recuperação de um diodo circula simultaneamente no sentido direto de condução de outro diodo.



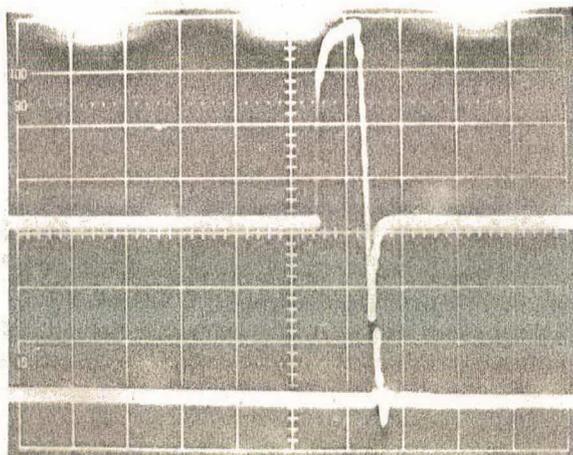
Fotografia 11 (4 μ seg/divisão)

- corrente direta e corrente de recuperação em diodos da "ponte auxiliar" (1 A/divisão)



Fotografia 12 (4 μ seg/divisão)

- sobrecorrente em T_p e corrente de recuperação em um diodo do circuito grameador (2 A/divisão)



Fotografia 13 (4 μ seg/divisão)

- corrente direta e corrente de recuperação em diodos da ponte retificadora do circuito grameador (1 A/divisão)

As fotografias 12 e 13 comprovam um fato sobre o qual nada se havia comentado no capítulo 4, mas que podia ser perfeitamente esperado. Nestas fotografias podemos ver as correntes nos diodos da ponte retificadora do circuito grameador.

Na fotografia 12 aparecem a sobrecorrente, que está presente em T_p quando ele entra em condução, e a corrente em um diodo da ponte retificadora do circuito grameador. Pode ser visto que uma parcela da sobrecorrente no "transistor principal" é devida também à recuperação de diodos da ponte retificadora

do circuito grampeador.

A fotografia 13 confirma que a corrente de recuperação de um diodo circula no sentido direto por outro diodo da mesma ponte retificadora, analogamente ao fenômeno que ocorre com os diodos das pontes retificadoras das chaves bidirecionais.

Assim sendo, não são apenas as correntes de recuperação reversa dos diodos retificadores das chaves bidirecionais que estão presentes na sobrecorrente que aparece nos transistores de potência, mas também as correntes de recuperação dos diodos do circuito grampeador constituem-se numa parcela considerável daquelas sobrecorrentes.

5.6 - Conclusão

Um protótipo do variador a transistores de potência que se está estudando foi implementado com o objetivo de comprovar os estudos teóricos desenvolvidos no capítulo 4.

Os resultados experimentais obtidos confirmaram praticamente o desempenho dos circuitos propostos neste trabalho e também comprovaram aqueles resultados esperados a partir das análises teóricas que haviam sido desenvolvidas.

As fotografias 1, 2 e 3 demonstram que o bloqueio dos transistores de potência pode ser realizado com pequenas perdas quando se utiliza os circuitos de ajuda a comutação que empregam um diodo lento.

Nas fotografias de 4 a 8 os efeitos do circuito grampeador são comprovados. Com o grampeador a corrente de carga encontra um caminho alternativo para circular quando acaba a recuperação do diodo do CAC do transistor e com isso os picos de tensão nos terminais da carga ficam limitados pela tensão da fonte E_g do grámpeador.

Enfim, as fotografias de 9 a 13 demonstram

que a sobrecorrente presente nos transistores quando eles são postos em condução é originada pelas correntes de recuperação reversa dos diodos das chaves bidirecionais e também do circuito grampeador.

No capítulo seguinte será estudada e implementada uma versão trifásica do variador a transistores de potência que utiliza apenas duas chaves bidirecionais, onde as pontes retificadoras monofásicas do variador até agora estudado, são substituídas por pontes trifásicas de seis diodos.

CAPÍTULO 6

A VERSÃO TRIFÁSICA DO VARIADOR A TRANSISTORES DE POTÊNCIA

6.1 - Introdução

Normalmente há de se esperar que as versões trifásicas serão meras adaptações das configurações monofásicas resultando em um conjunto de três circuitos monofásicos, um para cada fase. É o que acontece por exemplo, com os circuitos gradadores ou o circuito mostrado na figura 1.1.a ^[2]. Entretanto, para o circuito monofásico da figura 1.1.b ^[1], que se está estudando neste trabalho, a versão trifásica não é uma multiplicação comum onde se utilizaria três daqueles circuitos. A estrutura para cargas trifásicas que está sendo proposta neste capítulo continua a empregar apenas duas chaves bidirecionais onde as pontes monofásicas são substituídas por pontes retificadoras trifásicas de seis diodos.

Na seção 6.2 a versão trifásica do variador da figura 1.1.a e a nova configuração proposta estão sendo apresentadas. Nas seções seguintes procura-se analisar o funcionamento do circuito proposto tanto para cargas resistivas quanto para as cargas RL.

6.2 - A configuração proposta para o variador trifásico a transistores de potência

Inicialmente observemos a figura 6.1, onde é apresentada a versão trifásica do variador monofásico a transistores de potência da figura 1.1.a ^[2].

Note que são três circuitos monofásicos constituindo o circuito trifásico. A técnica utilizada para variar a

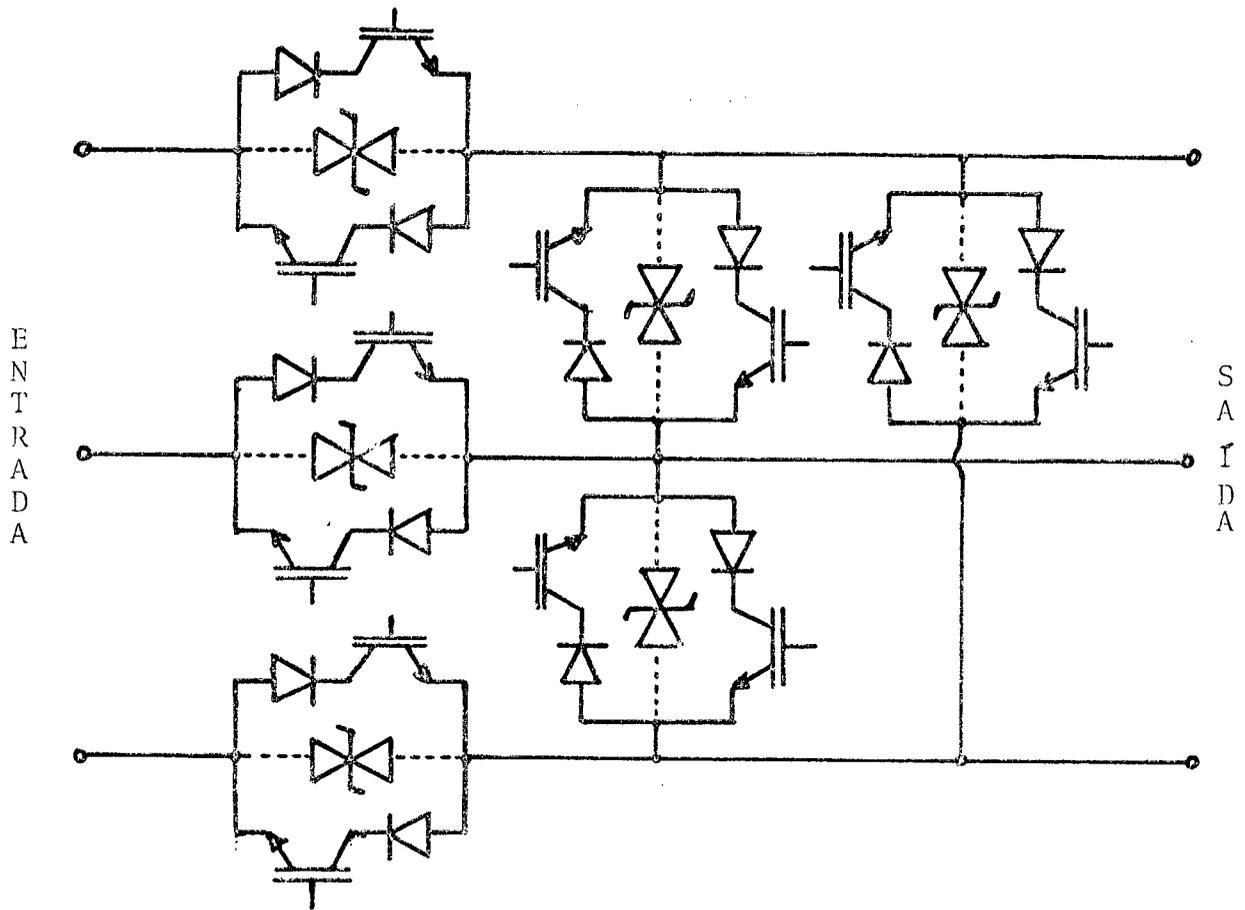


Figura 6.1 - Variador trifásico a transistores de potência ^[2]

tensão de carga é aquela descrita no capítulo 1, onde a tensão de entrada é recortada chaveando-se os transistores de potência.

O grande número de transistores empregados nesta configuração é um fator que implica diretamente na complexidade de seus circuitos de comando.

Uma configuração simples, que utiliza apenas dois transistores e cujos circuitos de comando são exatamente os mesmos do variador monofásico que foi estudado até o presente momento ^[2], está sendo mostrada na figura 6.2.a (para cargas resistivas puras) e 6.2.b (para cargas RL).

O novo circuito proposto contém um transformador trifásico com os enrolamentos secundários conectados a uma pon

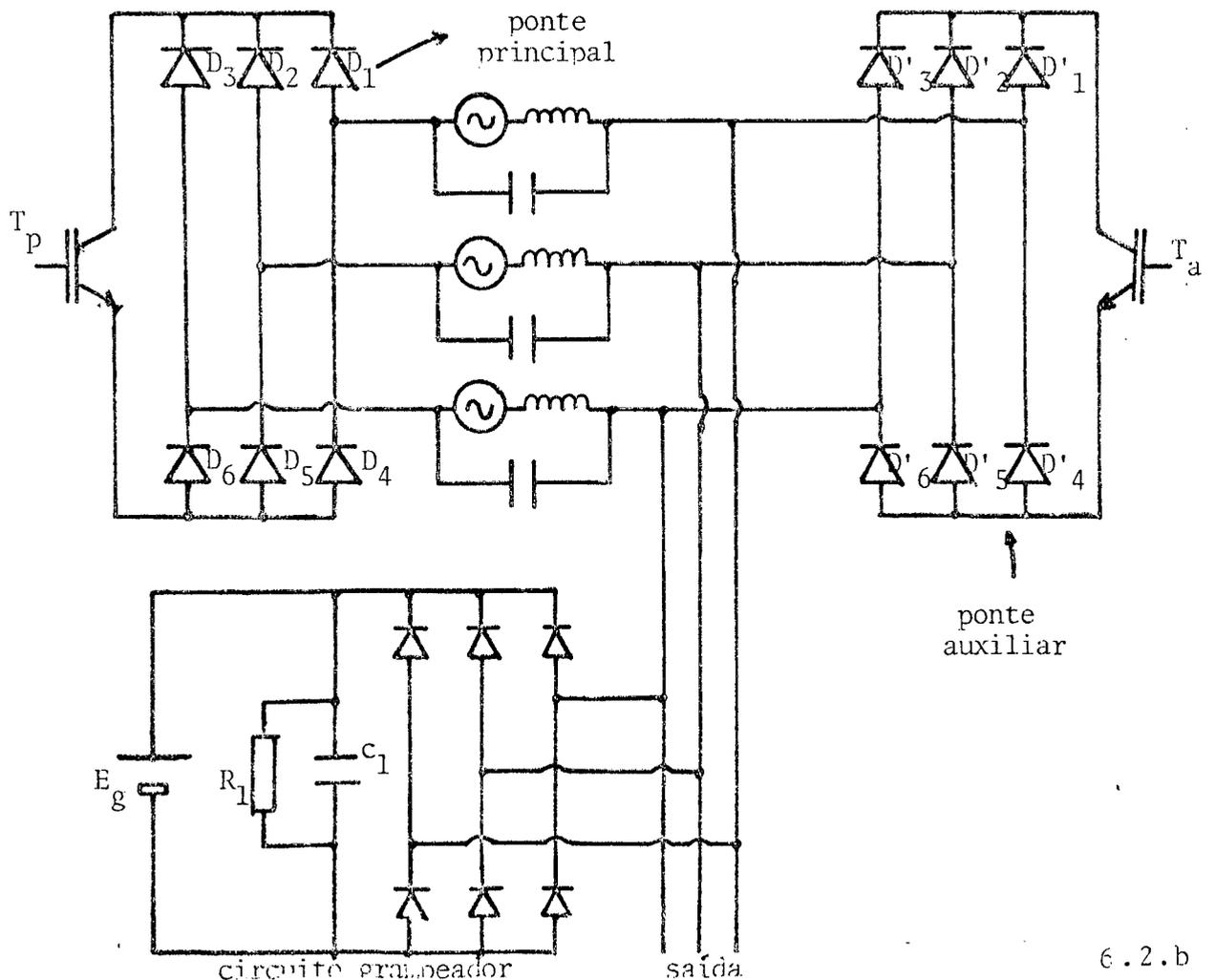
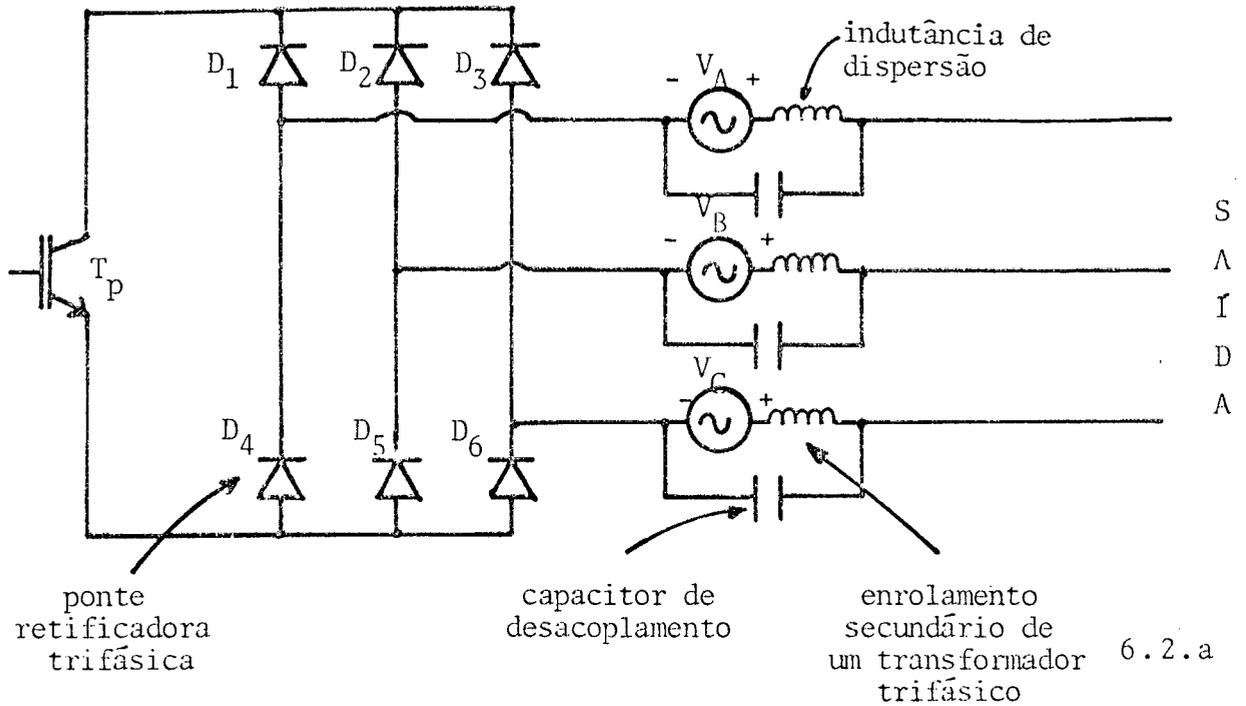


Figura 6.2 - Configuração do variador trifásico a transistores de potência para cargas resistivas puras (6.2.a) e cargas RL (6.2.b)

te retificadora de seis diodos. O transistor de potência é ligado ao ramo CC da referida ponte. Conforme a saturação ou o bloqueio do transistor o ponto comum dos três enrolamentos do transformador é conectado ou desconectado recortando as correntes e tensões nas fases da carga como é mostrado na figura 6.3.

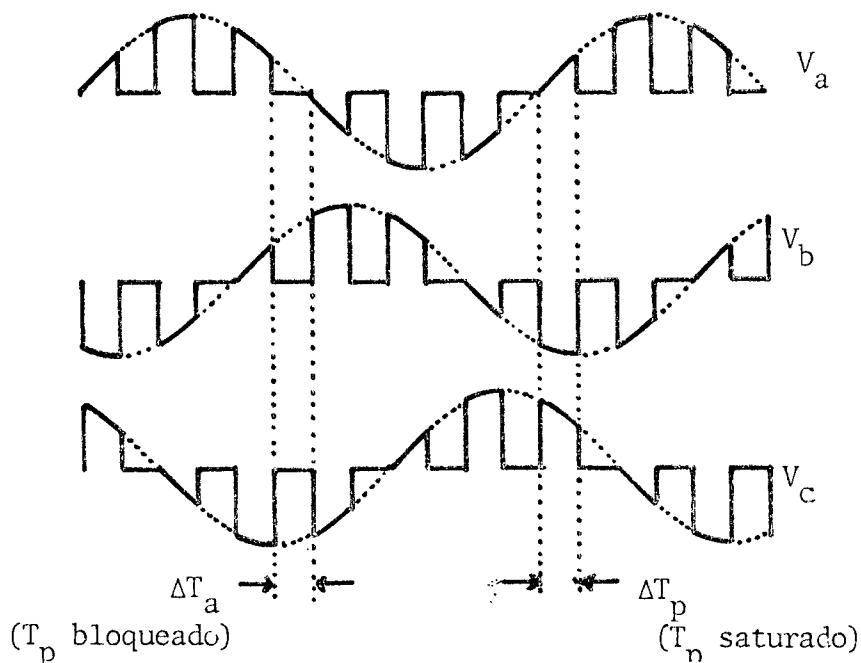


Figura 6.3 - Tensão nas 3 fases de saída do variador trifásico a transistores de potência

Cada transistor de potência das configurações apresentadas deve ter ligado a si o circuito de ajuda a comutação a diodo lento para facilitar a comutação durante o bloqueio. Observe que a estrutura para cargas resistivas puras é bastante simplificada em relação àquela para cargas RL. Quando o variador está operando com uma carga puramente resistiva a "chave auxiliar" se torna redundante já que as correntes de carga se anulam naturalmente quando o "transistor principal" é bloqueado. Conseqüentemente, para estes casos o circuito grampeador também é desnecessário e ainda os circuitos indutivos que limitam as sobrecorrentes nos transistores de potência não precisam estar conectados, pois não existe o problema da recuperação dos diodos da ponte complementar e do circuito grampeador.

Desta maneira, em aplicações onde a carga é

puramente resistiva, uma configuração bastante simples e de eficiência e confiabilidade garantidas, é aquela mostrada na figura 6.2.a, onde apenas um transistor de potência é empregado e consequentemente o circuito de comando da estrutura fica bastante facilitado.

Para o circuito da figura 6.2.b, proposto para operar com cargas RL, nenhuma modificação a nível de comando precisa ser feita em relação a estrutura monofásica estudada nos capítulos anteriores. As únicas alterações no circuito monofásico para transformá-lo em um circuito trifásico são a inclusão de um transformador de três enrolamentos e a substituição das pontes monofásicas das chaves bidirecionais e do circuito grampeador por pontes trifásicas de seis diodos.

A presença dos capacitores de desacoplamento (figura 6.2), evita que ocorram sobretensões nos terminais do transformador quando o "transistor principal" é bloqueado e o circuito indutivo de cada enrolamento é aberto instantaneamente. Assim as indutâncias do transformador podem se desmagnetizar através dos capacitores de desacoplamento e as fontes de tensão de cada fase podem ser vistas como fontes "ideais" cuja forma de onda das tensões irão ser recortadas por intermédio do chaveamento dos transistores de potência.

6.3 - Princípio de operação do variador trifásico para cargas resistivas puras

O variador trifásico para operar com cargas resistivas puras é aquele mostrado na figura 6.2.a. Junto ao transistor T_p deve estar conectado o circuito de ajuda a comutação que reduz as perdas durante o bloqueio desviando a corrente de coletor de T_p para o diodo lento do CAC.

O princípio de funcionamento do variador trifásico é semelhante ao da estrutura monofásica onde a forma de onda da tensão senoidal é recortada, sendo possível desta maneira va

riar o valor eficaz da tensão de saída através da variação da razão cíclica de chaveamento do transistor de potência. No caso do circuito trifásico as três fases são chaveadas simultaneamente com o auxílio de um transformador e o controle da razão cíclica no transistor de potência possibilita variar o valor eficaz das tensões nas três fases conjuntas. Assim, se o valor eficaz da tensão em uma fase é modificado para um determinado valor, nas outras duas fases a tensão é mudada para o mesmo valor.

Na figura 6.3 pode-se observar as formas de onda das tensões de saída do variador trifásico. Quanto mais elevada for a frequência de chaveamento, de maior ordem serão as harmônicas de tensão e, conseqüentemente, mais facilitada se torna a filtragem de saída.

Durante o intervalo em que as tensões nas três fases são nulas (ΔT_a), o transistor T_p está bloqueado e todos os enrolamentos do transformador estão desconectados. Quando as tensões do transformador aparecem sobre os terminais de saída do variador (ΔT_p), T_p está saturado fechando um ponto comum entre os enrolamentos que então ficam ligados em estrela.

Sempre que o transistor de potência do variador trifásico estiver em condução, os diodos da ponte retificadora operam em anti-paralelo em cada fase, como é mostrado no circuito da figura 6.4.

D_1 , D_2 e D_6 são mostrados em condução, em virtude dos sentidos adotados para as correntes nas linhas A, B e C. Em qualquer semi-ciclo de condução há sempre três diodos conduzindo, um para cada fase dependendo do sentido da corrente. Na figura 6.5 estão representadas as formas de onda das correntes nas três fases e os respectivos diodos em condução.

Observe que a cada sexto da frequência de alimentação acontece uma comutação de diodos em consequência da inversão do sentido da corrente em uma das fases.

Na figura 6.6 estão representadas as formas

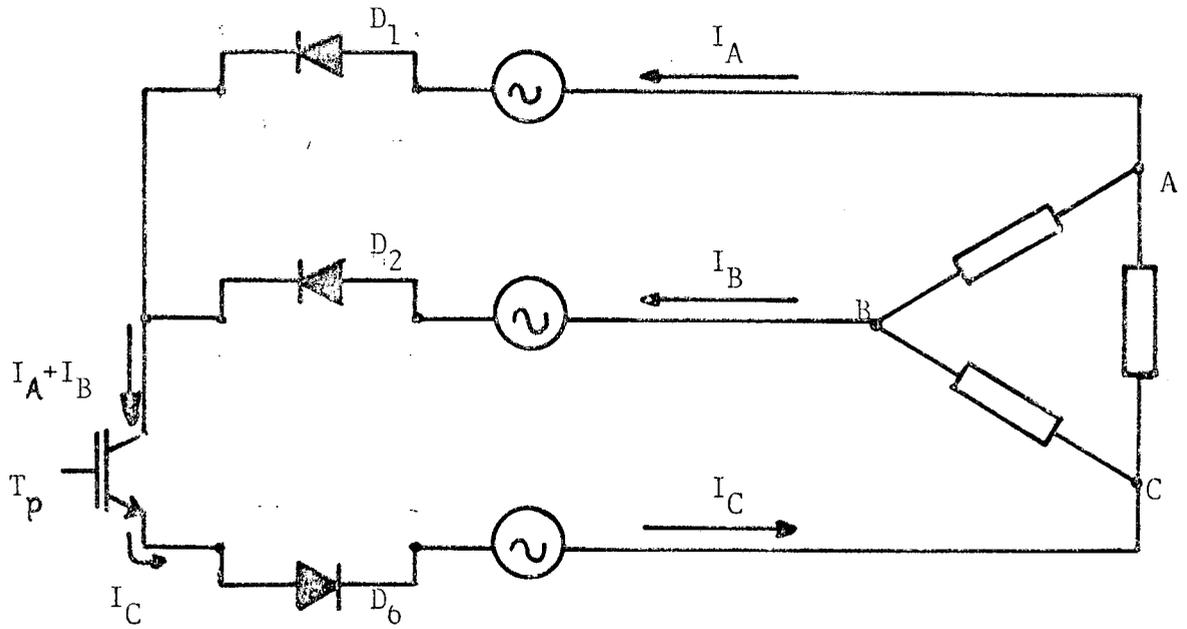


Figura 6.4 - Circuito equivalente do variador trifásico quando T_p está em condução

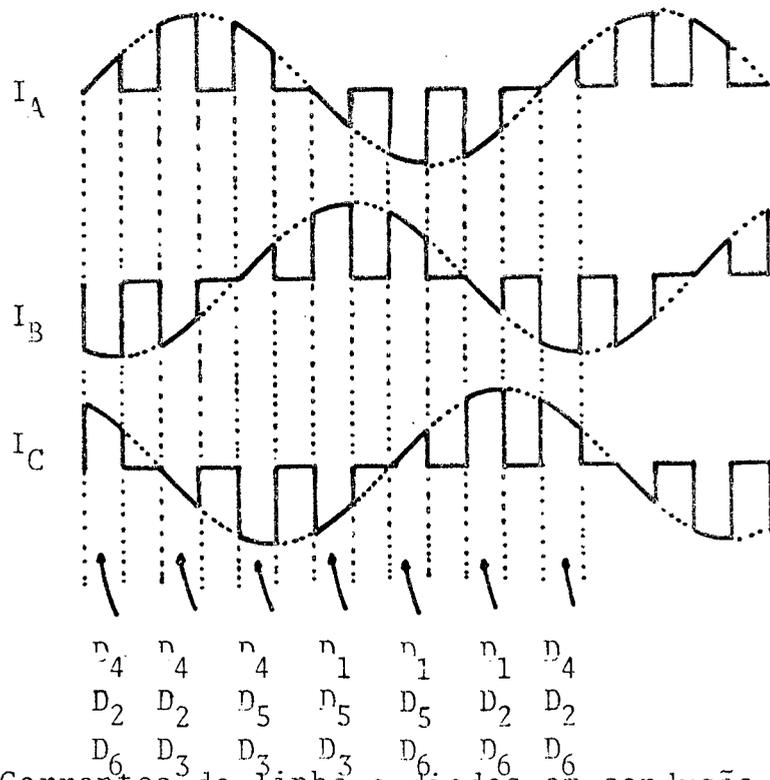


Figura 6.5 - Correntes de linha e diodos em condução para T_p saturado

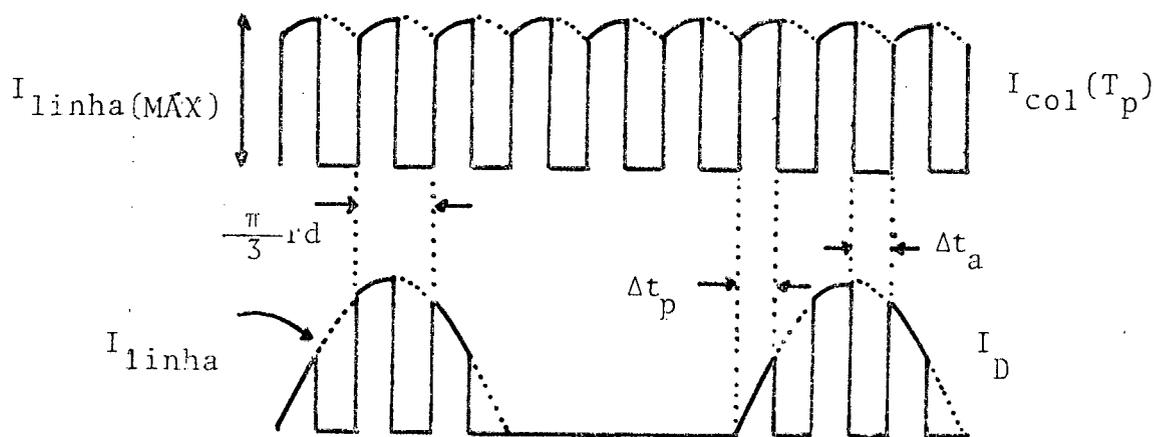


Figura 6.6 - Corrente no coletor de T_p (I_{cor}) e corrente em cada diodo da ponte retificadora (I_D)

de onda da corrente no coletor do transistor de potência e da corrente em um diodo da ponte retificadora.

Cada diodo da ponte retificadora conduz durante um semi-ciclo da corrente de linha do variador, apenas nos intervalos que o transistor de potência está saturado. Assim, a forma de onda da corrente que circula por cada diodo é recortada durante um meio-ciclo como aparece na figura 6.6.

A corrente de coletor no transistor de potência se repete a cada sexto do período da corrente de linha na carga. Cada ciclo de repetição corresponde ao intervalo de valores mais elevados das correntes nas fases do variador como é mostrado na figura. Assim, sabe-se que o valor máximo da corrente de coletor é o máximo valor da corrente senoidal em uma fase, ou ainda, o valor máximo da corrente de linha na carga.

A figura 6.6 é de importância fundamental para o dimensionamento em corrente dos transistores de potência e dos diodos retificadores do variador trifásico. Na figura 6.7 é apresentado um âbaco que possibilita conhecer a máxima corrente de coletor dos transistores de potência (igual a corrente máxima em cada diodo retificador) em função da potência de saída do variador. Para o seu traçado uma tensão entre fases igual a 380 volts

eficazes foi considerada.

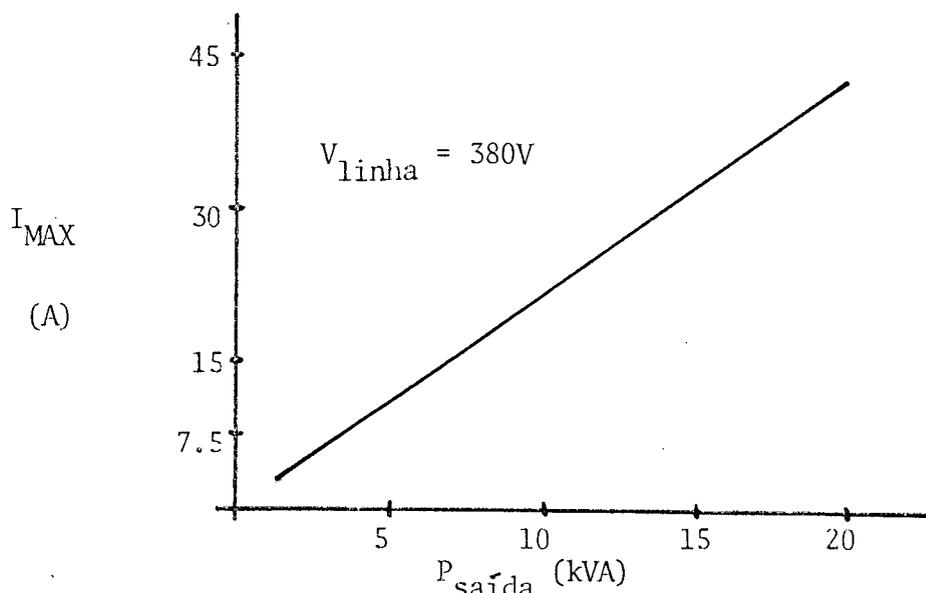


Figura 6.7 - Corrente máxima nos transistores X potência de saída

Para o dimensionamento em tensão dos componentes do variador é preciso estudar o seu funcionamento quando o transistor de potência está bloqueado. Nestes intervalos já é sabido que tensões e correntes de saída são nulas devido a abertura dos três enrolamentos secundários do transformador.

Um circuito equivalente para o caso que T_p está bloqueado é apresentado na figura 6.8. O transistor de potência é visto pela ponte retificadora como uma carga de alta impedância e portanto a tensão nos seus terminais coletor-emissor tem a forma da tensão de saída de uma ponte retificadora trifásica a seis diodos.

A tensão inversa sobre um diodo retificador e a tensão de coletor do transistor de potência são mostradas na figura 6.9. O intervalo que nenhuma tensão aparece nos terminais de um diodo é o terço de período que corresponderia a condução do diodo no caso da operação simples de uma ponte de seis diodos.

A máxima tensão inversa sobre os componentes (diodo e transistor) é dada pelo valor máximo da tensão entre fases do variador. Em seus dimensionamentos este deve ser o valor

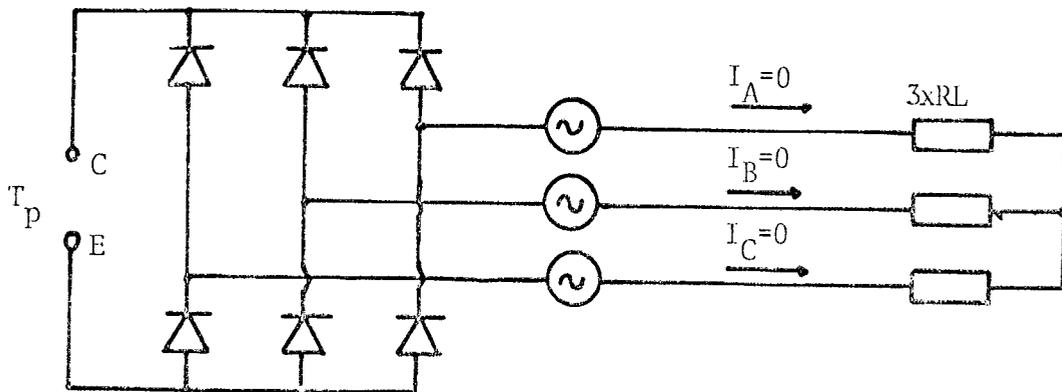


Figura 6.8 - Circuito equivalente quando T_p está bloqueado

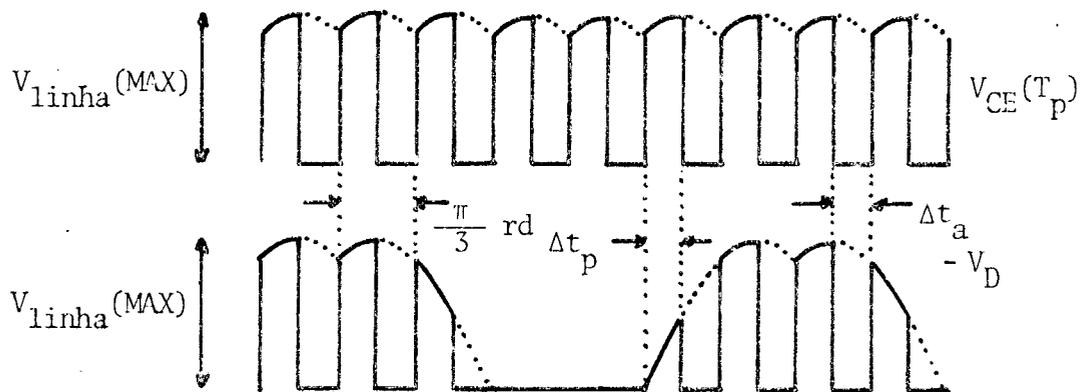


Figura 6.9 - Tensão de coletor em T_p (V_{CE}) e tensão em cada diodo da ponte retificadora (V_D)

considerado.

É importante salientar que a configuração do circuito variador para operar com cargas resistivas puras é bastante simplificada em razão da redundância dos circuitos auxiliares de roda-livre. Assim que T_p é bloqueado, a corrente de carga é desviada para o seu circuito de ajuda a comutação, e quando o diodo lento do CAC se bloqueia, a corrente na carga se extingue naturalmente, não necessitando de um circuito alternativo para circular.

Como um único transistor deve ser comandado, o

circuito de comando apresentado no capítulo 2 pode ser reduzido consideravelmente conforme ilustra o diagrama da figura 6.10.

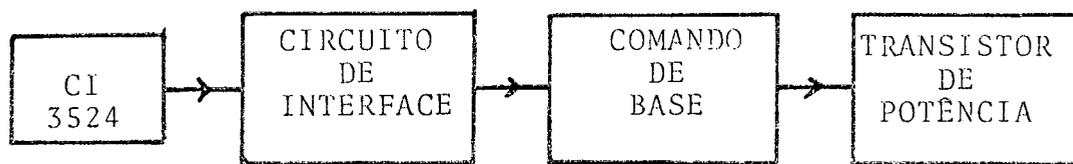


Figura 6.10 - Diagrama de blocos dos circuitos de comando do variador trifásico para cargas resistivas

O circuito lógico de comando pode ser reduzido ao circuito integrado 3524 cuja saída apresenta um sinal de razão cíclica variável.

Na seção seguinte a estrutura do variador para operar com cargas RL é analisada. Em relação à configuração para cargas resistivas puras, um circuito de roda-livre (ponte retificadora e transistor) e um circuito grampeador são acrescentados.

6.4 - Princípio de operação do variador trifásico para cargas RL

A configuração do variador trifásico para operar com cargas RL é mostrada na figura 6.2.b. Em relação ao circuito para cargas resistivas puras foram acrescentados um circuito de roda-livre ("ponte auxiliar" e "transistor auxiliar") e um circuito grampeador. Conectados aos transistores de potência devem estar os seus circuitos auxiliares de comutação e também os circuitos indutivos para limitar as sobrecorrentes causadas pelas recuperações dos diodos das pontes retificadoras.

O comando dos transistores para o circuito trifásico é exatamente igual ao comando do circuito monofásico es

tudado nos capítulos anteriores. Durante o bloqueio do "transistor principal" a corrente de carga circula pelo "transistor auxiliar". Durante o "tempo morto", na passagem da condução de uma chave para outra, a corrente de carga circula pelo circuito grampeador que limita os picos de tensão nos terminais de saída do variador.

A seguir vamos estudar as sequências de funcionamento do variador trifásico operando com uma carga indutiva.

Consideremos inicialmente o "transistor principal" em saturação e o "transistor auxiliar" bloqueado. Um circuito equivalente para esta situação é mostrada na figura 6.11, onde o sentido das correntes nas fases do variador é escolhido arbitrariamente.

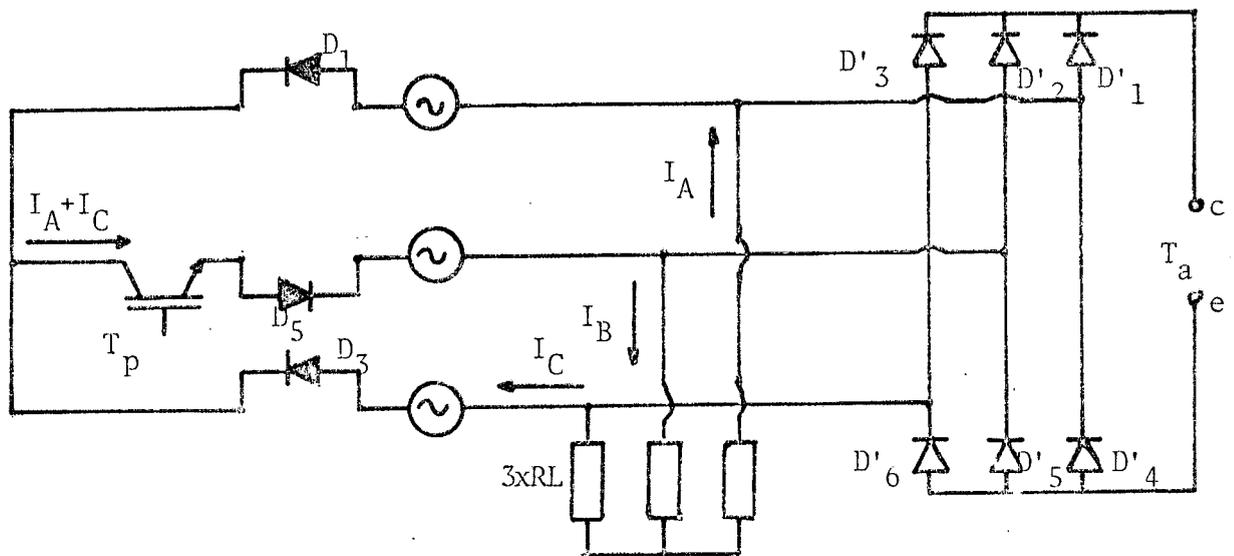


Figura 6.11 - Transistor principal em saturação e transistor auxiliar bloqueado

Para este semi-ciclo da frequência de chaveamento dos transistores (ΔT_p) as tensões secundárias do transformador aparecem sobre a carga. A corrente de coletor em T_p e a tensão de coletor em T_a têm as formas de onda idênticas àquelas apresentadas na seção 6.3 durante o estudo da operação do variador pa

ra cargas resistivas puras (figuras 6.6 e 6.9, respectivamente).

Quando T_p é bloqueado a corrente de carga é desviada para o diodo lento do seu circuito auxiliar de comutação até que ele se bloqueia e então o circuito grampeador entra em atividade limitando os picos de tensão nos terminais de saída do variador. Enquanto dura a recuperação do diodo lento do CAC de T_p a corrente de carga (nos terminais CC da ponte principal) é a própria corrente reversa de recuperação.

Vamos passar a seguir a estudar a etapa de funcionamento em que T_a está em condução. A etapa entre o bloqueio de T_p e a entrada em condução de T_a durante o qual o circuito grampeador é ativado, somente depois será analisada.

Na figura 6.12 um circuito equivalente que representa o semi-ciclo de roda-livre (ΔT_a) é apresentado.

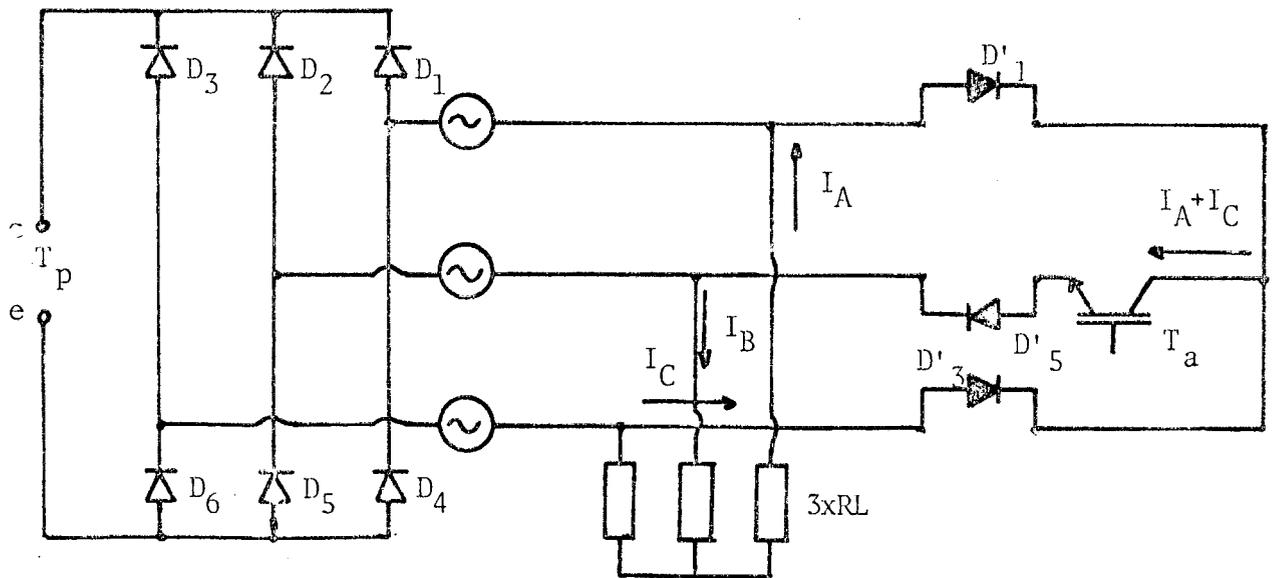


Figura 6.12 - Transistor principal bloqueado e transistor auxiliar em condução

Durante a etapa em que o "transistor auxiliar" se encontra saturado os terminais de saída do variador são curto-circuitados através da "ponte auxiliar" e as tensões sobre a carga são nulas. As correntes nas três fases da carga, entretanto, continuam a circular através dos caminhos oferecidos pelos diodos correspondentes da ponte auxiliar, conforme pode ser observado na figura 6.12. A tensão de coletor sobre o transistor bloqueado (T_p) e a corrente de coletor no transistor auxiliar continuam a ter as mesmas formas que aquelas apresentadas nas figuras 6.9 e 6.6, respectivamente.

Quando T_a é bloqueado a corrente nos terminais CC da "ponte auxiliar" é desviada para o diodo lento do seu circuito de ajuda a comutação, e após a recuperação deste é a vez do circuito grampeador entrar em atividade da mesma forma que acontece após o bloqueio de T_p e que será estudado mais adiante.

No instante em que T_a é posto em condução, a corrente de recuperação reversa dos diodos D_1 , D_3 e D_5 circulam pelo seu coletor originando uma sobrecorrente. Nas figuras 6.13.a, b e c, as malhas de circulação das correntes reversas de D_1 , D_3 e D_5 são mostradas por meio dos respectivos circuitos equivalentes.

Devido a sobrecorrente ocorrida nos transistores de potência, causada pelas correntes de recuperação dos diodos das pontes retificadoras, é imprescindível que o circuito indutivo para limitar sobrecorrentes, apresentado na seção 4.4, seja conectado a cada transistor do variador trifásico.

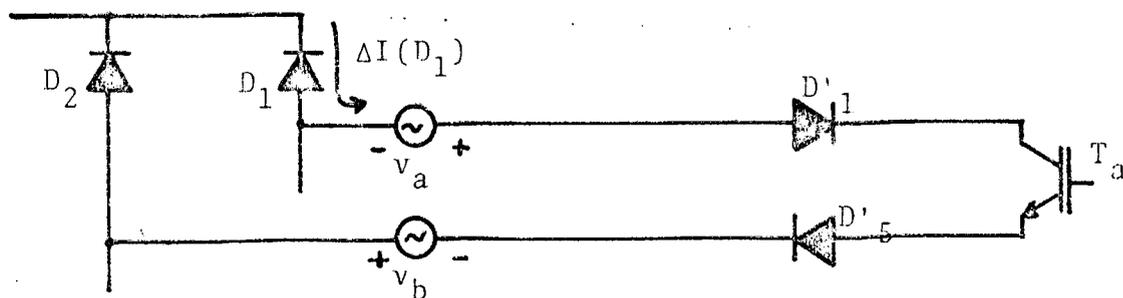


Figura 6.13.a - Caminho da corrente de recuperação de D_1 na saturação de T_a

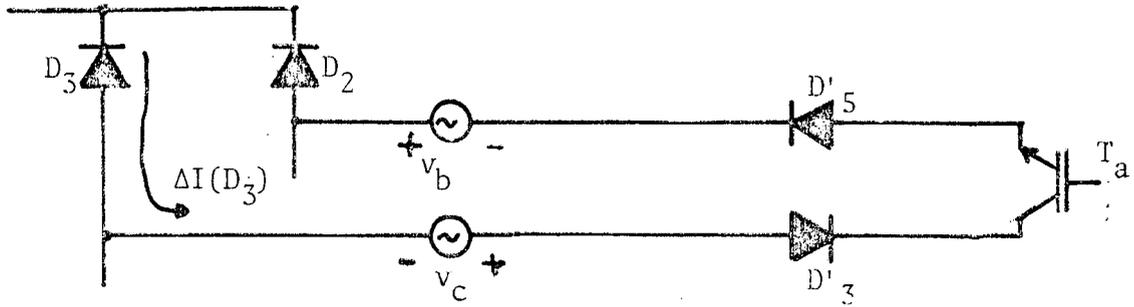


Figura 6.13.b - Caminho da corrente de recuperação de D_3

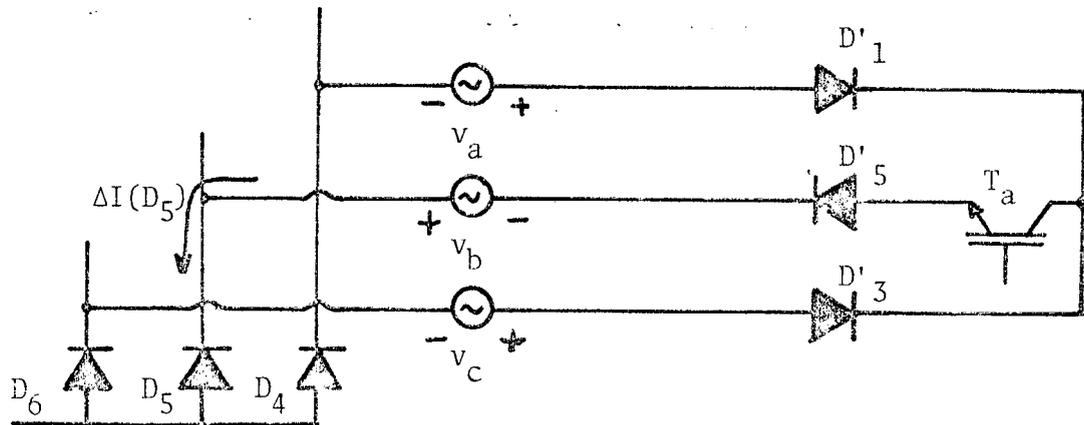


Figura 6.13.c - Caminho da corrente de recuperação de D_5

Finalmente, analisemos a seguir a etapa de funcionamento desde o bloqueio de um transistor até a entrada em condução do transistor complementar quando as correntes de carga são desviadas para o circuito grampeador. É mostrado na figura 6.14 o circuito equivalente correspondente.

Nesta etapa tanto T_p quanto T_a estão bloqueados e as correntes da carga circulam no circuito grampeador. Para mostrar a influência do circuito grampeador sobre as chaves "principal" e "auxiliar" e também sobre a carga, na figura 6.15 são esquematizados três circuitos equivalentes baseados no circuito da figura 6.14.

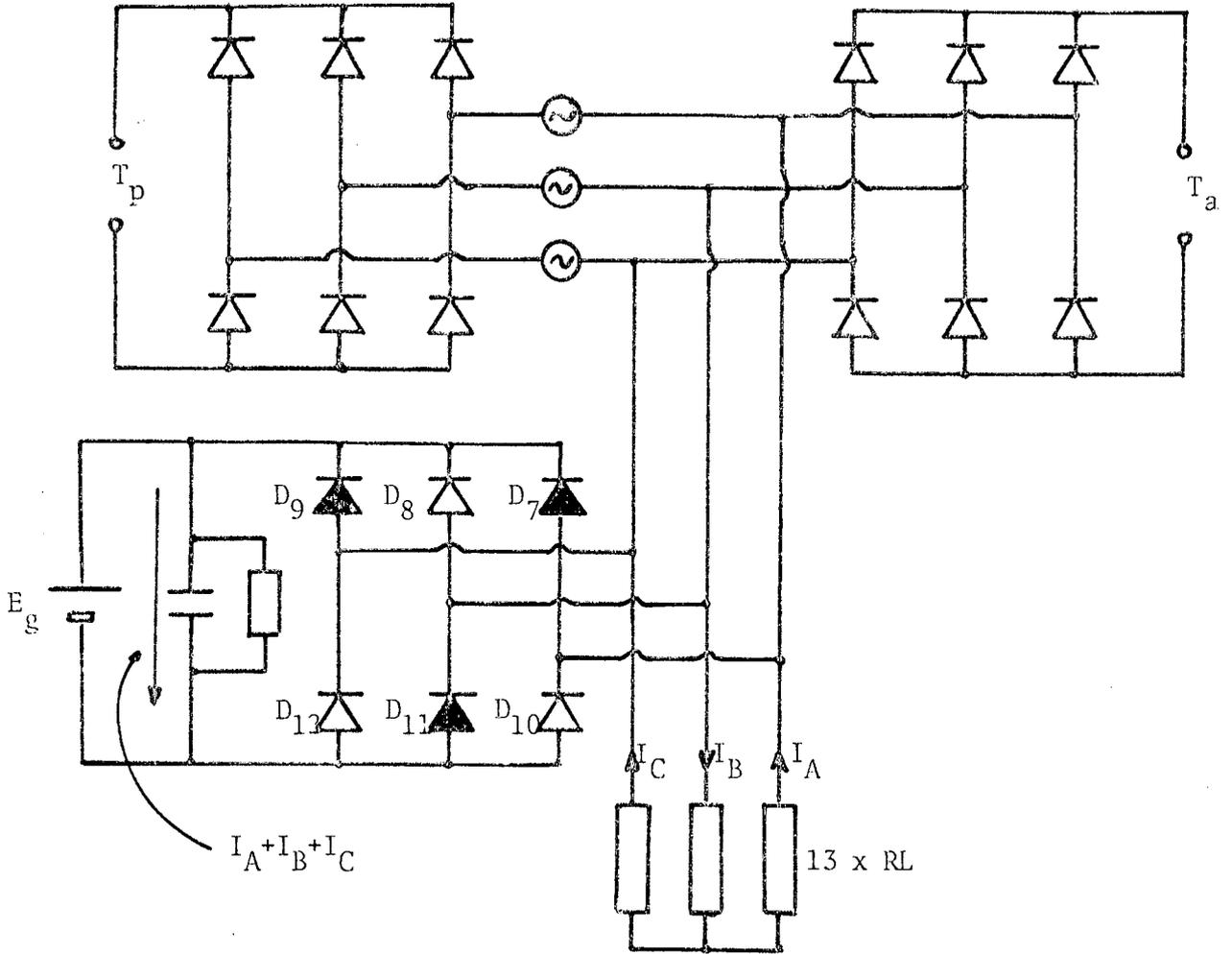


Figura 6.14 - Circuito grampeador em atividade durante o "tempo morto"

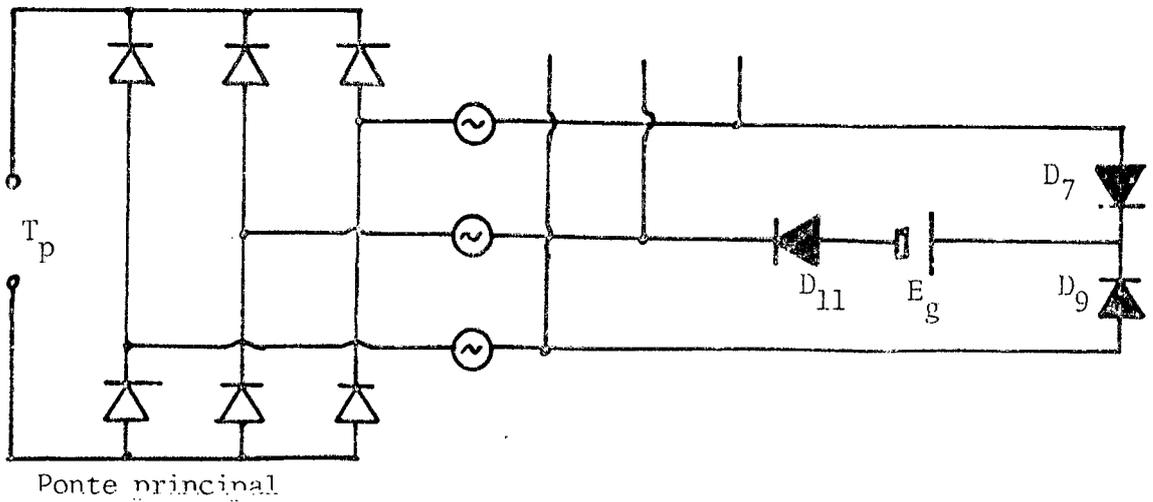


Figura 6.15.a - Circuito equivalente mostrando a influência do grampeador nos terminais de T_p

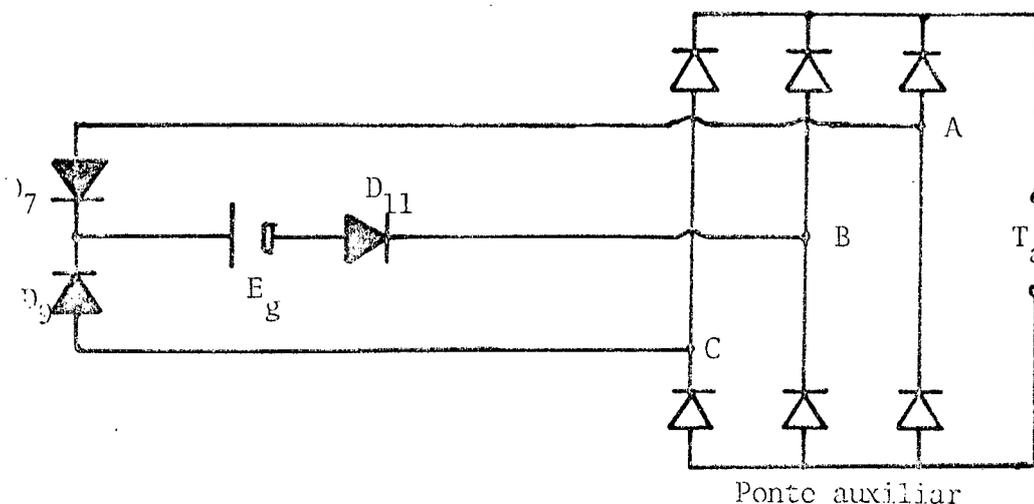


Figura 6.15.b - Circuito equivalente mostrando a influência do grampeador nos terminais de T_a

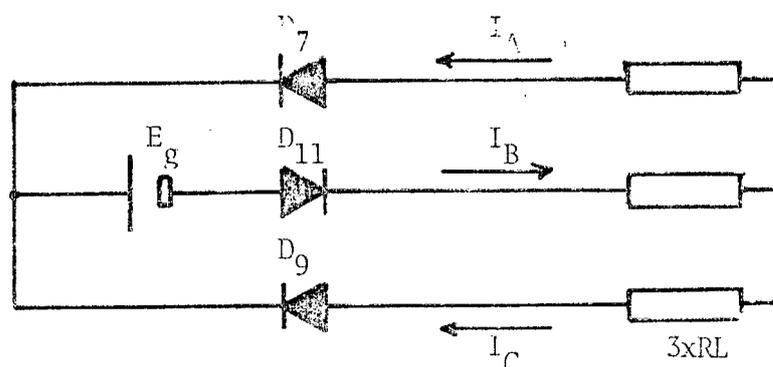


Figura 6.15.c - Circuito equivalente mostrando a influência do grampeador nos terminais da carga

No circuito da figura 6.15.a observa-se que durante a etapa que o grampeador está operando, a tensão E_g é colocada diretamente entre as fases B e A e as fases B e C, enquanto as fases A e C são curto-circuitadas (para aqueles sentidos das correntes de carga que foram arbitrados). Em consequência, sobre a forma de onda da tensão de coletor de T_p (figura 6.9) aparece uma sobretensão igual a E_g durante as etapas de comutação quando as correntes de carga são desviadas para o circuito grampeador.

Na figura 6.15.b aparece a fonte E_g do circuito grampeador nos terminais da "chave auxiliar". Igualmente a

"chave principal" duas fases da "ponte auxiliar" são curto-circuitadas durante a operação do grampeador. A tensão E_g aparece entre uma fase e as outras duas que são curto-circuitadas de modo que sobre o transistor auxiliar aparece a tensão do grampeador quando este está em operação.

A influência do circuito grampeador nos terminais de saída do variador aparece no circuito da figura 6.15.c. Dependendo dos sentidos das correntes de carga duas fases na saída do variador são curto-circuitadas e entre as demais aparece a tensão E_g .

Toda a análise desenvolvida neste capítulo poderá ser comprovada no capítulo seguinte quando os resultados experimentais obtidos na operação do variador trifásico forem apresentados.

6.5 - Conclusão

Neste capítulo uma nova configuração para um variador trifásico a transistores de potência foi proposta. A nova estrutura pode operar com o mesmo número de transistores e o mesmo circuito de comando que opera a estrutura monofásica estudada nos capítulos anteriores.

A estrutura para operar com cargas puramente resistivas, por exemplo no controle de luminosidade, e aplicações de aquecimento, apresenta uma configuração consideravelmente simplificada que emprega uma única chave formada por uma ponte retificadora trifásica e um transistor de potência e que tem capacidade para chavear três fases simultaneamente.

Para operar com cargas RL de qualquer fator de potência a configuração do variador é acrescida de um circuito de roda-livre (formado por transistor de potência e ponte retificadora) e também de um circuito grampeador. Face às correntes de recuperação dos diodos retificadores do circuito, circuitos indutivos para limitar sobrecorrentes nos transistores de potência devem

ser empregados. Enfim, confirmando a simplicidade do circuito mesmo quando opera com cargas RL, um circuito de comando bastante simples deve ser utilizado, exatamente o mesmo que aquele empregado no circuito monofásico que tem sido estudado neste trabalho.

CAPÍTULO 7

RESULTADOS EXPERIMENTAIS OBTIDOS DO VARIADOR TRIFÁSICO A TRANSISTORES DE POTÊNCIA

7.1 - Introdução

Para confirmar a análise teórica desenvolvida no capítulo 6, um protótipo do variador trifásico a transistores de potência foi implementado em laboratório.

A versão para operar com cargas resistivas puras foi inicialmente experimentada e os resultados obtidos confirmam o princípio de funcionamento da estrutura.

Para operar com uma carga RL o protótipo inicial foi incrementado acrescentando-se o circuito auxiliar de rodalivre, o circuito grampeador e os circuitos indutivos para limitar as correntes de recuperação reversa dos diodos retificadores do circuito.

Todos os resultados obtidos são apresentados e diversos comentários correlacionam-lhes com os estudos teóricos do capítulo anterior para que se possa ter a confirmação prática do princípio de funcionamento da estrutura proposta.

7.2 - Resultados obtidos para operação com carga resistiva pura

Para se testar o princípio de funcionamento do variador trifásico um protótipo para operar com cargas resistivas puras foi implementado. A configuração do variador para operar com este tipo de carga é apresentada na figura 7.1.

A estrutura é constituída basicamente por um transformador trifásico cujos enrolamentos secundários são conecta

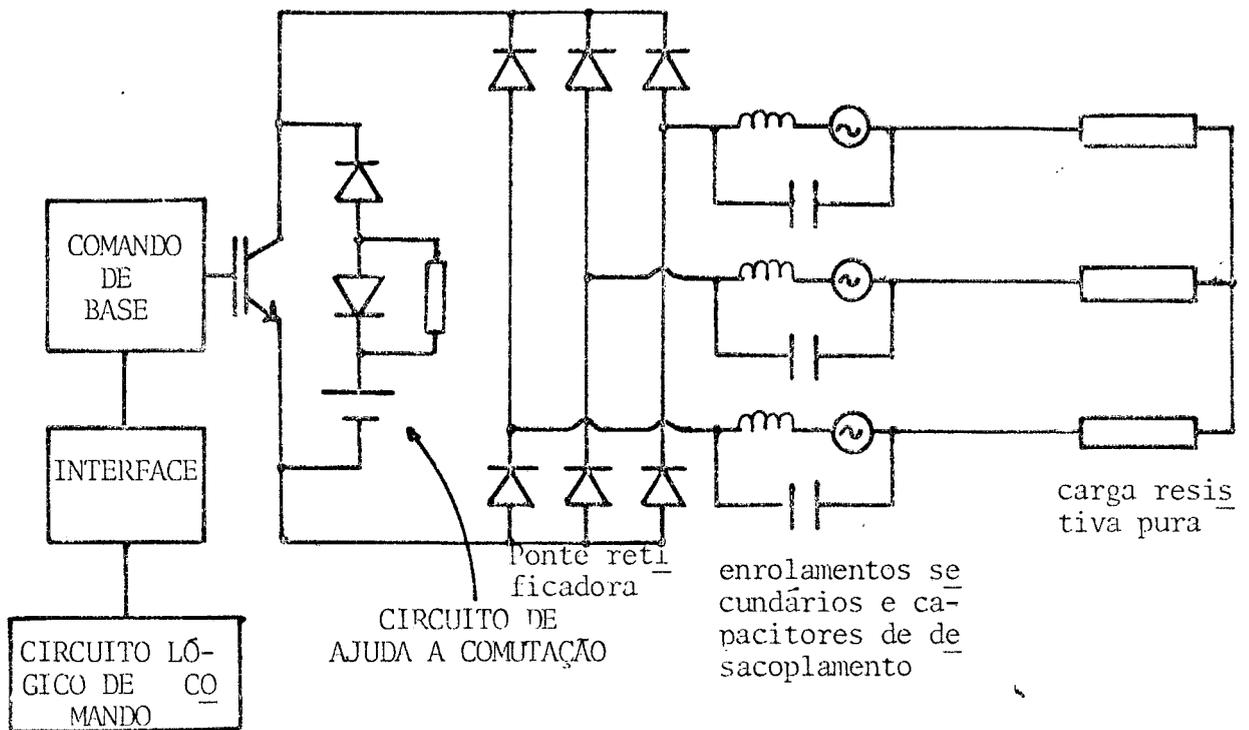
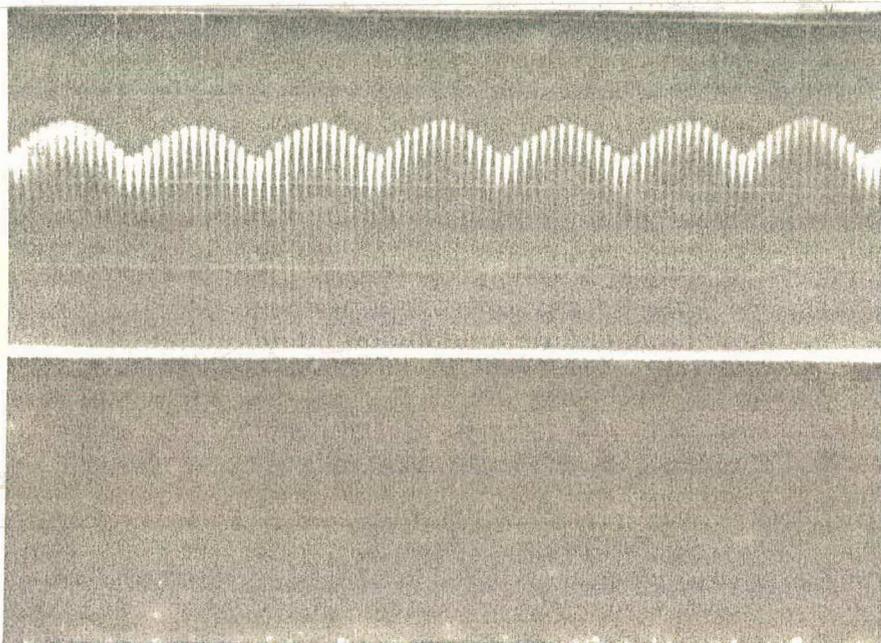


Figura 7.1 - Configuração do variador trifásico para operar com cargas puramente resistivas

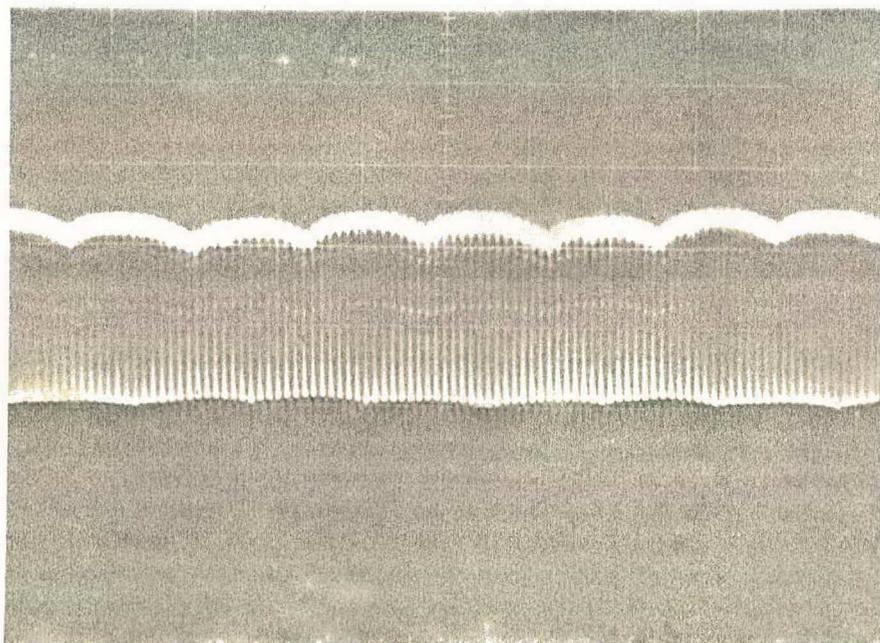
dos a capacitores de desacoplamento; por uma ponte trifásica a diodos; um transistor de potência com seu circuito de ajuda a comutação; e os circuitos de comando. Esta é a estrutura básica que foi testada em laboratório. Nos testes elaborados, a preocupação principal foi em constatar o princípio de funcionamento deste tipo de conversor, que é uma configuração inédita proposta pela primeira vez neste trabalho.

A seguir são apresentadas as fotografias 1 e 2, que representam, respectivamente, tensão e corrente de coletor no transistor de potência. Os resultados são aqueles esperados de acordo com as figuras 6.6 e 6.9. Como o transistor está ligado no ramo CC de uma ponte de Graetz as formas da corrente e da tensão em seus terminais apresentam um ciclo repetitivo a cada sexto do período das tensões nos enrolamentos do transformador. Como o transistor opera em chaveamento (nos testes a frequência de chaveamento adotada é de 5 kHz) as formas de onda aparecem recortadas.



Fotografia 1 (2mseg/divisão)

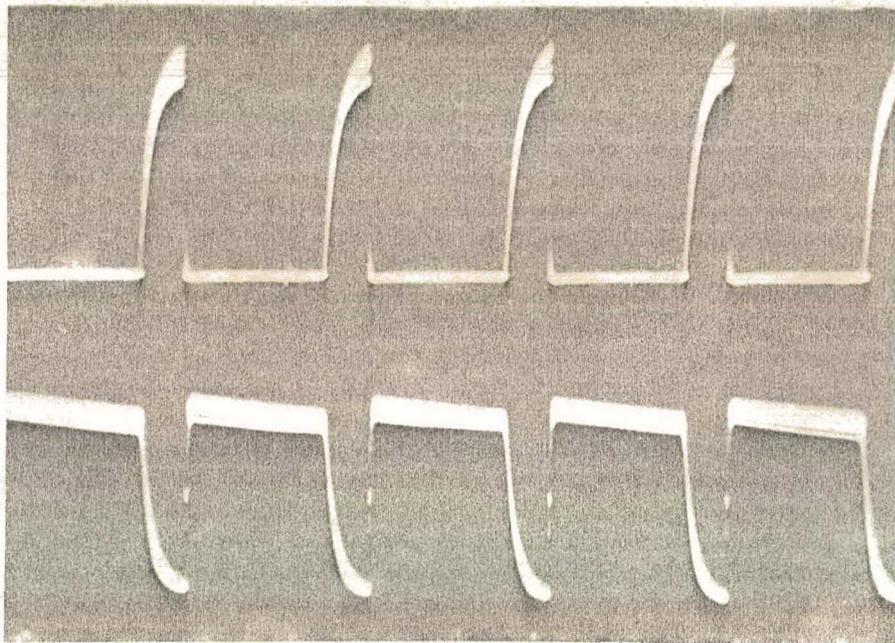
Tensão de coletor no transistor de potência
(100 V/divisão)



Fotografia 2 (2mseg/divisão)

Corrente de coletor no transistor de potência
(1A/divisão)

Já na fotografia 3, tensão e corrente de coletor aparecem juntas numa escala bem mais ampliada onde se é possível observar os semi-ciclos de bloqueio e saturação do transistor de potência. Quando o transistor está em condução, a combinação das correntes de carga circulam pelo seu coletor e uma tensão igual a $V_{CE\ sat}$ (tensão de saturação) aparece em seus terminais. Quando estiver bloqueado, a corrente de coletor é nula e a tensão de coletor é uma combinação das tensões nos enrolamentos secundários do transformador.

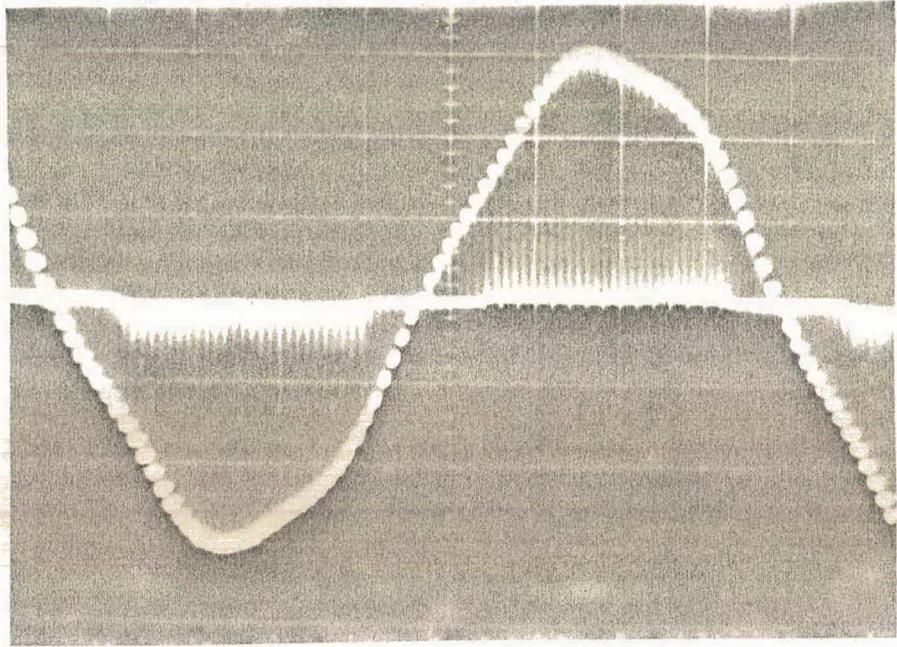


Fotografia 3 (10 μ seg/divisão)

Tensão de coletor (em cima) (100 V/divisão)

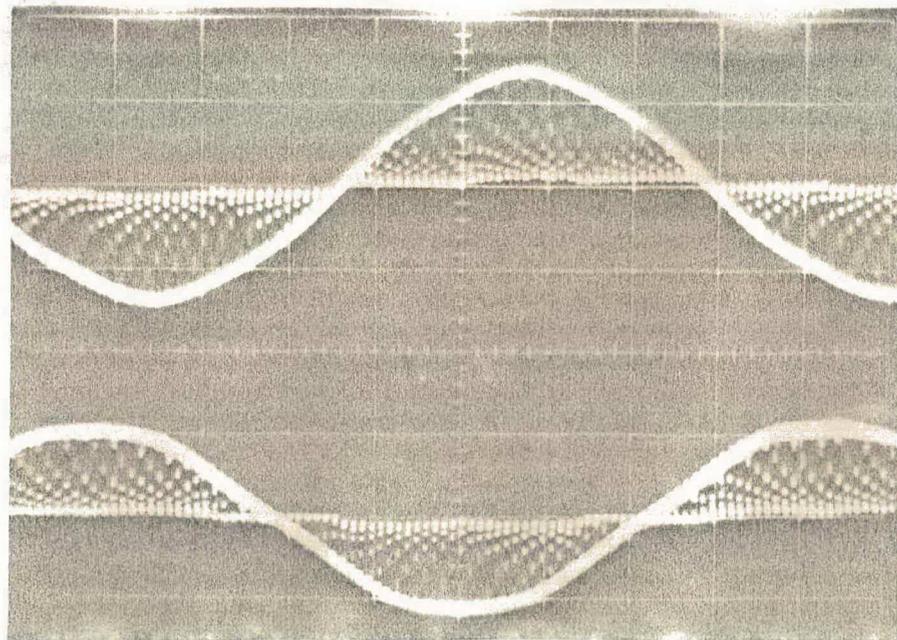
Corrente de coletor (em baixo) (1 A/divisão)

Nas fotografias 4 e 5 aparecem os resultados obtidos nos terminais de saída do variador. Na fotografia 4 aparece a tensão de fase sobre a carga e na fotografia 5 aparecem as correntes de linha em duas fases do variador. Como no protótipo implementado nenhum tipo de filtragem foi utilizado, as formas de onda surgem recortadas devido ao efeito do chaveamento. O valor eficaz de tensão e corrente na saída do variador pode ser modificado variando-se a razão cíclica de chaveamento do transistor de potência.



Fotografia 4 (2mseg/divisão)

Tensão em uma fase da carga (100V/divisão)



Fotografia 5 (2mseg/divisão)

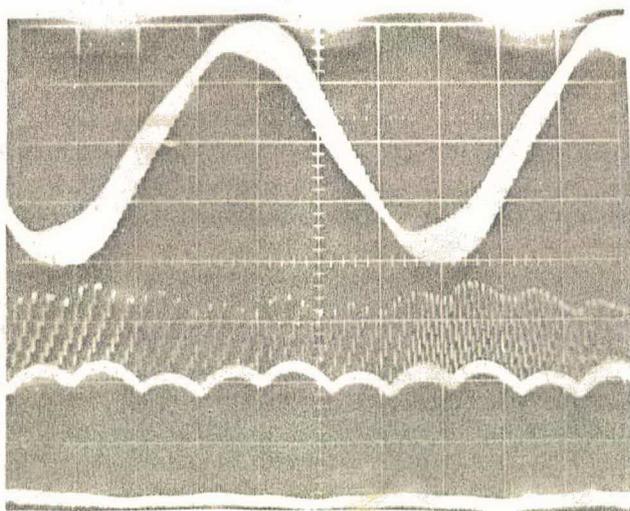
Corrente de linha em duas fases do variador
(2 A/divisão)

7.3 - Resultados obtidos para operação com carga RL

A configuração do circuito variador para operar com cargas RL é aquela mostrada na figura 6.2.b. Os circuitos de ajuda a comutação dos transistores de potência, os circuitos indutivos para limitar sobrecorrentes e todos os circuitos de comando, são precisamente os mesmos que aqueles utilizados para o variador monofásico e que são mostrados na figura 5.1. Para a implementação do protótipo trifásico pôde ser aproveitado o próprio protótipo monofásico com a transformação das pontes monofásicas em pontes trifásicas e a inclusão de um transformador trifásico.

Na operação com uma carga RL em todos os resultados obtidos aparecerão os efeitos do circuito grampeador (nas formas de onda de tensões) e das correntes de recuperação reversa dos diodos (nas formas de onda de corrente nos transistores).

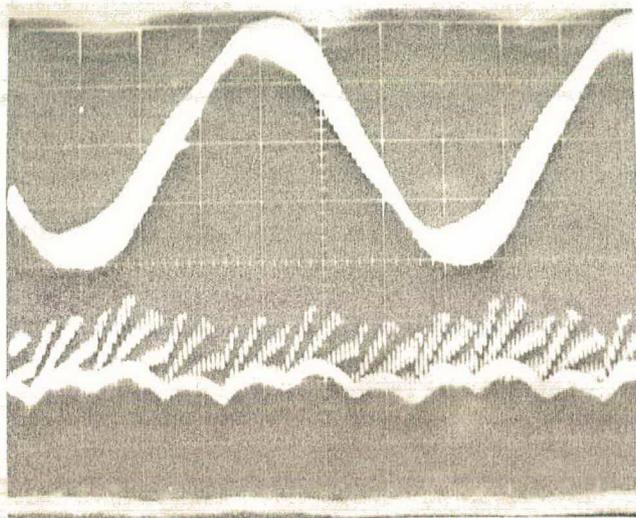
Nas fotografias 6 e 7 aparecem as correntes de coletor nos transistores "principal" e "auxiliar", respectivamente. Juntamente às correntes aparece a tensão em um dos enrolamentos secundários do transformador.



Fotografia 6

Tensão em um enrolamento secundário do transformador (50V/divisão - 60 Hz)

Corrente de coletor em T_p (2A/divisão)



Fotografia 7

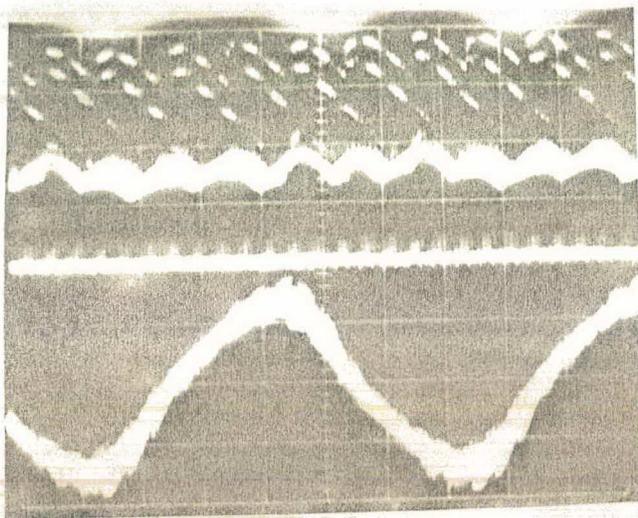
Tensão em um enrolamento secundário do transformador (50V/divisão - 60 Hz)

Corrente de coletor em T_a (2A/divisão)

Observa-se que a forma das correntes nos coletores dos transistores de potência é basicamente a mesma que aquelas formas para cargas puramente resistivas. Como a tensão de fase em um enrolamento do transformador aparece junto à corrente de coletor nas fotografias, é possível confirmar a relação da frequência das correntes com a frequência das tensões de alimentação. Os picos de corrente que aparecem em ambas as fotografias são devidos às correntes de recuperação reversa dos diodos das pontes retificadoras.

A seguir são mostradas a tensão de coletor no transistor principal e a corrente de linha em uma fase da carga.

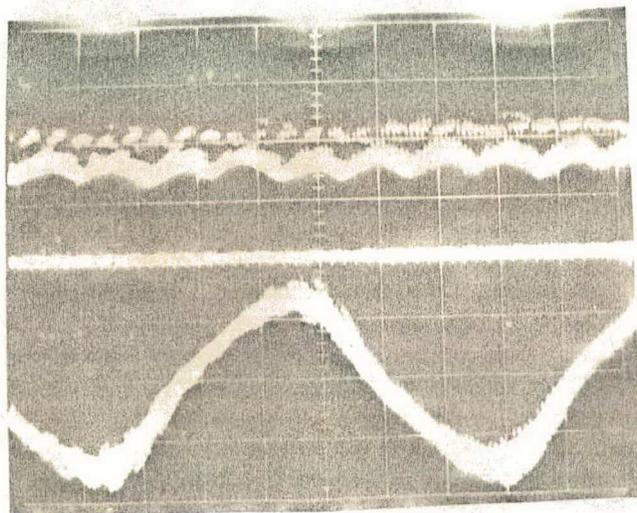
É possível constatar que para cada ciclo da frequência de alimentação (60 Hz) correspondem seis ciclos da tensão de coletor. As sobretensões que aparecem sobre a tensão de coletor acontecem quando as correntes de carga circulam pelo circuito grampeador e os transistores de potência estão bloqueados. No caso do transistor principal a sobretensão é a soma da tensão do grampeador e da tensão no ramo CC da ponte retificadora.



Fotografia 8

Tensão de coletor em T_p (100 V /
divisão)

Corrente de carga (2A/divisão -
60 Hz)



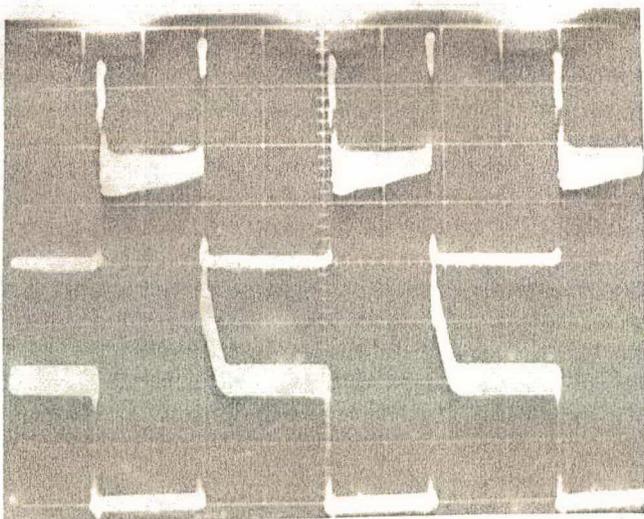
Fotografia 9

Tensão de coletor em T_a (100V/di-
visão)

Corrente de carga (2A/divisão -
60 Hz)

Na fotografia 9 pode-se observar que a sobre tensão na tensão de coletor do transistor auxiliar não tem a parce la das fontes de alimentação. Ela é igual ao valor da fonte E_g do grampeador que é colocada diretamente sobre os terminais da ponte auxiliar quando ambos os transistores de potência estão bloqueados.

Corrente e tensão de coletor no transistor principal podem ser vistas na fotografia 10, onde a escala de tempo ampliada permite melhor observar o efeito do circuito grampeador na forma de onda da tensão e a presença da sobrecorrente na forma de onda da corrente.



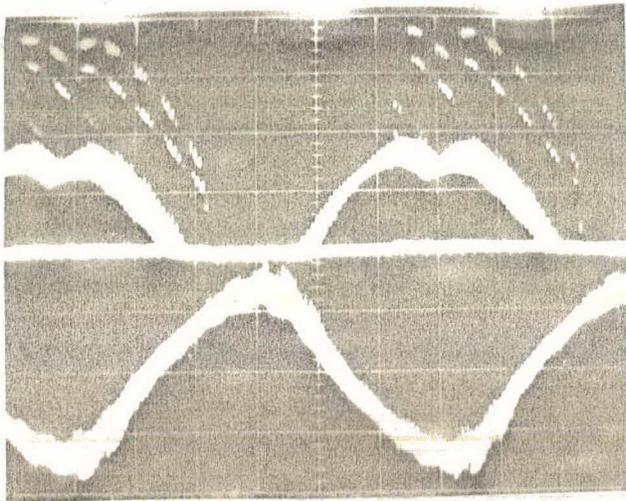
Fotografia 10 (50 μ seg/divisão)

Tensão de coletor em T_p (100V/divisão)

Corrente de coletor em T_p (2 A/divisão)

Observe que a cada comutação a tensão do grampeador aparece somada a tensão de coletor do transistor principal e que quando T_p é posto em condução uma sobrecorrente está presente, que é devida às correntes de recuperação reversa dos diodos retificadores.

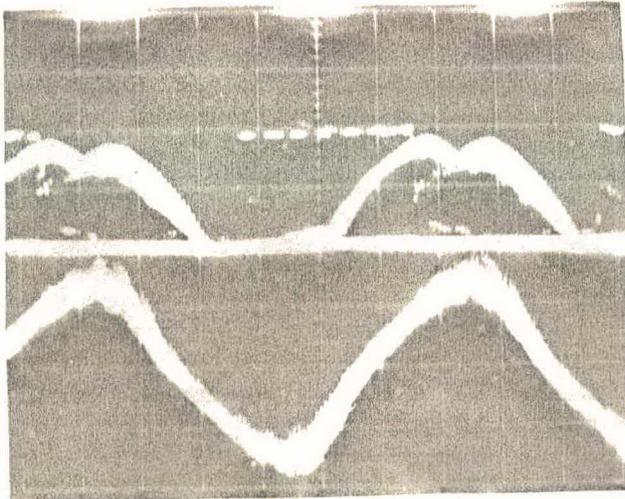
As fotografias 11 e 12 têm o objetivo de mostrar as formas de onda das tensões sobre diodos da "ponte principal" e da "ponte auxiliar". Observe que sobre estas tensões também aparece o efeito do circuito grampeador. No diodo da "ponte



Fotografia 11

Tensão em um diodo da "ponte principal" (100 V/divisão) ($-V_D$).

Corrente de carga (2A/divisão- 60 Hz)



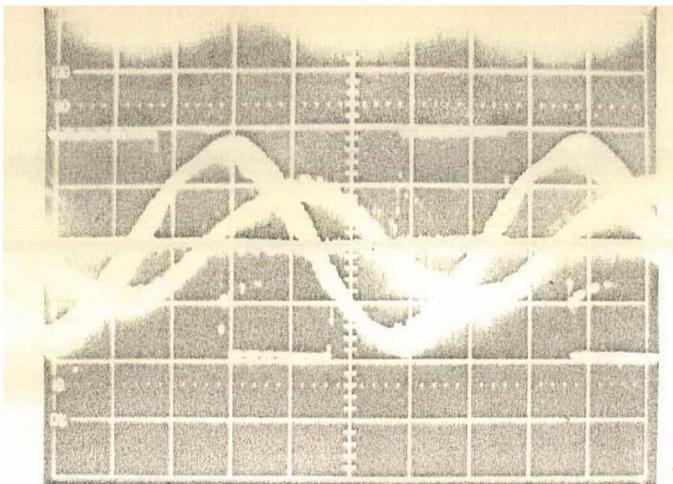
Fotografia 12

Tensão em um diodo da "ponte auxiliar" (100 V/divisão) ($-V_D$)

Corrente de carga (2A/divisão -60 Hz)

auxiliar" aparece uma sobretensão igual a E_g , enquanto no diodo da "ponte principal" a tensão E_g aparece somada a outros valores.

Finalmente, na fotografia 13 aparecem tensão



Fotografia 13

Tensão na carga (100 V/divisão - 60 Hz)

Corrente na carga (4 A/divisão - 60 Hz)

e corrente em uma fase da carga. Os picos de tensão devido à presença do circuito grampeador aparecem com sinal contrário ao sinal da corrente de carga. Durante os intervalos que o grampeador curto-circuita a referida fase (dependendo do sinal das correntes de carga), observe que nenhum pico de tensão aparece sobre a forma de onda da tensão, desta maneira comprovando os resultados previstos em 6.4.

7.4 - Conclusão

Protótipos do variador trifásico a transistores de potência para operar com carga resistiva pura e carga RL foram implementados em laboratório. Eles foram utilizados com o objetivo de constatar experimentalmente o princípio de funcionamento do circuito proposto no capítulo 6.

Para operação com carga resistiva pura a configuração simplificada constituída de uma única chave (ponte retificadora e transistor de potência) foi testada. Os resultados apresentados nas fotografias de 1 a 5 comprovam que uma estrutura bastante simples pode operar para este determinado tipo de carga.

Para operação com carga indutiva o princípio de funcionamento do variador também pode ser comprovado. A limitação dos picos de tensão através do circuito grampeador, a presença das correntes de recuperação dos diodos retificadores sobre os transistores de potência e a forma de onda de tensão e corrente de carga nos terminais de saída foram constatados nas fotografias de 6 a 13.

CONCLUSÕES FINAIS

Durante a comutação em conversores a interruptores bidirecionais um circuito auxiliar para limitar os picos de tensão ocorridos no intervalo de "tempo morto" é necessário. Para realizar tal função, neste trabalho foi proposta e implementada uma nova solução que faz uso de um circuito auxiliar de ajuda a comutação dos transistores a diodo lento e de um circuito grampeador conectado à carga.

Em princípio são apresentadas duas configurações típicas de conversores monofásicos a interruptores bidirecionais. Aquela que foi escolhida como sendo objeto de estudo deste trabalho assim o foi porque é um projeto desenvolvido neste laboratório, o qual pretende-se dar continuidade. Além disso, é uma estrutura mais simples, mais econômica e de maior confiabilidade por apresentar circuitos de comando mais simplificados.

No segundo capítulo tratou-se dos circuitos de comando do conversor. Basicamente, utilizou-se o mesmo circuito de comando de base dos transistores que aquele empregado na estrutura em análise. Porém foram desenvolvidos dois circuitos novos com o intuito de tornar os circuitos de comando mais eficientes: um circuito lógico de comando totalmente digitalizado, fazendo-o mais compacto, de maior rapidez, e muito mais confiável; e dois circuitos de interface que permitem o isolamento elétrico entre os circuitos de comando de base e o circuito lógico de comando impossibilitando qualquer tipo de interferência.

Um estudo analítico a respeito do conversor estudado começou a ser feito no capítulo 3 quando foi comprovada teoricamente a presença de picos de corrente pelos transistores de potência quando eles são postos em condução. As sobrecorrentes são devidas ao uso do circuito convencional de ajuda a comutação dos transistores.

Com a intenção de solucionar o problema daque

les picos de corrente um novo circuito de ajuda a comutação que em prega um diodo lento foi desenvolvido. Resultados experimentais comprovaram que o circuito reduz consideravelmente as perdas durante o bloqueio e nenhuma sobrecorrente devida a ele está presente quando os transistores são postos em condução.

O CAC a diodo lento evita as sobrecorrentes e reduz as perdas no bloqueio, entretanto não é suficiente por si só para limitar os picos de tensão na comutação. Para tal foi estudado e implementado um circuito grampeador que é conectado à carga.

A eficiência do grampeador é comprovada através dos resultados experimentais obtidos. O circuito limita os picos de tensão oferecendo um caminho alternativo para a corrente de carga quando ela não encontra nenhum caminho livre pelas chaves bi direcionais.

Finalizando os estudos para a configuração monofásica, é desenvolvida uma análise que mostra a impossibilidade do uso de diodos lentos nas pontes retificadoras do circuito conversor. Devido a recuperação lenta destes diodos, elevadas sobrecorrentes aparecem nos transistores de potência quando eles são postos em condução. Diodos de recuperação rápida devem ser empregados e ainda circuitos indutivos para limitar suas correntes de recuperação reversa devem ser conectados aos transistores. Todo o estudo analítico é comprovado através dos resultados experimentais obtidos com o uso de uma ponte a diodos rápidos e outra a diodos lentos.

Nos dois últimos capítulos um conversor trifásico é desenvolvido e implementado e o princípio de operação é comprovado através de resultados experimentais. A grande novidade é que o conversor trifásico não é uma mera adaptação de três conversos monofásicos como na maioria dos casos. No conversor trifásico desenvolvido os mesmos circuitos de comando do circuito monofásico podem ser empregados.

É certo que neste trabalho a maior parte das análises teóricas desenvolvidas foram elaboradas com base em ilustrações das sequências de funcionamento. O estudo através do desenvolvimento de equações está pouco presente, entretanto isto não deixa nada a desejar porque todas as deduções realizadas ficam bem claras e são comprovadas experimentalmente.

A meu ver, contribuições futuras para este trabalho seriam aquelas que possibilitassem o desenvolvimento de algumas equações, em grande parte empíricas, que ele ainda carece. Por exemplo, estudos no sentido de apresentar uma equação que fosse possível estimar o fator de potência que o conversor apresenta à rede, e uma outra de importância fundamental, que são os cálculos para a filtragem de saída do conversor.

Uma malha de realimentação para controle automático do valor eficaz da tensão de saída também deve ser desenvolvida, e fundamentalmente, devem ser realizados estudos que relacionem o uso deste tipo de conversor para determinadas aplicações, quando então poderiam ser apresentados dados para dimensionamento em função da potência requerida para cada utilização.

Finalizando, gostaria de observar que devido à potência dissipada no circuito grameador, o rendimento do conversor é bastante prejudicado. Um circuito regenerativo que possibilita a recuperação da energia durante a descarga do capacitor do circuito grameador deve ser estudado.

REFERÊNCIAS BIBLIOGRÁFICAS

- |1| FAGUNDES, João Carlos dos Santos. "Estudo e realização de um variador estático direto de tensão alternada senoidal". Dissertação de mestrado submetida à UFSC. Florianópolis, 1983.
- |2| MOZDZER JR., Alexander & BOSE, Bimal K. "Three-phase AC power control using power transistors". IEEE Transactions on Industry Applications, pp. 51-57, 1976.
- |3| "Le transistor de puissance dans son environnement". Thomson-CSF, Division Semiconducteurs, 1978.
- |4| "Le transistor de puissance dans la conversion d'énergie". Thomson-CSF, Division Semiconducteurs, 1983.
- |5| "Linear Databook". National Semiconductor Corporation.
- |6| "CMOS Databook". National Semiconductor Corporation.
- |7| ARCHES, Jean-Pierre & FOCH, Henri. "Évolution des circuits d'aide à la commutation des transistors de puissance". EAI 276/15-11-79, pp. 63-69.
- |8| BARBI, Ivo. "Apostila - Disciplina de Eletrônica de Potência II". Curso de Pós-Graduação em Engenharia Elétrica da UFSC, 1985.
- |9| WEAIVING, Rodney Jr. "Snubber technique for HV switched mode power supplies". Electronic Engineering, pp. 39-45, Out., 1978.
- |10| MARJANOVIĆ, Nebojša. "Semiconductor auto-transformer with continuous voltage transformation ratio variation". PCI, pp. 262-267, SET., 1982.
- |11| "POWER TRANSISTORS". Thomson-CSF, 1983.