

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

CONTROLE DIGITAL USANDO MICROCOMPUTADOR DE 16 BITS
COM ARITMÉTICA DE PONTO FIXO

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA

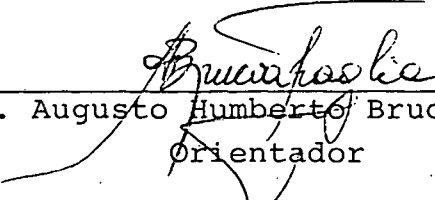
JANÉTTE CARDOSO

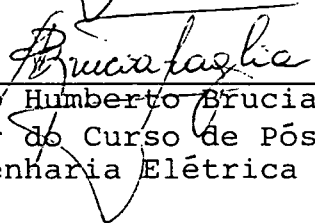
FLORIANÓPOLIS, AGOSTO 1984

CONTROLE DIGITAL. USANDO MICROCOMPUTADOR DE
16 BITS COM ARITMÉTICA DE PONTO FIXO

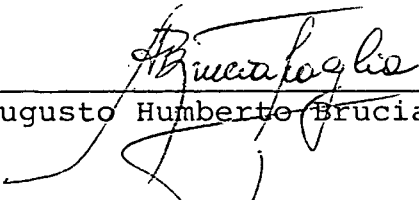
JANÉTTE CARDOSO

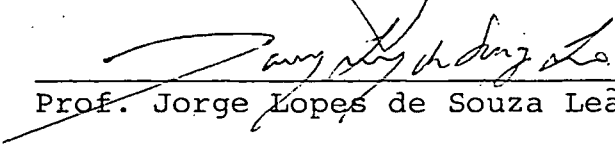
ESTA DISSERTAÇÃO FOI JULGADA PARA A OBTENÇÃO DO TÍTULO DE
MESTRE EM ENGENHARIA - ESPECIALIDADE ENGENHARIA ELÉTRICA E
APROVADA EM SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO.

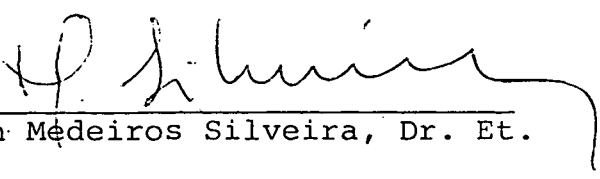

Prof. Augusto Humberto Bruciapaglia, Dr. Ing.
Orientador


Prof. Augusto Humberto Bruciapaglia, Dr. Ing.
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

BANCA EXAMINADORA


Prof. Augusto Humberto Bruciapaglia, Dr. Ing.


Prof. Jorge Lopes de Souza Leão, Dr. Ing.


Prof. Hamilton Medeiros Silveira, Dr. Et.

A

Marcos e Belmira, meus pais,

que muito lutaram na vida

Marquinho e Regina, meus irmãos,

por todos os momentos passados juntos

* Marcos, Regina, Eliane, Daniel, André e Manoella, mortos em 22 de dezembro de 1983 quando o mastro do barco em que navegavam chocou-se com a rede elétrica instalada irregularmente, pela CELESC, sobre as águas da Lagoa da Conceição.

AGRADECIMENTOS

A Marcos Cardoso Filho, que além da ajuda na definição deste trabalho, participou ativamente na concepção e no desenvolvimento da parte material do Controlador Digital.

A Augusto Humberto Bruciapaglia, pela inestimável ajuda prestada na definição e orientação deste trabalho.

A Marcos Cardoso Filho, Joni da Silva Fraga e Jean-Marie Farines, pelo entusiasmo e dedicação com que iniciaram pioneiramente o desenvolvimento da área de microinformática na UFSC, quando ainda não era uma realidade, criando o Laboratório de Microinformática. Homenagem especial ao Marcos que dedicou muito de sua vida e toda sua excepcional capacidade ao crescimento deste laboratório.

A todos que de algum modo contribuíram para a realização deste trabalho: professores, funcionários e colegas, em especial a Jorge Dantas de Mello e Aldayr Dantas de Araújo.

A CAPES e UFSC pelo apoio financeiro.

A Elvio José Bornhausen pela datilografia e José Carlos Luiz pelos desenhos.

RESUMO

Este trabalho trata do projeto e realização de um controlador digital orientado para aplicações em controle de processos em tempo real. O controlador digital desenvolvido, chamado CD-88, baseado no microprocessador iAPX88 de 16 bits com aritmética inteira, é um sistema modular com estrutura mínima podendo ser expandido com facilidade.

Para minimizar o efeito da quantização nos coeficientes, nas operações aritméticas e nas variáveis de entrada/saída, propõe-se um método de escalonamento do algoritmo. Desenvolveu-se ainda um programa de simulação que permite, além de testar o método de escalonamento proposto, escolher a estrutura material (hardware) apropriada para uma aplicação particular.

Usando o controlador desenvolvido, CD-88, e o método de escalonamento proposto, é realizada uma aplicação no controle de velocidade de um servomotor de corrente contínua.

Os resultados experimentais, comparáveis aos obtidos com um computador de recursos maiores (PDP 11/40), atestam o desempenho altamente satisfatório do CD-88.

ABSTRACT

The design and realization of a digital controller to be used in real-time process control applications are presented in this work. The digital controller, called CD-88, is a modular, minimal structure and easily expandable system, based on iAPX88 microprocessor, with 16 bits word length and fixed point arithmetics.

In order to minimize quantization effects a scaling method for the implementation of control algorithms is proposed. For testing scaling methods and choose proper hardware structures, for a given application, a simulation program is also developed in this work.

The proposed digital controller and scaling method are used to realize a DC servomotor speed control. Experimental results, similar to those obtained with a powerful minicomputer, attest the highly effective performance of the CD-88.

ÍNDICE

CAPÍTULO 1

INTRODUÇÃO

1

CAPÍTULO 2

ASPECTOS LIGADOS AO CONTROLE DE PROCESSOS UTILIZANDO
MICROPROCESSADOR

2.1. Introdução	9
2.2. Fatores ligados a Realização de Controladores Digitais utilizando Microprocessadores	10
2.3. Estudo da Discretização na Amplitude (Quantização)	14
2.4. Mecanização da Implementação utilizando Aritmética de Ponto Fixo	20

2.5. Simulação Digital do Comportamento de um Controlador baseado em Microprocessador	29
2.6. Conclusão	46

CAPÍTULO 3

DESCRIÇÃO DO SISTEMA DE CONTROLE DIGITAL

3.1. Introdução	49
3.2. Controlador Digital: Abordagem Geral	49
3.3. Escolha da Parte Material	51
3.4. Descrição da Parte Material	54
3.5. Descrição da Parte de Programação	68
3.6. Conclusão	70

CAPÍTULO 4

APLICAÇÃO DO CONTROLADOR DIGITAL CD-88

4.1. Introdução	73
-----------------	----

4.2. Descrição e Modelagem do Sistema a Controlar	73
4.3. Aspectos teórico-práticos sobre o Controle do Sistema	78
4.4. Estudo em Simulação Híbrida	80
4.5. Controle do Processo Real	89
4.6. Conclusão	94
CAPÍTULO 5	
CONCLUSÕES	97
BIBLIOGRAFIA	100

CAPÍTULO I

INTRODUÇÃO

O advento dos microprocessadores com o desenvolvimento da integração em altíssima escala (VLSI) deu, nos últimos anos, um grande ímpeto ao uso dos microcomputadores em sistemas de controle de processos.

Nos sistemas de controle hierarquizado (fig.1) o uso de computadores nos níveis mais altos, de coordenação, otimização e supervisão, se justifica no caso de processos industriais complexos devido, principalmente, aos custos envolvidos e à necessidade de uma produção de qualidade com baixos custos energéticos e materiais. Mais recentemente, a diminuição do custo dos computadores permitiu a sua introdução nos níveis mais baixos de controle local, em substituição aos controladores analógicos anteriormente utilizados (1), (2).

Apesar de controladores e filtros analógicos terem ainda seu lugar bem definido na indústria, é possível prever a sua progressiva substituição por versões equivalentes baseadas em microprocessadores. O seu uso, no entanto, não se limita a simples substituição dos controladores clássicos analógicos (P, PI, PID) mas amplia as possibilidades de implementação de algoritmos mais complexos, resultado de estudos teóricos de controle até então de

difícil aplicação prática, devido à dificuldade. e ao custo, da sua implementação analógica. O espectro de aplicação dos microcomputadores nos sistemas de controle se amplia ainda graças a evolução de microprocessadores com maior grau de integração, como é o caso dos de 16 bits que contém, por exemplo, operações tais como multiplicação e divisão embutidas em hardware.

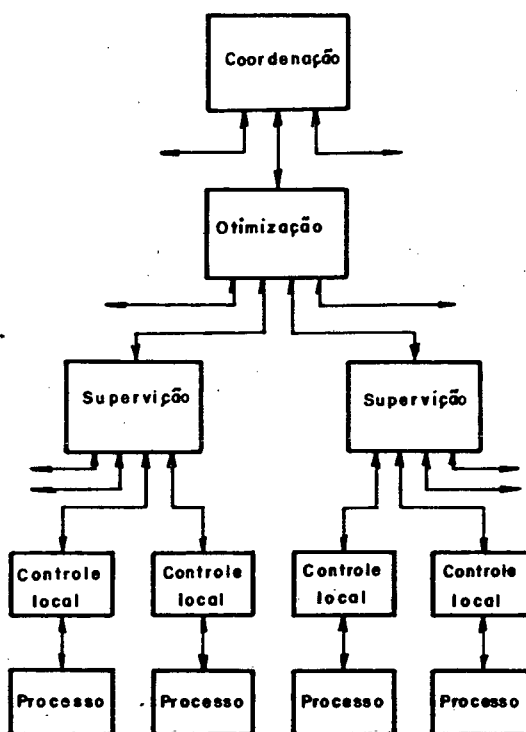


Figura 1: Hierarquia do Sistema de Controle

No nível de controle local, ao qual este trabalho pretende se dedicar, a função de controle implementada analogicamente será substituída por um sistema de controle digital, utilizando microprocessador, que envolverá tarefas de aquisição de

dados da planta e do seu controle. Considerando esta substituição, e a necessidade de se manter o desempenho anterior dentro de critérios de tipo custo/benefício, é importante levar em conta as características do microprocessador quando de sua aplicação em controle. Como o microprocessador é um dispositivo essencialmente sequencial, é possível operar apenas em tempos definidos caracterizando uma discretização no tempo, habitualmente chamada amostragem. O armazenamento das variáveis de entrada, coeficientes e valores intermediários se dá sobre registros de comprimento finito, que permitem representar apenas valores discretos dentro de determinada faixa, dando lugar a uma discretização na amplitude.

A quantização dos coeficientes pode ocasionar uma mudança no parâmetro real implementado provocando um deslocamento de polos e zeros no controlador, e que pode levar a instabilidade do sistema. Esta sensibilidade a variações nos parâmetros é função da estrutura utilizada que, por sua vez, afeta também a velocidade máxima de amostragem (devido ao tempo de cálculo) e a memória necessária.

A mudança da equação característica depende da utilização de aritmética de ponto fixo ou flutuante já que estas influenciam diferentemente nos efeitos da quantização. A utilização de aritmética de ponto flutuante, implementada seja na parte material através de coprocessador aritmético seja na parte de programação inserindo sub-rotinas, permite minimizar o efeito

da quantização (3). Entretanto, restrições em termos de custo no caso da parte material e de velocidade no caso da programação tornam estas soluções muitas vezes inviáveis.

O projeto de algoritmos de controle discretos pode se realizar diretamente a partir de técnicas no domínio discreto onde a planta é representada por um modelo discreto (inerentemente) ou discretizado. Os métodos são ditos exatos, ou diretos, e pode-se citar como exemplo o que define a configuração polo-zero no plano Z usando técnicas de root-locus. Considerando que as técnicas de projeto de controladores e filtros analógicos são bem conhecidas, diversos autores propõem também métodos de transformação de projetos analógicos em projetos digitais equivalentes; são os chamados métodos indiretos. É exigido, entretanto, como conhecimento adicional, a conversão da função de transferência contínua cuja digitalização provoca vários fenômenos não encontrados no projeto contínuo.

O objetivo deste trabalho é o de desenvolver um controlador digital baseado em microprocessador para aplicação em controle de processos. Com base nas vantagens relativas a custo e velocidade e nos estudos de autores (4) segundo os quais é possível, em determinadas aplicações, garantir um bom desempenho, optou-se de início por utilizar aritmética de ponto fixo.

Além da utilização da aritmética de ponto fixo ou flutuante, o efeito da quantização devido ao comprimento finito

dos registros, tempo de cálculo, característica dos elementos de entrada/saída (resolução, tempo de conversão), requisitos de memória, linguagens disponíveis são os principais fatores que devem ser analisados no projeto de controladores digitais no que se refere a parte material e de programação, e são descritos no capítulo 2.

Como a opção era em princípio a utilização de aritmética inteira a preocupação foi a de verificar o desempenho do controlador digital assim constituído, e minimizar os efeitos ligados à quantização na amplitude. Com este objetivo, é utilizado como ferramenta de desenvolvimento um programa que simula um controlador digital baseado em microprocessador com aritmética inteira, e com o qual é possível testar e avaliar o comportamento do sistema controlado por diferentes estruturas (em termos de parte material) e optar por uma delas. Apresenta-se ainda, no capítulo 2, uma sistemática para abordagem do escalonamento para implementações de algoritmos no microcontrolador.

A partir dos resultados obtidos no capítulo 2, escolheu-se como estrutura material um microcontrolador com unidade de processamento de 16 bits, conversores de dados AD e DA ambos de 8 bits. O microcontrolador chamado CD-88 descrito no capítulo 3 é desenvolvido ao redor do microprocessador iAPX88 com instruções de multiplicação e divisão inteiras. Possui entradas/saídas digitais e analógicas e interface com um computador

hospedeiro PDP 11/40.

No capítulo 4, o microcontrolador CD-88 é aplicado ao controle de um servomotor de corrente contínua. Os resultados obtidos com o CD-88, utilizando o método de escalonamento proposto na implementação do algoritmo de controle permitem demonstrar o bom desempenho do microcontrolador.

As conclusões obtidas no estudo, projeto e implementação do microcontrolador no controle de processo em tempo real, assim como propostas de outros trabalhos, são apresentados no capítulo 5.

CAPÍTULO II

ASPECTOS LIGADOS AO CONTROLE DE PROCESSOS

UTILIZANDO MICROPROCESSADOR

2.1. Introdução

Muito embora a situação mais frequente na indústria de transformação, seja a de se utilizar controladores e filtros lineares analógicos, assiste-se, a partir da última década, à progressiva substituição dos mesmos por dispositivos digitais baseados em microprocessador. Este fato se deve às características que lhes são inerentes, quais sejam: flexibilidade, facilidade de projeto e implementação, possibilidade de realização de tarefas simultâneas, confiabilidade crescente e constante diminuição do custo.

Com o objetivo de desenvolver um controlador digital para controle de processos em tempo real, são apresentados e discutidos neste capítulo os fatores que permitem escolher uma solução em termos de parte material (hardware) e de programação (software).

Uma característica importante ligada a implementação de algoritmos utilizando microprocessador é a quantização. Vários autores (3), (5), (6) analisaram seus efeitos e indicaram a necessidade de escalonamento a fim de minimizá-los, sem pro-

por, entretanto, um método sistemático e generalizado. Apresenta-se aqui uma sistemática para a abordagem da questão do escalonamento em implementações envolvendo aritmética de ponto fixo.

Um dos problemas encontrados pelo projetista de um sistema de controle, é o de saber, a priori, que tipo de estrutura material de microcontrolador satisfará as especificações de projeto que dizem respeito ao desempenho do sistema global e, particularmente, ao comportamento da variável (ou variáveis) controlada (controladas). Com o objetivo de diminuir esta lacuna, foi desenvolvido um programa computacional que simula o comportamento de um sistema linear monovariável (qualquer) controlado por microcontrolador com aritmética de ponto fixo e comprimento de palavra finito, e o compara com o que seria obtido usando um controlador digital com aritmética de ponto flutuante e representação de até 64 bits. O programa, que será apresentado neste capítulo, permite optar por diferentes comprimentos de palavra de unidade de processamento, conversores analógicos/digitais e digitais/analógicos além, é claro, dos parâmetros do sistema, da lei de controle e do período de amostragem.

2.2. Fatores ligados à Realização de Controladores Digitais utilizando Microprocessadores

São conhecidas algumas características que o microprocessador - base de muitos controladores digitais -

possui, tais como confiabilidade e baixo custo, principalmente no que se refere a expansão do sistema. Considerando que no projeto e escolha de controladores deve-se levar em conta critérios de desempenho, custo, facilidade de implementação e manutenção, o projetista do sistema deve ter clareza de todas as características do microprocessador, não só com o objetivo de escolha, mas também com o de explorar ao máximo suas potencialidades para a obtenção de melhor desempenho.

Como o microprocessador é um dispositivo essencialmente sequencial, que executa ações passo a passo segundo uma lógica definida pelo programa, é necessário um certo tempo para processar uma informação. Este fato leva à discretização (quantização) da informação no tempo, habitualmente denominada amostragem. Trata-se, no plano teórico, da característica mais importante ligada ao uso de computadores no controle e, por esse motivo, deve sempre ser levada em conta.

Por outro lado, devido à natureza intrínseca dos sistemas digitais, informações de origem analógica, coeficientes e resultados de operações, só podem ser aproximadamente representados nos seus registros de comprimento finito dando lugar a uma discretização na amplitude ou, simplesmente, quantização. Trata-se, também, de uma característica relevante cuja importância tem sido minimizada a partir de considerações tais como: "deve-se escolher conversores analógico-digitais que não deteriorem a pre-

cisão do sensor que levanta a informação", "trabalhar, se necessário, com precisão dupla ou tripla", etc. Tais soluções, no entanto, podem implicar num considerável aumento do custo do projeto sem implicar necessariamente em sensíveis melhoras de desempenho.

Decorrentes das características acima expostas, ou associados às mesmas, surgem outros fatores que devem ser analisados, quais sejam:

- Período de amostragem
- Tempo de cálculo
- Requisitos de memória
- Requisitos de programação

. Período de Amostragem:

Os limites inferior e superior do período de amostragem são fixados respectivamente a partir do tempo de cálculo necessário para executar uma iteração, e das condições do Teorema de Shannon.

O desempenho do sistema em função do período de amostragem pode ser analisado por vários métodos, em particular, pelo método do lugar das raízes.

. Tempo de Cálculo:

Definido como o intervalo entre a solicitação da

informação relativa ao processo e a ação do controlador sobre o mesmo, o tempo de cálculo é determinado a partir de:

- tempo de conversão dos elementos de entrada/saída (conversores AD e DA, multiplexadores).
- tempo de execução do algoritmo utilizado.

O tempo de execução depende do número de operações aritméticas no intervalo - que difere segundo a estrutura do algoritmo (forma padrão, companheira, canônica) (4),(5) - e do tempo de execução de cada instrução, função do processador utilizado.

. Requisitos de memória:

As necessidades de memória dependem diretamente da estrutura do controlador adotado e da implementação do algoritmo, que varia segundo o microprocessador utilizado (5) (número de instruções utilizadas para executar determinada tarefa, por exemplo). Entretanto, o baixo custo relativo do Kbyte de memória torna este fator secundário em muitos casos.

. Requisitos de Programação:

O estudo das especificações em termos de velocidade de atuação do controlador para uma determinada aplicação é de fundamental importância para permitir a opção por um tipo de

linguagem (a nível de máquina ou alto nível). A facilidade de programação e o seu custo (incluindo tempo de desenvolvimento, testes, compiladores e montadores) também devem ser levados em conta nesta escolha. A necessidade de gerenciamento do sistema computacional e de comunicação com dispositivos periféricos (principalmente o terminal de vídeo do operador) e com outros computadores torna necessário o uso de um sistema operacional cujo grau de complexidade dependerá do tipo de aplicação.

2.3. Estudo da Discretização na Amplitude (Quantização)

No estudo teórico de sistemas amostrados leva-se em conta apenas a discretização das variáveis no tempo, considerando que a amplitude dos sinais nos instantes de amostragem, os coeficientes do algoritmo e os resultados das operações aritméticas serão realizados na forma contínua. Entretanto, a implementação de filtros e controladores digitais implica na utilização de dispositivos com registros de comprimento finito - nos quais as variáveis são armazenadas - que permitem representar apenas valores discretos dentro de determinada faixa. Introduce-se assim uma não-linearidade cujos efeitos são ligados:

- à quantização dos sinais de entrada e saída,
- à quantização dos coeficientes do algoritmo, e
- à quantização dos resultados das operações aritméticas.

Considerando que a quantização dos sinais de entrada e

saída decorre da necessidade de digitalizar sinais analógicos, e vice-versa, na minimização dos seus efeitos deverão ser levados em conta critérios tais como: precisão dos sensores utilizados, níveis de ruído presente nos sinais, etc.

Já os efeitos da quantização dos coeficientes e resultados de operações dependem fundamentalmente do tipo de aritmética utilizada (ponto fixo ou flutuante), da forma de representação dos números negativos e da estrutura do algoritmo. A utilização de aritmética de ponto flutuante, implementada seja na parte material através de co-processadores aritméticos, seja na parte de programação inserindo sub-rotinas, permite minimizar o efeito da quantização (3). Entretanto, restrições em termos de velocidade no caso da programação e de custo no caso da parte material, tornam estas soluções muitas vezes indesejáveis.

Na perspectiva de se construir um controlador digital com base em microprocessador, minimizando o seu custo sem no entanto deteriorar o seu desempenho, torna-se extremamente importante proceder a um estudo detalhado da quantização na amplitude. A esse respeito, na literatura (7), (8), (9), (10) são encontradas diversas abordagens determinísticas ou estocásticas.

Em relação à truncação ou arredondamento das variáveis de entrada/saída a conclusão mais importante apontada pelos autores é que ela não pode ser causa de instabilidade de um sistema

projetado para ser estável, podendo, no entanto, provocar erros estáticos ou oscilações.

Quanto aos coeficientes, a truncação ou arredondamento provoca alterações na dinâmica e especialmente na estabilidade do sistema. Assim, para um dado comprimento de palavra é necessário um cuidadoso escalonamento para melhorar a precisão com que os coeficientes são representados assim como procurar implementar estruturas de algoritmo pouco sensíveis às variações nos parâmetros.

Com o intuito de minimizar os efeitos ligados à quantização, em implementações utilizando aritmética de ponto fixo, propor-se-á, após um breve estudo das causas, um método sistemático de escalonamento.

2.3.1. Quantização dos sinais de entrada

Os sinais de entrada analógicos são convertidos numa sequência de números pelo conversor analógico digital (CAD). A sequência de valores de um CAD de n bits de resolução varia entre $-2^{(n-1)}$ e $2^{(n-1)} - 1$ (ou 0 e 2^n) para sinais entre os valores V_{min} e V_{max} especificados pelo fabricante.

A característica entrada-saída de um conversor AD bipolar é mostrada na figura 2.1.

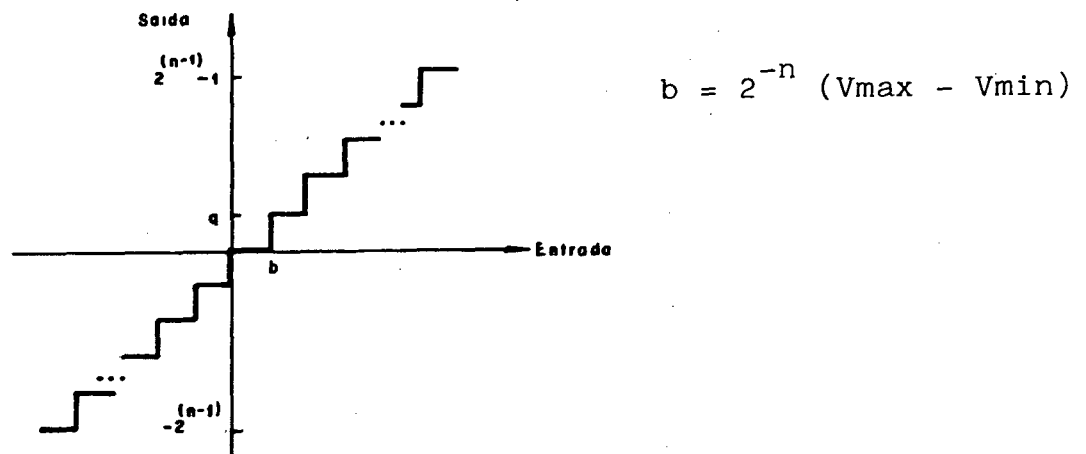


Figura 2.1: Característica entrada/saída do CAD

2.3.2. Quantização dos Coeficientes

Os coeficientes do algoritmo de controle, armazenados em registros de comprimento finito, podem somente assumir certos valores discretos, aproximações dos valores de projeto, obtidos por truncação ou arredondamento dos mesmos. A quantização introduz, portanto, uma mudança no parâmetro real implementado e, por conseguinte, no comportamento do sistema controlado. Faz-se necessário, então, procurar realizações pouco sensíveis a variações nos parâmetros do algoritmo de controle.

Há vários estudos na literatura (5), (11), (12) acerca da influência da estrutura utilizada na implementação de algoritmos, permanecendo ainda importante campo de pesquisa. (4), (13), entre outros, concluíram em seus trabalhos, que algoritmos de ordem n devem ser realizados como conexão paralela ou série de

módulos de 1ª e 2ª ordem.

2.3.3. Quantização nos cálculos aritméticos

As operações básicas envolvidas na implementação de algoritmos lineares invariantes no tempo são a multiplicação por uma constante e adição.

. Multiplicação:

Considerando que o conteúdo do registro do controlador digital representa um número fracionário, o produto de dois números permanecerá fração, sendo que os bits menos significativos podem ser truncados ou arredondados.

Quando é utilizado o arredondamento, o resultado independe do tipo de representação empregada para os números negativos: sinal e magnitude, complemento 1 ou complemento 2. O mesmo não ocorre na truncção, onde a faixa de erro é a mesma para números positivos e negativos quando se utiliza complemento 2, mas depende do sinal do número no caso do sinal/magnitude e complemento 1. Na figura 2.2 temos a relação gráfica de entrada/saída para as diferentes realizações.

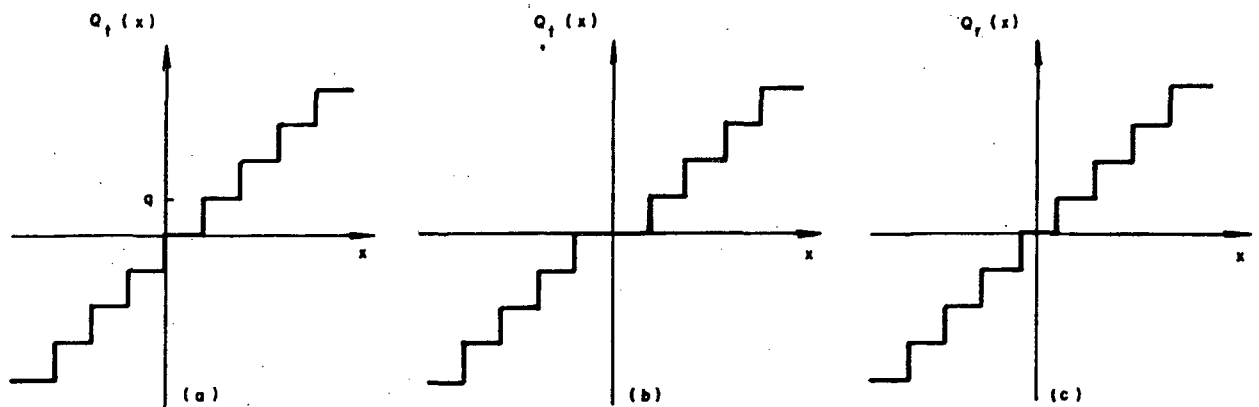


Figura 2.2: a) Truncação com complemento 2, (b) Truncação com complemento 1, c) Arredondamento

. Adição:

O resultado da soma de dois números fracionários, considerando que o registro representa uma fração, não pode exceder a unidade, sob pena de provocar uma não-linearidade ("overflow") cujo efeito é indicado através da característica entrada-sáida do somador na figura 2.3.a. Como se verifica nesta figura, para um valor $V + \Delta V$, o resultado da adição passa de $+V$ a $-V$, introduzindo uma distorção no desempenho global do sistema. A adição de limitadores elimina este efeito, embora acarrete uma saturação, conforme indicado na figura 2.3.b. Embora aproximada por retas, a característica entrada-sáida da figura 2.3 é representada por pontos, indicando valores discretos.

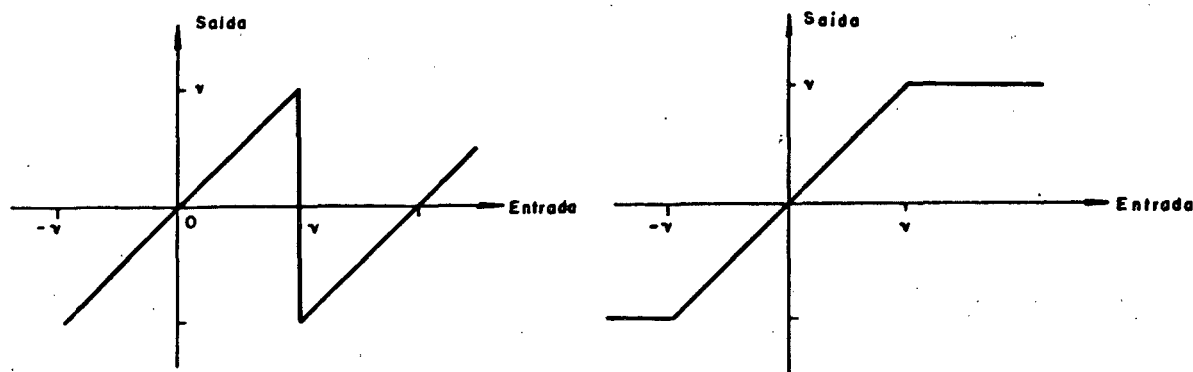


Figura 2.3: (a) Adição com overflow e (b) utilizando limitadores

Devido à pequena faixa dinâmica da representação utilizando ponto fixo, o efeito da quantização é mais acentuado nesta. Um cuidadoso escalonamento dos coeficientes, sinais de entrada e variáveis intermediárias se faz necessário para evitar a distorção do desempenho do controlador.

2.4. Mecanização da Implementação utilizando Aritmética de Ponto Fixo

A fim de garantir o desempenho adequado do controlador digital utilizando aritmética de ponto fixo, procurou-se sistematizar um método geral de escalonamento, que permita a implementação de algoritmos na forma geral.

Seja

$$G(z) = \frac{U(z)}{E(z)} = \frac{\sum_{j=0}^m b_j z^{-j}}{1 - \sum_{i=1}^n a_i z^{-i}} \quad (2.1)$$

a função de transferência de um controlador digital projetado de modo tal a satisfazer determinadas especificações, onde $E(z) = R(z) - Y(z)$ é a transformada Z do sinal atuante, $R(z)$ da referência, $Y(z)$ da saída do processo e $U(z)$ do sinal de controle.

A realização de $C(z)$ implica na implementação da equação diferença (eq.2.2) ou da equação de estado (eq.2.3).

$$u(k) = \sum_{i=1}^n a_i u(k-i) + \sum_{j=0}^m b_j e(k-j) \quad (2.2)$$

$$x(k+1) = Ax(k) + Be(k) \quad (2.3.a)$$

$$u(k) = Cx(k) + De(k) \quad (2.3.b)$$

Analisando as equações 2.2 e 2.3 observa-se que a cada iteração ter-se-á o produto de variáveis de saída, entrada e estado (eq.2.3) pelos respectivos coeficientes, bem como a soma de tais parcelas. Portanto, estão envolvidos numa mesma iteração sinais de entrada, saída e intermediários além dos coeficientes.

Deve-se considerar então, no estudo do escalonamento, os diferentes módulos envolvidos com as variáveis acima citadas. São estes os conversores de dados AD e DA e a unidade de processamento, conforme a figura 2.4.

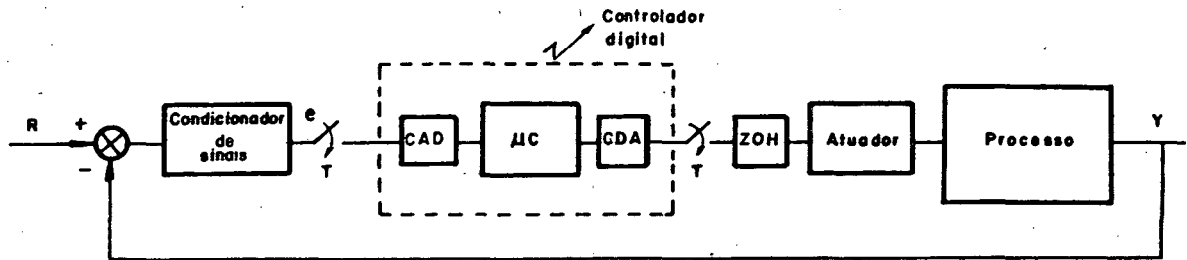


Figura 2.4: Representação do sistema à malha fechada

Para obter um melhor desempenho no que diz respeito à precisão, imunidade ao ruído e utilização do comprimento da palavra do CAD, é necessário que o sinal analógico excursione totalmente entre os valores limites de entrada. Para adequar o sinal à faixa do conversor AD deve ser adicionado ao processo um condicionador de sinais (fig. 2.4). O ganho introduzido pelo condicionador deve ser levado em conta quando do projeto do controlador.

Da mesma forma, é necessário na saída do conversor DA um atuador para dirigir o processo. Este também deve ter seu ganho considerado no projeto.

2.4.1. Exemplo Introdutório

A fim de facilitar a compreensão do método de escalonamento proposto, e de definir as variáveis nas suas diversas etapas, apresenta-se o exemplo a seguir.

Considere-se a relação

$$u(k) = ae(k) \quad (2.4)$$

a ser realizada pela máquina da figura 2.5 onde n e m são os números de bits dos conversores AD e DA respectivamente, N o número de bits da palavra do microprocessador (μP) e onde, sem perda de generalidade, considerou-se que as tensões de entrada e saída dos conversores AD e DA são as mesmas.

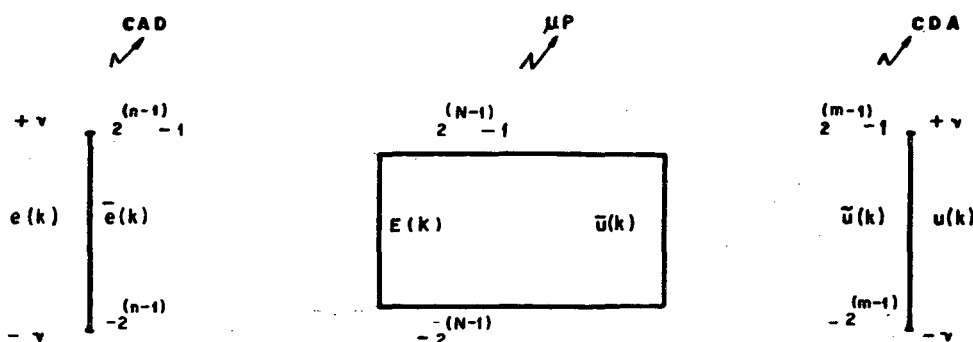


Figura 2.5: Representação das variáveis

Se se pretende realizar a relação 2.4. maximizando, ao mesmo tempo, o uso da palavra da máquina deve-se analisar as variáveis envolvidas em cada bloco do controlador (figura 2.5). Embora não representado nas equações, os valores de $\bar{e}(k)$, $E(k)$, $\bar{u}(k)$, $\hat{u}(k)$ e $\tilde{u}(k)$ são quantizados.

a) $u(k) = e(k)$, $a=1$

Tem-se então a variável de saída do conversor AD

$$\bar{e}(k) = \frac{2^{n-1}}{V} e(k) = C_0 e(k) \quad (2.5)$$

a variável intermediária $\bar{u}(k)$ representando a equação com o sinal de entrada escalonado

$$\bar{u}(k) = \frac{2^{N-1}}{2^{n-1}} \bar{e}(k) = C_1 \bar{e}(k) \quad (2.6)$$

e a variável de saída do microprocessador $\tilde{u}(k)$, entrada do conversor DA

$$\tilde{u}(k) = \frac{2^{m-1}}{2^{N-1}} \bar{u}(k) = C_2 \bar{u}(k) \quad (2.7)$$

o valor de saída do controlador é

$$u(k) = \frac{V}{2^{m-1}} \tilde{u}(k) = C_3 \tilde{u}(k) \quad (2.8)$$

isto é,

$$u(k) = \frac{2^{n-1}}{V} \times \frac{2^{N-1}}{2^{n-1}} \times \frac{2^{m-1}}{2^{N-1}} \times \frac{V}{2^{m-1}} \times e(k) = e(k) \quad (2.9)$$

Observa-se, do exemplo, que os coeficientes C_0 e C_3 são realizados automaticamente no ato das conversões, não acontecendo o mesmo com C_1 e C_2 que devem ser introduzidos pelo projetista sob pena de não realizar a função desejada.

No que segue serão considerados apenas valores dentro da máquina, $\bar{e}(k)$, $\bar{u}(k)$ e $\tilde{u}(k)$ seguindo a notação do exemplo.

b) $a \neq 1$ $u(k) = ae(k)$,

Considerando o exemplo do caso anterior, tem-se

$$\bar{u}(k) = aC_1 \bar{e}(k) = aE(k) \quad (2.10)$$

Como $E(k)$ está normalizada em relação à unidade de processamento, o seu valor máximo é 2^{N-1} (equivalente a uma unidade de máquina, 1 UM). Nestas condições, para evitar a saturação da palavra do microprocessador, será necessário realizar os coeficientes como fração da unidade de processamento (1 UMup). Isto é obtido normalizando a equação em relação ao seu valor máximo expresso em unidades de máquina (neste caso $U_{max} = a \text{ UM}$).

$$\hat{u}(k) = \frac{a}{U_{max}} E(k) \quad (2.11)$$

$$\tilde{u}(k) = C_2 U_{max} \hat{u}(k) \quad (2.12)$$

como $\tilde{u}(k)$ é a entrada do conversor DA, seu valor máximo é a unidade de máquina do CDA (1UMcda). Por sua vez, o valor máximo de $\hat{u}(k)$ é 1UMup. Como $1UMcda = C_2 \times 1UMup$, quando $\hat{u}(k)$ atingir seu valor máximo, se "a" for maior que a unidade $\tilde{u}(k)$ (equação 2.12) será maior que 1UMcda, o que implicará numa saturação representada na figura 2.6.a. Neste caso, a equação (2.12) pode ser aproximada por uma função linear somente para valores de $\hat{u}(k)$ inferiores a $1UMup/U_{max}$. No caso de $a < 1$ (figura 2.6.b), não ocorre saturação e a aproximação é sempre válida. O termo "aproximação linear" é utilizado já que devido à truncção a relação é de fato não linear.

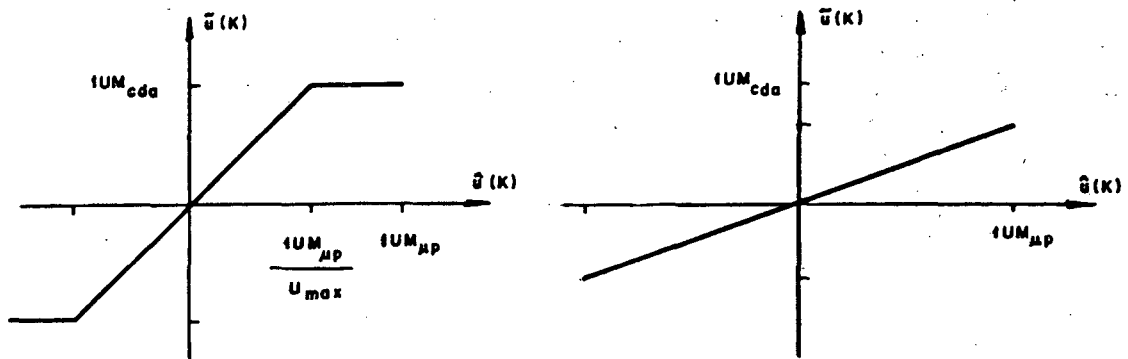


Figura 2.6: Representação de $\tilde{u}(k)$ x $\hat{u}(k)$
 a) $a > 1$ b) $a < 1$

2.4.2. Método Proposto

Controlar digitalmente um processo implica, por exemplo, em realizar uma equação diferença cuja forma geral é:

$$u(k) = \sum_{i=1}^n a_i u(k-i) + \sum_{j=0}^m b_j e(k-j) \quad (2.13)$$

Considerando os resultados do exemplo, obtém-se:

$$\bar{u}(k) = \sum_{i=1}^n a_i \bar{u}(k-i) + \sum_{j=0}^m b_j E(k-j) \quad (2.14)$$

e

$$\tilde{u}(k) = C_2 \bar{u}(k) \quad (2.15)$$

com

$$E(k-j) = C_1 \bar{e}(k-j) \quad (2.16)$$

Como, na equação (2.14), $E(k-j)$ está normalizada em relação ao microprocessador, o seu valor máximo é 2^{N-1} (equivalen-

te a uma unidade de máquina = 1 UM). Nessas condições, para evitar a saturação da palavra do microprocessador será necessário realizar os coeficientes como frações (de 1 UM). Por outro lado, a soma das parcelas envolvidas em (2.14) pode também conduzir a saturação. Deve-se, por conseguinte, escalonar a equação (2.14).

Nesse contexto, é possível distinguir dois casos:

$$a) |a_i| \leq 1 \quad \forall i$$

Neste caso resolve-se os problemas citados introduzindo-se um ganho apropriado na função de transferência do controlador para chegar a:

$$\hat{u}(k) = \sum_{i=1}^n a_i \hat{u}(k-i) + \sum_{j=0}^m \frac{b_j}{U_{\max}} E(k-j) \quad (2.17)$$

$$\tilde{u}(k) = C_2 U_{\max} \hat{u}(k) \quad (2.18)$$

onde U_{\max} é o máximo valor de $\tilde{u}(k)$ expresso em UM, estimado por excesso a partir da equação (2.14). Por razões de implementação da equação (2.18) convém, às vezes, adotar

$$U_{\max} = 2^{\ell} \quad \text{com } \ell \mid 2^{\ell-1} \leq \bar{u}(k)_{\max} \leq 2^{\ell} \quad (2.19)$$

Observa-se que U_{\max} é no mínimo igual ao maior b_j e que se

$$|\hat{u}(k)| \geq 2^{N-1} / U_{\max} \quad (2.20)$$

a operação indicada em (2.18) não precisa ser realizada, pois $\tilde{u}(k)$ saturará, forçando-se, no entanto, $\tilde{u}(k)$ ao valor apropriado ($\pm 2^{m-1}$)

b) $|a_i| > 1$ para algum i

Seja a_{im}

$$\text{INT max } |a_i| \leq a_{im} \leq \text{INT max } |a_i| + 0,5 \quad (2.21)$$

Para tornar fracionários os coeficientes a_i , divide-se o numerador e denominador da função de transferência por a_{im} . Obtém-se então,

$$\frac{\bar{u}}{a_{im}} = \sum_{i=1}^n a'_i \bar{u}(k-i) + \sum_{j=0}^m \frac{b_j}{a_{im}} E(k-j) \quad (2.22)$$

onde os $a'_i = \frac{a_i}{a_{im}}$

Para impedir que qualquer variável do microprocessador exceda a unidade, é introduzido um ganho normalizador U_{max} , estimado a partir da equação 2.14., chegando-se a:

$$\frac{\hat{u}}{a_{im}}(k) = \sum_{i=1}^n a'_i \hat{u}(k-i) + \sum_{j=0}^m \frac{b_j}{a_{im} U_{max}} E(k-j) \quad (2.23)$$

e

$$\tilde{u}(k) = \hat{u}(k) C_2 U_{max} \quad (2.24)$$

Observa-se que se:

$$|\hat{u}(k)| \geq 2^{N-1} / U_{max}$$

a operação indicada em (2.24) não precisa ser realizada pois $\tilde{u}(k)$ saturará. Nesse caso, faz-se $\tilde{u}(k) = 2^{m-1}$ ou $\tilde{u}(k) = -2^{m-1}$.

O método proposto é de fácil aplicação, sua maior dificuldade residindo na determinação dos valores máximos das

variáveis envolvidas. Entretanto, uma vez encontrados valores satisfatórios a implementação é rápida e os resultados excelentes, como será mostrado nos exemplos tratados nos itens 2.5.2.2, 4.4 e 4.5.

2.5. Simulação Digital do Comportamento de um Controlador baseado em Microprocessador

É bem conhecido dos projetistas de sistemas de controle digital que as maiores dificuldades são encontradas quando da escolha da parte material dos mesmos. Esta escolha diz respeito à análise dos fatores expostos no item 2.2, como conversores AD e DA, comprimento de registro da unidade de processamento, velocidade, entre outros.

Seria, então, de grande auxílio ao projetista, uma ferramenta de desenvolvimento que permitisse testar e avaliar o comportamento do sistema controlado por diferentes estruturas (em termos de parte material) e optar por uma delas.

Com base no acima exposto, criou-se, como ferramenta de desenvolvimento, um programa que simula um controlador digital baseado em microprocessador com aritmética de ponto fixo. Quanto a análise do desempenho, escolheu-se comparar os resultados obtidos com o microcontrolador simulado com aqueles que seriam obtidos com um computador digital, denominado a seguir "controlador digital padrão", que utiliza aritmética de ponto flutuante, e comprimento

de palavra de até 64 bits.

2.5.1. Descrição do Programa

O programa de simulação utilizado para o estudo de controladores digitais baseados em microprocessador com aritmética de ponto fixo, por comparação ao desempenho de controladores digitais equivalentes realizados com precisão "infinita" consiste, basicamente, de:

- subprograma de simulação do processo contínuo a controlar (SPC). Utiliza-se para tal o método de Adams-Moulton Preditor-Corretor.

- subprograma de simulação do controlador digital padrão (SCDP). Para a realização desta rotina são utilizados todos os recursos de precisão do minicomputador (PDP 11/40).

- subprograma de simulação do controlador digital baseado em microprocessador (SCDM). Uma série de rotinas que permite simular o controlador utilizando apenas aritmética inteira (ponto fixo) em registro de comprimento finito pré-especificado.

Além destes blocos principais existem, evidentemente, rotinas de entrada de dados, gestão de arquivos e traçado de curvas, entre outras.

O programa foi construído de forma a permitir analisar o controlador em relação a alguns dos fatores expostos nos itens anteriores como resolução da unidade de processamento e conver-

sores de dados, período de amostragem e método de escalonamento.

O sistema malha fechada simulado aparece como um sistema formado por uma planta contínua/controlador digital tanto em relação ao microprocessador simulado com ponto fixo, quanto ao controlador digital com ponto flutuante. Este último pode ser considerado apenas discreto no tempo, devido à precisão fornecida.

A figura 2.7 apresenta o diagrama em bloco da simulação realizada, onde estão indicados os sinais envolvidos. Os sinais referentes ao controle utilizando registros de comprimento finito e aritmética de ponto fixo são: saída do processo controlado $Y_d(t)$, sinal de controle fornecido pelo microcontrolador $U_d(t)$ e o sinal atuante $e_d(t) = R(t) - Y_d(t)$ onde $R(t)$ é a referência. Quanto ao controlador digital padrão, tem-se a saída do processo controlado $Y(t)$, o sinal de controle $U(t)$ e o sinal atuante $e(t) = R(t) - Y(t)$.

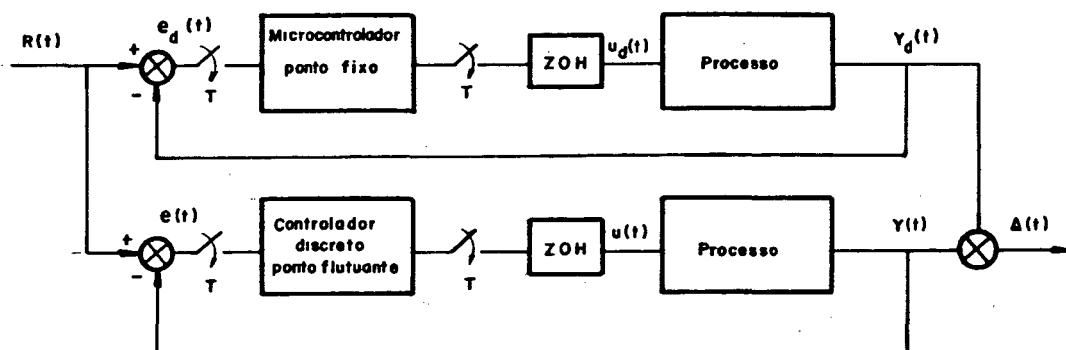


Figura 2.7: Simulação com aritmética de ponto fixo e ponto flutuante: diagrama em blocos

O desvio no tempo entre a saída do processo controlada por um e outro controlador é dado pelo sinal $\Delta(t) = Y(t) - Y_d(t)$.

O programa fornece também o desvio percentual

$$\Delta\%(t) = \frac{Y(t) - Y_d(t)}{Y(t)} \times 100$$

2. 5.2. Exemplo de Utilização do Programa

Nesta seção, com intuito de ilustrar a aplicação do programa, considerar-se-á o controle digital de um servomotor CC. O conjunto acionador, servomotor e medidor de velocidade é modelado como um sistema de 1ª ordem com função de transferência:

$$\frac{Y(s)}{U(s)} = \frac{g}{1 + \tau s} \quad (2.25)$$

onde $U(s)$ e $Y(s)$ representam respectivamente os sinais de entrada e saída do sistema, variáveis entre +5,0 e -5,0, g é o ganho e τ a constante de tempo.

Considerando que o sinal de controle será aplicado ao sistema utilizando um sustentador de ordem zero, obtém-se a função de transferência amostrada

$$\frac{Y(z)}{U(z)} = \frac{g(1 - \exp(-T/\tau))}{z - \exp(-T/\tau)} \quad (2.26)$$

Optou-se por um controlador do tipo proporcional-integral (PI) com função de transferência amostrada

$$C(z) = \frac{U(z)}{E(z)} = \frac{Kc(z-A)}{(z-1)}$$



com $E(z)=R(z)-Y(z)$.

A equação que realiza o controlador é

$$u(k) = u(k-1) + kcE(k) - kcAE(k-1) \quad (2.28)$$

Aplicando o método de escalonamento desenvolvido neste capítulo, as equações a serem implementadas no microcontrolador são as seguintes

$$\hat{u}(k) = \hat{u}(k-1) + \frac{Kc}{U_{max}} E(k) - \frac{KcA}{U_{max}} E(k-1) \quad (2.29)$$

$$\tilde{u}(k) = C_2 U_{max} \hat{u}(k) \quad \text{para} \quad \hat{u}(k) < 2^{N-1} / U_{max} \quad (2.30.a)$$

$$C_2 2^{N-1} \quad \text{para} \quad \hat{u}(k) \geq 2^{N-1} / U_{max} \quad (2.30.b)$$

Os valores C_1 e C_2 , como já foi visto anteriormente dependem da configuração utilizada : número de bits da unidade de processamento e dos conversores AD e DA. Os valores de kc e A são escolhidos em função do comportamento desejado para a saída do sistema.

2.5.2.1. Projeto do Controlador

Considerando-se as funções de transferência dadas pelas equações (2.26) e (2.27) e uma estrutura a malha fechada com realimentação unitária, como mostrada na figura 2.7, chega-se à função de transferência amostrada à malha fechada:

$$\frac{y(z)}{R(z)} = \frac{Kc (z-A)}{z^2 - (1+\beta -Kc\alpha)z + (\beta -Kc\alpha A)} \quad (2.31.a)$$

com:

$$\alpha = g(1 - \exp(-T/\tau)) \quad (2.31.b)$$

e

$$\beta = \exp(-T/\tau) \quad (2.31.c)$$

Como a presença do integrador, no percurso direto, garante erro nulo em regime permanente para referências constantes, resta definir as especificações do regime transitório. Foram escolhidos duas raízes complexas conjugadas:

$$z_1 = Re + jIm, \quad z_2 = \bar{z}_1$$

para definir uma resposta transitória caracterizada por um amortecimento $\xi = 0,38$ e uma frequência natural não amortecida $w_n = 28,0$ rad/s, como mostrado na figura 2.8.

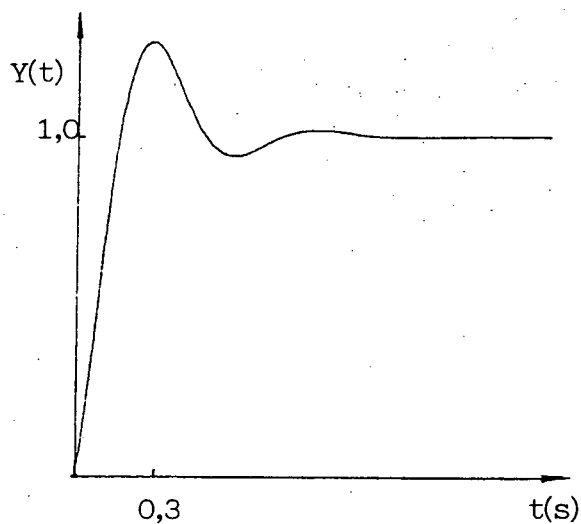


Figura 2.8: Resposta ao degrau do sistema à malha fechada

Obteve-se então:

$$Kc = \frac{1 + \beta - 2Re}{\alpha} \quad (2.32.a)$$

$$A = \frac{\beta - (Re^2 + Im^2)}{1 + \beta - 2Re} \quad (2.32.b)$$

sendo que os valores numéricos obtidos para uma relação $T/\tau = 0,2$, foram:

$$Kc = 1,77 \quad e \quad A = 0,4057$$

2.5.2.2. Resultados

Considerando que os parâmetros passíveis de ser mudados no programa são, além da estrutura e coeficientes de processo e controladores, a estrutura material do microcontrolador (definida pelos números de bits da palavra da unidade central de processamento, do conversor analógico-digital e do conversor digital-analógico), o período de amostragem e a referência a ser seguida, imaginou-se uma série de experiências na qual pode-se estudar, separadamente, o efeito da mudança de um parâmetro particular no desempenho do sistema global à malha fechada. Em todos os casos, manteve-se constante o processo, descrito em 2.5.2, mudando-se apenas os coeficientes do algoritmo de controle quando do estudo de mudanças no período de amostragem.

2.5.2.2.1. Estudo do Comportamento do Sistema frente a variações no sinal de referência

Os resultados apresentados nas figuras 2.9, 2.10, 2.11 e 2.12 foram obtidos controlando-se o sistema com o controlador digital padrão e com um microcontrolador digital com estrutura definida por:

- unidade central de processamento de 16 bits
- conversor analógico-digital de 8 bits (± 5 volts)
- conversor digital-analógico de 8 bits (± 5 volts)

para uma relação T/τ de 0,2.

Na figura 2.9.a são apresentadas, superpostas, as respostas no tempo, $Y(t)$ e $Y_d(t)$ (vide figura 2.7), obtidas quando da aplicação de um degrau de amplitude 0,5, usando-se, alternadamente, o controlador padrão e o microcomputador. Em 2.9.b. são apresentadas as variáveis de controle $U(t)$ e $U_d(t)$ e, finalmente, em 2.9.c., apresenta-se o desvio percentual $\Delta\%(t)$ entre a resposta padrão e a obtida usando o microcontrolador. Da mesma forma, em 2.10, 2.11 e 2.12 são apresentados os resultados obtidos para mudanças da referência, em degrau, de amplitudes 1,0, 1,5 e 2,0 respectivamente.

Por observação dos resultados pode-se concluir que o comportamento da variável controlada pelo microcontrolador, $Y_d(t)$, é bom durante a fase transitória da evolução, não acontecendo o mesmo em regime permanente onde, pelas características do algo-

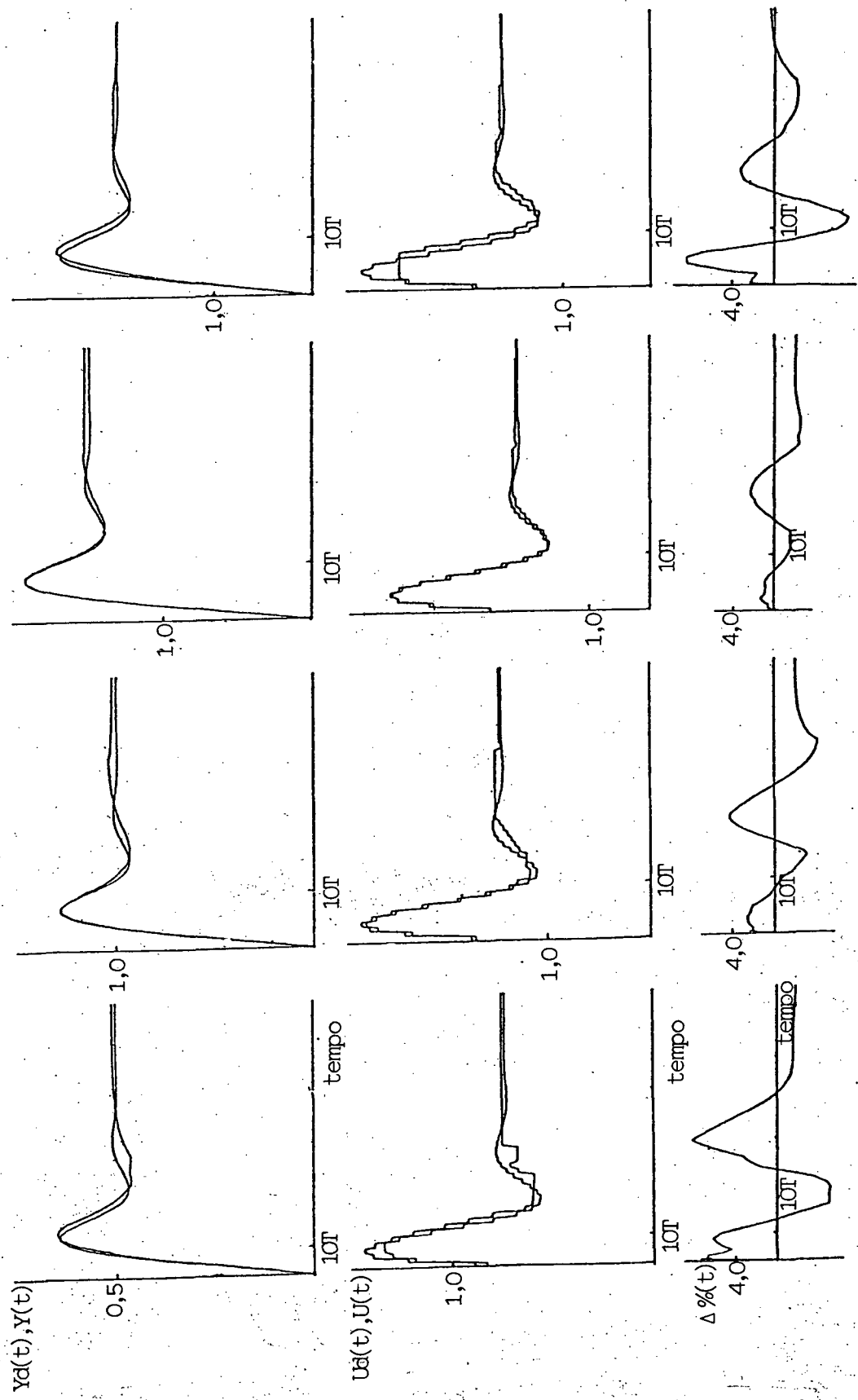


Fig.2.9: Ref.=0,5 Fig.2.10: Ref.=1,0 Fig.2.11: Ref.=1,5 Fig.2.12: Ref.=2,0
 Estudo do comportamento do sistema frente a variações
 no sinal de referência ($T/\tau = 0,2$)

ritmo implementado, esperava-se ter erro estático nulo. Nos casos apresentados, devido ao fato de, tanto o sinal atuante quanto o de controle, poder assumir somente determinados valores, obtém-se um erro estático - que eventualmente pode ser nulo - menor que 1 LSB/cad (o que em termos de microcontrolador é zero) caracterizando um fenômeno de tipo zona morta.

É importante ressaltar aqui que, dependendo das características do sistema controlado (principalmente o seu ganho) e do algoritmo de controle, a zona morta devida ao dígito de quantização dos conversores pode ser responsável por uma oscilação estável em torno da referência desejada, caracterizando um fenômeno de tipo ciclo limite.

Quanto ao afastamento da trajetória padrão durante o período transitório, podemos concluir que, no caso estudado, não há mudança significativa da dinâmica especificada. Isto quer dizer que os efeitos ligados à quantização a nível dos coeficientes e dos cálculos, assim como os ligados ao uso de aritmética de ponto fixo, não tem alterado significativamente a localização dos polos da malha fechada. As maiores divergências são observadas para os graus de 0,5 e 2,0. No primeiro, a diferença é provavelmente devida à pequena relação existente entre a referência desejada e o valor do bit menos significativo dos conversores, em termos de sinal analógico de erro e/ou de controle. Este fato torna mais visíveis os efeitos ligados à quantização. Já no segun-

do caso, a diferença observada pode ser explicada pela impossibilidade de fornecer, o microcontrolador, uma ação superior a 5,0 como mostra a figura 2.12.b. Há neste caso, devido à saturação da ação de controle, uma sobrecarga da ação integral (integral wind-up) que deve ser compensada por um erro transitório, negativo, maior.

2.5.2.2.2. Estudo do Comportamento do Sistema frente a variações na Estrutura Material do Microcontrolador

Os resultados apresentados nas figuras 2.13 a 2.16 foram obtidos controlando-se o sistema com o controlador digital padrão e com um microcontrolador digital com estrutura de conversores AD e DA variável. Para uma relação T/τ de 0,2 manteve-se o controlador descrito em 2.5.2.1., mudando-se apenas o escalonamento em função das diferentes estruturas estudadas. Em todos os casos aplicou-se um degrau de amplitude 1,0 e, como em 2.5.2.2.1, são apresentadas as respostas no tempo, os controles e o erro percentual.

Na figura 2.13 são mostrados os resultados obtidos utilizando um microcontrolador com estrutura material definida por:

- conversor analógico-digital de 8 bits.
- unidade central de processamento de 16 bits.
- conversor digital-analógico de 8 bits.

dita neste caso estrutura material do tipo (8; 16; 8).

Os resultados consignados nas figuras 2.14 a 2.16 foram obtidos utilizando microcontroladores com estruturas materiais de tipo (8; 16; 12), (12; 16; 8) e (12; 16; 12) respectivamente.

Por comparação das figuras 2.13 e 2.14, observa-se que a passagem da configuração (8;16;8) para a (8;16;12) provoca, no caso estudado, uma diminuição do erro estático. Entretanto, este fato é puramente circunstancial. Com efeito, ao se analisar o comportamento do sinal de controle antes do conversor digital-analógico - $\hat{u}(k)$, usando a notação introduzida em 2.4.2 - percebe-se que o mesmo depende fundamentalmente do sinal atuante e do algoritmo de controle - para os quais nada foi alterado em termos de estrutura - e, em muito menor grau, do aumento de precisão no conversor digital-analógico, que só incidirá no controle $\hat{u}(k)$ através do processo. Assim, para outras condições de funcionamento, devido a problemas de quantização a situação poderá se inverter, provocando maiores erros em regime permanente.

Quanto ao comportamento transitório, pode-se dizer que o aumento do número de bits do conversor digital analógico não provoca mudanças significativas.

Na figura 2.15 são apresentados os resultados obtidos para uma configuração de tipo (12;16;8). Como era de se esperar, ao se aumentar a precisão do conversor analógico-digital, e devido

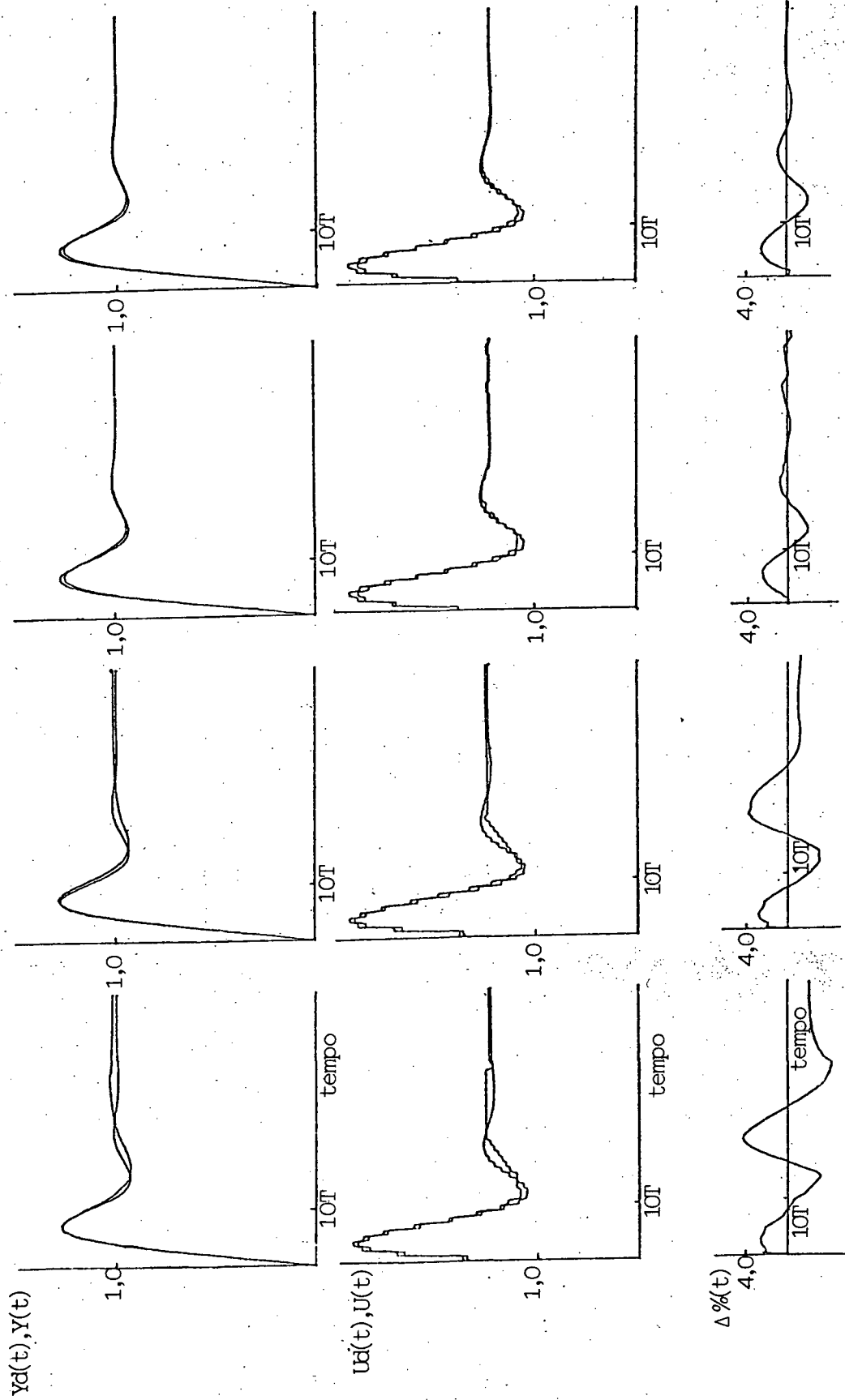


Fig. 2.13:(8,16,8) Fig. 2.14:(8,16,12) Fig. 2.15:(12,16,8) Fig. 2.16:(12,16,12)

Estudo do comportamento do sistema frente a variações na estrutura material do microcontrolador ($T/\tau = 0,2$)

a incidência direta do sinal atuante no sinal de controle, houve uma melhora sensível no desempenho do sistema global.

A redução da zona morta em torno da referência desejada, $R \pm 1\text{LSB/cad}$, provocada pelo aumento do número de níveis de discretização do conversor, é a responsável pela oscilação de amplitude 1LSB/cad observada na saída controlada pelo microcontrolador (figura 2.15.a). Como no caso apresentado não existe nenhum valor do controle (em termos da saída do conversor digital-analógico) capaz de manter a saída do sistema na referida faixa ocorre um chaveamento da variável de controle entre dois níveis vizinhos: um que levaria a saída a ficar por baixo de $R-1\text{LSB/cad}$ e outro a ficar por cima de $R+1\text{LSB/cad}$, causando assim o comportamento de tipo ciclo limite observado. O controle nessa região é de tipo "on-off", acontecendo o chaveamento quando o sinal atuante (erro) assume os valores 1LSB/cad e -1LSB/cad .

Os resultados mostrados na figura 2.16, correspondem a configuração (12;16;12). Observa-se que, apesar de pequenos afastamentos transitórios e um erro estático menor que 0,5%, o comportamento da variável controlada pelo microcontrolador pouco deixa a desejar quando comparado ao da resposta padrão.

2.5.2.2.3. Estudo do Comportamento do Sistema frente a uma mudança no período de amostragem

Os resultados apresentados nas figuras 2.17 a 2.24 correspondem exatamente aos descritos nas seções 2.5.2.2.1 e 2.5.2.2.2 realizados desta vez para uma relação $T/\tau = 0,1$. O processo é o descrito em 2.5.2 e a lei de controle, PI, foi recalculada de modo tal a se obter o mesmo comportamento dinâmico que para os ensaios anteriormente descritos.

Nas quatro primeiras figuras são mostradas as respostas a degraus de referência de valores 0,5; 1,0; 1,5 e 2,0; nas seguintes, para o mesmo degrau de referência (1,0), mostra-se o comportamento do sistema para estruturas materiais de tipo (8;16;8), (8;16;12), (12;16;8) e (12;16;12).

A comparação destes resultados com os obtidos para a relação $T/\tau = 0,2$ permite concluir que, no caso estudado, uma diminuição do período de amostragem não provoca alterações sensíveis no comportamento do sistema controlado. As pequenas diferenças observadas - erros percentuais um pouco maiores - são provavelmente devidas a que, para um período de amostragem menor e o mesmo comportamento dinâmico, a variação da variável controlada, entre duas amostragens sucessivas, é menor. Assim, a informação no conversor analógico-digital variará de um instante de amostragem para o seguinte somente nos bits menos significativos, sujeitos a maior erro.

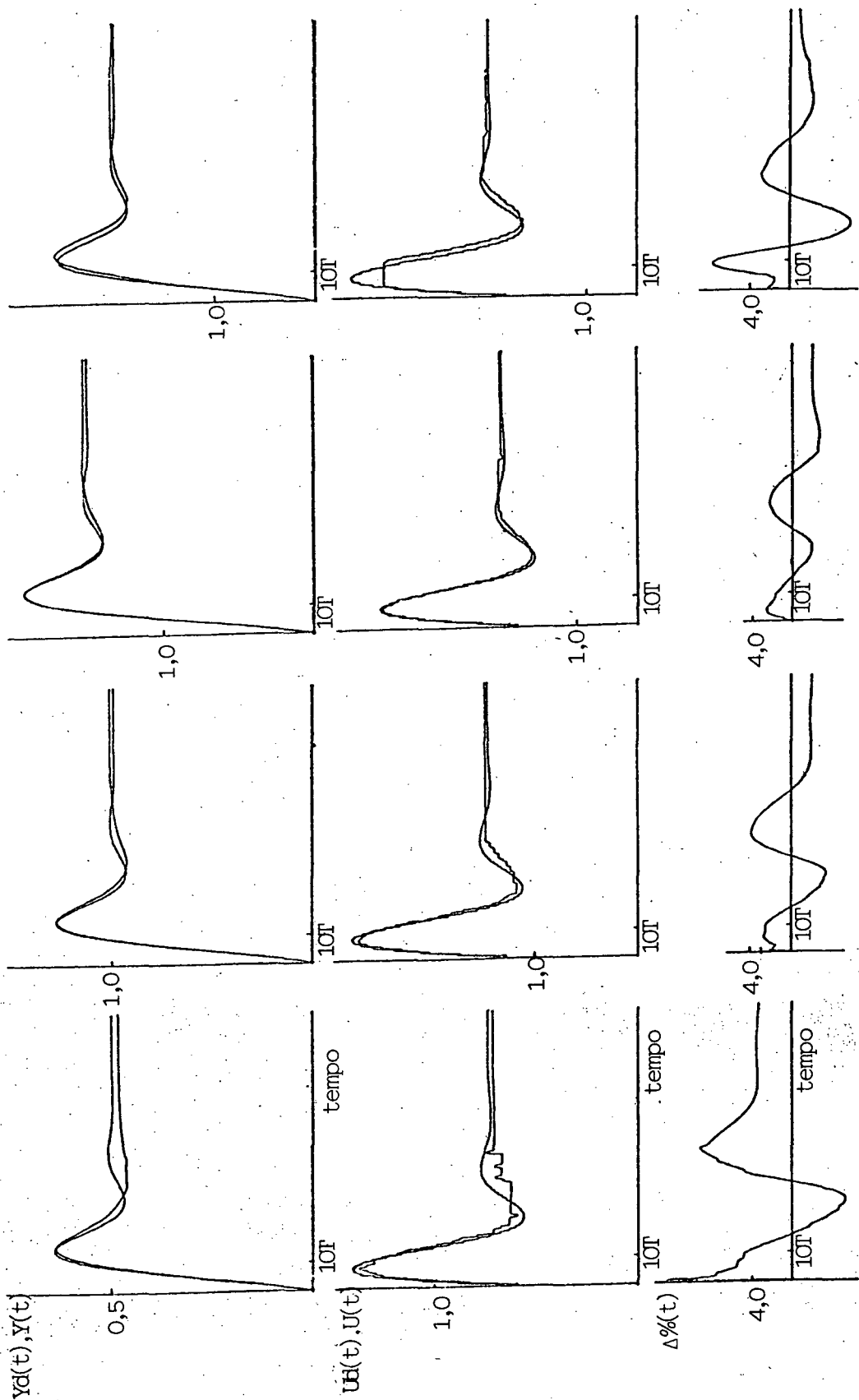


Fig.2.17: Ref.=0,5 Fig.2.18: Ref.=1,0 Fig.2.19: Ref.=1,5 Fig.2.20: Ref.=2,0

Estudo do comportamento do sistema frente a variações no sinal de referência ($T/\tau = 0,1$)

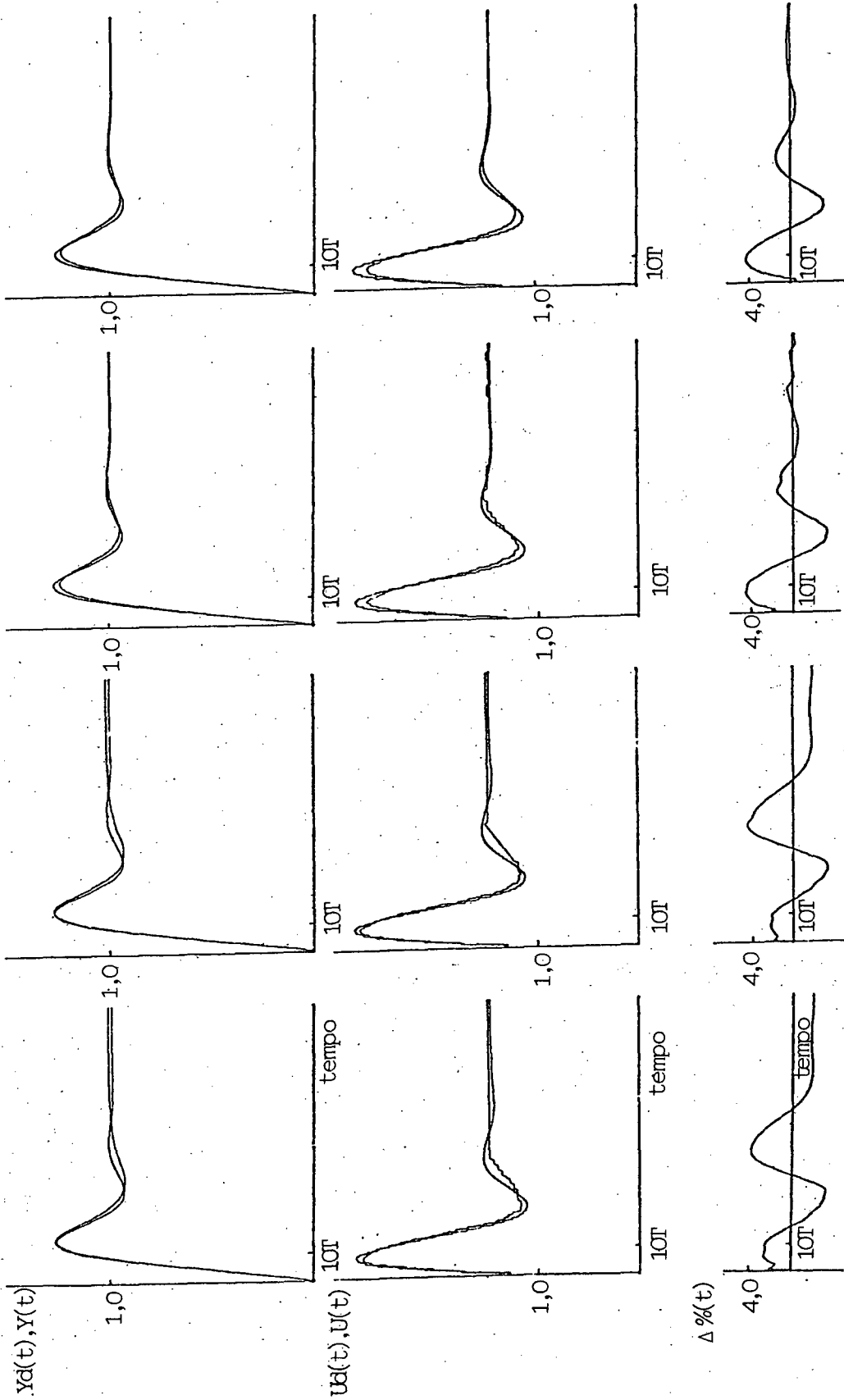


Fig. 2.21:(8,16,8) Fig. 2.22:(8,16,12) Fig. 2.23:(12,16,8) Fig. 2.24:(12,16,12)

Estudo do comportamento do sistema frente a variações na estrutura material do microcontrolador ($T/\tau = 0,1$)

2.6. Conclusão

No presente capítulo foram discutidos os fatores ligados à escolha de um controlador digital, ressaltando-se tanto os aspectos teóricos quanto os tecnológicos ou práticos. Dentre os aspectos teóricos, focalizaram-se principalmente os problemas ligados à discretização (quantização) no tempo e na amplitude. Ainda que a discretização dos sinais no tempo constitua, no plano teórico, a característica mais importante dos sistemas de controle digitais, o seu estudo não foi aprofundado aqui por existir farta literatura a respeito.

Quanto à discretização na amplitude detalhou-se as fontes de erro ligados a não-linearidade introduzida pela quantização de variáveis, coeficientes e operações aritméticas, particularmente para aplicações utilizando aritmética de ponto fixo.

Finalmente, foi desenvolvido um programa de simulação, cujo uso permite selecionar rapidamente a estrutura material mais adequada para uma dada aplicação, além de, é claro, testar o algoritmo de controle projetado, e proposto um método de escalonamento que requer para sua implementação o conhecimento dos valores máximos das variáveis envolvidas. O método permite a minimização dos erros de truncção ou arredondamento a nível de coeficientes e operações aritméticas, dentro dos limites impostos pela estrutura selecionada.

Através de um exemplo de aplicação foi possível tirar um certo número de conclusões sobre o comportamento de um sistema simples, submetido a um controle digital realizado usando aritmética de ponto fixo.

Pode-se concluir que a conjunção do método de escalonamento e o programa de simulação propostos, constitui um ferramental satisfatório para se abordar o projeto de sistemas de controle digitais lineares monovariáveis.

CAPÍTULO III

DESCRIÇÃO DO SISTEMA DE CONTROLE DIGITAL

3.1. Introdução

Neste trabalho, procurou-se projetar e implementar um controlador digital orientado para aplicações em controle de processos em tempo real. A estrutura proposta, com análise dos fatores descritos no Capítulo 2, é mínima e pode, de acordo com as necessidades do usuário, ser expandida com facilidade pela adição de novos módulos.

O controlador desenvolvido, chamado CD-88, é realizado em torno do microprocessador iAPX88 de 16 bits, com instruções de multiplicação e divisão e outras características que o tornam de especial interesse em controle de processos.

No presente capítulo será realizada a descrição da parte material e de programação do CD-88.

3.2. Controlador Digital: Abordagem Geral

Um sistema de controle em malha fechada pode ser representado basicamente por 3 blocos: o sistema ou processo a ser controlado, o bloco de controlador que fornece as entradas necessárias de modo a obter as saídas desejadas, e o bloco de realimen-

tação cuja saída subtraída da referência fornece a entrada do controlador (6).

No entanto, com a utilização de computadores digitais em controle de processos, a arquitetura do sistema de controle tem assumido uma forma diferente pois podem residir no controlador, além da lei de controle, parte do bloco de realimentação, referência, tarefas de monitoração e vigilância, etc.

Utilizando este modo de descrever o sistema de controle de processos são representados no diagrama em blocos da figura 3.1, o sistema a ser controlado, o controlador digital e o ambiente externo que interage com ambos. Em relação ao processo, esta interação se dá através de outras entradas que não as de controle (que serão consideradas perturbações pelo sistema à malha fechada); em relação ao controlador a interação se dá por inter-

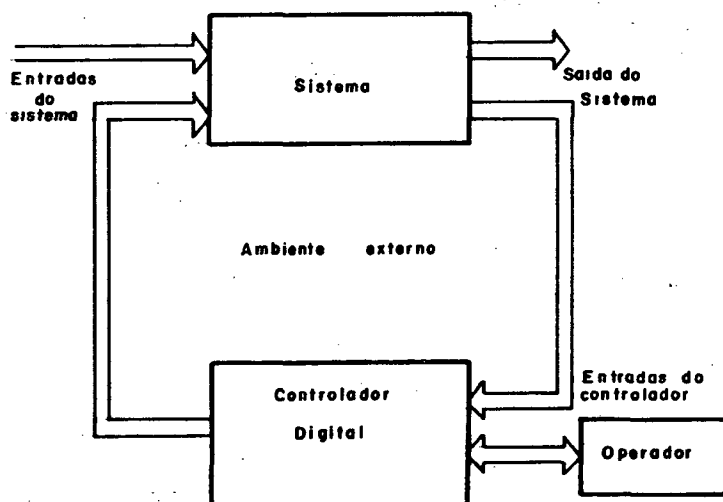


Figura 3.1: Diagrama em blocos do sistema de controle

médio do operador.

A interação com o operador é importante devido a sua capacidade de intervenção na mudança de parâmetros (lei de controle), verificação dos resultados, etc. Esta intervenção pode se dar na forma automatizada ou não.

Considera-se o processo como possuindo entradas e saídas tanto analógicas quanto digitais. Isto porque, embora haja uma tendência crescente ao uso de sensores e atuadores que operam digitalmente, grande parte destes principalmente em indústrias, ainda operam analogicamente. Por este motivo, o controlador digital deve possuir, além das entradas/saídas digitais, entradas/saídas analógicas, o que o torna extremamente flexível.

3.3. Escolha da Parte Material

No projeto e implementação de controladores e filtros digitais, uma das especificações normalmente encontrada diz respeito à minimização da complexidade da parte material (hardware), por razões de custo, sem que o desempenho total seja prejudicado. Este fato torna-se mais importante quando do projeto de um produto a ser reproduzido em larga escala.

Neste trabalho, se pretende realizar um protótipo de uso geral que permita atender as necessidades de expansão do usuário. Esta expansão pode ser necessária devido a exigências de

algoritmos mais complexos, aumento no número de malhas de controle, introdução de operações adicionais como vigilância e monitoração entre outras. Em vista disso, se torna de fundamental importância a escolha de um sistema que por suas características de velocidade, precisão e modularidade permita tal expansão.

Com base no acima exposto e nas conclusões do capítulo 2, escolheu-se o microprocessador iAPX88 pertencente à família iAPX86 da INTEL juntamente com o iAPX86, iAPX186, iAPX286 e coprocessadores como iAPX87 e iAPX89, relacionados no Quadro I. A opção de utilizar componentes da INTEL deve-se ao fato desta possuir segunda fonte de fabricação no Japão e Europa, seguindo orientação da Telebrás para componentes não disponíveis localmente.

QUADRO I

Componente	Duto de Dados (bits)	Duto interno de dados (bits)	Duto endereço (bits) / Capacidade endereçamento (byte)	Endereçamento entrada/saída (byte)	Número de instruções	Função
iAPX86	16	16	20/1M	64K	100(*)	Microprocessador
iAPX88	8	16	20/1M	64K	100	Microprocessador
iAPX186	16	16	20/1M	64K	110	Microprocessador
iAPX188	8	16	20/1M	64K	110	Microprocessador
iAPX87	16	16	20/1M	-	70	Coprocessador numérico
iAPX89	16	16	20/1M	-	54	Coprocessador ent/saída

(*) De fato, o iAPX86 possui mais de 300 instruções a nível de máquina, devido aos diferentes tipos de MOV, por exemplo.

A arquitetura da família iAPX86 é baseada em três importantes princípios: distribuição das diferentes funções do sistema entre componentes especializados, capacidade de multiprocessamento inerente à parte material (hardware) e organização hierarquizada de dutos.

Os registros e instruções do iAPX88 operam sobre palavras de 16 bits. Estas instruções permitem realizar operações de transferência, operações aritméticas (inclusive divisão e multiplicação de números inteiros com e sem sinal), operações lógicas, operações de cadeias (strings) de caracteres, saltos condicionais/incondicionais e apelo de sub-programas, além do controle da unidade central. Sua arquitetura é orientada para linguagem de alto nível (PLM86, PASCAL, FORTRAN, PEARL e ADA).

O microprocessador iAPX88 pode endereçar até 1 Mbyte de espaço de memória além de 64 Kbyte de espaço de entrada/saída. A forma de acesso a memória (realizada em dois tempos: primeiro acesso ao segmento, e após, deslocamento no interior deste) e sua estrutura segmentada, permitem o reposicionamento (relocatabling) de blocos de memória. Com isto é possível escrever programas que são independentes da posição de memória, o que facilita sobremaneira o projeto e manutenção da programação (software) principalmente em sistemas de multiprocessamento ou multitarefa.

Há a possibilidade de expansão do sistema com outros

componentes da família iAPX86. Com o intuito de dotá-lo de capacidade de processamento aritmético rápido, utiliza-se o processador de entrada/saída iAPX89 que otimiza a transferência de dados, liberando o microprocessador desta tarefa. Pode ser acoplado ainda o processador aritmético iAPX87, que realiza operações em ponto fixo e ponto flutuante permitindo uma representação de até 80 bits.

O microprocessador iAPX88 é uma versão do iAPX86; ambos são idênticos, com organização interna de 16 bits, exceto no caminho de dados, de 8 bits neste e 16 naquele. Programas escritos para um microprocessador são rodados sem alterações no outro. A opção pelo iAPX88 deve-se à compatibilidade com sistemas desenvolvidos anteriormente, baseados no 8085, cujo duto de dados é de 8 bits. Nesta aplicação não se justifica a utilização de coprocessadores já que se pretende desenvolver inicialmente um sistema mínimo na sua parte material, que significa minimização de custos no projeto e realização.

3.4. Descrição da Parte Material

O protótipo desenvolvido, representado na figura 3.2 é modular, a cada módulo correspondendo uma placa, exceto os módulos MPP e MPS. Entretanto, a partir de uma configuração definida, o controlador pode ser realizado numa única placa oferecendo vantagens principalmente em termos de custo e confiabilidade.

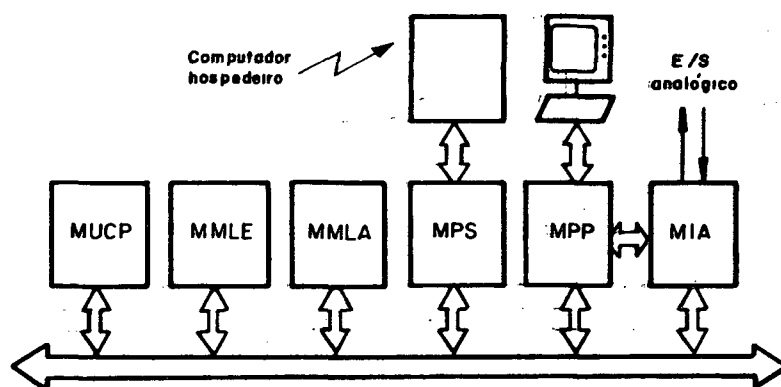


Figura 3.2: Representação modular do controlador digital

O controlador digital, chamado CD-88, compõe-se dos seguintes módulos, ligados entre si por um barramento padrão, que transmite os sinais de controle, dados, endereços e alimentação:

. Módulo Unidade Central de Processamento - MUCP:

Principal elemento de processamento, responsável pelo envio de sinais de controle aos demais módulos. Nele está localizado o microprocessador (UCP) de 16 bits iAPX88 com os demais componentes necessários ao seu funcionamento.

. Módulo Memória de Leitura Apenas - MMLA:

Contém o programa básico, que permite ao operador acessar dados, executar programas, etc, e o programa aplicativo, que executa as funções de controle.

. Módulo Memória de Leitura e Escrita - MMLE

Armazena os dados e resultados intermediários, permite a alocação de programas armazenados em disco, etc.

. Módulo Portal Paralelo - MPP:

Relacionado com o acionamento e aquisição de sinais da parte de lógica digital do sistema a controlar e interface com operador.

. Módulo Portal Serial - MPS:

Desenvolvido de forma a atender ao padrão TTL, enlace de corrente (20 mA) e RS 232-C. É utilizada para interligação do CD-88 com outros sistemas como computador hospedeiro, permitindo a realização de controle distribuído. Também pode realizar interface com operador, se o terminal for serial.

. Módulo Interface Analógica - MIA:

Realiza aquisição e envio de dados relativos à parte analógica do processo, utilizando conversores de dados digital/analógico e analógico/digital.

Nos itens seguintes, serão analisados detalhadamente cada um dos módulos que compõem o controlador digital. Maiores detalhes acerca das montagens, especificações de componentes utilizados, etc, serão encontrados em nota interna do Laboratório de Controle e Microinformática Marcos Cardoso Filho (LCM-MCF).

3.4.1. Modulo Unidade Central de Processamento - MUCP

Pertencem a este módulo, representado na figura 3.3, o microprocessador iAPX88 da INTEL com velocidade de operação de 5 MHz e demais componentes necessários ao seu funcionamento. São estes o gerador de sinais de relógio (clock generator) 8284, o retentor de endereço (address latch) 8282 e o isolador de dados bidirecional (bus transceiver - bidirectional) 8286.

Este módulo, especificamente o iAPX88, é responsável neste sistema por todas as operações aritméticas e operações de controle dos demais módulos.

Ao executar uma instrução de acesso à memória ou dispositivo de entrada/saída, são enviados os seguintes sinais: ATIVAEND (Address Latch Enable - ALE) que indica presença de endereço nas linhas A15-AD0; ATIVADADO (Data Enable - DEN) indicando existência de fluxo de dados; e RECEPTRANS (Data Transmit/Receiver - DT/R) indicando o sentido do fluxo de dados. Como as linhas de dados são multiplexadas no tempo com o byte menos significativo das linhas de endereço, é adicionado ao módulo o retentor de endereço 8282, que demultiplexa endereço e dado. O retentor aumenta ainda a capacidade de corrente das linhas de endereço. Quando o sinal ATIVAEND é ativado, o retentor coloca o endereço no barramento correspondente. O isolador de dados 8286, opcional, aumenta a capacidade de corrente das linhas de dados, permanecendo bloqueado até que seja ativado o sinal ATIVADADO. A utilização destes

dois componentes é fundamental para permitir a expansão do sistema.

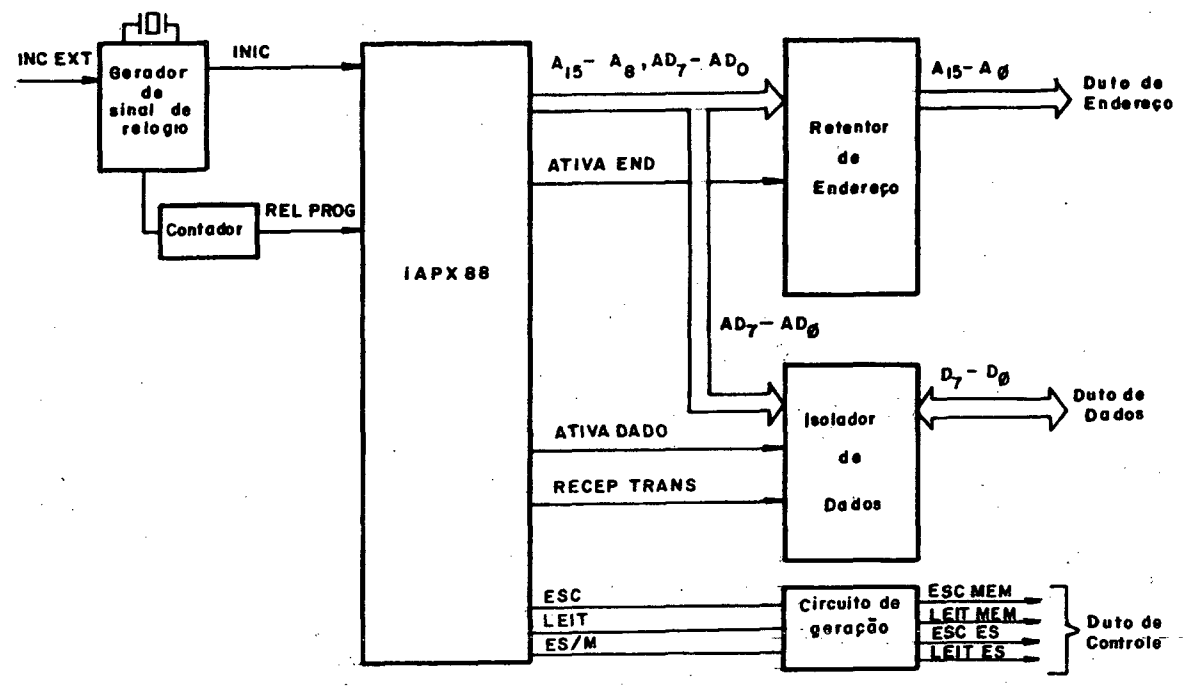


Figura 3.3: Módulo unidade central de processamento

O módulo MUCP gera também sinais de saída que indicam se a transferência é realizada entre a UCP e a memória ou dispositivo de entrada/saída e se o ciclo é de leitura ou de escrita. São eles: LEITMEM, ESCMEM, LEITES e ESCES, conforme quadro II.

QUADRO II

Sinal	Dispositivo	Sentido do fluxo de dados
LEITMEM	memória	leitura
ESCMEM	memória	escrita
LEITES	entrada/saída	leitura
ESCES	entrada/saída	escrita

Existem ainda mais dois sinais gerados por este módulo que são o sinal INIC e RELPROG. O sinal INIC é responsável pela inicialização do sistema a partir de um sinal externo INICEXT(reset). O sinal RELPROG é o relógio ou base de tempo, programável por hardware através de "jumps".

3.4.2. Módulos de Memória

O controlador digital CD-88 possui dois módulos de memória: o Módulo de Memória de Leitura e Escrita MMLE e o Módulo de Memória de Leitura Apenas MMLA.

O módulo MMLE é composto de memórias de leitura e escrita MLE (RAM - random access memory), e permite tanto a leitura como a escrita de informações pela UCP; é utilizada memória estática devido ao menor consumo de potência. O MMLE é utilizado para armazenamento temporário de programas e/ou dados.

O módulo MMLA é composto por memórias MLA, memória de leitura apenas (ROM - read only memory) e permite somente leitura das informações previamente armazenadas. Usualmente são utilizadas memórias reprogramáveis pelo usuário, sendo necessário apenas um circuito de gravação facilmente realizável. O MMLA contém um programa monitor, programa de interface com o sistema de desenvolvimento, programa de controle do processo e outros programas utilitários, que serão descritos mais adiante no item 3.5.

O comprimento da palavra do endereço do iAPX88 é de 20 bits, podendo acessar 1 Mbyte de memória. Já que para esta aplicação não é necessário tal espaço de memória, optou-se por decodificar somente 16 bits do endereço (os menos significativos). Deste modo o espaço de memória vai de 0000H a FFFFH, formando um bloco de 64 Kbytes, que é partilhado pelos módulos de memória. Os módulos podem ocupar qualquer posição no espaço de memória, bastando para isso a programação e decodificação do endereço do módulo. Neste sistema, a parte mais baixa é destinada ao MMLE e a parte mais alta ao MMLA.

A lógica de seleção dos módulos de memória é gerada a partir da decodificação dos endereços presentes no barramento e dos sinais de controle relativo ao módulo selecionado apresentados no Quadro II.

O módulo MMLA (figura 3.4) é selecionado a partir do

sinal LEITMEM, que indica ciclo de leitura de memória. O elemento físico particular dos 6Kbytes de memória deste módulo é selecionado pelo sinal SELMLA (seleciona memória MLA) gerado pelos sinais LEITMEM e bits de endereço que determinam que o fluxo de dados é relativo a este elemento.

O controle do isolador de dados (74125-TEXAS, com tri-estado) é realizado pelo sinal HABS AIDAMMLA, que habilita a saída de dados do módulo em direção ao duto. Este sinal é gerado a partir do sinal LEITMEM e do endereço decodificado.

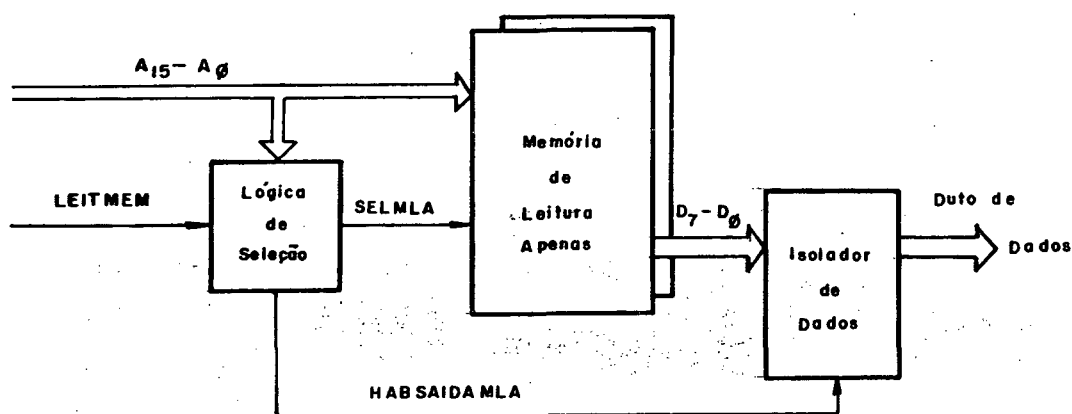


Figura 3.4: Módulo de memória de leitura apenas

Os sinais de controle envolvidos na seleção do módulo MMLE (figura 3.5), ESCMEM e LEITMEM, indicam respectivamente ciclo de memória de escrita e leitura.

O elemento de memória, relativo a posição que se deseja

acessar, é controlado pelo sinal SELBANCO (seleciona banco de memória), gerado a partir do endereço que determina esta posição. O isolador de dados, no ciclo de leitura, é ativado pelo sinal HABS AIDAMMLE, quando então coloca os dados no duto. No ciclo de escrita, o sinal ESCMEM permite que a memória armazene os dados presentes no duto.

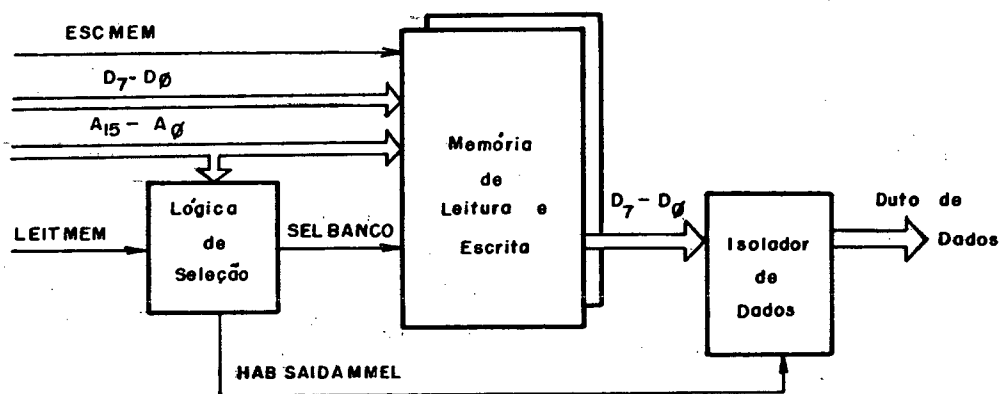


Figura 3.5: Módulo de memória de leitura e escrita

3.4.3. Módulos de Comunicação de Dados

Os módulos de comunicação de dados permitem a troca de informações sob a forma paralela ou serial, através de elementos específicos, ditos portais, programáveis por software. A utilização de uma ou outra forma de comunicação depende de compromissos de velocidade, distância e custo.

O Módulo Portal Paralelo MPP realiza a comunicação

através de portais de entrada/saída paralelo e envia simultaneamente os dados do microcomputador aos periféricos e vice-versa. É utilizado em periféricos rápidos como terminal de vídeo, teclado e sistema de aquisição de dados. A distância entre microcomputador e periféricos não deve ser superior a 10 m.

O módulo portal serial MPS realiza a comunicação através de um portal de entrada/saída serial. O tempo necessário para a troca de informações é mais longo, mas a limitação quanto a distância não é tão crítica sendo função da norma utilizada. O portal de E/S serial pode operar com transmissão síncrona onde o MUCP gera os sinais de temporização e controle, ou assíncrona em que os sinais de temporização são gerados pelo transmissor e receptor conjuntamente (14).

O circuito lógico de seleção de ambos os módulos é similar ao dos módulos de memória.

. Módulo Portal Paralelo - MPP

O módulo portal paralelo MPP é composto de portais paralelos programáveis PPI 8255-INTEL e circuito lógico de seleção destes portais. No sistema proposto, o portal PP1 faz a ligação entre o microcomputador e o terminal de vídeo e teclado; o portal PP2 acopla o microcomputador à interface analógica ou sistema de aquisição de dados (figura 3.6).

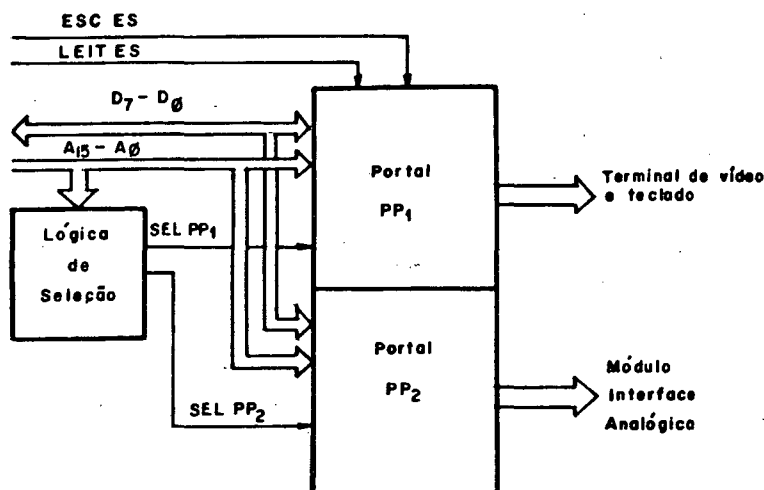


Figura 3.6: Módulo Portal Paralelo

Os portais PP1 e PP2 são ativados pelos sinais SELPP1 e SELPP2 respectivamente. Estes sinais são gerados a partir do endereço decodificado, indicando a realização de uma operação entre o módulo MUCP e dispositivos de entrada/saída. Os sinais LEITES e ESCES (Quadro II) que determinam se o ciclo é de leitura ou escrita de periféricos, são ligados às linhas de seleção do sentido do fluxo de dados da PPI.

. Módulo Portal Serial - MPS

Permite, através das normas padrão RS-232 e elo de corrente, a conexão com outros periféricos como unidade de disco, impressora, etc, e com um computador central ou outros microcomputadores para formar sistemas de controle distribuído, ou hierar-

quizado.

O módulo MPS é composto de portais seriais programáveis USART 8251-INTEL e circuito lógico de seleção e de enlace (figura 3.7).

O portal serial é ativado pelo sinal SELPS, gerado a partir do endereço decodificado, e o registro é acessado através do bit A₀. A indicação do sentido do fluxo de dados é realizada pelos sinais ESCES e LEITES, apresentados no Quadro II.

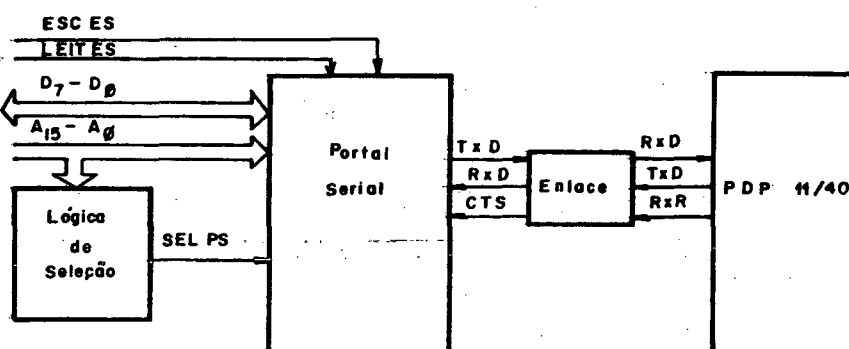


Figura 3.7: Módulo Portal Serial

O bloco "enlace" da figura 3.7 é constituído de fotoacopladores e elementos eletrônicos que isolam eletricamente o CD-88 e PDP 11/40, utilizado como sistema de desenvolvimento. As linhas de transmissão (TxD) e recepção (RxD) de dados do portal serial deste módulo são ligados através do enlace com as linhas RxD e TxD do portal serial do PDP 11/40 (DL-11); a linha de bloqueio RxR (reader run) da DL-11) é ligada à linha CTS (clear to

send) do portal PS.

3.4.4. Módulo Interface Analógica - MIA

O módulo interface analógica MIA possibilita a ligação entre o controlador digital CD-88 e a parte analógica do sistema. É responsável pela aquisição de dados e comando da parte analógica do sistema.

O módulo MIA (figura 3.8) é formado basicamente por conversores de dados analógico/digital (CAD) e digital/analógico (CDA) e um multiplexador e que permite utilizar o CAD para mais de uma entrada analógica.

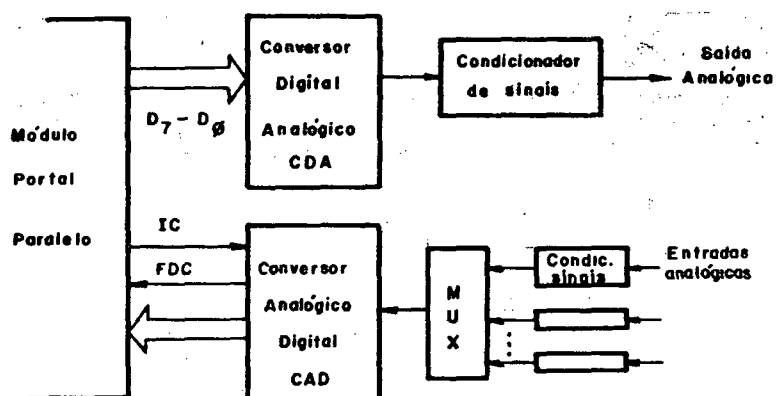


Figura 3.8: Módulo Interface Analógica

Conversor Analógico-Digital

O conversor CAD utilizado, ADC 800-NATIONAL, possui

retentor de saída (latch) e tri-estado (tri-state), velocidade de conversão de até 50 μ s, linearidade de 1/2 LSB e resolução de 8bits. A conversão é realizada utilizando a técnica de aproximação sucessiva, na qual o sinal analógico é comparado através de chaves analógicas em cada ponto de uma rede resistiva. A conversão é realizada da seguinte forma: é enviado por programa através dos módulos MUCP e MPP um pulso de início de conversão IC (start conversion SC). Concluída a conversão (após 40 períodos do sinal de relógio) o CAD envia o sinal de fim de conversão FDC (end of conversion - EOC), indicando que o dado está disponível na entrada do portal PP2 para ser acessado pelo programa.

. Conversor Digital-Analógico:

O conversor CDA utilizado, DAC 03-PMI, tipo rede resistiva R-2R, possui alta velocidade de conversão (2 μ s) e baixa dissipação de potência, com resolução de 8 bits.

Como este modelo é unipolar (tensão de saída entre 0 e 10 v) e sendo de nosso interesse trabalhar com tensões positivas e negativas, adicionou-se um condicionador de sinais que permite esta faixa de valores.

O módulo interface analógica é conectado ao CD-88 através do módulo portal paralelo.

3.5. Descrição da Parte de Programação

O controlador proposto contém como elementos de programação um programa básico - que permite a comunicação com o operador através de um terminal de vídeo e a ligação com um computador hospedeiro - e programas aplicativos.

O programa básico, contido em 4Kb de EPROM, consiste de um sistema operacional simples (monitor) que possibilita carregar, modificar, testar, depurar (debug) e implementar os programas de aplicação através de um terminal de vídeo, além de permitir a comunicação com outros microcomputadores ou com um computador hospedeiro. O computador hospedeiro PDP 11/40, que tem como periféricos duas unidades de disco e uma impressora, é utilizado nesta aplicação como sistema de desenvolvimento.

O sistema operacional utilizado é capaz de executar dez comandos individuais, apresentados no Quadro III (15). Os comandos S, D, I e O permitem examinar, mostrar, receber ou enviar dados seja no formato byte ou word; no último caso o comando deve ser seguido de W após o mnemônico. Os valores hexadecimais válidos vão de 00H a FFH para o formato byte, e de 0000H a FFFFH para o formato word.

O programa aplicativo é formado por um módulo de interface com o operador e um módulo de controle.

O módulo de interface com o operador permite:

- modificar os parâmetros do controlador digital e as referências do sistema;
- inicializar a execução do programa.

Quadro III

Comando	Função
S (substitui memória)	exibe / modifica posições de memória
X(examina e modifica registros)	exibe/modifica registros do 8086
D (mostra memória)	exibe blocos de dados da memória
M (movimenta)	movimenta blocos de dados da memória
I (porta de entrada)	aceita e mostra dados da porta de entrada
O (porta de saída)	envia dados para porta de saída
G (executa)	transfere controle do 8086 do monitor ao programa usuário
N (passo a passo)	executa passo a passo as instruções do programa usuário
R (lê arquivo hexa)	lê arquivo hexadecimal da "paper tape" na memória
W (escreve arquivo hexa)	envia blocos de dados da memória para "paper tape punch".

O módulo de controle é constituído de sub-módulos que executam as seguintes tarefas:

- inicialização do controlador digital - condições iniciais, pro-

- gramação de portais, etc - executada quando da ligação do CD-88.
- geração do período de amostragem a partir de rotinas de atraso.
- aquisição de dados relativos ao processo.
- cálculo do sinal de controle, através do algoritmo obtido utilizando o método de escalonamento proposto no capítulo 2, e envio do sinal.

3.6. Conclusão

Neste capítulo descreveu-se a parte material e de programação do controlador digital CD-88 para aplicação em controle de processos.

A parte material (hardware) do controlador é modular sendo construída ao redor do microprocessador iAPX88. A estrutura mínima proposta é composta por módulos de processamento (UCP de 16 bits), de memória (6Kbytes de EPROM e 4Kb de RAM estática), de entrada/saída digital (paralela e serial) e analógica. A modularidade aliada às características dos componentes utilizados permite, se necessário, a fácil expansão do sistema projetado em termos de memória (até 1Mbyte) e de entradas/saídas. Caso a aplicação se justifique, podem ser incluídos coprocessadores aritmético e de entrada/saída que, liberando a UCP destas tarefas, permitem um melhor partilhamento e maior velocidade.

A parte de programação deste controlador é composta de um programa básico e programas aplicativos. O programa básico

consiste de um sistema operacional simples que permite corrigir programas utilitários utilizando um terminal de vídeo e também a comunicação com um computador hospedeiro onde reside o sistema de desenvolvimento. Os programas de aplicação consistem de programas responsáveis pela aquisição de dados, controle do sistema e comunicação com o usuário para mudança de parâmetros e referência. É possível acrescentar módulos que realizem tarefas de monitoração e vigilância.

CAPÍTULO IV

APLICAÇÃO DO CONTROLADOR DIGITAL CD-88

4.1. Introdução

Nos capítulos precedentes foram abordados os fatores básicos que devem ser considerados no projeto de controladores digitais. Insistiu-se, particularmente, sobre o desempenho no controle de processos de um controlador com comprimento finito de palavra que utilize aritmética de ponto fixo. Tratou-se também da descrição de um protótipo experimental, o CD-88, por nós proposto e construído ao redor do microprocessador de 16 bits iAPX88, possuindo entradas/saídas digitais e analógicas.

No presente capítulo será abordada a avaliação do controlador proposto quando da sua aplicação ao controle de um processo real - servomotor CC - sendo que inicialmente é realizado um estudo em simulação híbrida. Devido à necessidade de um modelo para permitir a elaboração da lei de controle é descrita a identificação do servomotor e apresentado o modelo de controle.

4.2. Descrição e Modelagem do Sistema a Controlar

O processo, esquematizado na figura 4.1, é composto de um motor de corrente contínua a ímã permanente, alimentado por um

amplificador de potência (18V; 0,6A).

A medida de velocidade é realizada por um tacogerador ligado ao eixo do motor através de um trem de engrenagens com relação de 1/4. A relação linear entre a velocidade $w(t)$ e a tensão de saída do tacogerador $V_t(t)$ é

$$w(\text{rad/s}) = \frac{4 \times 1000}{7} V_t(t)$$

A medida de posição é realizada por um potenciômetro de realimentação, ligado por engrenagens ao eixo do motor com redução de 1/64.

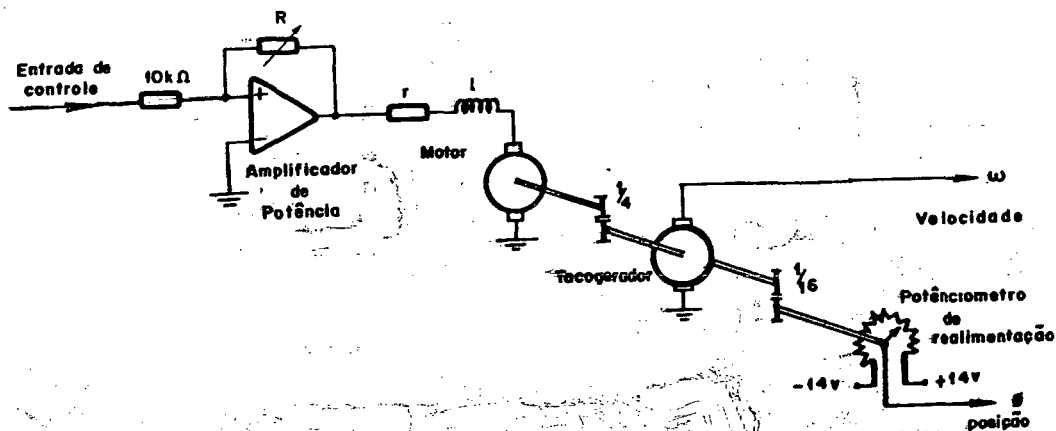


Figura 4.1: Diagrama do servomotor CC

4.2.1. Modelagem

A identificação de um sistema físico pode ser definida como a procura de um modelo que represente com precisão suficiente seu comportamento. O objetivo do modelo é o de permitir a elaboração de uma estratégia de controle, sendo que o grau de precisão

necessária depende das especificações e do tipo deste controle.

O trabalho de identificação consiste em estabelecer o modelo estático e o modelo dinâmico. O primeiro limita-se a definir o comportamento do sistema assim que ele atinge o regime permanente, sendo relativamente fácil de se estabelecer teoricamente. O fato do modelo dinâmico colocar em jogo equações diferenciais, muitas vezes difíceis de estabelecer, leva à elaboração de um modelo dinâmico simplificado onde o estudo experimental tem grande importância.

Neste trabalho, adotou-se o método clássico que consiste em considerar o processo como caixa preta onde se estuda as relações entrada/saída que permitem descrever o sistema a nível de controle.

4.2.1.1. Modelo Estático

O gráfico da figura 4.2 indica a tensão em regime permanente nos terminais do tacogerador (V_t) em função da tensão de entrada aplicada ao amplificador de potência (V_a).

É possível verificar sobre a curva além da zona morta e saturação duas regiões lineares de funcionamento com ganho médio de $0.74(V/V)$.

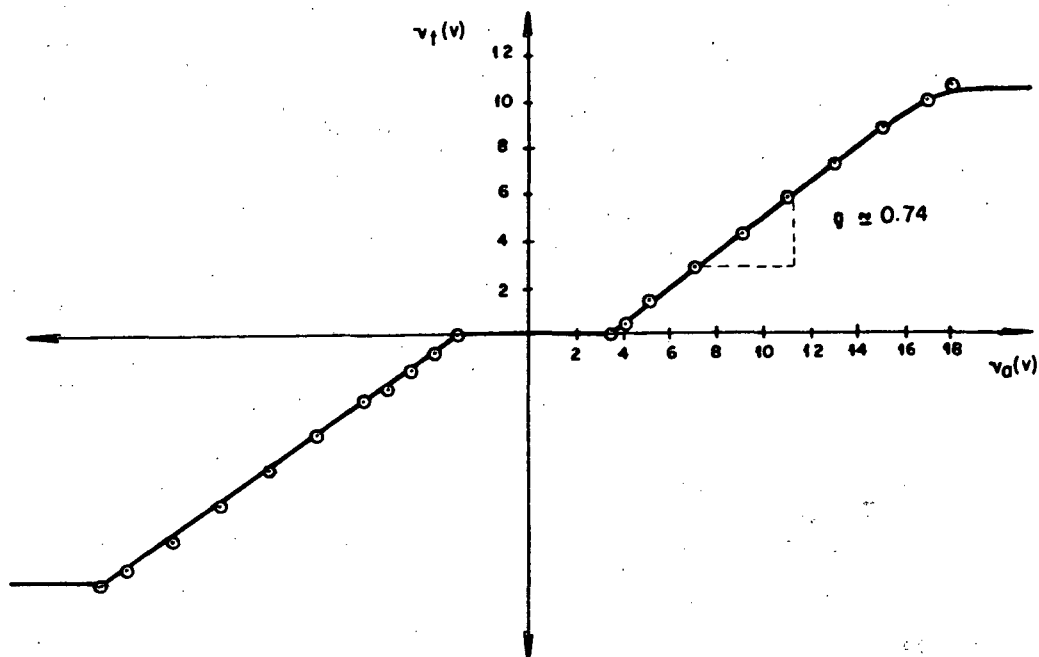


Figura 4.2: Característica Estática

4.2.1.2. Modelo Dinâmico

Escolheu-se estabelecer o modelo dinâmico do sistema estudado a partir de sua resposta ao degrau. Considerando o modelo estático representado pela característica mostrada na figura 4.2, escolheu-se o ponto de operação (10V; 5V), em torno do qual foi realizada a experiência.

A figura 4.3 mostra as respostas do sistema para degraus de amplitude 2,0 volts, positivo e negativo, aplicados na entrada do amplificador de potência.

As curvas da figura 4.3 permitem uma caracterização do sistema como de primeira ordem. Os parâmetros do sistema, ganho

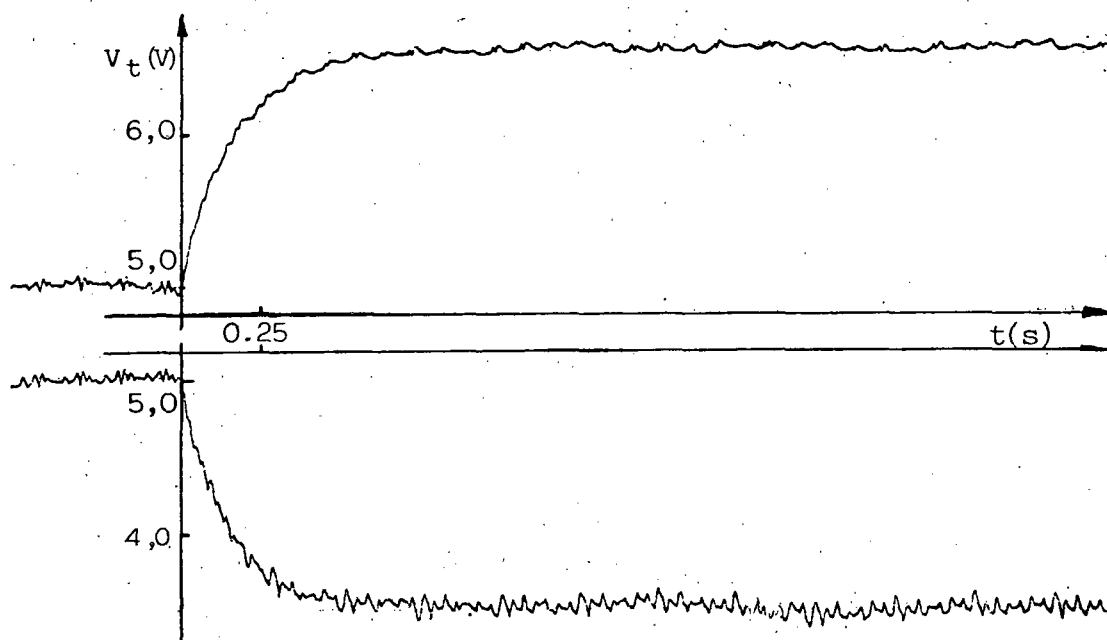


Figura 4.3: Resposta ao degrau

estático g e constante de tempo τ , identificados, são

$$g = 0.74$$

$$\tau = 0.175$$

O modelo representativo do servomotor CC é descrito por

$$G(s) = \frac{0.74}{1 + 0.175s} \quad (4.1)$$

4.2.2. Verificação do Modelo

Para a verificação do modelo deve-se comparar o comportamento do processo e do modelo, ambos estimulados pelos mesmos sinais. Caso não haja identidade de comportamento entre ambos, deve-se modificar o modelo de tal modo a obter melhor conformidade, dentro de certo critério.

Na figura 4.4 tem-se a resposta do sistema e do modelo a um degrau de 2,0 V. Como se verifica na figura, o modelo representa satisfatoriamente o sistema.

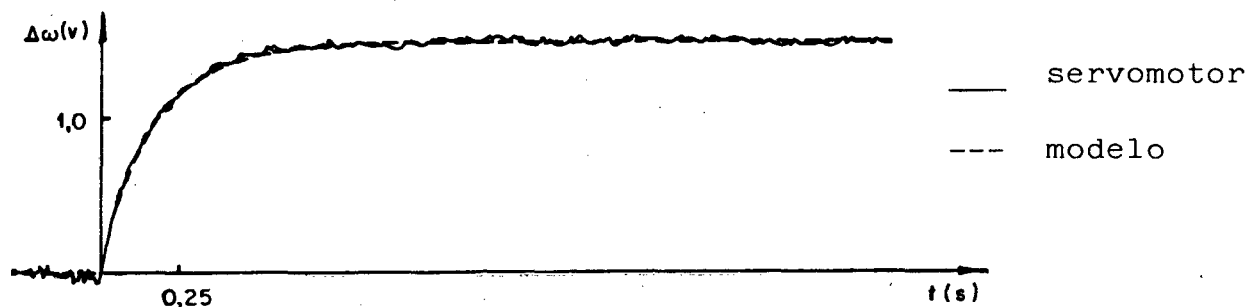


Figura 4.4: Comparação entre processo e modelo

4.3. Aspectos teórico-práticos sobre o Controle do Sistema

Considerando a estrutura de malha fechada com realimentação unitária da figura 4.5 e o modelo de primeira ordem representativo do sistema sob estudo (equação 4.1) propõe-se controlá-lo utilizando o controlador digital CD-88, no qual será implementado um algoritmo do tipo proporcional-integral (PI).

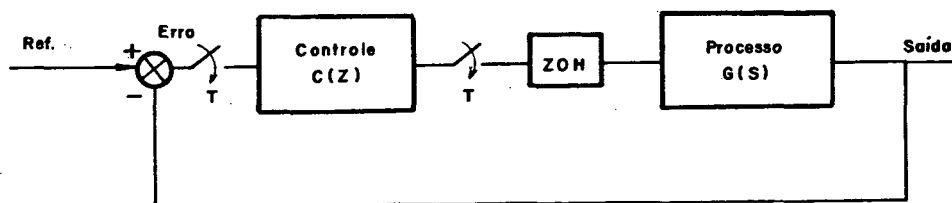


Figura 4.5: Estrutura do Controlador

A transformada Z do conjunto sustentador de ordem zero-processo, para um período de amostragem T é

$$Z\{B_0G(s)\} = G(z) = 0.74 \frac{(1-\exp(-T/0,175))}{(z-\exp(-T/0,175))} \quad (4.2)$$

e a do controlador, já definida pela equação 2.27 (ítem 2.4.2)

$$C(z) = \frac{Kc(z-A)}{(z-1)} \quad (2.27)$$

A transformada Z do sistema malha fechada é representada por

$$H(z) = \frac{Kc\alpha(z-A)}{z^2 + (1 + \beta - Kc\alpha)z + (\beta - Kc\alpha A)} \quad (2.31)$$

com

$$\alpha = 0,74(1 - \exp(-T/0,175))$$

e

$$\beta = \exp(-T/0,175)$$

Para se obter determinado comportamento dinâmico do sistema malha fechada, é necessário estabelecer a localização dos polos de $H(z)$ no plano Z. A presença do integrador garante erro estático nulo para referências constantes, sendo que a escolha dos parâmetros Kc e A do controlador será feita a partir da definição de um tipo particular de evolução dinâmica para o sistema.

O procedimento adotado para análise do comportamento do CD-88 foi o de compará-lo com o controle implementado no PDP

11/40. Neste caso (do PDP 11/40) pode-se considerar, devido aos recursos de precisão utilizado, a inexistência de quantização a nível de coeficientes e cálculos. No entanto, esta existe nas variáveis de entrada e saída provocada pelos conversores de dados AD e DA de 12 bits. O bloco "controle" da figura 4.5 indica o controle implementado através do CD-88 e do PDP 11/40, conforme o caso analisado.

O controlador digital CD-88 - com CPU de 16 bits, conversores de dados AD e DA de 8 bits e utilizando aritmética de ponto fixo, descrito no capítulo 3 - será inicialmente aplicado ao controle do modelo do servomotor simulado em um computador analógico e, posteriormente, ao servomotor de corrente contínua.

4.4. Estudo em Simulação Híbrida

Pela maior facilidade na análise dos resultados devido a inexistência de ruídos, problemas ligados à identificação, etc, é realizado um estudo do comportamento do CD-88 em simulação híbrida, com o modelo do servomotor simulado em um computador analógico EAI TR-20. A estrutura de controle utilizada é a mesma da figura 4.5, sendo que o sustentador de ordem zero faz parte do controlador digital.

São propostos dois tipos de resposta do sistema malha fechada que serão descritos, implementados e analisados a seguir.

4.4.1 Resposta sub-amortecida

Escolheu-se definir os polos do sistema malha fechada (equação 2.31) posicionando-os em

$$z_{1,2} = 0.8 \pm 0.3j$$

o que caracteriza uma resposta do tipo sub-amortecida, com amortecimento $\xi = 0,32$ e frequência natural $w_n = 38,0$ rad/s.

Para o período de amostragem escolhido de 25 ms, a equação característica do sistema malha fechada é dada por

$$z^2 + (1.8669 - 0.0985Kc)z + (0.8669 - 0.0985KcA) = 0 \quad (4.3)$$

que resolvida para os polos definidos acima, fornece os parâmetros do controlador

$$Kc = 2.709$$

$$A = 0.5129$$

A equação que descreve o controlador (eq. 2.28) a ser implementada em ponto flutuante, para os valores de Kc e A acima, é dada por

$$u(k) = u(k-1) + 2.709e(k) - 1.3896e(k-1) \quad (4.4)$$

Já a equação a ser implementada no CD-88 o deve ser utilizando o método de escalonamento proposto no item 2.3. Para esta configuração de estrutura material, os valores de C_1 e C_2 , que devem ser inseridos pelo projetista, são

$$C_1 = 2^{16-8} = 256 \quad (4.5)$$

$$C_2 = 2^{8-16} = 1/256 \quad (4.6)$$

Reescrevendo-se a equação 4.4 para $E(k) = 256e(k)$

$$\bar{u}(k) = \bar{u}(k-1) + 2.709E(k) - 1.3894E(k-1) \quad (4.7)$$

Considerando que para o tipo de evolução programada, o máximo valor de controle é dado por

$$U_{max} = 2 \times 2.709 E_{max} \quad (4.8)$$

e que $E_{max} = 1 \text{ UM}$, tem-se $U_{max} = 5,418$. Assim,

$$\hat{u}(k) = \hat{u}(k-1) + 0.5E(k) - 0.25645E(k-1) \quad (4.9.a)$$

$$= \hat{u}(k-1) + \frac{16384}{32768} E(k) - \frac{8403}{32768} E(k-1) \quad (4.9.b)$$

e

$$\hat{u}(k) = \hat{u}(k)C_2 \times 5.418 = \frac{\hat{u}(k)}{47} \text{ p/ } |\hat{u}(k)| < 6016 \quad (4.10.a)$$

$$128 \quad \text{p/ } |\hat{u}(k)| \geq 6016 \quad (4.10.b)$$

A equação (4.10) permite verificar que o controle $\bar{u}(k)$ aplicado ao processo é linear para valores de $\hat{u}(k)$ compreendidos entre ± 6016 , realizando convenientemente a equação (4.4). (O termo linear é utilizado aqui com o mesmo sentido dado no item 2.3.1). Para valores superiores, devido ao limite imposto pelo conversor DA, satura em 128 (para este caso). Este fato no entanto não constitui limitação maior já que é possível, por exemplo, aumentar a faixa de excursão do sinal de controle, inserindo um

ganho apropriado no atuador. Este ganho deverá ser levado em conta quando da definição do algoritmo de controle. É importante ressaltar que os controladores (analógicos) existentes no mercado, também apresentam saturação.

Considerando, por exemplo, uma faixa de referência reduzida à metade da do caso anterior, para a mesma evolução de controle, obter-se-ia $U_{max} = 2,709$. Nestas condições, as equações a serem implementadas no CD-88 são

$$\hat{u}(k) = \hat{u}(k-1) + E(k) - 0.5129E(k-1) \quad (4.11.a)$$

$$= \hat{u}(k-1) + E(k) - \frac{16807}{32768} E(k-1) \quad (4.11.b)$$

e

$$\tilde{u}(k) = \hat{u}(k)C \times 2.709 = \frac{\hat{u}(k)}{94} \quad p/ \quad |\hat{u}(k)| < 12032 \quad (4.12.a)$$

$$128 \quad p/ \quad |\hat{u}(k)| \geq 12032 \quad (4.12.b)$$

De modo similar a equação (4.10), a equação (4.12) é linear apenas para $|\hat{u}(k)| < 12032$. Comparando estas duas equações, observa-se que a zona linear é maior no último caso apresentado, devido a menor restrição imposta ao valor de U_{max} . Com isso, a precisão dos coeficientes - compare as equações (4.9.b) e (4.11.b) - é aumentada, bem como a dos resultados intermediários e final, embora $u(k)$ tanto em (4.10) como em (4.12) possa assumir somente 256 níveis.

Verifica-se assim a importância fundamental que exerce

a escolha do valor de U_{max} na realização da equação escalonada. Este valor é função principalmente do tipo de evolução que o controle assume, e também da faixa de referência utilizada numa aplicação particular (como no exemplo acima) que reduz o valor de E_{max} ($e(t) = R(t) - Y(t)$) e portanto de U_{max} .

Os resultados obtidos implementando-se as equações (4.11) e (4.12) no microcontrolador CD-88 são apresentados na figura 4.6. Em 4.6.a são mostradas as evoluções da velocidade $W(t)$ (saída do tacogerador) para degraus de referência de 1,0 e 2,0 volts e em 4.6.b os sinais de controle correspondentes. Em idêntica forma, na figura 4.7 são apresentados os resultados obtidos quando do controle do sistema simulado pelo controlador digital padrão fazendo-se uso da relação 4.4.

A comparação entre as figuras 4.6 e 4.7 permite analisar o desempenho do microcontrolador CD-88 com aritmética de ponto fixo. Para o degrau de referência de 1.0 V, o comportamento durante o regime transitório é bastante similar entre $W_d(t)$ e $W(t)$, não ocorrendo ciclo limite em regime permanente. Entretanto, é perceptível um pequeno erro estático, menor que $1/2$ LSB.

Já para a referência de 2.0 V, a velocidade $W_d(t)$ não segue, durante o transitório, a resposta desejada. A figura 4.6.b coloca em evidência a saturação existente no controle, responsável pelo desvio ocorrido. Esta saturação não é decorrente do escalona-

mento da equação mas sim da impossibilidade do microcontrolador fornecer uma ação superior a 5 V, e já havia sido observada na figura 2.12.b quando da simulação desta estrutura. O sinal $W(t)$ na figura 4.7.a segue a evolução proposta, ao menos para este valor de ganho, pois o sinal de controle pode variar dentro de uma faixa duas vezes maior.

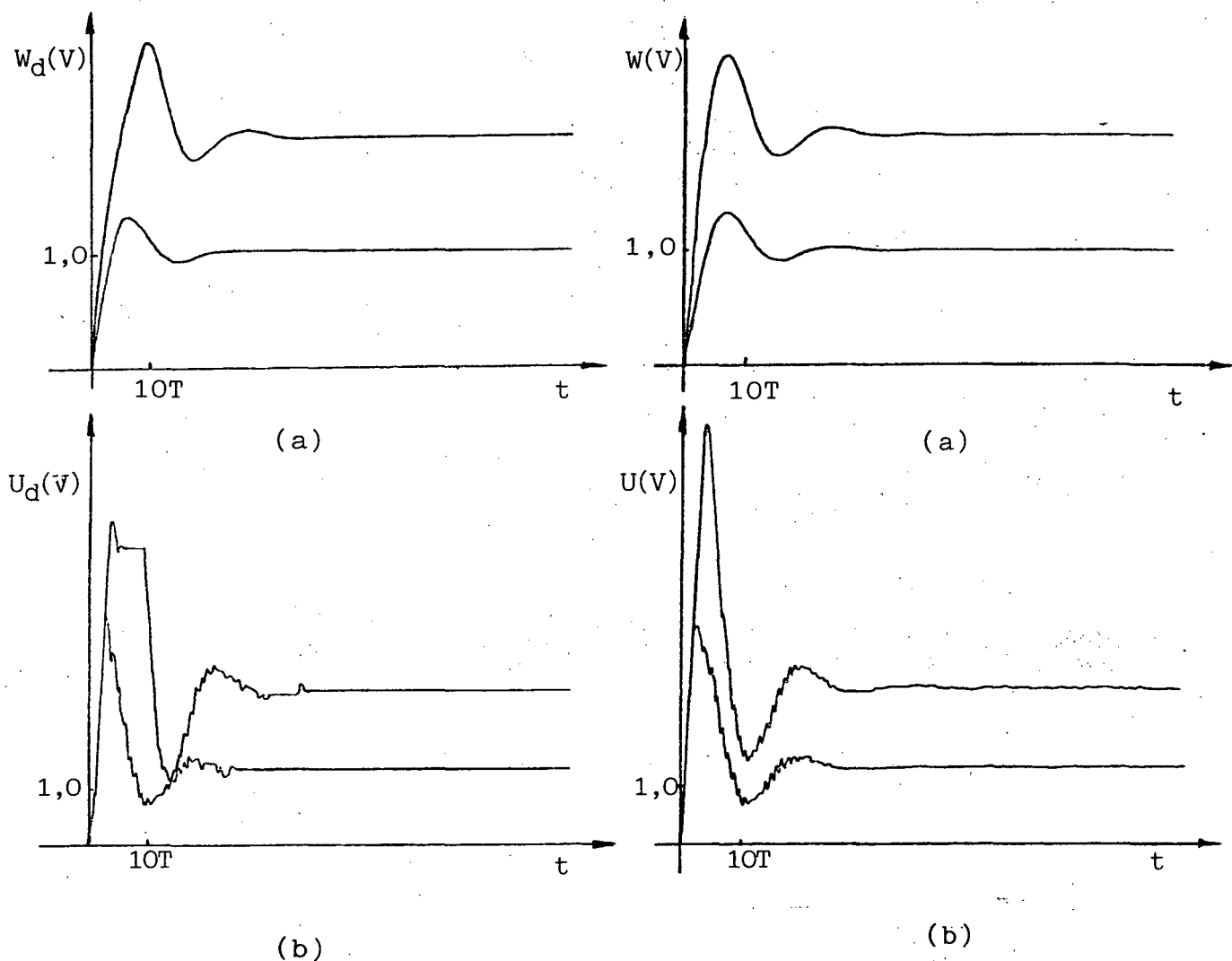


Fig.4.6: Simul. Híbrida - CD88

Fig.4.7: Simul. Híbrida - PDP

Para evitar a saturação o ganho do atuador foi modificado inserindo-se um amplificador com ganho 2 na saída do CD-88.

Os resultados para um degrau de 2,0 são apresentados na figura 4.8.

O comportamento de $W_d(t)$ durante o regime transitório é similar ao de $W(t)$ na figura 4.7, entretanto em regime permanente percebe-se a existência de um ciclo limite. É interessante observar que o valor de saída do algoritmo de controle é de fato $U_d(t)/2$, sendo $U_d(t)$ obtido a partir da multiplicação, exterior ao CD-88. Para este valor de referência, nestas condições, não existe um valor de controle que leve o sistema a referência desejada (dentro da faixa de 1 LSB).

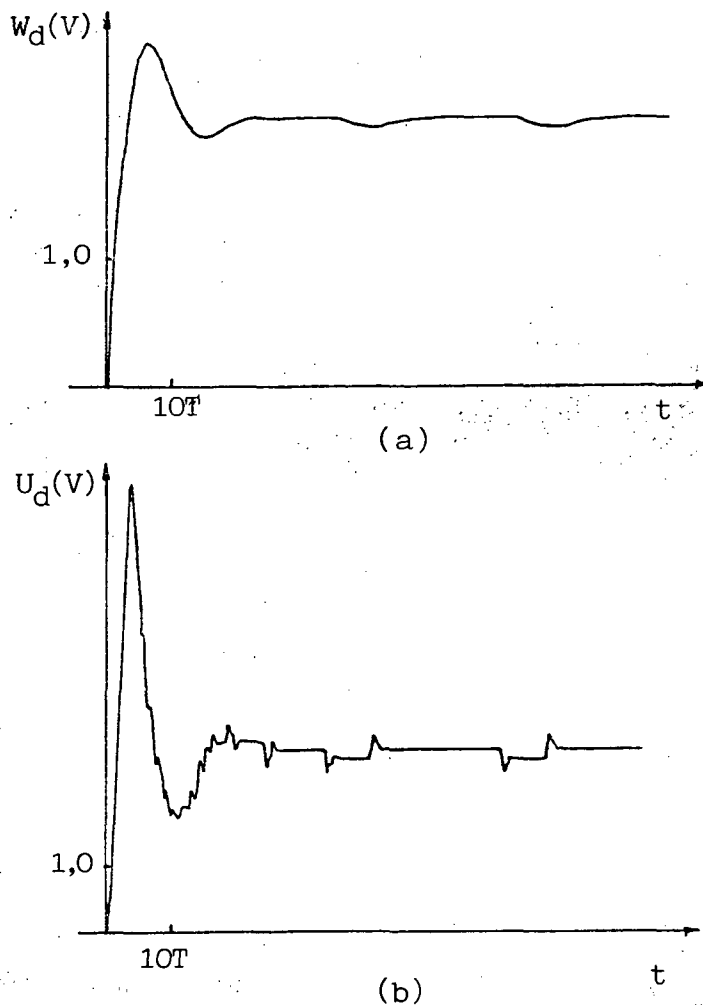


Figura 4.8: Simulação Híbrida - CD88

4.4.2. Resposta em Tempo Mínimo

Para se obter uma resposta que atinja a referência num tempo mínimo de dois períodos de amostragem, a função de transferência do sistema malha fechada deve ter os polos posicionados na origem. Resolvendo a equação característica para estes valores de z_1 e z_2 , e período de amostragem de 150 ms, os parâmetros do controlador da equação (2.27) são

$$K_c = 3.3439$$

$$A = 0.2979$$

O algoritmo a ser implementado no controlador digital padrão é dado pela equação

$$u(k) = u(k-1) + 3.3439e(k) - 0.9962e(k-1) \quad (4.13)$$

A equação (4.13) a ser implementada no CD-88, deve ser reescrita seguindo o método de escalonamento, da mesma forma que no item 4.4.1. Considerando que para este tipo de evolução, o valor máximo de controle é

$$U_{max} = 3.3439 E_{max} \quad (4.14)$$

e que $E_{max} = 1$ UM, tem-se a equação, já escalonada

$$\hat{u}(k) = \hat{u}(k-1) + E(k) - 0.2979E(k-1) \quad (4.15.a)$$

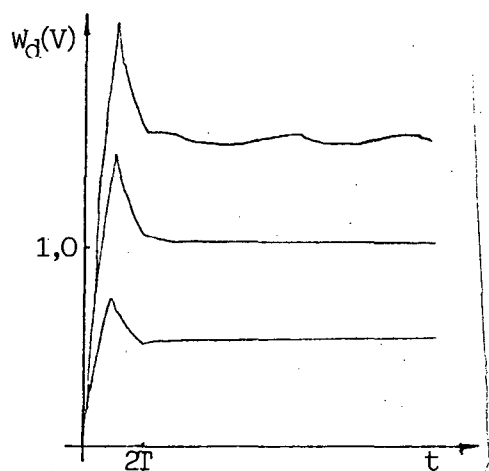
$$= \hat{u}(k-1) + E(k) - \frac{9761}{32768} E(k-1) \quad (4.15.b)$$

$$\tilde{u}(k) = \hat{u}(k)C_2 \times 3.3439 = \frac{\hat{u}(k)}{76} \quad p/ \quad |\hat{u}(k)| < 9728 \quad (4.16.a)$$

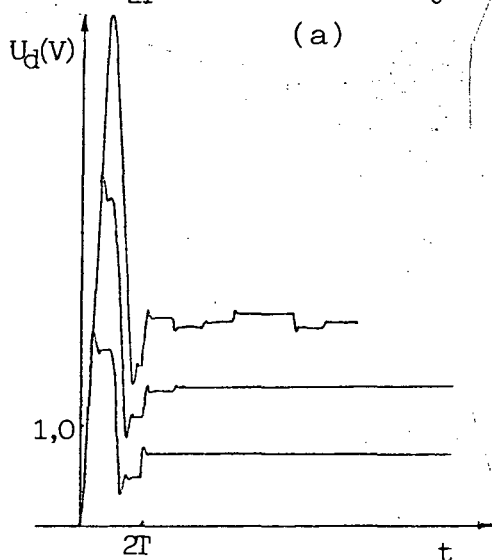
128

$$p/ \quad |\hat{u}(k)| \geq 9728 \quad (4.16.b)$$

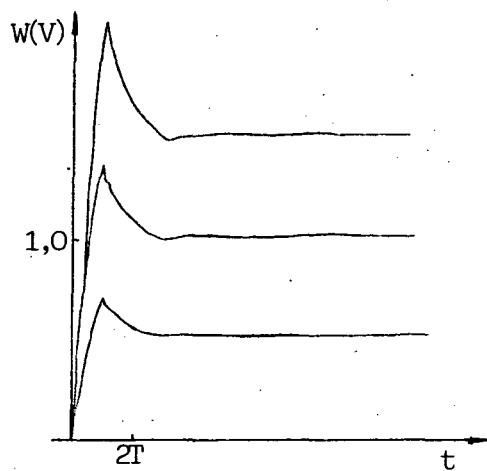
O controlador em tempo mínimo, realizado pelo CD-88 a partir das equações (4.15) e (4.16) forneceu os resultados indicados na figura 4.9. Na figura 4.9.a tem-se a velocidade do motor $W_d(t)$ obtida para degraus de 1.0 e 1.5 V e em 4.9.b os respectivos sinais de controle $U_d(t)$ fornecidos pelo CD-88. Na figura 4.10, do



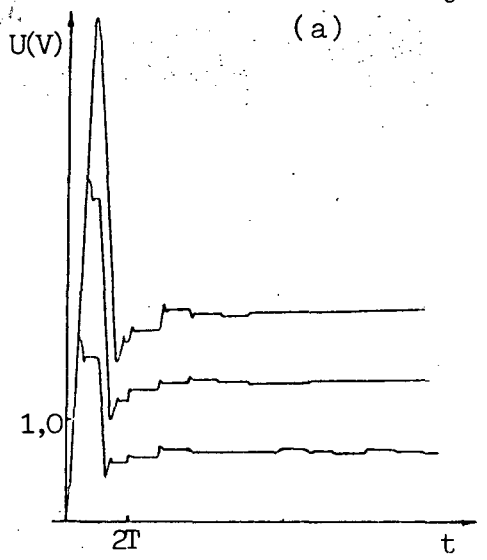
(a)



(b)



(a)



(b)

Fig.4.9: Simul. Híbrida - CD88

Fig.4.10: Simul. Híbrida - PDP

mesmo modo encontram-se os resultados obtidos com a implementação da equação (4.13) no controlador digital padrão.

Observando os resultados da figura 4.9, verifica-se que a velocidade $W_d(t)$ não atinge a referência nos dois períodos de amostragem exigidos, sendo necessário mais um valor de controle. Ocorre, então, em regime permanente, dois comportamentos para as diferentes referências. A saída $W_d(t)$ para degraus de 0.5 e 1.0 V apresenta um erro estático menor que 1 LSB (que pode ser verificado através do controle, $W_\infty = 0.74u_\infty$), e para o degrau de 1.5 V apresenta um ciclo limite de amplitude inferior a 1 LSB, devido, provavelmente, ao erro de 1/2 LSB do conversor A/D (ítem 3.4.4). Comparando-se as figuras 4.9 e 4.10 pode-se verificar que, apesar da inexatidão dos resultados, o desempenho do CD-88 relativo ao controlador padrão pode ser considerado excelente.

4.5. Controle do Processo Real

Nesta seção são apresentados e analisados os resultados do CD-88 aplicado ao controle do servomotor DIGIAC, descrito no ítem 4.2.

A estrutura de controle utilizada é a mesma do ítem 4.4, não tendo sido realizado nenhum tratamento de ruído.

São propostos aqui dois tipos de resposta do sistema a malha fechada: sub-amortecida e de primeira ordem. A resposta sub-

amortecida é a mesma proposta quando da aplicação do CD-88 ao sistema simulado analogicamente. Os resultados obtidos são comparados com os do controlador digital padrão realizado pelo PDP 11/40.

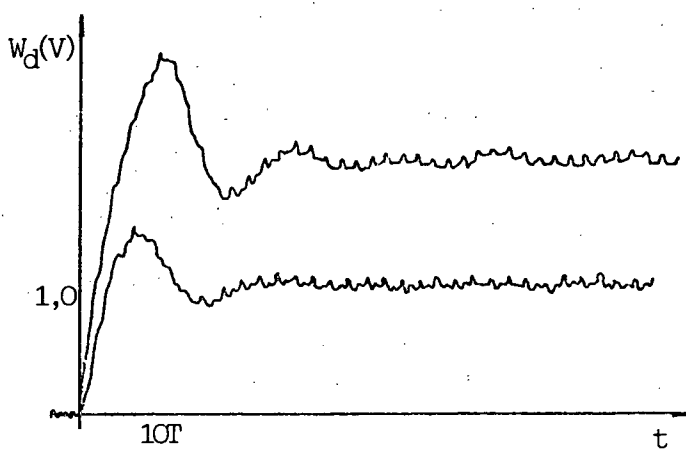
4.5.1. Resposta sub-amortecida

Os polos escolhidos são os mesmos do item 4.4.1 portanto as equações a serem implementadas no controlador digital padrão e CD-88 são, respectivamente, as equações (4.4) e (4.13) - (4.14).

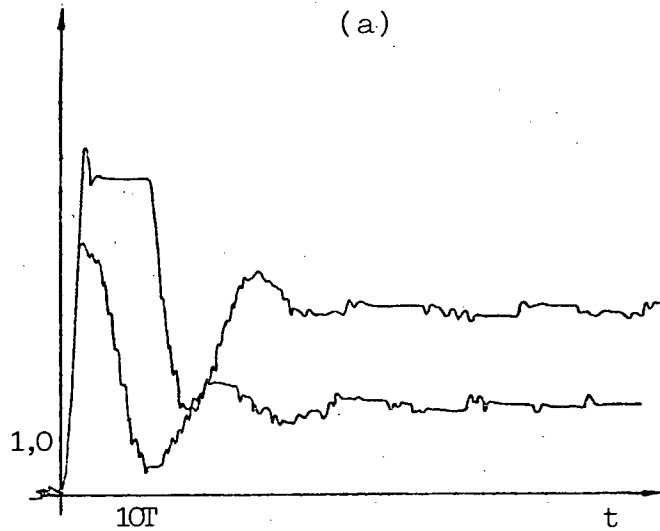
Encontram-se na figura 4.11 os resultados obtidos na implementação das equações (4.11) e (4.12) no CD-88. A figura 4.11.a indica a velocidade $W_d(t)$ para degraus de 1.0 e 2.0 V e a figura 4.11.b os sinais de controle $U_d(t)$ correspondentes. Na figura 4.12 da mesma forma são apresentados os resultados da implementação da equação (4.4) no controlador digital padrão.

A comparação entre as figuras 4.11 e 4.12 permite observar, em linhas gerais, os mesmos pontos observados nas figuras 4.6 e 4.7 quando do controle do servomotor simulado analogicamente.

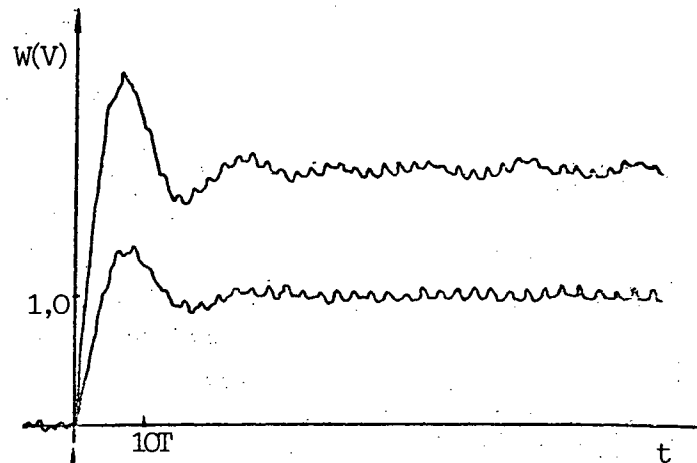
Para o degrau de referência de 1,0 V observa-se, em regime permanente, nas figuras 4.11.a e 4.12.a, um comportamento em torno da referência que, pela análise dos respectivos controles, não se assemelha a um ciclo limite. Comparando com a resposta do servomotor em malha aberta da figura 4.3, verifica-se



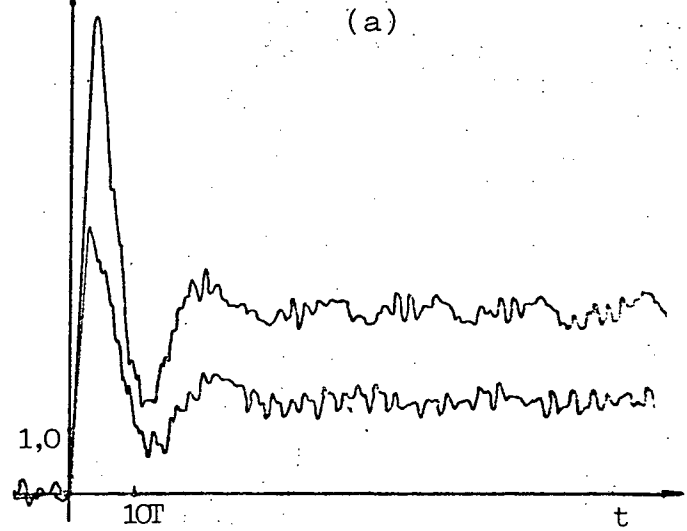
(a)



(b)



(a)



(b)

Fig.4.11: Controle do Motor
utilizando o CD-88

Fig.4.12: Controle do Motor
utilizando o PDP

que o ruído sobreposto praticamente permanece com a mesma característica em $W_d(t)$. Como o PDP possui intervalo de quantização das variáveis de entrada/saída mais fino, consegue corrigir melhor a saída do tacogerador, como se pode notar nas figuras 4.11.b e 4.12.b. Quanto ao transitório, o comportamento é o mesmo já obser-

vado anteriormente (figuras 4.6 e 4.7).

Para o degrau de referência de 2,0 V, o comportamento durante o transitório é o mesmo já observado nas figuras 4.6 e 4.7, com a saturação do CD-88 que acarreta um desvio na resposta $W_d(t)$. Em regime permanente parece haver um efeito combinado entre o ruído do servomotor e o ciclo limite.

4.5.2. Resposta do tipo primeira ordem

Escolheu-se cancelar o zero do controlador com o polo do processo e definir o polo do sistema malha fechada em

$$z = 0,75$$

caracterizando uma resposta exponencial de tipo primeira ordem. Para um período de amostragem de 25 ms, a equação característica do sistema malha fechada, dada por

$$z - 0,75 = 0 \quad (4.17)$$

implica em realizar o controlador (equação 2.27) com os seguintes parâmetros:

$$K_c = 2,5382$$

$$A = 0,8669$$

A equação a ser implementada no controlador digital padrão é

$$u(k) = u(k-1) + 2,5382e(k) - 2,200e(k-1) \quad (4.18)$$

Aplicando o método de escalonamento na equação acima, para os valores de C_1 e C_2 dados por (4.5) e (4.6) e escolhendo-se

$U_{max} = 2,5382$, tem-se:

$$\hat{u}(k) = \hat{u}(k-1) + E(k) - \frac{28406}{32768} E(k-1) \quad (4.19)$$

e

$$\tilde{u}(k) = \frac{\hat{u}(k)C}{128} \times 2,5382 = \frac{\hat{u}(k)}{100} \quad p/|\hat{u}(k)| < 12800 \quad (4.20.a)$$

$$p/|\hat{u}(k)| \geq 12800 \quad (4.20.b)$$

Os resultados obtidos implementando-se as equações (4.19) e (4.20) no CD-88 encontram-se representados na figura 4.13. Em 4.13.a tem-se a velocidade $W_d(t)$ para degraus de 0,5, 1,0 e 1,5 V e em 4.13.b o controle $U_d(t)$ para o degrau de 1,0 V. Na figura 4.14, encontram-se os resultados obtidos com a implementação da equação (4.20) no controlador padrão. A figura 4.14.a indica a velocidade $W(t)$ para os degraus de referência acima e a figura 4.14.b o controle $U(t)$ para o degrau de 1,0 V.

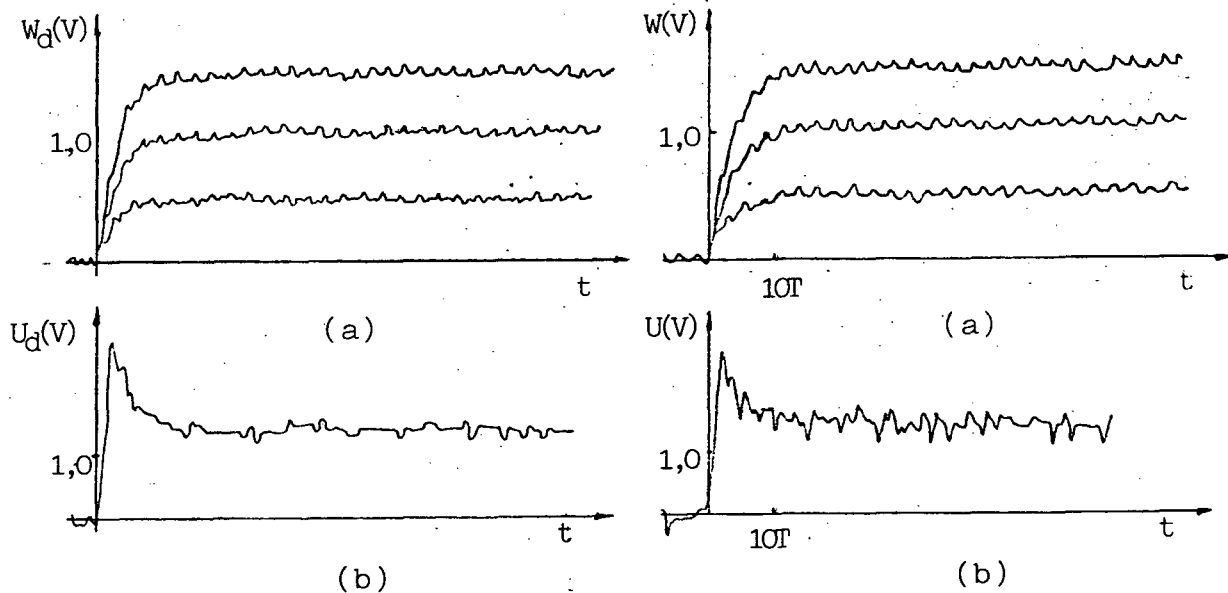


Fig.4.13: Controle do Motor utilizando o CD-88

Fig.4.14: Controle do Motor utilizando o PDP

Comparando as figuras 4.13 e 4.14 observa-se, em regime permanente, o mesmo comportamento em relação ao ruído já analisado no item 4.5.1. Quanto ao regime transitório, há uma região onde o CD-88 provoca maior rapidez na resposta comparativo ao PDP. Este mesmo comportamento foi verificado quando da simulação desta estrutura com o programa descrito no item 2.4.

4.6. Conclusão

Neste capítulo procedeu-se a verificação do desempenho do CD-88 através da sua aplicação no controle de um processo real (servomotor de corrente contínua).

O estudo foi dividido em duas etapas. Inicialmente estudou-se o comportamento do controlador digital em simulação híbrida, com o modelo do processo simulado em um computador analógico. Foram testadas duas especificações de evolução dinâmica, subamortecida e tempo mínimo, e analisados os resultados a luz das conclusões do capítulo 2. A seguir, utilizou-se o CD-88 para controlar o servomotor CC especificando-se, para o sistema a malha fechada, evoluções dinâmicas de tipo primeira ordem e subamortecida.

Em ambos os casos, utilizou-se o método de escalonamento, proposto no capítulo 2, para implementar os algoritmos de controle e comparou-se o desempenho do CD-88 com o do PDP 11/40

(conversores AD e DA de 12 bits e ponto flutuante).

Os resultados obtidos confirmam os encontrados no capítulo 2 quando da simulação desta estrutura. Durante o transitório, a resposta segue a evolução dinâmica desejada exceto quando exigida uma ação, no controle, superior aos 5,0 V que o CD-88 pode fornecer. Neste caso a saturação provoca uma distorção no transitório. Este efeito, no entanto, pode ser eliminado inserindo-se um ganho no atuador. Em regime permanente observou-se um erro estático menor que 1LSB/cad e, em alguns casos, um ciclo limite de igual amplitude.

Na aplicação ao processo real, com ruído importante no sinal de velocidade, o CD-88 apresentou um desempenho altamente satisfatório, comparável ao obtido com um computador de muito maiores recursos. Estes fatos permitem atestar a qualidade do controlador desenvolvido e do método de escalonamento proposto.

CAPÍTULO V

CONCLUSÕES

A proposta deste trabalho era a de projetar e implementar um controlador digital baseado em microprocessador para substituir controladores analógicos clássicos nos níveis inferiores de um sistema de controle hierarquizado. O controlador deveria possuir configuração mínima, em termos de custo, que permitisse no entanto a expansão para aplicações futuras com facilidade.

Foram discutidos alguns fatores que influenciam nesta escolha, em particular a quantização na amplitude. Escolheu-se utilizar aritmética de ponto fixo, que embora apresentasse o efeito da quantização mais acentuado, era, segundo alguns autores, suficiente para garantir um desempenho adequado em muitas aplicações oferecendo ainda vantagens em relação ao custo e velocidade.

Devido a pequena faixa dinâmica da representação em ponto fixo, foi desenvolvido um método de escalonamento que permite minimizar o efeito da quantização nos coeficientes e resultados intermediários. O método, aplicado inicialmente num programa de simulação, que permite selecionar a estrutura material do controlador, demonstrou que é possível realizar o controle de forma bem sucedida.

O controlador digital chamado CD-88 foi construído ao redor do microprocessador iAPX88 de 16 bits, escolhido devido às suas características especialmente voltadas para controle de processos, quais sejam: orientação para programação modular e para utilização de linguagem de alto nível.

O CD-88 possibilita ainda a ligação com um computador hospedeiro onde, nesta aplicação, reside o sistema de desenvolvimento. Esta ligação é fundamental pois permite a ligação com outros computadores possibilitando a realização de um sistema de controle hierarquizado ou distribuído. Quanto aos conversores de dados, por motivos de custo e com base nos resultados do capítulo 2, que demonstraram ser esta estrutura capaz de fornecer o desempenho desejado, foram escolhidos conversores de dados analógico-digital e digital-analógico de 8 bits.

O desempenho do CD-88 foi testado através da aplicação no controle de velocidade de um processo real (servomotor CC) com especificações de dinâmica subamortecida, tempo mínimo e exponencial. Os algoritmos foram implementados utilizando-se o método de escalonamento proposto. Os resultados obtidos tanto no controle do servomotor como no estudo realizado com o modelo do processo simulado analogicamente, confirmaram aqueles obtidos quando da simulação desta estrutura no capítulo 2, atestando o desempenho altamente satisfatório do CD-88 comparável ao fornecido por um

computador com ponto flutuante (PDP 11/40). O bom desempenho foi verificado inclusive em aplicações mais exigentes como as do tipo resposta em tempo mínimo.

Como continuação a este trabalho pretende-se adaptar o controlador digital para uso industrial. Os aspectos que devem ser levados em conta são, por exemplo: tratamento de sinais (filtração, transformação em unidades físicas), opções manual e automático, passagem suave manual-automático e eliminação de eventuais sobrecargas na ação integral (integral wind-up). A utilização de um controlador de interrupção programável, com níveis de interrupção diferentes poderá dar uma versatilidade maior ao sistema projetado, permitindo sua utilização em tarefas de vigilância e monitoração de grandezas do sistema, e abrirá a perspectiva de um controle mais complexo, do tipo multivariável.

BIBLIOGRAFIA

BIBLIOGRAFIA

- 1 - ISERMANN, R. - Advanced Methods of Process Computer Control for Industrial Processes, Computer in Industry, 1981.
- 2 - SMITH, C. L. - Digital Control of Industrial Processes. Computing Surveys, vol. 2, n. 3, September 1970.
- 3 - OPPENHEIM, A. V. & Schaffer, R. W. - Digital Signal Processing, Prentice/Hall, 1975.
- 4 - NAGLE Jr., H. T. & Nelson, V. P. - Digital Filter Implementation on 16-bit Microcomputers. IEEE Micro, February 1981.
- 5 - FARRAR, F. A. & Eidsens, R. S. - Microprocessor Requirements for implementation Modern Control. IEEE Trans. Aut. Contr., vol AC-25, n. 3, 1980.
- 6 - RATTAN. K. & Hartke, P. V. - Real Time Analysis of Microprocessor Control System, IFAC Symposium, vol.1, n. 10, 1982.

- 7 - FRANKLIN, G. F. & Powel, J. D. - Digital Control of Dynamic Systems, Addison-Wesley, 1980.
- 8 - SLAUGHTER, J. - Quantization Errors in Digital Control Systems, IEEE Trans. Aut. Contr., AC-9, 1964.
- 9 - TERRER, T. J. - Introduction to Digital Filters, MacMillan Press, 1980.
- 10 - KATZ, P. - Digital Control using Microprocessors, Prentice/Hall, 1981.
- 11 - CROCHIERE, R. E. & Oppenheim, A. V. - Analysis of Linear Digital Network. IEEE Proc., vol. 63, n. 4, April 1975.
- 12 - BOLTON, A. G. - Coefficient Sensitivity in Recursive Digital Filters Implemented using Microprocessors. IEEE Proc., vol. 127, n. 4, August 1980.
- 13 - BHUYAN, B. N. - Very Low Sensitivity Recursive Digital Filter Structure.
- 14 - ZUFFO, J. A. - Microprocessadores: Duto de sistema. Técnicas de Interface e Sistema de Comunicação de dados. Edit. Edgard Blucher Ltda, 1981.
- 15 - Manual SDK-86 - INTEL