

UNIVERSIDADE FEDERAL DE SANTA CATARINA  
CENTRO TECNOLÓGICO  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA E ELETRÔNICA  
CURSO DE ENGENHARIA ELÉTRICA

Caio Yugo Hanada Akinaga

**Validação em *Hardware-in-the-loop* para Sistemas de Gerenciamento de Baterias**

Florianópolis

2024

Caio Yugo Hanada Akinaga

**Validação em Hardware-in-the-loop para Sistemas de Gerenciamento de Baterias**

Trabalho Conclusão do Curso de Graduação em Engenharia Elétrica do Centro Tecnológico da Universidade Federal de Santa Catarina como requisito para a obtenção do título de Bacharel em Engenharia Elétrica.

Orientador: Prof. Gierri Waltrich, Dr.

Coorientador: Gabriel Manoel da Silva, Me.

Florianópolis

2024

Ficha catalográfica gerada por meio de sistema automatizado gerenciado pela BU/UFSC.

Dados inseridos pelo próprio autor.

Akinaga, Caio Yugo Hanada

Validação em Hardware-in-the-loop para Sistemas de Gerenciamento de Baterias / Caio Yugo Hanada Akinaga ; orientador, Gierri Waltrich, coorientador, Gabriel Mancel da Silva, 2024.

117 p.

Trabalho de Conclusão de Curso (graduação) - Universidade Federal de Santa Catarina, Centro Tecnológico, Graduação em Engenharia Elétrica, Florianópolis, 2024.

Inclui referências.

1. Engenharia Elétrica. 2. Hardware-in-the-loop. 3. Gerenciador de Baterias. 4. Interface HIL-BMS. I. Waltrich, Gierri. II. da Silva, Gabriel Manoel. III. Universidade Federal de Santa Catarina. Graduação em Engenharia Elétrica. IV. Título.

Caio Yugo Hanada Akinaga

**Validação em *Hardware-in-the-loop* para Sistemas de Gerenciamento de Baterias**

Este Trabalho Conclusão de Curso foi julgado adequado para obtenção do Título de Bacharel em Engenharia Elétrica e aprovado em sua forma final pelo Curso de Engenharia Elétrica.

Florianópolis, 12 de julho de 2024.

---

Prof. Miguel Moreto, Dr.  
Coordenador do Curso de Graduação em Engenharia Elétrica

**Banca Examinadora:**

---

Prof. Gierri Waltrich, Dr.  
Orientador  
Universidade Federal de Santa Catarina

---

Prof. André Luís Kirsten, Dr.  
Avaliador  
Universidade Federal de Santa Catarina

---

Thiago Fonseca Rech, Me.  
Avaliador  
Universidade Federal de Santa Catarina

Este trabalho é dedicado aos meus amigos da Waldorf, universidade e da monitoria e, principalmente, aos meus queridos pais, irmãs e avós.



## AGRADECIMENTOS

Primeiramente, agradeço ao Prof. Gierry que me guiou ao longo da graduação na iniciação científica e no TCC oferecendo suporte e conhecimento. Também agradeço ao Thiago, Gabriel e Antonio Pacheco bem como ao INEP e Atlas Power que acreditaram no projeto oferecendo suporte durante todo o percurso desse TCC.

A qualidade desse trabalho não seria possível sem a confiança do Eduardo que, em nome da WEG Drives & Controls, acreditou no potencial do projeto e ajudou diretamente nos protótipos finais. Agradeço ao conhecimento de eletrônica, layout de PCI e afins passados pelo Adriano e Marcos durante o período de estágio que contribuíram significativamente no resultado do trabalho.

Gostaria de agradecer a todos que puderam contribuir durante o percurso da minha trajetória. Em especial, aos meus amigos da Waldorf que, por anos, cultivaram a amizade, aos meus colegas de faculdade, da monitoria inclusos, que, sem o imensurável companheirismo nada seria possível, e aos meus professores que instigaram a curiosidade em mim para desbravar o conhecimento do mundo.

Agradeço, principalmente, aos meus pais que acreditaram nos meus objetivos e sempre proporcionaram tudo para pudesse alcançá-los. Às minhas irmãs, agradeço a convivência e experiências juntos. Não menos importante, aos meus queridos avós que participaram da minha vida e cuidaram de mim desde pequeno.

Por fim, ressalto a contribuição dos cidadãos dessa nação que, por meio de seu árduo trabalho, puderam custear meu aprendizado.

Novamente, obrigado a todos.

“There is perhaps no better demonstration of the folly of human conceits than this distant image of our tiny world. To me, it underscores our responsibility to deal more kindly with one another, and to preserve and cherish the pale blue dot, the only home we’ve ever known.”  
(Sagan, 1994)



## RESUMO

Dispositivos de gerenciamento de baterias (BMS) ganharam destaque nas últimas décadas com o crescente interesse no desenvolvimento de tecnologias de fontes sustentáveis de energia elétrica combinados à demanda por aparelhos móveis e veículos elétricos cada vez mais eficientes e robustos. Com a popularização da validação em *hardware-in-the-loop* (HIL), nos quais complexos módulos elétricos podem ser simulados em tempo real via microcontrolares a fim de testar a funcionalidade de um dispositivo físico. Em HIL, extensos *packs* de baterias são representados por modelos matemáticos difundidos na área acadêmica e industrial. No entanto, limitações nas características elétricas desses dispositivos de simulação impõem desafios à replicação de tensões ou potência dos módulos reais. O presente trabalho, portanto, estabelece uma estratégia à conexão entre um dispositivo HIL e um BMS. Para tornar isso possível, foi desenvolvido uma interface física em placa de circuito integrada que, além de possibilitar a simulação de baterias em série, fornece sinais de estado tais como temperatura das baterias, corrente circulante e comunicação, controladas em tempo real pelo algoritmo desenvolvido no *software Typhoon HIL Control Center*. Para comprovação do método criado, propôs-se testes para validação da interface projetada e da integração entre BMS e o HIL. Os resultados obtidos mostram que a interface teve sucesso na simulação de *pack* de bateria e demais parâmetros e comprovam compatibilidade com BMS comercial. Este trabalho contribui para a área de sistemas de supervisão de armazenadores de energia fornecendo de inspiração a novos trabalhos.

**Palavras-chave:** *Hardware-in-the-loop*. Gerenciador de Baterias. Interface HIL-BMS.

## ABSTRACT

Battery Management Systems (BMS) have gained prominence in recent decades due to the growing interest in developing sustainable electrical energy source technologies combined with the demand for increasingly efficient and robust mobile devices and electric vehicles. With the popularization of hardware-in-the-loop (HIL) validation, in which complex electrical modules can be simulated in real-time via microcontrollers to test the functionality of a physical device, HIL extensively represents battery packs through mathematical models widely recognized in academic and industrial fields. However, limitations in the electrical characteristics of these simulation devices pose challenges to replicating the voltages or power of actual modules. This work, therefore, establishes a strategy for the connection between an HIL device and a BMS. To make this possible, a physical interface was developed on an integrated circuit board that, in addition to enabling the simulation of batteries in series, provides state signals such as battery temperature, circulating current and communication, controlled in real-time by the algorithm developed in the Typhoon HIL Control Center software. To validate the created method, tests were proposed to validate the designed interface and the integration between the BMS and the HIL. The results obtained show that the interface successfully simulated the battery pack and other parameters and proved compatibility with commercial BMS. This work contributes to the field of energy storage supervision systems by providing inspiration for new research.

**Keywords:** Hardware-in-the-loop. Battery Management System. HIL-BMS Interface.

## LISTA DE FIGURAS

Figura 1– Pilha tipo D, espécie de bateria. Terminal positivo em destaque por cor, escrita e mecânica. ....	23
Figura 2 – Esquemático da configuração dos orbitais tipo s, p, d e f de cima para baixo.....	24
Figura 3 – Diagrama de Linus Pauling. A seta vermelha indica a ordem da configuração eletrônica do átomo de acordo com o princípio de Aufbau.....	26
Figura 4 – Representação gráfica do estado de carga de uma bateria, em vermelho, curva de carregamento, em azul, a curva de descarregamento. ....	30
Figura 5 – Diagrama esquemático do modelo de Tensão de Circuito Aberto para células de bateria. ....	32
Figura 6 – Diagrama esquemático do modelo de Tensão de Circuito Aberto Variável para células de bateria. ....	33
Figura 7 – Diagrama esquemático do modelo de Resistência Série Equivalente para células de bateria. ....	35
Figura 8 – Curva típica de célula de bateria sob pulso de corrente de descarga. ....	36
Figura 9 – Diagrama esquemático do modelo de Tensão na Célula por Thévenin para células de bateria. ....	37
Figura 10 – Diagrama esquemático do modelo de Impedância de Warburg com Circuito de Randles para células de bateria.....	39
Figura 11 – Diagrama esquemático do modelo de rede em série de capacitor-resistor em paralelo para células de bateria.....	40
Figura 12 – Representação gráfica do fluxo de trabalho do modelo em cascata conforme o andamento do projeto. ....	41
Figura 13 – Representação gráfica do fluxo de trabalho do modelo em V conforme o andamento do projeto. ....	42
Figura 14 – Diagrama básico do BMS constituído dos módulos AFE, MCU e demais periféricos. ....	44
Figura 15 – Diagrama da entrada de tensão do BMS posicionado entre os polos de cada célula de bateria para levantamento de parâmetros e proteção dos componentes. ....	46
Figura 16 – Representação gráfica da topologia de BMS de sistema centralizado. ....	47
Figura 17 – Representação gráfica da topologia de BMS de sistema modular. ....	47

Figura 18 – Representação gráfica do fluxo de trabalho do modelo em V conforme o andamento do projeto com relação aos processos de validação.....	51
Figura 19 – Typhoon HIL modelo 404.....	52
Figura 20 – Diagrama esquemático entre o sistema HIL 404, interface e BMS. ....	55
Figura 21 – Layout da PCI da placa principal, vista superior. ....	58
Figura 22 – Layout da PCI da placa principal, vista inferior. ....	58
Figura 23 – Amostra de componentes PTH, à esquerda, e SMD, à direita, soldados em PCI de FR-4.....	60
Figura 24 – Conector para conexão serial em BMS. Pinos necessários para compor o protocolo de comunicação na camada física. ....	61
Figura 25 – Conector para conexão CAN em BMS. Pinos necessários para compor o protocolo de comunicação na camada física. ....	62
Figura 26 – Diagrama esquemático do circuito elétrico de comunicação serial, vias TX e RX, projetado na interface HIL-BMS.....	63
Figura 27 – Esquema de módulos CAN para estabelecer rede CAN em barramento compartilhado.....	64
Figura 28 – Layout da PCI da placa principal do módulo de comunicação CAN. ....	64
Figura 29 – Layout da PCI da placa principal com destaque ao lado analógico e digital definido pelo conector do HIL 404.....	66
Figura 30 – Diagrama esquemático do módulo de baterias com filtragem analógica e a inserção das placas modulares projetado na placa principal. ....	66
Figura 31 – Esquema elétrico do filtro RC passa-baixa analógico.....	67
Figura 32 – Diagrama de Bode, acima, e gráfico de atraso de fase, abaixo, pelos parâmetros definidos na Tabela 2.....	68
Figura 33 – Esquema elétrico do filtro Sallen-Key passa-baixa analógico.....	69
Figura 34 – Diagrama de Bode, acima, e gráfico de atraso de fase, abaixo, pelos parâmetros definidos na Tabela 3.....	71
Figura 35 – Layout da PCI da placa principal do módulo de tensões da bateria na placa principal.....	72
Figura 36 – Esquema elétrico do circuito sensor de temperatura com termistor e resistor.....	73
Figura 37 – Diagrama esquemático do circuito elétrico do módulo de temperatura projetado na interface HIL-BMS.....	75
Figura 38 – Layout da PCI da placa principal do módulo de temperatura na placa principal. ....	75
Figura 39 – Layout da PCI da placa principal do módulo de corrente na placa principal. ....	76

Figura 40 – Diagrama esquemático do circuito elétrico do módulo de tensão para simulação de células de baterias em série com placas modulares projetado na interface HIL-BMS.....	77
Figura 41 – Esquema elétrico do seguidor de tensão, buffer, com amplificador operacional..	77
Figura 42 – Layout da PCI da placa modular primária para primeira célula de bateria.....	78
Figura 43 – Esquema elétrico do somador de tensão com amplificador operacional para soma de duas tensões e ganho unitário. ....	78
Figura 44 – Layout da PCI da placa modular somadora para demais células de bateria. ....	79
Figura 45 – Circuito elétrico e lógica de sinais digitais para integração com o sistema SCADA do HIL 404. ....	80
Figura 46 – Componente da célula de bateria do editor de esquemático do Typhoon HIL Control Center. À esquerda, a representação visual do componente, à direita, a janela de configuração de acordo com o modelo desejado.....	81
Figura 47 – Painel de controle para simulação de baterias.....	82
Figura 48 – Janela para configuração individual de cada célula de bateria. ....	83
Figura 49 – Janelas para configuração de tensões de saída do HIL 404 de acordo com o tipo de sinal, analógico (esquerda) e digital (direita).....	84
Figura 50 – BMS comerciais testados com a interface HIL-BMS. À esquerda, FDC-2S-02, à direita, a placa BMS de 12 V.....	84
Figura 51 – PCI sem componentes da placa principal projetada e discutida na seção 3.1.....	85
Figura 52 – PCI sem componentes das placas modulares projetadas e discutidas na seção 3.2. ....	86
Figura 53– Placa principal montada em PCI, vista da camada de cima.....	86
Figura 54 – Placa principal montada em PCI, vista da camada de baixo.....	87
Figura 55 – Placas modular buffer (esq.) e somador (dir.) montada em PCI, vista da camada de cima.....	88
Figura 56 – Placas modular buffer (esq.) e somador (dir.) montada em PCI, vista da camada de baixo. ....	88
Figura 57 – Placa principal conectada ao HIL 404. ....	89
Figura 58 – Teste do módulo de temperatura. À esquerda, tensões no osciloscópio extraídas dos pinos 1, em verde, e 2, em amarelo. À direita, o módulo de temperatura no SCADA indicando a tensão fornecida ao módulo de temperatura físico.....	90

Figura 59 – Teste do módulo de tensão de células de bateria sem elevação de tensão. À esquerda, tensões no extraídas dos pinos 1, em amarelo, e 2, em verde. À direita, o módulo no SCADA indicando a tensão fornecida.....	90
Figura 60 – Teste do filtro passivo RC passa-baixa com gerador de varredura senoidal. Em verde, sinal de entrada, em amarelo, sinal de saída.....	91
Figura 61 – Teste do filtro ativo Butterworth Sallen-Key passa-baixa com gerador de varredura senoidal. Em verde, sinal de entrada, em amarelo, sinal de saída.....	92
Figura 62 – Comparação dos filtros com gerador de varredura senoidal. Em amarelo, sinal de saída do filtro ativo Butterworth Sallen-Key passa-baixa, em verde, sinal de saída do filtro passivo RC passa-baixa. ....	92
Figura 63 – Placas modulares acopladas à placa principal e conectadas ao HIL 404.....	93
Figura 64 – Teste do módulo de tensão de células de bateria com elevação de tensão. À esquerda, tensões no extraídas dos pinos 1, em amarelo, e 2, em verde. À direita, o módulo no SCADA indicando a tensão fornecida.....	93
Figura 65 – Teste do módulo de tensão de células de bateria com elevação de tensão descarregadas. À esquerda, tensão da célula 1, em amarelo, tensão da célula 2, em verde. À direita, o módulo no SCADA com as informações expostas. ....	94
Figura 66 – Teste em BMS FDC-2S-02, tensão de sobre-tensão aplicada, sinal do gate do MOSFET da placa. ....	95
Figura 67 – Teste em BMS FDC-2S-02, tensão de 3V aplicada, sinal do gate do MOSFET da placa.....	95
Figura 68 – Teste em BMS 12 V, tensão de 5V aplicada. BMS com LED ligada, atuação de proteção ligada.....	96
Figura 69 – Diagrama de circuito de células de bateria em série controlados por fonte de corrente ajustável no subsistema “Carregador” realizado no editor de esquemáticos do Typhoon HIL Control Center. ....	102
Figura 70 – Diagrama do subsistema “Carregador” utilizado com células de bateria em série realizado no editor de esquemáticos do Typhoon HIL Control Center.....	102
Figura 71 – Diagrama do bloco do termistor (esq.) e do subsistema (dir.) para modelagem da Eq. (37) no editor de esquemáticos do Typhoon HIL Control Center. ....	103
Figura 72 – Diagrama elétrico da placa principal, módulo de entrada de tensão, folha 1.....	104
Figura 73 – Diagrama elétrico da placa principal, entradas e saídas com BMS e HIL 404, folha 2.....	105

Figura 74 – Diagrama elétrico da placa principal, filtro analógico do módulo de temperatura e módulo de relés (não sucedido), folha 3.....	106
Figura 75 – Diagrama elétrico da placa principal, conectores do módulo baterias, folha 4...	107
Figura 76 – Diagrama elétrico da placa principal, módulo CAN, folha 5.....	108
Figura 77 – Diagrama elétrico da placa principal, filtro analógico do módulo de baterias, folha 6. ....	109
Figura 78 – Diagrama elétrico da placa modular, buffer.....	110
Figura 79 – Diagrama elétrico da placa modular, somador.....	111
Figura 80 – Diagrama elétrico para varredura de frequência no Schematic Editor. ....	112
Figura 81 – Widget para varredura de frequência no SCADA.....	112

## **LISTA DE QUADROS**

Quadro 1 – Descrição dos pinos dos conectores do módulo de tensão de baterias.....	72
--	----



## LISTA DE TABELAS

Tabela 1– Número de elétrons por subnível de orbital quântico.....	24
Tabela 2 – Parâmetros para confecção de filtro RC passa-baixa para frequência de corte de 33,86 Hz. ....	68
Tabela 3 – Parâmetros para confecção de filtro RC passa-baixa para frequência de corte de 30,12 Hz. ....	70
Tabela 4 – Teste do módulo de temperatura. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de temperatura nas saídas do HIL. ....	90
Tabela 5 – Teste do módulo de tensão de células de bateria sem elevação de tensão. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de bateria nas saídas do HIL. ....	91
Tabela 6 – Teste do módulo de tensão de células de bateria com elevação de tensão carregadas. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de bateria nas saídas do HIL.....	94
Tabela 7 – Teste do módulo de tensão de células de bateria com elevação de tensão descarregadas. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de bateria nas saídas do HIL.....	94

## LISTA DE ABREVIATURAS E SIGLAS

BMS – *Battery Management System*  
EV – *Electric Vehicle*  
HIL – *Hardware-in-the-loop*  
TVS – *Transient Voltage Suppressor*  
TCC – Trabalho de Conclusão de Curso  
SoC – *State of Charge*  
OCV – *Open Circuit Voltage*  
SoH – *State of Health*  
DoD – *Depth of Discharge*  
IEC – *International Electrotechnical Commission*  
TTL – *Transistor-Transistor-Logic*  
SMD – *Surface-Mount Device*  
PTH – *Pin Through-Hole*  
CAN – *Controller Area Network*  
UART – *Universal Asynchronous Receiver/Transmitter*  
BESS – *Battery Energy Storage System*  
NTC – *Negative Temperature Coefficient*  
UPS – *Uninterruptible Power Supply*  
SIL – *Safety Integrity Level*  
PCI – Placa de Circuito Impresso  
NR – Norma Regulamentadora  
SCADA – *Supervisory Control and Data Acquisition*  
ABNT – Associação Brasileira de Normas e Técnicas

## SUMÁRIO

<b>1</b>	<b>Introdução .....</b>	<b>17</b>
1.1	Objetivos.....	18
<b>1.1.1</b>	<b>Objetivo Geral.....</b>	<b>18</b>
<b>1.1.2</b>	<b>Objetivos Específicos .....</b>	<b>18</b>
<b>2</b>	<b>Fundamentação Teórica.....</b>	<b>20</b>
2.1	Células de Bateria .....	21
<b>2.1.1</b>	<b>Modelo e aspectos contrutivos .....</b>	<b>22</b>
<b>2.1.2</b>	<b>Modelos Células de Bateria .....</b>	<b>28</b>
2.1.2.1	<i>Estado de Carga (SoC) e Profundidade de Descarga (DoD) .....</i>	<i>29</i>
2.1.2.2	<i>Estado de Saúde.....</i>	<i>31</i>
<b>2.1.3</b>	<b>Modelo de Tensão de Circuito Aberto (OCV) .....</b>	<b>31</b>
<b>2.1.4</b>	<b>Modelo de Tensão de Circuito Aberto (OCV) Variável.....</b>	<b>32</b>
<b>2.1.5</b>	<b>Modelo Resistência Série Equivalente, “Rint” .....</b>	<b>34</b>
<b>2.1.6</b>	<b>Modelo da Tensão na Célula por Thévenin.....</b>	<b>36</b>
<b>2.1.7</b>	<b>Circuito de Randles e Modelo Impedância de Warburg .....</b>	<b>38</b>
2.2	Método de desenvolvimento em “V” e teste de produtos .....	40
2.3	Battery management system (BMS).....	42
<b>2.3.1</b>	<b>Sistema de Proteção do BMS .....</b>	<b>45</b>
<b>2.3.2</b>	<b>Balanceamento de Células .....</b>	<b>45</b>
<b>2.3.3</b>	<b>Topologias de BMS .....</b>	<b>46</b>
2.4	Normas aplicáveis.....	48
<b>2.4.1</b>	<b>Controle de sobrecarga da tensão .....</b>	<b>49</b>
<b>2.4.2</b>	<b>Controle de sobrecarga da corrente.....</b>	<b>49</b>
<b>2.4.3</b>	<b>Controle de sobreaquecimento .....</b>	<b>49</b>
2.5	Hardware-in-the-loop .....	50

2.5.1	<b>Typhoon HIL 404</b> .....	52
3	<b>Desenvolvimento</b> .....	54
3.1	Projeto da placa principal: interface entre hardwares.....	57
3.1.1	<b>Confecção das Placas de Circuito Impresso</b> .....	59
3.1.2	<b>Módulo de Comunicação serial UART</b> .....	60
3.1.3	<b>Módulos de Transmissão de Tensões de Estado</b> .....	65
3.1.3.1	<i>Projeto de Filtros Analógicos</i> .....	66
3.1.3.2	<i>Módulo de Bateria</i> .....	71
3.1.3.3	<i>Módulo de Temperatura</i> .....	73
3.1.3.4	<i>Módulo de Corrente</i> .....	75
3.2	Projeto Placa Modular: Módulos de Tensão de Baterias em Série.....	76
3.3	<i>Software Typhoon HIL Control Center</i> .....	79
3.4	Teste com BMS .....	84
4	<b>Resultados</b> .....	85
4.1	Resultados Preliminares .....	85
4.1.1	<b>Placa Principal</b> .....	86
4.1.2	<b>Placas Modulares</b> .....	87
4.2	Resultados Definitivos.....	88
5	<b>CONCLUSÃO</b> .....	96
	<b>REFERÊNCIAS</b> .....	98
	<b>APÊNDICE A – Detalhamento sobre os Módulos Elétricos do Editor de Esquemáticos</b> .....	102
	<b>APÊNDICE B – Esquemas Elétricos da Placa Principal</b> .....	103
	<b>APÊNDICE C – Esquemas Elétricos das Placas Modulares</b> .....	110
	<b>APÊNDICE D – Código do programa</b> .....	111

## 1 INTRODUÇÃO

Desde o fim do século passado, a questão da emissão de gases do efeito estufa e sua relação com o alarmante aumento das médias de temperatura global tem sido enfatizada por diversos órgãos internacionais (EKWURZEL, 2017). A atual matriz energética global é majoritariamente centrada no consumo de combustíveis fósseis, cerca de 70% em 2022 (INTERNATIONAL ENERGY AGENCY, 2023), e deve sofrer uma drástica mudança para que os impactos ambientais sejam reduzidos.

Para atender essas exigências, a demanda global por soluções energéticas providas de fontes alternativas dominou o ramo do desenvolvimento científico da engenharia elétrica. Logo, uma das linhas de pesquisa mais proeminentes é o desenvolvimento de tecnologias relacionadas a mobilidade pela eletrificação de veículos automotores (CLEMENTNYS; HAESSEN; DRIESEN, 2010), sistemas eficientes de geração de energia *off-grid* fotovoltaicos (SUBUDHI; PRADHAN, 2013), entre outros métodos energéticos visando a diminuição de emissão de carbono (KOURO et al, 2015).

Nos anos recentes, o avanço nos estudos em carros elétricos (EVs), e no ramo da eletrônica de potência no geral, tem possibilitado maior acessibilidade a essas tecnologias para os cidadãos comuns, além de reduzir as taxas de emissão de carbono (INTERNATIONAL ENERGY AGENCY, 2023). Esses veículos, assim como diversas outras aplicações energéticas, dependem de bancos de baterias como fonte de energia móvel, garantindo a autonomia necessária para suas funções designadas.

Para tanto, os bancos de baterias modernos são acompanhados de sistemas de controle, BMS, que gerenciam e monitoram o estado das células de bateria conforme a necessidade e para garantir a eficiência energética.

O BMS de um banco de baterias é de suma importância para a vida útil de uma bateria, uma vez que, fatores como temperatura e picos de corrente degradam o estado de saúde das baterias e, conseqüentemente, reduzem o tempo de funcionamento (HAN et al., 2019).

A degradação de baterias é um iminente problema do ponto de vista ambiental e econômico, uma vez que desses dispositivos é contaminante ao solo e mananciais. Ainda, o banco de baterias para EVs são componentes de alto custo e, conseqüentemente, devem ter uma longa vida útil.

Portanto, com a problemática exposta, o desenvolvimento de diferentes BMSs está popularizando-se nas áreas do conhecimento científico e industrial e a demanda por sistemas complexos, baratos e eficientes torna-se cada vez maior. Além disso, como os bancos de bateria são componentes de alto valor monetário se comparados ao BMS, esses materiais tornam-se um grande gargalo no desenvolvimento desses dispositivos de controle.

A dinâmica do desenvolvimento tecnológico deve acompanhar o imediatismo por produtos cada vez mais eficientes. Faz-se necessário novas metodologias para acelerar esses processos produtivos tais como o desenvolvimento em V. Além disso, com a utilização de hardwares para emulação de módulos elétricos, houve uma grande revolução no desenvolvimento da engenharia.

## 1.1 OBJETIVOS

Visando um melhor entendimento das metas do trabalho proposto neste TCC, decidiu-se dividir em duas subcategorias dispostas nos tópicos seguintes. Deve-se observar, no entanto, que os objetivos não necessariamente serão cumpridos à risca, mas devem ser entendidos como um patamar a ser atingido durante o decorrer deste trabalho.

### 1.1.1 Objetivo Geral

O objetivo principal do TCC a ser realizado é implementar um modelo de interface de teste e validação utilizando *Hardware-in-the-loop* (HIL) para sistemas de gerenciamento de baterias (BMS).

### 1.1.2 Objetivos Específicos

Os objetivos específicos do TCC estão listados a seguir:

- Revisão teórica acerca de células de bateria e BMS;
- Projetar e simular modelos de células de baterias e BMS;
- Desenvolver um sistema de simulação baseado em HIL para teste do BMS;
- Desenvolver uma interface física entre BMS e hardware de simulação;

- Implementação, teste e validação do modelo proposto via HIL com o software *Typhoon HIL*.

## 2 FUNDAMENTAÇÃO TEÓRICA

Nesta seção serão discutidos os princípios teóricos para o desenvolvimento deste trabalho. Serão apresentados os conceitos de células de bateria, do sistema de gerenciamento de baterias e dos fundamentos eletromagnéticos e eletroquímicos necessários para fundamentar todos os aspectos construtivos deste TCC.

A importância de dispositivos armazenadores de energia resume-se na própria existência da sociedade moderna (CLEMENTS, 2019). A capacidade de estocar energia eletroquímica para conversão em energia elétrica, é vital para todos os dispositivos eletrônicos móveis sem conexão com uma fonte elétrica externa. A tendência é que o assunto ocupe cada vez mais importância no futuro devido aos avanços das tecnologias de materiais e da eficiência de sistemas de controle para atender à crescente demanda de componentes com maior densidade energética.

Embora essenciais para dispositivos móveis, baterias ainda requerem melhorias de robustez e *performance*. Não obstante, a área da eletrônica de potência também possui alta demanda em sistemas armazenadores de energia (JARBRATT et al., 2023). Nesse caso, busca-se estratégias que favoreçam sistemas energéticos cada vez mais eficientes e materiais com características com maior densidade energética, uma vez que a necessidade de estratégias de geração elétrica *off-grid* e de veículos elétricos popularizam-se a cada ano e devem se tornar mais atrativos, economicamente e ecologicamente, ao mercado consumidor global.

Segundo o Parlamento Europeu (2023), a comissão europeia fez o comprometimento do encerramento da venda de carros movidos à combustão até 2035. Portanto, somente veículos elétricos deverão ser comercializados em território dos países integrantes da União Europeia conforme anúncio público durante o encontro da 27ª Conferência das Partes da UNFCCC (COP27). A frota veicular dos países integrantes da União Europeia deve sofrer uma abrupta mudança no perfil da mobilidade urbana e deve preparar a necessária infraestrutura para que esse audacioso plano funcione adequadamente.

Concomitantemente, não somente restrito a países do bloco europeu, deve-se esperar incentivos fiscais tais como redução de imposto de industrialização e importação de componentes, oferta de crédito financeiro e amortização acelerada que irão baratear os custos de fabricação dessa futura demanda e, conseqüentemente, os produtos devem cair de preço ao consumidor final. Desse modo, considerando iniciativas e comprometimentos dessa natureza além do necessário preparo do contexto infraestrutural a fim de suportar essa demanda, o



avanço tecnológico também deve acompanhar esse ritmo acelerado com propostas inovadoras e responsáveis seguindo a tendência global em ações menos lesivas ao meio-ambiente e bem-estar da população global.

Atualmente, um dos ramos do desenvolvimento tecnológico em baterias está centrado na compreensão e reprodução do comportamento fidedigno descritos em modelos teóricos em simulações computacionais. No entanto, deve-se notar que o uso de *softwares* é apenas uma ferramenta para auxiliar o indivíduo e não deve substituir o pleno entendimento realização prática sobre o assunto. Em muitos casos, as simulações são realizadas em ambientes controlados, que desconsideram os efeitos não-ideias resultando em situações intangíveis na realidade.

O discernimento de forma a distinguir entre possíveis alarmes-falsos e verdadeiros avanços na área depende do conhecimento sobre o assunto. Dessa forma, neste documento serão expostos e explicados com certo nível de complexidade os principais conceitos associados a baterias abordando os diferentes modelos teóricos, parametrização de estados e uma pincelada sobre a estimação de parâmetros acerca do estado delas.

Ressalta-se que o desenvolvimento tecnológico também é acompanhado pela inovação dos equipamentos e pelo aprofundamento no entendimento dos fenômenos físicos da natureza. Um dos novos processos que compõem o desenvolvimento de produto é o método do HIL (TUMASOV et al., 2019; LI et al., 2022), no qual reproduz comportamentos de módulos ou componentes sem a necessidade de tê-los fisicamente. Neste TCC, discorrer-se-á brevemente sobre o modelo HIL 404 projetado e manufaturado pela empresa americana Typhoon HIL que é o dispositivo utilizado no decorrer do projeto.

Adicionalmente, devido a sua importância para a indústria, discute-se acerca do modelo de desenvolvimento em V que acomoda a metodologia do HIL no desenvolvimento de produtos. Durante o processo de desenvolvimento de um equipamento, o escopo do projeto deve considerar a segurança, padrões energéticos e ambientais estabelecidos pelo órgão certificador do país em que irá ser usado.

## 2.1 CÉLULAS DE BATERIA

A bateria é um componente fundamental à revolução energética contemporânea (THE EVOLUTION OF ENERGY STORAGE SYSTEMS). Ela é um dispositivo que possibilita a conversão de energia química em energia elétrica a partir de células

eletroquímicas que servem como fonte energética a dispositivos eletroeletrônicos. Tais dispositivos armazenadores de energia elétrica são essenciais para as aplicações da modernidade pois atendem às necessidades cotidianas tais como mobilidade e portabilidade de variadas aplicações tornando-se um recurso intrínseco e essencial a maioria das atividades tecnológicas. O encapsulamento da energia elétrica em compactos recipientes possibilitou à humanidade imprimir um ritmo acelerado na vida e trouxe comodidade nas tarefas diárias.

Toma-se, por exemplo, o celular cuja bateria possui dimensões diminutas se comparado a mecânica externa do aparelho e deve reter energia em forma de potencial eletroquímico para uso contínuo por várias horas seguidas. O celular, assim como diversos aparelhos munidos de baterias, é uma ferramenta que dinamizou todas as relações humanas. Portanto, na palma da mão, o portador do tele móvel tem acesso ao escritório de trabalho, a conta bancária, a televisão, entre outros.

Historicamente, as primeiras baterias criadas são datadas do século 16 com a invenção da Pilha de Daniel (ATKINS; JONES, 2011, p. 523), na Itália, e da bateria de Leclanché, na França (COMMERCIAL GALVANIC CELLS, 2023). Esses dispositivos eram constituídos de placas metálicas de cobre e latão intercaladas e submersas em solução ácida. A conexão desse dispositivo a uma lâmpada, por exemplo, gerava luz a partir da conversão eletroquímica. Este foi um dos grandes avanços que originaram a descobertas e fascinação nessa área da elétrica devido ao seu alto valor tecnológico. Além de que a disponibilidade de recursos a época garantia a repetibilidade para produção em escala.

Nesta seção, portanto, devido ao impacto do tema para esse documento, dever-se-á expor em linhas gerais o funcionamento químico por detrás das baterias, quais os tipos de modelos teóricos que a célula pode ser interpretada, os principais parâmetros de uma bateria e, por fim, sobre a estimação desses estados do material a partir de medições anteriores. É possível prever valiosas informações sobre a saúde da bateria apenas com valores amostrados no tempo de uso.

### **2.1.1 Modelo e aspectos contrutivos**

Primeiramente, deve-se entender que baterias são constituídas de dois terminais, um positivo (cátodo) e um negativo (ânodo), nomeados referentes ao potencial elétrico disponível em cada um deles. Ao conectar os terminais a um circuito externo constituído de um condutor elétrico, a partir do ânodo, os elétrons provenientes do processo de conversão química fluem

até o cátodo fornecendo um fluxo de cargas elétricas, conhecida como corrente elétrica. A origem desse fluxo de elétrons é dada pelo fenômeno da oxirredução, reação físico-química caracterizada pela transferência de elétrons entre duas espécies elementares.

A Figura 1 mostra uma foto de uma pilha D, um tipo de bateria amplamente utilizado em dispositivos portáteis de baixa potência. Observa-se que os terminais do componente são, geralmente, diferenciados por algum tipo de sinalização escrita, faixa de coloração ou formato de terminal. Geralmente, o terminal positivo é destacado com uma protuberância metálica, sinalização e/ou faixa de cor.

Figura 1– Pilha tipo D, espécie de bateria. Terminal positivo em destaque por cor, escrita e mecânica.



Fonte: Ryan, V. 2020.

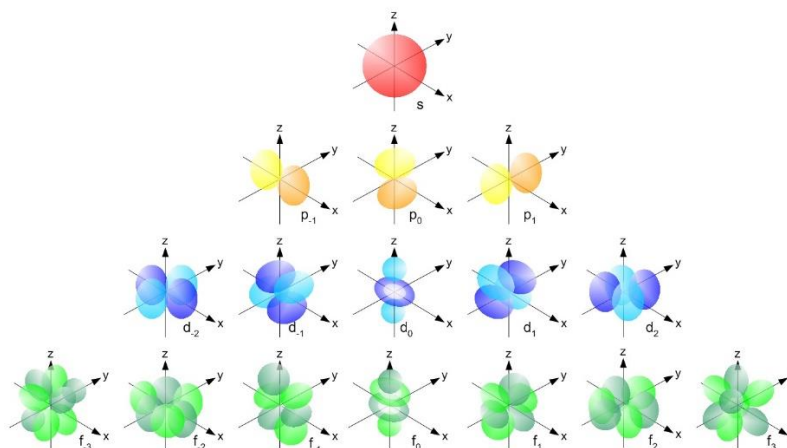
A reação de oxirredução (ATKINS; JONES, 2011, p. 515–522), ou simplesmente redox, é um processo químico no qual um reagente sofre a oxidação química. Neste processo, o material oxidado, o cátion, perde elétrons de sua estrutura eletrônica, e o outro reagente sofre a redução química, o ânion, que recebe estes elétrons livres provenientes do elemento oxidado. No decorrer do processo, os reagentes encontram-se na forma de íons livre e se ligam quimicamente, combinados por ligações iônicas, para formar um composto estável, conforme dita a regra do octeto.

É importante salientar que esse fenômeno ocorre concomitantemente, ou seja, ambos os reagentes estão oxidando e reduzindo ao mesmo tempo. Os eletrodos que são oxidados ou reduzidos não necessariamente necessitam estar espacialmente juntos, aparelhos tais como pilhas possuem uma película separadora porosa composta de um material polimérico que permite o transporte de íons entre os terminais mantendo a ocorrência da reação até o esgotamento dos reagentes.

Na estrutura molecular da matéria, segundo o princípio de Aufbau (PAULING, 1988), os elementos químicos preferenciam os menores estados energéticos para garantir a maior estabilidade, em outras palavras, corpos inseridos na natureza buscam configurações

menos ativas de forma a obter o estado mais estável possível. Ainda, considerando a moderna definição do orbital atômico, onde devido a interação do núcleo do átomo e dos elétrons somando o comportamento ondulatório dos elétrons, haverá definidas regiões ao redor do núcleo atômico de alta densidade probabilística da posição do elétron. Cada região é categorizada em camada, chamado de número quântico principal que varia de 1 a 7, e subnível, chamado também de número quântico secundário que pode conter os orbitais tipo s, p, d e f. Cada subnível pode assumir números diferentes de simetrias, 1, 3, 5 e 7, respectivamente, dependendo dos lóbulos disponíveis em cada tipo de orbital. A Figura 2 demonstra todas as simetrias de cada tipo de orbital.

Figura 2 – Esquemático da configuração dos orbitais tipo s, p, d e f de cima para baixo.



Fonte: UC Davis Chemwiki,

Portanto, considerando o princípio de exclusão de Pauli onde se concluiu que o número de elétrons em cada orbital pode ser até de dois, os tipos de orbitais podem conter no máximo um número definido de elétrons, discriminados na Tabela 1.

Tabela 1– Número de elétrons por subnível de orbital quântico

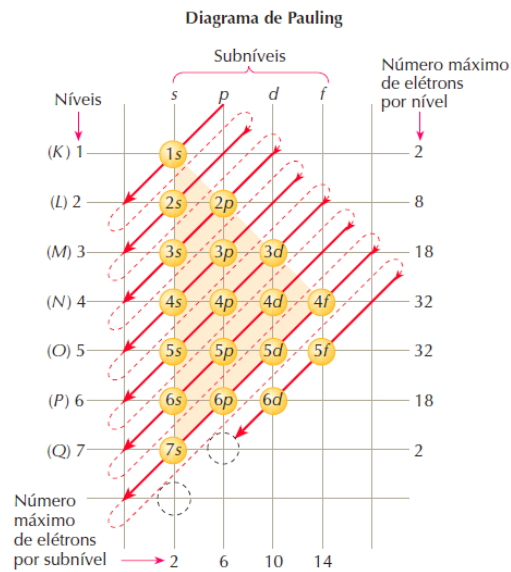
Subnível	Número de elétrons por subnível
<i>s</i>	2 elétrons
<i>p</i>	6 elétrons
<i>d</i>	10 elétrons
<i>f</i>	14 elétrons

Fonte: Elaboração Própria.

Logo, com o auxílio do diagrama de Linus Pauling (JEWETT; SERWAY, 2013), na Figura 3, e com a lógica da estabilidade do átomo, a configuração eletrônica de cada átomo pode ser estatisticamente descrita. Além disso, é possível entender que, devido a geometria dos orbitais, a estabilidade entre configurações eletrônicas prefere estados com números de elétrons completos na camada mais externa, chamada de camada de valência do átomo, de sua configuração eletrônica. Isto é, o conjunto dos vetores de força eletrostática, entre elétrons e núcleo, que mantém o átomo estável formam uma rede robusta de modo que é mais difícil retirar um elétron desse sistema balanceado de cargas do que em configurações com as camadas incompletas. A esse fenômeno denomina-se de regra do octeto. Segundo Atkins e Jones (2011), a regra do octeto possui algumas exceções e, como no caso do lítio (Li) que é essencial na produção de baterias modernas, o elemento encontra-se com sua camada de valência completa com 2 elétrons na camada 1 e subnível s.

Assim, os átomos podem se ligar de três diferentes formas: ligações iônicas, ligações covalentes e ligação metálica. Na ligação iônica, os átomos ligam-se por meio da doação de elétrons entre íons, cátions e ânions, onde o ânion doa elétrons ao cátion para completar a camada de valência segundo a regra do octeto. Para que esse tipo de fenômeno ocorra, os elementos possuem tendências opostas: um possui capacidade de perder carga e o outro, de ganhar cargas. As baterias funcionam a partir de compostos iônicos para formar esse fluxo de cargas. Ligações covalentes são descritas detalhadamente pela teoria do orbital atômico. Contudo, como não tem relevância direta com o tema deste trabalho, segundo Ayala (2003), pode-se entendê-las como o compartilhamento de elétrons entre átomos a fim de completar sua camada de valência e garantir a estabilidade da molécula. Por fim, não menos importante, as ligações metálicas são compostas de ligas metálicas que apresentam características de boa condutibilidade elétrica e térmica.

Figura 3 – Diagrama de Linus Pauling. A seta vermelha indica a ordem da configuração eletrônica do átomo de acordo com o princípio de Aufbau.



Portanto, dependendo das características químicas do material, a qualidade energética é afetada. Apesar de elementos possuírem tendência em perder ou doar mais de um elétron, não necessariamente são os materiais mais adequados para se utilizar em baterias. Há vários fatores que devem ser inseridos nessa análise. Os principais elementos utilizados em baterias são os elementos: lítio (Li), cádmio (Cd), chumbo (Pb), zinco (Zn), níquel (Ni) e prata (Ag). Cada metal combinado com seu íon correspondente irá formar um composto iônico com características únicas e benéficas dependendo da aplicação na integração de baterias. Ainda, a utilização de um eletrólito é peça fundamental nas baterias (KAINAT et al, 2024). O eletrólito, tanto líquido quanto em pasta, vai possibilitar que os íons sejam transferidos de um eletrodo a outro para que a reação de oxirredução ocorra. Não obstante, a utilização de outros compostos associados as baterias de forma a otimizar o seu funcionamento é comum, catalisadores de platina ou níquel aceleraram as reações químicas de compostos como oxigênio e hidrogênio.

O fornecimento de energia pela bateria ocorre em detrimento da quantidade dos reagentes remanescentes de qualquer eletrodo. Quando ocorre o consumo da bateria, a diferença de potencial entre os terminais diminui até que os potenciais elétricos se igualem. Há dois tipos de bateria: primária, onde o componente não é recarregável, e secundária, onde o componente é recarregável. Baterias recarregáveis além de apresentarem as capacidades das baterias primárias, podem ser conectadas a uma fonte de alimentação elétrica que, idealmente,

recupera às condições iniciais do componente antes do uso da carga. Ao se aplicar uma tensão igual a nominal da bateria, o eletrodo consumido é regenerado pelo processo reverso do descarregamento da componente. Já as baterias primárias devem ser descartadas após o esgotamento de sua carga. Baterias não possuem comportamento de carga e descarga linear, cada composto utilizado na constituição do componente irá apresentar uma curva característica. Além disso, há diversos parâmetros que devem ser considerados ao se estimar uma bateria tais como: estado de carga, estado de saúde, tensão dos terminais, tensão de circuito aberto, entre outros. Em alguns modelos teóricos, visando o exato perfil realístico da bateria, os parâmetros serão dependentes de vários outros fatores. Nas seções subsequentes, os principais modelos para o levantamento das características da bateria serão apontados detalhadamente.

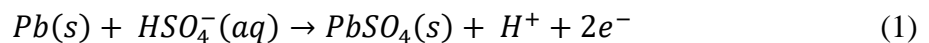
Tipicamente, células de baterias não passam de 12 V por célula (MONOLITHIC POWER SYSTEMS, 2023) e, portanto, a ligação em série e paralelo é empregada para adequá-las a aplicação em que se destinam. A ligação em série consiste em conectar os polos opostos de células adjacentes para que a tensão final do conjunto seja a soma aritmética das tensões individuais das células ligadas entre si. A ligação em paralelo é utilizada para suprir demanda de potência e duração na aplicação pois se aumenta o limite de corrente e a carga elétrica disponível.

Um exemplo da utilização de uma configuração de células, ou até mesmo da combinação de módulos de baterias, são os UPS (do inglês *Uninterruptible Power System*, em tradução livre Sistema de Potência Ininterrupto), também conhecidos como Nobreaks. Esses aparelhos, ao detectar falta de fornecimento de energia, ativa um sistema completo com conversor, controlador e inversor de potência de modo a não interromper o fornecimento de energia aos aparelhos conectados a ele, que pode ser uma residência, fábrica ou escritório. Nesse caso, aplicações desse porte comumente necessitam de potências elevadas e, portanto, realisticamente, baterias de chumbo/ácido em ligadas em paralelo são utilizadas.

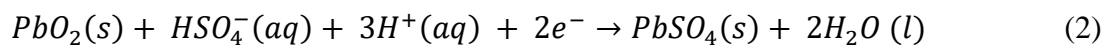
Para ilustrar o processo químico, analise-se o processo de oxirredução em baterias de chumbo/ácido como descritos no exemplo anterior. Esse tipo de bateria secundária é comumente encontrado em carros, caminhões e UPS devido ao seu moderado custo monetário, densidade energética e autodescarga. No interior dessas baterias, portanto, são encontrados o chumbo (Pb) metálico, no ânodo, dióxido de chumbo (PbO<sub>2</sub>), no cátodo, imersos em solução aquosa de ácido sulfúrico (H<sub>2</sub>SO<sub>4</sub> (aq)). Deve-se recordar que ácidos em

soluções aquosas sofrem dissociação ácido-base e, logo, têm íons livres. Analisa-se a reação em cada um dos eletrodos.

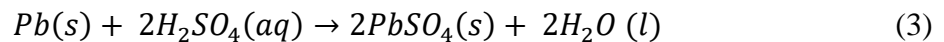
No ânodo, ocorre o acúmulo de cargas negativas, 2 elétrons por reação, dando origem a um campo elétrico que irá fazer com que essas cargas fluam até o cátodo. Além disso, esse mesmo campo elétrico atrai os íons de hidrogênio e bloqueia os íons sulfato que aos poucos interrompe a reação necessitando do carregamento da bateria:



No cátodo, dióxido de chumbo auxilia a condutividade devido as propriedades elétricas, a reação é descrita como:



A reação global pode ser descrita como:



Quando a bateria está descarregada, ambos os eletrodos viram sulfato de chumbo II,  $PbSO_4(s)$ , e o ácido torna-se diluído devido a água gerada como produto da reação. Ao recarregarmos a bateria, os terminais são reconstituídos novamente e estão prontos para o reuso. Uma observação é que a sobrecarga no sistema de baterias, ou seja, a aplicação de uma tensão acima da nominal entre os terminais da bateria promoverá a eletrólise na água gerando gás de hidrogênio ( $H_2(g)$ ) e gás de oxigênio ( $O_2(g)$ ) e a perda de funcionalidade da bateria.

Portanto, entendendo-se os fundamentos físico-químicos que as células de bateria funcionam, é possível discorrer sobre o assunto sob o ponto de vista da aplicação desses dispositivos na área da engenharia elétrica.

### 2.1.2 Modelos Células de Bateria

Após uma breve, no entanto, sólida introdução sob a ótica da eletroquímica no processo da eletrificação de compostos químicos imersos em soluções salinas, é possível promover o aprofundamento teórico da aplicação das células de bateria. Nessa seção,



portanto, discutir-se-ão quais os principais pontos da modelagem de células de baterias e quais suas vantagens à medida que se acrescenta complexidade ao modelo da bateria de forma a aproximar ao comportamento desses dispositivos na realidade.

Primeiramente, deve-se ratificar que o modelo teórico da célula de bateria é o meio de descrever matematicamente e fisicamente o comportamento elétrico desses armazenadores de energia. Modelos teóricos visam facilitar o entendimento de um tópico complexo construídos a partir de conhecimentos básicos que atuam como estrutura para o domínio pleno sobre o assunto. Logo, dependendo do propósito, pode-se analisar a célula de bateria sob a influência de inúmeras condições considerando carga, descarga, temperatura, ciclo de vida, entre outros parâmetros.

Os modelos de baterias existentes são variados e cada um possui seu propósito na aplicação que estão sendo utilizados. Em alguns cenários, diferentes modelos teóricos possuem uma resposta mais apropriada quanto ao seu comportamento do que outros (LIU; LI; PENG; ZHANG, 2018). Todavia, as representações de bateria, por mais complexa que ela seja, podem ser construídas a partir dos elementos de circuito elétrico comuns. Logo, devido a simplicidade na análise e facilidade na compreensão, o circuito elétrico equivalente de baterias é representado pela combinação de agregados em série ou em paralelo de resistores, capacitores e indutores.

A aplicação dos modelos teóricos possui utilidade na simulação de performance de células de baterias, otimização de sistemas de gerenciamento de baterias (BMS), gerenciamento de energia e a previsão da vida útil da bateria. Esses temas estão intrinsecamente ligados no desenvolvimento de baterias de veículos elétricos, sistemas de armazenamento de energia renovável e dispositivos portáteis.

Antes de se ingressar nos variados modelos de células de baterias, é importante a compreensão das definições dos principais termos utilizados na parametrização no circuito equivalente dos componentes discutidos neste TCC.

#### *2.1.2.1 Estado de Carga (SoC) e Profundidade de Descarga (DoD)*

O estado de carga, também conhecido pelo termo em inglês *State of Charge* (SoC), refere-se a um parâmetro de células de baterias que avalia quantitativamente a carga elétrica armazenada disponível na bateria com relação a sua carga total nominal.

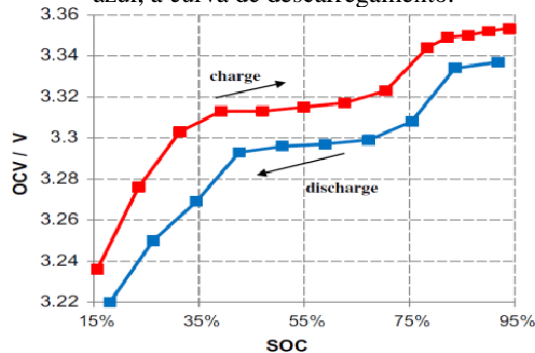
O estado de carga é uma característica que varia entre os limites de 100 % a 0 %, representando carga completa e carga vazia, respectivamente. O parâmetro do estado de carga não pode ser medido de forma direta, mas pode ser estimado a partir do levantamento de diferentes dados do armazenador elétrico tais como a tensão nos terminais da bateria contagem de carga elétrica, dados eletroquímicos ou pela utilização de um filtro de Kalman.

Em linhas gerais, pode-se definir o estado de carga de uma célula de bateria pela Equação (4) expressa por:

$$SoC(t) = \frac{Q_{restante}(t)}{Q_{total}} * 100 [\%], 0 \leq Q_{restante}(t) \leq Q_{total} \quad (4)$$

No qual  $Q_{restante}(t)$  e  $Q_{total}(t)$  representam a carga remanescente na célula e a carga total na célula de bateria, respectivamente. O estado de carga tanto no carregamento quanto no descarregamento de uma bateria não possui característica linear e pode depender de outros parâmetros tais como o estado de saúde, resistência interna, temperatura ambiente, entre outros. A Figura 4 demonstra uma curva típica do estado de carga no carregamento e descarregamento, respectivamente.

Figura 4 – Representação gráfica do estado de carga de uma bateria, em vermelho, curva de carregamento, em azul, a curva de descarregamento.



Fonte: Hariprasad e Priyanka, 2020.

Outro parâmetro amplamente usado é a profundidade de descarga (DoD) que representa o valor complementar da SoC. No caso, a DoD representa quanto de carga foi retirado do sistema em uma determinada descarga. Assim como o outro parâmetro, ela pode ser expressa na forma percentual ou em forma de energia armazenada em Amperes-hora, Ah. Matematicamente, expressa-se por:

$$DoD(t) = \left(1 - \frac{Q_{restante}(t)}{Q_{total}}\right) * 100 [\%], 0 \leq Q_{restante}(t) \leq Q_{total} \quad (5)$$

### 2.1.2.2 Estado de Saúde

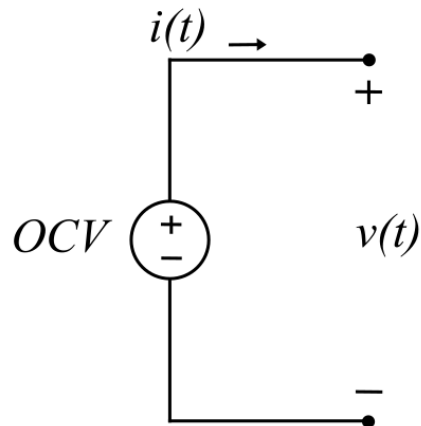
O estado de saúde, também conhecido pelo termo em inglês *State of Health* (SoH), é o parâmetro de células de bateria que caracteriza a performance do componente comparando-se a capacidade de carga total nominal da célula quando nova para a capacidade de carga total disponível. Assim como a SoC, a SoH é medida em porcentagem variando-se de 0% a 100%.

O estado de saúde é um importante parâmetro de células de bateria pois descreve a degradação do componente devido a avarias com o envelhecimento do material, exposição ao clima, infraestrutura ou uso concomitante com outros equipamentos. Em tese, células de baterias saem com esse parâmetro em 100% de fábrica e, naturalmente, tem esse valor decrescido com o tempo de uso.

### 2.1.3 Modelo de Tensão de Circuito Aberto (OCV)

O modelo de Tensão de Circuito Aberto (OCV), também conhecido pelo termo em inglês *Open Circuit Voltage*, é o método mais simples de representação do comportamento de uma célula de bateria. Segundo Plett (2018), esse modelo baseia-se na utilização de uma fonte de tensão constante ideal onde o comportamento da tensão do componente independe da corrente elétrica e com saída de tensão constante a OCV. Ainda, esse sistema é sem memória, isto é, suas saídas independem de valores passados. A Figura 5 mostra o esquemático elétrico do módulo de uma célula de bateria no modelo citado.

Figura 5 – Diagrama esquemático do modelo de Tensão de Circuito Aberto para células de bateria.



Fonte: Elaboração Própria.

A fórmula (6) demonstra a representação matemática desse modelo para tempo contínuo, portanto:

$$v(t) = OCV, \quad 0 \leq t \quad (6)$$

Discretizando-se o sistema para amostragens com período  $T$ , o modelo pode ser representado por:

$$v[n] = v(nT) = OCV, \quad \text{onde } \forall n \in \mathbb{N}: 0 \leq n \quad (7)$$

Apesar do sistema ser inadequado para representação de um modelo real, é possível notar as principais características das células de bateria que é a de fornecer uma tensão para uma carga e a de ser previsível o valor de sua tensão para uma célula em equilíbrio sem carga conectada a ela.

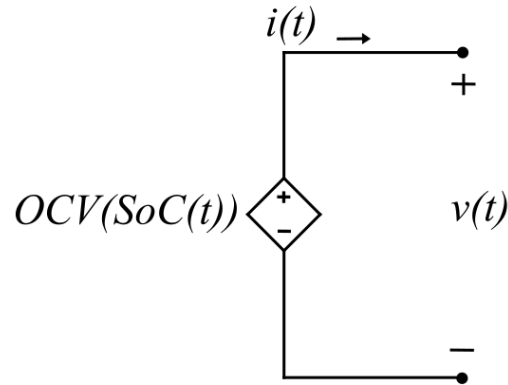
#### 2.1.4 Modelo de Tensão de Circuito Aberto (OCV) Variável

Como explicado na seção 2.1.1.1 sobre o parâmetro do estado de carga de uma célula de bateria, a carga elétrica útil da bateria é consumida para suprir energia elétrica conforme demandado. Dessa forma, o modelo de bateria ideal da seção 2.1.2 demonstra-se fisicamente impossível uma vez que se considerou uma fonte de tensão constante que, independentemente

do tempo de operação, não tem sua tensão alterada apesar da energia acumulada ser consumida até o esgotamento.

Portanto, considerando a relação entre a quantidade finita de energia armazenada no componente e uma fonte de tensão de referência, o modelo da bateria ideal (PLETT, 2018) pode ser mais bem representado por uma fonte de tensão elétrica variável, como na Figura 6.

Figura 6 – Diagrama esquemático do modelo de Tensão de Circuito Aberto Variável para células de bateria.



Fonte: Elaboração Própria.

As tensões da modelagem do circuito, em tempo contínuo e discreto, respectivamente, podem ser expressas pela relação:

$$v(t) = OCV(SoC(t)), \quad 0 \leq t \quad (8)$$

$$v[n] = v(nT) = OCV(SoC[n]), \quad \text{onde } \forall n \in \mathbb{N}: 0 \leq n \quad (9)$$

Assim, considerando a corrente elétrica  $i(t)$  que circula no circuito da Figura 6, positivo na descarga, a SoC pode ser definida como:

$$\frac{d(SoC(t))}{dt} = -\frac{i(t)}{Q_{total}} \quad (10)$$

$$SoC(t) = SoC(t_0) - \frac{1}{Q_{total}} \int_{t_0}^t i(\tau) d\tau \quad (11)$$

Em tempo discreto, assumindo corrente constante no intervalo de amostragem  $T$ , a  $n$ -ésima amostra pode ser expressa pela relação (12), logo:

$$SoC[n] = SoC[n - 1] - \frac{i[n]T}{Q_{total}} \quad (12)$$

Como as células de baterias não podem ser consideradas componentes ideais, considerando um fator de eficiência  $\eta[n]$ , conhecido como eficiência da carga, onde  $0 \leq \eta[n] \leq 1$ , define-se a taxa de variação do estado de carga e o estado de carga discretizado, respectivamente, como:

$$\frac{d(SoC(t))}{dt} = -\frac{i(t)\eta(t)}{Q_{total}} \quad (13)$$

$$SoC[n] = SoC[n - 1] - \frac{i[n]\eta[n]T}{Q_{total}} \quad (14)$$

Como regra prática, a eficiência na descarga pode ser considerada como  $\eta[n] \approx 1$ , na carga, no entanto, pode ser menor que a unidade devido a reações secundárias que dispersam a carga.

A eficiência supracitada não deve ser confundida com eficiência energética, nesse sentido, a perda de cargas pelas não-idealidades das reações químicas e impurezas nos compostos representam a eficiência de carga. Logo, a eficiência de carga trata exclusivamente do saldo líquido das cargas elétricas envolvidas no fenômeno.

Já a eficiência energética refere-se a energia que entra e sai do sistema e está relacionada a perdas por aquecimento, vibração, entre outros. Em células de bateria de íons de lítio, a eficiência de carga e eficiência energética são geralmente na ordem de 99% (WANG et al., 2021) e 95% (TOMAN et al., 2016), respectivamente.

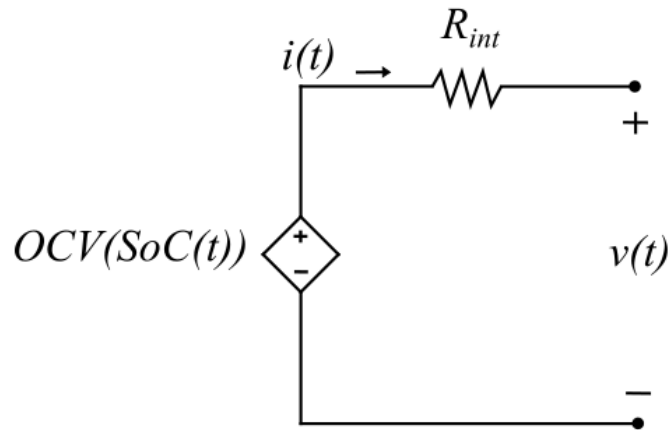
Outra idealidade negligenciada é a dependência da temperatura na tensão de circuito aberto e, portanto, pode ser incluído no modelo como  $OCV(SoC(t), T(t))$ .

### 2.1.5 Modelo Resistência Série Equivalente, “Rint”

Desse modelo em diante, os circuitos equivalentes da célula de bateria possuem tensão terminal diferente do OCV devido a passagem de corrente quando a célula está conectada a carga. De maneira geral, a modelagem dos circuitos é constituída de componentes passivos que representam as perdas e comportamentos das células de bateria.

A Figura 7 mostra o circuito equivalente modelado (PLETT, 2018) com a adição de uma resistência em série com uma fonte de tensão variável.

Figura 7 – Diagrama esquemático do modelo de Resistência Série Equivalente para células de bateria.



Fonte: Elaboração Própria.

A tensão terminal em tempo contínuo pode ser expressa pela seguinte relação:

$$v(t) = OCV(SoC(t)) - i(t)R_{int}, \quad 0 \leq t \quad (15)$$

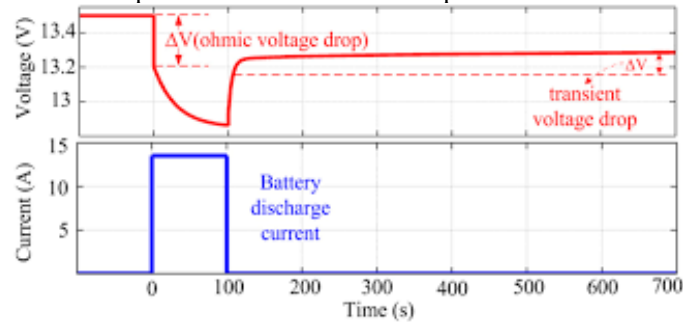
Como é possível observar, uma parte da potência é dissipada no resistor  $R_{int}$  em forma de calor e impossibilita a eficiência energética perfeita. Além disso, devido a simplicidade do modelo, o circuito é apropriado para simples projetos em eletrônica e falha no aspecto comportamental de sistemas de consumo mais complexos e aplicações de VE's.

Em tempo discreto, assumindo corrente constante no intervalo de amostragem  $T$ , a  $n$ -ésima amostra da tensão terminal pode ser expressa pela relação (16), logo:

$$v[n] = v(nT) = OCV(SoC[n]) - i[n]R_{int} \quad (16)$$

Teoricamente, a componente  $R_{int}$  com corrente circulante modela uma resposta instantânea a um estímulo na entrada do circuito. No entanto, conforme demonstra a Figura 8, quando submetida a um degrau de descarga de corrente, pode-se verificar que a tensão possui uma resposta dinâmica (não instantânea) que desacelera a descarga.

Figura 8 – Curva típica de célula de bateria sob pulso de corrente de descarga.



Fonte: Rouholamini, 2022.

Da mesma forma, quando a célula é deixada em repouso, a tensão retorna lentamente ao OCV com um pequeno desnível. Esse fenômeno é causado pelo processo de difusão no composto da célula e se relaciona com as propriedades químicas do material. Segundo VAN DER VEN, BHATTACHARYA e BELAK (2013), em compostos intercalados, como os eletrodos de íon lítio em células de bateria, a difusão correlaciona-se com a estrutura cristalina do material e a concentração do íon. Logo, os coeficientes de difusão mostram-se intrinsecamente relacionados a esses parâmetros.

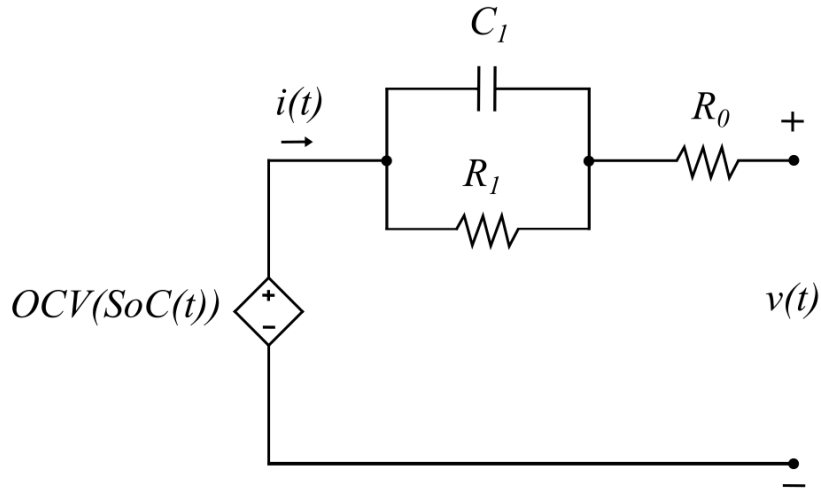
Portanto, pode-se notar que o presente modelo não consegue cobrir inteiramente o comportamento da célula e pode ser aprimorado a fim de se aproximar à realidade. Na próxima seção, portanto, atribui-se componentes transitórios que possuem a capacidade de adicionar tais propriedades na modelagem.

### 2.1.6 Modelo da Tensão na Célula por Thévenin

Seguindo no raciocínio da seção passada, os processos de difusão adicionam uma resposta transitória ao comportamento da célula. Desse modo, a partir da construção de modelos com componentes fundamentais de circuitos elétricos, pode-se modelar esse comportamento com um ou mais pares de resistor-capacitor em paralelo (PLETT, 2018). A Figura 8 mostra o circuito equivalente com a adição de um par do subcircuito.



Figura 9 – Diagrama esquemático do modelo de Tensão na Célula por Thévenin para células de bateria.



Fonte: Elaboração Própria.

A modelagem matemática pode ser desenvolvida a partir do mesmo raciocínio desenvolvido nas seções anteriores. Para o circuito mostrado anteriormente, portanto, expressa-se a tensão terminal  $v(t)$  como:

$$v(t) = OCV(SoC(t)) - v_{C_1}(t) - i(t)R_0, \quad 0 \leq t \quad (17)$$

Analisando o circuito, pode-se reescrever a expressão (17) em função das correntes envolvidas, portanto:

$$v(t) = OCV(SoC(t)) - i_{R_1}(t)R_1 - i(t)R_0 \quad (18)$$

A corrente que percorre o resistor  $R_1$  somada a corrente que atravessa o componente  $C_1$ , como dita a lei de Kirchhoff, deve ser igual a corrente  $i(t)$  do circuito. Logo, modela-se as correntes pelas seguintes expressões:

$$i_{C_1}(t) = \dot{v}_{C_1}(t)C_1 \quad (19)$$

$$i(t) = i_{R_1}(t)R_1 + \dot{v}_{C_1}(t)C_1 \quad (20)$$

Como a tensão em  $C_1$  é igual a tensão do resistor  $R_1$ , na expressão (20), tem-se:

$$i(t) = i_{R_1}(t)R_1 + \frac{di_{R_1}(t)}{dt}C_1R_1 \quad (21)$$

Rearranjando a expressão, portanto:

$$\frac{di_{R_1}(t)}{dt} = -\frac{1}{C_1R_1}i_{R_1}(t) + \frac{1}{C_1R_1}i(t) \quad (22)$$

Discretizando a análise, pode-se deduzir a equação (21) para tempo discreto. Assumindo tempo de amostragem  $T$ , a  $n$ -ésima amostra do estado de carga em tempo discreto é dado pela expressão (9), a corrente no resistor  $R_1$  e a tensão terminal em tempo discreto são dados, respectivamente, pelas expressões a seguir:

$$i_{R_1}[n] = e^{-\frac{T}{C_1R_1}}i_{R_1}[n-1] + (1 - e^{-\frac{T}{C_1R_1}})i[n-1] \quad (23)$$

$$v[n] = OCV(SoC[n]) - i_{R_1}[n]R_1 - i[n]R_0 \quad (24)$$

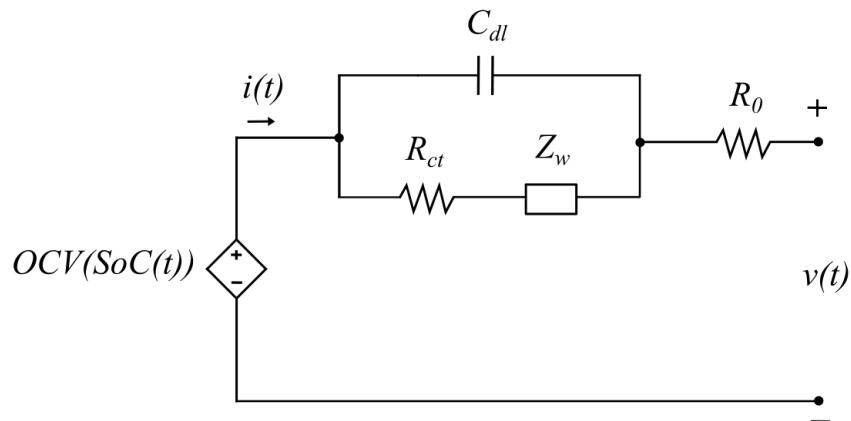
### 2.1.7 Circuito de Randles e Modelo Impedância de Warburg

Na análise do circuito equivalente da célula de bateria, pode-se adicionar o elemento de impedância de Warburg,  $Z_w$ . O elemento tem como objetivo modelar o processo de difusão no dielétrico da célula de bateria.

Apesar de comum a representação em sistemas eletroquímicos, a resistência de Warburg pode ser difícil de se identificar isoladamente devido à proximidade em série com a resistência de carga do circuito de Randles.

O circuito de Randles é um modelo de circuito equivalente que representa o comportamento de fenômenos eletroquímicos (RANDLES, 1947). Pode-se aproximar o modelo da célula de bateria de acordo com a Figura 10.

Figura 10 – Diagrama esquemático do modelo de Impedância de Warburg com Circuito de Randles para células de bateria.



Fonte: Elaboração Própria.

Onde  $R_0$ ,  $R_{ct}$ ,  $C_{dl}$  e  $Z_w$  representam a resistência do eletrólito, resistência de transferência de carga, isto é, modela a diferença de potencial entre eletrodo e eletrólito, capacitância de camada dupla, onde simula o efeito das cargas acumulada no eletrólito e a impedância de Warburg, respectivamente.

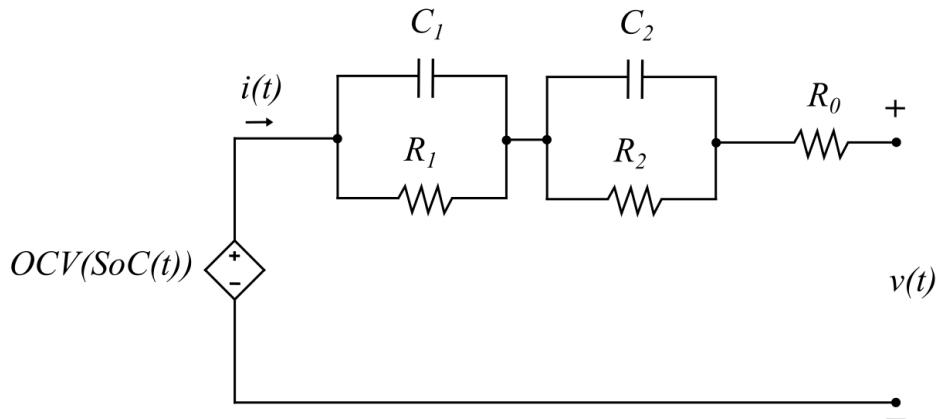
Segundo LIM (2011), a impedância de Warburg pode ser expressa pela equação (24), logo, varia com a frequência de oscilação:

$$Z_w = \frac{A_w}{\sqrt{j\omega}} \quad (24)$$

Onde  $A_w$ ,  $j$  e  $\omega$  representam o coeficiente de Warburg, unidade imaginária e frequência angular, respectivamente.

Para determinadas faixas de frequência, a impedância de Warburg aproxima-se de rede em série de capacitor-resistor em paralelo. Quanto maior a ordem da rede, isto é, mais extenso o número de módulos capacitor-resistor, melhor a aproximação com a impedância de Warburg. Dessa forma, a Figura 11 mostra o circuito equivalente

Figura 11 – Diagrama esquemático do modelo de rede em série de capacitor-resistor em paralelo para células de bateria.



Fonte: Elaboração Própria.

## 2.2 MÉTODO DE DESENVOLVIMENTO EM “V” E TESTE DE PRODUTOS

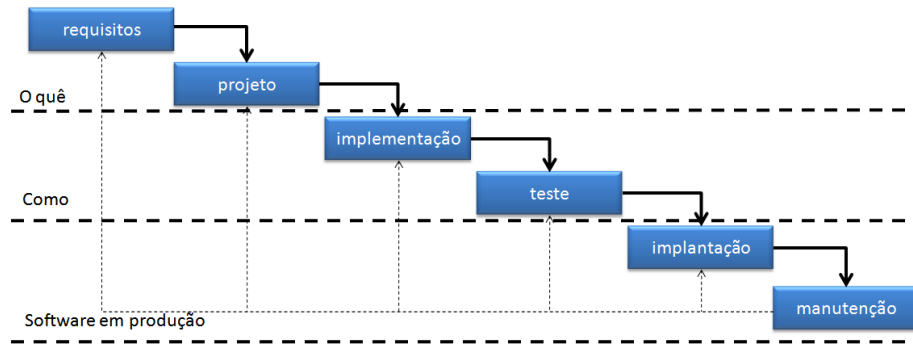
Em processos de desenvolvimento, o modelo em V representa um modelo conceitual no desenvolvimento de produtos que pode ser considerado como uma variante do modelo em cascata. A principal diferença entre os modelos consiste na ocorrência de testes rodando em paralelo em cada fase de desenvolvimento ao passo que o desenvolvimento em cascata prevê o sequenciamento dos processos entre as fases do projeto (PETERSEN; WOHLIN; BACA, 2009). No caso do modelo em cascata, até que a aprovação não seja aceita, não é permitido a transição de fases e, conseqüentemente, desacelerando e imbricando todo o desenvolvimento.

Para contextualização, o modelo em cascata é um modelo de organização de atividades no processo de desenvolvimento segmentado em fases sequenciais lineares, isto é, as atividades são repassadas entre cada tarefa dependendo dos entregáveis da atividade anterior. Esse modelo de desenvolvimento mostra-se útil quando o escopo do trabalho é claramente definido como em projetos de manufatura e construção civil ou industrial onde alterações nas estruturas físicas de construções, por exemplo, tornam-se caros desde os passos iniciais.

Conforme o avanço do projeto, o modelo em cascata torna-se cada vez menos iterativo e flexível. Formalmente, as fases desse modelo são nomeadas sequencialmente como: requerimento, projeto, implementação, teste e manutenção. Uma representação gráfica é mostrada na Figura 12. A transição entre fases nesse modelo dá-se exclusivamente quando

as ações pertinentes a atual fase for totalmente encerrada respeitando rigidamente a ordem das fases sem possibilidade de paralelismo e pulo de fases.

Figura 12 – Representação gráfica do fluxo de trabalho do modelo em cascata conforme o andamento do projeto.



Fonte: Fabri, J. A., 2013.

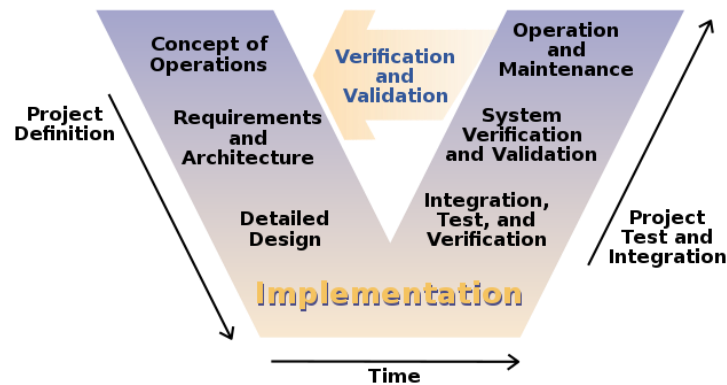
Pelo exposto, portanto, o modelo em cascata mostra-se um método excessivamente rígido que pode frustrar o cliente na adequação de incertezas durante as fases iniciais do projeto, principalmente. Além disso, o modelo prevê um protótipo operacional somente ao final do projeto sem possibilidade de alteração. Na realidade, dificilmente, projetos seguem o fluxo sequencial à risca, logo, no modelo em cascata, alterações podem provocar confusão e atrasos na equipe.

Nesse sentido, um modelo de desenvolvimento menos rígido e que facilite a adequação do produto às necessidades do cliente é preferível. Logo, o modelo em V supre essa necessidade e atende ao que é demandado em projetos modernos.

O principal ponto do modelo em V é garantir a qualidade e eficiência em todas as etapas do ciclo de vida de um projeto. Graficamente, o modelo é representado temporalmente ao longo do eixo horizontal registrando as atividades para a conclusão do projeto. As fases iniciais consistem no levantamento de requisitos e concepção do projeto a ser desenvolvido e as fases finais são os processos de teste e validação. No eixo vertical, representa- as atividades de validação complementares entre todas as fases do projeto.

A representação em V, mostrado na Figura 13, é baseado na simetria da forma onde as fases da esquerda e as fases da direita correspondem, respectivamente, as atividades de desenvolvimento e validação, garantindo que os requisitos são entendidos corretamente.

Figura 13 – Representação gráfica do fluxo de trabalho do modelo em V conforme o andamento do projeto.



Fonte: Wikipedia, 2019.

Para garantir a qualidade de todo o projeto, a ênfase na validação e verificação é presente ao longo de todas as etapas do modelo reduzindo riscos e custos devido a correções tardias. Algumas das atividades do modelo incluem o teste de individual, teste de integração e teste de sistema.

O teste individual consiste no teste funcional de um componente ou módulo isolado de forma a verificar e validar seu comportamento esperado. Esse teste pode ser executado de forma manual ou automatizada. Já o teste integrado refere-se ao teste de múltiplas unidades ou módulos em grupo que já tenham sido aprovadas em seu respectivo teste individual. Usualmente, o teste de integração avalia conformidade com requisitos funcionais de normas de segurança.

Finalmente, o teste de sistema refere-se ao teste a nível de sistema onde é verificado o sistema como um todo, estando acima dos testes de integração e individual. Esse teste tem o propósito de avaliar requisitos funcionais a nível de sistema e detecção de defeitos. Ainda é possível verificar design, comportamento e expectativa do cliente.

### 2.3 BATTERY MANAGEMENT SYSTEM (BMS)

O sistema de gerenciamento de bateria (BMS), também conhecido pelo termo em inglês como *battery management system*, é um sistema eletrônico que gerencia e supervisiona baterias recarregáveis, organizadas em série ou paralelo para suprir faixas de corrente e tensão elétrica de acordo com a demanda do projeto durante um período enquanto houver carga disponível.

As funções do BMS incluem monitoramento de parâmetros da bateria, proteção da bateria, estimação de parâmetros de estado, otimização contínua de performance da bateria e comunicação a dispositivos externos. Observa-se que, então, o BMS possui alta complexidade atrelada ao dispositivo e aborda diferentes frentes do conhecimento tais como eletrônica, controle digital, sistemas térmicos e hidráulicos.

Como citado em seções anteriores, células de íon lítio são a primeira escolha na constituição de produtos de consumo geral tais como carros elétricos, laptops e aparelhos celulares, devido a sua alta densidade energética. Apesar de ser uma das melhores opções de bateria, caso esteja em operação fora da área segura (SOA, em inglês *safe operating area*), as consequências podem variar desde desempenho reduzido até situações de extremo risco. Dessa forma, maneiras de mitigar situações de perigo e má gestão de recursos resultam na necessidade de um BMS.

Sistemas de gerenciamento de baterias não possuem critérios específicos que devem ser adotados no seu desenvolvimento. Entretanto, durante a idealização do escopo do BMS, as principais características contempladas correlacionam-se de acordo com os seguintes critérios:

- Custo, complexidade e tamanho do pack de bateria comportado;
- Tipo de aplicação da bateria, padrão de segurança e vida útil;
- Certificações de segurança e funcionalidade.

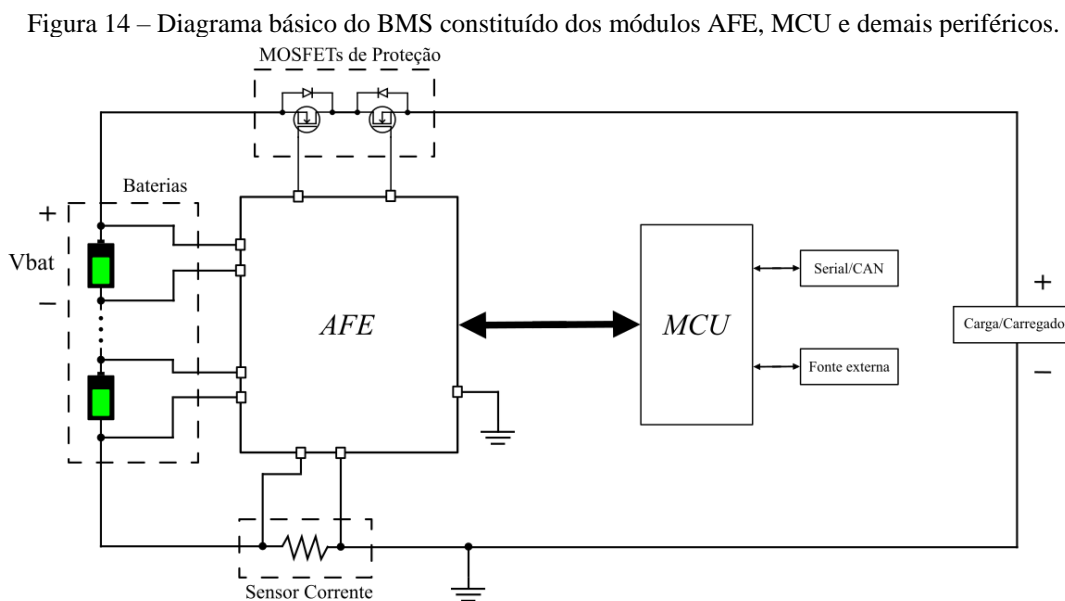
Pode-se dividir a atuação de proteção do BMS em duas categorias: proteção elétrica e proteção térmica. A proteção elétrica refere-se ao dispositivo impedir danos à bateria fora da sua SOA, já a proteção térmica relaciona-se a manutenção do controle de temperatura e assegurar operação no SOA. As características de segurança não são meramente critérios subjetivos, mas compõe pré-requisitos das normas vigentes do produto e da finalidade de aplicação.

O BMS monitora continuamente os parâmetros essenciais discutidos na seção de modelagem de células de bateria tais como a tensão terminal de cada célula, corrente, temperatura e estado de carga. Esses dados são importantes para realizar o levantamento de eficiência e ações protetivas caso esteja fora da operação normal. Além disso, o BMS pode calcular os parâmetros de estado de saúde, número de ciclos, entre outros.

No BMS, dois recursos devem constar como obrigatório no desenvolvimento desses sistemas, são eles: gerenciamento de proteção do banco de baterias e o gerenciamento da

capacidade do produto. O primeiro refere-se ao sistema que é responsável na prevenção do BMS sair da operação normal. Inclui-se nesse sistema o monitoramento das características elétricas e contramedidas para estados fora do limite de operação da corrente, tensão e temperatura das células de bateria. Já o segundo termo está relacionado a capacidade das células de bateria. Portanto, com esse sistema trata-se do problema tais como curto-circuito e o balanceamento de células de bateria conforme agrega-se mais células ao BMS.

Estruturalmente, o BMS pode ser composto de dois módulos: *front-end* analógico (AFE) e o microcontrolador (MCU). O AFE é responsável em alimentar o microcontrolador com informações de estado, tais como tensão, corrente e temperatura das baterias. Como está diretamente ligado às células de bateria, é nele que estão alojados sistemas de proteção para desconexão de baterias do sistema em caso de falha ou balanceamento de cargas durante operação normal do BMS. Na Figura 14, mostra-se um esquema simplificado da estrutura do BMS.



Fonte: Elaboração Própria.

No módulo MCU é onde as leituras do AFE são utilizadas para, a partir dos modelos discutidos na seção 2.1 e de algoritmos computacionais, estimar os parâmetros relativos as baterias tais como SoC, SoD, SoH e OCV. O controle dos demais periféricos, tais como interface IHM, ocorre no sistema MCU e, ainda, é onde se parte sinais de comunicação com outros dispositivos que comporão o projeto elétrico com o BMS. Os protocolos de comunicação utilizados na indústria são variados, no entanto, encontra-se comumente a



comunicação CAN e/ou Serial. Na seção 3.2, discute-se mais sobre os fundamentos de ambos os métodos de comunicação entre dispositivos.

Adicionalmente, dependendo da complexidade do sistema para a estimação dos parâmetros, pode-se acoplar um módulo dedicado para esse propósito.

### 2.3.1 Sistema de Proteção do BMS

Como mencionado, o sistema protetivo do BMS está praticamente todo alojado no AFE. Assim, o módulo controla diretamente os circuitos elétricos, banco de bateria e o sistema quando há alguma falha. O BMS dentro dos padrões normativos protege a bateria em operar fora da SOA contra condições fora dos limites, inferior e superior, de corrente, tensão, temperatura e carga.

Na Figura 14, é possível verificar MOSFETs de proteção que é um meio mais seguro para se conectar a bateria com diferentes cargas e eliminar corrente de *inrush* (MOSFET GATE DRIVE CIRCUIT, 2018). Outros métodos de proteção incluem redução do carregamento da bateria, controle de dispositivos de refrigeração e/ou redução de desempenho do processador.

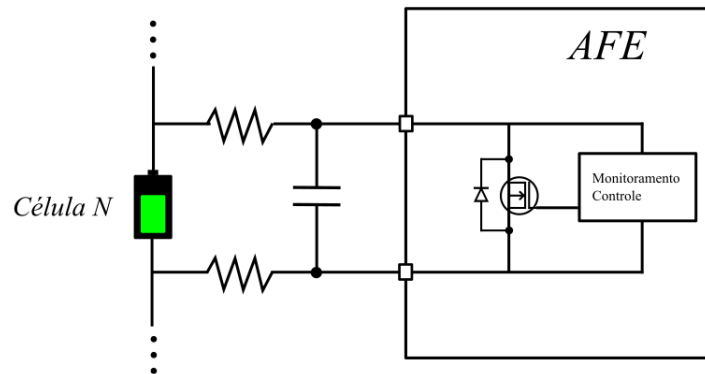
### 2.3.2 Balanceamento de Células

Banco de baterias não necessariamente utilizam células de bateria iguais e, logo, a diferença de tolerâncias de diferentes fabricantes, tempo de uso e quantidades de composto químico resultam em cada célula apresentarem comportamentos ligeiramente diferentes. No tempo, conforme o desgaste e tempo, essa discrepância torna-se significativa ao ponto de impactar o desempenho do sistema podendo ser danoso para o próprio dispositivo. Para prevenir essas iminentes situações, desenvolveu-se o sistema de balanceamento baterias.

Portanto, o objetivo desse sistema é manter a SoC das células equalizadas. Algumas estratégias são utilizadas para esse fim e são classificadas de balanceamento passivo e ativo. O balanceamento passivo consiste na descarga das células mais carregadas ao ponto em que a tensão de cada célula individual do banco de bateria seja igual. Essa estratégia pode ser executada com apenas um componente chaveador em cada célula que irá forçar a passagem da corrente e, por conseguinte, descarregar a célula de bateria. O balanceamento passivo é o

método mais comum empregado no BMS e se localiza logo na entrada de tensões do AFE conforme mostra a Figura 15.

Figura 15 – Diagrama da entrada de tensão do BMS posicionado entre os polos de cada célula de bateria para levantamento de parâmetros e proteção dos componentes.



Fonte: Elaboração Própria.

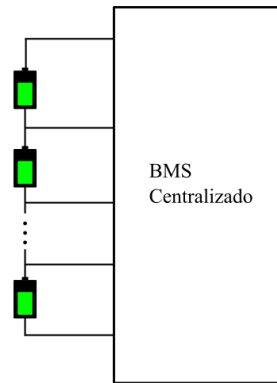
Já o balanceamento ativo envolve transferência de cargas entre as células por meio de sistemas chaveados interligados. Diferente do balanceamento passivo, onde a carga é apenas descartada, o método ativo busca a equalização das células mais carregadas com as menos carregadas. Para realização desse sistema, exige-se um sistema robusto e complexo uma vez que é necessário um controle preciso para quais células irão se ligar e o tempo que irão ficar ligadas.

### 2.3.3 Topologias de BMS

Topologicamente, sistemas de gerenciamento podem operar em três arranjos dependendo da complexidade e disponibilidade tecnológico associado, são eles: sistema centralizado, sistema distribuído e sistema modular.

O sistema centralizado possui somente um dispositivo BMS central conectado às células de bateria. A estrutura desse BMS é mostrada na Figura 16. Nessa topologia, oferece-se um sistema compacto e econômico. Em contrapartida, há a necessidade de diversos cabos e conectores bem como portas de entrada ao dispositivo central pois todas as baterias são conectadas a ele.

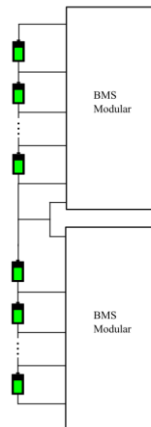
Figura 16 – Representação gráfica da topologia de BMS de sistema centralizado.



Fonte: Elaboração Própria.

O sistema modular permite o funcionamento de sistemas em conjunto com mais de um dispositivo onde são divididos em módulos, cada um com seu conjunto de conectores e fios e baterias. Logo, é possível conectar adjacientemente células de bateria acima da capacidade individual do BMS. A Figura 17 mostra o esquema de ligação dessa topologia. A desvantagem desse módulo é o custo ser ligeiramente mais elevado que a topologia anterior e a possibilidade de haver informações duplicadas inutilizadas dos submódulos.

Figura 17 – Representação gráfica da topologia de BMS de sistema modular.



Fonte: Elaboração Própria.

Finalmente, o sistema distribuído consiste na instalação de um BMS por célula de bateria conectados apenas pelo cabeamento de comunicação. Este sistema é o mais caro contudo é o mais fácil na instalação e possui a melhor montagem. No entanto, esse tipo de sistema integrado dificulta a manutenção e solucionamento de problemas quando necessário.

## 2.4 NORMAS APLICÁVEIS

Como mencionado em seções anteriores, o objeto de estudo deste TCC consiste em avaliar um módulo comercial de carregamento de baterias. Assim como qualquer dispositivo eletrônico comercial, as comissões internacionais estipulam regras de desenvolvimento e critérios de desempenho e segurança para cada categoria de aparelho dependendo da aplicação podendo a sua comercialização ser permitida caso atenda alguma norma específica ou possua certificado por um órgão oficial.

Desse modo, considera-se os critérios normativos internacionais no desenvolvimento desse projeto. O escopo desse trabalho está sob a tutela no que dita as normas relevantes. As normas que competem ao objetivo desse trabalho são a ABNT NBR IEC 62619 (2017) , ISO26262 (2018), IEC 61508 (2010) e IEC 60730-1 (2013).

Na norma da IEC 62619, intitulada em tradução livre como “Células secundárias e baterias contendo eletrólitos alcalinos ou outro eletrólito não-ácido – Requisitos de segurança para células ou baterias de lítio, para uso em aplicações industriais”, o capítulo 8 aborda sobre os conceitos de desenvolvimento e segurança funcional para dispositivos BMS.

Destaca-se dessa norma o requisito obrigatório para análise de segurança funcional, desse modo, qualquer BMS produzido deve estar de acordo com as normas IEC 61508 (todas as partes) ou anexo H da IEC 60730-1 relativo aos procedimentos para atender à segurança funcional.

A segurança funcional relaciona-se na análise, projeto e implementação de sistemas ou dispositivos que devem operar em estado seguro, mesmo na presença de falhas. Esse conceito é fundamental para áreas da indústria, automobilismo, nuclear e ferroviária, onde a falha de um sistema pode ocasionar em acidentes graves resultando em perdas de vida, dano ao patrimônio ou agravamento de problemas ambientais. Na Europa, a norma IEC 61508 é a normativa sobre segurança funcional para aplicações gerais.

No atendimento da norma IEC 61508, destacam-se as atividades de identificação de perigos e avaliação de risco, onde se levantam todos os possíveis cenários de risco do produto. Após o levantamento, ocorre a redução de risco onde são preparadas contramedidas para diminuir os níveis de risco até valores aceitáveis. Nessa etapa, pode-se elaborar sistemas redundantes como, por exemplo, a utilização de módulos iguais, mas independentes que garantem o funcionamento da função em caso de falha em um deles.

Então, ocorre a fase de implementação onde são executadas as medidas protetivas para o sistema funcionar em estado seguro. Por fim, para estar apto a receber a certificação de conformidade com a segurança funcional, são feitos rigorosos testes com nível de aceitação conforme o *Safety Integrity Level (SIL)* escolhido que o produto deve atender.

Da norma IEC 62619, atendidos os critérios da segurança funcional, os fatores-chaves para o BMS são tensão, corrente e temperatura das células e baterias na região de operação. Portanto, a norma requisita que o dispositivo atenda a três requisitos em três testes diferentes.

#### **2.4.1 Controle de sobrecarga da tensão**

O requisito desse teste é avaliar o controle da carga das células logo abaixo do limite superior de tensão. Portanto, o experimento consiste na carga de uma célula ou mais descarregadas para 110% da sua carga nominal e deve ser monitorado até 1 hora após a carga atingir a tensão estipulada. As funcionalidades do BMS devem estar operacionais durante o teste.

O critério de aceitação é que não ocorra explosão ou incêndio. Além disso, o BMS deve conter a corrente de sobrecarga acionando os contatores de proteção principais de forma a interromper forçadamente o fluxo de corrente elétrica.

#### **2.4.2 Controle de sobrecarga da corrente**

O requisito desse teste é avaliar o controle da carga das células quando a corrente de carregamento estiver acima da permitida pelas células ou baterias conforme fornecedor. Portanto, o experimento consiste na recarga de uma célula ou mais descarregada com 120% da sua corrente máxima nominal e deve ser monitorado até 1 hora após a recarga cessar. As funcionalidades do BMS devem estar operacionais durante o teste.

O critério de aceitação é que não ocorra explosão ou incêndio. Além disso, o BMS deve detectar corrente de sobrecarga e deve controlar o carregamento abaixo da corrente de carregamento máxima de modo a promover proteção à bateria contra efeitos severos.

#### **2.4.3 Controle de sobreaquecimento**

O requisito desse teste é avaliar o controle da carga das células quando a temperatura da célula estiver acima da permitida pelas especificações do fornecedor. Portanto, o experimento consiste na recarga de uma célula ou mais descarregada até 50% da sua SoC nominal. Então, eleva-se a temperatura do sistema de baterias em 5°C da temperatura máxima da célula enquanto o dispositivo recarrega o restante da carga da bateria. A célula deve ser monitorada até 1 hora após a recarga cessar. As funcionalidades do BMS devem estar operacionais durante o teste.

O critério de aceitação é que não ocorra explosão ou incêndio. Além disso, o BMS deve monitorar e detectar o sobreaquecimento acionando os sistemas de proteção de forma a proteger a bateria contra efeitos severos.

## 2.5 HARDWARE-IN-THE-LOOP

A simulação *Hardware-in-the-loop* (HIL) é uma técnica de simulação em tempo real utilizada para testar sistemas embarcados complexos. Esse método de simulação oferece uma maneira versátil e eficiente de desenvolver e validar controladores, bem como de verificar o desempenho de plantas de sistemas de controle.

A implementação de modelos matemáticos baseados em componentes elétricos tais como conversores de potência, motores elétricos, sistemas de proteção, células de baterias, entre outros, aplicados à sistemas de tempo real formam a técnica HIL permitindo a emulação desses sistemas dinâmicos e proporcionando um ambiente de teste robusto e realista para plantas em fase de desenvolvimento e teste.

Adicionalmente, com os equipamentos especializados em simulação HIL, é possível testar a resposta de equipamentos de alta potência sem necessariamente expor o dispositivo desenvolvido, o operador de teste e/ou o projetista a infortúnios, promovendo agilidade na validação e melhoria nas condições de trabalho.

Outro ponto igualmente relevante, a simulação HIL é relativo ao alto desempenho da repetibilidade e condicionamento dos eventos na verificação de funcionalidades específicas no equipamento em teste. O condicionamento de parâmetros dependendo da aplicação são difíceis de serem replicadas devido à complexidade que pode ser exigida na alteração das condições normais a uma situação de falha ou evento específico. Não obstante, o sequenciamento de condições e eventos, além de proporcionar as dificuldades citadas anteriormente, adicionam uma nova camada de complexidade na execução desse tipo de

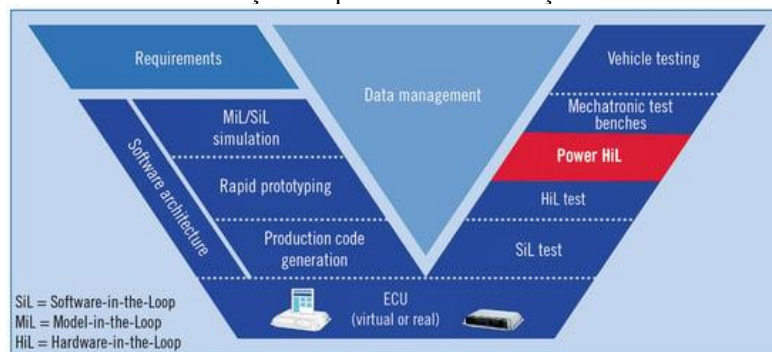
simulação quanto aos *timings* ou ao paralelismo de acontecimentos que podem ser exigidos no teste.

O HIL mostra-se importante para análise e validação de projetos em desenvolvimento. Por conseguinte, é possível executar teste de performance e de segurança com a finalidade de verificar conformidade do protótipo desenvolvido.

Caso seja necessário a modificação de *software* ou até mesmo do *hardware*, a simulação HIL pode auxiliar no ciclo de desenvolvimento iterativo discutido na seção anterior que agiliza o processo. Assim, a alteração de um algoritmo em *software* ou configuração de *hardware* e teste em ambientes controlados reduzem o *time-to-market* e aceleram o feedback no desenvolvimento.

Em termos tecnológicos e constitucionais, para oferecer flexibilidade e demanda dos controladores em testes nas aplicações, o *hardware* HIL inclui microprocessadores de alto desempenho para emular comportamentos em tempo real de sensores e atuadores bem como compor um sistema robusto e dinâmico para diferentes cenários e testes. Os sinais elétricos gerados pelo dispositivo HIL servem como uma interface entre o HIL e o equipamento em teste. Esses sistemas HIL são controlados pela planta e são verificados por um sistema de *feedback*. Já pelo lado do hardware em teste, o seu algoritmo de controle pode ser verificado pelos sinais de controle dos seus atuadores.

Figura 18 – Representação gráfica do fluxo de trabalho do modelo em V conforme o andamento do projeto com relação aos processos de validação.



Fonte: Puschmann, 2021.

O processo de HIL mostra-se parte fundamental para o desenvolvimento e teste de produtos ao setor industrial devido a sua efetividade no fluxo de trabalho na prototipagem de dispositivos.

### 2.5.1 Typhoon HIL 404

A empresa americana Typhoon HIL é uma das referências no mercado na área da simulação com equipamentos HIL. Seu portfólio inclui uma gama variada de softwares, hardwares e módulos de expansões para aplicações dedicadas no ramo da eletrônica de potência, sistemas de potência e processamento de sinais. O modelo básico para simulação HIL é o HIL 404. Este equipamento, conforme Figura 19, está equipado com 4 núcleos de processamento que podem ser utilizados para execução de múltiplas funções para teste de sistemas de potência e controle de eletrônica de potência.

Figura 19 – Typhoon HIL modelo 404.



Fonte: Typhoon HIL.

O HIL 404 está equipado com entradas e saídas analógicas e digitais separadas em cada entrada dos dois conectores padrão DIN 41612 tipo C de 96 pinos macho disponíveis. Para este modelo, estão disponíveis 16 entradas e 16 saídas analógicas com resolução de 16 bits e faixa de tensão de  $\pm 10V$ . Já os sinais digitais podem ser manuseados por meio de 32 entradas e 32 saídas com impedância de entrada de  $10k\Omega$ . Todas as portas estão protegidas contra descargas eletrostáticas (ESD) e tolerância de  $\pm 24V$ . Demais informações estão disponíveis na folha de dados do produto (HIL 4/6 SERIES HARDWARE USER GUIDE, 2024).

O software Typhoon HIL Control Center é o programa que integra todas as funcionalidades físicas e digitais. O software oferece um editor de esquemático para montagem de circuitos elétricos incluindo blocos específicos de sistemas elétricos, um sistema SCADA para a confecção de interfaces customizáveis com os componentes envolvidos na simulação e um software para execução e acompanhamento de testes automatizados.





### 3 DESENVOLVIMENTO

Nesta sessão, serão abordados os temas relativos ao desenvolvimento da interface entre o BMS e o Typhoon HIL. Constará neste capítulo os detalhes sobre a concepção, realização e teste do sistema elaborado como tema deste TCC. Em linha com os objetivos deste documento, deve-se projetar um sistema que realize a integração entre os dois dispositivos, recordando que, o HIL 404 deve fornecer valores de referência controlados via *software* e o BMS receberá essas entradas como se estivesse atuando em uma situação real como explicado no processo de HIL na seção 2.4.

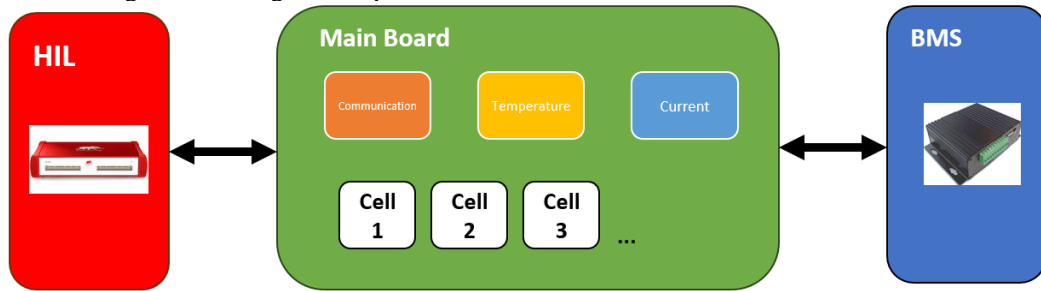
O desenvolvimento de projetos na contemporaneidade tende a ser idealizado com característica modular, isto é, distribui-se uma mesma rotina para diversas tarefas no processo. Em relação a produção de produtos, a modularidade aparece na reutilização de partes iguais para realizar tarefas em paralelo. Algumas das vantagens da modularidade é a possibilidade de uma única validação para diferentes partes do produto e da facilidade do escalonamento dele.

Portanto, o desenvolvimento da interface proposta deve, idealmente, apresentar características modulares. Uma das funções que podem ser asseguradas com esse conceito é o banco de células de bateria. Pode-se propor, então, uma maneira de replicar os módulos das células de baterias sem a necessidade de um design dedicado para cada placa de integração HIL-BMS de acordo com o número proposto de células e possibilitar a expansão da quantidade de células de bateria de acordo com a necessidade do usuário.

A proposta de modularização das células de bateria é uma opção aceitável tanto do ponto de vista do projetista quanto do usuário, pois possibilita o desenvolvimento de um único dispositivo que pode ser incrementado conforme a demanda do teste. Esse método promove a economia de recursos materiais pois se fabrica somente o utilizável e, se compatível, pode abarcar outros modelos de BMS. Logo, a ideia proposta está em acordo com o modelo de produção *just-in-time*.

A Figura 20 demonstra um esquemático da interação dos sistemas eletrônicos e quais funções a interface deve suprir entre os dispositivos. A placa principal é aquela em que todas as funções únicas entre os hardwares devem constar para que garanta a operação normal do BMS. Para isso, a placa principal contará com os seguintes módulos: comunicação, estado de temperatura, estado de corrente, fonte de alimentação e células de bateria simuladas. No decorrer da seção cada módulo será discutido detalhadamente.

Figura 20 – Diagrama esquemático entre o sistema HIL 404, interface e BMS.



Fonte: Elaboração Própria.

Com o projeto concepcional escolhido, observa-se qual o tipo de sinal que o HIL 404 fornecerá ao BMS mostrado na Tabela 1. Em suma, devido às características constitucionais do BMS, os sinais de medição deverão ser do tipo analógico pois o ADC, integrado ao microprocessador, realiza o processo de discretização do sinal fornecido pelas entradas do dispositivo. A comunicação entre os dispositivos é realizada via protocolo serial, portanto, o sinal é do tipo digital.

Tabela 1 – Classificação de sinais passantes

Módulo	Sinal
Comunicação	Digital
Contator	Digital
Temperatura	Analógico
Corrente	Analógico
Célula de Bateria	Analógico

Fonte: Elaboração Própria.

O módulo desenvolvido deve atender aos desafios impostos nos objetivos, não obstante, o manejo das placas desenvolvidas também deve ser considerado pois se lida com diversos sinais elétricos e conexões entre os hardwares. Desse modo, os circuitos elétricos devem possuir proteção que previnam dano aos dispositivos. Além disso, é importante a existência de filtros passa-baixa para manter a integridade do sinal ao longo do percurso HIL-BMS. As estratégias desenvolvidas em cada módulo serão também detalhadamente explicitadas nas seções subjacentes.

A interface deve ser munida de entrada de alimentação de corrente contínua, principalmente, para o funcionamento das células de bateria que devem suprir ao BMS tensões elétricas referentes ao referencial do aterramento do sistema que podem variar de acordo com o número de células em série. Uma estimativa para a tensão mínima de funcionamento da placa,  $V_{+,min}$ , pode ser calculada pela força eletromotriz da  $i$ -ésima célula de bateria simulada,  $V_{bat,max,i}$ , com um fator de sobretensão de 15% dada pela seguinte expressão:

$$V_{+,min} = \sum_{i=1}^N V_{bat,max,i} \times 115\% \quad (25)$$

Onde,  $N$  é o número de células de bateria utilizadas. Para células de bateria iguais de mesmo modelo, têm-se:

$$V_{+,min} = N \times V_{bat,max} \times 115\% \quad (26)$$

Um exemplo de cálculo de tensão de alimentação mínima para 2 células de bateria do mesmo modelo considerando uma tensão terminal nominal para SoC unitário,  $V_{bat,max,i}$ , de 4,149 V, valor típico para baterias de íon lítio. Da Equação (26), têm-se:

$$V_{+,min} = 9,54 \text{ V} \quad (27)$$

Portanto, são necessários cerca de 10 V de tensão em corrente contínua para permitir o funcionamento do número de células proposto. Para este trabalho, serão propostos a construção de 2 células de bateria. Logo, por conveniência, utiliza-se a fonte de tensão de 12 V do HIL 404.

O desenvolvimento do firmware do Typhoon HIL é crucial para o sucesso da proposta deste documento. Deve-se recordar que o dispositivo suprirá as referências das baterias, dos termistores, da corrente e da comunicação em protocolo serial. As informações fornecerão ao BMS valores suficientes para atuar simulando uma situação real de teste de baterias.

Finalmente, as decisões sobre os rumos dos módulos desenvolvidos serão pautadas na viabilidade construtiva, conhecimento agregado e validado em ambiente comercial ou experimental e nos recursos orçamentais. Deve-se balancear todos esses aspectos para que haja benefícios para todas as partes envolvidas com o menor impacto possível.

Vale ressaltar, no entanto que, apesar dos equipamentos manuseados estejam em condições para uso comercial, os materiais produzidos a partir desse projeto não estão aptos e nem atendem às normas funcionais de segurança que competem a esse tipo de dispositivo.

### 3.1 PROJETO DA PLACA PRINCIPAL: INTERFACE ENTRE HARDWARES

O projeto da placa principal encarrega-se de realizar a conexão entre os dispositivos o HIL e o BMS. Como explicado na sessão anterior, o BMS possui diferentes módulos de entrada e saída de tensões, não obstante, a placa desenvolvida deve conectar todos os módulos que o dispositivo necessita para seu devido funcionamento. Nesta seção, portanto, serão discutidas as seguintes funções incorporadas na placa:

- Comunicação entre dispositivos;
- Transmissão de tensão;
- Fonte de alimentação.

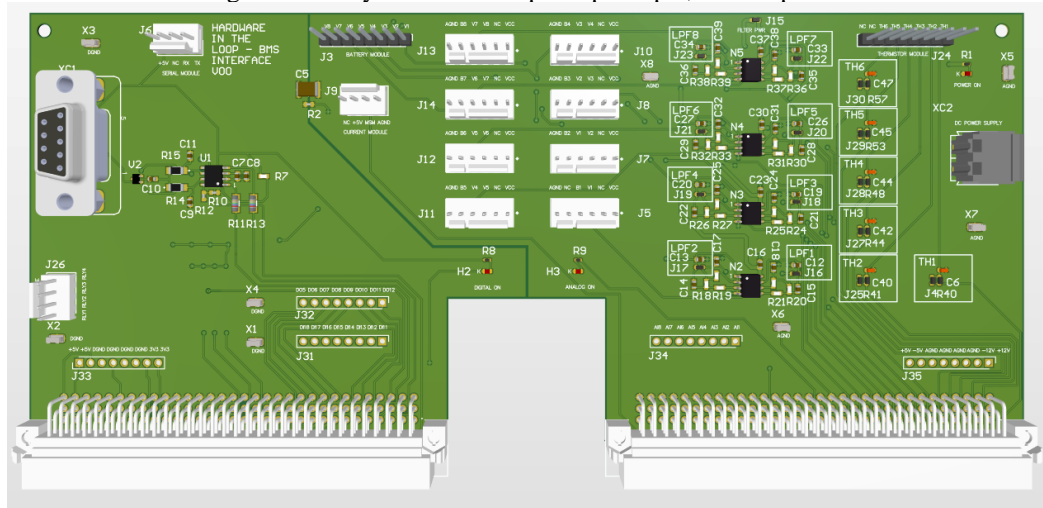
Deve-se notar que a placa estará munida de uma entrada para fonte de alimentação que servirá para realizar o funcionamento do circuito eletrônico desenvolvido sem a possibilidade de haver quaisquer interferências devido à alimentação do circuito da placa. Apesar do HIL permitir o fornecimento de potência para o funcionamento da interface, as tensões elétricas máximas chegam até +12 V.

Além disso, o fornecimento de potência pelo HIL está sujeito à danos por descarga eletrostática (ESD), curto-circuito e inversão de polaridade. Para proteção do equipamento, deve-se incentivar o uso como principal fonte de alimentação, mesmo assim, caso necessário, projeta-se o fornecimento de tensão externamente com as devidas proteções elétricas para todo o sistema.

O processo de desenvolvimento da placa principal passará, sequencialmente, pelos seguintes critérios de criação: concepção, prototipagem, teste funcional e validação do módulo.

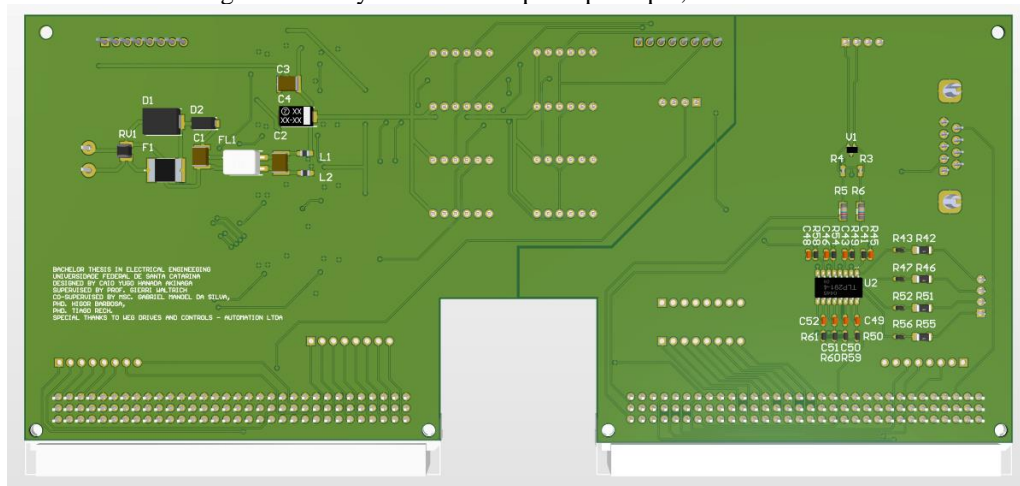
Nas seções subsequentes, são discutidos os módulos que compõe a placa principal bem como o motivo pela escolha dos componentes e técnicas que estruturam a interface BMS-HIL. A Figura 21 e 22 mostram as vistas, superior e inferior, do protótipo 3D da placa desenvolvida no software *Altium Designer*.

Figura 21 – Layout da PCI da placa principal, vista superior.



Fonte: Elaboração Própria.

Figura 22 – Layout da PCI da placa principal, vista inferior.



Fonte: Elaboração Própria.

O *Altium Designer* é um pacote de programas de softwares para criação de esquemáticos elétricos e modelagem de placas de circuito impresso (PCI). Atualmente, é um dos aplicativos mais populares no segmento da engenharia elétrica. Os esquemas elétricos da placa principal podem ser conferidos no Apêndice B.

### 3.1.1 Confeção das Placas de Circuito Impresso

A placa será confeccionada a partir da fresa de placas de fenolite no modelo de placa de circuito impresso (PCI). O desenvolvimento do *layout* da PCI via *software* permite elaboração estratégica e visualização prévia do material. A previsibilidade mostra-se uma estratégia de desenvolvimento útil para o andamento desse trabalho e, desse modo, deve ser adotada.

Placas em circuito impresso consistem de finas películas feitas de material condutor, usualmente, cobre, fixadas em uma placa de material isolante, tais como: fenolite, fibra de vidro epóxi (FR-4), fibra de poliéster, entre outros (WANG. 1987; KAUFMAN). As trilhas condutoras são distribuídas de forma a conectar os terminais dos componentes do circuito elétrico previamente projetados e são fixados com a solda metálica de ligas de estanho e chumbo. O formato varia conforme a necessidade do projeto, no entanto, usualmente, é utilizada no formato retangular.

Placas fresadas, isto é, que tiveram as trilhas metálicas conectadas à placa base, não permitem retrabalho de forma a alterar as conexões, salvo em casos de remendos externos. Logo, é de suma importância que seu esquema elétrico e layout estejam meticulosamente projetados e checados, pois, erros podem ocasionar em custos desnecessários e atraso na entrega de projetos. Ainda, é possível conectar eletricamente os lados opostos por perfurações na placa interligadas pelas trilhas condutoras, denominadas de vias.

As PCIs permitem a utilização de componentes dos tipos THT (Through-Hole-Technology, em tradução livre, tecnologia através de furo) e SMD (Surface-Mount Device, em tradução livre, dispositivo para montagem em superfície). O componente PTH é montado de forma que os terminais são atravessados por perfurações na PCI enquanto o componente SMD permitem a solda do componente elétrico entre vias condutoras de um lado da placa. A Figura 23 mostra a comparação entre os dois tipos de componentes supracitados, os componentes SMD possuem vantagens na facilidade de montagem do elemento do circuito elétrico e na distribuição de superfície útil, onde o componente ocupa uma área menor se comparado ao componente PTH.

Figura 23 – Amostra de componentes PTH, à esquerda, e SMD, à direita, soldados em PCI de FR-4.



Fonte: Luis Llamas, 2020.

Componentes SMD promovem o desenvolvimento de uma PCI compacta e moderna e estão de acordo com a tendência da indústria de dispositivos eletrônicos. Logo, é preferível a utilização de componentes SMD na confecção das placas desenvolvidas. Para auxiliar na criação dos esquemáticos elétricos e do formato físico tridimensional da PCI, utilizou-se o *software Altium Designer*. Com o auxílio de bibliotecas integradas fornecidas pelos fabricantes, é possível visualizar com poucos cliques os componentes elétricos comerciais de acordo com o fabricante e modelo, bem como, customizar a PCI a ser montada.

Com os modelos virtuais validados e prontos para fabricação, será possível a fresa em placas de fenolite reais. O INEP possui as ferramentas e recursos para a confecção das placas e, portanto, será requisitado para a confecção das placas modulares desse TCC. Já a placa principal será confeccionada pela empresa Griffus PCB, sediada em Cotia/SP. Para a solda e preparação dos componentes eletrônicos, serão utilizadas pinças, ferro de solda, soprador térmico e liga metálica de estanho sem chumbo.

### 3.1.2 Módulo de Comunicação serial UART

A comunicação serial é um meio de comunicação entre dispositivos eletroeletrônicos caracterizada pelo envio em série de *bits* sequencialmente. Esse processo tem a função de troca de dados entre os dispositivos. A comunicação serial é o método mais econômico se comparado à comunicação paralela, onde os dados são enviados por múltiplos canais em paralelo.

Há dois tipos de comunicação serial: síncrona e assíncrona. Na comunicação síncrona, os sinais de comunicação são enviados e recebidos com um sinal de sincronização, ou sinal de *clock*, entre o receptor e transmissor. Já a comunicação assíncrona dispensa sinais de sincronização contando com bits de início e parada para estabelecer a comunicação. Adicionalmente, pode contar com um bit de paridade para detecção de erros. Exemplos comuns incluem interfaces RS-232 e RS-485 (KUGELSTADT, 2021).



Como o envio sequencial de informação necessita de apenas um canal de transmissão, a degradação do sinal por interferências eletromagnética (EMI) é reduzida e, portanto, mostra-se eficiente para uso em longas distâncias.

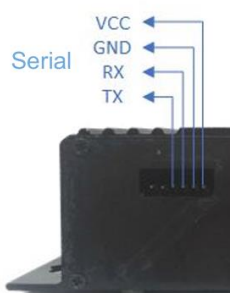
O número de canais da comunicação serial pode variar dependendo do protocolo escolhido, contudo, pode-se estabelecer uma ligação somente com um canal, ao passo que a comunicação em paralelo necessita da quantidade de canais equivalente ao número de bits transmitidos, encarecendo e adicionando complexidade ao sistema.

Portanto, dado as condições do trabalho, a comunicação serial é um método de transmissão de dados melhor pois necessita de quantidades menores de componentes, área da placa, quantidade de fiação e potência. Além disso, a comunicação serial assíncrona reduz para apenas dois canais, receptor e transmissor, o módulo de comunicação.

A UART, abreviação do inglês de *Universal Asynchronous Receiver/Transmitter*, refere-se ao componente de hardware que é utilizado em dispositivos para realizar a comunicação serial assíncrona. É uma interface comumente aplicada em sistemas eletrônicos devido as suas vantagens de custo e simplicidade. A estrutura de transmissão de dados da UART consiste em formato de pacotes de bits transmitidos na camada física nas linhas de comunicação. O pacote é estruturado por: 1 bit de início, 5 a 9 bits de dados, 0 ou 1 bit de paridade e 1 ou 2 bits de fim.

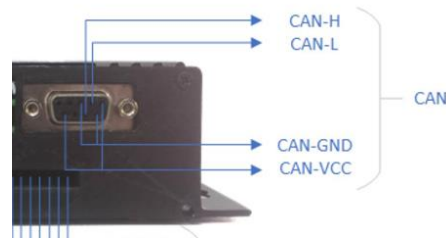
Em dispositivos BMS comerciais, a comunicação é estruturada preferencialmente via comunicação serial pela UART e CAN como mostrado nas Figuras 24 e 25, respectivamente.

Figura 24 – Conector para conexão serial em BMS. Pinos necessários para compor o protocolo de comunicação na camada física.



Fonte: Atlas Power. (Adaptado)

Figura 25 – Conector para conexão CAN em BMS. Pinos necessários para compor o protocolo de comunicação na camada física.



Fonte: Atlas Power. (Adaptado)

Na placa principal, projeta-se ambas as interfaces comunicativas, UART e CAN, em caso de houver compatibilidade e disponibilidade dos dispositivos uma vez que comunicação CAN é mais comum em dispositivos de alta complexidade como em gerenciadores de baterias.

No caso da interface UART, traçam-se as trilhas, transmissão (TX) e recepção (RX) de forma a conectar os pinos de I/O digitais do HIL a um conector tipo macho. Para proteção elétrica dos módulos e contra degradação do sinal, associa-se um supressor de tensão transiente (TVS *transient voltage supressor*) que evita danos por descargas eletrostáticas (ESD, do inglês *electrostatic discharge*). O componente escolhido foi o modelo da empresa de semicondutores americana Texas Instruments, TPD2E007 de dois canais (TEXAS INSTRUMENTS, 2016). Além disso, associam-se resistores SMD de 100  $\Omega$  nas linhas RX e TX para limitar a corrente entre as vias de comunicação. No caso dos módulos de comunicação, trata-se de sinais *transistor-transistor logic* (TTL) de 5 V ou 3,3 V e, logo, a corrente máxima permitida é de 50 mA.

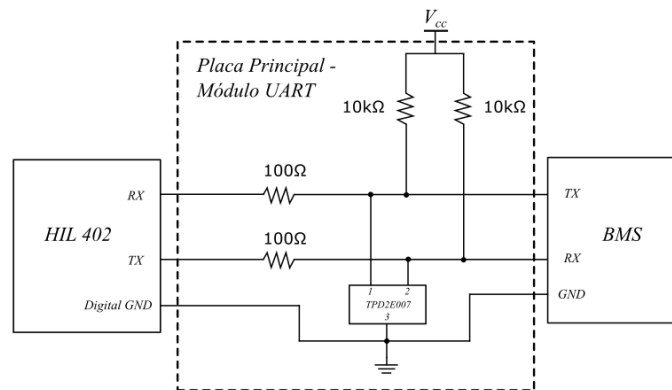
Por fim, associa-se resistores de *pull-up* em ambas as vias. Esses componentes têm a função de evitar que os sinais de comunicação fiquem com referencial flutuando quando o módulo estiver inativo. Desse modo, força-se um estado conhecido, no caso da tensão de alimentação  $V_{CC}$  ou estado lógico alto. Com essa técnica, evita-se problemas de ruído que eventualmente podem transitar na via de comunicação, degradando o sinal e até corrompendo a mensagem.

Para que os resistores de *pull-up* não interfiram significativamente no circuito, recorre-se ao fato de que a impedância de entrada de microcontroladores é suficientemente alta, ou idealmente infinita. Portanto, quando o circuito em nível lógico alto, a resistência é suficientemente baixa com relação a impedância de entrada e, logo, é como se o circuito

estivesse diretamente conectado à tensão  $V_{cc}$ . Quando em nível lógico baixo, isto é, o circuito está com tensão referenciada a 0V, o resistor de *pull-up* possui alta impedância e, logo, não afeta o circuito. Para que isso ocorra, a resistência não deve ser baixa, mas que não seja significativa à impedância de entrada. Logo, escolhe-se resistências de 10k $\Omega$ .

A figura 26 mostra um esquemático ilustrando o circuito de comunicação serial UART descrito.

Figura 26 – Diagrama esquemático do circuito elétrico de comunicação serial, vias TX e RX, projetado na interface HIL-BMS.



Fonte: Elaboração Própria.

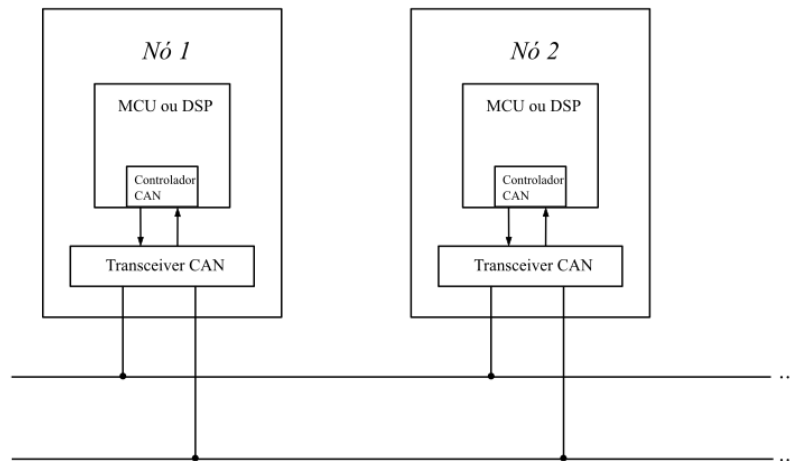
A comunicação CAN, do inglês *Controller Area Network*, é um protocolo de rede projetado para permitir a troca de informações em tempo real assim como a comunicação UART. É um protocolo amplamente disseminado nas aplicações automobilísticas e industriais devido a confiabilidade e robustez do método.

A topologia da rede CAN é estruturada em barramentos, onde todos os dispositivos, ou também chamados de nós, são conectados a um único par de fios trançados na camada física. Dessa forma, os dispositivos podem comunicar-se entre si possibilitando o envio de uma mensagem para todos os nós. Semelhante à UART, a comunicação CAN possui uma estrutura de dados que contém bits de identificação, de dados e checagem. A estrutura padrão possui 11 identificadores, reconhecendo até 2048 dispositivos no mesmo barramento.

Diferentemente da UART, a comunicação CAN possui uma técnica na camada física diferencial onde as duas trilhas, CANH e CANL, transmitem os dados a partir da diferença de potencial elétrico entre elas. Essa técnica, portanto, permite que o sinal sofra menos com ruídos e interferências externas.

Os componentes necessários para se estabelecer uma rede CAN envolvem o controlador CAN, integrado ao microcontrolador (MCU) ou a um circuito dedicado, e o transceiver que converte sinais digitais do controlador CAN para sinais adequados a transmissão pelo barramento físico e vice-versa. A Figura 27 demonstra um esquemático simplificado da rede CAN.

Figura 27 – Esquema de módulos CAN para estabelecer rede CAN em barramento compartilhado.

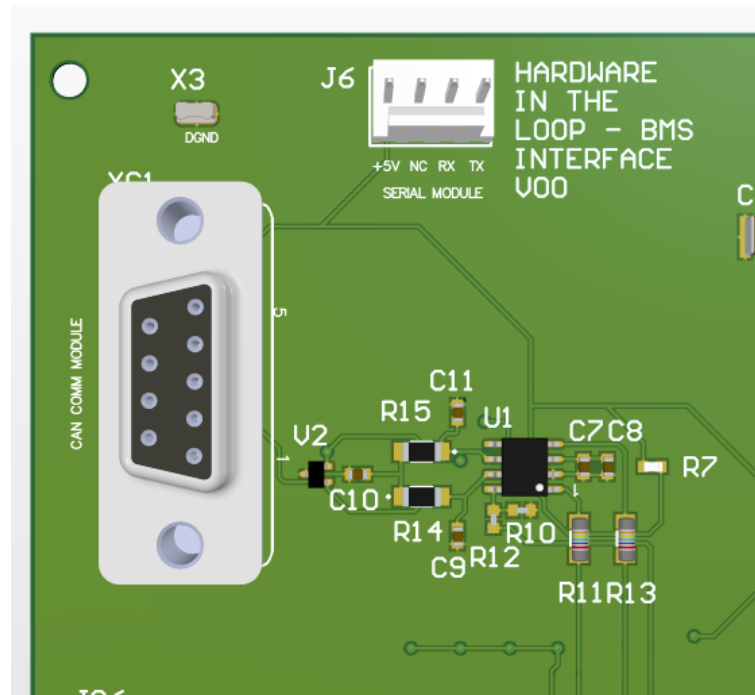


Fonte: Elaboração Própria.

Para implementação na placa principal, utiliza-se o circuito integrado TCAN1042HVDR como *transceiver* CAN para servir como interface entre um HIL munido de controlador CAN e um barramento CAN conforme *datasheet* (2016). O transceiver é estratégico uma vez que podem ser incluídos outros dispositivos no teste de sistema com o BMS aumentando a gama de dispositivos testáveis em paralelo.

O circuito desenvolvido é o mesmo encontrando na folha de dados do componente eletrônico *transceiver* CAN. Da mesma forma que a interface UART, utiliza-se resistores de *pull-up*, componente TVS e uma combinação de resistores na entrada do barramento para igualar à impedância característica para evitar reflexão de sinal. A Figura 28 mostra o módulo CAN desenvolvido na placa principal no layout digital da PCI.

Figura 28 – Layout da PCI da placa principal do módulo de comunicação CAN.



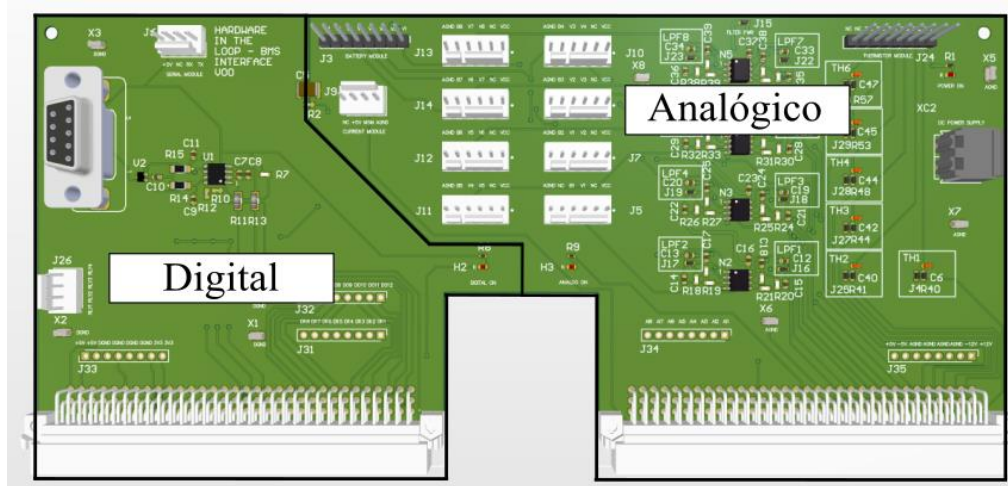
Fonte: Elaboração Própria.

### 3.1.3 Módulos de Transmissão de Tensões de Estado

O módulo de transmissão de tensões de referência é parte crucial deste trabalho pois é responsável em conectar em tempo real as informações dos sensores de condicionamento, temperatura e corrente, do BMS. Para tal, deve-se projetar um sistema com certo grau de robustez e proteção para que garanta a integridade do sinal proveniente das saídas analógicas do HIL 402 até as entradas do gerenciador de baterias.

A placa principal tem conexão direta por meio de dois conectores fêmea no padrão DIN 41612 (DIN SIGNAL FEMALE CONNECTOR, 2017). O conector possui 96 pinos distribuídos em 3 linhas, “A”, “B” e “C”, e 32 colunas com alargamento de 2,54 mm montado horizontalmente ao plano da PCI. Cada conector é responsável por um tipo de sinal do HIL, um lado é responsável pelos sinais digitais e o outro pelos sinais analógicos. Dessa forma, os módulos relativos aos módulos de tensão e estados dos sensores de condicionamento estão localizados no lado analógico da placa principal, já os módulos de comunicação estão do lado dos sinais digitais. Na Figura 29, estão identificadas as partes da placa principal supracitadas.

Figura 29 – Layout da PCI da placa principal com destaque ao lado analógico e digital definido pelo conector do HIL 404.

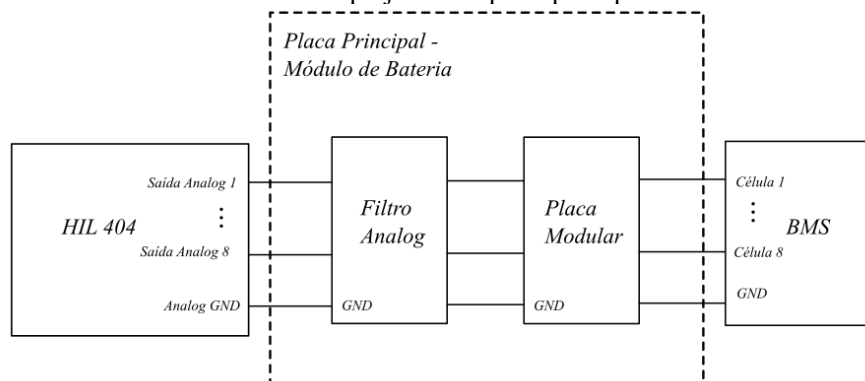


Fonte: Elaboração Própria.

### 3.1.3.1 Projeto de Filtros Analógicos

Para evitar ruídos de alta frequência e interferência por EMI, além de garantir opções ao operador do teste, elabora-se algumas alternativas de filtragem de sinal entre os sinais transmitidos entre o HIL e o BMS via placa principal. Para os sinais de temperatura transmitidos dos termistores simulados, disponibiliza-se a opção de filtro passivo analógico passa-baixa RC ou sem filtragem. Já para as tensões das células de bateria, cada célula simulada possui a opção de filtro ativo analógico passa-baixa via topologia Sallen-Key, filtro passivo analógico passa-baixa RC ou sem filtragem. A Figura 30 mostra o diagrama esquemático do módulo de baterias com filtragem de sinais.

Figura 30 – Diagrama esquemático do módulo de baterias com filtragem analógica e a inserção das placas modulares projetado na placa principal.



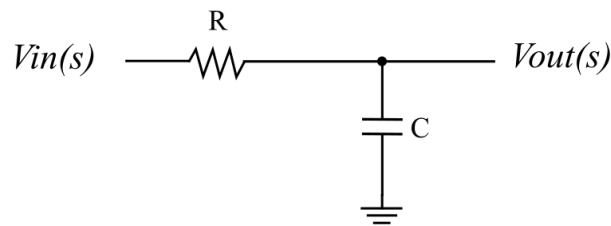
Fonte: Elaboração Própria.

A escolha do filtro deve ser acompanhada da devida alteração de posição dos resistores *jumpers*, 0  $\Omega$ , ou demais componentes estrategicamente posicionados e indicados na serigrafia da PCI na sua respectiva subseção. Portanto, é interessante a análise dos tipos de escolhidos filtros para os sinais envolvidos.

Para utilização de jumper em sinais analógicos, não há qualquer tipo de redução de ganho e nem atraso de fase entre os sinais que circulam circuitos desse tipo. No entanto, ruídos de alta tensão originados por EMI ou demais fatores externos não são atenuados e podem interferir na leitura de dados. Para mitigação desses ruídos, recomenda-se a utilização de algum filtro.

O filtro passa-baixa passivo RC é um filtro que permite a passagem de sinais elétricos abaixo da frequência de corte, atenuando sinais de alta frequência. O filtro RC passivo é um dos mais simples na implementação pois necessita de um capacitor C e um resistor R apenas. A Figura 31 demonstra um filtro passa-baixa RC com as tensões de entrada e saída.

Figura 31 – Esquema elétrico do filtro RC passa-baixa analógico.



Fonte: Elaboração Própria.

Segundo Noceti Filho (2020), para esse filtro, a frequência de corte, valor onde a magnitude do sinal de saída possui redução de 70,7% do sinal de entrada equivalente a uma queda de -3dB, é dada pela relação:

$$f_c = \frac{1}{2\pi RC} \quad (28)$$

Na resposta em frequência, a função de transferência  $H(s)$ , onde  $s$  é a variável complexa, representa a relação entre o sinal de saída  $V_{out}(s)$  e o de entrada  $V_{in}(s)$  do circuito em análise, pode ser descrito pela equação:

$$H(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{1}{1 + RCs} \quad (29)$$

Onde R e C são a resistência e a capacitância, respectivamente. Conforme aumenta-se a frequência do sinal, o sinal é atenuado. Dessa forma, projeta-se um filtro analógico passa-baixa com frequência de corte de 30Hz considerando componentes comerciais. Os valores dos parâmetros do filtro estão dispostos na Tabela 2.

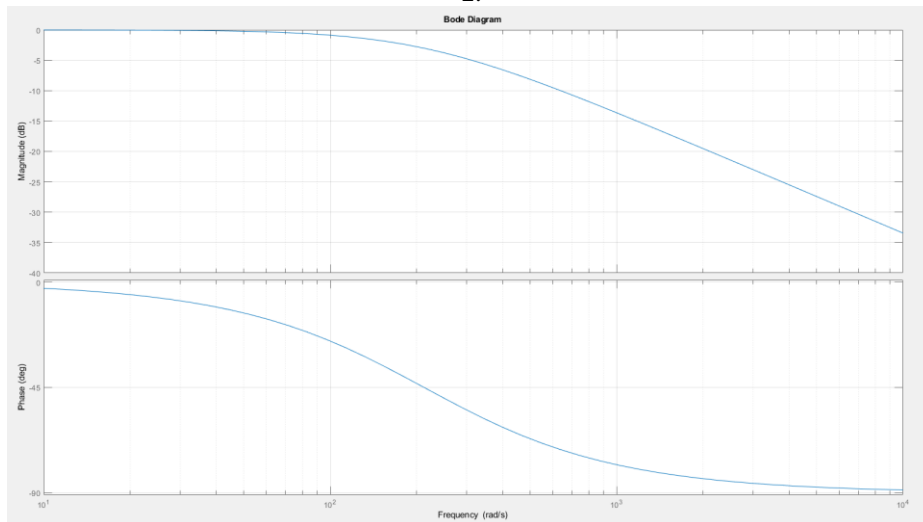
Tabela 2 – Parâmetros para confecção de filtro RC passa-baixa para frequência de corte de 33,86 Hz.

<b>R</b>	<b>C</b>	<b>fc</b>
4,7 kΩ	1,0 μF	33,86 Hz

Fonte: Elaboração Própria.

A figura 32 demonstra o diagrama de Bode e gráfico de atraso de fase (LATHI, 2010) em função da frequência angular com base nos valores expostos na Tabela 2.

Figura 32 – Diagrama de Bode, acima, e gráfico de atraso de fase, abaixo, pelos parâmetros definidos na Tabela 2.



Fonte: Elaboração Própria.

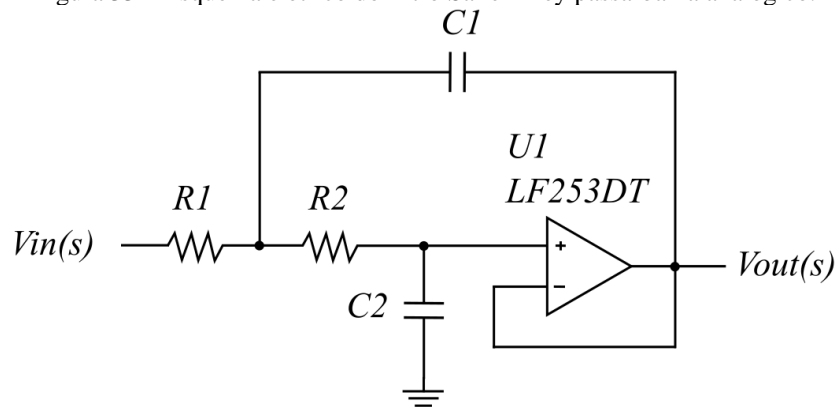
O filtro Sallen-Key (NOCETI FILHO, 2020) é implementado para proporcionar ao usuário final a possibilidade de utilização de um filtro ativo de segunda-ordem passa-baixa. Em comparação com filtros passivos, os filtros ativos têm como vantagem uma tolerância maior com a variação dos parâmetros dos componentes do filtro e ainda pode fornecer ganho



no sinal de saída. A topologia proposta é uma das mais simples na sua implementação, mostrando-se um aditivo interessante ao projeto.

A figura 33 demonstra o esquemático elétrico do filtro Butterworth Sallen-Key passa-baixa de ganho unitário projetado, utiliza-se o amplificador operacional LF253DT conforme descrito no *datasheet* (2010). Esse circuito integrado possui de características em destaque de *slew rate* de 16 V/ $\mu$ s, 2 canais, tensão de alimentação de  $\pm 18$  V e tensão de *offset* de 10 mV. Nesse sentido, são montados dois filtros por circuito integrado, economizando espaço e custo do projeto.

Figura 33 – Esquema elétrico do filtro Sallen-Key passa-baixa analógico.



Fonte: Elaboração Própria.

Segundo Karki (2023), filtros Butterworth possuem a característica intrínseca de possuírem resposta em frequência plana durante a banda passante que é uma vantagem, uma vez que o sinal não sofre atenuação pelo filtro. Em filtros de segunda ordem, a resposta em frequência varia de -12 dB por oitava linearmente, logo, o decaimento é maior e previsível. A função de transferência  $H(s)$  do filtro ativo, onde  $s$  é a variável complexa, é expressa pela relação:

$$H(s) = \frac{a_0}{s^2 + a_1s + a_0} \quad (30)$$

Onde  $a_0$  e  $a_1$  podem ser expressos, respectivamente, por:

$$a_0 = \frac{1}{R_1R_2C_1C_2} \quad (31)$$

$$a_1 = \frac{1}{C_1} \left( \frac{1}{R_1} + \frac{1}{R_2} \right) \quad (32)$$

O fator Q, ou fator de qualidade, refere-se a uma característica do filtro quanto a sua seletividade na banda passante. Para uma resposta em frequência plana, o fator Q deve ser próximo a 0,707. O fator Q pode ser calculado pela expressão:

$$Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{R_1 (C_1 + C_2)} \quad (33)$$

Por fim, a frequência de corte  $f_c$  do filtro é dado por:

$$f_c = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}} \quad (34)$$

Utilizando o método de normalização de parâmetros (NOCETI FILHO, 2020; KARKI, 2023), considerando fator Q de 0,707, frequência de corte de 30 Hz e valores de componentes comerciais, o filtro projetado necessita dos seguintes componentes dispostos na Tabela 3.

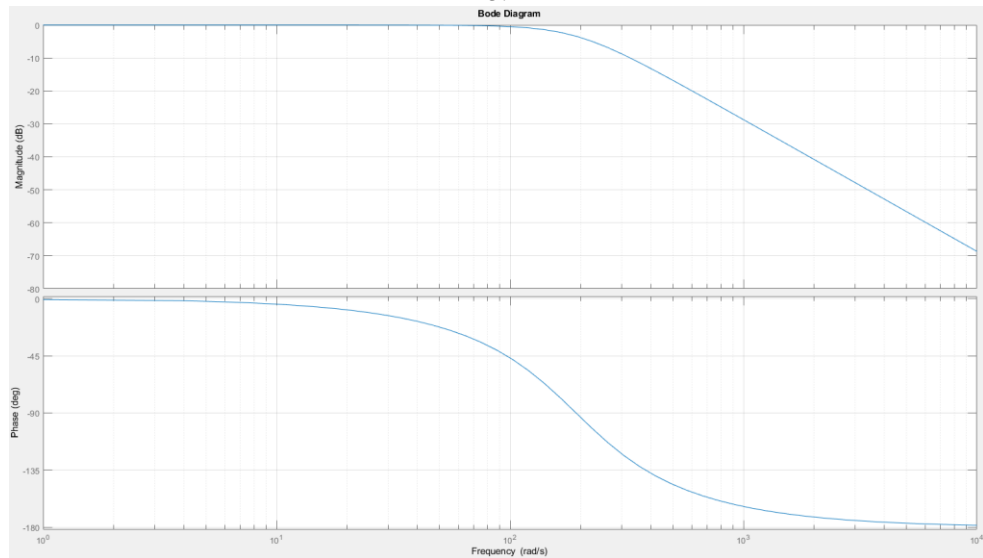
Tabela 3 – Parâmetros para confecção de filtro RC passa-baixa para frequência de corte de 30,12 Hz.

<b>R<sub>1</sub></b>	<b>R<sub>2</sub></b>	<b>C<sub>1</sub></b>	<b>C<sub>2</sub></b>	<b>f<sub>c</sub></b>	<b>Q</b>
4,7 kΩ	2,7 kΩ	2,2 μF	1,0 μF	30,12 Hz	0,714

Fonte: Elaboração Própria.

A figura 34 demonstra o diagrama de Bode e gráfico de atraso de fase em função da frequência angular com base nos valores expostos na Tabela 3.

Figura 34 – Diagrama de Bode, acima, e gráfico de atraso de fase, abaixo, pelos parâmetros definidos na Tabela 3.



Fonte: Elaboração Própria.

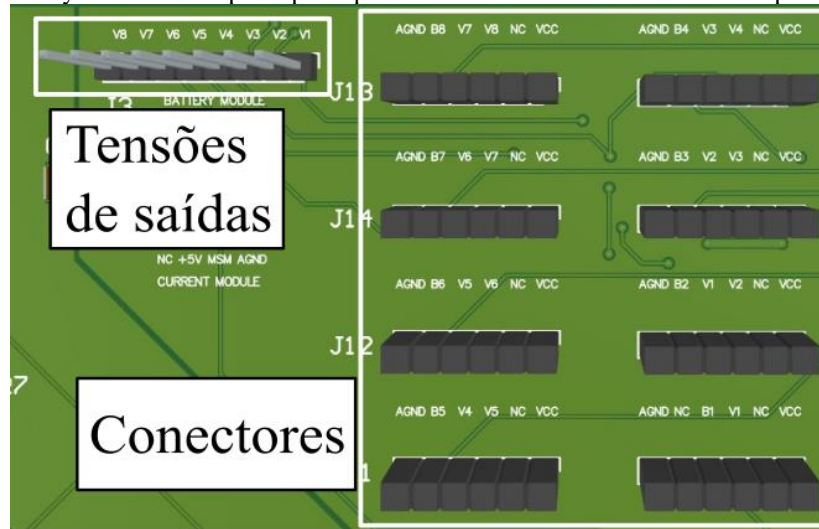
Para alimentação desses circuitos integrados, a parte analógica possui entrada de tensão externa com circuito de proteção caso seja necessário tensões superiores ao que o Typhoon HIL possui disponível.

### 3.1.3.2 Módulo de Bateria

Conforme descrito na fundamentação teórica, o BMS monitora as tensões das baterias posicionando as suas entradas analógicas do AFE nos polos de cada célula de bateria e, por meio de uma entrada diferencial, mensura a tensão da célula independente do referencial das tensões. Dessa forma, o sistema do BMS consegue individualmente acompanhar o estado de cada célula limitando-se apenas pelo número de entradas de tensão disponíveis e tensão máxima entre entradas adjacentes suportada.

Seguindo o conceito de flexibilizar a placa principal conforme a vontade do usuário, elaborou-se um esquema utilizando conectores de acordo com o número de células que se gostaria de simular bem como a possibilidade de simular células individuais quanto em um *pack* de baterias. A Figura 35 mostra os conectores do tipo barra de pino soquete (fêmea) 1x6 (1 linha e 6 posições) em que as tensões de cada célula, após a passagem pelo filtro analógico, ficam disponíveis.

Figura 35 – Layout da PCI da placa principal do módulo de tensões da bateria na placa principal.



Fonte: Elaboração Própria.

O Quadro 1 demonstra, da esquerda para direita conforme a serigrafia visível na imagem, os sinais elétricos disponíveis dos conectores ordenados de 1 a 8.

Quadro 1 – Descrição dos pinos dos conectores do módulo de tensão de baterias.

Pino	Primeiro Conector	Demais Conectores
1	Tensão de alimentação (Vcc)	Tensão de alimentação (Vcc)
2	Não Conectado (NC)	NC
3	Tensão da célula 1 após estágio de filtragem analógica	Tensão da saída do conector anterior
4	Saída Tensão 1	Saída de tensão
5	NC	Tensão da célula após estágio de filtragem analógica
6	Terra (GND)	Terra (GND)

Fonte: Elaboração Própria.

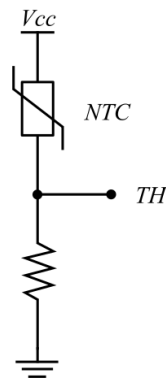
Portanto, a conexão das tensões entre a placa principal e o BMS ocorre no conector tipo barra de pinos (macho) 1x8 (1 linha e 8 posições). Caso queira disponibilizar tensões de células individualmente, basta ligar diretamente com um elemento condutor os pinos 3 e 4 no primeiro conector e os pinos 4 e 5 nos demais conectores. A ligação direta consiste no curto-circuito entre as tensões simuladas e filtradas do Typhoon HIL e a barra de pinos de saída com o BMS.

Caso seja necessário simular o *pack* de bateria por completo, é necessário utilizar os módulos descritos na seção 3.1.4. Cada módulo encarrega-se em somar a tensão da célula anterior com a tensão individual da célula atual e a disponibilizar na barra de pinos de saída. A placa está limitada em até 8 células de bateria simuladas por teste.

### 3.1.3.3 Módulo de Temperatura

As leituras de temperatura são baseadas no funcionamento de sensores de temperatura com termistores. Esses componentes possuem como característica especial a variação da sua resistência conforme a variação da temperatura. Há dois tipos de termistores: *Negative Temperature Coefficient* (NTC), quando a resistência diminui conforme o aumento da temperatura, e *Positive Temperature Coefficient* (PTC), quando a resistência aumenta conforme o aumento da temperatura. Logo, conhecendo-se as características do termistor utilizado, pode-se construir um sensor de temperatura. Para isso, utiliza-se um circuito divisor de tensão, com um resistor e um PTC ou NTC, conforme Figura 36, e se monitora o sinal de saída do resistor permanente. Com um conversor analógico-digital (ADC), recebe-se as leituras de temperatura do ambiente.

Figura 36 – Esquema elétrico do circuito sensor de temperatura com termistor e resistor.



Fonte: Elaboração Própria.

Idealmente, a resistência do termistor tenderia a infinito e a zero quando se lida com temperaturas extremas, no entanto, os valores de resistência possuem limites físicos. Algumas equações modelam esse comportamento com aumento de complexidade conforme a demanda por um modelo mais fiel à realidade. A equação de Steinhart-Hart (STEINHART e HART,

1968) é a expressão de terceira ordem mais utilizada para caracterizar o comportamento da temperatura em função da resistência, dada pela relação:

$$\frac{1}{T} = a + b \ln R + c (\ln R)^3 \quad (35)$$

Onde a, b e c são os chamados parâmetros de Steinhart-Hart e dependem da natureza do material. A partir dessa relação, deriva-se a equação com o parâmetro  $\beta$  para termistores NTC, que é a característica mais utilizada pelos fabricantes de componentes. Substitui-se os parâmetros a, b e c pelas respectivas relações:

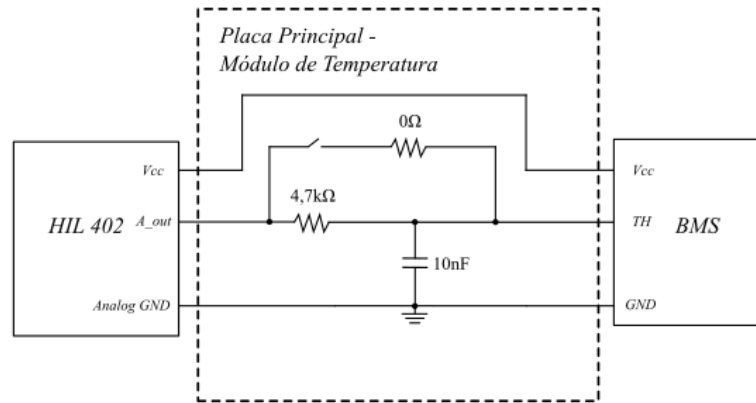
$$\begin{cases} a = \frac{1}{T_0} - \left(\frac{1}{\beta}\right) \ln R_0 \\ b = \frac{1}{\beta} \\ c = 0 \end{cases} \quad (36)$$

Onde  $R_0$  é a resistência do termistor para a temperatura  $T_0$ , dado na folha de dados do componente. Portanto, substituindo as equações (36) em (35), deduz-se a resistência do componente em função da temperatura dada pela relação:

$$R = R_0 e^{\beta \left(\frac{1}{T} - \frac{1}{T_0}\right)} \quad (37)$$

No projeto da placa principal, são disponibilizadas 8 saídas para sinais analógicos de termistores calculados pela Equação (37). Como citado anteriormente, projeta-se um filtro RC passivo passa-baixa para degradar sinais de alta frequência. Alternativamente, coloca-se um *jumper* caso se opte por não utilizar o filtro. A Figura 37 mostra o esquemático de um dos módulos de temperatura. No *software*, é possível customizar os valores de temperatura conforme necessidade.

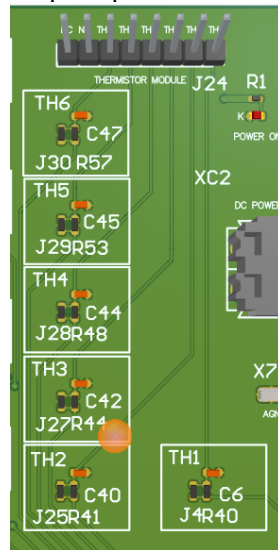
Figura 37 – Diagrama esquemático do circuito elétrico do módulo de temperatura projetado na interface HIL-BMS.



Fonte: Elaboração Própria.

No *Altium*, projeta-se o módulo de temperatura. O *layout* pode ser observado na Figura 38. Com ajuda da serigrafia da PCI, destaca-se os filtros da placa como “TH”.

Figura 38 – Layout da PCI da placa principal do módulo de temperatura na placa principal.



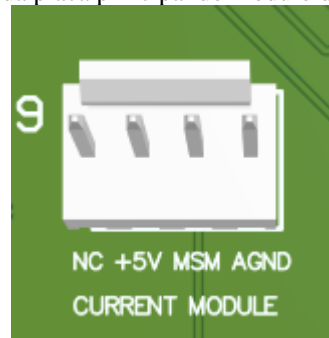
Fonte: Elaboração Própria.

### 3.1.3.4 Módulo de Corrente

A leitura de corrente do BMS é projetada conforme circuito sensor de corrente, onde a corrente circulante no circuito principal percorre uma resistência *shunt*, isto é, um componente de resistência pequena, cuja queda de tensão é amplificada por um amplificador diferencial. A tensão de saída do amplificador é monitorada e equivale a uma proporção da corrente circulante e pode ser calculada a partir das informações dos componentes do circuito

de sensoriamento. No *software*, basta fornecer a tensão de referência e a tensão de saída do amplificador, menor que a tensão de referência. Logo, liga-se a saída de tensão analógica para fornecer o sinal para leituras de correntes por meio de um ADC. A Figura 39 mostra o módulo de corrente projetado na placa.

Figura 39 – Layout da PCI da placa principal do módulo de corrente na placa principal.



Fonte: Elaboração Própria.

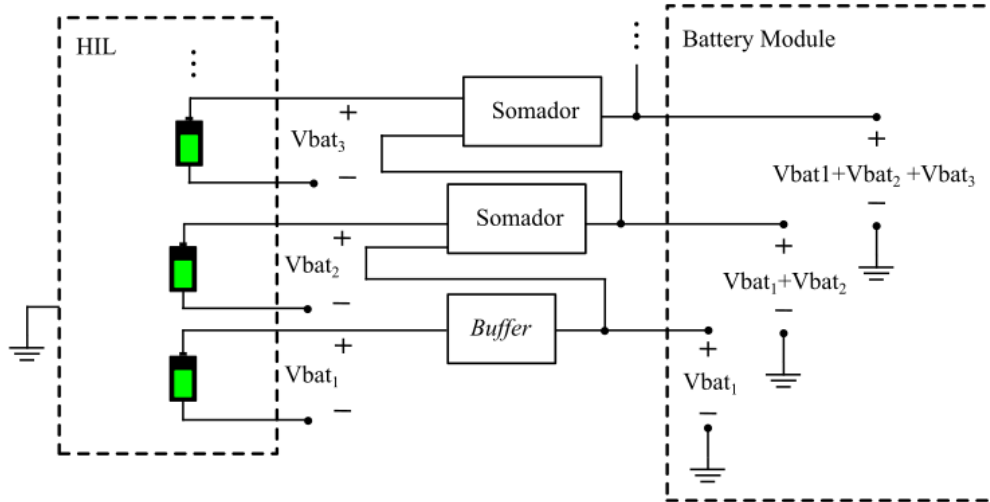
### 3.2 PROJETO PLACA MODULAR: MÓDULOS DE TENSÃO DE BATERIAS EM SÉRIE

As placas modulares têm como função principal condicionar as saídas de tensão de modo a simular células de bateria em série. Para tal, elabora-se um circuito eletrônico que irá somar as tensões das células anteriores com a tensão da célula atual. A ideia é que as placas modulares possam ser inseridas ortogonalmente ao plano da placa principal nos soquetes dos conectores disponíveis caso seja necessário.

A Figura 40 demonstra o diagrama completo do sistema utilizando o módulo desenvolvido na placa principal, discutido na seção 3.1.3.2, as tensões fornecidas pelo Typhoon HIL e as placas modulares projetadas nessa seção. Cada módulo representa uma única placa modular. Desse modo, o número de placas limita-se, no máximo, a 7 módulos somadores e 1 módulo *buffer*.



Figura 40 – Diagrama esquemático do circuito elétrico do módulo de tensão para simulação de células de baterias em série com placas modulares projetado na interface HIL-BMS.

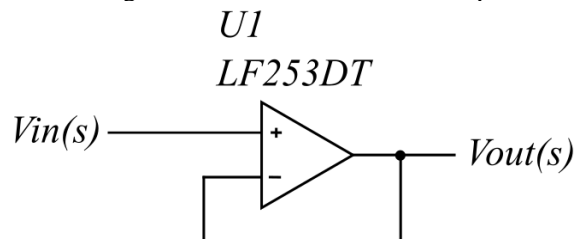


Fonte: Elaboração Própria.

Para a primeira célula, seu polo negativo é o próprio referencial ao GND, desse modo, como não há tensão para se somar e para proporcionar uma camada de proteção entre o Typhoon HIL e o BMS conectado, desenvolve-se um módulo *buffer* de tensão, ou seguidor de tensão (HOROWITZ e HILL, 2017, p. 227). Esse circuito, constituído por um amplificador operacional, possui como característica principal a cópia da tensão de entrada, inserida na entrada não-inversora do amplificador operacional, na saída do sistema.

A vantagem dessa configuração consiste no isolamento entre a entrada de tensão  $V_{in}(s)$  proveniente do aparelho HIL, lado de alta impedância, e a saída de tensão  $V_{out}(s)$ , lado de baixa impedância. Assim, quando houver algum tipo de instabilidade ou demanda de potência, o amplificador operacional protege o *hardware* da Typhoon. A Figura 41 mostra o diagrama do módulo *buffer*.

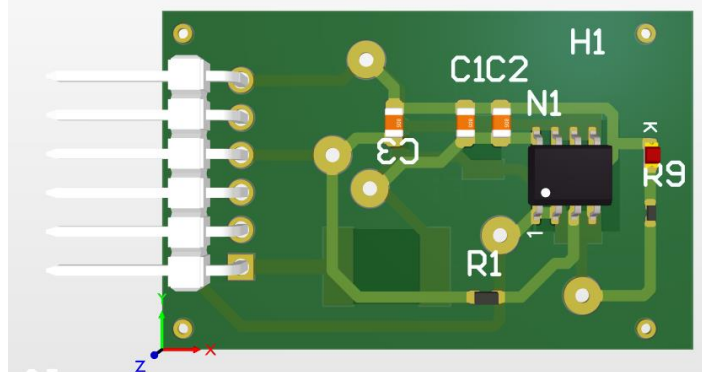
Figura 41 – Esquema elétrico do seguidor de tensão, buffer, com amplificador operacional.



Fonte: Elaboração Própria.

Portanto, considerando o circuito exposto e o par do conector da placa principal, projeta-se a placa da Figura 42 utilizando o CI LF253DT descrito conforme *datasheet* (2012). Adicionalmente, insere-se componentes eletrônicos tais como diodo TVS, termistor NTC e fusível a fim de proteger o circuito em caso de surto de corrente ou curto-circuito que, eventualmente, pode ocorrer em caso de falha ou conexão errada.

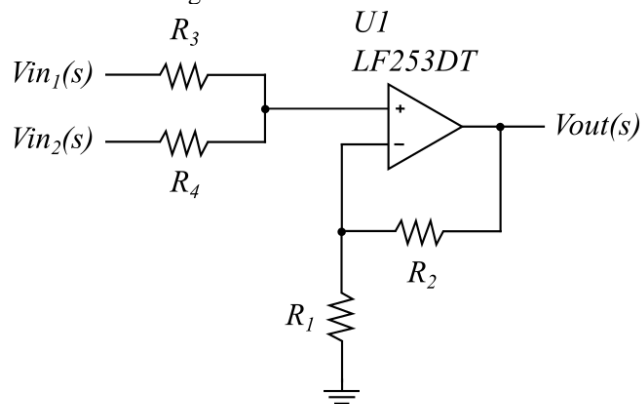
Figura 42 – Layout da PCI da placa modular primária para primeira célula de bateria.



Fonte: Elaboração Própria.

Para as demais células, elabora-se um circuito eletrônico em que seja possível a soma de tensões, uma proveniente das células anteriores e a outra da tensão da célula de bateria atual como demonstra no módulo “Somador” da Figura 40. Para a execução desse módulo, projeta-se um circuito somador não-inversor utilizando amplificador operacional. A Figura 43 mostra o diagrama elétrico básico do circuito eletrônico projetado.

Figura 43 – Esquema elétrico do somador de tensão com amplificador operacional para soma de duas tensões e ganho unitário.



Fonte: Elaboração Própria.

Segundo Fiore (2021, p. 136-138), para  $R_3$  e  $R_4$  idênticos e duas tensões de entrada,  $V_{in1}(s)$  e  $V_{in2}(s)$ , na entrada não-inversora do amplificador operacional, a tensão de saída  $V_{out}(s)$  do somador não-inversor é dado pela expressão (38), portanto:

$$V_{out}(s) = \left(1 + \frac{R_2}{R_1}\right) \frac{V_{in1} + V_{in2}}{2} \quad (38)$$

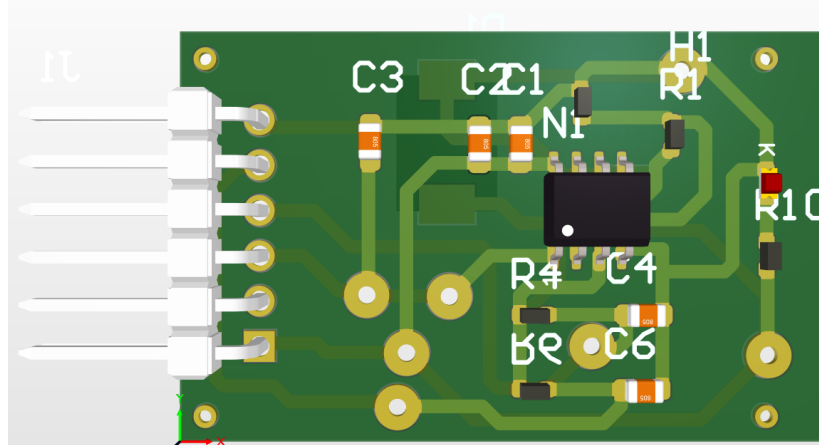
Para resistências  $R_1$  e  $R_2$  iguais, a Equação (38) pode ser expressa como:

$$V_{out}(s) = V_{in1} + V_{in2} \quad (39)$$

Logo, com o arranjo da Figura 43 e realizando as considerações anteriores, pode-se obter a soma aritmética das tensões de entrada como se gostaria. Vale ressaltar que os amplificadores necessitam ter uma fonte de alimentação de tensão igual ou superior à tensão máxima de saída, caso contrário, a tensão de saída  $V_{out}(s)$  ficará saturada e igual à tensão de alimentação  $V_{cc}$ .

Adicionando alguns componentes como termistor NTC, diodo TVS e capacitores de cerâmica para proteção e manter tensões estáveis durante a operação do circuito, projeta-se a PCI do módulo somador de tensões da Figura 44.

Figura 44 – Layout da PCI da placa modular somadora para demais células de bateria.



Fonte: Elaboração Própria.

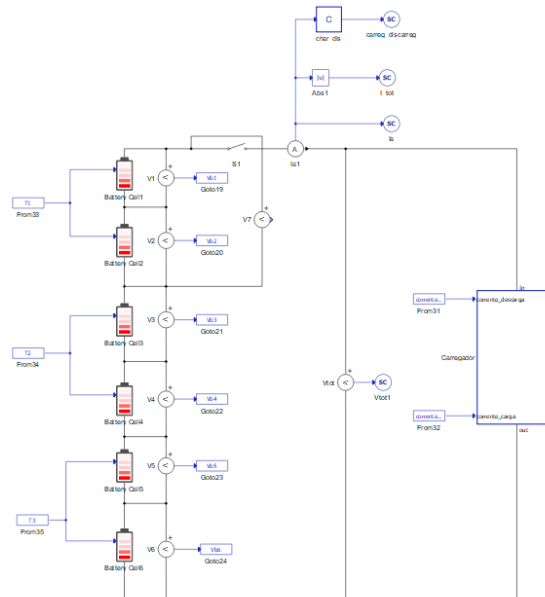
### 3.3 SOFTWARE TYPHOON HIL CONTROL CENTER

Para operar e interagir com o HIL 404, a Typhoon HIL disponibiliza seu próprio ambiente de desenvolvimento que possibilita ao usuário o uso de ferramentas computacionais de modelagem, simulação e teste de componente e sistemas elétricos. Este *software* estabelece a conexão entre as simulações em tempo real de sistemas de potência e eletrônica de potência com a interface do dispositivo físico.

O programa é dividido em três aplicações principais: editor de circuitos elétricos e eletrônicos (*Schematic Editor*), sistema de aquisição e supervisão de dados (SCADA) e um automatizador de teste (TyphoonTest IDE).

Em linha com os objetivos desse TCC, primeiramente, deve-se modelar o esquema das células de bateria e dos demais parâmetros explicados no *Schematic Editor*. Nesta parte da aplicação é construída a lógica da simulação em tempo real. A Figura 45 mostra o diagrama elétrico e de sinais para funcionamento da placa principal.

Figura 45 – Circuito elétrico e lógica de sinais digitais para integração com o sistema SCADA do HIL 404.



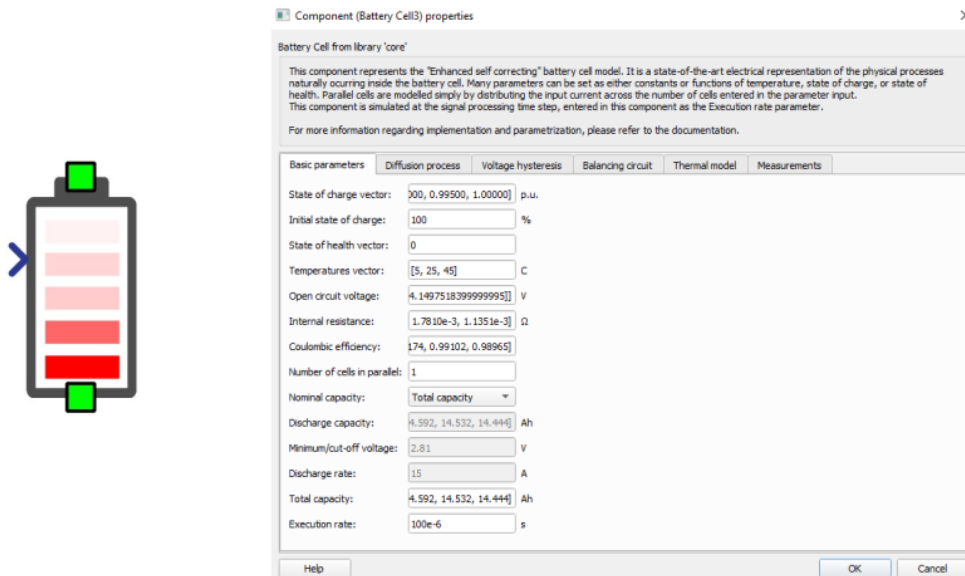
Fonte: Elaboração Própria.

No circuito, estrutura-se módulos de temperatura baseado no circuito de termistores, de comunicação UART, circuito de 6 células de bateria com sistema de carregamento e descarregamento e ligação de sinais entre o circuito elétrico e o sistema SCADA. Neste circuito, o usuário define os construtivos parâmetros da bateria e a temperatura de suas células para simular o descarregamento ou carregamento do *pack* de baterias. Os detalhes de cada estrutura do programa podem ser conferidos no Apêndice A.

Devido à complexidade de se estruturar um protocolo de comunicação sem nenhuma biblioteca de auxílio, não foi possível implementar a comunicação CAN e UART utilizando os circuitos projetados. No entanto, diferentemente do HIL 402 que era o modelo base para esse TCC, o HIL 404 está equipado com os protocolos de comunicação necessários e conectores usuais para estabelecimento de comunicação entre dispositivos.

O modelo de célula de bateria, Figura 46, está integrado na biblioteca do editor de esquemáticos elétricos da Typhoon HIL. Na Figura 46, observa-se ainda que o componente possui aba de parâmetros para configuração do tipo de modelo de célula para simulação, cada aba está detalhada de acordo a folha de dados do componente. Dessa forma, é possível replicar cada modelo de célula de bateria discutida na seção 2.1, além de possibilitar outros modelos que consideram temperatura interna da célula e histerese da tensão terminal, por exemplo.

Figura 46 – Componente da célula de bateria do editor de esquemático do Typhoon HIL Control Center. À esquerda, a representação visual do componente, à direita, a janela de configuração de acordo com o modelo desejado.



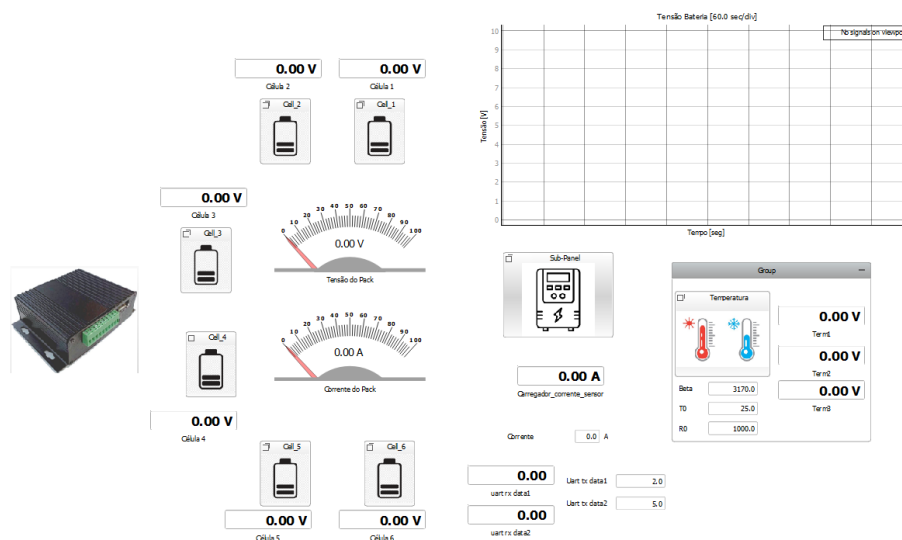
Fonte: Elaboração Própria.

Neste componente, a tensão terminal (OCV) da célula de bateria é constituída de um elemento matricial onde cada ponto representa um dado de tensão correspondente ao comportamento do estado de carga (SoC). A matriz OCV terá colunas de acordo com o número de elementos do vetor SOH e linhas de acordo com o número de pontos da temperatura ambiente. O *software*, por sua vez, ao ser introduzido com pontos experimentais, realiza interpolação linear para prover dados a qualquer situação da simulação. Para este TCC,

utiliza-se a configuração padrão onde se considera o modelo de Tensão na Célula por Thevénin, para  $R_1$  e  $C_1$  equivalentes a  $8\text{ m}\Omega$  e  $60\text{ kF}$ , respectivamente. A resistência interna  $R_0$  é variável de acordo com a temperatura ambiente.

Após a estruturação da modelagem dos componentes, deve-se atribuir *widgets* às funções criadas no ambiente SCADA de forma a criar um painel de controle intuitivo e interativo. Além disso, deve-se garantir facilidade no uso pelo usuário para que se possa alterar os parâmetros das baterias e periféricos em tempo real enquanto acompanha os valores que o *hardware* está recebendo e transmitindo. O SCADA disponibiliza uma gama de *widgets* para auxiliarem a entrada e saída de dados durante a simulação. A Figura 47 demonstra o painel montado no SCADA.

Figura 47 – Painel de controle para simulação de baterias.



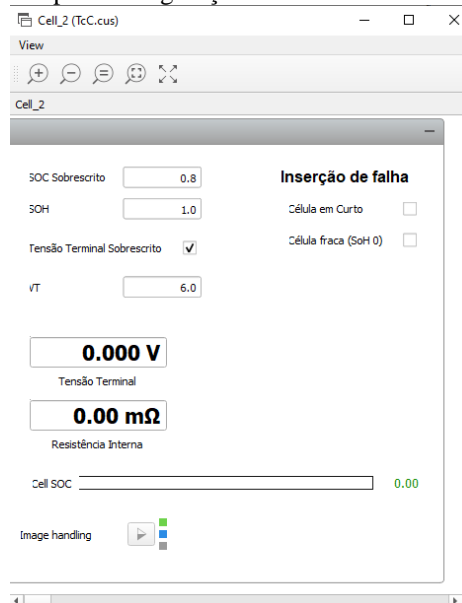
Fonte: Elaboração Própria.

No painel criado, o usuário tem acesso às tensões terminais de cada uma das células, bem como a soma das tensões do *pack* de bateria das células em série. Para o descarregamento ou carregamento das células de bateria, pode-se colocar os limites de corrente máxima que o sistema suporta e o valor desejado. Na aba de texto correspondente, um valor positivo de corrente representa o descarregamento da célula enquanto um valor negativo, o carregamento dela.

Ainda, pode-se caracterizar o termistor modelado a partir dos seus parâmetros de acordo com a folha de dados do fornecedor como discutido na seção 3.1.3.4. O painel permite visualizar a tensão que o HIL 404 está entregando nos pinos do módulo de temperatura e configurar a temperatura ambiente de cada par de célula de bateria.

Por fim, os parâmetros de monitoramento e interação de cada célula é realizado pela janela mostrada na Figura 48. Durante a simulação, portanto, pode-se inserir a SoC e SOH ou uma tensão terminal determinada. Também, adiciona-se botões para colocar os terminais da célula de bateria em curto-circuito ou as colocar em SOH igual a 0. Na questão de monitoramento, pode-se acompanhar a tensão terminal, resistência interna e o SoC em tempo real.

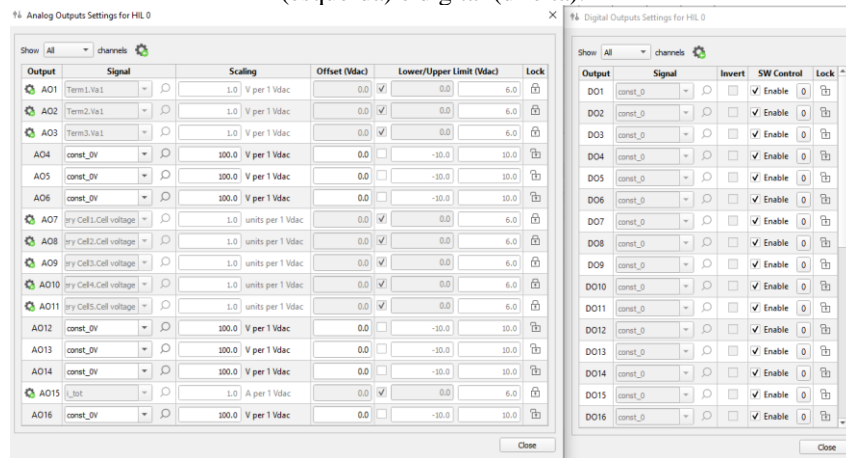
Figura 48 – Janela para configuração individual de cada célula de bateria.



Fonte: Elaboração Própria.

Após configuração do SCADA, pode-se atribuir a relação entre os tipos de sinais, analógico ou digital, ao pino de saída no HIL 404. É possível ainda, limitar as tensões permitidas, inserir uma tensão de *offset* ou multiplicar por algum fator a tensão de saída em cada pino. A Figura 49 mostra as janelas para seleção de pinos de saída digital e analógico.

Figura 49 – Janelas para configuração de tensões de saída do HIL 404 de acordo com o tipo de sinal, analógico (esquerda) e digital (direita).

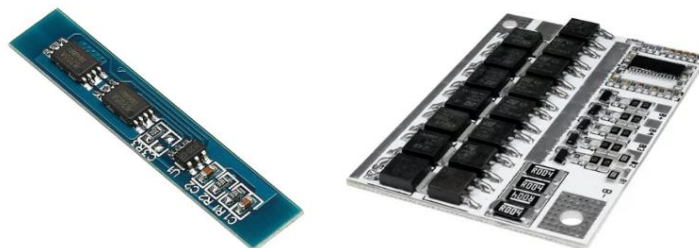


Fonte: Elaboração Própria.

### 3.4 TESTE COM BMS

Finalmente, testa-se a placa principal acopladas às placas modulares em dois dispositivos BMS adquiridos no varejo. A Figura 50 mostra elas lado a lado. O dispositivo à direita é o modelo FDC-2S-02 (HIMALAYAN SOLUTIONS, 2024) e Placa BMS de 12 V (MERCADO LIVRE, 2024).

Figura 50 – BMS comerciais testados com a interface HIL-BMS. À esquerda, FDC-2S-02, à direita, a placa BMS de 12 V.



Fonte: Elaboração Própria.

Como ambos os produtos somente possuem entrada para tensão das baterias, é possível só a conexão com o módulo de baterias em série. Ainda de acordo com a folha de dados dos respectivos produtos, as placas possuem proteção para sobre-corrente, sobre-tensão e sob-tensão. A interface HIL-BMS não possui módulo de potência, desse modo, o teste com sobre-corrente, isto é, verificar se o produto consegue atuar quando uma corrente acima do permitido passa pelo circuito, foi descartado.



No programa elaborado da seção 3.3, portanto, forçou-se tensões acima do limite e abaixo do limite e verificou-se os sinais internos da placa e/ou sinalização do BMS.

## 4 RESULTADOS

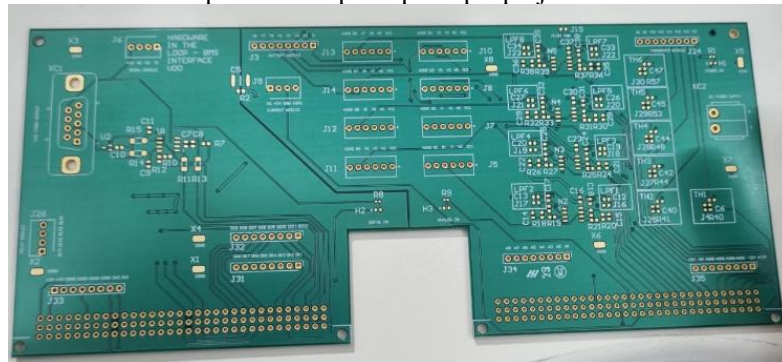
Neste capítulo demonstra-se os resultados obtidos para este TCC propostos na seção de desenvolvimento neste documento baseado no conhecimento descrito na fundamentação teórica.

Primeiramente, testou-se individualmente todos os módulos da placa principal e das placas modulares antes da inserção com o HIL e o BMS de modo a se evitar danos de curto-circuito e sobretensão, principalmente. Dessa forma, após certificar que os módulos estão funcionais, descritos na seção 4.1 com os resultados preliminares, o funcionamento do conjunto é posto à prova na seção 4.2 de resultados.

### 4.1 RESULTADOS PRELIMINARES

Como mencionado na seção 3.1.1, a placa principal foi confeccionada sob encomenda pela empresa brasileira Griffus PCB com matéria prima de FR-4 com duas camadas para ligações elétricas dando prioridade à componentes SMD. A Figura 51 mostra a placa principal confeccionada sem componentes soldados.

Figura 51 – PCI sem componentes da placa principal projetada e discutida na seção 3.1.

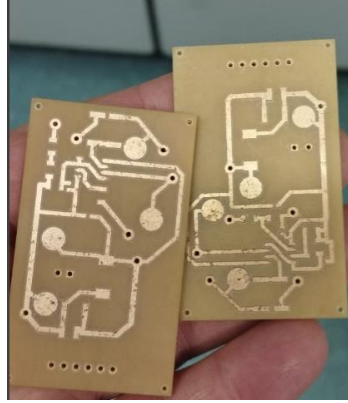


Fonte: Elaboração Própria.

As placas modulares foram fresadas pelo INEP da UFSC em matéria prima de fenolite. Devido a fragilidade das trilhas de cobre e do material, optou-se por *vias* e *pads* com

maior largura e diâmetro. A Figura 52 mostra uma das versões dos protótipos feitos para as placas modulares.

Figura 52 – PCI sem componentes das placas modulares projetadas e discutidas na seção 3.2.



Fonte: Waltrich, G. (2024)

Portanto, com os equipamentos apropriados para solda em bancada eletrônica, realizou-se a confecção das PCIs montadas de acordo com o esquema elétrico projetado. Após esse processo, foram testados a funcionalidade de cada placa.

#### 4.1.1 Placa Principal

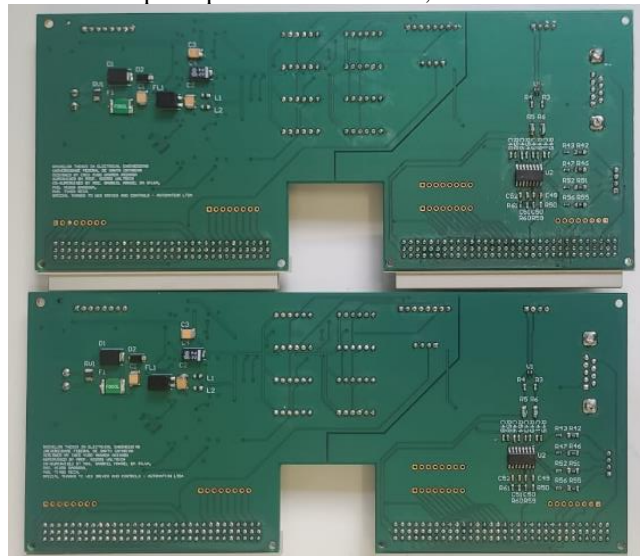
A Figura 53 e Figura 54 mostram a placa principal montada na versão final sob vista da camada de cima e da camada de baixo com os componentes soldados.

Figura 53– Placa principal montada em PCI, vista da camada de cima.



Fonte: Elaboração Própria.

Figura 54 – Placa principal montada em PCI, vista da camada de baixo.



Fonte: Elaboração Própria.

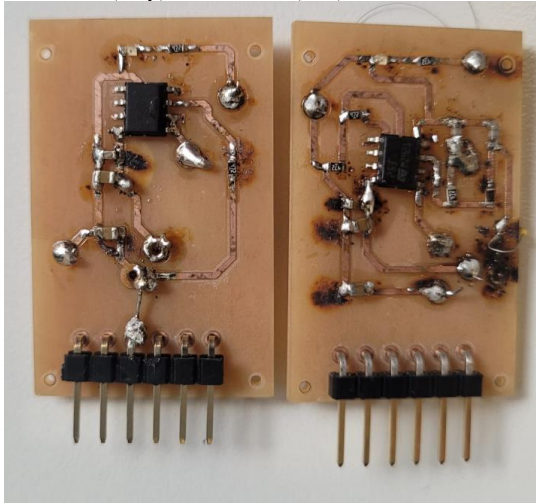
Foi utilizado multímetro no teste de continuidade na maioria das vias para verificar que, ao se inserir a placa no HII 404, não haveria a chance de curto-circuito ou problemas similares. Portanto, após a checagem, não foi detectado erro dessa natureza.

Outro teste realizado consistiu na inserção de tensões variadas com equipamento de fonte de tensão variável modelo MPS-3005b (MINIPA) na entrada de tensão da placa. Foi verificado que a serigrafia dos polos estava invertida, contudo, invertendo-se os polos das tensões, o suprimento de tensão de alimentação  $V_{CC}$  na placa estava conforme o esperado.

#### 4.1.2 Placas Modulares

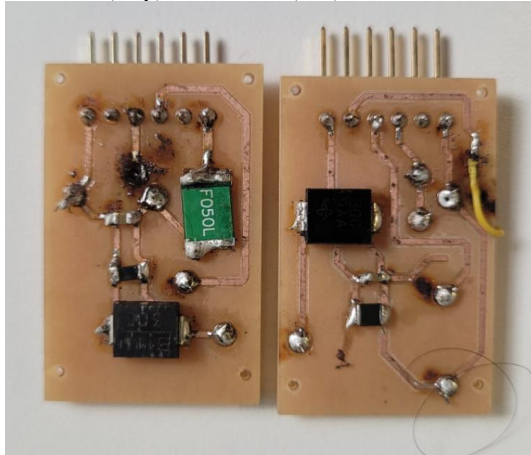
A Figura 55 e Figura 56 mostram as placas modulares montadas na versão final sob vista da camada de cima e da camada de baixo com os componentes soldados.

Figura 55 – Placas modular buffer (esq.) e somador (dir.) montada em PCI, vista da camada de cima.



Fonte: Elaboração Própria.

Figura 56 – Placas modular buffer (esq.) e somador (dir.) montada em PCI, vista da camada de baixo.



Fonte: Elaboração Própria.

Assim como na placa principal, realizado teste de continuidade nas vias para verificar que não haveria a chance de curto-circuito ou problemas similares ao se inserir as placas modulares no conector da placa principal. Portanto, após a checagem, não foi detectado erro dessa natureza.

Outro teste realizado consistiu na inserção de tensões variadas com equipamento de fonte de tensão variável modelo MPS-3005b da Minipa na entrada de tensão da placa, respeitando os limites de alimentação do CI LF253DT. Não houve qualquer indício de problema.

#### 4.2 RESULTADOS DEFINITIVOS

Após certificar que a confecção e funcionamento das placas apresentavam índices seguros para conexão com o HIL 404, promoveu-se a conexão da placa principal com o *hardware* a fim de se testar os módulos da placa principal. A Figura 57 mostra a conexão da placa principal com o HIL 404. Nota-se os jumpers nos conectores no módulo de bateria que servem para inserir individualmente a tensão de cada bateria projetada diretamente no pino de saída.

Figura 57 – Placa principal conectada ao HIL 404.

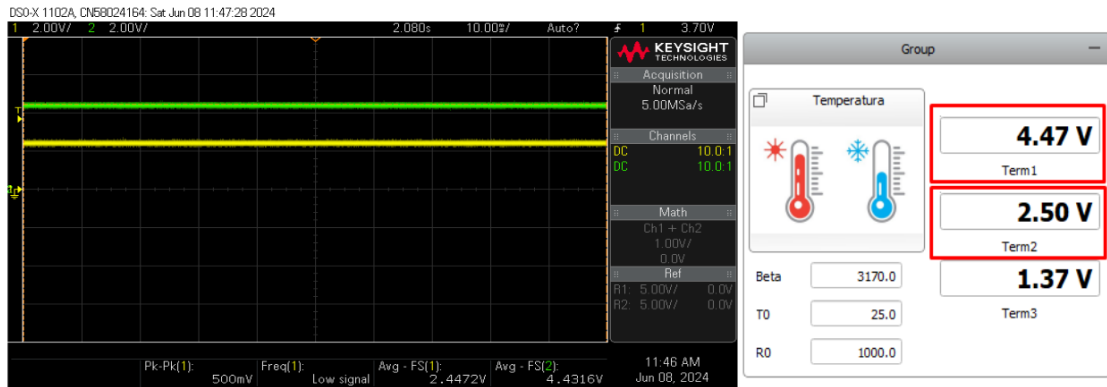


Fonte: Elaboração Própria.

Portanto, utilizando o programa desenvolvido na seção 3.3, foram testados os módulos da placa principal, inicialmente. Então, passou-se a testar as tensões das células de bateria com as placas modulares acopladas à placa principal. Finalmente, teste com BMS. Para isso, utiliza-se imagens fornecidas pelo osciloscópio DSOX1102A da *Keysight*.

A Figura 58 mostra as tensões no osciloscópio e no SCADA dos pinos 1 e 2 do módulo de temperatura desenvolvido na seção 3.1.3.3. Os dados do termistor são extraídos do componente comercial NTCS0603E3102HLT (2024). São simuladas as temperaturas de 100 °C e 25 °C para os termistor 1 e 2, respectivamente. Pode-se observar que os valores são condizentes, na Tabela 4.

Figura 58 – Teste do módulo de temperatura. À esquerda, tensões no osciloscópio extraídas dos pinos 1, em verde, e 2, em amarelo. À direita, o módulo de temperatura no SCADA indicando a tensão fornecida ao módulo de temperatura físico.



Fonte: Elaboração Própria.

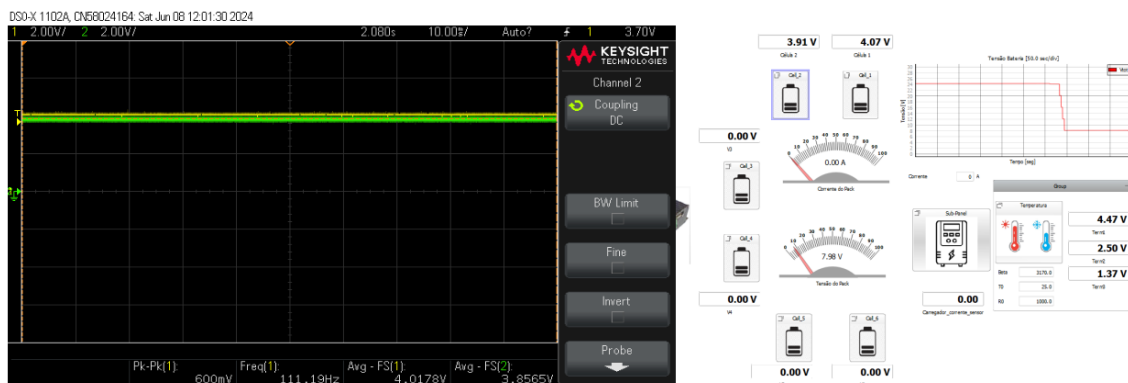
Tabela 4 – Teste do módulo de temperatura. À esquerda, tensões nos pinos da placa principal. À direita, tensões do módulo de temperatura nas saídas do HIL.

HIL SCADA		Saída BMS	
Term1	Term2	TH1	TH2
4,47 V	2,50 V	4,4316 V	2,4472 V

Fonte: Elaboração Própria.

A Figura 59 mostra as tensões no osciloscópio e no SCADA dos pinos 1 e 2 do módulo das tensões das células de bateria desenvolvido na seção 3.1.3.2 curto-circuitados, isto é, sem elevação de tensão. Coloca-se a SOC para a célula 1 e 2 como 0,8 e 0,6, respectivamente. Os valores mostram-se condizentes na Tabela 5.

Figura 59 – Teste do módulo de tensão de células de bateria sem elevação de tensão. À esquerda, tensões no extraídas dos pinos 1, em amarelo, e 2, em verde. À direita, o módulo no SCADA indicando a tensão fornecida.



Fonte: Elaboração Própria.

Tabela 5 – Teste do módulo de tensão de células de bateria sem elevação de tensão. À direita, tensões nos pinos da placa principal. À esquerda, tensões do módulo de bateria nas saídas do HIL.

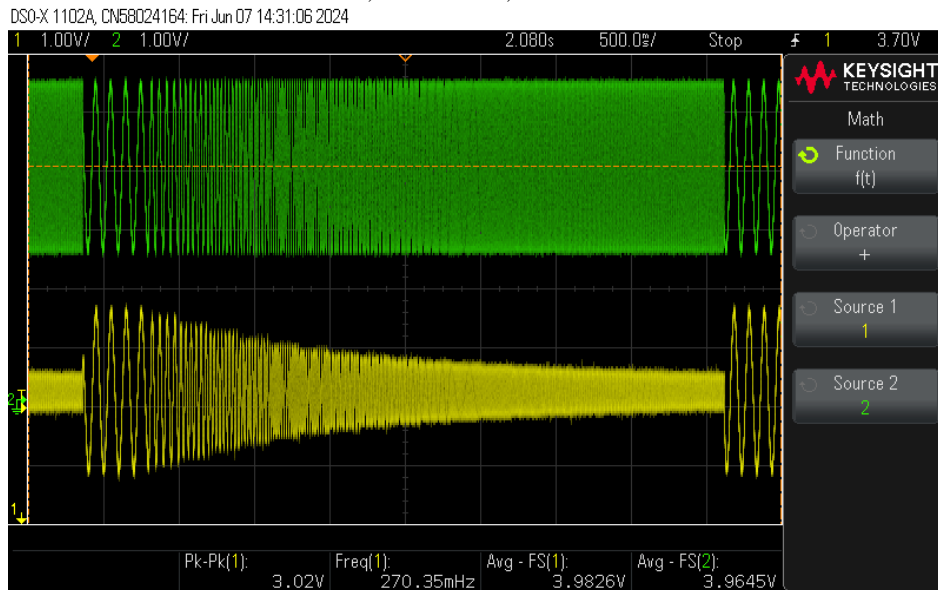
HIL SCADA		Saída BMS	
Cell1	Cell2	V1	V2
4,07 V	3,91 V	4,0178 V	3,8565 V

Fonte: Elaboração Própria.

Para testar os tipos de filtros desenvolvidos, montou-se um gerador de varredura senoidal no *software* da Typhoon HIL pois não é um componente da biblioteca. A frequência mantém-se constante durante um intervalo de tempo e aumenta conforme o passo inserido até a frequência de parada.

Portanto, para essa varredura configurou-se a frequência inicial como 10 Hz e frequência de parada como 200 Hz. O passo foi de 10 Hz por uma duração de tempo de 0,2 segundos. O código desenvolvido pode ser conferido no Apêndice D. A Figura 60 mostra os sinais de entrada e saída do filtro passivo RC passa-baixa projetado na seção 3.1.3.1.

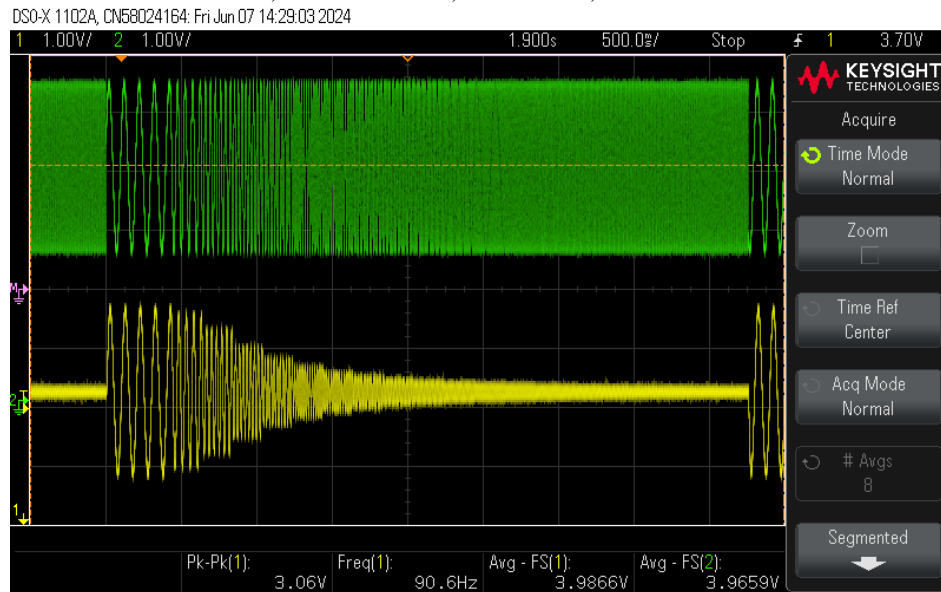
Figura 60 – Teste do filtro passivo RC passa-baixa com gerador de varredura senoidal. Em verde, sinal de entrada, em amarelo, sinal de saída.



Fonte: Elaboração Própria.

A Figura 61 mostra os sinais de entrada e saída do filtro ativo Butterworth Sallen-Key passa-baixa projetado na seção 3.1.3.1.

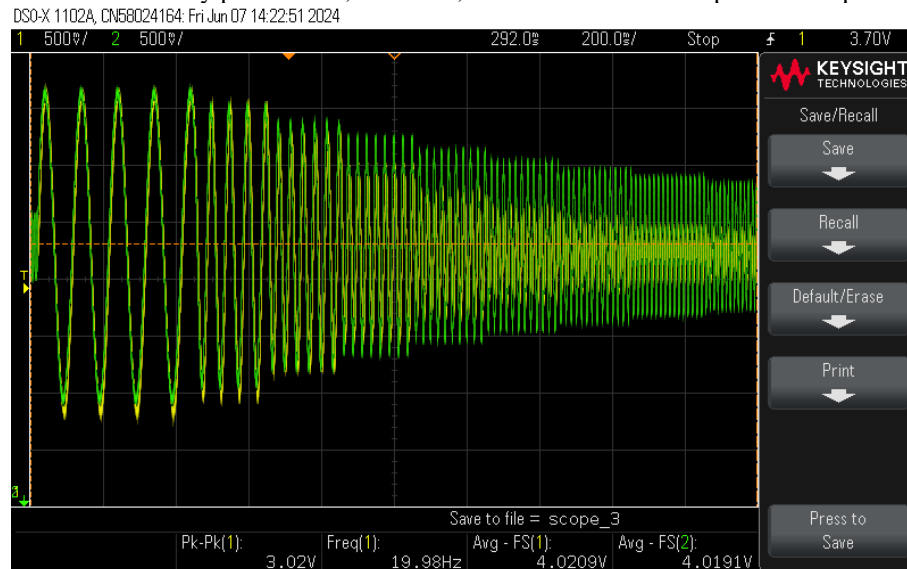
Figura 61 – Teste do filtro ativo Butterworth Sallen-Key passa-baixa com gerador de varredura senoidal. Em verde, sinal de entrada, em amarelo, sinal de saída.



Fonte: Elaboração Própria.

A Figura 62 mostra a comparação entre os sinais de saída para o filtro passivo RC passa-baixa e o filtro ativo Sallen-Key desenvolvido na seção 3.1.3.1.

Figura 62 – Comparação dos filtros com gerador de varredura senoidal. Em amarelo, sinal de saída do filtro ativo Butterworth Sallen-Key passa-baixa, em verde, sinal de saída do filtro passivo RC passa-baixa.



Fonte: Elaboração Própria.

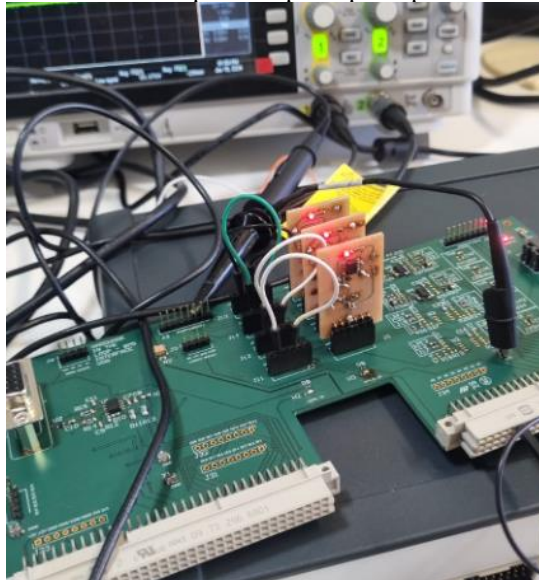
O sinal do módulo de corrente, uma vez que é ligado diretamente à saída analógica, foi testado e se mostrou correto. O sinal de corrente, valor entre 0 V e 5 V, mostrou-se



proporcional ao valor da corrente máxima, definida pelo usuário no SCADA, conforme a corrente circulante no circuito.

Após aferição dos módulos individuais da placa principal, acoplou-se as placas modulares à placa principal como demonstra a Figura 63.

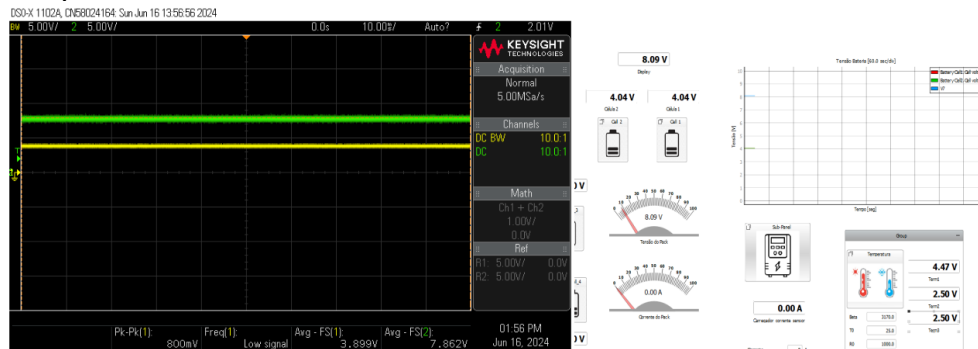
Figura 63 – Placas modulares acopladas à placa principal e conectadas ao HIL 404.



Fonte: Elaboração Própria.

Portanto, com um módulo *buffer* e um módulo somador, verificou-se as saídas de tensão no módulo das células de bateria. A Figura 64 mostra os sinais observados pelas ponteiros do osciloscópio e o painel do SCADA com as indicações do que deve ser observado para SOC igual a 1, ou seja, células carregadas totalmente.

Figura 64 – Teste do módulo de tensão de células de bateria com elevação de tensão. À esquerda, tensões no extraídas dos pinos 1, em amarelo, e 2, em verde. À direita, o módulo no SCADA indicando a tensão fornecida.



Fonte: Elaboração Própria.

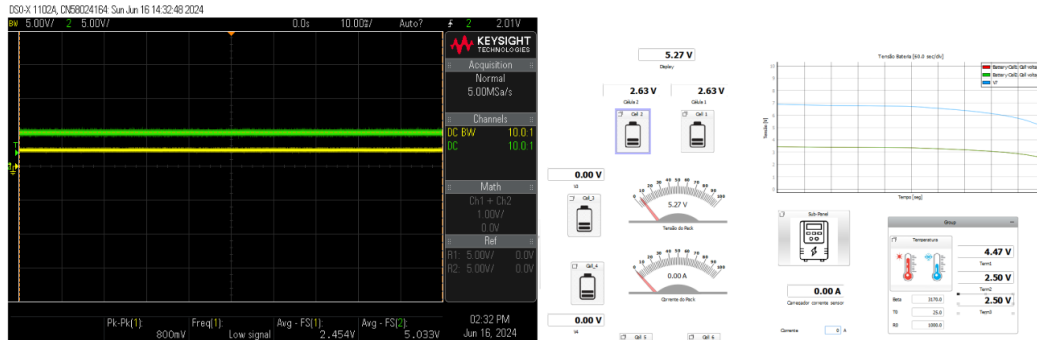
Tabela 6 – Teste do módulo de tensão de células de bateria com elevação de tensão carregadas. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de bateria nas saídas do HIL.

HIL SCADA		Saída BMS	
Cel1	Cel2	V1	V2
4,04 V	4,04 V	3,899 V	7,862 V

Fonte: Elaboração Própria.

Da Tabela 6, observa-se que as tensões na saída do módulo possuem um abaixamento considerável de aproximadamente 150 mV. Esses valores podem ser calibrados nos parâmetros apresentados na seção 3.3. Coloca-se uma corrente de 20 A deixa-se as células descarregarem até SoC igual a 0. A Figura 65 mostra os sinais observados pelo osciloscópio e no painel SCADA.

Figura 65 – Teste do módulo de tensão de células de bateria com elevação de tensão descarregadas. À esquerda, tensão da célula 1, em amarelo, tensão da célula 2, em verde. À direita, o módulo no SCADA com as informações expostas.



Fonte: Elaboração Própria.

Tabela 7 – Teste do módulo de tensão de células de bateria com elevação de tensão descarregadas. À direita, tensões nos pinos da placa principal. À direita, tensões do módulo de bateria nas saídas do HIL.

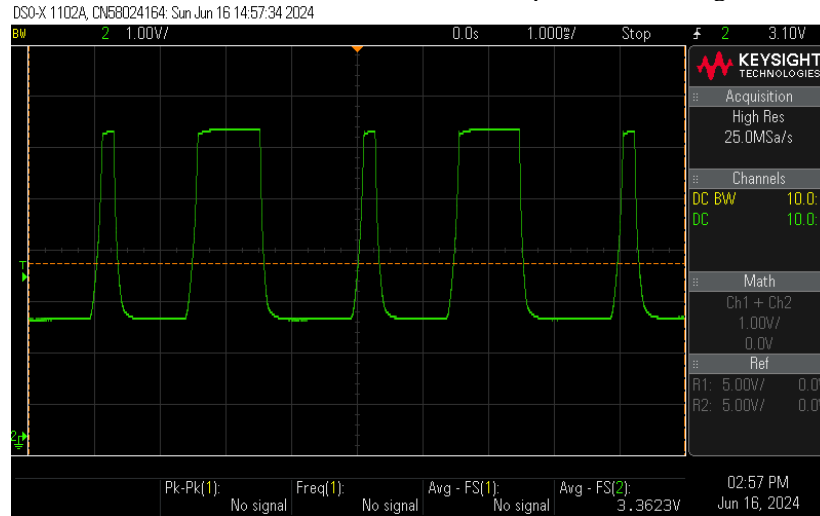
HIL SCADA		Saída BMS	
Cel1	Cel2	V1	V2
2,63 V	2,63 V	2,454 V	5,033 V

Fonte: Elaboração Própria.

Na Tabela 7, nota-se que a tensão de *offset* persiste, no entanto, os valores com correção mantêm-se consistentes.

Finalmente, realiza-se os testes com os dispositivos BMS. O FDC-2S-02 possui limite para atuação das proteções de 2,9 V e 4,38 V. O BMS possui dois pares de MOSFETs de canal N controlados por um circuito de controle. Na Figura 66, verifica-se a atuação na porta *gate* para tensão de 6 V.

Figura 66 – Teste em BMS FDC-2S-02, tensão de sobre-tensão aplicada, sinal do gate do MOSFET da placa.



Fonte: Elaboração Própria.

Portanto, pode-se notar a presença de sinal variável de modo a proteger a bateria. Conforme aumenta-se a tensão da célula, maior o ciclo de trabalho da onda observada. O mesmo ocorreu para tensões abaixo de 2,9 V. A Figura 67 mostra o BMS em operação nominal para tensão da célula de 3 V.

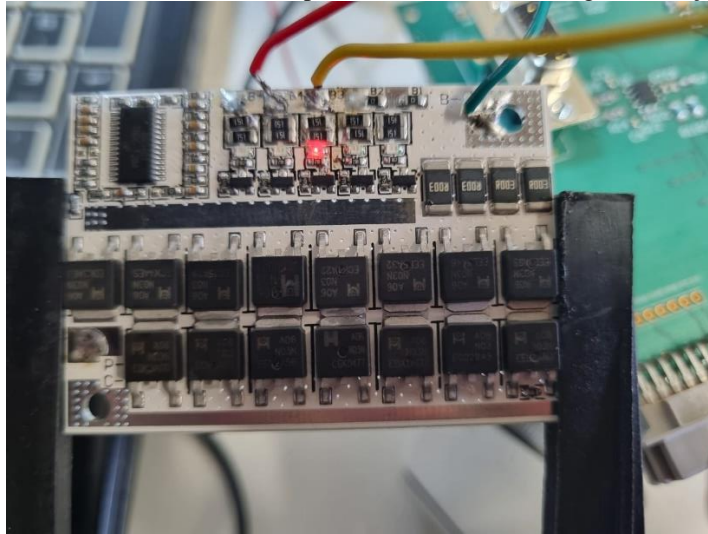
Figura 67 – Teste em BMS FDC-2S-02, tensão de 3V aplicada, sinal do gate do MOSFET da placa.



Fonte: Elaboração Própria.

Para o BMS de 12 V, as proteções para cada célula de bateria limitam-se para 2,3 V a 4,3 V. Aplicando tensão forçada de 5V para duas células em série, totalizando 10 V, verificou-se que o BMS acendeu o LED vermelho, indicando atuação de proteção, conforme Figura 68.

Figura 68 – Teste em BMS 12 V, tensão de 5V aplicada. BMS com LED ligada, atuação de proteção ligada.



Fonte: Elaboração Própria.

## 5 CONCLUSÃO

Neste documento estabeleceu-se um método para a integração do BMS à dispositivos para o desenvolvimento em HIL. A importância do HIL com relação ao progresso do conhecimento e da indústria é refletido por um mercado de soluções HIL cada vez mais populoso e o interesse comum de instituições para pesquisa científica com número crescente de trabalhos com o tema.

Dessa forma, dispositivos HIL podem ser considerados uma tendência global pois se relacionam aos tempos atuais atrelados ao desenvolvimento sustentável, sob demanda e de curta duração. Não obstante, dispositivos BMS apesar de não serem inovadores do ponto de vista tecnológico, compartilham o holofote da pesquisa e indústria devido à demanda para soluções sustentáveis utilizando fontes limpas de geração de energia elétrica e armazenadas em baterias com supervisão do BMS.

Após uma análise das informações fundamentadas no capítulo 2 e das soluções propostas ao longo do capítulo 3 deste trabalho, é possível refletir sobre os principais resultados e implicações dos resultados do capítulo 4. Este TCC teve como objetivo a criação de uma interface para validação HIL em dispositivos BMS, e através das etapas apresentadas no documento, conseguiu-se abordar de maneira abrangente o desenvolvimento para métodos de integração e desenvolvimento com HIL.

Os resultados obtidos no capítulo 4 evidenciam que dispositivos BMS conseguem ser integrados à metodologia HIL, destacando a importância do fornecimento de parâmetros de baterias, temperatura e corrente pelo HIL ao BMS, o que contribui para um melhor entendimento do desenvolvimento de BMS com segurança, confiabilidade e eficiência.

Embora o TCC tenha alcançado seus objetivos, é de se reconhecer algumas limitações. A principal das limitações deve-se a impossibilidade de teste com todas as 8 células de bateria em série, o que pode deixar uma impressão de que a solução desse trabalho não esteja totalmente funcional. Outra limitação significativa é a falta de estratégias para suprir e simular demandas de potência elétrica por parte da interface BMS-HIL criada. Essas limitações indicam que, apesar dos feitos do trabalho, há muito para se desenvolver e criar.

Com base nas limitações indicadas e nos resultados obtidos, algumas sugestões para pesquisas futuras incluem a criação de uma solução para o balanceamento de baterias pela interface HIL-BMS, o que poderia proporcionar uma melhor compreensão da eficiência ou resultar na melhoria do dispositivo BMS apenas com o teste controlado pelo HIL. Além disso, recomenda-se o estudo para inserir simulações de *packs* de bateria em série de maior tensão de modo a abranger mais áreas de atuação tais como mobilidade elétrica e sistemas UPS.

Portanto, este Trabalho de Conclusão de Curso, não somente atinge seus objetivos iniciais, mas também propõe novas perspectivas para o desenvolvimento e aplicação do HIL ao contexto de dispositivos BMS. Espera-se que as contribuições apresentadas sirvam como referência e incentivo para futuras investigações e práticas na área da engenharia elétrica.

## REFERÊNCIAS

- EKWURZEL, Brenda, et al. The rise in global atmospheric CO<sub>2</sub>, surface temperature, and sea level from emissions traced to major carbon producers. *Climatic Change*, v. 144, n. 4, 2017. p. 579-590.
- INTERNATIONAL ENERGY AGENCY. *World Energy Outlook 2022*. IEA, 2023. Licence: Creative Commons Attribution CC BY-NC-SA 4.0.
- HIL Hardware. *Typhoon HIL*, 2022. Disponível em: <https://www.typhoon-hil.com/hilhardware/>. Acesso em: 4 jun. 2024.
- YAO, L., et al. A Review of Lithium-Ion Battery State of Health Estimation and Prediction Methods. *World Electr. Veh. J.*, v. 12, n. 113, 2021. Disponível em: <https://doi.org/10.3390/wevj12030113>. Acesso em: 4 jun. 2024.
- WU, Hongjie. Hardware-in-loop verification of battery management system. In: *2011 4th International Conference on Power Electronics Systems and Applications*. IEEE, 2011. p. 1-3.
- PEREIRA, Isabella Basso, et al. Análise do Desempenho de Modelo Virtual de Religador para Redes de Distribuição de Energia Desenvolvido a partir das Ferramentas da Typhoon HIL. *SEPOC 2022*, 2022.
- SHAH, Shubham; ARORA, Sudha. A Real-Time Environment Modelling and Power Quality Analysis of Grid-connected PV System using Typhoon HIL. In: *2020 FORTEI-International Conference on Electrical Engineering (FORTEI-ICEE)*. IEEE, 2020. p. 168-173.
- FLEISCHER, Christian, et al. Development of software and strategies for Battery Management System testing on HIL simulator. In: *2016 Eleventh International Conference on Ecological Vehicles and Renewable Energies (EVER)*. IEEE, 2016. p. 1-12.
- BUCCOLINI, Luca, et al. Cell battery emulator for hardware-in-the-loop bms test. In: *2018 IEEE International Conference on Environment and Electrical Engineering and 2018 IEEE Industrial and Commercial Power Systems Europe (EEEIC/I&CPS Europe)*. IEEE, 2018. p. 1-5.
- BUI, Truong MN, et al. An Advanced Hardware-in-the-Loop Battery Simulation Platform for the Experimental Testing of Battery Management System. In: *2019 23rd International Conference on Mechatronics Technology (ICMT)*. IEEE, 2019. p. 1-6.
- BARRERAS, Jorge Varela, et al. An advanced HIL simulation battery model for battery management system testing. *IEEE Transactions on Industry Applications*, v. 52, n. 6, 2016. p. 5086-5099.
- THOMAS, Karen E.; NEWMAN, John; DARLING, Robert M. Mathematical modeling of lithium batteries. In: *Advances in lithium-ion batteries*. Boston, MA: Springer US, 2002. p. 345-392.
- INTERNATIONAL ELECTROTECHNICAL COMMISSION (IEC). IEC 60950-1:2005 (Edição 3.0). Segurança de equipamentos de tecnologia da informação - Requisitos gerais. [Online]. Disponível em. Acesso em: 2 jul. 2023.
- HE, Hongwen, et al. Comparison study on the battery models used for the energy management of batteries in electric vehicles. *Energy Conversion and Management*, v. 64, 2012. p. 113-121.
- VAN DER VEN, Anton; BHATTACHARYA, Jishnu; BELAK, Anna A. Understanding Li Diffusion in Li-Intercalation Compounds. *Accounts of Chemical Research*, v. 46, n. 5, p. 1216-1225, 2013. DOI: 10.1021/ar200329r.
- NOCETI FILHO, Sidnei. Filtros seletores de sinais. Florianópolis. Editora UFSC, 2020.

KARKI, Jim. Active Low-Pass Filter Design. *Texas Instruments Application Note*. AAP Precision Analog, Texas Instruments, 2023. Disponível em: <https://www.ti.com/lit/an/sloa049b/sloa049b.pdf>. Acesso em: 4 jun. 2024. p. 8-9.

LF253, LF353 Wide bandwidth dual JFET operational amplifiers Datasheet. *STMicroelectronics*, 2010. Disponível em: <https://www.st.com/resource/en/datasheet/lf353.pdf>. Acesso em: 4 jun. 2024.

KUGELSTADT, Thomas. *The RS-485 Design Guide. Application Report*. HPL - Interface, Texas Instruments, 2021. Disponível em: <https://www.ti.com/lit/an/slla272/slla272.pdf>. Acesso em: 4 jun. 2024.

KAUFMAN, Don. PCB Material Types Explained [Your Guide]. Disponível em: <https://www.cirexx.com/pcb-material-types/>. Acesso em: 4 jun. 2024.

TPD2E007 2-Channel ESD Protection Array for AC-Coupled/Negative-Rail Data Interfaces Datasheet. *Texas Instruments*, 2016 Disponível em: <https://www.ti.com/lit/ds/symlink/tpd2e007.pdf?ts=1717532733373>. Acesso em: 4 jun. 2024.

MOSFET Gate Drive Circuit. *Toshiba Application Note*, 2018. Disponível em: [https://toshiba.semicon-storage.com/info/application\\_note\\_en\\_20180726\\_AKX00068.pdf?did=59460](https://toshiba.semicon-storage.com/info/application_note_en_20180726_AKX00068.pdf?did=59460). Acesso em: 4 jun. 2024.

IEA (2024), Global EV Outlook 2024, IEA, Paris <https://www.iea.org/reports/global-ev-outlook-2024>,

DIN signal female connector angled. *Harting*, 2017. Disponível em: [https://b2b.harting.com/files/download/PRD/PDF\\_DS/PDF\\_DS\\_09732200201.pdf](https://b2b.harting.com/files/download/PRD/PDF_DS/PDF_DS_09732200201.pdf). Acesso em: 8 jun. 2024.

JARBRATT, Gabriella. *Enabling renewable energy with battery energy storage systems*. Mckinsey & Company, 2023. Disponível em: <https://www.mckinsey.com/industries/automotive-and-assembly/our-insights/enabling-renewable-energy-with-battery-energy-storage-systems#/>. Acesso em: 11 jun. 2024.

HOROWITZ, P.; HILL, W. A arte da eletrônica: circuitos eletrônicos e microeletrônica. 3. ed. Porto Alegre: Bookman, 2017.

INTERNATIONAL ORGANIZATION FOR STANDARDIZATION (ISO). ISO 26262:2018. *Road vehicles – Functional safety*. Geneva: International Organization for Standardization, 2018.

INTERNATIONAL ELECTROTECHNICAL COMMISSION (IEC). IEC 61508:2010. *Functional safety of electrical/electronic/programmable electronic safety-related systems*. Geneva: International Electrotechnical Commission, 2010.

INTERNATIONAL ELECTROTECHNICAL COMMISSION (IEC). IEC 60730-1:2013. *Automatic electrical controls – Part 1: General requirements*. Geneva: International Electrotechnical Commission, 2013.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. ABNT NBR IEC 62619:2017. Sistemas de baterias recarregáveis - Requisitos de segurança para baterias de íon de lítio industriais. São Paulo: ABNT, 2017.

TUMASOV, A.V.; VASHURIN, A.S.; TRUSOV, Y.P.; TOROPOV, E.I.; MOSHKOV, P.S.; KRYASKOV, V.S.; VASILYEV, A.S. The application of Hardware-in-the-Loop (HIL) simulation for evaluation of active safety of vehicles equipped with Electronic Stability Control (ESC) systems. *Procedia Computer Science*, v. 150, 2019. p. 309-315.

LI, Guowen; YANG, Zhiyao; FU, Yangyang; REN, Lingyu; O'NEILL, Zheng; PARIKH, Chirag. Development of a hardware-In-the-Loop (HIL) testbed for cyber-physical security in smart buildings.

WANG, D. Advanced materials for printed circuit boards. *MRS Online Proceedings Library*, v. 108, 1987. p. 125–139. Disponível em: <https://doi.org/10.1557/PROC-108-125>. Acesso em: 19 jun. 2024.

STEINHART, John S.; HART, Stanley R. *Calibration curves for thermistors*. *Deep-Sea Research and Oceanographic Abstracts*, v. 15, n. 4, ago. 1968. p. 497-503.





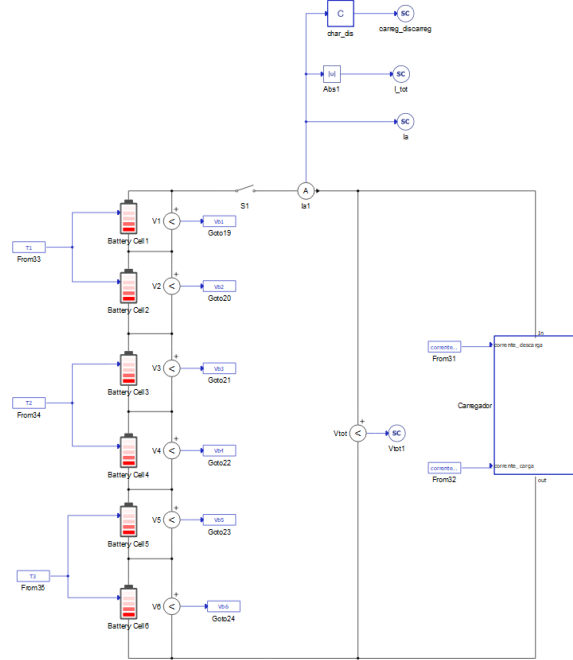
NTCS0603E3.....T SMD 0603, Glass Protected NTC Thermistors. Vishay BCcomponents, 2024. Disponível em: <https://www.vishay.com/docs/29056/ntcs0603e3t.pdf>. Acesso em: 20 jun. 2024.

HAN, Xuebing et al. A review on the key issues of the lithium ion battery degradation among the whole life cycle. *eTransportation*, v. 1, 2019, p. 100005. ISSN 2590-1168.

**APÊNDICE A – Detalhamento sobre os Módulos Elétricos do Editor de Esquemáticos**

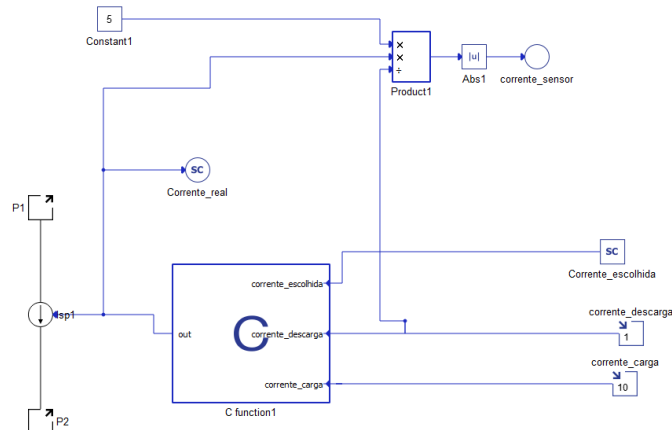
Neste apêndice dispõe-se o detalhamento dos circuitos e ligações de sinais criados em ambiente virtual do editor de esquemas elétricos do software *Typhoon HIL Control Center*.

Figura 69 – Diagrama de circuito de células de bateria em série controlados por fonte de corrente ajustável no subsistema “Carregador” realizado no editor de esquemáticos do Typhoon HIL Control Center.



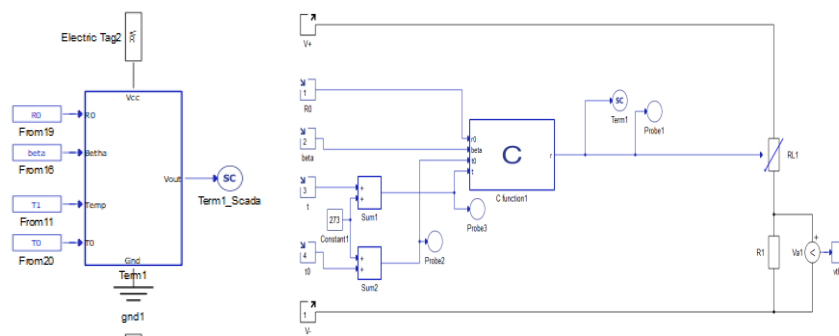
Fonte: Elaboração Própria.

Figura 70 – Diagrama do subsistema “Carregador” utilizado com células de bateria em série realizado no editor de esquemáticos do Typhoon HIL Control Center.



Fonte: Elaboração Própria.

Figura 71 – Diagrama do bloco do termistor (esq.) e do subsistema (dir.) para modelagem da Eq. (37) no editor de esquemáticos do Typhoon HIL Control Center.

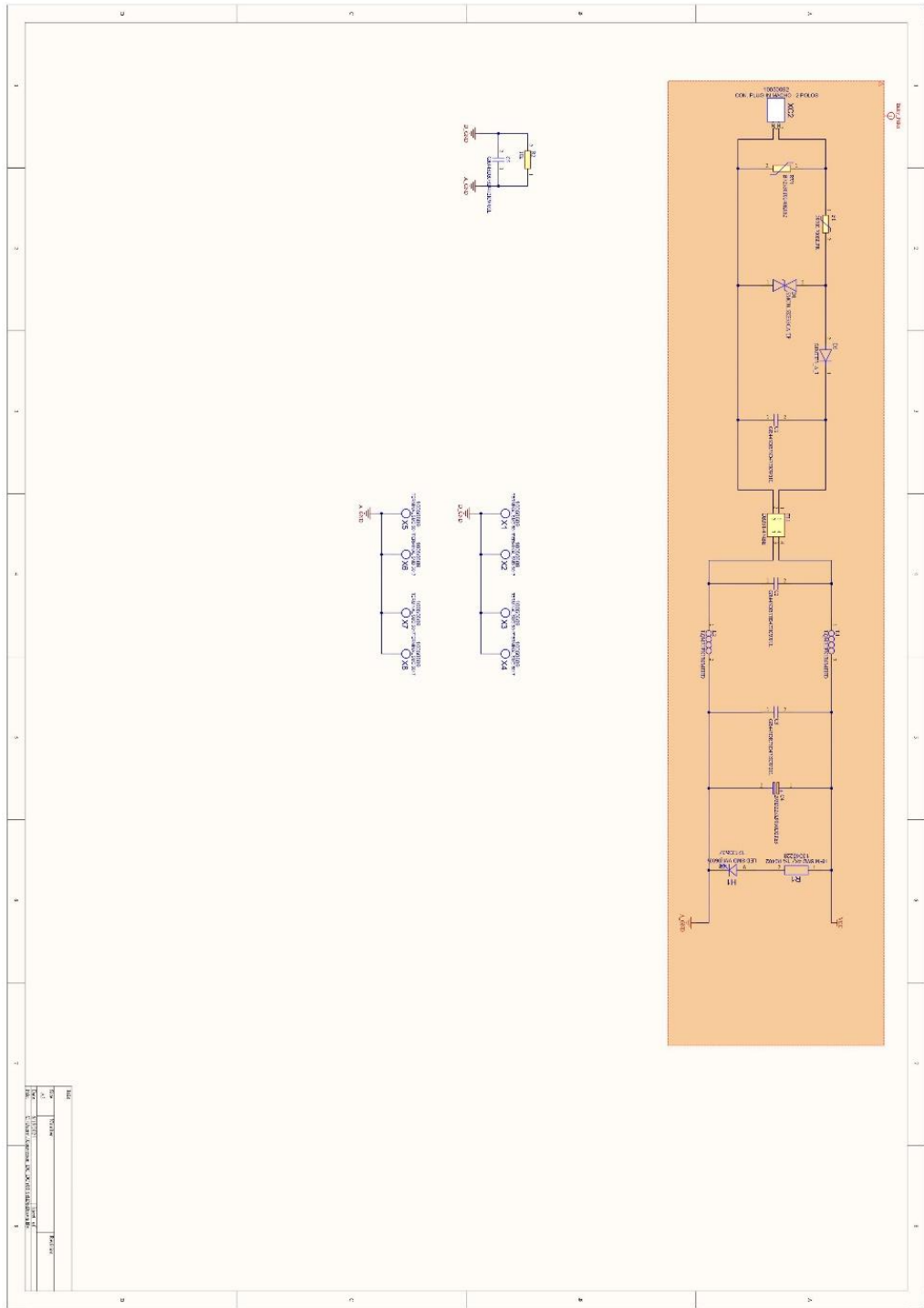


Fonte: Elaboração Própria.

## APÊNDICE B – Esquemas Elétricos da Placa Principal

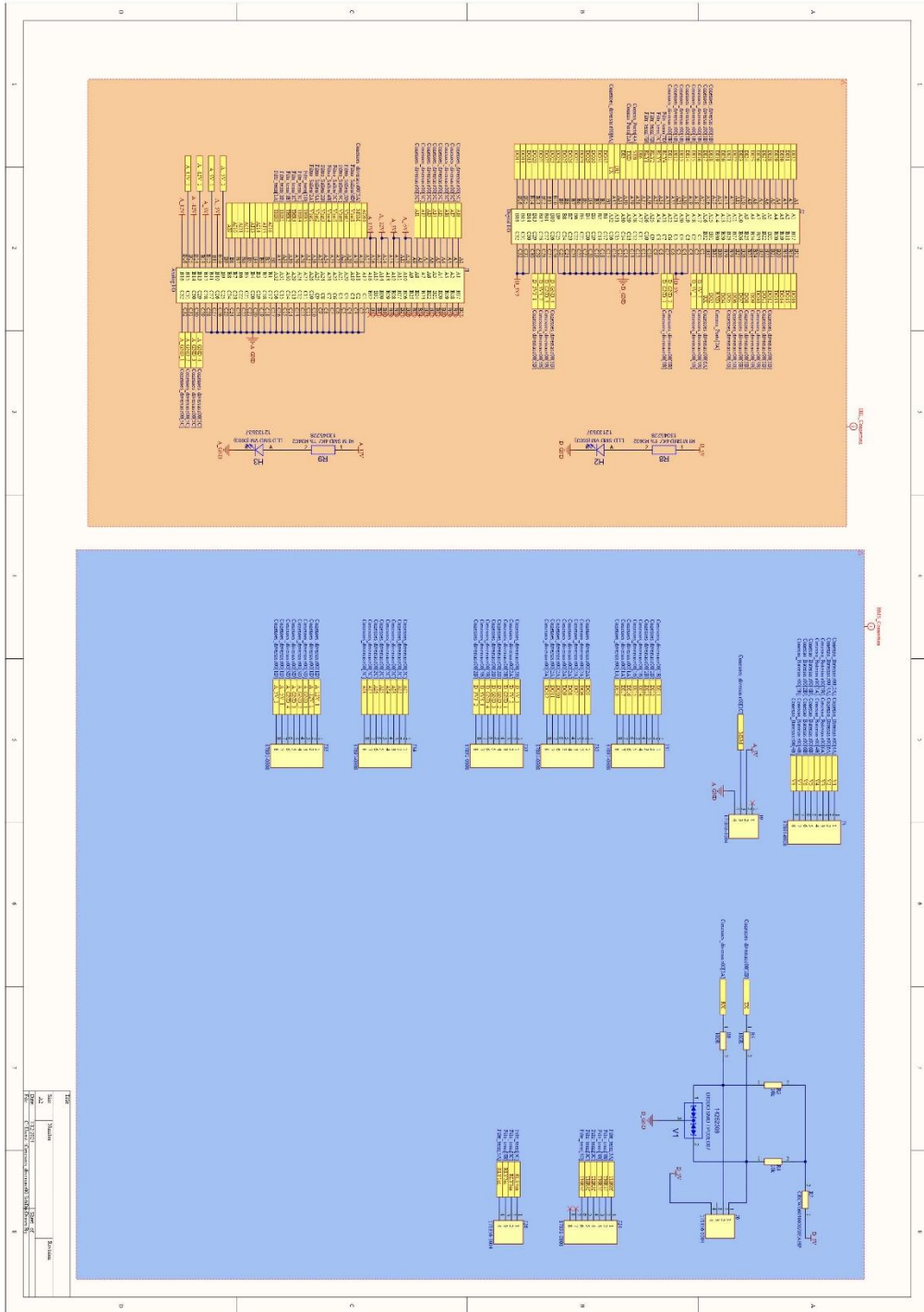
Esquemas elétricos desenvolvidos no *Altium Designer* para o projeto da placa principal. O projeto está dividido em 6 folhas.

Figura 72 – Diagrama elétrico da placa principal, módulo de entrada de tensão, folha 1.



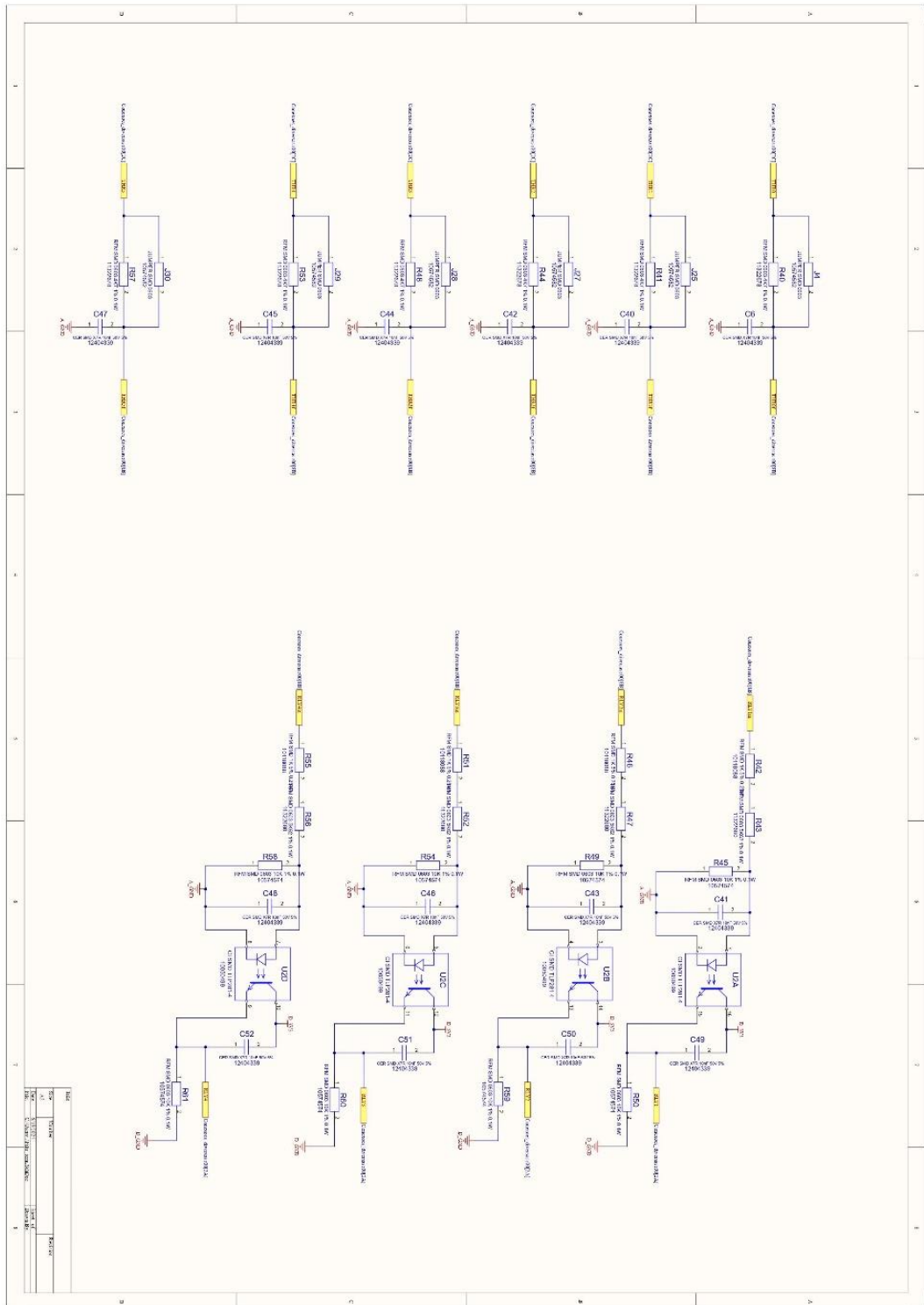
Fonte: Elaboração Própria.

Figura 73 – Diagrama elétrico da placa principal, entradas e saídas com BMS e HIL 404, folha 2.



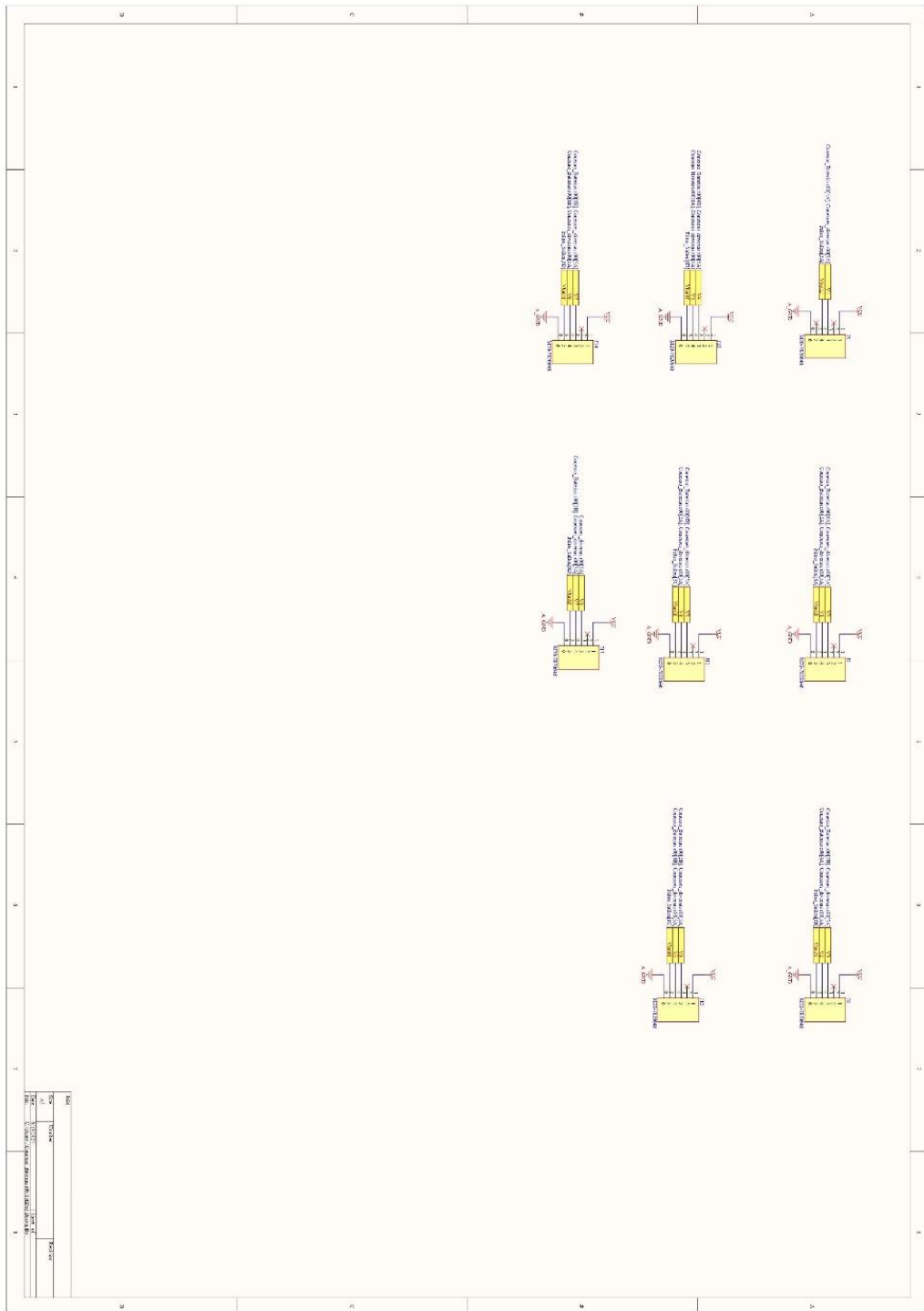
Fonte: Elaboração Própria.

Figura 74 – Diagrama elétrico da placa principal, filtro analógico do módulo de temperatura e módulo de relés (não sucedido), folha 3.



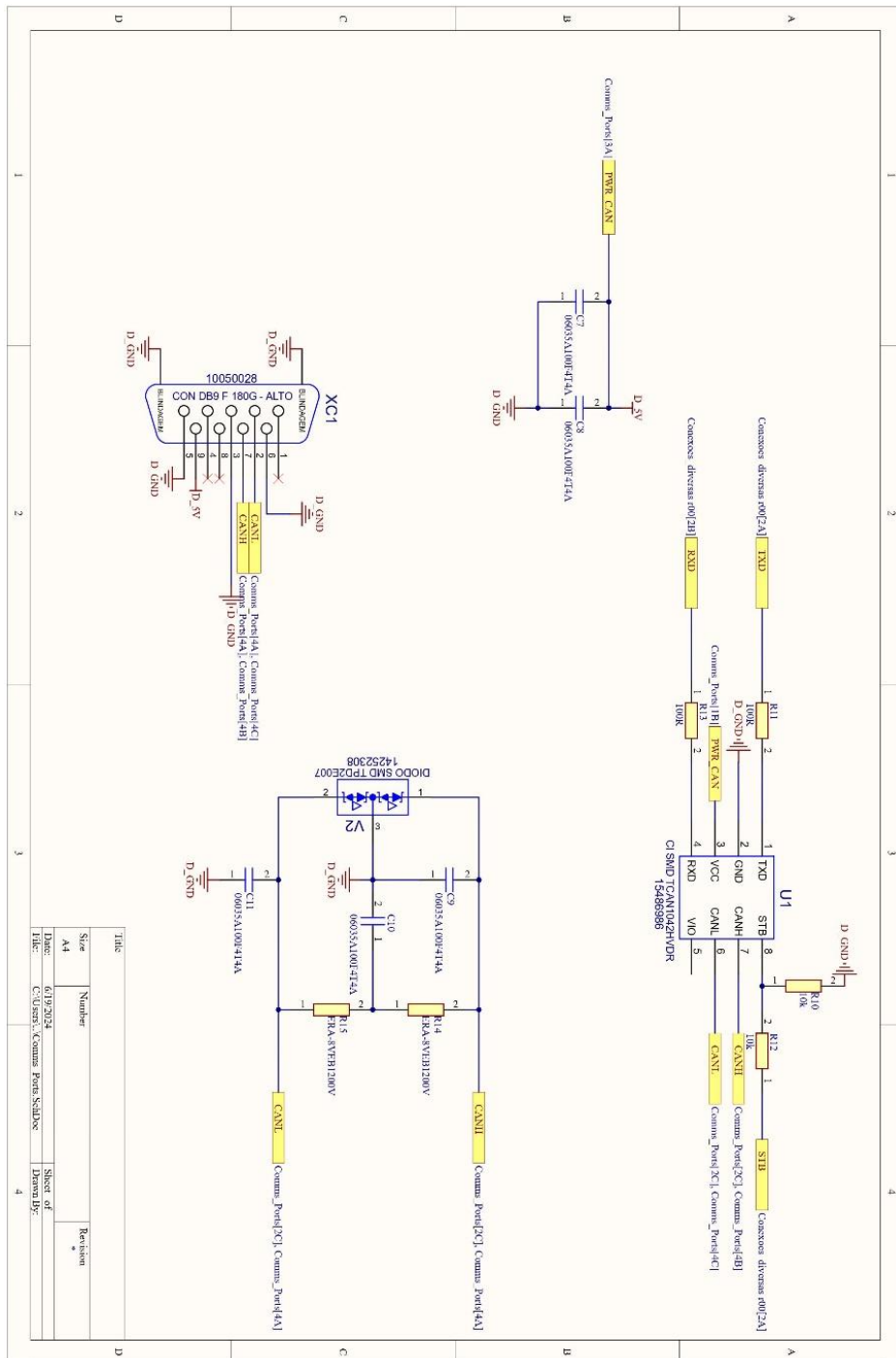
Fonte: Elaboração Própria.

Figura 75 – Diagrama elétrico da placa principal, conectores do módulo baterias, folha 4.



Fonte: Elaboração Própria.

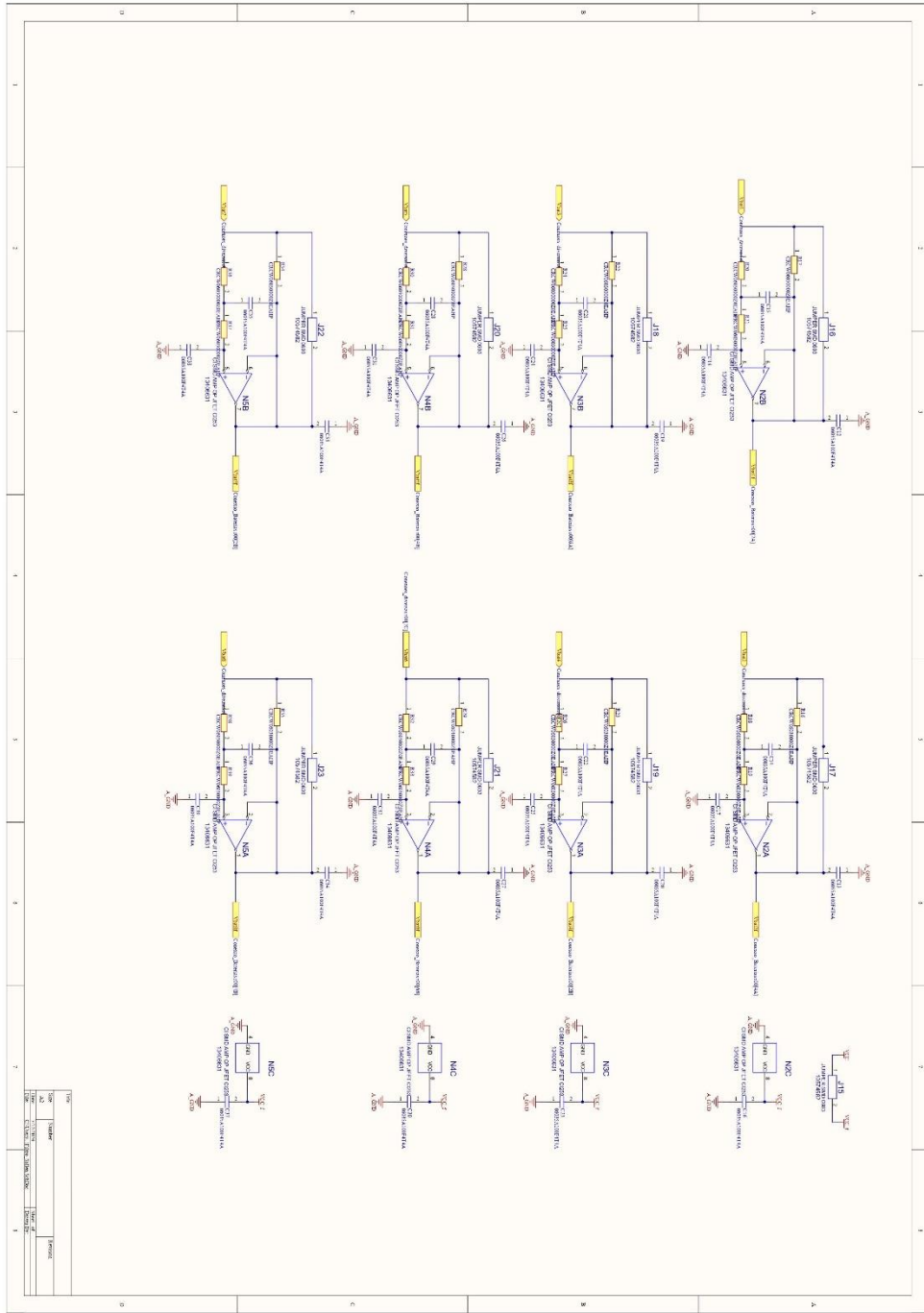
Figura 76 – Diagrama elétrico da placa principal, módulo CAN, folha 5.



Fonte: Elaboração Própria.



Figura 77 – Diagrama elétrico da placa principal, filtro analógico do módulo de baterias, folha 6.

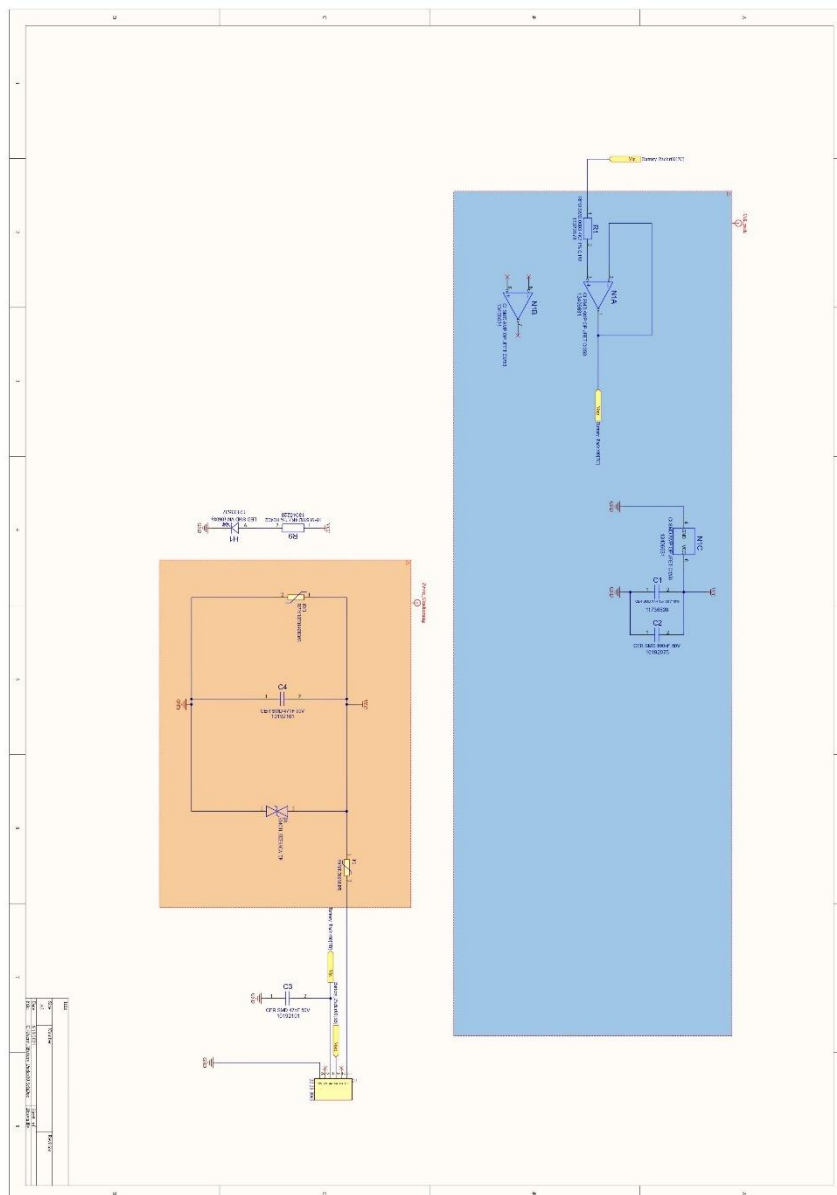


Fonte: Elaboração Própria.

## APÊNDICE C – Esquemas Elétricos das Placas Modulares

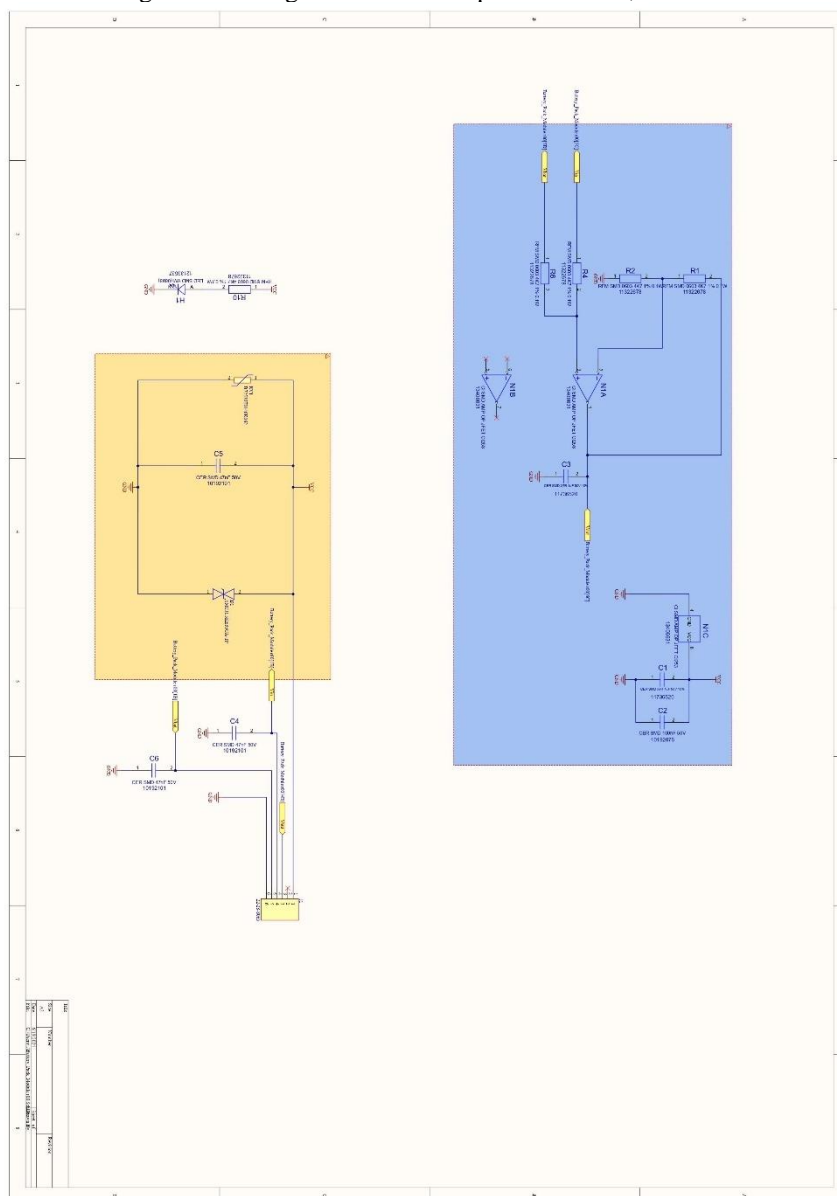
Esquemas elétricos desenvolvidos no *Altium Designer* para o projeto das placas modulares, somador e *buffer*. Cada projeto possui 1 folha.

Figura 78 – Diagrama elétrico da placa modular, *buffer*.



Fonte: Elaboração Própria.

Figura 79 – Diagrama elétrico da placa modular, somador.

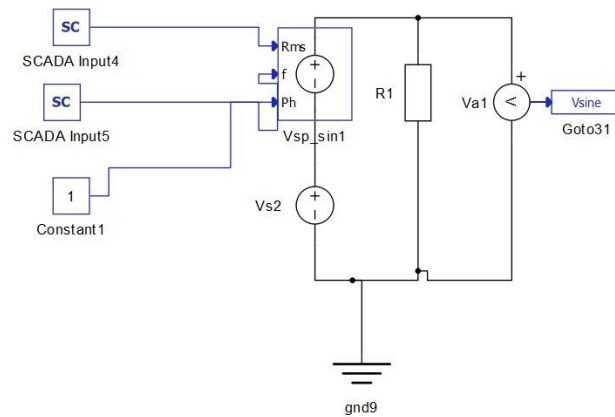


Fonte: Elaboração Própria.

## APÊNDICE D – Código do programa

O código em linguagem de programação em Python desenvolvido para realizar a varredura em frequência no teste de filtros analógicos. Na Figura 80 mostra o esquema desenvolvido no *Schematic Editor* para se estabelecer a função.

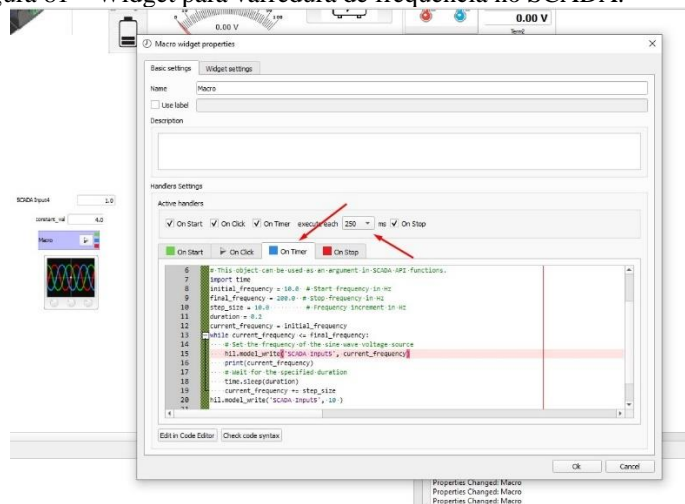
Figura 80 – Diagrama elétrico para varredura de frequência no Schematic Editor.



Fonte: Elaboração Própria.

A Figura 81 mostra onde foi escrito o código para o funcionamento da varredura.

Figura 81 – Widget para varredura de frequência no SCADA.



Fonte: Elaboração Própria.

O código pode ser conferido abaixo:

```

import time
initial_frequency = 10.0 # Start frequency in Hz
final_frequency = 200.0 # Stop frequency in Hz
step_size = 10.0 # Frequency increment in Hz
duration = 0.2
current_frequency = initial_frequency
  
```

```
while current_frequency <= final_frequency:
    # Set the frequency of the sine wave voltage source
    hil.model_write('SCADA Input5', current_frequency)
    print(current_frequency)
    # Wait for the specified duration
    time.sleep(duration)
    current_frequency += step_size
hil.model_write('SCADA Input5', 10 )
```