



UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

Marcelo Flavio Guepfrih

CONVERSORES CC-CC NÃO ISOLADOS DE
ELEVADO GANHO ESTÁTICO CONCEBIDOS COM
ACOPLAMENTO MAGNÉTICO

Florianópolis

2021

Marcelo Flavio Guepfrih

Conversores CC-CC Não Isolados de Elevado Ganho
Estático Concebidos com Acoplamento Magnético

Tese submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Doutor em Engenharia Elétrica.

Orientador: Prof. Telles Brunelli Lazzarin, Dr. Eng.
Coorientador: Prof. Gierry Waltrich, Dr. Eng.

Florianópolis
2021

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Guepfrih, Marcelo Flavio
Conversores CC-CC Não Isolados de Elevado Ganho
Estático Concebidos com Acoplamento Magnético / Marcelo
Flavio Guepfrih ; orientador, Telles Brunelli Lazzarin,
coorientador, Gierri Waltrich, 2021.
284 p.

Tese (doutorado) - Universidade Federal de Santa
Catarina, Centro Tecnológico, Programa de Pós-Graduação em
Engenharia Elétrica, Florianópolis, 2021.

Inclui referências.

1. Engenharia Elétrica. 2. Conversores CC-CC. 3.
Conversor Boost-Quadrático. 4. Conversor Flyback. 5.
Autotransformador. I. Lazzarin, Telles Brunelli. II.
Waltrich, Gierri. III. Universidade Federal de Santa
Catarina. Programa de Pós-Graduação em Engenharia Elétrica.
IV. Título.

Marcelo Flavio Guepfrih

**Conversores CC-CC Não Isolados de Elevado Ganho Estático
Concebidos com Acoplamento Magnético**

O presente trabalho em nível de doutorado foi avaliado e aprovado por
banca examinadora composta pelos seguintes membros:

Prof. Roger Gules, Dr.
Universidade Tecnológica Federal do Paraná - UTFPR

Prof. Fernando Lessa Tofoli, Dr.
Universidade Federal São João del-Rei - UFSJ

Prof. Roberto Francisco Coelho, Dr.
Universidade Federal de Santa Catarina - UFSC

Certificamos que esta é a **versão original e final** do trabalho de
conclusão que foi julgado adequado para obtenção do título de doutor em
Engenharia Elétrica.

Prof. Telles Brunelli Lazzarin, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Prof. Telles Brunelli Lazzarin, Dr.
Orientador

Florianópolis, 2021.

Ao Bernardo, meu filho amado.

AGRADECIMENTOS

À Universidade Tecnológica Federal do Paraná (UTFPR) que, devido à concessão e incentivo à qualificação docente, permitiu que eu pudesse, por meio de uma licença capacitação remunerada, participar de um curso de pós-graduação stricto sensu. Muito obrigado!

À Universidade Federal de Santa Catarina (UFSC) que, por meio de sua estrutura, possibilita um ambiente propício ao desenvolvimento dos seus alunos.

Ao Programa de Pós-Graduação em Engenharia Elétrica (PPGEEL) que sempre prestou suporte e orientação a quaisquer dúvidas/dificuldades ao longo dos quatro anos do curso de doutorado.

Ao Instituto de Eletrônica de Potência (INEP) que, por via de sua estrutura organizacional, proporciona um espaço saudável e favorável ao estudo e à pesquisa em eletrônica de potência — que por sua vez, por exemplo, refletem-se em disciplinas consonantes com a proposta de transmitir conhecimento científico e tecnológico.

Aos professores do INEP, sempre muito prestativos em orientar, auxiliar, ajudar e direcionar nos mais diversos assuntos pertinentes ao curso de doutorado. Muito obrigado!

Agradecimento especial ao professor Ivo Barbi, pela grande capacidade de transmitir conhecimento, transformando temas complexos em atividades interessantes, por instigar os alunos para a necessidade do estudo contínuo — aliás, segundo palavras suas, “*rever conceitos nunca é demais*”. Pelas excelentes aulas em microrredes em corrente contínua, em fontes renováveis de energia e em sistemas de armazenamento. Muito obrigado professor pela oportunidade de ter sido seu aluno!

Ao professor Telles Brunelli Lazzarin, orientador desse trabalho, pela clareza na orientação, por proporcionar um ambiente próspero ao desenvolvimento da pesquisa que originou essa tese de doutorado. Pelo apoio, pela confiança e em acreditar que eu tinha capacidade de superar um desafio da magnitude de um doutorado. Pelas reuniões, em que me deixava falar/divagar livremente sobre vários temas, em que imerso em sua grande sabedoria apenas me ouvia. Muito obrigado professor!

Ao professor Gierri Waltrich, coorientador desse trabalho, pelo apoio e direcionamento nos momentos de dúvidas. Sempre muito prestativo. Muito obrigado professor!

Aos professores, Roger Gules (da UTFPR), Fernando Lessa Tofoli (da UFSJ) e Roberto Francisco Coelho (da UFSC) por aceitarem participar da banca para avaliação deste trabalho, que por meio das sugestões contribuíram para a melhoria do texto final. Muito obrigado!

Aos vários colegas que conheci no INEP, sempre muito solícitos em auxiliar, alguns alçados ao posto de amigo. Valeu Júlio, Roberto, Francisco, Lisandra, Sérgio, Pacheco. Obrigado pelo companheirismo!

À minha esposa Aline sempre ao meu lado. Por embarcar nessa aventura de cursar um doutorado em outra cidade, com um filho recém nascido. Os desafios pra ti foram bem acentuados: maternidade, cidade nova, gente nova — apenas eu ♥ você ♥ e o Bê. Muito obrigado pela dedicação em prol de nós!

Ao meu filho Bernardo, ser iluminado, criança amável, querido, respeitoso, educado. Você faz os meus dias melhores. Obrigado filhão! Te amo!

Às várias pessoas que, mesmo sem citá-las, em algum um dado momento, foram essências na minha educação e formação. Muito obrigado!

Ao povo brasileiro que, por meio dos impostos, permite a manutenção das universidades e dos seus programas de pós-graduação. Todos em prol da ciência. Muito obrigado!

Aos desafios, obstáculos e batalhas diárias, no qual a cada pequena vitória me tornaram um homem melhor. Tudo isso devido ao amadurecimento que o período de doutorado me trouxe.

Além dos agradecimentos, e pelo privilégio de ter sido merecedor de tanto apoio ao longo dessa caminhada, espero retribuir, mesmo que de maneira diminuta, a favor de uma sociedade mais justa e igualitária.

Muito obrigado a todos e a todas!

RESUMO

Guepfrih, M. F. **Conversores CC-CC Não Isolados de Elevado Ganho Estático Concebidos com Acoplamento Magnético.** 281 p. Tese (Doutorado) – Instituto de Eletrônica de Potência (INEP), Universidade Federal de Santa Catarina (UFSC), Florianópolis – SC, 2021.

A expansão das energias renováveis nas décadas recentes, que é consequência de políticas de incentivo ao uso de fontes menos poluentes, da maturação da tecnologia presente em sistemas de fontes renováveis e da diminuição de custos de implantação, aliada ao desenvolvimento tecnológico dos dispositivos semicondutores, fez surgir em escala igual um aumento dos conversores contemporâneos de energia. Com base nesse panorama, este trabalho versa sobre a proposição de conversores com elevada taxa de conversão, aliando reduzida ondulação na corrente de entrada com processamento de potência na escala de 1 kW, para uma tensão de saída da ordem de 800 volts. Para isto foi realizado um estudo sobre as técnicas de elevado ganho de tensão, por meio do apontamento das características predominantes, que permitiram estabelecer as diferenças entre os métodos analisados. A partir disso foram propostos três novos conversores. O estudo dos conversores propostos apoiou-se na tríade: análise das etapas de operação (ganho estático em modo de condução contínua e descontínua, análise dinâmica, análise de desempenho com outros conversores tipo-*boost*), metodologia de projeto e, por fim, uma validação experimental. O conversor I possibilitou um ganho estático da ordem de 13 vezes, enquanto os conversores II e III foram além, com taxa de conversão superior a 16 vezes. A corrente de entrada para o conversor I, devido ao indutor acoplado na entrada, deu-se do tipo contínua-pulsante. Já os conversores II e III, dada a característica *interleaved*, apresentaram reduzida ondulação de corrente. Os três conversores permitiram uma tensão de saída de 800 V, todos processando uma potência de 1 kW. O rendimento experimental (em plena carga) foi da ordem de 87,00%, 93,68% e 92,86%, respectivamente, para o conversor I, II e III. Esses resultados apontam para a utilização dos novos conversores em fontes de energias renováveis, células combustíveis, sistemas armazenadores de energia, dentre outras aplicações.

Palavras-chaves: CC-CC. *boost-quadrático*. *flyback*. *interleaved*. autotransformador.

ABSTRACT

Guepfrih, M. F. **High Static Gain Non-Isolated CC-CC Converters Designed with Magnetic Coupling.** 281 p. PhD dissertation - Institute of Power Electronics (INEP), Federal University of Santa Catarina (UFSC), Florianópolis - SC, 2021.

AN increased demand of novel power converters has emerged with the expansion of renewable energies in recent decades as a result of policies to encourage the use of clean sources, the maturation of technology present in renewable sources systems and the reduction of deployment costs, combined with the technological development of semiconductor devices. Based on this overview, this work deals with the conception of converters with high conversion rate, combining reduced current ripple at the input with power processing in the range of 1 kW for an output voltage on the order of 800 volts. For that, a study was conducted on techniques of high voltage gain, by pointing out the predominant characteristics, which allowed to establish the differences between the analyzed methods. From that study, three new converters were proposed. The study of the proposed converters was based on the triad: analysis of the operational stages (static gain in CCM and DCM, dynamic analysis, performance analysis with other type-boost converters), design methodology and finally, a practical/experimental test. Converter I enabled a static gain of the order of 13 times, while converters II and III went further with conversion rate exceeding 16 times. The input current for converter I, due to the coupled inductor to the input, was of continuous-pulsating type. On the other hand, the converters II and III, given the interleaved characteristic, presented reduced current ripple. All converters allowed an output voltage of 800 V, either processing a power level of 1 kW. The efficiency (at full load) was on the order of 87.00%, 93.68% and 92.86%, respectively, for converter I, converter II and converter III. These results point to the use of new converters in renewable energies, fuel cells, energy storage systems, among other applications.

Keywords: DC-DC converter. quadratic-boost. boost-flyback. interleaved. built-in transformer.

LISTA DE ILUSTRAÇÕES

Figura 1.1 – Panorama global das fontes de energias renováveis no ano de 2019.	34
Figura 1.2 – Capacidade elétrica das fontes de energias renováveis em uma década.	35
Figura 1.3 – Total de novos investimentos nas principais fontes de energias renováveis.	36
Figura 1.4 – Faixa de custos e média ponderada para projetos de geração eólica.	37
Figura 1.5 – Custo mensal dos módulos fotovoltaicos.	38
Figura 1.6 – Faixa de custos para módulos fotovoltaicos por regiões.	39
Figura 1.7 – Distribuição da geração eólica por continentes.	40
Figura 1.8 – Distribuição da geração fotovoltaica por continentes.	40
Figura 1.9 – Composição da matriz energética atual e uma perspectiva futura.	42
Figura 1.10–Exemplo de um sistema isolado para carregamento de baterias.	44
Figura 1.11–Exemplo de um sistema conectado com a rede elétrica.	45
Figura 1.12–Diagrama de blocos de um sistema conectado à rede elétrica.	46
Figura 1.13–Exemplo de um sistema híbrido de uma microrrede com barramento CC.	47
Figura 1.14–Exemplo de uma possível configuração para veículo elétrico.	48
Figura 2.1 – Categorização dos conversores elevadores de tensão (<i>step-up</i>).	56
Figura 2.2 – Conversor <i>boost</i>	58
Figura 2.3 – Conversor <i>boost</i> com não-idealidades.	59
Figura 2.4 – Curvas de desempenho do conversor <i>boost</i>	59
Figura 2.5 – Resultados da simulação numérica do conversor <i>boost</i>	61
Figura 2.6 – Derivação do conversor <i>buck-boost</i> para o conversor <i>flyback</i>	62
Figura 2.7 – Curvas de desempenho do conversor <i>flyback</i>	63
Figura 2.8 – Conversor <i>boost</i> com células a indutor chaveado passivas.	65
Figura 2.9 – Ondulação relativa de corrente para o conversor <i>boost</i> com IC.	67
Figura 2.10–Células a capacitor chaveado.	68
Figura 2.11–Conversor <i>boost</i> -híbrido.	70
Figura 2.12–Conversor <i>boost-interleaved</i> -IPOP com n fases.	71
Figura 2.13–Corrente de entrada no conversor <i>boost-interleaved</i> -IPOP.	72
Figura 2.14–Conversor <i>boost-interleaved</i> -IPOS com duas fases.	73
Figura 2.15–Curvas de desempenho do conversor <i>boost-interleaved</i> -IPOS.	75

Figura 2.16–Conversor <i>boost-cascata</i>	76
Figura 2.17–Curvas de desempenho do conversor <i>boost-cascata</i>	77
Figura 2.18–Conversores com indutor acoplado.	79
Figura 2.19–Conversor <i>boost</i> com indutor acoplado.	80
Figura 2.20–Conversor <i>boost</i> com indutor acoplado e grampeamento regenerativo.	80
Figura 2.21–Conversor <i>boost-flyback</i>	81
Figura 2.22–Conversor <i>boost-flyback</i> com células multiplicadoras de tensão.	83
Figura 2.23–Conversor <i>boost-interleaved-IPOP</i> com duas fases.	84
Figura 2.24–Conversor <i>boost-interleaved-IPOP</i> isolado.	85
Figura 2.25–Conversor <i>boost-interleaved-IPOP</i> isolado com indutor acoplado.	85
Figura 2.26–Comparação da relação de ganho (n) do (T) e do (AT).	86
Figura 2.27–Conversor <i>boost</i> com autotransformador e GAT.	87
Figura 2.28–Conversor <i>boost</i> com autotransformador, GAT e VMC.	87
Figura 2.29–Conversor <i>boost</i> com autotransformador, GPT e VMC.	88
Figura 2.30–Conversor <i>boost</i> com indutores acoplados, AT, GPT e VMC.	88
Figura 3.1 – Conversores de elevado ganho estático: <i>boost-flyback</i> e <i>boost-quadrático</i>	92
Figura 3.2 – Conversor <i>boost-boost-flyback</i>	93
Figura 3.3 – Concepção do conversor proposto I.	93
Figura 3.4 – Circuito do conversor proposto I.	95
Figura 3.5 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).	96
Figura 3.6 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).	96
Figura 3.7 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).	97
Figura 3.8 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).	97
Figura 3.9 – Circuito do estado topológico da Etapa 5 ($t_5 - t_4$).	98
Figura 3.10–Principais formas de onda do conversor I em MCC.	99
Figura 3.11–Ganho estático do conversor I em MCC.	101
Figura 3.12–Principais formas de onda do conversor I em MCD.	102
Figura 3.13–Ganho estático do conversor I em MCD.	105
Figura 3.14–Esforços de corrente no conversor I.	107
Figura 3.15–Circuito do conversor I e suas não-idealidades.	110
Figura 3.16–Estimativa das perdas teóricas no conversor I.	111
Figura 3.17–Comparação do conversor I com os conversores: <i>boost</i> e <i>boost-quadrático</i>	113
Figura 3.18–Validação dos modelos via resposta ao degrau de razão cíclica.	116
Figura 3.19–Validação dos modelos via resposta em frequência.	117
Figura 3.20–Proposta de controle do conversor proposto I.	118
Figura 3.21–Diagrama de blocos do controle em malha dupla.	118
Figura 3.22–Resposta em frequência para controle da corrente de entrada.	120
Figura 3.23–Resposta em frequência para controle da tensão de saída.	120
Figura 3.24–Conversor I operando em malha fechada, resultados de simulação.	120

Figura 3.25–Comparação quantitativa entre o conversor I com outros conversores.	122
Figura 3.26–Comparação entre o conversor I com outros conversores.	123
Figura 3.27–Fotografia do conversor proposto I.	130
Figura 3.28–Resultados de tensão e de corrente: da entrada e da saída.	
(a) Simulação. (b) Experimental.	130
Figura 3.29–Resultados de tensão e de corrente nos indutores L_1 e L_2 .	
(a) Simulação. (b) Experimental.	131
Figura 3.30–Resultados de tensão e de corrente nos diodos D_1 e D_2 .	
(a) Simulação. (b) Experimental.	131
Figura 3.31–Resultados de tensão e de corrente no interruptor s_1 e no diodo D_{o3} .	
(a) Simulação. (b) Experimental.	132
Figura 3.32–Resultados de tensão e de corrente nos diodos D_{o1} e D_{o2} .	
(a) Simulação. (b) Experimental.	132
Figura 3.33–Resultados de tensão e de corrente: para a entrada e a saída, ensaio com degrau de carga positivo. (a) Simulação. (b) Experimental.	133
Figura 3.34–Resultados de tensão e de corrente: para a entrada e a saída, ensaio com degrau de carga negativo. (a) Simulação. (b) Experimental.	133
Figura 3.35–Rendimento experimental do conversor I.	134
Figura 3.36–Rendimento experimental do conversor I em plena carga.	135
Figura 3.37–Estimativa da distribuição das perdas do conversor I.	136
Figura 4.1 – Concepção do conversor proposto II.	140
Figura 4.2 – Circuito do conversor proposto II.	141
Figura 4.3 – Modos de operação do conversor II, com diferentes valores de d	143
Figura 4.4 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).	144
Figura 4.5 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).	145
Figura 4.6 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).	145
Figura 4.7 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).	146
Figura 4.8 – Circuito do estado topológico da Etapa 5 ($t_5 - t_4$).	146
Figura 4.9 – Circuito do estado topológico da Etapa 6 ($t_6 - t_5$).	147
Figura 4.10–Circuito do estado topológico da Etapa 7 ($t_7 - t_6$).	147
Figura 4.11–Circuito do estado topológico da Etapa 8 ($t_8 - t_7$).	148
Figura 4.12–Principais formas de onda do conversor II em MCC.	149
Figura 4.13–Ganho estático do conversor II em MCC.	151
Figura 4.14–Principais formas de onda do conversor II em MDC.	153
Figura 4.15–Ganho estático do conversor II em MCD.	155
Figura 4.16–Corrente no interruptor s_1 e correntes i_{D1} e i_{D2}	157
Figura 4.17–Circuito do conversor II e suas não-idealidades.	160
Figura 4.18–Estimativa das perdas teóricas no conversor II.	161
Figura 4.19–Comparação entre o conversor II e o conversor <i>boost</i>	162

Figura 4.20–Circuitos utilizados nas simulações.	163
Figura 4.21–Validação dos modelos via resposta ao degrau de razão cíclica.	164
Figura 4.22–Validação dos modelos via resposta em frequência.	165
Figura 4.23–Proposta de controle do conversor proposto II.	166
Figura 4.24–Resposta em frequência para controle da corrente i_{L1}	167
Figura 4.25–Resposta em frequência para controle da tensão v_o	167
Figura 4.26–Conversor II operando em malha fechada, resultados de simulação. . .	167
Figura 4.27–Comparação quantitativa entre o conversor II com outros conversores. .	169
Figura 4.28–Comparação entre o conversor II com outros conversores.	170
Figura 4.29–Fotografia do conversor proposto II.	176
Figura 4.30–Resultados de tensão e de corrente: da entrada e da saída. (a) Simulação. (b) Experimental.	176
Figura 4.31–Resultados: sinal PWM e tensão nos interruptores s_1 e s_2 . (a) Simulação. (b) Experimental.	177
Figura 4.32–Resultados de tensão e de corrente nos interruptores s_1 e s_2 . (a) Simulação. (b) Experimental.	177
Figura 4.33–Resultados de tensão e de corrente nos diodos D_1 e D_2 . (a) Simulação. (b) Experimental.	178
Figura 4.34–Resultados de tensão e de corrente nos diodos D_{m2} e D_{o2} . (a) Simulação. (b) Experimental.	178
Figura 4.35–Rendimento experimental do conversor II.	179
Figura 4.36–Rendimento experimental do conversor II em plena carga.	179
Figura 4.37–Estimativa da distribuição das perdas do conversor II.	180
Figura 5.1 – Concepção do conversor proposto III.	184
Figura 5.2 – Circuito para análise do tanque ressonante.	186
Figura 5.3 – Corrente em L_{k1} do autotransformador.	187
Figura 5.4 – Corrente em L_{k1} com diferentes valores para C_1	187
Figura 5.5 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).	188
Figura 5.6 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).	189
Figura 5.7 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).	189
Figura 5.8 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).	190
Figura 5.9 – Principais formas de onda do conversor III operando em MCC.	191
Figura 5.10–Ganho estático do conversor III em MCC.	192
Figura 5.11–Principais formas de onda do conversor III em MCD.	193
Figura 5.12–Ganho estático do conversor III em MCD.	194
Figura 5.13–Correntes nos diodos.	196
Figura 5.14–Corrente no interruptor, corrente no indutor, corrente e tensão no AT. .	197
Figura 5.15–Circuito do conversor III com suas não-idealidades.	198
Figura 5.16–Estimativa das perdas teóricas no conversor III.	199

Figura 5.17–Comparação entre o conversor III e o conversor <i>boost</i>	200
Figura 5.18–Validação dos modelos via resposta ao degrau de razão cíclica.	202
Figura 5.19–Validação dos modelos via resposta em frequência.	202
Figura 5.20–Proposta de controle do conversor proposto III.	203
Figura 5.21–Resposta em frequência do conversor III com a ação dos controladores.	
(a) Controle da corrente de entrada. (b) Controle da tensão de saída.	204
Figura 5.22–Conversor III em malha fechada considerando degraus de carga.	204
Figura 5.23–Conversor III em malha fechada com degraus na tensão de entrada.	204
Figura 5.24–Comparação quantitativa entre o conversor III com outros conversores.	206
Figura 5.25–Comparação entre o conversor III com outros conversores.	207
Figura 5.26–Método gráfico para especificação dos capacitores ressonantes.	210
Figura 5.27–Fotografia do conversor proposto III.	213
Figura 5.28–Resultados de tensão e de corrente: da entrada e da saída.	
(a) Simulação. (b) Experimental.	214
Figura 5.29–Resultados de tensão e de corrente nos indutores de entrada L_1 e L_2 .	
(a) Simulação. (b) Experimental.	214
Figura 5.30–Resultados de tensão e de corrente nos interruptores s_1 e s_2 .	
(a) Simulação. (b) Experimental.	215
Figura 5.31–Resultados de tensão e de corrente nos diodos D_{m1} e D_{m2} .	
(a) Simulação. (b) Experimental.	215
Figura 5.32–Resultado experimental: tensão e corrente nos diodos D_{o1} e D_{o2}	216
Figura 5.33–Resultados de tensão v_{gs1} e correntes i_{S1} , i_{Dm1} e i_{Do1} .	
(a) Simulação. (b) Experimental.	216
Figura 5.34–Resultados das correntes em i_{L1} , i_{S1} , i_{Lk1} e i_{Dm1} .	
(a) Simulação. (b) Experimental.	217
Figura 5.35–Resultados de tensão v_{gs1} e correntes i_{S1} , i_{Dm1} e i_{Do1} .	
(a) Simulação. (b) Experimental.	217
Figura 5.36–Rendimento experimental do conversor III.	218
Figura 5.37–Rendimento experimental do conversor III em plena carga.	219
Figura 5.38–Estimativa da distribuição das perdas do conversor III.	219
Figura 6.1 – Comparação quantitativa entre os conversores propostos.	226
Figura 6.2 – Comparação de desempenho entre os conversores propostos.	227
Figura 6.3 – Região de fronteira entre o MCC e o MCD dos conversores propostos.	228
Figura 6.4 – Número de componentes dos conversores propostos.	229
Figura 6.5 – Estimativa da distribuição das perdas dos conversores propostos.	231
Figura 6.6 – Perdas no(s) interruptor(es) e nos indutor(es) dos conversores propostos.	233
Figura 6.7 – Rendimento teórico e rendimento experimental dos conversores propostos.	234
Figura B.1 – Circuito equivalente do conversor I.	259
Figura D.1 – Circuito do conversor proposto II.	267

Figura D.2–Circuito equivalente-1 do conversor proposto II.	268
Figura D.3–Circuito equivalente-2 do conversor proposto II.	269
Figura D.4–Circuito equivalente-2 para s_1 em condução.	269
Figura D.5–Circuito equivalente-2 para s_1 em bloqueio.	269
Figura E.1–Circuito original do conversor III.	271
Figura E.2–Circuito equivalente do conversor III.	271
Figura E.3–Estados topológicos do circuito equivalente para análise dinâmica.	272
Figura F.1–Diagrama de blocos em malha fechada de um conversor genérico.	275
Figura F.2–Diagrama de blocos para controle da corrente de entrada.	276
Figura F.3–Diagrama de blocos para controle da tensão de saída.	278

LISTA DE TABELAS

Tabela 1.1 – Relação entre a tensão de barramento com os tipos de conexão	49
Tabela 1.2 – Conversores com baixa, média e elevada potência.	51
Tabela 2.1 – Parâmetros para simulação numérica do conversor <i>boost</i>	60
Tabela 2.2 – Resultados de simulação do conversor <i>boost</i>	60
Tabela 2.3 – Característica da corrente de entrada de células a indutor chaveado. . .	66
Tabela 2.4 – Parâmetros de simulação do conversor <i>boost</i> a indutor chaveado.	66
Tabela 2.5 – Conversor <i>boost</i> -híbrido.	69
Tabela 2.6 – Parâmetros de simulação do conversor <i>boost-interleaved-IPOS</i>	74
Tabela 2.7 – Parâmetros de simulação do conversor <i>boost-cascata</i>	76
Tabela 3.1 – Correntes nos indutâncias magnetizantes dos indutores acoplados. . . .	106
Tabela 3.2 – Comparação da análise de sensibilidade da razão cíclica.	114
Tabela 3.3 – Parâmetros de controle para o conversor I.	119
Tabela 3.4 – Comparação entre o conversor I com outros conversores.	121
Tabela 3.5 – Parâmetros de projeto do conversor I.	124
Tabela 3.6 – Método - 1: para determinação da razão cíclica do conversor I.	125
Tabela 3.7 – Método - 2: para determinação da razão cíclica do conversor I.	125
Tabela 3.8 – Especificação dos semicondutores do conversor I.	128
Tabela 3.9 – Especificação dos parâmetros do conversor I.	129
Tabela 4.1 – Correntes nos indutores do conversor II.	157
Tabela 4.2 – Parâmetros de controle para o conversor II.	166
Tabela 4.3 – Comparação entre o conversor II com outros conversores.	168
Tabela 4.4 – Parâmetros de projeto do conversor II.	171
Tabela 4.5 – Especificação dos semicondutores do conversor II.	174
Tabela 4.6 – Especificação dos parâmetros do conversor II.	175
Tabela 5.1 – Correntes nos indutores do conversor III.	195
Tabela 5.2 – Parâmetros de controle para o conversor III.	203
Tabela 5.3 – Comparação entre o conversor III com outros conversores.	205
Tabela 5.4 – Parâmetros de projeto do conversor III.	208
Tabela 5.5 – Especificação dos semicondutores do conversor III.	212

Tabela 5.6 – Especificação dos parâmetros do conversor III.	213
Tabela 6.1 – Comparação entre o conversores propostos.	225
Tabela 6.2 – Estimativa das perdas nos interruptores e nos indutores de entrada. . .	232

LISTA DE ABREVIATURAS E SIGLAS

ARF	Above Resonance Frequency — em português, acima da frequência de ressonância
BRF	Below Resonance Frequency — em português, abaixo da frequência de ressonância
CA	Corrente Alternada
CC	Corrente Contínua
CFP	Correção do Fator de Potência
CCh	Capacitor Chaveado — do inglês, Switched Capacitor (SC)
CPL	<i>Constant Power Load</i> — em português, Carga de Potência Constante
ESS	<i>Energy System Storage</i> — em português, sistema de armazenamento de energia
EV	<i>Electric Vehicle</i> — em português, Veículo Elétrico (VE)
GAT	Grampeamento Ativo de Tensão
GD	Geração Distribuída
GND	Ponto comum “terra”
GPT	Grampeamento Passivo de Tensão
GTD	Geração, Transmissão e Distribuição
GW	Gigawatt
Hz	Hertz
IC	Indutor Chaveado — do inglês, Switched Inductor (SI)
IEEE	<i>Institute of Electrical and Electronics Engineers</i> — em português, Instituto do Engenheiros Eletricistas e Eletrônicos
IRENA	<i>International Renewable Energy Agency</i> — em português, Agência Internacional de Energia Renovável
INEP	Instituto de Eletrônica de Potência
kW	quilowatt
MCC	Modo de Condução Contínua

MCD	Modo de Condução Descontínua
MCDp	Modo de Condução Descontínua parcial
MCCr	Modo de Condução Crítica
MCDt	Modo de Condução Descontínua total
MPPT	<i>Maximum Power Point Tracking</i> — em português, Rastreamento de Máxima Potência (RMP)
MW	Megawatt
PCC	Ponto de Conexão Comum
PV	<i>Photovoltaic System</i> — em português, sistema fotovoltaico
PPGEEL	Programa de Pós-Graduação em Engenharia Elétrica
PWM	<i>Pulse Width Modulation</i> — em português, Modulação por Largura de Pulso (MLP)
RSE	Resistência Série Equivalente do capacitor
<i>S</i>	Sensibilidade da tensão de saída em relação à razão cíclica — do inglês, <i>sensitivity</i>
SG	<i>Smart Grid</i>
SOBRAEP	Sociedade Brasileira de Eletrônica de Potência
TW	Terawatts
UFSC	Universidade Federal de Santa Catarina
UTFPR	Universidade Tecnológica Federal do Paraná
USD	Dólar americano
V	Volts
VMC	<i>Voltage Multiplier Cells</i> — em português, célula multiplicadora de tensão
W	Watt
Wp	Watt pico
WT	<i>Wind Turbine Generation</i> — em português, geração a partir de Turbina Eólica
ZCS	<i>zero current switching</i> — em português, comutação em zero de corrente
ZVS	<i>zero voltage switching</i> — em português, comutação em zero de tensão
ZVT	<i>zero voltage transition</i> — em português, transição em zero de tensão

LISTA DE SÍMBOLOS

\parallel	define-se como acoplamento magnético
\triangleq	significa igual por definição
β	ondulação relativa de corrente da entrada
Δ_d	perturbação na razão cíclica
Δ_{ig}	ondulação da corrente de entrada
Δ_{iLm1}	ondulação da corrente no indutor L_{m1}
$\Delta_{iLm\%}$	ondulação percentual da corrente
$\overline{\Delta_{ig}}$	ondulação de corrente normalizada
Δ_v	ondulação da tensão de saída
$\Delta_{vc\%}$	ondulação percentual da tensão
$ \Delta Q $	variação de carga no capacitor
AT	autotransformador
C_{oss}	capacitor intrínseco do MOSFET
d	razão cíclica/ciclo de trabalho
E_{in}	Energia de entrada
E_{out}	Energia de saída
f_s	frequência de comutação
f_T	fator de segurança
$FT_{ig}(s)$	função de transferência da corrente de entrada
$FT_{vo}(s)$	função de transferência da tensão de saída
$i_{C1[RMS]}$	corrente eficaz no capacitor C_1
$i_{C2[RMS]}$	corrente eficaz no capacitor C_2
$i_{C11[RMS]}$	corrente eficaz no capacitor C_{11}
$i_{C22[RMS]}$	corrente eficaz no capacitor C_{22}
$i_{Cm1[RMS]}$	corrente eficaz no capacitor C_{m1}
$i_{Cm2[RMS]}$	corrente eficaz no capacitor C_{m2}
i_{Co}	corrente no capacitor C_o do conversor <i>boost</i>

i_{C1}	corrente no capacitor C_1 do conversor <i>boost-interleaved</i> -IPOP.
$i_{Co[\text{RMS}]}$	corrente eficaz no capacitor C_o
$i_{Co1[\text{RMS}]}$	corrente eficaz no capacitor C_{o1}
$i_{Co2[\text{RMS}]}$	corrente eficaz no capacitor C_{o2}
$i_{Co3[\text{RMS}]}$	corrente eficaz no capacitor C_{o3}
IDD <i>boost</i>	<i>interleaved double dual boost</i>
$i_{D1[\text{AVG}]}$	corrente média no diodo D_1
$i_{D2[\text{AVG}]}$	corrente média no diodo D_2
$i_{D1[\text{RMS}]}$	corrente eficaz no diodo D_1
$i_{D2[\text{RMS}]}$	corrente eficaz no diodo D_2
$i_{Dm1[\text{AVG}]}$	corrente média no diodo D_{m1}
$i_{Dm2[\text{AVG}]}$	corrente média no diodo D_{m2}
$i_{Dm1[\text{RMS}]}$	corrente eficaz no diodo D_{m1}
$i_{Dm2[\text{RMS}]}$	corrente eficaz no diodo D_{m2}
$i_{Do1[\text{AVG}]}$	corrente média no diodo D_{o1}
$i_{Do2[\text{AVG}]}$	corrente média no diodo D_{o2}
$i_{Do3[\text{AVG}]}$	corrente média no diodo D_{o3}
$i_{Do1[\text{RMS}]}$	corrente eficaz no diodo D_{o1}
$i_{Do2[\text{RMS}]}$	corrente eficaz no diodo D_{o2}
$i_{Do3[\text{RMS}]}$	corrente eficaz no diodo D_{o3}
i_g	corrente de entrada
i_{L1}	corrente no indutor L_1 .
i_{L2}	corrente no indutor L_2 .
$i_{L1[\text{AVG}]}$	corrente média no indutor L_1
$i_{L2[\text{AVG}]}$	corrente média no indutor L_2
$i_{L3[\text{AVG}]}$	corrente média no indutor L_3
$i_{L4[\text{AVG}]}$	corrente média no indutor L_4
$i_{L1[\text{RMS}]}$	corrente eficaz no indutor L_1
$i_{L2[\text{RMS}]}$	corrente eficaz no indutor L_2
$i_{L3[\text{RMS}]}$	corrente eficaz no indutor L_3
$i_{L4[\text{RMS}]}$	corrente eficaz no indutor L_4
$i_{Lm1[\text{AVG}]}$	corrente média no indutor L_{m1}
$i_{Lm2[\text{AVG}]}$	corrente média no indutor L_{m2}
$i_{Lm1[\text{RMS}]}$	corrente eficaz no indutor L_{m1}
$i_{Lm2[\text{RMS}]}$	corrente eficaz no indutor L_{m2}
$i_{N1[\text{RMS}]}$	corrente eficaz no primário do autotransformador do conversor II

$i_{N2[\text{RMS}]}$	corrente eficaz no secundário do autotransformador do conversor II
$i_{N3[\text{RMS}]}$	corrente eficaz no terciário do autotransformador do conversor II
$i_{Ns1[\text{RMS}]}$	corrente eficaz no primário do autotransformador-1 do conversor III
$i_{Np1[\text{RMS}]}$	corrente eficaz no secundário do autotransformador-1 do conversor III
$i_{Np2[\text{RMS}]}$	corrente eficaz no primário do autotransformador-2 do conversor III
$i_{Ns2[\text{RMS}]}$	corrente eficaz no secundário do autotransformador-2 do conversor III
i_o	corrente de saída
$\overline{i_o}$	corrente de saída normalizada
$\overline{i_{\kappa\epsilon}}$	corrente crítica normalizada
$\overline{i_{\kappa o}}$	corrente crítica de fronteira normalizada
i_{pk}	corrente de pico
$i_{pri[\text{RMS}]}$	corrente eficaz no primário do autotransformador do conversor III
$i_{s1[\text{AVG}]}$	corrente média no interruptor s_1
$i_{s1[\text{RMS}]}$	corrente eficaz no interruptor s_1
$i_{sec[\text{RMS}]}$	corrente eficaz no secundário do autotransformador do conversor III
k_1	coeficiente de acoplamento do indutor acoplado $L_1 \parallel L_3$
k_2	coeficiente de acoplamento do indutor acoplado $L_2 \parallel L_4$
$L_1 \parallel L_3$	indutor acoplado - 1
$L_2 \parallel L_4$	indutor acoplado - 2
m	índice de modulação
M	ganho estático
M_1	ganho estático do conversor <i>boost-1</i>
M_2	ganho estático do conversor <i>boost-2</i>
M_{total}	ganho estático total para configurações cascata
n	relação de transformação do indutor acoplado
N	relação de transformação do autotransformador
η	rendimento
η_{total}	rendimento total para configurações em cascata
n_1	número de espiras do primário ou de L_1
n_2	número de espiras do secundário ou de L_2
<i>onshore</i>	em terra
<i>offshore</i>	no mar
P_i	potência de entrada
P_{loss}	potência das perdas
P_o	potência de saída
$R_{DS[\text{on}]}$	resistência série de canal do MOSFET

R_o	resistência de carga
s_1	interruptor - 1
s_2	interruptor - 2
T	transformador
v_{bus}	tensão de barramento
v_{C1}	tensão no capacitor C_1
v_{C2}	tensão no capacitor C_2
v_{C3}	tensão no capacitor C_3
v_{C11}	tensão no capacitor C_{11}
v_{C22}	tensão no capacitor C_{22}
v_{Cm1}	tensão no capacitor C_{m1}
v_{Cm2}	tensão no capacitor C_{m2}
v_{C_o}	tensão no capacitor C_o
$v_{C_{o1}}$	tensão no capacitor C_{o1}
$v_{C_{o2}}$	tensão no capacitor C_{o2}
$v_{C_{o3}}$	tensão no capacitor C_{o3}
$v_{C_1}^{\max}$	tensão máxima no capacitor C_1
$v_{C_2}^{\max}$	tensão máxima no capacitor C_2
v_{D1}	tensão no diodo D_1
v_{D2}	tensão no diodo D_2
v_{Dm1}	tensão no diodo D_{m1}
v_{Dm2}	tensão no diodo D_{m2}
v_{D_o}	tensão no diodo D_o
$v_{D_{o1}}$	tensão no diodo D_{o1}
$v_{D_{o2}}$	tensão no diodo D_{o2}
$v_{D_{o3}}$	tensão no diodo D_{o3}
v_g	tensão de entrada
v_F	tensão de fase
$v_{F[\max]}$	tensão máxima de fase
v_L	tensão de linha
$v_{L[\max]}$	tensão máxima de linha
v_{L1}	tensão no indutor L_1
v_{L2}	tensão no indutor L_2
v_{L3}	tensão no indutor L_3
v_{L4}	tensão no indutor L_4
v_{Lk1}	tensão no indutor de dispersão L_{k1} do conversor II

v_{Lk2}	tensão no indutor de dispersão L_{k2} do conversor II
v_{Lm1}	tensão no indutor magnetizante L_{m1} do conversor II
v_{Lm2}	tensão no indutor magnetizante L_{m2} do conversor II
v_{mod}	tensão da moduladora
v_{ns1}	tensão no secundário do indutor magnetizante n_{s1} do conversor II
v_{ns2}	tensão no secundário do indutor magnetizante n_{s2} do conversor II
v_{n33}	tensão no secundário do indutor acoplado $L_1 \parallel L_3$ do conversor I
v_{n44}	tensão no secundário do indutor acoplado $L_2 \parallel L_4$ do conversor I
v_{N1}	tensão no primário do autotransformador N_1 do conversor II
v_{N2}	tensão no secundário do autotransformador N_2 do conversor II
v_{N3}	tensão no terciário do autotransformador N_3 do conversor II
v_o	tensão de saída
$v_{pri[\text{RMS}]}$	tensão eficaz no primário do autotransformador do conversor III
v_{port}	tensão da portadora
v_{s1}	tensão no interruptor s_1
v_{s2}	tensão no interruptor s_2
$v_{sec[\text{RMS}]}$	tensão eficaz no secundário do autotransformador do conversor III
ω	velocidade angular, dada em radianos/segundos (rad/s)

SUMÁRIO

1	INTRODUÇÃO	33
1.1	FONTES DE ENERGIAS RENOVÁVEIS	33
1.2	UTILIZAÇÃO DAS FONTES DE ENERGIA RENOVÁVEIS	43
1.3	MOTIVAÇÃO DA PESQUISA	50
1.3.1	Objetivos	52
1.3.2	Conversores Propostos	52
1.4	ESTRUTURA DA TESE	54
	CAPÍTULO 2	55
2	MÉTODOS PARA AUMENTAR O GANHO ESTÁTICO	55
2.1	CONVERSORES BÁSICOS	57
2.1.1	Conversor <i>Boost</i>	58
2.1.2	Conversor <i>Flyback</i>	62
2.1.3	Limitações dos Conversores Básicos e Possíveis Soluções	63
2.2	INDUTOR CHAVEADO	64
2.3	CAPACITOR CHAVEADO	67
2.4	MULTIESTÁGIO	69
2.4.1	<i>Interleaved-IPOP</i>	71
2.4.2	<i>Interleaved-IPOS</i>	72
2.4.3	Cascata	74
2.5	ACOPLAMENTO MAGNÉTICO	77
2.5.1	Indutor Acoplado	78
2.5.2	Transformador	82
2.5.3	Autotransformador	86
2.6	CONSIDERAÇÕES FINAIS	88

CAPÍTULO 3		91
3	CONVERTOR PROPOSTO I	91
3.1	CONCEPÇÃO DO CONVERTOR	91
3.2	PRINCÍPIO DE OPERAÇÃO DO CONVERTOR	94
3.3	ETAPAS DE OPERAÇÃO DO CONVERTOR	94
3.3.1	Etapa 1 ($t_1 - t_0$)	95
3.3.2	Etapa 2 ($t_2 - t_1$)	96
3.3.3	Etapa 3 ($t_3 - t_2$)	96
3.3.4	Etapa 4 ($t_4 - t_3$)	97
3.3.5	Etapa 5 ($t_5 - t_4$)	97
3.4	ANÁLISE DE DESEMPENHO DO CONVERTOR	98
3.4.1	Análise Estática em MCC	98
3.4.2	Análise Estática em MCD	102
3.4.3	Esforços de Tensão e Esforços de Corrente	105
3.4.3.1	Esforços de Tensão	105
3.4.3.2	Esforços de Corrente	106
3.4.4	Análise e Estimação das Perdas	110
3.4.5	Análise de Sensibilidade da Razão Cíclica	112
3.4.6	Análise Dinâmica	115
3.4.7	Projeto dos Controladores	118
3.4.8	Comparação de Desempenho	121
3.5	PROJETO DO CONVERTOR	124
3.5.1	Especificação da Indutância dos Indutores	126
3.5.2	Especificação da Capacitância dos Capacitores	127
3.5.3	Especificação dos Semicondutores	127
3.6	RESULTADOS EXPERIMENTAIS	129
3.6.1	Rendimento Experimental	133
3.6.2	Distribuição das Perdas	134
3.7	CONSIDERAÇÕES FINAIS	136
CAPÍTULO 4		138
4	CONVERTOR PROPOSTO II	139

4.1	CONCEPÇÃO DO CONVERSOR	139
4.2	PRINCÍPIO DE OPERAÇÃO DO CONVERSOR	141
4.3	ETAPAS DE OPERAÇÃO DO CONVERSOR	142
4.3.1	Etapa 1 ($t_1 - t_0$)	144
4.3.2	Etapa 2 ($t_2 - t_1$)	145
4.3.3	Etapa 3 ($t_3 - t_2$)	145
4.3.4	Etapa 4 ($t_4 - t_3$)	145
4.3.5	Etapa 5 ($t_5 - t_4$)	146
4.3.6	Etapa 6 ($t_6 - t_5$)	146
4.3.7	Etapa 7 ($t_7 - t_6$)	147
4.3.8	Etapa 8 ($t_8 - t_7$)	147
4.4	ANÁLISE DE DESEMPENHO DO CONVERSOR	148
4.4.1	Análise Estática em MCC	148
4.4.2	Análise Estática em MCD	152
4.4.3	Esforços de Tensão e Esforços de Corrente	155
4.4.3.1	Esforços de Tensão	155
4.4.3.2	Esforços de Corrente	156
4.4.4	Análise e Estimação das Perdas	160
4.4.5	Análise de Sensibilidade da Razão Cíclica	162
4.4.6	Análise Dinâmica	163
4.4.7	Projeto dos Controladores	166
4.4.8	Comparação de Desempenho	168
4.5	PROJETO DO CONVERSOR	171
4.5.1	Especificação da Indutância dos Indutores	172
4.5.2	Especificação do Autotransformador	172
4.5.3	Especificação da Capacitância dos Capacitores	173
4.5.4	Especificação dos Semicondutores	174
4.6	RESULTADOS EXPERIMENTAIS	175
4.6.1	Rendimento Experimental	179
4.6.2	Distribuição das Perdas	180
4.7	CONSIDERAÇÕES FINAIS	181
	CAPÍTULO 5	183
5	CONVERSOR PROPOSTO III	183

5.1	CONCEPÇÃO DO CONVERSOR	183
5.2	PRINCÍPIO DE OPERAÇÃO DO CONVERSOR	185
5.2.1	Circuito Tanque Ressonante	185
5.2.2	Etapas de Operação do Conversor	187
5.2.2.1	Etapa 1 ($t_1 - t_0$)	188
5.2.2.2	Etapa 2 ($t_2 - t_1$)	189
5.2.2.3	Etapa 3 ($t_3 - t_2$)	189
5.2.2.4	Etapa 4 ($t_4 - t_3$)	189
5.3	ANÁLISE DE DESEMPENHO DO CONVERSOR	190
5.3.1	Análise Estática em MCC	190
5.3.2	Análise Estática em MCD	192
5.3.3	Esforços de Tensão e Esforços de Corrente	194
5.3.3.1	Esforços de Tensão	194
5.3.3.2	Esforços de Corrente	194
5.3.4	Análise e Estimação das Perdas	198
5.3.5	Análise de Sensibilidade da Razão Cíclica	198
5.3.6	Análise Dinâmica	200
5.3.7	Projeto dos Controladores	203
5.3.8	Comparação de Desempenho	205
5.4	PROJETO DO CONVERSOR	208
5.4.1	Especificação da Indutância dos Indutores	208
5.4.2	Especificação dos Autotransformadores	209
5.4.3	Especificação da Capacitância dos Capacitores	210
5.4.4	Especificação dos Semicondutores	211
5.5	RESULTADOS EXPERIMENTAIS	212
5.5.1	Rendimento Experimental	218
5.5.2	Distribuição das Perdas	219
5.6	CONSIDERAÇÕES FINAIS	219
CAPÍTULO 6		221
6	CONCLUSÕES	221
6.1	COMPARAÇÃO ENTRE OS CONVERSORES PROPOSTOS	224
6.2	CONTRIBUIÇÕES	234

6.3	PUBLICAÇÕES	235
6.4	TRABALHOS FUTUROS	235
	REFERÊNCIAS	237
	APÊNDICES	253
	APÊNDICE A – MÉTODO PARA ESTIMAÇÃO DAS PERDAS EM CONVERSORES CC-CC	257
	APÊNDICE B – CORRENTES NOS INDUTORES ACOPLA- DOS DO CONVERTOR I	259
	APÊNDICE C – ANÁLISE DINÂMICA DO CONVERTOR I . .	263
	APÊNDICE D – ANÁLISE DINÂMICA DO CONVERTOR II .	267
D.1	– ESTADO TOPOLÓGICO 1	269
D.2	– ESTADO TOPOLÓGICO 2	269
D.3	– MODELO EM ESPAÇO DE ESTADOS	270
	APÊNDICE E – ANÁLISE DINÂMICA DO CONVERTOR III .	271
E.1	– ESTADO TOPOLÓGICO 1	272
E.2	– ESTADO TOPOLÓGICO 2	272
E.3	– MODELO EM ESPAÇO DE ESTADOS	273
	APÊNDICE F – ESTRATÉGIA DE CONTROLE PARA OS CON- VERSORES PROPOSTOS	275
F.1	– MÉTODO DE CONTROLE PARA A CORRENTE DE ENTRADA .	276
F.2	– MÉTODO DE CONTROLE PARA A TENSÃO DE SAÍDA	278
	ÍNDICE	281

CAPÍTULO 1

INTRODUÇÃO, MOTIVAÇÃO E OBJETIVOS

ESTE capítulo apresenta o tema de pesquisa que originou esta tese de doutorado. Assim, na sequência é descrito de maneira geral um cenário acerca das fontes de energias renováveis — uma vez que são essas fontes, em especial as intermitentes, o principal motivador para o uso dos conversores estáticos. Isso é justificado, pois este tipo de fonte não permite o seu armazenamento na sua forma original, necessitando de algum processo de conversão para sua utilização. Essas fontes de energia, em sua maioria, fornecem tensões diferentes do padrão residencial/industrial atual. Ademais, apresentam amplitude reduzida, inviabilizando a sua utilização na maioria dos casos. Portanto, em algum momento do processo de conversão, é necessária a elevação dessa tensão a níveis compatíveis com a maioria aplicações. É neste cenário que se justifica a pesquisa a respeito de conversores de elevado ganho estático. A partir deste contexto, são discutidas, por meio de um estudo, as possibilidades de se obter conversores de elevado ganho — em especial —, com a caracterização de cada técnica (vantagens e desvantagens). Como resultado, são encontradas na literatura algumas lacunas, sobretudo no que tange o processamento de energia com potência na escala de kW associada a elevados ganhos de tensão.

1.1 FONTES DE ENERGIAS RENOVÁVEIS

As fontes de energias renováveis, classificadas como inesgotáveis, apresentam capacidade de regeneração, isto é, não se findam com o passar do tempo. Dentre os vários tipos, pode-se citar a fonte de energia: (1) hídrica [água], (2) fotovoltaica e térmica [solar], (3) eólica [ventos], (4) maremotriz [marés], (5) geotérmica [calor da terra], (6) biomassa, dentre outras. A [Figura 1.1](#), considerando apenas as fontes de energia renováveis, mostra o cenário atual da matriz energética mundial para o ano de 2019 [1]. Essa distribuição está de acordo com os indicadores da Agência Internacional de Energia Renovável, do inglês *International Renewable Energy Agency* (IRENA)⁽¹⁾, da qual o Brasil faz parte [2].

⁽¹⁾ A IRENA é uma agência não governamental, fundada no ano de 2009, tem como missão auxiliar os países na transição para uma matriz energética sustentável. O Brasil fez a adesão à IRENA em 2018.

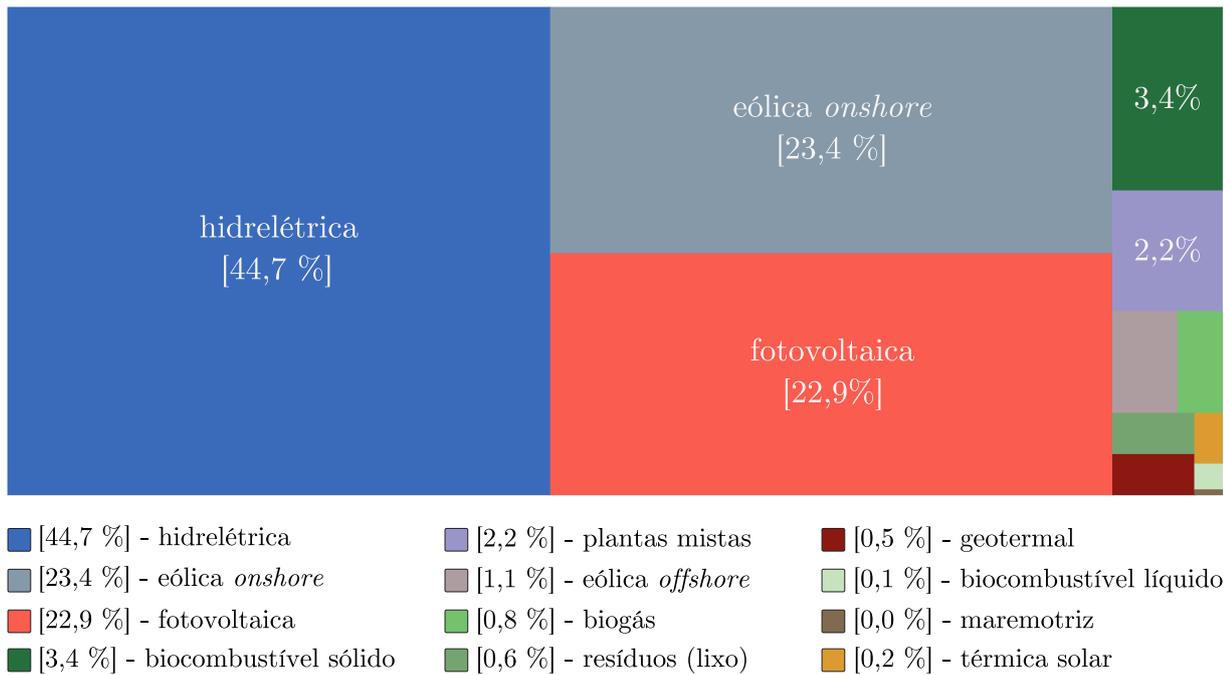


Figura 1.1 – Panorama global das fontes de energias renováveis no ano de 2019 [1].

Os dados da [Figura 1.1](#) mostram que a concentração das fontes de energias renováveis dá-se em três vertentes: (1) hídrica; (2) eólica e (3) fotovoltaica. A geração hídrica, por intermédio das hidrelétricas, participa com 44,7% do total — equivalente a uma potência instalada da ordem de 1.297.464,9 MW. Enquanto a geração eólica *onshore*⁽²⁾ equivale a 540.191,4 MW, correspondendo a 23,4%. Já a geração solar fotovoltaica, com uma potência instalada de 483.077,9 MW, detém 22,9% do total. As demais fontes de energia somam um total inferior a 10% [1]. Embora, atualmente, apresentem números interessantes, em anos anteriores a participação da geração eólica e da geração fotovoltaica na composição da matriz energética era mais modesta [3] — conforme pode ser visto a partir da distribuição da [Figura 1.2](#), o que demonstra o crescimento rápido dos últimos anos.

A capacidade elétrica provinda das hidrelétricas, de acordo com os dados da [Figura 1.2](#), mostra um aumento mais brando com o passar do tempo, passando de uma capacidade instalada de 890 GW para 1297 GW, isso corresponde a um aumento em torno de 32%. No início da década (ano de 2011) participava com 72% da capacidade total, ao final dessa década (ano de 2020) a participação fica em torno de 44%, ou seja, uma redução de 28%. No entanto, neste mesmo período, houve um aumento da capacidade total em 205% — isso ocorreu devido ao acréscimo da capacidade elétrica total que parte 1.23 GW instalados para 2.05 GW [3]. Esse aumento é alavancado, principalmente, pelo surpreendente crescimento dos sistemas eólicos e dos sistemas fotovoltaicos [1, 3].

A geração eólica em 2010 tinha uma capacidade instalada de 150 GW [4]. Já em

⁽²⁾ *onshore* → em terra, *offshore* → no mar.

2019 esse número passou para 563 GW, isso mostra um aumento de aproximadamente 375% [5]. Assim, ao final da década, passou a ter uma capacidade instalada da ordem 23% da matriz energética.

A geração solar fotovoltaica, no início da década, tinha uma capacidade instalada de modestos 22 GW. No fim desse período a capacidade instalada é 483 GW, isso corresponde a um aumento de aproximadamente 2000%. Assim, passou a participar com 22% na composição da matriz das energias renováveis.

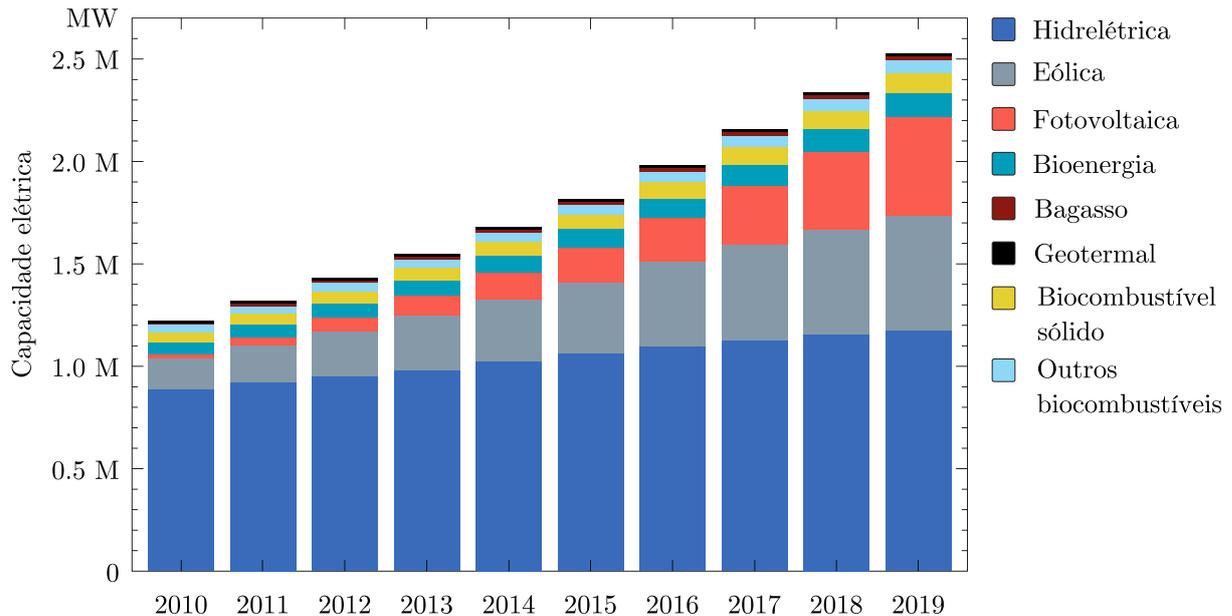


Figura 1.2 – Capacidade elétrica das fontes de energias renováveis em uma década [1, 3].

Em geral, quando se tem um aumento expressivo em determinados elementos de um mesmo grupo, em um espaço de tempo delimitado, é interessante observar os fatores que alavancaram o crescimento dentro deste período. No tocante fontes renováveis, a geração eólica e a geração fotovoltaica apresentam crescimento expressivo. Assim, é pertinente avaliar os novos investimentos, como agente promotor, que ocorreram ao longo dos últimos anos. Isso pode ser possível a partir da análise da Figura 1.3, com base nos dados de [6].

A Figura 1.3 mostra, no período 2005-2018, o total de novos investimentos nas principais fontes de energias renováveis. Esses dados mostram um aumento expressivo principalmente a partir do ano de 2010. Assim, os números apontam que os investimentos no final desse período são seis vezes maiores que os números no início do período. De forma que, neste intervalo, os investimentos iniciam-se da ordem de 45 bilhões de dólares, finalizando com números superiores a 288 bilhões de dólares. Isso mostra que esses investimentos impactam de forma direta na consolidação das fontes de energias renováveis.

A geração eólica recebeu, de forma gradual, investimento superior a 690% quando comparado o período final com o período inicial. Trajetória semelhante pode ser observada para a geração fotovoltaica, mostrando que a diferença de investimentos, do ano de 2018

para o ano de 2005, foi maior que 1300%. No período supracitado é expressivo o aumento dos novos investimentos neste tipo de geração, conforme a [Figura 1.3](#), que resultou numa maior participação destas fontes de energia na composição da matriz energética.

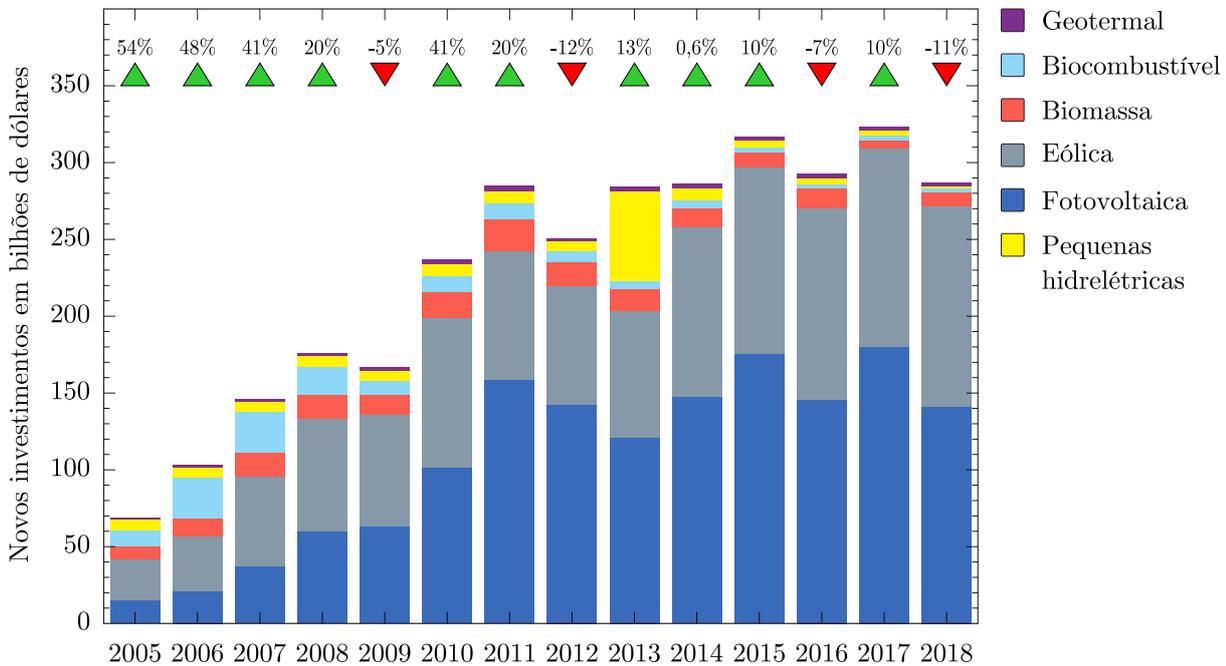


Figura 1.3 – Total de novos investimentos nas principais fontes de energias renováveis [6].

Para que ocorresse um aumento significativo de novos investimentos, de acordo com os índices da [Figura 1.3](#), um bom indicativo é avaliar, no mesmo período, os custos relacionados a essas fontes de energias. Por estarem em destaque, apresentando maior crescimento devido a um maior investimento, pode-se analisar em específico a geração eólica e a geração solar fotovoltaica. Assim, na sequência, são apresentados gráficos que mostram a variação do custo médio anual destas fontes de energias, por continentes/países, conforme os dados de [7].

A análise da variação de custos ao longo de um período considera três variáveis estatísticas: (1) percentil-5 (P_5), (2) percentil-95 (P_{95}) e (3) média ponderada. Nesse certame, a quantidade total de elementos do grupo, dentro da amostra em análise, é ordenada do menor para o maior valor. Assim, o P_5 refere-se a 5% da quantidade total, enquanto o P_{95} contempla 95% do total. Numa interpretação simples, para um custo que se encontra no P_5 , significa que 95% do restante da amostra apresenta um custo superior. Já a média ponderada é obtida a partir da soma de todos os elementos divididos pela quantidade total de elementos desse grupo.

Com base no exposto foi obtido o gráfico de barras dos custos anuais da geração eólica, que é mostrado na [Figura 1.4](#). A parte inferior (de uma barra) significa o custo no P_5 , enquanto a parte superior (dessa mesma barra) indica o P_{95} . A média ponderada, em cada barra, é indicada por um círculo de cor preta. Neste mesmo gráfico, para cada

elemento (continente/país), foram considerados dois anos específicos: 2010 e 2018. Assim foram obtidas as curvas, linhas na cor preta, que mostram a variação do custo médio dentro do intervalo especificado. Neste gráfico, a expressão USD/kW relaciona o custo, dado em dólar americano USD, para a cada projeto de potência instalada, dada em kW.

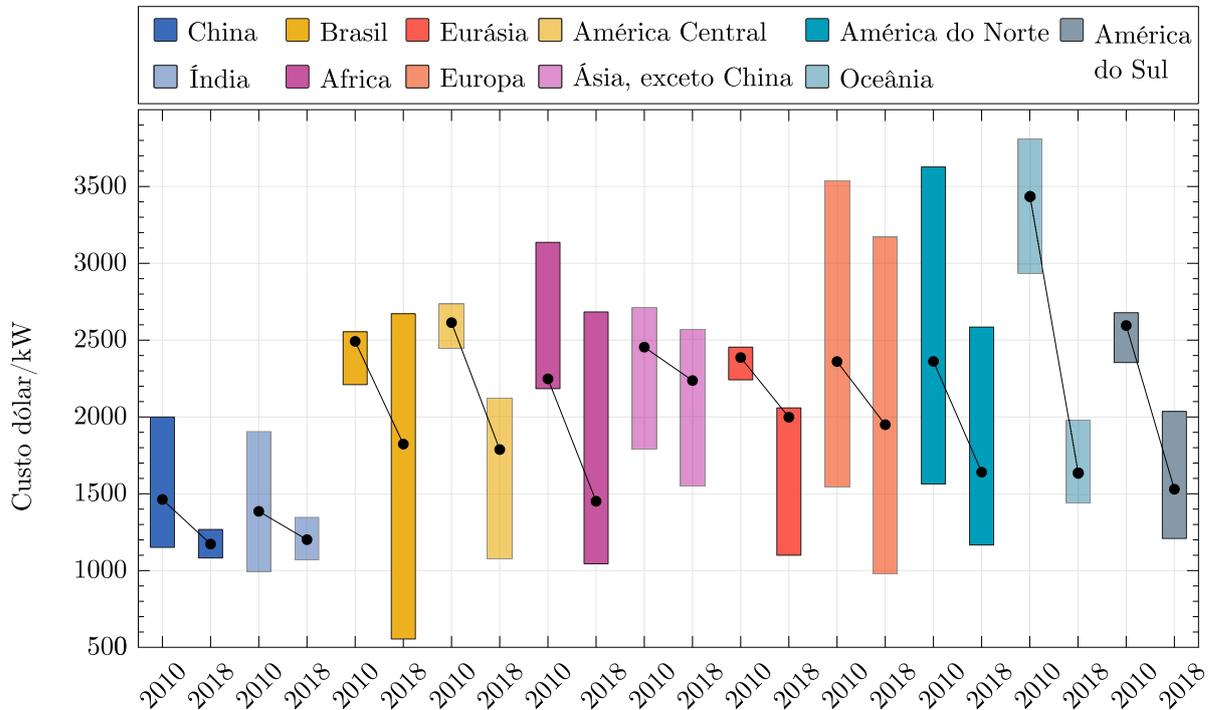


Figura 1.4 – Faixa de custos e média ponderada para projetos de geração eólica [7].

O custo médio indicado pela Figura 1.4 mostra que em todos os elementos houve redução, com destaque para a significativa redução apresentada pela: África, América do Sul e Oceania. Na África a diminuição foi aproximadamente de 154%, na América do Sul esse número foi entorno de 169% enquanto na Oceania a redução foi ainda mais acentuada, chegando a 209%. No Brasil a redução deu-se de um custo médio de 2492 USD/kW para 1823 USD/kW, resultando numa atenuação de 136%. Este dado, ao ser analisado de forma isolada, pode ser considerado satisfatório. Contudo, quando verificado os índices dos percentis, o Brasil foi o único que teve elevação no P_{95} — mostrando que, no período de 2010-2018, ocorreu uma elevação nos custos de até 95% das amostras. Em relação ao custo médio geral, a China e a Índia apresentam os menores índices em relação aos demais. O mesmo é válido — pra esses dois países — no tocante valores mínimos e máximos, indicado no P_5 e no P_{95} .

A variação do custo mensal, entre os anos 2010 e 2018, de algumas tecnologias empregadas na confecção de módulos fotovoltaicos é mostrada na Figura 1.5. Ao adotar a mesma metodologia utilizada na geração eólica, tem-se a Figura 1.6 que apresenta uma faixa de custos para os módulos fotovoltaicos. Nessa figura, o custo da geração solar fotovoltaica em alguns países/regiões é compreendida dentro de um intervalo específico.

Para este caso, a amostra é compreendida entre os anos de 2013 e 2018, respectivamente.

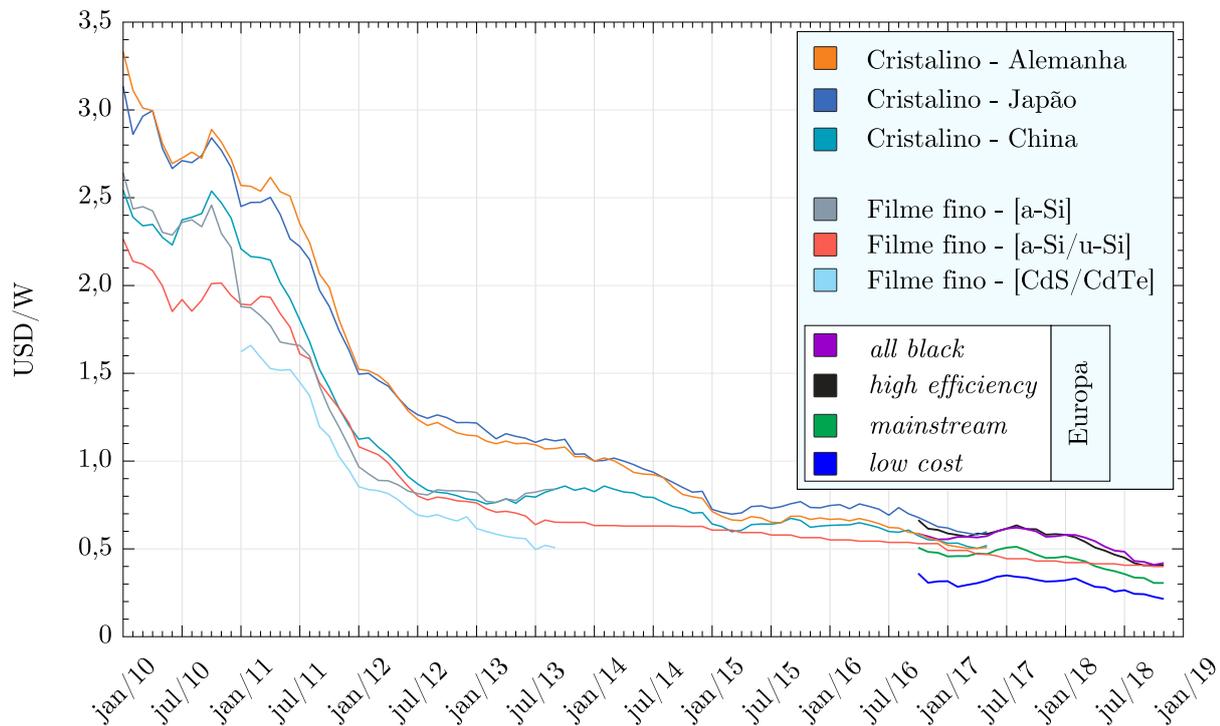


Figura 1.5 – Custo mensal dos módulos fotovoltaicos [7].

A Figura 1.5 mostra a variação mensal do custo para módulos construídos em tecnologia cristalina (mono ou poli) e em filme fino — além de uma variação de custos exclusiva para a Europa, que possui configurações do tipo: *all black* (toda estrutura em preto) [200-340Wp], *high efficiency* (de alta eficiência) [300Wp], *mainstream* (construção normal, com 60 células) [275-295Wp] e *low cost* (de baixo custo, sem garantias, podendo ser usado) [8, 9]. No fim do período, em julho de 2018, os dados da Figura 1.5 mostram que, praticamente, todas as tecnologias de fabricação tem um custo final em torno de 0,5 USD/W. Isso representa um custo de 0,5 dólar para cada watt disponível em um módulo fotovoltaico. Como resultado, desse barateamento, os módulos fotovoltaicos tornaram-se mais populares — que levou a um aumento da sua participação na geração de energia elétrica sustentável, isso pode ser observado a partir da Figura 1.6.

O preço médio mensal dos módulos fotovoltaicos, de acordo com a Figura 1.6, sofreu uma atenuação expressiva. Neste gráfico, destaque para a modesta diminuição dos custos apresentada pela Alemanha (−34%) e principalmente pelo Canadá (−20%) e África do Sul (−16%). Os demais países apresentaram uma redução mais significativa, com distinção para Austrália, China, França e Arábia Saudita com atenuação em torno de (−60%). O Brasil apresentou números satisfatórios, saindo de um custo médio de 0,726 USD/W (em 2013) para 0,382 USD/W (em 2018) [7]. Esse cenário favorável, de redução de custos, ajuda a explicar o porque do aumento do uso da geração solar fotovoltaica ocorrida nos últimos anos, conforme evidenciado na Figura 1.2.

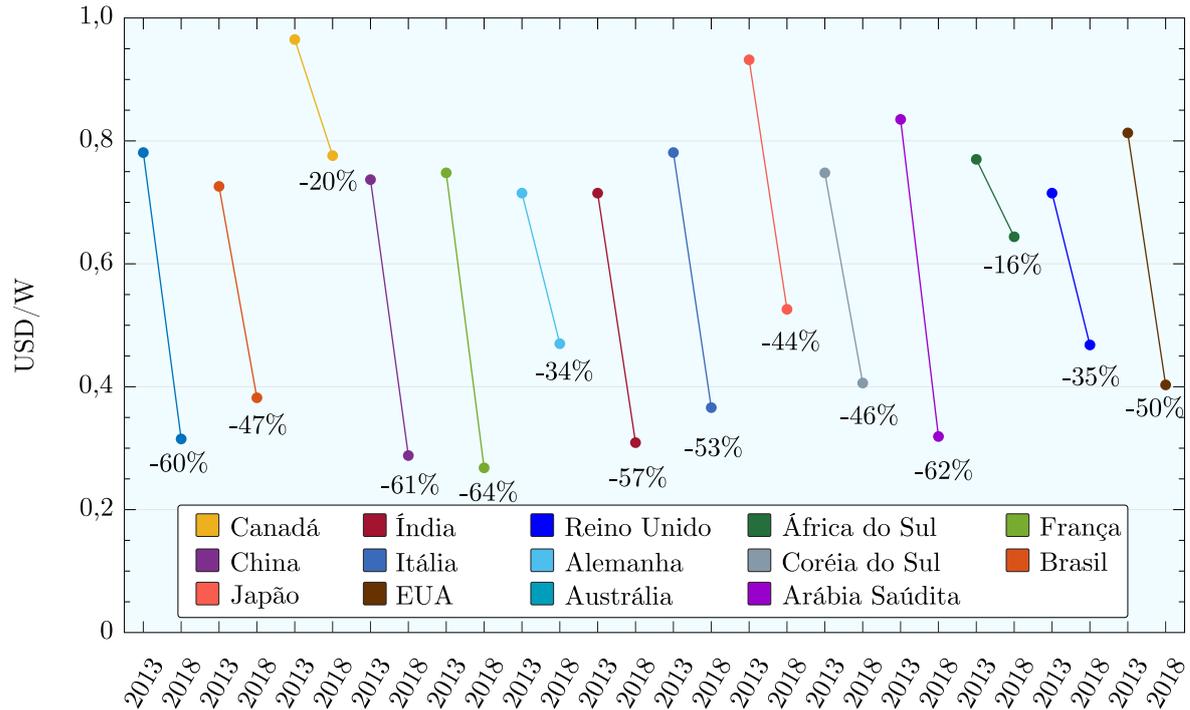


Figura 1.6 – Faixa de custos para módulos fotovoltaicos por regiões [7].

Conforme apresentado e discutido a geração eólica e a geração solar fotovoltaica tiveram um aumento significativo na última década (vide Figura 1.2). Isso é o resultado dos novos investimentos, em período equivalente, que ocorreram nestas fontes de energia (conforme indicado na Figura 1.3). Os novos investimentos estão atrelados diretamente na redução dos custos médios de novos projetos (de acordo com a Figura 1.4). Além do barateamento da produção (conforme expressam os dados da Figura 1.5 e da Figura 1.6). Assim, é interessante verificar a participação dessas fontes de energia por continentes/países. Com base nesse panorama, na sequência são apresentados dois gráficos que mostram a tendência ocorrida nos últimos anos. As curvas desses gráficos mostram a capacidade elétrica instalada da geração eólica e da geração fotovoltaica, compreendida entre os anos de 2010 e 2019, respectivamente Figura 1.7 e Figura 1.8.

A Figura 1.7 mostra a evolução da capacidade elétrica instalada da geração eólica ocorrida na última década. Neste gráfico todos os elementos apresentaram aumento, com destaque para o Brasil que a partir de 2013 mostra um crescimento expressivo — que por sua vez reflete diretamente na evolução dos números na América do Sul. Neste período, os números aumentam para ambos, respectivamente, em 1.657% e 1.748% — que são números, ao considerar apenas o aumento na capacidade instalada, muito superior aos demais. Porém, quando comparados com a capacidade total instalada os números são mais modestos. O Brasil em 2010 tinha uma capacidade instalada de 0,92 GW, enquanto a China apresentava um número de 29 GW — isso representa uma diferença de 3000%. Ao final da década, em 2019, essa diferença é da ordem de 1300%.

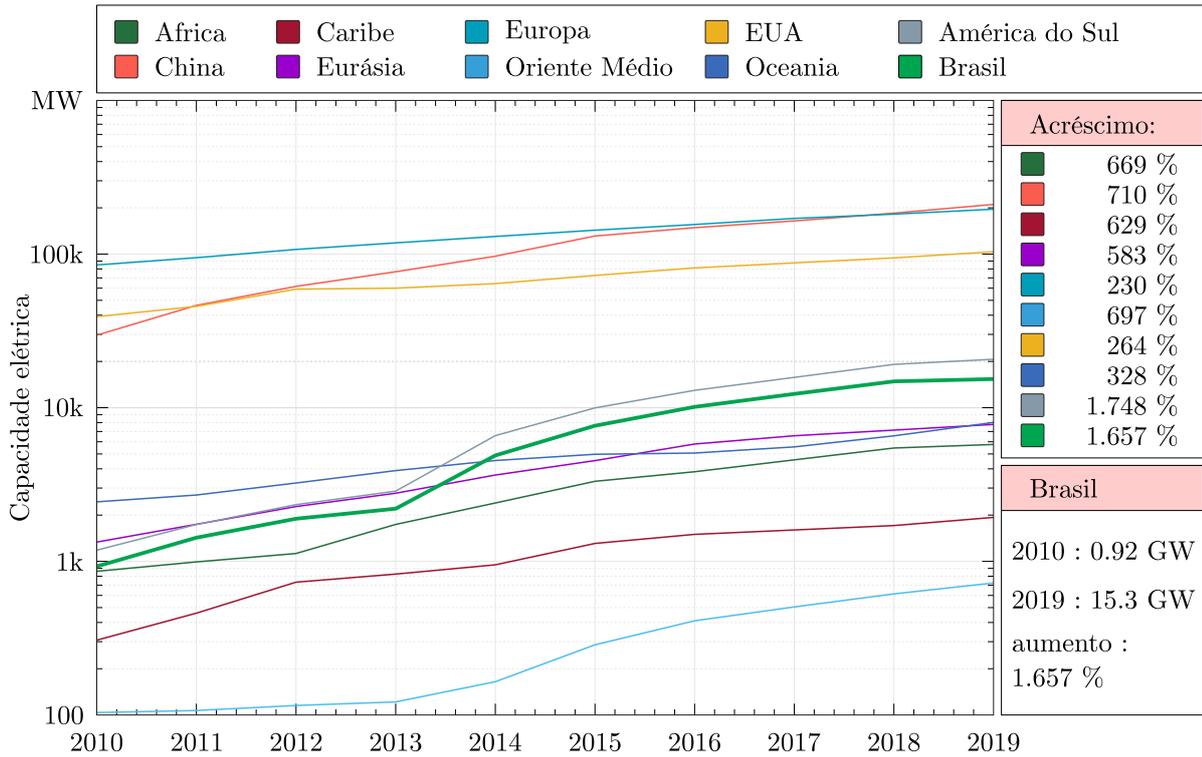


Figura 1.7 – Distribuição da geração eólica por continentes, ao longo de uma década.

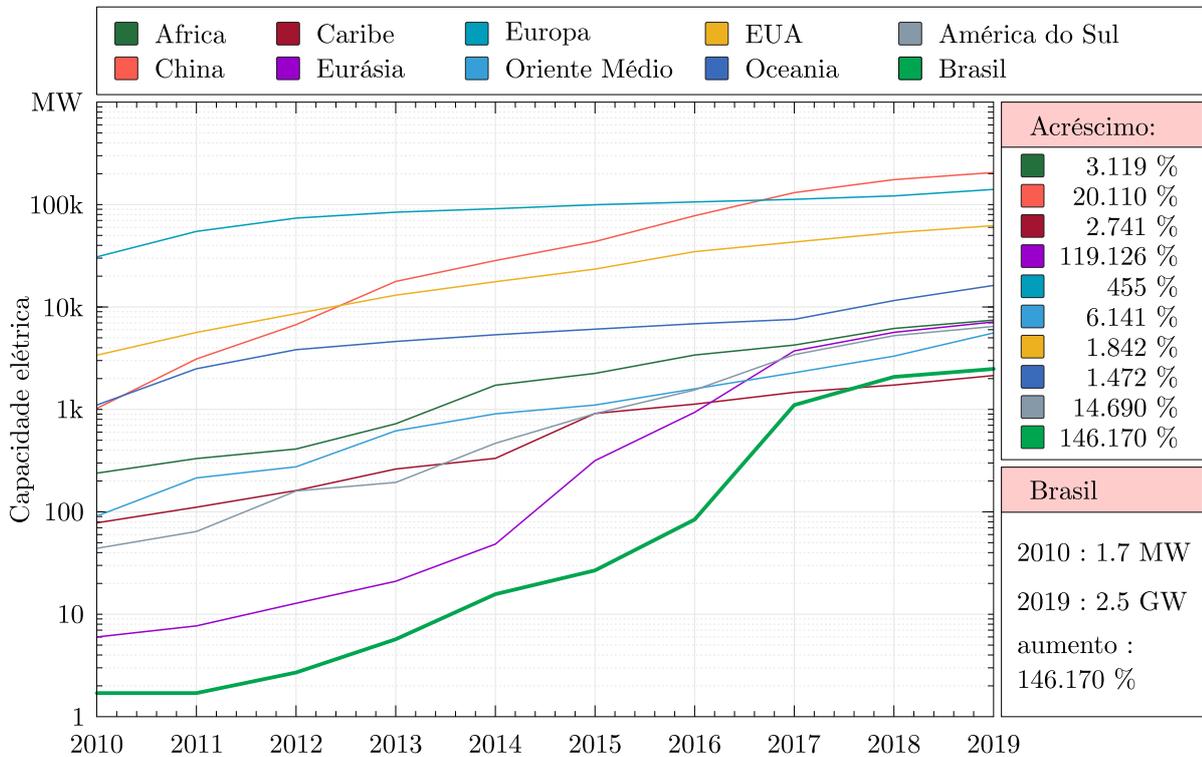


Figura 1.8 – Distribuição da geração fotovoltaica por continentes, ao longo de uma década.

A [Figura 1.8](#) apresenta os dados referentes à capacidade de geração fotovoltaica instalada. Neste gráfico, exceto pela Europa que apresenta uma evolução mais suave, as demais regiões mostram números singulares. Este aumento significativo está atrelado diretamente à diminuição dos custos médios, conforme mostrado na [Figura 1.5](#). No período em análise, os destaques ficam por conta da Eurásia e do Brasil. A Eurásia apresenta um aumento da ordem de 119.126% e o Brasil com surpreendentes 146.179%. Isto mostra um crescimento muito acima dos demais, que no melhor desempenho — caso da China — teve um aumento em torno de 20.000%. Esses dados evidenciam que a utilização da geração solar fotovoltaica no fim da última década está bem acima quando comparada com o início desta mesma década.

Quando comparados Eurásia e Brasil com China no tocante a capacidade total instalada ambos apresentam um folego mais modesto — ao passo que a China tem atualmente 205 GW, Eurásia e Brasil tem 7,15 GW e 2,5 GW, respectivamente. Isto mostra uma diferença percentual espantosa da ordem 2.800% e 8.200%. Esta disparidade mostra que em países/regiões desenvolvidas existe uma maior disseminação e uso das fontes de energias renováveis.

Conforme apresentado existe uma alta e crescente participação das fontes de energia renováveis. De acordo com indicativos existe uma tendência para que isso se mantenha nas próximas décadas [10, 11]. Assim, é esperado um cenário propenso para uma contínua diminuição dos custos. Como resultado, é provável que, num futuro breve, a matriz energética deve ser composta em sua maioria por fontes de energias renováveis. Esta perspectiva pode ser vista em [12, 13] que mostram um cenário para até o ano de 2050.

A [Figura 1.9](#) apresenta dois gráficos que mostram um horizonte que compreende a utilização de fonte de energia renovável e do tipo não renovável. Num primeiro momento são mostrados os dados referentes ao ano de 2016, seguida de uma projeção futura. Esta projeção engloba os acordos, políticas e planos, dos países para a diminuição do uso dos combustíveis fósseis — bem como uma perspectiva de redução da ordem de 2°C na temperatura global, com base nos acordos e metas assumidas, implicando num aumento do uso das fontes renováveis [13].

O primeiro gráfico, [Figura 1.9\(a\)](#), mostra um cenário mais recente (ano de 2016) e uma perspectiva futura (anos de 2030, 2040 e 2050) da geração de eletricidade anual, dada em TWh/ano. O segundo gráfico, [Figura 1.9\(b\)](#), contempla os dados atuais (ano de 2016) e uma expectativa futura (ano de 2050) da capacidade total de energia instalada, dada em GW. Nos dois gráficos, no eixo das ordenadas, o dado atual (ano de 2016) — devido a maior presença de combustíveis fósseis — é marcado na cor cinza, enquanto os dados futuros, na esperança de uma maior concentração de fontes de energias renováveis, são destacados na cor verde. Mesmo procedimento é adotado no eixo das abscissas, em que os combustíveis fósseis recebem coloração em tons de cinza, à medida que a geração renovável recebe coloração em tons mais claros: de verde, de amarelo e de azul. Nesses

gráficos os combustíveis fósseis compreendem: o petróleo (óleo), o gás natural e o carvão. Já as fontes renováveis são distribuídas em geração eólica (*onshore* e *offshore*), geração solar fotovoltaica, além da geração hídrica e de outras fontes de energias renováveis [12, 13].

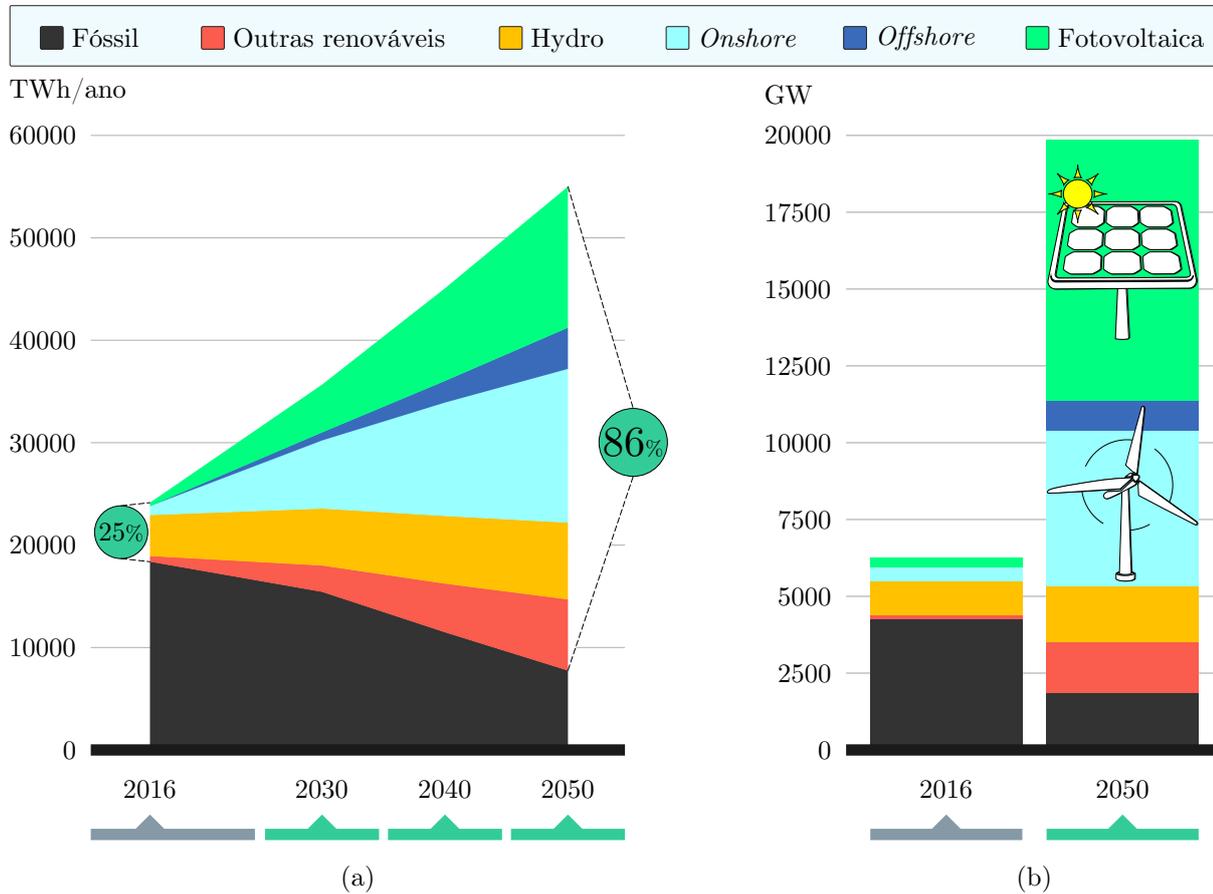


Figura 1.9 – Composição da matriz energética atual e uma perspectiva futura [12, 13].

(a) Geração de eletricidade, dada em (TWh/ano).

(b) Capacidade total de energia instalada, dada em (GW).

Na Figura 1.9(a), a participação dos combustíveis fósseis na geração de eletricidade no ano de 2016 correspondendo a 75% do total, ao final do período sua participação é de apenas 14%. Já as fontes renováveis, em uma distribuição anual futura, aumentam de forma gradativa a sua participação na geração, chegando a representar 86% no fim do período. Ao comparar o início com o final do período, o uso dos combustíveis fósseis parte de uma quantidade de 18.412 TWh/ano para um valor de 7.778 TWh/ano, representando uma atenuação de 2,36 vezes. Enquanto as fontes de energias renováveis tem um acréscimo em torno de 8 vezes, dado por números iniciais da ordem 5.917 TWh/ano e finais por volta de 47.408 TWh/ano. Ao final do período, de acordo com a projeção, é esperado que as fontes renováveis superem as fontes provindas dos combustíveis fósseis na ordem de 6 vezes.

Cenário semelhante pode ser observado na Figura 1.9(b), que mostra a capacidade total de energia instalada. Neste gráfico, a participação dos combustíveis fósseis sofre uma

diminuição acentuada, enquanto as fontes renováveis tem um aumento significativo. Com destaque para os números da geração eólica e da geração solar fotovoltaica, com 6044 GW e 8519 GW, respectivamente.

1.2 APROVEITAMENTO E UTILIZAÇÃO DAS FONTES RENOVÁVEIS

Os dados discutidos, para um horizonte breve, mostram uma conjuntura propensa para a massificação das fontes de energias renováveis. Assim, são impostos novos desafios, sobretudo, ao que tange a indústria de transformação que inclui: (a) a produção; (b) o transporte e (c) a distribuição de energia elétrica. Essa cadeia de transformação de energia, também é definida como um sistema elétrico clássico, sendo configurada pelas seguintes dimensões: Geração, Transmissão e Distribuição (GTD)⁽³⁾. Neste tipo de sistema é considerado apenas o fluxo unidirecional de potência, provinda de apenas uma fonte geradora que segue para o consumidor final.

A produção de energia se refere a transformação da energia eólica e da energia solar fotovoltaica em energia elétrica — vindo a proporcionar um ambiente de oportunidades para o desenvolvimento de novas tecnologias e de novos métodos de conversão de energia. Lembrando que os sistemas eólicos, do inglês *Wind Turbine Generation* (WT) permitem a partir da força dos ventos movimentar uma máquina elétrica, transformando a energia cinética em energia elétrica. Já os módulos fotovoltaicos, do inglês *Photovoltaic System* (PV), transformam energia solar, a partir dos fótons, em energia elétrica.

Ao considerar que as áreas produtoras e consumidoras podem estar, geograficamente, perto ou longe, é imputado ao transporte (transmissão) que as perdas sejam limitadas. Assim, compete ao transporte promover um caminho de elevada eficiência entre as zonas produtoras e as áreas de distribuição. Como resultado, espera-se por novas metodologias para o transporte de energia (em baixa, em média e em alta tensão).

Para que tudo isso esteja em um contexto sustentável, compete a distribuição, que é o estágio final dessa cadeia, disponibilizar ao consumidor uma energia elétrica de boa qualidade e com possibilidade de novos níveis de tensão elétrica. Entende-se como energia de boa qualidade o fato de apresentar baixo conteúdo harmônico e com níveis de tensão adequados (sem sub-tensão e sem sobre-tensão, por exemplo), vindo a não impactar no funcionamento dos equipamentos. Por sua vez, os diferentes níveis de tensão vem a diminuir o número de estágios de conversão de energia, que são os responsáveis pela diminuição da eficiência e da confiabilidade de um sistema. Assim, pode-se esperar que o usuário final possa encontrar níveis de tensão diferentes do padrão atual (que hoje é disponibilizada, apenas, em tensão alternada).

⁽³⁾ Não é foco desse trabalho a discussão acerca dos tipos de distribuição, apenas para fins de conhecimento também é possível a Geração Distribuída (GD). Este sistema, a partir de um fluxo bidirecional de energia, apresenta: características, impactos na rede de distribuição e complexidades singulares [14].

Além da tríade formada pela produção, transporte e distribuição, é de grande interesse na área de eletrônica de potência o estágio de conversão de energia que se encontra entre a etapa de produção e a etapa de transporte. Este estágio é necessário dada as características dessas fontes de energia.

A fonte de energia eólica e a fonte de energia solar fotovoltaica são classificadas como intermitentes, de forma que estão sujeitas aos efeitos sazonais e as intempéries climáticas. Por exemplo, podem sofrer ações do tipo escassez de vento (geração eólica) e sombreamento (geração fotovoltaica) — que por sua vez refletem na quantidade de energia disponível, vindo a impactar nos níveis de tensão e corrente ofertados. Assim, após a conversão, e a sua disponibilidade em energia elétrica — para que possam fazer parte de um sistema — é necessário adequar os níveis de tensão viabilizados por estas fontes.

As fontes de energia e as cargas podem fazer parte de uma das três possíveis configurações de sistemas, cada qual apresentando singularidades de operação. Atualmente, os sistemas podem ser denotados em: (a) sistema isolado; (b) sistema conectado e (c) sistema híbrido. Estes sistemas podem ser projetados para processar baixa, média e alta potência, que, logicamente, estão associados a diferentes níveis de tensão.

Um sistema é considerado isolado quando não estabelece nenhum tipo de conexão com a rede elétrica. Em geral, este tipo de sistema é implementado em locais isolados, no qual não existe uma rede elétrica estabelecida. Assim, são concebidos para fornecer energia para cargas específicas. Pode-se citar, por exemplo: o carregamento de baterias, estação meteorológica, etc. Na [Figura 1.10](#) há um exemplo de carga específica, nesse caso, o carregamento de baterias a partir de duas fontes renováveis: eólica e fotovoltaica [[15](#), [16](#)].

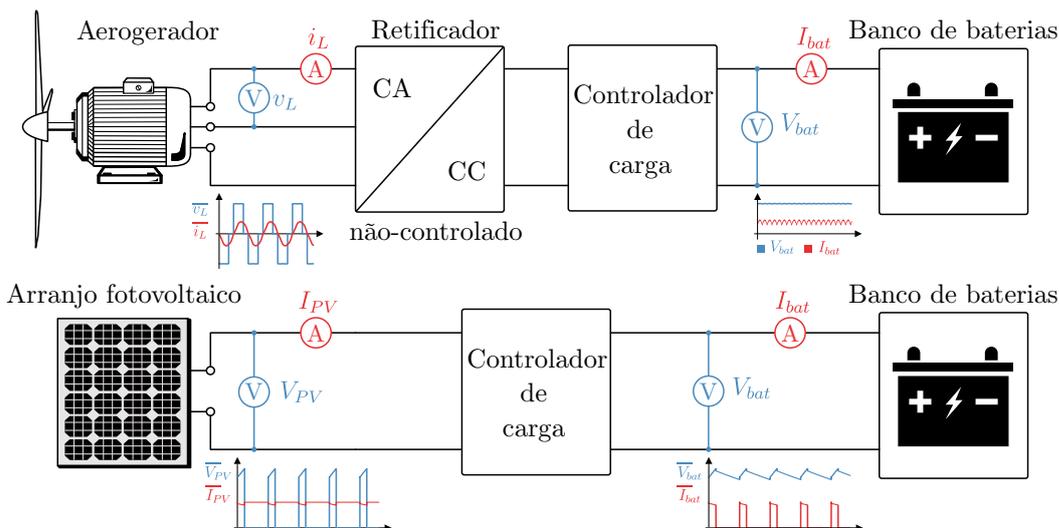


Figura 1.10 – Exemplo de um sistema isolado para carregamento de baterias.

No exemplo mostrado na [Figura 1.10](#) o sistema opera sem a necessidade de um conversor estático para o controle do fluxo de potência. Neste caso, existe somente um controlador de carga (do tipo ON/OFF) que apenas interrompe o fluxo de potência. Esse

fluxo é interrompido assim que a(s) bateria(s) estiver(em) com carga completa. Após este período, o excedente de energia oriunda das fontes deixa de ser aproveitada. Ademais, nessa configuração não existe um controle para a extração da máxima potência, do inglês *Maximum Power Point Tracking* (MPPT), isto é, opera fora dos pontos possíveis de máxima potência disponibilizada pela fonte. Como resultado, este sistema não é eficiente do ponto de vista energético: (1) descarta energia excedente e (2) não opera em MPPT. Além disso, não permite o controle de carga na bateria, o que pode levar a diminuição da sua durabilidade. Por isso, este tipo de configuração é usada em locais remotos, sem acesso a rede elétrica, para aplicações específicas (em geral, em baixa potência).

Em locais com acesso à rede elétrica é possível fazer a conexão das fontes renováveis com essa rede. Este tipo de conexão é definido como sistema conectado, neste caso, em específico, não existe nenhum tipo de carga que drene parte da energia. Assim sendo, toda energia produzida pelas fontes, e após um correto condicionamento, é injetada diretamente na rede elétrica convencional. Essa configuração, atualmente, é a mais utilizada — sendo possível encontrar sistemas processando de baixa à altas potências. Um exemplo deste tipo de configuração é mostrada na [Figura 1.11](#), com fonte primária eólica e fotovoltaica.

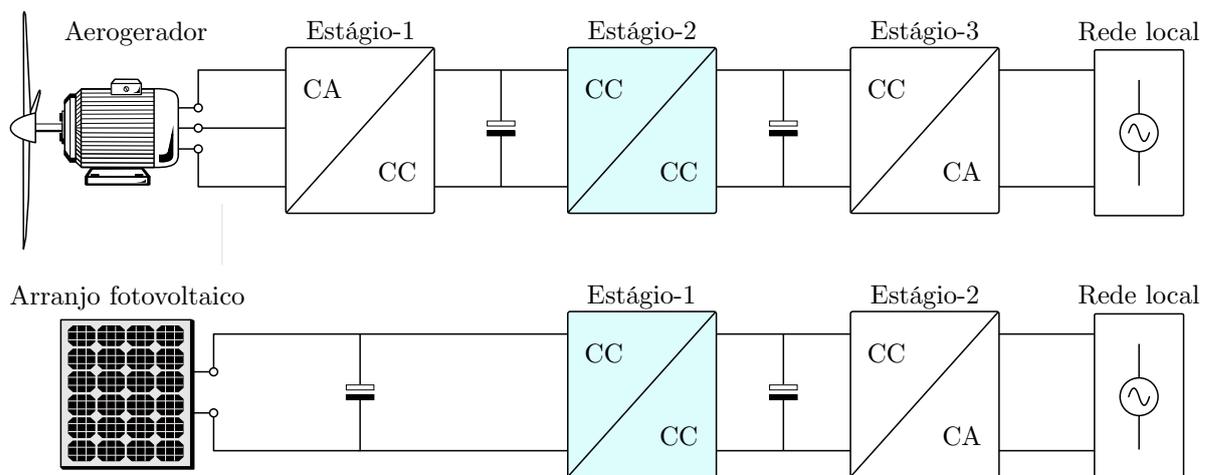


Figura 1.11 – Exemplo de um sistema conectado com a rede elétrica.

Quando o objetivo é permitir que as fontes estejam operando em sua máxima potência e que a energia disponibilizada apresente requisitos mínimos, conforme mostra a [Figura 1.11](#), é necessário, para tal finalidade, a inclusão de conversores estáticos controlados. Assim para que ocorra a conexão entre a fonte renovável e a rede elétrica é fundamental uma adequação de tensão entre ambas. Como não é possível alterá-las, pois apresentam valores de tensão próprios, é preciso que exista um condicionamento intermediário para tal solicitação. Este condicionamento é realizado a partir dos conversores estáticos.

A tensão de saída da geração eólica, após a etapa de retificação (CA-CC), apresenta característica de tensão contínua — com valor variável, condizente com a velocidade de rotação (ω) do gerador (vinculada a força dos ventos que atuam nas pás do aerogerador).

Este perfil de tensão, do tipo contínua, também é encontrada na geração fotovoltaica — com valor variável, de acordo com a irradiância e a temperatura que incidem sobre um arranjo/módulo fotovoltaico. Porém, uma tensão contínua variável é incompatível com a tensão alternada da rede elétrica. Neste caso é fundamental, por intermédio de um conversor (CC-CC), elevar esse nível de tensão contínua a um nível mínimo para formar um barramento em tensão contínua constante, necessário para o próximo estágio.

O estágio que antecede à conexão com a rede elétrica, a partir do barramento em tensão contínua, é responsável por promover a conversão da tensão contínua em tensão alternada (CC-CA). Assim, esta última etapa de conversão permite que a energia, oriunda de uma fonte eólica ou de uma fonte fotovoltaica, apresente tensão alternada compatível (em amplitude, em fase e em frequência) com a tensão da rede elétrica local. Como resultado, após o correto condicionamento, é realizável o fluxo de potência unidirecional (em MPPT) entre a fonte renovável e a rede elétrica, mediante a injeção de uma corrente elétrica nessa rede, finalizando a sequência completa de transferência de energia. Um exemplo dessa configuração, a partir de um diagrama de blocos, é mostrada na [Figura 1.12](#).

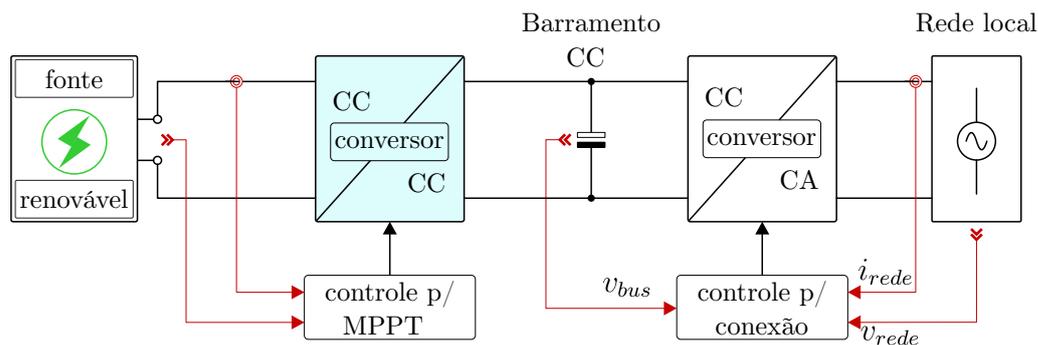


Figura 1.12 – Diagrama de blocos de um sistema conectado à rede elétrica.

Por fim, existe o sistema híbrido que engloba os casos anteriores, ao permitir que em uma mesma rede estejam presentes, por exemplo: várias fontes renováveis, cargas específicas/críticas, armazenamento de energia em baterias e uma conexão com a rede elétrica. No sistema híbrido existe uma grande variedade de tensões (níveis e tipos). Contudo, em um dado momento (durante o processo de conversão) o barramento em tensão contínua é o Ponto de Conexão Comum (PCC) [17]. Esse tipo de sistema também recebe a denotação de microrrede, a [Figura 1.13](#) mostra um exemplo desta configuração.

Ao considerar o fluxo de energia da fonte renovável para a carga, este barramento é o estágio final. Do ponto de vista dos conversores esse barramento é uma carga de potência constante, do inglês *Constant Power Load* (CPL). Esse mesmo barramento, também é o estágio inicial, e passa a ser visto como uma fonte de tensão para o fornecimento de energia para as cargas locais/críticas. O mesmo é válido, durante o processo de carga das baterias, que tem o barramento CC como fonte de entrada. Aliás, para as baterias durante o estágio de descarga, o barramento passa a ser a carga (saída).

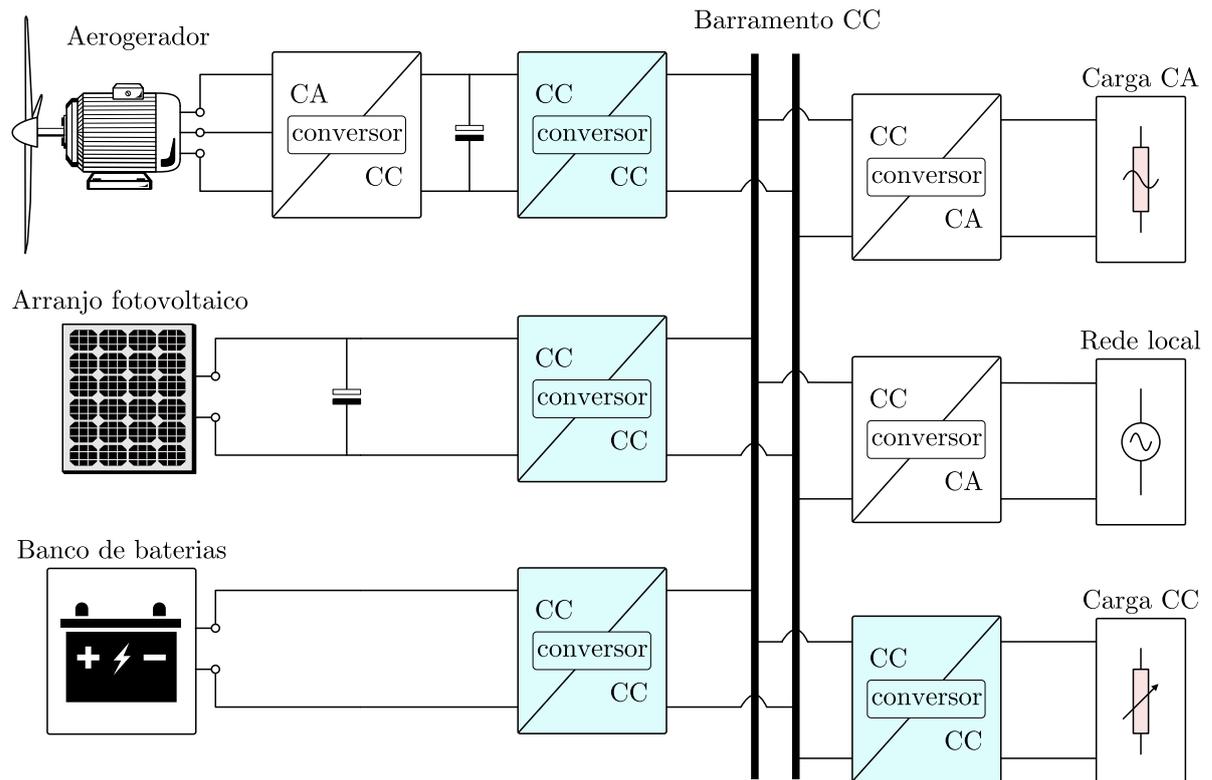


Figura 1.13 – Exemplo de um sistema híbrido de uma microrrede com barramento CC.

No modo conectado à rede elétrica, conforme a [Figura 1.13](#), o barramento CC é a fonte de entrada do conversor CC-CA. Neste caso, em específico, existe a bidirecionalidade do fluxo de potência — que está condicionado, por exemplo, ao horário e a energia disponível na microrrede. Num possível cenário, em relação ao horário e com energia disponível, pode ser preferível armazenar energia (em momentos fora do pico de consumo da rede local) e depois durante os horários de pico fornecer essa energia armazenada ao sistema elétrico (aqui existe uma grande variedade de estudos que tratam exclusivamente disso, relatando esse tema como despacho de geração). Em outro cenário, na falta de energia no barramento CC, ocorre o processo oposto, assim a rede elétrica passa a fornecer energia a microrrede (daí a necessidade da reversão do fluxo de potência).

O grande desenvolvimento das redes modernas, do inglês *Smart Grid* (SG), cunhadas como microrredes, só foram possíveis em função de dois fatores principais, cita-se: (1) o barateamento dos custos de produção da energia a partir das fontes renováveis e; (2) pelo avanço e desenvolvimento constante da eletrônica de potência (a partir de novos dispositivos semicondutores, além de uma gama maior de controladores digitais de baixo custo e de fácil acesso). Assim, deu-se uma difusão acentuada dos sistemas conectados com a rede elétrica. Ademais, essa configuração de microrrede (fonte renovável, armazenamento e conexão) também é encontrada e amplamente aplicada em veículos elétricos, do inglês *Electric Vehicle* (EV), o que expandiu ainda mais a atuação dos conversores estáticos. A [Figura 1.14](#) mostra um exemplo de configuração de uma microrrede em um EV.

Na Figura 1.14 é mostrado em destaque, dentre os demais componentes da microrrede, um conversor CC-CC — que é o responsável pela carga do grupo de baterias (ao fornecer energia a partir da rede elétrica) e pela descarga dessas baterias (ao fornecer energia ao barramento CC). Além disso, é possível o aproveitamento da energia gerada durante as etapas de frenagem, que após um adequado condicionamento (processamento) fornecem energia ao barramento comum — que pode ser aproveitado no carregamento das baterias (colocando novamente em operação o conversor CC-CC).

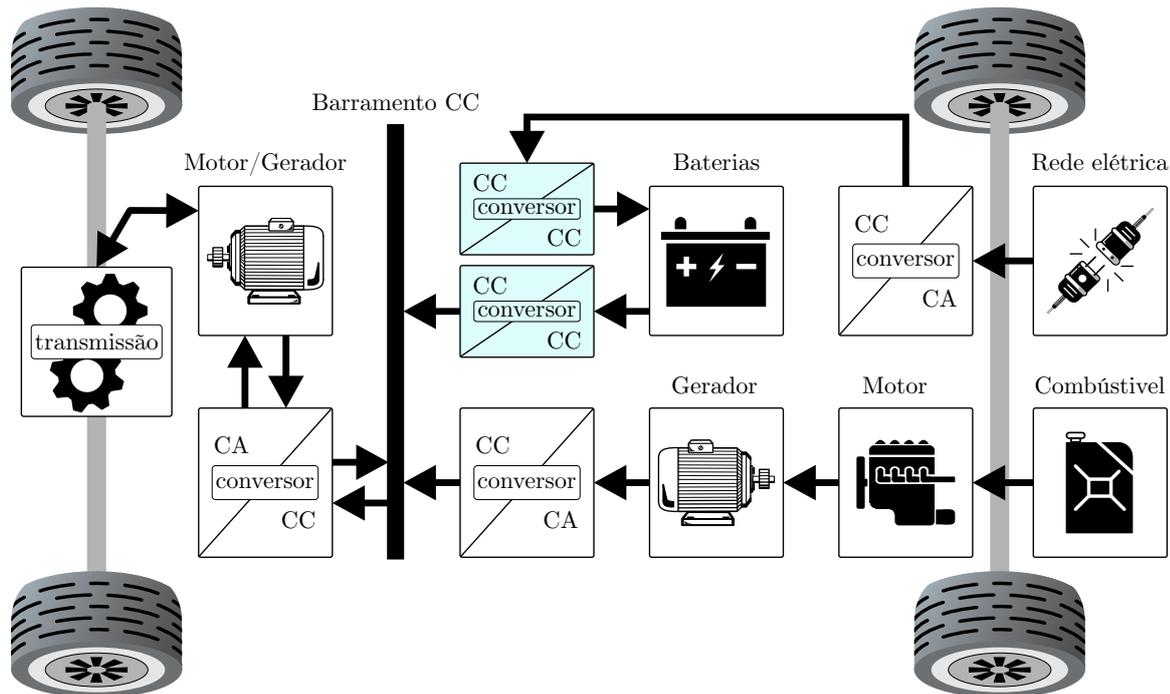


Figura 1.14 – Exemplo de uma possível configuração para veículo elétrico.

Conforme mostrado na Figura 1.11, na Figura 1.12, na Figura 1.13 e na Figura 1.14 é destacado, majoritariamente, o uso de conversores CC-CC — que são responsáveis por permitir a formação do barramento em tensão contínua, seja para aplicação em sistema conectado, seja para a aplicação em microrredes de corrente contínua. Em geral, a tensão do barramento CC varia de acordo com a aplicação. A Tabela 1.1 mostra alguns possíveis valores de tensão de barramento para conexões com a rede elétrica em configurações monofásicas e trifásicas, respectivamente, para tensão de fase em 127 V e em 220 V. A tensão de barramento é estipulada considerando uma conexão sem transformador, do inglês *transformerless*, e com índice de modulação⁽⁴⁾ (m) próximo de 0,7 [18].

Os dados da Tabela 1.1 mostram que a tensão de barramento necessária para que seja possível fazer a conexão com a rede elétrica deve ser em torno de 1,3 vezes maior

⁽⁴⁾ Em conversores PWM, o termo índice de modulação (m) relaciona os valores máximos da portadora e da moduladora ($m = v_{port}/v_{mod}$). Mas, também, pode ser relacionado pelo valor de pico da tensão da rede local e a tensão de barramento (v_{bus}) — em sistemas monofásicos ($m = v_{F[\max]}/v_{bus}$), para sistemas trifásicos ($m = v_{L[\max]}/v_{bus}$).

que a tensão de pico, mostrando um fator de segurança (f_T) da ordem de 30%. Este fator de segurança, que em geral pode estar compreendido entre $10\% \leq f_T \leq 30\%$, está associado às quedas de tensão nos dispositivos semicondutores (gerando uma diferença entre a tensão de saída e a tensão de barramento). Além do tempo morto, do inglês *dead time*, devido aos tempos de entrada e de saída de condução dos semicondutores (assim, nem toda tensão disponível no barramento é entregue à saída). Logo, para formar o barramento em tensão contínua é necessário o emprego de conversores elevadores de tensão. Os níveis de ganho estático (M), disponibilizado pelos conversores, estão associados diretamente aos níveis das tensões de saída fornecida pela fonte primária (Ex: fonte eólica e/ou fonte fotovoltaica). Assim, em um contexto de elevado rendimento — logo, de reduzidas perdas — são encontradas na literatura uma grande diversidade de trabalhos que propõem alternativas para a formação desse barramento.

Tabela 1.1 – Relação entre a tensão de barramento com os tipos de conexão⁽⁵⁾.

Tipo de conexão	Tensão eficaz de		Tensão de pico		Tensão de barramento (v_{bus})
	fase (v_F)	linha (v_L)	$v_{F[\max]}$	$v_{L[\max]}$	
monofásica	127	–	180	–	250
	220	–	311	–	400
trifásica	127	220	180	311	400
	220	380	311	537	800

No trabalho apresentado em [19], a partir de um PV, os autores utilizam um conversor CC-CC com ganho de tensão em torno de 13 vezes para formar um barramento de 200 V em 100 W. Já em [20], utilizando uma fonte primária do tipo PV, o ganho do conversor necessário para formar um barramento em 250 Volts foi de aproximadamente 5 vezes para uma potência de 500 W. Enquanto em [21], também a partir de um PV, o conversor propiciou um ganho de 13 vezes, que gerou um barramento em 250 V com potência de 100 W. Para uma fonte primária do tipo WT, existem outras aplicações que também usam conversores CC-CC, como por exemplo em [22] em que os autores implementam um conversor com ganho estático de 2,87 vezes para um barramento em 230 V em 1 kW. Já em [23] para um barramento em 311 V o ganho foi de 6,44 vezes em uma potência de 500 W. Enquanto em [24] o trabalho aborda ganhos de tensão da ordem 3 vezes, que permitiu formar o barramento com tensão de 200 V em uma potência de 600 W. Os dados apresentados por estes trabalhos mostram que existe um compromisso, e uma relação, entre a potência processada e o ganho estático. Isso leva a uma possível interpretação:

- elevado ganho (\uparrow) está relacionado com reduzida potência (\downarrow);
- reduzido ganho estático (\downarrow) está relacionado elevada potência (\uparrow).

⁽⁵⁾ Esses são valores de referência para o Brasil.

Ainda que esses trabalhos tenham atendido os objetivos ao qual se propuseram fica evidente que os autores optaram por formar o barramento CC em baixa tensão, propício para utilização em sistemas monofásicos, vide [Tabela 1.1](#). Caso optassem por sistemas trifásicos — por exemplo, com barramento em torno de 800 V —, tais conversores teriam que apresentar ganhos de tensão extremamente elevados, o que talvez torná-se-ia inviabilizada a sua utilização. Tal condição deixa evidente que a maioria dos trabalhos optam por uma das duas possibilidades: (a) elevado ganho estático ou (b) elevada potência. Isso deixa em evidência que existe uma lacuna na literatura quando estão relacionados simultaneamente elevado ganho de tensão e elevada potência.

Embora seja possível contornar parcialmente tal situação por meio do emprego de elementos magnéticos, como será discutido no [Capítulo 2](#), alguns problemas relacionados às indutâncias não-acopladas, custos extras e elevado peso/volume quando operando em baixas frequências — 60 Hz por exemplo — tornam o seu emprego prejudicado (vindo a trazer novos desafios). Assim, entende-se que existe uma via a ser discutida e explorada a partir de novos conversores para contornar tal desafio (elevado ganho x elevada potência).

Além disso é muito comum em sistemas de armazenamento de energia, do inglês *Energy System Storage* (ESS), encontrar situações de elevada corrente, logo de elevada potência. Quando associados a tensões de barramento, também elevada, apresentam grandes desafios. Isso vem mostrar que os sistemas ESS são áreas promissoras da qual os resultados dessa pesquisa também podem ser aplicados.

1.3 MOTIVAÇÃO DA PESQUISA

Em um horizonte breve, como mostrado em [\[12\]](#) e em [\[13\]](#), ao considerar um aumento efetivo das fontes renováveis no portfólio da matriz energética novos desafios surgem em escala igual a esses avanços. Para o processamento dessa energia, ao passo de seguidos avanços tecnológicos, várias áreas vão deparar-se com contínuas adversidades. Isto leva a oportunidades para o aperfeiçoamento e desenvolvimento da eletrônica de potência e de seus conversores/sistemas. Como já mostrado, os conversores CC-CC fazem o interfaceamento entre diversos estágios, daí da sua grande aplicabilidade.

Com base nisto algumas pesquisas foram realizadas na base de dados da Sociedade Brasileira de Eletrônica de Potência (SOBRAEP) e na base do *Institute of Electrical and Electronics Engineers* (IEEE), além de pesquisa nas bases de dados da *Wiley* e da *Springer*. Assim, durante a busca termos relacionados a conversores de elevado ganho estático foi efetuada⁽⁶⁾. Os resultados mostraram: (a) um grande número de conversores com elevado ganho e baixa potência [≈ 2000 trabalhos]; (b) um número considerável de conversores com elevada potência e reduzido ganho estático [≈ 1600 trabalhos]; (c) reduzido número

⁽⁶⁾ Termos utilizados nas buscas: (a) *step-up dc-dc converter*; (b) *high power step-up dc-dc converter*; (c) *step-up dc-dc 800-V*

de trabalhos que versam a respeito de elevado ganho, tensão de saída em torno de 800 V e potência na escala em torno de 1 kW [em torno de 10 trabalhos]. Uma amostra desses trabalhos resultou na [Tabela 1.2](#). Nesta tabela, os conversores são dispostos em três grupos:

- 1) Grupo I (*elevado ganho e reduzida potência*);
- 2) Grupo II (*reduzido ganho e potência acima de 3 kW*)
- 3) Grupo III (*elevado ganho e potência abaixo de 3 kW*)

Tabela 1.2 – Conversores com baixa, média e elevada potência.

Grupo I				Grupo II				Grupo III			
Ref.	Ganho	v_o (V)	P_o (kW)	Ref.	Ganho	v_o (V)	P_o (kW)	Ref.	Ganho	v_o (V)	P_o (kW)
[25]	25	400	0,25	[26]	2	800	10	[27]	10	800	3,0
[28]	15	380	0,30	[29]	2	320	60	[30]	46	700	0,4
[31]	16	180	0,20	[32]	5	1000	5	[33]	10	800	2,0
[34]	15	398	0,50	[35]	3	400	4	[36]	16	800	1,0
[37]	20	400	0,20	[38]	1	1600	4	[39]	12	600	1,3
✓ elevado rendimento				✗ reduzido rendimento				✓ elevado rendimento			
✓ alta freq. de comutação				✗ baixa freq. de comutação				● média freq. de comutação			
✓ reduzido volume/peso				✗ elevado volume/peso				✓ reduzido volume/peso			
✗ reduzida potência				✓ elevada potência				● média potência			

Os dados da [Tabela 1.2](#) mostram que o Grupo I e o Grupo II são bem consolidados na literatura. O primeiro apresenta simplicidade de operação, geralmente utiliza apenas 1 interruptor, é compacto, porém não permite o processamento de grandes quantidades de energia. O segundo grupo, diferente do primeiro, em geral contém um número maior de interruptores, processa a energia a partir da característica de multiestágio (fases, módulos, níveis), e devido ao grande número de componentes, tem rendimento mais modesto, além de elevado peso/volume. Já o terceiro grupo encontra-se entre os dois primeiros, tende a processar uma potência maior que o primeiro e menor que o segundo grupo. Apresenta característica semelhante ao Grupo I, elevado rendimento e devido as novas tecnologias mostra-se com certa compactabilidade. Mas, herda do Grupo II a característica de elevado número de componentes. O desafio imposto ao Grupo III engloba elevado ganho estático e processamento de energia na escala de kW.

A literatura recente apresenta alguns estudos acerca da utilização de um barramento em torno de 800 V para aplicação em veículos elétricos, em detrimento de um barramento de 400 V, conforme pode ser visto em [40]. O mesmo é válido para conexão à rede elétrica, a partir de geração fotovoltaica, conforme o trabalho apresentado em [41] que opera com um barramento em 1100 V para uma potência de 3 kW. De acordo com os autores de [42] para utilização em microrredes foi implementado um conversor com tensão de saída de 1100 V com potência de 3 kW. Para aplicações em célula combustível, de acordo com [27] foi constituído um barramento em 800 V para uma potência de 3 kW. Outros trabalhos

para aplicações em fontes de energias renováveis podem ser vistos em [36, 43, 44, 45, 46], todos com tensão de saída da ordem de 800 V e com potências inferiores a 3 kW. Tais características também são encontradas para aplicação em células combustíveis como vistas em [33, 47, 48]. No trabalho apresentado em [49] os autores versam sobre o carregamento de baterias em 800 V. Trabalhos com características semelhantes podem ser consultados em [50, 51, 52].

Ao constatar, a partir de outros trabalhos, um hiato acerca de conversores estáticos que operem simultaneamente com elevado ganho estático (acima de 10 vezes), com o processamento de potência na escala de kW e com tensão de saída da ordem de 800 V é que ocorre o direcionamento desta pesquisa. De forma que, é neste cenário de oportunidades e desafios que se encontra este trabalho e que definem os objetivos desta tese de doutorado.

1.3.1 Objetivos

O objetivo desta tese de doutorado é a proposição de novos conversores CC-CC com elevada taxa de conversão, concebidos com acoplamento magnético, de forma que possam prover uma reduzida ondulação na corrente de entrada, garantir um barramento em 800 V para uma potência de saída de 1 kW.

Objetivos Específicos

Para a realização deste trabalho algumas etapas foram seguidas, tais como:

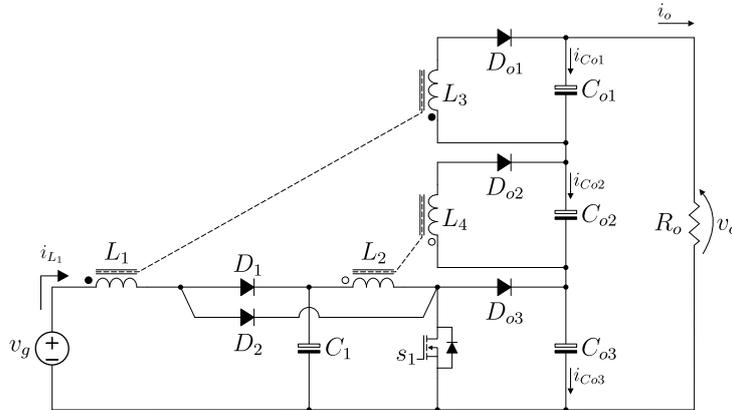
- 1) Revisão das principais técnicas de elevação de ganho estático em conversores cc-cc não isolados;
- 2) Proposição de três novos conversores;
- 3) Estudo das etapas de operação, análise estática em modo de condução contínua, a análise estática em modo de condução descontínua;
- 4) Definição dos esforços de tensão e dos esforços de corrente nos componentes;
- 5) A análise e determinação das perdas dos conversores;
- 6) Desenvolvimento da análise da sensibilidade na variação da razão cíclica;
- 7) Comparação de desempenho com outros conversores tipo-*boost*;
- 8) Realização da análise dinâmica para fins de controle dos conversores;
- 9) Metodologia de projeto; e
- 10) Ensaio experimental.

Tendo definido o escopo geral, a linha de trabalho inicia-se com:

- a) a revisão, a partir da literatura, dos principais conversores elevadores;
- b) o estudo das possíveis técnicas para obtenção de elevado ganho estático;
- c) os apontamentos necessários para a propensão de uma dada técnica.

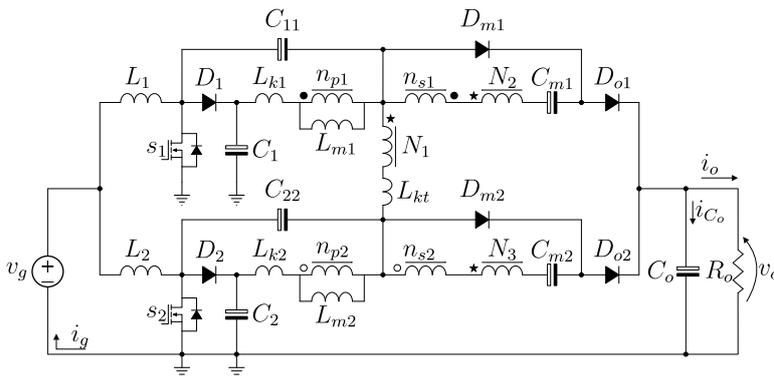
1.3.2 Conversores Propostos

Ao longo deste trabalho foi possível a proposição e a validação experimental de três novos conversores. Cada conversor é caracterizado e discutido em capítulo específico.



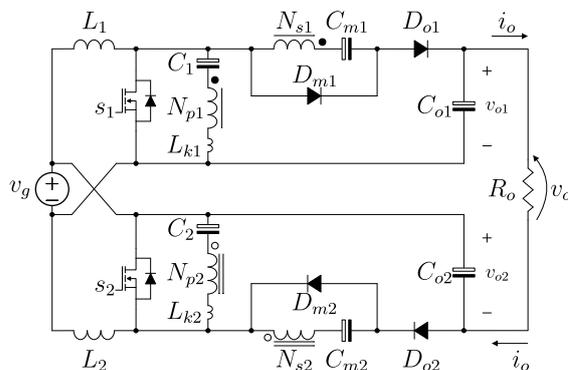
Conversor I

- ✓ elevado ganho estático
- ✓ reduzida tensão no interruptor
- ✗ corrente pulsante na entrada
- ✗ reduzido rendimento
- ✓ apenas 1 interruptor
- ✓ apenas 2 magnéticos
- ✓ 4 capacitores
- ✓ 5 diodos



Conversor II

- ✓ elevado ganho estático
- ✓ reduzida tensão no interruptor
- ✓ corrente contínua na entrada
- ✗ 2 interruptores
- ✗ saída em paralelo
- ✗ número de componentes
- ✓ elevado rendimento
- ✗ 5 magnéticos
- ✗ 7 capacitores
- ✓ 6 diodos



Conversor III

- ✓ elevado ganho estático
- ✓ reduzida tensão no interruptor
- ✓ corrente contínua na entrada
- ✗ 2 interruptores
- ✗ saída sem conexão com terra
- ✓ saída empilhada
- ✓ elevado rendimento
- ✓ 4 magnéticos
- ✗ 6 capacitores
- ✓ 4 diodos

1.4 ESTRUTURA DA TESE

- Capítulo 1** Introdução: apresenta o objetivo como destaque principal desse capítulo — que é originado pela explanação a partir das fontes de energias renováveis e suas perspectivas futuras, que apontaram na direção do uso de conversores CC-CC, com alta taxa de conversão, para o aproveitamento da energia dessas fontes — que por sua vez, levaram à motivação deste trabalho.
- Capítulo 2** Métodos Para Obtenção de Elevado Ganho Estático: é realizado o apontamento de diversas técnicas que permitem aos conversores apresentarem elevado ganho estático. Para tornar isto possível, por meio de uma revisão na literatura, algumas expressões matemáticas e principalmente por meio de gráficos são relacionadas as características predominantes destas técnicas. Ao fim desse capítulo, gráficos e tabelas possibilitam identificar as diferenças entre os métodos analisados.
- Capítulo 3** Conversor Proposto I: versa a respeito do primeiro conversor proposto, *Quadratic-Boost-Double-Flyback*. A fim de obter as características do conversor é realizada a análise das etapas de operação, seguida da análise estática e da análise dinâmica, além das equações dos esforços de tensão e de corrente nos componentes, que levam ao projeto e uma verificação experimental.
- Capítulo 4** Conversor Proposto II: disserta sobre o segundo conversor proposto, *Step-Up DC-DC Converter with Interleaved Phases, Coupled Inductors, Built-in Transformer and Voltage Multiplier Cells*. Nesse capítulo, são efetuadas a análise das etapas de operação do conversor, a definição das equações dos esforços nos semicondutores, o detalhamento do projeto e um ensaio experimental.
- Capítulo 5** Conversor Proposto III: aborda o terceiro conversor proposto, *High Step-Up Dc-Dc Converter Using Built-in Transformer Voltage Multiplier Cell and Dual Boost Concepts*. A discussão das características deste conversor, tal qual os demais propostos, é pautada inicialmente pela descrição das etapas de operação, seguida da obtenção das expressões que relacionam os esforços nos dispositivos semicondutores, que por sua vez permitiram estabelecer um modelo de projeto do conversor, levando aos resultados experimentais.
- Capítulo 6** Conclusões: apresenta as considerações finais deste trabalho, a partir de uma síntese dos tópicos discutidos nos capítulos anteriores. Também retrata uma comparação que envolve os três conversores propostos, a fim de traçar uma relação entre ambos. Além disso, mediante sugestões para trabalhos futuros, com a intenção de dar continuidade nessa pesquisa, alguns desdobramentos são listados. Por fim, são dispostas as contribuições do estudo realizado, seguida das publicações oriundas dos novos conversores.

MÉTODOS PARA OBTENÇÃO DE ELEVADO GANHO ESTÁTICO

COMO demonstrado no [Capítulo 1](#) existe uma grande demanda por conversores CC-CC de elevado ganho estático, que são utilizados em uma ampla gama de aplicações. A partir desse contexto, tentando suprir tais necessidades, são encontrados na literatura vários conversores que vêm ao encontro dessa demanda. Devido ao grande número de conversores existentes, alguns trabalhos visam realizar uma classificação acerca das características que são comuns em tais conversores, como nos trabalhos descritos em [53, 54, 55, 56, 57, 58, 59].

Em [53, 54] é realizada uma revisão a respeito de conversores com elevada taxa de conversão, não-isolados, para aplicações em sistemas fotovoltaicos. Nesse trabalho, inicialmente, são destacados os conversores *interleaved*, passando pelos conversores em cascata, abordando os conversores com indutores acoplados e células multiplicadoras de tensão, do inglês *Voltage Multiplier Cells* (VMC) — na sequência, o trabalho discorre sobre os conversores multiníveis e, por fim, do acoplamento entre fases em *interleaved*.

Em [55] são apresentadas algumas técnicas de elevado ganho estático aplicadas, exclusivamente, no conversor *boost*. Assim, são discutidas as opções cascata, *boost*-três-níveis, *interleaved*, VMC, indutores acoplados e células multiestágio. Por fim os autores realizam uma comparação entre as estruturas apresentadas.

No trabalho de [56] inicialmente os autores fazem uma explanação a partir do uso de indutores acoplados nos conversores *boost* e *flyback*, seguida da discussão sobre circuitos grampeadores — empregados para reduzir os picos de tensão e de corrente — que auxiliam os interruptores durante as comutações. Na sequência, o trabalho aborda as VMC's aplicadas aos secundários dos indutores acoplados e o seu auxílio no ganho estático. Depois é realizada uma explanação a respeito de estruturas *interleaved*. O trabalho é finalizado por meio de uma ampla comparação entre os conceitos discutidos.

No trabalho apresentando em [57] os autores abordam apenas os conceitos de indutor acoplado e células multiplicadoras de tensão. Assim sendo, os pontos destacados

relacionam as técnicas de *voltage-lift*, capacitor chaveado (e suas variantes), saídas empilhadas (conexão série). Ao fim do trabalho são relacionados os apontamentos sobre os tópicos apresentados, seguida de comparações e resultados experimentais.

Embora o trabalho apresentado em [58] seja sobre uma família de conversores com elevado ganho estático, os autores fazem uma ampla abordagem sobre configuração *interleaved*, indutores acoplados, transformadores, VMC's, circuitos de grampeamento e acoplamento entre as fases. Ao fim do trabalho, além de resultados experimentais, são realizadas comparações entre as estruturas propostas.

Por fim, no tocante trabalhos de revisão, tem-se o artigo sobre técnicas de elevado ganho estático de [59]. Talvez esse seja o trabalho — recente — mais completo sobre estruturas/técnicas/métodos/conceitos para elevação de tensão a partir de conversores básicos. Esse trabalho torna-se interessante, assim como os demais, por versar sobre um grande espectro de singularidades que envolvem conversores estáticos do tipo *boost*. Para isso, os autores, iniciam o trabalho categorizando os conversores, conforme o diagrama da Figura 2.1, em: (1) não-isolado/isolado; (2) alimentado em tensão/alimentado em corrente; (3) unidirecional/bidirecional; (4) comutação dissipativa/comutação suave; e (5) fase mínima/fase não-mínima. Na sequência, segue-se com a diferenciação entre as possíveis técnicas, em que destacam-se: capacitor chaveado (*charge pump*), VCM's, indutor chaveado/*voltage-lift*, acoplamento magnético (indutor acoplado, transformador e autotransformador) e conversão multiestágio (cascata, *interleaved*, multinível). Na continuidade, um termo de grande destaque nesse trabalho são as possíveis aplicações para esses conversores — que são abordadas de forma ampla, mostrando um cenário que engloba: tensão de entrada, tensão de saída e potência processada. O trabalho é finalizado com um gráfico radar, que compara algumas das técnicas discutidas.

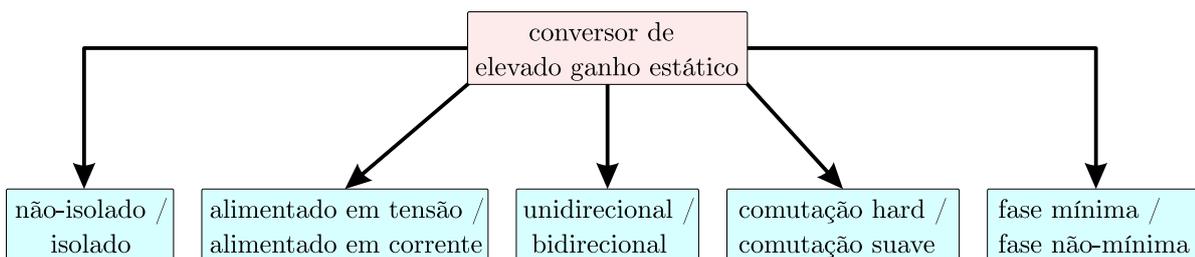


Figura 2.1 – Categorização dos conversores elevadores de tensão (*step-up*) [59].

De acordo com os trabalhos acima existe um grande conjunto de conceitos que, ao serem utilizados, permitem a um conversor apresentar elevado ganho de tensão. Uma das características marcante dessas técnicas é que não podem ser utilizadas de forma isolada, pois não permitem o controle do fluxo de potência — portanto, atuam sempre como coadjuvantes. Seus principais atributos podem ser pontuados em: (1) permitir elevado ganho estático; (2) divisão dos esforços de tensão; (3) divisão dos esforços de corrente; e (4) redução dos picos de tensão e de corrente nos semicondutores durante as comutações.

Assim sendo, em geral, são agregadas aos conversores básicos — por exemplo, conversor *boost*, conversor *flyback*, conversor *sepic*, conversor *half-bridge*, dentre outros.

Isto posto, e a partir desse contexto, este capítulo faz um apanhado geral acerca da maioria dessas técnicas aplicadas aos conversores tradicionais — neste trabalho são estudados com maior afinco o conversor *boost* (não-isolado) e o conversor *flyback* (isolado).

2.1 CONVERSORES BÁSICOS

O emprego dos conceitos, descritos nos trabalhos de revisão, aos conversores básicos surge da necessidade de se contornar algumas deficiências apresentadas por esses conversores. Dependendo da aplicação, essas lacunas, tornam a utilização destes conversores comprometidas e até mesmo inviáveis.

O conversor *boost*, em teoria, com o aumento da razão cíclica (d), permite um ganho estático (M) extremamente elevado. Contudo, na prática isso não se confirma — em geral —, esse ganho fica em torno de quatro vezes. Isso porque valores acima disso estão associados a valores de d extremamente elevados (próximo da unidade), que levam ao comprometimento do rendimento (η) [60]. Ademais, os semicondutores (interruptor e diodo) estão submetidos à tensão total de saída, tal condição não é interessante no processamento de elevada potência associado a ganho estático elevado. Além disso, a curva de ganho estático, considerando as não-idealidades, apresenta crescimento até um ponto de máxima, depois essa curva torna-se decrescente. Logo, operar acima do valor máximo, na busca de aumentar o ganho, apresenta efeito contrário. Portanto, aumentar o valor da razão cíclica, acima do valor máximo, vai fazer com que o ganho diminua ainda mais — com isso as leis de controle aplicadas ao conversor entram em colapso.

O conversor *flyback* possui características parecidas ao conversor *boost*, logo também apresenta limitações semelhantes. Porém, o conversor *flyback* permite uma isolamento galvânica entre a entrada e a saída do conversor por intermédio do emprego de dois indutores acoplados magneticamente ($L_1 \parallel L_2$). Logo, a relação de transformação (n) do $L_1 \parallel L_2$, com $n = n_2/n_1$ ⁽¹⁾, apresenta-se como uma nova variável para se elevar o ganho estático — com isso o ganho fica dependente da razão cíclica e da relação de transformação. Contudo, essa nova variável impõem um novo desafio aos semicondutores, que passam a suportar tensões de bloqueio maiores que o conversor *boost*. Sabe-se que quanto maior for essa tensão de bloqueio no interruptor, maior será sua resistência de canal ($R_{DS_{[on]}}$), que leva a maiores perdas, resultando na redução o rendimento Além disso, esse conversor apresenta problemas relacionados com as indutâncias não-acopladas — comumente designadas por indutâncias de dispersão — que também armazenam energia e durante a etapa de desmagnetização, quando não existe um caminho alternativo para o escoamento

⁽¹⁾ - n_1 é o número de espiras de L_1 ;
- n_2 é o número de espiras de L_2 .

dessa energia, tendem a apresentar problemas aos semicondutores (na forma de sobretenção e sobrecorrente). Tal característica impõe, na maioria dos casos, o uso de circuitos grampeamento/amortecimento (*snubbers*). Essa solução, além de aumentar o número de componentes (elevando os custos), também compromete o rendimento.

2.1.1 Conversor Boost

O circuito do conversor *boost* é mostrado na Figura 2.2(a). Esse conversor pode ser dividido em três estágios. De tal forma que, o estágio de entrada é composto por uma fonte de tensão (v_g) e por um indutor (L_1); enquanto o estágio de saída é constituído por um capacitor (C_o) e pela resistência de carga (R_o); o estágio intermediário — que conecta/desconecta a entrada e a saída, dentro de períodos definidos — é formado por dois semicondutores: interruptor (s_1) e diodo (D_1). Devido ao modo de operação do estágio intermediário, em virtude dos períodos de condução e de bloqueio dos semicondutores, em um dado momento ocorre o armazenamento de energia (por via de v_g, L_1 e s_1), enquanto no período seguinte essa energia é transferida para a saída (por meio de D_1). O princípio de funcionamento dá-se pela comutação de s_1 , a partir de uma modulação por largura de pulso (PWM), que — ao operar no modo de condução contínua (MCC) — resulta em dois estados topológicos. Assim, no estado topológico-1 o indutor armazena energia e o capacitor fornece energia para a saída, enquanto no estado topológico-2 a energia da entrada é transferida para a saída. De forma resumida, têm-se:

- 1) com s_1 em condução, a partir da fonte de tensão v_g , ocorre a magnetização de L_1 (que passa a armazenar energia). Neste intervalo, com D_1 reversamente polarizado, a energia para v_o é provinda de C_o , conforme a Figura 2.2(b);
- 2) com s_1 em bloqueio, e pela polarização direta de D_1 , ocorre a desmagnetização de L_1 (que entrega a sua energia para v_o). Assim, além de R_o receber energia da entrada, C_o passa a acumular cargas, vide Figura 2.2(c).

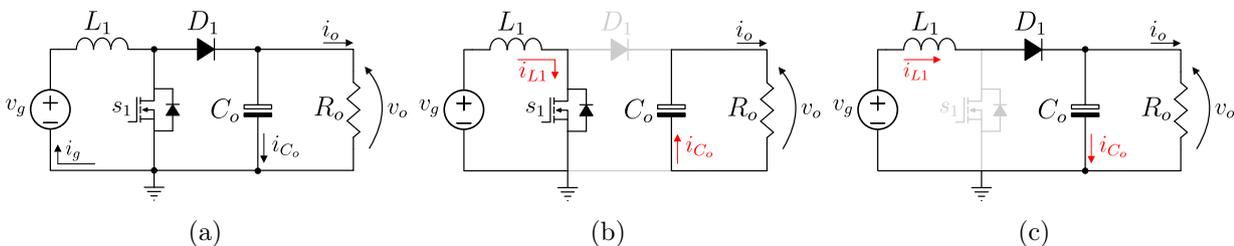


Figura 2.2 – Conversor *boost*. (a) circuito do conversor. (b) etapa-1. (c) etapa-2.

Como já mencionado o conversor *boost*, apesar de permitir elevado ganho de tensão, apresenta restrição relacionada com as perdas internas. Essas perdas são referentes às resistências intrínsecas dos componentes (perdas por condução), às perdas relacionadas

aos semicondutores (perdas por condução e perdas por comutação) e às perdas no indutor (perdas por condução e perdas no núcleo) [61]. Com a finalidade de interpretar o impacto destas perdas no ganho estático pode-se considerar, por exemplo, apenas a resistência (r_{L1}) do indutor L_1 [62]. Um exemplo dessa configuração é mostrada no circuito da Figura 2.3.

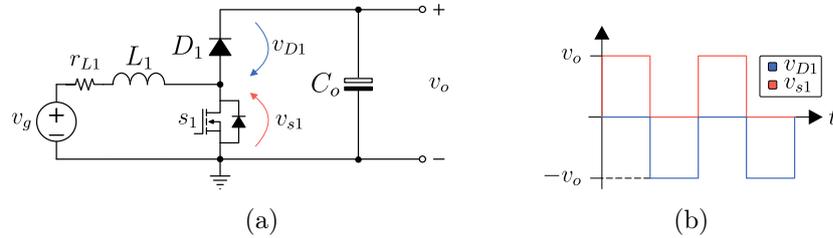


Figura 2.3 – Conversor *boost* com não-idealidades. (a) com resistência r_{L1} . (b) esforços de tensão.

Considerando o balanço de potência, entre a entrada e a saída, é possível especificar o rendimento, conforme a Equação 2.1, que leva ao ganho estático, vide Equação 2.2.

$$\eta \stackrel{\text{def}}{=} \frac{P_o}{P_o + P_{\text{perdas}}} \triangleq \left[\frac{\frac{(v_o)^2}{R_o}}{\frac{(v_o)^2}{R_o} + (i_L)^2 r_{L1}} \right] = \frac{1}{1 + \frac{r_{L1}}{R_o} \frac{1}{(1-d)^2}}, \quad (2.1)$$

$$M \stackrel{\text{def}}{=} \frac{v_o}{v_g} \triangleq \left[\frac{1}{(1-d)} \times \eta \right] = \underbrace{\frac{1}{(1-d)}}_{M \text{ ideal}} \times \underbrace{\frac{1}{1 + \frac{r_{L1}}{R_o} \frac{1}{(1-d)^2}}}_{\text{rendimento}}. \quad (2.2)$$

As expressões (2.1) e (2.2) são apresentadas graficamente na Figura 2.4.

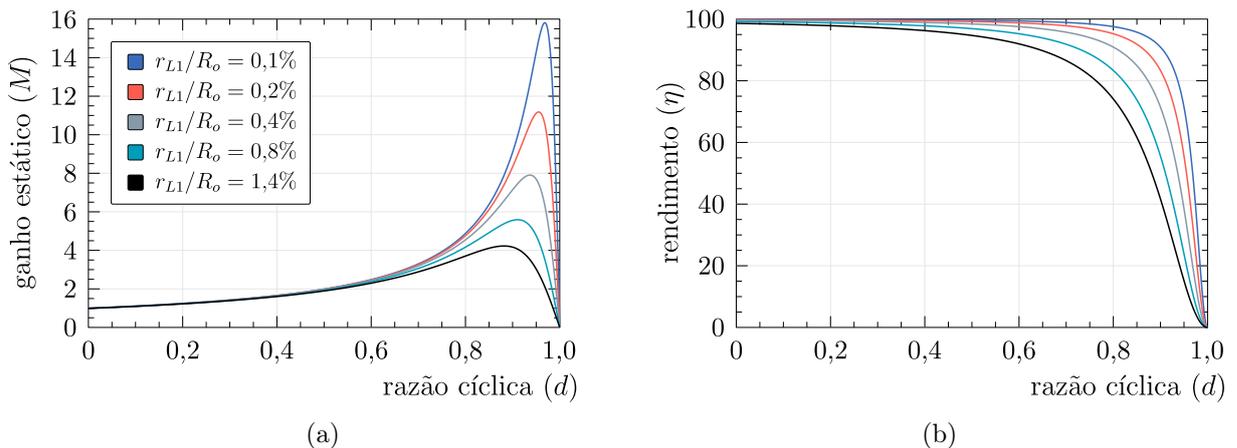


Figura 2.4 – Curvas de desempenho do conversor *boost*.
 (a) ganho estático (M). (b) rendimento (η).

Na Figura 2.4 é possível identificar duas regiões. Na primeira, com razão cíclica de até aproximadamente 0,6 o ganho estático (que fica em torno de 2 vezes) sofre influência praticamente nula da resistência do indutor. Porém, acima desse patamar, na segunda

região, o valor do ganho estático passa a ser influenciado fortemente por r_{L1} — e quanto maior for o valor da razão cíclica maior será essa interferência, tanto no ganho quanto no rendimento. Portanto, com elevados valores de r_{L1} têm-se uma redução no ganho estático e no rendimento do conversor. Logo, e em teoria, para que não ocorra comprometimento de M e η não é interessante operar com razão cíclica superior 0,6.

O ponto no qual ocorre o maior ganho estático, que tem seu valor alterado por r_{L1} , está relacionado com um determinado valor da razão cíclica. Assim, para a determinação desse ponto de operação considera-se à derivada da [Equação 2.2](#) em relação à razão cíclica. Na sequência, igualando-a a zero chega-se ao ponto de operação em que ocorre a razão cíclica máxima (d_{\max}), que resulta na máxima tensão de saída [63], de acordo com,

$$\frac{d}{dd} \left[\frac{1}{(1-d)} \times \frac{1}{1 + \frac{r_{L1}}{R_o} \frac{1}{(1-d)^2}} \right] = 0, \quad (2.3)$$

Resolvendo a [Equação 2.3](#) chega-se na [Equação 2.4](#),

$$d_{\max} = 1 - \sqrt{\frac{r_{L1}}{R_o}}. \quad (2.4)$$

A partir da [Equação 2.4](#), e substituindo-a na [Equação 2.1](#) e na [Equação 2.2](#), são obtidas as expressões da máxima tensão de saída [$v_o(d_{\max})$] e do rendimento [$\eta(d_{\max})$] para esse ponto de operação,

$$v_o(d_{\max}) = \frac{v_g}{2} \sqrt{\frac{R_o}{r_{L1}}}, \quad (2.5)$$

$$\eta(d_{\max}) = \frac{v_o(d_{\max})}{v_g} \sqrt{\frac{r_{L1}}{R_o}}. \quad (2.6)$$

Outra maneira de evidenciar a dependência do ganho estático e do rendimento para com r_{L1} é mediante uma simulação numérica. Para isso, é preciso das expressões da corrente de entrada (i_L) e da tensão de saída (v_o), que são definidas por,

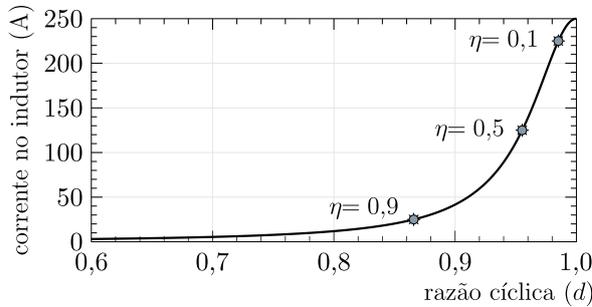
$$i_L = \frac{v_g}{R_o(1-d)^2 + r_{L1}}, \quad (2.7)$$

$$v_o \triangleq [M \times v_g] = \frac{v_g}{(1-d)} \times \frac{1}{1 + \frac{r_{L1}}{R_o} \frac{1}{(1-d)^2}}. \quad (2.8)$$

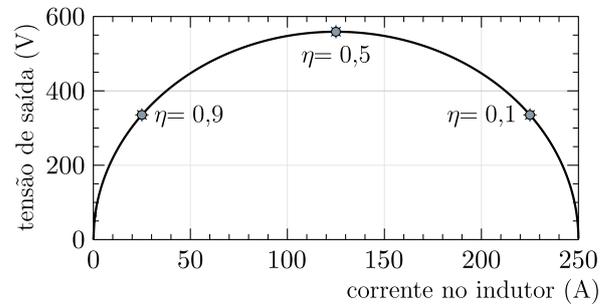
Além das expressões acima, para a simulação numérica, foram considerados os dados da [Tabela 2.1](#) — nesta tabela, P_o significa a potência de saída e f_s denota a frequência de comutação. A metodologia para especificação do indutor e do capacitor é apoiada nos conceitos discutidos em [64]. Os resultados dessa simulação são expressos graficamente a partir das curvas da [Figura 2.5](#).

Tabela 2.1 – Parâmetros para simulação numérica do conversor *boost*.

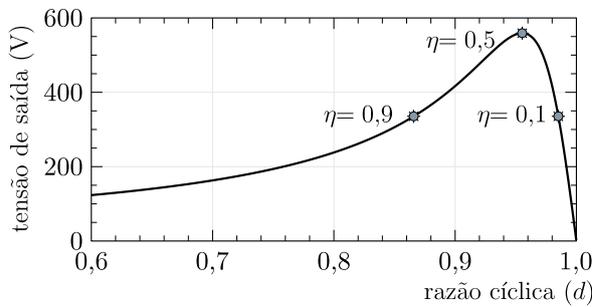
v_g [V]	M	d	r_{L1} [Ω]	P_o [W]	v_o [V]	R_o [Ω]	f_s [kHz]	L_1 [μ H]	C_o [mF]
50	4	0,758	0,1	400	200	100	50	460	3



(a)



(b)



(c)

Tabela 2.2 – Resultados de simulação.

d	η	M	i_L [A]	v_o [V]
0,758	0,97	4,00	8,27	200
0,865	0,90	6,70	25,00	335
0,955	0,50	11,18	125,00	559
0,985	0,10	6,70	225,00	335

- ponto de operação: $M = 4$, $P_o = 400$ W.
- ponto de operação: para máxima v_o .

 Figura 2.5 – Resultados da simulação numérica do conversor *boost*.

Na primeira região, até aproximadamente $d = 0,6$ existe um comportamento quase-linear (tal propriedade já foi evidenciada na Figura 2.4(a)), devido à essa característica as curvas abaixo desse valor foram suprimidas nos gráficos da Figura 2.5. Com base nisto, pode-se assumir que, abaixo desse ponto de operação, ao incremento da razão cíclica ocorre um aumento contínuo e quase-linear na corrente de entrada e na tensão de saída.

Na segunda região, para $0,6 \leq d \leq d_{\max}$, o conversor tem comportamento não-linear. Assim, com um pequeno incremento na razão cíclica, por exemplo, ocorre uma variação mais acentuada tanto na corrente de entrada quanto na tensão de saída, conforme mostra a Figura 2.5(a) e a Figura 2.5(c). Nesta região, no ponto de operação em que $d = d_{\max}$ (dada pela Equação 2.4) ocorre à máxima tensão de saída (conforme a Equação 2.5). Para esse ponto de operação, apesar do conversor apresentar ganho de tensão acima de 10 vezes, o rendimento é deteriorado e apresenta um valor igual a 50%, ou seja, metade da potência processada pelo conversor é dissipada, por efeito *joule*, na resistência r_{L1} .

Por fim, na terceira região, com $d \geq d_{\max}$, o conversor entra em uma região de elevada razão cíclica e com severas perdas internas, vide Figura 2.5(b) e Tabela 2.2. Como consequência, o rendimento é extremamente baixo. Além disso, elevada razão cíclica não é recomendada dada a limitação física dos semicondutores, que apresentam um tempo de

entrada em condução e de desligamento (finitos e diferentes de zero). Assim, o tempo de desligamento deve ser menor que o período no qual o interruptor está bloqueado. Ademais, nessa região ao aumento a razão cíclica ocorre uma diminuição da tensão de saída. Com base nisto, é impraticável operar nesse ponto de operação.

2.1.2 Conversor Flyback

O conversor *flyback* possibilita o isolamento galvânico entre a fonte de entrada e a carga [65]. Comumente diz-se que esse isolamento dá-se pela utilização de um transformador, porém esse conversor armazena energia durante uma de suas etapas de funcionamento. Logo, tal feito não é possível com o emprego de um transformador. Portanto, para essa finalidade utiliza-se no mínimo dois indutores que, devido a sua disposição geométrica em um mesmo núcleo, tornam-se acoplados magneticamente. Isto posto, para o conversor *flyback* é possível apontar algumas singularidades [66, 67]: (1) permite isolação; (2) acumula energia; (3) opera com diferentes níveis de tensão; (4) a tensão de saída pode ser positiva ou negativa; (5) pode apresentar mais de uma saída.

O conversor *flyback* é originado do conversor *buck-boost*, conforme mostram os circuitos da Figura 2.6, sendo formado pelo estágio de entrada, que é dado pela fonte de entrada (v_g), pelo indutor (L_1) e pelo interruptor (s_1); enquanto o estágio de saída é constituído pelo indutor (L_2), pelo diodo (D_1), pelo capacitor (C_o) e pela resistência de carga (R_o). O processo de funcionamento dá-se pela comutação de s_1 , que em condução permite a magnetização de L_1 (que passa a armazenar energia). Nesta etapa, devido à polaridade dos enrolamentos de L_1 e de L_2 , o diodo D_1 fica reversamente polarizado, assim a energia para a carga R_o é fornecida pelo capacitor C_o . Durante a etapa de bloqueio de s_1 , com a suspensão da corrente na entrada e devido a impossibilidade de interrupção do fluxo magnético em L_1 , e por existir um acoplamento magnético entre os indutores ($L_1 \parallel L_2$), ocorre a transferência de energia de L_1 para L_2 . Nessa situação, com o aumento da tensão em L_2 , ao ponto de se tornar maior que a tensão v_o , o diodo D_1 fica diretamente polarizado — com isso, ocorre um fluxo de potência da entrada para a saída. Desta forma, L_1 é desmagnetizado e, além de R_o receber energia, o capacitor C_o acumula cargas.

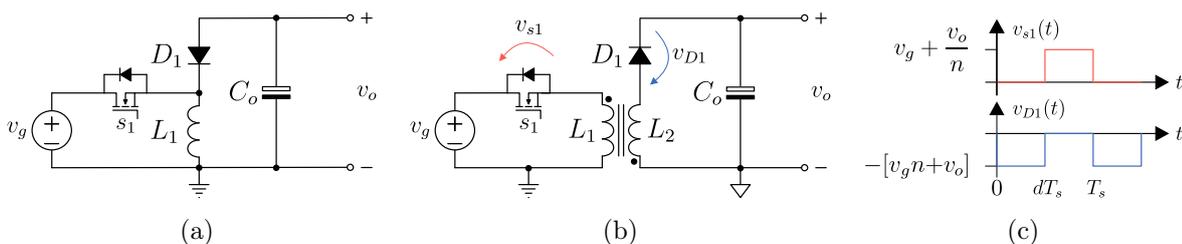


Figura 2.6 – Derivação do conversor *buck-boost* para o conversor *flyback*.

(a) conversor *buck-boost*. (b) conversor *flyback*.

(c) esforços de tensão nos semicondutores do conversor *flyback*.

Embora exista uma grande variedade de pontos a serem explorados no conversor *flyback*, muitas dessas particularidades são semelhantes ao conversor *boost* (que já foi discutido anteriormente), exceto pelos valores das tensões, das correntes e do ganho estático que são dependentes da relação de transformação (n), conforme mostra a Figura 2.6(c). Além disso, outro tópico de grande interesse está relacionado com os indutores de dispersão. Neste trabalho, o indutor acoplado (formado por $L_1 \parallel L_2$) — a fim de facilitar o entendimento — é substituído por um modelo equivalente [68]. Esse modelo é constituído por: um indutor magnetizante (L_m); um indutor de dispersão (L_{k1}) referenciado ao primário e um indutor de dispersão (L_{k2}) referenciado ao secundário; além de um transformador (T_r). O indutor L_m permite armazenar energia, enquanto T_r especifica a relação de transformação (o ganho de tensão). Para isso, ao considerar o conversor operando em MCC, surgem dois estados topológicos (que estão associados à modulação PWM empregada em s_1), enquanto em MCD três estados topológicos descrevem a operação do conversor — a partir disso, são estabelecidos alguns parâmetros durante as comutações. Esses conceitos são representados na Figura 2.7. Nessa figura, em MCC $\rightarrow L_{k1} = 1,3 \mu\text{H}$ e $L_m = 5,9 \text{ mH}$; em MCD $\rightarrow L_{k1} = 0,25 \mu\text{H}$ e $L_m = 25 \mu\text{H}$ — nos dois modos de operação $L_{k2} = n^2 \times L_{k1}$.

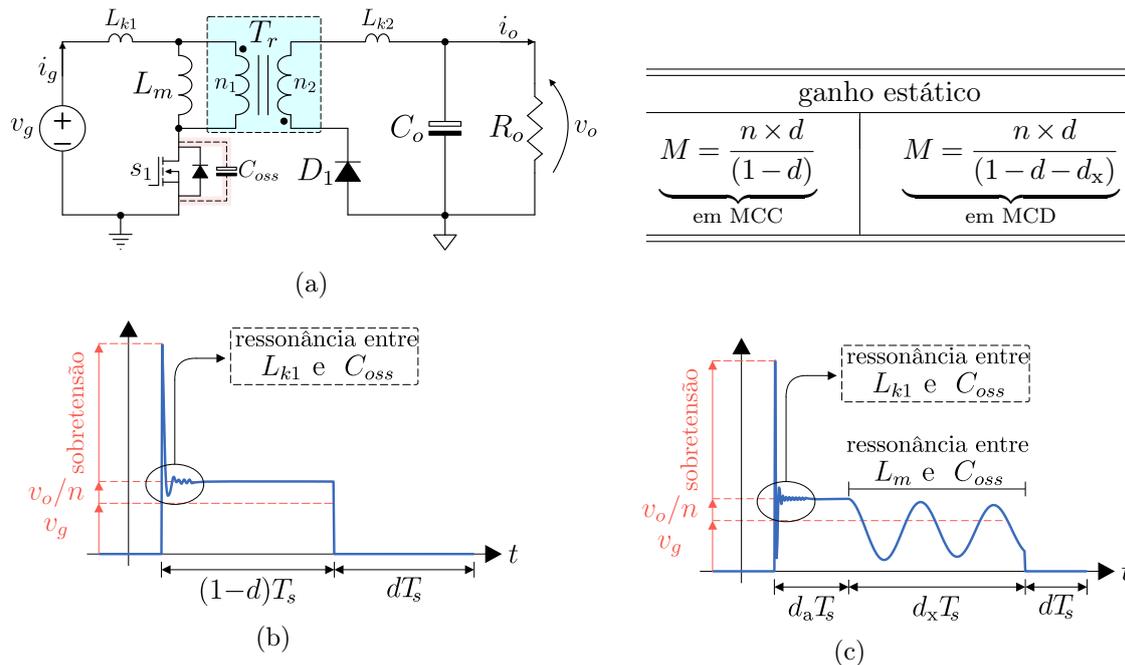


Figura 2.7 – Curvas de desempenho do conversor *flyback*.

(a) Circuito do conversor com modelo equivalente.

(b) Tensão no interruptor em MCC. (c) Tensão no interruptor em MCD.

As formas de onda, tanto da Figura 2.7(b) quanto da Figura 2.7(c), evidenciam que a energia oriunda dos indutores de dispersão apresentam-se, durante as comutações, como sobretensão no interruptor (oriunda da ressonância entre L_{k1} e C_{oss}). Dependendo, dos valores dessas indutâncias e capacitâncias, os picos de sobretensão podem ser extremamente elevados — daí da necessidade de circuitos do tipo *snubber* [69].

2.1.3 Limitações dos Conversores Básicos e Possíveis Soluções

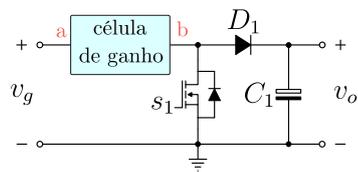
A partir da explanação realizada algumas limitações para o conversor *boost* e para o conversor *flyback* ficaram evidenciadas. Para o conversor *boost* as maiores restrições são correlatas as perdas internas [70]. Essas perdas tendem a comprometer de maneira acentuada o rendimento. Com isso, a solução empregada é a redução do ganho de tensão. Logo, comprometendo o objetivo de processar energia com elevado ganho estático [71]. Por outro lado, o conversor *flyback*, devido à relação de transformação de dois indutores acoplados permite um maior ganho estático. Contudo, os problemas associados as indutâncias não-acopladas direcionam à necessidade de um maior número de componentes (a partir de circuitos *snubbers*, aumentando os custos), que por sua vez levam a uma diminuição do rendimento [72]. Com isso, existe um caminho de via dupla. Ao passo que permite aumentar o ganho de tensão, existem algumas dificuldades de se obter tal ganho (sobretensão, indutâncias de dispersão). Logo, um meio termo, na maioria dos casos, é empregado. Essa solução aponta para o processamento de reduzidas potências e ganho estático moderado.

Portanto, tanto o conversor *boost*, quanto o conversor *flyback* estão condicionados a operar com potências reduzidas. Para contornar tal imposição, algumas técnicas de elevado ganho estático são encontradas na literatura. Cita-se:

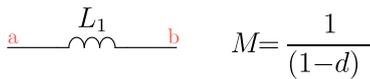
- 1) indutor chaveado (IC) [73], capacitor chaveado (CCh) [74] e células multiplicadoras de tensão [75, 76]. As células com indutor chaveado passivas, em geral, ficam localizadas na entrada do conversor (não permitem divisão dos esforços de corrente e de tensão nos semicondutores, auxiliam apenas no ganho estático) As células multiplicadoras de tensão, geralmente, localizadas na saída (além do auxílio no ganho de tensão, normalmente, possibilitam a divisão da tensão da saída (v_o) entre os semicondutores) [77];
- 2) Outra possibilidade interessante é mediante conversores multiestágio. Esses conversores podem ser divididos em: *interleaved-IPOP* (conexão paralela na entrada e na saída) [78, 79], *interleaved-IPOS* (conexão em paralelo na entrada e série na saída) [80, 81] e cascata (conversores conectados em série) [82]. Em geral, são utilizados em aplicações de elevado processamento de energia [83];
- 3) É possível obter ganho de tensão a partir do emprego de indutores acoplados, transformadores e autotransformadores, que por meio da relação de transformação inserem uma nova variável para regulação da tensão de saída [84]. Contudo, essa solução tende a ter problemas relacionados com o fluxo disperso [85];
- 4) Com a finalidade de diminuir os efeitos indesejados das indutâncias de dispersão, na literatura, encontra-se em vários trabalhos a combinação de indutores acoplados com CCh/VMC [86, 87, 88].

2.2 INDUTOR CHAVEADO

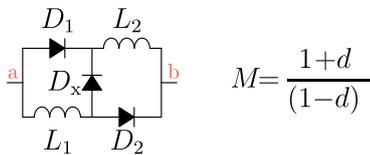
Na Figura 2.8 é mostrado o circuito do conversor *boost* com algumas configurações de células a indutor chaveado (IC) (do inglês *switched inductor* (SI)), que são alocadas na entrada do conversor. Neste trabalho optou-se por abordar apenas soluções com elementos passivos (diodos), embora seja possível utilizar semicondutores ativos para tal finalidade (como por exemplo, MOSFETs). Nesse circuito, a partir da fonte de entrada, os indutores são energizados e armazenam energia em paralelo e são desenergizados em série [89]. Desta forma, e devido aos dois indutores, a tensão de saída é maior quando comparada com o conversor *boost* convencional (que possui apenas um indutor) [90].



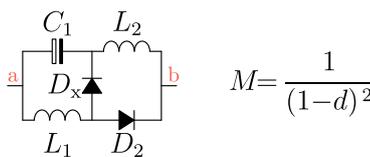
(a) *boost* c/ célula de ganho.



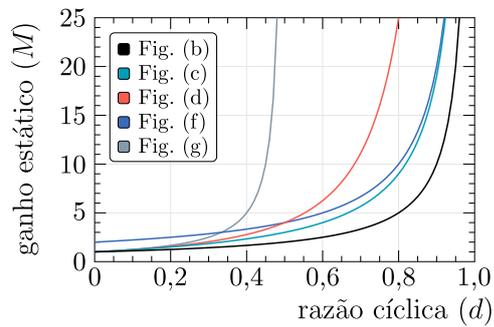
(b) célula: indutor simples.



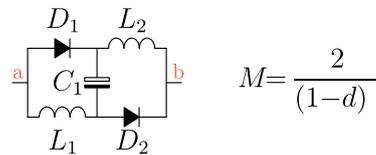
(c) célula: indutor chaveado.



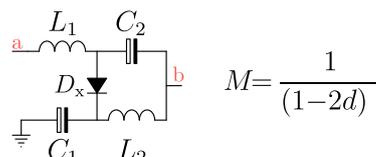
(d) célula: R^2P^2 .



(e) ganho estático.



(f) célula: indutor chaveado e *superlift*.



(g) célula: *QZ-source*.

Figura 2.8 – Conversor *boost* com células a indutor chaveado passivas.

A célula a indutor chaveado foi apresentada em [73]. Nesse trabalho a célula é concebida a partir de semicondutores passivos, facilmente agregada ao conversor *boost*. Já em [91] a comutação entre os indutores é realizado com interruptores ativos.

A técnica conhecida como R^2P^2 , inicialmente, foi desenvolvida para ser aplicada em retificadores para correção do fator de potência (CFP) [92, 93, 94]. Nessa metodologia ocorre uma supressão do processamento redundante de energia. Assim, parte da energia é processada apenas por um dos estágios de conversão. A aplicação desses conceitos ao conversor *boost* podem ser vistos em [95, 96].

A metodologia do tipo *superlift* no conversor *boost* foi apresentada e discutida em [97]. Cabe destacar que nesse trabalho são utilizados dois diodos adicionais, conforme originalmente proposto em [98, 99]. Contudo, do ponto de vista de ganho estático, esses diodos são desnecessários — de forma que a sua supressão não traz prejuízos.

Por fim, a técnica conhecida como *QZ-source* — inicialmente concebida para ser aplicada em inversores (CC-CA) — permite na entrada do conversor o acoplamento de fonte de tensão ou fonte de corrente [100, 101]. Esse princípio pode ser aplicado em conversores CC-CC, como para o conversor *boost* que pode ser visto em [102, 103, 104].

Dado o fato que essas células estão localizadas na entrada do conversor é importante observar a corrente de entrada em cada configuração — dada a particularidade de cada estrutura, a corrente média na entrada e a sua ondulação apresentam características diferentes entre essas células. Isto posto, na Tabela 2.3 são mostradas a expressão da corrente média de entrada (i_g) e a expressão da ondulação da corrente de entrada (Δi_g) do conversor *boost*, associada a cada célula presente na Figura 2.8, a ondulação relativa de corrente da entrada (β), que é dada pela relação $\Delta i_g/i_g$. Nessa tabela, a célula de indutor chaveado + *superlift* é a única que não apresenta dependência apenas dos indutores na equação da ondulação de corrente — por estar em paralelo com os indutores, durante a etapa de magnetização, a resistência série equivalente (RSE) do capacitor C_1 é a variável de maior mérito na limitação da corrente de entrada.

Tabela 2.3 – Característica da corrente de entrada de células a indutor chaveado.

Célula	i_g	Δi_g	β
indutor simples	$\frac{v_g}{R_o} \times \frac{1}{(1-d)^2}$	$\frac{v_g d}{L_1 f_s}$	$d(1-d)^2$
IC	$\frac{v_g}{R_o} \times \frac{(1+d)^2}{(1-d)^2}$	$\frac{3v_g d}{L_1 f_s}$	$\frac{3d(1-d)^2}{(1+d)^2}$
$R^2 P^2$	$\frac{v_g}{R_o} \times \frac{1}{(1-d)^4}$	$\frac{v_g [R_o d(5-2d)(1-d)^3 + L_1 f_s]}{2R_o L_1 f_s (1-d)^4}$	$\frac{d(d-1)^3(2d-5)}{d} + \frac{L_1 f_s}{2R_o}$
IC + <i>superlift</i>	$\frac{v_g}{R_o} \times \frac{4}{(1-d)^2}$	$\frac{v_g - v_{C1}}{R_{eq}} + \frac{2v_g d}{L_1 f_s}$	$(1-d)^2 \times \frac{2dR_{eq} + L_1 f_s \Delta_v}{4R_{eq}}$
<i>QZ-source</i>	$\frac{v_g}{R_o} \times \frac{1}{(1-2d)^2}$	$\frac{v_g}{L_1 f_s} \times \frac{(d-d^2)}{(1-2d)}$	$(d-d^2)(1-2d)$

As equações de ondulação relativa de corrente são representadas de forma gráfica na Figura 2.9, para isso foram considerados os parâmetros da Tabela 2.4.

Tabela 2.4 – Parâmetros de simulação do conversor *boost* a indutor chaveado.

L_1 [μH]	R_o [Ω]	R_{eq} [Ω]	f_s [kHz]	Δ_v [%]
250	100	0.1	50	1,5

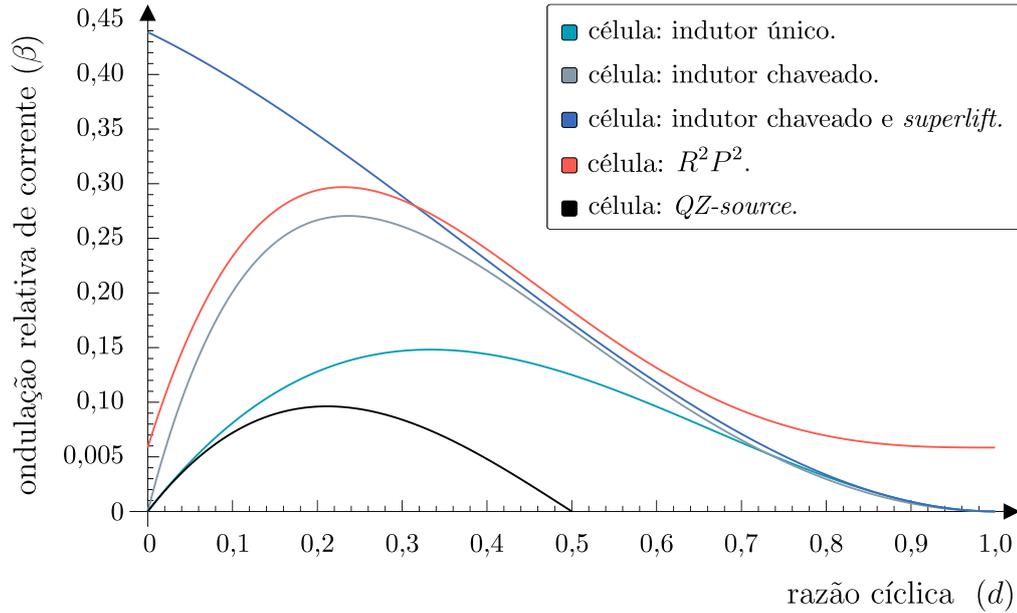


Figura 2.9 – Ondulação relativa de corrente para o conversor *boost* com indutor chaveado.

Da [Figura 2.9](#), nota-se que até a razão cíclica de aproximadamente 0,3 a célula IC + *superlift* apresenta a maior ondulação de corrente relativa em relação as demais células — com característica de exponencial decrescente (dada pelo fator $L_1 \times f_s \times \Delta_v$). Acima desse valor quem demonstra uma ondulação maior é a célula R^2P^2 . Logo na sequência, quem apresenta um valor relativamente elevado é a célula a indutor chaveado (IC), com valor superior ao conversor *boost* com indutor simples, devida a configuração em série de dois indutores na etapa de desmagnetização. Por fim, quem impõem a menor ondulação relativa de corrente ao conversor é a célula *QZ-source*, embora para uma operação em elevado ganho estático o valor da razão cíclica fique limitada em 0,5 — acima desse valor, com o aumento da razão cíclica, ocorre uma diminuição da tensão de saída.

2.3 CAPACITOR CHAVEADO

Os circuitos a capacitor chaveado (CCh) têm por finalidade, a partir dos estados topológicos do conversor, a transferência de carga entre capacitores (do inglês *charge pump*). De maneira geral, um capacitor em uma etapa de comutação, dentro de um período total, é energizado por intermédio de uma fonte (acumulando cargas, ou seja, armazenando energia). Na etapa subsequente esse capacitor é desenergizado (transferindo sua energia a outro capacitor). Tal feito é possível a partir da associação dos capacitores com semicondutores (interruptores e diodos), formando uma célula de comutação, estabelecendo assim um caminho para a transferência de cargas entre esses capacitores. Dessa forma, a tensão final sempre será a tensão de entrada multiplicada pelo número de estágios (células de comutação). Além disso, este tipo de configuração submete os semicondutores a apenas uma determinada fração da tensão total — sendo isso um grande atrativo [105].

Dentre as várias células multiplicadoras de tensão — utilizadas em conversores estáticos de potência e que são apresentadas na Figura 2.10 —, pode-se citar a célula: *Dickson* [106], *Ladder* [107], *Cockcroft–Walton* [108] e *Fibonacci* [109].

Na Figura 2.10, s_1 e s_2 são utilizados interruptores ativos (operando com pulso fixo de comutação), que por sua vez permitem a troca de energia entre os capacitores. A fim de simplificar o conversor e reduzir os custos, existe a possibilidade de substituir alguns interruptores ativos (MOSFET) por interruptores passivos (diodos), como pode ser visto em [110, 111, 112, 113].

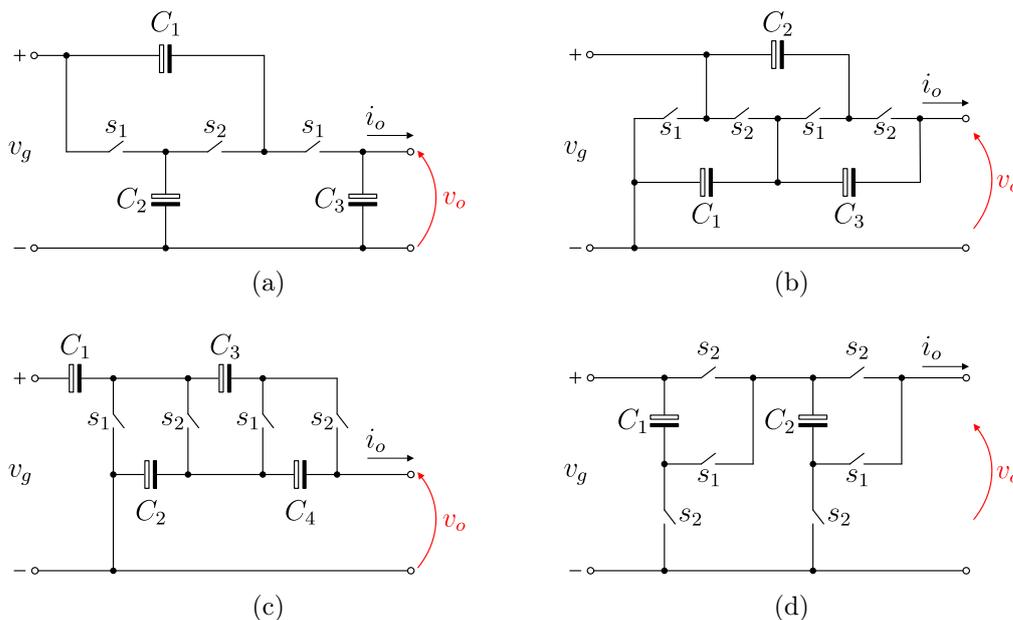


Figura 2.10 – Células a capacitor chaveado.

(a) *Dickson*. (b) *Ladder*. (c) *Cockcroft–Walton*. (d) *Fibonacci*.

Circuitos constituídos puramente por capacitor chaveado proporcionam, entre os estágios, a divisão de tensão (quando abaixador) ou a multiplicação de tensão (quando elevador). Ou seja, desconsiderando possíveis perdas, cada estágio apresenta um valor de tensão praticamente constante e que é dependente do estágio anterior. Assim, em síntese, as tensões desses estágios são imunes à razão cíclica, o que acaba gerando um problema, porque não permitem a regulação da tensão de saída, ou seja, não possibilita o controle do fluxo de potência. Dessa forma, este tipo de conversor acaba por ter sua utilização limitada em aplicações específicas, nas quais a tensão de saída é praticamente fixa. Contudo, devido à resistência série equivalente dos capacitores e as resistência das trilhas e/ou fios, a tensão de saída tem um pequeno ciclo de variação, isso pode se visto em [114, 115].

Uma alternativa para contornar tal situação é mediante à integração entre conversores. Isso é realizado por intermédio da junção dos conversores a capacitor chaveado com os conversores que armazenam energia a partir de elementos magnéticos (indutores). Os conversores que possuem indutores na sua estrutura apresentam comportamento de-

pendente da razão cíclica, permitindo a regulação da tensão de saída, conseqüentemente, controlando o fluxo de energia entre a entrada e a saída. Assim sendo, a união de capacitor chaveado com conversores convencionais formam os conversores híbridos [116], que agregam as vantagens de ambos. Desta forma, têm-se: (1) regulação de tensão (conversor com indutor); e (2) divisão de tensão nos semicondutores (capacitor chaveado), além da multiplicação da tensão de saída.

O primeiro trabalho que versa sobre conversores híbridos talvez seja o artigo de [Harrigill e Myers](#)[117], do ano de 1976, no qual os autores, em uma configuração *buck-boost*, utilizam células multiplicadoras de tensão para regulação de tensão. Na década de 1999 outro trabalho aplica a junção de conceitos (indutor + VMC) [118]. Contudo, o trabalho mais conhecido sobre conversores híbridos foi apresentado em [119], neste trabalho os autores propõem a junção do conversor *boost* com a célula a capacitor chaveado (configuração *Ladder*) denominando-o como conversor multinível. Essa denominação advém da divisão da tensão de saída na qual os semicondutores estão submetidos. Em [120, 121] utilizando esse mesmo conceito — e aplicando-o em outros conversores básicos já conhecidos — é proposta uma família de conversores híbridos.

A aplicação das células *Dickson*, *Ladder* e *Cockcroft–Walton*, juntamente com o conversor *boost*, foi apresentada e discutida em [122]. A [Figura 2.11](#) mostra algumas configurações do conversor *boost*-híbrido — nesta figura, de acordo com [122, 123, 124], o ganho de tensão do conversor *boost* com a célula de capacitor chaveado: *Dickson*, *Ladder* e *Cockcroft–Walton* é obtido por via de,

$$Dickson \implies M \triangleq \frac{v_o}{v_g} = \frac{(\gamma + 1)}{2} \times \frac{1}{(1 - d)}, \quad \forall [\gamma = \text{ímpar}], \quad (2.9)$$

$$Ladder \implies M \triangleq \frac{v_o}{v_g} = \frac{(\gamma + 1)}{2} \times \frac{1}{(1 - d)}, \quad \forall [\gamma = \text{ímpar}], \quad (2.10)$$

$$Cockcroft \implies M \triangleq \frac{v_o}{v_g} = \frac{\gamma}{2} \times \frac{1}{(1 - d)}, \quad \forall [\gamma = \text{par}], \quad (2.11)$$

em que, γ corresponde ao número de diodos.

Embora apresentem o mesmo número de componentes, vide [Figura 2.11](#), e que o ganho estático das células *Dickson* e *Ladder* também seja igual, conforme a [Equação 2.9](#) e a [Equação 2.10](#), o que as torna diferente é o valor da tensão aplicada no capacitor de saída. Essa afirmação é verificada na Tabela 2.4, contida na [Figura 2.11](#), em que v_{C3} para a configuração *Dickson* é igual a tensão total de saída (v_o). Enquanto na célula *Ladder* a tensão em C_3 equivale a metade de v_o , isto é, $v_{C3} = v_o/2$. Tal apontamento é interessante, dado o fato em que as vezes pode-se encontrar dificuldades para a obtenção de capacitores de elevada capacitância e elevada tensão. Por fim, em termos de quantidade de componentes e esforços de tensão nos capacitores a célula *Cockcroft–Walton* apresenta as maiores quantidades, para o mesmo ganho estático, colocando-a em desvantagem em relação as demais.

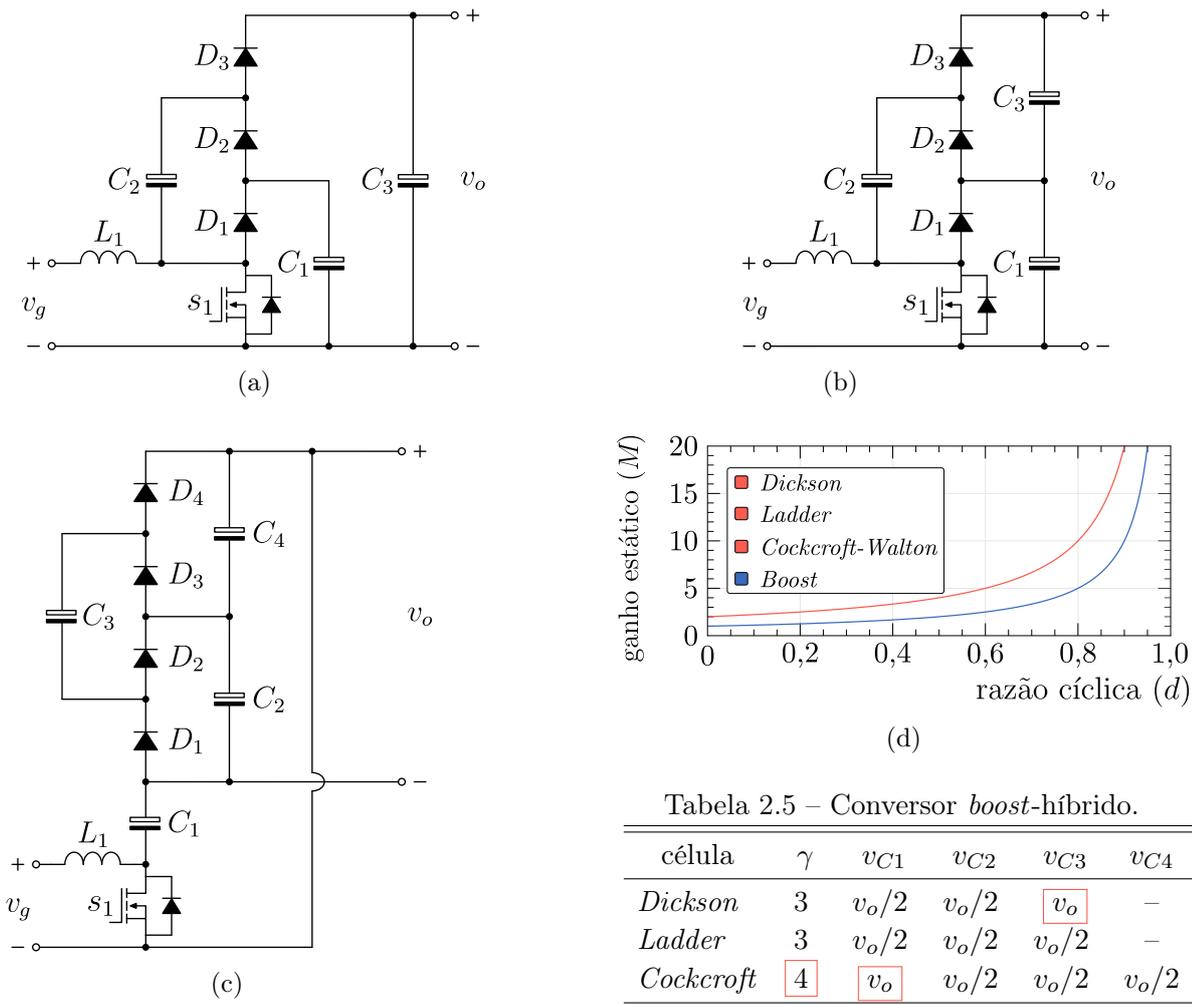


Figura 2.11 – Conversor *boost*-híbrido.

(a) Conversor *boost* + célula *Dickson*. (b) Conversor *boost* + célula *Ladder*.
 (c) Conversor *boost* + célula *Cockcroft*. (d) Ganho estático (M).

2.4 MULTIESTÁGIO

Os conversores multiestágios são caracterizados pelo processamento de energia a partir de mais de um estágio (de forma que, em uma estrutura podem existir vários estágios). Isto posto, surgem algumas configurações, de acordo com as seguintes conexões:

- 1) série, para fornecer maior ganho de tensão; ou em
- 2) paralelo, para divisão de corrente e/ou tensão; ou ainda, em
- 3) série/paralelo.

Dada essas características, este tipo de configuração permite que a corrente de entrada e a tensão de saída sejam seccionadas, possibilitando um maior grau de liberdade no processamento de energia. A partir desse contexto, neste tipo de estrutura, a principal finalidade é a divisão de potência entre os estágios — visando a redução das perdas internas e a redução dos esforços (tensão e corrente) nos dispositivos semicondutores.

Em algumas aplicações, como por exemplo, em sistemas de elevada potência é atraente a divisão da corrente de entrada em fases. Essa divisão possibilita um menor esforço de corrente nos semicondutores de entrada (que conduzem somente uma parcela da corrente total), também permite a redução do volume dos magnéticos (que processam apenas uma determinada fração da potência total). Ademais, a frequência da ondulação da corrente de entrada passa a ser múltipla da quantidade de fases. Com isso, ocorre uma redução do tamanho (peso e volume) nos filtros de entrada.

Essa mesma metodologia, quando aplicada à etapa de saída, permite que a tensão de saída do conversor seja obtida a partir de conexões: (1) em cascata; ou (2) em configurações empilhadas (isto é, conexão em série). Em configurações cascata tem-se um aumento significativo de tensão, ao passo de um menor rendimento. Por outro lado, nas configurações empilhadas o ganho de tensão é menor, contudo, o rendimento na maioria das vezes é maior que na configuração cascata.

Na sequência são destacadas as configurações: (1) *interleaved-IPOP* (conexão paralela na entrada e conexão paralela na saída); (2) *interleaved-IPOS* (conexão paralela na entrada e conexão série na saída); e (3) cascata (conexão cascata de conversores).

2.4.1 Interleaved-IPOP

O conceito intercalado, do inglês *interleaved*, consiste na divisão da corrente em fases. Essa metodologia é bastante atraente em conversores de elevado ganho estático, isso porque, em tais conversores, a corrente de entrada é bem superior a corrente de saída. Desta forma, isso garante uma redução da corrente circulante nos elementos de entrada do conversor, o que acarreta menores perdas nos dispositivos semicondutores e uma redução no tamanho dos indutores. Na configuração *interleaved-IPOP* os conversores são conectados em paralelo na entrada e em paralelo na saída — para o conversor *boost*, nessa condição, as fases usam o mesmo capacitor de saída. Na [Figura 2.12](#) é apresentado um exemplo dessa estrutura, com o conversor *boost-interleaved-IPOP* com n fases.

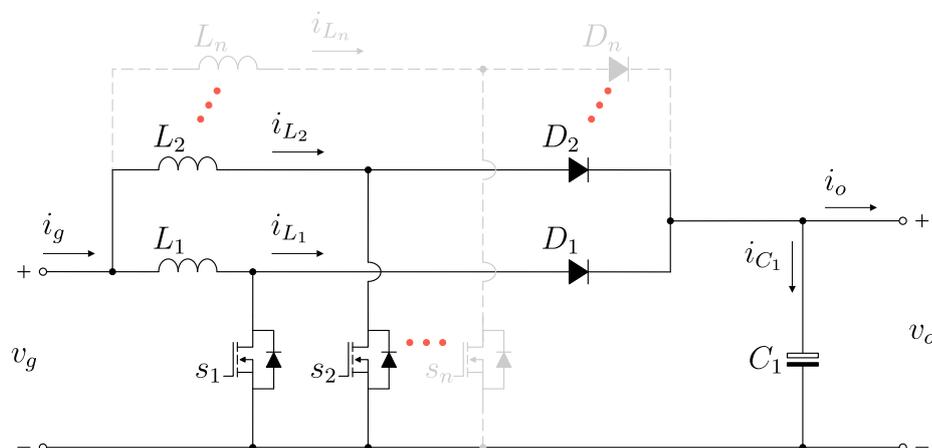


Figura 2.12 – Conversor *boost-interleaved-IPOP* com n fases.

Para a verificação da ondulação de corrente (Δ_{ig}) a metodologia empregada, comumente, resume-se em um conjunto de equações que estão ligadas a quantidade de fases. Dessa forma, para uma configuração em duas fases têm-se duas equações que permitem descrever Δ_{ig} . Cada equação é válida até um determinado valor da razão cíclica, neste caso (com $n = 2$) a equação-1 é válida até $d \leq 0,5$; enquanto a equação-2 é válida para $d \geq 0,5$. Portanto, para um conversor com $n = 4$ existem quatro equações e assim sucessivamente. Em geral, não existe uma solução fechada que contemple todas as possíveis configurações. O que se encontra, na literatura, é uma equação generalizada em que existe mais de um coeficiente associado ao número de fases [125]. Essa afirmação pode ser verificada na Equação 2.12, que é mostrada graficamente na Figura 2.13(a),

$$\Delta_{ig}(i, n, d) = \sum_{i=1}^{i=n} \left[\frac{nd - (i-1)}{n} \times \frac{i - nd}{d(1-d)} \right], \quad (2.12)$$

em que, n é o número de fases, d é a razão cíclica e i denota a quantidade de intervalos da razão cíclica, com $1 \leq i \leq n$.

Outra maneira de se visualizar essa grandeza de entrada é a partir da ondulação de corrente normalizada ($\overline{\Delta_{ig}}$) — de acordo com [126], por via de uma expressão generalista descrita na Equação 2.13 e demonstrada graficamente na Figura 2.13(b),

$$\overline{\Delta_{ig}} = \left(\frac{nv_o}{Lf_s} \right) \left(\frac{\text{floor}(nd) + 1}{h} - d \right) \left(d - \frac{\text{floor}(nd)}{h} \right), \quad (2.13)$$

em que, v_o é a tensão de saída, L é o indutor e f_s denota a frequência de comutação.

A fim de exemplificar a Δ_{ig} na entrada do conversor, dada em “ n ” fases, foi confeccionada a Figura 2.13 — além de Δ_{ig} , também é mostrada a $\overline{\Delta_{ig}}$. Nesta figura, em geral quanto maior o número de fases, menor será Δ_{ig} e $\overline{\Delta_{ig}}$ — logicamente que, essa afirmação, depende do valor de razão cíclica adotada.

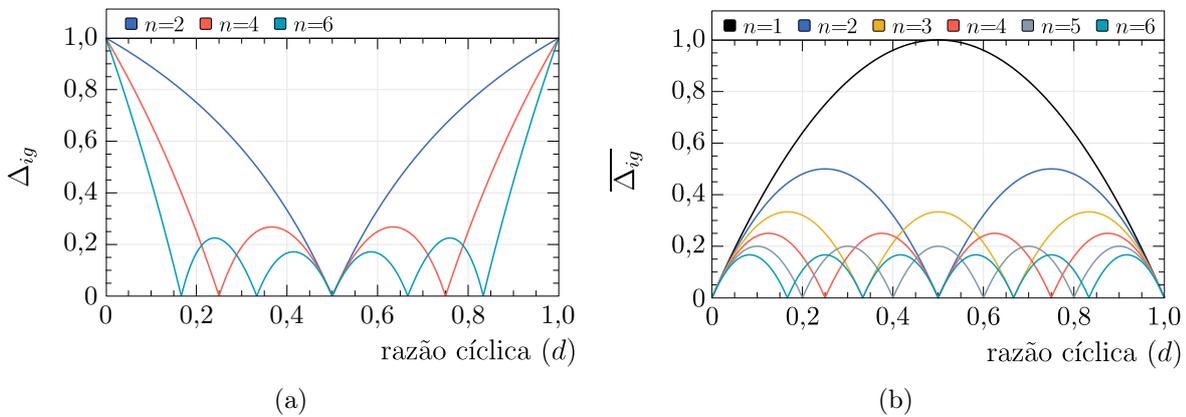


Figura 2.13 – Corrente de entrada no conversor *boost-interleaved-IPOP*.

(a) Ondulação de corrente (Δ_{ig}).

(b) Ondulação de corrente normalizada ($\overline{\Delta_{ig}}$).

2.4.2 Interleaved-IPOS

O conversor *boost-interleaved-IPOS* foi apresentado e discutido em [127], para aplicações em célula combustível. Nesse trabalho os autores propõem uma estrutura com duas fases, denominada *interleaved double dual boost (IDD boost)*, que permite elevado ganho de tensão e baixa ondulação na corrente de entrada [128]. Essa característica é interessante, uma vez que células combustível fornecem energia a partir de elevadas correntes, associadas a tensões reduzidas [129]. Na Figura 2.14 é mostrado um exemplo desta configuração por meio de um conversor *boost-interleaved-IPOS* com duas fases.

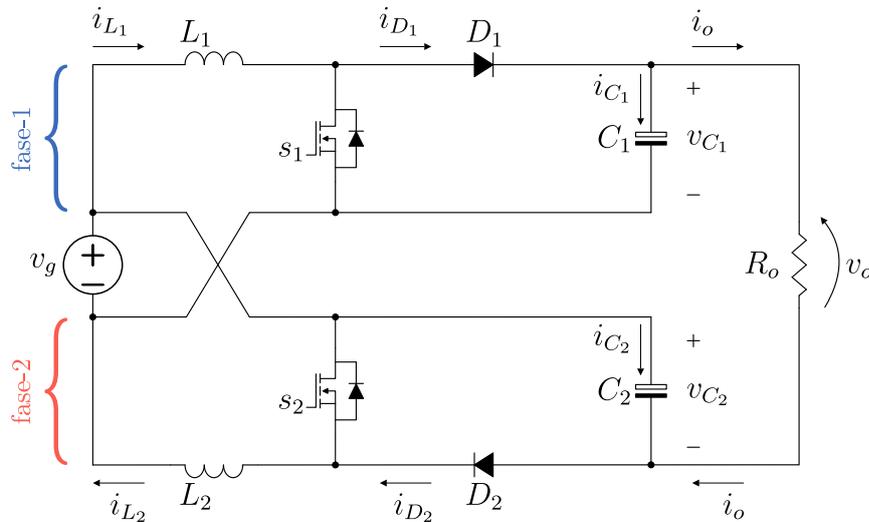


Figura 2.14 – Conversor *boost-interleaved-IPOS* com duas fases.

Da Figura 2.14, por inspeção visual, define-se a tensão nos capacitores de saída, como sendo a própria tensão *boost*,

$$v_{C1} = v_{C2} = \frac{v_g}{(1-d)}, \quad (2.14)$$

ao considerar $v_C = v_{C1} = v_{C2}$, chega-se em,

$$v_o \triangleq [2v_C - v_g] = v_g \times \frac{(1+d)}{(1-d)}, \quad (2.15)$$

A Equação 2.15 mostra que — diferentemente de uma estrutura *interleaved-IPOP*, em que as saídas das fases estão conectadas em paralelo — em uma configuração *interleaved-IPOS* as saídas das fases somam-se.

Ao considerar que $i_L = i_{L1} = i_{L2}$, defini-se a corrente de saída (i_o), a partir de,

$$i_o \triangleq [i_{L1} + i_{L1} - i_g] = 2i_L - i_g, \quad (2.16)$$

Embora a corrente de entrada (i_g), dada pela Equação 2.17, mostre que existe uma relação entre i_g e i_o — em um conversor com elevada taxa de conversão, ao assumir que a corrente nas fases são bem superiores que a corrente de saída, é possível desconsiderar i_o .

Com isso, a corrente de entrada em um conversor *interleaved*-IPOS torna-se igual a corrente de entrada de um conversor *interleaved*-IPOP. Desta forma, herda as características de redução da ondulação da corrente de entrada e garante que essa ondulação tenha uma frequência múltipla do número de fases, mantendo o perfil *interleaved*-IPOP (redução: dos filtros de entrada, do volume dos magnéticos e das perdas nos interruptores).

$$i_g = \left[\sum_{k=1}^n i_L(k) \right] - i_o. \quad (2.17)$$

A fim de verificar o desempenho do conversor foram consideradas as resistências r_{L1} e r_{L2} associadas, respectivamente, aos indutores L_1 e L_2 . Com isso é possível, a partir de uma variação na razão cíclica, prever o comportamento do ganho estático e das correntes de entrada. Isto posto, com $r_L = r_{L1} = r_{L2}$, chega-se em,

$$i_{L1} = i_{L2} \triangleq v_g \times \frac{1+d}{2r_L + R_o(1-d)^2}, \quad (2.18)$$

$$v_{C1} = v_{C2} \triangleq v_g \times \frac{r_L + R_o(1+d)}{2r_L + R_o(1-d)^2}. \quad (2.19)$$

O rendimento e o ganho estático, em MCC, a partir das equações acima, são expressos por,

$$\eta \triangleq \left[\frac{P_o}{P_o + P_{loss}} \right] = \frac{1}{1 + \frac{r_L}{R_o} \frac{2}{(1-d)^2}}, \quad (2.20)$$

$$M \triangleq \frac{[v_g]}{[v_o]} = \underbrace{\frac{1+d}{(1-d)}}_{M \text{ ideal}} \times \underbrace{\frac{1}{1 + \frac{r_L}{R_o} \frac{2}{(1-d)^2}}}_{\text{rendimento}}. \quad (2.21)$$

Para a simulação numérica, além da [Equação 2.18](#) e da [Equação 2.21](#), foram considerados os parâmetros da [Tabela 2.6](#).

Tabela 2.6 – Parâmetros de simulação do conversor *boost-interleaved*-IPOS.

v_g [V]	R_o [Ω]	r_{L1} [Ω]	r_{L2} [Ω]
50	100	0,1	0,1

Nas curvas da [Figura 2.15\(a\)](#) as linhas tracejadas representam o ganho estático ideal, ou seja, sem perdas — enquanto as linhas sólidas consideram as resistências nos indutores. Nesta figura, até a razão cíclica de aproximadamente 0,6 o conversor apresenta um comportamento quase-linear, herança da característica *boost*. Acima desse valor o conversor entra na região não-linear. Ainda, com a variação da razão cíclica em até 0,7 os dois conversores (*boost* e *boost-interleaved*-IPOS) não apresentam diferenças significativas

entre as curvas de linha tracejada e linha sólida. Isso mostra que até esse valor o ganho estático não sofre ação da(s) resistência(s) do(s) indutor(es). O aspecto de maior ganho de tensão, conferido ao *boost-interleaved-IPOS*, em relação ao *boost* fica evidenciado a partir das curvas da Figura 2.15(a). Isso mostra que a configuração *interleaved-IPOS* é promissora, ao permitir a divisão da corrente de entrada — vide Figura 2.15(b) — e por permitir um ganho estático superior.

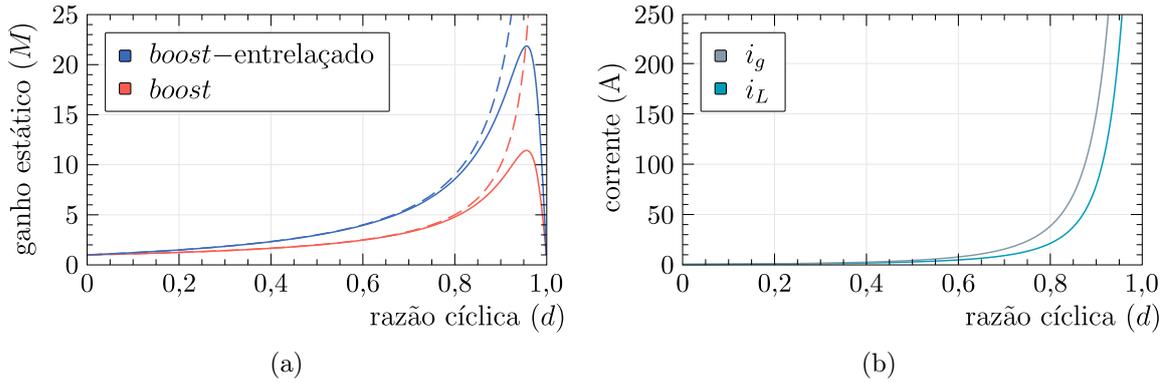


Figura 2.15 – Curvas de desempenho do conversor *boost-interleaved-IPOS*.

(a) Ganho estático (M).

(b) Correntes de entrada.

2.4.3 Cascata

A técnica de cascadeamento, em conversores CC-CC, permite a obtenção de ganho estático excepcionalmente elevado. Nesta metodologia dois, ou mais, conversores são conectados um após o outro (de maneira sequencial, daí a denominação cascata). A característica predominante nessa configuração é o ganho total que é obtido pela multiplicação entre os ganhos de cada estágio que compõem a estrutura — resultando em ganhos singulares [130, 131]. Contudo, esse tipo de configuração, penaliza o rendimento — que também é obtido a partir da multiplicação do rendimento de cada estágio [132, 133, 134, 135].

Para a condição de operação em MCC, o ganho estático total (M_{total}) e o rendimento total (η_{total}), de acordo com [136], são expressos por,

$$M_{\text{total}} \triangleq \left[\frac{v_o}{v_g} \right] = \prod_{i=1}^n M_{(i)} \Rightarrow \frac{1}{(1-d)^n}, \quad (2.22)$$

$$\eta_{\text{total}} \triangleq \left[\frac{P_o}{P_o + P_{\text{loss}}} \right] = \prod_{i=1}^n \eta_{(i)}. \quad (2.23)$$

em que, v_g é a tensão de entrada, v_o representa a tensão de saída, P_o denota a potência de saída, P_{loss} engloba as perdas totais do conversor e n é o número total de estágios.

Dada essas características, visando um elevado rendimento, na maioria das vezes, o cascadeamento é realizado com no máximo com dois conversores — o que gera os conversores do tipo quadráticos. Na Figura 2.16 é mostrado um exemplo de uma configuração

casata entre dois conversores *boost* — com destaque para o elo de conexão, capacitor C_1 , entre os conversores.

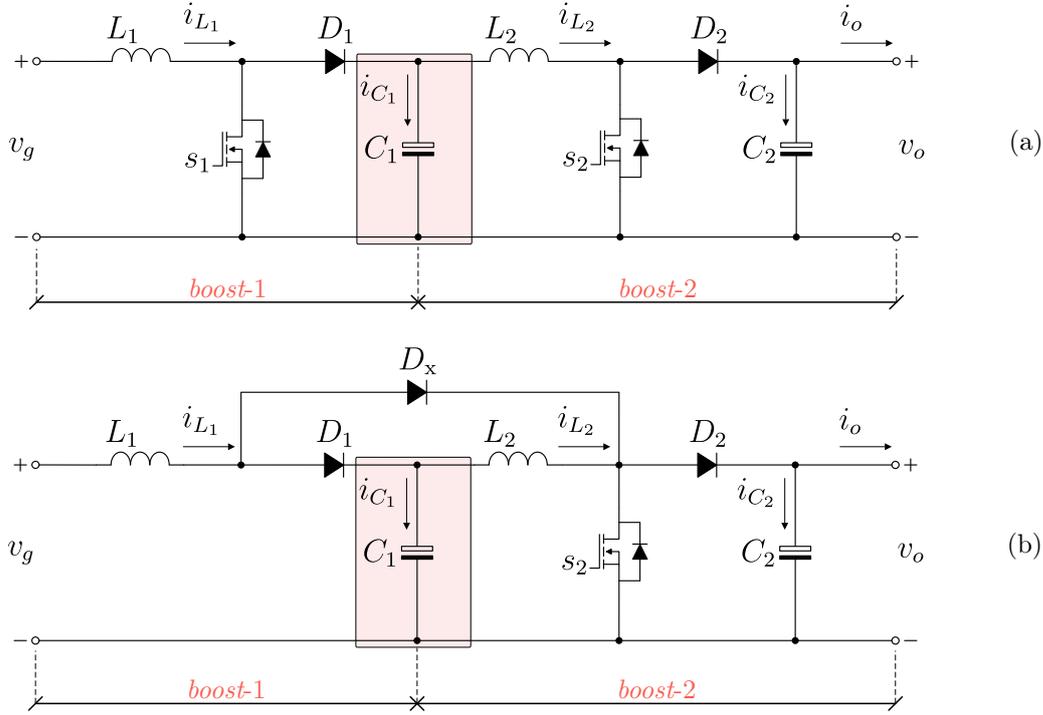


Figura 2.16 – Conversor *boost*-casata. (a) Com dois interruptores. (b) Com um interruptor.

Considerando as resistências dos indutores, em uma configuração com apenas um interruptor operando em MCC, é possível afirmar que:

conversor	índices de desempenho		coeficientes	
	η	M	k_1	k_2
<i>boost-1</i>	$\frac{1+k_2}{1+k_1+k_2}$	$\frac{1}{(1-d)} \times \frac{1+k_2}{1+k_1+k_2}$	$\frac{r_{L1}}{R_o(1-d)^4}$	$\frac{r_{L2}}{R_o(1-d)^2}$
<i>boost-2</i>	$\frac{1}{1+k_2}$	$\frac{1}{(1-d)} \times \frac{1}{1+k_2}$		

Sabendo que o ganho estático e o rendimento do conversor são dados pela multiplicação dos valores apresentado pelos estágios, com $r_L = r_{L1} = r_{L2}$, chega-se à,

$$\eta_{\text{total}} \triangleq \left[\frac{1}{1+k_1+k_2} \right] = \frac{1}{1 + \frac{r_L}{R_o} \frac{d(d-2)+2}{(1-d)^4}}, \quad (2.24)$$

$$M_{\text{total}} \triangleq \left[\frac{1}{(1-d)^2} \times \frac{1}{1+k_1+k_2} \right] = \underbrace{\frac{1}{(1-d)^2}}_{M \text{ ideal}} \times \underbrace{\frac{1}{1 + \frac{r_L}{R_o} \frac{d(d-2)+2}{(1-d)^4}}}_{\text{rendimento}}, \quad (2.25)$$

em que, d é a razão cíclica, η_1 é o rendimento do primeiro *boost*, η_2 é o rendimento do segundo *boost* e η_{total} é o rendimento total; M_1 é o ganho de tensão do primeiro *boost*, M_2

é o ganho de tensão do segundo *boost* e M_{total} é o ganho estático total; r_{L1} é a resistência do primeiro *boost*, r_{L2} é a resistência do segundo *boost* e R_o denota a resistência de carga.

Com a finalidade de visualizar graficamente as curvas de rendimento e ganho estático, a partir da Equação 2.24 e da Equação 2.25, foi idealizada uma simulação numérica, considerando os dados da Tabela 2.7, que resultou na Figura 2.17.

Tabela 2.7 – Parâmetros de simulação do conversor *boost-cascata*.

v_g [V]	R_o [Ω]	r_{L1} [Ω]	r_{L2} [Ω]
50	100	0,1	0,1

Na Figura 2.17(a) são mostradas as curvas de rendimento para o conversor *boost-1* (n_1), rendimento do conversor *boost-2* (n_2) e o rendimento total (η_{total}). Nessa figura o conversor *boost-2* apresenta o maior rendimento, isso porque as correntes circulantes nesse conversor são menores — logo, possui as menores perdas. Por outro lado, o conversor *boost-1*, por processar a corrente total de entrada, detém as maiores perdas, refletindo num menor rendimento. Como o rendimento total é a multiplicação entre $n_1 \times n_2$, neste caso, sempre vai apresentar um rendimento inferior ao rendimento do estágio que possuir o menor valor em amplitude — de forma que, $n_{\text{total}} < n_1$. De acordo com esse gráfico, operar com uma razão cíclica maior que 0,6 pode não ser muito interessante, pois acima desse valor o rendimento torna-se bastante reduzido e quanto maior for o valor da razão cíclica menor será o rendimento.

A Figura 2.17(b) apresenta as curvas de ganho estático: M_1 (para o conversor *boost-1*); M_2 (para o conversor *boost-2*); M_{total} (para o conversor *boost-cascata*). Dessa figura, M_1 , por ser a configuração *boost-clássica*, contribui com um ganho estático menor quando comparado com M_2 . O conversor *boost-2*, para $d \geq 0,6$, por ter uma maior tensão de entrada, permite que M_2 proporcione um ganho estático superior a M_1 . Isso reflete-se em M_{total} , que é do tipo quadrático, dado por $M_1 \times M_2$.

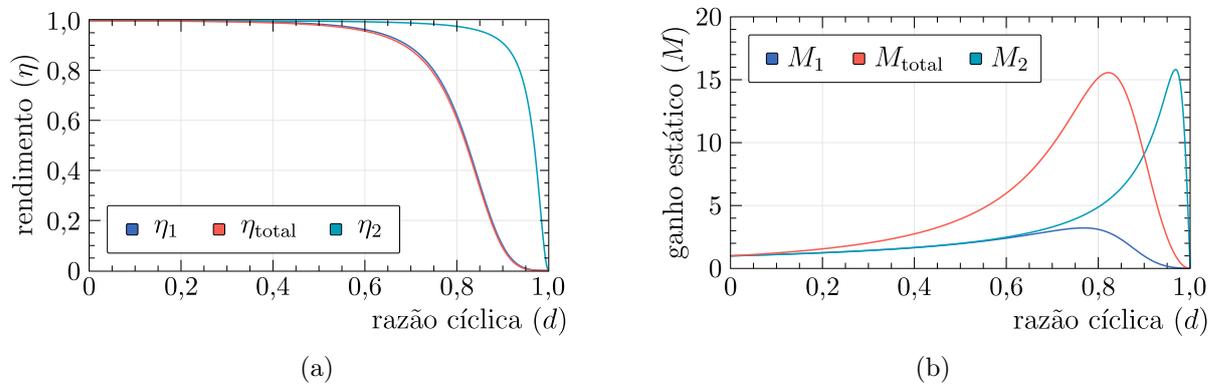


Figura 2.17 – Curvas de desempenho do conversor *boost-cascata*.

(a) Rendimento (η).

(b) Ganho estático (M).

2.5 ACOPLAMENTO MAGNÉTICO

O emprego de estruturas com acoplamento magnético, oriundo de múltiplos enrolamentos (bobinas) dispostos em um mesmo núcleo, é bastante consolidada na literatura. Inicialmente eram utilizados em situações no qual se exigia a isolação galvânica entre a entrada e a carga — provendo segurança aos usuários. Este conceito é muito empregado em fontes chaveadas, encontradas na maioria dos aparelhos eletrônicos (tal como, computadores e celulares). Como exemplo, desse tipo de configuração, pode-se citar o conversor *flyback* e o conversor *full-bridge*. Contudo, em algumas aplicações, como nos casos de formação de um barramento em corrente contínua (CC), tal solicitação pode não ser necessária — de forma que, esse barramento pode ser o estágio de entrada em um processo de conversão (CC-CA) — como nos casos de acionamento de motores elétricos.

Com base nesse contexto, nesta seção é apresentado o conceito de indutor acoplado — embora já discutido na [subseção 2.1.2](#), que trata exclusivamente do conversor *flyback*. Contudo, nesse ponto do trabalho serão abordadas algumas possíveis soluções para contornar os problemas relacionados com as indutâncias não-acopladas — sem a necessidade do uso de circuitos dissipativos (*snubbers*). Também será abordado o uso de transformadores em sua variação não isolada, isto é, com o emprego de autotransformadores para se obter elevado ganho estático em conversores CC-CC.

2.5.1 Indutor Acoplado

A utilização de indutores acoplados, como no caso do conversor *flyback*, permite a obtenção de elevado ganho de tensão — dado pela relação de transformação (número de espiras) entre o primário (n_1) e o secundário (n_2), com $n = n_2/n_1$. Teoricamente, esse ganho pode atingir valores extremamente elevados. Contudo, conforme já discutido na [subseção 2.1.2](#), ganhos muito elevados tendem a submeter os dispositivos semicondutores a elevados níveis de tensão durante as comutações.

As sobretensões nos semicondutores acontecem durante a etapa de bloqueio do interruptor de entrada. Dessa forma, tanto o interruptor, quanto o diodo de saída ficam submetidos a elevadas tensões. Esses picos de tensão são oriundos da energia armazenada no fluxo disperso — procedente das características construtivas dos indutores. Dado o fato de não existir uma via natural para escoar essa energia, de maneira geral têm-se um problema. Contudo, o capacitor intrínseco do interruptor emerge com uma via, e neste caso, ocorre uma ressonância do indutor de dispersão do primário (L_{k1}) com esse capacitor. O resultado dessa ressonância apresenta-se no formato de sobretensão nesse interruptor. No lado secundário, tal feito também é observado sobre o diodo — com agravante pelo fato do indutor de dispersão do secundário ser dado pela relação $L_{k2} = n^2 \times L_{k1}$.

Esta solicitação de sobretensão, alçada aos dispositivos semicondutores, exige a utilização de semicondutores com elevada tensão de bloqueio — de forma que não sejam

danificados pelos picos de tensões. Porém, sabe-se que elevadas tensões de bloqueio estão associadas a elevadas resistências de condução. Com isso ocorre uma degradação do rendimento. Logo, essa solução não é a mais adequada. Uma alternativa, já citada, é o uso de circuitos extras para o grampeamento dessa tensão em patamares que não comprometam a máxima tensão dos semicondutores. Porém, esse recurso eleva os custos e também contribui para a redução do rendimento [137]. Portanto, quaisquer das soluções, ao considerar o rendimento como uma das principais figuras de mérito, torna inviável o emprego do conversor *flyback* em processos/sistemas de elevada potência.

Uma alternativa surge a partir do trabalho de Fiorello[138], para aplicações sem isolamento galvânica, destinado ao acionamento de lâmpadas de descarga de alta intensidade. Neste circuito são mantidos os dois indutores acoplados (característica *flyback*) com o terra comum entre a entrada e a saída (característica *buck-boost*), vide Figura 2.18(a). Tomando por base esse circuito, no ano de 2001 em Zhao et al.[139] é apresentado o conversor *buck-boost* com indutores acoplados que, visando ao aproveitamento da energia oriunda do fluxo disperso, utiliza um circuito de grampeamento não dissipativo, conforme o circuito da Figura 2.18(b).

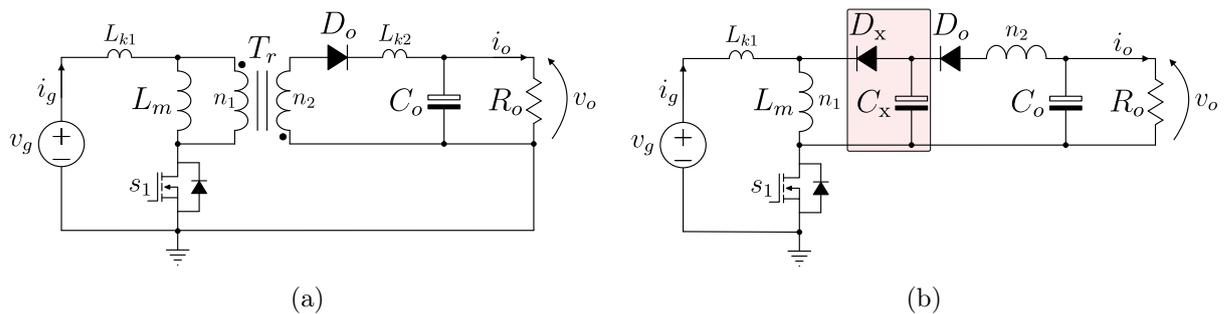


Figura 2.18 – Conversores com indutor acoplado.

(a) Conversor *flyback* sem isolamento.

(b) Conversor *buck-boost* com grampeamento não dissipativo.

Em síntese, essa técnica de grampeamento do retificador de saída está condicionada a resolver, mesmo que de forma parcial, o problema de recuperação reversa do diodo de saída (D_o) — substituindo os circuitos de amortecimento dissipativos por outros do tipo não-dissipativos. Esse tipo de solução possibilita o aproveitamento da energia do indutor de dispersão, além de permitir uma redução na tensão de bloqueio do interruptor. Ademais, também fornece um caminho para que ocorra uma comutação não-dissipativa nos semicondutores, diminuindo os efeitos de elevados dv/dt e di/dt . Com isso, ao diminuir as perdas de comutação, aumenta-se o rendimento do conversor [69].

Cabe lembrar que no início dos anos 2000, diferentemente da época atual, os semicondutores apresentavam tempos de entrada em condução e de bloqueio extremamente elevados, quando comparados com as tecnologias contemporâneas. Assim, várias soluções de grampeamento ativo foram propostas como nos trabalhos de [140, 141, 142, 143].

O circuito da Figura 2.19(a) mostra o conversor *boost* com indutores acoplados, nessa configuração os efeitos indesejados das indutâncias não-acopladas são mantidos, porém ao considerar elevado ganho estático e elevado rendimento, é possível utilizar os conceitos de grampeamento regenerativo [144], vide Figura 2.19(b). Os mesmos autores utilizam essa técnica nos conversores *boost*, *buck-boost* e *sepic* (single-ended primary inductance converter) [145]. Para o conversor *boost* são mostradas na Figura 2.20.

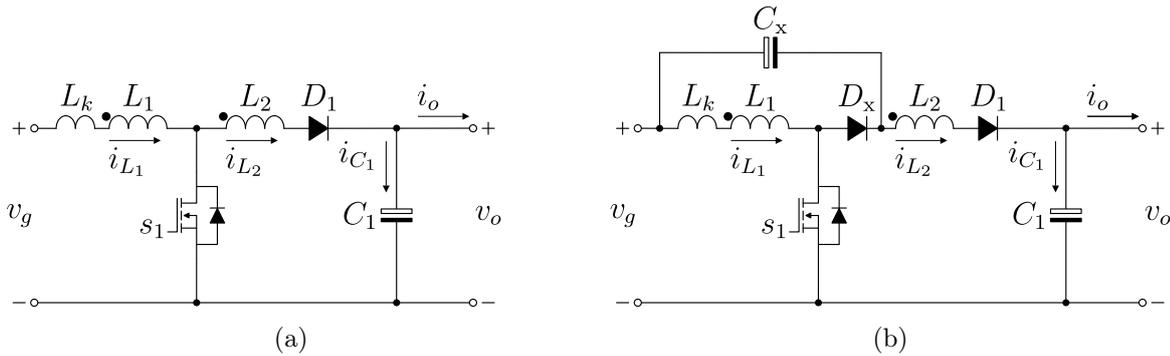


Figura 2.19 – Conversor *boost*. (a) Com indutor acoplado. (b) Com indutor acoplado e grampeamento regenerativo.

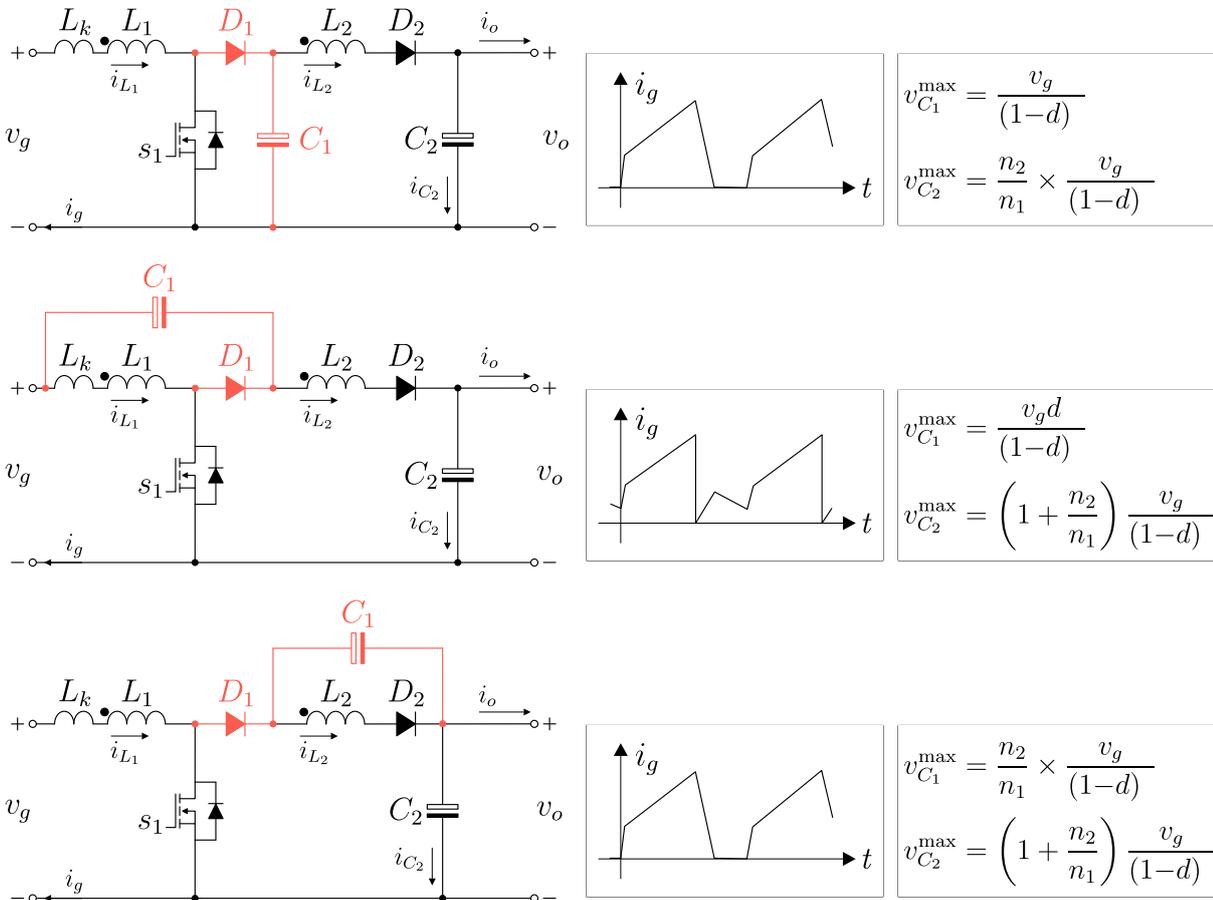


Figura 2.20 – Conversor *boost* com indutor acoplado e grampeamento regenerativo.

No trabalho apresentado em [146] são propostas algumas variações para o posicionamento do capacitor de grameamento. Essas diferentes modificações impõem ao conversor diferenças relacionadas à corrente de entrada e aos esforços de tensão nos capacitores. Porém, sem alterar a característica estática do conversor *boost* com indutor acoplado. Em qualquer configuração o ganho estático, em MCC, é dado por,

$$M \triangleq \frac{v_o}{v_g} = \frac{1+nd}{(1-d)} \quad (2.26)$$

em que, n representa a relação de transformação dada por n_2/n_1 do indutor acoplado ($L_1 \parallel L_2$) — sendo que n_1 e n_2 denotam o número de espiras de (L_1) e de (L_2).

Nos conversores da Figura 2.20 os circuitos de grameamento regenerativo — dependendo da configuração —, ora devolvem a energia para a entrada, ora entregam essa energia para a saída. Uma alternativa, considerando apenas a saída para o aproveitamento dessa energia, é mediante saídas do tipo empilhadas, tal qual o trabalho apresentando por Zhao e Lee[147] — em uma conferência, no ano de 2003. Este trabalho mostra a primeira configuração do conversor *boost* com saída empilhada. O uso desse tipo de configuração, além de aumentar o ganho de tensão, visa reciclar a energia do fluxo disperso durante as comutações — com isso, uma saída (do tipo *boost*) tem essa finalidade, enquanto a outra saída (do tipo *flyback*) tem por objetivo propiciar um elevado ganho estático. No ano de 2004, o mesmo conversor proposto em [147] foi publicado — em um periódico — por Tseng e Liang[148], sendo discutido em detalhes em [149]. Neste trabalho a estrutura foi nomeada como conversor *boost-flyback*, do inglês *integrated boost-flyback converter* (IBFC). A Figura 2.21 mostra o circuito do conversor *boost-flyback*.

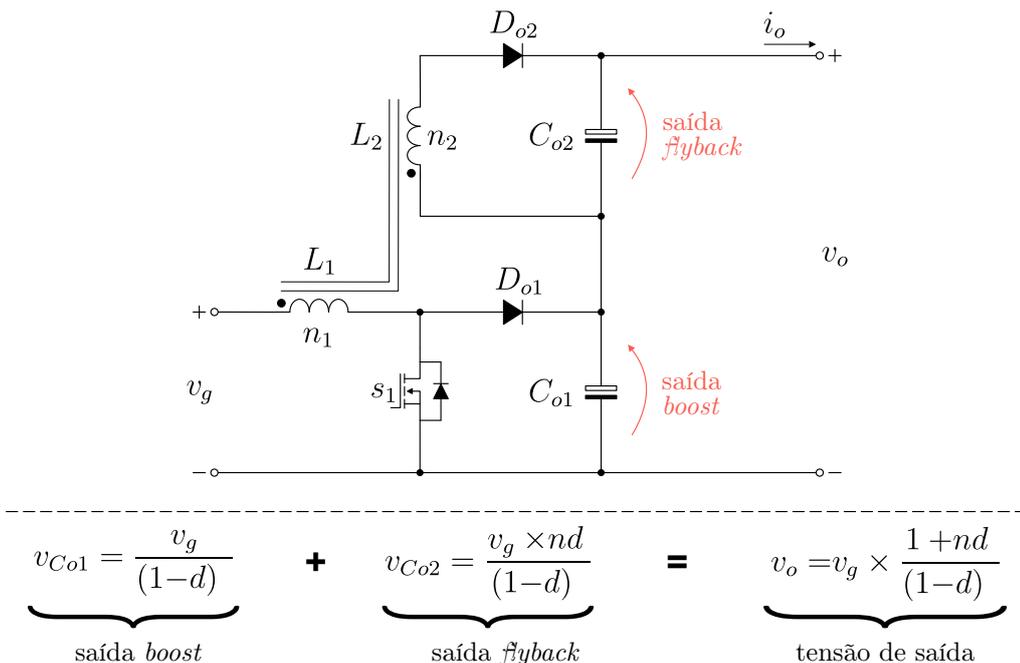


Figura 2.21 – Conversor *boost-flyback*.

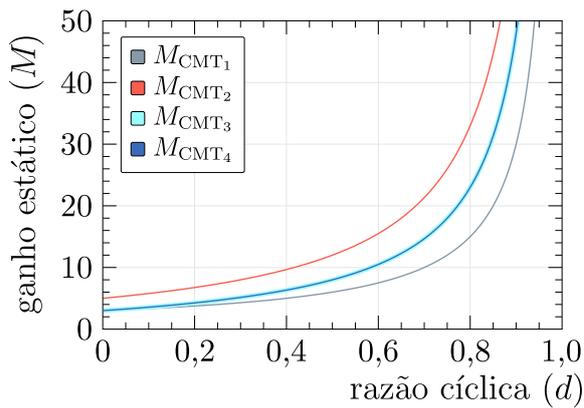
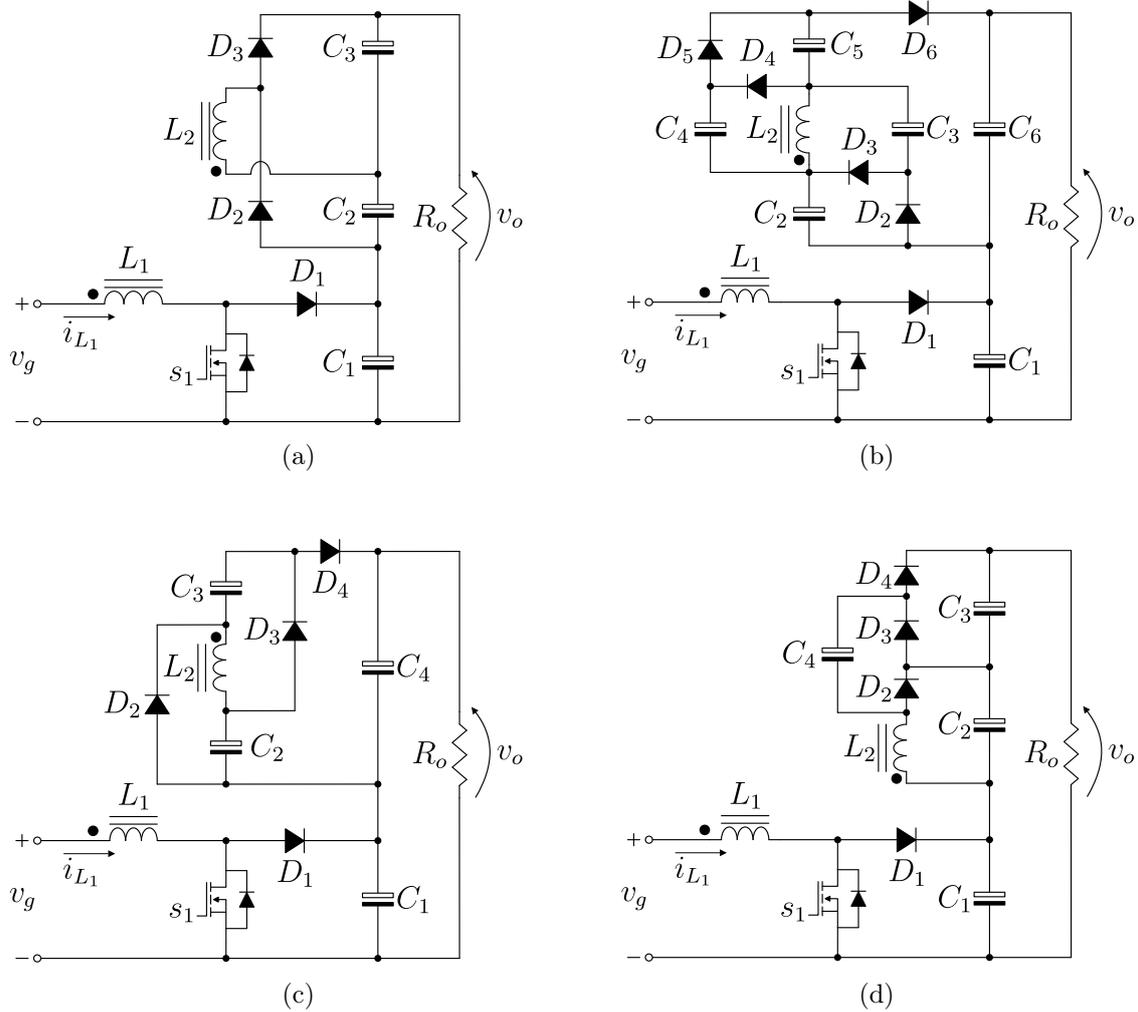
O conversor *boost-flyback* torna-se atraente, em configurações CC-CC, por permitir um ganho de tensão associada à relação de espiras (n) dos indutores [150]. Dessa forma, além da razão cíclica, a relação de transformação insere um grau a mais de liberdade na regulação da tensão do conversor. Embora isso seja vantajoso, nessa configuração, devido à característica *flyback*, a corrente de entrada é particularmente descontínua. Isso significa uma corrente de entrada com característica pulsante, o que impede a sua utilização (sem filtros de entrada) em determinadas aplicações — por exemplo, no aproveitamento da energia dos sistemas fotovoltaicos [151], pois não possibilita operar no ponto de máxima potência. Além do mais, esse formato de corrente elétrica diminui a vida útil das baterias (comprometendo a sua durabilidade) e de fontes como as células a combustível [152, 153]. Além disso, existem restrições relacionadas com as indutâncias não-acopladas.

Neste conversor, no lado primário, o par diodo-capacitor ($D_{o1} - C_{o1}$) permite o aproveitamento da energia do indutor de dispersão (L_{k1}) — assim, deixam de ocorrer as sobretensões no interruptor s_1 . Além disso, a tensão em $v_{C_{o1}}$ (saída *boost*) está empilhada com a tensão em $v_{C_{o2}}$ (saída *flyback*) contribuindo para o aumento da tensão de saída [87]. Contudo, no lado secundário (saída *flyback*), o diodo (D_{o2}) ainda está submetido a elevados picos de tensão durante as comutações. Cabe ressaltar que, quanto maior for a relação de transformação, ou seja, quanto maior for o ganho de tensão desejado, maior será o valor do indutor de dispersão (L_{k2}) — pois $L_{k2} = n^2 \times L_{k1}$. A partir disso, passa a armazenar mais energia e ao entrar em ressonância com o capacitor intrínseco do diodo produz uma tensão ainda mais elevada. A fim de limitar esses picos de tensão, em muitas situações, é imprescindível a utilização de circuitos *snubbers*. Esse tipo de solução tende a contribuir para a degradação do rendimento [154].

Portanto, ao conversor *boost-flyback* são atribuídos:

- ✓ elevado ganho estático;
- ✓ aproveitamento da energia de L_{k1} ;
- ✗ corrente pulsante na entrada;
- ✗ sobretensão no diodo D_{o2} .

Embora não seja possível alterar o formato da corrente de entrada, sem a adição de mais componentes, para a sobretensão no diodo D_{o2} existe uma alternativa. Dessa forma, uma solução semelhante a aplicada ao indutor L_{k1} também pode ser empregada para o indutor L_{k2} . Neste caso, no lado secundário, são utilizadas células multiplicadoras de tensão. Este recurso possibilita o seccionamento da tensão nessa saída em diversos níveis [73]. Assim, o diodo D_{o2} que antes estava submetido à tensão de saída *flyback*, agora está sujeito a apenas uma fração dessa tensão. Além do mais, as VMCs também possibilitam um aumento da tensão. Tal qual a solução empregada no primário, esse expediente aplicado no secundário apresenta dois recursos interessantes: (1) grampeamento de tensão nos semicondutores e (2) aumentando do ganho de tensão [155]. Na Figura 2.22 são apresentadas algumas soluções com células multiplicadoras de tensão.



ganho estático (M)	
$M_{VMC_1} \triangleq \frac{v_o}{v_g} = \frac{1+n}{(1-d)}$	
$M_{VMC_2} \triangleq \frac{v_o}{v_g} = \frac{1+n(2+d)}{(1-d)}$	
$M_{VMC_3} \triangleq \frac{v_o}{v_g} = \frac{1+n(1+d)}{(1-d)}$	
$M_{VMC_4} \triangleq \frac{v_o}{v_g} = \frac{1+n(1+d)}{(1-d)}$	

(e)

 Figura 2.22 – Conversor *boost-flyback* com células multiplicadoras de tensão.

- (a) Conversor *boost+VMC₁*, proposto em [156].
- (b) Conversor *boost+VMC₂*, proposto em [157].
- (c) Conversor *boost+VMC₃*, proposto em [158].
- (d) Conversor *boost+VMC₄*, proposto em [159].
- (e) Equações e gráfico de ganho estático (M).

2.5.2 Transformador

A utilização de transformadores torna-se justificável para aplicações na qual a isolamento entre os sistemas (entrada e saída) é um fator essencial — como nas situações de conexão com a rede elétrica, por exemplo — pois para a correta operação do transformador é necessário um formato de onda alternada, sendo necessário, na maioria dos casos, um número maior de semicondutores (o que pode gerar um aumento das perdas). Neste trabalho será dada ênfase na utilização simultânea entre indutor acoplado e transformador, aliando as vantagens de ambos, a fim de se obter ganhos de tensão mais elevados.

Quando se utiliza configurações em *interleaved-IPOP* para o processamento de energia, considerando apenas duas fases, dada a modulação empregada, naturalmente vai ocorrer uma defasagem de 180° entre essas fases. Desta forma, as correntes de saída nunca estarão em nível lógico alto simultaneamente. Assim sendo, a diferença entre essas correntes forma uma corrente alternada, ou seja, apresenta ciclo positivo e ciclo negativo. Este conceito é visualizado no conversor *boost-interleaved-IPOP*, com operação no modo de condução crítica (MCCr), conforme o circuito da [Figura 2.23](#).

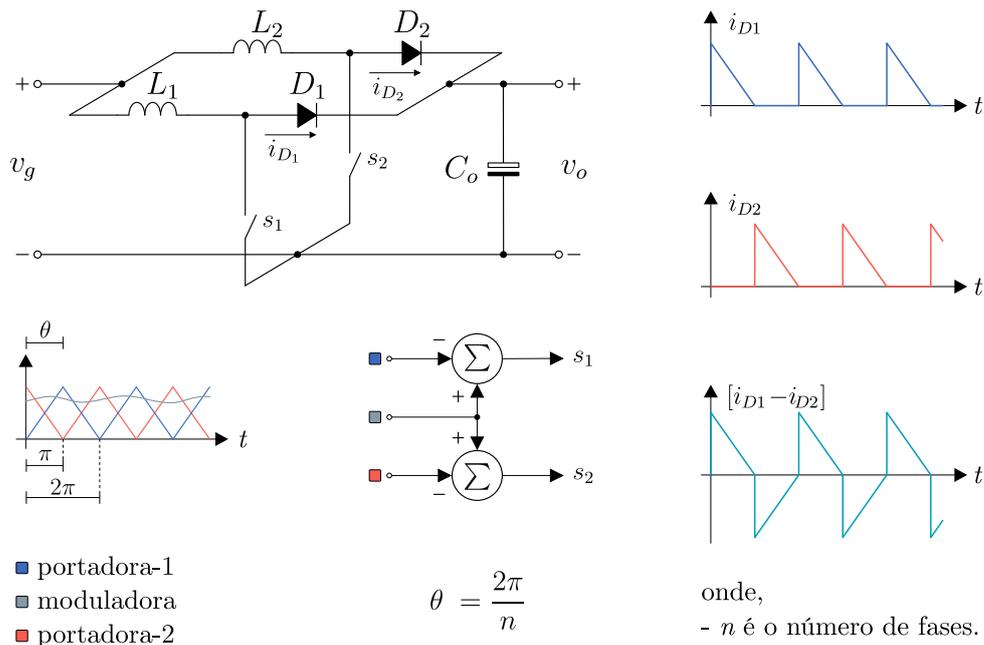
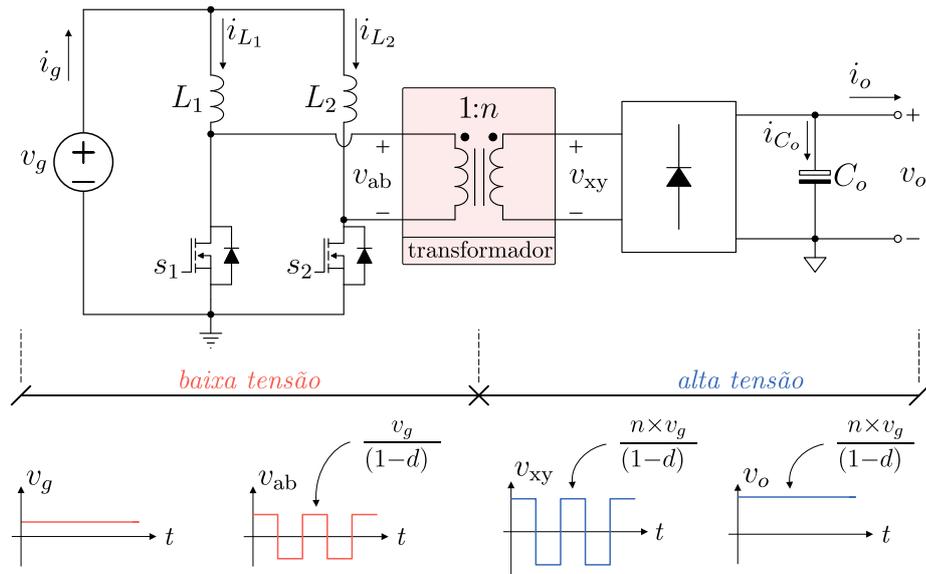


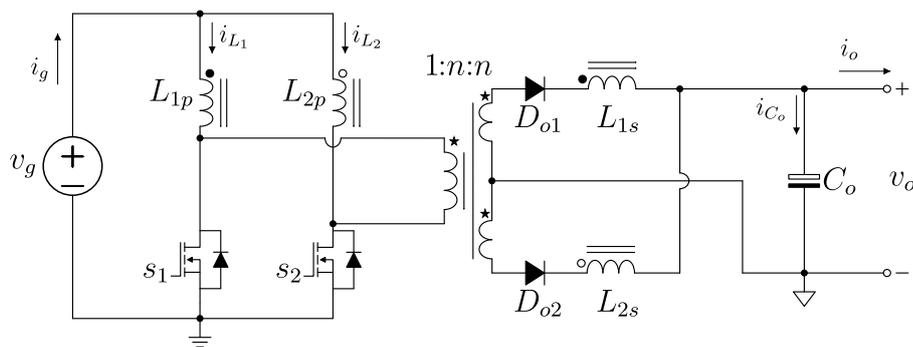
Figura 2.23 – Conversor *boost-interleaved-IPOP* com duas fases.

Essa corrente diferencial, por exemplo, pode ser empregada ao circuito primário de um transformador. Logo, e nesse caso, tem-se um ganho adicional de tensão proporcionado pelo transformador, sem no entanto utilizar semicondutores adicionais. Desta forma, ao adicionar um transformador no circuito da [Figura 2.23](#) é obtido o circuito da [Figura 2.24](#). Na literatura, esse conversor foi concebido a partir do princípio da dualidade aplicada ao conversor *half-bridge* como pode ser visto em [160], sendo conhecido como *Current-Fed Push-Pull* ou *Isolated Boost Converter*.


 Figura 2.24 – Conversor *boost-interleaved-IPOP* isolado.

A estrutura da [Figura 2.24](#), conforme discutido em [161], apresenta algumas características interessantes do ponto de vista prático — uma vez que, devido à característica *interleaved*, reduz o tamanho (peso e volume) dos elementos magnéticos: (1) dos indutores e (2) do transformador. No lado primário, os semicondutores estão submetidos a apenas uma fração da tensão de saída (quando $n > 1$). No lado secundário, ocorre uma redução no valor das correntes eficazes, propiciando uma redução no tamanho do capacitor de saída (C_o). Ademais, uma corrente eficaz reduzida resulta em uma diminuição dos efeitos da resistência série equivalente de C_o , levando a uma atenuação na ondulação de tensão da saída. Esse conversor, também do lado secundário, possibilita a inclusão de células multiplicadoras na etapa de retificação. Assim, é possível obter ganhos de tensão maiores.

Uma maneira de aumentar ainda mais o ganho estático, a partir do circuito da [Figura 2.24](#), é mediante uma substituição dos indutores L_1 e L_2 por indutores acoplados, conforme o circuito do conversor da [Figura 2.25](#), proposto em [162]. Assim, tem-se ganho de tensão: (1) da ação *boost*; (2) do transformador; e (3) dos indutores acoplados.


 Figura 2.25 – Conversor *boost-interleaved-IPOP* isolado com indutor acoplado.

O conversor mostrado na [Figura 2.25](#) também permite a inclusão de células multiplicadoras no secundário a fim de se obter ganhos de tensão ainda maiores. Ademais, devido ao efeito *interleaved*, nessa configuração a corrente de entrada não é descontínua como nos demais casos em que tem-se apenas um indutor acoplado. Contudo, esse conversor, devido aos indutores acoplados, apresenta as dificuldades associado as indutâncias de dispersão — tornando necessário, na maioria dos casos, a inclusão de circuitos *snubbers* [163].

2.5.3 Autotransformador

Uma maneira interessante de obter elevado ganho estático, em situações sem a necessidade de isolamento galvânica, é com o emprego de um autotransformador. O aumento do ganho estático, ao considerar dois enrolamentos (duas bobinas), diferentemente de um transformador, deve-se à conexão série do primário com secundário. As relações de transformação do transformador (T) e do autotransformador (AT) são dadas por,

$$T \triangleq \frac{n_2}{n_1} = n, \quad (2.27)$$

$$AT \triangleq \frac{n_2}{n_1} = n + 1. \quad (2.28)$$

Das expressões acima pode-se afirmar que para o mesmo ganho de tensão — isto é, para valor equivalente —, devido ao valor unitário presente em [Equação 2.28](#), a relação de transformação do autotransformador sempre será menor que ao do transformador. Dada essa característica, é possível prever que, nesse caso, vai ocorrer uma redução na quantidade de cobre necessária para a confecção do autotransformador [164]. Esse apontamento é mostrado na [Equação 2.29](#) e evidenciado na [Figura 2.26](#).

$$\text{Cobre}_{[\text{redução}]} \triangleq \left| 1 - \frac{(n+1)}{n} \right| = \frac{1}{n}. \quad (2.29)$$

$n = n_2/n_1$	2	3	4	5
T	2	3	4	5
AT	1	2	3	4
Cobre [redução](%)	50,0	33,3	25,0	20,0

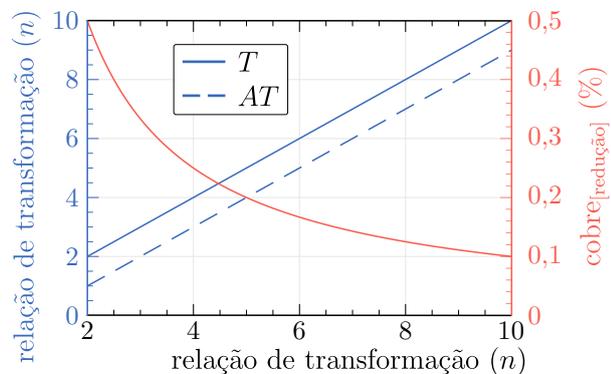


Figura 2.26 – Comparação da relação de ganho (n) do (T) e do (AT).

Da [Figura 2.26](#), para $n = 2$ a redução na quantidade de cobre fica da ordem de 50%, com $n = 5$ esse valor cai para 20%, já para $n = 10$ a redução ficam em torno de 10%.

Em uma aplicação com autotransformador — com o intuito de contornar os efeitos indesejados apresentados pelos indutores de dispersão — é possível incluir os mesmos conceitos de grampeamento regenerativo de tensão. Este tipo de configuração, para conexões em *interleaved-IPOP*, recebe o nome de transformador embutido, do inglês *built-in*.

O circuito do conversor da [Figura 2.27](#) possibilita aos interruptores s_1 e s_2 uma comutação em zero de tensão, do inglês *zero voltage transition (ZVT)*, dada pelo par $(C_a - s_a)$ e $(C_b - s_b)$, respectivamente. O autotransformador é formado por três enrolamentos: um primário (n_1) que está conectado entre os dois interruptores principais e por dois secundários (n_2) e (n_3) que estão conectados entre o diodo de saída o interruptor de entrada. Nesta configuração, o AT impõe aos interruptores uma tensão reversa reduzida, uma vez que os interruptores não estão submetidos a tensão total de saída. Além disso, as indutâncias não-acopladas do AT tendem a limitar as derivadas de corrente nos diodos de saída — porém, esses diodos estão submetidos a duas vezes a tensão de saída [165].

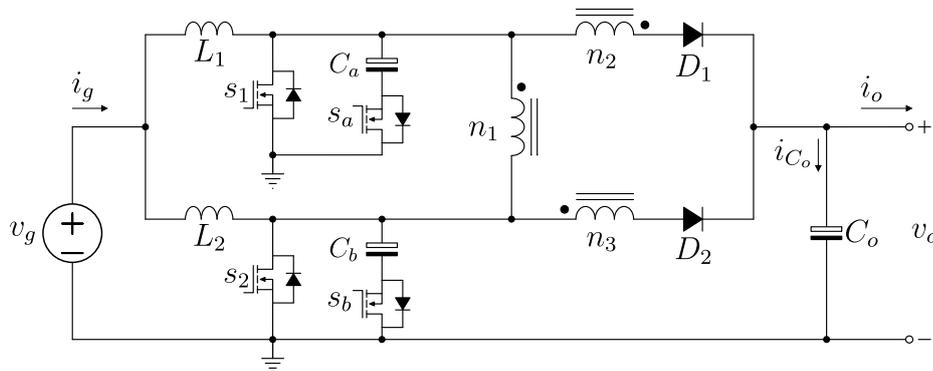


Figura 2.27 – Conversor *boost* com autotransformador e Grampeamento Ativo de Tensão (GAT).

A fim de diminuir a tensão nos diodos de saída, ao conversor proposto em [165], é adicionada uma célula multiplicadora de tensão, conforme o circuito da [Figura 2.28](#) — aumentando o ganho estático e diminuindo a tensão de bloqueio nos diodos de saída [166].

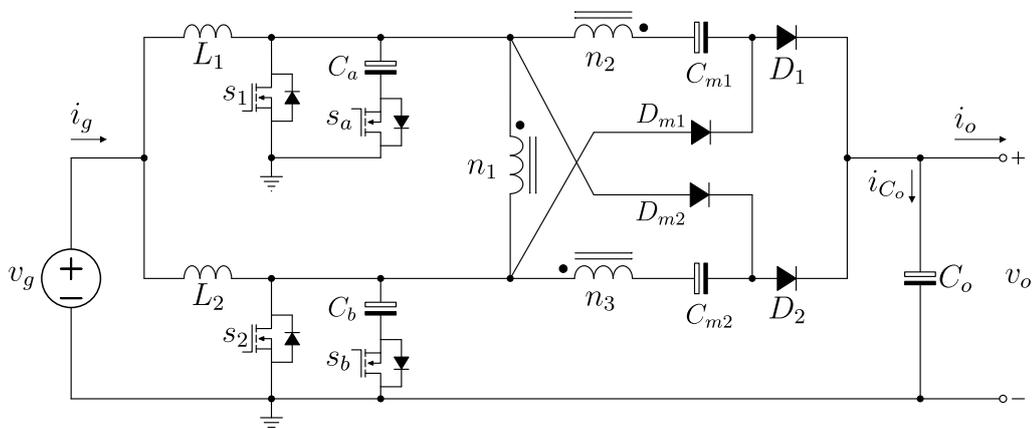


Figura 2.28 – Conversor *boost* com autotransformador, grampeamento ativo de tensão e célula multiplicadora de tensão.

No circuito da [Figura 2.28](#) os diodos de saída ficam submetidos à tensão total de saída, apresentando uma melhora em relação ao conversor proposto em [165]. Porém, os diodos D_{m1} e D_{m2} acoplam as duas fases, tornando complexa a análise do circuito [166].

O desacoplamento entre as fases, mas ainda mantendo o conceito de célula multiplicadora no secundário, é mostrado no circuito da [Figura 2.29](#). Neste conversor o circuito de grampeamento ativo é substituído por um circuito de Grampeamento Passivo de Tensão (GPT), formado por um par diodo-capacitor. Além disso, nesta configuração, é realizado o desacoplamento das fases — imputando mais simplicidade ao conversor [167].

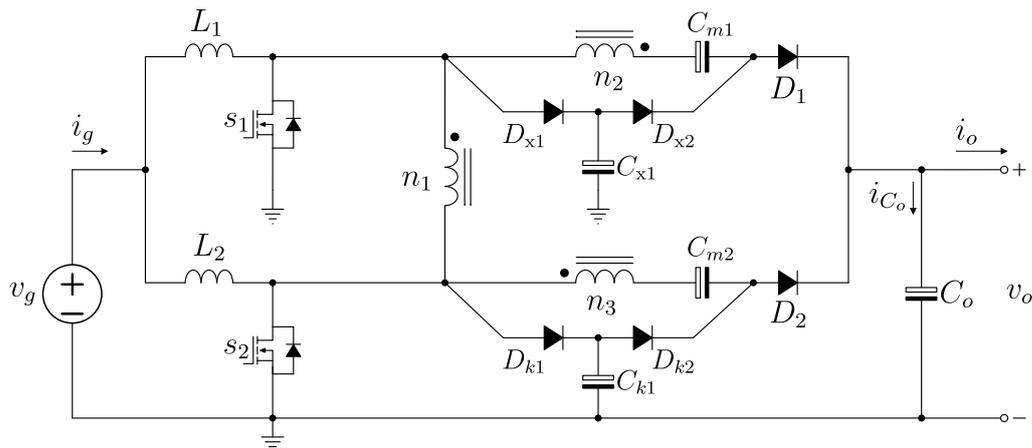


Figura 2.29 – Conversor *boost* com autotransformador, grampeamento passivo de tensão e célula multiplicadora de tensão.

Ao acoplar os indutores L_1 e L_2 , conforme o circuito da [Figura 2.30](#), insere-se uma nova variável no controle do fluxo de potência — permitindo uma maior liberdade em relação ao ganho de tensão. Neste circuito, cada indutor acoplado conecta o enrolamento secundário em série com um dos enrolamentos secundário do autotransformador. Assim, o ganho de tensão torna-se maior quando comparado com as soluções anteriores [168].

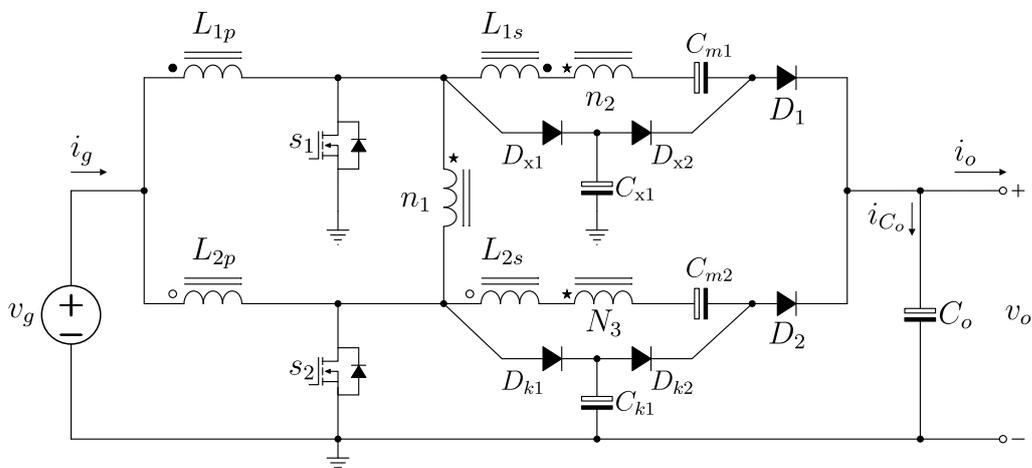


Figura 2.30 – Conversor *boost* com indutores acoplados, autotransformador, grampeamento passivo de tensão e célula multiplicadora de tensão.

2.6 CONSIDERAÇÕES FINAIS

Este capítulo apresentou, discutiu e quantificou, a partir de uma síntese, as principais técnicas empregadas para aumentar o ganho estático em conversores CC-CC. Para isto, inicialmente, o estudo realizado apontou as principais características do conversor *boost* (que tem ao seu favor o reduzido número de componentes) e do conversor *flyback* (que permite uma isolamento galvânica entre a tensão de entrada e a carga). Neste certame ficou evidenciado que, dada as suas limitações — em especial, pelas perdas internas (para o conversor *boost*) e pelos elevados picos de tensão aplicada nos semicondutores (para o conversor *flyback*, originado pelas indutâncias não-acopladas) — esses conversores são destinados à aplicações com reduzido ganho de tensão (com ganhos da ordem de 4 a 6 vezes) em sistemas de baixa potência (em geral, menores que 200 W).

Com base nesse cenário, por meio de um estudo/pesquisa na literatura, foram realizados os apontamentos dos principais métodos empregados em conversores de elevada taxa de conversão. Estes apontamentos, a partir de equações, gráficos e tabelas, permitiram listar as características predominantes desses métodos. A partir dessas informações, por exemplo, tornou-se possível a escolha de uma técnica em detrimento das demais. Dentre as técnicas consideradas na etapa de estudo, citam-se: indutor chaveado, capacitor chaveado (célula multiplicadora de tensão, *charge pump*), multiestágio (*interleaved-IPOP*, *interleaved-IPOS* e *casca*) e acoplamento magnético (indutor acoplado, transformador e autotransformador).

Os conversores com indutor chaveado, quando comparados com o conversor *boost*, possuem ganho de tensão superior. Isso é alcançado com a magnetização dos indutores em paralelo e a desmagnetização em série. No entanto, são estruturas que apresentam um número significativo de componentes na entrada do conversor, em que teoricamente circulam correntes elevadas, assim as perdas tendem a serem maiores. A partir disso, em tese, sua aplicação fica delimitada em aplicações de elevado ganho estático e reduzida potência.

Os conversores tipo-*boost* que utilizam o conceito de capacitor chaveado (células multiplicadoras de tensão) apresentam duas características interessantes: (1) elevado ganho de tensão e (2) redução na tensão de bloqueio dos semicondutores. Ademais, essas células estão posicionadas na saída do conversor, na qual circula as menores correntes. Assim, a inclusão desse tipo de estrutura, mesmo degradando o rendimento, ainda é uma melhor opção quando comparado com os indutores chaveados. Além disso, conversores com capacitor chaveado tendem a apresentar reduzida interferência eletromagnética.

As estruturas multiestágio são alternativas para o processamento de elevada potência, pois permitem a distribuição da potência em fases — que em teoria, tendem a reduzir as perdas nos magnéticos e nos semicondutores. Este conceito pode ser visto no conversor *boost-interleaved-IPOP* e no conversor *boost-interleaved-IPOS*. O conversor

boost-quadrático apresenta o maior ganho de tensão em relação as demais configurações multiestágio, ao passo de submeter os semicondutores a maiores tensões de bloqueio.

Por fim, foram discutidas as estruturas com acoplamento magnético (que permitem elevada taxa de conversão a partir da relação de transformação, dada pelo número de espiras dos enrolamentos). Os indutores acoplados são interessantes para estruturas sem isolamento, por exemplo. Os transformadores encontram aplicação em sistemas isolados. Enquanto a solução com autotransformador, tal qual os indutores acoplados, tem maior inserção em conversores não-isolados. Porém, seja indutor acoplado, seja transformador, seja autotransformador, um problema encontrado neste tipo de solução está associada as indutâncias não-acopladas (originadas pela dispersão de parte do fluxo magnético). Este fenômeno apresenta-se no formato de sobretensão e sobrecorrente nos semicondutores. Com isso, na maioria dos casos, torna-se necessária a inclusão de circuitos extras tipo *snubbers* (isto é, circuitos de grampeamento/amortecimento de tensão) que, por sua vez, permitem uma operação segura aos semicondutores, porém podem degradar o rendimento.

CAPÍTULO 3

CONVERTOR PROPOSTO I

ESTE capítulo apresenta o primeiro conversor proposto, *Quadratic-Boost-Double-Flyback Converter*, nominado conversor I, que foi apresentado e discutido em [169, 170, 171]. Seguindo a metodologia empregada nesses trabalhos, neste capítulo são realizadas as análises do conversor proposto. Isto posto, na sequência, são explanadas de forma mais ampla a concepção do conversor, seguida da discussão das etapas de operação, a análise estática em modo de condução contínua e a análise estática em modo de condução descontínua, os esforços de tensão e os esforços de corrente nos componentes, a análise e determinação das perdas do conversor, a análise da sensibilidade na variação da razão cíclica, uma comparação de desempenho com outros conversores tipo-*boost*, a análise dinâmica, uma metodologia de projeto e por fim um ensaio prático-experimental.

3.1 CONCEPÇÃO DO CONVERTOR

As técnicas para elevada taxa de conversão, apresentadas e discutidas no [Capítulo 2](#), ao considerar um ganho estático distinto tendem a executar o processamento de energia em etapas. Por exemplo, com o uso de transformadores somados com células de multiplicação de tensão ou do uso de retificadores dobradores/triplicadores de tensão, do uso de indutores acoplados com varias saídas que podem ser empilhadas (conectadas em série), de conversão em cascata, dentre outros. Ao considerar um conversor com ganho estático superior a 10 vezes, uma alternativa viável é o processo de conversão em cascata, que nada mais é que a conversão de energia em etapas. Cada bloco/etapa processa a energia e eleva um pouco o ganho estático, que na sequência é entregue ao outro bloco, que também faz o mesmo procedimento. Este processo só finda quando o ganho estático requerido, para suprir a tensão requisitada pela carga, for atingido. É neste cenário que se apoia a concepção do novo conversor.

Tomando por base a literatura, inicialmente uma boa alternativa é fazer uso do conversor *boost-flyback* que é descrito em detalhes nos trabalhos de Tseng e Liang [172, 173]. O destaque para esse conversor é o aproveitamento da energia oriunda da dispersão do

indutor acoplado a partir de um caminho para a saída do conversor. Com isso os possíveis picos de corrente e de tensão nos dispositivos semicondutores são minimizados. Ademais, ao passo da reciclagem dessa energia, e devido a sua configuração, o conversor apresenta duas saídas do tipo empilhadas. A primeira, conhecida como saída *boost*, oriunda da configuração de grampeamento de tensão no interruptor (por meio de um par diodo-capacitor) é o caminho pelo qual ocorre o aproveitamento da energia do indutor de dispersão. A segunda, que está conectada em série com a saída *boost*, é a tradicional saída *flyback* — que apresenta ganho estático dependente da relação de transformação (n) do indutor acoplado. A [Equação 3.1](#) ajuda a entender o elevado ganho estático desse conversor. Nessa expressão são destacados o ganho *boost* e o ganho *flyback*.

$$v_o \triangleq \underbrace{\frac{v_g}{(1-d)}}_{\text{ganho boost}} + \underbrace{\frac{v_g n d}{(1-d)}}_{\text{ganho flyback}} = v_g \frac{1+nd}{(1-d)}. \quad (3.1)$$

Com a intenção de elevar ainda mais o ganho estático é possível utilizar o conversor *boost*-quadrático para tal finalidade. Este conversor apresenta a vantagem de possuir elevado ganho estático a partir do cascadeamento de dois conversores *boost*. Como resultado, dessa ação, o ganho estático final é a multiplicação do ganho estático de cada módulo, que resulta na tensão de saída conforme mostra a [Equação 3.2](#). Cabe destacar que o rendimento desse conversor também é a multiplicação do rendimento de cada de módulo — logo, o rendimento global sempre será menor que o rendimento de cada módulo, o que pode ser uma desvantagem (exigindo um rendimento extremamente elevado em cada conversor).

$$v_o \triangleq v_g \times \underbrace{\frac{1}{(1-d)}}_{\text{boost-1}} \times \underbrace{\frac{1}{(1-d)}}_{\text{boost-2}} = v_g \frac{1}{(1-d)^2}. \quad (3.2)$$

A [Figura 3.1](#) mostra os dois circuitos (conversor *boost-flyback* e conversor *boost*-quadrático) que servem de base para a concepção do novo conversor.

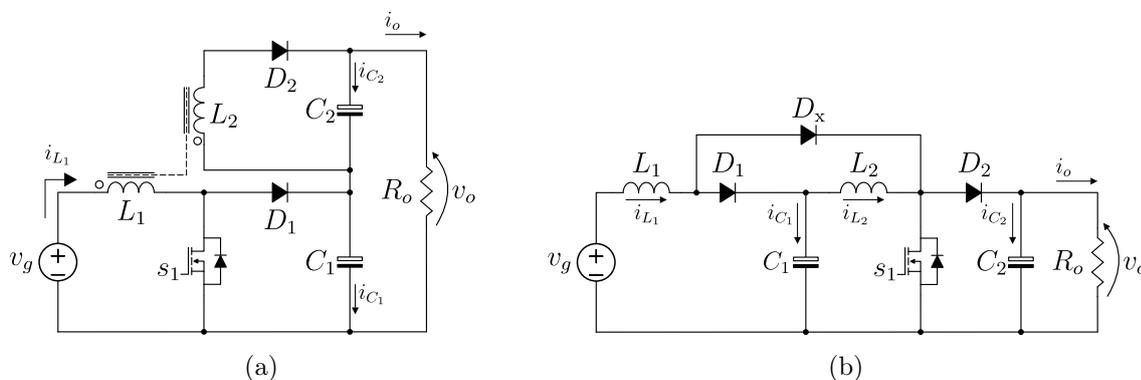


Figura 3.1 – Conversores de elevado ganho estático.

(a) Conversor *boost-flyback*.

(b) Conversor *boost*-quadrático.

Ao integrar os dois conceitos, *boost-flyback* (com ganho estático relacionado com n) e *boost-quadrático* (com ganho estático do tipo quadrático), têm-se os circuitos mostrados na Figura 3.2 e na Figura 3.3, que mostram duas possíveis configurações.

A primeira proposta, conforme a Figura 3.2, adiciona um conversor *boost* na entrada do conversor *boost-flyback* — com isso, tem-se um ganho maior que os conversores que o deram origem. Essa estrutura foi discutida em [174]. Nesta configuração os autores utilizaram dois interruptores, contudo poderia ser utilizado apenas um interruptor, sendo o outro substituído por um diodo — essa troca não interfere no ganho estático do conversor. Cabe destacar que esse circuito tem grande semelhança com o conversor *boost-quadrático*, no qual os dois indutores processam a mesma quantidade de energia, ou seja, o indutor acoplado ($L_2 \parallel L_3$) processa a mesma energia que o indutor de entrada (L_1). Logo, o rendimento total está atrelado aos rendimentos individuais, $\eta_{[total]} = \eta_{[boost]} \times \eta_{[boost-flyback]}$.

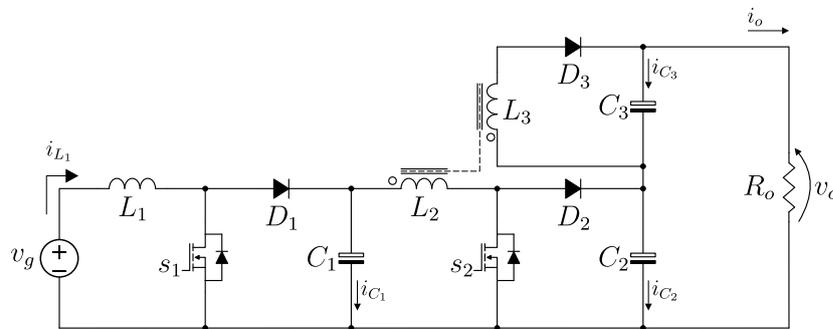


Figura 3.2 – Conversor *boost-boost-flyback*.

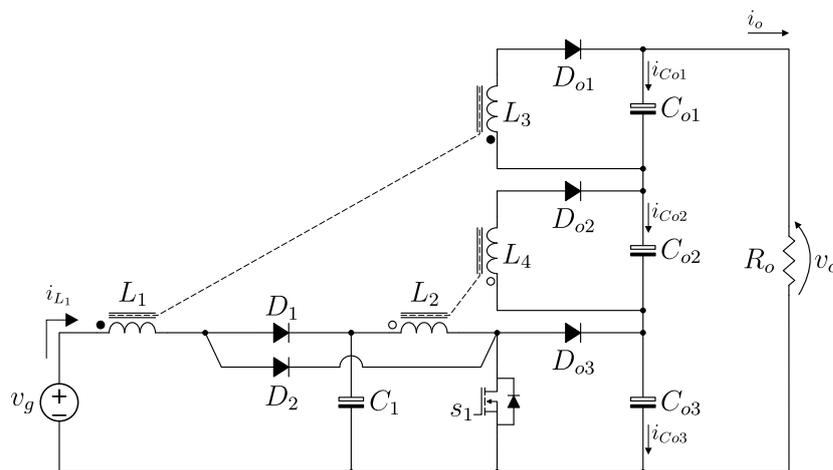


Figura 3.3 – Concepção do conversor proposto I.

Já na segunda configuração, vide Figura 3.3, existe também um acoplamento no primeiro indutor, que adiciona mais uma saída do tipo *flyback*. Além disso, a partir dessa disposição, parte da energia do indutor de entrada (L_1) não é processada pelo segundo indutor acoplado ($L_2 \parallel L_4$), sendo entregue diretamente para a saída por meio da ação *flyback*, a partir de L_3 . Com isso, e pela não redundância no processamento de energia, é

esperada uma redução nas perdas do conversor. Essa configuração apresenta menor ondulação da corrente de entrada (Δ_{ig}) que o conversor proposto em [173], embora apresente Δ_{ig} maior que a do conversor [174]. Ademais, utiliza apenas um interruptor controlado, reduzindo assim os custos. Devido a ter três saídas empilhadas proporciona maior ganho estático em relação aos conversores apresentados anteriormente. Sendo, portanto, esse o circuito do Conversor Proposto I.

3.2 PRINCÍPIO DE OPERAÇÃO DO CONVERSOR

O conversor I, conforme o circuito da Figura 3.3, tem funcionamento semelhante a um conversor *boost*-quadrático somada com as características do conversor *boost-flyback*.

A entrada do primeiro estágio (conversor-A) tem um indutor nominado (L_1) que está acoplado ao indutor (L_3), sendo que L_1 é magnetizado e armazena energia, a partir da fonte de entrada (v_g), do diodo (D_2) e do interruptor (s_1). Devido a configuração de acoplamento magnético, dada por ($L_1 \parallel L_3$), forma-se o primeiro conversor *boost-flyback* — que, logicamente, apresenta duas saídas. A primeira saída é do tipo *boost*, dada pelo retificador formado pelo diodo (D_1) e pelo capacitor (C_1). Já a segunda saída, tipo *flyback*, além do indutor L_3 também contém em sua formação um retificador. Esse retificador é composto pelo par diodo-capacitor (D_{o1})-(C_{o1}), respectivamente.

O segundo estágio (conversor-B), da estrutura cascata, também é formado por um conversor *boost-flyback*. Esse segundo conversor é constituído por dois indutores que estão magneticamente acoplados ($L_2 \parallel L_4$), possuindo duas saídas, tal qual o primeiro conversor. Assim sendo, apresenta uma saída *boost* com o retificador sendo constituído pelo diodo (D_{o3}) e pelo capacitor (C_{o3}). Enquanto a saída *flyback*, além de L_4 , possui o diodo (D_{o2}) e o capacitor (C_{o2}) que formam o retificador nesta saída.

A configuração cascata dá-se pela interligação entre o estágio de “saída” do conversor-A, C_1 , que passa a ser o estágio de “entrada” do conversor-B. A saída do conversor I é denominada na literatura como empilhada. Essa disposição nada mais é que a conexão em série do estágio de saída de cada conversor. Assim sendo, o conversor I apresenta uma saída do tipo empilhada, originada de três saídas — sendo duas saídas do tipo *flyback* ($v_{C_{o1}}$) e ($v_{C_{o2}}$) e por uma saída do tipo *boost*-quadrático ($v_{C_{o3}}$).

Devido a sua configuração, ao novo conversor é atribuído um ganho estático extremamente elevado, sem a necessidade de operar com razão cíclica excessiva. Com isso é esperado que as perdas não sejam tão elevadas. Embora, como já conhecida, a configuração cascata tem característica de apresentar rendimento mais modesto. Contudo, devido ao acoplamento do primeiro indutor, L_1 , e por essa disposição, o processamento de energia entre os dois indutores acoplados não acontece de forma homogênea — com o primeiro indutor entregando parte de sua energia diretamente para a saída. Estas características são melhores discutidas na sequência, iniciando com as etapas de operação.

3.3 ETAPAS DE OPERAÇÃO DO CONVERSOR

Nesta seção as etapas de operação são descritas ao considerar o circuito da [Figura 3.4](#). Nesse circuito os indutores acoplados, $L_1 \parallel L_3$ e $L_2 \parallel L_4$, são substituídos por modelos equivalentes. Estas novas representações são constituídas por um indutor magnetizante (que armazena energia), por um indutor de dispersão (que simboliza os efeitos das não idealidades magnéticas, as indutâncias não-acopladas) e por um transformador ideal (que permite transferência de energia da entrada para a saída).

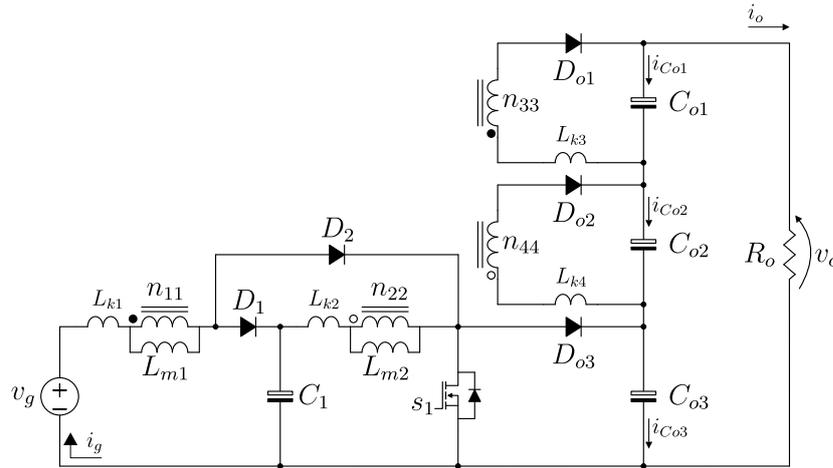


Figura 3.4 – Circuito do conversor proposto I.

A partir disto, conforme a [Figura 3.4](#), para $L_1 \parallel L_3$ do conversor-A têm-se: L_{m1} como indutor magnetizante, L_{k1} como indutor de dispersão referenciada ao primário do transformador e por L_{k3} como indutor de dispersão referenciada ao secundário do transformador, com n_{11} representando o número de espiras do primário e por n_{33} que define o número de espiras do secundário. Para o conversor-B, têm-se: L_{m2} , L_{k2} , L_{k4} , n_{22} e n_{44} , respectivamente. Com base nisso definem-se as relações de ganho dos indutores acoplados, $n_1 = n_{33}/n_{11}$ e $n_2 = n_{44}/n_{22}$. O coeficiente de acoplamento é dado pela relação entre a indutância magnetizante e a indutância de dispersão, para $L_1 \parallel L_3$, $k_1 = L_{m1}/(L_{m1} + L_{k1})$ e para $L_2 \parallel L_4$, $k_2 = L_{m2}/(L_{m2} + L_{k2})$.

A fim de facilitar a análise das etapas de operação algumas concessões são lançadas, para isso é considerado:

- 1) o conversor é do tipo ideal;
- 2) o modo de condução é contínuo (MCC) para a indutância magnetizante dos indutores acoplados;
- 3) os capacitores são considerados com grande capacitância, assim sua tensão permanece constante durante um período de comutação;

Com base no exposto o conversor I apresenta 5 etapas de operação, que são descritas na sequência.

3.3.1 Etapa 1 ($t_1 - t_0$)

Nesta etapa de operação, conforme o circuito da [Figura 3.5](#) o interruptor s_1 está em condução. Com isso o diodo D_2 fica diretamente polarizado, enquanto o diodo D_1 está reversamente polarizado. Com esta configuração os indutores magnetizantes, L_{m1} e L_{m2} passam a

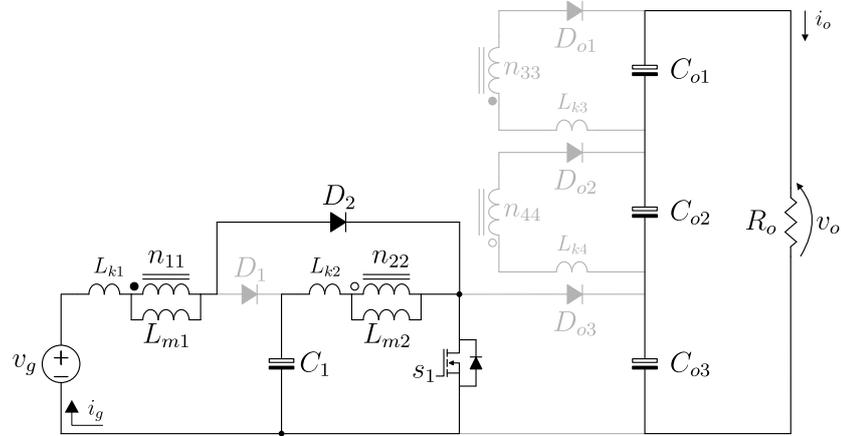


Figura 3.5 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).

acumular energia. O primeiro via fonte de entrada v_g , enquanto o segundo pelo capacitor C_1 . Nesse estado topológico todos os diodos de saída, D_{o1} , D_{o2} e D_{o3} , estão reversamente polarizados — com isso os capacitores de saída, C_{o1} , C_{o2} e C_{o3} , fornecem a energia para a carga. Essa etapa tem grande semelhança com os conversores *boost* e *flyback*, que durante a condução do interruptor acumulam energia nos indutores. Quando o interruptor s_1 entrar em bloqueio essa etapa é finalizada.

3.3.2 Etapa 2 ($t_2 - t_1$)

O estado topológico desta etapa é sintetizado a partir do circuito da [Figura 3.6](#). Nessa etapa com s_1 em bloqueio, o diodo D_1 fica diretamente polarizado e o diodo D_2 reversamente polarizado. A partir dessa configuração a energia oriunda do indutor L_{k1} encontra caminho por D_1 e passa a

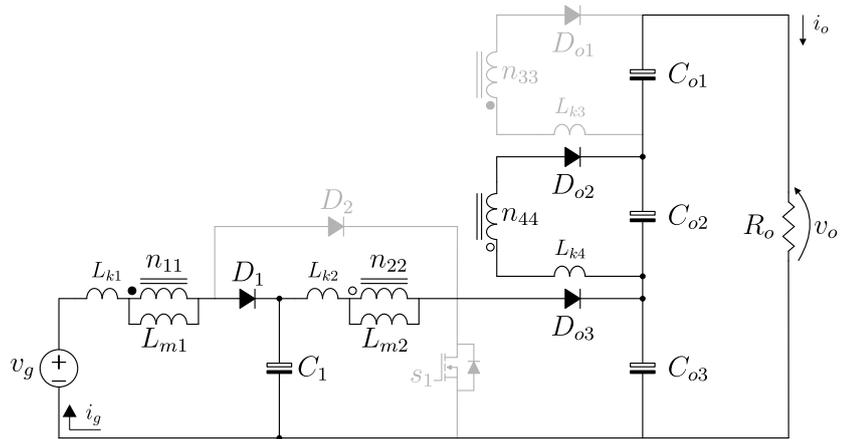


Figura 3.6 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).

carregar o capacitor C_1 . O mesmo é válido para o indutor L_{k2} que encontra caminho em D_{o3} e transfere energia para o capacitor C_{o3} . Durante esse estágio o indutor magnetizante L_{m2} transfere energia para o secundário n_{44} , com isso o diodo D_{o2} fica diretamente polarizado e a corrente no indutor L_{k4} é entregue parte para o capacitor C_{o2} e parte para a carga (R_o). Essa etapa finaliza quando $i_{L_{k1}} < i_{L_{m1}}$.

3.3.3 Etapa 3 ($t_3 - t_2$)

Com a corrente no indutor L_{m1} maior que a corrente em L_{k1} tem-se o estado topológico que caracteriza esta etapa, conforme o circuito da [Figura 3.7](#). Devido à essa condição L_{m1} transfere energia para n_{33} , com isso D_{o1} fica diretamente polarizado. Ademais, nessa etapa todos

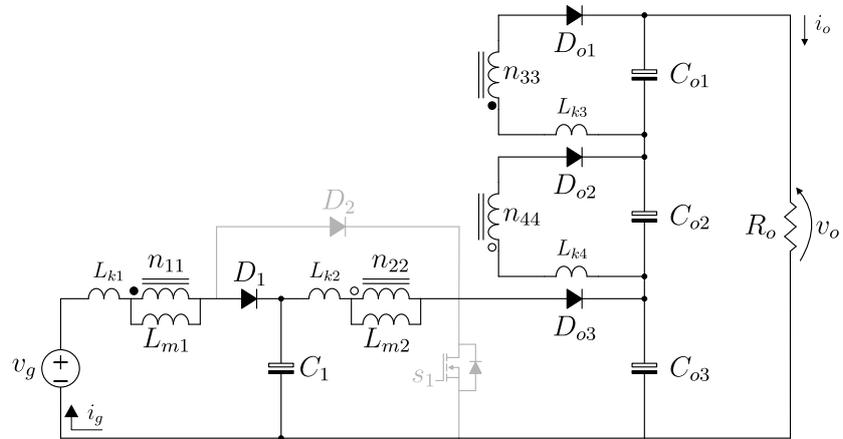


Figura 3.7 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).

os diodos de saída estão diretamente polarizados. A partir disso, ocorre a transferência de energia dos indutores magnetizantes para saída, ou seja, para os capacitores de saída e para a carga — inclusive para C_1 que também acumula energia. Essa etapa, de bloqueio do interruptor, é bem característica e semelhante tanto com o conversor *boost*, quanto com o conversor *boost-flyback*. Com a corrente no indutor dispersão L_{k2} tornando-se nula, isto é, com $i_{L_{k2}} = 0$, também finda essa etapa.

3.3.4 Etapa 4 ($t_4 - t_3$)

Esta etapa tem estado topológico representado no circuito da [Figura 3.8](#). Nessa etapa com a corrente nula em L_{k2} o diodo D_{o3} passa a ficar reversamente polarizado. Para o conversor-B, apenas o indutor L_{m2} transfere energia e mantém o secundário em operação, com a corrente em D_{o2}

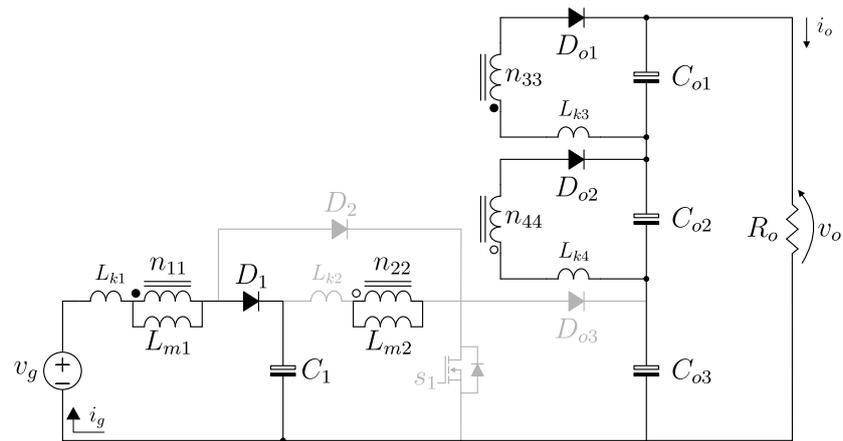


Figura 3.8 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).

crescendo de forma linear o C_{o2} continua acumulando energia. Para o conversor-A, tanto a energia oriunda de L_{k1} quanto a energia de L_{m1} são divididas parte para C_1 e parte para o secundário, que mantém o diodo D_{o1} diretamente polarizado, mantendo à carga em C_{o1} . Essa etapa finaliza quando o interruptor s_1 é posto novamente em condução.

3.3.5 Etapa 5 ($t_5 - t_4$)

O estado topológico desta etapa de operação é representado pelo circuito da [Figura 3.9](#). De acordo com essa figura, mesmo com s_1 em condução ainda existe uma corrente residual no indutor de dispersão L_{k3} . Nessa condição D_{o1} ainda é mantido diretamente po-

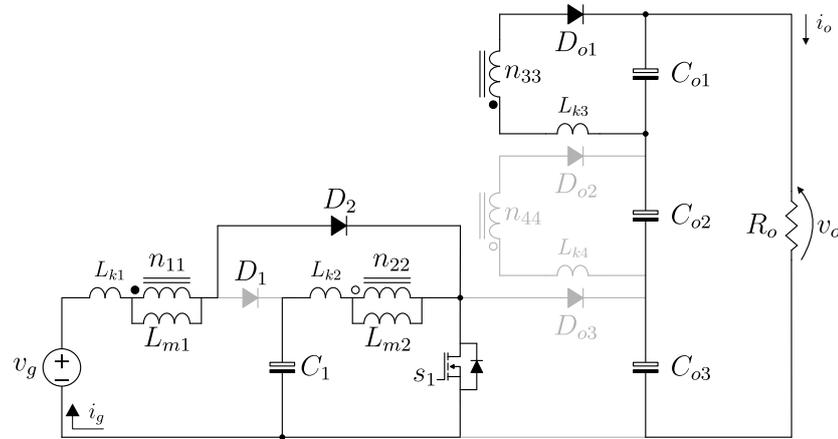


Figura 3.9 – Circuito do estado topológico da Etapa 5 ($t_5 - t_4$).

intervalo de tempo. Nessa configuração, no acúmulo de energia em L_{m1} , a corrente é dada por $i_{L_{m1}} - (n_1 \times i_{L_{k3}})$. Enquanto a magnetização de L_{m2} acontece de forma semelhante à etapa 1. Com a corrente $i_{L_{k3}}$ tornando-se nula essa etapa é finalizada. As principais formas de onda, com a indicação das etapas de operação, são mostradas na [Figura 3.10](#).

3.4 ANÁLISE DE DESEMPENHO DO CONVERSOR

A análise de desempenho permite que sejam explorados e verificados os atributos do conversor a partir de vários aspectos. Partindo dessa premissa, nesta seção são realizados os apontamentos que resultam em equações, gráficos e tabelas que jogam luz nas principais características do novo conversor. Assim sendo, para tal finalidade, são detalhadas: a análise estática em modo de condução contínua, a análise em modo de condução descontínua, os esforços de tensão e de corrente em todos os componentes, a análise de perdas, a análise de sensibilidade da razão cíclica, a análise dinâmica e por fim, com base nessas análises, uma comparação de desempenho com outros conversores.

3.4.1 Análise Estática em MCC

Ao considerar que as correntes nos indutores magnetizantes não tornam-se nulas durante um período de comutação, tem-se o que a literatura denota como Modo de Condução Contínua (MCC). É nesse certame que esta seção está inserida, ao permitir a obtenção da função do ganho estático (M) do conversor em MCC.

Durante a etapa 1 — ou seja, durante o intervalo de condução do interruptor s_1 — os indutores são magnetizados. Ao desconsiderar a etapa 5, por ser um intervalo de tempo

extremamente curto, é possível denotar as seguintes tensões,

$$v_{Lm1}^I = k_1 v_g, \quad v_{Lk1}^I = (1 - k_1) v_g, \quad (3.3)$$

$$v_{Lm2}^I = k_2 v_{C1}, \quad v_{Lk2}^I = (1 - k_2) v_{C1}. \quad (3.4)$$

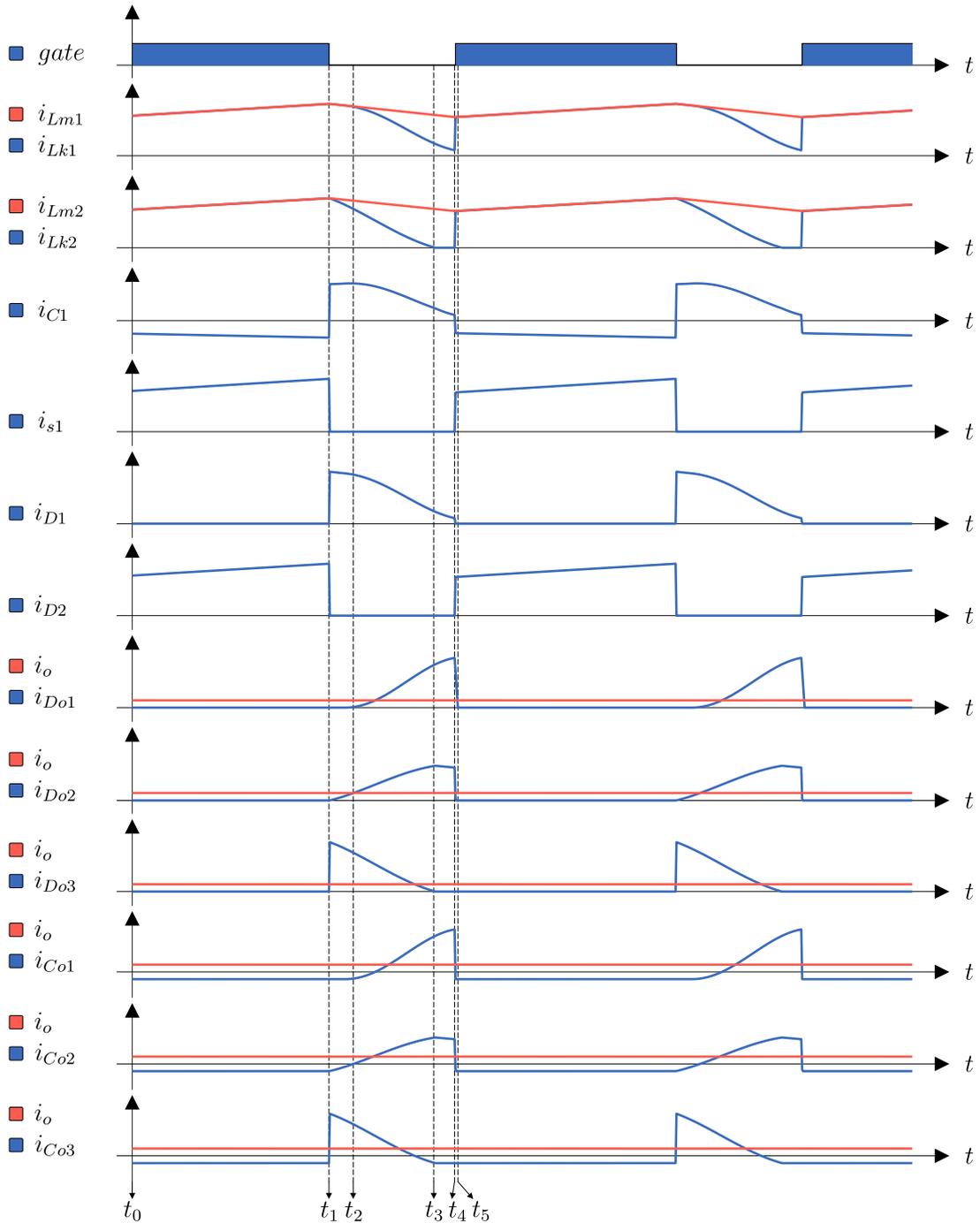


Figura 3.10 – Principais formas de onda do conversor I em MCC.

Os secundários dos indutores acoplados, durante esse período, tem tensão igual à,

$$v_{n33}^I = k_1 n_1 v_g, \quad (3.5)$$

$$v_{n44}^I = k_2 n_2 v_{C1}. \quad (3.6)$$

Aplicando o princípio de equilíbrio volt-segundo nos indutores, obtêm-se,

$$v_{Lm1}^{\text{II}} = -v_g \frac{k_1 d}{(1-d)}, \quad v_{Lk1}^{\text{II}} = -v_g \frac{(1-k_1)d}{(1-d)}, \quad v_{n33}^{\text{II}} = -v_g \frac{k_1 n_1 d}{(1-d)}, \quad (3.7)$$

$$v_{Lm2}^{\text{II}} = -v_{C1} \frac{k_2 d}{(1-d)}, \quad v_{Lk2}^{\text{II}} = -v_{C1} \frac{(1-k_2)d}{d_x}, \quad v_{n44}^{\text{II}} = -v_{C1} \frac{k_2 n_2 d}{(1-d)}. \quad (3.8)$$

A tensão no capacitor C_1 é dada por,

$$v_{C1} \triangleq [v_g - v_{Lk1}^{\text{II}} - v_{Lm1}^{\text{II}}] = \frac{v_g}{(1-d)}. \quad (3.9)$$

A tensão de saída v_{Co1} é descrita por,

$$v_{Co1} \triangleq [-v_{n33}^{\text{II}}] = \frac{v_g k_1 n_1 d}{(1-d)}. \quad (3.10)$$

A tensão de saída v_{Co2} é obtida por,

$$v_{Co2} \triangleq [-v_{n44}^{\text{II}}] = \underbrace{\frac{v_g}{(1-d)}}_{v_{C1}} \times \frac{k_2 n_2 d}{(1-d)} = \frac{v_g k_2 n_2 d}{(1-d)^2}. \quad (3.11)$$

Durante as etapas II e III a energia do indutor de dispersão L_{k2} é transferida para o capacitor C_{o3} , o tempo necessário para a descarga completa dessa energia, de acordo com [175], é definido por,

$$dx \triangleq \left[\frac{t_x}{T_s} \right] = \frac{(1-d)}{n_2 + 1}. \quad (3.12)$$

Logo, v_{Lk2}^{II} passa a ser denotada por,

$$v_{Lk2}^{\text{II}} \triangleq - \left[\underbrace{\frac{v_g}{(1-d)}}_{v_{C1}} \times \frac{(1-k_2)(n_2+1)d}{(1-d)} \right] = \frac{v_g(1-k_2)(n_2+1)d}{(1-d)^2}. \quad (3.13)$$

A tensão v_{Co3} é obtida a partir de,

$$v_{Co3} \triangleq [v_{C1} - v_{Lk2}^{\text{II}} - v_{Lm2}^{\text{II}}] = \frac{v_g [(1-k_2)(n_2-1)d + 1]}{(1-d)^2}. \quad (3.14)$$

se, $k_2 = 1$, então é obtida uma tensão igual ao *boost*-quadrático,

$$v_{Co3} = \frac{v_g}{(1-d)^2}. \quad (3.15)$$

A tensão de saída é dada por $v_o = v_{Co1} + v_{Co2} + v_{Co3}$, conforme,

$$v_o = \underbrace{\frac{v_g k_1 n_1 d}{(1-d)}}_{v_{Co1}} + \underbrace{\frac{v_g k_2 n_2 d}{(1-d)^2}}_{v_{Co2}} + \underbrace{\frac{v_g [(1-k_2)(n_2-1)d + 1]}{(1-d)^2}}_{v_{Co3}}, \quad (3.16)$$

que leva ao ganho estático do conversor, dado por,

$$M \triangleq \left[\frac{v_o}{v_g} \right] = \frac{k_1 n_1 (d - d^2) + d(n_2 + k_2 - 1) + 1}{(1 - d)^2}. \quad (3.17)$$

Ao considerar, os coeficientes de acoplamento com $k_1 = k_2 = 1$, a função que expressa o ganho estático de forma simplificada é denotada por,

$$M(n_1, n_2, d) = \frac{n_1(d - d^2) + n_2 d + 1}{(1 - d)^2}. \quad (3.18)$$

A [Figura 3.11](#) mostra o ganho estático em MCC, a partir de alguns valores para os coeficientes de acoplamento dos indutores e também ao considerar uma variação na relação de transformação desses indutores. Desta figura, conforme [Figura 3.11\(a\)](#), os coeficientes k_1 e k_2 afetam pouco o ganho estático. Por outro lado, a relação de transformação exerce forte influência no M , em especial a relação de transformação n_2 do segundo indutor acoplado $L_2 \parallel L_4$, porque já carrega o efeito quadrático, vide [Equação 3.14](#) que reflete na [Figura 3.11\(d\)](#). Outra maneira de observar o efeito de n_2 é a partir da [Equação 3.18](#) — no qual, n_2 exerce maior influência no M do que o n_1 que é ponderado pelo fator $(d - d^2)$.

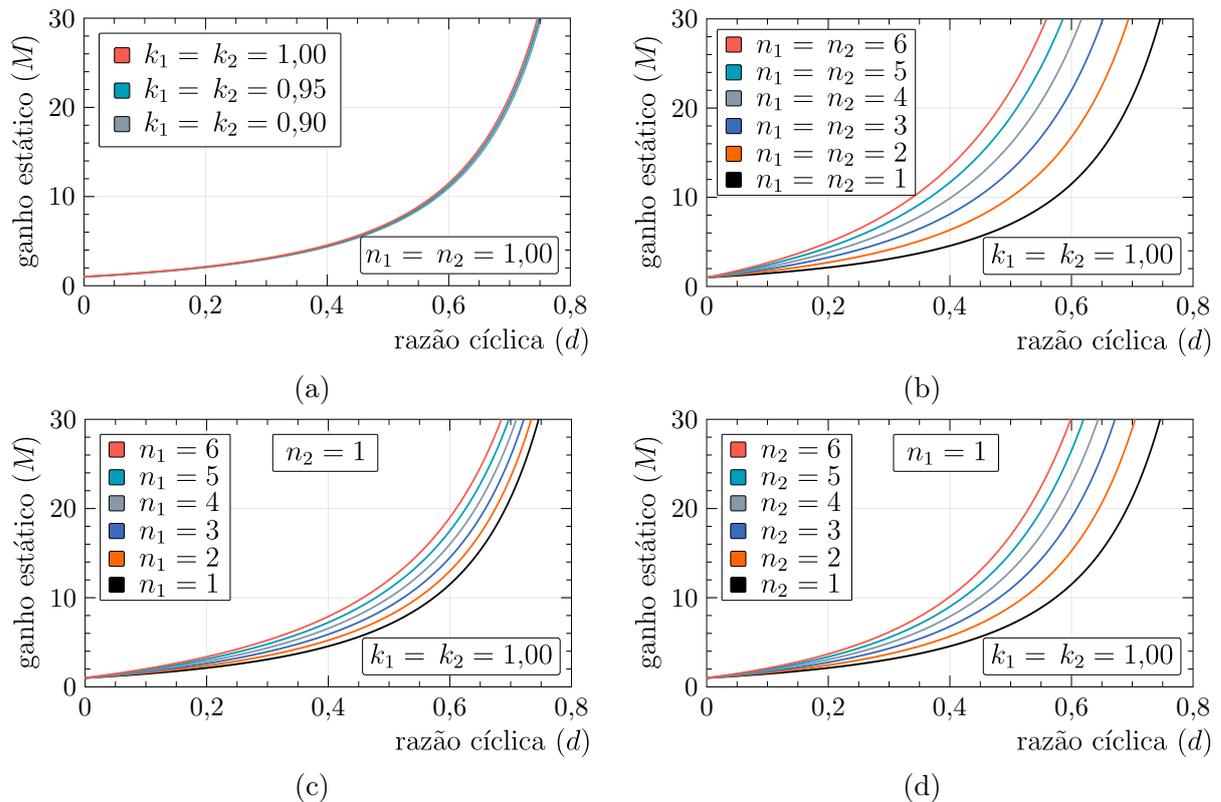


Figura 3.11 – Ganho estático do conversor I em MCC.

- (a) Efeito das indutâncias de dispersão k_1 e k_2 , com $n_1 = n_2 = 1$.
- (b) A partir de diferentes relações de transformação para $n_1 = n_2$, com $k_1 = k_2 = 1$.
- (c) A partir de diferentes relações de transformação de n_1 , com $n_2 = 1$ e $k_1 = k_2 = 1$.
- (d) A partir de diferentes relações de transformação de n_2 , com $n_1 = 1$ e $k_1 = k_2 = 1$.

3.4.2 Análise Estática em MCD

O conversor I por possuir dois indutores magnetizantes (L_{m1} e L_{m2}) pode apresentar três possibilidades de descontinuidade. Assim, define-se como Modo de Condução Descontínua parcial (MCDp), quando apenas um dos indutores encontra-se em MCD (podendo ser L_{m1} ou L_{m2}). Por fim, tem-se a condição de Modo de Condução Descontínua total (MCDt) na qual os dois indutores estão simultaneamente em MCD [176].

Neste trabalho optou-se por adotar o MCDp ao considerar apenas L_{m1} operando em MCD. Esta escolha deu-se pelo fato da saída do conversor ser do tipo empilhada, a partir disso, e ao considerar L_{m2} em CCM é possível saber de antemão a tensão em duas das três saídas do conversor. Caso fosse adotada a condição de MCD para L_{m2} teria-se duas das três tensões de saída desconhecidas — ou seja, duas incógnitas e apenas uma equação. Com base nisto, é considerada que apenas a corrente $i_{L_{m1}}$ torna-se nula durante a etapa de boqueio de s_1 , conforme as curvas da Figura 3.12.

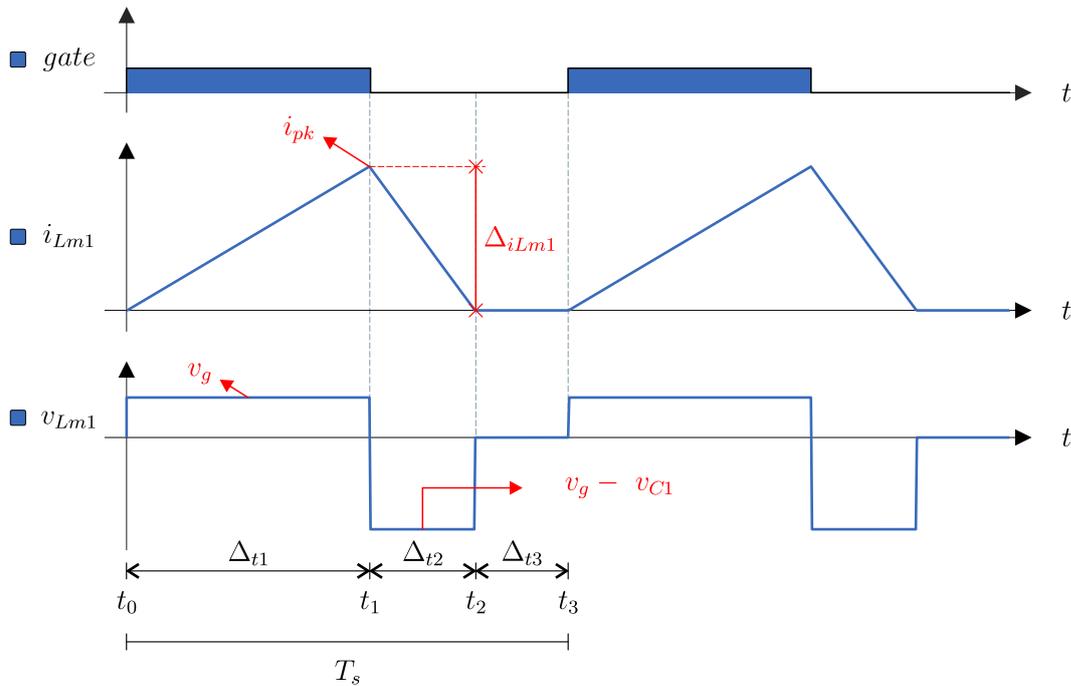


Figura 3.12 – Principais formas de onda do conversor I em MCD.

Da Figura 3.12 e considerando o balanço volt-segundo no indutor L_{m1} tem-se,

$$v_g(t_1) = \underbrace{(v_g - v_{C1})}_{v_{Co1}/n_1}(t_2), \quad (3.19)$$

com,

$$v_{Co1} = v_o - v_{Co2} - v_{Co3}, \quad (3.20)$$

então, ao considerar $t_1 = d/f_s$, define-se,

$$t_2 \triangleq \frac{v_g d n_1}{f_s (v_o - v_{Co2} - v_{Co3})}. \quad (3.21)$$

Para encontrar o valor de t_2 é preciso conhecer os valores de v_{Co2} e v_{Co3} que são dependentes de v_{C1} . Mesmo já conhecendo estes valores, dado que essas tensões são definidas na etapa CCM, a tensão em v_{C1} é desconhecida (dada pela descontinuidade em L_{m1}). Assim sendo, é preciso resolver o seguinte sistema de equações,

$$v_{C1} = v_g + \frac{v_o - v_{Co2} - v_{Co3}}{n_1}, \quad (3.22)$$

$$v_{Co1} = v_o - v_{Co2} - v_{Co3}, \quad (3.23)$$

$$v_{Co2} = v_{C1} \frac{n_2 d}{(1-d)}, \quad (3.24)$$

$$v_{Co3} = v_{C1} \frac{1}{(1-d)}, \quad (3.25)$$

que leva à,

$$v_{C1} = \frac{(v_g n_1 + v_o)(1-d)}{n_1(1-d) + dn_2 + 1}, \quad (3.26)$$

$$v_{Co1} = \frac{n_1 v_g (1 + dn_2) + n_1 v_o (d-1)}{n_1(d-1) + dn_2 + 1}, \quad (3.27)$$

$$v_{Co2} = \frac{dn_2(v_g n_1 + v_o)}{n_1(1-d) + dn_2 + 1}, \quad (3.28)$$

$$v_{Co3} = \frac{v_g n_1 + v_o}{n_1(1-d) + dn_2 + 1}. \quad (3.29)$$

Assim, com base nas expressões acima, chega-se na definição do tempo t_2 ,

$$t_2 = \frac{v_g [n_1(1-d) + dn_2 + 1]}{v_o(1-d) - v_g(dn_2 + 1)} \left[\frac{d}{f_s} \right]. \quad (3.30)$$

Ao resolver a [Equação 3.19](#) para M — sabendo que $t_2 = d_2/f_s$ e que $M = v_o/v_g$ — chega-se ao ganho estático em MCD (dependente de d_2), que é dado por,

$$M = \frac{dn_2 + 1}{(1-d)} + \frac{d^2(n_2 - n_1) + d(n_1 + 1)}{d_2(1-d)}, \quad (3.31)$$

resolvendo a [Equação 3.31](#) para d_2 obtém-se,

$$d_2 = \frac{d^2(n_2 - n_1) + d(n_1 + 1)}{(1-d) \left[M + \frac{dn_2 + 1}{(d-1)} \right]}. \quad (3.32)$$

A partir da [Figura 3.12](#) é possível definir o valor da corrente média de entrada — que neste caso é o valor da corrente média na indutância magnetizante L_{m1} — dada por,

$$i_g \triangleq \frac{(d + d_2)\Delta_{iLm1}}{2} = \frac{v_g d(d + d_2)}{2L_{m1}f_s} = \frac{v_o d(d + d_2)}{2L_{m1}f_s M}. \quad (3.33)$$

A corrente de saída, ao considerar a [Equação 3.32](#) e a [Equação 3.33](#), é dada por,

$$i_o \triangleq \frac{i_g}{M} = \frac{v_o d(d + d_2)}{2M^2 L_{m1} f_s} = \frac{v_o}{2L_{m1} f_s} \frac{d^2(d-1)(M + n_1)}{M^2 [M(d-1) + dn_2 + 1]}, \quad (3.34)$$

Com base na [Equação 3.34](#) é possível designar a corrente normalizada (\bar{i}_o), que é definida por,

$$\bar{i}_o \triangleq \frac{v_o}{2L_{m1}f_s} = \frac{d^2(d-1)(M+n_1)}{M^2[M(d-1)+dn_2+1]}. \quad (3.35)$$

A solução da [Equação 3.35](#) para M , permite estabelecer o ganho estático em MCD (dependente de \bar{i}_o), de acordo com,

$$M = \left| \left[\frac{1}{3\bar{i}_o(d-1)} \left(\frac{\sqrt[3]{\Gamma+\Psi}}{\sqrt[3]{2}} + \frac{\sqrt[3]{2\Theta}}{\sqrt[3]{\Gamma+\Psi}} \right) \right] + \frac{dn+1}{3(1-d)} \right|, \quad (3.36)$$

com,

$$\Gamma = \bar{i}_o^{-2} [9d^2(1-d)^2(2dn-3n-1) - 2\bar{i}_o(dn+1)^3], \quad (3.37)$$

$$\Theta = -\bar{i}_o^{-2}(dn+1)^2 - 3\bar{i}_o d^2(d-1)^2, \quad (3.38)$$

$$\Psi = \sqrt{\Gamma^2 + 4\Theta^3}. \quad (3.39)$$

Ao substituir a [Equação 3.18](#) na [Equação 3.35](#) chega-se à região de fronteira entre os dois ganhos estáticos, ou seja, quando $M_{MCC} = M_{MDC}$, que é dada por,

$$\bar{i}_{\kappa o} = \frac{d(1-d)^4}{[n_1(d-d^2+dn_2+1)]^2}. \quad (3.40)$$

Outro ponto comumente discutido na operação em MCD é definida na literatura como característica externa do conversor [64]. Para tal, inicialmente é preciso resolver a [Equação 3.18](#) para a razão cíclica, que resulta em,

$$d = \begin{cases} \frac{2M+n_1+n_2 - \sqrt{4M+4Mn_2+4n_1+n_1^2+2n_1n_2+n_2^2}}{2(M+n_1)}, & \text{se, } n_1 \neq n_2. \\ \frac{(M+n_1) - \sqrt{(1+n_1)(M+n_1)}}{(M+n_1)}, & \text{se, } n_1 = n_2. \end{cases} \quad (3.41)$$

Na sequência, a partir de [Equação 3.41](#) (assumindo $n = n_1 = n_2$) e substituindo-a na [Equação 3.36](#) chega-se na corrente crítica normalizada ($\bar{i}_{\kappa \varepsilon}$), que é definida por,

$$\bar{i}_{\kappa \varepsilon} = \frac{\sqrt{(n+1)(M+n)} \left[M+n - \sqrt{(n+1)(M+n)} \right]^2}{M^2(M+n)^2 \left[\sqrt{(n+1)(M+n)} - (n+1) \right]}. \quad (3.42)$$

A [Figura 3.13\(a\)](#) mostra a região de fronteira, que delimita os dois modos de condução, para uma razão cíclica variável (conforme a [Equação 3.40](#)). Enquanto a [Figura 3.13\(b\)](#) mostra a característica externa do conversor, ao considerar uma razão cíclica com valores fixos, que é imposta: à [Equação 3.18](#), à [Equação 3.36](#) e à [Equação 3.42](#). Nos dois gráficos dessa figura são destacados os valores máximos. Estes valores são obtidos, ao considerar $n_1 = n_2 = 1$, a partir do teorema de mínimos e máximos — que estabelece:

$$\frac{\partial \bar{i}_{\kappa o}}{\partial d} = 0, \Rightarrow \begin{cases} d = 0,135. \\ \bar{i}_{\kappa o[\text{MAX}]} = 0,048. \end{cases} \quad \frac{\partial \bar{i}_{\kappa \varepsilon}}{\partial M} = 0, \Rightarrow \begin{cases} M = 1,76. \\ \bar{i}_{\kappa \varepsilon[\text{MAX}]} = 0,048. \end{cases} \quad (3.43)$$

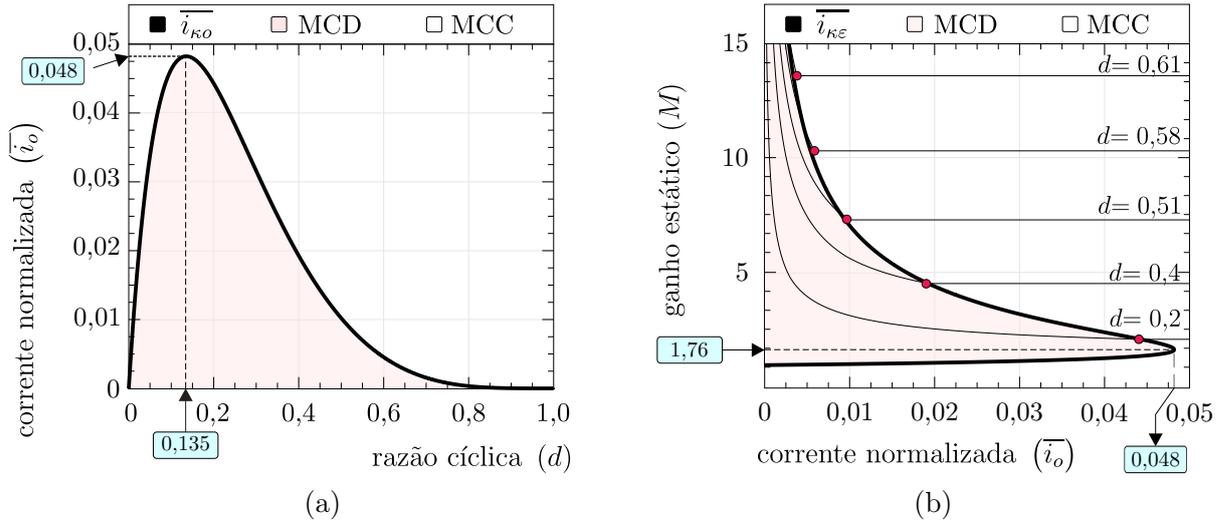


Figura 3.13 – Ganho estático do conversor I em MCD.
 (a) Região de fronteira entre MCC e MCD.
 (b) Característica externa.

3.4.3 Esforços de Tensão e Esforços de Corrente

A fim de mensurar os esforços aos quais os componentes do conversor são submetidos durante o processo de conversão de energia, esta seção apresenta o equacionamento que permite descrever os esforços de tensão e os esforços de corrente. Essa análise torna-se base para o desenvolvimento do restante deste capítulo, por exemplo, como no projeto do conversor e na análise das perdas. Para que o processo de equacionamento seja mais simplificado será considerado, além do conversor operando em MCC, que os coeficientes de acoplamento dos indutores tem valor unitário, ou seja, $k_1 = k_2 = 1$. Ademais, também é considerada operação ideal do conversor (sem perdas).

3.4.3.1 Esforços de Tensão

Durante a etapa 1, o diodo D_1 está reversamente polarizado pela tensão v_{C1} , logo,

$$v_{D1} \triangleq [-v_{C1}] = \frac{v_g}{(1-d)} = \frac{v_o(1-d)}{n_1(d-d^2) + n_2d + 1}. \quad (3.44)$$

Os diodos de saída durante a primeira etapa, devido à condução do interruptor s_1 , encontram-se reversamente polarizados pelas seguintes relações,

$$v_{Do1} \triangleq -[v_{Co1} - v_{n33}^I] = \frac{v_g n_1}{(1-d)} = \frac{v_o n_1 (1-d)}{n_1(d-d^2) + n_2d + 1}, \quad (3.45)$$

$$v_{Do2} \triangleq -[v_{Co2} - v_{n44}^I] = \frac{v_g n_2}{(1-d)^2} = \frac{v_o n_2}{n_1(d-d^2) + n_2d + 1}, \quad (3.46)$$

$$v_{Do3} \triangleq [-v_{Co3}] = \frac{v_g}{(1-d)^2} = \frac{v_o}{n_1(d-d^2) + n_2d + 1}. \quad (3.47)$$

Durante a segunda etapa, isto é, no período $(1-d)T_s$ no qual o interruptor s_1 está em bloqueio, o diodo D_2 fica reversamente polarizado. Para essa situação têm-se,

$$v_{D2} \triangleq -[v_{C1} - v_{Co3}] = \frac{v_g d}{(1-d)^2} = \frac{v_o d}{n_1(d-d^2) + n_2 d + 1}, \quad (3.48)$$

$$v_{s1} \triangleq -[v_{Co3}] = \frac{v_g}{(1-d)^2} = \frac{v_o}{n_1(d-d^2) + n_2 d + 1}. \quad (3.49)$$

3.4.3.2 Esforços de Corrente

Conforme já definido, a análise dos esforços de corrente considera o conversor ideal, então define-se $P_i = P_o$. Assim sendo é possível relacionar a corrente de entrada, o ganho estático e a corrente de saída, de acordo com,

$$M = \frac{i_g}{i_o}, \quad (3.50)$$

$$i_g = M i_o. \quad (3.51)$$

Os esforços de corrente nos indutores acoplados, $(L_1 \parallel L_3)$ e $(L_2 \parallel L_4)$, são descritos de forma mais ampla por intermédio do [Apêndice B](#), sendo sintetizadas na [Tabela 3.1](#).

Tabela 3.1 – Correntes nos indutâncias magnetizantes dos indutores acoplados.

Indutor	Δ_{iL}	$i_{L[\text{AVG}]}$	$i_{L[\text{RMS}]}$
L_{m1}	$\frac{v_g d}{L_{m1} f_s}$	$v_g \frac{k_1 n_1 (d-d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{n_1 (1-d) + n_2 d + 1}{R_o (1-d)^2}$	$\approx i_{L_{m1}[\text{AVG}]}$
L_{m2}	$\frac{v_g d}{L_{m2} f_s (1-d)}$	$v_g \frac{k_1 n_1 (d-d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{n_2 + 1}{R_o (1-d)}$	$\approx i_{L_{m2}[\text{AVG}]}$

O valor da corrente média nos diodos de saída, durante o período de bloqueio em s_1 e sabendo que o valor da corrente média nos capacitores de saída, em regime permanente, é igual a zero, é a própria corrente de saída (i_o), sendo dada por,

$$i_{Do1[\text{AVG}]} = i_{Do2[\text{AVG}]} = i_{Do3[\text{AVG}]} = i_o. \quad (3.52)$$

Com base na [Equação 3.52](#) e a partir da [Figura 3.14](#) é possível determinar o tempo Δ_{ta} , logo de Δ_{tb} , que leva à $d_a = \Delta_{ta}/T_s$ e à $d_b = \Delta_{tb}/T_s$, de acordo com,

$$i_o = \frac{1}{T_s} \int_0^{\Delta_{tb}} \left[-\frac{i_{Lk2[\text{MAX}]}}{\Delta_{tb}} t + i_{Lk2[\text{MAX}]} \right] dt \Rightarrow i_o = \frac{i_{Lk2[\text{MAX}]} d_b}{2}, \quad (3.53)$$

$$d_b = \frac{2i_o}{i_{Lk2[\text{MAX}]}} \quad (3.54)$$

$$d_a = (1-d) - d_b. \quad (3.55)$$

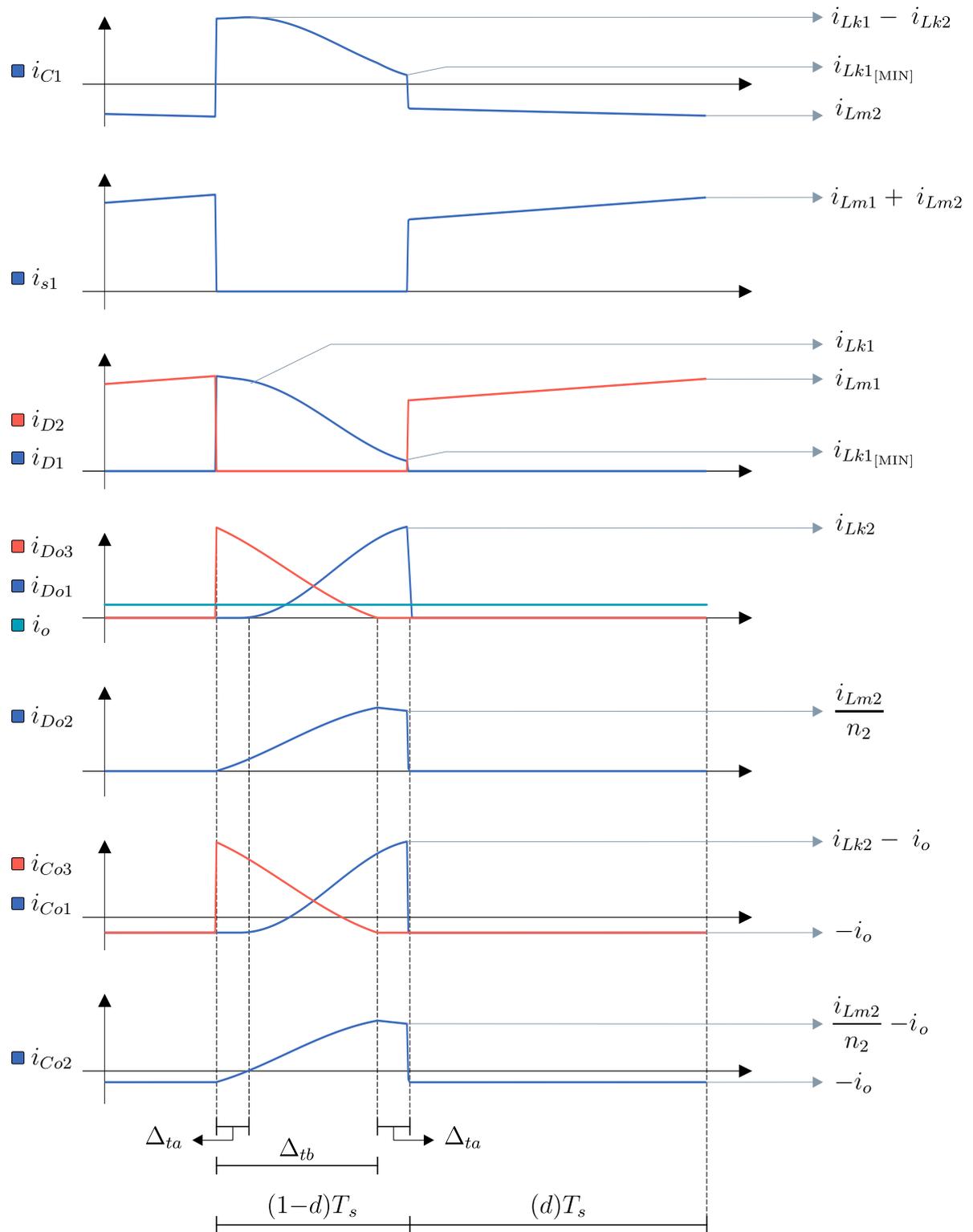


Figura 3.14 – Esforços de corrente no conversor I.

O valor eficaz da corrente no diodo D_{o1} e no diodo D_{o3} é obtida via,

$$i_{D_{o1}[\text{RMS}]} = i_{D_{o3}[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{i_{pk} t}{t_c} \right]^2 dt}, \quad (3.56)$$

$$= \sqrt{\frac{d_b}{3} \left[\frac{i_{Lm1[\text{AVG}]}}{n_1} - \frac{v_g(1-k_1)d}{L_{k1}n_1f_s} - \frac{v_g d}{2L_{m1}n_1f_s} \right]}. \quad (3.57)$$

em que, $t_c = d_b T_s$ e $i_{pk} = (i_{Lm1[\text{MIN}]} - i_{Lk1[\text{MIN}]}) \times (1/n_1)$.

O valor eficaz da corrente no diodo D_{o2} , de acordo com a [Figura 3.14](#) e o tempos definidos na [Equação 3.54](#) e na [Equação 3.55](#), pode ser obtida por,

$$i_{D_{o2}[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{i_{pk} t}{t_c} \right]^2 dt} + [i_{pk} \times d_a], \quad (3.58)$$

$$= \frac{(2i_{Lm2[\text{AVG}]} - \Delta i_{Lm2}) [\sqrt{3d_b} + 3(1-d-d_b)]}{6n_2}, \quad (3.59)$$

em que, $i_{pk} = i_{Lm2[\text{MIN}]} / n_2$ e $t_c = d_b T_s$.

O valor da corrente média e o valor eficaz da corrente no diodo D_2 são estabelecidas a partir de,

$$i_{D2[\text{AVG}]} \triangleq \frac{1}{T_s} \int_0^{t_c} \frac{i_{Lm1[\text{MIN}]} + i_{Lm1[\text{MAX}]} t}{t_c} dt = d \times i_{Lm1[\text{AVG}]}, \quad (3.60)$$

$$i_{D2[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{i_{Lm1[\text{MAX}]} - i_{Lm1[\text{MIN}]} t}{t_c} + i_{Lm1[\text{MIN}]} \right]^2 dt}, \quad (3.61)$$

$$= \sqrt{d \left[\frac{12 i_{Lm1[\text{AVG}]}^2 + \Delta i_{Lm1}^2}{12} \right]}. \quad (3.62)$$

em que, $t_c = d T_s$.

As correntes no diodo D_1 — que entra em operação durante o período de desmagnetização do indutor acoplado de entrada, $L_1 \parallel L_3$ — são dadas por,

$$i_{D1[\text{AVG}]} \triangleq \frac{1}{T_s} \int_0^{t_c} \frac{i_{Lm1[\text{MAX}]} t}{t_c} dt + (i_{Lm1[\text{MAX}]} \times d_a), \quad (3.63)$$

$$= \frac{(2i_{Lm1[\text{AVG}]} + \Delta i_{Lm1}) (2 - d_b - 2d)}{4}, \quad (3.64)$$

$$i_{D1[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{i_{Lm1[\text{MAX}]} t}{t_c} \right]^2 dt} + (i_{Lm1[\text{MAX}]} \times d_a), \quad (3.65)$$

$$= \frac{(2i_{Lm1[\text{AVG}]} + \Delta i_{Lm1}) [\sqrt{3d_b} + 3(1-d-d_b)]}{6}. \quad (3.66)$$

em que, $t_c = d_b T_s$.

Por fim, o valor da corrente média e o valor eficaz da corrente no interruptor s_1 são obtidas por,

$$i_{s1[\text{AVG}]} \triangleq \frac{1}{T_s} \int_0^{t_c} \frac{(i_{Lm1[\text{MIN}]} + i_{Lm2[\text{MIN}]}) + (i_{Lm1[\text{MAX}]} + i_{Lm2[\text{MAX}]})}{t_c} t \, dt, \quad (3.67)$$

$$= d(i_{Lm1[\text{AVG}]} + i_{Lm2[\text{AVG}]}) \quad (3.68)$$

$$i_{s1[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{i_{L[\text{MIN}]} + i_{L[\text{MAX}]}}{t_c} t + i_{L[\text{MIN}]} \right]^2 dt}, \quad (3.69)$$

$$= \sqrt{d \left[\frac{i_{L[\text{MIN}]}^2 + i_{L[\text{MIN}]} i_{L[\text{MAX}]} + i_{L[\text{MAX}]}^2}{3} \right]}. \quad (3.70)$$

em que, $t_c = dT_s$, $i_{L[\text{MIN}]} = i_{Lm1[\text{MIN}]} + i_{Lm2[\text{MIN}]}$ e $i_{L[\text{MAX}]} = i_{Lm1[\text{MAX}]} + i_{Lm2[\text{MAX}]}$.

Uma possível maneira de se obter a corrente de um capacitor, para um conversor com mais de dois estados topológicos — como é o caso do conversor I, e que tem a corrente bem definida em uma das etapas — é aplicar o princípio de carga no capacitor, na qual:

a corrente média em um capacitor durante um período completo de comutação, em regime permanente, é igual a zero,

que leva à seguinte função,

$$0 = \frac{1}{T_s} \left[\int_0^{dT_s} i_C^{\text{I}}(t) \, dt + \int_{dT_s}^{T_s} i_C^{\text{II}}(t) \, dt \right] \Rightarrow \begin{cases} i_C^{\text{I}}(t) = \frac{(d-1)i_C^{\text{II}}}{d}, \\ i_C^{\text{II}}(t) = \frac{(d)i_C^{\text{I}}}{(d-1)}. \end{cases} \quad (3.71)$$

Aplicando a metodologia definida na [Equação 3.71](#) ao capacitor C_1 , sabendo que durante o período de condução de s_1 sua corrente é igual à corrente média do indutor magnetizante L_{m2} , chega-se em,

$$0 = \frac{1}{T_s} \left[\int_0^{dT_s} i_{Lm2[\text{AVG}]} \, dt + \int_{dT_s}^{T_s} i_{C1}^{\text{II}}(t) \, dt \right], \quad (3.72)$$

$$i_{C1}^{\text{II}} = \frac{i_{Lm2[\text{AVG}]} d}{(d-1)}. \quad (3.73)$$

Com base nisso, o valor eficaz da corrente em C_1 é dada por,

$$i_{C1[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \left[\int_0^{dT_s} [i_{Lm2[\text{AVG}]}]^2 dt + \int_{dT_s}^{T_s} [i_{C1}^{\text{II}}]^2 dt \right]}, \quad (3.74)$$

$$= i_{Lm2[\text{AVG}]} \sqrt{\frac{d}{(1-d)}}. \quad (3.75)$$

O capacitor de saída C_{o2} tem o valor eficaz da sua corrente definida por,

$$i_{Co2[\text{RMS}]} \triangleq \sqrt{i_{Do2[\text{RMS}]}^2 - i_{Do2[\text{AVG}]}^2}, \quad (3.76)$$

$$= \sqrt{\left[\frac{\left(2i_{Lm2[\text{AVG}]} - \Delta i_{Lm2} \right) \left[\sqrt{3d_b} + 3(1-d-d_b) \right]}{6n_2} \right]^2 - [i_o]^2}. \quad (3.77)$$

Empregando o mesmo procedimento aos capacitores C_{o1} e C_{o3} , sabendo que as correntes i_{Co1} e i_{Co3} são iguais, encontra-se,

$$i_{Co1[\text{RMS}]} = i_{Co3[\text{RMS}]} \triangleq \sqrt{i_{Do1[\text{RMS}]}^2 - i_{Do1[\text{AVG}]}^2}, \quad (3.78)$$

$$= \sqrt{\left[\sqrt{\frac{d_b}{3}} \left[\frac{i_{Lm1[\text{AVG}]} }{n_1} - \frac{v_g(1-k_1)d}{L_{k1}n_1f_s} - \frac{v_gd}{2L_{m1}n_1f_s} \right] \right]^2 - [i_o]^2}. \quad (3.79)$$

3.4.4 Análise e Estimação das Perdas

Ao considerar as não-idealidades dos componentes é possível fazer o cálculo teórico das perdas, o qual é usado no projeto térmico e na estimativa do rendimento do conversor. Para isso foi desenvolvida uma metodologia para tal finalidade. Esse procedimento é descrito em detalhes no [Apêndice A](#). Inicialmente, para essa análise, é empregado o circuito da [Figura 3.15](#), que contempla as principais características intrínsecas dos componentes.

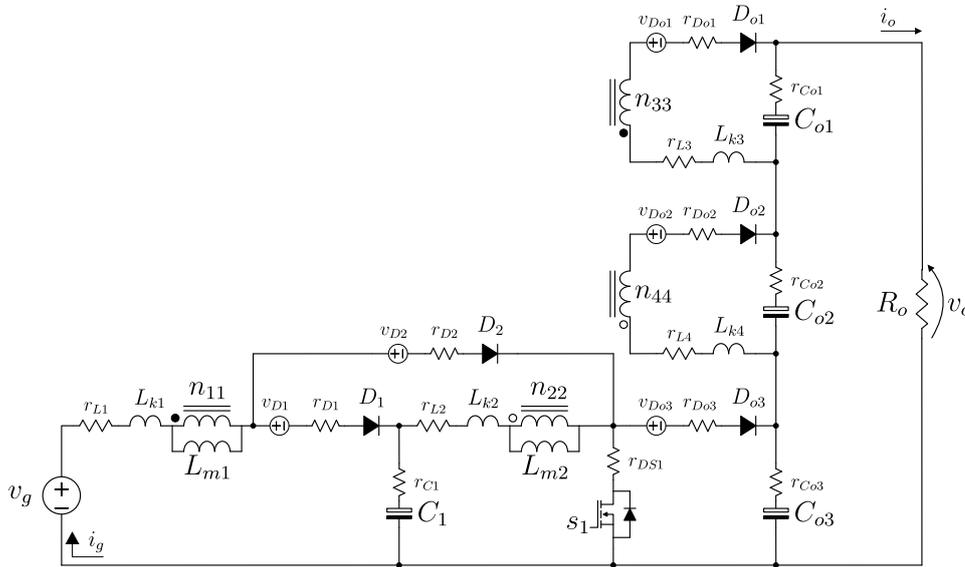


Figura 3.15 – Circuito do conversor I e suas não-idealidades.

O procedimento adotado consistiu na elaboração de uma planilha no *software* Matlab. Para tanto, foi considerada uma tensão de entrada de 48 V com tensão de saída regulada em 800 V. Para isso, por intermédio do *software* Psim, foram determinados os valores de razão cíclica que atendem tal solicitação, estando dentro dos seguintes limites:

- Modo de operação = $\begin{cases} \text{MCC, se } P_o > 125 \text{ W} \\ \text{MDC, se } P_o < 125 \text{ W} \end{cases}$
- $0,6148 < d < 0,664 \rightarrow$ para $\rightarrow 125 \text{ W} < P_o < 1000 \text{ W} \rightarrow$ em MCC.

Para isso, além da [Figura 3.15](#) e do procedimento do [Apêndice A](#) são considerados os dados da [Tabela 3.9](#) que resultaram na [Figura 3.16](#). As curvas dessa figura mostram que as perdas teóricas do conversor I são elevadas. Em plena carga as perdas são da ordem de 200 W, correspondendo a 20% da potência total processada.

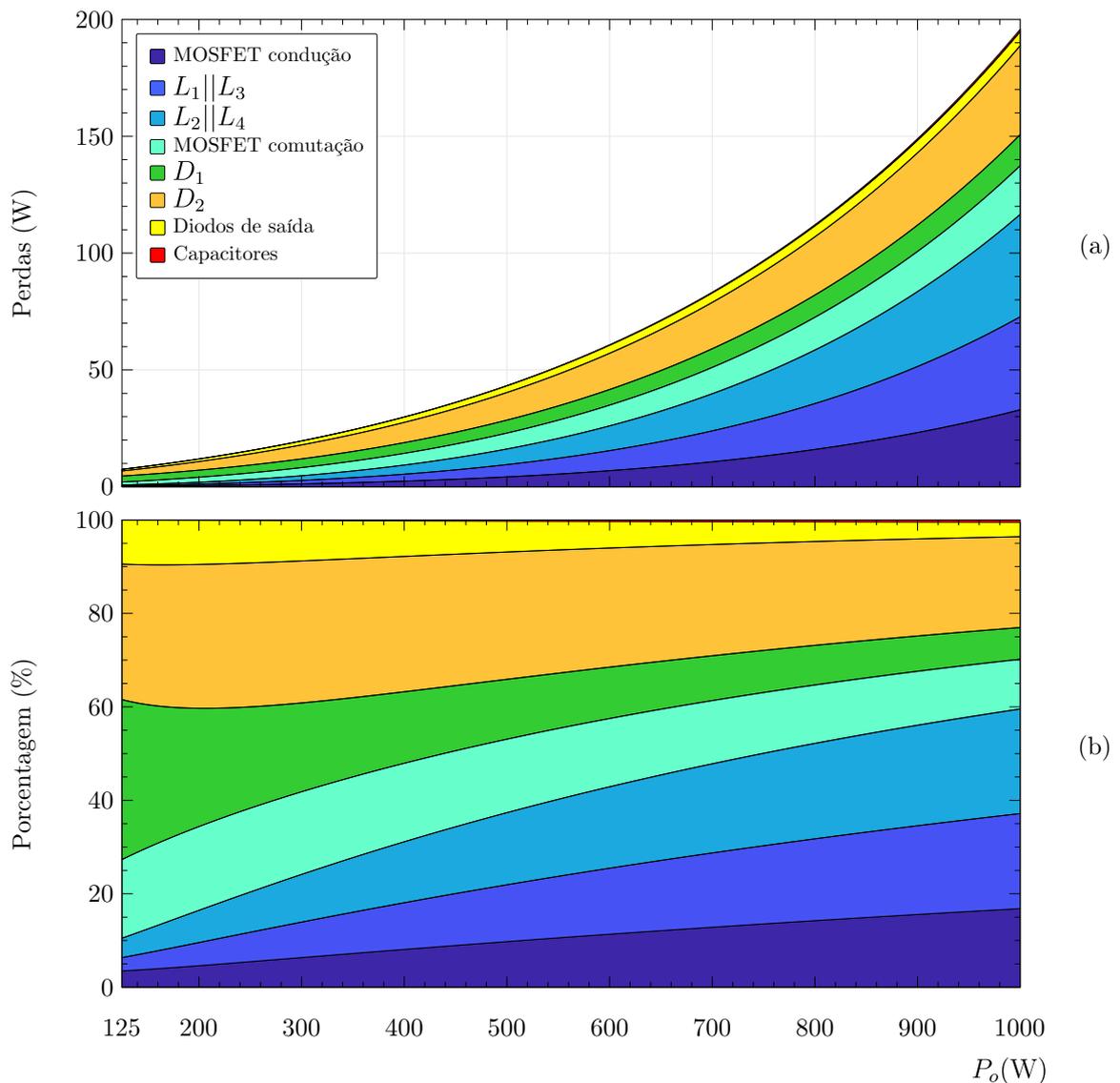


Figura 3.16 – Estimativa das perdas teóricas no conversor I. (a) Distribuição das perdas totais (W). (b) Distribuição das perdas totais em percentual (%).

Por concentrar as maiores perdas, o destaque são os indutores acoplados ($L_1 \parallel L_3$ e $L_2 \parallel L_4$) que juntos somam um total de 83 W, quando 1 kW é processado. Isso equivale a praticamente 41,5% das perdas totais do conversor. Ao indutor acoplado $L_1 \parallel L_3$ são imputadas perdas de potência da ordem de 39 W, enquanto o indutor $L_2 \parallel L_4$ apresenta

perdas de potência em torno de 43 W. Essas perdas, de certa forma, já eram esperadas dada a característica de cascadeamento de conversores. Contudo, logicamente, que perdas da ordem de 83 W apenas nos indutores desabonam o esforço despendido na obtenção de um ganho estático maior que 15 vezes que o conversor em simulação proporcionou.

As demais perdas e que merecem ênfase são atribuídas ao MOSFET utilizado — que devido às suas características, em especial à resistência de canal *dreno-source* — contribui com perdas por condução da ordem de 32 W, enquanto as perdas por comutação ficaram em torno de 20 W. Devido à localização desse interruptor no circuito do conversor, o mesmo é submetido a uma tensão equivalente a tensão de saída *boost*-quadrático. Nesse caso, essa tensão é de 364 V, o que levou a necessidade do uso de um MOSFET com tensão de bloqueio da ordem de 600 V. Sabe-se que quanto maior for essa tensão, maior também será a sua resistência de condução. Para o modelo utilizado $R_{DS[on]}$ equivale a $45m\Omega$, o que ajuda a explicar as perdas por condução. Ademais, além de estar submetido a uma elevada tensão durante a etapa de bloqueio, a corrente conduzida por esse interruptor equivale a soma das correntes durante a etapa de magnetização dos dois indutores acoplados.

As perdas nos diodos do estágio intermediário D_1 e D_2 que, em plena carga, juntos apresentam perdas por volta de 51 W. Esse valor, também, ajuda a explicar o porque das elevadas perdas. As menores perdas são encontradas nos diodos e nos capacitores dos retificadores de saída. Os diodos D_{o1} , D_{o2} e D_{o3} contribuem com perdas de aproximadamente 6 W. Enquanto os capacitores C_{o1} , C_{o2} e C_{o3} agregam perdas por volta de 1 W (valor praticamente insignificante). Essas perdas diminutas na saída são esperadas dada as reduzidas correntes que circulam no estágio de saída de elevada tensão.

3.4.5 Análise de Sensibilidade da Razão Cíclica

O conversor I, como já discutido na [subseção 3.4.1](#), apresenta elevado ganho estático (dado a sua relação do tipo quadrática). A partir disso, é interessante observar a variação no ganho estático, frente a variações no valor da razão cíclica. O objetivo dessa análise é fornecer apontamentos ao projeto dos controladores, por exemplo, ao indicar o quão sensível é a variação do ganho estático com o incremento da razão cíclica [177, 178].

O procedimento dessa análise compreende a razão da derivada parcial da variável de interesse pelo seu valor absoluto, ou seja, a tensão de saída (v_o). Na sequência, esse resultado é dividido pela razão da derivada parcial causadora dos pequenos distúrbios pelo seu valor absoluto, isto é, a razão cíclica (d). A função de Sensibilidade (S), da [Equação 3.80](#), descreve esse conceito. Ao aplicá-la nas variáveis de interesse, chega-se em,

$$S_{x_i}^f \triangleq \lim_{\Delta x_i \rightarrow 0} \frac{df/f_0}{dx_i/x_{i0}} = \frac{\partial f}{\partial x_i} \frac{x_{i0}}{f_0} = \frac{\Delta f}{\Delta x_i} \frac{x_{i0}}{f_0}, (i = 1, 2, \dots, n), \quad (3.80)$$

$$S_d^{v_o} = \frac{\partial v_o}{\partial d} \times \frac{d}{v_o} = \frac{\Delta v_o}{\Delta d} \times \frac{d}{v_o}. \quad (3.81)$$

Uma maneira de comparar o resultado da análise de sensibilidade de um conversor é confrontá-lo com outros conversores. Nesse caso, além do conversor I, para fins de comparação, foram escolhidos os conversores *boost* e *boost-quadrático* (*BQ*). Ao aplicar a Equação 3.81 nesses conversores, chega-se em,

$$S_d^{v_o} = \begin{cases} \frac{d}{(1-d)}, & \rightarrow \text{conversor } \textit{boost}, \\ \frac{2d}{(1-d)}, & \rightarrow \text{conversor } \textit{boost-quadrático}, \\ \frac{d[n_1(1-d) + n_2(1+d) + 2]}{(1-d)[n_1d(1-d) + n_2d + 1]}, & \rightarrow \text{conversor I.} \end{cases} \quad (3.82)$$

A Figura 3.17(a) mostra o ganho estático dos três conversores. Dos gráficos de sensibilidade da Figura 3.17(b) o conversor I apresenta curva semelhante com o conversor *boost-quadrático* para uma razão cíclica acima de 0,7 — abaixo desse valor os resultados apresentam significativa divergência. Ao comparar o conversor I com o conversor *boost* essa diferença é ainda maior, de forma que as curvas não tornam-se próximas, nem tem formato semelhante, em nenhum momento ao longo da escala de variação da razão cíclica. Esses resultados mostram que ao aplicar uma variação na razão cíclica os três conversores apresentam respostas diferentes. Com base nisso, para um melhor entendimento foi confeccionada a Tabela 3.2, que considera um incremento na razão cíclica com uma taxa de variação (Δ_d) de 0,05 em torno de alguns pontos de operação, para $d = [0,5 \ 0,7 \ 0,9]$.

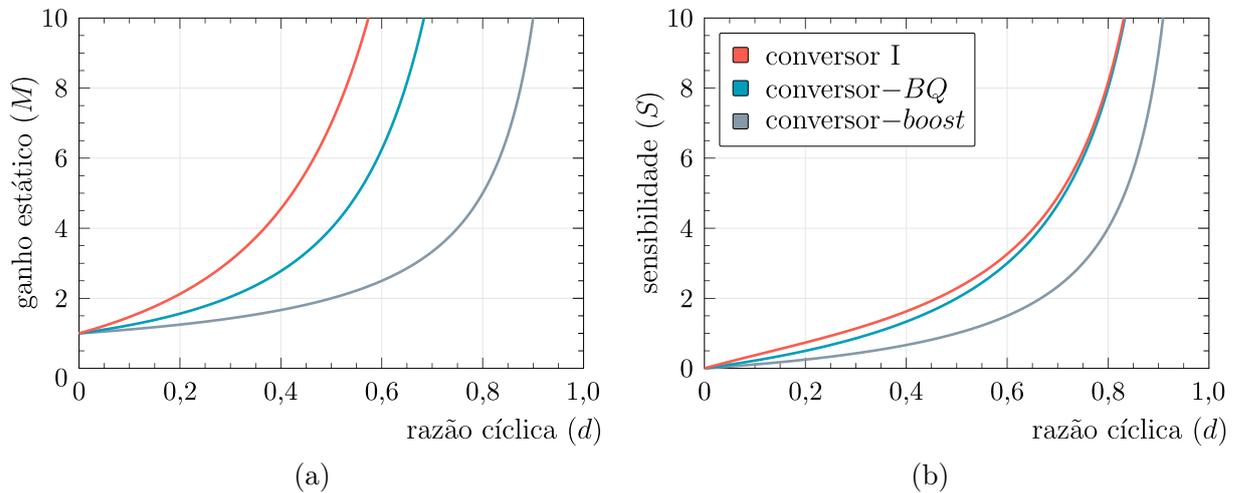


Figura 3.17 – Comparação do conversor I com os conversores: *boost* e *boost-quadrático*.
 (a) ganho estático (M). (b) sensibilidade (S).

A Tabela 3.2 clarifica melhor as diferenças entre os conversores. Por exemplo, para o conversor *boost* com uma razão cíclica em 0,5 a sensibilidade é de 1, enquanto o ganho estático é de 2; ao aumentar a razão cíclica em $\Delta_d = 0,05$ a sensibilidade passa a ser de 1,02 — isso significa um aumento de 1,02% no ganho estático que reflete-se em um $M = 2,02$. Para esse mesmo ponto de operação, os outros dois conversores apresentam

$S = 2,04$ e $S = 2,32$, respectivamente, para BQ e conversor I. Isso representa um ganho percentual no ganho estático de $2,04\%$ e $2,32\%$, que resulta em $M = 4,08$ e $M = 7,16$.

Com base no exposto, define-se que a sensibilidade representa um percentual aproximado de quanto o ganho estático vai aumentar e/ou diminuir para pequenas variações da razão cíclica em torno de um ponto de operação. Fazendo o mesmo exercício para $d = 0,7$, com um acréscimo de $0,5\%$, têm-se,

$$\begin{aligned}
 M_{boost} &= \left\{ M + M \times \left[\frac{S}{100} \right] \right\} \Rightarrow 3,33 + 3,33 \times \left[\frac{2,39}{100} \right] \approx \mathbf{3,41}, \\
 M_{BQ} &= \left\{ M + M \times \left[\frac{S}{100} \right] \right\} \Rightarrow 11,11 + 11,11 \times \left[\frac{4,78}{100} \right] \approx \mathbf{11,60}, \\
 M_{\text{conversor I}} &= \left\{ M + M \times \left[\frac{S}{100} \right] \right\} \Rightarrow 21,22 + 21,22 \times \left[\frac{4,99}{100} \right] \approx \mathbf{22,20}.
 \end{aligned}$$

Tabela 3.2 – Comparação da análise de sensibilidade da razão cíclica entre o conversor *boost*, o conversor *boost*-quadrático e o conversor I.

Conversor		Razão Cíclica								
		$(d - \Delta_d)$	d	$(d + \Delta_d)$	$(d - \Delta_d)$	d	$(d + \Delta_d)$	$(d - \Delta_d)$	d	$(d + \Delta_d)$
		0,495	0,5	0,505	0,695	0,7	0,705	0,895	0,9	0,905
<i>Boost</i>	<i>S</i>	0,98	1,00	1,02	2,28	2,33	2,39	8,52	9,00	9,52
	<i>M</i>	1,98	2,00	2,02	3,28	3,33	3,39	9,52	10,00	10,52
<i>BQ</i>	<i>S</i>	1,96	2,00	2,04	4,55	4,66	4,78	17,05	18,00	19,05
	<i>M</i>	3,92	4,00	4,08	10,75	11,11	11,49	90,70	100,00	110,80
Conversor I	<i>S</i>	2,25	2,28	2,32	4,78	4,88	4,99	17,14	18,09	19,14
	<i>M</i>	6,84	7,00	7,16	20,50	21,22	21,98	180,40	199,00	220,60

Sabe-se de antemão que as curvas características de ganho estático dos conversores apresentam comportamento não-linear, vide [Figura 3.17\(a\)](#). A sensibilidade desse ganho frente a variações da razão cíclica também tem comportamento não-linear, conforme as curvas da [Figura 3.17\(b\)](#). Sabendo disso, é possível utilizar as curvas sensibilidade para, além de diferenciar os conversores, gerar indicadores.

As informações de sensibilidade da razão cíclica, de característica não-linear, podem ser relevantes para a etapa de especificação dos controladores do conversor. Isso torna-se importante, dado que na maioria das vezes, as leis de controle são dimensionadas como lineares. Portanto, um controle com característica linear, terá maiores dificuldades de operação em um conversor com maior sensibilidade. Cabe destacar que em implementações digitais existe uma resolução máxima admitida para a razão cíclica (que é discreta), que leva ao menor valor de d possível. Nesse contexto, uma sensibilidade muito grande pode gerar a necessidade de variações muito pequenas nessa razão cíclica, que tem valor mínimo limitado, isso pode acarretar em problemas adicionais. Desta forma, pode-se afirmar que uma maior sensibilidade requer maior esforço de controle. Ademais, neste trabalho optou-se para fins de comparação utilizar o conversor *boost*, por ser uma estrutura amplamente conhecida (permitindo, assim, um parâmetro inicial para contrapor).

3.4.6 Análise Dinâmica

A análise dinâmica permite estimar o comportamento transitório do conversor frente a pequenas alterações, seja na tensão de entrada, seja na razão cíclica, seja na carga. Com base nisso, dependendo da variável escolhida, pode-se obter modelos/funções matemáticas que caracterizam estas pequenas alterações. Em geral, a variável de interesse é a razão cíclica. Essa escolha toma por base o fato de que alterações no ciclo de trabalho refletem no ganho estático do conversor, uma vez que n_1 e n_2 que também podem alterar esse ganho são fixos. Assim, a partir dos valores escolhidos para a razão cíclica pode-se colocar o conversor a operar em pontos distintos, permitindo processar diferentes níveis de energia, com a regulação da tensão e/ou corrente. Com base nisso, nesta seção é efetuada uma análise orientada ao controle do conversor I. Para isso é utilizada a metodologia descrita no [Apêndice C](#), que possibilita obter as funções de transferência que relacionam a corrente de entrada com a razão cíclica, além da tensão de saída com a razão cíclica.

Ao considerar a metodologia descrita no [Apêndice C](#), juntamente com os dados da [Tabela 3.9](#), a função de transferência que relaciona a tensão de saída e a razão cíclica $\tilde{v}_o(s)/\tilde{d}(s)$ e a função de transferência da corrente de entrada $\tilde{i}_g(s)$ juntamente com a razão cíclica $\tilde{d}(s)$, — assumindo que não ocorrem alterações tensão de entrada — são dadas por,

$$FT_A(s) \triangleq \left. \frac{\tilde{i}_g(s)}{\tilde{d}(s)} \right|_{\tilde{v}_g(s)=0} = \frac{c_7 s^7 + c_6 s^6 + c_5 s^5 + c_4 s^4 + c_3 s^3 + c_2 s^2 + c_1 s + c_0}{s^8 + b_7 s^7 + b_6 s^6 + b_5 s^5 + b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0}, \quad (3.83)$$

$$FT_B(s) \triangleq \left. \frac{\tilde{v}_o(s)}{\tilde{d}(s)} \right|_{\tilde{v}_g(s)=0} = \frac{-a_7 s^7 + a_6 s^6 - a_5 s^5 + a_4 s^4 - a_3 s^3 + a_2 s^2 - a_1 s + a_0}{s^8 + b_7 s^7 + b_6 s^6 + b_5 s^5 + b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0}, \quad (3.84)$$

$$FT_C(s) \triangleq \frac{\tilde{v}_o(s)}{\tilde{i}_g(s)} = \frac{-a_7 s^7 + a_6 s^6 - a_5 s^5 + a_4 s^4 - a_3 s^3 + a_2 s^2 - a_1 s + a_0}{c_7 s^7 + c_6 s^6 + c_5 s^5 + c_4 s^4 + c_3 s^3 + c_2 s^2 + c_1 s + c_0}. \quad (3.85)$$

os coeficientes são descritos por,

$$\begin{array}{llll} a_7 = 9,58E05 & a_6 = 2,07E10 & a_5 = 3,05E17 & a_4 = 4,89E21 \\ a_3 = 1,88E28 & a_2 = 2,54E32 & a_1 = 3,87E35 & a_0 = 5,74E39 \\ b_7 = 470E00 & b_6 = 2,66E11 & b_5 = 1,05E14 & b_4 = 1,57E22 \\ b_3 = 5,60E24 & b_2 = 4,20E29 & b_1 = 1,27E32 & b_0 = 1,27E36 \\ c_7 = 1,35E06 & c_6 = 2,07E09 & c_5 = 3,60E17 & c_4 = 4,66E20 \\ c_3 = 2,13E28 & c_2 = 2,58E31 & c_1 = 4,63E35 & c_0 = 3,21E38 \end{array}$$

A fim de validar as funções de transferência foi realizada uma comparação entre o modelo médio, a partir da [Equação 3.83](#) e da [Equação 3.84](#), com o circuito elétrico simulado (comutado), por intermédio de um ensaio de resposta ao degrau de razão cíclica e uma representação gráfica no domínio da frequência (diagrama de Bode). Os resultados podem ser vistos na [Figura 3.18](#) e na [Figura 3.19](#).

Para a resposta ao degrau de razão cíclica, conforme mostrada na [Figura 3.18](#), com o conversor operando em regime permanente, à razão cíclica inicial é adicionada uma perturbação (Δ_d). Assim o conversor busca um novo ponto de operação, conforme mostra o regime transitório, o mesmo comportamento é encontrado na curva do modelo médio (que acompanha o modelo simulado, em amplitude e em formato da forma de onda). Após o período transitório, e estabelecido o novo ponto de operação, o conversor encontra-se no regime estacionário (uma vez que o conversor não é exigido por variações da razão cíclica) — seguindo o modelo simulado encontra-se o modelo médio (com valor igual em amplitude). Portanto, com base nesse ensaio, fica claro que o modelo médio segue o formato da curva do modelo comutado.

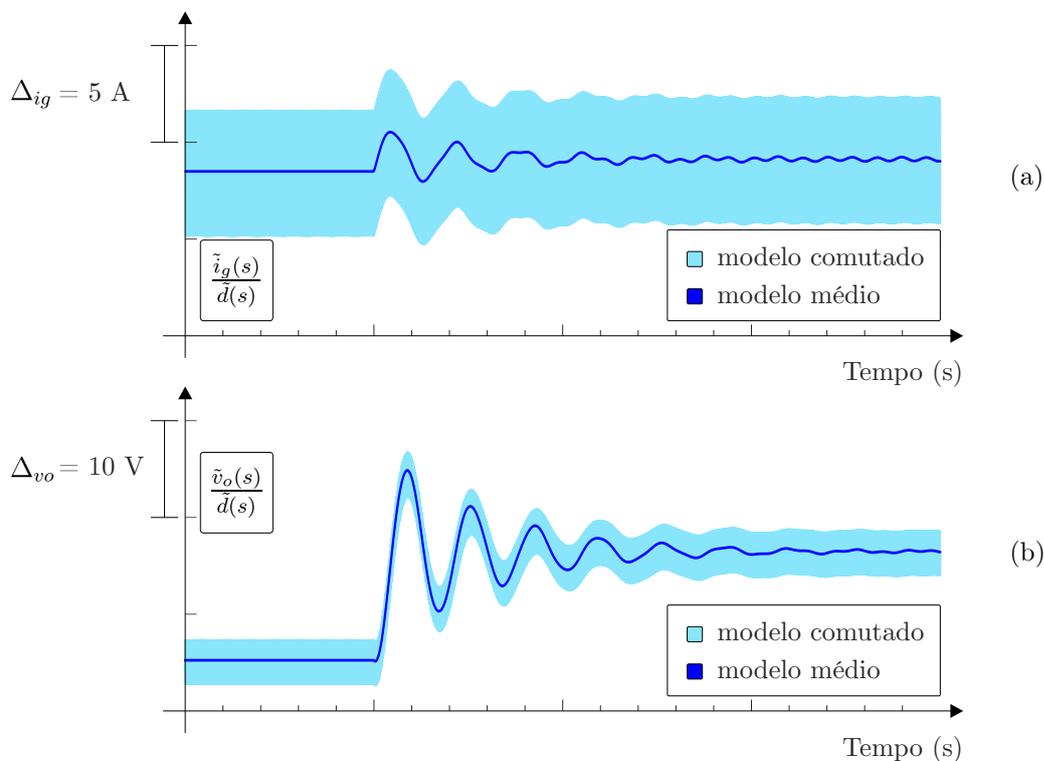


Figura 3.18 – Validação dos modelos via resposta ao degrau de razão cíclica: do modelo médio de pequenos sinais e do modelo comutado, [escala de tempo 10 ms/div].

Outra metodologia para verificar o comportamento dos dois modelos, simulado e médio, é por meio de um ensaio de resposta em frequência. Assim sendo, o estudo é validado nos gráficos de diagrama de Bode, conforme a [Figura 3.19](#), nos quais se observa grande semelhança entre o modelo comutado (simulado) e o modelo médio (obtido via funções de transferência).

As simulações para o ensaio de degrau de razão cíclica foram realizadas no *software* Psim (com, $\Delta_d = 0,25\%$ e passo de simulação = 50 ns). Para a obtenção dos diagramas de Bode foram utilizados os *softwares* Plecs e Matlab, ambos configurados com (100 pontos) contidos dentro das frequências limites (0,01 – 10) kHz.

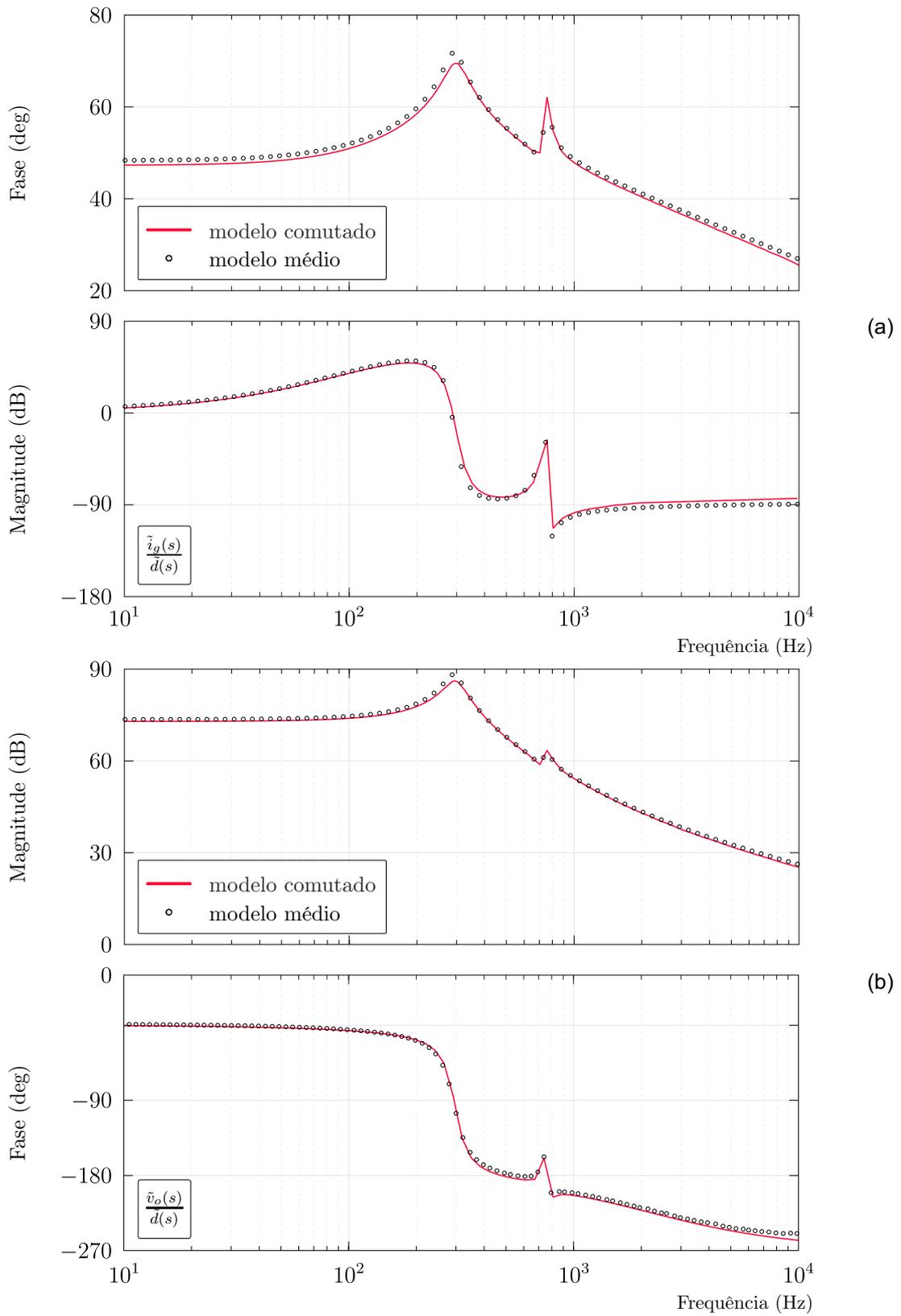


Figura 3.19 – Validação dos modelos via resposta em frequência: do modelo médio de pequenos sinais e do modelo comutado.

(a) corrente de entrada $\rightarrow \tilde{i}_g/\tilde{d}$.

(b) tensão de saída $\rightarrow \tilde{v}_o/\tilde{d}$.

3.4.7 Projeto dos Controladores

Para que o conversor I possa operar seguindo as definições de projeto é necessário implementar uma ação de controle. Essa ação deve permitir, por exemplo, que a tensão de saída e a potência de saída estejam no ponto nominal de operação (de acordo com os dados de projeto) — mesmo diante de oscilações/variações da fonte de tensão da entrada, da carga ou mesmo possíveis variações paramétricas que podem ocorrer nos componentes durante a operação. A metodologia empregada considera os valores médios instantâneos, para isso por meio de sensores monitora a corrente de entrada bem como a tensão de saída, de acordo com o circuito mostrado na [Figura 3.20](#), que passam a estar sob ação dos controladores.

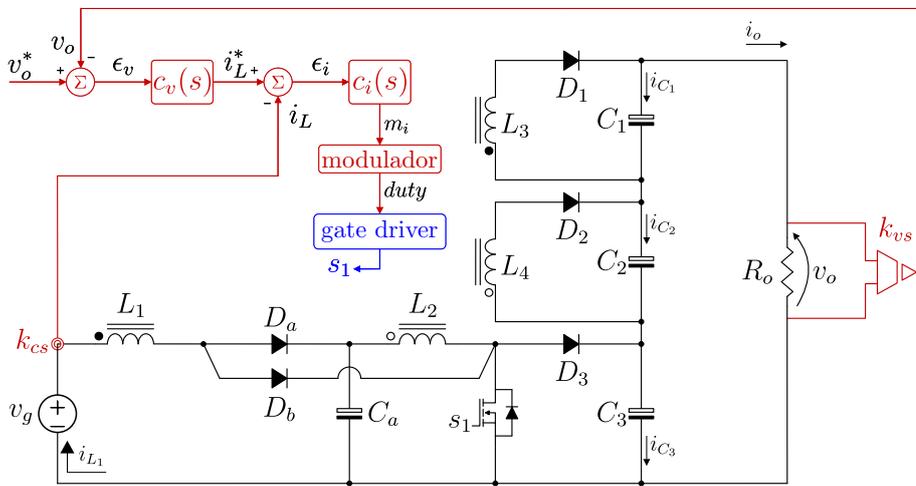


Figura 3.20 – Proposta de controle do conversor proposto I.

O projeto considera o procedimento descrito em detalhes no [Apêndice F](#), além disso utiliza as equações desenvolvidas no [Apêndice C](#) e que foram validadas graficamente a partir da [Figura 3.18](#) e da [Figura 3.19](#), discutidas na [subseção 3.4.6](#). Com base nisso, e de acordo com a [Figura 3.21](#), é que pode-se definir os controladores — que por sua vez permitem estabelecer uma ação de controle para a corrente de entrada e uma ação de controle para a tensão de saída.

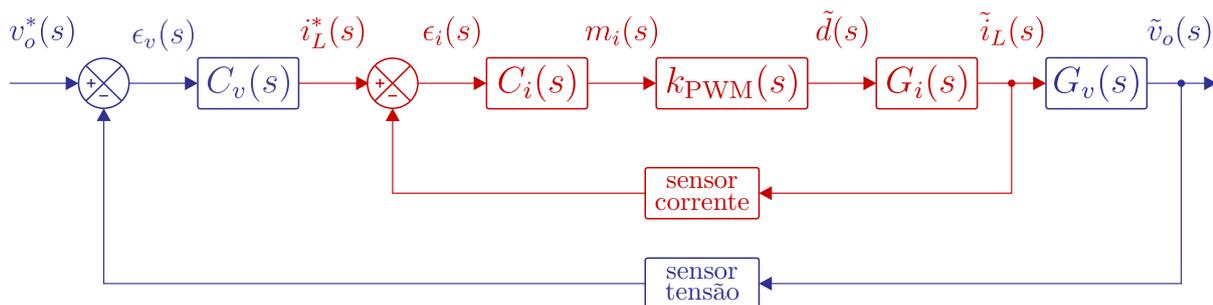


Figura 3.21 – Diagrama de blocos do controle em malha dupla.

Na estratégia adotada, vide [Figura 3.21](#), a malha interna (controle da corrente) permite impor uma corrente de entrada necessária para manter a tensão de saída, mantendo à carga nos capacitores do estágio de saída. Enquanto a malha externa (controle da tensão) permite gerar uma referência de corrente — que serve de base para uma comparação com a corrente que está sendo processada, pelo conversor, sob a ação da malha de controle da corrente. Dessa figura, $C_i(s)$ e $C_v(s)$ representam, respectivamente os controladores — neste caso serão considerados dois controladores do tipo proporcional integral (PI). Por questão de simplicidade o ganho do modulador ($k_{\text{PWM}}(s)$) terá ganho unitário, bem como o ganho dos sensores de corrente e de tensão que também tem ganho unitário. Nesta mesma figura, os termos $G_i(s)$ e $G_v(s)$ denotam o modelo das plantas, descritos pela [Equação 3.83](#) e pela [Equação 3.85](#), respectivamente.

Com base no exposto, a [Tabela 3.3](#) mostra os parâmetros adotados pelos controladores, neste caso a frequência de cruzamento (ω_c) e a margem de fase (m_ϕ). Nesta mesma tabela são indicados os valores determinados para os controladores PI, zero do compensador (ω_z) e ganho do compensador (k_p). Com a especificação dos controladores é possível obter a resposta em frequência a partir dos diagramas de Bode, para o controle da corrente de entrada e da tensão de saída, conforme a [Figura 3.22](#) e a [Figura 3.23](#).

Tabela 3.3 – Parâmetros de controle para o conversor I.

Controle de Corrente				Controle de Tensão			
Requisitos		Resultados		Requisitos		Resultados	
ω_{ci}	1,25 kHz	ω_{zi}	293,460 Hz	ω_{cv}	100 Hz	ω_{zv}	120,286 Hz
$m_{\phi i}$	60°	k_{pi}	0,027	$m_{\phi v}$	60°	k_{pv}	0,805

Os resultados da análise de resposta em frequência permitem que seja validado o estudo por meio de simulações, de acordo com a [Figura 3.24](#) que mostra resultados de simulação do conversor I operando em malha fechada. Nesta figura são mostradas a corrente de entrada (sob ação do controle da malha de corrente) e a tensão de saída (sob ação do controle da malha tensão). Observa-se, que em regime permanente tanto a corrente quanto a tensão seguem as referências impostas — isso mostra que a metodologia adotada mostrou-se adequada.

Na [Figura 3.24\(a\)](#) ocorrem dois degraus de carga, inicialmente foi considerado degrau de carga positivo (acrescentando mais carga) e na sequência foi imposto um degrau negativo (retirando carga do conversor). Nas duas situações o conversor conseguiu operar no ponto nominal garantindo uma tensão de 800 V na saída. Na [Figura 3.24\(b\)](#) são impostos degraus na tensão de entrada — neste ensaio a tensão de entrada iniciou com um valor de 60 V, depois passou para o valor de 72 V, por fim a tensão tinha o valor de 84 V — em todos os testes, após o período transitório, as ações de controle permitiram uma operação do conversor no seu ponto nominal, ou seja, uma tensão de saída de 800 V.

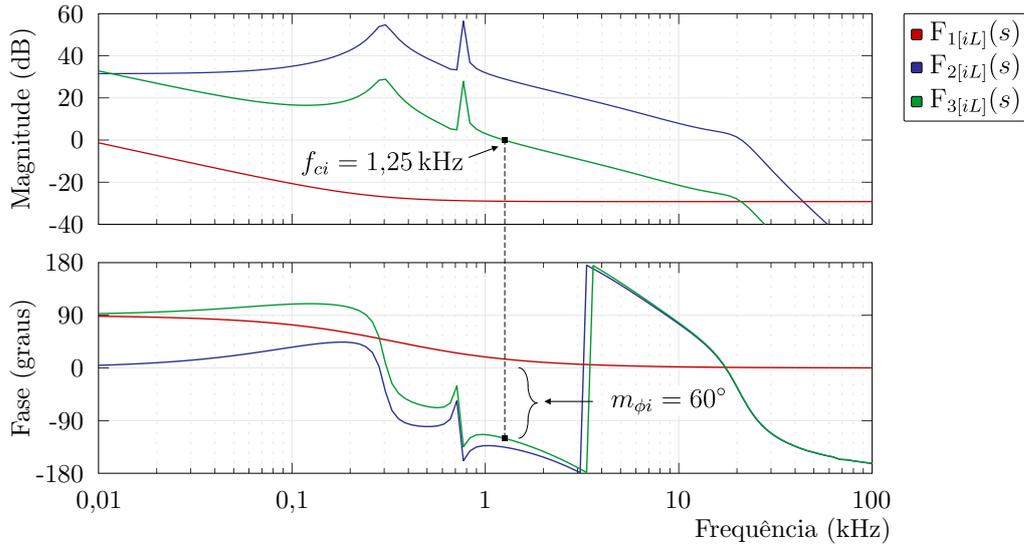


Figura 3.22 – Resposta em frequência para controle da corrente de entrada.

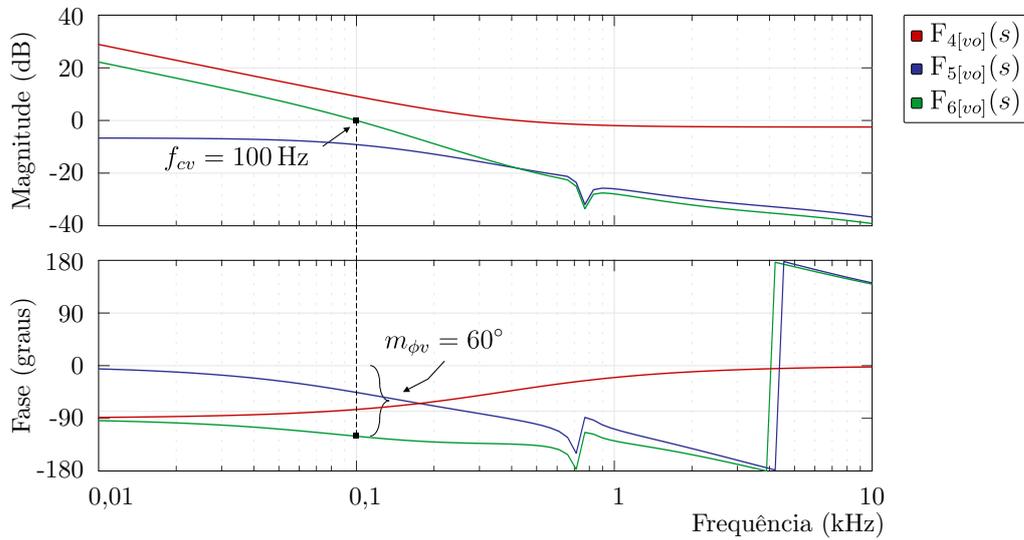


Figura 3.23 – Resposta em frequência para controle da tensão de saída.

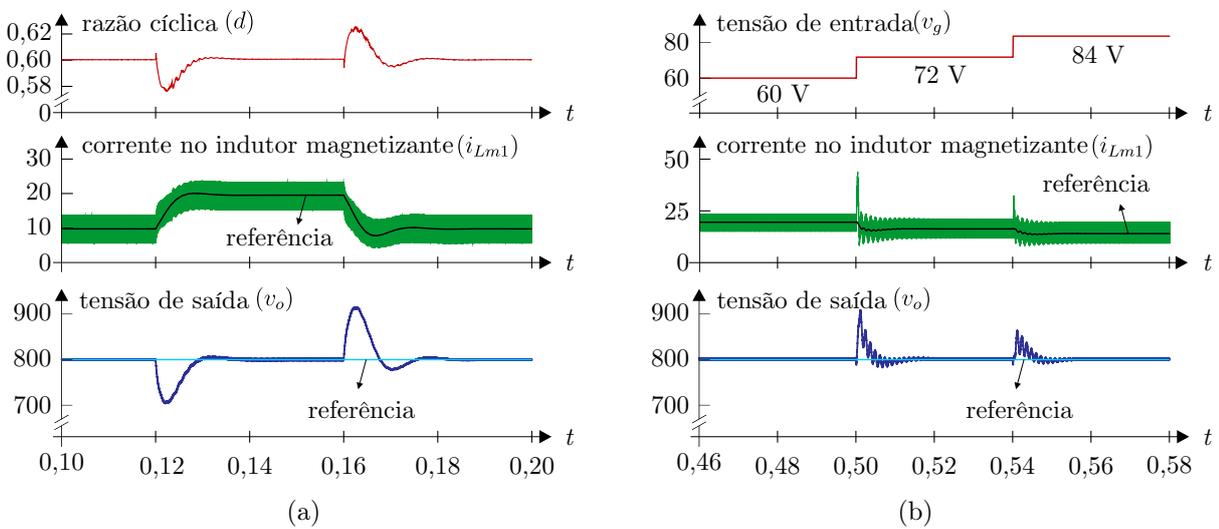


Figura 3.24 – Conversor I operando em malha fechada, resultados de simulação.

(a) Degraus de carga. (b) Degraus na tensão de entrada.

3.4.8 Comparação de Desempenho

Esta seção aborda uma comparação entre o conversor I com outros conversores de elevado ganho estático, ao confrontar o novo conversor com os demais ao considerar uma ampla gama de variáveis. A partir disso, é possível mensurar os atributos desses conversores sob diversos prismas, com a geração de indicadores que permitem classificá-los.

Isto posto, na [Figura 3.25](#) é apresentado um gráfico radar que contempla uma comparação quantitativa, ao considerar: (1) quantidade de componentes, (2) potência processada, (3) ganho estático, (4) rendimento e a (5) sensibilidade da razão cíclica.

Ampliando a análise, a [Figura 3.26](#) mostra algumas curvas que consideram as expressões de: (a) o ganho estático, (b) a máxima tensão aplicada no interruptor, bem como a (c) tensão reversa no(s) diodo(s) de saída. Na figura de ganho estático são consideradas que as relações de transformação, seja de indutores, seja de indutores acoplados, seja de transformadores tem valor unitário. Enquanto nas figuras de esforços de tensão, v_s/v_o e v_{Do}/v_o , os valores das relações de transformação são variáveis (dentro de uma determinada faixa) e com valor da razão cíclica fixa em 0,5.

Contudo, ao comparar um conversor estático somente a partir das três dimensões, mostradas na [Figura 3.26](#), pode-se cometer alguma injustiça, isso porque cada conversor apresenta particularidades que os tornam únicos. Assim sendo, a [Tabela 3.4](#) mostra um número maior de elementos, aumentando dessa forma o espectro de contraste.

Tabela 3.4 – Comparação entre o conversor I com outros conversores de elevado ganho estático.

Parâmetro	Conversor				Proposto
	em [179]	em [82]	em [180]	em [83]	
Qtde de interruptores	1	1	2	1	1
Qtde de diodos	4	5	2	5	5
Qtde de capacitores	3	4	2	3	4
Qtde de núcleos	2	2	2	2	2
Qtde de bobinas	3	3	2	3	4
Ganho estático (M)	$\frac{k(n+1)+n(d-1)}{(1-d)^2}$	$\frac{1+n}{(1-d)^2}$	$\frac{1}{(1-d)^2}$	$\frac{1+n-d}{(1-d)^2}$	$\frac{n_1(d-d^2)+n_2d+1}{(1-d)^2}$
Tensão de bloqueio interruptores (v_s/v_o)	$\frac{1}{(1+nd)}$	$\frac{1}{(1+n)}$	1	$\frac{(n+1)(1-d)}{(1+n-d)}$	$\frac{1}{n_1(d-d^2)+n_2d+1}$
Tensão de bloqueio diodos (v_{Do}/v_o)	$\frac{n}{(1+nd)}$	$\frac{n}{(1+n)}$	$2-d$	$\frac{n}{(1+n-d)}$	$\frac{n_2}{n_1(d-d^2)+n_2d+1}$
Corrente de entrada	contínua	contínua	contínua	contínua	contínua
Δ_{ig}	reduzida	reduzida	reduzida	pulsante	pulsante
Frequência (f_s)	40 kHz	40 kHz	50 kHz	50 kHz	50 kHz
Rendimento em plena carga	89,3%	91,6%	83,9%	92,5%	87,0%
Potência [W]	280	38	24,5	120	1000
Ganho	20	7,18	3,5	6,25	13,33
v_g/v_o (V)	20/400	16/115	20/70	48/300	60/800

Em relação a quantidade de componentes, conforme a [Figura 3.25](#), o conversor apresentado em [\[180\]](#) apresenta o menor número de componentes — embora utilize dois interruptores, enquanto os demais utilizam apenas um interruptor, vide [Tabela 3.4](#).

A maior potência de saída é processada pelo conversor proposto. Os demais, no melhor caso do conversor [\[179\]](#), processa uma potência da ordem 280 W. Isto representa uma redução de aproximadamente de 3,5 vezes, quando comparada com o conversor proposto — embora [\[179\]](#) apresente maior rendimento.

Quanto ao ganho estático o conversor I apresenta um ganho maior que os dos conversores em [\[82\]](#) em [\[180\]](#) e em [\[83\]](#). Com ganho menor apenas quando comparado ao conversor proposto em [\[179\]](#), embora este apresente menor potência de saída em relação ao conversor proposto.

No tocante rendimento, o conversor proposto apresenta um rendimento mais modesto quando comparado com [\[179\]](#), [\[82\]](#) e em [\[83\]](#). Porém processa uma potência maior em relação a estes, além de um rendimento maior que em [\[180\]](#).

Por fim, no espectro de comparação quantitativa, todos os conversores apresentam uma sensibilidade da razão cíclica muito semelhantes, para um valor fixo da razão cíclica em 0,75. Exceto por [\[180\]](#) que mostra um valor mais reduzido.

Com base nesta amostra fica evidente que as diferenças apresentadas pelos conversores, além de distingui-los, permite apontar para um direcionamento único — que estabelece: “*de maneira geral é praticamente impossível ter um conversor estático que apresente sempre as melhores figuras de mérito*”.

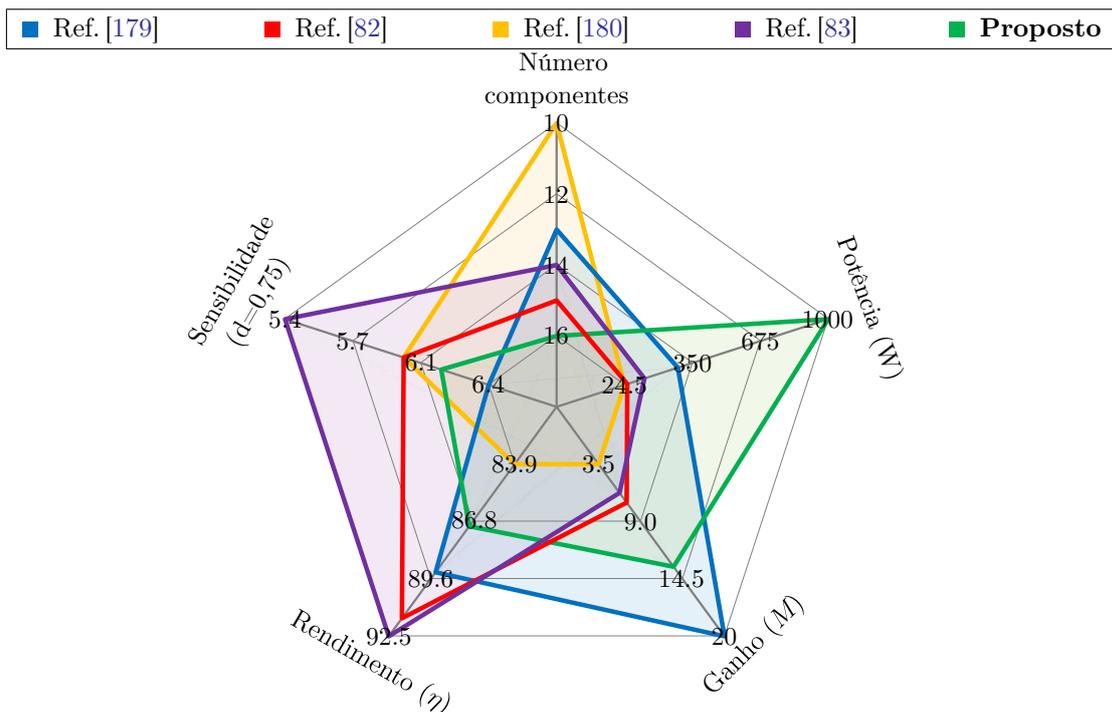


Figura 3.25 – Comparação quantitativa entre o conversor I com outros conversores

Em relação ao ganho estático, os conversores apresentam curvas semelhantes, com destaque para o conversor I e para o conversor de [82] com os maiores ganhos estáticos.

Conforme mostra a Figura 3.26, com a variação da relação de transformação dos dispositivos magnéticos a tensão normalizada (v_s/v_o), ou seja, a máxima tensão reversa imposta aos interruptores, tende a apresentar curvas com característica de exponencial decrescente. Esse aspecto é verificado em [179], [82] e no conversor I — com uma atenuação menos acentuada para [83] e com valor fixo em um (1) para [180] (nesse caso, durante o bloqueio, ao interruptor é imposta a própria tensão de saída). Nessa comparação, ao passo do aumento de n , o conversor I apresentou resultado inferior apenas que [82].

Por fim, a última figura de mérito refere-se a tensão normalizada dos diodos de saída (v_{D_o}/v_o). Para esse teste, de acordo com as expressões elencadas em cada artigo, foi considerada a maior tensão para casos em que as saídas sejam do tipo empilhadas. Isto posto, as curvas mostram um aumento no valor dessa tensão ao passo do aumento de n . Nesse caso, por exemplo, com $n = 4$ os conversores de [179], [180] e o conversor I ultrapassaram a barreira de valor unitário. Isso significa que com $n > 4$ os diodos de saída são submetidos a esforços superiores à tensão de saída. O pior caso é o do conversor em [180], em que v_{D_o} é sempre igual a $1,5 \times v_o$. Ao final desse período, com $n = 8$, para o conversor de [179] o diodo de saída é submetido a $1,6 \times v_o$.

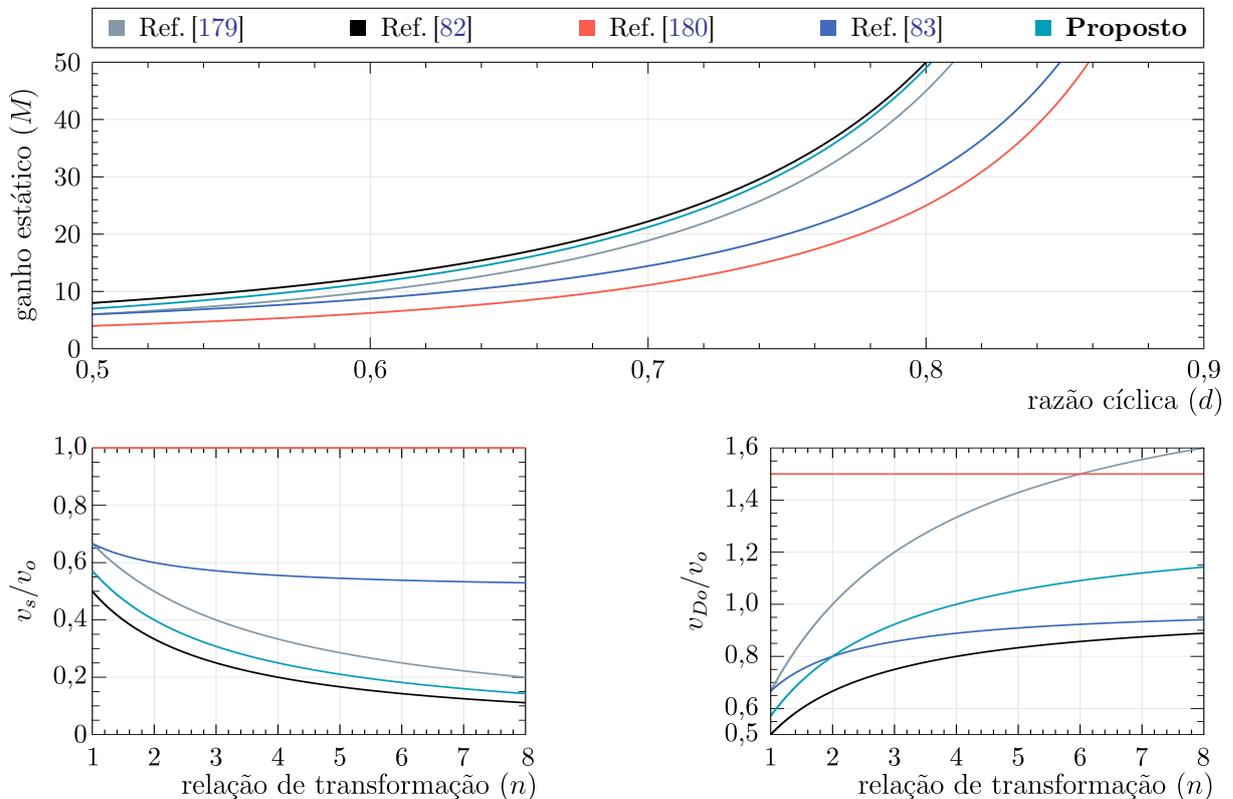


Figura 3.26 – Comparação entre o conversor I com outros conversores. (a) Ganho estático (M). (b) Tensão normalizada (v_s/v_o). (c) Tensão normalizada (v_{D_o}/v_o).

3.5 PROJETO DO CONVERSOR

Nesta seção é descrita a metodologia de projeto para o conversor I. Com base neste procedimento, na sequência, é que se desenvolve a escolha dos dispositivos semicondutores, dos capacitores e nos apontamentos necessários para a concepção dos indutores acoplados. Inicialmente são assumidos como parâmetros de projeto os dados da [Tabela 3.5](#).

Tabela 3.5 – Parâmetros de projeto do conversor I.

Parâmetro	Simbolo	Especificação
Tensão de entrada	v_g	48 V
Tensão de saída	v_o	800 V
Potência de saída	P_o	1000 W
Frequência de comutação	f_s	50 kHz
Ondulação percentual da tensão nos capacitores	$\Delta_{vc}\%$	1%
Ondulação percentual da corrente no indutores acoplados	$\Delta_{iLm}\%$	30%

De acordo com a [Tabela 3.5](#) é possível obter o ganho estático (M) e a resistência de carga (R_o), que são designados, respectivamente, por,

$$M \triangleq \frac{v_o}{v_g} = \left[\frac{800}{48} \right] = 16,667, \quad (3.86)$$

$$R_o \triangleq \frac{v_o^2}{P_o} = \left[\frac{800^2}{1000} \right] = 640 \, \Omega. \quad (3.87)$$

Ao considerar que o conversor está operando na condição de MCC, ao isolar a variável razão cíclica, da [Equação 3.18](#) chega-se em,

$$d = \frac{2M + n_1 + n_2 - \sqrt{2n_1(n_2 + 2) + n_1^2 + n_2^2 + 4M(n_2 + 1)}}{2(M + n_1)}. \quad (3.88)$$

A [Equação 3.88](#) mostra que a razão cíclica está relacionada, além do ganho estático (já definido na [Equação 3.86](#)), com a relação de transformação (n_1) do primeiro indutor acoplado ($L_1 \parallel L_3$) e com a relação de transformação (n_2) do segundo indutor acoplado ($L_2 \parallel L_4$). Essas dependências mostram que a definição da razão cíclica dá-se inicialmente pela escolha dos valores para n_1 e para n_2 . Isto posto, neste trabalho, dois pré-requisitos são adotadas para a determinação de n_1 e de n_2 :

1. razão cíclica dentro dos seguintes limites $\rightarrow 0,5 < d < 0,7$;
2. especificação/escolha da máxima tensão de bloqueio nos diodos de saída.

A primeira premissa coloca o conversor a operar dentro de limites que, em teoria, não degradam o rendimento. Já a segunda atribuição permite que, a partir da escolha de n_1 e de n_2 , as tensões de bloqueio impostas aos diodos de saída tenham valores similares. Essa condição permite que sejam utilizados diodos de características semelhantes. Além

disso, nessa análise pode-se estabelecer valores seguros de operação sem a necessidade de circuitos de amortecimento/grampeamento (*snubbers*). A partir disso, são construídas duas tabelas que ajudam a definir o valor da razão cíclica.

Tabela 3.6 – Método - 1: Determinação da razão cíclica, com n_1 fixo e n_2 variável.

d	n_1	n_2	M	$v_{D_{o1}}$ [V]	$v_{D_{o2}}$ [V]	$v_{D_{o3}}$ [V]
0,50	2	1,00	8,00	192,00	192,00	192,00
0,52	2	1,09	8,96	200,00	227,27	208,33
0,54	2	1,18	10,08	208,69	268,08	226,84
0,56	2	1,27	11,39	218,18	315,55	247,93
0,58	2	1,36	12,91	228,57	371,05	272,10
0,60	2	1,45	14,70	240,00	436,36	300,00
0,62	2	1,54	16,82	252,63	513,72	332,41
0,64	2	1,63	19,35	266,66	606,06	370,37
0,66	2	1,72	22,39	282,35	717,20	415,22
0,68	2	1,81	26,08	300,00	852,27	468,75

Tabela 3.7 – Método - 2: Determinação da razão cíclica, com n_1 variável e n_2 fixo.

d	n_1	n_2	M	$v_{D_{o1}}$ [V]	$v_{D_{o2}}$ [V]	$v_{D_{o3}}$ [V]
0,50	1,00	2	9,00	96,00	384,00	192,00
0,52	1,09	2	10,03	109,09	416,66	208,33
0,54	1,18	2	11,21	123,32	453,68	226,84
0,56	1,27	2	12,57	138,84	495,86	247,93
0,58	1,36	2	14,12	155,84	544,21	272,10
0,60	1,45	2	15,93	174,54	600,00	300,00
0,62	1,54	2	18,03	195,21	664,81	332,41
0,64	1,63	2	20,50	218,18	740,74	370,37
0,66	1,72	2	23,42	243,85	830,44	415,22
0,68	1,81	2	26,91	272,72	937,50	468,75

Como destacado nas tabelas acima o diodo D_{o2} é o que tem a maior tensão reversa durante a etapa de bloqueio. Nessa situação a escolha de um valor para a razão cíclica passa a ser dependente da tensão escolhida para esse diodo. Para n_1 fixo e n_2 variável, conforme a Tabela 3.6, a razão cíclica que atende o ganho estático definido na Equação 3.86 fica em torno de 0,62. Com base nesse valor a tensão em D_{o2} fica próximo de 500 V. Por outro lado, com n_2 fixo e n_1 variável, de acordo com a Tabela 3.7, para uma razão cíclica com valor de 0,60 o ganho estático fica próximo do valor especificado na Equação 3.86. A partir dessas considerações optou-se por estabelecer uma tensão em D_{o2} próxima de 400 V, ficando com valor um pouco acima dos outros diodos de saída. Nessa condição é possível, por exemplo, utilizar diodos com tensão de bloqueio de 600 V. Para que tal solicitação seja atendida, a partir de uma simulação no *software* Psim, ficou estabelecido:

d	n_1	n_2	M	v_g [V]	v_o [V]	$v_{D_{o1}}$ [V]	$v_{D_{o2}}$ [V]	$v_{D_{o3}}$ [V]
0,637	2,00	1,15	16,667	48	800	264,53	419,13	364,46

3.5.1 Especificação da Indutância dos Indutores

A especificação dos indutores acoplados, inicialmente, considera os dados da [Tabela 3.1](#), com $k_1 = k_2 = 1$, que permitem estabelecer os valores das correntes médias e os valores das ondulações de corrente. Ao considerar as definições da [Tabela 3.5](#), têm-se,

$$i_{Lm1_{[AVG]}} \triangleq \begin{cases} v_g \frac{n_1(d-d^2) + n_2d + 1}{(1-d)^2} \times \frac{n_1(1-d) + n_2d + 1}{Ro(1-d)^2}, \\ \downarrow \\ 48 \times \frac{0,462 + 0,733 + 1}{(1-0,637)^2} \times \frac{0,726 + 0,733 + 1}{640(1-0,637)^2} = 23,334 \text{ A}. \end{cases} \quad (3.89)$$

$$i_{Lm2_{[AVG]}} \triangleq \begin{cases} v_g \frac{n_1(d-d^2) + n_2d + 1}{(1-d)^2} \times \frac{n_2 + 1}{Ro(1-d)}, \\ \downarrow \\ 48 \times \frac{0,462 + 0,733 + 1}{(1-0,637)^2} \times \frac{1,15 + 1}{640(1-0,637)} = 7,406 \text{ A}. \end{cases} \quad (3.90)$$

$$\Delta_{iLm1} \triangleq i_{Lm1_{[AVG]}} \frac{\Delta_{iLm1\%}}{100} = 23,334 \times \frac{30}{100} \approx 7,00 \text{ A}, \quad (3.91)$$

$$\Delta_{iLm2} \triangleq i_{Lm2_{[AVG]}} \frac{\Delta_{iLm2\%}}{100} = 7,406 \times \frac{30}{100} \approx 2,22 \text{ A}. \quad (3.92)$$

A partir das expressões acima chega-se no valores das indutâncias para os indutores magnetizantes, que são descritos por,

$$L_{m1} \triangleq \frac{v_g d}{\Delta_{iLm1} f_s} \Rightarrow \frac{48 \times 0,637}{7 \times 50E3} \Rightarrow \approx 87 \mu\text{H}, \quad (3.93)$$

$$L_{m2} \triangleq \frac{v_g d}{\Delta_{iLm2} f_s (1-d)} \Rightarrow \frac{48 \times 0,637}{2,22 \times 50E3 \times (1-0,637)} \Rightarrow \approx 760 \mu\text{H}. \quad (3.94)$$

O menor valor das indutâncias magnetizantes — sem adentrar no modo de condução descontínuo — acontece no momento que a corrente nesses indutores está no modo de condução crítica. Ao considerar os dados da [Tabela 3.1](#) o valor das indutâncias são obtidos a partir de,

$$i_{Lm1_{[MIN]}} \triangleq 0 = \left[i_{Lm1_{[AVG]}} - \frac{\Delta_{iLm1}}{2} \right] \Rightarrow i_{Lm1_{[AVG]}} - \frac{v_g d}{2L_{m1} f_s} = 0, \quad (3.95)$$

$$i_{Lm2_{[MIN]}} \triangleq 0 = \left[i_{Lm2_{[AVG]}} - \frac{\Delta_{iLm2}}{2} \right] \Rightarrow i_{Lm2_{[AVG]}} - \frac{v_g d}{2L_{m2} f_s (1-d)} = 0, \quad (3.96)$$

$$L_{m1} \triangleq \frac{v_g d}{2f_s i_{Lm1_{[AVG]}}} = \frac{48 \times 0,637}{2 \times 50E3 \times 23,334} \approx 13 \mu\text{H}, \quad (3.97)$$

$$L_{m2} \triangleq \frac{v_g d}{2f_s i_{Lm2_{[AVG]}} (1-d)} = \frac{48 \times 0,637}{2 \times 50E3 \times 7,406 \times (1-0,637)} \approx 113 \mu\text{H}. \quad (3.98)$$

3.5.2 Especificação da Capacitância dos Capacitores

A determinação do valor da capacitância em cada capacitor, neste trabalho, utiliza como parâmetro de projeto a máxima ondulação de tensão admitida ($\Delta_{vc\%}$), conforme especificada na [Tabela 3.5](#). Com base nisto e a partir das equações definidas na seção esforços de corrente, vide [subseção 3.4.3.2](#), juntamente com a corrente que circula nesses capacitores, é possível obter o valor de cada capacitância.

Para o capacitor C_1 , durante a condução de s_1 , a corrente é igual a corrente no indutor magnetizante L_{m2} . Logo, é possível adotar para esse intervalo de tempo que essa corrente equivale à $i_{Lm2[AVG]}$. Isto posto, têm-se,

$$C_1 \triangleq \frac{i_{Lm2[AVG]}(d)}{(v_{C1})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_{Lm2[AVG]}d(1-d)}{(v_g)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{7,406 \times 0,637 \times (1-0,637)}{48 \times 0,01 \times 50E3} \approx 71,35 \mu\text{F}. \end{cases} \quad (3.99)$$

Os capacitores retificadores do estágio de saída, C_{o1} , C_2 e C_{o3} , têm corrente igual à corrente de saída i_o , durante o período de condução de s_1 . Logo, as capacitâncias são definidas, respectivamente, por,

$$C_{o1} \triangleq \frac{i_o(d)}{(v_{Co1})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{M(1-d)}{(R_o)(n_1)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{16,667 \times (1-0,637)}{640 \times 2 \times 0,01 \times 50E3} \approx 9,45 \mu\text{F}, \end{cases} \quad (3.100)$$

$$C_{o2} \triangleq \frac{i_o(d)}{(v_{Co2})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{M(1-d)^2}{(R_o)(n_2)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{16,667 \times (1-0,637)^2}{640 \times 1,15 \times 0,01 \times 50E3} \approx 5,96 \mu\text{F}, \end{cases} \quad (3.101)$$

$$C_{o3} \triangleq \frac{i_o(d)}{(v_{Co3})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{Md(1-d)^2}{(R_o)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{16,667 \times 0,637 \times (1-0,637)^2}{640 \times 0,01 \times 50E3} \approx 4,37 \mu\text{F}. \end{cases} \quad (3.102)$$

3.5.3 Especificação dos Semicondutores

A determinação de um semicondutor está condicionada com os esforços que esse semicondutor é submetido durante o processamento de energia do conversor. Para isso,

inicialmente, é importante observar qual a tensão que cada semicondutor está submetido durante a etapa de bloqueio. Essas tensões são especificadas na seção esforços de tensão, vide pg. 105. Outro ponto a ser considerado, nessa etapa de escolha, são as correntes que cada semicondutor deve conduzir. Para isso, a partir das equações descritas na subseção 3.4.3.2 e a fim de validá-las foi construída a tabela abaixo. Para a confecção da Tabela 3.8, além das equações já definidas, foram considerados os dados de simulação realizada no *software* Psim. Para a simulação efetuada, além da imposição de um conversor do tipo ideal, foram considerados os dados da Tabela 3.9. Dessa forma, foram obtidos os resultados numéricos (via *software* MathCad) e os resultados de simulação (via *software* Psim).

Tabela 3.8 – Especificação dos semicondutores do conversor I.

Componente	Especificação	Expressão	Resultados		Diferença (%)
			numéricos	simulados	
MOSFET (s_1)	$i_{s[\text{AVG}]}$	Equação 3.68	19,56	19,53	0,15
	$i_{s[\text{RMS}]}$	Equação 3.70	24,60	24,59	0,03
	$v_{DS[\text{MAX}]}$	$\frac{v_g}{(1-d)^2}$	364,27	364,30	0,01
Diodos (D_1, D_2)	$i_{D1[\text{AVG}]}$	Equação 3.64	5,80	6,00	-3,42
	$i_{D1[\text{RMS}]}$	Equação 3.66	10,24	11,11	-7,88
	$v_{D1[\text{MAX}]}$	$\frac{v_g}{(1-d)}$	131,23	132,16	-0,71
	$i_{D2[\text{AVG}]}$	Equação 3.60	14,85	14,82	0,17
	$i_{D2[\text{RMS}]}$	Equação 3.62	18,67	18,67	0,02
	$v_{D2[\text{MAX}]}$	$\frac{v_g d}{(1-d)^2}$	232,04	232,28	-0,10
Diodo (D_{o2})	$i_{Do2[\text{AVG}]}$	i_o	1,25	1,26	-0,81
	$i_{Do2[\text{RMS}]}$	Equação 3.59	2,41	2,64	-8,65
	$v_{Do2[\text{MAX}]}$	$\frac{v_g n_2}{(1-d)^2}$	418,92	418,06	0,21
Diodos (D_{o1}, D_{o3})	$i_{D[\text{AVG}]}$	i_o	1,25	1,26	-0,74
	$i_{D[\text{RMS}]}$	Equação 3.57	2,62	2,81	-6,76
	$v_{Do1[\text{MAX}]}$	$\frac{v_g n_1}{(1-d)}$	264,46	264,34	0,05
	$v_{Do3[\text{MAX}]}$	$\frac{v_g}{(1-d)^2}$	364,27	364,56	-0,08

Os dados da Tabela 3.8 mostram que as diferenças entre os resultados numéricos e simulados ficaram a baixo de 5%, em alguns poucos casos esse valor foi superado. Dessa forma, o estudo teórico realizado foi validado mediante a comparação com os dados de simulação. Portanto, a partir das equações desenvolvidas é possível especificar os semicondutores — permitindo, então, a construção de um protótipo para validação experimental.

3.6 RESULTADOS EXPERIMENTAIS

A partir do estudo teórico realizado nas seções anteriores — em especial, alicerçado no Projeto do Conversor, conforme apresentado na seção 3.5 — foi possível confeccionar um protótipo. Com base nos ensaios efetuados no protótipo desenvolvido foram obtidos resultados experimentais que visam validar o estudo e toda análise teórica realizada. Os resultados experimentais estão centrados nas principais formas de onda dos componentes (tensão e corrente). Com base nisso, além dessas formas de onda, foram obtidos resultados de rendimento do conversor a partir de vários valores para a tensão de entrada, que possibilitaram obter uma distribuição das perdas do conversor.

A construção do protótipo experimental tomou por base os componentes, e seus respectivos valores, listados na Tabela 3.9, que levou ao conversor mostrado na fotografia da Figura 3.27. Na Tabela 3.9, além dos dados de projeto descritos nas seções anteriores, também são elencadas as características: (a) dos indutores acoplados; (b) dos capacitores; e (c) dos dispositivos semicondutores.

Tabela 3.9 – Especificação dos parâmetros do conversor I.

Parâmetro / Componente	Simbolo	Especificação
Tensão de entrada	v_g	48 V
Tensão de saída	v_o	800 V
Ganho estático	M	16,667
Frequência de comutação	f_s	50 kHz
Razão cíclica	d	0,637
Potência de saída	P_o	1000 W
Resistência de carga	R_o	640 Ω
Relação de transformação	n_1	2
Relação de transformação	n_2	1,15
Ondulação percentual de corrente	$\Delta_{iLm}\%$	30%
Ondulação percentual de tensão	$\Delta_{vc}\%$	1%
Indutor 1 (L_1)	(89 μH) @ [15 esp. (900 \times AWG38)]@(100 m Ω)	
Indutor 3 (L_3)	(358 μH)@[30 esp. (1500 \times AWG32)]@(80 m Ω)	
Indutor 2 (L_2)	(763 μH)@[35 esp. (900 \times AWG38)]@(250 m Ω)	
Indutor 4 (L_4)	(998 μH)@[41 esp. (1500 \times AWG32)]@(480 m Ω)	
$L_1 \parallel L_3$	núcleo \rightarrow E70/30/32 EPCOS-N87	
$L_2 \parallel L_4$	núcleo \rightarrow E70/30/32 EPCOS-N87	
Capacitor (C_1)	MHBS45 \rightarrow (75 μF)@(800 V)@(ESR = 3,9 m Ω)	
Capacitores (C_{o1}), (C_{o2}) e (C_{o2})	932C4W10J \rightarrow (10 μF)@(400 V)@(ESR = 1,8 m Ω)	
Interruptor (s_1)	IXKH70N60C5 \rightarrow (600 V)@(70 A)@(R _{DS(on)} = 45 m Ω)	
Diodo (D_1)	RHRP860 \rightarrow (600 V)@(8 A)@(V _F =1,5 V)	
Diodo (D_2)	IDH16S60C \rightarrow (600 V)@(16 A)@(V _F =1,5 V)	
Diodos (D_{o1}) e (D_{o3})	HFA15TB60 \rightarrow (600 V)@(15 A)@(V _F =1,5 V)	
Diodo (D_{o2})	C4D05120E \rightarrow (1200 V)@(9,5 A)@(V _F =1,5 V)	

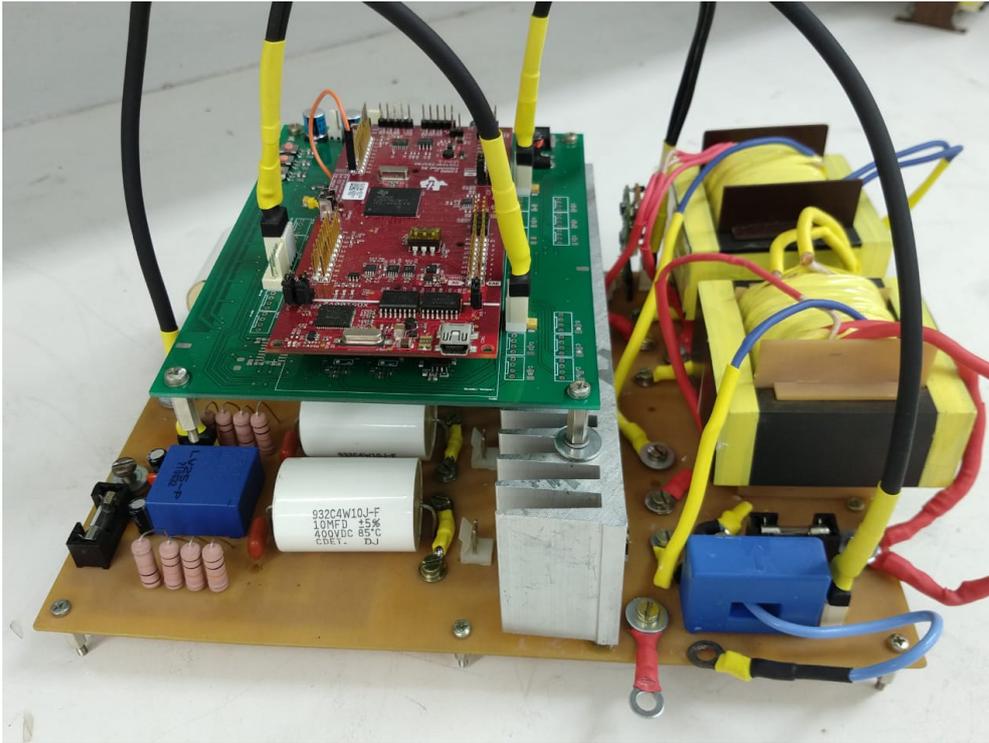


Figura 3.27 – Fotografia do conversor proposto I.

As curvas da [Figura 3.28](#) mostram as formas de onda de tensão e de corrente da entrada e da saída do conversor — cabe destacar a grande semelhança entre os resultados de simulação e os resultados experimentais. Nesta figura, nota-se que a tensão de entrada não apresenta ruído elevado, oriundo das comutações, sendo uma vantagem deste conversor. Em relação a corrente de entrada, o conversor proposto proporcionou uma corrente contínua pulsada. Esse tipo de corrente, diferentemente do *boost-flyback*, não impõem a necessidade de elevados filtros na entrada. As variáveis de saída, tensão e corrente, mostram ondulações praticamente nulas — mesmo com a utilização de capacitores do estágio de saída com baixa capacitância, neste caso foram utilizados capacitores de 10 μF para C_{o1} , C_{o2} e C_{o3} .

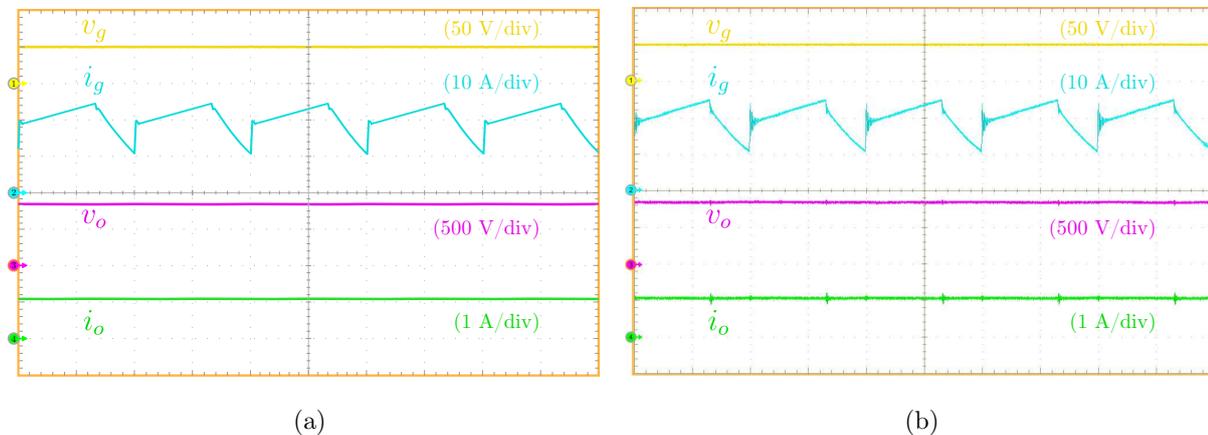


Figura 3.28 – Resultados de tensão e de corrente: da entrada e da saída, [tempo: 10 $\mu\text{s}/\text{div}$].
(a) Simulação. (b) Experimental.

A Figura 3.29 mostra as formas de onda de tensão e corrente — com resultados de simulação e resultados experimentais — no primário dos dois indutores acoplados, respectivamente L_1 e L_2 . Desta figura nota-se a continuidade em i_{L1} (característica do conversor I) e a descontinuidade em i_{L2} (característica *boost-flyback*). As duas correntes não apresentam comportamento de saturação, mostrando que a metodologia empregada na confecção dos indutores mostrou-se eficiente. As oscilações de elevada frequência, que ocorrem durante as comutações, são oriundas das indutâncias não-acopladas juntamente com as capacitâncias parasitas dos componentes.

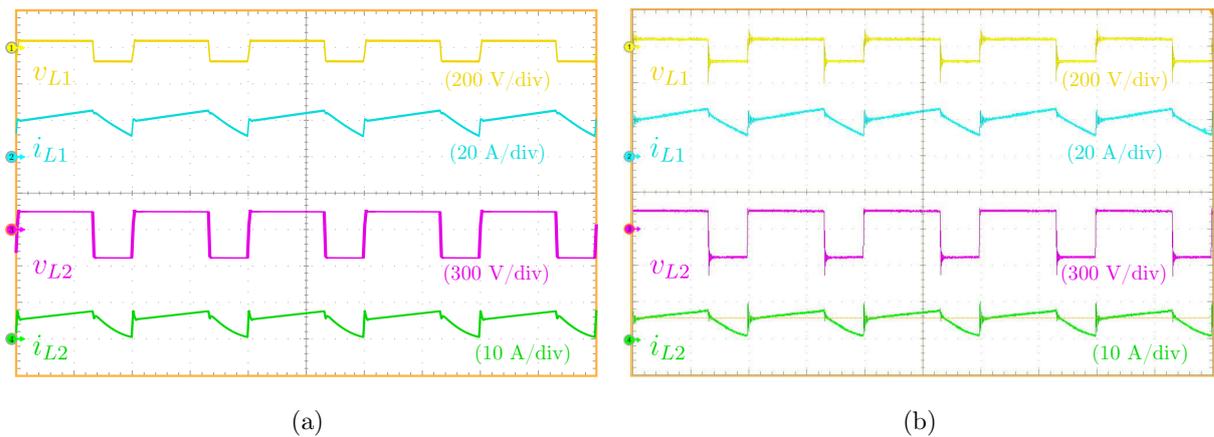


Figura 3.29 – Resultados de tensão e de corrente nos indutores L_1 e L_2 , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

Já as formas de onda da Figura 3.30 — que também contemplam resultados de simulação e resultados experimentais — mostram as curvas de tensão e de corrente nos diodos D_1 e D_2 . Nesta figura fica evidente os pequenos intervalos de recuperação reversa desses diodos, conforme as curvas de corrente e também os reduzidos picos de tensão impostas a esses diodos. Durante as comutações ficam notórias as influências das indutâncias não-acopladas com as capacitâncias dos componentes, por meio de sobretensões (picos).

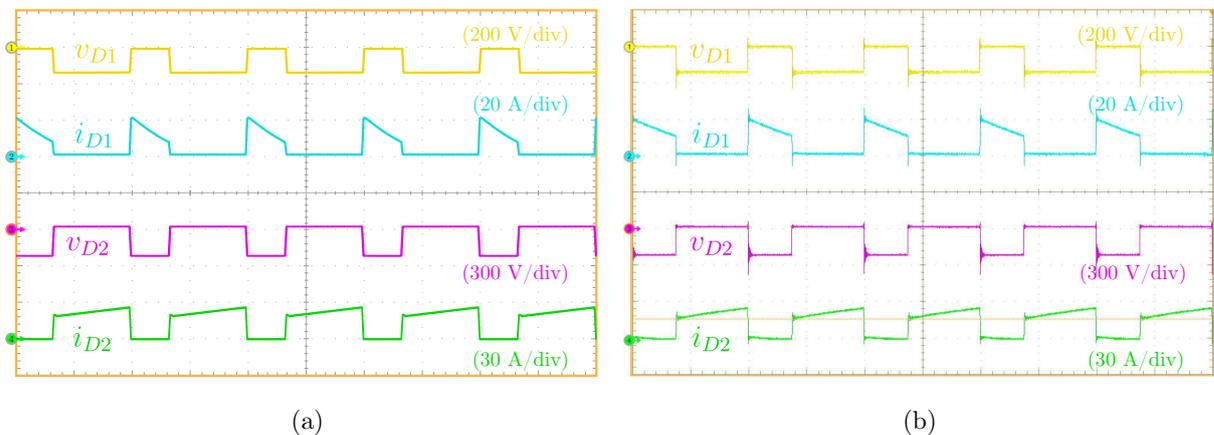


Figura 3.30 – Resultados de tensão e de corrente nos diodos D_1 e D_2 , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

As formas de onda de tensão e de corrente em s_1 e em D_{o3} são mostradas na Figura 3.31. As formas de onda de tensão, desta figura, mostram-se coerentes com a teoria — sem picos excessivos de tensão, vide Figura 3.31(a) e Figura 3.31(b). Já as formas de onda de corrente, também vão ao encontro das simulações efetuadas, com reduzidos picos durante as comutações — em especial para s_1 , enquanto em $i_{D_{o3}}$, devido às indutâncias não-acopladas, os picos de corrente mostram-se mais acentuados.

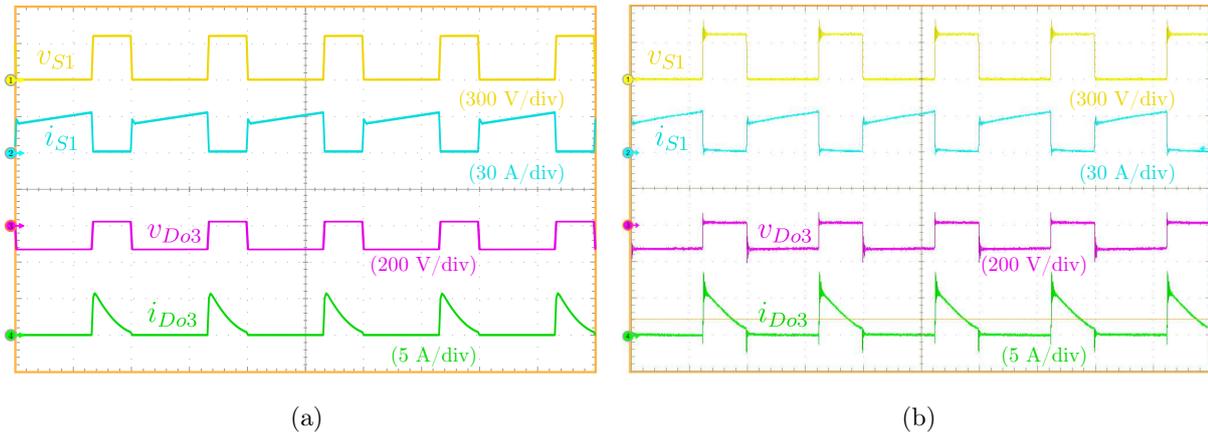


Figura 3.31 – Resultados de tensão e de corrente no interruptor s_1 e no diodo D_{o3} , [tempo: 10 $\mu\text{s}/\text{div}$]. (a) Simulação. (b) Experimental.

Por fim, na Figura 3.32 são mostradas as formas de onda dos diodos dos estágios *flyback*, ou seja, D_{o1} e D_{o2} — observa-se grande similaridade entre os valores teóricos (simulação) e os valores experimentais. Nesta figura, observa-se que durante as comutações, em ambos os diodos, ocorrem oscilações (tanto em tensão quanto em corrente). Estas oscilações em elevada frequência, como já destacado em outras formas de onda, são originadas das indutâncias não-acopladas do lado secundário presente nos indutores acoplados que entram em ressonância com as capacitâncias parasitas presentes no conversor (trilhas, fios/cabos e também dos próprios componentes).

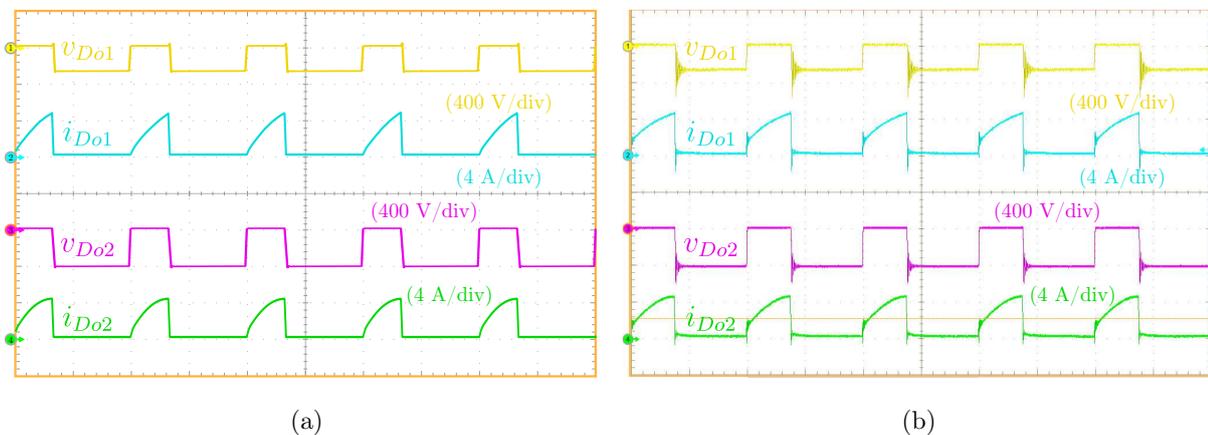


Figura 3.32 – Resultados de tensão e de corrente nos diodos D_{o1} e D_{o2} , [tempo: 10 $\mu\text{s}/\text{div}$]. (a) Simulação. (b) Experimental.

A fim de validar a metodologia de controle desenvolvida, o conversor foi submetido a degraus de carga. Neste ensaio foi considerada uma tensão de entrada de $v_g = 60$ V. Com isso foi possível processar uma potência de 1 kW de saída para uma tensão em 800 V.

No primeiro teste, o conversor opera com 50% de carga, então foi submetido a um degrau de carga de mais 50%, ou seja, um degrau positivo. Conforme a [Figura 3.33](#) nota-se que as malhas de controle mostraram-se eficientes (depois do regime transitório) ao garantir uma tensão de saída igual a tensão de referência, isto é, 800 V.

No segundo teste, com o conversor em regime permanente foi retirado 50% de carga, mediante um degrau de carga negativo. Novamente as malhas de controle impuseram a tensão de saída o valor de referência de 800 V, conforme a [Figura 3.34](#).

A partir dos testes realizados pode-se observar que o conversor encontrou o ponto de operação desejado para a tensão de saída, com resultados de simulação e resultados experimentais bastante similares. Os tempos de acomodação mostraram-se semelhantes, bem como a amplitude dos sobressinais, validando assim a metodologia empregada.

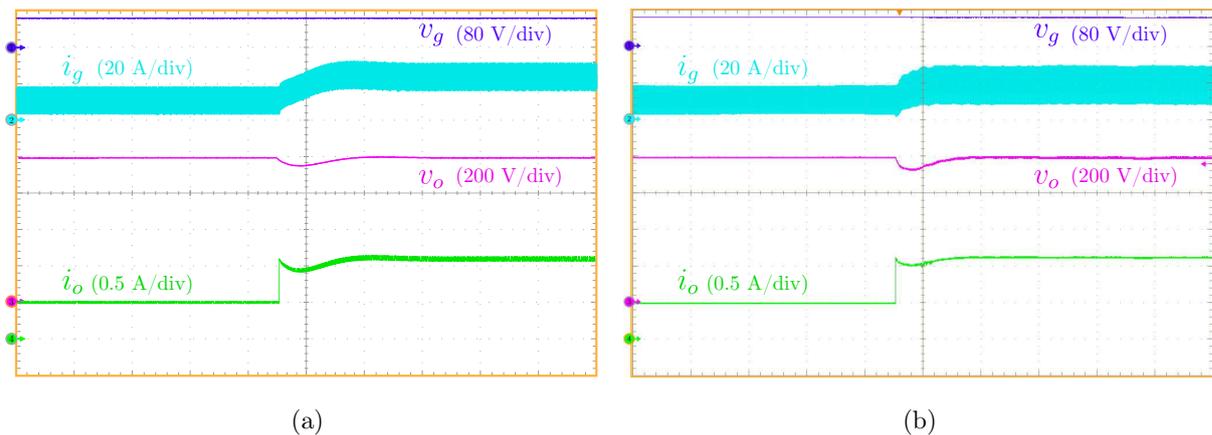


Figura 3.33 – Resultados de tensão e de corrente: para a entrada e a saída, ensaio com degrau de carga positivo, [tempo: 5 ms/div]. (a) Simulação. (b) Experimental.

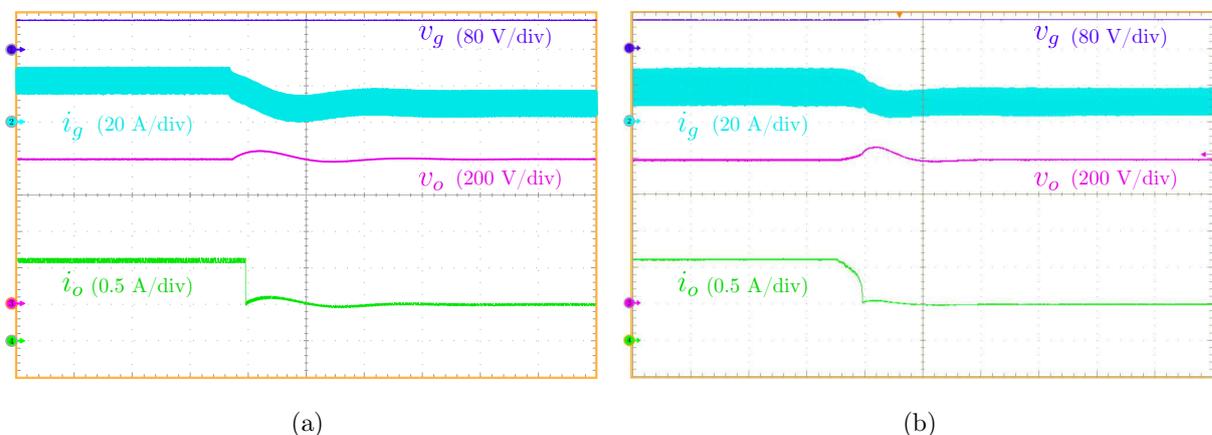


Figura 3.34 – Resultados de tensão e de corrente: para a entrada e a saída, ensaio com degrau de carga negativo, [tempo: 5 ms/div]. (a) Simulação. (b) Experimental.

3.6.1 Rendimento Experimental

Uma maneira de quantificar um conversor é a partir de um ensaio de rendimento. Neste ensaio, mantendo a tensão de saída regulada em 800 V, são impostos vários níveis de carga, ou seja, diferentes níveis de potência, dentro de um range que não imponha ao conversor a condição de operação em MCD. Para o conversor I, além da variação da potência de saída, também foi realizada uma variação na tensão de entrada, com $48 \text{ V} \leq v_g \leq 96 \text{ V}$. Os resultados são mostrados na [Figura 3.35](#) e na [Figura 3.36](#).

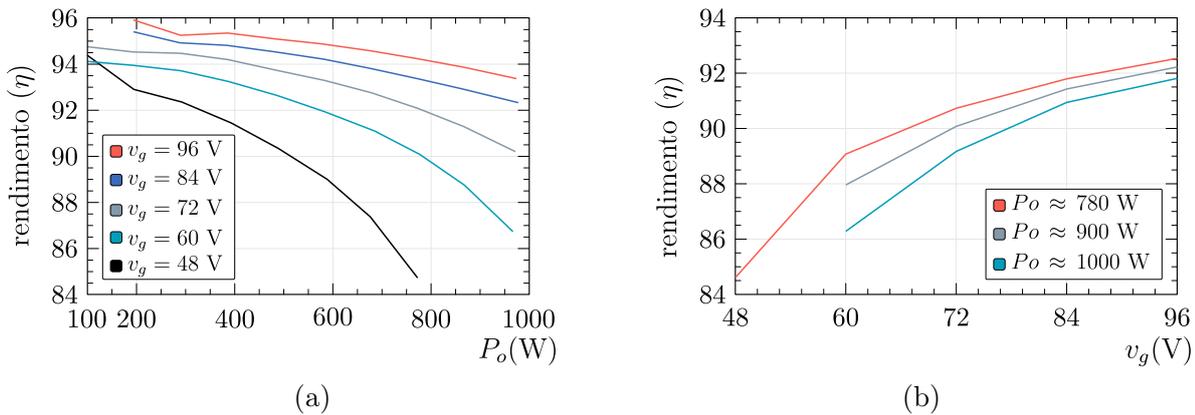


Figura 3.35 – Rendimento experimental do conversor I.

De acordo com a [Figura 3.35\(a\)](#) o menor valor da tensão de entrada, $v_g = 48 \text{ V}$, proporciona menor rendimento. Isso está associado ao aumento da corrente de entrada, o que provoca um aumento das perdas internas. Contudo, destaca-se que o ganho estático é elevado, $M > 16$ vezes. Nesse ponto de operação, para uma potência em torno de 500 W, o rendimento foi superior a 90%, o que pode ser considerado satisfatório, por ser um conversor do tipo quadrático. Já com o aumento da tensão de entrada, $60 \text{ V} \leq v_g \leq 84 \text{ V}$, o conversor apresentou um rendimento superior a 92% ao processar uma potência de 1 kW com ganho em torno de 10 vezes. O conversor I, dado as suas características, tem um rendimento adequado dentro dos limites tecnológicos atuais. Para a maior tensão de entrada, $v_g = 96 \text{ V}$, o rendimento obtido foi superior a 94% em quase toda a faixa de operação. Para esse caso, os dados mostram um conversor com elevado ganho e rendimento.

A [Figura 3.35\(b\)](#) mostra o rendimento do conversor, para três valores fixos de potência, ao considerar uma variação da tensão de entrada. Essas curvas corroboram com a discussão a respeito do aumento do rendimento associado ao aumento da tensão de entrada, que impõem menores correntes na entrada (resultando na diminuição das perdas). Nesse gráfico, para a tensão de entrada em 48 V, observa-se que não foi possível adquirir o rendimento do conversor para potências acima de 750 W. Isso deve-se a fonte utilizada ter capacidade de corrente limitada em 20 ampères, valor insuficiente para processar potências acima de 750 W com $v_g = 48 \text{ V}$.



Figura 3.36 – Rendimento experimental do conversor I em plena carga ($P_o = 1$ kW).
(a) $v_g = 60$ V. (b) $v_g = 72$ V. (c) $v_g = 84$ V. (d) $v_g = 96$ V.

3.6.2 Distribuição das Perdas

As perdas totais, para uma tensão de entrada de 60 V, são da ordem de 135 W, conforme mostra a Figura 3.35(a), que representa, de acordo com a Figura 3.36, um rendimento da ordem de 86%. A distribuição dessas perdas, com o conversor operando em plena carga (1 kW), são mostradas na Figura 3.37.

De acordo com a Figura 3.37 é notório que as maiores perdas estão associadas aos indutores acoplados, $L_1 \parallel L_3$ e $L_2 \parallel L_4$, que juntos somam 52%, isso representa 70 W, ou seja, mais da metade das perdas de potência são atribuídas aos indutores acoplados. Os diodos D_1 e D_2 também contribuem com significativa margem de perdas de potência, ao apresentarem perdas da ordem 35 W, isto é, com aproximadamente 26% das perdas totais. Na sequência, apresentando significativa notoriedade, está o interruptor s_1 , de forma que suas perdas de potência giram em torno de 25 W, sendo um valor significativo, pois representa algo próximo de 19% do somatório total. Por fim têm-se as perdas nos diodos de saída, que não apresentam grande representatividade, algo por volta de 4%. Assim

como as perdas nos capacitores, que podem ser desconsideradas, com valor abaixo de 1%. Dessa forma, fica evidente que em conversores em cascata, como é o caso do conversor I, apesar de possibilitar elevado ganho estático, as perdas de potência são significativamente elevadas.

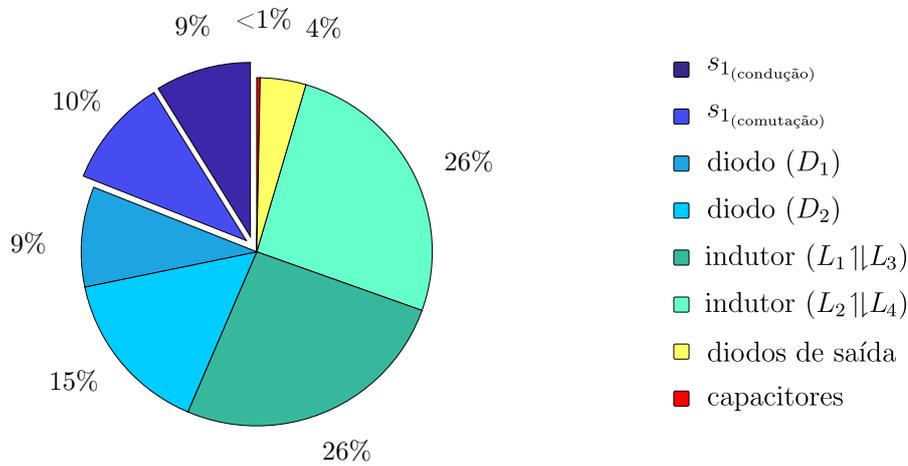


Figura 3.37 – Estimativa da distribuição das perdas do conversor I.

3.7 CONSIDERAÇÕES FINAIS

Este capítulo apresentou um novo conversor. Para isso foram considerados os apontamentos realizados no [Capítulo 2](#) que permitiram conceber um conversor para atender as especificações propostas, tensão de saída de 800 V e potência de 1 kW, estando alinhado com o objetivo deste trabalho. Nesse certame o novo conversor proposto, dada a sua configuração, herdou as características do *boost*-quadrático e também do *boost-flyback*. A análise desenvolvida buscou quantificá-lo a partir das suas características predominantes — que são obtidas a partir das etapas de operação, ganho estático e esforços de tensão/corrente. Como resultado desse estudo foi concebida uma metodologia de projeto que permitiu realizar um ensaio experimental. Os resultados corroboraram com a análise teórica e com a operação do conversor proposto. Assim, pode-se afirmar que o Conversor Proposto I apresenta as características que o permitem operar em sistemas de geração a partir de fontes renováveis, por exemplo.

Esses mesmos resultados apontaram para um conversor de elevado ganho estático, porém com rendimento modesto (quando comparado com estruturas semelhantes). Um indicativo das elevadas perdas estão associadas ao processamento da energia a partir de apenas uma via, ou seja, toda corrente de entrada circula por apenas um caminho, nesse caso pelo primeiro indutor acoplado (além do processamento quase-redundante realizado pelo segundo indutor acoplado, característica quadrática) e também por utilizar apenas um interruptor (que está posicionado de tal forma que, durante o bloqueio, fica submetido a uma parcela da tensão de saída). Uma maneira de contornar, essa situação, pode ser:



- 1) a partir de uma configuração em *interleaved*, ou seja, dividindo a corrente de entrada em fases (que além de diminuir a ondulação desta corrente, permite uma redução das perdas nos indutores de entrada);
- 2) outro ponto que pode ser favorável é posicionar o(s) interruptor(es) de tal forma que não estejam próximos do estágio de elevada tensão de saída. Com isso pode-se utilizar MOSFETs com menor tensão de bloqueio, logo com menores resistências de condução. Isso é possível, por exemplo, a partir da inclusão de transformadores (formando um estágio intermediário entre o estágio de entrada e o estágio de saída do conversor);
- 3) além disso, uma alternativa interessante é considerar a inserção de VMCs no estágio de saída, assim adiciona-se mais um grau de liberdade no ganho estático. A partir disto, em teoria, pode ocorrer uma redução no valor da razão cíclica, que por sua vez leva à uma redução das perdas por condução nos semicondutores.

CONVERSOR PROPOSTO II

ESTE capítulo apresenta o segundo conversor proposto, *Step-Up DC-DC Converter with Interleaved Phases, Coupled Inductors, Built-in Transformer and Voltage Multiplier Cells*, nominado Conversor II. Esse conversor apresenta a característica *interleaved-IPOP*, em duas fases, e com acoplamento entre as fases a partir de um autotransformador. Com base nisso, na sequência é descrita a concepção do conversor, as etapas de operação, a análise estática para o modo de condução contínua, a análise estática para o modo de condução descontínua, dos esforços de tensão e os esforços de corrente nos componentes, a análise teórica das perdas, a análise da sensibilidade da razão cíclica, uma comparação com outros conversores tipo-*boost*, o projeto do conversor e uma validação experimental.

4.1 CONCEPÇÃO DO CONVERSOR

Uma possibilidade de reduzir a ondulação da corrente de entrada é utilizando a configuração *interleaved-IPOP*. Essa técnica proporciona, como discutido no [Capítulo 2](#), dependendo do número de fases, uma ondulação de corrente com valor bem reduzido — em muitos casos, apresentando, até mesmo um valor nulo. Assim, o conceito de *interleaved-IPOP* permite uma redução nos filtros na entrada do conversor, que por sua vez concedem uma diminuição dos efeitos das comutações em elevada frequência (vistas a partir da entrada do conversor). Além disso, também, é esperada uma significativa redução nos esforços de corrente nos interruptores, seguida de uma redução no tamanho (peso e volume) dos elementos magnéticos de entrada. Com base nessa caracterização é que ocorre a concepção do novo conversor.

O conversor proposto é constituído tomando por base o circuito da [Figura 4.1\(a\)](#). Nesta figura, a entrada é constituída por duas fases, tal qual o conversor *interleaved-IPOP*, característica semelhante também é encontrada na saída, na qual as duas fases estão em paralelo. A fim de aumentar o ganho estático, em cada fase, é adicionado o circuito da [Figura 4.1\(b\)](#), resultando no circuito da [Figura 4.1\(c\)](#). Esse circuito, discutido em [\[181\]](#), utiliza um indutor acoplado, numa configuração quase quadrática. A magnetização

do indutor dá-se via um capacitor, diferentemente de um conversor quadrático (quando configurado com apenas um interruptor) que utiliza um diodo para tal finalidade. Além disso, durante a etapa de desmagnetização dos indutores, esse capacitor tem por disposição desviar parte da corrente de entrada. Assim, o segundo indutor (indutor acoplado) não processa toda potência da entrada, de forma que a energia da entrada é desviada em parte para o primário do indutor acoplado e em parte para o secundário desse mesmo indutor. Logo, à essa configuração (quase quadrática) é imputada a possibilidade de apresentar rendimento superior em relação a uma versão quadrática clássica. Ademais, devido ao capacitor de desvio é possível utilizar apenas um interruptor, que em condução permite a magnetização dos indutores de entrada e dos indutores acoplados.

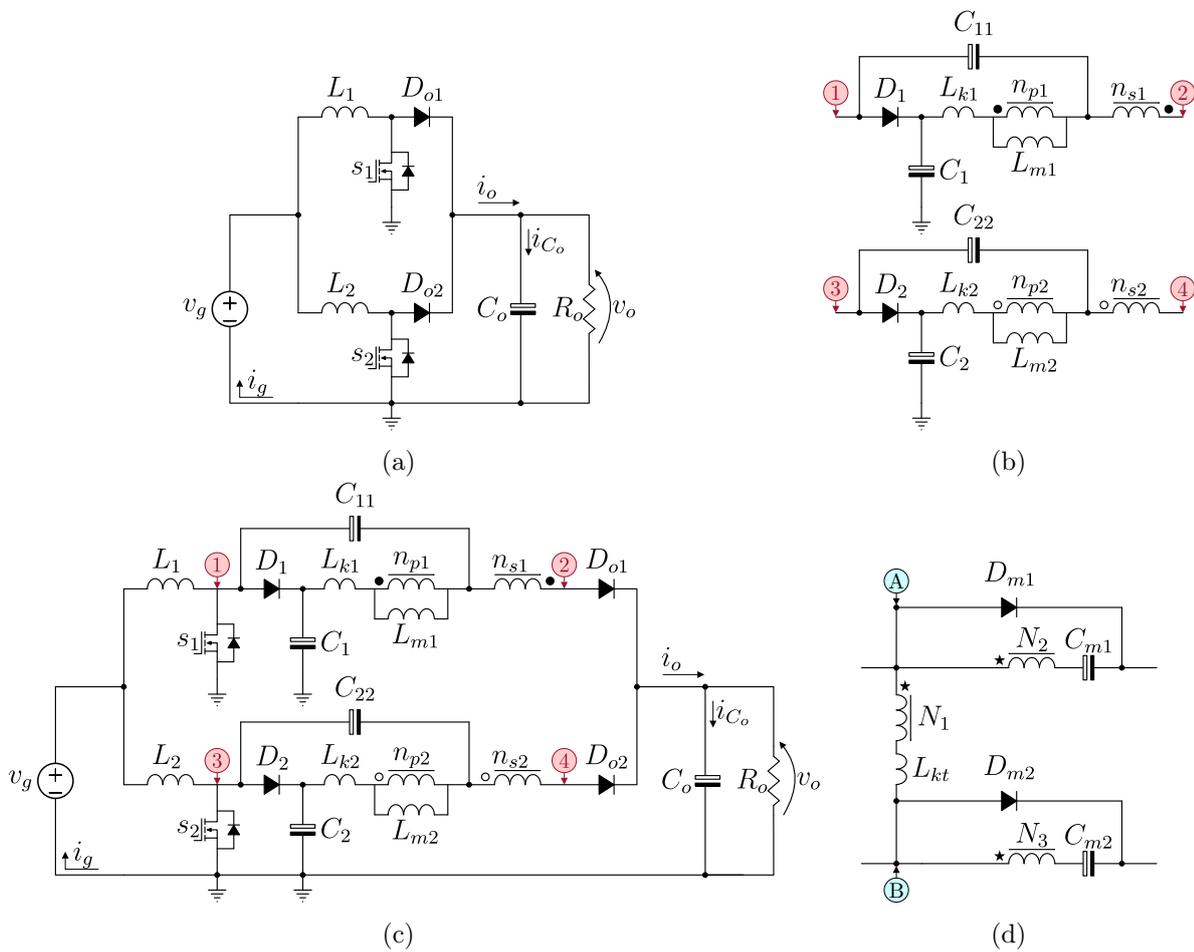


Figura 4.1 – Concepção do conversor proposto II.

(a) Conversor *boost-interleaved-IPOP*.

(b) Célula quase-quadrática.

(c) Conversor *boost-interleaved-IPOP-quase-quadrático*.

(d) Circuito com autotransformador (AT) e célula multiplicadora de tensão (VMC).

Com intuito de elevar ainda mais o ganho estático ao circuito da Figura 4.1(c) é adicionado, entre as duas fases do conversor, um autotransformador (AT), caracterizado pelo circuito mostrado na Figura 4.1(d). Nessa configuração, o AT é disposto com três

enrolamentos (bobinas) — de forma que uma bobina, denominada primário acopla as duas fases, por meio de um ligação entre ambas. As duas outras bobinas, nominadas secundário e terciário, ficam dispostas na saída de cada fase. Nesta disposição, além de permitir um grau a mais de liberdade no ganho de tensão do conversor, existe a possibilidade de um balanço (equalização) de potência, de forma natural, entre as fases — de tal forma que, devido ao acoplamento, as fases passam a processar uma potência semelhante — mesmo na ocorrência de diferenças nos valores dos componentes (sobretudo durante a etapa experimental, devido as não-idealidades).

Por fim, ao secundário e ao terciário do AT são posicionadas duas células multiplicadoras de tensão (VMC), configuradas na versão mais simples, isto é, a partir de um par diodo-capacitor por fase. Além de permitir aumentar o ganho estático, as VMCs possibilitam um caminho às correntes de dispersão durante a etapa de desmagnetização do AT. Assim, ao criar essa via alternativa, acabam aliviando os efeitos de sobretensão e de sobrecorrente sobre os semicondutores, oriundas das indutâncias não-acopladas.

Com base no exposto e nos apontamentos realizados é configurado o Conversor Proposto II, conforme o circuito apresentado na [Figura 4.2](#).

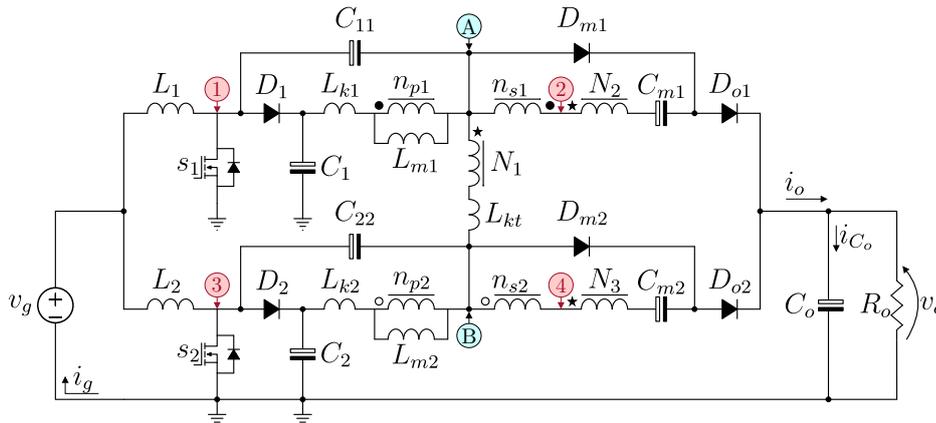


Figura 4.2 – Circuito do conversor proposto II.

4.2 PRINCÍPIO DE OPERAÇÃO DO CONVERSOR

O conversor proposto, de acordo com o circuito da [Figura 4.2](#), tem princípio de funcionamento semelhante ao conversor *boost-interleaved-IPOP*, diferenciando-se pelo estágio intermediário presente no conversor II.

A entrada do conversor, tal qual um conversor *boost*, é composta por um indutor, nesse caso (L_1) e (L_2), com a magnetização desses indutores ocorrendo via interruptores (s_1) e (s_2), para a fase-1 e para a fase-2, respectivamente.

O estágio intermediário, para a fase-1, é composto por um indutor acoplado, sendo seu equivalente, dado por um indutor magnetizante (L_{m1}), por um indutor associado a

dispersão, denotado por (L_{k1}) e pela relação de ganho (tal qual um transformador ideal) com (n_{p1}) como primário e (n_{s1}) como secundário. Também fazem parte desse estágio o diodo (D_1) e o capacitor (C_1) que auxiliam na desmagnetização de L_1 , além do capacitor (C_{11}) que proporciona o caminho para a magnetização de L_{m1} . A fase-2, para este estágio, é dada por: (L_{m2}) , (L_{k2}) , (n_{p2}) , (n_{s2}) , (D_2) , (C_2) e (C_{22}) , respectivamente.

O acoplamento entre as duas fases é realizada via autotransformador (AT). Como já mencionado, o AT é composto por três enrolamentos (bobinas). O enrolamento primário é representado por (N_1) e por um indutor (L_{kt}) que simboliza a dispersão do AT. Os enrolamentos (N_2) e (N_3) simbolizam o secundário e o terciário. A junção entre as fases ocorre por intermédio do primário que liga-se aos primários dos dois indutores acoplados $(n_{p1}$ e $n_{p2})$. Para que o autotransformador exerça a função de auxílio no ganho de tensão, os enrolamentos de saída (secundário e terciário) são dispostos em série com os secundários dos indutores acoplados, n_{s1} e n_{s2} .

Por fim, o estágio retificador de saída, semelhante a um conversor *boost*, é composto pelo diodo (D_{o1}) para a fase-1 e pelo diodo (D_{o2}) para a fase-2. Por ser uma configuração *interleaved-IPOP*, existe o compartilhamento do capacitor de saída (C_o) entre as fases.

Ao novo conversor é atribuída, devido à propriedade *interleaved*, a característica de reduzida ondulação de corrente na entrada (Δ_{ig}) . Devido ao estágio intermediário ocorre um desacoplamento natural entre a tensão de saída e a máxima tensão imposta aos interruptores durante o bloqueio — o que garante a possibilidade da utilização de MOSFETs com baixa tensão de bloqueio, que por sua vez apresentam reduzida resistência de condução. Logo, é esperado que as perdas por condução sejam minimizadas, contribuindo para que o conversor apresente elevado rendimento. Ao interligar as duas fases, via autotransformador, é esperado que a potência processada por essas fases seja semelhante, mesmo com o conversor operando em malha aberta. Além disso, o estágio intermediário proporciona a operação sem a necessidade de elevada razão cíclica. Para um melhor detalhamento/entendimento, a fim de verificar os atributos do novo conversor, na sequência são descritas as etapas de operação.

4.3 ETAPAS DE OPERAÇÃO DO CONVERSOR

O conversor II, devido a sua configuração e a ligação entre as fases, cria um caminho para a corrente dos indutores de entrada durante a etapa de desmagnetização. Com essa característica, é possível que o conversor opere com valores de razão cíclica abaixo de 0,5. Tal feito não é atribuído ao conversor *boost-interleaved-IPOP* com transformador, uma vez que esse caminho não existe, com isso elevadas tensões recaem sobre os interruptores, causando séria degradação, diminuição da sua durabilidade e até mesmo sua completa destruição. Assim sendo, para o conversor proposto, a [Figura 4.3](#) mostra três possíveis situações relacionadas à razão cíclica: (a) $d < 0,5$; (b) $d = 0,5$ e (c) $d > 0,5$.

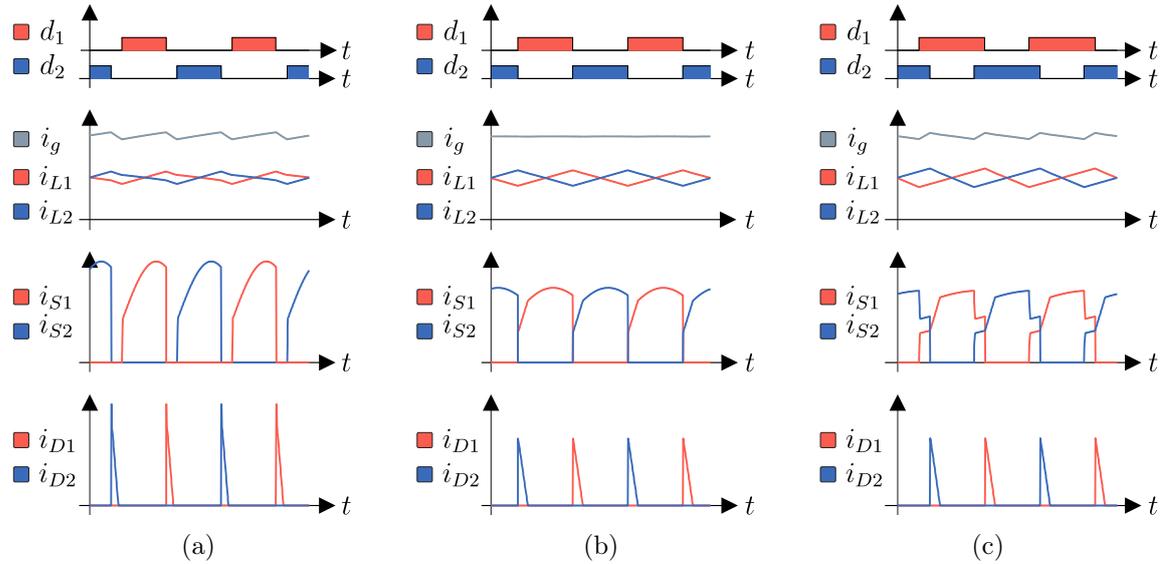


Figura 4.3 – Modos de operação do conversor II, com diferentes valores de d .

(a) Com $d = 0,4$. (b) Com $d = 0,5$. (c) Com $d = 0,6$.

Na Figura 4.3(a) a razão cíclica, por ser menor que 0,5, não apresenta sobreposição entre os dois valores d_1 e d_2 — mesmo assim nota-se que a corrente nos indutores, durante a desmagnetização, isto é, durante o bloqueio dos interruptores, encontra caminho nos diodos D_1 e D_2 . Como resultado, é esperado que não ocorram sobretensão nos interruptores. Porém, para esse ponto de operação ocorrem os maiores valores de pico nas correntes nos dispositivos semicondutores. Logo resultará em maiores valores de correntes eficazes, quando comparado com os outros dois modos de operação. Desta forma, atuar nesse ponto de operação, embora possa apresentar reduzidas perdas por condução, invariavelmente apresentará as maiores perdas por comutação. Cabe destacar que as perdas nos capacitores e nos diodos também tem relação com os valores eficazes, portanto, da mesma forma, devem apresentar perdas mais elevadas. Outro fator pouco atrativo, ao operar com reduzida razão cíclica, é a necessidade de células de multiplicação com mais componentes (para compensar o baixo valor de d) e/ou elevar a relação de transformação/ganho dos elementos magnéticos (ao preço de maiores indutâncias não-acopladas).

Na operação em $d = 0,5$, conforme Figura 4.3(b), ocorre uma redução substancial dos valores de pico das correntes, que reduzirá as perdas relacionadas com as correntes eficazes. Contudo, esse ponto de operação é a fronteira entre os outros modos, ($d < 0,5$) e ($d > 0,5$). Assim, operar neste ponto, dependendo das não-idealidades dos componentes, pode ser difícil por ser um ponto específico e o conversor pode passar para um dos outros dois modos de operação (que por sua vez, apresentam ganho estático diferente e etapas de operação distintas). Portanto, para essa condição, mesmo em testes simples, é necessária a operação em malha fechada — a fim de manter a tensão de saída regulada.

Já nas formas de onda da Figura 4.3(c), com $d > 0,5$, ocorre a sobreposição entre as duas razões cíclicas d_1 e d_2 , assim tal qual os demais modos de operação, é esperado

que não ocorram sobretensão nos interruptores, devido a existência de um caminho para a desmagnetização dos indutores L_1 e L_2 . Além do mais, esse ponto de operação, apresenta os menores valores de pico das correntes, que podem levar a um maior rendimento. Para este modo de operação, considerando um conversor de elevado ganho estático, não é necessário o uso de elevada relação de transformação nos elementos magnéticos — que tendem a apresentar reduzidos problemas associados as indutâncias de dispersão. Ademais pode-se utilizar células multiplicadoras de tensão com menor número de componentes, levando a uma compactação do conversor (peso e volume), além de menores perdas.

Com base no exposto, na sequência, as análises realizadas consideram apenas a razão cíclica com valores maiores que 0,5. Para as etapas de operação, leva-se em conta:

- 1) o conversor livre de não-idealidades (sem resistências intrínsecas, sem queda de tensão direta nos dispositivos semicondutores e sem capacitâncias parasitas);
- 2) os capacitores com elevada capacitância, de forma que sua tensão não se altera durante um período de comutação, ou seja, apresentam tensão constante;
- 3) a relação de transformação dos indutores acoplados e do autotransformador, são dadas, por: $n = (n_{s1}/n_{p1}) = (n_{s2}/n_{p2})$ e $N = (N_2/N_1) = (N_3/N_1)$;
- 4) uma simetria do conversor que permite considerar as fases iguais;
- 5) as correntes nos indutores L_1 e L_2 estão em modo de condução contínua (MCC).

4.3.1 Etapa 1 ($t_1 - t_0$)

Nesta etapa de operação, de acordo com o circuito da Figura 4.4, que representa o estado topológico deste estágio, os dois interruptores s_1 e s_2 estão em condução. Nesta condição, os diodos de saída D_{o1} e D_{o2}

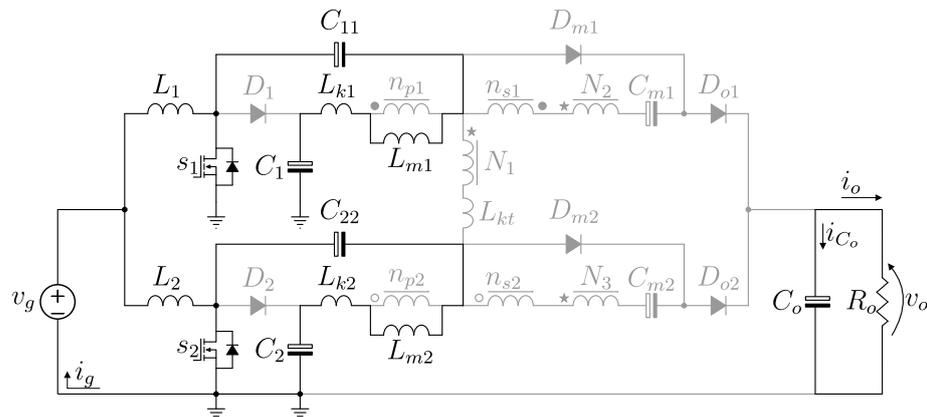


Figura 4.4 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).

estão reversamente polarizados, essa etapa é semelhante ao conversor *boost*, com os indutores L_1 e L_2 sendo magnetizados a partir da fonte de entrada v_g . Os indutores magnetizantes L_{m1} e L_{m2} também passam a acumular energia a partir de C_1 e de C_2 , via capacitores C_{11} e C_{22} , respectivamente. Durante esta etapa toda energia requerida pela carga é oriunda do capacitor de saída C_o . Com o interruptor s_2 entrando em bloqueio esta etapa é finalizada.

4.3.2 Etapa 2 ($t_2 - t_1$)

O estado topológico associado a esta etapa é mostrado no circuito da Figura 4.5. Para este circuito com s_2 em bloqueio, obrigatoriamente o diodo D_2 e o diodo de saída dessa fase D_{o2} estão diretamente polarizados.

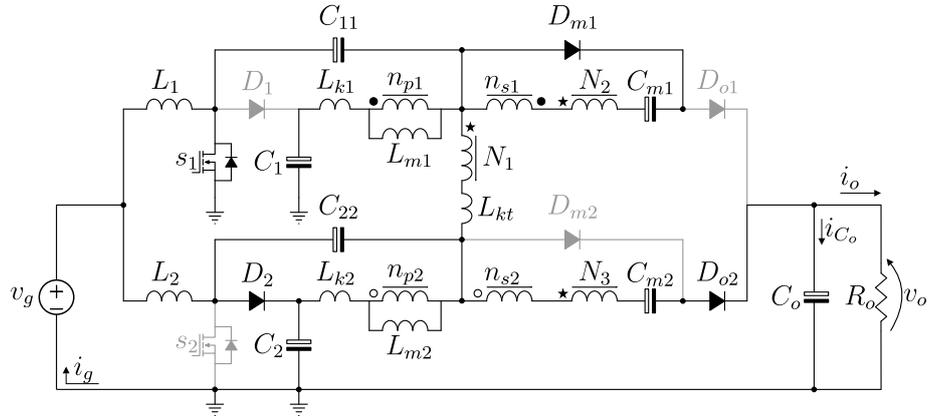


Figura 4.5 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).

Assim, ocorre transferência de energia tanto de L_2 , quanto de L_{m2} para a saída. Nesta condição, com o secundário n_{s2} e com o terciário N_3 sendo percorridos pela corrente de saída, invariavelmente, passa a existir uma corrente no primário do AT. Como resultado, a partir do acoplamento das bobinas no AT, faz circular uma corrente no secundário N_2 . A partir desta corrente o diodo D_{m1} entra em condução e D_{m2} permanece reversamente polarizado. Com o bloqueio de D_2 esta etapa é finalizada.

4.3.3 Etapa 3 ($t_3 - t_2$)

Nesta etapa, de acordo com o estado topológico do conversor mostrado no circuito da Figura 4.6, o diodo D_2 está reversamente polarizado. Desta forma, a energia armazenada em L_2 é transferida parte para a saída e

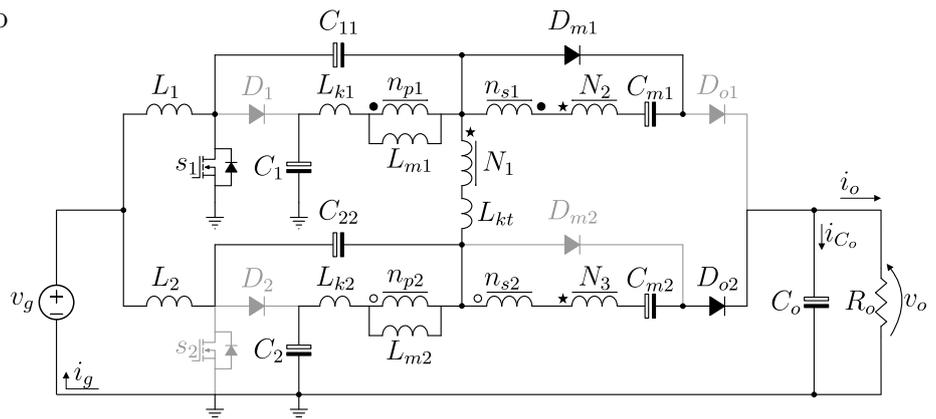


Figura 4.6 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).

parte para o primário do AT. O mesmo é válido para L_{m2} que também transfere sua energia para a saída. Na fase-1 o indutor L_1 e o indutor L_{m1} continuam recebendo energia de v_g e de C_1 , respectivamente. Com s_1 em condução D_{o1} segue reversamente polarizado e devido a corrente em n_{s1} e N_2 o diodo D_{m1} continua em condução. Com s_2 entrando, novamente, em condução este estágio é finalizado.

4.3.4 Etapa 4 ($t_4 - t_3$)

O circuito referente ao estado topológico desta etapa de operação é mostrado na Figura 4.7. Com o interruptor s_2 entrando em condução, e sabendo que s_1 permanece em condução era de se esperar que não tive nenhuma corrente circulando nos secundários. No entanto, devido ao indutor de dispersão L_{k1} associado ao indutor acoplado, da fase-1, tal fato não se concretiza. Assim, nesta condição, ainda existe uma corrente residual que circula apenas por n_{s1} e N_2 , que permite D_{m1} continuar em condução. Nesta etapa, de tempo diminuto, não existe transferência de energia para a saída, com D_{o1} e D_{o2} reversamente polarizados e com acúmulo de energia em L_1 e L_2 via v_g . Durante este período C_o fornece energia para R_o . Esta etapa é finalizada quando a corrente em L_{k1} torna-se nula, deixando D_{m1} reversamente polarizado.

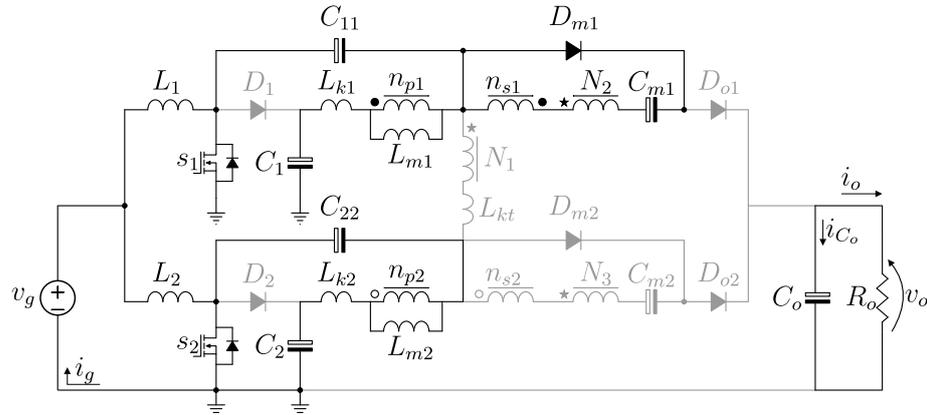


Figura 4.7 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).

Figura 4.7 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$). No entanto, devido ao indutor de dispersão L_{k1} associado ao indutor acoplado, da fase-1, tal fato não se concretiza. Assim, nesta condição, ainda existe uma corrente residual que circula apenas por n_{s1} e N_2 , que permite D_{m1} continuar em condução. Nesta etapa, de tempo diminuto, não existe transferência de energia para a saída, com D_{o1} e D_{o2} reversamente polarizados e com acúmulo de energia em L_1 e L_2 via v_g . Durante este período C_o fornece energia para R_o . Esta etapa é finalizada quando a corrente em L_{k1} torna-se nula, deixando D_{m1} reversamente polarizado.

4.3.5 Etapa 5 ($t_5 - t_4$)

Este estágio de operação, conforme o circuito da Figura 4.8, é semelhante a etapa-1 de operação, logo semelhante ao conversor *boost*, com s_1 e s_2 em condução. Com isto os indutores de entrada L_1 e L_2 acumulam energia. Tal processo é semelhante nos indutores de magnetização L_{m1} e L_{m2} que também estão sendo magnetizados, pelos capacitores C_1 e C_2 , respectivamente. Diferentemente dos indutores L_1 e L_2 que recebem energia diretamente da fonte de entrada v_g e encontram caminho pelos interruptores, as correntes em L_{m1} e L_{m2} encontram caminho, além de s_1 e s_2 , por intermédio dos capacitores C_{11} e C_{22} . A energia entregue para a carga é originada em C_o . Com s_1 entrando em bloqueio este intervalo é finalizado.

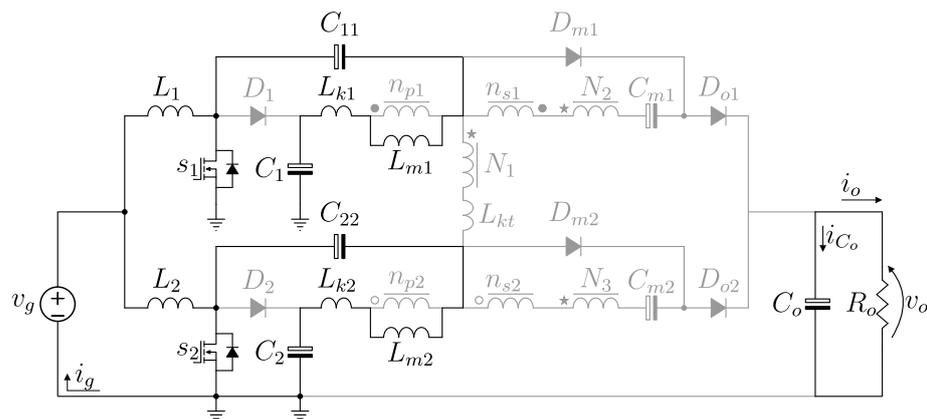


Figura 4.8 – Circuito do estado topológico da Etapa 5 ($t_5 - t_4$).

Figura 4.8 – Circuito do estado topológico da Etapa 5 ($t_5 - t_4$). Diferentemente dos indutores L_1 e L_2 que recebem energia diretamente da fonte de entrada v_g e encontram caminho pelos interruptores, as correntes em L_{m1} e L_{m2} encontram caminho, além de s_1 e s_2 , por intermédio dos capacitores C_{11} e C_{22} . A energia entregue para a carga é originada em C_o . Com s_1 entrando em bloqueio este intervalo é finalizado.

4.3.6 Etapa 6 ($t_6 - t_5$)

O estado topológico desta etapa é mostrado no circuito da Figura 4.9, que apresenta comportamento similar à etapa-2. Nesta etapa com s_1 em condução, invariavelmente, o diodo D_1 encontra-se diretamente polarizado.

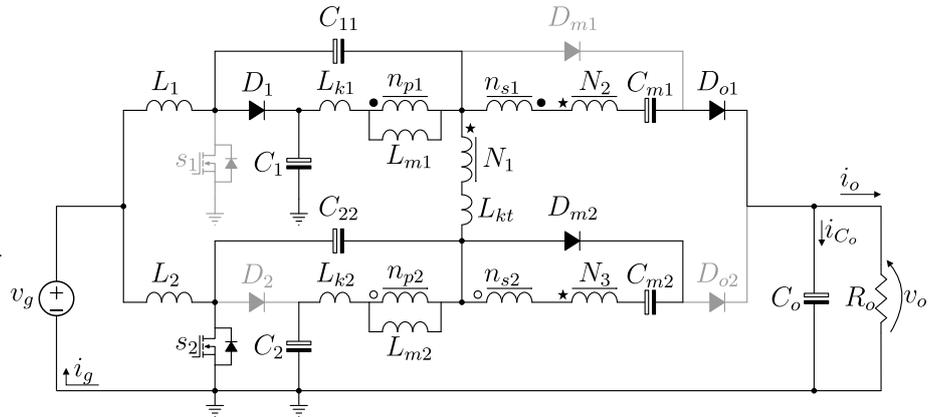


Figura 4.9 – Circuito do estado topológico da Etapa 6 ($t_6 - t_5$).

O mesmo é válido para o diodo de saída D_{o1} que também fica diretamente polarizado. Já D_{m1} encontra-se reversamente polarizado. A partir disto, parte da energia oriunda dos indutores L_1 e L_{m1} é entregue à saída. Para a fase-2, com s_2 em condução, ocorre o acúmulo de energia em L_2 e L_{m2} . Assim, os diodos D_2 e D_{o2} obrigatoriamente estão reversamente polarizados. Devido à circulação de corrente em n_{s2} e N_3 e pela não condução de D_{o2} o diodo D_{m2} passa a estar diretamente polarizado. Quando a corrente em D_1 torna-se nula esta etapa é finalizada.

4.3.7 Etapa 7 ($t_7 - t_6$)

O circuito que representa o estado topológico deste período é mostrado na Figura 4.10. Esta etapa apresenta características da etapa-3. Aqui, com D_1 reversamente polarizado, parte da energia oriunda de L_1 é

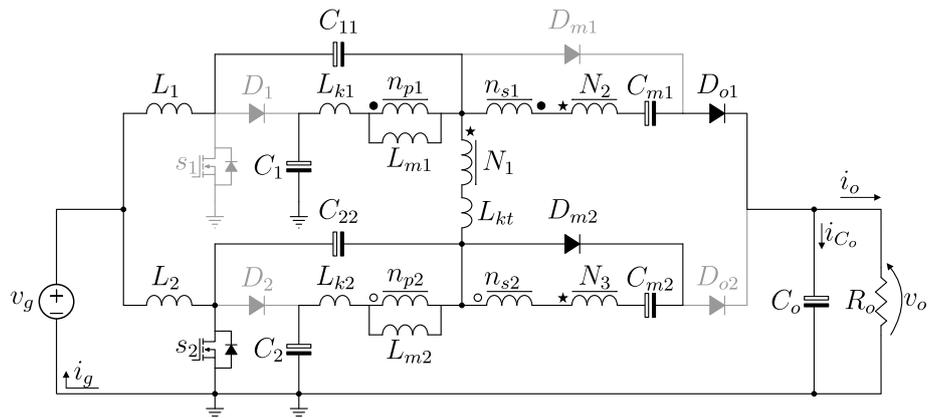


Figura 4.10 – Circuito do estado topológico da Etapa 7 ($t_7 - t_6$).

entregue à saída a partir de D_{o1} que se encontra diretamente polarizado, com isso D_{m1} , invariavelmente, deve estar reversamente polarizado. Devido a corrente circulante em n_{s2} e em N_3 o diodo D_{m2} permanece em condução. Com s_2 em condução, tanto o indutor L_2 , quanto o indutor L_{m2} prosseguem acumulando energia, assim D_{o2} permanece reversamente polarizado, tal situação é semelhante a etapa de magnetização que ocorre no conversor *boost*-clássico. Este estágio finda quando o interruptor s_1 entra em condução.

4.3.8 Etapa 8 ($t_8 - t_7$)

Esta etapa de operação apresenta características encontradas, também, na etapa-4. Assim, o circuito associado a esse estado topológico é mostrado na Figura 4.11. Nesta etapa, os interruptores s_1 e s_2 se encontram simultaneamente em condução.

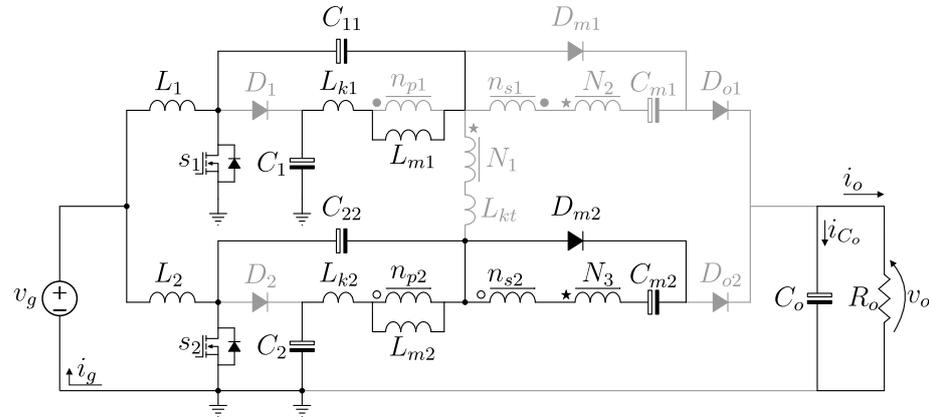


Figura 4.11 – Circuito do estado topológico da Etapa 8 ($t_8 - t_7$).

Com isso os dois diodos de saída D_{o1} e D_{o2} , obrigatoriamente encontram-se reversamente polarizados. Devido a corrente residual circulante em L_{k2} , associado o indutor acoplado da fase-2, o secundário n_{s2} e o terciário N_3 passam a ter também uma corrente — nessa condição, devido ao bloqueio de D_{o2} , quem permite um caminho para essa corrente é o diodo D_{m2} . Assim que a corrente em L_{k2} torna-se nula, também, é finalizado este estágio. Então, um novo ciclo se inicia, tal qual a etapa-1. As principais formas de onda, que contemplam todas as etapas de operação, são mostradas na Figura 4.12.

4.4 ANÁLISE DE DESEMPENHO DO CONVERSOR

A análise de desempenho permite explorar as capacidades e os limites de operação de um conversor. Assim, na sequência, são dispostos vários aspectos do novo conversor a partir de equações, tabelas, simulações e gráficos. Para isto, inicialmente, é considerado $L_1 = L_2$, $D_1 = D_2$, $C_1 = C_2$, $C_{11} = C_{22}$, $L_{m1} = L_{m2}$, $L_{k1} = L_{k2}$, $D_{m1} = D_{m2}$, $C_{m1} = C_{m2}$ e $D_{o1} = D_{o2}$. Tal ajuste de igualdade possibilita um conversor ideal, resultando numa operação simétrica entre as fases. Este procedimento assegura analisar apenas uma das fases e os resultados obtidos serem aplicados na outra fase. Como resultado, por exemplo, é possível uma generalização das tensões e correntes entre os componentes das duas fases. Com base no exposto, a metodologia de desempenho adotada engloba: (1) a análise estática em modo de condução contínua; (2) a análise estática em modo de condução descontínua; (3) os esforços de tensão e os esforços de corrente nos componentes; (4) a análise teórica das perdas; (5) a análise da sensibilidade da razão cíclica; (6) a análise dinâmica; e (7) por fim, uma comparação de desempenho com outros conversores.

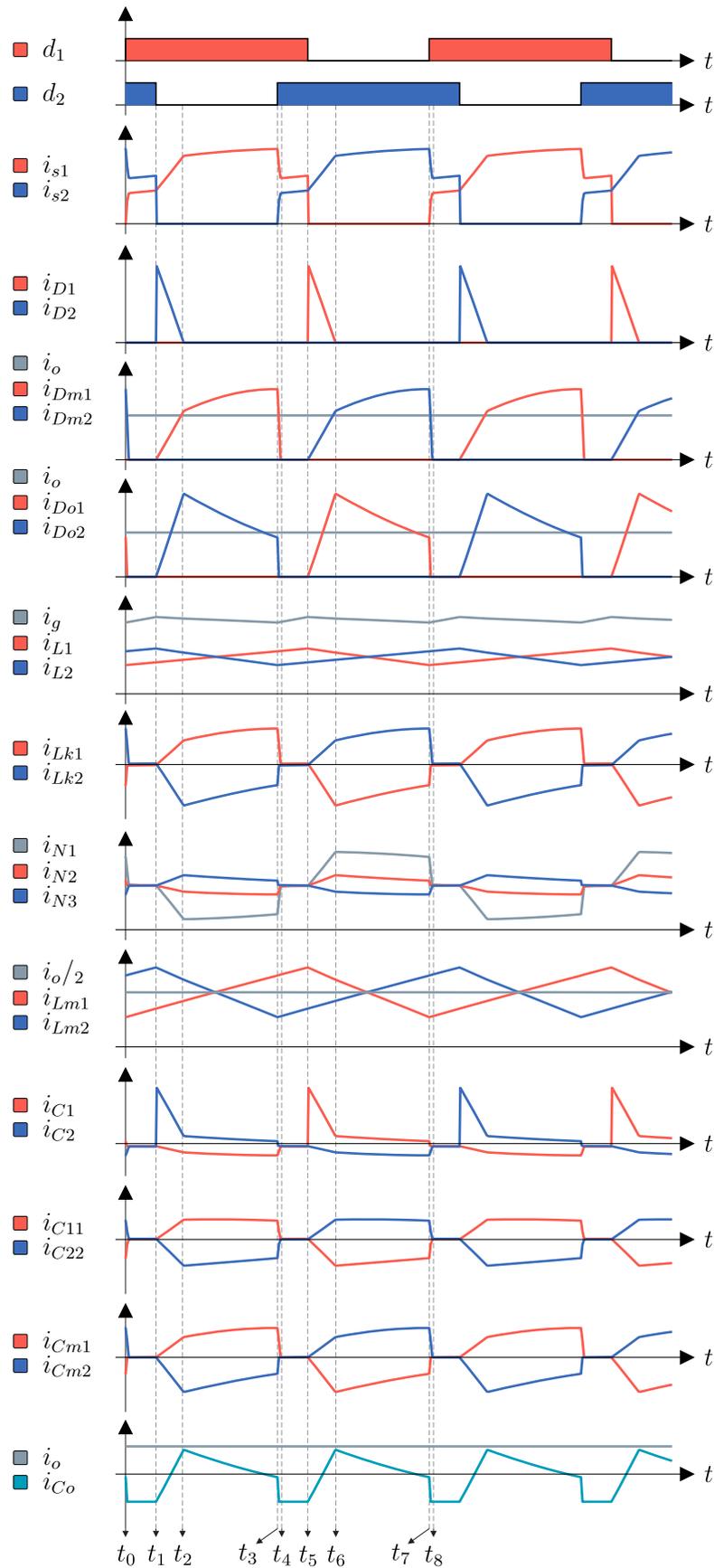


Figura 4.12 – Principais formas de onda do conversor II em MCC.

4.4.1 Análise Estática em MCC

A análise efetuada nesta seção considerada as correntes nos indutores de entrada, L_1 e L_2 , bem como as correntes nos diodos de saída, D_{o1} e D_{o2} , como contínuas durante um período de comutação, ou seja, estão em modo de condução contínua (MCC). Ao considerar a condição de simetria, pode-se, por exemplo, verificar apenas a fase-2.

Durante a etapa I a tensão no indutor L_2 é definida por,

$$v_{L2}^I = v_g, \quad (4.1)$$

seu complemento, aplicando o princípio de equilíbrio volt-segundo em L_2 , pode ser obtido por meio de,

$$v_{L2[\text{AVG}]} \triangleq \frac{1}{T_s} \left[\int_0^{dT_s} v_{L2}^I dt + \int_{dT_s}^{T_s} v_{L2}^{\text{II}} dt \right] = 0, \quad (4.2)$$

$$v_{L2}^{\text{II}} = -v_g \frac{d}{(1-d)}. \quad (4.3)$$

As tensões no indutor acoplado da fase-2, durante a etapa II, são descritas por,

$$v_{Lm2}^{\text{II}} = -v_g \frac{k_2 d}{(1-d)}, \quad (4.4)$$

$$v_{Lk2}^{\text{II}} = -v_g \frac{(1-k_2)d}{(1-d)}, \quad (4.5)$$

$$v_{ns2}^{\text{II}} = -v_g \frac{k_2 n d}{(1-d)}, \quad (4.6)$$

em que, o coeficiente de acoplamento (k_2) é dado por $L_{m2}/(L_{m2} + L_{k2})$ e a relação de transformação (n) é definida por n_{s2}/n_{p2} .

A tensão em C_2 , de acordo com o estado topológico da etapa II, é definida por,

$$v_{C2} \triangleq [v_g - v_{L2}^{\text{II}}] = v_g \frac{1}{(1-d)}. \quad (4.7)$$

No capacitor C_{22} , conforme o circuito da etapa II, a tensão é dada por,

$$v_{C22} \triangleq -[v_{Lm2}^{\text{II}}] = v_g \frac{k_2 d}{(1-d)}. \quad (4.8)$$

Durante a etapa II as tensões no autotransformador são obtidas matematicamente por,

$$v_{N1}^{\text{II}} \triangleq -[k_t v_{C2}] = -v_g \frac{k_t}{(1-d)}, \quad (4.9)$$

$$v_{N2}^{\text{II}} = v_{N3}^{\text{II}} \triangleq -[N k_t v_{C2}] = -v_g \frac{N k_t}{(1-d)}. \quad (4.10)$$

em que, k_t define o coeficiente de acoplamento entre a indutância magnetizante (L_{mt}) e a indutância de dispersão (L_{kt}) do autotransformador, dado por $L_{mt}/(L_{mt} + L_{kt})$ — nesta mesma equação N denota a relação de transformação, que é definida por $(N_2 = N_3)/N_1$.

A tensão no capacitor C_{m2} é determinada por via de,

$$v_{Cm2} \triangleq [v_{ns2}^{\text{II}} + v_{N3}^{\text{II}}] = v_g \frac{[k_t N + k_2 n (1-d)]}{(1-d)}. \quad (4.11)$$

Durante a etapa II a tensão de saída (v_o) é obtida a partir de,

$$v_o = v_{C2} + v_{Cm2} - v_{Lk2}^{\text{II}} - v_{Lm2}^{\text{II}} - v_{ns2}^{\text{II}} - v_{N3}^{\text{II}}. \quad (4.12)$$

Assim, ao substituir a Equação 4.4, a Equação 4.5, a Equação 4.6, a Equação 4.7, a Equação 4.10 e a Equação 4.11 na Equação 4.12, a tensão de saída passa a ser designada por,

$$v_o = v_g \frac{(d + k_2 n + 2k_t N + 1)}{(1-d)}, \quad (4.13)$$

de uma forma simplificada, ao considerar $k_2 = k_t = 1$, o ganho estático (M) é dado por,

$$M(d, n, N) \triangleq \frac{v_o}{v_g} = \frac{(d + n + 2N + 1)}{(1-d)}. \quad (4.14)$$

A Figura 4.13 mostra algumas curvas para o ganho estático do conversor II em MCC.

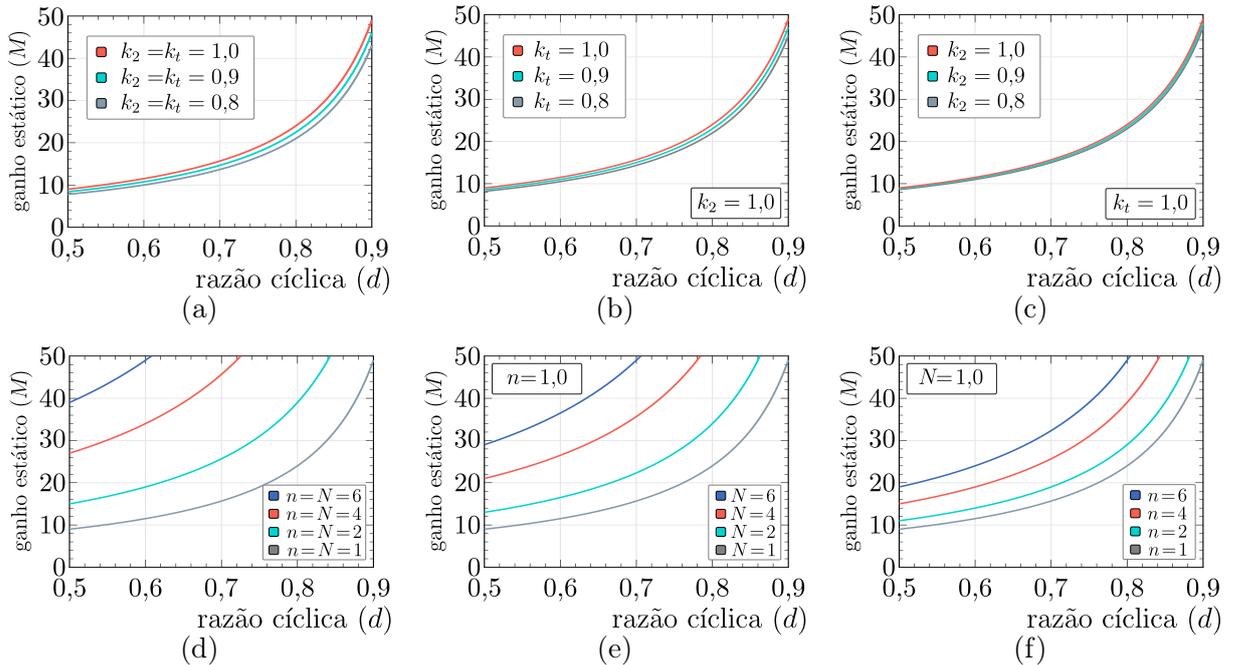


Figura 4.13 – Ganho estático do conversor II em MCC.

- (a) Efeito dos indutores de dispersão L_{k2} e L_{kt} , com $n = N = 1$.
- (b) Efeito do indutor de dispersão L_{kt} , com $k_2 = 1$ e $n = N = 1$.
- (c) Efeito do indutor de dispersão L_{k2} , com $k_t = 1$ e $n = N = 1$.
- (d) A partir de diferentes relações de transformação, com $k_2 = k_t = 1$.
- (e) A partir de diferentes relações de transformação de N , com $k_2 = k_t = 1$ e $n = 1$.
- (f) A partir de diferentes relações de transformação de n , com $k_2 = k_t = 1$ e $N = 1$.

Nas curvas da [Figura 4.13](#) são dispostas duas situações, que consideram: (1) uma variação no valor das indutâncias de dispersão e também (2) uma variação na relação de transformação dos dispositivos magnéticos. As formas de onda da [Figura 4.13\(a\)-\(c\)](#) mostram o efeito dos indutores de dispersão, L_{k2} e L_{kt} , no ganho estático. Já as formas de onda da [Figura 4.13\(d\)-\(f\)](#) mostram a variação no ganho estático a partir de diferentes valores da relação de transformação, N , do autotransformador e também de uma variação na relação de transformação, n , do indutor acoplado.

A relação de transformação N possibilita maior ganho estático, conforme a [Figura 4.13\(e\)](#), porém apresenta um coeficiente de acoplamento (k_t) que exerce maior influência no ganho estático, conforme a [Figura 4.13\(b\)](#). Por outro lado, de acordo com a [Figura 4.13\(f\)](#), a relação de transformação n propicia um menor ganho de tensão, ao passo de um menor coeficiente de acoplamento (k_2) — logo, exerce menor influência no ganho estático, vide [Figura 4.13\(c\)](#). Com base nestas curvas de ganho, a partir da variação de parâmetros, aparentemente a melhor escolha para elevação do ganho estático é optar pela variação da relação de transformação somente do autotransformador.

4.4.2 Análise Estática em MCD

A descontinuidade das correntes em L_1 e em L_2 , dentro de um período de comutação, normalmente caracterizam o modo de condução descontínua (MCD). Porém, essa afirmativa não garante que o período de descontinuidade tenha relação com a corrente de saída. Dessa forma, outro fator que pode ser analisado, em termos de descontinuidade de corrente, são as correntes nos diodos de saída. Para a fase-1, a [Figura 4.14](#) mostra as correntes i_{L1} e $i_{D_{o1}}$.

A partir das curvas da [Figura 4.14](#) é possível observar que existe uma diferença no período em que ocorrem as descontinuidades no indutor de entrada, L_1 , e no diodo de saída, D_{o1} . Essa diferença está associada a um curto intervalo de tempo na qual o indutor de entrada é desmagnetizado e, com o diodo D_{o1} reversamente polarizado, passa a fornecer energia apenas para o autotransformador, conforme mostram as correntes i_{N1} e i_{N3} . Contudo, para análise do conversor em MCD será desconsiderado esse intervalo de tempo que não tem relação com a saída, pois é apenas uma etapa de transferência interna de energia, isto é, sem transferência para a carga. Essa consideração permite que a análise siga o princípio de conservação de energia, que define:

*em um sistema isolado a energia se conserva,
ou seja, a energia permanece constante.*

Ao considerar o princípio de conservação de energia, é possível afirmar que a energia de entrada é igual a energia de saída. Tal proposição permite estabelecer uma relação direta entre a corrente de entrada (i_g) e a corrente de carga (i_o).

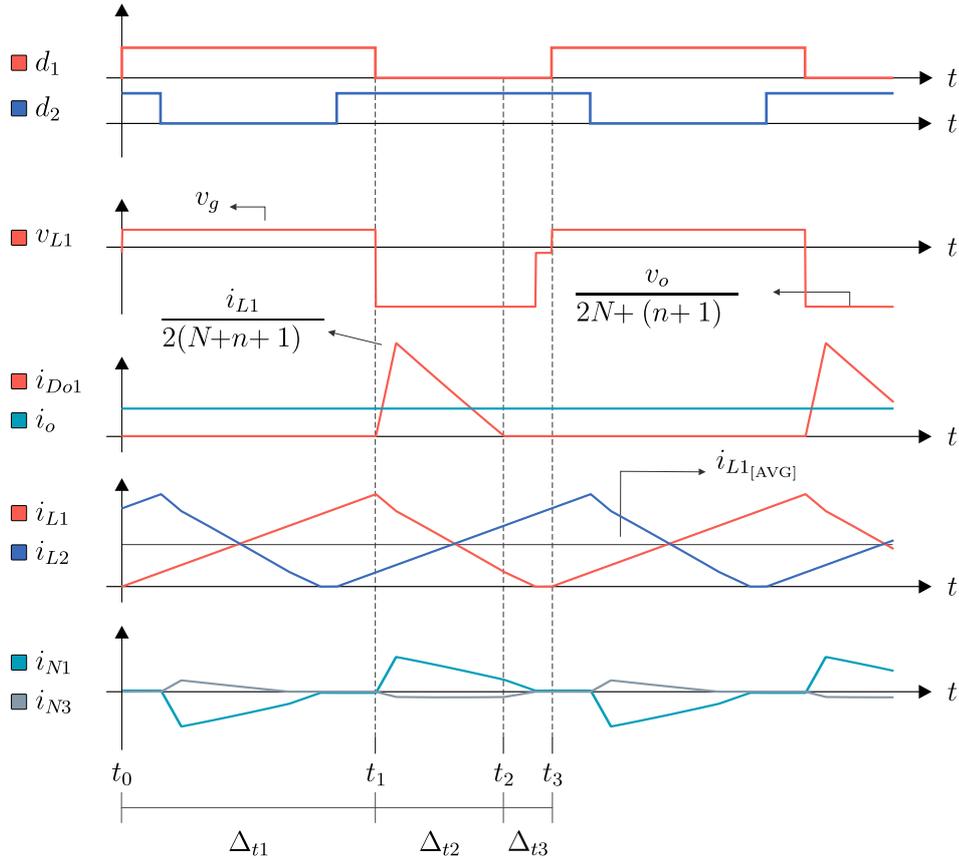


Figura 4.14 – Principais formas de onda do conversor II em MDC.

O valor da corrente média no diodo de saída ($i_{Do1[AVG]}$), conforme a [Figura 4.14](#), apresenta uma relação entre a máxima corrente no indutor (i_{L1}) e a corrente saída (i_o), dentro do período Δ_{t2} , conforme a expressão abaixo,

$$i_{Do1[AVG]} \triangleq [i_o] = \frac{i_{L[MAX]}}{2(N+n+1)} \times \frac{\Delta_{t2}}{T_s}, \quad (4.15)$$

em que, Δ_{t2} denota o período compreendido entre $t_2 - t_1$.

O valor da máxima corrente no indutor L_1 , é dada por,

$$i_{L1[MAX]} \triangleq \left[\frac{v_g}{L_1} dT_s \right] = \frac{1}{L_1} \times \frac{v_o}{M} \times \frac{d}{f_s}. \quad (4.16)$$

em que, M expressa o ganho estático em MCD, dado por (v_o/v_g) .

A completa desmagnetização em L_1 ocorre quando sua corrente torna-se nula. Isto posto, ao resolver a [Equação 4.17](#) para Δ_{t2} chega-se na [Equação 4.18](#),

$$i_{L1}(\Delta_{t2}) \triangleq i_{L1[MAX]} - \frac{\left[v_g - \frac{v_o}{2N+(n+1)} \right]}{L_1} \times \Delta_{t2}, \quad (4.17)$$

$$\Delta_{t2} = \frac{i_{L1[MAX]} L_1 (2N+n+1)}{v_g (2N+n+1) - v_o}. \quad (4.18)$$

Ao substituir a [Equação 4.18](#) e a [Equação 4.16](#) na [Equação 4.15](#) a corrente de saída passa a ser dada por,

$$i_o = \frac{v_o}{2L_1f_s} \times \frac{d^2(2N+n+1)}{M(N+n+1)(2N+n+1-M)}. \quad (4.19)$$

A corrente de saída normalizada ($\overline{i_o}$) é definida como,

$$\overline{i_o} \triangleq \frac{2L_1f_s}{v_o} = \frac{d^2(2N+n+1)}{M(N+n+1)(2N+n+1-M)}. \quad (4.20)$$

Resolvendo a [Equação 4.20](#) para M , com $N = n$, chega-se ao ganho estático em MCD,

$$M = \frac{(3n+1)}{2} + \sqrt{\frac{d^2(3n+1)}{\overline{i_o}(2n+1)} + \frac{(3n+1)^2}{4}}, \quad (4.21)$$

A região de fronteira, isto é, o limite entre os dois modos de condução, pode ser designada matematicamente ao igualar o ganho estático em MCC com o ganho estático em MCD — cabe destacar que nesta análise a razão cíclica é variável. A partir desta premissa, considerando a [Equação 4.14](#) e a [Equação 4.21](#), com $N = n$, o fator de fronteira ($\overline{i_{\kappa o}}$) é expresso por,

$$\overline{i_{\kappa o}} \triangleq \frac{2N+n+D+1}{(1-d)} = \frac{(3n+1)}{2} + \sqrt{\frac{d^2(3n+1)}{\overline{i_o}(2n+1)} + \frac{(3n+1)^2}{4}}, \quad (4.22)$$

$$= \frac{d(3n+1)(1-d)^2}{(d+3n+1)(6n^2+7n+2)}. \quad (4.23)$$

Outro ponto comumente discutido em conversor estáticos, quando operando em MCD, refere-se ao fator conhecido como característica externa do conversor. Para sua definição é necessário isolar a razão cíclica da [Equação 4.14](#) e na sequência substituí-la na [Equação 4.21](#). Assim encontra-se a região que delimita os dois modos de condução, que considera apenas pontos fixos para a razão cíclica. Esta região de fronteira aqui é nominada como corrente crítica normalizada ($\overline{i_{\kappa \varepsilon}}$), sendo dada pela [Equação 4.25](#),

$$d = \frac{M - (3n+1)}{M+1}, \quad \xrightarrow{\text{substituir}} \quad M = \frac{(3n+1)}{2} + \sqrt{\frac{d^2(3n+1)}{\overline{i_o}(2n+1)} + \frac{(3n+1)^2}{4}}, \quad (4.24)$$

$$\overline{i_{\kappa \varepsilon}} = \frac{(M-3n-1)(3n+1)}{M(M+1)^2(2n+1)}, \quad \downarrow \quad (4.25)$$

A [Equação 4.23](#) é expressa graficamente na [Figura 4.15\(a\)](#) — nesta figura são definidas as regiões em MCC e em MCD, a partir de uma variação na razão cíclica. Já a [Equação 4.25](#), que delimita os modos MCC e MCD para a característica externa, é mostrada nas curvas da [Figura 4.15\(b\)](#) — nesta figura, ao considerar o ganho estático em MCC dado pela [Equação 4.14](#) e o ganho estático em MCD de acordo com a [Equação 4.21](#), as curvas são expressas com valores fixos para a razão cíclica.

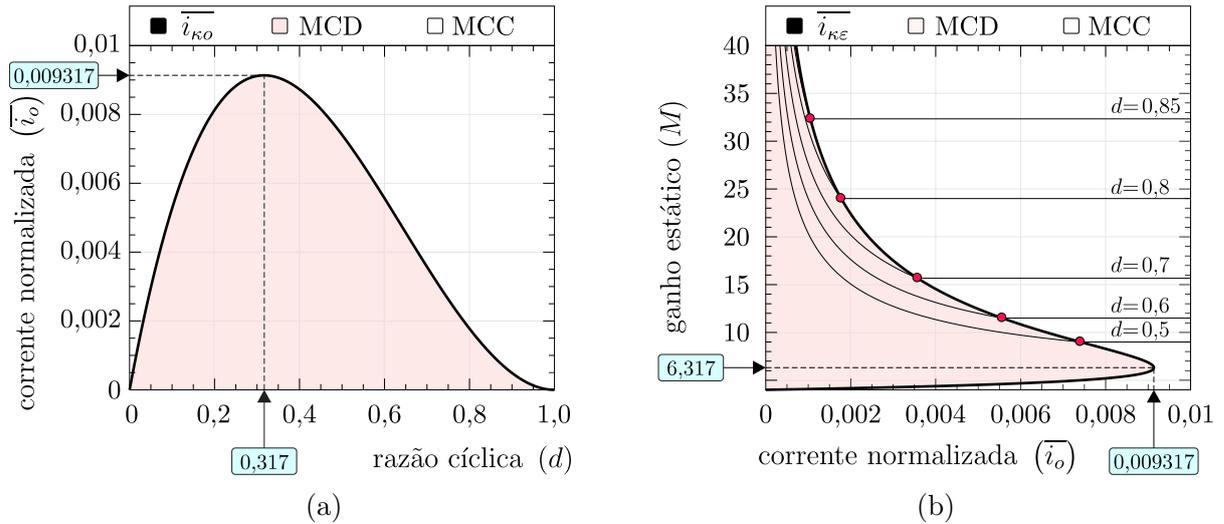


Figura 4.15 – Ganho estático do conversor II em MCD.

(a) Região de fronteira entre os modos MCC e MCD. (b) Característica externa.

Aplicando o teorema de mínimos e de máximos, ao derivar a [Equação 4.23](#) em relação a razão cíclica e igualando-a zero, chega-se ao valor de razão cíclica em que ocorre a maior ondulação da corrente crítica, esta afirmação (com $n = 1$) é mostrada na [Equação 4.28](#) — sendo indicada no gráfico da [Figura 4.15\(a\)](#). Já, ao derivar a [Equação 4.25](#) em relação ao ganho estático e igualando-a zero chega-se ao maior valor de ganho estático, em que ocorre a maior ondulação da corrente crítica, conforme a [Equação 4.29](#) que é indicada no gráfico da [Figura 4.15\(b\)](#).

$$\frac{\partial \overline{i_{\kappa o}}}{\partial d} = 0 \quad \rightarrow \quad d \triangleq \frac{\sqrt{81n^2 + 78n + 17}}{4} - \frac{9n + 3}{4} = 0,317, \quad (4.26)$$

$$\frac{\partial \overline{i_{\kappa \varepsilon}}}{\partial M} = 0 \quad \rightarrow \quad M \triangleq \frac{\sqrt{81n^2 + 78n + 17}}{4} + \frac{9n + 3}{4} = 6,317, \quad (4.27)$$

$$\overline{i_{\kappa o}}_{[\text{MAX}]} = 0,009135, \quad \text{com,} \quad d = 0,317, \quad (4.28)$$

$$\overline{i_{\kappa \varepsilon}}_{[\text{MAX}]} = 0,009135, \quad \text{com,} \quad M = 6,317. \quad (4.29)$$

4.4.3 Esforços de Tensão e Esforços de Corrente

Nesta seção são descritos os esforços de tensão e os esforços de corrente na qual os componentes do conversor são submetidos, isto é, a tensão máxima e o valor das correntes. As informações aqui obtidas são úteis, como será demonstrado na sequência, na análise das perdas e no projeto do conversor, por exemplo. Para isso, e a fim de facilitar o entendimento, será considerado que os coeficientes de acoplamento do indutor acoplado e do autotransformador tem valor unitário, sendo designados por $k_1 = k_2 = k_t = 1$. Ademais, esta análise considera apenas a operação em MCC.

4.4.3.1 Esforços de Tensão

Na fase-2, durante a etapa II e a etapa IV a tensão de bloqueio no interruptor s_2 e a tensão reversa no diodo D_2 equivalem a tensão v_{C2} ,

$$v_{s2} = v_{D2} \triangleq \frac{v_g}{(1-d)} = \frac{v_o}{(2N+n+d+1)}. \quad (4.30)$$

A tensão no diodo D_{m2} , durante a etapa II, é definida por,

$$v_{Dm2} \triangleq [v_{Cm2} - v_{ns2}^{\text{II}} - v_{N3}^{\text{II}}] = \frac{v_g(2N+n)}{(1-d)} = \frac{v_o(2N+n)}{(2N+n+d+1)}. \quad (4.31)$$

A tensão v_{Do1} , durante a etapa II é igual a $(v_o - v_{C11})$, sendo dada por,

$$v_{Do1} = \frac{v_g(2N+n+1)}{(1-d)} = \frac{v_o(2N+n+1)}{(2N+n+d+1)}. \quad (4.32)$$

4.4.3.2 Esforços de Corrente

Considerando a condição de simetria e que o conversor opera sem perdas — isto é, com $P_i = P_o$ — é possível relacionar a corrente de entrada, a corrente de saída juntamente com o ganho estático, da seguinte maneira,

$$M = \frac{i_g}{i_o}. \quad (4.33)$$

O valor da corrente média nos indutores de entrada, L_1 e L_2 , é dada por,

$$i_{L1[\text{AVG}]} = i_{L2[\text{AVG}]} \triangleq \frac{i_g}{2}, \quad (4.34)$$

$$= i_o \frac{M}{2}. \quad (4.35)$$

A ondulação de corrente Δ_{iL} em L_1 e L_2 pode ser obtida a partir de,

$$\Delta_{iL} \triangleq \left[\frac{v_g d}{L_1 f_s} \right] = \frac{v_o(1-d)}{(2N+n+d+1)} \times \frac{d}{L_1 f_s}. \quad (4.36)$$

O valor da corrente média nos indutores acoplados (dados pela corrente no indutor magnetizante), conforme a [Figura 4.12](#), é designada por,

$$i_{Lm1} = i_{Lm2} = \frac{i_o}{2}. \quad (4.37)$$

A ondulação de corrente (Δ_{iLm}), sabendo que a tensão durante a etapa de magnetização é dada por $k_1(v_{C1} - v_{C11})$, é representada por,

$$\Delta_{iLm} = \frac{k_1 v_g d}{L_{m1} f_s}. \quad (4.38)$$

As correntes nos indutores são expressas na [Tabela 4.1](#). Nesta tabela as expressões, [AVG],[MIN],[MAX] e [RMS], denotam, respectivamente, o valor da corrente média, o valor mínimo da corrente, o valor máximo corrente e o valor eficaz da corrente.

Tabela 4.1 – Correntes nos indutores do conversor II.

Indutor	Δi_L	$i_{L[\text{AVG}]}$	$i_{L[\text{MIN}]}$	$i_{L[\text{MAX}]}$	$i_{L[\text{RMS}]}$
L_1	$\frac{v_g d}{L_1 f_s}$	$\frac{i_o \times M}{2}$	$\frac{i_o \times M}{2} - \frac{\Delta i_L}{2}$	$\frac{i_o \times M}{2} + \frac{\Delta i_L}{2}$	$\approx \frac{i_o \times M}{2}$
L_{m1}	$\frac{k_1 v_g d}{L_{m1} f_s}$	$\frac{i_o}{2}$	$\frac{i_o}{2} - \frac{\Delta i_L}{2}$	$\frac{i_o}{2} + \frac{\Delta i_L}{2}$	$\approx \frac{i_o}{2}$

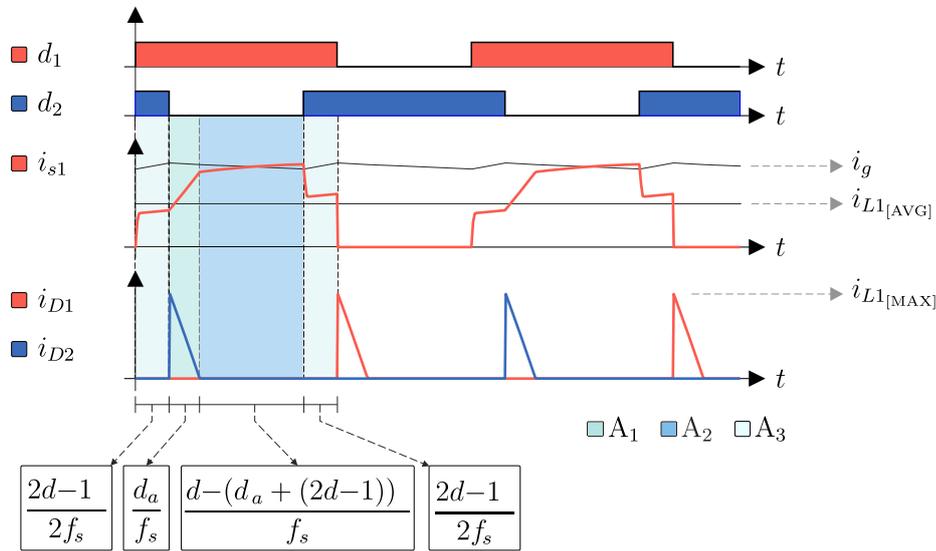
As correntes nos diodos D_1 e D_2 e nos interruptores s_1 e s_2 tem relação com o tempo t_a . Este tempo pode ser obtido ao determinar o momento em que a corrente i_{D1} chega a zero. Para isto, de acordo com o circuito da [Figura 4.5](#), essa corrente torna-se nula de acordo com a seguinte relação,

$$i_{L1[\text{MAX}]} - \left[\frac{v_g d}{L_1(1-d)} \times t_a \right] - \left[\frac{i_o M}{2} \right] - [i_{Lm1[\text{MAX}]}] + \left[\frac{v_g d}{L_{m1}(1-d)} \times t_a \right] = 0, \quad (4.39)$$

resolvendo a [Equação 4.39](#) para t_a , sabendo que $d_a = t_a \times f_s$, chega-se em,

$$d_a = \frac{(1-d)}{2} + \frac{i_o f_s (1-d) L_1 L_{m1}}{v_g 2d(L_1 - L_{m1})}, \quad (4.40)$$

$$\approx \frac{(2d-1)}{2f_s}. \quad (4.41)$$


 Figura 4.16 – Corrente no interruptor s_1 e correntes i_{D1} e i_{D2} .

A partir da [Figura 4.16](#) o valor da corrente média nos interruptores é obtida por,

$$i_{S1[\text{AVG}]} \triangleq \langle A_1 \rangle + \langle A_2 \rangle + \langle A_3 \rangle, \quad (4.42)$$

$$= \underbrace{\frac{i_{L1[\text{AVG}]} + (i_g - i_o)}{2} (d_a)}_{\langle A_1 \rangle} + \underbrace{(i_g - i_o) \left(\frac{3-4d}{2} \right)}_{\langle A_2 \rangle} + \underbrace{i_{L1[\text{AVG}]} (2d-1)}_{\langle A_3 \rangle}. \quad (4.43)$$

Ao considerar os dados da [Tabela 4.1](#), da [Equação 4.33](#) e da [Equação 4.41](#) chega-se em,

$$i_{S1_{[AVG]}} = i_o \frac{M(5-2d) + 12d - 10}{8}. \quad (4.44)$$

Aplicando a mesma metodologia, o valor eficaz da corrente em S_1 é dada por,

$$i_{S1_{[RMS]}} \triangleq \sqrt{\frac{(2d-1)}{6} \left[i_{L1_{[AVG]}}^2 + i_{L1_{[AVG]}}(i_g - i_o) + (i_g - i_o)^2 \right] + \langle A_2 \rangle + \langle A_3 \rangle}, \quad (4.45)$$

$$= i_o \sqrt{(7M^2 - 10M + 4) \frac{(2d-1)}{24} + i_o \left[\frac{2M(1-d) + (4d-3)}{2} \right]}. \quad (4.46)$$

A partir da [Figura 4.16](#), conforme circuito da [Figura 4.5](#) discutido na [subseção 4.3.2](#) e da [Equação 4.41](#), o valor da corrente média em D_1 é definida como,

$$i_{D1_{[AVG]}} \triangleq \left[\frac{i_{L1_{[MAX]}} d_a}{2} \right] = \frac{(i_o M + \Delta i_{L1})}{2} \times \frac{(2d-1)}{4}. \quad (4.47)$$

O valor eficaz da corrente em D_1 é definida como,

$$i_{D1_{[RMS]}} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_a} \left(\frac{i_{L1_{[MAX]}}}{t_a} \times t \right)^2 dt} = \sqrt{\frac{i_{L1_{[MAX]}}^2 d_a}{3}}, \quad (4.48)$$

$$= \frac{(i_o M + \Delta i_{L1})}{2} \sqrt{\frac{(2d-1)}{6}}. \quad (4.49)$$

Os valores das correntes médias e os valores eficazes das correntes nos diodos das células multiplicadoras e nos diodos de saída, são definidas por,

$$i_{Dm1_{[AVG]}} = i_{Do1_{[AVG]}} = \frac{i_o}{2}, \quad (4.50)$$

$$i_{Dm1_{[RMS]}} = i_{Do1_{[RMS]}} \approx \frac{i_o}{2} \sqrt{\frac{1}{(1-d)}}. \quad (4.51)$$

A corrente média em um capacitor, em um período de comutação, é nula em regime permanente. Isso posto, ao aplicar esse conceito ao capacitor de saída (C_o) chega-se na [Equação 4.52](#). Nessa expressão, durante o período $(2d-1)T_s$, a corrente $i_{C_o}^I$ equivale a corrente de saída i_o , logo ao resolver para $i_{C_o}^{II}$ encontra-se o seu complementar, de acordo com a [Equação 4.53](#).

$$0 = \frac{1}{T_s} \left[\int_0^{(2d-1)T_s} i_o dt + \int_{(2d-1)T_s}^{dT_s} i_{C_o}^{II} dt \right], \quad (4.52)$$

$$i_{C_o}^{II} = i_o \frac{(2d-1)}{(d-1)}. \quad (4.53)$$

A partir da [Equação 4.52](#) e da [Equação 4.53](#) chega-se na expressão do valor da corrente eficaz i_{C_o} , conforme a [Equação 4.54](#) que resolvida resulta na [Equação 4.55](#),

$$i_{C_o_{[RMS]}} \triangleq \sqrt{\frac{1}{T_s} \left[\int_0^{(2d-1)T_s} (i_o)^2 dt + \int_{(2d-1)T_s}^{dT_s} (i_{C_o}^{II})^2 dt \right]}, \quad (4.54)$$

$$= i_o \sqrt{\frac{6d^2 - 5d + 1}{(1-d)}}. \quad (4.55)$$

A corrente no capacitor C_{m1} é dada por,

$$i_{C_{m1}[\text{RMS}]} \triangleq 2\sqrt{i_{D_{m1}[\text{RMS}]}^2 - i_{D_{m1}[\text{AVG}]}^2}, \quad (4.56)$$

$$= i_o \sqrt{\frac{d}{(1-d)}}. \quad (4.57)$$

A corrente no capacitor C_{11} é obtida ao resolver a [Equação 4.58](#), resultando na [Equação 4.59](#),

$$i_{C_{11}[\text{RMS}]} \triangleq \frac{1}{T_s} \sqrt{\int_0^{d_a T_s} \left[\frac{i_{L1[\text{AVG}]} - i_o}{d_a T_s} \times t \right]^2 dt + \int_{d_a T_s}^{(1-d+d_a)T_s} [i_{L1[\text{AVG}]} - i_o]^2 dt + \int_{(1-d+d_a)T_s}^{d T_s} [i_o]^2 dt + \int_{d T_s}^{(d+d_a)T_s} \left[\frac{i_{L1[\text{AVG}]} - i_o}{(d+d_a)T_s} \times t \right]^2 dt + \int_{(d+d_a)T_s}^{T_s} [i_{L1[\text{AVG}]} - i_o]^2 dt}, \quad (4.58)$$

$$i_{C_{11}[\text{RMS}]} = i_o \sqrt{\frac{M(4M+2)}{6} - \left[\frac{M(5M+4)+14}{6} \right] d}. \quad (4.59)$$

Por fim, a corrente no capacitor C_1 é dada via,

$$i_{C_1[\text{RMS}]} \triangleq \sqrt{(\lambda_1)^2 + (\lambda_2)^2 + (\lambda_3)^2 + (\lambda_4)^2}, \quad (4.60)$$

com,

$$\lambda_1 = \frac{i_o M + \Delta_{i_{L1}} \sqrt{(2d-1)}}{2}, \quad (4.61)$$

$$\lambda_2 = i_o \sqrt{\frac{(3-4d)}{2}}, \quad (4.62)$$

$$\lambda_3 = i_o \sqrt{2d-1}, \quad (4.63)$$

$$\lambda_4 = i_o \left[\frac{1}{2} + \sqrt{\frac{1}{4(1-d)}} \right], \quad (4.64)$$

que leva à

$$i_{C_1[\text{RMS}]} = i_o \sqrt{\frac{3}{4} + \frac{1}{4(1-d)} + \sqrt{\frac{1}{4(1-d)} + \frac{(8d-4)}{96} \times \frac{(\Delta_{i_{L1}} + i_o M)^2}{i_o^2}}}. \quad (4.65)$$

Com base nas expressões de tensão e de corrente dos componentes é possível verificar as perdas teóricas do conversor, conforme o desenvolvimento realizado na próxima seção. Ademais, estas mesmas equações são utilizadas na etapa de projeto do conversor.

4.4.4 Análise e Estimação das Perdas

A análise das perdas leva em consideração o circuito da Figura 4.17, tomando por base o equacionamento efetuado na subseção 4.4.3 e os dados da Tabela 4.6, que são aplicados na metodologia desenvolvida no Apêndice A.

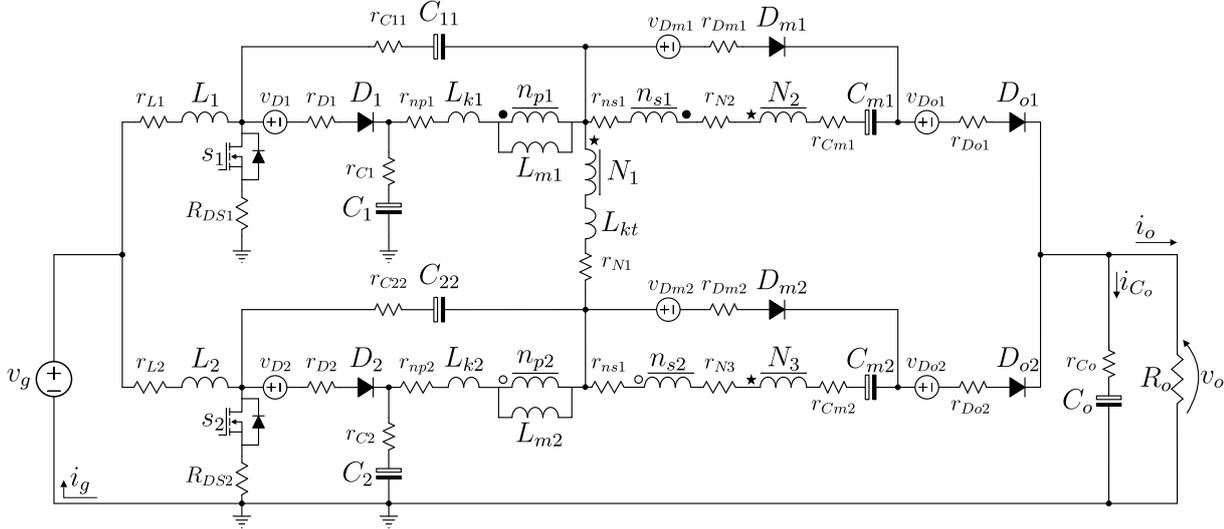


Figura 4.17 – Circuito do conversor II e suas não-idealidades.

O propósito da análise de perdas é mensurar as perdas totais do conversor e como ocorre a sua distribuição nos componentes. Para isto, foi desenvolvida uma planilha no *software* Matlab, que considera: (1) o conversor com tensão de saída regulada em 800 V, (2) operação no modo MCC e (3) uma variação de potência, partindo de uma potência mínima até a potência nominal (1 kW). Para que isso fosse possível, por intermédio do *software* Psim foram definidos os valores de razão cíclica que atendem tal especificação:

- Modo de operação = $\begin{cases} \text{MCC, se } P_o > 200 \text{ W} \\ \text{MDC, se } P_o < 200 \text{ W} \end{cases}$
- $0,607 < d < 0,625 \rightarrow$ para $\rightarrow 200 \text{ W} < P_o < 1000 \text{ W} \rightarrow$ em MCC.

Os resultados são apresentados na Figura 4.18, com $200 \text{ W} < P_o < 1000 \text{ W}$. A figura 4.18(a) mostra as perdas totais, enquanto na figura 4.18(b) são mostradas as perdas em percentual, já na figura 4.18(c) é apresentada uma estimativa do rendimento.

Com base nas curvas da Figura 4.18 as maiores perdas são concentradas nos indutores de entrada, L_1 e L_2 , no autotransformador, T_r , e principalmente nas perdas por comutação dos interruptores, s_1 e s_2 , vide a figura 4.18(a). Os demais componentes, capacitores e indutores acoplados apresentam perdas bem diminutas. Já as perdas nos diodos são constantes durante todo o ensaio de carga, de acordo com a figura 4.18(b). O reflexo das perdas dos interruptores pode ser observado no rendimento do conversor, conforme a figura 4.18(c), que mostra uma curva mais plana com o aumento da potência, consequência da menor influência das perdas por comutação.

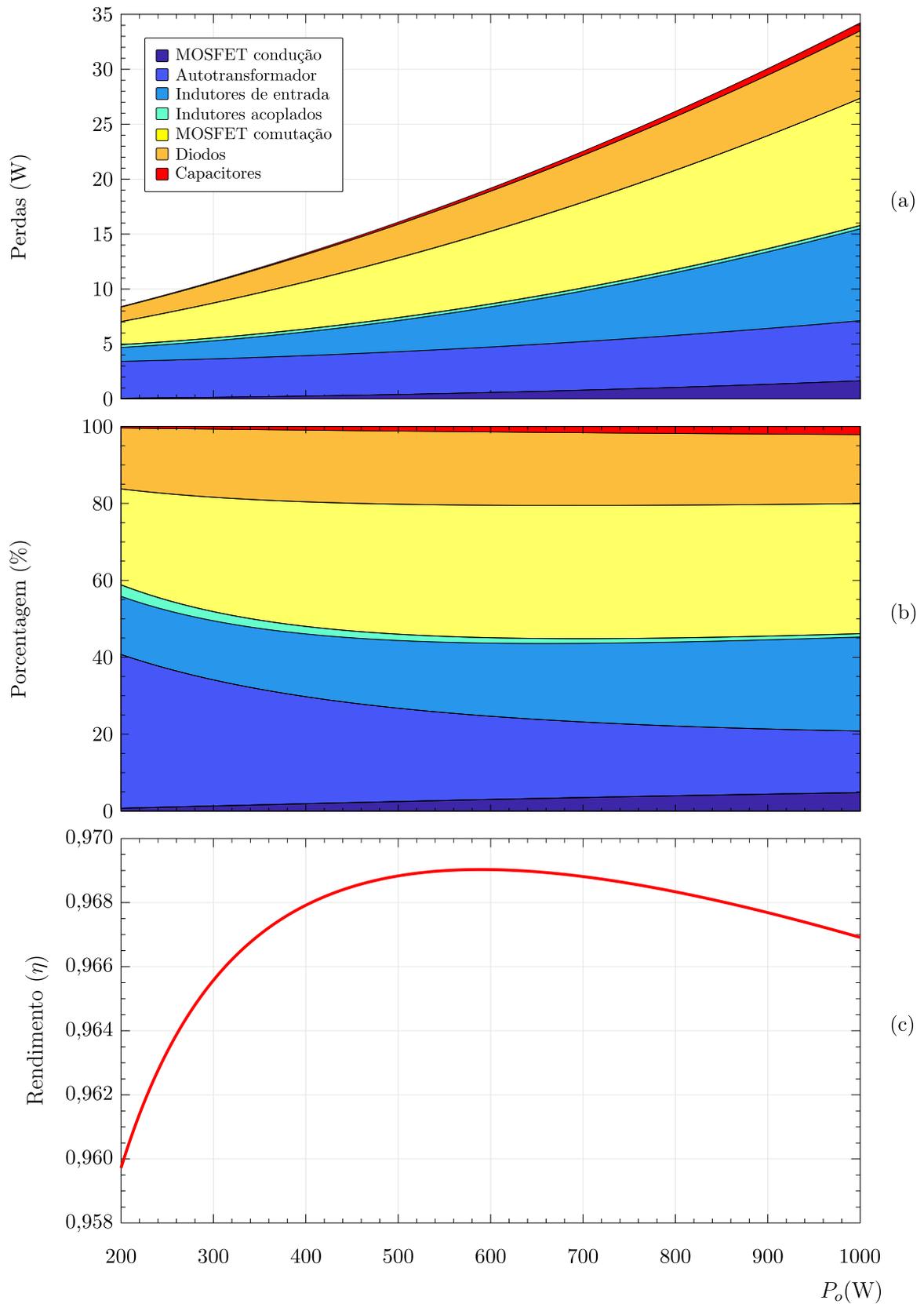


Figura 4.18 – Estimativa das perdas teóricas no conversor II.

(a) Distribuição das perdas totais (W).

(b) Distribuição das perdas totais em percentual (%).

(c) Rendimento (η).

4.4.5 Análise de Sensibilidade da Razão Cíclica

A análise da sensibilidade (S) permite demonstrar os efeitos, por exemplo, da variação da razão cíclica no ganho estático, logo na tensão e na potência de saída [182, 183]. Para fins de comparação, os resultados do conversor II são apresentados simultaneamente com os resultados do conversor *boost*. Considerando como variável de interesse a razão cíclica, a sensibilidade pode ser obtida por,

$$S_{x_i}^f \triangleq \lim_{\Delta x_i \rightarrow 0} \frac{df/f_0}{dx_i/x_{i0}} = \frac{\partial f}{\partial x_i} \frac{x_{i0}}{f_0} = \frac{\Delta f}{\Delta x_i} \frac{x_{i0}}{f_0}, (i = 1, 2, \dots, n), \quad (4.66)$$

$$S_d^{v_o} = \frac{\partial v_o}{\partial d} \times \frac{d}{v_o} = \frac{\Delta v_o}{\Delta d} \times \frac{d}{v_o}, \quad (4.67)$$

$$= \frac{\partial \ln(v_o)}{\partial \ln(d)}. \quad (4.68)$$

Fazendo uso da [Equação 4.67](#) e aplicando-a ao conversor *boost* e ao conversor II, têm-se,

$$S_d^{v_o} = \begin{cases} \frac{d}{(1-d)}, & \rightarrow \text{conversor } boost, \\ \frac{d(2N+n+2)}{(1-d)(2N+n+d+1)}, & \rightarrow \text{conversor II.} \end{cases} \quad (4.69)$$

As expressões da [Equação 4.69](#) são mostradas graficamente na [Figura 4.19](#). Nesta mesma figura também são expressas as curvas do ganho estático.

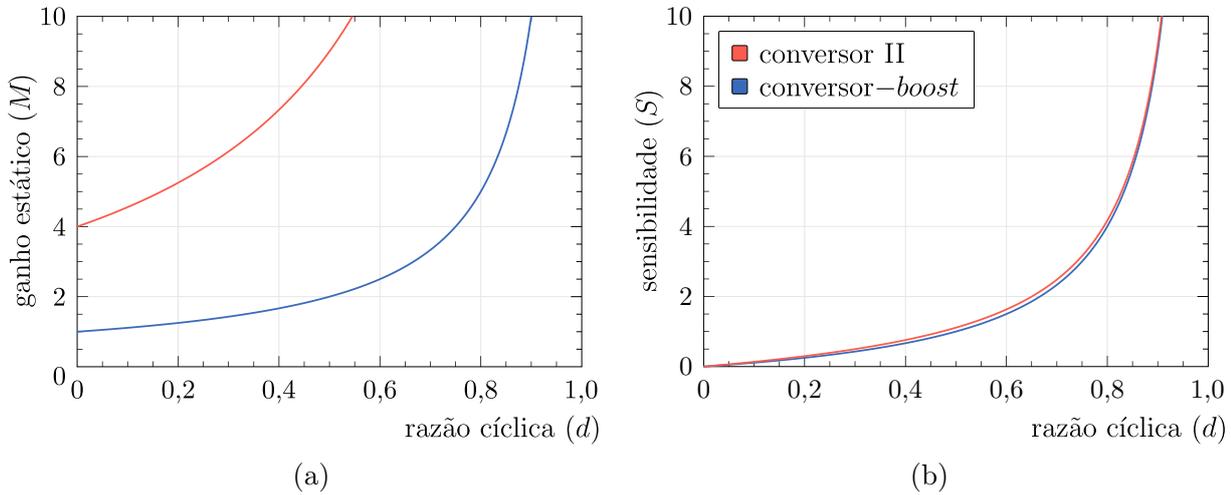


Figura 4.19 – Comparação entre o conversor II e o conversor *boost*.

- (a) Ganho estático (M).
 (b) Sensibilidade (S).

A [Figura 4.19\(b\)](#) mostra por via do gráfico de sensibilidade que o conversor II e o conversor *boost* apresentam curvas semelhantes. Isso mostra que pequenas variações na razão cíclica tem efeito correlato se aplicado no conversor *boost* e no conversor II. Mesmo o conversor II apresentando um ganho estático bem superior, vide [Figura 4.19\(a\)](#).

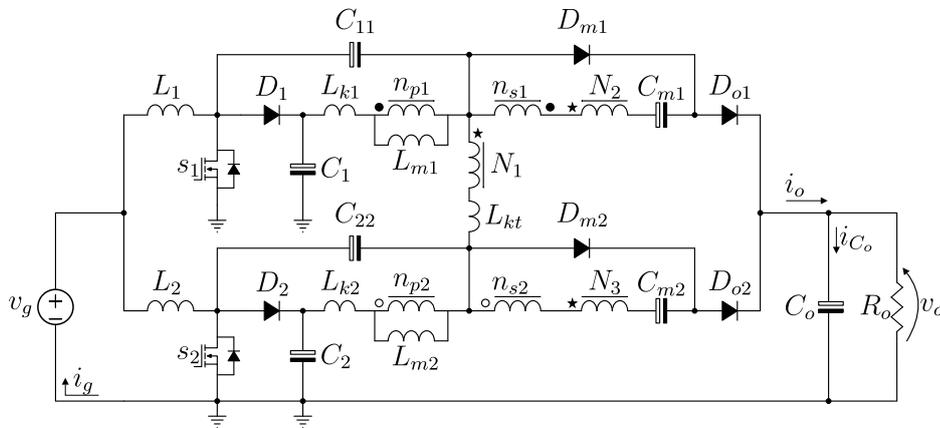
4.4.6 Análise Dinâmica

A análise dinâmica possibilita obter modelos que representam o comportamento do conversor durante os períodos transitórios. Como por exemplo, na ocorrência de oscilações na carga, na tensão de entrada ou na razão cíclica, que traduzem-se em intervalos transitórios na corrente de entrada e na tensão de saída. Para isso, nesta seção, são demonstrados os modelos médios para a corrente de entrada e para a tensão de saída. Essa análise toma por base o desenvolvimento descrito no Apêndice D, que ao utilizar os dados da Tabela 4.6, descreve o modelo matemático da corrente de entrada, em uma das fases, em relação a razão cíclica $(\tilde{i}_{L1}/\tilde{d})$, além da equação característica da tensão de saída relacionada à razão cíclica (\tilde{v}_o/\tilde{d}) — nesta etapa do trabalho, em específico, é considerada que a tensão de entrada é imune a oscilações/variações. Estas expressões são dadas por meio de,

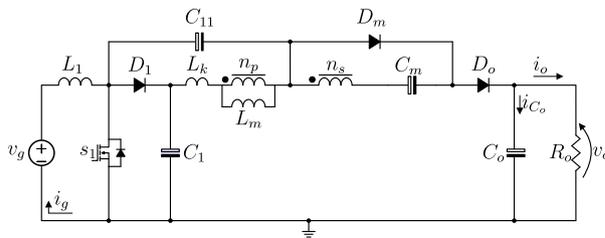
$$FT_A(s) \triangleq \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} = \frac{6,585e5s + 1,029e8}{s^2 + 78,13s + 1.923e6}, \quad (4.70)$$

$$FT_B(s) \triangleq \frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \frac{-1,596e5s + 3.928e9}{s^2 + 78,13s + 1.923e6}, \quad (4.71)$$

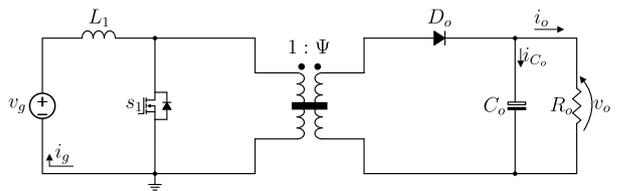
$$FT_C(s) \stackrel{\text{def}}{=} \frac{\tilde{v}_o(s)}{\tilde{i}_{L1}(s)} \triangleq \frac{\text{Equação 4.71}}{\text{Equação 4.70}} = \frac{-0,2423e5s + 5,964e3}{s + 156,3}. \quad (4.72)$$



(a) Circuito original.



(b) Circuito equivalente-1.



(c) Circuito equivalente-2.

Figura 4.20 – Circuitos utilizados nas simulações.

Com a intenção de validar o equacionamento obtido foram realizadas duas simulações, a partir da Equação 4.70 e da Equação 4.71, por meio de uma comparação entre

essas funções e o circuito comutado. A primeira considera a resposta ao degrau na razão cíclica, enquanto a segunda é realizada via resposta em frequência (diagramas de Bode), que podem ser vistas na [Figura 4.21](#) e na [Figura 4.22](#). Nestas figuras os circuitos utilizados para comparação são mostrados na [Figura 4.20](#).

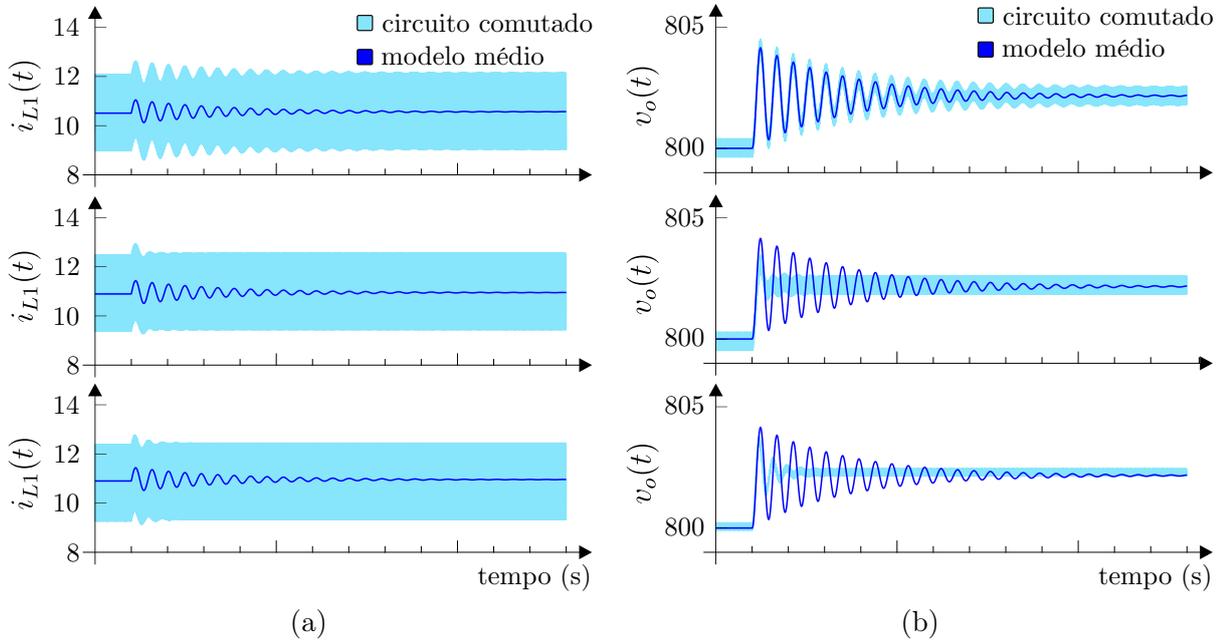


Figura 4.21 – Validação dos modelos via resposta ao degrau de razão cíclica, [escala de tempo 10 ms/div]. (a) Corrente de entrada na fase-1. (b) Tensão de saída.

A [Figura 4.21](#) mostra os ensaios para a corrente de entrada e para a tensão de saída. Na [Figura 4.21\(a\)](#) são apresentados três gráficos, o gráfico no topo mostra uma comparação entre a função do modelo médio \tilde{i}_{L1}/\tilde{d} com o circuito equivalente-2. Nesta simulação observa-se grande semelhança entre as duas curvas. Quando a comparação é com o circuito equivalente-1, vide gráfico central, as curvas mostram-se com uma pequena diferença (em especial no momento do degrau em \tilde{d} , em regime permanente os valores são iguais). Por fim, com a comparação com o circuito original, vide gráfico mais abaixo, as diferenças também mostram-se pequenas durante os transitórios e nulas em regime estacionário. Já na [Figura 4.21\(b\)](#), também a partir de três gráficos, são lançadas comparações entre o modelo da tensão de saída \tilde{v}_o/\tilde{d} com os circuitos simulados. As curvas desses gráficos evidenciam as características já discutidas, em que o modelo encontra-se em consonância com o circuito equivalente-2, apresenta diferenças com o circuito equivalente-1 e com o circuito original. Porém, nos dois últimos casos as diferenças são mais evidentes no período transitório, enquanto em regime permanente as diferenças são praticamente nulas.

Mesmo com algumas diferenças entre o modelo matemático e circuito comutado original é possível apontar para um comportamento similar entre ambos. Dado que o projeto dos controladores ocorre no domínio da frequência, na sequência são mostradas alguns gráficos de resposta em frequência, vide [Figura 4.22](#).

Os resultados da Figura 4.22 mostram grande similaridade entre o modelo médio (equações) e o circuito comutado (simulação). Embora possa soar estranho o pico de ressonância mais evidente nos modelos médios em relação as demais curvas, cabe destacar que os circuitos simulados tem em sua estrutura um transformador, vários capacitores e indutores acoplados, que não foram considerados para a confecção dos modelos médios, logo essas dinâmicas foram desprezadas. Dessa figura, $Eq-1$, $Eq-2$ e $Eq-3$ denotam circuito: Equivalente-1, Equivalente-2, Original; e $Model$ que expressa o Modelo Médio.

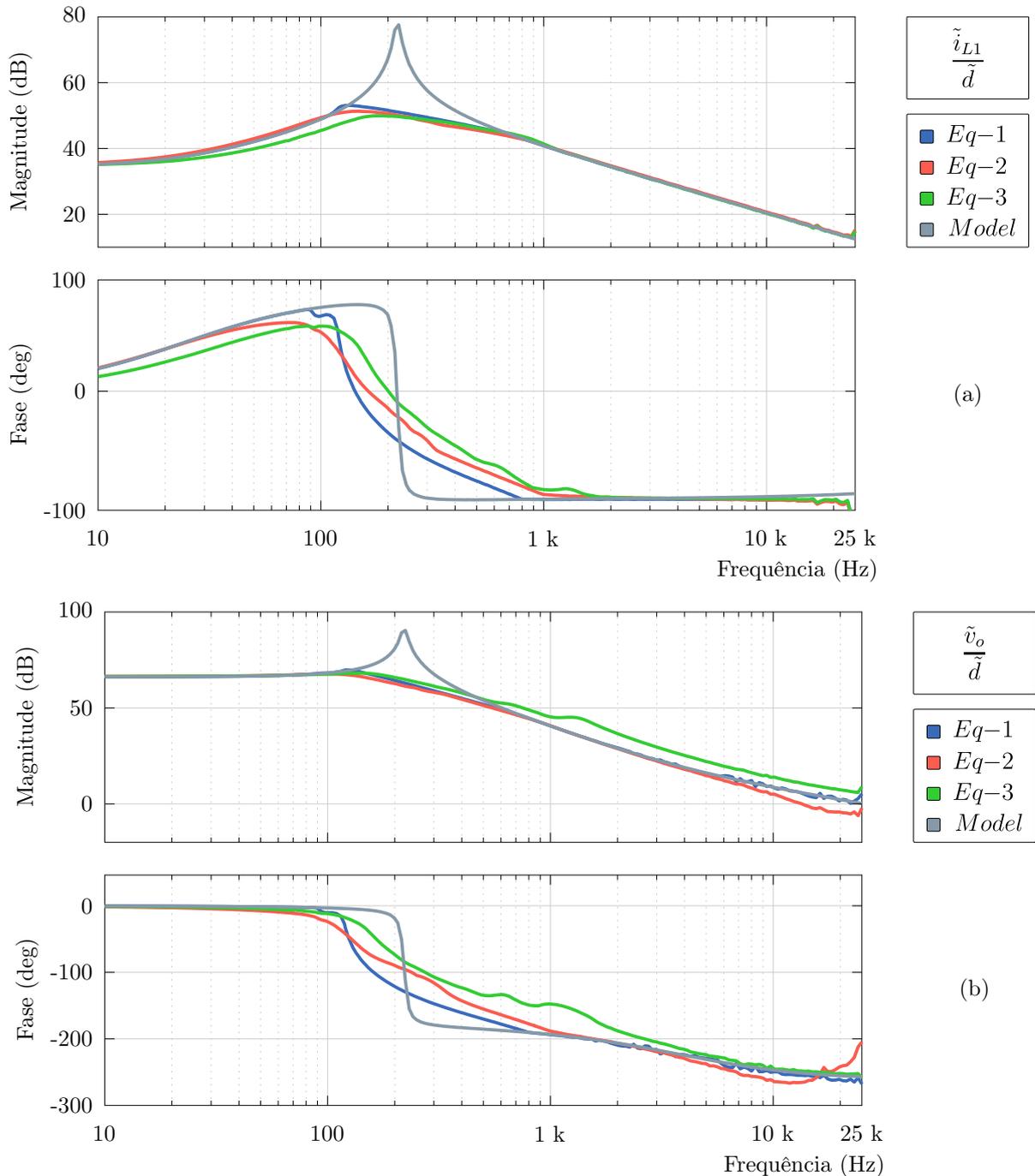


Figura 4.22 – Resposta em frequência do modelo médio de pequenos sinais e do modelo comutado. (a) Corrente de entrada na fase-1. (b) Tensão de saída.

4.4.7 Projeto dos Controladores

Ao considerar um sistema realimentado, sob a ação de controladores, é possibilitado uma operação com menores dependências de variações, que podem ocorrer na entrada do conversor, de oscilações na carga e/ou mesmo de variações paramétricas do conversor.

A fim de permitir ao conversor II operar no ponto nominal (tensão, corrente e potência), por intermédio dos controladores, inicialmente utiliza-se a metodologia descrita no Apêndice F, além das equações desenvolvidas no Apêndice D, discutidas na subseção 4.4.6. Para que isso seja possível é preciso monitorar a corrente de entrada, que ao dividir por dois permite a obtenção da corrente em uma das fases, além do sensoriamento da tensão de saída. Esse expediente é mostrado por meio da Figura 4.23.

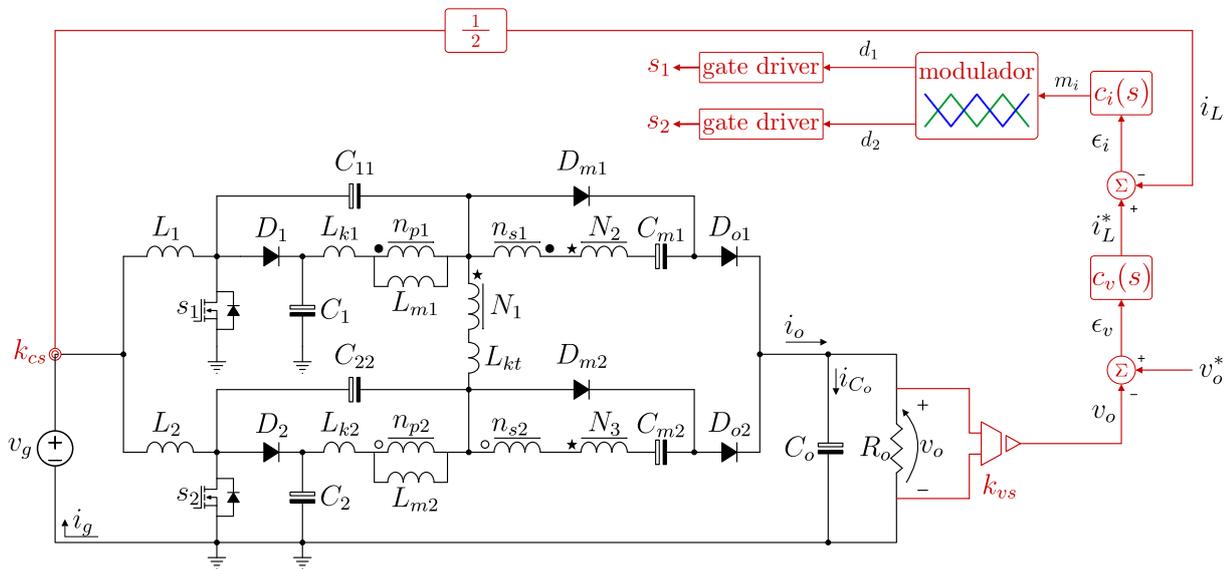


Figura 4.23 – Proposta de controle do conversor proposto II.

No procedimento adotado as variáveis necessárias são sintetizadas via margem de fase requerida e por meio da frequência de corte estipulada — isso é necessário, dado que a especificação dos controladores dá-se mediante resposta em frequência, a partir dos diagramas de Bode. Com base nisso, a partir da estrutura hierárquica estabelecida no Apêndice F juntamente com a Equação 4.70 e com a Equação 4.72, chega-se nos indicadores listados na Tabela 4.2.

Tabela 4.2 – Parâmetros de controle para o conversor II.

Controle de Corrente				Controle de Tensão			
Requisitos		Resultados		Requisitos		Resultados	
ω_{ci}	2,00 kHz	ω_{zi}	291,721 Hz	ω_{cv}	200 Hz	ω_{zv}	135,814 Hz
$m_{\phi i}$	60°	k_{pi}	0,2	$m_{\phi v}$	60°	k_{pv}	2,229

Os dados da Tabela 4.2, que fornecem os argumentos para os controladores do tipo PI, permitem que seja verificada a resposta em frequência do sistema completo — sob ação desses controladores e sem o efeito desses controladores. Isso é mostrado para a corrente de entrada em uma fase na Figura 4.24 e para a tensão de saída na Figura 4.25. Ao considerar que os parâmetros de controle (margem de fase e frequência de corte) foram atendidas é possível implementar uma simulação do conversor em malha fechada, tal qual as curvas da Figura 4.26. Nesta figura pode-se observar que, após o período transitório, o conversor encontrou o ponto de operação imposto (tensão de saída em 800 V). Dessa forma, é possível conjecturar que a metodologia empregada é satisfatória e que implementações experimentais podem ser realizadas com base nos procedimentos discutidos.

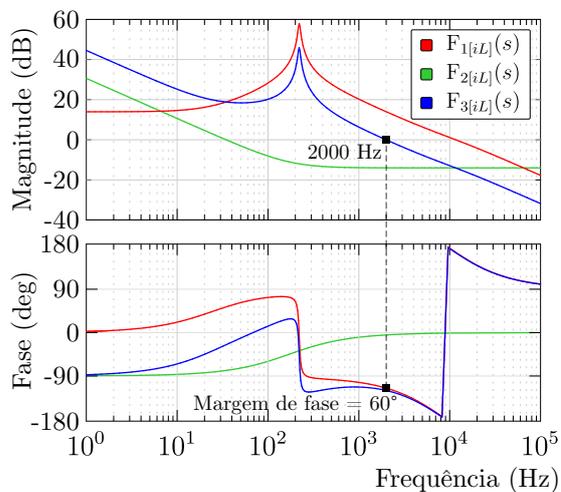


Figura 4.24 – Resposta em frequência para controle da corrente i_{L1} .

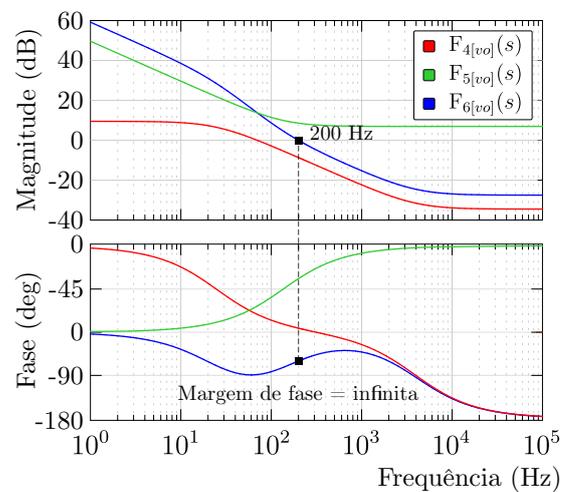


Figura 4.25 – Resposta em frequência para controle da tensão v_o .

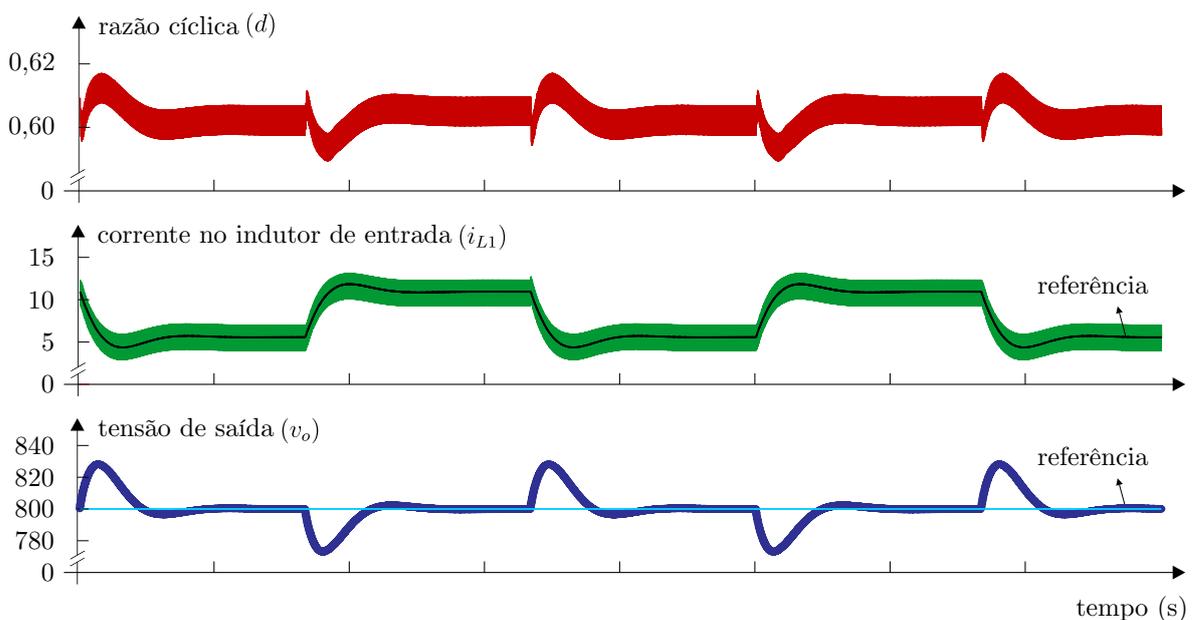


Figura 4.26 – Resultados do conversor II em malha fechada, [escala de tempo 10 ms/div].

4.4.8 Comparação de Desempenho

Nesta seção o conversor II é contraposto, a partir de uma comparação de desempenho, com outros conversores de elevado ganho estático. Para isto, foram construídas duas figuras, além de uma tabela que listam as principais características dos conversores sob análise. Com base na literatura recente os conversores apresentados em [184], [185], [186] e em [187] por terem característica *interleaved-IPOP*, tal qual o conversor proposto, são designados para conferência.

A partir disto, inicialmente, a análise comparativa lista uma série de variáveis que descrevem os conversores, conforme expressam os dados da Tabela 4.3. Nesta tabela, por exemplo, é apresentado o número de componentes e alguns dados de resultados experimentais, que tentam caracterizar as singularidades de cada conversor.

Na sequência, é realizada uma análise quantitativa na forma de gráfico de radar, que contempla o seguinte espectro: (a) quantidade de componentes, (b) potência processada, (c) ganho estático, (d) rendimento e a (e) sensibilidade da razão cíclica, mostrada na Figura 4.27.

Por fim, a análise comparativa engloba as expressões: (1) do ganho estático (M), (2) da tensão reversa normalizada nos interruptores (v_s/v_o) e (3) da tensão reversa normalizada nos diodos de saída (v_{D_o}/v_o). A representação destas variáveis são mostradas nas curvas da Figura 4.28.

Tabela 4.3 – Comparação entre o conversor II com outros conversores de elevado ganho estático.

Parâmetro	Conversor				
	em [184]	em [185]	em [186]	em [187]	Proposto
Qtde de interruptores	2	4	4	2	2
Qtde de diodos	6	7	4	4	6
Qtde de capacitores	5	2	5	4	7
Qtde de núcleos	2	4	3	3	5
Qtde de bobinas	6	7	5	4	9
Ganho estático (M)	$\frac{2(N+1)}{(1-d)}$	$1 + \frac{d(N+1)}{(1-d)}$	$\frac{2(N+1)}{(1-d)}$	$\frac{2N+4}{(1-d)}$	$\frac{2N+n+d+1}{(1-d)}$
Tensão de bloqueio interruptores (v_s/v_o)	$\frac{1}{2(N+1)}$	$\frac{1}{(Nd+1)}$	$\frac{1}{2(N+1)}$	$\frac{1}{2(N+2)}$	$\frac{1}{(2N+n+d+1)}$
Tensão de bloqueio diodos (v_{D_o}/v_o)	$\frac{2N+1}{2(N+1)}$	$\frac{N+1}{(Nd+1)}$	$\frac{2N+1}{2(N+1)}$	$\frac{N+1}{(N+2)}$	$\frac{2N+n+1}{(2N+n+d+1)}$
Corrente de entrada	contínua	contínua	contínua	contínua	contínua
<i>Interleaved</i>	✓	✓	✓	✓	✓
Δi_g	reduzida	elevada	bem reduzida	bem reduzida	bem reduzida
Frequência (f_s)	50 kHz	25 kHz	100 kHz	40 kHz	50 kHz
Rendimento máximo	97,00%	–	96,10%	97,30%	94,89%
Rendimento em plena carga	93,00%	94,80%	95,40%	96,80%	93,86%
Potência	1 kW	1,5 kW	1 kW	930 W	1 kW
Ganho	18,25	8,33	9,5	14,5	16,67
v_g/v_o (V)	20/365	42/350	40/380	40/580	48/800

Em relação ao número de componentes, conforme os dados da [Figura 4.27](#), o conversor proposto apresenta um número maior em relação aos demais. Neste ponto, o conversor de [\[186\]](#) contém um número reduzido de componentes — porém com ganho estático menor que o conversor proposto. No tocante potência processada o conversor proposto tem um valor semelhante aos demais, exceto por [\[185\]](#) que apresenta maior potência — embora apresente menor ganho estático em relação ao conversor proposto. Já em relação ao ganho estático o conversor II tem um dos maiores ganhos, ficando abaixo apenas [\[184\]](#) — porém este apresenta um menor rendimento em relação ao conversor proposto. O rendimento dos conversores mostraram-se bastante semelhantes todos acima de 93%, porém ambos apresentando valor abaixo 97% — com [\[187\]](#) apresentando o maior valor. Por fim, a análise de sensibilidade da razão cíclica mostra que todos os conversores apresentam números semelhantes, ambos com valores em torno de 3,0.

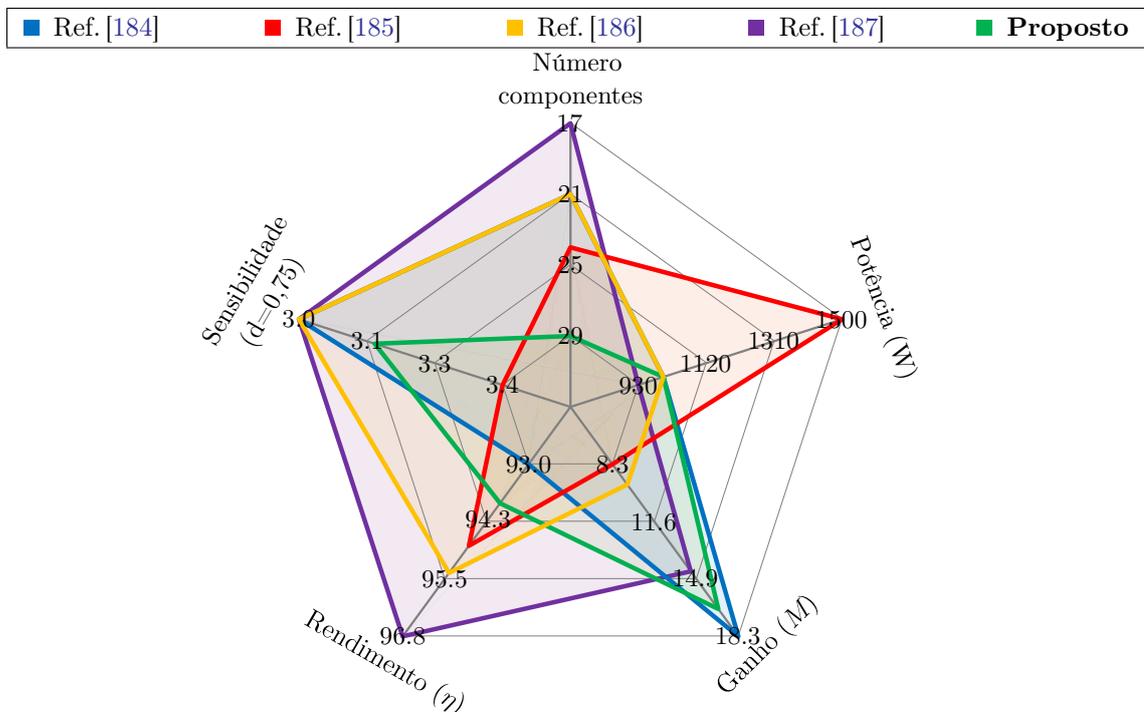


Figura 4.27 – Comparação quantitativa entre o conversor II com outros conversores

Em relação ao ganho estático o conversor II apresenta ganho maior que os conversores apresentados em [\[184, 186, 185\]](#) — tem ganho menor apenas que o ganho do conversor proposto em [\[187\]](#), porém conforme a [Tabela 4.3](#), foi ensaiado com uma maior tensão de saída, o ganho estático durante os ensaios também foi maior.

Quando comparadas tensões normalizadas nos interruptores o conversor proposto apresentou curva semelhante aos conversores de [\[184, 186, 187\]](#) e com resultados melhores que o conversor de [\[185\]](#). Já quando a comparação considera a tensão normalizada dos diodos de saída o conversor II tem resultado semelhante aos demais, com vantagem apenas em relação ao conversor de [\[185\]](#).

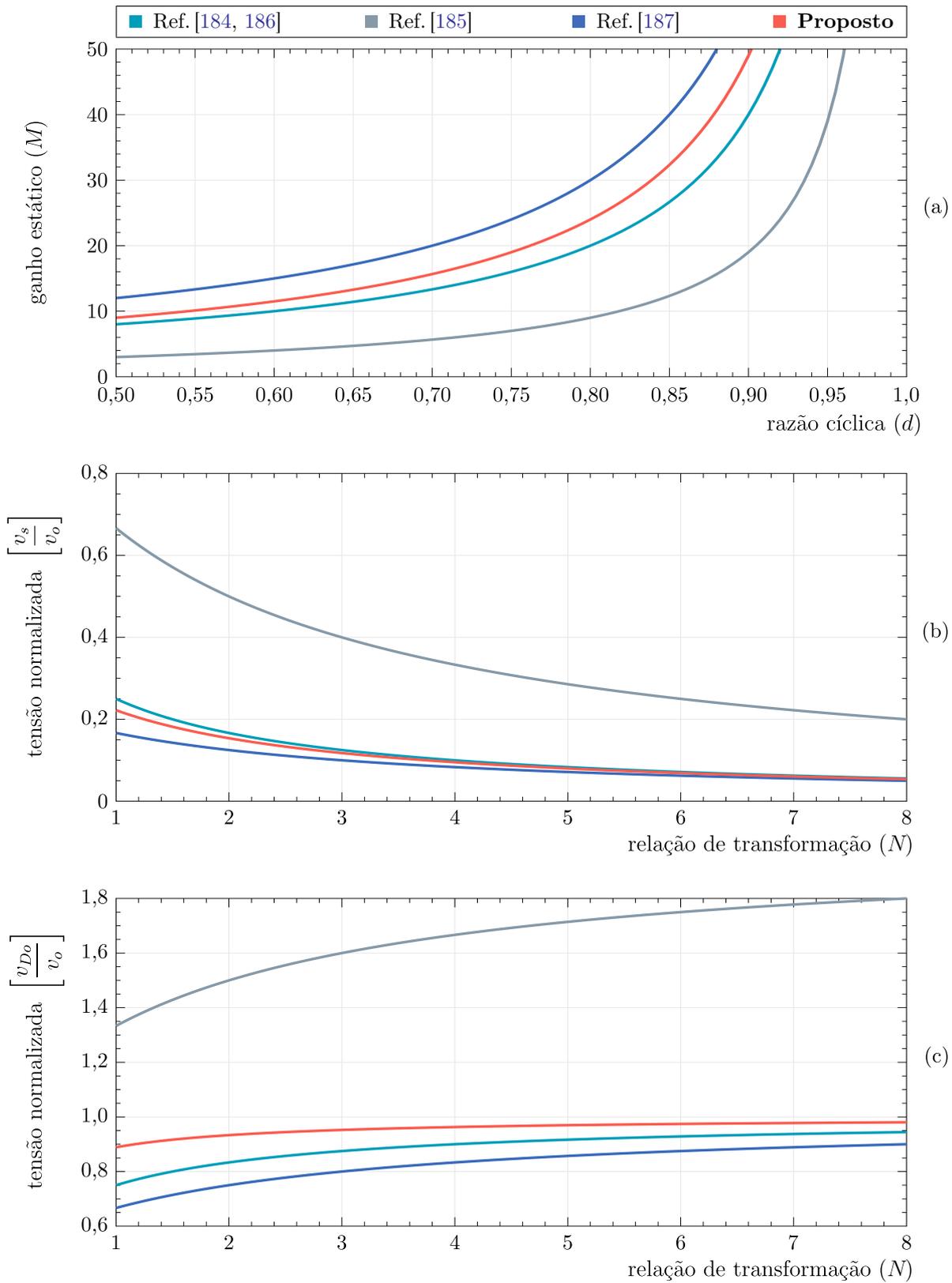


Figura 4.28 – Comparação entre o conversor II com outros conversores.

- (a) Ganho estático (M).
- (b) Tensão normalizada (v_s/v_o).
- (c) Tensão normalizada (v_{Do}/v_o).

4.5 PROJETO DO CONVERSOR

Nesta seção é elaborado um exemplo de projeto para o conversor II, que tem por finalidade especificar os componentes que fazem parte da estrutura do conversor, isto é, os indutores, os capacitores, o autotransformador, os interruptores e os diodos.

O procedimento de projeto considera, como ponto de partida, os dados da [Tabela 4.4](#) que define a tensão de entrada em 48 V (valor típico de um arranjo de um banco de baterias), uma tensão de saída de 800 V em uma potência de 1 kW.

A relação de transformação do autotransformador (N) e dos indutores acoplados (n) leva em consideração a discussão realizada na [subseção 4.4.1](#), da pg. 148, que apontava para um maior ganho estático ao passo de um aumento na relação de transformação do autotransformador. Por isto da escolha de $N = 2$ e de $n = 1$.

Tabela 4.4 – Parâmetros de projeto do conversor II.

Parâmetro	Especificação
Tensão de entrada (v_g)	48 V
Relação de transformação do autotransformador (N)	2
Relação de transformação dos indutores acoplados (n)	1
Frequência de comutação (f_s)	50 kHz
Ondulação percentual da corrente no indutores de entrada ($\Delta_{iL\%}$)	30%
Ondulação percentual da corrente no indutores acoplados ($\Delta_{iLm\%}$)	90%
Ondulação percentual da tensão nos capacitores ($\Delta_{vc\%}$)	1%
Tensão de saída (v_o)	800 V
Potência de saída (P_o)	1000 W

A partir da [Tabela 4.4](#), e sabendo que o conversor opera sem perdas, é possível denotar,

$$M \triangleq \left[\frac{v_o}{v_g} \right] = \frac{800}{48} = 16,667, \quad (4.73)$$

$$d \triangleq \left[\frac{M - 2N - n - 1}{M + 1} \right] = \frac{16,667 - (2 \times 2) - (1) - 1}{(16,667 + 1)} = 0,604, \quad (4.74)$$

$$i_g \triangleq \left[\frac{P_i}{v_g} \right] = \frac{1000}{48} = 20,83 \text{ A}. \quad (4.75)$$

Com base nos valores acima, a corrente de entrada (i_g) e a resistência de carga (R_o) são descritas por,

$$i_o \triangleq \frac{P_o}{v_o} = \frac{1000}{800} = 1,25 \text{ A}, \quad (4.76)$$

$$R_o \triangleq \frac{v_o}{i_o} = \frac{800}{1,25} = 640 \ \Omega. \quad (4.77)$$

4.5.1 Especificação da Indutância dos Indutores

De acordo com a [Tabela 4.1](#) o valor da corrente média ($i_{L_{[AVG]}}$) e o valor da ondulação de corrente (Δ_{iL}) nos indutores de entrada, $L_1 = L_2$, e na indutância magnetizante dos indutores acoplados, $L_{m1} = L_{m2}$, são dadas respectivamente por,

$$i_{L1_{[AVG]}} \triangleq \left[\frac{i_o \times M}{2} \right] = \frac{1,25 \times 16,667}{2} = 10,417 \text{ A}, \quad (4.78)$$

$$i_{Lm1_{[AVG]}} \triangleq \left[\frac{i_o}{2} \right] = \frac{1,25}{2} = 0,625 \text{ A}, \quad (4.79)$$

$$\Delta_{iL1} \triangleq \left[i_{L1_{[AVG]}} \frac{\Delta_{iL\%}}{100} \right] = 10,417 \times \frac{30}{100} \approx 3,125 \text{ A}, \quad (4.80)$$

$$\Delta_{iLm1} \triangleq \left[i_{Lm1_{[AVG]}} \frac{\Delta_{iLm\%}}{100} \right] = 0,625 \times \frac{90}{100} \approx 0,563 \text{ A}. \quad (4.81)$$

Isto posto, com base na [Tabela 4.1](#), na [Tabela 4.4](#) e tomando como referência a [Equação 4.80](#) e a [Equação 4.81](#), o valor das indutâncias podem ser definidos por,

$$L_1 \triangleq \left[\frac{v_g d}{\Delta_{iL1} f_s} \right] = \frac{48 \times 0,604}{3,125 \times 50E3} \approx 185 \text{ } \mu\text{H}, \quad (4.82)$$

$$L_{m1} \triangleq \left[\frac{k_1 v_g d}{\Delta_{iLm1} f_s} \right] = \frac{1 \times 48 \times 0,604}{0,563 \times 50E3} \approx 1 \text{ mH}. \quad (4.83)$$

em que, k_1 é o valor do coeficiente de acoplamento que relaciona a indutância magnetizante e a indutância de dispersão do indutor acoplado, sendo considerado com valor unitário.

No modo crítico de condução, a corrente no indutor de entrada (sabendo que o seu valor que torna-se nulo, ou seja, chega a zero) é dada por,

$$i_{L1_{[MIN]}} \triangleq 0 = \left[\frac{i_o \times M}{2} - \frac{\Delta_{iL1}}{2} \right] \Rightarrow \frac{i_o \times M}{2} - \frac{v_g d}{2L_1 f_s} = 0, \quad (4.84)$$

$$L_1 \triangleq \left[\frac{v_g}{i_o} \times \frac{d}{f_s M} \right] = \frac{48}{1,25} \times \frac{0,604}{50E3 \times 16,667} \approx 27,78 \text{ } \mu\text{H}, \quad (4.85)$$

logo, com $L_1 = 185 \text{ } \mu\text{H}$, dada pela [Equação 4.82](#), sendo maior que $27,78 \text{ } \mu\text{H}$ dada pela [Equação 4.85](#), é satisfeita a condição de modo de operação em MCC.

4.5.2 Especificação do Autotransformador

A metodologia para especificação do autotransformador toma por base os predicados listados em [188]. Assim sendo, de acordo com essa metodologia, inicialmente é necessária especificar o valor da tensão média ($v_{t_{[AVG]}}$), o valor tensão eficaz ($v_{t_{[RMS]}}$) e o valor da corrente eficaz ($i_{t_{[RMS]}}$) no autotransformador. Com base nisto, durante o intervalo de bloqueio $(1-d)T_s$ do interruptor s_1 , o valor da tensão média designada é dada conforme a [Equação 4.9](#), seu complemento acontece na etapa-7, para $k_t = 1$, tem-se,

$$v_{t_{[AVG]}} \triangleq [k_t v_{C2}] = v_g \frac{k_t}{(1-d)} = \frac{48}{(1-0,604)} \approx 121 \text{ V}. \quad (4.86)$$

Já o valor da tensão eficaz é dada por meio de,

$$v_{t[\text{RMS}]} \triangleq \sqrt{\frac{2}{T_s} \int_0^{T_s} \left[\frac{v_g}{(1-d)} \right]^2 dt} = \sqrt{v_g^2 \frac{2}{(1-d)}} = 48 \sqrt{\frac{2}{(1-0,604)}} \approx 108 \text{ V}. \quad (4.87)$$

Por fim, o valor da corrente eficaz pode ser especificada por,

$$i_{t[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \left[\int_0^{d_a T_s} \left[\frac{i_{L1[\text{AVG}]} - i_o}{d_a T_s} \times t \right]^2 dt + \int_{d_a T_s}^{(1-d)T_s} [i_{L1[\text{AVG}]} - i_o]^2 dt \right]}, \quad (4.88)$$

$$= i_o \times (M-2) \sqrt{\frac{4-5d}{12}} = 1,25 \times (16,667-2) \sqrt{\frac{4-(5 \times 0,604)}{12}} \approx 5,25 \text{ A}. \quad (4.89)$$

4.5.3 Especificação da Capacitância dos Capacitores

A definição dos capacitores leva em consideração a máxima ondulação de tensão admitida $\Delta_{vc\%}$, neste caso conforme a [Tabela 4.4](#), este valor equivale em percentual a 1% da tensão em cada capacitor. Além da corrente que circula neste capacitor, logo,

$$C_1 \triangleq \frac{i_o d}{(v_{C1})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o d(1-d)}{(v_g)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times 0,604 \times (1-0,604)}{48 \times 0,01 \times 50\text{E}3} \approx 6 \mu\text{F}, \end{cases} \quad (4.90)$$

$$C_{11} \triangleq \frac{i_o M(1-d)}{2(v_{C11})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o M(1-d)^2}{2(v_g)(d)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times 16,667 \times (1-0,604)^2}{2 \times 48 \times 0,604 \times 0,01 \times 50\text{E}3} \approx 55 \mu\text{F}, \end{cases} \quad (4.91)$$

$$C_{m1} \triangleq \frac{i_o(2d-1)}{(v_{Cm1})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o(2d-1)(1-d)}{v_g[N+n(1-d)](\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times (2 \times 0,604 - 1) \times (1-0,604)}{48 \times [2 + (1-0,604)] \times 0,01 \times 50\text{E}3} \approx 0,9 \mu\text{F}, \end{cases} \quad (4.92)$$

$$C_o \triangleq \frac{i_o(2d-1)}{(v_{Co})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o(2d-1)(1-d)}{v_g(2N+n+d+1)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times (2 \times 0,604 - 1) \times (1-0,604)}{48 \times (4 + 2 + 0,604) \times 0,01 \times 50\text{E}3} \approx 0,3 \mu\text{F}. \end{cases} \quad (4.93)$$

4.5.4 Especificação dos Semicondutores

A especificação de um dispositivo semicondutor considera os esforços no qual este componente será submetido durante os ensaios. Assim sendo, por exemplo, é preciso determinar a máxima tensão reversa, ou seja, a tensão de bloqueio (durante o período no qual esse dispositivo não está em condução). Além disto, o valor da corrente máxima, o valor da corrente média (para diodos) e o valor da corrente eficaz (para interruptores), também são consideradas nesta etapa de escolha. Com base nisto, basta utilizar as equações já definidas na etapa de esforços de tensão e de corrente, conforme pode ser visto na [subseção 4.4.3](#). A fim de validar essas equações foi realizada uma simulação do circuito do conversor no *software* Psim e os resultados, juntamente com a solução numérica das equações via *software* MathCad, são apresentados na [Tabela 4.5](#).

Tabela 4.5 – Especificação dos semicondutores do conversor II.

Componente	Especificação	Expressão	Resultados		Diferença (%)
			numéricos	simulados	
MOSFETs (s_1, s_2)	$i_{s[AVG]}$	$i_o \frac{M(5-2d)+12d-10}{8}$	9,51	9,92	-4,17
	$i_{s[RMS]}$	Equação 4.46	12,89	13,17	-2,13
	$v_{DS[MAX]}$	$\frac{v_g}{(1-d)}$	122,20	121,40	0,66
Diodos (D_1, D_2)	$i_{D1[AVG]}$	$\frac{(i_o M + \Delta i_{L1})}{2} \times \frac{(2d-1)}{4}$	0,62	0,59	4,75
	$i_{D1[RMS]}$	$\frac{(i_o M + \Delta i_{L1})}{2} \sqrt{\frac{(2d-1)}{6}}$	2,21	2,26	-1,91
	$v_{D1[MAX]}$	$\frac{v_g}{(1-d)}$	122,20	123,29	-0,89
Diodos ($D_{m1}, D_{m2}, D_{o1}, D_{o2}$)	$i_{D[AVG]}$	$\frac{i_o}{2}$	0,63	0,62	0,48
	$i_{D[RMS]}$	$\frac{i_o}{2} \sqrt{\frac{1}{(1-d)}}$	0,99	1,04	-4,79
	$v_{Dm1[MAX]}$	$\frac{v_o(2N+n)}{(2N+n+d+1)}$	606,06	599,34	1,12
	$v_{Do1[MAX]}$	$\frac{v_o(2N+n+1)}{(2N+n+d+1)}$	727,27	719,00	1,15

Os resultados listados na [Tabela 4.5](#) mostram que as equações obtidas têm solução numérica semelhante aos dados obtidos via simulação. Desta forma, estes resultados corroboram com a análise teórica realizada, e sobretudo, permitem que a especificação dos dispositivos semicondutores possa ser realizada de acordo com o estudo teórico.

4.6 RESULTADOS EXPERIMENTAIS

Com a finalidade de verificar o estudo teórico, visando uma análise de desempenho do conversor, foi desenvolvido um protótipo do conversor II para uma validação experimental. Para isto, conforme já discuto no projeto do conversor, os dados base para a concepção deste protótipo são originados da Tabela 4.4 e aqui replicados na Tabela 4.6. Nesta mesma tabela também constam algumas características sobre os dispositivos semicondutores utilizados e os atributos dos elementos magnéticos (obtidos durante a etapa de confecção). Tomando por referência os itens da Tabela 4.6 foi construído o protótipo mostrado na fotografia da Figura 4.29.

Tabela 4.6 – Especificação dos parâmetros do conversor II.

Parâmetro / Componente	Símbolo	Especificação
Tensão de entrada	v_g	48 V
Tensão de saída	v_o	800 V
Ganho estático	M	16,667
Frequência de comutação	f_s	50 kHz
Razão cíclica	d	0,604
Potência de saída	P_o	1000 W
Resistência de carga	R_o	640 Ω
Relação de transformação	N	2
Relação de transformação	n	1
Ondulação percentual de corrente	$\Delta_{iL}\%$	30%
Ondulação percentual de corrente	$\Delta_{iLm}\%$	90%
Ondulação percentual de tensão	$\Delta_{vc}\%$	1%
Indutor 1 (L_1)		(212 μH)@[20 esp. (90 \times AWG32)]@(100 m Ω)
Indutor 2 (L_2)		(202 μH)@[20 esp. (90 \times AWG32)]@(114 m Ω)
Indutor (L_{m1})		magnetizante (1,14 mH) @ dispersão (2,5 μH) primário \rightarrow [40 esp. (15 \times AWG32)]@(253 m Ω) secundário \rightarrow [40 esp. (15 \times AWG32)]@(230 m Ω)
Indutor (L_{m2})		magnetizante (1,16 mH) @ dispersão (1,37 μH) primário \rightarrow [40 esp. (15 \times AWG32)]@(250 m Ω) secundário \rightarrow [40 esp. (15 \times AWG32)]@(225 m Ω)
Transformador (T_{r1})		magnetizante (1,45 mH) @ dispersão (700 nH) primário \rightarrow [15 disp. (45 \times AWG32)]@(80 m Ω) secundário \rightarrow [30 disp. (30 \times AWG32)]@(65 m Ω) terciário \rightarrow [30 disp. (30 \times AWG32)]@(67 m Ω)
L_1 e L_2		núcleo \rightarrow E42/21/20 EPCOS-N87
L_{m1} e L_{m2}		núcleo \rightarrow E40/16/12 EPCOS-N87
T_{r1}		núcleo \rightarrow E55/28/21 EPCOS-N87
Capacitores (C_{11}), (C_{22}), (C_{m1}) e (C_{m2})		MKP C4AQ \rightarrow (10 μF)@(500 V)
Capacitores (C_1), (C_2)		MKP C4BT \rightarrow (60 μF)@(250 V)
Capacitor (C_o)		MKP WIMA \rightarrow (10 μF)@(1100 V)
Interruptores (s_1) e (s_2)		IRFP4668 \rightarrow (200 V)@(130 A)@(R _{DS(on)} = 8 m Ω)
Diodos (D_1), (D_2), (D_{m1}) e (D_{m2})		IDH10G65C5 \rightarrow (650 V)@(10 A)@(V _F =1,7 V)
Diodos (D_{o1}) e (D_{o2})		C4D02120A \rightarrow (1200 V)@(5 A)@(V _F =1,4 V)

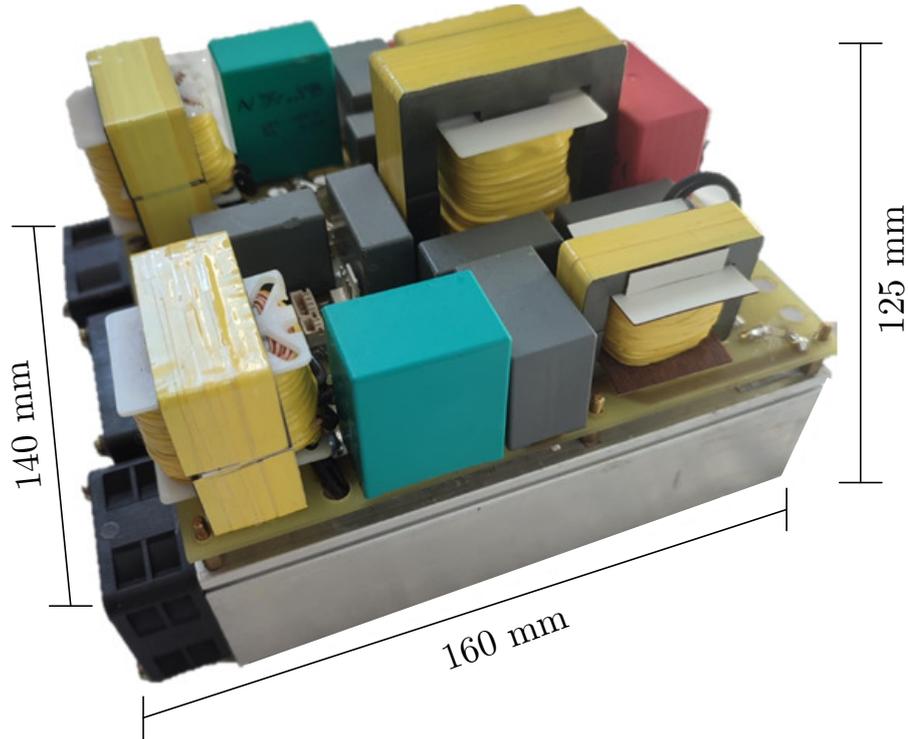


Figura 4.29 – Fotografia do conversor proposto II.

A Figura 4.30 mostra as tensões e as correntes de entrada e de saída do conversor. A corrente de entrada i_g é dada pela soma das correntes i_{L1} e i_{L2} , respectivamente dos indutores de entrada L_1 e L_2 (que apresentam formas de onda isenta de características de saturação dos núcleos). Devido à característica *interleaved*-IPOP nota-se a baixa ondulação em i_g , um atributo deste tipo de configuração. Cabe destacar as formas de onda das variáveis de saída (tensão e corrente) que apresentam ondulações (Δ_{v_o} e Δ_{i_o}) praticamente nulas. Desta figura, cabe ressaltar a grande semelhança nos resultados de simulação quanto nos resultados experimentais, isso pode ser observado tanto no formato quanto na amplitude das formas de onda.

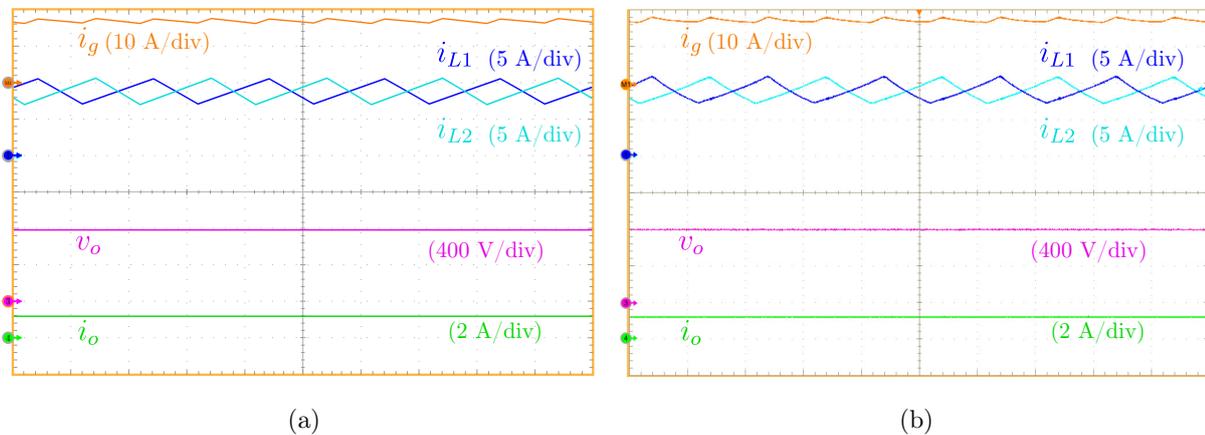


Figura 4.30 – Resultados de tensão e de corrente: da entrada e da saída, [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

Os sinais de comando e a tensão nos interruptores são mostradas nas curvas da Figura 4.31. Desta figura, nota-se os sinais PWM sobrepostos, característica de razão cíclica maior que 0,5. Cabe destacar, conforme as formas de onda, que as tensões nos interruptores não apresentam picos elevados, logicamente que isso era esperado uma vez que essas tensões tendem a não sofrerem severas influências dos elementos parasitas do conversor, diferentemente das correntes que são mais susceptíveis a tais eventos. Esta característica permitiu a utilização MOSFETs com reduzida tensão de bloqueio — neste caso, tensão de bloqueio de 200 V, vide Tabela 4.6. Ademais, nesta figura observa-se grande semelhança entre os resultados de simulação e os resultados experimentais

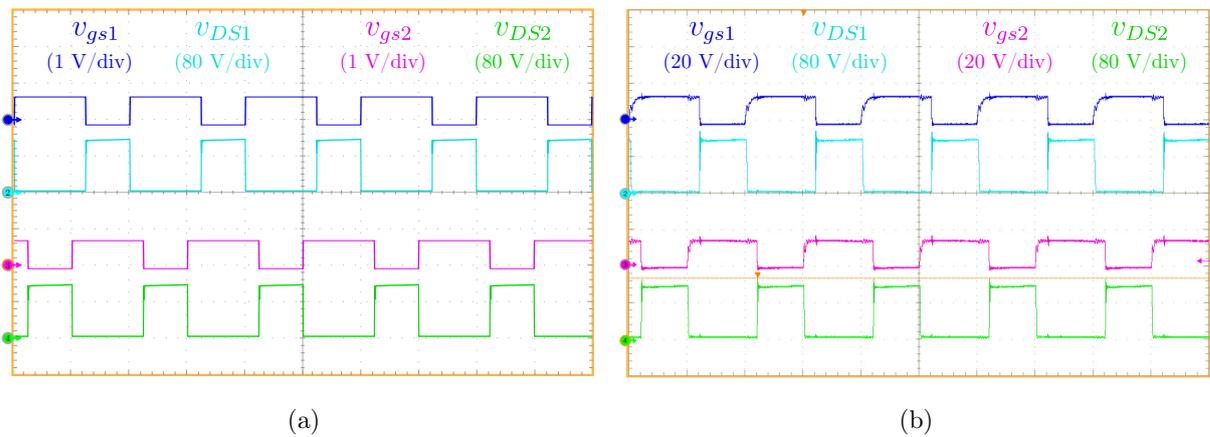


Figura 4.31 – Resultados: sinal PWM e tensão nos interruptores s_1 e s_2 , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

A Figura 4.32 mostra as curvas de tensão e de corrente nos dois interruptores. Desta figura cabe constatar as oscilações em elevada frequência que ocorrem nas formas de onda da corrente, durante o período em que os dois sinais de comando (PWM) estão em nível alto. Isto acontece devido às ressonâncias que ocorrem entre as indutâncias não acopladas e as capacitâncias parasitas dos componentes.

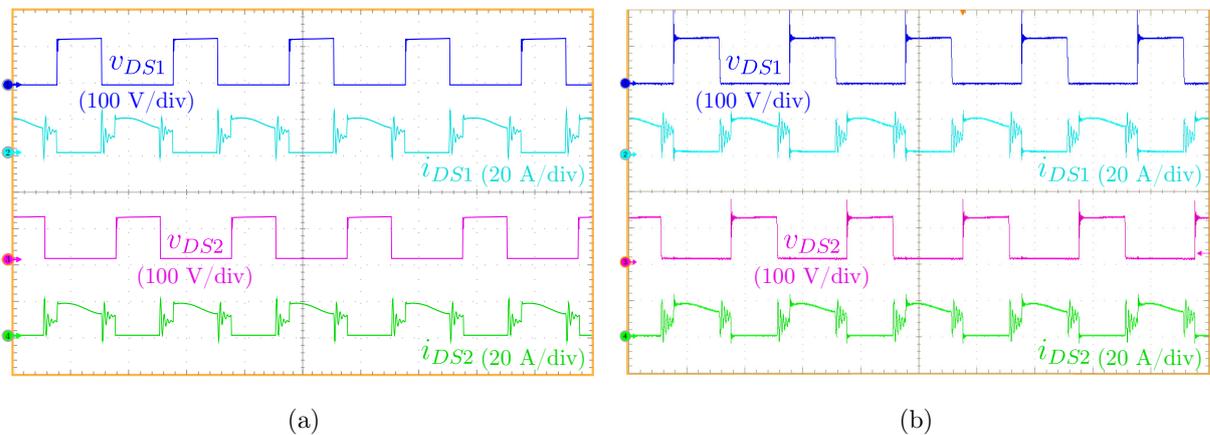


Figura 4.32 – Resultados de tensão e de corrente nos interruptores s_1 e s_2 , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

A Figura 4.33 apresenta as curvas de tensão e corrente nos diodos D_1 e D_2 , respectivamente. Desta figura cabe observar que não ocorrem sobretensões nos semicondutores e que o tempo de recuperação reversa nesses diodos é bem diminuto. Este reduzido tempo é devido à característica dos diodos, utilizados no protótipo, de Carbetto de Silício (SiC), do inglês *Silicon Carbide*. Observa-se diferenças entre os resultados de simulação e os resultados experimentais nas formas de onda das correntes. As formas de onda de simulação mostraram-se com maior amplitude e menor tempo de condução, enquanto as formas de onda experimentais apresentaram reduzido pico de corrente e maior tempo de condução.

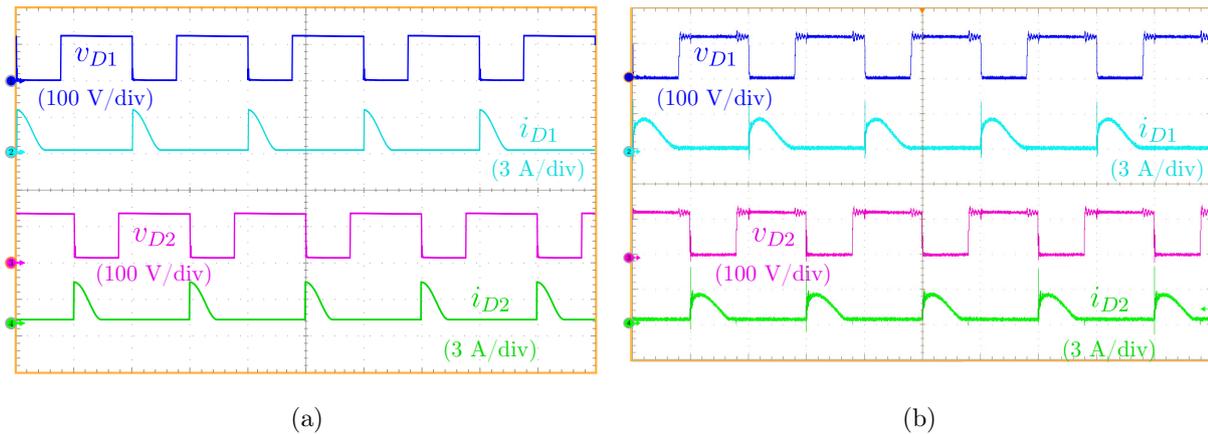


Figura 4.33 – Resultados de tensão e de corrente nos diodos D_1 e D_2 , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

Por fim, a Figura 4.34 mostra as curvas de tensão e corrente nos diodos D_{m2} e D_{o2} . Nesta figura o destaque são as comutações alternadas que ocorrem nos dois diodos. É passível de menção os reduzidos picos de tensão e a inexistência de tempo de recuperação reversa conforme as curvas de corrente. As formas de onda de tensão de simulação e experimental mostraram-se similares. O mesmo comportamento ocorre para as correntes nos diodos D_{o2} , enquanto a corrente no diodo D_{m2} apresentaram pequenas diferenças.

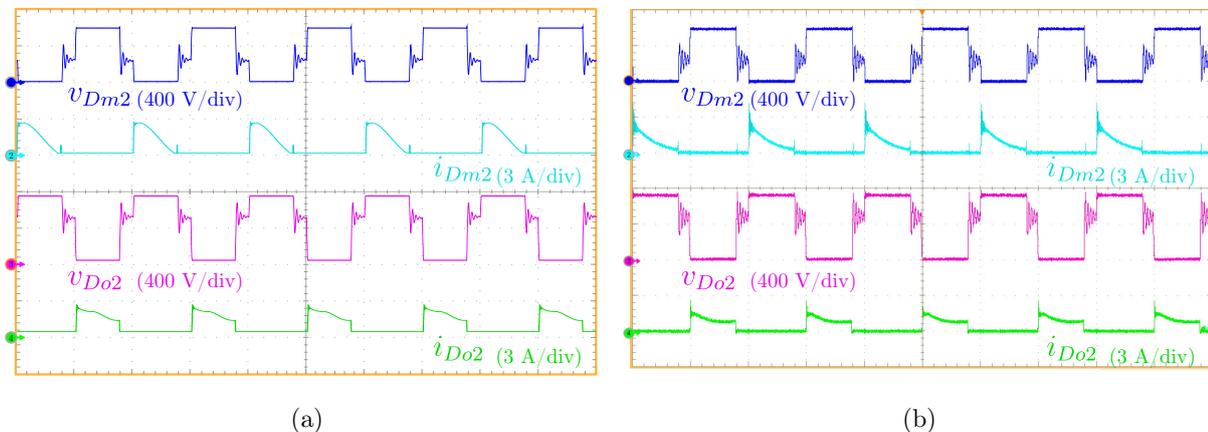


Figura 4.34 – Resultados de tensão e de corrente nos diodos D_{m2} e D_{o2} , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

4.6.1 Rendimento Experimental

Uma prática comumente empregada em conversores estáticos, durante a etapa experimental, é mensurar o rendimento do conversor. Uma forma de se fazer isso é variar a potência de saída do conversor, a partir da aplicação de diversos valores de carga — dentro de um range adequado, que não ultrapasse a máxima potência e nem adentre na região de MCD (respeitando a potência mínima). Para o conversor II esta região de potência encontra-se em $200\text{ W} < P_o < 1\text{ kW}$. Isso posto, a resistência de carga ficou contida no intervalo $3,2\text{ k}\Omega < R_o < 0,64\text{ k}\Omega$. Além disso, durante os ensaios foi mantida a tensão de saída regulada em 800 V , a partir de uma variação manual na razão cíclica, ou seja, operação em malha aberta. Ademais, o ensaio contemplou dois níveis para a tensão de entrada, a saber: (a) 48 V e (b) 60 V . Os resultados dos ensaios práticos são mostrados nas curvas da Figura 4.35, enquanto na Figura 4.36 são apresentados os rendimentos em plena carga, com potência de saída em 1 kW .

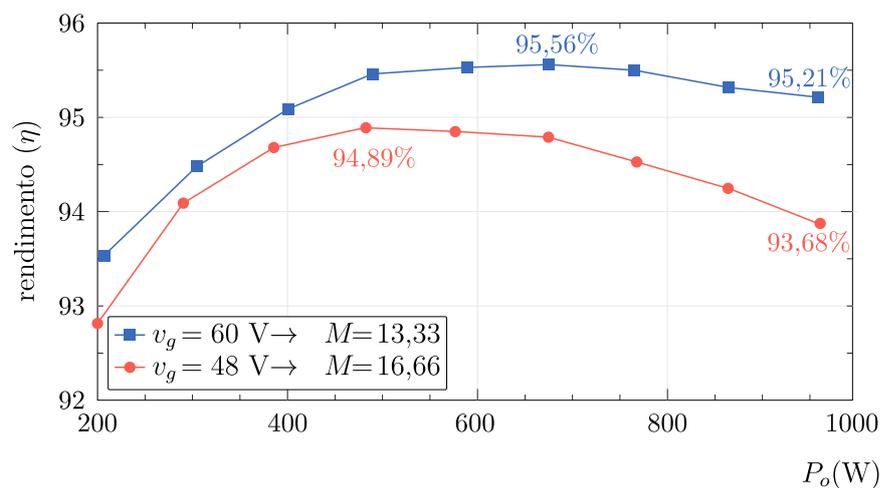


Figura 4.35 – Rendimento experimental do conversor II.

Para uma tensão de entrada de 60 V o conversor apresentou um maior rendimento. Isto deve-se ao menor ganho estático, nesse caso $M = 13,33$, com isso tem-se uma redução na corrente de entrada, que por sua vez leva a uma diminuição das perdas por condução em todos os componentes — em especial aos componentes de entrada, indutores L_1 , L_2 e dos interruptores s_1 e s_2 . Com $v_g = 48\text{ V}$ o rendimento do conversor II é menor. Contudo, apresenta maior ganho estático, $M = 16,667$ — com maior ganho estático, com a mesma potência de saída, a corrente de entrada obrigatoriamente aumenta. Como resultado, também, ocorre um aumento das perdas por condução, daí a ocorrência da diminuição do rendimento. Com tensão de entrada em $v_g = 60\text{ V}$ o rendimento máximo ($\eta_{[\max]}$) foi por volta de $95,56\%$ em uma potência aproximadamente de 700 W . Já em plena carga, com potência de saída em torno de 1 kW , o rendimento nominal ($\eta_{[\text{nom}]}$) obtido foi $95,21\%$. Já com $v_g = 48\text{ V}$ foi obtido $\eta_{[\max]} = 94,89\%$ e $\eta_{[\text{nom}]} = 93,68\%$.

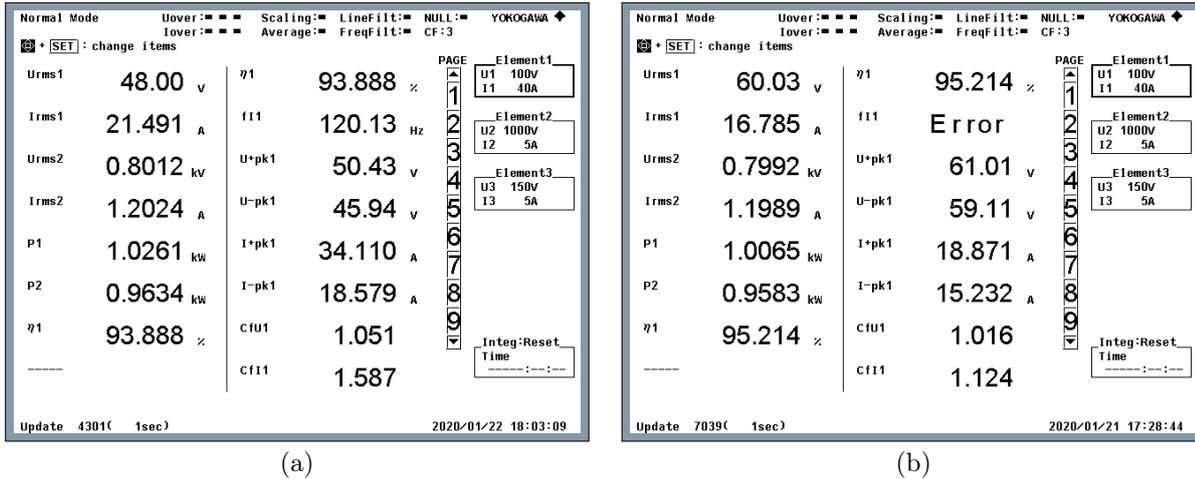


Figura 4.36 – Rendimento experimental do conversor II em plena carga, $P_o = 1$ kW.

(a) $v_g = 48$ V. (b) $v_g = 60$ V.

4.6.2 Distribuição das Perdas

Os resultados obtidos podem ser considerados satisfatórios, ganho estático maior que 10 vezes. Porém, é um conversor composto por um grande número de componentes. Devido a este número de componentes, e a fim de verificar a distribuição das perdas, a Figura 4.37 mostra o compartilhamento destas perdas em 1 kW.

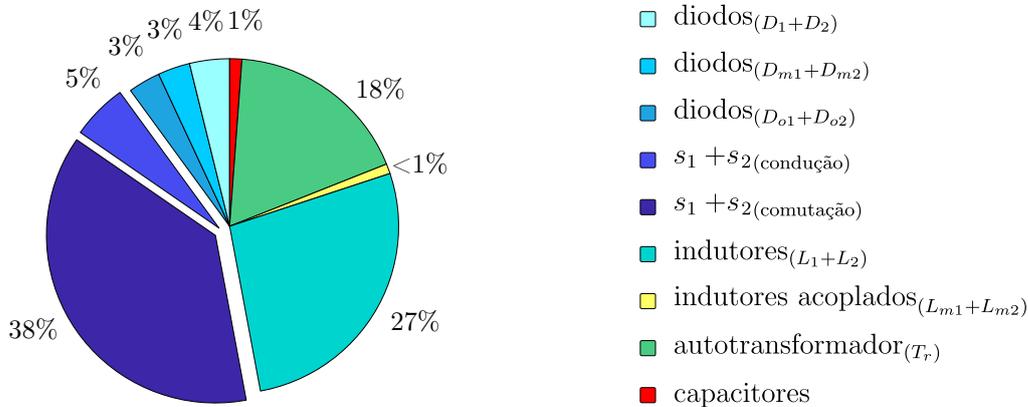


Figura 4.37 – Estimativa da distribuição das perdas do conversor II.

Conforme já discutido na subseção 4.4.4, da pg.160, as maiores perdas para o conversor II estão concentradas nos interruptores, sobretudo nas perdas por comutação. Uma solução seria o uso de interruptores com menores tempos de comutação, sob pena de ter-se um aumento das perdas por condução. Uma vez que, em geral, interruptores “mais rápidos” tem maior resistência de canal, que leva ao aumento das perdas de condução. Outra alternativa plausível seria possibilitar ao conversor a condição de operação em ZVS durante a comutação desses interruptores, sob pena de aumentar ainda mais o número de componentes. As demais perdas são projetadas nos indutores de entrada e no autotransformador. O restante dos componentes apresentam perdas mais reduzidas.

4.7 CONSIDERAÇÕES FINAIS

Este capítulo apresentou e discutiu os aspectos de um novo conversor. A concepção deste conversor seguiu o estudo realizado no [Capítulo 2](#), além da linha de trabalho sugerida ao final do [Capítulo 3](#), que apontou — em especial — para o compartilhamento de potência entre fases. Seguindo esta metodologia, o novo conversor (nominado Conversor Proposto II) tem como principais características, dada a sua configuração: (1) o uso do conceito *interleaved-IPOP* (divisão da corrente de entrada em fases, neste caso duas fases) e (2) o posicionamento dos interruptores mais próximos da entrada (logo, mais longes do estágio de saída, pois é o local de maior tensão do conversor). Com este posicionamento dos interruptores foi possível utilizar MOSFETs com menor tensão de bloqueio — contribuindo para uma diminuição das perdas, dado que menores tensões de bloqueio imputam menores resistências de condução. Para que isto fosse possível foi utilizado um transformador no estágio intermediário de processamento de energia, de forma que o transformador fez o interfaceamento entre os interruptores e o estágio retificador de saída. Este transformador, dada a não necessidade de isolamento, foi configurado como um autotransformador (aumentando ainda mais o ganho estático), possuindo um primário e dois secundários (um por fase). Outra atribuição deste autotransformador é a conexão entre as duas fases. Desta forma, em um dado momento do processamento de energia (dada a característica de modulação) os dois interruptores encontram-se em condução. Com isto, ocorre um compartilhamento de potência entre as fases, levando a um equilíbrio da potência processada (lembrando que um possível desequilíbrio pode ocorrer dada as não-idealidades dos componentes). Ademais, com o intuito de operar com reduzida razão cíclica, visando a diminuição das perdas por condução, foram dispostas VMCs no secundário de cada fase.

Para obter as características do Conversor II a linha de trabalho adotada seguiu com os apontamentos das etapas de operação (e seus estados topológicos), ganho estático nos principais modos de condução e os esforços nos componentes (em especial nos dispositivos semicondutores). A partir disto uma metodologia de projeto foi idealizada, levando a construção de um protótipo para fins de ensaio prático. Os resultados mostraram-se com afinidade em relação ao estudo teórico e sobretudo estiveram alinhados com o objetivo desse trabalho (800 V de tensão de saída, 1 kW de potência e reduzida ondulação na corrente de entrada). Os apontamentos obtidos, nos ensaios práticos, permitem que o novo conversor seja utilizado em sistemas que demandam por conversão de energia com elevada taxa de transferência, como nas situações impostas pelas fontes renováveis, por exemplo.

Os resultados descreveram o comportamento de um conversor com elevada taxa de conversão, porém com um grande número de componentes. Isto ocorre, em especial, dada a configuração *interleaved-IPOP*, que impõe a operação das fases em paralelo tanto para a entrada quanto para a saída. Esta característica para entrada é interessante, permitindo o

compartilhamento da potência entre as fases. Por outro lado, este aspecto para a saída não é tão vantajoso, pois a condição paralela impõem a obrigatoriedade de que as duas saídas apresentem a mesma tensão. Isto condiciona a estas saídas uma mesma configuração, levando à necessidade de um número igual de componentes. Uma alternativa que pode ser viável para esta situação:

- 1) utilizar um conversor com saída do tipo *interleaved*-IPOS;
- 2) mantendo a característica *interleaved* na entrada.

Desta forma, a tensão de saída do conversor passa a ser a soma dessas saídas individuais, resultando num menor número de componentes, que em teoria, proporcionam uma redução das perdas, que leva a um maior rendimento. Além disto, um reduzido número de componentes torna o conversor mais compacto, com menor peso e com menor volume.

CONVERSOR PROPOSTO III

ESTE capítulo apresenta o terceiro conversor proposto, *High Step-Up Dc-Dc Converter Using Built-in Transformer Voltage Multiplier Cell and Dual Boost Concepts*, nominado conversor III. Este conversor foi apresentado e discutido em um artigo publicado na *IEEE Journal of Emerging and Selected Topics in Power Electronics*, que pode ser visto em [189]. A partir deste artigo, na sequência é apresentado em maiores detalhes o conversor proposto, contemplando à concepção, as etapas de operação, a análise estática em modo de condução contínua e em modo de condução descontínua, os esforços de tensão e os esforços de corrente nos componentes, a análise teórica das perdas, a análise da sensibilidade da razão cíclica, comparação com outros conversores tipo-*boost*, a análise dinâmica, o projeto do conversor e por fim uma validação experimental.

5.1 CONCEPÇÃO DO CONVERSOR

Como mostrado no [Capítulo 2](#) a técnica *interleaved-IPOP* proporciona uma reduzida ondulação na corrente de entrada. Contudo, as saídas das fases, assim como à entrada, encontram-se em paralelo. Dada esta circunstância, para este tipo de configuração é fundamental que as saídas apresentem tensões semelhantes. Como resultado, para obtenção de elevado ganho estático, em muitos casos, são utilizados transformadores/indutores acoplados, além da inclusão de células multiplicadoras de tensão — atribuindo ao conversor um grande número de componentes. Ademais, devido ao paralelismo na saída, todas as fases devem ter a mesma célula multiplicadora de tensão, sendo essa a principal impulsionadora para a ampla quantidade de componentes. Com base nisto, vislumbra-se uma via a ser explorada.

Partindo da premissa de não dispor as saídas em paralelo, uma forma para circundar tal situação e, ao mesmo tempo, aumentar o ganho estático é optar pela saída do tipo série, com isso as saídas das fases são dispostas de tal maneira que ficam em série. Assim, a saída de cada fase é somada com as demais. Neste expediente, a princípio, é esperado uma redução: (a) no número de componentes; (b) na relação de transformação dos dispositivos magnéticos; (c) no valor da razão cíclica; (d) além do uso de células multiplicadoras de tensão mais simples.

Ao considerar a configuração *interleaved-IPOS* como uma alternativa viável, inicialmente, adota-se o conversor *boost* na configuração dual e/ou diferencial para tal feito [63, 190]. Na literatura essa configuração também é conhecida como *duplo-boost* com saída flutuante, do inglês

floating-output double-boost [191, 192]. Aplicações com essa configuração podem ser vistas em [193, 194]. Neste tipo de conversor (com duas fases) utilizam-se dois conversores *boost*, de tal forma que um deles é disposto de forma espelhada ao outro — mas, que preserve a característica *interleaved-IPOP*. Como resultado desta configuração, deixa-se de ter um referencial comum entre a entrada e a saída, o que resulta na denotação de saída flutuante, ou seja, a carga conectada na saída não faz uso do terra (GND) da entrada.

A Figura 5.1(a) mostra um conversor na configuração *interleaved-IPOS*. Neste circuito, a tensão total de saída é a soma das tensões de cada fase, diminuída da tensão de entrada. Isto indica um aumento real de ganho quando comparado com a configuração *interleaved-IPOP*.

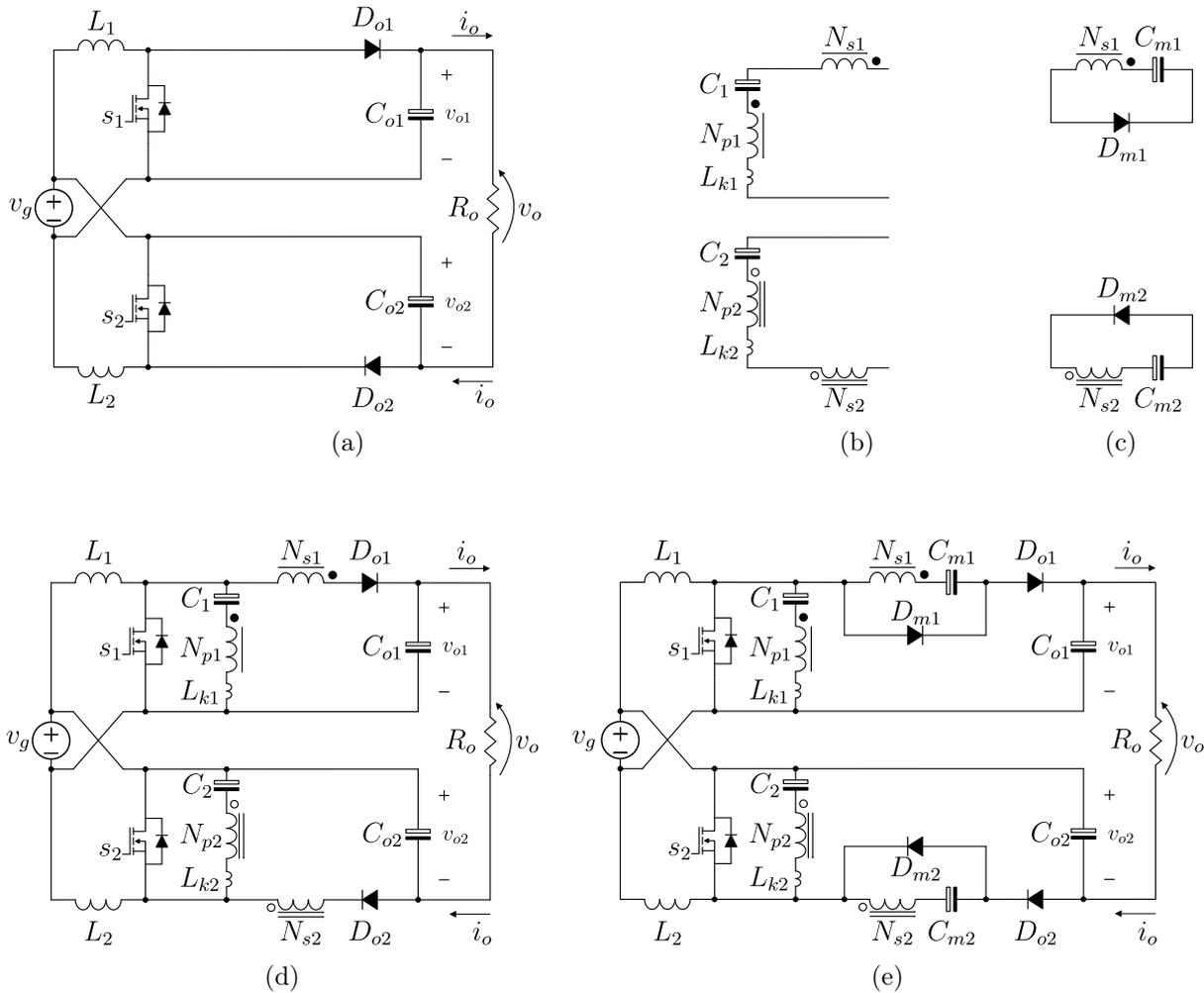


Figura 5.1 – Concepção do conversor proposto.

- (a) Conversor *boost-dual*.
- (b) Autotransformador (AT).
- (c) Célula multiplicadora de tensão (VMC).
- (d) Conversor *boost-dual* + Autotransformador.
- (e) Conversor Proposto III.

A fim de aumentar o ganho estático — sem a necessidade de trabalhar com razão cíclica extrema — ao circuito da Figura 5.1(a) é adicionado, em cada fase, um autotransformador conforme o circuito mostrado na Figura 5.1(b), resultando no circuito da Figura 5.1(d). Neste

circuito, o capacitor em série com o primário do autotransformador tem a função de bloquear o nível CC, impondo uma corrente senoidal. A bobina do secundário em série com a saída contribui para o aumento do ganho estático, acrescentando um grau a mais de liberdade no ganho estático.

Por fim, com a finalidade de elevar ainda mais o ganho estático, ao circuito da Figura 5.1(d), é inserida uma célula multiplicadora de tensão (composta por um par diodo-capacitor), conforme mostra o circuito da Figura 5.1(c) — configurando assim o conversor III, que é mostrado no circuito da Figura 5.1(e).

5.2 PRINCÍPIO DE OPERAÇÃO DO CONVERSOR

De acordo com o circuito da Figura 5.1(e), o estágio de entrada do conversor proposto é composto por dois indutores (L_1) e (L_2) e dois interruptores (s_1) e (s_2) — tal qual um conversor *boost* — a característica do retificador *boost* também é encontrada no estágio de saída, com (D_{o1}) e (C_{o1}) para a fase-1 e (D_{o2}) e (C_{o2}) para a fase-2. O estágio intermediário contém em cada fase um autotransformador (AT) e uma célula multiplicadora de tensão (VMC). O autotransformador, para a fase-1, é denotado por (N_{p1}) e (N_{s1}) que representam a relação de transformação, além de um indutor que denota a dispersão do AT representada por (L_{k1}). Para a fase-2 têm-se (N_{p2}), (N_{s2}) e (L_{k2}). Os capacitores (C_1) e (C_2), para a fase-1 e para a fase-2, respectivamente, permitem a circulação no autotransformador de uma corrente senoidal. Já as células multiplicadoras de tensão — para a fase-1 e para a fase-2 — são dadas respectivamente por (D_{m1}), (C_{m1}) e (D_{m2}), (C_{m2}). Para fins de simplificação, ao considerar que existe uma simetria entre as fases, ou seja — admitindo um conversor ideal — a relação de transformação passa a ser dada por $N = (N_{s1}/N_{p1}) = (N_{s2}/N_{p2})$.

O conversor proposto possui na entrada uma reduzida ondulação na corrente, isso é devida a característica *interleaved*. O aumento do ganho estático é obtido pela ação *boost* somada aos ganhos do autotransformadores e das VMCs. O estágio intermediário de elevado ganho estático permite desacoplar a tensão de saída da máxima tensão reversa aplicada nos interruptores. A estes é imposta uma reduzida tensão durante o bloqueio, permitindo o uso de MOSFETs com menor tensão de bloqueio, que por sua vez apresentam reduzidas resistências de condução ($RDS_{[on]}$), vindo a contribuir na redução das perdas por condução. A característica de saída em série, permite que a máxima tensão de saída em cada fase, (v_{o1}) ou (v_{o2}), seja sempre menor que a tensão total (v_o) — que dependendo (da relação de ganho utilizada) pode ser aproximada por $v_{o1} \approx v_o/2$. Isto reflete no uso de diodos com menor tensão de bloqueio, que apresentam reduzidos tempos de recuperação reversa, contribuindo com a diminuição das perdas. As características aqui listadas serão melhores detalhadas nas próximas seções.

5.2.1 Circuito Tanque Ressonante

Numa primeira interpretação sugere-se que o indutor de dispersão L_{k1} , durante a etapa de magnetização do indutor de entrada L_1 , ressona com o capacitor C_1 . Isto ocorre quando o interruptor s_1 está condução colocando L_{k1} e C_1 em série, o que pode colocar ambos em ressonância. O tempo de ressonância (t_r) é definido a partir do valor da respectiva indutância e

da capacitância. De acordo com [195], este tempo é dado por,

$$t_r = \pi \sqrt{L_{k1} \times C_1}. \quad (5.1)$$

Ao considerar um modelo mais completo, com a indutância de dispersão do primário L_{k1} , com a indutância de dispersão do secundário L_{k2} do AT e que não existe corrente circulando pela indutância magnetizante (L_{m1}) do AT chega-se ao circuito da Figura 5.2. De acordo com esse circuito, o L_{k1} fica em série com L_{k2} , o mesmo é válido ao colocar C_1 e C_{m1} em série.

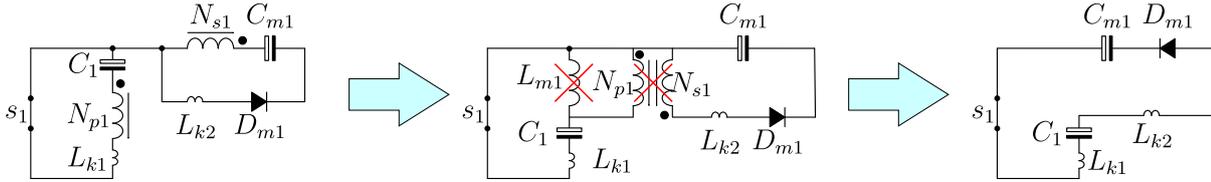


Figura 5.2 – Circuito para análise do tanque ressonante.

Assim, o tempo t_r passa a ser dado por,

$$t_r = \pi \sqrt{L_{eq} \times C_{eq}}. \quad (5.2)$$

A frequência de ressonância (ω), do tanque ressonante, é dada por,

$$\omega = \frac{1}{\sqrt{L_{eq} \times C_{eq}}}. \quad (5.3)$$

em que, $L_{eq} = (L_{k1} + L_{k2})$ e $C_{eq} = (C_1 \times C_{m1}) / (C_1 + C_{m1})$.

Como destacado, o tempo t_r é fixo, seu valor dependente diretamente das indutâncias e capacitâncias envolvidas. Com base nisto, o tempo de condução de s_1 ($d \times T_s$) pode ser relacionado com o tempo t_r , resultando em duas situações. A primeira considera que o período de condução de s_1 é maior que t_r , enquanto na segunda o período de condução em s_1 é menor que o período de ressonância t_r . Assim, definem-se dois modos de condução para o conversor: (1) acima da frequência de ressonância, do inglês *Above Resonance Frequency* (ARF) e (2) abaixo da frequência de ressonância, do inglês *Below Resonance Frequency* (BRF).

- a) *Above Resonance Frequency* (ARF), com $dT_s > t_r$;
- b) *Below Resonance Frequency* (BRF), com $dT_s < t_r$.

A Figura 5.3 mostra estes dois modos de operação do conversor. Nesta figura, e a partir dos modos de operação: (1) em ARF a corrente em L_{k1} ocorre em modo de condução descontínua e (2) enquanto, no modo BRF esta corrente passa a ser em modo de condução contínua. Inicialmente, parece ser uma boa escolha o modo de condução contínua, pois com isso têm-se menores valores das correntes eficazes. Por outro lado, ao considerar o modo descontínuo, impõem-se aos diodos das VMCs uma condição de comutação em ZCS, ou seja, durante o bloqueio tem-se corrente nula. Assim, é esperado que as perdas por comutação nesses diodos sejam reduzidas. Em geral, quando existe a possibilidade de comutação em ZCS essa é a escolha realizada na maioria dos conversores, assim como nesse trabalho que opta por permitir uma comutação sob corrente nula nos diodos, ou seja, operação em ARF.

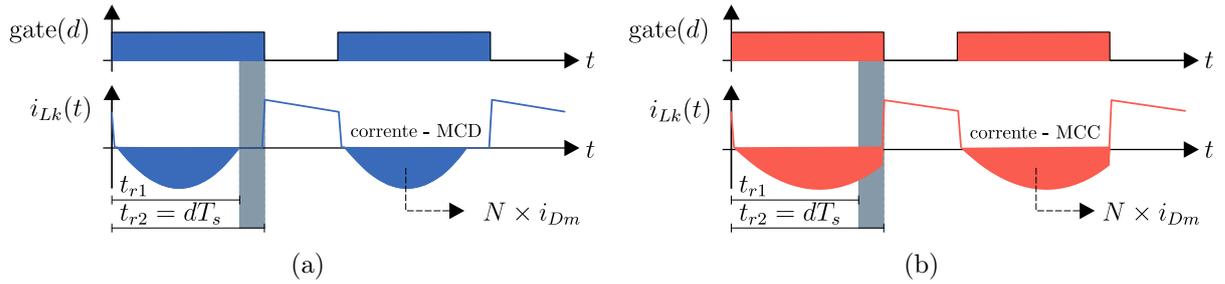


Figura 5.3 – Corrente em L_{k1} . (a) Modo de operação em ARF. (b) Modo de operação em BRF.

Ao analisar a região ARF, três tempos distintos para ressonância podem ser destacados. Considerando que os sinais dos *gate-drivers* (d_1 e d_2) aplicados em s_1 e em s_2 , devido ao modo de operação intercalado, estão defasados em 180° , têm-se as formas de onda mostradas na Figura 5.4. Para isto foram considerados três valores de capacitância para o capacitor ressonante C_1 , sendo que o valor de L_{k1} foi mantido fixo.

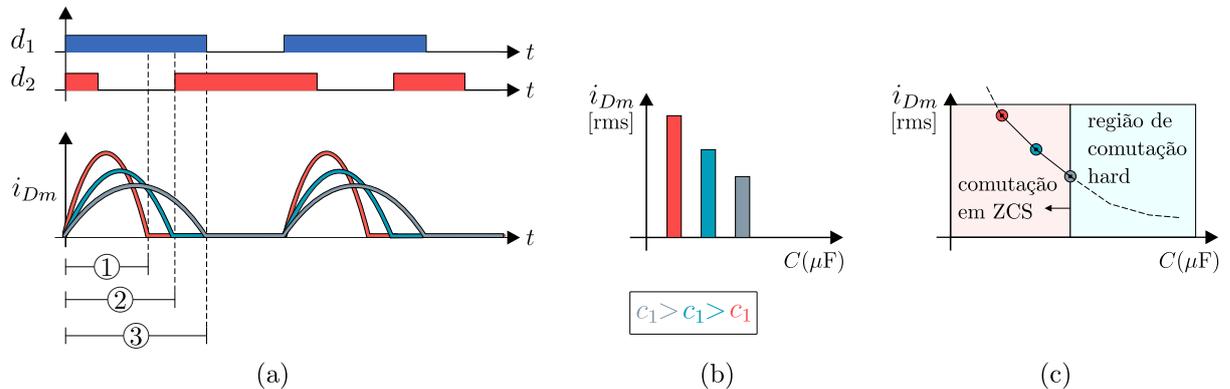


Figura 5.4 – Corrente em L_{k1} com diferentes valores para C_1 .

- No caso ①, como ilustrado na Figura 5.4(a), o período de ressonância t_r é mais curto. Esta situação permite a condição ZCS. No entanto, um curto período de ressonância aumenta o valor da corrente eficaz e, portanto, o rendimento do conversor diminui.
- O caso ② é uma situação intermediária, em qual t_r é próximo a $T_s/2$. Ele mantém a condição ZCS e apresenta um bom compromisso entre valores eficazes de corrente e o rendimento do conversor, vide Figura 5.4(b).
- Por último, na situação ③, com $T_s/2 < t_r < dT_s$, a condição ZCS pode ser perdida devido às não-idealidades do circuito, conforme a Figura 5.4(c).

Assim, o segundo modo é sugerido durante a etapa de projeto. Considerando a dispersão do AT fixa, a frequência de ressonância passa a ser ajustada em função dos capacitores C_1 e C_2 .

5.2.2 Etapas de Operação do Conversor

O conversor proposto, diferentemente do conversor *boost-interleaved-IPOP*-isolado que opera apenas com $d > 0,5$, pode operar com razão cíclica maior que 0,5 ou menor que 0,5. Para

a operação com $d < 0,5$ podem surgir alguns desafios. Por exemplo, uma razão cíclica com valor muito pequeno, para um conversor de elevado ganho estático, necessariamente é preciso aumentar a relação de transformação dos elementos magnéticos, que pode gerar alguns problemas relacionados com as dispersões do AT (que com valores maiores de indutância tendem a apresentar, durante as comutações, problemas de pico de tensão nos semicondutores). Outra solução seria colocar VMCs de maior ganho, ao custo de mais componentes (maior peso e volume) e maior custo ao conversor. Neste trabalho opta-se por dispor de uma razão cíclica com valores maiores que 0,5. Assim, na sequência será descrita as etapas de operação para essa condição de operação, que apresenta quatro estados topológicos. Para esta análise leva-se em consideração:

- 1) conversor ideal, sem elementos parasitas, exceto pela dispersão do AT;
- 2) conversor em modo de condução contínua, ou seja, corrente contínua nos indutores de entrada;
- 3) capacitores suficientemente grandes, de tal forma que mantenham a sua tensão constante durante as comutações.

Com base nessas concessões lançadas surgem quatro possíveis estados topológicos do conversor, ou seja, quatro etapas de operação, que são descritas em detalhes na sequência.

5.2.2.1 Etapa 1 ($t_1 - t_0$)

Nesta etapa de operação, s_1 está em bloqueio, com isso — necessariamente — o diodo de saída D_{o1} está diretamente polarizado, com D_{m1} reversamente polarizado. Nesta condição, L_1 é desmagnetizado parte pelo primário, parte pelo secundário do autotransformador. Assim, C_1 e C_{o1} são carregados enquanto C_{m1} é descarregado. Para a fase-2, o interruptor s_2 está em condução, logo o diodo de

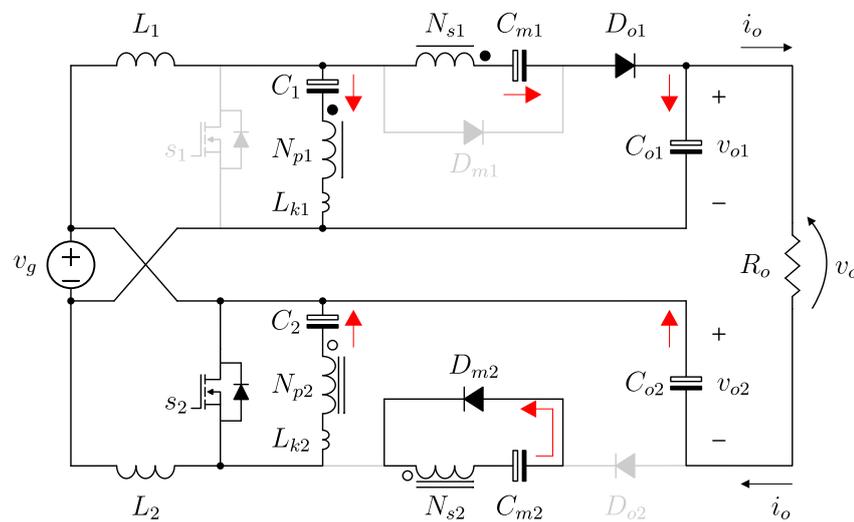
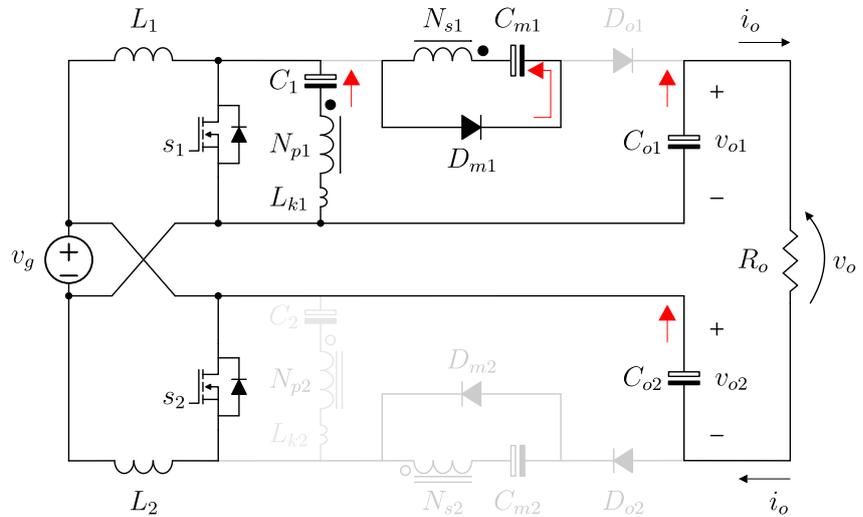


Figura 5.5 – Circuito do estado topológico da Etapa 1 ($t_1 - t_0$).

saída D_{o2} está reversamente polarizado, com D_{m2} diretamente polarizado. Com esta condição ocorre a magnetização de L_2 , enquanto ocorre a ressonância entre L_{k2} e C_2 . Assim, C_2 e C_{o2} estão sendo descarregados ao passo que C_{m2} está sendo carregado via secundário do autotransformador. Ao final desta etapa é finalizada a ressonância que ocorre na fase-2. Esta etapa encerra-se quando o interruptor s_1 da fase-1 entra em condução.

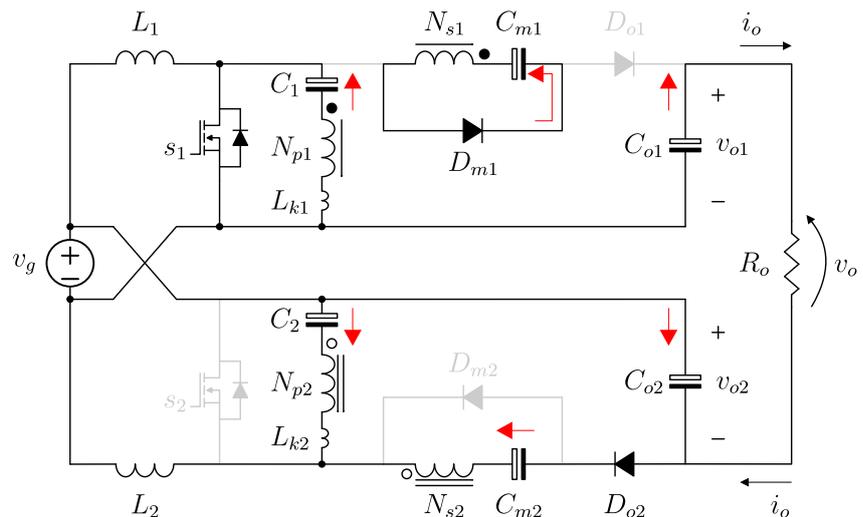
5.2.2.2 Etapa 2 ($t_2 - t_1$)

Nesta etapa, de acordo com o circuito da Figura 5.6, os dois interruptores (s_1 e s_2) estão em condução. Assim, incondicionalmente os diodos de saída D_{o1} e D_{o2} encontram-se reversamente polarizado. Para a fase-1 inicia-se a ressonância entre L_{k1} e C_1 , o que impõem uma corrente no secundário do AT. Assim D_{m1} , fica diretamente polarizado e entra em condução — então C_{m1} passa a ser carregado. Para a fase-2 apenas L_2 é magnetizado. Por não existir ressonância nesta fase, o secundário encontra-se desabilitado, logo D_{m2} está reversamente polarizado. Quando s_2 entra em bloqueio esta etapa é finalizada.


 Figura 5.6 – Circuito do estado topológico da Etapa 2 ($t_2 - t_1$).

 5.2.2.3 Etapa 3 ($t_3 - t_2$)

Durante esta etapa, conforme o estado topológico dado pelo circuito da Figura 5.7, não correm mudanças na fase-1, ou seja, ainda está ocorrendo a ressonância no primário do AT, com isso a corrente do secundário continua carregando C_{m1} e com o interruptor s_1 em condução o diodo D_{o1} segue reversamente bloqueado. Na fase-2, L_2 é desmagnetizado via primário e secundário do AT. Logo, D_{m2} está reversamente polarizado com D_{o2} diretamente polarizado. Com s_2 entrando em condução esta etapa é finalizada. Também, durante esse momento ocorre o término da ressonância entre L_{k1} e C_1 .


 Figura 5.7 – Circuito do estado topológico da Etapa 3 ($t_3 - t_2$).

5.2.2.4 Etapa 4 ($t_4 - t_3$)

Nesta etapa os dois interruptores, s_1 e s_2 , estão em condução. Como resultado, obrigatoriamente, D_{o1} e D_{o2} encontram-se reversamente polarizados. Para a fase-1, L_1 está sendo magnetizado, por não existir ressonância no AT não se tem circulação de corrente no secundário, com isso D_{m1} fica reversamente. Para a fase-2, ocorre a magnetização de L_2 , inicia-se a ressonância entre L_{k2} e C_2 ,

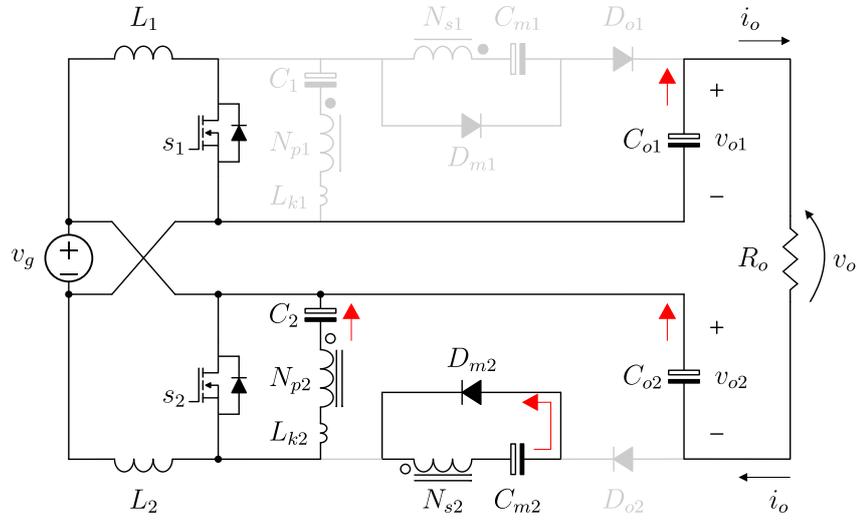


Figura 5.8 – Circuito do estado topológico da Etapa 4 ($t_4 - t_3$).

resultando numa corrente no secundário, com isso D_{m2} fica diretamente polarizado e entra em condução. Ao colocar s_1 em bloqueio finaliza-se esta etapa, dando início a um novo ciclo, conforme a etapa-1. A Figura 5.9 mostra as principais formas de onda associadas aos estados topológicos.

5.3 ANÁLISE DE DESEMPENHO DO CONVERSOR

O comportamento do conversor proposto em relação ao ganho estático em modo de condução contínua (MCC) e em modo de condução descontínua (MCD), esforços de tensão e corrente no componentes, análise das perdas, análise da sensibilidade, uma comparação com outros conversores e a análise dinâmica são detalhadas nesta seção. Durante as análises as seguintes considerações são definidas: $L_1 = L_2$, $C_1 = C_2$, $AT_1 = AT_2$, $C_{m1} = C_{m2}$ e $C_{o1} = C_{o2}$.

5.3.1 Análise Estática em MCC

Esta seção apresenta a análise considerando o modo de condução contínua. A metodologia adotada considera apenas uma fase, essa ponderação é válida pela simetria imposta ao conversor, com à fase-1 = fase-2.

Durante as etapas I, II e IV a tensão em L_2 é dada por,

$$v_{L2}^{IV} = v_g \cdot \quad (5.4)$$

Considerando o princípio de balanço volt-segundo, a tensão durante a etapa III é obtida por,

$$v_{L2}^{III} = -v_g \frac{d}{(1-d)}. \quad (5.5)$$

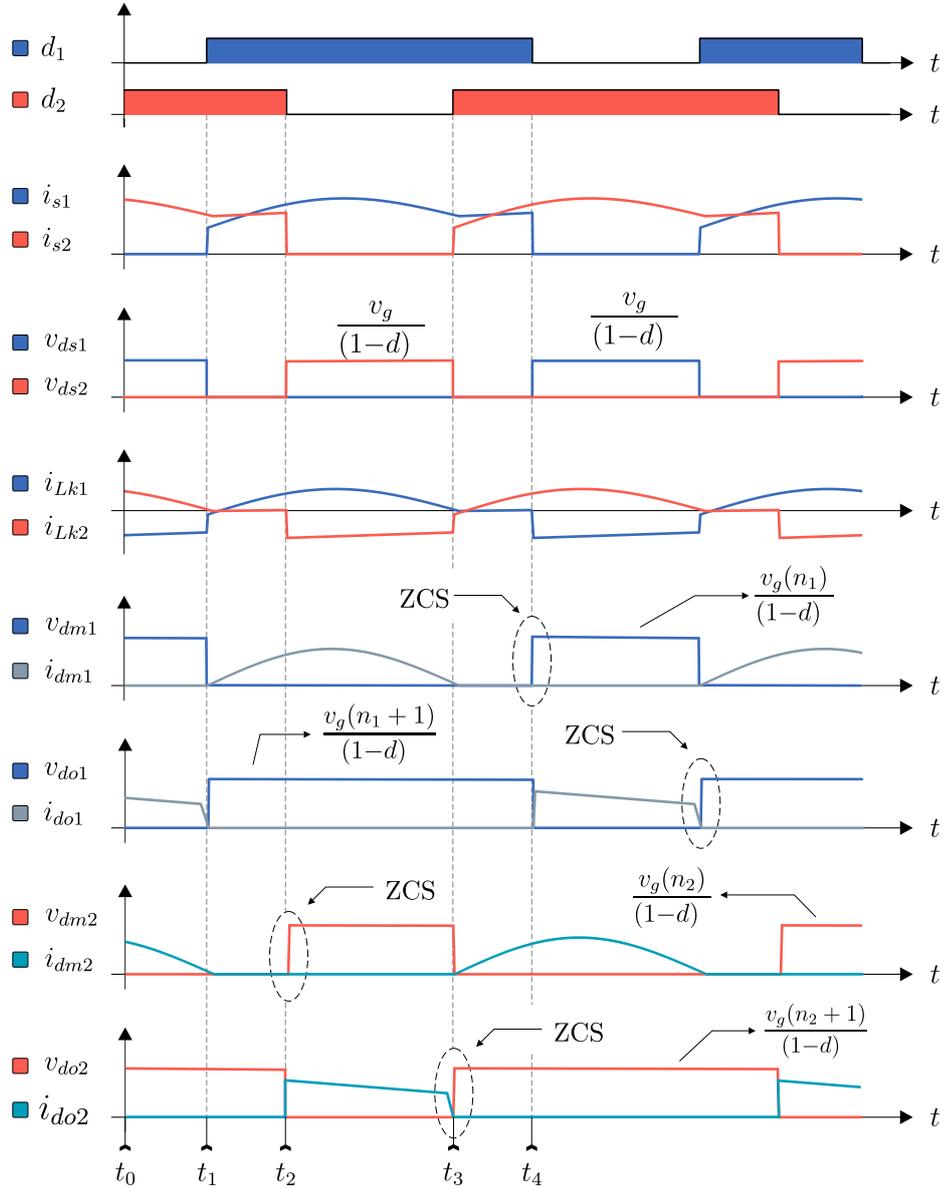


Figura 5.9 – Principais formas de onda do conversor III operando em MCC.

Durante as etapas I, II e IV as tensões relacionadas ao AT são dadas por,

$$v_{N2}^{\text{IV}} = -v_{L2}^{\text{IV}}, \quad (5.6)$$

$$v_{N22}^{\text{IV}} = N \times v_{N2}^{\text{IV}}. \quad (5.7)$$

Durante a etapa III, têm-se,

$$v_{N2}^{\text{III}} \triangleq -[v_{L2}^{\text{III}}] = v_g \frac{d}{(1-d)}, \quad (5.8)$$

$$v_{N22}^{\text{III}} \triangleq [N \times v_{N2}^{\text{III}}] = v_g \frac{N \times d}{(1-d)}. \quad (5.9)$$

As tensões nos capacitores C_2 e C_{m2} são dadas por,

$$v_{C2} \triangleq [v_{L2}^{\text{IV}}] = v_g, \quad (5.10)$$

$$v_{C_{m2}} \triangleq -[v_{N22}^{\text{IV}}] = N \times v_g. \quad (5.11)$$

A tensão de saída v_{o2} , logo de v_{Co2} , durante a etapa III, é descrita matematicamente por,

$$v_{o2} \triangleq [v_{C2} + v_{N2}^{\text{III}} + v_{N22}^{\text{III}} + v_{Cm2}] = v_g \frac{(N+1)}{(1-d)}. \quad (5.12)$$

Sabendo que $v_{o1} = v_{o2}$, a tensão de saída v_o é designada por,

$$v_o = v_{o1} + v_{o2} - v_g. \quad (5.13)$$

Ao considerar o conversor sem perdas, o ganho estático (M) em MCC é expresso por,

$$M(N, d) \triangleq \frac{v_o}{v_g} = \frac{2N+d+1}{(1-d)}. \quad (5.14)$$

O ganho estático, ao considerar variações na relação de transformação e na razão cíclica e aplicando-as na Equação 5.14, é mostrado nas curvas da Figura 5.10. Neste gráfico, por exemplo, com $N = 2$ o conversor apresenta ganho estático > 10 vezes. Nesta condição, com a razão cíclica igual a 0,6 o valor do ganho estático é da ordem de 14 vezes. Logo, têm-se elevado ganho estático sem elevado valor de razão cíclica.

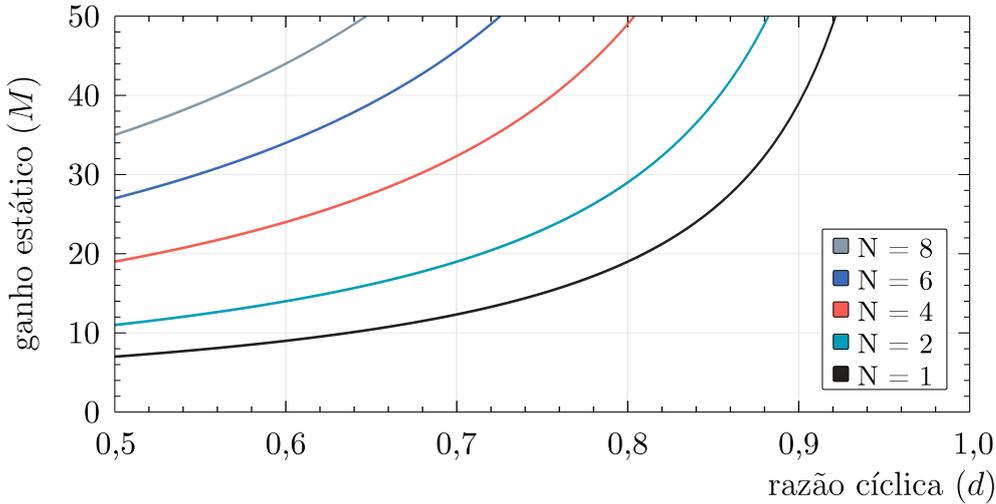


Figura 5.10 – Ganho estático do conversor III em MCC.

5.3.2 Análise Estática em MCD

A descontinuidade na corrente dos indutores de entrada, i_{L1} e i_{L2} , durante o período de desmagnetização (Δt_2), e a descontinuidade na corrente dos diodos de saída D_{o1} e D_{o2} definem o modo de condução descontínua, conforme é mostrado na Figura 5.11. A característica deste modo de condução é o ganho estático (M) estar associado a corrente de saída i_o .

De acordo com a Figura 5.11 o valor da corrente média no diodo de saída, $i_{D_{o1[AVG]}}$, pode ser denotada pela corrente de saída, i_o , que está relacionada com a corrente máxima do indutor de entrada $i_{L1[MAX]}$, sendo dada por,

$$i_o \triangleq [i_{D_{o1[AVG]}}] = \frac{i_{L1[MAX]}}{2(N+1)} \times \frac{\Delta t_2}{T_s}, \quad (5.15)$$

em que, Δt_2 é o período definido por $(t_2 - t_1)$.

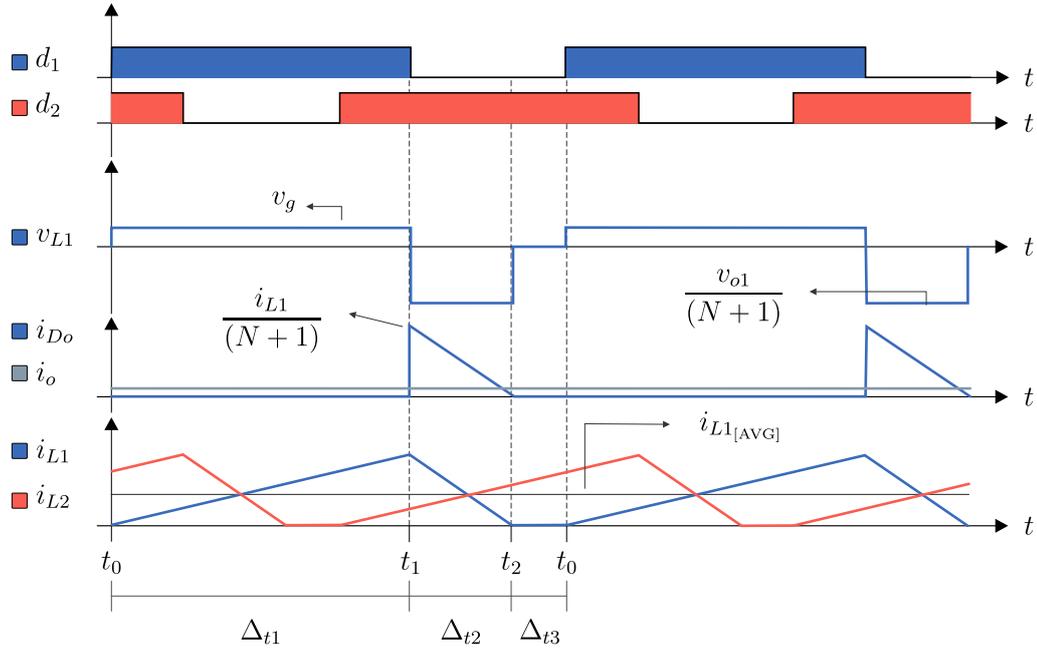


Figura 5.11 – Principais formas de onda do conversor III em MCD.

O valor da corrente máxima no indutor é obtida por,

$$i_{L1[\text{MAX}]} \triangleq \frac{v_g(d \times T_s)}{L_1} = \frac{v_{o1}}{L_1 f_s} \times \frac{d}{M}. \quad (5.16)$$

A desmagnetização do indutor ocorre em Δt_2 , sendo definido por,

$$i_{L1}(\Delta t_2) = i_{L1[\text{MAX}]} - \left[\frac{v_{o1}/(N+1) - v_g}{L_1} \times t \right] \Bigg|_0^{\Delta t_2}, \quad (5.17)$$

$$\Delta t_2 = \frac{i_{L1[\text{MAX}]} L_1 (N+1)}{v_{o1} - v_g (N+1)}. \quad (5.18)$$

Substituindo a [Equação 5.18](#) e a [Equação 5.16](#) na [Equação 5.15](#), a corrente de saída passa a ser expressa por,

$$i_o = \frac{v_{o1}}{2L_1 f_s} \times \frac{d^2}{M(M-N-1)}, \quad (5.19)$$

que resulta na corrente normalizada (\bar{i}_o) definida por,

$$\bar{i}_o \triangleq \frac{2L_1 f_s}{v_{o1}} = \frac{d^2}{M(M-N-1)}. \quad (5.20)$$

A partir da [Equação 5.20](#) o ganho estático em MCD é obtido matematicamente por,

$$M = \frac{(N+1)}{2} + \sqrt{\frac{d^2}{(\bar{i}_o)} + \frac{(N+1)^2}{4}}. \quad (5.21)$$

A região que delimita os dois modos de condução ocorre quando o ganho estático em MCC é igual ao ganho estático em MCD. Assim, ao isolar a razão cíclica da [Equação 5.14](#) e substituindo-a na [Equação 5.20](#), chega-se na região de fronteira entre os modos MCC e MCD,

$$\bar{i}_{\kappa\varepsilon} = \frac{(M-2N-1)^2}{M(M-N-1)(M+1)^2}. \quad (5.22)$$

Uma projeção gráfica da Equação 5.14, da Equação 5.21 e da Equação 5.22 é mostrada na Figura 5.12(a). Nesta figura a relação de transformação foi mantida com valor unitário, ademais a razão cíclica considera apenas valores acima de 0,5. Na Figura 5.12(b) são dispostas as curvas do conversor proposto e do conversor *boost*, ambos considerando uma operação em MCD. Nesta figura, nota-se que a região de descontinuidade do conversor proposto apresenta valor bem reduzido em relação ao conversor *boost*. Logo, o conversor proposto permite maiores variações na corrente de carga quando estiver em MCC, sem que isso coloque-o na região de MCD.

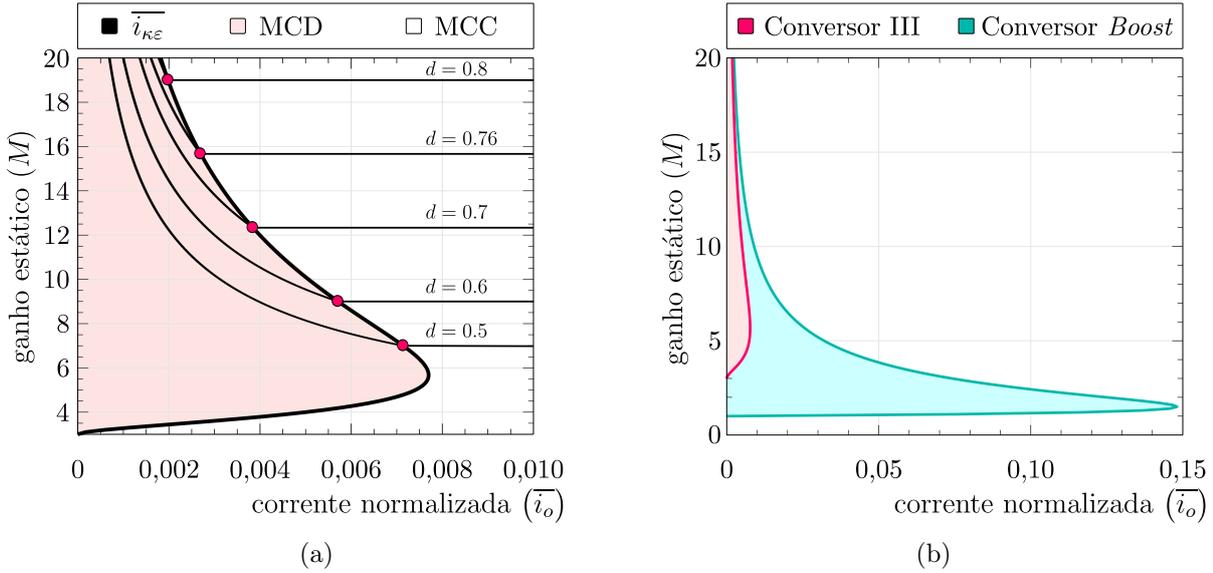


Figura 5.12 – Ganho estático do conversor III em MCD.

- (a) Considerando o conversor sem perdas, em função da corrente de saída normalizada \bar{i}_o para diferentes valores de razão cíclica.
 (b) Comparação do conversor proposto com o conversor *boost*.

5.3.3 Esforços de Tensão e Esforços de Corrente

Os esforços de tensão estão relacionados com os valores máximos durante a etapa de bloqueio e os esforços de corrente com os valores das correntes durante a etapa de condução.

5.3.3.1 Esforços de Tensão

A máxima tensão no interruptor s_1 ocorre na etapa 1 e para o interruptor s_2 na etapa 3. Sabendo que estas tensões são iguais, $v_{DS} = v_{DS1} = v_{DS2}$, tem-se então,

$$v_{DS} \triangleq \left\{ v_g + v_{L2}^{\text{III}} \right\} = \left[v_g + \frac{v_g \times d}{(1-d)} \right] = \frac{v_g}{(1-d)}. \quad (5.23)$$

De acordo com os circuitos equivalentes de cada estado topológico, as tensões $v_{Dm} = v_{Dm1} = v_{Dm2}$ e $v_{Do} = v_{Do1} = v_{Do2}$, sendo dadas por,

$$v_{Dm} \triangleq \left[v_{N22}^{\text{III}} + v_{Cm2} \right] = \frac{v_g(N)}{(1-d)}, \quad (5.24)$$

$$v_{Do} \triangleq [v_{o1} = v_{o2}] = \frac{v_g(N+1)}{(1-d)}. \quad (5.25)$$

5.3.3.2 Esforços de Corrente

Ao considerar que o conversor opera sem perdas, é possível relacionar a potência de entrada (P_i) com a potência de saída (P_o), ao assumir que $P_i = P_o$. Com isto é possível generalizar as tensões e correntes de entrada e de saída com o ganho estático do conversor, tal qual a expressão,

$$M \triangleq \frac{v_o}{v_g} = \frac{i_g}{i_o}. \quad (5.26)$$

O valor da corrente média nos indutores de entrada, L_1 e L_2 , é descrita por,

$$i_L \triangleq [i_{L1} = i_{L2}] = \frac{i_g + i_o}{2}, \quad (5.27)$$

substituindo a Equação 5.26 na Equação 5.27, chega-se em,

$$i_L = i_o \frac{(M+1)}{2}, \quad (5.28)$$

a máxima ondulação da corrente i_L , que ocorre durante o período de magnetização dos indutores de entrada, é dada pela seguinte relação,

$$\Delta_{iL} = \frac{v_g d}{L_1 f_s}. \quad (5.29)$$

As expressões definidas, associadas aos indutores de entrada, são sintetizadas na Tabela 5.1. Nesta tabela as notações [AVG], [MIN], [MAX] e [RMS] denotam, respectivamente, o valor: da corrente média, da corrente mínima, da corrente máxima e da corrente eficaz.

Tabela 5.1 – Correntes nos indutores do conversor III.

Δ_{iL}	$i_{L[\text{AVG}]}$	$i_{L[\text{MIN}]}$	$i_{L[\text{MAX}]}$	$i_{L[\text{RMS}]}$
$\frac{v_g d}{L_1 f_s}$	$i_o \frac{(M+1)}{2}$	$i_o \frac{(M+1)}{2} - \frac{\Delta_{iL1}}{2}$	$i_o \frac{(M+1)}{2} + \frac{\Delta_{iL1}}{2}$	$\approx i_{L[\text{AVG}]}$

As correntes nos diodos são obtidas a partir da análise gráfica das curvas da Figura 5.13. Isto posto, o valor da corrente média nos diodos é descrita por,

$$i_{D_o[\text{AVG}]} = i_{D_m[\text{AVG}]} = i_o. \quad (5.30)$$

O valor da corrente eficaz no diodo de saída, durante o período de bloqueio do interruptor (em $t_c = (1-d)T_s$), é obtida por,

$$i_{D_o[\text{RMS}]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_c} \left[\frac{(i_{\max} - i_{\min})t}{t_c} + i_{\min} \right]^2 dt} = \sqrt{\frac{i_{\max}^2 + i_{\max}i_{\min} + i_{\min}^2}{3} \frac{t_c}{T_s}}, \quad (5.31)$$

$$= \sqrt{\frac{(1-d)}{3} [i_{\max}^2 + i_{\max}i_{\min} + i_{\min}^2]}, \quad (5.32)$$

em que, $i_{\max} = \frac{i_{L[\text{MAX}]}}{(N+1)}$ e $i_{\min} = \frac{i_{L[\text{MIN}]}}{(N+1)}$.

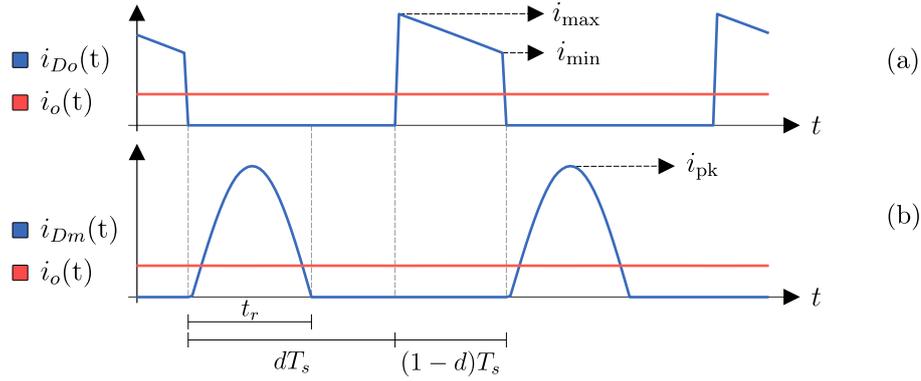


Figura 5.13 – Correntes nos diodos. (a) No diodo de saída. (b) No diodo da VMC.

Fazendo uso dos dados da Tabela 5.1, chega-se na Equação 5.33, com valor aproximado dado pela Equação 5.34,

$$i_{Do[RMS]} = \sqrt{\frac{(1-d)}{3} \times \frac{v_g^2 d^2 (d^2 - 5d + 7)}{L_1^2 f_s^2 (1-d)^2 (N+1)^2}}, \quad (5.33)$$

$$i_{Do[RMS]} \approx i_o \sqrt{\frac{1}{(1-d)}}. \quad (5.34)$$

O valor da corrente eficaz nos diodos das células multiplicadoras pode ser determinada ao considerar o seu valor de pico, que é obtido por meio do valor médio da corrente de saída, dada por,

$$i_o \triangleq \frac{1}{T_s} \int_0^{t_r} i_{pk} \sin(\omega t) dt = \frac{2f_s i_{pk} \cancel{\text{sen}\left(\frac{\omega d}{2f_s}\right)}^{\rightarrow=1}}{\omega}, \quad (5.35)$$

isolando i_{pk} da Equação 5.35 chega-se em,

$$i_{pk} = i_o \frac{\omega}{2f_s}. \quad (5.36)$$

Logo, o valor eficaz da corrente em D_m corresponde à,

$$i_{Dm[RMS]} \triangleq \sqrt{\frac{1}{T_s} \int_0^{t_r} [i_{pk} \sin(\omega t)]^2 dt}, \quad (5.37)$$

$$= \frac{\sqrt{i_{pk}^2 [2\omega t_r - \cancel{\text{sen}(2\omega t_r)}]^{\rightarrow=0}}}{2}, \quad (5.38)$$

$$= i_{pk} \sqrt{\frac{t_r f_s}{2}}, \quad (5.39)$$

$$= i_o \sqrt{\frac{\omega^2 t_r}{8f_s}}. \quad (5.40)$$

As correntes nos capacitores são descritas pelas seguintes expressões,

$$i_{Co[RMS]} = \sqrt{i_{Do[RMS]}^2 - i_{Do[AVG]}^2} = i_o \sqrt{\frac{d}{(1-d)}}, \quad (5.41)$$

$$i_{Cm[RMS]} = \sqrt{i_{Do[RMS]}^2 + i_{Dm[AVG]}^2} = i_o \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}}, \quad (5.42)$$

$$i_{C1[RMS]} = N \times i_{Cm[RMS]} = i_o N \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}}. \quad (5.43)$$

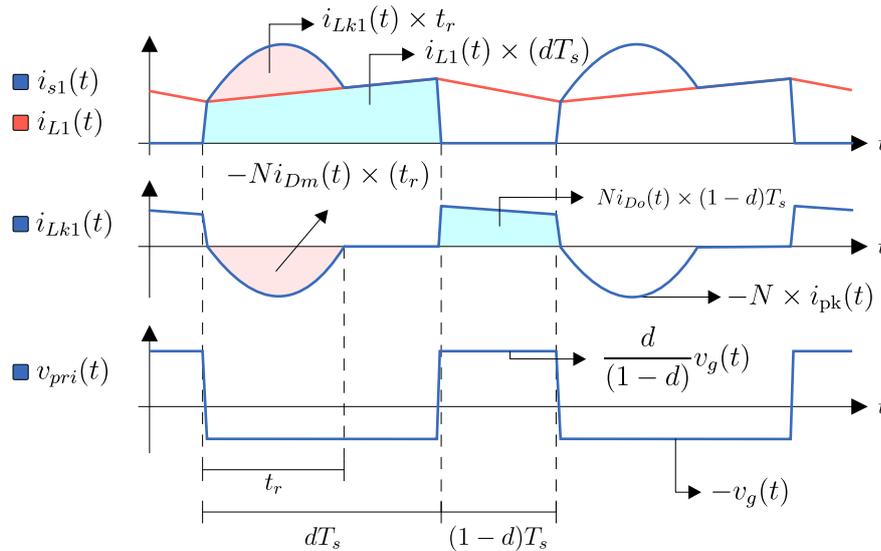


Figura 5.14 – Corrente em s_1 , corrente em L_1 , corrente e tensão no autotransformador.

O valor da corrente média nos interruptores, ao considerar as curvas da Figura 5.14 e assumindo que $i_{s1[AVG]} = i_{s1[AVG]} = i_{s2[AVG]}$, é definida por,

$$i_{s[AVG]} \triangleq \frac{1}{T_s} \left[\int_0^{t_r} \left[Ni_{pk} \sin(\omega t) + \left(i_{L[MIN]} + \frac{v_g t}{L_1} \right) \right] dt + \int_{t_r}^{dT_s} \left(i_{L[MIN]} + \frac{v_g t}{L_1} dt \right) \right], \quad (5.44)$$

$$= di_{L[MIN]} + \frac{d^2 v_g}{2L_1 f_s} + Ni_o \sin(\omega t_r / 2), \quad (5.45)$$

$$= d \left[\frac{i_o(M+1)}{2} - \frac{\Delta i_L}{2} \right] + \frac{d^2 v_g}{2L_1 f_s} + Ni_o = i_o \frac{2N + d(M+1)}{2}. \quad (5.46)$$

Já o valor da corrente eficaz $i_{s[RMS]}$ é obtida por meio de,

$$i_{s[RMS]} \triangleq \left[i_{s[AVG]} + Ni_{Dm[AVG]} \right] = i_o \frac{4N + d(M+1)}{2} \quad (5.47)$$

As correntes nos autotransformadores, primário e secundário, são dadas por,

$$i_{Pri[RMS]} \triangleq \left[i_{C1[RMS]} \right] = (i_o \times N) \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}}, \quad (5.48)$$

$$i_{Sec[RMS]} \triangleq \left[i_{Cm[RMS]} \right] = i_o \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}}. \quad (5.49)$$

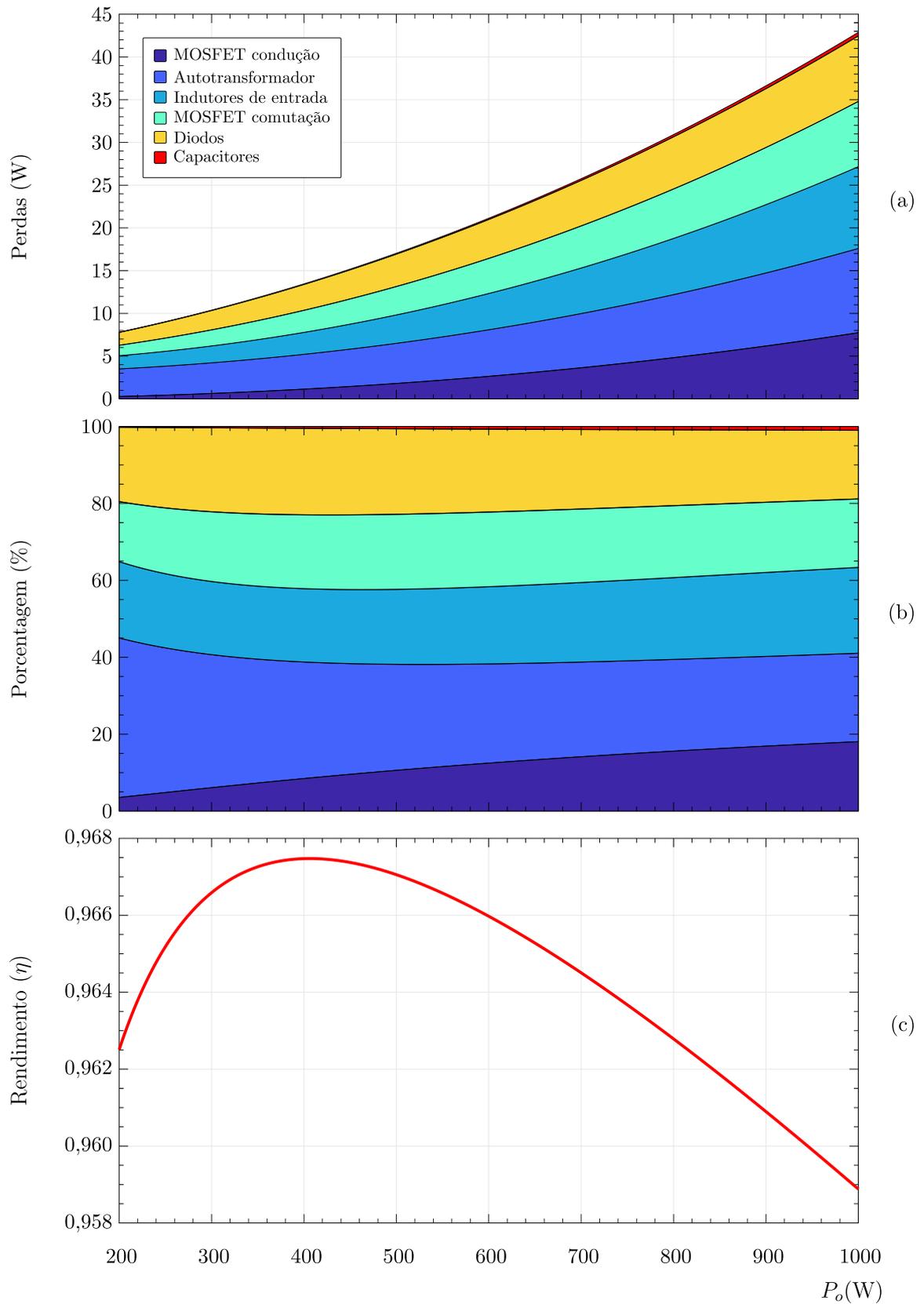


Figura 5.16 – Estimativa das perdas teóricas no conversor III

(a) Distribuição das perdas totais (W).

(b) Distribuição das perdas totais em percentual (%).

(c) Rendimento (η).

5.3.5 Análise de Sensibilidade da Razão Cíclica

Uma forma de avaliar as variações da razão cíclica em torno de um ponto de operação e o seu efeito no ganho estático do conversor pode ser compreendida por meio da análise de sensibilidade (S) [198, 199]. A expressão que relaciona essas variáveis, neste caso tensão de saída (v_o) e razão cíclica (d), é descrita por,

$$S_d^{v_o} \triangleq \left[\frac{\partial v_o}{\partial d} \times \frac{d}{v_o} \right] = \frac{\Delta v_o}{\Delta d} \times \frac{d}{v_o}. \quad (5.52)$$

Aplicando esta metodologia ao conversor *boost* e ao Conversor III, chega-se em,

$$S_d^{v_o} = \begin{cases} \frac{d}{(1-d)}, & \rightarrow \text{conversor } boost, \\ \frac{2d(N+1)}{(1-d)(d+2N+1)}, & \rightarrow \text{conversor III.} \end{cases} \quad (5.53)$$

As equações acima são expressas graficamente conforme as curvas da [Figura 5.17](#). A partir desta figura nota-se que o conversor proposto, mesmo com ganho estático superior, apresenta sensibilidade a variação da razão cíclica semelhante ao conversor *boost*. Assim, pequenas variações na razão cíclica apresenta efeito semelhante nos dois conversores.

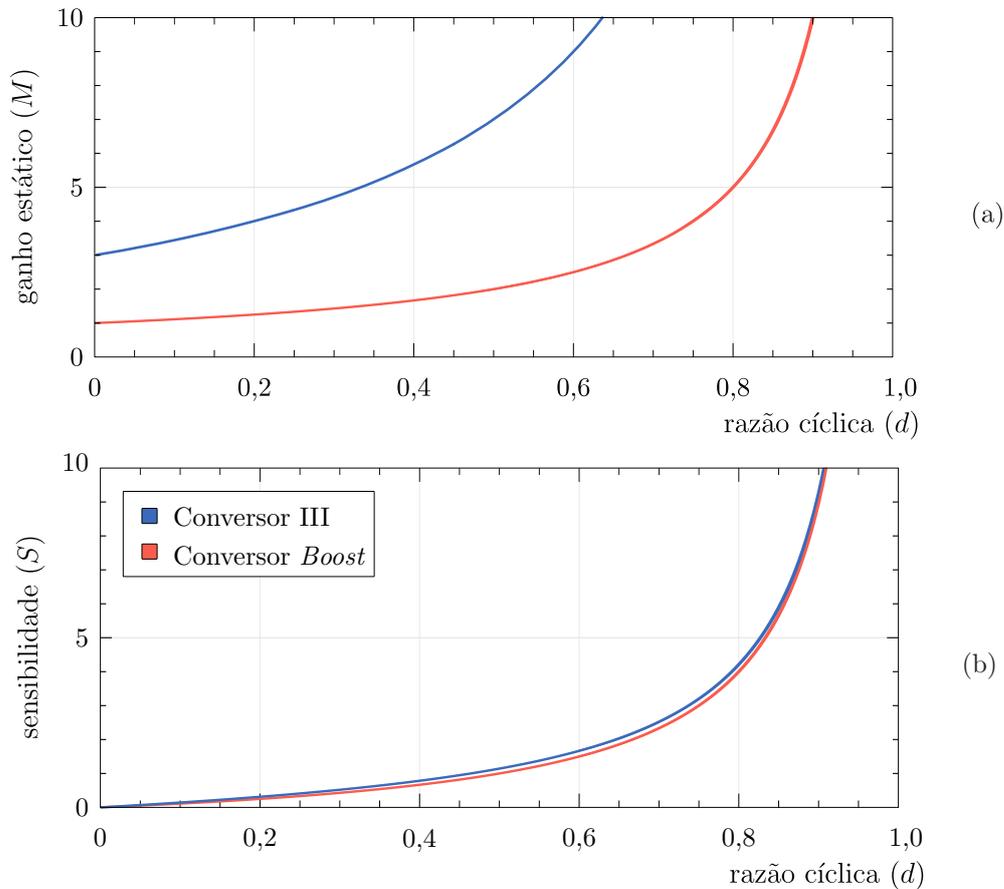


Figura 5.17 – Comparação entre o conversor III e o conversor *boost*.

(a) Ganho estático (M). (b) Sensibilidade (S).

5.3.6 Análise Dinâmica

A modelagem do conversor, ou seja uma análise dinâmica orientada ao controle é descrita nesta seção. Para que isto seja possível, ao conversor III, algumas simplificações e concessões devem ser feitas, a fim de permitir a obtenção de um modelo dinâmico que contemple as dinâmicas dominantes do conversor proposto. Seguindo a metodologia de [200], de acordo com o procedimento descrito no Apêndice E, chega-se nas funções de transferência de interesse ($FT(s)$). As expressões características, considerando os valores listados na Tabela 5.6, são expressas por,

$$FT_A(s) \triangleq \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} = \frac{7e5s^3 + 2,47e13s^2 + 1,12e20s + 1,23e22}{s^4 + 3,52e7s^3 + 1,63e14s^2 + 9,14e16s + 4,33e20}, \quad (5.54)$$

$$FT_B(s) \triangleq \frac{\tilde{v}_{o1}(s)}{\tilde{d}(s)} = \frac{5,31e4s^3 + 1,55e12s^2 + 7,11e18s + 3,51e23}{s^4 + 3,52e7s^3 + 1,63e14s^2 + 9,14e16s + 4,33e20}, \quad (5.55)$$

$$FT_C(s) \stackrel{\text{def}}{=} \frac{\tilde{v}_{o1}(s)}{\tilde{i}_{L1}(s)} \triangleq \frac{\text{Equação 5.55}}{\text{Equação 5.54}} = \frac{531s^3 + 1,55e10s^2 + 7,11e16s + 3,51e21}{7e3s^3 + 2,47e11s^2 + 1,12e18s + 1,23e20}. \quad (5.56)$$

A fim de avaliar as expressões obtidas foi realizada uma simulação, na qual a razão cíclica recebe pequenas variações em torno de um ponto de operação. Para isto, a razão cíclica recebeu um degrau positivo em 1%, que colocou o conversor em um outro ponto de operação. Após o conversor encontrar este novo ponto de operação, ou seja, após o regime transitório — então, a razão cíclica recebeu um degrau negativo de 1%, com isso o conversor retorna ao ponto inicial de operação. Nos dois casos, mesmo considerando uma simplificação no circuito original, as funções de transferência mostraram-se com valores similares aos apresentados pelo circuito simplificado. Estas características podem ser observadas na Figura 5.18. Nesta figura são mostradas as curvas da tensão de saída (\tilde{v}_{o1}) e da corrente de entrada (\tilde{i}_{L1}), frente as variações impostas na razão cíclica (\tilde{d}).

Outro teste comumente empregado afim de validar funções de transferência consiste na análise de resposta em frequência. Este método baseia-se na aplicação de pequenas perturbações, com frequência variável, na razão cíclica. Assim é possível obter diagramas de Bode, que contemplam a magnitude e a fase das FTs frente à essas pequenas variações. Tal expediente foi empregado nas funções obtidas e no circuito original, por intermédio de uma simulação no *software* PSIM. As formas de onda são mostradas na Figura 5.19 — em Figura 5.19(a) para a tensão de saída \tilde{v}_{o1} e em Figura 5.19(b) para a corrente de entrada \tilde{i}_{L1} .

Os resultados obtidos mostram que para a tensão de saída as formas de onda (simulado e modelo) mostraram-se com formatos semelhantes, porém com valores de amplitude apresentando algumas diferenças. Isto pode ser atribuído a simplificação realizada (que retirou do modelo a dinâmica associada ao autotransformador). Assim, é necessário prever essas diferenças no estágio de controle do conversor. Já as formas de onda (magnitude e fase) da corrente de entrada mostraram-se com mais semelhanças (em formato e em

amplitude) e com poucas diferenças — no entanto, estas diferenças também devem ser observadas durante a especificação dos controladores.

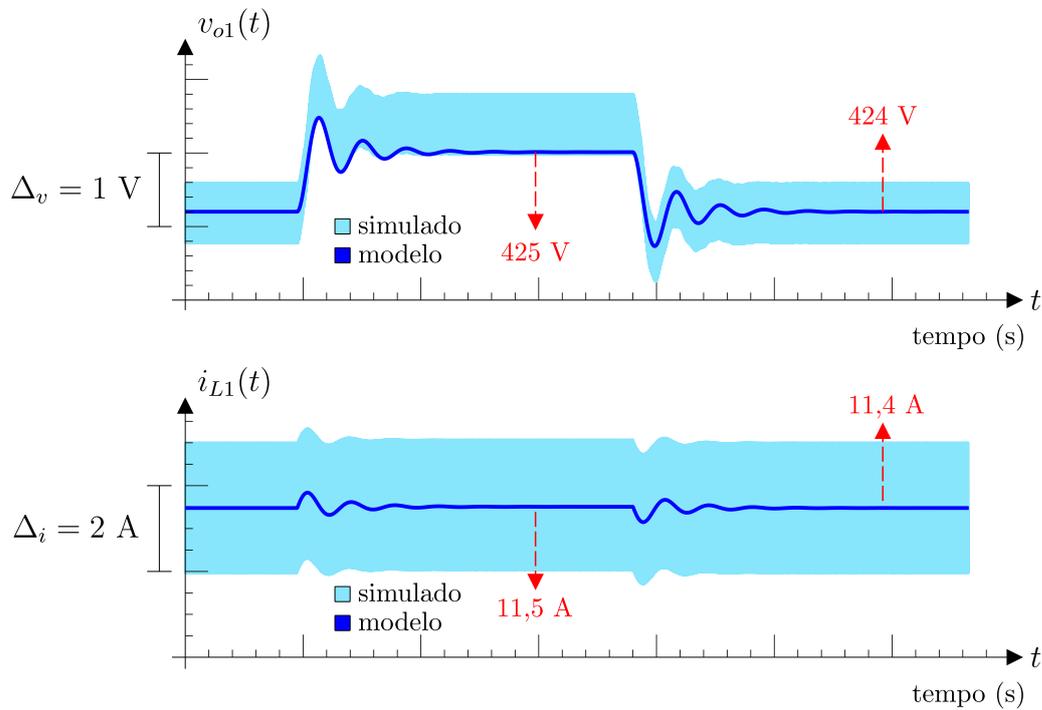


Figura 5.18 – Validação dos modelos via resposta ao degrau de razão cíclica: do modelo médio de pequenos sinais e do modelo comutado/simulado, [escala de tempo 10 ms/div].
 (a) resposta ao degrau para a tensão de saída (\tilde{v}_{o1}/\tilde{d}).
 (b) resposta ao degrau para a corrente de entrada (\tilde{i}_{L1}/\tilde{d}).

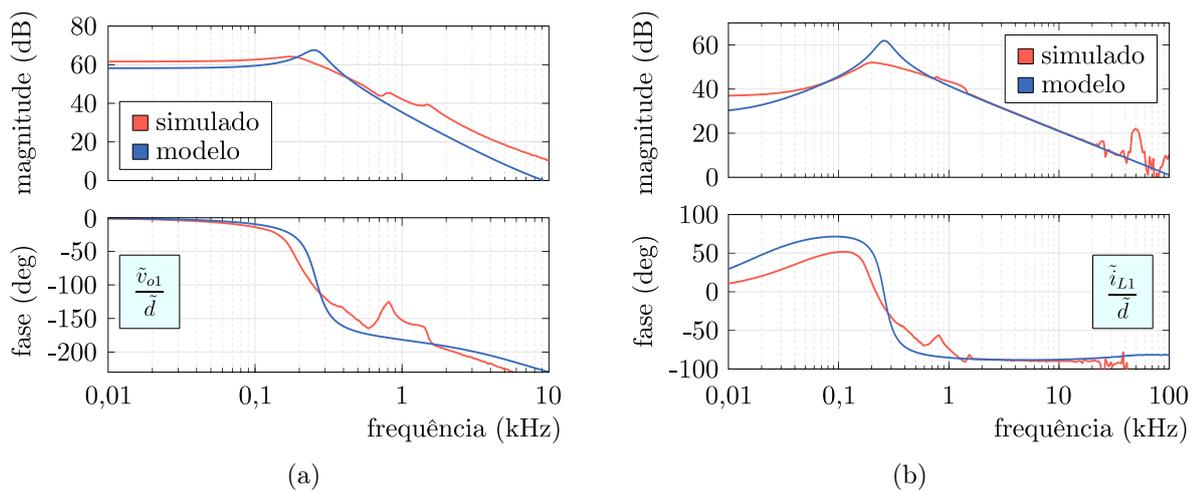


Figura 5.19 – Validação dos modelos via resposta em frequência: do modelo médio de pequenos sinais e do modelo comutado/simulado.
 (a) Diagrama de Bode da tensão de saída (\tilde{v}_{o1}/\tilde{d}).
 (b) Diagrama de Bode da corrente de entrada (\tilde{i}_{L1}/\tilde{d}).

5.3.7 Projeto dos Controladores

O projeto dos controladores desenvolvidas nesta seção segue a mesma metodologia desenvolvida na [subseção 3.4.7](#), do [Capítulo 3](#). Isto é, para a definição dos controladores aplicados ao conversor III, inicialmente utiliza-se dos procedimentos descritos no [Apêndice F](#); assim como faz uso das equações descritas no [Apêndice E](#), que foram validadas por meio da [Figura 5.18](#) e da [Figura 5.19](#), discutidas na [subseção 5.3.6](#).

Ao aplicar essa metodologia obtêm-se os parâmetros listados na [Tabela 5.2](#). Ao considerar os dados dessa tabela é possível fazer uma verificação do comportamento dinâmico do conversor, a partir da resposta em frequência, tanto do sistema sem a atuação dos controladores e com a atuação dos controladores — isso pode ser visto na [Figura 5.21](#).

Tabela 5.2 – Parâmetros de controle para o conversor III.

Controle de Corrente				Controle de Tensão			
Requisitos		Resultados		Requisitos		Resultados	
ω_{ci}	2,00 kHz	ω_{zi}	275,880 Hz	ω_{cv}	200 Hz	ω_{zv}	145,813 Hz
$m_{\phi i}$	60°	k_{pi}	0,186	$m_{\phi v}$	60°	k_{pv}	4,210

As figuras de resposta em frequência, da função que modela a corrente de entrada e da função do modelo da tensão de saída, mostram que o conversor pode operar com estabilidade e com rejeição à perturbação. Assim sendo, na sequência é possível realizar uma simulação que visa observar a ação dos controladores, a partir de degraus de carga e também de degraus na tensão de entrada, conforme a [Figura 5.22](#) e a [Figura 5.23](#). Isso permite uma simulação do conversor conforme o circuito da [Figura 5.20](#), que controla a tensão de saída de forma indireta ao controlar as tensões de saída em cada fase.

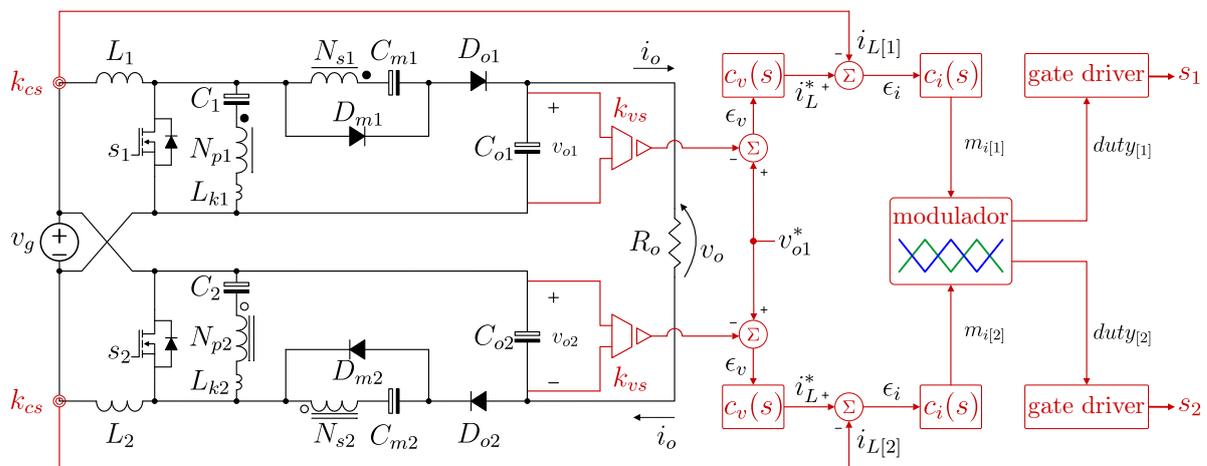


Figura 5.20 – Proposta de controle do conversor proposto III.

Os resultados de simulação mostram que o procedimento (especificação dos controladores) mostrou-se eficiente. Isto porque a corrente de entrada após o período de oscilação,

ou seja, em regime permanente seguiu o valor estipulado pela referência. Característica semelhante é observada na tensão de saída, que em regime estacionário encontra o ponto de operação conforme o valor de referência, no qual, $v_o = v_{o1} + v_{o2} - v_g$. Tais resultados mostram que o conversor III, em malha fechada, apresentou rejeição de perturbação em regime permanente, com seguimento de referência com erro nulo.

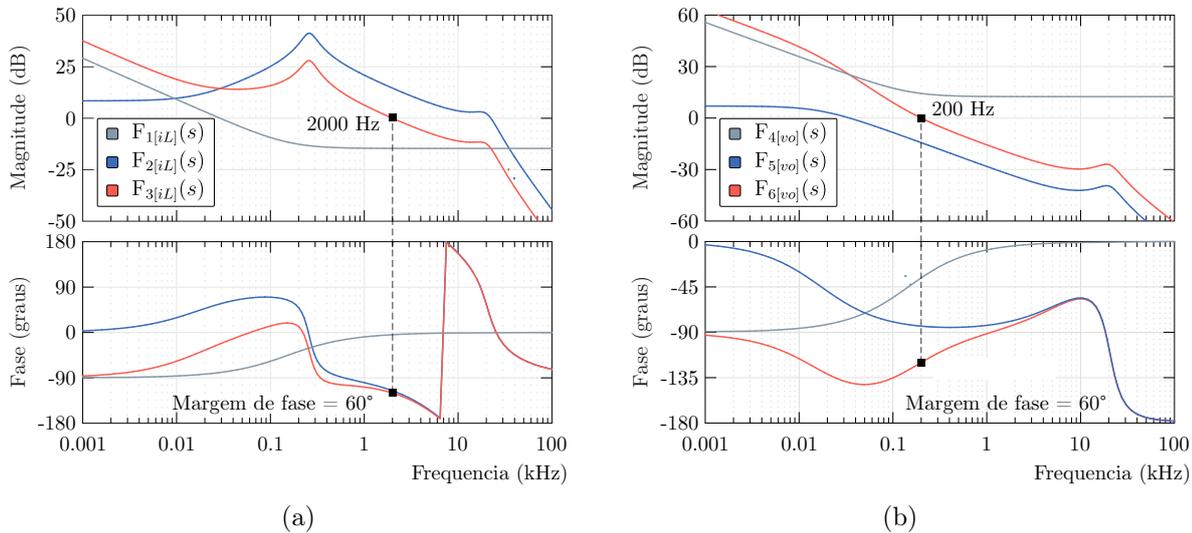


Figura 5.21 – Resposta em frequência do conversor III com a ação dos controladores. (a) Controle da corrente de entrada. (b) Controle da tensão de saída.

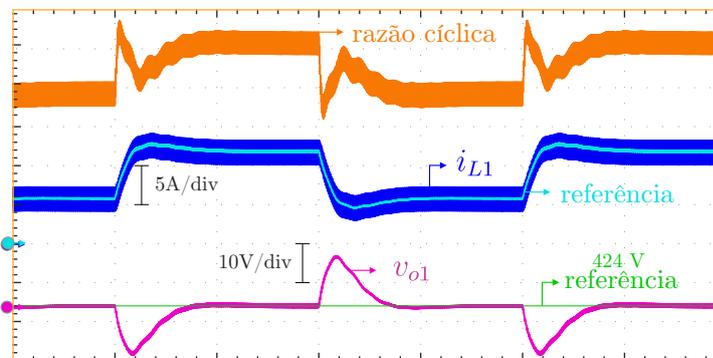


Figura 5.22 – Conversor III em malha fechada considerando degraus de carga.

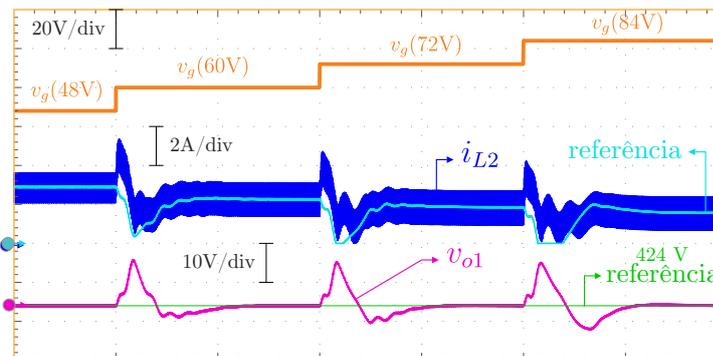


Figura 5.23 – Conversor III em malha fechada com degraus na tensão de entrada.

5.3.8 Comparação de Desempenho

Uma forma de comparar as características de um conversor, como já realizada nos capítulos anteriores, é confrontá-lo com outros conversores que apresentem atributos semelhantes — a partir de figuras, gráficos e tabelas, por exemplo. Para isto, de acordo com a literatura, e por terem características semelhantes, foram selecionados os conversores apresentados em [201, 202, 203, 204].

Contudo, uma comparação (dependendo do número de variáveis escolhidas) pode não ser justa, pois os conversores, mesmo semelhantes, apresentam aspectos singulares. Assim sendo, com a finalidade de tornar mais justa essa comparação foi concebida a [Tabela 5.3](#), com a listagem de alguns indicadores de cada conversor. Além disto são dispostas duas figuras. A primeira, a partir de um gráfico radar mostra algumas variáveis (quantidade de componentes, potência processada, ganho estático, rendimento e a sensibilidade da razão cíclica) que permitem uma comparação quantitativa entre os conversores, conforme a [Figura 5.24](#). Já a [Figura 5.25](#), mostra: (a) o ganho estático, (b) a tensão de bloqueio nos interruptores e (c) a tensão de bloqueio do diodo de saída.

Tabela 5.3 – Comparação entre o conversor III com outros conversores de elevado ganho estático.

Parâmetro	Conversor				Proposto
	em [201]	em [202]	em [203]	em [204]	
Qtde de interruptores	1	2	2	2	2
Qtde de diodos	3	2	6	6	4
Qtde de capacitores	4	5	5	5	6
Qtde de núcleos	2	2	3	3	4
Qtde de bobinas	3	3	5	7	6
Ganho estático (M)	$\frac{(N+2)}{(1-d)}$	$\frac{(N+1)}{(1-d)}$	$\frac{2(N+1)}{(1-d)}$	$\frac{2(N+1)+n}{(1-d)}$	$\frac{(2N+D+1)}{(1-d)}$
Tensão de bloqueio interruptor (v_s/v_o)	$\frac{1}{(N+2)}$	$\frac{1}{(N+1)}$	$\frac{1}{2(N+1)}$	$\frac{1}{2(N+1)+n}$	$\frac{1}{(2N+d+1)}$
Tensão de bloqueio diodo (v_{D_o}/v_o)	$\frac{N+1}{(N+2)}$	$\frac{N}{(N+1)}$	$\frac{2N+1}{2(N+1)}$	$\frac{2N+n+1}{2(N+1)+n}$	$\frac{N+1}{(2N+d+1)}$
Corrente de entrada	contínua	contínua	contínua	contínua pulsante	contínua
<i>Interleaved</i>	✗	✗	✓	✓	✓
Frequência (f_s)	100 kHz	100 kHz	100 kHz	20 kHz	50 kHz
Rendimento máximo	96,6%	96,7%	96,1%	97,6%	94,7%
Rendimento em plena carga	95,6%	95,4%	95,4%	96,9%	93,0%
Potência	500 W	500 W	1 kW	1,3 kW	1 kW
Ganho	10,55	10,55	9,5	12	16,67
v_g/v_o (V)	36/380	36/380	40/380	50/600	48/800

O número de componentes do conversor proposto, conforme a [Figura 5.24](#), mostra-se alinhada com os conversores de [203, 204], sendo consideravelmente maiores que [201, 202] — embora em [201, 202] apresentem ganho estático menor. A potência processada do conversor proposto é menor apenas que [204] — porém apresenta menor número de componentes que este. O ganho estático do conversor proposto é o maior de todos —

embora apresente o menor rendimento. Em relação ao rendimento os resultados para todos os conversores mostraram-se entre 93% e 97%. Por fim, a sensibilidade do ganho estático em relação a razão cíclica mostrou-se com grande similaridade entre os conversores sob comparação. Isto mostra que ambos tendem a apresentar um comportamento semelhante frente a alterações na razão cíclica, que neste caso foi fixada em $d = 0,75$.

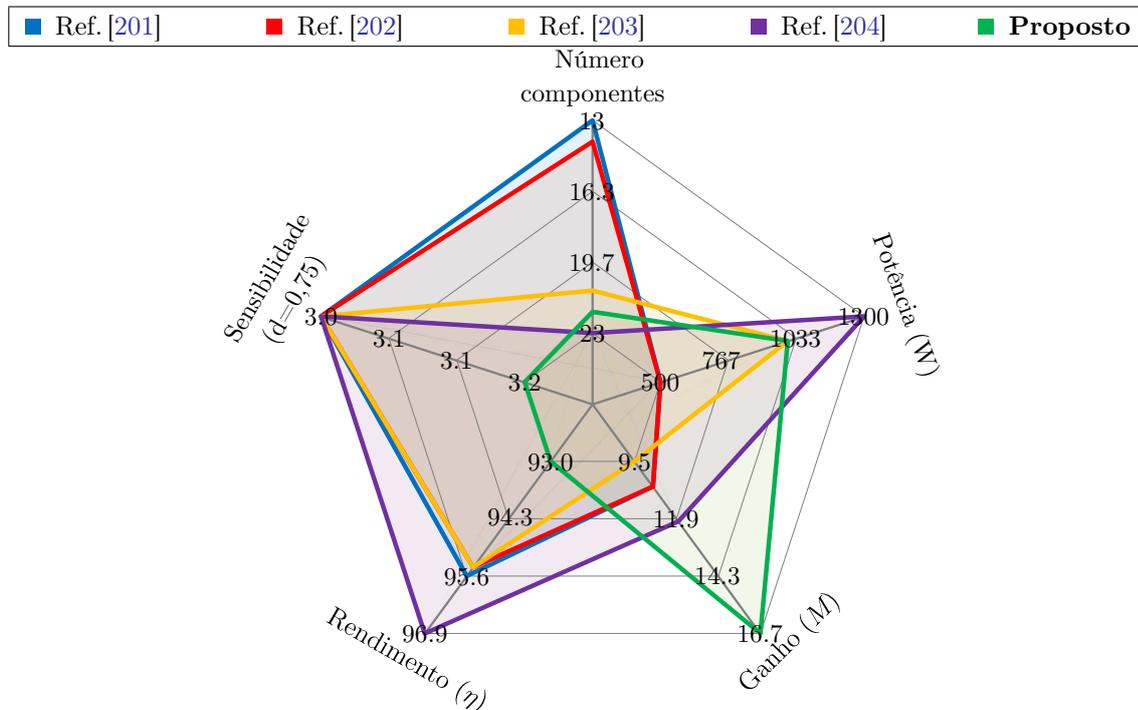


Figura 5.24 – Comparação quantitativa entre o conversor III com outros conversores

Em relação ao ganho de tensão, conforme a Figura 5.25(a) com $N = 1$, o conversor III apresenta um ganho estático um pouco abaixo ao conversor apresentado em [204], um ganho semelhante ao conversor apresentado em [203] e dispõem de um ganho de tensão maior em relação aos conversores propostos em [201] e [202].

Com relação às tensões de bloqueio as quais os interruptores são submetidos, de acordo com as curvas da Figura 5.25(b), o conversor proposto tem um valor de tensão dos mais reduzidos quando comparado aos demais conversores, no qual apenas o conversor de [204] apresenta um valor menor da tensão de bloqueio. Nesta mesma figura, nota-se que os conversores do tipo *interleaved* apresentam as menores tensões de bloqueio.

Ao analisar a tensão do diodo de saída, de acordo com a Figura 5.25(c), o conversor proposto é o único que apresenta uma redução nesta tensão ao passo de um aumento na relação de transformação do autotransformador. Ademais o Conversor III, devido a sua configuração série na saída, proporciona aos diodos de saída uma tensão próxima da metade da tensão total de saída do conversor.

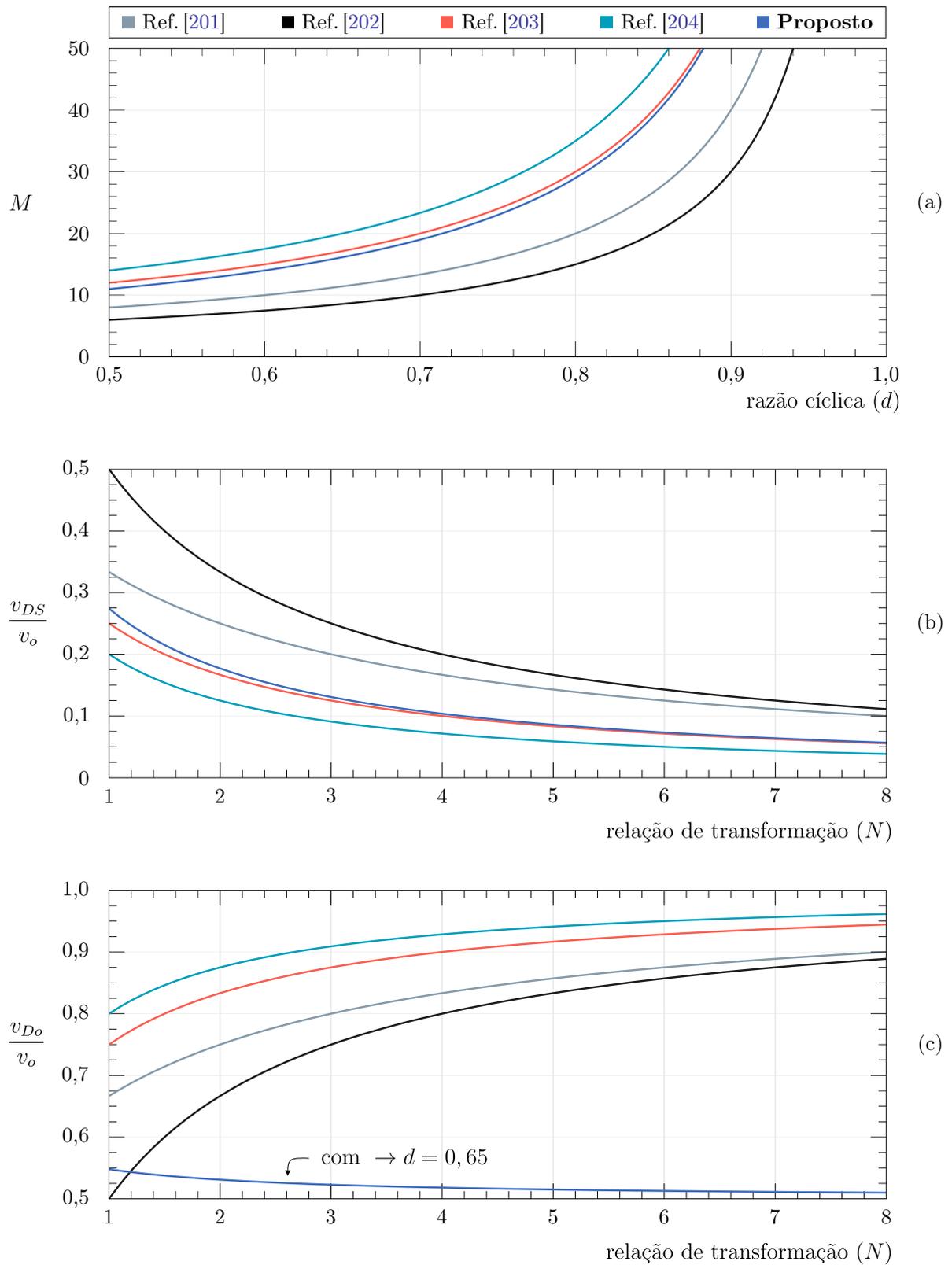


Figura 5.25 – Comparação entre o conversor III com outros conversores.

- (a) Ganho estático (M).
- (b) Tensão normalizada (v_{DS}/v_o).
- (c) Tensão normalizada (v_{Do}/v_o).

5.4 PROJETO DO CONVERSOR

Nesta seção é efetuada a definição dos parâmetros de projeto para o conversor proposto, que servirão como ponto de partida para a especificação dos componentes. Para isto alguns valores de base são relacionados e listados na [Tabela 5.4](#).

Tabela 5.4 – Parâmetros de projeto do conversor III.

Parâmetro	Especificação
Tensão de entrada (v_g)	48 V
Relação de transformação do autotransformador (N)	2
Frequência de comutação (f_s)	50 kHz
Ondulação percentual da corrente dos indutores ($\Delta_{iL\%}$)	30%
Ondulação percentual da tensão nos capacitores ($\Delta_{vc\%}$)	1%
Tensão de saída (v_o)	800 V
Potência de saída (P_o)	1000 W

Com base nos dados da [Tabela 5.4](#), o ganho estático, a razão cíclica e a corrente média de entrada, com $P_i = P_o$, são obtidos por,

$$M \triangleq \left[\frac{v_o}{v_g} \right] = \frac{800}{48} = 16,667, \quad (5.57)$$

$$d \triangleq \left[\frac{M - 2N - 1}{M + 1} \right] = \frac{16,667 - (2 \times 2) - 1}{(16,667 + 1)} = 0,66, \quad (5.58)$$

$$i_g \triangleq \left[\frac{P_i}{v_g} \right] = \frac{1000}{48} = 20,83 \text{ A}. \quad (5.59)$$

A partir das expressões acima é possível definir a corrente de saída (i_o) e a resistência de carga (R_o), que são dadas por,

$$i_o \triangleq \left[\frac{P_o}{v_o} \right] = \frac{1000}{800} = 1,25 \text{ A}, \quad (5.60)$$

$$R_o \triangleq \left[\frac{v_o}{i_o} \right] = \frac{800}{1,25} = 640 \ \Omega. \quad (5.61)$$

5.4.1 Especificação da Indutância dos Indutores

A corrente média dos indutores de entrada e a sua ondulação de corrente são obtidas matematicamente por,

$$i_{L[\text{AVG}]} \triangleq \left[i_o \frac{M + 1}{2} \right] = 1,25 \times \frac{(16,667 + 1)}{2} = 11,04 \text{ A}, \quad (5.62)$$

$$\Delta_{iL} \triangleq \left[i_{L[\text{AVG}]} \frac{\Delta_{iL\%}}{100} \right] = 11,04 \times \frac{30}{100} = 3,31 \text{ A}. \quad (5.63)$$

Logo, o valor da indutância destes indutores pode ser especificada via,

$$L_1 \triangleq \left[\frac{v_g d}{\Delta_{iL} f_s} \right] = \frac{48 \times 0,66}{3,31 \times 50.000} \approx 190 \ \mu\text{H}. \quad (5.64)$$

A indutância mínima, na qual o conversor opera em modo crítico, sem entrar na região de corrente descontínua, pode ser obtida por via de,

$$i_{L[\text{MIN}]} \triangleq 0 = \left[i_o \frac{(M+1)}{2} - \frac{\Delta_{iL}}{2} \right] \Rightarrow i_o \frac{(M+1)}{2} - \frac{v_g d}{2L_1 f_s} = 0, \quad (5.65)$$

$$L_1 \triangleq \left[\frac{v_g}{i_o} \times \frac{d}{f_s(M+1)} \right] = \frac{48}{1,25} \times \frac{0,66}{(50\text{E}3) \times (16,667+1)} \approx 28 \mu\text{H}. \quad (5.66)$$

5.4.2 Especificação dos Autotransformadores

A especificação e projeto dos autotransformadores utiliza a metodologia descrita em [188], especificamente nos procedimentos adotados no Capítulo 4 de [188], que versa sobre o dimensionamento de transformadores. Para tanto, de acordo com os autores, é preciso determinar os valores eficazes da corrente e da tensão dos ATs,

$$i_{pri[\text{RMS}]} \triangleq (i_o \times N) \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}}, \quad (5.67)$$

$$v_{pri[\text{RMS}]} \triangleq v_g \frac{d}{(1-d)} = 48 \frac{0,66}{(1-0,66)} \approx 66,8 \text{ V}. \quad (5.68)$$

A partir da [Equação 5.67](#) observa-se que existe uma dependência do valor da frequência de ressonância, que por sua vez depende do valor da indutância L_{k1} . Porém, o valor desta indutância é dependente diretamente de valores experimentais — obtidos na prática durante a etapa de confecção do autotransformador. Assim sendo, a fim de atender um tempo de ressonância pré-definido, uma alternativa é ajustar o valor desta indutância por meio de simulações. De acordo com esta premissa foi especificado um tempo de ressonância próximo de ($T_s/2 = 10 \mu\text{s}$), para um valor comercial de capacitância para C_1 e C_m de $10 \mu\text{F}$, que leva à uma indutância em L_{k1} de 400 nH . Verificando,

$$t_r \triangleq \pi \sqrt{L_{eq} \times C_{eq}}, \text{ com, } \begin{cases} L_{eq} \triangleq (N^2 + 1)L_{k1} & \rightarrow (2^2 + 1)(400\text{E} - 9) = 2 \mu\text{H}, \\ C_{eq} \triangleq \frac{C_1 \times C_m}{C_1 + C_m} & \rightarrow \left(\frac{10 \times 10}{10 + 10} \right) (\text{E} - 6) = 5 \mu\text{F}, \end{cases} \quad (5.69)$$

$$= \pi \sqrt{(2\mu) \times (5\mu)} = 10 \mu\text{s}. \quad (5.70)$$

Com base nisto obtém-se o valor da frequência de ressonância,

$$\omega \triangleq \frac{1}{\sqrt{L_{eq} \times C_{eq}}} = \frac{1}{\sqrt{(2\mu) \times (5\mu)}} = 2\pi 50,324\text{E}3 \text{ rad/s}, \quad (5.71)$$

então,

$$i_{pri[\text{RMS}]} \triangleq i_o \frac{N\omega}{f_s} \sqrt{\frac{t_r f_s}{8} + \frac{f_s^2}{(1-d)\omega^2}}, \quad (5.72)$$

$$= 1,25 \times \frac{(2 \times 316,2\text{E}3)}{50\text{E}3} \sqrt{\frac{(10\text{E} - 6) \times (50\text{E}3)}{8} + \frac{(50\text{E}3)^2}{(1-0,66)(316,2\text{E}3)^2}}, \quad (5.73)$$

$$= 5,83 \text{ A}. \quad (5.74)$$

5.4.3 Especificação da Capacitância dos Capacitores

Para o capacitor ressonante é possível obter o valor da sua capacitância por,

$$C_1 \triangleq \left[\frac{C_2 \times C_{eq}}{C_2 - C_{eq}} \right] = \frac{10 \times 5}{10 - 5} \mu = 10 \mu\text{F}, \quad (5.75)$$

em casos em que $C_1 = C_m$ a expressão abaixo também é válida,

$$C_1 \triangleq \left[\frac{t_r^2}{\pi^2} \times \frac{2}{L_{eq}} \right] = \frac{10\mu^2}{\pi^2} \times \frac{2}{2\mu} = 10 \mu\text{F}. \quad (5.76)$$

Outra metodologia para escolha do capacitor ressonante leva em consideração os dados experimentais dos autotransformadores. Assim, com base no valor das indutâncias não-acopladas, juntamente com as equações desenvolvidas, é possível traçar algumas curvas que relacionam o valor da indutância e da capacitância do tanque ressonante. Com base nisso foi obtida a [Figura 5.26](#).

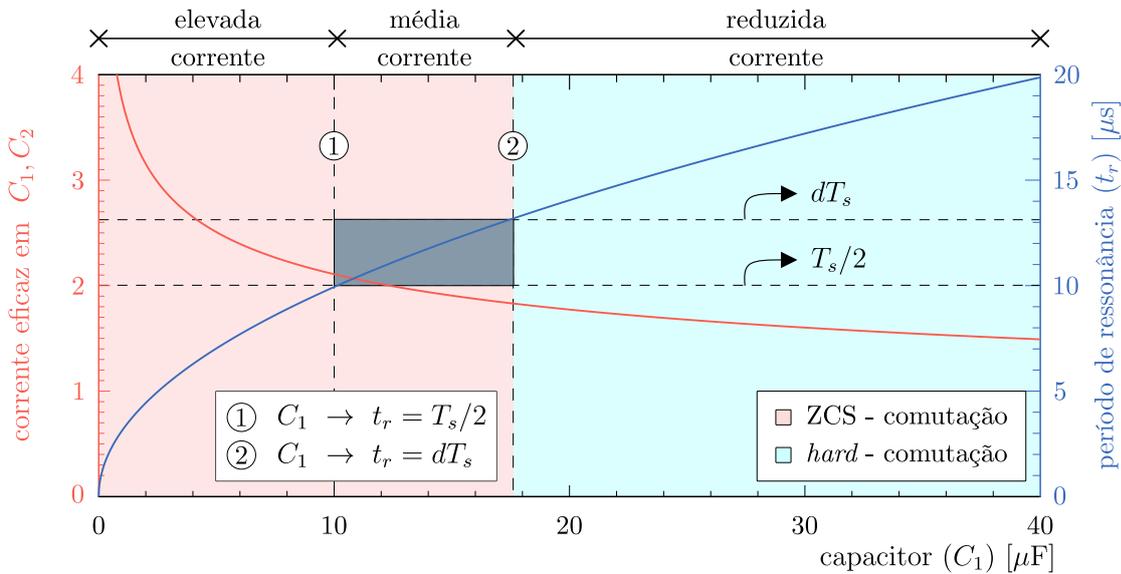


Figura 5.26 – Método gráfico para especificação dos capacitores ressonantes C_1 e C_2 .

A [Figura 5.26](#) apresenta duas regiões em destaque: (a) região em tom de rosa no gráfico (operação em ARF) no qual o período de condução dos interruptores é maior que o período de ressonância, assim permite comutação em ZCS para os diodos e; (b) a região em tom de azul no gráfico (operação em BRF) quando o período de ressonância t_r é maior que o período de condução dos interruptores, nesse caso a comutação é dissipativa.

Dentro das regiões da [Figura 5.26](#) são caracterizadas três magnitudes para as correntes, classificadas em: alta e média corrente (para ARF) e reduzida corrente (para BRF). Ao considerar que o conversor esteja em ARF, com comutação ZCS para os diodos, opta-se por operar o conversor na região de corrente média. Assim, é possível variar os valores dos capacitores, sem no entanto entrar na região de comutação dissipativa nem adentrar na região de elevada corrente. Desta forma, é destacado no gráfico a região na cor

cinza que descreve o ponto de operação adotado. Observa-se que nesta região é possível operar dentro de dois limites $T_s/2 \leq t_r \leq dT_s$.

A capacitância também pode ser obtida a partir da variação de carga no capacitor,

$$|\Delta Q| = (i_n \times t_n) = C_n \times \Delta v_n \quad \rightarrow \quad C_n = \frac{i_n \times t_n}{\Delta v_n}. \quad (5.77)$$

Para os capacitores C_m e C_o a corrente i_n corresponde a corrente de saída i_o . O tempo t_n para C_m é igual a $(1-d)/f_s$, enquanto para C_o esse tempo equivale a d/f_s . Já a ondulação de tensão considera um percentual $\Delta_{vc\%}$ do valor da tensão de v_{Cm} e de v_{Co} . Assim é possível descrever essas capacitâncias por meio de,

$$C_m \triangleq \frac{i_o(1-d)}{(v_{Cm})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o(1-d)}{(Nv_g)(\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times (1-0,66)}{2 \times 48 \times 0,01 \times 50E3} \approx 4,4 \mu\text{F}, \end{cases} \quad (5.78)$$

$$C_o \triangleq \frac{i_o d}{(v_{Co})(\Delta_{vc\%})(f_s)} = \begin{cases} \frac{i_o d}{\left[\frac{v_g(N+1)}{(1-d)} \right] (\Delta_{vc\%})(f_s)}, \\ \downarrow \\ \frac{1,25 \times 0,66}{424 \times 0,01 \times 50E3} \approx 3,8 \mu\text{F}. \end{cases} \quad (5.79)$$

Os valores das correntes nos capacitores, são obtidos por,

$$i_{C1[\text{RMS}]} \triangleq i_o N \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}} = i_{pri[\text{RMS}]} = 5,83 \text{ A}, \quad (5.80)$$

$$i_{Cm[\text{RMS}]} \triangleq i_o \sqrt{\frac{\omega^2 t_r}{8f_s} + \frac{1}{(1-d)}} = \frac{i_{pri[\text{RMS}]}}{N} = 2,91 \text{ A}, \quad (5.81)$$

$$i_{Co[\text{RMS}]} \triangleq i_o \sqrt{\frac{d}{(1-d)}} = 1,25 \times \sqrt{\frac{0,66}{(1-0,66)}} = 1,75 \text{ A}. \quad (5.82)$$

5.4.4 Especificação dos Semicondutores

A escolha de um semicondutor leva em consideração a máxima tensão de bloqueio, bem como o valor da corrente média e o valor da corrente eficaz. Estes valores são obtidos a partir das equações especificadas nas seções anteriores. Além disto, a fins de comparação é possível confrontar essas equações com dados de simulação, que foram concebidas ao considerar os dados da [Tabela 5.6](#). Assim foi possível parametrizar o conversor, colocando-o no ponto de operação desejado — neste estágio o conversor é considerado ideal, ou seja, não leva em consideração os valores das resistências dos componentes, por exemplo. De forma que, foi considerada uma potência de saída de 1 kW, com tensão de saída de 800 V para uma tensão de entrada em 48 V.

A fim de sintetizar estas informações (equação e simulação) foi concebida a [Tabela 5.5](#). Nesta tabela são apontados os valores obtidos a partir das equações desenvolvidas e os resultados das simulações. Os dados mostram que, por apresentar baixo erro percentual, existe uma boa proximidade entre os valores calculados e os valores simulados — validando assim o estudo realizado. De tal forma que é possível, a partir destes resultados, especificar os semicondutores visando uma implementação prática/experimental.

Tabela 5.5 – Especificação dos semicondutores do conversor III.

Componente	Especificação	Expressão	Resultados		Diferença (%)
			numéricos	simulados	
MOSFETs (s_1, s_2)	$i_{s[\text{AVG}]}$	$i_o \frac{2N + d(M + 1)}{2}$	9,79	9,94	-1,51
	$i_{s[\text{RMS}]}$	$i_o \frac{4N + d(M + 1)}{2}$	12,29	12,39	-0,81
	$v_{DS[\text{MAX}]}$	$\frac{v_g}{(1 - d)}$	141,34	142,68	-0,94
Diodos (D_{m1}, D_{m2})	$i_{Dm[\text{AVG}]}$	i_o	1,25	1,33	-6,00
	$i_{Dm[\text{RMS}]}$	$i_o \frac{\omega}{f_s} \sqrt{\frac{t_r f_s}{8}}$	1,88	1,99	-5,53
	$v_{Dm[\text{MAX}]}$	$v_g \frac{N}{(1 - d)}$	282,69	281,80	0,32
Diodos (D_{o1}, D_{o2})	$i_{Do[\text{AVG}]}$	i_o	1,25	1,22	2,46
	$i_{s[\text{RMS}]}$	$i_o \sqrt{\frac{1}{(1 - d)}}$	2,15	2,12	1,18
	$v_{Do[\text{MAX}]}$	$v_g \frac{(N + 1)}{(1 - d)}$	424,03	423,46	0,14

5.5 RESULTADOS EXPERIMENTAIS

A validação do estudo teórico foi realizada em um protótipo do conversor proposto, que considerou: (1) uma potência de saída de 1 kW, (2) para uma tensão de saída em 800 V e (3) com ganho estático de 16,667 vezes. Com base nisto e no projeto do conversor desenvolvido na seção anterior, (vide [seção 5.4](#)), foi construído um protótipo, conforme mostra a fotografia da [Figura 5.27](#).

Para a confecção do protótipo são considerados os dados listados na [Tabela 5.6](#). Nesta tabela, além dos dados de projeto, são listados os valores práticos: (a) dos dispositivos magnéticos, (b) das capacitâncias dos capacitores e (c) a especificação dos semicondutores utilizados.

Tabela 5.6 – Especificação dos parâmetros do conversor III.

Parâmetro / Componente	Símbolo	Especificação
Tensão de entrada	v_g	48 V
Tensão de saída	v_o	800 V
Ganho estático	M	16,667
Frequência de comutação	f_s	50 kHz
Razão cíclica	d	0,66
Potência de saída	P_o	1000 W
Resistência de carga	R_o	640 Ω
Relação de transformação	N	2
Ondulação percentual de corrente	$\Delta_{iL}\%$	30%
Ondulação percentual de tensão	$\Delta_{vc}\%$	1%
Indutor 1 (L_1)	(185 μH)@[20 esp. (90 \times AWG32)]@(110 m Ω)	
Indutor 2 (L_2)	(184 μH)@[20 esp. (90 \times AWG32)]@(127 m Ω)	
Autotransformador 1 (AT_{r1})	magnetizante (423 μH) @ dispersão (595 nH) primário \rightarrow [10 esp. (45 \times AWG32)]@(444 m Ω) secundário \rightarrow [20 esp. (30 \times AWG32)]@(540 m Ω)	
Autotransformador 2 (AT_{r2})	magnetizante (440 μH) @ dispersão (495 nH) primário \rightarrow [10 esp. (45 \times AWG32)]@(440 m Ω) secundário \rightarrow [20 esp. (30 \times AWG32)]@(550 m Ω)	
L_1 e L_2	núcleo \rightarrow E42/21/20 EPCOS-N87	
AT_{r1} e AT_{r2}	núcleo \rightarrow E42/21/15 EPCOS-N87	
Interruptores (s_1) e (s_2)	FCH76N60NF \rightarrow (600 V)@(72 A)@(R _{DS[on]} =38 m Ω)	
Diodos (D_{m1}), (D_{m2}), (D_{o1}) e (D_{o2})	IDH10G65C5 \rightarrow (650 V)@(10 A)@(V _F =1,7 V)	

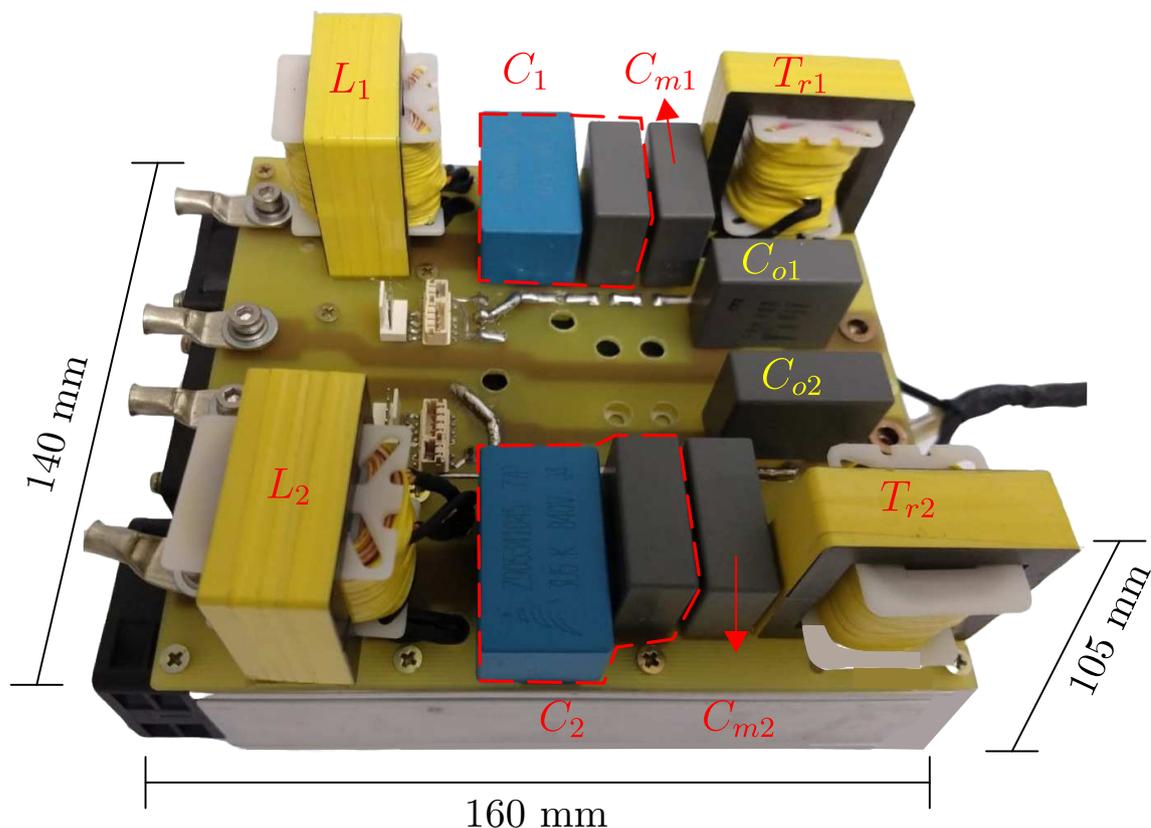


Figura 5.27 – Fotografia do conversor III.

A Figura 5.28 mostra as curvas de tensão e de corrente da entrada e da saída, do conversor proposto. As correntes nos indutores de entrada, i_{L1} e i_{L2} , mostram comportamento semelhante, com defasamento em 180° típico para um sistema *interleaved*-IPOS de duas fases. Esta característica reflete-se na corrente i_g que apresenta reduzida ondulação de corrente. As tensões de saída das fases, v_{o1} e v_{o2} , apresentam reduzida ondulação de tensão — mostrando que o conversor consegue filtrar de maneira eficiente as oscilações em elevada frequência (originado pelas comutações), mesmo utilizando capacitores com reduzida capacitância (neste caso $10 \mu\text{F}$ para os capacitores de saída).

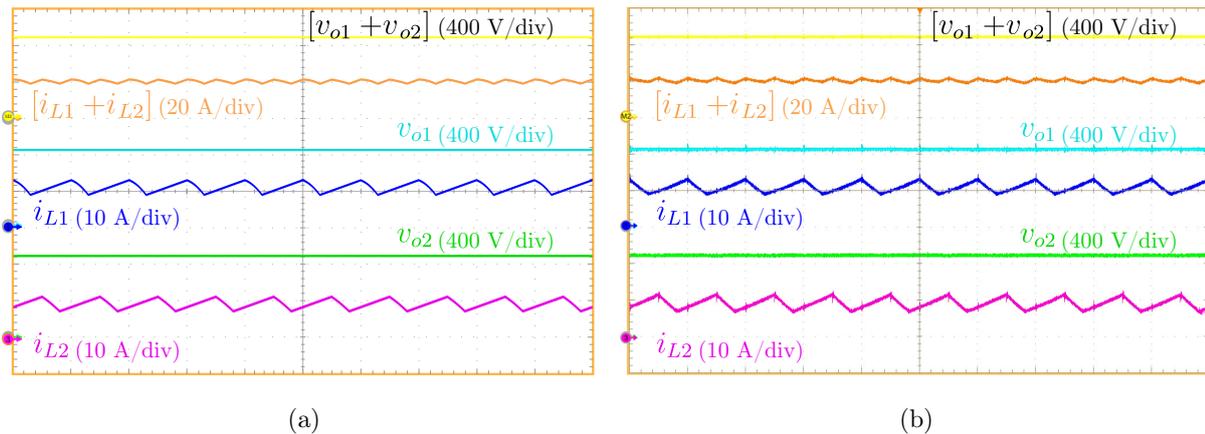


Figura 5.28 – Resultados de tensão e de corrente: da entrada e da saída, [tempo: $20 \mu\text{s}/\text{div}$].
(a) Simulação. (b) Experimental.

As curvas da Figura 5.29 mostram em detalhes as tensões e as correntes nos indutores de entrada L_1 e L_2 . Desta figura, é possível observar que aos indutores é proporcionada uma operação sem característica de saturação, conforme mostram as curvas de corrente i_{L1} e i_{L2} . Cabe destacar a grande semelhança entre os resultados de simulação (*software* PSIM) e os resultados experimentais, isto mostra que os dados de projeto adotados e a implementação prática mostraram-se coerentes.

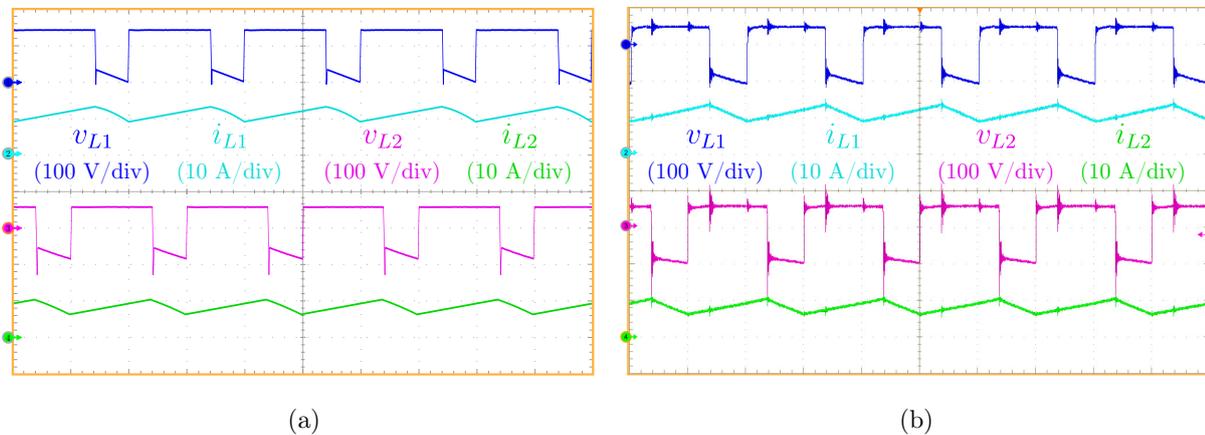


Figura 5.29 – Resultados de tensão e de corrente nos indutores de entrada, [tempo: $10 \mu\text{s}/\text{div}$].
(a) Simulação. (b) Experimental.

A Figura 5.30 apresenta as curvas de tensão e de corrente dos interruptores s_1 e s_2 . Observa-se nesta figura que o conversor, devido à semelhança entre as formas de onda, apresentou relativa simetria entre as fases. Porém, nota-se diferenças nos tempos de ressonância em cada fase, que ocorre entre C_1 com L_{k1} e entre C_2 com L_{k2} . Estas diferenças são oriundas das pequenas diferenças entre os valores práticos das indutâncias de dispersão apresentadas pelos autotransformadores. Isto leva, além dos diferentes tempos de ressonância, a diferença na amplitude (valores de pico) das correntes nestes diodos — isso pode ser observado tanto em simulação quanto em resultado experimental.

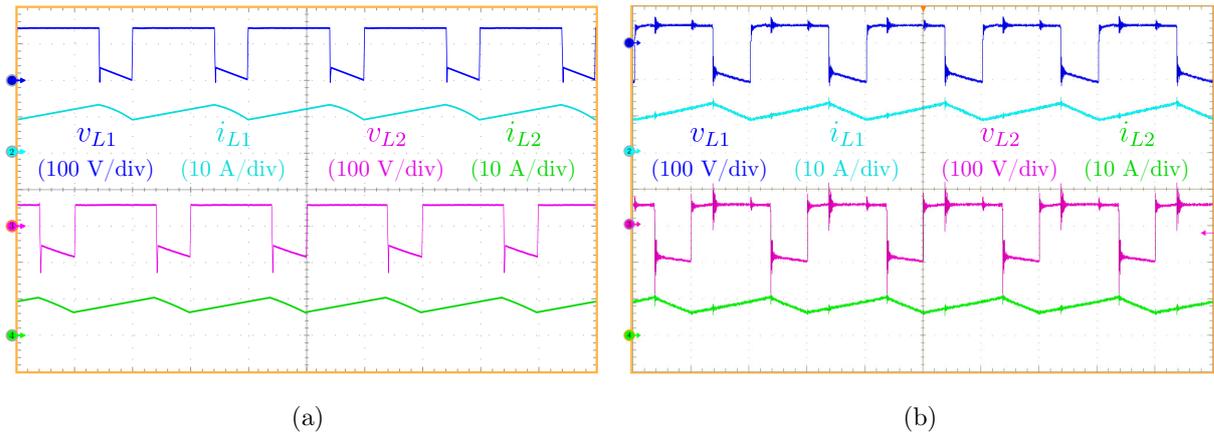


Figura 5.30 – Resultados de tensão e de corrente nos interruptores s_1 e s_2 , [tempo: 10 μ s/div]. (a) Simulação. (b) Experimental.

As formas de onda da Figura 5.31 mostram os resultados referente aos diodos das células multiplicadoras, D_{m1} e D_{m2} . Nesta figura fica evidenciada a característica de comutação em ZCS nos dois diodos — característica esta que já era esperada — validando assim o estudo realizado que apontava para tal atributo. Destaca-se, também, o reduzido tempo de recuperação reversa dos diodos (praticamente nulos). Este aspecto é creditado à utilização de diodos de carbeto de silício (SiC) que apresentam tal propriedade.

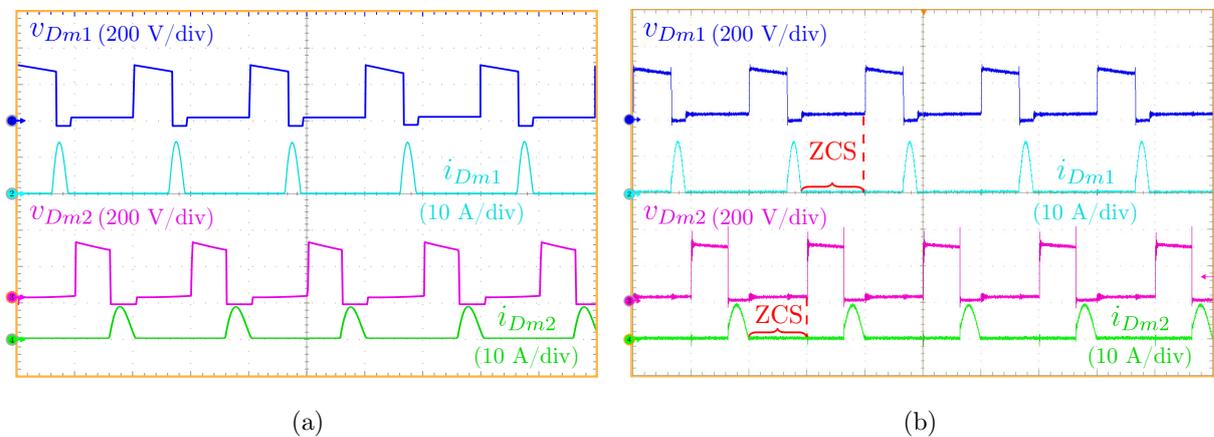


Figura 5.31 – Resultados de tensão e de corrente nos diodos D_{m1} e D_{m2} , [tempo: 10 μ s/div]. (a) Simulação. (b) Experimental.

A Figura 5.32 contempla as formas de onda dos diodos retificadores do estágio de saída D_{o1} e D_{o2} . A estes diodos foi imposta a condição comutação em ZCS, corroborando com as análises efetuadas (que indicavam para tal tipo de comutação). Além disto, esses diodos apresentaram tempos de recuperação reversa praticamente nulos (característica dos diodos do tipo SiC). Dada a condição de comutação em ZCS, a estes diodos são esperadas reduzidas perdas (necessitando de menores esforços de arrefecimento, por exemplo).

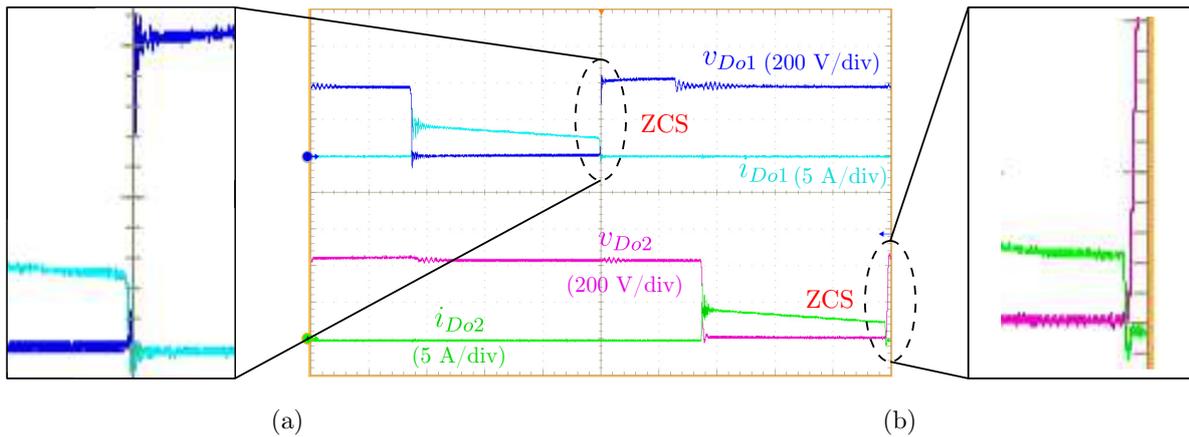


Figura 5.32 – Resultado experimental: tensão e corrente nos diodos D_{o1} e D_{o2} .

A Figura 5.33 mostra formas de onda associadas à fase-1, com similaridades entre os resultados de simulação e os resultados experimentais. Nesta figura é mostrada a tensão de *gate-source* (v_{gs1}) — assim, quando v_{gs1} está em nível alto o interruptor s_1 em condução e D_{o1} reversamente polarizado (isso evidência a característica *boost*, em que com o interruptor em condução o diodo de saída deve estar em bloqueio e vice-versa). Neste mesmo intervalo, ainda com v_{gs1} em nível alto, ocorre o período de ressonância do primário, que leva necessariamente à circulação de uma corrente no secundário, neste caso em D_{m1} . Por outro lado, durante o nível baixo de v_{gs1} quem encontra-se diretamente polarizado é D_{o1} com s_1 em bloqueio (explicitando novamente a característica *boost*).

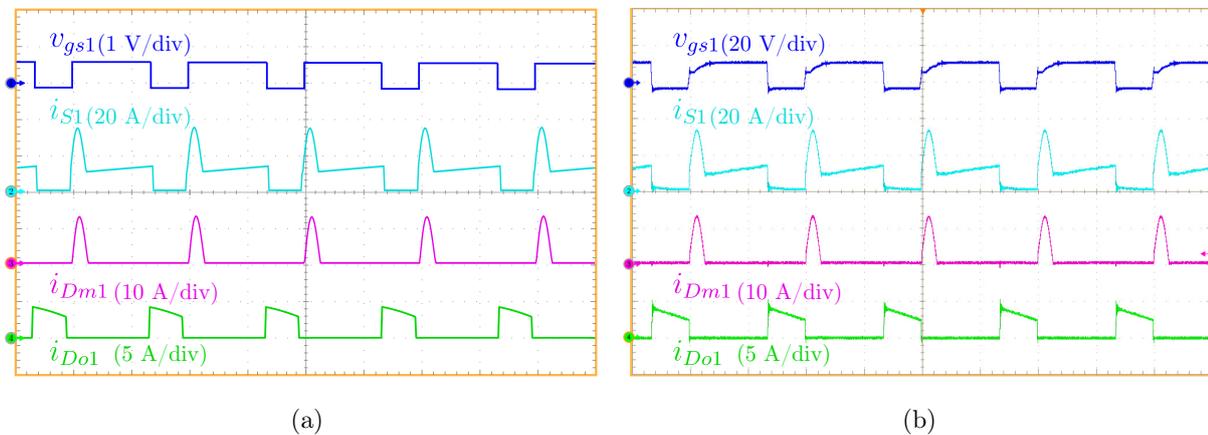


Figura 5.33 – Resultados de tensão v_{gs1} e correntes i_{S1} , i_{Dm1} e i_{Do1} , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

As curvas da [Figura 5.34](#) ajudam a caracterizar o tempo de ressonância (t_r) a partir das formas de onda de corrente no interruptor s_1 , no indutor de dispersão L_{k1} e no diodo D_{m1} , via resultados de simulação e resultados experimentais. Nesta figura nota-se que a forma de onda em s_1 , durante o período de condução, tem seu formato oriundo da soma das correntes i_{L1} e i_{Lk1} .

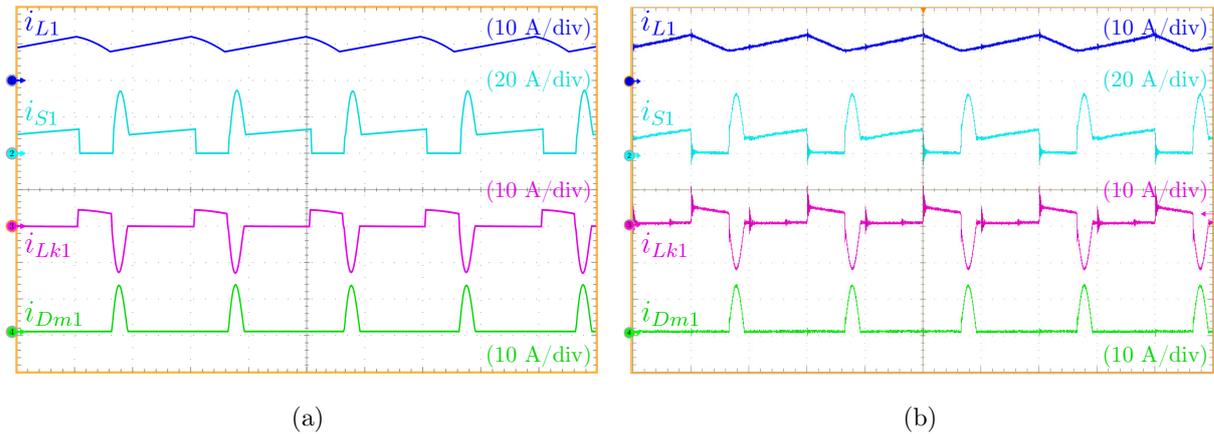


Figura 5.34 – Resultados das correntes em i_{L1} , i_{S1} , i_{Lk1} e i_{Dm1} , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

Por fim, são mostradas formas de onda da [Figura 5.35](#) — que são semelhantes à [Figura 5.33](#) e à [Figura 5.34](#) — que também estão relacionadas com o tempo t_r . Destaca-se nesta figura, além do tempo t_r , as comutações opostas que ocorrem entre s_1 e D_{o1} , dada a característica *boost* presente no conversor proposto.

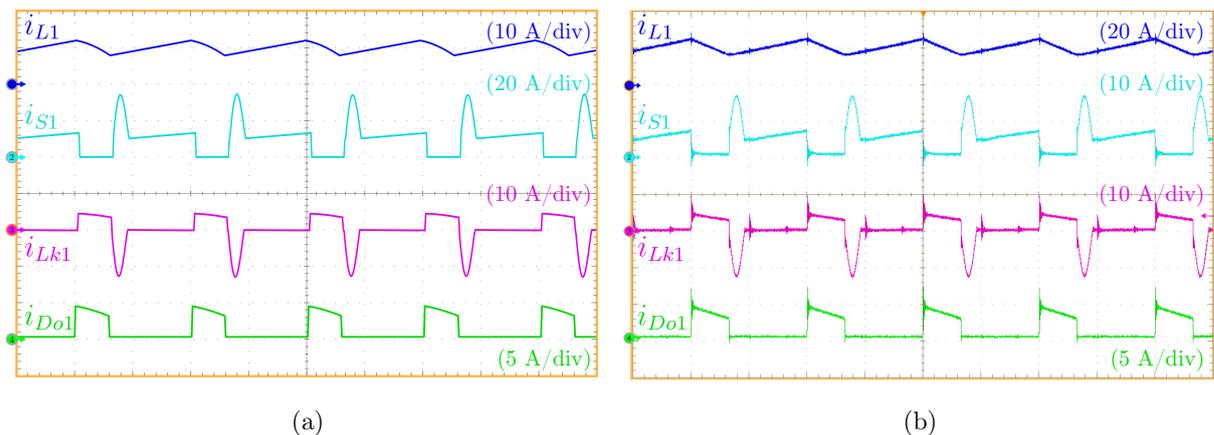


Figura 5.35 – Resultados de tensão v_{gs1} e correntes i_{S1} , i_{Dm1} e i_{Do1} , [tempo: 10 μ s/div].
(a) Simulação. (b) Experimental.

Ao considerar que as características predominantes encontradas nos ensaios práticos estão de acordo com a análise teórica efetuada pode-se estabelecer que a linha de estudo, análise e projeto foi adequada. A grande semelhança entre os resultados de simulação e os resultados experimentais (discutidas nesta seção) permitem, por exemplo, mensurar

o rendimento do conversor a partir do protótipo experimental. Assim, na sequência são discutidos os métodos utilizados e os resultados obtidos nos ensaios práticos de rendimento.

5.5.1 Rendimento Experimental

A fim de estimar o rendimento, ao conversor proposto, foi imposta uma variação na potência de saída, isto é, a partir de diferentes valores da resistência de carga. Com base nisso, e impondo a condição de operação em MCC, foi confeccionada a [Figura 5.36](#). Nesta figura, além da variação de carga, o ensaio realizado considerou uma variação da tensão de entrada, assim são apresentadas duas situações de operação do conversor.

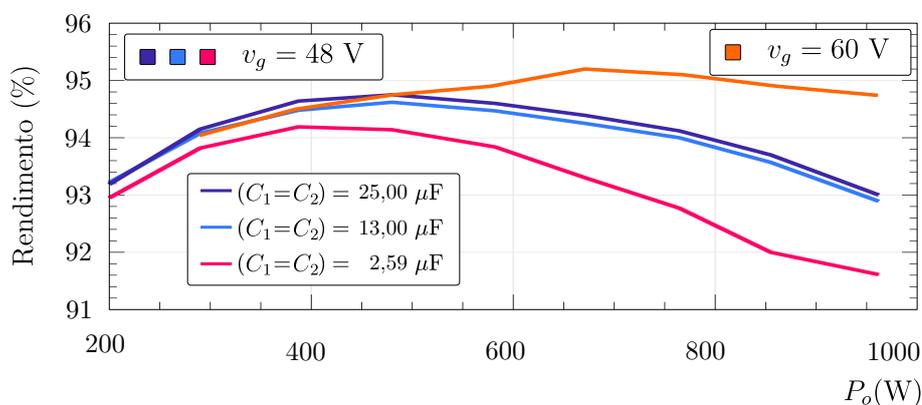


Figura 5.36 – Rendimento experimental do conversor III.

A primeira situação considera uma tensão de entrada em 60 V, operando com uma potência mínima de 300 W (condição limite para não adentrar em MCD) e potência máxima em 1 kW. Para esta condição o conversor apresenta rendimento mais elevado ao passo do aumento da potência. Esta situação mostra que ao aumentar a tensão de entrada, aumenta-se também as perdas por comutação que são predominantes em baixa potência. Sabe-se que ao aumentar a tensão de entrada, tem-se um aumento da tensão de bloqueio nos interruptores, que por sua vez geram um aumento das perdas por comutação.

Já a segunda situação considera uma tensão de entrada de 48 V, com potência mínima de 200 W. Para este ponto de operação foi considerada uma variação no valor dos capacitores ressonantes, o ensaio levou em consideração três valores de capacitância: $C_1 = 2,59 \mu\text{F}$, $C_1 = 13 \mu\text{F}$ e $C_1 = 25 \mu\text{F}$. Observa-se que as curvas mostram aspectos semelhantes, com diferenças apenas em amplitude. Também, é possível notar que o valor das capacitâncias dos capacitores interferem de forma direta no rendimento do conversor, uma vez que maiores valores de capacitância reduzem os valores das correntes eficazes, que leva a um aumento do rendimento.

O rendimento máximo para a tensão de entrada em 60 V foi de 95,15%, enquanto que para a tensão de entrada em 48 V foi em torno de 94,8%, para uma capacitância de 13,00 μF . Os valores de rendimento em plena carga são mostrados na [Figura 5.37](#), para

$v_g = 48$ V e para $v_g = 60$ V. Com $v_g = 48$ V o rendimento foi de 92,86% e $M = 16,667$ — enquanto que em $v_g = 60$ V o rendimento foi de 95,75% e $M = 13,33$. Nos dois casos pode-se considerar que os valores são adequados, ambos com valores acima de 92%.

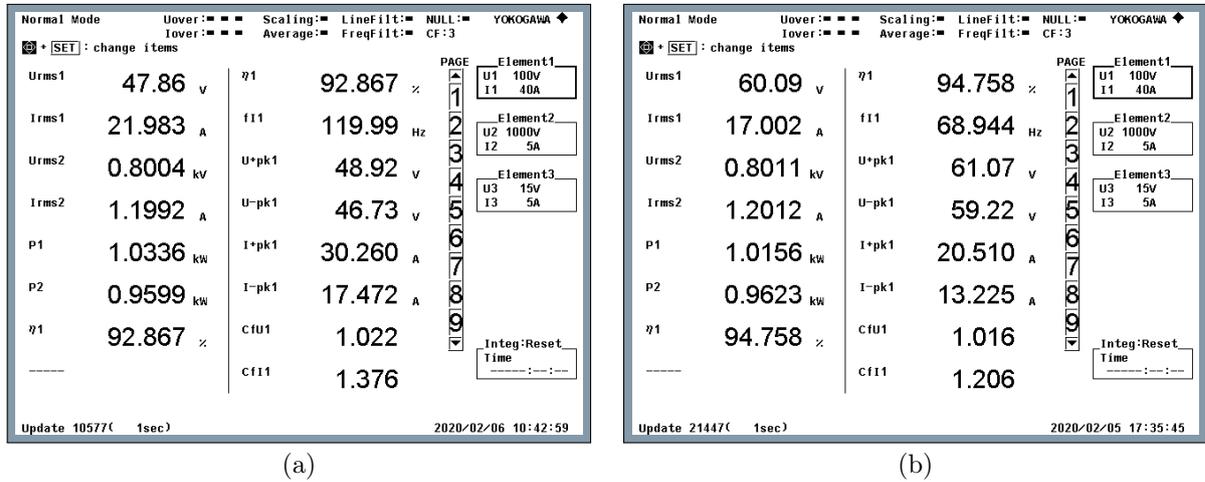


Figura 5.37 – Rendimento experimental do conversor III em plena carga, $P_o = 1$ kW. (a) $v_g = 48$ V. (b) $v_g = 60$ V.

5.5.2 Distribuição das Perdas

A distribuição das perdas do conversor em plena carga são apresentadas na Figura 5.38. Nesta figura as perdas nos MOSFETs (condução e comutação) e nos indutores de entrada são similares. Semelhantes também são as perdas nos diodos. Já os capacitores apresentam as menores perdas. Enquanto os autotransformadores são os que apresentam as maiores perdas. Tal qual a análise teórica, os resultados experimentais mostram-se alinhados a estes. Importante notar que, em plena carga, existe uma distribuição homogênea das perdas nos elementos que processam corrente elevadas, ou seja, nos componentes de entrada do conversor (indutores, interruptores e autotransformadores).

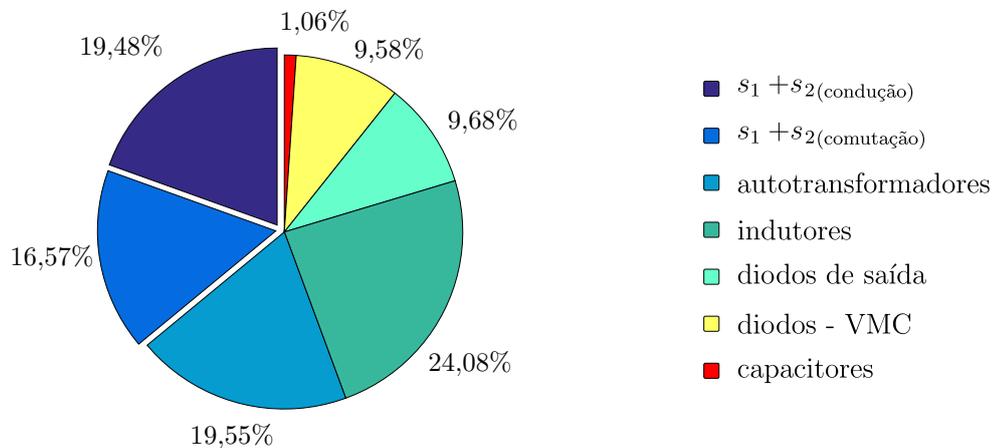


Figura 5.38 – Estimativa da distribuição das perdas do conversor III.

5.6 CONSIDERAÇÕES FINAIS

Este capítulo descreveu em detalhes os principais aspectos de um novo conversor. Este conversor foi originado, inicialmente, com os estudos das principais técnicas de elevado ganho estático promovidos no [Capítulo 2](#), a partir do processamento de energia em fases como indicado ao fim do [Capítulo 3](#) e na utilização de saídas com conexão série como apontada na conclusão do [Capítulo 4](#). Com base neste contexto é que o novo conversor, chamado de Conversor Proposto III, foi concebido. Este conversor pode ser descrito por três principais características: (1) operação em *interleaved*-IPOS (2) uso de um autotransformador por fase e (3) saída do tipo série. A primeira característica possibilita reduzida ondulação da corrente de entrada, além da divisão de esforços em duas fases. O segundo atributo permite um aumento do ganho gerado pelo autotransformador (com conexão série entre primário e secundário). Por fim, o terceiro aspecto contribui de forma significativa com o ganho estático do conversor, ao promover à estrutura uma saída com conexão em série da tensão de saída das fases. Além disto, em cada secundário foi disposta uma célula de VCM, permitindo uma redução no valor da razão cíclica.

Seguindo os passos já adotados nos capítulos anteriores a metodologia de estudo seguiu com a definição da etapas de operação, com a obtenção do ganho estático em MCC e MCD, além da definição dos esforços de tensão e dos esforços de corrente. Com base nestas etapas foi desenvolvido o projeto do conversor, que por sua vez permitiu a construção de um protótipo. Este protótipo, ensaiado em laboratório, visou quantificar o conversor, a fim de validar os seus atributos frente a uma aferição com os dados teóricos. De maneira geral pode-se apontar grandes semelhanças entre os resultados experimentais com os resultados teóricos, atribuindo confiabilidade ao estudo desenvolvido. Ademais, os resultados obtidos mostraram-se alinhados com o objetivo deste trabalho, ao permitir reduzida ondulação da corrente de entrada, tensão de saída de 800 V e uma potência de 1 kW. Estes dados permitem ao conversor proposto operar em sistemas que necessitem de elevada taxa de conversão — pode-se citar as configurações com fontes renováveis, tais como: a geração eólica, a geração solar fotovoltaica — além da sua utilização no processamento de energia oriunda das células combustíveis.

O novo conversor tem atributos interessantes em termos de elevado ganho estático, dada as suas características construtivas de conectar em série as saídas das duas fases (dos dois módulos). Ele oferece isso mantendo a entrada em *interleaved*-IPOS, contudo, tem como desvantagem a perda do ponto comum entre a entrada e a saída (*common ground*). Esta condição pode ser indesejada em algumas aplicações, como por exemplo na conexão com a rede elétrica das fontes renováveis. Neste caso, como sugestão, inclusive como trabalhos futuros, é o estudo de uma estrutura com saída série e terra comum.

CAPÍTULO 6

CONCLUSÕES

ESTE trabalho permitiu o desenvolvimento e a validação experimental de três novos conversores — ao ter como referência o objetivo principal, que aponta para:

a proposição de novos conversores CC-CC com elevada taxa de conversão, concebidos com acoplamento magnético, de forma que possam prover uma reduzida ondulação na corrente de entrada, garantir um barramento em 800 V para uma potência de saída de 1 kW.

Estes conversores, cada qual dentro das suas especificidades, permitiram contemplar os apontamentos indicados no objetivo deste trabalho. Assim, o conversor I possibilitou um ganho estático da ordem de 13 vezes, enquanto o conversor II e o conversor III foram além, com ganhos de tensão acima de 16 vezes, todos com tensão de saída de 800 V em uma potência de 1 kW. A proposição destes conversores deu-se, e que são o resultado de um desdobramento originado, a partir de uma ampla pesquisa sobre as fontes de energias renováveis e as formas para sua utilização — que apontaram para a necessidade de conversores estáticos para tal finalidade. Na sequência, além do detalhamento sobre os conversores básicos, foram discutidas técnicas para se obter elevado ganho de tensão. Nesse ínterim, cada item foi disposto, discutido e quantificado em capítulo específico.

O [Capítulo 1](#) versou sobre as fontes de energias renováveis, com destaque para a geração eólica (oriunda dos ventos) e a geração fotovoltaica (originada pelo sol). Estes apontamentos mostraram que, embora atualmente as fontes hídricas sejam predominante na matriz energética, houve um aumento significativo no fomento dessa matriz a partir da fonte eólica e da fonte fotovoltaica. Este aumento expressivo deu-se pela redução de custos na produção desse tipo fonte, que levou a novos investimentos. Com base nisso houve um aumento no uso destas fontes e uma diminuição na utilização das fontes que usam combustíveis fósseis. Ademais, existe uma perspectiva, num futuro breve, de uma massificação das fontes de energias renováveis.

Embora, estejam em evidência, a utilização da geração renovável dá-se por meio dos conversores estáticos (que permitem regular a tensão e controlar o fluxo de potência). Isso é necessário uma vez que a geração eólica e a geração solar fotovoltaica sofrem intempéries climáticas — seja a escassez de ventos em uma turbina eólica, seja o sombreamento em um módulo fotovoltaico — que por sua vez passam a apresentar uma tensão elétrica compatível com essas variações. Assim sendo, é neste cenário que se encontram aplicações para os conversores estáticos, ao permitirem a regulação da tensão em níveis adequados (amplitude, formato, frequência e fase) às mais variadas aplicações. Estes conversores estão presentes em sistemas isolados, sistemas conectados à rede elétrica, em sistemas híbridos (microrredes) ou veículos elétricos. Independente do sistema, na análise efetuada ficou demonstrada a grande participação dos conversores no processamento dessas fontes intermitentes, em especial os conversores CC-CC.

O Capítulo 2 foi concebido a partir de uma ampla análise sobre as principais técnicas que propiciam elevado ganho estático — com base no estudo sobre as fontes de energias renováveis, e o seu indicativo sobre a necessidade de conversores estáticos do tipo CC-CC. Para isso, inicialmente, o estudo abordou os dois conversores básicos: conversor *boost* (não-isolado) e conversor *flyback* (isolado).

Os resultados mostraram que o conversor *boost* apresenta limitações quando imposta à condição de elevado ganho de tensão associado à elevada potência, além dos altos índices de tensão na qual os semicondutores são expostos durante as etapas de bloqueio. Com base nisso, uma primeira alternativa apontou para o conversor *flyback* que devida a relação de transformação dos indutores acoplados permitem elevado ganho estático. Contudo, a análise desenvolvida mostrou que, dada as imposições originadas pelas indutâncias não-acopladas, a obtenção de ganhos elevados com conversores do tipo *flyback* não é possível. Esses impedimentos mostram-se no formato de sobretensão nos semicondutores — ademais, quanto maior for essa relação de transformação maior serão os picos de tensão. Tal condição leva à necessidade de circuitos de grampeamento, que resulta num aumento no número de componentes, além de uma degradação do rendimento.

Estes indicadores mostram que o conversor *boost* e o conversor *flyback* são destinados a operar em sistemas de reduzida potência, indo na contramão do objetivo deste trabalho. Para contornar tais deficiências — e mantendo-se alinhado com a proposta desta tese — foi efetuada uma revisão bibliográfica acerca dos métodos/procedimentos/técnicas de se obter elevado ganho estático.

Isto posto, a partir da literatura, foram destacadas as principais características de cada configuração — isso foi possível por meio de equações, gráficos e tabelas — que permitiram identificar as diferenças entre os métodos analisados. Dentre essas técnicas cita-se: indutor chaveado, capacitor chaveado (VMC), multiestágio (*interleaved*-IPOP, *interleaved*-IPOS e cascata) e acoplamento magnético (indutor acoplado, transformador e autotransformador). Com base nesses apontamentos foram desenvolvidos os demais

capítulos que tratam, exclusivamente e em separado, sobre cada um dos novos conversores.

No **Capítulo 3** é apresentado e discutido o conversor I. Este conversor foi concebido a partir de uma estrutura *boost*-quadrática com indutores acoplados. Com isso foi possível obter um ganho estático elevado, sendo validado experimentalmente com um ganho da ordem de 13 vezes. Contudo, e devido à configuração quadrática, o rendimento ficou comprometido. Ademais, neste tipo de estrutura com indutores acoplados, a corrente de entrada é do tipo contínua pulsante, o que leva à necessidade de filtros de entrada nas aplicações que não permitem este tipo de corrente. Embora apresente alguns fatores degradantes, o novo conversor — além do elevado ganho estático — possibilitou aos diodos do estágio de saída uma tensão de bloqueio similar, dada a característica empilhada encontrada no estágio de saída. A análise de desempenho, a partir do estudo realizado, seguiu a tríade: etapas de operação, exemplo de projeto do conversor e validação experimental.

Os resultados experimentais foram realizados com tensão de entrada de 48 V, uma tensão de saída de 800 V em uma potência em torno de 750 W. Para estas condições foi alcançado um rendimento de 87,00%. Com base nestes resultados, dada as limitações apresentadas pelo conversor I, uma alternativa pertinente, para contornar o reduzido rendimento obtido, aponta para o processamento de energia a partir da metodologia em multiestágio (*interleaved-IPOP* e *interleaved-IPOS*).

No **Capítulo 4** foi discutido o conversor II. Este conversor é configurado numa disposição *boost-interleaved-IPOP*. O diferencial da estrutura do conversor II consiste na utilização de indutores sem acoplamento na entrada (que leva à uma reduzida ondulação de corrente), o uso de indutores acoplados no estágio intermediário (sem comprometer o formato de corrente na entrada e contribuindo com o ganho estático), o emprego de um autotransformador (que permite o acoplamento e compartilhamento de potência entre as fases, além de auxiliar no ganho estático) e o uso de células multiplicadoras no estágio de saída de cada fase (dividindo a tensão de saída entre os semicondutores e auxiliando no ganho de tensão). Dada estas propriedades — e após a análise das etapas de operação e projeto do conversor — chegou-se aos resultados experimentais.

Os resultados demonstraram afinidade com o objetivo deste trabalho, em especial por apresentar um ganho estático maior que 16 vezes, reduzida tensão nos interruptores e nos diodos, regulação de tensão e reduzida ondulação de corrente na entrada. Estes resultados foram obtidos para uma tensão de entrada de 48 V, em uma potência em torno de 900 W para uma tensão de saída de 800 V. Em plena carga, ou seja, em 1 kW, o rendimento atingiu um valor da ordem de 94,00%, com valor de pico próximo a 95,00% em 500 W. Isto mostra uma curva praticamente plana, que aponta para uma operação adequada inclusive para reduzidas potências.

Em contrapartida, o uso da conexão paralela de módulos na concepção do conversor II é uma solução com elevado número de componentes — apontando que melhorias podem ser empregadas, como por exemplo, com a modificação no estágio de saída.

No [Capítulo 5](#) foi abordado o conversor III. A estrutura deste conversor é do tipo *interleaved-IPOS*. Dada essa disposição, o diferencial desta estrutura reside no fato da saída ser do tipo série (com isso a saída de uma fase soma-se com a saída da outra fase). Além disso, o atributo de reduzida ondulação de corrente na entrada é mantida (devida a utilização de indutores sem acoplamento). Ademais, o ganho estático tem um aumento significativo a partir do emprego de um autotransformador e de células multiplicadoras de tensão em cada fase. Outro ponto de destaque — visando a redução no número de componentes — deu-se pela não utilização de circuitos de grampeamento nos interruptores. Isso foi possível, devido ao reduzido valor das reduzidas indutâncias não-acopladas obtidas na etapa de construção dos autotransformadores.

Os resultados experimentais — após a análise das etapas de operação e do projeto do conversor — corroboraram com o estudo realizado. Estes resultados mostraram-se alinhados com a proposta dessa tese, e sobretudo, por permitir a partir de um reduzido número de componentes alcançar um ganho estático superior a 16 vezes, reduzido pico de tensão nos semicondutores e com reduzida ondulação na corrente de entrada. Os testes foram obtidos para uma tensão de entrada de 48 V e uma tensão de saída de 800 V, a potência processada foi da ordem de 900 W. Em plena carga com potência de 1 kW o rendimento obtido foi em torno de 93,00%, em uma potência próxima de 500 W o rendimento foi máximo da ordem de 95,00%, indicativo de uma curva plana para uma ampla faixa de potência.

Os resultados obtidos para os três conversores mostraram-se alinhados com a proposta desta tese. Cada conversor explicitou suas virtudes e suas limitações com boa relação entre os resultados de simulação e os resultados experimentais. Isto mostra que a metodologia de trabalho adotada mostrou-se adequada. Ao permitirem ganho de tensão acima de 10 vezes é possível classificar os novos conversores como de elevado ganho estático.

Por apresentarem uma elevada taxa de conversão associada a elevada tensão de saída, os novos conversores, inserem-se em uma nova categoria de processamento de energia. Esta categoria contempla: (1) elevado ganho; (2) elevada tensão de saída; e (3) potência da ordem de kW — que passam a fazer parte de uma nova linha de pesquisa — e que tem recebido uma significativa atenção a partir de alguns trabalhos recentes encontrados na literatura. Dadas estas características, este tipo de configuração encontra potencial para aplicações em energias renováveis e em veículos elétricos, por exemplo.

Outro ponto de destaque deste trabalho foi a demonstração de um possível caminho a ser seguido para a concepção de novos conversores, em especial ao utilizar elementos magnéticos. Isto foi possível a partir de equações, gráficos e tabelas que foram concebidas com o intuito de quantificar/classificar as possíveis configurações discutidas.

6.1 COMPARAÇÃO ENTRE OS CONVERSORES PROPOSTOS

Uma maneira de comparar os três conversores propostos é por meio da quantificação de alguns dos seus parâmetros. Para isso foi confeccionada a [Tabela 6.1](#) — nesta tabela são listados alguns itens dos novos conversores, como o número de componentes, as expressões de ganho estático, a máxima tensão nos semicondutores — além de alguns dados obtidos nos ensaios experimentais. A partir dessa tabela foram confeccionadas três figuras.

A primeira figura expressa, por intermédio de um gráfico radar, alguns parâmetros, tais como: o número de componentes, a potência processada, ganho estático, o rendimento e a sensibilidade da razão cíclica — que permitem apontar algumas diferenças entre os conversores.

A segunda figura contempla alguns gráficos que relacionam as principais equações características dos conversores, por meio: (1) do ganho estático, (2) da tensão de bloqueio nos dispositivos semicondutores e (3) a da sensibilidade da tensão de saída em relação à razão cíclica.

Já a terceira figura, também por meio de um gráfico radar, agrupa os itens comuns dos conversores e quantifica esses itens — ajudando assim a diferenciar os conversores por meio da quantidade agrupada de componentes.

Tabela 6.1 – Comparação entre o conversores propostos.

Parâmetro	Conversor		
	Proposto I	Proposto II	Proposto III
Qtde de interruptores	1	2	2
Qtde de diodos	5	6	4
Qtde de capacitores	4	7	6
Qtde de núcleos	2	5	4
Qtde de bobinas	4	9	6
Ganho estático (M)	$\frac{n_1(d-d^2)+n_2d+1}{(1-d)^2}$	$\frac{2N+n+d+1}{(1-d)}$	$\frac{2N+d+1}{(1-d)}$
Tensão de bloqueio interruptores (v_s/v_o)	$\frac{1}{n_1(d-d^2)+n_2d+1}$	$\frac{1}{(2N+n+d+1)}$	$\frac{1}{(2N+d+1)}$
Tensão de bloqueio diodos (v_{D_o}/v_o)	$\frac{n_2}{n_1(d-d^2)+n_2d+1}$	$\frac{2N+n+1}{(2N+n+d+1)}$	$\frac{N+1}{(2N+d+1)}$
Sensibilidade ($S_d^{v_o}$)	$\frac{d[n_1(1-d)+n_2(1+d)+2]}{(1-d)[n_1d(1-d)+n_2d+1]}$	$\frac{d(2N+n+2)}{(1-d)(2N+n+d+1)}$	$\frac{2d(N+1)}{(1-d)(d+2N+1)}$
Corrente de entrada	contínua-pulsante	contínua	contínua
Δ_{ig}	pulsante	reduzida	reduzida
Frequência (f_s)	50 kHz	50 kHz	50 kHz
Rendimento máximo	94,00%	94,89%	94,80%
Rendimento em plena carga	87,00%	93,68%	92,86%
Potência [W]	1000	1000	1000
Ganho	13,33	16,66	16,66
v_g/v_o (V)	60/800	48/800	48/800

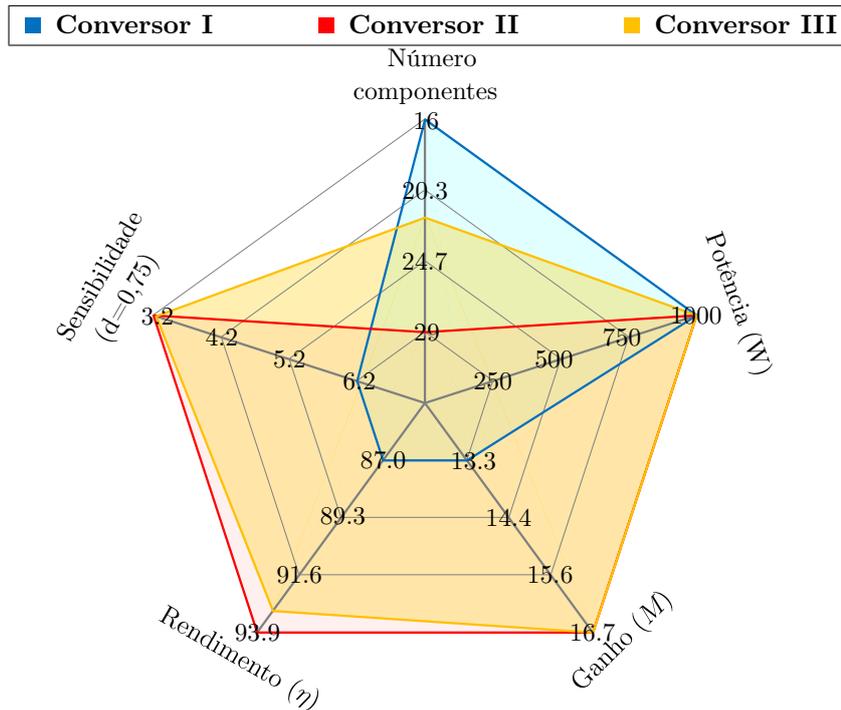


Figura 6.1 – Comparação quantitativa entre os conversores propostos.

Da [Figura 6.1](#) o conversor II apresenta o maior número de componentes, o que pode ser de maneira geral um indicador negativo em relação aos demais. Quando comparado com o conversor I, apresenta uma quantidade maior de componentes, superior a 80% — cabe destacar que o conversor II apresenta característica *interleaved*, logo é esperado um número maior de componentes. Este aspecto fica evidenciado quando essa comparação é com o conversor III (que também é um conversor do tipo *interleaved* em duas fases). Neste caso, essa diferença é menos acentuada, ficando em torno de 30%.

A potência processada pelos conversores foi igual, com $P_o = 1$ kW — indo ao encontro dos objetivos deste trabalho — embora os conversores apresentem ganhos estáticos diferentes. Enquanto o conversor II e o conversor III possibilitaram um ganho maior que 16 vezes, o conversor I apresentou um ganho mais modesto da ordem de 13 vezes.

Outra característica que categorizou os conversores foi o rendimento. Devido ao aspecto quadrático, o conversor I apresentou o menor rendimento em relação aos outros conversores, mostrando que um reduzido número de componentes não está associado a elevado rendimento. Os ensaios experimentais apontaram para um rendimento próximo de 87% para o conversor I, de 94% para o conversor II e de 93% para o conversor III.

Por fim, o último indicador da [Figura 6.1](#) mostra uma característica que permite distinguir bem os novos conversores. Novamente a característica quadrática, que além de permitir um maior ganho estático, também leva a uma maior sensibilidade da tensão de saída em relação à razão cíclica. Isso é identificado a partir de $S = 6,2$ para o conversor I, de $S = 3,15$ para o conversor II e de $S = 3,2$ para o conversor III.

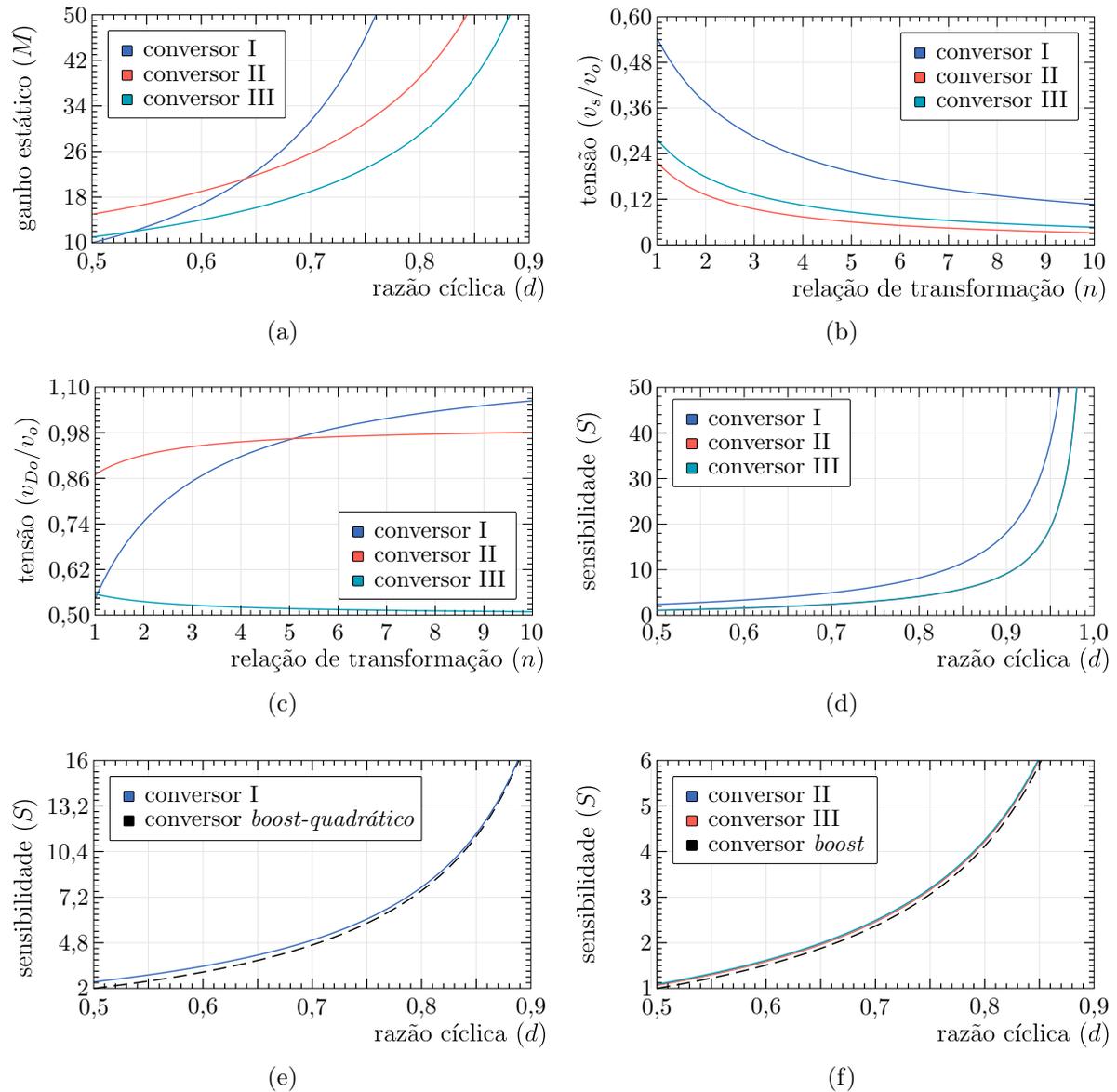


Figura 6.2 – Comparação de desempenho entre os conversores propostos.

- Ganho estático (M).
- Tensão normalizada no(s) interruptor(es) (v_s/v_o).
- Tensão normalizada no(s) diodo(s) (v_{D_o}/v_o).
- Análise de sensibilidade da razão cíclica entre os três conversores.
- Análise de sensibilidade da razão cíclica do conversor I e do conversor *boost-quadrático*.
- Análise de sensibilidade da razão cíclica dos conversores conversor II, III e do conversor *boost*.

Ao considerar a Figura 6.2, para uma razão cíclica até aproximadamente $d < 0,65$ quem apresenta maior ganho estático é o conversor II, acima desse valor o conversor I (dada a característica quadrática) se sobressai em relação aos demais, de acordo com as curvas da Figura 6.2(a). Desta mesma figura, os conversores II e III apresentam formatos de curvas semelhantes (de característica *boost*), com o conversor III apresentando um ganho estático menor.

A tensão de bloqueio imposta ao interruptor do conversor I se sobressai em relação aos outros conversores. Isto acontece pois neste conversor o interruptor está mais próximo do estágio de saída, enquanto no conversor II e no conversor III os interruptores estão posicionados longe do estágio de alta tensão da saída, vide Figura 6.2(b).

Em relação a tensão de bloqueio dos diodos de saída, o conversor III necessita de diodos com menores tensões de bloqueio, enquanto o conversor II apresenta uma curva plana e com valor maior que todos até uma relação de transformação (N) de até aproximadamente 5 — acima desse valor um dos diodos de saída do conversor I apresenta a apresentar a maior tensão de bloqueio, conforme a Figura 6.2(c).

No tocante sensibilidade do ganho de tensão em função da razão cíclica, conforme a Figura 6.2(d), o conversor I apresenta uma curva com uma derivada mais acentua em relação aos demais — esse atributo permite predizer que uma variação na razão cíclica vai apresentar resultados mais abruptos no ganho de tensão, tal aspecto acaba por impor maiores desafios em uma operação em malha fechada. Esse apontamento é originado da característica quadrática que pode ser visto na Figura 6.2(e), ao comparar o conversor I com o conversor *boost-quadrático*. Os conversores II e III apresentam perfil *boost* — estando em conformidade com as curvas da Figura 6.2(f), que considera a curva de sensibilidade do conversor *boost*.

A Figura 6.3 mostra algumas curvas da região de fronteira, $\overline{i_{\kappa 0}}$, entre o ganho estático em MCC e o ganho estático MCD dos novos conversores, do conversor *boost* e do conversor *boost-quadrático*. Nesta figura a área abaixo (hachurada) das curvas representa o ganho estático em MCD e a área acima representa o ganho em MCC. Os conversores propostos I, II e III são nomeados por: prop. I, prop. II e prop. III, respectivamente.

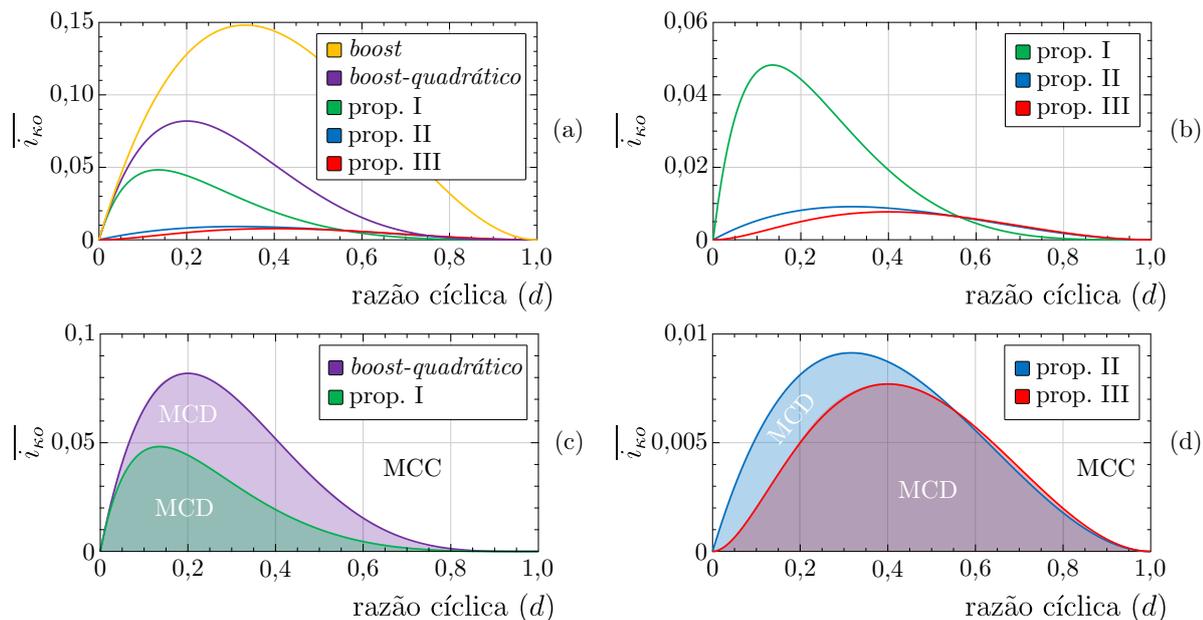


Figura 6.3 – Região de fronteira entre o MCC e o MCD dos conversores propostos.

Quando comparados com o conversor *boost* e com o conversor *boost-quadrático*, os conversores propostos apresentam uma área menor em MCD. Isto permite, por exemplo, que possam ocorrer maiores oscilações/variações na corrente de carga, logicamente que não ultrapassando o valor definido por $i_{\kappa O}$, conforme a [Figura 6.3\(a\)](#).

De acordo com a [Figura 6.3\(b\)](#), o conversor proposto I apresenta uma maior área em MCD do que os conversores II e III. Ao considerar o valor de pico como figura de mérito, o conversor I possui uma amplitude da ordem de 5 vezes maior que os demais conversores. Isto mostra que conversores em configuração *interleaved* permitem maiores variações de potência, desta forma, por exemplo, mesmo na presença de variações de carga é possível uma maior excursão em MCC.

O conversor I apresenta uma área mais reduzida em MCD quando a comparação acontece com o conversor *boost-quadrático*, de acordo com a [Figura 6.3\(c\)](#) — com uma perceptível redução no valor de pico de aproximadamente 1,6 vezes.

Por fim, conforme mostra a [Figura 6.3\(d\)](#) os conversores II e III apresentam grandes semelhanças. Isso é facilmente identificado por meio das áreas praticamente iguais em MCD, além dos valores de pico que também mostra-se similares. As pequenas diferenças são mais marcantes na área de ambos, com o conversor II apresentando uma região em MCD levemente maior que o conversor III.

A partir do número de componentes de cada conversor é possível, por exemplo, estimar as perdas apresentadas por esses componentes. Para isso, inicialmente é preciso agrupar e quantificar os componentes dos conversores, conforme mostra a [Figura 6.4](#).

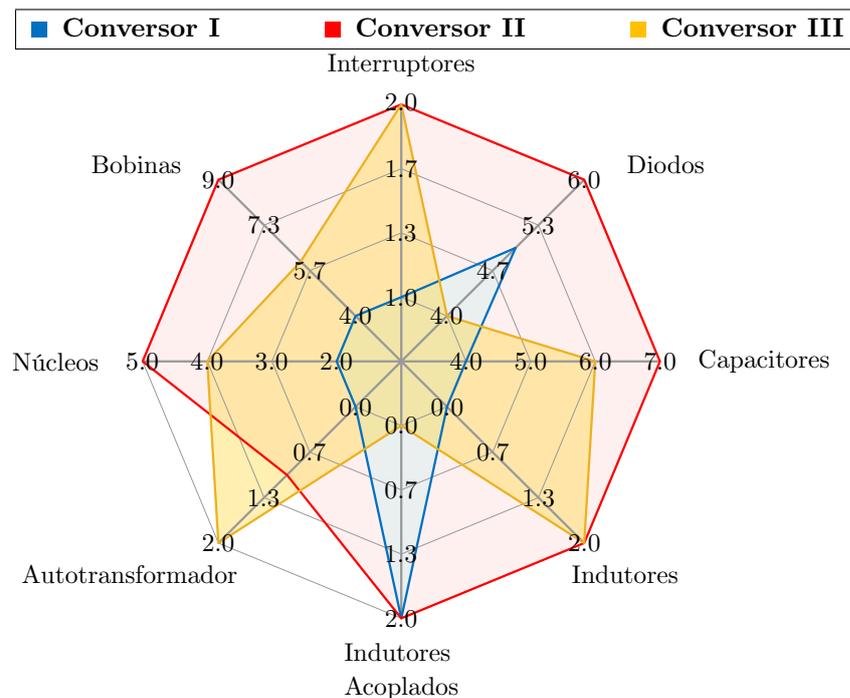


Figura 6.4 – Número de componentes dos conversores propostos.

Como mostrado na [Figura 6.1](#) e corroborado a partir da [Figura 6.4](#), o conversor I apresenta o menor número de componentes em relação aos demais — isso é esperado, uma vez que é configurado numa estrutura monofásica (isto é, apenas uma fase). O conversor II apresenta uma característica mais homogênea, contendo em sua estrutura um número expressivo de componentes — característica de uma estrutura multifase (paralela na entrada e paralela na saída). Tal comportamento não é encontrado no conversor III, mesmo sendo uma configuração *interleaved* assim como o conversor II, que apresenta de maneira geral um número reduzido de componentes — atributo das saídas das fases conectadas em série (paralela na entrada e série na saída).

Com base no número de componentes é oportuno, para fins de comparação, estimar a distribuição das perdas nesses componentes. Essa estimativa foi desenvolvida nos capítulos (3), (4) e (5), durante a análise de cada conversor. Com base na metodologia adotada foram obtidas figuras que mostram essa distribuição percentual. Visando um fácil entendimento esses gráficos são novamente dispostos por meio da [Figura 6.5](#).

As perdas do conversor I, de acordo com a [Figura 6.5\(a\)](#), estão concentradas nos componentes do estágio de entrada, no qual circulam as maiores correntes. Assim, observa-se que as perdas: do interruptor s_1 e dos diodos D_1 e D_2 representam um valor de aproximadamente 43%. Enquanto os dois indutores acoplados contribuem com perdas da ordem de 52% das perdas totais. As perdas do estágio de saída somam 5%. A partir dessa distribuição, que mostra uma concentração das perdas no estágio de entrada, fica demonstrado o reduzido rendimento alcançado com este conversor.

A distribuição das perdas no conversor II, conforme a [Figura 6.5\(b\)](#), mostra que as maiores contribuições para a diminuição do rendimento estão associadas, em especial, com as perdas: de comutação dos interruptores, s_1 e s_2 , e com as perdas (no cobre e no núcleo) nos indutores de entrada, L_1 e L_2 — que juntas somam um total de 65%.

Por fim, conforme mostra a [Figura 6.5\(c\)](#), as perdas do conversor III são mais distribuídas, com leve destaque para as perdas nos indutores que soma um equivalente a 24%. Para este conversor, por exemplo, as perdas dos diodos das VMC juntamente com as perdas dos diodos do estágio de saída equivalem as perdas por comutação ou as perdas por condução dos interruptores (que estão no estágio de entrada). Esse equilíbrio sugere uma curva de rendimento plana, frente a variações da potência de saída.

Levando em conta que nos três conversores as maiores perdas estão concentradas no(s) indutor(es) de entrada e no(s) interruptor(es), na [Figura 6.6](#) são exemplificadas as perdas a partir de uma variação da potência de saída. Para isso, foram considerados alguns valores específicos para essa potência. Neste caso, foi realizado um ensaio com $P_o = [250 \ 500 \ 750 \ 1000]$ W. Além disso, foram considerados o ganho estático obtido nos ensaios práticos, isto é, $M = 13,33$ para o conversor I e $M = 16,67$ para os conversores II e III. Os dados da [Figura 6.6](#) também são mostrados na [Tabela 6.2](#). Nesta tabela, P_{cond} significa perda em condução e P_{com} denota as perdas em comutação.

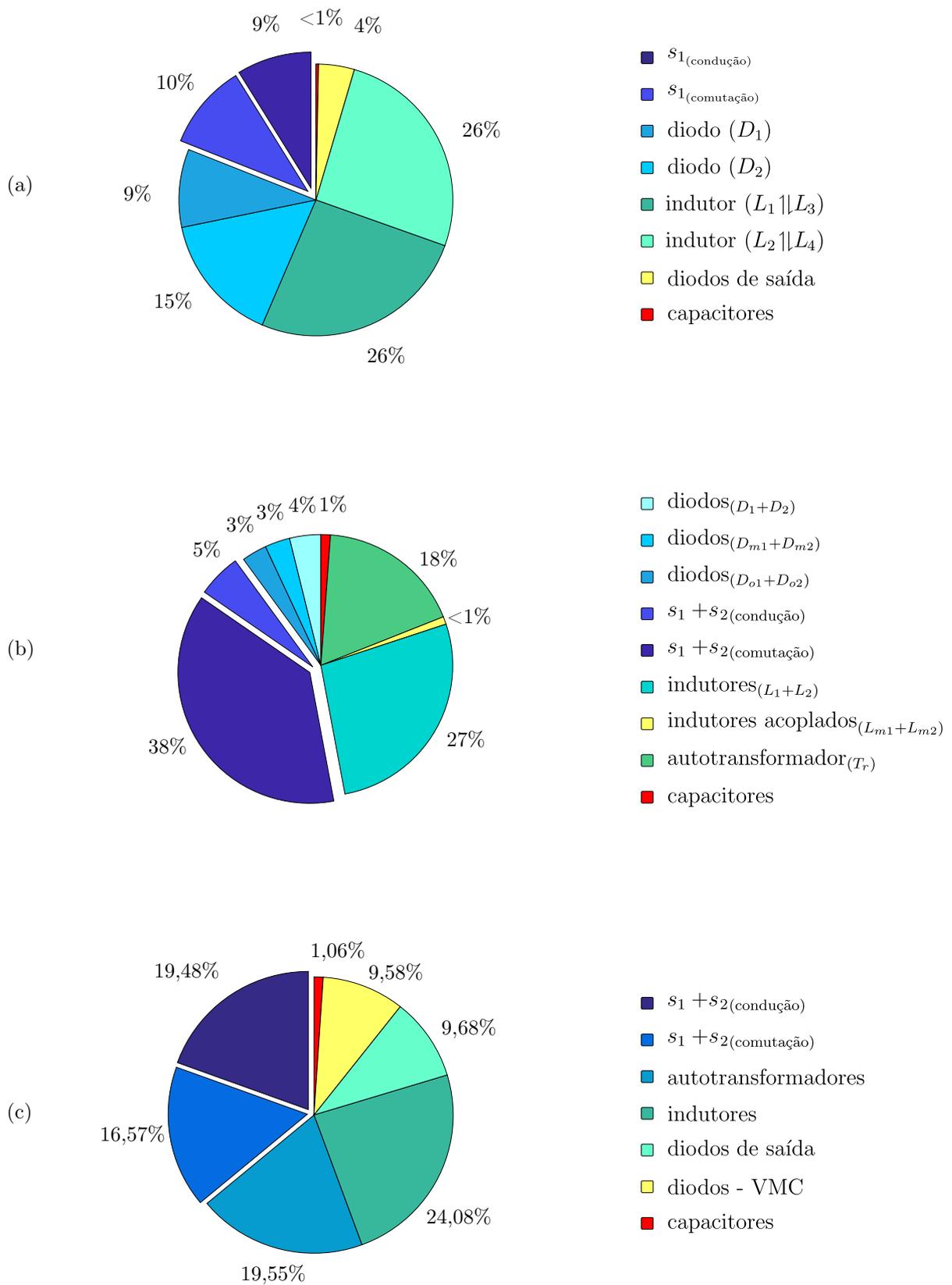


Figura 6.5 – Estimativa da distribuição das perdas dos conversores propostos.

(a) Conversor I.

(b) Conversor II.

(c) Conversor III.

As perdas por condução do(s) interruptor(es) são mostradas na [Figura 6.6\(a\)](#). Nesta figura fica evidente as elevadas perdas apresentadas pelo interruptor (s_1) do conversor I em relação aos outros conversores. Este fato é originado pela maior tensão de bloqueio, necessária nesta estrutura, que por sua vez apresenta maior resistência de condução. O conversor I apresenta perdas da ordem 900% em relação as perdas de condução ($s_1 + s_2$) do conversor II — com perdas de 17 W para o conversor I e perdas da ordem de 1,6 W para o conversor II — estes valores são estimados para os conversores operando em plena carga. Esta diferença é justificada dado que os interruptores no conversor II estão mais distantes do estágio de saída, assim foi possível utilizar MOSFETs com menor tensão de bloqueio, logo com menor resistência de condução. Quando a comparação é entre o conversor I com o conversor III as diferenças ficam da ordem de 120% — isto representa, em plena carga, perdas de 17 W para o conversor I e perdas de 7,7 W para o conversor III.

As perdas por comutação do(s) interruptor(es), conforme a [Figura 6.6\(b\)](#), mostram-se mais equilibradas entre os conversores propostos. Neste caso, por exemplo, quando a comparação é entre o conversor I e o conversor II a diferença percentual, em plena carga, fica da ordem de 50% — com perdas de 16 W para o interruptor do conversor I e perdas de 11 W para os interruptores do conversor II. Quando a comparação é entre o conversor I e o conversor III a diferença fica em torno de 120% — isso é originado por perdas, de comutação em plena carga, de 16 W para o conversor I e de 7,6 W para o conversor III.

As perdas nos indutor(es) de entrada, que podem ser divididas em perdas no cobre e em perdas no núcleo, são apresentadas na [Figura 6.6\(c\)](#). As diferenças, de perdas nos indutores de entrada, entre o conversor II e o conversor III mostram-se mais discretas — com valores praticamente iguais. Característica semelhante é encontra entre os três conversores para uma potência de até 250 W. Porém, com o aumento da potência, começam a aparecer diferenças mais acentuadas entre o conversor I em relação aos conversores II e III. Isso fica evidente a partir de 500 W e tornam-se mais acentuadas com o aumento da potência processada. Por exemplo, com potência de saída de 1000 W as perdas do conversor I ficam em torno de 500% em relação aos conversores II e III. Neste ponto de operação o conversor I possui perdas acima de 50 W enquanto as perdas nos conversores II e III ficam abaixo de 10 W. Estes dados mostram que em configurações *interleaved* ocorre uma redução significativa das perdas nos magnéticos da entrada.

Tabela 6.2 – Estimativa das perdas nos interruptores e nos indutores de entrada.

Potência (W)	Conversor I (W)			Conversor II (W)			Conversor III (W)		
	P_{cond}	P_{com}	Indutor	P_{cond}	P_{com}	Indutores	P_{cond}	P_{com}	Indutores
250	0,953	3,473	2,710	0,099	2,634	1,437	0,434	1,542	1,738
500	3,670	7,347	11,554	0,402	5,436	2,832	1,803	3,322	3,320
750	8,831	11,663	27,919	0,915	8,413	5,142	4,206	5,348	5,930
1000	17,080	16,463	53,402	1,648	11,573	8,368	7,741	7,630	9,570

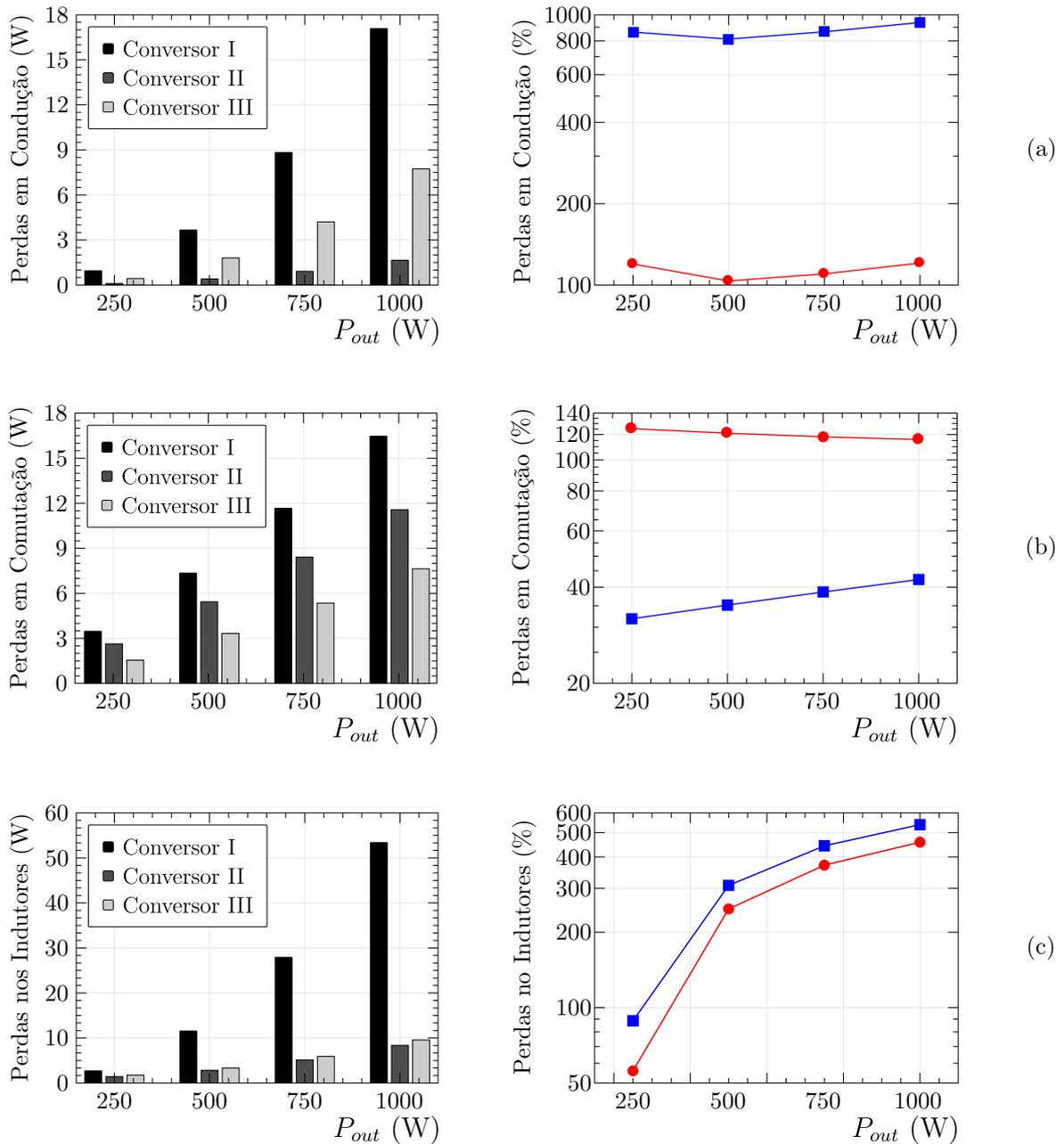


Figura 6.6 – Perdas no(s) interruptor(es) e nos indutor(es) de entrada dos conversores propostos.

- (a) Perdas por condução no(s) interruptor(es).
- (b) Perdas por comutação no(s) interruptor(es).
- (c) Perdas no(s) indutor(es).

Nos gráficos a direita, da Figura 6.6, as curvas na cor azul representam a diferença percentual das perdas do conversor I em relação ao conversor II. Neste mesmo gráfico, as curvas na cor vermelha expressam a diferença percentual das perdas do conversor I em relação ao conversor III. Na Figura 6.6(a) as diferenças relacionam as perdas por condução nos interruptor(es), já na Figura 6.6(b) as diferenças relacionam as perdas por comutação nos interruptor(es), enquanto na Figura 6.6(c) as diferenças expressam as perdas nos indutor(es) de entrada.

Com base na distribuição das perdas, mostradas na [Figura 6.5](#) e evidenciadas na [Figura 6.6](#), é possível fazer uma estimativa do rendimento de cada conversor frente a uma variação da potência de saída. Para isto foi concebida a [Figura 6.7](#), que mostra o rendimento em simulação (teórico) e o rendimento prático (experimental). Nesta figura, Exp. significa experimental, enquanto Conv. é a abreviação de conversor.

Da [Figura 6.7](#) fica explicitada a diferença de rendimento do conversor I em relação aos conversores II e III — tanto em resultados teóricos quanto em resultados experimentais. Dessa mesma figura, dada a característica *interleaved* nota-se grande semelhança de rendimento entre o conversor II e o conversor III.

A diferença do rendimento teórico do conversor I para os conversores II e III, para uma potência de saída de 1000 W, conforme a [Figura 6.7\(a\)](#), deu-se da ordem de 8% — isso significa uma disparidade de 80 W. Essa tendência se manteve nos resultados práticos, vide [Figura 6.7\(b\)](#), em que essa diferença ficou por volta de 7% — representando uma discrepância de 70 W (para uma operação em plena carga). Essa grande semelhança entre os resultados mostra que a metodologia de trabalho adotada (análise dos conversores e projeto) mostrou-se adequada. Este fato é corroborado, e evidenciado de forma individual para cada conversor, a partir das curvas da [Figura 6.7\(c\)](#), da [Figura 6.7\(d\)](#) e da [Figura 6.7\(e\)](#) — que mostram simultaneamente o rendimento teórico e o rendimento experimental.

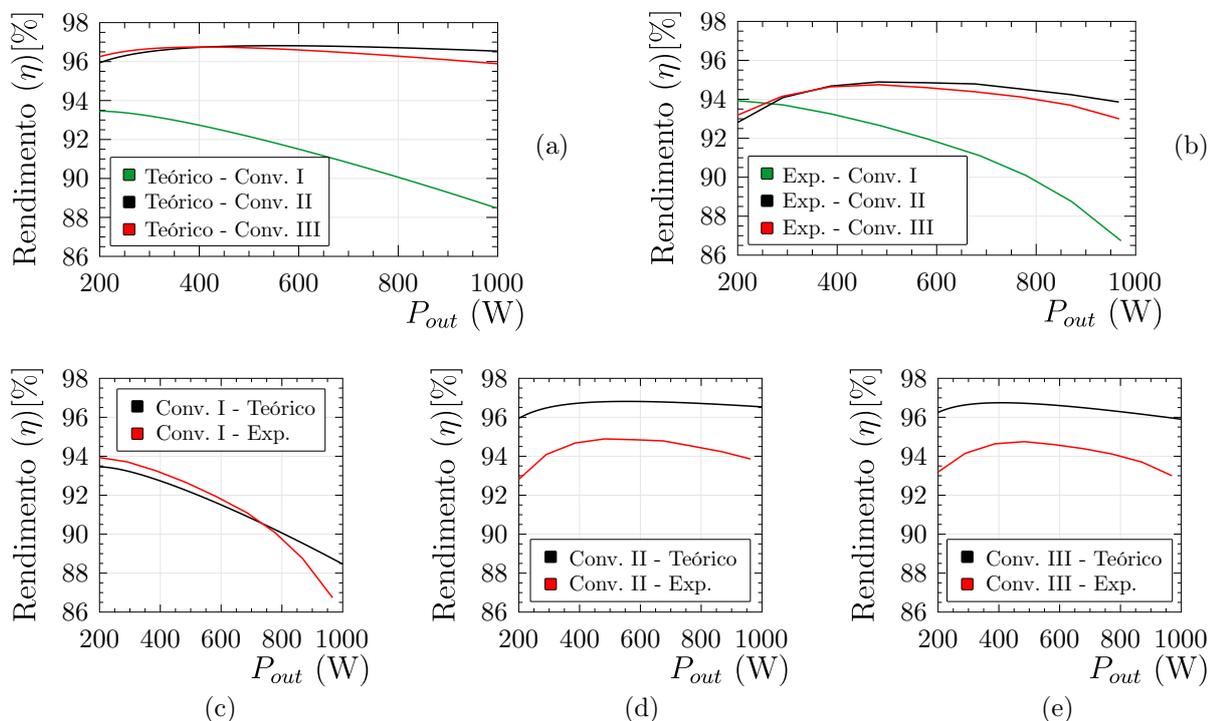


Figura 6.7 – Rendimento teórico e rendimento experimental dos conversores propostos.

- Rendimento teórico dos três conversores propostos.
- Rendimento experimental dos três conversores propostos.
- Rendimentos do conversor I (teórico e experimental).
- Rendimentos do conversor II (teórico e experimental).
- Rendimentos do conversor III (teórico e experimental).

6.2 CONTRIBUIÇÕES

As contribuições deste trabalho podem ser elencadas da seguinte maneira:

- 1) análise, discussão e interpretação das características dos métodos para obtenção de elevado ganho de tensão;
- 2) apontamento das vantagens e das desvantagens das técnicas analisadas, a partir de expressões matemáticas e gráficas, que permitem a escolha de uma técnica em detrimento das demais;
- 3) proposição de três novos conversores;
- 4) análise das etapas de operação dos novos conversores;
- 5) descrição dos esforços de tensão e de corrente em todos os componentes;
- 6) análise estática em MCC e em MCD;
- 7) análise dinâmica dos conversores;
- 8) metodologia de projeto dos novos conversores;
- 9) ensaio e obtenção de resultados experimentais dos conversores propostos.

6.3 PUBLICAÇÕES

As contribuições desta tese permitiram até o momento algumas publicações:

- 1) artigo em congresso internacional [169]
Guepfrih, M. F. et al. Quadratic boost-flyback dc-dc converter with coupled inductors. In: *2018 13th IEEE International Conference on Industry Applications (INDUSCON)*. [S.l.: s.n.], 2018. p. 544–550. ISBN 978-1-5386-7995-1.
- 2) artigo em periódico nacional [170]
Guepfrih, M. F. et al. Conversor cc-cc de alto ganho boost-quadrático-duplo-flyback. *Revista Eletrônica de Potência - SOBRAEP*, v. 24, n. 3, Sep 2019. ISSN 1414-8862.
- 3) artigo em periódico internacional [171]
Guepfrih, M. F. et al. Quadratic-boost-double-flyback converter. *IET Power Electronics*, v. 12, n. 12, p. 3166–3177, Oct 2019. ISSN 1755-4535.
- 4) artigo em periódico internacional [189]
Guepfrih, M. F. et al. High step-up dc-dc converter using built-in transformer voltage multiplier cell and dual boost concepts. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2021. DOI 10.1109/JESTPE.2021.3063060.
- 5) além disso, cabe destacar que está sendo elaborado um artigo que aborda o conversor proposto II.

6.4 TRABALHOS FUTUROS

A fim de dar continuidade nos tópicos desenvolvidos neste trabalho sugere-se:

- 1) ensaio e validação experimental do conversor II em malha fechada.
- 2) ensaio e validação experimental do conversor III em malha fechada.

Além disso, com base no estudo realizado, pode-se acrescentar algumas melhorias no conversor I visando um maior rendimento. Para essa situação, talvez algumas modificações sejam possíveis a partir de células multiplicadoras, nova disposição dos componentes, utilização de dispositivos semicondutores com melhores figuras de mérito, novas metodologias para a confecção dos elementos magnéticos (visando compactação e redução das perdas).

Para o conversor II, tal qual os métodos empregados para possíveis melhorias do conversor I, uma alternativa viável para a redução no número de componentes seja uma análise sobre a retirada das células multiplicadoras de tensão e o seu impacto na estrutura do conversor.

Em relação ao conversor III, uma primeira alternativa seria a inclusão de um circuito de grampeamento não dissipativo a fim de aliviar os efeitos do fluxo disperso dos autotransformadores.

REFERÊNCIAS

- [1] IRENA. *Renewable capacity statistics 2020*, International Renewable Energy Agency. Adu Dhabi, 2020. Disponível em: <<https://www.irena.org/Statistics/Download-Data>>. Citado 3 vezes nas páginas 33, 34 e 35.
- [2] ITAMARATY. *Overview*. 2020. Access date: 15 jun. 2020. Disponível em: <<http://www.itamaraty.gov.br/pt-BR/notas-a-imprensa/18187-brasil-da-inicio-a-processo-de-adesao-a-irena>>. Citado na página 33.
- [3] IRENA. *Overview*. 2020. Access date: 15 jun. 2020. Disponível em: <https://irena.org/IRENADocuments/IRENA_RE_electricity_statistics_-_Query_tool.xlsm>. Citado 2 vezes nas páginas 34 e 35.
- [4] Sawyer, S.; Zervos, A. *Global Wind 2009 Report*. Bélgica, 2010. Disponível em: <https://gwec.net/wp-content/uploads/2012/06/GWEC_Global_Wind_2009_Report_LOWRES_15th.-Apr..pdf>. Citado na página 34.
- [5] Lee, J.; Zhao, F. *Global Wind 2019 Report*. Bélgica, 2020. Disponível em: <<https://gwec.net/docs/global-wind-report-2019/>>. Citado na página 35.
- [6] SCHOOL-UNEP, F. *Global Trends In Renewable Energy Investment 2019*. Frankfurt, 2020. Disponível em: <<http://www.fs-unep-centre.org>>. Citado 2 vezes nas páginas 35 e 36.
- [7] IRENA. *Renewable power generation costs in 2018*, International Renewable Energy Agency. Adu Dhabi, 2019. Disponível em: <<https://www.irena.org/publications>>. Citado 4 vezes nas páginas 36, 37, 38 e 39.
- [8] MAGAZINE, P. *Overview*. 2020. Access date: 22 jun. 2020. Disponível em: <<https://www.pv-magazine.com/features/investors/module-price-index/>>. Citado na página 38.
- [9] GMBH pvXchange T. *Overview*. 2020. Access date: 23 jun. 2020. Disponível em: <<https://www.pvxchange.com/de/price-index>>. Citado na página 38.
- [10] IRENA. *Global Renewable Outlook: Energy transformation 2050*, International Renewable Energy Agency. Adu Dhabi, 2020. Disponível em: <<https://www.irena.org/publications>>. Citado na página 41.
- [11] JÄGER-WALDAU, A. *PV Status Report 2019*, European Commission. Luxemburgo, 2019. Disponível em: <https://ec.europa.eu/jrc/sites/jrcsh/files/kjna29938enn_1.pdf>. Citado na página 41.
- [12] IRENA. *Electricity Storage Valuation Framework: Assessing system value and ensuring project viability*, International Renewable Energy Agency. Adu Dhabi, 2020. Disponível em: <<https://www.irena.org/publications>>. Citado 3 vezes nas páginas 41, 42 e 50.

- [13] IRENA. *Global energy transformation: A roadmap to 2050 (2019 edition)*, International Renewable Energy Agency. Adu Dhabi, 2020. Disponível em: <<https://www.irena.org/publications>>. Citado 3 vezes nas páginas 41, 42 e 50.
- [14] Shayani, R. A. *Método Para Determinação do Limite de Penetração da Geração Distribuída Fotovoltaica em Redes Radiais de Distribuição*. Tese (Doutorado) — Universidade Federal de Brasília (UNB), Brasília, ago. 2010. Citado na página 43.
- [15] El Khashab, H. A. et al. Dynamic switching technique for load control in a pv system. In: *Proceedings IECON '91: 1991 International Conference on Industrial Electronics, Control and Instrumentation*. [S.l.: s.n.], 1991. v. 1, p. 674–678. Citado na página 44.
- [16] Basu, S. et al. An improved pv battery charger for low cost low power stand alone low power systems. In: *2008 IEEE International Conference on Sustainable Energy Technologies*. [S.l.: s.n.], 2008. p. 1157–1160. Citado na página 44.
- [17] Sassi, A. et al. Energy management of pv/wind/battery hybrid energy system based on batteries utilization optimization. In: *2017 International Conference on Green Energy Conversion Systems (GECS)*. [S.l.: s.n.], 2017. p. 1–7. Citado na página 46.
- [18] Mohan, N. et al. *POWER ELECTRONICS: Converters, Applications and Design*. 3th. ed. New Jersey: John Wiley & Sons, Inc., 2003. Citado na página 48.
- [19] Chen, S. et al. A safety enhanced, high step-up dc–dc converter for ac photovoltaic module application. *IEEE Transactions on Power Electronics*, v. 27, n. 4, p. 1809–1817, 2012. ISSN 1941-0107. Citado na página 49.
- [20] Karthikeyan, V. et al. High step-up gain dc–dc converter with switched capacitor and regenerative boost configuration for solar pv applications. *IEEE Transactions on Circuits and Systems II: Express Briefs*, v. 66, n. 12, p. 2022–2026, 2019. ISSN 1558-3791. Citado na página 49.
- [21] Yang, J. et al. Dual-coupled inductors-based high step-up dc/dc converter without input electrolytic capacitor for pv application. *IET Power Electronics*, v. 10, n. 6, p. 646–656, 2017. ISSN 1755-4535. Citado na página 49.
- [22] Chen, Y. et al. Multi-input inverter for grid-connected hybrid pv/wind power system. *IEEE Transactions on Power Electronics*, v. 22, n. 3, p. 1070–1077, 2007. ISSN 1941-0107. Citado na página 49.
- [23] Cardoso, V. et al. Um sistema para a conexão de aerogeradores de pequeno porte à rede elétrica. *Revista Eletrônica de Potência - SOBRAEP*, v. 21, n. 3, p. 234–243, Jul 2016. ISSN 1414-8862. Citado na página 49.
- [24] Fan, S. et al. Design and control of a wind energy conversion system based on a resonant dc/dc converter. *IET Renewable Power Generation*, v. 7, n. 3, p. 265–274, 2013. ISSN 1752-1424. Citado na página 49.
- [25] Dobakhshari, S. S. et al. A dual active clamp dc–dc converter with high voltage gain. *IEEE Transactions on Power Electronics*, v. 36, n. 1, p. 597–606, 2021. Citado na página 51.

- [26] Rodriguez, A. et al. Synchronous boost converter with high efficiency at light load using qsw-zvs and sic mosfets. *IEEE Transactions on Industrial Electronics*, v. 65, n. 1, p. 386–393, 2018. Citado na página 51.
- [27] Elsayad, N. et al. A new sepic-based step-up dc-dc converter with wide conversion ratio for fuel cell vehicles: Analysis and design. *IEEE Transactions on Industrial Electronics*, p. 1–1, 2020. Citado na página 51.
- [28] Hassan, W. et al. Single-switch high step-up dc-dc converter with low and steady switch voltage stress. *IEEE Transactions on Industrial Electronics*, v. 66, n. 12, p. 9326–9338, 2019. Citado na página 51.
- [29] Azer, P. et al. Time-efficient integrated electrothermal model for a 60-kw three-phase bidirectional synchronous dc-dc converter. *IEEE Transactions on Industry Applications*, v. 56, n. 1, p. 654–668, 2020. Citado na página 51.
- [30] Hu, Y. et al. Design of a modular, high step-up ratio dc-dc converter for hvdc applications integrating offshore wind power. *IEEE Transactions on Industrial Electronics*, v. 63, n. 4, p. 2190–2202, 2016. Citado na página 51.
- [31] Hoseinzadeh Lish, M. et al. Novel high gain dc-dc converter based on coupled inductor and diode capacitor techniques with leakage inductance effects. *IET Power Electronics*, v. 13, n. 11, p. 2380–2389, 2020. Citado na página 51.
- [32] Salem, M. et al. Three-phase series resonant dc-dc boost converter with double llc resonant tanks and variable frequency control. *IEEE Access*, v. 8, p. 22386–22399, 2020. Citado na página 51.
- [33] Elsayad, N. et al. A new hybrid structure of a bidirectional dc-dc converter with high conversion ratios for electric vehicles. *IEEE Transactions on Vehicular Technology*, v. 69, n. 1, p. 194–206, 2020. Citado na página 51.
- [34] Siwakoti, Y. P.; Blaabjerg, F. Single switch nonisolated ultra-step-up dc-dc converter with an integrated coupled inductor for high boost applications. *IEEE Transactions on Power Electronics*, v. 32, n. 11, p. 8544–8558, 2017. Citado na página 51.
- [35] Andersen, R. L.; Barbi, I. A zvs-pwm three-phase current-fed push-pull dc-dc converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 3, p. 838–847, 2013. Citado na página 51.
- [36] Cardoso, V. et al. Double boost-flyback converter. *IET Power Electronics*, v. 13, n. 6, p. 1163–1171, 2020. Citado na página 51.
- [37] Liang, T. et al. Ultra-large gain step-up switched-capacitor dc-dc converter with coupled inductor for alternative sources of energy. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 59, n. 4, p. 864–874, 2012. Citado na página 51.
- [38] Bottion, A. J. B.; Barbi, I. Input-series and output-series connected modular output capacitor full-bridge pwm dc-dc converter. *IEEE Transactions on Industrial Electronics*, v. 62, n. 10, p. 6213–6221, 2015. Citado na página 51.

- [39] Nouri, T. et al. An interleaved high step-up converter with coupled inductor and built-in transformer voltage multiplier cell techniques. *IEEE Transactions on Industrial Electronics*, v. 66, n. 3, p. 1894–1905, 2019. Citado na página 51.
- [40] Jung, C. Power up with 800-v systems: The benefits of upgrading voltage power for battery-electric passenger vehicles. *IEEE Electrification Magazine*, v. 5, n. 1, p. 53–58, 2017. Citado na página 51.
- [41] Mnati, M. J. et al. Analytical and calculation dc-link capacitor of a three-phase grid-tied photovoltaic inverter. In: *2018 IEEE 12th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG 2018)*. [S.l.: s.n.], 2018. p. 1–6. Citado na página 51.
- [42] Revathi B., S.; Prabhakar, M. Transformerless high-gain dc-dc converter for micro-grids. *IET Power Electronics*, v. 9, n. 6, p. 1170–1179, 2016. Citado na página 51.
- [43] Alghaythi, M. L. et al. Analysis and design of a high voltage gain interleaved dc-dc converter with dual coupled inductors and voltage multiplier cell. In: *2020 IEEE Kansas Power and Energy Conference (KPEC)*. [S.l.: s.n.], 2020. p. 1–6. Citado na página 51.
- [44] Ranjram, M. et al. A high step-up transformerless dc/dc converter with flat efficiency. In: *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2014. p. 1034–1040. Citado na página 51.
- [45] Alghaythi, M. L. et al. A high step-up interleaved dc-dc converter with voltage multiplier and coupled inductors for renewable energy systems. *IEEE Access*, v. 8, p. 123165–123174, 2020. Citado na página 51.
- [46] Sri Revathi B; Prabhakar, M. High gain high power non-isolated dc-dc converter for renewable energy applications. In: *2014 IEEE 2nd International Conference on Electrical Energy Systems (ICEES)*. [S.l.: s.n.], 2014. p. 229–234. Citado na página 51.
- [47] Elsayad, N. et al. A new single-switch structure of a dc-dc converter with wide conversion ratio for fuel cell vehicles: Analysis and development. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 8, n. 3, p. 2785–2800, 2020. Citado na página 51.
- [48] Elsayad, N. et al. A new sepic-based step-up dc-dc converter with wide conversion ratio for fuel cell vehicles: Analysis and design. *IEEE Transactions on Industrial Electronics*, p. 1–1, 2020. Citado na página 51.
- [49] Aghabali, I. et al. Analysis of auxiliary power unit and charging for an 800v electric vehicle. In: *2019 IEEE Transportation Electrification Conference and Expo (ITEC)*. [S.l.: s.n.], 2019. p. 1–6. Citado na página 51.
- [50] Mellincovsky, M.; Tapuchi, S. Input stage enhancement of a switched-capacitor switched inductor circuit. In: *2012 IEEE 27th Convention of Electrical and Electronics Engineers in Israel*. [S.l.: s.n.], 2012. p. 1–5. Citado na página 51.
- [51] Das, M. et al. Novel high gain, high efficiency dc-dc converter suitable for solar pv module integration with three-phase grid tied inverters. *IEEE Journal of Photovoltaics*, v. 9, n. 2, p. 528–537, 2019. Citado na página 51.

- [52] Emamalipour, R.; Lam, J. A hybrid string-inverter/rectifier soft-switched bidirectional dc/dc converter. *IEEE Transactions on Power Electronics*, v. 35, n. 8, p. 8200–8214, 2020. Citado na página 51.
- [53] Li, W. et al. A review of non-isolated high step-up dc/dc converters in renewable energy applications. In: *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*. [S.l.: s.n.], 2009. p. 364–369. Citado na página 55.
- [54] Li, W.; He, X. Review of nonisolated high-step-up dc/dc converters in photovoltaic grid-connected applications. *IEEE Transactions on Industrial Electronics*, v. 58, n. 4, p. 1239–1250, 2011. Citado na página 55.
- [55] Tofoli, F. L. et al. Survey on non-isolated high-voltage step-up dc–dc topologies based on the boost converter. *IET Power Electronics*, v. 8, n. 10, p. 2044–2057, 2015. Citado na página 55.
- [56] Liu, H. et al. Overview of high-step-up coupled-inductor boost converters. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 4, n. 2, p. 689–704, 2016. Citado na página 55.
- [57] Andrade, A. M. S. S. et al. Synthesis and comparative analysis of very high step-up dc-dc converters adopting coupled-inductor and voltage multiplier cells. *IEEE Transactions on Power Electronics*, v. 33, n. 7, p. 5880–5897, 2018. Citado na página 55.
- [58] Baddipadiga, B. P. R. et al. A family of high-voltage-gain dc-dc converters based on a generalized structure. *IEEE Transactions on Power Electronics*, v. 33, n. 10, p. 8399–8411, 2018. Citado 2 vezes nas páginas 55 e 56.
- [59] Forouzesh, M. et al. Step-up dc-dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications. *IEEE Transactions on Power Electronics*, v. 32, n. 12, p. 9143–9178, 2017. Citado 2 vezes nas páginas 55 e 56.
- [60] Li, K. et al. Generation of the large dc gain step-up nonisolated converters in conjunction with renewable energy sources starting from a proposed geometric structure. *IEEE Transactions on Power Electronics*, v. 32, n. 7, p. 5323–5340, July 2017. ISSN 1941-0107. Citado na página 57.
- [61] Li, W. et al. A review of non-isolated high step-up dc/dc converters in renewable energy applications. In: *Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2009. p. 364–369. ISSN 1048-2334. Citado na página 58.
- [62] Martinez, W. et al. Effect of inductor parasitic resistances on the voltage gain of high step-up dc–dc converters for electric vehicle applications. *IET Power Electronics*, v. 11, n. 10, p. 1628–1639, Aug 2018. ISSN 1755-4535. Citado na página 58.
- [63] Garcia, F. *Conversores CC-CC Elevadores de Tensão, não Isolados, com Ganhos Estáticos Elevados*. Dissertação (Mestrado) — Universidade Estadual de Campinas, Campinas - SP, Aug 2010. Citado 2 vezes nas páginas 60 e 183.
- [64] Martins, D. C.; Barbi, I. *Eletrônica de Potência: Conversores CC-CC Básicos Não Isolados*. 3. ed. Florianópolis: [s.n.], 2008. 377 p. Edição dos Autores. Citado 2 vezes nas páginas 60 e 104.

- [65] Zhao, S.; Shi, J. Z. Y. A low cost low power flyback converter with a simple transformer. In: *International Power Electronics and Motion Control Conference (PEMC)*. [S.l.: s.n.], 2012. v. 2, p. 1336–1342. Citado na página 62.
- [66] Kazimierczuk, M. K. *Pulse-Width Modulated DC-DC Power Converters*. 2. ed. United Kingdom: John Wiley & Sons, Ltd., 2016. 963 p. ISBN 978-1-119-00954-2. Citado na página 62.
- [67] Lee, M.-C. et al. Small-signal modeling of multiple-output flyback converters in continuous conduction mode with weighted feedback. *IEEE Transactions on Industrial Electronics*, v. 45, n. 2, p. 236–248, Apr 1998. ISSN 0278-0046. Citado na página 62.
- [68] Erickson, R. W.; Maksimovic, D. A multiple-winding magnetics model having directly measurable parameters. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 1998. v. 2, p. 1472–1478. ISSN 0275-9306. Citado 2 vezes nas páginas 63 e 259.
- [69] Watson, R. et al. Utilization of an active-clamp circuit to achieve soft switching in flyback converters. *IEEE Transactions on Power Electronics*, v. 11, n. 1, p. 162–169, Jan 1996. ISSN 0885-8993. Citado 2 vezes nas páginas 63 e 79.
- [70] Li, W. et al. General derivation law of nonisolated high-step-up interleaved converters with built-in transformer. *IEEE Transactions on Industrial Electronics*, v. 59, n. 3, p. 1650–1661, March 2012. ISSN 1557-9948. Citado na página 63.
- [71] Zhang, N. et al. High-voltage-gain quadratic boost converter with voltage multiplier. *IET Power Electronics*, v. 8, n. 12, p. 2511–2519, 2015. ISSN 1755-4535. Citado na página 64.
- [72] Mukhtar, N. M.; Lu, D. D. A bidirectional two-switch flyback converter with cross-coupled lcd snubbers for minimizing circulating current. *IEEE Transactions on Industrial Electronics*, v. 66, n. 8, p. 5948–5957, Aug 2019. ISSN 0278-0046. Citado na página 64.
- [73] Axelrod, B. et al. Switched-capacitor/switched-inductor structures for getting transformerless hybrid dc–dc pwm converters. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 55, n. 2, p. 687–696, Mar 2008. ISSN 1549-8328. Citado 3 vezes nas páginas 64, 65 e 82.
- [74] Wu, G. et al. Nonisolated high step-up dc-dc converters adopting switched-capacitor cell. *IEEE Transactions on Industrial Electronics*, v. 62, n. 1, p. 383–393, Jan 2015. ISSN 0278-0046. Citado na página 64.
- [75] Young, C. et al. Cascade cockcroft–walton voltage multiplier applied to transformerless high step-up dc–dc converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 2, p. 523–537, Feb 2013. ISSN 0278-0046. Citado na página 64.
- [76] Nouri, T. et al. Generalised transformerless ultra step-up dc-dc converter with reduced voltage stress on semiconductors. *IET Power Electronics*, v. 7, n. 11, p. 2791–2805, Nov 2014. ISSN 1755-4535. Citado na página 64.
- [77] Zheng, Y. et al. A family of interleaved high step-up converters with diode-capacitor technique. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, p. 1–1, Mar 2019. ISSN 2168-6777. Citado na página 64.

- [78] Alzahrani, A. et al. A family of scalable non-isolated interleaved dc-dc boost converters with voltage multiplier cells. *IEEE Access*, v. 7, p. 11707–11721, Jan 2019. ISSN 2169-3536. Citado na página 64.
- [79] Valipour, H. et al. High efficiency interleaved lc resonant boost topology: Analysis and design. *IEEE Transactions on Power Electronics*, v. 34, n. 11, p. 10759–10775, Nov 2019. ISSN 0885-8993. Citado na página 64.
- [80] Garcia, F. S. et al. Modeling and control design of the interleaved double dual boost converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 8, p. 3283–3290, Aug 2013. ISSN 0278-0046. Citado na página 64.
- [81] Valdez-Resendiz, J. E. et al. Voltage and current switching-ripple cancelation in the double dual boost converter. In: *International Conference on Power Electronics (CIEP)*. [S.l.: s.n.], 2018. p. 89–95. Citado na página 64.
- [82] Wang, Y. et al. A single switch quadratic boost high step up dc-dc converter. *IEEE Transactions on Industrial Electronics*, v. 66, n. 6, p. 4387–4397, 2019. Citado 4 vezes nas páginas 64, 121, 122 e 123.
- [83] Lee, S.; Do, H. Quadratic boost dc-dc converter with high voltage gain and reduced voltage stresses. *IEEE Transactions on Power Electronics*, v. 34, n. 3, p. 2397–2404, 2019. Citado 4 vezes nas páginas 64, 121, 122 e 123.
- [84] Berkovich, Y.; Axelrod, B. Switched-coupled inductor cell for dc-dc converters with very large conversion ratio. *IET Power Electronics*, v. 4, n. 3, p. 309–315, Mar 2011. ISSN 1755-4535. Citado na página 64.
- [85] Tseng, K. et al. High step-up converter with three-winding coupled inductor for fuel cell energy source applications. *IEEE Transactions on Power Electronics*, v. 30, n. 2, p. 574–581, Feb 2015. ISSN 0885-8993. Citado na página 64.
- [86] Ma, H. et al. A novel high gain dc-dc converter with coupled inductor voltage multiplier. In: *International Power Electronics and Application Conference and Exposition*. [S.l.: s.n.], 2014. p. 16–20. Citado na página 64.
- [87] Ajami, A. et al. A novel high step-up dc/dc converter based on integrating coupled inductor and switched-capacitor techniques for renewable energy applications. *IEEE Transactions on Power Electronics*, v. 30, n. 8, p. 4255–4263, Aug 2015. ISSN 0885-8993. Citado 2 vezes nas páginas 64 e 82.
- [88] Liu, H. et al. A novel high step-up dual switches converter with coupled inductor and voltage multiplier cell for a renewable energy system. *IEEE Transactions on Power Electronics*, v. 31, n. 7, p. 4974–4983, Jul 2016. ISSN 0885-8993. Citado na página 64.
- [89] Luo, F. L. Luo-converters, voltage lift technique. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 1998. v. 2, p. 1783–1789. ISSN 0275-9306. Citado na página 65.
- [90] Luo, F. L.; Ye, H. *Advanced DC/DC converters*. 2. ed. [S.l.]: CRC Press, 2017. (Power electronics and applications series). Citado na página 65.

- [91] Yang, L. et al. Transformerless dc–dc converters with high step-up voltage gain. *IEEE Transactions on Industrial Electronics*, v. 56, n. 8, p. 3144–3152, Aug 2009. ISSN 0278-0046. Citado na página 65.
- [92] Tse, C. K.; Chow, M. H. L. Theoretical study of switching power converters with power factor correction and output regulation. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, v. 47, n. 7, p. 1047–1055, Jul 2000. ISSN 1057-7122. Citado na página 65.
- [93] Villegas, P. J. et al. Average current mode control of series-switching post-regulators used in power factor correctors. *IEEE Transactions on Power Electronics*, v. 15, n. 5, p. 813–819, Sep 2000. ISSN 0885-8993. Citado na página 65.
- [94] Tse, C. K. et al. A family of pfc voltage regulator configurations with reduced redundant power processing. *IEEE Transactions on Power Electronics*, v. 16, n. 6, p. 794–802, Nov 2001. ISSN 0885-8993. Citado na página 65.
- [95] Morales-Saldana, J. A. et al. Modelling and control of a dc-dc quadratic boost converter with r2p2. *IET Power Electronics*, v. 7, n. 1, p. 11–22, Jan 2014. ISSN 1755-4535. Citado na página 65.
- [96] Spiazzi, G. Reduced redundant power processing concept: A reexamination. In: *IEEE Workshop on Control and Modeling for Power Electronics (COMPEL)*. [S.l.: s.n.], 2016. p. 1–8. Citado na página 65.
- [97] Jiao, Y. et al. Voltage-lift-type switched-inductor cells for enhancing dc-dc boost ability: Principles and integrations in luo converter. *IET Power Electronics*, v. 4, n. 1, p. 131–142, Jan 2011. ISSN 1755-4535. Citado na página 65.
- [98] Luo, F. L. Positive output luo converters: voltage lift technique. *IEE Proceedings - Electric Power Applications*, v. 146, n. 4, p. 415–432, Jul 1999. ISSN 1350-2352. Citado na página 65.
- [99] Luo, F. L. Negative output luo converters: voltage lift technique. *IEE Proceedings - Electric Power Applications*, v. 146, n. 2, p. 208–224, Mar 1999. ISSN 1350-2352. Citado na página 65.
- [100] Peng, F. Z. Z-source inverter. *IEEE Transactions on Industry Applications*, v. 39, n. 2, p. 504–510, Mar 2003. ISSN 0093-9994. Citado na página 66.
- [101] Anderson, J.; Peng, F. Z. Four quasi-z-source inverters. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2008. p. 2743–2749. ISSN 0275-9306. Citado na página 66.
- [102] Vinnikov, D.; Roasto, I. Quasi-z-source-based isolated dc/dc converters for distributed power generation. *IEEE Transactions on Industrial Electronics*, v. 58, n. 1, p. 192–201, Jan 2011. ISSN 0278-0046. Citado na página 66.
- [103] Shen, H. et al. Hybrid z-source boost dc–dc converters. *IEEE Transactions on Industrial Electronics*, v. 64, n. 1, p. 310–319, Jan 2017. ISSN 0278-0046. Citado na página 66.

- [104] Haji-Esmaili, M. M.; Babaei, E. Reliability challenge for impedance network-based dc-dc boost converters. *International Journal of Circuit Theory and Applications*, v. 46, n. 3, p. 581–598, 2018. ISSN 1097-007X. Citado na página 66.
- [105] Mi, M. L. S. et al. Review of charge pump topologies for micro energy harvesting systems. *American Journal of Applied Sciences*, v. 13, n. 5, p. 628–645, May 2016. ISSN 1554-3641. Citado na página 67.
- [106] Dickson, J. F. On-chip high-voltage generation in mmos integrated circuits using an improved voltage multiplier technique. *IEEE Journal of Solid-State Circuits*, v. 11, n. 3, p. 374–378, Jun 1976. ISSN 0018-9200. Citado na página 67.
- [107] Kuwabara, K.; Hiyachika, E. Switched-capacitor dc-dc converters. In: *International Telecommunications Energy Conference (Intelec)*. [S.l.: s.n.], 1988. p. 213–218. Citado na página 67.
- [108] Cockcroft, J. D.; Walton, E. T. S. Experiments with high velocity positive ions. *Proceedings Of The Royal Society A*, v. 129, p. 477–489, Jun 1930. Citado na página 67.
- [109] Ueno, F. et al. Emergency power supply for small computer systems. In: *1991., IEEE International Symposium on Circuits and Systems*. [S.l.: s.n.], 1991. p. 1065–1068. Citado na página 67.
- [110] Starzyk, J. A. et al. A dc-dc charge pump design based on voltage doublers. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, v. 48, n. 3, p. 350–359, Mar 2001. ISSN 1057-7122. Citado na página 67.
- [111] Cockcroft, J. D.; Walton, E. T. S. Experiments with high velocity positive ions.—(i) further developments in the method of obtaining high velocity positive. *Proceedings Of The Royal Society A*, v. 136, p. 619–630, Jun 1932. Citado na página 67.
- [112] Makowski, M. S.; Maksimovic, D. Performance limits of switched-capacitor dc-dc converters. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 1995. v. 2, p. 1215–1221. Citado na página 67.
- [113] Zhang, F. et al. Study of the multilevel converters in dc-dc applications. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2004. v. 2, p. 1702–1706. ISSN 0275-9306. Citado na página 67.
- [114] Oota, I. et al. A general method for deriving output resistances of serial fixed type switched-capacitor power supplies. In: *IEEE International Symposium on Circuits and Systems*. [S.l.: s.n.], 2000. v. 3, p. 503–506. Citado na página 68.
- [115] Santos, R. S. *Inversores PWM Trifásicos Híbridos a Capacitor Chaveado para Aplicações com Reduzido Ganho de Tensão (High Step-Down)*. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianópolis, Dez 2017. Citado na página 68.
- [116] Axelrod, B. et al. Hybrid switched-capacitor-cuk/zeta/sepic converters in step-up mode. In: *IEEE International Symposium on Circuits and Systems (ISCAS)*. [S.l.: s.n.], 2005. v. 2, p. 1310–1313. ISSN 0271-4302. Citado na página 68.

- [117] Harrigill, W. T.; Myers, I. T. Regulation of a lightweight high efficiency capacitor diode voltage multiplier dc-dc converter. In: *1976 IEEE Power Electronics Specialists Conference*. [S.l.: s.n.], 1976. p. 186–189. Citado na página 68.
- [118] Dongyan Zhou et al. A three-switch high-voltage converter. *IEEE Transactions on Power Electronics*, v. 14, n. 1, p. 177–183, 1999. Citado na página 69.
- [119] Rosas-Caro, J. C. et al. Novel dc-dc multilevel boost converter. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2008. p. 2146–2151. ISSN 0275-9306. Citado na página 69.
- [120] Rosas-Caro, J. C. et al. Topological derivation of dc-dc multiplier converters. In: *Proceedings of the World Congress on Engineering and Computer Science 2010*. [S.l.: s.n.], 2010. II, p. 21. ISSN 2078-0966. Citado na página 69.
- [121] Rosas-Caro, J. C. et al. A family of dc-dc multiplier converters. *Engineering Letters*, v. 19, n. 1, p. 1–11, Feb 2011. Citado na página 69.
- [122] Axelrod, B. et al. Diode-capacitor voltage multipliers combined with boost-converters: topologies and characteristics. *IET Power Electronics*, v. 5, n. 6, p. 873–884, Jul 2012. ISSN 1755-4535. Citado na página 69.
- [123] Berkovich, Y. et al. Structures of transformerless step-up and step-down controlled rectifiers. *IET Power Electronics*, v. 1, n. 2, p. 245–254, Jun 2008. ISSN 1755-4535. Citado na página 69.
- [124] Rosas-Caro, J. C. et al. A dc-dc multilevel boost converter. *IET Power Electronics*, v. 3, n. 1, p. 129–137, Jan 2010. ISSN 1755-4535. Citado na página 69.
- [125] Frivaldsky, M. et al. From non-modular to modular concept of bidirectional buck/boost converter for microgrid applications. *Energies*, v. 13, n. 12, p. 1–21, Jun 2020. Citado na página 71.
- [126] Zhang, S. Analysis and minimization of the input current ripple of interleaved boost converter. In: *Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2012. p. 852–856. ISSN 1048-2334. Citado na página 72.
- [127] Viet, D. B. et al. New high power — high ratio non isolated dc-dc boost converter for fuel cell applications. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2006. p. 1–7. ISSN 0275-9306. Citado na página 72.
- [128] Traiki, G. et al. Comparative study of boost, interleaved and double dual boost converter topologies. In: *International Conference on Electronics, Control, Optimization and Computer Science (ICECOCS)*. [S.l.: s.n.], 2018. p. 1–6. Citado na página 72.
- [129] Thounthong, P. et al. Fuel cell high-power applications. *IEEE Industrial Electronics Magazine*, v. 3, n. 1, p. 32–46, 2009. Citado na página 72.
- [130] Lopez-Santos, O. et al. Comparison of quadratic boost topologies operating under sliding-mode control. In: *Brazilian Power Electronics Conference (COBEP)*. [S.l.: s.n.], 2013. p. 66–71. ISSN 2165-0454. Citado na página 75.

- [131] Alonge, F. et al. Identification and robust control of a quadratic dc/dc boost converter by hammerstein model. *IEEE Transactions on Industry Applications*, v. 51, n. 5, p. 3975–3985, Sep 2015. ISSN 0093-9994. Citado na página 75.
- [132] MAKSIMOVIC, D.; CUK, S. Switching converters with wide dc conversion range. *IEEE Transactions on Power Electronics*, v. 6, n. 1, p. 151–157, 1991. Citado na página 75.
- [133] WU, T.-F.; CHEN, Y.-K. A systematic and unified approach to modeling pwm dc/dc converters based on the graft scheme. *IEEE Transactions on Industrial Electronics*, v. 45, n. 1, p. 88–98, 1998. Citado na página 75.
- [134] Lopez-Santos, O. et al. Steady-state analysis of inductor conduction modes in the quadratic boost converter. *IEEE Transactions on Power Electronics*, v. 32, n. 3, p. 2253–2264, Mar 2017. ISSN 0885-8993. Citado na página 75.
- [135] Andrade, A. M. S. S.; Martins, M. L. d. S. Quadratic-boost with stacked zeta converter for high voltage gain applications. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 5, n. 4, p. 1787–1796, Dec 2017. ISSN 2168-6777. Citado na página 75.
- [136] Luo, F. L.; Ye, H. Positive output cascade boost converters. *IEE Proceedings - Electric Power Applications*, v. 151, n. 5, p. 590–606, Sep 2004. ISSN 1350-2352. Citado na página 75.
- [137] Tadvin, S. M. et al. A brief review of snubber circuits for flyback converter. In: *International Conference for Convergence in Technology (I2CT)*. [S.l.: s.n.], 2018. p. 1–5. Citado na página 78.
- [138] Fiorello, R. Powering a 35w dc metal halide high intensity discharge (hid) lamp using the ucc 3305 hid lamp controller. In: *Unitrode Corporation - Application Note U-161*. [S.l.: s.n.], 1999. Citado na página 78.
- [139] Zhao, Q. et al. Active-clamp dc/dc converters using magnetic switches. In: *Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2001. v. 2, p. 946–952 vol.2. Citado na página 79.
- [140] Jovanovic, M. M. A technique for reducing rectifier reverse-recovery-related losses in high-power boost converters. *IEEE Transactions on Power Electronics*, v. 13, n. 5, p. 932–941, Sep 1998. ISSN 0885-8993. Citado na página 79.
- [141] Tseng, C.-J.; Chen, C.-L. A passive lossless snubber cell for nonisolated pwm dc/dc converters. *IEEE Transactions on Industrial Electronics*, v. 45, n. 4, p. 593–601, Aug 1998. ISSN 0278-0046. Citado na página 79.
- [142] Heldwein, M. L. et al. A primary side clamping circuit applied to the zvs-pwm asymmetrical half-bridge converter. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2000. v. 1, p. 199–204. ISSN 0275-9306. Citado na página 79.
- [143] Duarte, C. M. C.; Barbi, I. An improved family of zvs-pwm active-clamping dc-to-dc converters. *IEEE Transactions on Power Electronics*, v. 17, n. 1, p. 1–7, Jan 2002. ISSN 0885-8993. Citado na página 79.

- [144] Zhao, Q. et al. A front-end dc/dc converter for network server applications. In: *Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2001. v. 3, p. 1535–1539. ISSN 0275-9306. Citado na página 79.
- [145] Zhao, Q.; Lee, F. C. High-efficiency, high step-up dc-dc converters. *IEEE Transactions on Power Electronics*, v. 18, n. 1, p. 65–73, Jan 2003. ISSN 0885-8993. Citado na página 79.
- [146] Van de Syde, D. M. et al. A single switch boost converter with a high conversion ratio. In: *Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2005. v. 3, p. 1581–1587. ISSN 1048-2334. Citado na página 79.
- [147] Zhao, Q.; Lee, F. C. High performance coupled-inductor dc-dc converters. In: *Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2003. v. 1, p. 109–113 vol.1. Citado na página 81.
- [148] Tseng, K. C.; Liang, T. J. Novel high-efficiency step-up converter. *IEE Proceedings - Electric Power Applications*, v. 151, n. 2, p. 182–190, Mar 2004. ISSN 1350-2352. Citado na página 81.
- [149] Tseng, K. C.; Liang, T. J. Analysis of integrated boost-flyback step-up converter. *IEE Proceedings - Electric Power Applications*, v. 152, n. 2, p. 217–225, Mar 2005. ISSN 1350-2352. Citado na página 81.
- [150] Wai, R.-J.; Duan, R.-Y. High step-up converter with coupled-inductor. *IEEE Transactions on Power Electronics*, v. 20, n. 5, p. 1025–1035, Sep 2005. ISSN 0885-8993. Citado na página 81.
- [151] El Khateb, A. H. et al. Dc-to-dc converter with low input current ripple for maximum photovoltaic power extraction. *IEEE Transactions on Industrial Electronics*, v. 62, n. 4, p. 2246–2256, Apr 2015. ISSN 0278-0046. Citado na página 81.
- [152] Kim, H.-H. et al. Minimization of input current ripple in 2-level full-bridge converter for fuel cell power system. In: *International Power Electronics and Motion Control Conference (PEMC)*. [S.l.: s.n.], 2012. v. 3, p. 1910–1914. Citado na página 82.
- [153] Uddin, K. et al. The effects of high frequency current ripple on electric vehicle battery performance, applied energy. *Applied Energy*, v. 178, p. 142–154, Sep 2016. ISSN 0306-2619. Citado na página 82.
- [154] Hwu, K. et al. High-step-up single-switch dc-dc converter with low voltage spike. *IET Power Electronics*, v. 8, n. 12, p. 2504–2510, Dec 2015. ISSN 1755-4535. Citado na página 82.
- [155] Schmitz, L. et al. Generalized high step-up dc-dc boost-based converter with gain cell. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 64, n. 2, p. 480–493, 2017. Citado na página 82.
- [156] Baek, J.-W. et al. High boost converter using voltage multiplier. In: *Annual Conference of IEEE Industrial Electronics Society (IECON)*. [S.l.: s.n.], 2005. p. 1–6. ISSN 1553-572X. Citado na página 83.

- [157] Hsieh, Y. et al. Novel high step-up dc-dc converter with coupled-inductor and switched-capacitor techniques. *IEEE Transactions on Industrial Electronics*, v. 59, n. 2, p. 998–1007, Feb 2012. ISSN 0278-0046. Citado na página 83.
- [158] Liang, T. et al. Ultra-large gain step-up switched-capacitor dc-dc converter with coupled inductor for alternative sources of energy. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 59, n. 4, p. 864–874, Apr 2012. ISSN 1549-8328. Citado na página 83.
- [159] Axelrod, B. et al. High step-up dc-dc converter based on the switched-coupled-inductor boost converter and diode-capacitor multiplier: steady state and dynamics. *IET Power Electronics*, v. 8, n. 8, p. 1420–1428, Jul 2015. ISSN 1755-4535. Citado na página 83.
- [160] Wolfs, P. J. A current-sourced dc-dc converter derived via the duality principle from the half-bridge converter. *IEEE Transactions on Industrial Electronics*, v. 40, n. 1, p. 139–144, Feb 1993. ISSN 0278-0046. Citado na página 84.
- [161] De Aragao Filho, W. C. P.; Barbi, I. A comparison between two current-fed push-pull dc-dc converters-analysis, design and experimentation. In: *International Telecommunications Energy Conference (Intelec)*. [S.l.: s.n.], 1996. p. 313–320. Citado na página 84.
- [162] Roh, C.-W. et al. Dual coupled inductor fed isolated boost converter for low input voltage applications. *Electronics Letters*, v. 35, n. 21, p. 1791–1792, Oct 1999. ISSN 0013-5194. Citado na página 85.
- [163] Roh, C.-W. et al. Dual-coupled inductor-fed dc/dc converter for battery drive applications. *IEEE Transactions on Industrial Electronics*, v. 51, n. 3, p. 577–584, Jun 2004. ISSN 0278-0046. Citado na página 85.
- [164] Andrade, A. M. S. S. et al. Comparative evaluation of single switch high-voltage step-up topologies based on boost and zeta pwm cells. *IEEE Transactions on Industrial Electronics*, v. 65, n. 3, p. 2322–2334, 2018. Citado na página 86.
- [165] Li, W. et al. Zero-voltage transition interleaved high step-up converter with built-in transformer. *IET Power Electronics*, v. 4, n. 5, p. 523–531, May 2011. ISSN 1755-4535. Citado na página 87.
- [166] Li, W. et al. Interleaved high step-up zvt converter with built-in transformer voltage doubler cell for distributed pv generation system. *IEEE Transactions on Power Electronics*, v. 28, n. 1, p. 300–313, Jan 2013. ISSN 0885-8993. Citado na página 87.
- [167] Li, W. et al. High step-up interleaved converter with built-in transformer voltage multiplier cells for sustainable energy applications. *IEEE Transactions on Power Electronics*, v. 29, n. 6, p. 2829–2836, Jun 2014. ISSN 0885-8993. Citado na página 87.
- [168] Nouri, T. et al. An interleaved high step-up converter with coupled inductor and built-in transformer voltage multiplier cell techniques. *IEEE Transactions on Industrial Electronics*, v. 66, n. 3, p. 1894–1905, Mar 2019. ISSN 0278-0046. Citado na página 88.
- [169] Guepfrih, M. F. et al. Quadratic boost-flyback dc-dc converter with coupled inductors. In: *2018 13th IEEE International Conference on Industry Applications (INDUSCON)*. [S.l.: s.n.], 2018. p. 544–550. ISBN 978-1-5386-7995-1. Citado 2 vezes nas páginas 91 e 235.

- [170] Guepfrih, M. F. et al. Conversor cc-cc de alto ganho boost-quadrático-duplo-flyback. *Revista Eletrônica de Potência - SOBRAEP*, v. 24, n. 3, Sep 2019. ISSN 1414-8862. Citado 2 vezes nas páginas 91 e 235.
- [171] Guepfrih, M. F. et al. Quadratic-boost-double-flyback converter. *IET Power Electronics*, v. 12, n. 12, p. 3166–3177, Oct 2019. ISSN 1755-4535. Citado 2 vezes nas páginas 91 e 235.
- [172] Tseng, K. C.; Liang, T. J. Novel high-efficiency step-up converter. *IEE Proceedings - Electric Power Applications*, v. 151, n. 2, p. 182–190, 2004. Citado na página 91.
- [173] Liang, T. J.; Tseng, K. C. Analysis of integrated boost-flyback step-up converter. *IEE Proceedings - Electric Power Applications*, v. 152, n. 2, p. 217–225, 2005. Citado 2 vezes nas páginas 91 e 93.
- [174] Lucena da Costa, A. E.; Andersen, R. L. High-gain boost-boost-flyback converter for renewable energy sources applications. In: *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*. [S.l.: s.n.], 2015. p. 1–6. Citado na página 93.
- [175] Zhao, Q.; Lee, F. C. High performance coupled-inductor dc-dc converters. In: *Eighteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2003. APEC '03*. [S.l.: s.n.], 2003. v. 1, p. 109–113 vol.1. Citado na página 100.
- [176] Cabral, J. B. R. et al. Conversor c.c. - c.c. boost quadrático para aplicação em fontes alternativas. *Revista Eletrônica de Potência - SOBRAEP*, v. 18, n. 3, p. 1064–1072, Jul 2013. ISSN 1414-8862. Citado na página 102.
- [177] Allag, T. *Sensitivity Analysis for Power Supply Design*. Texas, 2011. Disponível em: <<https://www.ti.com/lit/an/slva481/slva481.pdf>>. Citado na página 112.
- [178] Chua, L. O. et al. *Linear And Nonlinear Circuits*. 1th. ed. New York: McGraw-Hill series in electrical engineering. Circuits and systems, 1987. ISBN 0070108986. Citado na página 112.
- [179] Chen, S. et al. A cascaded high step-up dc-dc converter with single switch for microsource applications. *IEEE Transactions on Power Electronics*, v. 26, n. 4, p. 1146–1153, 2011. Citado 3 vezes nas páginas 121, 122 e 123.
- [180] Li, G. et al. A novel quadratic boost converter with low inductor currents. *CPSS Transactions on Power Electronics and Applications*, v. 5, n. 1, p. 1–10, 2020. Citado 3 vezes nas páginas 121, 122 e 123.
- [181] Zheng, Y.; Smedley, K. M. Analysis and design of a single-switch high step-up coupled-inductor boost converter. *IEEE Transactions on Power Electronics*, v. 35, n. 1, p. 535–545, 2020. Citado na página 139.
- [182] Gajda, J.; Sidor, T. Using monte carlo analysis for practical investigation of sensitivity of electronic converters in respect to component tolerances. *Electrical and Electronic Engineering*, v. 2, n. 5, p. 297–302, March 2012. Citado na página 162.
- [183] Daryanani, G. *Principles Of Active Network Synthesis And Design*. 1th. ed. New York: John Wiley & Sons, Ltd., 1991. ISBN 0471195456. Citado na página 162.

- [184] He, L.; Liao, Y. An advanced current-autobalance high step-up converter with a multicoupled inductor and voltage multiplier for a renewable power generation system. *IEEE Transactions on Power Electronics*, v. 31, n. 10, p. 6992–7005, 2016. ISSN 1941-0107. Citado 3 vezes nas páginas 168, 169 e 170.
- [185] Dwari, S.; Parsa, L. An efficient high-step-up interleaved dc-dc converter with a common active clamp. *IEEE Transactions on Power Electronics*, v. 26, n. 1, p. 66–78, 2011. Citado 3 vezes nas páginas 168, 169 e 170.
- [186] Li, W. et al. High step-up interleaved converter with built-in transformer voltage multiplier cells for sustainable energy applications. *IEEE Transactions on Power Electronics*, v. 29, n. 6, p. 2829–2836, June 2014. ISSN 1941-0107. Citado 3 vezes nas páginas 168, 169 e 170.
- [187] Nouri, T. et al. A novel interleaved high step-up converter with built-in transformer voltage multiplier cell. *IEEE Transactions on Industrial Electronics*, p. 1–1, 2020. ISSN 1557-9948. Citado 3 vezes nas páginas 168, 169 e 170.
- [188] Hurley, W. G.; Wölfe, W. H. *Transformers And Inductors For Power Electronics*. 1st. ed. United Kingdom: John Wiley & Sons, 2013. Citado 2 vezes nas páginas 172 e 209.
- [189] Guepfrih, M. F. et al. High step-up dc-dc converter using built-in transformer voltage multiplier cell and dual boost concepts. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, p. 1–1, 2021. Citado 2 vezes nas páginas 183 e 235.
- [190] Cardoso, V. *Conversor Duplo Boost-Flyback de Alto Ganho*. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Florianópolis - SC, Abr 2018. Citado na página 183.
- [191] Garcia, F. S. et al. Modeling and control design of the interleaved double dual boost converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 8, p. 3283–3290, 2013. Citado na página 183.
- [192] de Andrade, J. M. et al. General method for synthesizing high gain step-up dc-dc converters based on differential connections. *IEEE Transactions on Power Electronics*, v. 35, n. 12, p. 13239–13254, 2020. Citado na página 183.
- [193] Jyotheeswara Reddy, K.; Sudhakar, N. High voltage gain interleaved boost converter with neural network based mppt controller for fuel cell based electric vehicle applications. *IEEE Access*, v. 6, p. 3899–3908, 2018. Citado na página 184.
- [194] Cardoso, V. et al. Double boost-flyback converter. *IET Power Electronics*, v. 13, n. 6, p. 1163–1171, 2020. Citado na página 184.
- [195] Deng, Y. et al. Single-switch high step-up converters with built-in transformer voltage multiplier cell. *IEEE Transactions on Power Electronics*, v. 27, n. 8, p. 3557–3567, 2012. Citado na página 185.
- [196] Meade, T. et al. Parasitic inductance effect on switching losses for a high frequency dc-dc converter. In: *2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*. [S.l.: s.n.], 2008. p. 3 – 9. ISBN 978-1-4244-1873-2. Citado na página 198.

- [197] EICHHORN, T. Boost converter efficiency through accurate calculations. In: *Power Electronics Technology*. [S.l.: s.n.], 2008. p. 1 – 6. Citado na página 198.
- [198] Alonge, F. et al. Sensitivity analysis of a high gain dc/dc boost converter including parasitic parameters. In: *International Conference on Renewable Energies and Power Quality (ICREPQ'14)*. [S.l.: s.n.], 2014. p. 1–7. Citado na página 198.
- [199] ZHAI, G. et al. A method of multi-objective reliability tolerance design for electronic circuits. *Chinese Journal of Aeronautics*, v. 26, n. 1, p. 161 – 170, 2013. ISSN 1000-9361. Citado na página 198.
- [200] Hasanpour, S. et al. Reduced-order small signal modelling of high-order high step-up converters with clamp circuit and voltage multiplier cell. *IET Power Electronics*, v. 12, n. 13, p. 3539–3554, 2019. Citado na página 201.
- [201] Deng, Y. et al. Single-switch high step-up converters with built-in transformer voltage multiplier cell. *IEEE Transactions on Power Electronics*, v. 27, n. 8, p. 3557–3567, Aug 2012. ISSN 1941-0107. Citado 3 vezes nas páginas 205, 206 e 207.
- [202] Li, W. et al. Single-stage single-phase high-step-up zvt boost converter for fuel-cell microgrid system. *IEEE Transactions on Power Electronics*, v. 25, n. 12, p. 3057–3065, Dec 2010. ISSN 1941-0107. Citado 3 vezes nas páginas 205, 206 e 207.
- [203] Li, W. et al. High step-up interleaved converter with built-in transformer voltage multiplier cells for sustainable energy applications. *IEEE Transactions on Power Electronics*, v. 29, n. 6, p. 2829–2836, June 2014. ISSN 1941-0107. Citado 3 vezes nas páginas 205, 206 e 207.
- [204] Nouri, T. et al. An interleaved high step-up converter with coupled inductor and built-in transformer voltage multiplier cell techniques. *IEEE Transactions on Industrial Electronics*, v. 66, n. 3, p. 1894–1905, March 2019. ISSN 1557-9948. Citado 3 vezes nas páginas 205, 206 e 207.
- [205] Carrero, N. et al. Modeling a coupled-inductor boost converter in the complementarity framework. In: *UKSim/AMSS European Symposium on Computer Modeling and Simulation*. [S.l.: s.n.], 2012. p. 471–476. Citado na página 259.
- [206] Amirbande, M. et al. Signal flow graph modeling of a cascaded coupled inductor-based high step-up dc-dc converter. In: *2016 IEEE ANDESCON*. [S.l.: s.n.], 2016. p. 1–4. Citado na página 259.
- [207] Belén D'Amico, M.; González, S. A. A small-signal averaged model of a coupled-inductor boost converter. In: *IEEE Latin American Symposium on Circuits Systems (LASCAS)*. [S.l.: s.n.], 2017. p. 1–4. ISSN 2473-4667. Citado na página 259.
- [208] Das, M.; Agarwal, V. Generalized small signal modeling of coupled-inductor-based high-gain high-efficiency dc-dc converters. *IEEE Transactions on Industry Applications*, v. 53, n. 3, p. 2257–2270, May 2017. ISSN 0093-9994. Citado na página 259.
- [209] Xu, J. Modeling and analysis of switching dc-dc converter with coupled-inductor. In: *International Conference on Circuits and Systems*. [S.l.: s.n.], 1991. v. 2, p. 717–720. Citado na página 259.

- [210] Wester, G. W. *Low-Frequency Characterization Of Switched DC-DC Converters*. Tese (Doutorado) — California Institute of Technology, Pasadena, May 1972. Citado na página 260.
- [211] Wester, G. W.; Middlebrook, R. D. Low-frequency characterization of switched dc-dc converters. *IEEE Transactions on Aerospace and Electronic Systems*, AES-9, n. 3, p. 376–385, May 1973. ISSN 0018-9251. Citado na página 260.
- [212] DAS, M.; AGARWAL, V. Generalized small signal modeling of coupled inductor based high gain, high efficiency dc-dc converters. In: *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2015. p. 2691–2695. Citado na página 268.
- [213] SPIAZZI, G.; BUSO, S. Small-signal modeling of the interleaved boost with coupled inductors converter. In: *2013 Brazilian Power Electronics Conference*. [S.l.: s.n.], 2013. p. 456–461. Citado na página 268.
- [214] FOROUZESH, M. et al. Small-signal modeling and comprehensive analysis of magnetically coupled impedance-source converters. *IEEE Transactions on Power Electronics*, v. 31, n. 11, p. 7621–7641, 2016. Citado na página 268.
- [215] ZHENG, Y. et al. High step-up dc-dc converter with zero voltage switching and low input current ripple. *IEEE Transactions on Power Electronics*, v. 35, n. 9, p. 9416–9429, 2020. Citado na página 268.
- [216] Erickson, R. W.; Maksimovic, D. *Fundamentals of Power Electronics*. 3th. ed. Switzerland: SPRINGER NATURE, 2020. Citado 2 vezes nas páginas 268 e 273.
- [217] Garcia, F. S. et al. Modeling and control design of the six-phase interleaved double dual boost converter. In: *2010 9th IEEE/IAS International Conference on Industry Applications - INDUSCON 2010*. [S.l.: s.n.], 2010. p. 1–6. Citado na página 271.
- [218] Garcia, F. S. et al. Modeling and control design of the interleaved double dual boost converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 8, p. 3283–3290, 2013. Citado na página 271.
- [219] Dupont, F. H. et al. Reduced-order model and control approach for the boost converter with a voltage multiplier cell. *IEEE Transactions on Power Electronics*, v. 28, n. 7, p. 3395–3404, 2013. Citado na página 271.
- [220] Palaveashem, M.; Anbukumar, K. Reduced order linear quadratic regulator controller for voltage multiplier cells integrated boost converter. *IET Circuits, Devices Systems*, v. 10, n. 6, p. 536–548, 2016. Citado na página 271.
- [221] Francis, B. A.; Wonham, W. M. The internal model principle of control theory. *Automatica*, v. 12, n. 5–E, p. 457–465, May 1976. Citado na página 279.

Apêndices

APÊNDICE A

MÉTODO PARA ESTIMAÇÃO DAS PERDAS EM CONVERSORES CC-CC

As resistências intrínsecas dos componentes e as quedas de tensões nos dispositivos semicondutores têm impacto no rendimento de um conversor. Isto posto, para mensurar o rendimento é necessário definir, e que são apresentadas na sequência, as equações que permitem quantificar:

- 1) as perdas nos dispositivos semicondutores;
- 2) as perdas nos elementos magnéticos; e
- 3) as perdas nos capacitores.

As perdas de potência (P_{mos}) nos interruptores podem ser divididas em duas partes. Uma parte descreve as perdas de comutação (P_{sw}), enquanto a outra parte descreve as perdas de condução (P_{cond}).

As perdas por comutação são calculadas por meio de,

$$P_{sw} = \frac{1}{2} \left[f_s \times VDS_{[off]} \times i_{s[AVG]} \times (t_{on} + t_{off}) \right], \quad (A.1)$$

em que, f_s é a frequência de comutação, $i_{s[AVG]}$ é o valor da corrente média no interruptor, $VDS_{[off]}$ representa a tensão durante o bloqueio, t_{on} e t_{off} denotam, respectivamente, o tempo de entrada em condução e o tempo para o interruptor entrar em bloqueio.

As perdas por condução são especificadas a partir de,

$$P_{cond} = R_{DS[on]} \times i_{s[RMS]}^2, \quad (A.2)$$

em que, $i_{s[RMS]}$ é o valor da corrente eficaz, $R_{DS[on]}$ é o valor da resistência de canal do MOSFET.

As perdas totais no MOSFET são obtidas por meio de,

$$P_{mos} = P_{sw} + P_{cond}. \quad (A.3)$$

A perda⁽¹⁾ de condução em um diodo (P_D) é obtida a partir de,

$$P_D = V_D \times I_{D[\text{AVG}]} + R_{D[\text{on}]} \times i_{D[\text{RMS}]}^2, \quad (\text{A.4})$$

em que, $I_{D[\text{AVG}]}$ representa o valor da corrente média, $i_{D[\text{RMS}]}$ denota o valor da corrente eficaz. Durante a condução têm-se a queda de tensão V_D e a resistência $R_{D[\text{on}]}$. Todos esses parâmetros são obtidos a partir de *datasheets*, isto é, as folhas de dados que são fornecidas pelos fabricantes.

As perdas nos elementos magnéticos são divididas em perdas no cobre e em perdas no núcleo, sendo dadas por,

$$P_L = \underbrace{r_L i_{L[\text{RMS}]}^2 + f_s L_k i_{Pr i[\text{MAX}]}^2}_{\text{cobre}} + \underbrace{V_e K_c f_s^\alpha \Delta B^\beta}_{\text{núcleo}}, \quad (\text{A.5})$$

em que, r_L é a resistência da bobina, $i_{L[\text{RMS}]}$ é o valor da corrente eficaz que circula no dispositivo magnético, L_k é a indutância de dispersão, V_e é o volume do núcleo, K_c , α e β são as constantes de *steinmetz* obtidas junto aos catálogos dos fabricantes.

As perdas nos capacitores são obtidas matematicamente por,

$$P_C = \text{ESR} \times i_{C[\text{RMS}]}^2, \quad (\text{A.6})$$

em que, ESR representa a resistência intrínseca do capacitor (dada pelo fabricante) e $i_{C[\text{RMS}]}$ denota o valor da corrente eficaz que circula no capacitor.

Com base nisto, ao considerar a [Equação A.3](#), a [Equação A.4](#), a [Equação A.5](#) e a [Equação A.6](#), é possível quantificar as perdas totais dos componentes (P_{loss}) por meio de,

$$P_{\text{loss}} = P_{\text{mos}} + P_D + P_L + P_C. \quad (\text{A.7})$$

A partir da [Equação A.7](#) é possível estimar o rendimento (η) por via de,

$$\eta = \frac{P_o}{P_o + P_{\text{loss}}}, \quad (\text{A.8})$$

em que, P_o denota a potência total processada pelo conversor.

⁽¹⁾ Lembrando que também existem perdas por comutação em diodos. Contudo, essas perdas — dada as características de reduzido tempo de recuperação reversa que são apresentados pelos atuais materiais (que são utilizados na fabricação deste dispositivo) — tendem a ser bem diminutas quando comparadas com as perdas por condução. Neste caso, é possível negligenciar este tipo de perda.

APÊNDICE B

CORRENTES NOS INDUTORES ACOPLADOS DO CONVERSOR I

A obtenção de um modelo médio em regime permanente, a partir das equações diferenciais do circuito de um conversor, pode ser em algumas situações um processo oneroso e demorado — especialmente em circuitos com grande quantidade de diodos e com indutores acoplados. Os diodos podem comutar com tempos independentes da razão cíclica, enquanto que o valor das indutâncias não acopladas pode modificar a quantidade de estados topológicos, conforme pode ser visto em [68, 205, 206, 207, 208].

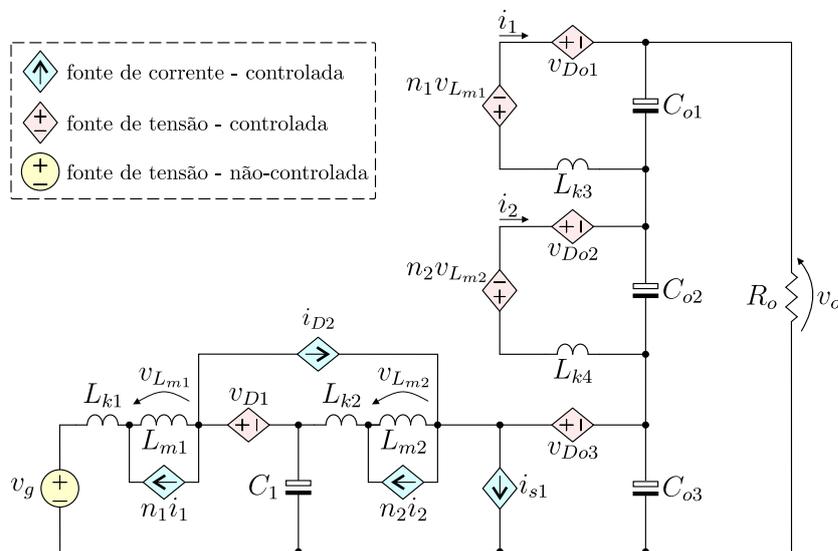


Figura B.1 – Circuito equivalente do conversor I.

Isto posto, uma maneira de contornar tal situação, como pode ser visto em vários trabalhos é a substituição dos dispositivos semicondutores por fontes controladas de tensão e/ou corrente [209]. Essa substituição é válida, pois em um período de comutação, ao considerar uma elevada frequência de operação do conversor, não ocorrem alterações nos valores médios de tensão e de corrente. A partir deste expediente é possível a extração

das componentes em baixa frequência [210, 211], dada pela seguinte expressão,

$$\langle g \rangle (t) \triangleq \frac{1}{T_s} \int_{t-T_s}^t g(\tau) d\tau, \quad (\text{B.1})$$

Além disto, em um período de comutação, define-se como valor médio de uma variável a seguinte notação:

$$L \frac{d\langle i_L(t) \rangle_{T_s}}{dt} = \langle v_L(t) \rangle_{T_s}, \quad (\text{B.2})$$

$$C \frac{d\langle v_C(t) \rangle_{T_s}}{dt} = \langle i_C(t) \rangle_{T_s}. \quad (\text{B.3})$$

Empregando essa metodologia, ao circuito da Figura 3.4 da página 95, o novo circuito equivalente do conversor I é mostrado na Figura B.1 — no qual ocorre, então, a substituição dos semicondutores por fontes controladas, que são definidas por,

$$\langle v_{D1}(t) \rangle_{T_s} = -d(t) \langle v_{C1}(t) \rangle_{T_s}, \quad (\text{B.4})$$

$$\langle i_{D2}(t) \rangle_{T_s} = d(t) \langle i_{Lm1}(t) \rangle_{T_s}, \quad (\text{B.5})$$

$$\langle i_{s1}(t) \rangle_{T_s} = d(t) \langle i_{Lm1}(t) + i_{Lm2}(t) \rangle_{T_s}, \quad (\text{B.6})$$

$$\langle v_{Do1}(t) \rangle_{T_s} = -d(t) \langle n_1 v_{Lm1}^I + v_{Co1}(t) \rangle_{T_s}, \quad (\text{B.7})$$

$$\langle v_{Do2}(t) \rangle_{T_s} = -d(t) \langle n_2 v_{Lm2}^I + v_{Co2}(t) \rangle_{T_s}, \quad (\text{B.8})$$

$$\langle v_{Do3}(t) \rangle_{T_s} = -d(t) \langle v_{Co3}(t) \rangle_{T_s}. \quad (\text{B.9})$$

Neste trabalho, a fim de simplificação das expressões, a notação que define o valor médio “ $\langle \rangle_{T_s}$ ” será suprimida, bem como o termo (t) que define o tempo e que será retirado das equações. A partir disso, a aplicação das leis e dos teoremas de circuitos elétricos ao circuito da Figura B.1 possibilita estabelecer,

$$k_1 L_{m1} \frac{di_{Lm1}}{dt} = v_g - v_{C1}(1-d), \quad (\text{B.10})$$

$$k_2 L_{m2} \frac{di_{Lm2}}{dt} = v_{C1} - v_{Co3}(1-d), \quad (\text{B.11})$$

$$k_1 n_1 L_{m1} \frac{di_{Lm1}}{dt} + L_{k3} \frac{di_{Lk3}}{dt} = k_1 n_1 v_g d - v_{C1}(1-d), \quad (\text{B.12})$$

$$k_2 n_2 L_{m2} \frac{di_{Lm2}}{dt} + L_{k4} \frac{di_{Lk4}}{dt} = k_2 n_2 v_{C1} d - v_{Co2}(1-d), \quad (\text{B.13})$$

$$C_1 \frac{dv_{C1}}{dt} = i_{Lm1}(1-d) - i_{Lm2} - n_1 i_{Lk3} + n_2 i_{Lk4}, \quad (\text{B.14})$$

$$C_{o1} \frac{dv_{Co1}}{dt} = i_{Lk3} - \frac{1}{R_o} (v_{Co1} + v_{Co2} + v_{Co3}), \quad (\text{B.15})$$

$$C_{o2} \frac{dv_{Co2}}{dt} = i_{Lk4} - \frac{1}{R_o} (v_{Co1} + v_{Co2} + v_{Co3}), \quad (\text{B.16})$$

$$C_{o3} \frac{dv_{Co3}}{dt} = i_{Lm2}(1-d) - n_2 i_{Lk4} - \frac{1}{R_o} (v_{Co1} + v_{Co2} + v_{Co3}). \quad (\text{B.17})$$

A solução das equações (B.10–B.17) permite obter,

$$k_1 L_{m1} \frac{di_{Lm1}}{dt} = v_g - v_{C1}(1-d), \quad (\text{B.18})$$

$$k_2 L_{m2} \frac{di_{Lm2}}{dt} = v_{C1} - v_{Co3}(1-d), \quad (\text{B.19})$$

$$L_{k3} \frac{di_{Lk3}}{dt} = -v_{C1}n_1(1-d) - v_{Co1}(1-d) - v_g n_1(1-k_1d), \quad (\text{B.20})$$

$$L_{k4} \frac{di_{Lk4}}{dt} = -v_{C1}n_2(1-k_2d) - v_{Co2}(1-d) + v_{Co3}n_2(1-d), \quad (\text{B.21})$$

$$C_1 \frac{dv_{C1}}{dt} = i_{Lm1}(1-d) - i_{Lm2} - n_1 i_{Lk3} + n_2 i_{Lk4}, \quad (\text{B.22})$$

$$C_{o1} \frac{dv_{Co1}}{dt} = i_{Lk3} - \frac{1}{R_o}(v_{Co1} + v_{Co2} + v_{Co3}), \quad (\text{B.23})$$

$$C_{o2} \frac{dv_{Co2}}{dt} = i_{Lk4} - \frac{1}{R_o}(v_{Co1} + v_{Co2} + v_{Co3}), \quad (\text{B.24})$$

$$C_{o3} \frac{dv_{Co3}}{dt} = i_{Lm2}(1-d) - n_2 i_{Lk4} - \frac{1}{R_o}(v_{Co1} + v_{Co2} + v_{Co3}). \quad (\text{B.25})$$

As expressões acima, podem ser escritas no formato espaço de estados, por,

$$\begin{bmatrix} \dot{\mathbf{x}} \end{bmatrix}_{8 \times 1} = \begin{bmatrix} \mathbf{A} \end{bmatrix}_{8 \times 8} \begin{bmatrix} \mathbf{x} \end{bmatrix}_{8 \times 1} + \begin{bmatrix} \mathbf{B} \end{bmatrix}_{8 \times 1} \begin{bmatrix} \mathbf{u} \end{bmatrix}_{1 \times 1} \quad (\text{B.26})$$

em que, $\dot{\mathbf{x}}$ denota o termo derivativo das variáveis de estado, que são expressas por $\mathbf{x} = [i_{Lm1} \ i_{Lm2} \ i_{Lk3} \ i_{Lk4} \ v_{C1} \ v_{Co1} \ v_{Co2} \ v_{Co3}]^T$, a variável de entrada é expressa por $\mathbf{u} = [v_g]$. Em regime permanente, ao considerar que não existem variações paramétricas no conversor, o termo derivativo torna-se nulo. Assim as variáveis de estado podem ser obtidas por,

$$\mathbf{x} = -\mathbf{A}^{-1}\mathbf{B}\mathbf{u}. \quad (\text{B.27})$$

Ao considerar a [Equação B.27](#), o valor médio pode ser descrito por meio de,

$$i_{Lm1[\text{AVG}]} = v_g \frac{k_1 n_1 (d - d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{n_1(1-d) + n_2 d + 1}{R_o(1-d)^2}, \quad (\text{B.28})$$

$$i_{Lm2[\text{AVG}]} = v_g \frac{k_1 n_1 (d - d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{n_2 + 1}{R_o(1-d)}, \quad (\text{B.29})$$

$$i_{Lk3[\text{AVG}]} = v_g \frac{k_1 n_1 (d - d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{1}{R_o}, \quad (\text{B.30})$$

$$i_{Lk4[\text{AVG}]} = v_g \frac{k_1 n_1 (d - d^2) + k_2 n_2 d + 1}{(1-d)^2} \times \frac{1}{R_o}, \quad (\text{B.31})$$

$$v_{C1} = v_g \frac{1}{(1-d)}, \quad (\text{B.32})$$

$$v_{Co1} = v_g \frac{k_1 n_1 d}{(1-d)}, \quad (\text{B.33})$$

$$v_{Co2} = v_g \frac{k_2 n_2 d}{(1-d)^2}, \quad (\text{B.34})$$

$$v_{Co3} = v_g \frac{1}{(1-d)^2}. \quad (\text{B.35})$$

As expressões da corrente média nos indutores L_{k3} e L_{k4} são iguais e corresponde exatamente a corrente de saída (i_o). A partir das expressões acima, observa-se que a Equação B.32, a Equação B.33, a Equação B.34 e a Equação B.35 são iguais a Equação 3.9, a Equação 3.10, a Equação 3.11 e a Equação 3.14 (quando $k_1 = k_2 = 1$), respectivamente. Isto mostra que a análise efetuada de duas maneiras distintas encontrou o mesmo resultado, validando o estudo realizado.

A máxima ondulação de corrente (Δi_{Lm}) nos indutores magnetizantes ocorre durante o período de condução do interruptor s_1 . Durante essa etapa, em que os indutores recebem energia, a ondulação de corrente pode ser expressa por,

$$\Delta i_{Lm1} = \frac{v_g}{L_{m1}} \frac{d}{f_s}, \quad (\text{B.36})$$

$$\Delta i_{Lm2} \triangleq \frac{v_{C1}}{L_{m2}} \frac{d}{f_s} = \frac{v_g}{L_{m2}} \frac{d}{f_s(1-d)}. \quad (\text{B.37})$$

Assim sendo, os valores máximos e mínimos das correntes nos indutores são designados por,

$$i_{Lm1[\text{MAX}]} = i_{Lm1[\text{AVG}]} + \Delta i_{Lm1}/2, \quad (\text{B.38})$$

$$i_{Lm2[\text{MAX}]} = i_{Lm2[\text{AVG}]} + \Delta i_{Lm2}/2, \quad (\text{B.39})$$

$$i_{Lm1[\text{MIN}]} = i_{Lm1[\text{AVG}]} - \Delta i_{Lm1}/2, \quad (\text{B.40})$$

$$i_{Lm2[\text{MIN}]} = i_{Lm2[\text{AVG}]} - \Delta i_{Lm2}/2, \quad (\text{B.41})$$

$$i_{Lk1[\text{MAX}]} = i_{Lm1[\text{MAX}]}, \quad (\text{B.42})$$

$$i_{Lk2[\text{MAX}]} = i_{Lm2[\text{MAX}]}, \quad (\text{B.43})$$

$$i_{Lk4[\text{MAX}]} = \frac{i_{Lm2[\text{MAX}]}}{n_2}. \quad (\text{B.44})$$

A corrente mínima no indutor L_{k1} ocorre durante o período de bloqueio do interruptor, assim a $i_{Lk1[\text{MIN}]}$ pode ser obtida por,

$$i_{Lk1[\text{MIN}]} = \left| v_{Lk1}^{\text{II}} \right| \times \frac{(1-d)}{L_{k1} f_s}, \quad (\text{B.45})$$

então, ao substituir v_{Lk1}^{II} da Equação 3.7 na Equação B.45, $i_{Lk1[\text{MIN}]}$ assume a seguinte expressão,

$$i_{Lk1[\text{MIN}]} = v_g \frac{(1-k_1)d}{L_{k1} f_s}, \quad (\text{B.46})$$

o que permite estabelecer a expressão para a corrente máxima em L_{k3} , dada por,

$$i_{Lk3[\text{MAX}]} = \frac{i_{Lm1[\text{MIN}]} - i_{Lk1[\text{MIN}]}}{n_1}. \quad (\text{B.47})$$

As correntes $i_{Lk3[\text{MIN}]}$ e $i_{Lk4[\text{MIN}]}$ assumem valor nulo durante o bloqueio do interruptor. Já a corrente $i_{Lk2[\text{MIN}]}$ torna-se nula ao final da etapa 3. Assim, define-se:

$$i_{Lk2[\text{MIN}]} = i_{Lk3[\text{MIN}]} = i_{Lk4[\text{MIN}]} = 0. \quad (\text{B.48})$$

APÊNDICE C

ANÁLISE DINÂMICA DO CONVERSOR I

A análise dinâmica permite descrever a operação e, respectivamente, o comportamento do conversor ao considerar pequenas perturbações em torno de um ponto de operação pré-definido. Para que isso seja possível, uma alternativa é aplicar o método de pequenos sinais (perturbação e linearização). Nesse expediente, o conversor é posto a operar em um determinado ponto de operação, de acordo com os dados de projeto. A esse ponto de operação são adicionadas pequenas variações (pequenos sinais) nas variáveis de interesse. Com base nisso é possível observar as respostas dinâmicas do conversor frente a essas pequenas variações.

Para que isso seja possível é assumido que o valor médio quase instantâneo, em torno de um ponto de operação, é invariável no tempo. Assim, as variáveis $[i_L(t), v_C(t), d(t), v_g(t)]$ passam a ser uma combinação de um termo (CC) e um termo (*ca*) — que assumem a seguinte notação,

$$\langle x(t) \rangle_{T_s} = \mathbf{X} + \tilde{x}(t), \quad (\text{C.1})$$

em que, $\langle x(t) \rangle_{T_s}$ denota o valor médio quase instantâneo, \mathbf{X} expressa a parcela CC (termo constante) e $\tilde{x}(t)$ representa a parcela *ca* (termo alternado, isto é, pequenas variações).

Para que a [Equação C.1](#) seja verdadeira, ou seja, não ocasionem grandes mudanças no funcionamento do conversor em torno do ponto de operação escolhido (não alterando de forma significativa os valores médios dentro de um período de comutação) é assumido que,

$$|\tilde{x}(t)| \ll |\mathbf{X}|. \quad (\text{C.2})$$

Assim, é possível linearizar as equações, que outrora eram não lineares e, que passam a ser substituídas por relações lineares. Essa técnica resulta em modelos apropriados, por exemplo, para a especificação dos controladores durante o estágio de projeto do conversor.

Afim de exemplificação, considere:

$$\langle v_{x1}(t) \rangle_{T_s} = \langle d(t) \rangle_{T_s} \langle v_{x2}(t) \rangle_{T_s}, \quad (\text{C.3})$$

assim,

$$\mathbf{V}_{\mathbf{x}1} + \tilde{v}_{x1}(t) = \left[\mathbf{D} + \tilde{d}(t) \right] \left[\mathbf{V}_{\mathbf{x}2} + \tilde{v}_{x2}(t) \right], \quad (\text{C.4})$$

que leva à

$$\underbrace{\mathbf{V}_{\mathbf{x}1}}_{\text{CC}} + \underbrace{\tilde{v}_{x1}(t)}_{ca} = \underbrace{\mathbf{D} \mathbf{V}_{\mathbf{x}2}}_{\text{CC}} + \underbrace{\mathbf{V}_{\mathbf{x}2} \tilde{d}(t) + \mathbf{D} \tilde{v}_{x2}(t)}_{ca \text{ 1}^{\text{a}} \text{ ordem}} + \underbrace{\tilde{d}(t) \tilde{v}_{x2}(t)}_{ca \text{ 2}^{\text{a}} \text{ ordem}}, \quad (\text{C.5})$$

ao considerar que o termo *ca* de 2^a ordem é bem pequeno, sua influência pode ser desprezada, resultando em,

$$\mathbf{V}_{\mathbf{x}1} = \mathbf{D} \mathbf{V}_{\mathbf{x}2}, \quad \left\{ \begin{array}{l} \text{ponto de operação,} \\ \text{equação linearizada.} \end{array} \right. \quad (\text{C.6})$$

$$\tilde{v}_{x1}(t) = \mathbf{V}_{\mathbf{x}2} \tilde{d}(t) + \mathbf{D} \tilde{v}_{x2}(t), \quad \left\{ \begin{array}{l} \text{ponto de operação,} \\ \text{equação linearizada.} \end{array} \right. \quad (\text{C.7})$$

Com base nessa metodologia, as equações (B.10–B.17), descritas no Apêndice B, passam a ser denotadas por,

$$k_1 L_{m1} \frac{d\tilde{i}_{Lm1}(t)}{dt} = \tilde{v}_g(t) + (\mathbf{D} - \mathbf{1}) \tilde{v}_{C1}(t) + \mathbf{V}_{\mathbf{C}1} \tilde{d}(t), \quad (\text{C.8})$$

$$k_2 L_{m2} \frac{d\tilde{i}_{Lm2}(t)}{dt} = \tilde{v}_{C1}(t) + (\mathbf{D} - \mathbf{1}) \tilde{v}_{Co3}(t) + \mathbf{V}_{\mathbf{C}o3} \tilde{d}(t), \quad (\text{C.9})$$

$$C_{o1} \frac{d\tilde{v}_{Co1}(t)}{dt} = \tilde{i}_{Lk3}(t) - \left(\frac{1}{R_o} \right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t), \quad (\text{C.10})$$

$$C_{o2} \frac{d\tilde{v}_{Co2}(t)}{dt} = \tilde{i}_{Lk4}(t) - \left(\frac{1}{R_o} \right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t), \quad (\text{C.11})$$

$$C_1 \frac{d\tilde{v}_{C1}(t)}{dt} = (\mathbf{1} - \mathbf{D}) \tilde{i}_{Lm1}(t) - \tilde{i}_{Lm2}(t) - \dots \\ n_1 \tilde{i}_{Lk3}(t) + n_2 \tilde{i}_{Lk4}(t) - \mathbf{I}_{\mathbf{L}m1} \tilde{d}(t), \quad (\text{C.12})$$

$$C_{o3} \frac{d\tilde{v}_{Co3}(t)}{dt} = (\mathbf{1} - \mathbf{D}) \tilde{i}_{Lm2}(t) - n_2 \tilde{i}_{Lk4}(t) - \dots \\ \left(\frac{1}{R_o} \right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t) - \mathbf{I}_{\mathbf{L}m2} \tilde{d}(t), \quad (\text{C.13})$$

$$k_1 n_1 L_{m1} \frac{d\tilde{i}_{Lm1}(t)}{dt} + L_{k3} \frac{d\tilde{i}_{Lk3}(t)}{dt} = (\mathbf{D} - \mathbf{1}) \tilde{v}_{c1}(t) + (n_1 \mathbf{D}) \tilde{v}_g(t) + \dots \\ (n_1 \mathbf{V}_{\mathbf{G}} + \mathbf{V}_{\mathbf{C}1}) \tilde{d}(t), \quad (\text{C.14})$$

$$k_2 n_2 L_{m2} \frac{d\tilde{i}_{Lm2}(t)}{dt} + L_{k4} \frac{d\tilde{i}_{Lk4}(t)}{dt} = (n_2 \mathbf{D}) \tilde{v}_{C1}(t) + (\mathbf{D} - \mathbf{1}) \tilde{v}_{Co2}(t) + \dots \\ (n_2 \mathbf{V}_{\mathbf{C}1} + \mathbf{V}_{\mathbf{C}o2}) \tilde{d}(t). \quad (\text{C.15})$$

A solução das expressões (C.8–C.15) é descrita por,

$$k_1 L_{m1} \frac{d\tilde{i}_{Lm1}(t)}{dt} = (\mathbf{D} - \mathbf{1})\tilde{v}_{C1}(t) + \tilde{v}_g(t) + \mathbf{V}_{C1}\tilde{d}(t), \quad (\text{C.16})$$

$$k_2 L_{m2} \frac{d\tilde{i}_{Lm2}(t)}{dt} = \tilde{v}_{C1}(t) + (\mathbf{D} - \mathbf{1})\tilde{v}_{Co3}(t) + \mathbf{V}_{Co3}\tilde{d}(t), \quad (\text{C.17})$$

$$\begin{aligned} L_{k3} \frac{d\tilde{i}_{Lk3}(t)}{dt} &= n_1(\mathbf{1} - \mathbf{D})\tilde{v}_{C1}(t) + (\mathbf{D} - \mathbf{1})\tilde{v}_{Co1}(t) + n_1(\mathbf{D} - \mathbf{1})\tilde{v}_g(t) + \dots \\ &\quad [n_1(\mathbf{V}_G - \mathbf{V}_{C1}) + \mathbf{V}_{Co1}]\tilde{d}(t), \end{aligned} \quad (\text{C.18})$$

$$\begin{aligned} L_{k4} \frac{d\tilde{i}_{Lk4}(t)}{dt} &= n_2(\mathbf{D} - \mathbf{1})\tilde{v}_{C1}(t) + (\mathbf{D} - \mathbf{1})\tilde{v}_{Co2}(t) + n_2(\mathbf{D} - \mathbf{1})\tilde{v}_{Co3}(t) + \dots \\ &\quad [n_2(\mathbf{V}_{C1} - \mathbf{V}_{Co3}) + \mathbf{V}_{Co2}]\tilde{d}(t), \end{aligned} \quad (\text{C.19})$$

$$C_1 \frac{d\tilde{v}_{C1}(t)}{dt} = (\mathbf{1} - \mathbf{D})\tilde{i}_{Lm1}(t) - \tilde{i}_{Lm2}(t) - n_1\tilde{i}_{Lk3}(t) + n_2\tilde{i}_{Lk4}(t) - \mathbf{I}_{Lm1}\tilde{d}(t), \quad (\text{C.20})$$

$$C_{o1} \frac{d\tilde{v}_{Co1}(t)}{dt} = \tilde{i}_{Lk3}(t) - \left(\frac{1}{R_o}\right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t), \quad (\text{C.21})$$

$$C_{o2} \frac{d\tilde{v}_{Co2}(t)}{dt} = \tilde{i}_{Lk4}(t) - \left(\frac{1}{R_o}\right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t), \quad (\text{C.22})$$

$$C_{o3} \frac{d\tilde{v}_{Co3}(t)}{dt} = (\mathbf{1} - \mathbf{D})\tilde{i}_{Lm2}(t) - n_2\tilde{i}_{Lk4}(t) - \dots \quad (\text{C.23})$$

$$\left(\frac{1}{R_o}\right) [\tilde{v}_{Co1} + \tilde{v}_{Co2} + \tilde{v}_{Co3}](t) - \mathbf{I}_{Lm2}\tilde{d}(t). \quad (\text{C.24})$$

O sistema de equações acima, tal qual o método empregado para a análise dos valores médios também pode ser empregado aqui. Assim, é possível apresentar essas equações no formato em espaço de estados,

$$\dot{\tilde{\mathbf{x}}}(t) = \mathbf{A}\tilde{\mathbf{x}}(t) + \mathbf{B}\tilde{\mathbf{u}}(t), \quad (\text{C.25})$$

$$\tilde{\mathbf{y}}(t) = \mathbf{C}\tilde{\mathbf{x}}(t) + \mathbf{F}\tilde{\mathbf{u}}(t), \quad (\text{C.26})$$

em que, $\tilde{\mathbf{x}}(t) = [i_{Lm1} \ i_{Lm2} \ i_{Lk3} \ i_{Lk4} \ v_{C1} \ v_{Co1} \ v_{Co2} \ v_{Co3}]^T \in \mathbb{R}^8$, $\tilde{\mathbf{u}}(t) = [\tilde{v}_g \ \tilde{d}]^T \in \mathbb{R}^2$, $\tilde{\mathbf{y}}(t) \in \mathbb{R}^2$, $\mathbf{A} \in \mathbb{R}^{8 \times 8}$, $\mathbf{B} \in \mathbb{R}^{8 \times 2}$, $\mathbf{C} \in \mathbb{R}^{2 \times 8}$ e $\mathbf{F} = \emptyset$.

A partir da Equação C.25, da Equação C.26 e da transformada de Laplace, é possível obter as funções de transferência (*FT*) da tensão na saída e da corrente na entrada. Ambas são obtidas a partir da notação $FT_x(s) = \mathbf{C}(s\mathbf{I})^{-1}\mathbf{B} + \mathbf{F}$. Ao considerar duas variáveis de interesse, $\tilde{d}(s)$ e $\tilde{v}_g(s)$, a tensão de saída (\tilde{v}_o) e a corrente de entrada ($\tilde{i}_g(s) = \tilde{i}_{Lm1}(s)$) podem ser definidas por,

$$\begin{bmatrix} \tilde{v}_o(s) \\ \tilde{i}_g(s) \end{bmatrix} = \begin{bmatrix} G_1(s) & G_2(s) \\ G_3(s) & G_4(s) \end{bmatrix} \begin{bmatrix} \tilde{d}(s) \\ \tilde{v}_g(s) \end{bmatrix} \xrightarrow{\text{logo}} \begin{cases} G_1(s) = \frac{\tilde{v}_o(s)}{\tilde{d}(s)} & G_2(s) = \frac{\tilde{v}_o(s)}{\tilde{v}_g(s)} \\ G_3(s) = \frac{\tilde{i}_g(s)}{\tilde{d}(s)} & G_4(s) = \frac{\tilde{i}_g(s)}{\tilde{v}_g(s)} \end{cases}. \quad (\text{C.27})$$

APÊNDICE D

ANÁLISE DINÂMICA DO CONVERSOR II

NESTE apêndice é realizada a análise dinâmica voltada ao controle do conversor II que, sujeito à variações na entrada e/ou na saída, permite um desempenho conforme os dados de projeto (tensão de saída regulada, operando na potência nominal). Essas variações, para entrada, podem acontecer pelos diferentes níveis (oscilações) da tensão de entrada e , para a saída, devido à variações na quantidade de carga que é conectada/desconectada ao conversor.

Para se obter um modelo matemático que possa representar o conversor frente a essas variações, inicialmente, é considerado o circuito original do conversor conforme a Figura 4.2, que por fins didáticos é representado novamente pelo circuito da Figura D.1.

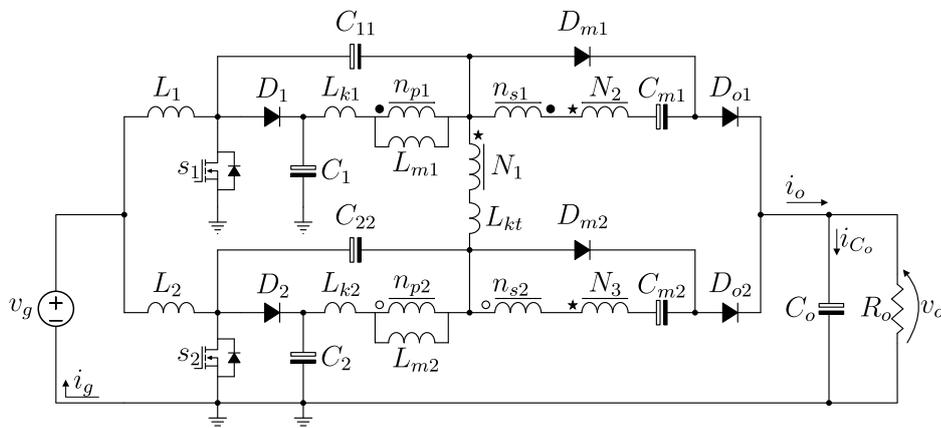


Figura D.1 – Circuito do conversor proposto II.

Observa-se que o circuito da Figura D.1 tende a apresentar grande complexidade de análise, haja vista a grande quantidade de componentes (diodos e interruptores), do grande número de elementos armazenadores de energia (indutores e capacitores), do autotransformador (que também interfere na resposta dinâmica) — além de algumas etapas de operação (intervalos de tempo) que ocorrem ser ter relação direta com os tempos impostos pela razão cíclica (isso acontece devido aos diodos, que por serem dispositivos não-controlados, comutam de acordo com às correntes impostas). Para contornar tal imposição,

de acordo com algumas metodologias encontradas na literatura, pode-se utilizar circuitos equivalentes, com um menor número de componentes, mas que mantêm as características do circuito original [212, 213, 214]. Ao considerar esse procedimento para o conversor II, o circuito original da Figura D.1 passa a ser dado pelo seu equivalente, em apenas uma fase e sem o autotransformador, que é mostrado na Figura D.2 [215],

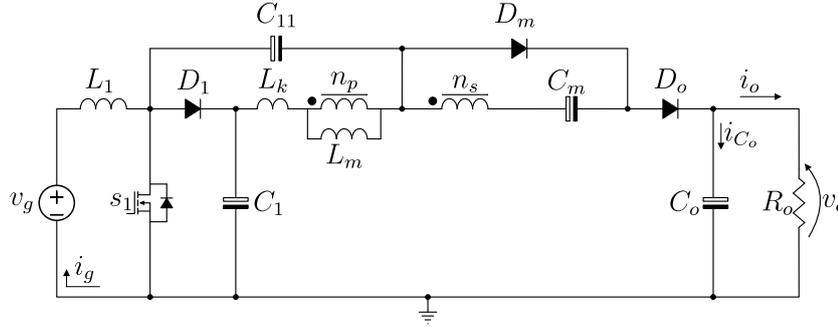


Figura D.2 – Circuito equivalente-1 do conversor proposto II.

Com base no circuito da figura Figura D.2, durante a etapa de bloqueio do interruptor (s_1), é possível obter a tensão de saída (v_o), que é dada por,

$$v_o \triangleq v_{C1} - (n+1)v_{Lm} + v_{Cm}, \quad (\text{D.1})$$

em que, n representa a relação de transformação do indutor acoplado, que neste caso, teve seu valor ajustado para que a tensão de saída do circuito simplificado tenha o mesmo valor da tensão de saída do circuito original — dado que o circuito equivalente não tem na sua estrutura o autotransformador, que auxilia no ganho estático, tal qual o circuito original. Neste caso, $n = 5$ (para o circuito equivalente), enquanto $n = 1$ (para o circuito original).

Sabendo que,

$$v_{C1} = \frac{v_g}{(1-d)}, \quad (\text{D.2})$$

$$v_{Lm} \triangleq -v_{C11} = -\frac{v_g d}{(1-d)}, \quad (\text{D.3})$$

$$v_{Cm} = n v_g, \quad (\text{D.4})$$

o ganho estático (M) pode ser obtido por meio de,

$$M \triangleq \frac{v_o}{v_g} = \frac{n+d+1}{(1-d)}, \quad \implies \quad M = \underbrace{\frac{1}{(1-d)}}_{\text{ganho boost}} \times \underbrace{\frac{n+d+1}{(1)}}_{\text{constante } (\Psi)}. \quad (\text{D.5})$$

A Equação D.5 mostra que é possível separar o ganho estático do circuito da Figura D.2 em duas partes. O primeiro termo é o ganho do conversor *boost*, enquanto o segundo é apenas um valor constante. Com base nisso, à análise efetuada na sequência considera um conversor *boost* com um ganho adicional— esse ganho extra pode ser representando por um transformador em corrente contínua, tal qual os modelos descritos em [216]. Desta forma, o circuito que considera essa simplificação é mostrado na Figura D.3.

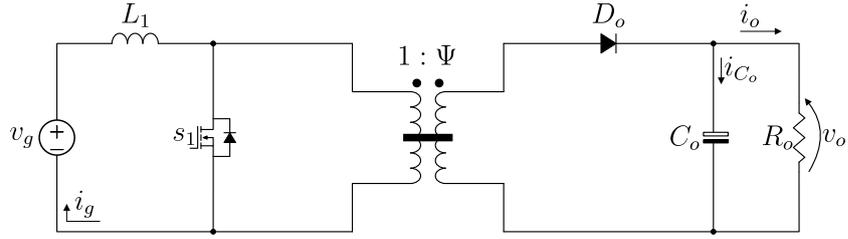


Figura D.3 – Circuito equivalente-2 do conversor proposto II.

D.1 ESTADO TOPOLÓGICO 1

O circuito durante a condução de s_1 é mostrado na [Figura D.4](#). As equações dessa etapa de operação são representadas a partir das matrizes \mathbf{A}_1 , \mathbf{B}_1 , \mathbf{C}_1 e \mathbf{E}_1 .

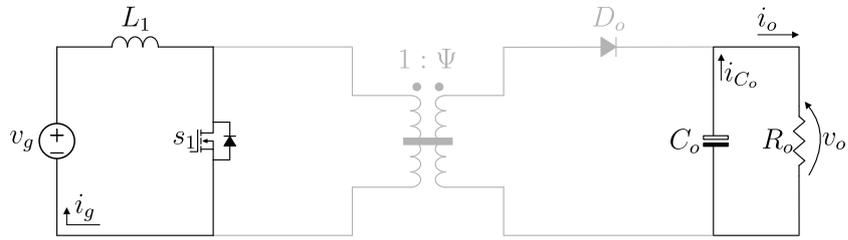


Figura D.4 – Circuito equivalente-2 para s_1 em condução.

$$\mathbf{A}_1 = \begin{bmatrix} 0 & 0 \\ 0 & -1/R_o \end{bmatrix}, \quad \mathbf{B}_1 = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad \mathbf{C}_1 = \begin{bmatrix} 0 \\ 1 \end{bmatrix}^T, \quad \mathbf{E}_1 = \begin{bmatrix} 0 \\ 0 \end{bmatrix}. \quad (\text{D.6})$$

D.2 ESTADO TOPOLÓGICO 2

As equações durante a etapa de bloqueio de s_1 , conforme o circuito da [Figura D.5](#), são dispostas nas matrizes \mathbf{A}_2 , \mathbf{B}_2 , \mathbf{C}_2 e \mathbf{E}_2 .

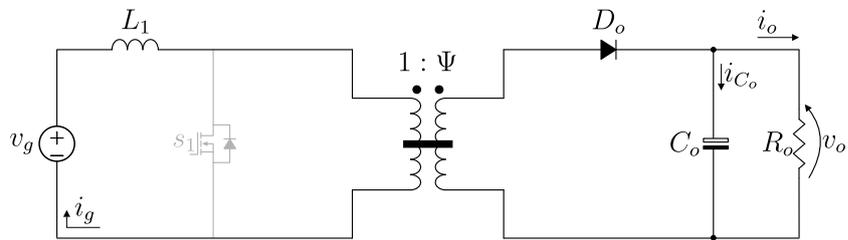


Figura D.5 – Circuito equivalente-2 para s_1 em bloqueio.

$$\mathbf{A}_2 = \begin{bmatrix} 0 & -1/\Psi \\ 1/\Psi & -1/R_o \end{bmatrix}, \quad \mathbf{B}_2 = \begin{bmatrix} 1 \\ 0 \end{bmatrix}, \quad \mathbf{C}_2 = \begin{bmatrix} 0 \\ 1 \end{bmatrix}^T, \quad \mathbf{E}_2 = \begin{bmatrix} 0 \\ 0 \end{bmatrix}. \quad (\text{D.7})$$

D.3 MODELO EM ESPAÇO DE ESTADOS

O modelo em espaço de estados possibilita, por exemplo, encontrar os pontos de operação do conversor, a partir de,

$$\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} + \mathbf{B}\mathbf{u}, \quad (\text{D.8})$$

$$\mathbf{y} = \mathbf{C}\mathbf{x} + \mathbf{E}\mathbf{u}. \quad (\text{D.9})$$

em que, $\mathbf{x} = [i_{L1}(t) \ v_{Co}(t)]^T$, $\mathbf{y} = [i_{L1}(t) \ v_{Co}(t)]^T$, $\mathbf{u} = [v_g]$.

Ao obter o valor médio das matrizes, dos estados topológicos, por meio de,

$$\mathbf{A} = \mathbf{A}_1(d) + \mathbf{A}_2(1-d), \quad (\text{D.10})$$

$$\mathbf{B} = \mathbf{B}_1(d) + \mathbf{B}_2(1-d), \quad (\text{D.11})$$

$$\mathbf{C} = \mathbf{C}_1(d) + \mathbf{C}_2(1-d), \quad (\text{D.12})$$

$$\mathbf{E} = \mathbf{E}_1(d) + \mathbf{E}_2(1-d), \quad (\text{D.13})$$

leva ao ponto de equilíbrio em regime permanente, que é dado por,

$$\mathbf{X} = -\mathbf{A}^{-1}\mathbf{B}\mathbf{U}, \quad (\text{D.14})$$

$$\mathbf{Y} = -\mathbf{C}\mathbf{A}^{-1}\mathbf{B}\mathbf{U} + \mathbf{E}\mathbf{U}. \quad (\text{D.15})$$

Ao inserir pequenas perturbações nas variáveis de interesse x, v_o e d , tal qual,

$$\mathbf{x} = \mathbf{X} + \tilde{\mathbf{x}}, \quad (\text{D.16})$$

$$\mathbf{v}_o = \mathbf{V}_o + \tilde{v}_o, \quad (\text{D.17})$$

$$\mathbf{d} = \mathbf{D} + \tilde{\mathbf{d}}, \quad (\text{D.18})$$

chega-se em,

$$\begin{cases} \dot{\tilde{\mathbf{x}}}(t) = \mathbf{A}\tilde{\mathbf{x}}(t) + \mathbf{\Phi}\tilde{\mathbf{d}}(t), \\ \tilde{\mathbf{y}}(t) = \mathbf{C}\tilde{\mathbf{x}}(t) + \mathbf{\Omega}\tilde{\mathbf{d}}(t), \end{cases} \quad (\text{D.19})$$

em que, as matrizes $\mathbf{\Phi}$ e $\mathbf{\Omega}$ são definidas por,

$$\mathbf{\Phi} = (\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)\mathbf{U}, \quad (\text{D.20})$$

$$\mathbf{\Omega} = (\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X} + (\mathbf{E}_1 - \mathbf{E}_2)\mathbf{U}. \quad (\text{D.21})$$

Ao aplicar a transformada de Laplace na Equação D.19, chega-se em,

$$\tilde{\mathbf{Y}}(s) = [\mathbf{C}(s\mathbf{I} - \mathbf{A}^{-1}\mathbf{\Phi}) + \mathbf{\Omega}] \tilde{\mathbf{d}}(s), \quad (\text{D.22})$$

Os modelos matemáticos de interesse, a partir de Equação D.22, são dados por,

$$G_{i_{L1}}(s) \triangleq \frac{\tilde{\mathbf{Y}}(s)}{\tilde{\mathbf{U}}(s)} = \left. \frac{\tilde{i}_{L1}}{\tilde{v}_g} \right|_{\tilde{d}(s)=0} + \left. \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} \right|_{\tilde{v}_g(s)=0}, \quad (\text{D.23})$$

$$G_{v_o}(s) \triangleq \frac{\tilde{\mathbf{Y}}(s)}{\tilde{\mathbf{U}}(s)} = \left. \frac{\tilde{v}_o}{\tilde{v}_g} \right|_{\tilde{d}(s)=0} + \left. \frac{\tilde{v}_o(s)}{\tilde{d}(s)} \right|_{\tilde{v}_g(s)=0}. \quad (\text{D.24})$$

APÊNDICE E

ANÁLISE DINÂMICA DO CONVERSOR III

A análise dinâmica, voltada a controle, do conversor III toma por base o circuito original, vide [Figura 5.1\(e\)](#), aqui novamente representado na [Figura E.1](#).

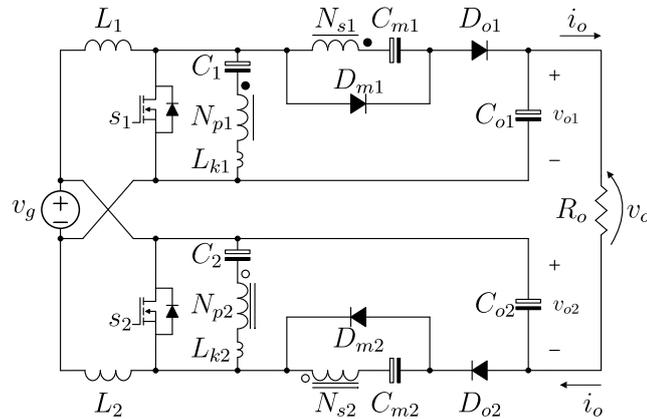


Figura E.1 – Circuito original do conversor III.

De acordo com o circuito da [Figura E.1](#), a corrente média em L_{k1} é nula, dada a característica de corrente média nula do capacitor ressonante C_1 . Neste caso, conforme o método utilizado — modelo médio em espaço de estados — para obtenção das equações e sabendo que $i_{L1[\text{AVG}]} = 0$, então o autotransformador pode ser retirado. Com base nisso, o circuito a ser analisado para uma fase passa a ser representado pelo equivalente mostrado na [Figura E.2](#) [217, 218]. Nesta figura as resistências intrínsecas possibilitam a existência de um estado associado as variáveis de interesse (i_{L1}) e (v_{C1}, v_{C2}, v_{C3}) [219, 220].

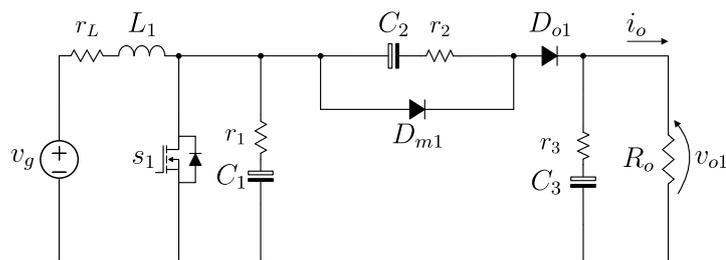


Figura E.2 – Circuito equivalente do conversor III.

Com base nestas premissas o conversor apresenta dois estados topológicos, que são mostrados nos circuitos da Figura E.3(a) e da Figura E.3(b).

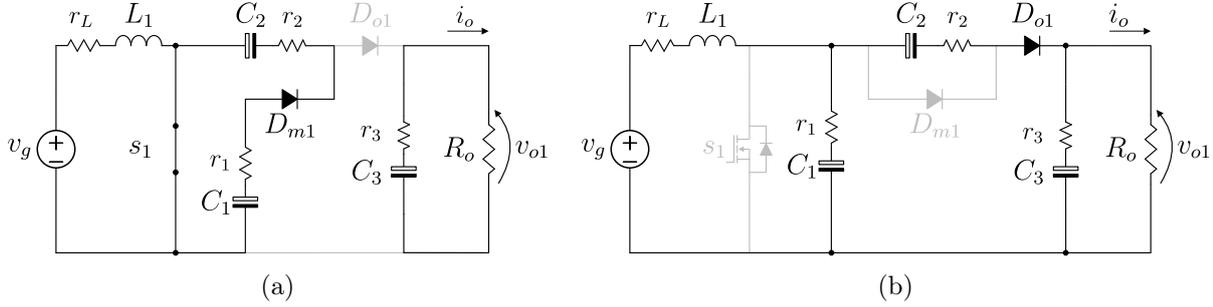


Figura E.3 – Estados topológicos do circuito equivalente para análise dinâmica.

(a) Circuito equivalente para s_1 em condução.

(b) Circuito equivalente para s_1 em bloqueio.

E.1 ESTADO TOPOLÓGICO 1

Com o interruptor s_1 em condução as seguintes equações diferenciais descrevem o comportamento do conversor para este estado topológico,

$$L_1 \frac{di_{L1}(t)}{dt} = v_g(t) - r_L i_{L1}(t), \quad (\text{E.1})$$

$$C_1 \frac{dv_{C1}(t)}{dt} = -\frac{v_{C1}(t)}{(r_1 + r_2)} - \frac{v_{C2}(t)}{(r_1 + r_2)}, \quad (\text{E.2})$$

$$C_2 \frac{dv_{C2}(t)}{dt} = -\frac{v_{C1}(t)}{(r_1 + r_2)} - \frac{v_{C2}(t)}{(r_1 + r_2)}, \quad (\text{E.3})$$

$$C_3 \frac{dv_{C3}(t)}{dt} = -\frac{v_{C3}(t)}{(r_3 + R_o)}, \quad (\text{E.4})$$

$$v_o = \frac{R_o}{(r_3 + R_o)} v_{C3}(t). \quad (\text{E.5})$$

E.2 ESTADO TOPOLÓGICO 2

Durante o período de bloqueio de s_1 , no período de transferência de energia da entrada para a saída, é possível escrever as seguintes expressões,

$$L_1 \frac{di_{L1}(t)}{dt} + [r_2 + R_o] C_2 \frac{dv_{C2}(t)}{dt} - [R_o] C_3 \frac{dv_{C3}(t)}{dt} = v_g(t) - v_{C2}(t) - r_L i_{L1}(t), \quad (\text{E.6})$$

$$C_1 \frac{dv_{C1}(t)}{dt} + C_2 \frac{dv_{C2}(t)}{dt} = i_{L1}(t), \quad (\text{E.7})$$

$$[r_1] C_1 \frac{dv_{C1}(t)}{dt} - [r_2] C_2 \frac{dv_{C2}(t)}{dt} - [r_3] C_3 \frac{dv_{C3}(t)}{dt} = -v_{C1}(t) + v_{C2}(t) + v_{C3}(t), \quad (\text{E.8})$$

$$-\left[\frac{R_o}{R_o + r_3} \right] C_2 \frac{dv_{C2}(t)}{dt} + C_3 \frac{dv_{C3}(t)}{dt} = -\frac{v_{C3}(t)}{(r_3 + R_o)}, \quad (\text{E.9})$$

$$v_o = \frac{r_1 r_2 R_o}{R_{eq}} i_{L1}(t) + \frac{r_3 R_o}{R_{eq}} v_{C1}(t) - \frac{r_3 R_o}{R_{eq}} v_{C2}(t) + \frac{(r_1 + r_2) R_o}{R_{eq}} v_{C3}(t). \quad (\text{E.10})$$

em que, $R_{eq} = (r_1 + r_2)r_3 + (r_1 + r_2 + r_3)R_o$.

E.3 MODELO EM ESPAÇO DE ESTADOS

O modelo em espaço de estados, a partir da solução das equações dos estados topológicos, permite dispor as equações em um formato matricial, dado por [216],

$$\dot{\mathbf{x}} = \mathbf{A}\mathbf{x} + \mathbf{B}\mathbf{u}, \quad (\text{E.11})$$

$$\mathbf{y} = \mathbf{C}\mathbf{x} + \mathbf{E}\mathbf{u}. \quad (\text{E.12})$$

em que, $\mathbf{x} = [i_{L1}(t) \ v_{C1}(t) \ v_{C2}(t) \ v_{C3}(t)]^T$, $\mathbf{y} = [i_{L1}(t) \ v_{C3}(t)]^T$, $\mathbf{u} = [v_g]$.

O ponto de equilíbrio, em regime permanente, é obtido via,

$$\begin{cases} \mathbf{X} = -\mathbf{A}^{-1}\mathbf{B}\mathbf{U}, \\ \mathbf{Y} = -\mathbf{C}\mathbf{A}^{-1}\mathbf{B}\mathbf{U} + \mathbf{E}\mathbf{U}, \end{cases} \quad (\text{E.13})$$

com,

$$\begin{cases} \mathbf{A} = \mathbf{A}_1(d) + \mathbf{A}_2(1-d), \\ \mathbf{B} = \mathbf{B}_1(d) + \mathbf{B}_2(1-d), \\ \mathbf{C} = \mathbf{C}_1(d) + \mathbf{C}_2(1-d), \\ \mathbf{E} = \mathbf{E}_1(d) + \mathbf{E}_2(1-d). \end{cases} \quad (\text{E.14})$$

Aplicando o método de perturbação e linearização, em torno de um ponto de operação, chega-se à,

$$\begin{cases} \dot{\tilde{\mathbf{x}}}(t) = \mathbf{A}\tilde{\mathbf{x}}(t) + \mathbf{\Gamma}\tilde{\mathbf{d}}(t), \\ \mathbf{y}(t) = \mathbf{C}\tilde{\mathbf{x}}(t) + \mathbf{\Psi}\tilde{\mathbf{d}}(t), \end{cases} \quad (\text{E.15})$$

em que, as matrizes $\mathbf{\Gamma}$ e $\mathbf{\Psi}$ são definidas por,

$$\mathbf{\Gamma} = (\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)\mathbf{U}, \quad (\text{E.16})$$

$$\mathbf{\Psi} = (\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X} + (\mathbf{E}_1 - \mathbf{E}_2)\mathbf{U}. \quad (\text{E.17})$$

Aplicando a transformada de Laplace, $[\mathcal{L}\{f(t)\} = F(s)]$, é obtido,

$$\tilde{\mathbf{Y}}(s) = [\mathbf{C}(s\mathbf{I} - \mathbf{A}^{-1}\mathbf{\Gamma}) + \mathbf{\Psi}] \tilde{\mathbf{d}}(s), \quad (\text{E.18})$$

que leva à,

$$G_{i_{L1}}(s) \triangleq \frac{\tilde{\mathbf{Y}}(s)}{\tilde{\mathbf{U}}(s)} = \frac{\tilde{i}_{L1}}{\tilde{v}_g} \Big|_{\tilde{d}(s)=0} + \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} \Big|_{\tilde{v}_g(s)=0}, \quad (\text{E.19})$$

$$G_{v_{o1}}(s) \triangleq \frac{\tilde{\mathbf{Y}}(s)}{\tilde{\mathbf{U}}(s)} = \frac{\tilde{v}_{o1}}{\tilde{v}_g} \Big|_{\tilde{d}(s)=0} + \frac{\tilde{v}_{o1}(s)}{\tilde{d}(s)} \Big|_{\tilde{v}_g(s)=0}. \quad (\text{E.20})$$

APÊNDICE F

ESTRATÉGIA DE CONTROLE PARA OS CONVERSORES PROPOSTOS

PARA que os novos conversores operem de acordo com os dados de projeto é necessária a implementação de estratégias de controle. Essas estratégias tem por finalidade permitir uma operação segura do conversor no ponto nominal.

A Figura F.1 mostra um diagrama de um conversor genérico configurado em malha fechada. A malha mais interna é responsável pelo controle da corrente de entrada. Nessa malha, é gerado o sinal modulante utilizado para a obtenção do sinal do PWM — que irá acionar o(s) interruptor(es). A malha externa (de tensão) gera o sinal de referência necessário para a corrente de entrada manter a tensão de saída regulada.

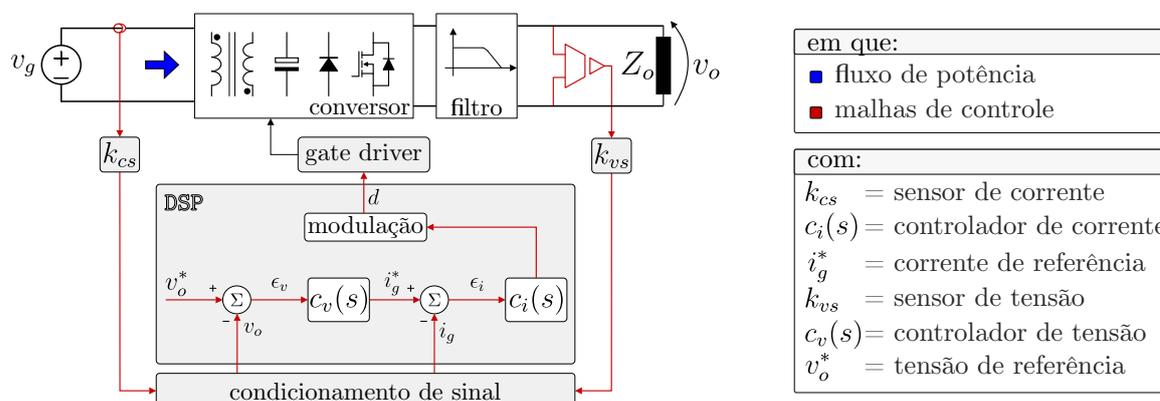


Figura F.1 – Diagrama de blocos em malha fechada de um conversor genérico.

O projeto das malhas de controle ocorre no domínio do tempo, que também recebe o modelo do atraso inserido pelo controle digital, assim, após os procedimentos de discretização têm-se os modelos dos controladores a serem utilizados pelo processador. As duas malhas de controle são projetadas a partir da resposta em frequência de modelos que sintetizam o conversor em torno de um ponto de operação⁽¹⁾.

⁽¹⁾ Em geral, este ponto de operação é um valor apropriado da razão cíclica que permite o conversor processar a potência nominal, respeitando a tensão de saída imposta.

Durante a etapa de projeto, visando estabilidade em um sistema à malha fechada, é considerada como requisitos de desempenho:

- 1) a frequência de cruzamento (ω_c); e
- 2) a margem de fase (m_ϕ).

F.1 MÉTODO DE CONTROLE PARA A CORRENTE DE ENTRADA

A metodologia de controle para a corrente de entrada utiliza o diagrama de blocos da Figura F.2,

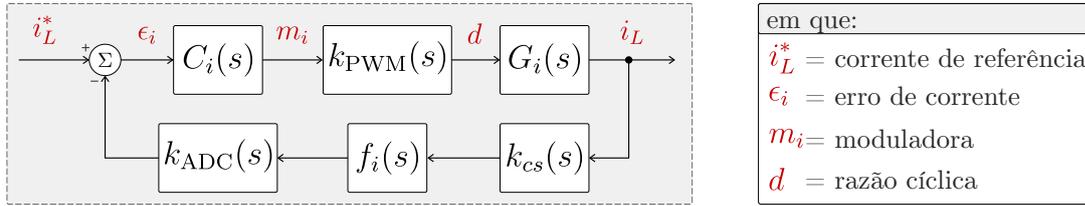


Figura F.2 – Diagrama de blocos para controle da corrente de entrada.

A partir da figura acima, ao considerar o sistema em malha fechada (MF) tem-se a seguinte relação,

$$\frac{i_L(s)}{i_L^*(s)} = \frac{C_i(s) k_{\text{PWM}}(s) G_i(s)}{1 + [k_{cs}(s) f_i(s) k_{\text{ADC}}(s) C_i(s) k_{\text{PWM}}(s) G_i(s)]}, \quad (\text{F.1})$$

em que,

- $C_i(s)$ é controlador a ser determinado, que passa a ser denotado por $F_{1[iL]}(s)$;
- $f_i(s)$ é um filtro de corrente;
- $G_i(s)$ é a função de transferência que relacionada a corrente de entrada pela razão cíclica $[\tilde{i}_L(s)/\tilde{d}(s)]$.

Ao considerar que os polos do sistema estejam de acordo com as seguintes condições de pertinência,

$$\left| [k_{cs}(s) f_i(s) k_{\text{ADC}}(s) F_{1[iL]}(s) k_{\text{PWM}}(s) G_i(s)] \right| = 1, \quad (\text{F.2})$$

$$\angle [k_{cs}(s) f_i(s) k_{\text{ADC}}(s) F_{1[iL]}(s) k_{\text{PWM}}(s) G_i(s)] = 180^\circ, \quad (\text{F.3})$$

garante-se que o sistema em malha fechada será estável. Assim sendo, a função de transferência de laço aberto não compensada ($F_{2[iL]}(s)$), exceptuando-se o controlador, é denotada por,

$$F_{2[iL]}(s) = k_{cs}(s) f_i(s) k_{\text{ADC}}(s) k_{\text{PWM}}(s) G_i(s), \quad (\text{F.4})$$

ao considerar o controlador $F_{1[iL]}(s)$ tem-se um sistema denominado como função de transferência de laço aberto compensada ($F_{3[iL]}(s)$), descrita como,

$$F_{3[iL]}(s) = \underbrace{F_{2[iL]}(s)}_{\text{planta}} \times \underbrace{F_{1[iL]}(s)}_{\text{controlador}}. \quad (\text{F.5})$$

Para um sistema ser estável, o módulo e o ângulo são dados por,

$$\left|F_{3[iL]}(s)\right| \triangleq \left|F_{2[iL]}(s)\right| \times \left|F_{1[iL]}(s)\right| = 1, \quad (\text{F.6})$$

$$\angle F_{3[iL]}(s) \triangleq \angle F_{2[iL]}(s) + \angle F_{1[iL]}(s) = 180^\circ, \quad (\text{F.7})$$

o módulo do controlador, na frequência de cruzamento desejada (ω_{ci}), é expresso por,

$$\left|F_{1[iL]}(\omega_{ci})\right| = \frac{1}{\left|F_{2[iL]}(\omega_{ci})\right|}, \quad (\text{F.8})$$

a margem de fase escolhida ($m_{\phi i}$), na frequência (ω_{ci}), pode ser expressa por,

$$m_{\phi i}(\omega_{ci}) = 180^\circ + \angle F_{3[iL]}(\omega_{ci}), \quad (\text{F.9})$$

que leva à margem de fase do controlador de corrente, dada por,

$$\angle F_{1[iL]}(\omega_{ci}) = m_{\phi i}(\omega_{ci}) - 180^\circ - \angle F_{2[iL]}(\omega_{ci}). \quad (\text{F.10})$$

Para um controlador do tipo proporcional-integral (PI), defini-se,

$$F_{1[iL]}(s) \triangleq \left[k_{pi} + \frac{k_i}{s} \right] = k_{pi} \frac{s + \omega_{zi}}{s}, \quad (\text{F.11})$$

em que, k_{pi} é o ganho proporcional, ω_{zi} é o zero do controlador; dado por k_i/k_p , com k_i designando o ganho integral.

Ao considerar a variável complexa ($s = j\omega$) — dado que o projeto é realizado com base na resposta em frequência — o módulo e a fase do controlador são dados por,

$$\left|F_{1[iL]}(\omega)\right| = \frac{k_{pi} \sqrt{\omega^2 + \omega_{zi}^2}}{\omega}, \quad (\text{F.12})$$

$$\angle F_{1[iL]}(\omega) = \text{tg}^{-1} \left[\frac{\omega}{\omega_{zi}} \right] - 180^\circ. \quad (\text{F.13})$$

Dessa forma o zero do compensador ω_{zi} e o ganho k_{pi} — na frequência ω_{ci} e margem de fase $m_{\phi i}$ escolhidas — são dados por,

$$\omega_{zi} = \frac{\omega_{ci}}{\text{tg} \left[m_{\phi i} - \left(\frac{\pi}{2} \right) - \angle F_{2[iL]}(\omega_{ci}) \right]}, \quad (\text{F.14})$$

$$k_{pi} = \frac{\omega_{ci}}{\sqrt{\omega_{ci}^2 + \omega_{zi}^2} \times \left| F_{2[iL]}(\omega_{ci}) \right|}, \quad (\text{F.15})$$

em que,

- ω_{ci} é a frequência de cruzamento escolhida;
- $m_{\phi i}$ é a margem de fase escolhida;
- ω_{zi} é a frequência do zero do controlador PI;
- k_{pi} é o ganho do controlador PI.

F.2 MÉTODO DE CONTROLE PARA A TENSÃO DE SAÍDA

Para a determinação do controlador da tensão de saída é empregada a mesma metodologia utilizada na seção anterior. Ao considerar que as malhas de controle estão desacopladas⁽²⁾, o laço de controle da corrente de entrada pode ser denotado apenas por um ganho, que é dado por,

$$\delta = \frac{1}{k_{cs}(s) k_{ADC}(s)}, \quad (F.16)$$

A regulação da tensão nos capacitores de saída tem relação direta com a corrente de entrada. Assim sendo, a função de transferência da tensão de saída $\tilde{v}_o(s)$ está relacionada com a corrente de entrada $\tilde{i}_L(s)$ da seguinte forma,

$$\frac{\tilde{v}_o(s)}{\tilde{i}_L(s)} \triangleq \frac{\left[\frac{\tilde{v}_o(s)}{\tilde{d}(s)} \right]}{\left[\frac{\tilde{i}_L(s)}{\tilde{d}(s)} \right]} = \frac{\tilde{v}_o(s)}{\tilde{d}(s)} \times \frac{\cancel{\tilde{d}(s)}}{\tilde{i}_L(s)}. \quad (F.17)$$

Ao fazer essas considerações juntamente com o diagrama de blocos da Figura F.3, em um sistema em malha fechada, é obtida a seguinte relação,

$$\frac{v_o(s)}{v_o^*(s)} = \frac{C_v(s) \delta G_v(s)}{1 + [k_{vs}(s) f_v(s) k_{ADC}(s) C_v(s) \delta G_v(s)]}, \quad (F.18)$$

em que,

- $C_v(s)$ é o controlador da tensão de saída, que passa a ser denotado por $F_{4[v_o]}(s)$;
- $G_v(s)$ é a expressão que representa a função de transferência \tilde{v}_o/\tilde{i}_L ; e
- $f_v(s)$ é um filtro *anti-aliasing* de 1^a ordem.

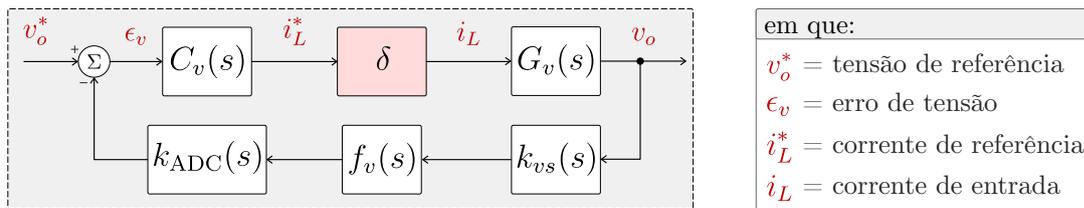


Figura F.3 – Diagrama de blocos para controle da tensão de saída.

Assim, sem a ação do controle, a função de transferência de laço aberto não compensada $F_{5[v_o]}(s)$ é denotada por,

$$F_{5[v_o]}(s) = k_{vs}(s) f_v(s) \frac{1}{k_{cs}(s)} G_v(s). \quad (F.19)$$

⁽²⁾ Para que ocorra o desacoplamento entre as malhas, durante a etapa de projeto deve-se considerar que a frequência de corte de uma das malhas de controle esteja no mínimo uma década abaixo da outra:

- (a) A malha de controle da corrente é mais rápida, logo tem uma banda passante maior, consequentemente exige uma frequência de corte mais elevada.
- (b) Já, a malha de controle da tensão é mais lenta. Assim sendo, tem uma banda passante menor, consequentemente possui uma frequência de corte mais baixa.

Ao considerar o controlador $F_{4[v_o]}(s)$, a função de transferência de laço aberto compensada $F_{6[v_o]}(s)$ é descrita como,

$$F_{6[v_o]}(s) = \underbrace{F_{5[v_o]}(s)}_{\text{planta}} \times \underbrace{F_{4[v_o]}(s)}_{\text{controlador}}. \quad (\text{F.20})$$

Para que o sistema seja estável, em malha fechada, o módulo e o ângulo são dados por,

$$|F_{6[v_o]}(s)| \triangleq |F_{4[v_o]}(s)| \times |F_{5[v_o]}(s)| = 1, \quad (\text{F.21})$$

$$\angle F_{6[v_o]}(s) \triangleq \angle F_{4[v_o]}(s) + \angle F_{5[v_o]}(s) = 180^\circ. \quad (\text{F.22})$$

De forma que o módulo do controlador, na frequência de cruzamento desejada (ω_{cv}), é expresso por,

$$|F_{4[v_o]}(\omega_{cv})| = \frac{1}{|F_{5[v_o]}(\omega_{cv})|}, \quad (\text{F.23})$$

a margem de fase escolhida ($m_{\phi v}$), na frequência (ω_{cv}), pode ser expressa por,

$$m_{\phi v}(\omega_{cv}) = 180^\circ + \angle F_{6[v_o]}(\omega_{cv}), \quad (\text{F.24})$$

que leva a margem de fase do controlador de tensão, dada por,

$$\angle F_{4[v_o]}(\omega_{cv}) = m_{\phi v}(\omega_{cv}) - 180^\circ - \angle F_{5[v_o]}(\omega_{cv}). \quad (\text{F.25})$$

Assim, os coeficientes para um controlador do tipo PI⁽³⁾ são dados por,

$$\omega_{zv} = \frac{\omega_{cv}}{\text{tg}\left[m_{\phi v} - \left(\frac{\pi}{2}\right) - \angle F_{5[v_o]}(\omega_{cv})\right]}, \quad (\text{F.26})$$

$$k_{pv} = \frac{\omega_{cv}}{\sqrt{\omega_{cv}^2 + \omega_{zv}^2} \times |F_{5[v_o]}(\omega_{cv})|}, \quad (\text{F.27})$$

em que,

- ω_{cv} é a frequência de cruzamento escolhida;
- $m_{\phi v}$ é a margem de fase escolhida;
- ω_{zv} é a frequência do zero do controlador PI;
- k_{pv} é o ganho do controlador PI.

⁽³⁾ Um controlador do tipo PI é suficiente para controlar conversores do tipo CC-CC, que possuem uma referência de valor constante — isto é, considerando o princípio do modelo interno, para que ocorra o seguimento de referência com erro nulo e uma rejeição de perturbação em regime estacionário é necessário que o modelo que gerou essa referência esteja incluído no sistema realimentado estável [221].

ÍNDICE

- Interleaved*-IPOP, 71
Interleaved-IPOS, 72
- Abstract, 9
Acoplamento Magnético, 77
Análise Desempenho – Conv. I, 98
Análise Desempenho – Conv. II, 148
Análise Desempenho – Conv. III, 190
Aplicação renovável, 43
Apêndice A, 257
Apêndice B, 259
Apêndice C, 263
Apêndice D, 267
Apêndice E, 271
Apêndice F, 275
Autotransformador, 86
- Capacitor Chaveado, 67
Capítulo 1, 33
Capítulo 2, 55
Capítulo 3, 91
Capítulo 4, 139
Capítulo 5, 183
Cascata, 74
Comparação I, II, III, 224
Conclusões, 221
Conclusões – Cap. 2, 88
Conclusões – Cap. 3, 136
Conclusões – Cap. 4, 181
Conclusões – Cap. 5, 219
Conversor 1, 91
Conversor 2, 139
Conversor 3, 183
Conversor *boost*, 58
Conversor *boost-flyback*, 81
Conversor *flyback*, 62
- Estrutura da Tese, 54
Fontes Renováveis, 33
Indutor acoplado, 78
Indutor Chaveado, 64
Introdução, 33
- Lista de Ilustrações, 17
Lista de Siglas, 21
Lista de Símbolos, 27
Lista de Tabelas, 19
- Motivação, 50
Multiestágio, 69
- Objetivos, 52
Objetivos Específicos, 52
Operação – Conv. I, 94
Operação – Conv. II, 141
Operação – Conv. III, 185
- Referências, 253
Resultados Exp. – Conv. I, 129
Resultados Exp. – Conv. II, 175
Resultados Exp. – Conv. III, 212
Resumo/Abstract, 7
- Sumário, 33
Transformador, 82
Técnicas, 55

