



UNIVERSIDADE FEDERAL DE SANTA CATARINA  
CENTRO DE CIÊNCIAS, TECNOLOGIAS E SAÚDE - CTS  
DEPARTAMENTO DE COMPUTAÇÃO – DEC

PLANO DE ENSINO

SEMESTRE 2019.2

**I. IDENTIFICAÇÃO DA DISCIPLINA:**

CÓDIGO	NOME DA DISCIPLINA	Nº DE HORAS-AULA SEMANAIS		TOTAL DE HORAS-AULA SEMESTRAIS
		TEÓRICAS	PRÁTICAS	
DEC7546	Circuitos Digitais	4		72

**HORÁRIO**

**MÓDULO**

TURMAS TEÓRICAS	TURMAS PRÁTICAS	Presencial
06655 – 3-1420-2 e 5-1420-2		72h

**II. PROFESSOR(ES) MINISTRANTE(S)**

Roderval Marcelino

[Roderval.marcelino@ufsc.br](mailto:Roderval.marcelino@ufsc.br)

Horário de atendimento: Segunda-feira das 13:00 às 17:00 – Unidade Mato Alto –Sala 103

Quarta-feira das 13:00 às 17:00 – Unidade Mato Alto –Sala 103

Quinta-Feira das 8:00 às 12:00– Unidade Mato Alto –Sala 103

**III. PRÉ-REQUISITO(S)**

CÓDIGO	NOME DA DISCIPLINA
	Esta disciplina não possui pré-requisitos

**IV. CURSO(S) PARA O(S) QUAL(IS) A DISCIPLINA É OFERECIDA**

Graduação em Engenharia de Computação

**V. JUSTIFICATIVA**

Permitir e facilitar o aluno conhecer as tecnologias de circuitos digitais que são a base de hardware para o mundo computacional no qual ele está inserido. Estas tecnologias são fundamentos para o entendimento de tecnologias mais sofisticadas como microprocessadores, linguagem de descrição de hardware, arquitetura de computadores, dentre outras. Com o conhecimento adquirido o estudante terá competências para entender, projetar, especificar e trabalhar com circuitos digitais combinacionais e sequenciais.

**VI. EMENTA**

Álgebra de Boole (teoremas). Portas lógicas. Parâmetros físicos e limitações de portas lógicas e circuitos integrados. Circuitos combinacionais. Técnicas de minimização de hardware. Implementação de dispositivos elementares de memória (latches e flip-flops). Circuitos Sequenciais. Memória. Linguagens de descrição de hardware. Implementação de módulos básicos. Ambiente de simulação.

**VII. OBJETIVOS**

**Objetivo Geral:** Explorar a tecnologia de circuitos digitais, circuitos combinacionais e sequenciais.

**Objetivos Específicos:**

- Representar equações lógicas, efetuar simplificações por mapas de Karnaugh
- Implementar funções lógicas utilizando portas lógicas;
- Projetar circuitos eletrônicos fazendo dos principais dispositivos;
- Compreender o funcionamento de registradores, memórias e fazer associações em série e em paralelo;
- Conhecer o funcionamento interno dos principais dispositivos.

## VIII. CONTEÚDO PROGRAMÁTICO

### UNIDADE 1: Álgebra de Boole [24 horas-aula]

- Representar funções lógicas por meio de equações
- Realizar simplificações aplicando teoremas fundamentais e mapas K (minimização)
- Implementar funções lógicas através de portas lógicas

### UNIDADE 2: Circuitos Combinacionais Básicos [12 horas-aula]

- Estudar os dispositivos fundamentais: multiplexadores, demultiplexadores, decodificadores, comparadores e codificadores.

### UNIDADE 3: somadores [08 horas-aula]

- Circuitos aritméticos somadores, subtratores
- Projeto de circuitos lógicos combinacionais
- Codificadores e decodificadores

### UNIDADE 4: Circuitos Sequenciais [16 horas-aula]

- latches, flipflops
- máquinas de estado

### UNIDADE 5: Registradores [4 horas-aula]

- série, paralelo, associação
- CIs

### UNIDADE 6: Contadores [4 horas-aula]

- Up, Down, reversível
- Síncrono, assíncrono, sequência não natural

### UNIDADE 7: Memória [04 horas-aula]

- Tipos de memória e seu funcionamento interno.
- Associação de memória

## IX. METODOLOGIA DE ENSINO / DESENVOLVIMENTO DO PROGRAMA

- Aulas teóricas: desenvolvidas em sala com emprego de meios audiovisuais tais projetor de imagens. Todo o material didático estará disponível "a priori" para os alunos no Ambiente Virtuais de Aprendizagem (AVA) da disciplina ([HTTP://moodle.ufsc.br](http://moodle.ufsc.br)) e atualizados de maneira progressiva ao longo do semestre.
- Atividades, trabalhos e listas de exercícios disponíveis no AVA. Em alguns casos se apresenta a solução na web dos exercícios.

## X. METODOLOGIA E INSTRUMENTOS DE AVALIAÇÃO

A verificação do rendimento escolar compreenderá frequência e aproveitamento nos estudos, os quais deverão ser atingidos conjuntamente. Será obrigatória a frequência às atividades correspondentes a cada disciplina, no mínimo a 75% das mesmas (Frequência Suficiente - FS), ficando nela reprovado o aluno que não comparecer a mais de 25% das atividades (Frequência Insuficiente - FI).

Serão realizadas três provas escritas:

- Prova Escrita 1 (P1)
- Prova Escrita 2 (P2)
- Prova Escrita 3 (P3)

$$MF=(P1+P2+P3)/3$$

A média final (MF) do semestre será a própria média aritmética entre P1, P2 e P3 e assim a nota mínima para aprovação na disciplina será  $MF \geq 6,0$  (seis) e Frequência Suficiente (FS). (Art. 69 e 72 da Res. nº 17/CUn/1997).

O aluno com Frequência Suficiente (FS) e média das notas de avaliações do semestre MF entre 3,0 e 5,5 terá direito a uma nova avaliação no final do semestre (REC), exceto as atividades constantes no art.70, § 2º. A Nota

Final (NF) será calculada por meio da média aritmética entre a média das notas das avaliações parciais (MF) e a nota obtida na nova avaliação (REC). (Art. 70 e 71 da Res. nº 17/CUn/1997).

$$NF = \frac{(MF + REC)}{2}$$

Ao aluno que não comparecer às avaliações ou não apresentar trabalhos no prazo estabelecido será atribuída nota 0 (zero). (Art. 70, § 4º da Res. nº 17/CUn/1997)

#### Observações:

#### Avaliação de recuperação

Não há avaliação de recuperação nas disciplinas de caráter prático que envolve atividades de laboratório. (Res.17/CUn/97).

#### Nova avaliação

O aluno, que por motivo de força maior e plenamente justificado, deixar de realizar atividades avaliativas previstas no plano de ensino, deverá formalizar pedido à Chefia do Departamento de Ensino, na Secretaria Integrada de Departamento - SID, ao qual a disciplina pertence, dentro do prazo de 3 (três) dias úteis, apresentando documentação comprobatória.

XI. CRONOGRAMA TEÓRICO		
AULA (semana)	DATA	ASSUNTO
1ª	05/08/2019 a 10/08/2019	Apresentação do plano de ensino, site da disciplina, Postulados , Lei da dualidade , Teoremas fundamentais , Funções Booleanas, Portas lógicas
2ª	12/08/2019 a 17/08/2019	Semana acadêmica da engenharia da computação
3ª	19/08/2019 a 24/08/2019	Equivalência de portas. Equivalente à porta "NAND" , Equivalente à porta "NOR" , Equivalente à porta "NOT" , Equivalente à porta "AND" , Equivalente à porta "OR". Implementação de funções
4ª	26/08/2019 a 31/08/2019	Formas padrões , Equivalente decimal, Notações simplificadas Forma padrão x Tabela verdade
5ª	02/09/2019 a 07/09/2019	Minimização de funções , Mapa para quatro variáveis , Nomenclatura das celas, Grupo de celas
6ª	09/09/2019 a 14/09/2019	Teoria dos conjuntos e os mapas, Representação de função no mapa , Minimização de funções , Mapas para 2, 3, 5 e 6 variáveis , Funções incompletas
7ª	16/09/2019 a 21/09/2019	Exercícios sobre a matéria PROVA P1
8ª	23/09/2019 a 28/09/2019	Multiplexadores Circuitos Multiplexadores MSI: 74XX153/253, 74XX157/257, 74XX151, 74XX150/251 , Aplicações de Multiplexadores: Geração de funções booleanas, Associação, Seletor de palavras, Demultiplexadores
9ª	30/09/2019 a 05/10/2019	Demultiplexador: Circuitos Integrados MSI, Circuito Integrado 74155. Uso como Demultiplexador. Exercícios sobre multiplexadores.
10ª	07/10/2019 a 12/10/2019	Decodificadores Projeto de um Decodificador 2/4: Decodificador Decimal: Circuito Integrado 7442, 74XX42 Decodificador Hexadecimal Associação de Decodificadores Decodificadores para Sete Segmentos Comparadores Codificador: Circuito codificador com 3 saídas 74LS148
11ª	14/10/2019 a 19/10/2019	Circuitos Aritméticos e Códigos Especiais Adição Projeto do Somador para quatro "bits": Somador Incompleto, Somador Completo ("Full-Adder") Somador Paralelo
12ª	21/10/2019 a 26/10/2019	Circuito Integrado – 74LS83 Subtração

		PROVA P2
13ª	28/10/2019 a 02/11/2019	Análise e Síntese de Circuitos Seqüenciais "Latch" RS, "Latch" RS Síncrono, "Latch" D, "Flip-Flop" D "Flip-Flop" JK "Edge-Triggered", "Flip-Flop" JK "Master-Slave"
14ª	04/11/2019 a 09/11/2019	Duplo "flip-flop" D: 74LS74, 74HC/HCT74 Quádruplo "Latches" D: 74LS75, 74HC/HCT75 Duplo "flip-flop" JK "edge-triggered": 7476, 74LS76, 74C76, 74HC/HCT76 Duplo "Flip-Flop" JK "edge-triggered" com "Set" e "Reset": 74LS112, 74F112, 74LVC112 Duplo "Flip-Flop" JK "edge-triggered" com "Set" e "Reset": 74LS109, 74F109, 74LVC109 Seis "flip-flops" D: 74LS174, 74HC/HCT174 Contadores Análise e Síntese de Circuitos Seqüências Síncronos Modelos de Máquinas Seqüenciais de Estado
15ª	11/11/2019 a 16/11/2019	Análise de uma FSM de Mealy com "Flip-flop" D Análise de uma FSM de Moore com "Flip-flop" D Análise de uma FSM de Mealy com "Flip-flop" JK
16ª	18/11/2019 a 23/11/2019	Registradores Memórias RAM Memória RAM Estática, SRAM Síncrona, Sinais na Leitura/Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e Apagável pelo Usuário, "EPROM", EEPROM
17ª	25/11/2019 a 30/11/2019	Memórias RAM Memória RAM Estática SRAM Síncrona SRAM Síncrona, Sinais na Leitura/Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e Apagável pelo Usuário, "EPROM", EEPROM Prova P3
18ª	02/12/2019 a 06/12/2019	Prova REC Fechamento das notas

#### XII. Feriados previstos para o semestre 2019.2:

DATA	
07/09/2019	Independência do Brasil (Sábado)
12/10/2019	Nossa Senhora Aparecida (Sábado)
28/10/2019	Dia do Servidor Público (Lei nº 8.112 – art. 236) (Sexta)
02/11/2019	Finados (Sábado)
15/11/2019	Proclamação da República (Sexta)
16/11/2019	Dia não letivo (Sábado)

#### XIII. BIBLIOGRAFIA BÁSICA

- [1] TOCCI, RONALD J.; WIDMER, NEAL S.; MOSS, GREGORY L. Sistemas Digitais: Princípios e Aplicações 11ª edição. São Paulo: Pearson. (20 exemplares da 11ª edição, 10 exemplares da 10ª edição)
- [2] BIGNELL, James; DONOVAN, Robert. Eletrônica digital. São Paulo: Cengage Learning, 2010. xviii, 648 p. ISBN 9788522107452 (10 exemplares)
- [3] MALVINO, A. P. e LEACH, D. P. Eletrônica Digital – Princípios e Aplicações. Volumes 1 e 2, São Paulo: McGraw-Hill, 1987 (20 exemplares do volume 1 e do volume 2)

#### XIV. BIBLIOGRAFIA COMPLEMENTAR:

- [4] IDOETA, Ivan V.; CAPUANO, Francisco G. Elementos de eletrônica digital. 41. ed. rev. e atual. São Paulo: Livros Erica Ed., c2012. 544 p. ISBN 9788571940192 (4 exemplares)
- [5] FERREIRA, José Manuel Martins. Introdução ao projecto com sistemas digitais e microcontroladores. Porto: FEUP, 1998. 371 p. ISBN 9727520324 (3 exemplares)

[6] WILSON, Peter. The circuit designer's companion. 3rd ed. Amsterdam: Elsevier, 2012. xv, 439 p. ISBN 9780080971384 (7 exemplares)

[7] PEDRONI, Volnei A. Eletrônica digital moderna e VHDL. Rio de Janeiro: Elsevier, c2010. 619 p. ISBN 9788535234657 (6 exemplares)

[8] D'AMORE, ROBERTO, VHDL – Descrição e Síntese de Circuitos Digitais, LTC, ISBN: 8521620543, ISBN-13: 9788521620549, 2ª edição, 2012. (19 exemplares)

Os livros acima citados constam na Biblioteca Universitária e Setorial de Araranguá. Algumas bibliografias também podem ser encontradas no acervo da disciplina, via sistema Moodle.

#### XV. INFRAESTRUTURA E MATERIAS NECESSÁRIOS:

1. Laboratório de circuitos digitais
2. Espaço físico com mesas e cadeiras
3. Quadro branco e canetas
4. Projetor de imagens

**Obs.:** A indisponibilidade de infraestrutura/materiais listados pode causar prejuízos ao processo pedagógico, inviabilizando tanto as atividades dos docentes como as dos alunos, podendo, ainda, acarretar em cancelamento de aulas em último caso.

Roderval  
Marcelino

Assinado de forma digital  
por Roderval Marcelino  
Dados: 2019.06.17  
11:28:47 -03'00'

Prof. Roderval Marcelino, Dr.

Prof. Fabricio de Oliveira Ourique, Ph.D.  
Coordenador do Curso de  
Eng. de Computação - UFSC  
Portaria 2703/2018/GR

Coordenador do Curso

Aprovado na Reunião do Colegiado do Curso 16/08/19

