

Ana Eliza de Souza

**ESTUDO DE APLICAÇÃO DO CONCEITO DE OPENPMU  
PARA O DESENVOLVIMENTO DE PMU DE BAIXO CUSTO:  
MÓDULO DE AQUISIÇÃO DE DADOS**

Trabalho de Conclusão de Curso  
submetido ao Departamento de  
Engenharia Elétrica e Eletrônica da  
Universidade Federal de Santa  
Catarina para a obtenção do título de  
Bacharel em Engenharia Elétrica/  
Eletrônica

Orientador: Prof. Dr. Diego Issicaba

Florianópolis, 2018

Ficha de identificação da obra elaborada pelo autor,  
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Souza, Ana Eliza

ESTUDO DE APLICAÇÃO DO CONCEITO DE OPENPMU PARA  
O DESENVOLVIMENTO DE PMU DE BAIXO CUSTO: MÓDULO DE  
AQUISIÇÃO DE DADOS / Ana Eliza Souza ; orientador,  
Diego Issicaba, 2018.

66 p.

Trabalho de Conclusão de Curso (graduação) -  
Universidade Federal de Santa Catarina, Centro  
Tecnológico, Graduação em Engenharia Elétrica,  
Florianópolis, 2018.

Inclui referências.

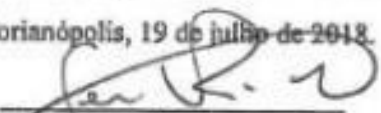
1. Engenharia Elétrica. 2. Sistemas de Medição  
Sincronizada de Fasores. 3. Unidades de Medição  
Fasorial . I. Issicaba, Diego . II. Universidade  
Federal de Santa Catarina. Graduação em Engenharia  
Elétrica. III. Título.

Ana Eliza de Souza

**ESTUDO DE APLICAÇÃO DO CONCEITO DE OPENPMU  
PARA O DESENVOLVIMENTO DE PMU DE BAIXO CUSTO:  
MÓDULO DE AQUISIÇÃO DE DADOS**

Este Trabalho de Conclusão de Curso foi julgado adequado para  
obtenção do Título de Bacharel em Engenharia Elétrica e aprovado, em  
sua forma final, pela Banca Examinadora

Florianópolis, 19 de julho de 2018.



---

Prof. Jean Vianei Leite, Dr.  
Coordenador do Curso


**Banca Examinadora:**



---


Prof. Diego Issicaba, PhD.  
Orientador

Universidade Federal de Santa Catarina



---

Prof. Idemar Cassara Decker, Dr.  
Universidade Federal de Santa Catarina



---

Prof. Mauro Augusto da Rosa, Dr.  
Universidade Federal de Santa Catarina



Dedico este trabalho aos meus pais Ronaldo João de Souza e Elizabeth Vieira Goulart, por me guiarem até aqui e sempre acreditarem em mim. Agradeço a Alesandra Pereira Nunes e as minhas irmãs Ana Luiza e Ana Claudia pelo companheirismo em toda essa jornada.

## AGRADECIMENTOS

Agradeço ao professor Diego Issicaba por todo respeito, dedicação e paciência no desenvolvimento deste trabalho, aos professores Ildemar Cassana Decker e Mauro Augusto da Rosa pelas oportunidades durante a graduação, ao professor Renato Lucas Pacheco por todas as vezes que me ajudou e me aconselhou, ao João Paulo Acosta Luz pelos muitos cafés e conselhos, a professora Rafaela Liberalli pelas dicas e a todos meus colegas e professores da UFSC por cada grãozinho que adicionaram no meu todo desta graduação.

Agradeço as minhas irmãs Ana Claudia e Ana Luiza por todas as palavras de motivação. A Alesandra por todas as horas aprendendo engenharia comigo, por todos os dias que me incentivou e por todos esses anos sem sair do meu lado me apoiando e acreditando em mim.

Agradeço aqueles que tornaram possível toda essa conquista, que lutaram, sofreram e comemoraram ao meu lado, aqueles dos quais eu me orgulho ser filha, Elizabeth Vieira Goulart e Ronaldo João de Souza MEUS PAIS.

Agradeço também a toda minha família, meus avós, tios, primos por todos esses anos de apoio e respeito. E por fim agradeço a Deus por sempre estar comigo.

*“Nunca deixe que lhe digam que não vale a pena acreditar no sonho que se tem ou que seus planos nunca vão dar certo ou que você nunca vai ser alguém... Se você quiser alguém em quem confiar, confie em si mesmo, quem acredita sempre alcança.”*

Renato Russo, 1987.

## RESUMO

Baseando-se nos desenvolvimentos tecnológicos das últimas décadas e na desverticalização dos sistemas de energia elétrica, faz-se presente a necessidade de instrumentos capazes de garantir a segurança desses sistemas. Como a tecnologia dos sistemas de medição fasorial sincronizada é possível o monitoramento da dinâmica dos sistemas de energia elétrica a partir de dados adquiridos via unidades de medição fasorial. Dentre as iniciativas no Brasil para o fomento da tecnologia de medição de sincrofasores, destaca-se o Projeto Medfasee. Para a expansão do Projeto Medfasee, faz-se de interesse pesquisar a viabilidade do desenvolvimento de unidades de medição de baixo custo com o fim de aplicação em nível de baixa tensão. Neste contexto, o objetivo deste trabalho é apresentar conceitos do projeto OpenPMU, projeto este que visa o desenvolvimento de uma unidade de medição de código aberto utilizando componentes de relativo baixo custo. Neste trabalho, apresentam-se os componentes e módulos constituintes do projeto OpenPMU e desenvolve-se um diagrama de conexões físicas entre componentes para a implementação do primeiro módulo do projeto. Ademais, realiza-se um levantamento de custos relacionados a essa implementação.

**Palavras-chave:** Sistemas de Medição Fasorial Sincronizada, Unidade de Medição Fasorial, Projeto OpenPMU.



## ABSTRACT

Based on the technological developments of the last decades and the unbundling of electric power systems, the need for instruments capable of guaranteeing the safety of these systems is present. As the technology of synchronized phasor measurement systems, it is possible to monitor the dynamics of electric power systems from data acquired through phasor measurement units. Among the initiatives in Brazil to promote synchrophasor measurement technology, the Medfasee Project stands out. For the expansion of the Medfasee Project, it is interesting to investigate the feasibility of developing low-cost measurement units for low voltage application. In this context, the objective of this work is to present concepts of the OpenPMU project, which aims to develop an open source measurement unit using relatively low cost components. This paper presents the constituent components and modules of the OpenPMU project and develops a diagram of physical connections between components for the implementation of the first module's project. Furthermore, a survey of costs related to this implementation is carried out.

**Keywords:** Synchronized Phasor Measurement Systems, Phasor Measurement Units, Project OpenPMU.



## LISTA DE FIGURAS

Figura 2.1 - Sinal na forma fasorial. Adaptado de (VIEIRA, 2014) .....	22
Figura 2.2 - Representação de sincrofasores. Adaptado de: (IEEE, 2011) .....	23
Figura 2.3 - Deslocamento de fase para desvios de frequência. Fonte: (IEEE, 2011).....	24
Figura 2.4 - Arquitetura básica de SMFS. Fonte: (ZIMMER, 2013) ....	24
Figura 2.5 - SMFS CTEEP.....	26
Figura 2.6 - SMFS Medfasee BT Brasil. Fonte: (MANTELLI et al, 2017).....	27
Figura 2.7 - Esquemático Projeto Medfasee BT Brasil. Fonte: (MANTELLI et al, 2017). ....	28
Figura 2.8 - Interface online do Projeto Medfasee BT Brasil. Fonte: ( <a href="http://www.medfasee.ufsc.br/temporeal/">http://www.medfasee.ufsc.br/temporeal/</a> ) .....	29
Figura 2.9 - MedPlot Off-line. Fonte: (MACAGNAN; VAZ, 2017)....	29
Figura 2.10 – MedPlot Tempo Real. Fonte: (MACAGNAN; VAZ, 2017).....	30
Figura 2.11 - Início do Projeto Medfasee BT Conosur. Fonte: (MACAGNAN; VAZ, 2017).....	31
Figura 2.12 – Situação atual do Projeto Medfasee BT Conosur. Fonte: ( <a href="http://medfasee.ufsc.br/conosur/">http://medfasee.ufsc.br/conosur/</a> ) .....	31
Figura 2.13 - Prospecção do Projeto Medfasee BT Conosur. Fonte: (MACAGNAN; VAZ, 2017).....	32
Figura 2.14 - Projeto Medfasee BT Ibérico. Fonte: ( <a href="http://medfasee.ufsc.br/portugal/">http://medfasee.ufsc.br/portugal/</a> ) . ....	32
Figura 3.1 - Módulos OpenPMU Versão 2.0. Adaptado: (OPENPMU, 2018).....	35
Figura 3.2 - OpenPMU versão Legacy – Esquemático. Fonte: (LAVERTY et al., 2013). ....	38
Figura 3.3 - OpenPMU versão Legacy - Montado. Fonte: (LAVERTY et al., 2013).....	38
Figura 3.4 - OpenPMU versão 2.0 - Estrutura. Fonte: (ZHAO et al., 2017).....	39
Figura 3.5 - Esquemático BeagleBone Black. Fonte: (ZHAO et al., 2017).....	41
Figura 3.6 - Diagrama de blocos da BeagleBone Black. Fonte: (ZHAO et al., 2017).....	43
Figura 3.7 - Módulo de aquisição de dados OpenPMU. Fonte: (ZHAO et al., 2017).....	44

Figura 4.1 - BeagleBone Black - conectores, leds e botões. Fonte: (COLEY; DAY, 2014). .....	46
Figura 4.2- BeagleBone Black – Pinos P9 e P8. Fonte: (COLEY; DAY, 2014). .....	47
Figura 4.3 - Vista do topo do conversor A/D – AD7606-4. Fonte: (ANALOG DEVICES, 2018). .....	48
Figura 4.4 - relógio GPS Garmin 18x LVC – Comunicação. Fonte: (GARMIN, 2011). .....	51
Figura 4.5 - GPS RT430 – Vistas e pinagem para comunicação RS232. Adaptado: (ALSTOM, 2014). .....	52
Figura 4.6 - Conversor de nível lógico 5V – 3,3V. ....	53
Figura 4.7 - Módulo de aquisição de dados – Diagrama de blocos.....	54
Figura 4.8 - AD7606 – Diagrama de blocos. Adaptado: (ZHAO 2017). .....	55
Figura 4.9 - Fluxograma PRUs. Baseado: (ZHAO, 2017). .....	56

## LISTA DE TABELAS

Tabela 1 – Funções dos pinos do conversor AD7606-4. Adaptado: (KAPISCH, 2015) .....	48
Tabela 2 – Continuação Tabela 1 funções dos pinos do conversor AD7606-4. Adaptado: (KAPISCH, 2015). Continuação.....	49
Tabela 3 - Configuração de faixa de frequência de amostragem. Fonte: (KAPISCH, 2015) .....	50
Tabela 4 - Conversor A/D: Conexões e Sinais .....	57
Tabela 5 - Módulo de aquisição de dados: Custo x Componentes. ....	59
Tabela 6 - Módulo de aquisição de dados: Estimativa de custos totais.	60



## LISTA DE ABREVIATURAS E SIGLAS

A/D – Conversor Analógico Digital  
AWS – *Amazon Web Services*  
BBB – *BeagleBone Black*  
BT – Baixa Tensão  
CTEEP – Companhia de Transmissão de Energia Elétrica Paulista  
DTU – *Technical University of Denmark*  
EMS – *Energy Management Systems*  
FFT – Transformada Rápida de Fourier  
FIFO – *first in, first out*  
GPS – *Global Positioning System*  
INESC TEC – Instituto de Engenharia de Sistemas e Computadores, Tecnologia e Ciência  
IP – *Internet Protocol*  
kSPS – Quilo Amostras Por Segundo  
LabPlan – Laboratório de Planejamento de Sistema de Energia Elétrica  
LED – *Light Emitting Diode*  
LPF – Filtro Passa Baixa  
NI – *National Instruments*  
ONS – Operador Nacional do Sistema  
PCB – *Printed Circuit Board*  
PDC – *Phasor Data Concentrators*  
PLC – *Power Line Communications*  
PLL – *Phase Locked Loop*  
PMU – *Phasor Measurement Units*  
PPS – *Pulse Per Second*  
PRU – *Programmable Realtime Unit*  
PTI – Parque Tecnológico de Itaipu  
QUB – *Queen's University Belfast*  
SCADA – *Supervisory Control and Data Acquisition*  
SEE – Sistemas de Energia Elétrica  
SIN – Sistema Interligado Nacional  
SMFS – Sistemas de Medição Fasorial Sincronizada

TDF – Transformada Discreta de Fourier  
TVA – *Tennessee Valley Authority*  
UB – *University of Baltimore*  
UDA – *Universidad de Atacama*  
UdeC – *Universidad de Concepción*  
UDP – *User Datagram Protocol*  
UFES – Universidade Federal do Espírito Santo  
UFRR – Universidade Federal de Roraima  
UNCo – *Universid Nacional del Comahue*  
Unicamp – Universidade Estadual de Campinas  
UTC – *Universal Time Coordinated*  
UTEM – *Universidad Tecnológica Metropolitana*  
VPN – *Virtual Private Network*  
WAMS – Sistema de Medição de Grandes Áreas  
XML – *eXtensible Markup Language*



## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>19</b>
1.1	CONTEXTO E MOTIVAÇÃO .....	19
1.2	OBJETIVO GERAL.....	20
1.3	ESTRUTURA DO DOCUMENTO .....	20
<b>2</b>	<b>SISTEMA DE MEDIÇÃO FASORIAL SINCRONIZADA . 21</b>	
2.1	BREVE HISTÓRICO.....	21
2.2	EMBASAMENTO TEÓRICO .....	21
<b>2.2.1</b>	<b>Definição de Fasor .....</b>	<b>21</b>
<b>2.2.2</b>	<b>Sincrofasor .....</b>	<b>22</b>
2.3	ARQUITETURA.....	24
<b>2.3.1</b>	<b>Unidade de Medição Fasorial .....</b>	<b>24</b>
<b>2.3.2</b>	<b>Concentrador de Dados Fasoriais .....</b>	<b>25</b>
<b>2.3.3</b>	<b>Canais de Comunicação .....</b>	<b>25</b>
2.4	MEDFASEE.....	25
<b>2.4.1</b>	<b>Medfasee/Eletrosul .....</b>	<b>26</b>
<b>2.4.2</b>	<b>Medfasee/CTEEP .....</b>	<b>26</b>
<b>2.4.3</b>	<b>Medfasee BT .....</b>	<b>27</b>
2.5	CONSIDERAÇÕES FINAIS .....	33
<b>3</b>	<b>OPEN PMU .....</b>	<b>34</b>
3.1	CONTEXTUALIZAÇÃO .....	34
3.2	CONCRETIZAÇÃO .....	36
<b>3.2.1</b>	<b>Versão Legacy ou Legado .....</b>	<b>37</b>
<b>3.2.2</b>	<b>Versão 2.0.....</b>	<b>38</b>
3.3	CONSIDERAÇÕES FINAIS .....	44
<b>4</b>	<b>ESTUDO PARA O DESENVOLVIMENTO DO MÓDULO DE AQUISIÇÃO DE DADOS.....</b>	<b>45</b>
4.1	ESTUDO DOS COMPONENTES.....	45
<b>4.1.1</b>	<b>BeagleBone Black .....</b>	<b>45</b>

<b>4.1.2</b>	<b>Conversor A/D.....</b>	<b>47</b>
<b>4.1.3</b>	<b>Dispositivos relógio GPS.....</b>	<b>50</b>
<b>4.1.4</b>	<b>Demais componentes.....</b>	<b>52</b>
<b>4.2</b>	<b>PROJETO MÓDULO DE AQUISIÇÃO DA DADOS.....</b>	<b>53</b>
<b>4.2.1</b>	<b>Blocos.....</b>	<b>53</b>
<b>4.2.2</b>	<b>Especificações .....</b>	<b>56</b>
<b>4.2.3</b>	<b>CUSTOS.....</b>	<b>58</b>
<b>4.3</b>	<b>CONSIDERAÇÕES FINAIS .....</b>	<b>61</b>
<b>5</b>	<b>CONSIDERAÇÕES FINAIS .....</b>	<b>62</b>
	<b>REFERÊNCIAS.....</b>	<b>63</b>

# 1 INTRODUÇÃO

## 1.1 CONTEXTO E MOTIVAÇÃO

Com o crescimento da demanda por energia elétrica, os sistemas elétricos de potência têm se expandindo cada dia mais. A medição de grandezas elétricas tornou-se um pré-requisito para o adequado funcionamento da geração, transmissão e distribuição de energia elétrica. Com o avanço dos computadores e da telecomunicação, tornou-se possível o desenvolvimento de novas ferramentas para facilitar a operação do sistema, seguindo critérios de segurança, confiança, qualidade e economicidade (ARRUDA, 2017; EHRENSPERGER, 2004; ZIMMER, 2013).

Para atendermos os critérios supracitados, a rapidez na identificação de ocorrências de eventos de grande porte é imprescindível. Para monitorar a dinâmica do sistema, faz-se necessário obter as medidas em tempo real. Atualmente os Sistemas de Energia Elétrica (SEE) realizam o monitoramento através dos sistemas SCADA (*Supervisory Control and Data Acquisition*), que possuem taxas de atualização que vão de 2 a 10 segundos (ARRUDA, 2017; ZIMMER, 2013).

Os sistemas de monitoramento SCADA disponibilizam informações quanto ao estado dos SEE, porém não são capazes de monitorar a dinâmica do sistema. Os Sistemas de Medição Fasorial Sincronizada (*Synchronized Phasor Measurement Systems* – SPMS ou SMFS no Brasil) conhecidos também como Sistema de Medição de Grandes Áreas (*Wide Area Measurement System* – WAMS) se enquadram neste contexto de forma promissora devido a sua elevada taxa de amostragem, tornando possível o monitoramento da dinâmica do sistema em tempo real (VIEIRA, 2014; TOCHETTO, 2014).

Dentre as iniciativas no Brasil para o fomento da tecnologia de SMFS, destaca-se o Projeto Medfasee, o qual já conta com o monitoramento de dados adquiridos via 26 unidades de medição fasorial instaladas no Brasil e 12 instaladas no restante do mundo. Para a expansão do projeto, faz-se de interesse pesquisar a viabilidade do desenvolvimento de unidades de medição de baixo custo com o fim de aplicação em nível de baixa tensão. Neste contexto, surgiu recentemente o projeto OpenPMU, cujo o objetivo é o desenvolvimento de uma unidade de medição de código aberto, utilizando componentes de relativo baixo custo. Dessa forma, este trabalho propõe o estudo de

conceitos do projeto OpenPMU, tendo em vista o desenvolvimento de uma PMU de baixo custo para o projeto Medfasee.

## 1.2 OBJETIVO GERAL

O objetivo deste trabalho é apresentar conceitos do projeto OpenPMU, seus componentes e módulos constituintes, desenvolver um diagrama de conexões físicas entre componentes para a implementação do primeiro módulo do projeto, e por fim um levantamento de custos relacionados a esta implementação.

## 1.3 ESTRUTURA DO DOCUMENTO

Esta monografia está estruturada em 5 capítulos e em dois seguimentos. No primeiro capítulo é apresentada uma introdução ao trabalho, com foco em contexto e objetivos. No capítulo dois, os SMFS são detalhados, partindo de um levantamento histórico até os desenvolvimentos do projeto Medfasee. No capítulo três introduz-se o alvo desta monografia, onde é detalhado o projeto OpenPMU, partindo do seu surgimento até o estado da arte do projeto. No capítulo quatro realizou-se um estudo mais direcionado a respeito dos componentes necessários à implementação do primeiro módulo do projeto OpenPMU, seguido de descrição de especificações e diagrama de conexões, e por fim a realização de uma análise de custos.

## 2 SISTEMA DE MEDIÇÃO FASORIAL SINCRONIZADA

Neste capítulo contextualizam-se os sistemas de medição fasorial sincronizada (SMFS). Inicia-se pelo seu surgimento, seguido de conceitos, arquitetura e uma descrição do projeto Medfasee.

### 2.1 BREVE HISTÓRICO

Impulsionados pelo blecaute de 1965 no nordeste dos Estados Unidos, pesquisas em busca de tecnologias para monitoramento que pudessem tornar o sistema americano mais seguro começaram a ser realizadas. Vencidas as barreiras de processamento de dados da década de 60 e com o avanço dos computadores, o cálculo de fasores e o controle de alto fluxo de dados já não eram uma grande dificuldade. Porém, a distância ainda era um empecilho para o sincronismo temporal das medições dos dados. Capturar dados e não compará-los tinha apenas aplicações estáticas. Surge então a necessidade de sincronizá-los de acordo com uma base de tempo comum. Assim, dá-se início ao próximo avanço rumo ao SMFS (PHADKE, 2005).

Com o surgimento do GPS (*Global Positioning System*) foi possível “carimbar” dados medidos em locais longínquos baseados em uma mesma referência de tempo. Surge então o primeiro protótipo de Unidade de Medição Fasorial (*Phasor Measurement Units - PMU*) desenvolvido em 1988 na *Virginia Tech* que deu início ao processo de fabricação das primeiras PMUs comerciais desenvolvidas pela *Virginia Tech* em parceria com a *Macrodyne* (PHADKE, 2005).

A disseminação da tecnologia de PMU em âmbito mundial foi inevitável o que impulsionou a necessidade de criação de um concentrador de dados fasoriais próprios para os dados emitidos pelas PMUs. Então surgem os PDCs (*Phasor Data Concentrators*) que unidos as PMUs originam os SMFS (PHADKE, 2005).

### 2.2 EMBASAMENTO TEÓRICO

#### 2.2.1 Definição de Fasor

Para um determinado instante de tempo, pode-se representar funções senoidais por uma notação fasorial, a qual descreve uma senoide para uma dada frequência, a partir da sua magnitude e ângulo. Esta notação é um argumento matemático para simplificar cálculos que envolvam senoides (VIEIRA, 2014).

Considere a função que representa uma senoide dada pela Equação (2.1):

$$x(t) = X_m \cos(\omega t + \varphi) \quad (2.1)$$

sendo  $X_m$  o valor de pico da senoide,  $\omega$  o valor da frequência em (rad/s) e  $\varphi$  o fase do sinal. Afirmando que para uma função senoidal o valor eficaz da senoide é dado por  $x_{rms} = X_m/\sqrt{2}$ , pode-se reescrever a Equação (2.1) da seguinte forma (KOPKO, 2018):

$$X = x_{rms} e^{j\varphi} = x_{rms} \angle \varphi \quad (2.2)$$

A Equação (2.2) é a representação do sinal senoidal por um fasor, ilustrado na Figura 2.1.

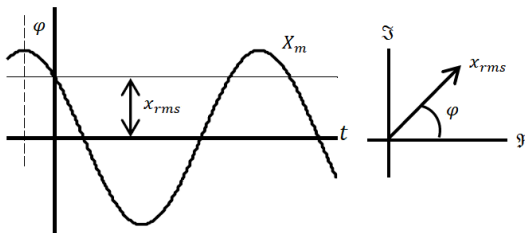


Figura 2.1 - Sinal na forma fasorial. Adaptado de (VIEIRA, 2014)

## 2.2.2 Sincrofasor

A definição de um sincrofasor é a representação do sinal senoidal na forma de fasor referido à frequência nominal do sistema, 60 ou 50 Hz, sincronizado com o Tempo Universal Coordenado (*Universal Time Coordinated – UTC*) (IEEE, 2011). Com base na definição precedente, o ângulo  $\varphi$  representa o quão distante  $X_m$  está do tempo  $t = 0$ , momento em que o sinal de 1 PPS (*Pulse Per Second*) é emitido pelo relógio GPS. Ou seja, o ângulo deverá ser de  $0^\circ$  em  $t = 0$  se o sinal estiver em seu valor máximo e  $90^\circ$  em  $t = 0$  se o sinal estiver em zero. Pode-se observar esses eventos na Figura 2.2 (IEEE, 2011).

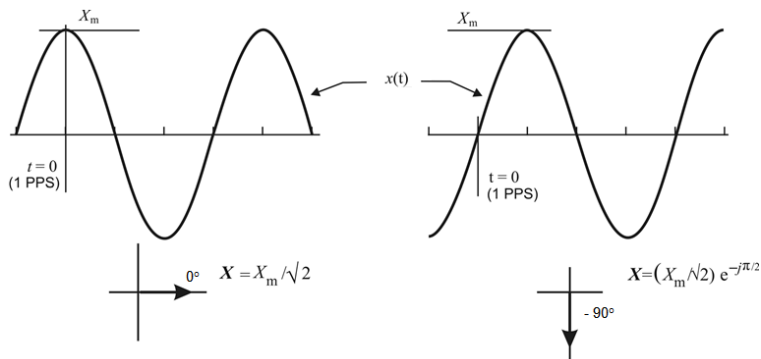


Figura 2.2 - Representação de sincrofasores. Adaptado de: (IEEE, 2011)

Considera-se o cálculo de fasor conforme a Equação (2.2) quando se tem uma senoide pura. Porém, na prática, a ocorrência de uma senoide pura é incomum e os sinais geralmente encontram-se somados a ruídos, por isso a necessidade de filtrá-los. O método de filtragem mais utilizado é baseado na Transformada Discreta de Fourier (TDF) (KOPKO, 2018).

Encontra-se também outra dificuldade no cálculo de sincrofasores quando se leva em conta que a frequência não é constante. Por mais que a magnitude do sinal não sofra com esse empecilho, para um dado desvio de frequência  $\Delta f$ , a fase instantânea do sinal e as próximas sofrem alterações causadas por  $\Delta f$ . (VIEIRA, 2014)

Para o caso do sistema possuir uma frequência constante, porém diferente da nominal determinada, a cada nova medida um erro  $\Delta f$  é inserido na fase do sincrofasor, conforme ilustrado na Figura 2.3. Segundo a norma IEEE C37.118.1 - 2011 o somatório desses  $\Delta fs$  deverá ser representado entre  $-180^\circ$  e  $+180^\circ$  (IEEE, 2011).

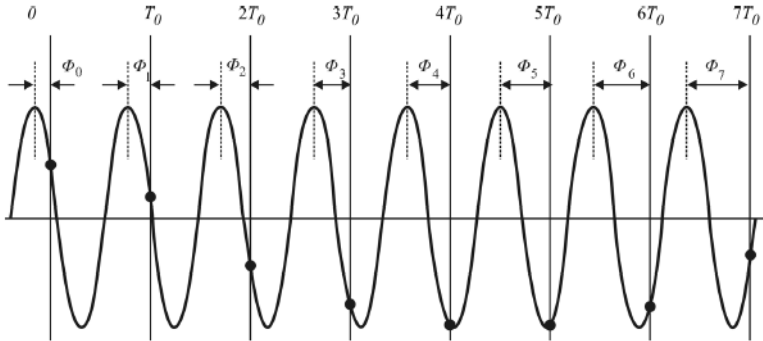


Figura 2.3 - Deslocamento de fase para desvios de frequência. Fonte: (IEEE, 2011)

## 2.3 ARQUITETURA

A arquitetura de um SMFS é constituída basicamente por PMUs, PDCs, sistemas de comunicação e de sincronização, conforme ilustrado na Figura 2.3.

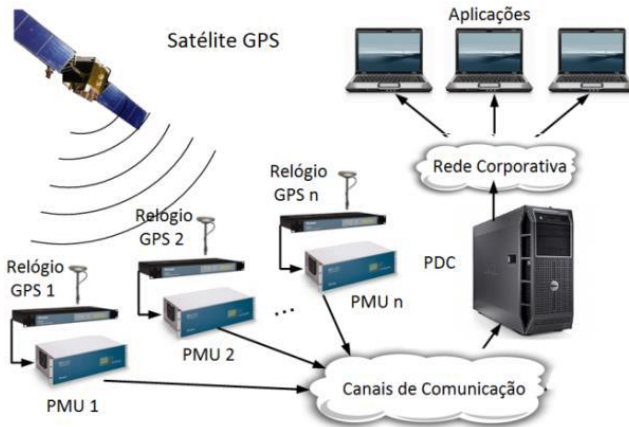


Figura 2.4 - Arquitetura básica de SMFS. Fonte: (ZIMMER, 2013)

### 2.3.1 Unidade de Medição Fasorial

A PMU é o equipamento que realiza a aquisição dos dados de tensão e corrente, filtragem, conversão analógica digital (A/D) etiquetagem de tempo (data e hora), cálculo de fasores, empacotamento de dados (segundo o padrão IEEE C37.118) e envia dos dados para o PDC. É composto basicamente por um filtro, um conversor A/D, um



sistema de processamento de dados para o cálculo de fasores e uma conexão interna ou externa com um relógio receptor GPS (ARRUDA, 2017; KOPKO, 2018).

### 2.3.2 Concentrador de Dados Fasoriais

O PDC possui a função de receber os dados das PMUs, organizá-los de acordo com as etiquetas de tempo, gerenciar o fluxo de dados em tempo real e disponibilizá-los para reenvio ao PDC mestre (para o caso de um PDC servo) ou acesso direto do usuário. Pode ser utilizado tanto para aplicações *on-line* como *off-line*. O PDC pode ser front-end, realizando a recepção direta de sincrofases das PMUs e envio ou disponibilização de dados; e pode ser mestre, com a função de receber dados de outros PDCs evitando sobrecarga de processamento e possibilitando bancos de dados descentralizados (ARRUDA, 2017; ZIMMER, 2013).

### 2.3.3 Canais de Comunicação

Para a transmissão de dados entre PMUs e PDCs ou entre PDCs, os canais de comunicação podem ser redes físicas usando algum tipo de cabo, por exemplo, PLC (*Power Line Communications*) e fibra óptica, redes não cabeadas como micro-ondas e satélites ou ainda via internet através de uma rede particular virtual (*Virtual Private Network – VPN*). O canal de comunicação mais recomendado para aplicações em tempo real é a internet sob o protocolo de conexão UDP/IP (*User Datagram Protocol/ Internet Protocol*). Esse método é recomendado por ser o mais rápido apesar de não ser o mais seguro (DECKER, 2016).

## 2.4 MEDFASEE

No Brasil, o projeto de maior destaque na área é o projeto Medfasee, criado em 2003, na Universidade Federal de Santa Catarina, a partir de uma parceria entre o Laboratório de Planejamento de Sistema de Energia Elétrica (LabPlan) e a empresa de tecnologia Reason. O projeto partiu de um protótipo de SMFS com apenas 3 PMUs e um PDC, desenvolvido no âmbito do projeto, denominado Medfasee BT (Baixa Tensão) (VIEIRA, 2014).

A partir dos resultados positivos do projeto Medfasee BT (Baixa Tensão) surgiram novas parcerias com empresas do setor de transmissão de energia elétrica com o objetivo de difundir e desenvolver o

conhecimento sobre SMFS, incluindo empresas como a Eletrosul (Eletrosul Centrais Elétricas S.A) e a CTEEP (Companhia de Transmissão de Energia Elétrica Paulista) (VIEIRA, 2014).

#### 2.4.1 Medfasee/Eletrosul

No ano de 2007, foram desenvolvidas aplicações *off-line* no projeto Medfasee Eletrosul além de estudos de desempenho do sistema com 4 PMUs e um PDC instalado na sede da empresa em Florianópolis. O projeto de SMFS monitorava 8 terminais dos sistema de 525 kV a uma frequência de 60 fasores por segundo (VIEIRA, 2014).

#### 2.4.2 Medfasee/CTEEP

A partir de uma parceria entre o Projeto Medfasee, a CTEEP e a Reason Tecnologia, surgiu em 2009 o projeto Medfasee/CTEEP com o objetivo de monitorar a dinâmica do sistema de transmissão de energia elétrica da CTEEP. A medições fasoriais começaram em 2011 com a implementação de 5 PMUs e 4 PDCs. As 5 PMUs se encontravam em 3 pontos diferentes do sistema e os PDCs eram separados entre 3 servos e um mestre (DECKER et al, 2013).

Em 2013, o projeto se expandiu e conta atualmente com 333 sincrofasores monitorando 59 terminais de circuito e 15 subestações. O sistema desenvolvido é capaz de monitorar aberturas angulares, identificar oscilações de baixa frequência, diagnosticar falhas e prestar apoio a análises *off-line*. O SMFS CTEEP é ilustrado na Figura 2.5 (VIEIRA, 2014).

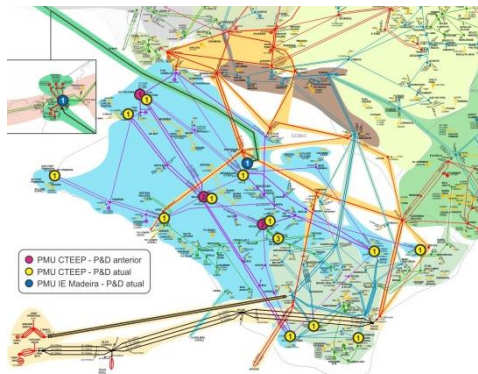


Figura 2.5 - SMFS CTEEP.

### 2.4.3 Medfasee BT

O Medfasee BT além de ser um projeto pioneiro no Brasil é também o projeto de maior alcance, iniciado em 2003 com o protótipo de SMFS com apenas 3 PMUs e 1 PDC. Neste primeiro protótipo as PMUs instaladas nas 3 capitais do Sul do Brasil já possibilitaram a visibilidade de eventos ocorridos em outras regiões do país. Atualmente o projeto conta com vertentes até fora do país, podendo ser dividido em BT Brasil, Conosur e Ibérico, brevemente explicados nas seções seguintes.

#### 2.4.3.1.1 Brasil

O Projeto Medfasee Brasil, em 2008 já contava com 9 PMUs instaladas em 5 regiões geográficas diferentes, possuía a capacidade de armazenar um histórico local por 30 dias e iniciava uma colaboração espontânea com o Operador Nacional do Sistema (ONS) (VIEIRA, 2014).

O acordo com o ONS foi formalizado em 2011 e a partir de 10 de Julho do 2010 os dados históricos eram já armazenados de forma permanente. Nos anos que se seguiram o número de PMUs instaladas se ampliou e hoje o projeto possui 25 PMUs espalhadas em universidades de todo país mais 1 PMU instalada no PTI (Parque Tecnológico de Itaipu). A topologia desse sistema é ilustrada na Figura 2.6, faltando a PMU instalada no PTI (MANTELLI et al, 2017).

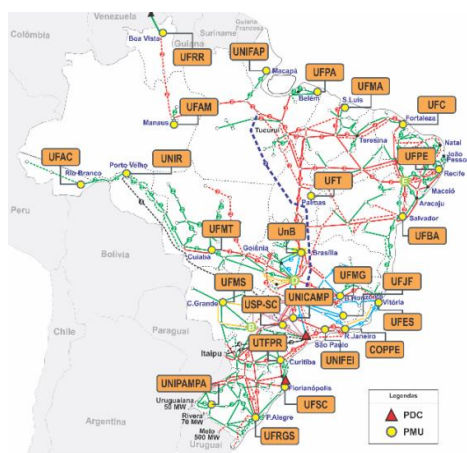


Figura 2.6 - SMFS Medfasee BT Brasil. Fonte: (MANTELLI et al, 2017)



O sistema pode ser visualizado também através da interface online do projeto ([www.medfasee.ufsc.br](http://www.medfasee.ufsc.br)) em tempo real, conforme mostrado na Figura 2.8.

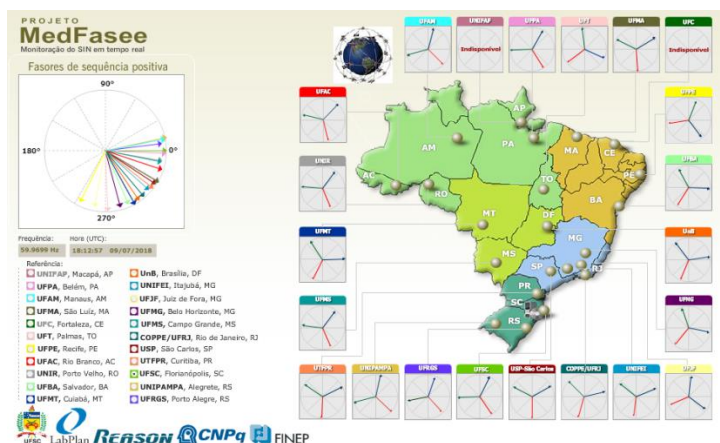


Figura 2.8 - Interface online do Projeto Medfasee BT Brasil. Fonte: (<http://www.medfasee.ufsc.br/temporeal/>)

Na Figura 2.8, ainda ficaram faltando as PMUs recentemente instaladas na UFRR (Universidade Federal de Roraima), na Unicamp (Universidade Estadual de Campinas), na UFES (Universidade Federal do Espírito Santo) e no PTI.

Outro grande desenvolvimento no âmbito do projeto Medfasee BT Brasil foi o aplicativo de análise MedPlot. O aplicativo implementado em linguagem C# possui funcionalidades em tempo real e *off-line* que são detalhas nos diagramas das Figuras 2.9 e 2.10 (MACAGNAN; VAZ, 2017).

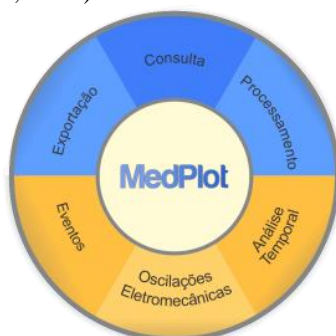


Figura 2.9 - MedPlot Off-line. Fonte: (MACAGNAN; VAZ, 2017)

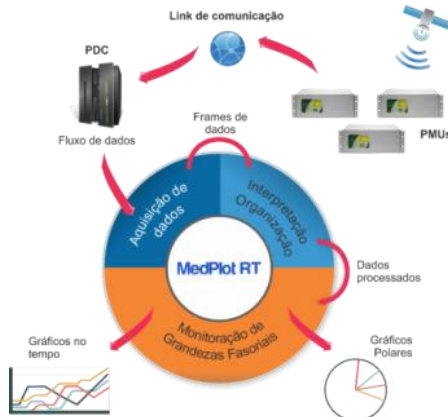


Figura 2.10 – MedPlot Tempo Real. Fonte: (MACAGNAN; VAZ, 2017).

#### 2.4.3.1.2 Conosur

O Projeto Medfasee BT Conosur começou em novembro de 2015 através de uma parceria entre a INESC P&D Brasil e as universidades chilenas UTEM (Universidad Tecnológica Metropolitana em Santiago), UDA (Universidad de Atacama em Copiapó) e UdeC (Universidad de Concepción em Concepción). Denominado inicialmente Medfasee Chile, o projeto possui o objetivo de disseminar o conhecimento a respeito de SMFS com as universidades parceiras (MACAGNAN; VAZ, 2017).

O projeto conta com 6 pontos de medição no Chile, 4 pontos na Argentina, com o primeiro ponto instalado em outubro de 2016. Possui a prospecção de expansão ainda para o ano de 2018 para o Paraguai e o Uruguai e deverá alcançar 14 pontos de medição e 16 universidades associadas. As Figuras 2.11, 2.12 e 2.13 ilustram o início, a situação atual e o futuro respectivamente do projeto Medfasee BT Conosur (MACAGNAN; VAZ, 2017).

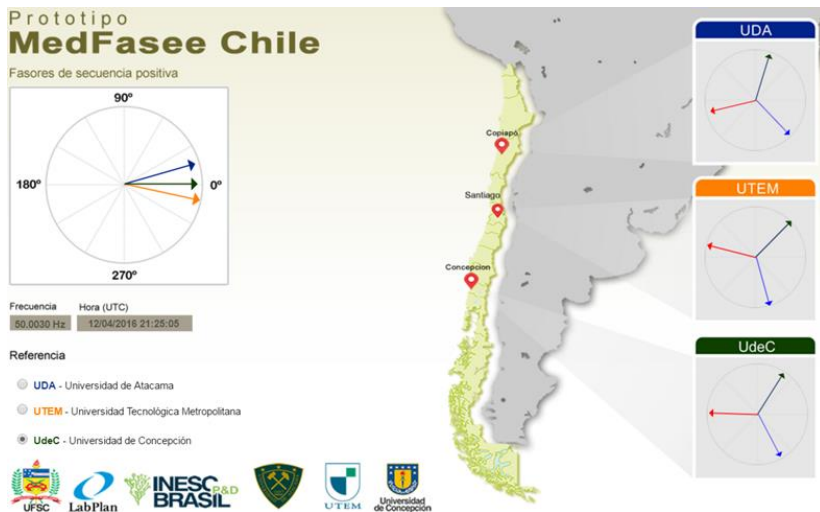


Figura 2.11 - Inicio do Projeto Medfasee BT Conosur. Fonte: (MACAGNAN; VAZ, 2017).



Figura 2.12 – Situação atual do Projeto Medfasee BT Conosur. Fonte:

<http://medfasee.ufsc.br/conosur/>

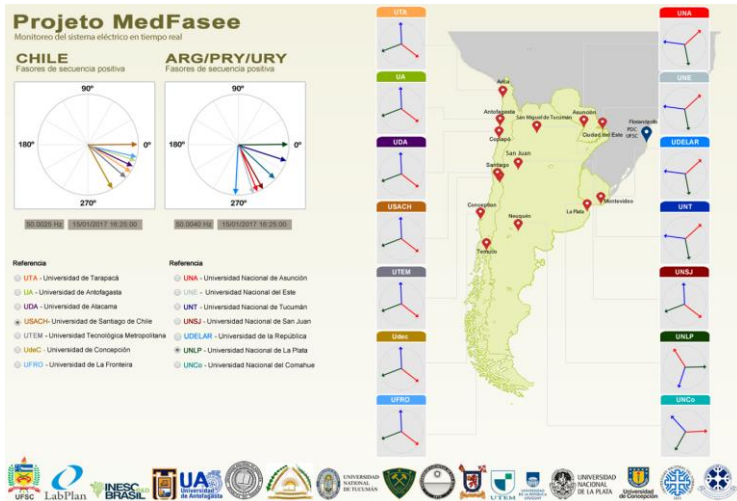


Figura 2.13 - Prospecção do Projeto Medfasee BT Conosur. Fonte: (MACAGNAN; VAZ, 2017).

### 2.4.3.1.3 Ibérico

O projeto Medfasee Ibérico é um projeto similar ao projeto Conosur com o objetivo de difundir o conhecimento a respeito dos SMFS, tendo o primeiro ponto instalado em 1 de fevereiro de 2018 no Instituto de Engenharia de Sistemas e Computadores, Tecnologia e Ciência (INESC TEC) em Porto, Portugal. O projeto possui a prospecção de mais 5 pontos a serem instalados: sendo 2 em Portugal e mais 3 na Espanha. Denomina-se Medfasee BT Ibérico e sua interface online pode ser observada na Figura 2.14.



Figura 2.14 - Projeto Medfasee BT Ibérico. Fonte: (<http://medfasee.ufsc.br/portugal/>).



## 2.5 CONSIDERAÇÕES FINAIS

Neste capítulo foi realizado um levantamento a respeito dos dados históricos dos SMFS, fundamentos para o cálculo de fasores e sincrofasores. Foi realizada uma revisão sobre a arquitetura dos SMFS e uma breve introdução sobre PMU, PDC e canais de comunicação. Este capítulo também abordou o projeto Medfasee, e suas vertentes. Trouxe uma breve explicação sobre a evolução histórica do projeto e seu estado atual.

Como os SMFS estão em ascensão ao redor do mundo, o autor não poderia deixar de comentar sobre os maiores desenvolvimentos a respeito dos SMFS no mundo. A China, que no início de 2017 já possuía um conjunto de aproximadamente 4100 PMUs instaladas. Monitora assim todos os sistemas de 500 kV e uma quantidade considerável de centrais elétricas e subestações de 220/110 kV. Os Estados Unidos que no ano de 2015 já contavam com aproximadamente 1700 PMUs em funcionamento e aproximadamente 226 PDCs. Possibilita-se uma visibilidade de quase 100% dos sistemas de transmissão de alta tensão (DOE, 2016; NUTHALAPATI, 2018).

### 3 OPEN PMU

Este capítulo é dividido em duas seções principais, correspondentes a contextualização e concretização do projeto OpenPMU. A seção de contextualização apresenta um levantamento de dados históricos e um breve resumo do projeto OpenPMU. Já a seção de concretização trata de informações contidas em publicações as quais descrevem a aplicação do conceito.

#### 3.1 CONTEXTUALIZAÇÃO

O site do projeto OpenPMU é uma interface que os idealizadores do projeto criaram para agrupar as publicações relacionadas ao tema e apresentar a contextualização do projeto. Toda esta seção é dedicada a apresentar e discutir informações disponibilizadas no site do projeto OpenPMU. Disponível em: <http://www.openpmu.org> acesso em: 10 de Jul. 2018.

O projeto OpenPMU teve seu início em 2009, na *Queen's University Belfast* (QUB), no Reino Unido, e posteriormente contou com a participação do SmarTS Lab do *Royal Institute of Technology* em Estocolmo na Suécia. Seu objetivo principal é o de desenvolver uma PMU de código aberto, com o intuito de que pesquisadores do mundo todo ajudem a melhorar a tecnologia associada às PMUs, evitando assim que “joguem tempo fora reinventando a roda”.

As PMUs são capazes de analisar desde eventos pequenos, como oscilações causadas por parques eólicos, até grandes falhas em sistemas de transmissão, o que as torna uma ferramenta indispensável para os engenheiros de sistemas de potência. Para fins de pesquisa, desenvolvimento e inovação, faz-se conhecida a necessidade de entender cada componente do sistema de potência em profundidade. Porém, dado o elevado valor comercial de uma PMU, muitos pesquisadores relutam em disponibilizar informações acerca de detalhamentos internos do componente.

Surge então o projeto OpenPMU tendo por fim fomentar o avanço da tecnologia de medição fasorial. Observa-se que os autores do projeto não possuem a intenção de competir com fornecedores comerciais, e sim o objetivo de disseminar o conhecimento já obtido, visto que a tecnologia que envolve a PMU é complexa e de difícil aplicação. Soma-se a isto a intensão de receber novos conhecimentos alcançados a partir de interações com pesquisadores interessados no projeto OpenPMU.

O projeto conta atualmente com duas versões disponíveis, a versão Legacy ou Legado e a versão 2.0. A primeira versão possui uma boa estrutura, porém fomenta aplicações limitadas à 128 amostras por ciclo, sendo desenvolvida em *Labview*. Já a versão 2.0 é uma versão mais aberta e possui um aplicação melhor e mais vasta.

Uma das principais vantagens da OpenPMU versão 2.0 é o seu design modularizado, sendo separada em três módulos principais: aquisição de dados, estimação de fasores e telecomunicação (ver figura 3.1). O projeto OpenPMU permite ainda a adição de módulos complementares para detectores de transiente ou análise de histórico local.



Figura 3.1 - Módulos OpenPMU Versão 2.0. Adaptado: (OPENPMU, 2018)

Esta versão possui as vantagens de ser modularizada, possuir conexão com outros módulos e PDCs através de canais comuns de comunicação e ser desenvolvida para plataformas baratas e acessíveis como o Raspberry Pi/BeagleBone Black (BBB), tendo sua base de código em Python. Sendo assim, configura-se uma PMU de baixo custo. Podem-se caracterizar os módulos como segue.

**Módulo de Aquisição de Dados:** Este módulo possui a responsabilidade de coletar os dados da rede de energia elétrica, amostrá-los realizando uma conversão analógica digital disciplinada para uma referência de tempo, empacotar esses dados em formato XML (*eXtensible Markup Language*) e emití-los para o módulo estimação de fasores. De forma resumida, ele é composto de um conversor A/D disciplinado por um PLL (*Phase Locked Loop*) que possui laço de bloqueio acionado por um relógio GPS ao emitir 1 PPS. Este dado é coletado por uma placa de desenvolvimento, carimbado e empacotado em formato XML e emitido. Esse módulo já se encontra publicado e será descrito em detalhes na seção 3.2.

Módulo de Estimação de Fasores: Este módulo possui a responsabilidade de realizar o cálculo da magnitude e ângulo do sinal. Ele é capaz de calcular o fasor do sinal coletado utilizando um método de mínimos quadrados implementado em Python, respeitando os requisitos determinados pelo padrão IEEE C37.118.1. O algoritmo foi altamente otimizado e pode operar em plataformas de baixo custo como o Raspberry-Pi. Esse módulo encontra-se pronto, mas ainda não foi publicado, segundo informações disponível em: [www.openpmu.org](http://www.openpmu.org).

Módulo de Telecomunicação: Este módulo possui a responsabilidade de transmitir os fasores calculados no módulo precedente para o PDC. Utiliza como referência para a comunicação de dados o padrão IEEE C37.118.2 e suporta mensagens nos padrões IEEE C37.118.1 e IEC 61850. Para a comunicação interna a OpenPMU usa diagramas XML que dão flexibilidade para que sejam inseridos módulos auxiliares na plataforma.

### 3.2 CONCRETIZAÇÃO

Esta seção descreve as informações pertinentes presentes nas publicações realizadas pelos desenvolvedores do projeto OpenPMU e detalha os módulos já disponíveis.

Com o intuito de evitar a “reinvenção da roda” os desenvolvedores do projeto OpenPMU criaram uma PMU de código aberto para fins de pesquisa. Existe também algumas iniciativas com o mesmo intuito do OpenPMU, como a DTU PMU e a PMU Grid Trak (LAVERTY et al., 2013).

A DTU PMU é um projeto de código aberto desenvolvido pela DTU (*Technical University of Denmark*) na Dinamarca. É capaz de monitorar até 128 amostras por ciclo, necessita de dois computadores e do ambiente Labview. A PMU Grid Trak é uma PMU de código aberto desenvolvida na UB (*University of Baltimore*) nos Estados Unidos e consiste em uma PMU de baixo custo para facilitar disseminação da tecnologia na área de redes de distribuição (LAVERTY et al., 2013).

Enfatiza-se que o OpenPDC, já aplicado no âmbito do projeto Medfasee, também é um projeto de código aberto. Em 2009 a TVA (*Tennessee Valley Authority*) tornou público o código fonte do SuperPDC com a intenção de acelerar o processo de disseminação da tecnologia de medição fasorial nos Estados Unidos. Rebatizado como OpenPDC, o sistema é capaz de gerenciar e processar qualquer dado em tempo real que possua uma etiqueta de tempo (LEANDRO, 2011).

Os desenvolvedores do OpenPMU optaram por um projeto de código aberto com o intuito de beneficiar pesquisas sobre PMUs. Os pesquisadores observaram que cada pesquisa sobre a tecnologia de unidade de medição era uma grande realização, porém haviam muitos esforços duplicados nesses projetos (LAVERTY et al.,2012).

### 3.2.1 Versão Legacy ou Legado

Iniciou-se o desenvolvimento do projeto OpenPMU com a sua primeira versão, chamada de Legacy, que contava com um conversor A/D, um sinal de disparo de amostragem que oscila com base no UTC e um ambiente Labview para o cálculo dos sincrofasores (LAVERTY et al., 2013).

O conversor A/D é configurado para operar com 6 canais (três de tensão e três de corrente) a uma frequência de 6,4 kHz o que permite atingir 128 amostras por ciclo, disparado pela borda de subida do sinal de amostragem (LAVERTY et al.,2013).

O sinal de disparo de amostragem gera uma onda quadrada de 6,4 kHz e 7,68 kHz para as frequências de 50 e 60 Hz, respectivamente. A onda gerada é sincronizada com o UTC através de um relógio GPS Garmin-18x que emite um sinal de 1 PPS, isto é, uma onda quadrada de 1 Hz. Os sincrofasores são calculados a cada 4 ciclos em ambiente Labview através da Transformada Rápida de Fourier (*Fast Fourier Transform* - FFT), função disponível na biblioteca do Labview (LAVERTY et al.,2013).

Os principais componentes da versão Legacy são facilmente conectados através de uma placa de circuito impresso (*Printed Circuit Board* - PCB). A placa possui pontos de conexão permitindo a conexão com a interface de controle do gatilho de amostragem, com o relógio GPS, com a fonte de alimentação e com a placa de aquisição de dados (LAVERTY et al., 2013).

Os testes de conformidade com o padrão IEEE C37.118.1 aplicados a esta versão indicam que 99% das medições estão dentro do padrão para TVE sob regime normal de operação. Para medidas em tempo real, foram obtidos resultados que se aproximam ao padrão IEEE C37.118.1 para PMUs do tipo P. Esses resultados deverão ser aprimorados nas versões posteriores (LAVERTY et al.,2013).

Os canais de comunicação referentes a esta versão utilizam o protocolo UDP, a comunicação mais indicada para aplicações em tempo real (LAVERTY et al.,2013). A figura 3.2 mostra um esquemático desta

versão e a figura 3.3 mostra esta versão montada pelo projeto OpenPMU.

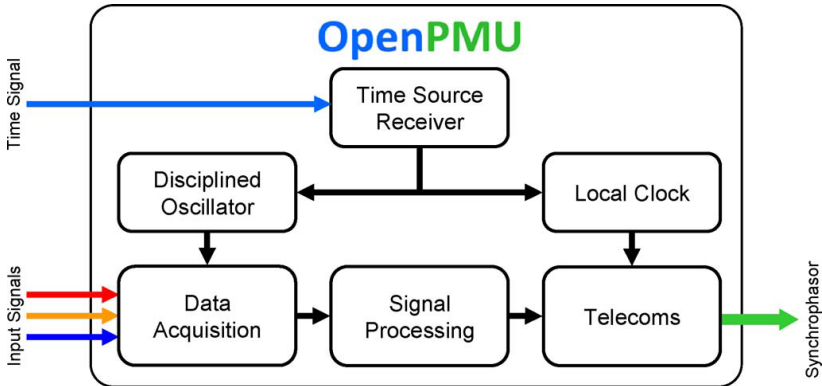


Figura 3.2 - OpenPMU versão Legacy – Esquemático. Fonte: (LAVERTY et al., 2013).



Figura 3.3 - OpenPMU versão Legacy - Montado. Fonte: (LAVERTY et al., 2013).

### 3.2.2 Versão 2.0

Na seção 3.1 foi descrita brevemente a versão 2.0 e seu funcionamento. Foram comentados quais itens já encontram-se disponíveis. Esses itens são detalhados nesta subseção.

O projeto OpenPMU foi fundado com a intenção de dar aos projetos de pesquisa nas áreas de SMFS uma visibilidade sobre o funcionamento de uma PMU. Na primeira versão, o projeto OpenPMU trouxe uma boa visibilidade do funcionamento de uma PMU. Todavia, o projeto ainda estava atrelado a plataformas privadas como o Labview. Baseado no objetivo de um projeto de código aberto, inicia-se o

desenvolvimento da versão 2.0 (LAVERTY; HASTINGS; ZHAO, 2017).

A versão 2.0 apresenta todo o seu sistema baseado em linguagem Python. A comunicação entre módulos é transparente e realizada através de datagramas XML. Apesar dos idealizadores do projeto comentarem a existência do módulo de estimação de fasores, o único módulo publicado é o de aquisição de dados, o qual consiste basicamente em um conversor A/D sincronizado com UTC (LAVERTY; HASTINGS; ZHAO, 2017).

As funções principais do módulo de aquisição de dados é adquirir sinais de tensão e corrente sincronizados no tempo. Este módulo possui uma velocidade alta de processamento para as aplicações em tempo real. A taxa de amostragem é de 256 amostras por ciclo que para um sistema de 60 Hz exige a velocidade de 15,36 kHz (LAVERTY; HASTINGS; ZHAO, 2017).

Não basta apenas o ambiente de desenvolvimento ser de fácil acesso, mas também seus componentes necessitam de ser economicamente viáveis e bem documentados. O módulo de aquisição de dados é construído em uma placa de desenvolvimento da NI (*National Instruments*), a BBB, e os outros componentes deverão estar conectados a ela. A figura 3.4 ilustra a estrutura desta versão (LAVERTY; HASTINGS; ZHAO, 2017; ZHAO et al., 2017).

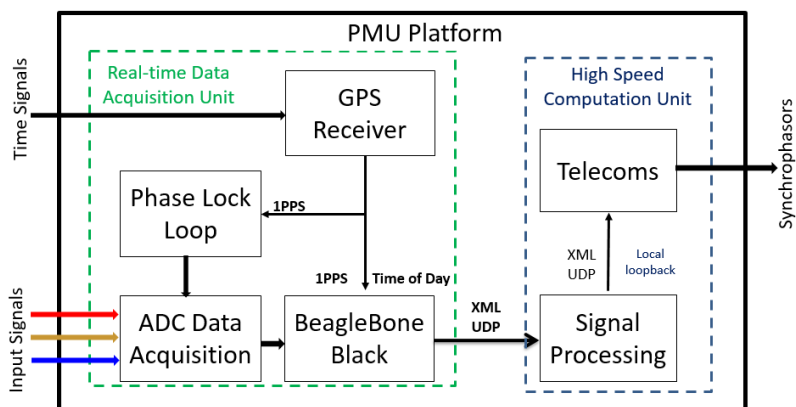


Figura 3.4 - OpenPMU versão 2.0 - Estrutura. Fonte: (ZHAO et al., 2017)

Os dados gerados pelo primeiro módulo irão conter metadados a respeito de fonte, data e hora em que foram adquiridos. Esses dados são

empacotados em formato XML e entregues ao módulo de estimação de fasores através do protocolo de comunicação UDP/IP a uma frequência duas vezes maior que a frequência nominal do sistema (LAVERY; HASTINGS; ZHAO, 2017).

O sistema baseia-se na estrutura da figura 3.4, onde a placa de desenvolvimento BBB possui a responsabilidade de receber os dados do conversor A/D, gerar o sinal de PLL baseado no UTC, e emitir dados em XML. O conversor A/D possui a responsabilidade de transformar a entrada analógica em uma saída digital amostrada na frequência determinada pelo PLL. O PLL tem como responsabilidade sincronizar o período de amostragem do conversor A/D com o relógio GPS que emite o sinal de 1 Hz baseado no UTC (ZHAO et al., 2017).

### 3.2.2.1 BeagleBone Black

A BBB é um computador de hardware aberto e possui inúmeros projetos e componentes disponíveis para estudos e modificações. Entretanto, não foi apenas por isso que os desenvolvedores do OpenPMU a escolheram. A placa da BBB possui um processador AM3358 ARM Cortex-A8 com um clock de 1 GHz e utiliza sistemas operacionais Linux, como Debian, Ubuntu e entre outros. Possui também um número grande portas para conexões externas e é equipada com duas unidade programáveis de tempo real (*Programmable Realtime Unit - PRU*) (ZHAO et al., 2017).

As PRUs são dois processadores com um *clock* de 200 MHz em uma pastilha de silício atuando como CPUs extras da placa. Isso fornece às unidades de tempo real a capacidade de operar de forma independente, o que evita atrasos que poderiam ser gerados pela sobrecarga do CPU principal. Neste projeto, a PRU0 é responsável pelo PLL opcional de software e a PRU1 pela recepção dos dados do conversor A/D (ZHAO et al., 2017).

As funcionalidades relacionadas à placa BeagleBone não são limitadas apenas as PRUs. O processador principal tem a função de receber os pulsos de tempo disparados pelo GPS, carimbar os dados recolhidos pela PRU1 com as informações relacionadas aos mesmos, empacotá-los em formato XML e emití-los para o próximo módulo conforme mostrado na figura 3.5 (ZHAO et al., 2017).



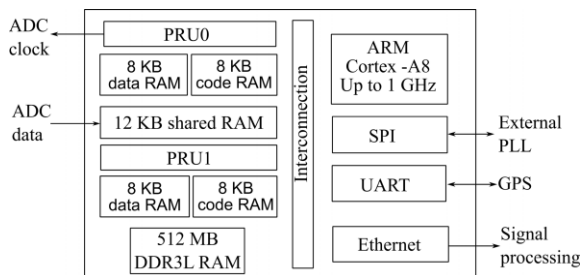


Figura 3.5 - Esquema do BeagleBone Black. Fonte: (ZHAO et al., 2017)

### 3.2.2.2 Conversor Analógico Digital (A/D)

Este módulo possui a necessidade de uma velocidade mínima de 15,36 kHz para a frequência de 60 Hz para garantir uma amostra de 256 amostras por ciclo de sinal. O componente selecionado pelos desenvolvedores do projeto foi o AD7606 da Analog Devices que se trata de um conversor A/D de 8 canais, 16 bits e a capacidade de 200 quilo amostras por segundo (kSPS). Com esses dados o conversor A/D possui a capacidade de amostrar sinais em 8 canais de entrada a 25 kHz simultaneamente, o que dá uma folga de 10 kHz com relação a velocidade mínima para o projeto (LAVERTY; HASTINGS; ZHAO, 2017).

Os 8 canais são amostrados ao mesmo tempo para possuírem a mesma estampa de tempo e estar entre  $\pm 10$  V. O conversor A/D realiza a amostragem de acordo com a frequência de 256 amostras por ciclo determinada por um PLL interno (via *software*) ou externo (ZHAO et al., 2017).

### 3.2.2.3 GPS

Os requisitos para o módulo GPS não são tão significativos, bastando apenas o componente garantir a sincronização com o sistema de posicionamento global NAVSTAR. De forma arbitrária, escolheu-se um equipamento bastante acessível e compacto, o Garmin-18x LVC. Esse equipamento fornece 1 PPS sincronizado com o UTC e sua comunicação é realizada através do protocolo RS232 (LAVERTY; HASTINGS; ZHAO, 2017; ZHAO et al., 2017).

### 3.2.2.4 PLLs

É necessário um trem de pulsos para realizar a sincronização do conversor A/D com o UTC. Esse trem é disparado na borda ascendente do pulso do GPS. Esse componente chamado de PLL pode ser obtido através de software na própria PRU0 da BBB ou pode ser obtido através de um CI externo (ZHAO et al., 2017).

#### 3.2.2.4.1 *PLL Externo*

Neste componente do projeto o requisito é que o PLL possua uma capacidade de ampliação de frequência de no mínimo quatro ordens de grandeza e o CI selecionado para esta função pela equipe OpenPMU foi o AD9548 com a capacidade de ampliação de velocidade de 1 para 450 MHz (ZHAO et al., 2017).

#### 3.2.2.4.2 *PLL de Software*

O PLL de *software* é uma alternativa mais econômica para a implementação de um trem de pulsos. Entretanto, trata-se de uma alternativa que exige implementação adicional. Esse PLL terá uma velocidade limitada pela capacidade do relógio nominal das PRUs que é de aproximadamente 200 MHz. Porém, ele irá funcionar da mesma maneira que o PLL externo. A cada 1 PPS ele dispara um trem de pulsos para sincronizar o conversor A/D ao UTC (ZHAO et al., 2017).

#### 3.2.2.5 SOFTWARE

A parte de software na BBB é dividida em três partes, os programas responsáveis por coordenar as PRUs e o programa que gerencia a CPU principal. A PRU0 opcionalmente recebe o sinal de GPS e transmite para o conversor A/D o trem de pulsos. A PRU1 recebe os dados do conversor A/D em intervalos regulares de 10 ms. A CPU principal inicializa as PRUs e o GPS e exerce a rotina de carimbar e empacotar os dados captados pela PRU1. Essas três funções devem acontecer simultaneamente conforme Figura 3.6 (ZHAO et al., 2017).

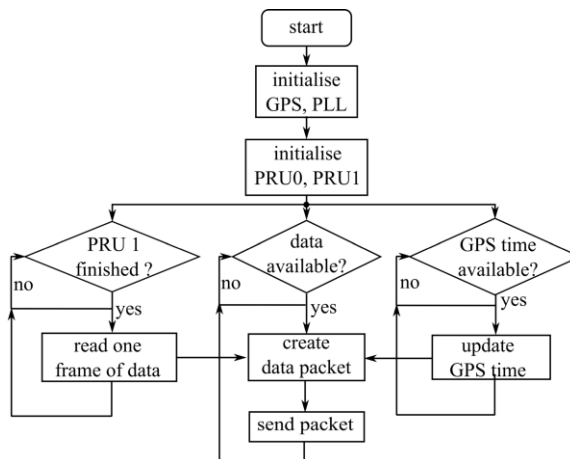


Figura 3.6 - Diagrama de blocos da BeagleBone Black. Fonte: (ZHAO et al., 2017)

A PRU0 tem a função de gerar um relógio para o conversor A/D e é codificado em linguagem Assembly para obter um melhor desempenho. O programa fica aguardando o pulso do GPS e para cada pulso recebido o PRU0 emite um trem de pulsos de 15,36 kHz para a referência de 60 Hz (ZHAO et al., 2017).

A PRU1 tem a função de adquirir simultaneamente dados de todos os 8 canais do conversor A/D a cada 10ms. Ao receber os dados, a PRU1 armazena os mesmo em uma memória intermediária compartilhada com a CPU principal (ZHAO et al., 2017).

A CPU principal deve inicializar a conexão com o GPS e também as duas PRUs. Após isso, a CPU principal deve captar os dados disponíveis na memória intermediária compartilhada com a PRU1 a cada 128 bits ou 10 ms. Esse módulo também possui a responsabilidade de converter os dados em Base64, transformando cada 6 bits em dados ASCII, além de empacotar esses dados e transmiti-los via UDP/IP (ZHAO et al., 2017).

Segue abaixo a Figura 3.7 que ilustra como ficou a conexão física desses componentes.

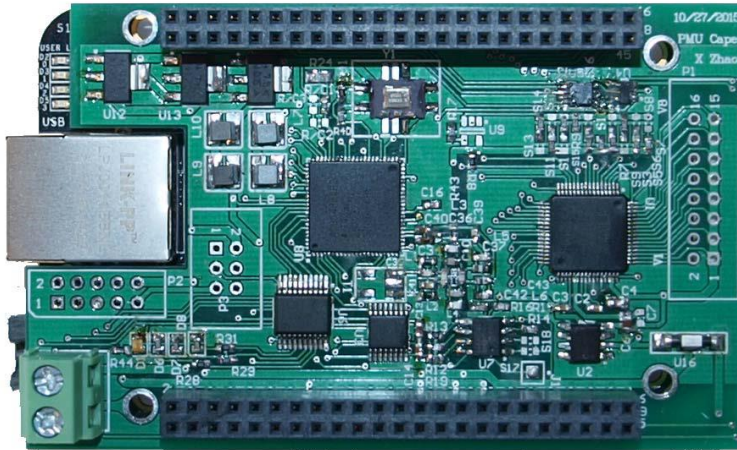


Figura 3.7 - Módulo de aquisição de dados OpenPMU. Fonte: (ZHAO et al., 2017)

Por fim, foram realizados testes para garantir a qualidade do módulo de aquisição de dados. O mesmo foi submetido a um teste de aderência. O módulo de estimação de fasores necessita de 256 amostras por canal por ciclo de sinal. Testou-se então a capacidade do conversor A/D de fornecer esses dados (ZHAO et al., 2017).

Baseando-se nos testes acima, para qualquer aplicação que necessite de amostragem em tempo real, esse módulo poderá ser um forte aliado, visto que é economicamente viável e bastante eficiente (ZHAO et al., 2017).

### 3.3 CONSIDERAÇÕES FINAIS

Neste capítulo foi abordado o projeto OpenPMU, sendo realizado um levantamento sobre o estado da arte do projeto considerando suas versões disponíveis. A versão 2.0 do projeto OpenPMU foi utilizada como referência para a especificação de uma PMU de baixo custo a ser desenvolvida futuramente no âmbito do Projeto Medfasee.

## 4 ESTUDO PARA O DESENVOLVIMENTO DO MÓDULO DE AQUISIÇÃO DE DADOS

Este capítulo tem por fim descrever os avanços a respeito da construção de uma PMU de baixo custo baseada nos conceitos do projeto OpenPMU para fins de futuras aplicações no projeto MedFasee. Realizou-se um estudo mais direcionado a respeito dos componentes necessários, seguido de descrição de especificações para o projeto e por fim a realização de uma análise de custos.

De acordo com um estudo mais detalhado do projeto OpenPMU, a versão de aplicabilidade de interesse ao projeto Medfasee é a 2.0, visto que esta versão tem a capacidade de gerar 256 amostras por ciclo. Mas esse não foi o único motivo por ter-se escolhido esta versão. O fato de ela ser baseada em componente e linguagem livres também teve grande influência sobre essa escolha.

### 4.1 ESTUDO DOS COMPONENTES

O primeiro passo foi estudar cada componente e realizar uma lista de compras necessárias para o desenvolvimento do primeiro e único módulo disponível até o momento, o módulo de aquisição de dados.

Com esse estudo, e como fica evidente no capítulo anterior, a placa BeagleBone Black é indispensável. O conversor analógico digital foi mantido por corresponder às expectativas já no projeto OpenPMU versão 2.0. Porém, a utilização de um PLL externo foi dispensada pelo menos neste primeiro momento. Por fim, o relógio GPS Garmin ou relógio GPS Reason RT430 (já disponível no LabPlan) são previstos de serem responsáveis pela sincronização com o UTC.

Esta seção deverá trazer um estudo sobre os componentes necessários para desenvolvê-lo.

#### 4.1.1 BeagleBone Black

A placa BBB é uma placa de desenvolvimento desenvolvida pela BeagleBone.org com o intuito de mostrar o poder do processador ARM Cortex-A8. Foi equipada com conjunto básico de funções, 512 MB de RAM e 4 GB de memória interna. As funções podem ser expandidas através de *capex*, da própria BeagleBone.org ou desenvolvidos pelos próprios usuários (COLEY; DAY, 2014).

A BBB conta ainda com duas unidades de processamento em tempo real, independentes do processador ARM Cortex-A8, as PRUs,

que são microcontroladores de 200 MHz para uso em tempo real com o tempo de processamento médio de 5 ns por ciclo (MCPHERSON; ZAPPI, 2015).

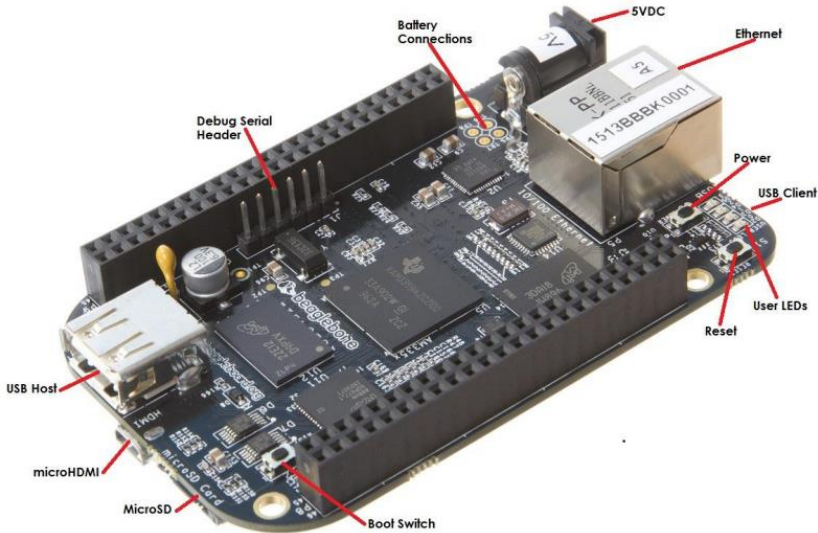


Figura 4.1 - BeagleBone Black - conectores, leds e botões. Fonte: (COLEY; DAY, 2014).

Na Figura 4.1 as setas demarcam os principais conectores, botões e LED (*Light Emitting Diode*) da placa. Na figura, nota-se que a placa possui alimentação em 5V, além de conexões externas através de cabo de rede, HDMI e USB. Possui espaço para cartão de memória, entrada serial e 46 pinos de cada lado que terão a suas funcionalidades detalhadas adiante. A figura trás ainda a localização do botão de liga/desliga, reset e dos LEDs que indicam o funcionamento da placa.

Na Figura 4.1, nota-se que a BBB dispõe de dois blocos de pinos, com 46 pinos em cada um. Esses blocos são denominados P9 e P8, conforme Figura 4.2. Os principais pinos para o desenvolvimento do módulo de aquisição de dados são:

- Pinos DGND – Pinos que funcionam como terras digitais;
- Pinos VDD – Pinos de fonte de corrente contínua;

- Pinos GPIO – Pinos que podem ser configurados para atuar como pinos de INPUT/OUTPUT para as PRUs (COLEY; DAY, 2014).

P9				P8			
DDND	1	2	DDND	DDND	1	2	DDND
VDD_3V3	3	4	VDD_3V3	GPIO_38	3	4	GPIO_39
VDD_5V	5	6	VDD_5V	GPIO_34	5	6	GPIO_35
SYS_5V	7	8	SYS_5V	GPIO_66	7	8	GPIO_67
PWR_BTN	9	10	SYS_RESETN	GPIO_69	9	10	GPIO_68
GPIO_30	11	12	GPIO_60	GPIO_45	11	12	GPIO_44
GPIO_31	13	14	GPIO_50	GPIO_23	13	14	GPIO_26
GPIO_48	15	16	GPIO_51	GPIO_47	15	16	GPIO_46
GPIO_5	17	18	GPIO_4	GPIO_27	17	18	GPIO_65
I2C2_SCL	19	20	I2C2_SDA	GPIO_22	19	20	GPIO_63
GPIO_3	21	22	GPIO_2	GPIO_62	21	22	GPIO_37
GPIO_49	23	24	GPIO_15	GPIO_36	23	24	GPIO_33
GPIO_117	25	26	GPIO_14	GPIO_32	25	26	GPIO_61
GPIO_115	27	28	GPIO_113	GPIO_86	27	28	GPIO_88
GPIO_111	29	30	GPIO_112	GPIO_87	29	30	GPIO_89
GPIO_110	31	32	VDD_ADC	GPIO_10	31	32	GPIO_11
AIN4	33	34	GNDA_ADC	GPIO_9	33	34	GPIO_81
AIN6	35	36	AIN5	GPIO_8	35	36	GPIO_80
AIN2	37	38	AIN3	GPIO_78	37	38	GPIO_79
AIN0	39	40	AIN1	GPIO_76	39	40	GPIO_77
GPIO_20	41	42	GPIO_7	GPIO_74	41	42	GPIO_75
DDND	43	44	DDND	GPIO_72	43	44	GPIO_73
DDND	45	46	DDND	GPIO_70	45	46	GPIO_71

Figura 4.2- BeagleBone Black – Pinos P9 e P8. Fonte: (COLEY; DAY, 2014).

## 4.1.2 Conversor A/D

O conversor escolhido pelos desenvolvedores do projeto OpenPMU o AD7606 pode possuir de 4 a 8 canais de entrada com 16 bits, se usado na configuração single-ended, onde todos os canais são referenciados ao mesmo ponto. Esses dados podem ser convertidos de forma paralela, o que garante ao projeto que todas as medidas simultâneas possuam a mesma referência de tempo. Ademais, esse conversor possui alta velocidade nas conversões paralelas (KAPISCH, 2015).

A alimentação deste conversor (pino  $AV_{CC}$ ) deverá ser de 5 V e os sinais de entrada deverão sempre estar dentro de uma faixa de tensão bipolar ( $\pm 10$  V ou  $\pm 5$  V) a ser determinada pelo usuário. Este conversor conta também com a vantagem de levar sempre o mesmo tempo para realizar as conversões independentemente do valor do sinal de entrada, pois o mesmo utiliza o método de aproximações sucessivas. Possui 64 pinos e 1 M $\Omega$  de impedância de entrada. A vista do topo desse conversor na versão de quatro entradas, o AD7606-4, é mostrada na Figura 4.3 (KAPISCH, 2015).

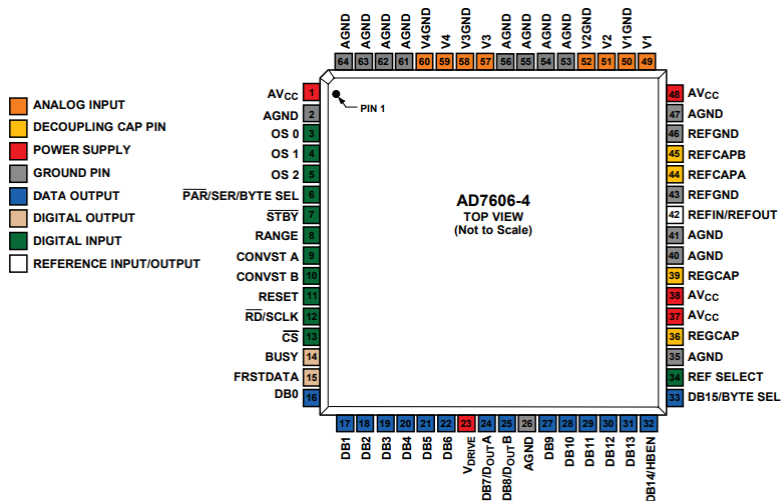


Figura 4.3 - Vista do topo do conversor A/D – AD7606-4. Fonte: (ANALOG DEVICES, 2018).

As Tabelas 1 e 2 detalham as funções de cada pino do conversor.

Tabela 1 – Funções dos pinos do conversor AD7606-4. Adaptado: (KAPISCH, 2015)

Nome	Número(s)	Função
AV <sub>CC</sub>	1, 37, 38, 48	Pinos de alimentação de 5V.
AGND	2, 26, 35, 40, 41, 47, 53, 54, 55, 56, 61, 62, 63, 64	Pinos de terra.
OS [2:0]	3, 4, 5	Pinos para modo de taxa de amostragem.
PAR /SER/ BYTE SEL	6	Seletor de leitura serial ou paralela. Quando em 0, a leitura é paralela.
STBY	7	Coloca o <i>chip</i> em modo <i>standby</i> quando ligado a 0.
RANGE	8	Define o nível de tensão analógica de entrada. Se for 0, é $\pm 5$ V.
CONVSTA CONVSTB	9, 10	Quando ligados juntos, a borda crescente sinal digital nesses pinos, solicita a conversão dos 8 canais simultaneamente.



Tabela 2 – Continuação Tabela 1 funções dos pinos do conversor AD7606-4. Adaptado: (KAPISCH, 2015). Continuação

Nome	Número(s)	Função
RESET	11	A borda crescente do sinal nesse pino reinicializa o <i>chip</i> . Aborta a conversão caso esteja em andamento, e zera os registradores de saída.
RD /SCLK	12	Após o barramento de saída da conversão ser retirado de three-state com CS ligado em 0, as bordas de descida nesse pino expõem as conversões no barramento, na ordem dos canais: de V1 a V8.
CS	13	Pino de <i>chip select</i> , ativo em baixo, tira o barramento de saída das conversões (DB [15:0]) do <i>three-state</i> .
BUSY	14	Enquanto estiver em nível lógico alto, a conversão está sendo efetuada. Ao cair, os dados já podem ser lidos.
FRSTDATA	15	Vai para nível alto indicando a presença do resultado da conversão do canal V1 no modo paralelo. Depois que o canal V1 é lido, volta ao zero.
DB [15:0]	16 - 22, 24, 25, 27 - 33	Barramento de saída de 16 bits da conversão.
VDRIVE	23	Pino de tensão lógica de alimentação (3,3V).
REF SELECT	34	Se for ligado a 1, a referência de tensão interna é habilitada. Caso seja ligado em 0, aplicar tensão de referência no pino 42.
REGCAP	36, 39	Ligar um capacitor de 1µF entre cada um deles e o plano de terra
REFIN/ REFOUT	42	Caso seja escolhida referência interna, pelo pino REF SELECT, uma tensão de 2,5 V fica disponível nesse pino. Caso contrário, a tensão deve ser aplicada nesse pino. Em ambos os casos deve-se ligar um capacitor de 10µF entre ele e o plano de terra.
REFGND	43, 46	Devem ser ligados ao terra.
REGCAPA/ REGCAPB	44, 45	Devem ser curto-circuitados e desacoplados do terra através de um capacitor cerâmico de 10µF com baixo ESR (Resistência Equivalente em Série)
$V_i (i = 1..4)$	49, 51, 57, 59	São as entradas analógicas dos 8 canais.
$V_i\text{GND} (i = 1..4)$	50, 52, 58, 60	Pinos de terra de cada canal. Devem ser ligados ao plano de terra do circuito.

A Tabela 3 mostra como configurar a faixa da frequência de amostragem utilizando os pinos de entrada 3, 4 e 5 (OS [2:0]).

Tabela 3 - Configuração de faixa de frequência de amostragem. Fonte: (KAPISCH, 2015)

<i>Oversampling</i> [2:0]	<i>Relação de</i> <i>Ovesampling</i>	<i>Máxima frequência de amostragem (CONVST</i> <i>kHz)</i>
000	Desativado	200
001	Por 2	100
010	Por 4	50
011	Por 8	25
100	Por 16	12,5
101	Por 32	6,25
110	Por 64	3,125
111	Inválido	————

### 4.1.3 Dispositivos relógio GPS

Para o projeto de uma PMU de baixo custo o relógio GPS é uma ferramenta indispensável, porém desde que o equipamento cumpra os pré-requisitos de 1 PPS, com uma boa precisão e conexão serial RS232. O equipamento poderá ser escolhido de forma arbitrária. É descrito nesta seção o equipamento Garmin 18x LVC sugerido pelo projeto OpenPMU e o Reason RT430 por já ser disponível no âmbito do projeto Medfasee.

#### 4.1.3.1 Garmin 18x LVC

Utilizando como referência as tecnologias anteriores da Garmin, o relógio GPS 18x LVC é um equipamento de baixo custo e alto desempenho. Utiliza vários satélites de uma só vez proporcionando uma precisão de aproximadamente de  $1\mu\text{s}$ , tanto para a navegação como em nível temporal, com uma taxa de atualização de uma vez por segundo (1 Hz). O relógio GPS 18x LVC possui um receptor embutido, uma antena, baixo consumo de energia, sendo o modelo LVC constituído por uma saída de comunicação serial baseada no protocolo RS232, conforme indicado na Figura 4.4 (GARMIN, 2011).

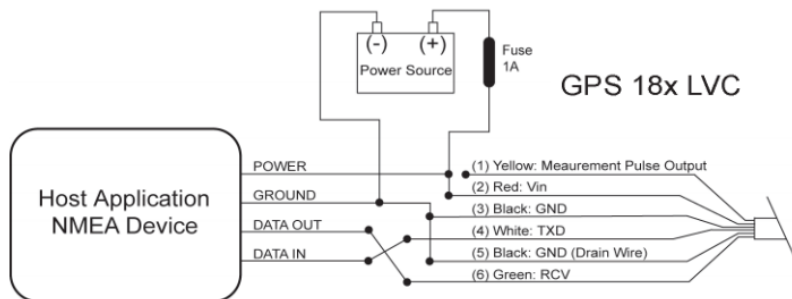


Figura 4.4 - relógio GPS Garmin 18x LVC – Comunicação. Fonte: (GARMIN, 2011).

Sendo os sinais RCV, TXD e GND sinais de base bem como Vin a tensão de alimentação (4 a 5,5 V), esse relógio GPS conta com uma bateria interna recarregável com autonomia de aproximadamente 30 min.

#### 4.1.3.2 Reason RT430

O RT430 é um relógio GPS projeto original da Reason Tecnologia que posteriormente foi adquirido pela *General Electric Grid Solutions* (antiga Alstom) em 2014. Este relógio GPS é de alta performance, com utilização de antena externa. Possui inúmeras funções, dentre elas a alta precisão em navegação e tempo. Cumpre o pré-requisito de 1 PPS e possui a conexão RS232 necessária para a sua aplicação neste projeto. Porém, é um equipamento com maior valor comercial agregado e se faz viável para o caso de se já o ter disponível. O mesmo pode ser visualizado na Figura 4.5 (ALSTOM, 2014).

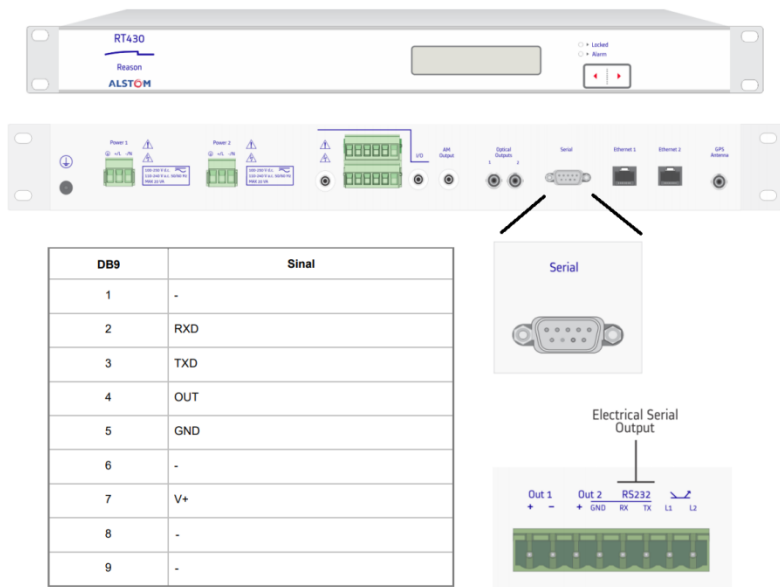


Figura 4.5 - GPS RT430 – Vistas e pinagem para comunicação RS232. Adaptado: (ALSTOM, 2014).

Os sinais RXD, TXD e GND são sinais de base, OUT a saída de 1 PPS e o V+ a média de tensão do sinal de saída.

#### 4.1.4 Demais componentes

##### 4.1.4.1 Transformador de entrada

Para o desenvolvimento deste projeto, são necessários três transformadores de potencial com a relação de transformação adequada para a tensão do sistema ao qual o módulo será aplicado. Para o caso do projeto Medfasee, pode-se considerar as tensões de 220 e 127 V. Este componente precisará garantir uma tensão bipolar de  $\pm 10$  V não extrapolando a tensão máxima do AD7606 de 16 V.

##### 4.1.4.2 Conversor de nível lógico

Para conexão entre relógio GPS e BBB nem sempre as tensões requeridas pelos equipamentos são compatíveis. A BBB exige uma

tensão de 3,3 V e caso o relógio GPS não possua esta tensão de saída faz-se necessário conectar os dois usando um conversor de nível lógico, geralmente usado entre 5 V e 3,3 V, conforme exemplo na Figura 4.6.

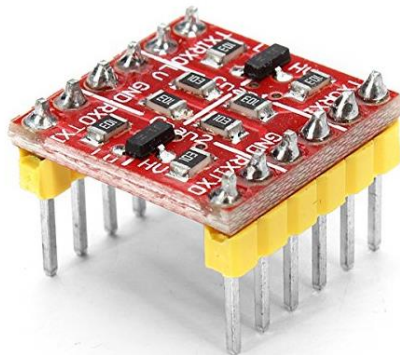


Figura 4.6 - Conversor de nível lógico 5V – 3,3V.

#### 4.1.4.3 Roteador de sinal

Um roteador é necessário para possibilitar a comunicação da placa BBB com a internet. É um equipamento indispensável e deverá ser um equipamento robusto para emitir o fluxo de dados necessários.

## 4.2 PROJETO MÓDULO DE AQUISIÇÃO DA DADOS

Nesta seção o objetivo é relatar os avanços relativos ao projeto de um módulo de aquisição de dados no formato OpenPMU. O projeto tem o fim de facilitar o desenvolvimento de especificações e implementações futuras desenvolvidos para o projeto Medfasee. Os avanços serão divididos entre blocos e especificações

### 4.2.1 Blocos

A separação do módulo em blocos ajuda a visualização do projeto, descrevendo a função de cada bloco e a interconexão entre eles. Esta separação é ilustrada na Figura 4.7, onde existem três blocos principais, o conversor A/D, relógio GPS e a BBB no centro. Dois blocos auxiliares compreendem os transformadores e roteador de sinal de internet.



De forma a seguir o sentido do processamento do sinal a ser adquirido, inicia-se pelo bloco auxiliar de transformadores que deverão estar conectados direto a rede de energia elétrica e realizar a redução do sinal para o as tensões de entrada dos pinos V1, V2 e V3 do conversor A/D.

O conversor A/D por sua vez, ao receber o sinal analógico nas entradas  $V_x$  ( $x = 1, 2$  e  $3$ ), passa o sinal por um filtro passa baixa (LPF) de forma a garantir um sinal com ruído reduzido. Em seguida o sistema bloqueia a entrada de sinal através de chaveamento do tipo track-and-hold (rastrear e reter) por aproximadamente  $2\mu s$  para que a conversão A/D possa ser feita e emitida através da interface de comunicação paralela (ver Figura 4.8).

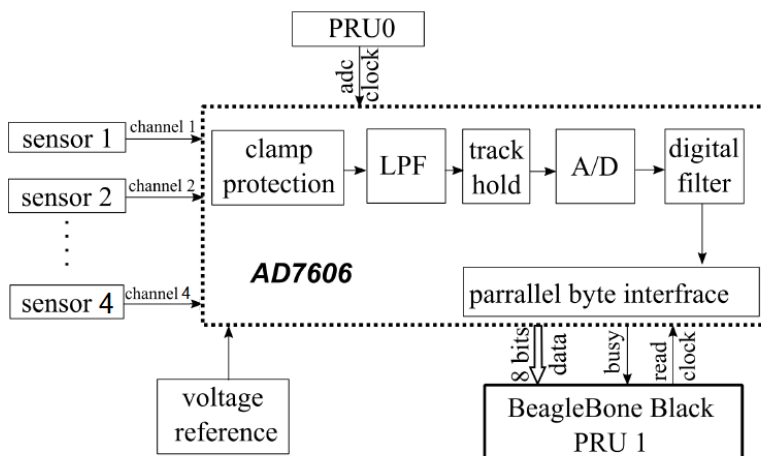


Figura 4.8 - AD7606 – Diagrama de blocos. Adaptado: (ZHAO 2017).

O sinal de clock emitido pela PRU0 na Figura 4.8 será o sinal responsável por sincronizar as medições com a referência de tempo UTC. Funcionando como um sinal de start, a PRU0 deverá emitir um sinal com a frequência de amostragem de 256 amostras/ciclo e esta emissão pode ser projetada via software na placa BBB, sincronizada com cada pulso por segundo emitido pelo relógio GPS conectado à entrada serial da própria placa.

De forma paralela a placa deve receber os dados da conversão A/D a cada sinal de lógica alta do pino busy. A PRU1 da placa BBB deve ter seu hardware projetado para ler continuamente a entrada onde está conectado o pino busy e para cada lógica baixa deve ler 128

amostras de dados disponíveis nos 8 pinos responsáveis por receber os dados digitais do conversor A/D, carimba-los com a referência de tempo de 1 PPS e transportá-los para uma memória temporária FIFO (*first in, first out*) compartilhada com o processador central ARM Linux.

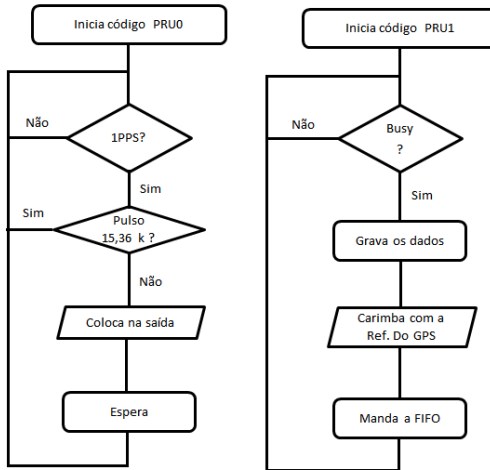


Figura 4.9 - Fluxograma PRUs. Baseado: (ZHAO, 2017).

O processador central ARM Linux agora é responsável pelas demais atividades. Para garantir sincronismo temporal e agilidade, o programa desenvolvido para a CPU central deve desenvolver de forma paralela as três funções: a coleta de dados da memória FIFO a cada 10 ms, o recebimento dos dados do relógio GPS disponíveis na porta UART e por fim o empacotamento dos dados em formato XML para emissão via internet (ZHAO et al, 2017).

#### 4.2.2 Especificações

Com o intuito de facilitar a visualização da descrição das conexões e dos sinais, construiu-se a Tabela 4, que leva em conta os números dos pinos, tanto do conversor A/D como da BBB, além das tensões ou dados disponíveis em cada pino.



Tabela 4 - Conversor A/D: Conexões e Sinais.

Nome	Número(s)	Pino Conectado	Bloco BBB	Sinal
AV <sub>CC</sub>	1, 37, 38, 48	5	P9	5V
AGND	2, 26, 35, 40, 41, 47, 53, 54, 55, 56, 61, 62, 63, 64	2	P9	0V
OS[2:0]	3, 4, 5	27,29,30	P9	10
PAR /SER/ BYTE SEL	6	2	P9	0V
STBY	7	3	P9	3,3V
RANGE	8	3	P9	3,3V
CONVSTA CONVSTB	9, 10	29	P8	Cresc
RESET	11	20	P8	Cresc
RD /SCLK	12	27	P8	Decresc
CS	13	28	P8	Decresc
BUSY	14	21	P8	Decresc
FRSTDATA	15	15	P8	Cresce
DB[15:0]	16 - 22, 24, 25, 27 - 33	[39:46]	P8	8 bits
VDRIVE	23	3	P8	3,3V
REF SELECT	34	2	P9	3,3V
REGCAP	36, 39	Capacitor + GND (2)	P9	0V
REFIN/ REFOUT	42	Capacitor + GND (2)	P9	0V
REFGND	43, 46	2	P9	0V
REGCAPA/ REGCAPB	44, 45	Capacitor + GND (2)	P9	0V
V <sub>i</sub> (i = 1..4)	49, 51, 57, 59	Pinos conectados ao transformador	-	±10V
V <sub>i</sub> GND (i = 1..4)	50, 52, 58, 60	Pinos Conectados ao terra do transformador	-	0V Analogico

Os sinais detalhados na Tabela 4 são separados em sinais de tensão, dados e crescente ou decrescente. Os sinais representados por tensões são contínuos e invariantes. Os sinais de dados representados por bits deverão ser projetados inicialmente e não mais alterados como, por exemplo, os sinais de oversampling, que devem ser iniciados em 011 para que a máxima frequência de amostragem seja de 25 kHz, mais do que o suficiente para o projeto. Já os sinais representados por crescente e decrescente são variáveis no tempo e a borda descrita na tabela acima representa atuação do pino na conexão conversor A/D – BBB.

Com o detalhamento da Tabela 4, as conexões entre a BBB, o conversor A/D e a rede de energia elétrica são completas, faltando apenas a conexão entre a BBB, o relógio GPS e o roteador. Para a conexão com o relógio GPS, os pinos de comunicação serial J1 da placa poderão ser usados, sendo os pinos J1[0], J1[4] e J1[5] terra, RX e TX, respectivamente. Dependendo do tipo de relógio GPS escolhido, demais funções podem ser estudadas diretamente na referência (COLEY; DAY, 2014). Para a conexão com o roteador, a saída de Ethernet da placa é usada e ainda deve se levar em conta a conexão da BBB com a alimentação de 5V e 1 A vinda da uma fonte conectada a tomada.

A placa BBB deve ser conectada ao chip AD7606 através de uma PCB adquirida junto com o chip ou desenvolvida no âmbito do projeto. Lembra-se que para o desenvolvimento da PCB é necessária a criação de layout e investimento na fabricação e soldagem do chip, que não poderá ser soldado em ambiente de laboratório padrão.

### **4.2.3 CUSTOS**

Esta seção é dedicada a um levantamento de custo de hardware envolvidos no projeto e uma estimativa de custo de horas/pesquisador para o desenvolvimento do módulo de aquisição de dados do projeto. Na tabela 5, os custos relacionados a componentes são apresentados com base em orçamentos referenciados ao final da tabela.

Tabela 5 - Módulo de aquisição de dados: Custo x Componentes.

Componentes	Caract.	Preço \$**	Preço R\$	Ref:	Frete	Impostos	Preço Final R\$
AD7606 (8 ou 4 canais) + PCB	4 ou 8 canais	60,93	237,63	1	136,50	383,44	757,57
AD7606-4*	4 canais	19,69	76,79	1	136,50	243,19	456,48
AD7606-6*	6 canais	24,12	94,07	1	136,50	258,26	488,82
AD7606-8*	8 canais	29,32	114,35	1	136,50	275,94	526,79
BeagleBone Black	Revisão C		499,90	2	9,04	0,00	508,94
Conversor	5V - 3,3V		7,90	2	9,04	0,00	16,94
Fonte BBB	5V; 1A		15,00	4	9,04	0,00	24,04
GPS Garmin 18x	1 Canal	63,18	246,40	3	37,83	308,18	592,41
3 Trafos	220/110 para 12V		15,00	4	-	-	45,00
						<b>Total<sup>1</sup></b>	<b>1944,90</b>
<p>Total<sup>1</sup> para o caso de comprar o AD7606 + PCB</p> <p>*Custo para desenvolvimento do layout + fabricação + soldagem não inclusos</p> <p>** Dolar 03/07 - R\$ 3,90 Ref: 5</p> <p>*** Custo gerais relativos a cabo, capacitores, resistores e custos relativos ao roteador de internet, não levados em conta.</p> <p>Fontes de Ref.: 1 – MOUSER,2018; 2 –FILIPEFLOP, 2018; 3 – AMAZON, 2018; 4 AMERICANAS, 2018; 5 – GOOGLE, 2018</p>							

Na tabela acima alguns gastos não foram considerados, como gastos relativos a pequenos componentes, com a utilização de ambiente de trabalho e os materiais de custeio que venham a ser necessários. Na tabela 6, uma estimativa de gastos totais para a entrega de um módulo de aquisição de dados é realizada com base no tempo e dificuldades já encontrados nos estudos desde módulo, levando em conta as horas/pesquisador necessárias. Considerando o grau de complexidade para a realização do projeto, sugere-se que o trabalho seja atribuído a um estudante de mestrado.

Tabela 6 - Módulo de aquisição de dados: Estimativa de custos totais.

Desenvolvimento	Tempo de trabalho/mês
Conhecimento Geral	1
Hardware	3
Software	3,5
Montagem	0,5
Testes	1
Tempo Total	9 meses
Custo Aluno de Mestrado/mês	1500,00
Custo Aluno Pesquisador (R\$)	13.500,00
Custo Componentes (R\$)	1.944,90
Custo Total 1ª Unidade	15.444,90
Custo total demais unidades*	3.444,90

\*Leva-se em conta 1 mês para montagem e testes de demais unidades

Os custos para o desenvolvimento do módulo de aquisição de dados evidenciados nas tabelas acima não levam em conta o custo de plataformas de desenvolvimento de softwares porque, conforme já comentado no capítulo 3 e no início do capítulo 4, o módulo proposto pelo projeto OpenPMU é baseado em plataformas livres, com sistema operacional Linux e códigos desenvolvidos em Python, C++ e Assembly.

Todos os custos levantados aqui nesta seção foram relativos ao desenvolvimento do módulo de aquisição de dados, sendo que para o desenvolvimento de uma PMU de baixo custo alguns custos de componentes devem ser agregados. De acordo com a documentação do Projeto OpenPMU, para o desenvolvimento do segundo módulo, estimação de fasores, será necessária a compra de uma placa de desenvolvimento Raspberry Pi e o firmware, a onde se concentra o maior

custo de uma PMU, será disponibilizado pelo projeto OpenPMU. De acordo com o site [www.filipeflog.com](http://www.filipeflog.com) a placa de desenvolvimento Raspberry Pi custa em torno de 250,00 reais com frente incluso.

#### 4.3 CONSIDERAÇÕES FINAIS

Com base em todo levantamento feito no capítulo 4 pode-se então mensurar custos de se desenvolver uma PMU de baixo custo para a pesquisa e aplicação no âmbito do projeto Medfasee. Com um investimento relativamente baixo para SMFS o projeto OpenPMU abre portas para o desenvolvimento de uma Unidade de Medição Fasorial simplificada e com vasta aplicabilidade. Ainda como consideração final, existe um custo adicional de filtragem do sinal de entrada, não previsto nos desenvolvimentos do projeto OpenPMU, mas que pode ser necessário ao projeto Medfasee.

## 5 CONSIDERAÇÕES FINAIS

Com a evolução das tecnologias e a desverticalização dos SEE a capacidade de realizar medidas em tempo real estão cada dia mais presentes e necessárias. Os SMFS são uma ferramenta valiosa para o monitoramento, controle e proteção dos SEE. Com isso, existe uma busca constante por inovações e redução de custos relacionados a este tema.

A ampla disseminação da tecnologia e aplicação de sincrofasores é um objetivo explícito dos desenvolvedores do projeto Medfasee. Dessa forma, esta monografia abre caminhos para o desenvolvimento de uma PMU de baixo custo e estudo de aplicabilidade no âmbito do projeto.

Esta monografia teve como principal foco concentrar e fomentar a aplicação dos conceitos envolvidos no projeto OpenPMU e dar início a uma pesquisa para o desenvolvimento de PMUs de baixo custo dentro do projeto Medfasee.

Como sugestões de trabalhos futuros:

- A montagem do módulo de aquisição de dados descrito nos capítulos 3 e 4;
- O estudo a respeito da conexão deste módulo com o algoritmo de estimação de fasores já desenvolvido no âmbito do projeto Medfasee;

## REFERÊNCIAS

ALSTOM. Reason RT430, RT431, RT434 Technical Manual GPS Clocks [S.l.]: [s.n.], 2014 Disponível em: <<https://www.gegridsolutions.com/alstomenergy/grid/Global/Grid/Resources/Documents/Automation/Reason%20products/RT430-manual-en-epslanguage=en-GB.pdf>> Acesso em 30 Jun. 2018.

AMAZON. Garmin 18x LVC GPS Navigator Unit. Disponível em: <[https://www.amazon.com/gp/product/B0016O3T7A/ref=ox\\_sc\\_mini\\_detail?ie=UTF8&psc=1&smid=ATVPDKIKX0DER](https://www.amazon.com/gp/product/B0016O3T7A/ref=ox_sc_mini_detail?ie=UTF8&psc=1&smid=ATVPDKIKX0DER)> Acesso em: 3 Jul. 2018.

AMERICANAS. Loja Virtual. Disponível em: <<https://www.americanas.com.br/>> Acesso em: 3 Jul. 2018.

ANALOG DEVICES. 8-/6-/4-Channel DAS with 16-Bit, Bipolar Input, Simultaneous Sampling ADC - Data Sheet. Rev E [S.l.]: [s.n.], 2018. Disponível em: <[http://www.analog.com/media/en/technical-documentation/data-sheets/ad7606\\_7606-6\\_7606-4.pdf](http://www.analog.com/media/en/technical-documentation/data-sheets/ad7606_7606-6_7606-4.pdf)> Acesso em: 24 Jun. 2018.

ARRUDA, E. H. Z. . Análise de Eventos em Sistemas Elétricos de Potência em Tempo Real Utilizando Sincrofasores e a Transformada Wavelet Discreta. Dissertação. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2017. 188p.

COLEY, G.; DAY, R. P. J. BeagleBone Black System Reference Manual. Rev. C.1 [S.l.], 22 Mai. 2014. Disponível em: <[http://static6.arrow.com/aropdfconversion/8fff89aa85f5c451318cbdee2facd9c9fac36872/bbb\\_srm.pdf](http://static6.arrow.com/aropdfconversion/8fff89aa85f5c451318cbdee2facd9c9fac36872/bbb_srm.pdf)>.

DECKER, I. C. Curso de Medição Sincronizada de Fasores: Teoria e Aplicações. Florianópolis, 2016.

DECKER, I. C. et al. Protótipo de Sistema de Medição Fasorial Sincronizada: Desenvolvimentos e Implementação no Sistema de Transmissão da CTEEP. P&D: Revista Pesquisa e Desenvolvimento da Aneel, v. 5, 2013. 35-38 p.

DOE, U.S. Advancement of Synchrophasor Technology. In Projects Funded by the American Recovery and Reinvestment act of 2009, Department of Energy 2016.

EHRENSPERGER, J. G. Sistemas de Medição Fasorial Sincronizada: Análise do Estado da Arte e Aplicações no Monitoramento de Sistemas de Energia Elétrica. Dissertação. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2004. 96p.

FILIPEFLOP. Loja Virtual. Disponível em: < <https://www.filipeflop.com/> > Acesso em: 3 Jul. 2018.

GARMIN INTERNATIONAL. Gps 18x Technical Specifications, Rev D [s.n], Olathe, Kansas EUA. 2011

GOOGLE. Cotação do Dólar. Disponível em: < <https://www.google.com.br/search?q=dolar&oq=dolar+&aqs=chrome..69i57j0l5.1855j0j7&sourceid=chrome&ie=UTF-8> > Acesso em: 3 Jul. 2018

IEEE. Standard for Synchrophasor Measurements for Power Systems. IEEE Power & Energy Society. New York. C37.118.1-2011 2011.

KAPISCH, E. B. Detecção e Compressão de Distúrbios Elétricos Baseadas em Plataforma FPGA. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Juiz de Fora. Juiz de Fora, 2015. 216p.

KOPKO, K. Análise dos Impactos da Medição Fasorial Sincronizada na Estimção de Estados Face à Implementação em Curso de Sincrofasores no Sistema Elétrico Brasileiro. Monografia. Programa de Graduação em Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2018. 114p.

LAVERTY, D. M. et al. OpenPMU technology platform for Synchrophasor research applications. In: Power and Energy Society General Meeting, 2012 IEEE. IEEE, 2012. 1-5p.



LAVERTY, D. M. et al. The OpenPMU platform for open-source phasor measurements. IEEE Transactions on Instrumentation and Measurement, v. 62, n. 4, 2013. 701-709 p.

LAVERTY, D. M.; HASTINGS, J.; ZHAO, X. An open source analogue to digital converter for power system measurements with time synchronisation. In: Instrumentation and Measurement Technology Conference (I2MTC), 2017 IEEE International. IEEE, 2017. 1-5p.

LEANDRO, R. B. Aplicativo para processamento e análise de dados de sistemas de medição fasorial sincronizada. Monografia. Programa de Graduação em Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2011. 85p

MACAGNAN, A.; VAZ, R. El Proyecto Medfasee Conosur. Desarrollos y Aplicaciones, Visita Acadêmica UFSC/Udec. LabPlan/UFSC. Florianópolis, 2017.

MANTINELLI, F. M. et al. Operação e Manutenção de um Sistema de Medição Sincronizada de Fasores – Experiência do Projeto MedFasee. XXIV SNPTEE Seminário Nacional de Produção e Transmissão de Energia Elétrica. Curitiba, 2017. 9p.

MCPHERSON, A. P.; ZAPPI, V. An Environment for Submillisecond-Latency Audio and Sensor Processing on BeagleBone Black. Varsóvia, Polónia, 2015.

MOUSER. AD7606. Disponível em: <<https://br.mouser.com/Search/Refine.aspx?Keyword=ad7606>> Acesso em: 3 Jul. 2018.

NUTHALAPATI, S. Power System Grid Operation Using Synchrophasor Technology. Vancouver, WA: Springer, 2018. 504p.

OPENPMU. O Projeto de Uma PMU de Código Aberto. Disponível em: <<http://www.openpmu.org>>. Acesso em: 10 Jul. 2018

PHADKE, A. G. Synchronized phasor measurements-a historical overview. In: Transmission and Distribution Conference and Exhibition 2002: Asia Pacific. IEEE/PES. IEEE, 2002. 476-479 p.

TOCHETTO, A. P. Utilização de Medição Fasorial Sincronizada no Monitoramento em Tempo Real da Segurança da Operação da UHE-Itaipu 60Hz. Dissertação. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Itajubá. Itajubá, 2014. 102p.

VIEIRA, P. C. C. Estudo do Desempenho de Canais de Instrumentação Para a Medição Sincronizada de Fasores. Dissertação. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2014. 196p.

ZHAO, X. et al. GPS-Disciplined Analog-to-Digital Converter for Phasor Measurement Applications. IEEE Transactions on Instrumentation and Measurement, v. 66, n. 9, 2017. 2349-2357p.

ZIMMER, V. Detecção, Identificação e Localização de Eventos Usando Sincrofasores, jul. 2013. Dissertação. Programa de Pós-Graduação em Mestrado Engenharia Elétrica. Universidade Federal de Santa Catarina. Florianópolis, 2013. 151p.