

# Memorial de atividades acadêmicas

Prof. Luiz Cláudio Villar dos Santos

**Fevereiro de 2016**

Este memorial descreve e analisa as atividades mais relevantes da carreira do professor, compreendendo toda a sua trajetória acadêmica, desde o primeiro semestre de 1993 (1993.1) até o segundo semestre de 2015 (2015.2). Este documento instrui a candidatura do professor para promoção à classe E (Titular) do Magistério Superior e [sua estrutura reflete as atividades definidas no art. 5º da Portaria nº 982/2013 do MEC.](#)

- **Admissão:** 24 de maio de 1993
- **Estágio Probatório como Professor Assistente:** 1993.1 a 1994.2
- **Afastamento para doutorado:** 1994.2 a 1998.2
- **Exercício como Professor Adjunto/Associado:** 1999.1 a 2015.2
- **Orientador de mestrado no PPGCC-UFSC:** desde 1999.2
- **Orientador de doutorado no PGEAS-UFSC:** desde 2009.1

## Biografia

Luiz Cláudio Villar dos Santos nasceu em 21 de novembro de 1963 em Arapongas, PR. No período de 1978 a 1981, trabalhou como escrevente no Juizado da Vara Criminal, Família e Menores em sua cidade natal para financiar seus estudos na escola secundária.

De 1982 a 1986 estudou na UFPR, onde recebeu o título de **Engenheiro Eletricista** (com ênfase em Eletrônica e Telecomunicações) em fevereiro de 1987, tendo obtido a **Medalha de Prata do Setor de Tecnologia** por ter sido classificado em segundo lugar no seu curso.

De 1987 a 1990, realizou estudos de pós-graduação na UFRGS, sob a orientação do prof. Altamiro Suzin, recebendo o título de **Mestre em Ciência da Computação** em maio de 1990. Entre junho de 1990 a abril de 1991, trabalhou na *Université Catholique de Louvain*, em Louvain-la-Neuve, Bélgica, sob a orientação do prof. Paul Jaspers, para desenvolver, na forma de circuito integrado, o sistema digital proposto em sua dissertação de mestrado. Retornou à UFRGS, onde passou a trabalhar como pesquisador associado ao Grupo de Microeletrônica.

Em 1992 foi aprovado em três concursos públicos para professor de ensino superior (UFPR, CEFET-PR e UFSC). Em março de 1993, optou pela UFSC e começou a trabalhar no Departamento de Informática e Estatística como professor substituto, até que, em 23 de maio daquele ano, tomou posse como Professor Assistente.

Esteve afastado da UFSC no período de 1994 a 1998 para doutoramento na *Eindhoven University of Technology*, Países Baixos, sob a orientação do prof. Jochen Jess. Recebeu seu título no dia 23 de novembro de 1998, o qual foi reconhecido como equivalente ao de **Doutor em Ciência da Computação**.

De 1999 até hoje, dedicou-se a atividades de ensino, pesquisa e extensão na UFSC, na qualidade de Professor Adjunto e Professor Associado. Atua como orientador de mestrado no PPGCC da UFSC desde 1999 e como orientador de doutorado no PGEAS da UFSC desde 2009. É atualmente candidato à promoção à classe E (Titular) do Magistério Superior da UFSC.

## Notações e convenções utilizadas ao longo do texto

As seções deste memorial descrevem e analisam as atividades previstas nos itens de I a XIII no art. 5º da Portaria nº 982/2013 do MEC.

O texto contém referências a documentos comprobatórios digitalizados, cujos arquivos (em formato pdf) estão disponíveis em CD anexo, o qual faz parte integrante deste memorial. As referências a tais documentos estão destacadas ao longo do texto (por exemplo, **[Doc. 2.1.A]** refere-se ao arquivo 2.1.A.pdf no CD anexo). Cada referência bibliográfica a uma publicação do professor corresponde a um arquivo homônimo com o respectivo documento comprobatório (por exemplo, a referência [SAN 99a] corresponde ao arquivo SAN99a.pdf na Seção 10 do CD). Neste caso, a referência bibliográfica já serve de identificador para o arquivo.

Para denotar os semestres de um determinado ano letivo, o texto utiliza o número do semestre como sufixo (i.e., 1999.1 e 1999.2 designam o primeiro e o segundo semestres letivos de 1999, respectivamente). No caso particular de cursos trimestrais, a notação é similar mas o sufixo indica explicitamente tratar-se de trimestre (i.e. 2000.T1, 2000.T2, 2000.T3, 2000.T4 designam os 4 trimestres letivos de 2000).

## Sumário

1	Atividades de Ensino	
1.1	Graduação.....	3
1.2	Pós-Graduação.....	5
<b>1.3</b>	<b>Distinções.....</b>	<b>6</b>
2	Atividades de Orientação	
2.1	Graduação.....	7
2.2	Mestrado.....	8
2.3	Doutorado.....	10
2.4	Pós-Doutorado.....	10
<b>2.5</b>	<b>Premiações e distinção.....</b>	<b>11</b>
3	Atividades de Produção Intelectual	
3.1	Trabalhos em anais de eventos.....	12
3.2	Artigos em periódicos.....	14
3.3	Livros e capítulos.....	14
<b>3.4</b>	<b>Distinções e repercussões.....</b>	<b>15</b>
4	Atividades de Pesquisa	
4.1	Coordenação de projetos de pesquisa.....	18
4.2	Liderança de grupos de pesquisa.....	19
4.3	Orientação de iniciação científica.....	19
<b>4.4</b>	<b>Premiações e distinções.....</b>	<b>20</b>
5	Atividades de Extensão	
5.1	Divulgação do conhecimento.....	21
5.2	Organização de eventos.....	22
5.3	Participação em eventos.....	22
5.4	Revisão e arbitragem de produção intelectual.....	24
5.5	Consultoria para órgãos de fomento.....	24
5.6	Envolvimento na formulação de políticas públicas.....	25
5.7	Desenvolvimento tecnológico industrial.....	25
<b>5.8</b>	<b>Premiações e repercussões.....</b>	<b>26</b>
6	Atividades Administrativas	
6.1	Colegiados de Graduação.....	27
6.2	Colegiados de Pós-Graduação.....	27
6.3	Supervisão de laboratório.....	28
<b>6.4</b>	<b>Principais contribuições.....</b>	<b>28</b>
7	Participação em Bancas	
7.1	Doutorado.....	29
7.2	Qualificação de doutorado.....	29
7.3	Mestrado.....	30
7.4	Concursos.....	31
8	Atividades de Formação.....	32
9	Conclusões e Perspectivas.....	33
10	Referências Bibliográficas.....	35

# 1 Atividades de Ensino

Durante seu estágio probatório, o professor lecionou disciplinas de Eletrônica, Sistemas Digitais e Arquitetura de Computadores. Em seguida, afastou-se por quatro anos para doutorado nos Países Baixos (veja Seção 8). Após seu retorno, ministrou **disciplinas obrigatórias de Arquitetura e Organização de Computadores por 34 semestres consecutivos**. Ao reassumir a disciplina de Arquitetura de Computadores I, o professor reestruturou e atualizou substancialmente seu conteúdo programático, **transformando o que parecia ser uma disciplina voltada à Engenharia em uma disciplina apropriada a um curso de Ciência da Computação contemporâneo**. Além de ministrar outras disciplinas (optativas) na área de Arquitetura de Computadores, o professor foi **pioneiro no ensino de Sistemas Embarcados** para o Curso de Bacharelado em Ciências da Computação da UFSC, primeiramente na forma de uma disciplina de tópicos especiais (INE 5351) do antigo currículo (criado em 1996.1), a qual foi posteriormente transformada em disciplina específica (INE 5439) no novo currículo (vigente a partir de 2007.1). Paralelamente, passou a lecionar no Programa de Pós-Graduação em Ciência da Computação da UFSC (PPGCC) **disciplinas pioneiras na área de Automação de Projeto Eletrônico (CAD/EDA), Microeletrônica e Sistemas Embarcados**.

As duas próximas subseções detalham as disciplinas ministradas e a última subseção mostra as distinções obtidas pelo professor em decorrência de suas atividades de ensino.

## 1.1 Graduação

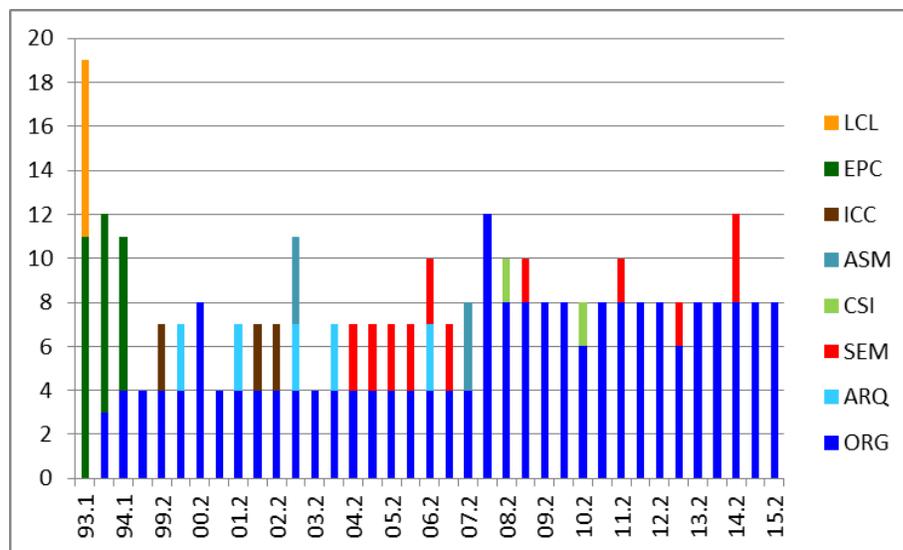
A Tabela 1.1 mostra o perfil das atividades de ensino de graduação [Doc. 1.1A a 1.1.K] e a Figura 1.1 ilustra a evolução da respectiva carga horária, expressa em créditos (cada crédito corresponde a 1 hora-aula semanal num curso de 18 semanas).

Em seguida, são analisadas as disciplinas em que a contribuição do professor foi mais relevante. Ao reassumir a disciplina de Arquitetura de Computadores I (INE 5366) em 1999.1, o professor reestruturou radicalmente seu conteúdo programático. Por exemplo, em 1999, o livro-texto de INE 5366 era *Microcomputers e Microprocessadores* de A. Malvino de 1985, uma obra voltada ao currículo de Engenharia Elétrica com foco no projeto do hardware e na programação em linguagem *assembly*. O professor o substituiu pelo livro *Computer Organization and Design* de Patterson & Hennessy, cuja primeira edição de 1994 já tinha **ênfase na interface hardware-software** (arquitetura do conjunto de instruções) e apresentava mecanismos de aceleração (por exemplo, *pipeline* e *cache*) que não eram anteriormente cobertos. Ao longo de 34 semestres sucessivos, o professor foi adotando as edições subsequentes daquele texto, que é amplamente utilizado internacionalmente para disciplina congêneres. Ademais, ao trabalhar paralelamente em uma reforma curricular (veja Seção 6.1), o professor promoveu gradativamente a combinação da antiga disciplina Arquitetura de Computadores I (INE 5366) com a antiga disciplina de Linguagem *Assembly* (INE5309), que cobria tópicos de Programação de Sistemas. Assim, o professor foi o **responsável pela criação da atual disciplina de Organização de Computadores I** (INE 5411) que, além de cobrir em aulas expositivas os tópicos básicos de organização de computadores, inclui também aulas práticas de laboratório com noções de geração de código a partir de linguagem de alto nível, geração de arquivos-objeto (montagem) e

geração de arquivo executável (ligação). Assim, além de eliminar uma disciplina obsoleta do antigo currículo de 1996.1 (Linguagem *Assembly*), o professor promoveu a **integração da nova disciplina de Organização de Computadores com a disciplina de Construção de Compiladores**, otimizando assim a grade curricular.

**Tabela 1.1 – Perfil das disciplinas ministradas na graduação**

Disciplina	Código	Semestres
Arquitetura / Organização de Computadores I (ORG)	CEC 5308, INE 5366, INE 5411	2+34 (1993.2-1994.1, 1999.1-2015.2)
Arquitetura de Computadores II (ARQ)	INE 5350	5 (2000.1, 2001.2, 2003.1, 2004.1, 2006.2)
Tópicos Especiais em Arquitetura / Sistemas Embarcados (SEM)	INE5351, INE5439	6+4 (2004.2-2007.1, 2009.1, 2011.2, 2013.1, 2014.2)
Circuitos e Sistemas Integrados (CSI)	INE 5442	2 (2008.2, 2010.2)
Linguagem Assembly (ASM)	INE 5309	2 (2003.1, 2007.2)
Introdução à Ciência da Computação (ICC)	INE 5201	3 (1999.2, 2002.1, 2002.2)
Eletrônica para Computação (EPC)	CEC 5305, INE 5305	3 (1993.1, 1993.2, 1994.1)
Laboratório de Circuitos Lógicos (LCL)	CEC 5306	1 (1993.1)



**Figura 1.1 – Evolução da carga horária na graduação ao longo dos semestres**

Outra contribuição relevante foi a **introdução de uma disciplina sobre Sistemas Embarcados no curso de Bacharelado em Ciências da Computação (2004.2) pela primeira vez**, inicialmente através da disciplina INE 5351 (Tópicos Especiais) do antigo currículo. Na época, adotou-se a edição de 2001 do livro *Computers as Components: Principles of Embedded Computing System Design* de Wayne Wolf, um dos primeiros textos sobre o assunto. A partir de 2007, INE 5351 deu lugar a INE 5439 no novo currículo, cujo programa foi influenciado pela edição de 2003 do livro *Embedded System Design* de Peter Marwedel, amplamente adotado internacionalmente.

## 1.2 Pós-Graduação

A Tabela 1.2 ilustra o perfil das atividades de ensino de pós-graduação [Doc.1.2.A]. O professor analisa, a seguir, as disciplinas em que sua contribuição foi mais relevante.

Em 2000, então recentemente credenciado no PPGCC da UFSC, o professor valeu-se do *background* recém-adquirido durante seu doutorado e **criou no PPGCC uma disciplina pioneira na área de Automação de Projeto Eletrônico** (INE 6801). Na época, adotou o livro *Synthesis and Optimization of Digital Circuits* de Giovanni de Micheli para ensinar pela primeira vez no PPGCC a modelagem de circuitos usando grafos, a formulação do projeto como um problema de otimização e as técnicas de síntese de alto nível.

Em 2005, de forma similar à já descrita para o ensino de graduação, o professor **criou a primeira disciplina de Sistemas Embarcados no PPGCC** (INE 6804), a qual posteriormente deu origem a disciplinas congêneres (INE 410020, INE 410031, INE 410107).

A partir de 2008, em colaboração com seu colega José Luís Almada Guntzel, o professor **contribuiu para criar a primeira disciplina na área de Microeletrônica do PPGCC** (INE 6808), que posteriormente deu origem a disciplinas congêneres (INE410014, INE410015).

Além disso, manteve durante 5 trimestres uma disciplina da área de Arquitetura de Computadores no PPGCC (INE 6802), com foco ligeiramente voltado a Sistemas Embarcados.

**Tabela 1.2 – Perfil das disciplinas ministradas na pós-graduação**

<b>Disciplina</b>	<b>Código</b>	<b>Períodos</b>
Modelagem, Síntese e Otimização de Sistemas Computacionais	INE 6801	4 trimestres (2000.T2, 2001.T2, 2002.T3, 2003.T3)
Tópicos Especiais em Automação do Projeto de Sistemas	INE 689901, INE689902, INE689903, INE689904, INE689905	6 trimestres (2006.T1, 2006.T2, 2006.T4, 2007.T1, 2007.T2, 2007.T3 )
Princípios de Projeto de Sistemas Computacionais Embarcados	INE 6804	5 trimestres (2005.T1, 2006.T1, 2007.T1, 2007.T3, 2009.T1)
Sistemas Embarcados	INE 410020, INE 410031, INE 410107	2 trimestres (2010.T2, 2010.T3) 2 semestres (2013.1, 2014.2)
Circuitos e Sistemas Integrados, Microeletrônica I e II	INE 6808, INE410014, INE410015	4 trimestres (2008.T3, 2008.T4, 2010.T1, 2010.T2)
Arquitetura de Sistemas Computacionais	INE 6802	5 trimestres (2001.T2, 2002.T2, 2003.T1, 2005.T3, 2006.T2, 2007.T2)
Tópicos Especiais em Engenharia de Programas	INE 659901	1 trimestre (1999.T1)

A Figura 1.2 ilustra a evolução da carga horária na pós-graduação, expressa em créditos (cada crédito correspondendo a 1 hora-aula semanal num curso de 15 semanas). Como o regime do PPGCC era trimestral, a figura apresenta a carga acumulada dos trimestres letivos de cada ano. A Figura 1.2 classifica as cargas de acordo com as principais áreas das disciplinas mostradas na Tabela 1.2.

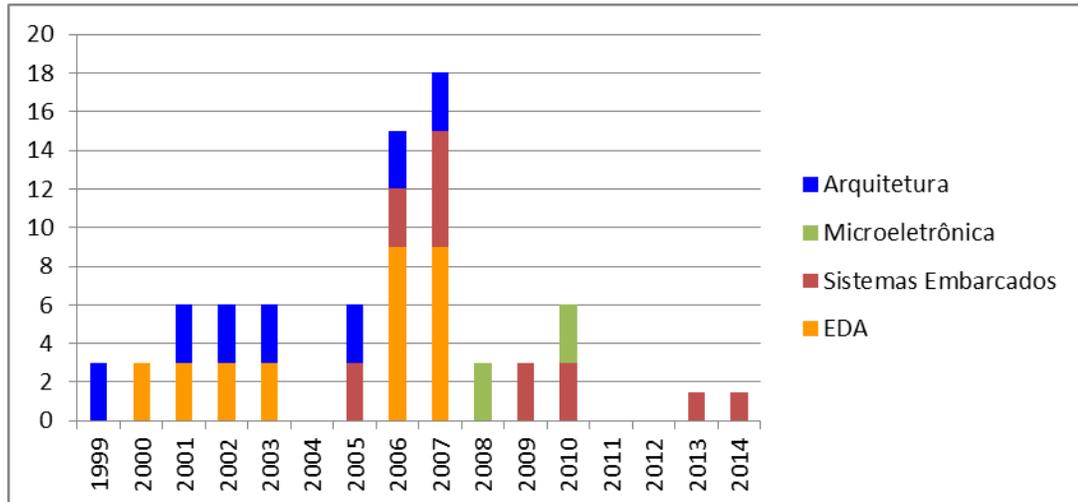


Figura 1.2 – Evolução da carga horária na pós-graduação ao longo dos anos

### 1.3 Distinções

Cinco semestres após ter retornado do doutorado e reiniciado suas atividades docentes, o professor passou a receber homenagens regularmente dos formandos do Curso de Bacharelado em Ciência da Computação. De 2001.1 a 2015.2, recebeu 4 vezes a distinção como **professor homenageado**, 2 vezes como **nome de turma**, 3 vezes como **patrono** e 6 vezes como **paraninfo** [Doc. 1.3.A, 1.3.B]. Assim, recebeu homenagens de 15 das 30 turmas que se formaram no período, ou seja, em média, **uma homenagem por ano**. Eis abaixo, a relação completa de distinções recebidas:

- 2001.1 – Nome de Turma
- 2001.2 – Nome de Turma
- 2002.1 – Paraninfo
- 2003.1 – Professor Homenageado
- 2004.1 – Professor Homenageado
- 2004.2 – Professor Homenageado
- 2005.1 – Professor Homenageado
- 2005.2 – Patrono
- 2008.2 – Patrono
- 2011.2 – Patrono
- 2012.2 – Paraninfo
- 2013.1 – Paraninfo
- 2014.1 – Paraninfo
- 2014.2 – Paraninfo
- 2015.2 – Paraninfo

## 2 Atividades de Orientação

### 2.1 Graduação

Após seu afastamento para doutorado, o professor orientou um total de **23 trabalhos de conclusão de curso [Doc. 2.1.A], concluídos no período de 17 anos desde seu retorno**, ou seja, uma média de 1,3 trabalhos por ano, conforme mostram as Tabelas 2.1.1. e 2.1.2.

**Tabela 2.1.1 – Trabalhos de conclusão orientados de 2001 a 2006**

<b>Título</b>	<b>Bacharel</b>	<b>Ano</b>
Geração de Grafos de Fluxo de Dados com Restrições de Tempo Real	Maurício de Andrade Ramos	2001
Modelagem de Arquiteturas de Sistemas Digitais: Implementação e Ferramentas de Síntese Automática	Felipe Vieira Klein	2002
Suporte para Visualização Gráfica de Resultados de Ferramentas de Síntese de Alto Nível	<b>Roberto de Oliveira Leão</b>	2002
Aplicação de Algoritmos de Busca na Otimização de Sistemas Digitais	Xênia Kely Amorim	2003
Uma Ferramenta Protótipo para Síntese de Software para Sistemas Embutidos a partir de SystemC	Roberto Hartke	2004
Co-Projeto de Hardware e Software para um ASIP Gerador de Efeitos de Áudio	Vinícius Almeida Carlos e Eduardo Koerich D'Ávila	2004
Geração Automática de Montadores a partir de ArchC: um estudo de caso com o PowerPC 405	<b>José O. Carlomagno Filho e Daniel Carlos Casarotto</b>	2004
Modelagem do PIC16F84 para Projeto de Sistemas Embarcados Baseados em Microcontrolador	<b>Gabriel Renaldo Laureano</b>	2004
<i>Voice Recorder</i> : Projeto, validação e prototipação de IP para compressão e descompressão de áudio	<b>Gabriel Maicon Marcílio e Emílio Wuerges</b>	2005
<i>CriptoCore</i> : Projeto, validação e prototipação de IP para aplicações criptográficas	<b>Carlos R. Tofoli Fernandes</b>	2006
Um Escalonador de Código Redirecionável para Processadores Embarcados	<b>Luiz F. Penkal Santos</b>	2006
Modelagem do Processador PowerPC405 para uma Plataforma de SoCs	<b>Sandro R. Silva de Carvalho</b>	2006
Modelagem do Processador Nios2 para uma Plataforma de SoCs	Guilherme Quentel Melo	2006

Dos 27 alunos de graduação orientados pelo professor em trabalhos de conclusão de curso, 18 deles tornaram-se seus futuros (co)orientandos de mestrado ou doutorado, aqueles destacados em negrito nas Tabelas 2.1.1 e 2.1.2. Ou seja, **2/3 dos alunos de graduação sob sua orientação voltaram a escolher o professor para orientador ou coorientador de pós-graduação [Doc. 2.2.A, 2.2.B, 2.3.A]**.

Além disso, alguns foram recomendados pelo professor para outros programas de pós-graduação: Felipe Vieira Klein (mestrado e doutorado concluídos na UNICAMP), Leonardo Ecco (mestrado na UNICAMP e doutorado em andamento na Technische Universität Braunschweig, Alemanha) e Vinícius Almeida Carlos (mestrado concluído na Holanda).

**Tabela 2.1.2 – Trabalhos de conclusão orientados de 2007 a 2015**

<b>Título</b>	<b>Bacharel</b>	<b>Ano</b>
Desenvolvimento de um IP para codificação JPEG e validação de uma plataforma descrita em SystemC	<b>Daniel Pereira Volpato</b> e Leonardo Luiz Ecco	2007
Análise do suporte à automação de testes na plataforma aberta Android	André Porto Leal Piantino	2008
Modelagem do processador TMS 320C5x para uma plataforma de SoCs.	<b>Vinícius dos Santos Livramento</b>	2008
Projeto de IP para aplicação em telefonia móvel	<b>Eberle Andrey Rambo</b>	2008
Projeto e prototipação de um IP para o padrão JPEG	<b>Leandro da Silva Freitas</b>	2009
Modelos Eficientes de Hierarquia de Memória para Sistemas Embarcados	<b>Rafael Westphal</b>	2009
Verificação de coerência e consistência de memória compartilhada para multiprocessamento em chip: o impacto de falhas na avaliação de cobertura	<b>Olav Philipp Henschel</b>	2011
Análise da eficiência energética do cifrador AES submetido a diferentes otimizações	<b>Gabriel Garcia Gava</b>	2013
Análise comparativa entre dois verificadores de consistência e coerência de memória	<b>Gabriel A. Gerber Andrade</b>	2014
Análise da eficiência energética de algoritmos de criptografia baseados em curvas elípticas	<b>Felipe de Azevedo Piovezan</b>	2015

## 2.2 Mestrado

Credenciado como orientador de mestrado no PPGCC desde 1999.2, o professor orientou ou coorientou um total de **19 dissertações, concluídas no período de 16,5 anos de credenciamento** (14 como orientador principal e 5 como coorientador), ou seja, uma média de 1,1 dissertações por ano.

Vale observar que essa média parece refletir as dificuldades históricas de fomento enfrentadas pelo PPGCC, pois tipicamente um professor não consegue obter mais do que uma bolsa por ano da cota institucional daquele programa. Para manter essa média, o professor teve que recorrer a editais do CNPq e valer-se de bolsas amparadas por um projeto com recursos provenientes da indústria (veja Seção 5.7)

A Tabela 2.2.1 enumera todas as dissertações de mestrado concluídas como orientador único ou principal [Doc. 2.2.A] e a Tabela 2.2.2 lista aquelas de que foi coorientador [Doc. 2.2.B]. As dissertações destacadas em negrito nas tabelas mereceram **distinção ou premiação** (veja Seção 2.5).

O professor também orientou 5 mestrandos (Carlos Rodrigo Tofoli Fernandes, Gabriel Renaldo Laureano, Edson Sorato, Luiz Fernando Penkal Santos, Sandro Rogério Silva de Carvalho) que interromperam seu mestrado sem concluí-lo.

Além disso, o professor possui três orientações de mestrado em andamento (Gabriel Arthur Gerber Andrade, Gabriel Garcia Gava, Tarcísio Eduardo Moreira Crocomo) [Doc. 2.2.A].

**Tabela 2.2.1 – Dissertações de mestrado concluídas sob sua orientação**

<b>Título</b>	<b>Mestre</b>	<b>Ano</b>
Escalonamento e Alocação de Registradores sob Execução Condicional	Rogério Xavier Azambuja	2002
Suporte de Hardware para a Rede de Trabalho do Multicomputador CRUX	Egeu Eduardo Soares	2002
Aplicação de "Loop Pipelining" e "Loop Unrolling" à Síntese de Alto Nível	Dione Jonathan Ferrari	2002
Modelagem e Análise de Restrições de Tempo Real no Escalonamento em Síntese de Alto Nível	Carlos Henrique Corrêa Tolentino	2004
Escalonamento e Otimização sob Restrições de Barramentos	Válter Monteiro Oliveira Júnior	2004
Escalonamento Redirecionável de Código sob Restrições de Tempo Real	José Otávio Carlomagno Filho	2007
Utilitários Binários Redirecionáveis: da Linkedição rumo à Tradução Binária	Daniel Carlos Casarotto	2007
Análise Experimental de Técnicas de Estimativa de Potência Baseadas em Macromodelagem em nível RT	Roberto de Oliveira Leão	2008
Verificação Funcional Pós-Particionamento em Sistemas Integrados de Hardware e Software	Gabriel Maicon Marcílio	2008
<b>Otimização da Alocação de Dados e Código em Memórias Embarcadas: Uma Abordagem Pós-Compilação</b>	<b>Alexandre Keunecke Ignácio de Mendonça</b>	<b>2010</b>
<b>Verificação de Consistência de Memória para Sistemas Integrados Multiprocessados</b>	<b>Eberle Andrey Rambo</b>	<b>2011</b>
Aceleradores e Multiprocessadores em Chip: o Impacto da Execução Fora de Ordem na Verificação de Funcionalidade e de Consistência	Leandro da Silva Freitas	2012
Computação Energeticamente Eficiente sob Restrições de Tempo Real em Dispositivos Móveis: o Impacto de se Otimizar o Uso da Memória	Rafael Westphal	2013
Verificação de Consistência e Coerência de Memória Compartilhada para Multiprocessamento em Chip	Olav Phililpp Henschel	2014

**Tabela 2.2.2 – Dissertações de mestrado concluídas sob sua coorientação**

<b>Título</b>	<b>Mestre</b>	<b>Ano</b>
Geração Automática de Ferramentas de Suporte ao Desenvolvimento de Software Embarcado para ASIPs	Leonardo Taglietti	2005
Geração Automática de Ferramentas de Inspeção de Código para Processadores Especificados em ADL	Max Rubem de Oliveira Schultz	2007
Um Analisador de Restrições de Tempo Real para Compiladores Redirecionáveis Automaticamente	Emílio Wuerges	2008
<b>Gerenciamento Explícito de Memória Auxiliar a partir de Arquivos-Objeto para Melhoria da Eficiência Energética de Sistemas Embarcados</b>	<b>Daniel Pereira Volpato</b>	<b>2010</b>
Gerenciamento Energeticamente Eficiente de Memória para Multiprocessamento em Chip Explorando Múltiplas Scratchpads	Gustavo Henrique Nihei	2012

## 2.3 Doutorado

As orientações de doutorado foram limitadas pelo contexto institucional da UFSC quando o professor retornou de seu doutorado no exterior. Na época, o PPGCC da UFSC não possuía curso de doutorado autorizado pela CAPES e não haviam outros programas na UFSC com credenciamento aberto para sua área de atuação.

Por isso, **o professor viu-se impedido de orientar doutorado durante 11 anos**, até que, em 2009, o Programa de Pós-Graduação em Engenharia de Automação e Sistemas da UFSC (PGEAS) abriu Chamada para Candidaturas para seu corpo docente, com 1 vaga para a linha de pesquisa Projeto e desenvolvimento de hardware para sistemas embarcados, na qual o professor se enquadrava [Doc. 2.3.A]. Tendo sido sua candidatura aprovada, o professor foi credenciado como orientador de doutorado a partir de março de 2009 [Doc. 2.3.B].

A falta de oportunidade institucional para orientação de doutorado explica por que uma única orientação de doutorado foi concluída até o momento [Doc.2.3.C], embora uma proposta de tese tenha sido também aprovada [Doc. 2.3.D] em exame de qualificação, como ilustra a Tabela 2.3. Um terceiro aluno de doutorado (Felipe Teixeira), recentemente selecionado, deve iniciar seu doutorado em 2016.

**Tabela 2.3 – Tese concluída e proposta de tese qualificada sob sua orientação**

Título	Doutor/Doutorando	Ano
WCET-Aware Prefetching of Unlocked Instruction Caches: a Technique for Reconciling Real-Time Guarantees and Energy Efficiency	Emilio Wuerges (tese concluída)	2015
Power and Performance Optimization during the Physical Synthesis of Systems-on-Chip	Vinícius dos Santos Livramento (proposta qualificada)	2015

## 2.4 Pós-Doutorado

Em 2011, o professor supervisionou o estágio pós-doutoral de Djones Vinícius Lettnin [Doc.2.4.A], no âmbito do projeto **Co-Verificação Semiformal de Sistemas Embarcados** do PNPd da CAPES [Doc. 2.4.B], o que contribuiu para a fixação daquele recém-doutor na UFSC, sendo ele hoje professor do Departamento de Engenharia Elétrica [Doc. 2.4.C, 2.4.D].

## 2.5 Premiações e distinção

Quatro das dissertações sob a (co)orientação do professor foram submetidas a concursos. Dentre elas, 3 dissertações mereceram classificações que distinguem sua qualidade, tendo sido duas delas premiadas, como detalhado a seguir:

**Prêmio de Segunda Melhor Dissertação de Mestrado no WSCAD-CTD 2012**, concurso de teses e dissertações promovido pela SBC, Comitê Especial de Arquitetura de Computadores, no papel de orientador de Eberle Rambo.

[Doc. 2.5.A]

**Menção Honrosa na categoria Dissertação de Mestrado no WSCAD-CTD 2011**, concurso de teses e dissertações promovido pela SBC, Comitê Especial de Arquitetura de Computadores, no papel de coorientador de Daniel Pereira Volpato.

[Doc. 2.5.B]

**Dissertação de mestrado classificada entre as 10 finalistas do SBC-CTD 2011**, concurso de teses e dissertações promovido pela SBC, no papel de orientador de Alexandre Keunecke Ignácio de Mendonça.

<https://www.dimap.ufrn.br/csbc2011/eventos/ctd.php> [Doc. 2.5.C]

### 3 Atividades de Produção Intelectual

Depois de dedicar-se essencialmente ao ensino durante o estágio probatório (1993-1994) e estando já vinculado (como professor assistente) a um curso de Ciência da Computação, o professor decidiu, na época, dedicar-se à linha de pesquisa em Automação de Projeto Eletrônico (EDA – *Electronic Design Automation*), o que permitiria combinar sua formação como engenheiro eletricista com o perfil técnico de seus futuros orientandos, egressos do curso de Computação. Esta decisão norteou a escolha do grupo de pesquisa para seu doutorado (*Eindhoven University of Technology, Design Automation Section*) e determinou o enfoque de sua produção científica desde o doutorado (1994-1998) até hoje.

Como consequência, o professor orientou a maior parte de sua produção aos **mais qualificados veículos específicos da área de EDA**, tais como os eventos *IEEE/ACM Design Automation Conference (DAC)*, *IEEE/ACM Design, Automation, and Test in Europe Conference (DATE)*, *IEEE International Conference on Computer-Aided Design (ICCAD)* e o periódico *ACM Transactions on Design Automation of Electronic Systems (TODAES)*. Embora sua produção tenha abrangido outros importantes veículos de divulgação científica (detalhados nas Seções 3.1 e 3.2), é de se destacar a **importante contribuição de suas publicações nos veículos aqui destacados para a avaliação dos Programas de Pós-Graduação em que o professor está credenciado** (PGEAS e PPGCC), uma vez os eventos DAC, DATE e ICCAD estão classificados no estrato A1 do Qualis-CC e o periódico TODAES no estrato B1.

Dentre suas mais relevantes publicações, o professor é autor ou coautor de **7 trabalhos nos mais qualificados eventos de sua área de pesquisa (DAC, DATE, ICCAD)**, sendo que em apenas 2 delas estavam envolvidos alunos de doutorado (DAC 2013 e ICCAD 2014). Isso demonstra que o professor contornou a limitação imposta pelo contexto institucional em que estava inserido (impossibilidade de orientar doutorado durante 11 anos) **apoiando-se sobretudo em alunos de mestrado e envolvendo-se diretamente na pesquisa**. Ademais, **3 artigos foram aceitos para publicação no periódico ACM TODAES** (dois deles já publicados e um no prelo) e **um artigo foi publicado no periódico IEEE TVLSI** (*Transactions on Very Large Scale Integration Systems*).

Vale também destacar sua contribuição para a **produção de um livro científico internacional**, intitulado *Electronic System Level Design: an Open-Source Approach*, coeditado pelo professor e por seus colegas Sandro Rigo e Rodolfo Azevedo da UNICAMP, com prefácio de Reinaldo Bergamaschi, publicado pela editora Springer em 2011. Além de coeditor, o professor é coautor dos Capítulos 1, 2, 5 e 7 [SAN 10] [RIG 10] [BAL 10] [KLE 10].

As próximas três subseções listam e analisam suas principais publicações desde 1993. A última subseção mostra as repercussões internacionais de suas principais contribuições à sua área de pesquisa.

#### 3.1 Trabalhos em anais de eventos

Para estimar a **qualificação dos eventos**, serão utilizados dois parâmetros: a sociedade que os promoveu (IEEE, ACM, SBC, etc.) e o bem conhecido “índice-H”. Para estimar o **impacto da contribuição do professor para a avaliação dos**

**Programas de Pós-Graduação** em que está credenciado, será utilizada a classificação em estratos do Qualis-CC da CAPES, que é utilizada na avaliação de Programas de Pós-Graduação. A Tabela 3.1 resume a produção do professor sob a perspectiva dessas estimativas (nessa tabela utilizam-se o índice H e a classificação em estratos do Qualis-CC correspondentes a agosto de 2012, pela conveniência de estarem ambos disponíveis, em domínio público, no mesmo documento. ([http://www.capes.gov.br/images/stories/download/avaliacao/Comunicado\\_004\\_2012\\_Ciencia\\_da\\_Computacao.pdf](http://www.capes.gov.br/images/stories/download/avaliacao/Comunicado_004_2012_Ciencia_da_Computacao.pdf)).

**Tabela 3.1 – Perfil das publicações em anais de eventos**

Evento	Q	Referências	Qualificação		Impacto no Programa	Porcentagem
			Sponsor	Índice H		
<b>DAC</b>	3	[MAR 09] [SAN99a] [WUE 13]	IEEE/ACM	102	A1	28%
<b>DATE</b>	3	[FRE 13] [RAM 12] [SAN 99b]	IEEE/ACM	79	A1	
<b>ICCAD</b>	1	[LIV 15]	IEEE/ACM	75	A1	
<b>ISLPED</b>	1	[KLE 07a]	IEEE/ACM	66	A1	
<b>ISCAS</b>	1	[AZA 03a]	IEEE	159	A1	
<b>ICCD</b>	1	[FRE 12a]	IEEE	41	A2	
<b>ISPD</b>	1	[GUT 15]	ACM	42	A2	
<b>ISSS</b>	1	[SAN 96]	IEEE/ACM	39	A2	25%
<b>ICECS</b>	5	[FRE 12b] [HEN 13] [RAM 11] [WES 12] [WUE 11]	IEEE	24	B1	
<b>ISVLSI</b>	4	[BAL 07] [KLE 07b] [MEN 09] [VOL 10]	IEEE	29	B1	
<b>SBCCI</b>	2	[VOL 11] [WUE 09]	SBC	24	B1	
<b>SAMOS</b>	3	[CAR07a] [SCH07a] [TAG 05a]	IEEE	16	B2	47%
<b>NewCAS</b>	5	[CAR07b] [CAS 06a] [KLE07c] [SCH 07b] [TAG 05b]	IEEE	8	B4	
<b>Outros</b>	12	[AZA03b] [AZA03c] [CAR07b] [CAS06b] [FER03] [KAW 07a] [KAW 07b] [OLI 04] [SAN 98b] [SAN 01] [TOL 04a] [TOL04b]	-	-	-	

Embora a Tabela 3.1 reporte uma mera estimativa, ela dá clara evidência da qualificação da produção, já que **mais da metade dos 43 trabalhos** publicados em anais referem-se a eventos organizados pela IEEE ou ACM e com **índice H maior ou igual a 24**. Quanto ao impacto de suas publicações na avaliação dos programas de pós-graduação em que o professor está credenciado, observa-se que cerca de **metade de sua produção corresponde aos estratos estritos A1, A2 e B1** e pelo menos **1/4 de sua produção corresponde aos estratos A1 e A2**.

A Tabela 3.1 destaca em azul as publicações resultantes de **pesquisa autônoma** (todos os autores vinculados à UFSC) e em negrito as resultantes de pesquisa colaborativa onde o **primeiro autor é vinculado à UFSC**. A qualidade das publicações melhorou substancialmente desde 2009, especialmente através de pesquisa autônoma.

### 3.2 Artigos em periódicos

Para estimar a **qualificação dos periódicos**, serão utilizados dois parâmetros: a sociedade que os ampara (IEEE ou ACM) e o bem conhecido “fator de impacto”. Para estimar o **impacto da contribuição do professor para a avaliação dos Programas de Pós-Graduação** em que está credenciado, será utilizada a classificação em estratos do Qualis da CAPES para a área de Ciência da Computação, que é utilizada na avaliação de Programas de Pós-Graduação. A Tabela 3.2 resume a análise da produção sob a perspectiva dessas estimativas (por simplicidade, essa tabela utiliza o fator de impacto e a classificação usando um único ano como referência, no caso o recente ano de 2014).

**Tabela 3.2 – Perfil das publicações em periódicos**

Periódico	Q	Referências	Qualificação		Impacto no Programa
			Sponsor	FI	
TODAES	3	[BAL08] [SAN 00a] [LIV 16]	ACM	0,69	B1
TSVLSI	1	[KLE 09]	IEEE	1,36	A1

Ressalve-se que o número de publicações em periódicos acabou sendo parcialmente limitado pelo credenciamento tardio do professor como orientador de doutorado, por conta da limitação institucional da UFSC já explicada na Seção 2.3. Isso pode ser percebido ao se analisar a origem do primeiro autor de cada uma dessas publicações. Por exemplo, a publicação [SAN 00a] teve o professor como primeiro autor, na ocasião realizando seu próprio doutorado. Em seu retorno, não podendo se credenciar como orientador de doutorado até 2009, o professor teve que se apoiar em redes colaborativas para viabilizar pesquisas de fôlego passíveis de publicação em periódicos de alta qualificação. Por isso, nas publicações [BAL 08] e [KLE 09] (destacadas em azul), o primeiro autor era doutorando da UNICAMP. Uma vez credenciado no PGEAS da UFSC e, decorrida a latência do primeiro doutorando, um artigo foi por ele submetido como uma extensão de trabalho altamente qualificado publicado em anais [WUE 13], mas que ainda está em análise pelos revisores. Por outro lado, um artigo submetido por seu segundo doutorando foi aceito em 2015 para publicação neste ano [LIV 16] como resultado de pesquisa autônoma da UFSC. Ademais, diante da limitação do número de doutorandos, o professor está trabalhando no encadeamento e generalização das pesquisas de vários mestrandos já publicadas em anais [MAR 09] [FRE 13a] [RAM 12]. As novas contribuições estão sendo reportadas na forma de um artigo em preparação para submissão ao periódico *IEEE Transactions on Computers*. A necessidade de seu envolvimento direto no desenvolvimento de algoritmos e teoremas para prover essa complexa generalização, quando combinada com as restrições impostas por suas outras atividades do professor, acabou requerendo mais tempo do que previsto para a submissão.

### 3.3 Livros e capítulos

O professor publicou sua tese de doutorado na forma de livro [SAN 98a]. Ademais, foi coeditor de um livro científico internacional do qual é coautor de 4 capítulos [SAN 10] [RIG 10] [BAL 10] [KLE 10]. Além dessas publicações de alcance internacional, publicou também três capítulos de livros de impacto regional, como resume a Tabela 3.3.

Tabela 3.3 – Perfil das publicações em capítulos e livros

ISBN	Referência	Língua	Âmbito	(Co) Autor	(Co)Editor?
978-94-017-8338-5	[SAN 10] [RIG 10] [BAL 10] [KLE 10]	Inglesa	Internacional	4 capítulos	sim
90-386-0490-4	[SAN 98a]	Inglesa	Internacional	<b>todos os capítulos</b>	n.a.
958-695-038-7	[SAN 00c]	Portuguesa	Íbero-Americano	1 capítulo	não
85-7025-556-X	[SAN 00b]	Portuguesa	Regional	1 capítulo	não
Inexistente	[SAN 00d]	Portuguesa	Regional	1 capítulo	não

### 3.4 Distinções e repercussões

A publicação [GUT 15] foi **um dos três trabalhos candidatos ao Best Paper Award** ([http://ispd.cc/ispd15\\_program.pdf](http://ispd.cc/ispd15_program.pdf)) [Doc. 3.4.A] do evento *ACM International Symposium on Physical Synthesis* (ISPD 2015), mas ainda é muito recente para se avaliar sua repercussão.

Para avaliar a repercussão de duas das principais publicações do professor [SAN 99a] [SAN 00a] utilizam-se as **citações feitas em publicações de terceiros**. Para determiná-las, usou-se o programa Harzing's Publish or Perish ([www.harzing.com](http://www.harzing.com)) com base no Google Scholar, aplicado ao período entre 1993 e 2015. Em seguida, foram escolhidas **citações feitas em eventos e periódicos da IEEE e ACM e em livros com impacto internacional**, selecionando-se apenas os veículos mais relevantes.

As referências bibliográficas dos principais trabalhos e artigos que citam a publicação [SAN 99a] são listadas a seguir:

- [1] GUPTA, S.; SAVOIU, N.; DUTT, N. ; GUPTA, R. ; NICOLAU, A. Using global code motions to improve the quality of results for high-level synthesis, **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems** (TCAD), vol. 23:2, Feb 2004, p. 302 - 312.
- [2] CHANDAN KARFA; SARKAR, D. ; MANDAL, C. ; KUMAR, P. An Equivalence-Checking Method for Scheduling Verification in High-Level Synthesis, **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems** (TCAD), vol. 27:3, 2008, p. 556 – 569.
- [3] BANERJEE, K. ; KARFA, C. ; SARKAR, D. ; MANDAL, C. Verification of Code Motion Techniques Using Value Propagation, **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems** (TCAD), vol. 33:8, August 2014, p. 1180 - 1193.
- [4] KARFA, C.; MANDAL, C.; SARKAR, D. Formal Verification of Code Motion Techniques Using Data-flow-driven Equivalence Checking, **ACM Transactions on Design Automation of Electronic Systems** (TODAES), vol. 17:3, June 2012, p. 30:1-30:37.
- [5] GUPTA, S.; SAVOIU, N.; KIM, S.; DUTT, N.; GUPTA, R.; NICOLAU, A. Speculation Techniques for High Level Synthesis of Control Intensive Designs. In: *ACM/IEEE DESIGN AUTOMATION CONFERENCE (DAC)*, 2001. **Proceedings**. IEEE, p. 269-272.
- [6] GUPTA, S.; KAM, T.; KISHINEVSKY, M.; ROTEM, S.; SAVOIU, N.; DUTT, N. ; GUPTA, R. ; NICOLAU, A. Coordinated Transformations for High-level Synthesis of High Performance Microprocessor Blocks. In: *ACM/IEEE DESIGN AUTOMATION CONFERENCE (DAC)*, 2002. **Proceedings**. IEEE, p. 898—903.

- [7] GUPTA, S.; DUTT, N.; GUPTA, R.; NICOLAU, A. Dynamic Conditional Branch Balancing During the High-Level Synthesis of Control-Intensive Designs. In: DESIGN, AUTOMATION AND TEST IN EUROPE CONFERENCE (DATE), 2003. **Proceedings**. IEEE, p. 270-275.
- [8] PILLAI, S.; JACOME, M.F. Compiler-directed ILP extraction for clustered VLIW/EPIC machines: predication, speculation and modulo scheduling. In: DESIGN, AUTOMATION AND TEST IN EUROPE CONFERENCE (DATE), 2003. **Proceedings**. IEEE, p. 422-427.
- [9] CORDONE, R.; FERRANDI, F.; SANTAMBROGIO, M.; PALERMO, G.; SCIUTO, D. Using Speculative Computation and Parallelizing Techniques to Improve Scheduling of Control Based Designs. In: ASIA AND SOUTH PACIFIC DESIGN AUTOMATION CONFERENCE (ASP-DAC), 2006. **Proceedings**. IEEE, p. 898-904.
- [10] CHI-HUI L.; CHE-HUA S.; JUINN-DAR H.; JING-YANG J. Equivalence checking of scheduling with speculative code transformations in high-level synthesis. In: ASIA AND SOUTH PACIFIC DESIGN AUTOMATION CONFERENCE (ASP-DAC), 2011. **Proceedings**. IEEE, p. 497 - 502.
- [11] GUPTA, S.; SAVOIU, N.; DUTT, N.; GUPTA, R.; NICOLAU, A. Conditional Speculation and Its Effects on Performance and Area for High-level Synthesis. In: ACM/IEEE INTERNATIONAL SYMPOSIUM ON SYSTEMS SYNTHESIS (ISSS), 2001. **Proceedings**. IEEE, p.171-176.
- [12] GUPTA, S.; RESHADI, M.; SAVOIU, N.; DUTT, N.; GUPTA, R.; NICOLAU, A., Dynamic Common Sub-expression Elimination During Scheduling in High-level Synthesis. In: ACM/IEEE INTERNATIONAL SYMPOSIUM ON SYSTEMS SYNTHESIS (ISSS), 2002. **Proceedings**. IEEE, p. 261-266.
- [13] PILLAI, S.; JACOME, M. Compiler-Directed ILP Extraction for Clustered VLIW/EPIC Machines. In: JERRAYA, A.; SUNGJOO Y., WEHN, N.; VERKEST, D. **Embedded Software for SoC**, Springer, 2003, p. 245-259.
- [14] GUPTA, R.; BREWER, F. High-Level Synthesis: A Retrospective. In: COUSSY, P.; MORAWIEC, A. **High-Level Synthesis from Algorithm to Digital Circuit**, Springer, 2008, pp. 13-28.
- [15] GUPTA, R.; GUPTA, S.; DUTT, N.; NICOLAU, A. **Method and Apparatus for Designing Circuits Using High-Level Synthesis**. US Pat. 7.383.529 B2, 03 junho, 2008. 35p.

As referências bibliográficas dos principais trabalhos e artigos que citam a publicação [SAN 00a] são listadas a seguir:

- [16] Haynal, S.; Brewer, F. "Automata-based symbolic scheduling for looping DFGs", IEEE Transactions on Computers (TC), volume 50:3, March 2001, pp. 250 – 267.
- [17] Kountouris, Apostolos A. and Wolinski, Christophe. "Efficient Scheduling of Conditional Behaviors for High-level Synthesis", ACM Transactions on Design Automation of Electronic Systems (TODAES), vol. 7:3, July 2002, pp. 380-412.
- [18] Karfa, Chandan and Mandal, Chittaranjan and Sarkar, Dipankar, "Formal Verification of Code Motion Techniques Using Data-flow-driven Equivalence Checking", ACM Transactions on Design Automation of Electronic Systems (TODAES), vol. 17:3, June 2012, pp. 30:1--30:37.
- [19] Cardoso, J.; M. Diniz, P.; Weinhardt, M., "Compiling for Reconfigurable Computing: A Survey", ACM Computing Surveys (CSUR), vol. 42:4, June 2010, pp. 13:1--13:65.
- [20] Vijayakumar, Aravind and Brewer, F., "Weighted Control Scheduling", Proceedings of the IEEE/ACM International Conference on Computer-aided Design (ICCAD), 2005, pp. 777—783.
- [21] Cardoso, J.; M. Diniz, P. **Compilation Techniques for Reconfigurable Architectures**, Springer, 2009.

A Tabela 3.4.1 resume a repercussão da publicação [SAN 99a], mostrando que foi objeto de citações em artigos publicados nos periódicos IEEE **TCAD** (2004, 2008, 2014) e ACM **TODAES** (2012), em trabalhos publicados nos anais dos eventos **DAC** (2001, 2002), IEEE/ACM **DATE** (duas vezes em 2003), ACM/IEEE **ASP-DAC** (2006, 2011) e ACM/IEEE **ISSS** (2001, 2002). Além disso, foi também citada em **dois livros científicos** (2003 e 2008) e **uma patente** (2008). Para avaliar a abrangência internacional, a Tabela 3.4.1 mostra a afiliação do primeiro e/ou do último autor de cada uma daquelas publicações. Note-se que houve citações desde 2001 até 2014 e que boa parte delas têm sua origem em universidades norte-americanas e asiáticas.

**Tabela 3.4.1 – Citações mais relevantes da publicação [SAN 99a]**

Ref.	Veículo	Afiliação		Ano	Doc.
		Universidade/Instituto	País		
[1]	TCAD	University of California at Irvine	EUA	2004	3.4.B
[2]	TCAD	Indian Institute of Technology	Índia	2008	3.4.B
[3]	TCAD	Indian Institute of Technology	Índia	2014	3.4.C
[4]	TODAES	Indian Institute of Technology	Índia	2012	3.4.D
[5]	DAC	University of California at Irvine	EUA	2001	3.4.E
[6]	DAC	Intel/University of California at Irvine	EUA	2002	3.4.B
[7]	DATE	University of California at Irvine	EUA	2003	3.4.B
[8]	DATE	University of Texas at Austin	EUA	2003	3.4.B
[9]	ASP-DAC	Polictecnico di Milano	Itália	2006	3.4.B
[10]	ASP-DAC	National Chiao Tung University	Taiwan	2011	3.4.F
[11]	ISSS	University of California at Irvine	EUA	2001	3.4.G
[12]	ISSS	University of California at Irvine	EUA	2002	3.4.H
[13]	Livro (Springer)	University of Texas at Austin	EUA	2003	3.4.I
[14]	Livro (Springer)	University of California at San Diego, University of California at Santa Barbara	EUA	2008	3.4.J
[15]	patente	University of California at Irvine	EUA	2008	3.4.B

A Tabela 3.4.2 resume a repercussão da publicação [SAN 00a], mostrando que foi objeto de **citações** em artigos publicados nos periódicos IEEE **TC** (2001), ACM **TODAES** (2002, 2012) e ACM **CSUR** (2010) e em trabalho publicado nos anais do evento IEEE/ACM **ICCAD** (2005). Além disso, foi também citada em um **livro científico** (2009).

**Tabela 3.4.2 – Citações mais relevantes da publicação [SAN 00a]**

Ref.	Veículo	Afiliação		Ano	Doc.
		Universidade/Instituto	País		
[16]	TC	University of California at Santa Barbara	EUA	2001	3.4.K
[17]	TODAES	Mitsubishi Electric	França	2002	3.4.K
[18]	TODAES	Indian Institute of Technology	Índia	2012	3.4.K
[19]	CSUR	Universidade do Porto, INESC	Portugal	2010	3.4.K
[20]	ICCAD	University of California at Santa Barbara	EUA	2005	3.4.K
[21]	Livro (Springer)	Universidade do Porto, INESC	Portugal	2009	3.4.L

## 4 Atividades de Pesquisa

### 4.1 Coordenação de projetos de pesquisa

O professor foi coordenador de 6 projetos individuais de pesquisa cujos méritos foram avaliados pelos Comitês de Ciência da Computação e Microeletrônica do CNPq. Além disso, o professor foi coordenador da equipe associada a um projeto de pesquisa cooperativo cujo mérito foi avaliado pela CAPES, conforme detalhado a seguir:

#### **DESERT: Desenvolvimento de Ferramentas para Sistemas Embarcados sob Restrições de Tempo Real**

Vigência: 23/11/2001 a 18/06/2004

Fomento: CNPq/APQ (475308/01-8) [\[Doc. 4.1.A\]](#)

Comitê: Ciência da Computação

#### **Modelagem, Síntese e Otimização de Arquiteturas para Sistemas Digitais**

Vigência: 01/08/1999 a 31/07/2001

Fomento: CNPq/PQ 1999 (300095/99-6), nível 2C [\[Doc. 4.1.B\]](#)

Comitê: Ciência da Computação

#### **OASIS: Modelagem, Síntese e Otimização de Arquiteturas para Sistemas Digitais**

Vigência: 01/08/2001 a 31/07/2003

Fomento: CNPq/PQ 2001 (300095/99-6 RN), nível 2C [\[Doc. 4.1.C\]](#)

Comitê: Ciência da Computação

#### **APISCE - Automação, Projeto e Integração de Sistemas Computacionais Embarcados**

Vigência: 01/03/2007 a 28/02/2010

Fomento: CNPq/PQ 2006 (300977/2006-9), nível 2 [\[Doc. 4.1.D\]](#)

Comitê: Microeletrônica

#### **APISCE2 - Automação, Projeto e Integração de Sistemas Computacionais Embarcados**

Vigência: 01/03/2010 a 28/02/2013

Fomento: CNPq/PQ 2009 (306654/2009-1), nível 2 [\[Doc. 4.1.E\]](#)

Comitê: Microeletrônica

#### **SoC - 4 - IoT: Entre a Nuvem e as Coisas: o impacto dos semicondutores na futura plataforma de TI**

Vigência: 01/03/2013 a 28/02/2016

Fomento: CNPq/PQ 2012 (03546/2012-3), nível 2 [\[Doc. 4.1.F\]](#)

Comitê: Microeletrônica

#### **Automação de Projeto de Sistemas Dedicados Usando uma Linguagem de Descrição de Arquiteturas**

Vigência: 17/12/2005 a 31/12/2010

Fomento: CAPES/PROCAD (0326054) [\[Doc. 4.1.G\]](#)

Ademais, o professor atuou como membro participante de vários projetos de pesquisa coordenados por outros professores. Eis alguns exemplos mais relevantes:

**INCT-NAMITEC – Instituto Nacional de Ciência e Tecnologia de Sistemas Micro e Nanoeletrônicos** (2011-2014) [Doc. 4.1.H]

Fomento: CNPq (573738/2008-4);

Coordenador: Jacobus Swart

**Tecnologias para Computação Ubíqua: do CMOS nanométrico aos sensores moleculares** (2007-2009) [Doc. 4.1.I]

Fomento: MCT/CNPq/CT - INFO nº 07/2007;

Coordenador: Carlos Galup Montoro

**Computação Omnivalente: dos limites do silício aos compiladores conscientes de ambiente e tecnologia** (2011-2014) [Doc. 4.1.J]

Fomento: MCT/CNPq nº 09/2010 PDI (559882/2010-6)

Coordenador: Carlos Galup Montoro

**BrazilIP** (2012-2015)

Fomento: CNPq;

Coordenadora: Edna Barros

## 4.2 Liderança e participação em grupos de pesquisa

O professor fundou em 2000 o grupo **Automação do Projeto de Sistemas Computacionais Embarcados - UFSC** [Doc. 4.2.A], do qual é até hoje o líder. Além disso, em 2008, o professor ajudou a fundar o grupo **Núcleo Interdepartamental de Microeletrônica (NIME) - UFSC** [Doc. 4.2.B], atualmente sob a liderança do professor José L. A. Guntzel, do qual hoje participa como pesquisador. Ambos os grupos estão cadastrados no Diretório dos Grupos de Pesquisa no Brasil e estão certificados pela instituição.

## 4.3 Orientação de iniciação científica

Um instrumento importante utilizado pelo professor para motivar estudos de pós-graduação foi a iniciação científica. Os seguintes alunos tiveram bolsa de iniciação científica sob a orientação do professor:

- Flávio de Carvalho Meurer (ago/2000-jul/2001)
- Felipe de Oliveira Klein (ago/2000-ago/2001)
- **Rafael Westphal** (ago/2009-março/2010) [Doc. 4.3.A]
- **Olav P. Henschel** (ago/2009-julho/2011) [Doc. 4.3.B e 4.3.C]
- Bruno Farias de Loreto (agosto/2010- julho/2011) [Doc. 4.3.D]
- **Gabriel Garcia Gava** (agosto/2011-julho/2013) [Doc. 4.3.E e 4.3.F]
- **Gabriel A. Gerber Andrade** (jan/2012-jul/2014) [Doc. 4.3.G, 4.3.H e 4.3.I]
- **Felipe de Azevedo Piovezan** (mai/2015-jul/2015) [Doc. 4.3.J]
- Marleson Graf (ago/2015 a jul/2016) [Doc. 4.3.K]

Cerca de **metade dos bolsistas de iniciação científica** (aqueles indicados em negrito) acabaram se tornando **alunos de mestrado** sob a orientação do professor. O ex-orientando Felipe de Oliveira Klein foi recomendado pelo professor para mestrado e doutorado na UNICAMP e teve importante papel em pesquisas colaborativas com aquela universidade, resultando em várias publicações em coautoria [KLE 07a] [KLE 07b] [KLE 07c] [KLE 09] [KLE 10].

#### 4.4 Distinção e premiações

##### **Distinções na produtividade em pesquisa**

A qualidade das atividades de pesquisa do professor foram periodicamente avaliadas por consultores *ad hoc* associados aos Comitês de Ciência da Computação e Microeletrônica do CNPq e mereceram a **concessão de 5 bolsas de produtividade em pesquisa** [Doc. 4.1.B, 4.1.C, 4.1.D, 4.1.E, 4.1.F] para amparar os projetos coordenados pelo professor (veja Seção 4.1), compreendendo uma vigência total de 13 anos de fomento ao longo de 17 anos desde seu doutorado (quando passou a ser elegível para bolsa de produtividade). Ou seja, **sua produtividade em pesquisa foi corroborada por seus pares durante cerca de 3/4 de seu período de elegibilidade.**

Em particular, a contribuição da pesquisa realizada sob sua orientação na área de síntese física mereceu **uma premiação e uma distinção internacionais**, como detalhado a seguir.

##### **Prêmio de 1º lugar no ICCAD 2015 Contest (*Incremental Timing-Driven Placement*)**

A equipe formada por Vinícius Livramento (seu orientando de doutorado), Chrystian Guth, Renan Netto, José Luís Guntzel e pelo próprio professor foi a **vencedora** naquela competição [Doc. 4.4.A] concorrendo com outras 42 equipes, oriundas de Taiwan, China Continental, Hong Kong, EUA e Brasil.

##### **Distinção de 5º lugar no ICCAD 2014 Contest (*Timing-Driven Placement*)**

A equipe formada por Vinícius Livramento (seu orientando de doutorado), Chrystian Guth, Renan Netto, José Luís Guntzel e pelo próprio professor concorreu naquela com outras 29 equipes, tendo sido classificada em **quinto lugar**. [Doc. 4.4.B]  
[http://cad\\_contest.ee.ncu.edu.tw/CAD-contest-at-ICCAD2014/problem\\_b/results/ICCAD2014\\_Contest\\_P2\\_Results.pdf](http://cad_contest.ee.ncu.edu.tw/CAD-contest-at-ICCAD2014/problem_b/results/ICCAD2014_Contest_P2_Results.pdf)

Houve também uma premiação nacional na área de prototipação em lógica programável:

##### **Prêmio de 3º lugar na 2ª Olimpíada Universitária Altera** [Doc. 4.4.C]

A equipe liderada pelo professor foi formada pelos alunos de graduação Luiz F. Penkal Santos e Carlos R. Tofoli Fernandes.

## 5 Atividades de Extensão

### 5.1 Divulgação do conhecimento

Para contribuir com a divulgação do conhecimento em sua área de pesquisa, o professor proferiu palestras na própria UFSC, ministrou cursos em escolas regionais e trabalhou na elaboração de um livro no âmbito internacional, como resumido a seguir:

#### **Embedded Systems Design Flow [Doc. 5.1.A]**

(Palestra com duração de 1 hora)

Data: 06 de outubro de 2004.

Evento: SECCOM 2004 – Semana de Cursos e Palestras da Computação

Local: Florianópolis, SC

#### **O Crescente Mercado Aberto a Egressos da Computação na Área de Microeletrônica [Doc. 5.1.B]**

(Palestra com duração de 2 horas)

Data: 06 de novembro de 2007.

Evento: SECCOM 2007 – Semana de Cursos e Palestras da Computação

Local: Florianópolis, SC

#### **Apresentação do LAPS [Doc. 5.1.C]**

(Palestra com duração de 1 hora)

Data: 03 de novembro de 2008.

Evento: SECCOM 2008 – Semana de Cursos e Palestras da Computação

Local: Florianópolis, SC

#### **A Gênese de um Trabalho Científico de Impacto Internacional [Doc. 5.1.D]**

(Palestra com duração de 1 hora)

Data: outubro de 2009.

Evento: SECCOM 2009 – Semana de Cursos e Palestras da Computação

Local: Florianópolis, SC

#### **A Síntese de Alto Nível na Automação do Projeto de Sistemas Computacionais**

(Minicurso com carga horária: 3 x 3,5 horas-aula) [Doc. 5.1.E]

Datas: 15, 17 e 19 de maio de 2000.

Evento: VIII Escola de Informática da SBC-Sul

Locais: Ijuí, RS, Tubarão, SC e Foz do Iguaçu, PR

#### **Noções Básicas de Síntese de Alto Nível**

(Minicurso com carga horária: 4 horas-aula) [Doc. 5.1.F]

Data: 31 de julho a 5 de agosto de 2000.

Evento: II Escola de Microeletrônica da SBC-Sul

Local: Torres, RS

#### **Electronic System Level Design: An Open-Source Approach**

(Elaboração de livro científico internacional com carga de 240 horas)

Período: 25/Maio/2009 a 24/Maio/2010 ) [Doc. 5.1.G]

Publicado em 2011 pela Editora Springer [Doc. 5.1.H]

## 5.2 Organização de eventos

Além de ter participado de vários Comitês de Programa, o professor contribuiu também na **organização** de eventos:

**Presidente da Sub-Comissão Organizadora de Tutoriais (Tutorials Chair) do SBCCI 2005 [Doc. 5.2.A e 5.2B]**

Evento: Simpósio Brasileiro de Concepção de Circuitos Integrados  
Local e Data: Florianópolis, setembro de 2005

**Membro da Comissão Organizadora Local do *Chip on the Island* 2005 [Doc. 5.2.B]**

Eventos simultâneos: Simpósio Brasileiro de Microeletrônica (SBMICRO 2005), Simpósio Brasileiro de Concepção de Circuitos Integrados (SBCCI 2005) e 5th *Microelectronics Students Forum* (SFORUM 2005)  
Local e Data: Florianópolis, setembro de 2005

**Membro da Comissão Organizadora da EMICRO 2002 [Doc. 5.2.C]**

Evento: Escola Regional de Microeletrônica da SBC-Sul  
Local e data: Florianópolis, 2002

## 5.3 Participação em eventos

O professor foi **apresentador (speaker)** de cinco trabalhos **em duas das conferências de maior prestígio** em sua área de pesquisa:

**36th *Design Automation Conference* (DAC 1999)**

Palestra: apresentação oral do trabalho [SAN 99a]  
Local e data: New Orleans, LA, junho de 1999 [Doc. 5.3.A ]

**46th *Design Automation Conference* (DAC 2009)**

Palestra: apresentação oral do trabalho [MAR 09]  
Local e data: San Francisco, CA, julho de 2009 [Doc. 5.3.B]

***Design Automation & Test in Europe Conference* (DATE 1999)**

Palestra: apresentação oral do trabalho [SAN 99b]  
Local e data: Munique, Alemanha, 1999 [Doc. 5.3.C]

***Design Automation & Test in Europe Conference* (DATE 2012)**

Palestra: apresentação oral do trabalho [RAM 12]  
Local e data: Dresden, Alemanha, março de 2012 [Doc. 5.3.D]

***Design Automation & Test in Europe Conference* (DATE 2013)**

Palestra: apresentação oral do trabalho [FRE 13a]  
Local e data: Grenoble, França, março de 2013 [Doc. 5.3.E]

Além disso, foi *speaker* em vários outros eventos, como por exemplo:

### 19th IEEE International Conference on Electronics, Circuits, and Systems

Palestras: apresentações orais dos trabalhos [FRE 12b] e [WES 12]

Local e data: Sevilha, Espanha, dezembro de 2012 [Doc. 5.3.F]

Como resultado natural de seu envolvimento em pesquisa, o professor participou de inúmeros eventos científicos como ouvinte. Por exemplo, **participou regularmente de eventos para interagir com a comunidade científica nacional**. A Tabela 8.1 mostra uma lista não exaustiva de eventos nacionais de que participou como ouvinte.

**Tabela 8.1 – Amostra de sua participação como ouvinte em eventos nacionais**

Evento	Local	Ano	Doc
Chip in Sampa	São Paulo, SP	2003	[Doc. 5.3.G]
Chip on the Reefs	Porto de Galinhas, PE	2004	[Doc. 5.3.H]
Chip on the Island	Florianópolis, SC	2005	[Doc. 5.3.I]
Chip in Rio	Rio de Janeiro, RJ	2007	[Doc. 5.3.J]
Chip in Pampa	Gramado, RS	2008	[Doc. 5.3.K]
Chip on the Dunes	Natal, RN	2009	[Doc. 5.3.L]
WTR/SBRC	Gramado, RS	2004	[Doc. 5.3.M]

O professor também participou como ouvinte de **eventos para interagir com a comunidade latino-americana e ibero-americana**, como por exemplo:

**Tabela 8.2 – Amostra de sua participação em eventos latino/ibero-americanos**

Evento	Local	Ano	Doc
Artist2 South-American School	Florianópolis, SC	2008	[Doc. 5.3.N]
IX Workshkop Iberchip	Havana, Cuba	2003	[Doc. 5.3.O]
XI Workshkop Iberchip	Salvador, BA	2005	[Doc. 5.3.P]

Finalmente, o professor procurou participar como ouvinte de **eventos internacionais** dependendo da disponibilidade de custeio, como mostra a Tabela 8.3.

**Tabela 8.3 – Amostra de sua participação em eventos internacionais**

Evento	Local	Ano	Doc
36 <sup>th</sup> Design Automation Conference	New Orleans	1999	[Doc. 5.3.A]
41 <sup>st</sup> Design Automation Conference	San Diego	2004	[Doc. 5.3.V]
43 <sup>rd</sup> Design Automation Conference	San Francisco	2006	[Doc. 5.3.Q]
46 <sup>th</sup> Design Automation Conference	San Francisco	2009	[Doc. 5.3.B]
50 <sup>th</sup> Design Automation Conference	Austin	2013	[Doc. 5.3.R]
European Design Automation Conference	Paris	1994	[Doc. 5.3.X]
European Design Automation Conference	Paris	1995	
European Design Automation Conference	Paris	1996	
Design Automation & Test in Europe	Munich	1999	[Doc. 5.3.C]
Design Automation & Test in Europe	Dresden	2012	[Doc. 5.3.D]
Design Automation & Test in Europe	Grenoble	2013	[Doc. 5.3.E]
IEEE/ACM ICCAD	San Jose	1996	[Doc. 5.3.Y]
9 <sup>th</sup> IEEE/ACM ISSS	La Jolla	1996	[Doc. 5.3.Z]
10 <sup>th</sup> IEEE/ACM ISSS	Antwerp	1997	
IEEE ISVLSI	Porto Alegre, RS	2003	[Doc. 5.3.S]
18th ICECS	Beirute, Líbano	2011	[Doc. 5.3.T]
19th ICECS	Sevilha, Espanha	2012	[Doc. 5.3.U]

## 5.4 Revisão e arbitragem de produção intelectual

O professor trabalhou na revisão de inúmeros trabalhos submetidos a eventos científicos nacionais e internacionais. No âmbito nacional, por exemplo, participou regularmente como membro do Comitê de Programa do evento SBCCI; no âmbito internacional, atuou várias vezes como revisor do ACM/IEEE DAC. Ao invés de apresentar uma lista exaustiva, a Tabela 5.4.2 mostra apenas algumas das contribuições nesse tipo de atividade.

**Tabela 5.4.2 – Amostra de revisões de trabalhos para eventos científicos**

	Data	Acrônimo	Evento	Doc.
1	04/2010	WSE 2010	I Workshop de Sistemas Embarcados	5.4.A
2	01/2011	DAC 2011	IEEE/ACM 48 <sup>th</sup> Design Automation Conference	5.4.B
3	12/2015	LASCAS 2016	7 <sup>th</sup> IEEE Latin American Symp. on Circuits & Systems	5.4.C

## 5.5 Consultoria para órgãos de fomento

O professor atuou em consultoria na elaboração de pelo menos **28 pareceres *ad hoc* para órgãos de fomento à pesquisa**, conforme mostra a Tabela 5.5.1.

**Tabela 5.5.1 – Pareceres *ad hoc* para órgãos de fomento**

	Data	Órgão	Processo	Chamada	Doc.
1	04/10/1999	CNPq	300561/99-7	PQ	5.5.A
2	19/07/2000	CNPq	468850/2000-7	APQ	5.5.B
3	20/07/2000	CNPq	468301/2000-3	APQ	5.5.C
4	17/10/2000	CNPq	300940/00-9	PQ	5.5.D
5	07/05/2001	CNPq	300472/01-3	PQ	5.5.E
6	29/04/2002	CNPq	520091/96-5	AI	5.5.F
7	25/09/2002	CNPq	305111/2002-7	PQ	5.5.G
8	09/10/2002	CNPq	303622/2002-4	PQ	
9	09/05/2003	CNPq	301165/2003-3	PQ	
10	02/05/2003	CNPq	303270/2003-9	PQ	
11	02/05/2003	CNPq	478753/2003-9	Universal	
12	03/09/2007	CNPq	307750/2007-8	PQ	
13	09/10/2007	CNPq	481791/2007-8	Universal	
14	09/10/2007	CNPq	484654/2007-1	Universal	
15	09/10/2007	CNPq	481713/2007-7	Universal	
16	26/06/2008	CNPq	572095/2008-2	06/2008	
17	09/10/2008	CNPq	300879/2008-3	PQ	5.5.H
18	09/10/2008	CNPq	303497/2008-4	PQ	
19	10/10/2008	CNPq	302965/2008-4	PQ	
20	01/10/2008	CNPq	303870/2008-7	PQ	
21	01/10/2009	CNPq	312485/2009-3	PQ	
22	18/07/2012	CNPq	485655/2012-8	Universal	
23	04/09/2012	CNPq	304554/2012-0	PQ	
24	03/06/2013	CNPq	473823/2013-6	Universal	
25	03/06/2013	CNPq	482432/2013-6	Universal	
26	27/08/2013	CNPq	303993/2013-8	PQ	
27	28/08/2014	CNPq	309933/2014-5	PQ	5.5.I
28	06/04/2015	CAPES	3942-15-5	AEX	5.5.J

## 5.6 Envolvimento na formulação de políticas públicas

O professor participou do **Instituto de Estudos Europeus no Brasil (IBE)**, um consórcio reunindo 8 universidades brasileiras (USP, UNICAMP, UNESP, UFMG, UFSC, UFG, UFPA e UFPI) e 7 instituições europeias: *Ecole Nationale d'Administration* (ENA-France), Universidade do Porto (UP-Portugal), *Université Libre de Bruxelles* (ULB-Bélgique), *Brunel University* (BRUNEL - England), *Università degli Studi di Roma la Sapienza* (La Sapienza - Itália), *Karlstads Universitet* (KAU-Sueden), *Freie Universität Berlin* (FU-Berlin-Germany).

A missão desse consórcio é “a de contribuir para enfrentar os desafios de desenvolvimento do Brasil, melhorando as políticas e programas nacionais correspondentes” [Doc. 5.6.A]. Assim, ao desempenhar seus papéis no âmbito do IBE, o professor envolveu-se na formulação de políticas públicas, especialmente na prospecção de oportunidades de convênios bilaterais envolvendo universidades europeias com recursos administrados pela *European Commission*. Eis os papéis que realizou no âmbito do IBE:

### **Responsável local pelas atividades de pesquisa do Instituto de Estudos Europeus no Brasil (IBE) e contato local na área de Tecnologias [Doc. 5.6.B]**

Período: 29/09/2011 a 28/09/2012

Carga: 8 horas semanais

## 5.7 Desenvolvimento tecnológico industrial

O professor atuou **como coordenador de uma série de projetos em parceria com a empresa Motorola Industrial do Brasil durante 9 anos sucessivos**. O objetivo final desses projetos era promover o desenvolvimento tecnológico industrial, através do desenvolvimento de software dedicado ao teste de telefones celulares. Esses projetos foram amparados por recursos advindos da Lei de Informática com base na noção de renúncia fiscal. Eles resultaram na participação da equipe da UFSC na rede colaborativa conhecida como **Brazil Test Center (BTC)** [Doc. 5.6.A], junto com as equipes da própria Motorola, do Instituto de Pesquisas Eldorado (IPE) e do Centro de Estudos Avançados do Recife (CESAR), como detalhado a seguir:

### **Membro da Comissão para Elaboração do Projeto de Capacitação Tecnológica PCT-SW/Motorola-UFSC**

[Doc. 5.7.A]

Período: 19/12/1999 a 31/12/2000

### **Coordenador do Estágio Remoto do Projeto de Capacitação Tecnológica PCT-SW/Motorola-UFSC**

[Doc. 5.7.B]

Período: 01/01/2001 a 31/12/2001

**Coordenador do Projeto de Desenvolvimento de Software Motorola-UFSC denominado *Custom Simulators***

[Doc. 5.7.C]

Período: 01/04/2002 a 31/08/2002

**Coordenador do Projeto de Desenvolvimento de Software Motorola-UFSC denominado *UI/UIS Test Automation***

[Doc. 5.7.D, 5.7.E, 5.7.F, 5.7.G, 5.7.H]

Período: 26/08/2002 a 31/01/2005

**Coordenador do Projeto de Desenvolvimento de Software Motorola-UFSC denominado *Test Automation***

[Doc. 5.7.I, 5.7.J, 5.7.K, 5.7.L, 5.7.M, 5.7.N]

Período: 01/02/2005 a 31/01/2009

No projeto *UI/UIS Test Automation*, por exemplo, o professor coordenou uma equipe composta por mais dois professores (que o auxiliaram na gestão financeira e técnica) e 14 alunos de graduação e pós-graduação (atuando como desenvolvedores de software), conforme relatórios submetidos periodicamente ao MCT para acompanhamento de uso de recursos [Doc. 5.7.O].

Como os estudantes de pós-graduação envolvidos foram remunerados através de bolsas de mestrado, esses projeto **contribuíram para o fomento à pós-graduação**, representando uma alternativa importante diante da bastante restrita cota de bolsas institucionais historicamente disponibilizadas ao PPGCC.

## 5.8 Premiações

A rede colaborativa BTC, da qual a equipe coordenada pelo professor foi parte integrante, recebeu os **prêmios de inovação** descritos a seguir:

**Prêmio Excelência em P&D da revista Anuário Informática Hoje 2006**

[Doc. 5.8.A]

**Vencedora na Região Sudeste do Prêmio FINEP de Inovação Tecnológica 2006**

Classificação: 1º lugar na etapa regional, categoria Processo

[Doc. 5.8.B]

**Menção Honrosa no Prêmio FINEP de Inovação Tecnológica 2006**

Classificação: 2º lugar na etapa nacional, categoria Processo

[Doc. 5.8.C]

O último prêmio foi entregue pelo então Vice-Presidente da República à coordenadora da rede, acompanhada de representantes de todas as equipes envolvidas, incluindo o professor.

## 6 Atividades Administrativas

### 6.1 Colegiados de Graduação

O professor participou **durante um período de 11 anos** (praticamente ininterruptos) como membro **titular** do Colegiado do Curso de Bacharelado em Ciências da Computação. Além disso, no início de sua carreira, ele já havia contribuído como suplente daquele Colegiado, tendo sido também representante de seu departamento no Colegiado do Curso de Física, como detalhado a seguir:

#### **Membro Titular do Colegiado do Curso de Bacharelado em Ciência da Computação**

Mandato: de 01/12/1999 a 30/11/2001 [Doc. 6.1.A]

Mandato: de 28/01/2002 a 28/01/2004 [Doc. 6.1.B]

Mandato: de 02/04/2004 a 01/04/2006 [Doc. 6.1.C]

Mandato: de 10/05/2006 a 09/05/2008 [Doc. 6.1.D]

Mandato: de 10/05/2008 a 25/08/2009 [Doc. 6.1.E]

Mandato: de 25/08/2009 a 24/08/2011 [Doc. 6.1.F]

#### **Membro Titular do Colegiado do Curso de Física**

Mandato: de 13/03/2000 a 25/02/2001 [Doc. 6.1.G]

Mandato: de 25/02/2001 a 25/02/2003 [Doc. 6.1.H]

#### **Membro Suplente do Colegiado do Curso de Graduação em Física**

Mandato: de 18/02/2002 a 17/02/2004 [Doc. 6.1.I]

#### **Membro Suplente do Colegiado do Curso de Bacharelado em Ciência da Computação**

Mandato: de 19/11/1993 a 18/11/1995 [Doc. 6.1.J]

### 6.2 Colegiados de Pós-Graduação

O professor foi membro do Colegiado do PPGCC da UFSC por 5 mandatos consecutivos (4 deles como titular), compreendendo um **período de 11 anos**, como detalhado a seguir:

#### **Membro Titular do Colegiado do Curso de Pós-Graduação em Ciência da Computação**

Mandato: de 20/12/2001 a 19/12/2003 [Doc. 6.2.A]

Mandato: de 20/12/2003 a 19/12/2005 [Doc. 6.2.B]

Mandato: de 15/04/2008 a 14/04/2010 [Doc. 6.2.C]

Mandato: de 14/05/2010 a 14/05/2012 [Doc. 6.2.D]

## **Membro Suplente do Colegiado do Curso de Pós-Graduação em Ciência da Computação**

Mandato: de 11/02/2006 a 10/02/2008 [Doc. 6.2.E]

### 6.3 Supervisão de laboratório

O professor fundou o Laboratório de Automação do Projeto de Sistemas (LAPS), cuja denominação foi posteriormente alterada para **Embedded Computing Lab** (ECL). Tem sido seu supervisor oficial desde 01/06/2003 até a presente data [Doc. 6.3.A, 6.3.B, 6.3.C].

Foi o referido laboratório que abrigou a grande maioria dos orientandos listados nas Seções 2.1 a 2.3 para a execução dos projetos de pesquisa descritos na Seção 4.

### 6.4 Principais contribuições

No Colegiado do Curso de Bacharelado em Ciências da Computação, sua principal contribuição foi na **implementação da reforma curricular** que deu origem ao currículo vigente a partir de 2007.1, principalmente na atualização e otimização do conteúdo programático das disciplinas de Eletrônica, Sistemas Digitais e Arquitetura de Computadores (como já foi exemplificado na Seção 1.1).

Uma das contribuições importantes do professor como membro do Colegiado do PPGCC foi na **reformulação do Regulamento vigente em 2009**. O professor foi um dos reformuladores do novo processo de distribuição de bolsas de estudo [Doc. 6.4.A]. Além disso, participou da **Comissão de Bolsas** para os anos letivos de 2008, 2009 e 2010 [Doc. 6.4.B, 6.4.C, 6.4.D].

## 7 Participação em Bancas

Como a implantação efetiva do doutorado no PPGCC foi tardia (2012), a maioria das bancas de qualificação e defesa de doutorado de que participou foram **externas à UFSC** concentrando-se sobretudo na UNICAMP e na UFRGS.

### 7.1 Doutorado

O professor participou de **7 bancas de doutorado** não envolvendo orientandos próprios, como mostra a Tabela 7.1. Além disso, o professor presidiu uma banca de seu próprio orientando de doutorado [Doc. 7.1.H].

**Tabela 7.1 – Bancas de doutorado**

Título	Doutor	Ano	Doc.
ArchC: Uma Linguagem de Descrição de Arquiteturas	<b>Sandro Rigo</b> (UNICAMP, IC)	2004	7.1.A
Simulação Compilada para Arquiteturas Descritas em ArchC	Marcus Bartholomeu (UNICAMP, IC)	2005	7.1.B
T&D-Bench – Explorando o Espaço de Projeto de Processadores em Ensino e em Pesquisa	Sandro Neves Soares (UFRGS, II)	2005	7.1.C
Otimizações para Acesso à Memória em Tradução Binária Dinâmica	Wesley Attrot (UNICAMP, IC)	2008	7.1.D
Escalonamento Baseado em Intervalo de Tempo	Fábio R. de la Rocha (UFSC, PPGEEL)	2008	7.1.E
Técnicas Avançadas de Modelagem, Análise e Otimização de Potência em Sistemas Digitais	<b>Felipe Vieira Klein</b> (UNICAMP, IC)	2009	7.1.F
Metodologias de Verificação e Análise de Modelos de Plataformas em Alto Nível de Abstração	<b>Bruno de C. Albertini</b> (UNICAMP, IC)	2011	7.1.G

### 7.2 Qualificação de doutorado

O professor participou de **6 bancas de qualificação de doutorado** não envolvendo orientandos próprios, como mostra a Tabela 7.2. Além disso, o professor presidiu uma banca de qualificação de seu próprio orientando de doutorado [Doc. 7.2.G].

**Tabela 7.2 – Bancas de qualificação de doutorado**

Título	Doutorando	Ano	Doc.
O Reuso de Valores em uma Arquitetura Superescalar com Predicação Dinâmica de Instruções	Tatiana G. S. dos Santos (UFRGS, II)	2002	7.2.A
Simulação Compilada para Arquiteturas Descritas em ArchC	Marcus Bartholomeu (UNICAMP, IC)	2004	7.2.B
Análise e Otimização de Potência de SoCs Heterogêneos	<b>Felipe Vieira Klein</b> (UNICAMP, IC)	2007	7.2.C
Introspecção de Plataformas de SoC Usando Reflexão Computacional	<b>Bruno C. Albertini</b> (UNICAMP, IC)	2010	7.2.D
Metodologias para Aceleração de Simuladores em Nível de Sistema em Estações de Trabalho Multiprocessadas	Liana D. Duenha (UNICAMP, IC)	2012	7.2.E
Técnicas de Compilação para Arquitetura Determinista com Foco em Aplicações de Tempo Real	Andreu Carminati (UFSC, PGEAS)	2015	7.2.F

### 7.3 Mestrado

O professor participou de **14 bancas de mestrado** não envolvendo orientandos próprios, cerca de **40% delas externas à UFSC**, como mostra a Tabela 7.3. Além disso, o professor participou de **19 bancas correspondentes às defesas de seus próprios (co)orientandos** de mestrado [Doc. 7.3.K, 2.2.A, 2.2.B].

**Tabela 7.3 – Bancas de mestrado**

<b>Título</b>	<b>Mestre</b>	<b>Ano</b>	<b>Doc.</b>
Projeto e Prototipação do Protocolo de Acesso ao Meio em Redes Ethernet	Delfim Luiz Torok (PUCRS, PPGCC)	2001	7.3.A
Escalonamento de Instruções em Arquiteturas VLSI Particionadas Explorando Bypassing de Operandos	Márcio de O. Buss (UNICAMP, IC)	2001	7.3.B
Blade: Um Editor de Esquemáticos Hierárquico voltado à Colaboração	Lisane B. de Brisolará (UFRGS, II)	2002	7.3.C
Projeto Cooperativo no Ambiente Cave Baseado em Espaço Compartilhado de Objetos	Sandro Sawicki (UFRGS, II)	2002	7.3.D
PowerSC: Uma Extensão de SystemC para a Captura de Atividade de Transição	<b>Felipe Vieira Klein</b> (UNICAMP, IC)	2005	7.3.E
Um Modelo Eficiente do Transistor MOS para o Projeto de Circuitos VLSI	Osmar Franca Siebel (UFSC, PPGEEL)	2007	7.3.G
Memórias Transacionais: Prototipagem e Simulação de Implementações em Hardware e uma Caracterização para o Problema de Gerenciamento de Contenção em Software	Fernando Kronbauer (UNICAMP, IC)	2008	7.3.H
Uma Abordagem para Modelagem e Verificação de Protocolos Síncronos de Barramentos de Comunicação	Ricardo Bedin França (UFSC, PPGEAS)	2008	7.3.I
Um modelo para o cálculo do pior caso exato do atraso de transmissão de fluxos esporádicos na rede AFDX usando programação matemática	Leonardo de M. Malta (UFSC, PPGEAS)	2012	7.3.J
Um Ambiente Baseado em Componentes para Desenvolvimento de Software de Sistemas Embutidos	Silvana Madeira A. Dal-Bó (UFSC, PPGCC)	2004	7.3.K
MOSVIEW: Uma Ferramenta Gráfica de Auxílio ao Projeto de Circuitos Analógicos MOS	Cátia dos Reis Machado (UFSC, PPGCC)	2005	7.3.F 7.3.K
Sizing Discreto Baseado em Relaxação Lagrangeana para Minimização de Leakage em Circuitos Digitais	Vinícius dos S. Livramento (UFSC, PPGCC)	2013	7.3.K
Análise do Impacto de PEL Decimation na Codificação de Vídeos de Alta Resolução	Ismael Seidel (UFSC, PPGCC)	2014	7.3.K
Classificação Automática de Modulações Digitais Usando Histogramas e Máquinas de Vetores de Suporte	Edson Sorato (UFSC, PPGCC)	2014	7.3.K

A participação em bancas externas induziu a interação com outros grupos de pesquisa. Isso muitas vezes resultou em pesquisas colaborativas, cuja produção já foi aqui reportada. As Tabelas 7.1 a 7.3 destacam em negrito os nomes dos candidatos que acabaram se tornando parceiros de pesquisa e, conseqüentemente, coautores de parte da produção intelectual do professor.

## 7.4 Concursos

O professor participou de **4 bancas de concursos públicos**. Três delas denotam o **empenho do professor em suprir a área de Arquitetura de Computadores com mais docentes**, pois não houve concurso algum naquela área durante 12 anos (o último foi em 1992, justamente aquele em que o próprio professor havia sido aprovado). Foram necessários **3 concursos sucessivos para se obter a posse de um professor** para a área. Além desse esforço, o professor também contribuiu com o recém-implantado curso de Engenharia Eletrônica da UFSC, ao participar de uma banca para professor do Departamento de Engenharia Elétrica. Suas participações estão listadas abaixo:

**Presidente de Banca de Concurso para Professor Adjunto** (março de 2004)

Edital n. 072/DRH/2003

Área: Arquitetura de Computadores [\[Doc. 7.4.A\]](#)

Departamento: Informática e Estatística, UFSC

**Presidente de Banca de Concurso para Professor Adjunto** (dezembro de 2004)

Edital n. 078/DRH/2003

Área: Arquitetura de Computadores [\[Doc. 7.4.B\]](#)

Departamento: Informática e Estatística, UFSC

**Presidente de Banca de Concurso para Professor Adjunto** (agosto de 2006)

Edital n. 026/DDPP/2006

Área: Arquitetura de Computadores [\[Doc. 7.4.C, 7.4.D\]](#)

Departamento: Informática e Estatística, UFSC

**Membro Titular de Banca de Concurso para Professor Adjunto** (junho de 2010)

Edital n. 020/DDPP/2010

Área: Circuitos Eletrônicos Digitais [\[Doc. 7.4.E\]](#)

Departamento: Engenharia Elétrica, UFSC

## 8 Atividades de Formação

Enquanto professor assistente, o professor afastou-se do país para realizar seu doutorado na *Eindhoven University of Technology*, nos Países Baixos, entre 01/09/1994 e 15/01/1999 [Doc. 8.A, 8.B, 8.C], sob a orientação do prof. Jochen Jess, renomado pesquisador na área de EDA.

Sua tese de doutorado, publicada na forma de livro [SAN 98a], foi aprovada, tendo seu diploma sido emitido e traduzido [Doc. 8.D]. A validade nacional do diploma foi reconhecida pela UFRGS sendo o título **equivalente ao de Doutor em Ciência da Computação** [Doc. 8.E].

Sua banca de doutorado foi composta por renomados pesquisadores na área de EDA, como por exemplo:

- Franck Cathoor (IMEC, Bélgica)
- Rolf Ernst (Technische Universität Braunschweig, Alemanha)
- Jef van Meerbergen (Philips, Holanda).

## 9 Conclusões e Perspectivas

Este memorial mostra que o professor distinguiu-se nas atividades de ensino (homenagens de metade das turmas de formandos desde 2001) e foi premiado em atividades de orientação (em dois concursos de dissertações). Suas atividades de produção intelectual resultaram em um livro internacional e em publicações citadas em periódicos altamente qualificados (IEEE TCAD e TC, ACM TODAES e CSUR), em eventos prestigiosos (IEEE/ACM DAC, ASP-DAC, DATE, ICCAD, ISSS), em livros de impacto internacional e em uma patente. A qualidade de sua pesquisa foi corroborada por seus pares no âmbito nacional (através da concessão de bolsas CNPq/PQ durante 3/4 de seu período de elegibilidade) e obteve premiações internacionais (5º lugar no ICCAD Contest em 2014 e 1º lugar em 2015). Dentre suas variadas atividades de extensão, destaca-se a promoção de desenvolvimento tecnológico industrial, através da implantação e coordenação de uma das equipes do consórcio *Brazil Test Center*, o qual recebeu prêmio de excelência em P&D (Anuário Informática 2006) e prêmios de inovação (1º lugar na Região Sudeste e 2º lugar Nacional do Prêmio FINEP de Inovação Tecnológica 2006, na categoria Processo). Suas atividades administrativas concentraram-se na participação de Colegiados de Graduação e Pós-Graduação durante 11 anos praticamente ininterruptos. Além disso, o professor interagiu com outros grupos de pesquisa da UFSC, da UFRGS e da UNICAMP através de participação em 27 bancas (mestrado, qualificação e doutorado), as quais não envolveram seus orientandos ou coorientandos. Finalmente, sua persistência em viabilizar a expansão do número de professores na área de Arquitetura de Computadores no INE traduziu-se em sua participação como presidente de banca de três concursos públicos sucessivos na área, além de ter também auxiliado na implantação do então nascente curso de Engenharia Eletrônica da UFSC.

O professor sempre procurou salvaguardar a qualidade de suas atividades de ensino (como parecem comprovar as frequentes homenagens que lhes prestaram os alunos). Entretanto, para que a abrangência de suas atividades pudesse incluir pesquisa e extensão preservando a qualidade dos resultados, o professor teve que adotar um foco principal em algumas fases de sua carreira. A pesquisa foi seu foco principal durante seu afastamento para doutorado e nos primeiros anos após seu retorno (1994 a 2000). Em seguida, para absorver o impacto de implantação na UFSC de um programa de desenvolvimento tecnológico e industrial pioneiro, seu foco passou a ser a extensão (2001 a 2006). Vencido o esforço inicial de implantação, sem prejuízo da continuidade de suas atividades de extensão, a pesquisa pôde voltar a ser seu foco principal, inicialmente através de um modelo de pesquisa colaborativa (2007 e 2008) e, depois, através de um modelo de pesquisa autônoma (2009 até hoje), sem excluir o modelo colaborativo.

O professor pretende passar a atuar como orientador de doutorado no PPGCC a partir de 2016, além de manter-se como orientador de doutorado no PGEAS. Isto deverá ampliar seu envolvimento na orientação de doutorandos, que foi reprimido por restrições institucionais (já explicadas). Embora tais restrições tenham limitado sua produtividade, o professor empenhou-se em preservar a qualidade de sua produção através de seu envolvimento direto na pesquisa juntamente com seus mestrados (por exemplo, três deles publicaram nos eventos IEEE/ACM DAC e DATE, onde a maioria das publicações têm origem em doutorandos).

Apoiando-se na autonomia e na massa crítica de um maior número de doutorandos, o professor pretende ampliar suas pesquisas e espera aumentar substancialmente suas publicações em periódicos. Ademais, pretende ampliar e formalizar cooperação com três grupos de pesquisa no exterior (sendo que com os dois primeiros já mantém cooperação informal):

- *Institute of Computer and Network Engineering, Technische Universität Braunschweig*, Alemanha, coordenado pelo Prof. Dr.-Ing. Rolf Ernst, para onde enviou um ex-aluno de graduação (Leonardo Ecco) e um ex-aluno de mestrado (Eberle Rambo), atualmente lá desenvolvendo seus estudos de doutorado.
- *Design Automation Laboratory, University of Texas at Austin, USA*, coordenado pelo Professor David Z. Pan, para onde enviou um aluno de doutorado em estágio sanduíche (Vinícius Livramento) até agosto de 2016.
- *Groupe Corse (Compiler Optimization and Runtime Systems), Université de Grenoble-Alpes*, coordenado pelo Prof. Jean-François Méhaut, inicialmente através do estágio sanduíche, previsto para 2018, de um aluno de doutorado recentemente selecionado (Felipe Teixeira).

## 10 Referências Bibliográficas

Esta seção enumera as **publicações mais relevantes** de (co)autoria do professor no período relatado.

- [AZA 03a] AZAMBUJA, R. X.; SANTOS, L.C.V. Global Scheduling and Register Allocation Based on Predicated Execution. In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), Bangkok, 2003. **Proceedings**. IEEE, 2003. p. 232-235.
- [AZA 03b] AZAMBUJA, R. X.; KLEIN, F.V.; MEURER, F. C.; SANTOS, L.C.V. Towards Global Scheduling and Register Allocation Using Predicated Execution, In: WORKSHOP IBERCHIP, 9<sup>th</sup>, Havana, 2003. **Proceedings**.
- [AZA 03c] AZAMBUJA, R. X. ; FERRARI, D. J.; SANTOS, L.C.V. Automatic Exploration Approach for Scheduling and Register Optimization in High-Level Synthesis, IX In: WORKSHOP IBERCHIP, 9<sup>th</sup>, Havana, 2003. **Proceedings**.
- [BAL 07] BALDASSIN, Alexandro ; CENTODUCATTE, Paulo ; RIGO, Sandro ; CASAROTTO, Daniel ; SANTOS, L. C. V. ; SCHULTZ, Max ; FURTADO, Olinto José Varela . Automatic Retargeting of Binary Utilities for Embedded Code Generation. In: IEEE COMPUTER SOCIETY ANNUAL SYMPOSIUM ON VLSI (ISVLSI), 2007, Porto Alegre. **Proceedings**. Piscataway, NJ, USA : IEEE Computer Society Conference Publishing Services, 2007. p. 253-258.
- [BAL 08] BALDASSIN, Alexandro ; CENTODUCATTE, Paulo ; RIGO, Sandro ; CASAROTTO, Daniel ; SANTOS, L. C. V. ; SCHULTZ, Max ; FURTADO, Olinto Jose Varela . An open-source binary utility generator. **ACM Transactions on Design Automation of Electronic Systems**, v. 13, p. 27, 2008.
- [BAL 10] BALDASSIN, A.; CENTODUCATTE, P.; SANTOS, L. Retargetable Binary Tools. In: RIGO, S., AZEVEDO, R; SANTOS, L., eds. **Electronic System Level Design: An Open-Source Approach**. Dordrecht: Springer, 2011, cap.6, p.99-114.
- [CAR 07a] CARLOMAGNO FILHO, José Otávio ; SANTOS, Luiz Fernando Penkal ; SANTOS, L. C. V. An Automatically-Retargetable Time-Constraint-Driven Instruction Scheduler for Post-Compiling Optimization of Embedded Code. **Lecture Notes in Computer Science**, 4599, SAMOS 2007, p.86-95. Berlin Heidelberg: Springer-Verlag, 2007. (Trabalho apresentado no INTERNATIONAL WORKSHOP ON SYSTEMS, ARCHITECTURES, MODELING, AND SIMULATION, VII, 2007, Samos).
- [CAR 07b] CARLOMAGNO FILHO, José Otávio ; SANTOS, Luiz Fernando Penkal ; SANTOS, L. C. V. A Retargetable Embedded Code Scheduler for SoC Design Space Exploration Under Real-Time Constraints. In: IEEE INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS (MWSCAS), 50<sup>th</sup>, 2007, Montreal. **Proceedings**. IEEE, p. 233-236.
- [CAR 07c] CARLOMAGNO FILHO, José Otávio ; SANTOS, Luiz Fernando Penkal ; SANTOS, L. C. V. A Retargetable Instruction Scheduler for Embedded Code Optimization under Real-Time Constraints. In: WORKSHOP ON REAL-TIME SYSTEMS (WTR), 9<sup>th</sup>, 2007, Belém, PA. **Proceedings**. SBC, 47-54.

- [CAS 06a] CASAROTTO, D. C.; SANTOS, L.C.V. Automatic Link Editor Generation for Embedded CPU Cores. In: INTERNATIONAL IEEE-NEWCAS CONFERENCE, 4<sup>th</sup>, Gatineau, Canadá, 2006. **Proceedings**. IEEE, p. 121-124.
- [CAS 06b] CASAROTTO, D. C.; SANTOS, L.C.V. Automatic Link Editor Generation for Embedded CPU Cores. In: WORKSHOP IBERCHIP, 12<sup>th</sup>, San Jose, Costa Rica, 2006. **Proceedings**. p. 246-249.
- [FER 03] FERRARI, D. J.; AZAMBUJA, R. X .; SANTOS, L.C.V. Aplicação de Loop Pipelining e Loop Unrolling à Síntese de Alto Nível. In: WORKSHOP IBERCHIP, 9<sup>th</sup>, Havana, 2003. **Proceedings**.
- [FRE 12a] FREITAS, L.S.; ANDRADE, G.A.G.; SANTOS, L. C. V. Efficient verification of out-of-order behaviors with relaxed scoreboards. In: IEEE INTERNATIONAL CONFERENCE ON COMPUTER DESIGN (ICCD), 30<sup>th</sup>, 2012. **Proceedings**.
- [FRE 12b] FREITAS, L.S.; ANDRADE, G.A.G. ; SANTOS, L.C.V. A template for the construction of efficient checkers with full verification guarantees. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS (ICECS), 19<sup>th</sup>, Sevilha, 2012. **Proceedings**. IEEE, p. 280-283.
- [FRE 13] FREITAS, L. RAMBO, E., SANTOS, L.C.V. On-the-fly Verification of Memory Consistency with Concurrent Relaxed Scoreboards. In: DESIGN, AUTOMATION, AND TEST IN EUROPE CONFERENCE (DATE), Grenoble, 2003. **Proceedings**. IEEE, p.631-636.
- [GUT 15] GUTH, C. ; LIVRAMENTO, V. ; NETTO, R.; FONSECA, RENAN ; GÜNTZEL, J. L. ; SANTOS, L. Timing-Driven Placement Based on Dynamic Net-Weighting for Efficient Slack Histogram Compression. In: INTERNATIONAL SYMPOSIUM ON PHYSICAL DESIGN (ISPD), Monterey, 2015. **Proceedings**. ACM, p.141-148.
- [HEN 13] HENSCHER, OLAV P.; DOS SANTOS, LUIZ C. V. Pre-silicon verification of multiprocessor SoCs: The case for on-the-fly coherence/consistency checking. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS, AND SYSTEMS (ICECS), 20<sup>th</sup>, Abu Dhabi, 2013, **Proceedings**. IEEE, p. 843-846.
- [KAW 07a] KAWAKAMI, L. ; KNABBEN, A. ; RECHIA, D. ; BASTOS, D. ; PEREIRA, O. ; SILVA, R.; SANTOS, L. C. V. A Test Automation Framework for Mobile Phones. In: IEEE LATIN AMERICAN TEST WORKSHOP (LATW), 8<sup>th</sup>, Cuzco, 2007. **Proceedings**.
- [KAW 07b] KAWAKAMI, L. ; KNABBEN, A. ; RECHIA, D. ; BASTOS, D. ; PEREIRA, O. ; SILVA, R. ; SANTOS, L. C. V. An Object-Oriented Framework for Improving Software Reuse on Automated Testing of Mobile Phones. **Lecture Notes in Computer Science**, vol. TestCom/FATES 2007,fFascículo 4581, p. 199-211. Berlin Heichelbert: Springer-Verlag, 2007. (Trabalho apresentado no IFIP INTERNATIONAL CONFERENCE ON TESTING OF COMMUNICATING SYSTEMS, 2007, Tallinn).
- [KLE 07a] KLEIN, Felive Vieira ; AZEVEDO, Rodolfo Jardim de ; LEÃO, Roberto de Oliveira; SANTOS, L. C. V. A Multi-Model Power Estimation Engine for Accuracy Optimization. In: IEEE/ACM INTERNATIONAL SYMPOSIUM ON LOW POWER ELECTRONICS AND DESIGN (ISLPED), 6<sup>th</sup>, 2007, Portland. **Proceedings**. IEEE, p. 280-285.

- [KLE 07b] KLEIN, F. ; ARAUJO, G. ; AZEVEDO, R. ; LEÃO, R. ; SANTOS, L. C. V. On the Limitations of Power Macromodeling Techniques. In: IEEE COMPUTER SOCIETY ANNUAL SYMPOSIUM ON VLSI (ISVLSI), 2007, Porto Alegre. **Proceedings**. Piscataway, NJ, USA: IEEE Computer Society Conference Publishing Services, 2007. p. 395-400.
- [KLE 07c] KLEIN, F. ; ARAÚJO, G. ; AZEVEDO, R. ; LEÃO, R. ; SANTOS, L. C. V. An Efficient Framework for High-Level Power Exploration. In: IEEE INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS (MWSCAS), 50<sup>th</sup>, Montreal, 2007. **Proceedings**. IEEE, p. 1046-1049.
- [KLE 09] KLEIN, F. ; LEÃO, R. ; ARAUJO, G. C. S. ; SANTOS, L. C. V. ; AZEVEDO, R. A Multi-Model Engine for High-level Power Estimation Accuracy. **IEEE Transactions on Very Large Scale Integration Systems**, v. 17, p. 660-673, 2009.
- [KLE 10] KLEIN, F.; AZEVEDO, R.; SANTOS, L; ARAÚJO, G. System-C Based Power Evaluation with PowerSC. In: RIGO, S., AZEVEDO, R; SANTOS, L., eds. **Electronic System Level Design: An Open-Source Approach**. Dordrecht: Springer, 2011, cap.8, p.129-144.
- [LIV 15] LIVRAMENTO, V. S. ; GUTH, C. ; NETTO, R. ; GUNTZEL, J. L. ; SANTOS, LUIZ C. V. Exploiting Non-Critical Steiner Tree Branches for Post-Placement Timing Optimization. In: ACM/IEEE INTERNATIONAL CONFERENCE ON COMPUTER-AIDED DESIGN (ICCAD), 2015. **Proceedings**. IEEE, p. 528-535.
- [LIV 16] LIVRAMENTO, V. S. ; GUTH, C. ; NETTO, R. ; GUNTZEL, J. L. ; SANTOS, LUIZ C. V. Clock-Tree-Aware Incremental Timing-Driven Placement, **ACM Transactions on Design Automation of Electronic Systems**. No prelo (aceito para publicação em julho de 2016).
- [MAR 09] MARCILIO, G.; SANTOS, L.; ALBERTINI, B; RIGO, S. A Novel Technique to Uncover Out-of-Order DUV behaviors. In: ACM/IEEE DESIGN AUTOMATION CONFERENCE (DAC), 46<sup>th</sup>, San Francisco, 2009 **Proceedings**. pp. 448-453.
- [MEN 09] MENDONÇA, A.; VOLPATO, D.; GÜNTZEL, J.; SANTOS, L. Mapping Data and Code into Scratchpads from Relocatable Binaries. In: IEEE Computer Society Annual Symposium on VLSI (ISVLSI), Tampa, 2009. **Proceedings**. IEEE, p.157–162.
- [OLI 04] OLIVEIRA JÚNIOR, V. M.; TOLENTINO, C.H.C.; SANTOS, L.C.V. Escalonamento e Otimização sob Restrições de Recursos. In: WORKSHOP IBERCHIP, 10th, Cartagena de Índias, Colômbia, 2004. **Proceedings**.
- [RAM 11] RAMBO, E.A., HENSCHER, O.P.; SANTOS, L.C.V. Automatic generation of memory consistency tests for chip multiprocessing. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONIC, CIRCUITS, AND SYSTEMS (ICECS), Beirute, 2011. **Proceedings**. IEEE. p.542-545.
- [RAM 12] RAMBO, E.A., HENSCHER, O.P.; SANTOS, L.C.V. On ESL verification of memory consistency for system-on-chip multiprocessing. In: DESIGN, AUTOMATION, AND TEST IN EUROPE CONFERENCE (DATE), Dresden, 2012. **Proceedings**. IEEE, p.9-14.

- [RIG 10] RIGO, S.; SANTOS, L.; AZEVEDO, R; ARAÚJO, G. Open-Source Languages. In: RIGO, S., AZEVEDO, R; SANTOS, L., eds. **Electronic System Level Design: An Open-Source Approach**. Dordrecht: Springer, 2011, cap.2, p.11-24.
- [SAN 96] SANTOS, L.C.V; M. HEIJLIGERS; VAN EIJK, C.; VAN EIJNDNOVEN, J.; JESS, J. A Constructive Method for Exploiting Code Motion. In: ACM/IEEE INTERNATIONAL SYMPOSIUM ON SYSTEM SYNTHESIS (ISSS), 9<sup>th</sup>, La Jolla, 1996. **Proceedings**. IEEE, p. 51-56.
- [SAN 98a] SANTOS, L. C. V., **Exploiting instruction-level parallelism: a constructive approach**. Eindhoven, The Netherlands: Technische Universiteit Eindhoven Drukkerij (ISBN 90-386-0490-4), 1998, 147p.
- [SAN 98b] SANTOS, L.C.V. Modeling speculative execution and availability analysis with Boolean expressions. In: IEEE BENELUX WORKSHOP ON CIRCUITS, SYSTEMS AND SIGNAL PROCESSING (STW), 1998, Mierlo, The Netherlands. **Proceedings**. IEEE, p. 527-534.
- [SAN 99a] SANTOS, L.C.V. e JESS, J. A Reordering Technique for Efficient Code Motion. In: ACM/IEEE DESIGN AUTOMATION CONFERENCE (DAC), 36<sup>th</sup>, New Orleans, USA, 1999. **Proceedings**. ACM Publications Department, p. 296-299.
- [SAN 99b] SANTOS, L.C.V. e JESS, JOCHEN, Exploiting State Equivalence on the Fly while Applying Code Motion and Speculation. In: DESIGN AUTOMATION AND DESIGN IN EUROPE CONFERENCE (DATE), Munich, Germany, 1999. **Proceedings**. IEEE Computer Society Press, p. 609-614.
- [SAN 00a] SANTOS, L.C.V., HEIJLIGERS, M., VAN EIJK, C, VAN EIJNDHOVEN, J., JESS, J., A Code-Motion Pruning Technique for Global Scheduling, **ACM Transactions on Design Automation of Electronic Systems**, vol. 05, n. 01, p. 01-33, New York, 2000.
- [SAN 00b] SANTOS, L. C. V. A Síntese de Alto Nível na Automação do Projeto de Sistemas Computacionais. In: **VIII Escola de Informática da SBC-Sul**, Porto Alegre: Editora da UFRGS, 2000, capítulo 8, pp. 211-231.
- [SAN 00c] SANTOS, L. C. V. Noções Básicas de Síntese de Alto Nível. In: REIS, R., ed. **Sistemas Digitales: Síntese Física de Circuitos Integrados**, Bogotá: CYTED-Editiones Uniandes, 2000, capítulo IX, p. 209-231.
- [SAN 00d] SANTOS, L. C. V., Noções Básicas de Síntese de Alto Nível. In: **II Escola de Microeletrônica da SBC-Sul**, Torres: 2000, cap. 1, p. 9-28.
- [SAN 01] SANTOS, L.C.V.; KLEIN, F.V.; MEURER, F. C. A Paradigm for Back-End Compilation from Real-Time High-Level Languages. In: WORKSHOP DE TEMPO REAL (WTR), 2001, Florianópolis. **Anais**. SBC, 8 p.
- [SAN 10] SANTOS, L.; RIGO, S., AZEVEDO, R; ARAÚJO, G. Electronic System Level Design. In: RIGO, S., AZEVEDO, R; SANTOS, L., eds. **Electronic System Level Design: An Open-Source Approach**. Dordrecht: Springer, 2011, cap.1, p.3-10.

- [SCH 07a] SCHULTZ, M. ; MENDONÇA, A. ; CARVALHO, F. ; FURTADO, O. ; SANTOS, L. C. V. A Model-Driven Automatically-Retargetable Debug Tool for Embedded Systems. **Lecture Notes in Computer Science**, vol. SAMOS 2007, Fascículo, 4599, p. 13-23. Berlin Heidelberg: Springer-Verlag, 2007. (Trabalho apresentado no INTERNATIONAL WORKSHOP ON SYSTEMS, ARCHITECTURES, MODELING, AND SIMULATION, VII, 2007, Samos).
- [SCH 07b] SCHULTZ, M. ; MENDONÇA, A. ; CARVALHO, F. ; FURTADO, O. ; SANTOS, L. C. V. Automatically-Retargetable Model-Driven Tools for Embedded Code Inspection in SoCs. In: IEEE INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS (MWSCAS), 50<sup>th</sup>, 2007, Montreal. **Proceedings**. IEEE, 245-248.
- [TAG 05a] TAGLIETTI, L.; CARLOMAGNO FILHO, J. O.; CASAROTTO, D. C.,; FURTADO, O. J. V.; SANTOS, L.C.V. Automatically ADL-Based Assembler Generation for ASIP Programming Support, **Lecture Notes in Computer Science**, vol. Samos V, Fascículo 3553, 2005, p. 262-268. Berlin Heidelberg: Springer-Verlag, 2007. (Trabalho apresentado no INTERNATIONAL WORKSHOP ON SYSTEMS, ARCHITECTURES, MODELING, AND SIMULATION, V, 2005, Samos).
- [TAG 05b] TAGLIETTI, L.; CARLOMAGNO FILHO, J. O.; CASAROTTO, D. C.,; FURTADO, O. J. V.; SANTOS, L.C.V. Automatically Retargetable Pre-Processor and Assembler Generation for ASIPs. In: INTERNATIONAL IEEE-NEWCAS CONFERENCE, 3<sup>rd</sup>, Quebec City, Canadá, 2005, **Proceedings**. IEEE, p. 215-128.
- [TOL 04a] TOLENTINO, C.H.C.; SANTOS, L.C.V. Uma Técnica de Análise de Restrições em Sistemas Embutidos de Tempo Real. In: WORKSHOP IBERCHIP, 10th, Cartagena de Índias, Colômbia, 2004. **Proceedings**.
- [TOL 04b] TOLENTINO, C.H.C.; SANTOS, L.C.V. Uma técnica para Análise de Restrições de Tempo no Escalonamento em Síntese de Alto Nível. In: WORKSHOP DE TEMPO REAL, 6th, Gramado, RS, 2004. **Proceedings**. SBC, p. 155-162.
- [VOL 10] VOLPATO, D.; MENDONÇA, A.; SANTOS, L.; GÜNTZEL, J. A Post-Compiling Approach that Exploits Code Granularity in Scratchpads to Improve Energy Efficiency. In: IEEE COMPUTER SOCIETY ANNUAL SYMPOSIUM ON VLSI (ISVLSI), Lixouri, Kefalonia, 2010. **Proceedings**. IEEE, p. 127-132
- [VOL 11] VOLPATO, D.; MENDONÇA, A. ; GÜNTZEL, J; SANTOS, L.CV. Cache-tuning-aware scratchpad allocation from binaries. In: SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN (SBCCI), João Pessoa, 2011. **Proceedings**. ACM, p. 1-6, 2011.
- [WES 12] WESTPHAL, R. ; GUNTZEL, J. ; SANTOS, L. C. V. Energy-efficient multi-task computing on MPSoCs: A case study from a memory perspective. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONIC, CIRCUITS, AND SYSTEMS (ICECS), Sevilha, 2012. **Proceedings**. IEEE, p.905-908.
- [WUE 09] WUERGES, E. ; SANTOS, L. C. V. ; FURTADO, O. ; RIGO, S. An Early Real-Time Checker for Retargetable Compile-Time Analysis. SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEMS DESIGN (SBCCI), 2009, Natal. **Proceedings**. ACM p. 341-346.

- [WUE 11] WUERGES, E.; DE OLIVEIRA, R. S. ; DOS SANTOS, L. C. V. Fast Estimation of Memory Consumption for Energy-Efficient Compilers. In: IEEE INTERNATIONAL CONFERENCE ON ELECTRONIC, CIRCUITS, AND SYSTEMS (ICECS), Beirute, 2011. **Proceedings**. IEEE, p.719-722.
- [WUE 13] WUERGES, E.; DE OLIVEIRA, R. S. ; SANTOS, L. C. V. Reconciling real-time guarantees and energy efficiency through unlocked-cache prefetching. In: ACM/IEEE DESIGN AUTOMATION CONFERENCE (DAC), Austin, 2013. **Proceedings**. IEEE p.1-9.