

CARGA ELETRÔNICA ATIVA TRIFÁSICA

Joselito Anastácio Heerd

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

Joselito Anastácio Heerd

CARGA ELETRÔNICA ATIVA TRIFÁSICA

Florianópolis
2013

Joselito Anastácio Heerd

CARGA ELETRÔNICA ATIVA TRIFÁSICA

Tese submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Doutor em Engenharia Elétrica.

Orientador: Prof. Marcelo Lobo Heldwein, Dr. sc. ETH

Coorientador: Prof. Samir Ahmad Mussa, Dr.

Florianópolis
2013

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Heerd, Joselito Anastácio
Carga eletrônica ativa trifásica / Joselito Anastácio
Heerd ; orientador, Marcelo Lobo Heldwein ; coorientador,
Samir Ahmad Mussa. - Florianópolis, SC, 2013.
300 p.

Tese (doutorado) - Universidade Federal de Santa
Catarina, Centro Tecnológico. Programa de Pós-Graduação em
Engenharia Elétrica.

Inclui referências

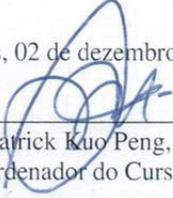
1. Engenharia Elétrica. 2. Emulador Dinâmico de Carga.
3. Retificador Bidirecional Multinível. 4. Carboneto de
Silício (SiC). 5. Controle Moderno. I. Heldwein, Marcelo
Lobo. II. Mussa, Samir Ahmad. III. Universidade Federal de
Santa Catarina. Programa de Pós-Graduação em Engenharia
Elétrica. IV. Título.

Joselito Anastácio Heerdt

CARGA ELETRÔNICA ATIVA TRIFÁSICA

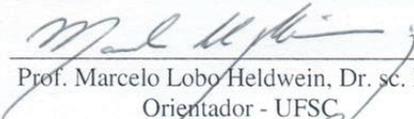
Esta Tese foi julgada adequada para obtenção do Título de “Doutor em Engenharia Elétrica”, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.

Florianópolis, 02 de dezembro de 2013.

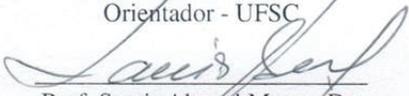


Prof. Patrick Kuo Peng, Dr.
Coordenador do Curso

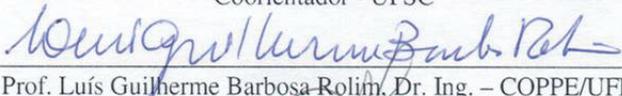
Banca Examinadora:



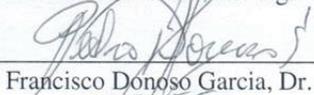
Prof. Marcelo Lobo Heldwein, Dr. sc. ETH
Orientador - UFSC



Prof. Samir Ahmad Mussa, Dr.
Coorientador - UFSC



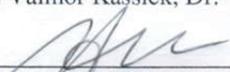
Prof. Luís Guilherme Barbosa Rolim, Dr. Ing. – COPPE/UFRJ



Prof. Pedro Francisco Donoso Garcia, Dr. - UFMG



Prof. Enio Valmor Kassick, Dr. - UFSC



Prof. Ivo Barbi, Dr. Ing. - UFSC

À minha esposa e filhos.

AGRADECIMENTOS

Uma Tese de doutorado é construída com muitas e muitas horas de estudo e trabalho árduo. Exige dedicação, perseverança e altas doses de criatividade. Mas uma Tese não é desenvolvida e finalizada somente por seu autor e não somente nestes anos na academia. Ela começa lá na infância, no seio familiar, com a educação, o exemplo e o apoio dos pais, irmãos, tios e avós.

Quero agradecer aos meus amados pais, Benvenuto (Nutí) Heerdt e Laura Michels Heerdt, que não tiveram as oportunidades de formação escolar tradicional que tive, mas que plantaram nos seus filhos a semente da vontade, e sei que se sentem tão orgulhosos e realizados quanto eu.

Agradeço aos meus queridos irmãos e irmã, Liane Maristela, Leonardo Estevão, Frank Weiner e Hary Fernando Heerdt, por serem o que são e contribuir para que eu fosse o que me tornei.

Quero agradecer ao meu avô José Leonardo Heerdt, estudioso leitor das madrugadas iluminadas com lamparina a querosene e usando seu chapéu de palha, homem de destaque cultural em sua época, pela sua herança deixada, da sede por conhecimento.

Mas há também aquela família que você constrói, escolhendo alguém para amar e conviver pela grande maioria dos seus anos de vida, gerando filhos e tentando plantar neles as mesmas coisas boas que se aprendeu anteriormente. Assim, agradeço muitíssimamente a minha amada esposa Lenir Figueredo Heerdt, que me apoiou incondicionalmente, mesmo carregando um fardo de igual peso por estes anos e sabendo que ao final os ganhos não são divididos igualmente.

Quero pedir perdão aos meus amados filhos, Igor e Ana Heerdt, que sofreram com a minha ausência diária e em muitos momentos importantes dos primeiros anos de suas vidas. Espero ter deixado em troca pelo menos aquela semente, a semente da vontade, da vontade de perseguir os seus sonhos, com determinação.

Em especial, agradeço enormemente aos meus orientadores Marcelo Lobo Heldwein e Samir Ahmad Mussa que, além da amizade, acolheram o tema proposto, confiaram na minha capacidade e conduziram o desenvolvimento deste trabalho com dedicação e sabedoria.

Por fim, quero agradecer a todos os professores e colegas do INEP, pela amizade, pelas incontáveis horas de estudo e discussões

científicas, e pelas poucas, mas divertidas, horas de lazer, jogando um futsal, um basquete ou brindando uma cerveja por conta de um colega por sua defesa recém ocorrida.

"A alegria que se tem em pensar e aprender faz-nos pensar e aprender ainda mais."
Aristóteles

“As pessoas raramente reconhecem a oportunidade porque ela surge disfarçada em trabalho árduo.”
H. L. Mencken

RESUMO

Neste trabalho estão apresentados os estudos efetuados do conversor trifásico bidirecional de três níveis (NPCm), aplicado a operação como Carga Eletrônica Ativa de corrente alternada. Os esforços de corrente e de tensão são analisados, modelados e comparados com o conversor NPC, bem como as perdas dos seus dispositivos semicondutores, para variações da defasagem da corrente e do índice de modulação. Semicondutores estado da arte foram ensaiados em laboratório e utilizados nos dois conversores, tais como os modernos diodos e transistores de Carboneto de Silício (SiC), visando a análise comparativa das perdas e a obtenção de conversores de alta eficiência. São obtidos modelos para o sistema quando composto por filtros de primeira ou de terceira ordem, apresentando os problemas inerentes de cada topologia. No caso do filtro de primeira ordem, composto por um indutor, são apresentados vários resultados de simulação com o controle da corrente drenada, para diferentes frequências harmônicas, mostrando a possibilidade de ocorrência de saturação do controlador e como contorná-la. Para o caso de utilização de um filtro de terceira ordem (LCL), é proposto um sistema de controle formado por um controlador clássico, a Realimentação dos Estados (RE) e um Observador de Estados (OE). O observador é usado para obter o valor da variável a ser controlada, sem o uso de sensores, e a RE é usada para se obter uma amortização ativa das oscilações na frequência de ressonância do filtro. Neste caso, primeiro são apresentados resultados de simulação com o sistema de controle analógico, depois são analisados os problemas causados pela discretização e implementação com controladores digitais, mostrando qual a ação foi tomada para contornar tais problemas. Por fim, vários resultados experimentais com o controlador digital são apresentados, mostrando que o protótipo construído foi capaz de emular correntes com conteúdo harmônico amplo e genérico, com boa rejeição às perturbações causadas pelas alterações da tensão ou da indutância do equipamento sob teste (EST).

Palavras-chave: Conversor bidirecional de três níveis, inversor NPC, Carga Eletrônica Ativa, emulação de carga, interruptor de Carboneto de Silício, alta eficiência, Realimentação de Estados, Observador de Estados, filtro LCL.

ABSTRACT

This work presents a study of a modified Neutral Point Clamped (here called NPCm), a bi-directional three-phase three-levels inverter, operating as an AC Active Electronic Load. First, the current and voltage stresses are analyzed, modelled and compared with the standard Neutral Point Clamped (NPC) inverter. State-of-the-art semiconductors were selected and tested in different controlled temperature of operation, in order to obtain their energy losses characteristics, like the modern silicon carbide (SiC) diodes and transistors. Later, these devices were used as main power semiconductors for both inverter topologies and their losses were compared as function of load current and modulation index variations, in order to achieve best performance on efficiency and same time establishing know how on its usage and power losses qualification. Models are obtained for the system when with first or third order filters were used, showing inherent characteristics of each topology. In the case of the first order filter with an inductor, several simulation results are presented with current control for various harmonic frequencies, showing the possible occurrence of controller saturation and how to avoid it. In the case of utilization of a third order filter (LCL type), this work proposes a digitally implemented control strategy comprising state feedback, robust observer, phase-locked loop and a linear current controller to cope with AC AEL applications. The observer is used to obtain the value of variable to be controlled, without the utilization of sensors and the state feedback is used to obtain an active damping of oscillations at the resonance frequency. First the simulation results are presented with an analog control, later the problems caused by the digital controllers discretization and implementation are analysed, showing how the build prototype was able to control currents with broad and generic harmonic content showing good rejection of the perturbations caused by changes on voltage or inductance of the equipment under test (EUT).

Keywords: AC active load, three-level bi-directional converters, NPC inverter, current control techniques, state feedback, state observer, Silicon Carbide switches, high efficiency, LCL filter.

LISTA DE FIGURAS

Figura 1.1 - Diagrama de blocos de um sistema de ensaio de carga em corrente alternada, mostrando o Equipamento Sob Teste (EST), o conversor CEA com capacidade de emulação de cargas genéricas, foco deste trabalho (bloco sombreado), e o inversor responsável pela regeneração da energia à rede.	5
Figura 2.1 - Classificação das CEA quanto aos tipos de carga emuladas: destaque para o tipo desenvolvido neste trabalho.	13
Figura 2.2 - Classificação das CEA quanto às topologias dos circuitos de potência: destaque para a topologia utilizada neste trabalho.	14
Figura 3.1 - Topologias de retificador regenerativo de três níveis, candidatas a uso como CEA-CA : (a) <i>Neutral Point Clamped</i> (NPC); (b) NPC Modificado (NPCm).	19
Figura 3.2 - Quatro quadrantes de operação no plano $V_A \times I_A$	20
Figura 3.3 - Etapas de operação do conversor NPCm para o primeiro e segundo quadrantes.	22
Figura 3.4 - Formas de onda para operação do NPCm no 1º Quadrante.	23
Figura 3.5 - Etapas de operação do conversor NPC para o primeiro e segundo quadrantes.	24
Figura 3.6 - Modulação tipo POD: (a) moduladora senoidal e portadoras ; (b) tensão de saída V_A	25
Figura 3.7 - Modulação tipo IPD: moduladora senoidal, portadoras e tensão V_A	26
Figura 3.8 - Modulação tipo PSD: moduladora senoidal, portadoras e tensão V_A	26
Figura 3.9 - Espectro harmônico da tensão V_A , percentual da tensão de pico (311 V), para as modulações: (a) POD; (b) IPD e; (c) PSD.	27
Figura 3.10 - Detalhe do espectro harmônico da tensão V_A , percentual da tensão de pico (311 V), para a modulação POD.	28
Figura 3.11 - Intervalos de comutação do interruptor S_p	33
Figura 3.12 - Intervalos de comutação do interruptor S_n	34
Figura 3.13 - Correntes média e eficaz de S_p e S_n , parametrizadas por $I_{A,pk}$, com $M=0,778$	36

Figura 3.14 - Intervalos de comutação do interruptor S_{01} e do diodo D_{02}	36
Figura 3.15 - Intervalos de comutação do interruptor S_{02} e do diodo D_{01}	38
Figura 3.16 - Correntes média e eficaz de S_{01} , S_{02} , D_{01} e D_{02} , parametrizadas por $I_{A,pk}$, com $M=0,778$	40
Figura 3.17 - Intervalos de comutação dos diodos D_p e D_n	40
Figura 3.18 - Correntes média e eficaz de D_p e D_n , parametrizadas por $I_{A,pk}$, com $M=0,778$	43
Figura 3.19 - Corrente média de S_p e S_n em função de M e φ : (a) representação tridimensional e; (b) em curvas de nível.....	44
Figura 3.20 - Corrente média de S_{01} , S_{02} , D_{01} e D_{02} em função de M e φ : (a) representação tridimensional e; (b) em curvas de nível.....	44
Figura 3.21 - Corrente média de D_p e D_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.....	44
Figura 3.22 - Corrente eficaz de S_p e S_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.....	45
Figura 3.23 - Corrente eficaz de S_{01} , S_{02} , D_{01} e D_{02} em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.....	45
Figura 3.24 - Corrente eficaz de D_p e D_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.....	45
Figura 3.25 - Intervalos de comutação do interruptor S_1	46
Figura 3.26 - Intervalos de comutação do interruptor S_4	47
Figura 3.27 - Correntes média e eficaz de S_1 e S_4 , parametrizadas por $I_{A,pk}$, com $M=0,778$	49
Figura 3.28 - Intervalos de comutação do interruptor S_2	50
Figura 3.29 - Intervalos de comutação do interruptor S_3	51

Figura 3.30 - Correntes média e eficaz de S_2 e S_3 , parametrizadas por $I_{A,pk}$, com $M=0,778$	53
Figura 3.31 - Intervalos de comutação dos diodos D_1 e D_2	54
Figura 3.32 - Intervalos de comutação dos diodos D_3 e D_4	55
Figura 3.33 - Correntes média e eficaz de D_1 , D_2 , D_3 e D_4 , parametrizadas por $I_{A,pk}$, com $M=0,778$	56
Figura 3.34 - Intervalos de comutação do diodo D_5	57
Figura 3.35 - Correntes média e eficaz de D_5 e D_6 , parametrizadas por $I_{A,pk}$, com $M=0,778$	59
Figura 3.36 - Corrente média de S_1 e S_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	60
Figura 3.37 - Corrente média de S_2 e S_3 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	60
Figura 3.38 - Corrente média de D_1 a D_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	60
Figura 3.39 - Corrente média de D_5 e D_6 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	61
Figura 3.40 - Corrente eficaz de S_1 e S_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	61
Figura 3.41 - Corrente eficaz de S_2 e S_3 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	61
Figura 3.42 - Corrente eficaz de D_1 a D_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	62
Figura 3.43 - Corrente eficaz de D_5 e D_6 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.	62
Figura 3.44 - Valores de correntes (a) eficaz, e (b) média nos dispositivos semicondutores para ambas as topologias, com índice de modulação $M=0,778$	64

Figura 4.1 - Característica típica de saída do transistor SJEP120R063, extraída do catálogo do fabricante, em função de V_{GS} , para a temperatura de junção de 125 °C.....	70
Figura 4.2 - Potências de perdas de condução nos JFET para os diferentes parâmetros obtidos.....	72
Figura 4.3 - Características típicas de condução do diodo SDP30S120, segundo o fabricante (Anexo A), para diferentes temperaturas da junção semicondutora.	73
Figura 4.4 - Retas de linearização das características de condução dos componentes semicondutores utilizados. Temperatura de teste: SiC – 125 °C; outros – 150 °C.	76
Figura 4.5 - Energias de perdas de comutação do SiC JFET SJEP120R063, fornecidas pelo fabricante.....	80
Figura 4.6 - Medições de tensão e corrente durante as comutações com: (a) Si IGBT e diodo SiC; (b) SiC JFET e diodo SiC, e (c) SiC JFET e diodo Stealth®	81
Figura 4.7 - Funções das energias de perda nos transistores por ciclo de comutação, para a entrada em condução, o bloqueio e a recuperação reversa, sob temperatura de 100 °C, da associação de transistor e diodo: (a) Si IGBT e diodo SiC; (b) SiC JFET e diodo Stealth®; (c) SiC JFET e diodo SiC.....	82
Figura 4.8 - Energias de comutação ($e_{on} + e_{off}$): (a) teórica, (b) ensaio do JFET com diodo SiC e (c) ensaio do JFET com diodo Stealth®	83
Figura 4.9 - Energias de perdas no SiC JFET, associada à recuperação do diodo Stealth®: (a) teórico; (b) ensaio.....	86
Figura 4.10 - Energia total de perdas de comutação no SiC JFET: (a) teórico, com diodo Stealth®; (b) ensaio, com diodo SiC; (c) ensaio, com diodo Stealth®	86
Figura 4.11 - Valores de rendimento calculados, relativos aos conversores: (a) NPCm; (b) NPC.	92
Figura 4.12 - Perdas de potência nos semicondutores, separadas por condução e comutação, para ambos os conversores e para três ângulos de defasagem da corrente. Condições de operação: $P_o=3,5$ kVA; $I_A=22,5$ A; $M=0,778$; $f_s=40$ kHz.	94
Figura 4.13 - Perdas totais de condução sobre os semicondutores de potência: (a) NPCm ; (b) NPC.....	94
Figura 4.14 - Perdas totais de comutação sobre os semicondutores de potência: (a) NPCm ; (b) NPC.....	95

Figura 5.1 - Estrutura do sistema de controle da CEA, por fase.	99
Figura 5.2 - Circuito monofásico do retificador NPCm, conectado a uma fonte CA através de um filtro de primeira-ordem tipo L.	100
Figura 5.3 - Forma de onda no ponto A do conversor NPCm, para operação no 1° e 2° quadrantes.	100
Figura 5.4 - Circuito equivalente de entrada do retificador.	101
Figura 5.5 - Conversor NPCm Trifásico com filtros LCL e rede de amortecimento RC série.	103
Figura 5.6 - Conversor NPCm com os interruptores de cada fase modelados por interruptores unipolares de três terminais.	103
Figura 5.7 - Diagrama de simulação do modelo contínuo no Espaço de Estados, usando o Simulink.	109
Figura 5.8 - Diagrama de simulação no PSIM® para o modelo comutado, mostrando apenas uma das fases do conversor NPCm: (1) circuito de potência, (2) filtro LCL com rede RC, (3) referência de corrente, (4) controlador com saturação e (5) modulação POD.	109
Figura 5.9 - Resultados de simulação das correntes de entrada I_A , I_B e I_C do conversor NPCm conectado a três fios, através do Simulink (curvas em preto) e através do PSIM® (curvas coloridas), para degraus de corrente de 15 A à 20 A de pico.	111
Figura 5.10 - Resultados de simulação das correntes de entrada I_a , I_b e I_c do conversor NPCm conectado a três fios, através do Simulink (curvas em preto) e através do PSIM® (curvas coloridas), para degraus de corrente de 15 A à 20 A de pico.	111
Figura 5.11 - Resultados de simulação da corrente de entrada I_A do conversor NPCm conectado a quatro fios, através do Simulink (preto) e através do PSIM® (azul), para degrau de corrente de 15 A à 20 A de pico.	112
Figura 5.12 - Controle por realimentação de estados (RE), com medição da corrente controlada.	113
Figura 5.13 - Bloco RE de realimentação dos estados, formado pela combinação linear das variáveis de estado.	113
Figura 5.14 - Respostas em frequência dos filtros, indicando uma forte ressonância próximo a 10 kHz, para o filtro LCL sem a rede RC, e apresentando um amortecimento moderado com a rede RC: (a) filtro LCL com a rede RC em destaque; (b) comportamento do filtro (módulo) em função da frequência, com e sem a rede RC; (c) detalhe na frequência de ressonância.	114

Figura 5.15 - Sistema com realimentação linear dos estados.....	115
Figura 5.16 - Sistema de controle proposto com Realimentação de Estados e Observador da corrente controlada.....	118
Figura 5.17 - Diagrama de blocos do modelo da planta (conversor com filtro LCL).....	121
Figura 5.18 - Diagrama de blocos do modelo do observador dos estados da planta.....	122
Figura 5.19 - Posição original dos pólos da planta.....	124
Figura 5.20 - Representação do sistema com as duas malhas de controle.....	125
Figura 5.21 - Regiões de posicionamento do sistema controlado.....	125
Figura 5.22 - Módulo e fase da planta com filtro LCL em função da frequência: comportamentos com/sem realimentação de estados (RE).....	126
Figura 5.23 - Lugar das Raízes da planta com RE e o controlador proposto.....	128
Figura 5.24 - Diagrama de módulo e fase, em malha aberta, do controlador proposto e a planta com realimentação de estados.....	128
Figura 5.25 - Diagrama de módulo e fase, em malha fechada, do controlador proposto e a planta com realimentação de estados.....	129
Figura 6.1 - Circuito de simulação no PSIM® para o controle da corrente de saída.....	133
Figura 6.2 - Formas de onda do conversor NPCm com controle da corrente, considerando nula a indutância L_a : (a) tensão da fonte CA e corrente nominal de saída em 60 Hz e em fase; (b) sinal de referência de corrente.....	134
Figura 6.3 - Diagramas de resposta em frequência e DHT do sistema completo controlado, considerando $L_a = 0$ H, para o modelo de valores quase-instantâneos em malha fechada (modelo teórico) da corrente I_A e simulação com corrente nominal (simulação 1): (a) diagrama do módulo, em dB; (b) diagrama da fase, em graus; (c) DHT, em porcentagem.....	135
Figura 6.4 - Exemplo de saturação do sinal de modulação do conversor, para corrente nominal e frequência de 2340 Hz (39ª harmônica). Formas de onda: (a) corrente i_a do EST; (b) sinal saturado de modulação do inversor três níveis; e (c) tensão comutada do inversor, v_A	136
Figura 6.5 - Diagramas de resposta em frequência e DHT do sistema completo controlado, considerando $L_a = 500 \mu\text{H}$, para o modelo de valores	

quase-instantâneos em malha fechada (modelo teórico) da corrente I_A , simulação com corrente nominal (simulação 2) e simulação com a corrente no limiar da saturação (simulação 3): (a) diagrama do módulo, em dB; (b) diagrama da fase, em graus; (c) DHT, em porcentagem.	139
Figura 6.6 - Formas de onda do conversor NPCm com controle da corrente: (a) tensão da fonte CA e corrente controlada I_A ; (b) sinal de referência de corrente, típica de retificadores monofásicos com filtro L e C, considerando até a 15ª harmônica.	141
Figura 6.7 - Espectros harmônicos da: (a) corrente de controlada, I_A e ; (b) corrente de referência, I_{ref}	141
Figura 6.8 - Diagrama de simulação do sistema completo analógico, com RE, OE e controlador linear: (a) sistema de potência, (b) sistema de controle e modulação e, (c) Observador de Estados.	144
Figura 6.9 - Simulação da resposta à variação ao degrau na corrente de referência i_a^* , de 10 A para 20 A e de 20 A para 10 A, nos instantes de pico da tensão $V_a=110\sqrt{2}\cdot sen(\omega t)$. A amplitude da corrente está multiplicada por um fator 5 para melhor visualização.	144
Figura 6.10 - Simulação da resposta do sistema à referência i_a^* senoidal, operando como inversor à 20 A de pico, para uma tensão do EST com deformação de 5% de 5ª harmônica.	145
Figura 6.11 - Simulação da resposta do sistema à referência i_a^* senoidal, operando como retificador e com 20 A de pico, para uma tensão do EST com deformação de 5% de 5ª harmônica.	145
Figura 6.12 - Simulação da resposta do sistema à referência i_a^* triangular e operando como retificador, para uma tensão senoidal do EST.	147
Figura 6.13 - Simulação da resposta do sistema à referência triangular e operando como retificador, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das correntes i_a e i_a^*	147
Figura 6.14 - Simulação da resposta do sistema à referência i_a^* com o formato típico da corrente de um retificador monofásico com filtro indutivo na entrada e capacitivo na saída, para uma tensão senoidal do EST.	149

Figura 6.15 - Simulação da resposta do sistema à referência com o formato típico da corrente de um retificador monofásico, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das correntes i_a e i_a^* 149

Figura 6.16 - Simulação da resposta do sistema à referência i_a^* com o formato típico da corrente de um retificador trifásico com filtro indutivo na entrada e capacitivo na saída, para uma tensão senoidal do EST. 151

Figura 6.17 - Simulação da resposta do sistema à referência com o formato típico da corrente de um retificador trifásico, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das correntes i_a e i_a^* 151

Figura 7.1 - Protótipo da CEA-CA Trifásica utilizada para obter os resultados experimentais (lado superior), cujas partes principais são: placa-filha com o microcontrolador de ponto-flutuante (DSC) e circuitos auxiliares, capacitores do link-CC, sensores Hall para medição das correntes, drivers comerciais isolados adaptados para o comando dos interruptores de potência, indutores do filtro de entrada e indutor do filtro de modo comum..... 154

Figura 7.2 - Protótipo da CEA-CA Trifásica utilizada para obter os resultados experimentais (lado inferior). 155

Figura 7.3 - Fluxogramas das sub-rotinas de: (a) Inicialização e; (b) Construção do Sinal de Referência..... 157

Figura 7.4 - Fluxograma da sub-rotina de Interface..... 158

Figura 7.5 - Fluxograma da sub-rotina principal: Proteção e Controle..... 159

Figura 7.6 - Controle discreto: circuito de potência de uma fase..... 164

Figura 7.7 - Controle discreto: circuito de medição da tensão de fase V_a (superior) e da corrente no indutor L_A (inferior). 165

Figura 7.8 - Controle discreto: circuito de (a) controle digital e (b) de modulação POD-PWM com tempo-morto. 166

Figura 7.9 - Diagrama de Bode de malha fechada do sistema completo controlado digitalmente, incluindo o circuito de potência e a estrutura completa de controle, com os atrasos e erros de quantização inerentes, considerando a dupla atualização do PWM. Parâmetros do circuito: $E=400$ V $L_A=420$ μ H; $L_a=300; 500; 700$ μ H; $C_a=C_A=1$ μ F; $R_A=33$ Ω . É

importante citar que as amplitudes de referência foram reduzidas linearmente com o aumento das frequências harmônicas, evitando a saturação do controlador conforme analisado na seção 6.2.3, iniciando em 15 A de pico com 60 Hz e chegando a 1 A de pico para 30 kHz 167

Figura 7.10 - Resultados de simulação do sistema completo controlado digitalmente, sendo i_a^* as referências de corrente triangulares, \hat{i}_a as correntes estimadas do EST e i_a as correntes controladas do EST, sob as seguintes condições: (a), (b) e (c) com $f_o = 60$ Hz e (d), (e) e (f) com $f_o = 660$ Hz, para três diferentes indutâncias EST: (a) e (d) $L_a = 1 \mu\text{H}$; (b) e (e) $L_a = 500 \mu\text{H}$; e (c) e (f) $L_a = 3000 \mu\text{H}$. Parâmetros do circuito: $E = 400$ V; $L_A = 420 \mu\text{H}$;
 $L_a = (1, 500, 3000) \mu\text{H}$; $C_a = C_A = 1 \mu\text{F}$; $R_A = 33 \Omega$ 168

Figura 7.11 - Formas de onda experimentais mostrando a resposta dinâmica de uma CEA para degraus de referência da corrente de pico. A corrente i_a da EST é mostrada com a tensão senoidal v_a para degraus de referência da corrente de (a) 4 A para 8 A e de (b) 8 A para 4 A. Escalas: corrente i_a com 5 A/div; tensão v_a com 50 V/div..... 170

Figura 7.12 - Operação como inversor: (a) formas de onda experimentais da corrente i_a do EST, tensão v_a do EST, corrente i_A do conversor e tensão $v_{C,a}$ no capacitor de filtro; (b) Espectro e DHT da fonte de tensão AC; (c) espectro e DHT da corrente EST. Escalas: corrente i_a com 5 A/div; tensão v_a com 50 V/div..... 171

Figura 7.13 - Operação como retificador: (a) formas de onda experimentais da corrente i_a e tensão v_a do EST, corrente i_A do conversor e tensão $v_{C,a}$ no capacitor de filtro; (b) Espectro e DHT da fonte de tensão AC; (c) espectro e DHT da corrente EST. Escalas: corrente i_a com 5 A/div; tensão v_a com 50 V/div..... 173

Figura 7.14 - CEA-CA operando com espectro programado da corrente para uma referência de corrente com as harmônicas de uma onda triangular: (a) forma da corrente i_a e tensão alternada v_a do EST, tensão $v_{C,a}$ no

capacitor do filtro e a corrente i_A no indutor da CEA; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e i_A com 5 A/div; tensão v_a e v_A com 50 V/div..... 174

Figura 7.15 - CEA-CA operando com espectro programado da corrente para uma referência de corrente emulando um retificador monofásico típico: (a) formas de onda no tempo para i_a , v_a , $v_{C,a}$ e i_A ; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e i_A com 5 A/div; tensão v_a e v_A com 50 V/div..... 175

Figura 7.16 - CEA-CA operando com espectro programado da corrente para uma referência emulando um retificador trifásico típico: (a) formas de onda no tempo para i_a , v_a , $v_{C,a}$ e i_A ; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e i_A com 5 A/div; tensão v_a e v_A com 50 V/div..... 176

LISTA DE TABELAS

Tabela 3.1- Sequência dos pulsos de comando das duas topologias	21
Tabela 3.2- Especificações de projeto da carga eletrônica ativa	28
Tabela 3.3 - Expressões de razão cíclica dos interruptores.	30
Tabela 3.4 - Equações das correntes parametrizadas nos interruptores dos conversores NPC e NPCm.	63
Tabela 3.5 - Valores teóricos e simulados dos esforços de corrente nos interruptores dos conversores NPCm e NPC, para um índice de modulação $M=0,778$	67
Tabela 3.6 - Semicondutores empregados nos retificadores NPC e NPCm.	68
Tabela 4.1 - Característica teórica de saída do SJEP120R063	70
Tabela 4.2 - Ensaio em câmara térmica da característica de saída do SJEP120R063.	71
Tabela 4.3 - Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do SiC JFET.	85
Tabela 4.4 - Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do Si IGBT com diodo SiC.	89
Tabela 4.5 - Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do Si IGBT com diodo Stealth [®]	91
Tabela 4.6 - Perdas relacionadas aos semicondutores e rendimento, para a potência nominal de 3,5kVA e frequência de comutação de 40 kHz.	92
Tabela 5.1 - Parâmetros de simulação utilizados, para o conversor NPCm.	110
Tabela 5.2 - Parâmetros do conversor NPCm.	123
Tabela 6.1 - Impedâncias típicas dos transformadores trifásicos	132
Tabela 6.2 - Valores limite da amplitude da corrente controlada, para cada frequência harmônica simulada.	140
Tabela 6.3 - Amplitude e fase das harmônicas de referência usadas na simulação da Figura 6.6, típicas de retificadores monofásicos com filtro L e C, considerando até a 15ª harmônica.	140
Tabela 6.4 - Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda aproximadamente triangular.	146

Tabela 6.5 - Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda típica de retificador monofásico.	148
Tabela 6.6 - Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda típica de retificador trifásico.....	150
Tabela 7.1 - Perdas do NPCm relacionadas aos semicondutores e rendimento, para um aumento da frequência de comutação de 40 kHz para 66 kHz.	161
Tabela 7.2 - Parâmetros finais usados nos experimentos.....	169

LISTA DE ABREVIATURAS E SIGLAS

Abrev/Siglas	Descrição
ABNT	Associação Brasileira de Normas Técnicas
ADC	<i>Analog to Digital Converter</i>
ADC	<i>Analog to Digital Converter</i>
APOD	<i>Alternative Opposition Disposition</i>
CA	Corrente Alternada
CAD	<i>Computer Aided Design</i>
CC	Corrente Contínua
CEA	Carga Eletrônica Ativa
CEA-CA	Carga Eletrônica Ativa de Corrente Alternada
DELS	<i>Dynamic Electronic Load Simulator</i>
DHT	Distorção Harmônica Total
DLL	<i>Dynamic Link Library</i>
DSC	<i>Digital Signal Controller</i>
EST	Equipamento Sob Teste
EUT	<i>Equipment Under Test</i>
FC	<i>Flying Capacitor</i>
FC	Fator de Crista
FFT	<i>Fast Fourier Transform</i>
IEEE	<i>Institute of Electrical and Electronic Engineers</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
INEP	Instituto de Eletrônica de Potência
IPD	<i>In-Phase Disposition</i>
JFET	<i>Junction Field Effect Transistor</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect</i>
NPC	<i>Neutral Point Clamped</i>
NPCm	<i>Modified Neutral Point Clamped</i>
OE	Observador de Estados
PI	Proporcional-Integral
PLL	<i>Phase Locked Loop</i>
POD	<i>Phase Opposition Disposition</i>
POD-PWM	<i>Phase Opposition Disposition Pulse Width Modulation</i>
PSD	<i>Phase Shifted Disposition</i>
PWM	<i>Pulse Width Modulation</i>
RE	Realimentação de Estados
SCR	<i>Silicon Controlled Rectifier</i>
SiC	<i>Silicon Carbide</i>
SMD	<i>Surface Mounting Device</i>

SPTT	<i>Single Pole Triple Throw</i>
UFSC	Universidade Federal de Santa Catarina
UPS	<i>Uninterruptible Power Supply</i>
VSC	<i>Voltage Source Converter</i>
ZOH	<i>Zero Order Hold</i>

LISTA DE SÍMBOLOS

Símbolos adotados nos equacionamentos

Descrição	Símbolo	Unidade
Amplitude do sinal da moduladora	A_m	V
Amplitude do sinal da portadora	A_p	V
Ângulo de defasagem da corrente	φ	rad
Ângulo de defasagem da referência	θ	rad
Capacitância equivalente	C_{eq}	F
Capacitores do filtro das fases	C_{abc}	F
Coefficiente da função energia de comutação de ordem m	$k_{com,m}$	-
Coefficiente de ordem m do elemento “X”	$k_{X,m}$	-
Constante	k_x	-
Corrente de pico da fase A	$I_{A,pk}$	A
Corrente de pico da harmônica de ordem h	$I_{pk,(h)}$	A
Corrente de recuperação reversa	I_{rr}	A
Corrente de referência da fase a	i_a^*	A
Corrente eficaz no elemento “X”	$I_{X,rms}$	A
Corrente eficaz parametrizada no elemento “X”	$\overline{I_{X,rms}}$	pu
Corrente eficaz quase-instantânea do elemento “X”	$\langle i_{X,avg} \rangle$	A
Corrente estimada da fase a	\hat{i}_a	A
Corrente média no elemento “X”	$I_{X,avg}$	A
Corrente média parametrizada no elemento “X”	$\overline{I_{X,avg}}$	pu
Corrente média quase-instantânea do elemento “X”	$\langle i_{X,avg} \rangle$	A
Corrente no diodo x	i_{Dx}	A

Corrente no instante da comutação	i_{com}	A
Corrente no transistor x	i_{sx}	A
Corrente senoidal genérica	$i(\omega t)$	A
Correntes das fases A, B, C	i_A, i_B, i_C	A
Distorção Harmônica Total	DHT	-
Energia de recuperação reversa do elemento “X”	$E_{X,rr}$	J
Energia durante o bloqueio do elemento “X”	$E_{X,off}$	J
Energia na comutação	E_{com}	J
Energia na entrada em condução do elemento “X”	$E_{X,on}$	J
Energia total média de perdas de comutação no elemento “X”	$\overline{E_{X,com}}$	J
Frequência angular da referência	ω	rad/s
Frequência da portadora	f_p	Hz
Frequência de comutação	f_c	Hz
Frequência de ressonância	f_{res}	Hz
Frequência fundamental	f_o	Hz
Função de duas variáveis	$f(x, y)$	-
Função de erro no domínio da frequência	$\varepsilon(s)$	-
Função de razão cíclica do elemento “X”	δ_X	-
Função do sinal da moduladora	u_m	V
Função polinomial no domínio da frequência	$\alpha_c(s)$	-
Ganho da Realimentação de Estados	k_{sf}	-
Ganho do controlador	k_c	-
Índice de modulação de amplitude	M	-
Indutância de carga	L	H
Indutância entre a e A	L_{aA}	H
Indutância equivalente	L_{eq}	H
Matriz de ganhos do Observador de Estados	\mathbf{M}	-
Matriz Identidade	\mathbf{I}	-

Matrizes das equações de estado	A, B, C, D	-
Ordem das harmônicas com relação à frequência fundamental	n	-
Período da portadora	T_p	s
Por unidade	pu	-
Potência Aparente da fase A	S_A	VA
Potência dissipada durante a comutação do elemento "X"	$P_{X,com}$	W
Potência dissipada durante a condução do elemento "X"	$P_{X,con}$	W
Resistência de carga	R	Ω
Resistência de gate	R_G	Ω
Resistores do filtro das fases	R_{ABC}	Ω
Temperatura da junção semicondutora	T_j	$^{\circ}\text{C}$
Tempo de recuperação reversa	t_{rr}	s
Tensão das fases A, B, C	v_A, v_B, v_C	V
Tensão de condução do elemento "X"	$v_{X,on}$	V
Tensão eficaz da fundamental da fase A	$V_{A1,ms}$	V
Tensão entre os pontos 0 e n	v_{0n}	V
Tensão entre os pontos p e 0	v_{p0}	V
Tensão média quase-instantânea da fase A	$\langle v_A \rangle$	V
Tensão total do barramento CC	E	V
Valor de razão cíclica	d	-
Variação da grandeza "X"	ΔX	-
Vetor das correntes de fase	\vec{i}_{abc}	A
Vetor das correntes dos capacitores do filtro das fases	$\vec{i}_{C,abc}$	A
Vetor das indutâncias de fase da fonte CA trifásica	L_{abc}	H
Vetor das razões cíclicas de fase	\vec{d}_{abc}	-
Vetor das tensões de fase da fonte CA trifásica	\vec{v}_{abc}	V

Vetor das tensões de fase sobre os capacitores	$\overrightarrow{v_{C,abc}}$	V
Vetor das tensões entre os pontos N e 0 devido a razão cíclica de cada fase	$\overrightarrow{v_{N0}}$	V
Vetor das tensões sobre os interruptores unipolares de cada fase	$\overrightarrow{v_{S,abc}}$	V
Vetor derivada das correntes de fase	$\frac{d\overrightarrow{i}_{abc}}{dt}$	-
Vetor derivada dos estados do Observador	$\dot{\vec{\xi}}$	-
Vetor dos estados do Observador	$\vec{\xi}$	-
Vetor dos ganhos da Realimentação de Estados	$\vec{\mathbf{K}}$	-

Símbolos usados para referenciar elementos de circuitos

Símbolo	Descrição	Unidade
C	Capacitor	F
D	Diodo	-
L	Indutor	H
R	Resistor	Ω
S	Interruptor	-

SUMÁRIO

1	INTRODUÇÃO GERAL	1
1.1	MOTIVAÇÃO PARA O TEMA	1
1.2	O CONCEITO DE CARGA ELETRÔNICA ATIVA.....	2
1.3	APLICAÇÕES DE CARGAS ELETRÔNICAS ATIVAS.....	3
1.4	OBJETIVOS E CONTRIBUIÇÕES DESTE TRABALHO	4
1.5	ESTRUTURA DA TESE.....	7
2	CARGAS ELETRONICAS ATIVAS: UMA REVISÃO	9
2.1	INTRODUÇÃO.....	9
2.2	CLASSIFICAÇÃO DAS CARGAS ELETRÔNICAS ATIVAS	10
2.3	CARGAS ELETRÔNICAS ATIVAS COMERCIAIS	14
2.4	CONCLUSÕES	15
3	RETIFICADORES REGENERATIVOS DE TRÊS NÍVEIS COM GRAMPEAMENTO DO NEUTRO	17
3.1	INTRODUÇÃO	17
3.2	ESFORÇOS DE TENSÃO E CORRENTE NOS CONVERSO- RES CANDIDATOS À CARGA ELETRÔNICA ATIVA CA	18
3.3	ANÁLISE COMPARATIVA DOS ESFORÇOS DE CORRENTE TEÓRICOS VERSUS SIMULADOS	65
3.4	CONCLUSÕES	66
4	CÁLCULO DAS POTÊNCIAS DISSIPADAS NOS SEMI- CONDUTORES DE POTÊNCIA	69
4.1	INTRODUÇÃO	69
4.2	PERDAS POR CONDUÇÃO.....	69
4.3	PERDAS POR COMUTAÇÃO.....	78
4.4	CONCLUSÕES	95
5	MODELAGEM E SISTEMA DE CONTROLE	97
5.1	INTRODUÇÃO	97
5.2	SISTEMAS DE CONTROLE DAS CARGAS ELETRONICAS ENCONTRADAS NA LITERATURA	97
5.3	ESTRUTURA DO SISTEMA DE CONTROLE DA CEA.....	98
5.4	MODELAGEM ORIENTADA AO CONTROLE DO CONVER- SOR NPC _m MONOFÁSICO COM FILTRO DE PRIMEIRA ORDEM.....	99
5.5	MODELAGEM NO ESPAÇO DE ESTADOS PARA O CON- VERSOR NPC _m TRIFÁSICO COM FILTROS DE ORDEM SUPERIOR	102
5.6	COMPROVAÇÃO DO MODELO TRIFÁSICO NO ESPAÇO DE ESTADOS	108

5.7	SISTEMA DE CONTROLE POR REALIMENTAÇÃO DE ESTADOS	112
5.8	OBSERVADOR DE ESTADOS	117
5.9	PROJETO DO SISTEMA DE CONTROLE DA CEA	122
5.10	CONCLUSÕES	129
6	ESTUDO DE CASOS E RESULTADOS DE SIMULAÇÃO	131
6.1	INTRODUÇÃO	131
6.2	SISTEMA EM MALHA FECHADA COM FILTRO INDUTIVO	131
6.3	SISTEMA EM MALHA FECHADA COM FILTRO LCL, OBSERVADOR E REALIMENTAÇÃO DE ESTADOS	142
6.4	CONCLUSÕES	152
7	RESULTADOS EXPERIMENTAIS	153
7.1	INTRODUÇÃO	153
7.2	HARDWARE DA CEA-CA COM CONTROLE DIGITAL	153
7.3	PROGRAMAÇÃO DA CEA-CA COM CONTROLE DIGITAL ...	155
7.4	IMPLEMENTAÇÃO DO CONTROLE DIGITAL	160
7.5	RESULTADOS EXPERIMENTAIS OBTIDOS	168
7.6	CONCLUSÕES	177
8	CONCLUSÕES GERAIS	179
8.1	ANÁLISE FINAL DOS RESULTADOS	179
8.2	SUGESTÕES DE INVESTIGAÇÃO	181
	REFERÊNCIAS	183
	APÊNDICE A - PROJETO DO CONVERSOR NPC_m	195
	APÊNDICE B - MODELAGEM DA CORRENTE DE ENTRADA DE UM RETIFICADOR MONOFÁSICO À DIODO	237
	APÊNDICE C - DISCRETIZAÇÃO DE EQUAÇÕES DE ESTADO PELOS MÉTODOS DE TUSTIN E DE EULER	243
	ANEXO A - CATÁLOGOS DOS SEMICONDUTORES DE POTÊNCIA	247

1 INTRODUÇÃO GERAL

Nos tempos atuais, a otimização do consumo de energia elétrica não é mais somente uma questão econômica, crucial para o aumento da competitividade da indústria, tornou-se, juntamente com o desenvolvimento e uso das fontes de energia renovável, de grande importância à sustentabilidade do planeta. É neste cenário que o interesse para o desenvolvimento e a aplicação de recicladores de energia deve receber um novo impulso nos próximos anos.

Há uma nítida e crescente utilização, em todos os campos da sociedade, de equipamentos ou subsistemas, elétricos ou eletrônicos, que operam na condição de alimentadores ou fornecedores de energia. Dentre muitos, podemos destacar os transformadores, os geradores, as fontes internas a todos os produtos eletrônicos, fontes ajustáveis de uso geral, carregadores de baterias, fontes ininterruptas de energia, reatores eletrônicos de iluminação, acionamentos eletrônicos de motores, etc.

Nos processos de desenvolvimento ou de fabricação destes equipamentos alimentadores são necessários longos testes de operação ou testes de falha prematura, conhecidos como *Burn-in tests*, onde os equipamentos devem ficar operando nas condições nominais durante horas ou dias. E para se obter as condições nominais de carga dos equipamentos são normalmente instaladas cargas dissipativas, compostas por resistências ou reostatos, podendo ser adicionadas cargas reativas, ocupando um grande espaço físico e dissipando muito calor, tanto maior quanto maior for a potência total dos equipamentos em teste.

1.1 MOTIVAÇÃO PARA O TEMA

Durante os ensaios de carga de equipamentos elétricos ou eletrônicos, a utilização de sistemas capazes de drenar a corrente necessária, absorvendo a potência fornecida e transferindo-a para a rede de energia com baixas perdas, conhecidos por “Recicladores de Energia” ou “Cargas Regenerativas”, podem trazer grandes benefícios (GUPTA; RANGASWAMY; RUTH, 1990):

- Grande redução dos custos no consumo de energia elétrica, tipicamente maior que 80%;
- Redução dos custos de instalação e de consumo de energia dos sistemas de refrigeração do ambiente usado para os testes;

- Redução do espaço ocupado pelos equipamentos de aplicação dos testes sob carga;
- Redução dos picos de demanda de potência da rede.

Se acrescentarmos aos benefícios citados acima, a capacidade do equipamento de alterar os níveis de carga para qualquer valor entre a condição em vazio e a nominal, bem como alterar de forma dinâmica o ângulo e o formato da corrente drenada, então se têm o que pode ser designado por “Carga Eletrônica Ativa Regenerativa”.

1.2 O CONCEITO DE CARGA ELETRÔNICA ATIVA

As Cargas Eletrônicas Ativas (CEA) podem ser encontradas na literatura com uma grande variedade de nomeações, tais como:

- Carga Eletrônica Ativa (*Active Electronic Load*) (SHE et al., 2008), (RAO; CHANDORKAR, 2008);
- Carga Ativa de Potência (*Active Power Load*);
- Carga Programável (*Programmable Load*) (NH RESEARCH, 2010);
- Simulador de Carga (*Load Simulator, Active Load Simulator*) (GUAN-CHYUN; JUNG-CHIEN, 1993);
- Emulador de Carga (*Load Emulator*);
- Reciclador de Energia (*Energy Recycler*) (TSAI, 2000) (MING-TSUNG; TSAI, 2000);
- Reciclador de Potência (*Power Recycler, Power Recycling*);
- Carga Regenerativa (*Regenerative Load*) (JU-WON et al., 2007);
- Resistor sem Perdas (*Loss-Free Resistor*) (VAZQUEZ et al., 1998);
- Carga Dinâmica (*Dynamic Load*);
- Simulador Eletrônico Dinâmico de Carga (*Dynamic Electronic Load Simulator*) (MENG-YUEH et al., 1997).

Talvez esta variedade de nomeações justifique o fato de não ser encontrado na literatura uma definição para o termo “Carga Eletrônica Ativa”. Mas de uma forma geral, observando as propriedades dos sistemas com capacidade de emulação de carga, concebidos pela indústria ou pela comunidade científica, podemos afirmar que: “Carga Eletrônica Ativa” é um equipamento eletrônico capaz de se comportar de forma equivalente a uma carga passiva, em termos de amplitude,

formato e defasagem da corrente drenada do equipamento que está sob ensaio. O termo “ativo” significa que possui um sistema de controle que o permite emular tal condição de carga, em regime permanente ou com alterações dinâmicas de defasagem, de amplitude e de espectro harmônico (formato da corrente).

1.3 APLICAÇÕES DE CARGAS ELETRÔNICAS ATIVAS

As Cargas Eletrônicas Ativas possuem enorme aplicação industrial, podendo ser usadas para ensaios ou testes de inúmeros tipos de equipamentos, sejam eles com propriedades de fonte de alimentação ou não. Entre a gama de aplicações podemos destacar o ensaio de:

- Fontes ininterruptas de energia;
- Inversores;
- Gradadores;
- Fontes de tensão;
- Fontes de corrente;
- Chaves eletrônicas ou eletromecânicas;
- Circuitos de proteção;
- Fusíveis;
- Disjuntores;
- Conectores;
- Fornos de indução;
- Linhas de transmissão;
- Transformadores;
- Geradores;
- Medidores de energia.

Estes equipamentos podem ser testados nas diferentes fases da sua vida útil, ou seja:

- Ensaios durante o seu desenvolvimento: as CEA podem ser utilizadas na fase de protótipo para efetuar ensaios que possibilitem a medição de algumas grandezas, tais como: consumo de energia (perdas), elevação de temperatura, vibração, ruído, etc. Também podem ser usadas na análise da ocorrência de falhas de operação, na redefinição de parâmetros de projeto, entre outros;

- Ensaios para o envelhecimento acelerado de equipamentos, com o objetivo de identificar os pontos de maior índice de falha;
- Ensaios durante a sua fabricação: utilizadas no controle de qualidade de fabricação, com a identificação de defeitos prematuros (*Burn-in*) ou da vida útil (“Teste de Vida”) e na calibração ou ajuste dos mesmos durante ou na finalização da sua montagem;
- Ensaios de funcionamento: nestes ensaios as CEA podem ser utilizadas para testes de manutenção, podendo identificar o estado de funcionamento de fontes de alimentação, baterias, geradores ou transformadores.

1.4 OBJETIVOS E CONTRIBUIÇÕES DESTE TRABALHO

A partir dos estudos efetuados o foco deste trabalho foi direcionado para o estudo de Cargas Eletrônicas Ativas para Corrente Alternada (CEA-CA) e no desenvolvimento de um protótipo de uma carga eletrônica ativa trifásica, com a capacidade de controlar correntes com conteúdo harmônico genérico e/ou desequilibradas, para aplicação em ensaios de perdas em transformadores de distribuição (ABNT, 1993a;1993b; IEEE, 1998). O protótipo desenvolvido possui a topologia NPCm três níveis trifásica, potência nominal de 10,5 kW, tensão alternada nominal de entrada de 380 V eficaz e tensão contínua nominal do barramento de 800 V, podendo operar conectado a redes trifásicas com/sem neutro (três ou quatro fios).

Estas escolhas foram motivadas pela observação de que poucos trabalhos foram encontrados na literatura técnica especializada tratando de CEA-CA, portanto um campo pouco explorado, havendo oportunidades de investigação.

Já a aplicação da CEA em transformadores foi motivada pela necessidade de estudos de perdas em transformadores de distribuição sob a ação de correntes harmônicas, cada vez mais intensas devido à crescente demanda da população por equipamentos eletrônicos (TROVÃO; PEREIRINHA; JORGE, 2007). Segundo a norma IEEE Std C57-100 (IEEE, 1998), os transformadores devem ser ensaiados analisando as perdas e seguindo um fator de redução da potência em função do conteúdo harmônico das cargas. Outro fator que contribuiu para a escolha desta aplicação é devido ao comportamento bastante estável e passivo dos transformadores, frente a variações de carga,

quando isentos de saturação. Desta forma procurou-se isolar o problema do controle da carga, evitando possíveis interações de controle caso a aplicação escolhida fosse um equipamento eletrônico com controle ativo.

A Figura 1.1 mostra o diagrama de blocos de um sistema de ensaio de carga para um equipamento genérico de fornecimento de energia em corrente alternada, aqui chamado de Equipamento Sob Teste – EST (em inglês, *Equipment Under Test* – EUT). O bloco sombreado destaca o conversor com capacidade de emulação de cargas genéricas, denominada de Carga Eletrônica Ativa de Corrente Alternada (CEA-CA), foco principal deste trabalho. A CEA deve drenar as correntes desejadas do EST e entregar esta energia no seu barramento de saída em corrente contínua. Por sua vez o inversor, conectado a este mesmo barramento no modo *back-to-back*, deverá ser capaz de controlar as tensões simétricas deste barramento, mantendo-as reguladas dentro de limites pré-estabelecidos, transferindo a energia necessária à rede de energia, isto é, regenerando a energia absorvida pela CEA.

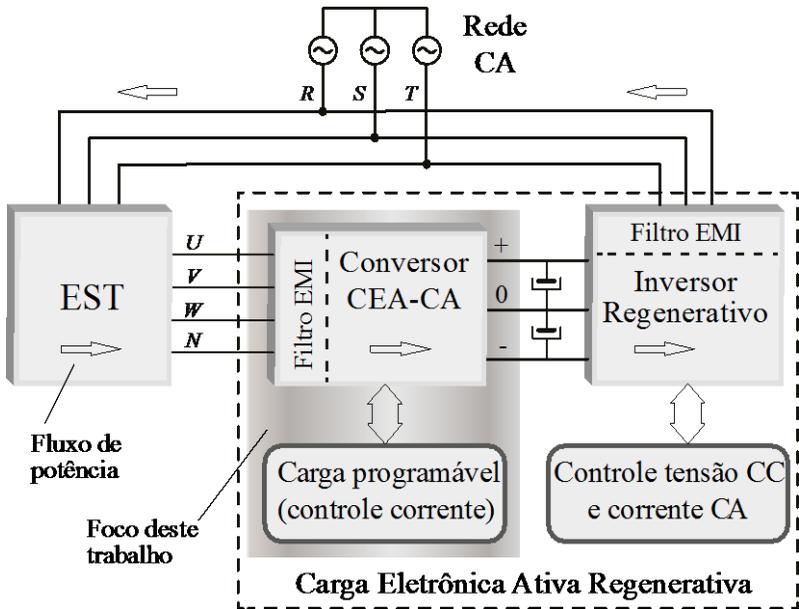


Figura 1.1 – Diagrama de blocos de um sistema de ensaio de carga em corrente alternada, mostrando o Equipamento Sob Teste (EST), o conversor CEA com capacidade de emulação de cargas genéricas, foco deste trabalho (bloco sombreado), e o inversor responsável pela regeneração da energia à rede.

As principais contribuições desta Tese de Doutorado são:

- Estudo e aplicação de novos dispositivos semicondutores, em especial os transistores (JFET) e os diodos, ambos de carboneto de silício (SiC – *Silicon Carbide*), para montagem de conversor com alta frequência de comutação;
- Ensaios em laboratório, com levantamento das características de condução e de comutação dos novos dispositivos de SiC;
- Estudo da topologia de conversor NPC três níveis modificada, aqui nomeada de NPCm, pouco explorada na literatura, principalmente em sua configuração trifásica;
- Estudo comparativo dos esforços de corrente e de tensão entre os conversores NPC tradicional e NPCm;
- Estudo comparativo do comportamento das perdas de condução e de comutação dos conversores NPC e NPCm, diante das variações de amplitude e do ângulo de defasagem da corrente;
- Modelagem orientada ao controle da CEA-CA que inclui um filtro de entrada do tipo LCL, que aparece naturalmente com a utilização da CEA em teste de inversores ou UPS;
- Proposta de utilização da técnica de controle por Realimentação de Estados (RE) para se obter o amortecimento ativo do efeito de ressonância causado pelo filtro LCL;
- Controle de correntes com conteúdo harmônico genérico programável, o qual não foi encontrado na literatura;
- Controle de correntes desequilibradas em um sistema de testes trifásico;
- Aplicação de técnicas de controle clássico e moderno em uma CEA;
- Publicação de artigo no congresso internacional ISIE2010, Bari – Itália, julho 2010 (publicado) (HEERDT, J.A.; MUSSA; HELDWEIN, 2010);
- Publicação de artigo em periódico internacional IEEE (aceito) (HEERDT, J. A. et al., 2013).

1.5 ESTRUTURA DA TESE

No Capítulo 2 é apresentada uma revisão da literatura sobre cargas eletrônicas ativas, mostrando algumas classificações quanto suas características elétricas, de controle ou topologia.

O Capítulo 0 trata do estudo comparativo entre dois conversores regenerativos de três níveis, candidatos a utilização como carga eletrônica ativa, mostrando as etapas de operação, cálculos dos esforços de tensão e das correntes dos semicondutores.

Estudos sobre perdas de comutação e condução são apresentados no Capítulo 4, após serem efetuados ensaios dos semicondutores sob temperatura controlada da cápsula.

No Capítulo 5 são apresentados estudos de modelagem do conversor NPCm, propondo um sistema de controle que utiliza realimentação de estados e observador das correntes controladas.

Um estudo de casos com vários resultados de simulação são mostrados no Capítulo 6, para as situações de uso dos filtros de primeira ordem (L) e de terceira ordem (LCL). São mostrados os desafios de tentar controlar correntes de ordem harmônica elevada, mostrando que o controle de correntes com fator de crista elevado é possível de ser implementado, devido ao *derating* de amplitude com o aumento da frequência que normalmente ocorre nos espectros harmônicos das formas de onda desejadas. São também apresentados vários resultados de simulação com o uso do sistema de controle proposto, tanto para transitórios com variação ao degrau, controle de correntes senoidais com tensões alternadas distorcidas e correntes com diferentes espectros harmônicos.

No Capítulo 7 é inicialmente apresentado o protótipo desenvolvido, descrevendo suas partes construtivas. São descritas as rotinas do programa de controle digital implementado e os desafios impostos por este tipo de controle. Ao final, são apresentados e analisados os resultados experimentais obtidos, com a apresentação das formas de onda da corrente controlada sob variações dinâmicas e sob referências com espectros harmônicos variados.

Por fim, no Capítulo 8 é feita uma reflexão sobre os resultados obtidos em cada um dos capítulos deste trabalho, apresentando sugestões para a continuidade dos estudos aqui tratados.

2 CARGAS ELETRONICAS ATIVAS: UMA REVISÃO

2.1 INTRODUÇÃO

As utilizações de cargas ativas com regeneração de energia permitem uma economia de energia bastante significativa. Em (GUPTA et al., 1990) é apresentado uma análise financeira demonstrando que, para as condições apresentadas, uma unidade CEA poderá dar um retorno financeiro (*payback*) a partir de 0,4 anos, ou seja, o investimento feito em um reciclador de energia ficará pago no quinto mês de sua utilização. Considerando que os setores administrativos das empresas privadas consideram atrativos os investimentos que apresentem um *payback* de até dois anos, esse resultado é surpreendente.

Além disso, todos os que trabalham em desenvolvimento ou manutenção de fontes de alimentação sabem como é difícil testar esses equipamentos em condições de potência máxima ou em condições específicas de carga. Esta dificuldade reside no fato de a maioria das cargas utilizadas serem resistivas. Usando-se resistores fixos ou reostatos de potência podem ser montados arranjos que atendam as necessidades para testes estáticos, mas testes dinâmicos são complexos de serem realizados com esse tipo de carga. Caso sejam utilizados interruptores ou relés para a comutação dos resistores, os resultados não serão satisfatórios já que alguns efeitos indesejáveis serão introduzidos como, por exemplo, transientes e centelhamentos durante a comutação, assim como a limitação da frequência máxima de comutação.

As cargas resistivas são robustas e baratas, mas não permitem realmente avaliar o desempenho dinâmico de uma fonte de alimentação. Como descobrir sua resposta dinâmica frente às perturbações de carga ou sob o efeito de cargas não lineares? Como aperfeiçoar o circuito de compensação e controle? Essas características, entre outras, poderão ser completamente avaliadas com o uso de cargas eletrônicas ativas ou emuladores dinâmicos de carga.

Muitos trabalhos têm sido publicados nos últimos anos sobre recicladores de energia aplicados a sistemas ininterruptos de energia (UPS - Uninterruptible *Power Supplies*) (AYRES; BARBI, 1997; CHU; CHEN, 1994; GUPTA et al., 1990; TSAI, 2000), a carregadores de bateria ou fontes CC (AYRES; BARBI, 1996; DANTAS, 2006; TSAI, 2000) e a reatores eletrônicos (ZIMMERMANN JR., 2004). Entretanto, todos estes trabalhos sobre recicladores para fontes CA são projetados

para absorver correntes somente senoidais do equipamento sob teste, podendo-se alterar a defasagem entre esta corrente e a tensão do mesmo, para o controle do fluxo de potência reativa.

Em (MENG-YUEH et al., 1997) é apresentado o projeto e a implementação de um Emulador Dinâmico de Carga (DELS – *Dynamic Electronic Load Simulator*) que segundo os autores é capaz de efetuar ensaios de funcionamento e teste *burn-in* de fontes de tensão CC e CA, podendo emular cargas lineares e não-lineares.

De forma semelhante, (VAZQUEZ et al., 1998) discute e apresenta a implementação de um DELS para fontes CA. Os autores apresentam resultados experimentais onde o circuito proposto foi capaz de se comportar como uma carga R, L, RL e como carga não linear, com a absorção de correntes de formato poligonal, quadrado e de semi-ciclos senoidais.

2.2 CLASSIFICAÇÃO DAS CARGAS ELETRÔNICAS ATIVAS

Várias são as aplicações destinadas aos equipamentos CEA, os quais podem ser classificados segundo suas características do tipo de energia de entrada e da capacidade de emulação de diferentes tipos de cargas, como tratado a seguir.

2.2.1 Classificação das CEA quanto ao tipo de energia de entrada

As Cargas Eletrônicas Ativas podem ser classificadas quanto ao tipo de energia de sua entrada, relacionadas às duas formas de energia comumente encontradas nos sistemas elétricos:

1. Entrada em Corrente Contínua (CC): aplicadas em ensaios de fontes com saída em tensão do tipo CC, tais como: baterias, fontes para computadores, geradores CC, UPS (circuito interno CC), células foto-voltaica, conversores CC-CC ou CA-CC em geral;
2. Entrada em Corrente Alternada (CA): aplicada em ensaios de fontes com saída em tensão do tipo CA, monofásicos e trifásicos, tais como: geradores, transformadores, UPS, inversores, redes de alimentação, medidores de energia, fornos de indução, conversores CA-CA em geral.

2.2.2 Classificação das CEA quanto ao tipo de carga emulada

As CEA também podem ser classificadas quanto ao tipo de carga que são capazes de emular, ou seja, quanto ao formato e ângulo de defasagem que são capazes de impor a sua corrente de entrada. A seguir são apresentados os principais tipos encontrados na literatura científica ou em catálogos de fabricantes:

1. Carga com resistência constante: emulam cargas resistivas de valor constante, ou seja, ocorre uma variação na corrente da carga em função das variações da sua tensão de alimentação (tensão de saída do equipamento sob teste), obedecendo a Lei de Ohm.
Aplicação: Substituir os tradicionais ensaios com cargas resistivas, mas permitindo a regeneração de energia;
2. Carga com corrente constante: emulam cargas que mantém a sua corrente constante (CC ou senoidal), independentemente da variação da tensão de saída do equipamento sob teste.
Aplicação: Permite efetuar ensaios sob corrente nominal e com a potência crescente em função da tensão de saída do equipamento;
3. Carga com potência constante: emulam cargas que mantém constante a sua potência ativa absorvida.
Aplicação: Ensaio de fontes e geradores;
4. Carga com tensão constante: emulam cargas que mantém constante a sua tensão de alimentação.
Aplicação: Ensaio de fontes de corrente ou carregadores de bateria;
5. Carga linear do tipo RLC: emulam cargas com Fator de Potência entre 0 e 1, indutivas ou capacitivas.
Aplicação: Ensaio de qualquer equipamento ou sistema sob variações de potência ativa e reativa;
6. Carga não-linear do tipo RLC retificada: emulam cargas com Fator de Crista (FC) maior que 1,4142, ou seja, $FC = I_{pk}/I_{ef} > \sqrt{2}$, indo tipicamente até 4,0.
Aplicação: Ensaios com variação do Fator de Crista e Fator de Potência;

7. Carga com corrente tipo pulso retangular: emulam cargas compostas por circuitos retificadores e cargas indutivas no lado CC.
Aplicação: Ensaio do comportamento de qualquer equipamento ou sistema alimentando um retificador com indutor de saída;
8. Carga com corrente tipo pulso poligonal: emulam cargas com correntes de formato poligonal.
Aplicação: Ensaio de carga com correntes de fator de crista elevado (por aproximação);
9. Carga do tipo motor elétrico com carga mecânica: emulam motores elétricos associados a cargas mecânicas.
Aplicação: Ensaio de acionamentos de motores, tais como os inversores, substituindo o motor e a carga mecânica acoplada ao seu eixo;
10. Carga desequilibrada: emulam cargas trifásicas com desequilíbrio entre as fases.
Aplicação: Ensaio de alimentadores trifásicos, tais como geradores, linhas de transmissão, transformadores ou fontes, sob o efeito de cargas desequilibradas;
11. Carga não-linear genérica: emulam cargas com correntes de formato genérico, podendo emular qualquer dos tipos de carga anteriores.
Aplicação: Ensaio de equipamentos diversos, tais como geradores, transformadores, linhas de transmissão, fontes e medidores de energia, sob efeito de componentes harmônicas de corrente;
12. Carga estática: emulam as cargas anteriores sob regime (sem variação durante o ensaio).
Aplicação: Ensaio de funcionamento em regime constante;
13. Carga dinâmica: emulam as cargas anteriores, podendo efetuar variações de amplitude ou troca de tipo durante o ensaio.
Aplicação: Ensaio de funcionamento em regime e em transitório, buscando informações do comportamento dinâmico.

De acordo com o exposto acima, podemos resumir as aplicações das cargas eletrônicas ativas, quanto aos tipos de carga que elas são capazes de emular, conforme mostrado na Figura 2.1.

Normalmente as cargas eletrônicas são destinadas às aplicações em equipamentos de corrente contínua ou de corrente alternada. Nestas aplicações elas podem possuir a capacidade de emular cargas lineares ou não-lineares, podendo efetuar ensaios de regime permanente (carga estática) ou de transitórios (carga dinâmica). Outro tipo pouco comum são as CEA com a capacidade de emular cargas genéricas, ou seja, cargas de conteúdo harmônico com amplitudes e fases quaisquer, dentro dos limites do conversor, sendo este tipo o objeto de interesse neste trabalho (destacado em **negrito** na Figura 2.1), conforme será tratado no Capítulo 5.

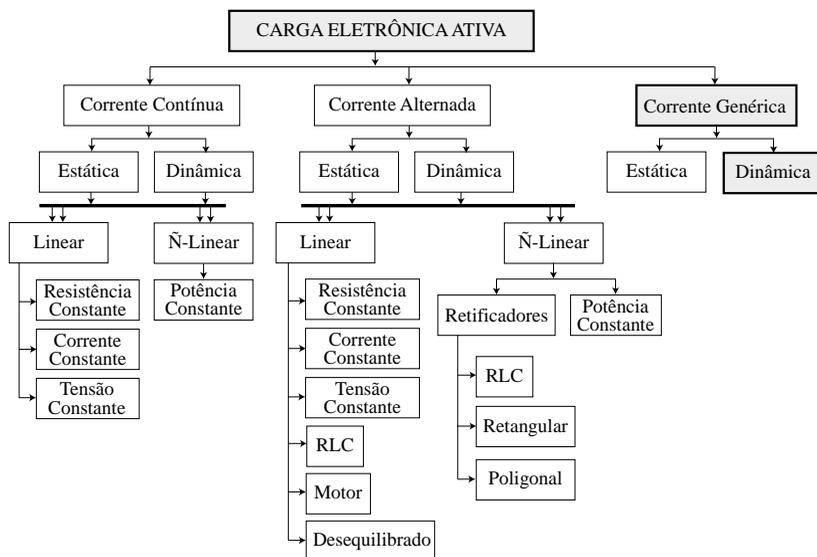


Figura 2.1 – Classificação das CEA quanto aos tipos de carga emuladas: destaque para o tipo desenvolvido neste trabalho.

2.2.3 Classificação das CEA quanto à topologia do circuito de potência

Outra característica passível de classificação, para as cargas eletrônicas ativas até então encontradas na literatura, é quanto à estrutura ou topologia do circuito de potência utilizado. A Figura 2.2

resumo quais as estruturas encontradas na literatura, mostrando que são quatro tipos básicos: amplificador linear, conversor híbrido linear-comutado, conversor comutado e retificador de comutação pela linha.

A estrutura de potência da CEA-CA desenvolvida durante este estudo está representada pelo bloco sombreado na Figura 2.2, ou seja, conforme tratado no Capítulo 0, será utilizado um conversor comutado em frequência elevada para a implementação do sistema proposto.

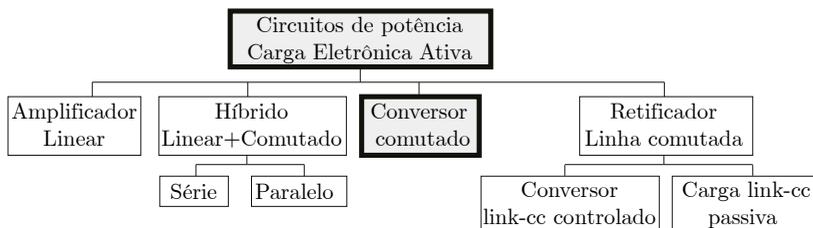


Figura 2.2 - Classificação das CEA quanto às topologias dos circuitos de potência: destaque para a topologia utilizada neste trabalho.

2.3 CARGAS ELETRÔNICAS ATIVAS COMERCIAIS

Existem diversos fabricantes de cargas eletrônicas ativas a nível mundial, sendo em geral também fabricantes de fontes eletrônicas de alimentação.

Os catálogos destes fabricantes normalmente não apresentam a topologia empregada no circuito de potência, atendo-se a informar sobre suas funcionalidades, características elétricas e modos de operação.

2.3.1 Cargas eletrônicas ativas CC comerciais

A grande maioria das cargas eletrônicas disponíveis atualmente é destinada a aplicações em corrente contínua. Fabricantes como a BK Precision, Protek Test and Measurement, Instek, SBS Storage Battery Systems Inc, Kenwood Test & Measuring Instruments, Itech Electronics, Agilent, California Instruments, Chroma ATE Inc, Kikusui Electronics Corp, Sorensen Power Supplies (Elgar Electronics Corp.) e NH Research Inc (NHR), entre muitos outros, possuem uma grande variedade de modelos com especificações as mais diversas. As cargas eletrônicas CC representam um campo da eletrônica de potência com alto grau de maturidade.

2.3.2 Cargas eletrônicas ativas CA comerciais

Ao contrário das CEA em corrente contínua, são poucos os fabricantes de cargas eletrônicas ativas para aplicação em corrente alternada (CEA-CA) existentes no mercado mundial, sendo limitadas (na busca realizada neste trabalho) a cinco empresas: Califórnia Instruments (AMETEK PROGRAMMABLE POWER, 2010), Chroma ATE Inc (CHROMA SYSTEMS SOLUTIONS, 2010), Kikusui Electronics Corp (KIKUSUI ELECTRONICS, 2010), Sorensen Power Supplies (Elgar Electronics Corp.) (AMETEK PROGRAMMABLE POWER, 2010) e NH Research Inc (NHR) (NH RESEARCH, 2010).

Além disso, é possível verificar que estes produtos de mercado possuem características bastante limitadas em relação aos tipos de carga emuladas, possuindo somente algumas das características listadas a seguir:

- Emulam cargas do tipo: corrente-constante, resistência-constante, potência-constante e tensão-constante (alguns só corrente e resistência-constante);
- Permitem ajuste do fator de crista da corrente de carga de 1,4 até 4,0;
- Emulam cargas do tipo: RLC Retificada;
- Emulam correntes de partida (*Inrush*);
- Permitem paralelismo de CEA;
- Permitem simulação de curto-circuito (para painéis fotovoltaicos ou ensaio de proteções).

2.4 CONCLUSÕES

As cargas eletrônicas ativas apresentam várias vantagens em relação às cargas passivas convencionais, destacando-se principalmente a redução do consumo de energia elétrica, a possibilidade de efetuar ensaios sob regime de uma ampla gama de combinações de carga equivalente passivas, além de efetuar ensaios com variações dinâmicas, tanto em amplitude como em ângulos de fase.

As CEA podem ser classificadas quanto aos tipos de energia de entrada (CA ou CC), quanto aos tipos de carga emulada (lineares ou não-lineares e estáticas ou dinâmicas) e quanto às topologias do circuito de potência (linear, híbrido ou comutado). Dentre as cargas eletrônicas

apresentadas neste capítulo, a CEA para corrente alternada, com capacidade de emular cargas dinâmicas e genéricas, e de topologia de conversor comutado, é o objeto de estudo neste trabalho.

3 RETIFICADORES REGENERATIVOS DE TRÊS NÍVEIS COM GRAMPEAMENTO DO NEUTRO

3.1 INTRODUÇÃO

As normas de qualidade de energia e de compatibilidade eletromagnética estão se tornando cada vez mais severas. Isto tem exigido que em muitas aplicações sejam utilizados retificadores PWM trifásicos bidirecionais, para garantir que as correntes absorvidas da rede CA sejam de alta qualidade. Os conversores regenerativos de alta potência, destinados ao controle de velocidade de motores, são um exemplo disto.

Normalmente para estas aplicações é empregada a topologia *boost* convencional meia-ponte, de dois níveis. Contudo, os retificadores trifásicos de três níveis, do tipo *boost* PWM unidirecionais, apresentam vantagens de desempenho sobre os retificadores de dois níveis unidirecionais (GUANGHAI et al., 2005; KOLAR; ERTL, 1999; KOLAR; ZACH, 1997; LIN; WEI, 2004; LIN; YANG, 2005; NUSSBAUMER; KOLAR, 2007; OGUCHI; MAKI, 1994; SALMON, 1995; SINGH et al., 2004; ZHAO; LI; LIPO, 1993). Eles se destacam onde são necessárias correntes de entrada de alta qualidade, alto rendimento e redução de volume e peso. Da mesma forma, as aplicações com necessidade de regeneração também se beneficiam com as topologias de três níveis (TEICHMANN; BERNET, 2005).

Na operação em três níveis as variações rápidas de tensão devido às comutações são menores do que nas topologias com dois níveis, levando a reduções do conteúdo harmônico e permitindo que filtros menores sejam usados para atenuar as emissões conduzidas. Como a tensão sobre os semicondutores é reduzida à metade, é possível empregar semicondutores com uma tensão nominal menor. As perdas podem também ser reduzidas, assim como o sistema de dissipação e os componentes passivos. No entanto, uma maior complexidade é esperada, devido ao sistema de modulação mais sofisticado e à necessidade de uma estratégia de balanceamento das tensões do barramento CC, possuindo um custo mais elevado nas aplicações industriais de acionamento de motores elétricos (sem filtro de saída).

As células de comutação dos tradicionais conversores bidirecionais de três níveis, tais como o *Neutral Point Clamped* (NPC) (BAKER, 1981; NABAE, AKIRA; TAKAHASHI; AKAGI, 1981) e o

Flying Capacitor (FC) (MEYNARD et al., 2002), são tipicamente empregadas na construção de inversores. Contudo, estas topologias podem ser empregadas como retificadores, valendo-se das vantagens anteriormente discutidas. Estas topologias são também comumente empregadas para alta potência (centenas de kW à MW), sendo, no entanto, pouco utilizadas como retificadores bidirecionais na faixa de potência mais baixa, de poucos kW (TEICHMANN; BERNET, 2005).

O interesse deste trabalho é no estudo de retificador de alto desempenho para aplicação como Carga Eletrônica Ativa CA (CEA-CA), tendo como requisitos a capacidade de drenar correntes com alto conteúdo harmônico e possuir alto rendimento. Sendo assim, duas topologias NPC de três níveis foram escolhidas como candidatas, as quais, neste capítulo e no seguinte, são comparadas em termos dos esforços de corrente e de perdas nos semicondutores, empregando-se o estado da arte em dispositivos de potência (HEERDT, JOSELITO ANASTÁCIO; HELDWEIN; MUSSA, 2010).

3.2 ESFORÇOS DE TENSÃO E CORRENTE NOS CONVERSORES CANDIDATOS À CARGA ELETRÔNICA ATIVA CA

3.2.1 Estrutura dos retificadores regenerativos de três níveis

A primeira das topologias candidatas é a estrutura NPC três níveis convencional (BAKER, 1980;1981; NABAE, AKIRA et al., 1981), conforme mostrado na Figura 3.1(a). A segunda topologia deste estudo é outro tipo de NPC três níveis, mostrado na Figura 3.1(b), tratado pela primeira vez por (HOLTZ, 1977), onde dois interruptores estão sujeitos à tensão total do barramento CC (ALOLAH; HULLEY; SHEPHERD, 1988; BHAGWAT; STEFANOVIC, 1983; MEYNARD et al., 2002). Neste trabalho esta topologia foi nomeada de “NPC Modificado”, usando-se a sigla NPCm.

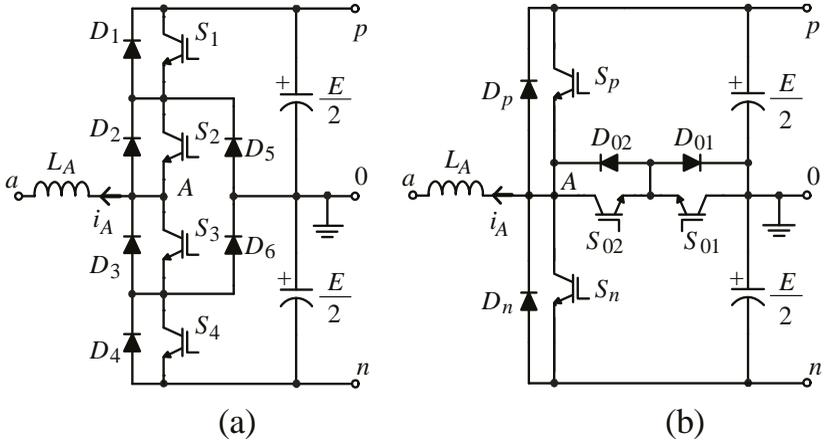


Figura 3.1 – Topologias de retificador regenerativo de três níveis, candidatas a uso como CEA-CA : (a) *Neutral Point Clamped* (NPC); (b) NPC Modificado (NPCm).

Conforme pode ser visto na Figura 3.1, ambas as estruturas utilizam quatro interruptores, cada qual com um diodo em antiparalelo. No entanto, a estrutura NPC possui dois diodos adicionais, D_5 e D_6 , usados para a função de grampeamento.

A principal diferença entre os semicondutores das duas estruturas é que no retificador NPCm os semicondutores S_p , S_n , D_p e D_n estão sujeitos à tensão total do barramento CC, enquanto que todos os demais dispositivos, de ambas as estruturas, bloqueiam a metade desta tensão.

Apesar dos diferentes níveis de bloqueio necessários aos interruptores e das distintas topologias e quantidades de componentes, as duas estruturas apresentam as mesmas características externas. Isto significa que se for utilizada a mesma estratégia de modulação em ambas, as tensões e correntes através de todos os seus terminais (A , p , n , 0) serão as mesmas.

Outra diferença que pode ser destacada é de que o conversor NPCm precisa de somente três fontes isoladas para a alimentação dos *drivers*, devido ao potencial comum dos emissores de S_{01} e S_{02} , enquanto que são necessárias quatro fontes isoladas para o NPC.

3.2.2 Etapas de operação das topologias multiníveis

As etapas de operação dos conversores multiníveis considerados neste estudo estão relacionadas aos quatro quadrantes de operação possíveis no plano $V_A \times I_A$, mostrados na Figura 3.2. Neste plano, são consideradas positivas as correntes que saem pelo terminal a da Figura 3.1.

As sequências de pulsos de comando, necessárias para gerar tensões médias positivas similares nas duas estruturas (no ponto A), estão mostradas na Tabela 3.1.

Pode-se observar pela tabela que, para conectar os pontos $A-p$ ou os pontos $A-0$, são necessários os comandos de dois interruptores, em ambas as topologias. Um único interruptor permanece comandado durante as transições entre estados de comutação (“tempo-morto”).

Para se obter tensões médias negativas, basta simplesmente operar os interruptores dispostos de forma simétrica, em cada uma das estruturas.

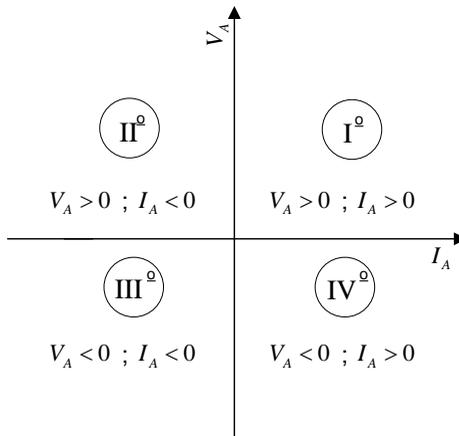


Figura 3.2 – Quatro quadrantes de operação no plano $V_A \times I_A$.

Tabela 3.1- Sequência dos pulsos de comando das duas topologias

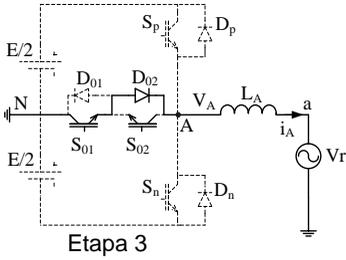
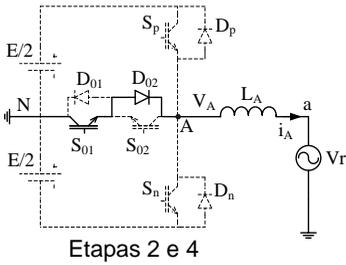
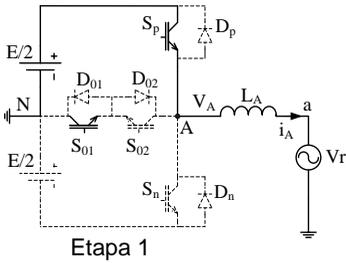
		Terminais conectados			
		$A - p$	Atraso	$A - 0$	Atraso
Topologia	NPC	S_1, S_2	S_2	S_2, S_3	S_2
	NPCm	S_p, S_{01}	S_{01}	S_{01}, S_{02}	S_{01}

A Figura 3.3 mostra as etapas de operação do conversor NPCm, para o primeiro e segundo quadrantes, onde a tensão média de saída (ponto A) é positiva. A sequência de operação dos interruptores, nestes quadrantes, é a apresentada na Tabela 3.1.

Durante a operação no primeiro quadrante, a corrente é positiva e circula primeiro pelo interruptor S_p (Etapa 1) e depois por S_{01} e D_{02} (Etapas 2, 3 e 4). No segundo quadrante a corrente é negativa, então ela circula pelo diodo D_p (Etapa 1) e depois por S_{02} e D_{01} (Etapas 2, 3 e 4).

As formas de onda relativas à operação deste conversor no primeiro quadrante são mostradas na Figura 3.4. Pela figura pode ser observada a sequência de operação dos interruptores bem como a forma de onda da tensão e da corrente de saída.

PRIMEIRO QUADRANTE



SEGUNDO QUADRANTE

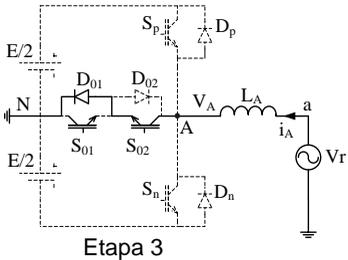
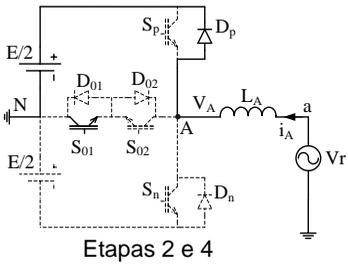
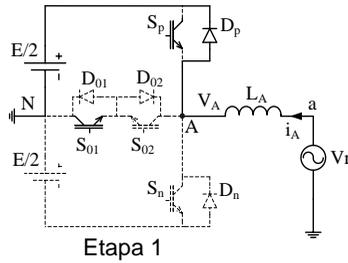


Figura 3.3 – Etapas de operação do conversor NPCm para o primeiro e segundo quadrantes.

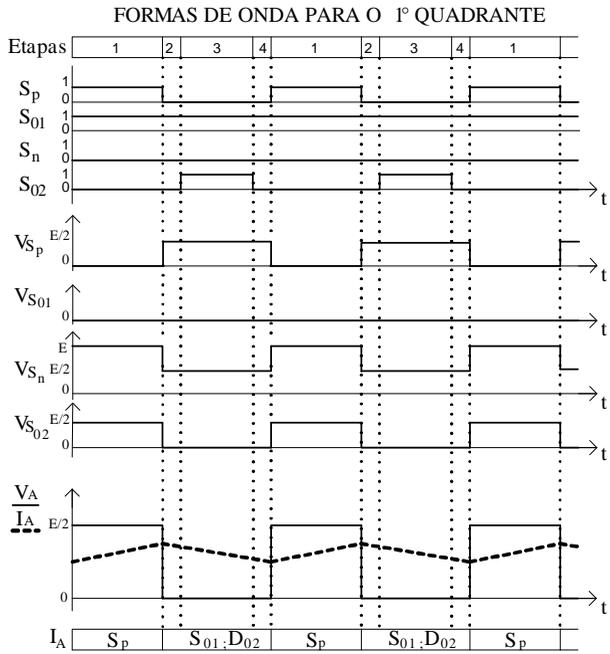


Figura 3.4 – Formas de onda para operação do NPCm no 1º Quadrante.

De forma similar, a Figura 3.5 mostra a operação do conversor NPC no primeiro e segundo quadrantes, obedecendo à sequência de comutação dos interruptores da Tabela 3.1.

Durante a operação no primeiro quadrante do NPC, a corrente circula primeiro pelos interruptores S_1 e S_2 (Etapa 1) e depois por D_5 e S_2 (Etapas 2, 3 e 4). No segundo quadrante a corrente circula pelos diodos D_1 e D_2 (Etapa 1) e depois por S_3 e D_6 (Etapas 2, 3 e 4).

A operação nos demais quadrantes, para ambos os conversores, possui etapas similares e utilizam os semicondutores dispostos simetricamente nas estruturas.

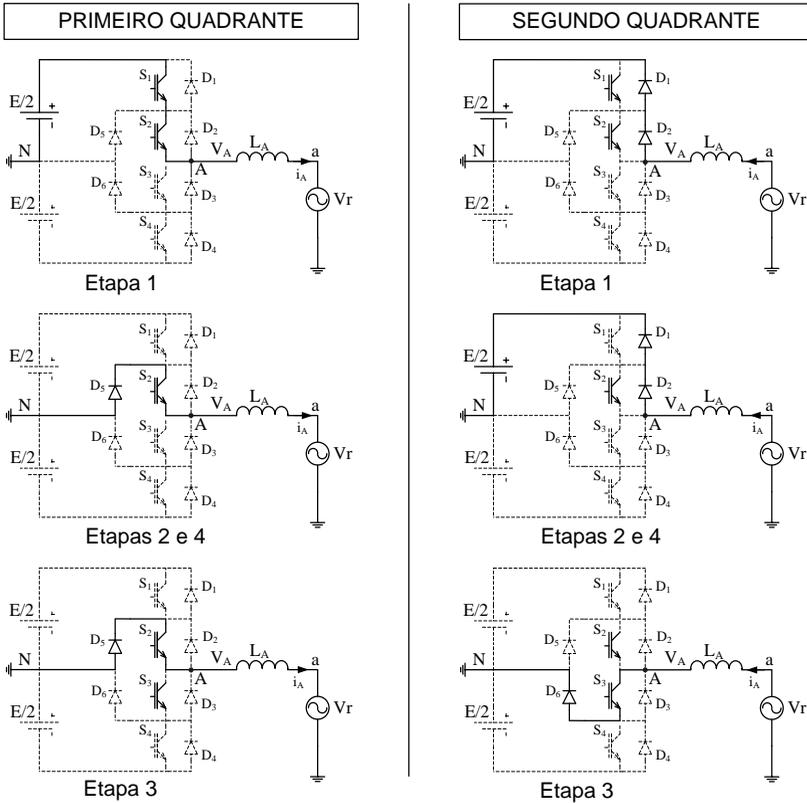


Figura 3.5 - Etapas de operação do conversor NPC para o primeiro e segundo quadrantes.

3.2.3 Estratégias de modulação PWM e escolha da mais adequada

Existem diversas estratégias de modulação PWM possíveis de serem aplicadas nas topologias de conversores multiníveis (FAR; RADAN; FAR, 2007; RECH, 2005), dentre elas podemos destacar: *In-Phase Disposition* – IPD, *Phase Opposition Disposition* – POD, *Alternative Phase Opposition Disposition* – APOD e *Phase Shifted Disposition* – PSD.

Devido às características desejadas para a carga eletrônica ativa, de impor correntes com conteúdo harmônico bem definido, neste trabalho a estratégia de modulação escolhida para ser empregada será a que, prioritariamente, apresentar o menor conteúdo harmônico na

reprodução de uma referência puramente senoidal. No entanto, alguns aspectos práticos também serão levados em consideração, como a distribuição de perdas entre os interruptores e as necessidades de filtragem das harmônicas de saída.

Sendo assim, as estratégias de modulação citadas acima foram simuladas na ferramenta PSIM[®] e comparadas suas taxas de Distorção Harmônica Total (DHT), o espectro harmônico e a simetria de pulsos da tensão PWM de entrada, conforme é mostrado a seguir.

Cabe lembrar que, para os conversores de três níveis, são necessárias somente duas portadoras triangulares, fazendo com que, neste caso, as modulações POD e APOD sejam idênticas. Desta forma, a partir de agora utilizaremos somente a sigla POD para representar estas duas formas de modulação.

Outra questão é a de que, como citado anteriormente, os conversores NPC e NPCm possuem as mesmas características externas. Portanto, para a análise em questão, serão mostradas apenas as formas de onda relativas à simulação com o conversor NPCm, por serem idênticas às do conversor NPC.

As Figura 3.6, Figura 3.7 e Figura 3.8 mostram os sinais das portadoras e da referência, bem como as formas de onda da tensão de saída, para as estratégias POD, IPD e PSD, respectivamente.

Devido à forma de disposição das portadoras na modulação PSD, suas frequências devem ser reduzidas à metade, em relação as demais, para que os interruptores operem com a mesma frequência de comutação.

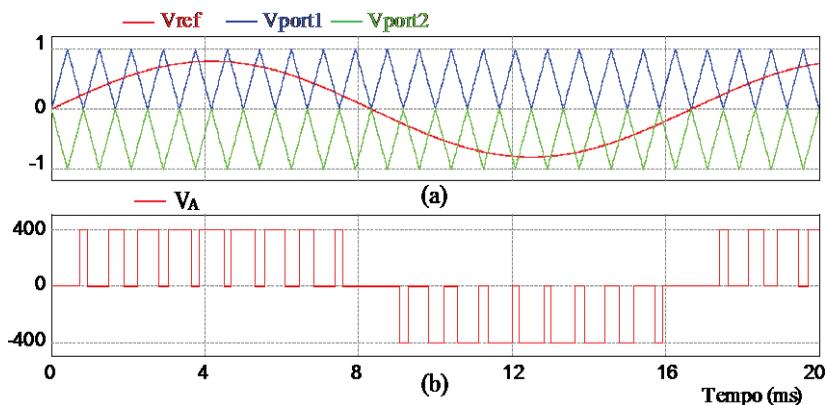


Figura 3.6 – Modulação tipo POD: (a) moduladora senoidal e portadoras ; (b) tensão de saída V_A .

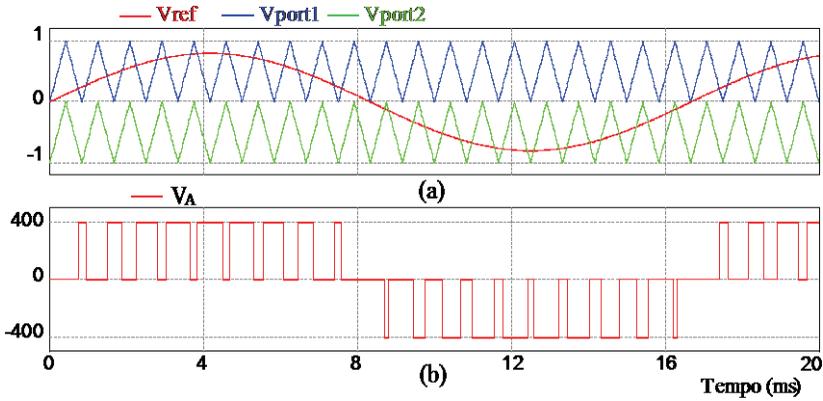


Figura 3.7 - Modulação tipo IPD: moduladora senoidal, portadoras e tensão V_A .

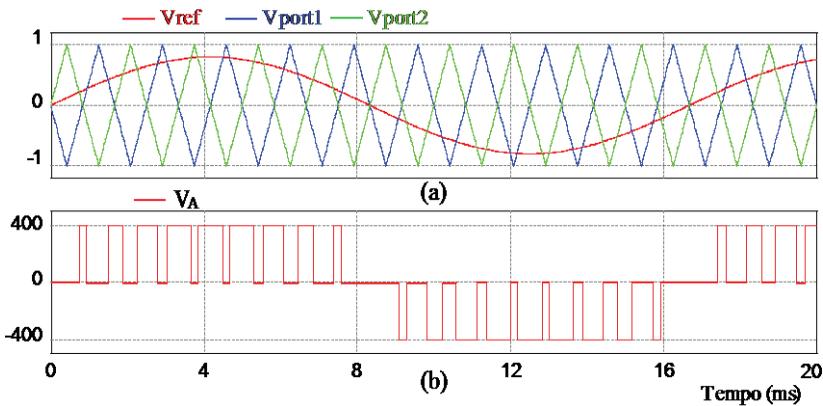


Figura 3.8 - Modulação tipo PSD: moduladora senoidal, portadoras e tensão V_A .

A Figura 3.9 mostra o espectro harmônico percentual da forma de onda da tensão de saída V_A , parametrizada em relação à tensão de pico de 311 V, para as estratégias de modulação POD, IPD e PSD com portadoras a uma frequência de 40 kHz. Pode-se observar que não aparecem conteúdos harmônicos significativos até próximo da frequência de comutação, ficando sempre abaixo de 0,03%, como pode ser observado em detalhe na Figura 3.10, para a modulação POD. Esta característica é necessária quando se deseja reproduzir fielmente formas de onda com conteúdo harmônico elevado.

As taxas de distorção harmônica total (DHT) obtidas por simulação, considerando todo o espectro harmônico, foram iguais a 83,85% para as modulações POD e PSD, e de 83,86% para a modulação IPD. No entanto, apesar da modulação do tipo IPD apresentar DHT e espectro harmônico similares, a Figura 3.7 mostra a existência de assimetria entre os pulsos do semiciclo positivo e negativo (largura e quantidade de pulsos). Em frequências de comutação muito baixas, esta assimetria poderia causar diferenças de distribuição de perdas nos semicondutores, mas para a frequência aqui considerada este efeito é desprezível.

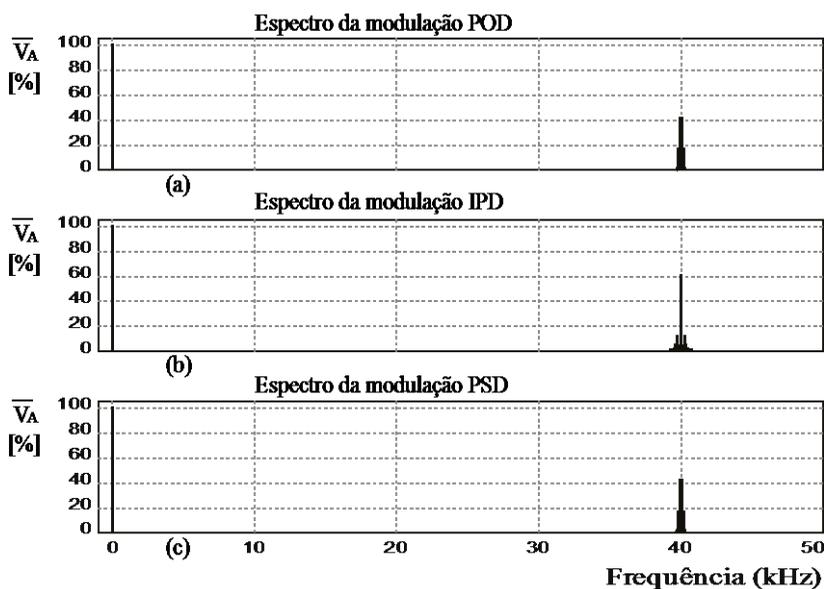


Figura 3.9 – Espectro harmônico da tensão V_A , percentual da tensão de pico (311 V), para as modulações: (a) POD; (b) IPD e; (c) PSD.

Como as três estratégias de modulação apresentaram resultados similares de DHT e espectro harmônico da tensão de saída V_A , optou-se pela utilização da modulação POD para o estudo teórico tratado neste trabalho.

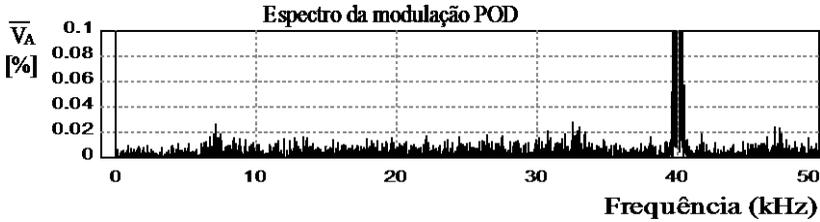


Figura 3.10 – Detalhe do espectro harmônico da tensão V_A , percentual da tensão de pico (311 V), para a modulação POD.

3.2.4 Esforços de tensão e corrente para as duas estruturas

Para o cálculo dos esforços de tensão e corrente nos semicondutores das duas estruturas será considerado que elas estejam operando como inversores alimentando cargas RLC, com correntes e tensões senoidais, e que as suas especificações sejam as apresentadas na Tabela 3.2. Na verdade a tensão de saída do conversor é comutada, mas é considerado o valor médio durante o período de comutação e que este varia de forma senoidal, uma vez que a frequência de comutação é muito maior que a frequência do sinal modulante. Neste trabalho, tal valor será chamado de “valor médio quase-instantâneo”.

Tabela 3.2- Especificações de projeto da carga eletrônica ativa

Potência Aparente por Fase	$S_A = 3,5 \text{ kVA}$
Tensão Eficaz Fundamental de Fase no ponto A	$V_{A1,rms} = 220 \text{ V}$
Frequência Fundamental da Tensão de Saída	$f_{A1} = 60 \text{ Hz}$
Frequência da Portadora para Modulação PWM	$f_p = 40 \text{ kHz}$
Tensão Média do Barramento CC	$E = 800 \text{ V}$

Considerando os valores nominais de potência e de tensão de saída, a corrente nominal de pico por fase pode ser obtida, de forma aproximada, pela equação (3.1), resultando em 22,49A.

Valor de pico da corrente de saída:

$$I_{A,pk} = \frac{S_A \cdot \sqrt{2}}{V_{A1,rms}}. \quad (3.1)$$

O índice de modulação M é definido como a razão entre os valores de pico do sinal da moduladora sobre o valor da portadora, A_m e A_p respectivamente, expressa pela equação (3.2). Como o valor eficaz de tensão da componente fundamental no ponto A , $V_{A1,rms}$, é dado por (3.3), resulta que o valor do índice de modulação, para a tensão nominal de saída $V_{A1,rms}=220$ V, é igual a 0,778.

Índice de modulação:

$$M = \frac{A_m}{A_p}. \quad (3.2)$$

Tensão eficaz fundamental de saída:

$$V_{A1,rms} = M \cdot \frac{E}{2\sqrt{2}}. \quad (3.3)$$

Se considerado o sinal da moduladora como uma referência de formato senoidal, dada pela equação (3.4), a corrente de saída pode ser expressa por uma função senoidal com uma defasagem φ , como mostrado pela equação (3.5).

Sinal da moduladora, usada como referência:

$$u_m(\omega t) = A_m \cdot \text{sen}(\omega t). \quad (3.4)$$

Corrente de saída:

$$i_A(\omega t) = I_{A,pk} \cdot \text{sen}(\omega t - \varphi). \quad (3.5)$$

Definido o sinal modulador e conhecida a forma de operação das duas estruturas é possível definir as expressões das razões cíclicas de todos os interruptores, conforme apresentado nas equações (3.6) a (3.13).

Tabela 3.3 – Expressões de razão cíclica dos interruptores.

Interruptor		Equações de Razão Cíclica dos Interruptores	
NPCm	S_p	$\delta_{s_p}(\omega t, M) = \begin{cases} M \cdot \text{sen}(\omega t) \xrightarrow{se} 0 \leq \omega t < \pi \\ 0 \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.6)
	S_n	$\delta_{s_n}(\omega t, M) = \begin{cases} 0 \xrightarrow{se} 0 \leq \omega t < \pi \\ M \cdot \text{sen}(\omega t - \pi) \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.7)
	S_{01}	$\delta_{s_{01}}(\omega t, M) = \begin{cases} 1 \xrightarrow{se} 0 \leq \omega t < \pi \\ 1 - \delta_{s_n}(\omega t, M) \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.8)
	S_{02}	$\delta_{s_{02}}(\omega t, M) = \begin{cases} 1 - \delta_{s_p}(\omega t, M) \xrightarrow{se} 0 \leq \omega t < \pi \\ 1 \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.9)
NPC	S_1	$\delta_{s_1}(\omega t, M) = \begin{cases} M \cdot \text{sen}(\omega t) \xrightarrow{se} 0 \leq \omega t < \pi \\ 0 \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.10)
	S_2	$\delta_{s_2}(\omega t, M) = \begin{cases} 1 \xrightarrow{se} 0 \leq \omega t < \pi \\ 1 - \delta_{s_4}(\omega t, M) \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.11)
	S_3	$\delta_{s_3}(\omega t, M) = \begin{cases} 1 - \delta_{s_1}(\omega t, M) \xrightarrow{se} 0 \leq \omega t < \pi \\ 1 \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.12)
	S_4	$\delta_{s_4}(\omega t, M) = \begin{cases} 0 \xrightarrow{se} 0 \leq \omega t < \pi \\ M \cdot \text{sen}(\omega t - \pi) \xrightarrow{se} \pi \leq \omega t < 2\pi \end{cases}$	(3.13)

Com uma corrente de saída senoidal nos conversores, $i_A(\omega t)$, e convencioando-se como positiva as correntes que saem pelo terminal a , os interruptores conduzirão, somente durante os seus respectivos intervalos de comutação, porções também senoidais. Estas correntes terão amplitudes iguais a da carga, mas em alguns casos com sinal contrário, atendendo ao sentido positivo convencioado anteriormente. As expressões (3.14) a (3.15) mostram estes casos:

Corrente nos interruptores $S_p, S_{01}, S_1, S_2, D_n, D_{02}, D_3, D_4$ e D_5 , durante seus intervalos de condução:

$$\begin{aligned} i_{S_p}(\omega t) &= i_{S_{01}}(\omega t) = i_{S_1}(\omega t) = i_{S_2}(\omega t) = i_A(\omega t), \\ i_{D_n}(\omega t) &= i_{D_{02}}(\omega t) = i_{D_3}(\omega t) = i_{D_4}(\omega t) = i_{D_5}(\omega t) = i_A(\omega t). \end{aligned} \quad (3.14)$$

Corrente nos interruptores $S_n, S_{02}, S_3, S_4, D_p, D_{01}, D_1, D_2$ e D_6 , durante seus intervalos de condução:

$$\begin{aligned} i_{S_n}(\omega t) &= i_{S_{02}}(\omega t) = i_{S_3}(\omega t) = i_{S_4}(\omega t) = -i_A(\omega t), \\ i_{D_p}(\omega t) &= i_{D_{01}}(\omega t) = i_{D_1}(\omega t) = i_{D_2}(\omega t) = i_{D_6}(\omega t) = -i_A(\omega t). \end{aligned} \quad (3.15)$$

Como a frequência da portadora é muito maior do que a frequência da moduladora, podemos considerar que a corrente é constante durante todo o intervalo de comutação. Desta forma, como a razão cíclica muda a cada período de comutação, podem ser definidas as expressões das correntes média e eficaz quase-instantâneas de cada componente semiconductor, conforme apresentado nas expressões (3.16) e (3.17), respectivamente.

Corrente média quase-instantânea:

$$\langle i_{S/D,avg}(\omega t, M) \rangle = \frac{1}{T_p} \int_{(t-T_p)}^{(t-T_p)+\delta_{S/D}(\omega t, M)T_p} i(\omega t) d\omega t. \quad (3.16)$$

Corrente eficaz quase-instantânea:

$$\langle i_{S/D,rms}(\omega t, M) \rangle = \sqrt{\frac{1}{T_p} \int_{(t-T_p)}^{(t-T_p)+\delta_{S/D}(\omega t, M)T_p} i(\omega t)^2 d\omega t}. \quad (3.17)$$

Resolvendo as equações (3.16) e (3.17) se obtém (3.18) e (3.19):

$$\langle i_{S/D,avg}(\omega t, M) \rangle = \delta_{S/D}(\omega t, M) \cdot i(\omega t), \quad (3.18)$$

$$\langle i_{S/D,rms}(\omega t, M) \rangle = \sqrt{\delta_{S/D}(\omega t, M)} \cdot i(\omega t). \quad (3.19)$$

A partir das expressões de corrente média e eficaz quase-instantânea, dadas por (3.18) e (3.19), podem ser calculadas as correntes média e eficaz para o período completo da moduladora, através das expressões (3.20) e (3.21).

Corrente média:

$$I_{S/D,avg} = \frac{1}{2\pi} \int_0^{2\pi} \delta_{S/D}(\omega t, M) \cdot i(\omega t) d\omega t. \quad (3.20)$$

Corrente eficaz:

$$I_{S/D,rms} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \delta_{S/D}(\omega t, M) \cdot i(\omega t)^2 d\omega t}. \quad (3.21)$$

Com as expressões acima podem ser calculados os esforços de corrente média e eficaz de todos os componentes semicondutores, substituindo adequadamente as expressões de razão cíclica e de corrente, bem como observando os respectivos intervalos de integração.

Correntes média e eficaz nos semicondutores do conversor NPCm

Correntes no interruptor S_p :

Conforme pode ser visto na Figura 3.11, o interruptor S_p comutará a corrente da carga durante a operação no 1º Quadrante, ou seja, durante os semi-ciclos positivos da moduladora e da corrente da carga (corrente saindo no ponto a).

Substituindo-se as expressões (3.6) e (3.14) em (3.20) podemos obter a expressão para o cálculo da corrente média no interruptor S_p , em função do índice de modulação (M) e do ângulo de deslocamento da corrente (φ), conforme mostrado em (3.22) e (3.23).

Da mesma forma, substituindo-se as expressões (3.6) e (3.14) em (3.21) podemos obter a expressão para o cálculo da corrente eficaz no interruptor S_p , em função do índice de modulação (M) e do ângulo de deslocamento da corrente (φ), conforme mostrado em (3.24) e (3.25).

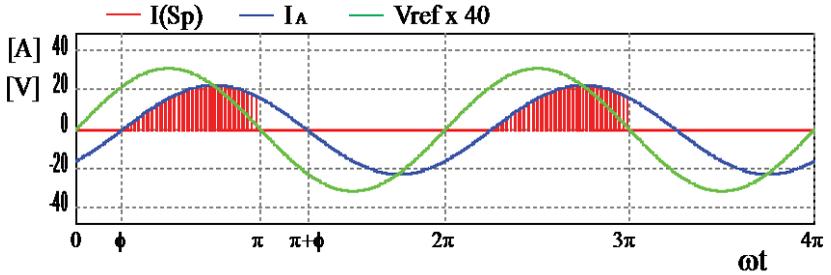


Figura 3.11 – Intervalos de comutação do interruptor S_p .

Corrente média em S_p :

$$I_{S_p,avg}(M, \varphi) = \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_p}(\omega t, M) \cdot i_{S_p}(\omega t) d\omega t, \quad (3.22)$$

$$I_{S_p,avg}(M, \varphi) = \frac{M \cdot I_{A,pk}}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi]. \quad (3.23)$$

Corrente eficaz em S_p :

$$I_{S_p,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_p}(\omega t, M) \cdot i_{S_p}(\omega t)^2 d\omega t}, \quad (3.24)$$

$$I_{S_p,rms}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot I_{A,pk} \cdot (\cos\varphi + 1). \quad (3.25)$$

Dividindo-se as expressões (3.23) e (3.25) pelo valor da corrente nominal de pico, $I_{A,pk}$, podem ser obtidas as expressões das correntes média e eficaz parametrizadas, apresentadas em (3.26) e (3.27).

Correntes média e eficaz parametrizadas:

$$\overline{I_{S_p,avg}}(M, \varphi) = \frac{I_{S_p,avg}(M, \varphi)}{I_{A,pk}} = \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi], \quad (3.26)$$

$$\overline{I_{S_p,rms}}(M, \varphi) = \frac{I_{S_p,rms}(M, \varphi)}{I_{A,pk}} = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot (\cos \varphi + 1). \quad (3.27)$$

Correntes no interruptor S_n :

Conforme pode ser visto na Figura 3.12, o interruptor S_n comutará a corrente da carga durante a operação no 3º Quadrante, ou seja, durante os semi-ciclos negativos da moduladora e da corrente da carga.

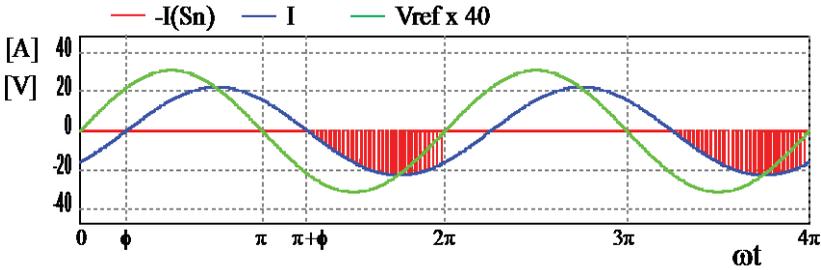


Figura 3.12 - Intervalos de comutação do interruptor S_n .

Através de um procedimento análogo ao utilizado para o interruptor S_p , podem ser obtidas as expressões da corrente média e eficaz no interruptor S_n , conforme é mostrado nas expressões (3.28) a (3.31).

Corrente média em S_n :

$$I_{S_n,avg}(M, \varphi) = \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_n}(\omega t, M) \cdot i_{S_n}(\omega t) d\omega t, \quad (3.28)$$

$$I_{S_n,avg}(M, \varphi) = \frac{M \cdot I_{A,pk}}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos \varphi]. \quad (3.29)$$

Corrente eficaz em S_n :

$$I_{S_n,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_n}(\omega t, M) \cdot i_{S_n}(\omega t)^2 d\omega t}, \quad (3.30)$$

$$I_{S_n,rms}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot I_{A,pk} \cdot (\cos \varphi + 1). \quad (3.31)$$

Podemos notar que as expressões (3.29) e (3.31) são idênticas às expressões (3.23) e (3.25), respectivamente, obtidas para o interruptor S_p . Este resultado já era esperado, devido a consideração de simetria das formas de onda.

Desta forma, dividindo as expressões (3.29) e (3.31) pelo valor da corrente nominal de pico, $I_{A,pk}$, podem ser obtidas as mesmas expressões das correntes média e eficaz parametrizadas do interruptor S_p , conforme é mostrado em (3.32) e (3.33).

Correntes média e eficaz parametrizadas:

$$\overline{I_{S_n,avg}}(M, \varphi) = \frac{I_{S_n,avg}(M, \varphi)}{I_{A,pk}} = \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cos \varphi], \quad (3.32)$$

$$\overline{I_{S_n,rms}}(M, \varphi) = \frac{I_{S_n,rms}(M, \varphi)}{I_{A,pk}} = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot (\cos \varphi + 1). \quad (3.33)$$

Considerando o índice de modulação nominal $M=0,778$, é possível desenhar o gráfico das correntes média e eficaz parametrizadas sob função da variação do ângulo φ , conforme é mostrado na Figura 3.13.

Observando a Figura 3.13 pode ser notado que os máximos valores das correntes média e eficaz ocorrem quando a corrente do conversor está em fase com a tensão de saída, ou seja, $\varphi = 0$. À medida que a defasagem vai aumentando estas correntes diminuem de amplitude, até que se tornem nulas, não mais circulando pelos interruptores S_p ou S_n .

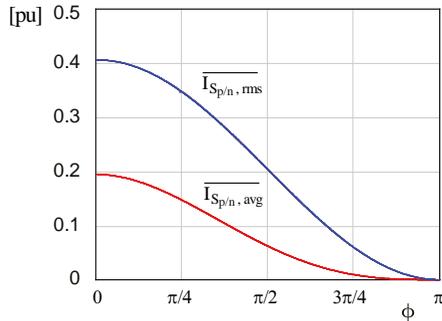


Figura 3.13 – Correntes média e eficaz de S_p e S_n , parametrizadas por $I_{A,pk}$, com $M=0,778$.

Correntes em S_{01} e D_{02} :

O interruptor S_{01} e o diodo D_{02} conduzirão sempre que a corrente da carga for positiva, como pode ser visto na Figura 3.14, mas com razões cíclicas complementares aos interruptores S_p ou S_n , respectivas às operações no 1º e 4º quadrantes. Estas razões cíclicas são, portanto, iguais às razões cíclicas de S_{02} e S_{01} , conforme apresentado anteriormente na Tabela 3.3.

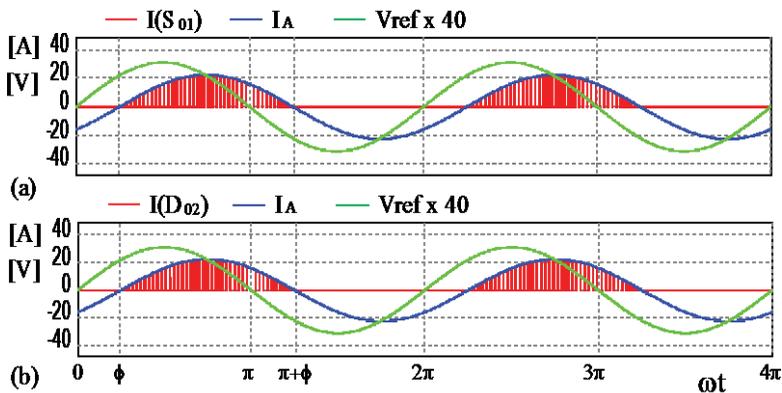


Figura 3.14 - Intervalos de comutação do interruptor S_{01} e do diodo D_{02} .

A corrente média pode então ser calculada resolvendo as integrais da equação (3.34), resultando na expressão (3.35).

Corrente média em S_{01} e D_{02} :

$$I_{S_{01},avg}(M, \varphi) = \left(\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_{02}}(\omega t, M) \cdot i_{S_{01}}(\omega t) d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_{01}}(\omega t, M) \cdot i_{S_{01}}(\omega t) d\omega t \end{array} \right), \quad (3.34)$$

$$I_{S_{01},avg}(M, \varphi) = \frac{I_{A,pk}}{4\pi} \{4 + M [(2\varphi - \pi) \cos \varphi - 2 \cdot \text{sen} \varphi]\}. \quad (3.35)$$

A expressão da corrente eficaz sobre estes dispositivos é obtida pela solução de (3.36), mostrada em (3.37).

Corrente eficaz em S_{01} e D_{02} :

$$I_{S_{01},rms}(M, \varphi) = \sqrt{\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_{02}}(\omega t, M) \cdot i_{S_{01}}(\omega t)^2 d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_{01}}(\omega t, M) \cdot i_{S_{01}}(\omega t)^2 d\omega t \end{array}}, \quad (3.36)$$

$$I_{S_{01}/D_{02},rms}(M, \varphi) = I_{A,pk} \cdot \sqrt{\frac{1}{4} - \frac{M}{3\pi} (1 + \cos \varphi^2)}. \quad (3.37)$$

Correntes em S_{02} e D_{01} :

A Figura 3.15 mostra os intervalos em que há a circulação de corrente no interruptor S_{02} e no diodo D_{01} . Pode-se perceber pela figura que estes dispositivos conduzirão a corrente de carga durante o semi-ciclo negativo, ou seja, no 2º e 3º quadrantes.

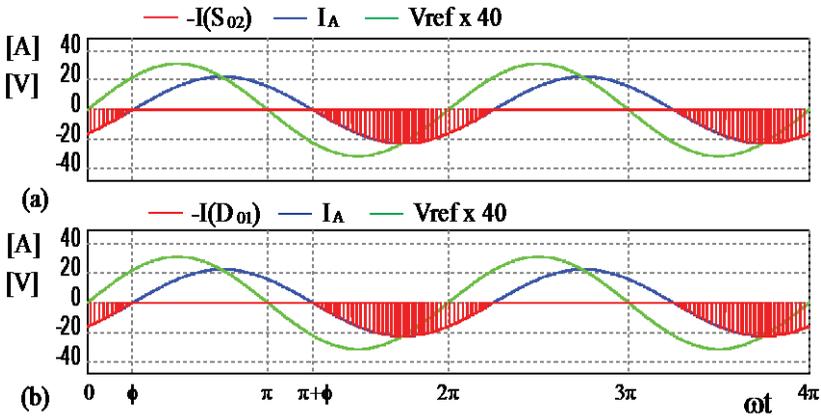


Figura 3.15 - Intervalos de comutação do interruptor S_{02} e do diodo D_{01} .

Novamente, devido à simetria de forma de onda, estes dispositivos possuem as mesmas expressões representativas das correntes média e eficaz de S_{01} e D_{02} , em um período da referência, conforme equacionamentos apresentados em (3.38) e (3.40), e as respectivas soluções mostradas em (3.39) e (3.41).

Corrente média em S_{02} e D_{01} :

$$I_{S_{02},avg}(M, \varphi) = \left(\begin{array}{l} \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_{01}}(\omega t, M) \cdot i_{S_{02}}(\omega t) d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_{02}}(\omega t, M) \cdot i_{S_{02}}(\omega t) d\omega t \end{array} \right), \quad (3.38)$$

$$I_{S_{02}/D_{01},avg}(M, \varphi) = \frac{I_{A,pk}}{4\pi} \left\{ 4 + M \left[(2\varphi - \pi) \cdot \cos \varphi - 2 \cdot \text{sen} \varphi \right] \right\}. \quad (3.39)$$

Corrente eficaz em S_{02} e D_{01} :

$$I_{S_{02},rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_{01}}(\omega t, M) \cdot i_{S_{02}}(\omega t)^2 d\omega t + \dots} \\ \sqrt{\dots + \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_{02}}(\omega t, M) \cdot i_{S_{02}}(\omega t)^2 d\omega t} \quad , \quad (3.40)$$

$$I_{S_{02},rms}(M, \varphi) = I_{D_{01},rms}(M, \varphi) = I_{A,pk} \cdot \sqrt{\frac{1}{4} - \frac{M}{3\pi}(1 + \cos \varphi^2)}. \quad (3.41)$$

Por sua vez, as correntes média e eficaz parametrizadas em função da corrente nominal de pico apresentam também as mesmas soluções, conforme mostradas em (3.42) a (3.45).

Correntes média e eficaz parametrizadas:

$$\overline{I_{S_{02/01},avg}}(M, \varphi) = \overline{I_{D_{01/02},avg}}(M, \varphi) = \frac{I_{S_{02},avg}(M, \varphi)}{I_{A,pk}}, \quad (3.42)$$

$$\overline{I_{S_{02},avg}}(M, \varphi) = \frac{1}{4\pi} \{4 + M [(2\varphi - \pi) \cdot \cos \varphi - 2 \cdot \text{sen} \varphi]\}, \quad (3.43)$$

$$\overline{I_{S_{02/01},rms}}(M, \varphi) = \overline{I_{D_{01/02},rms}}(M, \varphi) = \frac{I_{S_{02},rms}(M, \varphi)}{I_{A,pk}}, \quad (3.44)$$

$$\overline{I_{S_{02},rms}}(M, \varphi) = \sqrt{\frac{1}{4} - \frac{M}{3\pi}(1 + \cos \varphi^2)}. \quad (3.45)$$

Considerando o índice de modulação nominal $M = 0,778$, as expressões das correntes média e eficaz parametrizadas, (3.43) e (3.45), podem ser desenhadas em função da variação do ângulo φ , conforme é mostrado na Figura 3.16.

Pode ser observado pela Figura 3.16 que os máximos valores das correntes média e eficaz ocorrem para $\varphi = \pi/2$, com valores próximos a 0,2 e 0,4 da corrente nominal de pico, respectivamente. Já os valores mínimos ocorrem em $\varphi = 0$ e $\varphi = \pi$, com os respectivos valores próximos a 0,13 e 0,3.

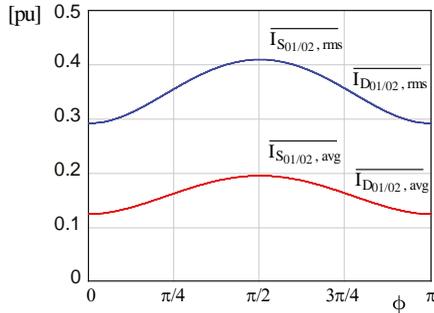


Figura 3.16 - Correntes média e eficaz de S_{01} , S_{02} , D_{01} e D_{02} , parametrizadas por $I_{A, pk}$, com $M=0,778$.

Correntes média e eficaz nos diodos D_p e D_n :

Os diodos D_p e D_n conduzirão durante os intervalos em que a corrente é negativa e a referência de tensão é positiva (2º Quadrante), ou quando a corrente é positiva e a referência é negativa (4º Quadrante), respectivamente. A Figura 3.17 mostra estes intervalos.

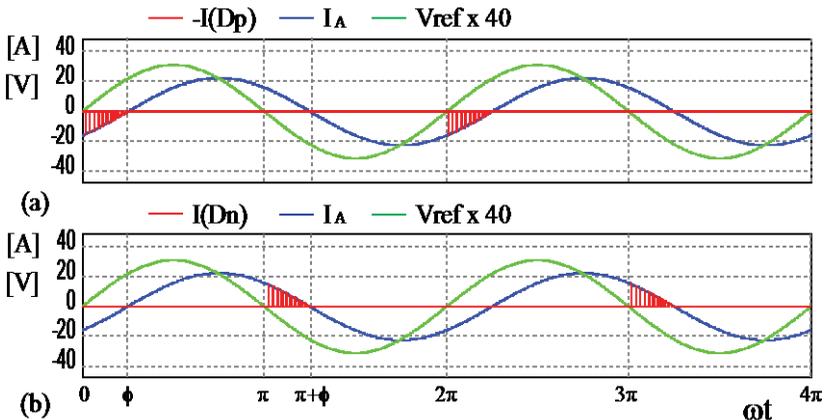


Figura 3.17 - Intervalos de comutação dos diodos D_p e D_n .

Para o cálculo dos valores médio e eficaz da corrente no diodo D_p é necessário resolver as equações apresentadas em (3.46) e (3.48), utilizando como função de razão cíclica a mesma do interruptor S_p . As soluções destas equações estão apresentadas em (3.47) e (3.49).

Corrente média em D_p :

$$I_{D_p,avg}(M, \varphi) = \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_p}(\omega t, M) \cdot i_{D_p}(\omega t) d\omega t, \quad (3.46)$$

$$I_{D_p,avg}(M, \varphi) = \frac{I_{A,pk} \cdot M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \cos\varphi). \quad (3.47)$$

Corrente eficaz em D_p :

$$I_{D_p,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_0^{\varphi} \delta_{S_p}(\omega t, M) \cdot i_{D_p}(\omega t)^2 d\omega t}, \quad (3.48)$$

$$I_{D_p,rms}(M, \varphi) = \frac{\sqrt{M} \cdot I_{A,pk}}{\sqrt{6\pi}} \cdot (1 - \cos\varphi). \quad (3.49)$$

Para o cálculo dos valores médio e eficaz da corrente no diodo D_n deve ser utilizada a expressão da razão cíclica do interruptor S_n , conforme mostrado em (3.50) e (3.52), cujas soluções são apresentadas em (3.51) e (3.53).

Corrente média em D_n :

$$I_{D_n,avg}(M, \varphi) = \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_n}(\omega t, M) \cdot i_{D_n}(\omega t) d\omega t, \quad (3.50)$$

$$I_{D_n,avg}(M, \varphi) = \frac{I_{A,pk} \cdot M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \cos\varphi). \quad (3.51)$$

Corrente eficaz em D_n :

$$I_{D_n,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_n}(\omega t, M) \cdot i_{D_n}(\omega t)^2 d\omega t}, \quad (3.52)$$

$$I_{D_n,rms}(M, \varphi) = \frac{\sqrt{M} \cdot I_{A,pk}}{\sqrt{6\pi}} \cdot (1 - \cos \varphi). \quad (3.53)$$

Como os diodos D_p e D_n possuem as mesmas expressões de corrente média e eficaz, se estas forem parametrizadas em função da corrente nominal de pico serão representadas pelas expressões (3.54) e (3.55) a seguir.

Correntes média e eficaz parametrizadas:

$$\overline{I_{D_p,avg}}(M, \varphi) = \overline{I_{D_n,avg}}(M, \varphi) = \frac{M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \cos \varphi), \quad (3.54)$$

$$\overline{I_{D_p,rms}}(M, \varphi) = \overline{I_{D_n,rms}}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot (1 - \cos \varphi). \quad (3.55)$$

A Figura 3.18 representa as funções acima, para o índice de modulação nominal ($M=0,778$) e variando o ângulo φ de 0 à π . Pode ser percebido que os valores máximos de corrente média e eficaz ocorrem em $\varphi = \pi$, atingindo aproximadamente 20% e 40% da corrente nominal de pico, respectivamente.

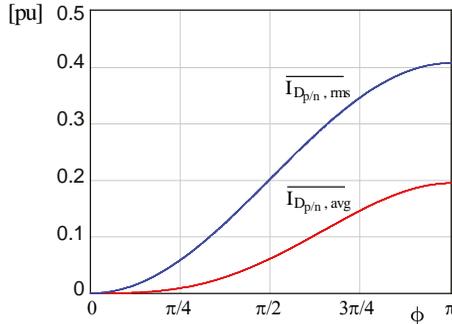


Figura 3.18 - Correntes média e eficaz de D_p e D_n , parametrizadas por $I_{A, pk}$, com $M=0,778$.

A seguir serão mostradas as formas gráficas das expressões de corrente obtidas anteriormente, em função das suas variáveis M e ϕ . Enquanto que os gráficos em três dimensões dão uma visão mais clara da forma espacial de variação das amplitudes das correntes, em função destas variáveis, os gráficos em duas dimensões facilitam a visualização dos valores envolvidos.

A Figura 3.19, Figura 3.20 e a Figura 3.21 mostram o comportamento da corrente média nos diversos semicondutores, enquanto que na Figura 3.22, Figura 3.23 e na Figura 3.24 mostram as respectivas correntes eficazes. Pode ser observado que enquanto alguns dos elementos possuem os maiores valores de corrente para o ângulo nulo de defasagem, em outros isso ocorre para os valores próximos a 180 graus elétricos. Somente nos elementos de grampeamento os máximos valores são atingidos para a defasagem de 90 graus elétricos.

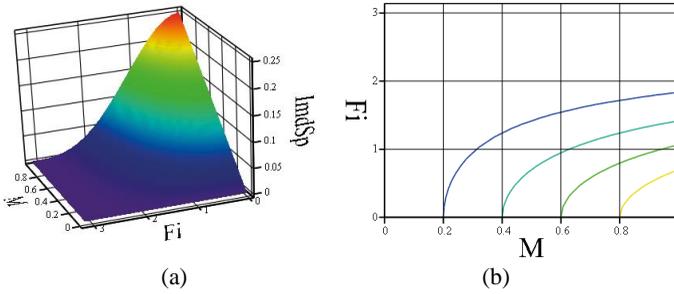


Figura 3.19 – Corrente média de S_p e S_n em função de M e φ : (a) representação tridimensional e; (b) em curvas de nível.

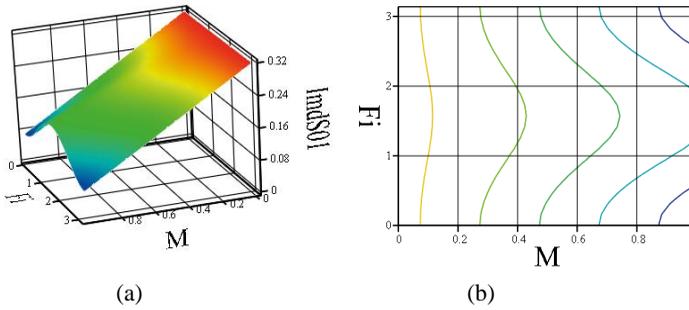


Figura 3.20 - Corrente média de S_{01} , S_{02} , D_{01} e D_{02} em função de M e φ : (a) representação tridimensional e; (b) em curvas de nível..

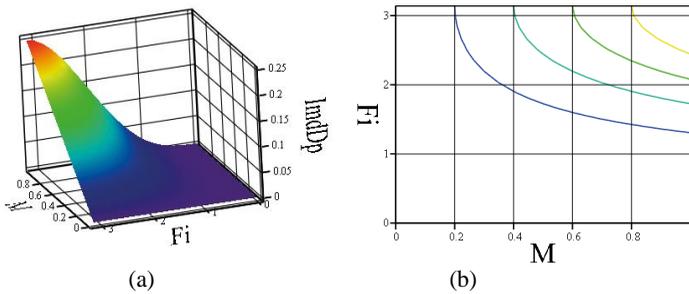


Figura 3.21 - Corrente média de D_p e D_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

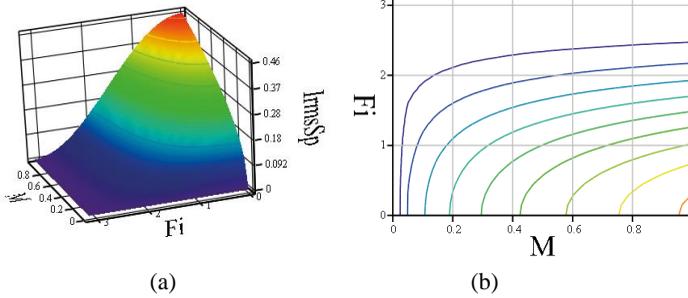


Figura 3.22 - Corrente eficaz de S_p e S_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

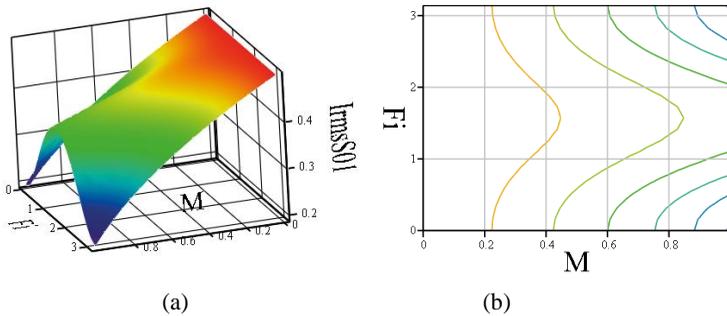


Figura 3.23 - Corrente eficaz de S_{01} , S_{02} , D_{01} e D_{02} em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

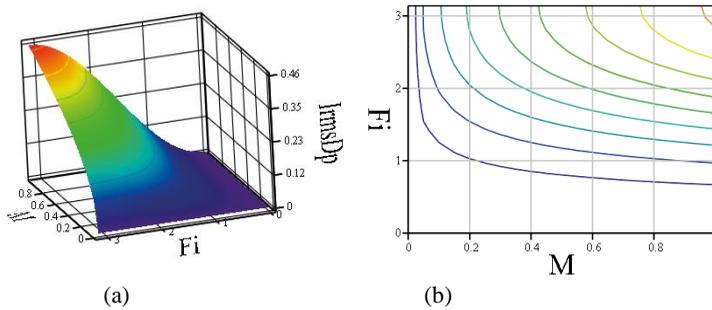


Figura 3.24 - Corrente eficaz de D_p e D_n em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

Correntes média e eficaz nos semicondutores do conversor NPC

Correntes no interruptor S_1 :

Conforme pode ser visto na Figura 3.25, o interruptor S_1 comutará a corrente da carga durante a operação no 1º Quadrante, ou seja, durante os semi-ciclos positivos da moduladora e da corrente da carga (corrente saindo no ponto A).

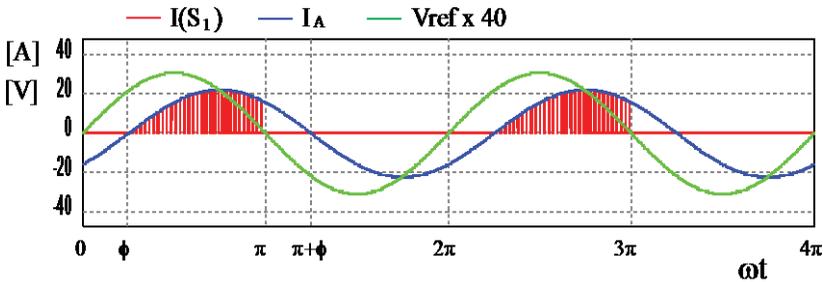


Figura 3.25 – Intervalos de comutação do interruptor S_1 .

Substituindo-se as expressões (3.10) e (3.14) em (3.20) podemos obter a expressão para o cálculo da corrente média no interruptor S_1 , em função do índice de modulação (M) e do ângulo de deslocamento da corrente (φ), conforme mostrado em (3.56) e (3.57).

Corrente média em S_1 :

$$I_{S_1,avg}(M, \varphi) = \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_1}(\omega t, M) \cdot i_{S_1}(\omega t) d\omega t, \quad (3.56)$$

$$I_{S_1,avg}(M, \varphi) = \frac{M \cdot I_{A,pk}}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi]. \quad (3.57)$$

Da mesma forma, substituindo-se as expressões (3.10) e (3.14) em (3.21) podemos obter a expressão para o cálculo da corrente eficaz no interruptor S_1 , em função do índice de modulação (M) e do ângulo

de deslocamento da corrente (φ), conforme mostrado em (3.58) e (3.59).

Corrente eficaz em S_1 :

$$I_{S_1,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_1}(\omega t, M) \cdot i_{S_1}(\omega t)^2 d\omega t}, \quad (3.58)$$

$$I_{S_1,rms}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot I_{A,pk} \cdot (\cos \varphi + 1). \quad (3.59)$$

Correntes no interruptor S_4 :

Conforme pode ser visto na Figura 3.26, o interruptor S_4 comutará a corrente da carga durante a operação no 3º quadrante, ou seja, durante os semi-ciclos negativos da moduladora e da corrente da carga.

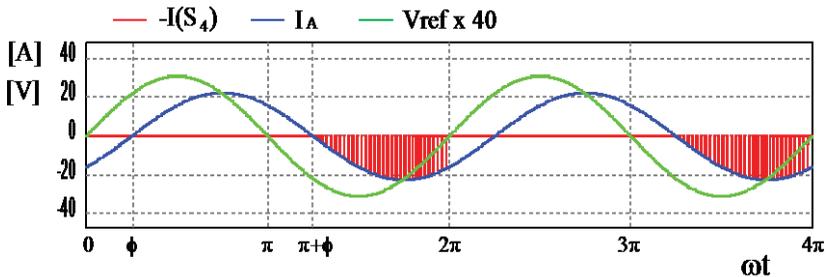


Figura 3.26 - Intervalos de comutação do interruptor S_4 .

Através de um procedimento análogo ao utilizado para o interruptor S_1 , podem ser obtidas as expressões da corrente média e eficaz no interruptor S_4 , conforme é mostrado nas expressões (3.60) a (3.63).

Corrente média em S_4 :

$$I_{S_4,avg}(M, \varphi) = \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_4}(\omega t, M) \cdot i_{S_4}(\omega t) d\omega t, \quad (3.60)$$

$$I_{S_4,avg}(M, \varphi) = \frac{M \cdot I_{A,pk}}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi]. \quad (3.61)$$

Corrente eficaz em S_4 :

$$I_{S_4,rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_4}(\omega t, M) \cdot i_{S_4}(\omega t)^2 d\omega t}, \quad (3.62)$$

$$I_{S_4,rms}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot I_{A,pk} \cdot (\cos\varphi + 1). \quad (3.63)$$

Podemos notar que as expressões (3.61) e (3.63) são idênticas às expressões (3.57) e (3.59), obtidas para o interruptor S_1 , resultado já esperado, devido à consideração da simetria das formas de onda.

Desta forma, dividindo-se as expressões (3.61) e (3.63) pelo valor da corrente nominal de pico, (3.64) e (3.66), podem ser obtidas as expressões das correntes média e eficaz parametrizadas, conforme é mostrado em (3.65) e (3.67).

Correntes média e eficaz parametrizadas:

$$\overline{I_{S_{1,4},avg}}(M, \varphi) = \frac{I_{S_{1,4},avg}(M, \varphi)}{I_{A,pk}}, \quad (3.64)$$

$$\overline{I_{S_{1,4},avg}}(M, \varphi) = \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi], \quad (3.65)$$

$$\overline{I_{S_{1,4},rms}}(M, \varphi) = \frac{I_{S_{1,4},rms}(M, \varphi)}{I_{A,pk}}, \quad (3.66)$$

$$\overline{I_{S_{1,4},rms}}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} (\cos \varphi + 1). \quad (3.67)$$

Considerando novamente o índice de modulação nominal, é mostrado na Figura 3.27 o gráfico das correntes média e eficaz parametrizadas e em função da variação do ângulo φ .

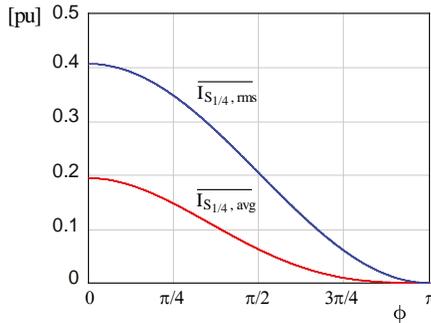


Figura 3.27 – Correntes média e eficaz de S_1 e S_4 , parametrizadas por $I_{A,pk}$, com $M=0,778$.

Observando a Figura 3.27 pode ser notado que os máximos valores das correntes média e eficaz ocorrem quando a corrente do conversor está em fase com a tensão de saída, ou seja, $\varphi = 0$. À medida que a defasagem vai aumentando estas correntes diminuem de amplitude, até que se tornem nulas, não mais circulando pelos interruptores S_1 ou S_4 .

Correntes em S_2 :

O interruptor S_2 conduzirá com razão cíclica unitária durante o intervalo de operação no 1º quadrante e com razão cíclica complementar ao interruptor S_4 durante a operação no 4º quadrante, como pode ser visto na Figura 3.28.

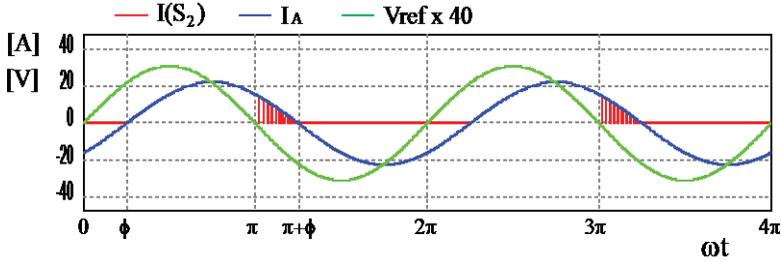


Figura 3.28 - Intervalos de comutação do interruptor S_2 .

A corrente média pode então ser calculada resolvendo as integrais da equação (3.68), as quais resultam na expressão (3.69).

Corrente média em S_2 :

$$I_{S_2,avg}(M, \varphi) = \left(\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t) d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t) d\omega t \end{array} \right), \quad (3.68)$$

$$I_{S_2,avg}(M, \varphi) = \frac{I_{A,pk}}{4\pi} [4 + M(\varphi \cdot \cos \varphi - \text{sen} \varphi)]. \quad (3.69)$$

A expressão da corrente eficaz sobre estes dispositivos é obtida pela solução de (3.70), mostrada em (3.71).

Corrente eficaz em S_2 :

$$I_{S_2,rms}(M, \varphi) = \sqrt{\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t)^2 d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t)^2 d\omega t \end{array}}, \quad (3.70)$$

$$I_{S_2,rms}(M, \varphi) = I_{A,pk} \cdot \sqrt{\frac{1}{4} - \frac{M}{6\pi}(1 - \cos \varphi)^2}. \quad (3.71)$$

Correntes em S_3 :

A Figura 3.29 mostra os intervalos em que há a circulação de corrente no interruptor S_3 . Pode-se perceber pela figura que estes dispositivos conduzirão a corrente de carga durante o seu semi-ciclo negativo, ou seja, no 2º e 3º quadrantes. Este interruptor terá uma razão cíclica complementar ao interruptor S_1 para a operação no 2º quadrante e unitária durante a operação no 3º quadrante.

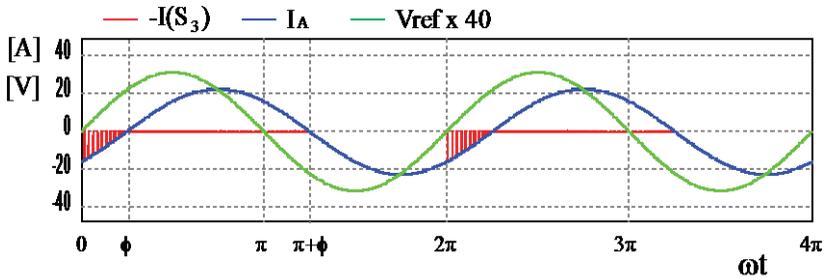


Figura 3.29 - Intervalos de comutação do interruptor S_3 .

Novamente, devido à simetria de forma de onda, estes dispositivos possuem as mesmas expressões representativas das correntes média e eficaz de S_2 , em um período da referência, conforme equacionamentos apresentados em (3.72) e (3.74), e as respectivas soluções mostradas em (3.73) e (3.75).

Corrente média em S_3 :

$$I_{S_3,avg}(M, \varphi) = \left(\begin{array}{l} \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t) d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t) d\omega t \end{array} \right), \quad (3.72)$$

$$I_{S_3,avg}(M, \varphi) = \frac{I_{A,pk}}{4\pi} [4 + M(\varphi \cdot \cos \varphi - \text{sen}\varphi)]. \quad (3.73)$$

Corrente eficaz em S_3 :

$$I_{S_3,rms}(M, \varphi) = \sqrt{\begin{array}{l} \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t)^2 d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t)^2 d\omega t \end{array}}, \quad (3.74)$$

$$I_{S_3,rms}(M, \varphi) = I_{A,pk} \cdot \sqrt{\frac{1}{4} - \frac{M}{6\pi} (1 - \cos \varphi)^2}. \quad (3.75)$$

Por sua vez, as correntes média e eficaz parametrizadas em função da corrente nominal de pico são representadas pelas expressões (3.76) a (3.79).

Correntes média e eficaz parametrizadas:

$$\overline{I_{S_{2,3},avg}}(M, \varphi) = \frac{I_{S_{2,3},avg}(M, \varphi)}{I_{A,pk}}, \quad (3.76)$$

$$\overline{I_{S_{2,3},avg}}(M, \varphi) = \frac{1}{4\pi} [4 + M(\varphi \cdot \cos \varphi - \text{sen}\varphi)], \quad (3.77)$$

$$\overline{I_{S_{2,3},rms}}(M, \varphi) = \frac{I_{S_{2,3},rms}(M, \varphi)}{I_{A,pk}}, \quad (3.78)$$

$$\overline{I_{S_{2,3},rms}}(M, \varphi) = \sqrt{\frac{1}{4} - \frac{M}{6\pi}(1 - \cos \varphi)^2}. \quad (3.79)$$

Considerando o índice de modulação nominal, as expressões das correntes média e eficaz parametrizadas, (3.77) e (3.79), podem ser desenhadas em função da variação do ângulo φ , conforme é mostrado na Figura 3.30.

Pode ser observado pela Figura 3.30 que os máximos valores das correntes média e eficaz ocorrem para $\varphi = 0$, com valores próximos a 0,32 e 0,5 da corrente nominal de pico, respectivamente. Já os valores mínimos ocorrem em $\varphi = \pi$, com os respectivos valores próximos a 0,15 e 0,3.

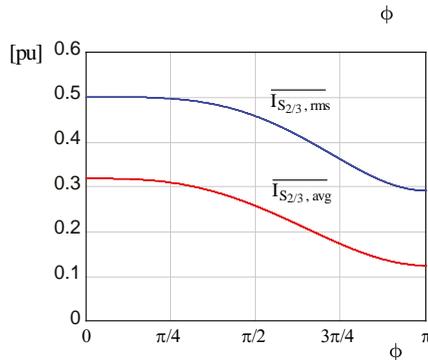


Figura 3.30 - Correntes média e eficaz de S_2 e S_3 , parametrizadas por $I_{A,pk}$, com $M=0,778$.

Correntes média e eficaz nos diodos D_1 e D_2 :

Os diodos D_1 e D_2 conduzirão durante os intervalos em que a corrente é negativa e a referência de tensão é positiva (2° Quadrante), com a mesma razão cíclica do interruptor S_1 . A Figura 3.31 mostra este fato.

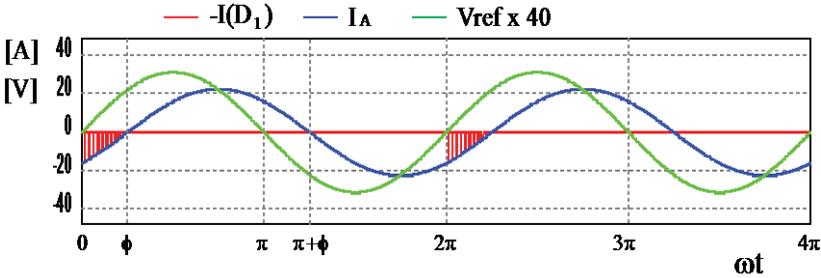


Figura 3.31 - Intervalos de comutação dos diodos D_1 e D_2 .

Para o cálculo dos valores médio e eficaz da corrente nestes diodos é necessário resolver as equações apresentadas em (3.80) e (3.82). As soluções destas equações estão apresentadas em (3.81) e (3.83).

Corrente média em D_1 e D_2 :

$$I_{D_{1-2},avg}(M, \varphi) = \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_1}(\omega t, M) \cdot i_{D_1}(\omega t) d\omega t, \quad (3.80)$$

$$I_{D_{1-2},avg}(M, \varphi) = \frac{I_{A,pk} \cdot M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \cos\varphi). \quad (3.81)$$

Corrente eficaz em D_1 e D_2 :

$$I_{D_{1-2},rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_0^{\varphi} \delta_{S_1}(\omega t, M) \cdot i_{D_1}(\omega t)^2 d\omega t}, \quad (3.82)$$

$$I_{D_{1-2},rms}(M, \varphi) = \frac{\sqrt{M} \cdot I_{A,pk}}{\sqrt{6\pi}} \cdot (1 - \cos\varphi). \quad (3.83)$$

Correntes média e eficaz nos diodos D_3 e D_4 :

A circulação de corrente nos diodos D_3 e D_4 ocorrerá durante os intervalos de operação no 4º quadrante, conforme mostrado na Figura 3.32.

Estes diodos conduzirão uma corrente comutada com razão cíclica igual a do interruptor S_4 , conforme mostrado nas equações (3.84) e (3.86). Devido à simetria das formas de onda as expressões das correntes média e eficaz obtidas em (3.85) e (3.87) são idênticas às obtidas anteriormente para os diodos D_1 e D_2 .

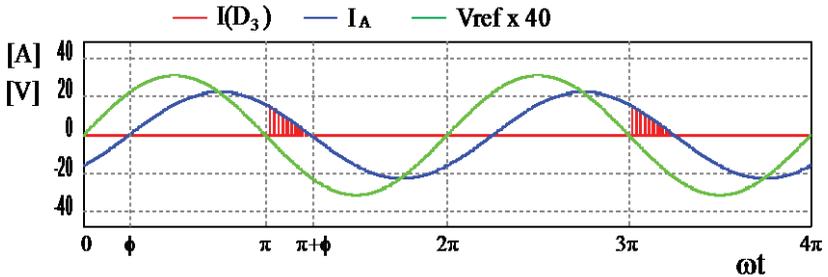


Figura 3.32 - Intervalos de comutação dos diodos D_3 e D_4 .

Corrente média em D_3 e D_4 :

$$I_{D_{3-4},avg}(M, \varphi) = \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_4}(\omega t, M) \cdot i_{D_3}(\omega t) d\omega t, \quad (3.84)$$

$$I_{D_{3-4},avg}(M, \varphi) = \frac{I_{A,pk} \cdot M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \text{cos}\varphi). \quad (3.85)$$

Corrente eficaz em D_3 e D_4 :

$$I_{D_{3-4},rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_4}(\omega t, M) \cdot i_{D_3}(\omega t)^2 d\omega t}, \quad (3.86)$$

$$I_{D_{3-4},rms}(M, \varphi) = \frac{\sqrt{M} \cdot I_{A,pk}}{\sqrt{6\pi}} \cdot (1 - \cos \varphi). \quad (3.87)$$

Como os diodos D_1 a D_4 possuem as mesmas expressões de corrente média e eficaz, se estas forem parametrizadas em função da corrente nominal de pico ($I_{A,pk}$) serão representadas pelas expressões (3.88) e (3.89) a seguir.

Correntes média e eficaz parametrizadas:

$$\overline{I_{D_{1-4},avg}}(M, \varphi) = \frac{M}{4\pi} \cdot (\text{sen}\varphi - \varphi \cdot \cos \varphi), \quad (3.88)$$

$$\overline{I_{D_{1-4},rms}}(M, \varphi) = \frac{\sqrt{M}}{\sqrt{6\pi}} \cdot (1 - \cos \varphi). \quad (3.89)$$

A Figura 3.33 representa as funções acima, para o índice de modulação nominal e variando o ângulo φ de 0 à π . Pode ser percebido que os valores máximos de corrente média e eficaz ocorrem em $\varphi = \pi$, atingindo aproximadamente 20% e 40% da corrente nominal de pico, respectivamente.

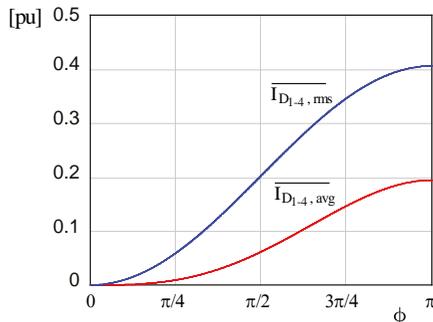


Figura 3.33 - Correntes média e eficaz de D_1 , D_2 , D_3 e D_4 , parametrizadas por

$$I_{A,pk}, \text{ com } M=0,778.$$

Correntes média e eficaz em D_5 e D_6 :

Devido à simetria da forma de onda de corrente, as correntes nos diodos D_5 e D_6 serão iguais, em termos dos valores médio e eficaz. Por simplicidade, então, serão mostrados apenas as expressões para o diodo D_5 .

A Figura 3.34 mostra a forma de onda de corrente no diodo D_5 e seu intervalo de condução. Através desta figura e do conhecimento do funcionamento da estrutura é possível montar o equacionamento para o cálculo do valor médio da corrente, mostrado em (3.90). A solução desta equação é mostrada em (3.91).

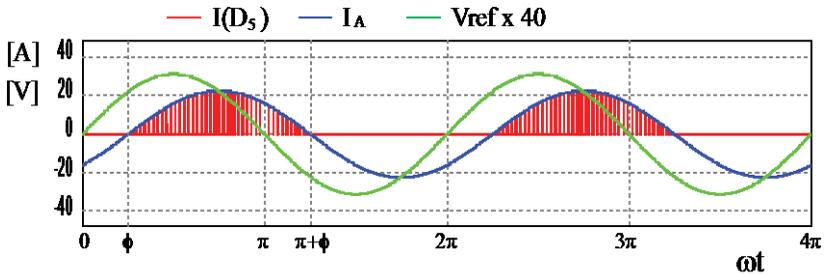


Figura 3.34 - Intervalos de comutação do diodo D_5 .

Corrente média em D_5 e D_6 :

$$I_{D_{5-6},avg}(M, \varphi) = \left(\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_3}(\omega t, M) \cdot i_{D_5}(\omega t) d\omega t + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{D_5}(\omega t) d\omega t \end{array} \right), \quad (3.90)$$

$$I_{D_{5-6},avg}(M, \varphi) = I_{A,pk} \cdot \left\{ \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen}\varphi + \left(\frac{\pi}{2} - \varphi \right) \cos\varphi \right] \right\}. \quad (3.91)$$

Da mesma forma, o cálculo da corrente eficaz é obtido pela solução da equação (3.92), mostrado em (3.93).

Corrente eficaz em D_5 e D_6 :

$$I_{D_{5-6},rms}(M, \varphi) = \sqrt{\frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_3}(\omega t, M) \cdot i_{D_5}(\omega t)^2 d\omega t + \dots} \quad , \quad (3.92)$$

$$\sqrt{\dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{D_5}(\omega t)^2 d\omega t}$$

$$I_{D_{5-6},rms}(M, \varphi) = I_{A,pk} \cdot \sqrt{\frac{1}{4} - \frac{M}{3\pi} (1 + \cos \varphi^2)}. \quad (3.93)$$

As correntes, média e eficaz, parametrizadas em função da corrente nominal de pico ($I_{A,pk}$), para os diodos D_5 e D_6 , são representadas pelas expressões (3.94) e (3.95) a seguir.

Correntes média e eficaz parametrizadas:

$$\overline{I_{D_{5-6},avg}}(M, \varphi) = \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen} \varphi + \left(\frac{\pi}{2} - \varphi \right) \cos \varphi \right], \quad (3.94)$$

$$\overline{I_{D_{5-6},rms}}(M, \varphi) = \sqrt{\frac{1}{4} - \frac{M}{3\pi} (1 + \cos \varphi^2)}. \quad (3.95)$$

A Figura 3.35 representa as funções acima, para o índice de modulação nominal e variando o ângulo φ . Pode ser percebido que os valores máximos de corrente média e eficaz ocorrem em $\varphi = \pi/2$, atingindo aproximadamente 20% e 40% da corrente nominal de pico, respectivamente.

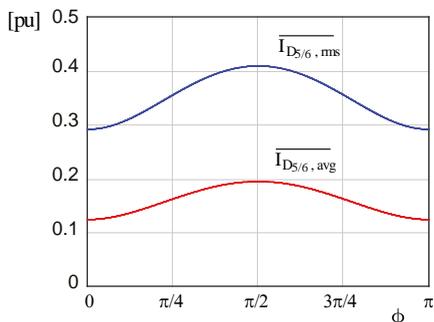


Figura 3.35 - Correntes média e eficaz de D_5 e D_6 , parametrizadas por $I_{A, pk}$, com $M=0,778$.

A seguir serão mostradas as formas gráficas das expressões de corrente obtidas anteriormente, em função das suas variáveis M e φ . Os gráficos tridimensionais permitem uma visualização da variação das amplitudes das correntes em função destas duas variáveis e os gráficos bidimensionais facilitam a visualização dos valores envolvidos.

Da Figura 3.36 à Figura 3.39 é mostrado o comportamento da corrente média nos diversos semicondutores, enquanto que da Figura 3.40 à Figura 3.43 mostram as respectivas correntes eficazes. Pode ser observado um comportamento similar ao do conversor NPCm, onde em alguns elementos os esforços de corrente são máximos para defasagem nula e noutros quando a defasagem é de 180 graus elétricos. Também há um comportamento similar para as correntes dos elementos de grampeamento dos dois conversores, com os valores máximos atingidos para a defasagem de 90 graus elétricos. Exceção somente para os interruptores S_2 e S_3 que possuem um comportamento da corrente não encontrado no conversor NPCm.

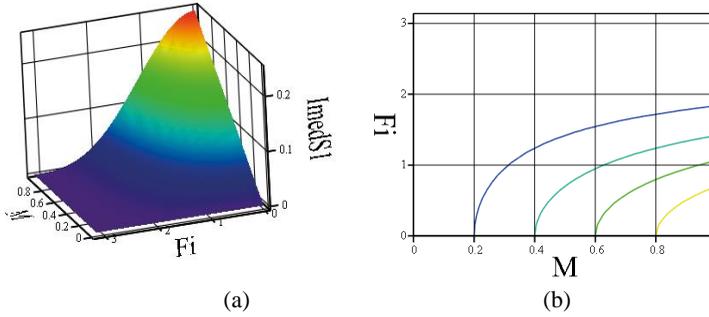


Figura 3.36 – Corrente média de S_1 e S_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

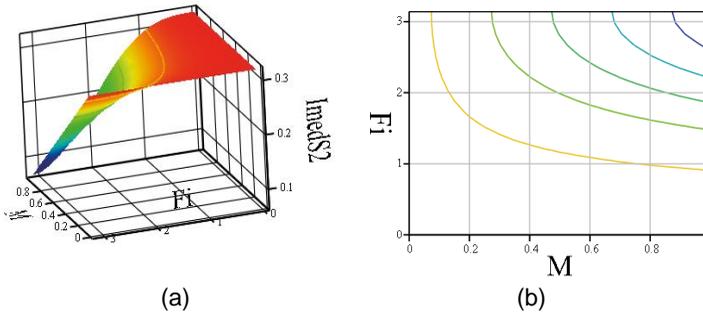


Figura 3.37 - Corrente média de S_2 e S_3 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

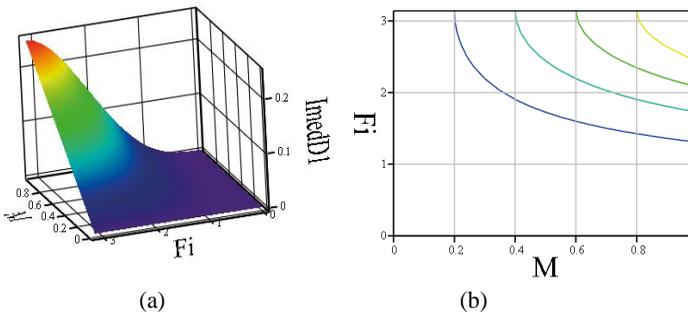


Figura 3.38 - Corrente média de D_1 a D_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

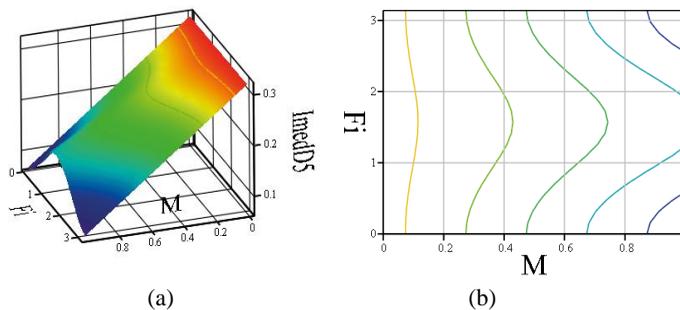


Figura 3.39 - Corrente média de D_5 e D_6 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

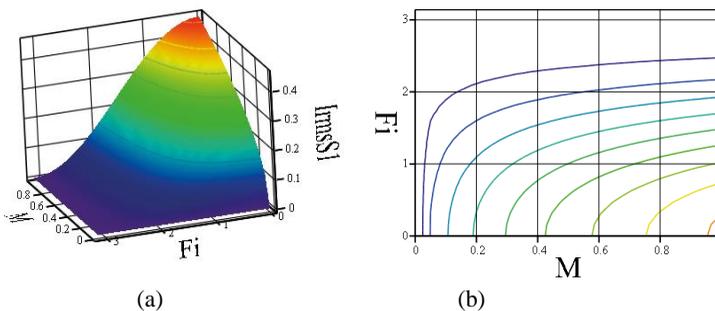


Figura 3.40 - Corrente eficaz de S_1 e S_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

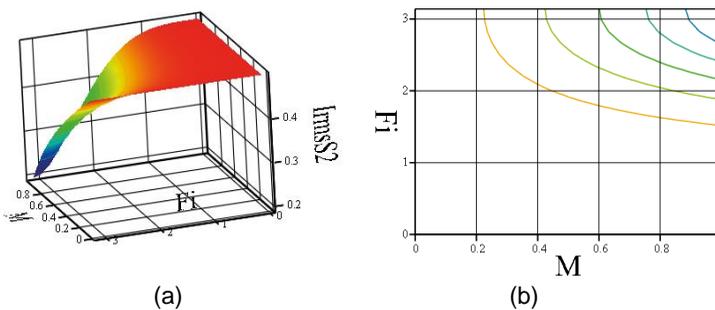


Figura 3.41 - Corrente eficaz de S_2 e S_3 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

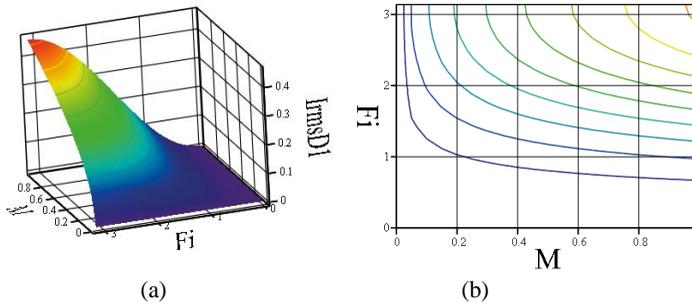


Figura 3.42 - Corrente eficaz de D_1 a D_4 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

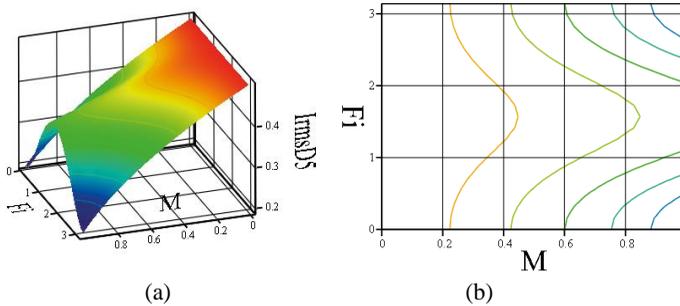


Figura 3.43 - Corrente eficaz de D_5 e D_6 em função de M e φ : (a) representação tridimensional e (b) em curvas de nível.

A Tabela 3.4 apresenta a relação completa das equações obtidas anteriormente e que representam os esforços de corrente nos conversores NPC e NPCm, em função do índice de modulação M e do ângulo de defasagem φ com relação a tensão senoidal de referência.

A Figura 3.44 mostra os valores médio e eficaz das correntes, para todos os interruptores de ambas as topologias, com respeito à variação do ângulo da corrente de saída, para um índice de modulação $M=0,778$. Os valores de corrente são apresentados em p.u., com relação ao valor de pico da corrente de saída, $I_{A,pk}$.

Tabela 3.4 – Equações das correntes parametrizadas nos interruptores dos conversores NPC e NPCm.

NPC	NPCm	Corrente Média e Eficaz Parametrizadas (p.u.)
S_1 S_4	S_p S_n	$\overline{I_{avg}}(M, \varphi) = \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi] ;$ $\overline{I_{rms}}(M, \varphi) = \sqrt{\frac{M}{6\pi} (1 + \cos\varphi)^2}$
D_5 D_6	S_{01} S_{02} D_{01} D_{02}	$\overline{I_{avg}}(M, \varphi) = \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen}\varphi + \left(\frac{\pi}{2} - \varphi\right) \cdot \cos\varphi \right] ;$ $\overline{I_{rms}}(M, \varphi) = \sqrt{\frac{1}{4} - \frac{M}{3\pi} (1 + \cos\varphi^2)}$
D_1 D_2 D_3 D_4	D_p D_n	$\overline{I_{avg}}(M, \varphi) = \frac{M}{4\pi} (\text{sen}\varphi - \varphi \cdot \cos\varphi) ;$ $\overline{I_{rms}}(M, \varphi) = \sqrt{\frac{M}{6\pi} (1 - \cos\varphi)^2}$
S_2 S_3		$\overline{I_{avg}}(M, \varphi) = \frac{1}{\pi} - \frac{M}{4\pi} (\text{sen}\varphi - \varphi \cdot \cos\varphi) ;$ $\overline{I_{rms}}(M, \varphi) = \sqrt{\frac{1}{4} - \frac{M}{6\pi} (1 - \cos\varphi)^2}$

Pode ser observado que os mais altos valores de corrente ($I_{rms} \cong 0,5 pu$ e $I_{avg} \cong 0,32 pu$) ocorrem nos interruptores S_2 e S_3 do conversor NPC, para os ângulos da corrente menores que $\pi/6$. Todos os outros semicondutores apresentam um valor similar de máxima corrente ($I_{rms} \cong 0,4 pu$ e $I_{avg} \cong 0,2 pu$), embora para diferentes ângulos de defasagem. Estes ângulos são 0 radiano para os interruptores conectados ao barramento CC (pontos p e n), $\pi/2$ radianos para os semicondutores que conectam ao ponto médio (ponto o) e π radianos para os diodos que conectam o barramento CC ao ponto a (pontos p e n ao ponto a).

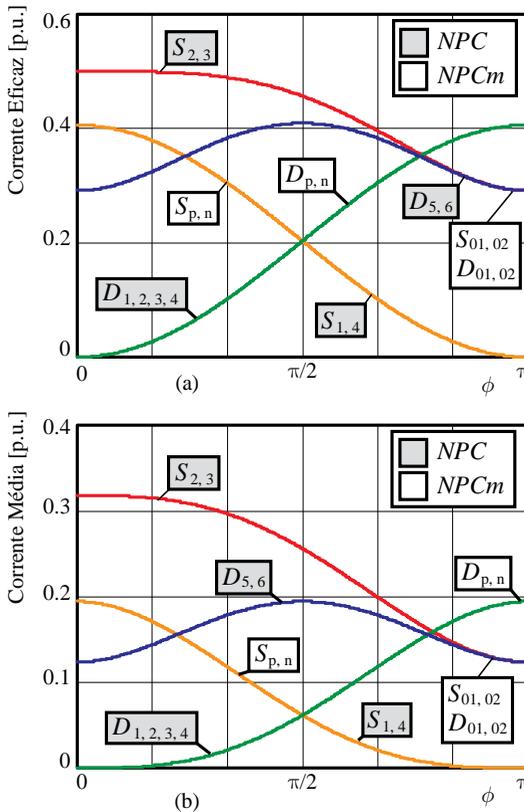


Figura 3.44 – Valores de correntes (a) eficaz, e (b) média nos dispositivos semicondutores para ambas as topologias, com índice de modulação $M=0,778$.

Desta forma pode-se concluir que o conversor NPCm possui uma melhor distribuição de corrente e conseqüentemente uma melhor distribuição de perdas de condução. Outra conclusão é a de que o conversor NPC precisa ter dois de seus interruptores com uma maior capacidade de corrente que todos os demais.

3.3 ANÁLISE COMPARATIVA DOS ESFORÇOS DE CORRENTE TEÓRICOS VERSUS SIMULADOS

Com o intuito de validar as equações obtidas e representadas pela Figura 3.44, a Tabela 3.5 apresenta os valores numéricos teóricos das correntes médias e eficazes de todos os semicondutores, para três valores diferentes de defasagem da corrente, em comparação com os esforços obtidos por simulação na ferramenta PSIM[®], considerando correntes de saída nominais e senoidais, nos conversores tratados neste estudo. As condições de simulação foram:

- Tensão eficaz de entrada: $V_{a,rms} = 220 \text{ V}$;
- Tensão média de saída: $E/2=400 \text{ V}$;
- Frequência de comutação: $f_c = 40 \text{ kHz}$,
- Frequência de operação da rede: $f_r = 60 \text{ Hz}$;
- Corrente eficaz de entrada: $I_{A,rms} = 15,91 \text{ A}$;
- Indutância: $L_A = 420 \mu\text{H}$;
- Índice de modulação: $M=0,778$.

Pode ser observada uma grande aproximação entre os resultados teóricos e os simulados, com erros relativos menores que 0,08%. Estes resultados validam as expressões das correntes médias e eficazes apresentadas anteriormente.

3.3.1 Escolha de tecnologias estado da arte em semicondutores

Após o cálculo dos esforços de corrente nos interruptores, apresentado no item anterior, se faz necessária a escolha dos semicondutores que serão utilizados, para então efetuar o cálculo das perdas e o projeto do sistema de dissipação do calor gerado.

Para que se possa efetuar a comparação entre as duas estruturas, procurou-se utilizar do estado da arte em semicondutores de potência, ou seja, as últimas gerações disponíveis no mercado com as melhores características de perdas, de acordo com cada necessidade de capacidade de bloqueio e de condução de corrente, assim como da frequência de comutação desejada. No momento da especificação destes componentes, com as características necessárias de tensão de bloqueio, capacidade de

corrente e mínimas perdas de condução e comutação, estavam disponíveis no mercado os dispositivos mostrados na Tabela 3.6.

Conforme apresentado no item anterior, para um valor desejado de tensão de barramento CC de 800 V, todos os interruptores do retificador NPC devem possuir pelo menos uma tensão de bloqueio de 600 V, por isso foram especificados as últimas gerações dos transistores IGBT de silício (IRG4PC50W) e dos diodos Stealth[®] (ISL9R3060G2), conforme mostrado na Tabela 3.6. Estes componentes apresentam perdas de comutação muito baixas e foram usados sempre que possível, nas posições das duas estruturas, onde o limite máximo teórico é definido como a metade da tensão do barramento CC.

O retificador NPCm requer que parte dos seus interruptores e diodos possuam a capacidade de bloqueio superior a da tensão total do barramento CC, para as conexões do terminal A aos pontos p e n . Como não estavam disponíveis comercialmente transistores IGBT de silício capazes de operar em comutações dissipativas e sob frequências acima de 20 kHz, para uma capacidade de bloqueio de pelo menos 1200 V, foi escolhida a última geração de transistores JFET de Carboneto de Silício (*Silicon Carbide* - SiC) de 1200 V e estado normal aberto (*normally-off*), o SJEP120R063.

Para os diodos com necessidade de bloqueio de 1200 V foi escolhido o modelo SDP30S120, também de Carboneto de Silício.

3.4 CONCLUSÕES

Neste capítulo foram apresentadas e comparadas estruturas NPCm e NPC de três níveis candidatas a serem utilizados em um retificador trifásico para aplicação como carga eletrônica ativa de corrente alternada (CEA-CA).

As topologias em estudo apresentam etapas de operação similares e, para a mesma modulação POD-PWM, apresentam as mesmas características externas, com as mesmas formas de onda de entrada e de saída.

Tabela 3.5 – Valores teóricos e simulados dos esforços de corrente nos interruptores dos conversores NPCm e NPC, para um índice de modulação $M=0,778$.

NPCm						
	φ		$S_{p/n}$	$S_{01/02}$	$D_{p/n}$	$D_{01/02}$
Corrente média [A]	0	Teórico	4.375	2.785	0.000	2.785
		Simul.	4.376	2.786	0.000	2.786
		e [%]	-0,02	-0,04	0,00	-0,04
	$\frac{\pi}{2}$	Teórico	1.393	4.375	1.393	4.375
		Simul.	1.393	4.376	1.393	4.376
		e [%]	0,00	-0,02	0,00	-0,02
π	Teórico	0.000	2.785	4.375	2.785	
	Simul.	0.000	2.786	4.376	2.786	
	e [%]	0,00	-0,04	-0,02	-0,04	
Corrente eficaz [A]	0	Teórico	9.140	6.554	0.000	6.554
		Simul.	9.142	6.556	0.000	6.556
		e [%]	-0,02	-0,03	0,00	-0,03
	$\frac{\pi}{2}$	Teórico	4.570	9.205	4.570	9.205
		Simul.	4.571	9.207	4.571	9.207
		e [%]	-0,02	-0,02	-0,02	-0,02
π	Teórico	0.000	6.554	9.140	6.554	
	Simul.	0.000	6.556	9.142	6.556	
	e [%]	0,00	-0,03	-0,02	-0,03	
NPC						
	φ		$S_{1/4}$	$S_{2/3}$	$D_{1...4}$	$D_{5/6}$
Corrente média [A]	0	Teórico	4.375	7.160	0.000	2.785
		Simul.	4.376	7.162	0.000	2.786
		e [%]	-0,02	-0,03	0,00	-0,04
	$\frac{\pi}{2}$	Teórico	1.393	5.767	1.393	4.375
		Simul.	1.393	5.769	1.393	4.376
		e [%]	0,00	-0,03	0,00	-0,02
π	Teórico	0.000	2.785	4.375	2.785	
	Simul.	0.000	2.786	4.376	2.786	
	e [%]	0,00	-0,04	-0,02	-0,04	
Corrente eficaz [A]	0	Teórico	9.140	11.247	0.000	6.554
		Simul.	9.142	11.250	0.000	6.556
		e [%]	-0,02	-0,03	0,00	-0,03
	$\frac{\pi}{2}$	Teórico	4.570	10.277	4.570	9.205
		Simul.	4.571	10.280	4.571	9.207
		e [%]	-0,02	-0,03	-0,02	-0,02
π	Teórico	0.000	6.554	9.140	6.554	
	Simul.	0.000	6.556	9.142	6.559	
	e [%]	0,00	-0,03	-0,02	-0,08	

Tabela 3.6 - Semicondutores empregados nos retificadores NPC e NPCm.

	Componentes	NPC	NPCm	Características
Transistores	IRF Si IGBT IRG4PC50W	$S_1...S_4$	S_{01}, S_{02}	$V_{CES} = 600 \text{ V}$; $V_{CE(on)} = 1,93 \text{ V}$; $I_C = 27 \text{ A}$ (@ 100 °C)
	SemiSouth SiC JFET SJEP120R063		S_p, S_n	$V_{DS} = 1200 \text{ V}$; $R_{DS(on)} = 63 \text{ m}\Omega$; $I_D = 30 \text{ A}$ (@ 125 °C) ; Normalmente Aberto
Diodos	SemiSouth SiC Schottky SDP30S120		D_p, D_n	$V_{DC} = 1200 \text{ V}$; $V_F = 1,6 \text{ V}$; $I_F = 30 \text{ A}$ (@ 130 °C)
	Fairchild Si Stealth [®] ISL9R3060G2	$D_1...D_6$	D_{01}, D_{02}	$V_{DC} = 600 \text{ V}$; $V_F = 2,1 \text{ V}$; $I_F = 30 \text{ A}$ (@ 25 °C)

Os esforços de tensão e de corrente foram equacionados e analisados graficamente, de onde foi possível concluir que o conversor NPCm possui uma melhor distribuição de correntes e consequentemente uma melhor distribuição de perdas de condução. Outra conclusão é a de que o conversor NPC precisa ter dois de seus interruptores com uma maior capacidade de corrente que todos os demais, enquanto que o conversor NPCm precisa de dois interruptores com maior capacidade de tensão de bloqueio.

Definidos os esforços de corrente e de tensão, foram especificados componentes semicondutores que atendessem a esses requisitos, mas que permitissem atingir o máximo de rendimento no processamento de energia. Este alto rendimento vem ao encontro do objetivo principal deste trabalho, que é a redução das perdas de energia em ensaios de funcionamento de equipamentos elétricos, e ao encontro das tendências atuais de alta densidade de potência nos equipamentos eletrônicos.

4 CÁLCULO DAS POTÊNCIAS DISSIPADAS NOS SEMICON- DUTORES DE POTÊNCIA

4.1 INTRODUÇÃO

Obtidas as expressões dos esforços de corrente em cada semiconductor e definidos os modelos comerciais que serão utilizados, é possível obter as expressões que regem suas perdas e o rendimento dos conversores.

4.2 PERDAS POR CONDUÇÃO

As perdas por condução dos dispositivos semicondutores, com os transistores operando na região de saturação, dependem basicamente da tensão de condução direta e da temperatura da junção. Esta tensão pode ser modelada pela equação de uma reta, onde os seus coeficientes $k_{S/D,1}$ e $k_{S/D,0}$ representam, respectivamente, uma resistência e uma fonte contínua, como é mostrado na expressão (4.1).

$$v_{S/D,on}(\omega t) = k_{S/D,1} \cdot i_{S/D}(\omega t, \varphi) + k_{S/D,0} \quad (4.1)$$

Desta forma, as perdas em condução podem ser calculadas pela seguinte expressão:

$$P_{S/D,con} = \frac{1}{2\pi} \int_0^{2\pi} i_{S/D}(\omega t, \varphi) \cdot v_{S/D,on}(\omega t) \cdot d(\omega t). \quad (4.2)$$

4.2.1 Ensaio de perdas de condução nos transistores SiC JFET

Segundo o fabricante, a característica típica de saída dos transistores JFET de SiC SJEP120R063 (Anexo A), para uma temperatura de junção de 125 °C, tem o comportamento mostrado na Figura 4.1.

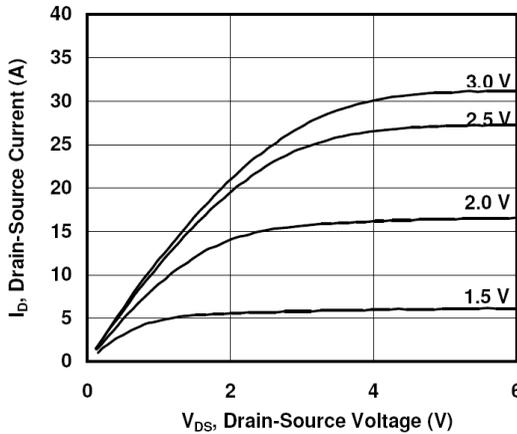


Figura 4.1 – Característica típica de saída do transistor SJE120R063, extraída do catálogo do fabricante, em função de V_{GS} , para a temperatura de junção de 125 °C.

A partir desta figura, considerando a curva para $V_{GS}=2,5$ [V], pode-se obter a equação de uma reta de aproximação para a região de corrente nominal do conversor (22,5A de pico) como mostrada em (4.3).

$$v_{jfet,on}(\omega t) = k_{jfet,1} \cdot i_{jfet}(\omega t, \varphi) + k_{jfet,0} \quad (4.3)$$

onde os coeficientes obtidos são os apresentados na Tabela 4.1.

Tabela 4.1 – Característica teórica de saída do SJE120R063

V_{GS} [V]	T_j [°C]	$K_{jfet,1}$ [V/A]	$K_{jfet,0}$ [V]
2,5	125	0,133	-0,401

Com o objetivo de conhecer melhor o comportamento deste novo componente, foram efetuados ensaios da sua característica de saída, sob diferentes condições de temperatura e tensão V_{GS} , utilizando uma câmara térmica com temperatura e umidade controladas (modelo WK 340, da WEISS). Através destes ensaios foram obtidos novos parâmetros para as retas características de perdas em condução do JFET, mostrados na Tabela 4.2. Durante os ensaios foi considerado que a temperatura da junção semicondutora era igual ao da cápsula do

componente e também igual à temperatura interna da câmara térmica. Para garantir que esse equilíbrio térmico ocorresse foi estipulado um intervalo mínimo de quinze minutos entre cada ensaio.

Tabela 4.2 – Ensaio em câmara térmica da característica de saída do SJEPI20R063.

V_{GS} [V]	T_j [°C]	$K_{jfet,1}$ [V / A]	$K_{jfet,0}$ [V]
2,5	25	0,062	-0,074
3,0	25	0,054	-0,051
2,5	125	0,142	-0,232
3,0	125	0,122	-0,128
2,5	100	0,123	-0,148

Pode ser notada uma ligeira diferença entre os coeficientes obtidos pela curva teórica e os coeficientes obtidos no ensaio, indicado pela linha sombreada da Tabela 4.2, para as mesmas condições dadas. Esta diferença se refletirá em potências de perdas diferentes, como pode ser visto na Figura 4.2.

4.2.2 Perdas por condução nos transistores S_p e S_n do conversor NPCm

Utilizando a equação (4.3) para representar o comportamento de condução do transistor S_p , como mostrado em (4.4), é possível calcular as suas perdas de condução resolvendo a expressão (4.5).

$$v_{S_p,on}(\omega t) = k_{jfet,1} \cdot i_{S_p}(\omega t, \varphi) + k_{jfet,0} \quad (4.4)$$

$$P_{S_p,con} = \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_p}(\omega t, M) \cdot i_{S_p}(\omega t, \varphi) \cdot v_{S_p,on}(\omega t) \cdot d(\omega t) \quad (4.5)$$

Substituindo então as expressões da razão cíclica, da corrente e da tensão em condução, conforme é mostrado em (4.6), é possível obter a solução apresentada em (4.7).

Devido à simetria da corrente, entre os semiciclos positivo e negativo, e ao fato de que os transistores S_p e S_n são de mesmo tipo comercial, a expressão (4.7) pode representar as perdas destes dois componentes.

$$P_{S_p, con} = \left[\begin{array}{l} \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_p}(\omega t, M) \cdot I_{A, pk} \cdot \text{sen}(\omega t - \varphi) \cdot \dots \\ \dots \cdot \left[k_{jfet,1} \cdot I_{A, pk} \cdot \text{sen}(\omega t - \varphi) + k_{jfet,0} \right] \cdot d(\omega t) \end{array} \right] \quad (4.6)$$

$$P_{S_{p/n}, con}(M, \varphi) = \left[\begin{array}{l} k_{jfet,0} \cdot I_{A, pk} \cdot \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi] + \dots \\ \dots + k_{jfet,1} \cdot (I_{A, pk})^2 \cdot \frac{M}{6\pi} (1 + \cos\varphi)^2 \end{array} \right] \quad (4.7)$$

Substituindo na expressão (4.7) o valor do índice de modulação nominal M e os coeficientes k_{jfet} obtidos anteriormente, é possível desenhar as curvas de perdas em condução mostradas na Figura 4.2.

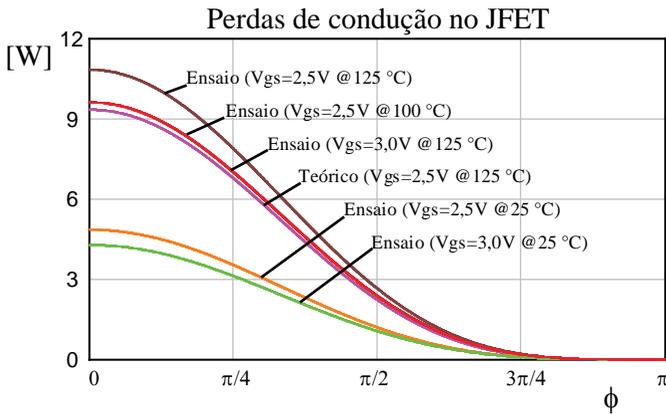


Figura 4.2 – Potências de perdas de condução nos JFET para os diferentes parâmetros obtidos.

Pode ser notada, na Figura 4.2, uma ligeira diferença entre as curvas obtidas a partir de dados de catálogo (curva “Teórico”) e os dados obtidos em ensaio, para a condição de $V_{gs} = 2,5 \text{ V @ } 125 \text{ }^\circ\text{C}$. Neste trabalho serão utilizados os resultados obtidos pelo ensaio, por representar o pior caso, garantindo assim um projeto térmico adequado. Também pode ser notada a ocorrência de uma sobreposição das curvas

de $V_{gs}=2,5 \text{ V}@100 \text{ }^\circ\text{C}$ e $V_{gs}=3,0 \text{ V}@125 \text{ }^\circ\text{C}$, mostrando que as perdas de condução são reduzidas com o aumento da tensão V_{gs} .

4.2.3 Perdas por condução nos diodos SiC do conversor NPCm

Os diodos SDP30S120 de carboneto de silício, utilizados no conversor NPCm, possuem a característica de condução apresentada na Figura 4.3.

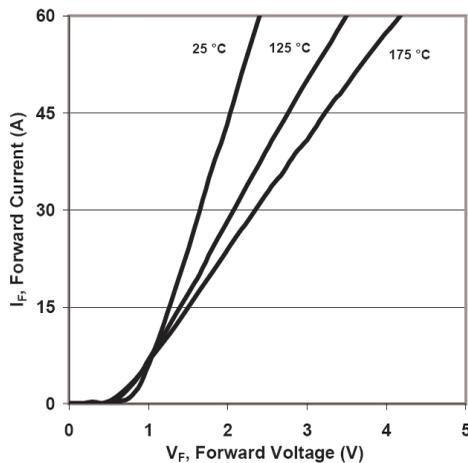


Figura 4.3 - Características típicas de condução do diodo SDP30S120, segundo o fabricante (Anexo A), para diferentes temperaturas da junção semicondutora.

Para o diodo SiC, na condição de $T_j=125 \text{ }^\circ\text{C}$, foi obtida a seguinte expressão de linearização para os pontos próximos a corrente nominal:

$$v_{sic,on}(\omega t) = k_{sic,1} \cdot i_{sic}(\omega t, \varphi) + k_{sic,0} \quad (4.8)$$

onde:

$$k_{sic,1} = 0,045 \text{ V/A} ,$$

$$k_{sic,0} = 0,717 \text{ V} .$$

Desta forma, é calculada a potência de perdas em condução do diodo D_p com o uso da expressão (4.9), substituindo as expressões da razão cíclica, da corrente e da tensão de condução, resultando na expressão (4.10). Esta expressão também é válida para o diodo D_n , devido à simetria da corrente $i_A(\omega t, \varphi)$.

$$P_{D_p,con} = \frac{1}{2\pi} \int_0^\varphi \delta_{S_p}(\omega t, M) \cdot i_{D_p}(\omega t, \varphi) \cdot v_{D_p,on}(\omega t) \cdot d(\omega t) \quad (4.9)$$

$$P_{D_{pn},con}(M, \varphi) = \left[\begin{array}{l} k_{sic,0} \cdot I_{A,pk} \cdot \frac{M}{4\pi} (\text{sen}\varphi - \varphi \cdot \cos\varphi) + \dots \\ \dots + k_{sic,1} \cdot (I_{A,pk})^2 \cdot \frac{M}{6\pi} (1 - \cos\varphi)^2 \end{array} \right] \quad (4.10)$$

4.2.4 Perdas por condução nos transistores Si IGBT do conversor NPCm.

Os transistores IGBT de silício, modelo IRG4PC50W, possuem a característica linearizada de saída, para a temperatura de junção $T_j=150^\circ\text{C}$ e pontos próximos a região de corrente nominal, conforme apresentado em (4.11). A curva fornecida pelo fabricante pode ser encontrada no Anexo A.

$$v_{igbt,on}(\omega t) = k_{igbt,1} \cdot i_{igbt}(\omega t, \varphi) + k_{igbt,0} \quad (4.11)$$

onde:

$$\begin{aligned} k_{igbt,1} &= 0,027 \text{ V/A} , \\ k_{igbt,0} &= 1,014 \text{ V} . \end{aligned}$$

Desta forma, para os transistores IGBT S_{01} e S_{02} , a expressão (4.12) representa a tensão de condução, que substituída em (4.13) resulta na solução apresentada na expressão (4.14).

$$v_{S_{01},on}(\omega t) = k_{igbt,1} \cdot i_{S_{01}}(\omega t, \varphi) + k_{igbt,0} \quad (4.12)$$

$$P_{S_{01},con} = \left[\begin{aligned} & \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_{02}}(\omega t, M) \cdot i_{S_{01}}(\omega t, \varphi) \cdot v_{S_{01},on}(\omega t) \cdot d(\omega t) + \dots \\ & \dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_{01}}(\omega t, M) \cdot i_{S_{01}}(\omega t, \varphi) \cdot v_{S_{01},on}(\omega t) \cdot d(\omega t) \end{aligned} \right] \quad (4.13)$$

$$P_{S_{01/02},con}(M, \varphi) = \left\{ \begin{aligned} & k_{igbr,0} \cdot I_{A,pk} \cdot \left\{ \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen}\varphi + \left(\frac{\pi}{2} - \varphi \right) \cdot \cos\varphi \right] \right\} + \dots \\ & \dots + k_{igbr,1} \cdot (I_{A,pk})^2 \cdot \left[\frac{1}{4} - \frac{M}{3\pi} (1 + \cos\varphi^2) \right] \end{aligned} \right\} \quad (4.14)$$

4.2.5 Perdas por condução nos diodos Stealth[®] do conversor NPCm

Os diodos ultra-rápidos tipo Stealth[®], modelo comercial ISL9R3060G2, são usados em D_{01} e D_{02} e possuem uma característica linearizada de condução com os parâmetros mostrados em (4.15). A curva fornecida pelo fabricante está apresentada no Anexo A.

$$v_{steal,on}(\omega t) = k_{steal,1} \cdot i_{steal}(\omega t, \varphi) + k_{steal,0} \quad , \quad (4.15)$$

onde:

$$\begin{aligned} k_{steal,1} &= 0,029 \text{ V/A} \quad , \\ k_{steal,0} &= 0,806 \text{ V} \quad . \end{aligned}$$

Calculando a integral da função de perdas sobre os intervalos de condução do diodo D_{01} , também válida para o diodo D_{02} , mostrada em (4.16), se obtém a solução apresentada pela expressão (4.17).

$$P_{D_{01},con} = \left[\begin{aligned} & \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_{01}}(\omega t, M) \cdot i_{D_{01}}(\omega t, \varphi) \cdot v_{D_{01},on}(\omega t) \cdot d(\omega t) + \dots \\ & \dots + \frac{1}{2\pi} \int_0^{\varphi} \delta_{S_{02}}(\omega t, M) \cdot i_{D_{01}}(\omega t, \varphi) \cdot v_{D_{01},on}(\omega t) \cdot d(\omega t) \end{aligned} \right] \quad (4.16)$$

$$P_{D_{01/02,con}}(M, \varphi) = \left\{ \begin{aligned} & k_{steal,0} \cdot I_{A,pk} \cdot \left\{ \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen}\varphi + \left(\frac{\pi}{2} - \varphi \right) \cdot \cos\varphi \right] \right\} + \dots \\ & \dots + k_{steal,1} \cdot (I_{A,pk})^2 \cdot \left(\frac{1}{4} - \frac{M}{3\pi} (1 + \cos\varphi^2) \right) \end{aligned} \right\} \quad (4.17)$$

As expressões de linearização das curvas características de tensão de condução direta, apresentadas anteriormente em (4.3), (4.8), (4.11) e (4.15), estão mostradas graficamente na Figura 4.4. Esta figura mostra que o JFET de SiC e de 1,2 kV apresenta aproximadamente duas vezes a queda de tensão do IGBT de silício de 600 V, para os seus valores nominais de corrente (30 A). O diodo Schottky de SiC e de 1,2 kV apresenta a segunda maior queda de tensão, seguida pelo IGBT e o diodo Stealth[®], que apresentam as menores quedas de tensão.

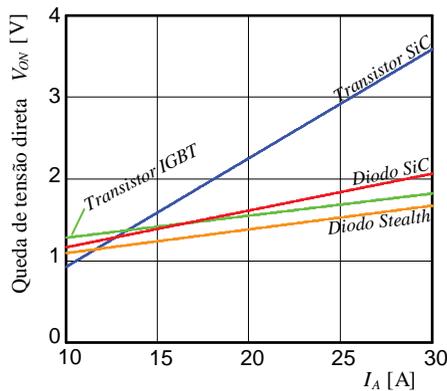


Figura 4.4 – Retas de linearização das características de condução dos componentes semicondutores utilizados. Temperatura de teste: SiC – 125 °C; outros – 150 °C.

4.2.6 Perdas por condução nos transistores Si IGBT do conversor NPC

De maneira similar, como todos os transistores do conversor NPC são os mesmos IGBT IRG4PC50W, podemos calcular a potência de perdas de condução de S_1 a S_4 substituindo a expressão (4.11) nas expressões (4.18), (4.19), (4.20) e (4.21).

$$P_{S_1,con} = \frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_1}(\omega t, M) \cdot i_{S_1}(\omega t, \varphi) \cdot v_{S_1,on}(\omega t) \cdot d(\omega t) \quad (4.18)$$

$$P_{S_4,con} = \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_4}(\omega t, M) \cdot i_{S_4}(\omega t, \varphi) \cdot v_{S_4,on}(\omega t) \cdot d(\omega t) \quad (4.19)$$

$$P_{S_2,con} = \left[\begin{aligned} &\frac{1}{2\pi} \int_{\varphi}^{\pi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t, \varphi) \cdot v_{S_2,on}(\omega t) \cdot d(\omega t) + \dots \\ &\dots + \frac{1}{2\pi} \int_{\pi}^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{S_2}(\omega t, \varphi) \cdot v_{S_2,on}(\omega t) \cdot d(\omega t) \end{aligned} \right] \quad (4.20)$$

$$P_{S_3,con} = \left[\begin{aligned} &\frac{1}{2\pi} \int_0^{\varphi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t, \varphi) \cdot v_{S_3,on}(\omega t) \cdot d(\omega t) + \dots \\ &\dots + \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_3}(\omega t, M) \cdot i_{S_3}(\omega t, \varphi) \cdot v_{S_3,on}(\omega t) \cdot d(\omega t) \end{aligned} \right] \quad (4.21)$$

As soluções das equações anteriores são mostradas a seguir, onde a expressão (4.22) representa as perdas de condução nos transistores S_1 e S_4 , e a expressão (4.23) as perdas em S_2 e S_3 .

$$P_{S_{1/4},con}(M, \varphi) = \left\{ \begin{aligned} &k_{igbt,0} \cdot I_{A,pk} \cdot \frac{M}{4\pi} [\text{sen}\varphi + (\pi - \varphi) \cdot \cos\varphi] + \dots \\ &\dots + k_{igbt,1} \cdot (I_{A,pk})^2 \cdot \frac{M}{6\pi} (1 + \cos\varphi)^2 \end{aligned} \right\} \quad (4.22)$$

$$P_{S_{2/3},con}(M, \varphi) = \left\{ \begin{aligned} &k_{igbt,0} \cdot I_{A,pk} \cdot \left[\frac{1}{\pi} - \frac{M}{4\pi} (\text{sen}\varphi - \varphi \cdot \cos\varphi) \right] + \dots \\ &\dots + k_{igbt,1} \cdot (I_{A,pk})^2 \cdot \left[\frac{1}{4} - \frac{M}{6\pi} \cdot (1 - \cos\varphi)^2 \right] \end{aligned} \right\} \quad (4.23)$$

4.2.7 Perdas por condução nos diodos Stealth[®] do conversor NPC

No caso dos diodos usados no conversor NPC, todos são diodos Stealth[®] modelo ISL9R3060G2 (D_1 a D_6), de maneira que a expressão

(4.15) pode ser usada no cálculo das perdas, mostradas em (4.24), (4.25), (4.26) e (4.27).

$$P_{D_{1/2},con} = \frac{1}{2\pi} \int_0^\varphi \delta_{S_1}(\omega t, M) \cdot i_{D_1}(\omega t, \varphi) \cdot v_{D_1,on}(\omega t) \cdot d(\omega t) \quad (4.24)$$

$$P_{D_{3/4},con} = \frac{1}{2\pi} \int_\pi^{\pi+\varphi} \delta_{S_4}(\omega t, M) \cdot i_{D_4}(\omega t, \varphi) \cdot v_{D_4,on}(\omega t) \cdot d(\omega t) \quad (4.25)$$

$$P_{D_5,con} = \left[\begin{array}{l} \frac{1}{2\pi} \int_\varphi^\pi \delta_{S_3}(\omega t, M) \cdot i_{D_5}(\omega t, \varphi) \cdot v_{D_5,on}(\omega t) \cdot d(\omega t) + \dots \\ \dots + \frac{1}{2\pi} \int_\pi^{\pi+\varphi} \delta_{S_2}(\omega t, M) \cdot i_{D_5}(\omega t, \varphi) \cdot v_{D_5,on}(\omega t) \cdot d(\omega t) \end{array} \right] \quad (4.26)$$

$$P_{D_6,con} = \left[\begin{array}{l} \frac{1}{2\pi} \int_0^\varphi \delta_{S_3}(\omega t, M) \cdot i_{D_6}(\omega t, \varphi) \cdot v_{D_6,on}(\omega t) \cdot d(\omega t) + \dots \\ \dots + \frac{1}{2\pi} \int_{\pi+\varphi}^{2\pi} \delta_{S_2}(\omega t, M) \cdot i_{D_6}(\omega t, \varphi) \cdot v_{D_6,on}(\omega t) \cdot d(\omega t) \end{array} \right] \quad (4.27)$$

As soluções das equações acima são apresentadas em (4.28) e (4.29), sendo a primeira relativa aos diodos em antiparalelo aos interruptores e a segunda aos diodos de grampeamento.

$$P_{D_{1..4},con}(M, \varphi) = \left[\begin{array}{l} k_{steal,0} \cdot I_{A,pk} \cdot \frac{M}{4\pi} (\text{sen}\varphi - \varphi \cdot \text{cos}\varphi) + \dots \\ \dots + k_{steal,1} \cdot (I_{A,pk})^2 \cdot \frac{M}{6\pi} (1 - \text{cos}\varphi)^2 \end{array} \right] \quad (4.28)$$

$$P_{D_{5/6},con}(M, \varphi) = \left\{ \begin{array}{l} k_{steal,0} \cdot I_{A,pk} \cdot \left\{ \frac{1}{\pi} - \frac{M}{2\pi} \left[\text{sen}\varphi + \left(\frac{\pi}{2} - \varphi \right) \cdot \text{cos}\varphi \right] \right\} + \dots \\ \dots + k_{steal,1} \cdot (I_{A,pk})^2 \cdot \left[\frac{1}{4} - \frac{M}{3\pi} (1 + \text{cos}\varphi^2) \right] \end{array} \right\} \quad (4.29)$$

4.3 PERDAS POR COMUTAÇÃO

As perdas por comutação dos transistores dependem basicamente de três fatores:

- Frequência de comutação;
- Energia envolvida em cada comutação;
- Energia de recuperação do diodo associado a estas etapas de operação.

As energias envolvidas nas comutações, tanto para a entrada em condução (E_{on}), para o bloqueio do transistor (E_{off}) e quanto para a recuperação do diodo (E_{rr}), podem ser modeladas por polinômios de segunda ordem, conforme a expressão (4.30) (DROFENIK; KOLAR, 2005). Os coeficientes k_{com} podem ser obtidos a partir de curvas fornecidas pelo fabricante do componente semiconductor, conforme mostrado na Figura 4.5, e $i_{com}(\omega t)$ é a corrente envolvida no instante da comutação.

$$E_{com}(\omega t) = k_{com,2} \cdot \left(|i_{com}(\omega t)| \right)^2 + k_{com,1} \cdot |i_{com}(\omega t)| + k_{com,0} \quad (4.30)$$

4.3.1 Ensaios de perdas por comutação

As curvas características de perdas por comutação para os transistores SiC JFET, fornecidas pelo fabricante, são mostradas na Figura 4.5. Estas curvas são fornecidas para condições de ensaio bastante específicas, que não correspondem a aplicação deste trabalho, como as tensões $V_{DS}=600$ V e uma resistência de *gate* de $R_G=5$ Ω .

Para que se obtenham curvas características sob as mesmas condições da aplicação aqui tratada, foram efetuados ensaios de comutação com os componentes utilizados neste estudo. O referido ensaio resume-se à medição dos intervalos de comutação de um dado transistor ou diodo, comutando diferentes amplitudes de corrente e estando o componente sujeito a uma temperatura controlada do seu encapsulamento.

Estes ensaios são necessários também pela dificuldade de estimar as indutâncias parasitas do *layout* e, em especial, devido à utilização dos dispositivos SiC JFET, que são dispositivos novos no mercado e não estão completamente modelados. Eles necessitam de um circuito de *driver* diferenciado, projetado para minimizar as suas perdas durante os intervalos de condução, enquanto preserva os baixos tempos de

comutação do dispositivo (mantidos menores que 100 ns para todos os interruptores - circuito no Apêndice A).

A Figura 4.6 exemplifica três desses ensaios, para diferentes pares de dispositivos semicondutores.

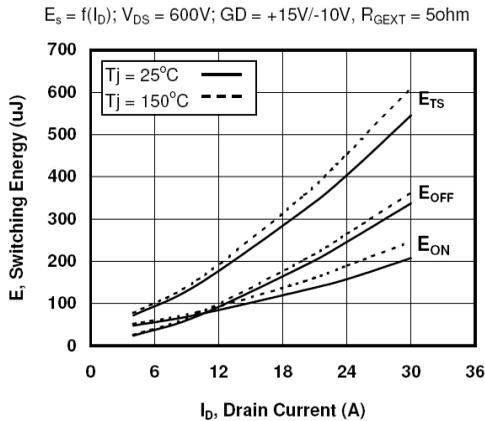


Figura 4.5 – Energias de perdas de comutação do SiC JFET SJEP120R063, fornecidas pelo fabricante.

As medições destes ensaios foram efetuadas por osciloscópio de elevada taxa de amostragem, medindo os sinais de corrente diretamente nos terminais do semicondutor, com uma sonda de Rogowski (modelo CWT da Power Electronic Measurements Ltda – UK). As condições utilizadas nestes ensaios foram: $V_{DS} = 400\text{ V}$, $R_G = 6,8\ \Omega$ e temperatura de junção, considerada próxima a temperatura do encapsulamento, de $T_j = 100\ ^\circ\text{C}$.

As curvas características de energia de perdas durante a comutação, obtidas nos ensaios efetuados em laboratório, são as apresentadas na Figura 4.7. Estas curvas mostram as três partes das perdas de energia em um período de comutação: a entrada em condução (e_{on}), o bloqueio (e_{off}) e a energia associada à recuperação reversa (e_{rr}) dos diodos Stealth[®] ou aos efeitos capacitivos dos diodos SiC.

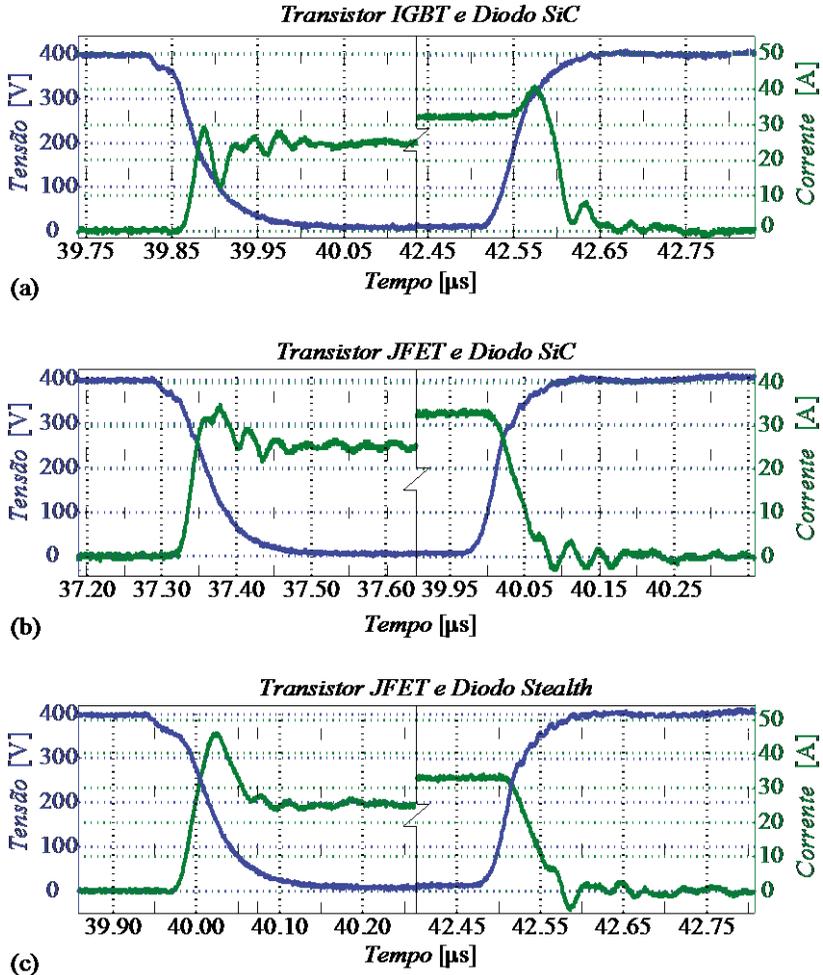


Figura 4.6 – Medições de tensão e corrente durante as comutações com: (a) Si IGBT e diodo SiC; (b) SiC JFET e diodo SiC, e (c) SiC JFET e diodo Stealth®.

A Figura 4.7(a) mostra as curvas obtidas da energia de perdas de comutação para um IGBT e um diodo SiC. As curvas de comutação para um SiC JFET e um diodo Stealth® são mostradas na Figura 4.7(b), enquanto que a Figura 4.7(c) mostra as energias de perdas no par SiC JFET com diodo SiC. A mais alta energia de perdas em bloqueio ocorre para a comutação do IGBT com o diodo SiC. A mais alta perda de energia no processo de entrada em condução ocorre para a combinação

SiC JFET com Stealth[®], enquanto que a maior energia e_{rr} devida à comutação do diodo ocorre para o par SiC JFET com diodo SiC.

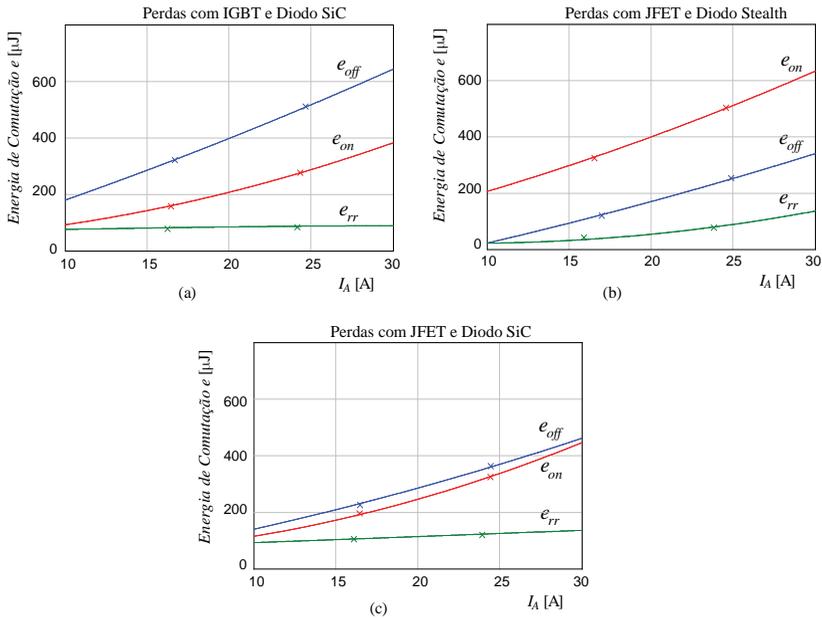


Figura 4.7 – Funções das energias de perda nos transistores por ciclo de comutação, para a entrada em condução, o bloqueio e a recuperação reversa, sob temperatura de 100 °C, da associação de transistor e diodo: (a) Si IGBT e diodo SiC; (b) SiC JFET e diodo Stealth[®]; (c) SiC JFET e diodo SiC.

4.3.2 Perdas por comutação nos transistores S_p e S_n do conversor NPCm

As energias de perdas para a entrada em condução e o bloqueio dos transistores S_p e S_n , do conversor NPCm, são representadas pelas expressões (4.31) e (4.32), cujos coeficientes são apresentados na Tabela 4.3.

$$E_{S_p,on}(\omega t) = k_{jfet,on,2} \cdot \left| i_{S_p}(\omega t) \right|^2 + k_{jfet,on,1} \cdot \left| i_{S_p}(\omega t) \right| + k_{jfet,on,0} \quad (4.31)$$

$$E_{S_p,off}(\omega t) = k_{ifet,off,2} \cdot |i_{S_p}(\omega t)|^2 + k_{ifet,off,1} \cdot |i_{S_p}(\omega t)| + k_{ifet,off,0} \quad (4.32)$$

A Figura 4.8 apresenta as curvas de energia total de comutação ($e_{on} + e_{off}$), para os transistores S_p e S_n , sem considerar as perdas e_{rr} . Pode ser observado que a curva teórica (b) apresenta valores ligeiramente menores dos obtidos nos ensaios de laboratório.

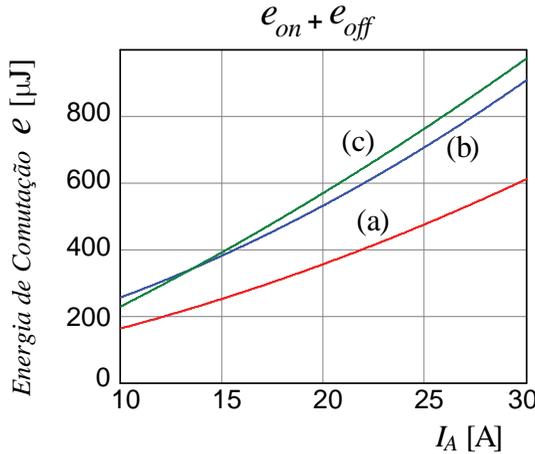


Figura 4.8 – Energias de comutação ($e_{on} + e_{off}$): (a) teórica, (b) ensaio do JFET com diodo SiC e (c) ensaio do JFET com diodo Stealth®.

Conforme tratado em (CASANELLAS, 1994), as perdas de energia nos transistores S_p e S_n , associadas à recuperação dos diodos D_{02} e D_{01} , respectivamente, podem ser obtidas pela expressão (4.33):

$$E_{S_{p/n},rr}(\omega t) = \left\{ \begin{array}{l} \frac{E}{4} \cdot t_{rrm} \cdot \left[0,8 + 0,2 \cdot \frac{|i_{S_{p/n}}(\omega t)|}{I_{dn}} \right] \cdot \dots \\ \dots \cdot \left[0,35 \cdot I_{rm} + 0,15 \cdot \frac{I_{rm}}{I_{dn}} \cdot |i_{S_{p/n}}(\omega t)| + |i_{S_{p/n}}(\omega t)| \right] \end{array} \right\} \quad (4.33)$$

Reescrevendo esta expressão podemos chegar a uma expressão polinomial de segunda ordem dada por (4.34).

$$E_{S_{p/n,rr}}(\omega t) = k_{S_{p/n,rr},2} \cdot \left| i_{S_{p/n}}(\omega t) \right|^2 + k_{S_{p/n,rr},1} \cdot \left| i_{S_{p/n}}(\omega t) \right| + k_{S_{p/n,rr},0}, \quad (4.34)$$

onde:

$$k_{S_{p/n,rr},2} = \frac{E \cdot t_{rrm}}{4} \cdot \frac{(0,2 \cdot 0,15 \cdot I_{rm} + 0,2 \cdot I_{dn})}{I_{dn}^2}, \quad (4.35)$$

$$k_{S_{p/n,rr},1} = \frac{E \cdot t_{rrm}}{4} \cdot \frac{[(0,8 \cdot 0,15 + 0,2 \cdot 0,35) \cdot I_{rm} + 0,8 \cdot I_{dn}]}{I_{dn}}, \quad (4.36)$$

$$k_{S_{p/n,rr},0} = \frac{E \cdot t_{rrm}}{4} \cdot (0,8 \cdot 0,35 \cdot I_{rm}). \quad (4.37)$$

Se comparadas as energias de recuperação obtidas pela expressão (4.34), usando os coeficientes obtidos pelas expressões (4.35), (4.36) e (4.37), com a energia obtida pelo ensaio (Figura 4.9), pode ser observado uma considerável diferença. A energia de recuperação teórica é muito maior do que a obtida no ensaio, chegando a ser aproximadamente cinco vezes maior, para uma corrente de 30 ampéres. A justificativa para isto é o fato de que a expressão (4.33) foi desenvolvida para o cálculo de perdas em transistores IGBT, que segundo (CASANELLAS, 1994) é válida somente para a segunda geração destes dispositivos, devendo ser considerada com mais cautela e adaptada para outros semicondutores.

Como a Figura 4.8 e Figura 4.9 mostram diferenças significativas entre os valores teóricos e os obtidos nos ensaios de laboratório, se considerar a energia total de comutação destes dispositivos ($e_{on} + e_{off} + e_{rr}$), dada por (4.38), esta diferença fica reduzida, conforme mostra a Figura 4.10. No entanto, a curva de energia de perdas prevista teoricamente ainda é ligeiramente superior às duas outras curvas obtidas no ensaio, devido à grande diferença observada na Figura 4.9.

Tabela 4.3 – Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do SiC JFET.

Coeficientes de Perdas JFET	Teórico	Ensaio
$k_{jfet_{on},2} [J/A^2]$	$1,253 \cdot 10^{-7}$	$1,988 \cdot 10^{-7}$
$k_{jfet_{on},1} [J/A]$	$3,208 \cdot 10^{-6}$	$1,340 \cdot 10^{-5}$
$k_{jfet_{on},0} [J]$	$3,895 \cdot 10^{-5}$	$5,275 \cdot 10^{-5}$
$k_{jfet_{off},2} [J/A^2]$	$1,827 \cdot 10^{-7}$	$1,122 \cdot 10^{-7}$
$k_{jfet_{off},1} [J/A]$	$6,886 \cdot 10^{-6}$	$1,139 \cdot 10^{-5}$
$k_{jfet_{off},0} [J]$	$-6,842 \cdot 10^{-6}$	$-1,020 \cdot 10^{-4}$
$k_{steal_{rr},2} [J/A^2]$	$1,511 \cdot 10^{-7}$	$2,516 \cdot 10^{-7}$
$k_{steal_{rr},1} [J/A]$	$1,844 \cdot 10^{-5}$	$-4,359 \cdot 10^{-6}$
$k_{steal_{rr},0} [J]$	$3,696 \cdot 10^{-5}$	$4,118 \cdot 10^{-5}$

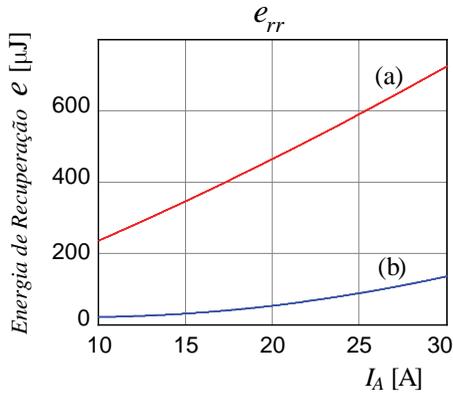


Figura 4.9 – Energias de perdas no SiC JFET, associada à recuperação do diodo Stealth[®]: (a) teórico; (b) ensaio.

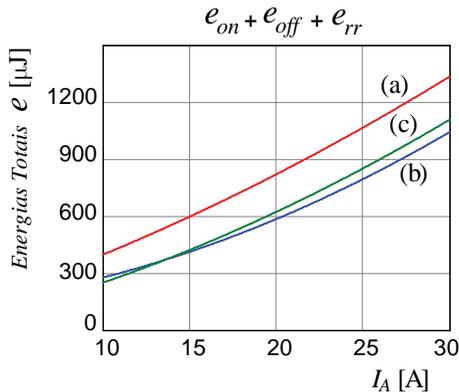


Figura 4.10 – Energia total de perdas de comutação no SiC JFET: (a) teórico, com diodo Stealth[®]; (b) ensaio, com diodo SiC; (c) ensaio, com diodo Stealth[®].

Energia total de perdas na comutação:

$$E_{S_p,com}(\omega t) = E_{S_p,on}(\omega t) + E_{S_p,off}(\omega t) + E_{S_p,rr}(\omega t) \quad (4.38)$$

A expressão (4.38) pode ser reescrita em termo dos coeficientes de perdas totais e da corrente comutada pelo dispositivo, resultando na expressão (4.39).

$$E_{S_p,com}(\omega t) = k_{S_p,com,2} \cdot \left| i_{S_p}(\omega t) \right|^2 + k_{S_p,com,1} \cdot \left| i_{S_p}(\omega t) \right| + k_{S_p,com,0} \quad (4.39)$$

onde:

$$k_{S_p,com,2} = k_{j\tilde{f}et_{on},2} + k_{j\tilde{f}et_{off},2} + k_{steal_{rr},2} \quad ,$$

$$k_{S_p,com,1} = k_{j\tilde{f}et_{on},1} + k_{j\tilde{f}et_{off},1} + k_{steal_{rr},1} \quad ,$$

$$k_{S_p,com,0} = k_{j\tilde{f}et_{on},0} + k_{j\tilde{f}et_{off},0} + k_{steal_{rr},0} \quad .$$

A energia total média em um período de rede pode ser calculada pela expressão (4.40) e a potência total de perdas de comutação pela expressão (4.41).

Energia total média de perdas nas comutações:

$$\overline{E_{S_p,com}} = \frac{1}{2\pi} \int_{\varphi}^{\pi} E_{S_p,com}(\omega t) \cdot d(\omega t) \quad (4.40)$$

Potência total perdida nas comutações:

$$P_{S_p,com} = f_p \cdot \frac{1}{2\pi} \int_{\varphi}^{\pi} E_{S_p,com}(\omega t) \cdot d(\omega t) = f_p \cdot \overline{E_{S_p,com}} \quad (4.41)$$

Resolvendo a equação (4.41) se obtém a expressão final, mostrada em (4.42), válida para os interruptores S_p e S_n . Esta expressão mostra que a potência de perdas depende da frequência de comutação (f_c), dos coeficientes de perdas totais ($k_{j\tilde{f}et_{com}}$), da corrente de pico ($I_{A,pk}$) e do ângulo de defasagem da corrente (φ).

$$P_{S_{p/n},com} = \frac{f_c}{2\pi} \left[k_{S_p,com,0} \cdot (\pi - \varphi) + k_{S_p,com,1} \cdot I_{A,pk} \cdot (1 + \cos \varphi) + \dots \right. \\ \left. \dots + k_{S_p,com,2} \cdot \frac{I_{A,pk}^2}{2} \cdot (\cos \varphi \cdot \text{sen} \varphi + \pi - \varphi) \right] \quad (4.42)$$

4.3.3 Perdas por comutação nos transistores S_{01} e S_{02} do conversor NPCm

De maneira similar ao obtido para os interruptores S_p e S_n , os transistores IGBT utilizados em S_{01} e S_{02} possuem suas características de energia de comutação fornecidas pelo fabricante (Anexo A), constituindo os valores teóricos mostrados na segunda coluna da Tabela 4.4. Igualmente nesta tabela é mostrado que a energia teórica de recuperação dos diodos SiC é considerada nula, mas que os resultados de ensaio laboratorial mostram uma pequena energia devida aos efeitos de carga e descarga dos capacitores intrínsecos. A terceira coluna da Tabela 4.4 constitui dos valores obtidos nos ensaios, com os transistores IGBT associados a diodos SiC.

Como o catálogo do fabricante do transistor IGBT apresenta somente os valores totais ($e_{on} + e_{off}$), a expressão da energia total de comutação de S_{01} é a mostrada em (4.43).

$$E_{S_{01},com}(\omega t) = E_{S_{01},on+off}(\omega t) + E_{S_{01},rr}(\omega t) \quad (4.43)$$

A partir de (4.43), após as devidas substituições, resulta na expressão (4.44).

Energia total de perdas na comutação:

$$E_{S_{01},com}(\omega t) = k_{S_{01},com,2} \cdot \left| i_{S_{01}}(\omega t) \right|^2 + k_{S_{01},com,1} \cdot \left| i_{S_{01}}(\omega t) \right| + k_{S_{01},com,0} \quad (4.44)$$

onde:

$$k_{S_{01},com,2} = k_{igbt_{on+off},2} + k_{sic_{rr},2} \quad ,$$

$$k_{S_{01},com,1} = k_{igbt_{on+off},1} + k_{sic_{rr},1} \quad ,$$

$$k_{S_{01},com,0} = k_{igbt_{on+off},0} + k_{sic_{rr},0} \quad .$$

Tabela 4.4 - Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do Si IGBT com diodo SiC.

Coeficientes de Perdas no IGBT	Teórico	Ensaio
$k_{igbt_{on+off},2} \left[\text{J/A}^2 \right]$	$7,739 \cdot 10^{-7}$	$4,334 \cdot 10^{-7}$
$k_{igbt_{on+off},1} \left[\text{J/A} \right]$	$1,756 \cdot 10^{-5}$	$2,034 \cdot 10^{-5}$
$k_{igbt_{on+off},0} \left[\text{J} \right]$	$4,290 \cdot 10^{-5}$	$2,666 \cdot 10^{-5}$
$k_{sic_{rr},2} \left[\text{J/A}^2 \right]$	0	$-2,497 \cdot 10^{-8}$
$k_{sic_{rr},1} \left[\text{J/A} \right]$	0	$1,653 \cdot 10^{-6}$
$k_{sic_{rr},0} \left[\text{J} \right]$	0	$6,230 \cdot 10^{-5}$

A potência total de perdas de comutação em S_{01} é obtida, então, resolvendo a integral de (4.45), que resulta na expressão final mostrada em (4.46). Esta expressão é válida tanto para S_{01} como para S_{02} , devido à simetria da corrente.

Potência total perdida na comutação:

$$P_{S_{01},com} = f_c \cdot \frac{1}{2\pi} \int_0^\varphi E_{S_{01},com}(\omega t) \cdot d(\omega t), \quad (4.45)$$

$$P_{S_{01/02},com} = \frac{f_c}{2\pi} \left[k_{S_{01}com,0} \cdot (\varphi) + k_{S_{01}com,1} \cdot I_{A,pk} \cdot (1 - \cos \varphi) - \dots \right. \\ \left. \dots - k_{S_{01}com,2} \cdot \frac{I_{A,pk}^2}{2} \cdot (\cos \varphi \cdot \text{sen} \varphi - \varphi) \right]. \quad (4.46)$$

4.3.4 Perdas por comutação nos transistores S_1 e S_4 do conversor NPC

Todos os interruptores do conversor NPC são do tipo IGBT e a eles estão associados somente diodos do tipo Stealth[®]. A Tabela 4.5 apresenta os coeficientes teóricos e os obtidos em ensaio.

Para os interruptores S_1 e S_4 do conversor NPC a expressão da potência de perdas por comutação é similar a dos interruptores S_p e S_n do conversor NPCm, expressão (4.42), diferenciando-se apenas pelos coeficientes de perdas, conforme mostrado em (4.47).

$$P_{S_{1/4},com} = \frac{f_c}{2\pi} \left[\begin{array}{l} k_{S_{1-4}com,0} \cdot (\pi - \varphi) + \dots \\ \dots + k_{S_{1-4}com,1} \cdot I_{A,pk} \cdot (1 + \cos \varphi) + \dots \\ \dots + k_{S_{1-4}com,2} \cdot \frac{I_{A,pk}^2}{2} \cdot (\cos \varphi \cdot \text{sen} \varphi + \pi - \varphi) \end{array} \right], \quad (4.47)$$

onde:

$$k_{S_{1-4}com,2} = k_{igbt_{on+off},2} + k_{steal_{rr},2},$$

$$k_{S_{1-4}com,1} = k_{igbt_{on+off},1} + k_{steal_{rr},1},$$

$$k_{S_{1-4}com,0} = k_{igbt_{on+off},0} + k_{steal_{rr},0}.$$

De forma análoga, os interruptores S_2 e S_3 do conversor NPC possuem as expressões de energia e de potência de perdas por comutação similares às expressões (4.44) e (4.46), respectivamente, relativas aos interruptores S_{01} e S_{02} do conversor NPCm. A expressão da potência de perdas é mostrada em (4.48) e, novamente, o que a diferencia de (4.46) são os diferentes valores das constantes de perdas.

Tabela 4.5 - Coeficientes de perdas de energia por comutação, para valores teóricos e obtidos sob ensaio do Si IGBT com diodo Stealth®.

Coeficientes de Perdas no IGBT	Teórico	Ensaio
$k_{igbt_{on+off},2} \left[\text{J/A}^2 \right]$	$7,739 \cdot 10^{-7}$	$4,334 \cdot 10^{-7}$
$k_{igbt_{on+off},1} \left[\text{J/A} \right]$	$1,756 \cdot 10^{-5}$	$2,034 \cdot 10^{-5}$
$k_{igbt_{on+off},0} \left[\text{J} \right]$	$4,290 \cdot 10^{-5}$	$2,666 \cdot 10^{-5}$
$k_{steal_{rr},2} \left[\text{J/A}^2 \right]$	$1,511 \cdot 10^{-7}$	$2,516 \cdot 10^{-7}$
$k_{steal_{rr},1} \left[\text{J/A} \right]$	$1,844 \cdot 10^{-5}$	$-4,359 \cdot 10^{-6}$
$k_{steal_{rr},0} \left[\text{J} \right]$	$3,696 \cdot 10^{-5}$	$4,118 \cdot 10^{-5}$

$$P_{S_{2/3},com} = \frac{f_c}{2\pi} \left[\begin{array}{l} k_{S_{1-4}com,0} \cdot \varphi + k_{S_{1-4}com,1} \cdot I_{A,pk} \cdot (1 - \cos \varphi) - \dots \\ \dots - k_{S_{1-4}com,2} \cdot \frac{I_{A,pk}^2}{2} \cdot (\cos \varphi \cdot \text{sen} \varphi - \varphi) \end{array} \right] \quad (4.48)$$

4.3.5 Comportamento das perdas totais e rendimento dos conversores

Utilizando as expressões obtidas anteriormente para as potências de perdas por condução e comutação, considerando potência nominal e os parâmetros de perdas dos ensaios, se obtém a Tabela 4.6, onde é mostrado o rendimento dos conversores para diferentes valores de defasagem da corrente. O rendimento foi calculado baseado apenas na

potência dissipada nos dispositivos semicondutores, ou seja, todas as perdas nos elementos passivos foram desconsideradas.

Tabela 4.6 – Perdas relacionadas aos semicondutores e rendimento, para a potência nominal de 3,5kVA e frequência de comutação de 40 kHz.

φ	Conversor	P_{cond} [W]	P_{comut} [W]	P_{TOTAL} [W]	η [%]
0	NPC	41,714	21,302	63,016	98,231
	NPCm	36,642	17,072	53,714	98,485
$\pi/2$	NPC	40,229	21,302	61,531	98,272
	NPCm	34,574	18,751	53,325	98,499
π	NPC	38,743	21,302	60,045	98,313
	NPCm	28,740	20,289	49,029	98,619

Pode ser observado nesta tabela que o conversor NPCm possui um melhor rendimento para toda a faixa de variação de φ , chegando a 98,619% (0,306% superior ao NPC) para a operação como retificador com fator de potência unitário, ou seja, com $\varphi = \pi$.

Baseado nas perdas acima mencionadas, o rendimento dos conversores é calculado como mostrado na Figura 4.11. O rendimento do conversor NPCm melhora à medida que sua operação se aproxima a de um retificador com fator de potência unitário, conforme mostra a Figura 4.11(a), enquanto que no conversor NPC não ocorre alteração significativa, Figura 4.11(b).

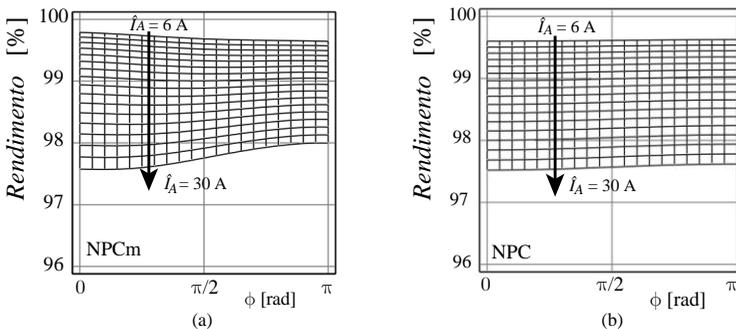


Figura 4.11 - Valores de rendimento calculados, relativos aos conversores: (a) NPCm; (b) NPC.

A Figura 4.12 mostra as perdas calculadas para três diferentes ângulos de defasagem da corrente e sob potência nominal. As perdas no NPC, tanto de comutação quanto de condução, quase não variam com o ângulo da corrente, devido ao fato de se utilizar os mesmos componentes em toda a sua estrutura. Já para o conversor NPCm as perdas de condução diminuem enquanto que as perdas de comutação aumentam suavemente, com o aumento do ângulo da corrente, devido à tendência de circulação da corrente mais pelos IGBT e diodos SiC.

Como as perdas são menores no NPCm, possibilita um aumento da frequência de comutação de 40 kHz à aproximadamente 60 kHz, para recair ao mesmo rendimento do conversor NPC. Desta forma o valor do indutor *Boost* (L_A) do conversor NPCm poderia ser reduzido para $L_{A,NPCm}=283,33 \mu\text{H}$, enquanto que o indutor *Boost* do conversor NPC seria de $L_{A,NPC}=425,0 \mu\text{H}$, para as mesmas condições e valores dos demais parâmetros (ver projeto no Apêndice A).

A Figura 4.13 mostra o comportamento das perdas totais de condução para ambos os conversores como uma função do valor da corrente de pico de saída e do seu ângulo de defasagem. É observado que ambos possuem maiores perdas com o aumento da corrente e a redução da defasagem, onde as maiores perdas ocorrem para a operação como inversor de fator de potência unitário. As perdas de condução do NPCm apresentam uma maior variação para alterações do ângulo da corrente de saída, mas são menores para toda a faixa de operação.

As perdas totais de comutação nos semicondutores de potência são apresentadas na Figura 4.14 onde se observa que enquanto no conversor NPC as perdas são constantes, para toda a faixa de φ , no NPCm essas perdas aumentam em torno de 18,8% entre estes extremos. No entanto, as perdas de comutação do NPCm se mantêm sempre menores, chegando a uma diferença de 4,8% no pior caso.

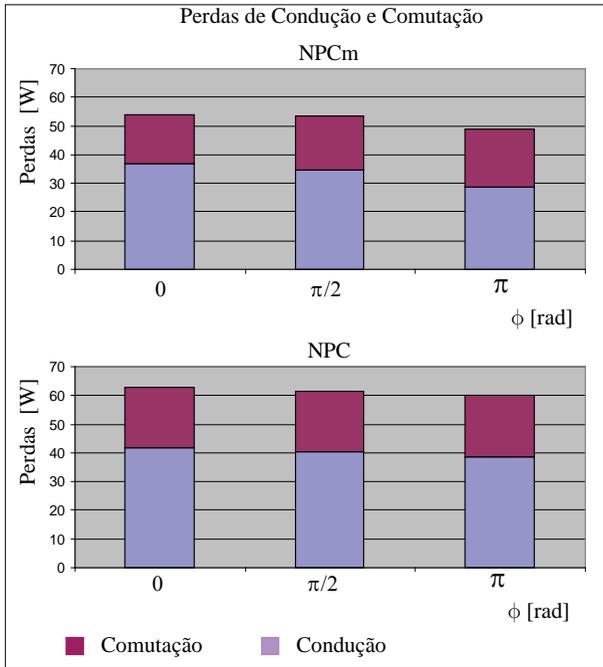


Figura 4.12 – Perdas de potência nos semicondutores, separadas por condução e comutação, para ambos os conversores e para três ângulos de defasagem da corrente. Condições de operação: $P_o=3,5$ kVA; $I_A=22,5$ A; $M=0,778$; $f_s=40$ kHz.

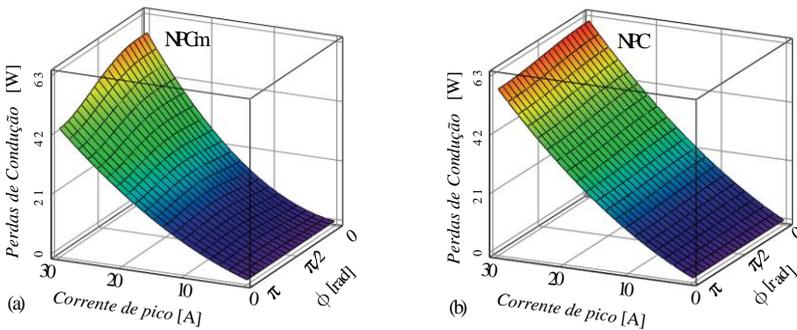


Figura 4.13 – Perdas totais de condução sobre os semicondutores de potência: (a) NPCm ; (b) NPC.

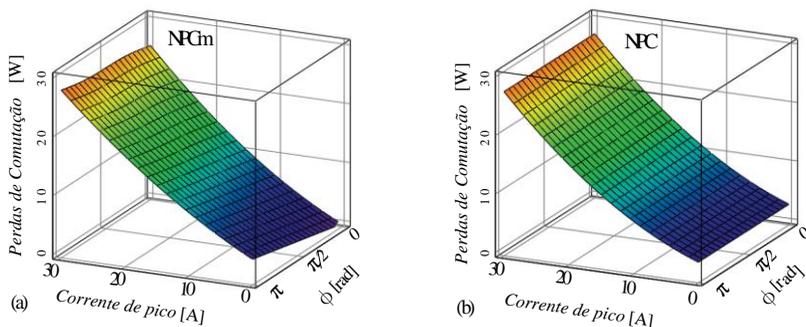


Figura 4.14 - Perdas totais de comutação sobre os semicondutores de potência: (a) NPCm ; (b) NPC

4.4 CONCLUSÕES

As duas topologias candidatas a utilização como um retificador regenerativo de alto desempenho, para aplicação como carga eletrônica ativa de corrente alternada, foram modeladas com relação às suas perdas de condução e comutação dos dispositivos semicondutores de potência. Na sequência, diferentes semicondutores de potência estado da arte foram escolhidos para os dois conversores, baseado nas suas necessidades específicas, sob os quais foram efetuadas medidas experimentais para a modelagem de perdas.

Os conversores NPCm e NPC foram analisados frente aos resultados obtidos no comportamento de suas perdas e do rendimento, podendo-se concluir que o conversor NPCm apresenta vantagens sobre o NPC, principalmente quando aplicado como retificador de fator de potência unitário. Esta característica é particularmente importante nas aplicações de geração solar fotovoltaica com conexão à rede de energia, despertando recente interesse das indústrias e das academias por esta topologia (CACAU et al., 2012; FALK et al., 2009; GOLLENTZ; GUENEGUES, 2009; LEUENBERGER; BIELA, 2012; SCHWEIZER; KOLAR, 2011).

O uso de dispositivos de última geração, com mais baixa perdas de condução e comutação, trazem não só as vantagens inerentes a maior eficiência no processamento da energia elétrica, como a redução dos custos de fabricação (dissipadores menores) e do consumo de energia

(do próprio equipamento e do sistema de refrigeração do ambiente), mas permitem a redução do volume e do custo dos dissipadores, filtros e invólucro. Esta redução permite a construção de equipamentos mais compactos e de melhor desempenho dinâmico, características muito desejadas atualmente.

5 MODELAGEM E SISTEMA DE CONTROLE

5.1 INTRODUÇÃO

Neste capítulo será inicialmente apresentada uma revisão bibliográfica dos sistemas de controle encontrados na literatura, aplicados em cargas eletrônicas ativas. Posteriormente serão apresentados os estudos iniciais, como a modelagem do conversor e a estrutura do sistema de controle utilizada no conversor NPCm para a aplicação deste trabalho.

No Capítulo 6 serão mostrados alguns resultados de simulação do controle da corrente do conversor, inicialmente utilizando apenas um indutor como filtro e um sistema de controle clássico, para depois apresentar os resultados de um sistema de controle moderno, aplicado ao conversor com filtro LCL. Os projetos destes controladores são apresentados no Apêndice A.

5.2 SISTEMAS DE CONTROLE DAS CARGAS ELETRONICAS ENCONTRADAS NA LITERATURA

A maioria dos trabalhos encontrados na literatura apresentam estudos de cargas eletrônicas ativas que emulavam cargas lineares do tipo resistivo (R), resistivo-indutivo (RL) ou resistivo-indutivo-capacitivo (RLC), mas em (JU-WON et al., 2007) foi citada, porém não apresentada, a possibilidade de emular cargas RLC como também cargas do tipo corrente-constante, resistência-constante e potência-constante. Seguindo nesta mesma linha, em (ZHANG; CHEN, 2006) o sistema se propõe a também emular cargas do tipo tensão-constante e cargas desequilibradas.

A emulação de cargas não-lineares foi proposta nos trabalhos (CHENGZHI et al., 2008; JU-WON et al., 2007; MENG-YUEH et al., 1997; VAZQUEZ et al., 1998; ZHANG; CHEN, 2006), apesar de que somente em (CHENGZHI et al., 2008; JU-WON et al., 2007; VAZQUEZ et al., 1998) foram apresentados resultados para a comprovação do funcionamento.

A aplicação de CEA para ensaios de acionamento de motores foram tratadas em (RAO; CHANDORKAR, 2008; SHE et al., 2008), os quais emularam motores elétricos com e sem carga mecânica, respectivamente.

Analisando os sistemas de controle usados nos trabalhos, foi constatado que os compensadores do tipo proporcional-integral (PI) foram usados na grande maioria dos casos, excetuando o uso de controladores por histerese, usados em (JIAN-FENG; SHI-FENG; XUN, 2007; SHE et al., 2008) e controladores repetitivos, em (CHENGZHI et al., 2008; ZHANG; CHEN, 2006). Em (JU-WON et al., 2007) é citada a possibilidade de uso de um controlador vetorial, alertando para a impossibilidade de operar também na configuração monofásica.

A maioria dos trabalhos se focou no esquema ou princípio de controle, mas (ESTEVE et al., 2006) teve seu foco na topologia e (JU-WON et al., 2007) e (THIAUX et al., 2008) na implementação.

5.3 ESTRUTURA DO SISTEMA DE CONTROLE DA CEA

A Figura 5.1 representa a estrutura monofásica do sistema de controle proposto neste trabalho, para o estudo e a implementação da carga eletrônica ativa CEA-CA trifásica a quatro fios (três fases e o neutro), aplicada ao ensaio de transformadores com o secundário em ligação estrela aterrado.

Conforme pode ser observado na Figura 5.1, são utilizados sensores de corrente e de tensão em cada fase, necessários para o controle da corrente de forma síncrona à tensão de saída do transformador ou outro equipamento sob ensaio. Este sincronismo será obtido pela utilização de um circuito de detecção de fase, conhecido por *Phase Locked Loop* (PLL) (ORTMANN, M. S., 2008; ROLIM; DA COSTA; AREDES, 2006), e a forma da corrente desejada, composta pela escolha das componentes harmônicas necessárias, será definida no bloco de geração da referência (HEERDT, JOSELITO A. et al., 2007; MEZARоба et al., 2007).

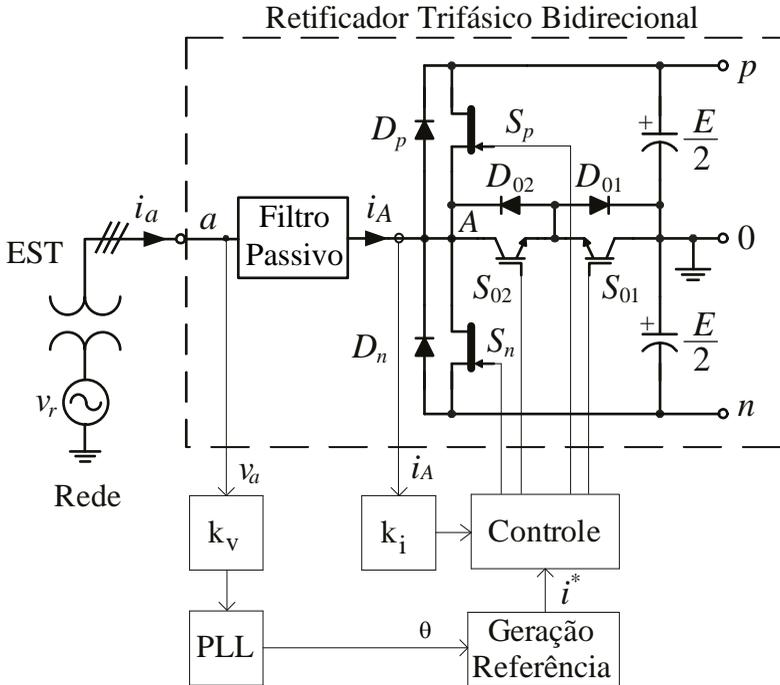


Figura 5.1 – Estrutura do sistema de controle da CEA, por fase.

5.4 MODELAGEM ORIENTADA AO CONTROLE DO CONVERSOR NPCm MONOFÁSICO COM FILTRO DE PRIMEIRA ORDEM

Seja a Figura 5.2, onde é mostrada a estrutura monofásica do retificador NPCm, conectado através do indutor L_A a uma fonte alternada com tensão v_a , a qual representa o equipamento sob teste, como por exemplo, o secundário de um transformador. Considerando que o barramento de tensão contínua total E é mantido regulado e equilibrado por um conversor não representado na figura, como a tensão no ponto A é da forma mostrada na Figura 5.3, para um período de comutação com tensão média positiva, o cálculo da tensão média quase-instantânea $\langle v_A \rangle$ leva a obtenção do ganho estático do conversor, dado por:

$$\frac{E/2}{\langle v_A \rangle} = \frac{1}{(1-D)} \quad (5.1)$$

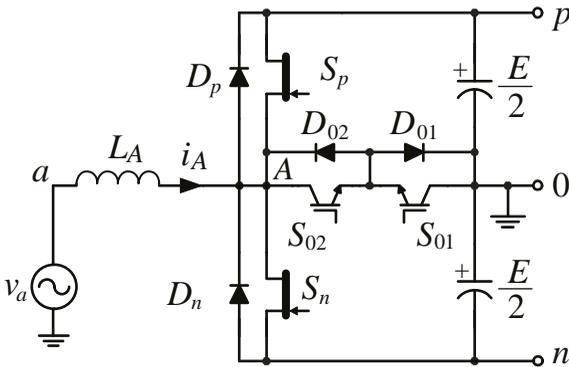


Figura 5.2 – Circuito monofásico do retificador NPCM, conectado a uma fonte CA através de um filtro de primeira-ordem tipo L.

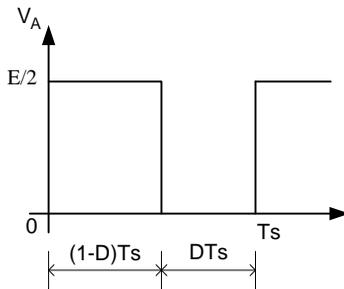


Figura 5.3 – Forma de onda no ponto A do conversor NPCM, para operação no 1º e 2º quadrantes.

Da mesma forma, considerando a tensão média quase-instantânea $\langle v_A \rangle$, entre o ponto A e a referência 0, e que a tensão da fonte alternada v_a se mantém constante durante todo o período de comutação, conforme mostrado na Figura 5.4, o equacionamento deste circuito resulta na equação diferencial apresentada em (5.2).

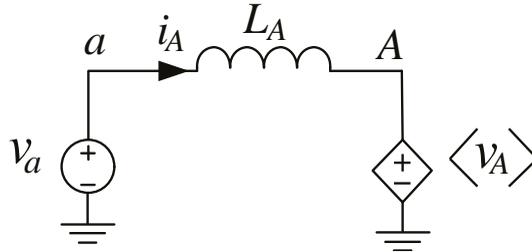


Figura 5.4 – Circuito equivalente de entrada do retificador.

$$\frac{di_A(t)}{dt} = \frac{1}{L_A} \cdot [V_a - (1-D(t)) \cdot E/2] \quad (5.2)$$

Considerando uma pequena perturbação na razão cíclica do conversor (ERICKSON; MAKSIMOVIC, 2001), mostrada na expressão (5.3), e subtraindo a expressão (5.2) chega-se a expressão (5.4), a qual expressa a variação da corrente em função da variação da razão cíclica.

$$\frac{d}{dt} [i_A(t) + \Delta i_A(t)] = \frac{1}{L_A} \cdot [V_{in} - [1 - (D(t) + \Delta D(t))] \cdot E/2] \quad (5.3)$$

$$\frac{d\Delta i_A(t)}{dt} = \frac{E/2}{L_A} \cdot \Delta D(t) \quad (5.4)$$

Aplicando a Transformada de Laplace na expressão (5.4) chega-se a expressão da função de transferência do conversor, dada por (5.5), demonstrando um comportamento integrador do sistema, para a razão entre a corrente de saída e a sua razão cíclica.

$$H_I(s) = \frac{\Delta I_A(s)}{\Delta D(s)} = \frac{E/2}{s \cdot L_A} \quad (5.5)$$

O uso de um filtro meramente indutivo, se por um lado traz simplicidade ao modelo, facilitando o projeto do controle, por outro permite que toda a ondulação de corrente circule pelo equipamento sob teste, podendo acarretar problemas de interferências eletromagnéticas e aumento das perdas. Um aumento do valor da indutância permite reduzir a ondulação da corrente, reduzindo suas harmônicas, mas um valor elevado interfere na dinâmica do conversor e o torna volumoso e caro

(LISERRE; BLAABJERG; HANSEN, 2005), principalmente para potências da ordem de centenas de quilowatt, onde as frequências de comutação empregadas são da ordem de poucos quilohertz.

Uma solução frequentemente adotada para inversores é o uso de filtros de segunda-ordem do tipo LC (indutor-capacitor). O uso destes filtros resulta em menores valores de indutância para a filtragem das harmônicas da corrente, devido a sua taxa de atenuação de -40 dB por década, a partir da frequência de ressonância, enquanto que no filtro de primeira ordem é de -20 dB/dec. E menores valores de indutância permitem um melhor desempenho do sistema de controle (LINDGREN, 1998), devido a permitir uma maior banda-passante.

Nas aplicações de conversores conectados às fontes de tensão alternada, como mostrado na Figura 5.2, o uso do capacitor não alteraria o modelo dado por (5.5), por resultar em paralelo a fonte v_a . Entretanto, como tais fontes normalmente apresentam uma indutância série não desprezível, como as indutâncias de dispersão dos enrolamentos de transformadores e as encontradas também em linhas de alimentação de energia e em geradores, o filtro resultante se torna de terceira-ordem, do tipo LCL, conforme tratado a seguir.

5.5 MODELAGEM NO ESPAÇO DE ESTADOS PARA O CONVERSOR NPC_m TRIFÁSICO COM FILTROS DE ORDEM SUPERIOR

Seja a estrutura trifásica de potência do conversor como proposto na Figura 5.5, com filtros LC e ramos RC (série) por fase, conectados a uma fonte de tensão alternada trifásica de tensões v_a, v_b e v_c , e suas indutâncias série equivalentes por fase, L_a, L_b e L_c . Se as indutâncias não são desprezíveis os filtros resultantes por fase são de quarta ordem. Os ramos RC foram acrescentados aos filtros LCL para garantir um pequeno amortecimento passivo, como será tratado no item 5.7 deste capítulo.

Como cada braço do conversor NPC_m de três níveis pode ser representado por um interruptor unipolar equivalente com três terminais (SPTT, do inglês *Single Pole Triple Throw*) (ORTMANN, MÁRCIO SILVEIRA, 2012; RODRIGUEZ et al., 2012), a modelagem do conversor será obtida através do modelo equivalente mostrado na Figura 5.6, seguindo o procedimento descrito em (XIANG et al.).

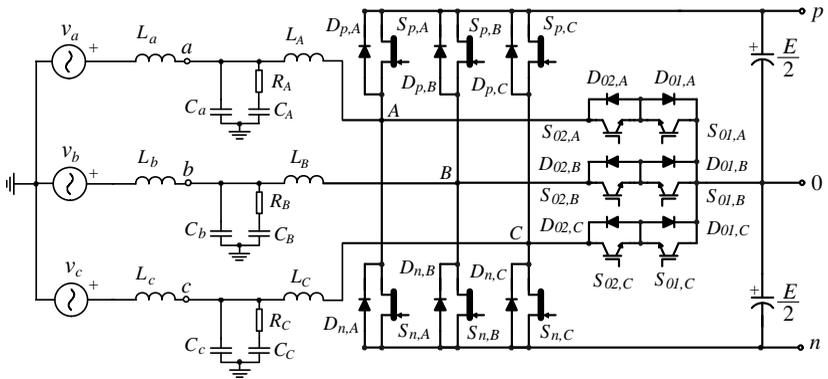


Figura 5.5 – Conversor NPCm Trifásico com filtros LCL e rede de amortecimento RC série.

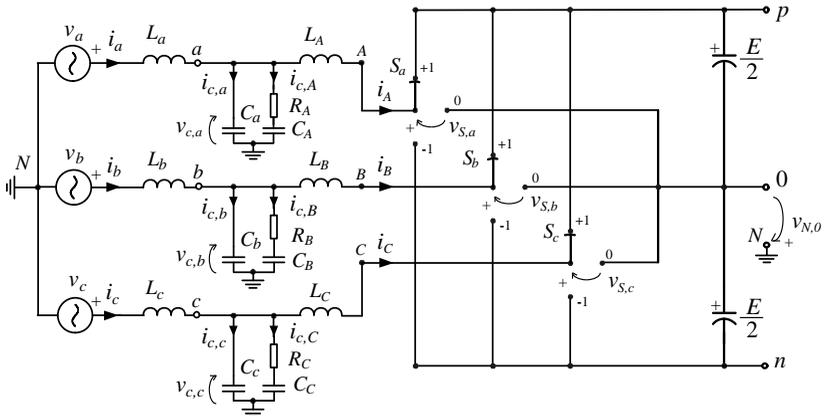


Figura 5.6 – Conversor NPCm com os interruptores de cada fase modelados por interruptores unipolares de três terminais.

Sejam os interruptores S_j da Figura 5.6, onde $j = \{a, b, c\}$, comandados por sinais s_j , onde:

$$s_{j,k} = \begin{cases} +1 & \text{se } S_j \text{ é conectado ao terminal } k; \\ 0 & \text{para todos os demais.} \end{cases}$$

e onde $k = \{p, 0, n\}$, são os terminais do barramento CC.

A partir da Figura 5.6 podem ser obtidas as seguintes equações matriciais:

$$\overrightarrow{v_{abc}} - \overrightarrow{v_{C,abc}} = L_{abc} \cdot \frac{d\overrightarrow{i_{abc}}}{dt}, \quad (5.6)$$

$$\overrightarrow{v_{C,abc}} - \overrightarrow{v_{S,abc}} + \overrightarrow{v_{N0}} = L_{ABC} \cdot \frac{d\overrightarrow{i_{ABC}}}{dt}, \quad (5.7)$$

$$\overrightarrow{i_{ABC}} = \overrightarrow{i_{abc}} - \overrightarrow{i_{C,abc}} - \overrightarrow{i_{C,ABC}}, \quad (5.8)$$

$$\overrightarrow{i_{C,abc}} = C_{abc} \cdot \frac{d\overrightarrow{v_{C,abc}}}{dt}, \quad (5.9)$$

$$\overrightarrow{i_{C,ABC}} = C_{ABC} \cdot \frac{d\overrightarrow{v_{C,ABC}}}{dt}, \quad (5.10)$$

$$\overrightarrow{i_{C,ABC}} = \frac{1}{R_{ABC}} \cdot \left(\overrightarrow{v_{C,abc}} - \overrightarrow{v_{C,ABC}} \right), \quad (5.11)$$

onde $\overrightarrow{v_{N0}}$ é definido como (HOLMES; LIPO, 2003):

$$\overrightarrow{v_{N0}} = \frac{E}{2} \cdot \begin{bmatrix} \frac{d_a + d_b + d_c}{3} \\ \frac{d_a + d_b + d_c}{3} \\ \frac{d_a + d_b + d_c}{3} \end{bmatrix}. \quad (5.12)$$

Considerando que o barramento de corrente contínua é mantido equilibrado, então:

$$v_{p0} = v_{0n} = E/2, \quad (5.13)$$

$$v_{S,j} = \begin{bmatrix} s_{jp} & s_{jn} & s_{j0} \end{bmatrix} \cdot \begin{bmatrix} v_{p0} & -v_{0n} & 0 \end{bmatrix}^T = (s_{jp} - s_{jn}) \cdot E/2. \quad (5.14)$$

Definindo a função de comutação de fase como $s_j = s_{jp} - s_{jn}$, resulta que:

$$\overrightarrow{v_{S,abc}} = \begin{bmatrix} v_{S,a} & v_{S,b} & v_{S,c} \end{bmatrix}^T = \overrightarrow{s_{abc}} \cdot \frac{E}{2} = \frac{E}{2} \cdot \begin{bmatrix} s_a & s_b & s_c \end{bmatrix}^T. \quad (5.15)$$

Os valores médios quase-instantâneos das tensões nos terminais A, B e C são definidos por:

$$\langle \overrightarrow{v_{S,abc}} \rangle = \frac{1}{T_c} \int_{t-T_c}^t \overrightarrow{v_{S,abc}} \cdot dt = \frac{E}{2} \cdot \frac{1}{T_c} \int_{t-T_c}^t \overrightarrow{s_{abc}} \cdot dt = \frac{E}{2} \cdot \overrightarrow{d_{abc}}, \quad (5.16)$$

onde:

$$\left\{ \begin{array}{l} T_c : \text{é o período de comutação;} \\ \overrightarrow{d_{abc}} = \begin{bmatrix} d_a & d_b & d_c \end{bmatrix}^T : \text{é a razão cíclica dos interruptores.} \end{array} \right.$$

A partir das expressões (5.6) a (5.9) podem ser obtidas as expressões a seguir:

$$\frac{d\overrightarrow{i_{abc}}}{dt} = \frac{1}{L_{abc}} \cdot (\overrightarrow{v_{abc}} - \overrightarrow{v_{C,abc}}) = \frac{\overrightarrow{v_{abc}}}{L_{abc}} - \frac{\overrightarrow{v_{C,abc}}}{L_{abc}}, \quad (5.17)$$

$$\frac{d\overrightarrow{i_{ABC}}}{dt} = \frac{1}{L_{ABC}} \cdot (-\overrightarrow{v_{S,abc}} + \overrightarrow{v_{N0}}) + \frac{\overrightarrow{v_{C,abc}}}{L_{ABC}}, \quad (5.18)$$

$$\frac{d\overrightarrow{v_{C,abc}}}{dt} = \frac{1}{C_{abc}} \cdot \overrightarrow{i_{C,abc}} = \frac{1}{C_{abc}} \cdot (\overrightarrow{i_{abc}} - \overrightarrow{i_{ABC}} - \overrightarrow{i_{C,ABC}}). \quad (5.19)$$

Substituindo a expressão (5.11) nas expressões (5.10) e (5.19) obtém-se as expressões a seguir:

$$\frac{d\overrightarrow{v_{C,ABC}}}{dt} = \frac{1}{R_{ABC} \cdot C_{ABC}} \cdot (\overrightarrow{v_{C,abc}} - \overrightarrow{v_{C,ABC}}), \quad (5.20)$$

$$\frac{d\overrightarrow{v_{C,abc}}}{dt} = \frac{1}{C_{abc}} \cdot (\overrightarrow{i_{abc}} - \overrightarrow{i_{ABC}}) - \frac{1}{R_{ABC} \cdot C_{abc}} \cdot (\overrightarrow{v_{C,abc}} - \overrightarrow{v_{C,ABC}}) \cdot \quad (5.21)$$

Substituindo a expressão (5.12) (5.16) na (5.18) é obtida a expressão abaixo:

$$\frac{d\overrightarrow{i_{ABC}}}{dt} = -\frac{E/2}{L_{ABC}} \cdot (\overrightarrow{d_{abc}} - \overrightarrow{d_{N0}}) + \frac{\overrightarrow{v_{C,abc}}}{L_{ABC}} \cdot \quad (5.22)$$

A expressão (5.22) pode ser reescrita como segue:

$$\frac{d\overrightarrow{i_{ABC}}}{dt} = -\frac{E/2}{L_{ABC}} \cdot \overrightarrow{d_{abc,N0}} + \frac{\overrightarrow{v_{C,abc}}}{L_{ABC}} \cdot \quad (5.23)$$

onde $\overrightarrow{d_{abc,N0}}$ é o vetor de razão cíclica do conversor.

Finalmente, as expressões (5.17), (5.20), (5.21) e (5.23) são as equações de estado que modelam o conversor NPCm da Figura 5.5, e que podem ser apresentadas na forma matricial da seguinte maneira:

$$\begin{aligned} \overrightarrow{\dot{x}} &= \mathbf{A}\overrightarrow{x} + \mathbf{B}\overrightarrow{u} \cdot, \\ \overrightarrow{y} &= \mathbf{C}\overrightarrow{x} + \mathbf{D}\overrightarrow{u} \cdot, \end{aligned} \quad (5.24)$$

onde:

$$\mathbf{A} = \begin{pmatrix} \mathbf{0} & \mathbf{0} & \mathbf{A}_{13} & \mathbf{0} \\ \mathbf{0} & \mathbf{0} & \mathbf{A}_{23} & \mathbf{0} \\ \mathbf{A}_{31} & \mathbf{A}_{32} & \mathbf{A}_{33} & \mathbf{A}_{34} \\ \mathbf{0} & \mathbf{0} & \mathbf{A}_{43} & \mathbf{A}_{44} \end{pmatrix}_{12 \times 12} \cdot, \quad (5.25)$$

$$\overrightarrow{x} = (i_a \quad i_b \quad i_c \quad i_A \quad i_B \quad i_C \quad v_{C,a} \quad v_{C,b} \quad v_{C,c} \quad v_{C,A} \quad v_{C,B} \quad v_{C,C})^T, \quad (5.26)$$

$$\mathbf{B} = \begin{pmatrix} \mathbf{B}_{11} & \mathbf{0} \\ \mathbf{0} & \mathbf{B}_{22} \\ \mathbf{0} & \mathbf{0} \\ \mathbf{0} & \mathbf{0} \end{pmatrix}_{12 \times 6}, \quad (5.27)$$

$$\vec{u} = (v_a \quad v_b \quad v_c \quad d_{a,N0} \quad d_{b,N0} \quad d_{c,N0})^T, \quad (5.28)$$

$$\mathbf{C} = (\mathbf{0} \quad \mathbf{I} \quad \mathbf{0} \quad \mathbf{0})_{3 \times 12}, \quad (5.29)$$

$$\mathbf{D} = (\mathbf{0} \quad \mathbf{0})_{3 \times 6}, \quad (5.30)$$

$$\mathbf{A}_{13} = \begin{pmatrix} -1/L_a & 0 & 0 \\ 0 & -1/L_b & 0 \\ 0 & 0 & -1/L_c \end{pmatrix}, \quad (5.31)$$

$$\mathbf{A}_{23} = \begin{pmatrix} 1/L_A & 0 & 0 \\ 0 & 1/L_B & 0 \\ 0 & 0 & 1/L_C \end{pmatrix}, \quad (5.32)$$

$$\mathbf{A}_{31} = \begin{pmatrix} 1/C_a & 0 & 0 \\ 0 & 1/C_b & 0 \\ 0 & 0 & 1/C_c \end{pmatrix}, \quad (5.33)$$

$$\mathbf{A}_{32} = -\mathbf{A}_{31}, \quad (5.34)$$

$$\mathbf{A}_{34} = \begin{pmatrix} 1/R_A C_a & 0 & 0 \\ 0 & 1/R_B C_b & 0 \\ 0 & 0 & 1/R_C C_c \end{pmatrix}, \quad (5.35)$$

$$\mathbf{A}_{33} = -\mathbf{A}_{34}, \quad (5.36)$$

$$\mathbf{A}_{43} = \begin{pmatrix} 1/R_A C_A & 0 & 0 \\ 0 & 1/R_B C_B & 0 \\ 0 & 0 & 1/R_C C_C \end{pmatrix}, \quad (5.37)$$

$$\mathbf{A}_{44} = -\mathbf{A}_{43}, \quad (5.38)$$

$$\mathbf{B}_{11} = -\mathbf{A}_{13}, \quad (5.39)$$

$$\mathbf{B}_{22} = \begin{pmatrix} -E/2L_A & 0 & 0 \\ 0 & -E/2L_B & 0 \\ 0 & 0 & -E/2L_C \end{pmatrix}, \quad (5.40)$$

$$\mathbf{I} = \begin{pmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{pmatrix}. \quad (5.41)$$

5.6 COMPROVAÇÃO DO MODELO TRIFÁSICO NO ESPAÇO DE ESTADOS

Para comprovar que o modelo obtido no Espaço de Estados, expressões (5.24) a (5.41), é válido para representar o sistema da Figura 5.5, a seguir serão apresentados resultados comparativos de simulação do modelo contínuo, frente aos resultados do modelo comutado.

A Figura 5.7 e a Figura 5.8 mostram os diagramas do Simulink[®] e do PSIM[®], respectivamente. Para ambas as simulações foram aplicados degraus nas correntes senoidais de referência das três fases, com o intuito de observar os comportamentos em regime contínuo e durante o transitório. Da mesma forma, em ambas as simulações foi utilizado o mesmo controlador, cujo projeto está apresentado no Apêndice A.

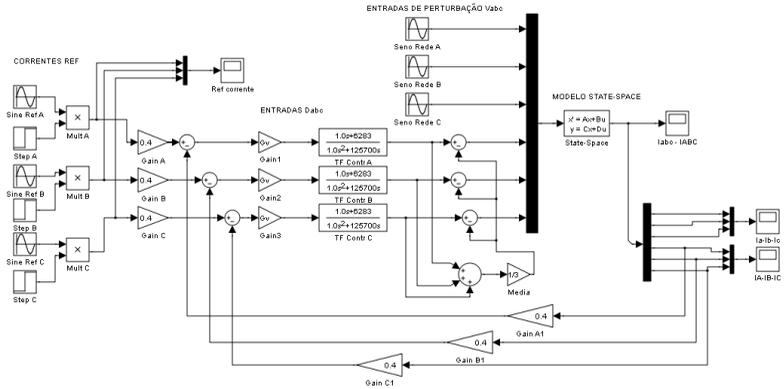


Figura 5.7 – Diagrama de simulação do modelo contínuo no Espaço de Estados, usando o Simulink.

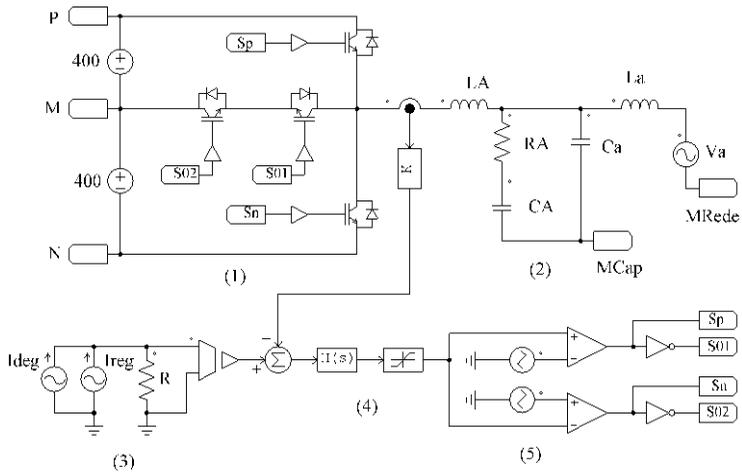


Figura 5.8 – Diagrama de simulação no PSIM® para o modelo comutado, mostrando apenas uma das fases do conversor NPCm: (1) circuito de potência, (2) filtro LCL com rede RC, (3) referência de corrente, (4) controlador com saturação e (5) modulação POD.

Os parâmetros utilizados nestas simulações são apresentados na Tabela 5.1 e os resultados obtidos podem ser observados nas Figura 5.9 e Figura 5.10.

A Figura 5.9 mostra os resultados de simulação das correntes nos indutores L_A , L_B e L_C de entrada do conversor NPCm. As curvas em preto mostram as correntes obtidas na simulação com o Simulink, conforme Figura 5.7, enquanto que as curvas coloridas mostram as correntes trifásicas obtidas no PSIM[®], com o diagrama da Figura 5.8. Pode-se observar que o modelo contínuo representa o valor médio quase-instantâneo do modelo comutado, indicando por uma validade do modelo.

A Figura 5.10 mostra os resultados de simulação das correntes nas indutâncias L_a , L_b e L_c . Pode-se observar uma grande aproximação das curvas obtidas pelo modelo de Espaço de Estados (preto) com as curvas do modelo comutado (coloridas).

Tabela 5.1 - Parâmetros de simulação utilizados, para o conversor NPCm.

Parâmetro	Descrição	Valor
E	Tensão total do barramento CC	800 V
L_A	Indutância 1 do filtro (lado conversor)	420 μ H
C_A	Capacitância 1 do filtro	1 μ F
R_A	Resistência série do filtro	33 Ω
C_a	Capacitância 2 do filtro	1 μ F
L_a	Indutância 2 do filtro (lado fonte CA)	500 μ H
f_c	Frequência de comutação	40 kHz
v_a	Tensão eficaz senoidal de fase do EST	220 V

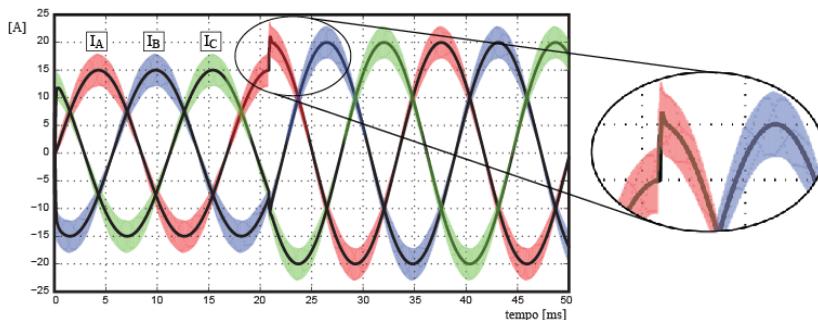


Figura 5.9 – Resultados de simulação das correntes de entrada I_A , I_B e I_C do conversor NPCm conectado a três fios, através do Simulink (curvas em preto) e através do PSIM[®] (curvas coloridas), para degraus de corrente de 15 A à 20 A de pico.

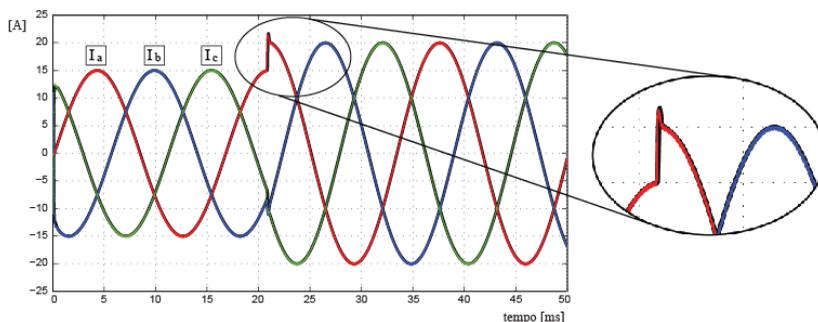


Figura 5.10 - Resultados de simulação das correntes de entrada I_a , I_b e I_c do conversor NPCm conectado a três fios, através do Simulink (curvas em preto) e através do PSIM[®] (curvas coloridas), para degraus de corrente de 15 A à 20 A de pico.

Outra simulação que foi efetuada é a mostrada na Figura 5.11. Para esta simulação são comparadas as respostas dos modelos contínuo e comutado apenas para uma das fases do sistema, quando conectado a quatro fios, ou seja, com a conexão do Neutro da fonte CA ao ponto central do barramento CC. Nesta simulação foram aplicadas variações no sinal de referência na forma de degraus positivo e negativo, com variações da amplitude de 15 para 20 Ampéres de pico e vice-versa. Pode ser notado que, tanto na variação positiva quanto na negativa, o modelo contínuo representa fielmente os valores médios quase-instantâneos do modelo comutado.

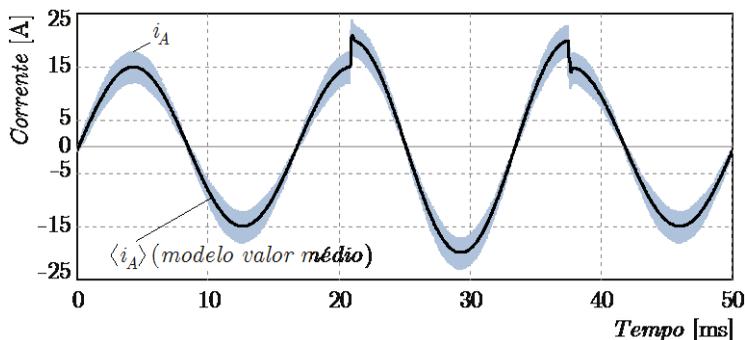


Figura 5.11 - Resultados de simulação da corrente de entrada i_A do conversor NPCm conectado a quatro fios, através do Simulink (preto) e através do PSIM[®] (azul), para degrau de corrente de 15 A à 20 A de pico.

5.7 SISTEMA DE CONTROLE POR REALIMENTAÇÃO DE ESTADOS

A utilização de filtros LCL na entrada do conversor apresenta vantagens em relação aos filtros L ou LC, como a redução do volume, peso e custo do filtro (HELDWEIN; KOLAR, 2009). Entretanto os filtros LCL podem dificultar o sistema de controle, por apresentarem um alto ganho na frequência de ressonância (NABAE, A. et al., 1992; NABAE, A.; NAKANO; OKAMURA, 1994). Para amenizar este problema é necessária a previsão de um sistema de amortecimento dessas oscilações, através de amortecimento passivo (BOJRUP, 1999; ERICKSON, 1999; OGASAWARA; AKAGI, 1996; VLATKOVIC; BOROJEVIC; LEE, 1996) ou ativo (BAUMANN; DROFENIK; KOLAR, 2000; BLASKO; KAURA, 1997; DAHONO, 2002; LISERRE; AQUILA; BLAABJERG, 2004; TWINING; HOLMES, 2003; VLATKOVIC et al., 1996).

Neste trabalho é proposta a utilização da técnica de controle por Realimentação de Estados (RE) para se obter o amortecimento ativo do sistema. O diagrama de blocos da CEA com RE é mostrado na Figura 5.12.

A Realimentação de Estados de um sistema consiste em efetuar o reposicionamento dos pólos da planta original através de uma realimentação de todos os estados da planta, de tal forma que o sistema em malha fechada tenha a resposta dinâmica desejada para uma dada variação do sinal de entrada (FRANKLIN, G. F.; POWELL; EMANI-

NAEMI, 2002). Esta realimentação é efetuada através da combinação linear dos estados, conforme mostrado na Figura 5.13.

A realimentação de estados de um sistema não modifica a quantidade de pólos nem de zeros do sistema original, tampouco altera a posição dos zeros existentes.

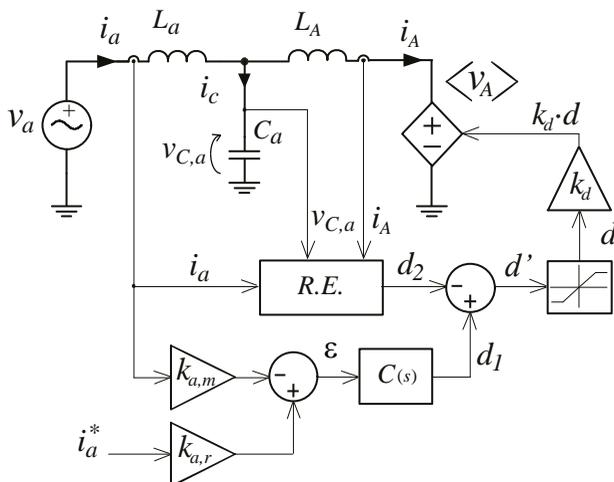


Figura 5.12 – Controle por realimentação de estados (RE), com medição da corrente controlada.

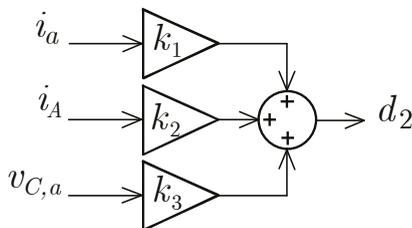


Figura 5.13 – Bloco RE de realimentação dos estados, formado pela combinação linear das variáveis de estado.

A partir do modelo no Espaço de Estados obtido no item 5.5, pode ser efetuada uma simplificação para a redução da ordem do filtro, com a desconsideração da rede resistor-capacitor ($R_{ABC}-C_{ABC}$), utilizada para fornecer um valor mínimo de amortecimento passivo (ERICKSON, 1999; MIDDLEBROOK, 1976). A Figura 5.14 mostra as

respostas em frequência do filtro LCL sem a rede RC, indicando uma forte ressonância para resistências nulas no circuito, e com a rede RC, apresentando um amortecimento moderado.

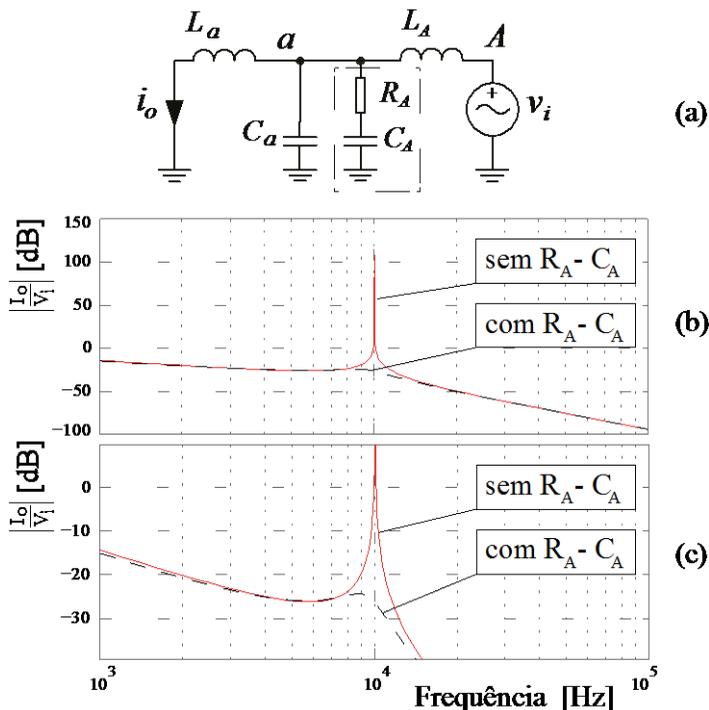


Figura 5.14 - Respostas em frequência dos filtros, indicando uma forte ressonância próximo a 10 kHz, para o filtro LCL sem a rede RC, e apresentando um amortecimento moderado com a rede RC: (a) filtro LCL com a rede RC em destaque; (b) comportamento do filtro (módulo) em função da frequência, com e sem a rede RC; (c) detalhe na frequência de ressonância.

Com a simplificação considerada acima, o modelo monofásico no Espaço de Estados se resume à expressão (5.42),

$$\vec{\dot{x}}_s = \mathbf{A}_s \vec{x}_s + \mathbf{B}_s \vec{u} \quad (5.42)$$

onde:

$$\vec{x}_s = \begin{bmatrix} i_a & i_A & v_{C,a} \end{bmatrix}^T \quad (5.43)$$

$$\vec{u} = [v_a \quad d_a]^T, \quad (5.44)$$

$$\mathbf{A}_s = \begin{bmatrix} 0 & 0 & -1/L_a \\ 0 & 0 & 1/L_A \\ 1/C_a & -1/C_a & 0 \end{bmatrix}, \quad (5.45)$$

$$\mathbf{B}_s = [\mathbf{B}_2 \quad \mathbf{B}_1] = \begin{bmatrix} 1/L_a & 0 \\ 0 & -E/(2L_A) \\ 0 & 0 \end{bmatrix}. \quad (5.46)$$

Primeiramente é preciso obter a lei de controle por realimentação de estados, através de uma combinação linear das variáveis, conforme mostrado na Figura 5.15 e dada por (5.47).

$$\vec{u} = -\vec{\mathbf{K}} \cdot \vec{x} + \vec{u} = -[k_1 \quad k_2 \quad k_3] \cdot [i_a \quad i_A \quad v_{C,a}]^T + \vec{u} \quad (5.47)$$

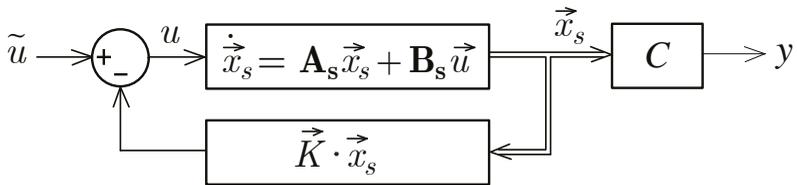


Figura 5.15 – Sistema com realimentação linear dos estados.

Substituindo esta lei de realimentação, dada por (5.47), no sistema descrito por (5.42) resulta na expressão (5.48).

$$\dot{\vec{x}}_s = [\mathbf{A}_s - \mathbf{B}_1 \vec{\mathbf{K}}] \vec{x}_s + \mathbf{B}_s \vec{u} \quad (5.48)$$

A equação característica do sistema em malha fechada é então dada por:

$$\det [s\mathbf{I} - (\mathbf{A}_s - \mathbf{B}_1 \vec{\mathbf{K}})] = 0. \quad (5.49)$$

O desenvolvimento desta equação resulta num polinômio em s da ordem do sistema, contendo os ganhos k_i da realimentação linear, conforme mostrado nas expressões (5.50) a (5.52).

$$\det \left\{ \begin{bmatrix} s & 0 & 0 \\ 0 & s & 0 \\ 0 & 0 & s \end{bmatrix} - \begin{bmatrix} 0 & 0 & -1/L_a \\ 0 & 0 & 1/L_a \\ 1/C_a & -1/C_a & 0 \end{bmatrix} - \begin{bmatrix} 0 \\ -E \\ 2L_A \end{bmatrix} \cdot \begin{bmatrix} k_1 \\ k_2 \\ k_3 \end{bmatrix}^T \right\} \quad (5.50)$$

$$\det \begin{bmatrix} s & 0 & 1/L_a \\ \frac{-k_1 E}{2L_A} & \left(s - \frac{k_2 E}{2L_A} \right) & - \left(\frac{1}{L_A} + \frac{k_3 E}{2L_A} \right) \\ -1/C_a & 1/C_a & s \end{bmatrix} = 0 \quad (5.51)$$

$$s^3 - s^2 \left(\frac{k_2 E}{2L_A} \right) + s \left(\frac{1}{L_A C_a} + \frac{1}{L_a C_a} + \frac{k_3 E}{2L_A C_a} \right) - \frac{(k_1 + k_2) E}{2L_A L_a C_a} = 0 \quad (5.52)$$

Se a posição desejada dos pólos é p_1 , p_2 e p_3 , conforme mostrado em (5.53), então após o desenvolvimento desta expressão chega-se a expressão (5.54).

$$\alpha_c(s) = (s - p_1) \cdot (s - p_2) \cdot (s - p_3) = 0 \quad (5.53)$$

$$s^3 - s^2 (p_1 + p_2 + p_3) + s (p_1 p_2 + p_2 p_3 + p_1 p_3) - p_1 p_2 p_3 = 0 \quad (5.54)$$

Comparando as expressões (5.52) com (5.54) chega-se às expressões para o cálculo dos ganhos k_i da realimentação de estados em função dos pólos desejados, mostradas por (5.55).

Ganhos da realimentação de estados:

$$\begin{aligned}
 k_1 &= \frac{2L_a L_A C_a}{E} (p_1 p_2 p_3) - k_2, \\
 k_2 &= \frac{2L_A}{E} (p_1 + p_2 + p_3), \\
 k_3 &= \frac{2L_A C_a}{E} \left[(p_1 p_2 + p_2 p_3 + p_1 p_3) - \frac{L_a + L_A}{L_a L_A C_a} \right].
 \end{aligned} \tag{5.55}$$

5.8 OBSERVADOR DE ESTADOS

Como pode ser observado na Figura 5.12, foram consideradas na realimentação de estados as medições de todas as variáveis de estado do modelo, ou seja, as correntes nos indutores (i_A e i_a) e a tensão sobre o capacitor ($v_{C,a}$). A adição de sensores para medição da corrente do Equipamento Sob Teste (EST) (CHANG et al., 1997), i_a , grandeza que de fato se deseja controlar, além de adicionar custo ao sistema tende a piorar o desempenho do filtro em relação às emissões eletromagnéticas, por permitir um caminho para sinais que não passariam pelo filtro, interferindo na blindagem. Para aplicações de conversores conectados à rede, onde se desejam correntes puramente senoidais (DANNEHL; WESSELS; FUCHS, 2009; ERIC; LEHN, 2006; GABE; MONTAGNER; PINHEIRO, 2009; GUOQIAO et al., 2010; LISERRE et al., 2005; MARIETHOZ; MORARI, 2009; MASSING et al., 2012; TWINING; HOLMES, 2003), este problema pode ser facilmente contornado efetuando uma pequena compensação na corrente do conversor, uma vez que suas diferenças de amplitudes e de fase podem ser previamente calculadas. O mesmo, porém, não pode ser aplicado ao emulador de cargas aqui proposto, por se desejar controlar correntes com amplo espectro harmônico, tornando difícil esta compensação.

Neste trabalho é proposto efetuar medições apenas da corrente de entrada do conversor (i_A) e da tensão no capacitor ($v_{C,a}$), necessárias à proteção do conversor bem como ao controle de uma corrente sincronizada com a fonte de tensão alternada. A corrente no lado do EST (i_a), ou seja, a corrente no indutor integrante do filtro LCL, que pode representar a indutância intrínseca do EST, é estimada pelo Observador de Estados (OE) de Luenberger (KHALIL, 2002).

Conforme mostrado na Figura 5.16, o observador de estado deve fornecer ao bloco RE o estado \hat{i}_a não mensurado, através das medições dos outros dois estados ($i_A, v_{C,a}$) e do sinal de entrada d .

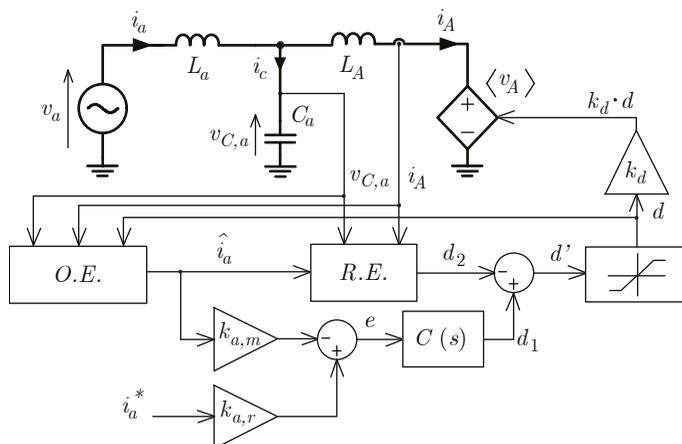


Figura 5.16 – Sistema de controle proposto com Realimentação de Estados e Observador da corrente controlada.

Observador de Estado de Luenberger (H_∞):

O observador de estado de Luenberger consiste em reproduzir a dinâmica do sistema com a inclusão de um termo de correção a partir do erro entre a saída medida e a estimada. Este ganho de correção é projetado para minimizar os efeitos de perturbações externas como também os erros devido à imprecisão nos parâmetros do modelo, na estimação dos estados. O ganho do observador robusto é projetado baseado na formulação H_∞ , como proposta por (COUTINHO, D.F. et al., 2005; COUTINHO, DANIEL F.; WOUWER, 2010).

No modelo da planta, dado pelas equações (5.42) a (5.46), tem-se como parâmetro incerto o valor de L_a , pertencente ao EST, por variar em função de aspectos construtivos do enrolamento e em função da potência nominal dos transformadores, conforme será tratado no Capítulo 6 (Tabela 6.1). Com a tensão terminal v_a do EST considerada como uma perturbação, é possível reformular a dinâmica do sistema em

termos do vetor de perturbação $\vec{\omega}$, compreendendo os sinais exógenos e a modelagem dos erros:

$$\begin{aligned}\dot{\vec{x}}_s &= \bar{\mathbf{A}}_s \vec{x}_s + \mathbf{B}_{s1} d_a + \mathbf{B}_{s2} \vec{\omega} , \\ \vec{y} &= \mathbf{C}_s \vec{x}_s ,\end{aligned}\quad (5.56)$$

onde $\bar{\mathbf{A}}_s$ é a matriz \mathbf{A}_s avaliada para $L_a = \bar{L}_a$, e

$$\mathbf{B}_{s1} = \begin{bmatrix} 0 \\ -E/(2L_A) \\ 0 \end{bmatrix}, \quad \mathbf{B}_{s2} = \begin{bmatrix} 1/L_a & \delta L_a \\ 0 & 0 \\ 0 & 0 \end{bmatrix}, \quad \vec{\omega} = \begin{bmatrix} v_a \\ v_{C,a} \end{bmatrix} \quad (5.57)$$

onde δL_a representa as incertezas delimitadas, o qual modela o erro entre $1/L_a$ e $1/\bar{L}_a$.

Desta forma, o observador de Luenberger é definido como segue:

$$\dot{\vec{\xi}} = \bar{\mathbf{A}}_s \vec{\xi} + \mathbf{B}_{s1} d_a + \mathbf{M}(\vec{y} - \vec{y}_\xi), \quad (5.58)$$

$$\vec{y}_\xi = \mathbf{C}_s \vec{\xi}, \quad (5.59)$$

$$\vec{\eta} = \mathbf{C}_\eta \vec{\xi}, \quad (5.60)$$

$$\vec{\xi} = [\xi_1 \quad \xi_2 \quad \xi_3]^T, \quad (5.61)$$

onde $\vec{\eta}$ é o sinal a ser estimado e \mathbf{M} é a matriz de ganhos constantes a ser determinada.

Definido $\vec{e} = \vec{x}_s - \vec{\xi}$ e $\vec{\eta}_e = \mathbf{C}_\eta \vec{x}_s - \vec{\eta}$ como o vetor de erro de estimação e o erro de observação, respectivamente. Então, as dinâmicas dos erros de estimação podem ser expressas por:

$$\dot{\vec{e}} = (\mathbf{A}_s - \mathbf{M}\mathbf{C}_s)\vec{e} + \mathbf{B}_{s2}\vec{\omega}, \quad (5.62)$$

$$\vec{\eta}_e = \mathbf{C}_\eta \vec{e}. \quad (5.63)$$

A matriz \mathbf{M} de ganhos do observador é projetada com o objetivo de reduzir os efeitos das perturbações externas e os erros de

modelagem na estimação \hat{i}_a de i_a , através da minimização numérica da seguinte função custo:

$$\min \mathbf{M} \left\{ \sup \begin{array}{l} \|\vec{\eta}_e\|_2 \\ \|\vec{\omega}\|_2 \end{array} \right\}, \quad (5.64)$$

para todo L_a pertencente ao intervalo $[L_a^{\min}, L_a^{\max}]$. A indutância de saída do EST é considerada desconhecida mas, baseado nos valores típicos das indutâncias de dispersão de transformadores de distribuição (IEEE, 1994) (Tabela 6.1), foi considerada de valor nominal $\bar{L}_a = 456 \mu\text{H}$ e contida no intervalo dado por $L_a^{\min} = 380 \mu\text{H}$ e $L_a^{\max} = 570 \mu\text{H}$.

Os resultados obtidos em (COUTINHO, D.F. et al., 2005; COUTINHO, DANIEL F.; WOUWER, 2010) são aplicados para a determinação dos ganhos. O problema de otimização nestas referências é reformulado em termos de restrições de desigualdades matriciais lineares (BOYD et al., 1994), as quais são resolvidas numericamente com software apropriado (TOH; TODD; TÛTÛNCÛ, 1999). Desta abordagem, considerando os parâmetros dados pela Tabela 5.1, resulta que:

$$\mathbf{M} = \begin{bmatrix} M_{11} & M_{12} \\ M_{21} & M_{22} \\ M_{31} & M_{32} \end{bmatrix} = 1,5 \cdot 10^6 \begin{bmatrix} 1.9525 & -0.2007 \\ -0.3356 & 0.1028 \\ 1.9665 & -0.2049 \end{bmatrix}. \quad (5.65)$$

Assim, as representações completas das estruturas da planta e do observador estão ilustradas nas Figura 5.17 e Figura 5.18, respectivamente, e o observador pode ser escrito como segue:

$$\begin{bmatrix} \frac{d\hat{i}_A}{dt} \\ \frac{d\hat{v}_{C,a}}{dt} \\ \frac{d\hat{i}_a}{dt} \end{bmatrix} = \mathbf{A}^o \cdot \begin{bmatrix} \hat{i}_A \\ \hat{v}_{C,a} \\ \hat{i}_a \end{bmatrix} + \mathbf{B}^o \cdot \begin{bmatrix} d \\ i_A \\ v_{C,a} \end{bmatrix}, \quad (5.66)$$

onde:

$$\mathbf{A}^{\circ} = \mathbf{A} - [\mathbf{M} \quad \mathbf{0}] = \begin{bmatrix} -M_{11} & \frac{-1}{L_A} - M_{12} & 0 \\ \frac{-1}{C_a} - M_{21} & -M_{22} & \frac{-1}{C_a} \\ -M_{31} & \frac{1}{L_a} - M_{32} & 0 \end{bmatrix}, \quad (5.67)$$

$$\mathbf{B}^{\circ} = \begin{bmatrix} E/2L_A & M_{11} & M_{12} \\ 0 & M_{21} & M_{22} \\ 0 & M_{31} & M_{32} \end{bmatrix}, \quad (5.68)$$

e o vetor de erro de estimação é dado por $\vec{e} = [e_{i_A} \quad e_{v_{C,a}} \quad e_{i_a}]^T$.

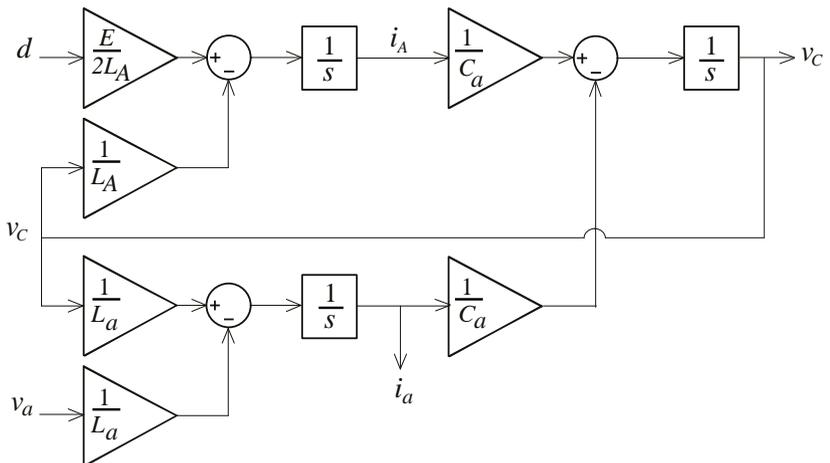


Figura 5.17 – Diagrama de blocos do modelo da planta (conversor com filtro LCL).

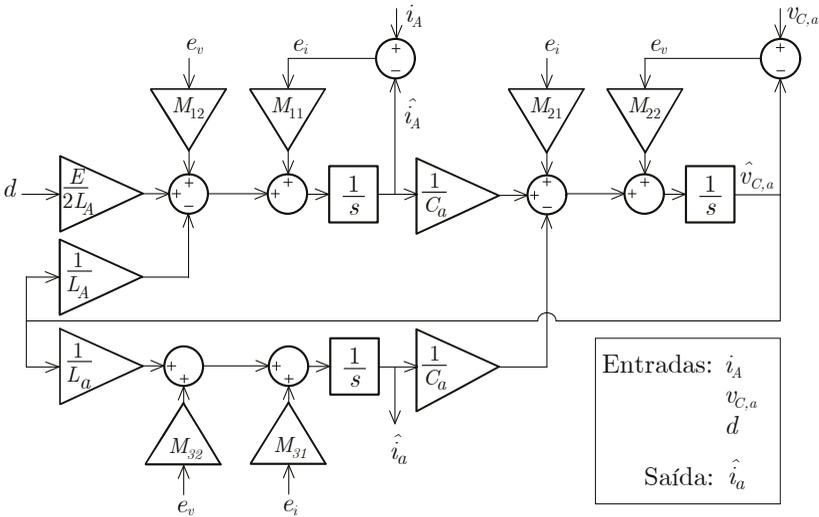


Figura 5.18 – Diagrama de blocos do modelo do observador dos estados da planta.

Com a substituição dos valores numéricos dos parâmetros em (5.67) e (5.68) resulta que

$$\mathbf{A}^{\circ} = \begin{bmatrix} -2.92875\text{E}+6 & 298.66905\text{E}+3 & 0 \\ 1.50340\text{E}+6 & -154.20000\text{E}+3 & -1.0\text{E}+6 \\ -2.94975\text{E}+6 & 309.35000\text{E}+3 & 0 \end{bmatrix}, \quad (5.69)$$

$$\mathbf{B}^{\circ} = \begin{bmatrix} 476.19048\text{E}+3 & 2.92875\text{E}+6 & -301.05\text{E}+3 \\ 0 & -503.400\text{E}+3 & 154.20\text{E}+3 \\ 0 & 2.94975\text{E}+6 & -307.35\text{E}+3 \end{bmatrix}. \quad (5.70)$$

5.9 PROJETO DO SISTEMA DE CONTROLE DA CEA

Sejam os valores dos parâmetros do conversor NPC_m, mostrados na Tabela 5.2.

Tabela 5.2 – Parâmetros do conversor NPCm.

Parâmetro	Descrição	Valor
E	Tensão total do barramento CC	800 V
L_A	Indutância 1 do filtro (lado conversor)	420 μH
C	Capacitância do filtro	1 μF
L_a	Indutância 2 do filtro (lado fonte CA)	500 μH
f_c	Frequência de comutação	40 kHz
f_a	Frequência de amostragem	80 kHz

Pólos da função de transferência da corrente de entrada:

A função de transferência da corrente i_a em função da razão cíclica d do conversor pode ser obtida de (5.42) e está apresentada na expressão (5.71).

$$\frac{I_a}{d} = \frac{-E/2}{s(s^2 L_A L_a C + L_A + L_a)} \quad (5.71)$$

Substituindo os valores dados pela Tabela 5.2 na função (5.71) são encontrados os três pólos para este sistema:

- $p_1 = 0 + j66,18876 \cdot 10^3$,
- $p_2 = 0 - j66,18876 \cdot 10^3$,
- $p_3 = 0$.

A Figura 5.19 mostra a posição original dos pólos da planta, identificando um pólo integrador e um par de pólos complexo conjugado sobre o eixo imaginário.

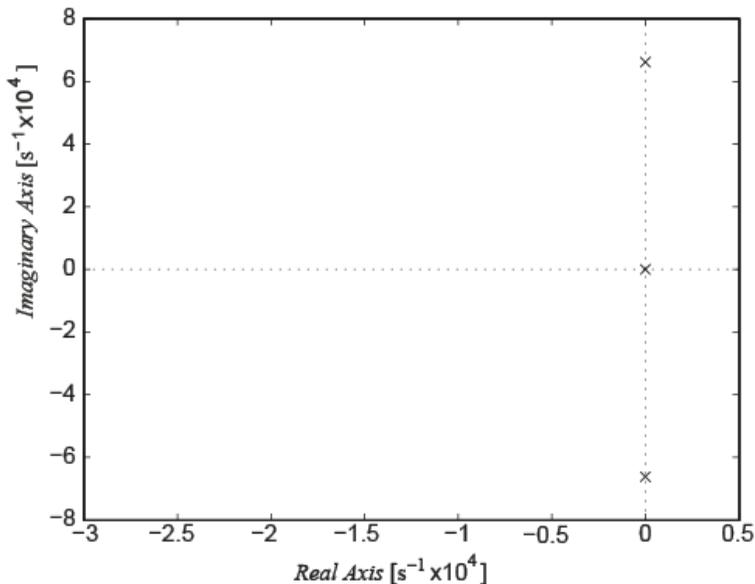


Figura 5.19 – Posição original dos pólos da planta.

Escolha da nova posição dos pólos com a RE:

Considerando a malha de realimentação dos estados e a malha de controle da variável desejada, o sistema pode ser representado pelo diagrama de blocos da Figura 5.20. Nesta figura pode ser observado que a malha interna de controle é a malha da RE, devendo ser de 5 a 10 vezes mais rápida do que a malha externa, relacionada ao controle da corrente i_a .

Como a frequência de comutação do conversor foi definida em 40 kHz, Tabela 5.2, os pólos da planta com RE devem ser posicionados a uma frequência de pelo menos 1/5 deste valor, ou seja, abaixo de 8 kHz. Da mesma forma, as posições dos pólos do controlador em malha fechada devem fornecer a banda passante desejada e estarem também a 1/5 dos pólos da planta, ou seja, abaixo de 1,6 kHz. A Figura 5.21 ilustra este fato.

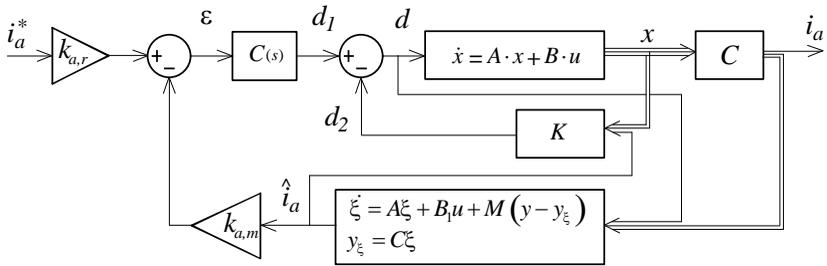


Figura 5.20 – Representação do sistema com as duas malhas de controle.

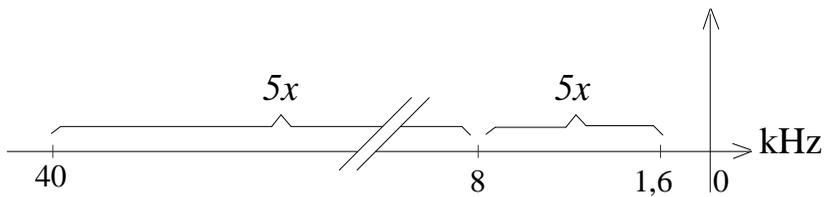


Figura 5.21 – Regiões de posicionamento do sistema controlado.

Conforme será explicado posteriormente, a RE sofre grande influência dos atrasos inerentes aos controladores digitais, impondo a necessidade de posicionar os pólos abaixo de uma década da frequência de comutação. Desta forma, os pólos da planta com RE foram posicionados em: $p_1 = p_2 = -20.000 \text{ rad/s}$ (3.183,1 Hz) e $p_3 = -12.000 \text{ rad/s}$ (1.909,9 Hz).

Substituindo os valores de p_1 , p_2 e p_3 nas expressões de (5.55) são obtidos os ganhos da Realimentação de Estados, conforme segue:

$$\begin{aligned} k_1 &= 54.705 \cdot 10^{-3} , \\ k_2 &= -3.673 \cdot 10^{-3} , \\ k_3 &= -52.172 \cdot 10^{-3} . \end{aligned} \quad (5.72)$$

Assim d_2 , mostrado na Figura 5.20, é calculado pela seguinte expressão:

$$d_2 = k_{re} (54.705 i_{A} - 3.673 v_c - 52.172 i_a) \cdot 10^{-3} . \quad (5.73)$$

Frequência de ressonância do filtro:

A frequência de ressonância do filtro LCL é dada pela expressão (5.74), onde L_{eq} e C_{eq} são a indutância e a capacitância equivalentes.

$$f_{res} = \frac{1}{2\pi\sqrt{L_{eq}C_{eq}}} = \frac{1}{2\pi}\sqrt{\frac{L_A + L_a}{L_A L_a C}} \quad (5.74)$$

Substituindo em (5.74) os valores fornecidos na Tabela 5.2 resulta numa frequência de ressonância de $f_{res}=10.534,27$ Hz , conforme pode ser observada na Figura 5.22 (na cor azul).

Com a realimentação dos estados o problema da ressonância nesta frequência é resolvido, conforme também mostrado na Figura 5.22 (na cor verde).

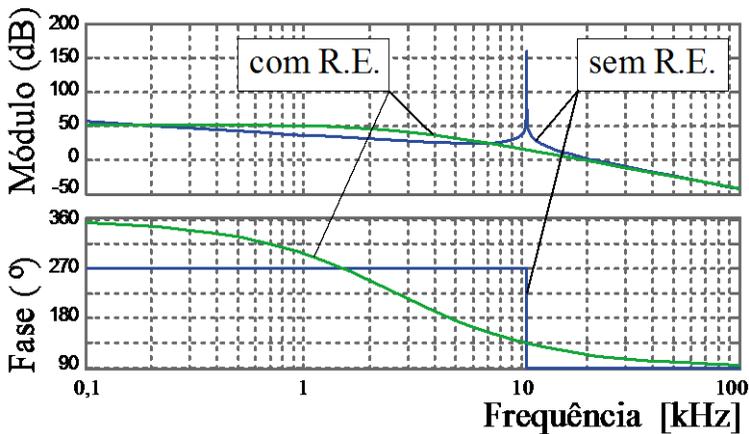


Figura 5.22 – Módulo e fase da planta com filtro LCL em função da frequência: comportamentos com/sem realimentação de estados (RE).

Escolha do controlador:

Conforme a teoria de controle clássico, para se obter erros nulos às entradas em degrau, em rampa e parábola é necessário que o controlador possua um, dois ou três integradores na origem, respectivamente. Também é de conhecimento da área de controle que projetar controladores com três integradores não é uma tarefa fácil (FRANKLIN, GENE F.; POWELL; WORKMAN, 1998).

Neste trabalho, devido à necessidade de controlar variáveis senoidais, serão considerados três diferentes controladores:

- O primeiro controlador será utilizado nos estudos do sistema com um filtro de 1ª ordem indutivo, sendo composto por um integrador, um pólo em 20 kHz e um zero em 1 kHz, conforme a função de transferência mostrada em (5.75). Seu projeto é apresentado no Apêndice A;
- Para os estudos iniciais do sistema com um filtro LCL e controle analógico (com RE e OE), tratado na seção 6.3, será considerado o uso de um controlador com dois integradores, um pólo em 19 kHz e um zero posicionado em 400 Hz, dado pela expressão (5.76);
- O controlador final proposto neste trabalho, utilizado quando da aplicação do controle digital do sistema e tratado na seção 7.4, é dado por dois integradores e dois zeros, estes últimos posicionados em -200 rad/s (~32 Hz) e -6000 rad/s (~955 Hz), conforme mostrado na expressão (5.77). O projeto deste controlador está apresentado no Apêndice A.

$$C(s) = \frac{k_c(s + 6283)}{s(s + 125663)} \quad (5.75)$$

$$C(s) = \frac{k_c(s + 2500)}{s^2(s + 120000)} \quad (5.76)$$

$$C(s) = \frac{d_1(s)}{\varepsilon(s)} = k_c \frac{s^2 + 6,2 \cdot 10^3 s + 1,2 \cdot 10^6}{s^2} \quad (5.77)$$

O Lugar das Raízes do sistema com realimentação de estados e o controlador, dado por (5.77), é mostrado na Figura 5.23. E as respostas em frequência para este mesmo sistema, em malhas aberta e fechada, são mostradas na Figura 5.24 e na Figura 5.25, respectivamente.

Pode ser observado pela Figura 5.24 que, para um ganho do controlador $k_c = 0.00855$, a frequência de cruzamento está em aproximadamente 1200 Hz e que a margem de fase é de 67 graus, valores adequados para o controle de correntes até a 20ª harmônica.

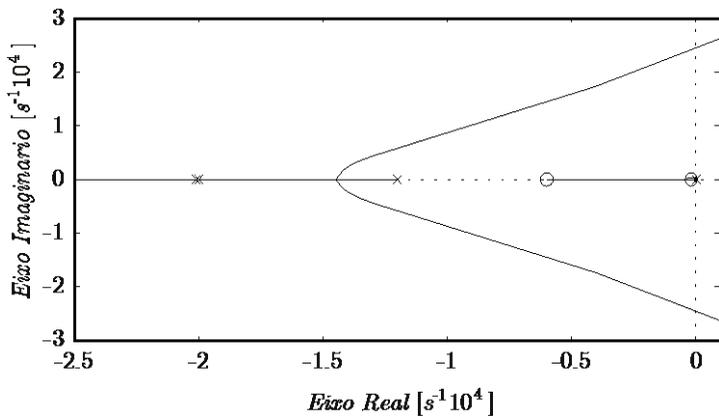


Figura 5.23 – Lugar das Raízes da planta com RE e o controlador proposto.

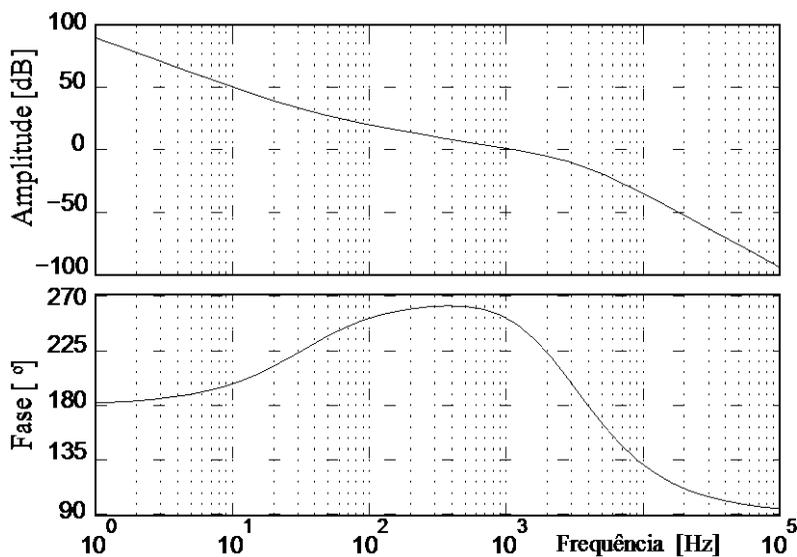


Figura 5.24 – Diagrama de módulo e fase, em malha aberta, do controlador proposto e a planta com realimentação de estados.

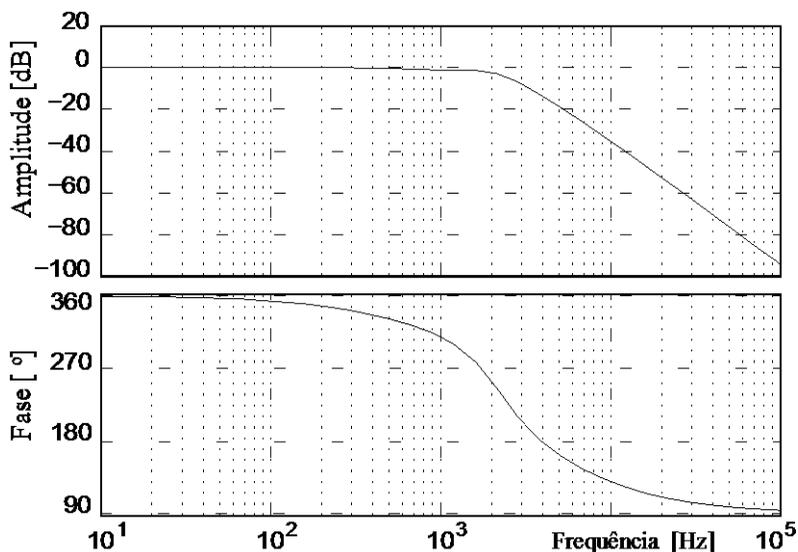


Figura 5.25 - Diagrama de módulo e fase, em malha fechada, do controlador proposto e a planta com realimentação de estados.

5.10 CONCLUSÕES

Neste capítulo foi apresentada uma revisão bibliográfica sobre os sistemas de controle de cargas eletrônicas ativas encontradas na literatura. Dos trabalhos encontrados, a maioria utiliza controladores do tipo proporcional-integral, bem como a maioria dos controladores se presta a emular cargas lineares. Os raros trabalhos que apresentam resultados de emulação de cargas não-lineares sempre propõem um perfil pré-definido para a corrente, nenhum com perfil ajustável ou com definição clara da banda passante do controle, como o apresentado neste trabalho.

Após desenvolvidas as modelagens do conversor, considerando inicialmente o uso somente de um filtro de primeira ordem (tipo L) e depois com ordens superiores, ou seja, de terceira ordem (LCL) e de quarta ordem (LCL + RC), foi proposto um sistema de controle composto por realimentação de estados, observador de estados e controlador de segunda ordem, com dois integradores e dois zeros.

O uso da realimentação de estados facilita o projeto do controlador, por permitir reposicionar os pólos da planta da forma mais adequada. Deve-se, entretanto, tomar o cuidado em posicionar os pólos mantendo-os em mais alta frequência e afastados dos pólos do controlador, longe o suficiente para evitar interação, por no mínimo 5 vezes a banda passante deste. Pelo mesmo motivo, os pólos da planta devem ser reposicionados na ordem de $\frac{1}{5}$ da frequência de comutação do conversor. Mesmo para um sistema contínuo, que teoricamente pode-se reposicionar os pólos em tão alta frequência quanto se queira, isso deve ser evitado, devido aos ganhos de realimentação que se tornarão elevados, podendo causar instabilidade com a presença dos ruídos de medição.

O observador de estados de Luenberger, projetado para estimar a variável a ser controlada, a corrente do EST, respondeu com grande fidelidade, mesmo sob variações dinâmicas acentuadas. Maiores ganhos para o observador aumentam sua precisão, mas também podem causar instabilidade na presença de ruídos de medição.

6 ESTUDO DE CASOS E RESULTADOS DE SIMULAÇÃO

6.1 INTRODUÇÃO

Neste capítulo são inicialmente apresentados alguns resultados de simulação do conversor NPCm operando em malha fechada, com apenas um indutor formando o filtro de entrada. É analisado o problema da saturação do controlador, mostrando a sua causa e indicando uma solução.

Por fim, vários resultados de simulação são apresentados, para o conversor com controle em malha fechada, com filtro LCL, Observador e Realimentação de Estados, mostrando o bom desempenho do sistema proposto em relação aos existentes.

6.2 SISTEMA EM MALHA FECHADA COM FILTRO INDUTIVO

A seguir são apresentados os resultados de simulação do conversor NPCm operando em malha fechada para o controle da corrente de entrada. O circuito utilizado para simulação no PSIM[®] é o mostrado na Figura 6.1.

Para estas simulações foi utilizado um controlador com dois pólos e um zero, cujo projeto está apresentado no Apêndice A. Neste projeto foi desconsiderada a indutância L_a da fonte alternada V_a , que representa a indutância de dispersão do secundário do transformador, cujos valores são definidos por norma internacional (IEEE, 1994) como mostrado na Tabela 6.1.

Apesar do projeto do controlador não considerar a indutância de dispersão do transformador, serão apresentados posteriormente resultados de simulação do controle em malha fechada da corrente, com e sem a inclusão desta indutância. A indutância considerada será equivalente à dispersão típica de um transformador de 15 kVA (Tabela 6.1), considerando uma variação de aproximadamente 10% de acréscimo, ou seja, de 500 μ H.

Tabela 6.1 – Impedâncias típicas dos transformadores trifásicos

S [VA]	3000	6000	9000	15000	30000	45000
%X	1	1.72	1.16	1.82	1.3312	1.4145
%R	3.76	2.72	2.31	2.1	0.8876	0.9429
U [V]	220	220	220	220	220	220
Z (100%)	48.4	24.2	16.13	9.68	4.84	3.23
XL	0.484	0.4162 4	0.18714 7	0.17617 6	0.06443 0	0.04564 1
L (BAUMHOFE R; WAAG; SAUER)	1,283 8	1,1041	0,4964	0,4673	0,1709	0,1211
R [ohm]	1.819 8	0.6582	0.3727	0.2033	0.0430	0.0304

Os parâmetros utilizados na simulação são:

- Tensão do barramento CC: $E/2=400$ V ;
- Indutor de entrada: $L_A = 420 \mu\text{H}$;
- Indutância da fonte v_a : $L_a = 500 \mu\text{H}$;
- Tensão de pico da fonte v_a : $v_{a,pk} = 310$ V ;
- Frequência da fonte v_a : $f_r = 60$ Hz ;
- Ganho sensor corrente: $G_i = 0,4$;
- Modulação POD com portadoras triangulares:
 $V_{pp} = 10$ V @ 40 kHz ;
- Localização dos pólos (2) e zero (1) do controlador: $p_1 = 0$ Hz ;
 $p_2 = 20$ kHz ; $z=1$ kHz .

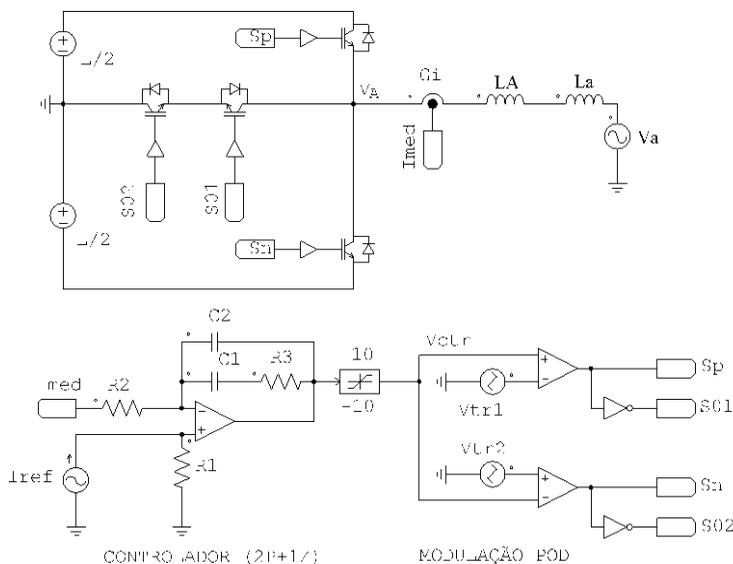


Figura 6.1 – Circuito de simulação no PSIM[®] para o controle da corrente de saída.

6.2.1 Simulação do sistema com corrente nominal a 60 Hz e em fase com a fonte alternada

A Figura 6.2 mostra a simulação da operação do conversor como inversor com fator de potência unitário, considerando nula a indutância L_a e uma corrente fundamental de valor nominal e a 60 Hz.

A corrente de saída do conversor está em fase com a tensão da fonte senoidal V_a , Figura 6.2(a), e apresenta a ondulação máxima esperada de aproximadamente 20% da corrente de pico. Pode ser observado que as menores ondulações sempre ocorrem para os valores nulos de V_a . A Figura 6.2(b) mostra o sinal de referência (I_{ref}).

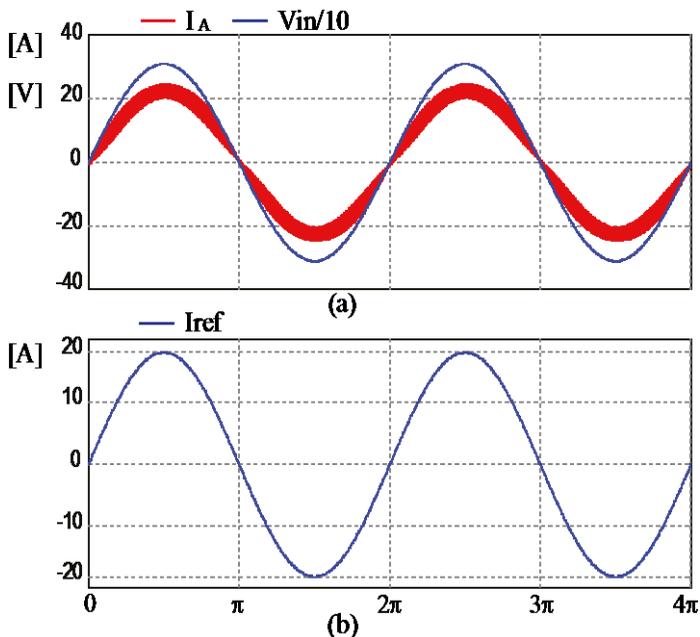


Figura 6.2 – Formas de onda do conversor NPCm com controle da corrente, considerando nula a indutância L_a : (a) tensão da fonte CA e corrente nominal de saída em 60 Hz e em fase; (b) sinal de referência de corrente.

6.2.2 Simulação do sistema com corrente nominal para várias frequências harmônicas

Para avaliar as respostas do conversor para diferentes frequências harmônicas, as quais se desejam que o mesmo seja capaz de reproduzir, foram efetuadas simulações do sistema controlando uma corrente de amplitude nominal com as seguintes frequências harmônicas: 60, 180, 420, 660, 1020, 1500, 2340, 3000 e 10000 Hz. Nesta análise também foi considerada nula a indutância da fonte alternada, L_a .

A Figura 6.3 mostra em diagrama de Bode os resultados destas simulações, comparadas com os resultados da resposta do modelo matemático linearizado, obtido considerando-se os valores quase-instantâneos da tensão de saída do conversor e desprezando-se a perturbação ocasionada pela variação senoidal da tensão da fonte V_a .

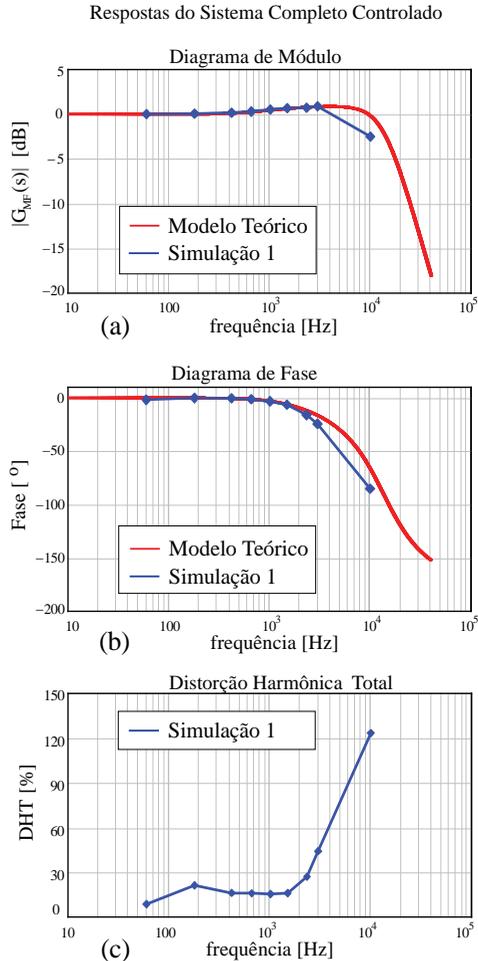


Figura 6.3 - Diagramas de resposta em frequência e DHT do sistema completo controlado, considerando $L_a = 0$ H, para o modelo de valores quase-instantâneos em malha fechada (modelo teórico) da corrente I_A e simulação com corrente nominal (simulação 1): (a) diagrama do módulo, em dB; (b) diagrama da fase, em graus; (c) DHT, em percentagem.

Pode ser observado na Figura 6.3(a) que as respostas em amplitude do modelo linearizado e da simulação são muito próximas, até pelo menos 3 kHz, que é a frequência desejada para reproduzir até a

50ª harmônica de uma rede de 60 Hz. A fase é mostrada na Figura 6.3(b), sendo possível perceber uma ligeira diferença entre as duas curvas, a partir de 2 kHz.

A Distorção Harmônica Total (DHT) da corrente controlada é mostrada na Figura 6.3(c), considerando-se o espectro harmônico total, inclusive as componentes na frequência de comutação.

Apesar dos resultados obtidos por simulação se aproximarem da resposta do modelo linearizado, foram constatadas saturações do controlador para as frequências acima de 1500 Hz (25ª harmônica), conforme pode ser visto na Figura 6.4, para a frequência de 2340 Hz (39ª harmônica). Este comportamento é resultado do aumento relativo da impedância de entrada, causado pelo aumento da frequência da corrente que circula pelo indutor L_A .

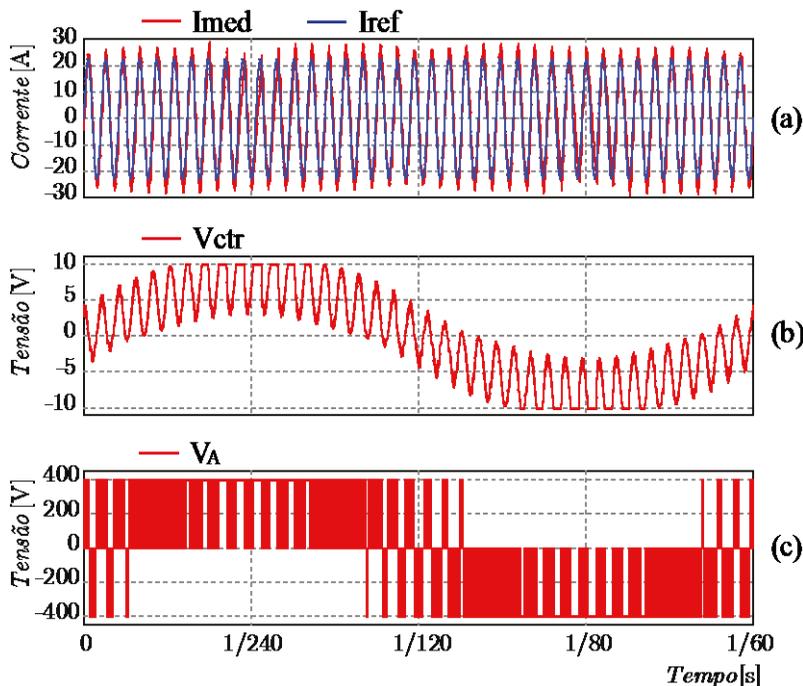


Figura 6.4 – Exemplo de saturação do sinal de modulação do conversor, para corrente nominal e frequência de 2340 Hz (39ª harmônica). Formas de onda: (a) corrente i_a do EST; (b) sinal saturado de modulação do inversor três níveis; e (c)

tensão comutada do inversor, V_A .

Na Figura 6.4(a) estão mostradas as correntes controlada (I_A) e de referência (I_{ref}), relativas à Figura 6.1. Na Figura 6.4(b) pode ser observada a ocorrência da saturação do controlador, limitado a amplitude das portadoras do modulador POD. Esta saturação provoca intervalos sem comutação dos interruptores, mantendo a tensão de saída V_A na metade do valor do barramento de corrente contínua ($\frac{E}{2}$), como é mostrado pela Figura 6.4(c).

A causa desta saturação é a necessidade de rejeição da componente de tensão em 60 Hz da rede. Esta necessidade faz com que seja necessário aumentar a tensão imposta pelo conversor nas regiões próximas aos picos da tensão de rede e este efeito torna-se mais pronunciado para frequências harmônicas mais elevadas, já que para estas a impedância da indutância de entrada é mais elevada, o que dificulta a imposição de correntes harmônicas. Este efeito pode ser minimizado de duas formas: reduzindo-se a indutância de entrada do conversor, o que não é uma boa solução para CEA, ou aumentando-se a tensão E do barramento CC.

Um caso especial deste tipo de limitação é observado quando a CEA é solicitada a impor somente correntes harmônicas, sem a presença da corrente fundamental. Assumindo que somente um indutor ideal de indutância L_{aA} é o elemento de filtragem entre v_a e v_A , que $v_a = V_{pk} \text{sen}(2\pi f_o t)$ e que a corrente de referência é dada por:

$$i_a^* = I_{pk,(h)} \text{sen}(2\pi f_o h t), \quad (6.1)$$

onde f_o é a frequência fundamental e h é a ordem da harmônica da referência de corrente. Então, para impor a referência de corrente segue que:

$$v_a^* = \underbrace{V_{pk,a,rej} \text{sen}(2\pi f_o t)}_{V_{pk,a,rej}} - \underbrace{2\pi f_o h L_{aA} I_{pk,(h)} \text{sen}(2\pi f_o h t)}_{V_{pk,A,harm}}. \quad (6.2)$$

O pior caso de (6.2) é quando a tensão de pico $v_{pk,a,rej}$ e $v_{pk,A,harm}$ ocorrem simultaneamente. Neste caso uma mínima tensão CC de barramento E_{\min} para impor i_a^* é dada pela soma das duas componentes de tensão. Logo,

$$E_{\min} = 2 \left(V_{pk} + 2\pi f_o h L_{aA} I_{pk,(h)} \right). \quad (6.3)$$

Este efeito piora com o aumento da frequência, contudo, como normalmente não se deseja impor corrente nominal nas frequências de mais alta ordem, porque tipicamente os espectros harmônicos decrescem em amplitude com o aumento da frequência, este problema é amenizado. Entretanto, deve-se considerá-lo quando da decisão do valor médio da tensão do barramento CC do conversor na fase do projeto.

Na próxima seção serão apresentados resultados de simulação com a imposição de correntes com as amplitudes abaixo do limite da saturação.

6.2.3 Simulação do sistema com a amplitude da corrente no limite da saturação do controlador para várias frequências harmônicas

Considerando que a indutância de dispersão da fonte V_a , da Figura 6.1, possui o valor equivalente à de um transformador de 15 kVA (Tabela 6.1), adicionado aproximadamente 10% de variação, ou seja, de 500 μ H, foram obtidos os resultados apresentados na Figura 6.5. Nesta figura estão comparados os valores obtidos para o módulo, a fase e a DHT entre: o modelo teórico, a simulação com corrente nominal (Simulação 2) e a simulação com a corrente no limiar da saturação do controlador (Simulação 3).

Pode ser observado na Figura 6.5(a) que o ganho (dB) para a simulação sem saturação do controlador é ligeiramente maior entre 1 kHz e 3 kHz, ficando abaixo das demais na frequência de 10 kHz.

O erro de fase para o sistema sem ocorrência de saturação, mostrado na Figura 6.5(b), é maior do que o previsto pelo modelo teórico, mas menor do que na ocorrência de saturação do controlador.

Por último, os valores de distorção harmônica são menores com a redução da amplitude das correntes até o limite da saturação, como mostrado na Figura 6.5(c). Estes valores limite, usados na Simulação 3, estão mostrados na Tabela 6.2.

Respostas do Sistema Completo Controlado

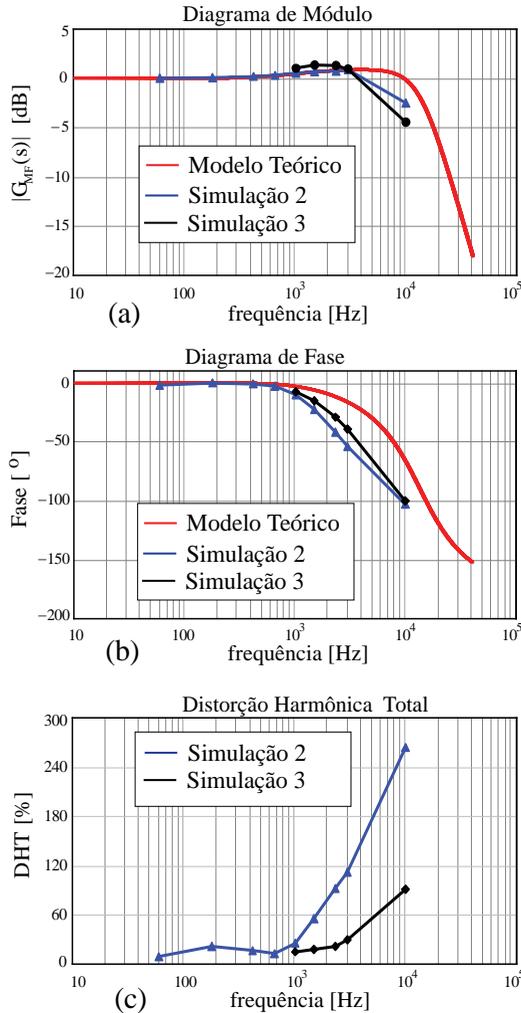


Figura 6.5 – Diagramas de resposta em frequência e DHT do sistema completo controlado, considerando $L_a = 500 \mu\text{H}$, para o modelo de valores quase-instantâneos em malha fechada (modelo teórico) da corrente I_A , simulação com corrente nominal (simulação 2) e simulação com a corrente no limiar da saturação (simulação 3): (a) diagrama do módulo, em dB; (b) diagrama da fase, em graus; (c) DHT, em percentagem.

Tabela 6.2 – Valores limite da amplitude da corrente controlada, para cada frequência harmônica simulada.

Freq. [Hz] (Harmônica)	60 (1ª)	180 (3ª)	420 (7ª)	660 (11ª)	1020 (17ª)	1500 (25ª)	2340 (39ª)	3k (50ª)	10k (~167ª)
I_A [A]	22,5	22,5	22,5	22,5	13,5	8,7	5,6	4,6	3,0

6.2.4 Simulação do sistema com a corrente no valor nominal de pico e fator de crista elevado

A Figura 6.6 mostra o conversor emulando uma corrente típica de retificador monofásico com filtro L e C. Para esta simulação foram consideradas, no sinal de referência, as harmônicas até a 11ª ordem, conforme mostrado na Tabela 6.3.

A corrente controlada (I_A) e a corrente de referência (I_{ref}), mostradas na Figura 6.6, possuem os espectros harmônicos apresentados pela Figura 6.7. O espectro harmônico da corrente controlada, Figura 6.7(a), é muito próximo do espectro da corrente de referência, Figura 6.7(b), mostrando que o sistema em malha fechada é capaz de emular cargas com fator de crista elevado e, conseqüentemente, impor correntes com alto conteúdo harmônico.

Entretanto, a corrente controlada I_A possui ondulações na frequência de comutação que podem causar perdas adicionais e interferências eletromagnéticas no EST, além de não reproduzir fielmente a corrente de um retificador monofásico. A utilização de um filtro LCL pode resolver este problema, filtrando as frequências da ordem da frequência de comutação, conforme será mostrado na próxima seção.

Tabela 6.3 – Amplitude e fase das harmônicas de referência usadas na simulação da Figura 6.6, típicas de retificadores monofásicos com filtro L e C, considerando até a 15ª harmônica.

Frequência [Hz] (Harmônica)	60 (1ª)	180 (3ª)	420 (5ª)	660 (7ª)	1020 (9ª)	1500 (11ª)
Amplitude de pico $I_{h,pk}$ [A]	6,3	5,73	4,71	3,44	2,12	0,98
Ângulo de Fase [°]	0	180	0	180	0	180

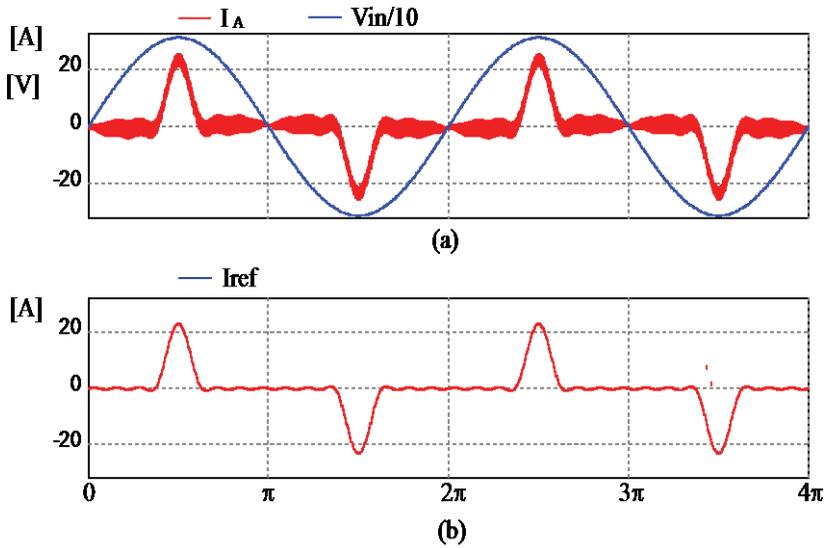


Figura 6.6 - Formas de onda do conversor NPCm com controle da corrente: (a) tensão da fonte CA e corrente controlada I_A ; (b) sinal de referência de corrente, típica de retificadores monofásicos com filtro L e C, considerando até a 15ª harmônica.

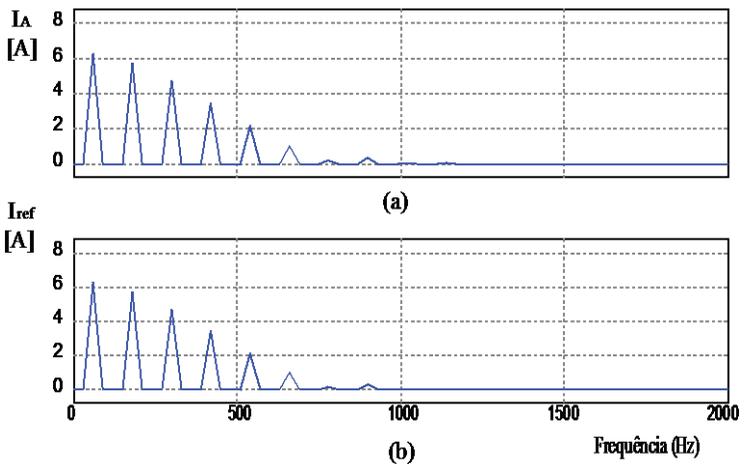


Figura 6.7 – Espectros harmônicos da: (a) corrente de controlada, I_A e ; (b) corrente de referência, I_{ref} .

6.3 SISTEMA EM MALHA FECHADA COM FILTRO LCL, OBSERVADOR E REALIMENTAÇÃO DE ESTADOS

A seguir são apresentados os resultados de simulação do conversor NPCm operando em malha fechada, com o controle da corrente de entrada de um filtro LCL (corrente do EST). O sistema de controle é totalmente analógico, composto por um Observador de Estados para obtenção da corrente no EST, realimentação de estados e controlador, em conformidade com o apresentado nas seções 5.7, 5.8 e 5.9. O circuito utilizado para simulação no PSIM[®] é o mostrado na Figura 6.8.

A Figura 6.8(a) mostra o sistema de potência de uma das fases do conversor NPCm e o filtro LCL, composto pelos elementos L_A , C_a e L_a , sendo este último a indutância intrínseca da fonte V_a . O ramo R_A - C_A é utilizado para impor um amortecimento passivo mínimo às oscilações de ressonância do sistema, sem levar a grandes perdas (aprox. 4 W). São efetuadas medições da corrente em i_A e da tensão v_C .

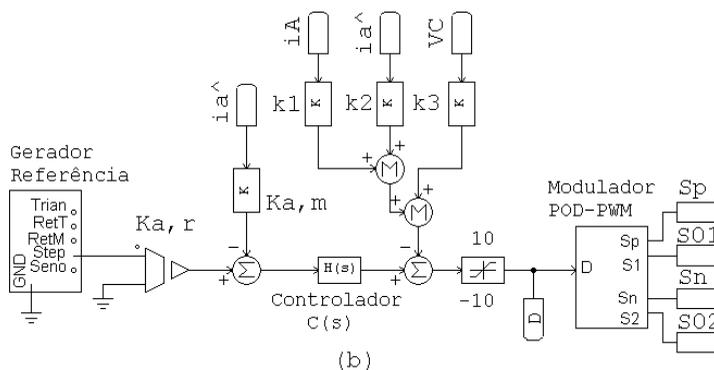
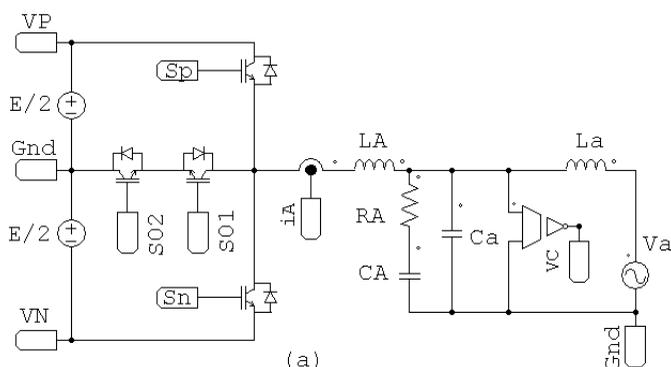
A Figura 6.8(b) mostra o sistema de controle usado na simulação, composto pela realimentação dos estados medidos, i_A e v_C , e do estado observado \hat{i}_a , do controlador linear $C(s)$ e do modulador três níveis POD-PWM. O subcircuito de nome “Gerador Referência” é o responsável pela geração dos sinais de referência com as formas de onda desejadas, ou seja: onda triangular, correntes dos retificadores monofásicos e trifásicos, degrau de amplitude senoidal e sinal senoidal.

O controlador projetado para este sistema possui dois pólos na origem, um pólo em 120 krad/s (~19 kHz) e um zero em 2500 rad/s (~400 Hz), conforme mostrado na expressão (6.4).

$$C(s) = \frac{k_c(s + 2500)}{s^2(s + 120000)} \quad (6.4)$$

O Observador de Estados é mostrado na Figura 6.8(c). O observador possui como entradas externas os estados medidos, i_A e v_C , e o sinal de razão cíclica d . Como saída o observador retorna o valor do estado \hat{i}_a .

A primeira simulação apresentada é a da resposta do sistema a variações de amplitude de referência em degrau, mostrada na Figura 6.9. Para esta simulação a referência de corrente i_a^* foi variada bruscamente de 10 A para 20 A e na sequência de 20 A para 10 A, sempre nos instantes de pico da senóide de tensão V_a . Pode ser observado que o sistema conseguiu impor as variações de corrente de forma muito rápida, apresentando um sobre-sinal de 35%.



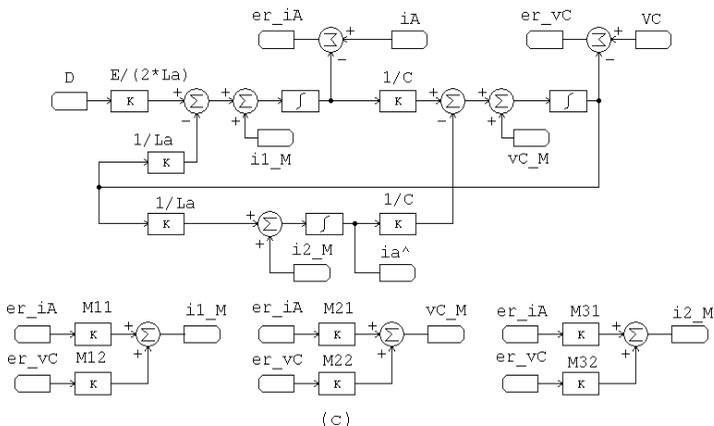


Figura 6.8 – Diagrama de simulação do sistema completo analógico, com RE, OE e controlador linear: (a) sistema de potência, (b) sistema de controle e modulação e, (c) Observador de Estados.

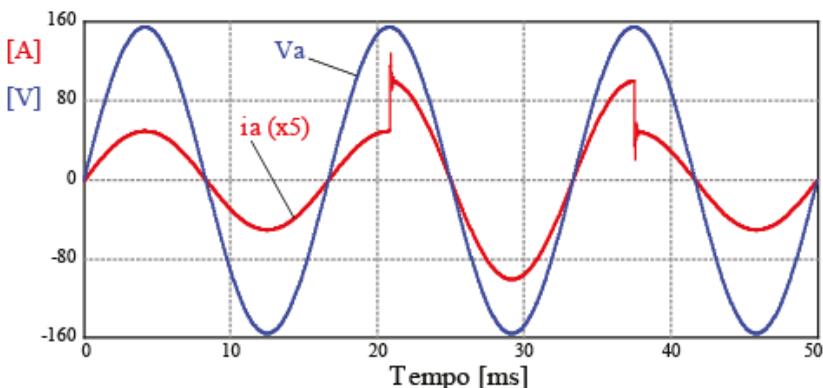


Figura 6.9 – Simulação da resposta à variação ao degrau na corrente de referência i_a^* , de 10 A para 20 A e de 20 A para 10 A, nos instantes de pico da tensão $V_a=110\sqrt{2}\cdot sen(\omega t)$. A amplitude da corrente está multiplicada por um fator 5 para melhor visualização.

A Figura 6.10 e a Figura 6.11 mostram as respostas do sistema a referências senoidais i_a^* de correntes em anti-fase e em fase com a tensão V_a , respectivamente. A tensão do EST está distorcida com o

acréscimo proposital de 5% da harmônica de 5ª ordem, típica em instalações reais. Pode ser observado que as correntes são senoidais para os dois casos, tendo apresentado amplitudes de 5ª harmônica de no máximo 0,09% e distorção harmônica total (DHT) de 0,087%.

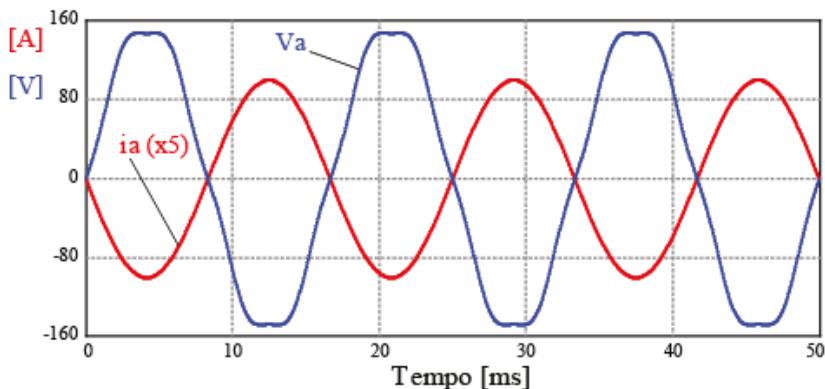


Figura 6.10 – Simulação da resposta do sistema à referência i_a^* senoidal, operando como inversor à 20 A de pico, para uma tensão do EST com deformação de 5% de 5ª harmônica.

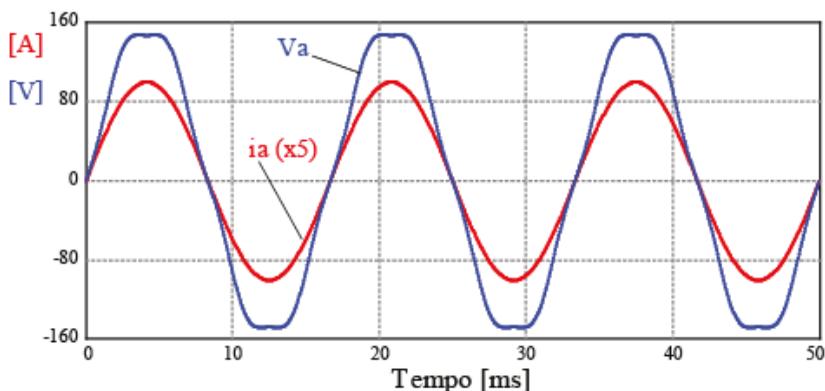


Figura 6.11 – Simulação da resposta do sistema à referência i_a^* senoidal, operando como retificador e com 20 A de pico, para uma tensão do EST com deformação de 5% de 5ª harmônica.

Outra simulação efetuada está mostrada na Figura 6.12 e na Figura 6.13. Para este caso foi imposta uma referência aproximadamente triangular para a corrente i_a , considerando somente até a 21ª harmônica, com 20 A de pico e em fase com a tensão do EST, com as amplitudes harmônicas indicadas pela Tabela 6.4. O uso de uma referência triangular permite observar a linearidade do conversor, a capacidade de seguimento de referência em rampa e o seu comportamento dinâmico nas situações de mudança brusca de derivada, especificamente nos picos da onda triangular.

Tabela 6.4 – Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda aproximadamente triangular.

Ordem Harmônica	Frequência [Hz]	Amplitude [A]	Amplitude [%]	Fase [°]
1	60	16,21	100,00%	0
3	180	1,80	11,12%	180
5	300	0,65	4,00%	0
7	420	0,33	2,04%	180
9	540	0,20	1,23%	0
11	660	0,13	0,83%	180
13	780	0,10	0,59%	0
15	900	0,07	0,44%	180
17	1020	0,06	0,35%	0
19	1140	0,04	0,27%	180
21	1260	0,04	0,22%	0

Pela resposta obtida da simulação, Figura 6.12, pode ser observado que a corrente controlada seguiu a referência triangular, estando em fase com a tensão senoidal e apresentando a amplitude desejada. Já a Figura 6.13(a) mostra que a corrente controlada está sobrepondo o sinal de referência com grande fidelidade, possuindo as mesmas amplitudes harmônicas, conforme é mostrado na Figura 6.13(b).

Com o sinal de referência triangular pode ser observado que o sistema apresenta uma resposta linear e sem sobressinal ou oscilações nos momentos de inversão do sinal da derivada.

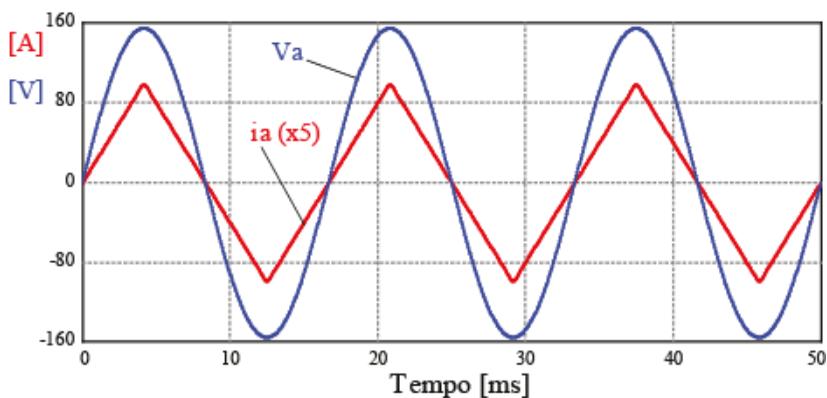


Figura 6.12 – Simulação da resposta do sistema à referência i_a^* triangular e operando como retificador, para uma tensão senoidal do EST.

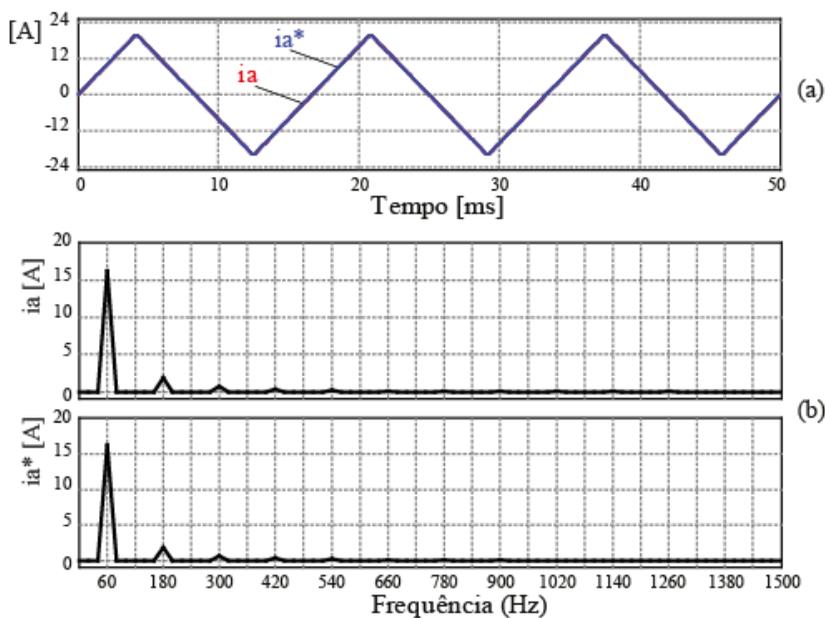


Figura 6.13 - Simulação da resposta do sistema à referência triangular e operando como retificador, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das

correntes i_a e i_a^* .

A Figura 6.14 e a Figura 6.15 mostram a resposta de simulação do sistema a uma referência com o formato típico de um retificador monofásico com filtros indutivo na entrada e capacitivo na saída, cujas amplitudes e ângulos de fase das harmônicas consideradas são mostrados na Tabela 6.5.

A emulação de uma corrente com formato típico de um retificador monofásico mostra a capacidade da CEA de impor correntes com elevado Fator de Crista (FC), no caso $FC=3,11$, importante para o ensaio de equipamentos que normalmente alimentam cargas deste tipo, como fontes ininterruptas de energia, transformadores, entre outros.

Tabela 6.5 - Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda típica de retificador monofásico.

Ordem Harmônica	Frequência [Hz]	Amplitude [A]	Amplitude [%]	Fase [°]
1	60	5,41	100%	0
3	180	4,92	90,95%	180
5	300	4,04	74,76%	0
7	420	2,954	54,60%	180
9	540	1,82	33,65%	0
11	660	0,84	15,56%	180

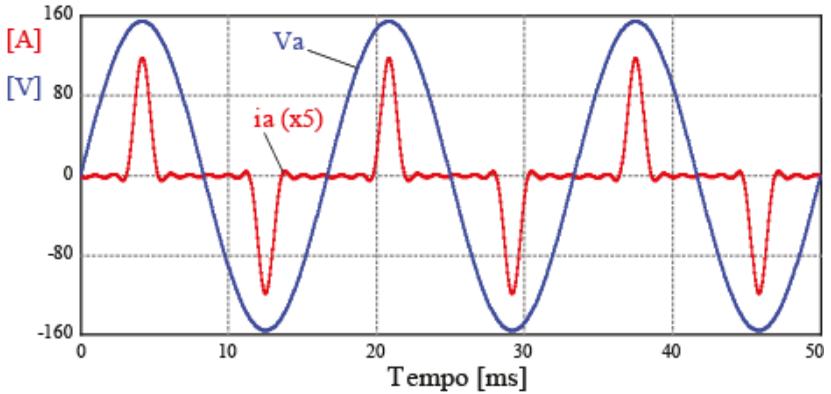


Figura 6.14 – Simulação da resposta do sistema à referência i_a^* com o formato típico da corrente de um retificador monofásico com filtro indutivo na entrada e capacitivo na saída, para uma tensão senoidal do EST.

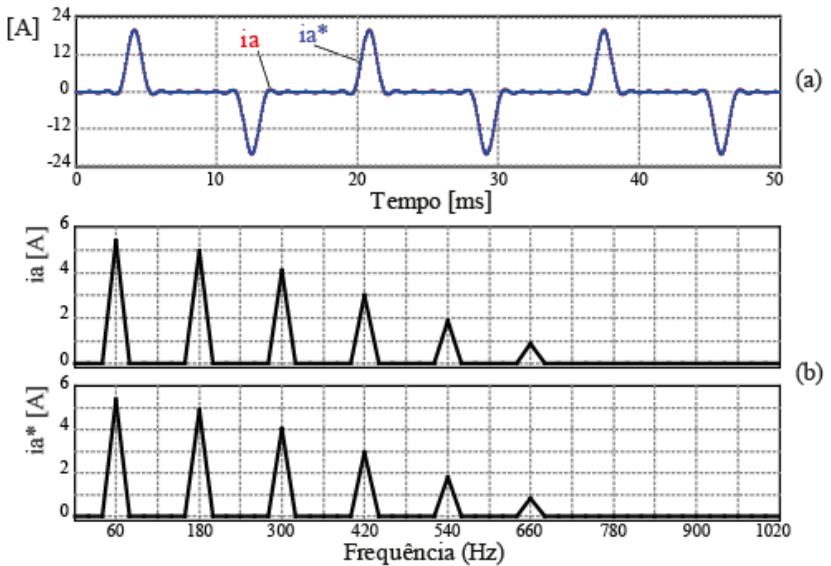


Figura 6.15 - Simulação da resposta do sistema à referência com o formato típico da corrente de um retificador monofásico, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das correntes i_a e i_a^* .

A Figura 6.16 e a Figura 6.17 mostram a resposta de simulação do sistema a uma referência com o formato típico de um retificador trifásico com filtros indutivo na entrada e capacitivo na saída, cujas amplitudes e ângulos de fase das harmônicas consideradas são mostrados na Tabela 6.6. Este formato de corrente é comum em *drivers* de acionamento de motores e fontes de alimentação não-regenerativas.

Pela observação das Figura 6.13, Figura 6.15 e Figura 6.17 podemos concluir que o sistema da Figura 6.8 é capaz de emular cargas lineares, com a absorção de correntes senoidais, até cargas não-lineares com conteúdo harmônico genérico, de elevado Fator de Crista.

Tabela 6.6 - Amplitude e fase das harmônicas impostas à referência i_a^* , correspondentes a uma forma de onda típica de retificador trifásico.

Ordem Harmônica	Frequência [Hz]	Amplitude [A]	Amplitude [%]	Fase [°]
1	60	18,17	100,00	0
3	180	0	0	0
5	300	5,03	27,71	88,81
7	420	1,10	6,05	136,81
9	540	0	0	0
11	660	0,68	3,75	150,50
13	780	0,49	2,70	156,28
15	900	0	0	0
17	1020	0,23	1,27	172,51
19	1140	0,20	1,09	190,47
21	1260	0	0	0

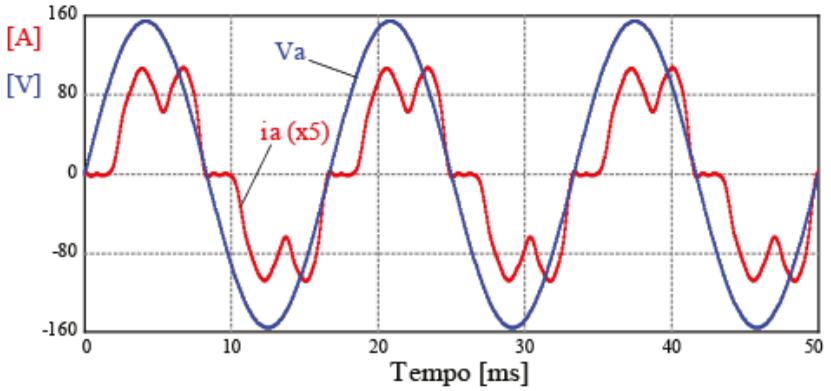


Figura 6.16 - Simulação da resposta do sistema à referência i_a^* com o formato típico da corrente de um retificador trifásico com filtro indutivo na entrada e capacitivo na saída, para uma tensão senoidal do EST.

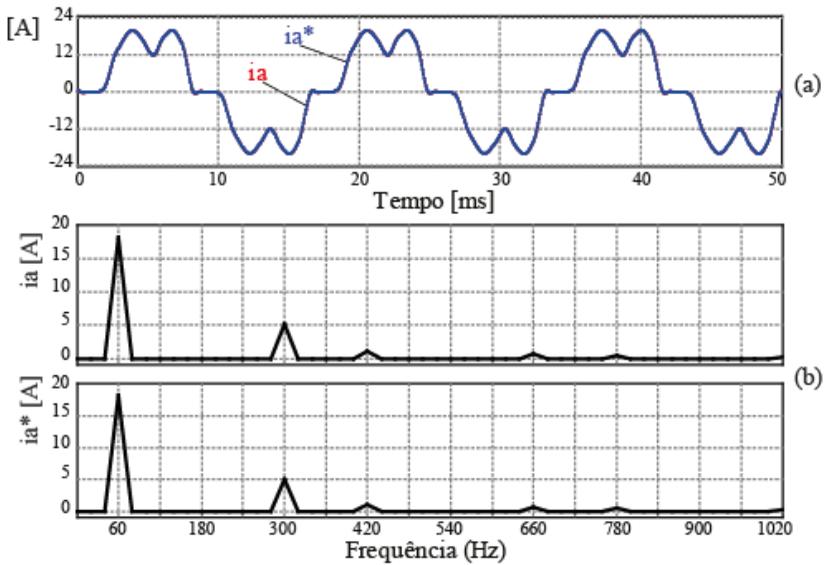


Figura 6.17 - Simulação da resposta do sistema à referência com o formato típico da corrente de um retificador trifásico, para uma tensão do EST senoidal: (a) corrente controlada do EST (i_a) e de referência (i_a^*), em função do tempo, e (b) espectros harmônicos das correntes i_a e i_a^* .

6.4 CONCLUSÕES

Neste capítulo foram apresentados alguns resultados de simulação do conversor NPCm operando como carga eletrônica ativa. Foram mostrados resultados da resposta do controle em malha fechada para diferentes sinais de referência da corrente, com frequências desde a fundamental de 60 Hz até 10 kHz, sinais com defasagem e com conteúdo harmônico e sinais com fator de crista (FC) elevado.

Considerando inicialmente o uso de um filtro de primeira ordem (indutor), são analisados os efeitos sobre o controlador e a variável controlada, quando da necessidade de drenagem de correntes de alta ordem harmônica. É mostrado que com o aumento da frequência desejada os sinais de controle tendem a saturação, uma vez que seu valor é composto por uma parcela a cancelar a perturbação, provocada pela variação senoidal da tensão alternada do equipamento sob teste, adicionado a parcela necessária a impor a corrente com a frequência desejada. Com o aumento da frequência o filtro apresenta-se como uma impedância crescente, exigindo um aumento da razão cíclica e levando a saturação do controlador. Os valores limite de saturação são equacionados, mostrando que um aumento da tensão do barramento pode contornar este problema, mas provocariam aumento das perdas e da necessidade de interruptores de maior capacidade de bloqueio. Felizmente, os espectros harmônicos comumente apresentam uma atenuação em amplitude com o aumento da ordem harmônica, contribuindo para amenizar este problema.

No caso da utilização de filtros de maior ordem (tipo LCL) e o sistema de controle proposto, formado por um controlador clássico, realimentação de estados (RE) e um observador (OE) da variável controlada, são apresentados diversos resultados de simulação, mostrando as respostas do sistema às variações dinâmicas e a sinais com diferentes conteúdos harmônicos. O sistema apresentou alto desempenho às variações ao degrau da referência, com tempos de estabilização muito curtos e baixo sobre-sinal, e boa capacidade de rejeição na presença de deformações harmônicas de 5ª ordem na tensão alternada, comumente encontradas nos sistemas de distribuição. Também foi mostrado que o sistema é capaz de emular cargas com espectros variados, como por exemplo, semelhantes a retificadores monofásicos e trifásicos.

7 RESULTADOS EXPERIMENTAIS

7.1 INTRODUÇÃO

Neste capítulo inicialmente é apresentado o hardware do protótipo desenvolvido para a CEA-CA e suas características construtivas. Depois, a estruturação do software de controle é detalhada e mostrada na forma de diagramas de blocos. Por fim são discutidas as dificuldades da implementação do controle discreto proposto, seguidas da apresentação dos resultados experimentais obtidos.

7.2 HARDWARE DA CEA-CA COM CONTROLE DIGITAL

O hardware desenvolvido para implementar a Carga Eletrônica Ativa Trifásica com controle digital está mostrado na Figura 7.1 e na Figura 7.2. Pode ser observado que ele é composto por uma placa de circuito impresso principal (placa-mãe) e por nove placas auxiliares (placas-filha).

A placa principal foi desenvolvida com o uso de ferramentas de desenho auxiliado por computador (*Computer Aided Design – CAD*), tendo-se sempre em mente a redução de possíveis interferências eletromagnéticas que tenderiam a aparecer entre os circuitos, oriundas da necessidade de comutações de elevada derivada nos semicondutores de potência, para que se possa operar em altas frequências e com baixas perdas.

Para se alcançar este objetivo foi desenvolvido uma placa composta por quatro (4) camadas de circuito-impresso (*layers*) e com componentes de montagem de superfície (*Surface Mounting Device – SMD*), o que permitiu a construção de um protótipo de reduzido volume, com uma densidade de potência maior que 2 kW/dm^3 . Com a redução da área de placa há uma redução das indutâncias e resistências parasitas, pela redução dos comprimentos das trilhas e da utilização de planos de Terra e de alimentação. O layout e os circuitos projetados estão apresentados no Apêndice A.

Na Figura 7.1 pode ser observada a placa comercial modelo TMDSNCD28335 (Texas Instruments), composta por um controlador digital de sinais (*Digital Signal Controller- DSC*) de ponto-flutuante e circuitos integrados auxiliares, como reguladores de tensão, memórias, entre outros. As seis placas posicionadas duas a duas nesta mesma figura

são *drivers* comerciais duplos isolados modelo DRO100D25A (Supplier), com capacidade de fornecer dois (2) Ampères de pico por canal e proteção contra sobrecorrente, necessários ao comando dos interruptores de potência.

Fazem parte do sistema de medição os sensores Hall modelo LTSP 25-NP (LEM), usados na medição das correntes nos indutores do conversor, e sensores não isolados de medição diferencial das tensões de fase. Um indutor de filtragem de modo comum está instalado na entrada do conversor, para redução de possíveis interferências eletromagnéticas.

Na Figura 7.2 podem ser observadas as fontes auxiliares de alimentação dos *drivers*, modelo DS320-08A (Supplier), os dissipadores de calor dos semicondutores de potência, LAM 4 (Fischer Elektronik), de dimensões 40x40x100 mm, e os capacitores eletrolíticos do barramento de corrente contínua.

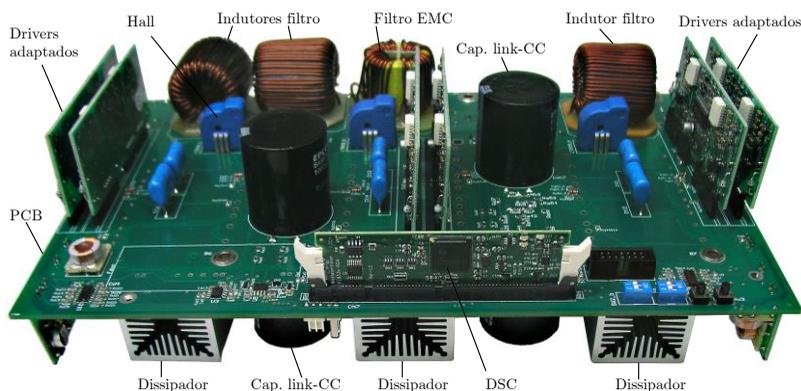


Figura 7.1 – Protótipo da CEA-CA Trifásica utilizada para obter os resultados experimentais (lado superior), cujas partes principais são: placa-filha com o microcontrolador de ponto-flutuante (DSC) e circuitos auxiliares, capacitores do link-CC, sensores Hall para medição das correntes, drivers comerciais isolados adaptados para o comando dos interruptores de potência, indutores do filtro de entrada e indutor do filtro de modo comum.

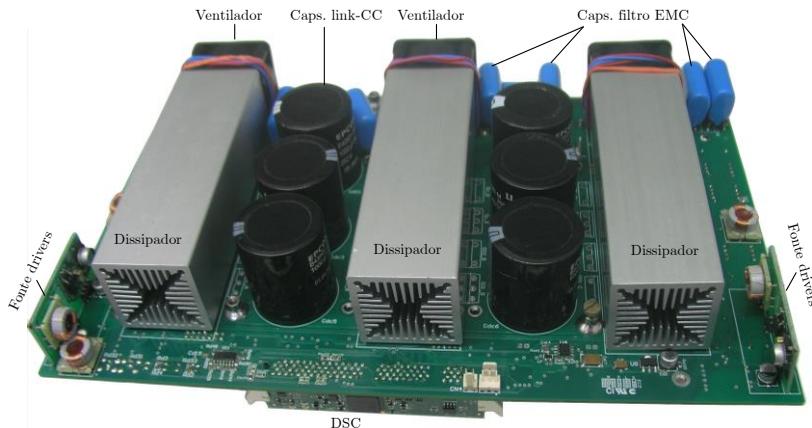


Figura 7.2 - Protótipo da CEA-CA Trifásica utilizada para obter os resultados experimentais (lado inferior).

7.3 PROGRAMAÇÃO DA CEA-CA COM CONTROLE DIGITAL

A programação do controlador digital da CEA foi efetuada em linguagem *C*, na ferramenta de desenvolvimento *Code Composer Studio*[®].

A estrutura do programa foi organizada de forma a possuir quatro rotinas básicas: *Inicialização*, *Construção do Sinal de Referência*, *Interface* com o usuário e a rotina principal de *Proteção e Controle*.

A Figura 7.3, Figura 7.4 e a Figura 7.5 mostram os fluxogramas que representam as quatro sub-rotinas básicas citadas. A sub-rotina de *Inicialização*, mostrada na Figura 7.3(a), é processada no início da execução do programa, sendo responsável literalmente pela inicialização do controlador, dos seus periféricos e das variáveis usadas no programa. Ao final desta sub-rotina o algoritmo fica em laço infinito, aguardando ocorrer alguma interrupção. A sub-rotina de *Construção do Sinal de Referência*, mostrada na Figura 7.3(b), é chamada pela rotina de *Inicialização* e é a responsável pelo cálculo dos valores de 1800 amostras de um período do sinal de referência, compostas pelas parcelas do sinal fundamental e de todas as harmônicas até a 21ª ordem. Ao sinal de referência também pode ser acrescentado um nível constante (nível CC). A função desempenhada pela sub-rotina de *Construção do Sinal de Referência* é mostrada pela expressão (7.1),

$$i_a^*(i) = K_{cc} + \sum_{h=1}^{21} a_h \cdot \text{sen}(h \cdot \omega \cdot \frac{i \cdot T}{1800} + \theta_h), \quad (7.1)$$

onde: $i_a^*(i)$ é a i -ésima amostra da corrente de referência i_a^* ; K_{cc} é o nível CC do sinal; a_h a amplitude da h -ésima harmônica; h a ordem da harmônica; θ_h o ângulo de fase da h -ésima harmônica; ω a frequência angular da fundamental e; T o período do sinal de referência.

A sub-rotina de *Interface* é executada por interrupção de um temporizador, com o intuito de monitorar a operação dos botões pelo usuário, com as funções de partida (SW2) e parada (SW1), e a sinalização de finalização da rampa (LED1) e de PWM bloqueado (LED2). No instante da partida esta sub-rotina inicia a geração de uma rampa no ganho do sinal de referência, através do incremento de k_{step} , para permitir um crescimento suave no valor da corrente. A sub-rotina de *Interface* é mostrada na Figura 7.4.

A Figura 7.5 apresenta a principal sub-rotina do programa, a sub-rotina de *Proteção e Controle*. Esta sub-rotina dá início e aguarda a finalização das amostragens das correntes i_A , i_B e i_C e das tensões E , $\frac{E}{2}$, $v_{C,a}$, $v_{C,b}$ e $v_{C,c}$. Depois são calculados os valores reais das correntes e tensões, considerando os ganhos dos sensores, os ganhos dos circuitos de condicionamento dos sinais, os níveis CC acrescentados (*off-set*) e a quantização, resultando valores em ampères e volts, respectivamente. Com os valores reais disponíveis é verificado se foram ultrapassados os valores limite das correntes e tensões, bloqueando os sinais PWM para a proteção do circuito por sobretensão e sobrecorrente. Todos os valores limite foram estabelecidos 10% acima dos valores nominais do conversor.

Uma vez finalizada a verificação das proteções, como mostra a Figura 7.5, são calculados os parâmetros do PLL, com a obtenção dos ângulos ωt das tensões, seguidos pelos cálculos dos valores do controlador, do Observador de Estados e da razão-cíclica para o PWM. Antes da atualização da razão-cíclica é aplicado um saturador para que não seja ultrapassado o valor de pico da portadora.

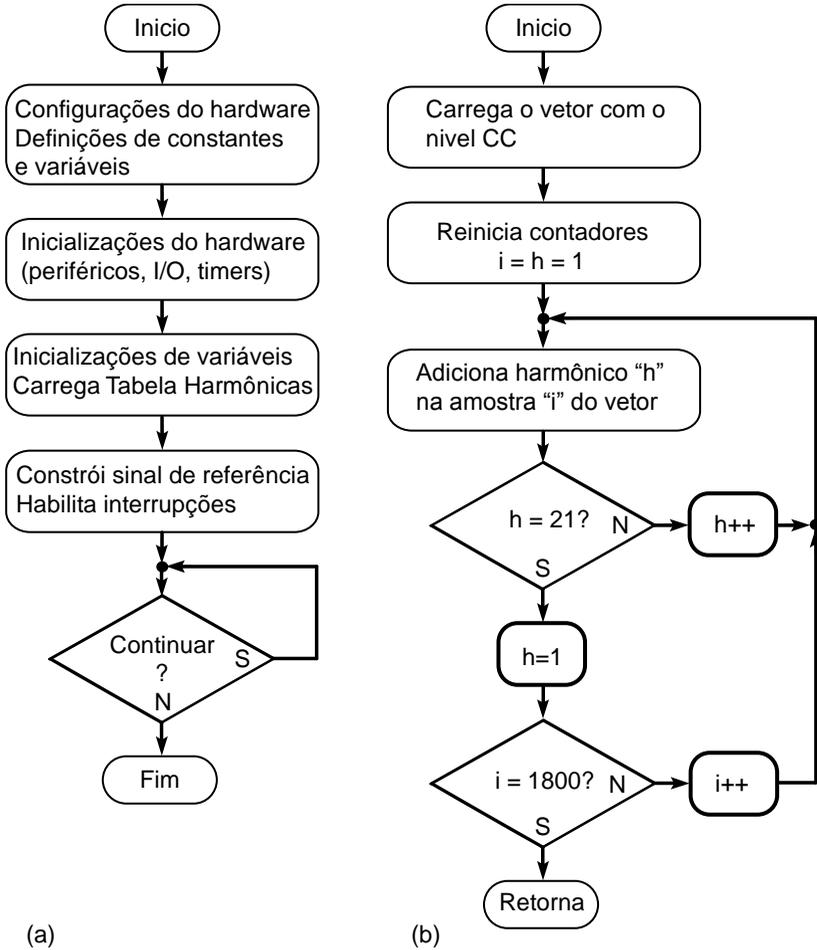


Figura 7.3 – Fluxogramas das sub-rotinas de: (a) Inicialização e; (b) Construção do Sinal de Referência.

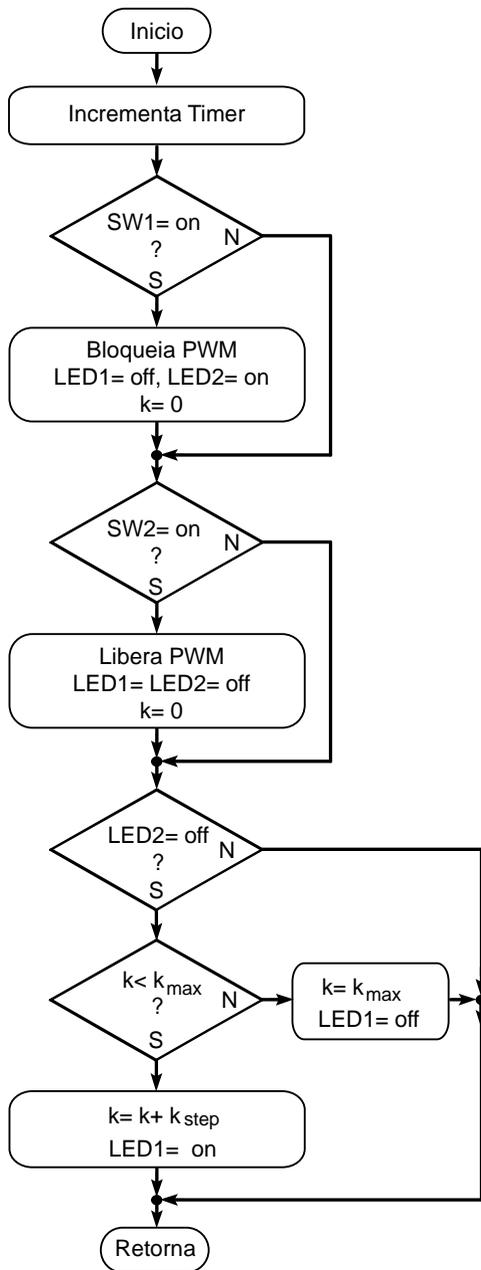


Figura 7.4 - Fluxograma da sub-rotina de Interface.

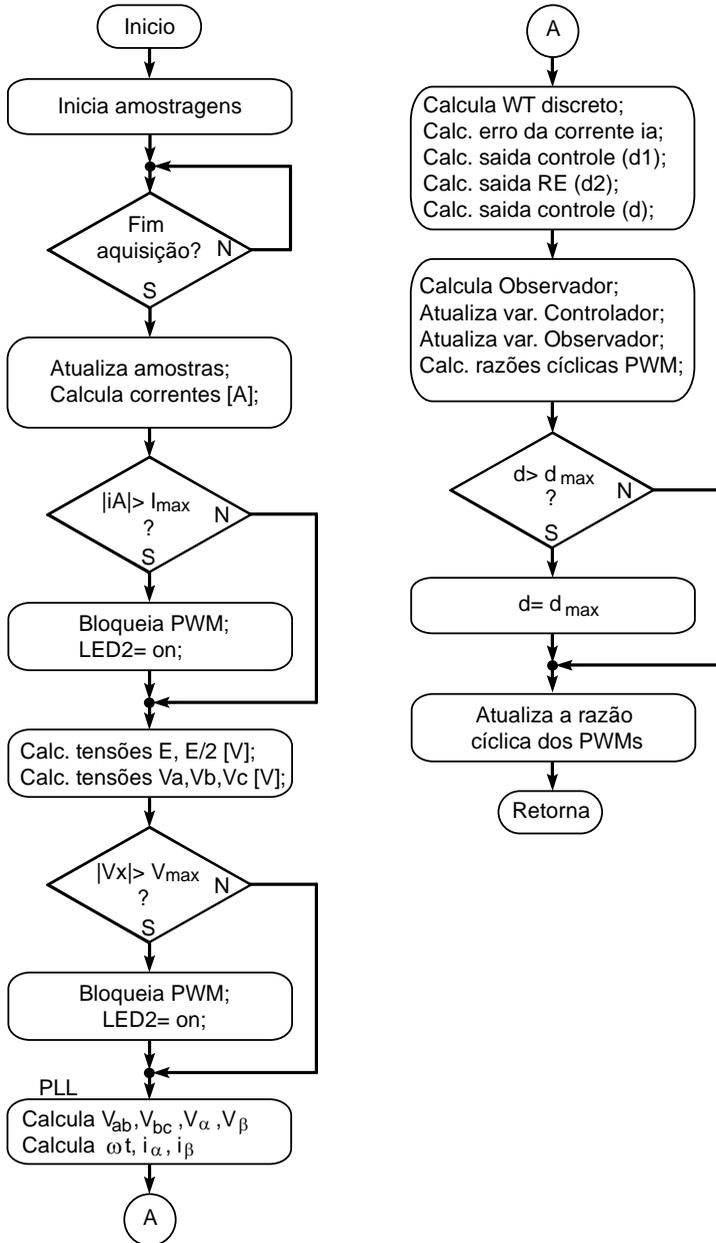


Figura 7.5 - Fluxograma da sub-rotina principal: Proteção e Controle.

7.4 IMPLEMENTAÇÃO DO CONTROLE DIGITAL

As análises anteriores e os projetos dos parâmetros foram realizados considerando a implementação de todos os blocos do sistema no tempo contínuo. Entretanto é bem conhecido que a implementação digital de blocos de controle e modulação traz novos desafios de desempenho e estabilidade. A principal influência da implementação digital está relacionada à conversão analógico-digital, tempo de computação e frequência de amostragem, que são tipicamente modeladas por atrasos de transporte.

Um exemplo é a simulação da resposta dinâmica apresentada na Figura 5.9, que é obtida com a estratégia de controle proposta sem considerar a implementação digital, com uma frequência de comutação de 40 kHz. Tal resposta dinâmica não é possível quando o atraso do conversor analógico-digital (*Analog to Digital Converter - ADC*) e o modo de dupla atualização do esquema de modulação são usados.

Aumentando a frequência de amostragem permite melhorar esta situação. Por exemplo, uma frequência de amostragem de 160 kHz permite aumentar a precisão do observador proposto e melhora a resposta dinâmica para próximo do tempo contínuo. Contudo, isto leva a elevados níveis de ruído, principalmente nas medições das correntes, devido à aproximação dos instantes de amostragem e de comutação. Além do mais, o atraso associado à atualização da razão cíclica não é reduzido.

Assim, a maneira simples de obter o comportamento dinâmico esperado é aumentar a frequência de comutação. Estudos por simulação foram realizados, para avaliar os efeitos da implementação digital, considerando no modelo: os blocos amostrador-retentor de ordem zero (ZOH) e os quantizadores, para emular os efeitos dos conversores ADC nos sensores de corrente e de tensão; o esquema de modulação IPD com dupla atualização do PWM, para garantir amostragem sem ruídos de comutação; limitadores para modelar os efeitos de saturação no controle em malha fechada; e a implementação discreta de todos os blocos de controle apresentados. Uma análise da influência da frequência de comutação da CEA no desempenho da reprodução das correntes foi feita, baseada nos resultados de simulação, e uma frequência de comutação de 66 kHz foi escolhida, levando a uma frequência de amostragem de 132 kHz.

O aumento da frequência de comutação de 40 kHz para 66 kHz acarreta num crescimento proporcional de 65% nas perdas de comutação. Assim, de acordo com a Tabela 4.6, estima-se que as perdas

e os rendimentos resultantes para esta nova condição serão como os mostrados na Tabela 7.1. Pode ser observado pelos valores da tabela que o rendimento do conversor será reduzido em 0,37%, no pior caso, mais ainda mantendo-se acima de 98%.

Tabela 7.1 – Perdas do NPCm relacionadas aos semicondutores e rendimento, para um aumento da frequência de comutação de 40 kHz para 66 kHz.

φ	P_{cond} [W]	P_{comut} @ 40kHz [W]	P_{comut} @ 66kHz [W]	P_{TOTAL} @ 40kHz [W]	P_{TOTAL} @ 66kHz [W]	η @ 40kHz [%]	η @ 66kHz [%]
0	36,64	17,07	28,17	53,71	64,81	98,48	98,18
$\pi/2$	34,57	18,75	30,94	53,32	65,51	98,50	98,16
π	28,74	20,29	33,48	49,03	62,22	98,62	98,25

As leis de controle foram discretizadas com o uso das ferramentas do MATLAB[®], baseadas na frequência de comutação escolhida e no uso dos métodos de Tustin ou de Euler, conforme mostrado a seguir.

O controlador proposto, dado por (5.77), após discretizado pelo método de Tustin (ver Apêndice A) é dado por

$$C(z) = \frac{d_1(z)}{\varepsilon(z)} = k_c \frac{1024 - 2z^{-1} + 0.9765z^{-2}}{1 - 2z^{-1} + z^{-2}}, \quad (7.2)$$

sendo a sua representação na forma de equação a diferenças dada por

$$d_1(k) = \left\{ \begin{array}{l} k_c [1024e(k) - 2e(k-1) + 0.9765e(k-2)] + \dots \\ \dots + 2d_1(k-1) - d_1(k-2) \end{array} \right\}, \quad (7.3)$$

onde $k_c = 8,55 \cdot 10^{-3}$ é o ganho do controlador de corrente e k refere-se ao número da amostra.

O modelo discreto da realimentação de estados de (5.73) é dado por

$$d_2(k) = k_{re} \left[\begin{array}{l} 54.705 \cdot 10^{-3} i_A(k) - 3.673 \cdot 10^{-3} v_{C,a}(k) - \dots \\ \dots - 52.172 \cdot 10^{-3} i_a(k) \end{array} \right], \quad (7.4)$$

onde $k_{re} = 0.6$ é o ganho da realimentação de estados.

Assim, a razão cíclica resultante, conforme mostra a Figura 5.16, é dada por

$$d'(k) = d_1(k) - d_2(k). \quad (7.5)$$

Por fim, as equações a diferenças dos estados futuros do observador podem ser obtidas de (5.66) usando o teorema de Leonhard Euler, conforme o desenvolvimento mostrado nas expressões (7.6) a (7.8). Foi escolhido o método de Euler para a discretização do modelo no espaço de estados somente porque resulta uma matriz discreta $D_d = 0$, igual ao modelo contínuo, o que não acontece usando Tustin, conforme mostrado no Apêndice C.

$$\frac{x(k+1) - x(k)}{T_c} = A \cdot x(k) + B \cdot u(k) \quad (7.6)$$

$$x(k+1) = T_c \cdot A \cdot x(k) + T_c \cdot B \cdot u(k) + x(k) \quad (7.7)$$

$$x(k+1) = (T_c \cdot A + I) \cdot x(k) + T_c \cdot B \cdot u(k) \quad (7.8)$$

Desta forma, os estados futuros do Observador são obtidos pelas expressões dadas por (7.9) a (7.11):

$$\hat{i}_A(k+1) = \begin{pmatrix} A_{11,d}^o \cdot \hat{i}_A(k) + A_{12,d}^o \cdot \hat{v}_c(k) + A_{13,d}^o \cdot \hat{i}_a(k) + \dots \\ \dots + B_{11,d}^o \cdot d(k) + B_{12,d}^o \cdot i_A(k) + B_{13,d}^o \cdot v_c(k) \end{pmatrix}, \quad (7.9)$$

$$\hat{v}_c(k+1) = \begin{pmatrix} A_{21,d}^o \cdot \hat{i}_A(k) + A_{22,d}^o \cdot \hat{v}_c(k) + A_{23,d}^o \cdot \hat{i}_a(k) + \dots \\ \dots + B_{21,d}^o \cdot d(k) + B_{22,d}^o \cdot i_A(k) + B_{23,d}^o \cdot v_c(k) \end{pmatrix}, \quad (7.10)$$

$$\hat{i}_a(k+1) = \begin{pmatrix} A_{31,d}^o \cdot \hat{i}_A(k) + A_{32,d}^o \cdot \hat{v}_c(k) + A_{33,d}^o \cdot \hat{i}_a(k) + \dots \\ \dots + B_{31,d}^o \cdot d(k) + B_{32,d}^o \cdot i_A(k) + B_{33,d}^o \cdot v_c(k) \end{pmatrix}, \quad (7.11)$$

onde $A_{mn,d}^o$ e $B_{mn,d}^o$ são os elementos das matrizes discretas do Observador, obtidos pela substituição dos valores numéricos dados e

utilizando a função “c2d” de conversão de um sistema contínuo para discreto do MATLAB[®]. Assim, a partir do modelo contínuo dado por (5.69) e (5.70) se obtém as respectivas matrizes do modelo discreto, dadas por:

$$\mathbf{A}_d^o = \begin{bmatrix} 486.03123\text{E-}3 & 34.78777\text{E-}3 & -476.27659\text{E-}3 \\ 4.87897 & 315.89054\text{E-}3 & -4.78685 \\ -327.26904\text{E-}3 & 75.91404\text{E-}3 & 337.98802\text{E-}3 \end{bmatrix}, \quad (7.12)$$

$$\mathbf{B}_d^o = \begin{bmatrix} 1.16623 & 990.24536\text{E-}3 & -44.64825\text{E-}3 \\ 10.61661 & -92.12194\text{E-}3 & 588.32548\text{E-}3 \\ -2.20709 & 989.28102\text{E-}3 & -54.77812\text{E-}3 \end{bmatrix}. \quad (7.13)$$

Depois de obtidos os resultados de controle desejados, mostrados anteriormente pelas simulações do sistema no tempo contínuo, seção 6.3, procurou-se efetuar simulações mais próximas das condições que seriam encontradas na implementação prática, com o controle digital inserindo os erros de quantização e atrasos de amostragem e de atualização dos sinais de controle citados anteriormente.

A Figura 7.6 à Figura 7.8 mostram o sistema de controle discreto completo, simulado no PSIM[®], para uma fase do conversor.

A Figura 7.6 mostra o circuito de potência de uma fase, com o filtro LCL, o sensor de corrente e uma fonte de tensão alternada, representando o equipamento sob teste. Em série com a fonte alternada uma fonte de sinal randômico foi introduzida para emular a presença de ruído no circuito de potência, e a indutância L_a , que pode representar a indutância de dispersão desta fonte.

A Figura 7.7(a) mostra o circuito de medição da tensão de fase, para o controle discreto. Ao sinal do sensor é adicionado um nível contínuo de 1,5 Volts para condicioná-lo aos níveis permitidos de entrada no controlador digital (0 a 3 V), como também um sinal de ruído branco, para emular a presença de ruído no circuito de medição. O sinal resultante é filtrado por um filtro passa-baixas RC, e então é passado por um bloco quantizador para emular o conversor analógico-digital. Os blocos quantizadores também simulam o atraso provocado pelos

conversores ADC. Na Figura 7.7(b) é mostrado um circuito semelhante, para a medição da corrente no indutor L_A .

Na Figura 7.8(a) é mostrado o bloco de emulação do controlador discreto, implementado por um bloco *DLL* do PSIM[®], o qual contém todo o programa desenvolvido (em linguagem *C*) para aquisição e controle do conversor. Nesta figura estão também mostradas as entradas dos sinais medidos, como a corrente i_{An} e as tensões de fase V_{an} , V_{bn} e V_{cn} , bem como os blocos *Zero-order-hold (ZOH)*, necessários para a sincronização da execução da *DLL* com a taxa de amostragem definida para o projeto. Os blocos *ZOH* também provocam atraso no sinal de entrada, simulando o atraso devido. Na saída do bloco *DLL* é obtido o sinal d' , que depois de passar pelo bloco saturador é definido como o sinal de razão cíclica d , estando de acordo com o que está mostrado na Figura 5.16.

A Figura 7.8(b) mostra o circuito modulação PWM, onde na entrada está inserido um bloco para simulação do atraso provocado na atualização dos sinais PWM, de meio período de amostragem, seguido das portadoras triangulares e dos comparadores. Por fim os sinais modulados passam por blocos para a simulação do tempo-morto existente entre a comutação dos interruptores.

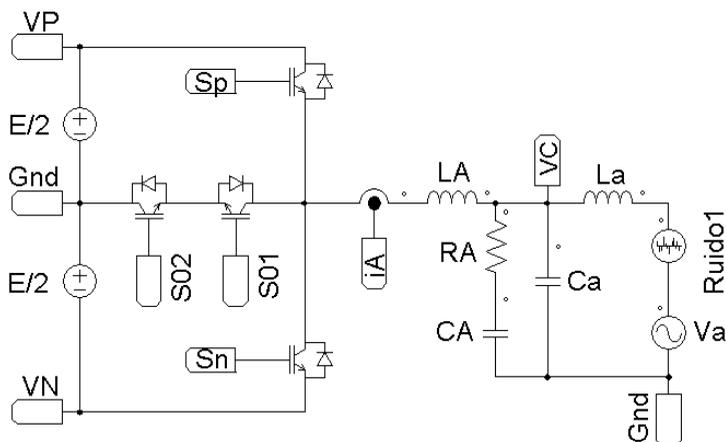


Figura 7.6 – Controle discreto: circuito de potência de uma fase.

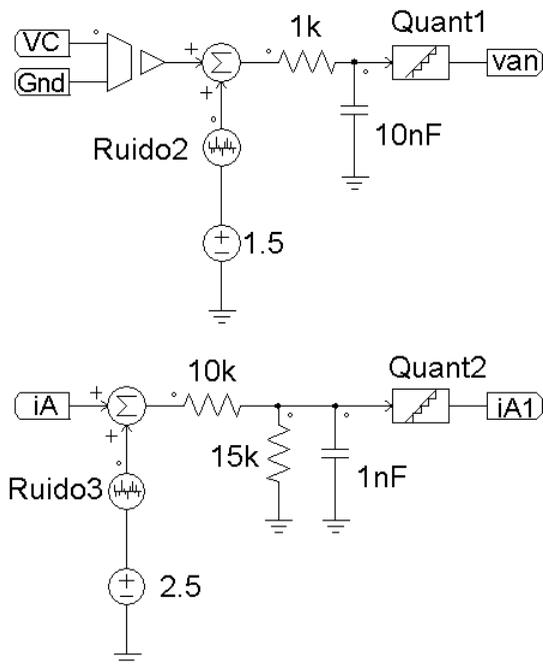


Figura 7.7 - Controle discreto: circuito de medição da tensão de fase V_a (superior) e da corrente no indutor L_A (inferior).

O bloco *DLL* da Figura 7.8(a) executa um arquivo previamente programado em linguagem *C* e compilado pela ferramenta *Dev-C++*[®].

A resposta em frequência relativa ao seguimento da corrente de referência está mostrada na Figura 7.9, para três valores da indutância do equipamento sob teste $L_a = 500 \mu\text{H} \pm 40\%$. O diagrama de Bode de malha fechada apresentado considera simulações com o sistema controlado incluindo o circuito de potência e os blocos de controle digital conforme mostrado na Figura 7.6, Figura 7.7 e na Figura 7.8. A largura de banda do sistema (medida a -3 dB) se aproxima de 11 kHz. Contudo é importante para a CEA-CA que o atraso de fase seja pequeno para suas referências harmônicas. Desta forma, a faixa de frequência usável está perto de 2 kHz, dependendo da indutância do EST. Mais baixas indutâncias EST permitem aumentar a largura de banda.

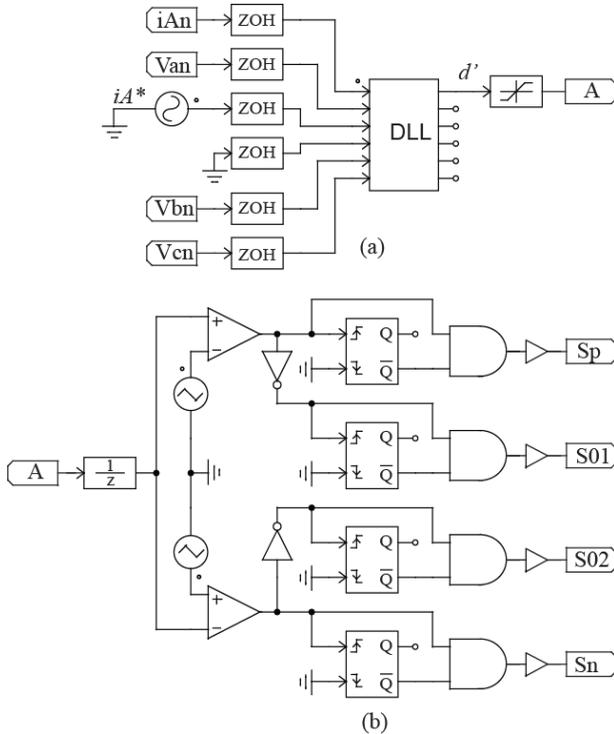


Figura 7.8 - Controle discreto: circuito de (a) controle digital e (b) de modulação POD-PWM com tempo-morto.

A robustez e precisão do observador de estado projetado são mostradas na Figura 7.10. Seis condições de operação são apresentadas: referência de corrente triangular com 60 Hz e 660 Hz, isto é, $h = 1$ e $h = 11$, para três diferentes indutâncias EST $L_a = [1, 500, 3000] \mu\text{H}$. O sinal de referência triangular apresenta um espectro harmônico rico, por isso foi usado para esta análise.

O pico da referência de corrente é variado de acordo com a consideração dos efeitos de saturação apresentados na seção 6.2.2.

Analisando a Figura 7.10 vê-se que o desempenho do controle é aceitável para os casos onde $h = 1$ e $L_a = [1, 500] \mu\text{H}$. O desempenho do controle é pobre com $L_a = 3000 \mu\text{H}$ e $h = 11$. Entretanto a estimação da corrente EST é adequada mesmo neste caso.

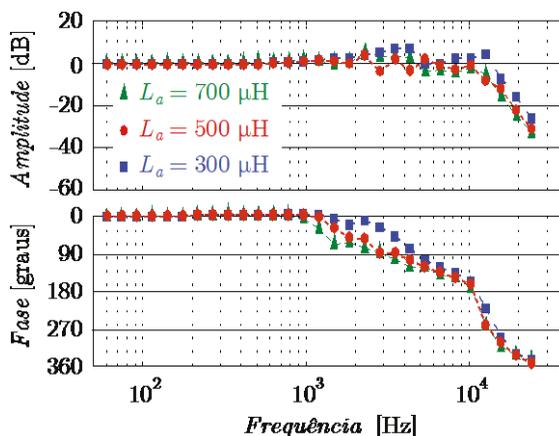


Figura 7.9 – Diagrama de Bode de malha fechada do sistema completo controlado digitalmente, incluindo o circuito de potência e a estrutura completa de controle, com os atrasos e erros de quantização inerentes, considerando a dupla atualização do PWM. Parâmetros do circuito: $E=400$ V $L_A=420$ μ H ;

$L_a=300; 500; 700$ μ H; $C_a=C_A=1$ μ F; $R_A=33$ Ω . É importante citar que as amplitudes de referência foram reduzidas linearmente com o aumento das frequências harmônicas, evitando a saturação do controlador conforme analisado na seção 6.2.3, iniciando em 15 A de pico com 60 Hz e chegando a 1 A de pico para 30 kHz .

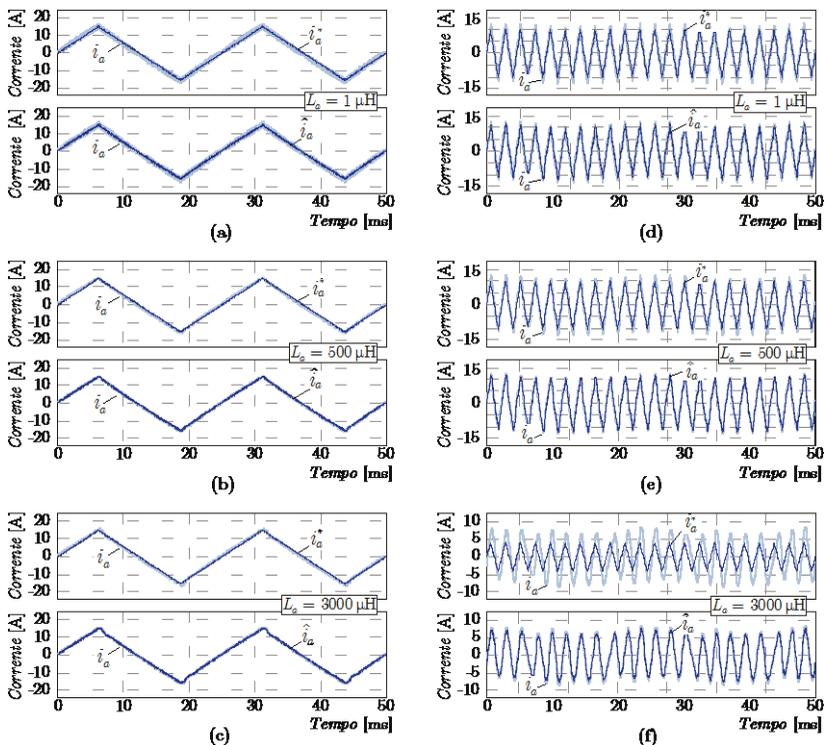


Figura 7.10 – Resultados de simulação do sistema completo controlado digitalmente, sendo \hat{i}_a^* as referências de corrente triangulares, \hat{i}_a as correntes estimadas do EST e i_a as correntes controladas do EST, sob as seguintes condições: (a), (b) e (c) com $f_o = 60$ Hz e (d), (e) e (f) com $f_o = 660$ Hz, para três diferentes indutâncias EST: (a) e (d) $L_a = 1 \mu\text{H}$; (b) e (e) $L_a = 500 \mu\text{H}$; e (c) e (f) $L_a = 3000 \mu\text{H}$.

Parâmetros do circuito: $E = 400$ V; $L_A = 420 \mu\text{H}$;

$L_a = (1, 500, 3000) \mu\text{H}$; $C_a = C_A = 1 \mu\text{F}$; $R_A = 33 \Omega$.

7.5 RESULTADOS EXPERIMENTAIS OBTIDOS

Os parâmetros finais usados para os testes experimentais são dados na Tabela 7.2. Foram usadas duas fontes de alimentação CC em série para formar o barramento com ponto médio e uma fonte CA trifásica programável (SUPPLIER INDUSTRIA E COMÉRCIO DE

ELETRÔNICOS, 2013) associada a indutores de ferro-silício de 404 μH para emular o equipamento sob teste (EST).

Tabela 7.2 – Parâmetros finais usados nos experimentos.

Parâmetros	Especificações
v_a	Fonte CA trifásica programável
L_a (EST)	Indutor de ferro-silício com 404 μH
L_A	Indutor de ferrite com 420 μH
C_a, C_A	Capacitores de filme com 1 μF
R_A	Resistor de fio com 33 Ω
E	Duas fontes CC em série com total de 400 V
f_c	Frequência de comutação de 66 kHz
f_a	Frequência de amostragem de 132 kHz

Um *Phase-Locked-Loop* (PLL) baseado na Teoria PQ (ROLIM et al., 2006) foi empregado nos terminais do conversor para obter o sinal de sincronização da tensão $v_{C,a}$. O PLL foi projetado com uma largura de banda de 12 Hz com 55° de margem de fase.

A Figura 7.11 mostra respostas experimentais para degraus de referência da corrente, para tensão senoidal da fonte trifásica e referência senoidal de corrente em fase com a tensão. A Figura 7.11(a) mostra um degrau da corrente de pico de 4 para 8 Ampéres, enquanto que a Figura 7.11(b) mostra o degrau oposto, de 8 para 4 Ampéres. Pode ser observada uma rápida resposta dinâmica, com sobre-sinal de aproximadamente 30%.

A Figura 7.12(a) mostra a CEA-CA operando como um gerador, ou seja, operação como inversor. A tensão v_a foi propositalmente programada para fornecer 5% de quinta harmônica, fazendo com que a DHT da tensão ficasse em torno de 4,8%, medida até a 40ª harmônica, conforme a Figura 7.12(b). A referência da CEA foi uma corrente senoidal pura, em fase com a fundamental da fonte de tensão CA. A DHT da corrente ficou em torno de 1,94%, enquanto que a máxima corrente de 5ª harmônica foi abaixo de 1%, conforme a Figura 7.12(c).

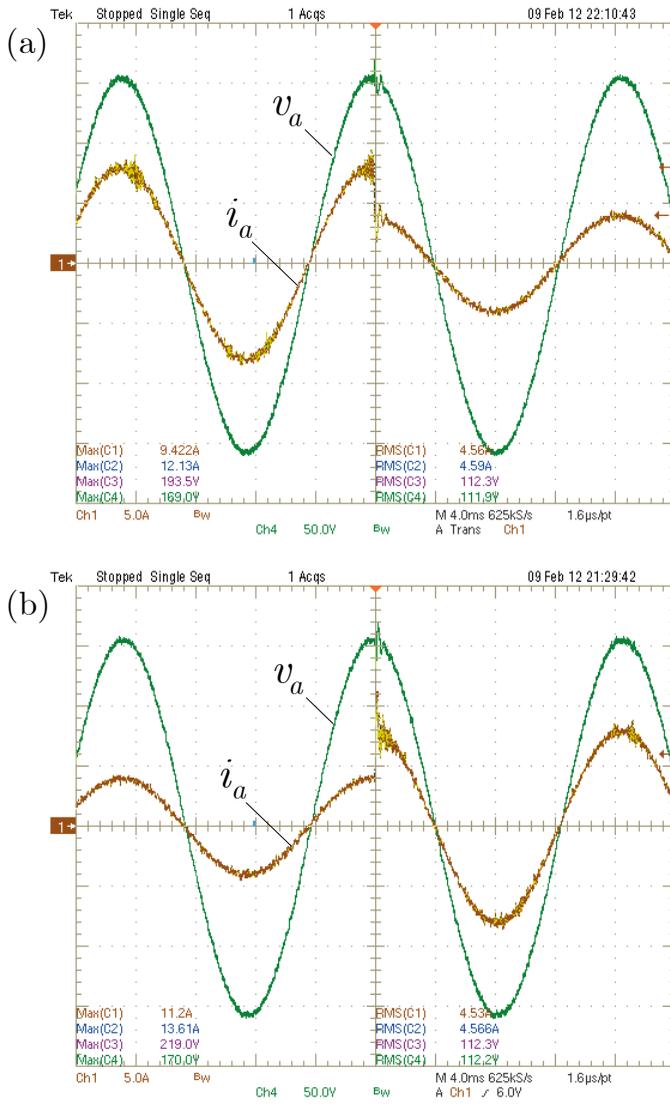


Figura 7.11 – Formas de onda experimentais mostrando a resposta dinâmica de uma CEA para degraus de referência da corrente de pico. A corrente i_a da EST é mostrada com a tensão senoidal v_a para degraus de referência da corrente de (a) 4 A para 8 A e de (b) 8 A para 4 A. Escalas: corrente i_a com 5 A/div; tensão v_a com 50 V/div.

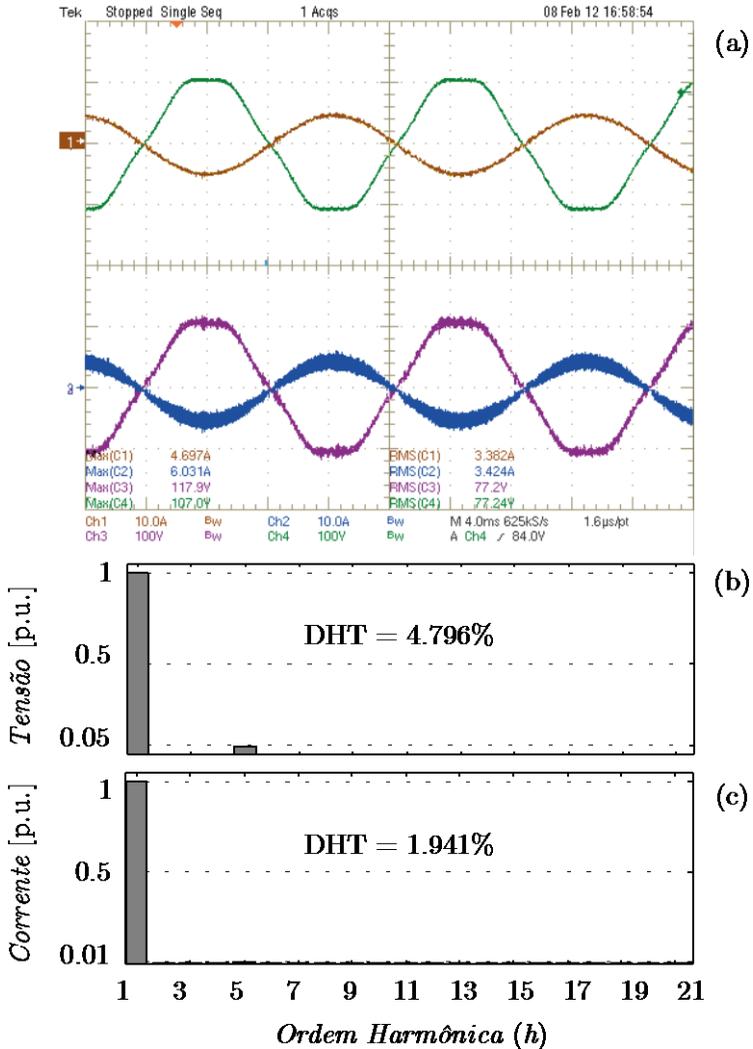


Figura 7.12 – Operação como inversor: (a) formas de onda experimentais da corrente i_a do EST, tensão v_a do EST, corrente i_A do conversor e tensão $v_{C,a}$ no capacitor de filtro; (b) Espectro e DHT da fonte de tensão AC; (c) espectro e DHT da corrente EST. Escalas: corrente i_a com 5 A/div; tensão v_a com 50 V/div.

De forma similar, a CEA foi testada operando como um retificador, drenando uma corrente senoidal pura do EST. As formas de onda medidas estão apresentadas na Figura 7.13(a). O espectro da tensão CA pode ser visto na Figura 7.13(b), que mostra 5% de 5ª harmônica, enquanto a corrente EST apresenta todas as correntes harmônicas individuais abaixo de 1% e uma DHT de aproximadamente 1,57%.

Estes resultados mostram que o esquema de controle proposto é capaz de rejeitar distúrbios do lado da alimentação CA. Esta característica pode beneficiar aplicações de testes em inversores de uso geral, sistemas retificadores e UPS.

A capacidade de controle das formas de onda da corrente da CEA-CA é exemplificada nos resultados experimentais apresentados na Figura 7.14. As formas de onda sintetizadas são drenadas da fonte CA programável que está fornecendo tensões puramente senoidais com um valor eficaz de 110 V.

Na Figura 7.14(a) é mostrado a CEA drenando uma corrente com formato triangular. As amplitudes programadas do espectro da corrente são mostradas na Figura 7.14(b), com as correspondentes amplitudes harmônicas reais drenadas. A relação ou ganho das harmônicas geradas com aquelas programadas é visto na Figura 7.14(c). A 23ª harmônica apresenta um ganho de +3 dB sobre sua referência. Uma região muito plana é observada até a 11ª harmônica da corrente.

Onze harmônicas foram programadas para emular um retificador monofásico com fator de crista de $FC \cong 3,11$, como mostrado na Figura 7.15(a) e Figura 7.15(b). O ganho calculado das harmônicas é apresentado na Figura 7.15(c).

Finalmente, o comportamento de um retificador trifásico típico, com indutor de filtragem no lado CC, é emulado pela CEA-CA. As formas de onda obtidas são mostradas na Figura 7.16(a) e as amplitudes das correntes harmônicas programadas e medidas estão apresentadas na Figura 7.16(b). A curva de ganho está na Figura 7.16(c), onde uma região plana é observada até a 21ª harmônica.

Os resultados apresentados mostram que a CEA proposta é capaz de realizar o controle de correntes harmônicas sobre uma faixa que é de grande interesse para teste de equipamentos industriais e, portanto, possibilita a construção de sistemas de teste altamente flexíveis e eficientes.

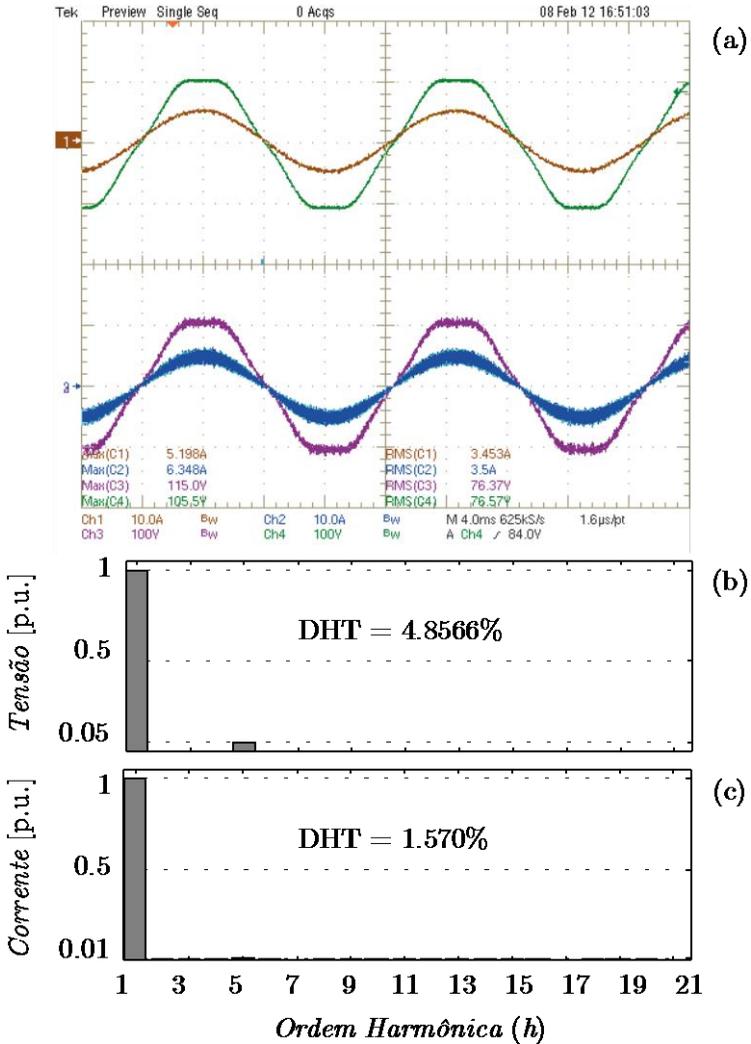


Figura 7.13 - Operação como retificador: (a) formas de onda experimentais da corrente \hat{i}_a e tensão v_a do EST, corrente \hat{i}_A do conversor e tensão $v_{C,a}$ no capacitor de filtro; (b) Espectro e DHT da fonte de tensão AC; (c) espectro e DHT da corrente EST. Escalas: corrente \hat{i}_a com 5 A/div; tensão v_a com 50 V/div.

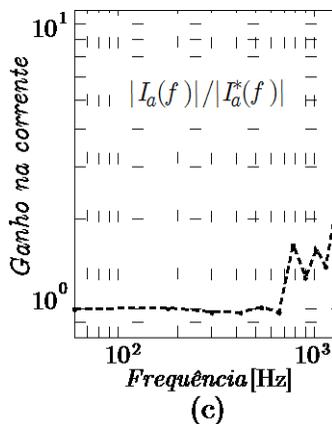
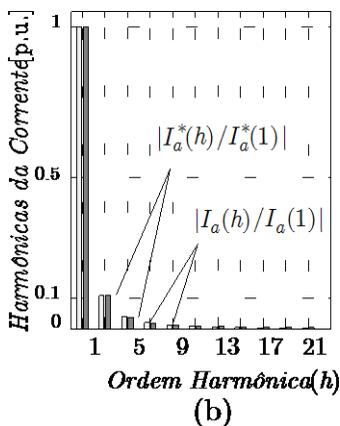
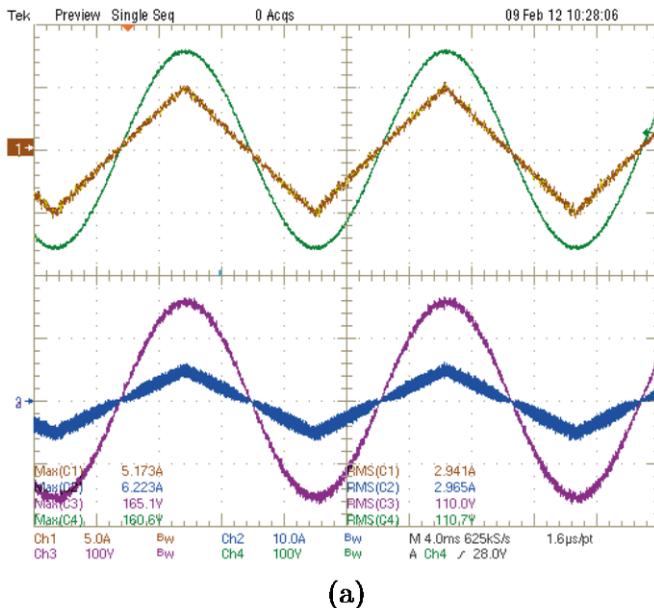
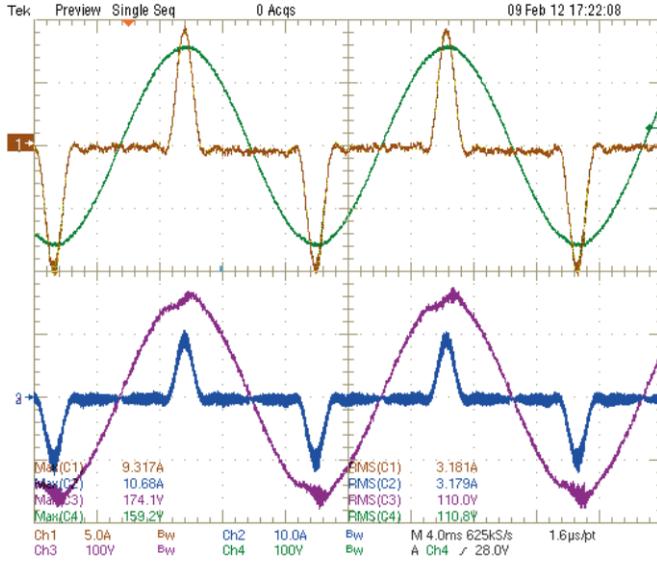
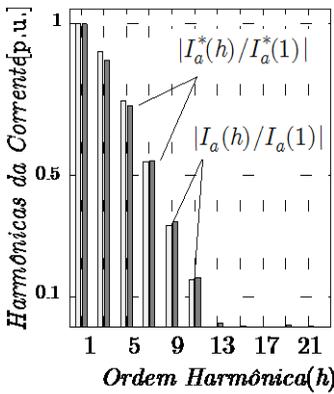


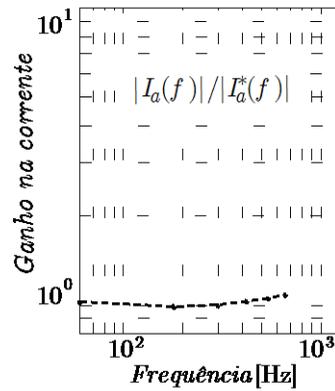
Figura 7.14 – CEA-CA operando com espectro programado da corrente para uma referência de corrente com as harmônicas de uma onda triangular: (a) forma da corrente i_a e tensão alternada v_a do EST, tensão $v_{C,a}$ no capacitor do filtro e a corrente i_A no indutor da CEA; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e i_A com 5 A/div; tensão v_a e v_A com 50 V/div.



(a)



(b)



(c)

Figura 7.15 – CEA-CA operando com espectro programado da corrente para uma referência de corrente emulando um retificador monofásico típico: (a) formas de onda no tempo para i_a , v_a , $v_{C,a}$ e i_A ; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e

i_A com 5 A/div; tensão v_a e v_A com 50 V/div.

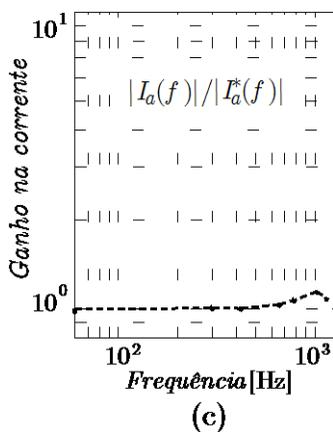
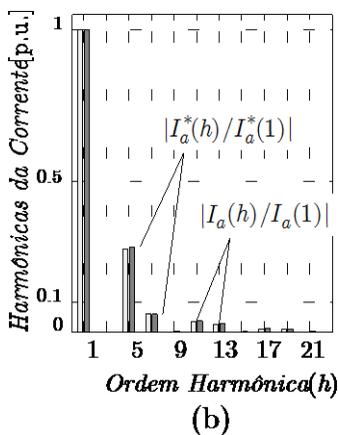
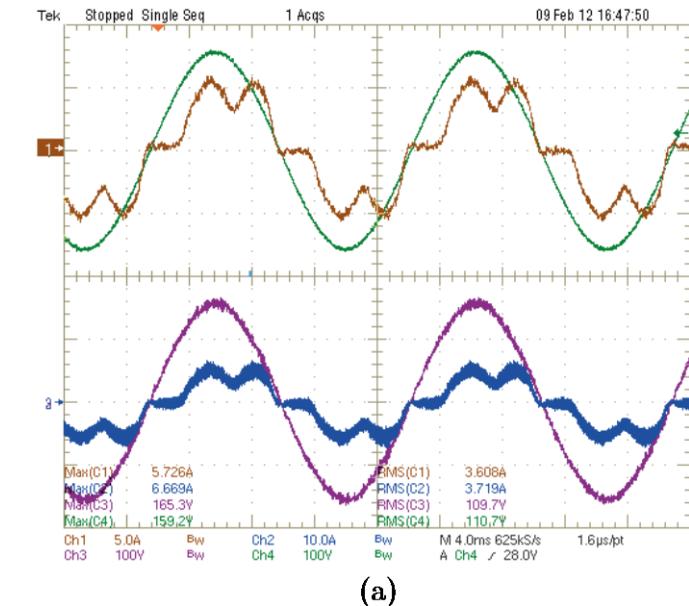


Figura 7.16 – CEA-CA operando com espectro programado da corrente para uma referência emulando um retificador trifásico típico: (a) formas de onda no tempo para i_a , v_a , $v_{C,a}$ e i_A ; (b) amplitudes harmônicas das correntes programadas e medidas; (c) ganho do espectro de corrente. Escalas: correntes i_a e i_A com 5 A/div; tensão v_a e v_A com 50 V/div.

7.6 CONCLUSÕES

Conforme discutido neste capítulo, as implementações de controladores digitais adicionam novos desafios ao projetista, devido às limitações de velocidade dos processadores atuais e aos tempos de atraso inerentes aos processos de amostragem e de atualização das razões cíclicas. Devido a estes fatores, somente foi possível manter uma largura de banda adequada, e obter resultados experimentais semelhantes aos obtidos no sistema analógico (Capítulo 6), através da redução destes tempos de atraso, com o aumento das frequências de comutação e de amostragem.

No caso do hardware desenvolvido, e apresentado neste capítulo, o fator limitante do aumento da frequência de comutação não está nos seus interruptores, que por serem de última geração apresentam baixas perdas nestas condições, mas na limitação de velocidade do processador (DSC) utilizado. Mesmo sendo o processador de mais alto desempenho da sua categoria, fabricado pela Texas Instruments, as operações necessárias para os cálculos das variáveis do elaborado sistema de controle dependem um tempo demasiado longo, não suportando a implementação do controle das três fases do conversor sem um estudo aprofundado de otimização.

Os resultados experimentais apresentados indicam que o sistema proposto foi capaz de emular cargas com conteúdo harmônico genérico, validando os estudos efetuados e alcançando os objetivos iniciais propostos.

Não foram apresentados resultados do conversor operando simultaneamente com as três fases na conexão a quatro fios (três fases e neutro), mas como os *hardwares* das fases são idênticos, permite concluir que o sistema também é capaz de operar com correntes genéricas e desequilibradas, por exemplo, operando com as correntes mostradas na Figura 7.14, Figura 7.15 e na Figura 7.16, em qualquer uma das fases.

8 CONCLUSÕES GERAIS

Neste capítulo final se pretende relacionar os estudos efetuados e avaliar os resultados alcançados em cada etapa deste trabalho. Algumas investigações que ainda não foram realizadas são sugeridas como trabalho futuro.

8.1 ANÁLISE FINAL DOS RESULTADOS

No Capítulo 1 foram apresentadas as motivações para a escolha do tema deste trabalho, os conceitos básicos que definem uma carga eletrônica ativa, suas aplicações e as contribuições obtidas no decorrer do desenvolvimento deste trabalho.

No Capítulo 2 foi apresentada uma revisão bibliográfica sobre o tema, indicando que poucos trabalhos foram encontrados sobre cargas ativas em corrente alternada e nenhum apresentou a capacidade de emular cargas genéricas. Neste capítulo foram sugeridas algumas classificações para as CEA encontradas na literatura ou em catálogos de fabricantes, agrupadas quanto às suas topologias, tipos de fonte de entrada e características de emulação de carga, indicando claramente qual delas seria tratada neste trabalho. Foram encontrados inúmeros fabricantes de CEA para corrente contínua, ao passo que poucos deles forneciam estes equipamentos para aplicações em corrente alternada.

No Capítulo 3 foram comparadas e analisadas as topologias de conversores três níveis do tipo NPC e NPCm, quanto aos seus esforços de tensão e corrente nos semicondutores. Foi constatado que o conversor NPC exige uma capacidade de corrente desigual nos seus interruptores, enquanto que o NPCm necessita de capacidades diferentes de bloqueio de tensão aplicada. Em função destes esforços e dos objetivos deste trabalho, foram ensaiados e aplicados semicondutores no estado da arte, como os recém lançados no mercado mundial, os diodos e os transistores (JFET) de Carboneto de Silício (SiC). Deste estudo verificou-se que, para as especificações deste estudo, a topologia NPCm provê alta eficiência, sendo escolhido como estágio de potência da CEA-CA.

Seguindo o trabalho, no Capítulo 4 foram calculadas as perdas totais de condução e de comutação, para cada um dos semicondutores utilizados nos dois conversores. Neste capítulo é apresentado o comportamento destas perdas em função da corrente de saída e em

função do ângulo de defasagem. O rendimento do conversor NPC variou menos do que o do NPCm, para a variação de 0 a π do ângulo da corrente, mas no conversor NPCm foi atingido um melhor rendimento em toda a faixa de operação. Com isso, foi constatado que o NPCm pode operar com uma frequência de comutação mais elevada (60kHz) do que o NPC (40kHz), para atingir o mesmo rendimento, e assim, permitindo que a indutância de entrada seja reduzida na mesma proporção (33,3%), reduzindo o seu volume. Se as indutâncias tiverem o mesmo valor o conversor escolhido operará com uma menor ondulação de corrente.

No Capítulo 5 foi apresentada uma breve revisão bibliográfica dos sistemas de controle encontrados na literatura, aplicados a carga eletrônica ativa, mostrando que poucos trabalhos são propostos com o intuito de controlar correntes não-lineares, mesmo assim com perfis pré-definidos. Ainda sobre os sistemas de controle encontrados, quase todos os trabalhos aplicam os tradicionais controladores do tipo proporcional-integral, excetuando-se dois que usam controladores por histerese e outros dois que usam controladores repetitivos. Neste capítulo foi desenvolvida a modelagem no Espaço de Estados do sistema CEA, cujo esquema de controle proposto utiliza realimentação de estados e observador para a corrente do equipamento em teste, com o objetivo de obter alto desempenho no controle de correntes com fator de crista elevado.

Diversos resultados obtidos por simulação são apresentados no Capítulo 6, dentre eles a dos esforços de corrente em cada um dos dispositivos semicondutores dos conversores NPC e NPCm, comprovando os valores obtidos matematicamente no Capítulo 0. Também são apresentados neste capítulo os resultados de simulação do conversor operando em malha fechada, inicialmente com um filtro de primeira ordem (L) e controlador PI e depois com filtro de 3ª ordem (LCL) e controlador com realimentação de estados (RE) e Observador de Estados de Luenberger (OE). Para o primeiro foram mostrados resultados de simulação com o controle de correntes com frequências múltiplas da fundamental, apresentando as dificuldades inerentes devido ao crescimento proporcional da impedância do filtro, que leva a saturação do controlador. Para o segundo controlador foram apresentados resultados de simulação mostrando o comportamento transitório a degraus positivos e negativos de referência, demonstrando uma grande capacidade de resposta dinâmica. Tensões alternadas distorcidas por componentes de 5ª harmônica foram aplicadas para

demonstrar a capacidade do sistema de controle de rejeitar esta perturbação e controlar correntes senoidais a 0 e 180° de fase. Ainda neste capítulo, correntes de formato triangular e correntes típicas de retificadores monofásicos e também trifásicos são impostas ao EST, mostrando a capacidade da CEA de emular cargas com conteúdo harmônico genérico.

No Capítulo 7 é apresentado o hardware desenvolvido para o protótipo da CEA-CA, bem como os algoritmos do programa de controle digital implementado. Uma discussão sobre os problemas ou desafios dos sistemas com controle digital, particularmente sobre os efeitos dos atrasos inerentes da amostragem e das atualizações dos sinais PWM, que refletem em perdas da banda passante do controle. Na sequência, o comportamento em frequência e frente à variações da indutância do EST são mostradas e analisadas, indicando uma ampla banda passante e uma boa robustez do sistema proposto as variações deste parâmetro. Por fim, resultados experimentais são apresentados, com o protótipo impondo correntes a uma fonte CA programável comercial. A CEA foi capaz de impor os mesmos formatos das correntes apresentadas no Capítulo 6, ou seja, correntes triangulares e correntes típicas de retificadores monofásicos e trifásicos. Além disso, apresentou uma alta dinâmica nas respostas ao degrau e ótima rejeição às deformações harmônicas da tensão senoidal do EST, em especial a 5ª harmônica, controlando correntes senoidais com baixa distorção harmônica total (DHT).

8.2 SUGESTÕES DE INVESTIGAÇÃO

Os estudos apresentados neste trabalho mostraram que o sistema proposto para a emulação de cargas genéricas atendeu os requisitos propostos previamente. Entretanto, durante o seu desenvolvimento e após alguns desafios enfrentados, foram observadas novas possibilidades de continuidade das investigações, tais como:

- Obtenção de resultados experimentais das perdas do conversor NPCm, com o intuito de validar o estudo realizado no Capítulo 4. Tais experimentos não foram realizados devido às limitações dos equipamentos disponíveis;
- Estudo de quanto os atrasos de propagação dos drivers (de 350 a 900 ns) e as suas perdas de pulsos estreitos (menores que 2 μ s) afetam o desempenho da CEA;

- Analisar os limites práticos de amplitude das tensões de entrada que não afetem significativamente o desempenho de controle. Na seção 6.2.2 é obtida uma expressão para o máximo valor teórico, em função da tensão de barramento e da corrente de pico desejada. É necessário também investigar o mínimo valor que o PLL ainda consiga operar;
- Estudo e experimentação de outras técnicas de controle, tais como controle repetitivo e controle vetorial;
- Investigar a interação entre os conversores responsáveis pela emulação de carga e o responsável pelo controle das tensões do barramento CC, quando da ocorrência de oscilações ou desequilíbrios destas tensões ou quando de variações bruscas de corrente ou emulação de correntes com alto fator de crista;
- Modelar e analisar o comportamento da CEA proposta quando aplicada a ensaios de equipamentos comutados, tais como UPS e fontes de alimentação, com diferentes parâmetros de saída (topologias dos filtros e frequência de comutação).
- Analisar e implementar a operação da CEA sob conexão a três fios, com a imposição de correntes de sequência positiva, negativa e zero.
- Analisar e implementar uma versão do controle proposto através de uma abordagem de controle multivariável para o conversor trifásico, afim de avaliar possíveis vantagens em relação ao processamento digital.

REFERÊNCIAS

ABNT. **NBR 5356 Transformador de potência: Especificação:** ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS 1993a.

_____. **NBR 5380 Transformador de potência: Método de ensaio:** ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS 1993b.

ALOLAH, A. I.; HULLEY, L. N.; SHEPHERD, W. A three-phase neutral point clamped inverter for motor control. **IEEE Transactions on Power Electronics**, v. 3, n. 4, p. 399-405, 1988.

AMETEK PROGRAMMABLE POWER, I. Programmable Power Products. San Diego - CA, 2010. Disponível em: <<http://www.programmablepower.com/>>.

AYRES, C. A.; BARBI, I. Power recycler for DC power supplies burn-in test: design and experimentation. Applied Power Electronics Conference and Exposition, 1996. APEC '96. Conference Proceedings 1996., Eleventh Annual, 1996. 3-7 Mar 1996. p.72-78 vol.1.

_____. A family of converters for UPS production burn-in energy recovery. **IEEE Transactions on Power Electronics**, v. 12, n. 4, p. 615-622, 1997.

BAKER, R. H. **Switching circuit:** Exxon Research & Engineering Company. Patent U.S. 4,210,826 1980.

_____. **Bridge converter circuit.** Patent U.S. 4,270,163 1981.

BAUMANN, M.; DROFENIK, U.; KOLAR, J. W. New wide input voltage range three-phase unity power factor rectifier formed by integration of a three-switch buck-derived front-end and a DC/DC boost converter output stage. **International Telecommunications Energy Conference**, p. 461-470, 2000.

BAUMHOFER, T.; WAAG, W.; SAUER, D. U. Specialized battery emulator for automotive electrical systems. Vehicle Power and

Propulsion Conference (VPPC), 2010 IEEE, 2010. 1-3 Sept. 2010. p.1-4.

BHAGWAT, P. M.; STEFANOVIC, V. R. Generalized Structure of a Multilevel PWM Inverter. **IEEE Transactions on Industry Applications**, v. IA-19, n. 6, p. 1057-1069, 1983.

BLASKO, V.; KAURA, V. A novel control to actively damp resonance in input LC filter of a three-phase voltage source converter. **IEEE Transactions on Industry Applications**, v. 33, n. 2, p. 542-550, 1997.

BOJRUP, M. **Advanced Control of Active Filters in a Battery Charger Application**. 1999. 124 Ph.D. Dissertation (Ph.D.). Department of Industrial Electrical Engineering and Automation, Lund Institute of Technology (LTH), Lund.

BOYD, S. et al. **Linear Matrix Inequalities in System and Control Theory**. SIAM Book, 1994.

CACAU, R. G. A. et al. Five-level T-type inverter based on multi-state switching cell. Industry Applications (INDUSCON), 2012 10th IEEE/IAS International Conference on, 2012. 5-7 Nov. 2012. p.1-8.

CASANELLAS, F. Losses in PWM inverters using IGBTs. **IEE Proceedings - Electric Power Applications**, v. 141, n. 5, p. 235-239, 1994.

CHANG, M.-Y. et al. Design and implementation of a real-time lossless dynamic electronic load simulator. **IEEE Power Electronics Specialists Conference (PESC 97)**, v. 1, p. 734 -739 vol.1, jun 1997.

CHENGZHI, W. et al. Research on the power electronic load based on repetitive controller. 23th ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION - APEC 2008, 2008. Austin, USA. 24-28 Feb. p.1735-1740.

CHROMA SYSTEMS SOLUTIONS, I. Power Test Instruments & Systems. Lake Forest, CA 2010. Disponível em: <<http://www.chromausa.com/>>.

CHU, C. L.; CHEN, J. F. Self-load bank for UPS testing by circulating current method. **IEE Proceedings - Electric Power Applications**, v. 141, n. 4, p. 191-196, 1994.

COUTINHO, D. F. et al. Robust Observer Design for a Class of Nonlinear Systems. **44th IEEE Conference on Decision and Control and European Control Conference (CDC-ECC '05)**, p. 2640 - 2645, dec. 2005.

COUTINHO, D. F.; WOUWER, A. **A Robust H-[infinity] Quasi-LPV Approach for Designing Nonlinear Observers**. Recent Advances in Optimization and its Applications in Engineering: Springer Berlin Heidelberg; 21-30 p. 2010.

DAHONO, P. A. A control method to damp oscillation in the input LC filter. Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual, 2002. 2002. p.1630-1635.

DANNEHL, J.; WESSELS, C.; FUCHS, F. W. Limitations of Voltage-Oriented PI Current Control of Grid-Connected PWM Rectifiers With LCL Filters. **IEEE Transactions on Industrial Electronics**, v. 56, n. 2, p. 380-388, 2009.

DANTAS, J. L. **Reciclador de energia para testes de burn-in em fontes cc para telecomunicações**. 2006. 100 Dissertação (Mestrado em Engenharia Elétrica). Departamento de Engenharia Elétrica, Universidade Federal do Ceará, Fortaleza - CE.

DROFENIK, U.; KOLAR, J. W. A General Scheme for Calculating Switching- and Conduction-Losses of Power Semiconductors in Numerical Circuit Simulations of Power Electronic Systems. THE 7th INTERNATIONAL POWER ENGINEERING CONFERENCE - IPEC 2005, 2005. Singapore. Nov.

ERIC, W.; LEHN, P. W. Digital Current Control of a Voltage Source Converter With Active Damping of LCL Resonance. **IEEE Transactions on Power Electronics**, v. 21, n. 5, p. 1364-1373, 2006.

ERICKSON, R. W. Optimal single resistors damping of input filters. **IEEE Applied Power Electronics Conference and Exposition (APEC'99)**, v. 2, p. 1073-1079 vol.2, 1999.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2nd. Norwell, Mass., USA: Kluwer Academic, 2001.

ESTEVE, V. et al. Novel Test Bed for Induction Heating Power Supplies. 37th IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE - PESC '06, 2006. Jeju, South Korea. 18-22 June. p.1-3.

FALK, A. et al. **Three-Phase Inverter**: SMA Solar Technology AG. Patent Application U.S. 12/322,897 2009.

FAR, Z. D.; RADAN, A.; FAR, M. D. Introduction and evaluation of novel multi-level carrier-based PWM strategies using a generalized algorithm. EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS - EPE2007, 2007. Aalborg, Denmark. 2-5 Sept. p.1-10.

FRANKLIN, G. F.; POWELL, J. D.; EMANI-NAEMI, A. **Feedback Control of Dynamic Systems**. New Jersey (USA): Prentice Hall, 2002.

FRANKLIN, G. F.; POWELL, J. D.; WORKMAN, M. **Digital Control of Dynamic Systems**. Half Moon Bay, CA (USA): Ellis-Kagle Press, 1998.

GABE, I. J.; MONTAGNER, V. F.; PINHEIRO, H. Design and Implementation of a Robust Current Controller for VSI Connected to the Grid Through an LCL Filter. **IEEE Transactions on Power Electronics**, v. 24, n. 6, p. 1444-1452, 2009.

GOLLENTZ, B. M.; GUENEGUES, V. **Three-Level Inverter**: Convertteam Technology Ltd. Patent Application U.S. 12/496,182 2009.

GUAN-CHYUN, H.; JUNG-CHIEN, L. Design and implementation of an AC active load simulator circuit. **IEEE Transactions on Aerospace and Electronic Systems**, v. 29, n. 1, p. 157-165, 1993.

GUANGHAI, G. et al. Comparative evaluation of three-phase high-power-factor AC-DC converter concepts for application in future More Electric Aircraft. **IEEE Transactions on Industrial Electronics**, v. 52, n. 3, p. 727-737, 2005.

GUOQIAO, S. et al. A New Feedback Method for PR Current Control of LCL-Filter-Based Grid-Connected Inverter. **IEEE Transactions on Industrial Electronics**, v. 57, n. 6, p. 2033-2041, 2010.

GUPTA, S.; RANGASWAMY, V.; RUTH, R. Load bank elimination for UPS testing. Industry Applications Society Annual Meeting, 1990., Conference Record of the 1990 IEEE, 1990. 7-12 Oct 1990. p.1040-1043 vol.2.

HEERDT, J. A. et al. Control Strategy for Current Harmonic Programmed AC Active Electronic Power Loads. **IEEE Transactions on Industrial Electronics**, v. 61, n. 8, p. 3810-3822, 2013.

_____. Generic Generator of Three-Phase Periodic Signals for Application in AC Power Sources. 9th BRAZILIAN POWER ELECTRONICS CONFERENCE - COBEP 2007, 2007. Blumenau, Brasil. Setembro. p.1060-1065.

HEERDT, J. A.; HELDWEIN, M. L.; MUSSA, S. A. Semiconductors Current Efforts and Losses Evaluation for Single-Phase Three-Level Regenerative PWM Rectifiers. IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS - ISIE2010, 2010. Bari, Italy. 4-7 July.

HEERDT, J. A.; MUSSA, S. A.; HELDWEIN, M. L. Semiconductors current efforts and losses evaluation for single-phase three-level regenerative PWM rectifiers. **IEEE International Symposium on Industrial Electronics (ISIE 2010)**, p. 1046 -1051, July 2010.

HELDWEIN, M. L.; KOLAR, J. W. Impact of EMC Filters on the Power Density of Modern Three-Phase PWM Converters. **IEEE Transactions on Power Electronics**, v. 24, n. 6, p. 1577-1588, 2009.

HOLMES, G.; LIPO, T. **Pulse width modulation for power converters: principles and practice**. Wiley-IEEE Press, 2003.

HOLTZ, J. Selbstgeführte Wechselrichter mit treppenförmiger Ausgangsspannung für grosse Leistung und hoh Frequenz. **Siemens Forschungs- und Entwicklungs-Berichte**, v. 6, n. 3, p. 164-171, 1977.

IEEE. IEEE Recommended Practice for Electric Power Distribution for Industrial Plants. **IEEE Std 141-1993**, p. I, 1994.

_____. IEEE Recommended Practice for Establishing Transformer Capability When Supplying Nonsinusoidal Load Currents. **IEEE Std C57.110-1998**, 1998.

JIAN-FENG, Z.; SHI-FENG, P.; XUN, W. High Power Energy Feedback AC Electronic Load and its Application in Power System Dynamic Physical Simulation. IEEE INDUSTRY APPLICATIONS CONFERENCE, 42nd IAS ANNUAL MEETING, 2007. New Orleans, USA. 23-27 Sept. . p.2303-2310.

JU-WON, B. et al. 50kVA Regenerative Active load for power test system. 12th EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, 2007. Aalborg, Denmark. 2-5 Sept. p.1-8.

KHALIL, H. K. **Nonlinear Systems**. 3rd. Upper Saddle River, NJ (USA): Prentice Hall, 2002.

KIKUSUI ELECTRONICS, C. Power Electronics Equipments. Tsuzuki-ku - Yokohama, 2010. Disponível em: < <http://www.kikusui.co.jp> >.

KOLAR, J. W.; ERTL, H. Status of the techniques of three-phase rectifier systems with low effects on the mains. THE 21st INTERNATIONAL TELECOMMUNICATION ENERGY CONFERENCE - INTELEC '99, 1999. Copenhagen, Dinamarca. Jun. p.16.

KOLAR, J. W.; ZACH, F. C. A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules. **IEEE Transactions on Industrial Electronics**, v. 44, n. 4, p. 456-467, 1997.

LEUENBERGER, D.; BIELA, J. Comparison of a soft switched TCM T-Type inverter to hard switched inverters for a 3 phase PV grid interface. 15th INTERNATIONAL POWER ELECTRONICS AND MOTION CONTROL CONFERENCE - EPE/PEMC, 2012. Novi Sad. 4-6 Sept. 2012. p.LS1d.1-1-LS1d.1-8.

LIN, B. R.; WEI, T. C. Unidirectional three-phase rectifier with high power factor. **IEE Proceedings - Electric Power Applications**, v. 151, n. 2, p. 215-222, 2004.

LIN, B. R.; YANG, T. Y. Three-phase high power factor AC/DC converter. **IEE Proceedings - Electric Power Applications**, v. 152, n. 3, p. 485-493, 2005.

LINDGREN, M. **Modeling and Control of Voltage Source Converters Connected to the Grid**. 1998. 158 Ph.D. Dissertation (Ph.D.). Department of Electric Power Engineering, Chalmers University of Technology, Göteborg, Sweden.

LISERRE, M.; AQUILA, A. D.; BLAABJERG, F. Genetic algorithm-based design of the active damping for an LCL-filter three-phase active rectifier. **IEEE Transactions on Power Electronics**, v. 19, n. 1, p. 76-86, 2004.

LISERRE, M.; BLAABJERG, F.; HANSEN, S. Design and control of an LCL-filter-based three-phase active rectifier. **IEEE Transactions on Industry Applications**, v. 41, n. 5, p. 1281 - 1291, sept.-oct. 2005.

MARIETHOZ, S.; MORARI, M. Explicit Model-Predictive Control of a PWM Inverter With an LCL Filter. **IEEE Transactions on Industrial Electronics**, v. 56, n. 2, p. 389-399, 2009.

MASSING, J. R. et al. Adaptive Current Control for Grid-Connected Converters With LCL Filter. **IEEE Transactions on Industrial Electronics**, v. 59, n. 12, p. 4681 -4693, dec. 2012.

MENG-YUEH, C. et al. Design and implementation of a real-time lossless dynamic electronic load simulator. 28th ANNUAL IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE - PESC '97, 1997. St. Louis, USA. 22-27 Jun. p.734-739.

MEYNARD, T. A. et al. Multicell converters: derived topologies. **IEEE Transactions on Industrial Electronics**, v. 49, n. 5, p. 978-987, 2002.

MEZAROBA, M. et al. Fonte de Alimentação CA Monofásica com Adição de Harmônicos. **Eletrônica de Potência - SOBRAEP**, v. 12, p. 121-128, Julho 2007.

MIDDLEBROOK, R. D. Input Filter Considerations in Design and Application of Switching Regulators. **IEEE Industry Applications Society Annual Meeting**, p. 366-382, 1976.

MING-TSUNG, T.; TSAI, C. Energy recycling for electrical AC power source burn-in test. **IEEE Transactions on Industrial Electronics**, v. 47, n. 4, p. 974-976, 2000.

NABAE, A. et al. A novel inverter with sinusoidal voltage and current output. Industry Applications Society Annual Meeting, 1992., Conference Record of the 1992 IEEE, 1992. 4-9 Oct 1992. p.867-871 vol.1.

NABAE, A.; NAKANO, H.; OKAMURA, Y. A novel control strategy of the inverter with sinusoidal voltage and current outputs. Power Electronics Specialists Conference, PESC '94 Record., 25th Annual IEEE, 1994. 20-25 Jun 1994. p.154-159 vol.1.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications**, v. IA-17, n. 5, p. 518-523, 1981.

NH RESEARCH, I. Programmable AC & DC Electronic Loads. IRVINE, CA, 2010. Disponível em: < <http://www.nhresearch.com> >.

NUSSBAUMER, T.; KOLAR, J. W. Comparison of 3-Phase Wide Output Voltage Range PWM Rectifiers. **IEEE Transactions on Industrial Electronics**, v. 54, n. 6, p. 3422-3425, 2007.

OGASAWARA, S.; AKAGI, H. Modeling and damping of high-frequency leakage currents in PWM inverter-fed AC motor drive systems. **IEEE Transactions on Industry Applications**, v. 32, n. 5, p. 1105-1114, 1996.

OGUCHI, K.; MAKI, I. A multilevel-voltage source rectifier with a three-phase diode bridge circuit as a main power circuit. **IEEE Transactions on Industry Applications**, v. 30, n. 2, p. 413-422, 1994.

ORTMANN, M. S. **Filtro Ativo Trifásico com Controle Vetorial Utilizando DSP: Projeto e Implementação**. 2008. 207 Dissertação (Mestrado em Engenharia Elétrica). Departamento de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis - SC.

_____. **Retificadores Multiníveis PWM Unidirecionais de Alto Fator de Potência com Célula de Comutação de Múltiplos Estados**. 2012. Tese (Doutorado em Engenharia Elétrica). EEL, Universidade Federal de Santa Catarina, Florianópolis.

RAO, Y. S.; CHANDORKAR, M. Electrical load emulation using power electronic converters. **IEEE REGION 10 CONFERENCE - TENCON 2008**, 2008. Hyderabad, India. 19-21 Nov. p.1-6.

RECH, C. **Análise, Projeto e Desenvolvimento de Sistemas Multiníveis Híbridos**. 2005. 279 Tese (Doutorado em Engenharia Elétrica). Departamento de Engenharia Elétrica, Universidade Federal de Santa Maria, Santa Maria - RS.

RODRIGUEZ, P. et al. Multilevel-Clamped Multilevel Converters (MLC2). **IEEE Transactions on Power Electronics**, v. 27, p. 1055-1060, 2012.

ROLIM, L. G. B.; DA COSTA, D. R.; AREDES, M. Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory. **IEEE Transactions on Industrial Electronics**, v. 53, n. 6, p. 1919-1926, 2006.

SALMON, J. C. 3-phase PWM boost rectifier circuit topologies using 2-level and 3-level asymmetrical half-bridges. **10th ANNUAL APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION - APEC '95**, 1995. Dallas, USA. 0, 5-9 Mar 1995. p.842-848.

SCHWEIZER, M.; KOLAR, J. W. High efficiency drive system with 3-level T-type inverter. **14th EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS - EPE 2011**, 2011. Birmingham. Aug. 30 2011-Sept. 1 2011. p.1-10.

SHE, X. et al. AC electronic load and its application in power system simulation. **3rd IEEE CONFERENCE ON INDUSTRIAL ELECTRO-**

NICS AND APPLICATIONS - ICIEA 2008, 2008. Singapore. 3-5 June. p.1685-1690.

SINGH, B. et al. A review of three-phase improved power quality AC-DC converters. **IEEE Transactions on Industrial Electronics**, v. 51, n. 3, p. 641-660, 2004.

SOUZA, F. P. D. **Correção do Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos**. 2000. 210 Doutorado (Doutorado em Engenharia Elétrica). Departamento de Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis - SC.

SUPPLIER INDUSTRIA E COMÉRCIO DE ELETROELETRÔNICOS, L. Three-Phase AC Programmable Power Supplies. 2013. Disponível em: < <http://www.supplier.ind.br/index.php?site=produtos> >.

TEICHMANN, R.; BERNET, S. A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications. **IEEE Transactions on Industry Applications**, v. 41, n. 3, p. 855-865, 2005.

THIAUX, Y. et al. Single Phase AC Power Load Profile Emulator. INTERNATIONAL CONFERENCE ON RENEWABLE ENERGY AND POWER QUALITY - ICREPQ'08, 2008. Santander - Spain. p.5.

TOH, K. C.; TODD, M. J.; TÛTÛNCÛ, R. H. SDPT3 — A Matlab software package for semidefinite programming, Version 1.3. **Optimization Methods and Software**, v. 11, n. 1-4, p. 545-581, 1999.

TROVÃO, J. P.; PEREIRINHA, P.; JORGE, H. Analysis of Harmonic Distortion in Building Electrical Installation with Computer Devices. INTERNATIONAL CONFERENCE ON RENEWABLE ENERGY AND POWER QUALITY - ICREPQ'07, 2007. Sevilla - Spain. p.7.

TSAL, M. T. Comparative investigation of the energy recycler for power electronics burn-in test. **IEE Proceedings - Electric Power Applications**, v. 147, n. 3, p. 192-198, 2000.

TWINING, E.; HOLMES, D. G. Grid current regulation of a three-phase voltage source inverter with an LCL input filter. **IEEE**

Transactions on Power Electronics, v. 18, n. 3, p. 888 - 895, may 2003.

VAZQUEZ, R. et al. Implementation of a loss-free programmable AC load. 24th ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY - IECON '98, 1998. Aachen, Alemanha. 31 Aug - 4 Sep. p.630-635.

VLATKOVIC, V.; BOROJEVIC, D.; LEE, F. C. Input filter design for power factor correction circuits. **IEEE Transactions on Power Electronics**, v. 11, n. 1, p. 199-205, 1996.

XIANG, H. et al. A Sliding-Mode Controller With Multiresonant Sliding Surface for Single-Phase Grid-Connected VSI With an LCL Filter. **IEEE Transactions on Power Electronics**, v. 28, n. 5, p. 2259-2268,

ZHANG, R.; CHEN, J. Repetitive control algorithms for a real-time dynamic electronic load simulator. 21st ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC '06), 2006. Dallas, USA. 19-23 March. p.919-922.

ZHAO, Y.; LI, Y.; LIPO, T. A. Force commutated three level boost type rectifier. IEEE INDUSTRY APPLICATIONS CONFERENCE - IAS ANNUAL MEETING, 1993. Toronto, Canada. 2-8 Oct 1993. p.771-777.

ZIMMERMANN JR., C. **Regenerador de energia com elevado fator de potência para o teste de burn-in de reatores eletrônicos de 250W**. 2004. 146 Dissertação (Mestrado em Engenharia Elétrica). Universidade Federal de Santa Catarina, Florianópolis.

APÊNDICE A - PROJETO DO CONVERSOR NPC_m

A. PROJETO DO CONVERSOR NPC_m

O projeto completo do conversor NPC_m envolve a definição dos circuitos de comando, medição e proteção, os cálculos para definição de componentes diversos e a especificação comercial destes componentes a serem usados.

Devido às características desejadas para o conversor, de alto rendimento e alta densidade de potência, as quais levaram a parâmetros de projeto como alta frequência e reduzidos tempos de comutação, os seguintes critérios foram adotados para o projeto:

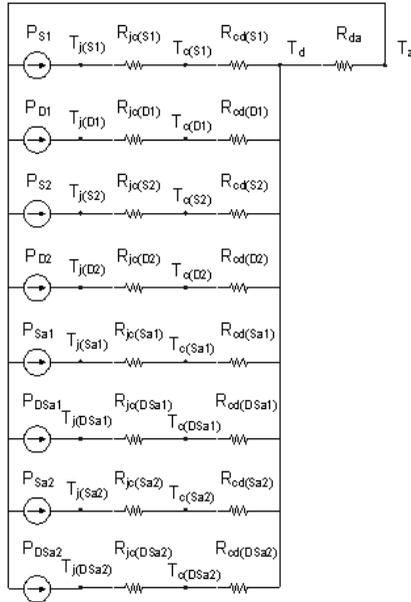
- Minimizar o volume dos indutores, operando com frequência de comutação de no mínimo 40 kHz.
- Minimizar o volume dos dissipadores, reduzindo ao máximo os tempos de comutação e utilizando interruptores de baixas perdas.
- Minimizar os efeitos de interferência eletromagnética (EMC), devido a frequência e aos tempos de comutação, projetando um layout com múltiplas camadas (quatro) e usando componentes de montagem superficial (SMD).
- Minimizar a área da placa de circuito impresso, distribuindo os componentes nas duas camadas externas.

A seguir são apresentados os projetos de cada uma das partes que compõem o conversor NPC_m.

A.1. PROJETO DE DISSIPACÃO TÉRMICA DOS INTERRUPTORES

De posse dos valores de potência dissipada por cada componente semicondutor, para os diferentes valores de defasagem da corrente, é possível determinar qual é o mínimo valor necessário de resistência térmica do dissipador para que nenhum componente tenha seu limite de temperatura interna de junção ultrapassado.

Considerando um único dissipador por fase, teremos oito semicondutores, quatro diodos e quatro transistores, transferindo calor. Cada semicondutor transferirá diferentes valores de potência de perdas para o dissipador, através das respectivas resistências térmicas junção-cápsula e cápsula-dissipador, conforme é mostrado na Figura A.1.



FiguraA.1– Circuito elétrico equivalente, por fase, da dissipação térmica dos semicondutores para o dissipador

Como as resistências térmicas junção-cápsula (R_{jc}) dos semicondutores podem ser obtidas nos catálogos dos fabricantes, então, utilizando-se como isolante elétrico dos encapsulamentos tipo TO247 um material cerâmico, com resistência térmica cápsula-dissipador (R_{cd}) conhecida, e atribuindo a temperatura ambiente máxima (T_a), é possível calcular as temperaturas das cápsulas (T_c) e das junções semicondutoras (T_j) para o valor da resistência térmica dissipador-ambiente (R_{da}) do dissipador escolhido.

A Tabela A.1 apresenta os resultados obtidos no cálculo das temperaturas citadas, para três diferentes ângulos de defasagem da corrente, sendo utilizados os dados de catálogo abaixo:

- Transistores SiC JFET ($S_{p/n}$): $R_{jc} = 0,6 \text{ } ^\circ\text{C/W}$; $T_{j,\text{nom}}=125 \text{ } ^\circ\text{C}$; $T_{j,\text{max}}=175 \text{ } ^\circ\text{C}$;

- Transistores Si IGBT ($S_{01/02}$): $R_{jc} = 0,64 \text{ } ^\circ\text{C/W}$; $T_{j,nom}=150 \text{ } ^\circ\text{C}$; $T_{j,max}=150 \text{ } ^\circ\text{C}$;
- Diodos SiC Schottky ($D_{p/n}$): $R_{jc} = 0,5 \text{ } ^\circ\text{C/W}$; $T_{j,nom}=125 \text{ } ^\circ\text{C}$; $T_{j,max}=175 \text{ } ^\circ\text{C}$;
- Diodos Si Stealth[®] ($D_{01/02}$): $R_{jc} = 0,75 \text{ } ^\circ\text{C/W}$; $T_{j,nom}=125 \text{ } ^\circ\text{C}$; $T_{j,max}=175 \text{ } ^\circ\text{C}$;
- Isoladores cerâmicos: $R_{cd} = 0,5 \text{ } ^\circ\text{C/W}$;
- Dissipador Fischer Elektr. LAM4-125mM12V: $R_{da} = 0,7 \text{ } ^\circ\text{C/W}$;
- Temperatura ambiente considerada: $T_a = 40 \text{ } ^\circ\text{C}$

Tabela A.1 - Temperaturas de junção, cápsula e dissipador para diferentes ângulos de defasagem da corrente.

	$\theta = 0 \text{ rad}$			$\theta = \pi/2 \text{ rad}$			$\theta = \pi \text{ rad}$		
	$T_d = 77,6 \text{ } ^\circ\text{C}$			$T_d = 77,3 \text{ } ^\circ\text{C}$			$T_d = 74,3 \text{ } ^\circ\text{C}$		
	P_{dis}	T_j	T_c	P_{dis}	T_j	T_c	P_{dis}	T_j	T_c
	W	$^\circ\text{C}$	$^\circ\text{C}$	W	$^\circ\text{C}$	$^\circ\text{C}$	W	$^\circ\text{C}$	$^\circ\text{C}$
$S_{p/n}$	19,4	98,9	87,3	6,9	84,9	80,7	0,0	74,3	74,3
$S_{01/02}$	4,0	82,1	79,6	11,8	90,7	83,2	14,1	90,4	81,4
$D_{p/n}$	0,0	77,6	77,6	1,9	79,2	78,2	6,9	81,2	77,8
$D_{01/02}$	3,5	82,0	79,3	6,0	84,8	80,3	3,5	78,7	76,1

Como pode ser observado, em todos os casos calculados as temperaturas de junção (T_j) são menores que $100 \text{ } ^\circ\text{C}$, ficando longe das temperaturas máximas de junção ($T_{j,max}$) permitidas para os componentes, que é de $150 \text{ } ^\circ\text{C}$ para os IGBT e $175 \text{ } ^\circ\text{C}$ para os demais semicondutores.

A.2. PROJETO DO INDUTOR DE ENTRADA

Para o cálculo do indutor *boost* serão considerados os seguintes parâmetros:

Tabela A.2 - Parâmetros de projeto da carga eletrônica ativa.

Potência Aparente por Fase	$S_A = 3,5 \text{ kVA}$
Tensão Eficaz Fundamental de Fase no ponto A	$V_{A1,rms} = 220 \text{ V}$
Tensão mínima de entrada em 85% da nominal	$V_{in,min} = 85\% \cdot V_{in}$
Frequência Fundamental da Tensão de Saída	$f_{A1} = 60 \text{ Hz}$
Frequência da Portadora para Modulação PWM	$f_p = 40 \text{ kHz}$
Tensão Total Nominal do Barramento CC	$E = 800 \text{ V}$
Tensão mínima de barramento CC	$E_{min} = 720 \text{ V}$
Ondulação máxima da corrente no indutor	$\Delta i_{A,max} = 20\% \cdot i_{A,pk}$

Assim, a tensão mínima de pico na entrada será:

$$V_{in,pk} = 0,85 \cdot 220 \cdot \sqrt{2} = 264,46 \text{ V} \quad (\text{A.1})$$

Para que seja mantida a potência de entrada constante a corrente de pico será alterada pelo mesmo fator:

$$I_{A,pk} = 22,5 / 0,85 = 26,47 \text{ A} \quad (\text{A.2})$$

Sendo a ondulação máxima de corrente de 20%, temos que:

$$\Delta I_A = 0,2 \cdot I_{A,pk} = 5,29 \text{ A} \quad (\text{A.3})$$

A expressão da ondulação de corrente normalizada pode ser obtida a partir de (SOUZA, 2000), para a modulação três níveis, dada por:

$$\overline{\Delta I_A}(\theta) = \frac{2 \cdot L_A \cdot \Delta I_A \cdot f_s}{E} = K_V \cdot \text{sen}(\theta) - K_V^2 \cdot \text{sen}(\theta)^2 \quad (\text{A.4})$$

Sendo:

$$K_V = \frac{V_{in, pk}}{E} = 0,367$$

E o ângulo θ definido no intervalo $0 < \theta < \pi$.

A Figura A.2 representa a expressão (A.4) para diferentes valores de K_V , variando-se o ângulo θ . Para o valor de K_V calculado acima, o máximo valor de ondulação ocorrerá em $\pi/2$, sendo igual a 0,2324.

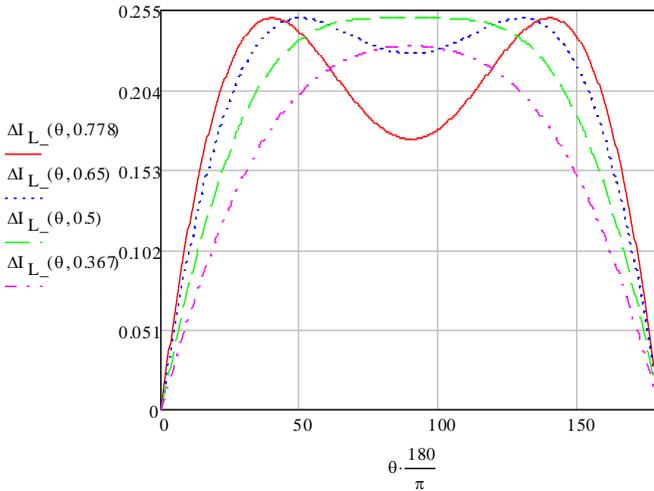


Figura A.2 – Ondulação (pico-a-pico) parametrizada da componente de alta frequência da corrente no indutor boost para um semi-ciclo da rede.

Considerando um valor de $\overline{\Delta I_A}^{Max} = 0,25$, o valor do indutor *boost* pode ser encontrado pela expressão (A.5).

$$L_A = \frac{\overline{\Delta I_A}^{Max} \cdot E}{2 \cdot \Delta I_A \cdot f_s} = 425 \mu\text{H} \quad (\text{A.5})$$

A.3. PROJETO DO FILTRO DO BARRAMENTO CC

A seguir está apresentada a planilha do Mathcad®, com o projeto dos capacitores de barramento:

ESPECIFICAÇÃO DOS CAPACITORES DE BARRAMENTO C.C. EM FUNÇÃO DAS SUAS PERDAS E DA VIDA ÚTIL

Considerando uma Carga Eletrônica Ativa (CEA), composta por um retificador trifásico de três níveis tipo NPCm e um inversor trifásico de dois níveis VSI conectados entre si (back-to-back) e a rede de energia, conforme é mostrado na Fig.1.

Muitas condições diferentes de operação foram simuladas na ferramenta PSIM para se obter aquela que apresentava o maior valor eficaz de corrente nos capacitores de barramento CC, considerando estado de regime permanente.

A condição que apresenta o maior valor eficaz de corrente é quando o retificador NPCm opera com corrente nominal em uma fase e nula nas demais, ou seja, operando somente com uma das fases, enquanto que o inversor transfere esta energia para a rede.

Esta condição foi simulada no PSIM, considerando os seguintes parâmetros:

- Corrente de pico de fase do retificador = 22,5A
- Frequência de comutação do retificador = 40kHz
- Tensão de pico de fase do transformador = 311V
- Tensão do barramento cc = 800V
- Corrente de pico de fase do inversor = 22,5/3A
- Frequência de comutação do inversor = 20kHz
- Tensão de pico de fase da rede = 311V
- Frequência da rede = 60Hz

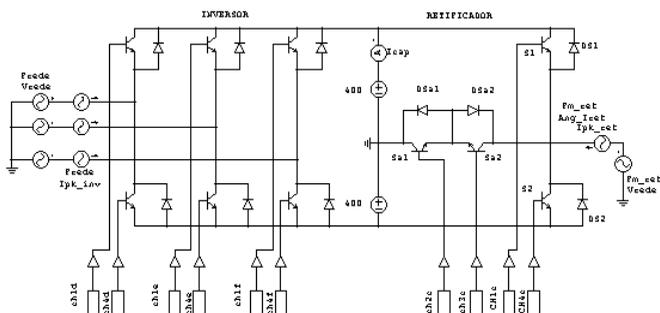


Fig.1 - Circuito de simulação no PSIM para obtenção da corrente eficaz máxima de regime permanente no capacitor do barramento CC.

A Fig.2 mostra a forma de onda da corrente do capacitor de barramento, obtida simulação.

Os pontos obtidos por simulação, para somente um período de rede, foram salvos em arquivo texto e utilizados abaixo (Tabela Mp) para o calculo das perdas no capacitor sua vida util.

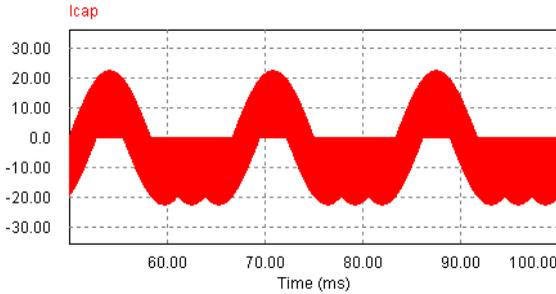


Fig.2 - Forma de onda da corrente de regime permanente no capacitor do barramento CC.

TABELA DE PONTOS DA FORMA DE ONDA DA CORRENTE

A Tabela de pontos "Mp" é a próprio arquivo ".txt" gerado pelo PSIM/Simview simulando com apenas o probe da corrente do capacitor do barramento cc.

$M_p :=$

	0	1
0	0.05	1.963·10 ⁻⁴
1	0.05	7.264·10 ⁻⁴
2	0.05	1.237·10 ⁻³
3	0.05	1.767·10 ⁻³
4	0.05	2.297·10 ⁻³
5	0.05	2.827·10 ⁻³
6	0.05	3.357·10 ⁻³
7	0.05	3.887·10 ⁻³
8	0.05	4.417·10 ⁻³
9	0.05	4.948·10 ⁻³
10	0.05	..

Frequência de amostragem:

$$f_s := \frac{1}{M_{P_{1,0}} - M_{P_{0,0}}} = 1.613 \times 10^7$$

Numero de pontos:

$$N_p := \text{rows}(M_p) = 8 \times 10^5$$

Periodo de amostragem:

$$t_s := \frac{1}{f_s}$$

Frequência da rede:

$$f := 60$$

Número de pontos por ciclo de rede: Número máximo de harmônicas:

$$N_s := \text{ceil}\left(\frac{f_s}{f}\right) = 2.68818 \times 10^5 \quad h_{\max} := 50$$

Cálculo da amplitude das harmônicas da corrente:

$AMR_h := \text{for } h \in 1..h_{\max}$

$$\left\{ \begin{array}{l} \text{REAL} \leftarrow \sum_{n=0}^{N_s-1} \left[\left(\cos\left(\frac{2\pi \cdot h \cdot n}{N_s}\right) \cdot M_{P_{n,1}} \right) \cdot \frac{2}{N_s} \right] \\ \text{IMAG} \leftarrow \sum_{n=0}^{N_s-1} \left[\left(\sin\left(\frac{2\pi \cdot h \cdot n}{N_s}\right) \cdot M_{P_{n,1}} \right) \cdot \frac{2}{N_s} \right] \\ \text{AMR}_h \leftarrow \frac{\sqrt{\text{REAL}^2 + \text{IMAG}^2}}{\sqrt{2}} \end{array} \right.$$

Amplitude da componente fundamental da corrente:

$$AMP_1 := AMP_1 = 7.922$$

A Fig.3 mostra o espectro harmônico da corrente, podendo-se escolher a forma de apresentação pelos botões abaixo:

RMS % Fundamental

Ordem h Freqüência (kHz)

$$k := \begin{cases} 1 & \text{if } op = 1 \\ \frac{1}{AMP_1} \cdot 100 & \text{otherwise} \end{cases}$$

$$k2 := \begin{cases} 1 & \text{if } op2 = 1 \\ \frac{60}{1000} & \text{otherwise} \end{cases}$$

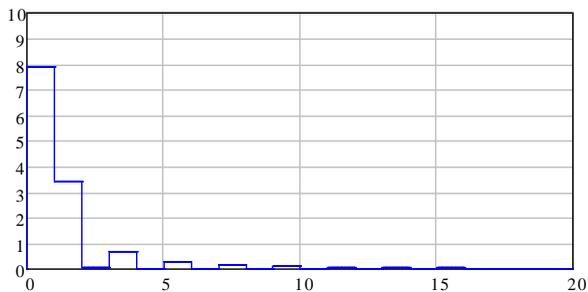
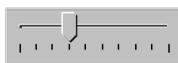


Fig.3 - Espectro harmônico da corrente no capacitor do barramento CC

Calculo das componentes em frequência:

$$N_{\text{harm}} := \text{ceil}\left(\frac{N_s}{250}\right) = 1.076 \times 10^3$$

$$i := 1..N_{\text{harm}}$$

$$\text{CORR}_c := M_p^{(i)} \cdot A$$

$$\text{HARM}_i := \sqrt{2} \cdot \text{CFFT}(\text{CORR}_c)$$

$$H_{I_i} := |\text{HARM}_{I_i}|$$

$$I_{\text{fund}} := H_{I_1} = 2.439 \times 10^{-4} \text{ A} \qquad f_{\text{fund}} := f \cdot \frac{1}{s} = 60 \frac{1}{s}$$

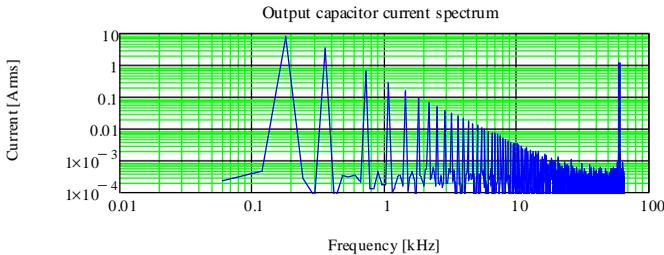


Fig.4 - Espectro harmônico da corrente no capacitor do barramento CC.

ESCOLHA DO CAPACITOR A SER UTILIZADO:

Quatro capacitores eletrolíticos diferentes foram considerados para comparação das perdas e vida útil. Em função do modelo escolhido se obtém do catálogo os parâmetros mostrados abaixo.

Em virtude de possuírem tensão nominal de 250V os dois primeiros tipos deve ser associados em paralelo e em série (2// em serie com 2//), considerando então um capacitor equivalente de 500V e com o dobro da capacidade de corrente AC máxima uma unidade (são necessários 4 capacitores em cada metade do barramento).

O dois últimos tipos de capacitores não necessitam de associação, por possuírem tensão nominal de 500V e 450V, respectivamente (é necessário 1 capacitor em cada metade do barramento).

$\begin{pmatrix} \text{Capac_tipo} \\ C_R \\ \text{ESRmax} \\ V_R \end{pmatrix} :=$	EPCOS B43501-C2108-M	$\begin{aligned} C_R &:= C_R \mu\text{F} \\ \text{ESRmax} &:= \text{ESRmax} \Omega \\ V_R &:= V_R \cdot V \\ \text{Capac_tipo} &:= 1 \end{aligned}$
	EPCOS B43504-A2108-M	
	EPCOS B43510-A6108-M	
	EPCOS B43584-B5108-M	

$$\begin{pmatrix} I_{ACmax} \\ T_o \\ L_o \\ T_n \end{pmatrix} := \begin{matrix} \text{EPCOS B43504-A2108-M} \\ \text{VR}=250\text{V} - \text{IACmax}=8.4\text{A} \end{matrix} \quad I_{ACmax} := I_{ACmax} \cdot A$$

Capac_tipo

$$C_R = 1 \times 10^{-3} \text{F}$$

Rated capacitance (@100Hz e 20)

$$ESR_{max} = 0.13 \Omega$$

$$V_R = 500 \text{V}$$

$$I_{ACmax} = 16.8 \text{A}$$

Max ripple at 100Hz (@100Hz e 20)

$$T_o = 85$$

Rated temperature(°C)

$$L_o = 6.5 \times 10^3$$

Lifetime under rated temperature and rated voltage (85°C ; lac/lac,r=1,0)

$$T_n = 45$$

Expected ambient temperature

$$\Delta T_o := 5$$

Temperature rise with rated ripple current (typical value)

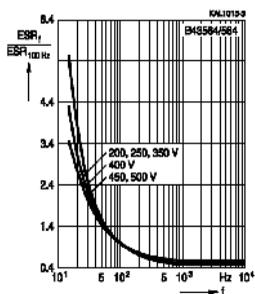
$$Acc := 10$$

Acceleration coefficient of temperature rise (typical value)

OBTENÇÃO DE EQUAÇÕES DE RETAS DE APROXIMAÇÃO DA CURVA K_{ESR} X freq

A seguir são obtidos os polinômios aproximados que representam a variação de ESRf parametrizada x Frequência do ripple de corrente nos capacitores do barramento. A Fig.xx (a) e (b) mostram esta característica de variação de ESR obtida dos catálogos.

Frequency characteristics of ESR
Typical behavior



Frequency characteristics of ESR
Typical behavior

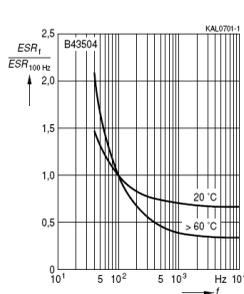
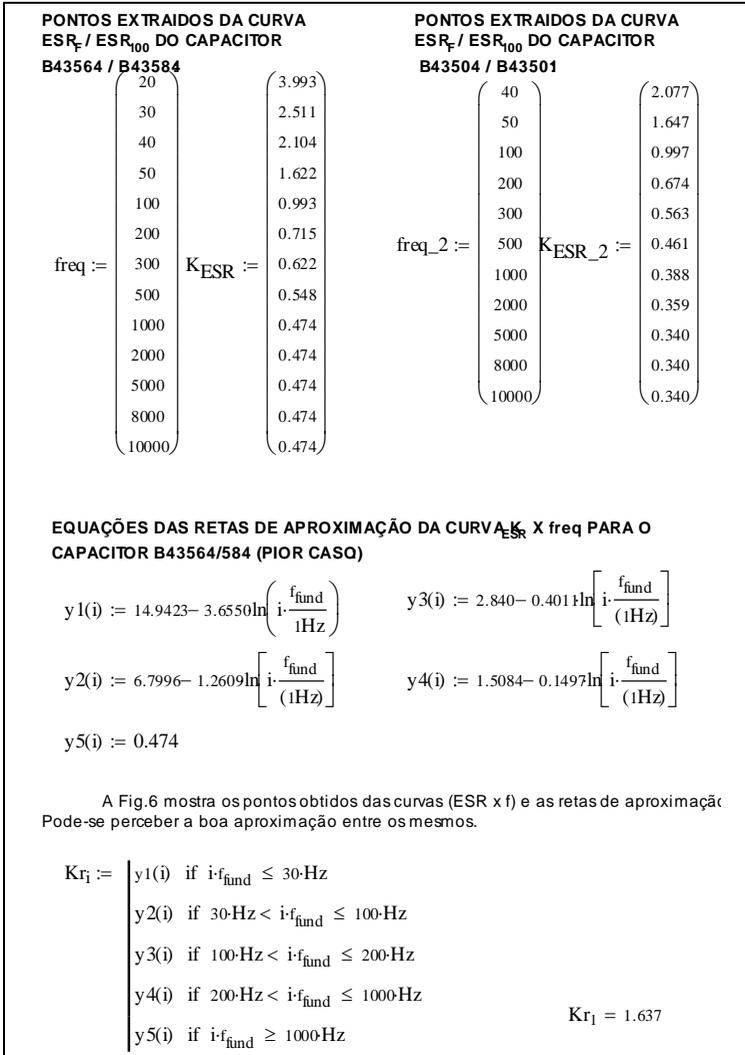


Fig.5 - Característica de ESR em função da frequência, para (a) capacitor B43584 e (b) capacitor B43501.



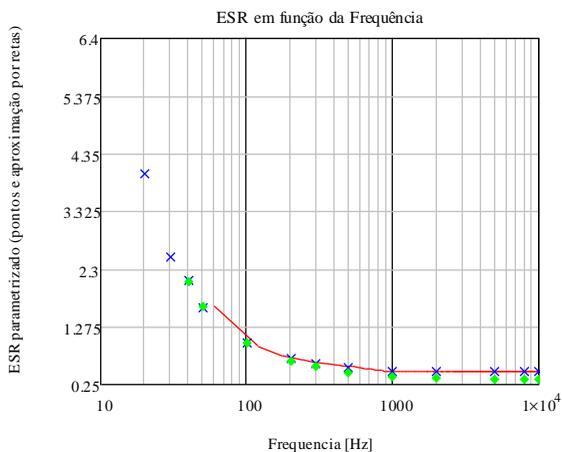


Fig. 6 - Característica de ESR em função da frequência: retas de aproximação e pontos obtidos para o capacitor B43584 e o capacitor B43501.

Utilizando-se das retas de aproximação anteriores pode-se calcular o valor de para cada frequência harmônica desejada e a respectiva potência associada. A Fig.7 mostra as perdas no capacitor escolhido em função da frequência.

$$ESR_i := K_{r_i} \cdot ESR_{max}$$

ESR para cada frequência harmônica

$$P_i := ESR_i \cdot (H_{T_i})^2$$

Potência para cada frequência harmônica

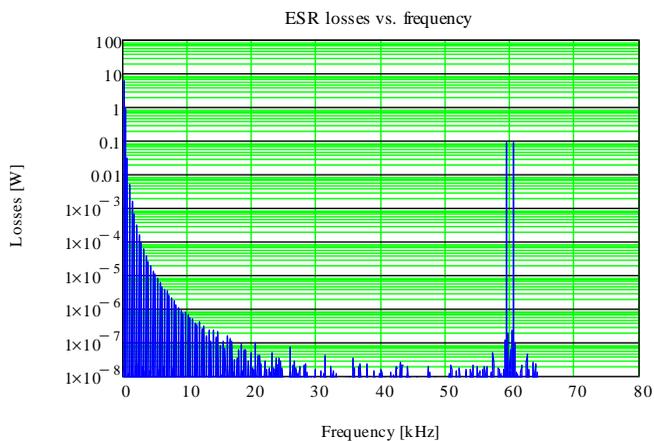


Fig.7 - Perdas no capacitor em função da frequência.

$$P2_{\min} := \left[\sum_i \left[\text{ESR}_i \cdot \left(H_{I_i} \right)^2 \right] \right]$$

Perdas ESR estimadas com o espectro de corrente e o ESR estimado.

$$P2_{\min} = 7.37\text{W}$$

$$I_n := \sqrt{\sum_i \left(\frac{H_{I_i}}{K r_i} \right)^2}$$

"Synthetic ripple"

$$I_n = 12.417\text{A}$$

$$\Delta T_n := \left(\frac{I_n}{I_{AC\max}} \right)^2 \Delta T_o$$

Elevação estimada de temperatura

$$\Delta T_n = 2.731$$

CALCULO DA VIDA UTIL DOS CAPACITORES DE BARRAMENTO

$$\text{Life}_{\text{hours}} := L_o \cdot 2^{\frac{T_o - T_n}{10}} \cdot 2^{\frac{-\Delta T_n}{\text{Acc}}}$$

Vida util estimada em horas

$$\text{Life}_{\text{hours}} = 86.063 \times 10^3$$

$$\text{Life}_{\text{years}} := \frac{\text{Life}_{\text{hours}}}{365 \cdot 24}$$

Vida util estimada em anos

$$\text{Life}_{\text{years}} = 9.825$$

CALCULO DAS RESISTÊNCIAS DE EQUALIZAÇÃO DE CARGA PARA OS CAPACITORES DE BARRAMENTO

As resistências de equalização de carga, para que sejam efetivas, precisam ser calculadas de forma que seu valor façam circular uma corrente da ordem de 5 a 10 vezes a corrente de perdas internas (leakage current).

Segundo o manual do fabricante (EPCOS Aluminum Electrolytic Capacitors D Book, 2003, pg. 34), estes valores podem ser calculados, para uma temperatura de 20 graus Celsius, como segue:

$$U_R := 250\text{V} \quad \text{Tensão nominal do capacitor}$$

Para os capacitores tipo "Long Live" (LL grade):

$$I_{LL_leak} := \frac{0.0005 \mu\text{A}}{\mu\text{F} \cdot \text{V}} \cdot C_R \cdot U_R + 1 \mu\text{A} = 126 \times 10^{-6} \text{A}$$

Para os capacitores tipo "General Purpose" (GP grade):

$$I_{GP_leak} := \frac{0.001 \mu A}{\mu F \cdot V} \cdot C_R \cdot U_R + 3 \mu A = 253 \times 10^{-6} A$$

De acordo com o manual do fabricante, estes valores devem ser corrigidos por temperatura de operação, pelos seguintes fatores:

Temperatura [°C]	0	20	50	60	70	85	125
Fator K_T	0.5	1	4	5	6	10	12.5

Neste caso: $K_T := 5$

Outra correção necessária está relacionada a operação com uma tensão menor que a nominal do capacitor, conforme a tabela abaixo:

Tensão de operação [% U_R]	20	30	40	50	60	70	80	90	100
Fator K_V [% I_{leak}] para LL	8	14	17	23	30	40	50	70	100
Fator K_V [% I_{leak}] para GP	3	6	9	14	18	25	40	50	100

Neste caso, como os capacitores são "LL grade" de 250V e estarão operando com 200V (80% do valor nominal):

$$U_{oper} := 80\% \cdot U_R = 200V$$

$$K_V := 50\%$$

Assim, a corrente de perdas resultará em :

$$I_{LL_leak_k} := I_{LL_leak} \cdot K_T \cdot K_V = 315 \times 10^{-6} A$$

As resistências de equalização podem enfim serem calculadas:

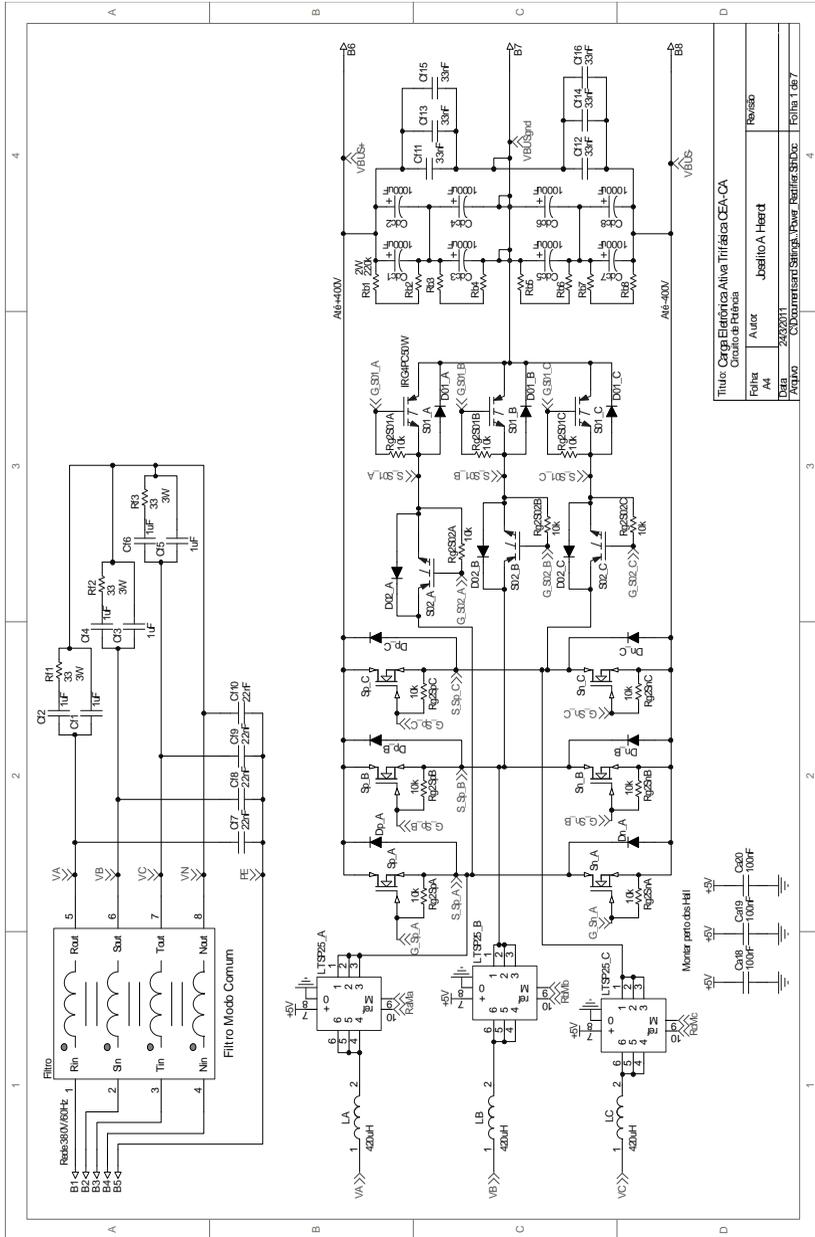
$$R_{equal} := \frac{U_{oper}}{5 \cdot I_{LL_leak_k}} = 126.984 \times 10^3 \Omega$$

A potência dissipada em cada resistência de equalização será:

$$P_{Requal} := \frac{U_{oper}^2}{R_{equal}} = 0.315W$$

A.4. PROJETO DOS CIRCUITOS DA CARGA ELETRÔNICA ATIVA CEA-CA

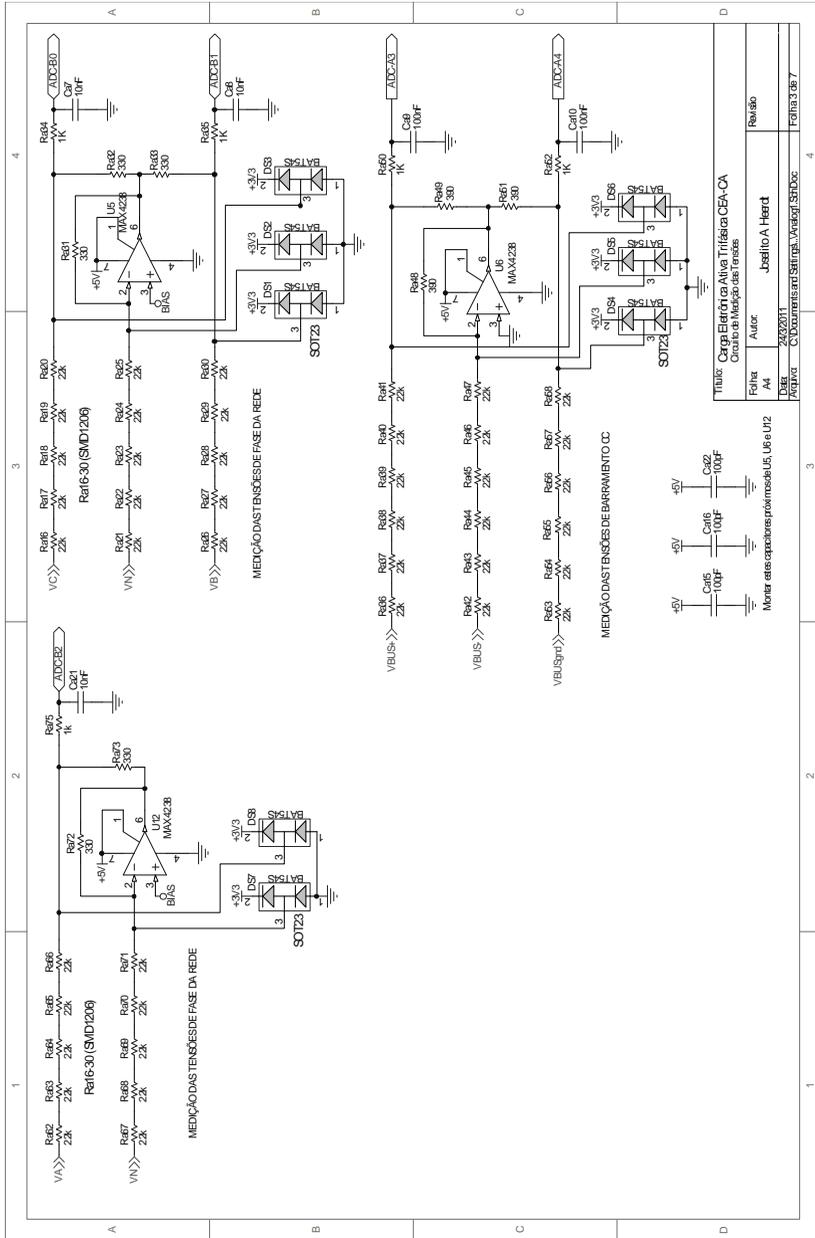
- Diagrama elétrico do circuito de potência;
- Diagrama elétrico do circuito de *driver*;
- Diagrama elétrico do circuito de medição das tensões;
- Diagrama elétrico do circuito de medição das correntes;
- Diagrama elétrico do circuito digital 1;
- Diagrama elétrico do circuito digital 2;
- Diagrama elétrico do circuito da fonte auxiliar.

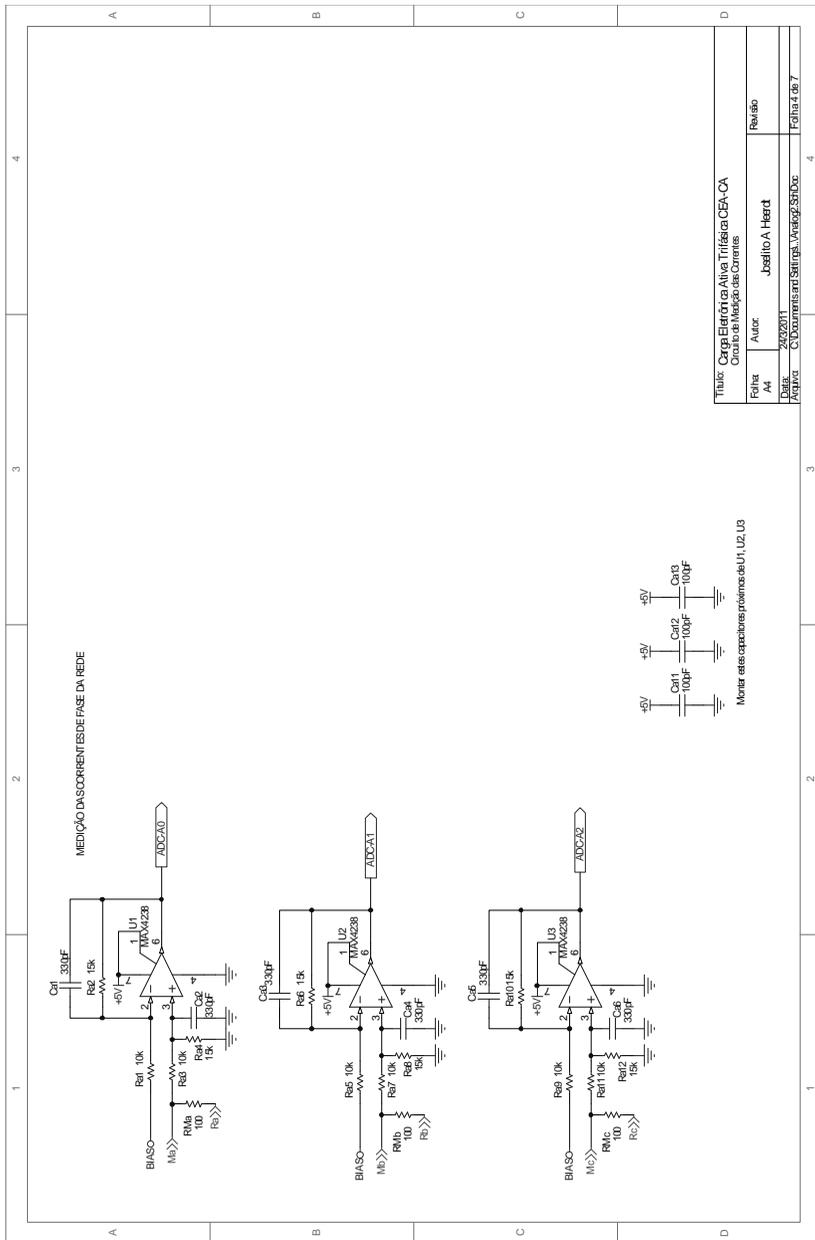


Trinco Carga Eletrônica Ativa Títrilógica CEA-CA

Condições Construtor: R. H. Rosa

Folha:	Auter	Reviso:
44	Josélio A. Heald	
Data:	24/02/2011	
Projeto:	C. Domitiani Simão, M. V. de Azevedo	Folha: 1 de 7

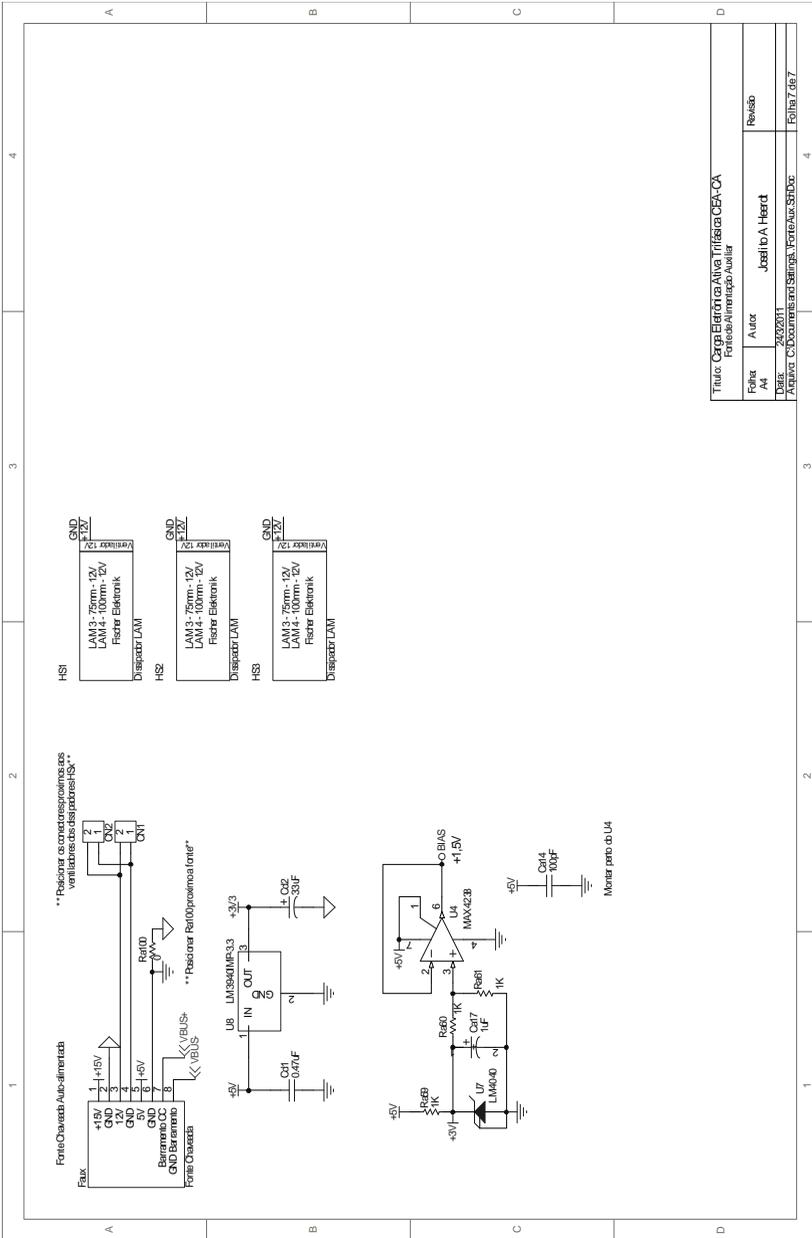




Título: Carga Eletrônica Ativa Trifásica CECA-CA		Revisão	
Circuito de Medição das Correntes			
Folha: 04	Autor: _basilio A. Herdt		
Data: 26/09/2011			
Arquivo: C:\Documents and Settings_basilio\Shooc			

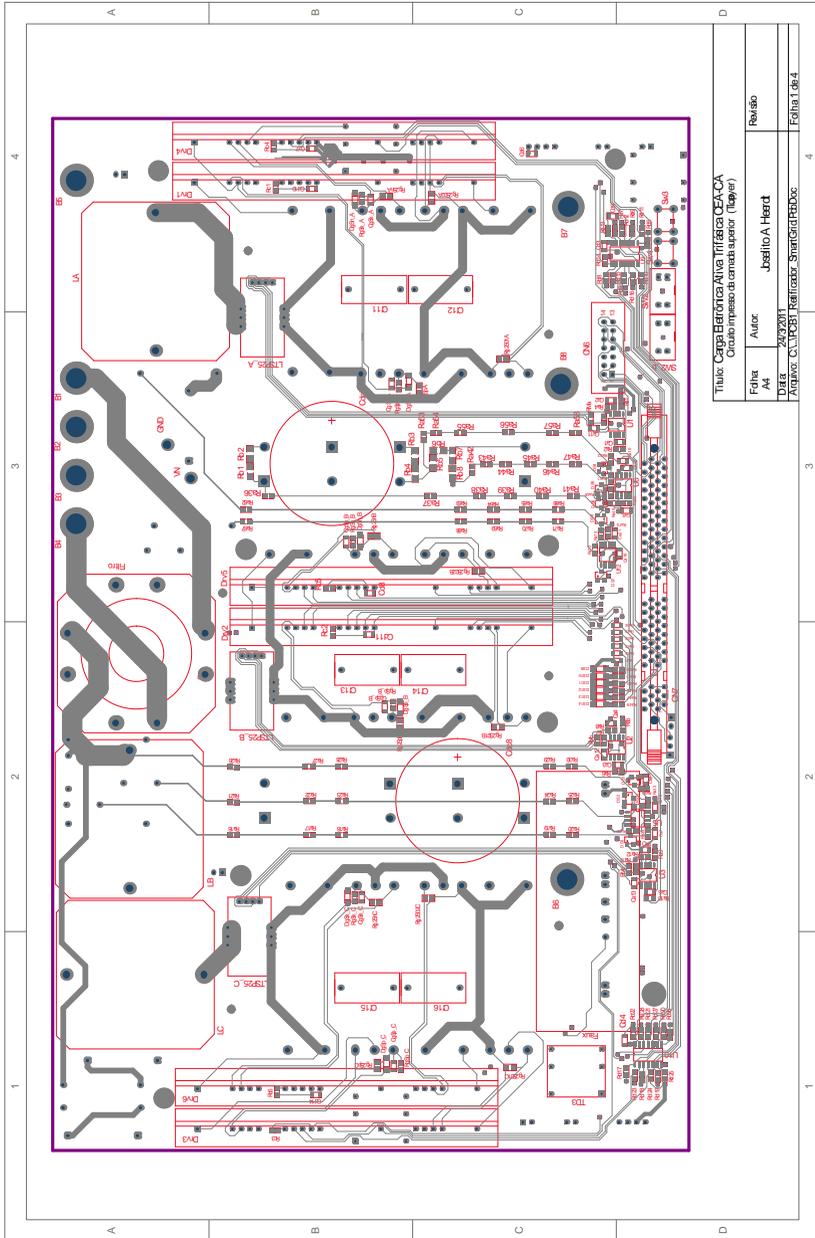
1 2 3 4

1 2 3 4



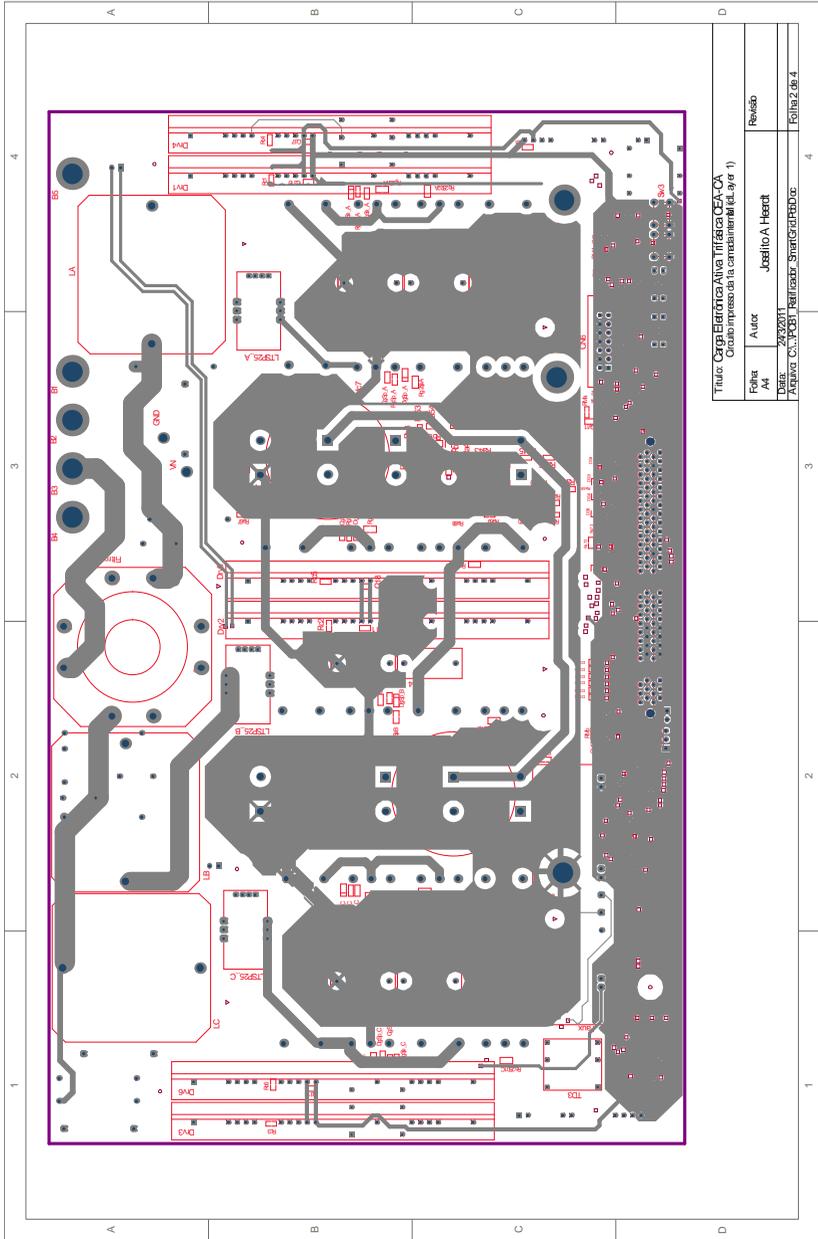
A.5. PROJETO DO LAYOUT DE CIRCUITO IMPRESSO

- Layout da camada superior (*Top layer*);
- Layout da 1ª camada interna (*Midlayer 1*);
- Layout da 2ª camada interna (*Midlayer 2*);
- Layout da camada inferior (*Bottom layer*);
- Layout 3D do conversor (versão 1);
- Imagens da montagem do protótipo (fotografias).

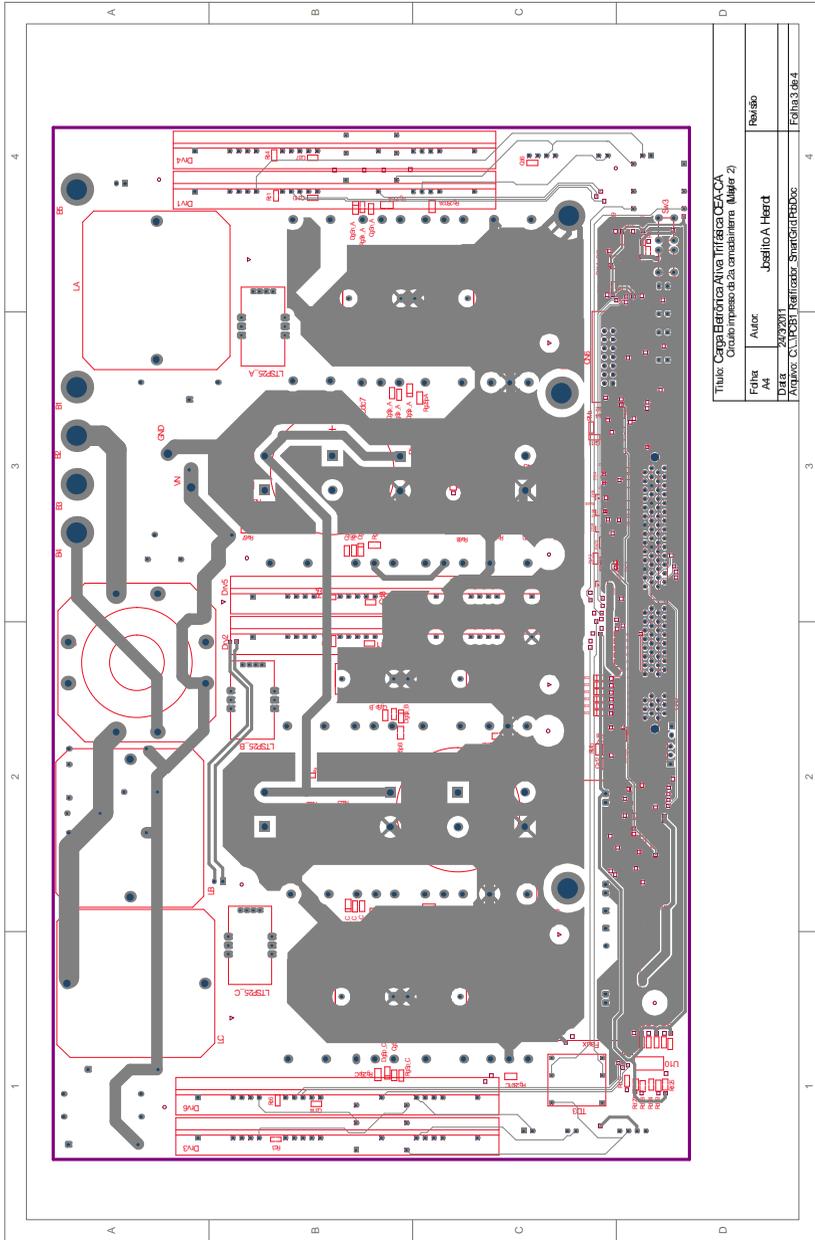


Título: Capacitor Ativa Interface CEACA
Circuito impresso de camada superior (Layer)

Folha: 04	Autor: Josélio A. Herdt	Revisão
Data: 24/7/2011		
Projeto: C:\P081\Relatorio_SmartGrid\F0002		Folha: 04-4



Título: Carga Electrónica Alarma Trifásica CEA-CA	
Circuito impreso de la conexión (d.Layer 1)	
Folios: A4	Autor: Josafío A. Herditt
Fecha: 28/03/2011	Revisión:
Apellido: C.C.POB	Apellido: SINISTRARDO
1	4
2	3
3	4
4	1



Titlu: Capa Barionica Active T1788 ca CEACA	
Circuito impreso: 2a camilariere (Mayer 2)	
Foliet	Autoc
AM	Josifito A. Herdt
DATA	24/7/2011
Autore: C. POPESCU	Railroad3D - SmartCAD ProDoc
Foliet 3 de 4	

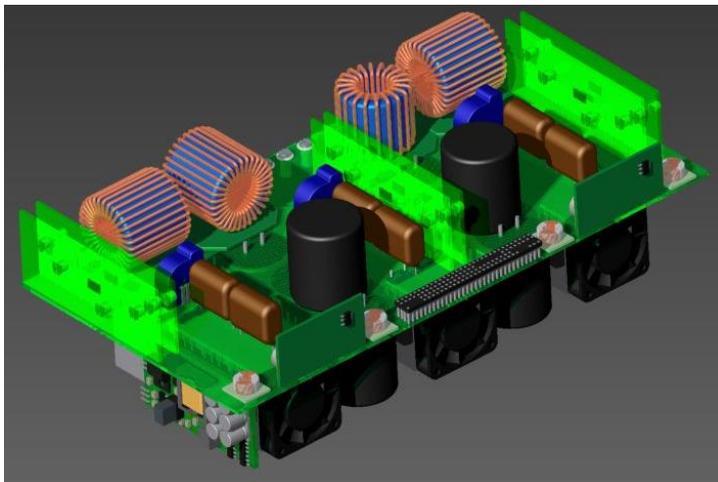


Imagem 3D do projeto de layout do conversor: perspectiva superior.

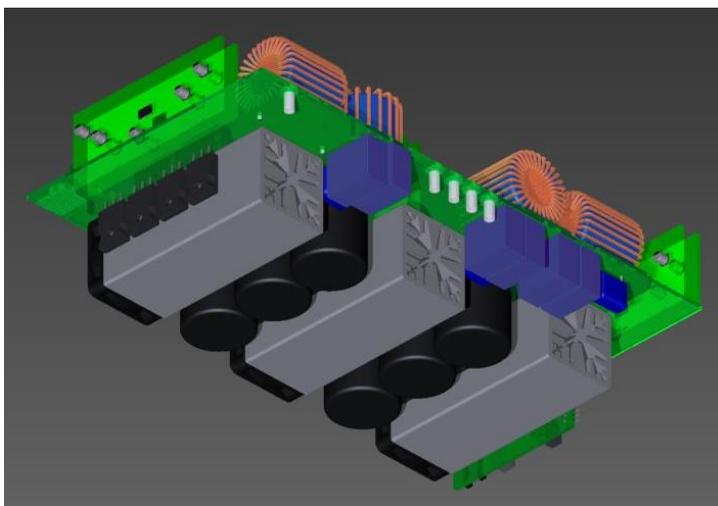
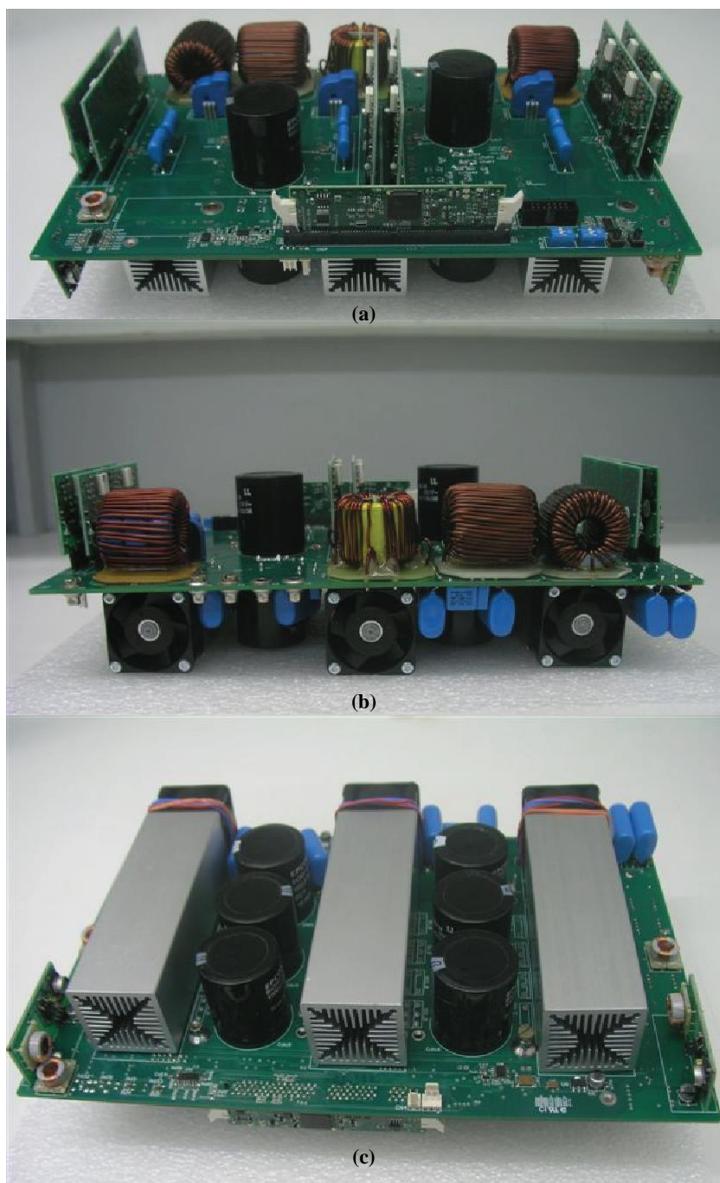


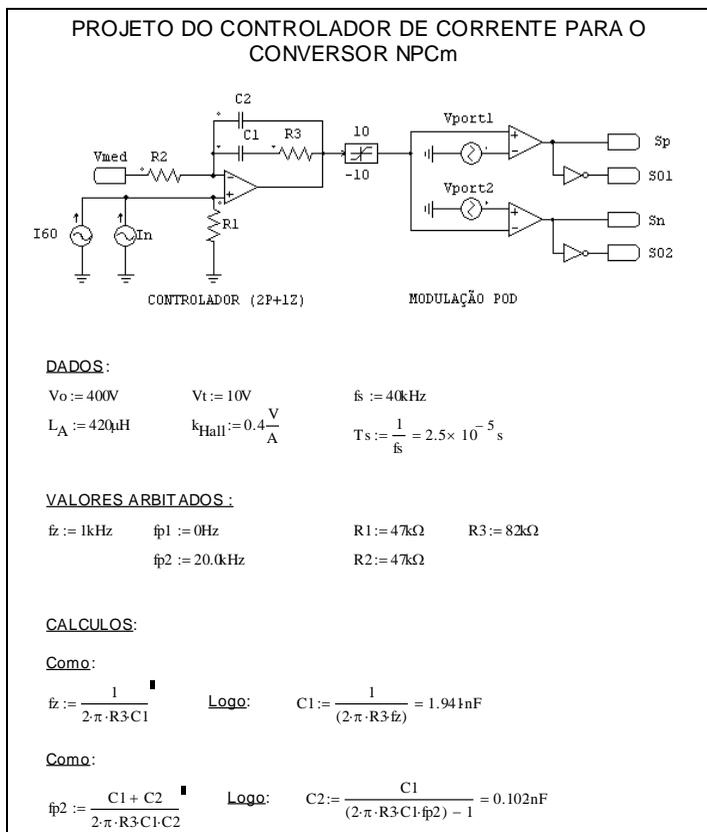
Imagem 3D do layout do conversor: perspectiva inferior.



Fotografias da montagem do conversor: (a) superior; (b) traseira e (c) inferior.

A.6. PROJETO DO CONTROLADOR DE CORRENTE 2P+1Z

A seguir é apresentada a planilha do Mathcad® com o projeto do controlador de corrente usado nos testes de simulação deste trabalho:



Função de Transferência Modulador PWM + Planta + Medição:

Definição das variáveis:

- $f := 1\text{Hz}, 1.\text{Hz}., 40\text{kHz}$ (vetor de pontos de freqüência)
- $\omega(f) := 2\pi f$ (freqüência angular em radianos)
- $s(f) := i \cdot 2\pi f$ (variável s)

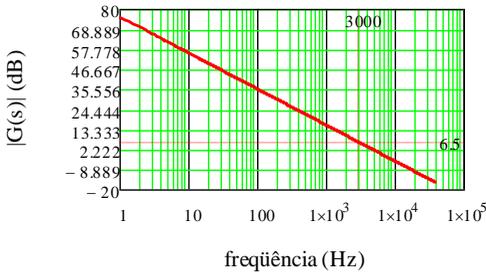
$Gp2_1(s) := \frac{V_o}{s \cdot L_A}$ FT da planta, da Corrente pela Razão cíclica $\frac{\Delta I}{I_{ref}}$

$Gm2 := k_{Hall} = 0.4\Omega$ FT da Medição

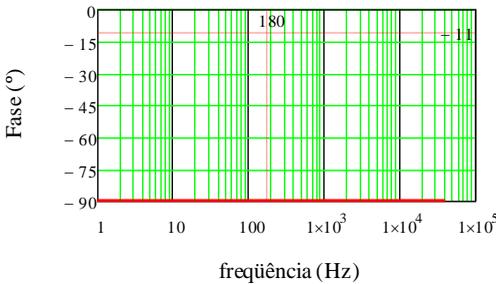
$Gpwm2 := \frac{1}{V_t} = 0.1 \frac{1}{V}$ A FT do modulador PWM

$G2(s) := Gp2_1(s) \cdot Gm2 \cdot Gpwm2$

Módulo de $G2(s)$ em dB:



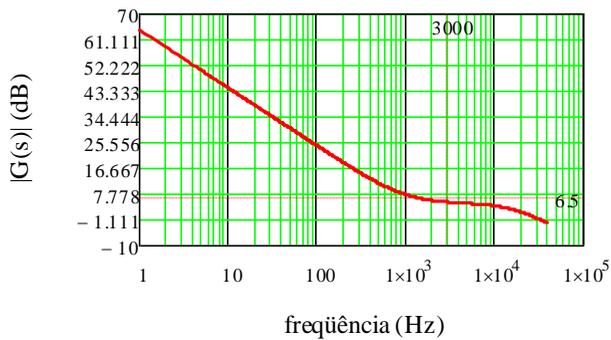
Fase de $G2(s)$ em °:



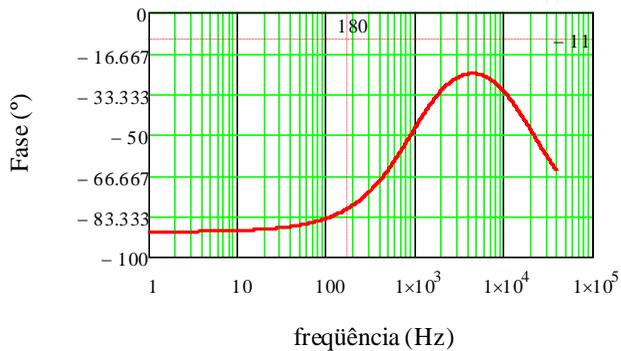
Função de Transferência do Controlador 2P+1Z:

$$G_{2p1z}(s) := \frac{R3 \cdot C1 \cdot s + 1}{s \cdot R2 \cdot (C1 + C2) \cdot \left(\frac{R3 \cdot C1 \cdot C2}{C1 + C2} \cdot s + 1 \right)}$$

Módulo de $G_{2p1z}(s)$ em dB:



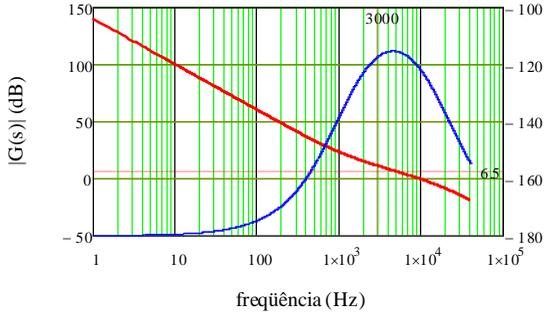
Fase de $G_{2p1z}(s)$ em $^\circ$:



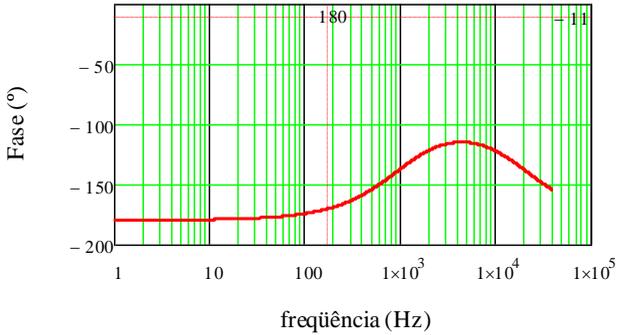
Função de Transferência do Controlador + Modulador PWM + Planta + Medição:

$$G_{ma2}(s) := G_{2p1}(s) \cdot G_2(s)$$

Módulo de $G_{ma2}(s)$ em dB:



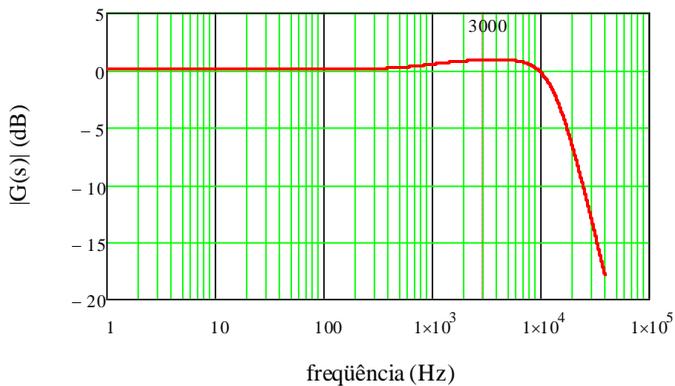
Fase de $G_{ma}(s)$ em $^\circ$:



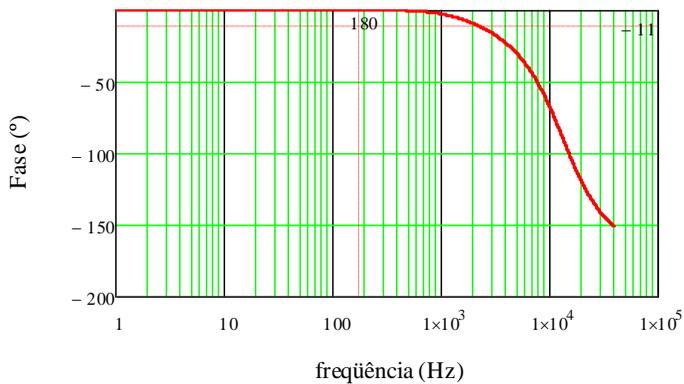
Função de Transferência Malha Fechada:

$$Gm\tilde{f}(s) := \frac{Gma\tilde{\lambda}(s)}{1 + Gma\tilde{\lambda}(s)}$$

Módulo de $G(s)$ em dB:



Fase de $G(s)$ em $^\circ$:



A.7. PROJETO DO CONTROLADOR FINAL PROPOSTO

```

%-----
%MODELAGEM NO ESPAÇO DE ESTADOS E PROJETO DO SISTEMA CONTROLE
%-----

%-----
% Arquivo usado na versão final da tese. Para simular os mesmos
casos dos
% resultados experimentais foi usado E=400V. Para o grafico de
Bode (Tese,
% com/sem R.E. foi usado E=800V.
%-----

clear all
clc
format long eng

%-----
% PARÂMETROS DO CONVERSOR NPCm:
%-----
fprintf('Dados de entrada:')
%E=800;      %Valor nominal da tensão do barramento CC
E=400      %Valor usado no experimento
Le=420e-6   %Indutância de entrada do conversor
Lr=500e-6   %Indutância da fonte CA
Cf=1e-6     %Capacitâncias do filtro de entrada
%fa=2*40e3  %Valor nominal da frequência de amostragem (dupla
atualização)
fa=2*66e3   %Valor usado no experimento
Ta=1/fa;    %Período de amostragem

%-----
% MODELAGEM NO ESPAÇO DE ESTADOS PARA CONVERSOR COM FILTRO LCL
%-----
fprintf('----- SISTEMA NO ESPAÇO DE ESTADOS: -----\n')
A=[0 -1/Le 0; 1/Cf 0 -1/Cf; 0 1/Lr 0]; %Estados (iE, vC, iR)
B=[E/(2*Le) 0; 0 0; 0 -1/Lr]; %Entradas (d,vR)
C=[0 0 1]; % Saida (iR)
D=zeros(1,2);
sisc=ss(A,B,C,D);
% figure('Name','Posição Original das Raizes ')
% pzmap(sisc)
% grid

fprintf('----- FT DA PLANTA ORIGINAL -----\n');
[num,den] = ss2tf(A,B,C,D,1); % TF p/ a entrada "d" (1)
Gp=tf(num,den)
figure('Name','Lugar Raizes Original')
rlocus(Gp)
roots(num)
roots(den)

fprintf('----- ESCOLHA DA NOVA POSIÇÃO DOS POLOS: -----\n')

```

```

p1=-20.0e3;
p2=-20.1e3;
p3=-12.0e3;
p=[p1 p2 p3]

fprintf('----- CALCULO DOS GANHOS DA R.E.: -----\n')
k= place(A,B(:,1),p);
k1=k(1,1)
k2=k(1,2)
k3=k(1,3)

fprintf('----- SISTEMA SS COM R.E.: -----\n')
Are=[ (-E*k1/(2*Le)) ((-1/Le)-E*k2/(2*Le)) (-E*k3/(2*Le));
      1/Cf 0 -1/Cf; 0 1/Lr 0]
sisRE=ss(Are,B,C,D);
% figure('Name','Nova Posição dos Pólos')
% pzmap(sisRE)
% grid

fprintf('----- FT DA PLANTA COM R.E. -----\n');
[numRE,denRE] = ss2tf(Are,B,C,D,1); % FT "iR/d"
GpRE=tf(numRE,denRE)

figure('Name','DIAGRAMA DE BODE M.A. DA PLANTA SEM/COM R.E.')
bodeplot(Gp,GpRE)
grid
% figure('Name','RAIZES DA PLANTA COM R.E.')
% rlocus(GpRE)
% grid
% Gploop=feedback(Gp,1);
% GpREloop=feedback(GpRE,1);
% figure('Name','DIAGRAMA BODE MF DA PLANTA SEM/COM R.E.')
% bodeplot(Gploop,GpREloop)
% grid

fprintf('----- F.T. DO CONTROLADOR: -----\n')
kc=8.55E-3; %Ganho Controlador
Cnum=poly([-200 -6e3]); %Zeros do controlador
Cden=poly([0 0]); %Pólos do controlador
Gc2=tf(Cnum, Cden) % Controlador com ganho

figure('Name','LUGAR DAS RAIZES DA PLANTA COM R.E.+
CONTROLADOR')
Gc2GpRE=kc*Gc2*GpRE;
rlocus(Gc2GpRE)

figure('Name','BODE M.A. DA PLANTA COM R.E. + CONTROLADOR')
h1=bodeplot(Gc2GpRE)
title('FTMA Controlador + Planta RE Continuos')
grid
%setoptions(h1,'FreqUnits','Hz','PhaseVisible','off');
setoptions(h1,'FreqUnits','Hz');

Gc2GpREloop=feedback(Gc2GpRE,1);

```

```

figure('Name','BODE MF DA PLANTA COM R.E. + CONTROLADOR')
BodeMF=bodeplot(Gc2GpREloop)
title('Controlador+Planta c/ RE em MF')
grid
setoptions(BodeMF,'FreqUnits','Hz');

fprintf('\n')
fprintf('----- DISCRETIZAÇÃO DO CONTROLADOR: -----\n')
G2d=c2d(Gc2,Ta,'tustin')
[Cnd,Cdd,Ta]=tfdata(G2d,'v');

fprintf('\n')
fprintf('---- ESCREVE CONTROLADOR EM FUNÇÃO DE Z^-1: ----\n')
hz = tf([Cnd],[Cdd],Ta,'variable','z^-1')

fprintf('\n')
fprintf('----- DISCRETIZAÇÃO CONTROLADOR + PLANTA RE: ----\n')
Gc2GpREd=c2d(Gc2GpRE, Ta, 'tustin')

fprintf('\n')
fprintf('----- BODE M.A. DA PLANTA R.E. + CONTROLADOR, DISCRETOS')
figure('Name','BODE M.A. DA PLANTA R.E. + CONTROLADOR, DISCRETOS')
BodeMAd=bodeplot(Gc2GpREd)
title('FTMA Controlador + Planta RE Discretos')
grid
setoptions(BodeMAd,'FreqUnits','Hz');

fprintf('\n')
fprintf('----- BODE M.F. DA PLANTA R.E. + CONTROLADOR, DISCRETOS')
Gc2GpREd_feed=feedback(Gc2GpREd,1);
figure('Name','BODE M.F. DA PLANTA R.E. + CONTROLADOR Discretos')
BodeMFd=bodeplot(Gc2GpREd_feed)
title('FTMF Controlador + Planta RE Discretos')
grid
setoptions(BodeMFd,'FreqUnits','Hz');

%-----
% OBSERVADOR CONTINUO
%-----
fprintf('----- OBSERVADOR CONTINUO -----\n') %Versão 23/01/12
Lo=1.5e06*[1.9525 -0.2007;-0.3356 0.1028; 1.9665 -0.2049]
Co=eye(3)
Ao=A-[Lo zeros(3,1)]
Bo=[B(:,1),Lo]
sisco=ss(Ao,Bo,Co,0);
%[numREOb,denREOb] = ss2tf(Ao,Bo,Co(3,:),D,1)

%-----
% OBSERVADOR DISCRETO
%-----

```

```
fprintf('----- DISCRETIZAÇÃO DO OBSERVADOR -----\n')
fprintf(' -Discretização Zero-Order Hold = Euler(default)-\n')
sisdo=c2d(sisco,Ta); %com 'Tustin' dá C dif. de I e D diferente
de nulo.
[Ad,Bd,Cd,Dd,Ta]=ssdata(sisdo)
% figure
% step(sisco,sisdo,1e-4)
% Bdu=Bd(:,1:2) % a primeira coluna é relativa a entrada "d".
% Ld=Bd(:,2:3) % A matriz discreta do Observador são as 2
ultimas colunas.
% sisd2=ss(Ad,Bdu,Cd,0,Ta)
% step(sisd2)
%=====
```

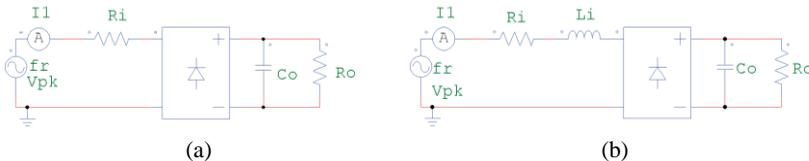
**APÊNDICE B - MODELAGEM DA CORRENTE DE ENTRADA
DE UM RETIFICADOR MONOFÁSICO À DIODO**

B MODELAGEM DA CORRENTE DE ENTRADA DE UM RETIFICADOR MONOFÁSICO À DIODO

É senso comum de que os equipamentos eletrônicos, os quais são basicamente compostos na entrada por retificador a diodo com filtro capacitivo, conforme a FiguraB.1(a), são cargas que estão aumentando sua proporção sobre os demais tipos, e que há uma tendência para o uso também de um filtro indutivo na entrada, FiguraB.1(b), nos produtos comerciais, para reduzir o valor de pico da corrente de entrada.

Estabelecendo que o pior caso para o conversor da carga eletrônica ativa em estudo, em termos de conteúdo harmônico, é a corrente equivalente de um retificador monofásico com filtro L e C, como mostrado na FiguraB.2(a), é preciso que se obtenha um modelo matemático que o represente de forma mais simplificada, para uso em cálculos de perdas.

Para facilitar a modelagem da forma de onda de corrente da FiguraB.2(a), foi utilizada uma corrente com intervalos nulos e intervalos que contenham semi-ciclos de senóide, com a frequência necessária para se obter o Fator de Crista (FC) desejado, conforme mostrado na FiguraB.2(b).



FiguraB.1 - Circuitos típicos de entrada de equipamentos eletrônicos: (a) retificador com filtro C; (b) retificador com filtros L e C.

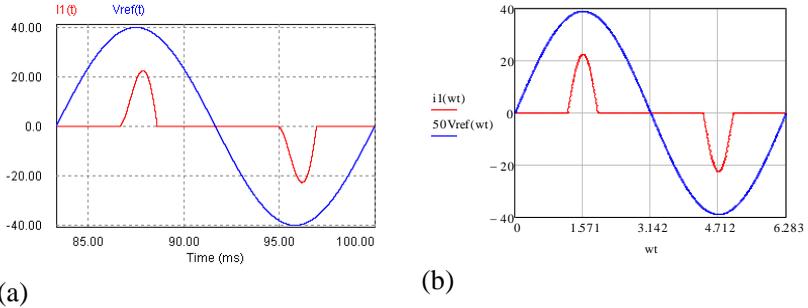


Figura B.2 - Formas de onda de: (a) retificador monofásico com filtros L e C; (b) corrente senoidal com intervalos nulos e frequência $(k \cdot \omega t)$.

Considerando então, para os dois casos, como corrente de pico o mesmo valor da corrente nominal de pico senoidal (I_{pk}) e que a corrente proposta como modelo seja definida como mostrado em (B.1).

$$i_{ret}(\omega t) = \begin{cases} 0 & \text{se } (0 \leq \omega t < \theta) \\ I_{A, pk} \cdot \text{sen} \left[k_r (\omega t - \theta) \right] & \text{se } (\theta \leq \omega t < \theta + \pi/k_r) \\ 0 & \text{se } (\theta + \pi/k_r \leq \omega t < \pi + \theta) \\ -I_{A, pk} \cdot \text{sen} \left[k_r (\omega t - \theta) \right] & \text{se } (\pi + \theta \leq \omega t < \pi + \theta + \pi/k_r) \\ 0 & \text{se } (\pi + \theta + \pi/k_r \leq \omega t < 2\pi) \end{cases} \quad (\text{B.1})$$

Como o Fator de Crista (FC) é definido como a razão entre os valores de pico e eficaz de uma dada forma de onda, para a corrente do retificador será dada pela expressão (B.2).

$$FC = \frac{I_{A, pk}}{I_{ret, ef}} \quad (\text{B.2})$$

Calculando então o valor eficaz da corrente $i_{ret}(\omega t)$, conforme mostrado em (B.3), podemos obter a expressão (B.4).

$$I_{ret,ef} = \sqrt{2 \cdot \frac{1}{2\pi} \int_0^{\pi/k_r} \left\{ I_{A,pk} \cdot \text{sen} \left[k_r (\omega t - \theta) \right] \right\}^2 \cdot d\omega t} \quad (\text{B.3})$$

$$I_{ret,ef} = \frac{\sqrt{2} \cdot I_{A,pk}}{2 \cdot \sqrt{k_r}} \quad (\text{B.4})$$

Substituindo a expressão (B.4) em (B.2) obtém-se a expressão (B.5), que define a frequência dos semi-ciclos da senóide do modelo em função do FC desejado.

$$k_r = \frac{FC^2}{2} \quad (\text{B.5})$$

O que se pretende mostrar a seguir é que os espectros harmônicos destas duas formas de onda de corrente, mostradas anteriormente na FiguraB.2, apresentam uma grande similaridade, validando o uso deste modelo. A FiguraB.3 mostra os espectros harmônicos relativos a estas correntes, cada qual parametrizado em relação a sua corrente fundamental e ambas com um fator de crista $FC=3$.

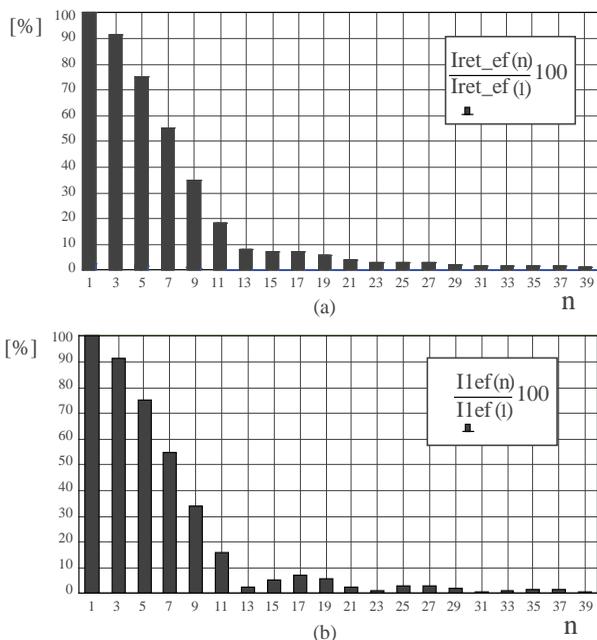


Figura B.3 – Espectro harmônico parametrizado pela corrente fundamental, com $FC=3$: (a) corrente do retificador com filtro L e C; (b) corrente do modelo proposto.

Observando a Figura B.3 pode ser percebido uma grande semelhança entre as amplitudes das harmônicas, principalmente até a de 11ª ordem, que são as de valor mais representativo. Além disso, a distorção harmônica total para a forma de onda Figura B.3(a) é $DHT=1,3672$, enquanto que, para a corrente Figura B.3(b) é $DHT=1,3567$. Desta forma, acredita-se que o modelo proposto é suficientemente semelhante para que possa representar a forma da corrente de um retificador com filtros L e C, o qual poderia ser usado para a implementação prática da corrente de referência e também no cálculo dos esforços dos semicondutores.

**APÊNDICE C - DISCRETIZAÇÃO DE EQUAÇÕES DE ESTADO
PELOS MÉTODOS DE TUSTIN E DE EULER**

C. DISCRETIZAÇÃO DE EQUAÇÕES DE ESTADO PELOS MÉTODOS DE TUSTIN E DE EULER

Os modelos no espaço de estados de sistemas no tempo contínuo podem ser discretizados facilmente usando o comando *c2d* do MATLAB®. Entretanto, mesmo que o modelo do sistema no tempo contínuo apresente uma matriz **D** nula, a discretização pelo método de Tustin pode resultar numa matriz \mathbf{D}_d não nula. O mesmo não acontece se aplicarmos o método de Euler, conforme mostrado no exemplo abaixo.

Sejam os comandos abaixo executados no MATLAB®:

```
fprintf('Sistema no tempo contínuo:')
sys = ss(tf([1, 2], [1, 4, 2]));
sys.InputDelay = 2.0

fprintf('Sistema no tempo discreto usando Tustin:')
opt1 = c2dOptions('Method', 'tustin', 'FractDelayApproxOrder', 3);
sysd1 = c2d(sys, 1, opt1)

fprintf('Sistema no tempo discreto usando Euler:')
opt2 = c2dOptions('Method', 'zoh', 'FractDelayApproxOrder', 3);
sysd2 = c2d(sys, 1, opt2)

step(sys,sysd2,sysd1) %Resposta ao degrau
axis([0 15 0 1])
```

A resposta apresentada será da seguinte forma:

Sistema no tempo contínuo:

```
a =
      x1 x2
x1 -4 -2
x2  1  0
```

```
b =
      u1
x1  2
x2  0
```

$$c = \begin{matrix} & x1 & x2 \\ y1 & 0.5 & 1 \end{matrix}$$

$$d = \begin{matrix} & u1 \\ y1 & 0 \end{matrix}$$

Sistema no tempo discreto usando Tustin:

$$a = \begin{matrix} & x1 & x2 \\ x1 & -0.4286 & -0.5714 \\ x2 & 0.2857 & 0.7143 \end{matrix}$$

$$b = \begin{matrix} & u1 \\ x1 & 0.5714 \\ x2 & 0.2857 \end{matrix}$$

$$c = \begin{matrix} & x1 & x2 \\ y1 & 0.2857 & 0.7143 \end{matrix}$$

$$d = \begin{matrix} & u1 \\ y1 & 0.2857 \end{matrix}$$

Sistema no tempo discreto usando Euler

$$a = \begin{matrix} & x1 & x2 \\ x1 & -0.07557 & -0.3704 \\ x2 & 0.1852 & 0.6651 \end{matrix}$$

$$b = \begin{matrix} & u1 \\ x1 & 0.3704 \\ x2 & 0.3349 \end{matrix}$$

```

c =
    x1  x2
y1 0.5  1

```

```

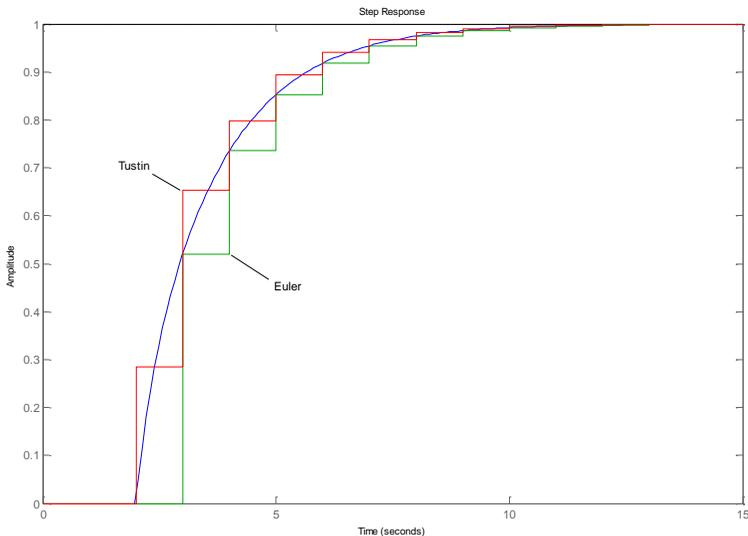
d =
    u1
y1 0

```

Input delays (sampling periods): 2
 Sampling time (seconds): 1
 Discrete-time model.

Pode ser notado que o método de Tustin retorna uma matriz $\mathbf{D} \neq 0$ enquanto que o método de Euler mantém o valor nulo original.

A figura abaixo mostra as respostas ao degrau unitário deste sistema, para o modelo contínuo e para os modelos discretizados por Tustin e por Euler. No modelo obtido por Tustin ocorre uma antecipação no sinal de resposta, em relação ao modelo por Euler, causado pela influência direta do sinal de entrada.



**ANEXO A - CATÁLOGOS DOS SEMICONDUTORES DE
POTÊNCIA**

CATÁLOGOS DOS SEMICONDUTORES DE POTÊNCIA

- Catálogo do transistor JFET de SiC SJEP120R063;
- Catálogo do diodo de SiC SDP30S120;
- Catálogo do transistor IGBT IRG4PC50W;
- Catálogo do diodo ultra-rápido Stealth ISL9R3060G2.
- Catálogo do dissipador LAM4.

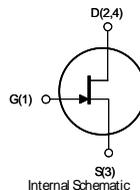
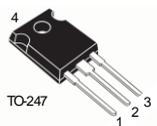
Normally-OFF Trench Silicon Carbide Power JFET

Features:

- Compatible with Standard Gate Driver ICs
- Positive Temperature Coefficient for Ease of Parasitic Inductance Soldering
- Temperature Independent Switching Behavior
- 175 °C Maximum Operating Temperature
- $R_{DS(on)max}$ of 0.063 Ω
- Voltage Controlled
- Low Gate Charge
- Low Intrinsic Capacitance

Applications:

- Solar Inverter
- SMPS
- Power Factor Correction
- Induction Heating
- UPS
- Motor Drive



Product Summary		
BV_{DS}	1200	V
$R_{DS(on)max}$	0.063	Ω
E_{TStyp}	440	μ J

MAXIMUM RATINGS

Parameter	Symbol	Conditions	Value	Unit
Continuous Drain Current	$I_{D,Tj=125}$ $I_{D,Tj=175}$	$T_j = 125\text{ }^\circ\text{C}$	30	A
		$T_j = 175\text{ }^\circ\text{C}$	20	
Pulsed Drain Current ⁽¹⁾	I_{DM}	$T_c = 25\text{ }^\circ\text{C}$	60	A
Short Circuit Withstand Time	t_{SC}	$V_{DD} < 800\text{ V}, T_c < 125\text{ }^\circ\text{C}$	50	μ s
Power Dissipation	P_D	$T_c = 25\text{ }^\circ\text{C}$	250	W
		static	-15 to +3	
Gate-Source Voltage	V_{GS}	AC ⁽²⁾	-15 to +15	V
Operating and Storage Temperature	$T_j, T_{j,storage}$		-55 to +175	$^\circ\text{C}$
Lead Temperature for Soldering	T_{solder}	1/8" from case < 10 s	260	$^\circ\text{C}$

⁽¹⁾ Limited by pulse width⁽²⁾ $R_{th(jc)} = 0.5\text{ ohm}, t_{sc} \leq 200\text{ns}$

THERMAL CHARACTERISTICS

Parameter	Symbol	Value		Unit
		Typ	Max	
Thermal Resistance, junction-to-case	$R_{th(jc)}$	-	0.6	$^\circ\text{C/W}$
Thermal Resistance, junction-to-ambient	$R_{th(ja)}$	-	50	



PRELIMINARY

Silicon Carbide
SJE120R063

ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	
Off Characteristics						
Drain-Source Blocking Voltage	V_{DS}	$V_{GS} = 0V, I_D = 600 \mu A$	1200	-	-	V
Total Drain Leakage Current	I_{DSS}	$V_{DS} = 1200V, V_{GS} = 0V, T_J = 25^\circ C$	-	200	1200	μA
		$V_{DS} = 1200V, V_{GS} = 0V, T_J = 175^\circ C$	-	600	-	
		$V_{DS} = 1200V, V_{GS} \leq -15V, T_J = 25^\circ C$	-	2	-	
Total Gate Reverse Leakage	I_{GSS}	$V_{DS} = 1200V, V_{GS} \leq -15V, T_J = 175^\circ C$	-	20	-	mA
		$V_{GS} = -15V, V_{DS} = 0V$	-	-0.2	-0.6	
		$V_{GS} = -15V, V_{DS} = 1200V$	-	-0.2	-	

On Characteristics

Drain-Source On-resistance	$R_{DS(on)}$	$I_D = 12A, V_{GS} = 3V, T_J = 25^\circ C$	-	0.045	0.063	Ω
		$I_D = 12A, V_{GS} = 3V, T_J = 125^\circ C$	-	0.11	-	
Gate Threshold Voltage	$V_{GS(th)}$	$V_{DS} = 1V, I_D = 34mA$	0.75	1.00	1.25	V
Gate Forward Current	$I_{G(DF)}$	$V_{GS} = 3V$	-	400	-	mA
Gate Resistance	R_G	$f = 1 MHz, \text{drain-source shorted}$	-	4	-	Ω
	$R_{G(on)}$	$V_{GS} > 2.7V; \text{See Figure 5}$	-	0.25	-	Ω

Dynamic Characteristics

Input Capacitance	C_{iss}	$V_{DD} = 100V$	-	1220	-	pF
Output Capacitance	C_{oss}		-	180	-	
Reverse Transfer Capacitance	C_{rss}		-	169	-	
Effective Output Capacitance, energy related	$C_{ol(er)}$	$V_{DS} = 0V \text{ to } 480V, V_{GS} = 0V$	-	100	-	

Switching Characteristics

Turn-on Delay	t_{on}	$V_{DS} = 600V, I_D = 24A, \text{Inductive Load, } T_J = 25^\circ C, \text{Gate Driver} = +15V, -10V, R_{\theta J(EXT)} = 2.5\text{ohm}$	-	15	-	ns		
Rise Time	t_r		-	12	-			
Turn-off Delay	t_{off}		-	35	-			
Fall Time	t_f		-	30	-			
Turn-on Energy	E_{on}		See Figure 15 and application note for gate drive recommendations	-	160		-	μJ
Turn-off Energy	E_{off}	-		280	-			
Total Switching Energy	E_{ts}	-		440	-			
Turn-on Delay	t_{on}	$V_{DS} = 600V, I_D = 24A, \text{Inductive Load, } T_J = 150^\circ C, \text{Gate Driver} = +15V, -10V, R_{\theta J(EXT)} = 2.5\text{ohm}$		-	15	-	ns	
Rise Time	t_r			-	15	-		
Turn-off Delay	t_{off}		-	35	-			
Fall Time	t_f		-	30	-			
Turn-on Energy	E_{on}		See Figure 15 and application note for gate drive recommendations	-	180	-		μJ
Turn-off Energy	E_{off}	-		280	-			
Total Switching Energy	E_{ts}	-		460	-			
Total Gate Charge	Q_g	$V_{DS} = 600V, I_D = 10A, V_{GS} = +2.5V$		-	60	-	nC	
Gate-Source Charge	Q_{gs}			-	2	-		
Gate-Drain Charge	Q_{gd}		-	49	-			

Figure 1. Typical Output Characteristics
 $I_D = f(V_{DS}), T_J = 25\text{ }^\circ\text{C}, \text{parameter: } V_{GS}$

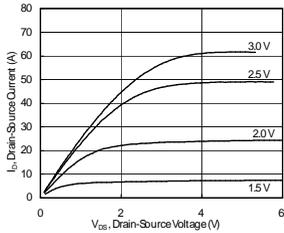


Figure 2. Typical Output Characteristics
 $I_D = f(V_{DS}), T_J = 125\text{ }^\circ\text{C}, \text{parameter: } V_{GS}$

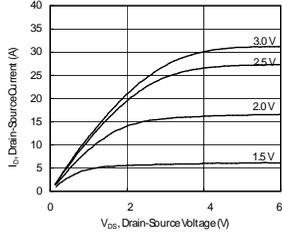


Figure 3. Typical Output Characteristics
 $I_D = f(V_{DS}), T_J = 175\text{ }^\circ\text{C}, \text{parameter: } V_{GS}$

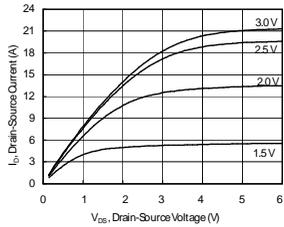


Figure 4. Typical Transfer Characteristics
 $I_D = f(V_{GS}), V_{DS} = 5\text{ V}$

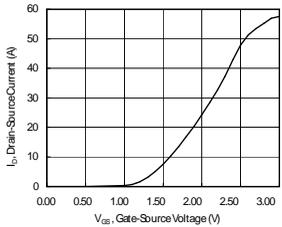


Figure 5. Gate-Source Current
 $I_{GS} = f(V_{GS}), \text{parameter: } T_J$

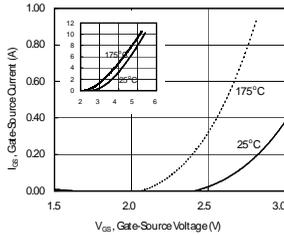
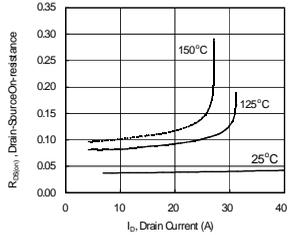


Figure 6. Drain-Source On-resistance
 $R_{DS(on)} = f(I_D), V_{GS} = 3.0, \text{parameter: } T_J$



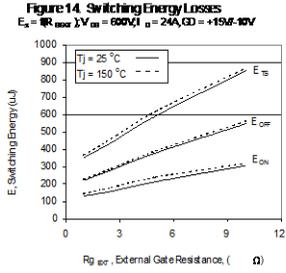
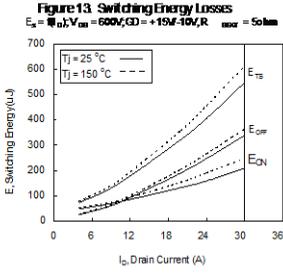


Figure 15. Inductive Load Switching Circuit

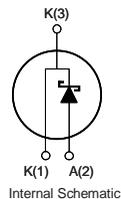
Silicon Carbide Power Schottky Diode**Features:**

- Positive Temperature Coefficient for Ease of Paralleling
- Temperature Independent Switching Behavior
- 175 °C Maximum Operating Temperature
- Zero Reverse Recovery Current
- Zero Forward Recovery Voltage

Product Summary		
V_{DC}	1200	V
I_F	30	A
Q_c	194	nC

Applications:

- Solar Inverter
- SMPS
- Power Factor Correction
- Induction Heating
- UPS
- Motor Drive

**MAXIMUM RATINGS, at $T_J = 25$ C unless otherwise stated**

Parameter	Symbol	Conditions	Value	Unit
Repetitive Peak Reverse Voltage	V_{RRM}		1200	V
DC Blocking Voltage	V_{DC}		1200	
Continuous Forward Current	I_F	$T_C < 130$ °C	30	A
		$T_C < 100$ °C	45.8	
Repetitive Peak Forward Current	$I_{F,RM}$	$T_J = 125$ °C, $D = 0.1$	125	
Surge Non-Repetitive Forward Current, Half Sine Wave	$I_{F,SM}$	$T_C = 25$ °C, $t_p = 10$ ms	TBD	
Non-Repetitive Peak Forward Current	$I_{F,max}$	$T_C = 25$ °C, $t_p = 10$ us	TBD	
Power Dissipation	P_D	$T_C = 25$ °C	300	W
Operating and Storage Temperature	$T_J, T_{J,slg}$		-55 to +175	°C

THERMAL CHARACTERISTICS

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	
Thermal Resistance, junction-case	$R_{th,jc}$		-	0.5	-	°C / W
Thermal Resistance, junction-ambient	$R_{th,ja}$		-	62	-	

ELECTRICAL CHARACTERISTICS, at $T_j = 25\text{ C}$ unless otherwise stated

Parameter	Symbol	Conditions	Value			Unit
			Min	Typ	Max	
Forward Voltage	V_F	$I_F = 30\text{ A}, T_j = 25\text{ °C}$	-	1.6	1.8	V
		$I_F = 30\text{ A}, T_j = 175\text{ °C}$	-	2.4	2.9	
Reverse Current	I_R	$V_R = 1200\text{ V}, T_j = 25\text{ °C}$	-	300	-	µA
		$V_R = 1200\text{ V}, T_j = 175\text{ °C}$	-	600	-	
Total Capacitive Charge	Q_C	$V_R = 1200\text{ V}, I_F = 30\text{ A}, di/dt = 500\text{ A/us}$	-	194	-	nC
Total Capacitance	C	$V_R = 0\text{ V}, f = 100\text{ kHz}$	-	3411	-	pF
		$V_R = 300\text{ V}, f = 100\text{ kHz}$	-	126	-	
		$V_R = 600\text{ V}, f = 100\text{ kHz}$	-	104	-	

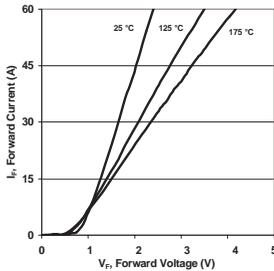


Figure 1. Typ. Forward Characteristics
 $I_F = f(V_F)$; parameter: T_j

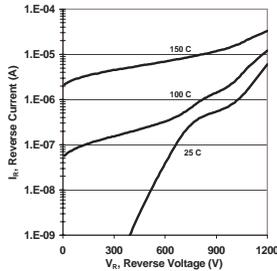


Figure 2. Typ. Reverse Characteristics
 $I_R = f(V_R)$

International
IR Rectifier

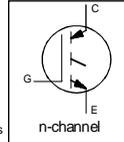
PD - 91657B

IRG4PC50W

INSULATED GATE BIPOLAR TRANSISTOR

Features

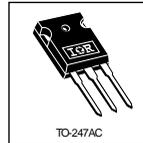
- Designed expressly for Switch-Mode Power Supply and PFC (power factor correction) applications
- Industry-benchmark switching losses improve efficiency of all power supply topologies
- 50% reduction of E_{off} parameter
- Low IGBT conduction losses
- Latest-generation IGBT design and construction offers tighter parameter distribution, exceptional reliability



$V_{CES} = 600V$
 $V_{CE(ON)max.} = 2.30V$
 $@V_{GE} = 15V, I_C = 27A$

Benefits

- Lower switching losses allow more cost-effective operation than power MOSFETs up to 150 kHz ("hard switched" mode)
- Of particular benefit to single-ended converters and boost PFC topologies 150W and higher
- Low conduction losses and minimal minority-carrier recombination make these an excellent option for resonant mode switching as well (up to >300 kHz)



Absolute Maximum Ratings

Parameter	Max.	Units	
V_{CES}	Collector-to-Emitter Breakdown Voltage	600	V
$I_C @ T_c = 25^\circ C$	Continuous Collector Current	55	A
$I_C @ T_c = 100^\circ C$	Continuous Collector Current	27	
I_{CM}	Pulsed Collector Current ①	220	A
I_{LM}	Clamped Inductive Load Current ②	220	
V_{GE}	Gate-to-Emitter Voltage	± 20	V
E_{ARV}	Reverse Voltage Avalanche Energy ③	170	mJ
$P_D @ T_c = 25^\circ C$	Maximum Power Dissipation	200	W
$P_D @ T_c = 100^\circ C$	Maximum Power Dissipation	78	
T_J	Operating Junction and Storage Temperature Range	-55 to $+150$	$^\circ C$
T_{SNG}	Soldering Temperature, for 10 seconds	300 (0.063 in., 1.6mm from case)	
	Mounting torque, 8-32 or M3 screw.	10 lbf-in (1.1N-m)	

Thermal Resistance

Parameter	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	0.64	$^\circ C/W$
$R_{\theta CS}$	Case-to-Sink, Flat, Gressed Surface	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient, typical socket mount	—	40	
Wt	Weight	6 (0.21)	—	g (oz)

www.irf.com

1
2/7/2000

IRG4PC50W

International
IR Rectifier

Electrical Characteristics @T_J = 25°C (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
V _{CE(S)}	Collector-to-Emitter Breakdown Voltage	600	—	—	V	V _{GE} = 0V, I _C = 250μA
V _{BE(S)}	Emitter-to-Collector Breakdown Voltage ④	18	—	—	V	V _{GE} = 0V, I _C = 1.0A
ΔV _{BE(S)} / ΔT _J	Temperature Coeff. of Breakdown Voltage	—	0.41	—	V/°C	V _{GE} = 0V, I _C = 5.0mA
V _{CE(ON)}	Collector-to-Emitter Saturation Voltage	—	1.93	2.3	V	I _C = 27A, V _{GE} = 15V
		—	2.25	—		I _C = 55A, See Fig. 2, 5
		—	1.71	—		I _C = 27A, T _J = 150 °C
V _{GE(th)}	Gate Threshold Voltage	3.0	—	6.0	V	V _{CE} = V _{GE} , I _C = 250μA
ΔV _{GE(th)} / ΔT _J	Temperature Coeff. of Threshold Voltage	—	-11	—	mV/°C	V _{CE} = V _{GE} , I _C = 1.0mA
g _{fe}	Forward Transconductance ⑤	27	41	—	S	V _{CE} = 100V, I _C = 27A
I _{CES}	Zero Gate Voltage Collector Current	—	—	250	μA	V _{GE} = 0V, V _{CE} = 600V
		—	—	2.0		V _{CE} = 0V, V _{CE} = 10V, T _J = 25 °C
		—	—	5000		V _{CE} = 0V, V _{CE} = 600V, T _J = 150 °C
I _{CES}	Gate-to-Emitter Leakage Current	—	—	±100	nA	V _{CE} = ±20V

Switching Characteristics @T_J = 25°C (unless otherwise specified)

Parameter	Min.	Typ.	Max.	Units	Conditions	
Q _g	Total Gate Charge (turn-on)	—	180	270	nC	I _C = 27A
Q _{ge}	Gate - Emitter Charge (turn-on)	—	24	36	nC	V _{CC} = 400V, See Fig. 8
Q _{gc}	Gate - Collector Charge (turn-on)	—	63	95		V _{CE} = 15V
t _{d(on)}	Turn-On Delay Time	—	46	—	ns	T _J = 25 °C
t _r	Rise Time	—	33	—		I _C = 27A, V _{CC} = 480V
t _{d(off)}	Turn-Off Delay Time	—	120	180		V _{CE} = 15V, R _G = 5.0 Ω
t _f	Fall Time	—	57	86	mJ	Energy losses include "tail"
E _{on}	Turn-On Switching Loss	—	0.08	—		See Fig. 9, 10, 14
E _{off}	Turn-Off Switching Loss	—	0.32	—		
E _{is}	Total Switching Loss	—	0.40	0.5	mJ	T _J = 150 °C
t _{d(on)}	Turn-On Delay Time	—	31	—		I _C = 27A, V _{CC} = 480V
t _r	Rise Time	—	43	—		V _{GE} = 15V, R _G = 5.0 Ω
t _{d(off)}	Turn-Off Delay Time	—	210	—	mJ	Energy losses include "tail"
t _f	Fall Time	—	62	—		See Fig. 10, 11, 14
E _{is}	Total Switching Loss	—	1.14	—		
L _e	Internal Emitter Inductance	—	13	—	nH	Measured 5mm from package
C _{iss}	Input Capacitance	—	3700	—	pF	V _{CE} = 0V
C _{oss}	Output Capacitance	—	260	—	pF	V _{CC} = 30V, See Fig. 7
C _{res}	Reverse Transfer Capacitance	—	68	—		f = 1.0MHz

Notes

- ① Repetitive rating; V_{CE} = 20V, pulse width limited by max. junction temperature. (See fig. 13b)
- ② V_{CC} = 80%(V_{CE}), V_{CE} = 20V, L = 10μH, R_G = 5.0 Ω, (See fig. 13a)
- ③ Repetitive rating; pulse width limited by maximum junction temperature.
- ④ Pulse width ≤ 80μs; duty factor ≤ 0.1%.
- ⑤ Pulse width 5.0μs, single shot.

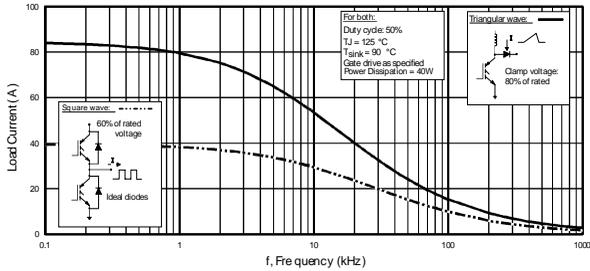


Fig. 1 - Typical Load Current vs. Frequency
 (Load Current = I_{RMS} of fundamental)

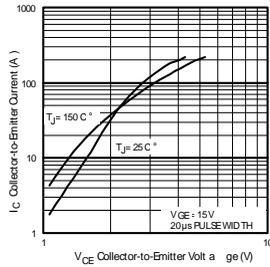


Fig. 2 - Typical Output Characteristics
www.irf.com

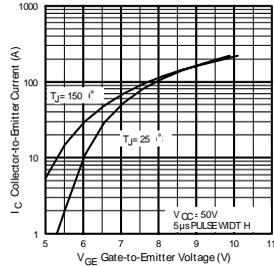


Fig. 3 - Typical Transfer Characteristics

IRG4PC50W

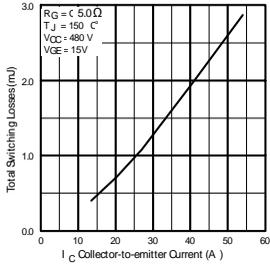


Fig. 11 - Typical Switching Losses vs. Collector-to-Emitter Current

International
IGBT Rectifier

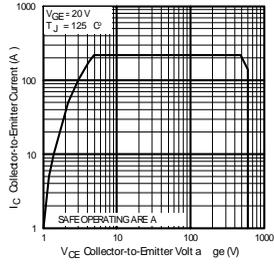


Fig. 12 - Turn-Off SOA



May 2004

ISL9R3060G2, ISL9R3060P2

30A, 600V Stealth™ Diode

General Description

The ISL9R3060G2 and ISL9R3060P2 are Stealth™ diodes optimized for low loss performance in high frequency hard switched applications. The Stealth™ family exhibits low reverse recovery current (I_{RRM}) and exceptionally soft recovery under typical operating conditions.

This device is intended for use as a free wheeling or boost diode in power supplies and other power switching applications. The low I_{RRM} and short t_r phase reduce loss in switching transistors. The soft recovery minimizes ringing, expanding the range of conditions under which the diode may be operated without the use of additional snubber circuitry. Consider using the Stealth™ diode with an SMPS IGBT to provide the most efficient and highest power density design at lower cost.

Formerly developmental type TA49411.

Features

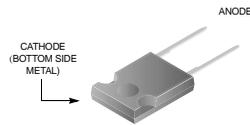
- Soft Recovery $I_{RRM}/I_{FSM} > 1.2$
- Fast Recovery $t_r < 35ns$
- Operating Temperature 175°C
- Reverse Voltage 600V
- Avalanche Energy Rated

Applications

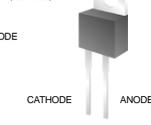
- Switch Mode Power Supplies
- Hard Switched PFC Boost Diode
- UPS Free Wheeling Diode
- Motor Drive FWD
- SMPS FWD
- Snubber Diode

Package

JEDEC STYLE 2 LEAD TO-247



CATHODE (FLANGE)



JEDEC TO-220AC

Symbol



Device Maximum Ratings $T_C = 25^\circ C$ unless otherwise noted

Symbol	Parameter	Ratings	Units
V_{RRM}	Peak Repetitive Reverse Voltage	600	V
V_{RWM}	Working Peak Reverse Voltage	600	V
V_R	DC Blocking Voltage	600	V
$I_{F(AV)}$	Average Rectified Forward Current	30	A
I_{FRM}	Repetitive Peak Surge Current (20kHz Square Wave)	70	A
I_{FSM}	Nonrepetitive Peak Surge Current (Halfwave 1 Phase 60Hz)	325	A
P_D	Power Dissipation	200	W
E_{AVL}	Avalanche Energy (1A, 40mH)	20	mJ
T_J, T_{STG}	Operating and Storage Temperature Range	-55 to 175	°C
T_L	Maximum Temperature for Soldering		
T_{PKG}	Leads at 0.063in (1.6mm) from Case for 10s Package Body for 10s. See Techbrief TB334	300 260	°C °C

CAUTION: Stresses above those listed in "Device Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied.

Package Marking and Ordering Information				
Device Marking	Device	Package	Tape Width	Quantity
R3060G2	ISL9R3060G2	TO-247	-	-
R3060P2	ISL9R3060P2	TO-220AC	-	-

Electrical Characteristics $T_C = 25^\circ\text{C}$ unless otherwise noted							
Symbol	Parameter	Test Conditions	Min	Typ	Max	Units	
Off State Characteristics							
I_R	Instantaneous Reverse Current	$V_R = 600\text{V}$	$T_C = 25^\circ\text{C}$	-	-	100	μA
			$T_C = 125^\circ\text{C}$	-	-	1.0	mA
On State Characteristics							
V_F	Instantaneous Forward Voltage	$I_F = 30\text{A}$	$T_C = 25^\circ\text{C}$	-	2.1	2.4	V
			$T_C = 125^\circ\text{C}$	-	1.7	2.1	V
Dynamic Characteristics							
C_J	Junction Capacitance	$V_R = 10\text{V}, I_F = 0\text{A}$	-	120	-	pF	
Switching Characteristics							
t_{rr}	Reverse Recovery Time	$I_F = 1\text{A}, d_{IF}/dt = 100\text{A}/\mu\text{s}, V_R = 30\text{V}$	-	27	35	ns	
			$I_F = 30\text{A}, d_{IF}/dt = 100\text{A}/\mu\text{s}, V_R = 30\text{V}$	-	36	45	ns
t_{rr}	Reverse Recovery Time	$I_F = 30\text{A}, d_{IF}/dt = 100\text{A}/\mu\text{s}, V_R = 30\text{V}$	-	36	-	ns	
I_{RRM}	Maximum Reverse Recovery Current	$d_{IF}/dt = 200\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 25^\circ\text{C}$	-	2.9	-	A	
Q_{RR}	Reverse Recovery Charge	$V_R = 390\text{V}, T_C = 25^\circ\text{C}$	-	55	-	nC	
t_r	Reverse Recovery Time	$I_F = 30\text{A}, d_{IF}/dt = 200\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 125^\circ\text{C}$	-	1.9	-	A	
S	Softness Factor (t_{tr}/t_s)	$I_F = 30\text{A}, d_{IF}/dt = 1000\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 125^\circ\text{C}$	-	60	-	ns	
I_{RRM}	Maximum Reverse Recovery Current	$I_F = 30\text{A}, d_{IF}/dt = 1000\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 125^\circ\text{C}$	-	21	-	A	
Q_{RR}	Reverse Recovery Charge	$I_F = 30\text{A}, d_{IF}/dt = 1000\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 125^\circ\text{C}$	-	730	-	nC	
d_{IF}/dt	Maximum d_{IF}/dt during t_s	$I_F = 30\text{A}, d_{IF}/dt = 1000\text{A}/\mu\text{s}, V_R = 390\text{V}, T_C = 125^\circ\text{C}$	-	800	-	$\text{A}/\mu\text{s}$	
Thermal Characteristics							
$R_{\theta JC}$	Thermal Resistance Junction to Case	TO-247	-	-	0.75	$^\circ\text{C}/\text{W}$	
$R_{\theta JA}$	Thermal Resistance Junction to Ambient	TO-247	-	-	30	$^\circ\text{C}/\text{W}$	
$R_{\theta JA}$	Thermal Resistance Junction to Ambient	TO-220	-	-	62	$^\circ\text{C}/\text{W}$	

Typical Performance Curves

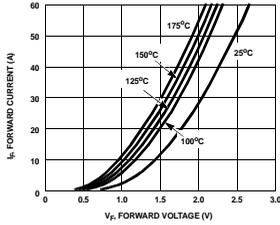


Figure 1. Forward Current vs Forward Voltage

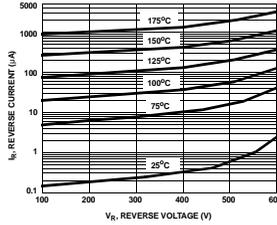


Figure 2. Reverse Current vs Reverse Voltage

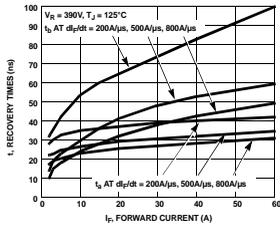


Figure 3. t_s and t_b Curves vs Forward Current

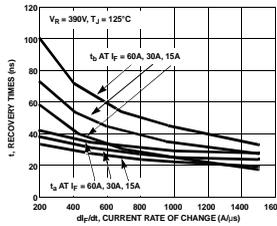


Figure 4. t_s and t_b Curves vs di_F/dt

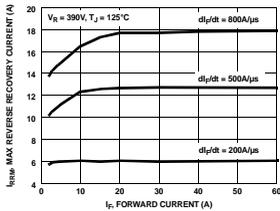


Figure 5. Maximum Reverse Recovery Current vs Forward Current

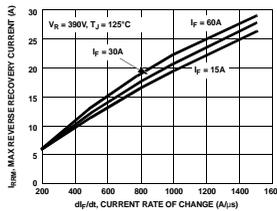


Figure 6. Maximum Reverse Recovery Current vs di_F/dt

A

fischer elektronik

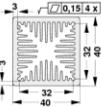
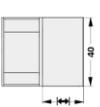
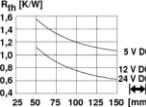
Miniature cooling aggregates

B

- compact design
- homogeneous heat dissipation
- mounting possible on any side
- powerful axial-fan motor

C

art. no.

LAM 4 ...

please indicate: ... H → **50 75 100 125 150 mm**

fan type
5 = 5 V DC
12 = 12 V DC
24 = 24 V DC

D

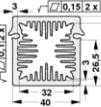
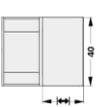
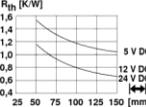
other lengths, special designs and processing according to customers requirements
surfaces: clear anodised, other surfaces treatment on request!

E

- mit Nute für Transistorhaftereder THFU → A 117...
- compact design
- homogeneous heat dissipation
- mounting possible on any side
- powerful axial-fan motor

F

art. no.

LAM 4 K ...

please indicate: ... H → **50 75 100 125 150 mm**

fan type
5 = 5 V DC
12 = 12 V DC
24 = 24 V DC

G

H

other lengths, special designs and processing according to customers requirements
surfaces: clear anodised, other surfaces treatment on request!

I

Technical data of the fans

	... 5	... 12	... 24
type	ebmpapst 405	ebmpapst 412 JHH	ebmpapst 414 JHH
dimensions	40 x 40 x 20 mm	40 x 40 x 25 mm	40 x 40 x 25 mm
voltage	5 V DC	12 V DC	24 V DC
power input	0.9 W	3.3 W	3.6 W
max. air flow	10 m³/h	24 m³/h	24 m³/h
temperature range	-20 °C ... +70 °C	-20 °C ... +60 °C	-20 °C ... +60 °C
noise level	18 dB(A)	46 dB(A)	46 dB(A)
rated speed	6,000 min ⁻¹	13,000 min ⁻¹	13,000 min ⁻¹
weight	27 g	50 g	50 g
failure rate (L₁₀)	L ₁₀ > 50.000 h (40 °C) L ₁₀ > 20.000 h (Tmax)	L ₁₀ > 57.500 h (40 °C) L ₁₀ > 35.000 h (Tmax)	L ₁₀ > 57.500 h (40 °C) L ₁₀ > 35.000 h (Tmax)

Other fan types and fan voltages on request.

N

D 11

Thermal conductive material → E 2 - 15
 Mounting material for semiconduct. → E 37 - 41
 Mounting pads for transistors → E 40
 Lock-in transistor fixing spring → A 117

Insulating clamping parts
 Lamella heatstainla

→ E 38
 → A 128

Tese apresentada ao Programa de Pós-
Graduação em Engenharia Elétrica da
Universidade Federal de Santa
Catarina, como requisito para obtenção de
Grau de Doutor em Engenharia Elétrica

Orientador: Marcelo Lobo Heldwein, Dr. sc. ETH Zurich
Co-orientador: Samir Ahmad Mussa, Dr.

Florianópolis, 2013