

**UNIVERSIDADE FEDERAL DE SANTA CATARINA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

Pedro André Martins Bezerra

**INVERSOR TRIFÁSICO PWM FONTE DE  
TENSÃO COM INTEGRAÇÃO DE  
INTERRUPTORES EM DELTA**

Florianópolis

2013



Pedro André Martins Bezerra

**INVERSOR TRIFÁSICO PWM FONTE DE  
TENSÃO COM INTEGRAÇÃO DE  
INTERRUPTORES EM DELTA**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para obtenção do Grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Marcelo Lobo Heldwein,  
Dr. sc. ETH

Florianópolis, Julho de 2013

Ficha de identificação da obra elaborada pelo autor,  
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Bezerra, Pedro André

Inversor Trifásico PWM Fonte de Tensão com Integração de Interruptores em Delta / Pedro André Bezerra ; orientador, Marcelo Lobo Heldwein - Florianópolis, SC, 2013. 253 p.

Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Inversor de Tensão PWM. 3. Interruptores em Delta. 4. Modo Comum. 5. Alto Rendimento. I. Lobo Heldwein, Marcelo . II. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

Pedro André Martins Bezerra

**INVERSOR TRIFÁSICO PWM FONTE DE TENSÃO  
COM INTEGRAÇÃO DE INTERRUPTORES EM  
DELTA**

Esta Dissertação foi julgada adequada para obtenção do Título de Mestre, Área de Concentração em Eletrônica de Potência e Acionamento Elétrico, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica.



---

Patrick Kuo Peng, Dr.

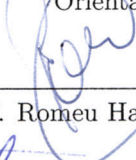
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

**Banca Examinadora:**



---

Marcelo Lobo Heldwein, Dr. sc. ETH  
Orientador



---

Prof. Romeu Hausmann, Dr.



---

Prof. Telles Brunelli Lazzarin, Dr.



---

Prof. Ivo Barbi, Dr. Ing.



---

Prof. Samir Mussa, Dr.



*“Talvez não tenha conseguido fazer o melhor, mas lutei para que o melhor fosse feito. Não sou o que deveria ser, mas Graças a Deus, não sou o que era antes.”*

*Marthin Luther King*





*Aos meus pais.*



## AGRADECIMENTOS

Gostaria de expressar toda minha gratidão a todos que me apoiaram para que eu lograsse êxito em realizar meu mestrado. Vários foram os momentos que precisei de ajuda e incentivo e, nesses momentos, tive a felicidade de contar com algumas pessoas muito importantes.

Primeiramente, gostaria de agradecer ao meu orientador, Prof. Marcelo Heldwein, por todo o conhecimento transmitido e pela orientação exemplar dedicada ao desenvolvimento deste trabalho. Sou muito grato por toda sua confiança, ajuda e compreensão. Sua maneira de trabalhar é contagiante e me serve hoje como inspiração.

Aos membros da banca: Prof. Romeu Hausmann, Prof. Telles Lazzarin, Prof. Ivo Barbi e Prof. Samir Mussa por terem disponibilizado seu tempo para participar da defesa e por terem corrigido o documento escrito. Agradeço também ao Prof. Perin, pois mesmo fazendo parte da banca como suplente, contribuiu de forma bastante significativa na correção da dissertação. Gostaria de agradecer especialmente ao Prof. Ivo Barbi pelas melhores aulas que já tive até hoje. É admirável sua habilidade de transmitir conteúdos complexos de uma maneira bastante natural e agradável. Agradeço por todo o conhecimento transmitido.

Aos demais professores e ex-professores do Instituto de Eletrônica de Potência (INEP): Denizar Martins e Enio Kassick pelo ensino técnico de qualidade e pelos ensinamentos de vida passados durante as aulas.

Aos meus grandes amigos, conterrâneos, companheiros de graduação e pós-graduação, e de moradia em Florianópolis: Décio Haramura, Luis Fernando, Luis Paulo, Carlos Alberto, Gean Jacques, Levy Costa e Lincoln Moura. Agradeço pelos dias de convivência, amizade e ajuda nos momentos difíceis. A minha estadia em Florianópolis foi muito agradável por causa de vocês. Em especial ao Levy Costa, Gean Jacques e Carlos Alberto que me acompanharam até que eu concluísse o mestrado.

Aos meu amigos da turma de mestrado Luís Fernando Machado, Luís Fernando Fontenelle, Rodrigo Santos, Odair Custódio, Marcelo Maccarini, Alan Callegaro, Levy Costa e Gean Jacques. Além de ser uma turma com imenso potencial técnico, também é um grupo que sempre procurou trabalhar em equipe para obter os melhores resultados. Agradeço a todos pela amizade, debates e pelos conhecimentos

compartilhados nesses anos de convivência.

Aos demais membros do INEP que tive o o prazer de conviver durante o período do mestrado: Daniel Flores, Gierr Waltrich, Adriano Ruseler, Eduardo de Souza, Walbermark dos Santos, Bruno Dupczak, Hugo Larico, Antônio Bottion, Joselito Heerdt, Nilton da Silva, Franciéli Lima, Moisés Villanueva, Ivar Ordoñez, Delvanei Bandeira, Marcos Jacoboski, Rafael Faust, Rodrigo Piontkewicz, Rômulo Schweitzer, Jefferson Zanotti, André Andreta, Lenon Schmitz, Juarez Camurça e Rafael Eckstein. Sou muito grato pela convivência, momentos de descontração e de troca de experiências. Gostaria de agradecer especialmente ao Thiago Soeiro, Daniel Collier, Marcio Ortmann, André Fuerback, Jackson Lago, Joabel Moia, Roberto Coelho e Tiago Jappe pela ajuda técnica nos projetos que tivemos a oportunidade de trabalhar em parceria.

Aos técnicos do INEP: Antônio Pacheco, Luiz Coelho e Carina Melatto pelo suporte técnico na parte de hardware e de informática. Aos demais funcionários do INEP: Diogo Duarte, Leandro e Elisabete pelo excelente trabalho em manter o laboratório sempre organizado.

Aos estudantes de iniciação científica: Pedro Pereira, Jaqueline Clamer, Vitor e Wagner Hoffmann pela ajuda na construção dos protótipos.

Não poderia deixar de agradecer também aos amigos que fiz em Fortaleza: Julio César, Evilásio Lucena, Ronny Glauber, Eduardo Façanha, Dalton Honório e Wellington Avelino. Sempre que retorno à minha cidade natal tenho a felicidade de poder reencontrá-los e relembrar os velhos tempos.

À minha família que me recebeu de braços abertos sempre que tive a oportunidade de retornar para casa. Gostaria de fazer um agradecimento especial à minha querida avó Margarida Martins que, infelizmente, não consegui ver seu neto superando mais esta etapa da vida. Devo muito do que sou hoje graças aos seus cuidados e ensinamentos.

Faço um agradecimento especial à minha namorada Nayara Coriolano que, mesmo tão distante, soube transmitir-me todo seu amor e carinho. Peço perdão pelos dias que estivemos longe um do outro, pois sei que não é uma situação confortável. Agradeço por toda sua paciência e por acreditar em nosso relacionamento.

Por fim, aos meus pais Pedro Alberto e Ângela Martins que, além de terem me dado a vida e cuidado de mim durante minha infância e juventude, ainda hoje, são meus pilares de sustentação. Agradeço

também à minha querida irmã a quem tenho tanto carinho.

Peço desculpas caso tenha esquecido de alguém, pois realmente devo a muitos esta minha conquista.

Obrigado a todos e a deus pela vida!



## RESUMO

Este trabalho apresenta o estudo de uma nova topologia de um conversor trifásico dois níveis bidirecional com integração de interruptores conectados em delta adequado para aplicações em acionamentos de máquinas elétricas e para a conexão de sistemas à rede elétrica. A inserção da malha de interruptores em delta a um inversor de tensão convencional adiciona estados redundantes na operação do conversor que, se escolhidos de maneira adequada em uma estratégia de modulação, podem otimizar o desempenho do conversor, de acordo com critérios do projetista. Dependendo da estratégia de modulação utilizada, o conversor pode ser otimizado para a redução das perdas por condução ou para a redução da geração das tensões de modo comum. Uma metodologia para a geração de técnicas de modulação PWM contínuas, descontínuas e híbridas aplicáveis ao conversor proposto e a outros convencionais é apresentada e o desempenho de algumas estratégias é analisado. Estratégias também foram propostas para concentrar as perdas de comutação em componentes específicos, diminuindo a taxa de crescimento da eficiência do conversor com o aumento da frequência de comutação. Um protótipo de 10 kW foi construído para validar a análise teórica e para realizar a interface de sistemas geradores com a rede elétrica. São fornecidos detalhes da implementação prática bem como a metodologia adotada para o projeto do filtro de EMI e dos controladores. Resultados experimentais são mostrados validando algumas das análises apresentadas.

**Palavras-chave:** Inversor de Tensão, Trifásico, VSI, Interruptores em Delta, Modulação, PWM, Vetorial, Modo Comum, Alto Rendimento.





## ABSTRACT

This work analyzes a novel three-phase two-level delta-switch active voltage source inverter for electrical drives and grid connected applications. The addition of delta connected switches to the phases of a voltage source inverter make possible new redundant operational states. The converter states, when combined in a modulation strategy, can optimize the converter performance as defined by the designer. Depending on modulation, the converter can be optimized for losses reduction or for common mode voltage reduction. A methodology for continuous, discontinuous and hybrid PWM modulation strategies generation is presented, suitable for the proposed converter and other conventional ones, and the performance of some of them is analyzed. Strategies are also proposed in order concentrate the switching losses in some components, reducing the efficiency decreasing rate when the switching frequency is increased. A 10 kW prototype was designed and implemented in order to validate the performed analyses and to connect generation systems to the grid. Some practical details and the methodology for EMI filters and controllers design are given. Experimental results are presented validating some of the performed analysis.

**Keywords:** Voltage Source Inverter, Three-Phase, Delta-Switch, Modulation, PWM, Vectorial, Common Mode, High Efficiency.



## LISTA DE SÍMBOLOS

Símb.	Descrição	Unid.
$A_L$	Fator de indutância	nH/ espira <sup>2</sup>
$A_e A_w$	Produto entre as áreas da seção transversal do núcleo com a área da janela	mm <sup>4</sup>
$B_{sat}$	Densidade de fluxo de saturação do núcleo	T
$C_{ic}(s)$	Controlador de Corrente	-
$C_{f,max}$	Capacitância máxima do filtro LCL	F
$C_f$	Capacitância de Filtro	F
$C_d$	Capacitância de Amortecimento	F
$\delta$	Ângulo de fator de potência	rad
$d_{Sij}$	Funções de razão cíclica dos interruptores em estrela do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{p, n\}$	-
$d_{Sijk}$	Funções de razão cíclica dos interruptores em delta do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c\}$ com $i \neq j$ e $k \in \{1, 2\}$	-
$d_i$	Funções de razão cíclica dos tempos de aplicação dos vetores, referenciados ao primeiro sextante onde $i \in \{1, 2, \text{null}\}$	-
$d_j$	Funções de razão cíclica dos tempos em que o vetor nulo é aplicado durante um período de comutação, onde $j = 0, 7$	-
$d_{iso}$	Diâmetro do condutor com isolamento	m

Símb.	Descrição	Unid.
$d_a^*, d_b^*, d_c^*$	Funções de razão cíclica de referência em coordenadas $abc$	-
$d_\alpha^*, d_\beta^*$	Funções de razão cíclica de referência em coordenadas $\alpha\beta$	-
$\vec{d}_s$	Vetor contendo as funções de razão cíclica dos interruptores superiores em estrela do $\Delta$ -VSI	-
$\vec{d}_d$	Vetor contendo as funções de razão cíclica dos interruptores em delta do $\Delta$ -VSI	-
$\vec{d}_t$	Vetor contendo as funções de razão cíclica dos tempos de aplicação dos vetores do $\Delta$ -VSI	-
$\vec{d}_s^*$	Vetor contendo as funções de razão cíclica de referência dos interruptores superiores em estrela do $\Delta$ -VSI	-
$d_z$	função de razão cíclica de eixo zero do $\Delta$ -VSI	-
$\vec{d}_{abc}^*$	Vetor contendo as funções de razão cíclica de referência do $\Delta$ -VSI	-
$d_b$	Diâmetro de cobre do condutor	m
$\Delta i_{max}$	Ondulação máxima de corrente em torno do valor médio	A
$\Delta T_{Lc}$	Elevação de temperatura indutor do lado do conversor	°C
$\delta_\omega$	Profundidade de penetração da corrente no cobre na temperatura máxima de operação	m
$e_\alpha, e_\beta$	erro de corrente em coordenadas $\alpha\beta$	A
$\eta_\omega$	Fator de porosidade	-
$\eta$	Rendimento	-

Símb.	Descrição	Unid.
$F_r$	Fator de resistência	-
$f_{int}$	Frequência de interesse	Hz
$f_f$	Frequência fundamental	Hz
$f_s$	Frequência de Comutação	Hz
$f_{ress,LCL}$	Frequência de ressonância do filtro LCL	Hz
$G_{Sij}$	Sinais de Gatilho dos Interruptores do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	V
$G_{ic}(s)$	Função de transferência da planta das correntes no lado do conversor	-
$H_{pk}$	Intensidade de campo de pico	A/m
$H_{ic}(s)$	Função de transferência do condicionamento de sinal de corrente	-
$H_{int}$	Intensidade de campo de interesse	A/m
$\vec{i}_{abc}^*$	Vetor contendo as as correntes de referência do $\Delta$ -VSI	A
$i_a, i_b, i_c$	Correntes de fase em coordenadas $abc$	A
$\hat{I}_{pk}$	Corrente de pico das correntes de referência do lado CA	A
$i_{Sap,med}$	Valor médio da corrente no interruptor $S_{ap}$	A
$i_{Sap,rms}$	Valor eficaz da corrente no interruptor $S_{ap}$	A
$i_{Sbc,med}$	Valor médio da corrente no interruptor $S_{bc}$	A
$i_{Sbc,rms}$	Valor eficaz da corrente no interruptor $S_{bc}$	A
$I_{n,ef}$	Valor eficaz da corrente harmônica n	A
$ID$	Diâmetro interno do núcleo	m

Símb.	Descrição	Unid.
$K_{u,\max}$	Fator de utilização máximo	-
$L$	Indutância do indutor <i>boost</i>	H
$L_c$	Indutância do lado do conversor	H
$L_r$	Indutância do lado da rede	H
$L_{tot}$	Somatório da indutância do conversor com a indutância da do lado da rede	H
$L_{c,\min}$	Indutância mínima do indutor do lado do conversor	H
$l_c$	Comprimento do caminho magnético	m
$L_{ob}$	Indutância de projeto	H
$l_\omega$	Comprimento total do condutor	m
$M$	Índice de modulação	-
$\mu_0$	Permeabilidade absoluta do vácuo	H/m
$\mu_i$	Permeabilidade inicial do material	-
$\mu_{pu}$	Permeabilidade normalizada em relação a permeabilidade inicial	-
$m_a^*, m_b^*, m_c^*$	Funções de razão modulação de referência em coordenadas <i>abc</i>	-
$M_{\max}$	Máximo índice de modulação para não haver sobremodulação	-
$m_z$	Sinal de Modulação de Eixo Zero	-
$m_{Sij}$	Funções de modulação dos interruptores em estrela do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{p, n\}$	-
$m_{Sijk}$	Funções de razão cíclica dos interruptores em delta do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c\}$ com $i \neq j$ e $k \in \{1, 2\}$	-
$N_{\max,B}$	Número máximo de espiras para não haver saturação do núcleo	-

Símb.	Descrição	Unid.
$N$	Número de Espiras	-
$N_{\max,\omega}$	Número máximo de espiras para fisicamente possível de implementar	-
$N_{cam}$	Número de camadas de condutores	-
$N_{\max,cam}^n$	Espiras que podem ser acomodadas por camada, onde n é o número da camada	-
$N_p$	Quantidade de núcleos em paralelo	-
$nec$	Quantidade de camadas inteiras necessárias para acomodar todas as espiras do indutor	-
$Ond_{\max}$	vetores que são aplicados após o primeiro vetor nulo da janela de comutação	A
$P_o$	Potência de Saída	W
$P_{in}$	Potência de Entrada	W
$P_{Mosfet,cond}$	Perdas por Condução em um Mosfet	W
$P_{Mosfet,cond}$	Perdas por Condução em um Mosfet	W
$P_{Mosfet,tot}$	Perdas por condução totais	W
$P_{Com}$	Perdas por comutação	W
$P_{Com,tot}$	Perdas por comutação totais	W
$P_{tot}$	Perdas totais	W
$P_{\omega}$	Potência total dissipada nos condutores do indutor	W
$P_c$	Potência total dissipada no núcleo do indutor	W
$P_{\omega,tf}$	Potência dissipada no cobre pela componente fundamental de corrente	W

Símb.	Descrição	Unid.
$P_{\omega,h,f}$	Potência dissipada no cobre pelas componentes harmônicas de corrente	W
$P_{Lc}$	Potência total dissipada no indutor do lado do conversor	W
$p_1$ e $p_2$	Derivadas de corrente	A/s
$r$	Relação entre as indutâncias do filtro LCL	-
$\rho_T$	Resistividade do cobre na temperatura máxima de operação	$\Omega\text{m}$
$R_d$	Resistência de amortecimento	$\Omega$
$R_f$	Resistência série do capacitor de filtro	$\Omega$
$R_{Sij}$	Resistência de condução do interruptor controlado $S_{ij}$ , onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	$\Omega$
$R_{Dij}$	Resistência de condução do interruptor $D_{ij}$ não controlado, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	$\Omega$
$R_{cc}$	Resistência do cobre para corrente contínua	$\Omega$
$R_{ca}$	Resistência do cobre para corrente alternada	$\Omega$
$S_{ij}$	Interruptores do $\Delta$ -VSI, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	-
$s_{ij}$	Função de comutação do interruptor $S_{ij}$ , onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	-
$S_i$	Sextantes do mapa de vetores do $\Delta$ -VSI, onde $i \in \{0, 1..6\}$	-



Símb.	Descrição	Unid.
$T_{amb}$	Temperatura ambiente	°C
$T_i$	Tempo de aplicação dos vetores, referenciados ao primeiro sextante onde $i \in \{1, 2, \text{null}\}$	s
$T_s$	Período de comutação	s
$T_j$	Intervalos de tempo em que o vetor nulo é aplicado em um período de comutação, onde $j = 0, 7$	s
$T_{oper}$	Temperatura de operação	°C
$T_j$	Temperatura na Junção	°C
$t_j$	Tempo de aplicação do vetor $\vec{V}_j$	V
$\theta$	Ângulo das tensões de fase	rad
$\theta'$	Ângulo das tensões de fase referido ao primeiro sextante	rad
$V_{dc}$	Tensão média sobre capacitores do barramento CC	V
$v_a, v_b, v_c$	Tensões de fase em coordenadas $abc$	V
$v_\alpha, v_\beta, v_\gamma$	Tensões de fase em coordenadas $\alpha\beta\gamma$	V
$\vec{V}_i$	Vetores espaciais de tensão do $\Delta$ -VSI, onde $i \in \{0, 1...6\}$	V
$\vec{V}_{i,VSI}$	Vetores espaciais ativos de tensão do $\Delta$ -VSI utilizando apenas os interruptores em estrela, onde $i \in \{0, 1...6\}$	V
$\vec{V}_{i,SDj}$	Vetores espaciais ativos de tensão do $\Delta$ -VSI utilizando dois interruptores em estrela e um interruptor em delta, onde $i \in \{0, 1...6\}$ e $j \in \{1, 2\}$	V

Símb.	Descrição	Unid.
$\vec{V}_{i,RCL}$	Vetores espaciais ativos de tensão do $\Delta$ -VSI, utilizando três interruptores em estrela e um interruptor em delta, onde $i \in \{0, 1...6\}$	V
$\vec{V}_{0,VSIj}$	Vetor nulo de tensão do $\Delta$ -VSI utilizando apenas os interruptores em estrela, onde $j \in \{1, 2\}$	V
$\vec{V}_{0,RCLj}$	Vetor nulo de tensão do $\Delta$ -VSI utilizando os interruptores em estrela e em delta simultaneamente, onde $j \in \{1, 2\}$	V
$\vec{V}_{0,RCMV}$	Vetor nulo de tensão do $\Delta$ -VSI utilizando apenas os interruptores em delta, onde $j \in \{1, 2\}$	V
$V_{Sij}$	Tensão de polarização do interruptor controlado $S_{ij}$ , onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	V
$V_{Dij}$	Tensão de polarização do interruptor $V_{Dij}$ não controlado, onde $i \in \{a, b, c\}$ e $j \in \{a, b, c, p, n\}$ com $i \neq j$	V
$\vec{V}^*$	Vetor de referência em coordenadas $\alpha\beta$	V
$\hat{V}_{pk}$	Valor de pico das tensões de fase de referência	V
$V_{dc}$	Tensão Média do Barramento CC	V
$\vec{V}_{max}^*$	Tensão máxima de pico de fase para que não haja sobremodulação na modulação senoidal	V
$v_{tri}$	Portadora triangular dos moduladores do $\Delta$ -VSI	V
$\langle var \rangle$	Valor Médio Quase Instantâneo das Variáveis do $\Delta$ -VSI	-

Símb.	Descrição	Unid.
$v_a^*, v_b^*, v_c^*$	Funções de razão cíclica de referência em coordenadas $abc$	V
$\hat{V}_{f1}$	Valor de pico da componente fundamental das tensões de referência	V
$v_{cm}$	Tensão de modo comum	V
$V_{o,rms}$	Tensão eficaz de linha no lado CA	V
$\vec{V}_y$	vetores que são aplicados após o primeiro vetor nulo da janela de comutação	V



## LISTA DE ABREVIATURAS E SIGLAS

ANPC	Grampeamento Ativo no Ponto Central ( <i>Active Neutral Point Clamped</i> )
AD	Analógico Digital
ADC	Conversor Analógico Digital
BT	Baixa Tensão
CA	Corrente Alternada
CC	Corrente Contínua
CBPWM	PWM Baseada em Portadoras ( <i>Carrier Based PWM</i> )
CPWM	PWM contínua ( <i>Continuous PWM</i> )
CSVM	SVM Contínua ( <i>Continuous SVM</i> )
$\Delta$ -VSI	Inversor Trifásico de Tensão Dois Níveis com Interruptores em Delta ( <i>Two-Level Three-Phase Delta-Switch Voltage Source Inverter</i> )
$\Delta$ -VSR	Retificador Trifásico de Tensão Dois Níveis com Interruptores em Delta ( <i>Two-Level Three-Phase Delta-Switch Voltage Source Rectifier</i> )
$\Delta$ -NPC	Ponto Neutro Grampeado com Interruptores em Delta ( <i>Delta-Switch Neutral Point Clamped</i> )
$\Delta$ -Tipo T	Tipo T com Interruptores em Delta ( <i>Delta-Switch T-Type</i> )
$\Delta$ -FCap	Capacitor flutuante com Interruptores em Delta ( <i>Delta-Switch FCap</i> )

DPWM	PWM Descontínua
DPWM1	PWM Descontínua 1 com ângulo $\varphi = 0^\circ$
DPWM0	PWM Descontínua 0 com ângulo $\varphi = -60$
DPWM2	PWM Descontínua 2 com ângulo $\varphi = 60$
DPWM3	PWM Descontínua 3
DPWMMAX	PWM Descontínua Máxima
DPWMMIN	PWM Descontínua Mínima
DPWM13	PWM Descontínua que utiliza os padrões de pulsos da DPWM1 e da DPWM3 (DPWM1 nos picos de $\vec{m}_{abc}^*$ )
DPWM31	PWM Descontínua que utiliza os padrões de pulsos da DPWM3 e da DPWM1 (DPWM3 nos picos de $\vec{m}_{abc}^*$ )
DSC	Controlador Digital de Sinais ( <i>Digital Signal Controller</i> )
DSVM	SVM Descontínua ( <i>Discontinuous SVM</i> )
EMI	Interferência Eletromagnética ( <i>Eletromagnetic Interference</i> )
FPGA	Arranjo de Portas Programável em Campo ( <i>Field Programmable Gate Array</i> )
GD	Geração Distribuída
GDPWM	PWM Descontínua Generalizada
GDSVPWM	Modulação PWM Descontínua que utiliza os padrões de pulsos da GDPWM e da SVPWM (GDPWM nos picos de $\vec{m}_{abc}^*$ )

HERIC	Conceito de Inversor Altamente Eficiente e Confiável ( <i>Highly Efficient and Reliable Inverter Concept</i> )
IEEE	Instituto de Engenheiros Eletricistas e Eletrônicos ( <i>Institute of Electrical and Electronics Engineers</i> )
IGBT	Transistor Bipolar com Gatilho Isolado ( <i>Isolated Gate Bipolar Transistor</i> )
iGSE	Equação de Steimetz Generalizada e Melhorada ( <i>Improved Generalized Steimetz Equation</i> )
MCD	Modo de Condução Descontínuo
MOSFET	Transistor de Efeito de Campo Metal Oxido Semicondutor ( <i>Metal Oxide Semiconductor Field Effect Transistor</i> )
NPC	Grampeamento no Ponto Central ( <i>Neutral Point Clamped</i> )
ONS	Operador Nacional do Sistema
PWM	Modulação por Largura da Pulso ( <i>Pulse Width Modulation</i> )
PI	Proporcional Integral
PR	Proporcional Ressonante
RCL	Perdas por Condução Reduzidas ( <i>Reduced Conduction Losses</i> )
RCMV	Reduzido Valor da Tensão de Modo Comum ( <i>Reduced Common Mode Voltage</i> )

RL	Perdas Reduzidas ( <i>Reduced Losses</i> )
RB-IGBT	IGBT com Capacidade de Bloqueio Reverso ( <i>Reversing Block IGBT</i> )
SEP	Sistema Elétrico de Potência
SPWM	Modulação PWM Senoidal
SVM	Modulação Vetorial ( <i>Space Vector Modulation</i> )
SVGDPWM	Modulação PWM Descontínua que utiliza os padrões de pulsos da SVPWM e da GDPWM (SVPWM nos picos de $\vec{m}_{abc}^*$ )
SVPWM	Modulação Vetorial PWM
TDH	Taxa de Distorção Harmônica
2L-VSI	Inversor Trifásico de Tensão Dois Níveis
VMQI	Valor Médio Quase Instantâneo
ZVS	Comutação sob Tensão Nula ( <i>Zero Voltage Switching</i> )



# SUMÁRIO

1	INTRODUÇÃO .....	1
1.1	Contextualização do Trabalho .....	1
1.2	Principais Contribuições do Trabalho .....	4
1.2.1	Artigos Publicados .....	4
1.3	Estrutura da Dissertação .....	5
2	INVERSORES TRIFÁSICOS DE ALTO DESEMPENHO PARA APLICAÇÕES EM BT .....	7
2.1	Introdução .....	7
2.2	Inversor Trifásico de Tensão Dois Níveis Convencional (2L-VSI) .....	7
2.3	Inversores Dois Níveis com Comutação Suave .....	9
2.4	Inversores Dois Níveis Operando em Máquinas com Bo- binas Acessíveis ( <i>Dual VSI</i> ) .....	10
2.5	Inversores Três Níveis .....	11
2.6	Topologia Proposta .....	13
2.6.1	Geração da Topologia .....	14
2.7	Interruptores Conectados em Delta para Topologias Multiníveis .....	15
2.8	Conclusão .....	16
3	OPERAÇÃO E PRINCÍPIOS DE MODULAÇÃO VETORIAL DO $\Delta$ -VSI .....	19
3.1	Introdução .....	19
3.2	Restrições de Operação do $\Delta$ -VSI .....	19
3.3	Análise Vetorial do $\Delta$ -VSI .....	21
3.4	Estados Topológicos do $\Delta$ -VSI .....	25
3.5	Modulação Vetorial do $\Delta$ -VSI .....	32
3.5.1	Cálculo dos Tempos de Aplicação dos Vetores ..	34
3.5.2	Restrições para o Vetor de Referência .....	36
3.5.3	Sequência de Vetores .....	38
3.6	Escolha dos Estados Redundantes e dos Semicondutores	40
3.6.1	Interruptores com Reduzidas Perdas por Condu- ção Conectados em Delta .....	41
3.6.2	Interruptores com Reduzidas Perdas por Condu- ção Conectados em Estrela .....	43

3.6.3	Seleção dos Semicondutores . . . . .	44
3.7	Conclusão . . . . .	46
4	MODULAÇÃO PWM BASEADA EM PORTADORAS . . . . .	47
4.1	Introdução . . . . .	47
4.2	Modelo Médio do $\Delta$ -VSI . . . . .	48
4.3	Relação Entre a CBPWM e a SVM para os Interruptores em Estrela . . . . .	52
4.4	Relação Entre a CBSVM e a SVM para os Interruptores em Delta . . . . .	55
4.5	Geração dos Sinais Moduladores para os Interruptores em Estrela . . . . .	56
4.5.1	SVPWM . . . . .	58
4.5.2	DPWM . . . . .	60
4.5.2.1	Tipos de DPWMs . . . . .	64
4.5.3	Novas Estratégias de Modulação . . . . .	68
4.5.4	Alternância entre Estratégias de Modulação . . . . .	72
4.6	Geração dos Sinais Moduladores para os Interruptores em Delta . . . . .	74
4.7	Moduladores . . . . .	76
4.8	Estratégia de Transição entre Vetores . . . . .	78
4.9	Resultados do $\Delta$ -VSI Operando em Malha Aberta . . . . .	78
4.9.1	Resultado para as Modulações Tradicionais . . . . .	80
4.9.2	Resultados para as Modulações Híbridas . . . . .	80
4.9.3	Problema da Distorção na Entrada e na Saída da Região de Descontinuidade . . . . .	80
4.9.4	Detalhe da Transição Entre Vetores . . . . .	80
4.10	Conclusão . . . . .	86
5	ANÁLISE DO DESEMPENHO DO $\Delta$ -VSI . . . . .	89
5.1	Descrição do Estudo de Caso . . . . .	89
5.2	Esforços de Corrente nos Interruptores . . . . .	90
5.3	Perdas nos Semicondutores . . . . .	102
5.3.1	Perdas por Condução . . . . .	104
5.3.2	Perdas por Comutação . . . . .	108
5.3.3	Perdas Totais nos Interruptores . . . . .	110
5.4	Estudo da Ondulação das Correntes de Fase . . . . .	114
5.5	Espectro da Tensão de Modo Comum . . . . .	121
5.6	Conclusão . . . . .	122

6	APLICAÇÃO DO CONVERSOR $\Delta$ -VSI CONECTADO À REDE ELÉTRICA .....	125
6.1	Introdução .....	125
6.2	Especificações do Projeto .....	125
6.3	Estudo do Filtro de Modo Diferencial .....	126
6.3.1	Escolha dos Parâmetros do Filtro LCL .....	128
6.4	Modelagem do Conversor Aplicado ao Controle .....	132
6.5	Controle das Correntes do Lado CA .....	138
6.6	Protótipo Implementado .....	146
6.6.1	Placa de Controle e Condicionamento de Sinais .....	146
6.6.2	Fontes Auxiliares .....	147
6.6.3	Circuito de Gatilho dos Interruptores .....	147
6.6.4	Placa de Processamento de Energia e Protótipo Final .....	150
6.7	Placa do Filtro de EMI .....	151
6.8	Resultados Experimentais do Protótipo Implementado .....	151
6.8.1	Validação das Estratégias de Modulação .....	155
6.8.2	Curvas de Rendimento .....	155
6.9	Conclusão .....	161
7	CONCLUSÃO GERAL .....	163
7.1	Trabalhos Futuros .....	166
	Apêndice A – Algoritmo para cálculo de Esforços do $\Delta$ -VSI .....	179
A.1	Introdução .....	179
A.2	Modelo Simplificado dos Interruptores .....	179
A.3	Determinação dos Parâmetros dos Circuitos Equivalentes .....	181
A.4	Definição das Envoltórias de Corrente .....	184
	Referências Bibliográficas .....	179
	Apêndice B – Projeto Físico dos Indutores do Filtro LCL .....	193
B.1	Introdução .....	193
B.2	Procedimento de Projeto .....	193
B.2.1	Determinação do Número de Espiras e do Número de Núcleos em Paralelo .....	195
B.2.2	Escolha do Condutor .....	197
B.2.3	Perdas nos Condutores .....	198
B.2.4	Perdas no Magnético .....	200
B.2.5	Elevação de Temperatura .....	200

B.3 Resultados Obtidos . . . . .	200
Apêndice C – Diagramas Esquemáticos . . . . .	203

# 1 INTRODUÇÃO

## 1.1 Contextualização do Trabalho

O século XXI trouxe consigo diversas propostas de mudanças na maneira como geramos, transmitimos e consumimos a energia elétrica. É mostrado na Figura 1.1 que, no início do século, houve um aumento significativo na taxa de crescimento do consumo de energia, principalmente para geração de energia elétrica. Analisando a previsão para 2030, verifica-se também que o consumo só tende a aumentar. Como a maior parte da energia consumida provém de fontes não renováveis de energia e que geram gases causadores do efeito estufa, conclui-se que panorama para o futuro é insustentável.

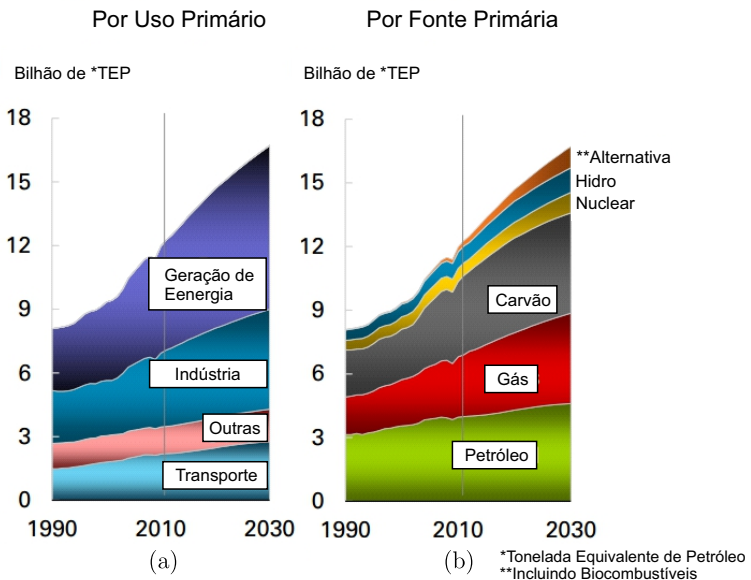


Figura 1.1: Consumo global de energia separado por: (a) por uso primário; (b) por fonte primária [1].

O aumento do consumo energético presenciado nos últimos anos, aliado à volatilidade do petróleo, a ineficiência das usinas térmicas, a segurança questionável das usinas nucleares, e questões ambientais

envolvendo emissão de gases causadores do efeito estufa, radiação e destruição de ecossistemas fizeram surgir propostas de reestruturação, a começar, pelo Sistema Elétrico de Potência (SEP).

Durante muito tempo, a geração de energia no sistema elétrico de potência foi concentrada em locais isolados próximos às grandes fontes de energia, ou seja, próximo às mineradoras, poços de petróleo, grandes reservas hídricas. A energia gerada por essas fontes é então transmitida por extensas redes de tensão em Corrente Alternada (CA) e distribuída para os consumidores domésticos em uma rede de Baixa Tensão (BT) em CA. Os consumidores dessa rede convencional são passivos no que diz respeito à geração de energia, sendo o Operador Nacional do Sistema (ONS) o responsável pelo despacho de toda a geração do sistema. Hoje se propõe que a geração de energia ocorra em forma de Geração Distribuída (GD), conforme mostrado na Figura 1.2.

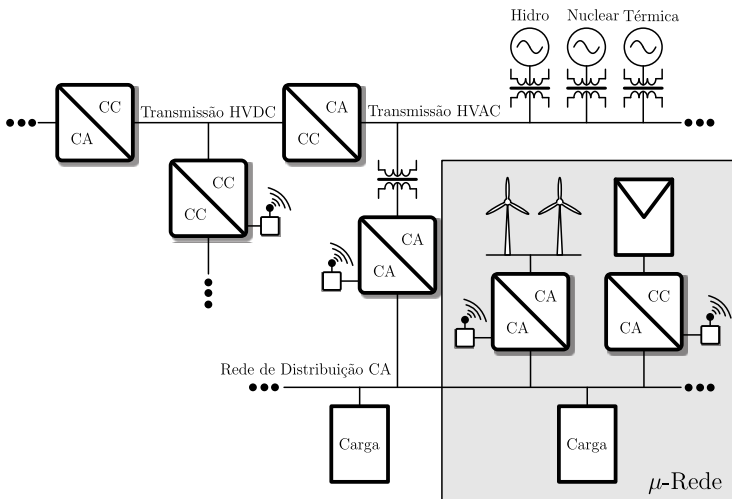


Figura 1.2: Diagrama unifilar simplificado de uma rede inteligente.

Nesse novo sistema, os consumidores de energia passam também a gerar, o que aproxima o ponto de consumo do ponto de produção. A incorporação das unidades de GD trazem diversos benefícios ao SEP como o aumento da confiabilidade e qualidade de energia, maior facilidade de instalação de novas fontes de geração, e a incorporação das fontes renováveis não convencionais de energia como a solar fotovoltaica

e a eólica.

Os veículos elétricos também passam a ser elementos importantes nessa nova estrutura que, além de reduzir a quantidade de emissão de carbono na atmosfera, por não utilizarem combustíveis fósseis, também podem servir como elementos armazenadores de energia para o SEP no contexto de redes inteligentes (*Smart Grids*). Na Figura 1.3 é mostrado que a energia utilizada no carro elétrico provém de baterias. Dado que a energia armazenada é derivada de fontes renováveis, a substituição do carro a combustão pelo carro elétrico contribui para a redução de gases causadores do efeito estufa.

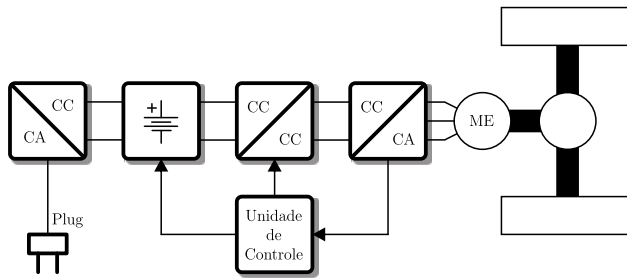


Figura 1.3: Esquemático de blocos de um veículo elétrico.

Entretanto, para que seja feito o controle da energia gerada e consumida nas redes ativas inteligentes, é necessário à criação de um sistema robusto de comunicação entre as fontes geradoras e consumidoras e a incorporação da eletrônica de potência ao sistema elétrico. O controle do fluxo de energia entre as fontes de geração e os consumidores finais será feito por inversores, retificadores, conversores CC-CC e CA-CA, elementos já bastante difundidos no setor industrial. Além disso, os veículos elétricos também necessitam dos conversores de potência para o acionamento dos motores elétricos e de seus periféricos, ressaltando ainda mais a importância da energia eletronicamente processada.

Os conversores mais utilizados no SEP, no acionamento de veículos elétricos e na indústria são os Inversores Fonte de Tensão (VSI) para aplicações em baixa tensão (<1000 V) e médias potências (<100 kW). Devido aos apelos citados anteriormente, esses inversores devem processar energia de forma eficiente e apresentar reduzidos peso e volume. Tais conversores também são utilizados em estações de telecomunica-

ções, em satélites e em aplicações aeroespaciais e navais. Outro aspecto importante, principalmente para conversores conectados à rede elétrica e em acionamento de máquinas, é a interferência eletromagnética (EMI) proveniente da energia de comutação em alta frequência dos interruptores de potência que é radiada ou transmitida via cabos para a rede ou equipamentos nas proximidades.

Vários esforços têm sido feitos, ao longo dos anos, com o intuito de melhorar o desempenho dos inversores de tensão e, é neste sentido, que este trabalho busca contribuir. Uma busca recente, realizada no banco de dados do Instituto de Engenheiros Eletricistas e Eletrônicos (IEEE), por *high efficiency inverter*, resulta em mais de 2300 trabalhos, o que demonstra grande empenho por parte dos pesquisadores para melhorar o rendimento das topologias já existentes ou propor novas alternativas de topologias.

## 1.2 Principais Contribuições do Trabalho

O trabalho em questão contribuiu no estudo de uma nova topologia de inversor trifásico com modulação por largura de pulsos (PWM) fonte de tensão dois níveis com potencial para ser otimizado em relação a densidade de potência, rendimento e emissões eletromagnéticas. Novas topologias multiníveis foram derivadas de maneira semelhante à estudada na dissertação.

Ao longo do trabalho, foram propostas várias estratégias de modulação vetorial e baseadas em portadora para este conversor e o desempenho de cada uma delas foi avaliado. Foi proposto um método para estimação de esforços em conversores que apresentam divisão de corrente entre dispositivos semicondutores durante um dado estado de comutação. Um protótipo foi construído com o intuito de validar as análises realizadas. A aplicação desse conversor conectado à rede elétrica foi estudada onde os detalhes da implementação são fornecidos.

### 1.2.1 Artigos Publicados

No decorrer do ano destinado ao desenvolvimento do trabalho de mestrado, foram publicados três artigos em conferências internacionais relacionados com o tema desta dissertação [2]–[4].



### 1.3 Estrutura da Dissertação

Esta dissertação está dividida em seis capítulos destinados ao estudo de uma nova topologia de inversor de tensão trifásico dois níveis. Neste foi realizada uma contextualização do trabalho e suas contribuições foram expostas.

No Capítulo 2, é feita uma revisão bibliográfica sobre topologias de inversores fonte de tensão utilizados em aplicações onde, em baixa tensão e com média potência, um alto desempenho do conversor é exigido. Ao final deste tópico, a topologia proposta é apresentada juntamente com a metodologia seguida para a sua obtenção.

Os princípios de operação do conversor, bem como duas estratégias de modulação vetorial, são apresentados no Capítulo 3. São mostrados todos os estados e vetores possíveis que o conversor pode implementar.

No Capítulo 4, são apresentadas algumas estratégias de modulação PWM baseadas em portadoras para o conversor proposto. Aqui, é apresentada uma metodologia para a geração de técnicas de modulação PWM baseadas em portadora a partir dos padrões de pulsos desejados para os interruptores. O procedimento desenvolvido pode ser estendido para outros conversores trifásicos. Seguindo a mesma metodologia, técnicas de modulação híbridas também são propostas para o conversor. O procedimento para calcular as funções de modulação bem como a estrutura dos moduladores são detalhados.

No Capítulo 5, o conversor proposto é comparado com um Inversor Trifásico Fonte de Tensão dois Níveis (2L-VSI) para as modulações propostas no Capítulo 4. As comparações foram feitas analiticamente e verificadas por simulações e alguns resultados experimentais.

O estudo da aplicação do conversor proposto em sistemas conectados à rede elétrica foi realizado no Capítulo 6. Nesse capítulo são apresentadas especificações para o projeto de um inversor de 10 kW. O modelo do conversor incluindo o seu filtro de saída para a realização do controle de suas correntes também foi desenvolvido. O protótipo construído é apresentado bem como resultados experimentais validando algumas das teorias propostas no trabalho.

Por fim, no Capítulo 7, uma conclusão geral do trabalho é apresentada bem como perspectivas para trabalhos futuros.

O apêndice A apresenta um algoritmo proposto para a determinação dos esforços de corrente quando se tem mais de um caminho

para a circulação das correntes nos interruptores em um estado de comutação. No Apêndice B é mostrado o procedimento utilizado para a realização do projeto físico dos indutores de filtro. O projeto foi realizado para que o volume do filtro fosse otimizado. O Apêndice C mostra os diagramas esquemáticos de todas as placas utilizadas no protótipo construído.

## 2 INVERSORES TRIFÁSICOS DE ALTO DESEMPENHO PARA APLICAÇÕES EM BT

### 2.1 Introdução

Neste capítulo, será feita uma revisão bibliográfica sobre inversores trifásicos para aplicações em baixa tensão onde são requeridos elevado rendimento e reduzidos peso e volume. Esses inversores, denominados aqui de inversores de alto desempenho, geralmente não fazem uso de transformadores de potência, pois tais elementos magnéticos apresentam peso e volume elevados. Nesses conversores estão contidos apenas capacitores, elementos semicondutores e, em alguns casos, também pequenos componentes magnéticos para o auxílio da comutação.

### 2.2 Inversor Trifásico de Tensão Dois Níveis Convencional (2L-VSI)

O 2L-VSI operando com Modulação por Largura de Pulso (PWM) é mostrado na Figura 2.1. Esse inversor é denominado dois níveis, pois aplica apenas dois níveis de tensão ( $-V_{dc}/2$  e  $V_{dc}/2$ ) entre as fases e o ponto neutro do barramento CC e três níveis ( $-V_{dc}$ ,  $V_{dc}$  e 0) entre as fases do lado CA conforme mostrado na Figura 2.2.

Desde a década de 1970, o 2L-VSI tem sido utilizado para o acionamento de motores na indústria e em veículos elétricos [5] e, ainda hoje, é a escolha padrão da indústria para realizar a conversão estática de corrente contínua para corrente alternada [6]. Os principais motivos para a utilização em larga escala desse conversor são a quantidade reduzida de semicondutores, apenas seis interruptores ativos e seis interruptores passivos (Diodos), a não necessidade de circuitos auxiliares de comutação, a não necessidade de controle ativo da tensão de seus capacitores, a boa distribuição de perdas, a facilidade de comando e a robustez de operação. Além disso, existem hoje na literatura inúmeros trabalhos reunidos em forma de artigos e livros [7], [8] sobre modelagem e modulação desse conversor.

Como desvantagens, o 2L-VSI necessita de um filtro volumoso de EMI devido a tensão com apenas três níveis entre seus terminais, aumenta consideravelmente as perdas por comutação com o aumento da frequência de comutação em relação a um conversor três níveis [6],

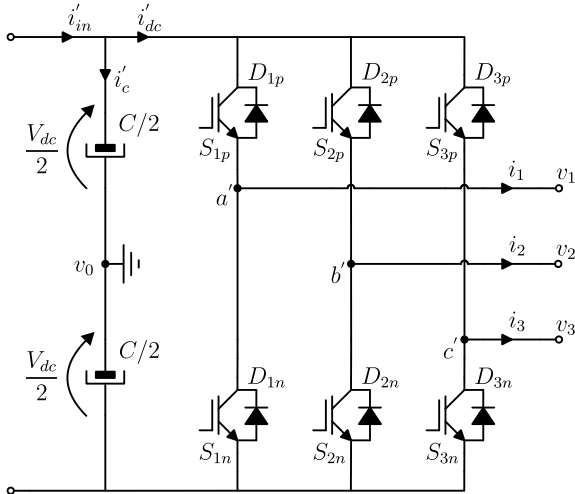


Figura 2.1: Inversor trifásico fonte de tensão dois níveis convencional.

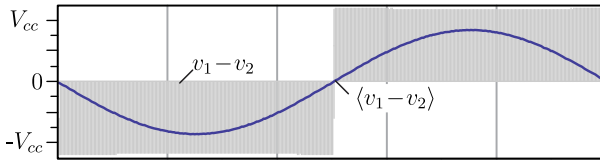


Figura 2.2: Tensão entre os terminais CA de um inversor trifásico dois níveis.

[9]–[11] e produz elevados níveis de emissões de modo comum <sup>1</sup>.

As vantagens, os desafios e melhorias para esse conversor vêm sendo estudados desde a década de 1970 até hoje. Esse fato pode ser constatado realizando uma busca no banco de dados do IEEE [12] por *Three-phase PWM inverter* que retorna mais de 2.000 resultados.

Para tentar melhorar o desempenho desse inversor no que diz respeito a perdas nos semicondutores, uma estratégia utilizada é o paralelismo de semicondutores. Esta técnica multiplica a quantidade de interruptores utilizados com o intuito de reduzir as perdas por condução

<sup>1</sup>A tensão de modo comum ( $v_{cm}$ ) foi definida neste trabalho como a média das tensões nos terminais AC do conversor em relação ao centro do barramento capacitivo  $(v_{10} + v_{20} + v_{30})/3$

do conversor [13]. Isso é obtido com o aumento nas perdas por comutação e com a necessidade de estratégias de controle para balancear os esforços de corrente entre os interruptores em paralelo.

## 2.3 Inversores Dois Níveis com Comutação Suave

Na década de 1990, para reduzir os esforços nos semicondutores devido às perdas por comutação, diversos circuitos auxiliares foram propostos para realizar a comutação sem perdas (suave) dos interruptores. Três desses circuitos são mostrados na Figura 2.3. Por apresentarem maior rendimento e um volume reduzido, os 2L-VSIs operando com comutação suave são utilizados em aplicações como a tração automotiva [14].

A Figura 2.3(a) [15] mostra o circuito auxiliar conectado em delta às fases do inversor e a Figura 2.3(b) [16] mostra o circuito auxiliar conectado em estrela. Nos dois circuitos, os interruptores auxiliares são ligados momentos antes e desligados momentos depois dos interruptores principais para que ocorra Comutação sob Tensão Nula (ZVS) dos interruptores principais. O 2L-VSI com o circuito auxiliar conectado em delta é mais vantajoso em relação 2L-VSI com o circuito auxiliar conectado em estrela, pois não apresenta tensão flutuante nem sobretensão nos interruptores auxiliares, não apresenta corrente de circulação nas fases desligadas, e não necessita que os diodos auxiliares sejam rápidos.

A eficiência dos conversores dois níveis operando com comutação suave é aumentada, porém para isso tiveram que ser acrescentados três interruptores bidirecionais em tensão e em corrente, seus respectivos circuitos de comando e três indutores em relação ao 2L-VSI. Além disso, há uma maior complexidade na geração dos sinais de comando do inversor, pois existem três sinais a mais para serem gerados e sincronizados.

Pensando em reduzir a quantidade de circuitos auxiliares para obter comutação suave, topologias como a apresentada em [17] e mostrada na Figura 2.3 (c) foram propostas. Esse circuito é capaz de operar com comutação suave em todos os interruptores, inclusive no auxiliar, para toda a faixa de variação de carga. Como desvantagem, o interruptor auxiliar é submetido à elevados esforços de corrente no circuito com grameamento ativo.

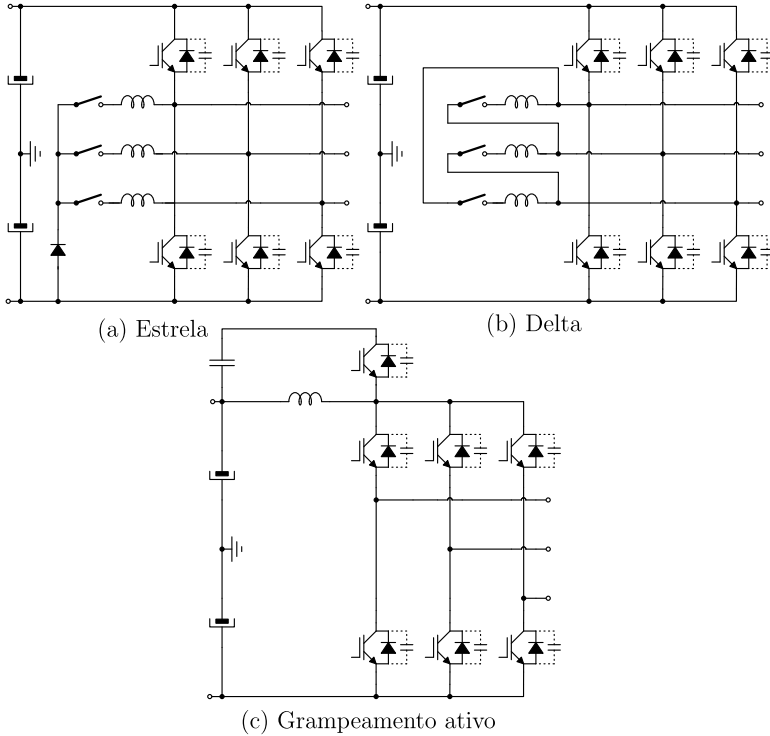


Figura 2.3: Inversores trifásicos de tensão dois níveis operando com comutação suave utilizando circuito auxiliar em: (a) estrela; (b) delta; (c) grampeamento ativo.

## 2.4 Inversores Dois Níveis Operando em Máquinas com Bobinas Acessíveis (*Dual VSI*)

Para tentar reduzir a tensão de modo comum e a ondulação de corrente geradas pelos conversores dois níveis em aplicações para acionamento de máquinas, uma estratégia encontrada na literatura consiste na utilização de dois 2L-VSI conectados aos terminais das bobinas, conforme ilustra a Figura 2.4.

Esse conversor é capaz de aplicar sete vetores, entre eles vetores ativos e nulos, com tensão de modo comum nula. Utilizando a estratégia de modulação adequada, é possível zerar a tensão de modo comum que

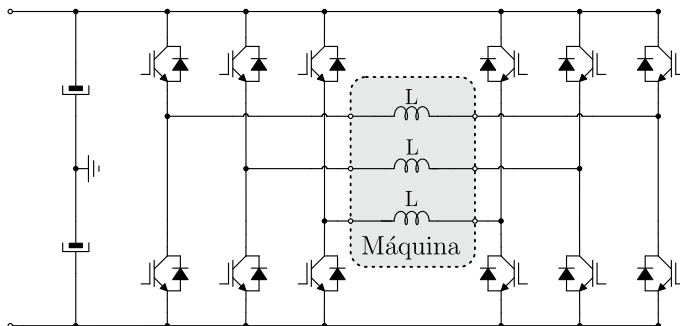


Figura 2.4: Inversor trifásico de tensão dual.

a máquina é submetida [18], [19]. As desvantagens desse conversor são o uso restrito de aplicações (máquinas com acesso aos dois terminais das bobinas), a maior complexidade da modulação e a quantidade de interruptores necessários.

## 2.5 Inversores Três Níveis

Os inversores trifásicos de tensão multiníveis [20] são a principal solução para conversão de energia em tensões mais elevadas. Entretanto, na década de 2000, os inversores multiníveis, em especial os inversores três níveis, vêm se tornando uma alternativa interessante também para a conversão de energia em baixa tensão. Os inversores de tensão três níveis mais estudados na literatura para esse tipo de aplicação são o com Ponto Neutro Grampeado (NPC) [21], [22], o com Ponto Neutro Grampeado Ativamente (ANPC) [23], o Tipo T [6], [24] e o com Capacitores Flutuantes [25], [26]. Esses inversores são mostrados na Figura 2.5.

Os inversores três níveis têm como principais vantagens em relação a um 2L-VSI, o maior número de níveis da tensão de fase, como mostrado na Figura 2.6, menor geração de tensão de modo comum, melhor distribuição das perdas entre os semicondutores e o decréscimo menos acentuado da eficiência com o aumento da frequência de comutação [6], [9]–[11].

Entretanto, esses conversores possuem maior quantidade de semicondutores e *gate drivers* isolados, a necessidade de balanço das ten-

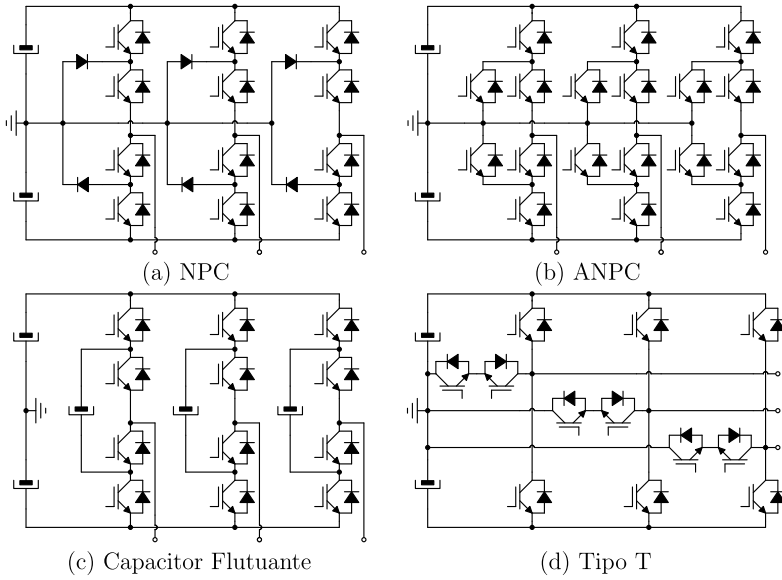


Figura 2.5: Topologias de inversores trifásicos de tensão três níveis: (a) NPC; (b) ANPC; (c) Capacitor Flutuante; (d) Tipo T.

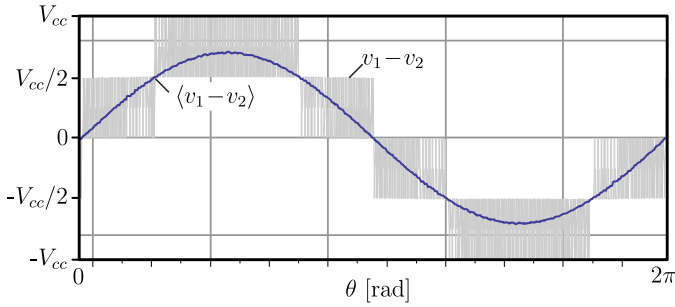


Figura 2.6: Tensão entre os terminais CA de um inversor trifásico três níveis.

sões nos capacitores, maior quantidade de elementos passivos, e maior complexidade na geração dos sinais de comando. Todas as desvantagens apontadas reduzem a robustez desses conversores quando comparados com as topologias dois níveis.



## 2.6 Topologia Proposta

O Inversor Trifásico PWM Fonte de Tensão com Integração de Interruptores Conectados em Delta ( $\Delta$ -VSI), mostrado na Figura 2.7 (a), possui dois grupos de interruptores em estrela e um grupo de interruptores em delta. Transistores Bipolares com Gatilho Isolado (IGBTs) em antiparalelo com diodos foram utilizados para representar os interruptores conectados em estrela, podendo ser substituídos por outros dispositivos semicondutores dependendo da aplicação do conversor. Da mesma forma, os interruptores bidirecionais em tensão e em corrente podem ser implementado de diferentes maneiras, conforme mostrado na 2.7 (b).

Esse conversor aplica dois níveis de tensão, um positivo e um ne-

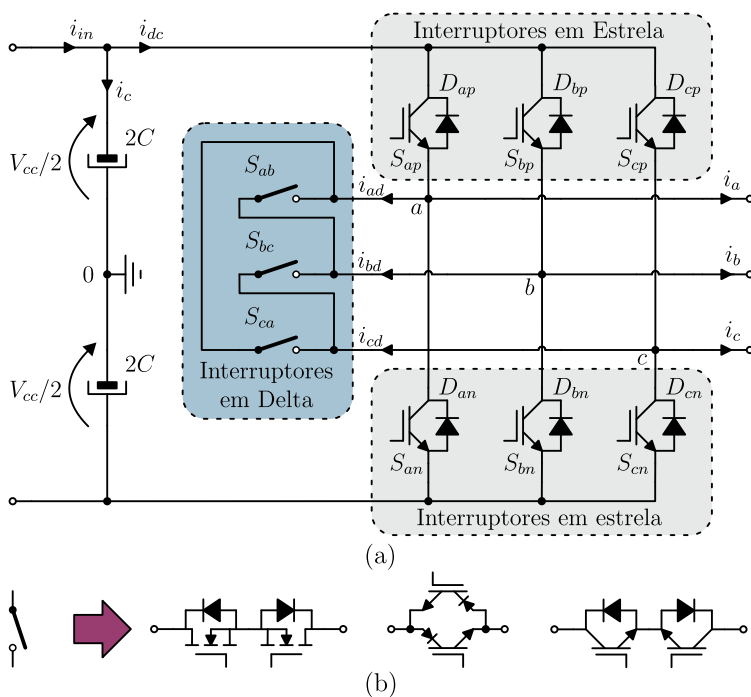


Figura 2.7: Inversor trifásico proposto: (a) topologia do conversor; (b) topologia de possíveis interruptores bidirecionais em tensão e em corrente.

gativo entre as fases e o ponto central aos capacitores, sendo, portanto, um inversor de dois níveis. Por ser um conversor dois níveis, muitas de suas características são semelhantes as do 2L-VSI, como será visto nos capítulos posteriores. Como nos inversores multiníveis, a adição dos interruptores bidirecionais conectados em delta cria estados de comutação redundantes que podem ser utilizados para distribuir esforços de corrente entre os semicondutores, reduzir perdas por condução e tensão de modo comum. Desta forma, o conversor proposto possui potencial para ser otimizado e atingir valores elevados de rendimento e valores reduzidos de tensão de modo comum.

### 2.6.1 Geração da Topologia

A topologia do  $\Delta$ -VSI pode ser concebida de pelo menos quatro maneiras distintas. A maneira mais intuitiva é adicionando interruptores bidirecionais em tensão e em corrente em uma configuração delta às fases de um 2L-VSI.

O conversor proposto também pode ser visto como a versão bidirecional do Retificador PWM Fonte de Tensão com Integração de Interruptores Conectados em Delta ( $\Delta$ -VSR)(Figura 2.8(a)) proposto em [27] e implementado pela primeira vez em [28]. Em [27] também é proposto um retificador similar, porém os interruptores bidirecionais são conectados em estrela. Estratégias de modulação foram propostas

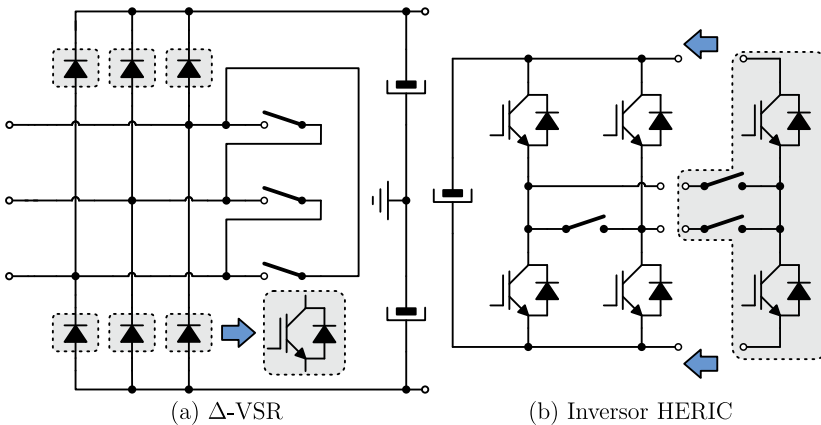


Figura 2.8: Derivação do  $\Delta$ -VSI a partir do: (a)  $\Delta$ -VSR; (b) HERIC.

ao longo dos anos para o  $\Delta$ -VSR [29], [30] e, recentemente, a utilização desse conversor vem sendo estudada em sistemas eólicos de pequeno porte [31], [32] e em aplicações aeroespaciais [33]. O  $\Delta$ -VSR é mais robusto que um 2L-VSI operando no modo retificador, pois não é possível a realização de um curto circuito no lado CC. Para a implementação do  $\Delta$ -VSI a partir do  $\Delta$ -VSR, os interruptores passivos são trocados por interruptores ativos, como IGBTs ou MOSFETs.

O  $\Delta$ -VSI pode também ser interpretado como a versão trifásica do Conceito de Inversor Eficiente e Confiável (HERIC), mostrado na Figura 2.8(b) [34]. O HERIC difere do tradicional ponte completa monofásico pela adição do interruptor bidirecional em tensão e em corrente de forma paralela com a carga. O funcionamento deste inversor é mostrado em [35]–[39] para aplicação em sistemas fotovoltaicos, onde também são mostradas algumas variações desse conversor.

Tanto o  $\Delta$ -VSR quanto o HERIC desconectam o lado CC do conversor do lado CA nas suas respectivas etapas de roda livre. Esse procedimento reduz a tensão de modo comum produzida pelas comutações dos interruptores além de reduzir a troca de reativos entre os lados CC e CA durante a aplicação do vetor nulo [40], o que aumenta o rendimento desses conversores em comparação com o VSI tradicional.

Outra maneira de conceber o  $\Delta$ -VSI é desfazendo a conexão existente com o centro dos capacitores do lado CC no circuito do inversor trifásico do Tipo T (Figura 2.5 (d)) e conectando os interruptores bidirecionais em uma configuração delta.

## 2.7 Interruptores Conectados em Delta para Topologias Multiníveis

As vantagens conseguidas com a adição dos interruptores em delta ao 2L-VSI podem também ser obtidas com a implementação do interruptor bidirecional em corrente e em tensão conectado em delta às fases de conversores três níveis. Nos conversores NPC e Capacitor Flutuante mostrados na Figura 2.5 (a) e (c), são necessários a adição de seis interruptores bidirecionais em corrente (IGBT+Diodo) aos circuitos originais, conforme mostra a Figura 2.9 (a) e (b). Para realizar o interruptor bidirecional em tensão em corrente no inversor do Tipo T, apenas três interruptores precisam ser adicionados ao circuito original da Figura 2.5 (d). Com a substituição de alguns interruptores bidirecionais por interruptores bidirecionais [41], obtém-se as versões

unidirecionais desses conversores conforme mostrado em Figura 2.10.

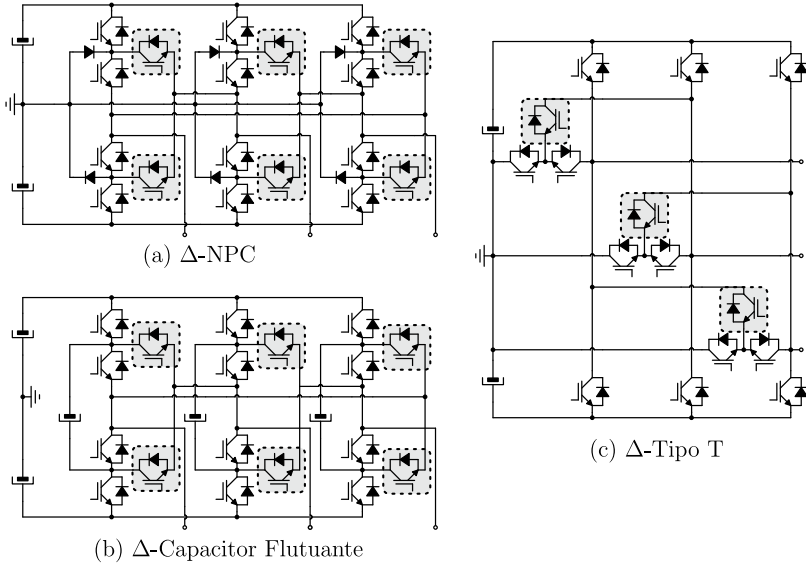


Figura 2.9: Novas topologias com interruptores conectados em delta derivadas de conversores três níveis existentes: (a)  $\Delta$ -NPC; (b)  $\Delta$ -Capacitor Flutuante; (c)  $\Delta$ -Tipo T.

A principal vantagem do interruptor em delta aos conversores multiníveis é a possibilidade de redução das perdas por condução em relação às topologias originais.

## 2.8 Conclusão

Ao longo dos anos, diversas topologias de inversores de tensão trifásicos de alto desempenho foram propostas como alternativa ao uso do 2L-VSI convencional. De modo geral, a melhoria do rendimento e a redução de emissões eletromagnéticas agrega maior complexidade na operação dos conversores e, conseqüentemente, diminui a robustez do sistema. Dependendo da aplicação em que o conversor será empregado, escolhe-se a topologia mais adequada. Neste capítulo, uma topologia de inversor trifásico dois níveis de alto desempenho ( $\Delta$ -VSI) que é capaz de reduzir perdas por condução, distribuir melhor os esforços de

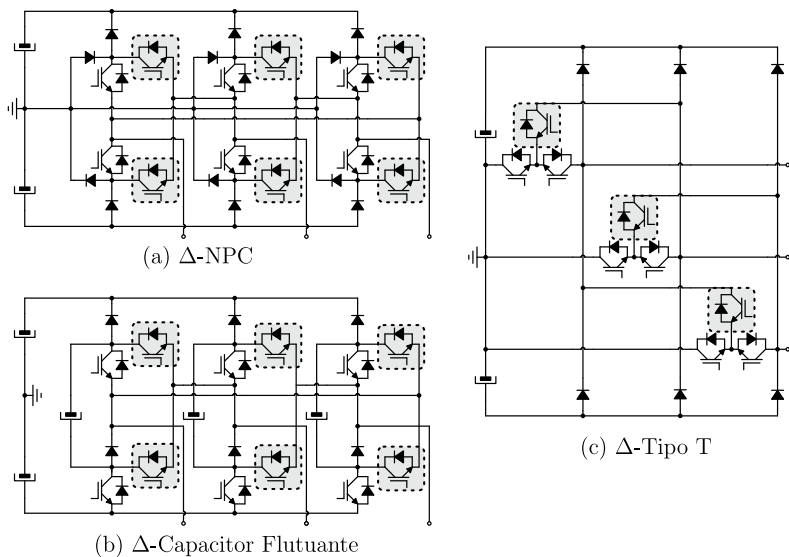


Figura 2.10: Novas topologias de retificadores com interruptores conectados em delta derivadas de conversores três níveis existentes: (a)  $\Delta$ -NPC; (b)  $\Delta$ -Capacitor Flutuante; (c)  $\Delta$ -Tipo T.

corrente entre os semicondutores e reduzir a tensão de modo comum, em relação ao 2L-VSI, foi proposta. Entretanto, da mesma forma que nas topologias da revisão bibliográfica, são acrescentados mais elementos semicondutores e circuitos de comando ao conversor. Ao longo desta dissertação serão estudados a operação, a modulação e o controle do  $\Delta$ -VSI. Outras topologias com interruptores conectados em delta podem ser criadas a partir de topologia três níveis existentes, tais como inversores e retificadores três níveis.



### 3 OPERAÇÃO E PRINCÍPIOS DE MODULAÇÃO VETORIAL DO $\Delta$ -VSI

#### 3.1 Introdução

Para a correta operação e para que se possam extrair as melhores características do  $\Delta$ -VSI, uma análise detalhada dos seus possíveis estados topológicos foi realizada. Cada estado topológico possui características particulares e tais estados, quando sequenciados, baseados em uma estratégia de modulação, podem melhorar a qualidade da energia processada pelo conversor. Neste capítulo serão apresentados os princípios de operação do conversor, bem como, a definição vetores e algumas técnicas de comutação entre vetores para uma melhor distribuição de perdas entre os semicondutores. Será visto que as estratégias de Modulação Vetorial baseadas nas modulações do 2L-VSI, tanto Contínuas (SVM) quanto as Descontínuas (DSVM), podem ser implementadas no  $\Delta$ -VSI.

A análise do funcionamento do conversor será feita baseada nos conceitos de modulação vetorial. Essa abordagem foi apresentada pela primeira vez em [42] para um 2L-VSI e, desde então, vêm sendo aprimorada e sua utilização estendida para outros inversores e retificadores. Os conceitos básicos de modulação vetorial podem ser encontrados hoje em vários livros [7], [8], [43] e seu estudo é importante para a otimização de algumas características do conversor, como será visto nas seções posteriores.

#### 3.2 Restrições de Operação do $\Delta$ -VSI

Os estados topológicos do  $\Delta$ -VSI são determinados pela combinação dos possíveis estados de cada interruptor. Para que o conversor opere adequadamente, alguns estados topológicos do conversor não devem ser utilizados. Esses estados provocam curto-circuito na fonte CC podendo danificar os componentes do conversor e da fonte, além de causar instabilidades no controle da energia trocada entre os lados CA e CC.

As restrições de operação do conversor podem ser escritas em forma de equação utilizando-se o conceito de função de comutação, a qual é tipicamente definida como função lógica binária. Este conceito diz que o estado de um interruptor, conduzindo ou bloqueando, é

determinado pelo valor da sua função de comutação. O conversor, utilizando interruptores ideais no lugar dos IGBTs e diodos, é mostrado na Figura 3.1. A função de comutação para cada interruptor do  $\Delta$ -VSI

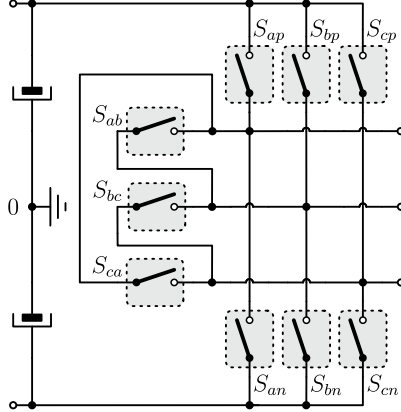


Figura 3.1:  $\Delta$ -VSI formado com interruptores ideais bidirecionais em tensão e em corrente.

pode ser definida por

$$s_{ij} = \begin{cases} 1 & \text{se } S_{ij} \text{ conduzindo} \\ 0 & \text{se } S_{ij} \text{ bloqueando} \end{cases}, \quad (3.1)$$

onde  $i \in \{a, b, c\}$  e  $j \in \{a, b, c, p, n\}$  com  $i \neq j$ . Para que não haja um curto-circuito causado na fonte do lado CC causado exclusivamente pelos interruptores conectados em estrela, a condição

$$s_{ip} + s_{in} \leq 1, \quad (3.2)$$

deve ser satisfeita, onde  $i \in \{a, b, c\}$ . Para que não haja curto-circuito no lado CC do conversor causado pelos interruptores conectados em delta e em estrela, a condição

$$s_{ip} + s_{jn} + s_{ij} \leq 2 \quad (3.3)$$

deve ser satisfeita, onde  $i \in \{a, b, c\}$  e  $j \in \{a, b, c\}$  com  $i \neq j$ . Todos os estados topológicos que respeitem as condições descritas por (3.2) e (3.3) simultaneamente podem ser utilizados na operação normal do



conversor.

### 3.3 Análise Vetorial do $\Delta$ -VSI

De acordo com a teoria de modulação vetorial, cada vetor de tensão está associado a uma combinação de tensões de fase que os conversores aplicam em sua saída e que, por sua vez, está associado a um ou mais estados topológicos do conversor. A Tabela 3.1 mostra a relação que existe entre os vetores e os estados topológicos do conversor, bem como as tensões de linha e a tensão de modo comum que cada vetor gera. Os estados topológicos mostrados na Tabela 3.1 garantem a aplicação dos vetores de tensão de saída independente do sentido das correntes de fase do conversor.

Os asteriscos mostrados na Tabela 3.1 significam que aquele interruptor não influencia na definição do vetor de tensão, uma vez que ele já está definido pelos outros interruptores. Se o interruptor com asterisco é comandado a conduzir, o vetor não é alterado, porém um caminho alternativo é criado para a corrente, o qual tem o potencial de reduzir as perdas por condução. Portanto, os estados topológicos dos vetores ativos em que os interruptores em estrela e em delta são utilizados simultaneamente para a divisão de corrente serão chamados estados com Perdas por Condução Reduzidas (RCL).

Os valores dos asteriscos duplos da Tabela 3.1, contidos nos estados topológicos do vetor nulo, definem o valor da tensão de modo comum aplicada. A função  $f(s_{aj}, s_{bj}, s_{cj})$  varia de acordo com os valores de \*\* conforme

$$f(s_{aj}, s_{bj}, s_{cj}) = \begin{cases} 0 & \text{se } ** = 0 \\ V_{dc}/2 & \text{se } ** = 1 \end{cases}, \quad (3.4)$$

onde  $j = p, n$ .

As tensões trifásicas de fase que o conversor é capaz de implementar podem ser representadas em forma de um vetor em um espaço vetorial, cujos vetores unitários que formam sua base, representam as fases do conversor. Quando representado dessa forma, é dito que as tensões do conversor estão em coordenadas  $abc$  ou naturais. Em [44] é proposto representar as grandezas trifásicas em um espaço vetorial tridimensional  $\alpha\beta\gamma$  cujos vetores da base são ortogonais. Dentre as vantagens de utilizar essa representação está a separação da componente que causa o desbalanço das tensões no eixo  $\gamma$ .

Tabela 3.1: Estados topológicos e tensões CA para o  $\Delta$ -VSI.

Vetor	Tensões de Linha			Comandos									$v_{cm}$
	$v_{ab}$	$v_{bc}$	$v_{ca}$	$s_{ap}$	$s_{bp}$	$s_{cp}$	$s_{an}$	$s_{bn}$	$s_{cn}$	$s_{ab}$	$s_{bc}$	$s_{ca}$	
$\vec{V}_0$	0	0	0	**	**	**	0	0	0	1	1	1	$f(s_{ap}, s_{bp}, s_{cp})$ $-f(s_{an}, s_{bn}, s_{cn})$ $+V_{dc}/2$ $-V_{dc}/2$
$\vec{V}_1$	$+V_{dc}$	0	$-V_{dc}$	0	0	0	**	**	**	1	1	1	$-V_{dc}/6$
$\vec{V}_2$	0	$+V_{dc}$	$-V_{dc}$	1	0	0	0	1	1	0	*	0	$+V_{dc}/6$
$\vec{V}_3$	$-V_{dc}$	$+V_{dc}$	0	1	0	0	0	0	1	*	0	0	$-V_{dc}/6$
$\vec{V}_4$	$-V_{dc}$	0	$+V_{dc}$	0	1	0	1	0	0	0	0	*	$+V_{dc}/6$
$\vec{V}_5$	0	$-V_{dc}$	$+V_{dc}$	0	0	1	1	1	0	*	0	0	$+V_{dc}/6$
$\vec{V}_6$	$+V_{dc}$	$-V_{dc}$	0	0	0	1	*	1	0	1	0	0	$-V_{dc}/6$

A representação das tensões trifásicas em coordenadas  $\alpha\beta\gamma$  pode ser obtida a partir da representação em coordenadas  $abc$  utilizando a transformação de base denominada transformada de Clarke [44]

$$\begin{bmatrix} v_\alpha \\ v_\beta \\ v_\gamma \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}. \quad (3.5)$$

Como a componente  $\gamma$  é localizada na direção perpendicular ao plano  $\alpha\beta$  e o sistema considerado é conectado a três fios, ela pode ser desconsiderada e a transformada de Clarke se torna

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \end{bmatrix}. \quad (3.6)$$

Assim como o 2L-VSI, o  $\Delta$ -VSI é capaz de sintetizar seis vetores espaciais de tensão no plano  $\alpha\beta$ . O mapa de vetores do  $\Delta$ -VSI é mostrado na Figura 3.2. Utilizando o resultado da expressão (3.6) e a Tabela 3.1 para obter os valores das tensões de linha que o inversor aplica em seus terminais CA, é possível determinar os valores dos vetores de tensão em coordenadas estacionárias  $\alpha\beta$ . As coordenadas do vetor  $\vec{V}_1$  são dadas por

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix}_{\vec{V}_1} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_{dc} \\ 0 \end{bmatrix}. \quad (3.7)$$

Em coordenadas polares o vetor  $\vec{V}_1$  pode ser representado por

$$\vec{V}_1 = \frac{2}{3}V_{dc} + j0 = \frac{2}{3}V_{dc} = \frac{2}{3}V_{dc}e^{j0}. \quad (3.8)$$

As coordenadas do vetor  $\vec{V}_2$  são dadas por

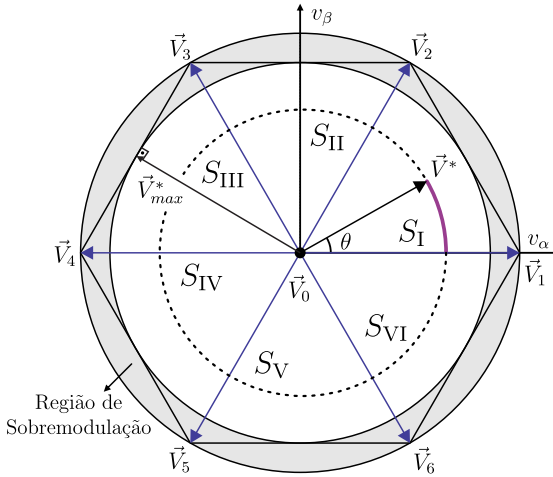


Figura 3.2: Mapa de vetores espaciais do  $\Delta$ -VSI.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix}_{\vec{V}_2} = \frac{2}{3} \begin{bmatrix} 1 & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} 0 \\ V_{dc} \end{bmatrix} \quad (3.9)$$

e sua representação por em coordenadas polares é dada por

$$\vec{V}_2 = \frac{1}{3}V_{dc} + j\frac{\sqrt{3}}{3}V_{dc} = \frac{2}{3}V_{dc}e^{j\frac{\pi}{3}}. \quad (3.10)$$

Realizando o mesmo procedimento para os demais vetores chega-se na generalização

$$\vec{V}_k = \begin{cases} 0 & , \text{ para } k = 0 \\ \frac{2}{3}V_{dc}e^{j(k-1)\pi/3} & , \text{ para } k \in \{1, 2, \dots, 6\} \end{cases} \quad (3.11)$$

Apesar do mapa de vetores ser o mesmo do 2L-VSI, a quantidade de estados redundantes para cada vetor é aumentado como pode ser visto na Figura 3.3. Ao todo são acrescidos dois estados redundantes para os vetores ativos e um para o vetor nulo <sup>1</sup>. Na seção seguinte é

<sup>1</sup>Não foram contabilizados na figura os estados com RCL

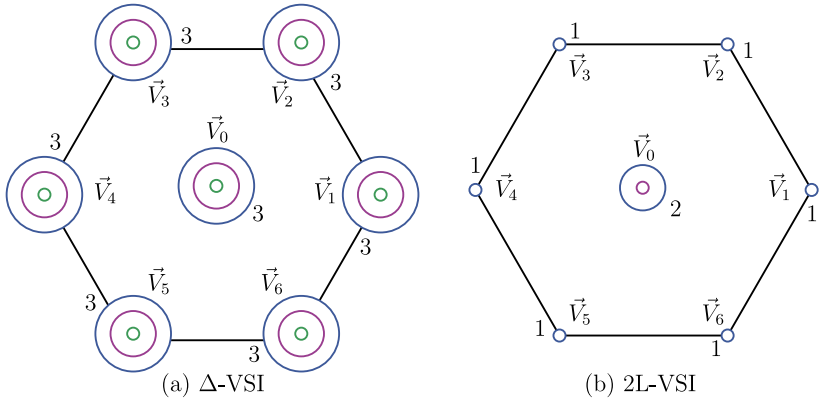


Figura 3.3: Mapa de vetores destacando a quantidade de estados redundantes para cada vetor do: (a)  $\Delta$ -VSI; (b) 2L-VSI.

feita uma análise qualitativa das características dos estados topológicos do  $\Delta$ -VSI.

### 3.4 Estados Topológicos do $\Delta$ -VSI

Os estados topológicos do  $\Delta$ -VSI, contidos na Tabela 3.1, foram classificados de acordo com a localização dos interruptores comandados a conduzir. Para determinar o caminho das correntes no conversor, foi considerada a condição de corrente descrita por  $i_a > i_b > 0$ ,  $i_c < 0$  e  $|i_c| > |i_a| > |i_b|$ .

Os vetores ativos, quando formados pelos estados topológicos que utilizam apenas os interruptores conectados em estrela foram denominados  $\vec{V}_{i,\text{VSI}}$ , onde  $i \in \{1, 2, \dots, 6\}$ . Esses estados topológicos, mostrados na Figura 3.4, são idênticos aos do 2L-VSI e, como será visto adiante, podem ser utilizados durante os momentos em que ocorrem as comutações dissipativas do conversor para concentrar as perdas por comutação nos interruptores em estrela.

Já os vetores ativos, quando formados pelos estados que utilizam um interruptor conectado em delta e dois conectados em estrela, são denominados de  $\vec{V}_{i,\text{SD}j}$ , onde  $i \in \{1, 2, \dots, 6\}$  e  $j \in \{1, 2\}$ . Esses estados, como os estados formados pelos interruptores em estrela, serão utilizados nos instantes que devem ocorrer as trocas de vetores, agora, para

concentrar as perdas por comutação nos interruptores em delta. Dependendo da região em que o vetor de referência encontra-se no plano  $\alpha\beta$ , utiliza-se os vetores  $\vec{V}_{i,SD1}$  ou  $\vec{V}_{i,SD2}$ . Neste trabalho o plano  $\alpha\beta$  foi dividido em seis sextantes conforme mostrado na Figura 3.2. As Figuras 3.5 e 3.6 mostram os vetores  $\vec{V}_{i,SDj}$  descritos anteriormente.

Por fim, quando os vetores ativos são formados utilizando-se três interruptores conectados em estrela e um interruptor conectado em delta, eles são denominados de  $\vec{V}_{i,RCL}$ , onde  $i \in \{1, 2...6\}$ , pois reduzem potencialmente as perdas por condução do conversor. Esses estados topológicos foram reunidos na Figura 3.7.

Para uma máxima redução das perdas por condução, é recomendado que os vetores com RCL sejam utilizados na maior parte do tempo de aplicação do vetor. A Figura 3.8 (a) mostra um dos estados topológicos do vetor  $\vec{V}_1$  com RCL. Definido o sentido das correntes como os mostrados na Figura 3.8 e substituindo os semicondutores por seus respectivos modelos para condução, pode-se chegar no modelo equivalente para distribuição de corrente da Figura 3.8 (b). Neste caso, foi utilizado um modelo elétrico simplificado linear por partes para representar os semicondutores. No modelo adotado, os IGBTs e os diodos são representados por uma fonte de tensão em série com uma resistência. Se o mesmo é feito para um 2L-VSI o modelo equivalente obtido é o mesmo da Figura 3.8 (c). Equacionando o circuito da Figura 3.8 (c) para a tensão  $V_{21}$  obtém-se

$$V_{21} = V_{Dbn} + V_{Scn} + R_{Dbn}i_b + R_{Scn}i_c. \quad (3.12)$$

A tensão  $V'_{21}$  do circuito equivalente do  $\Delta$ -VSI é dada por

$$V'_{21} = \frac{R_{Sbc} V_{21}}{R_{Dbn} + R_{Scn} + R_{Sbc}} + \frac{(R_{Dbn} + R_{Scn}) V_{Sbc}}{R_{Dbn} + R_{Scn} + R_{Sbc}}. \quad (3.13)$$

Como a corrente no interruptor  $S_{ap}$  é definida pela corrente  $i_a$  para os dois conversores, a condição para que se obtenha menores perdas por condução no  $\Delta$ -VSI durante o vetor ativo  $V_1$  em relação ao 2L-VSI é definida por

$$V'_{21} < V_{21}. \quad (3.14)$$

Substituindo as (3.12) e (3.13) em (3.14) obtém-se

$$V_{Sbc} < V_{Dbn} + V_{Scn} + R_{Dbn}i_b + R_{Scn}i_c. \quad (3.15)$$

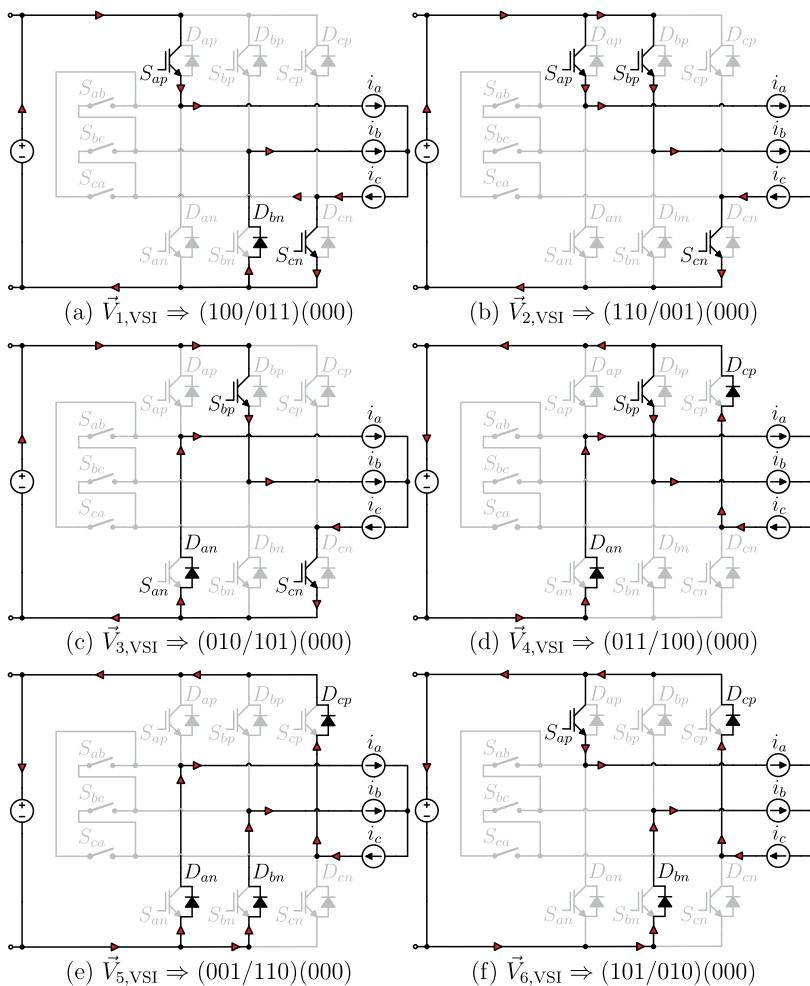


Figura 3.4: Estados topológicos dos vetores ativos do  $\Delta$ -VSI que utilizam apenas os interruptores conectados em estrela.

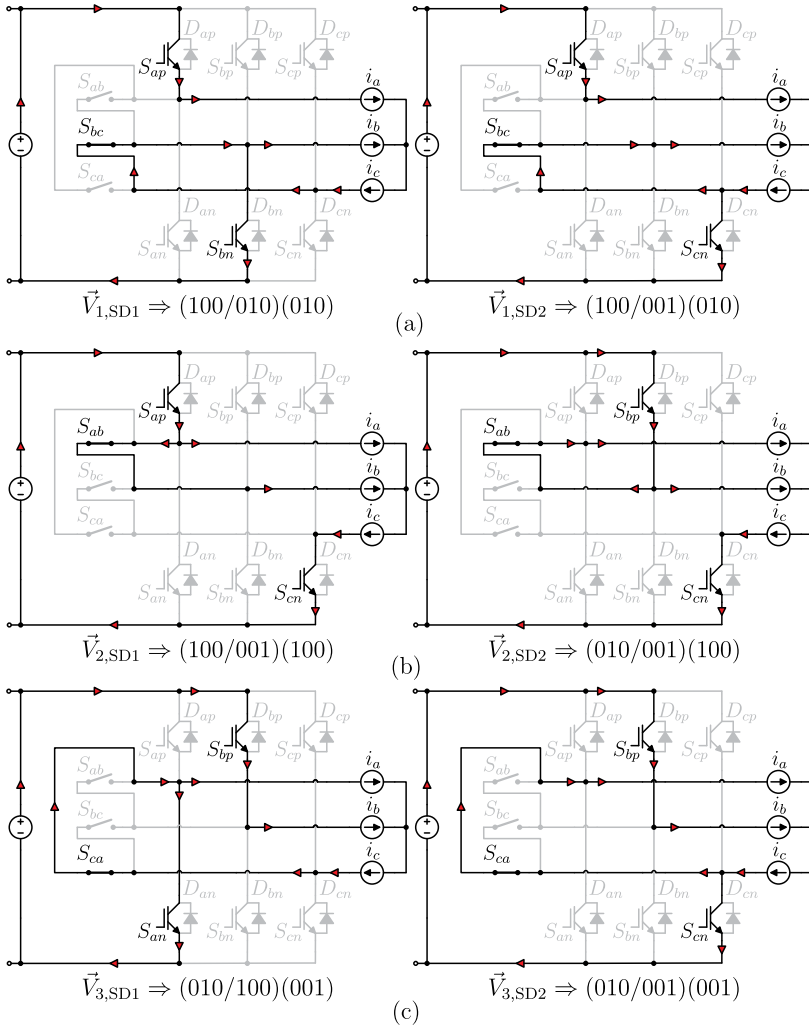


Figura 3.5: Estados topológicos dos vetores ativos do  $\Delta$ -VSI utilizando a técnica SD1 e SD2.



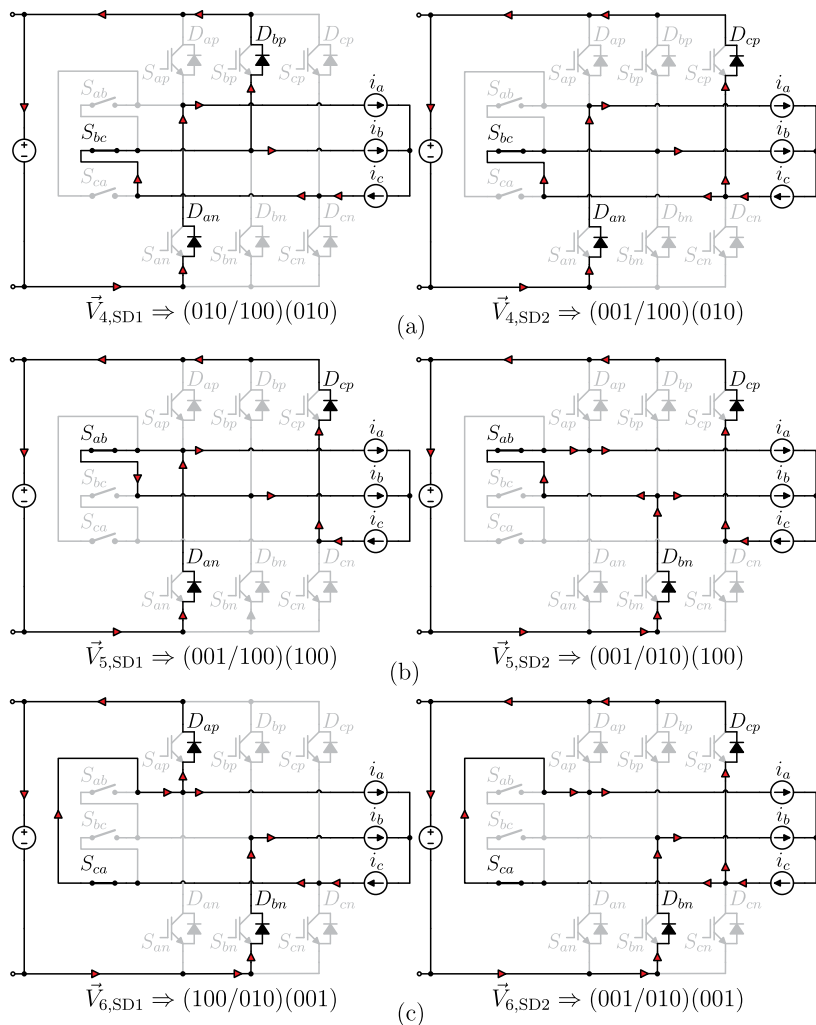


Figura 3.6: Estados topológicos dos vetores ativos do  $\Delta$ -VSI utilizando a técnica SD1 e SD2 (Continuação).

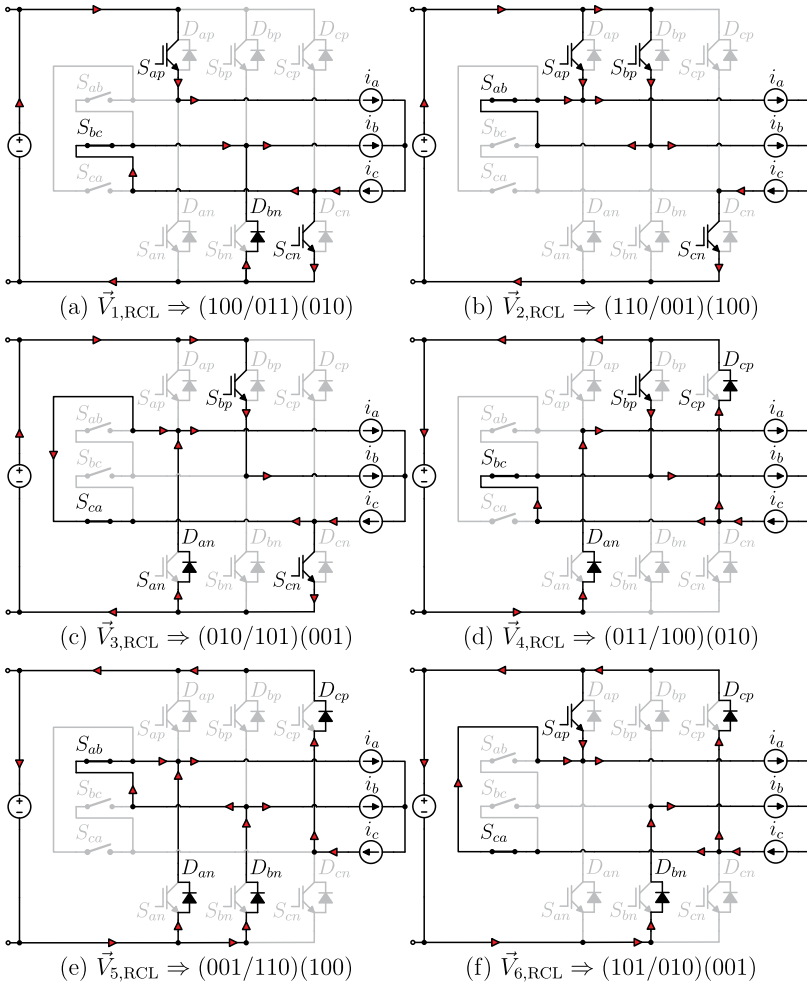


Figura 3.7: Estados topológicos dos vetores ativos do  $\Delta$ -VSI utilizando a técnica RCL.

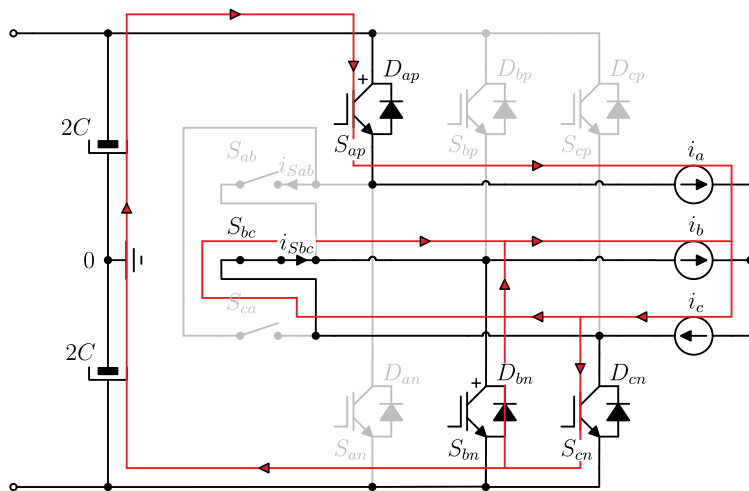
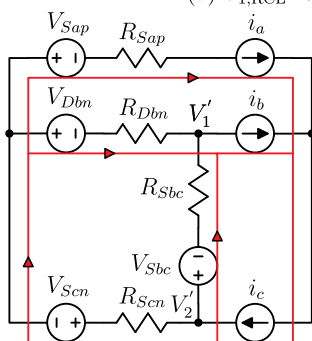
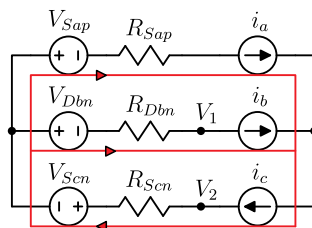
(a)  $\vec{V}_{1,RCL} \Rightarrow (100/011)(010)$ (b)  $\vec{V}_{1,RCL} \Rightarrow (100/011)(010)$ (c)  $\vec{V}_{1,VSI} \Rightarrow (100/011)(000)$ 

Figura 3.8: Representações topológicas do vetor  $\vec{V}_1$  para o  $\Delta$ -VSI e para o 2L-VSI: (a) Estado topológico do vetor  $\vec{V}_1$  utilizando a técnica RCL para o  $\Delta$ -VSI ; (b) Circuito equivalente para condução do circuito do item (a); (c) Circuito equivalente para condução do vetor  $\vec{V}_1$  para o 2L-VSI.

A condição mostrada em (3.15) é geralmente satisfeita quando se utiliza componentes com maior capacidade de corrente para a formação dos interruptores bidirecionais em delta, comparados aos interruptores em delta, comparados aos interruptores conectados em estrela.

A mesma análise pode ser realizada considerando que serão utilizados transistores MOSFETs no lugar dos IGBTs conectados em estrela e que serão utilizados MOSFETs em antiparalelo para realizar os interruptores bidirecionais em tensão e em corrente. Considerando também que a retificação síncrona dos MOSFETs é realizada, as equações 3.12 e 3.13 podem ser reescritas com as tensões de polarização nulas e com as resistências de condução dos diodos igual as resistências de condução dos MOSFETs. Realizando o teste de (3.14), é possível novamente encontrar a condição que leva à menores perdas por condução

$$R_{Sbc} < R_{Sbn} + R_{Scn} + R_{Sbc}. \quad (3.16)$$

A condição descrita em 3.16 é sempre satisfeita independente do valor de resistência dos MOSFETs conectados em delta, uma vez que a resistência equivalente vista pelos terminais  $a$  e  $b$  são sempre menores para o  $\Delta$ -VSI.

Os estados topológicos que aplicam na saída o vetor nulo de tensão são mostrados na Figura 3.9. O vetor nulo pode ser aplicado utilizando apenas os interruptores conectados em estrela, mostrado na Figura 3.9 (a), utilizando os interruptores em delta juntamente com os interruptores conectados em estrela, mostrado na Figura 3.9 (b) <sup>2</sup> ou com apenas os interruptores conectados em delta, conforme a Figura 3.9 (c).

O vetor nulo aplicado apenas com os interruptores em delta possui tensão de modo comum indeterminada e seu valor depende apenas dos elementos parasitas do circuito podendo ser considerada nula [32]. Já o vetor nulo aplicado utilizando-se os interruptores conectados em estrela juntamente com os interruptores conectados em delta, provê uma melhor distribuição de corrente entre os interruptores, porém aplica uma tensão de modo comum com módulo igual a  $V_{dc}/2$ .

### 3.5 Modulação Vetorial do $\Delta$ -VSI

A modulação vetorial do conversor é baseada nos mesmos princípios da modulação vetorial de um 2L-VSI. Nesta abordagem, as tensões que se deseja aplicar na saída do conversor são representadas por um vetor de referência. Esse vetor de referência, assumindo-se que o con-

---

<sup>2</sup>Não necessariamente todos os interruptores conectados em delta devem estar acionados.

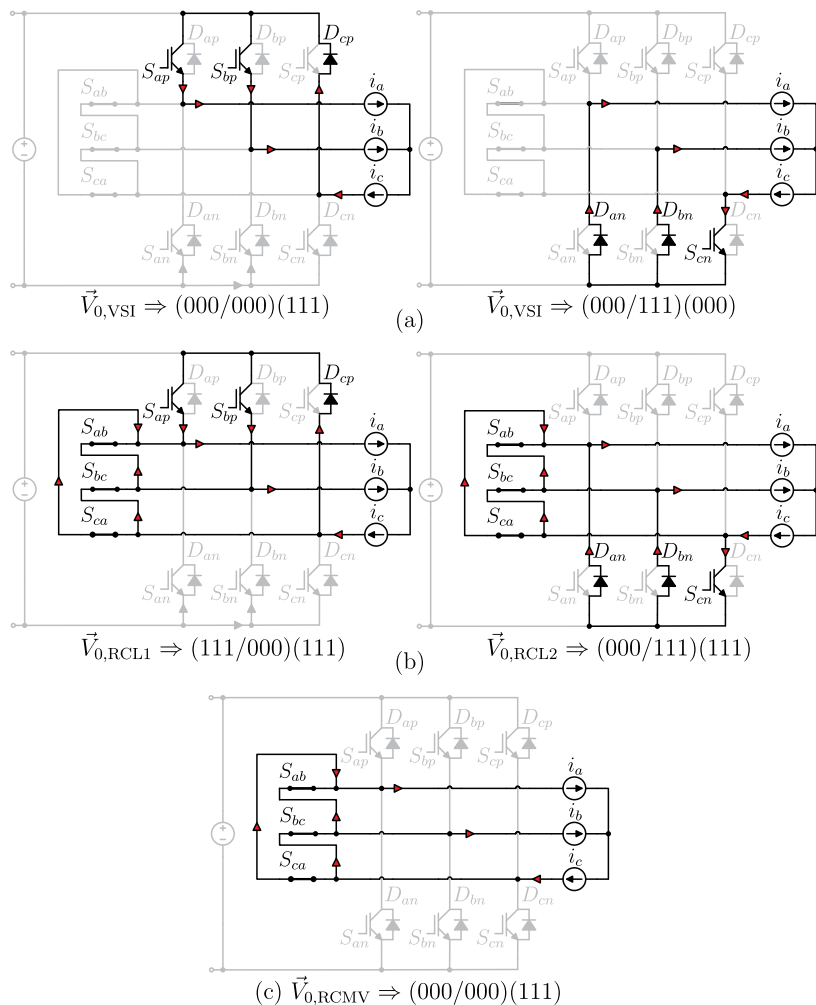


Figura 3.9: Estados topológicos do vetor nulo: (a)  $\vec{V}_{0,RCL1}$ ; (b)  $\vec{V}_{0,RCL2}$ ; (c)  $\vec{V}_{0,RCMV}$ .

versor opera em alta frequência, pode ser considerado constante dentro de um período de comutação. Baseando-se então no princípio do balanço “volt-segundo” que diz que o produto da tensão de referência com o período de comutação é igual à soma das tensões dos vetores espaciais multiplicados pelos respectivos intervalos de tempo de aplicação do vetor.

### 3.5.1 Cálculo dos Tempos de Aplicação dos Vetores

O balanço “volt-segundo”, pode ser feito utilizando qualquer um dos estados contidos na Tabela 3.1. Entretanto, para que os interruptores de um mesmo braço sejam comandados a conduzir e a bloquear apenas uma vez dentro de um período de comutação, apenas os vetores mais próximos do vetor de referência são utilizados. Quando o vetor de referência está localizado dentro do primeiro sextante, o “balanço volt-segundo” é realizado com os vetores  $\vec{V}_1$ ,  $\vec{V}_2$  e  $\vec{V}_0$ , como mostra a Figura 3.10 e representado em seguida na forma de equação (3.17).

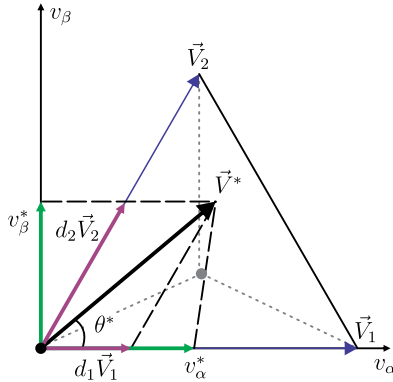


Figura 3.10: Formação do vetor de referência a partir dos vetores do conversor utilizando o balanço "volt-segundo".

$$\vec{V}^* T_s = \vec{V}_1 T_1 + \vec{V}_2 T_2 + \vec{V}_0 T_{null}. \quad (3.17)$$

Em (3.17)  $T_1$ ,  $T_2$ ,  $T_{null}$  são os tempos de aplicação dos vetores  $\vec{V}_1$ ,  $\vec{V}_2$  e  $\vec{V}_0$  respectivamente,  $T_s$  é o período de comutação e  $\vec{V}^*$  é o vetor de

referência. Definindo o vetor de referência como

$$\vec{V}^* = \hat{V} e^{j\theta_v^*} = v_\alpha^* + jv_\beta^* \quad (3.18)$$

e considerando que

$$T_s = T_1 + T_2 + T_{null}, \quad (3.19)$$

é possível encontrar os tempos de aplicação dos vetores dentro de cada sextante do mapa de vetores. Tomando o primeiro sextante como exemplo, os vetores  $\vec{V}_1$ ,  $\vec{V}_2$ ,  $\vec{V}_0$  são substituídos pelos seus respectivos valores em coordenadas polares, obtidos em (3.11), em (3.17)

$$\begin{aligned} & \left( \hat{V} \cos(\theta_v^*) + j\hat{V} \sin(\theta_v^*) \right) T_s = \\ & = \left( V_{dc} \frac{2}{3} + j0 \right) T_1 + \left( V_{dc} \frac{1}{3} + j\sqrt{3}V_{dc} \right) T_2 + 0T_{null}. \end{aligned} \quad (3.20)$$

Igualando as partes reais e imaginárias em (3.20) e utilizando (3.19) encontra-se o sistema

$$\begin{cases} 2T_1 + T_2 = \frac{3T_s \hat{V}}{V_{dc}} \cos(\theta_v^*) \\ T_2 = \frac{\sqrt{3}T_s \hat{V}}{V_{dc}} \sin(\theta_v^*) \\ T_{null} = T_s - T_1 - T_2 \end{cases} \quad (3.21)$$

que, quando resolvido, resulta nos tempos de aplicação dos vetores no primeiro sextante do mapa de vetores

$$\begin{cases} T_1 = \frac{\sqrt{3}T_s \hat{V}}{V_{dc}} \sin\left(\frac{\pi}{3} - \theta'_v\right) \\ T_2 = \frac{\sqrt{3}T_s \hat{V}}{V_{dc}} \sin\left(\theta'_v\right) \\ T_{null} = T_s - T_1 - T_2 \end{cases}, \quad (3.22)$$

onde  $\theta'_v$  é o ângulo atual do vetor de referência referenciado ao primeiro sextante. Isso significa que sempre  $0 \leq \theta'_v \leq \pi/3$  e o seu valor é calculado por

$$\theta'_v = \theta_v^* - (k-1)\pi/3, \quad (3.23)$$

onde  $k \in \{1, 2, \dots, 6\}$  é o sextante que se encontra o vetor de referência. Normalizando os tempos em relação ao período de comutação obtém-se

$$\begin{cases} d_1 = \frac{\sqrt{3}\hat{V}}{V_{dc}} \text{sen} \left( \frac{\pi}{3} - \theta'_v \right) \\ d_2 = \frac{\sqrt{3}\hat{V}}{V_{dc}} \text{sen} \left( \theta'_v \right) \\ d_{null} = 1 - d_1 - d_2 \end{cases} \quad (3.24)$$

A Equação (3.24) é importante para a realização da modulação vetorial e para as análises subsequentes de perdas e ondulação de corrente. O resultado da equação (3.24) é mostrado na Figura 3.11 para ângulos do vetor de tensão variando de 0 a  $\pi$ .

Os tempos de aplicação dos vetores normalizados podem ainda ser escritos em função das funções de modulação  $d_\alpha^*$  e  $d_\beta^*$  de referência conforme mostrado na Tabela 3.2. Essa representação pode ser mais adequada quando o controle do conversor é feito no eixo de coordenadas estacionárias  $\alpha\beta$ .

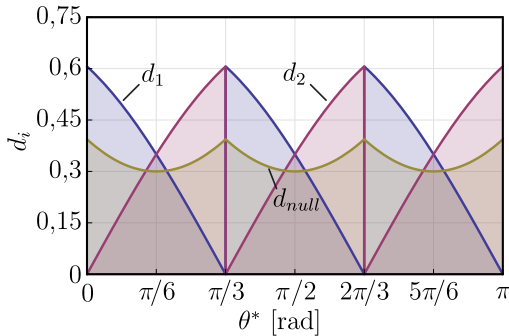


Figura 3.11: Funções de razão cíclica para os tempos de aplicação dos vetores para  $\hat{V} = 537,4$  V e  $V_{dc} = 760$  V.

### 3.5.2 Restrições para o Vetor de Referência

Na maioria das aplicações com inversores trifásicos fonte de tensão, deseja-se que as correntes nos terminais CA do conversor tenham um aspecto senoidal com um conteúdo de alta frequência. Para que isso



seja possível, o conversor deve impor tensões em seus terminais cujos valores médios em um período de comutação sejam senoidais.

Tensões trifásicas senoidais defasadas entre si de  $120^\circ$  e equilibradas resultam em uma circunferência no plano de coordenadas  $\alpha\beta$ , como pode ser visto na Figura 3.2. Caso o raio da trajetória do vetor de referência ultrapasse o raio da maior circunferência inscrita no hexágono formado pelas extremidades dos vetores de tensão do inversor, as correntes serão distorcidas e apresentarão conteúdo harmônico de baixa frequência. Isso acontece devido ao inversor de tensão trifásico dois níveis só conseguir sintetizar em sua saída vetores que estejam compreendidos dentro do hexágono. O valor de  $\vec{V}_{max}^*$  pode ser calculado usando o Teorema de Pitágoras na Figura 3.2

$$\vec{V}_{max}^* = \frac{V_{dc}}{\sqrt{3}}. \quad (3.25)$$

A região em que o conversor não consegue mais gerar tensões senoidais é chamada de região de sobremodulação.

Tabela 3.2: Funções de razão cíclica dos tempos de aplicação dos vetores escritas em função das coordenadas  $d_\alpha^*$  e  $d_\beta^*$  do vetor de referência.

Sextante	Funções de Razão Cíclica	
	$d_1'$	$d_2'$
$S_I$	$\frac{3}{2} \left( d_\alpha^* - \frac{1}{\sqrt{3}} d_\beta^* \right)$	$\sqrt{3} d_\beta^*$
$S_{II}$	$\frac{3}{2} \left( d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$	$\frac{3}{2} \left( -d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$
$S_{III}$	$\sqrt{3} d_\beta^*$	$-\frac{3}{2} \left( d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$
$S_{IV}$	$\frac{3}{2} \left( -d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$	$-\sqrt{3} d_\beta^*$
$S_V$	$-\frac{3}{2} \left( d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$	$\frac{3}{2} \left( d_\alpha^* - \frac{1}{\sqrt{3}} d_\beta^* \right)$
$S_{VI}$	$-\sqrt{3} d_\beta^*$	$\frac{3}{2} \left( d_\alpha^* + \frac{1}{\sqrt{3}} d_\beta^* \right)$

### 3.5.3 Sequência de Vetores

A quantidade de vetores, a quantidade de troca entre vetores e a sequência em que eles são aplicados dentro de um período de comutação define a estratégia de modulação vetorial. As estratégias de modulação vetorial mais utilizadas nos 2L-VSIs usam três vetores para realizar o balanço "volt-segundo", trocam seis ou quatro vezes de vetor dentro de um período de comutação e são simétricas dentro de um quarto do período de comutação. As estratégias de modulação que trocam de vetores seis vezes dentro de um período de comutação são divididas em sete segmentos e as que trocam de vetor quatro vezes são divididas em cinco segmentos.

Dentre as modulações de sete segmentos, a modulação SVM é a mais utilizada, pois ela minimiza a quantidade de comutações em um período de comutação. Já entre as modulações de cinco segmentos, a DSVM é a mais utilizada, pois ela reduz significativamente as perdas por comutação do conversor [8]. Para isso, as modulações descontínuas deixam de comutar os interruptores que estão conduzindo a corrente de fase de maior valor.

Para o  $\Delta$ -VSI as modulações SVM e DSVM podem ser implementadas de duas maneiras distintas, dependendo da característica do conversor que se deseja otimizar. Como foi visto anteriormente, o vetor nulo do  $\Delta$ -VSI pode ser aplicado com estados topológicos redundantes quando se analisa a tensão de linha de saída, porém, com características diferentes em relação a tensão de modo comum e esforços de corrente. A Figura 3.12 (a) mostra o padrão de pulsos das estratégias de modulação SVM e DSVM quando se emprega o vetor nulo mostrado na Figura 3.9 (a) e a Figura 3.12 (b) quando se emprega o vetor nulo da Figura 3.9 (b) para um período de comutação no primeiro sextante.

Analisando a Figura 3.12, observa-se que os padrões de pulsos das estratégias de modulação que aplicam o vetor nulo acionando os interruptores em delta e os interruptores em estrela ao mesmo tempo apresentam duas comutações a menos em relação às modulações que aplicam o vetor nulo apenas com os interruptores em delta. Devido a essa característica e a característica de reduzir os esforços de corrente nos interruptores, as estratégias de modulação da Figura 3.12 (a) apresentam Reduzidas Perdas (RL) em relação às estratégias da Figura 3.12 (b). Por outro lado, os padrões de pulsos que aplicam o vetor nulo acionando apenas os interruptores conectados em delta apresentam Re-

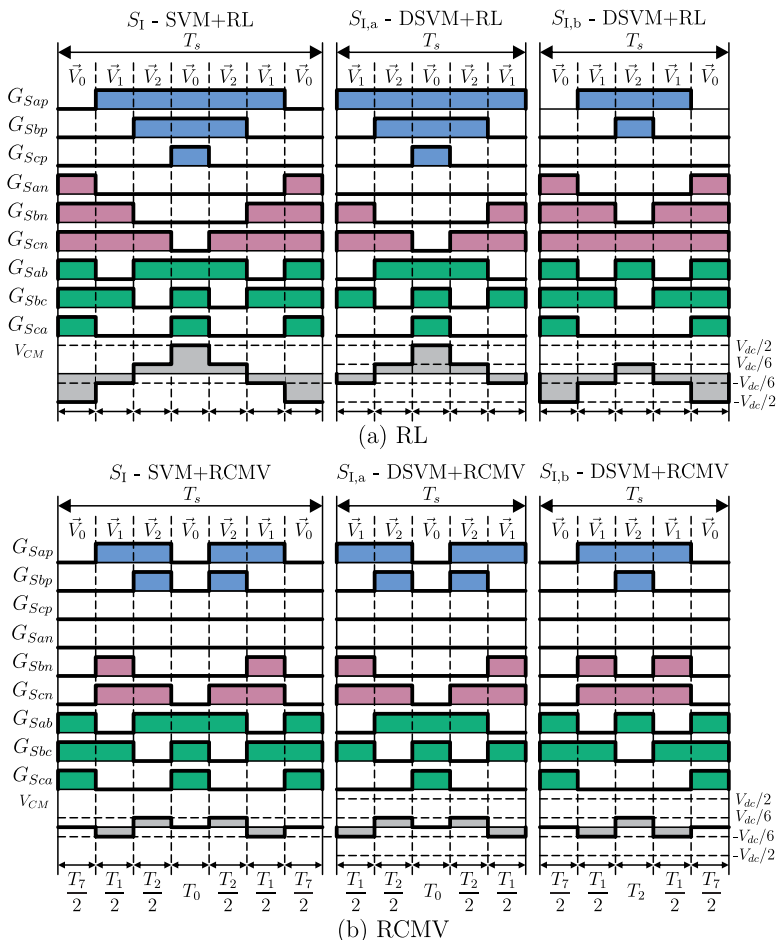


Figura 3.12: Padrão de pulsos para as estratégias de modulação SVM e DSVM com: (a) RL; (b) RCMV.

duzido Valor Eficaz da Tensão de Modo Comum (RCMV) em relação às estratégias com RL. Tanto nas estratégias com RL quanto nas estratégias com RCMV, os interruptores conectados em delta operam com o dobro da frequência dos interruptores conectados em estrela.

Para a implementação da modulação SVM com eliminação das

harmônicas pares e com RL, são utilizadas as seqüências de aplicação dos vetores contidas na Tabela 3.3. Os intervalos onde as seqüências  $a$  e  $b$  devem ser utilizadas são mostrados na Figura 3.13

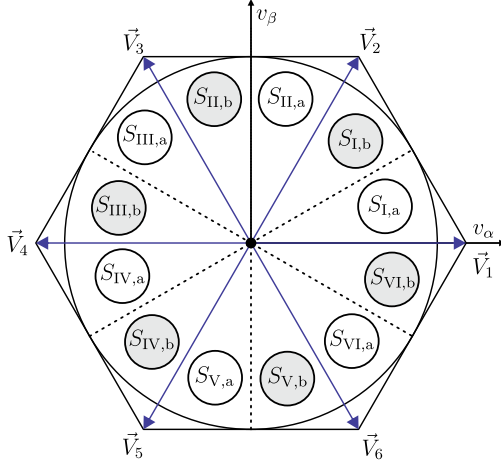


Figura 3.13: Mapa de vetores espaciais do  $\Delta$ -VSI dividido em setores e em subsectores.

Para gerar o padrão de pulsos da modulação SVM com RCMV basta substituir (3.26) na Tabela 3.3

$$\vec{V}_{0,RCL1} = \vec{V}_{0,RCL2} = \vec{V}_{0,RCMV}. \quad (3.26)$$

O padrão de pulsos para as modulações descontínuas com RL pode ser gerado a partir da Tabela 3.4. Se apenas os estados da seqüência  $a$  ou  $b$  forem utilizados, as modulações descontínuas apresentam esforços desiguais entre os interruptores conectados em estrela. Da mesma forma que para a SVM, o padrão de pulsos da DSVM com RCMV pode ser gerado a partir da Tabela 3.4 realizando a substituição contida em 3.26. A Figura 3.14 mostra os pulsos gerados pela modulação SVM(a) para os seis sextantes do mapa de vetores.

### 3.6 Escolha dos Estados Redundantes e dos Semicondutores

A escolha dos estados redundantes deve ser feita juntamente com a tecnologia dos semicondutores. A topologia proposta apresenta no-

Tabela 3.3: Sequência de vetores utilizada na SVM com eliminação de harmônicas pares.

Sextante	Sequência de Vetores						
S <sub>I,a</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_{0,RCL2}$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_{0,RCL1}$
S <sub>I,b</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_{0,RCL1}$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_{0,RCL2}$
S <sub>II,a</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_{0,RCL1}$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_{0,RCL2}$
S <sub>II,b</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_{0,RCL2}$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_{0,RCL1}$
S <sub>III,a</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_{0,RCL2}$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_{0,RCL1}$
S <sub>III,b</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_{0,RCL1}$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_{0,RCL2}$
S <sub>IV,a</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_{0,RCL1}$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_{0,RCL2}$
S <sub>IV,b</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_{0,RCL2}$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_{0,RCL1}$
S <sub>V,a</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_{0,RCL2}$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_{0,RCL1}$
S <sub>V,b</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_{0,RCL1}$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_{0,RCL2}$
S <sub>VI,a</sub>	$\vec{V}_{0,RCL2}$	$\vec{V}_6$	$\vec{V}_1$	$\vec{V}_{0,RCL1}$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_{0,RCL2}$
S <sub>VI,b</sub>	$\vec{V}_{0,RCL1}$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_{0,RCL2}$	$\vec{V}_6$	$\vec{V}_1$	$\vec{V}_{0,RCL1}$

vos estados redundantes e possibilita a combinação desses estados para realizar uma melhor distribuição de perdas entre os semicondutores. Dessa forma, é possível utilizar mais de um estado para um mesmo vetor dentro de um mesmo período de comutação de modo a otimizar a eficiência do conversor. A seguir serão apresentadas estratégias de utilização dos estados de comutação, visando concentrar as perdas por comutação em dispositivos específicos com melhores características dinâmicas.

### 3.6.1 Interruptores com Reduzidas Perdas por Condução Conectados em Delta

Como foi visto na Seção 3.2, se os interruptores bidirecionais conectados em delta apresentam maior capacidade de corrente que a soma das capacidades de corrente que os interruptores e os diodos conectados em estrela, há uma maior redução nas perdas de condução do conversor. Entretanto, interruptores com maior capacidade de corrente geralmente apresentam maiores perdas por comutação e, dependendo da frequência de comutação do conversor, os ganhos de eficiência podem

Tabela 3.4: Sequência de vetores utilizada na DSVM com divisão dos esforços entre os semicondutores.

Sextante	Sequência de Vetores				
$S_{I,a}$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_{0,RCL1}$	$\vec{V}_2$	$\vec{V}_1$
$S_{I,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_{0,RCL2}$
$S_{II,a}$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_{0,RCL1}$	$\vec{V}_2$	$\vec{V}_3$
$S_{II,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_{0,RCL2}$
$S_{III,a}$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_{0,RCL1}$	$\vec{V}_4$	$\vec{V}_3$
$S_{III,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_{0,RCL2}$
$S_{IV,a}$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_{0,RCL1}$	$\vec{V}_4$	$\vec{V}_5$
$S_{IV,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_{0,RCL2}$
$S_{V,a}$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_{0,RCL1}$	$\vec{V}_6$	$\vec{V}_5$
$S_{V,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_{0,RCL2}$
$S_{VI,a}$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_{0,RCL1}$	$\vec{V}_6$	$\vec{V}_1$
$S_{VI,b}$	$\vec{V}_{0,RCL2}$	$\vec{V}_1$	$\vec{V}_6$	$\vec{V}_1$	$\vec{V}_{0,RCL2}$

ser anulados.

Para reduzir as perdas por condução sem aumentar as perdas por comutação, é possível aplicar os vetores utilizando os interruptores conectados em estrela e em delta ao mesmo tempo, mas, momentos antes de ocorrer a mudança de vetor, os interruptores em delta devem ser comandados a bloquear. O vetor continua sendo sintetizado pelos interruptores em estrela. A comutação dos interruptores em delta ocorre de forma não dissipativa, uma vez que a tensão sobre o interruptor é nula. Para que a entrada em condução dos interruptores em delta também ocorra de forma não dissipativa, ela deve ocorrer momentos depois do vetor ter sido definido pelos interruptores em estrela.

A Figura 3.15 (a) mostra o detalhe da comutação entre os vetores  $\vec{V}_1$  e  $\vec{V}_2$  dentro do primeiro sextante do mapa de vetores. Esse procedimento adiciona na sequência de vetores dois estados intermediários para cada transição de vetor, o que resulta em um acréscimo de seis estados para uma modulação de cinco segmentos ou oito estados para uma modulação de sete segmentos dentro de um período de comutação. Na Figura 3.15 o vetor nulo com RCL foi diferenciado com “\*\*” por

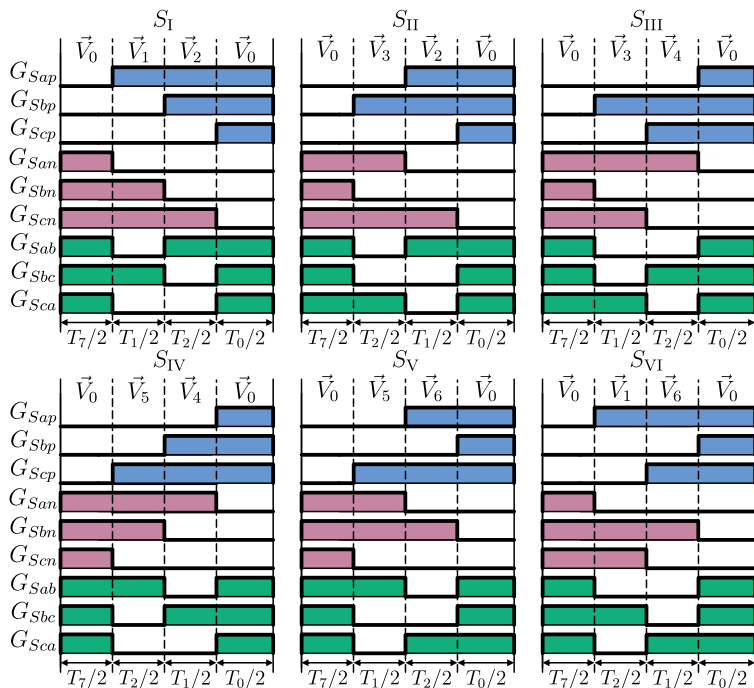


Figura 3.14: Padrão de pulsos da SVM para a sequência *a* da Tabela 3.3.

apenas um interruptor conectado em delta estar acionado.

### 3.6.2 Interruptores com Reduzidas Perdas por Condução Conectados em Estrela

Uma outra alternativa para reduzir as perdas por condução sem aumentar as perdas por comutação em relação a um 2L-VSI é utilizar interruptores lentos, com alta capacidade de corrente, conectados em estrela e comutar entres os vetores apenas os interruptores conectados em delta, que teriam a característica de baixas perdas por comutação. Para que isso seja possível, os interruptores conectados em estrela devem entrar em condução depois dos interruptores em delta e bloquear antes dos interruptores conectados em delta. Realizando esse procedimento, as perdas por comutação se concentrariam nos interrup-

tores em delta e os esforços de corrente seriam distribuídos em todos os semicondutores do conversor. A Figura 3.15 (b) mostra a ordem das comutações dentro de um quarto do primeiro sextante para um período de comutação, caso a estratégia descrita seja empregada.

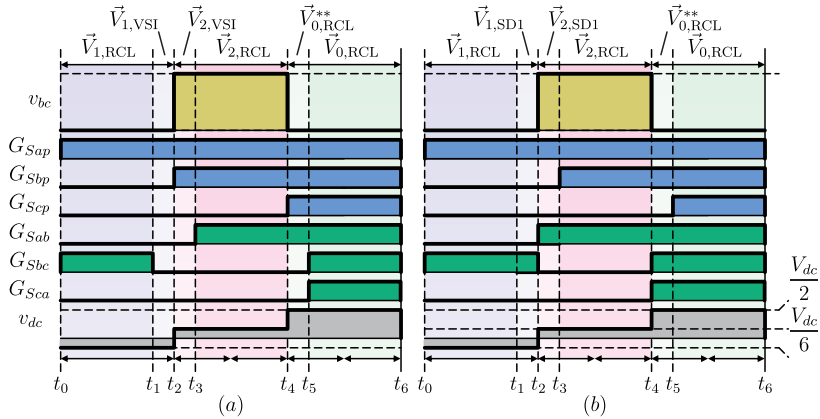


Figura 3.15: Escolha dos estados redundantes para concentrar as perdas por comutação nos interruptores conectados: (a) em estrela; (b) em delta.

### 3.6.3 Seleção dos Semicondutores

No  $\Delta$ -VSI todos os semicondutores são submetidos à tensão do barramento CC. Para aplicações onde são exigidas tensões no lado CA saída acima de 600 V, é recomendado o uso de dispositivos capazes de bloquear tensões acima de 1.200 V. Em aplicações nessa faixa de tensão e que processam uma potência superior a 10 kW, os IGBTs são geralmente os dispositivos com menor custo e que possuem melhores características de comutação e condução. Esses componentes podem formar tanto os interruptores em estrela quanto os interruptores em delta. Uma alternativa interessante para a formação dos interruptores bidirecionais em delta são os IGBTs com Capacidade de Bloqueio de Tensão Reversa (RB-IGBTs) [45]. O circuito elétrico equivalente desse semicondutor consiste em um IGBT convencional em série com um diodo. Ele é fabricado a partir de um IGBT de tecnologia NPT<sup>3</sup>

<sup>3</sup>Em inglês significa *non punch through*. Esses IGBTs são construídos sem uma camada  $n^+$  de buffer.



com a adição de uma camada  $p^+$  fortemente dopada em seu perímetro para aumentar a capacidade de bloqueio de tensão reversa [45]–[47]. Devido a aspectos construtivos, o RB-IGBT apresenta perdas reduzidas por condução, menor que a soma das perdas de um diodo com a de um IGBT [48]. Entretanto, a longa corrente de calda e a recuperação reversa de seu diodo intrínseco provocam perdas relativamente elevadas por comutação.

A Figura 3.16 mostra um resultado experimental do detalhe da comutação no interruptor  $S_{ca}$ . É possível verificar que o interruptor comuta sobre tensão nula uma vez que  $v_{ca} = 0$  durante a comutação. Entretanto também verifica-se na Figura 3.16 a elevada corrente de recuperação reversa do RB-IGBT. Estudos foram feitos em [47] para verificar a melhor forma de comutar esses dispositivos. A forma de onda da corrente no interruptor  $S_{ca}$  foi obtida com uma Bobina de Rogowski e portanto está deslocada de um nível CC.

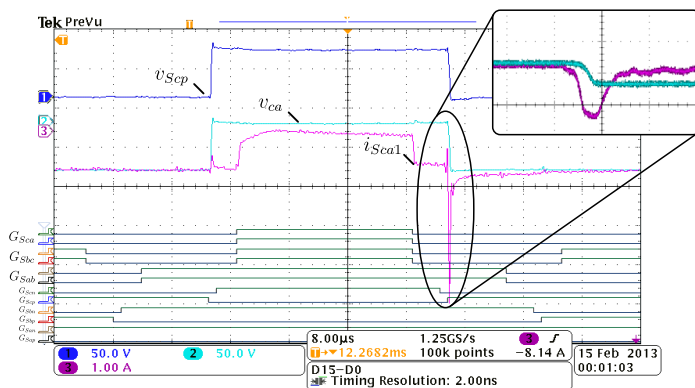


Figura 3.16: Detalhe da comutação do interruptor  $S_{ca}$  conectado em delta implementado com RB-IGBTs.

Diversos conversores já foram construídos com RB-IGBTs desde a sua criação em 2001. Entre eles estão os conversores matriciais [47] e retificadores de corrente [46]. Recentemente a empresa fabricante de semicondutores Fuji-Electric lançou módulos contendo um braço para a implementação de inversores Tipo T [48]–[50], conforme mostra a Figura 3.17.

Esse módulo é composto de IGBTs de 1.200 V, formando os interruptores unidirecionais em tensão, e de RB-IGBTs de 600 V em

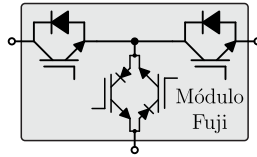


Figura 3.17: Esquemático do módulo da Fuji para inversores Tipo-T.

anti- paralelo, formando os interruptores bidirecionais em tensão. Um módulo semelhante em que a tensão de bloqueio dos interruptores sejam iguais poderia ser utilizado para a implementação do  $\Delta$ -VSI.

Outra alternativa para a formação do  $\Delta$ -VSI nas aplicações em questão, são os MOSFETs de carbeto de silício. Existem hoje no mercado componentes discretos de tensão de 1.200 V com baixas perdas em condução. Esses componentes têm como características importantes baixas perdas por comutação, pois a recuperação reversa de seus diodos é quase inexistente e a capacidade de operar em mais altas temperaturas quando comparados com IGBTs convencionais [51], [52].

### 3.7 Conclusão

A análise vetorial dos inversores fonte de tensão permite que as potencialidades do conversor possam ser visualizadas. A partir da seleção adequada dos vetores e da ordem que eles são aplicados, características podem ser otimizadas através de uma estratégia de modulação adequada. O  $\Delta$ -VSI possui a mesma quantidade de vetores espaciais que um 2L-VSI, porém apresenta estados redundantes para cada vetor. Esses estados podem ser utilizados pelo conversor para reduzir as perdas por condução sem aumentar as perdas por comutação, ou reduzir o valor eficaz da tensão de modo comum, gerada pelas comutações, em relação ao 2L-VSI. A divisão dos esforços de corrente em mais semicondutores permite que a área de material semiconductor seja otimizada e, como consequência disto, o conversor tenha seu custo de produção reduzido e/ou seu rendimento e/ou níveis de emissão eletromagnética melhorados.

## 4 MODULAÇÃO PWM BASEADA EM PORTADORAS

### 4.1 Introdução

Como foi visto no Capítulo 3, a modulação vetorial fornece ao projetista total liberdade para escolher os vetores e definir o tempo e a sequência em que eles são aplicados. Entretanto, devido ao cálculo dos tempos de aplicação dos vetores e as máquinas de estado, que definem os estados topológicos do conversor, serem realizados via software, a SVM requer microprocessadores com elevada capacidade de processamento. Uma alternativa à modulação vetorial é a utilização de técnicas de Modulação PWM Baseada em Portadoras (CBPWM) que sejam equivalentes às técnicas SVM. Na CBPWM a implementação dos pulsos dos interruptores é realizada via hardware através da comparação das funções de razão cíclica dos interruptores com uma portadora, conforme mostrado na Figura 4.1. Devido à sua simplicidade, o modulador e os sinais de referência da Figura 4.1 (a) podem ser implementados sem muitas dificuldades, com circuitos analógicos, microprocessadores de baixo custo [8] e com periféricos dedicados em microprocessadores projetados para eletrônica de potência.

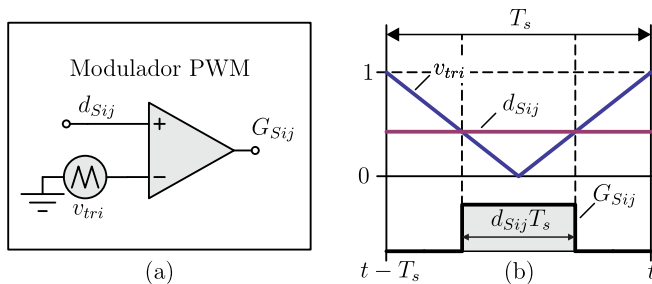


Figura 4.1: Esquema para a geração dos pulsos do  $\Delta$ -VSI: (a) *Hardware* do modulador; (b) Sinais.

A CBPWM por um lado reduz a complexidade da programação e o esforço computacional, mas por outro limita a alocação de vetores dentro de um período de comutação. Neste capítulo será mostrado o procedimento para a geração dos sinais de comando para o  $\Delta$ -VSI para diferentes estratégias de modulação.

## 4.2 Modelo Médio do $\Delta$ -VSI

O desenvolvimento do modelo do conversor baseado em variáveis quase instantâneas pode ser utilizado para realizar a equivalência entre a modulação vetorial e a modulação vetorial baseada em portadoras. Além disso, este modelo também pode ser útil para desenvolver o modelo orientado ao controle do conversor juntamente com o filtro do lado CA. Para analisar apenas as tensões e correntes médias geradas nos terminais do conversor, é possível simplificar o circuito da Figura 3.1 para o circuito da Figura 4.2. Esse circuito é o mesmo derivado para um 2L-VSI convencional [53], [54].

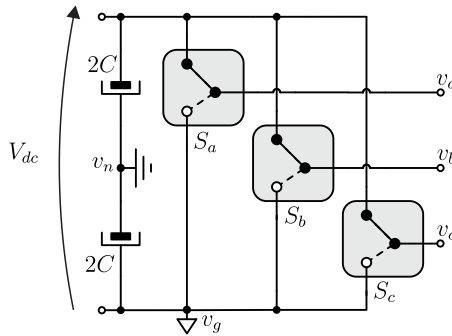


Figura 4.2: Circuito equivalente do  $\Delta$ -VSI com interruptores três portas que representa as tensões de linha aplicadas nos terminais CA.

Nessa simplificação foi considerado que os interruptores em delta são utilizados apenas para dividir os esforços de correntes sendo os vetores determinados apenas pelas transições dos interruptores em estrela. Portanto, os interruptores do mesmo braço operam de forma complementar e a expressão

$$s_i = s_{ip} = 1 - s_{in} \quad (4.1)$$

é válida, onde  $i \in \{a, b, c\}$ . No circuito da Figura 4.2, as tensões nos terminais AC do conversor são expressas por

$$v_i = s_i V_{dc}. \quad (4.2)$$

Utilizando o conceito de Valor Médio Quase Instantâneo (VMQI) [55], é possível encontrar o valor médio das funções de comutação em um

período de comutação conforme mostra

$$\begin{aligned}\langle v_i \rangle_{T_s} &= \frac{1}{T_s} \int_{t-T_s}^t v_i(t) dt = \frac{V_{dc}}{T_s} \int_{t-T_s}^t s_i(t) dt = \\ &= \frac{V_{dc}}{T_s} \int_0^{d_i T_s} 1 dt = d_i V_{dc},\end{aligned}\quad (4.3)$$

onde  $d_i$  é denominado função de razão cíclica de fase com  $i \in \{a, b, c\}$ . É possível também encontrar o valor médio quase instantâneo das tensões de fase em função das funções de modulação, que estão referenciadas ao ponto  $n$  da Figura 4.2 e podem apresentar valores positivos e negativos

$$\langle v_i \rangle_{T_s} = \frac{m_i V_{dc}}{2}. \quad (4.4)$$

Os valores médios quase instantâneos das tensões de linha podem ser representados pelas funções de razão cíclica conforme

$$\langle v_{ij} \rangle_{T_s} = V_{dc} (d_i - d_j) = V_{dc} d_{ij}, \quad (4.5)$$

onde  $i \in \{a, b, c\}$ ,  $j \in \{a, b, c\}$  com  $i \neq j$ . Realizando a lei dos nós no circuito da Figura 4.2, é possível encontrar o modelo comutado da corrente drenada ou entregue ao lado CC do conversor

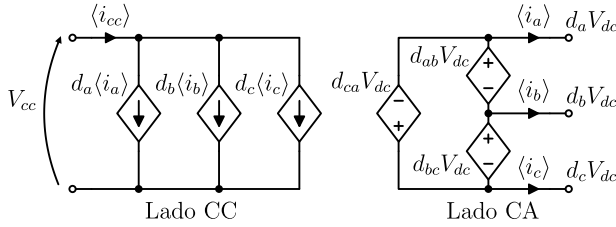
$$i_{dc} = s_a i_a + s_b i_b + s_c i_c. \quad (4.6)$$

Aplicando o conceito de VMQI em (4.6) é possível escrever o VMQI da corrente que atravessa o link CC do conversor por

$$\langle i_{dc} \rangle = d_a \langle i_a \rangle + d_b \langle i_b \rangle + d_c \langle i_c \rangle. \quad (4.7)$$

O modelo do conversor em variáveis quase instantâneas, ou modelo médio do conversor, pode ser sintetizado pela Figura 4.3. O modelo gerado mostra que as funções de razão cíclica podem controlar a corrente no link CC, bem como, as tensões de linha do  $\Delta$ -VSI.

As funções de razão cíclica dos interruptores em estrela superiores ( $d_{Sip}$ , com  $i = a, b, c$ ) são geradas a partir das referências das componentes fundamentais das tensões trifásicas que deseja-se obter

Figura 4.3: Modelo médio do  $\Delta$ -VSI.

na saída do inversor, como mostra

$$\begin{aligned}
 v_a^* &= \hat{V}_{f1} \cos(\omega t) \\
 v_b^* &= \hat{V}_{f1} \cos\left(\omega t - \frac{2\pi}{3}\right) \\
 v_c^* &= \hat{V}_{f1} \cos\left(\omega t + \frac{2\pi}{3}\right),
 \end{aligned} \tag{4.8}$$

onde  $\hat{V}_{f1}$  é o valor de pico da componente fundamental das tensões de fase do conversor. Normalizando as referências trifásicas em relação à metade da tensão do barramento e escrevendo-as em função do Índice de Modulação (M), obtém-se

$$\begin{aligned}
 m_a^* &= \frac{2}{\sqrt{3}} M \cos(\omega t) \\
 m_b^* &= \frac{2}{\sqrt{3}} M \cos\left(\omega t - \frac{2\pi}{3}\right) \\
 m_c^* &= \frac{2}{\sqrt{3}} M \cos\left(\omega t + \frac{2\pi}{3}\right),
 \end{aligned} \tag{4.9}$$

onde

$$M = \frac{\sqrt{3} \hat{V}_{f1}}{V_{dc}}. \tag{4.10}$$

O índice de modulação é um parâmetro importante para medir o aproveitamento da tensão do barramento CC para geração das tensões de fase do inversor. Para que o conversor opere fora da região de sobre-modulação, esse índice de modulação deve ser no máximo unitário independentemente da estratégia de modulação. Quando o conversor opera na região de sobre-modulação, significa que a componente fundamental

da função de razão cíclica do interruptor ultrapassou o valor de pico da portadora. No caso da modulação senoidal (SPWM), o máximo índice de modulação é encontrado quando as funções de modulação atingem o pico da portadora

$$\frac{2}{\sqrt{3}}M_{\max,SPWM} = 1. \quad (4.11)$$

Simplificando (4.11) para a obtenção do máximo índice de modulação

$$M_{\max,SPWM} = \frac{\sqrt{3}}{2} \approx 0,866. \quad (4.12)$$

Caso seja necessário operar o conversor com um índice de modulação mais elevado, é necessário adicionar um sinal de eixo zero às referências de tensão

$$\begin{aligned} m_a^* &= \frac{2}{\sqrt{3}}M \cos(\omega t) + m_z \\ m_b^* &= \frac{2}{\sqrt{3}}M \cos\left(\omega t - \frac{2\pi}{3}\right) + m_z \\ m_c^* &= \frac{2}{\sqrt{3}}M \cos\left(\omega t + \frac{2\pi}{3}\right) + m_z. \end{aligned} \quad (4.13)$$

Com a adição do sinal de eixo zero, é possível alcançar o valor máximo de índice de modulação, que ocorre quando  $\vec{V}^* = \vec{V}_{max}^*$ . Portanto substituindo o valor da amplitude do vetor de referência em (4.10) pelo valor encontrado em (3.25) obtém-se

$$M_{\max,SVPWM} = 1. \quad (4.14)$$

Observa-se então a possibilidade de se obter um índice de modulação 15,5% maior para a modulação SVPWM em relação à SPWM conforme

$$\frac{M_{\max,SVPWM}}{M_{\max,SPWM}} \approx \frac{1}{0,866} \approx 1,155. \quad (4.15)$$

Isto significa que, para uma mesma tensão CA, é possível utilizar uma tensão no barramento CC menor, o que pode ser uma vantagem em termos de custo, segurança de operação e perdas por comutação.

O sinal de eixo zero desloca simultaneamente a posição vertical dos sinais moduladores e, como será visto mais adiante, não afeta a

duração dos tempos de aplicação dos vetores ativos. O sinal de eixo zero determina apenas a divisão dos tempos em que o vetor nulo é aplicado dentro de um período de comutação. As funções de razão cíclica para os interruptores em estrela superiores podem ainda ser obtidas a partir das funções de modulação conforme

$$d_{Sip} = \frac{1}{2} (1 + m_{Sip}^*), \quad (4.16)$$

com  $i = a, b, c$ . As funções de razão cíclica dos interruptores em estrela inferiores são complementares às dos interruptores superiores do mesmo braço

$$d_{Sin} = 1 - d_{Sip}. \quad (4.17)$$

É possível encontrar uma relação entre os sinais modulantes dos interruptores em delta e os dos interruptores em estrela. Como será visto, é necessário realizar uma análise vetorial dos pulsos de cada setor para os interruptores em estrela e para os interruptores em delta.

### 4.3 Relação Entre a CBPWM e a SVM para os Interruptores em Estrela

Existem diversos trabalhos na literatura que correlacionam modulação vetorial com a modulação baseada em portadoras para o 2L-VSI. Nesses trabalhos, são encontradas relações entre as funções de razão cíclica dos interruptores e os tempos de aplicação dos vetores [56]–[58]. O mesmo procedimento pode ser utilizado para a obtenção das funções de razão cíclica do  $\Delta$ -VSI. A Figura 4.4 mostra de forma simultânea os pulsos dos interruptores do  $\Delta$ -VSI sendo gerados utilizando o processo de modulação PWM.

Os valores médios quase instantâneos das funções de razão cíclica dos interruptores em estrela superiores podem ser escritos em função dos tempos de aplicação dos vetores e do período de comutação. Para o primeiro sextante a relação

$$\begin{aligned} d_{Sap}T_s &= T_1 + T_2 + T_0 \\ d_{Sbp}T_s &= T_2 + T_0 \\ d_{Scp}T_s &= T_0 \end{aligned} \quad (4.18)$$

é encontrada. Substituindo  $d_x = T_x/T_s$ , com  $x = 1, 2, 0, 7$ , reescreve-se



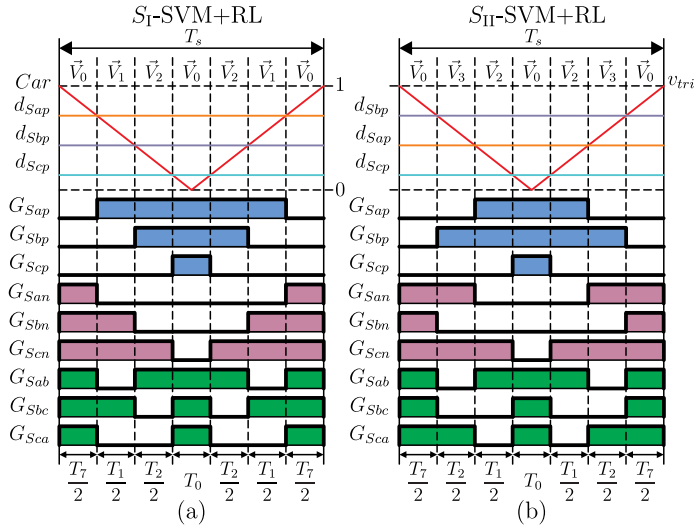


Figura 4.4: Esquema para a geração dos pulsos do  $\Delta$ -VSI: (a) para o primeiro sextante; (b) para o segundo sextante.

(4.18) como

$$\begin{aligned}
 d_{Sap} &= d_1 + d_2 + d_0 \\
 d_{Sbp} &= d_2 + d_0 \\
 d_{Scp} &= d_0.
 \end{aligned} \tag{4.19}$$

Representando (4.19) na forma matricial obtém-se

$$\begin{bmatrix} d_{Sap} \\ d_{Sbp} \\ d_{Scp} \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 0 & 1 & 1 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} d_1 \\ d_2 \\ d_0 \end{bmatrix}. \tag{4.20}$$

Escrevendo (4.20) de forma vetorial, têm-se

$$\vec{d}_s = [\mathbf{A}_s^{\mathbf{S}_I}] \vec{d}_t. \tag{4.21}$$

Generalizando (4.21) para os demais sextantes chega-se em

$$\vec{d}_s = [\mathbf{A}_s^{\mathbf{S}_n}] \vec{d}_t, \tag{4.22}$$

onde  $n \in \{I, II \dots VI\}$ . Realizando o mesmo procedimento para os outros sextantes encontra-se as matrizes  $[\mathbf{A}_s^{\mathbf{S}^n}]$ , mostradas na Tabela 4.1

$$\vec{d}_s = [\mathbf{A}_s^{\mathbf{S}^n}] \vec{d}_t. \quad (4.23)$$

Tabela 4.1: Relação entre  $\vec{d}_s$  e  $\vec{d}_t$  para os seis sextantes.

$S_I$	$S_{II}$	$S_{III}$
$\begin{bmatrix} 1 & 1 & 1 \\ 0 & 1 & 1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 & 1 \\ 1 & 1 & 1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} 0 & 0 & 1 \\ 1 & 1 & 1 \\ 0 & 1 & 1 \end{bmatrix}$
$S_{IV}$	$S_V$	$S_{VI}$
$\begin{bmatrix} 0 & 0 & 1 \\ 1 & 0 & 1 \\ 1 & 1 & 1 \end{bmatrix}$	$\begin{bmatrix} 0 & 1 & 1 \\ 0 & 0 & 1 \\ 1 & 1 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 1 & 1 \\ 0 & 0 & 1 \\ 1 & 0 & 1 \end{bmatrix}$

As funções de razão cíclica dos tempos de aplicação dos vetores são obtidas através de

$$\vec{d}_t = [\mathbf{A}_s^{\mathbf{S}^n}]^{-1} \vec{d}_s, \quad (4.24)$$

onde os valores de  $[\mathbf{A}_s^{\mathbf{S}^n}]^{-1}$  são reunidos na Tabela 4.2 para os seis sextantes.

Tabela 4.2: Relação entre  $\vec{d}_t$  e  $\vec{d}_s$  para os seis sextantes.

$S_I$	$S_{II}$	$S_{III}$
$\begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & 0 & 0 \end{bmatrix}$
$S_{IV}$	$S_V$	$S_{VI}$
$\begin{bmatrix} -1 & 1 & 0 \\ 0 & -1 & 1 \\ 1 & 0 & 0 \end{bmatrix}$	$\begin{bmatrix} -1 & 0 & 1 \\ 1 & -1 & 0 \\ 0 & 1 & 0 \end{bmatrix}$	$\begin{bmatrix} 0 & -1 & 1 \\ 1 & 0 & -1 \\ 0 & 1 & 0 \end{bmatrix}$

A partir de (4.19) é possível encontrar os valores de  $\vec{d}_t$  em função

das funções de razão cíclica de linha

$$\begin{cases} d_1 = d_{Sap} - d_{Sbp} \\ d_2 = d_{Sbp} - d_{Scp} \\ -d_1 + d_2 = d_{Scp} - d_{Sap} \end{cases} \quad (4.25)$$

A equação (4.25) evidencia que o tempo de aplicação dos vetores ativos depende apenas das tensões de linha e não da tensão de eixo zero aplicada, sendo, portanto, independente da estratégia de modulação. Sabendo disso, sem perda de generalidade, é possível substituir em (4.25) as funções de razão cíclica dos interruptores em estrela superiores pelas funções de razão cíclicas de referência senoidais conforme

$$\begin{cases} d_1 = d_a^* - d_b^* \\ d_2 = d_b^* - d_c^* \end{cases} \quad (4.26)$$

Os valores de  $d_1$  e  $d_2$  para os demais sextantes, mostrados na Tabela 4.3, podem ser calculados de maneira semelhante.

Tabela 4.3: Funções de razão cíclica dos tempos de aplicação dos vetores ativos escritas em função do vetor de referência.

Sextante	Funções de Razão Cíclicas	
	$d_1$	$d_2$
$S_I$	$d_a^* - d_b^*$	$d_b^* - d_c^*$
$S_{II}$	$d_a^* - d_c^*$	$-d_a^* + d_b^*$
$S_{III}$	$d_b^* - d_c^*$	$-d_a^* + d_c^*$
$S_{IV}$	$-d_a^* + d_b^*$	$-d_b^* + d_c^*$
$S_V$	$-d_a^* + d_c^*$	$d_a^* - d_b^*$
$S_{VI}$	$-d_b^* + d_c^*$	$d_a^* - d_c^*$

#### 4.4 Relação Entre a CBSVM e a SVM para os Interruptores em Delta

A Figura 4.4 mostra que os interruptores conectados em delta são comandados a conduzir e a bloquear duas vezes em cada período de comutação. Portanto, diferentemente dos interruptores em estrela,

não é possível gerar os sinais de gatilho utilizando uma portadora e um sinal modulador. Uma solução para a geração do padrão de pulsos consiste em dividi-lo em duas partes e utilizar um sinal modulador para cada uma delas. Um sinal modulador foi utilizado para a aplicação dos vetores centrais à janela de comutação ( $d_{Sij2}$ , com  $i = a, b, c$ ,  $j = a, b, c \neq i$ ) e o outro para a aplicação dos vetores das bordas da janela de comutação ( $d_{Sij1}$ , com  $i = a, b, c$ ,  $j = a, b, c \neq i$ ). A geração dos pulsos é feita por um modulador adequado cujo detalhamento é realizado na Seção 4.7

Da mesma forma que para os interruptores em estrela, o valor médio quase instantâneo das funções de razão cíclica podem ser escritos em função dos tempos de aplicação dos vetores e do período de comutação. Para o primeiro sextante

$$\begin{bmatrix} d_{Sab1} \\ d_{Sab2} \\ d_{Sbc1} \\ d_{Sbc2} \\ d_{Sca1} \\ d_{Sca2} \end{bmatrix} = \begin{bmatrix} -1 & -1 & -1 \\ 0 & 1 & 1 \\ 0 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} d_1 \\ d_2 \\ d_0 \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 1 \\ 0 \\ 1 \\ 0 \end{bmatrix}. \quad (4.27)$$

Reescrevendo (4.27) de forma vetorial,

$$\vec{d}_d = [\mathbf{A}_d^{\mathbf{S}1}] \vec{d}_t + \vec{d}_{cte}, \quad (4.28)$$

onde  $\vec{d}_{cte}$  é um vetor com os mesmos valores independente do sextante. Generalizando (4.28) para os demais setores chega-se em

$$\vec{d}_d = [\mathbf{A}_d^{\mathbf{S}n}] \vec{d}_t + \vec{d}_{cte}, \quad (4.29)$$

onde  $n \in \{I, II \dots VI\}$ . Realizando o mesmo procedimento para os outros sextantes encontra-se as demais relações de  $[\mathbf{A}_d^{\mathbf{S}n}]$  que foram reunidas na Tabela 4.4.

#### 4.5 Geração dos Sinais Moduladores para os Interruptores em Estrela

As estratégias de modulação baseadas em portadoras são classificadas em contínuas (CPWMs) e descontínuas (DPWMs) de acordo

Tabela 4.4: Relação entre  $\vec{d}_d$  e  $\vec{d}_t$  para os seis sextantes.

$S_I$	$S_{II}$	$S_{III}$
$\begin{bmatrix} -1 & -1 & -1 \\ 0 & 1 & 1 \\ 0 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} -1 & -1 & -1 \\ 1 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & 0 & -1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} -1 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 1 & 1 \\ 0 & -1 & -1 \\ 0 & 0 & 1 \end{bmatrix}$
$S_{IV}$	$S_V$	$S_{VI}$
$\begin{bmatrix} -1 & 0 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 1 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 0 & 1 \end{bmatrix}$	$\begin{bmatrix} 0 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 0 & 1 & 1 \end{bmatrix}$	$\begin{bmatrix} -1 & -1 & -1 \\ 0 & 0 & 1 \\ -1 & 0 & -1 \\ 0 & 0 & 1 \\ -1 & -1 & -1 \\ 1 & 0 & 1 \end{bmatrix}$

com o padrão de pulsos. Nas modulações contínuas, os sinais modulantes estão sempre entre os valores de pico da portadora triangular e, portanto, dentro de cada período da portadora, há pelo menos uma comutação. Nas modulações descontínuas, a forma de onda dos moduladores possui pelo menos um segmento que é grampeado no topo ou na base da triangular, significando que, nesses instantes, não há comutação na fase.

As modulações descontínuas são apropriadas quando se deseja reduzir as perdas de comutação do conversor e as contínuas quando se deseja reduzir a distorção das correntes de fase do conversor [7], [8]. Ambas as estratégias de modulação contínuas e descontínuas são possíveis de se implementar no  $\Delta$ -VSI.

A seguir será apresentada uma metodologia para geração dos sinais moduladores para os interruptores em estrela do  $\Delta$ -VSI para as estratégias SVPWM e DPWM. A metodologia seguida é baseada no princípio de equivalência das modulações vetoriais com as baseadas em portadora. A metodologia proposta pode ser seguida para a derivação das funções de modulação dos interruptores de uma modulação PWM equivalente à uma modulação vetorial para a maioria dos conversores trifásicos, sejam eles dois níveis ou multiníveis.

### 4.5.1 SVPWM

A SVPWM é a modulação baseada em portadora que equivale à SVM apresentada na Seção 3.5.3. Nesta estratégia de modulação, os interruptores são comandados a conduzir e a bloquear apenas uma vez por período de comutação. Além disso, o tempo em que o vetor da extremidade é aplicado é o mesmo tempo que o vetor nulo central à janela de comutação. Isso significa que é necessário apenas uma portadora para formar o padrão de pulsos e que a relação

$$d_0 = \frac{d_{null}}{2} \quad (4.30)$$

é válida. Substituindo o valor de  $d_0$  em (4.19) e utilizando a relação contida em (3.24) para calcular  $d_{null}$ , é possível encontrar  $\vec{d}_s$  em função apenas das funções de razão cíclica dos tempos de aplicação dos vetores ativos  $d_1$  e  $d_2$

$$\begin{aligned} d_{Sap} &= \frac{d_1 + d_2 + 1}{2} \\ d_{Sbp} &= \frac{-d_1 + d_2 + 1}{2} \\ d_{Scp} &= \frac{-d_1 - d_2 + 1}{2}. \end{aligned} \quad (4.31)$$

O mesmo procedimento foi utilizado para encontrar o valor de  $\vec{d}_s$  para os demais sextantes e o resultado é mostrado na Tabela 4.5.

Tabela 4.5: Relação entre  $\vec{d}_s$  e  $\vec{d}_t$  para os seis sextantes utilizando a SVPWM.

SVPWM			
Sextante	$d_{Sap}$	$d_{Sbp}$	$d_{Scp}$
S <sub>I</sub>	$(d_1 + d_2 + 1)/2$	$(-d_1 + d_2 + 1)/2$	$(-d_1 - d_2 + 1)/2$
S <sub>II</sub>	$(d_1 - d_2 + 1)/2$	$(d_1 + d_2 + 1)/2$	$(-d_1 - d_2 + 1)/2$
S <sub>III</sub>	$(-d_1 - d_2 + 1)/2$	$(d_1 + d_2 - 1)/2$	$(-d_1 + d_2 + 1)/2$
S <sub>IV</sub>	$(-d_1 - d_2 + 1)/2$	$(d_1 - d_2 + 1)/2$	$(d_1 + d_2 + 1)/2$
S <sub>V</sub>	$(-d_1 + d_2 + 1)/2$	$(-d_1 - d_2 + 1)/2$	$(d_1 + d_2 + 1)/2$
S <sub>VI</sub>	$(d_1 + d_2 + 1)/2$	$(-d_1 - d_2 + 1)/2$	$(d_1 - d_2 + 1)/2$

Substituindo (4.26) em (4.31) e sabendo que

$$d_a^* + d_b^* + d_c^* = 3/2, \tag{4.32}$$

encontra-se os valores de  $\vec{d}_s$  em função das funções de razão cíclicas de referência em coordenadas  $abc$

$$\begin{aligned} d_{Sap} &= -1/4 + d_b^*/2 + d_a^* \\ d_{Sbp} &= -1/4 + d_b^*/2 + d_b^* \\ d_{Scp} &= \underbrace{-1/4 + d_b^*/2 + d_c^*}_{d_z}. \end{aligned} \tag{4.33}$$

Para encontrar  $\vec{d}_s$  em função das funções de razão cíclica em coordenadas  $abc$  substitui-se  $d_1$  e  $d_2$  da Tabela 4.5 pelos valores contidos na Tabela 4.3. Para encontrar em coordenadas  $\alpha\beta$ , substitui-se  $d_1$  e  $d_2$  pelos valores contidos na Tabela 3.2, respeitando seus respectivos sextantes. O resultado de  $\vec{d}_s$  em coordenadas  $abc$  é mostrado na Tabela 4.6.

Tabela 4.6: Relação entre  $\vec{d}_s$  e  $\vec{d}_{abc}^*$  para os seis sextantes utilizando a SVPWM.

SVPWM			
Sextante	$d_{Sap}$	$d_{Sbp}$	$d_{Scp}$
SI	$-1/4 + d_b^*/2 + d_a^*$	$-1/4 + d_b^*/2 + d_b^*$	$-1/4 + d_b^*/2 + d_c^*$
SII	$-1/4 + d_a^*/2 + d_a^*$	$-1/4 + d_a^*/2 + d_b^*$	$-1/4 + d_a^*/2 + d_c^*$
SIII	$-1/4 + d_c^*/2 + d_a^*$	$-1/4 + d_c^*/2 + d_b^*$	$-1/4 + d_c^*/2 + d_c^*$
SIV	$-1/4 + d_b^*/2 + d_a^*$	$-1/4 + d_b^*/2 + d_b^*$	$-1/4 + d_b^*/2 + d_c^*$
SV	$-1/4 + d_a^*/2 + d_a^*$	$-1/4 + d_a^*/2 + d_b^*$	$-1/4 + d_a^*/2 + d_c^*$
SVI	$-1/4 + d_c^*/2 + d_a^*$	$-1/4 + d_c^*/2 + d_b^*$	$-1/4 + d_c^*/2 + d_c^*$

Observa-se na Tabela 4.6 que as funções de razão cíclica dos interruptores são formadas por uma parcela de valor igual a função de razão cíclica da fase a qual o interruptor está diretamente conectado e por uma parcela que é comum às três fases dentro de um sextante. O sinal que é comum às três fases é chamado de razão cíclica de eixo zero e será denominado  $d_z$ . Por inspeção da tabela 4.6, é possível chegar

na expressão geral que define os sinais de modulação para a SVPWM, bastante conhecida na literatura

$$\vec{d}_{s,SVPWM}^* = d_{z,SVPWM} + \vec{d}_{abc}^* \quad (4.34)$$

onde,

$$d_{z,SVPWM} = \frac{1}{2} \left( \frac{1 + \min(|\vec{m}_{abc}^*|)}{2} \right) = \frac{\text{mid}(\vec{d}_{abc}^*)}{2} \quad (4.35)$$

Os valores das funções de modulação utilizados para implementar o sinal de eixo zero para a SVPWM são localizados na região 3 da Figura 4.5, onde as funções de modulação assumem seus menores valores em módulo. A implementação da SVPWM surgiu pela primeira vez na

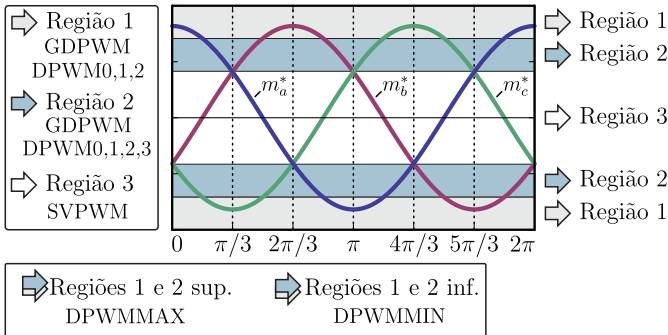


Figura 4.5: Funções de modulação de referência em um plano separando as regiões onde as funções atingem seus valores máximo, mínimo e intermediários em módulo.

literatura, provavelmente, em 1974 [59], antes mesmo da implementação vetorial ter sido desenvolvida em 1986 [42], [59].

#### 4.5.2 DPWM

A modulação PWM descontínua faz com que pelo menos uma das fases do inversor permaneça não modulada por mais de um período de comutação. Nessas modulações, o vetor nulo é aplicado em um só período de tempo e pode estar localizado em duas posições diferentes na



janela de comutação. A Figura 3.12 (a) mostra o caso em que  $\vec{V}_{0,RCL1}$  é aplicado durante um tempo proporcional a

$$d_0 = d_{null}. \quad (4.36)$$

Neste caso  $d_7 = 0$ . A Figura 3.12 (b) mostra o caso em que  $\vec{V}_{0,RCL2}$  é aplicado durante o tempo proporcional a  $d_7 = d_{null}$ , ou seja,

$$d_0 = 0. \quad (4.37)$$

Para o caso em que  $d_0 = d_{null}$ , é possível encontrar  $\vec{d}_s$  em função de  $\vec{d}_t$ . No primeiro sextante, esta relação é obtida substituindo (4.36) em (4.19) e, considerando a relação contida em (3.24), obtém-se

$$\begin{aligned} d_{Sap} &= d_1 + d_2 + d_0 = 1 \\ d_{Sbp} &= d_2 + d_0 = 1 - d_1 \\ d_{Scp} &= d_0 = 1 - d_1 - d_2. \end{aligned} \quad (4.38)$$

Substituindo os valores de  $d_1$  e  $d_2$  encontrados em (4.26) na expressão (4.38) obtém-se  $\vec{d}_s$  em função das funções de razão cíclica de referência para o primeiro sextante

$$\begin{aligned} d_{Sap} &= 1 = 1 - d_a^* + d_a^* \\ d_{Sbp} &= 1 - d_a^* + d_b^* \\ d_{Scp} &= 1 - \underbrace{d_a^*}_{d_z} + d_c^*. \end{aligned} \quad (4.39)$$

Realizando o mesmo procedimento anterior, agora considerando o caso em que  $d_0 = 0$ , escreve-se  $\vec{d}_s$  em função de  $\vec{d}_t$  conforme

$$\begin{aligned} d_{Sap} &= d_1 + d_2 + d_0 = d_1 + d_2 \\ d_{Sbp} &= d_2 + d_0 = d_2 \\ d_{Scp} &= d_0 = 0. \end{aligned} \quad (4.40)$$

Substituindo os valores de  $d_1$  e  $d_2$  encontrados em (4.26) na expressão (4.40) obtém-se  $\vec{d}_s$  em função das funções de razão cíclica de referência para o primeiro sextante

$$\begin{aligned}
d_{Sap} &= 0 - d_c^* + d_a^* \\
d_{Sbp} &= 0 - d_c^* + d_b^* \\
d_{Scp} &= 0 - \underbrace{d_c^*}_{d_z} + d_c^*.
\end{aligned} \tag{4.41}$$

Realizando o mesmo procedimento para os demais sextantes, encontra-se as possíveis funções de razão cíclica para as modulações descontínuas em coordenadas  $abc$ . As funções de razão cíclica encon-

Tabela 4.7: Relação entre  $\vec{d}_s$  e  $\vec{d}_t$  para os os seis sextantes do plano vetorial  $\alpha\beta$  considerando a DPWM.

DPWM				
Sextante	$d_0$	$d_{Sap}$	$d_{Sbp}$	$d_{Scp}$
S <sub>I</sub>	$d_{null}$	1	$1 - d_1$	$1 - d_1 - d_2$
	0	$d_1 + d_2$	$d_2$	0
S <sub>II</sub>	$d_{null}$	$1 - d_2$	1	$1 - d_1 - d_2$
	0	$d_1$	$d_1 + d_2$	0
S <sub>III</sub>	$d_{null}$	$1 - d_1 - d_2$	1	$1 - d_1$
	0	0	$d_1 + d_2$	$d_2$
S <sub>IV</sub>	$d_{null}$	$1 - d_1 - d_2$	$1 - d_2$	1
	0	0	$d_1$	$d_1 + d_2$
S <sub>V</sub>	$d_{null}$	$1 - d_1$	$1 - d_1 - d_2$	1
	0	$d_2$	0	$d_1 + d_2$
S <sub>VI</sub>	$d_{null}$	1	$1 - d_1 - d_2$	$1 - d_2$
	0	$d_1 + d_2$	0	$d_1$

tradas foram reunidas na Tabela 4.8. Realizando uma inspeção na Tabela 4.8 é possível definir a estrutura base para as modulações PWM descontínuas

$$\vec{d}_s = d_z(\vec{d}_{abc}^*, \vec{i}_{abc}^*) + \vec{d}_{abc}^*, \tag{4.42}$$

Tabela 4.8: Relação entre  $\vec{d}_s$ ,  $\vec{d}_{abc}^*$  e  $d_0$  para os os seis sextantes do plano vetorial  $\alpha\beta$  considerando a DPWM.

DPWM				
Sextante	$d_0$	$d_{Sap}$	$d_{Sbp}$	$d_{Scp}$
SI	$d_{null}$	$1 - d_a^* + d_a^*$	$1 - d_a^* + d_b^*$	$1 - d_a^* + d_c^*$
	0	$0 - d_c^* + d_a^*$	$0 - d_c^* + d_b^*$	$0 - d_c^* + d_c^*$
SII	$d_{null}$	$1 - d_b^* + d_a^*$	$1 - d_b^* + d_b^*$	$1 - d_b^* + d_c^*$
	0	$0 - d_c^* + d_a^*$	$0 - d_c^* + d_b^*$	$0 - d_c^* + d_c^*$
SIII	$d_{null}$	$1 - d_b^* + d_a^*$	$1 - d_b^* + d_b^*$	$1 - d_b^* + d_c^*$
	0	$0 - d_a^* + d_a^*$	$0 - d_a^* + d_b^*$	$0 - d_a^* + d_c^*$
SIV	$d_{null}$	$1 - d_c^* + d_a^*$	$1 - d_c^* + d_b^*$	$1 - d_c^* + d_c^*$
	0	$0 - d_a^* + d_a^*$	$0 - d_a^* + d_b^*$	$0 - d_a^* + d_c^*$
SV	$d_{null}$	$1 - d_c^* + d_a^*$	$1 - d_c^* + d_b^*$	$1 - d_c^* + d_c^*$
	0	$0 - d_b^* + d_a^*$	$0 - d_b^* + d_b^*$	$0 - d_b^* + d_c^*$
SVI	$d_{null}$	$1 - d_a^* + d_a^*$	$1 - d_a^* + d_b^*$	$1 - d_a^* + d_c^*$
	0	$0 - d_c^* + d_a^*$	$0 - d_c^* + d_b^*$	$0 - d_c^* + d_c^*$

onde

$$\begin{aligned}
 d_z(\vec{d}_{abc}^*, \vec{i}_{abc}^*) &= \\
 &= \left(1/2 - \text{sinal} \left(1/2 - h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)\right) 1/2\right) - h(\vec{d}_{abc}^*, \vec{i}_{abc}^*). \quad (4.43)
 \end{aligned}$$

O valor de  $h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)$ , dependendo da modulação utilizada, pode depender da amplitude das referências de corrente CA

$$\begin{aligned}
 i_a^* &= \hat{I}_{pk} \cos(\theta + \varphi) \\
 i_b^* &= \hat{I}_{pk} \cos\left(\theta - \frac{2\pi}{3} + \varphi\right) \\
 i_c^* &= \hat{I}_{pk} \cos\left(\theta + \frac{2\pi}{3} + \varphi\right), \quad (4.44)
 \end{aligned}$$

ou diretamente de  $\vec{d}_{abc}^*$ . O entendimento do significado das expressões (4.42) e (4.43) permite gerar qualquer DPWM existente, ou até mesmo

criar outras que sejam mais adequadas a uma dada aplicação. A determinação do valor de  $h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)$  consiste em escolher a fase que não será modulada dentre as duas maiores fases em módulo de  $\vec{m}_{abc}^*$ . As fases que podem ser não moduladas em cada sextante encontram-se nas regiões um e dois da Figura 4.5.

#### 4.5.2.1 Tipos de DPWMs

As modulações descontínuas foram concebidas com o intuito de reduzir as perdas por comutação dos conversores [59], [60]. A maior parte das modulações descontínuas presentes na literatura mantém uma fase não modulada por  $120^\circ$  por período das funções de modulação de referência.

A Modulação PWM Descontínua Generalizada (GDPWM) [59], [60] é a modulação descontínua que mais reduz as perdas por comutação, considerando uma larga faixa de variação do ângulo de fator de potência. Por outro lado, essa estratégia também é a que provoca maior distorção nas correntes CA. Quando o conversor opera utilizando a GDPWM, as fases que conduzem a maior corrente naquele momento deixam de comutar maximizando, assim, os ganhos de eficiência. Nos intervalos descritos, as perdas por comutação são as mais elevadas e a redução na quantidade de comutações tem um maior impacto no aumento do rendimento do conversor.

O padrão de pulsos da GDPWM é gerado substituindo a função  $h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)$  pelo valor correspondente em função de razão cíclica ( $\vec{d}_{abc}^*$ ) à fase do maior valor em módulo de  $\vec{i}_{abc}^*$ . Se o valor da referência de corrente ( $\vec{i}_{abc}^*$ ) escolhido é positivo, o grampeamento é feito através dos interruptores superiores, caso a corrente seja negativa o grampeamento é realizado pelos interruptores inferiores. O algoritmo para a implementação da GDPWM pode ser descrito em forma de equações compostas conforme

$$\text{GDPWM} \Rightarrow \begin{cases} h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{\max}(\vec{d}_{abc}^*, \vec{i}_{abc}^*) & \text{se } \left| f_{\max}(\vec{i}_{abc}^*, \vec{i}_{abc}^*) \right| \geq \left| f_{\min}(\vec{i}_{abc}^*, \vec{i}_{abc}^*) \right| \\ d_0 = d_{\text{null}} \\ h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{\min}(\vec{d}_{abc}^*, \vec{i}_{abc}^*) & \text{se } \left| f_{\max}(\vec{i}_{abc}^*, \vec{i}_{abc}^*) \right| < \left| f_{\min}(\vec{i}_{abc}^*, \vec{i}_{abc}^*) \right| \\ d_0 = 0 \end{cases} \quad (4.45)$$

onde

$$f_{\min}(\vec{y}_{abc}^*, \vec{x}_{abc}^*) = \begin{cases} y_a^* & \text{se } x_a^* \leq x_b^* \text{ e } x_a^* \leq x_c^* \\ y_b^* & \text{se } x_b^* \leq x_a^* \text{ e } x_b^* \leq x_c^* \\ y_c^* & \text{se } x_c^* \leq x_a^* \text{ e } x_c^* \leq x_b^* \end{cases} \quad (4.46)$$

e

$$f_{\max}(\vec{y}_{abc}^*, \vec{x}_{abc}^*) = \begin{cases} y_a^* & \text{se } x_a^* \geq x_b^* \text{ e } x_a^* \geq x_c^* \\ y_b^* & \text{se } x_b^* \geq x_a^* \text{ e } x_b^* \geq x_c^* \\ y_c^* & \text{se } x_c^* \geq x_a^* \text{ e } x_c^* \geq x_b^* \end{cases} . \quad (4.47)$$

Na estratégia DPWM3, as fases deixam de ser moduladas nos valores intermediários em módulo das funções de razão cíclica. Se o valor da função de modulação intermediária é positivo, o grampeamento é feito pelos interruptores superiores, caso contrário, o grampeamento é feito pelos interruptores inferiores. O algoritmo utilizado para o cálculo de  $h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)$  é mostrado

$$\text{DPWM3} \Rightarrow \begin{cases} h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{mid}(\vec{d}_{abc}^*, \vec{m}_{abc}^*) & \text{se } f_{mid}(\vec{d}_{abc}^*, \vec{m}_{abc}^*) - 0,5 \geq 0 \\ d_0 = d_{null} \\ h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{mid}(\vec{d}_{abc}^*, \vec{m}_{abc}^*) & \text{se } f_{mid}(\vec{d}_{abc}^*, \vec{m}_{abc}^*) - 0,5 < 0 \\ d_0 = 0 \end{cases} , \quad (4.48)$$

onde

$$f_{mid}(\vec{d}_{abc}^*, \vec{m}_{abc}^*) = \begin{cases} d_a^* & \text{se } |m_b^*| \leq |m_a^*| \leq |m_c^*| \text{ ou } |m_c^*| \leq |m_a^*| \leq |m_b^*| \\ d_b^* & \text{se } |m_a^*| \leq |m_b^*| \leq |m_c^*| \text{ ou } |m_c^*| \leq |m_b^*| \leq |m_a^*| \\ d_c^* & \text{se } |m_a^*| \leq |m_c^*| \leq |m_b^*| \text{ ou } |m_b^*| \leq |m_c^*| \leq |m_a^*| \end{cases} . \quad (4.49)$$

As funções de modulação escolhidas por esta estratégia localizam-se na região dois da Figura 4.5. Em [61] e [62] é comprovada uma redução nas perdas causadas por correntes harmônicas em relação a SVPWM.

Nas estratégias de modulação DPWMMIN e DPWMMAX, o sinal com o valor mínimo e com o valor máximo definem o sinal de eixo zero respectivamente, como mostra

$$\text{DPWMMAX} \Rightarrow \begin{cases} h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{max}(\vec{d}_{abc}^*, \vec{i}_{abc}^*) \\ d_0 = d_{null} \end{cases} \quad (4.50)$$

e

$$\text{DPWMMIN} \Rightarrow \begin{cases} h(\vec{d}_{abc}^*, \vec{i}_{abc}^*) = f_{min}(\vec{d}_{abc}^*, \vec{i}_{abc}^*) \\ d_0 = 0 \end{cases} . \quad (4.51)$$

O sinais que compõe  $h(\vec{d}_{abc}^*, \vec{i}_{abc}^*)$  para a DPWMMAX e DPWMMIN são localizados nas regiões um e dois superiores e inferiores da Figura 4.5, respectivamente. Nestas estratégias de modulação, os esforços de condução são diferentes entre os semicondutores superiores e inferiores. Por conta disto, essas duas estratégias de modulação não serão abordadas nesta dissertação.

As modulações conhecidas na literatura como DPWM0 [62], DPWM1 e DPWM2 [63] são casos particulares da GDPWM em que os ângulos de defasagem entre as tensões e correntes de fase são  $-60^\circ$ ,  $0^\circ$  e  $+60^\circ$  respectivamente. A distribuição do vetor nulo no plano vetorial  $\alpha\beta$  para as modulações abordadas até o momento pode ser visualizada na Figura 4.6.

Como já foi mencionado, a modulação SVPWM contínua realiza o vetor nulo duas vezes por período de comutação e o tempo de aplicação desses vetores são iguais à metade de  $d_{null}$ . As modulações descontínuas DPWMMAX e DPWMMIN, como na modulação SVPWM distribui o vetor nulo sempre de maneira constante, com a diferença que o período de aplicação é concentrado em apenas um intervalo. As modulações DPWM0 1,2,3 e GDPWM alternam a distribuição do vetor nulo a cada  $60^\circ$ . A modulação GDPWM muda a região de aplicação do vetor nulo dentro dos sextantes de acordo com o ângulo do fator de potência. As funções de modulação dos interruptores em estrela utilizando as estratégias de modulação apresentadas até o momento são mostradas na Figura 4.7.

A estratégia de modulação DPWM1 é a mais adequada quando se deseja injetar energia na rede elétrica ou alimentar um motor AC à imãs permanentes de baixa indutância. Nessas situações deseja-se fator de potência unitário. A estratégia DPWM2 é mais adequada quando se deseja acionar cargas indutivas com ângulo de fator de potência próximo de  $30$  graus como é o caso de motores de indução. Para operação

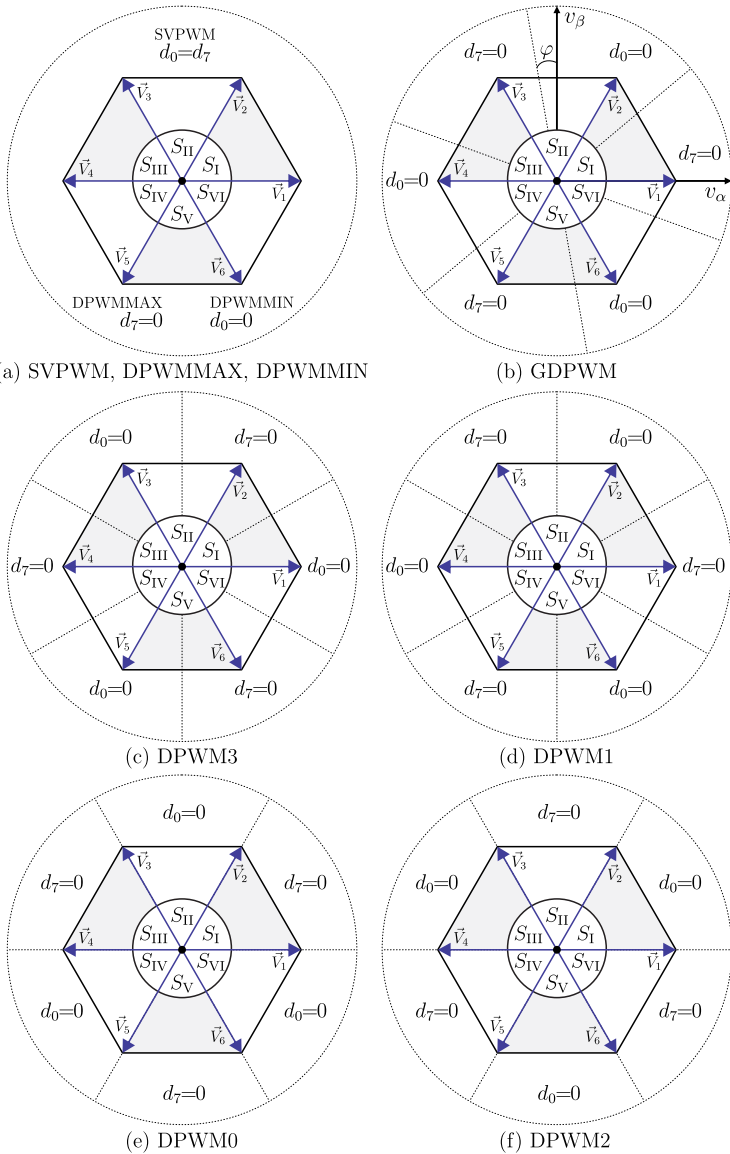


Figura 4.6: Diagramas mostrando a distribuição do vetor nulo para a: (a) SVPWM, DPWMMAX e DPWMMIN; (b) GDPWM; (c) DPWM3; (d) DPWM1; (e) DPWM0; (f) DPWM2.

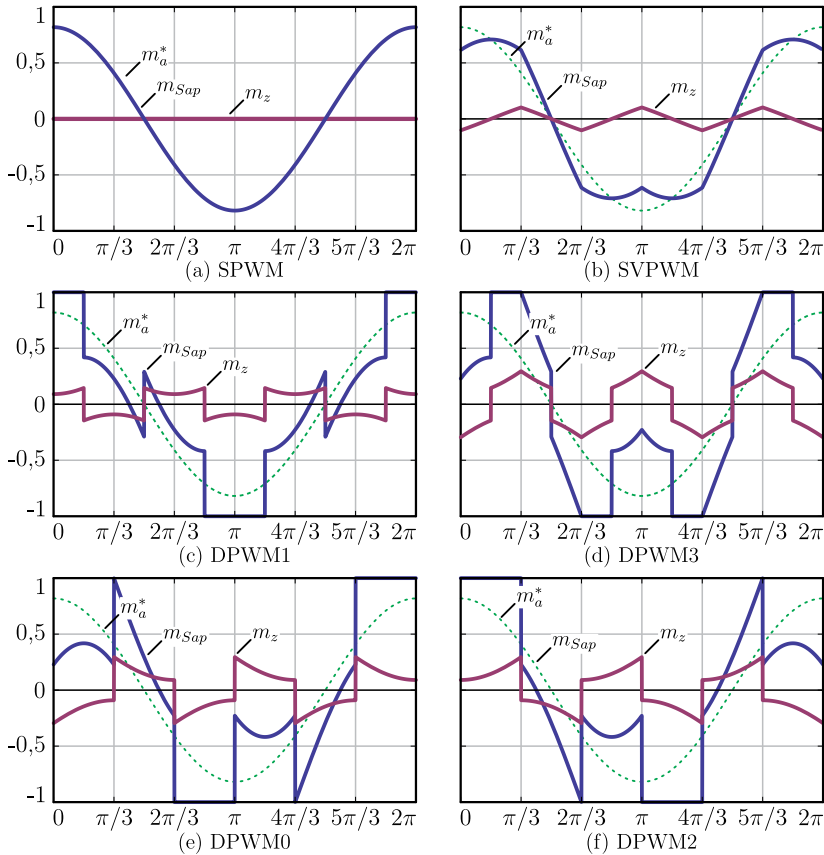


Figura 4.7: Sinais de modulação do interruptor  $S_{ap}$  considerando  $M = 0,71$  para a: (a) SPWM; (b) SVPWM; (c) DPWM1; (d) DPWM3; (e) DPWM0; (f) DPWM2.

de máquinas de indução como geradores, a DPWM0 é a mais adequada.

### 4.5.3 Novas Estratégias de Modulação

As estratégias de modulação vistas até agora deixam as fases do conversor não moduladas por no máximo  $120^\circ$ , durante um período da componente fundamental, e apresentam um padrão de pulsos com cinco



ou com sete segmentos. Embora  $120^\circ$  de descontinuidade seja o limite por fase, nada impede que as descontinuidades ocorram por menos tempo e que se tenha modulações utilizando padrões de pulsos com cinco e sete segmentos ao mesmo tempo em um ciclo da componente fundamental. Baseado nisto, as estratégias de modulação podem ser combinadas para dar origem a novas modulações com características intermediárias em relação às originais.

Conforme é mostrado em [59], [64], as modulações contínuas de sete segmentos possuem melhores características quando a Taxa de Distorção Harmônica (TDH) das correntes CA é priorizada, mas quando se deseja menores perdas por comutação, as estratégias descontínuas possuem melhor desempenho. Em certas aplicações, como em sistemas conectados à rede elétrica, as modulações descontínuas geralmente não são utilizadas nos 2L-VSIs devido aos requisitos de EMI que devem ser atingidos. Nestes casos as modulações contínuas são utilizadas sacrificando, assim, o rendimento do sistema, porém reduzindo o tamanho dos filtros no lado CA.

Uma possível alternativa para a situação descrita é o emprego de modulações que ora apresentam um padrão de pulsos dos interruptores com cinco segmentos, ora com sete segmentos dentro de um período da componente fundamental de tensão CA. Caso o conversor tenha que operar com fator de potência unitário, pode ser vantajoso manter as descontinuidades por  $30^\circ$  utilizando o padrão de pulsos da DPWM1, e no restante do tempo, realizar a modulação de sete segmentos como mostrado nas Figuras 4.8 (a) e 4.8 (b). Na modulação D1SVPWM o padrão de pulsos da DPWM1 é localizado no pico das cossenoides de referência, enquanto que na SVD1PWM o padrão de pulsos da SVPWM é que se localiza no pico. Fazendo isso, as perdas são reduzidas sem degradar tanto o espectro da corrente CA.

Da mesma forma que as modulações DPWM0,1,2 são derivadas de uma estratégia mais geral GDPWM, as modulações das Figuras 4.9 (a) e 4.9 (b) são derivadas da GDSVPWM e as das Figuras 4.9 (c) e 4.9 (d) da SVGDPWM.

Caso o conversor tenha que operar com correntes defasadas com mais de  $75^\circ$  da fundamental de tensão, pode ser vantajoso operar com o padrão de pulso da DPWM3 durante  $30^\circ$  e, no restante do tempo, operar com a modulação de sete segmentos, conforme mostra o sinal de modulação das Figuras 4.8 (c) e 4.8 (d).

Em casos onde se queira que a eficiência do conversor não sofra

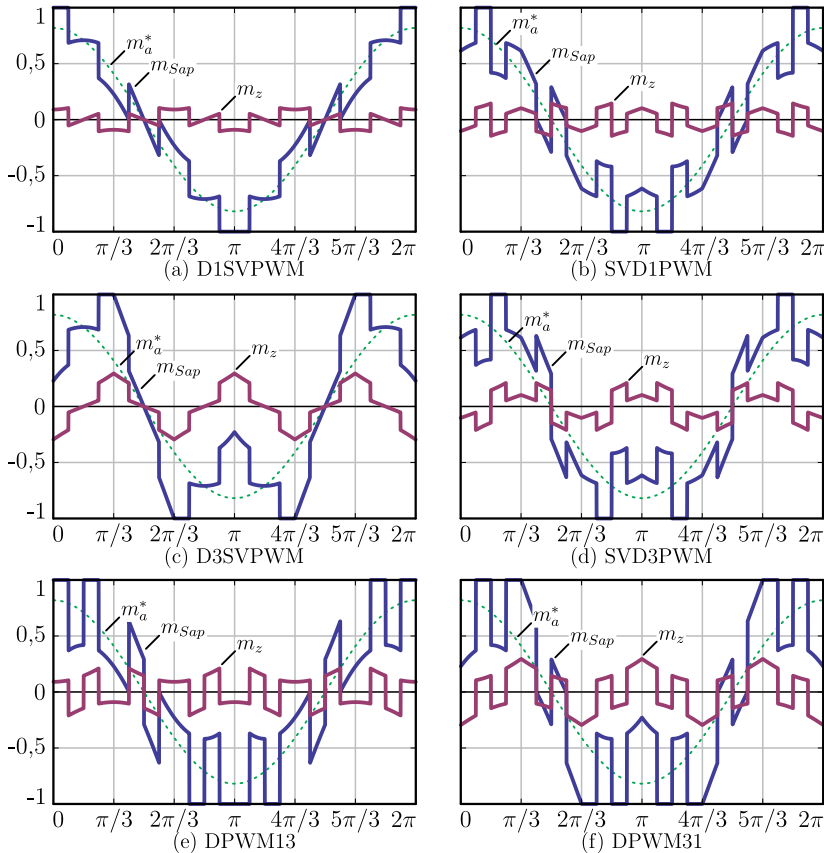


Figura 4.8: Sinais de modulação do interruptor  $S_{ap}$  considerando  $M = 0,71$  para a: (a) D1SVPWM; (b) SVD1PWM; (c) D3SVPWM; (d) SVD3PWM; (e) DPWM13; (f) DPWM31.

muita variação com a mudança do ângulo de fator de potência, as discontinuidades podem ser mais distribuídas ao longo do período da fundamental de tensão de referência. Para isso, os padrões de pulsos das estratégias DPWM1 e DPWM3 podem ser alternados para gerar as formas de onda dos sinais moduladores das Figuras 4.8 (e) e 4.8 (f).

O grau de hibridiz das modulações descritas nesta seção também pode ser alterado conforme critérios do projetista bastando, para isso,

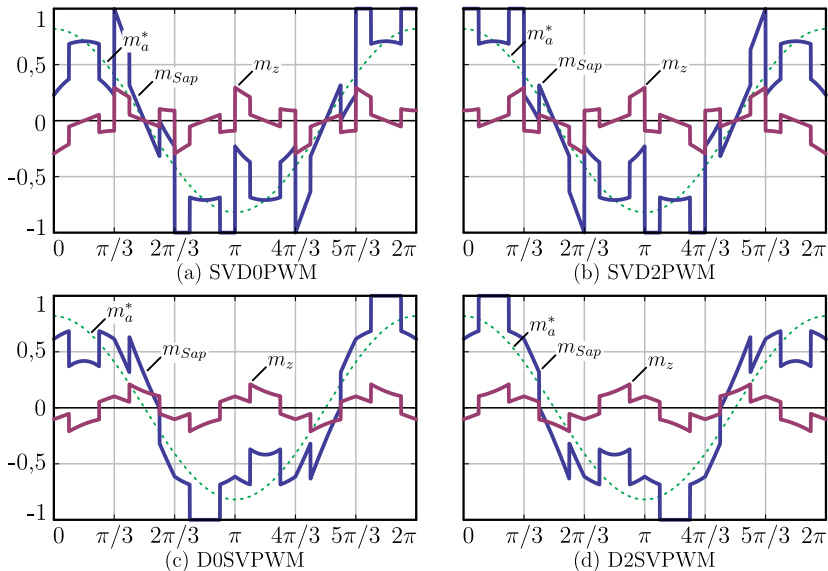


Figura 4.9: Sinais de modulação do interruptor  $S_{ap}$  considerando  $M = 0,71$  para a: (a) SVD0PWM; (b) SVD2PWM; (c) D0SVPWM; (d) D2SVPWM.

aumentar ou diminuir o tempo em que as discontinuidades ocorrem. A Figura 4.10 mostra o que se espera das modulações híbridas quando comparadas com as modulações originais.

Como foi visto, as modulações híbridas utilizam duas modulações conhecidas que se alternam dentro de um período da componente fundamental das tensões de referência. As características de distorção harmônica da corrente e perdas por comutação da modulação híbrida será mais próxima da modulação que é empregada no pico das correntes CA. Uma análise mais detalhada deve ser feita para a comprovação desta hipótese.

A Figura 4.11 mostra a distribuição do vetor nulo nas modulações híbridas. Nas modulações em que o padrão de pulsos das modulações descontínuas é localizado no topo das funções de razão cíclica de referência, o vetor nulo é deslocado a cada  $30^\circ$  conforme é mostrado nas Figuras 4.11 (a) e 4.11 (c). Nas modulações em que o padrão de pulsos da SVPWM é utilizado no topo das funções de razão cíclica de referência e nas modulações que utilizam os padrões de pulsos de duas

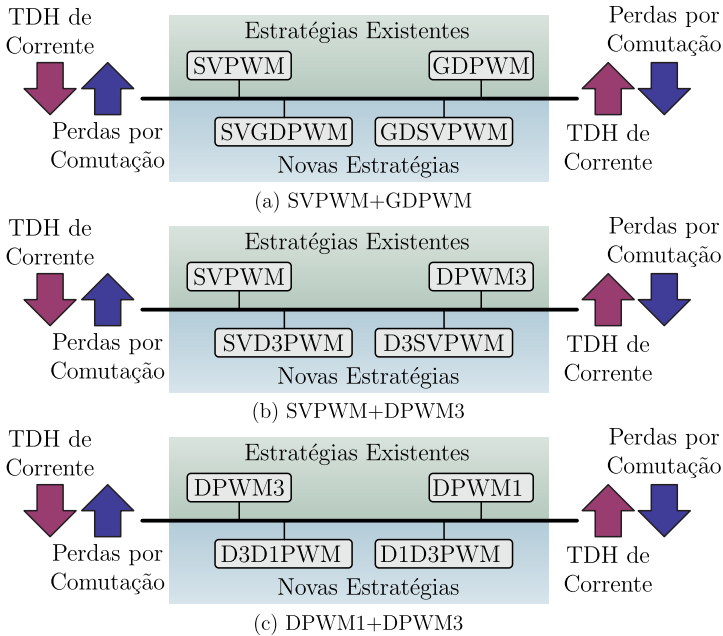


Figura 4.10: Tendência das características de perdas por comutação e TDH de corrente para as modulações híbridas quando comparadas com as estratégias de modulação clássicas.

modulações descontínuas, a localização do vetor nulo é mudado a cada  $15^\circ$  e  $30^\circ$  de maneira alternada.

#### 4.5.4 Alternância entre Estratégias de Modulação

As estratégias de modulação abordadas até o momento possuem desempenhos diferentes no que diz respeito às perdas por comutação e distorção na corrente de saída para diferentes índices de modulação e ângulo de fator de potência. Para otimizar o desempenho do conversor, as estratégias de modulação podem ser trocadas de acordo com o ângulo  $\delta$  de fator de potência, conforme mostrado em [60] e ilustrado mais adiante na Figura 5.16 para a redução das perdas por comutação.

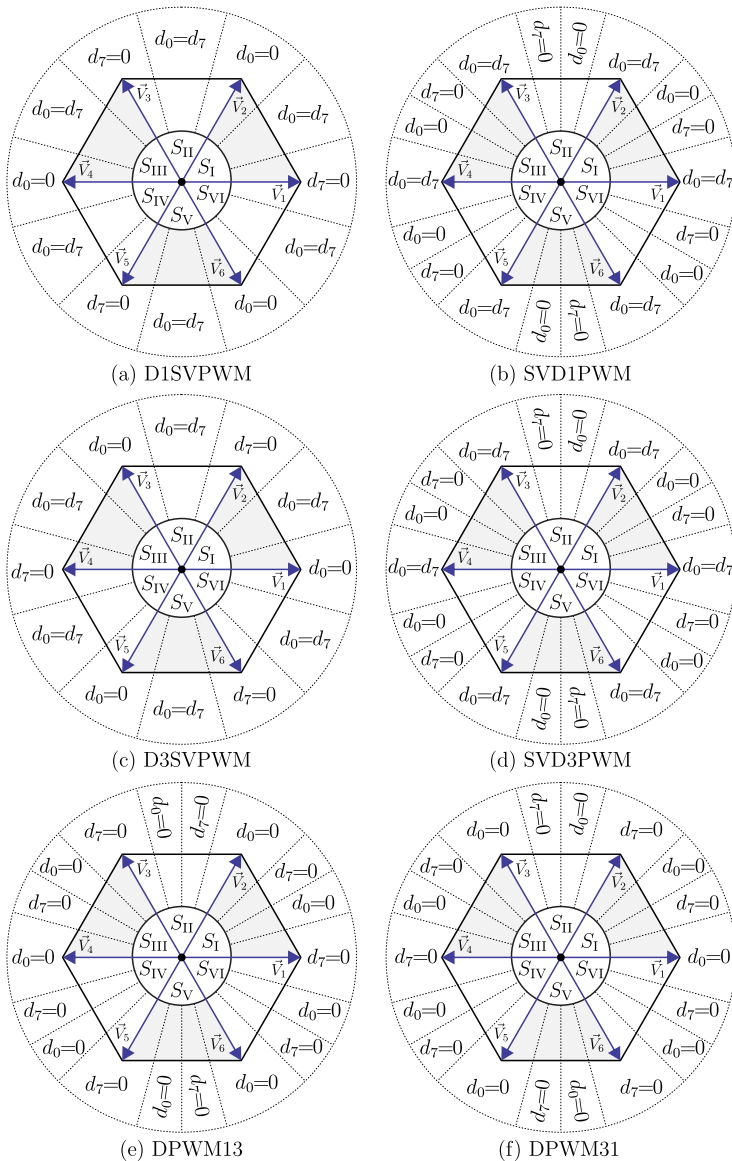


Figura 4.11: Diagramas mostrando a distribuição do vetor nulo para a: (a) D1SVPWM; (b) SVD1PWM; (c) D3SVPWM; (d) SVD3PWM; (e) DPWM13; (f) DPWM31.

#### 4.6 Geração dos Sinais Moduladores para os Interruptores em Delta

O sinais moduladores dos interruptores em delta podem ser obtidos a partir dos sinais modulantes dos interruptores em estrela. Para obtê-los numericamente, substitui-se (4.24) em (4.29)

$$\vec{d}_d = [\mathbf{A}_d^{\mathbf{S}_d^n}] [\mathbf{A}_s^{\mathbf{S}_s^n}] \vec{d}_m + \vec{d}_{cte} = [\mathbf{A}_{\mathbf{d}_s}^{\mathbf{S}_d^n}] \vec{d}_m + \vec{d}_{cte}. \quad (4.52)$$

O resultado das funções de razão cíclica em função dos sinais moduladores de referência são mostrados na Tabela 4.9.

Tabela 4.9: Relação entre  $\vec{d}_d$  e  $\vec{d}_s$  para os seis sextantes do mapa de vetores  $\alpha\beta$ .

Sextante	Sinais de Modulação					
	$d_{Sab1}$	$d_{Sab2}$	$d_{Sbc1}$	$d_{Sbc2}$	$d_{Sca1}$	$d_{Sca2}$
I	$1 - d_{Sap}$	$d_{Sbp}$	$1 - d_{Sbp}$	$d_{Scp}$	$1 - d_{Sap}$	$d_{Scp}$
II	$1 - d_{Sbp}$	$d_{Sap}$	$1 - d_{Sbp}$	$d_{Scp}$	$1 - d_{Sap}$	$d_{Scp}$
III	$1 - d_{Sbp}$	$d_{Sap}$	$1 - d_{Sbp}$	$d_{Scp}$	$1 - d_{Scp}$	$d_{Sap}$
IV	$1 - d_{Sbp}$	$d_{Sap}$	$1 - d_{Scp}$	$d_{Sbp}$	$1 - d_{Scp}$	$d_{Sap}$
V	$1 - d_{Sap}$	$d_{Sbp}$	$1 - d_{Scp}$	$d_{Sbp}$	$1 - d_{Scp}$	$d_{Sap}$
VI	$1 - d_{Sap}$	$d_{Sbp}$	$1 - d_{Scp}$	$d_{Sbp}$	$1 - d_{Sap}$	$d_{Scp}$

A Figura 4.12 mostra o sinal de modulação do interruptor delta  $S_{ab}$  gerado a partir dos sinais moduladores dos interruptores superiores em estrela  $m_{Sap}$  e  $m_{Sbp}$  a ele conectados, para as estratégias de modulação clássicas abordadas na Seção 4.5. O resultado da Tabela 4.9 é de grande importância, pois permite que os pulsos dos interruptores em delta do  $\Delta$ -VSI sejam gerados a partir de qualquer estratégia de modulação existente para um 2L-VSI. O sinal de modulação de um interruptor em delta depende apenas dos sinais de modulação dos interruptores em estrela que estão a ele conectados. Para encontrar os valores de  $\vec{d}_d$  em função de  $\vec{d}_{abc}^*$  para as modulações descritas na Seção 4.5, basta substituir na Tabela 4.9 os valores de  $\vec{d}_s$ .

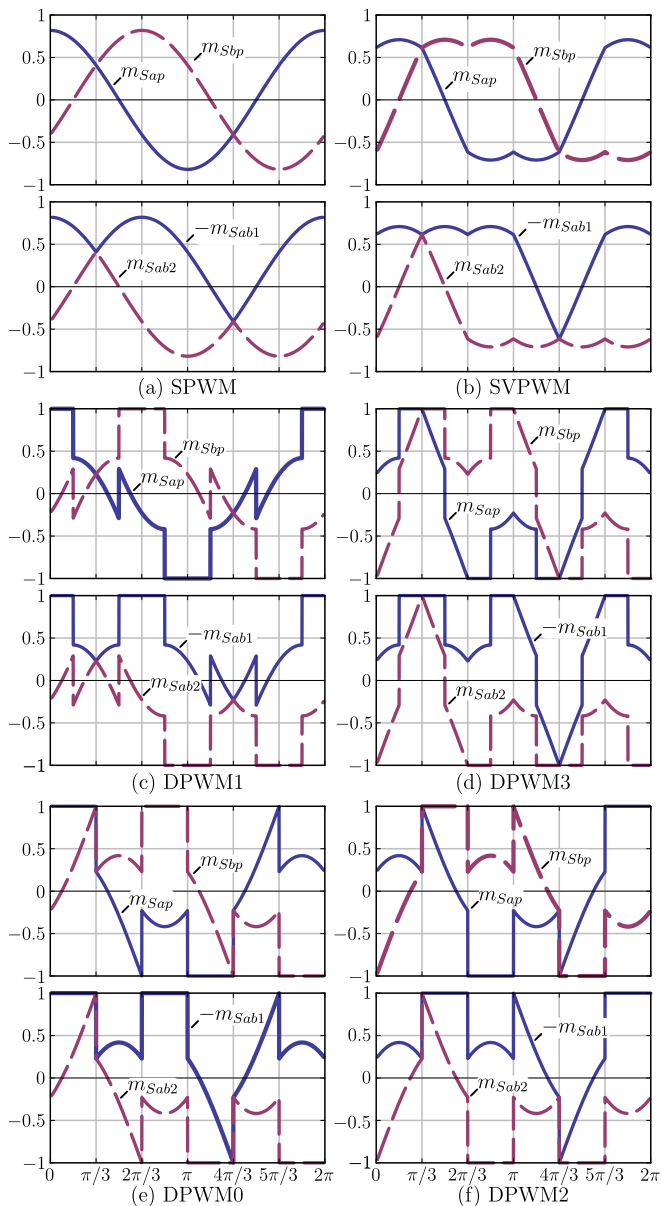


Figura 4.12: Sinais de modulação do interruptor delta  $m_{S_{ab}}$  sendo gerados a partir dos sinais de modulação dos interruptores em estrela  $m_{S_{ap}}$  e  $m_{S_{bp}}$  considerando  $M = 0,71$  para a: (a) SPWM; (b) SVPWM; (c) DPWM1; (d) DPWM3; (e) DPWM0; (d) DPWM2.

## 4.7 Moduladores

Para as estratégias de modulação com RL, os pulsos de gatilho de cada interruptor controlado em estrela podem ser gerados com apenas um comparador, uma portadora triangular e um sinal modulador para cada interruptor. Os pulsos gerados mantêm os interruptores acionados sempre no centro da janela de comutação por um tempo proporcional à função de razão cíclica de referência. Os sinais de gatilho dos interruptores em delta mantém os interruptores acionados em dois intervalos de tempo distintos, um localizado no centro e o outro nas extremidades da janela de comutação. Para isso, dois comparadores se fazem necessários. A Figura 4.13 apresenta três propostas de moduladores que podem ser implementado para os interruptores em delta.

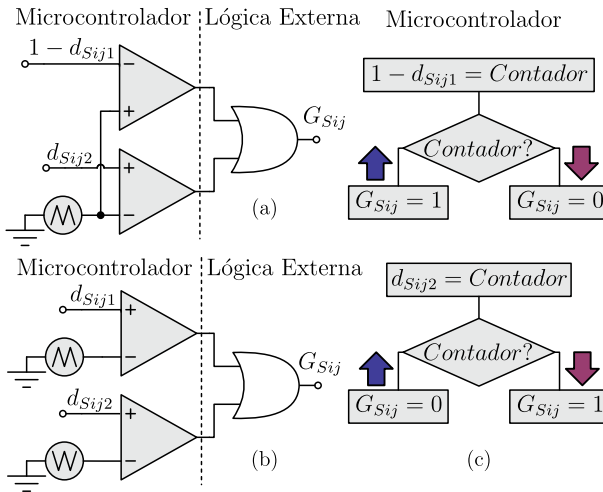


Figura 4.13: Possíveis moduladores para a geração dos pulsos dos interruptores conectados em delta utilizando: (a) a mesma portadora e lógica externa; (b) portadoras defasadas e lógica externa; (c) apenas o microprocessador.

O modulador da Figura 4.13 (a) utiliza dois comparadores com lógica invertida, apenas uma portadora e o resultado das comparações são somados através de uma porta OU. O modulador da Figura 4.13 (b) utiliza dois comparadores com a mesma lógica, duas portadoras defasadas de  $180^\circ$  e os resultados das comparações são somados através de uma porta OU. Essas duas implementações podem ser realizadas



de maneira analógica, com o auxílio de circuitos digitais, ou de forma microprocessada, com o auxílio de circuitos digitais externos.

A Figura 4.13 (c) mostra como implementar o modulador de maneira completamente microprocessada. Dois contadores são utilizados e comparados com as funções de razão cíclica  $\vec{d}_s$  respectivamente. Os comparadores possuem lógica invertida e o resultado das comparações atua sobre a mesma saída. A Figura 4.14 ilustra como são obtidos os sinais de modulação do  $\Delta$ -VSI. Os sinais de modulação dos interruptores em delta ( $m_{Sijx}$ , com  $i=a,b,c$ ,  $j=a,b,c \neq i$  e  $x=1,2$ ) são obtidos a partir dos sinais de modulação dos interruptores em estrela ( $m_{Sip}$ , com  $i=a,b,c$ ).

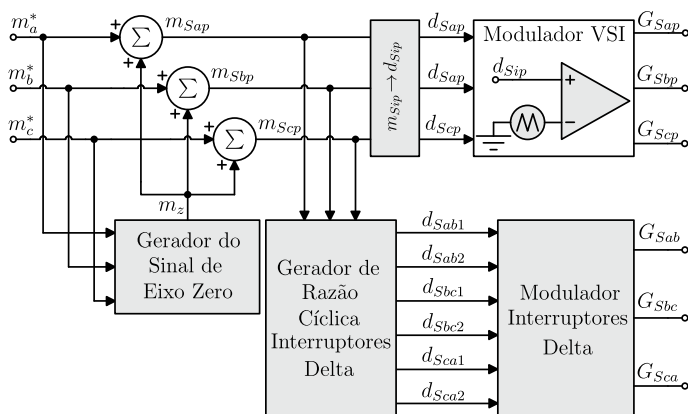


Figura 4.14: Esquema para a geração dos pulsos do  $\Delta$ -VSI.

Nas estratégias de modulação com RCMV, os sinais de comando dos interruptores em estrela superiores e inferiores não são complementares, conforme visto na Figura 3.12. Além disso, cada interruptor é comandado a conduzir e a bloquear duas vezes a cada ciclo de comutação. A mesma técnica utilizada para gerar os sinais dos interruptores em delta poderia ser utilizada, entretanto, seriam necessários dois comparadores, ou contadores para comandar cada interruptor. Os sinais modulantes teriam de ser baseados nos tempos de aplicação de cada vetor e, não mais, nas cossenoides de referência. Esses fatores implicam na necessidade de utilização de um processador com maior número de canais PWM independentes.

Para gerar os sinais dos interruptores, sem modificações no pro-

cedimento para gerar os sinais modulantes de cada interruptor, consiste em adicionar uma lógica externa à saída dos comparadores associados à cada um dos interruptores em estrela. A lógica desliga todos os interruptores em estrela sempre que os três interruptores em delta forem comandados a conduzir. A lógica que deve ser adicionada a cada interruptor em estrela é mostrada na Figura 4.15.

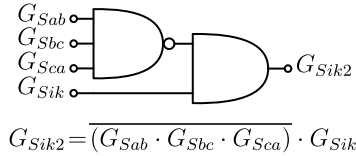


Figura 4.15: Lógica adicional para os interruptores conectados em estrela para a realização das estratégias com RCMV.

#### 4.8 Estratégia de Transição entre Vetores

A Seção 3.6.1 mostrou duas estratégias de transição entre vetores para os interruptores do  $\Delta$ -VSI. A estratégia descrita na Figura 3.15 (a), que concentra as perdas por comutação nos interruptores conectados em estrela, pode ser implementada realizando um deslocamento vertical das funções de razão cíclica dos interruptores conectados em delta. Se o modulador da Figura 4.13 (a) ou (c) for utilizado, o deslocamento das funções de razão cíclica dos interruptores em delta deve ser feito conforme

$$\begin{cases} d'_{Sij1} = d_{Sij1} + \Delta d \\ d'_{Sij2} = d_{Sij2} - \Delta d \end{cases} \quad (4.53)$$

Essa técnica, visualizada na Figura 4.16, tem a limitação de estreitar os pulsos de maneira simétrica em relação ao vale da triangular. O valor de  $\Delta d$  pode ainda ser variado conforme os valores de corrente.

#### 4.9 Resultados do $\Delta$ -VSI Operando em Malha Aberta

Para validar o funcionamento das estratégias de modulação propostas para o  $\Delta$ -VSI, um protótipo de um conversor *back-to-back*, mostrado na Figura 4.17, foi adaptado para funcionar como um  $\Delta$ -VSI.

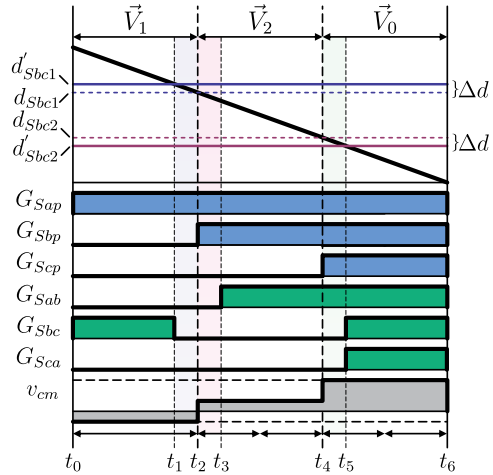


Figura 4.16: Implementação da estratégia que concentra as perdas de comutação nos interruptores em estrela para modulações baseadas em portadoras.

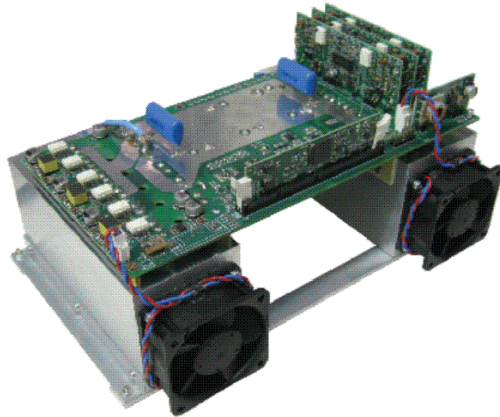


Figura 4.17: Conversor *Back-to-Back* adaptado para funcionar como um  $\Delta$ -VSI.

### 4.9.1 Resultado para as Modulações Tradicionais

A Figura 4.18 mostra as tensões de linha aplicadas pelo conversor juntamente com a corrente de fase  $i_a$  para as SVPWM e DPWM1. Como em um 2L-VSI, as tensões de fase apresentam apenas dois níveis de tensão. A frequência de comutação foi reduzida a 1.980 Hz com o intuito de visualizar, nos resultados experimentais, os pulsos de gatilho dos interruptores. As correntes de fase, juntamente com a tensão de modo comum gerada pelo conversor, para diferentes modulações com RL, são mostradas na Figura 4.19. A tensão de modo comum é exatamente igual à tensão de modo comum gerada por um 2L-VSI para modulações equivalentes e pode assumir valores em módulo de  $V_{dc}/2$  e  $V_{dc}/6$  para todas as modulações. As mesmas estratégias de modulação, agora com RCMV, foram simuladas e são mostradas na Figura 4.20. Observa-se uma considerável redução nos níveis da tensão de modo comum que passam a apresentar valores em módulo de 0 e  $V_{dc}/6$ .

### 4.9.2 Resultados para as Modulações Híbridas

Com o intuito de validar o funcionamento das estratégias híbridas propostas na Seção 4.5.3, elas foram simuladas com o conversor funcionando em malha aberta alimentando uma carga ligeiramente indutiva conforme mostra a Figura 4.21

### 4.9.3 Problema da Distorção na Entrada e na Saída da Região de Descontinuidade

Como pode ser visto nos resultados experimentais e de simulação, as correntes CA apresentam uma pequena distorção de baixa frequência na entrada e saída das regiões de descontinuidade em modulações descontínuas. Isso ocorre devido à aplicação de uma sequência de vetores diferente em relação às sequências originadas das modulações vetoriais. Para minimizar essas distorções nas CBPWM, pode-se sincronizar a atualização dos sinais moduladores com a frequência de comutação e, em alguns casos, inverter o sinal da portadora nos momentos de entrada e saída da descontinuidade.

### 4.9.4 Detalhe da Transição Entre Vetores

A estratégia de transição entre vetores em que as perdas por comutação ficam concentradas nos interruptores em estrela foi implemen-

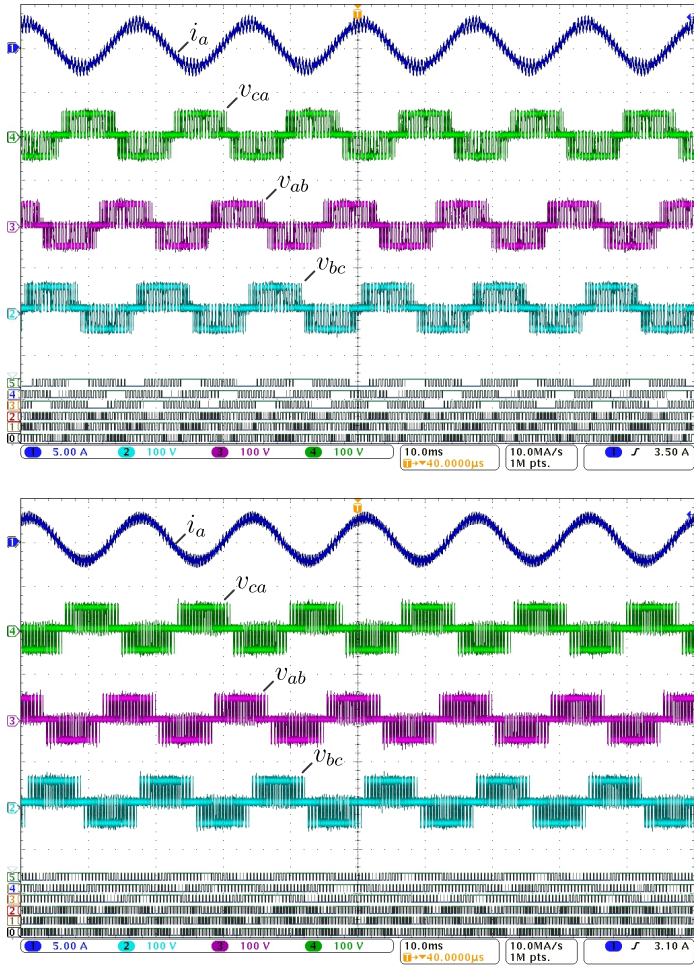


Figura 4.18: Resultados experimentais da corrente de fase  $i_a$  (5 A/Div), as tensões de linha (100 V/Div), os sinais de gatilho dos interruptores em estrela superiores ( $G_{Sap}$ ,  $G_{Sbp}$ ,  $G_{Scp}$ ) e os sinais de gatilho complementares dos interruptores em delta ( $\overline{G_{Sab}}$ ,  $\overline{G_{Sbc}}$ ,  $\overline{G_{Sca}}$ ) para diferentes estratégias de modulação de RL: (a) SVPWM; (b) DPWM1. Índice de modulação  $M = 0,71$ ,  $V_{dc} = 50$  V, frequência fundamental  $f_f = 60$  Hz, frequência de comutação  $f_s = 1.980$  Hz, carga em estrela com indutância  $L = 2,57$  mH em série com uma resistência  $R = 7,5$   $\Omega$ .

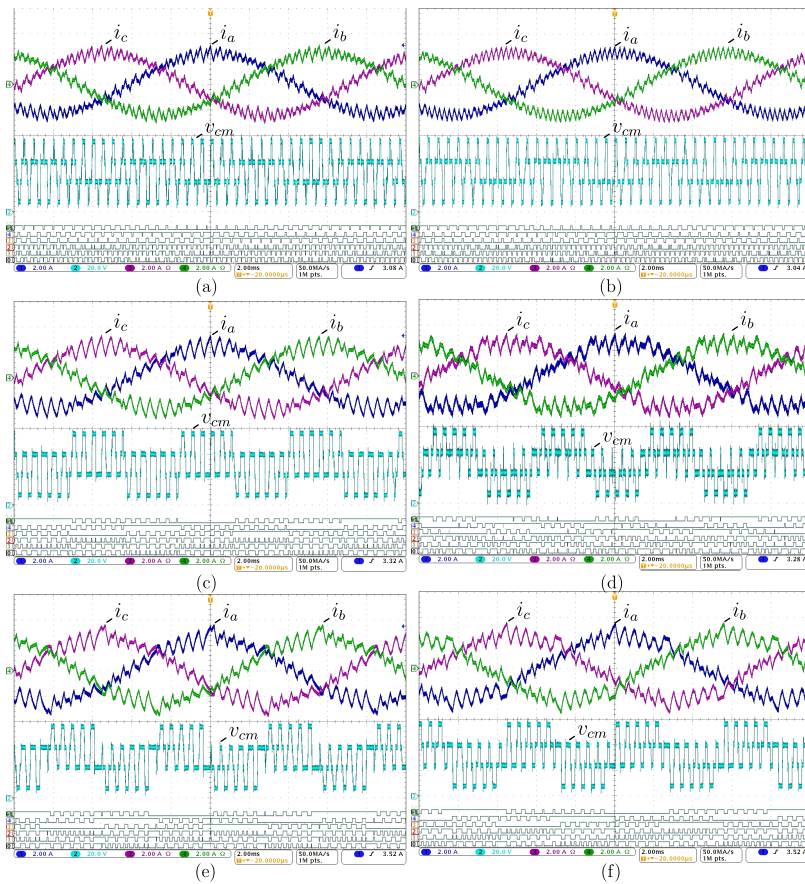


Figura 4.19: Resultados experimentais das correntes de fase (2 A/Div), tensão de modo comum  $v_{cm} = (v_{ag} + v_{bg} + v_{cg})/3$ , ver Figura 4.2, (20 V/Div), sinais de gatilho dos interruptores em estrela superiores ( $\overline{G_{Sap}}$ ,  $\overline{G_{Sbp}}$ ,  $\overline{G_{Scp}}$ ) e os sinais de gatilho complementares dos interruptores em delta ( $\overline{G_{Sab}}$ ,  $\overline{G_{Sbc}}$ ,  $\overline{G_{Sca}}$ ) para diferentes estratégias de modulação com RL: (a) SPWM; (b) SVPWM; (c) DPWM3; (d) DPWM0; (e) DPWM1 (f) DPWM2. Índice de modulação  $M=0,71$ ,  $V_{dc}=50$  V, frequência fundamental  $f_f=60$  Hz, frequência de comutação  $f_s=1.980$  Hz, carga em estrela com indutância  $L=2,57$  mH em série com uma resistência  $R=7,5$   $\Omega$ .

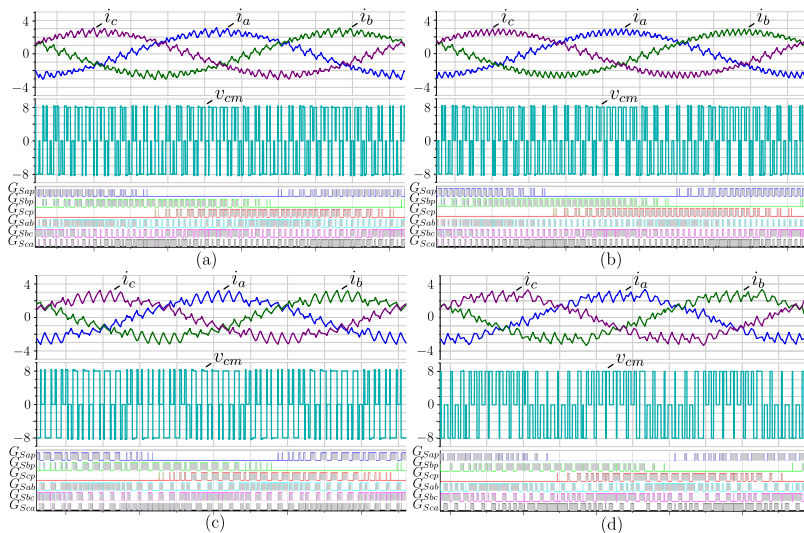


Figura 4.20: Resultados de simulação das correntes de fase (1 A/Div), tensão de modo comum  $v_{cm} = (v_{an} + v_{bn} + v_{cn})/3$ , ver Figura 4.2 (2 V/Div), sinais de gatilho dos interruptores em estrela superiores ( $G_{Sap}$ ,  $G_{Sbp}$ ,  $G_{Scp}$ ) e os sinais de gatilho complementares dos interruptores em delta ( $G_{Sab}$ ,  $G_{Sbc}$ ,  $G_{Sca}$ ) para diferentes estratégias de modulação por RCMV: (a) SPWM; (b) SVPWM; (c) DPWM1; (d) DPWM3. Índice de modulação  $M = 0,71$ ,  $V_{dc} = 50$  V, frequência fundamental  $f_f = 60$  Hz, frequência de comutação  $f_s = 1.980$  Hz, carga em estrela com indutância  $L = 2,57$  mH em série com uma resistência  $R = 7,5$   $\Omega$ .

tada. A Figura 4.22 mostra o resultado experimental de um período de comutação do  $\Delta$ -VSI operando com uma modulação descontínua, para os padrões de pulsos contidos na Figura 3.12 (a).

A Figura 4.22 (a) mostra o padrão de pulso onde o vetor nulo se localiza no centro da janela de comutação. No período  $t_0 - t_1$ , o vetor  $\vec{V}_1$  é aplicado utilizando o estado com RCL. No instante  $t_1$  o interruptor  $S_{bc}$  é comandado a bloquear, porém o vetor continua assegurado pelos interruptores em estrela. No intervalo  $t_1 - t_2$ , não há nenhum interruptor em delta acionado. No instante  $t_2$ , ocorre a mudança de vetor que pode ser percebida pela mudança do valor da tensão do modo comum. No intervalo  $t_2 - t_3$ , continua não havendo nenhum interruptor em delta acionado. No instante  $t_3$ , o interruptor  $S_{ab}$  é acionado para formar o

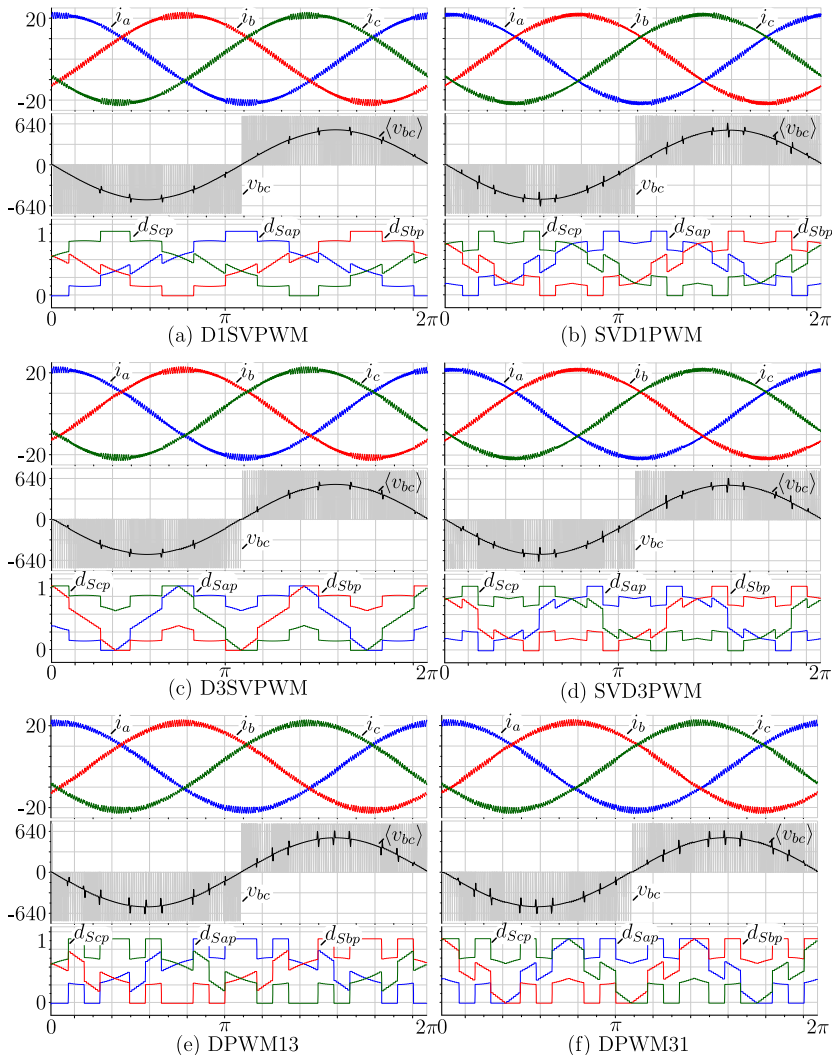


Figura 4.21: Detalhe da simulação das correntes de fase  $i_a$ ,  $i_b$  e  $i_c$ , da tensão de linha  $v_{Sbc}$ , o valor médio quase instantâneo  $\langle v_{bc} \rangle$  e as funções de razão cíclica dos interruptores superiores  $d_{Sap}$ ,  $d_{Sbp}$ ,  $d_{Scp}$  para diferentes estratégias de modulação híbridas com RL dentro de um período da componente fundamental para a: (a) D1SVPWM; (b) SVD1PWM; (c) D3SVPWM; (d) SVD3PWM; (e) DPWM13 e (f) DPWM31. Índice de modulação  $M=0,71$ ,  $V_{dc} = 760$  V, frequência fundamental  $f_f = 60$  Hz, frequência de comutação  $f_s = 19.980$  Hz, carga em estrela com indutância  $L = 2,57$  mH em série com uma resistência  $R = 7,5$   $\Omega$ .



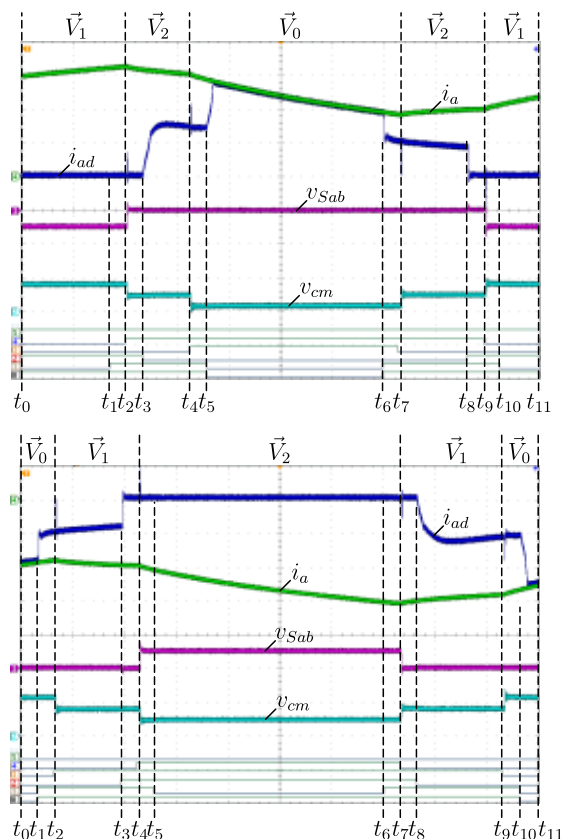


Figura 4.22: Resultados experimentais do detalhe da corrente de fase  $i_a$ , da corrente delta  $i_{ad}$ , da tensão sobre o interruptor  $S_{ab}$  ( $v_{S_{ab}}$ ), da tensão de modo comum  $v_{cm}$ , dos sinais de gatilho dos interruptores em estrela superiores  $G_{S_{ap}}$ ,  $G_{S_{bp}}$ ,  $G_{S_{cp}}$  e dos sinais de gatilho complementares dos interruptores em delta  $G_{S_{ab}}$ ,  $G_{S_{bc}}$ ,  $G_{S_{ca}}$  para uma modulação descontínua de cinco segmentos em que: (a)  $d_0 = d_{null}$ ; (b)  $d_0 = 0$ .

vetor  $\vec{V}_2$  com RCL, fato que pode ser verificado com o crescimento da corrente  $i_{ad}$  da Figura 2.7. No instante  $t_4$ , ocorre a troca para o vetor  $\vec{V}_0$ , que pode ser visto pela mudança da tensão de modo comum para 0 V. No instante  $t_6$ , os outros dois interruptores em delta são acionados para realizar o vetor nulo com RCL. Observa-se que a corrente

de fase é praticamente toda desviada para os interruptores em delta e que a tensão de modo comum não sofre alteração, pois os interruptores superiores continuam ligados. A análise dos intervalos restantes e dos intervalos da Figura 4.22 (b) pode ser feita de maneira análoga à já apresentada até o momento.

A Figura 4.23 mostra uma simulação contendo as perdas instantâneas dos interruptores  $S_{ap}$  e  $S_{bc}$ . Como pode ser verificado, aplicando

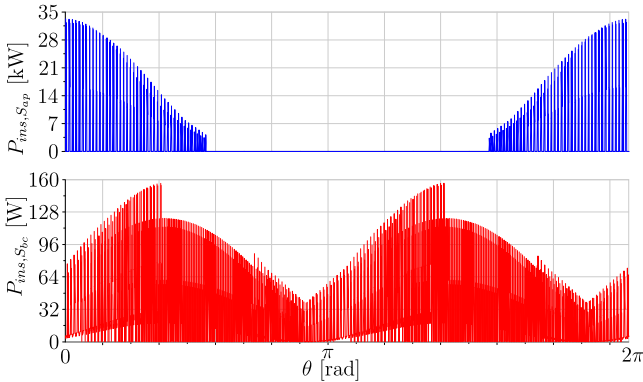


Figura 4.23: Potência instantânea nos interruptores  $S_{ap}$  e  $S_{bc}$ .

a técnica da Figura 4.22, as perdas por comutação ficam concentradas apenas nos interruptores conectados em estrela.

## 4.10 Conclusão

Neste capítulo foi mostrado que é possível encontrar modulações equivalentes baseadas em portadoras para as modulações vetoriais contínuas e descontínuas do Capítulo 3. Para isso, foi proposta uma metodologia que parte do padrão de pulsos que se deseja implementar nos interruptores e finda com a derivação dos sinais de razão cíclica dos interruptores em função das funções de razão cíclica de referência. Esse procedimento pode ser estendido para outros conversores trifásicos.

As funções de razão cíclica dos interruptores conectados em delta foram encontrados em função das funções de razão cíclica dos interruptores conectados em estrela. Dessa forma, para qualquer estratégia de modulação que seja utilizada nos interruptores em estrela, um padrão de pulsos adequado é obtido para os interruptores em delta. Ao longo

do estudo da geração dos sinais dos interruptores em estrela, foram implementadas estratégias híbridas de modulação que apresentam características intermediárias no que diz respeito à TDH e perdas por comutação em relação às modulações tradicionais. Foi mostrado que as estratégias de modulação descontínuas baseadas em portadoras não são equivalentes às descontínuas vetoriais no instante da entrada e da saída da região de não modulação. Para reduzir esse efeito, é possível realizar a inversão da portadora durante as transições.

Nas estratégias com RL são necessários dois sinais moduladores por interruptor bidirecional conectado em delta e um para cada braço de interruptor conectado em estrela. Já nas estratégias de modulação com RCMV, os interruptores em estrela não operam de forma complementar e, portanto, também necessitariam de dois sinais moduladores para serem comandados. Um circuito lógico adicional foi proposto para reduzir a complexidade dos moduladores.

A concentração das perdas por comutação apenas nos interruptores em estrela pode ser implementada realizando apenas o deslocamento vertical das funções de razão cíclica proporcional ao tempo de entrada em condução e de bloqueio dos interruptores em estrela.

Os resultados experimentais e de simulação apresentados neste capítulo validaram a operacionalidade das estratégias de modulação e de comutação propostas para o  $\Delta$ -VSI.



## 5 ANÁLISE DO DESEMPENHO DO $\Delta$ -VSI

Neste capítulo, o desempenho do  $\Delta$ -VSI no que diz respeito aos esforços de corrente, perdas nos semicondutores, ondulação das correntes de fase e geração de tensão de modo comum foram avaliados. A análise descrita foi realizada para as modulações contínuas e descontínuas permitindo ao projetista otimizar o desempenho do conversor de acordo com a aplicação. Para identificar as vantagens e desvantagens da topologia  $\Delta$ -VSI em relação à topologia do VSI um estudo de caso foi realizado.

### 5.1 Descrição do Estudo de Caso

Desempenho e custo de produção são dois aspectos importantes que devem ser levados em consideração antes da escolha de uma topologia para uma determinada aplicação. Existem aplicações críticas onde o conversor, muitas vezes, tem de fornecer energia com baixos níveis de emissões de alta frequência, e (ou) com elevado rendimento e (ou) processar elevada densidade de energia. Nesses casos, é aceitável escolher topologias mais complexas e com maior custo de produção que as soluções tradicionais, mas que atendam aos requisitos exigidos. Em outras aplicações, o custo é o fator decisivo e soluções mais simples que empregam menos componentes são candidatas fortes a serem adotadas.

Para avaliar a viabilidade de utilização do  $\Delta$ -VSI nas duas situações descritas, um estudo de caso foi realizado que o compara com a solução padrão da indústria para inversores trifásicos operando com baixa tensão, o 2L-VSI.

Como mostrado no Capítulo 2, o  $\Delta$ -VSI possui seis interruptores a mais que um 2L-VSI convencional e, portanto, maior área de silício total. Para verificar as melhorias que a adição dos interruptores causa, o  $\Delta$ -VSI foi comparado com um 2L-VSI utilizando seis interruptores. É natural que conversores que utilizam maior área de silício que outras tenham desempenho, seja em relação a rendimento ou a EMI, superior à outras que possuam menor área de silício total. Nesses casos, o aumento do desempenho é obtido com maior custo de produção.

O custo de fabricação de um conversor é fortemente influenciado pela área necessária de silício para processar a energia. Uma técnica encontrada na literatura para realizar a comparação entre duas topologias levando em conta o custo de produção se baseia em analisar o

desempenho dos conversores construídos com a mesma área de silício total [9], [65]. Em outras palavras, considerou-se que cada interruptor do 2L-VSI utiliza um interruptor equivalente a dois dos utilizados para cada dispositivo do  $\Delta$ -VSI. Igualando a área de silício, consequentemente o custo com semicondutores, é possível então avaliar os ganhos obtidos inerentes à topologia.

## 5.2 Esforços de Corrente nos Interruptores

Como foi visto no Capítulo 3, a corrente que circula pelos semicondutores não é totalmente definida pelo estado de comutação de cada vetor. Isto quer dizer que, quando um interruptor do circuito em delta é acionado, em determinados estados de comutação, surgem caminhos paralelos para a circulação das correntes de fase. Dessa forma, a corrente nos semicondutores passa também a ser influenciada pelas características de condução dos componentes. Os *datasheets* dos dispositivos semicondutores geralmente trazem curvas características que relacionam tensão de polarização com a corrente que atravessa o componente. Essas curvas dependem da tecnologia dos componentes, da Temperatura na Junção ( $T_j$ ) e da tensão de gate para transistores sendo, dessa forma, geralmente funções não lineares.

Para que os esforços de corrente fossem calculados de maneira a considerar a divisão de corrente entre os dispositivos em paralelo, um modelo mais simplificado para condução foi utilizado para os semicondutores. Os IGBTs, os RB-IGBTs, os diodos e os MOSFETs foram modelados como uma fonte de tensão em série com uma resistência como mostrado na Figura 5.1.

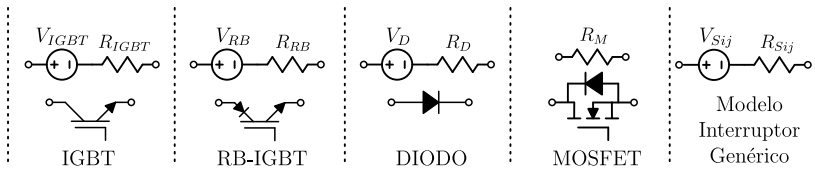


Figura 5.1: Modelo equivalente de condução simplificado para diferentes tipos de semicondutores, incluindo o interruptor genérico, onde  $i \in \{a, b, c\}$  e  $j \in \{a, b, c, p, n\}$  com  $i \neq j$ .

As Figuras 3.7 e 3.9 e mostraram que, para cada vetor aplicado pelo conversor, diferentes interruptores são acionados e, consequente-

mente, diferentes circuitos equivalentes são formados. Para o cálculo dos esforços nos semicondutores, é suficiente que se estude o comportamento das correntes nos circuitos equivalentes em que um mesmo interruptor é acionado. Os esforços de corrente foram calculados para os semicondutores  $S_{ap}$ ,  $D_{ap}$  e  $S_{bc}$  do  $\Delta$ -VSI (ver Figura 2.7) e para os semicondutores  $S_{1p}$ ,  $D_{1p}$  do VSI (ver Figura 2.1).

Os interruptores citados para o  $\Delta$ -VSI são acionados durante a aplicação dos vetores 1, 2, 4, 6 e nulo. Os circuitos equivalentes formados quando os vetores ativos são realizados com RCL e quando os vetores nulos são formados com RCL, RCMV e da mesma forma que o VSI, são mostrados na Figura 5.2. O interruptor  $S_{ap}$  é comandado a conduzir nos vetores 1, 2, 6 e nulo (RCL e VSI). Nesses vetores a corrente pode circular tanto pelo interruptor controlado quanto pelo interruptor não controlado dependendo do sentido das correntes de fase. O interruptor  $S_{bc}$  é comandado a conduzir na aplicação dos vetores 1, 4 e nulos (RCL e RCMV). Nesses vetores, a corrente pode circular tanto no sentido positivo quanto no sentido negativo, dependendo do sentido das correntes de fase  $i_b$  e  $i_c$ .

Para o cálculo dos esforços de corrente, é necessário que a envoltória de corrente que circula pelos dispositivos seja calculada para cada um dos vetores citados acima. Mesmo adotando um modelo mais simplificado para os interruptores, a envoltória de corrente para o  $\Delta$ -VSI foi calculada utilizando um algoritmo devido às várias possibilidades de caminhos para a corrente em cada estado de comutação. O algoritmo utilizado para o cálculo das envoltórias de corrente, considerando as fontes de tensão dos modelos dos interruptores, é mostrado no Apêndice A.

Para realizar o estudo de caso descrito na Seção 5.1, foram utilizados interruptores MOSFETs. Para sistemas que processam potências inferiores a 10 kW, operando em baixa tensão (<800 V) os MOSFETs, sejam de silício ou de carbeto de silício, apresentam, geralmente, menores perdas que os IGBTs. Como, atualmente, os MOSFETs SiC são os que possuem melhores características de condução e de comutação, foram escolhidos para esta aplicação.

As funções que definem envoltórias de corrente nos semicondutores foram derivadas considerando algumas hipóteses simplificadoras. Foi assumido que:

- As correntes de fase não apresentam ondulação e são definidas conforme (4.44) e ilustradas na Figura 5.3. O fator de potência

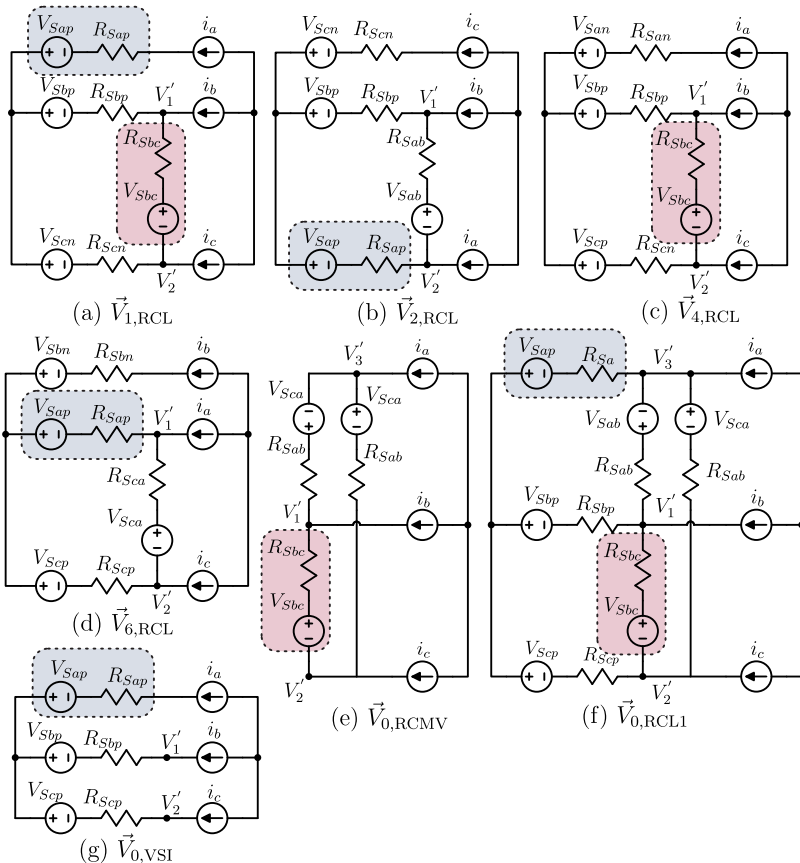


Figura 5.2: Circuitos equivalentes de condução do  $\Delta$ -VSI para os vetores: (a)  $\vec{V}_{1,RCL}$ ; (b)  $\vec{V}_{2,RCL}$ ; (c)  $\vec{V}_{4,RCL}$ ; (d)  $\vec{V}_{6,RCL}$ ; (e)  $\vec{V}_{0,RCMV}$ ; (f)  $\vec{V}_{0,RCL1}$ ; (g)  $\vec{V}_{0,VSI}$ .

é, portanto, definido apenas pelo Ângulo de Deslocamento ( $\delta$ );

- MOSFETs idênticos são utilizados para a realização dos interruptores em estrela e dos interruptores bidirecionais em delta e para a realização dos interruptores do 2L-VSI, conforme mostrado na Figura 5.4;
- a tensão de condução dos diodos intrínsecos aos MOSFETs é



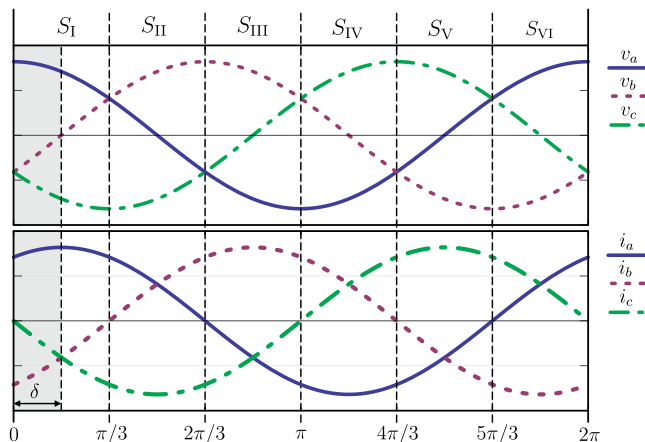


Figura 5.3: Formas de onda das correntes e das tensões consideradas para o cálculo dos esforços de corrente e das perdas nos conversores.

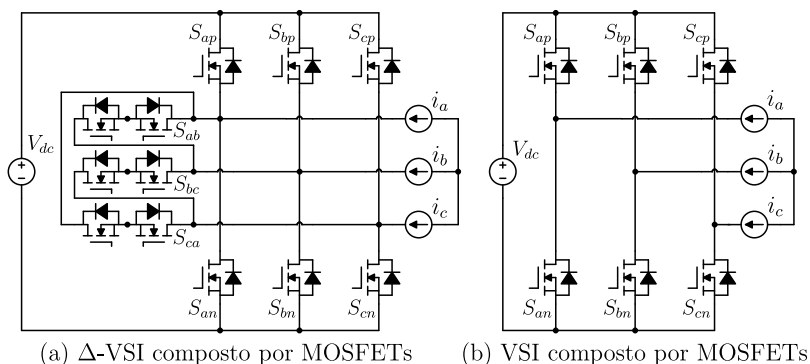


Figura 5.4: Circuitos utilizados para realizar o estudo de caso: (a)  $\Delta$ -VSI composto com mosfets; (b) 2L-VSI composto por MOSFETs.

muito maior que as tensões de condução dos canais dos MOSFETs. Dessa forma, a corrente vai sempre fluir totalmente pelo canal durante os momentos que em ocorre a retificação síncrona <sup>1</sup>,

<sup>1</sup>Técnica utilizada para redução de perdas em conversores que utilizam a tecnologia MOSFET. Nos períodos em que a corrente deveria ser conduzida pelos diodos de roda livre, o MOSFET é acionado através do sinal de gatilho.

conforme mostrado na Figura 5.5;

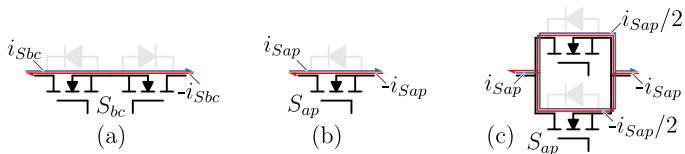


Figura 5.5: Caminho para as correntes nos interruptores MOSFETs para um interruptor: (a) bidirecional em tensão e em corrente conectado em delta; (b) conectado em estrela; (c) conectado em estrela composto por dois MOSFETs em paralelo.

- a corrente é dividida igualmente pelos MOSFETs operando em paralelo, conforme mostrado na Figura 5.5.

Adotando as considerações descritas anteriormente, os circuitos equivalentes da Figura 5.2 podem ser simplificados para os da Figura 5.6

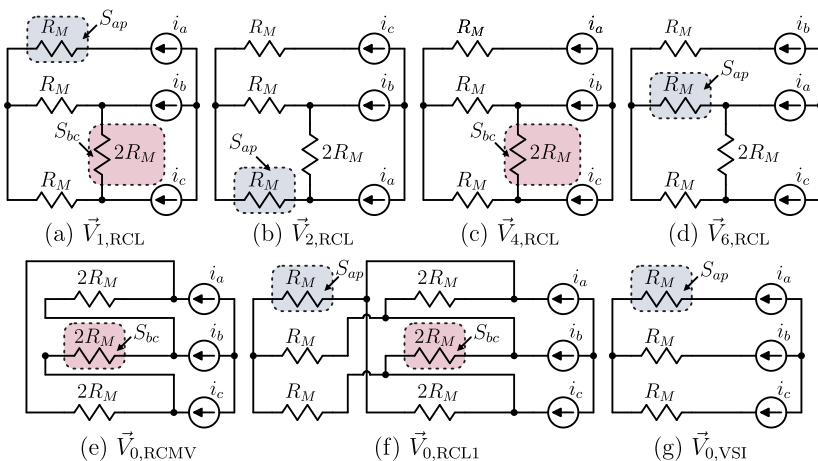


Figura 5.6: Circuitos equivalentes de condução do  $\Delta$ -VSI utilizando MOSFETs para os vetores: (a)  $\vec{V}_{1,RCL}$ ; (b)  $\vec{V}_{2,RCL}$ ; (c)  $\vec{V}_{4,RCL}$ ; (d)  $\vec{V}_{6,RCL}$ ; (e)  $\vec{V}_{0,RCMV}$ ; (f)  $\vec{V}_{0,RCL1}$ ; (g)  $\vec{V}_{0,VSI}$ .

A expressão que descreve a envoltória de corrente que circula no canal do interruptor  $S_{ap}$  durante a aplicação dos vetores ativos pode ser

obtida utilizando a lei dos nós nos circuitos equivalentes da Figura 5.6 (a), (b) e (d) e é dada por

$$\begin{cases} i_{S_{ap}, \vec{v}_{1, RCL}}(\delta) = |i_a(\delta)| \\ i_{S_{ap}, \vec{v}_{2, RCL}}(\delta) = \left| \frac{3i_a(\delta) + i_b(\delta)}{4} \right| \\ i_{S_{ap}, \vec{v}_{6, RCL}}(\delta) = \left| \frac{3i_a(\delta) + i_c(\delta)}{4} \right| \end{cases} . \quad (5.1)$$

Para o restante dos vetores ativos, a corrente em  $S_{ap}$  é nula. Deve ser observado que, embora a corrente no canal do MOSFET apresente valores positivos e negativos, para o cálculo de esforços e de perdas, essa corrente deve ser considerada sempre positiva.

Como será visto, a corrente nos interruptores pode variar bastante dependendo do estado utilizado para implementar o vetor nulo. O valor da envoltória de corrente que circula por  $S_{ap}$  durante a aplicação de  $\vec{V}_{0, VSI}$  é calculado por

$$\begin{cases} i_{S_{ap}, \vec{v}_{0, VSI1}}(\delta) = |i_a(\delta)| \\ i_{S_{ap}, \vec{v}_{0, VSI2}}(\delta) = 0 \end{cases} . \quad (5.2)$$

Para o vetor nulo  $\vec{V}_{0, RCL}$ , a corrente em  $S_{ap}$  é expressa por

$$\begin{cases} i_{S_{ap}, \vec{v}_{0, RCL1}}(\delta) = \frac{|2i_a(\delta)|}{5} \\ i_{S_{ap}, \vec{v}_{0, RCL2}}(\delta) = 0 \end{cases} . \quad (5.3)$$

Se o vetor nulo for aplicado com  $\vec{V}_{0, RCMV}$

$$i_{S_{ap}, \vec{v}_{0, RCMV}}(\delta) = 0. \quad (5.4)$$

Para o interruptor  $S_{bc}$  as envoltórias de corrente para os vetores ativos são

$$\begin{cases} i_{S_{bc}, \vec{v}_{1, RCL}}(\delta) = \frac{|i_b(\delta) - i_c(\delta)|}{4} \\ i_{S_{bc}, \vec{v}_{4, RCL}}(\delta) = \frac{|i_b(\delta) - i_c(\delta)|}{4} \end{cases} \quad (5.5)$$

As envoltórias de corrente do interruptor  $S_{bc}$  durante a aplicação dos

vetores nulos são expressas por

$$i_{Sbc, \vec{v}_{0, VSI}}(\delta) = 0, \quad (5.6)$$

$$i_{Sbc, \vec{v}_{0, RCL}}(\delta) = \frac{|i_b(\delta) - i_c(\delta)|}{5} \quad (5.7)$$

e

$$i_{Sbc, \vec{v}_{0, RCMV}}(\delta) = \frac{|i_b(\delta) - i_c(\delta)|}{3}. \quad (5.8)$$

Observa-se que com as simplificações adotadas as envoltórias de corrente adquirem valores independentes dos parâmetros dos interruptores. As envoltórias de corrente que podem circular em cada semicondutor foram calculadas para uma faixa de ângulo de fator de potência  $\delta^2$  que varia entre 0 a  $\pi$ .

A partir das envoltórias calculadas, é possível calcular os valores médio e eficaz das correntes nos interruptores do  $\Delta$ -VSI em relação ao índice de modulação e o ângulo de fator de potência  $\delta$ . Para simplificar a notação das equações, o símbolo  $\theta$  foi omitido dos argumentos das funções das envoltórias de corrente e das funções de modulação. Também foi omitida a abreviação RCL nas funções que definem as correntes dos vetores ativos. O valor médio da corrente nos interruptores em estrela é calculado por

$$i_{Sap, med}(M, \delta) = \frac{1}{2\pi} \left( \begin{array}{l} \int_0^{\pi/3} [d_1(M)i_{Sap, V1}(\delta) + d_2(M)i_{Sap, V2}(\delta)] d\theta + \\ \int_{\pi/3}^{2\pi/3} d_1(M)i_{Sap, V2}(\delta) d\theta + \int_{4\pi/3}^{5\pi/3} d_2(M)i_{Sap, V6}(\delta) d\theta + \\ \int_{5\pi/3}^{2\pi} [d_1(M)i_{Sap, V6}(\delta) + d_2(M)i_{Sap, V1}(\delta)] d\theta + \\ f_{Sap, \vec{v}_{0, med}}(M, \delta) \end{array} \right), \quad (5.9)$$

---

<sup>2</sup>Foi considerado neste trabalho que, quando  $\delta = 0$ , o fator de potência é unitário e o conversor trabalha como retificador. Quando  $\delta = \pi$ , o fator de potência é também unitário, porém negativo, e o conversor opera como inversor.

onde

$$f_{Sap, \vec{V}_0, med}(M, \delta) = \begin{cases} \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, VSI}(\delta) d\theta & \text{se Vetor nulo } \vec{V}_0, VSI \\ \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, RCMV}(\delta) d\theta & \text{se Vetor nulo } \vec{V}_0, RCMV \\ \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, RCL1}(\delta) d\theta & \text{se Vetor nulo } \vec{V}_0, RCL1 \end{cases}, \quad (5.10)$$

O valor eficaz da corrente nos interruptores em estrela é dado por

$$i_{Sap, rms}(M, \delta)^2 = \frac{1}{2\pi} \left( \begin{array}{l} \int_0^{\pi/3} [d_1(M) i_{Sap, V1}(\delta)^2 + d_2(M) i_{Sap, V2}(\delta)^2] d\theta + \\ \int_0^{2\pi/3} d_1(M) i_{Sap, V2}(\delta)^2 d\theta + \\ \int_{\pi/3}^{5\pi/3} d_2(M) i_{Sap, V6}(\delta)^2 d\theta + \\ \int_{4\pi/3}^{2\pi} [d_1(M) i_{Sap, V6}(\delta)^2 + d_2(M) i_{Sap, V1}(\delta)^2] d\theta + \\ f_{Sap, \vec{V}_0, rms}(M, \delta) \end{array} \right), \quad (5.11)$$

onde

$$f_{Sap, \vec{V}_0, rms}(M, \delta) = \begin{cases} \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, VSI}(\delta)^2 d\theta & \text{se Vetor nulo } \vec{V}_0, VSI \\ \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, RCMV}(\delta)^2 d\theta & \text{se Vetor nulo } \vec{V}_0, RCMV \\ \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sap, \vec{V}_0, RCL1}(\delta)^2 d\theta & \text{se Vetor nulo } \vec{V}_0, RCL. \end{cases} \quad (5.12)$$

Se (5.12) for substituída em (5.11) é possível encontrar as expressões

simplificadas

$$i_{Sap,rms}(M, \delta, \hat{I}_{pk}) = \begin{cases} \frac{\hat{I}_{pk}}{4\sqrt{2\pi}} \sqrt{-9M + 8\pi + 6M \cos(2\delta)} & \text{se vetor nulo } \vec{V}_{0,VSI} \\ \frac{\hat{I}_{pk}}{4} \sqrt{\frac{3M}{2\pi}} \sqrt{5 + 2 \cos(2\delta)} & \text{se vetor nulo } \vec{V}_{0,RCMV} \\ \frac{\hat{I}_{pk}}{20\sqrt{2\pi}} \sqrt{279M + 32\pi + 150M \cos(2\delta)} & \text{se vetor nulo } \vec{V}_{0,RCL} \end{cases} \quad (5.13)$$

O valor médio da corrente nos interruptores em delta é calculado por

$$i_{Sbc,med}(\delta, M) = \frac{1}{2\pi} \left( \begin{array}{l} \int_0^{\pi/3} d_1(M) i_{Sbc,V1}(\delta) d\theta + \int_{2\pi/3}^{\pi} d_2(M) i_{Sbc,V4}(\delta) d\theta + \\ \int_{\pi}^{4\pi/3} d_1(M) i_{Sbc,V4}(\delta) d\theta + \int_{5\pi/3}^{2\pi} d_2(M) i_{Sbc,V1}(\delta) d\theta + \\ f_{Sbc, \vec{v}_0, med}(M, \delta) \end{array} \right), \quad (5.14)$$

onde

$$f_{Sbc, \vec{v}_0, med}(M, \delta) = \begin{cases} \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sbc, \vec{v}_0, VSI}(\delta) d\theta & \text{se vetor nulo } \vec{V}_{0,VSI} \\ \int_0^{2\pi} d_0(M) i_{Sbc, \vec{v}_0, RCMV}(\delta) d\theta & \text{se vetor nulo } \vec{V}_{0,RCMV} \\ \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sbc, \vec{v}_0, RCL}(\delta) d\theta & \text{se vetor nulo } \vec{V}_{0,RCL} \end{cases} \quad (5.15)$$

O valor eficaz da corrente nos interruptores em delta é calculado

por

$$i_{Sbc,rms}(\delta, M)^2 = \frac{1}{2\pi} \left( \begin{array}{l} \int_0^{\pi/3} d_1(M) i_{Sbc,V1}(\delta)^2 d\theta + \int_{2\pi/3}^{\pi} d_2(M) i_{Sbc,V4}(\delta)^2 d\theta + \\ \int_{\pi}^{4\pi/3} d_1(M) i_{Sbc,V4}(\delta)^2 d\theta + \int_{5\pi/3}^{2\pi} d_2(M) i_{Sbc,V1}(\delta)^2 d\theta + \\ f_{Sbc, \vec{V}_0, rms}(M, \delta) \end{array} \right), \quad (5.16)$$

onde

$$f_{Sbc, \vec{V}_0, rms}(M, \delta) = \begin{cases} \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sbc, \vec{V}_0, VSI}(\delta)^2 d\theta & \text{se vetor nulo } \vec{V}_0, VSI \\ \int_0^{2\pi} d_0(M) i_{Sbc, \vec{V}_0, RCMV}(\delta)^2 d\theta & \text{se vetor nulo } \vec{V}_0, RCMV \\ \frac{1}{2} \int_0^{2\pi} d_0(M) i_{Sbc, \vec{V}_0, RCL}(\delta)^2 d\theta & \text{se vetor nulo } \vec{V}_0, RCL \end{cases} \quad (5.17)$$

Se (5.17) for substituída em (5.16) é possível encontrar as expressões simplificadas

$$i_{Sbc,rms}(M, \delta, \hat{I}_{pk}) = \begin{cases} \frac{\hat{I}_{pk} \sqrt{M}}{4\sqrt{2\pi}} \sqrt{3 - 2 \cos(2\delta)} & \text{se vetor nulo } \vec{V}_0, VSI \\ \frac{\hat{I}_{pk} \sqrt{M}}{4\sqrt{6\pi}} \sqrt{-39M + 16\pi - 6M \cos(2\delta)} & \text{se vetor nulo } \vec{V}_0, RCMV \\ \frac{\hat{I}_{pk}}{20\sqrt{2\pi}} \sqrt{-69M + 48\pi - 50M \cos(2\delta)} & \text{se vetor nulo } \vec{V}_0, RCL \end{cases} \quad (5.18)$$

A Tabela 5.1 mostra os valores de corrente eficaz para os interruptores conectados em delta e em estrela obtidos através de simulações e através das expressões deduzidas. Os valores foram obtidos para diferentes ângulos de fator de potência. Os valores médio e eficaz das correntes nos interruptores em delta e em estrela parametrizados em relação a corrente de pico CA são mostrados na Figura 5.7 para  $M = 0,709$ .

O valor eficaz da corrente nos interruptores conectados em delta e dos interruptores conectados em estrela obtidos pelas expressões (5.13) (5.18) foram parametrizados em relação a corrente de pico média no lado CA e são mostrados na Figura 5.8, variando o ângulo de fator de potência de 0 a  $\pi$  e o índice de modulação de 0 a 1.

Tabela 5.1: Comparação dos valores eficazes simulados e calculados com as expressões deduzidas.

Interruptores Conectados em Estrela						
	$\vec{V}_{0,\text{VSI}}$		$\vec{V}_{0,\text{RCMV}}$		$\vec{V}_{0,\text{RCL}}$	
	Simu.	Calc.	Simu.	Calc.	Simu.	Calc.
$\delta = \pi/4$	9,34 A	9,28 A	7,01 A	6,99 A	7,43 A	7,41 A
$\delta = \pi/2$	8,23 A	8,16 A	5,45 A	5,42 A	5,98 A	5,94 A
$\delta = \pi$	10,31 A	10,28 A	8,27 A	8,27 A	8,62 A	8,62 A
Interruptores Conectados em Delta						
	$\vec{V}_{0,\text{VSI}}$		$\vec{V}_{0,\text{RCMV}}$		$\vec{V}_{0,\text{RCL}}$	
	Simu.	Calc.	Simu.	Calc.	Simu.	Calc.
$\delta = \pi/4$	3,12 A	3,12 A	5,86 A	5,88 A	4,31 A	4,32 A
$\delta = \pi/2$	4,04 A	4,04 A	6,41 A	6,41 A	5,02 A	5,02 A
$\delta = \pi$	1,73 A	1,80 A	5,28 A	5,30 A	3,49 A	3,49 A

Dependendo do estado do vetor nulo que esteja sendo aplicado pelo conversor, os esforços de corrente apresentam comportamentos diferentes à variação de  $M$  e de  $\delta$ . Observa-se pela Figura 5.8 que, quando o vetor nulo é aplicado com o estado em que apenas os interruptores conectados em estrela são utilizados ( $\vec{V}_{0,\text{VSI}}$ ), há uma tendência desses componentes sofrerem maiores esforços de corrente do que os interruptores conectados em delta. No limite, quando  $M$  é zero, idealmente não circula corrente pelos interruptores em delta.

O contrário é verificado quando o vetor nulo é implementado apenas com os interruptores conectados em delta ( $\vec{V}_{0,\text{RCMV}}$ ). Esse comportamento pode ser explicado pelo fato de  $d_{\text{null}}$  aumentar com a diminuição de  $M$ , o que aumenta o valor da corrente eficaz nos interruptores utilizados no vetor nulo. Quando o vetor nulo é implementado utilizando, simultaneamente, os interruptores conectados em delta e em



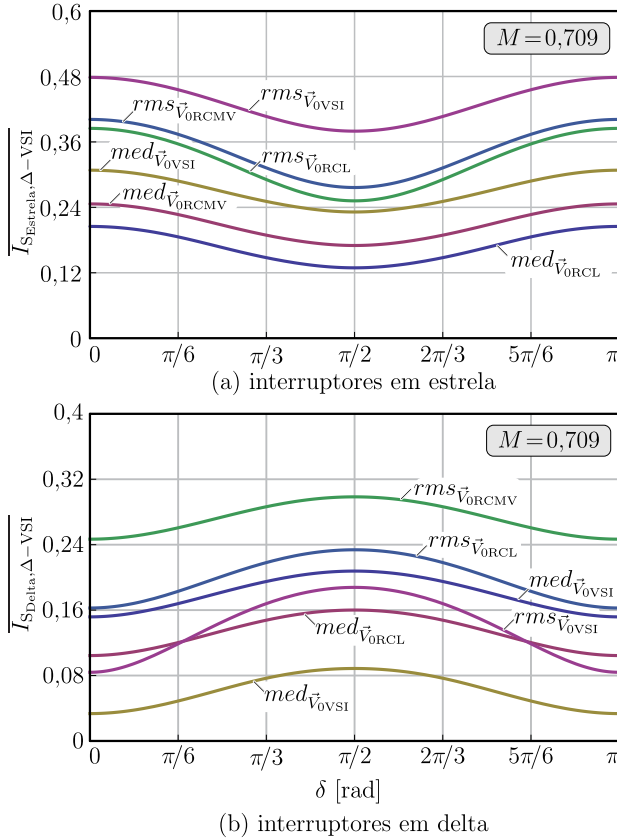


Figura 5.7: Valores médios e eficazes para a corrente nos: (a) interruptores em estrela; (b) interruptores em delta.

estrela, há uma tendência a aumentar os esforços nos interruptores em delta com a diminuição de  $M$ , pois a impedância equivalente do circuito em delta é menor que a impedância equivalente em estrela. Essa tendência pode mudar dependendo dos interruptores utilizados.

A Figura 5.9 mostra o valor da corrente eficaz nos interruptores do 2L-VSI e do  $\Delta$ -VSI para diferentes valores de  $M$ . Observa-se que os esforços de corrente dos interruptores conectados em estrela aumentam quando o conversor opera com  $\delta \neq 0$  ou  $\delta \neq \pi$  e atinge o seu mínimo

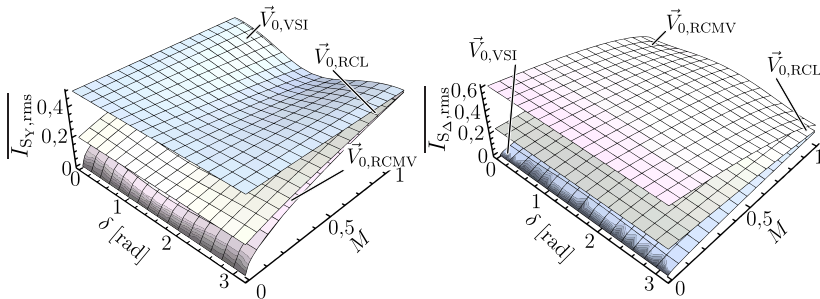


Figura 5.8: Valores eficazes das correntes nos interruptores conectados em: (a) estrela; (b) delta.

em  $\delta = \pi/2$ . O contrário é verificado para os interruptores conectados em delta, ou seja, os menores esforços de corrente são verificados para operação com fator de potência unitário.

### 5.3 Perdas nos Semicondutores

As perdas em um conversor eletrônico de potência estão fortemente ligadas à tecnologia dos interruptores utilizados para a sua construção e à potência que o mesmo deve ser capaz de processar. Em aplicações que incluem sistemas fotovoltaicos conectados à rede elétrica e para o acionamento de máquinas de baixa tensão, são normalmente utilizados inversores trifásicos em potências superiores a 3 kW. Para atender este tipo de aplicação, foi escolhido construir um protótipo capaz de processar 10 kW e que apresentasse elevado rendimento e reduzido volume. Para que isso seja possível, o conversor deve apresentar elevado rendimento operando com elevada frequência de comutação, pois o volume dos filtros de EMI necessários é inversamente proporcional à frequência de comutação do conversor.

A utilização de dispositivos de silício como IGBTs para implementação dos interruptores em estrela e de RB-IGBTs para os interruptores em delta foi levada em consideração. Entretanto, foi verificado na prática, que as perdas do conversor aumentavam demasiadamente com a frequência de comutação, principalmente, devido ao fenômeno de comutação dos RB-IGBTs. Para atender aos requisitos determinados, foram utilizados interruptores MOSFETs SiC de 1.200 V para a im-

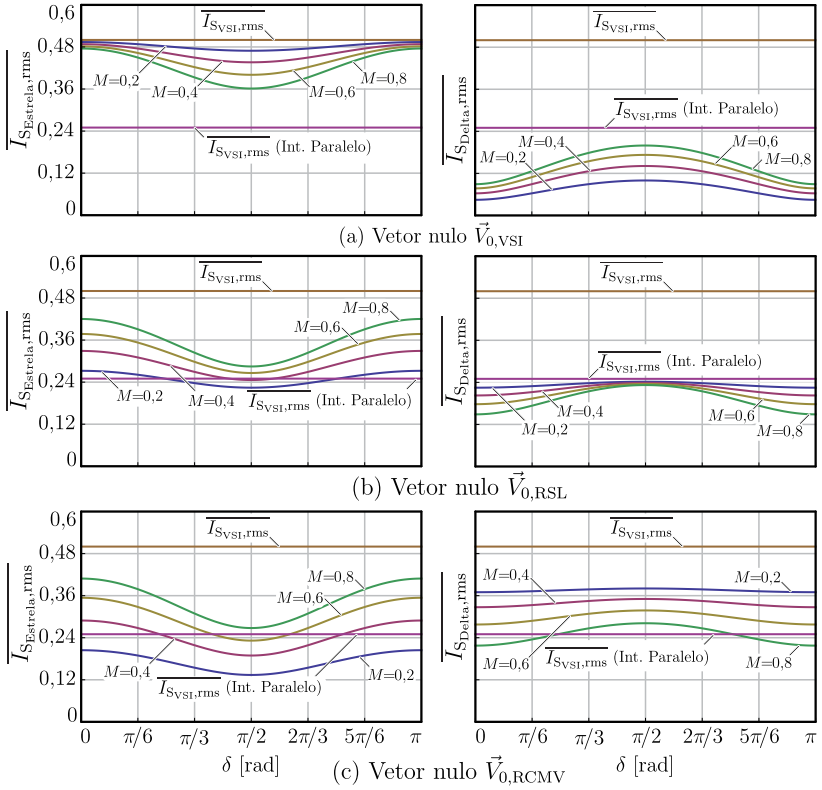


Figura 5.9: Comparação entre os valores eficazes das correntes nos interruptores do 2L-VI e do  $\Delta$ -VSI para diferentes valores de M utilizando o: (a) vetor nulo  $\vec{V}_{0,VSI}$ ; (b) vetor nulo  $\vec{V}_{0,RCL}$ ; (c) vetor nulo  $\vec{V}_{0,RCMV}$ .

plementação de todos os interruptores. Estes componentes apresentam perdas reduzidas por comutação, quando comparados com dispositivos de silício em frequências de comutação mais elevadas.

O interruptor utilizado para o cálculo de perdas foi o MOSFET da empresa CREE CMF20120D. Esse MOSFET é capaz de conduzir correntes com valor eficaz de até 24 A operando a 100°C. As especificações de projeto utilizadas para o cálculo das perdas nos semicondutores foram reunidas na Tabela 5.2

As perdas devido à condução e comutação das correntes de fase

Tabela 5.2: Parâmetros utilizados para o cálculo de perdas nos interruptores.

Parâmetro	Valor
Tensão no Barramento CC ( $V_{cc}$ )	760 V
Tensão eficaz de linha no lado CA ( $V_{o,rms}$ )	380 V
Corrente de pico no lado CA ( $\hat{I}_{pk}$ )	21,5 A
Potência de Saída com FP=1 ( $P_o$ )	10 kW
Temperatura na Junção ( $T_j$ )	135°C
Frequência da fundamental ( $f_f$ )	60 Hz
Frequência de comutação( $f_s$ )	19.960 Hz
Interruptor Utilizado	CMF20120D

foram calculadas e verificadas via simulação numérica para as diferentes estratégias de modulação. Na Seção 5.3.3 as perdas totais são obtidas e comparadas com as perdas de um 2L-VSI.

### 5.3.1 Perdas por Condução

O cálculo das perdas nos semicondutores pode ser feito baseado em medições experimentais [66] ou em dados fornecidos nas folhas de dados dos componentes. Para o cálculo das perdas em condução em MOSFETs, o gráfico  $i_d$  vs.  $v_{ds}(i_d)$  é utilizado para aproximar curvas  $Perdas(i_d)$  vs.  $i_d$ . A Figura 5.10 (b) mostra o comportamento das curvas aproximadas  $Perdas(i_d)$  vs.  $i_d$  junto com os pontos retirados da folha de dados para duas temperaturas diferentes.

As curvas são aproximações polinomiais de segunda ordem dadas pelas equações

$$\begin{cases} P_{Mosfet,25}(i_c) = b_0 + b_1 i_c + b_2 i_c^2 = -0,04i_c + 0,079i_c^2 \\ P_{Mosfet,135}(i_c) = -0,06i_c + 0,11i_c^2 \end{cases} . \quad (5.19)$$

Uma aproximação linear pode ser feita para encontrar as curvas de perdas para outras temperaturas como ilustra a Figura 5.10 (a)

$$\begin{aligned} P_{Mosfet,cond}(T, i_c) &= (c_1 + c_2 T) i_c + (d_1 + d_2 T) i_c^2 = \\ &= (-0,03 - 0.0002T) i_c + (0,07 + 0.0003T) i_c^2. \end{aligned} \quad (5.20)$$

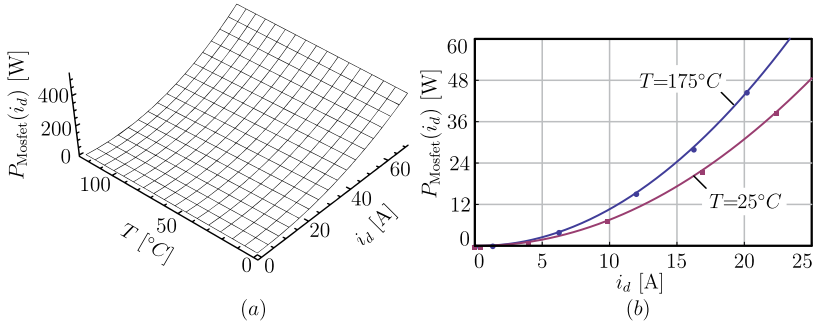


Figura 5.10: Gráficos  $Perdas(i_d)$  vs.  $i_d$  do componente MOSFET CMF20120D: (a) perdas por condução; (b) vista inferior do gráfico do item (a).

Como a curva  $i_d$  vs.  $v_{ds}(i_d)$  do MOSFET pode ser aproximada por uma reta com uma precisão aceitável, as perdas por condução são consideradas exclusivamente resistivas e podem ser calculadas por

$$P_{\text{Mosfet,cond}}(\delta) = I_{Rms}(\delta)^2 R_M. \quad (5.21)$$

As perdas por condução totais do conversor e do 2L-VSI foram calculadas para as condições descritas na Tabela 5.2 e o resultado é mostrado na Figura 5.11 variando ângulo de fator de potência de  $0$  a  $\pi$ . Percebe-se que, para esse índice de modulação, as perdas por condução do  $\Delta$ -VSI são menores que um 2L-VSI utilizando seis MOSFETs, porém maiores que as do 2L-VSI utilizando o dobro de área de silício, independente do vetor nulo empregado nas modulações. Isso significa que, em se tratando de perdas por condução, o 2L-VSI com capacidade de corrente equivalente é mais vantajoso em termos de custo com semicondutores que o  $\Delta$ -VSI para  $M = 0.709$ .

Observa-se também pela Figura 5.11 que as perdas por condução do  $\Delta$ -VSI utilizando o  $\vec{V}_{0,\text{VSI}}$  são maiores que as perdas utilizando o  $\vec{V}_{0,\text{RCMV}}$ . Esse fato se deve à impedância do circuito equivalente formado pelos interruptores em delta ser menor que a impedância do circuito conectado em estrela, conforme mostrado na Figura 5.12.

Uma vez que as perdas por condução são proporcionais às resistências equivalentes da Figura 5.12, observa-se uma redução de 33% nas perdas de condução durante a aplicação do vetor nulo quando  $\vec{V}_{0,\text{RCMV}}$

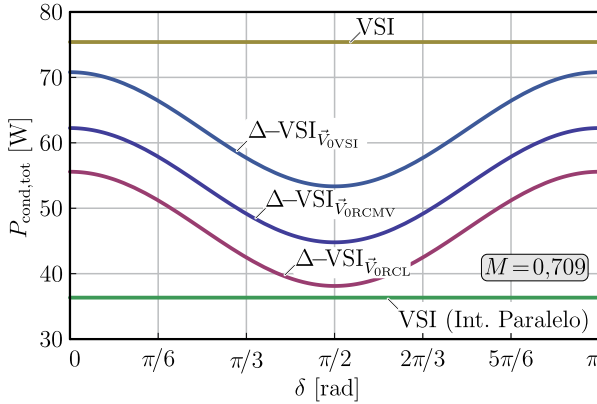


Figura 5.11: Perdas totais por condução do  $\Delta$ -VSI e do 2L-VSI para  $M = 0,709$ .

é utilizado. As perdas durante a aplicação do vetor nulo podem ser ainda mais reduzidas se  $\vec{V}_{0,RCL}$  for utilizado. Nesse caso, a redução na perdas é de 60% em relação ao  $\vec{V}_{0,VSI}$ . O impacto da utilização do circuito em delta para redução das perdas por condução pode ser melhor visualizado na Figura 5.13.

Com a diminuição do índice de modulação, percebe-se que as perdas por condução do  $\Delta$ -VSI, como nos esforços de corrente, apresentam comportamentos diferentes dependendo do estado utilizado para realizar o vetor nulo. Quando o vetor nulo é feito utilizando apenas os interruptores em estrela, há uma tendência das perdas por condução se igualarem às perdas de um 2L-VSI com seis MOSFETs. Quando o vetor nulo é aplicado com os interruptores em delta, ao contrário do vetor anterior, há uma tendência das perdas reduzirem com o índice de modulação. Se o  $\Delta$ -VSI é construído com os mesmos interruptores que o 2L-VSI com interruptores em paralelo, as perdas do  $\Delta$ -VSI sempre serão maiores. Se os interruptores em estrela e em delta são utilizados simultaneamente para realizar o vetor nulo, as perdas totais do  $\Delta$ -VSI podem chegar a ser menores que em um 2L-VSI com interruptores em paralelo. Esse resultado é bastante interessante, pois mostra que os interruptores conectados em delta utilizam melhor a área de silício do que quando conectados em estrela para a implementação do vetor nulo.

Se o gráfico da Figura 5.13 (a) é visualizado por baixo, é possível

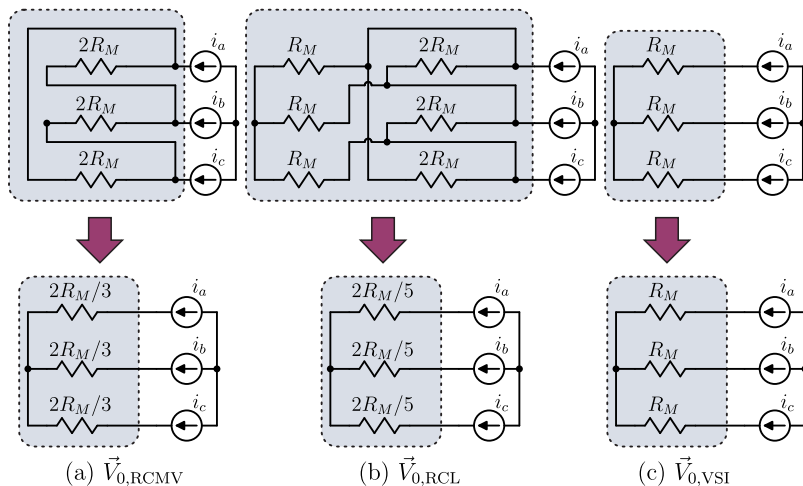


Figura 5.12: Simplificação do circuito equivalente de perdas para: (a)  $\vec{V}_{0,RCMV}$ ; (b)  $\vec{V}_{0,RCL}$ ; (c)  $\vec{V}_{0,VSI}$ .

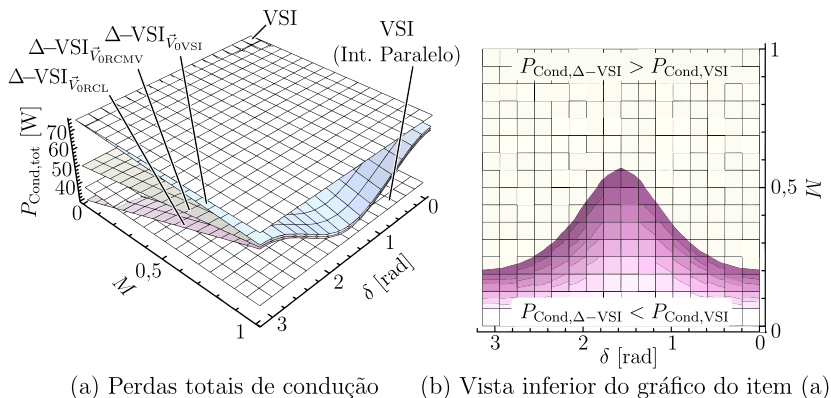


Figura 5.13: Perdas totais por condução do  $\Delta$ -VSI juntamente com as perdas totais do 2L-VSI: (a) perdas totais por condução; (b) vista inferior do gráfico do item (a).

identificar os valores de  $M$  em que as perdas por condução do  $\Delta$ -VSI passam a ser menores que as do 2L-VSI com interruptores em paralelo, conforme mostrado na Figura 5.13 (b). Na medida em que o ângulo  $\delta$

fica mais próximo de  $\pi/2$ , o  $\Delta$ -VSI começa a apresentar menores perdas por condução que o 2L-VSI com interruptores em paralelos para valores maiores de  $M$ . Quão mais claro é a região colorida da Figura 5.13 (b), menores são as perdas por condução.

Esta característica do  $\Delta$ -VSI de ser mais eficiente, quando opera com índice de modulação mais baixo, pode ser explorada em sistemas de acionamento de máquinas elétricas para veículos elétricos ou para o setor industrial, que precisam estar constantemente partindo e parando em seu funcionamento normal.

### 5.3.2 Perdas por Comutação

Uma das vantagens em se dividir a área de silício do conversor em mais interruptores é a possibilidade de concentrar os esforços de comutação nos dispositivos com melhores características de comutação. Para o cálculo das perdas por comutação do  $\Delta$ -VSI, será considerado que o conversor opera com a estratégia de transição entre vetores descrita na Seção 4.9.4 que concentra as perdas por comutação idealmente apenas nos interruptores conectados em estrela.

No estudo de caso que vem sendo realizado até então, todos os interruptores do  $\Delta$ -VSI e do 2L-VSI são realizados com o MOSFET SiC CMF20120D. As perdas por comutação de interruptores MOSFETs são, em grande maioria, devido à carga e descarga dos capacitores parasitas entre o dreno e a fonte [67]. Portanto, as perdas de comutação nos MOSFETs operando em paralelo serão consideradas o dobro das perdas por comutação de apenas um MOSFET, conforme mostrado na Figura 5.14 (a).

As perdas por comutação foram calculadas com base nos dados de energia de comutação contidos nas folhas de dados dos componentes<sup>3</sup>. Para obter maior fidelidade com os resultados práticos, as curvas podem ser obtidas através de ensaios com as amostras dos componentes que serão utilizados no protótipo.

Seguindo a mesma metodologia adotada em [68], as energias de comutação ( $E_{on}$  e  $E_{off}$ ) são somadas e os resultados obtidos são utilizados para a obtenção de uma função polinomial de segunda ordem que permite encontrar as energias de comutação para outros pontos

---

<sup>3</sup>Ao se considerar os dados do *datasheet* foi assumido que as perdas por comutação pouco variam com o aumento da temperatura e que o comportamento do diodo utilizado para os testes é similar ao diodo intrínseco do MOSFET.



de operação. Se existirem dados de energias de comutação para várias temperaturas, aproximações podem ser feitas também levando em consideração essa variação.

A função de energia de comutação obtida para os MOSFETs CMF20120D é dada por

$$E_{tot}(i_d) = b_0 + b_1 i_d + b_2 i_d^2 = (77 + 8,52i_d + 0,95i_d^2) \cdot 10^{-6} \text{ [J]} \quad (5.22)$$

e mostrada na Figura 5.14.

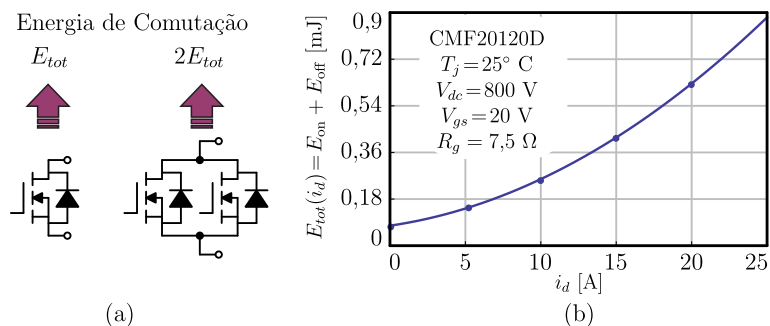


Figura 5.14: Energia dissipada durante a comutação do MOSFET SiC CMF20120D.

As perdas por comutação para as modulações contínuas e descontínuas convencionais podem ser calculadas conforme as expressões

$$P_{\text{Com,SVPWM}} = \frac{V_{dc}}{V_{data}} \frac{1}{2\pi f_s} \left( \int_0^{2\pi} E(i_a(\delta)) d\theta \right), \quad (5.23)$$

$$P_{\text{Com,GDPWM}} = \frac{V_{dc}}{V_{data}} \frac{1}{2\pi f_s} \left( \int_{\pi/6+\phi}^{5\pi/6+\phi} E(i_a(\delta)) d\theta + \int_{7\pi/6+\phi}^{11\pi/6+\phi} E(i_a(\delta)) d\theta \right) \quad (5.24)$$

e

$$P_{\text{Com,DPWM3}} = \frac{V_{dc}}{V_{data}} \frac{1}{2\pi f_s} \left( \int_0^{\pi/6} E(i_a(\delta))d\theta + \int_{\pi/3}^{2\pi/3} E(i_a(\delta))d\theta + \int_{5\pi/6}^{7\pi/6} E(i_a(\delta))d\theta + \int_{4\pi/3}^{5\pi/3} E(i_a(\delta))d\theta + \int_{11\pi/6}^{2\pi} E(i_a(\delta))d\theta \right), \quad (5.25)$$

onde  $V_{data}$  é a tensão na qual foram realizados os testes de comutação do *datasheet* e  $\phi$  um ângulo que idealmente deve ser igual ao ângulo de deslocamento  $\delta$  entre tensão e corrente de fase para que haja maiores ganhos de eficiência.

Os intervalos de integração representam as regiões em que há comutação dentro de um ciclo da fundamental das funções de modulação. A figura Figura 5.15 mostra as perdas por comutação calculadas para o  $\Delta$ -VSI para as modulações estudadas. Observa-se que as perdas por comutação são mínimas para as estratégias de modulação diferentes dependendo do ângulo  $\delta$ .

As perdas por comutação nas modulações descontínuas podem chegar a 50% das perdas por comutação de quando a SVPWM é utilizada. Para aplicações onde se exija que o conversor opere sempre da maneira mais eficiente possível, independente do ângulo de fator de potencia, as estratégias de modulação podem ser alternadas sempre para a que leva a menores perdas, conforme proposto em [59], [60]. A Figura 5.16 mostra o algoritmo que escolhe sempre a modulação mais eficiente a partir da determinação do ângulo  $\phi$  proveniente das leis de controle do conversor ou das medidas das correntes de fase. Embora as modulações descontínuas reduzam as perdas por comutação, para índices de modulação menores, a distorção causada nas correntes de fase devido às regiões de sobremodulação, são geralmente inaceitáveis para a maioria das aplicações.

### 5.3.3 Perdas Totais nos Interruptores

As perdas totais nos semicondutores são calculadas a partir da soma das perdas por comutação e condução de todos os interruptores da topologia. As perdas totais foram comparadas entre o 2L-VSI e o

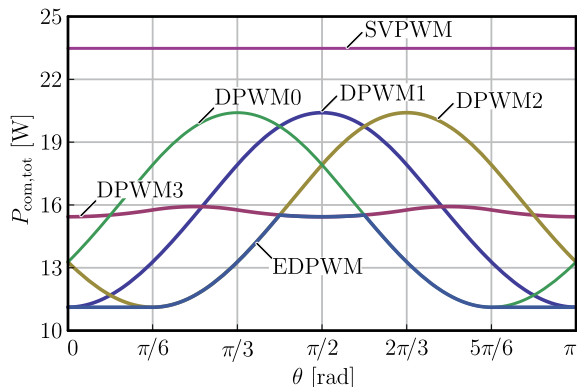


Figura 5.15: Perdas por comutação para o  $\Delta$ -VSI, considerando a estratégia de comutação em que só os interruptores em estrela comutam de forma dissipativa, para diferentes estratégias de modulação.

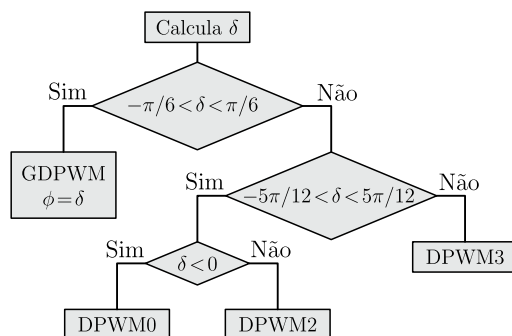


Figura 5.16: Algoritmo utilizado para minimização das perdas por comutação do  $\Delta$ -VSI ou do 2L-VSI.

### $\Delta$ -VSI.

A Figura 5.17 mostra as perdas totais do  $\Delta$ -VSI e do 2L-VSI variando  $\delta$  para as estratégias de modulação DPWM1 e SVPWM.

Observa-se que, para o índice de modulação  $M = 0,709$ , as perdas totais nos semicondutores do  $\Delta$ -VSI são mínimas quando  $\delta = \pi/2$  e máximas quando  $\delta = 0$  ou  $\delta = \pi$ . Esse comportamento mostra que o conversor proposto é mais adequado para operar com cargas indutivas ou capacitivas do que com cargas com fator de potência unitário.

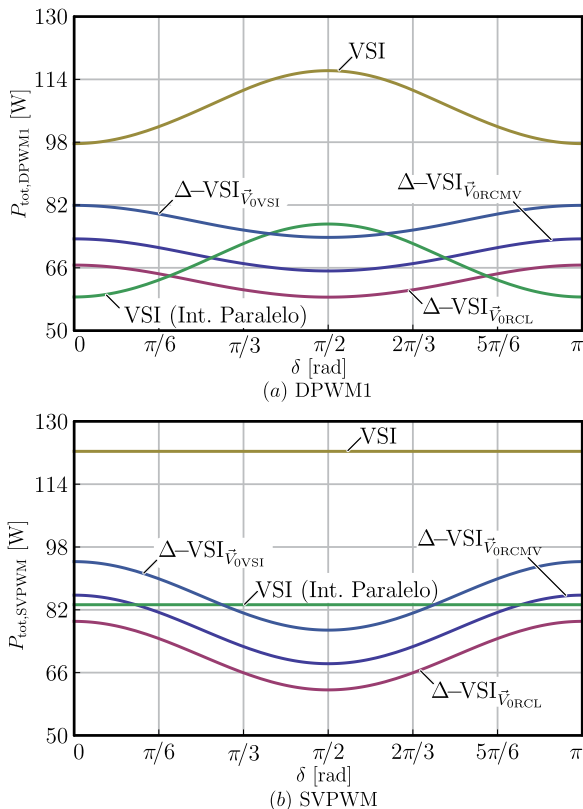


Figura 5.17: Perdas totais por comutação dos conversores  $\Delta$ -VSI e 2L-VSI para  $M = 0,709$  em função de  $\delta$  para as estratégias de modulação: (a) DPWM1; (b) SVPWM.

Para a modulação DPWM1 um comportamento contrário é identificado para o 2L-VSI que é mais eficiente quando opera com fator de potência unitário.

Como esperado, o conversor  $\Delta$ -VSI é sempre mais eficiente que um 2L-VSI com seis interruptores, dadas as condições do estudo de caso. Entretanto, quando o conversor proposto é comparado com o 2L-VSI com área de silício aumentada, esse fato só é constatado para algumas condições. À medida que as perdas por comutação aumentam

em relação às perdas totais nos dois conversores, o  $\Delta$ -VSI tende a ser mais eficiente. Esse fato pode ser visualizado na Figura 5.17 onde a faixa de  $\delta$  em que o  $\Delta$ -VSI se torna mais eficiente aumenta quando a SVPWM é utilizada. Esse comportamento também pode ser verificado através da Figura 5.18, onde  $M$  e  $\delta$  foram mantidos constantes e a frequência de comutação foi aumentada. Nos gráficos foram marcadas

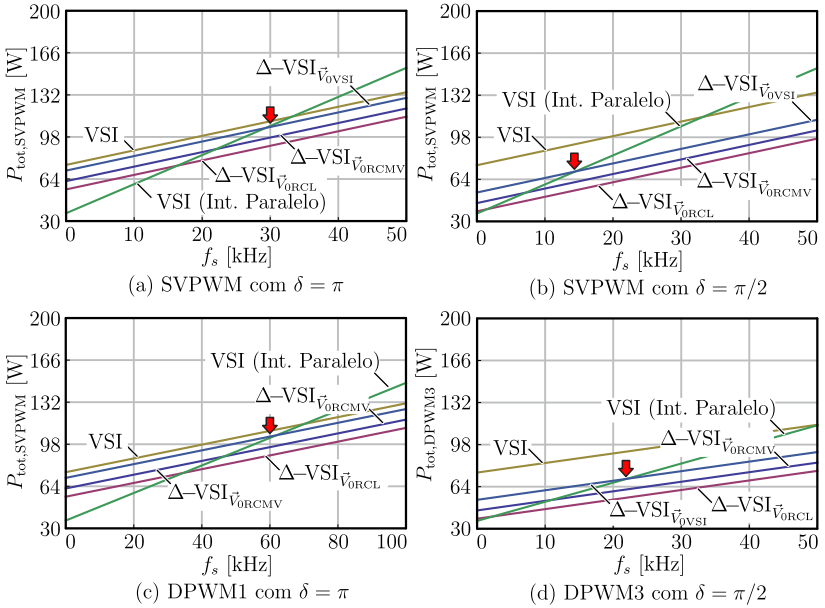


Figura 5.18: Perdas por comutação do  $\Delta$ -VSI e do 2L-VSI operando com  $M = 0,709$  e utilizando a modulação: (a) SVPWM com  $\delta = \pi$ ; (b) SVPWM com  $\delta = \pi/2$ ; (c) DPWM1 com  $\delta = \pi$ ; (d) DPWM3 com  $\delta = \pi/2$ .

as frequências de comutação em que o  $\Delta$ -VSI começa a ter um rendimento melhor que o 2L-VSI com área de silício aumentada para as três variações de aplicação do vetor nulo.

Como visto nas seções anteriores, incluindo esta, o  $\Delta$ -VSI apresentou melhor desempenho que o um 2L-VSI para determinadas condições de operação. Na Seção 5.3.1 foi mostrado que o  $\Delta$ -VSI é mais eficiente que o 2L-VSI para baixos índices de modulação e nesta seção verificou-se que o  $\Delta$ -VSI é mais eficiente para frequências de comutação mais elevadas.

#### 5.4 Estudo da Ondulação das Correntes de Fase

O estudo da ondulação de corrente causada pelas tensões em alta frequência aplicadas na saída do conversor é um dos critérios mais utilizados para o dimensionamento dos filtros de modo diferencial dos inversores trifásicos. Como será visto, cada estratégia de modulação provoca comportamentos diferentes para a ondulação das correntes CA [69], [70].

Como já visto no Capítulo 3, o  $\Delta$ -VSI é capaz de aplicar os mesmos sete vetores espaciais de tensão que um 2L-VSI. Portanto, no que diz respeito a ondulação de corrente de fase, os dois conversores são idênticos. A análise da ondulação de corrente será realizada para a corrente de fase  $i_a$  considerando um filtro L trifásico com indutâncias de valores iguais. Cada vetor de tensão do conversor está associado a um ou mais estados topológicos que aplicam entre fases do conversor diferentes valores de tensão. Os oito estados topológicos do 2L-VSI são mostrados na Figura 5.19.

Para cada um dos circuitos da Figura 5.19 é possível deduzir um circuito equivalente de Thévenin que representa a tensão e a impedância equivalente vista pela fase  $a$  em função das fases  $b$ ,  $c$  e o link CC. Os circuitos equivalentes são mostrados na Figura 5.20. A equação que descreve o circuito equivalente gerado pela aplicação do vetor nulo é dada por

$$\left(L + \frac{L}{2}\right) \frac{di_a}{dt} + v_a - \frac{(v_b + v_c)}{2} = 0. \quad (5.26)$$

Isolando a derivada da corrente  $i_a$  em relação ao tempo e substituindo as tensões de fase  $v_a, v_b, v_c$  pelos seus respectivos valores médios quase instantâneos  $d_a V_{dc}/2, d_b V_{dc}/2, d_c V_{dc}/2$  obtém-se

$$\frac{di_a}{dt} = \frac{V_{dc}}{3L} \left( \frac{d_b + d_c}{2} - d_a \right). \quad (5.27)$$

A equação que descreve o circuito equivalente gerado pela aplicação do vetor  $\vec{V}_1$  é dada por

$$\left(L + \frac{L}{2}\right) \frac{di_a}{dt} + v_a - \frac{(v_b + v_c)}{2} - V_{dc} = 0. \quad (5.28)$$

Novamente, substituindo as tensões de fase  $v_a, v_b, v_c$  pelos seus respectivos valores médios quase instantâneos  $d_a V_{dc}/2, d_b V_{dc}/2, d_c V_{dc}/2$

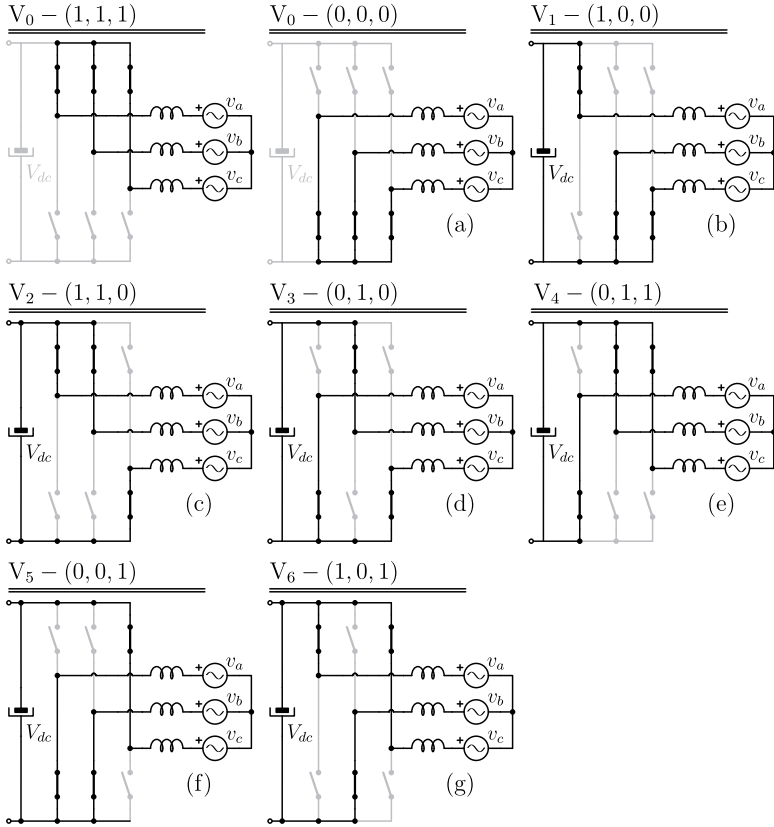


Figura 5.19: Simplificação dos estados do  $\Delta$ -VSI por estados equivalentes do 2L-VSI que produzem as mesmas tensões de linha do: (a)  $\vec{V}_0$ ; (b)  $\vec{V}_1$ ; (c)  $\vec{V}_2$ ; (d)  $\vec{V}_3$ ; (e)  $\vec{V}_4$ ; (f)  $\vec{V}_5$  (f);  $\vec{V}_6$ .

e isolando a derivada da corrente  $i_a$  obtém-se

$$\frac{di_a}{dt} = \frac{2V_{dc}}{3L} \left( 1 + \frac{d_b + d_c}{2} - d_a \right). \quad (5.29)$$

As derivadas de corrente podem, para os demais estados topológicos, ser encontradas de maneira análoga. O resultado da análise foi resumido na Tabela 5.3. As equações da tabela são válidas para qualquer modulação contínua e descontínua, uma vez que os termos referentes

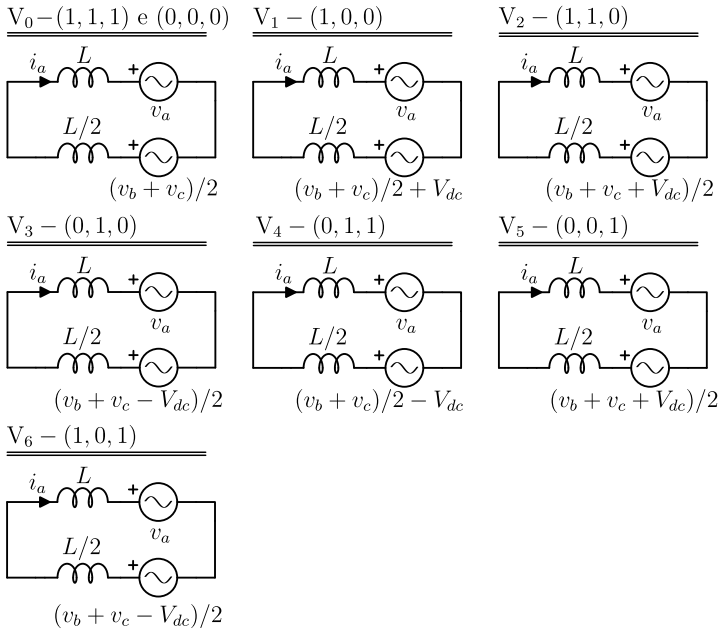


Figura 5.20: Circuitos Equivalentes de Thévenin para as fases b e c dos circuitos da Figura 5.19.

ao sinal de eixo zero são sempre cancelados em sistemas equilibrados.

Para a SVPWM, a ondulação de corrente em um período de comutação possui 7 partes lineares e é anti-simétrica com relação à metade da janela de comutação, conforme mostrado na Figura 5.21. Assumindo que o valor da derivada da ondulação de corrente para os vetores  $\vec{V}_x$  e  $\vec{V}_y$  sejam  $p_1$  e  $p_2$ , calculados na Tabela 5.3 para todos os vetores de tensão do conversor. Os vetores  $\vec{V}_x$  são sempre os vetores nulos e os vetores  $\vec{V}_y$  são os vetores aplicados após o primeiro vetor nulo da janela de comutação. A máxima ondulação de corrente calculada para um período de comutação é dada pelo máximo valor de  $x$  e  $y$  ( $Ond_{\max} = \max(|x|, |y|)$ ), onde  $x$  e  $y$  são calculados pela expressão

$$\begin{cases} x = p_1 \frac{t_{null}}{4} \\ y = p_1 \frac{t_{null}}{4} + p_2 \frac{t_j}{2} \end{cases} \quad (5.30)$$



Tabela 5.3: Derivadas da corrente de fase  $i_a$  em relação ao tempo para os circuitos equivalentes da Figura 5.20.

Vetor	Derivada de Corrente ( $di_a/dt$ )
$V_0(0, 0, 0)$	$\frac{V_{dc}}{3L} \left( \frac{d_b + d_c}{2} - d_a \right)$
$V_0(1, 1, 1)$	$\frac{V_{dc}}{3L} \left( \frac{d_b + d_c}{2} - d_a \right)$
$V_1(1, 0, 0)$	$\frac{2V_{dc}}{3L} \left( 1 + \frac{d_b + d_c}{4} - \frac{d_a}{2} \right)$
$V_2(1, 1, 0)$	$\frac{2V_{dc}}{3L} \left( \frac{1}{2} + \frac{d_b + d_c}{4} - \frac{d_a}{2} \right)$
$V_3(0, 1, 0)$	$\frac{V_{dc}}{3L} \left( \frac{d_b + d_c}{2} - 1 - d_a \right)$
$V_4(0, 1, 1)$	$\frac{2V_{dc}}{3L} \left( -1 + \frac{d_b + d_c}{4} - \frac{d_a}{2} \right)$
$V_5(0, 0, 1)$	$\frac{V_{dc}}{3L} \left( \frac{d_b + d_c}{2} - 1 - d_a \right)$
$V_6(1, 0, 1)$	$\frac{2V_{dc}}{3L} \left( \frac{1}{2} + \frac{d_b + d_c}{4} - \frac{d_a}{2} \right)$

Os valores de  $t_{\text{null}}$  e de  $t_j$  podem ser obtidos por (3.22). O valor de  $j$  varia entre 1 e 2 dependendo do setor. Os vetores que definem  $p_2$  e  $j$  podem ser escolhidos inspecionando a Figura 3.14 e foram reunidos na Tabela 5.4.

Tabela 5.4: Tempos de aplicação dos vetores que definem a ondulação de corrente para todos os seis sextantes do mapa de vetores referentes à modulação SVPWM.

	S <sub>I</sub>	S <sub>II</sub>	S <sub>III</sub>	S <sub>IV</sub>	S <sub>V</sub>	S <sub>VI</sub>
$t_j$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$
$\vec{V}_y$	$\vec{V}_1$	$\vec{V}_3$	$\vec{V}_3$	$\vec{V}_5$	$\vec{V}_5$	$\vec{V}_1$

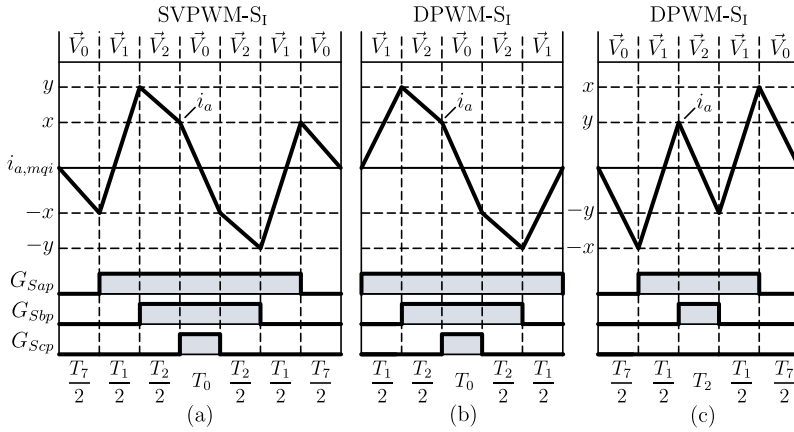


Figura 5.21: Padrões de pulsos do primeiro sextante para modulações contínuas e descontínuas: (a) SVPWM; (b) DPWM (Grampeamento Superior); (c) DPWM (Grampeamento inferior).

Se as modulações descontínuas são usadas no lugar da SVPWM, a ondulação de corrente tem um comportamento diferente. Diferentemente da SVPWM, a ondulação de corrente possui apenas 5 partes lineares em um período de comutação. O vetor nulo passa a ser aplicado em apenas um intervalo dentro do período de comutação. Quando o vetor nulo é realizado acionando os interruptores em estrela superiores, o vetor nulo é aplicado no centro da janela de comutação e o padrão de pulsos em um período de comutação é o mesmo representado pela Figura 5.21 (b). Já quando o vetor nulo é realizado acionando os interruptores em estrela inferiores, o vetor nulo é aplicado nas bordas da janela de comutação e o padrão de pulsos em um período de comutação é o mesmo representado pela Figura 5.21(c).

A máxima ondulação de corrente calculada para um período de comutação é dado pelo máximo valor de  $x$  e  $y$  ( $Ond_{\max} = \max(|x|, |y|)$ ), onde  $x$  e  $y$  são calculados por

$$\begin{cases} x = p_1 \frac{t_{null}}{2} \\ y = p_1 \frac{t_{null}}{2} + p_2 \frac{t_j}{2} \end{cases} \quad (5.31)$$

Para a DPWM1, os valores de  $t_j$  e de  $\vec{V}_y$  são mostrados na Tabela 5.5.

Tabela 5.5: Tempos de aplicação dos vetores que definem a ondulação de corrente para todos os seis sextantes do mapa de vetores referentes à modulação DPWM1.

	S <sub>I</sub>		S <sub>II</sub>		S <sub>III</sub>		S <sub>IV</sub>		S <sub>V</sub>		S <sub>VI</sub>	
$t_j$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$
$\vec{V}_y$	$\vec{V}_2$	$\vec{V}_1$	$\vec{V}_3$	$\vec{V}_2$	$\vec{V}_4$	$\vec{V}_3$	$\vec{V}_5$	$\vec{V}_4$	$\vec{V}_6$	$\vec{V}_5$	$\vec{V}_1$	$\vec{V}_6$

Já para a DPWM3, os valores de  $t_j$  e de  $\vec{V}_y$  são mostrados na Tabela 5.6.

Tabela 5.6: Tempos de aplicação dos vetores que definem a ondulação de corrente para todos os seis sextantes do mapa de vetores referentes à modulação DPWM3.

	S <sub>I</sub>		S <sub>II</sub>		S <sub>III</sub>		S <sub>IV</sub>		S <sub>V</sub>		S <sub>VI</sub>	
$t_j$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$	$t_1$	$t_2$
$\vec{V}_y$	$\vec{V}_1$	$\vec{V}_2$	$\vec{V}_2$	$\vec{V}_3$	$\vec{V}_3$	$\vec{V}_4$	$\vec{V}_4$	$\vec{V}_5$	$\vec{V}_5$	$\vec{V}_6$	$\vec{V}_6$	$\vec{V}_1$

O resultado dos cálculos de ondulação de corrente para as modulações SVPWM, DPWM1 e DPWM3 podem ser visualizados na Figura 5.22. Os resultados obtidos foram normalizados pelo fator  $V_{dc}/3Lf_s$ , comum à todas as expressões. A Figura 5.22(a) mostra uma comparação entre as ondulações máximas de corrente para as SVPWM e DPWM1 para os índices de modulação  $M=0,5$  e  $M=0,7$ . Observa-se que as ondulações máximas da DPWM1 são sempre maiores que as ondulações máximas da SVPWM. A Figura 5.22(b) mostra que o mesmo não ocorre quando a SVPWM é comparada com a DPWM3. Existem algumas regiões entre  $\pi/3$  e  $2\pi/3$  e entre  $4\pi/3$  e  $5\pi/3$  que a SVPWM apresenta maiores valores de ondulação, apesar de o pico de máxima ondulação ser maior para a DPWM3. Quando as duas modulações descontínuas são comparadas, o que se observa é que a DPWM1 apresenta, para os índices de modulação avaliados, ondulações máximas superiores ou iguais às obtidas com a DPWM3.

A Figura 5.23(a-c) mostra o perfil das ondulações máximas de corrente para cada período de comutação variando o ângulo  $\theta$  das

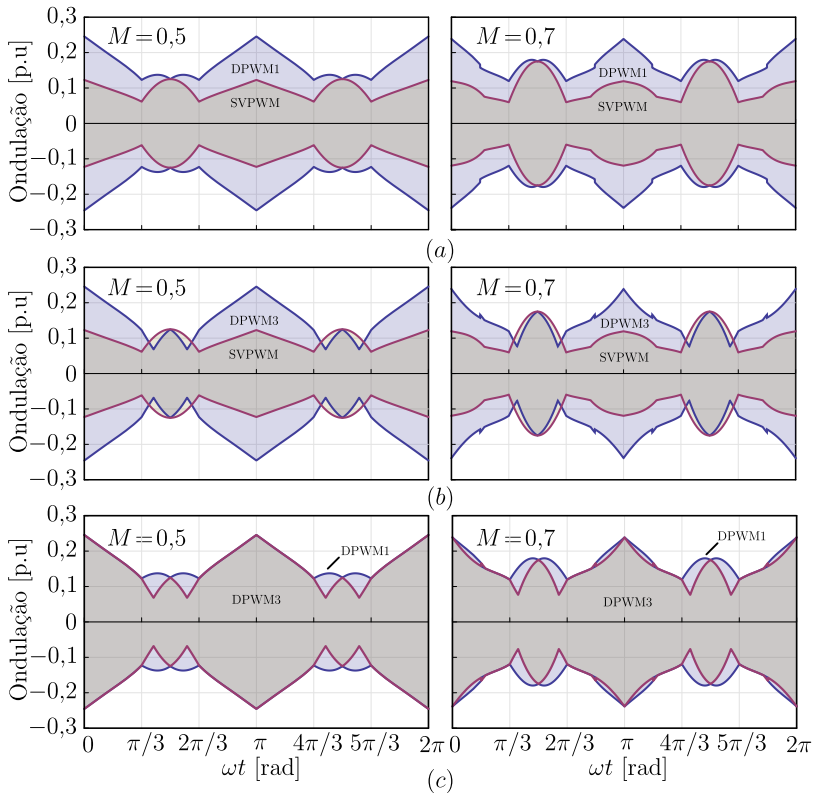


Figura 5.22: Ondulação de corrente parametrizada para os índices de modulação  $M=0,5$  e  $M=0,7$  referentes as modulações: (a) DPWM1 e SVPWM; (b) DPWM3 e SVPWM; (c) DPWM3 e DPWM1.

funções de modulação e o índice de modulação para as modulações SVPWM, DPWM1 e DPWM3 respectivamente. A Figura 5.23(d) mostra que a ondulação de corrente produzida pela DPWM1 é sempre maior para a SVPWM.

A análise realizada foi testada através de simulações e os resultados são mostrados na Figura 5.24. Observa-se que a máxima ondulação das correntes simuladas são aproximados em relação aos valores obtidos analiticamente.

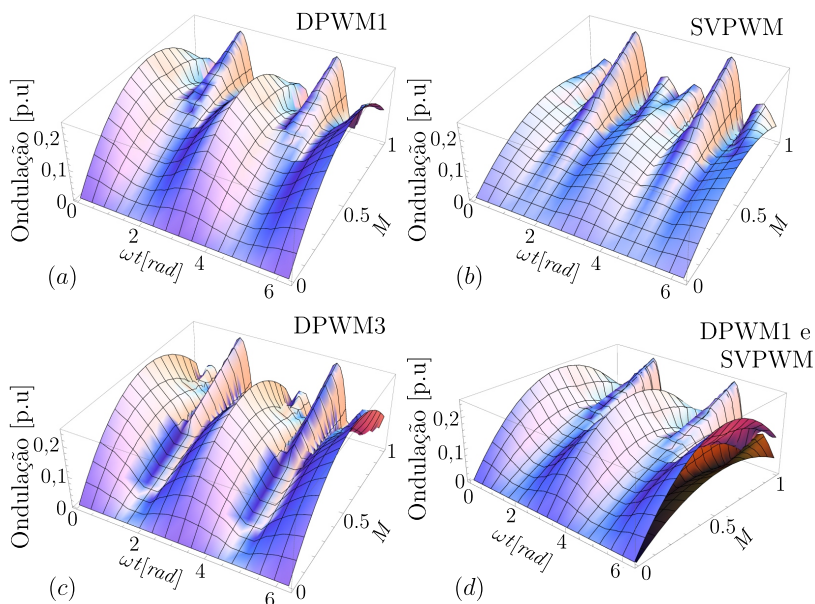


Figura 5.23: Gráficos tridimensionais mostrando a variação da ondulação de corrente no lado CA variando índice de modulação e o ângulo  $\theta$ .

## 5.5 Espectro da Tensão de Modo Comum

Para aplicações industriais, principalmente em acionamentos de máquinas, é importante que a tensão de modo comum gerada pelos conversores eletrônicos seja reduzida. Essa tensão de modo comum é resultado da comutação dos interruptores e pode gerar correntes de modo comum. Estas, podem circular internamente ao conversor ou do conversor para outros equipamentos que estejam acoplados ao conversor através de capacitâncias parasitas. Essas correntes de modo comum podem influenciar no funcionamento de equipamentos ou até mesmo danificá-lo.

O espectro da tensão de modo comum foi obtido através de simulação para as modulações com RL e com RCMV. As amplitudes dos harmônicos para as estratégias de modulação com RL são as mesmas do 2L-VSI com modulações equivalentes. Com a utilização do vetor nulo  $\vec{V}_{0,RCMV}$  percebe-se uma significativa redução na amplitude das

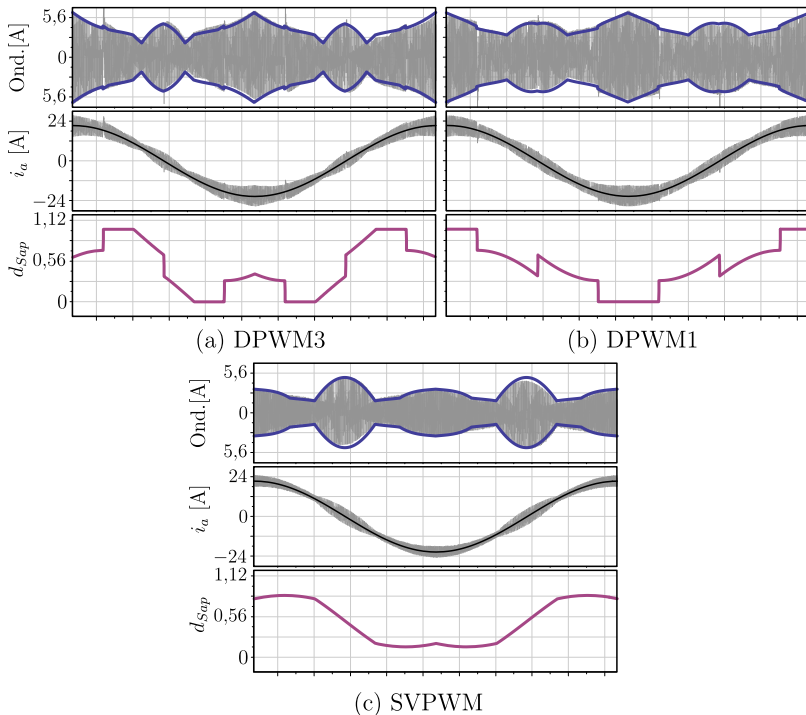


Figura 5.24: Formas de onda para a mostrando a ondulação de corrente máxima obtidas para as modulações: (a) DPWM3; (b) DPWM1; (c) SVPWM.

componentes harmônicas

## 5.6 Conclusão

Neste capítulo buscou-se evidenciar as principais características do conversor  $\Delta$ -VSI proposto e verificar em quais condições de operação o seu desempenho é superior ao de um 2L-VSI. Para isso, o estudo de caso realizado considerou a comparação do  $\Delta$ -VSI com o 2L-VSI com apenas 6 interruptores e o 2L-VSI construído com 12 interruptores (mesmos interruptores da topologia proposta).

Na análise de esforços de corrente, verificou-se que o conversor proposto divide os esforços de corrente em seus doze interruptores de

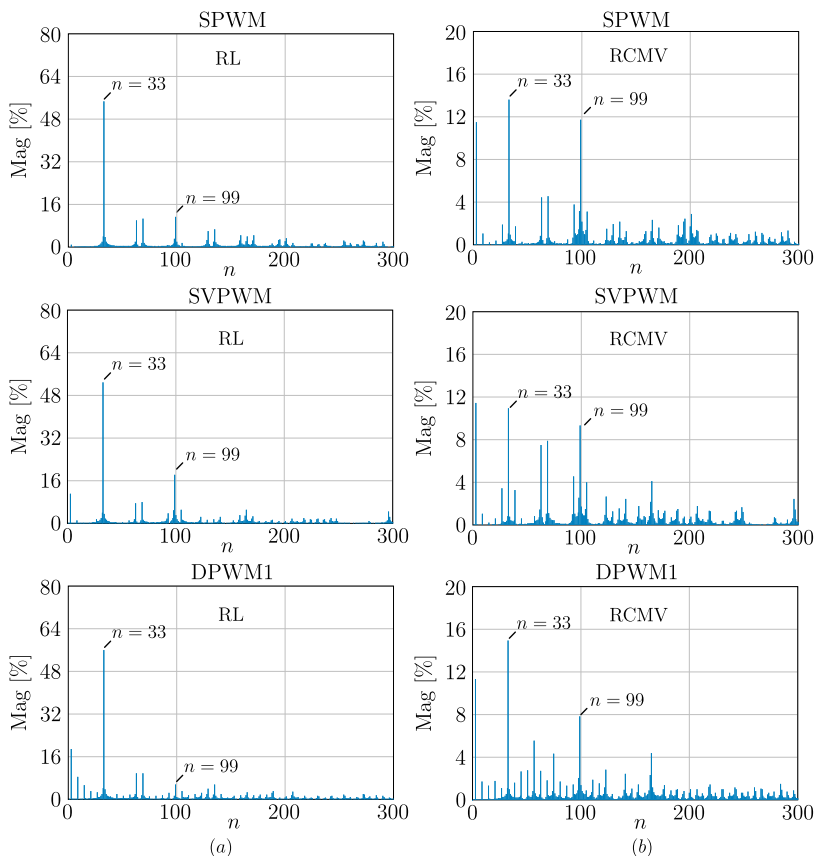


Figura 5.25: Espectro harmônico das tensões de modo comum gerados utilizando as estratégias de modulação com: (a) RL; (b) RCMV.

maneira diferente, dependendo do ângulo de fator de potência. Essa característica não é verificada para o 2L-VSI e pode ser vantajosa, pois permite a otimização dos semicondutores para determinados pontos de operação.

Analisando as perdas por condução do conversor, se os vetores ativos são realizados com RCL, pode-se concluir que o  $\Delta$ -VSI é sempre mais eficiente que o 2L-VSI com seis interruptores independente do estado utilizado para realizar o vetor nulo. Observou-se que a impedân-

cia equivalente do vetor nulo realizado com apenas os interruptores em delta reduz em 30% as perdas por condução (durante o período em que o vetor nulo é implementado) em relação ao vetor nulo de um 2L-VSI utilizando seis interruptores. Entretanto, as perdas por condução são sempre maiores que as do 2L-VSI com área de silício aumentada.

O vetor nulo que se mostrou mais eficaz para a redução das perdas por condução foi o que utiliza os interruptores em delta e em estrela simultaneamente. A redução verificada foi de 60% que chega a ser maior que a redução de 50% obtidas com o 2L-VSI com interruptores em paralelo. Essa característica pode ser explorada operando o conversor com baixos índices de modulação. A partir de certos valores de  $M$  o  $\Delta$ -VSI começa a ser mais eficiente que o 2L-VSI com 12 interruptores.

A estratégia de modulação do conversor deve ser escolhida de acordo com a característica que se deseja otimizar do conversor. As modulações descontínuas por um lado, podem reduzir em até 50% as perdas por comutação quando comparada com a modulação SVPWM, mas por outro lado, provocam ondulação de corrente sempre superiores.

Observando o espectro da tensão de modo comum do conversor, verifica-se a grande vantagem de se utilizar apenas os interruptores em delta para implementar o vetor nulo. A amplitude das harmônicas e consequentemente do valor eficaz da tensão de modo comum do conversor mostram uma redução bastante significativa quando o  $\vec{V}_{0,RCMV}$  foi utilizado em relação aos  $\vec{V}_{0,RCL}$  e  $\vec{V}_{0,VSI}$ .



## 6 APLICAÇÃO DO CONVERSOR $\Delta$ -VSI CONECTADO À REDE ELÉTRICA

### 6.1 Introdução

Como foi verificado, ao longo dos cinco primeiros capítulos, o conversor proposto pode, dependendo da escolha dos vetores utilizados em sua modulação, ser otimizado para a redução de perdas ou de emissões de modo comum. Devido à estas características, o  $\Delta$ -VSI pode ser uma escolha adequada para realizar a conexão entre fontes alternativas de energia, como a eólica e a fotovoltaica, com a rede elétrica. Para validar essa afirmação, foi projetado um protótipo de 10 kW capaz de injetar energia na rede elétrica. O dimensionamento do filtro de EMI, modelagem do conversor e dos controladores serão mostrados. Ao final serão fornecidos alguns detalhes da implementação do protótipo seguidos dos resultados experimentais obtidos.

### 6.2 Especificações do Projeto

As especificações utilizadas para realizar a escolha dos semicondutores, estratégia de modulação, filtro de saída e controladores foram resumidos na Tabela 6.1.

Tabela 6.1: Parâmetros utilizados para realizar o projeto do conversor.

Parâmetro	Valor
Tensão no barramento CC ( $V_{dc}$ )	760 V
Tensão eficaz de fase no lado CA ( $V_{o,rms}$ )	380 V
Corrente de pico no lado AC ( $\hat{I}_{pk}$ )	21,5 A
Potência de saída com FP=1 ( $P_o$ )	10 kW
Temperatura máxima na junção ( $T_j$ )	135°C
Frequência da fundamental ( $f_f$ )	60 Hz
Frequência de comutação ( $f_s$ )	19.960 Hz
Ondulação na corrente na rede	3% de $\hat{I}_{pk}$

Como deseja-se operar o conversor com elevada eficiência e com volume reduzido, foram escolhidos interruptores MOSFETs de carbeto

de silício CMF20120D, cujas perdas já foram determinadas no Capítulo 3 para as condições descritas na Tabela 6.1.

A rede elétrica escolhida para conectar o sistema gerador + inversor possui valor eficaz de 380 V de linha e frequência fundamental de 60 Hz. No Capítulo 5, foi mostrado que as perdas totais do  $\Delta$ -VSI são reduzidas à medida que o índice de modulação é reduzido. Entretanto, o aumento da tensão do link CC resulta no aumento de volume e de custos com capacitores eletrolíticos, um dos elementos mais caros do conversor. Diante dessas limitações, foi decidido operar com uma tensão máxima de 900 V com um barramento formado por capacitores de 450 V, bastante acessíveis hoje no mercado. Por questões de segurança, e, pensando que o barramento do conversor possa sofrer variações, foi decidido operar com um link CC de 760 V.

O principal critério utilizado para o dimensionamento dos filtros de modo diferencial, foi o valor da ondulação máxima das correntes de fase <sup>1</sup> que se deseja.

### 6.3 Estudo do Filtro de Modo Diferencial

O filtro para as correntes de modo diferencial é um elemento indispensável para a conexão de conversores à rede elétrica. É devido a sua impedância indutiva que é possível conectar um inversor fonte de tensão à rede elétrica, que é essencialmente também uma fonte de tensão. As fontes geradoras de energia conectadas com conversores de potência são responsáveis pela introdução de harmônicos de tensão em alta frequência na rede. Estas tensões em alta frequência podem causar o aparecimento de correntes que interferem em equipamentos sensíveis e aumentam as perdas na rede. A solução mais simples e a mais empregada em conversores industriais para reduzir a amplitude desses harmônicos consiste em utilizar um simples indutor em cada fase do conversor, conforme mostra a Figura 6.1.

Em aplicações em torno de centenas de kW, como em sistemas eólicos, a frequência de comutação é reduzida para diminuir as perdas por comutação. Portanto, para atenuar os harmônicos de corrente de modo a atender os códigos de rede seria necessário um valor de indutância muito elevado, o que aumentaria muito os custos o peso e o volume da estrutura.

No nível de sistema, no caso de parques eólicos e solares, a maior

---

<sup>1</sup> Variação de corrente em torno do valor médio em um período de comutação.

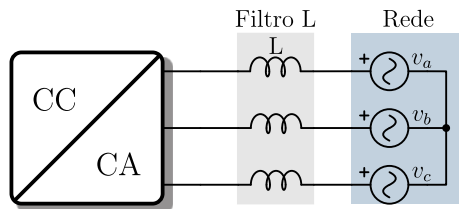


Figura 6.1: Conversor trifásico bidirecional conectado à rede através de um filtro L.

preocupação é devido ao distúrbio produzido por alguns harmônicos específicos. Dessa forma, uma possível solução seria o emprego de filtros LC sintonizados, como mostrado na Figura 6.2

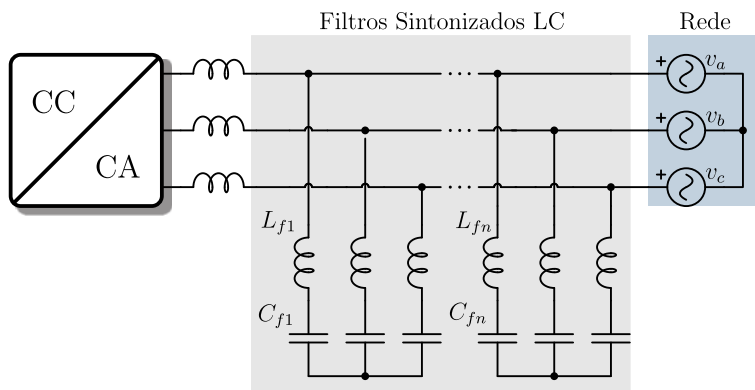


Figura 6.2: Conversor trifásico bidirecional conectado à rede através de filtros sintonizados LC.

Entretanto, para algumas normas como a IEEE 519, a IEC 1000-3-2, IEC 61000-3-4 códigos de rede, os inversores devem respeitar certos limites de emissão de harmônicos em alta frequência que variam de 2 a 150 kHz [71], [72]. Portanto, um filtro passa-baixa mais eficaz é necessário.

A Figura 6.3 mostra um conversor trifásico bidirecional conectado à rede através de um filtro LCL. Este filtro é de ordem mais elevada e provê uma atenuação de 60 dB/década para os distúrbios causados pela comutação em alta frequência e pelas bandas laterais

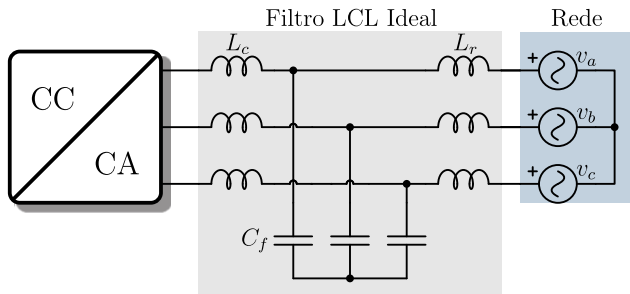


Figura 6.3: Conversor trifásico bidirecional conectado à rede através de um filtro LCL.

dos harmônicos de tensão. Com essa solução é possível obter resultados que atendem as normas com pequenos valores de indutância e capacitância e, portanto, será a empregada neste trabalho.

### 6.3.1 Escolha dos Parâmetros do Filtro LCL

Existem diversos critérios para o dimensionamento dos filtros de modo diferencial LCL que visam otimizar alguns parâmetros do sistema. Para isso, o projeto deve ser realizado juntamente com o do conversor e normalmente emprega algoritmos complexos, como o proposto em [73]. Como o objetivo da dissertação não é a otimização do filtro, a metodologia seguida leva em conta apenas o valor de ondulação limite que se deseja para as correntes injetadas na rede [72].

O indutor do lado do conversor, também conhecido como indutor boost, é normalmente projetado para atenuar a maior parte da ondulação de corrente [74], [75]. Para simplificar a análise é considerado que os capacitores do filtro LCL funcionam como um curto circuito e o indutor do lado da rede apresenta impedância infinita para as corrente de alta frequência. O circuito simplificado que é levado em consideração para o projeto é mostrado na Figura 6.4.

Para o primeiro estágio do filtro, foi especificado que a ondulação de corrente de 30% da amplitude da componente fundamental das correntes de fase. Foi verificado no Capítulo 5 que a modulação DPWM1 era a modulação que produzia os maiores valores de ondulação de corrente e, portanto, foi a escolhida para determinar o valor da indutância boost. Para um índice de modulação de 0,709, o máximo valor da on-

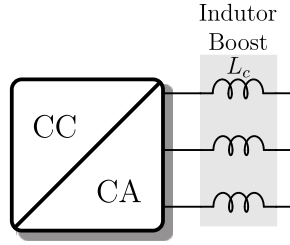


Figura 6.4: Circuito simplificado do filtro LCL utilizado para dimensionamento do indutor do lado do conversor.

dulação de corrente ocorria para os ângulos  $\theta = \pi$  e  $\theta = 0$ . Com essa informação, é possível, com o auxílio de (5.31) e da Tabela 5.5, deduzir a equação que permite o cálculo do valor da indutância do primeiro estágio do filtro

$$L_c = \frac{(2\sqrt{3} - 3M) MV_{dc}}{12f_s \Delta i_{\max}}. \quad (6.1)$$

Substituindo o valor dos parâmetros da Tabela 6.1 em (6.1) e considerando

$$\Delta i_{\max} = 0,3\hat{I}_{pk} = 6,45 \text{ A}, \quad (6.2)$$

é possível se obter o valor da indutância do lado do conversor

$$L_c = \frac{(2\sqrt{3} - 3M) MV_{dc}}{12f_s \Delta i_{\max}} = 460 \mu\text{H}. \quad (6.3)$$

O valor da indutância do lado da rede foi escolhida considerando uma limitação no valor da indutância total do filtro ( $L_{tot}$ ). A frequência de ressonância de um filtro LCL é calculada por

$$f_{\text{ress,LCL}} = \frac{1}{2\pi} \sqrt{\frac{L_c + L_r}{L_c L_r C_f}}. \quad (6.4)$$

Fixando o valor de  $L_{tot}$  e escrevendo a indutância  $L_r$  em função de  $L_c$

$$\begin{cases} L_c + L_r = L_{tot} \\ L_r = rL_c \end{cases}, \quad (6.5)$$

é possível encontrar o valor da frequência de ressonância em função da

indutância total  $L_{tot}$  e da relação entre as indutâncias conforme

$$f_{\text{ress,LCL}} = \frac{1}{2\pi} \sqrt{\frac{(1+r)^2}{L_{tot} r C_f}}. \quad (6.6)$$

Resolvendo (6.6) para  $C_f$  e parametrizando esse resultado em relação a  $1/(\omega_{\text{ress}}^2 L_{tot})$  a expressão

$$\overline{C_f} = \frac{(1+r)^2}{r} \quad (6.7)$$

é obtida. A expressão (6.7) é importante, pois mostra que, quando se tem uma indutância total limitada, dada uma frequência de ressonância para o filtro, o valor de capacitância mínimo é obtido quando  $L_r = L_c$ . Essa propriedade pode ser visualizada na Figura 6.5

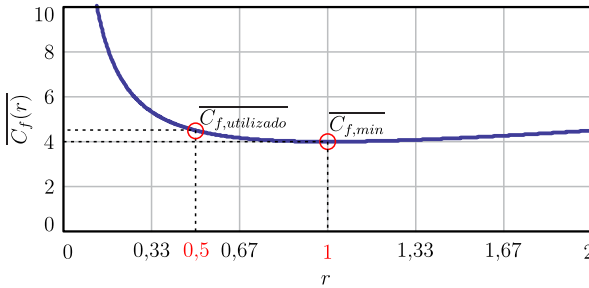


Figura 6.5: Capacitância do filtro parametrizada em função da relação entre as indutâncias do filtro LCL.

Como explicado, para que o valor da capacitância do filtro fosse minimizado, o valor das duas indutâncias  $L_c$  e  $L_r$  deveriam ser iguais. Entretanto, o projeto do filtro foi influenciado pela quantidade de núcleos disponíveis no laboratório. Como só haviam três núcleos disponíveis por fase, dois núcleos foram utilizados para a confecção do indutor *boost* e um para a confecção do indutor do lado da rede, o que resulta em  $r = 0,5$  e  $L_r = 230 \mu\text{H}$ . No início da seção, foi definido que a ondulação de corrente deveria ser de 3% do pico da corrente CA na rede elétrica. Uma vez definidos os valores das indutâncias, o ajuste da ondulação final é feita pela capacitância do filtro.

Para evitar que haja um decremento significativo do fator de

potência, há recomendações de que a capacitância do filtro absorva no máximo 5% [74], [75] da potência total do conversor e, portanto,

$$C_{f,\max} = \frac{5}{100} \frac{P_o}{2\pi f_g V_o^2} = 9,1 \mu\text{F}. \quad (6.8)$$

Sabendo que a atenuação da corrente na rede em relação a corrente no indutor do lado do conversor pode ser calculada por

$$\left| \frac{i_r(s)}{i_c(s)} \right| = \left| \frac{r + 1}{C_f L_{tot} r s^2 + r + 1} \right|, \quad (6.9)$$

escolhe-se o valor adequado de  $C_f$  de modo que a ondulação de corrente no indutor da rede seja apenas 10% da ondulação de corrente no indutor do lado do conversor. A amplitude da função de transferência de (6.9) é mostrada na Figura 6.6 para diferentes valores de capacitância de filtro.

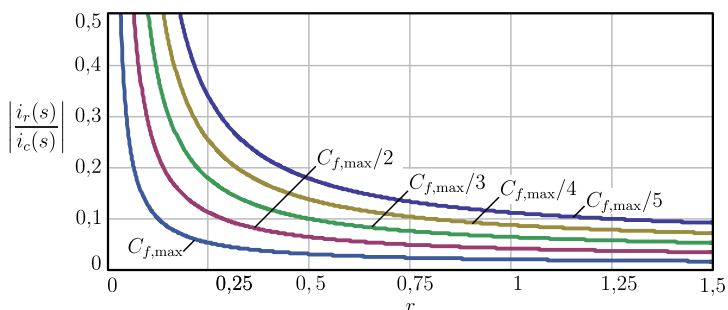


Figura 6.6: Atenuação da corrente injetada na rede em relação a corrente no lado do conversor, em função da relação entre as indutâncias.

Como pode ser visto, o valor de capacitância de  $3 \mu\text{F}$  seria o suficiente, entretanto um valor de  $4 \mu\text{F}$  foi o adotado por ser o valor de capacitância dos capacitores disponíveis no laboratório.

Para verificar a validade dos cálculos realizados, uma simulação foi realizada com os parâmetros encontrados para o filtro e o resultado é mostrado na Figura 6.7. Os detalhes do projeto físico do indutor são fornecidos no Apêndice B

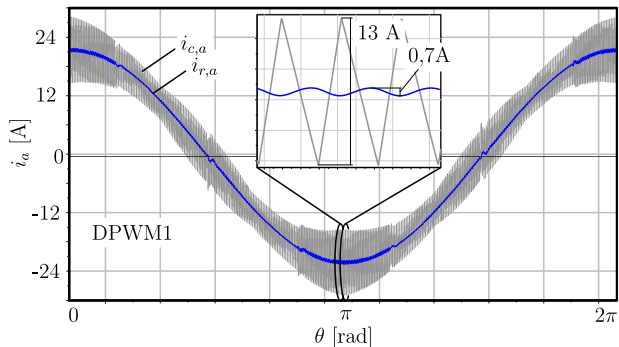


Figura 6.7: Corrente de fase no indutor  $L_c$  e no indutor  $L_r$  destacando a ondulação devido à comutação dos interruptores.

#### 6.4 Modelagem do Conversor Aplicado ao Controle

Para a implementação do controle das tensões e correntes do lado CA do conversor, é necessário obter o modelo matemático do conversor juntamente com o seu filtro de EMI. A Figura 6.8 mostra o filtro LCL adicionado ao modelo em VMQI do  $\Delta$ -VSI para o lado CA, obtido no Capítulo 4.

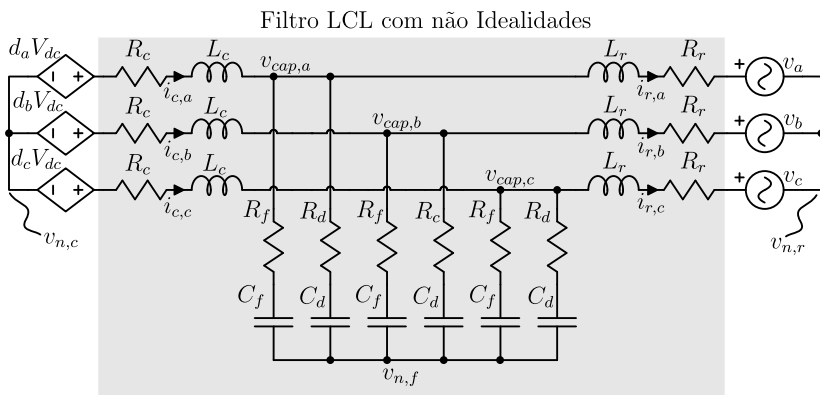


Figura 6.8: Inversor de tensão conectado à rede elétrica através de um filtro LCL não ideal.



Observa-se que foram adicionados ao modelo do filtro LCL ideal da Figura 6.3 as resistências dos indutores, bem como as resistências série equivalentes dos capacitores de filtro. A inserção do capacitor  $C_f$  provoca o fenômeno de ressonância que amplifica as componentes harmônicas de corrente situadas na frequência de ressonância do filtro. Apesar do filtro LCL possuir um desempenho superior na atenuação das componentes harmônicas da corrente injetada na rede em relação ao filtro L, alguns cuidados a mais devem ser tomados para o dimensionamento dos controladores. Um circuito RC de amortecimento passivo foi adicionado com o intuito de facilitar o projeto dos controladores e tornar o sistema menos oscilatório. Esse circuito auxiliar introduz perdas no sistema e pode ser substituído pela introdução de técnicas de amortecimento ativo no controle das correntes CA.

O sistema de equações não lineares em coordenadas  $abc$  que representam o filtro LCL a ser modelado é dado por

$$\left\{ \begin{array}{l} \mathbf{L}_c \frac{d\vec{i}_{c,abc}}{dt} = \vec{d}_{abc} V_{dc} - \mathbf{R}_c \vec{i}_{c,abc} - v_{cap,abc} + v_{cf} \vec{u} \\ \mathbf{L}_r \frac{d\vec{i}_{r,abc}}{dt} = -\mathbf{R}_r \vec{i}_{r,abc} + \vec{v}_{cap,abc} - \vec{v}_{r,abc} - v_{rf} \vec{u} \\ \mathbf{C}_{cf} \frac{d\vec{v}_{cf,abc}}{dt} + \mathbf{C}_{cd} \frac{d\vec{v}_{cd,abc}}{dt} = \vec{i}_{c,abc} - \vec{i}_{r,abc} \\ \vec{v}_{cf,abc} + \mathbf{R}_{cf} \mathbf{C}_{cf} \frac{d\vec{v}_{cf,abc}}{dt} = \vec{v}_{cd,abc} + \mathbf{R}_{cd} \mathbf{C}_{cd} \frac{d\vec{v}_{cd,abc}}{dt} \\ \vec{v}_{cap,abc} = \vec{v}_{cf,abc} + \mathbf{R}_{cf} \mathbf{C}_{cf} \frac{d\vec{v}_{cf,abc}}{dt} \end{array} \right. , \quad (6.10)$$

onde  $\mathbf{L}_c = L_c \mathbf{I}_3$ ,  $\mathbf{L}_r = L_r \mathbf{I}_3$ ,  $\mathbf{C}_{cf} = C_{cf} \mathbf{I}_3$ ,  $\mathbf{C}_{cd} = C_{cd} \mathbf{I}_3$  e  $\mathbf{C}_{cap} = C_{cap} \mathbf{I}_3$ ,

$$\left\{ \begin{array}{l} \vec{i}_{c,abc} = [i_{c,a} \ i_{c,b} \ i_{c,c}]^T \\ \vec{i}_{r,abc} = [i_{r,a} \ i_{r,b} \ i_{r,c}]^T \\ \vec{v}_{Cf,abc} = [v_{cf,a} \ v_{cf,b} \ v_{cf,c}]^T \\ \vec{v}_{Cd,abc} = [v_{cd,a} \ v_{cd,b} \ v_{cd,c}]^T \\ \vec{v}_{cap,abc} = [v_{cap,a} \ v_{cap,b} \ v_{cap,c}]^T \\ \vec{u} = [1 \ 1 \ 1]^T \end{array} \right. \quad (6.11)$$

e

$$\begin{cases} v_{cr} = v_{n,c} - v_{n,r} \\ v_{cf} = v_{n,c} - v_{n,f} \\ v_{rf} = v_{n,r} - v_{n,f} \end{cases} \quad (6.12)$$

O modelo em coordenadas estacionárias  $abc$  pode ser obtido pela análise de circuitos e não necessita de nenhum tipo de transformação. Entretanto, realizar o controle das correntes do lado CA utilizando esse modelo requer o uso de controladores de ordens mais elevadas ou não lineares para garantir o segmento de referência e uma adequada rejeição de perturbação. Visando simplificar a implementação dos controladores o modelo de (6.11) normalmente é transformado para um modelo em coordenadas síncronas  $dq$ . As correntes e tensões variantes no tempo passam a ser estacionárias no modelo  $dq$  e, portanto, podem ser controladas com compensadores mais simples como os Proporcionais Integrais (PI) [76].

A vantagem de facilitar o projeto dos controladores é conseguida com o aumento do esforço computacional para realizar as transformadas, que dependem do ângulo do vetor de tensões da rede. Além disso, o modelo para as correntes do conversor apresenta variáveis acopladas bem como termos de dinâmica rápida como a tensão da rede, o que resulta na necessidade de malhas de desacoplamento e de *feedforward*.

Uma alternativa interessante à modelagem e ao controle feito em coordenadas  $dq$ , e que, nos últimos anos vem sendo bastante utilizada para sistemas conectados à rede elétrica, é a modelagem do conversor em coordenadas estacionárias  $\alpha\beta$  e o controle com compensadores Proporcionais Ressonantes (PR).

O modelo do conversor em coordenadas  $\alpha\beta\gamma$  pode ser obtido multiplicando (6.11) pela matriz de transformação de Clarke de (3.5). Considerando um sistema equilibrado, as componentes do eixo  $\gamma$  podem ser omitidas e o resultado é mostrado em

$$\left\{ \begin{array}{l} \mathbf{L}_c \frac{d\vec{i}_{c,\alpha\beta}}{dt} = \vec{d}_{\alpha\beta} V_{dc} - \mathbf{R}_c \vec{i}_{c,\alpha\beta} - v_{cap,\alpha\beta} \\ \mathbf{L}_r \frac{d\vec{i}_{r,\alpha\beta}}{dt} = -\mathbf{R}_r \vec{i}_{r,\alpha\beta} + \vec{v}_{cap,\alpha\beta} - \vec{v}_{r,\alpha\beta} \\ \mathbf{C}_{cf} \frac{d\vec{v}_{cf,\alpha\beta}}{dt} + \mathbf{C}_{cd} \frac{d\vec{v}_{cd,\alpha\beta}}{dt} = \vec{i}_{c,\alpha\beta} - \vec{i}_{r,\alpha\beta} \\ \vec{v}_{cf,\alpha\beta} + \mathbf{R}_{cf} \mathbf{C}_{cf} \frac{d\vec{v}_{cf,\alpha\beta}}{dt} = \vec{v}_{cd,\alpha\beta} + \mathbf{R}_{cd} \mathbf{C}_{cd} \frac{d\vec{v}_{cd,\alpha\beta}}{dt} \\ \vec{v}_{cap,\alpha\beta} = \vec{v}_{cf,\alpha\beta} + \mathbf{R}_{cf} \mathbf{C}_{cf} \frac{d\vec{v}_{cf,\alpha\beta}}{dt} \end{array} \right. , \quad (6.13)$$

onde  $\mathbf{L}_c = L_c \mathbf{I}_2$ ,  $\mathbf{L}_r = L_r \mathbf{I}_2$ ,  $\mathbf{C}_{cf} = C_{cf} \mathbf{I}_2$ ,  $\mathbf{C}_{cd} = C_{cd} \mathbf{I}_2$  e  $\mathbf{C}_{cap} = C_{cap} \mathbf{I}_2$ . Observa-se que os termos referentes às tensões nos pontos comuns não aparecem nas equações em coordenadas  $\alpha\beta$  pois

$$\vec{u}[T]_{\alpha\beta} = [0 \ 0 \ 1]^T . \quad (6.14)$$

O modelo em espaço de estados, bem como as funções de transferência que serão usadas para realizar o controle do conversor, podem ser derivados de (6.13). De acordo com a necessidade do projetista alguns dos termos de (6.13) podem ser desconsiderados para a obtenção de modelos mais simples. Afim de escolher valores adequados para o circuito de amortecimento, um modelo em variáveis de estado foi levantado em (6.15) desconsiderando as resistências dos indutores e do capacitor de filtro, por serem normalmente muito menores que a resistência de amortecimento. Linearizando o modelo em torno dos pontos de operação e aplicando a transformada de Laplace, é possível encontrar as funções de transferência do filtro.

A associação da indutância  $L_r$  com a capacitância  $C_{cf}$  pode ser vista como um filtro LC em série com o indutor boost, e de acordo com [55], o valor do resistor do amortecimento passivo pode ser escolhido para otimizar o fator de qualidade  $Q$ <sup>2</sup>.

---

<sup>2</sup>O Fator  $Q$  é está relacionado com a seletividade, com o amortecimento, e com a capacidade de absorver energia em uma dada frequência de ressonância para filtros de segunda ordem.

$$\begin{bmatrix} \dot{i}_{c,i} \\ \dot{i}_{r,i} \\ \dot{v}_{cd,i} \\ \dot{v}_{cf,i} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & -\frac{1}{L_c} \\ 0 & 0 & 0 & \frac{1}{L_r} \\ 0 & 0 & -\frac{1}{C_{Cd}R_{Cd}} & \frac{1}{C_{Cd}R_{Cd}} \\ \frac{1}{C_{Cf}} & -\frac{1}{C_{Cf}} & \frac{1}{C_{Cf}R_{Cd}} & -\frac{1}{C_{Cf}R_{Cd}} \end{bmatrix} \begin{bmatrix} i_{c,i} \\ i_{r,i} \\ v_{cd,i} \\ v_{cf,i} \end{bmatrix} + \begin{bmatrix} \frac{V_{dc}}{L_c} & 0 \\ 0 & -\frac{1}{L_r} \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} d_i \\ v_i \end{bmatrix} \quad (6.15)$$

A escolha do valor da capacitância do ramo de amortecimento do filtro deve ser visto como uma relação de compromisso entre o valor de capacitância e do amortecimento que se deseja. O valor de capacitância  $C_{cd} = C_{cf}$  é geralmente escolhido, pois resulta em um bom compromisso entre o volume de capacitor e amortecimento que é possível se obter [55], [73]. Uma vez escolhido o valor da capacitância de amortecimento, um valor adequado de  $R_{cd}$  pode ser determinado para minimizar o fator de qualidade. Definindo a variável  $n$  como

$$n = \frac{C_{cf}}{C_{cd}}, \quad (6.16)$$

o valor de resistência de amortecimento  $R_{cd}$  que minimiza o fator Q do filtro é calculado por

$$R_{Cd} = R_o Q_{opt} = R_o \sqrt{\frac{(2+n)(4+3n)}{(2n^2)(4+n)}}, \quad (6.17)$$

onde  $R_o$  é a impedância característica do filtro  $L_r C_{cf}$  dada por

$$R_o = \sqrt{\frac{L_r}{C_{cf}}} \quad (6.18)$$

Os diagramas de Bode das principais funções de transferência

do filtro LCL são mostrados na Figura 6.9 para diferentes valores de capacitância de filtro, mostrando o efeito do circuito de amortecimento.

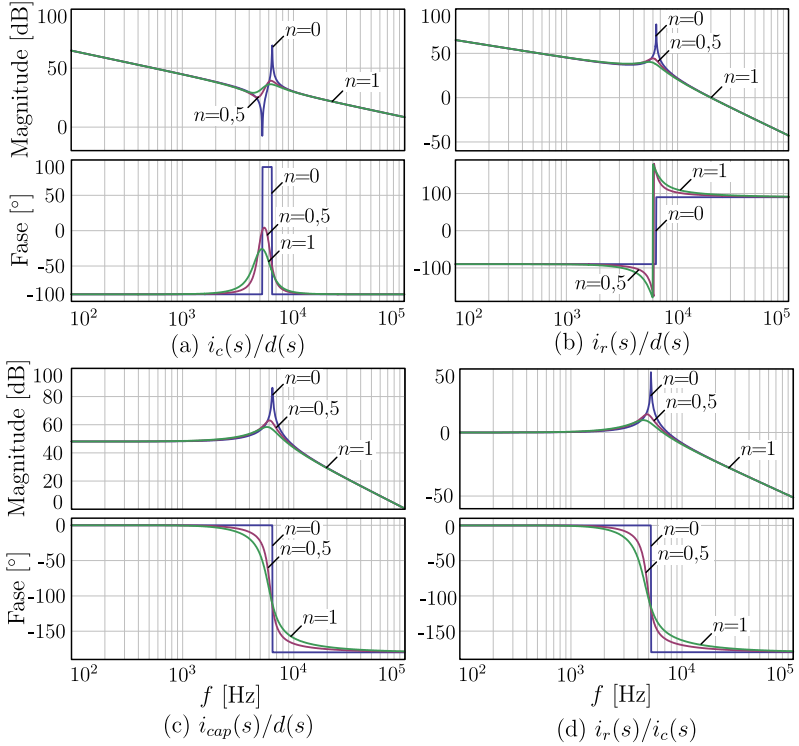


Figura 6.9: Diagramas de bode das principais funções de transferência do filtro LCL para diferentes valores de capacitância de amortecimento: (a)  $i_c(s)/d(s)$ ; (b)  $i_r(s)/d(s)$ ; (c) (d)  $v_{cap}(s)/d(s)$  (d)  $i_r(s)/i_c(s)$ .

A frequência de ressonância obtida para os parâmetros do filtro pode ser calculada através de (6.4)

$$f_{\text{ress,LCL}} = \frac{1}{2\pi} \sqrt{\frac{L_c + L_r}{L_c L_r C_f}} \approx 6,4 \text{ kHz.} \quad (6.19)$$

De acordo com [72], a frequência de ressonância obtida é um valor adequado pois está entre dez vezes a frequência da rede e metade da frequência de comutação. Esses limites são recomendados para evitar

problemas de que a ressonância possa causar no espectro da corrente em alta e em baixa frequência.

## 6.5 Controle das Correntes do Lado CA

Para que se possa controlar a potência injetada na rede pelo conversor, é necessário controlar as correntes no lado CA. Como citado anteriormente, para este trabalho, foi decidido fazer uso de um controlador PR para realizar o controle das correntes CA em coordenadas  $\alpha\beta$ . Este compensador emprega o princípio do modelo interno para evitar o uso de transformações de coordenadas, no caso, a transformada de Park. Esse princípio mostra que é suficiente inserir a perturbação no modelo do compensador para garantir a sua perfeita rejeição [35], [77]. Dessa forma, controlador PR pode funcionar como um filtro *notch* para compensar os harmônicos de uma forma bastante seletiva. A estrutura ideal do compensador PR [78] é dada em

$$PR(s) = K_p + K_i \frac{2s}{s^2 + \omega_c^2}, \quad (6.20)$$

onde  $\omega_c$  é a frequência da perturbação que se deseja compensar e  $K_p$  e  $K_i$  são os ganhos proporcionais e integrais do controlador respectivamente. Para evitar problemas de instabilidade numérica [35], [79], a estrutura ressonante ideal é substituída por uma com ganho finito

$$PR(s) = K_p + K_i \frac{2\omega_b s}{s^2 + 2\omega_b s + \omega_c^2}, \quad (6.21)$$

onde  $\omega_b$  é a frequência do zero do controlador PI equivalente [35], [80]. Uma das grandes vantagens do controlador PR é a facilidade de se associar compensadores em paralelo para agir principalmente nos harmônicos de baixa ordem.

Existem na literatura várias estratégias de controle das correntes injetadas na rede em conversores conectado à um filtro LCL. Geralmente, quanto melhor a performance que se deseja, maior a quantidade de sensores utilizados [35]. A estratégia utilizada neste trabalho consiste em controlar apenas as correntes do lado do conversor com um controlador PR sintonizado na frequência da rede elétrica (60 Hz).

Para verificar a validade do modelo de pequenos sinais obtido para a corrente no indutor do lado do conversor, foi aplicado um degrau de 10% na função de razão cíclica e verificado o comportamento da

corrente ao longo do tempo. Como pode ser visto na Figura 6.10, o modelo derivado para a corrente no lado do conversor segue com precisão o resultado simulado.

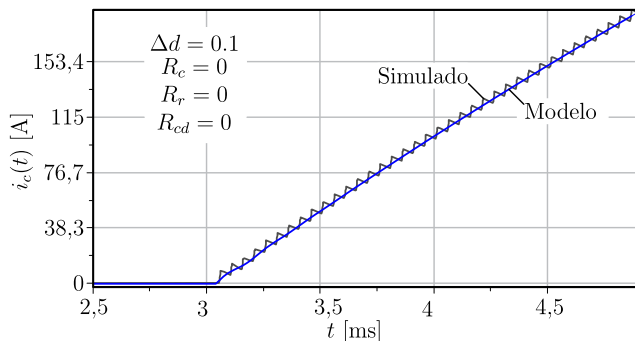


Figura 6.10: Resposta da corrente no lado do conversor à um degrau de 10% de variação na função de razão cíclica.

O controle de corrente foi realizado com base no diagrama de blocos da Figura 6.11. A função de transferência que descreve o modelo de pequenos sinais da corrente no lado do conversor em função da

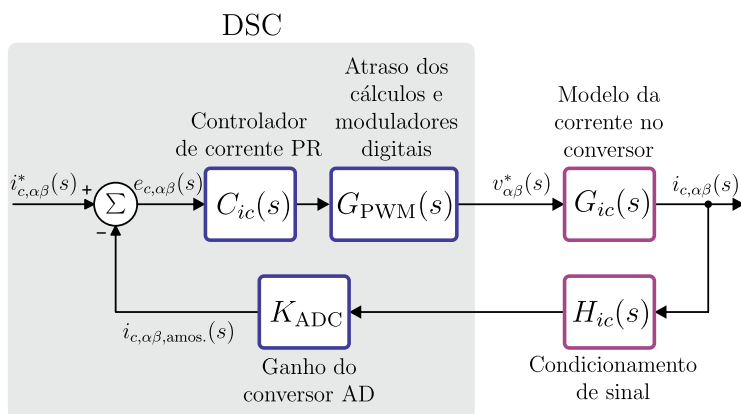


Figura 6.11: Diagrama de blocos da malha de corrente destacando os elementos internos ao DSC.

variação da tensão CA em coordenadas  $\alpha\beta$  é dada por

$$\frac{i_{c,\alpha\beta}(s)}{v_{\alpha\beta}(s)} = G_{ic}(s) = \frac{C_{cd}C_{cf}L_rR_{cd}s^3 + L_rs^2(C_{cd} + C_{cf}) + C_{cd}R_{cd}s + 1}{C_{cd}C_{cf}L_cL_rR_{cd}s^4 + L_cL_rs^3(C_{cd} + C_{cf}) + s^2(C_{cd}L_cR_{cd} + C_{cd}L_rR_{cd}) + s(L_c + L_r)} \quad (6.22)$$

Além da função de transferência do controlador e da planta que descreve o comportamento físico do sistema, também deve ser levado em conta a influência dos sensores, circuitos de condicionamento de sinal e dos ganhos e atrasos dos circuitos microprocessados. Para dar uma maior imunidade ao controle à ruídos, um filtro passa baixa de primeira ordem foi adicionado na leitura das correntes de fase. A função de transferência do circuito de condicionamento de sinal e do sensor é dada por

$$H_{ic}(s) = K_{sens}K_{cond} \frac{\omega_{cut}}{s + \omega_{cut}}, \quad (6.23)$$

onde  $K_{sens}$  é o ganho do sensor de corrente,  $K_{cond}$  é o ganho do circuito de condicionamento e  $\omega_{cut}$  é a frequência angular de corte do filtro. O ganho dos circuitos de Conversão Analógico Digital (ADC) podem ser calculados dados a sua resolução ( $Res_{ADC}$ ) e o valor de fundo escala da tensão analógica ( $V_{ADC}$ ) conforme

$$K_{ADC} = \frac{Res_{ADC}}{V_{ADC}}. \quad (6.24)$$

O atraso devido aos cálculos das rotinas de controle e do modulador podem ser modelados no domínio de Laplace como [43], [81]

$$G_{PWM}(s) = K_{PWM} \frac{1}{2} \left( e^{-s(1-D)T_s} + \frac{1}{2} e^{-sDT_s} \right). \quad (6.25)$$

Em (6.26) foi considerado um modulador triangular com atualização dupla. O projeto do compensador de corrente proporcional ressonante pode ser realizado da mesma forma que de um compensador PI. O projeto do compensador é realizado analisando a Função de Transferência de Laço Aberto do sistema (FTLA)

$$FTLA(s) = PR(s)G_{PWM}(s)G_{ic}(s)H_{ic}(s)K_{ADC}. \quad (6.26)$$



Para que a FTLA cruze pelo zero na frequência  $f_{cr}$ ,

$$|FTLA(2\pi f_{cr})| = 1 \quad (6.27)$$

deve ser satisfeita. Esse procedimento define a largura de banda do controlador. Para que a FTLA(s) tenha uma margem de fase  $M_f$ , deve ser satisfeita a condição

$$\arg(FTLA(2\pi f_{cr})) + 180 = M_f. \quad (6.28)$$

Uma margem de fase, uma frequência de cruzamento pelo zero e uma frequência de ressonância são fornecidas e os valores de  $K_p$  e de  $K_i$  devem ser escolhidos para satisfazer as condições do sistema de equações dado por (6.27) e (6.28). Para o projeto do controlador foi definida uma margem de fase de  $50^\circ$ , uma frequência de cruzamento pelo zero de 2 kHz e uma frequência de ressonância igual a da rede elétrica (60 Hz). Os valores de  $K_p = 12.965$  e  $K_i = 1,461 \cdot 10^3$  foram os obtidos considerando os ganhos do ADC, do modulador, do sensor de corrente e do condicionamento de sinal unitários. Os diagramas de Bode do controlador e da FTLA são mostrados na Figura 6.12 para os ganhos calculados.

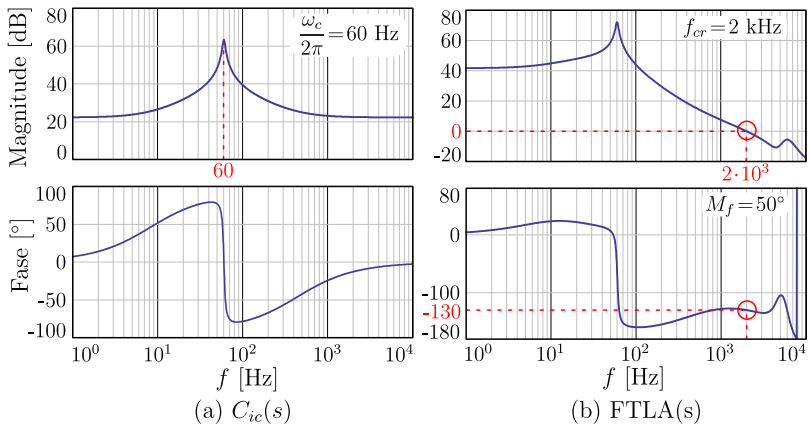


Figura 6.12: Diagramas de Bode do: (a) controlador de corrente  $C_{ic}(s)$ ; (b) função de transferência de laço aberto FTLA(s).

A função de transferência do controlador foi discretizada pelo

método Tustin, ou seja,

$$s = \frac{2z - 1}{T_s z + 1}, \quad (6.29)$$

e o resultado da discretização no domínio  $z$  é dado por

$$PR(z) = \frac{b_0 z^2 + b_1 z + b_2}{a_0 z^2 + a_1 z + a_2}. \quad (6.30)$$

Normalizando todos os coeficientes em relação a  $a_0$  encontra-se a equação a diferença utilizada para o controlador

$$y[k] = -(a_1 y[k - 1] + a_2 y[k - 2]) + b_2 e[k - 2] + b_1 e[k - 1] + b_0 e[k]. \quad (6.31)$$

Para que a malha de controle não seja saturada devido a ação integral, algoritmos de *anti-windup* podem ser utilizados. Da mesma forma que em controladores PI discretos, o fenômeno de *windup* pode evitado separando a parte proporcional da parte integral ressonante e limitando a ação da segunda [82].

A Figura 6.13 mostra o circuito de potência do conversor juntamente com o esquema de modulação e controle propostos. As Figuras 6.14 e 6.15 mostram as formas de onda das correntes e funções de razão cíclica do conversor operando em malha fechada e utilizando o compensador PR projetado para a malha de corrente.

No instante 110 ms um degrau de 30% é aplicado nas referências de corrente. Observa-se que o controlador PR projetado apresenta uma resposta rápida e amortecida para variações nas referências de corrente independente da estratégia de modulação utilizada. Como os controladores PI no plano estacionário  $dq$ , o controlador PR foi capaz de realizar o seguimento das referências de corrente. A simulação também indica que os parâmetros do escolhidos para o filtro são favoráveis para a implementação do controle. É importante ressaltar que deve ser analisada a estabilidade dos controladores para variações das indutâncias e tensões da rede.

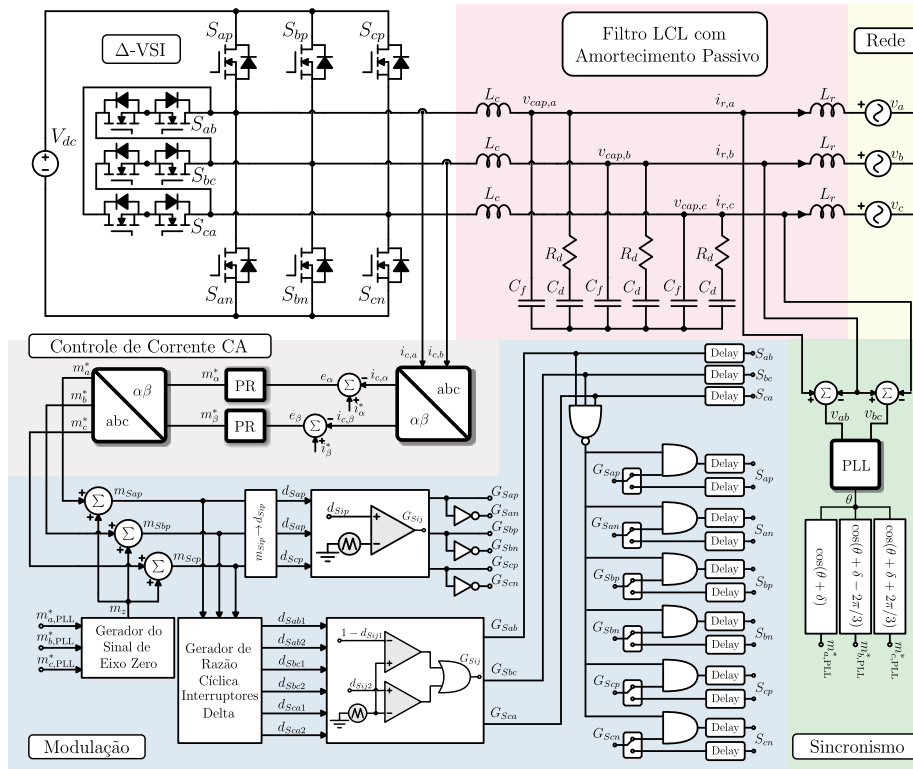


Figura 6.13: Diagrama mostrando as estratégias de controle e modulação do  $\Delta$ -VSI propostas.

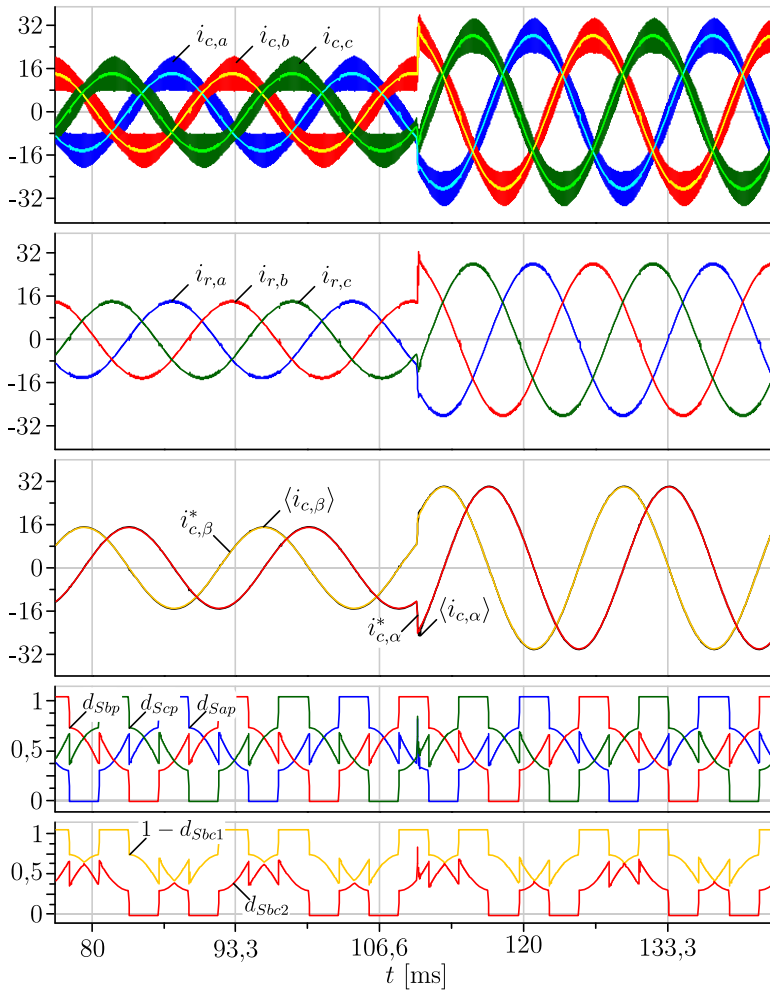


Figura 6.14: Resultados de simulação do conversor operando com o filtro LCL e com o controlador PR projetados para a modulação DPWM1.

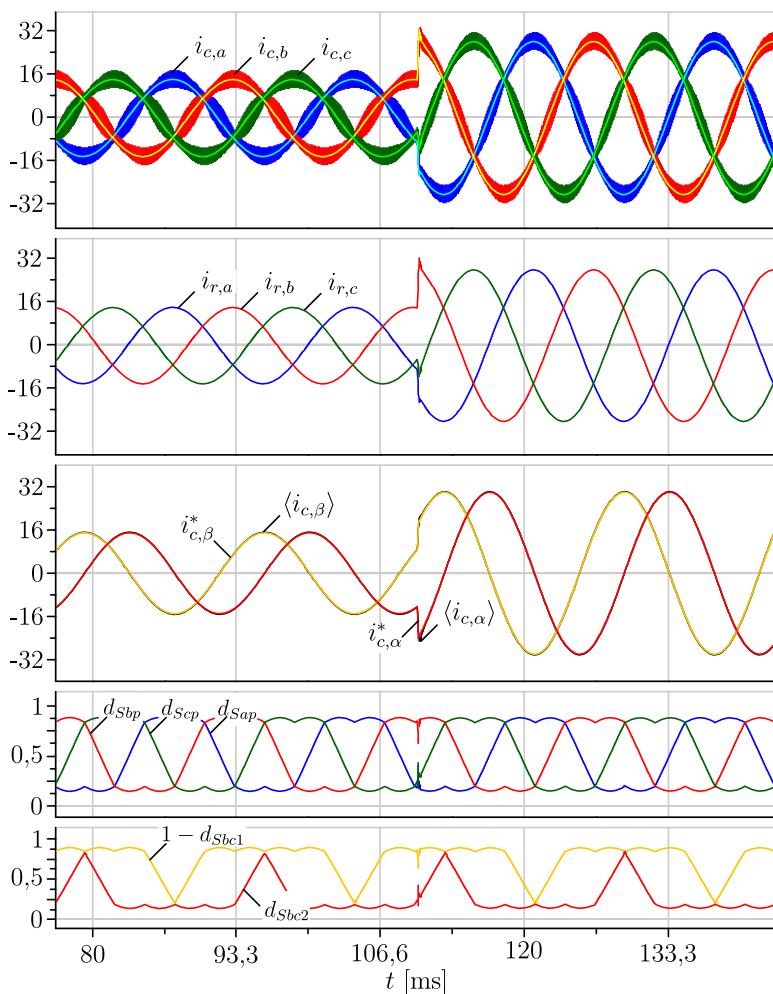


Figura 6.15: Resultados de simulação do conversor operando com o filtro LCL e com o controlador PR projetados para a modulação SVPWM.

## 6.6 Protótipo Implementado

O protótipo construído consiste em uma placa de condicionamento de sinais e controle, uma placa de potência, uma fonte auxiliar, doze circuitos de *gate-driver* e uma placa contendo os filtros de EMI. A separação dos circuitos do protótipo em placas distintas foi realizada pensando no reaproveitamento dos elementos em outros projetos. A seguir será feita uma breve descrição de cada placa que compõe o protótipo.

### 6.6.1 Placa de Controle e Condicionamento de Sinais

A placa de condicionamento de sinais e controle pode ser dividida em seis partes: circuitos de condicionamento de sinal das correntes amostradas; circuitos de condicionamento de sinal das tensões amostradas; circuitos de proteção contra sobretensão ou sobrecorrente; Kit do Controlador Digital de Sinais (DSC) TMS320F28335; Kit de FPGA De0 Nano; *buffers* de saída e interface com o usuário.

A placa de controle foi construída pensando em contemplar as necessidades de diferentes tipos de conversores trifásicos e CC-CC. Ela pode ser utilizada para modulação e controle de conversores trifásicos dois níveis e multiníveis, conversores *back-to-back* e conversores matriciais. Para que isso fosse possível, foram adicionados seis circuitos de condicionamento para as correntes amostradas e seis circuitos de condicionamento para as tensões amostradas, podendo essas serem trifásicas contínuas, trifásicas comutadas, ou CC.

O DSC TMS320F28335, capaz de operar com ponto flutuante à 150 MHz, foi incorporado à placa para realizar o controle e a modulação do conversor. Esse DSC possui no total 18 canais PWM, 16 canais para a Conversão Analógico Digital (ADC), e canais de comunicação serial (SCI, SPI, CAN), o que permite ao DSC realizar o controle, modulação e monitoramento de conversores mais complexos.

O kit de FPGA (Field Programmable Gate Array) De0 Nano contendo o dispositivo Altera Cyclone IV EP4CE22F17C6N foi integrado na placa com o intuito de dar maior flexibilidade ao controle e à modulação dos conversores de potência. Quando as leis de controle e os protocolos de comunicação requerem muito esforço computacional, a modulação do conversor pode ser implementada no FPGA. Além disso, as estratégias de modulação vetorial podem ser realizadas mais rapidamente e de forma mais natural no FPGA, que é capaz de ge-

rar as máquinas de estado dos estados topológicos do conversor via hardware. A comunicação entre o DSP e o FPGA pode ser realizada através do canal de comunicação serial, ou através dos pinos de IO que os conectam.

Para que essa placa também pudesse ser útil em aplicações que operem com frequências de comutação acima dos 500 kHz, também foram incorporados em seu esquemático circuitos AD de alta velocidade de conversão. A imagem tridimensional do circuito juntamente com as dimensões da placa podem ser visualizadas na Figura 6.16. A fotografia da placa real com a discriminação de cada uma das suas partes é mostrada na Figura 6.17.

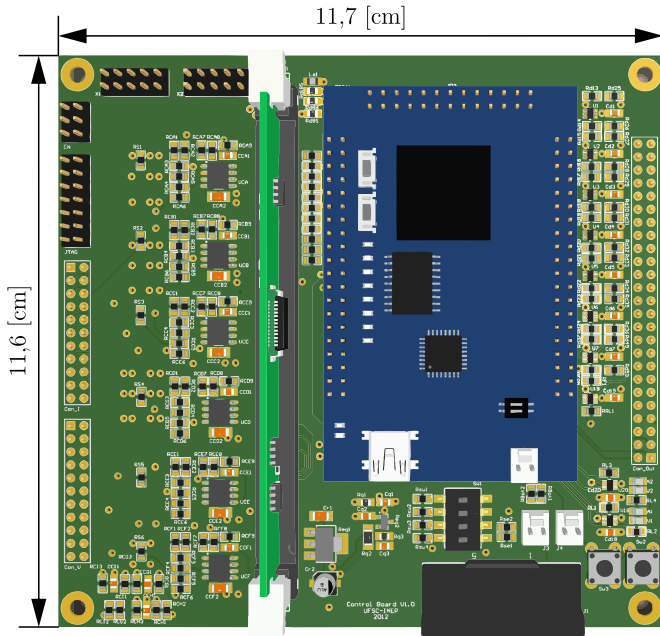
### 6.6.2 Fontes Auxiliares

Para tornar o protótipo independente de fonte auxiliares externas e tentar reduzir ao máximo possíveis interferências que a fonte auxiliar possa causar na operação do conversor, uma solução de fonte auxiliar de 30 W foi proposta. Ela consiste na associação série de um conversor buck operando no Modo de Condução Descontínuo (MCD) com um conversor LCC ressonante.

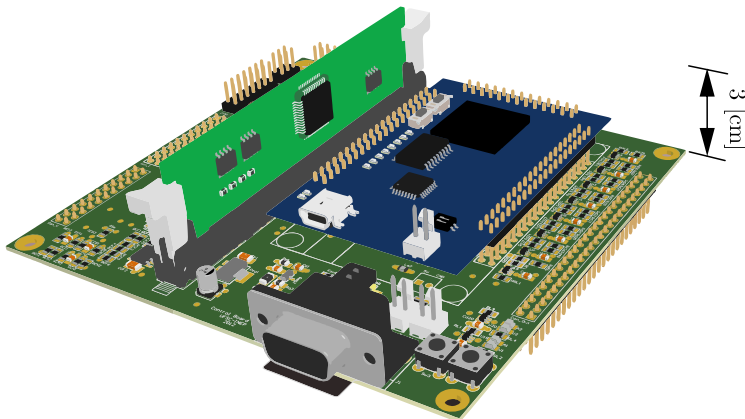
A fonte pode ser alimentada com tensões senoidais ou CC variando de 250 V a 800 V. Os dois conversores operam em malha fechada para garantir que mudanças abruptas nas tensões de alimentação não provoquem danos aos circuitos do conversor. A fonte auxiliar gera uma saída de 5 V que pode ser utilizada para alimentar os circuitos analógicos, digitais e microprocessados, e uma alimentação de 12 V para a alimentação dos circuitos de *gate-driver* e ventiladores. Para que ela pudesse ser adaptada para utilização em diferentes protótipos, foram utilizados componentes e magnéticos de baixo perfil. Uma fotografia da fonte auxiliar implementada, mostrando suas dimensões, é mostrada na Figura 6.18.

### 6.6.3 Circuito de Gatilho dos Interruptores

No protótipo foram utilizados circuitos de *gate-driver* isolados capazes de aplicar tensões positivas de 20 V e negativas de 2 V. Essas tensões podem ser adaptadas dependendo das necessidades do projetista e não devem ultrapassar a faixa de excursão de 25 V de tensão de saída. Essa limitação deve ser respeitada para a correta operação do FOD3180.



(a) Vista superior



(b) Vista em perspectiva

Figura 6.16: Imagem tridimensional da placa de de controle e modulação do protótipo implementado mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.



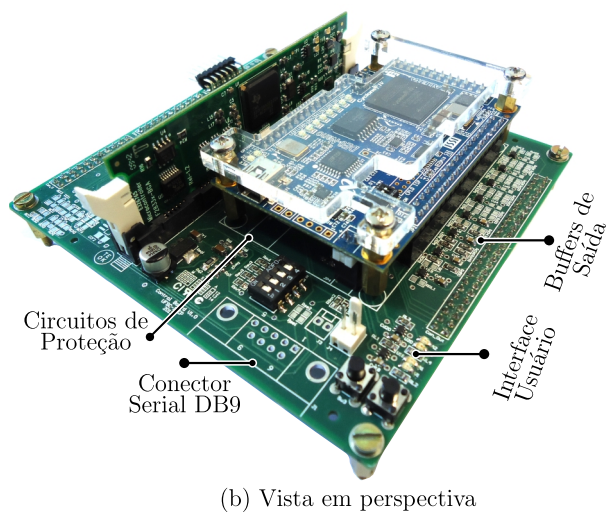
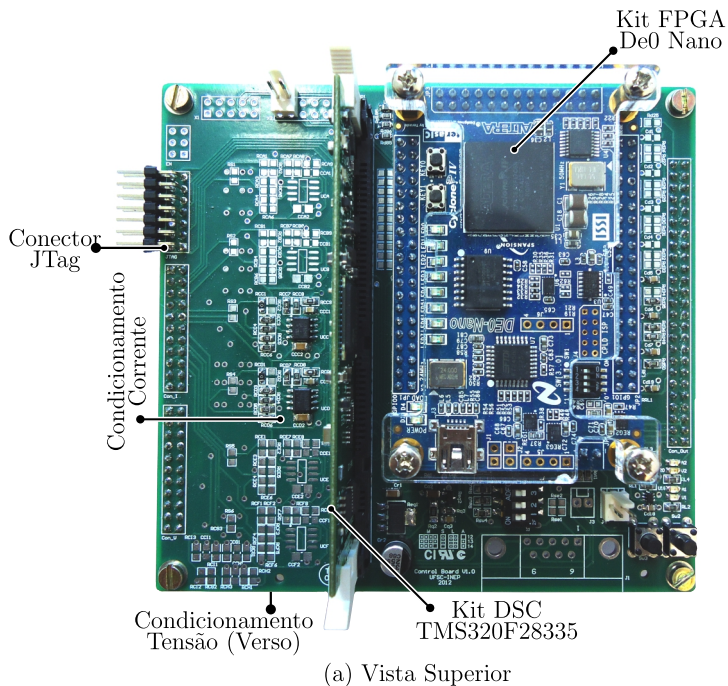


Figura 6.17: Fotografia da placa de de controle e modulação do protótipo implementado mostrando indicando a localização de suas subdivisões: (a) vista superior; (b) vista em perspectiva.

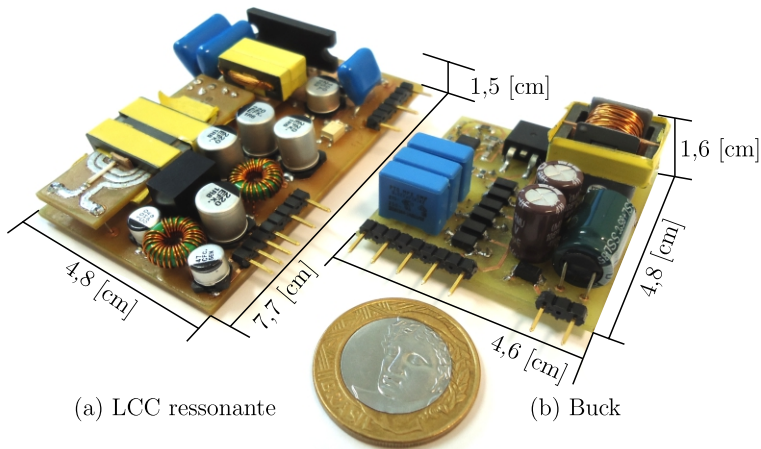


Figura 6.18: Fotografia das placas das fontes auxiliares desenvolvidas mostrando suas dimensões: (a) conversor LCC ressonante; (b) conversor buck MCD.

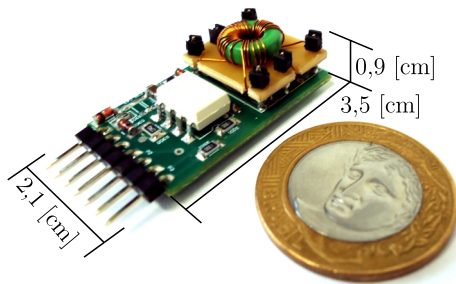


Figura 6.19: Fotografia da placa de *gate-driver* mostrando suas dimensões.

#### 6.6.4 Placa de Processamento de Energia e Protótipo Final

A placa de controle, as fontes auxiliares e os circuitos de *gate-driver* são conectados na placa que realiza o processamento de energia do conversor. Nesta placa, chamada aqui de placa de potência, são

montados os capacitores do barramento CC, os sensores de corrente e o conversor *Buck* utilizado para controle do ventilador.

Para o correto funcionamento do conversor, deve haver a correta comunicação entre os circuitos do conversor. As grandezas físicas como tensão e corrente são medidas através dos sensores de corrente e de tensão e são transformados em sinais de de baixa tensão. Os sinais medidos são lidos pelo DSC através de seu conversor analógico digital. Todo o controle, a geração dos sinais de modulação e dos principais pulsos de comando são gerados pelo DSC. Os pulsos de comando são repassados para o FPGA que realiza uma lógica digital dependendo da estratégia de modulação, implementa o tempo morto e gera os pulsos que são enviados para os *buffers* de saída. Depois dos *buffers*, os sinais são enviados para os circuitos de *gate-driver* que são capazes de acionar os interruptores. O diagrama da Figura 6.20 mostra as conexões entre os elementos que compõe o protótipo implementado.

A Figura 6.21 mostra o *layout* tridimensional da placa de potência construída mostrando as suas dimensões. A Figura 6.22 mostra a fotografia do protótipo montado com todas as placas já conectadas na placa de processamento de energia. Os Esquemáticos de todas as placas utilizadas no protótipo são mostrados no Apêndice C.

## 6.7 Placa do Filtro de EMI

A placa do filtro contém os indutores, capacitores e resistores que compõe o filtro LCL de modo diferencial. Além disso, foram adicionados sensores de corrente para a leitura das correntes injetadas na rede, sensores resistivos para leitura da tensão nos capacitores, relés para a realização do *inrush* dos capacitores do barramento, um filtro para as correntes de modo comum e varistores para minimizar os danos ao conversor devido a possíveis sobretensões que possam ocorrer na rede. O projeto físico dos indutores do filtro é mostrado mais adiante no apêndice B.

## 6.8 Resultados Experimentais do Protótipo Implementado

Nesta seção serão apresentados resultados experimentais que validam as teorias de modulação dos Capítulos 3 e 4 e dos cálculos de perdas do Capítulo 5.

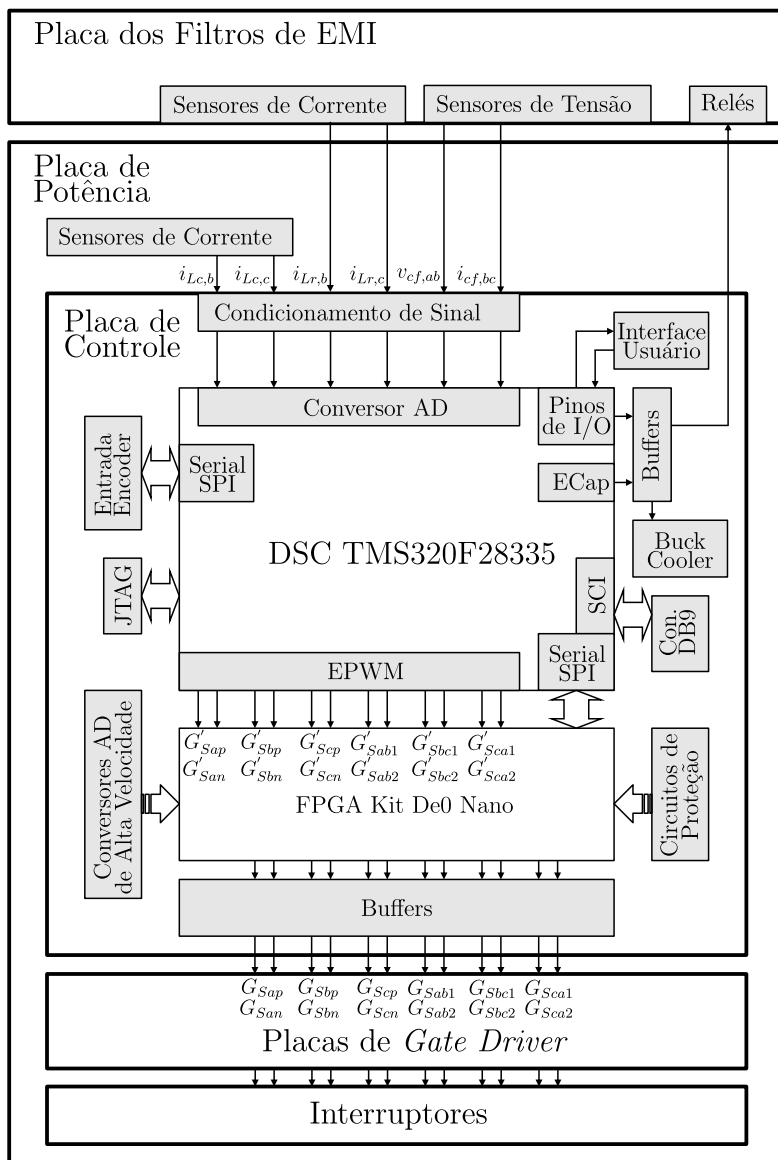
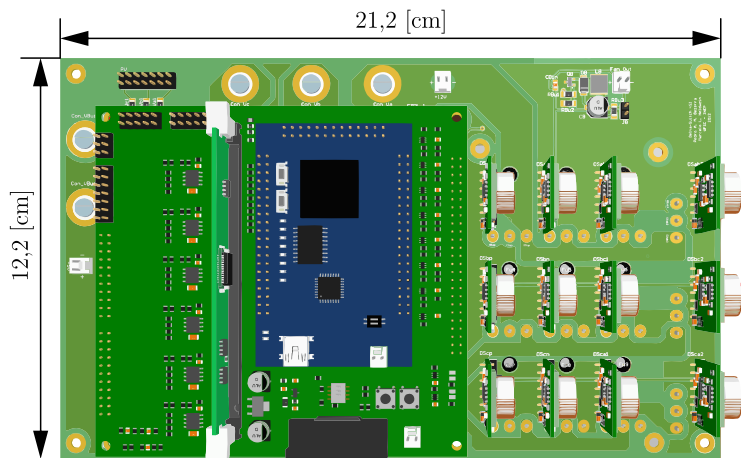
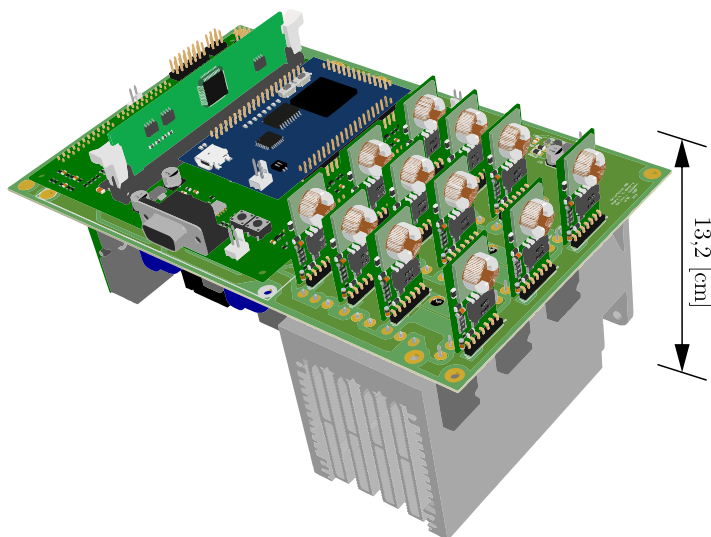


Figura 6.20: Diagrama funcional do protótipo construído.

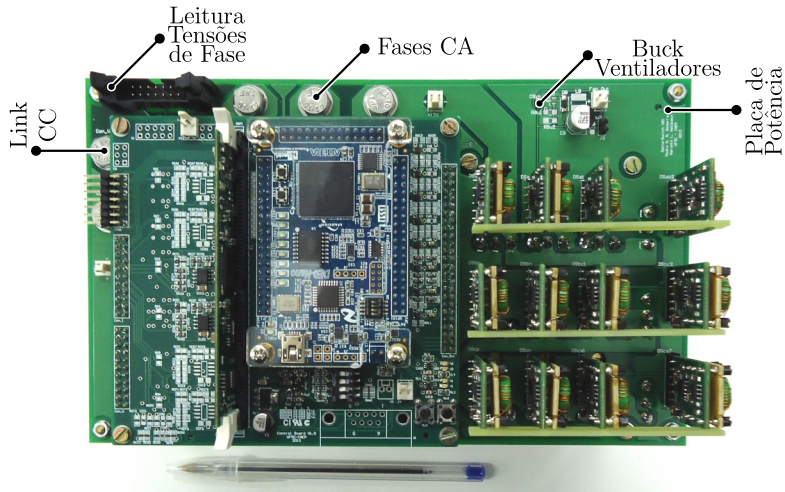


(a) Vista superior

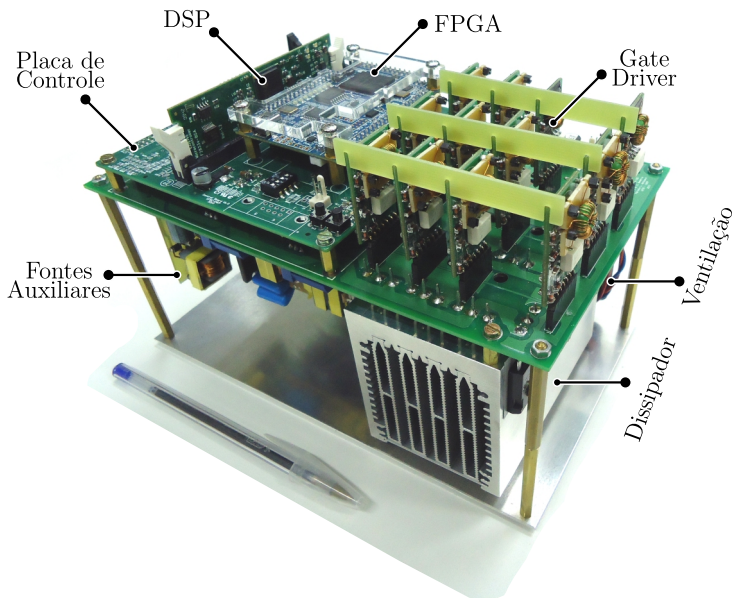


(b) Vista em perspectiva

Figura 6.21: Imagem tridimensional do protótipo implementado mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.



(a) Vista superior



(b) Vista em perspectiva

Figura 6.22: Fotografia do protótipo implementado mostrando indicando a localização de suas subdivisões: (a) vista superior; (b) vista em perspectiva.

### 6.8.1 Validação das Estratégias de Modulação

Para realizar os testes de modulação, o protótipo foi testado com uma potência de 3 kW operando em malha aberta. Ao todo foram testadas doze estratégias de modulação sendo seis delas aplicando  $\vec{V}_{0,\text{RCL}}$  e outras seis aplicando  $\vec{V}_{0,\text{RCMV}}$ . As Figuras 6.23 e 6.24 mostram o resultado do conversor operando em malha aberta utilizando as estratégias de modulação PWM contínuas e descontínuas da Figura 4.7 com RL. Observa-se que a tensão de modo comum gerada para essas modulações é similar a de um VSI operando com modulações equivalentes e atingem picos de  $\pm V_{dc}/2$ .

As Figuras 6.25 e 6.26 mostram o resultado do conversor operando em malha aberta utilizando as estratégias de modulação PWM contínuas e descontínuas da Figura 4.7 com RCMV. Observa-se que a tensão de modo comum, em todas as modulações que aplicam o vetor nulo apenas com os interruptores em delta, apresentam um pico de  $V_{dc}/6$ , conforme esperado nos resultados teóricos.

### 6.8.2 Curvas de Rendimento

As curvas de rendimento foram traçadas para o protótipo montado com interruptores MOSFETs SiC. O rendimento do inversor foi obtido para a operação em malha aberta com uma carga RL. Nos ensaios, o índice de modulação foi mantido constante  $M=0,709$  e  $V_{dc}=400$ . O analisador de espectro digital utilizado foi o WT1800 que possui uma largura de banda que varia entre 0,1 a 1 MHz e apresenta precisão de leitura de 0,1% [83].

O rendimento apresentado não leva em conta as perdas das fontes auxiliares e a energia utilizada para acionar os *gate-drivers*, o *cooler*, e a placa de controle. A Figura 6.27 mostra as curvas de rendimento obtidas para o  $\Delta$ -VSI para a DPWM1 e a SVPWM. Observa-se que há um aumento significativo no rendimento com a utilização da DPWM1. O valor do máximo de rendimento obtido foi  $\eta=0,915$ .

O rendimento do  $\Delta$ -VSI foi comparado como o do 2L-VSI com seis interruptores na Figura 6.28 para as estratégias de modulação SVPWM e DPWM1 com RL. Observa-se pelas curvas que a diferença entre os rendimentos do  $\Delta$ -VSI e do 2L-VSI aumenta com o elevação da carga, uma vez que as perdas por condução passam a ser dominantes.

Para verificar a teoria descrita na Seção 5.3.1, as perdas do  $\Delta$ -VSI foram medidas para dois índices de modulação distintos mantendo

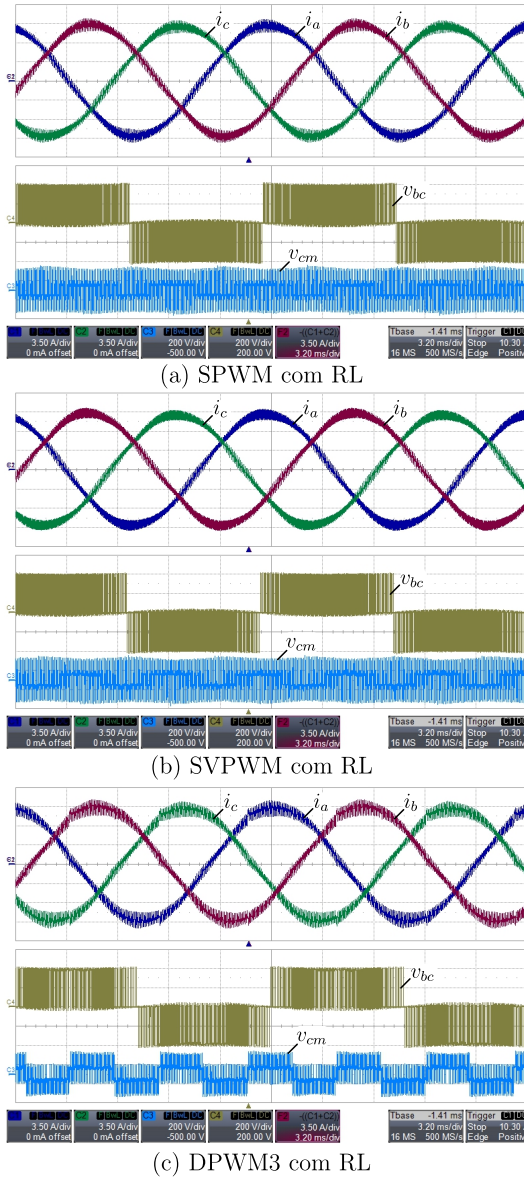


Figura 6.23: Correntes de fase (3,5 A/div), tensão de fase  $v_{bc}$  (200 V/div) e tensão de modo comum  $v_{cm}$  (200 V/div) para as estratégias de modulação: (a) SPWM com RL; (b) SVPWM com RL; (c) DPWM3 com RL. O conversor opera com  $f_s = 10$  kHz,  $V_{dc} = 400$  V e  $P_o = 3$  kW.



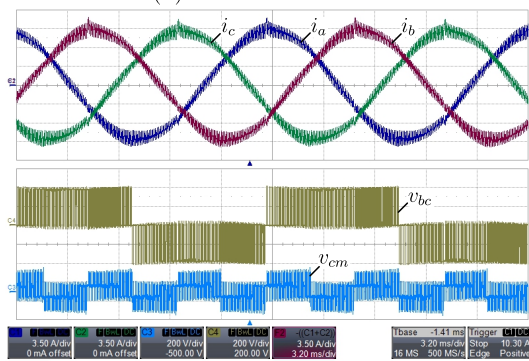
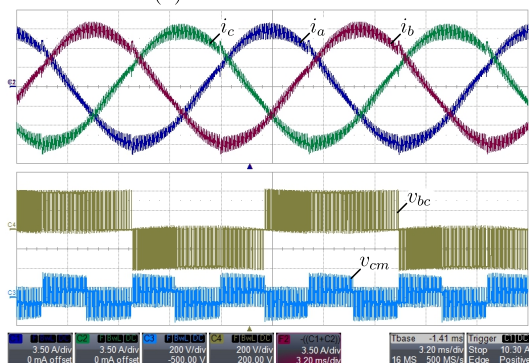
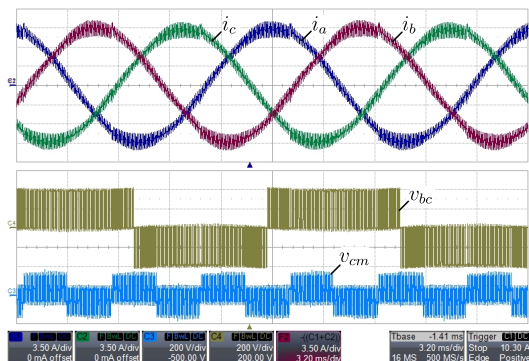
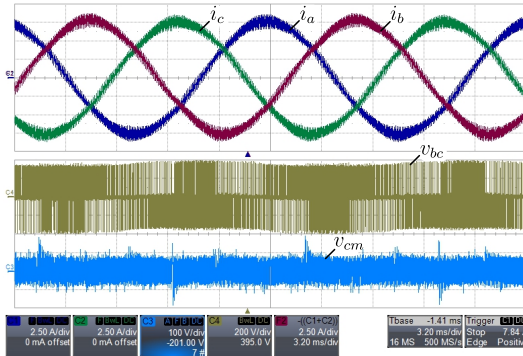
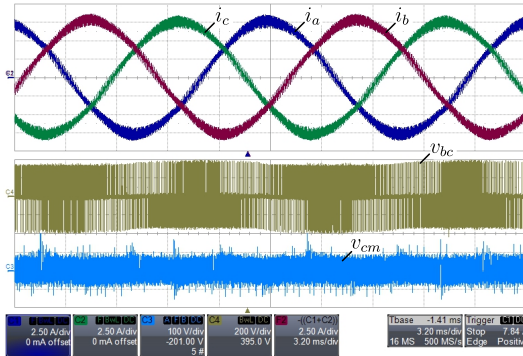


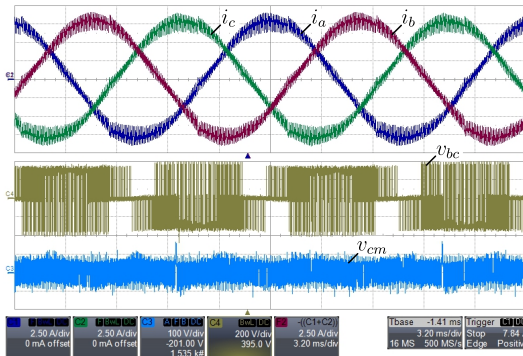
Figura 6.24: Correntes de fase (3,5 A/div), tensão de fase  $v_{bc}$  (200 V/div) e tensão de modo comum  $v_{cm}$  (200 V/div) para as estratégias de modulação: (a) DPWM1 com RL; (b) DPWM0 com RL; (c) DPWM2 com RL. O conversor opera com  $f_s = 10$  kHz,  $V_{dc} = 400$  V e  $P_o = 3$  kW.



(a) SPWM com RCMV

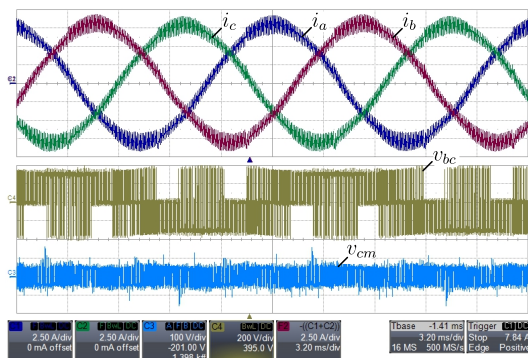


(b) SVPWM com RCMV

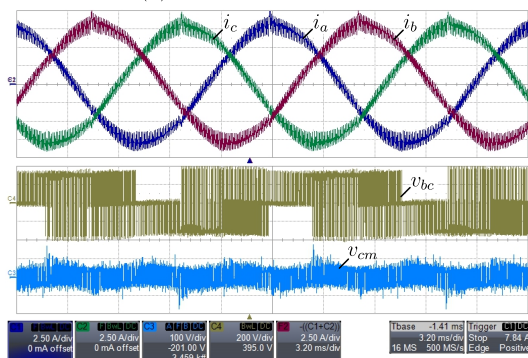


(c) DPWM3 com RCMV

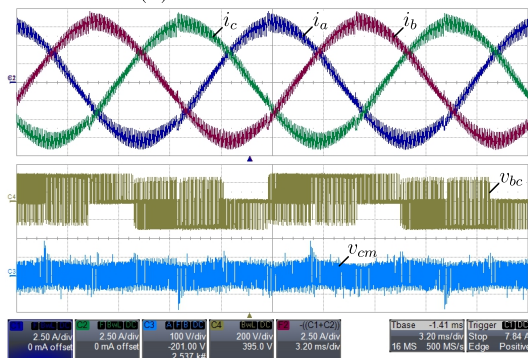
Figura 6.25: Correntes de fase (3,5 A/div), tensão de fase  $v_{bc}$  (200 V/div) e tensão de modo comum  $v_{cm}$  (200 V/div) para as estratégias de modulação: (a) SPWM com RCMV; (b) SVPWM com RCMV; (c) DPWM3 com RCMV. O conversor opera com  $f_s = 10$  kHz,  $V_{dc} = 400$  V e  $P_o = 3$  kW.



(a) DPWM1 com RCMV



(b) DPWM0 com RCMV



(c) DPWM2 com RCMV

Figura 6.26: Correntes de fase (3,5 A/div), tensão de fase  $v_{bc}$  (200 V/div) e tensão de modo comum  $v_{cm}$  (200 V/div) para as estratégias de modulação: (a) DPWM1 com RCMV; (b) DPWM0 com RCMV; (c) DPWM2 com RCMV. O conversor opera com  $f_s = 10$  kHz,  $V_{dc} = 400$  V e  $P_o = 3$  kW.

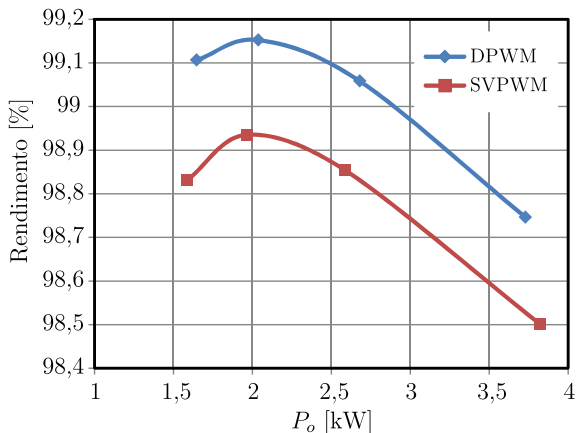


Figura 6.27: Curvas de rendimento do  $\Delta$ -VSI para a DPWM1 e SVPWM com  $V_{dc} = 400$  V,  $M = 0,709$ ,  $f_s = 20$  kHz e carga indutiva  $L = 2,4$  mH

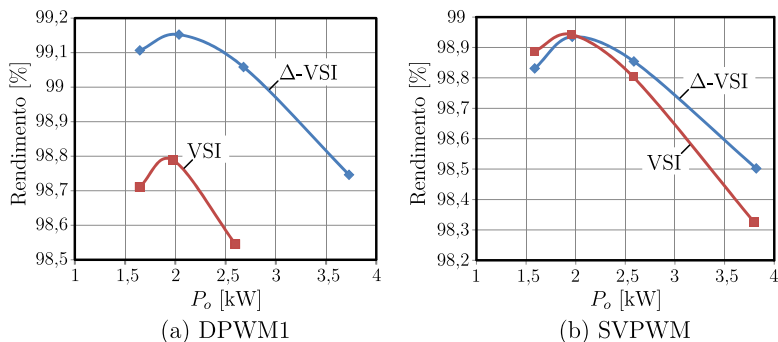


Figura 6.28: Curva de rendimento do  $\Delta$ -VSI e do 2L-VSI para a: (a) DPWM1; (b) SVPWM. Resultados obtidos para  $V_{dc} = 400$  V,  $M = 0,709$ ,  $f_s = 20$  kHz e carga indutiva  $L = 2,4$  mH

o valor das correntes de fase do lado CA. O resultado pode ser visto na Tabela 6.2 onde observa-se uma redução nas perdas do conversor com a diminuição do índice de modulação.

O rendimento obtido para o protótipo montado com RB-IGBTs nos interruptores conectados em delta apresentou o valor de 94,4% operando com 2,6 kW, com uma tensão de entrada de 400 V e frequência

Tabela 6.2: Variação das perdas com o índice de modulação.

Modulação	$V_{dc}$	$I_{f,se,rms}$	M	$P_o$	Perdas
SVPWM	400 V	4,6 A	0,709	1,58 kW	18,8
SVPWM	400 V	4,6 A	0,3	0,65 kW	17,4

de comutação de 10 kHz. O aumento da frequência de comutação para 20 kHz aumentou demasiadamente as perdas, tornando inviável a operação do conversor com esses interruptores.

## 6.9 Conclusão

Devido às características de baixa emissão de ruído de modo comum e de redução nas perdas por condução, o conversor proposto é uma boa opção para conectar fontes de geração de energia, principalmente as renováveis, com a rede elétrica.

Um protótipo de 10 kW de caráter modular foi projetado e construído visando confirmar, na prática, os resultados de desempenho do conversor obtidos na análise teórica. Para atender aos requisitos das normas de conexão, um filtro LCL foi utilizado, pois apresentou-se como uma boa opção para atenuar os harmônicos de alta frequência da corrente injetada na rede. O projeto dos parâmetros do filtro LCL foi realizado tomando como critério a atenuação da ondulação de corrente. Para tornar o sistema a ser controlado mais amortecido, um ramo RC foi adicionado ao filtro e o efeito do amortecimento estudado.

A modelagem do conversor associado ao filtro LCL foi realizada em coordenadas estacionárias  $\alpha\beta$  e controladores ressonantes foram utilizados para controlar as correntes no lado CA do conversor. O uso de controladores ressonantes diminui o esforço computacional utilizado para a realização de transformadas em relação ao uso de controladores PI no eixo de coordenadas  $dq$ .

Foram realizados testes em malha aberta do conversor operando com uma potência parcial. Os resultados experimentais obtidos serviram para validar toda a teoria desenvolvida para a operação e modulação do conversor e o efeito da redução das tensões de modo comum nas estratégias com RCMV.

As curvas de rendimento obtidas mostram que a inserção dos in-

interruptores conectados em delta aumentam a eficiência do conversor em comparação ao 2L-VSI com seis interruptores. Também foi detectado uma redução das perdas do conversor com a redução do índice de modulação. Foi verificado também que os RB-IGBTs da IXYS IXRH40N120 não são adequados para a formação dos interruptores conectados em delta uma vez que apresentam um elevado valor de corrente de recuperação reversa durante sua comutação.

## 7 CONCLUSÃO GERAL

É cada vez maior a demanda de inversores trifásicos de alto desempenho em diversas aplicações que incluem o acionamento de motores elétricos, para os setores automotivo e industrial, a conexão de sistemas à rede elétrica, como fontes geradoras de energia renovável ou sistemas PFC, e aplicações críticas como alimentação de satélites ou veículos navais. Neste contexto, buscou-se contribuir com o estudo de uma nova topologia de inversor trifásico com modulação PWM fonte de tensão dois níveis com potencial para ser otimizada em relação à densidade de potência, ao rendimento e às emissões eletromagnéticas.

No Capítulo 3 foi observado que a adição de interruptores conectados em delta acrescenta mais estados redundantes em relação a um VSI convencional e, foi verificado que esses estados, se escolhidos de maneira adequada em uma estratégia de modulação, podem otimizar o desempenho do conversor. Dependendo da estratégia de modulação utilizada, o conversor pode ser otimizado para a redução das perdas por condução ou para a redução da geração das tensões de modo comum. Interruptores conectados em delta podem ser também adicionados nas topologias multiníveis para possivelmente se obter a redução das perdas por condução. Um estudo mais detalhado se faz necessário.

No Capítulo 3 foram mostradas as restrições de operação e os possíveis estados topológicos do conversor. Uma análise vetorial no plano  $\alpha\beta$  foi realizada para relacionar os estados de comutação com os vetores de tensão que o conversor é capaz de empregar. Foi verificado que os estados mais interessantes para realizar a condução das correntes de fase, durante a aplicação dos vetores ativos, são aqueles denominados RCL, pois distribuem melhor as correntes nos interruptores.

Para realizar a transição entre os vetores, foi verificado que os estados mais adequados são os que utilizam apenas os interruptores conectados em estrela (VSI), ou os que utilizam apenas dois interruptores conectados em estrela e um conectado em delta (SD). Estratégias de modulação vetorial do conversor foram propostas visando a redução na ondulação das correntes do lado CA, através das modulações contínuas, e visando a redução das perdas por comutação, através das modulações descontínuas. No Capítulo 3 também foi mostrado que para concentrar as perdas por comutação em interruptores específicos é necessário que se adicione seis estados, para uma modulação de cinco segmentos, e oito estados topológicos, para uma modulação de sete segmentos, o que

aumenta a complexidade do modulador.

No Capítulo 4, foram propostas modulações equivalentes baseadas em portadoras para as modulações vetoriais contínuas e descontínuas do Capítulo 3. Para isso, foi proposta uma metodologia que parte do padrão de pulsos se deseja implementar nos interruptores até a derivação dos sinais de razão cíclica em função das funções de razão cíclica de referência. Esse procedimento pode ser estendido para outros conversores trifásicos. As funções de razão cíclica dos interruptores conectados em delta foram encontradas em função das funções de razão cíclica dos interruptores conectados estrela. Desta forma, para qualquer estratégia de modulação que seja utilizada nos interruptores em estrela, um padrão de pulsos adequado é obtido para os interruptores em delta.

Ao longo do estudo da geração dos sinais dos interruptores em estrela, foram implementadas estratégias híbridas de modulação que apresentam características intermediárias no que diz respeito à TDH e perdas por comutação em relação as modulações tradicionais. Foi mostrado que as estratégias de modulação descontínuas baseadas em portadoras não são equivalentes às descontínuas vetoriais no instante da entrada e da saída da região de não modulação. Para reduzir esse efeito, é possível realizar a inversão da portadora durante as transições de descontinuidade.

Nas estratégias com RL são necessários dois sinais moduladores por interruptor bidirecional conectado em delta e um para cada braço de interruptor conectado em estrela. Já nas estratégias de modulação com RCMV, os interruptores em estrela não operam de forma complementar e, portanto, também necessitariam de dois sinais moduladores para serem comandados. Um circuito lógico adicional foi proposto para reduzir a complexidade dos moduladores.

A concentração das perdas por comutação apenas nos interruptores em estrela pode ser implementada realizando o deslocamento vertical das funções de razão cíclica. O deslocamento deve ser proporcional ao tempo de entrada em condução e de bloqueio dos interruptores em estrela.

No Capítulo 5 buscou-se evidenciar as principais características do conversor  $\Delta$ -VSI proposto e verificar em quais condições de operação o seu desempenho é superior ao de um 2L-VSI. Para isso, o estudo de caso realizado considerou a comparação do  $\Delta$ -VSI com o 2L-VSI com apenas 6 interruptores e o 2L-VSI construído com 12 interruptores



(mesmos interruptores da topologia proposta).

Na análise de esforços de corrente, verificou-se que o conversor proposto divide os esforços de corrente em seus doze interruptores de maneira diferente dependendo do ângulo de fator de potência. Essa característica, não é verificada para o 2L-VSI e pode ser vantajosa, pois permite a otimização dos semicondutores para determinados pontos de operação.

Analisando as perdas por condução do conversor, se os vetores ativos são realizados com RCL, pode se concluir que o  $\Delta$ -VSI é sempre mais eficiente que o 2L-VSI com seis interruptores independente do estado utilizado para realizar o vetor nulo. Observou-se que a impedância equivalente do vetor nulo realizado com apenas os interruptores em delta reduz em 30% as perdas por condução (durante o período em que o vetor nulo é implementado) em relação ao vetor nulo de um 2L-VSI utilizando seis interruptores. Entretanto, as perdas por condução são sempre maiores que as de um 2L-VSI com área de silício aumentada. O vetor nulo que se mostrou mais eficaz para a redução das perdas por condução foi o que utiliza os interruptores em delta e em estrela simultaneamente. A redução verificada foi de 60% que chega a ser maior que a redução de 50% obtidas com o 2L-VSI com interruptores em paralelo. Essa característica pode ser explorada operando o conversor com baixos índices de modulação. A partir de certos valores de  $M$  o  $\Delta$ -VSI começa a ser mais eficiente que o 2L-VSI com 12 interruptores.

A estratégia de modulação do conversor deve ser escolhida de acordo com a característica que se deseja otimizar do conversor. As modulações descontínuas por um lado, podem reduzir em até 50% as perdas por comutação quando comparadas com a modulação SVPWM, mas, por outro, provocam ondulação de corrente sempre superiores.

Observando o espectro da tensão de modo comum do conversor, verifica-se a grande vantagem de se utilizar apenas os interruptores em delta para implementar o vetor nulo. A amplitude das harmônicas e, conseqüentemente, do valor eficaz da tensão de modo comum do conversor mostraram uma redução significativa quando o  $\vec{V}_{0,RCMV}$  foi utilizado em relação aos  $\vec{V}_{0,RCL}$  e  $\vec{V}_{0,VSI}$ .

No Capítulo 6 foi mostrado que, devido às características de baixa emissão de ruído de modo comum e de redução nas perdas por condução, o conversor proposto é uma boa opção para conectar fontes de geração de energia, principalmente as renováveis, com a rede elétrica.

Um protótipo de 10 kW de caráter modular foi projetado e cons-

truído visando confirmar, na prática, os resultados de desempenho do conversor obtidos na análise teórica. Para atender os requisitos das normas de conexão um filtro LCL foi utilizado, pois é uma boa opção para atenuar os harmônicos de alta frequência da corrente injetada na rede.

A modelagem do conversor associado ao filtro LCL foi realizada em coordenadas estacionárias  $\alpha\beta$  e controladores ressonantes foram utilizados para controlar as correntes no lado CA do conversor. O uso de controladores ressonantes diminui o esforço computacional utilizado para a realização de transformadas em relação ao uso de controladores PI no eixo de coordenadas  $dq$ .

Foram realizados testes em malha aberta do conversor operando com uma potência parcial. Os resultados experimentais serviram para validar a teoria desenvolvida para a operação, modulação e perdas do conversor.

## 7.1 Trabalhos Futuros

Para dar continuidade a este trabalho deseja-se:

- Realizar os ensaios de rendimento para as condições nominais;
- Construir o  $\Delta$ -VSI com componentes de tecnologias distintas como IGBTs e MOSFETs no mesmo protótipo;
- Implementar as estratégias de modulação híbridas propostas e identificar suas vantagens e desvantagens;
- Construir o filtro LCL projetado e implementar a estratégia de controle proposta como conversor conectado à rede;
- Verificar o espectro harmônico das correntes injetadas na rede e verificar se atendem às normas;
- Implementar técnicas de amortecimento ativo para o filtro LCL;
- Incluir malhas de controle mais externas como malhas de potência;
- Realizar a comparação do  $\Delta$ -VSI também com conversores multíntíveis;

- Analisar as vantagens das topologias multiníveis com a inserção dos interruptores conectados em delta.



## REFERÊNCIAS

- [1] BRITISH PETROLEUM. *Energy Outlook 2030*. [S.l.], 2013.
- [2] BEZERRA, P. A. M.; ORTMAN, M. S.; HELDWEIN, M. L. Modulation strategies for the two-level three-phase delta-switch voltage source inverter. In: *IEEE International Conference on Industrial Technology (ICIT)*. [S.l.: s.n.], 2013. p. 594–599.
- [3] SOEIRO, T. B. et al. Bidirectional delta-switch indirect matrix converter: Topologies and modulation strategies. In: *IEEE International Conference on Industrial Technology (ICIT)*. [S.l.: s.n.], 2013. p. 1880–1885.
- [4] BEZERRA, P. A. M.; HELDWEIN, M. L. Generation of hybrid carrier based modulation patterns. In: *Brazilian Power Electronics Conference (COBEP)*. [S.l.: s.n.].
- [5] PLUNKETT, A. A current-controlled pwm transistor inverter drive. In: *IEEE Industry Application Society Annual Meeting*. [S.l.: s.n.], 1979.
- [6] SCHWEIZER, M.; KOLAR, J. W. Design and implementation of a highly efficient three-level t-type converter for low-voltage applications. *IEEE Transactions on Power Electronics*, v. 28, n. 2, p. 899–907, 2013.
- [7] WU, B. *High-Power Converters and AC Drives*. Hoboken, NJ: John Wiley & Sons, Inc., 2006. 450 p.
- [8] HOLMES, D. G.; LIPO, T. A. *Pulse Width Modulation for Power Converters (Principles and Practice)*. Piscataway, NJ: John Wiley & Sons, Inc., 2003. 744 p.
- [9] SCHWEIZER, M. et al. Comparison of the chip area usage of 2-level and 3-level voltage source converter topologies. In: *36th Annual IEEE Industrial Electronics Conference (IECON)*. [S.l.: s.n.], 2010. p. 391–396.
- [10] SCHWEIZER, M.; FRIEDLI, T.; KOLAR, J. W. Comparison and implementation of a 3-level npc voltage link back-to-back converter with sic and si diodes. In: *Twenty-Fifth Annual IEEE*

- Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2010. p. 1527–1533.
- [11] TEICHMANN, R.; BERNET, S. A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications. *IEEE Transactions on Industry Applications*, p. 855–865, 2005.
- [12] IEEE database. mar 2013. <http://www.ieeeexplore.com>.
- [13] BOCK, B. *Switching IGBTs in Parallel Connection or with Enlarged Commutation Inductance*. Tese (Doutorado) — Ruhr University, 2005.
- [14] CHOI, J.-Y.; BOROYEVICH, D.; LEE, F. A svm strategy and design of a zvt three-phase inverter for electric vehicle drive applications. In: *Industry Application Conference, Thirty-Fourth IAS Annual Meeting*. [S.l.: s.n.], 1999. v. 1, p. 65–71.
- [15] JIH-SHENG, L. et al. A delta-configured auxiliary resonant snubber inverter. *IEEE Transactions on Industry Applications*, v. 32, n. 3, p. 518–525, 1996.
- [16] LAI, J. S. et al. A novel resonant snubber based soft-switching inverter. In: *Tenth Applied Power Electronics Conference and Exposition, (APEC)*. [S.l.: s.n.], 1995. p. 797–803.
- [17] MEZARоба, M.; MARTINS, D. C.; BARBI, I. A zvs pwm three-phase inverter with active clamping technique using the reverse recovery energy of the diodes. In: *35th Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2004. v. 6, p. 4785–4790.
- [18] SHIVAKUMAR, E. G. et al. Space vector pwm control of dual inverter fed open-end winding induction motor drive. In: *Sixteenth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2001. v. 1, p. 399–405.
- [19] BAIJU, M. R. et al. A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive. *IEEE Transactions on Power Electronics*, v. 19, n. 3.

- 
- [20] WALKER, G. R. *Modulation and Control of Multilevel Converters*. Tese (Doutorado) — University of Queensland, 1999.
- [21] NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. *IEEE Transactions on Industry Applications*, IA-17, n. 5, p. 518–523, 1981.
- [22] RODRIGUEZ, J. et al. A survey on neutral-point-clamped inverters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 7, p. 2219–2230, 2010.
- [23] BRUCKNER, T.; BERNET, S.; GULDNER, H. The active npc converter and its loss-balancing control. *IEEE Transactions on Industrial Electronics*, v. 52, n. 3, p. 855–868, 2005.
- [24] ALOLAH, A.; HULLEY, L.; SHEPHERD, W. A three-phase neutral point clamped inverter for motor control. *IEEE Transactions on Power Electronics*, p. 399–405, 1988.
- [25] MARUYAMA, T. A.; KUMANO, M. New pwm control method for a three-level inverter. In: *International Power Electronics Conference (IPEC)*. [S.l.: s.n.].
- [26] STYNSKI, S. Space vector pwm modulator reducing switching losses for three-level flying-capacitor inverters. In: *2010 IEEE International Symposium on Industrial Electronics (ISIE)*. [S.l.: s.n.]. p. 3912–3917.
- [27] KOLAR, J. W.; ERTL, H.; ZACH, F. C. Realization considerations for unidirectional three-phase pwm rectifier system with low effects on the mains. In: *6th Conference of Power Electronics and Motion Control (PEMC)*. Budapest, Hungary: [s.n.], 1990.
- [28] RONG-JIE, T.; CHEN, C.-L. A new space-vector-modulated control for a unidirectional three-phase switch-mode rectifier. *IEEE Transactions on Industrial Electronics*, v. 45, n. 2, p. 256–262, 1998.
- [29] BARBI, I.; BATISTA, F. A. B. Space vector modulation for two-level unidirectional pwm rectifiers. *IEEE Transaction on Power Electronics*, v. 25, n. 1, p. 178–187, 2010.

- [30] TU, R.-J.; CHEN, C.-L. A new space-vector-modulated control for a unidirectional three-phase switch-mode rectifier. *IEEE Transaction on Industrial Electronics*, v. 45, n. 2, p. 256–262, 1998.
- [31] COLLIER, D. A.; MARYAMA, V.; HELDWEIN, M. L. Low conduction losses pwm rectifier for high efficiency wind power micro-generation. In: *Proc. Int. Exhibition Conf. Power Electron., Intelligent motion and power quality (PCIM-Asia)*. [S.l.: s.n.], 2011.
- [32] MILLER, S. K. T.; JIAN, S. Comparative study of three-phase pwm rectifiers for wind energy conversion. In: *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2006.
- [33] HARTMANN, M.; MINIBOECK, J.; KOLAR, J. W. A three-phase delta switch rectifier for more electric aircraft applications employing a novel pwm current control concept. In: *Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2009.
- [34] H. Schimidt, C. Siedle e J. Ketterer. *DC/AC converter to convert direct electric voltage into alternating voltage or into alternating current*. 05 2006.
- [35] TEODORESCU, R.; LISERRE, M.; RODRIGUEZ, P. *Grid Converters for Photovoltaic and Wind Power Systems*. [S.l.: Willey, 2011.
- [36] ARAUJO, S. V.; ZACHARIAS, P.; MALLWITZ, R. Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems. *IEEE Transactions on Industrial Electronics*, v. 57, n. 9, p. 3118–3128, 2010.
- [37] POLISENO, M. C. et al. High efficiency transformerless pv power converters. In: *International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM)*. [S.l.: s.n.], 2012. p. 93–98.
- [38] VAZQUEZ, G. et al. Losses and cmv evaluation in transformerless grid-connected pv topologies. In: *IEEE International Sym-*



- posium on Industrial Electronics (ISIE)*. [S.l.: s.n.], 2009. p. 544–548.
- [39] OZKAN, Z.; HAVA, A. M. A survey and extension of high efficiency grid connected transformerless solar inverters with focus on leakage current characteristics. In: *Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2012. p. 3453–3460.
- [40] OZKAN, Z.; HAVA, A. M. Leakage current analysis of grid connected transformerless solar inverters with zero vector isolation. In: *IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2011. p. 2460–2466.
- [41] HELDWEIN, M. L.; MUSSA, S. A.; BARBI, I. Three-phase multilevel pwm rectifiers based on conventional bidirectional converters. *IEEE Transactions on Power Electronics*, p. 545–549, 2010.
- [42] BROECK, H. W. van der; SKUDELNY, H. C.; STANKE, G. V. Analysis and realization of a pulsewidth modulator based on voltage space vectors. *IEEE Transactions on Industry Applications*, v. 24, n. 1, p. 142–150, 1988.
- [43] BUSO, S.; MATTAVELLI, P. *Digital Control in Power Electronics*. USA: Morgan & Claypool, 2006. 151 p.
- [44] DUESTERHOEFT, W. C.; SCHULZ, M. W.; CLARKE, E. Determination of instantaneous currents and voltages by means of alpha, beta, and zero components. *Transactions of the American Institute of Electrical Engineers*, v. 70, n. 2, p. 1248–1255, 1951.
- [45] LINDEMANN, A. A new igbt with reverse blocking capability. In: *Record of the 9th European Conference on Power Electronics and Applications (EPE)*. [S.l.: s.n.], 2001.
- [46] KLUMPNER, C.; BLAABJERG, F. Using reverse-blocking igbts in power converters for adjustable-speed drives. *IEEE Transactions on Industry Applications*, p. 807–816, 2006.
- [47] FRIEDLI, T. et al. A high efficiency indirect matrix converter utilizing rb-igbts. In: *37th IEEE Power Electron. Specialists Conference (PESC)*. [S.l.: s.n.], 2006. p. 1–7.

- [48] KOMATSU, K. et al. New igbt modules for advanced neutral-point-clamped 3-level power converters. In: *International Power Electronics Conference (IPEC)*. [S.l.: s.n.], 2010. p. 523–527.
- [49] MINGHUI, Z.; KOMATSU, K. Three-phase advanced neutral-point-clamped igbt module with reverse blocking igbts. In: *7th International Power Electronics and Motion Control Conference (IPEMC)*. [S.l.: s.n.], 2012. v. 1, p. 229–232.
- [50] HEINZEL, T. et al. Three-phase advanced neutral-point-clamped igbt module. In: *15th International Power Electronics and Motion Control Conference (EPE/PEMC)*. [S.l.: s.n.], 2012.
- [51] WEITZEL, C. E. et al. Silicon carbide high-power devices. *IEEE Transactions on Electron Devices*, v. 43, n. 10, p. 1732–1741, 1996.
- [52] STEVANOVIC, L. D. et al. Recent advances in silicon carbide mosfet power devices. In: *Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2010. p. 401–407.
- [53] HITI, S.; BOROYEVICH, D. Control of front-end three-phase boost rectifier. In: *Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 1994. p. 927–933.
- [54] HITI, S.; BOROYEVICH, D.; CUADROS, C. Small-signal modeling and control of three-phase pwm converters. In: *IEEE Annual Meeting of the Industry Applications Society*. [S.l.: s.n.], 1995. p. 1143–1150.
- [55] ERICKSON, R. W.; MAKSIMOVIC, D. *Fundamentals of Power Electron.* New York, NY: Kluwer Academic/Plenum Publishers, 2001. 883 p.
- [56] SUSHAMA, M.; LAXMI, A. J. Generalized pwm algorithm for vsi fed induction motor drives based on unique zero sequence signal over the entire modulation region. In: *Annual IEEE India Conference (INDICON)*. [S.l.: s.n.], 2011. p. 1–7.
- [57] ZHOU, K.; WANG, D. Relationship between space-vector modulation and three-phase carrier-based pwm: a comprehensive

- analysis [three-phase inverters]. *IEEE Transaction on Industrial Electronics*, p. 186–196, 2002.
- [58] BLASKO, V. Analysis of a hybrid pwm based on modified space-vector and triangle-comparison methods. *IEEE Transactions on Industry Applications*, v. 33, n. 3, p. 756–764, 1997.
- [59] HAVA, A. M. *Carrier Based PWM-VSI Drives in the Overmodulation Region*. Tese (Doutorado) — University of Wisconsin, 1998.
- [60] HAVA, A. M.; KERKMAN, R. J.; LIPO, T. A. A high-performance generalized discontinuous pwm algorithm. *IEEE Transactions on Industry Applications*, v. 34, n. 5, p. 1059–1071, 1998.
- [61] KOLAR, J. W.; ERTL, H.; ZACH, F. C. Minimizing the current harmonics rms value of three-phase pwm converter systems by optimal and suboptimal transition between continuous and discontinuous modulation. In: *22nd Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 1991. p. 372–381.
- [62] KOLAR, J. W.; ERTL, H.; ZACH, F. C. Influence of the modulation method on the conduction and switching losses of a pwm converter system. *IEEE Transactions on Industry Applications*, v. 27, n. 6, p. 1063–1075, 1991.
- [63] OGASAWARA, S.; AKAGI, H.; NABAE, N. A. A novel pwm scheme of voltage source inverter based on space vector theory. In: *European Power Electronics Conference (EPE)*. [S.l.: s.n.], 1990. p. 1197–1202.
- [64] HAVA, A. M.; KERKMAN, R. J.; LIPO, T. A. Simple analytical and graphical methods for carrier-based pwm-vsi drives. *IEEE Transactions on Power Electronics*, v. 14, n. 1, p. 49–61, 1999.
- [65] SCHWEIZER, M. *System-Oriented Efficiency Optimization of Variable Speed Drives*. Tese (Doutorado) — ETH Zurich, 2012.
- [66] CALLEGARO, A. D. et al. Power semiconductor switching losses experimental characterization system. In: *Brazilian Power Electronics Conference (COBEP)*. [S.l.: s.n.], 2011. p. 1062–1068.

- [67] KOLAR, J. W. et al. Extreme efficiency power electronics. In: *7th International Conference on Integrated Power Electronics Systems (CIPS)*. [S.l.: s.n.], 2012. p. 1–22.
- [68] DROFENIK, U.; KOLAR, J. W. A general scheme for calculating switching and conduction losses of power semiconductors in numerical circuit simulations of power electronic systems. In: . Niigata, Japan: [s.n.], 2005. p. 4–8.
- [69] DONG, J.; FEI, W. Study of analytical current ripple of three-phase pwm converter. In: *Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2012. p. 1568–1575.
- [70] JIANG, D.; WANG, F. Variable switching frequency pwm for three-phase converters based on current ripple prediction. *IEEE Transactions on Power Electronics*, v. 28, n. 11, p. 4951–4961, 2013.
- [71] HELDWEIN, M. L. *EMC Filtering of Three-Phase PWM Converters*. Tese (Doutorado) — ETH Zurich, 2008.
- [72] LISERRE, M.; BLAABJERG, F.; HANSEN, S. Design and control of an lcl-filter-based three-phase active rectifier. *IEEE Transactions on Industry Applications*, v. 41, n. 5, p. 1281–1291, 2005.
- [73] MUHLETHALER, J. et al. Optimal design of lcl harmonic filters for three-phase pfc rectifiers. In: *37th Annual Conference on IEEE Industrial Electronics Society (IECON)*. [S.l.: s.n.], 2011. p. 1503–1510.
- [74] GUOHONG, Z. et al. Design and control of lcl-filter with active damping for active power filter. In: *IEEE International Symposium on Industrial Electronics (ISIE)*. [S.l.: s.n.], 2010. p. 2557–2562.
- [75] CHAO, L. et al. Design and implement of an active damping lcl-filter for three-level voltage source pwm rectifier. In: *International Conference on Electrical Machines and Systems (ICEMS)*. [S.l.: s.n.], 2011. p. 1–5.

- [76] ZMOOD, D.; HOLMES, D.; BODE, G. Frequency-domain analysis of three-phase linear current regulators. *IEEE Transactions on Industry Applications*, v. 37, n. 2, p. 601–610, 2001.
- [77] FUKUDA, S.; YODA, T. A novel current-tracking method for active filters based on a sinusoidal internal model for pwm invertors. *IEEE Transactions on Industry Applications*, v. 37, n. 3, p. 888–895, 2001.
- [78] SATO, Y. et al. A new control strategy for voltage-type pwm rectifiers to realize zero steady-state control error in input current. *IEEE Transactions on Industry Applications*, v. 34, n. 3, p. 480–486, 1998.
- [79] TEODORESCU, R. et al. Proportional-resonant controllers and filters for grid-connected voltage-source converters. *IEE Proceedings of Electric Power Applications*, v. 153, n. 5, p. 750–762, 2006.
- [80] ZMOOD, D.; HOLMES, D. Stationary frame current regulation of PWM inverters with zero steady-state error. *IEEE Transactions on Power Electronics*, v. 18, n. 3, p. 814–822, 2003.
- [81] SYPE, V. D. et al. Small-signal laplace-domain analysis of uniformly-sampled pulse-width modulators. In: *35th Annual IEEE Power Electronics Specialists Conference (PESC)*. [S.l.: s.n.], 2004. v. 6, p. 4292–4298.
- [82] RICHTER, S.; DONCKER, R. D. Digital proportional-resonant (pr) control with anti-windup applied to a voltage-source inverter. In: *14th European Conference on Power Electronics and Applications (EPE)*. [S.l.: s.n.], 2011. p. 1–10.
- [83] Site da Yokogawa. out 2013. <http://tmi.yokogawa.com>.
- [84] LANGE, A. B. *Retificador PFC Monofásico PWM Bridgless Três-Níveis de Alto Desempenho*. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Florianópolis, 2012.
- [85] VENKATACHALAM, K. et al. Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only steinmetz parameters. In: *IEEE Workshop on Computers in Power Electronics*. [S.l.: s.n.], 2002. p. 36–41.

- [86] HELDWEIN, M. L.; DALESSANDRO, L.; KOLAR, J. W. The three-phase common-mode inductor: Modeling and design issues. *IEEE Transactions on Industrial Electronics*, p. 3264–3274, 2011.

## APÊNDICE A – ALGORÍTMO PARA CÁLCULO DE ESFORÇOS DO $\Delta$ -VSI

### A.1 Introdução

A definição do caminho das correntes em conversores que apresentam interruptores paralelos para a circulação das correntes, na mesma etapa de operação, é um processo difícil. O percurso da corrente depende, não apenas do estado de condução dos semicondutores, mas também de suas características de condução. O grau de complexidade desta tarefa passa a ser maior quando as características de condução dos semicondutores são não lineares, como são os casos de IGBTs, diodos e RB-IGBTs.

Neste apêndice, será apresentada uma metodologia para a determinação da divisão de corrente nos componentes, dentro de um período de comutação, e os resultados são utilizados para realizar os cálculos de valor médio, valor eficaz e perdas por condução nos interruptores do  $\Delta$ -VSI. Os esforços também foram determinados para um 2L-VSI operando com IGBTs, de modo a realizar uma comparação com o  $\Delta$ -VSI.

### A.2 Modelo Simplificado dos Interruptores

Os semicondutores escolhidos para validar a metodologia de cálculo dos esforços de corrente nesta seção são mostrados na Tabela A.1. IGBTs foram utilizados para a implementação dos interruptores em estrela e RB-IGBTs para a implementação dos interruptores em delta.

Para a obtenção dos parâmetros dos circuitos simplificados, dois

Tabela A.1: Interruptores utilizados para no  $\Delta$ -VSI e no VSI para realizar o cálculo dos esforços nos semicondutores.

	Interruptores em estrela		Interruptores Delta
$\Delta$ -VSI	IGBT	DIODO	RB-IGBT
	IKW25N120H3	IKW25N120H3	IXRH40N120
VSI	IGBT	DIODO	–
	Qualquer	Qualquer	–

pontos foram escolhidos nas curvas de *tensão de condução vs. corrente dos semicondutores* para as maiores temperaturas de junção presentes nos *datasheets*. Um ponto é localizado no eixo horizontal das curvas de condução dos semicondutores e representa a tensão de condução. O outro ponto é retirado das curvas características. Os pontos escolhidos para traçar as curvas são listados na Tabela A.2. A partir dos pontos da Tabela A.2 é possível definir as funções lineares por partes que representam os semicondutores para as condições especificadas.

Tabela A.2: Pontos escolhidos para obter as funções lineares por partes dos circuitos equivalentes do  $\Delta$ -VSI.

	IGBT	RB-IGBT	Diodo	MOSFET
Pt.1	(1; 0)	(1; 0)	(1,125; 0)	(0; 0)
Pt.2	(2,15; 19,19)	(1,95; 14,38)	(2,26; 19,03)	(2,2; 20)

$$i_{c,Igbt}(v_{ce,Igbt}) = \begin{cases} 0 & \text{se } v_{ce,Igbt} \leq V_{Igbt} \\ \frac{v_{ce,Igbt} - V_{Igbt}}{R_{Igbt}} & \text{se } v_{ce,Igbt} > V_{Igbt} \end{cases} \quad (\text{A.1})$$

$$= \begin{cases} 0 & \text{se } v_{ce,Igbt} \leq 1 \\ \frac{v_{ce,Igbt} - 1}{0,06} & \text{se } v_{ce,Igbt} > 1 \end{cases} ,$$

$$i_{c,RB}(v_{ce,RB}) = \begin{cases} 0 & \text{se } v_{ce,RB} \leq 1 \\ \frac{v_{ce,RB} - 1}{0,066} & \text{se } v_{ce,RB} > 1 \end{cases} , \quad (\text{A.2})$$

$$i_{c,D}(v_{ce,D}) = \begin{cases} 0 & \text{se } v_{ce,D} \leq 1,125 \\ \frac{v_{ce,D} - 1,125}{0,06} & \text{se } v_{ce,D} > 1,125 \end{cases} , \quad (\text{A.3})$$

$$i_{c,M}(v_{ce,M}) = \frac{v_{ds}}{R_M} = \frac{v_{ds}}{0,110} \quad (\text{A.4})$$

As curvas simplificadas sobrepostas às curvas interpoladas dos *datasheets* são mostradas na Figura A.1.



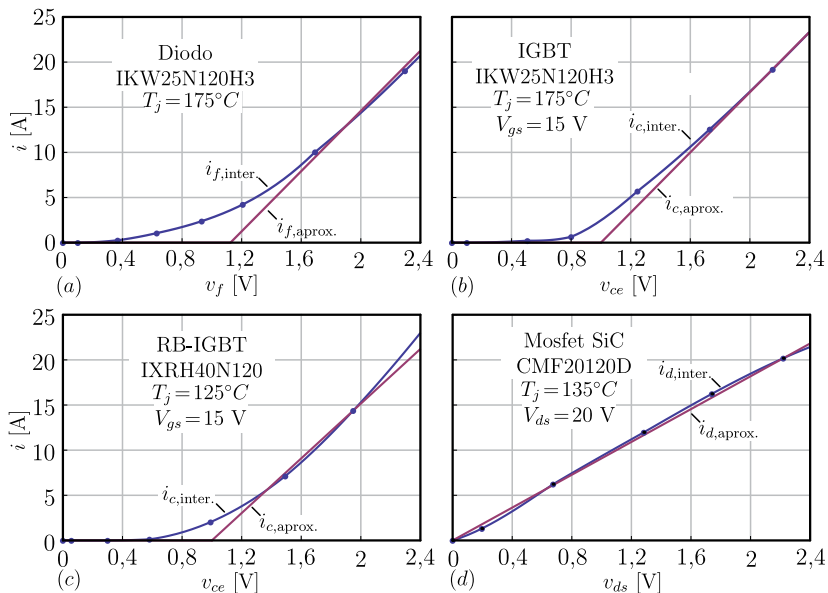


Figura A.1: Curvas características dos semicondutores analisados: (a) Diodo, (b) IGBT, (c) RB-IGBT, (d) MOSFET-SiC.

### A.3 Determinação dos Parâmetros dos Circuitos Equivalentes

O ângulo  $\delta$  de deslocamento entre tensão e corrente define a amplitude e o sentido que as correntes de fase terão em cada sextante que, por sua vez, definem os valores das fontes de tensão e das resistências dos circuitos equivalentes da Figura 5.2. Os valores dos parâmetros podem mudar dentro de um sextante dependendo do sentido e da amplitude das correntes de fase. Os valores definidos são mostrados na Tabela A.3 para o  $\vec{V}_1$ . Para a determinação do sinal da tensão de condução dos circuitos equivalentes, considera-se que:

- as correntes seguirão o mesmo sentido que seguiriam para o caso em que os semicondutores são modelados apenas por uma resistência;
- o sinal da tensão deve ser escolhido de tal modo que a potência nos

semicondutores seja positiva para a condição descrita no primeiro item.

Tabela A.3: Parâmetros dos circuitos equivalentes da Figura 5.2 para diferentes condições de corrente quando  $\vec{V}_{1,RCL}$  é implementado.

	Correntes			Parâmetros							
	$i_a$	$i_b$	$i_c$	$V_{Sap}$	$R_{Sap}$	$V_{Sbp}$	$R_{Sbp}$	$V_{Scn}$	$R_{Scn}$	$V_{Sbc1}$	$R_{Sbc1}$
Sentido	+	-	+	$V_{IGBT}$	$R_{IGBT}$	$-V_D$	$R_D$	*	*	$V_{RB}$	$R_{RB}$
Amplitude	$ i_a  >  i_c $			-/-	-/-	-/-	-/-	$-V_D$	$R_D$	-/-	-/-
Amplitude	$ i_a  \leq  i_c $			-/-	-/-	-/-	-/-	$V_{IGBT}$	$R_{IGBT}$	-/-	-/-
Sentido	+	-	-	$V_{IGBT}$	$R_{IGBT}$	$-V_D$	$R_D$	$-V_D$	$R_D$	*	*
Amplitude	$ i_b  >  i_c $			-/-	-/-	-/-	-/-	-/-	-/-	$V_{RB}$	$R_{RB}$
Amplitude	$ i_b  \leq  i_c $			-/-	-/-	-/-	-/-	-/-	-/-	$-V_{RB}$	$R_{RB}$
Sentido	+	+	-	$V_{IGBT}$	$R_{IGBT}$	*	*	$-V_D$	$R_D$	$-V_{RB}$	$R_{RB}$
Amplitude	$ i_a  >  i_b $			-/-	-/-	$-V_D$	$R_D$	-/-	-/-	-/-	-/-
Amplitude	$ i_a  \leq  i_c $			-/-	-/-	$V_{IGBT}$	$R_{IGBT}$	-/-	-/-	-/-	-/-
Sentido	-	+	-	$-V_D$	$R_D$	$V_{IGBT}$	$R_{IGBT}$	*	*	$-V_{RB}$	$R_{RB}$
Amplitude	$ i_c  >  i_a $			-/-	-/-	-/-	-/-	$-V_D$	$R_D$	-/-	-/-
Amplitude	$ i_c  \leq  i_a $			-/-	-/-	-/-	-/-	$V_{IGBT}$	$R_{IGBT}$	-/-	-/-
Sentido	-	+	+	$-V_D$	$R_D$	$V_{IGBT}$	$R_{IGBT}$	$V_{IGBT}$	$R_{IGBT}$	*	*
Amplitude	$ i_c  >  i_b $			-/-	-/-	-/-	-/-	-/-	-/-	$V_{RB}$	$R_{RB}$
Amplitude	$ i_c  \leq  i_b $			-/-	-/-	-/-	-/-	-/-	-/-	$-V_{RB}$	$R_{RB}$
Sentido	-	-	+	$-V_D$	$R_D$	*	*	$V_{IGBT}$	$R_{IGBT}$	$V_{RB}$	$R_{RB}$
Amplitude	$ i_b  >  i_a $			-/-	-/-	$-V_D$	$R_D$	-/-	-/-	-/-	-/-
Amplitude	$ i_b  \leq  i_a $			-/-	-/-	$V_{IGBT}$	$R_{IGBT}$	-/-	-/-	-/-	-/-

Os parâmetros foram definidos para os demais vetores e podem ser encontrados realizando as equivalências contidas na Tabela A.4 Para o vetor nulo com RCMV os parâmetros são definidos seguindo a Tabela A.5.

Tabela A.4: Relação entre as correntes e as tensões de condução para os outros vetores dos circuitos equivalentes da Figura 5.2.

Vetor	Componente			Correntes		
$V_1$	$S_{ap}$	$S_{bp}$	$S_{bc}$	$i_a$	$i_b$	$i_c$
$V_2$	$S_{cn}$	$S_{bp}$	$S_{ab}$	$i_c$	$i_b$	$i_a$
$V_4$	$S_{an}$	$S_{bp}$	$S_{bc}$	$i_a$	$i_b$	$i_c$
$V_6$	$S_{bn}$	$S_{ap}$	$S_{ca}$	$i_b$	$i_a$	$i_c$

Tabela A.5: Parâmetros dos circuitos equivalentes da Figura 5.2 para diferentes condições de corrente quando  $\vec{V}_{0,RCMV}$  é implementado.

	Correntes			Parâmetros		
	$i_a$	$i_b$	$i_c$	$V_{Sab}$	$R_{Sbc}$	$V_{Sca}$
Sentido	+	-	+	$V_{RB}$	$V_{RB}$	*
Amplitude	$ i_a  >  i_c $			-/-	-/-	$V_{RB}$
Amplitude	$ i_a  \leq  i_c $			-/-	-/-	$-V_{RB}$
Sentido	+	-	-	$V_{RB}$	*	$-V_{RB}$
Amplitude	$ i_b  >  i_c $			-/-	$-V_{RB}$	-/-
Amplitude	$ i_b  \leq  i_c $			-/-	$V_{RB}$	-/-
Sentido	+	+	-	*	$-V_{RB}$	$-V_{RB}$
Amplitude	$ i_a  >  i_b $			$V_{RB}$	-/-	-/-
Amplitude	$ i_a  \leq  i_c $			$-V_{RB}$	-/-	-/-
Sentido	-	+	-	$-V_{RB}$	$-V_{RB}$	*
Amplitude	$ i_c  >  i_a $			-/-	-/-	$V_{RB}$
Amplitude	$ i_c  \leq  i_a $			-/-	-/-	$-V_{RB}$
Sentido	-	+	+	$-V_{RB}$	*	$V_{RB}$
Amplitude	$ i_c  >  i_b $			-/-	$V_{RB}$	-/-
Amplitude	$ i_c  \leq  i_b $			-/-	$-V_{RB}$	-/-
Sentido	-	-	+	*	$V_{RB}$	$V_{RB}$
Amplitude	$ i_b  >  i_a $			$-V_{RB}$	-/-	-/-
Amplitude	$ i_b  \leq  i_a $			$V_{RB}$	-/-	-/-

#### A.4 Definição das Envoltórias de Corrente

Uma vez definidos o valor das tensões e das resistências de condução, as tensões  $V'_1$  e  $V'_2$  de cada circuito equivalente são calculadas para todo o período da componente fundamental da corrente. Essas tensões são utilizadas para determinar a divisão de corrente entre os semicondutores em paralelo durante a aplicação dos vetores. As soluções para  $V'_1$  e  $V'_2$  para o vetor  $\vec{V}_{1,RCL}$  são, respectivamente,

$$V'_1 = -\frac{i_c R_{Sbn} R_{Scn} + i_b R_{Sbn} (R_{Scn} + R_{Sbc})}{R_{Sbn} + R_{Scn} + R_{Sbc}} + \frac{V_{Sbn} (R_{Scn} + R_{Sbc}) + (V_{Scn} - V_{Sbc}) R_{Sbn}}{R_{Sbn} + R_{Scn} + R_{Sbc}} \quad (\text{A.5})$$

e

$$V'_2 = -\frac{i_b R_{Sbn} R_{Scn} + i_c R_{Scn} (R_{Sbn} + R_{Sbc})}{R_{Sbn} + R_{Scn} + R_{Sbc}} + \frac{V_{Scn} (R_{Scn} + R_{Sbc}) + (V_{Sbn} + V_{Sbc}) R_{Scn}}{R_{Sbn} + R_{Scn} + R_{Sbc}}. \quad (\text{A.6})$$

A solução de  $V'_{12}$  para o vetor nulo  $\vec{V}_{0,RCMV}$  é dada por

$$V'_{12} = \frac{i_a R_{Sab} R_{Sca} - i_b R_{Sab} R_{Sbc}}{R_{Sab} + R_{Sbc} + R_{Sca}} + \frac{(R_{Sbc} + R_{Sca}) V_{Sab} + R_{Sab} (V_{Sbc} - V_{Sca})}{R_{Sab} + R_{Sbc} + R_{Sca}}. \quad (\text{A.7})$$

As soluções para  $V'_1$ ,  $V'_2$  e  $V'_3$  para o vetor nulo  $\vec{V}_{0,RCL}$  são respectivamente

$$V'_1 = \frac{-R_{Sab} (i_b R_{Sbc} R_{Sbp} - R_{Sbp} V_{Sbc} + R_{Sbc} V_{Sbp}) + R_{Sbc} R_{Sbp} V_{Sab}}{R_{Sbc} R_{Sbp} + R_{Sab} (R_{Sbc} + R_{Sbp})}, \quad (\text{A.8})$$

$$V'_2 = \frac{-R_{Sbc} (i_c R_{Sca} R_{Scp} + R_{Scp} V_{Sca} + R_{Sca} V_{Scp}) - R_{Sca} R_{Scp} V_{Sbc}}{R_{Sca} R_{Scp} + R_{Sbc} (R_{Sca} + R_{Scp})}, \quad (\text{A.9})$$

e

$$V_3' = \frac{-R_{Sca}(i_a R_{Sab} R_{Sap} + R_{Sap} V_{Sab} + R_{Sab} V_{Sap}) + R_{Sab} R_{Sap} V_{Sca}}{R_{Sap} R_{Sca} + R_{Sab}(R_{Sap} + R_{Sca})}. \quad (\text{A.10})$$

Após o cálculo das tensões, as envoltórias de corrente podem ser determinadas seguindo algumas considerações:

- Em situações em que a corrente encontra uma bifurcação e, pelo menos uma das potências dos elementos do circuito é negativa, ela seguirá o caminho com menor fonte de tensão até que todas as potências nos elementos dos circuitos equivalentes passem a ser positivas. Neste caso não há divisão de correntes nos dispositivos em paralelo;
- Quando a potência em todos os elementos do circuito equivalente passa a ser positiva, as envoltórias de corrente são determinadas pelas equações dos nós. Neste caso, há uma divisão de corrente entre semicondutores em paralelo.

Seguindo as regras definidas, chega-se nas funções utilizadas para o cálculo das envoltórias de corrente em cada uma das condições de corrente de cada vetor. Considerou-se que o sentido positivo para as correntes é o contrário ao apresentado pela Figura 5.2. Durante a aplicação de  $V_{1,RCL}$ , só há circulação da corrente  $i_a$  pelo IGBT quando  $i_a \geq 0$ , caso contrário ela circula pelo diodo

$$i_{Sap,V1}(\delta) = \begin{cases} i_a(\delta) & \text{se } i_a(\delta) \geq 0, \\ 0 & \text{se } i_a(\delta) < 0. \end{cases} \quad (\text{A.11})$$

Para simplificação da notação foi omitida a variável  $\omega t$  das correntes de fase. Para o interruptor  $S_{bc1}$  a corrente depende do sentido das correntes e das tensões  $V_1$  e  $V_2$  calculadas conforme mostra os itens a seguir:

- $i_a \geq 0, i_b < 0, i_c > 0$

$$i_{Sbc1,V1}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.12})$$

- $i_a > 0, i_b < 0, i_c \leq 0$

$$i_{Sbc1,V1}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.13})$$

- $i_a > 0, i_b \geq 0, i_c < 0$

$$i_{Sbc1,V1}(\delta) = 0 \quad (\text{A.14})$$

- $i_a \leq 0, i_b > 0, i_c < 0$

$$i_{Sbc1,V1}(\delta) = 0 \quad (\text{A.15})$$

- $i_a < 0, i_b > 0, i_c \geq 0$

$$i_{Sbc1,V1}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.16})$$

- $i_a < 0, i_b < 0, i_c \geq 0$

$$i_{Sbc1,V1}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.17})$$

Durante a aplicação do  $\vec{V}_2$ , só há circulação de corrente pelo IGBT quando a tensão  $V_2'$  é negativa, caso contrário, a corrente circula pelo diodo. As equações que definem as envoltórias de corrente para o interruptor  $S_{ap}$  para o vetor  $\vec{V}_{2,RCL}$  são:

- $i_a \geq 0, i_b < 0, i_c > 0$

$$i_{Sap,V2}(\delta) = \begin{cases} 0 & \text{se } 0 \leq -V_2 \leq V_{Sap} \\ & \text{ou } V_{Sap} < 0 \\ \frac{-V_2 - V_{Sap}}{R_{Sap}} & \text{se } -V_2 > V_{Sap} > 0 \end{cases} \quad (\text{A.18})$$

- $i_a > 0, i_b < 0, i_c \leq 0$

$$i_{Sap,V2}(\delta) = \begin{cases} -i_c(\delta) & \text{se } -V_2 \leq V_{Sap} \\ \frac{-V_2 - V_{Sap}}{R_{Sap}} & \text{se } -V_2 > V_{Sap} \end{cases} \quad (\text{A.19})$$

- $i_a > 0, i_b \geq 0, i_c < 0$

$$i_{Sap,V2}(\delta) = \begin{cases} i_a(\delta) & \text{se } -V_2 \leq V_{Sap} \\ \frac{-V_2 - V_{Sap}}{R_{Sap}} & \text{se } -V_2 > V_{Sap} \end{cases} \quad (\text{A.20})$$

- $i_a \leq 0, i_b > 0, i_c < 0$

$$i_{Sap,V2}(\delta) = \begin{cases} 0 & \text{se } 0 \leq -V_2 \leq V_{Sap} \\ & \text{ou } V_{Sap} < 0 \\ \frac{-V_2 - V_{Sap}}{R_{Sap}} & \text{se } -V_2 > V_{Sap} > 0 \end{cases} \quad (\text{A.21})$$

- $i_a < 0, i_b > 0, i_c \geq 0$

$$i_{Sap,V2}(\delta) = 0 \quad (\text{A.22})$$

- $i_a < 0, i_b < 0, i_c \geq 0$

$$i_{Sap,V2}(\delta) = 0 \quad (\text{A.23})$$

Aplicando as mesmas regras para o vetor nulo  $\vec{V}_{0,RCMV}$  são obtidas as seguintes expressões para a corrente no interruptor  $S_{bc1}$ :

- $i_a \geq 0, i_b < 0, i_c > 0$

$$i_{Sbc1,V0}(\delta) = \begin{cases} i_c(\delta) & \text{se } V_1 - V_2 < V_{Sbc} \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} \end{cases} \quad (\text{A.24})$$

- $i_a > 0, i_b < 0, i_c \leq 0$

$$i_{Sbc1,V0}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.25})$$

- $i_a > 0, i_b \geq 0, i_c < 0$

$$i_{Sbc1,V0}(\delta) = 0 \quad (\text{A.26})$$

- $i_a \leq 0, i_b > 0, i_c < 0$

$$i_{Sbc1,V0}(\delta) = 0 \quad (\text{A.27})$$

- $i_a < 0, i_b > 0, i_c \geq 0$

$$i_{Sbc1,V0}(\delta) = \begin{cases} 0 & \text{se } 0 < V_1 - V_2 < V_{Sbc} \\ & \text{ou } V_{Sbc} < 0 \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} > 0 \end{cases} \quad (\text{A.28})$$

- $i_a < 0, i_b < 0, i_c \geq 0$

$$i_{Sbc1,V0}(\delta) = \begin{cases} -i_b(\delta) & \text{se } V_1 - V_2 < V_{Sbc} \\ \frac{V_1 - (V_{Sbc} - V_2)}{R_{Sbc}} & \text{se } V_1 - V_2 > V_{Sbc} \end{cases} \quad (\text{A.29})$$

O procedimento resumido para o cálculo das envoltórias de corrente é mostrado na Figura A.2. As envoltórias de corrente calculadas pelo algoritmo foram ilustradas juntamente com as correntes simuladas na Figura A.3 para  $\delta = \pi$ . Observa-se que os valores calculados definem com precisão as correntes simuladas. Os valores médios e eficazes nos interruptores foram calculados, utilizando as correntes resultantes da metodologia proposta, e simulados para um ponto de operação. O Resultado pode ser visto na Figura A.4, onde as marcações nos gráficos correspondem aos valores simulados. O resultado mostra que os valores médios e eficazes obtidos analiticamente para as correntes nos interruptores correspondem precisamente aos valores simulados.



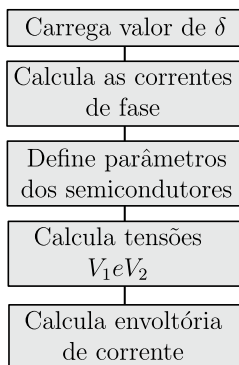


Figura A.2: Procedimento para cálculo das envoltórias de corrente.

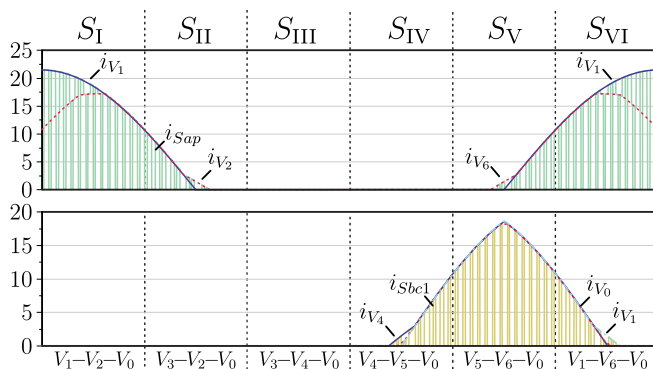


Figura A.3: Envoltórias de corrente nos interruptores do  $\Delta$ -VSI.

Os valores médios e eficazes das correntes nos diodos do  $\Delta$ -VSI são obtidos de forma análoga aos valores obtidos para os interruptores controlados em estrela. Para o  $\Delta$ -VSI, operando com as modulações com RCMV, os esforços de corrente e, conseqüentemente, as perdas por condução são iguais para todas as estratégias de modulação contínuas e descontínuas apresentadas neste trabalho.

Já o 2L-VSI apresenta pequenas diferenças nos esforços de corrente e perdas por condução dependendo do ângulo de fator de potência  $\delta$  que se deseja operar. A Figura A.5(a) mostra o valor médio das correntes nos semicondutores do VSI variando o ângulo do fator de po-

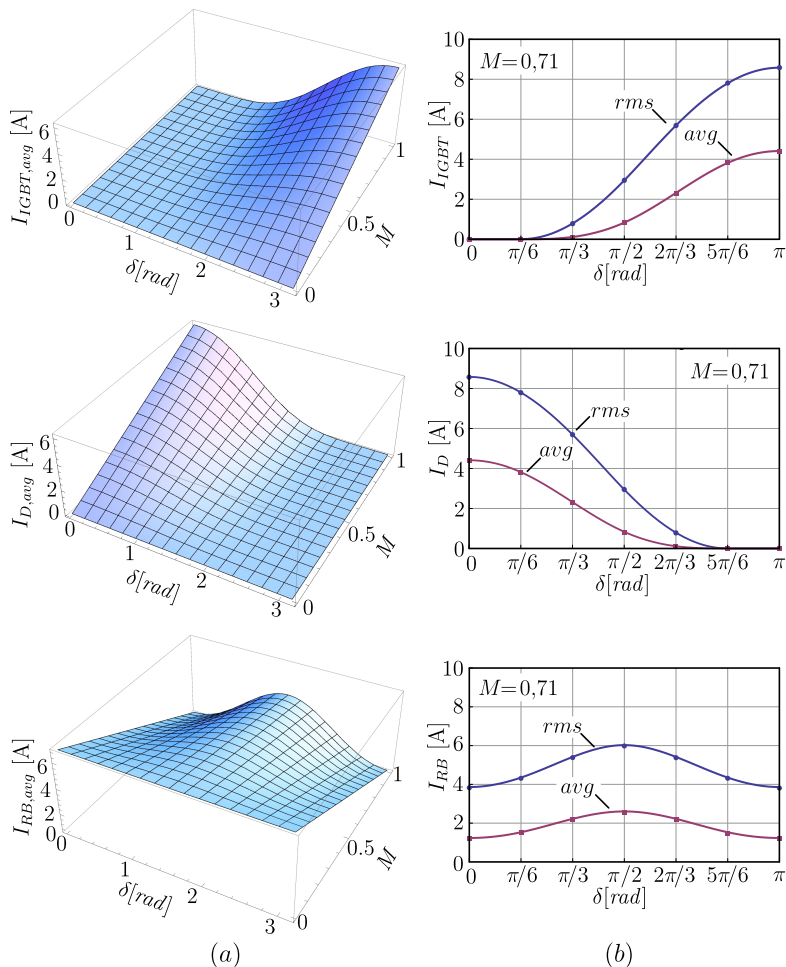


Figura A.4: Valores médios e eficazes da corrente nos interruptores do  $\Delta$ -VSI empregando as modulações com RCMV: (a) valor médio das correntes nos semicondutores variando  $M$  e  $\delta$ ; (b) valores médio e eficaz das correntes nos interruptores variando  $\delta$  com  $M=0,71$ . O conversor opera com  $I_{pk} = 21,5$  A.

tência e o índice de modulação. A Figura A.5(b) mostra o valor das correntes médias e eficazes nos semicondutores do VSI para um índice de modulação  $M = 0,71$ . Os pontos nos gráficos indicam os valores

obtidos com as simulações, comprovando a análise realizada. É possível perceber pequenas diferenças em torno dos esforços de corrente da SVPWM para as modulações descontínuas devido à diferença do sinal de eixo zero injetado nas funções de modulação.

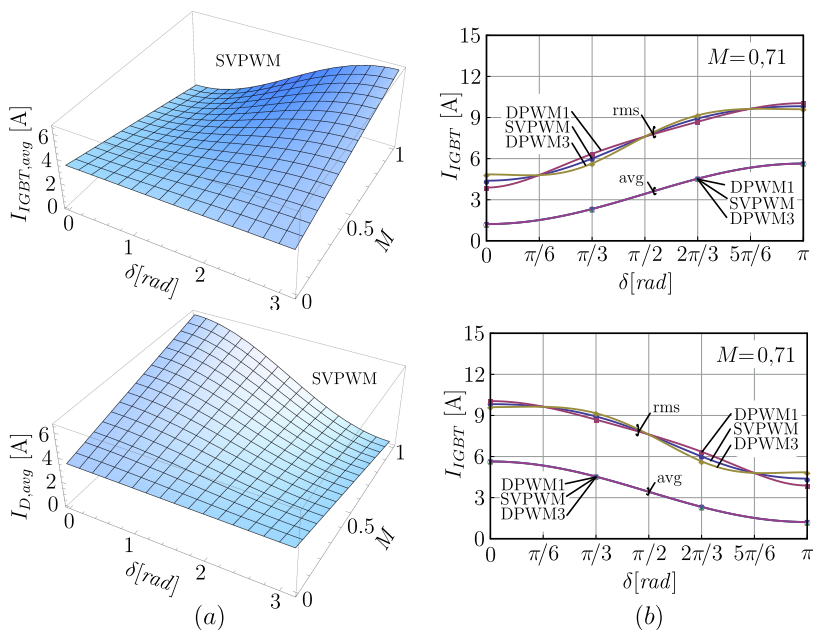


Figura A.5: Valores de corrente média e eficaz nos interruptores do 2L-VSI empregando as estratégias de modulação DPWM1, SVPWM e DPWM3: (a) valor médio de corrente nos semicondutores variando  $M$  e  $\delta$ ; (b) valores médios e eficazes nos interruptores variando  $\delta$  com  $M = 0,71$ . O conversor opera com  $I_{pk} = 21,5$  A.



## APÊNDICE B – PROJETO FÍSICO DOS INDUTORES DO FILTRO LCL

### B.1 Introdução

O projeto físico do filtro LCL é uma etapa importante quando se deseja projetar um conversor que, além de atender às normas de emissões eletromagnéticas, devem também apresentar volume e perdas reduzidos.

A metodologia seguida é baseada no trabalho desenvolvido em [84]. O projeto realizado busca a minimização do volume de material magnético e leva em conta as características de diferentes tipos de núcleos. Os valores de indutância dos indutores do lado do conversor e do lado da rede foram calculados no Capítulo 6. As especificações utilizadas no projeto físico dos indutores são mostrados na Tabela B.1.

Tabela B.1: Tabela contendo os parâmetros utilizados para realizar o projeto físico dos indutores do filtro LCL.

Parâmetro	Valor
Indutância mínima ( $L_{c,min}$ )	460 $\mu\text{H}$
Corrente de pico ( $I_{pk}$ )	21,5 A
Temperatura ambiente ( $T_{amb}$ )	45 $^{\circ}\text{C}$
Temperatura máxima de operação ( $T_{oper}$ )	120 $^{\circ}\text{C}$
Fator de utilização máximo ( $K_{u,max}$ )	0,4

A seguir, será feita uma descrição geral do algoritmo desenvolvido. Para maiores detalhes sobre as expressões e a metodologia, consultar [84].

### B.2 Procedimento de Projeto

O algoritmo resumido é mostrado em forma de fluxograma na Figura B.1 O procedimento é iniciado com a obtenção de dados de simulação de um período da componente fundamental da corrente no-

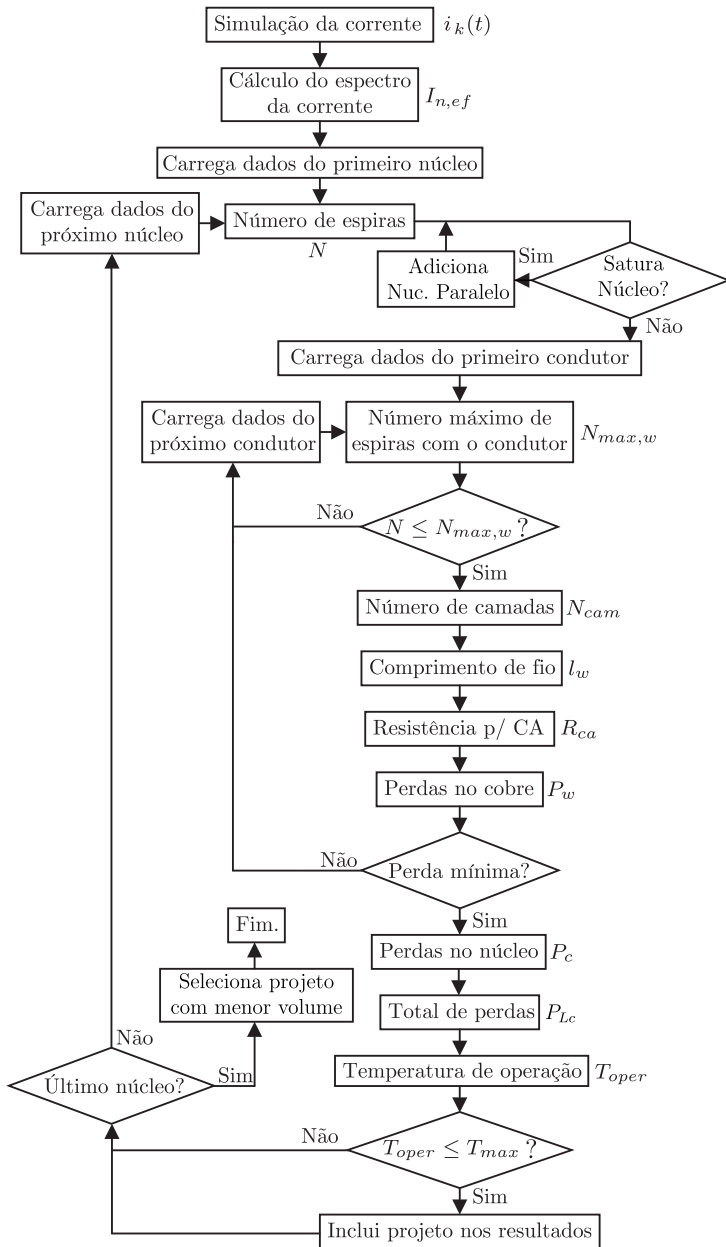


Figura B.1: Fluxograma utilizado para o cálculo do indutor do lado do conversor.

minal que atravessa o indutor a ser projetado. O espectro da corrente é calculado para ser utilizado adiante no cálculo de perdas.

### B.2.1 Determinação do Número de Espiras e do Número de Núcleos em Paralelo

Como citado anteriormente, o projeto foi realizado considerando núcleos de materiais magnéticos e de empresas diferentes. Os núcleos avaliados são mostrados na Tabela B.2.

Tabela B.2: Núcleos considerados para realizar o projeto dos indutores do filtro LCL.

Núcleo Utilizado	Empresa	Material
APH33P60	Amosense	Pó de ferro
APH36P60	Amosense	Pó de ferro
APH40P60	Amosense	Pó de ferro
APH46P60	Amosense	Pó de ferro
0078192A7	Magnetics	X-Flux
0078439A7	Magnetics	X-Flux
C055195A2	Magnetics	MPP

O algoritmo da Figura B.1 é testado para cada um dos núcleos e, ao final, é escolhido o projeto que atende as especificações com o menor volume de material magnético.

O primeiro passo consiste em determinar a quantidade de espiras necessárias para se conseguir a indutância especificada sem saturar o núcleo. Considerou-se que o número de espiras deve ser tal que a densidade de fluxo no pico da corrente no indutor seja 80% da densidade de fluxo máxima para o material, ou seja

$$N_{max,B} = \frac{0,8B_{sat} \cdot l_c}{\mu_0 \cdot \mu_i \cdot I_{pk}}, \quad (\text{B.1})$$

onde  $B_{sat}$  é a densidade de fluxo de saturação do núcleo,  $l_c$  é o comprimento do caminho magnético em metros,  $\mu_0$  é a permeabilidade absoluta do vácuo ( $4\pi \cdot 10^{-7}$  H/m) e  $\mu_i$  é a permeabilidade inicial do material.

O valor do número de espiras é variado de 1 até  $N_{max,B}$  até que se obtenha a indutância de projeto calculada por

$$L_{ob}(N) = A_L \cdot \mu_{pu}(H_{int}, f_{int}) \cdot N^2, \quad (B.2)$$

onde  $A_L$  corresponde ao fator de indutância (nH/espira<sup>2</sup>),  $N$  ao número de espiras e  $\mu_{pu}$  à permeabilidade do material normalizada em relação à permeabilidade inicial  $\mu_i$ . Esta permeabilidade é calculada para o ponto de interesse, ou seja,  $H_{int} = H_{pk}$  e  $f_{int} = f_s$ .

A permeabilidade normalizada ( $\mu_{pu}$ ), que define o valor da indutância, depende da intensidade de campo bem como da frequência do fluxo que circula no núcleo conforme

$$\mu_{pu}(H_{int}, f_{int}) = \mu_{pu,H}(H_{pk}) \cdot \mu_{pu,f}(f_s). \quad (B.3)$$

Em (B.3),  $\mu_{pu,H}$  corresponde à permeabilidade normalizada em função da intensidade do campo aplicado, e  $\mu_{pu,f}$  corresponde à permeabilidade normalizada em função da frequência.

Os valores das duas permeabilidades podem ser encontrados nas folhas de dados dos elementos magnéticos. A permeabilidade  $\mu_{pu,f}$  foi considerada unitária por se estar trabalhando com frequências relativamente baixas. A Figura B.2 mostra  $\mu_{pu,H}$  variando com a intensidade de campo para os materiais dos núcleos do banco de dados do algoritmo.

Quando não é possível possível se atingir a indutância especi-

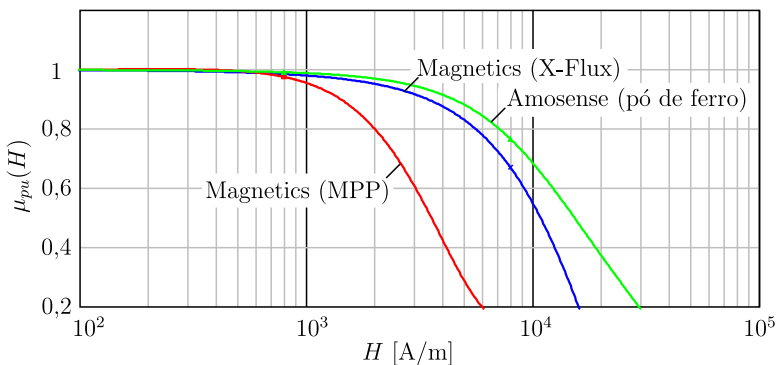


Figura B.2: Permeabilidade normalizada em relação à intensidade de campo para os materiais dos núcleos avaliados.



ficada com apenas um núcleo, um outro é adicionado e os cálculos refeitos. Esse procedimento foi proposto para que se obter um projeto válido em termos de indutância com cada um dos núcleos.

### B.2.2 Escolha do Condutor

A escolha do condutor foi feita de modo a minimizar as perdas no cobre e, conseqüentemente, a elevação de temperatura. Os condutores AWG, variando da numeração 11 a 40, foram testados a começar com a numeração maior. As perdas no cobre devido às correntes de baixa e de alta frequência foram calculadas para cada bitola de fio, e foi escolhida a numeração que dissipava menor potência e que era fisicamente possível de se implementar.

A quantidade máxima de espiras que é fisicamente possível de se enrolar em um núcleo toroidal, respeitando um fator de utilização especificado, foi estimada pela expressão

$$N_{max,w} = K_{u,max} \cdot \frac{ID^2}{d_{iso}^2}, \quad (B.4)$$

onde  $ID$  corresponde ao diâmetro interno do núcleo (m) e  $d_{iso}$  é o diâmetro do condutor com isolamento (m). A quantidade de espiras que podem ser acomodadas por camada é calculada por

$$N_{max,cam}^n = \pi \left[ \frac{ID}{d_i} - (2n - 1) \right], N_{cam} \geq 1, \quad (B.5)$$

onde  $n$  é o número da camada. A quantidade de camadas de condutores é definida pela relação

$$N_{cam} = \frac{N}{\sum_{n=1}^{n=nec} N_{max,cam}^n}, \quad (B.6)$$

onde  $nec$  é a quantidade de camadas inteiras necessárias para acomodar todos as espiras do indutor. O valor de  $N_{cam}$  não, necessariamente, é um número inteiro. Este valor é importante para determinar as perdas nos condutores principalmente devido às correntes de alta frequência.

### B.2.3 Perdas nos Condutores

Para se calcular as perdas nos condutores de cobre do indutor, é necessário determinar o valor das resistências para as correntes contínua e alternada. O valor da resistência para a corrente contínua pode ser calculado por

$$R_{cc} = \frac{4l_w \cdot \rho_T}{\pi \cdot d_b^2}, \quad (\text{B.7})$$

onde  $l_w$  é o comprimento total calculado para o condutor [m],  $d_b$  é o diâmetro de cobre do condutor e  $\rho_T$  é a resistividade do cobre na temperatura máxima de operação ( $T_{max}$ ) estipulada para o projeto

$$\rho_T = 17,8 \cdot 10^{-9} \cdot [1 + 0,0039 \cdot (T_{max} - 20)] [\Omega \cdot m]. \quad (\text{B.8})$$

A resistência para as correntes CA são dependentes da frequência conforme mostrado em

$$R_{ca}(f) = R_{cc} \cdot F_r(f). \quad (\text{B.9})$$

Considerando-se a influência dos efeitos pelicular e de proximidade em um enrolamento multi-camadas, o fator de resistência pode ser aproximado por [71], [84]

$$F_r(f) = A \cdot \left[ \frac{e^{2A} - e^{-2A} + 2 \operatorname{sen}(2A)}{e^{2A} + e^{-2A} - 2 \operatorname{coss}(2A)} + \frac{2}{3} (N_{cam}^2 - 1) \cdot \frac{e^A - e^{-A} - 2 \operatorname{sen}(A)}{e^A + e^{-A} + 2 \operatorname{coss}(A)} \right], \quad (\text{B.10})$$

onde

$$A = \left( \frac{\pi}{4} \right)^{\frac{3}{4}} \cdot \frac{d_b}{\delta_w} \cdot \sqrt{\eta_w}. \quad (\text{B.11})$$

Na Equação (B.11),  $\eta_w$  é o fator de porosidade, considerado tipicamente igual a 0,8, e  $\delta_w$  é a profundidade de penetração do cobre na temperatura máxima de operação calculado por

$$\delta_w = \sqrt{\frac{\rho_T}{\pi \cdot \mu_0 \cdot f}}. \quad (\text{B.12})$$

O fator de resistência é mostrado na Figura B.3 para condutores AWG 12 agrupados em diferentes valores de camadas.

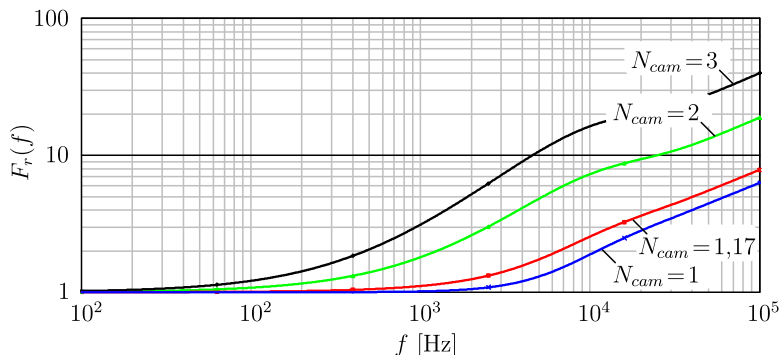


Figura B.3: Fator de resistência para o condutor AWG 12 agrupados em diferentes quantidades de camadas.

O espectro harmônico das correntes simuladas é utilizado para realizar o cálculo das perdas no cobre. A potência dissipada no cobre, considerando-se a presença de todas as componentes harmônicas da corrente e a resistência para corrente alternada para cada uma delas, é determinada por

$$P_w = \sum_{n=1}^{\infty} [I_{n,ef}^2 \cdot R_{ca}(n \cdot f_f)]. \quad (\text{B.13})$$

Para o cálculo da potência dissipada pela componente fundamental da corrente, considera-se que  $R_{ca}(f_f) \approx R_{cc}$ . Logo, a potência dissipada pela componente fundamental é aproximadamente

$$P_{w,lf} \approx \frac{I_{pk}^2}{2R_{cc}}. \quad (\text{B.14})$$

A potência total dissipada no cobre é determinada pela soma das potências dissipadas em alta e em baixa frequência conforme

$$P_w = P_{w,lf} + P_{w,hf}. \quad (\text{B.15})$$

### B.2.4 Perdas no Magnético

As perdas no material magnético foram calculadas utilizando um algoritmo proposto inicialmente para núcleos de ferrite [85], mas que também apresentaram resultados satisfatórios para núcleos de pó de ferro [84]. O método é denominado na literatura como Equação de Steimetz Generalizada Melhorada (*Improved Generalized Steimetz Equation*) (iGSE) e os parâmetros de Steimetz ( $k, \alpha, \beta$ ) são únicos parâmetros necessário dos núcleos. Para maiores detalhes sobre o método, é sugerida a leitura das referências [84], [85].

### B.2.5 Elevação de Temperatura

A elevação de temperatura no indutor é resultado da potência total dissipada no núcleo e no cobre. A potência total dissipada pelo indutor do lado do conversor é dada por

$$P_{Lc} = P_c + P_w. \quad (\text{B.16})$$

A elevação de temperatura pode ser estimada pela expressão [71], [86]

$$\Delta T_{Lc} = P_{Lc} \cdot 415,17 (N_p \cdot A_e A_w)^{-0,3593} [^\circ C], \quad (\text{B.17})$$

onde  $N_p$  representa a quantidade de núcleos em paralelo, e  $A_e A_w$  [ $mm^4$ ] representa o produto entre as áreas da seção transversal do núcleo com a área da janela. A temperatura final de operação do núcleo é determinada por

$$T_{oper} = T_{amb} + \Delta T_{Lc}. \quad (\text{B.18})$$

## B.3 Resultados Obtidos

Ao final do algoritmo, dentre os projetos realizados, apenas os que utilizaram núcleos X-flux da Magnetics não extrapolaram a temperatura máxima de operação e o que apresentou menor volume foi o realizado com o núcleo 0078192A7. Alguns dos resultados obtidos com o algoritmo acerca do projeto realizado foram reunidos na Tabela B.3. Para o indutor do lado da rede, foi utilizado o mesmo núcleo e a mesma quantidade de espiras, com a diferença que foi utilizado apenas um núcleo por indutor.

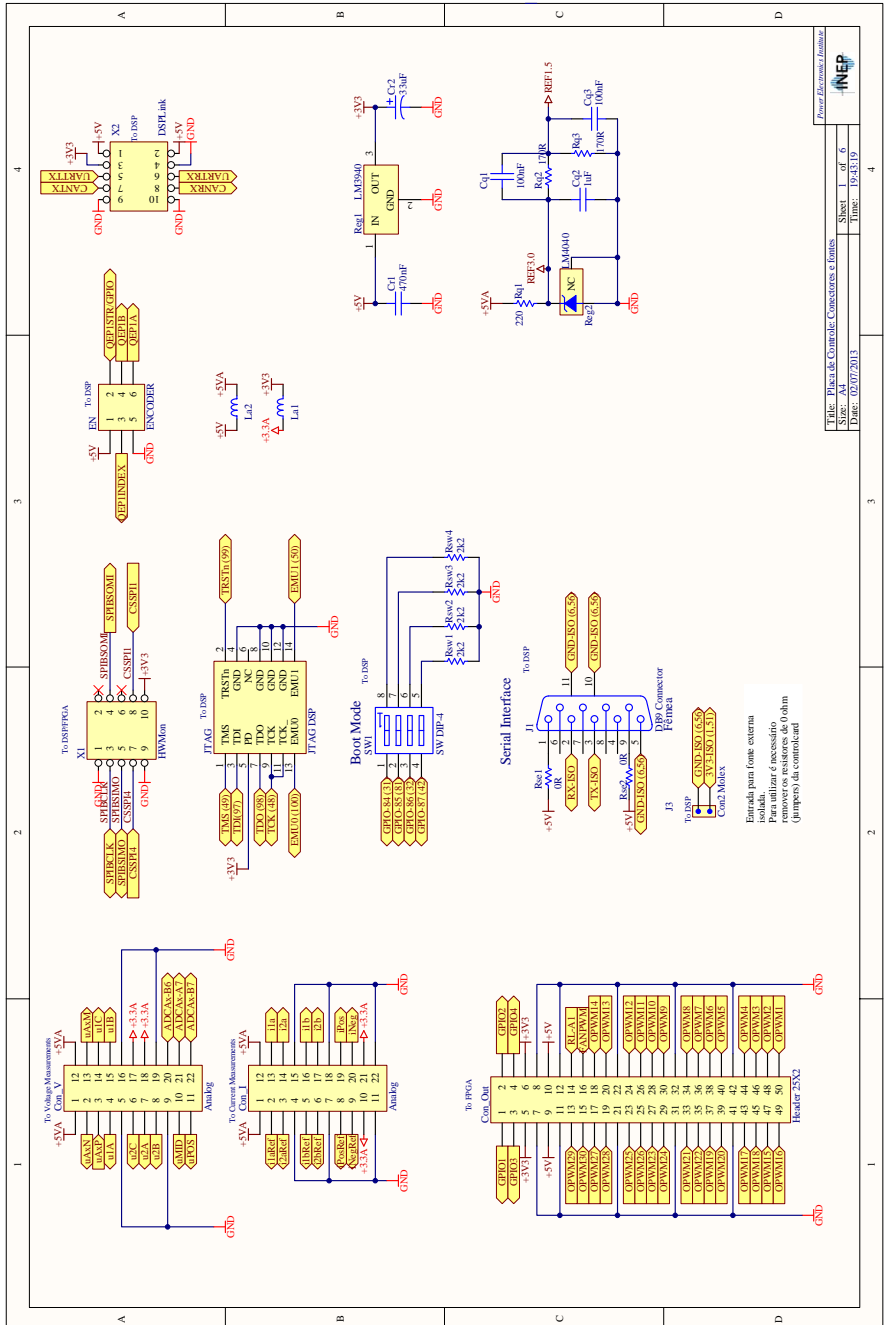
Tabela B.3: Resultados obtidos para o projeto do indutor do lado do conversor.

Parâmetro	Resultado
Núcleo Escolhido	0078192A7
Núcleos em paralelo	2
Número de Espiras	53
Indutância Inicial	775 $\mu\text{H}$
Indutância com $I_{pk}$	467 $\mu\text{H}$
Fator de ocupação obtido	0,362
Comprimento total do fio	4,85 m
Bitola	AWG 12
Perdas no cobre	9,2 W
Perdas no núcleo	4,6 W
Perdas Totais	13,9 W
Elevação de Temperatura	67,5 $^{\circ}\text{C}$
Temperatura final	112,5 $^{\circ}\text{C}$

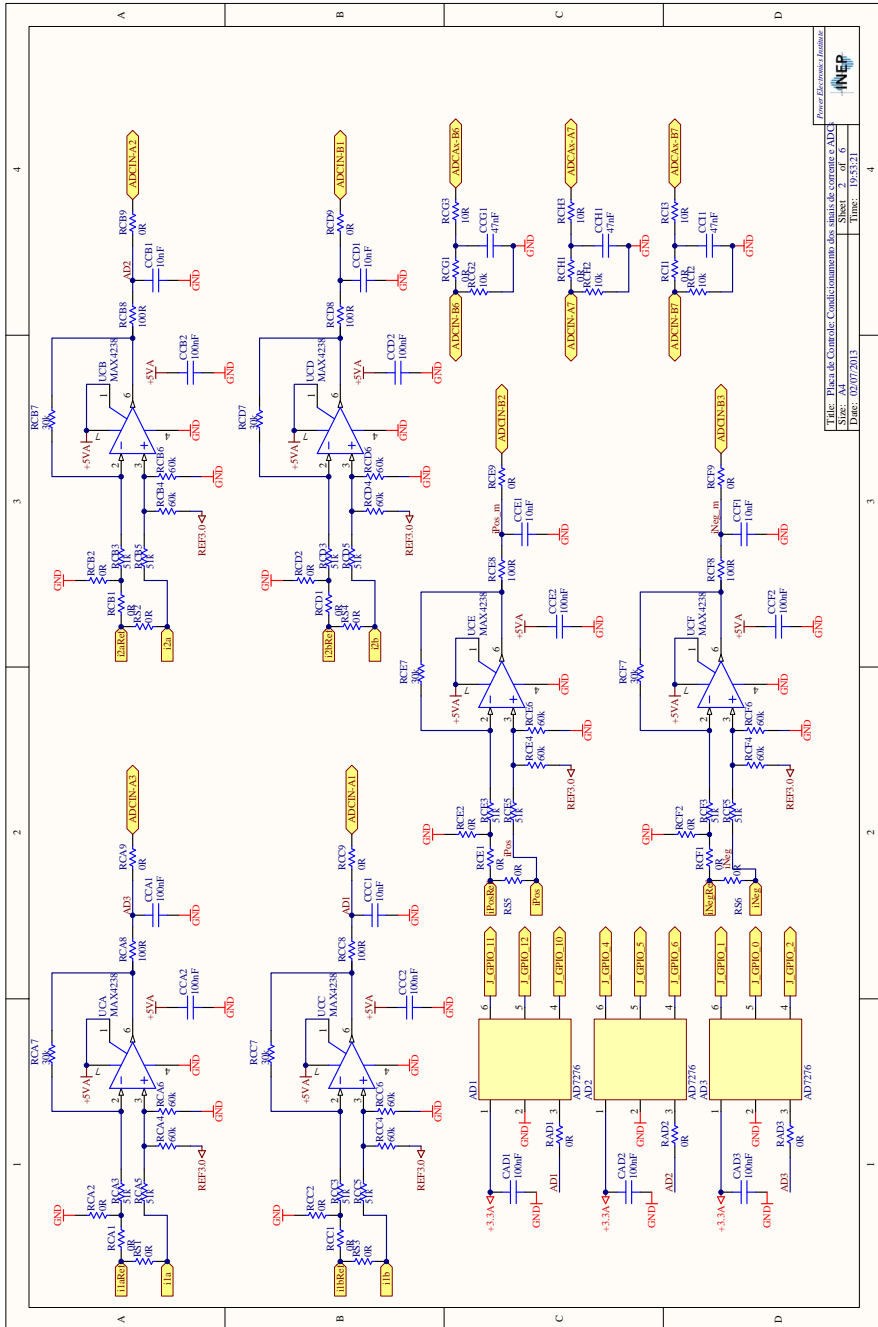


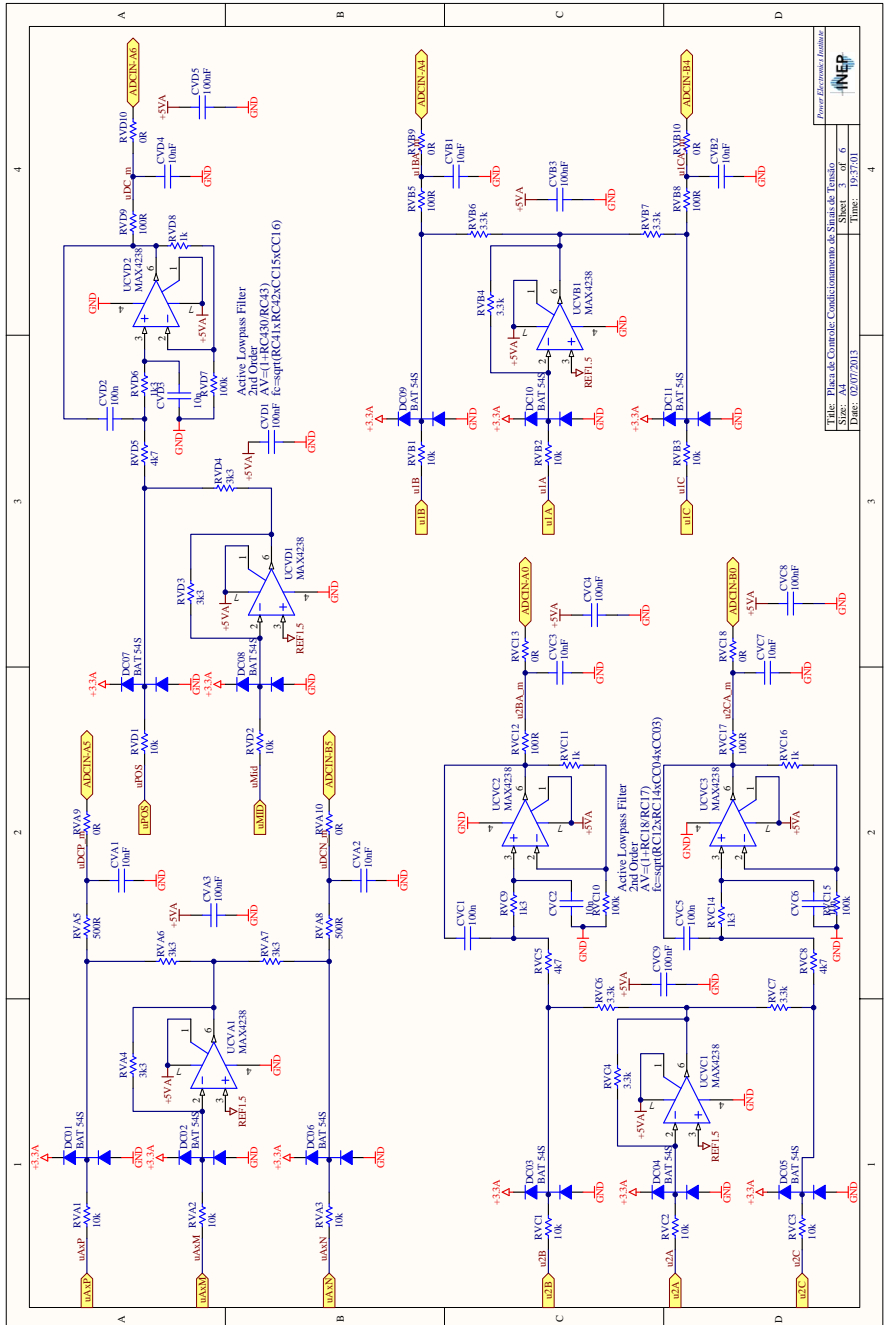
## APÊNDICE C – DIAGRAMAS ESQUEMÁTICOS

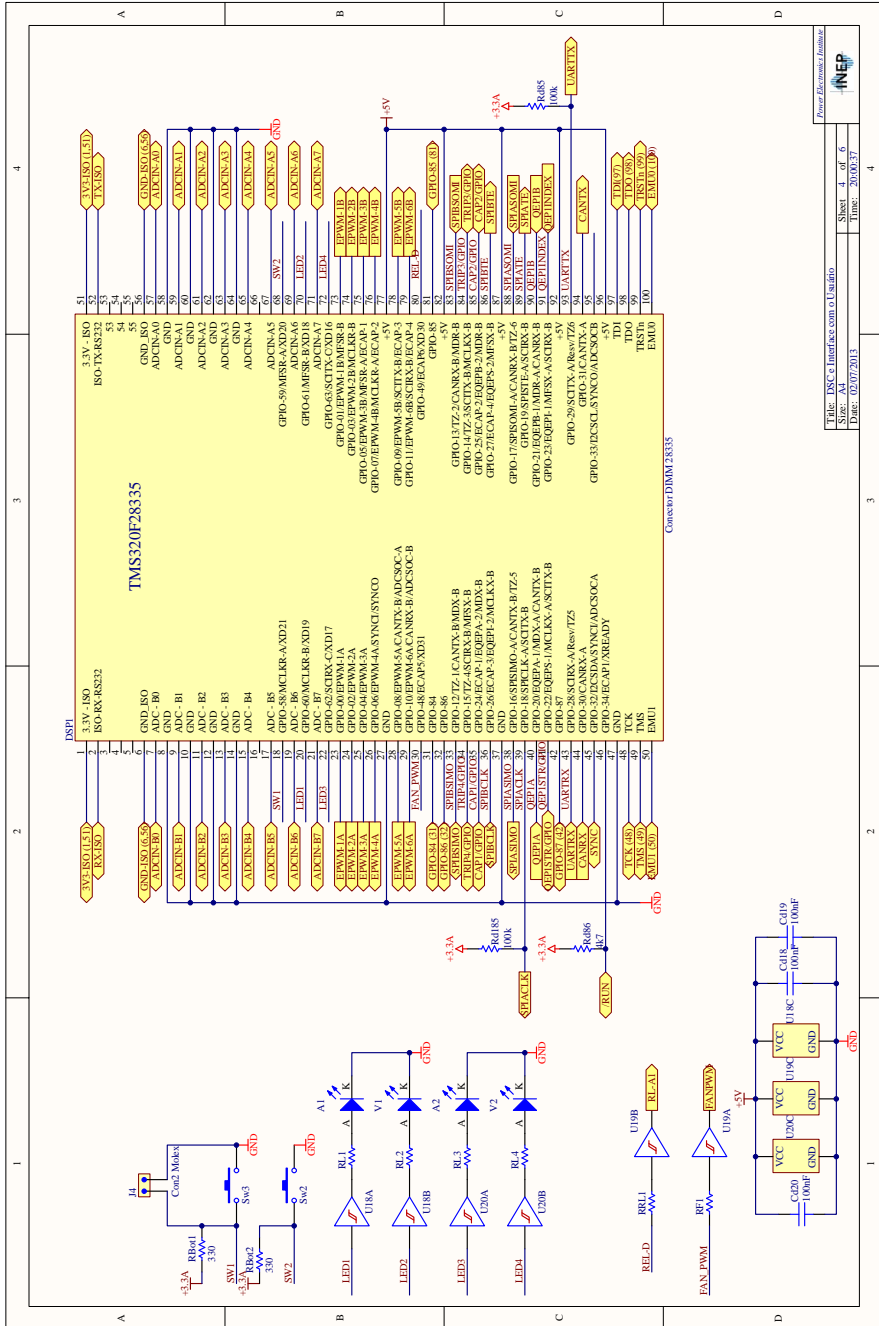
OBS: Os valores de alguns dos capacitores e resistores dos esquemáticos devem ser recalculados dependendo da aplicação em que o conversor é empregado.

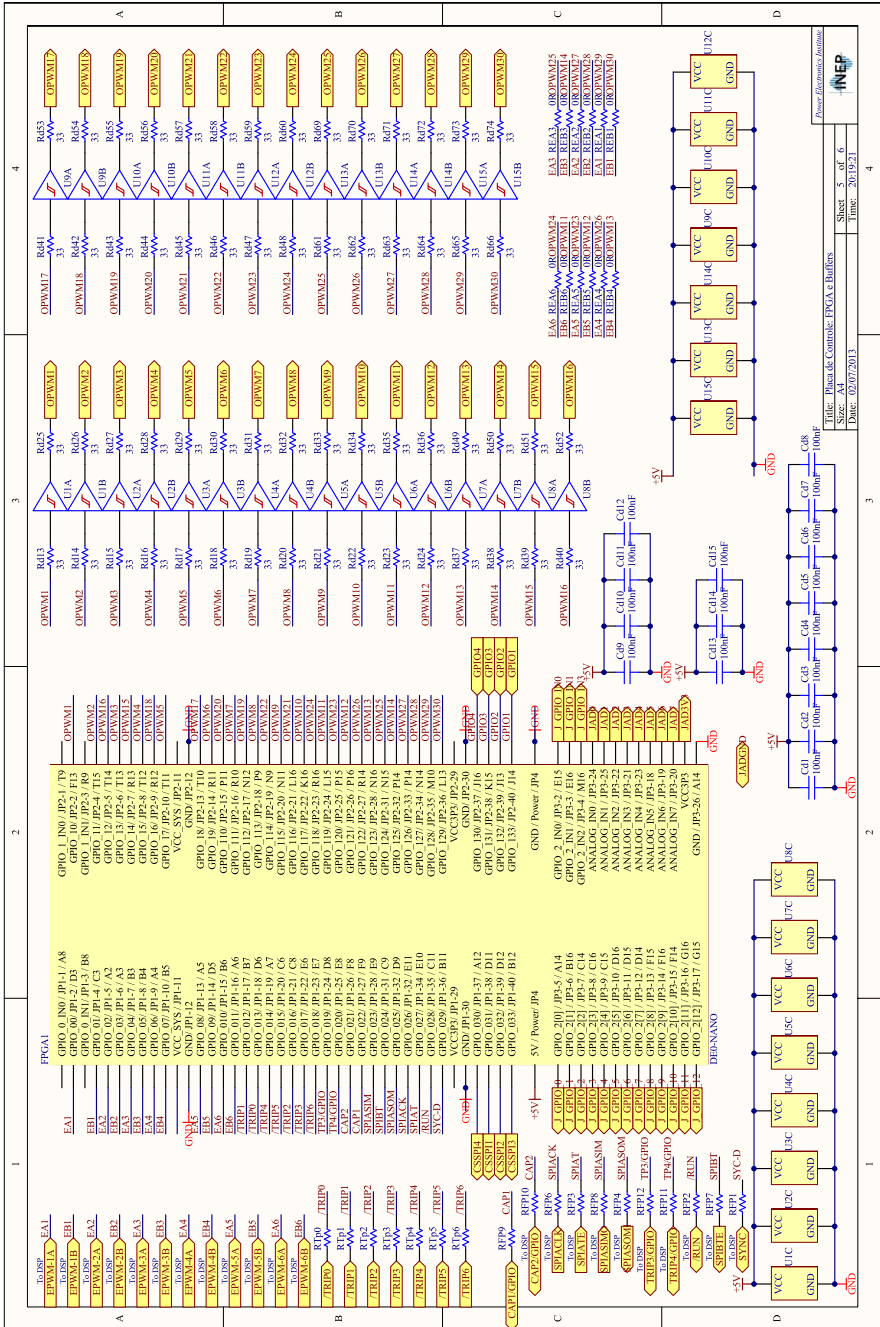






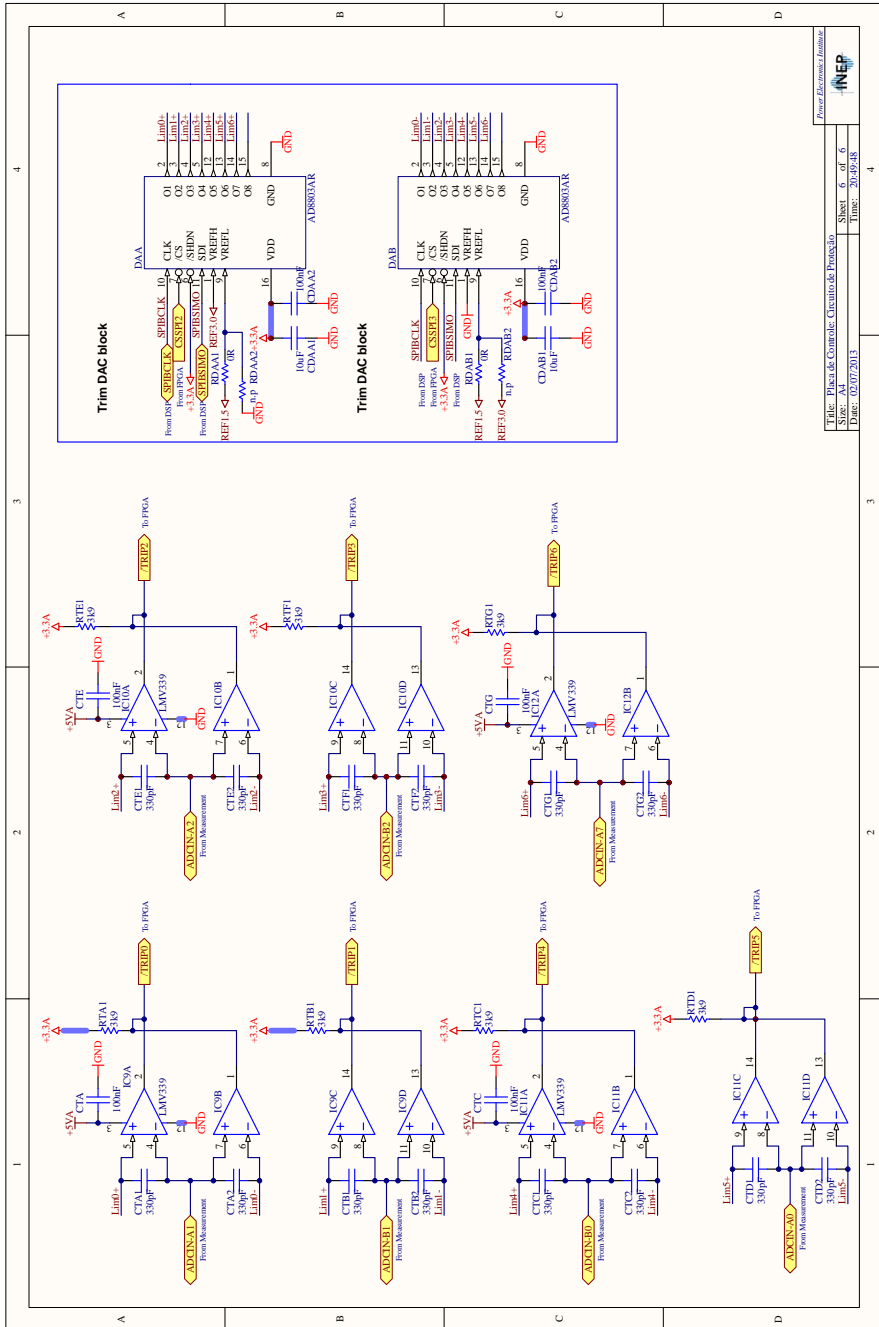


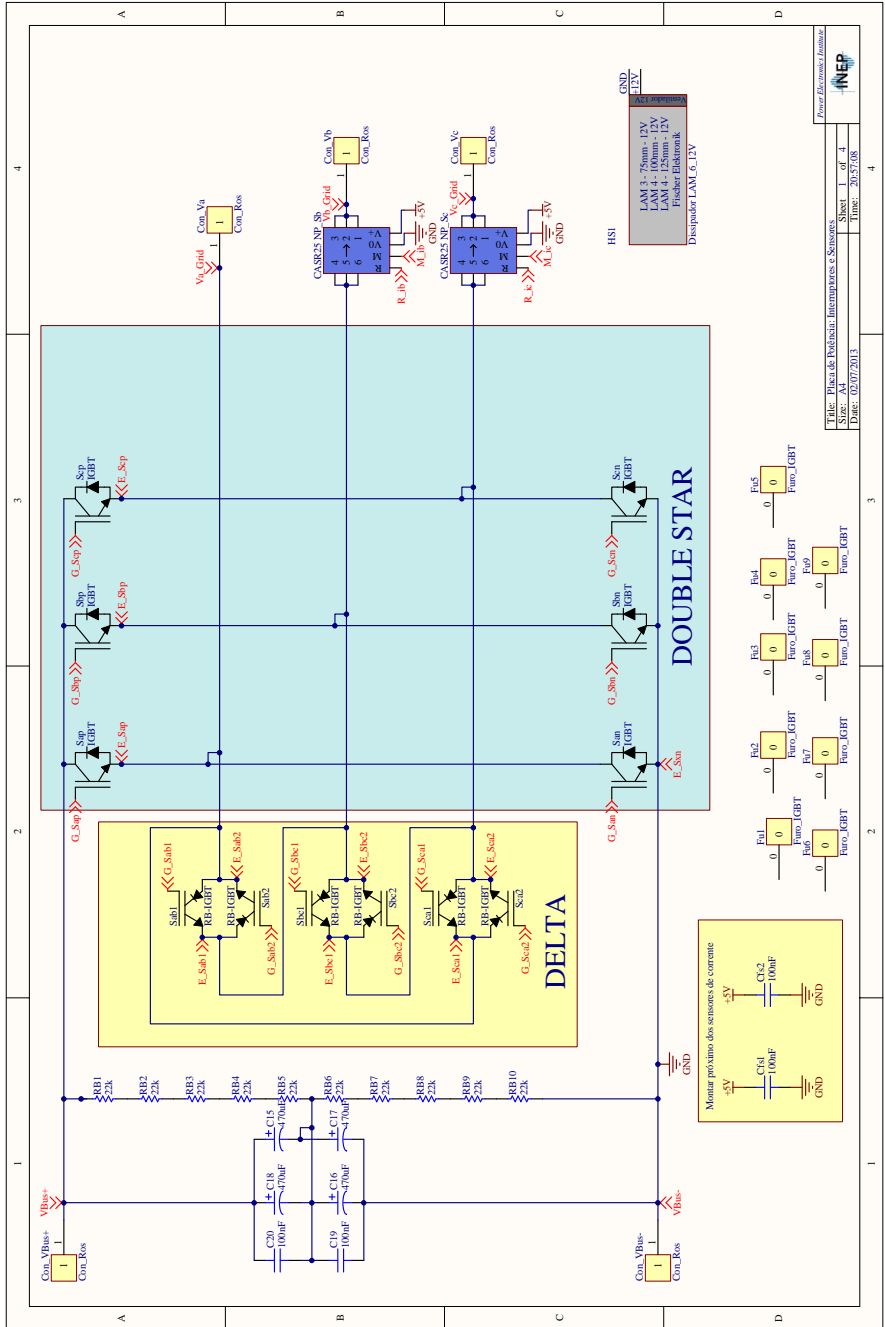




Placa de Comando: FPCA e Buffers  
 Sheet: 5 of 6  
 Date: 02/07/2013

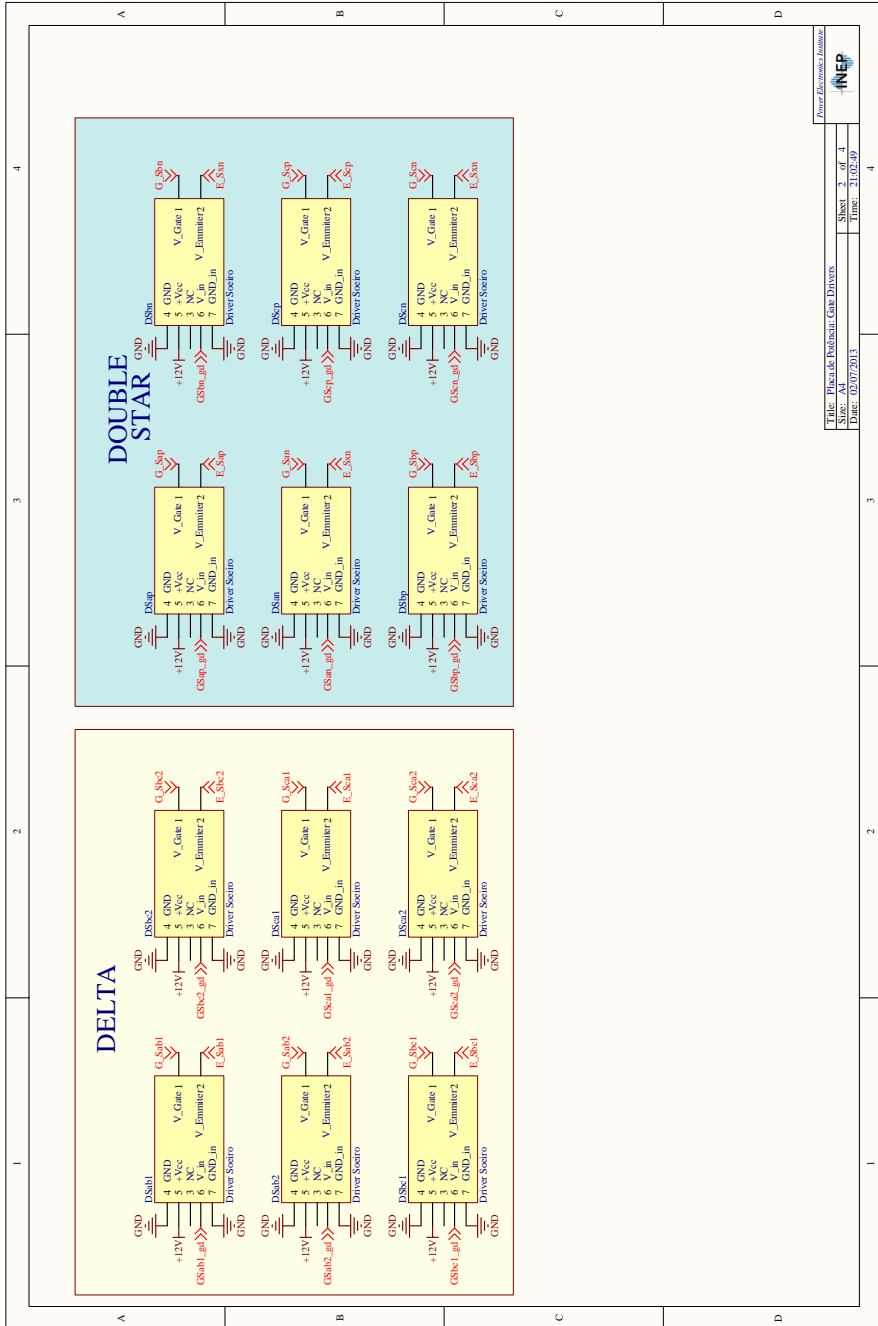


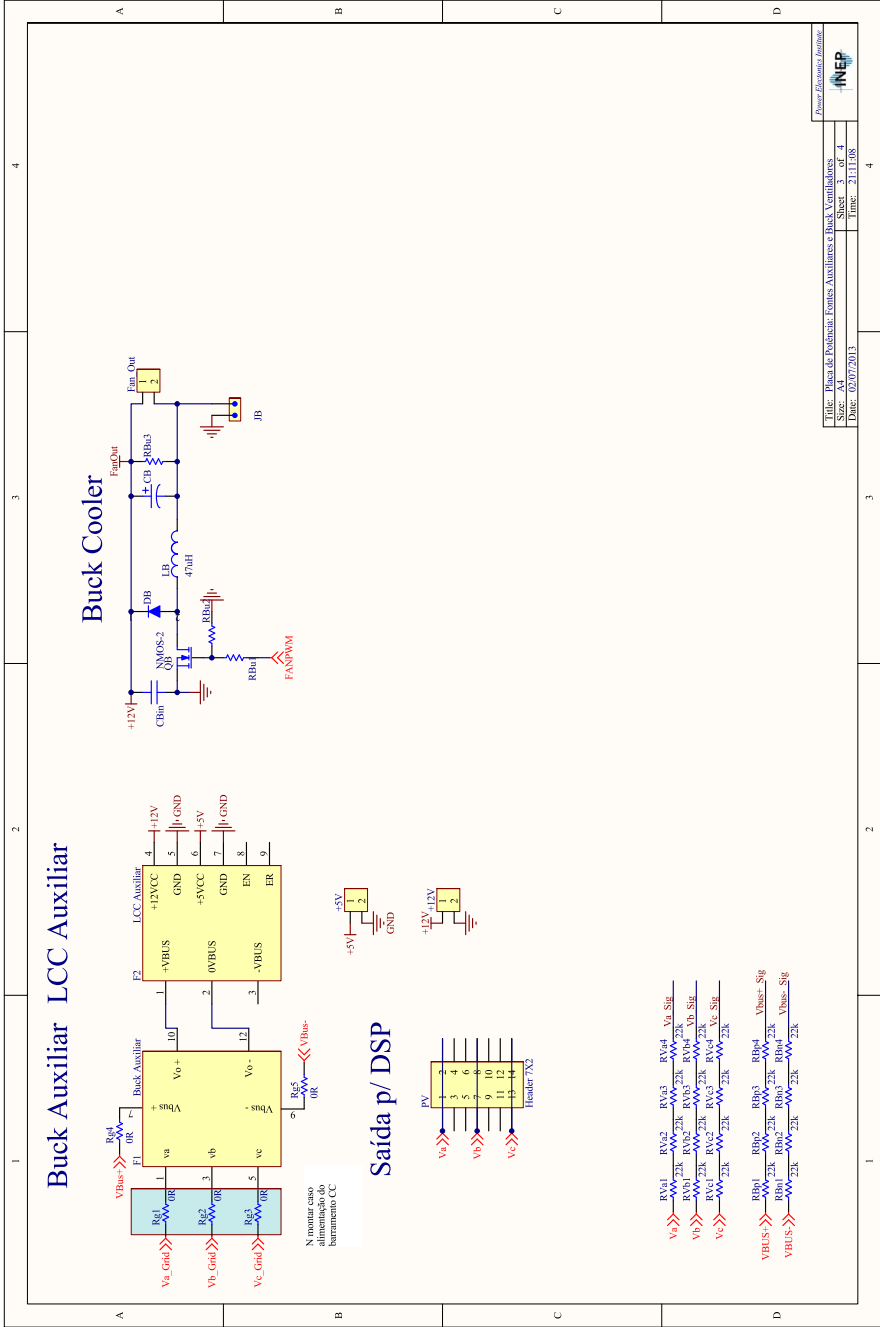




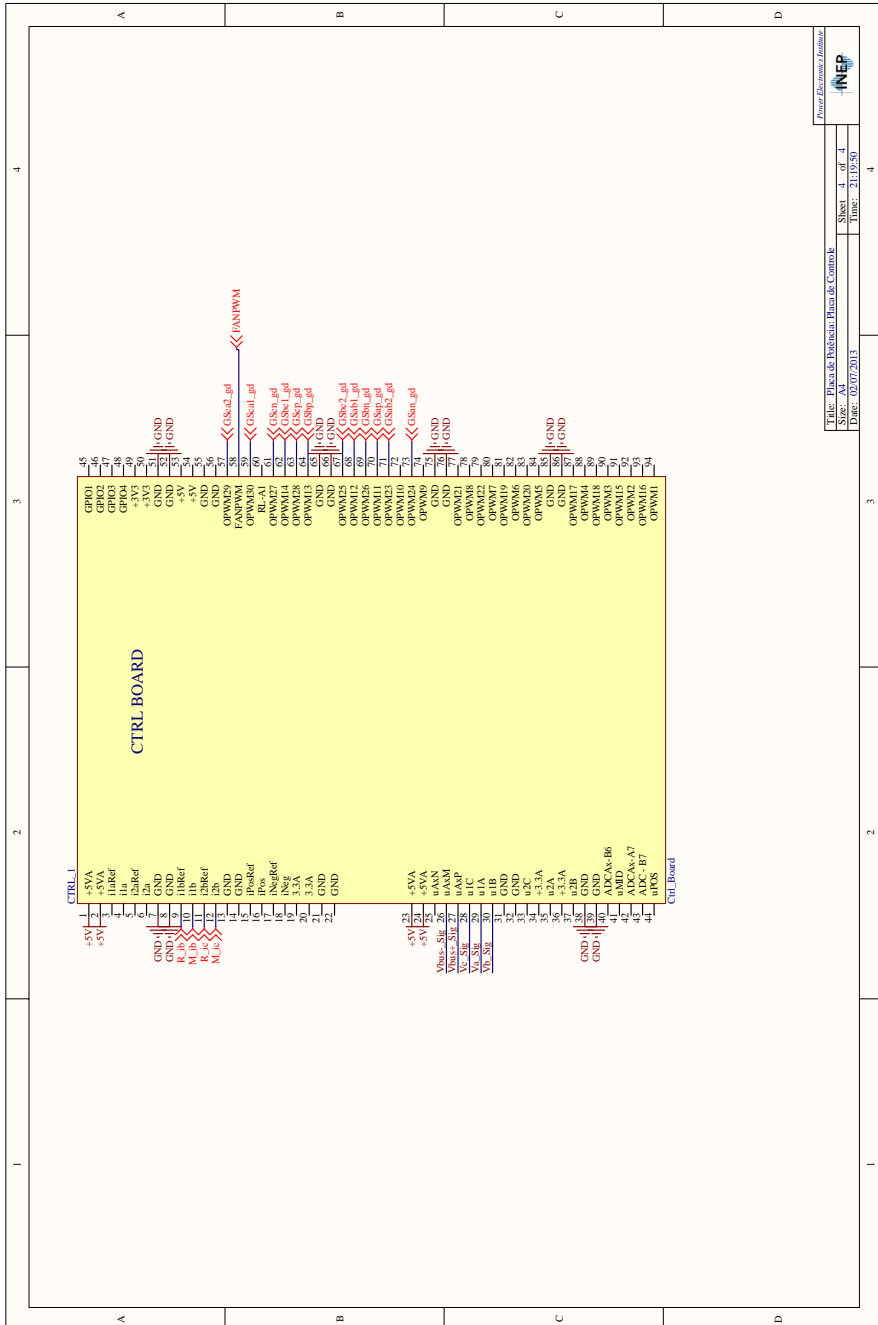
Ficha: Placa de Inversor Intermittente e Sensores		Sheet 1 of 4
Scale: A4		Time: 2015/7/08
Date: 02/07/2013		

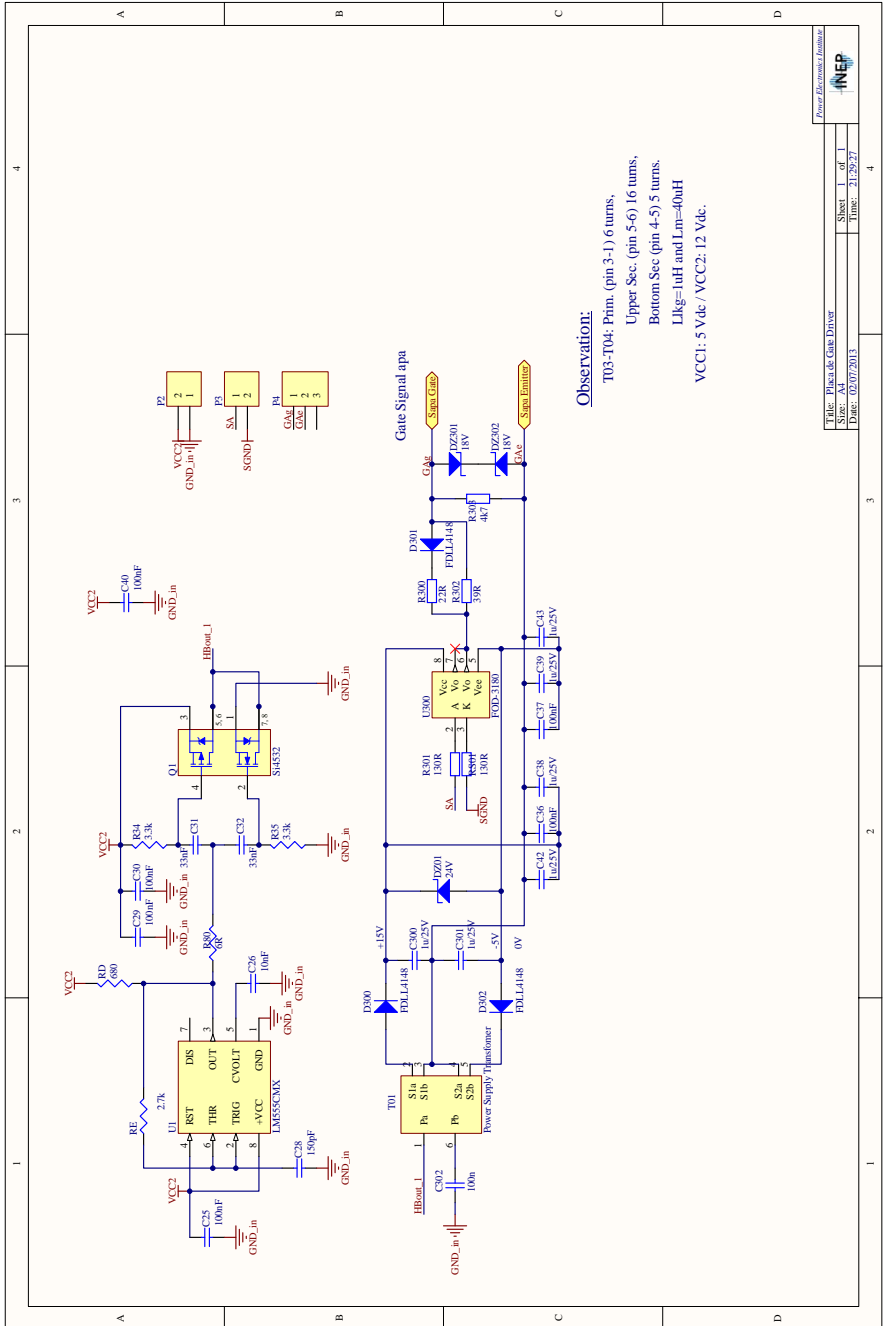


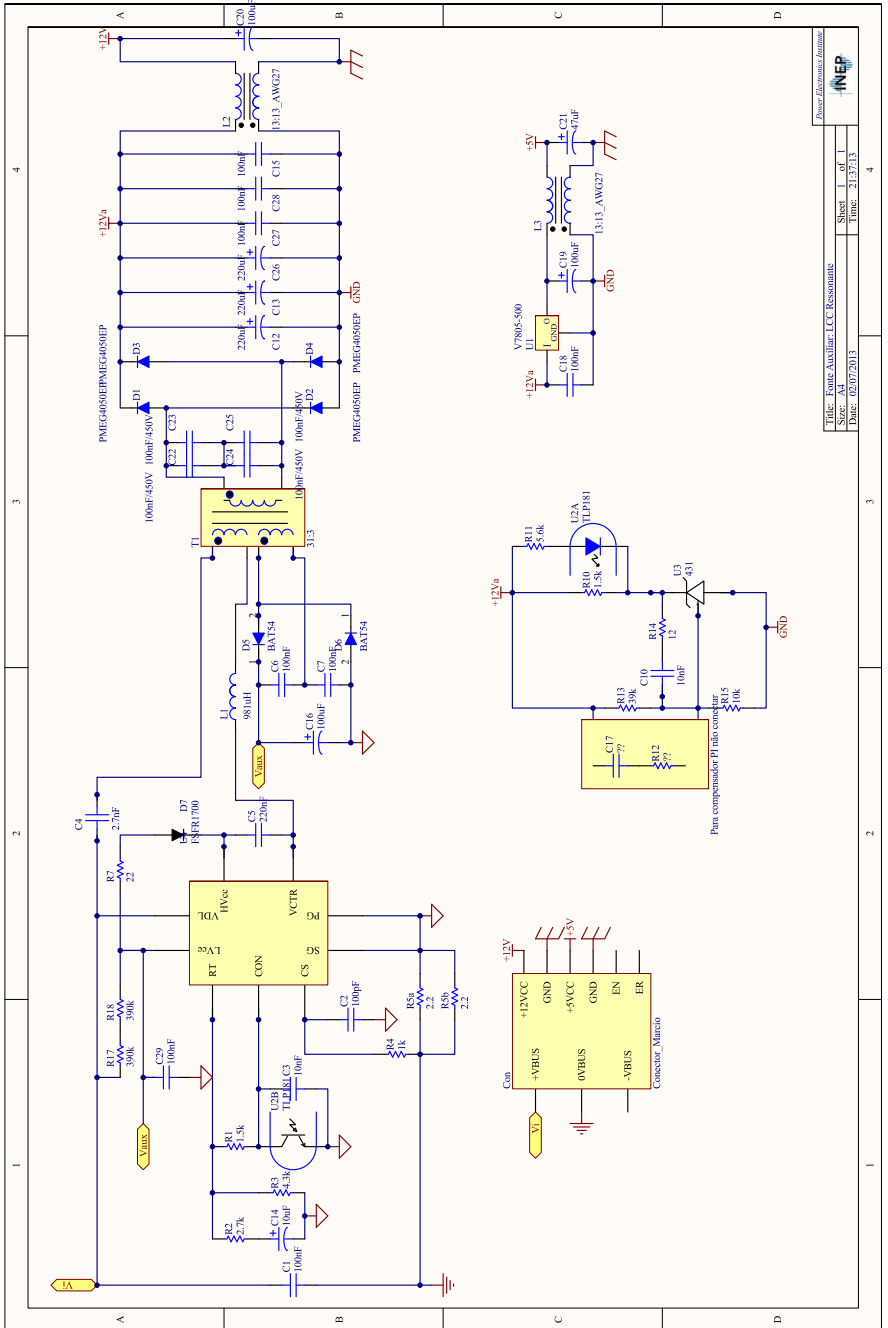


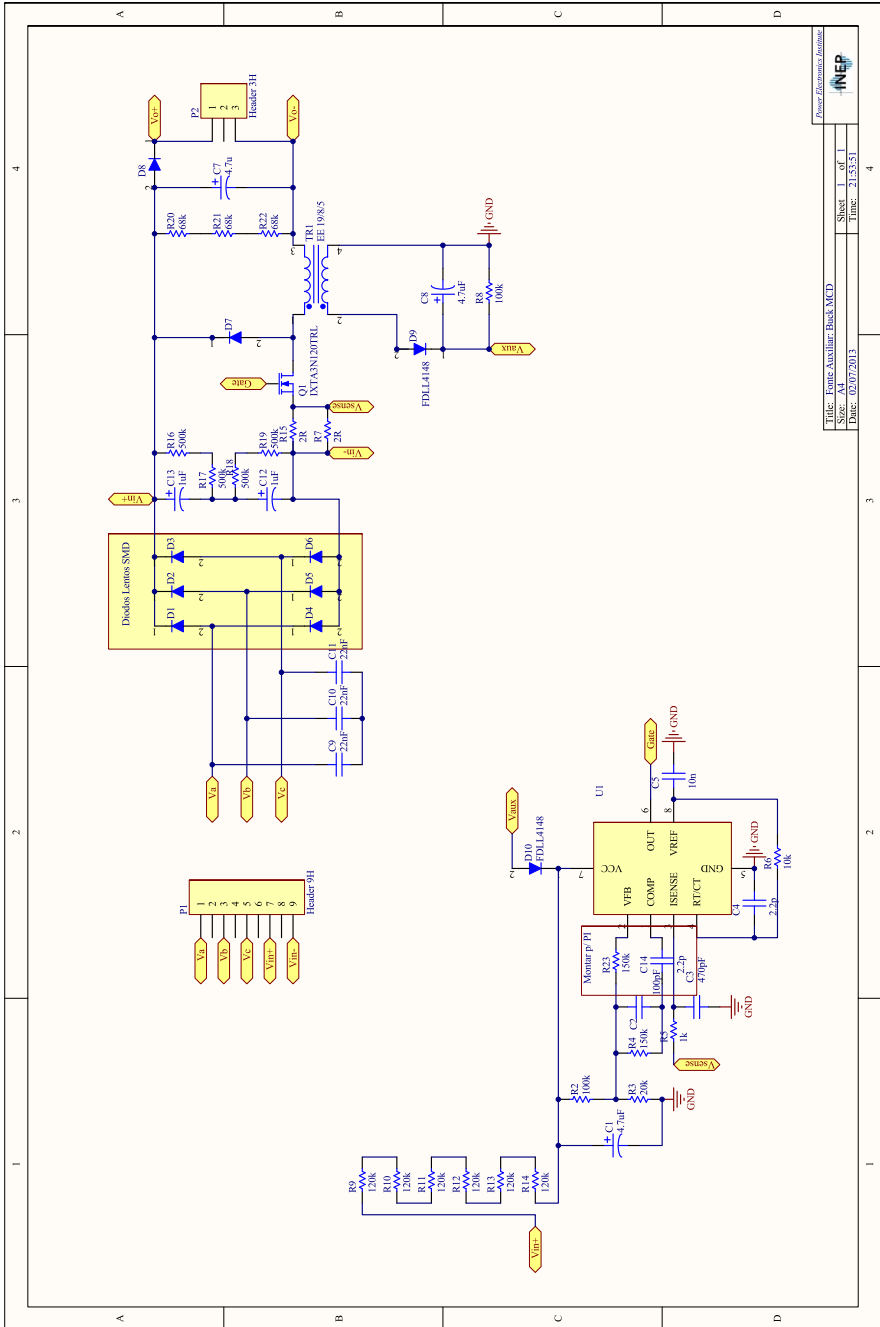












Título: F04A Auxiliária: B04A.MCD		Folha: 04	
Tamanho: A4		Número de Folha: 4	
Data: 02/07/2013		Tempo: 2:15:31	



