

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS GRADUAÇÃO EM ENGENHARIA ELÉTRICA

AMPLIFICADOR OPERACIONAL DE
TRANSCONDUCTÂNCIA PARA FILTROS CONTÍNUOS
TOTALMENTE INTEGRÁVEIS DE ALTO Q

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA OBTENÇÃO DE GRAU DE MESTRE EM ENGENHARIA ELÉTRICA

VOLNEY COELHO VINCENCE

FLORIANÓPOLIS, JANEIRO - 1994.

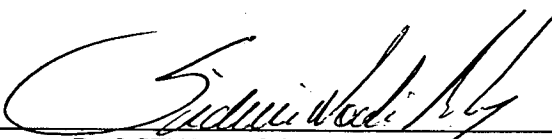
**AMPLIFICADOR OPERACIONAL DE TRANSCONDUTÂNCIA PARA
FILTROS CONTÍNUOS TOTALMENTE INTEGRÁVEIS DE ALTO Q**

CANDIDATO: VOLNEY COELHO VINCENCE

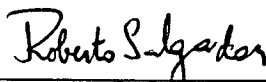
Esta dissertação foi julgada para obtenção de título - MESTRE EM ENGENHARIA
- Especialidade Engenharia Elétrica e aprovada em sua forma final pelo Curso de Pós-
Graduação.



Prof. MÁRCIO CHEREM SCHNEIDER, Dr. Eng.
ORIENTADOR

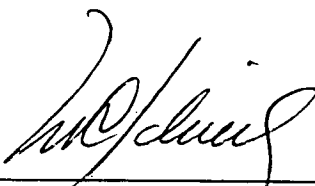


Prof. SIDNEI NOCETI FILHO, D. Sc.
CO-ORIENTADOR

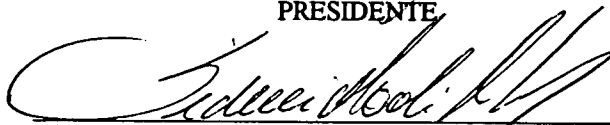


Prof. ROBERTO DE SOUZA SALGADO
COORDENADOR DO CURSO DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA

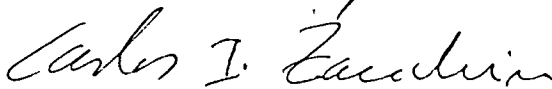
BANCA EXAMINADORA:



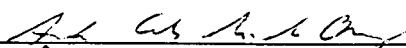
Prof. MÁRCIO CHEREM SCHNEIDER, Dr. Eng.
PRESIDENTE



Prof. SIDNEI NOCETI FILHO, D. Sc.



Prof. CARLOS INÁCIO ZANCHIN, M. Sc.



Prof. ANTÔNIO CARLOS MOREIRÃO DE QUEIROZ, D. Sc.

A Deus e a minha família.

AGRADECIMENTOS

Aos meus professores orientadores, pela valiosa ajuda prestada na orientação deste trabalho.

À CAPES, pelo apoio financeiro.

À UDESC, pela oportunidade de realizar este meu aperfeiçoamento.

A todos que contribuíram para tornar possível a realização deste trabalho.

Ao Laboratório de Instrumentação Eletrônica (LINSE), pelo espaço físico e equipamentos, com os quais foi possível o desenvolvimento deste trabalho.

SUMÁRIO

SIMBOLOGIA	vii
RESUMO	x
ABSTRACT	xi
<u>CAPÍTULO 1 - INTRODUÇÃO</u>	01
<u>CAPÍTULO 2 - TRANSCONDUTORES EM TECNOLOGIA CMOS</u>	
2.1 - O Transistor MOS	06
2.2 - Amplificador Operacional de Transcondutância (OTA) - Modelo Ideal	09
2.3 - Técnicas de Linearização para OTA's	11
2.4 - Comparação entre Três Estruturas de OTA's	12
<u>CAPÍTULO 3 - ESTRUTURA COMPLETA DO OTA COM RESISTÊNCIA DE DEGENERACÃO</u>	
3.1 - Análise da Célula Básica do OTA com Resistência de Degeneração	21
3.1.1 - Determinação da Transcondutância	21
3.1.2 - Determinação da Resposta em Frequência	24
3.1.3 - Determinação da Impedância de Entrada	25
3.1.4 - Determinação da Admitância de Saída	27
3.2 - Definição do Estágio de Saída do OTA	28
3.2.1 - Classe de Operação do Estágio de Saída	29
3.2.2 - Circuito de Compensação da Tensão de Modo Comum	30
3.3 - Escolha do Espelho de Corrente do Estágio de Saída	32
3.3.1 - Resposta em Frequência de Espelhos de Corrente - Estudo Comparativo	33

3.3.2 - Espelho Wilson Melhorado - Determinação do Capacitor de Compensação	36
3.3.2.1 - Determinação do Capacitor de Compensação	36
3.3.2.2 - Determinação da Admitância de Saída	40
3.3.2.3 - Determinação da Admitância de Entrada	41
3.4 - Estrutura Completa do OTA	42

CAPÍTULO 4 - APLICAÇÃO DO OTA EM UM FILTRO DE 2ª ORDEM

4.1 - Não Idealidades do Integrador OTA-C	47
4.2 - Filtro Passa Faixa OTA-C	52
4.2.1 - Determinação da Topologia	52
4.2.2 - Projeto de um Filtro Passa Faixa	60

CAPÍTULO 5 - CONCLUSÕES 69 |

REFERÊNCIAS BIBLIOGRÁFICAS 71 |

APÊNDICE - LEIAUTE DO OTA PROJETADO 81 |

SIMBOLOGIA

a	- Parâmetro do OTA com resistência de degeneração.
A_o	- Ganho de tensão em baixas frequências.
A_{bd}	- Área da junção substrato-dreno.
A_{bs}	- Área da junção substrato-fonte.
C_{sbi}	- Capacitância fonte-substrato do i -ésimo transistor.
C_{gsi}	- Capacitância porta-fonte do i -ésimo transistor.
C_{gdi}	- Capacitância porta-dreno do i -ésimo transistor.
C_{dbi}	- Capacitância dreno-substrato do i -ésimo transistor.
C_{Li}	- Capacitância de carga do i -ésimo OTA.
C_{oi}	- Capacitância de saída do i -ésimo OTA.
C_{oCM}^{cb}	- Capacitância de saída de modo comum da célula básica.
C_c	- Capacitância de compensação do OTA.
C_p	- Capacitância parasita.
C_{ii}	- Capacitância equivalente de uma das entradas do i -ésimo OTA.
C_{iD}	- Capacitância de entrada de modo diferencial.
C_{iCM}	- Capacitância de entrada de modo comum.
C_{ox}	- Capacitância do óxido por unidade de área.
f_p	- Frequência de corte de -3dB do OTA.
f_t	- Frequência de ganho unitário do transistor MOS.
g_{m_i}	- Transcondutância do i -ésimo transistor.
g_{dsi}	- Condutância dreno-fonte do i -ésimo transistor.
g_{oi}	- Condutância de saída do i -ésimo OTA.
g_{oD}^{cb}	- Condutância de saída de modo diferencial da célula básica.
g_{oCM}^{cb}	- Condutância de saída de modo comum da célula básica.

g_{mb_i}	- Transcondutância substrato-fonte do i -ésimo transistor.
G_{m_i}	- Transcondutância do i -ésimo OTA.
G_{m_0}	- Transcondutância do OTA com tensão diferencial de entrada igual a zero.
I_{D_i}	- Corrente de dreno do i -ésimo transistor.
I_b, I_B	- Correntes de polarização.
I_o	- Corrente de saída.
i	- Corrente de saída normalizada.
$K_{N,P}$	- Parâmetro dado por μC_{ox} .
L	- Comprimento do canal do transistor MOS.
N	- Ganho do espelho de corrente.
Q_o	- Fator de qualidade ideal do filtro.
Q_p	- Fator de qualidade real do filtro.
Q_{int}	- Fator de qualidade do integrador realizado com OTA.
R_L	- Resistência de carga do OTA.
V_{T_i}	- Tensão de limiar do i -ésimo transistor MOS.
V_{gs}	- Tensão porta-fonte do transistor MOS.
V_{ds}	- Tensão dreno-fonte do transistor MOS.
V_{sb}	- Tensão fonte-substrato do transistor MOS.
V_{T_0}	- Tensão de limiar quando $V_{sb} = 0V$.
V_i	- Tensão da i -ésima entrada com relação ao terra.
V_E	- Tensão diferencial de entrada.
V_{dd}, V_{ss}	- Tensões de alimentação.
v	- Tensão diferencial de entrada normalizada.
Y_{oCM}^{cb}	- Admitância de saída de modo comum da célula básica.
Y_{oWM}	- Admitância de saída de modo comum do espelho Wilson melhorado.
Y_{oFC}	- Admitância de saída de modo comum da fonte de corrente de saída.
Z_{iCM}	- Impedância de entrada de modo comum da célula básica.

Z_{iD}	- Impedância de entrada de modo diferencial da célula básica
W	- Largura do canal do transistor MOS.
β_i	- Parâmetro de transcondutância do i-ésimo transistor.
β_N	- Parâmetro de transcondutância do transistor MOS canal n.
β_P	- Parâmetro de transcondutância do transistor MOS canal p.
γ	- Parâmetro de efeito de corpo.
$\Delta\varphi(\omega_u)$	- Desvio de fase na frequência de ganho unitário.
ϕ_F	- Potencial de Fermi para transistor canal n.
$\varphi_N(\omega)$	- Fase do numerador da resposta em frequência da transcondutância do OTA.
$\varphi_D(\omega)$	- Fase do denominador da resposta em frequência da transcondutância do OTA.
λ	- Parâmetro de modulação do comprimento do canal.
μ_N	- Mobilidade dos elétrons.
μ_P	- Mobilidade das lacunas.
ω_o	- Frequência central do filtro passa faixa dada em rad/s.
ω_u	- Frequência de ganho unitário do integrador dada em rad/s.

RESUMO

O principal objetivo deste trabalho foi desenvolver um amplificador operacional de transcondutância (OTA) em tecnologia CMOS para aplicação em filtros contínuos totalmente integráveis de alto fator de qualidade. Três estruturas representativas de um grande número de OTA's foram escolhidas com o objetivo de compará-las e de determinar qual delas melhor atende os requisitos estabelecidos para este trabalho. A estrutura com resistência de degeneração foi a escolhida por apresentar, simultaneamente, maior faixa de linearidade e melhor resposta em frequência. Na estrutura escolhida foram incluídos espelhos de corrente para maior excursão do sinal e aumento da impedância de saída. Foi introduzida uma compensação capacitiva no espelho para obtenção de uma resposta em frequência do OTA mais adequada ao projeto de filtros de alta seletividade. Compensação de modo comum também foi incluída para balanceamento das saídas do OTA. As características estáticas e dinâmicas da estrutura completa do OTA projetado foram analisadas e simuladas.

Com o objetivo de determinar a influência das não idealidades do OTA em filtros contínuos foram projetados e simulados dois blocos básicos utilizados em filtragem, um integrador e uma rede biquadrática de alto fator de qualidade.

Os resultados obtidos comprovaram a viabilidade do uso do OTA projetado na síntese de filtros com alto fator de qualidade e com faixa de linearidade da ordem de 40% da tensão de alimentação.

ABSTRACT

The main objective of this work has been to develop a CMOS operational transconductance amplifier (OTA) for application in fully integrated continuous-time filters with high quality factor. We have chosen three OTA structures to analyze and to determine which of them fulfills the requirements of both high linearity and high frequency response. The OTA with degeneration resistance was the chosen one for presenting, simultaneously, high linearity and high frequency response. We have included a current mirror to the OTA in order to increase both the voltage swing and the output impedance. A capacitive compensation has been inserted in the current mirror in order to obtain an OTA frequency response that is more adequate for high-Q filter design. A common mode compensation circuit has been included to keep balanced the OTA outputs. We have analyzed and simulated the whole OTA static and dynamic characteristics.

Two basic building blocks, an integrator and a high quality factor biquad, have been designed and simulated in order to determine the influence of the non-ideal parameters of the OTA on filters.

The results obtained have shown that the OTA developed in this work allows the design of high-Q filters with less than 1 percent total harmonic distortion for a voltage swing up to 40% of the power supply voltage.

CAPÍTULO 1

INTRODUÇÃO

Circuitos VLSI têm apresentado grandes avanços com a utilização da tecnologia CMOS, desenvolvida basicamente para o processamento digital de sinais. Esforços recentes objetivam a integração de sistemas mistos analógicos e digitais em um único substrato, tornando necessário o desenvolvimento de técnicas de integração de circuitos analógicos totalmente compatíveis com a tecnologia de integração utilizada para circuitos digitais.

As técnicas de processamento de sinais podem ser subdivididas em digital, amostrada e contínua. A filtragem de dados amostrados, que utiliza as técnicas a capacitor chaveado [1 e 2] ou, mais recentemente, a de correntes chaveadas [3], foi empregada pela primeira vez em aplicações práticas no final da década de 70. Esta técnica permite ao projetista implementar filtros bastante precisos ocupando pequenas áreas e tendo baixo consumo de potência. Estes filtros têm sido empregados em aplicações até a faixa de algumas unidades de MHz. Injeção de carga pelas chaves ("clock feedthrough") é um problema que deve ser observado quando faixas dinâmicas elevadas são requeridas.

Filtros contínuos, constituídos de resistores, capacitores e amplificadores operacionais, inicialmente realizados com base nos circuitos RC-ativos mostraram-se sem atrativos para a integração em tecnologia CMOS. Apresentam problemas de sintonia, baixa precisão e consumo excessivo de área para a realização das constantes de tempo RC. No início da década de 80 foram apresentadas diversas técnicas que procuravam eliminar total ou parcialmente as desvantagens relativas à integração de estruturas RC-ativas. Na técnica MOSFET-C [4-7], que

utiliza amplificadores operacionais, capacitores e o transistor MOS operando na região triodo como elemento resistivo, é possível ajustar o valor da resistência através do controle da tensão de porta de transistores MOS. Sua aplicação em frequências altas é limitada pela banda passante dos amplificadores operacionais; além disto, estes filtros possuem faixa dinâmica reduzida devido à não linearidade da característica I_xV dos transistores MOS.

Uma das técnicas de filtragem contínua mais utilizadas emprega conversores tensão x corrente (conhecidos como transcondutores) e capacitores. A literatura mostra duas tendências quanto ao emprego dos transcondutores. A primeira, que utiliza inversores CMOS e capacitores [5, 8-10, 11-13], permite operar em altas frequências mas com faixa de linearidade pequena. A segunda, que utiliza amplificadores operacionais de transcondutância e capacitores (OTA-C), tem maior faixa de linearidade mas as frequências de operação são menores.

Recentemente tem aparecido alguns trabalhos com uma nova metodologia para projeto de filtros contínuos, apresentando entrada e saída em corrente. Tal técnica, conhecida como "modo corrente" [14-16], permite a implementação de estruturas de filtragem com pequeno número de transistores e área reduzida. Sua utilização inclui aplicações em altas frequências; entretanto, uma das suas desvantagens é a reduzida faixa de linearidade do sinal.

Neste trabalho, optou-se pelo método de filtragem OTA-C como prosseguimento de uma atividade de pesquisa iniciada no Laboratório de Instrumentação Eletrônica (LINSE) da UFSC [21, 67]. De uma forma geral os problemas a serem resolvidos com a técnica OTA-C de filtragem contínua são semelhantes aos de outras técnicas. As desvantagens da técnica são a necessidade de circuitos de compensação para aumento da linearidade e a relativa complexidade dos circuitos de sintonização. Como vantagens apresentam a possibilidade de sintonização, faixa linear elevada e operação em altas frequências.

Um dos problemas a resolver na aplicação da técnica OTA-C é relativo à escolha da estrutura do OTA em função da aplicação desejada. Na literatura existem várias estruturas transconductoras propostas, cujos projetos visam principalmente a obtenção de boas características de linearidade [17-31]. Entretanto, outros autores priorizam a operação em altas frequências [7, 8, 13, 19, 32-39], programabilidade da transcondutância [30, 40], ou variação da transcondutância [41] sem variar limite da distorção de 1%. Enfim, existe uma estrutura eficaz para cada especificação. Estes fatos aliados com as dificuldades encontradas no projeto de filtros contínuos, motivaram a realização de estudos no sentido de determinar uma estrutura que pudesse satisfazer um determinado conjunto de requisitos. Um dos objetivos deste trabalho é a escolha de um OTA que atenda os seguintes requisitos:

1. Simplicidade de projeto.
2. Facilidade de sintonização da transcondutância.
3. Projeto modular de transdutores para facilitar a implementação de transcondutâncias casadas e de transcondutâncias de diversos valores (através da utilização de espelhos de corrente, por exemplo).
4. Elevada faixa de linearidade da tensão de entrada e saída (tipicamente de 40% da tensão de alimentação com distorção harmônica total menor que 1%).
5. Frequência de corte elevada (superior a 100MHz) para possibilitar a implementação de filtros de alto "Q" na faixa de unidades de MHz.

Com o objetivo de satisfazer estes requisitos, neste trabalho propõe-se modificações numa estrutura de OTA já conhecida, introduzindo-se espelhos de corrente, circuitos de compensação de modo comum e capacitores de compensação para melhorar o desempenho em altas frequências. Com o intuito de comprovar a validade das modificações propostas, foram projetados um integrador e uma estrutura biquadrática, que são alguns dos blocos utilizados básicos na síntese de filtros. Um outro requisito imposto para este trabalho foi a compatibilidade dos filtros

com tecnologia CMOS digital convencional. Para tanto, todas as estruturas dos filtros devem utilizar capacitores aterrados permitindo, assim, o uso do capacitor formado entre porta e substrato (ou poço) do transistor MOS como elemento capacitivo [75].

As simulações da estrutura de OTA adotada e de outras existentes na literatura especializada foram realizadas com o auxílio do programa SPICE. Embora este simulador não apresente modelos precisos do MOSFET, os resultados das simulações permitem fazer avaliações aproximadas das características estáticas e dinâmicas dos circuitos empregados. Deve também ser ressaltado que as técnicas de projeto aqui empregadas são relativamente insensíveis à precisão do modelo MOSFET.

Esta dissertação de mestrado está organizada da forma a seguir.

No capítulo 2 é feita uma rápida abordagem sobre o amplificador operacional de transcondutância ideal sendo, em seguida, apresentadas algumas técnicas de linearização da transcondutância. São realizadas comparações entre o par diferencial simples agindo como transconductor e dois OTA's empregando duas diferentes técnicas de linearização. Escolheu-se, para o prosseguimento do trabalho, um OTA que faz uso de resistência de degeneração, por motivos que serão discutidos neste capítulo. Esta escolha definiu a estrutura que serviu de célula básica para os OTA's utilizados nos exemplos apresentados no capítulo 4.

No capítulo 3 são realizados estudos mais detalhados da célula básica do OTA, apresentando-se suas características elétricas. Nesta fase é discutida a necessidade da utilização de espelhos de corrente acoplados à estrutura básica para o aumento da excursão do sinal e aumento da impedância de saída. É feito um estudo de diversos tipos de espelhos comparando suas características de saída, respostas em frequência e impedâncias de entrada e saída. Uma compensação capacitiva no espelho de corrente escolhido é incluída a fim de possibilitar uma

resposta em frequência do OTA mais adequada ao projeto de filtros de alta seletividade. Para finalizar este capítulo, são apresentadas várias simulações do OTA com o objetivo de verificar seu desempenho global.

No capítulo 4 apresenta-se um exemplo de aplicação. Inicialmente realiza-se uma análise do integrador OTA-C e, em seguida, apresenta-se um filtro passa faixa com frequência central de 455kHz e alto fator de qualidade mostrando a possibilidade de utilização da estrutura do OTA escolhido em filtros seletivos.

No capítulo 5 são apresentadas as conclusões finais deste trabalho, juntamente com algumas sugestões para trabalhos futuros.

CAPÍTULO 2

TRANSCONDUTORES EM TECNOLOGIA CMOS

Neste capítulo é feita uma breve revisão sobre os métodos de implementação de transcondutores em tecnologia CMOS. O transcondutor é definido neste trabalho como um bloco básico cuja corrente de saída é proporcional à tensão de entrada, que pode ser simples ou diferencial. Posteriormente são feitas comparações entre três tipos de estruturas representativas de um grande número de transcondutores apresentados na literatura especializada. Estas estruturas são o par diferencial simples, o par diferencial com célula cruzada e o par diferencial com resistência de degeneração. A escolha da estrutura transcondutora para utilização no filtro proposto neste trabalho foi a do par diferencial com resistência de degeneração devido ao atendimento dos requisitos de linearidade e de resposta em frequência.

2.1 - O TRANSISTOR MOS

Uma maneira bastante simples de obter um circuito transcondutor (de entrada simples) é utilizar o transistor MOS na saturação, onde a corrente de saída é proporcional ao quadrado da tensão de entrada e praticamente independente da tensão de saída. Entretanto sua linearidade é bastante reduzida restringindo a excursão do sinal de entrada a algumas dezenas ou centenas de milivolts [18]. Neste trabalho será desenvolvido um transcondutor com entrada diferencial, o OTA, cuja faixa de linearidade seja da ordem de 40% da tensão de alimentação para distorção inferior a 1%.

A fim de obter macro modelos para os OTA's CMOS, será inicialmente apresentado o modelo de seu componente básico, o transistor MOS. O modelo apresentado a seguir é o de um

transistor MOS canal "n" com sentidos positivos de tensão e corrente mostrados na figura 2.1.1.a [42].

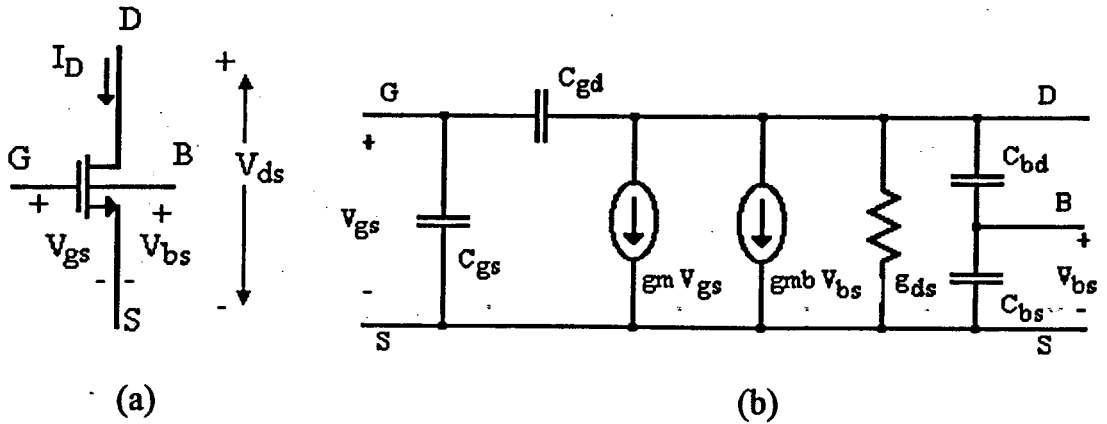


Figura 2.1.1: (a) Transistor MOS canal "n", (b) Modelo pequenos sinais.

Tabela 2.1: Corrente DC do transistor MOS.

REGIÃO DE OPERAÇÃO	nMOS
REGIÃO TRIODO $ V_{gs} > V_T $ $ V_{ds} < V_{gs} - V_T $	$I_D = \beta_N \left(V_{gs} - V_T - \frac{V_{ds}}{2} \right) V_{ds}$
REGIÃO DE SATURAÇÃO $ V_{gs} > V_T $ $ V_{ds} > V_{gs} - V_T $	$I_D = \frac{\beta_N}{2} (V_{gs} - V_T)^2$

onde: $\beta_N = \mu_N \cdot C_{ox} \cdot (W/L)$

$$V_T = V_{To} + \gamma \left[\sqrt{2|\phi_F| + V_{sb}} - \sqrt{2|\phi_F|} \right]$$

As equações aproximadas apresentadas na tabela 2.1 [42] são para o transistor operando em inversão forte, desprezando-se o efeito de modulação do comprimento do canal.

Tabela 2.2: Capacitâncias aproximadas do modelo de pequenos sinais do transistor MOS.

CAPACITÂNCIA	EQUAÇÃO
C_{bx} $x = s, d$	$C_{bx} = \frac{C_{bxo} A_{bx}}{[1 - (V_{bx} / PB)]^{MJ}} + \frac{(C_{JSW})(PX)}{[1 - (V_{bx} / PB)]^{MJ/SW}}$
C_{gs}, C_{gd} (região de saturação)	$C_{gs} = C_{ox}(LD + 0,67L_{eff})(W_{eff})$ $C_{gd} = C_{ox}(LD)(W_{eff})$
C_{gs}, C_{gd} (região triodo)	$C_{gs} = C_{ox}(LD + 0,5L_{eff})(W_{eff})$ $C_{gd} = C_{ox}(LD + 0,5L_{eff})(W_{eff})$

A figura 2.1.1(b) mostra um modelo linearizado para pequenos sinais do transistor MOS. As equações na tabela 2.2 [42] representam, de uma forma simplificada, as capacitâncias de pequenos sinais do transistor MOS. As condutâncias são mostradas nas tabelas 2.3 e 2.4.

Tabela 2.3: Parâmetros pequenos sinais na região de saturação.

Parâmetro pequenos sinais	Corrente e/ou tensão DC
$gm = \frac{\partial I_D}{\partial V_G} \Big _{V_D, V_B}$	$\approx (2KI_D W / L)^{1/2}$
$gmb = \frac{\partial I_D}{\partial V_B} \Big _{V_D, V_G}$	$\frac{\gamma(2I_D\beta)^{1/2}}{2(2 \phi_F + V_{sb})^{1/2}}$
$g_{ds} = \frac{\partial I_D}{\partial V_D} \Big _{V_B, V_G}$	$\approx \lambda I_D$

Tabela 2.4: Parâmetros pequenos sinais na região triodo.

Parâmetros pequenos sinais	Tensão DC
$gm = \frac{\partial I_D}{\partial V_G} \Big _{V_D, V_B}$	$\approx \beta V_{ds}$
$gmb = \frac{\partial I_D}{\partial V_B} \Big _{V_D, V_G}$	$\frac{\gamma\beta V_{ds}}{2(2 \phi_F + V_{sb})^{1/2}}$
$g_{ds} = \frac{\partial I_D}{\partial V_D} \Big _{V_B, V_G}$	$\approx \beta(V_{gs} - V_T - V_{ds})$

2.2 - AMPLIFICADOR OPERACIONAL DE TRANSCONDUTÂNCIA- (OTA) - MODELO IDEAL

Na figura 2.2.1 é apresentado o símbolo do OTA com seu circuito equivalente ideal, onde as impedâncias de entrada e saída são infinitas. A corrente de saída é proporcional à tensão diferencial de entrada, sendo a transcondutância G_m um parâmetro de proporcionalidade (equação 2.2.1) que, por sua vez, é controlado pela corrente de polarização I_b (equação 2.2.2).

$$I_o = G_m(V_1 - V_2) \quad (2.2.1)$$

$$G_m = f(I_b) \quad (2.2.2)$$

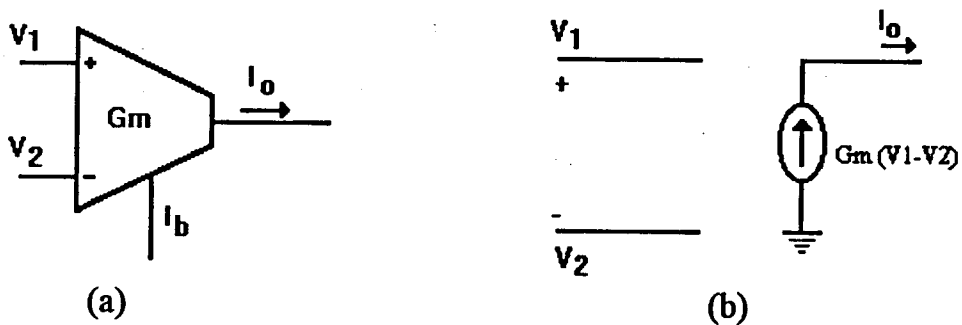


Figura 2.2.1: (a) Símbolo do amplificador operacional de transcondutância, (b) Modelo ideal do amp. op. de transcondutância.

Uma forma simples de realização de um OTA é obtida com um par diferencial, conforme mostrado na figura 2.2.2, onde a corrente de saída normalizada para transistores operando na região de saturação com $\beta_1 = \beta_2 = \beta$, $V_{T1} = V_{T2} = V_T$, é:

$$i = \sqrt{2} \cdot v \cdot \sqrt{I - \frac{v^2}{2}} \quad (2.2.3)$$

onde

$$i = \frac{I_1 - I_2}{I_b} \quad v = \frac{V_1 - V_2}{\sqrt{\frac{2}{\beta} I_b}} \quad (2.2.4)$$

Observa-se que o termo $v^2/2$ na raiz é responsável pelo efeito não linear; portanto, para que a corrente de saída seja linear com a tensão de entrada, deve-se ter $|v| \ll 1$. Para o par diferencial, a transcondutância para baixa tensão diferencial de entrada ($v = 0$) é:

$$Gm_0 = \left. \frac{\partial(I_1 - I_2)}{\partial(V_1 - V_2)} \right|_{v=0} = \sqrt{\beta \cdot I_b} \quad (2.2.5)$$

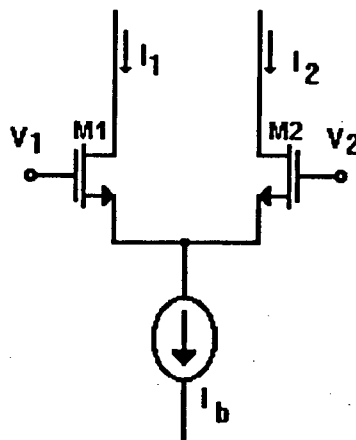


Figura 2.2.2: Par diferencial simples.

A máxima tensão diferencial de entrada para distorção inferior a 1% é aproximadamente $|V_1 - V_2| < 0.28 \sqrt{\frac{2I_b}{\beta}}$ [18]. Tipicamente, este valor é da ordem de dezenas a algumas centenas de mV e, portanto, inadequado para as aplicações onde a tensão diferencial de entrada deva ser da ordem de 40% a 50% da tensão de alimentação.

2.3 - TÉCNICAS DE LINEARIZAÇÃO PARA OTA'S

O critério inicial a ser usado na escolha do OTA a ser empregado no trabalho é a excursão máxima do sinal para distorção da corrente de saída inferior a 1%. Assim, apresenta-se a seguir, algumas técnicas de linearização conhecidas para o OTA.

Na referência [21], quatro técnicas de linearização para transcondutores diferenciais (OTA) são descritas. A primeira utiliza "atenuadores" para reduzir o nível de sinal de tensão aplicado a um par diferencial. Tal técnica, entretanto, tem o inconveniente de piorar a razão sinal-ruído pelo fato de os atenuadores introduzirem ruído, além de distorção. A segunda técnica, conhecida como "célula cruzada" [17, 19-21], utiliza um par diferencial modificado através da inclusão de fontes de tensão DC suspensas simuladas por transistores. Infelizmente, a inclusão das fontes suspensas traz como consequência uma significativa redução na frequência de corte do transcondutor. Nas referências [23-25] a linearidade do transcondutor é aumentada através da utilização de seguidores de fonte na entrada para criar um deslocamento DC na tensão de entrada do par diferencial. Outra técnica de linearização de OTA's utiliza polarização do par diferencial por uma fonte de tensão constante ao invés da polarização convencional por fontes de corrente [18].

Um método de linearização bastante empregado para OTA's é o de degeneração de fonte, onde a tensão de entrada é dividida entre diversos pares diferenciais [18], ou então, onde transistores simulando resistores são conectados em série com as fontes dos transistores do par diferencial convencional [22, 26, 27].

Outra estratégia de linearização é obtida através da modulação da corrente de polarização do par diferencial em função do sinal diferencial de entrada [28, 29].

Finalmente, uma outra forma para aumento da linearidade do OTA é baseada na utilização de espelhos de corrente programáveis [30, 31].

Resumindo, há uma grande quantidade de arquiteturas de OTA's propostas na literatura. Entretanto, praticamente todas elas utilizam um par diferencial de entrada com alguma forma de modificação, seja pela inclusão de resistência de degeneração, pela alteração da corrente de polarização do par diferencial em função do sinal de entrada ou pela inclusão de elementos simulando fontes de tensão. Na seção seguinte são apresentadas 3 topologias para implementação de OTA's, representativas de um grande número de estruturas propostas na literatura.

2.4 - COMPARAÇÃO ENTRE TRÊS ESTRUTURAS DE OTA'S

Nesta seção é realizada a comparação entre três estruturas de OTA's com objetivo de selecionar aquela que satisfaça os requisitos especificados anteriormente na introdução deste trabalho: simplicidade de projeto, possibilidade de sintonização, faixa de linearidade adequada e frequência de corte elevada.

Na literatura encontra-se alguns trabalhos que comparam amplificadores operacionais de transcondutância sob determinadas condições de contorno. Na referência [35] é feita a comparação entre as estruturas diferencial simples (DS), par diferencial com transistor MOS de degeneração (PDTMD) [22] e par diferencial com resistência de degeneração (RD) [26]. As estruturas analisadas possuem comportamento semelhante em altas frequências mas desempenho linear diferente, sendo a RD a melhor entre elas.

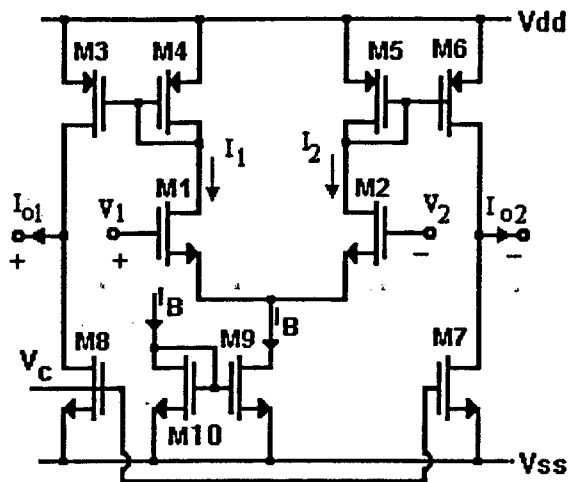
A referência [27] apresenta comparação entre o par diferencial simples, o par diferencial de entrada flutuante [44], uma estrutura com célula cruzada [17] e uma nova estrutura proposta no mesmo artigo. O objetivo foi de realizar comparação quanto à sensibilidade ao descasamento dos transistores de cada estrutura, mostrando que a estrutura proposta no artigo apresenta menor sensibilidade mantendo as outras características compatíveis com as demais estruturas.

Por último, o artigo da referência [43] faz uma comparação entre quatro estruturas: diferencial simples, célula cruzada [17], célula cruzada modificada [37] e par diferencial "anti-phase" [45]. Esta comparação visa obter a estrutura que proporcione maior excursão do sinal, e, principalmente, sintonia. As curvas apresentadas neste artigo mostram que a estrutura "anti-phase" é a que mantém maior linearidade sobre toda faixa de sintonia.

Nos três trabalhos descritos acima, uma das maiores dificuldades foi a escolha dos parâmetros a serem fixados na comparação das diversas estruturas de OTA. Outro problema que aparece é o grande número de estruturas propostas na literatura e das variações [46] que se pode ter utilizando-se as características de cada uma (de duas técnicas realiza-se uma terceira).

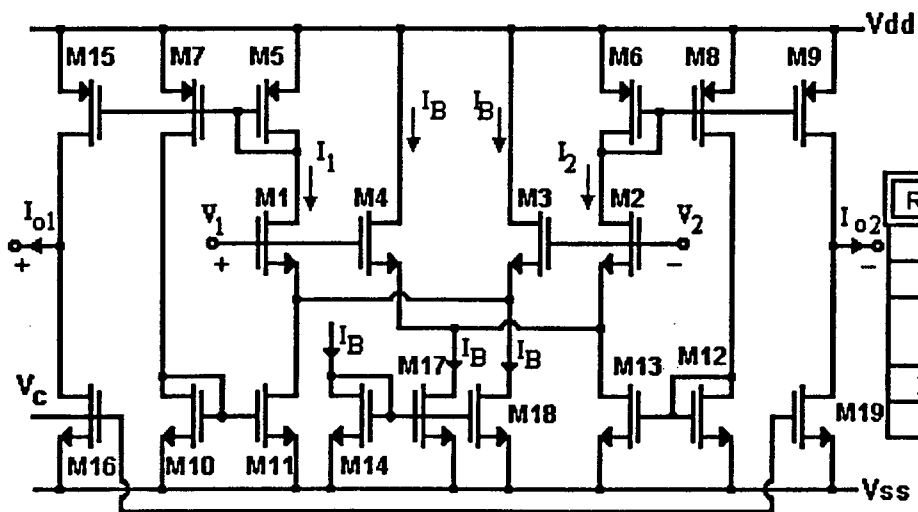
Com o objetivo de realizar um estudo comparativo, escolheu-se três estruturas, representativas de um grande número de circuitos de OTA propostos na literatura especializada. São elas:

1. **Diferencial simples (DS)** (figura 2.4.1) - É a mais comum devido a sua simplicidade e por ter transcondutância com resposta em frequência plana até altas frequências. Entretanto, apresenta pequena faixa linear.
2. **Célula cruzada com fonte de tensão suspensa (CC)** (figura 2.4.2) - Representa um grande número de estruturas apresentadas na literatura [21]. Tem faixa de linearidade elevada mas frequência de corte reduzida.
3. **Par diferencial com resistência de degeneração (RD)** (figura 2.4.3) - Representa, também, um grande número de estruturas propostas. É bastante conhecida em tecnologia bipolar e possui características que se enquadram nas exigências deste trabalho, conforme será concluído a seguir.



TRANSISTOR	W (μm)	L (μm)
M1, M2	69	10
M3 - M6	436	10
M7, M8	397	10

Figura 2.4.1: OTA com par diferencial simples (DS), corrente $I_B = 160\mu A$.



RANSISTOR	W (μm)	L (μm)
M1, M2	35	10
M3, M4	70	10
M5 - M9, M15	218	10
M10 - M13	404	10
M16, M19	204	10

Figura 2.4.2: OTA com Célula Cruzada (CC), corrente $I_B = 80\mu A$.

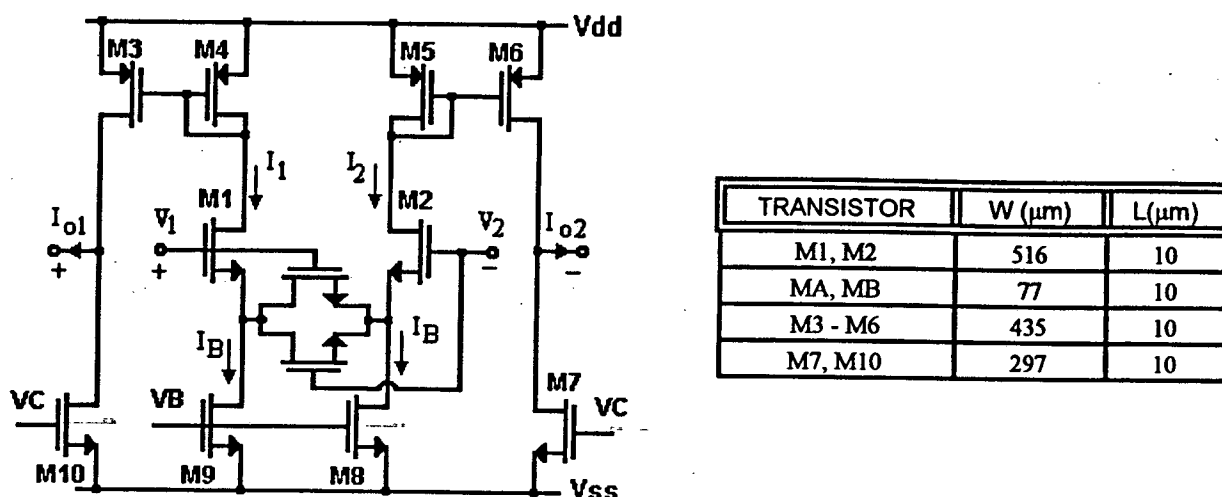


Figura 2.4.3: OTA com Resistência de Degeração (RD), corrente $I_B = 80\mu\text{A}$.

Tabela 2.4: Formulário das equações básicas de projeto das três estruturas utilizadas.

DIFERENCIAL SIMPLES	CÉLULA CRUZADA	RES. DEGENERACÃO
${}_{gs1} -V_T = \frac{I_{D1}}{Gm}$	${}_{gs1} -V_T = \frac{2I_{D1}}{Gm}$	${}_{gs1} -V_T = \frac{I_{D1}}{aGm}$ $a = \frac{\beta_1}{4\beta_A} + 1$
$I_{D1} = I_B/2 \quad (I_o = 0)$ $I_o \text{ máx} = 2I_{D1}$	$I_{D1} = \frac{\beta_1}{\beta_3} I_B \quad (I_o = 0)$ $I_o \text{ máx} = 2I_{D1}$	$I_{D1} = I_B \quad (I_o = 0)$ $I_o \text{ máx} = I_{D1}$
$E \text{ máx} = \sqrt{\frac{I_B}{\beta_1}}$	$E \text{ máx} = \sqrt{\frac{2I_B}{\beta_3}}$	$E \text{ máx} = \frac{I_B \sqrt{4a-2}}{Gm \ a}$
$\beta_1 = \frac{2Gm}{V_{E \text{ máx}}}$	$\beta_1 = \frac{Gm}{V_{E \text{ máx}}}$	$\beta_1 = \frac{2aGm\sqrt{4a-2}}{V_{E \text{ máx}}}$

A comparação entre as estruturas dos OTA's é dificultada pelo fato de que os requisitos podem ser os mais variados incluindo desde: faixa de linearidade, resposta em frequência,

manutenção da linearidade com a sintonização, simplicidade de projeto até fatores como área consumida e corrente total de alimentação

Resolveu-se fixar as seguintes condições de contorno para a realização da comparação entre as três estruturas sob análise:

$$G_m = 100 \mu A/V$$

$$I_{o \text{ máx}} = 80 \mu A$$

Utilizou-se tensão de alimentação de $\pm 2,5V$, compatível com a tecnologia a ser utilizada. O comprimento do canal dos transistores foi o mesmo em todas as estruturas para que este parâmetro não afetasse a comparação quanto à resposta em frequência das três topologias empregadas. A corrente $I_{o \text{ máx}}$ foi mantida igual procurando-se dar as mesmas características de projeto para os espelhos de corrente para não afetar a comparação quanto à resposta em frequência. O valor de $V_{Emáx}$ (tensão diferencial máxima de entrada para saturação da corrente igual à corrente de polarização dos transistores de entrada) foi projetada para $0,8V$. Este valor não representa o limite de $\pm 40\%$ da tensão de alimentação; contudo, permite avaliar as três estruturas quanto a linearidade (figura 2.4.4.b). Foram utilizados os parâmetros tecnológicos típicos do PMU (Projeto MultiUsuário) tecnologia de $2\mu m$ (tabela 2.5), para simulação via SPICE. O ganho dos espelhos de corrente é unitário nos três casos.

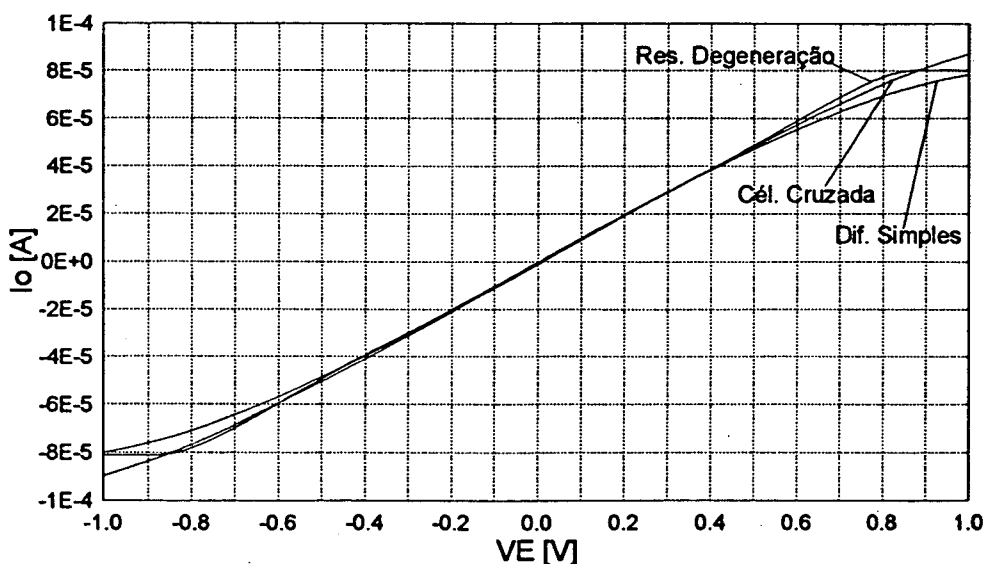


Figura 2.4.4.a: Função de Transferência DC para as três estruturas comparadas.

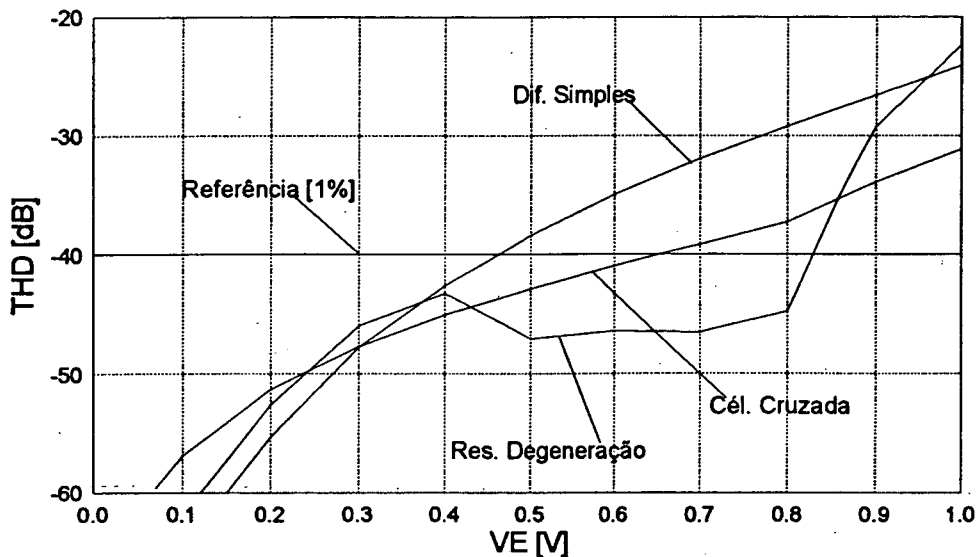


Figura 2.4.4 .b: Distorção Harmônica Total para as três estruturas em 1kHz.

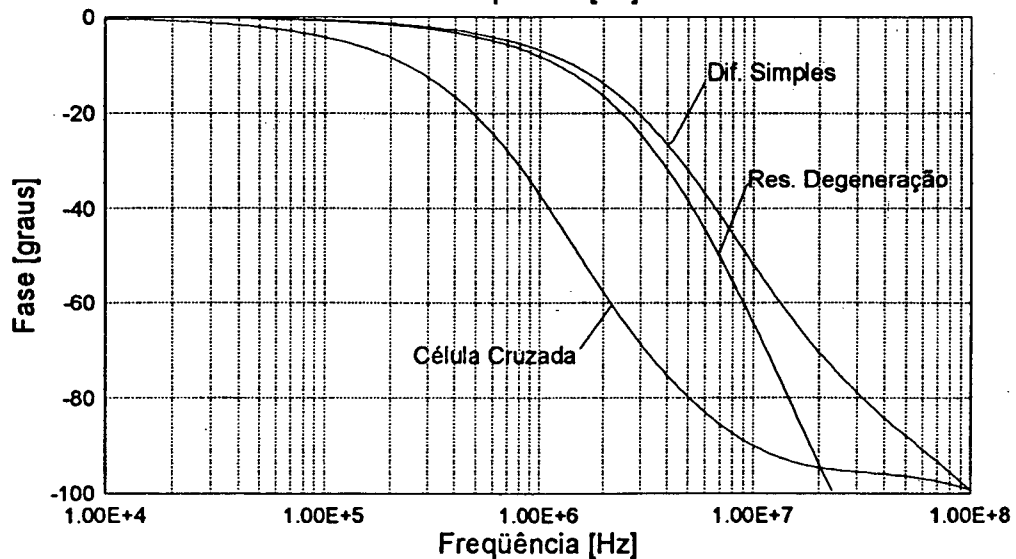
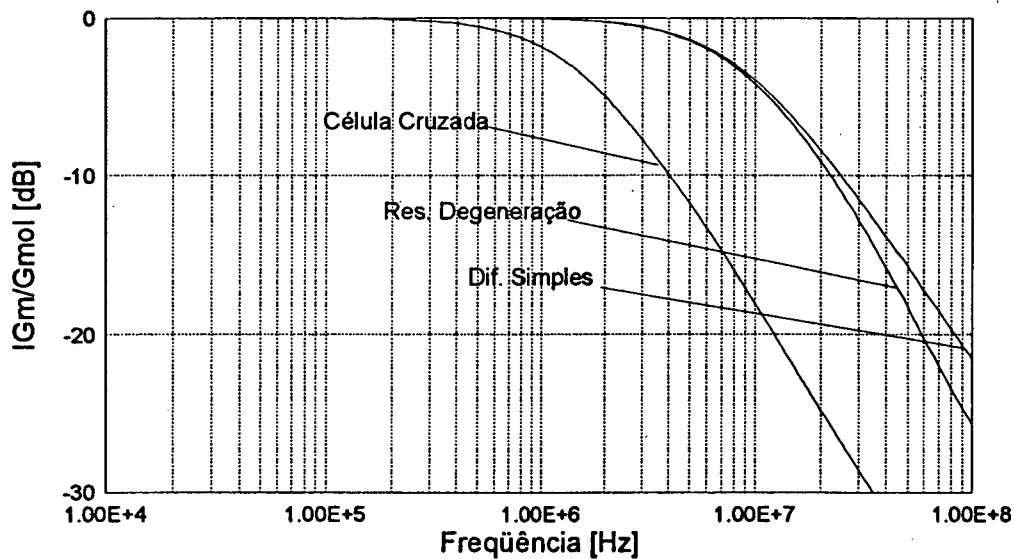


Figura 2.4.5: Módulo e fase das respostas em freqüência dos OTA's.

A distorção harmônica total, obtida com as três estruturas tendo os mesmos valores de transcondutância (figura 2.4.4.a) e máxima corrente de saída é apresentada na figura 2.4.4.b. Observa-se que o OTA com resistência de degeneração permite a maior excursão do sinal de entrada caso o critério de linearidade adotado seja o de distorção total inferior a -40dB.

Os resultados da resposta em frequência podem ser observados na figura 2.4.5 e na tabela 2.6. As frequências de corte para os OTA's RD e DS são aproximadamente 8MHz enquanto que a do OTA CC é de 1,5MHz. As vantagens da estrutura RD sobre a CC são bem nítidas quanto à distorção harmônica e à resposta em frequência. Comparada à estrutura DS, a estrutura do OTA com RD apresenta uma resposta em frequência levemente inferior mas sua linearidade é bastante superior à do OTA com par diferencial simples. Por estes motivos e pela sua simplicidade, resolveu-se utilizar a estrutura RD como célula básica do OTA para projeto do filtro que será realizado posteriormente. Portanto, de agora em diante, a estrutura com RD será considerada como célula básica do OTA.

Tabela 2.5: Parâmetros típicos do PMU - 2 μ m, LEVEL 2.

PARÂMETRO	NMOS	PMOS	UNIDADE
V _{TO}	0,9	-0,6	V
T _{ox}	400E-10	400E-10	m
X _J	5E-7	0,6E-6	m
U _{EXP}	0,0129	0,0311	---
U _O	510	175	cm ² /Vs
U _{CRIT}	1E3	4,72E3	V/cm
V _{MAX}	3,79E4	3,72E4	m/s
N _{EFF}	2,74	10,0	---
DELTA	1,64	0,817	---
R _{SH}	40	50	Ω/\square
C _{GSO,CGDO}	1,5E-10	2,1E-10	F/m
C _J	110E-6	350E-6	F/m ²
C _{JSW}	2,5E-10	4,5E-10	F/m
M _J	0,48	0,48	---
M _{JSW}	0,27	0,4	---
P _B	0,45	1,04	V
N _{SUB}	5,3E15	1,9E16	cm ⁻³
L _D	0,15E-6	0,2E-6	m

Tabela 2.6: Resultados das simulações para comparação dos OTA's.

	DIFERENCIAL SIMPLES	CÉLULA CRUZADA	RESISTÊNCIA DEGENERÇÃO	UNIDADES
ÁREA ATIVA	0,02676	0,0354	0,0352	mm ²
CONSUMO	1,64	2,00	1,62	mW
V _E (1%THD-1kHz)	0,45	0,66	0,82	V
V _{gsL2}	1,83	1,82	1,4	V
f _p	8	1,5	8	MHz
G _{m0}	100	100	100	μA/V
ALIMENTAÇÃO	± 2,5	± 2,5	± 2,5	V

CAPÍTULO 3

ESTRUTURA COMPLETA DO OTA COM RESISTÊNCIA DE DEGENERACÃO

No capítulo anterior, analisou-se três estruturas de OTA's e optou-se pela utilização do OTA com RD devido as suas características de linearidade e de resposta em frequência. Neste capítulo é apresentada uma análise mais detalhada do OTA com RD e serão feitas algumas modificações na estrutura proposta em [26] a fim de obter melhoras no desempenho do circuito tais como os aumentos da impedância de saída, da excursão do sinal de saída e a obtenção de saídas balanceadas. As saídas balanceadas do OTA são obtidas com a inclusão de um circuito de compensação da tensão de modo comum, enquanto os aumentos da impedância de saída e da excursão do sinal são conseguidos através da introdução de espelhos de corrente de alta impedância de saída, característica essencial para obtenção de filtros de alta seletividade. A inclusão dos espelhos de corrente degrada a resposta em frequência do OTA, produzindo desvios de fase que podem ser excessivos para a obtenção de filtros seletivos. A introdução de um capacitor de compensação permite reduzir significativamente o desvio de fase do OTA introduzido pelos espelhos de corrente .

3.1 - ANÁLISE DA CÉLULA BÁSICA DO OTA COM RESISTÊNCIA DE DEGENERAÇÃO

3.1.1 - DETERMINAÇÃO DA TRANSCONDUTÂNCIA

A análise em baixas frequências da estrutura com RD apresenta-se documentada na referência [26]. Serão transcritas aqui, apenas as principais equações necessárias ao projeto da célula básica do OTA.

Na figura 3.1.1 é apresentada a estrutura simplificada do OTA com resistência de degeneração (RD). M1 e M2 formam o par diferencial de entrada, MA e MB a resistência de degeneração, cujo valor é controlado pela tensão de entrada, enquanto os transistores M3, M4, M8 e M9 são fontes de corrente.

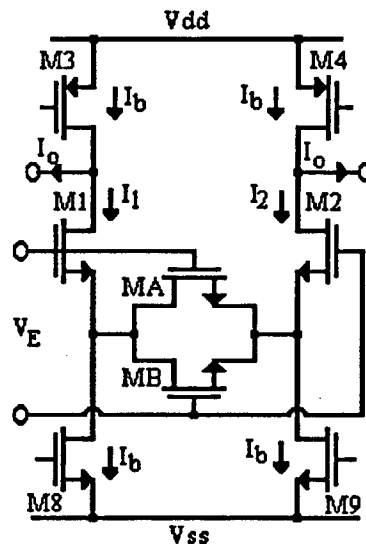


Figura 3.1.1: Transcondutor com resistência de degeneração ($I_b = 310\mu\text{A}$)

No funcionamento do circuito, quando V_E for pequeno, MA e MB estarão na região triodo e o comportamento é semelhante ao do par diferencial simples. No entanto, quando V_E for

suficientemente elevado, MB ($V_E > 0$) ou MA ($V_E < 0$) estará na região de corrente de dreno saturada. Sejam:

$$v = \frac{Gm_0 V_E}{I_b} \quad a = \frac{\beta_1}{4\beta_A} + 1 \quad |v_1| = \sqrt{\frac{a^2 + a + 0.5}{a^4 + 0.25}} \quad i = \frac{I_o}{I_b}$$

onde a tensão v é o valor normalizado da tensão de entrada e v_1 é o valor da tensão de entrada normalizada na qual o transistor MA (MB) passa para a região de saturação.

Partindo-se da equação quadrática simplificada na região de saturação para os transistores M1 e M2 e da equação na região triodo para MA e MB (tabela 2.1) pode-se determinar o valor de Gm_0 :

$$Gm_0 = \left. \frac{\partial I_o}{\partial V_E} \right|_{V_E=0} = \left[\frac{\beta_1 I_b}{2a^2} \right]^{0.5} \quad (3.1.1)$$

o que pode ainda ser escrito na forma:

$$Gm_0 = \frac{I_b}{a(V_{gs1} - V_T)} \quad (3.1.2)$$

Considerando-se duas regiões de operação tem-se:

a) Para $\begin{cases} V_E > 0 \\ v < v_1 \end{cases} \rightarrow$ MA e MB na região triodo, a corrente de saída normalizada é dada por:

$$i = v \sqrt{1 - v^2/4} \quad (3.1.3)$$

b) Para $\begin{cases} V_E > 0 \\ v > v_1 \end{cases} \rightarrow$ MB na região de saturação e MA na região triodo, tem-se:

$$v = \frac{Gm_0 V_E}{I_b} = \frac{V_E}{a\sqrt{2I_b/\beta_1}} \quad (3.1.4)$$

$$i = \pm \frac{\left[av\sqrt{4a-2} \pm \sqrt{4a-1-a^2v^2} \right]^2}{(4a-1)^2} \quad v > v_1 \quad (3.1.5)$$

onde o sinal positivo (negativo) está associado à parte positiva (negativa) do sinal de entrada. Quando a corrente na saída for máxima seu valor será igual ao da corrente de polarização ($I_b = I_o$), isto é, $i = 1$. Da equação (3.1.5) tem-se, para $i = 1$, que:

$$v = v_2 = \frac{\sqrt{4a-2}}{a} \quad (3.1.6)$$

onde v_2 representa a tensão diferencial de entrada quando I_o é máximo ou, equivalentemente,

$$E_{max} = \frac{I_b \sqrt{4a-2}}{Gm_0 a} \quad (3.1.7)$$

V_{Emax} representa o valor máximo da tensão diferencial que pode ser aplicado à entrada sem que a corrente de saída sature.

A linearidade da corrente de saída do OTA depende da relação β_1/β_A e também do nível de polarização dos transistores de entrada. Com critérios de projeto adequados a distorção da corrente de saída fica abaixo de 1% com níveis de tensão de entrada da ordem de 40% da tensão de alimentação. Na referência [26] aparecem curvas normalizadas i/v para diferentes valores de

β_1/β_A onde observa-se que o melhor desempenho em termos de linearidade ocorre para valores de "a" em torno de 7.

3.1.2 - DETERMINAÇÃO DA RESPOSTA EM FREQUÊNCIA

A célula básica da figura 3.1.1 é totalmente diferencial e simétrica em relação a cada uma das entradas. Portanto, para simplificar a análise da resposta a sinais diferenciais, pode-se utilizar o circuito mostrado na figura 3.1.2.a.

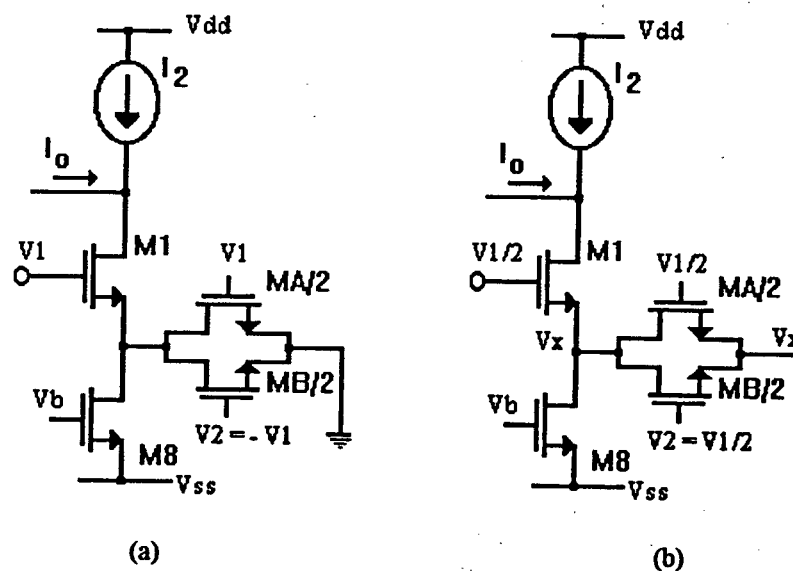


Figura 3.1.2: Estruturas simplificadas da célula transcondutora com resistência de degeneração:
 (a) para análise da resposta em frequência e das impedâncias de modo diferencial
 (b) para análise das impedâncias de modo comum

Chamando:

$$C_1 = C_{sb1} + C_{db8} + 2C_{gsA}$$

$$C_2 = C_{gs1}$$

$$C_3 = 2C_{gsA} + C_{gd1}$$

$$G = 4g_{dsA} + g_{ds8}$$

foi feita uma análise da célula básica, obtendo-se a função de transferência:

$$\frac{I_o}{V_1} = \frac{-s^2 C_3 (C_1 + C_2) + s [g_{m_1} C_1 - C_3 (G + g_{m_1} + g_{mb_1}) - g_{mb_1} C_2] + g_{m_1} G}{g_{m_1} + g_{mb_1} + G + s(C_1 + C_2)} \quad (3.1.8)$$

A simulação do circuito da figura 3.1.1 com o programa SPICE assim como a introdução dos valores das capacitâncias, condutâncias e transcondutâncias na equação (3.1.8) revelou que as frequências das singularidades estão próximas às frequências de ganho unitário (f_t) dos transistores que formam a célula básica. Como o OTA será utilizado em filtros cuja faixa de frequências de entrada está muito abaixo da f_t dos transistores, pode-se considerar que a transcondutância da célula básica é dada por:

$$G_{m_0} \cong \frac{g_{m_1} 4g_{dsA}}{g_{m_1} + g_{mb_1} + 4g_{dsA}} \quad (3.1.9)$$

na faixa de frequências onde o OTA irá operar.

3.1.3 - DETERMINAÇÃO DA IMPEDÂNCIA DE ENTRADA

Nesta seção são determinadas as impedâncias de entrada de modo comum e de modo diferencial. A impedância de entrada de modo comum é determinada aplicando-se a mesma tensão nas duas entradas. Considerando que o OTA irá operar em frequências muito abaixo da frequência de transição f_t , tem-se:

$$Z_{iCM} = \frac{1}{sC_{iCM}} \quad (3.1.10.a)$$

onde

$$C_{iCM} = C_{gd1} + \alpha(C_{gs1} + 2C_{gsB}) \quad (3.1.10.b)$$

e

$$\alpha = \frac{g_{ds1} + g_{ds8} + gmb_1}{g_{ds1} + g_{ds8} + gm_1 + gmb_1} \quad (3.1.10.c)$$

A equação (3.1.10.a) mostra que a impedância de entrada de modo comum é puramente capacitiva. Para determinar a impedância diferencial de entrada, aplica-se $V_1/2$ na entrada do circuito da figura 3.1.2.b. A admitância, neste caso, é igual à soma da admitância de entrada de modo comum com o dobro do valor da admitância diferencial. Desta forma, a análise do circuito da figura 3.1.2.b e da equação (3.1.10) permitem concluir que

$$Z_{iD} = \frac{1}{sC_{iD}} \quad (3.1.11.a)$$

onde

$$C_{iD} = C_{gsA}(1 - \alpha) + C_{gs1}(\alpha' - \alpha) \quad (3.1.11.b)$$

e

$$\alpha' = \frac{G + gmb_1}{G + gm_1 + gmb_1} \quad (3.1.11.c)$$

Z_{iD} é a impedância diferencial de entrada da célula básica do OTA.

A impedância de entrada da célula básica é essencial para fins de projeto pois é um fator responsável pela modificação das características do filtro onde o OTA será utilizado.

3.1.4 - DETERMINAÇÃO DA ADMITÂNCIA DE SAÍDA

Nesta seção são utilizados os circuitos da figura 3.1.2 para determinação das admitâncias de modo comum e modo diferencial da saída.

A admitância de saída de modo comum na faixa de utilização do OTA é dada pela equação (3.1.12) que representa a admitância de um estágio cascode.

$$Y_{oCM}^{cb} = sC_{oCM}^{cb} + g_{oCM}^{cb} \quad (3.1.12.a)$$

$$Y_{oCM}^{cb} = s(C_{gd1} + C_{db1}) + \frac{g_{ds1}g_{ds8}}{gm_1 + gmb_1 + g_{ds8}} \quad (3.1.12.b)$$

Por outro lado, a admitância de modo diferencial de saída resulta em uma condutância dada por:

$$Y_{oD}^{cb} = g_{oD}^{cb} \quad (3.1.13.a)$$

onde

$$g_{oD}^{cb} = \frac{1}{2} \left[\frac{g_{ds1}G}{gm_1 + gmb_1 + G} + \frac{g_{ds1}g_{ds8}}{gm_1 + gmb_1} \right] \quad (3.1.13.b)$$

Na expressão (3.1.13.b) $G = 4g_{dsA} + g_{ds8}$ e o primeiro membro do lado direito é predominante, sendo aproximadamente dez vezes maior que o segundo.

Na análise efetuada não foi introduzido o efeito da impedância da fonte de corrente (I_2) devido ao fato de a mesma ter sido substituída por um espelho de corrente, conforme será visto a seguir.

3.2 - DEFINIÇÃO DO ESTÁGIO DE SAÍDA DO OTA

Conforme já mencionado anteriormente, a célula básica do OTA utilizando resistência de degeneração, figura 3.1.1, apresenta faixa de linearidade e resposta em frequência adequadas à proposta do trabalho. Entretanto, a célula utilizada ainda apresenta alguns problemas:

- 1- Os níveis de tensão de entrada e saída devem ser tais que M1 e M2 mantenham-se saturados. Isto significa que devemos ter $V_{ds1} \geq V_{gs1} - V_{T1}$ ou $V_{ol} \geq V_1 - V_{T1}$, isto é, a entrada e a saída devem ser tais que esta desigualdade seja satisfeita. Tal desigualdade implicará em limitar a excursão pico a pico do sinal em $V_{omáx} - V_{omín} = V_{T1}$. O uso de espelhos de corrente na saída da célula básica, permite desacoplar o sinal de saída do transistor de entrada.
- 2- Em geral o projeto de filtros OTA-C requer o uso de diferentes valores de transcondutância mas que devem ser casadas entre si. Uma estratégia simples para obter diferentes transcondutâncias com um bom casamento é através do emprego de células básicas idênticas para as diversas transcondutâncias, juntamente com o uso de espelhos com diferentes ganhos.
- 3- A obtenção de filtros com alto "Q" requer OTA's com alto ganho de tensão, conforme será apontado posteriormente. A simples introdução de espelhos no estágio de saída não garante a possibilidade de obtenção de filtros de alta seletividade. Tipicamente, ganhos de tensão da ordem de 30 a 50 são obtidos com espelhos simples. Tais valores não permitem obter filtros com fator de qualidade superior a 30; portanto, espelhos de corrente mais elaborados são normalmente necessários para Q's elevados.

A fim de evitar os problemas apontados, serão utilizados espelhos de corrente com os objetivos de desacoplar o sinal de saída dos drenos dos transistores do par diferencial de entrada

e facilitar o escalamento das transcondutâncias por modificação do ganho dos espelhos. Adicionalmente, tais espelhos devem ter alta impedância de saída para possibilitar a obtenção de filtros de alto "Q".

3.2.1 - CLASSE DE OPERAÇÃO DO ESTÁGIO DE SAÍDA

Definida a necessidade da introdução de espelhos de corrente, parte-se agora para a escolha da classe de operação dos espelhos. Posteriormente, será definido o tipo de espelho de corrente a ser utilizado. Por ora, serão apresentados os esquemas elétricos com espelhos simples.

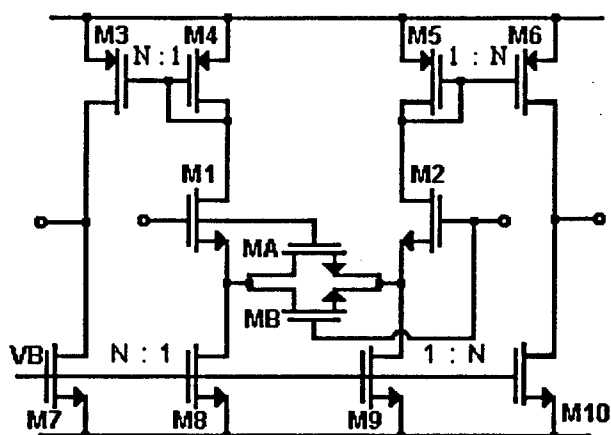


Figura 3.2.1: Célula básica com saída classe A

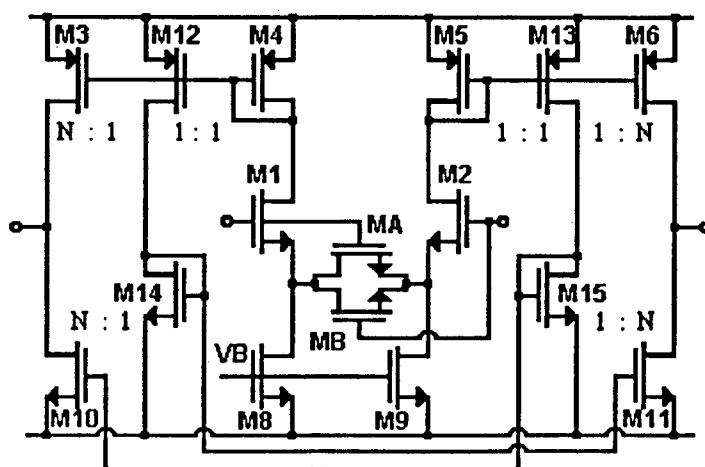


Figura 3.2.2: Célula básica com saída classe A complementar.

Tabela 3.1: Equações de transcondutância para tensão diferencial de entrada zero.

CÉLULA BÁSICA	C. B. + ESP. CLASSE A	C. B. + ESP. CLASSE A COMPLEMENTAR
$Gm_o = \left(\frac{\beta I_B}{2\alpha^2}\right)^{0.5}$	$Gm_o = N \left(\frac{\beta I_B}{2\alpha^2}\right)^{0.5}$	$Gm_o = 2N \left(\frac{\beta I_B}{2\alpha^2}\right)^{0.5}$

Na tabela 3.1 aparecem as equações de Gm_o para o OTA com resistência de degeneração sem espelho (figura 3.1.1), com espelho operando em classe "A" (figura 3.2.1) e com espelho operando em classe "A complementar" (figura 3.2.2). Quando comparados os dois tipos de operação com espelhos para um mesmo Gm_o e mesma corrente de polarização I_B , chega-se à conclusão que o consumo de potência e a área ativa ocupada é a mesma nos dois casos. Entretanto, a assimetria introduzida pelo classe "A complementar" aumenta o atraso de fase e, conseqüentemente, piora a resposta em frequência em relação ao classe "A". Em conseqüência, optou-se pelo circuito com saída em classe "A".

3.2.2 - CIRCUITO DE COMPENSAÇÃO DA TENSÃO DE MODO COMUM

Definida a saída em classe "A" existe agora a possibilidade de se ter saída simples, diferencial e diferencial balanceada [73]. A utilização de saídas balanceadas diminui significativamente a distorção devido ao cancelamento das harmônicas de ordem par provenientes do OTA e dos capacitores não lineares, além de diminuir o ruído e interferências de modo comum. A desvantagem associada ao uso de saídas balanceadas está nos aumentos de potência e de área ocupada. Neste projeto optou-se pelo OTA com saída diferencial balanceada (figura 3.2.3). Para que as saídas do OTA operem de forma balanceada, isto é, com mesmo nível de tensão contínua, é necessário incluir um circuito de compensação da tensão de modo comum.

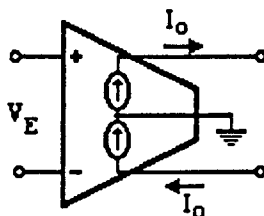


Figura 3.2.3: OTA com saídas balanceadas.

A figura 3.2.4 representa em forma de blocos o OTA com saídas balanceadas empregando circuito de compensação de modo comum.

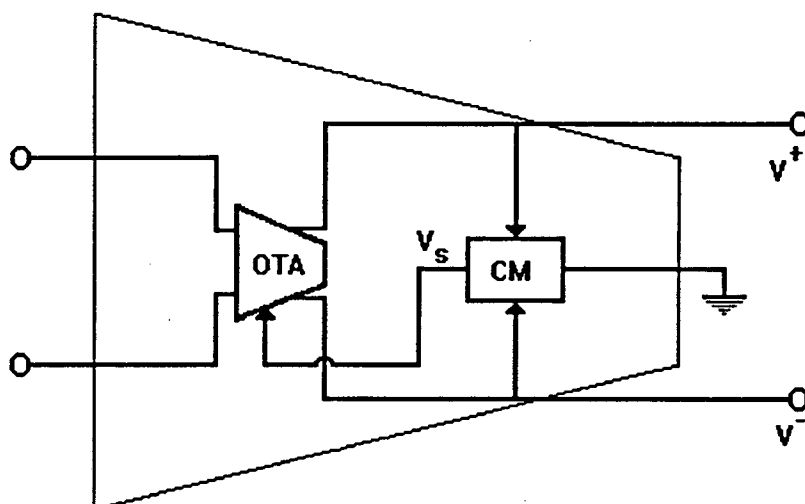


Figura 3.2.4: Diagrama de blocos do OTA com saídas balanceadas mostrando o bloco de compensação de tensão de modo comum.

O circuito de compensação de modo comum realiza uma realimentação interna fazendo com que as tensões nas saídas do OTA tenham valor médio igual a zero, ou equivalentemente, que suas tensões de saída sejam iguais a zero volts quando a tensão diferencial de entrada é nula. Na literatura pode-se encontrar diversas estruturas que realizam a compensação de modo comum [26, 32, 52-55]. A estrutura escolhida neste trabalho é formada por dois pares diferenciais, (figura 3.2.5), que oferecem a possibilidade de fixação da tensão DC de saída do OTA a ser compensado (neste trabalho, em zero Volts). O efeito de carga do circuito de compensação de modo comum na saída do OTA é apenas capacitivo e sua corrente de polarização é muito menor do que a empregada na polarização da célula básica do OTA.

O circuito de compensação da tensão de modo comum apresentado na figura 3.2.5 compara a tensão de modo comum da saída do OTA com uma tensão de referência (zero volts, neste caso). A corrente em M19 é proporcional à tensão de modo comum na saída do OTA. Quando a tensão de modo comum é diferente da tensão de referência (zero Volts), a tensão V_s no dreno de M18 varia no sentido de manter o circuito de modo comum "equilibrado". Se a tensão V_s é utilizada para polarizar a fonte de corrente na saída do OTA, obtém-se tensão de modo comum igual à tensão de referência.

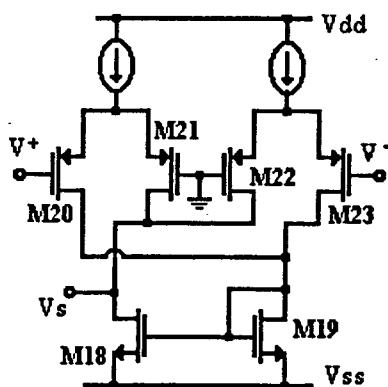


Figura 3.2.5: Circuito usado na compensação de modo comum.

3.3 - ESCOLHA DO ESPELHO DE CORRENTE DO ESTÁGIO DE SAÍDA

Um dos principais objetivos deste trabalho é realizar filtros seletivos com fator de qualidade elevado. Como será mostrado no capítulo seguinte, o fator de qualidade depende do ganho de tensão do OTA e do desvio de fase da resposta em frequência de sua transcondutância. Filtros com alto fator de qualidade requerem OTA's com alto ganho de tensão e desvios de fase pequenos. O uso de espelhos simples no estágio de saída foi descartado em função da baixa razão transcondutância/condutância de saída e em consequência, baixo ganho de tensão para o OTA. Espelhos de corrente mais elaborados [47-50], como os apresentados na figura 3.3.1, possuem

razão transcondutância/ condutância de saída bem mais elevada que espelhos simples, a custas de uma redução na excursão do sinal de saída e no aumento da área ocupada e, em conseqüência, redução na frequência de corte do ganho de corrente. Realizar-se-á em seguida, um estudo comparativo entre alguns destes espelhos para determinar qual é mais adequado às especificações deste trabalho.

3.3.1 - RESPOSTA EM FREQUÊNCIA DE ESPELHOS DE CORRENTE - ESTUDO COMPARATIVO

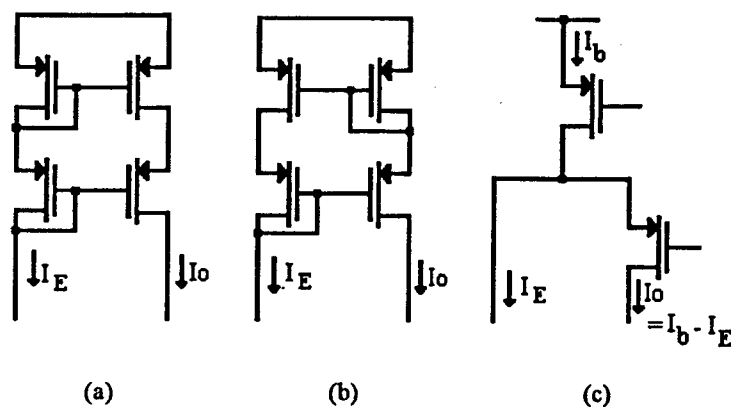


Figura 3.3.1: Espelhos de corrente. (a) Cascode. (b) Wilson melhorado. (c) "Folded cascode".

Os espelhos de corrente da figura 3.3.1 apresentam impedâncias de saída elevadas. Tipicamente, as razões transcondutância/condutância de saída são superiores a 500 em todos os espelhos de corrente mostrados. Como estes espelhos apresentam impedâncias de saída suficientemente elevadas para permitir a obtenção de fatores de qualidade elevados, a opção será pelo uso daquele que produza o menor desvio de fase na faixa de utilização do OTA.

Foram realizadas simulações com a célula básica do OTA (figura 3.1.1) tendo como estágio de saída espelhos cascode auto polarizado, Wilson melhorado [50] e "folded cascode" [47, 56, 57]. A célula básica foi projetada com $Gm_o = 150\mu A/V$ e $I_b = 310\mu A$ e as dimensões dos transistores mostradas na tabela da figura 3.4.1. Nos três espelhos de corrente as dimensões das portas dos transistores foram $W = 587\mu m$ e $L = 3\mu m$. Estes valores foram obtidos para permitir máxima excursão na saída $I_o\text{ máx} = I_B$ sem tirar os transistores da saturação e também tensão de saída máxima próxima de 40% da tensão de alimentação. A figura 3.3.2 mostra a característica DC dos OTA's simulados. A faixa de linearidade é praticamente a mesma para os três espelhos de corrente utilizados.

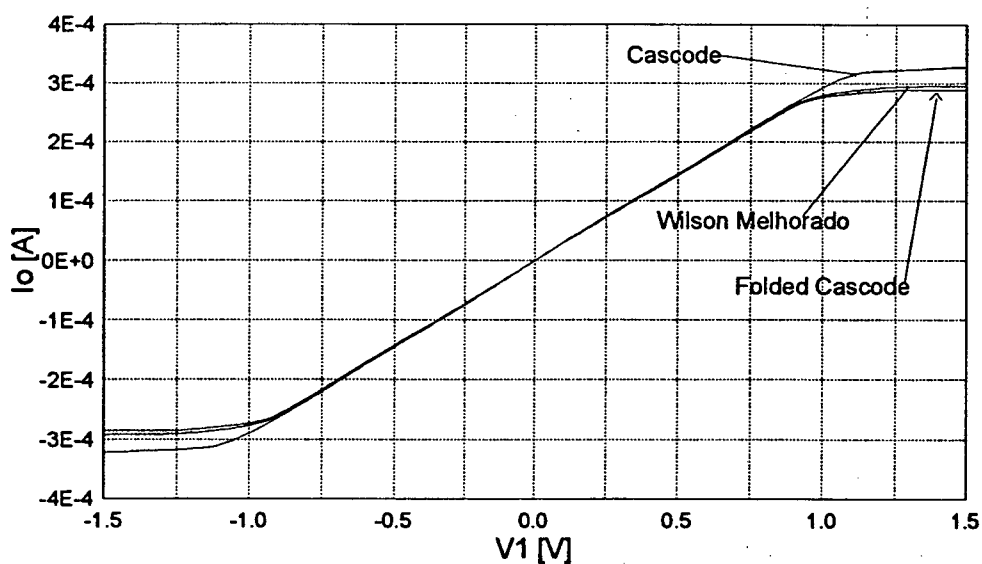


Figura 3.3.2: Função de transferência DC dos OTA's com diferentes espelhos de corrente na saída

A curva da magnitude da resposta em frequência, figura 3.3.3, está normalizada para $Gm_o = 150\mu A/V$. Até cerca de 30MHz o OTA com espelho Wilson melhorado (WM) apresentou o menor desvio de fase. As frequências de corte de -3dB são da ordem de 55MHz (cascode), 75MHz ("folded cascode") e 150MHz (Wilson melhorado).

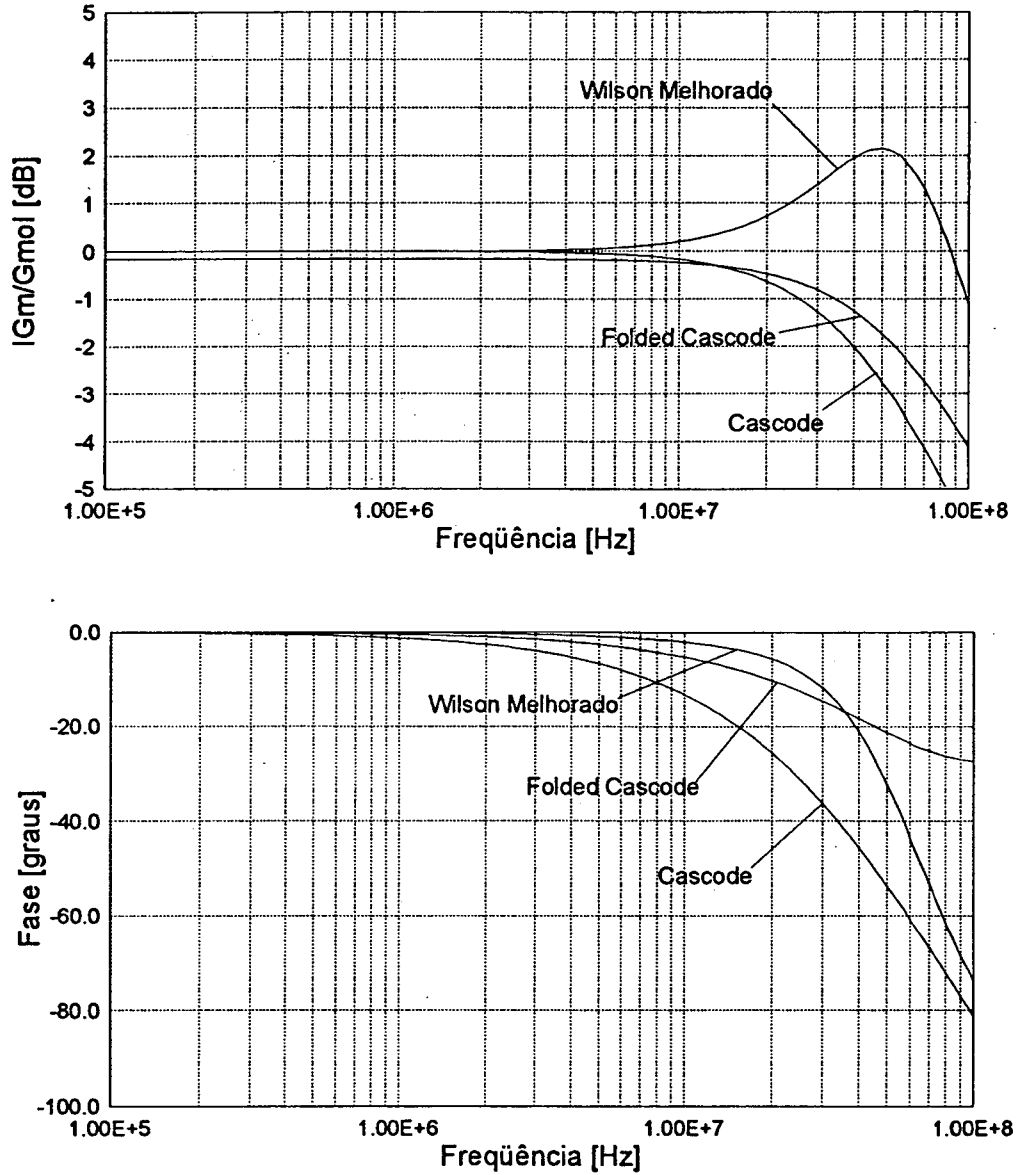


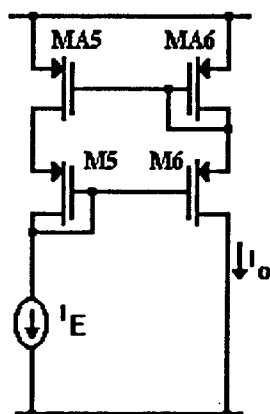
Figura 3.3.3: Gráfico de módulo e fase da resposta em frequência de OTA's com diferentes espelhos de corrente na saída.

Em função das características de impedância de saída, resposta em frequência e, como será mostrado posteriormente, pela facilidade de compensação do desvio de fase, optou-se pela utilização do espelho WM como estágio de saída do OTA.

3.3.2 - ESPELHO WILSON MELHORADO - DETERMINAÇÃO DO CAPACITOR DE COMPENSAÇÃO

Uma vez feita a escolha do espelho WM, nesta seção é proposta a inclusão de um capacitor de compensação com o intuito de melhorar seu desempenho em frequência. São determinadas as admitâncias de entrada e de saída do espelho. Por ser o estágio de saída escolhido para o OTA, o espelho WM será o bloco determinante da impedância de saída do OTA.

3.3.2.1 - DETERMINAÇÃO DO CAPACITOR DE COMPENSAÇÃO



TRANSISTOR	W (μm)	L (μm)
M5, M6	978	5
MA5, MA6	978	5

Figura 3.3.4: Espelho Wilson Melhorado.

Para determinar a função de transferência I_o/I_E , utilizou-se o circuito da figura 3.3.4. Fazendo-se:

$$C_{E1} = C_{dbA6} + C_{gsA6} + C_{gsA5} \quad (3.3.1)$$

e

$$C_{E2} = C_{db5} + C_{gs5} \quad (3.3.2)$$

obtem-se:

$$\frac{I_o}{I_E} = H_{WM}(s) = \frac{N_3 s^3 + N_2 s^2 + N_1 s + N_0}{D_3 s^3 + D_2 s^2 + D_1 s + D_0} \quad (3.3.3)$$

onde:

$$N_3 = (C_{E2} + C_{db}) [C_{gd}(C_{E1} + C_{db}) + C_{gs}(C_{db} + C_{gd})] \quad (3.3.4.a)$$

$$N_2 = gm [C_{E1}(C_{E2} + C_{db} - C_{gd}) - C_{gd}(3C_{db} - 2C_{E2} - C_{gs}) - C_{gs}C_{db}] \quad (3.3.4.b)$$

$$N_1 = gm^2 [C_{E1} - 2C_{gd} + C_{E2} + C_{db}] \quad (3.3.4.c)$$

$$N_0 = gm^3 \quad (3.3.4.d)$$

$$D_3 = C_{gs} [C_{db}(C_{gd} + C_{E2}) + C_{gd}C_{E2}] + (C_{E1} + C_{db}) [C_{E2}C_{db} + (C_{gd} + C_{gs})(C_{E2} + C_{db})] \quad (3.3.5.a)$$

$$D_2 = gm [C_{E1}(C_{db} + C_{gd} + C_{gs}) + 2C_{E2}(C_{db} + C_{gd} + C_{gs}) + C_{db}(3C_{gs} + 2C_{gd} + C_{db}) + C_{gs}C_{gd}] \quad (3.3.5.b)$$

$$D_1 = gm^2 [C_{E2} + 2C_{gd} + 2C_{db} + 2C_{gs}] \quad (3.3.5.c)$$

$$D_0 = gm^3 \quad (3.3.5.d)$$

Os coeficientes das expressões (3.3.4) e (3.3.5) foram determinados supondo que todos os parâmetros do modelo pequenos sinais dos quatro transistores são iguais.

A figura (3.3.5) apresenta os gráficos da magnitude e da fase da resposta em frequência do espelho WM, obtidos através do simulador de circuitos SPICE e por meio da equação (3.3.3). A fase calculada por esta equação apresenta em 1 MHz erro da ordem de 20% em relação ao valor obtido por simulação. Esta é uma precisão suficiente para que se possa fazer o cálculo aproximado do capacitor de compensação.

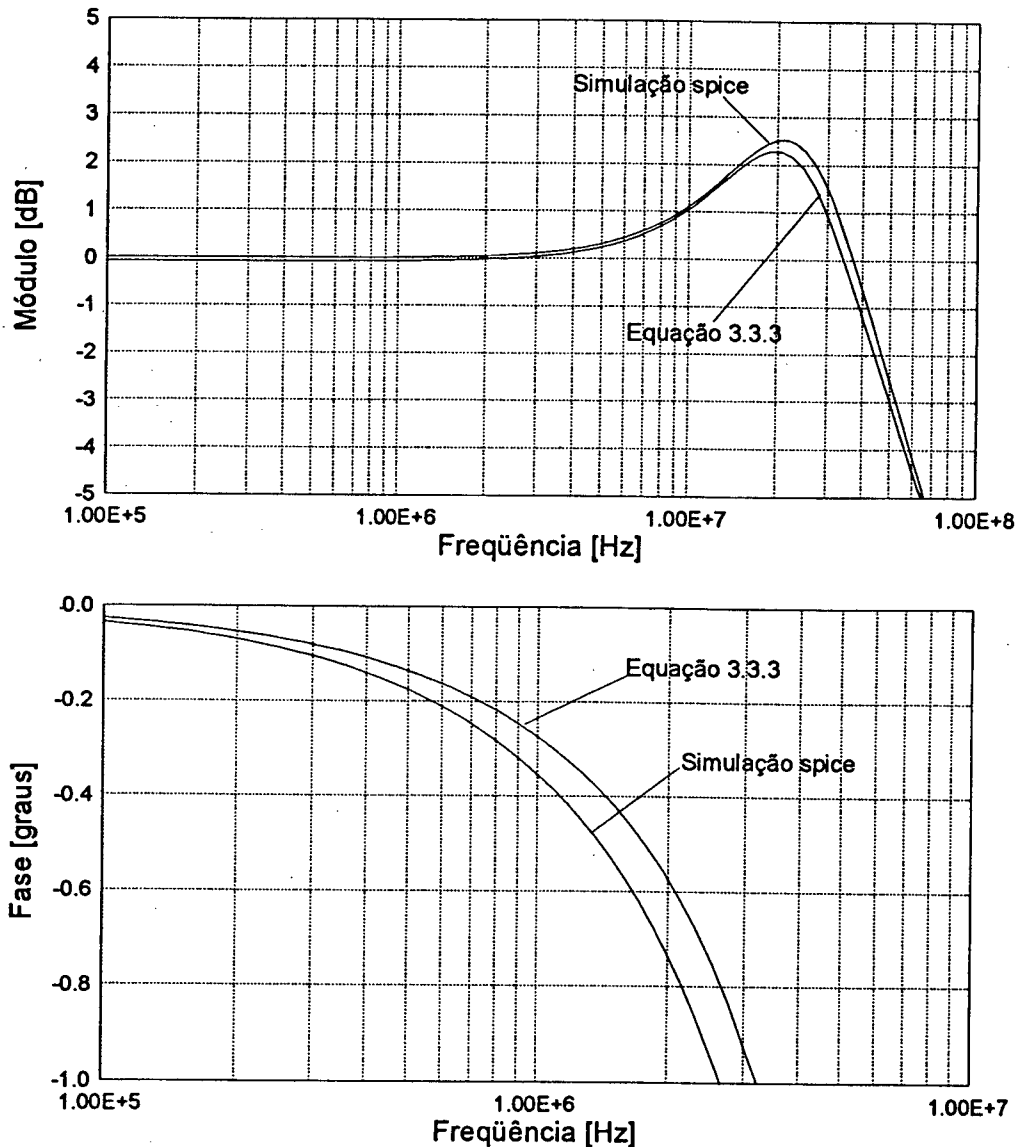


Figura 3.3.5: Gráfico de módulo e fase da resposta em frequência do espelho WM obtidos através de simulador de circuitos e com equação (3.3.3).

Se for comparada a resposta em frequência da célula básica com a do espelho de corrente WM chega-se à conclusão que as singularidades do espelho é que limitam a resposta em frequência do OTA. Portanto, é natural procurar as condições de melhor desempenho em frequência dos espelhos como, por exemplo, através da redução do comprimento do canal dos transistores que, no entanto, tem limite inferior determinado pela tecnologia. Outra forma de melhorar o desempenho em frequência é através da inclusão de um capacitor de compensação cuja finalidade é reduzir o desvio de fase devido às singularidades da função de transferência do espelho.

Com este objetivo, fazendo na equação (3.3.3) o desvio de fase igual a zero, tem-se $\varphi_N(\omega) = \varphi_D(\omega)$, onde $\varphi_N(\omega)$ e $\varphi_D(\omega)$ são os desvios de fase do numerador e do denominador da resposta em frequência do espelho de corrente. Portanto:

$$\frac{N_1 - N_3\omega^2}{N_0 - N_2\omega^2} = \frac{D_1 - D_3\omega^2}{D_0 - D_2\omega^2} \quad (3.3.6.a)$$

O cancelamento do desvio de fase na frequência ω_o pode ser possível fazendo-se $\omega = \omega_o$ na equação (3.3.6.a); entretanto, o cálculo da capacitância de compensação se tornaria mais complicado sem melhorar muito a precisão pois não se tem idéia precisa dos valores dos componentes do circuito por causa das limitações dos modelos empregados. Considerando-se que o OTA será utilizado em aplicações onde a frequência ω_o é muito menor que as frequências das singularidades do OTA pode-se, então, aproximar a equação (3.3.6.a) por:

$$N_1/N_0 = D_1/D_0 \quad (3.3.6.b)$$

Com a equação (3.3.6.b) chega-se a uma igualdade entre capacitâncias dada por:

$$C_{E1} + C_C = C_{db} + 2C_{gs} + 4C_{gd} \quad (3.3.7)$$

onde C_C é o valor da capacitância do capacitor de compensação, conectado entre o terminal de porta de MA5 e um terminal de terra AC. Observando-se a equação (3.3.7) e sabendo que $C_{E1} = C_{db} + 2C_{gs}$ conclui-se que, para compensação do desvio de fase em baixas frequências, deve-se adicionar uma capacitância de compensação C_C tal que:

$$C_C = 4C_{gd} \quad (3.3.8)$$

Na referência [37] também foi utilizada a técnica de introduzir capacitância de compensação nos espelhos de corrente com o objetivo de implementar filtros com alto fator de qualidade, somente com a diferença de que nenhum dos terminais da capacitância de compensação está ligado a um terra AC.

3.3.2.2 - DETERMINAÇÃO DA ADMITÂNCIA DE SAÍDA

Na determinação da admitância de saída, será considerado o efeito da fonte de corrente que é colocada para polarizar a saída do OTA. A figura 3.3.6 mostra o espelho com a fonte de corrente (carga ativa) formada por M10 e MA10. As equações determinadas nesta seção são para a admitância de modo comum, sendo que a de modo diferencial é desprezível. A admitância de saída é, então, dada por:

$$Y_o \cong Y_{oWM} + Y_{oFC} \quad (3.3.9.a)$$

onde

$$Y_{oWM} \cong \frac{g_{dsp}}{gm_p} (g_{dsp} + sC_{dbp}) \quad (3.3.9.b)$$

e

$$Y_{oFC} \cong s(C_{gdn} + C_{dbn}) + \frac{g_{dsn}^2}{gm_n + gmb_n} \quad (3.3.9.c)$$

são as admitâncias de saída do espelho de corrente WM e da fonte de corrente cascode, respectivamente. Os índices "n" e "p" são associados aos transistores canal "n" e "p". As admitâncias dadas pelas equações (3.3.9.b) e (3.3.9.c) foram determinadas considerando transistores com iguais parâmetros pequenos sinais. A faixa de frequência de validade das equações (3.3.9.b) e (3.3.9.c) é aquela onde o ganho do espelho é aproximadamente constante.

A equação (3.3.9.a) ainda pode ser escrita como:

$$Y_o = g_o + sC_o \quad (3.3.10.a)$$

onde

$$g_o = \frac{g_{dsp}^2}{gm_p} + \frac{g_{dsn}^2}{gm_n + gmb_n} \quad (3.3.10.b)$$

e

$$C_o \cong C_{gdn} + C_{dbn} \quad (3.3.10.c)$$

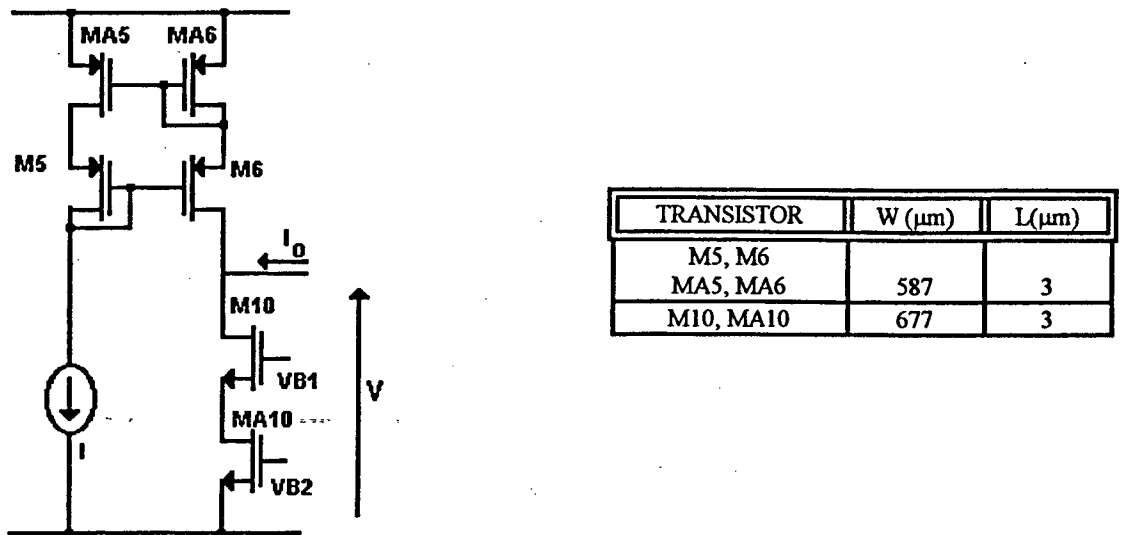


Figura 3.3.6: Espelho WM com carga ativa

As equações (3.3.10) mostram que a admitância resultante é aproximadamente o efeito de uma condutância em paralelo com uma capacitância.

3.3.2.3 - DETERMINAÇÃO DA ADMITÂNCIA DE ENTRADA

Através da figura 3.3.6 observa-se que a admitância de entrada do espelho WM é igual a $gm/2$, onde gm é a transcondutância dos transistores do espelho. O valor da admitância de saída da célula básica é muito menor que a admitância de entrada do espelho de corrente WM; conseqüentemente, pode-se calcular a transcondutância do OTA (célula básica RD + espelho WM) através do produto da transcondutância da célula RD com o ganho de corrente do espelho WM.

3.4 - ESTRUTURA COMPLETA DO OTA

Apresenta-se, na figura 3.4.1, a estrutura completa do OTA composto pela célula diferencial RD, espelhos de corrente WM e circuito de compensação de modo comum.

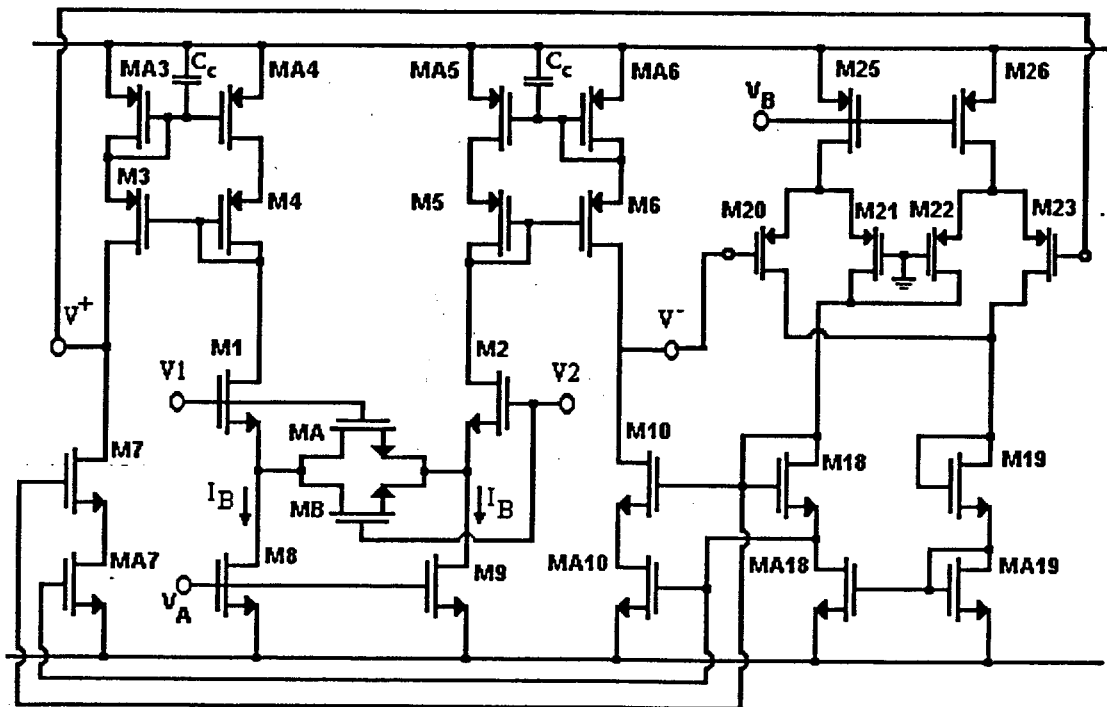
Os valores máximo e mínimo da tensão de modo comum na entrada devem ser tais que mantenham os transistores de entrada e as fontes de corrente M8, M9 saturados. Considerando os transistores de canal "p" com as fontes ligadas ao poço, obtém-se:

$$V_{max} = V_{dd} + 2V_{Top} - 2(4I_b/\beta_4)^{0.5} + V_{Tnl} \quad (3.4.1)$$

$$V_{min} = V_{ss} + V_{Tnl} + \left(\frac{2I_B}{\beta_1}\right)^{0.5} + \left(\frac{2I_B}{\beta_8}\right)^{0.5} \quad (3.4.2)$$

Como está sendo imposto que os OTA's operam com tensão de modo comum igual a zero, então as tensões V_{Imax} e V_{Imin} devem ser tais que $V_{Imax} > V_{Emax}/2$ e $V_{Imin} < 0$.

O circuito da figura 3.4.1 foi simulado com o programa SPICE, parâmetros do PMU tecnologia CMOS poço "n" 2 μ m. As especificações do projeto são transcondutância $Gm_0 = 150\mu A/V$, corrente de polarização $I_B = 310\mu A$, tensão diferencial máxima de entrada $V_{Emax} = 2V_{pp}$, tensão de alimentação $\pm 2,5V$. Os dados do projeto do OTA são mostrados na figura 3.4.1. A corrente de polarização do estágio de entrada é $I_B = 310\mu A$ e as capacitâncias de compensação $C_C = 0,9pF$.



TRANSISTOR	W (μm)	L (μm)
M1, M2	80	3
MA, MB	12	3
M3-M6		
MA3-MA6	587	3
M7, M10		
MA7, MA10	677	3
M8, M9, M11	264	3
M26, M27	300	3
M18, M19		
MA18, MA19	5	5
M20-M23	5	45
M24, M25	5	10

Figura 3.4.1: Circuito completo do OTA modificado e tabela de dimensões de transistores.

A figura 3.4.2 apresenta a característica de transferência DC com os parâmetros "fast", "slow" e "typical" da tecnologia do PMU CMOS $2\mu\text{m}$. Observa-se que a corrente é linear para tensão diferencial de entrada até cerca de 2V pico a pico. Na figura 3.4.3 é mostrada a distorção harmônica total (THD) da corrente de saída em função da tensão de pico da entrada,

demonstrado que para $V_{Em\acute{a}x} = 2V_{pp}$ é satisfeita a condição de THD menor que 1%. A simulação foi realizada para frequências do sinal de entrada igual a 1kHz e 100kHz, sendo os resultados praticamente idênticos.

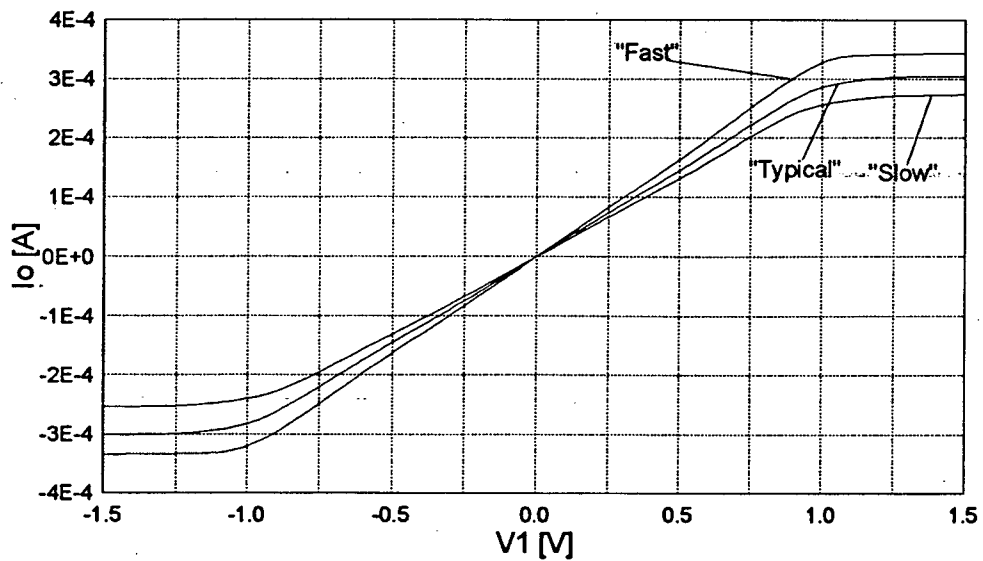


Figura 3.4.2: Característica de transferência do OTA ($V_2 = 0$).

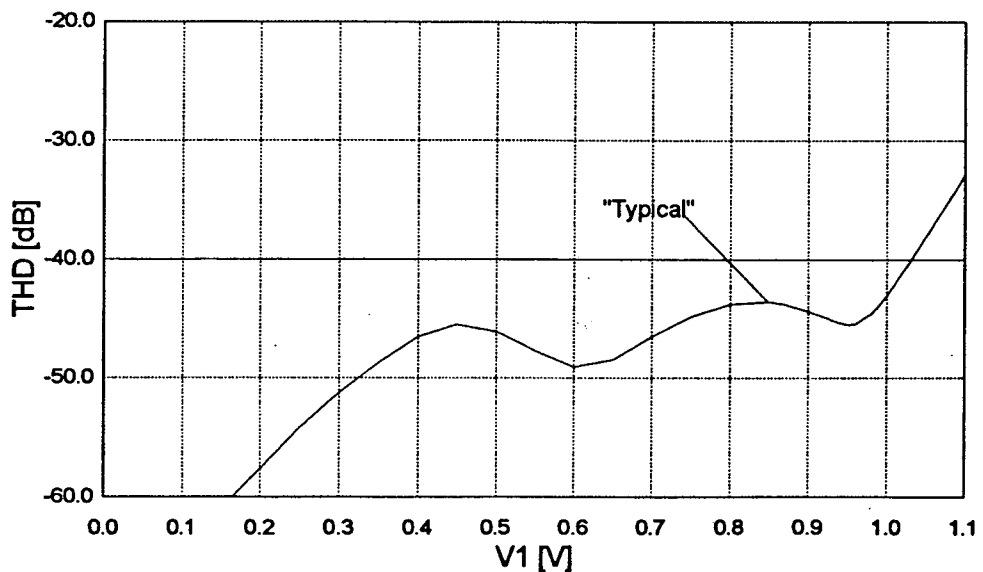


Figura 3.4.3: Distorção harmônica total (THD) da corrente de saída do OTA (frequência do sinal igual a 1kHz).

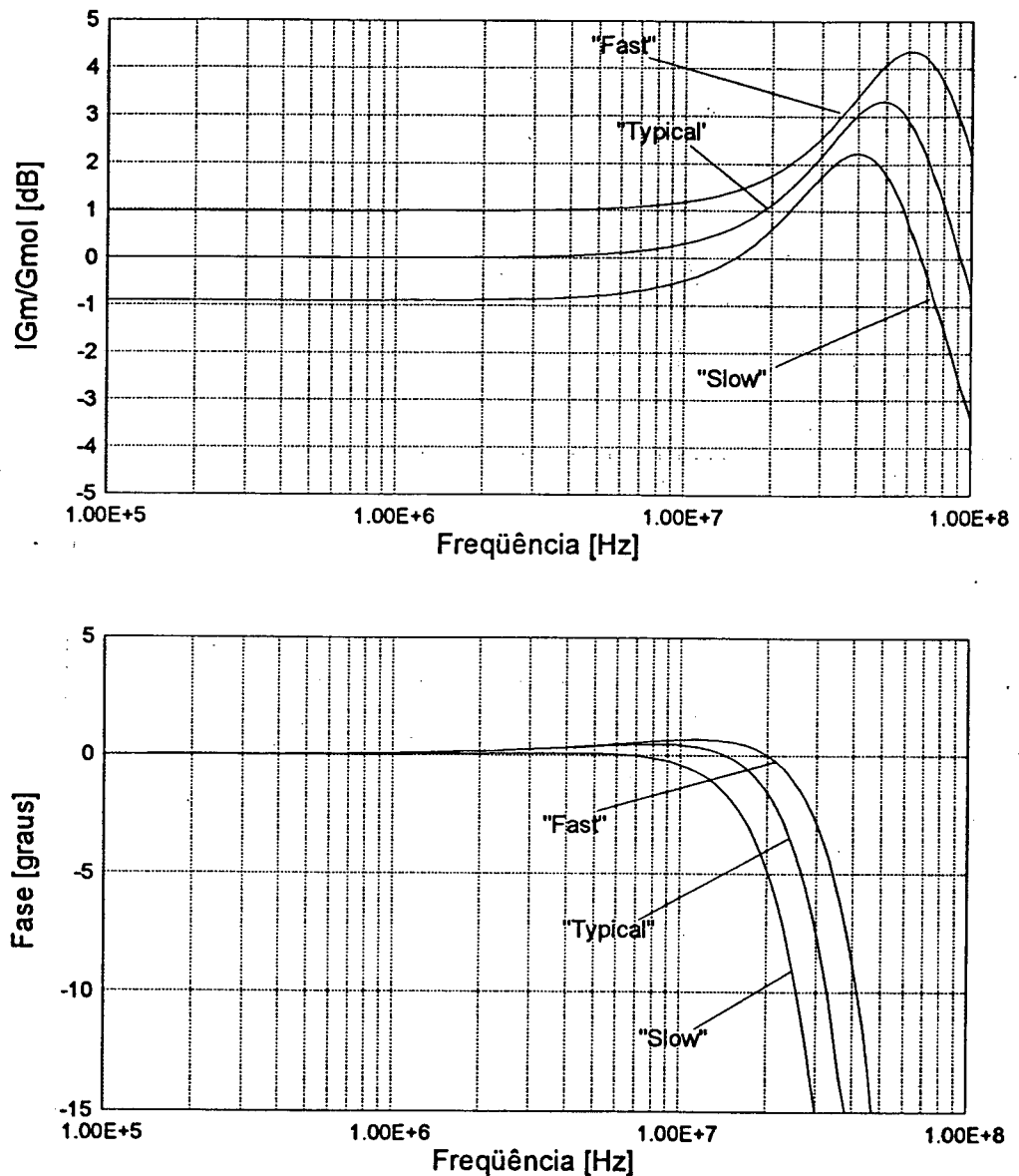


Figura 3.4.4: Módulo e fase da resposta em frequência do OTA da figura (3.4.1) para os parâmetros "fast", "typical" e "slow".

A figura 3.4.4 apresenta os gráficos de magnitude e fase da resposta em frequência do OTA considerando os parâmetros típicos e extremos da tecnologia. Os desvios de fase, mesmo tendo havido compensação, já são grandes na faixa de MHz. Em função do grande espalhamento no desvio de fase devido à dispersão tecnológica, uma compensação ajustável pode ser necessária. Pode-se pensar, então, numa sintonização digital [58], por exemplo, da capacitância de compensação.

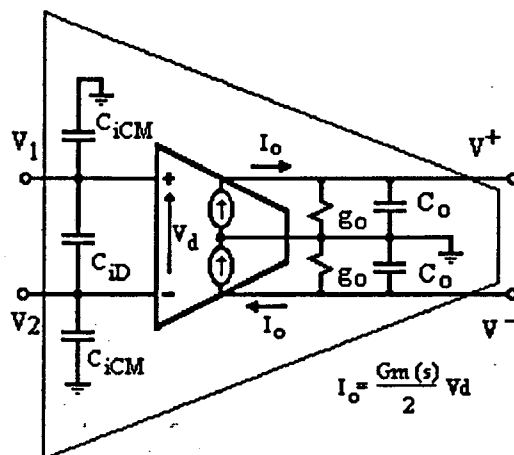


Figura 3.4.5: Macromodelo do OTA.

Finalmente, a figura 3.4.5 mostra um macromodelo do circuito do OTA da figura 3.4.1, onde a admitância de saída (equação 3.3.10) e as singularidades dominantes da transcondutância do OTA são iguais às do espelho WM. A transcondutância G_{m_o} (equação 3.1.9) e as impedâncias de entrada de modo comum (equação 3.1.10) e diferencial (equação 3.1.11) são as da célula básica RD. A transcondutância $G_m(s)$ do OTA é dada pelo produto da função de transferência $H_{WM}(s)$, equação (3.3.3), do espelho WM com a transcondutância G_{m_o} , equação (3.1.9), da célula básica RD.

CAPÍTULO 4

APLICAÇÃO DO OTA EM UM FILTRO DE 2ª ORDEM

Neste capítulo é verificado o desempenho de um integrador que utiliza o OTA desenvolvido no capítulo anterior. São avaliados os efeitos das não idealidades do OTA no fator de qualidade do integrador e, posteriormente, é analisado e simulado um filtro OTA-C de 2ª ordem. É mostrado que o capacitor de compensação anteriormente proposto pode ser ajustado para compensar efeitos de deslocamentos de fase introduzidos tanto pelos integradores quanto pelas capacitâncias parasitas dos nós não conectados às saídas dos integradores.

4.1 - NÃO IDEALIDADES DO INTEGRADOR OTA-C

Um dos blocos fundamentais na construção de filtros ativos é o integrador. Através da avaliação de seu desempenho é possível prever algumas limitações dos filtros baseados em integradores. Um circuito integrador é apresentado na figura 4.1.1.a, onde g_o representa a condutância e C_L a capacitância total ligada ao nó de saída. A função de transferência deste circuito é dada por:

$$\frac{V_o(s)}{V_i(s)} = \frac{Gm(s)}{g_o} \frac{1}{(1 + sC_L / g_o)} \quad (4.1.1.a)$$

onde $Gm(s)$, por simplicidade, será aproximada por uma função com pólos e zeros reais dados por:

$$Gm(s) \cong Gm_o \frac{\prod_{i=1}^m \left(1 + \frac{s}{\omega_{zi}} \right)}{\prod_{j=1}^n \left(1 + \frac{s}{\omega_{pj}} \right)} \quad (4.1.1.b)$$

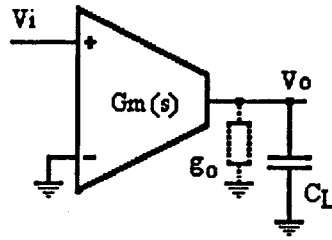


Figura 4.1.1: Integrador com OTA.

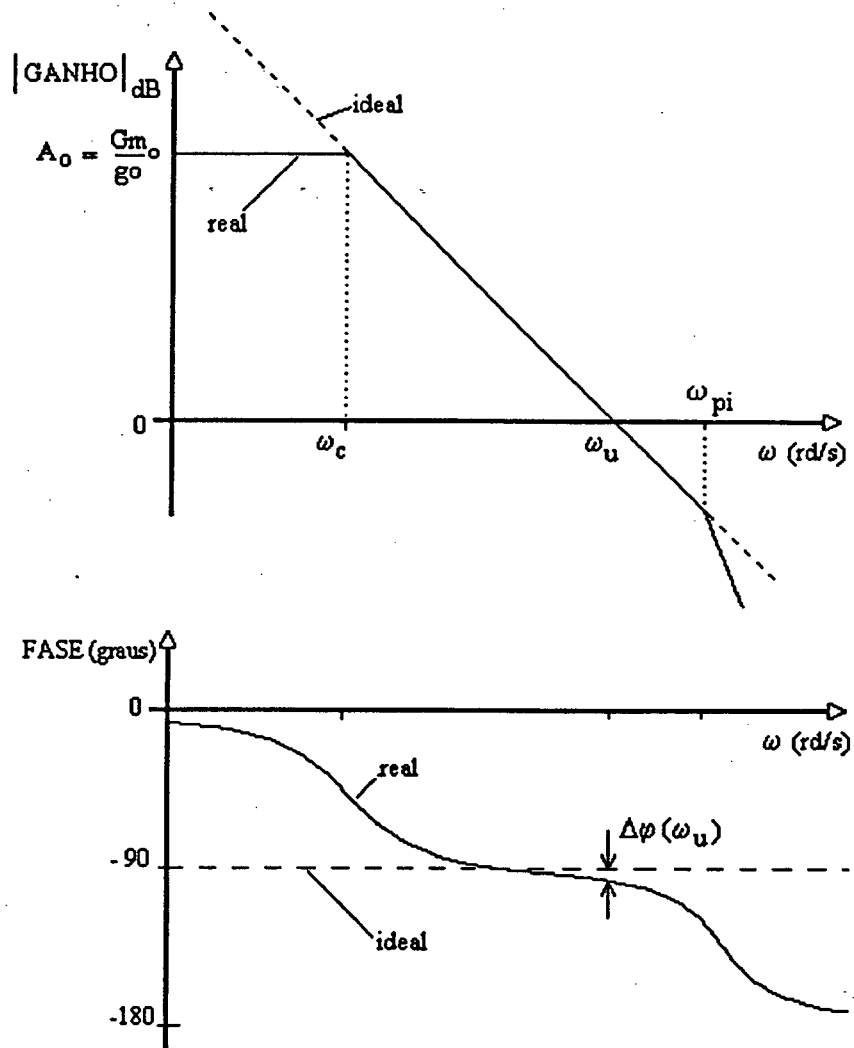


Figura 4.1.2: Magnitude e fase da resposta em frequência do integrador OTA-C.

Na figura 4.1.2, a linha tracejada representa a magnitude e a fase da resposta em frequência de um integrador ideal realizado com OTA e capacitor. No caso ideal, $V_o(s)/V_i(s) = G_{m0}/sC_L$, a frequência (ω_u) é dada por G_{m0}/C_L .

Em implementações práticas tem-se a influência, na resposta em frequência do integrador, da condutância de saída g_o e das singularidades da resposta em frequência da transcondutância $G_m(s)$ do OTA. Para um integrador real, o ganho de tensão do OTA em baixas frequências " A_o " é finito e igual a G_{m_o}/g_o , fazendo com que o primeiro pólo seja deslocado da origem para a frequência ω_u/A_o . Por outro lado, as singularidades do OTA, que normalmente estão em frequências mais elevadas que ω_u , são responsáveis por um desvio de fase na frequência de ganho unitário.

Colocando a resposta em frequência de um integrador na forma

$$\frac{V_o(j\omega)}{V_i(j\omega)} = \frac{1}{R(\omega) + jX(\omega)} \quad (4.1.2)$$

define-se, a partir desta equação, o fator de qualidade do integrador [74] como:

$$Q_{int} = \frac{X(\omega)}{R(\omega)} \quad (4.1.3)$$

De ora em diante o fator de qualidade será definido na frequência de ganho unitário ω_u . Neste caso, supondo que $\omega_{zi}, \omega_{pj} \gg \omega_u$, para todo i e para todo j , pode-se aproximar o fator de qualidade do integrador por:

$$\frac{1}{Q_{int}} \approx \frac{1}{A_o} + \omega_u \left[\sum_{i=1}^m \left(\frac{1}{\omega_{zi}} \right) - \sum_{j=1}^n \left(\frac{1}{\omega_{pj}} \right) \right] \quad (4.1.4)$$

O desvio de fase $\Delta\phi(\omega_u)$ de um integrador real em relação ao ideal, medido na frequência de ganho unitário, é:

$$\Delta\varphi(\omega_u) = \arg\left(\frac{V_o}{V_i}\right)\Big|_{\omega=\omega_u} + 90^\circ \quad (4.1.5)$$

Portanto, a equação (4.1.4) pode ser escrita alternativamente como:

$$\frac{1}{Q_{int}} \approx \frac{1}{A_o} + \Delta\varphi(\omega_u) \quad (4.1.6)$$

onde foi utilizada a aproximação $\text{tg}(\Delta\varphi) \approx \Delta\varphi$, válida para pequenos desvios de fase.

Na equação (4.1.6), o efeito da condutância de saída finita do OTA está representado em A_o , enquanto que o segundo termo do lado direito da igualdade representa o efeito das singularidades da transcondutância do OTA.

Quando o objetivo é operar em altas freqüências, as singularidades da transcondutância do OTA são normalmente predominantes na determinação do fator de qualidade do integrador, conforme equação (4.1.6). No entanto, se ω_u é muito menor que a freqüência das singularidades do OTA, o efeito da condutância de saída é dominante na determinação do fator de qualidade do integrador.

Para freqüências ω_u muito menores que as freqüências das singularidades da transcondutância do OTA, o fator de qualidade máximo é G_m/g_o . Quando ω_u tiver valor próximo da(s) freqüência(s) da(s) singularidade(s), o fator de qualidade pode inclusive ser negativo.

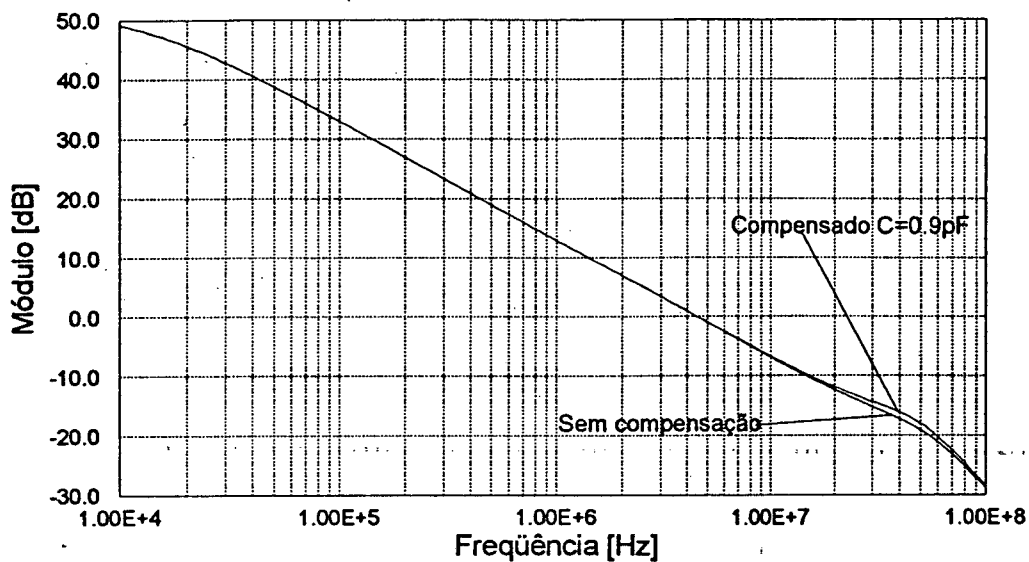


Figura 4.1.3: Magnitude da resposta em frequência do integrador OTA-C.

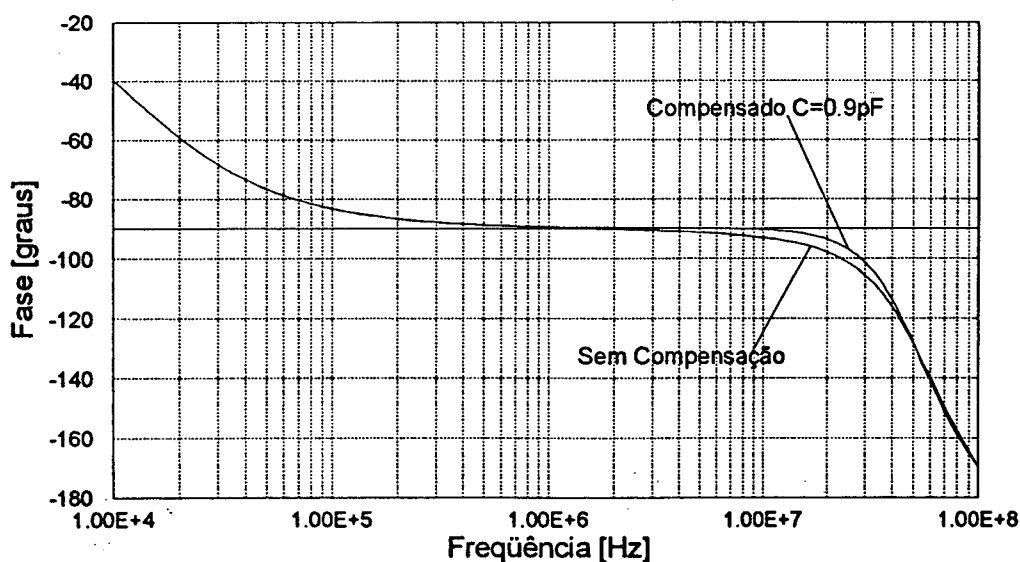


Figura 4.1.4: Fase da resposta em frequência do intrgrador OTA-C.

A estrutura do OTA desenvolvida no capítulo anterior foi empregada para simular um integrador. Os valores utilizados na simulação foram: $G_{m0}=150\mu\text{A/V}$, $I_b=310\mu\text{A}$, $C_L=5\text{pF}$. Os resultados da resposta em frequência de magnitude e fase aparecem nas figuras 4.1.3 e 4.1.4. Em 4,5MHz, frequência de ganho unitário do integrador, o desvio de fase foi de $-1,1^\circ$ com o OTA sem compensação capacitiva enquanto que, com compensação, o desvio de fase ficou em torno de $0,1^\circ$.

O conhecimento do fator de qualidade de integradores é essencial na determinação do fator de qualidade de filtros baseados em integradores. Na referência [32] é mostrado que o fator de qualidade dos integradores deve ser maior que o fator de qualidade projetado para o filtro.

4.2 - FILTRO PASSA FAIXA OTA-C

Nesta seção será analisada a estrutura de um filtro passa faixa utilizando o OTA definido anteriormente. A influência das não idealidades do OTA sobre o fator de qualidade do filtro será determinada. Capacitores de compensação serão introduzidos a fim de compensar as não idealidades dos OTA's. Posteriormente, o filtro será projetado e simulado.

4.2.1 - DETERMINAÇÃO DA TOPOLOGIA

Diversas topologias para a implementação de filtros OTA-C são encontradas na literatura [59-65]; entretanto, observa-se que as mais utilizadas são as baseadas em redes "ladder" LC duplamente terminadas [56, 66, 67] e em cascatas de redes de 1ª e 2ª ordem [68, 69]. Os filtros OTA-C baseados em redes "ladder" LC duplamente terminadas apresentam como vantagem a baixa sensibilidade aos componentes. No entanto, a testabilidade é problemática, assim como a sintonização automática. A cascata de biquadráticas apresenta maior sensibilidade que a "ladder" LC; entretanto, formam redes não multirrealimentadas, permitindo um projeto e testabilidade mais simples.

Neste trabalho optou-se por uma rede biquadrática escolhida entre quatro estruturas apresentadas nas referências [70, 71]. Os critérios empregados para escolha da estrutura foram:

- Não possuir capacitores suspensos;
- Ter possibilidade de ajustes independentes para o ganho na banda passante, para a frequência do pólo e para o fator de qualidade;
- Ter uma das entradas do OTA aterrada, para evitar caminho capacitivo entre entradas e facilitar a transformação para uma estrutura balanceada;
- Possuir saídas passa baixa (LP), passa alta (HP) e passa faixa (BP).

A estrutura escolhida foi a da figura 4.2.1 por satisfazer todos os requisitos anteriores, pela flexibilidade na equalização da faixa dinâmica. Nesta estrutura Gm_1 e Gm_2 são as transcondutâncias dos integradores, Gm_6 é responsável pelo ajuste do ganho e Gm_5 opera como condutância aterrada.

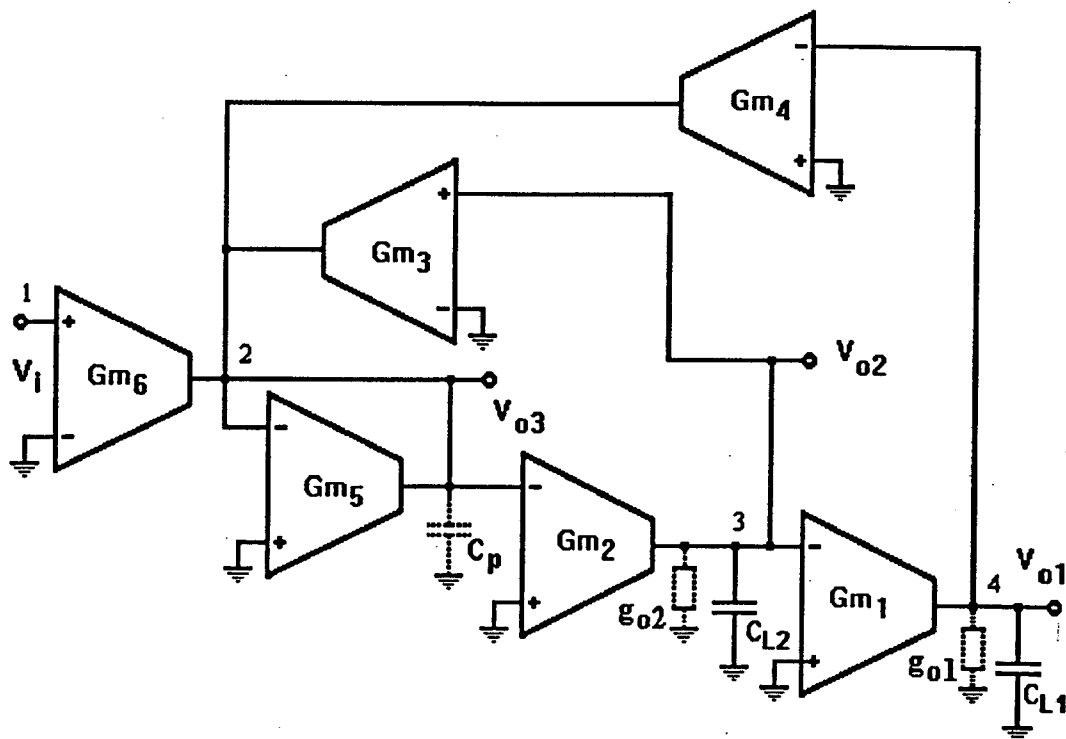


Figura 4.2.1: Estrutura biquadrática OTA-C com saídas simples.

Idealmente as funções de transferência relativas a cada uma das saídas são dadas pelas equações (4.2.1) a (4.2.3).

$$H_{LP}(s) = \frac{V_{o1}(s)}{V_i(s)} = \frac{\frac{Gm_6 Gm_1 Gm_2}{Gm_5 C_{L1} C_{L2}}}{s^2 + \frac{\omega_o}{Q_o} s + \omega_o} \quad (4.2.1)$$

$$H_{BP}(s) = \frac{V_{o2}(s)}{V_i(s)} = \frac{-\frac{Gm_6 Gm_2 s}{Gm_5 C_{L2}}}{s^2 + \frac{\omega_o}{Q_o} s + \omega_o} \quad (4.2.2)$$

$$H_{HP}(s) = \frac{V_{o3}(s)}{V_i(s)} = \frac{\frac{Gm_6 s^2}{Gm_5}}{s^2 + \frac{\omega_o}{Q_o} s + \omega_o} \quad (4.2.3)$$

onde

$$Q_o = \sqrt{\frac{Gm_1 Gm_4 Gm_5 C_{L2}}{Gm_2 Gm_3^2 C_{L1}}} \quad (4.2.4.a)$$

$$\omega_o = \sqrt{\frac{Gm_1 Gm_2 Gm_4}{Gm_5 C_{L1} C_{L2}}} \quad (4.2.4.b)$$

Variando-se Gm_4 e Gm_5 na mesma proporção, equação (4.2.4.a), modifica-se o valor de Q_o sem alterar ω_o e variando-se Gm_1 e Gm_2 na mesma proporção, equação (4.2.4.b), consegue-se o ajuste de ω_o sem alterar Q_o .

Para equalizar a faixa dinâmica (estabelecer o mesmo nível máximo para todas as saídas), o módulo do ganho foi arbitrado igual a um na frequência ω_o para todas as saídas na figura 4.2.1 ($Q_o \gg 1$). Desta forma, das equações (4.2.1) a (4.2.3), tem-se:

$$|H_{LP}(j\omega)|_{\max} \cong |H_{LP}(j\omega_o)| = 1 \quad (4.2.5.a)$$

$$|H_{BP}(j\omega)|_{\max} \cong |H_{BP}(j\omega_o)| = 1 \quad (4.2.5.b)$$

$$|H_{HP}(j\omega)|_{\max} \cong |H_{HP}(j\omega_o)| = 1 \quad (4.2.5.c)$$

de onde se pode concluir que:

$$Q_o = \frac{Gm_4}{Gm_3} \quad (4.2.6.a)$$

$$Gm_3 = Gm_6 \quad (4.2.6.b)$$

$$Gm_4 = Gm_5 \quad (4.2.6.c)$$

$$\omega_o = \frac{Gm_1}{C_{L1}} \quad (4.2.6.d)$$

$$\frac{Gm_1}{C_{L1}} = \frac{Gm_2}{C_{L2}} \quad (4.2.6.e)$$

As equações (4.2.6) serão utilizadas na determinação dos valores das transcondutâncias e das capacitâncias do filtro passa faixa.

Introduzindo as não idealidades dos OTA's e considerando que:

$$[g_{o3} + g_{o4} + g_{o5} + g_{o6}] \ll Gm_5 \quad (4.2.7.a)$$

$$[C_{i2} + C_{i5} + C_{o3} + C_{o4} + C_{o5} + C_{o6}] = C_P \quad (4.2.7.b)$$

sendo $C_{ii} = C_{iCMi} + \frac{C_{iDi}}{2}$ $i = 1, 2, \dots$ (i-ésimo OTA)

a função de transferência passa faixa fica dada por

$$H_{BP}(s) \cong \frac{-Gm_2Gm_6(g_{o1} + sC_{L1})}{s^2Gm_5C_{L1}C_{L2} + s[Gm_5(g_{o1}C_{L2} + g_{o2}C_{L1}) + Gm_2Gm_3C_{L1}] + Gm_1Gm_2Gm_4} \quad (4.2.8)$$

onde o efeito da capacitância parasita C_p não foi considerado mas será posteriormente incluído na transcondutância $Gm_2(s)$.

Determinando a função de transferência $H_{BP}(s)$ na faixa de frequências tal que $\omega C_{L1} \gg g_{o1}$ ou, equivalentemente, $\omega \gg \omega_0/A_{o1}$, tem-se:

$$H_{BP}(s) \cong \frac{-\frac{Gm_2Gm_6}{Gm_5C_{L2}}s}{s^2 + s\left[\frac{g_{o1}}{C_{L1}} + \frac{g_{o2}}{C_{L2}} + \frac{Gm_2Gm_3}{Gm_5C_{L2}}\right] + \frac{Gm_1Gm_2}{C_{L1}C_{L2}}} \quad (4.2.9)$$

Considerando-se os desvios de fase das transcondutâncias dos integradores representados por:

$$Gm_i(s) = Gm_{oi}e^{-s\tau_i} \quad i = 1, 2 \quad |\omega\tau_i| \ll 1 \quad (4.2.10)$$

e lembrando que $\sum_i \omega_o \tau_i = \text{tg}(\Delta\varphi) \cong \Delta\varphi$, a substituição da relação (4.2.10) no denominador de

(4.2.9) conduz à expressão aproximada:

$$D(s) \cong s^2 + s\left[\frac{g_{o1}}{C_{L1}} + \frac{g_{o2}}{C_{L2}} + \frac{Gm_2Gm_3}{Gm_5C_{L2}} + \frac{Gm_1Gm_2}{C_{L1}C_{L2}}(\tau_1 + \tau_2)\right] + \frac{Gm_1Gm_2}{C_{L1}C_{L2}} \quad (4.2.11)$$

Da equação (4.2.11), mostra-se que a frequência do pólo é dada por:

$$\omega_o^2 = \frac{Gm_1 Gm_2}{C_{L1} C_{L2}} \quad (4.2.12.a)$$

e o fator de qualidade é dado por:

$$\frac{1}{Q_p} = \frac{\frac{g_{o1}}{C_{L1}} + \frac{g_{o2}}{C_{L2}}}{\omega_o} + \frac{1}{Q_o} + \Delta\varphi \quad (4.2.12.b)$$

onde

$$\Delta\varphi = \omega_o (\tau_1 + \tau_2) \quad (4.2.12.c)$$

e

$$\frac{1}{Q_o} = \frac{1}{\omega_o} \frac{Gm_2 Gm_3}{Gm_5 C_{L2}} \quad (4.2.12.d)$$

$\Delta\varphi$ representa o desvio de fase total provocado pelos integradores e Q_o o fator de qualidade do filtro sem considerar a influência das não idealidades dos OTA's.

Das equações (4.2.12) observa-se que o deslocamento de fase $\Delta\varphi$ (soma do deslocamento de fase dos integradores) e as condutâncias de saída (g_{o1} e g_{o2}) dos integradores são responsáveis pela degradação do fator de qualidade do filtro Q_p [26, 72].

Agora será analisada a influência da capacitância parasita C_p . Da figura 4.2.2 tem-se:

$$I_o \cong \frac{Gm_2(s)}{Gm_5(s)} \frac{I_i}{\left(1 + s \frac{C_p}{Gm_5}\right)} \quad I_o = \frac{Gm_2^*(s)}{Gm_5(s)} I_i \quad Gm_2^*(s) = \frac{Gm_2(s)}{1 + s \frac{C_p}{Gm_5}} \quad (4.2.13)$$

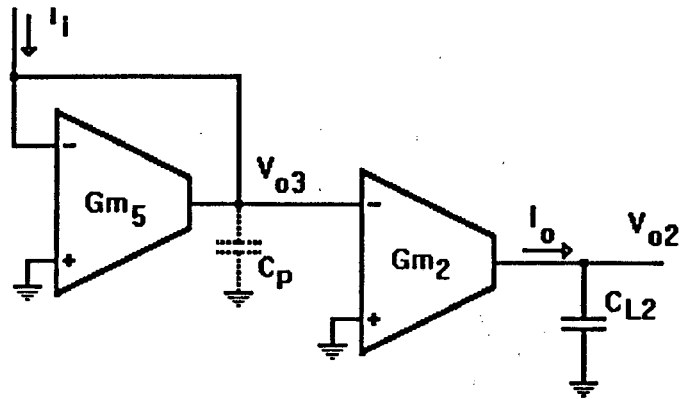


Figura 4.2.2: Circuito para análise da influência de C_p no desempenho do filtro.

Portanto, pode-se acrescentar o efeito de deslocamento de fase provocado por C_p na expressão de $G_{m_2}(s)$. Tudo se passa como se não existisse o capacitor C_p conectado ao nó V_{o3} mas como se a transcondutância do OTA 2 fosse igual a $G_{m_2}^*(s)$. A equação do fator de qualidade fica, então:

$$\frac{1}{Q_p} = \frac{1}{\omega_o} \left(\frac{g_{o1}}{C_{L1}} + \frac{g_{o2}}{C_{L2}} \right) + \frac{1}{Q_o} + \Delta\varphi - \omega_o \frac{C_p}{G_{m_5}} \quad (4.2.14)$$

Observa-se através da equação (4.2.14) que o fator de qualidade do filtro depende das impedâncias de saída e dos desvios de fase introduzidos pelos integradores, além da capacitância parasita C_p . Deve-se, através deste conhecimento, procurar algum tipo de compensação que reduza o efeito destas não idealidades. As impedâncias de saída já são suficientemente altas, devido ao uso de espelhos WM nas saídas dos OTA's, para permitir fatores de qualidade elevados. Os efeitos do desvio de fase e da capacitância parasita C_p podem ser compensados através da colocação de um capacitor de compensação no espelho de corrente de saída do OTA, conforme já mostrado anteriormente na seção 3.3.2. Incluindo o efeito da capacitância parasita C_p através do termo $(1 + sC_p/G_{m_5})$ no denominador da relação (3.3.3), seção 3.3.2.1, e considerando apenas efeitos de 1ª ordem, chega-se ao seguinte valor para a capacitância de compensação:

$$C_C = 4C_{gd} + \frac{C_p gm}{Gm_5} \quad (4.2.15)$$

onde gm representa a transcondutância do transistor que forma o espelho de corrente da saída do OTA de transcondutância Gm_2 .

Para compensar o efeito do desvio de fase em cada OTA deve-se acrescentar uma capacitância de compensação entre a porta e a fonte de $Mb3 - Mb4$ e $Mb5 - Mb6$, na figura 3.4.1, igual a $4C_{gd}$. Para compensar o efeito de C_p na biquadrática deve-se acrescentar ao capacitor de compensação no OTA 2, uma capacitância adicional igual a $C_p gm / Gm_5$. Portanto:

$$C_{C1} = 4C_{gd} \quad (4.2.16)$$

$$C_{C2} = 4C_{gd} + \frac{C_p gm}{Gm_5} \quad (4.2.17)$$

No projeto do filtro de 2ª ordem, o segundo termo do lado direito da equação (4.2.17) é dominante, pois C_p é cerca de $4C_{gd}$ ou maior e gm é cerca de dez vezes maior que Gm_5 . Neste projeto não é necessário compensar todos os OTA's pois o efeito maior no desvio de fase é provocado pelos integradores. Assim, somente o OTA 1 (figura 4.2.1) foi compensado com C_{C1} e o OTA 2 com C_{C2} .

Pode-se ainda alterar o valor de C_{C2} a fim de compensar o efeito de g_{o1} e g_{o2} no fator de qualidade, caso seja necessário. As equações (4.2.16) e (4.2.17) são aproximações que fornecem apenas uma ordem de grandeza e não um valor preciso devido às simplificações envolvidas em sua determinação. Além disso, o capacitor de compensação pode ser de natureza diferente da dos capacitores parasitas tendo, conseqüentemente, derivas térmicas diferentes. Portanto, a sintonização automática das capacitâncias de compensação pode ser necessária.

4.2.2 - PROJETO DE UM FILTRO PASSA FAIXA

Para demonstrar a validade do desenvolvimento realizado, inicialmente tentou-se projetar um filtro de FI para receptor de amplitude modulada. A análise mostrou que o projeto de tal filtro usando a técnica OTA-C é inviável devido à alta sensibilidade ao descasamento entre as estruturas que compõem o filtro.

Como exemplo de aplicação foi escolhido um filtro na faixa de frequência de FI/AM (455kHz), onde é possível obter fatores de qualidade elevados. O filtro implementado foi um passa faixa com a função de transferência:

$$H_{BP}(s) = \frac{8,1 \cdot 10^4 s}{s^2 + 8,1 \cdot 10^4 s + 8,17 \cdot 10^{12}} \quad (4.2.18)$$

onde: $Q = 35,3$ $f_0 = 455\text{kHz}$

Utilizando as equações (4.2.6) e arbitrando-se $C_{L1} = C_{L2} = 25\text{pF}$, tem-se:

$$Gm_1 = Gm_2 = Gm_4 = Gm_5 = 71,5 \mu\text{A} / \text{V}$$

$$Gm_3 = Gm_6 = 2,02 \mu\text{A} / \text{V}$$

para uma rede biquadrática implementada com OTA's de saída simples. No entanto, o circuito da biquadrática foi projetado com entrada e saída balanceadas conforme mostrado na figura 4.2.3,

onde são mostrados os blocos dos circuitos de compensação de modo comum CM's e dos circuitos de polarização.

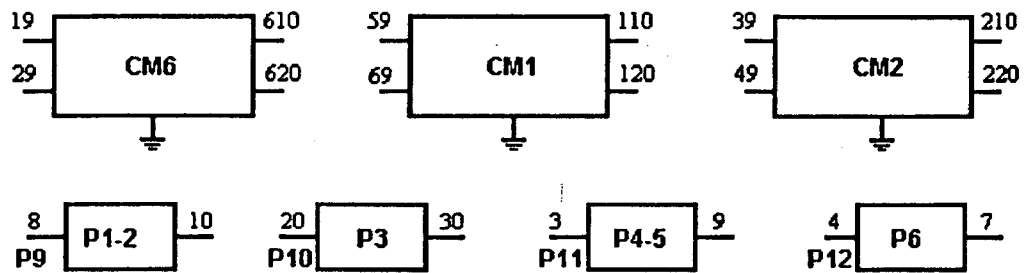
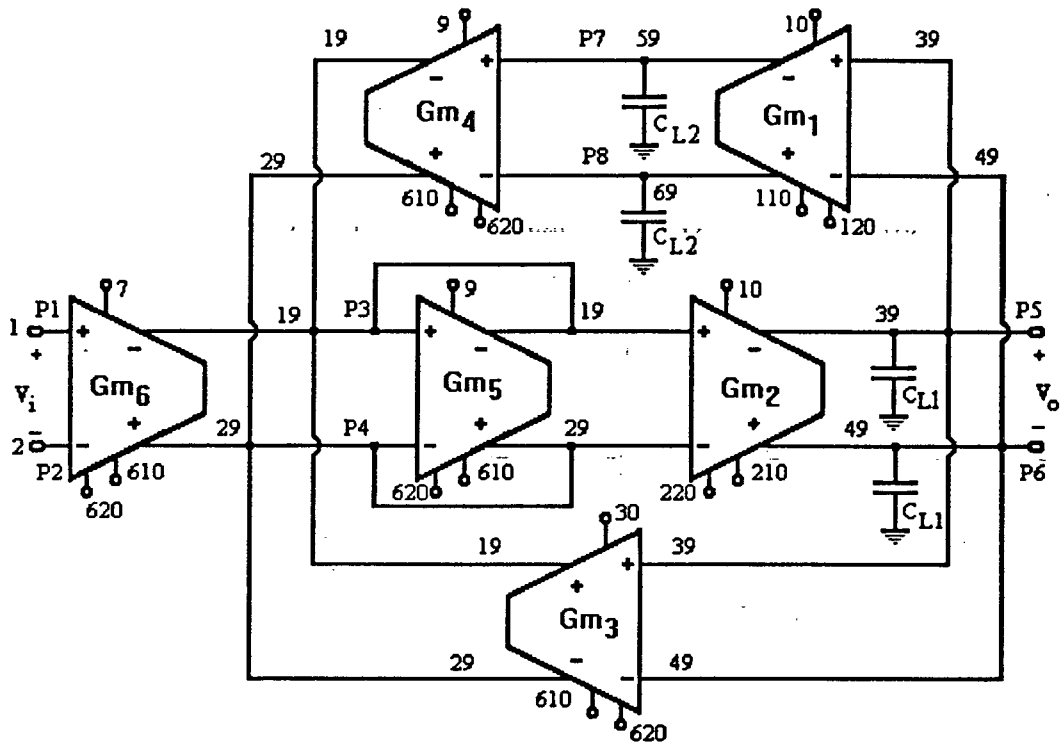
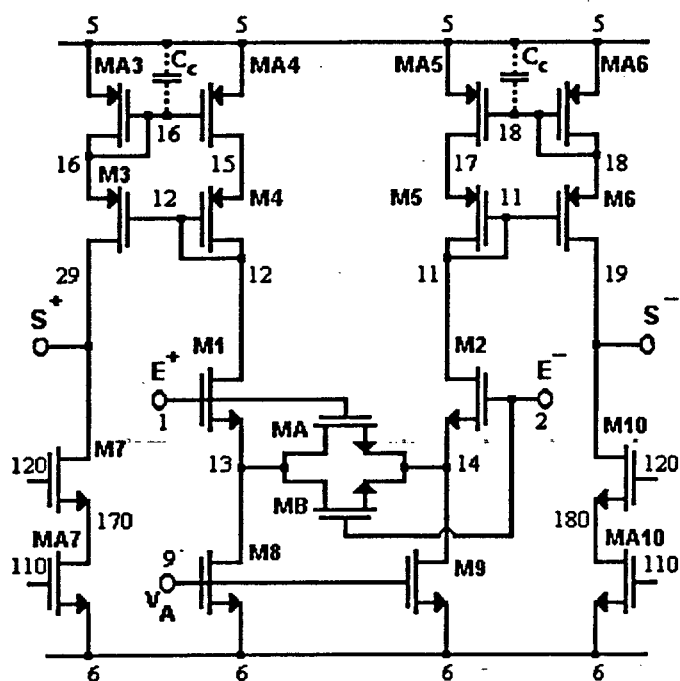


Figura 4.2.3: Estrutura biquadrática OTA-C totalmente balanceada. CM's representam os circuitos de compensação de modo comum e P's os circuitos de polarização.

Com a mudança do OTA simples para OTA balanceado, deve-se tomar cuidado com o ganho de tensão, cujo valor dobra em comparação com o ganho no caso de saídas simples [73]. Para realizar um integrador com OTA balanceado, partindo-se do OTA simples e mantendo-se a mesma constante de tempo, deve-se ou reduzir G_m pela metade ou dobrar o valor do capacitor em cada uma das saídas. Neste caso, optou-se por dobrar o valor dos capacitores; portanto, $C_{L1} = C_{L2} = 50\text{pF}$. No projeto da estrutura biquadrática não foi feita uma otimização da área global. Caso a integração da estrutura seja efetivada, é conveniente tentar reduzir a área global através da redução simultânea dos valores das transcondutâncias e das capacitâncias.

Na figura 4.2.3 os OTA's de transcondutâncias G_{m1} e G_{m2} compõem os integradores e foram compensados internamente com $C_{C1} = 1\text{pF}$ e $C_{C2} = 6,2\text{pF}$, conforme mostrado na figura 4.2.4. Os OTA's restantes estão sem compensação. A biquadrática possui efetivamente três nós de saída; portanto são utilizados três circuitos idênticos de compensação de modo comum CM1, CM2 e CM6, figura 4.2.3, implementados conforme figura 4.2.5. Os OTA's G_{m3} e G_{m6} , figura 4.2.6, possuem célula básica com $G_m = 71,5\mu\text{A/V}$ e a redução do valor de G_m para $2,02\mu\text{A/V}$ é feita através da duplicação dos transistores de entrada do par diferencial conforme mostrado na figura 4.2.6. A biquadrática foi simulada com o programa SPICE3D2 nível-2 em estação SUN com os circuitos das figuras 4.2.4 a 4.2.7. Os transistores dos circuitos de polarização, figura 4.2.7, foram projetados para fornecer corrente de $150\mu\text{A}$ aos transistores de entrada do par diferencial e foram separados em P1-2, P3, P4-5 e P6 para possibilitar o ajuste independente da corrente de polarização dos respectivos OTA's.



TRANSISTOR	W (μm)	L (μm)
M1, M2	66	5
MA, MB	10	5
M3 - M6 MA3 - MA6	567	5
M7, M10	556	5
M8, M9	216	5

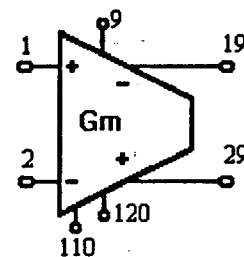
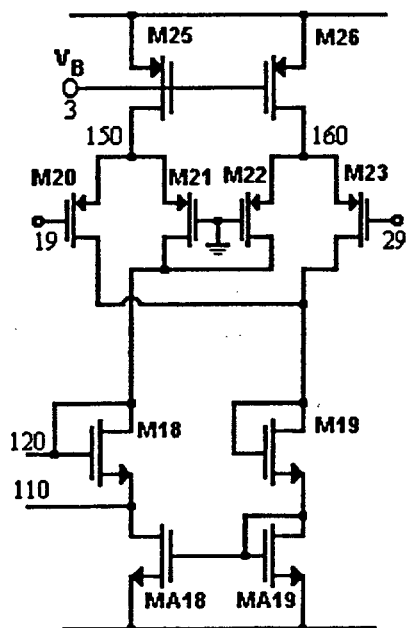


Figura 4.2.4: OTA utilizado para implementação das transcondutâncias G_{m1} , G_{m2} , G_{m4} e G_{m5} de $71,5\mu A/V$.



TRANSISTOR	W (μm)	L (μm)
M18, M19	5	5
MA18, MA19	5	5
M20 - M23	5	45
M24, M25	5	10

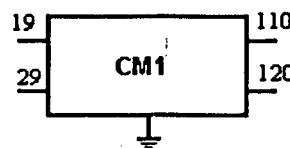


Figura 4.2.5: Circuito de compensação de modo comum utilizado no projeto

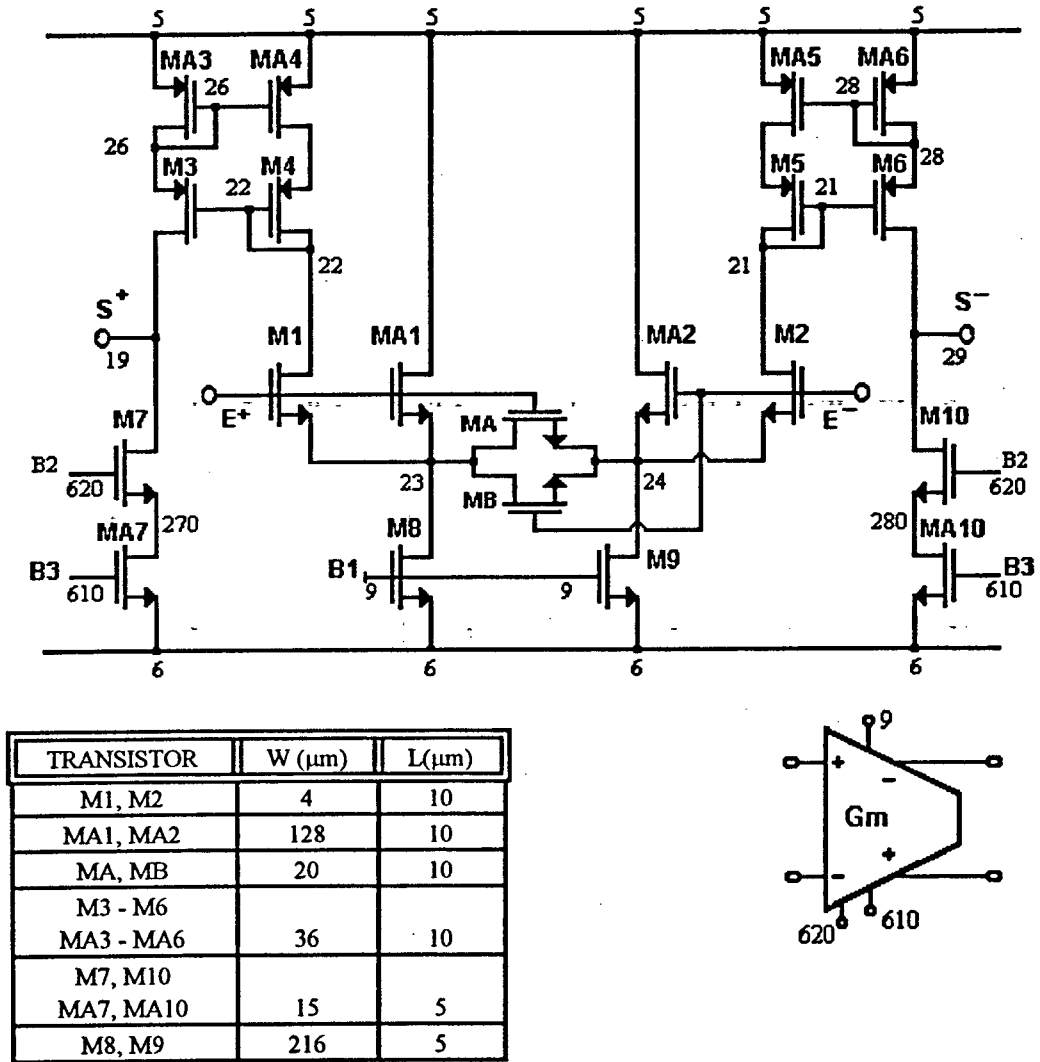


Figura 4.2.6: OTA com duplicação para reduzir valor da transcondutância (G_{m3} e G_{m6} iguais a $2.02\mu A/V$).

A figura 4.2.6 mostra que o comprimento do canal "L" dos OTA's 3 e 6 é o dobro dos valores anteriormente utilizados. Este fato não é crítico pois as transcondutâncias G_{m3} e G_{m6} não fazem parte dos integradores e conseqüentemente, têm pouca influência na resposta em frequência do filtro.

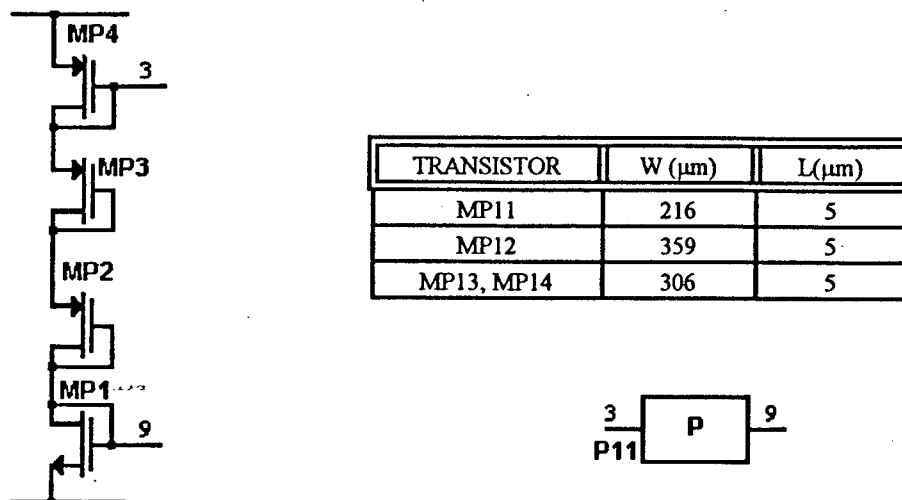


Figura 4.2.7: Circuito de polarização utilizado no projeto.

Para que os requisitos do projeto do filtro fossem atendidos foi necessário:

- Ajustar corrente de polarização para sintonizar ω_0 .
- Utilizar capacitor de compensação nos OTA's integradores para compensar os desvios de fase da resposta em frequência dos integradores.
- Utilizar capacitor de compensação no integrador Gm_2 para compensar efeito da capacitância parasita em paralelo com a condutância Gm_5 .

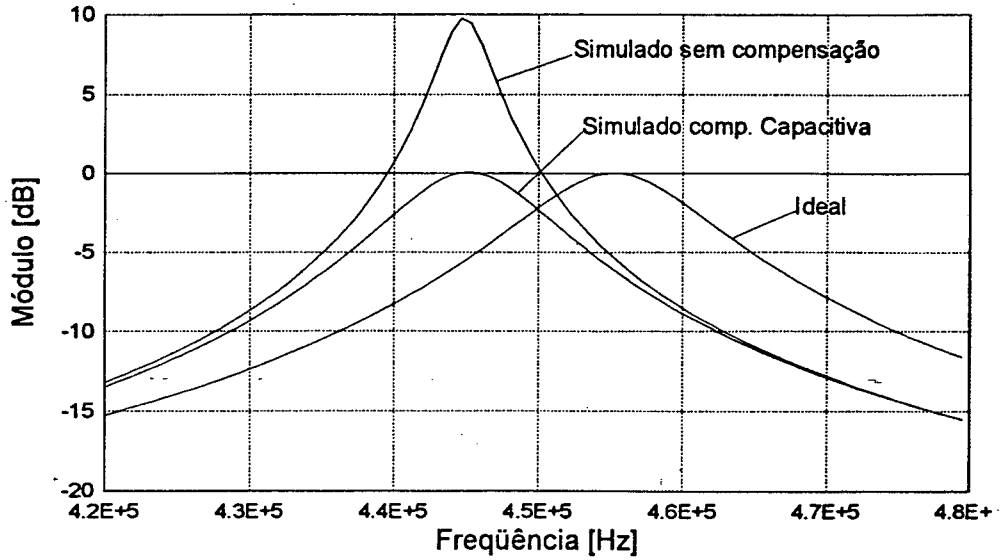


Figura 4.2.8: Magnitude da resposta em frequência do filtro com e sem capacitor de compensação.

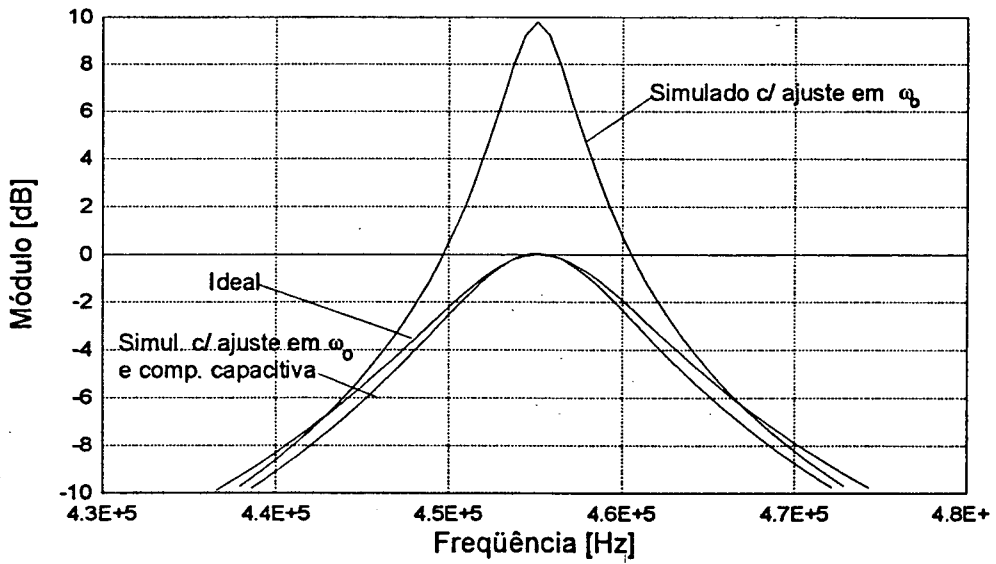


Figura 4.2.9: Magnitude da resposta em frequência do filtro com variações na capacitância de compensação com ω_0 compensado.

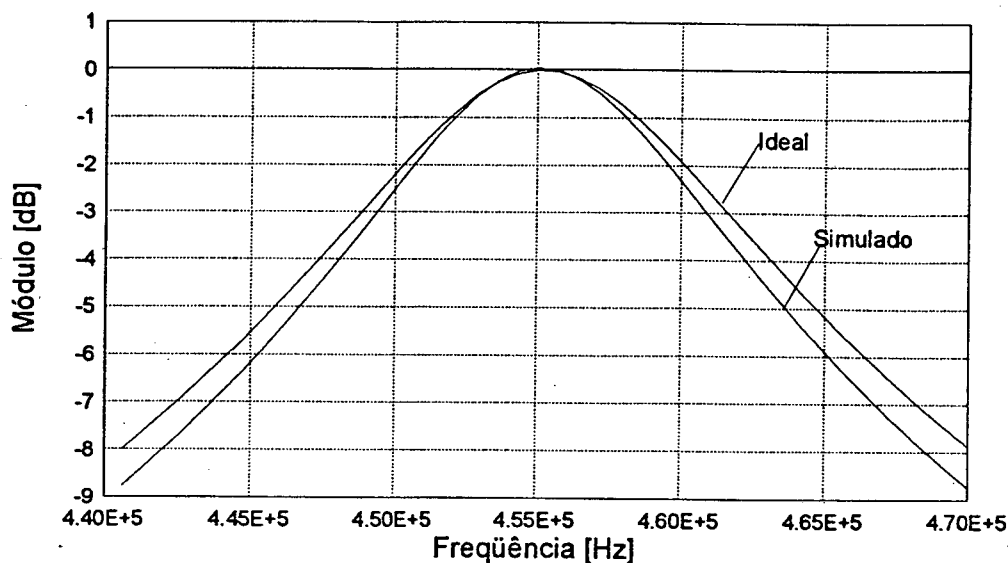


Figura 4.2.10: Detalhe do módulo da resposta em frequência do filtro.

O filtro foi inicialmente simulado sem nenhuma compensação capacitiva e sem ajuste em ω_0 . O ganho máximo ficou em 10dB, f_0 em 445kHz e o fator de qualidade $Q_p = 140$ por influência das singularidades dos OTA's e da capacitância parasita C_p . Com a introdução dos capacitores de compensação $C_{C1} = 1\text{pF}$ e $C_{C2} = 6,2\text{pF}$, o fator de qualidade ficou próximo de 35. A frequência f_0 foi ajustada mediante variação simultânea das transcondutâncias G_{m1} e G_{m2} .

As figuras 4.2.9 e 4.2.10 mostram que os resultados são levemente diferentes do projetado. Mesmo com todas as compensações, a banda passante em 2dB deveria ser de 10kHz, mas obteve-se 8,9kHz. O ganho em 455kHz ficou igual a 0,05dB. Observou-se um pequeno deslocamento em ω_0 . Estes resultados são obtidos das simulações que também apresentam diferenças em relação a uma implementação real. Estes fatos mostram as dificuldades que se tem em projetar filtros contínuos totalmente integráveis com especificações relativamente rígidas.

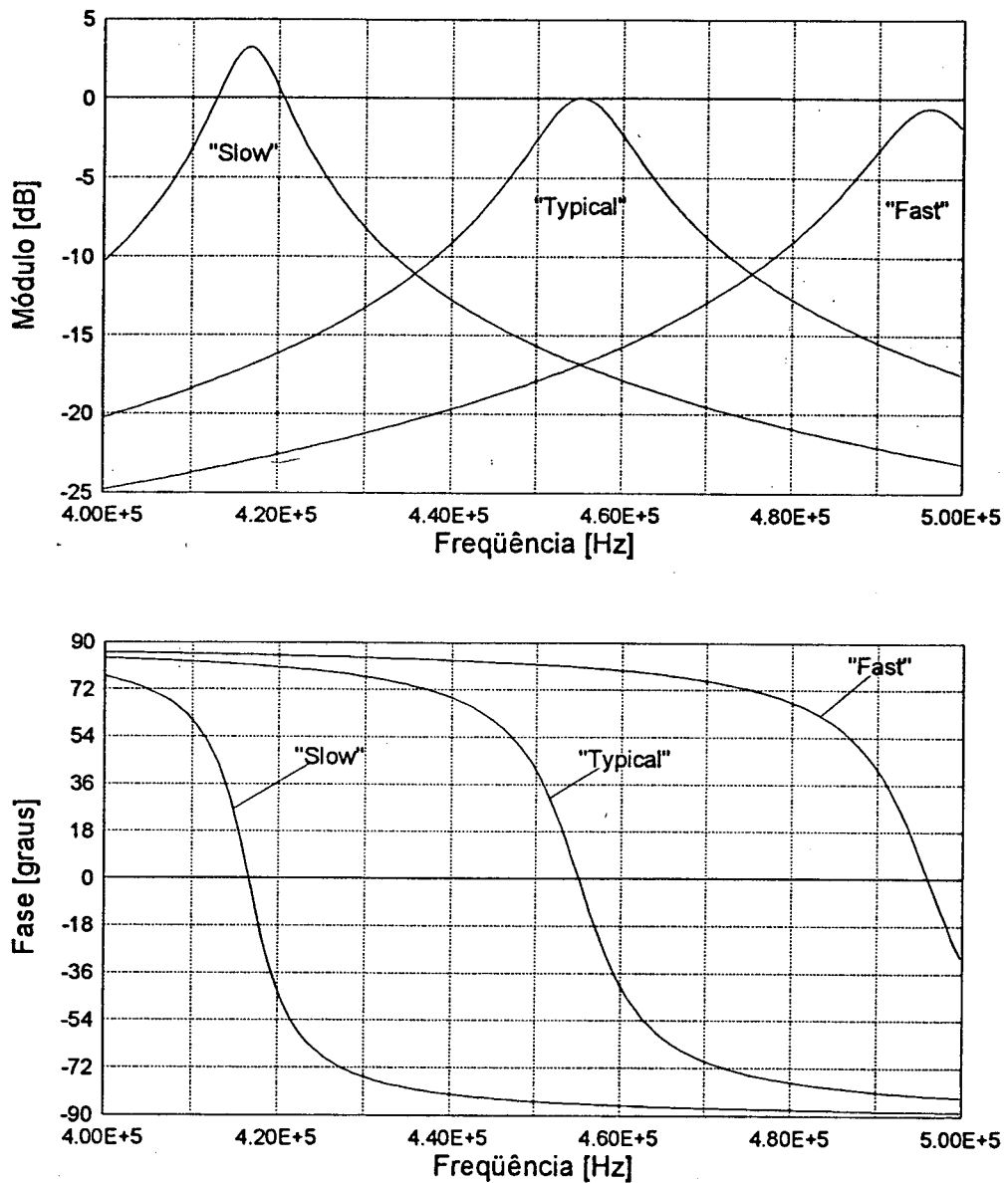


Figura 4.2.11: Módulo e fase da resposta em frequência do filtro passa faixa com relação às variações tecnológicas.

A figura 4.2.11 mostra os efeitos das variações dos parâmetros tecnológicos na resposta em frequência do filtro. Observa-se mudanças acentuadas no módulo e na fase da resposta em frequência do filtro. Estas variações podem ser compensadas com sintonização automática.

CAPÍTULO 5

CONCLUSÕES

Neste trabalho foi apresentada uma estrutura de amplificador operacional de transcondutância para aplicação em filtros contínuos integráveis de alto fator de qualidade. Os requisitos de simplicidade no projeto e operação linear com níveis de tensão da ordem de 40% da tensão de alimentação foram atendidos. A introdução de espelhos de corrente na saída da célula diferencial com resistência de degeneração foi necessária para permitir maior excursão do sinal de tensão, elevar a impedância de saída e facilitar o escalamento da transcondutância. Dentre os espelhos analisados, o espelho Wilson melhorado proporcionou a melhor resposta em frequência. A compensação capacitiva proposta neste trabalho, introduzida no espelho de corrente, reduziu significativamente o desvio de fase da resposta em frequência da transcondutância do OTA. Além disto, tal compensação tornou possível também a compensação do efeito das capacitâncias parasitas dos OTA's. Em virtude da pouca precisão nos modelos dos transistores e das aproximações realizadas nos equacionamentos, não é possível obter valores precisos dos capacitores de compensação. Portanto, deve-se cogitar do uso da compensação capacitiva ajustável quando filtros de alto Q são requeridos.

Na verificação do desempenho de um integrador implementado com o OTA projetado foi possível observar as influências das não idealidades do OTA na resposta em frequência do integrador. A introdução do capacitor de compensação aumentou sensivelmente o fator de qualidade do integrador.

No filtro passa faixa implementado com uma rede biquadrática de 2ª ordem observou-se que o fator de qualidade é limitado essencialmente pelos integradores e capacitâncias parasitas. A compensação capacitiva foi utilizada somente nos dois OTA's dos integradores a fim de obter o fator de qualidade requerido. Uma sintonização nas transcondutâncias dos OTA's utilizados nos integradores foi necessária para ajuste da frequência central do filtro.

Como sugestão para a realização de outros trabalhos propõe-se:

- 1- Projeto de circuitos de sintonização automática do filtro bem como da sintonização dos capacitores de compensação.
- 2- A introdução de espelhos simples com transistores compostos [49] em substituição ao espelho Wilson melhorado no estágio de saída dos OTA's.
- 3- Uma análise do limite do fator de qualidade que se pode obter para uma determinada tecnologia, em função da frequência central do filtro passa faixa.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] BRODERSEN, R. W. & GRAY, P.R. & HODGES, D. A. "MOS switched-capacitor filters", Proc. IEEE, Vol. 67, pp. 61-74, January 1979.
- [2] GREGORIAN, R. & MARTIN, K. W. & TEMES, G. C. "Switched-capacitor circuit design", Proc. IEEE, Vol. 71, pp. 941-966, August 1983.
- [3] SEDRA, A. S. & ROBERTS, G. W. & GOHH, F. "The current conveyor: history, progress, and new results", IEE Proceedings, Vol. 137, Pt. G, N° 2, pp. 78-87, April 1990.
- [4] BANU, M. & TSIVIDIS, Y. "Fully integrated active RC filters in MOS technology", IEEE Journal of Solid-State Circuits, Vol. SC-18, N° 6, pp. 644-651, December 1983.
- [5] RYAN, P. J. & HAIGH, D. G. "Novel fully differential MOS transconductor for integrated continuous-time filters", Electronics Letters, Vol. 23, N° 14, pp. 742-743, 2nd July 1987.
- [6] BANU, M. & TSIVIDIS, Y. "An elliptic continuous-time CMOS filter with on-chip automatic tuning", IEEE Journal of Solid-State Circuits, Vol. SC-20, N° 6, pp. 1114-1121, December 1985.
- [7] KHOURY, J. M. & TSIVIDIS, Y. "Analysis and compensation of high-frequency effects in integrated MOSFET-C continuous-time filters", IEEE Transactions on Circuits and Systems, Vol. CAS-34, N° 8, pp. 862-875, August 1987.

- [8] PARK, C. S. & SCHAUMANN, R. "A high-frequency CMOS linear transconductance element", IEEE Transactions on Circuits and Systems, Vol. CAS-33, N° 11, pp. 1132 - 1138, November 1986.
- [9] NAUTA, B. "CMOS VHF transconductance-C lowpass filter", Electronics Letters, Vol. 26, N° 7, pp. 421-422, 29th March 1990.
- [10] TAN, M. A. & SCHAUMANN, R. "Generation of transconductance-grounded- capacitor filters by signal-flow-graph methods for VLSI implementation", Electronics Letters, Vol. 23, N° 20, pp. 1093-1094, 24th September 1987.
- [11] FERNANDEZ, F. G. & SCHAUMANN, R. "Techniques for the design of linear CMOS transconductance elements for video-frequency applications", Proc. MWSCS, pp. 499-502, 1985.
- [12] SINGH, S. P. & HANSON, J. V. & VLACH, J. "Simple high-frequency CMOS transconductor", IEE Proceedings, Pt. G, Vol. 137, N° 6, pp. 470-474, December 1990.
- [13] NAUTA, B. & SEEVINCK, E. "Linear CMOS transconductance element for VHF filters", Electronics Letters, Vol. 25, N° 7, pp. 448-450, 30th March 1989.
- [14] TOUMAZOU, C. & LIDGEY, F. J. & CHEUNG, P.Y. K. "Current-mode analogue signal processing circuits: A review of recent developments", Proc. IEEE/ISCAS, pp. 1572-1575, 1989.
- [15] LEE, S. S. & ZELE, R. H. & ALLSTOT, D. J. & LIANG, G. "A CMOS continuous-time current-mode filter technique", Proc. IEEE/ISCAS, pp. 2021-2024, 1992.

- [16] LEE, S. S. & ZELE, R. H. & ALLSTOT, D. J. & LIANG, G. "A continuous-time current-mode integrator", Proc. IEEE/ISCAS, pp. 1236-1238, 1991.
- [17] NEDUNGADI, A. & VISWANATHAN, T. R. "Design of linear CMOS transconductance elements", IEEE Transactions on Circuits and Systems, Vol. CAS-31, N° 10, pp. 891-894, October 1984.
- [18] TORRANCE, R.R. & VISWANATHAN, T. R. & HANSON, J. V. "CMOS voltage to current transducers", IEEE Transactions on Circuits and Systems, Vol. CAS-32, N° 11, pp. 1097-1104, November 1984.
- [19] NEDUNGADI, A. P. & GEIGER, R. L. "High-frequency voltage-controlled continuous-time lowpass filter using linearised CMOS integrators", Electronics Letters, Vol. 22, N° 14, pp. 729-730, 3rd July 1986.
- [20] SEEVINCK, E. & WASSENAAR, R. "A versatile CMOS linear transconductor square-law function circuit", IEEE Journal of Solid-State Circuits, Vol. SC-22, N° 3, pp. 366-377, June 1987.
- [21] ROBERT, R. N. G. "Uma nova estrutura para amplificadores operacionais de transcondutância em tecnologia CMOS", Universidade Federal de Santa Catarina-Florianópolis, Tese de Mestrado, Novembro 1989.
- [22] TSIVIDIS, Y. & CZARNUL, Z. & FANG, S. C. "MOS transconductors and integrators with high linearity", Electronics Letters, Vol. 22, N° 5, pp. 245-246, 27th February 1986.

- [23] KIM, T. G. & GEIGER, R. L. "Monolithic programmable RF filter", Electronics Letters, Vol. 24, N° 25, pp. 1569-1571, 8th December 1988.
- [24] SZCZEPANSKI, S. & SCHAUMANN, R. & WU, P. "Linear transconductor based on crosscoupled CMOS pairs", Electronics Letters, Vol. 27, N° 9, pp. 783-785, 25th April 1991.
- [25] WANG, Z. & GUGGENBÜHL, W. "A voltage-controllable linear MOS transconductor using bias offset technique", IEEE Journal of Solid-State Circuits, Vol. SC-25, N° 1, pp. 315-317, February 1990.
- [26] KRUMMENACHER, F. & JOEHL, N. "A 4MHz CMOS continuous-time filter with on chip automatic tuning", IEEE Journal of Solid-State Circuits, Vol. SC-23, N° 3, pp. 750-758, June 1988.
- [27] VANPETEGHEM, P. M. & FOSSARTI, H. M. & RICE, G. L. & LEE, S. Y. "Design of a very linear CMOS transconductance input stage for continuous-time filters", IEEE Journal of Solid-State Circuits, Vol. SC-25, N° 2, pp. 497-501, April 1990.
- [28] INOUE, T. & UENO, F. & ARAMAKI, Y. & MATSUMOTO, O. & SUEFUJI, M. A. "Design of CMOS OTA's using simple linearizing techniques and their application to high-frequency continuous-time filters", Proc. IEEE/ISCAS, pp. 1741-1744, 1991.
- [29] SEVENHANS, J. & VAN-PAEMEL, M. "Novel CMOS linear OTA using feedback control on common source node", Electronics Letters, Vol. 27, N° 20, pp. 1873-1875, 26th September 1991.

- [30] ADAMS, W. J. & RAMÍREZ-ANGULO, J. "OTA linearization via electronically-programmable current mirrors", Proc. IEEE/ISCAS, pp. 2553-2556, 1991.
- [31] ADAMS, W. J. & RAMÍREZ-ANGULO, J. "Extended transconductance adjustment/linearization technique", Electronics Letters, Vol. 27, N° 10, pp. 842-844, 9th May 1991.
- [32] KHORRAMABADI, H. & GRAY, P. R. "High frequency CMOS continuous-time filters", IEEE Journal of Solid-State Circuits, Vol. SC-19, N° 6, pp. 939 - 948, December 1984.
- [33] PARK, C. S. & SCHAUMANN, R. "High-frequency fully-tuned CMOS transconductance-C filter", Proc. IEEE/ISCAS, pp. 2161-2164, 1988.
- [34] LOZANO, H. N. & HILL, J.A. & SÁNCHEZ-SINENCIO, E. "Frequency limitations of continuous-time OTA-C filters", Proc. IEEE/ISCAS, pp. 2169-2172, 1988.
- [35] KRUMMENACHER, F. "Design considerations in high frequency CMOS transconductance amplifier capacitor (TAC) filters", Proc. IEEE/ISCAS, pp. 100-105, 1989.
- [36] GOPINATHAN, V. & TSIVIDIS, Y. & TAN, K. S. & HESTER, R. K. "Design considerations for high-frequency continuous-time filters and implementation of an antialiasing filter for digital video", IEEE Journal of Solid-State Circuits, Vol. SC-25, N° 6, pp. 1368-1378, December 1990.
- [37] RAMÍREZ-ANGULO, J. & SÁNCHEZ-SINENCIO, E. & HOWE, M. "High selectivity, high frequency continuous-time filters using multiple output OTA'S", Proc. IEEE/ISCAS, pp. 1351-1354, 1991.

- [38] KHOURY, J.M. "Design of a 15-MHz CMOS continuous-time filter with on-chip tuning", IEEE Journal of Solid-State Circuits, Vol. SC-26, N° 12, pp. 1988-1997, December 1991.
- [39] SNELGROVE, W. M. & SHOVAL, A. "A balanced 0.9- μm CMOS transconductance-C filter tunable over the VHF range", IEEE Journal of Solid-State Circuits, Vol. SC-27, N° 3, pp. 314-323, March 1992.
- [40] ADAMS, W. J. & NEDUNGADI, A. & GEIGER, R. L. "Design of a programmable OTA with multi-decade transconductance adjustment", Proc. IEEE/ISCAS, pp. 663-666, 1989.
- [41] WILSON, G. & CHAN, P. K. "Saturation-mode CMOS transconductor with enhanced tunability and low distortion", Electronics Letters, Vol. 27, N° 1, pp. 27-29, 3rd January 1991.
- [42] ALLEN, P. E. & HOLBERG, D. R. "CMOS Analog Circuit Design", Holt, Rinehart and Winston - E. U. A. - 1987.
- [43] WILSON, G. & CHAN, P. K. "Comparison of four CMOS transconductors for fully integrated analogue filter applications", IEE Proceedings, Vol. 138, Pt. G, N° 6, pp. 683-688, December 1991.
- [44] BULT, K. & WALLINGA, H. "A class of analog CMOS circuits based in the square-law characteristic of an MOS transistor in saturation", IEEE Journal of Solid-State Circuits, Vol. SC-22, N° 3, pp. 357-365, June 1987.
- [45] WILSON, G. & CHAN, P.K. "Low-distortion CMOS transconductor", Electronics Letters, Vol. 26, N° 11, pp. 720-722, 24th May 1990.

- [46] MARTINEZ, J. S. & STEYAERT, M. S. J. & SANSEN, W.M. C. "A large-signal very low-distortion transconductor for high-frequency continuous-time filters", IEEE Journal of Solid-State Circuits, Vol. SC-26, N° 7, pp. 946-954, July 1991.
- [47] MASUDA, S. & KITAMURA, Y. "Design considerations on monolithic continuous-time filters", Proc. IEEE/ISCAS, pp. 1165-1168, 1986.
- [48] WANG, Z. "Analytical determination of output resistance and DC matching errors in MOS current mirrors", IEE Proceedings, Vol. 137, Pt. G, N° 3, pp. 397-404, October 1990.
- [49] LOSS, I. J.B. "Transistores MOS de baixa condutância de saída e alta frequência de ganho unitário", Universidade Federal de Santa Catarina - Florianópolis. Tese de Mestrado, Outubro 1993
- [50] DAVIDSON, J. C. & CURRENT, K. W. "MOS current sources - A comparison and evaluation", Proc. IEEE/ISCAS, pp. 1215-1218, 1984.
- [51] KLUNPERINK, E. A. M. & JANSSEN, H. J. "Complementary CMOS current gain cell", Electronics Letters, Vol. 27, N° 1, pp. 38-40, 3rd January 1991.
- [52] WU, P. & SCHAUMANN, R. & LATHAM, P. "Design considerations for common-mode feedback circuits in full-differential operational transconductance amplifiers with tuning", Proc. IEEE/ISCAS, pp. 1363-1366, 1991.
- [53] WU, P. & SCHAUMANN, R. "Improved common-mode feedback circuit suitable for operational transconductance amplifiers with tuning", Electronics Letters, Vol. 27, N° 2, pp. 117-118, 17th January 1991.

- [54] WU, C. Y. & LU, P. H. & LEE, C. H. & TSAI, M. K. "New fully differential HF CMOS op amps with efficient common mode feedback", Proc. IEEE/ISCAS, pp. 2076-2079, 1989.
- [55] MARTINEZ, J.S. & STEYAERT, M. S. "Design techniques for high-performance full-CMOS OTA-RC continuous-time filter", IEEE Journal of Solid-State Circuits, Vol. SC-27, N° 7, pp. 993-1001, July 1992.
- [56] GREER, N. P. J. & DENYER, P. B. "New folded cascode transconductor for bandpass ladder filters", IEE Proceedings, Vol. 138, Pt. G, N° 5, pp. 551-556, October 1991.
- [57] PLETT, C. & COPELAND, M. A. & HADAWAY, R. A. "Continuous-time filters using open loop tunable transconductance amplifier", Proc. IEEE/ISCAS, pp. 1172-1176, 1986.
- [58] LOH, K. H. & HISER, D. L. & ADAMS, W. J. & GEIGER, R. L. "A versatile digitally controlled continuous-time filter structure with wide-range and fine resolution capability", IEEE Transactions on Circuits and Systems, Vol. CAS-39, N° 5, pp. 265-276, May 1992.
- [59] GEIGER, R. L. & SÁNCHEZ-SINENCIO, E. "Active filter design using operational transconductance amplifier, a tutorial", IEEE Circuit & Devices Magazine, pp. 20-32, March 1985.
- [60] CALÔBA, L. P. & QUEIROZ, A. C. M. & SÁNCHEZ-SINENCIO, E. "Signal flow graph OTA-C band pass and band rejection integrated filters", Proc. IEEE/ISCAS, pp. 1624-1627, 1989.
- [61] CALÔBA, L. P. & QUEIROZ, A. C. M. "OTA-C simulation of passive filters via embedding", Proc. IEEE/ISCAS, pp. 1083-1086, 1989.

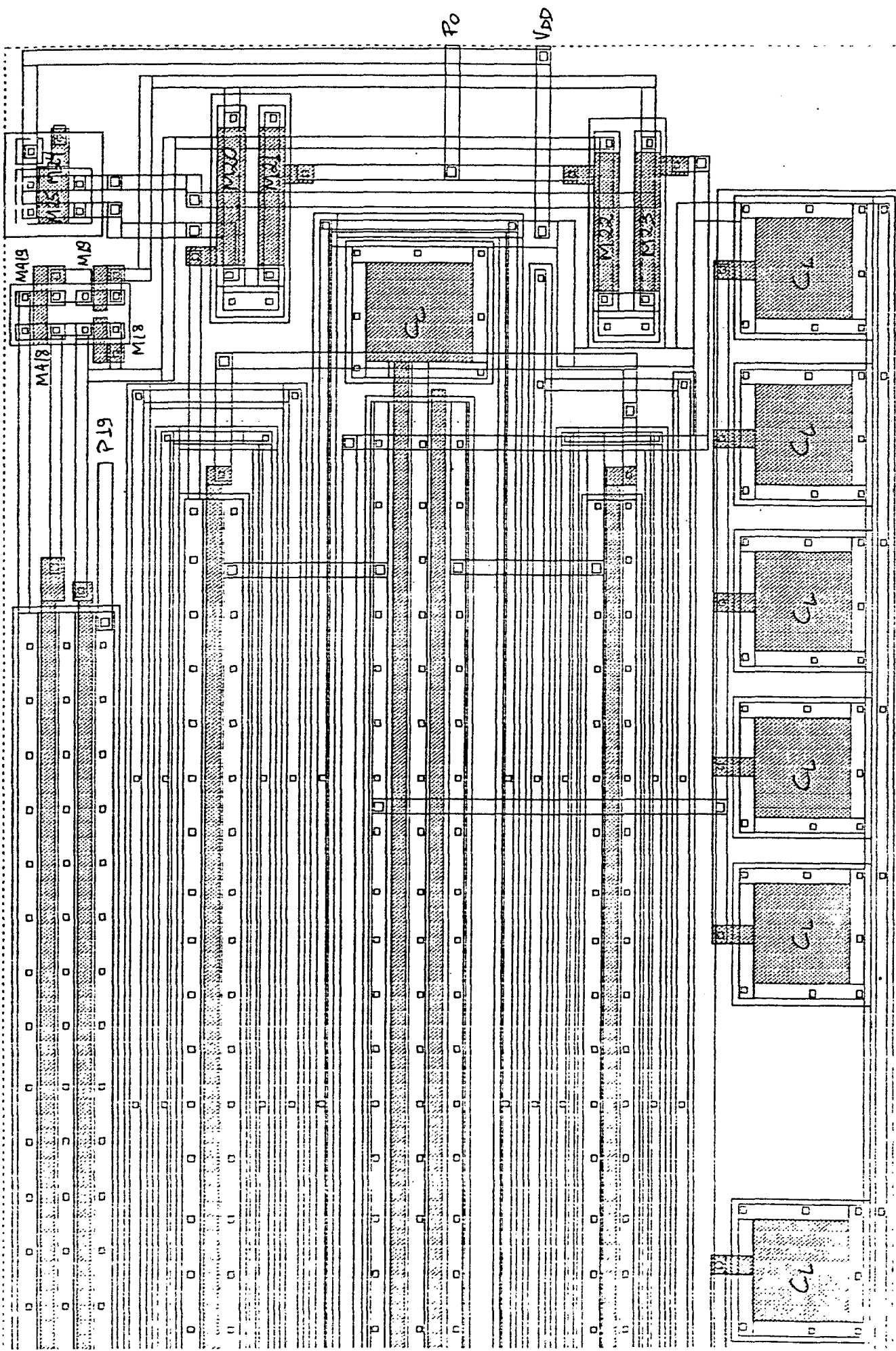
- [62] NAWROCKI, R. "Electronically controlled OTA-C filter with follow-the-leader feedback structure", International Journal of Circuit Theory and Applications, Vol 16, pp. 93-96, 1988.
- [63] ANANDA-MOHAN, P. V. "Generation of OTA-C filter structures from active RC filter structures", IEEE Transactions on Circuits and Systems, Vol. CAS-37, N° 5, pp. 656-660, May 1990.
- [64] QUEIROZ, A. C. M. & CALÔBA, L. P. & SÁNCHEZ-SINENCIO, E. "Signal flow graph... OTA-C integrated filters", Proc IEEE/ISCAS, pp. 2165-2168, 1988.
- [65] WANG, Y. T. & ABIDI, A. "A CMOS active filter design at very high frequencies", IEEE Journal of Solid-State Circuits, Vol. SC-25, N° 6, pp. 1562-1573, December 1990.
- [66] TAN, M. A. & SCHAUMANN, R. "Simulation general parameter LC- Ladder filters for monolithic realizations with only transconductance elements and grounded capacitors", IEEE Transaction on Circuits and Systems, Vol. CAS-36, N° 2, pp. 299-307, February 1989.
- [67] NOCETI-FILHO, S. & SCHNEIDER, M. C. & ACOSTA, S. M. "Geração sistemática de filtros contínuos OTA-C com capacitores aterrados, baseados em redes ladder LC", Anais do 9º Simpósio Brasileiro de Telecomunicações, pp.15.2.1-15.2.5, 1991.
- [68] TAN, M. A. & SCHAUMANN, R. "Design of a general biquadratic filter section with only transconductance and grounded capacitors", IEEE Transactions on Circuits and Systems, Vol. CAS-35, N° 4, pp. 478-480, April 1988.
- [69] KWAN, T. & MARTIN, K. "An adaptive analog continuous-time CMOS biquadratic filter", IEEE Journal of Solid-State Circuits, Vol. SC-26, N° 6, pp. 859-867, June 1991.

- [70] SÁNCHEZ-SINENCIO, E. & GEIGER, R. L. & LOZANO, H. N. "Generation of continuous-time two integrator loop OTA filter structures", IEEE Transactions on Circuits and Systems, Vol. CAS-35, N° 8, pp. 936-946, August 1988.
- [71] RAMIREZ-ANGULO, J. & SÁNCHEZ-SINENCIO, E. "Comparison of biquadratic OTA-C filters from the tuning point of view", Proc. MWSCS, pp. 510-514, 1988.
- [72] LOZANO, H. N. & SÁNCHEZ-SINENCIO, E. "Minimum parasitic effects biquadratic OTA-C filter architectures", Analog Integrated Circuits and Signal Processing, N° 1, pp. 297-319, 1991.
- [73] TSIVIDIS, Y. & BANU, M. & KHOURY- J. "Continuous-time MOSFET-C filters in VLSI", IEEE Transactions on Circuits and Systems, Vol. CAS-33, N° 2, pp. 125-140, February 1986.
- [74] SEDRA, A. S. & BRACKETT, P. O. "Filter Theory and Design: Active and Passive", Matrix Publishers, Inc. - 1978.
- [75] BEHR, A. T. & SCHNEIDER, M. C. & NOCETI-FILHO, S. & MONTORO, C. G. "Harmonic distortion caused by capacitors implemented with MOSFET gates", IEEE Journal of Solid-State Circuits, Vol. SC-27, N° 10, pp. 1470-1475, June 1992.

APÊNDICE

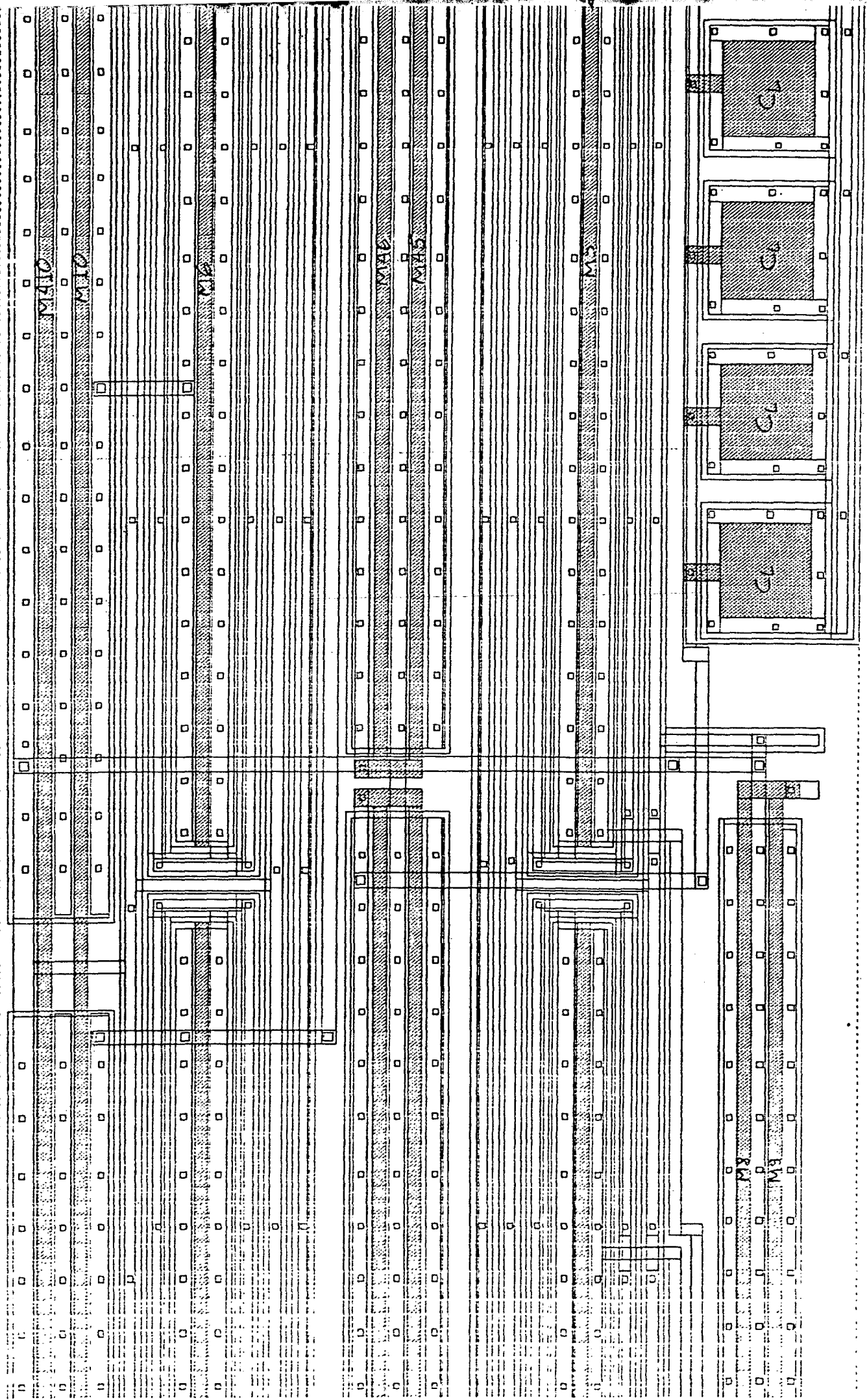
LEIAUTE DO OTA PROJETADO

O leiaute aqui apresentado é referente ao integrador formado por G_{m2} , C_{L1} e o circuito de modo comum CM2 do filtro da figura 4.2.3. Os esquemáticos do OTA G_{m2} e do circuito de modo comum CM2 são mostrados nas figuras 4.2.4 e 4.2.5.



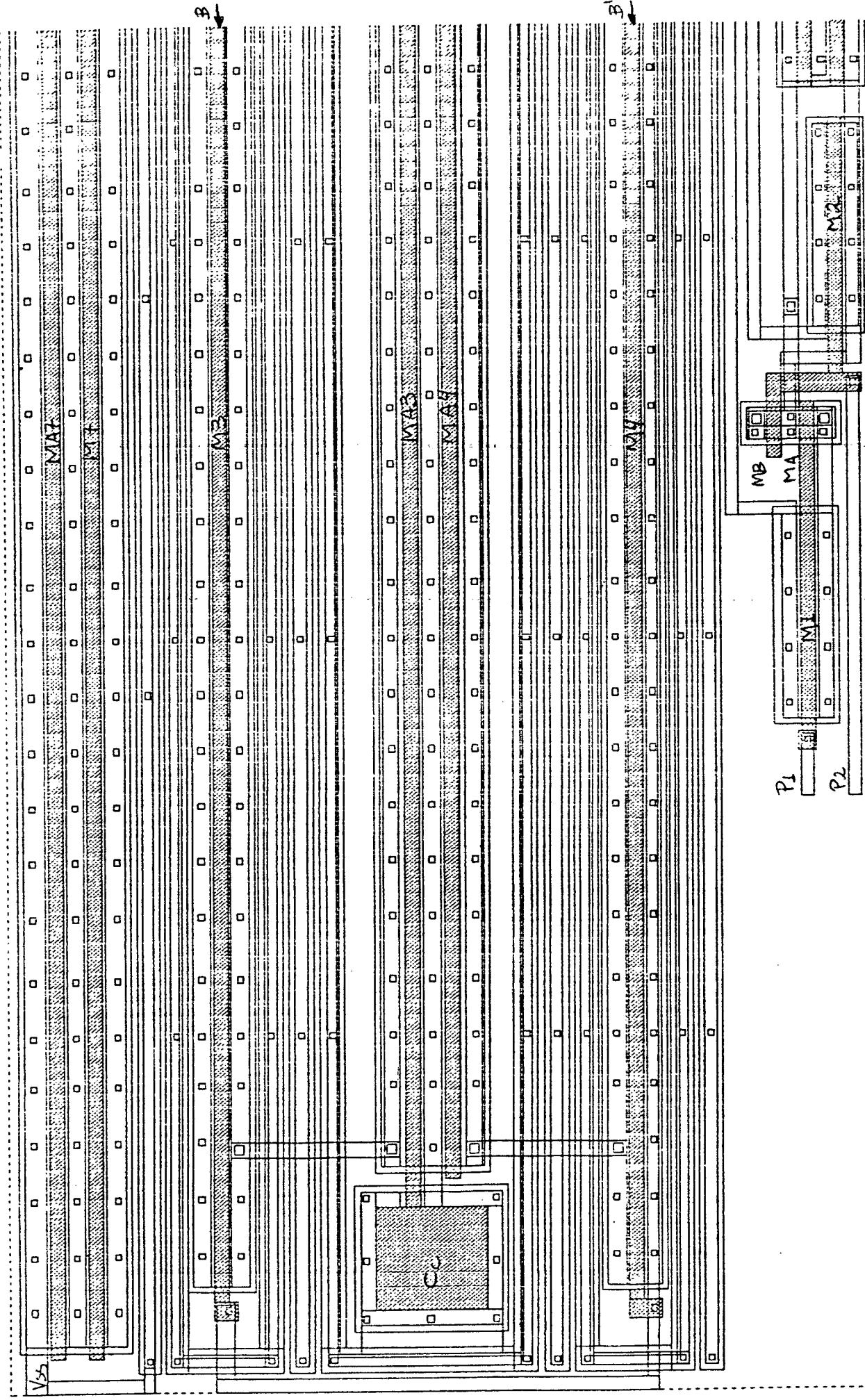
A

A1



B →

B →



ESCALA 10m/17mm