

UNIVERSIDADE FEDERAL DE SANTA CATARINA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

CONVERSOR DC-DC QUASE-RESSONANTE PARA ALTAS POTÊNCIAS  
UTILIZANDO IGBT

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA  
PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA ELÉTRICA


DILNEI JOSÉ MARTINS FERNANDES

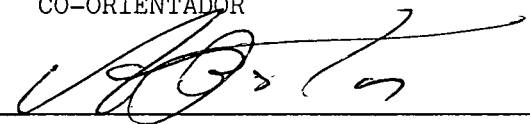
CONVERSOR DC-DC QUASE-RESSONANTE PARA ALTAS  
POTÊNCIAS UTILIZANDO IGBT

DILNEI JOSÉ MARTINS FERNANDES

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA OBTENÇÃO DO TÍTULO DE MESTRE EM ENGENHARIA, ÁREA DE ELETRÔNICA DE POTÊNCIA E ACIONAMENTO ELÉTRICO, ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA EM SUA FORMA FINAL PELO PROGRAMA DE PÓS-GRADUAÇÃO.


  
Prof. Arnaldo José Perin, Dr. Ing.  
ORIENTADOR

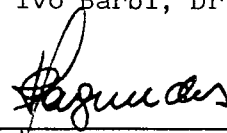
  
Prof. Ivo Barbi, Dr. Ing.  
CO-ORIENTADOR

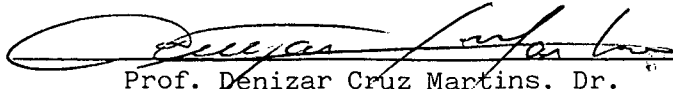
  
Prof. João Pedro Assumpção Bastos, Dr. D'Etat  
Coordenador do Curso de Pós-Graduação em  
Engenharia Elétrica

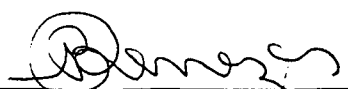
BANCA EXAMINADORA:

  
Prof. Arnaldo José Perin, Dr. Ing.

  
Prof. Ivo Barbi, Dr. Ing.

  
Prof. João Carlos dos Santos Fagundes, Dr.

  
Prof. Denizar Cruz Martins, Dr.

  
Prof. Benjamim Rodrigues Menezes, Dr. Ing.

*À minha família:*

*Osni e Eugênia, meus pais,*

*Júlia, minha avó,*

*Rosane, minha irmã.*

## AGRADECIMENTOS

Ao Professor e amigo Arnaldo J. Perin pela sua orientação e pelos seus ensinamentos;

Ao Professor Ivo Barbi pela idéia que originou esta dissertação e pela sua co-orientação;

A Mariléia, minha namorada, pela ajuda na confecção deste trabalho, por sua paciência, por ela mesma;

Aos amigos que colaboraram direta ou indiretamente para realização deste trabalho. A Carlos Alberto Canesin, amigo desde o início da caminhada;

Aos funcionários do LAMEP, pela amizade, pela sua constante predisposição e apoio.



FLORIANÓPOLIS, JUNHO DE 1991

SUMÁRIO

SIMBOLOGIA.....	i
RESUMO.....	iii
ABSTRACT .....	iv
INTRODUÇÃO .....	1
CAPÍTULO I	
A ESTRUTURA BUCK-QRC-ZCS-PWM	
1.1. Introdução .....	5
1.2. A estrutura BUCK-QRC-ZCS-PWM .....	5
1.3. Equacionamento matemático .....	13
1.3.1. Cálculo do tempo de duração das etapas .....	14
1.3.2. Cálculo das correntes nos semicondutores .....	22
1.3.2.a. Cálculo de $i_{S1}$ med .....	23
1.3.2.b. Cálculo de $i_{D1}$ med .....	25
1.3.2.c. Cálculo de $i_{S2}$ med .....	26
1.3.2.d. Cálculo de $i_{D2}$ med .....	28
1.3.2.e. Cálculo de $i_{D3}$ med .....	28
1.3.3. Equações para projeto .....	30
1.4. Método de projeto .....	33
1.5. Conclusão .....	34

## CAPÍTULO II

### O IGBT

2.1. Introdução .....	36
2.2. Características e estrutura do IGBT .....	36
2.3. Comutação do IGBT .....	44
2.3.1. Características estáticas do IGBT .....	44
2.3.2. Características dinâmicas .....	45
2.3.3. Comutação com carga resistiva .....	46
2.3.4. Comutação com carga indutiva .....	47
2.3.5. Perdas .....	47
2.4. Comando de gate do IGBT .....	49
2.4.1. Características .....	49
2.4.2. Circuitos de comando de gate .....	51
2.5. Conclusão .....	55

## CAPÍTULO III

### PROJETO DE UM PROTÓTIPO DE 1,5 KW

3.1. Introdução .....	56
3.2. Projeto do protótipo de 1,5 KW .....	57
3.3. Simulações em computador .....	62
3.4. Lógica de comando .....	65
3.5. Resultados experimentais .....	68
3.5.1. Implementação do projeto .....	68
3.5.2. Testes com o circuito de comando de gate .....	72
3.6. Conclusão .....	75

## CAPÍTULO IV

### CONVERSOR BUCK-QRC-ZCS-PWM ALIMENTANDO UM MOTOR CC

4.1. Introdução .....	76
4.2. O motor CC .....	76
4.3. Geração dos sinais de comando .....	77
4.4. Malha de realimentação .....	80
4.5. Proteção de curto-circuito .....	93
4.6. Proteção de sobrecorrente .....	93
4.7. Limitação da razão cíclica .....	95
4.8. Ensaio com o motor CC .....	96
4.9. Teste das proteções .....	97
4.10. Conclusão .....	99
CONCLUSÃO GERAL .....	100
REFERÊNCIAS BIBLIOGRÁFICAS .....	102
ANEXO	
Dados de catálogo do IGBT IGT4E10 .....	105

## SIMBOLOGIA

BD - queda de tensão nas escovas de um motor CC

Cf - capacitor de filtragem

Cn - capacitor do "snubber" da chave Sn

Cr - capacitor de ressonância

FWD - "free-wheeling diode", diodo de roda livre

f - frequência de chaveamento

fo - frequência de ressonância

fp - frequência do polo

fz - frequência do zero

FM - "frequency modulation", modulação em frequência

G(s) - função de transferência do sistema em malha aberta

H(s) - f. de transferência da realimentação do sistema em malha aberta

i1 - corrente de entrada do conversor

iLr - corrente no indutor ressonante

I - corrente de carga

Ipk - corrente de pico

k - constante da máquina elétrica

Lf - indutor de filtragem

Lr - indutor de ressonância

N - velocidade do motor em rpm

Po<sub>v</sub> - potência de saída

Ps - potência de entrada

Ra - resistência de armadura

Rn - resistor do "snubber" da chave Sn

tOFF Max Sn - tempo máximo em que a chave Sn pode ser comandada a abrir

$t_{OFF} \text{ Min } S_n$  - tempo mínimo em que a chave  $S_n$  pode ser comandada a abrir

$t_{ON} S_n$  - tempo de disparo da chave  $S_n$

$T$  - período

$t_d$  - tempo de retardo

$t_f$  - tempo de subida

$t_r$  - tempo de descida

$v_{Cr}$  - tensão no capacitor ressonante

$V_a$  - tensão de armadura

$V_{cn}$  - tensão no capacitor ressonante ao final da  $n$ -ésima etapa

$V_{CE}$  - tensão coletor-emissor

$V_o$  - tensão de saída

$V_s$  - tensão de entrada

$\omega_o$  - frequência angular de ressonância

$\omega_z$  - frequência angular do zero

$\alpha$  - condutância normalizada

$\Delta t_{4'}$  - tempo de condução da chave  $S_1$

$\Delta t_n$  - tempo de duração da  $n$ -ésima etapa

$\phi$  - fluxo por polo

## RESUMO

Este trabalho trata de um conversor BUCK quase-ressonante ("QRC"), com comutação sob corrente nula ("ZCS"), regulado por modulação por largura de pulso ("PWM"), para altas potências, e utilizando IGBT.

É feito um histórico da evolução da estrutura BUCK. Faz-se uma análise do funcionamento do conversor BUCK-QRC-ZCS-PWM e são apresentados os equacionamentos necessários a sua modelagem.

Apresenta-se as características do IGBT, sua estrutura física, e seu comportamento no conversor implementado.

Demonstra-se a utilização das estruturas QRC-PWM em conversores de alta potência, através do projeto e implementação de um protótipo, em malha aberta, de 1,5 KW.

Mostra-se a possibilidade de se utilizar o BUCK-QRC-ZCS-PWM para acionamento de um motor de corrente contínua, através de um protótipo em malha fechada, com controle pela corrente de saída, proteção de curto-circuito e proteção de sobrecorrente através do ciclo de trabalho.

## ABSTRACT

This work is concerned with a BUCK quasi-resonant converter (QRC), with zero-current switching (ZCS), pulse-width modulation (PWM) regulated, for high power applications, and employing IGBT.

The evolution of the BUCK structure is presented. An analysis of the BUCK-QRC-ZCS-PWM converter operation is made and the equations for its model are presented.

The physical structure, characteristics and behavior of the IGBT in the implemented structure are presented.

The use of QRC-PWM structures in high power converters is demonstrated through the design and implementation of a 1,5 KW prototype in open loop.

The possibility to employ the BUCK-QRC-ZCS-PWM as a DC motor drive is shown, through a prototype with output current control, short-circuit protection, and overcurrent protection using the duty cycle.

## INTRODUÇÃO

Este trabalho trata de um conversor DC-DC de alta potência, utilizando comutação não-dissipativa e regulação por modulação de largura de pulso.

Os conversores DC-DC têm um grande campo de aplicações, tais como informática, telecomunicações, automóveis, aviões, etc. Uma das configurações mais populares deste tipo de conversor é o chamado conversor BUCK. Na fig. 1, está representada a forma de onda da corrente na chave deste conversor. A regulação é feita, através do ajuste do tempo de condução ( $t$ ) da chave. É a chamada regulação por modulação por largura de pulso ("PWM").

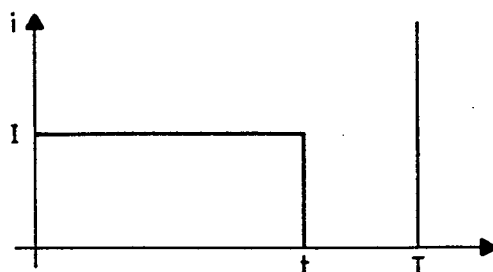


Fig.1 Corrente na chave de um conversor BUCK clássico

A fonte de energia é responsável por grande parte do volume e peso de um equipamento, devido ao tamanho do transformador, ou dos filtros (capacitores e indutores), ou dos dissipadores de calor. Existem aplicações, por exemplo em satélites, onde o tamanho da fonte obrigatoriamente tem que ser



limitado, sob pena inclusive de inviabilizar o projeto. Já em outras aplicações, por exemplo, microcomputadores, tem se tornado importante que o equipamento seja leve e compacto. Uma maneira de diminuir o volume de um conversor é aumentar a frequência de chaveamento. Aumentando a frequência de chaveamento, consegue-se reduzir os elementos passivos. Um conversor clássico, porém, tem limitação quanto à máxima frequência de trabalho, devido ao aumento, com a frequência, da perda por comutação na chave. Para contornar este problema surgiram os conversores ressonantes, que possuem comutação não-dissipativa [1].

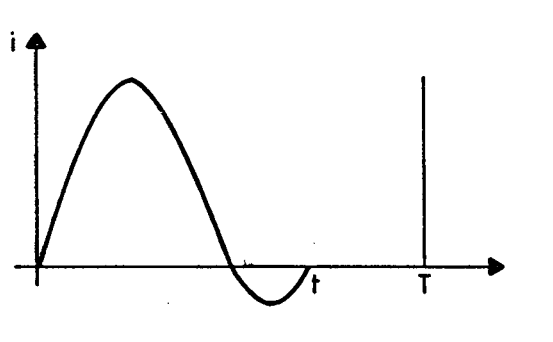


Fig.2 Corrente na chave de um conversor BUCK ressonante

Na fig. 2 mostra-se a forma de onda da corrente na chave de um conversor BUCK quase-ressonante. A regulação é feita pela variação da frequência de chaveamento e/ou ressonância, e a conseqüente variação da relação  $t/T$ . O conversor BUCK quase-ressonante, em relação ao BUCK clássico, trabalha com maiores níveis de corrente na chave, o que implica no aumento da perda em condução e limitação da máxima potência de saída, devido à queda de rendimento da estrutura.

Neste trabalho utiliza-se a quase-ressonância associada à modulação

por largura de pulso. É o chamado conversor BUCK quase-ressonante PWM. A forma de onda da corrente em sua chave principal, é mostrada na fig. 3.

Com este conversor, consegue-se reduzir significativamente as perdas por condução, em relação ao BUCK quase-ressonante, preservando a

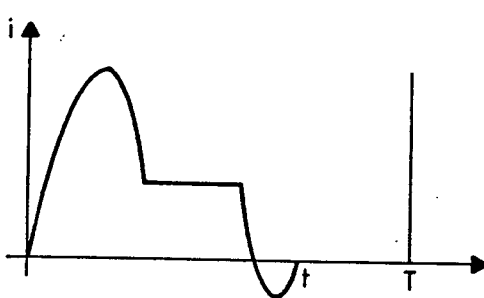


Fig.3 Corrente na chave de um conversor BUCK ressonante PWM

característica de comutação não-dissipativa. Assim as chaves podem funcionar em alta frequência, diminuindo os elementos passivos de filtragem e isolamento, e podendo transferir para a carga uma potência maior.

Os interruptores utilizados no projeto de conversores estáticos, são os seguintes:

- TIRISTOR - embora permita que a estrutura seja projetada com muita robustez e para altas potências, opera em baixas frequências de chaveamento, o que implica em um conversor volumoso e pesado.

- TRANSISTOR BIPOLAR - componente relativamente lento para as altas frequências de chaveamento. Possui baixas perdas em condução. É comandado por corrente e exige circuitos de comando complexos, com alto consumo de energia.

- MOSFET - componente bastante rápido para operar em altas frequências de chaveamento, mas possui perda em condução maior que o bipolar. É comandado por tensão. Seu circuito de comando é simples e de baixa energia.

- IGBT - é relativamente rápido (frequências intermediárias às permitidas pelos bipolares e MOSFETs) e tem perda em condução equivalente ao bipolar. É comandado por tensão, como o MOSFET.

Por isto, neste trabalho, propõe-se o uso do IGBT, de modo a conseguir um conversor que trabalhe em uma frequência relativamente alta, que permita uma elevada potência de saída, e que tenha um bom rendimento - perda em condução reduzida pela característica da chave e perda por comutação eliminada pela ressonância.

O capítulo 1 trata do estudo da estrutura BUCK-QRC-ZCS-PWM. Nele far-se-á uma análise das etapas de funcionamento da estrutura. Serão apresentados os equacionamentos dos tempos de duração de cada etapa, e das correntes médias nos semicondutores. Por fim, será desenvolvido um roteiro de projeto.

O capítulo 2 é dedicado ao estudo do IGBT. Serão analisadas suas características estruturais e funcionais. Também serão apresentados circuitos de comando utilizados com esta chave de potência.

No capítulo 3 será apresentado o projeto de um conversor BUCK-QRC-ZCS-PWM de 1,5 KW, resultados de simulações, circuitos envolvidos na montagem do protótipo, e resultados experimentais.

O capítulo 4 trata do conversor BUCK-QRC-ZCS-PWM em malha fechada. Será detalhado o projeto, apresentados os circuitos de proteção e os resultados experimentais.

## CAPÍTULO I

### A ESTRUTURA BUCK-QRC-ZCS-PWM

#### 1.1. INTRODUÇÃO

Neste capítulo será feito um histórico da estrutura BUCK, desde o modelo clássico, passando pelo conversor quase-ressonante e, finalmente chegando-se ao modelo utilizado neste trabalho, que associa a modulação por largura de pulso à quase-ressonância. São mostradas as desvantagens de cada estrutura, justificando a pesquisa de tecnologias mais novas.

Faz-se o equacionamento matemático do conversor BUCK-QRC-ZCS-PWM, de modo a estabelecer uma metodologia de projeto - que é apresentada ao final do capítulo. São equacionadas também as correntes nos semicondutores, a fim de que se possa escolher os componentes mais apropriados quando da implementação do conversor.

#### 1.2. A ESTRUTURA BUCK-QRC-ZCS-PWM

Partindo-se do conversor BUCK clássico, na fig. 1.1 são mostradas suas etapas de funcionamento. Numa primeira fase (fig. 1.1.a) a chave S é fechada, fazendo com que haja uma transferência direta de energia da fonte  $V_s$  à carga. Numa segunda fase (fig. 1.1.b) a chave S é aberta, e a energia armazenada no indutor de filtro L é transferida à carga, através do diodo. Há o interesse que a estrutura trabalhe na maior frequência de chaveamento possível, porque, com o aumento da frequência, o tamanho do filtro L diminui. Como resultado, o conversor terá menor volume e/ou peso, qualidade importante,

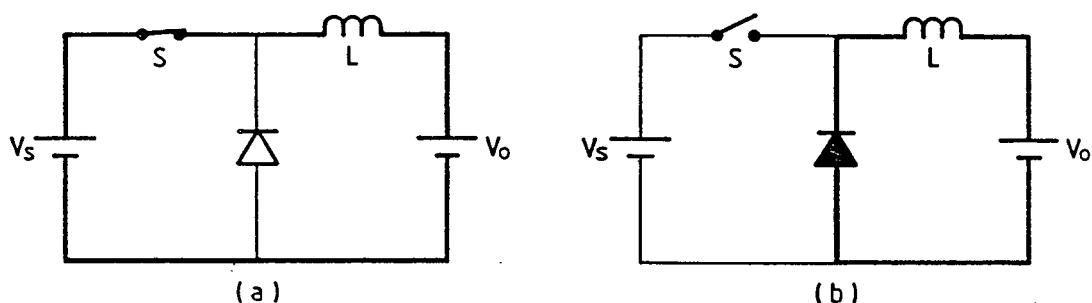


Fig. 1.1. Etapas de funcionamento do conversor BUCK clássico.

por exemplo, na eletrônica embarcada - eletrônica utilizada em automóveis, aeronaves, programas aeroespaciais. Também com a tendência mundial da miniaturização, existe uma demanda por conversores cada vez menores. Porém, com o aumento da frequência, também crescem as perdas por comutação, diminuindo o rendimento da estrutura - o que não é interessante. A fim de eliminar as perdas durante o chaveamento, surgiram as famílias de conversores ressonantes. Através da adição de um indutor e de um capacitor em determinados pontos da estrutura clássica de um conversor provoca-se uma ressonância, de modo que, durante o chaveamento, a tensão ou a corrente na chave seja nula. Assim, o conversor de que trata este trabalho pertence à família dos conversores quase-ressonantes ("QRC - quasi-resonant converter"), com comutação das chaves sob corrente nula ("ZCS - zero current switching").

Na fig. 1.2, mostra-se uma das possíveis configurações da estrutura BUCK-QRC-ZCS [1]. A fig. 1.3, mostra as etapas de funcionamento desta estrutura. As fig. 1.4.a e 1.4.b apresentam, respectivamente, as formas de onda da corrente no indutor ressonante  $L_r$  e da tensão no capacitor ressonante  $C_r$ .

A primeira etapa de funcionamento (fig. 1.3.a) tem início quando

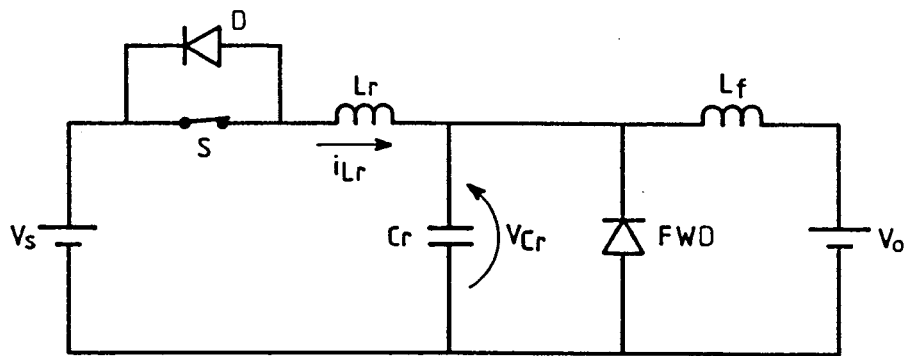


Fig. 1.2. Conversor BUCK-QRC-ZCS-FM

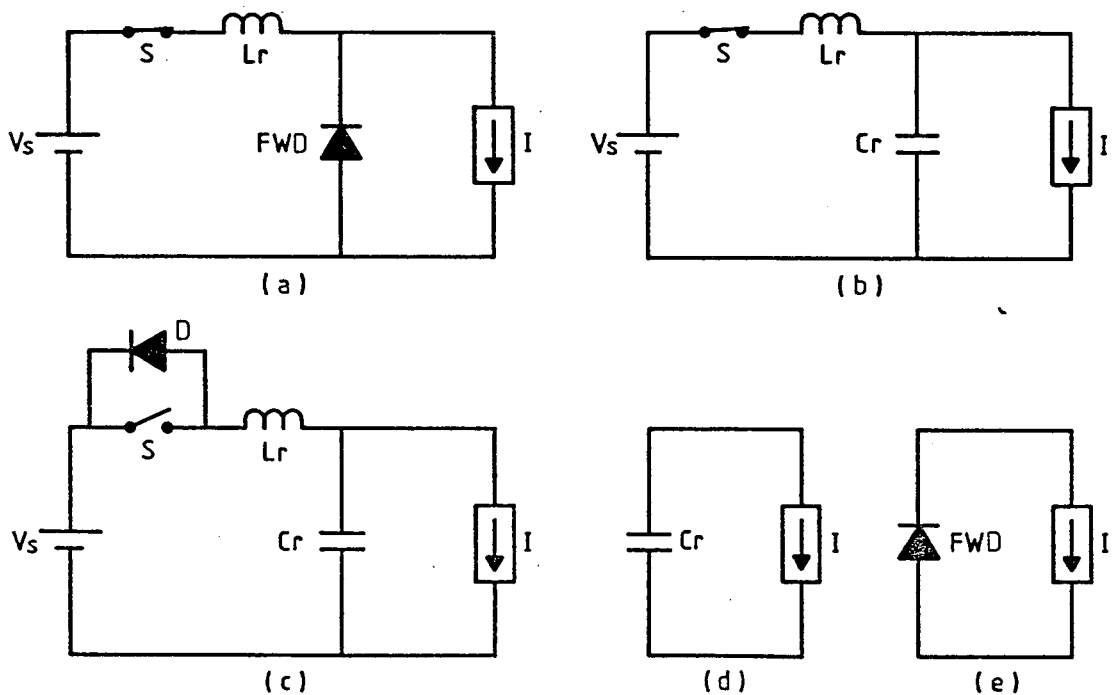


Fig. 1.3. Etapas de funcionamento do conversor BUCK-QRC-ZCS-FM

fecha-se a chave S. A fonte  $V_s$ , então, começa a assumir a corrente de carga. A corrente no indutor ressonante cresce linearmente. Depois, (fig. 1.3.b), acontece a ressonância entre  $L_r$  e  $C_r$ , com a corrente no indutor ressonante ( $i_{Lr}$ ) fluindo através da chave S. Quando esta corrente torna-se negativa, a

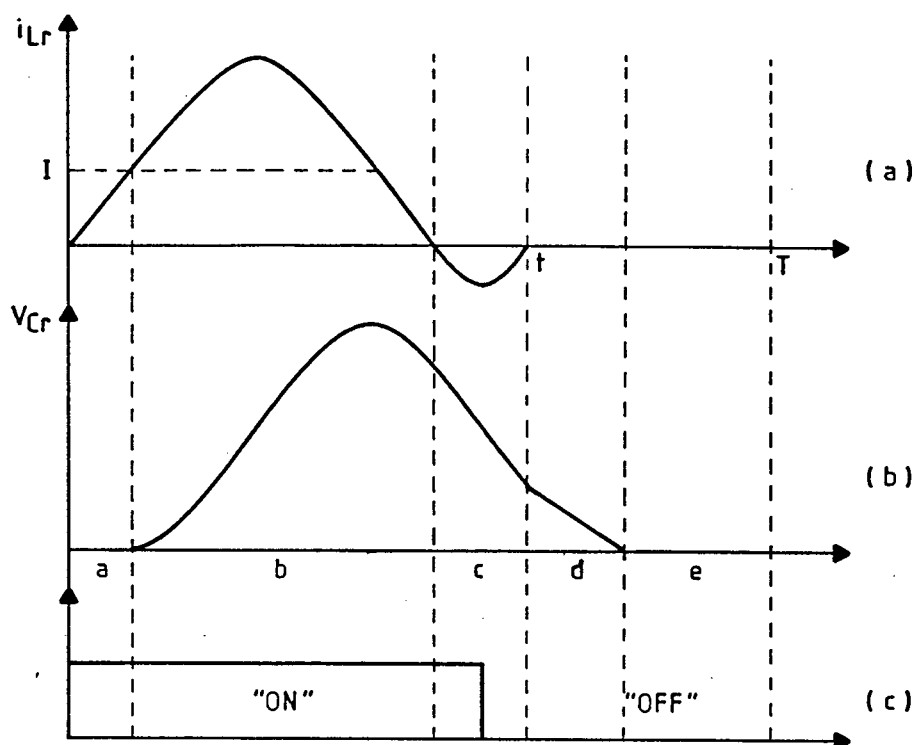


Fig. 1.4. a) Corrente no indutor ressonante  
 b) Tensão no capacitor ressonante  
 c) Sinal de comando da chave S

ressonância passa a ser pelo diodo D em anti-paralelo com a chave. Nesta etapa, então, pode-se abrir a chave S sob corrente nula. Quando a corrente  $i_{Lr}$  se anula, o capacitor Cr passa a se descarregar linearmente em cima da carga (fig. 1.3.d). Quando termina esta descarga, o diodo de roda livre ( FWD - free wheeling diode) passa a assumir a corrente de carga (fig. 1.3.e), terminando um ciclo de operação.

A relação entre a tensão de saída ( $V_o$ ) e a tensão de entrada ( $V_s$ ) é função direta da relação entre a frequência de chaveamento e a frequência de ressonância. Assim, da fig. 1.4.a, pode-se dizer que:

$$\frac{V_o}{V_s} = \frac{t}{T} \quad (1.1)$$

Conclui-se, então, que para variar a tensão de saída, dada uma tensão de entrada fixa, tem-se que variar a frequência de chaveamento e/ou a frequência de ressonância. Por isto, diz-se que a estrutura é regulada por modulação em frequência (FM - frequency modulation).

Normalmente adota-se a frequência de chaveamento variável. Se o conversor necessitar de uma grande variação da tensão de saída, a frequência de chaveamento igualmente terá uma grande variação. Como o dimensionamento do filtro de saída é feito com base na menor frequência de trabalho, o objetivo de minimizar o seu tamanho ficará prejudicado.

Mas o fator mais crítico desta estrutura é a corrente eficaz na chave - muito alta -, que limita o nível de potência máximo do conversor, devido às perdas em condução. A mesma observação vale para a corrente média. Só que utiliza-se o valor da corrente média, para o cálculo das perdas nas chaves que têm, como modelo em condução, uma fonte de tensão. Para o caso do MOSFET, que em condução é uma resistência, utiliza-se o valor da corrente eficaz.

Uma estrutura que surgiu depois, porém, apresenta valores de corrente média e eficaz, sob certas condições, bem menores que o BUCK-QRC-ZCS-FM. É o BUCK-QRC-ZCS com modulação por largura de pulso ("PWM - pulse width modulation") [2]. A partir desta constatação é que pensou-se na possibilidade de se implementar um conversor quase-ressonante de alta potência. Com um conversor quase-ressonante FM, a maior potência que se tem notícia na literatura é um conversor na configuração FORWARD, com 300 watts [3].

A estrutura BUCK-QRC-ZCS-PWM completa está mostrada na fig. 1.5. A partir daí definir-se-ão as etapas de funcionamento. Cada etapa é mostrada na fig. 1.6 [2],[4],[5]. As formas de onda da corrente no indutor ressonante



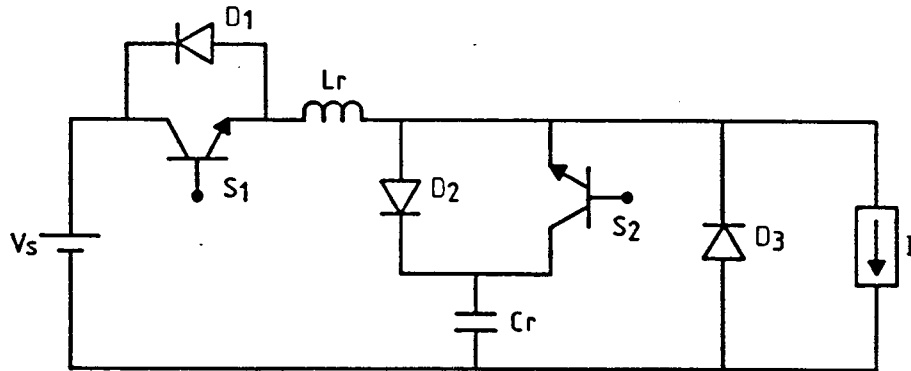


Fig.1.5 Estrutura BUCK-QRC-ZCS-PWM

( $i_{Lr}$ ), da tensão no capacitor ressonante ( $v_{Cr}$ ) e dos sinais de comando das chaves, são mostrados na fig. 1.7. Definidos o período  $T$  e o tempo  $t=t_4$ , continua valendo a equação (1.1). A fig. 1.8, mostra o plano de fase da estrutura.

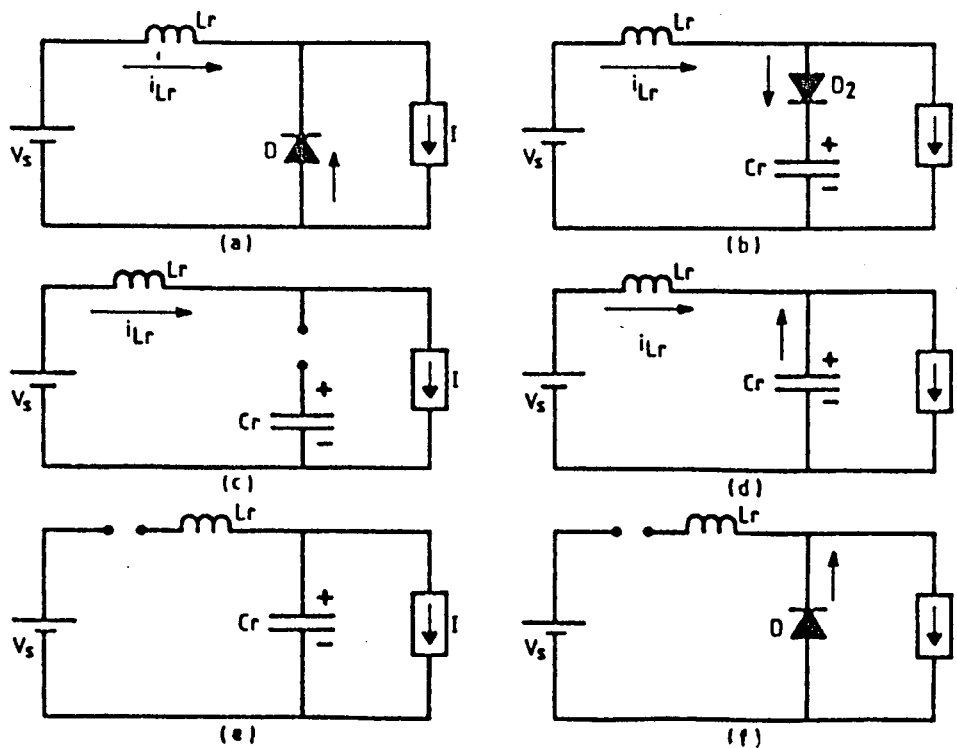


Fig.1.6 Etapas de funcionamento do conversor BUCK-QRC-ZCS-PWM

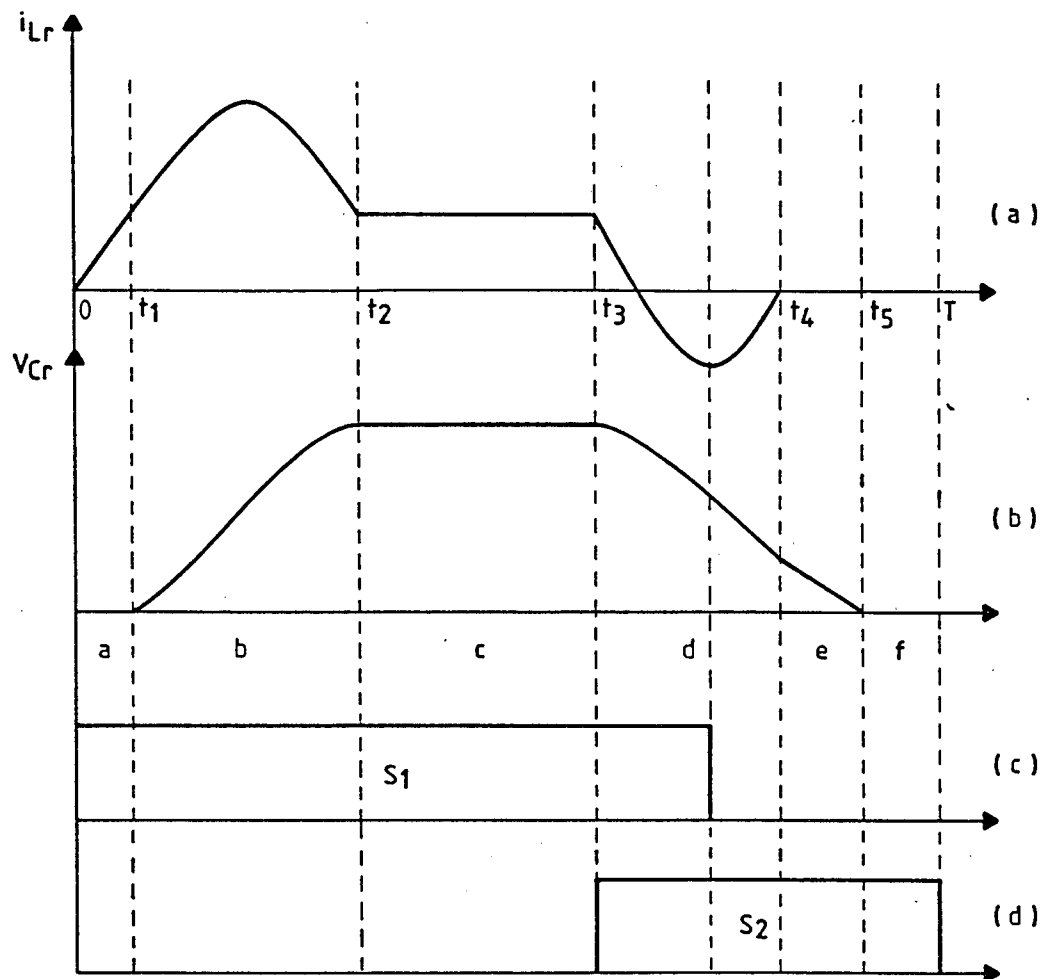


Fig.1.7 a) Corrente no indutor ressonante  
 b) Tensão no capacitor ressonante  
 c) Sinal de comando da chave S1  
 d) Sinal de comando da chave S2

#### ETAPAS DE FUNCIONAMENTO (fig. 1.6 e 1.7)

##### 1a ETAPA: 1a etapa linear (fig. 1.6.a) (0,t1)

Esta etapa tem início quando a chave S1 é colocada em condução e termina quando  $i_{Lr} = I$ . Durante esta etapa, a corrente no indutor ressonante ( $i_{Lr}$ ) cresce linearmente, forçada pela fonte de tensão  $V_s$ .

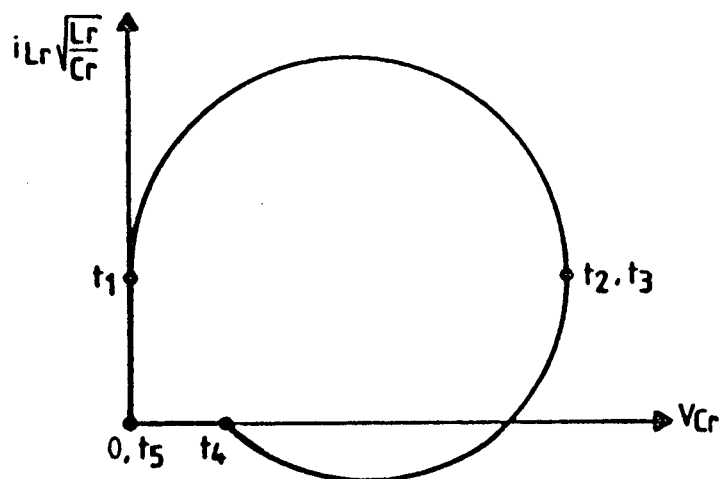


Fig. 1.8. Plano de fase do BUCK-QRC-ZCS-PWM

**2a ETAPA:** 1a etapa ressonante (fig. 1.6.b) ( $t_1, t_2$ )

Esta etapa tem início quando  $i_{Lr} = I$ , e termina quando  $i_{Lr} = I$  novamente. Durante esta etapa, o circuito ressonante oscila. A corrente no indutor de ressonância ( $i_{Lr}$ ) cresce, passa por um máximo e decresce senoidalmente, até atingir o valor  $i_{Lr} = I$ . Enquanto isto, a tensão no capacitor de ressonância cresce até o valor de  $2 V_s$ .

**3a ETAPA:** etapa de transferência de energia (fig. 1.6.c) ( $t_2, t_3$ )

Esta etapa tem início quando  $i_{Lr} = I$  e termina quando a chave S2 é colocada em condução. Durante esta etapa, a fonte de tensão  $V_s$  fornece energia para a carga ( $I$ ).

**4a ETAPA:** 2a etapa ressonante (fig. 1.6.d) ( $t_3, t_4$ )

Tem início quando a chave S2 é colocada em condução e termina quando  $i_{Lr} = 0$  pela segunda vez. Durante esta etapa, o circuito ressonante oscila. A tensão no capacitor ressonante ( $v_{Cr}$ ) decresce senoidalmente até o final desta

fase.

5a ETAPA: 2a etapa linear (fig. 1.6.e) ( $t_4, t_5$ )

Tem início quando  $i_{Lr} = 0$  e finda-se quando  $v_{Cr} = 0$ . Durante esta etapa, a tensão no capacitor de ressonância decresce linearmente, forçada pela fonte de corrente  $I$ .

6a ETAPA: etapa de roda livre (fig. 1.6.f) ( $t_5, t_6$ )

Esta etapa tem início quando  $v_{Cr} = 0$  e finda-se quando a chave S1 é colocada em condução, dando início à 1a etapa. Durante esta etapa, o diodo de roda livre D3 conduz a corrente de carga  $I$ .

A estrutura BUCK-QRC-ZCS-PWM trabalha à frequência constante. Conforme o tempo da 3a etapa, consegue-se a regulação da tensão de saída. Já foi visto que a 3a etapa termina, quando a chave S2 é habilitada a conduzir. Logo, pode-se dizer que a regulação é feita através do tempo de condução da chave S2 ou, poder-se-ia dizer, através da largura de pulso de comando da chave S2.

### 1.3 EQUACIONAMENTO MATEMÁTICO

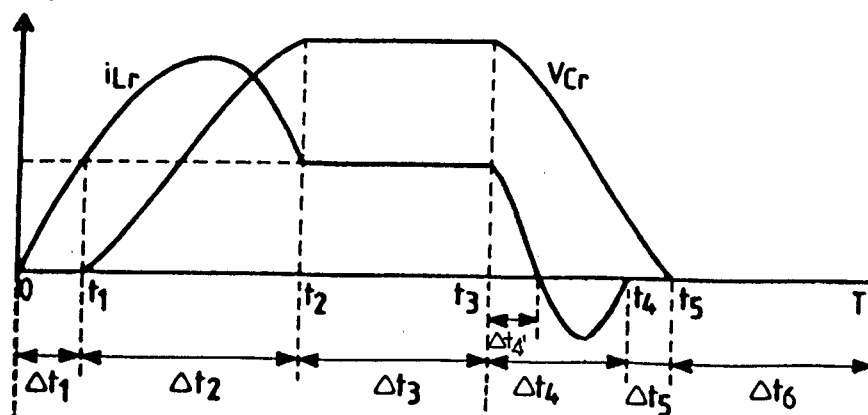


Fig.1.9 Definição de tempos para equacionamento

### 1.3.1 CÁLCULO DO TEMPO DE DURAÇÃO DAS ETAPAS

Na implementação do conversor, é necessário o conhecimento do tempo de duração de cada etapa, a fim de ajustar o tempo de comutação das chaves. Assim, apresenta-se o cálculo destes tempos [6].

#### 1a ETAPA

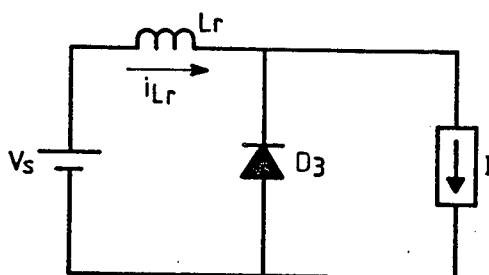


Fig.1.10. 1a etapa

Da fig. 1.10, tira-se que:

$$V_s = L_r \frac{d i_{Lr}}{d t} \quad (1.2)$$

Ou:

$$i_{Lr}(t) = \frac{V_s t}{L_r} \quad (1.3)$$

$$\text{Quando } t = \Delta t_1, i_{Lr}(t) = I \quad (1.4)$$

De (1.4) em (1.3):

$$\Delta t_1 = \frac{I}{V_s} L_r$$

Ou, pode-se escrever:

$$\Delta t_1 = \sqrt{L_r} \sqrt{C_r} \frac{I}{V_s} \sqrt{\frac{L_r}{C_r}} \quad (1.5)$$

Daí, define-se:

$$\omega_0 = \frac{1}{\sqrt{L_r C_r}} \quad (1.6)$$

$$\alpha = \frac{I}{V_s} \sqrt{\frac{L_r}{C_r}} \quad (1.7)$$

De (1.6) e (1.7) em (1.5):

$$\Delta t_1 = \frac{\alpha}{\omega_0}$$

## 2a ETAPA

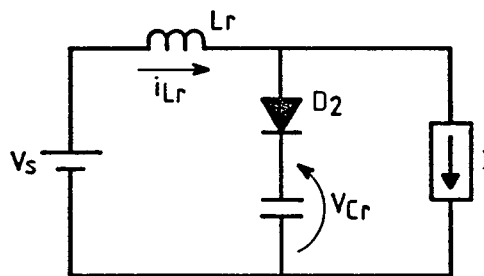


Fig. 1.11 - 2a. Etapa

Do estudo do conversor BUCK-FM-ZCS [1], tem-se:

$$v_{Cr}(t) = V_s - (V_s - v_{Cr}(0)) \cos \omega_0 t + \sqrt{\frac{L_r}{C_r}} (i_{L_r}(0) - I) \sin \omega_0 t$$

(1.8)

$$\sqrt{\frac{L_r}{C_r}} i_{Lr}(t) = (V_s - v_{Cr}(0)) \operatorname{sen} \omega t + \sqrt{\frac{L_r}{C_r}} (i_{Lr}(0) - I) \cos \omega t + \sqrt{\frac{L_r}{C_r}} \cdot I \quad (1.9)$$

Nesta etapa, tem-se:

$$v_{Cr}(0) = 0 \quad (1.10)$$

$$i_{Lr}(0) = I \quad (1.11)$$

De (1.10) e (1.11) em (1.8) e (1.9):

$$v_{Cr}(t) = V_s - V_s \cos \omega t \quad (1.12)$$

$$\sqrt{\frac{L_r}{C_r}} i_{Lr}(t) = V_s \operatorname{sen} \omega t + \sqrt{\frac{L_r}{C_r}} \cdot I \quad (1.13)$$

$$\text{Quando } t = \Delta t_2, i_{Lr}(t) = I \quad (1.14)$$

De (1.14) em (1.13):

$$\operatorname{sen} \omega \Delta t_2 = 0$$

$$\Delta t_2 = \frac{\Pi}{\omega_0}$$

(1.15)

De (1.14) e (1.15) em (1.12):

$$V_{c2} = 2 V_s$$

(1.16)

3a. Etapa

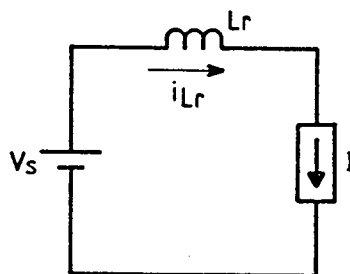


Fig. 1.12 - 3a. Etapa

$\Delta t_3$  = tempo de controle para a transferência de energia. O equacionamento deste tempo é apresentado na 6a. etapa, como função dos tempos de duração das outras etapas.

4a. Etapa

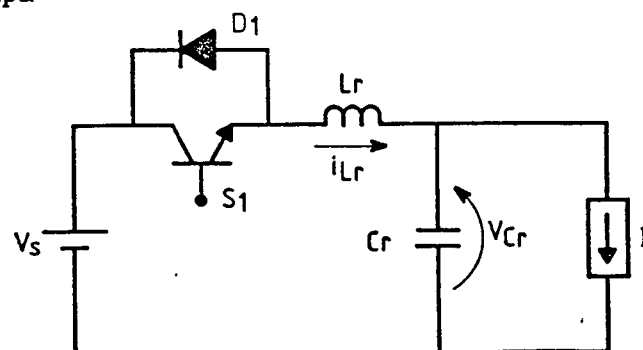


Fig. 1.13 - 4a. Etapa



Nesta etapa, tem-se:

$$v_{Cr}(0) = 2 V_s \quad (\text{conforme 1.16})$$

$$i_{Lr}(0) = I$$

Logo em (1.8) e (1.9):

$$v_{Cr}(t) = V_s + V_s \cos \omega t \quad (1.17)$$

$$\sqrt{\frac{L_r}{C_r}} i_{Lr}(t) = -V_s \sin \omega t + \sqrt{\frac{L_r}{C_r}} \cdot I \quad (1.18)$$

$$\text{Quando } i_{Lr}(t) = 0, \quad t = \Delta t_4 \quad (1.19)$$

De (1.19) em (1.18):

$$\sin \omega \Delta t_4 = \sqrt{\frac{L_r}{C_r}} \frac{I}{V_s} \quad (1.20)$$

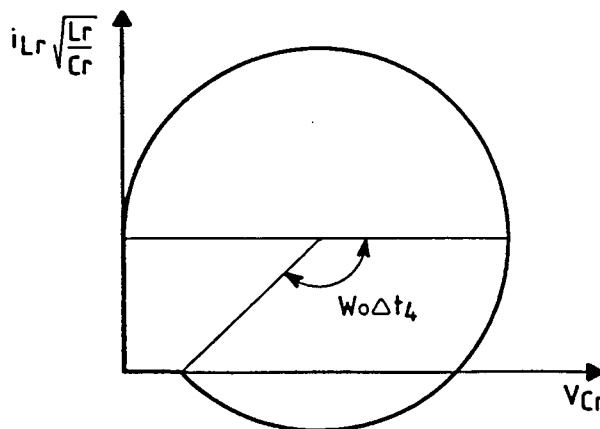


Fig. 1.14 - Detalhe do plano de fase

Como o ângulo  $\omega \Delta t_4$  se encontra no segundo quadrante:

$$\omega \Delta t_4 = \Pi - \text{sen}^{-1} \left[ \sqrt{\frac{Lr}{Cr}} \frac{I}{V_s} \right] \quad (1.21)$$

De (1.7) em (1.21):

$$\omega \Delta t_4 = \Pi - \text{sen}^{-1} (\alpha)$$

$$\Delta t_4 = \frac{1}{\omega_0} \left[ \Pi - \text{sen}^{-1} (\alpha) \right]$$

De (1.19) em (1.17):

$$V_{c4} = V_s + V_s \cos \omega \Delta t_4 \quad (1.22)$$

Por transformação:

$$\cos \omega \Delta t_4 = - \sqrt{1 - \text{sen}^2 \omega \Delta t_4} \quad (1.23)$$

└───> ângulo no 2o. quadrante

De (1.20) em (1.23):

$$\cos \omega_0 \Delta t_4 = - \sqrt{1 - \left[ \sqrt{\frac{L_r}{C_r}} \cdot \frac{I}{V_s} \right]^2} \quad (1.24)$$

De (1.24) em (1.22):

$$V_{c4} = V_s - V_s \sqrt{1 - \left[ \sqrt{\frac{L_r}{C_r}} \cdot \frac{I}{V_s} \right]^2} \quad (1.25)$$

5a. Etapa

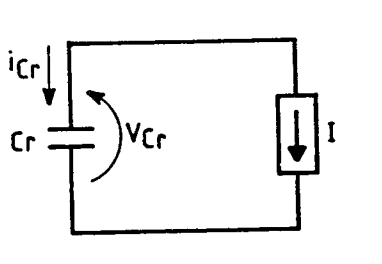


Fig. 1.15 - 5a. Etapa

$$i_{Cr}(t) = C_r \cdot \frac{dv_{Cr}}{dt}$$

Mas:

$$i_{Cr}(t) = - I$$

Dai:

$$- I = Cr \cdot \frac{dvCr}{dt}$$

Ou:

$$vCr(t) = Vc4 - \frac{I}{Cr} \cdot t \quad (1.27)$$

De (1.27) e (1.25) em (1.26):

$$\Delta t5 = \frac{Vs}{I} Cr - \frac{Vs}{I} Cr \sqrt{1 - \left[ \sqrt{\frac{Lr}{Cr}} \cdot \frac{I}{Vs} \right]^2}$$

Também pode-se escrever:

$$\Delta t5 = \sqrt{Lr Cr} \left[ \sqrt{\frac{Cr}{Lr}} \cdot \frac{Vs}{I} - \sqrt{\frac{Cr}{Lr}} \cdot \frac{Vs}{I} \sqrt{1 - \left[ \sqrt{\frac{Lr}{Cr}} \cdot \frac{I}{Vs} \right]^2} \right] \quad (1.28)$$

De (1.6) e (1.7) em (1.28):

$$\Delta t5 = \frac{1}{\omega_0} \left[ \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} \right]$$

### 6a. Etapa

A relação (1.1) pode agora ser escrita do seguinte modo:

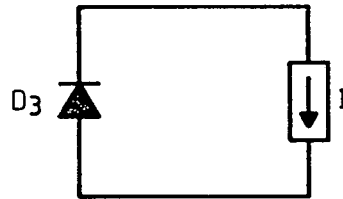


Fig. 1.16 - 6a. Etapa

$$\frac{V_o}{V_s} = \frac{(\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4)}{T} \quad (1.29)$$

Ou:

$$\Delta t_3 = T \cdot \frac{V_o}{V_s} - (\Delta t_1 + \Delta t_2 + \Delta t_4)$$

Uma vez que só falta definir o tempo  $\Delta t_6$ :

$$\Delta t_6 = T - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5)$$

### 1.3.2. CÁLCULO DAS CORRENTES NOS SEMICONDUTORES

Para o dimensionamento dos semicondutores, é necessário saber o valor de corrente a que são submetidos. Neste trabalho as chaves usadas foram os IGBTs (Insulated Gate Bipolar Transistor), que, em condução, apresentam como modelo fontes de tensão. Os diodos também têm este mesmo modelo. Logo, calcular-se-á a corrente média em todos os semicondutores [6].

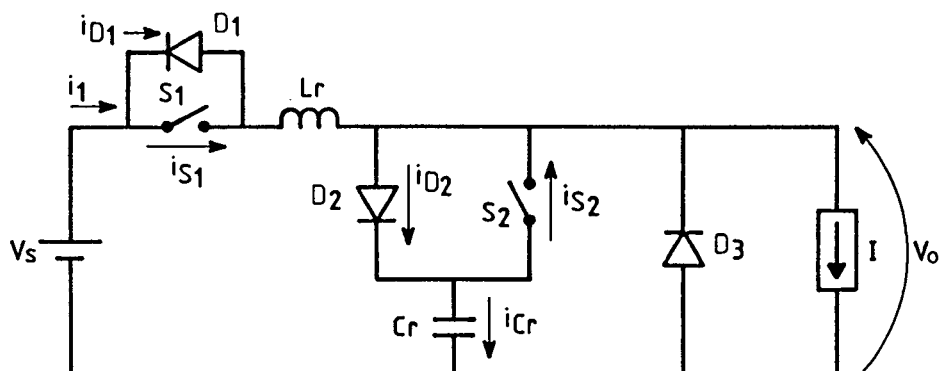


Fig. 1.17 - Definição das correntes

1.3.2.a. CÁLCULO DE  $i_{S1}$  med

Pela figura 1.6, tem-se que  $i_{S1}$  é diferente de zero durante a 1a., 2a., 3a., e 4a. etapas.

- 1a. Etapa

De (1.3)

$$i_{S1}'(t) = \frac{V_s}{L_r} \cdot t \quad (1.30)$$

- 2a. Etapa

De (1.13)

$$i_{S1}''(t) = \sqrt{\frac{C_r}{L_r}} V_s \cdot \sin \omega t + I \quad (1.31)$$

- 3a. Etapa

$$iS''''(t) = I$$

- 4a. Etapa

Note-se que nesta etapa, a chave S1 conduz somente o tempo  $\Delta t4'$  (fig. 1.9). Procede-se, então, o cálculo deste intervalo.

Da equação (1.18), quando  $iLr(t) = 0$ ,  $t = \Delta t4'$ . Então:

$$\text{sen } \omega_0 \Delta t4' = \sqrt{\frac{Lr}{Cr}} \frac{I}{Vs}$$

$$\Delta t4' = \frac{1}{\omega_0} \text{sen}^{-1} \left[ \sqrt{\frac{Lr}{Cr}} \frac{I}{Vs} \right] \quad (1.32)$$

De (1.7) em (1.32)

$$\Delta t4' = \frac{1}{\omega_0} \text{sen}^{-1} (\alpha)$$

Também de (1.18)

$$iS1''''(t) = -\sqrt{\frac{Cr}{Lr}} Vs \cdot \text{sen } \omega_0 t + I$$

Logo:

$$i_{S1 \text{ med}} = \frac{1}{T} \left[ \int_0^{\Delta t_1} i_{S1'}(t) dt + \int_0^{\Delta t_2} i_{S1''}(t) dt + \int_0^{\Delta t_3} i_{S1'''}(t) dt + \int_0^{\Delta t_4'} i_{S1''''}(t) dt \right]$$

Resolvendo-se a equação acima:

$$i_{S1 \text{ med}} = I \frac{1}{2\pi} \frac{f}{f_0} \left[ \frac{\alpha}{2} + \frac{1}{\alpha} + \sqrt{\frac{1}{\alpha^2} - 1} + \pi + \text{sen}^{-1}(\alpha) \right] + \frac{\Delta t_3}{T} I$$

Onde:

f = frequência de chaveamento

f<sub>0</sub> = frequência de ressonância

T = período

#### 1.3.2.b. CÁLCULO DE $i_{D1 \text{ med}}$

Pela fig. 1.6, vê-se que o diodo D1 conduz durante a 4a. etapa, a não ser durante o tempo  $\Delta t_4'$ , ou seja:

$$\Delta t_4'' = \Delta t_4 - \Delta t_4'$$

Substituindo  $\Delta t_4$  e  $\Delta t_4'$ :

$$\Delta t_4'' = \frac{1}{\omega_0} \left[ \pi - 2 \text{sen}^{-1}(\alpha) \right]$$



Também de (1.18):

$$i_{D1}(t) = -\sqrt{\frac{C_r}{L_r}} V_s \sin \omega t + I$$

Logo

$$i_{D1 \text{ med}} = \frac{1}{T} \left[ \int_{\Delta t_4'}^{\Delta t_4''} i_{D1}(t) dt \right]$$

$$i_{D1 \text{ med}} = I \frac{1}{2\Pi} \frac{f}{f_0} \left[ -2 \sqrt{\frac{1}{\alpha^2} - 1} + \Pi - 2 \sin^{-1}(\alpha) \right]$$

Onde:

f = frequência de chaveamento

f<sub>0</sub> = frequência de ressonância

### 1.3.2.c. CÁLCULO DE i<sub>S2</sub> med

Pelas sequências de funcionamento (fig. 1.6), sabe-se que S2 conduz durante a 4a. e a 5a. etapas.

- 4a. Etapa

$$i_{Cr}(t) = i_{Lr}(t) - I \tag{1.33}$$

Nesta etapa

$$v_{Cr}(0) = 2 V_s \quad (1.34)$$

$$i_{Lr}(0) = I \quad (1.35)$$

De (1.33), (1.34) e (1.35) em (1.9):

$$\sqrt{\frac{L_r}{C_r}} i_{Cr}(t) = -V_s \text{ sen } \omega t \quad (2.36)$$

De (1.36)

$$i_{S2}'(t) = \sqrt{\frac{C_r}{L_r}} V_s \text{ sen } \omega t$$

- 5a. etapa

$$i_{S2}''(t) = I$$

Logo

$$i_{S2 \text{ med}} = \frac{1}{T} \left[ \int_0^{\Delta t_4} i_{S2}'(t) dt + \int_0^{\Delta t_5} i_{S2}''(t) dt \right]$$

$$i_{S2 \text{ med}} = I \cdot \frac{1}{\Pi} \cdot \frac{f}{f_0} \cdot \frac{1}{\alpha}$$

Onde:

$f$  = frequência de chaveamento

$f_0$  = frequência de ressonância

#### 1.3.2.d. CÁLCULO DE $i_{D2}$ med

O diodo D2 conduz durante a 2a. etapa (fig. 1.6).

$$i_{D2}(t) = i_{S1''}(t) - I$$

$$i_{D2}(t) = \sqrt{\frac{C_r}{L_r}} V_s \sin \omega t$$

Logo:

$$i_{D2} \text{ med} = \frac{1}{T} \left[ \int_0^{\Delta t} i_{D2}(t) dt \right]$$

$$i_{D2} \text{ med} = I \frac{1}{\pi} \cdot \frac{f}{f_0} \cdot \frac{1}{\alpha}$$

Onde:

$f$  = frequência de chaveamento

$f_0$  = frequência de ressonância

#### 1.3.2.e. CÁLCULO DE $i_{D3}$ med

Das etapas de funcionamento, tem-se que o diodo D3 conduz durante a

1a. e 6a. etapas.

- 1a. Etapa

$$i_{D3'}(t) = I - i_{S1'}(t) \quad (1.37)$$

De (1.30) em (1.37)

$$i_{D3'}(t) = I - \frac{V_s}{L_r} t$$

- 6a. Etapa

$$i_{D3''}(t) = I$$

Logo:

$$i_{D3 \text{ med}} = \frac{1}{T} \left[ \int_0^{\Delta t_1} i_{D3'}(t) dt + \int_0^{\Delta t_6} i_{D3''}(t) dt \right]$$

$$i_{D3 \text{ med}} = I \left\{ 1 - \frac{\Delta t_3}{T} - \frac{1}{2\Pi} \cdot \frac{f}{f_0} \left[ \frac{\alpha}{2} + \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} + 2\Pi - \text{sen}^{-1}(\alpha) \right] \right\}$$

Onde:

f = frequência de chaveamento

f<sub>0</sub> = frequência de ressonância

T = período

### 1.3.3. EQUAÇÕES PARA PROJETO

A partir de agora, deduzir-se-ão algumas equações que depois comporão um método de projeto de um conversor BUCK-ZCS-PWM.

Em primeiro lugar definir-se-á a relação entre a tensão de saída e a tensão de entrada. Considerando uma igualdade entre potência de entrada e de saída:

$$P. ENTRADA: P_s = V_s \cdot i_{1 \text{ med}} \quad (\text{conforme fig. 1.17})$$

$$P. SAÍDA : P_o = V_o \cdot I$$

$$P_s = P_o$$

Logo:

$$\frac{V_o}{V_s} = \frac{i_{1 \text{ med}}}{I} \quad (1.38)$$

Utilizando o mesmo método que foi empregado na dedução das correntes nos semicondutores, chega-se a seguinte equação de  $i_{1 \text{ med}}$ :

$$i_{1 \text{ med}} = I \cdot \frac{1}{2\Pi} \cdot \frac{f}{f_o} \left\{ \frac{\alpha}{2} + \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} + 2\Pi - \text{sen}^{-1}(\alpha) \right\} + I \cdot \frac{\Delta t_3}{T} \quad (1.39)$$

Onde:

$f$  = frequência de chaveamento

$f_0$  = frequência de ressonância

$T$  = período

De (1.39) em (1.38)

$$\frac{V_o}{V_s} = \frac{1}{2\pi} \frac{f}{f_0} \left\{ \frac{\alpha}{2} + \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} + 2\pi - \text{sen}^{-1}(\alpha) \right\} + \frac{\Delta t_3}{T}$$

Que pode ser simplificado para:

$$\frac{V_o}{V_s} = \frac{f}{f_0} + \frac{\Delta t_3}{T}$$

A partir desta equação, pode-se fazer o ábaco da fig. 1.17.

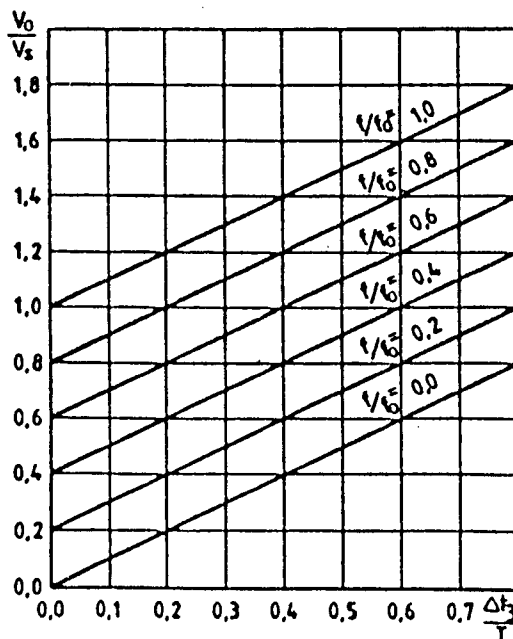


Fig. 1.18 - Limites de funcionamento

Note-se que, fixando as frequências de chaveamento e ressonância, a

relação de tensão pode ser alterada pela simples variação do tempo  $\Delta t_3$ , como num conversor PWM convencional.

Será preciso agora achar um método de escolha dos valores do indutor ressonante  $L_r$  e do capacitor ressonante  $C_r$ . A primeira relação que se tem é a seguinte:

$$f_0 = \frac{1}{2\pi \sqrt{L_r C_r}}$$

Logo:

$$L_r C_r = \frac{1}{(2\pi f_0)^2} \quad (1.40)$$

A segunda, é a definição de  $\alpha$ :

$$\alpha = \frac{I}{V_s} \sqrt{\frac{L_r}{C_r}}$$

Logo:

$$\frac{C_r}{L_r} = \left[ \frac{V_s \cdot \alpha}{I} \right]^2 \quad (1.41)$$

Uma vez escolhido o valor de  $\alpha$  é possível, por (1.40) e (1.41), escolher os valores de  $L_r$  e  $C_r$ . Quanto maior o valor de  $\alpha$ , menores os valores de corrente a que os semicondutores estarão submetidos. Quanto menor o  $\alpha$ ,

maior a garantia de uma comutação não dissipativa [2]. É uma escolha muito subjetiva, que depende de cada especificação de projeto e de cada projetista.

De qualquer maneira, é muito aconselhável a simulação da estrutura via software, antes de sua implementação prática. O valor de  $\alpha$  está relacionado diretamente com os valores de corrente. Uma escolha errada pode resultar na destruição de algum componente por sobrecorrente, ou na perda da comutação não dissipativa - na 4a. etapa de funcionamento, a corrente pode não se tornar negativa. A comutação sendo dissipativa pode haver queima da chave por temperatura, devido ao excesso de perdas no chaveamento. Senão, pelo menos, o rendimento da estrutura - relação entre a potência de saída e de entrada - cai.

#### 1.4. ROTEIRO DE PROJETO

A seguir é apresentado um roteiro de projeto, baseado nos equacionamentos desenvolvidos no item anterior.

a) A partir da fig. 1.18, que apresenta os elementos tensão ( $V_o/V_s$ ), frequência ( $f/f_o$ ) e tempo, definindo-se dois deles, consegue-se o terceiro. A tensão de entrada  $V_s$ , a tensão de saída  $V_o$ , a frequência de chaveamento  $f$ , e por conseguinte o período  $T$ , são dados do projeto. O gráfico permite conseguir um compromisso entre a frequência de ressonância  $f_o$  e o tempo de transferência direta de energia  $\Delta t_3$ . Quanto maior o tempo  $\Delta t_3$ , menores os valores de corrente média, logo, menores as perdas em condução nos semicondutores. Porém, deve-se cuidar para que a ressonância ocorra numa frequência suficientemente baixa, de modo que, na 4a. etapa, a chave  $S_1$  tenha tempo para abrir, senão, haverá um mau funcionamento do conversor.



- b) Cálculo de (1.40);
- c) Escolha de  $\alpha$  e cálculo de (1.41);
- d) De (b) e (c), escolhe-se valores comerciais para  $L_r$  e  $C_r$ ;
- e) Cálculo dos tempos de duração de cada etapa. Isto servirá para ajustar os pulsos de comando das chaves S1 e S2, conforme abaixo:

$$t_{ON} S1 = 0$$

$$t_{OFF} Min S1 = \Delta t1 + \Delta t2 + \Delta t3 + \Delta t4'$$

$$t_{OFF} Max S1 = \Delta t1 + \Delta t2 + \Delta t3 + \Delta t4$$

$$t_{ON} S2 = \Delta t1 + \Delta t2 + \Delta t3$$

$$t_{OFF} Min S2 = \Delta t1 + \Delta t2 + \Delta t3 + \Delta t4 + \Delta t5$$

- f) Simulação, via software, da estrutura projetada;
- g) Implementação do projeto aprovado via software;

### 1.5. CONCLUSÃO

Foi apresentada a evolução da estrutura BUCK, desde a clássica até o BUCK-QRC-ZCS-PWM. O princípio apresentado para o BUCK-QRC-ZCS-PWM vale para todas as famílias de conversores quase-ressonantes. Assim, abre-se um campo vasto para a pesquisa desta nova tecnologia, com a possibilidade de se aplicar a quase-ressonância em potências elevadas.

Apresentou-se os equacionamentos para se conhecer o tempo de duração

de cada etapa de funcionamento do conversor BUCK-QRC-ZCS-PWM, para a escolha do indutor e do capacitor ressonante, e um ábaco para ajudar na escolha da relação entre a frequência de chaveamento e a de ressonância. Este procedimento, forneceu um roteiro de projeto, devidamente detalhado no item 1.4.

Também foram desenvolvidas as equações para dimensionamento em corrente dos semicondutores.

## CAPÍTULO II

### O IGBT

#### 2.1 INTRODUÇÃO

Neste capítulo é feito um estudo da chave de potência utilizada neste projeto, o IGBT. Aí inclui-se uma análise de sua estrutura física, de modo a justificar certas características conhecidas, ou por dados do fabricante ou por experiências em laboratório.

São apresentados alguns circuitos de comando de gate - incluindo o utilizado neste projeto -, com uma análise de cada um deles.

#### 2.2 CARACTERÍSTICAS E ESTRUTURA DO IGBT

O IGBT ("Insulated Gate Bipolar Transistor"), do ponto de vista do comando, tem características de um MOSFET, ou seja, necessita de baixa potência para ser comandado. Já do ponto de vista da saída, tem características de um transistor bipolar, pois, em condução, pode ser modelizado por uma fonte de tensão. Para explicar o porque disto é necessário recorrer à análise da estrutura física do componente [7].

O ponto de partida para a construção de um dispositivo de estado sólido - p. ex. transistor bipolar, MOSFET, IGBT -, é um material semiconductor, normalmente o silício. Pode-se mudar as características elétricas do silício e torná-lo um melhor condutor através de um processo

conhecido por dopagem, que consiste na adição de determinados elementos químicos - as chamadas impurezas - ao semiconductor.

O silício é um elemento que possui 4 elétrons na camada de valência. Ele forma uma estrutura cristalina que se repete por natureza, e por isso é chamado monocristal.

Se a um monocristal de silício é adicionado um elemento químico trivalente - três elétrons na camada de valência -, como o boro, o gálio ou o índio, há a formação de lacunas, ou ausência de elétrons (fig. 2.1). O material resultante é chamado substrato tipo p. Se a um monocristal de silício é adicionado um elemento pentavalente - cinco elétrons na camada de valência -, como o antimônio ou o fósforo, ter-se-á um material com elétrons livres, que é chamado substrato tipo n (fig. 2.2).

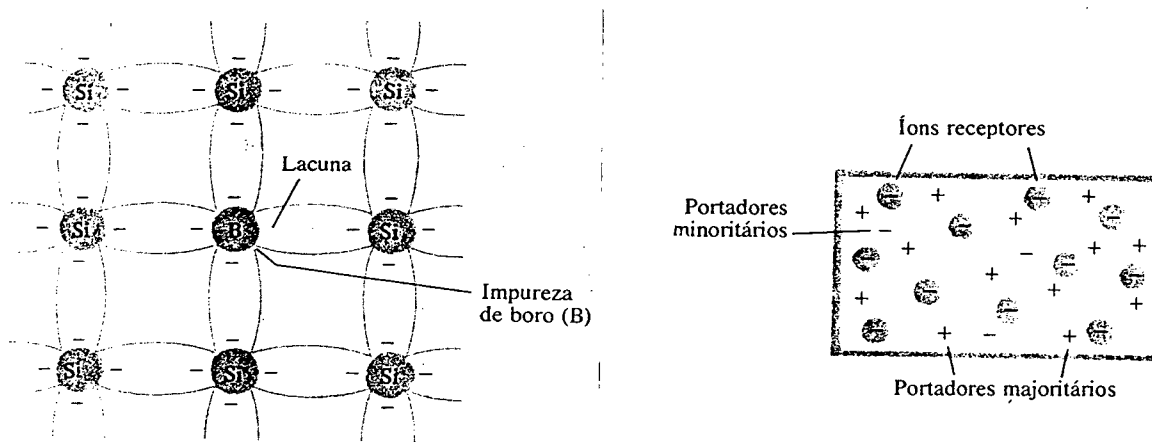


Fig.2.1. Substrato tipo p

A formação de uma junção PN, que é a base da construção do transistor bipolar, é feita juntando os materiais tipo p e n - segundo certas técnicas de fabricação [7],[8]. Ao serem juntados haverá a tendência de se equilibrar o número de elétrons e lacunas ao longo de todo o material -

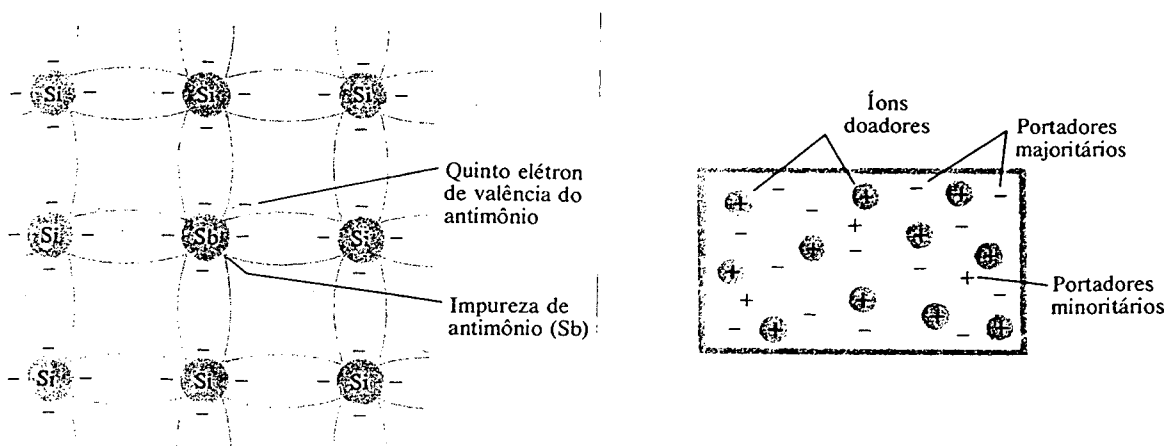


Fig.2.2. Substrato tipo n

processo chamado de difusão. Convém lembrar que os elétrons, no substrato n, são chamados portadores majoritários. No substrato p, recebem esta denominação as lacunas.

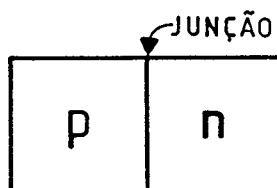


Fig.2.3 Formação de uma junção P-N

Os portadores majoritários (por exemplo um elétron do lado n) ao cruzarem a junção (fig. 2.3), entram para uma região (lado p) onde o número de portadores de sinal oposto (no caso as lacunas) é muito elevado. Haverá uma grande possibilidade de recombinação, ou seja, um elétron livre preenche uma lacuna, "desaparecendo", por assim dizer, os portadores livres.

Ao sair do lado n, um elétron deixa atrás de si um íon positivo. Do mesmo modo uma lacuna, ao sair do lado p, deixa atrás de si um íon negativo.

Como este processo de difusão se inicia com os portadores que estão próximos da junção, junto a esta se formará, em ambos os lados, uma região de íons descobertos, ou seja, sem o portador correspondente (fig. 3.4). É a chamada "região de depleção".

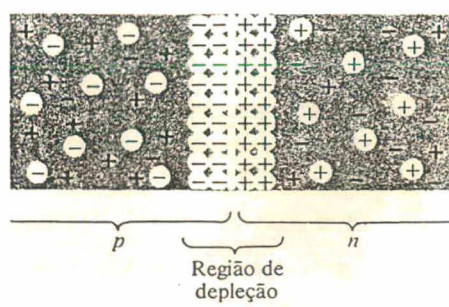


Fig.2.4 Junção P-N

Como existe uma distribuição espacial de cargas, associada a esta existe um campo elétrico que atua no sentido de evitar a difusão dos portadores. Quando se pretende fazer passar uma corrente através da junção p-n, será necessário aplicar uma tensão para vencer este campo elétrico. Isto é o mesmo que dizer que há uma queda de tensão na junção.

Ora, um transistor bipolar nada mais é que duas junções p-n (fig. 2.5). Logo, seu modelo, em condução, é uma fonte de tensão.

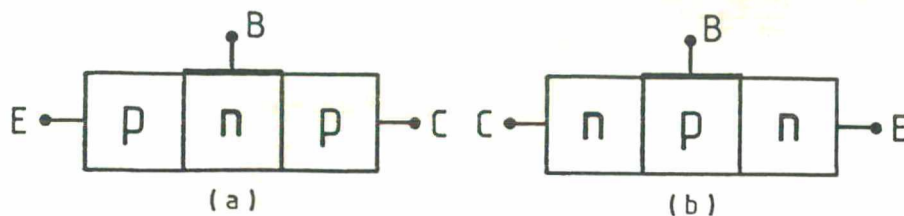


Fig.2.5 a) Transistor bipolar PNP  
b) Transistor bipolar NPN

Para um perfeito entendimento da junção p-n, na fig. 2.6 é mostrada uma junção reversamente e diretamente polarizada. Note-se, em comparação com a fig. 2.4 que, quando a junção é reversamente polarizada, há um aumento da região de depleção, o que torna a difusão, e portanto a corrente através do dispositivo, muito pequena. É a chamada "corrente reversa". Este aumento da região de depleção se dá pela atração de portadores majoritários pelos polos da fonte de tensão, e conseqüente aumento de íons descobertos.

Já com a polarização direta há uma diminuição da região de depleção, favorecendo a difusão e, portanto, a passagem da corrente. Isto se dá porque a tensão aplicada aparece na junção, atuando no sentido de diminuir o campo elétrico. Esta corrente é a chamada "corrente direta".

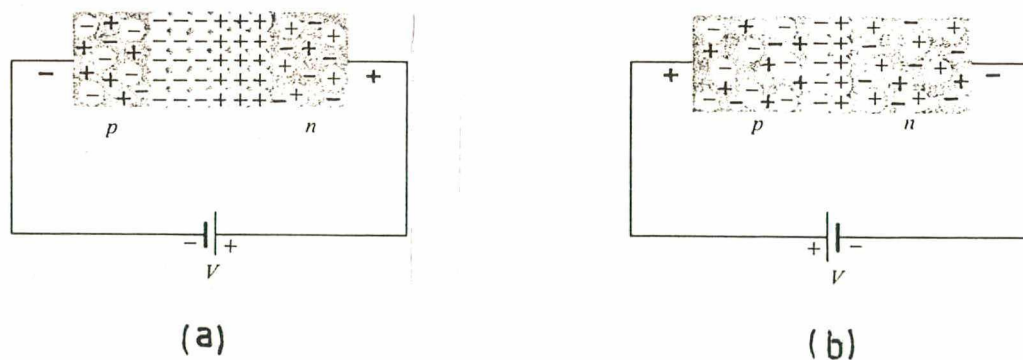


Fig.2.6 a) Junção p-n reversamente polarizada  
b) Junção p-n diretamente polarizada

A estrutura simplificada de um MOSFET é mostrada na fig. 2.7 [7]. Os contatos do componente são de Metal (alumínio), sobre uma camada de Óxido (óxido de silício), sobre o substrato de Silício. Por isso, a terminologia MOS. FET, que quer dizer "Field Effect Transistor" (transistor de efeito de campo).

O funcionamento é muito simples. Pela aplicação de uma tensão

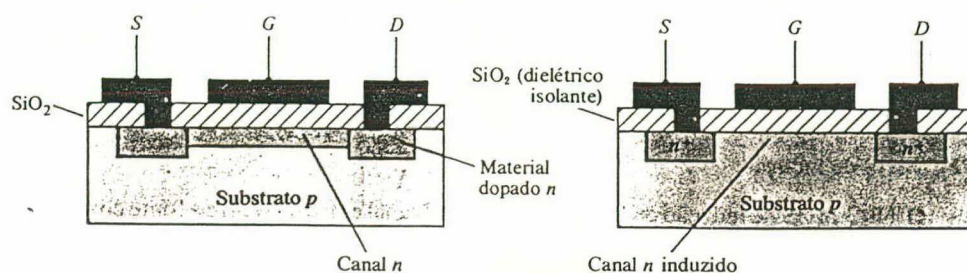


Fig.2.7 Estrutura simplificada do MOSFET

positiva ao gate há a atração dos elétrons do substrato p, e a conseqüente formação de um canal n entre o dreno e a fonte (source). Fazendo-se passar uma corrente pelo dispositivo esta encontrará somente a resistência do canal. Por isso, em condução, o modelo do MOSFET é uma resistência.

Se é aplicada uma tensão reversa entre o gate e a fonte fica valendo o que foi visto sobre o aumento da região de depleção numa junção p-n.

A fig. 2.7 mostra o MOSFET canal n. Porque, justamente, um canal n é formado para que o dispositivo entre em condução. Mas existe também o MOSFET canal p, onde um canal deste tipo forma-se em um substrato n.

Agora é possível explicar o funcionamento do IGBT. Sua estrutura física é mostrada na fig. 2.8 [10].

O IGBT, ao contrário do MOSFET, conduz corrente somente em um sentido. No MOSFET, o estado de aberto para altas tensões, é conseguido pelo aumento do tamanho da região do canal, o que implica no aumento da resistência série em condução.

Já no IGBT, consegue-se este efeito pela utilização de substratos p fortemente dopados (p+), que fazem com que a região de depleção seja muito grande. Assim, a região do canal pode ser bem pequena, e seu modelo em



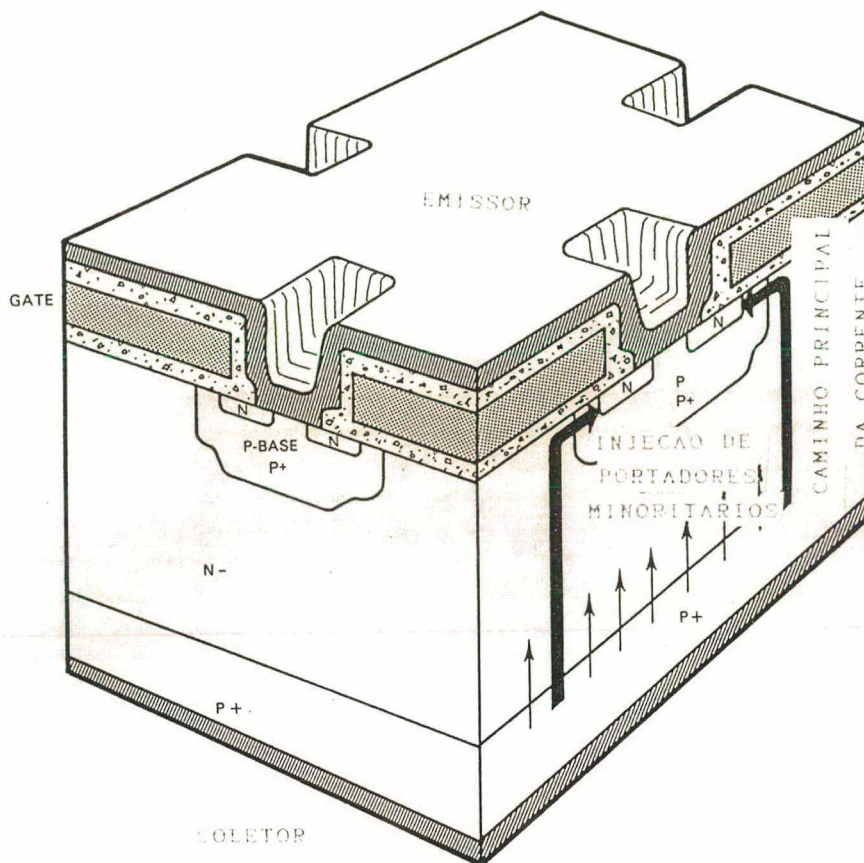


Fig.2.8 Estrutura física do IGBT

condução torna-se aproximadamente uma fonte de tensão. Há que se salientar, que esta queda de tensão tem uma dependência direta da tensão aplicada no gate. Quanto maior a tensão de gate, menor a queda de tensão em condução.

Nota-se a presença de um tiristor parasita, na fig. 2.8. Ou seja, há uma estrutura PNP, do coletor para o emissor. O substrato p+ ao centro da figura, previne que haja disparo deste componente, e a conseqüente perda de controle de gate do IGBT. Porém, o tiristor parasita pode entrar em condução por excesso de  $dv/dt$  [14],[11], uma das razões para que se utilize este componente preferivelmente com comutação sob corrente nula.

Como a região do canal pode ser menor no IGBT que no MOSFET, em comparação, para os mesmos níveis de capacidade de tensão e corrente, ter-se-á um componente mais compacto. Conseqüentemente, as capacitâncias parasitas serão menores.

No disparo, o IGBT tem uma rapidez de comutação comparável ao MOSFET. Quando é comandado a fechar, há a formação de um canal n, e o modelo do componente torna-se um diodo (PN a partir do coletor), que entra rapidamente em condução.

Quando comandado a abrir, desfaz-se o canal, sobrando um transistor PNP. Portanto, o tempo de abertura do IGBT é da mesma ordem de um transistor bipolar. Assim, as perdas de comutação durante a abertura são bastante altas, a não ser que seja utilizada a comutação não-dissipativa.

Na implementação do conversor BUCK-QRC-ZCS-PWM de 1,5 KW observou-se o fenômeno da condução reversa na quarta etapa de operação, quando o diodo D1 (fig. 1.5, cap. 1), teoricamente, assume a corrente. Isto é mostrado na fig. 2.9.

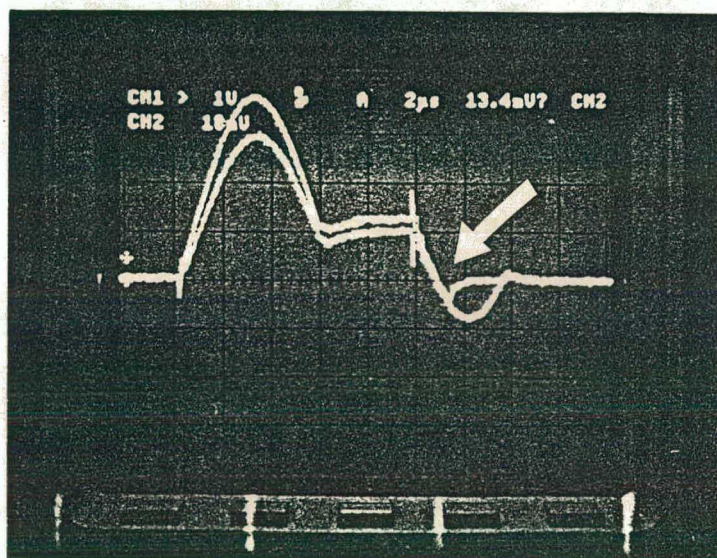


Fig. 2.9 Detalhe da condução reversa do IGBT

Este comportamento é equivalente à recuperação de um tiristor [14], sendo um fator limitante para o projeto do conversor. Foi constatado que, durante o fenômeno da condução reversa, o gate não tem controle sobre o componente. Assim, tem-se que aumentar o tempo da segunda etapa ressonante - quando a chave S1 é comandada a abrir. O único jeito de aumentar este tempo é diminuindo a frequência de ressonância. Ao se fazer isto há um aumento da corrente eficaz - e média - nas chaves, com o conseqüente aumento das perdas em condução e perda de rendimento.

## 2.3 COMUTAÇÃO DO IGBT [10],[17]

### 2.3.1 CARACTERÍSTICAS ESTÁTICAS DO IGBT

Na fig. 2.10 estão representadas as características estáticas de um IGBT.

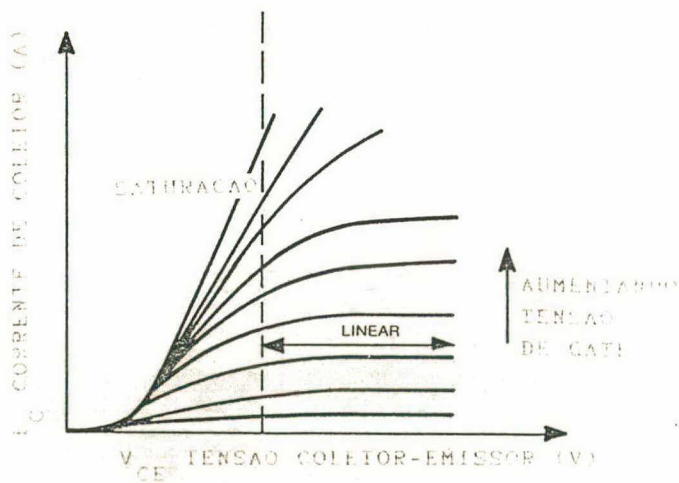


Fig.2.10 Características estáticas de saída do IGBT

O IGBT conduzindo é caracterizado pelos seguintes parâmetros:

- a)  $I_C$  : máxima corrente contínua que o componente pode conduzir;
- b)  $I_{CM}$  : máxima corrente pulsada de coletor que o IGBT pode conduzir;
- c)  $V_{GE}$  : máxima tensão entre gate e emissor que pode ser aplicada (positiva ou negativa);
- d)  $V_{GE(TH)}$  : mínima tensão gate-emissor suficiente para iniciar a condução ( $\cong 4$  V);
- e)  $V_{CE(SAT)}$  : tensão coletor-emissor com o IGBT conduzindo ( $\cong 2,5$  V).

Bloqueado, o IGBT é caracterizado pela tensão de avalanche entre coletor e emissor,  $BV_{CES}$ .

### 2.3.2 CARACTERÍSTICAS DINÂMICAS

Assim como o MOSFET, o IGBT também possui uma série de capacitâncias que são dados de catálogo e que são assim definidas:

$C_{ies}$  - capacitância de entrada

$C_{oes}$  - capacitância de saída

$C_{res}$  - capacitância de transferência reversa

Para que o IGBT comece a conduzir, é necessário que a capacitância de entrada esteja carregada com uma tensão maior que  $V_{GE(TH)}$ . Isto implica num tempo de atraso entre o instante que o componente é comandado a conduzir e o

momento que isto acontece. E devido à capacitância entre gate e emissor, também há um atraso na resposta quando o IGBT é comandado a abrir.

### 2.3.3 COMUTAÇÃO COM CARGA RESISTIVA

Sejam os tempos representados na fig. 2.11.

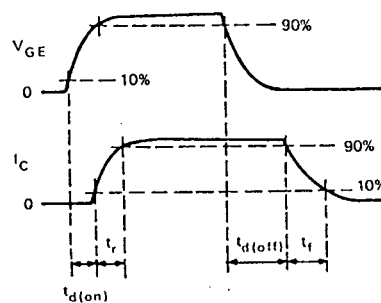


Fig.2.11 Comutação do IGBT com carga resistiva

$t_{d(ON)}$  : tempo de atraso de entrada em condução ("turn-on delay time");

$t_r$  : tempo de subida (da forma de onda da corrente) ("rise time");

$t_{d(OFF)}$  : tempo de atraso da resposta do componente quando comandado a abrir ("turn-off delay time");

$t_f$  : tempo de descida (da forma de onda da corrente) (fall time).

### 2.3.4 COMUTAÇÃO COM CARGA INDUTIVA

Na comutação com carga indutiva (fig. 2.12), estão definidos apenas os tempos para abertura do componente, já que a evolução da corrente, na entrada em condução, é muito lenta.

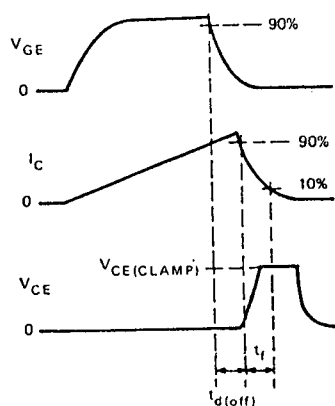


Fig.2.12 Comutação do IGBT sob carga indutiva

$$\left. \begin{array}{l} t_{d(OFF)} \\ t_f \end{array} \right\} \text{ definidos como no item anterior.}$$

### 2.3.5 PERDAS

Pode-se dividir as perdas no IGBT em perdas em condução e perdas por comutação.

Em condução o componente pode ser aproximado por uma fonte de tensão de valor  $V_{CE}$ . Existe uma resistência de condução, mas que com a evolução do

IGBT está se tornando cada vez menor e, portanto, de pouca representatividade no cálculo das perdas (no caso do IGBT - relativamente antigo, 1985 - utilizado neste projeto, a resistência série ainda é alta,  $0,27 \Omega$ ). As perdas em condução estão representadas na equação 2.1.

$$P_{\text{COND}} = \frac{t_{\text{ON}}}{T} ( I \cdot V_{\text{CE}} + r_{\text{ds(ON)}} \cdot I^2 ) \quad (2.1)$$

$t_{\text{ON}}$  : tempo de condução do componente

$T$  : período

$I$  : corrente de carga

$r_{\text{ds(ON)}}$  : resistência série do IGBT em condução.

Já para o cálculo das perdas por comutação, tem de ser considerado o fato de que a curva da corrente de coletor na abertura do IGBT, não é linear (fig. 2.13) [10]. Este fato se agrava com carga indutiva. Logo, as perdas por comutação são:

a) Para carga resistiva:

$$P_{\text{COM}} = \frac{1}{2} V_{\text{CE}} \cdot I \cdot f \cdot t_f \quad (2.2)$$

$f$  = frequência de chaveamento

b) Para carga indutiva:

$$P_{\text{COM}} = \frac{1}{2} V_{\text{CE}} \cdot I \cdot f \cdot t_{f(\text{eq})} \quad (2.3)$$

$t_{f(\text{eq})}$  : é uma área equivalente à  $t_f$ , conforme fig. 2.13. É um dado de catálogo.



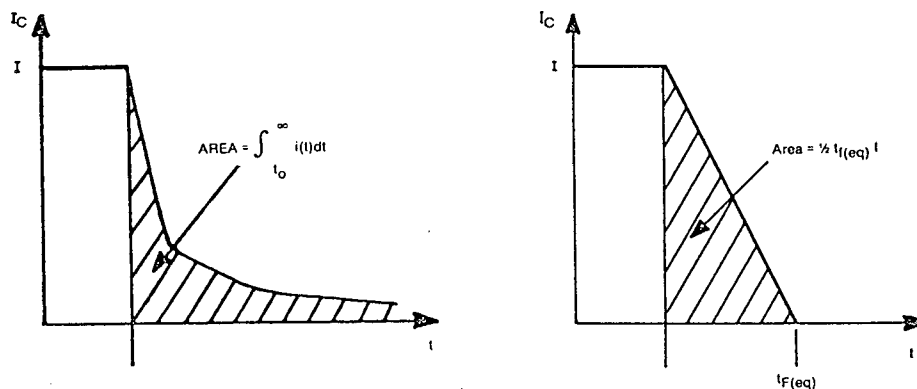


Fig.2.13 Não linearidade da corrente no instante da abertura  
Representação de  $t_{f(eq)}$

## 2.4 COMANDO DE GATE DO IGBT

### 2.4.1 CARACTERÍSTICAS

O IGBT, como já foi visto, tem um comando de gate equivalente ao MOSFET. A corrente de gate é praticamente nula, devido a uma camada isolante de óxido de silício que separa o gate do resto da estrutura. O tempo que o componente demora a responder ao comando, é o tempo que suas capacitâncias intrínsecas demoram a carregar ou descarregar.

A capacidade de corrente do circuito de comando, pode ser analisada a partir de um exemplo: deseja-se levar  $V_{GE}$  a 15 V num tempo de 40 ns. Será necessário um pulso de corrente dado pela relação (2.4).

$$I_g = C_{iss} \frac{\Delta V}{\Delta t} \quad (2.4)$$

Assim, para  $C_{iss} = 1050$  pF (IGBT IGT4E10 da GE):

$$I_g = 0,40 \text{ A}$$



A seguir, são mostradas algumas aquisições feitas em laboratório à frequência de 20 KHz com o IGBT IGT4E10 da General Electric (figuras 2.14 e 2.15).

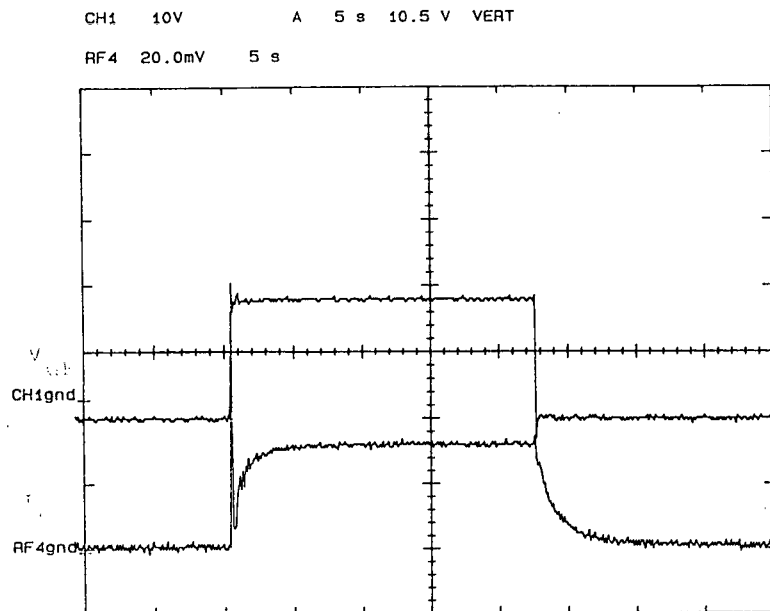


Fig.2.14 Corrente de coletor (1 A/div)  
Tensão gate-emissor (10 V/div)

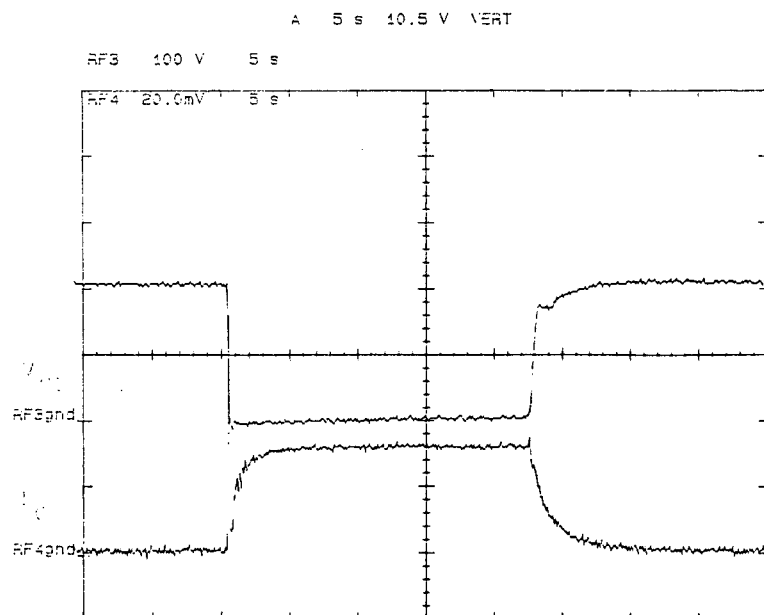


Fig.3.15. Corrente de coletor (1 A/div)  
Tensão coletor-emissor (100 V/div)

### 2.4.2 CIRCUITOS DE COMANDO DE GATE

Em [13] foram apresentados os circuitos das figuras 2.16 e 2.17. O primeiro, para ser um circuito rápido, necessita de que o transformador tenha um número reduzido de espiras, de modo que a indutância de dispersão seja pequena e permita à corrente uma evolução rápida, e o conseqüente disparo da chave a ser comandada. Com a redução do número de espiras, e o conseqüente aumento da corrente, aumenta também a dissipação em R, o que implica em perda de rendimento da estrutura. É possível pensar neste circuito sem a resistência R, mas isto implicaria em ter-se de utilizar uma chave com capacidade de corrente considerável, do lado do primário do transformador, devido aos picos de corrente.

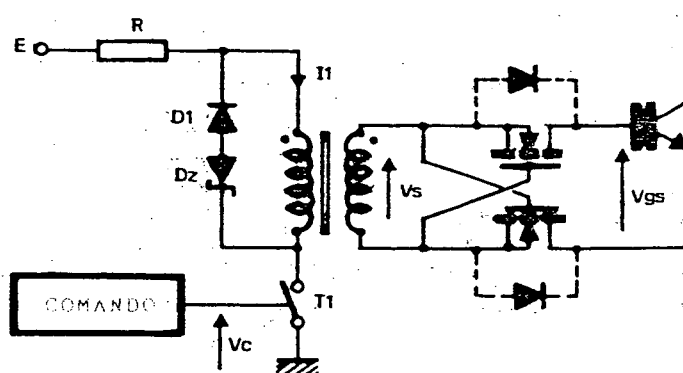


Fig.2.16. Driver

Com o circuito da fig. 2.17, os problemas são muito parecidos. Existe um transformador neste circuito, também, e valem as mesmas considerações do circuito anterior. Para ser viável economicamente, os MOSFETs

utilizados necessitariam ser pequenos, mas teriam de ter capacidade de corrente suficiente para suportar os picos, pois não há resistência alguma limitando a corrente. No entanto, pode ser um circuito muito rápido, já que a desmagnetização do transformador também é feita através de MOSFETs.

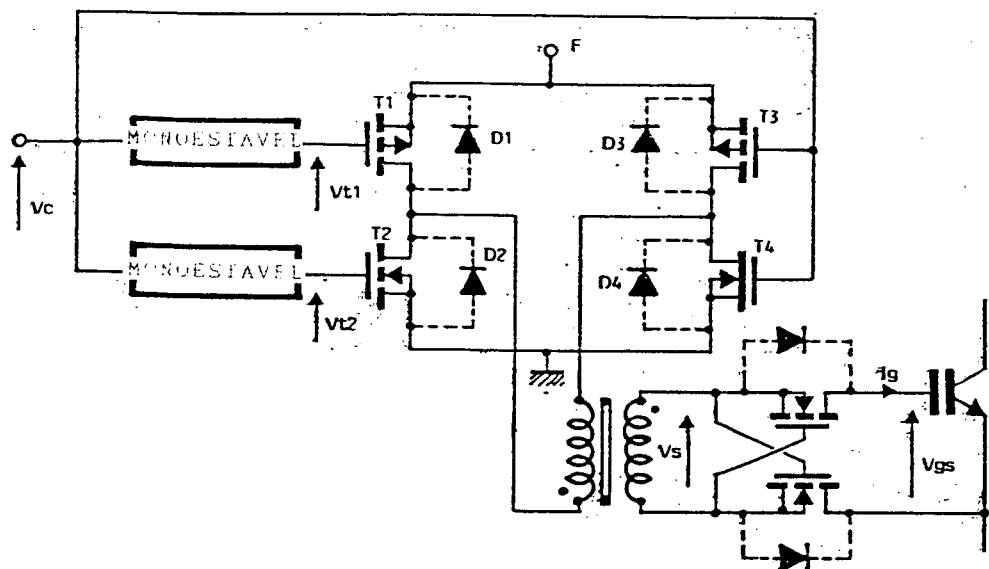


Fig.2.17. Driver

Em [14] foram encontradas duas opções bastante interessantes, que estão nas figuras 2.18 e 2.19. Os valores dos componentes do primeiro circuito foram totalmente determinados, mesmo porque o artigo original não os trazia. Mas a estrutura do circuito foi mantida, exceto pela colocação de capacitores nas bases dos transistores de saída, o que melhora o tempo de comutação. Mesmo assim, este "driver" se revelou muito lento para a frequência que se desejava trabalhar, 50 KHz. Isto talvez pudesse ser resolvido utilizando-se um fotoacoplador mais rápido, o que deixaria este circuito muito parecido com a estrutura da fig. 2.19.

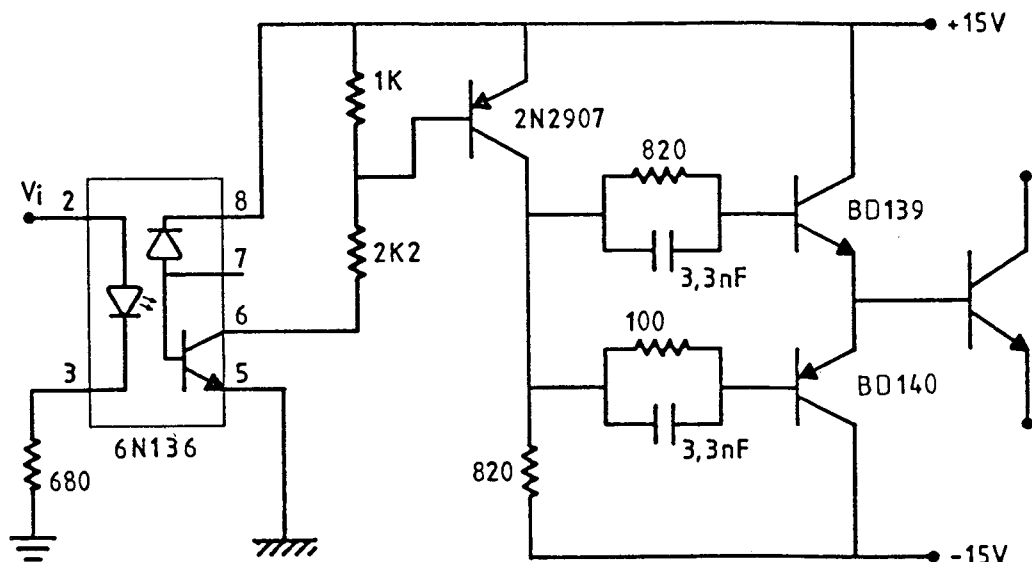


Fig.2.18 Driver

A segunda opção (fig. 2.19) sofreu pouquíssimas modificações. Apenas foram alterados os valores dos capacitores de saída, que formam um divisor de tensão. Assim, a tensão de gate durante a condução tem um valor aproximado de 14,5 V. Durante o bloqueio esta tensão é de cerca de -3 V. Aconselha-se o uso de uma tensão negativa de gate durante o bloqueio [14], para prevenir o disparo por  $dv/dt$  do tiristor parasita associado ao IGBT. Enfim, optou-se pelo uso do "driver" da fig. 2.19 neste projeto.

O circuito funciona do seguinte modo: o sinal proveniente do circuito lógico entra no pino 2 do fotoacoplador e, isolado da entrada, sai no pino 6. O transistor 2N2222 amplifica e inverte este sinal, que vai ao "buffer" inversor 4049. Aí o sinal é novamente invertido e amplificado, e pode comandar os transistores BD140 e BD139. Note-se que o fotoacoplador, o transistor 2N2222 e o "buffer" 4049, são dispositivos muito rápidos. Por sua

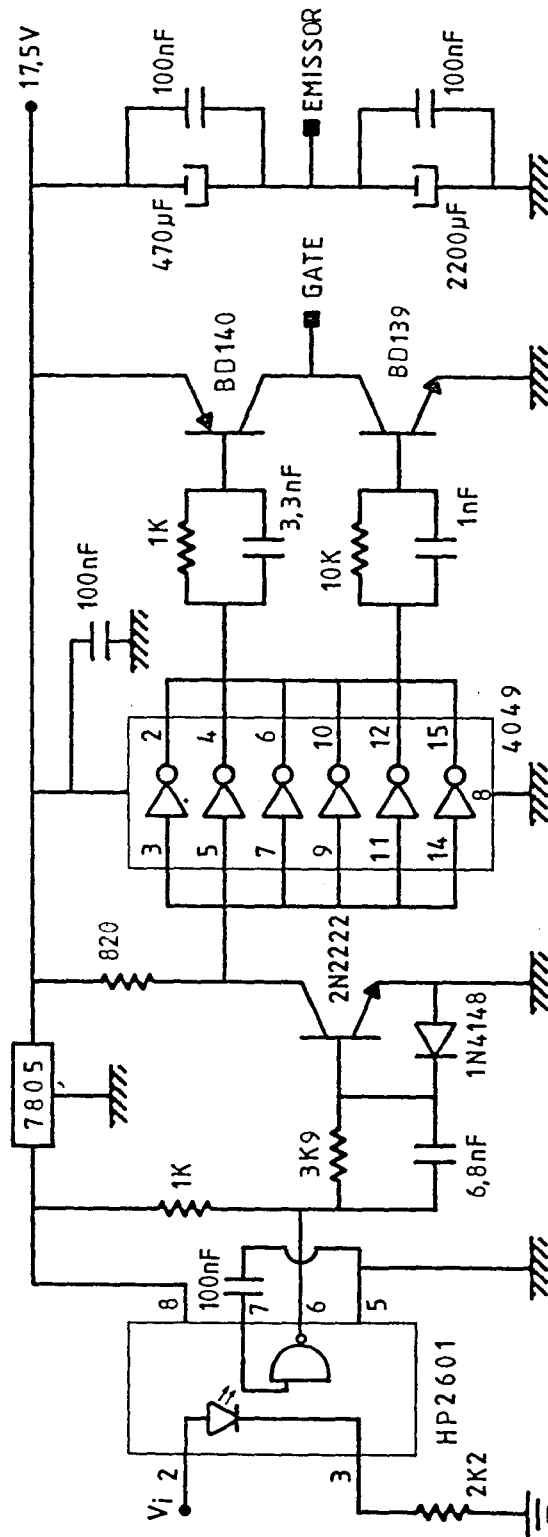


Fig. 2.19 Driver utilizado

vez BD140 e o BD139 são transistores especialmente projetados para atuarem como saídas de "drivers". Como resultado tem-se um circuito de comando de gate rápido e eficiente, razão pela qual optou-se por ele.

## 2.5 CONCLUSÃO

O IGBT foi usado neste projeto em comutação não dissipativa. Logo, toda a dissipação observada no componente se deve às perdas em condução. E o que se constatou, foi um comportamento muito bom. O IGBT se revelou um componente com baixas perdas em condução. Lembra-se, porém, que a queda de tensão em condução tem relação direta com a tensão de gate. Pelo produto ( $V \cdot I$ ) as perdas em condução aumentam, conforme a queda de tensão em condução. Na escolha do circuito de comando de gate, portanto, deve-se levar isto em consideração.

Devido ao fato da abertura ser lenta - da mesma ordem de tempo de um transistor bipolar -, aconselha-se usar este componente com comutação não dissipativa. À frequência que se trabalhou neste projeto, 50 KHz, as perdas por comutação seriam demasiadamente altas, o que implicaria em perda de rendimento da estrutura.

No BUCK-QRC-ZCS-PWM observou-se o fenômeno da condução reversa, por parte do IGBT. Isto leva à conclusão que, mesmo utilizando comutação não-dissipativa, há que se tomar cuidado na abertura do componente.

## CAPÍTULO III

### PROJETO DE UM PROTÓTIPO DE 1,5 KW

#### 3.1. INTRODUÇÃO

Os conversores quase-ressonantes regulados por modulação em frequência (FM) apresentam limitações quanto à potência de saída, conforme foi comentado no capítulo 2. Pode-se, então, pensar na associação em paralelo de componentes. Associar MOSFETs em paralelo é relativamente fácil, já que estes dispositivos possuem coeficiente positivo de temperatura, ou seja, conforme a temperatura aumenta sua resistência série também aumenta, equilibrando a corrente entre as chaves. Já com outros componentes, tais como diodos, o comportamento não é este. Os diodos possuem coeficiente negativo de temperatura. Logo, há que se tomar cuidados ao usar a associação em paralelo, com o risco de se destruir não apenas os diodos. A destruição dos mesmos pode provocar um curto-circuito capaz de danificar toda a estrutura, começando pelas chaves. Enfim, pode-se cair no problema da confiabilidade, ou do superdimensionamento de componentes, onde os custos tendem a ser altos.

O projeto de que trata este capítulo, mostra que é perfeitamente possível utilizar-se a quase-ressonância em conversores de alta potência, sem a associação em paralelo de componentes.

Para isto, conforme o método de projeto desenvolvido no capítulo 2, um conversor BUCK-QRC-ZCS-PWM de 1,5 KW será projetado e implementado. Serão mostrados os resultados da simulação numérica e dos testes realizados em bancada.

### 3.2. PROJETO DO PROTÓTIPO DE 1,5 KW

Passa-se agora à fase de projeto do conversor BUCK-QRC-ZCS-PWM de 1,5 KW, conforme a sequência proposta em 1.4.

Em verdade, o projeto foi um método iterativo, baseado no tempo de abertura disponível para a chave S1 (fig. 3.1).

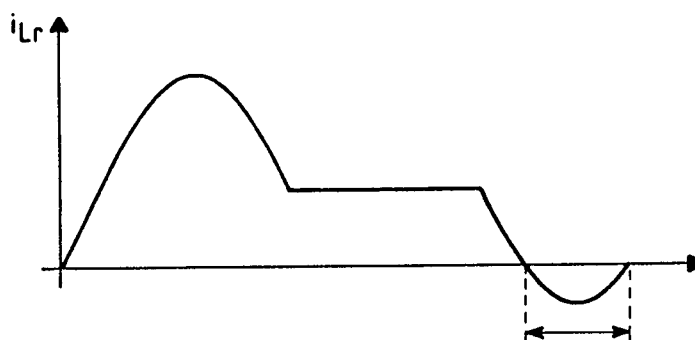


Fig.3.1 Tempo de abertura disponível para a chave S1

Durante todo o processo fixaram-se os valores da tensão de entrada, tensão de saída, potência de saída e o valor de  $\alpha$  (conforme CAP. 1). Fixadas tensão e potência de saída, tem-se a corrente.

Tensão de entrada	- $V_s$ : 300 V
Tensão de saída	- $V_o$ : 200 V
Potência de saída	- $P_o$ : 1.5 KW
Corrente de saída	- $I$ : 7,5 A
Freq. de chaveamento	- $f$ : 50 KHz

O primeiro valor de frequência de ressonância que se chegou foi de 250 KHz. Isto dá um tempo disponível para a abertura de S1 de 1,2  $\mu$ s. Note-se,



do catálogo da chave, que leva-se em conta um valor improvável de tempo de retardo ("delay time"), mas que é da ordem de 1  $\mu$ s. Como a abertura se dá sob corrente nula, não há a necessidade de se considerar o tempo de descida ("fall time"). No entanto, com o decorrer da implementação do projeto, constatou-se o fenômeno da condução reversa do IGBT (v. cap. 2). Isto fez com que a frequência de ressonância tivesse de ser baixada para 100 KHz, de modo a aumentar o tempo disponível para a abertura de S1.

As equações desenvolvidas no capítulo 1 são aqui repetidas, e os valores calculados para este projeto, são mostrados abaixo.

- Desenvolvimento

$$Lr Cr = \frac{1}{(2 \pi f_o)^2}$$

$$\frac{Lr}{Cr} = \left[ \frac{V_s \alpha}{I} \right]^2$$

Com  $\alpha = 0,6$  e  $f_o = 100$  KHz, tem-se:

$$Lr Cr = 2,53 \text{ E-12}$$

$$\frac{Lr}{Cr} = 576$$

Os valores utilizados no projeto, são os seguintes:

$$Lr = 38,3 \mu\text{H}$$

$$Cr = 63,3 \text{ nF}$$

A partir destes valores, são corrigidos os valores de  $\alpha$  e  $f_o$ , que serão utilizados mais tarde. Também é calculado  $\omega_o$ , com a mesma finalidade.

$$\alpha = \frac{I}{V_S} \sqrt{\frac{L_r}{C_r}}$$

$$f_o = \frac{1}{2 \pi \sqrt{L_r C_r}}$$

$$\omega_o = \frac{1}{\sqrt{L_r C_r}}$$

$$\alpha = 0,61$$

$$f_o = 102 \text{ KHz}$$

$$\omega_o = 642242 \text{ rd/s}$$

Procede-se, então, o cálculo dos tempos:

$$\Delta t_1 = \frac{\alpha}{\omega_o}$$

$$\Delta t_2 = \frac{\pi}{\omega_o}$$

$$\Delta t_4' = \frac{1}{\omega_o} \text{sen}^{-1}(\alpha)$$

$$\Delta t_4 = \frac{1}{\omega_o} \left[ \pi - \text{sen}^{-1}(\alpha) \right]$$

$$\Delta t_5 = \frac{1}{\omega_o} \left[ \frac{1}{\alpha} - \sqrt{\frac{1}{\alpha^2} - 1} \right]$$

$$\Delta t_3 = T \frac{V_o}{V_S} - (\Delta t_1 + \Delta t_2 + \Delta t_4)$$

$$\Delta t_6 = T - (\Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5)$$

$$\text{Onde : } T = 1/f$$

$$\Delta t_1 = 0,95 \mu\text{s}$$

$$\Delta t_2 = 4,89 \mu\text{s}$$

$$\Delta t_3 = 3,62 \mu\text{s}$$

$$\Delta t_4' = 1,02 \mu\text{s}$$

$$\Delta t_4 = 3,87 \mu s$$

$$\Delta t_5 = 0,53 \mu s$$

$$\Delta t_6 = 6,14 \mu s$$

Note-se que o tempo disponível para a abertura de S1 ( $\Delta t_4 - \Delta t_4'$ ), subiu para 2,85  $\mu s$ .

Calcula-se, agora, os instantes de comutação de cada chave, para fins de simulação via software, e também para ajustes em bancada, quando da implementação do conversor.

$$t_{on} S1 = 0$$

$$t_{off} \min S1 = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4'$$

$$t_{off} \max S1 = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4$$

$$t_{on} S2 = \Delta t_1 + \Delta t_2 + \Delta t_3$$

$$t_{off} \min S2 = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5$$

$$t_{off} \max S2 = T$$

$$t_{on} S1 = 0 \text{ s}$$

$$t_{off} \min S1 = 10,48 \mu s$$

$$t_{off} \max S1 = 13,33 \mu s$$

$$t_{on} S2 = 9,46 \mu s$$

$$t_{off} \min S2 = 13,86 \mu s$$

$$t_{off} \max S2 = 20,00 \mu s$$

Os cálculos seguintes se referem aos valores de corrente média nos semicondutores, a fim de efetuar a escolha dos componentes que serão utilizados. No presente caso as chaves já estavam previamente escolhidas, e o

cálculo de suas correntes serviu somente para confirmação. Já os diodos acabaram sendo escolhidos entre os exemplares disponíveis no laboratório em que foi realizado o projeto - Laboratório de Máquinas Elétricas e Eletrônica de Potência (LAMEP). De qualquer maneira, abaixo estão as correntes calculadas, de acordo com o que foi desenvolvido no Capítulo 2.

$$i_{D1med} = I \frac{1}{2\pi} \frac{f}{f_0} \left[ -2 \sqrt{\frac{1}{\alpha^2} - 1} + \pi - 2 \operatorname{sen}^{-1}(\alpha) \right]$$

$$i_{D2med} = I \frac{1}{\pi} \frac{f}{f_0} \frac{1}{\alpha}$$

$$i_{D3med} = I \left\{ \frac{1}{T} - \frac{\Delta t_3}{2\pi} \frac{1}{f_0} \left[ \frac{\alpha}{2} + \frac{1}{\alpha} \sqrt{\frac{1}{\alpha^2} - 1} + 2\pi - \operatorname{sen}^{-1}(\alpha) \right] \right\}$$

$$i_{S1med} = \frac{1}{2\pi} \frac{f}{f_0} \left[ \frac{\alpha}{2} + \frac{1}{\alpha} \sqrt{\frac{1}{\alpha^2} - 1} + \pi + \operatorname{sen}^{-1}(\alpha) \right] + \frac{\Delta t_3}{T} I$$

$$i_{S2med} = I \frac{1}{\pi} \frac{f}{f_0} \frac{1}{\alpha}$$

$$i_{S1med} = 5,48 \text{ A}$$

$$i_{S2med} = 1,92 \text{ A}$$

$$i_{D1med} = 0,45 \text{ A}$$

$$i_{D2med} = 1,92 \text{ A}$$

$$i_{D3med} = 2,47 \text{ A}$$

Como teste para ver se o cálculo está correto, pode-se usar a seguinte lógica:

a) Toda a corrente que passa por S1, vai alimentar a carga, exceto a que carrega o capacitor ressonante, que é igual à corrente que passa por D2.

$$i_a = i_{S1 \text{ med}} - i_{D2 \text{ med}}$$

b) Toda corrente que passa por S2, vai alimentar a carga, exceto aquela que é devolvida à fonte através de D1.

$$i_b = i_{S2 \text{ med}} - i_{D1 \text{ med}}$$

c) Toda corrente que passa por D3, vai alimentar a carga.

$$i_c = i_{D3 \text{ med}}$$

d)  $i_a + i_b + i_c = I$ , que é a corrente de carga.

O cálculo realizado ficou assim ratificado.

### 3.3. SIMULAÇÕES EM COMPUTADOR

A seguir são apresentadas as saídas geradas a partir das curvas obtidas com o software de simulação de conversores estáticos SACEC [19]. A simulação da estrutura é um procedimento muito útil, de modo a validar os valores de componentes e tempos de comutação obtidos teoricamente. No caso de uma estrutura nova, como é o BUCK-QRC-ZCS-PWM, a simulação ajuda também a ter um maior conhecimento de seu funcionamento.

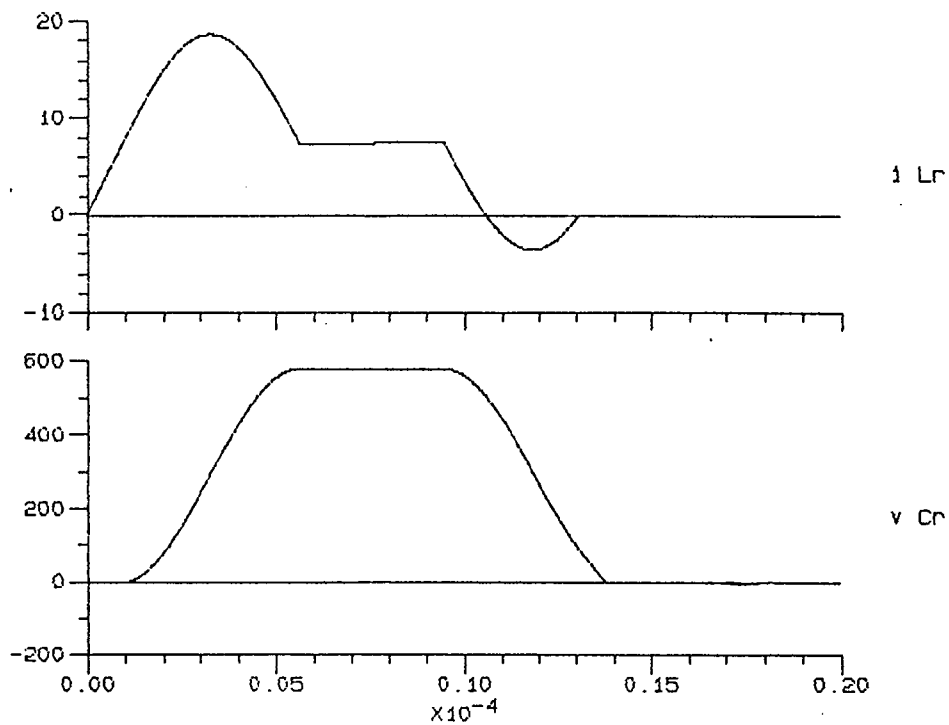


Fig. 3.2. Corrente no indutor ressonante  
Tensão no capacitor ressonante.

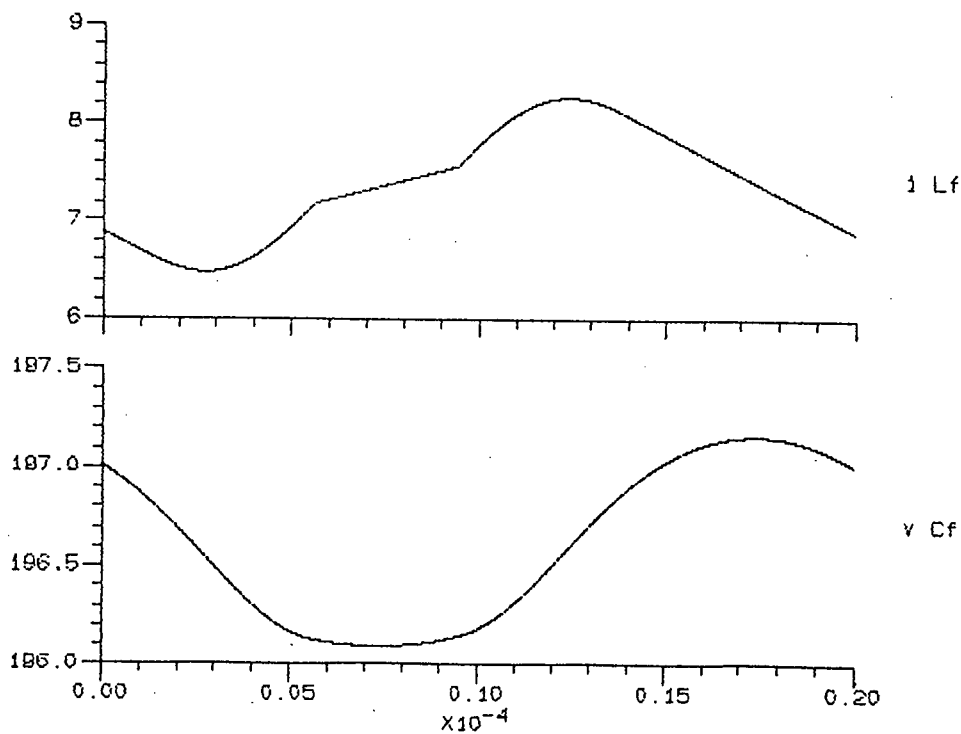


Fig. 3.3. Corrente no indutor de filtro  
Tensão no capacitor de filtro

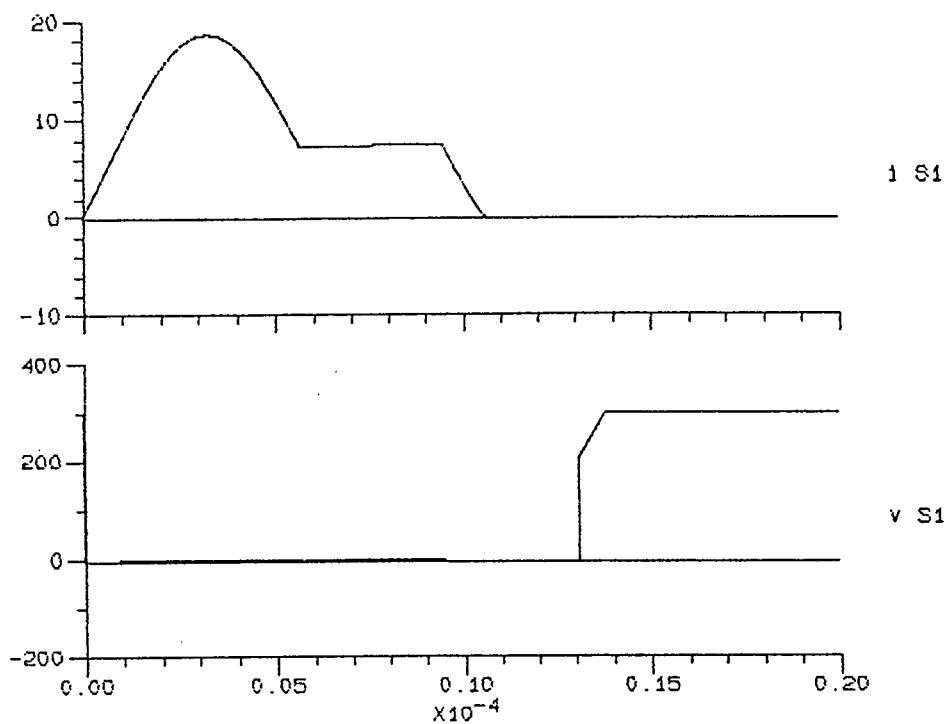


Fig. 3.4. Corrente e tensão na chave S1.

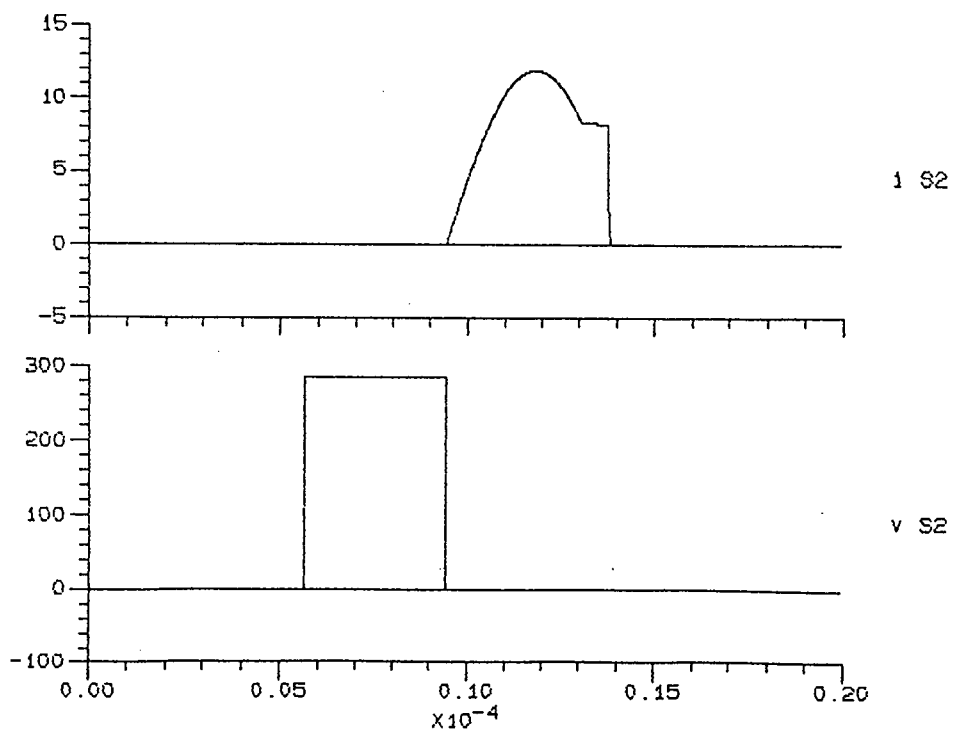


Fig. 3.5. Corrente e tensão na chave S2.

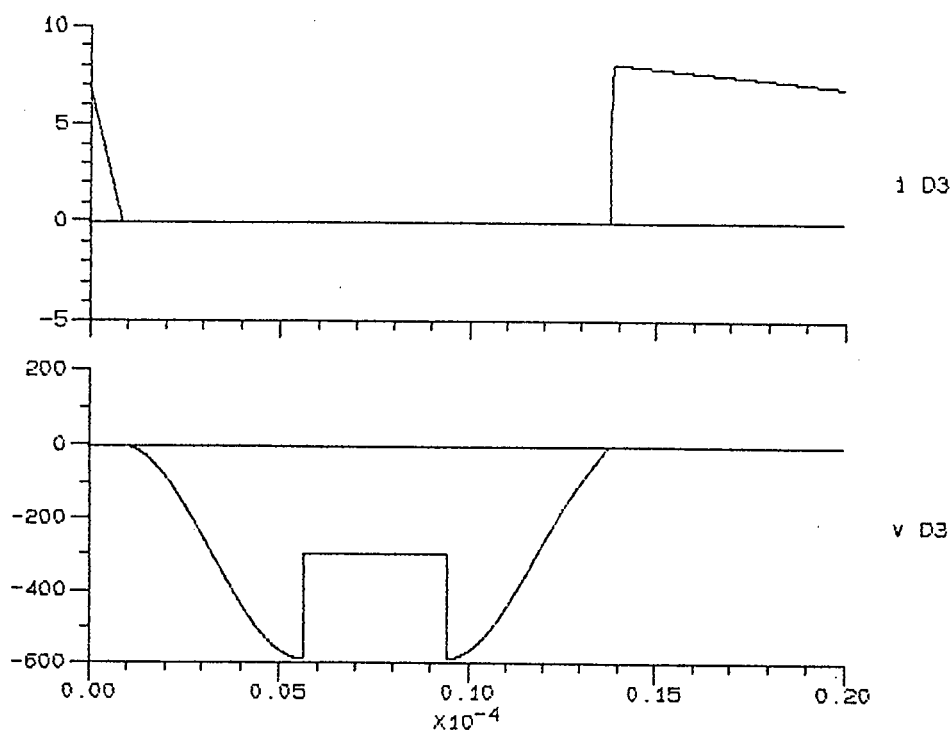


Fig. 3.6. Corrente e tensão no diodo de roda livre.

### 3.4. LÓGICA DE COMANDO

O conversor que está sendo detalhado foi implementado em malha aberta. Isto porque a razão de ser do projeto era provar que uma tecnologia tão importante na evolução dos conversores estáticos, como a quase-ressonância, poderia ser utilizada em alta potência. Assim sendo, o comando torna-se relativamente simples.

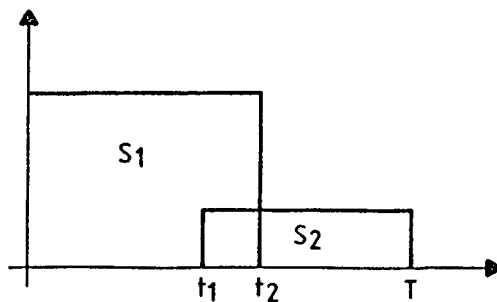


Fig. 3.7. Sinais de comando das chaves



Uma vez estabelecidos os sinais de comando das chaves (fig. 3.7), pode-se achar uma lógica para sua formação. A que foi utilizada neste projeto, está representada na fig. 3.8.

Dados dois monoestáveis disparados pela borda positiva, um sinal de largura  $t_1$  é gerado na saída do primeiro monoestável. Este sinal, complementado, vai disparar o segundo monoestável, que gera um sinal de largura  $(t_1 - t_2)$ , com início em  $t_1$ . Os sinais dos dois monoestáveis somados formam o comando da chave S1. O sinal do primeiro monoestável complementado comanda a chave S2.

O circuito lógico implementado (fig. 3.9) utilizou o CI-MOS 4528, que consiste de dois monoestáveis, ambos também com saída complementar,

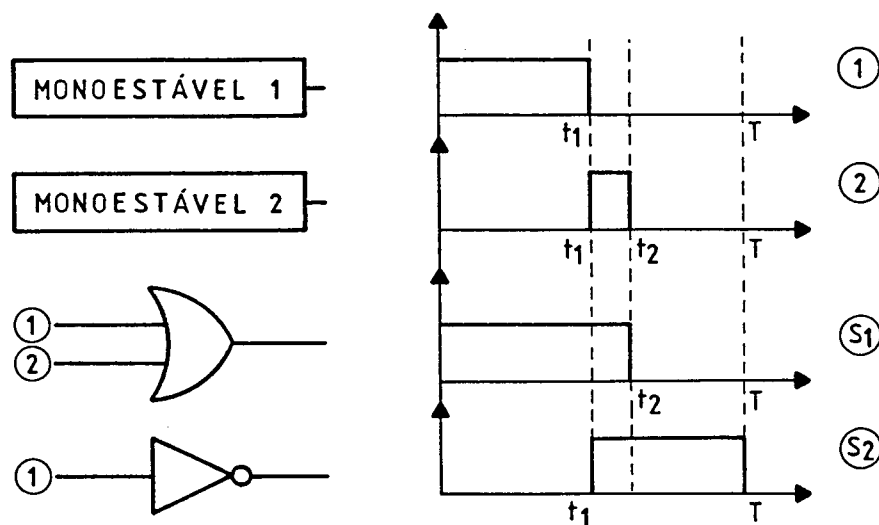


Fig. 3.8. Lógica de formação dos sinais de comando.

dispensando o uso de inversores para a formação dos sinais. O CI 3524 foi utilizado simplesmente como circuito de disparo do 4528. Poder-se-ia ter utilizado um oscilador mais barato, mas o 3524 tem a vantagem de ter uma frequência muito estável.



### 3.5. RESULTADOS EXPERIMENTAIS

#### 3.5.1. IMPLEMENTAÇÃO DO PROJETO

Nos primeiros testes realizados com o conversor, constatou-se a presença de sobretensões sobre as chaves, resultantes das indutâncias parasitas do circuito de potência. Houve a necessidade, então, de se colocar circuitos atenuadores de picos de tensão, os chamados "snubbers". No circuito completo de potência (fig. 3.10), são os ramos RC em paralelo com cada chave. Quando menor o valor da resistência e maior o valor do capacitor, maior a atenuação. Os valores utilizados foram escolhidos por meio de experimentação, com os testes sendo feitos partindo de tensões de entrada pequenas.

A potência dissipada nos resistores, segue a relação:

$$P = \frac{1}{2} C V^2$$

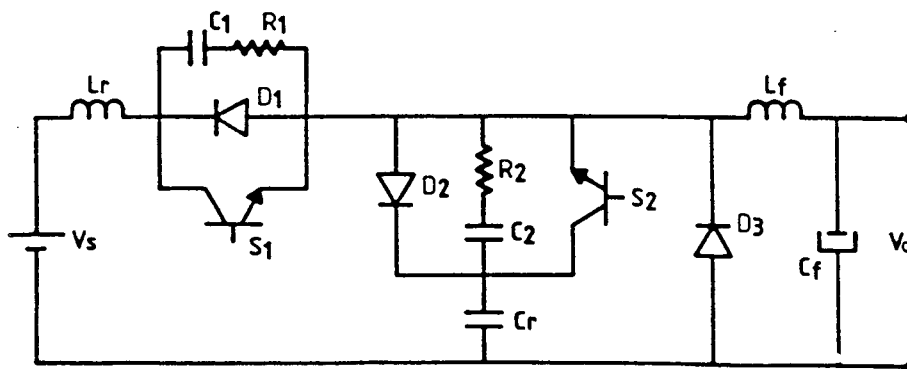


Fig. 3.10. Circuito de potência completo.

S1, S2 : IGT4E10 (General Eletric) (10 A/500 V)

D1, D2 : MUR 1540 (Motorola) (15 A/400 V)

D3 : MUR 880 (Motorola) (8 A/800 V)

Lr : 38,3  $\mu$ H

Lf	: 19,5 mH	
Cr	: 63,3 nF Polipropileno (Icotron)	(630 V)
Cf	: 4,34 $\mu$ F Poliéster metalizado (Icotron)	(400 V)
C1	: 1,5 nF Poliéster metalizado (Ibrape)	(400 V)
C2	: 5,6 nF Poliéster metalizado (Ibrape)	(400 V)
R1	: 220 $\Omega$ /10 W	
R2	: 180 $\Omega$ /20 W	

A necessidade de uma atenuação maior na chave S2 pode ser explicada pela presença do indutor de ressonância Lr no circuito da corrente, quando do surgimento de tensão sobre ela, fato que não ocorre com a chave S1, quando a corrente de carga é assumida pelo diodo de roda livre D3.

Na implementação do protótipo, foram tomados muitos cuidados, no sentido de minimizar as indutâncias parasitas do circuito. Nota-se, pela figura 3.10, que a indutância de ressonância foi colocada na entrada do circuito, de modo a se somar com a indutância da fiação que é ligada à fonte. Do mesmo modo, a indutância de saída soma-se à da fiação que é ligada à carga. O circuito de potência todo, foi montado em cima de um único dissipador, fazendo com que as ligações entre os componentes fossem bem curtas, minimizando indutâncias parasitas.

A seguir, são apresentadas fotos das formas de onda da estrutura funcionando a plena carga.

A fig. 3.11 é importante do ponto de vista teórico. Ela traz as formas de onda que são a base do entendimento do funcionamento do conversor, ou seja, a corrente no indutor ressonante e a tensão no capacitor ressonante.

Com as figuras 3.12 e 3.13, e sabendo as etapas de funcionamento da estrutura, é possível ver claramente a comutação não-dissipativa de ambas as

chaves.

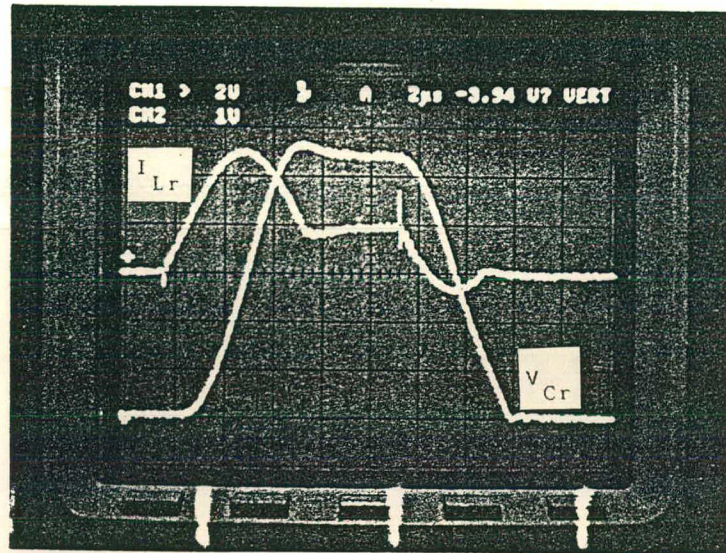


Fig. 3.11. Corrente no indutor ressonante (8 A/div)  
Tensão no capacitor ressonante (100 V/div)  
Escala de tempo (2  $\mu$ s/div)

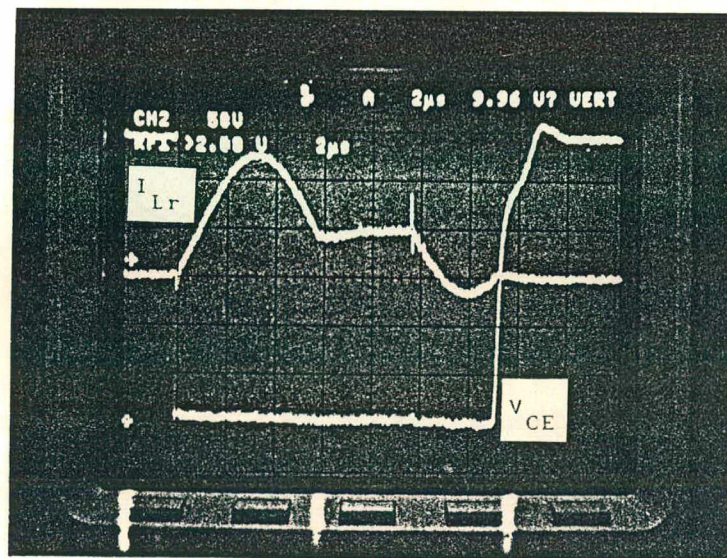


Fig. 3.12. Corrente no indutor ressonante (8 A/div)  
Tensão coletor-emissor no IGBT (S1) (50V/div)  
Escala de tempo (2  $\mu$ s/div)

Imediatamente antes do aparecimento de tensão em cima da chave S1 quem conduz a corrente é o diodo D1, com o retorno da energia do capacitor ressonante à fonte. Imediatamente depois, o diodo de roda livre D3 assume a



corrente de carga.

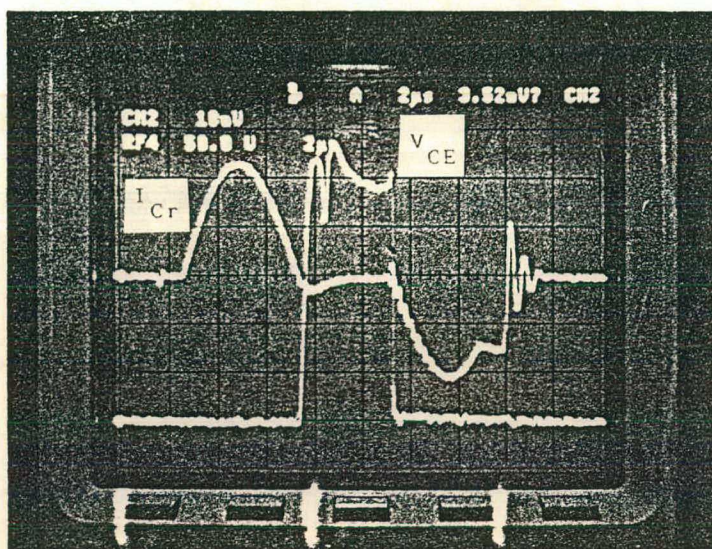


Fig. 3.13. Corrente no capacitor ressonante (5 A/div)  
Tensão coletor emissor no IGBT (S2) (50 V/div)  
Escala de tempo (2  $\mu$ s/div)

Pouco antes do aparecimento de tensão em cima da chave S2 quem conduz a corrente é o diodo D2, na primeira etapa ressonante. Logo depois, é a etapa de transferência direta de energia da fonte à carga, através de S1.

Logo, ambas as chaves abrem sob corrente nula, o que é uma característica muito positiva, visto que o tempo de abertura de um IGBT em comutação dissipativa é bastante alto. À frequência de 50 KHz as perdas em comutação seriam demasiadamente altas, inviabilizando o projeto, ou por ter-se ultrapassado a capacidade de dissipação da chave, ou por baixar demais o rendimento do conversor.

Já no processo de fechar as chaves, pelo fato do tempo de fechamento de um IGBT ser muito pequeno - comparável a um MOSFET -, e porque quando as chaves entram em condução indutores existentes em série no circuito fazem com que o incremento da corrente se faça lentamente, isto tudo faz com que as perdas resultantes do processo sejam muito pequenas.



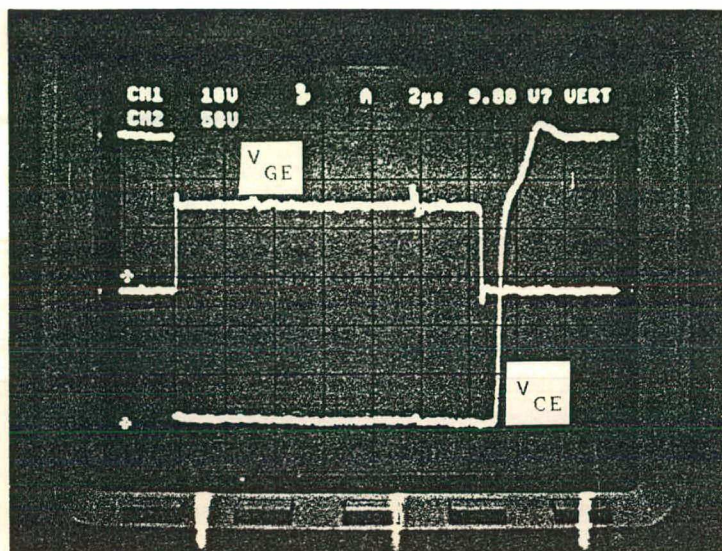


Fig. 3.14. Tensão gate-emissor no IGBT (5 V/div)  
 Tensão coletor-emissor no IGBT (50 V/div)  
 Escala de tempo (2  $\mu$ s/div)

Na fig. 3.14, observa-se o bom comportamento do sinal de gate. É bom lembrar que as fotos foram tiradas com o conversor à plena carga, 1,5 KW.

### 3.5.2. TESTES COM O CIRCUITO DE COMANDO DE GATE

Foram feitos alguns testes com o circuito de comando, de modo a verificar sua influência sobre o IGBT. O conversor foi construído com um sinal de comando que tinha, no disparo, em torno de 14,5 V. Este sinal atacava o gate do componente diretamente, sem nenhuma resistência série.

Assim, foram feitos os testes comparativos utilizando a versão "standard" do comando - sem resistência de gate-, com o acréscimo de uma resistência de gate de 47  $\Omega$ , e sem a tensão de bloqueio negativa. Esperava-se que, com o acréscimo da resistência, o disparo fosse mais lento, diminuindo os picos de corrente neste instante. Sem a tensão negativa de gate, esperava-se que o tempo de condução reversa do IGBT aumentasse. Porém, não foi notada nenhuma diferença aparente entre as três estruturas.

Os resultados estão apresentados nas figuras 3.15 e 3.16.

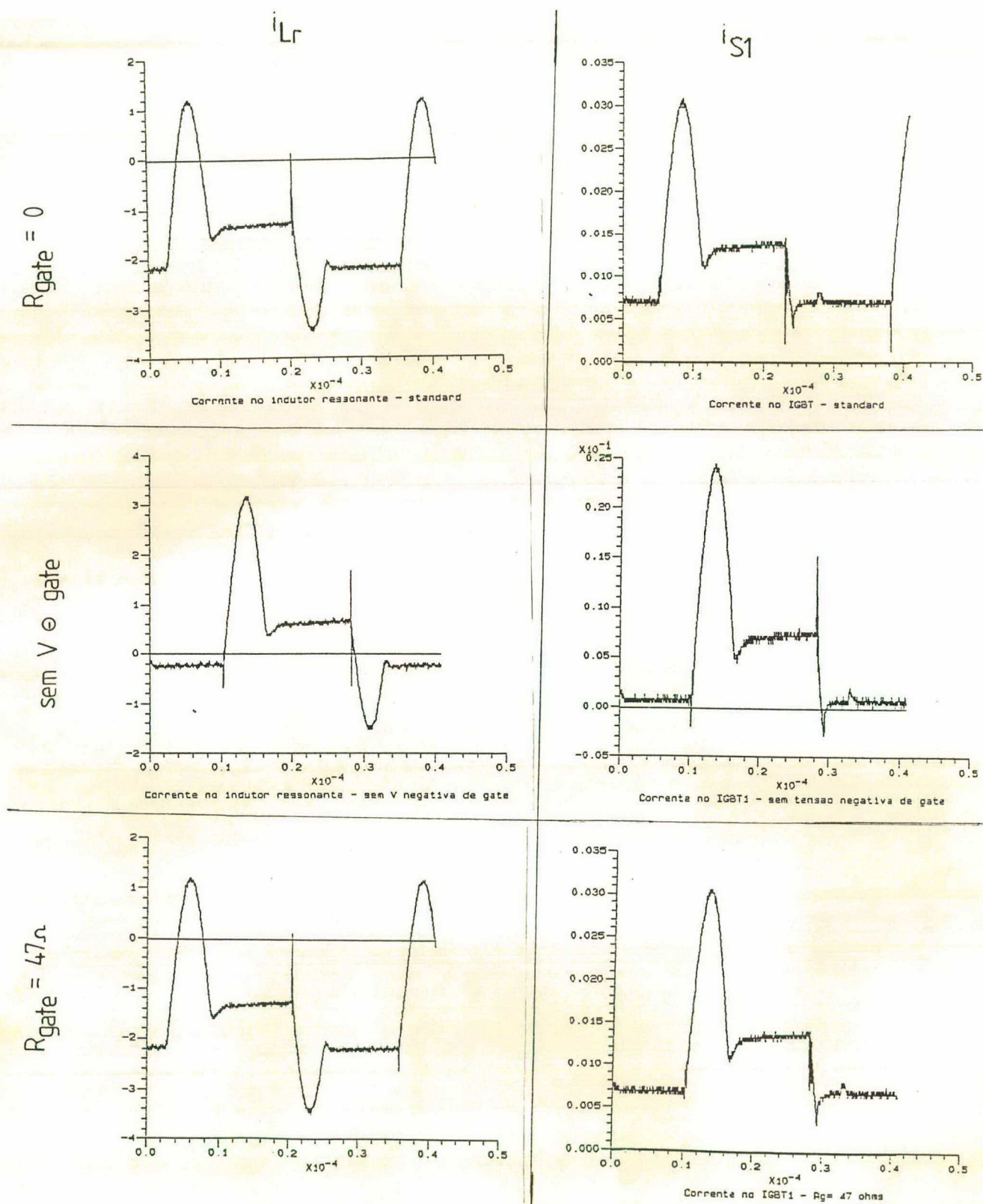


Fig. 3.15. Aquisições de formas de onda para vários modos de ataque ao gate da chave S1.



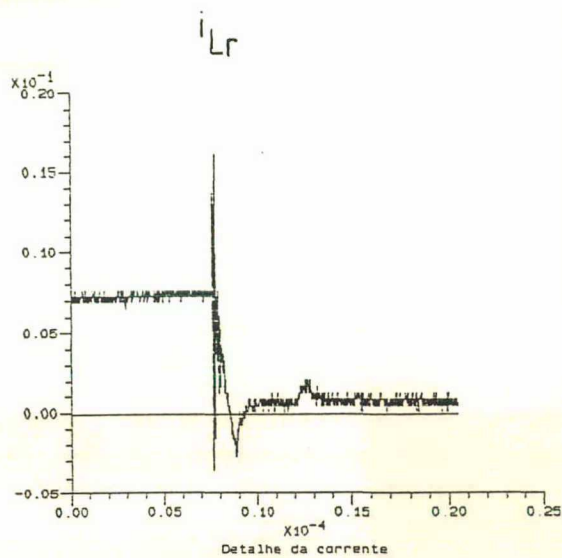
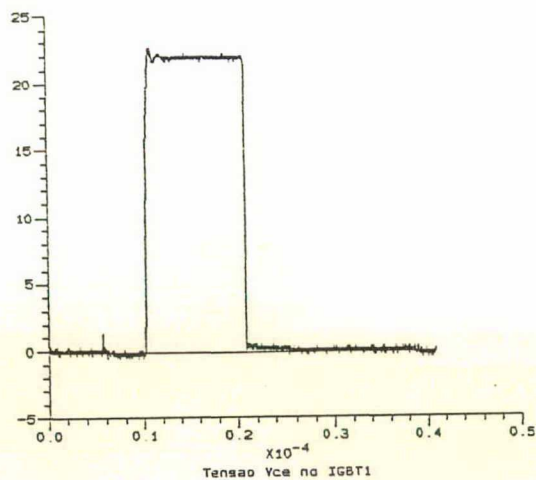
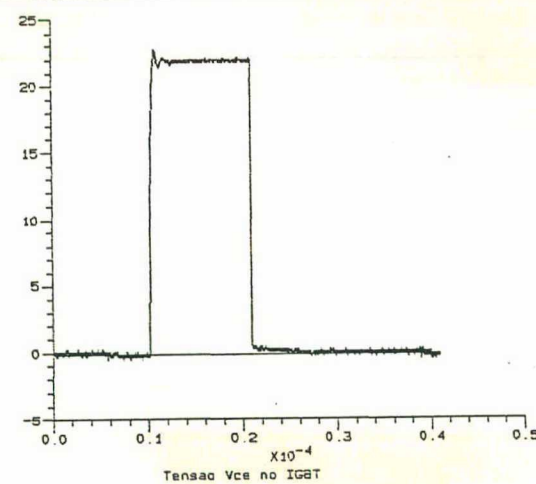
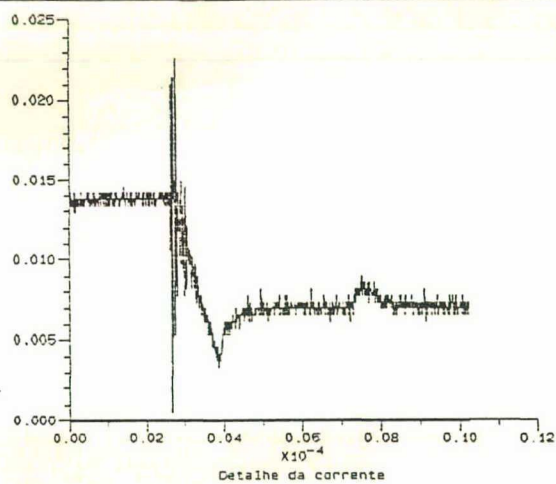
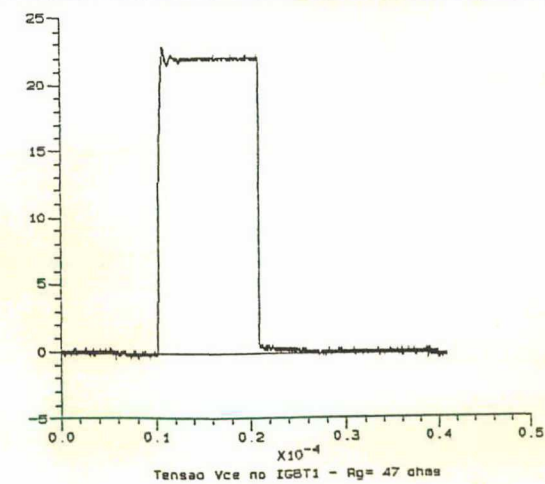
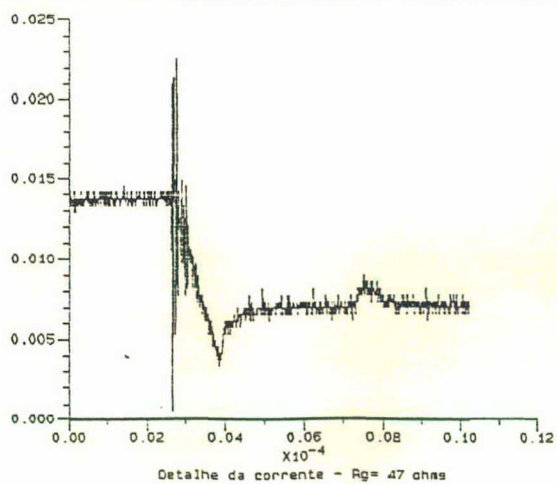
$R_{gate} = 0$ 

 $V_{CE}$ 

 sem  $V_{\theta}$  gate

 $R_{gate} = 47 \Omega$ 


Fig. 3.16. Aquisições de formas de onda para vários modos de ataque ao gate da chave S1.

Os testes foram feitos com tensão de saída de 200 V e corrente de saída de 4,3 A. Se concentraram sobre a chave S1, por ser esta submetida a maiores níveis de corrente.

### 3.6. CONCLUSÃO

Conseguiu-se provar a viabilidade de se usar conversores quase-ressonantes em altas potências, sem a associação em paralelo de componentes. Convém lembrar que, mesmo usando esta associação, a máxima potência alcançada por um conversor QRC-ZCS-FM, foi 300 W [3].

Não apenas a associação da modulação por largura de pulso à quase-ressonância, permitiu a execução deste projeto. A utilização do IGBT também foi importante, do ponto de vista que, por ser um componente de baixas perdas em condução e que necessita de baixa potência de comando, contribuiu para que a estrutura tivesse um bom rendimento.

Mesmo com a presença dos "snubbers", que são dissipativos, alcançou-se um rendimento (relação entre a potência de saída e a de entrada) de 88 %.

## CAPÍTULO IV

### CONVERSOR BUCK-QRC-ZCS-PWM ALIMENTANDO

#### UM MOTOR CC

#### 4.1 INTRODUÇÃO

Neste capítulo, será apresentado o conversor BUCK-QRC-ZCS-PWM em malha fechada, alimentando um motor de corrente contínua. Como o motor apresenta problemas de sobrecorrente na partida, será preciso implementar uma limitação de corrente durante este transitório, pois as chaves não têm capacidade de corrente para suportá-lo. Também pretende-se implementar uma proteção contra curto-circuito, de modo a proteger a fonte e a carga, em caso de falha do motor.

Com isto, pretende-se testar o funcionamento do conversor BUCK-QRC-ZCS-PWM em acionamento elétrico.

#### 4.2. O MOTOR CC

O motor de corrente contínua, pode ser representado pela seguinte equação:

$$N = \frac{V_a - (I_a R_a + BD)}{k \phi} \quad (4.1)$$

$N$  = velocidade do motor em rpm

$V_a$  = tensão de armadura

$I_a$  = corrente de armadura

$R_a$  = resistência de armadura  
 $B_D$  = queda de tensão nas escovas  
 $k$  = constante da máquina  
 $\phi$  = fluxo por polo [15]

A eq. (4.1) pode ser chamada de equação fundamental do motor de corrente contínua, pois permite prever rapidamente sua performance. Por exemplo, se a corrente e o fluxo são mantidos constantes, enquanto a tensão aplicada através da armadura é aumentada, a velocidade aumenta praticamente na mesma proporção. A corrente, é função da carga que está aplicada ao motor. O fluxo, é função da corrente de campo.

Neste trabalho, o motor CC tem excitação do campo independente, portanto fluxo constante. A realimentação do sistema será feita, monitorando-se a corrente.

#### 4.3. GERAÇÃO DOS SINAIS DE COMANDO

O circuito de comando das chaves utilizado no projeto do conversor de 1,5 KW (v. cap. 3), não permite que a malha de controle seja fechada, porque não há como agir sobre a largura dos pulsos.

Já com o circuito utilizado neste projeto (fig. 4.1), pode-se agir sobre o C.I. 3524.

O 3524 é um circuito integrado capaz de realizar o controle, o comando, e a proteção de conversores que utilizam a modulação por largura de pulso. Internamente possui um regulador de + 5 V capaz de fornecer até 50 mA aos circuitos externos a ele ligados. Além disso, um amplificador de controle, um oscilador, um modulador de largura de pulso, um biestável para controle da

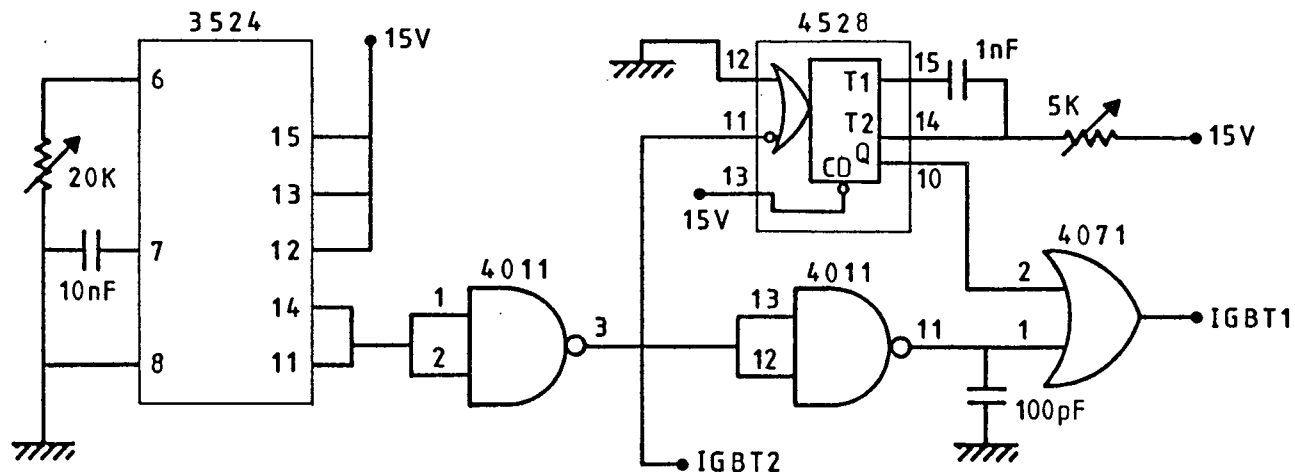


Fig. 4.1. Circuito lógico de comando das chaves

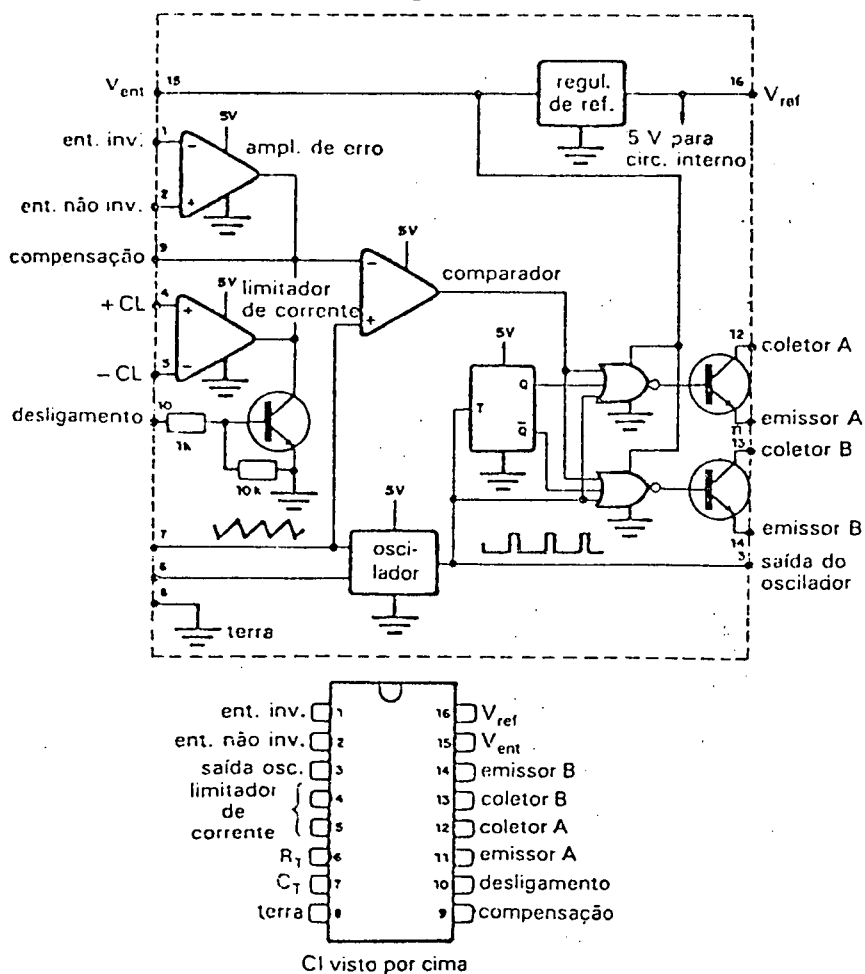


Fig. 4.2. Diagrama de blocos interno e pinagem do CI 3524.

saída, dois transistores de chaveamento e uma seção de limitação de corrente e desligamento (shutdown) completam o circuito [16] (fig. 4.2).

A realimentação é feita através do amplificador de erro. Este é um amplificador diferencial comum por transcondutância (relação  $I_o/V_i$ ), o que permite, por exemplo, que se aplique uma tensão diretamente ao pino 9, de modo a controlar diretamente a razão cíclica ("duty cycle" - largura do pulso de saída), através do comparador. A relação entre esta tensão no pino 9 e a razão cíclica está indicada na fig. 4.3. A geração dos sinais de saída está ilustrada na fig. 4.4.

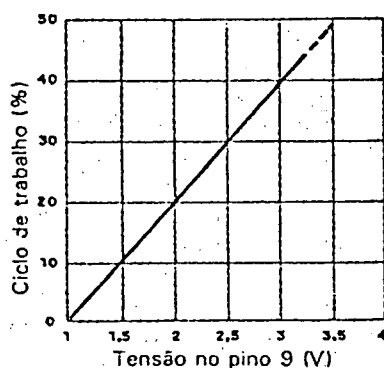


Fig. 4.3. Controle do ciclo de trabalho através da tensão no pino 9.

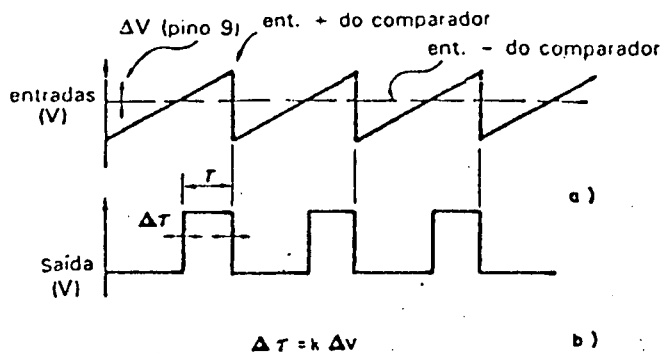


Fig. 4.4. Geração do PWM: a) Sinal nas entradas e  
b) Sinal na saída do comparador.

#### 4.4. MALHA DE REALIMENTAÇÃO

Como já foi dito, optou-se, neste projeto, por fazer o controle pela corrente de armadura do motor. O dispositivo mais barato que permite a monitoração da corrente é o "shunt", porém, os sinais provenientes dele têm um nível de tensão muito baixo e também introduz muito ruído. Assim, optando pelo "shunt", houve a necessidade de colocar filtros passa-baixa com frequência de corte bastante pequenas, a fim de que não fosse prejudicada a realimentação. Como consequência, o sistema ficou lento, ou seja, para uma mudança na variável controlada na saída, a resposta do sistema para equilibrar a situação demora. Há que se observar que o sistema elétrico, por sua natureza, é muito mais rápido que o sistema mecânico. Assim, mesmo lento, este sistema aqui implementado continua sendo mais rápido que a inércia do motor CC. Em outras palavras, a dinâmica natural do motor CC foi preservada.

Do ponto de vista de um sistema realimentado, existem critérios de estabilidade que têm que ser observados. Seja a equação (4.2), que representa a equação característica de um sistema realimentado [17]:

$$1 + G(s) H(s) = 0 \quad (4.2)$$

Desse modo, o sistema torna-se instável, quando:

$$G(s) H(s) = -1 \quad (4.3)$$

Assim:

$$G(w)_{dB} = 20 \log G(s) H(s) = 0 \quad (4.4)$$

$$\phi = -180^\circ \quad (4.5)$$

Ou seja, o sistema torna-se instável quando para um ganho de 0 dB o ângulo de fase é igual a  $-180^\circ$ ; desse modo o sistema será estável se na frequência em que o ganho torna-se igual a 0 dB, o ângulo de fase é maior que  $-180^\circ$ . Para frequências maiores, o ângulo de fase pode ser menor que  $-180^\circ$ , sem que isto comprometa a estabilidade.

Seja a figura 4.5, onde está representado o Diagrama de Bode de um sistema estável.

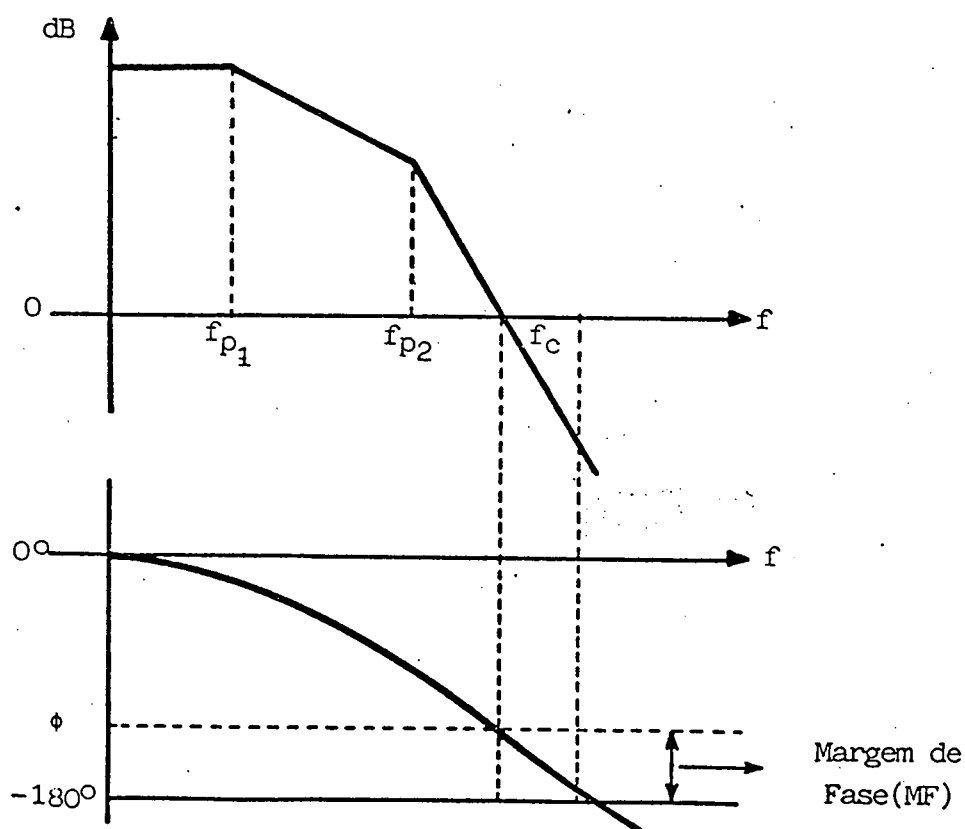


Fig.4.5 Diagrama de Bode de um sistema estável

Se o ângulo estiver próximo de  $-180^\circ$ , o sistema continua estável, mas exibirá "overshoot" e oscilações, o que é indesejável. Em fontes chaveadas, procura-se manter a margem de fase entre  $45^\circ$  e  $90^\circ$  [17].



Dado um conversor BUCK (fig. 4.6), sua função de transferência está representada na eq. (4.6).

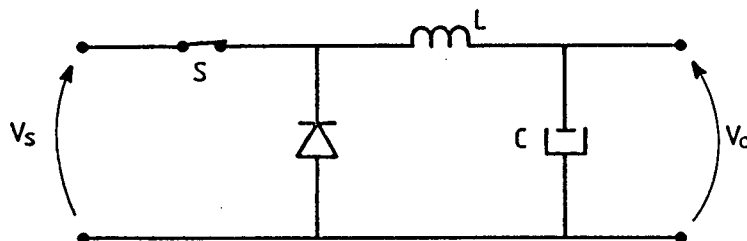


Fig.4.6 Conversor BUCK

$$G(s) = \frac{V_s (1 + s/w_z)}{V_o (1 + s^2/w_o^2)} \quad (4.6)$$

Onde:

$$w_o = \frac{1}{\sqrt{LC}} \quad (4.7)$$

$$w_z = \frac{1}{C R_{SE}} \quad (4.8)$$

Na eq. (4.8),  $R_{SE}$  é a resistência série equivalente do capacitor de saída. Este elemento introduz um zero na função de transferência, mas que não terá nenhuma influência neste sistema, conforme será visto adiante.

A partir da função de transferência (eq. 4.6), é traçado o Diagrama de Bode do conversor em malha aberta. Para isso, são calculados a frequência dos polos (eq. 4.9) e a frequência do zero (eq. 4.10).

$$f_o = \frac{1}{2 \pi \sqrt{LC}} \quad (4.9)$$

$$f_z = \frac{1}{2 \pi C RSE} \quad (4.10)$$

Os valores das variáveis do presente conversor são os seguintes:

$$C = 4,34 \mu F$$

$$L = 19,5 \text{ mH}$$

$$RSE = 0,1 \Omega$$

Assim:

$$f_o = 547 \text{ Hz}$$

$$f_z = 367 \text{ KHz}$$

Também é preciso calcular o ganho do conversor, que, conforme mostra a função de transferência (eq. 4.6), é:

$$G(w) = \frac{V_s}{V_o} \quad (4.11)$$

Neste projeto, havia interesse de que a tensão de saída variasse na faixa de 40 V a 200 V. Foi feita então uma análise baseada neste dois valores extremos de tensão. Para cada um destes valores foi projetada uma malha de compensação, conforme [17] e [18]. Depois, foi traçado o Diagrama de Bode (de módulo) do conversor em malha aberta e da realimentação em malha aberta, para cada valor de tensão. Traçou-se, então, o Diagrama de Bode (de módulo e fase) para o conversor realimentado pela malha projetada para 40 V, e outro diagrama com o conversor realimentado pela malha projetada para 200 V. Com estes dois diagramas em mãos, fez-se a análise da situação mais favorável de funcionamento.

O esquema do compensador utilizado é mostrado na fig. 4.7. Sua função de transferência é apresentada na equação 4.12.

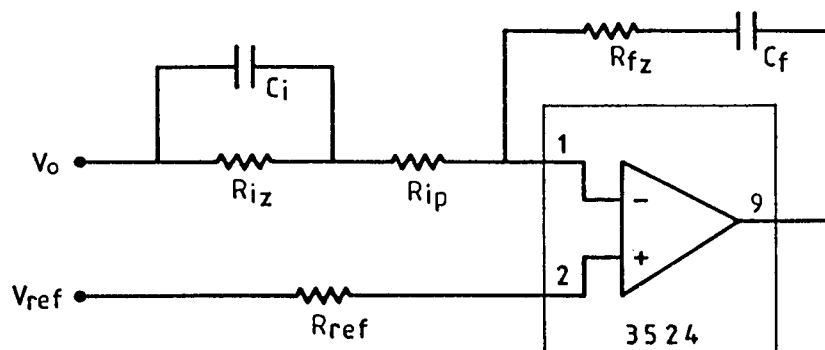


Fig. 4.7. Compensador de 2 polos.

$$H(s) = \frac{(1 + R_{iz} C_i s)(1 + C_f R_{fz} s)}{s C_f (R_{ip} + R_{ip}) \left[ 1 + s C_i \frac{R_{ip} R_{iz}}{R_{ip} + R_{iz}} \right]} \quad (4.12)$$

A função de transferência possui 2 zeros e 2 polos nas seguintes frequências:

$$f_{p1} = 0 \text{ Hz} \quad (4.13)$$

$$f_{z1} = \frac{1}{2 \pi C_i R_{iz}} \quad (4.14)$$

$$f_{p2} = \frac{1}{2 \pi C_i \left[ \frac{R_{ip} R_{iz}}{R_{iz} + R_{ip}} \right]} \quad (4.15)$$

$$f_{z2} = \frac{1}{2 \pi C_f R_{fz}} \quad (4.16)$$

Nesta primeira análise, a frequência dos zeros foi tomada como a mesma do polo do conversor em malha aberta. A frequência  $f_{p2}$  foi tomada de modo que a frequência de corte do sistema em malha fechada fosse de 5 KHz, ou seja, 1/4 da frequência de chaveamento [17].

O ganho do compensador em  $f_{p2}$  é dado pelo ganho negativo do

conversor na frequência de corte (valores em dB):

$$H (fp2) \text{ dB} = - G (fc) \text{ db} \quad (4.17)$$

O ganho do compensador na frequência dos zeros, é dado por:

$$H(fz) \text{ dB} = \left[ H(fpz) - 20 \log \frac{fp2}{fz} \right] \text{ dB} \quad (4.18)$$

Os valores calculados para o traçado dos Diagramas de Bode, são os seguintes:

a) Conversor com tensão de saída 200 V

$$f_o = 547 \text{ Hz}$$

$$f_z = 367 \text{ KHz}$$

$$G_{dB} = 3,5 \text{ dB}$$

b) Conversor com tensão de saída 40 V

$$f_o = 547 \text{ Hz}$$

$$f_z = 367 \text{ KHz}$$

$$G_{dB} = 17,5 \text{ dB}$$

c) Compensador para tensão de saída 200 V

$$fp1 = 0 \text{ Hz}$$

$$fz1 = fz2 = 547 \text{ Hz}$$

$$fp2 = 2735 \text{ Hz}$$

$$H(fp2) = 35 \text{ dB} , \text{ conforme gráfico (a)}$$

$$H(fz) = 21 \text{ dB}$$

d) Compensador para tensão de saída 40 V

$$f_{p1} = 0 \text{ Hz}$$

$$f_{z1} = f_{z2} = 547 \text{ Hz}$$

$$f_{p2} = 2735 \text{ Hz}$$

$$H(f_{p2}) = 21 \text{ dB} , \text{ conforme gráfico (b)}$$

$$H(f_z) = 7 \text{ dB}$$

Os valores calculados em (a), (b), (c) e (d), fornecem os gráficos que se seguem.

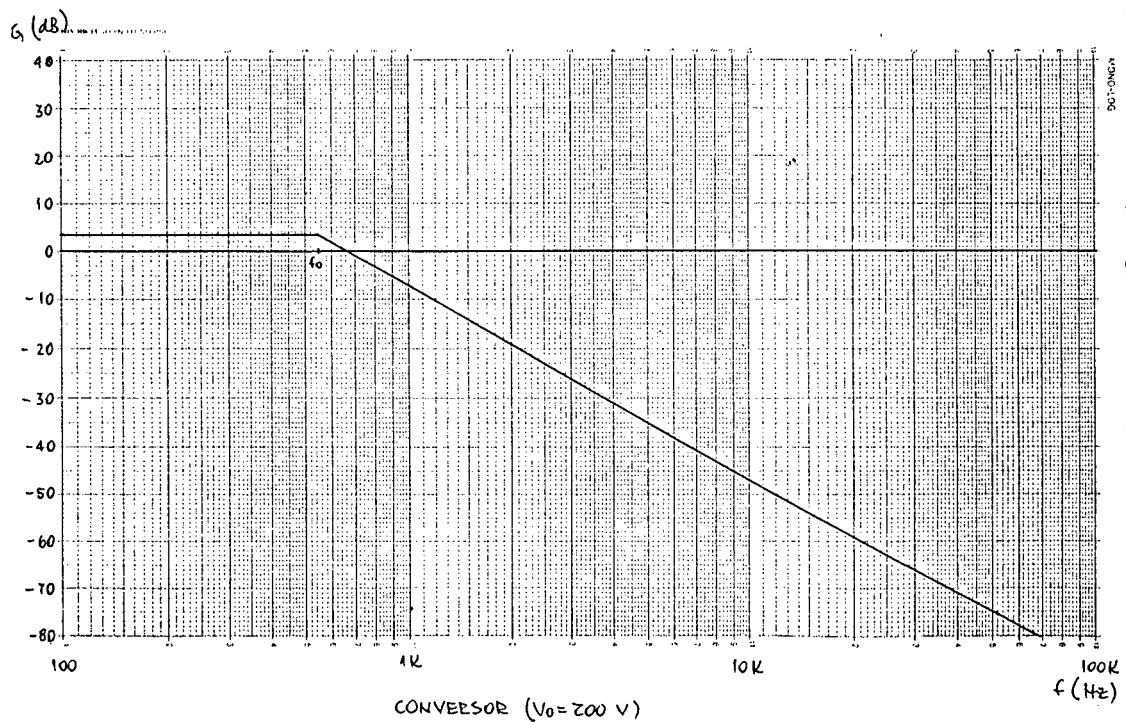
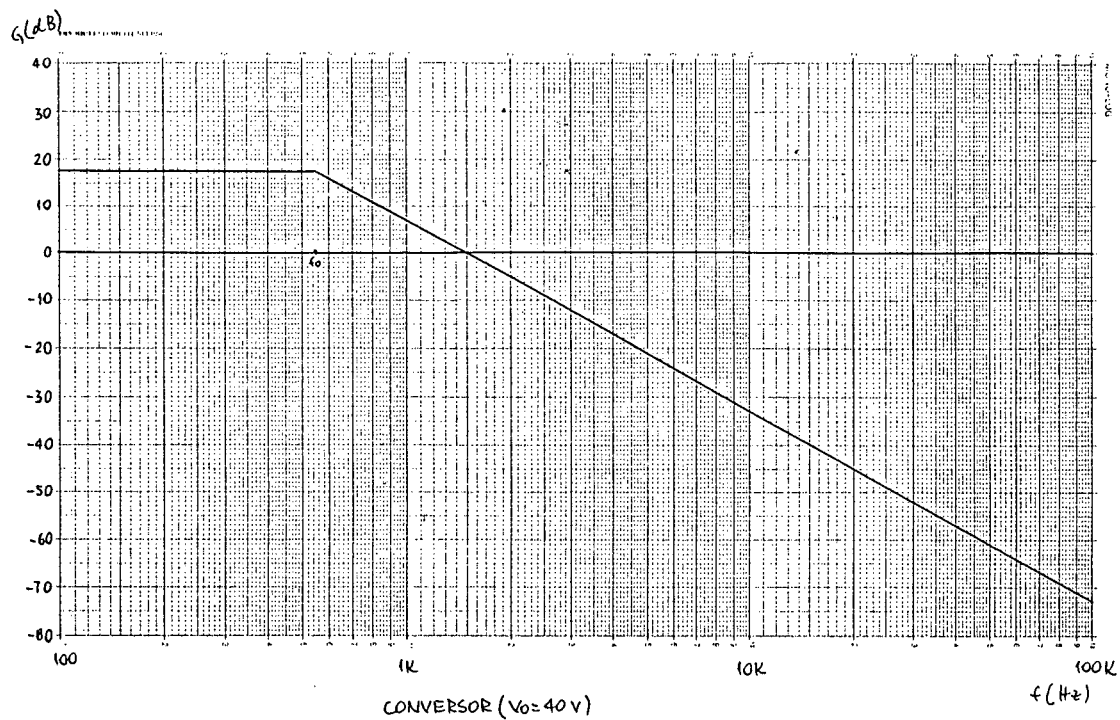
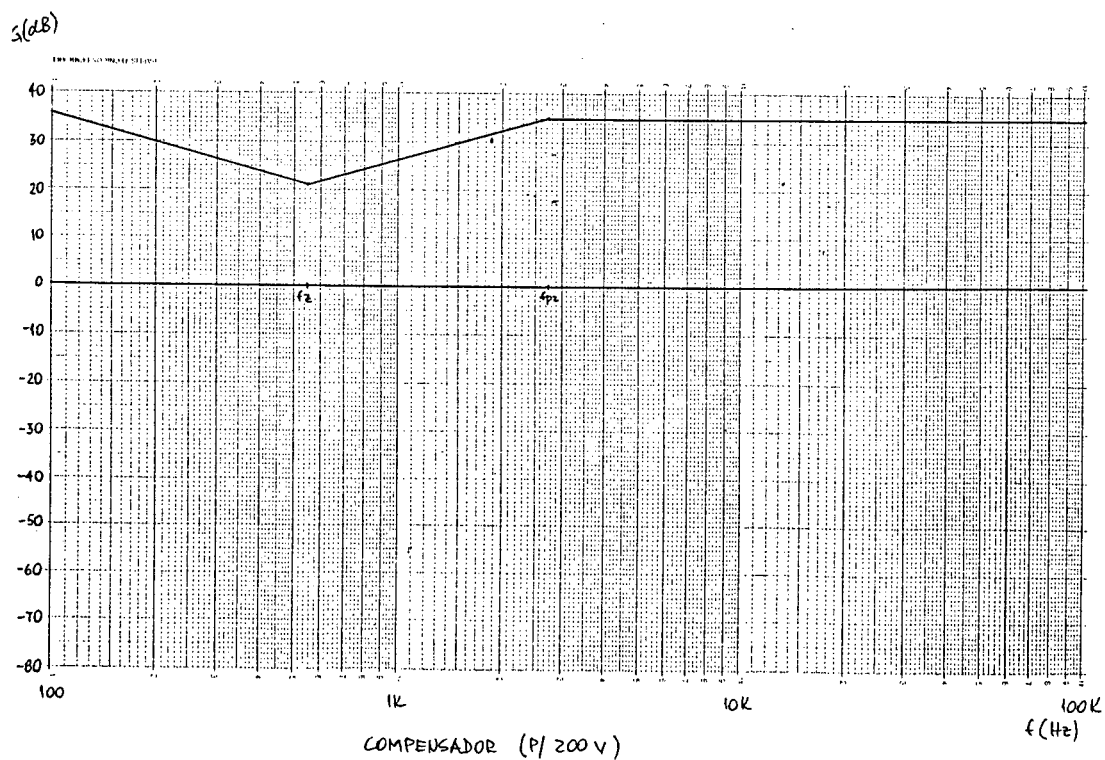


Fig. 4.8. Diagrama de Bode de módulo para o conversor com  $V_o = 200 \text{ V}$

Fig.4.9. Diagrama de Bode de módulo para o conversor com  $V_o = 40\text{ V}$ Fig.4.10. Diagrama de Bode de módulo para o compensador para  $V_o = 200\text{ V}$

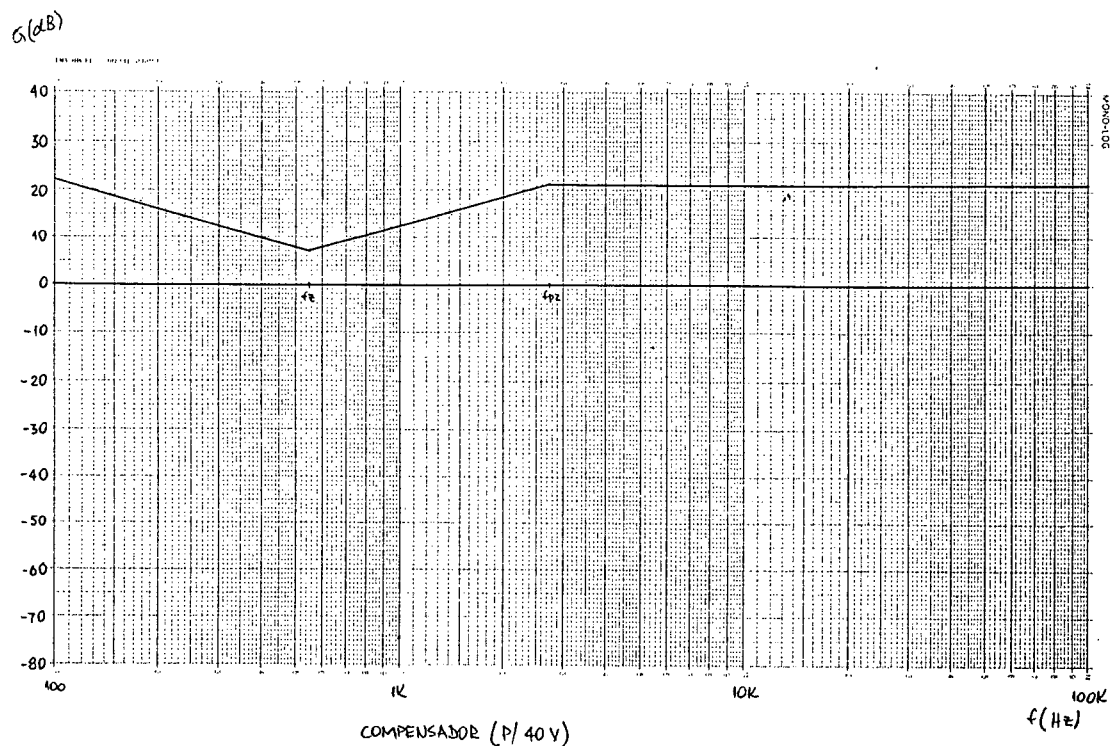


Fig.4.11. Diagrama de Bode de módulo para o compensador para  $V_o = 40$  V

Os gráficos que se seguem mostram o comportamento do sistema em malha fechada, quando é usada na realimentação a malha projetada para 200 V, e quando é usada a malha projetada para 40 V.

Note-se pelo diagrama de fase que, quando é usada a malha para 200 V, a margem de fase varia de  $30^\circ$  a  $5^\circ$ , conforme o conversor trabalha com tensão de saída de 200 V a 40 V. Já quando é usada a malha para 40 V, a margem de fase varia de  $60^\circ$  a  $30^\circ$ , para a mesma variação de tensão, o que é um comportamento bem melhor.

Assim, os ajustes que precisaram ser feitos na estrutura foram baseados na malha de realimentação projetada para o menor valor de tensão de saída.

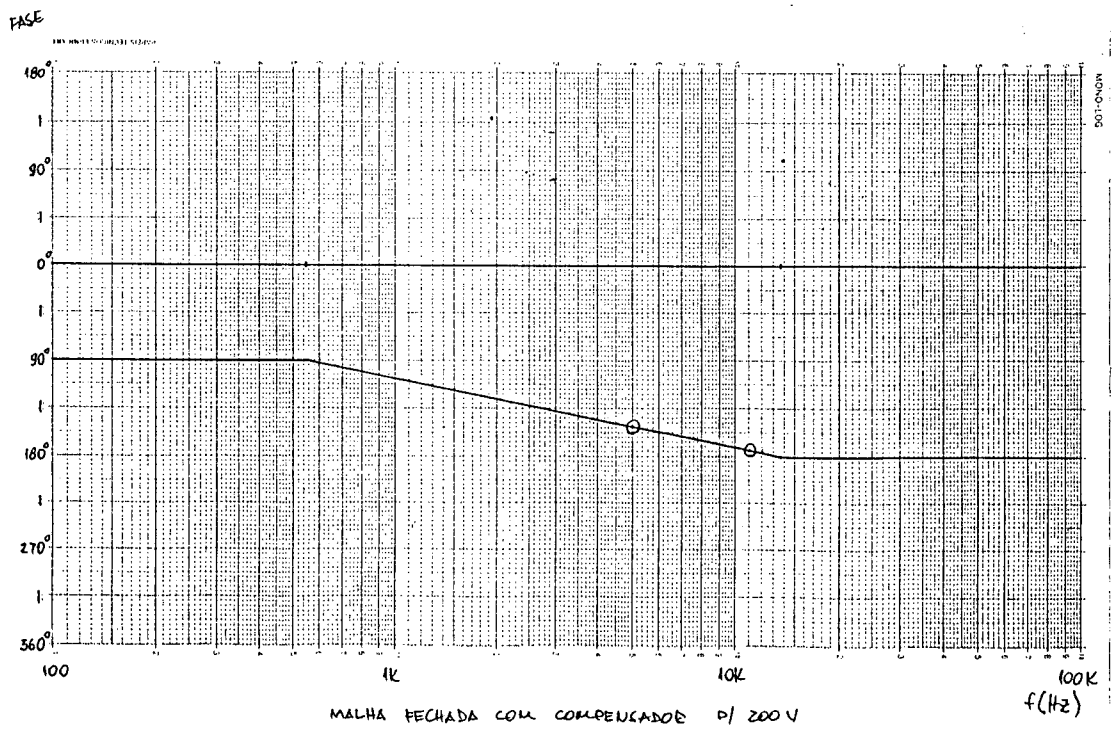
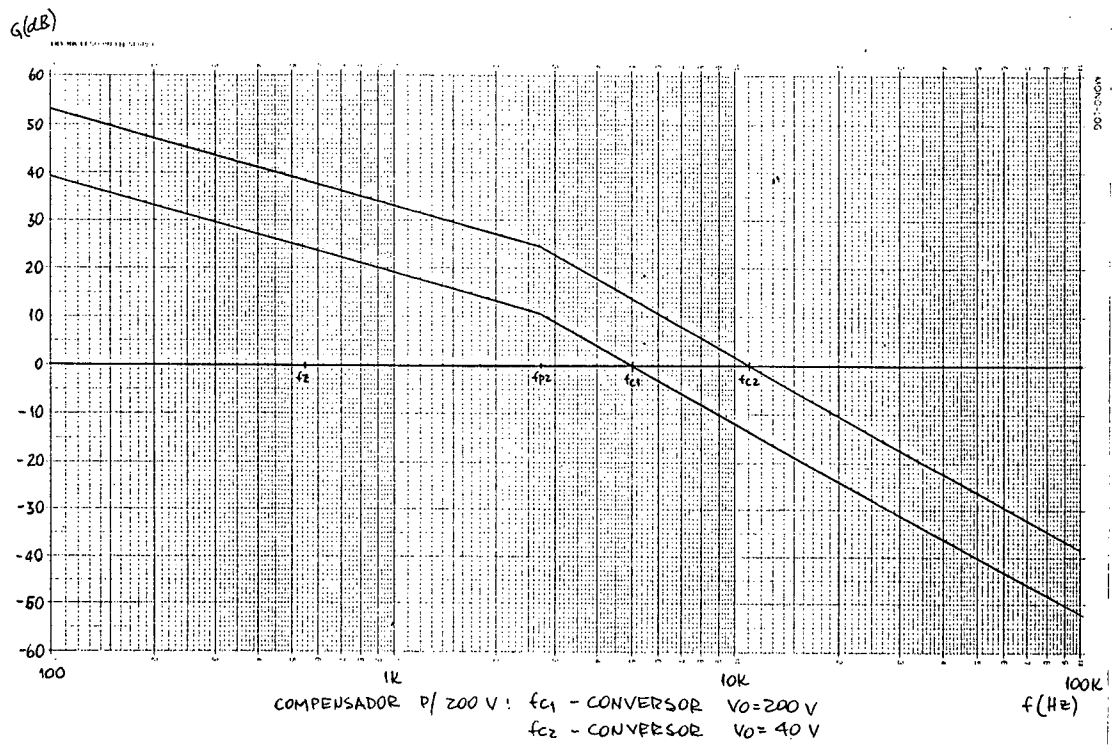


Fig.4.12. Diagramas de módulo e fase - compensador para 200 V



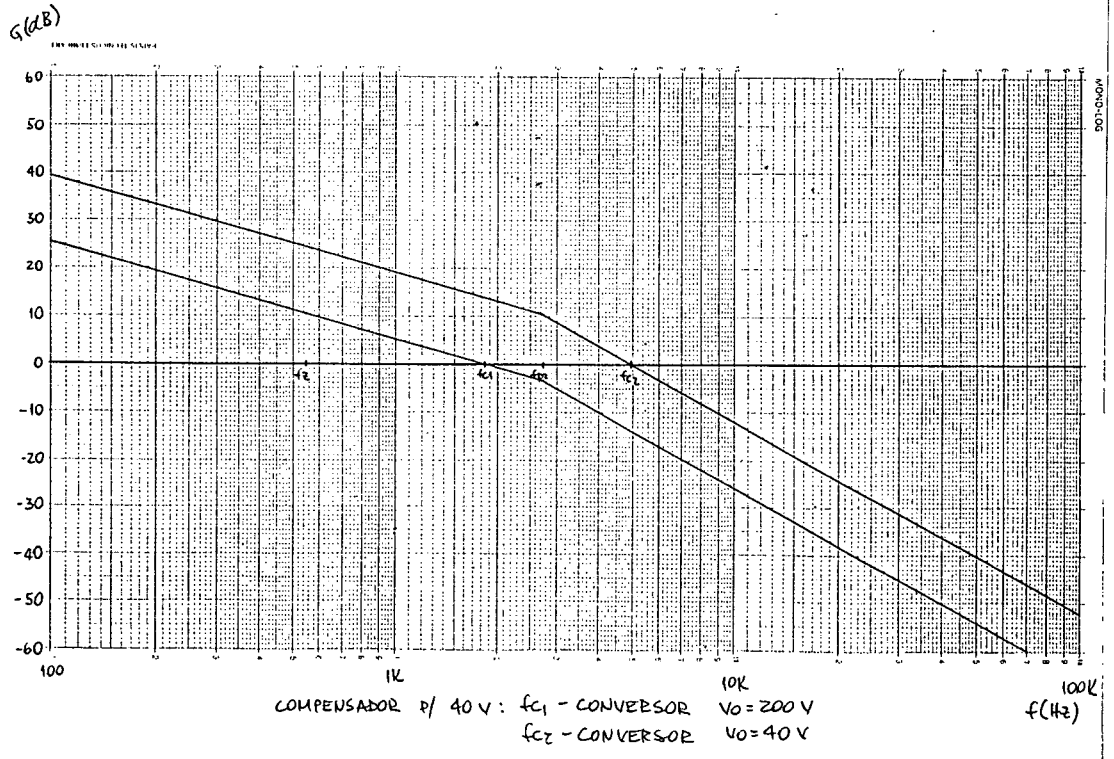
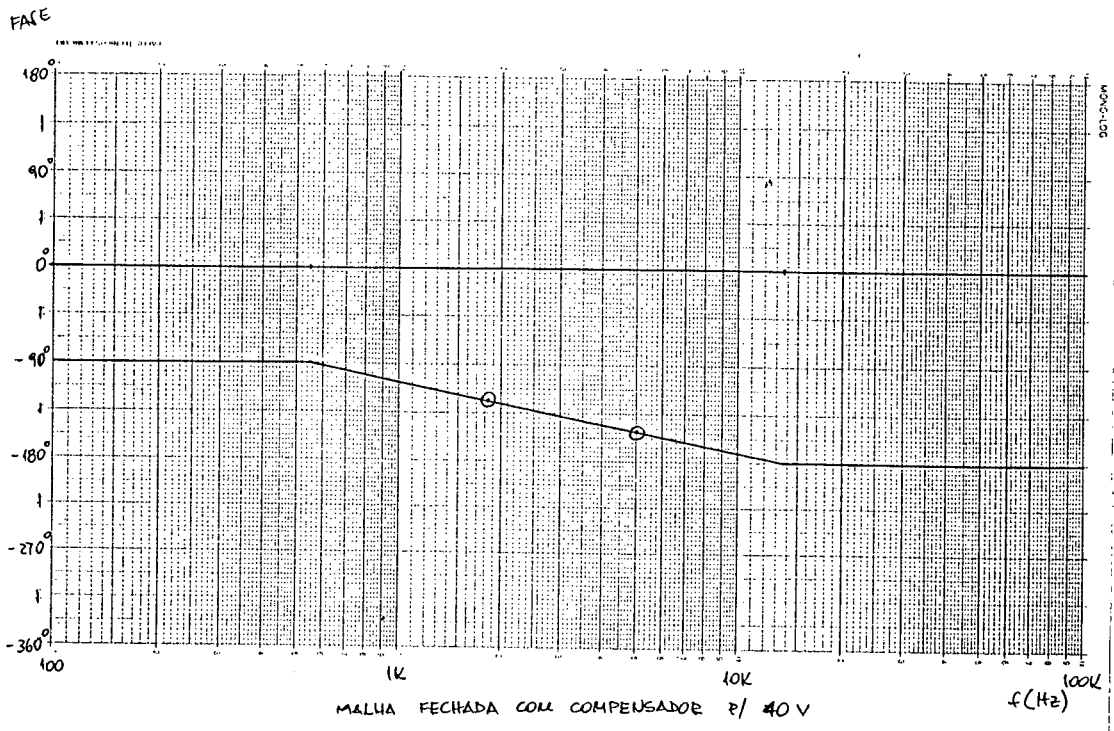


Fig.4.13. Diagramas de módulo e fase - compensador para 40 V

Com este primeiro compensador a estrutura apresentou problemas de oscilação. Após experimentações em bancada, constatou-se que a solução estava em aumentar a frequência do segundo polo. O compensador foi, então, recalculado, a partir de  $f_{p2} = 1,2$  MHz. A frequência dos zeros permaneceu a mesma.

A partir das equações (4.14), (4.15) e (4.16), e arbitrando-se um valor comercial para  $R_{fz}$ , foram calculados os valores dos componentes da malha de realimentação, depois ajustados para valores comerciais. Assim:

$$R_{fz} = 470 \Omega$$

$$R_{ip} = 1,2 \text{ K}\Omega$$

$$R_{iz} = 2,7 \text{ M}\Omega$$

$$C_i = 120 \text{ pF}$$

$$C_f = 680 \text{ nF}$$

Com estes valores comerciais, as frequências do compensador ficaram assim:

$$f_{z1} = 491 \text{ Hz}$$

$$f_{z2} = 498 \text{ Hz}$$

$$f_{p2} = 1,1 \text{ MHz}$$

Em verdade, o que foi feito foi simplesmente deixar a resposta do sistema mais lenta. Porém, o sistema ainda é mais rápido que a inércia do motor CC.

O circuito completo da malha de realimentação, é apresentado na fig. 4.14.

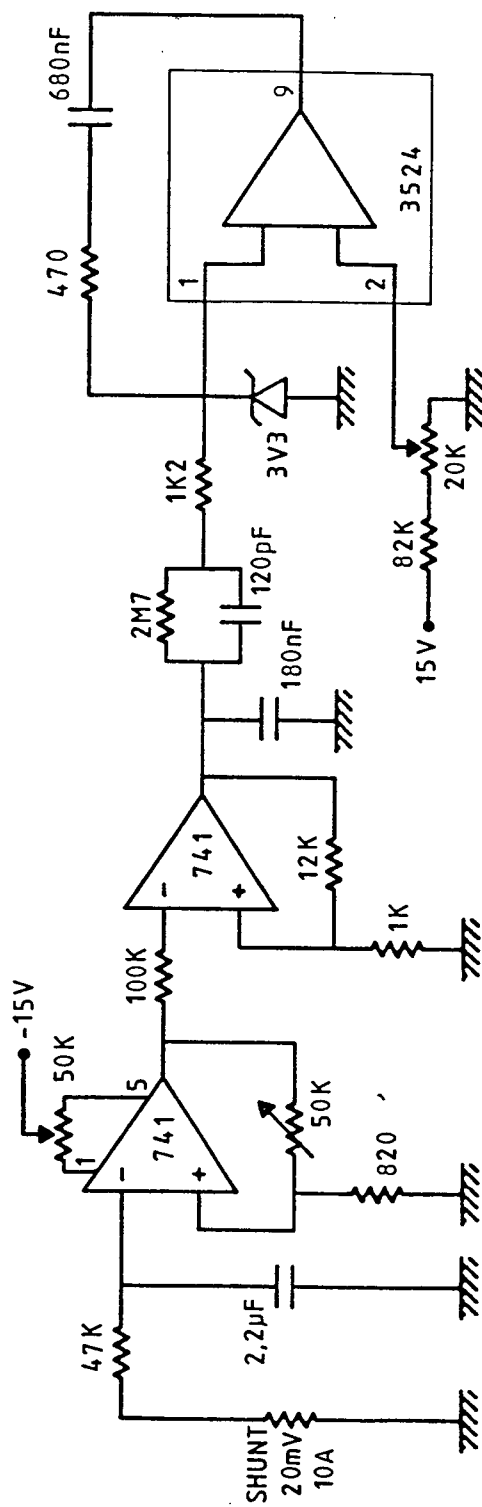


Fig. 4.14. Malha de realimentação.

#### 4.5. PROTEÇÃO DE CURTO-CIRCUITO

Devido ao atraso que a malha de realimentação provoca no sinal de controle de entrada, não é possível utilizar este sinal filtrado para fazer a proteção de curto-circuito. Até que a proteção fosse sensível e atuasse no caso de curto-circuito, o conversor - e até mesmo a carga - já poderia ter sido danificado.

Para a proteção, então, o sinal captado no "shunt" sofre uma filtragem menor, de modo que a atuação seja rápida o suficiente para proteger o conversor e a carga.

Na fig. 4.15 é mostrado o circuito completo da proteção de curto-circuito. Note-se que a proteção atua sobre o pino 10 do 3524, interrompendo os sinais de comando das chaves.

#### 4.6. PROTEÇÃO DE SOBRECORRENTE

A diferença básica na filosofia da proteção contra curto-circuito e da contra sobrecorrente reside no fato que, quando a proteção de curto age, há uma parada no funcionamento do equipamento, de modo que este só volta a funcionar pela intervenção do usuário. No presente caso, há um tiristor - TIC 106 - agindo sobre o 3524. Já quando acontece apenas uma sobrecorrente, o equipamento deve voltar a funcionar automaticamente.

A proteção implementada aqui, age diretamente sobre o amplificador de erro do 3524, de modo que a razão cíclica, momentaneamente, é zero. Num conversor ressonante é especialmente interessante esta forma de ação, porque não há interrupção das etapas de funcionamento. Se isto ocorresse, haveria o perigo de reiniciar a operação com o capacitor ressonante carregado, o que

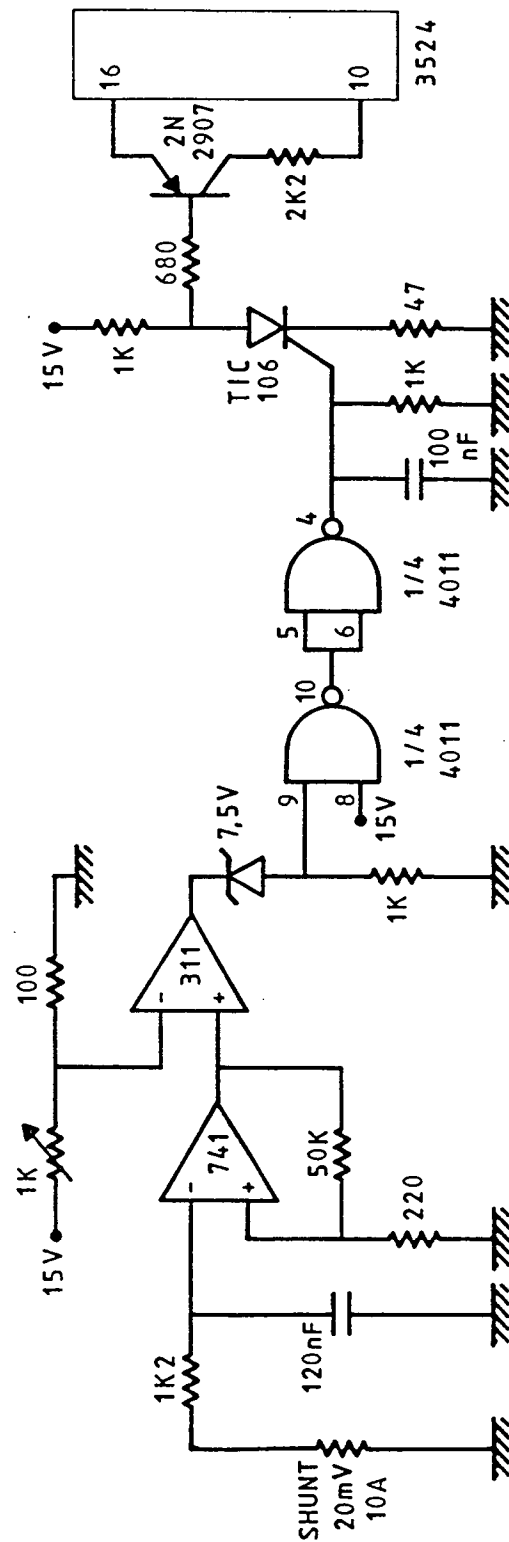


Fig. 4.15. Proteção de curto-circuito.

poderia gerar uma sobretensão destrutiva ao equipamento.

O circuito implementado é mostrado a seguir (fig. 4.16). A parte de aquisição e filtragem do sinal no "shunt" é comum à proteção de curto-circuito.

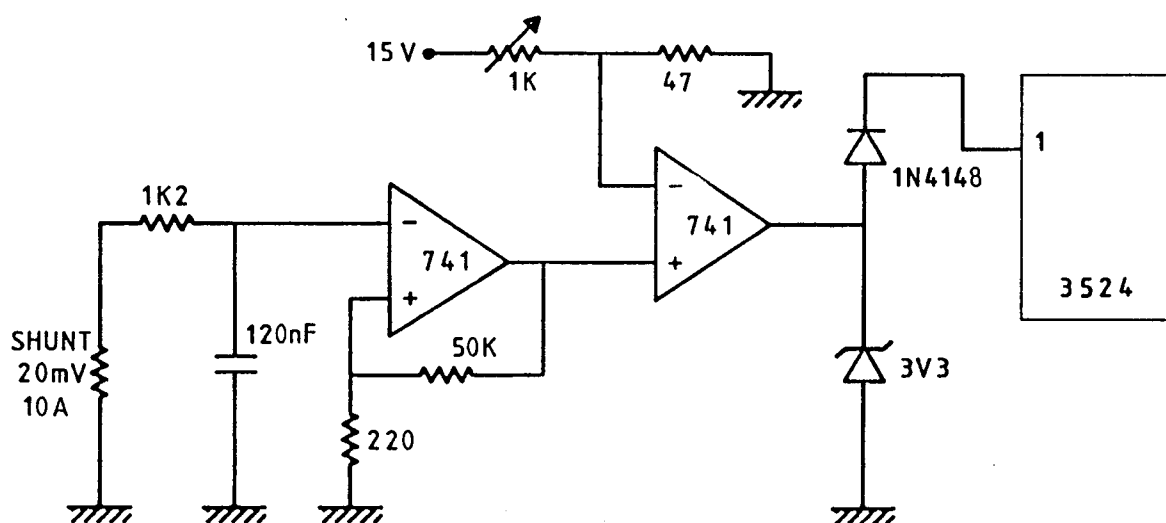


Fig. 4.16. Proteção de sobrecorrente

#### 4.7. LIMITAÇÃO DA RAZÃO CÍCLICA

A tensão de entrada do conversor utilizada foi de 300 V. A máxima tensão de saída pretendida era 200 V. Logo, havia interesse em limitar a razão cíclica. O circuito utilizado foi o seguinte:

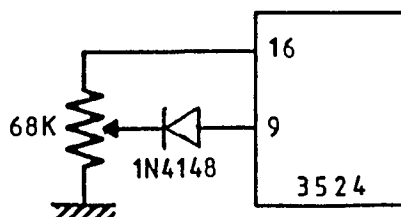


Fig. 4.17. Limitador da razão cíclica.

Segundo o funcionamento do 3524 (item 4.3), quanto menor a tensão no pino 9, maior a razão cíclica. Se esta tensão cai muito, o diodo entra em condução e há o controle direto da razão cíclica pelo pino 9.

#### 4.8. ENSAIOS COM O MOTOR CC

Foi visto, ao se falar do motor CC, que sua corrente é constante, se sua carga também o for. O primeiro ensaio, então, consistiu em testar a linearidade da evolução da velocidade do motor, com a variação de sua tensão de armadura, que é a tensão de saída do conversor, com a corrente. Faz-se variar a tensão de saída do conversor, variando-se a "razão cíclica". No presente caso, o método adotado foi a variação da amplificação do sinal do "shunt", através de um potenciômetro existente em um dos amplificadores operacionais da malha de realimentação.

O segundo ensaio consistiu em testar a realimentação pela monitoração da corrente. Aumentando-se a carga no eixo do motor CC, a corrente estando regulada, deveria haver uma queda na tensão de saída do conversor.

Ambos os ensaios tiveram sucesso.

Pelo fato de se querer variar a tensão de saída de 40 a 200 V, foi preciso modificar o circuito de potência, em relação ao projeto de 1,5 KW, de modo que a relação entre a frequência de ressonância e a frequência de chaveamento permitisse esta variação de tensão.

Manteve-se a frequência de ressonância em 100 KHz e baixou-se a frequência de chaveamento para 20 KHz. Calculando-se os componentes pelo método do capítulo 2, os valores de Cr e Lr ficaram assim:

$$Lr = 40,2 \mu H$$

$$Cr = 69,3 nF$$

Os tempos de comutação das chaves, devido à mudança de frequência, também tiveram de ser recalculados.

Os valores de carga do motor utilizado no ensaio, são os seguintes:

$$N = 1800 \text{ rpm}$$

$$V_a = 220 \text{ V}$$

$$I_a = 1,68 \text{ A}$$

$$P = 370 \text{ W (potência nominal)}$$

Na fig. 4.18, tem-se o esquema do circuito utilizado no ensaio do motor CC.

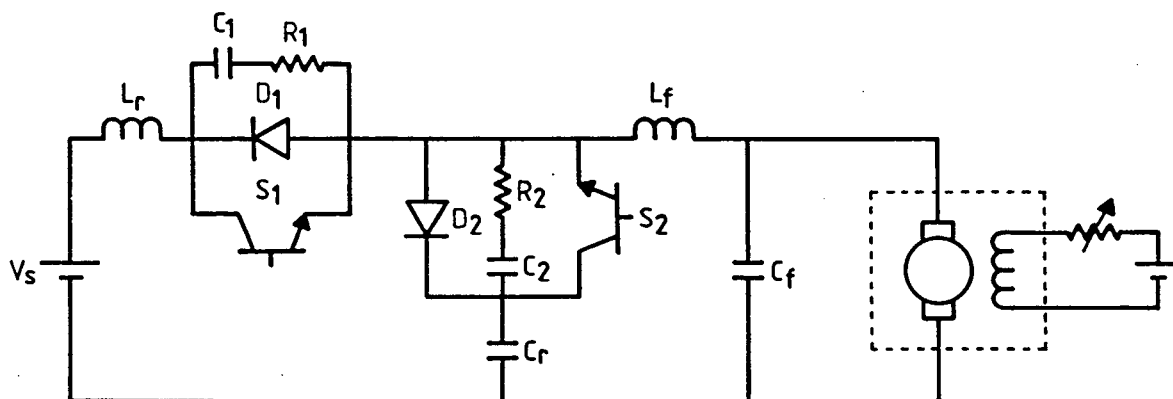


Fig.4.18. Circuito para ensaio do motor CC

#### 4.9. TESTE DAS PROTEÇÕES

A proteção de sobrecorrente foi testada, com o motor CC conectado à saída do conversor. Conforme mostra a aquisição feita por osciloscópio digital e "plotter", a proteção é eficiente (fig. 4.19).



Já a proteção de curto-circuito foi testada com um curto franco na saída do conversor. A aquisição aqui mostra a eficiência também desta proteção (fig. 4.20).

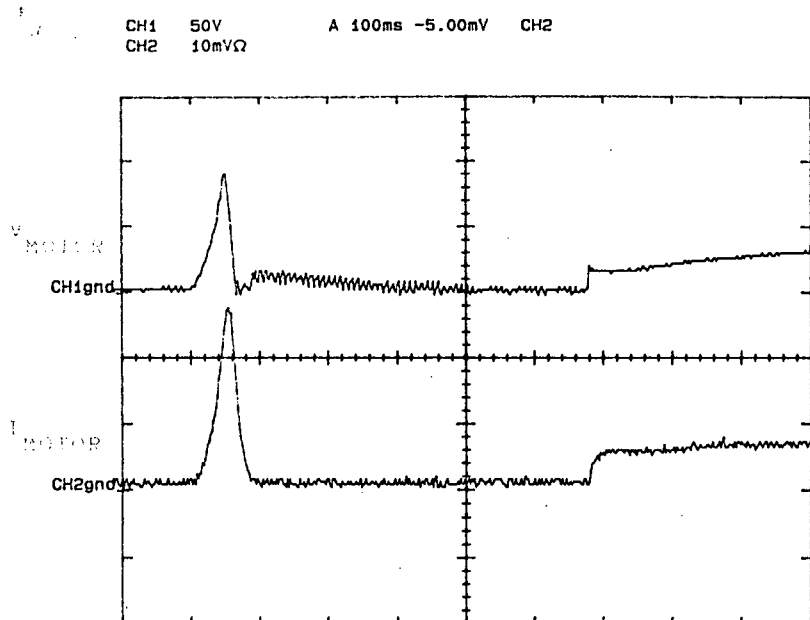


Fig. 4.19. Aquisição do teste da proteção de sobrecorrente.

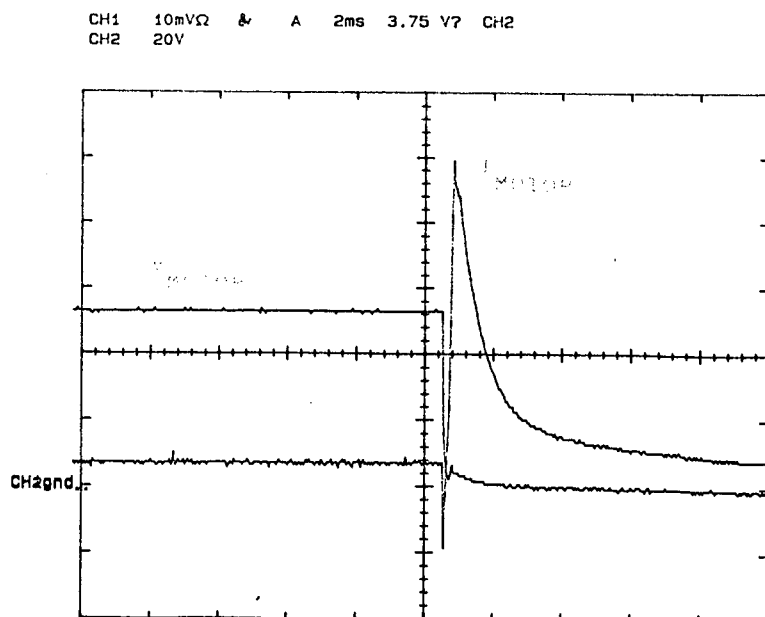


Fig. 4.20. Aquisição do teste da proteção de curto-circuito

#### 4.10. CONCLUSÃO

Ao projetar-se a malha de compensação de um sistema realimentado tem-se que levar em conta certos critérios de estabilidade. No projeto de fontes chaveadas é aconselhável que a margem de fase do sistema se situe entre  $45^\circ$  e  $90^\circ$ , de modo que o sistema seja estável e apresente uma boa resposta dinâmica. No caso de um conversor que tem característica de saída variável, como é o caso do presente projeto, viu-se que o projeto da malha de compensação tem de ser feito baseado na saída mais baixa.

Quando se utiliza a chamada realimentação no modo corrente - a corrente como variável de controle -, há que se tomar cuidados, dependendo do modo como é feita a aquisição do sinal de controle. No presente caso utilizou-se um "shunt" que gera muito ruído. Necessitou-se, então, utilizar filtros passa-baixas com frequência de corte bastante pequenas, fazendo com que a resposta do sistema se tornasse lenta. Para melhorar a rapidez do sistema existe a opção de se utilizar sensores de corrente isolados a efeito Hall, mas que têm um custo bem maior que o "shunt".

Enfim, o conversor BUCK quase-ressonante com modulação por largura de pulso acionando um motor de corrente contínua revelou resultados muito satisfatórios.

## CONCLUSÃO GERAL

Foi implementado um conversor DC-DC do tipo BUCK quase-ressonante, com comutação sob corrente nula, e regulado por modulação de largura de pulso. Com este conversor alcançou-se a potência de saída de 1500 W, o que prova, como era objetivo deste trabalho, que é possível associar alta potência e quase-ressonância, algo até agora incompatível - o conversor QRC-ZCS de maior potência de que se tem notícia é um FORWARD de 300 W [3]. Assim, o campo de aplicações de conversores quase-ressonantes acaba ficando mais extenso. Também para potências baixas o BUCK-QRC-ZCS-PWM se revela uma boa opção, pelo fato das chaves estarem submetidas a menores esforços que num conversor quase-ressonante FM, podendo-se utilizar chaves de menor potência.

Foi utilizado, como chave de potência, o IGBT. Este componente revelou características de baixas perdas em condução, contribuindo para que o rendimento da estrutura fosse bom ( 88% ). O IGBT, no entanto, exige cuidados quando de sua abertura. Neste trabalho, o componente apresentou o fenômeno da condução reversa, que bem pode ser atribuído ao tiristor parasita que traz em sua estrutura. O IGBT que foi utilizado no presente projeto, era um componente bastante lento, do ponto de vista da abertura, o que fez com que a frequência de chaveamento ficasse limitada a 50 KHz. Porém, as publicações de fabricantes já anunciam, disponíveis no mercado internacional, componentes mais rápidos, característica esta que, associada com as baixas perdas em condução, tornam o IGBT uma opção muito interessante, no projeto de conversores estáticos de potência.

Ao fechar a malha do sistema, utilizou-se como variável de controle, a corrente de saída. Para monitorar o sinal de saída utilizou-se um "shunt", o que tornou necessário o uso de filtros demasiadamente grandes, já que o sinal

proveniente do "shunt" possui muitos ruídos. Por causa dos filtros, o sistema ficou bastante lento, o que pode ser resolvido com a utilização de sensores de corrente a efeito Hall.

Foi implementado um circuito de proteção de sobrecorrente, que atua direto sobre o controle da razão cíclica. A vantagem é que, uma vez passada a sobrecorrente, o conversor volta automaticamente a trabalhar, e sem o perigo do capacitor ressonante já estar carregado no início da operação, o que causaria sobretensões e mau funcionamento da estrutura. Também foi implementada uma proteção de curto-circuito. Porém, uma vez que ela atue, somente com a intervenção do usuário o conversor volta a funcionar.

Os testes realizados com o conversor BUCK-QRC-ZCS-PWM alimentando um motor CC também se revelaram satisfatórios, provando a eficiência da realimentação por controle da corrente de saída, e tornando este conversor mais uma opção para acionamentos elétricos.

## REFERÊNCIAS BIBLIOGRÁFICAS

[1] Fred C. Lee, "High-Frequency Quasi-Resonant Converter Technologies", Proceedings on the IEEE, vol. 76, n. 4, April 1988.

[2] I. Barbi, J. C. Bolacell, D. C. Martins e F. B. Libano, "Buck Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design and Experimentation". IEEE Power Electronics Specialists Conference (PESC) Record, 1989, pp. 873-880.

[3] Fernando S. dos Reis, "Estudo e Implementação de um "NO-BREAK" Utilizando a Técnica dos "QRC-ZCS"", Dissertação de Mestrado, Universidade Federal de Santa Catarina, 1990.

[4] I. Barbi, J. B. Vieira Jr. and J. C. Bolacell, "A Forward Pulse-Width Modulated Quasi-Resonant Converter: Analysis, Design and Experimental Results". IEEE PESC Record, 1989, pp. 21-26.

[5] J. C. O. Bolacell and Ivo Barbi, "Buck and Forward Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design and Experimentation". I Seminário de Eletrônica de Potência, DEZ/88, pp. 70-77.

[6] J. B. Vieira Jr., "Conversor Buck-PWM-ZCS". Publicação Interna, Laboratório de Maquinas Elétricas e Eletrônica de Potência (LAMEP), UFSC.

[7] R. Boylestad & L. Nashelsky, "Dispositivos Eletrônicos e Teoria

de Circuitos". 3a. Edição. Ed. Prentice/Hall do Brasil, 1984.

[8] J. L. A. de Almeida, "Eletrônica Industrial". 5a. Edição. Ed. Érica, 1989.

[9] AEG, "IGBT-Modules/Technical Information". Ausgabe Edition, 1989.

[10] General Electric Company, "Power Transistors". 1985.

[11] T. Schneider and R. Bayerer, "Performance of IGBTs in Resonant Power Converters". Power Conversion & Intelligent Motion (PCIM), JAN/1990, pp 24-29.

[12] S. Furuhashi and T. Miyasaka, "IGBT Power Modules Challenge Bipolars, MOSFETs in Inverters Applications". PCIM, JAN/1990.

[13] X. Tian, C. Glaize and T. Forest, "Drivers for Insulated Gate Bipolar Transistors". Power Electronics-37, pp. 26-33.

[14] S. K. Sul, F. Profumo, G. H. Cho and T. A. Lipo. "MCTs and IGBTs: A Comparison of Performance in Power Electronic Circuit". IEEE PESC Record, 1989, pp. 163-169.

[15] I. L. Kosow, "Máquinas Elétricas e Transformadores". 5a. Edição, Ed. Globo.

[16] Revista Nova Eletrônica, "Antologia da Família de Reguladores PWM: 1524, 2524 e 3524". MAI/86, pp. 75-78.

[17] I. Barbi, "Projetos de Fontes Chaveadas". Publicação Interna, LAMEP, UFSC, 1988.

[18] Unitrode, "Applications Handbook". 1987-1988.

[19] A. J. Perin, "Manual de Utilização do Programa SACEC (Simulação Automática de Conversores Estáticos por Computador)". Publicação Interna, LAMEP, UFSC, AGO/1988.

## ANEXO

Catálogo do IGBT IGT4E10 da General Electric, chave de potência utilizada neste trabalho.





# IGT™ TRANSISTORS

## Insulated Gate Bipolar Transistor

### IGT4D10,E10

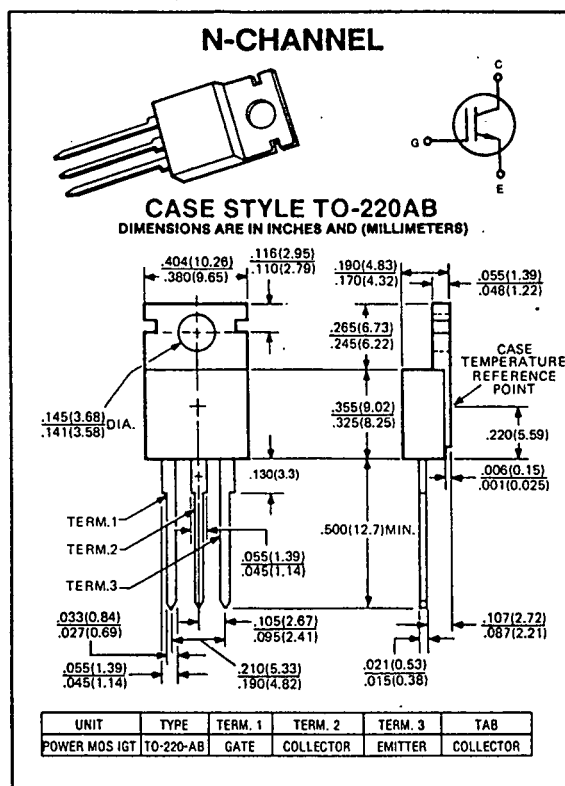
10 AMPERES  
400, 500 VOLTS  
EQUIV.  $R_{DS(ON)} = 0.27 \Omega$

This IGT™ Transistor (Insulated Gate Bipolar Transistor) is a new type of MOS-gate turn on/off power switching device combining the best advantages of power MOSFETS and bipolar transistors. The result is a device that has the high input impedance of MOSFETS and the low on-state conduction losses similar to bipolar transistors. The device design and gate characteristics of the IGT™ Transistor are also similar to power MOSFETS. An important difference is the equivalent  $R_{DS(ON)}$  drain resistance which is modulated to a low value (10 times lower) when the gate is turned on. The much lower on-state voltage drop also varies only moderately between 25°C and 150°C offering extended power handling capability.

The IGT™ Transistor is ideal for many high voltage switching applications operating at low frequencies and where low conduction losses are essential, such as; AC and DC motor controls, power supplies and drivers for solenoids, relays and contactors.

#### Features:

- Low  $V_{CE(SAT)}$  — 2.5V typ @ 10A
- Ultra-fast turn-on — 150 ns typical
- Polysilicon MOS gate — Voltage controlled turn on/off
- High current handling — 10 amps @ 100°C



maximum ratings ( $T_C = 25^\circ\text{C}$ ) (unless otherwise specified)

RATING	SYMBOL	IGT4D10	IGT4E10	UNITS
Collector-Emitter Voltage, $V_{GE} = 0V$	$V_{CES}$	400	500	Volts
Collector-Gate Voltage, $R_{GE} = 1M\Omega$	$V_{CGR}$	400	500	Volts
Continuous Drain Current @ $T_C = 100^\circ\text{C}$ @ $T_C = 25^\circ\text{C}$	$I_C$	10 18	10 18	A A
Pulsed Collector Current <sup>(1)</sup>	$I_{CM}$	40	40	A
Gate-Emitter Voltage	$V_{GE}$	$\pm 25$	$\pm 25$	Volts
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate Above 25°C	$P_D$	75 0.6	75 0.6	Watts W/°C
Operating and Storage Junction Temperature Range	$T_J, T_{STG}$	-55 to 150	-55 to 150	°C

#### thermal characteristics

Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.67	1.67	°C/W
Maximum Lead Temperature for Soldering Purposes: 1/8" from Case for 5 Seconds	$T_L$	260	260	°C

(1) Repetitive Rating: Pulse width limited by max. junction temperature.

electrical characteristics ( $T_C = 25^\circ\text{C}$ ) (unless otherwise specified)

CHARACTERISTIC	SYMBOL	MIN	TYP	MAX	UNIT
----------------	--------	-----	-----	-----	------

off characteristics

Collector-Emitter Breakdown Voltage ( $I_C = 250\mu\text{A}$ , $V_{GE} = 0\text{V}$ )	IGT4D10 IGT4E10	$BV_{CES}$	400 500	— —	— —	Volts
Collector Cut-off Current ( $V_{CE} = \text{Max Rating}$ , $V_{GE} = 0\text{V}$ , $T_C = 25^\circ\text{C}$ ) ( $V_{CE} = \text{Max Rating} \times 0.8$ , $V_{GE} = 0\text{V}$ , $T_C = 150^\circ\text{C}$ ) <sup>1</sup>		$I_{CES}$	— —	— —	250 4.0	$\mu\text{A}$ mA
Gate-Emitter Leakage Current ( $V_{GE} = \pm 20\text{V}$ )		$I_{GES}$	—	—	$\pm 500$	nA

<sup>1</sup> Applies for 3.3°C per watt maximum thermal resistance, case to ambient.

on characteristics\*

Gate Threshold Voltage ( $V_{CE} = V_{GE}$ , $I_C = 250\mu\text{A}$ )	$T_C = 25^\circ\text{C}$ $T_C = 150^\circ\text{C}$	$V_{GE(TH)}$	2 —	4.0 2.5	5 —	Volts
Collector-Emitter Saturation Voltage $I_C = 10\text{A}$ , $T_C = 25^\circ\text{C}$ , $V_{GE} = 15\text{V}$ $I_C = 10\text{A}$ , $T_C = 150^\circ\text{C}$ , $V_{GE} = 15\text{V}$ $I_C = 10\text{A}$ , $T_C = 25^\circ\text{C}$ , $V_{GE} = 10\text{V}$		$V_{CE(SAT)}$	— — —	2.5 2.8 2.9	2.7 — —	Volts

dynamic characteristics

Input Capacitance	$V_{GE} = 0\text{V}$	$C_{ies}$	—	1050	—	pF
Output Capacitance	$V_{CE} = 25\text{V}$	$C_{oes}$	—	340	—	pF
Reverse Transfer Capacitance	$f = 1\text{MHz}$	$C_{res}$	—	10	—	pF

switching characteristics\* (see figures 8 & 9)

Turn-on Delay Time	Resistive Load, $T_C = 150^\circ\text{C}$	$t_{d(on)}$	—	100	—	ns
Rise Time	$I_C = 10\text{A}$ , $V_{CE} = \text{Rated } V_{CES}$	$t_r$	—	150	—	ns
Turn-off Delay Time	$V_{GE} = 15\text{V}$	$t_{d(off)}$	—	0.5	—	$\mu\text{s}$
Fall Time	$R_{G(on)} = 50\Omega$ , $R_{GE} = 100\Omega$	$t_f$	—	4	—	$\mu\text{s}$
Turn-off Delay Time	Inductive Load, $T_C = 150^\circ\text{C}$ , $L = 550\mu\text{H}$ , $I_C = 10\text{A}$ ,	$t_{d(off)}$	—	1.0	1.5	$\mu\text{s}$
Fall Time	$V_{CE(CLAMP)} = \text{Rated } V_{CES}$	$t_f$	—	4.5	6.5	$\mu\text{s}$
Equivalent Fall Time	$V_{GE} = 15\text{V}$	$t_{f(eq)}$	—	3.5	5.0	$\mu\text{s}$
Turn-off Switching Losses	$R_{G(on)} = 50\Omega$ $R_{GE} = 100\Omega$ IGT4D10 IGT4E10	$E_f$	—	—	10 12.5	mJ

\*Pulse test: Pulse width  $\leq 300\mu\text{sec}$ , duty cycle  $\leq 2\%$ .

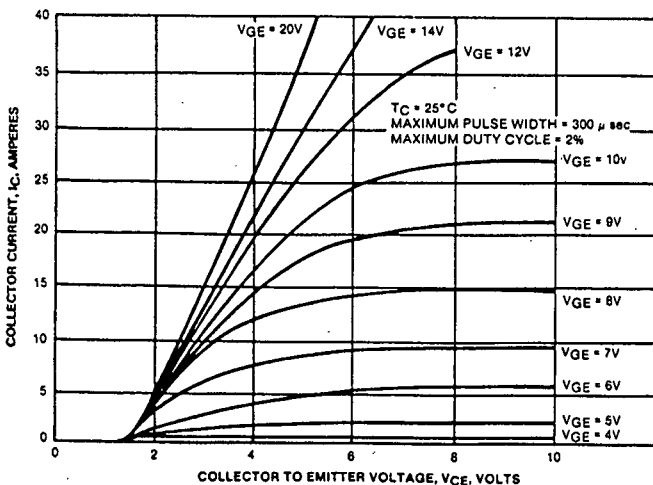


FIGURE 1. TYPICAL OUTPUT CHARACTERISTICS

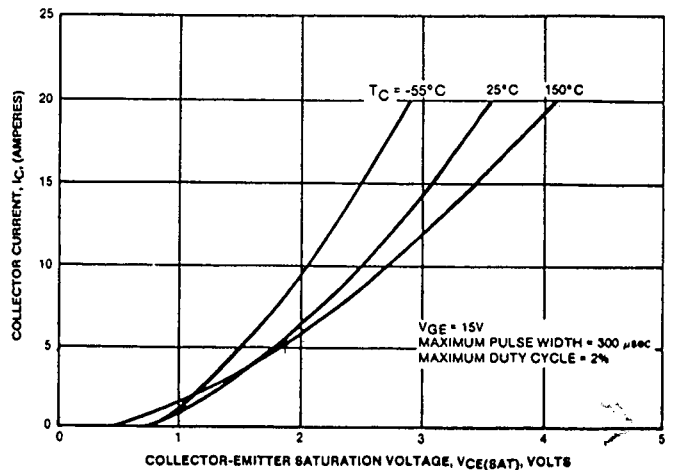


FIGURE 2. TYPICAL COLLECTOR-EMITTER SATURATION VOLTAGE

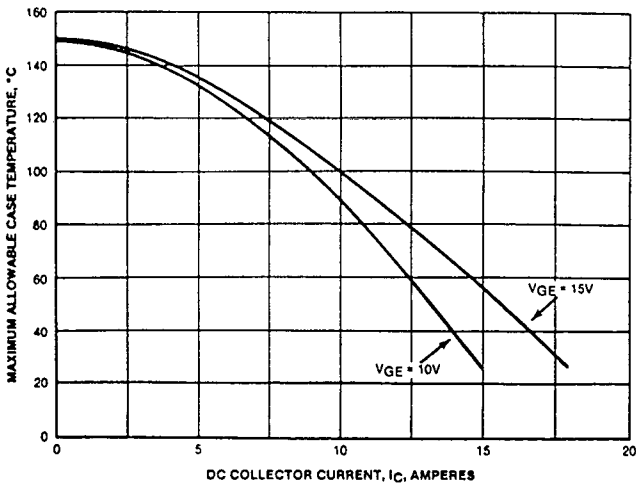


FIGURE 3. MAXIMUM ALLOWABLE CASE TEMPERATURE VS. DC COLLECTOR CURRENT

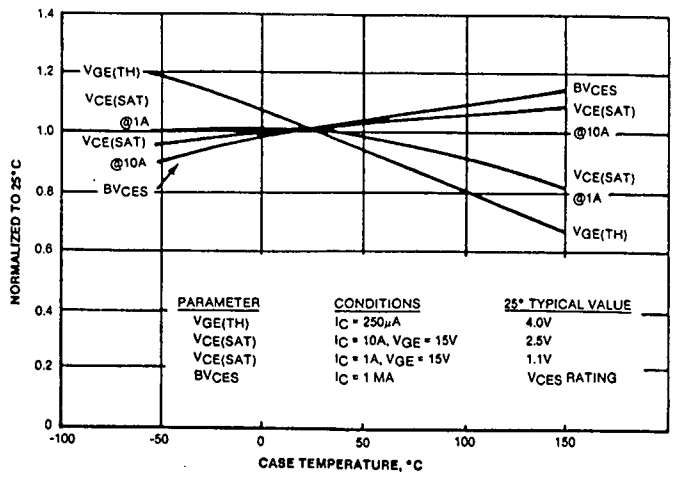


FIGURE 4. TYPICAL TEMPERATURE DEPENDENCE OF PARAMETERS

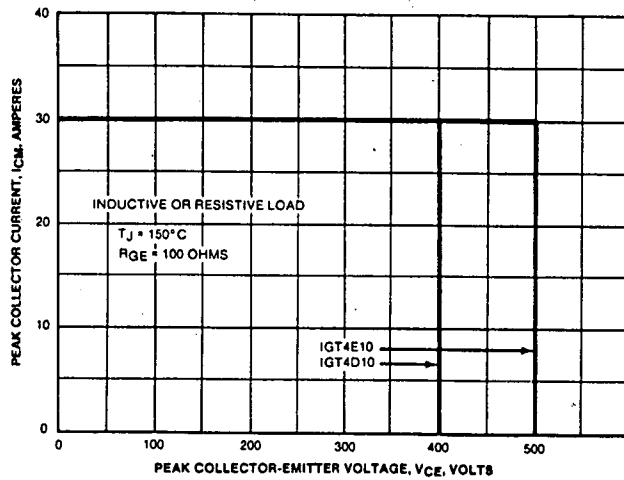


FIGURE 5. TURN-OFF SAFE OPERATING AREA

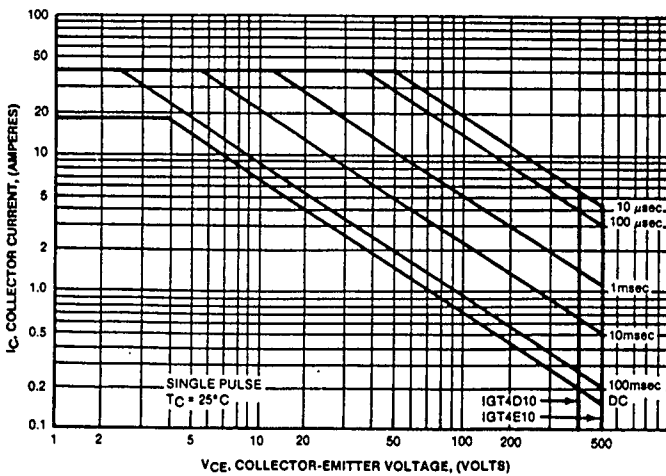


FIGURE 6. TURN-ON SAFE OPERATING AREA

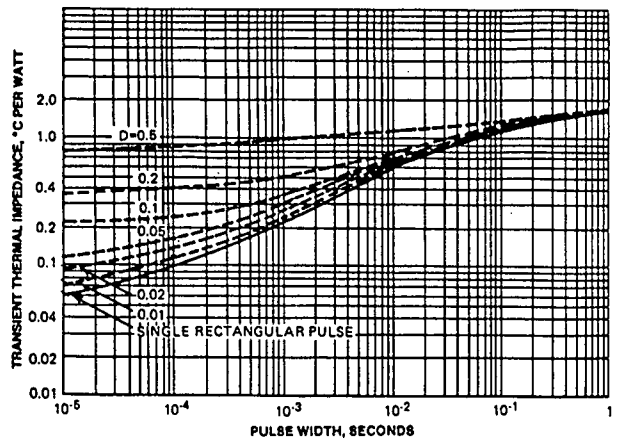
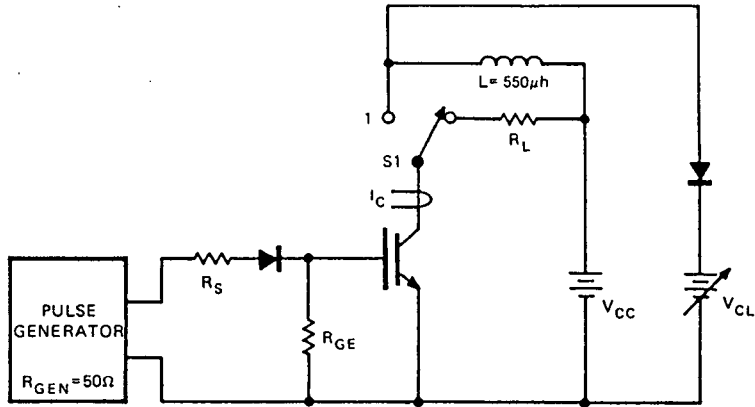


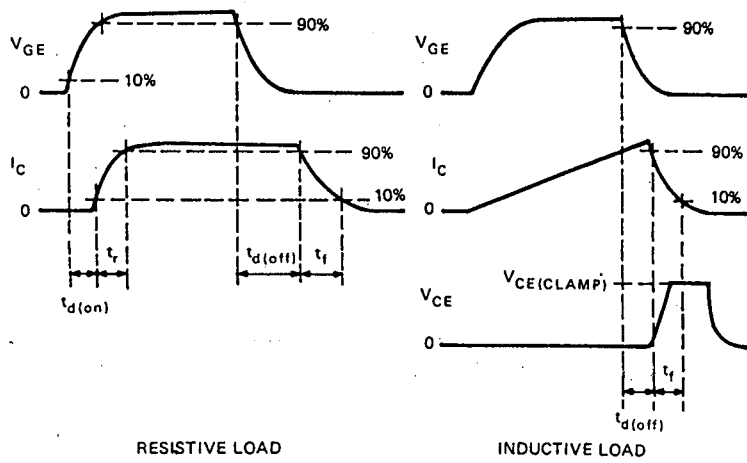
FIGURE 7. MAXIMUM TRANSIENT THERMAL IMPEDANCE



S1 (SWITCH POSITION) -1 CLAMPED INDUCTIVE LOAD  
 -2 RESISTIVE LOAD

$$R_{G(ON)} = \frac{(R_{GEN} + R_S)(R_{GE})}{R_{GEN} + R_S + R_{GE}}, \text{ PULSE WIDTH} \geq 60\mu\text{sec}, V_{CC} = \frac{L \cdot I_C (\text{MAXIMUM})}{\text{PULSE WIDTH}}$$

FIGURE 8. BASIC SWITCHING TEST CIRCUIT



RESISTIVE LOAD

INDUCTIVE LOAD

(WAVEFORMS NOT TO SCALE)

FIGURE 9. SWITCHING WAVEFORMS