

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**INVERSOR DE TENSÃO COM SAÍDA SENOIDAL MODULADO
POR VALORES INSTANTÂNEO DE TENSÃO
UTILIZANDO HISTERESE VARIÁVEL**

**DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE
SANTA CATARINA PARA A OBTENÇÃO DO GRAU DE MESTRE EM
ENGENHARIA ELÉTRICA.**

JOSÉ DE OLIVEIRA

FLORIANÓPOLIS, MARÇO DE 1994.

**INVERSOR DE TENSÃO COM SAÍDA SENOIDAL MODULADO POR
VALORES INSTANTÂNEO DE TENSÃO UTILIZANDO HISTERESE
VARIÁVEL**

JOSÉ DE OLIVEIRA

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA A OBTENÇÃO DO
TÍTULO DE MESTRE EM ENGENHARIA, ESPECIALIDADE ENGENHARIA
ELÉTRICA, E APROVADA NA SUA FORMA FINAL, PELO CURSO DE PÓS-
GRADUAÇÃO DA UNIVERSIDADE FEDERAL DE SANTA CATARINA.



Prof. Enio Valmor Kassick, Dr.
Orientador



Prof. Roberto de Souza Salgado, Ph. D.
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

BANCA EXAMINADORA:



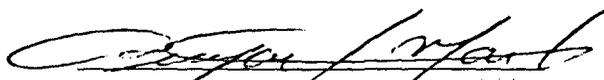
PROF. ENIO VALMOR KASSICK, Dr.
PRESIDENTE



PROF. IVO BARBI, Dr. Ing.
CO-ORIENTADOR



PROF. ARNALDO JOSÉ PERIN, Dr. Ing.



PROF. DENIZAR CRUZ MARTINS, Dr.

À Deus, meu guia.

À meus pais Aleixo e Maria.
À meus irmãos e a minha
noiva Suzette.

AGRADECIMENTOS

Ao Professor Enio Valmor Kassick, por ter me concedido a oportunidade de realizar este trabalho sob sua orientação, segura e objetiva. Pela amizade e pelo acompanhamento constante dispensado durante a realização deste trabalho.

Aos Professores do LAMEP, pela amizade e companheirismo.

Aos meus amigos e colegas do LAMEP pelo companheirismo, questionamentos e contribuições dadas durante a realização deste trabalho.

Aos técnicos, secretárias e bolsistas do LAMEP, pela atenção e presteza dispensada.

À secretaria da coordenação de pós-graduação, pela atenção e profissionalismo.

À UFSC, UDESC e CAPES pelo apoio financeiro.

Aos amigos da FEJ pelo estímulo e apoio.

À todas as pessoas que contribuíram para a realização deste trabalho.

SUMÁRIO

RESUMO	VII
ABSTRACT	VIII
SIMBOLOGIA	IX
INTRODUÇÃO GERAL	XI

CAPÍTULO 1 - ANÁLISE DA TOPOLOGIA PROPOSTA.

1.1 INTRODUÇÃO	01
1.2 TÉCNICA DE CONTROLE COM HISTERESE	03
1.4 TENSÃO E CORRENTE NA CHAVE	09
1.5 EQUACIONAMENTO DO FILTRO	10
1.6 CONCLUSÃO	22

CAPÍTULO 2 - ANÁLISE DO ESTÁGIO DE CONTROLE.

2.1 INTRODUÇÃO	23
2.2 EQUACIONAMENTO MATEMÁTICO	23
2.3 FUNÇÃO DE TRANSFERÊNCIA DO CONTROLADOR	24
2.4 FUNÇÃO DESCRITIVA DO COMPARADOR COM HISTERESE	25
2.5 FUNÇÃO DE TRANSFERÊNCIA DO FILTRO MAIS A CARGA	28
2.6 FORMULA P/ CÁLCULO DOS PARÂMETROS DO CONTROLADOR	29
2.7 VARIAÇÃO DA FAIXA DE HISTERESE	32
2.8 CONCLUSÃO	36

CAPÍTULO 3 - DIMENSIONAMENTO E SIMULAÇÃO DE UM INVERSOR.

3.1 INTRODUÇÃO	37
3.2 PROJETO DO INVERSOR	37
3.2.1 ESPECIFICAÇÕES	38
3.2.2 PROJETO DO FILTRO DE SAÍDA	38
3.2.3 PROJETO DO ESTÁGIO DE CONTROLE	40
3.3 CIRCUITO SIMULADO	44
3.4 RESULTADOS DE SIMULAÇÃO PARA $V_{ref} = 0$	45
3.5 RESULTADOS DE SIMULAÇÕES PARA $V_{ref} = V \cdot \text{SEN}(\omega t)$	49
3.6 CONCLUSÃO	52

CAPÍTULO 4 - RESULTADOS EXPERIMENTAIS.

4.1 INTRODUÇÃO	53
4.2 CIRCUITO DE HISTERSE MAIS CONTROLADOR	53
4.3 CIRCUITO DE CONTROLE	58
4.4 RESULTADOS EXPERIMENTAIS	61
4.4.1 RESULTADOS PARA CARGA LINEAR	61
4.4.2 RESULTADOS PARA CARGA NÃO LINEAR	67
4.5 CONCLUSÃO	70

CONCLUSÃO GERAL	71
---------------------------	----

REFERÊNCIAS BIBLIOGRAFICA	72
-------------------------------------	----

RESUMO

Este trabalho apresenta o estudo e a implementação de um inversor de tensão monofásico com tensão de saída senoidal para cargas lineares e não lineares.

A técnica de controle usada consiste no controle quase instantâneo, utilizando histerese variável, obtendo-se uma tensão senoidal na saída.

Os princípios expostos são avaliados por simulação e experimentalmente num protótipo de 500VA e os resultados do funcionamento obtidos são apresentados.

ABSTRACT

This work presents the study and implementation of a single-phase voltage inverter with sinusoidal output voltage for linear and non-linear loads.

The control technique used is based on the quasi-instantaneous control using variable hysteresis to achieve a sinusoidal output voltage.

The principles exposed are evaluated by digital simulation and experimentally in a 500VA prototype and the results achieved are presented.

SIMBOLOGIA

A	-	Amplitude do ondulação da tensão de saída.
C	-	Capacitor do filtro.
$C1-C2$	-	Cursos 1 e 2 respectivamente.
C_{1-t}	-	Capacitores das chaves.
$C(S)$	-	Função de transferência do controlador.
D_{1-t}	-	Diodos das chaves.
E	-	Fonte de tensão CC.
$F(S)$	-	Função de transferência do filtro mais a carga.
f_s	-	Frequência de chaveamento.
H	-	Largura da histerese.
I_{SEF}	-	Corrente eficaz de saída.
I_{SP}	-	Corrente de pico da saída.
I_L	-	Corrente no indutor do filtro.
K	-	Ganho da realimentação.
K_P	-	Ganho proporcional do controlador.
L	-	Indutor do Filtro
N	-	Função descritiva.
P_s	-	Potência de saída.
$Q_{01}(t)$	-	Carga armazenada no capacitor do filtro quando a corrente no indutor encontra-se crescendo durante o chaveamento, para o instante em que a componente fundamental da tensão de saída cruza por zero
$Q_{P1}(t)$	-	Carga armazenada no capacitor do filtro quando a corrente no indutor encontra-se crescendo durante o chaveamento, para o instante em que a componente fundamental da tensão de saída atinge o seu valor máximo.
Q_{0M}	-	Carga máxima armazenada no capacitor do filtro quando a componente fundamental da tensão de saída cruza por zero.
Q_{PM}	-	Carga máxima armazenada no capacitor do filtro quando a componente fundamental da tensão de saída atinge o seu valor máximo.
R_s	-	Resistência da carga.
$t1$	-	Intervalo de tempo correspondente ao crescimento da corrente no indutor para um período de chaveamento.
$t2$	-	Intervalo de tempo correspondente ao decrescimento da corrente no indutor para um período de chaveamento.
T	-	Período de chaveamento.

- V_{in} - Tensão na entrada do filtro.
- V_i - Condição inicial de tensão no filtro de saída.
- V_c - Tensão sobre o capacitor do filtro.
- V_s - Tensão na saída do inversor.
- Y_1 - Amplitude da componente da harmônica fundamental.
- $y(t)$ - Tensão na saída no bloco de histerese.
- ω_n - Frequência de ressonância.
- ξ - Coeficiente de amortecimento.
- ϕ_1 - Defasamento da componente harmônica fundamental da saída.
- ΔV_o - Variação da tensão sobre o capacitor quando a tensão de saída do inversor cruza por zero.
- ΔI_o - Variação da corrente no indutor quando a fundamental da tensão de saída do inversor cruza por zero.
- ΔV_p - Variação da tensão sobre o capacitor quando a fundamental da tensão de saída do inversor atinge o seu valor máximo.
- ΔI_p - Variação da corrente no indutor quando a fundamental da tensão de saída do inversor atinge o seu valor máximo.

INTRODUÇÃO GERAL

A energia elétrica possui um papel indispensável na vida do homem moderno, pois com o atual estágio de desenvolvimento, uma interrupção do suprimento de energia pode causar vítimas e/ou prejuízos consideráveis.

Com o intuito, de sanar possíveis interrupções no fornecimento de energia, houve a necessidade de se desenvolver sistemas UPS (Uninterruptible Power Supply), tendo como principais aplicações os hospitais, o controle de tráfego aéreo, sistemas informatizados, etc.

Os sistemas UPS, podem ser divididos em dois tipos: eletromecânicos e eletrônicos.

Os eletromecânicos consistem de um grupo motor-gerador, necessitam de combustíveis, e tem como principais limitações: o custo, o tempo de entrada em operação, o volume, a poluição (por gases, e audível) e uma maior necessidade de manutenção.

Os UPS eletrônicos podem ser projetados de forma a não apresentar as limitações dos eletromecânicos, e as formas de onda na saída mais comumente conhecidas são: a retangular, a três níveis, a multinível, etc, sendo estas formas de modulação definidas pelo inversor de saída, e são empregadas em função das características que se deseja do UPS, tais como: o volume, custo, taxa de distorção harmônica, etc.

Este trabalho trata da técnica de transformação da tensão contínua para alternada (inversor) sendo o sistema realimentado (malha-fechada), utilizando não linearidade, no caso histerese variável, com o intuito de se produzir um sinal senoidal em 60Hz e 110V, com frequência de chaveamento praticamente constante.

No caso em que o projeto é efetuado utilizando histerese constante, o que implica em frequência de chaveamento variável, projeta-se o inversor pela mínima frequência de chaveamento, ficando livre a máxima frequência de chaveamento.

A utilização de uma frequência de chaveamento constante (histerese variável), vem auxiliar no projeto de transformadores e indutores, e nas especificações das chaves, pois no caso em que se possui frequência variável, transformadores e indutores devem ser projetados pela menor frequência, enquanto que as chaves empregadas devem ser especificadas em função da maior frequência de chaveamento.

No primeiro capítulo é apresentada a técnica de controle com histerese, a topologia do inversor, as etapas de funcionamento e o equacionamento necessário ao projeto do filtro.

No segundo capítulo é feito a análise do estágio de controle que basicamente implica na obtenção das equações para cálculo dos parâmetros do controlador e a variação da faixa de histerese.

No terceiro capítulo é apresentado a metodologia e exemplo de projeto e resultados de simulação.

No quarto capítulo é apresentado o circuito de comando e resultados experimentais obtidos de um protótipo.

A metodologia aqui empregada permite projetar o inversor para outras especificações de funcionamento.

CAPÍTULO 1

ANÁLISE DA TOPOLOGIA PROPOSTA

1.1-) INTRODUÇÃO

O inversor aqui em estudo, consiste basicamente de uma fonte de tensão CC, uma ponte completa a MOSFET, um filtro LC, e um circuito eletrônico responsável pelo controle e geração dos sinais de comando.

O comando das chaves é obtido da comparação entre um dado sinal senoidal de referência e a realimentação da tensão de saída, conforme apresentado ao longo deste trabalho.

A tensão de saída é monitorada e o seu valor instantâneo é comparado com a referência senoidal resultando um erro, que adequadamente tratado, define a abertura ou fechamento das chaves do circuito de potência.

Neste capítulo objetiva-se apresentar a técnica de controle com histerese, a topologia proposta para o estágio de potência, etapas de funcionamento, e o equacionamento para o projeto do filtro LC empregado na saída do inversor.

1.2-) TÉCNICA DE CONTROLE COM HISTERESE

A figura (1.1) abaixo apresenta um blocodiagrama que visa facilitar o entendimento da técnica de controle realimentado, com uma não linearidade do tipo histerese, que é utilizada ao longo deste trabalho.

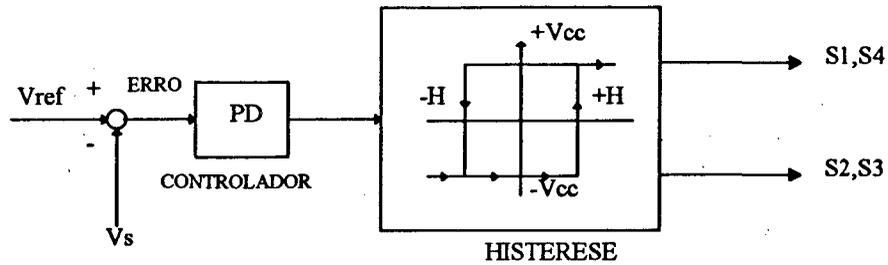


Figura (1.1) Controle com histerese

Observa-se que a tensão de saída do inversor V_s é subtraída da tensão de referência V_{ref} , o sinal de erro obtido é enviado ao controlador, cuja saída é aplicada na entrada do bloco de histerese, que tem por finalidade, gerar o sinal de comando modulado para o disparo das chaves.

Na figura (1.2) é apresentado o circuito de potência, de forma simplificada, para o inversor em estudo.

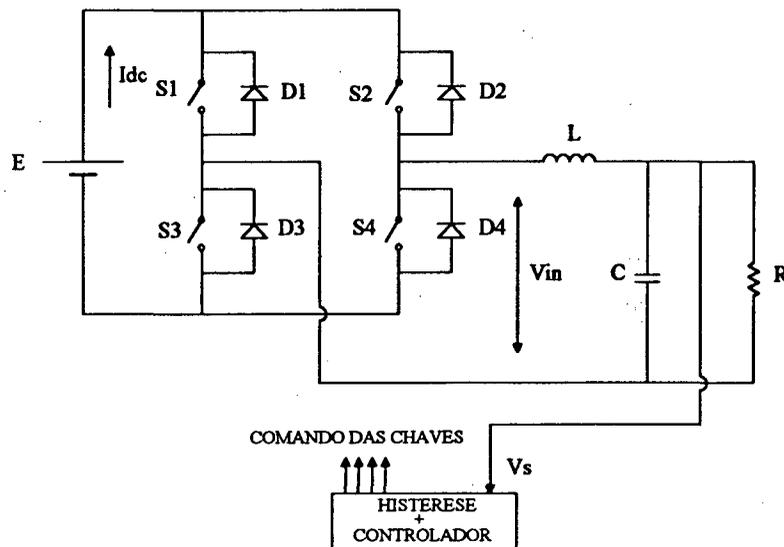


Figura (1.2) Circuito de potência do inversor

As chaves S_1, S_4 são comandadas de forma complementar à S_2, S_3 , sendo aplicada na entrada do filtro uma tensão modulada, em dois níveis de tensão de amplitude $\pm E$, que após ser filtrada pelo filtro LC para a eliminação das harmônicas de alta frequência devido ao chaveamento é aplicada sobre a carga. O sinal de tensão de saída V_s , é então realimentado e comparado com a tensão de referência, conforme mostrado na figura (1.1). Deste modo a tensão de saída tenderá a seguir a tensão de referência senoidal V_{ref} .

Este tipo de controle têm por característica principal a simplicidade, pois não há necessidade de se gerar uma forma de onda triangular para obter-se os sinais de comando, necessário para o disparo das chaves.

1.3-) ETAPAS DE FUNCIONAMENTO IDEALIZADA.

As etapas de funcionamento são obtidas a partir do comportamento da corrente no indutor do filtro, conforme apresenta a figura (1.3) abaixo, para uma dada faixa de histerese.

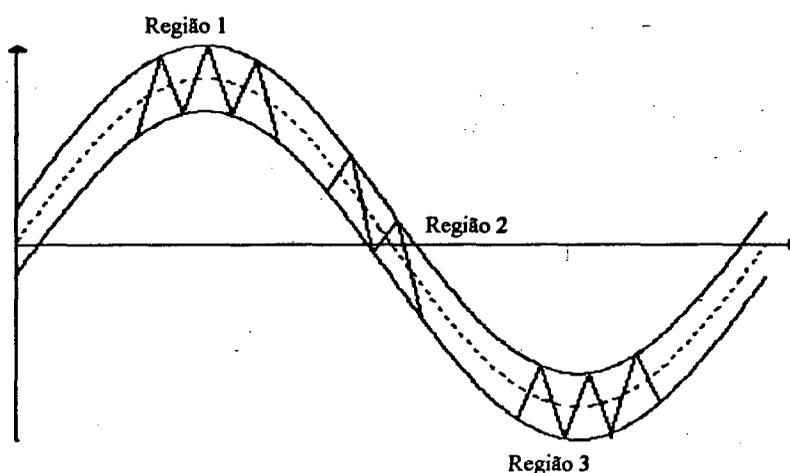


Figura (1.3) Corrente no indutor do filtro.

A figura (1.4) abaixo apresenta detalhes da ondulação da tensão de saída comparada com a faixa de histese, o respectivo sinal de gatilho em um par de chave gerado a partir desta comparação, e detalhes da ondulação da corrente sobre o indutor, que tem por finalidade facilitar o entendimento das etapas de funcionamento.

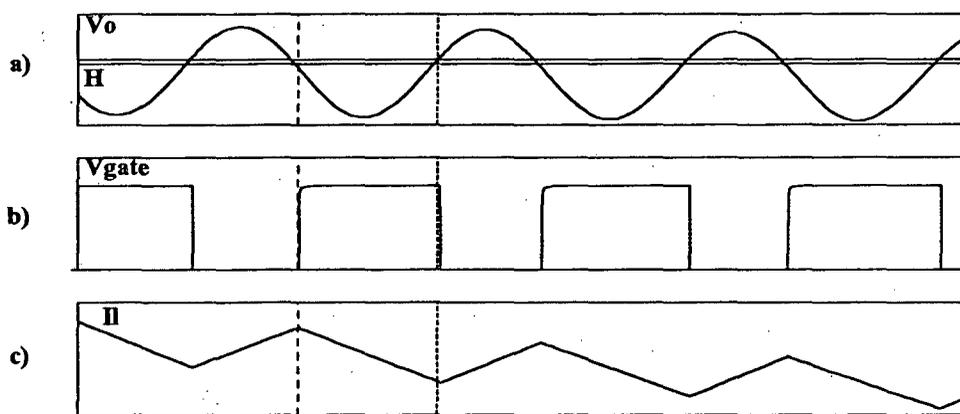


Figura (1.4) a) Detalhe da ondulação de tensão na saída e faixa de histerese.

b) Sinal de gatilho em um par de chave.

c) Detalhe da ondulação da corrente sobre o indutor.

A corrente no indutor apresenta uma componente senoidal em 60Hz somada a uma componente de corrente triangular cuja frequência é definida pela frequência de chaveamento f_s .

Três regiões distintas podem ser observadas. Na região 1 a corrente no indutor é positiva, na região 3 é negativa, já na região 2 ocorre a inversão no sentido da corrente.

Torna-se importante a análise das etapas de funcionamento para as regiões 1 e 2, tendo em vista que as etapas de funcionamento para a região 3 são idênticas a da região 1, diferindo apenas no sentido da corrente que circula no filtro e na carga.

Abaixo são apresentadas as etapas de funcionamento do inversor, quando a corrente no indutor encontra-se na região 1, conforme apresentado na figura (1.3), com suas respectivas explicações.

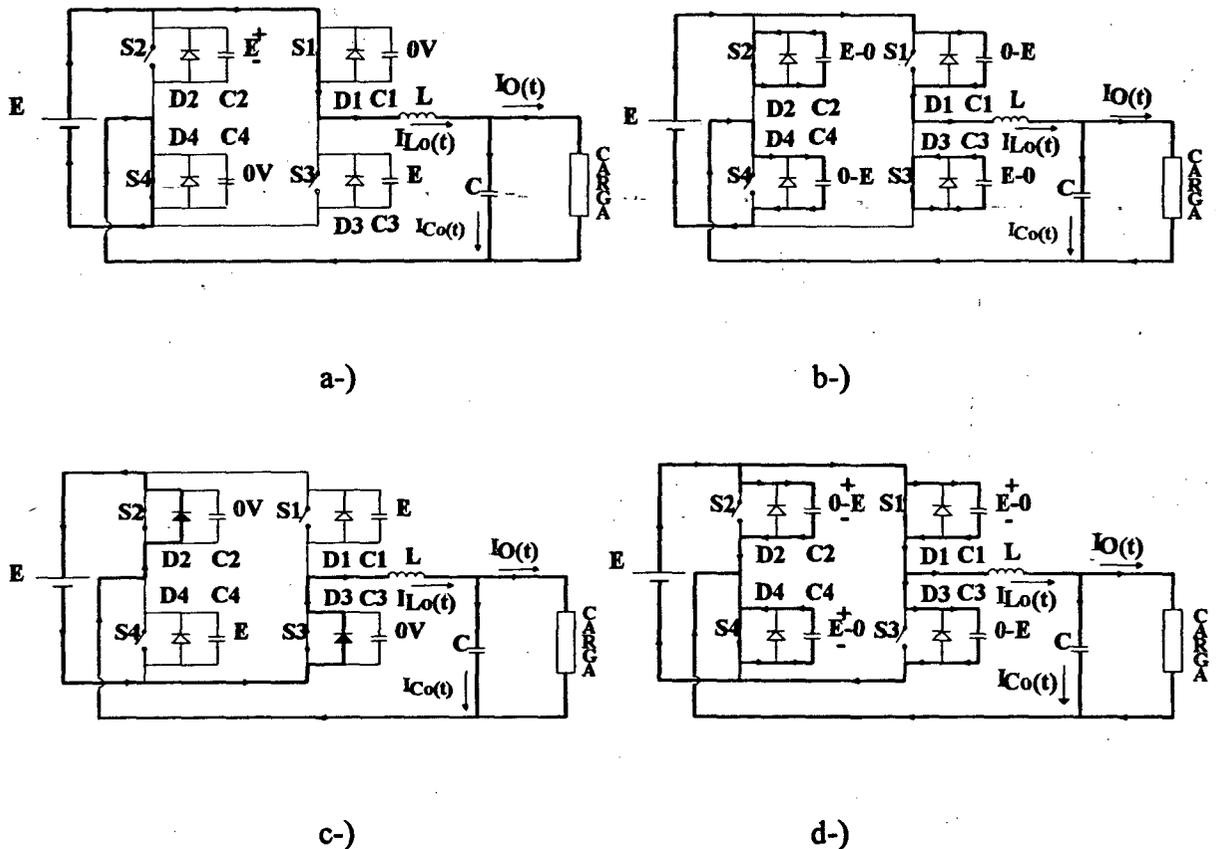


Figura (1.5) Etapas de funcionamento do inversor para o instante em que a corrente no indutor encontra-se na região 1.

1ª Etapa (figura 1.5 - a) Os interruptores S_1 e S_4 estão habilitados e conduzindo. Os capacitores C_1 , C_4 estão descarregados e C_2 , C_3 estão com tensão $+E$ polarizando inversamente os diodos D_2 , D_3 . Nesta etapa, é aplicada a tensão $+E$ na entrada do filtro, o que implica em uma corrente crescente no indutor L . Como consequência, a tensão de saída V_s também é crescente, atingindo o limite de tensão positiva máxima, imposta pela faixa de histerese $+H$.

2ª Etapa (figura 1.5 - b) No instante em que as chaves S_1 , S_4 são abertas, os capacitores C_1 , C_4 assumem instantaneamente a corrente, por estarem descarregados; já os capacitores C_2 , C_3 descarregam-se através dos interruptores S_2 , S_3 quando forem habilitados. Quando a tensão em C_1 , C_4 atinge o valor $+E$, C_2 , C_3 encontram-se descarregados, deste modo D_2 , D_3 estão diretamente polarizados, passando a conduzir e aplicando a tensão $-E$ na entrada do filtro.

3ª Etapa (figura 1.5 - c) A corrente em L começa a diminuir, fazendo com que a tensão de saída V_s também diminua, até atingir o limite imposto pela faixa de histerese $-H$. Neste instante as chaves S_1 , S_4 são habilitadas e S_2 , S_3 são desabilitadas.

4ª Etapa (figura 1.5 - d) Nesta etapa ocorre a troca de carga nos capacitores C_1 , C_4 e C_2 , C_3 ; deste modo as chaves S_1 , S_4 passam a conduzir a corrente, voltando à primeira etapa.

Para o intervalo de tempo em que a corrente no indutor encontra-se na região 2, conforme apresenta a figura (1.3), ocorre o acréscimo de duas etapas no funcionamento do inversor, conforme apresenta a figura (1.6).

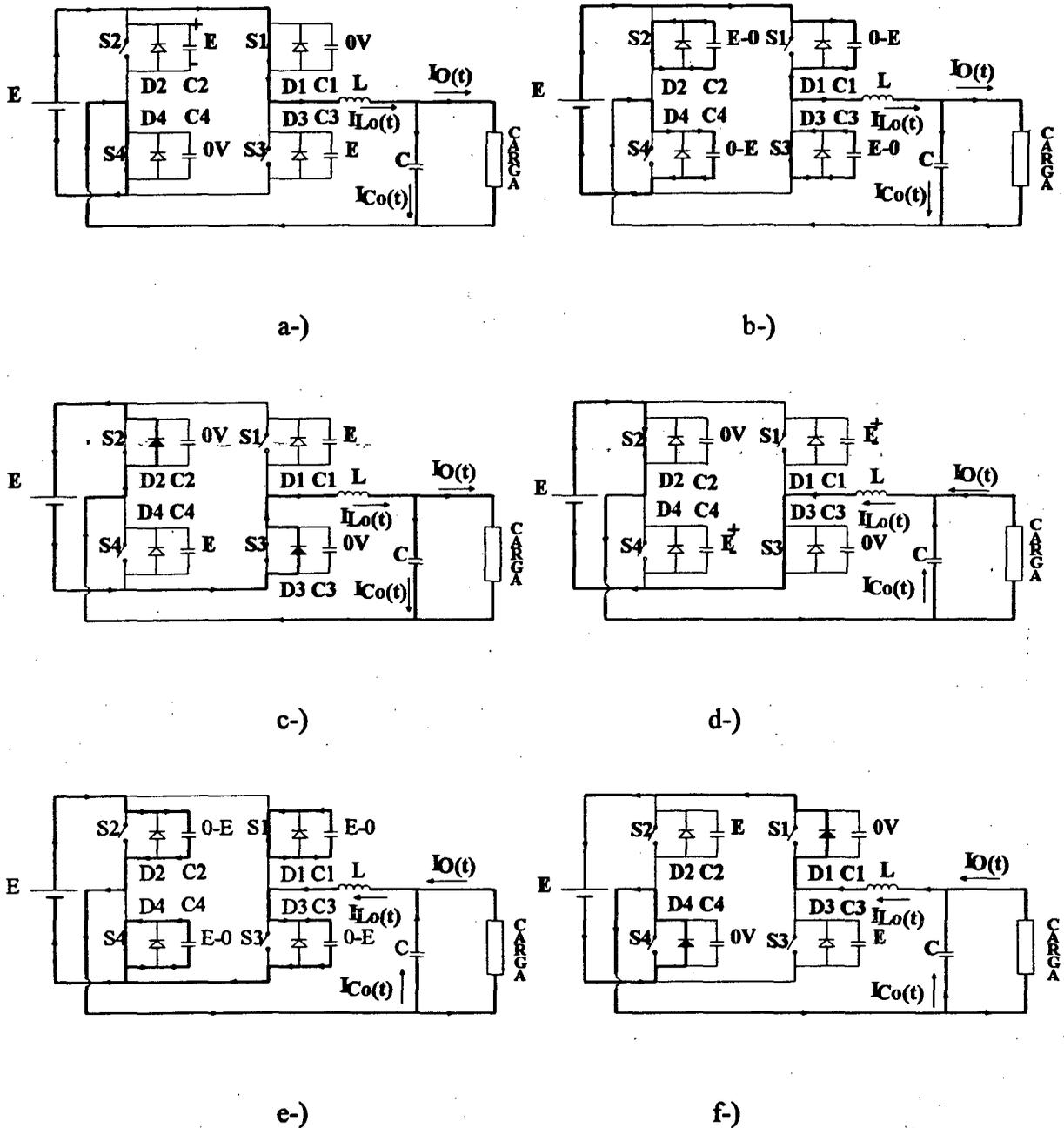


Figura (1.6) Etapas de funcionamento do inversor para o intervalo de tempo em que a corrente no indutor encontra-se na região 2

1ª Etapa (figura 1.6 - a) Inicialmente as chaves S1, S4 estão conduzindo, C1, C4 encontram-se descarregados, e C2, C3 estão carregados com tensão +E, desta forma polarizando reversamente os diodos D2, D3; a corrente no indutor, durante este intervalo de tempo cresce positivamente, e se encontra próxima de zero.

2ª etapa (figura 1.6 - b) Após S1, S3 terem sido desabilitadas os interruptores S2, S3 são habilitadas a conduzir, os capacitores C1, C4 assumem a corrente e carregam-se com tensão E, e os capacitores C2, C3 descarregam-se.

3ª Etapa (figura 1.6 - c) Quando as tensões em C2, C3 chegam a zero, os diodos D2, D3 são polarizados diretamente passando a conduzir e aplicando na entrada do filtro a tensão -E. A corrente sobre o indutor decresce até anular-se.

4ª Etapa (figura 1.6 - d) A corrente do indutor, inverte seu sentido; D2, D3 são bloqueados e S2, S3 assumem a corrente com tensão praticamente nula.

5ª Etapa (figura 1.6 - e) Os interruptores S2, S3 são desabilitadas, e S1, S4 são habilitadas, os capacitores C1, C4 descarregam-se enquanto C2, C3 carregam-se, com o valor de tensão +E.

6ª Etapa (figura 1.6 - f) Quando as tensões nos capacitores C1, C4 chegam a zero; D1, D4 são polarizados diretamente e assumem a corrente do indutor, que agora tem sentido oposto ao da primeira etapa. A partir desta etapa, a corrente no indutor, apresentada na figura (1.3), entra na região 3 que possui, etapas de operação idênticas às da região 1, com o sentido da corrente invertido.

Das etapas de funcionamento citadas acima, observa-se das figuras 1.6 c-) e d-) que a inversão no sentido da corrente faz com que a comutação na chave S3 seja ZVS, pois S3 passa a conduzir com tensão praticamente nula. Nas demais etapas a comutação torna-se dissipativa, pois as chaves passam a conduzir com tensão igual a E sobre os seus terminais.

A técnica para se obter uma comutação suave, seria a utilização do tiristor dual e um aumento na ondulação de corrente no indutor fazendo com que esta passe pelo zero, assim invertendo o seu sentido [09].

1.4-) TENSÃO E CORRENTE NA CHAVE.

A figura (1.7) abaixo apresenta as formas de onda da tensão e corrente na chave.

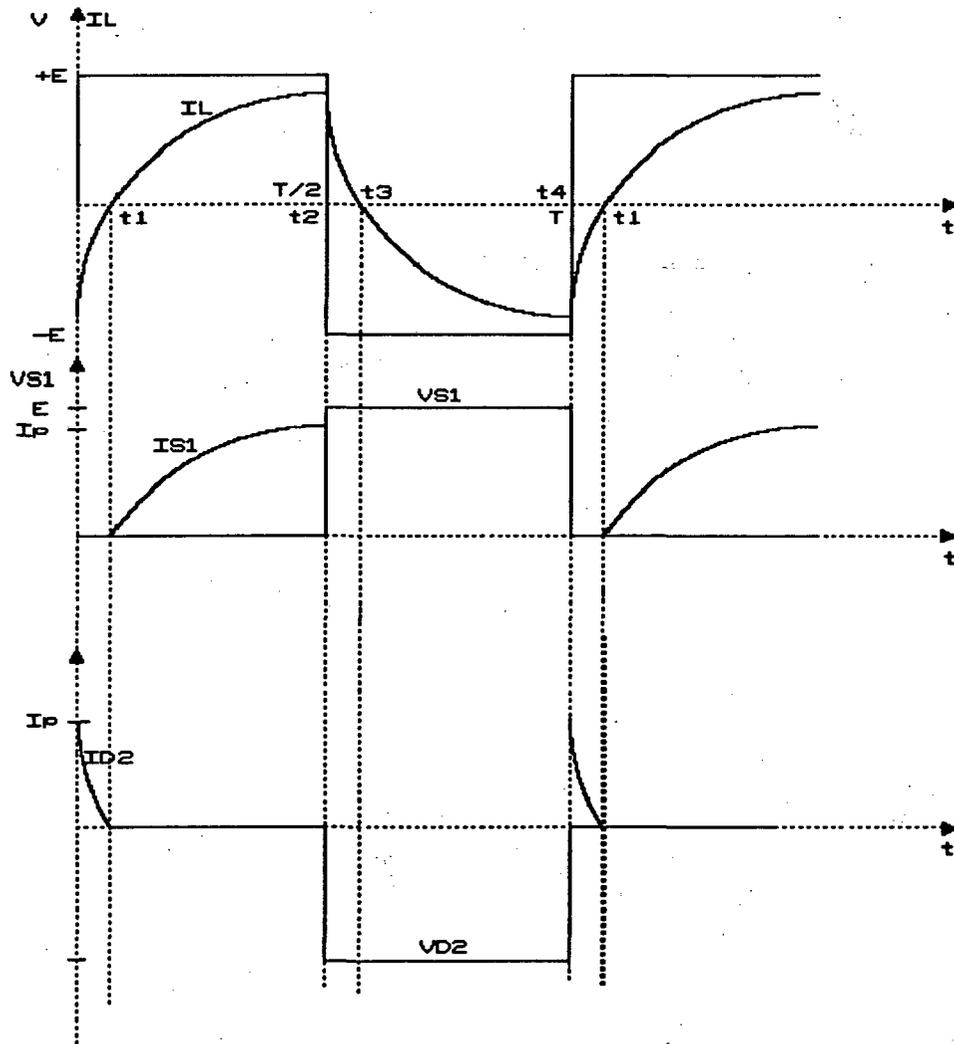


Figura (1.7) Formas de onda da tensão e corrente sobre a chave.

1.5-)EQUACIONAMENTO DO FILTRO

Quando se utiliza histerese constante é sabido que o valor máximo da frequência de chaveamento ocorre no instante de passagem por zero da tensão de saída e o valor mínimo no instante de pico [09], [10] conforme apresenta a figura (1.8).

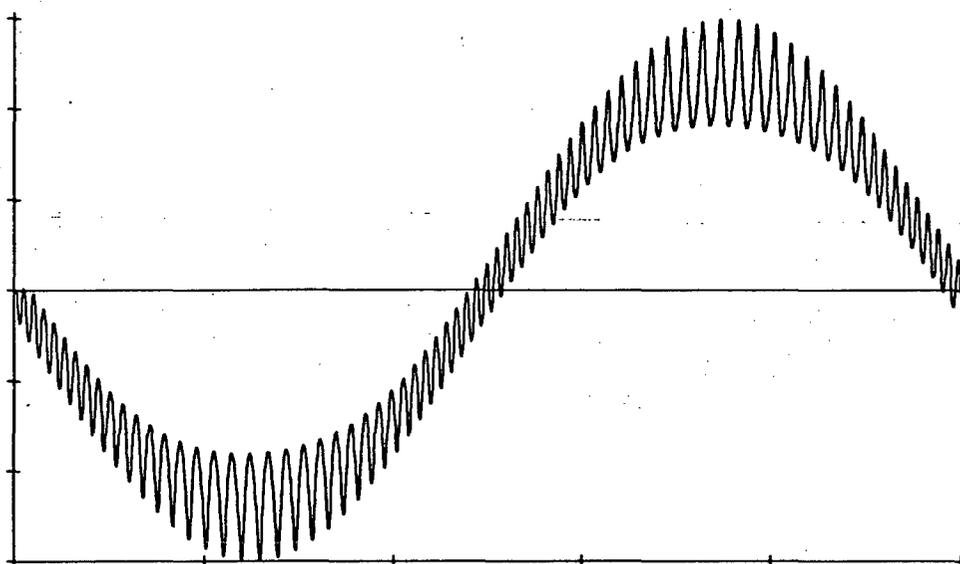


Figura (1.8) Tensão de saída do inversor para faixa de histerese constante

Abaixo apresenta-se a variação de corrente no indutor do filtro ao longo de um período de chaveamento na passagem por zero da fundamental da corrente de carga.

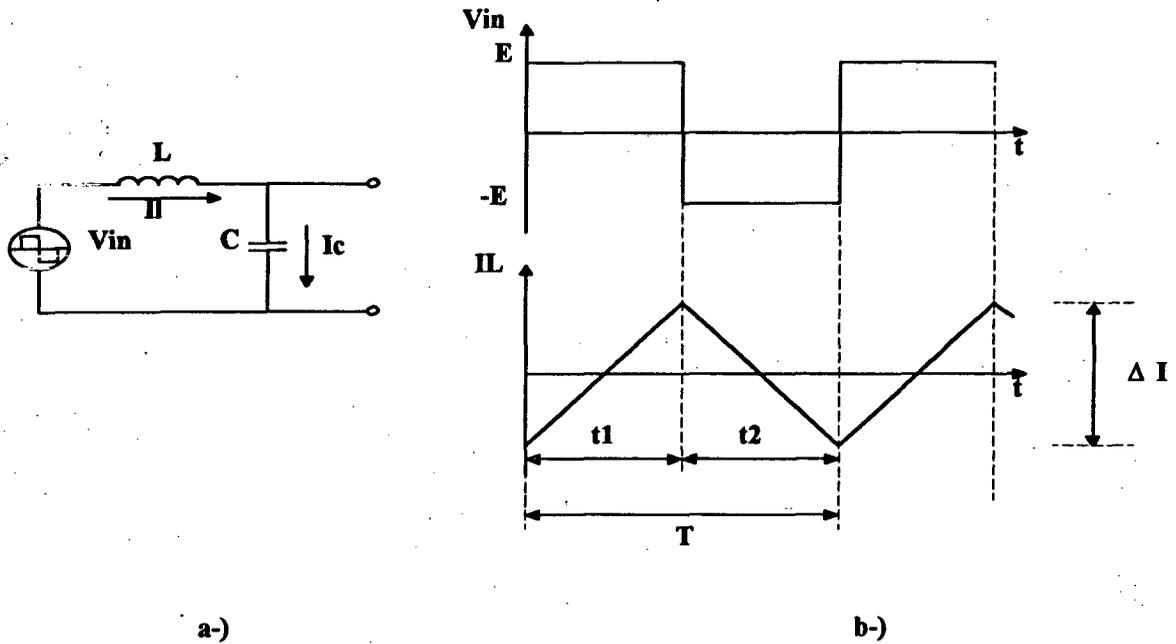


Figura (1.9) a-) Filtro de saída do inversor

b-) Tensão na entrada do filtro e corrente no indutor

As expressões que descrevem a variação da corrente sobre o indutor ΔI , são apresentadas abaixo.

$$\Delta I = \frac{(E - \sqrt{2} \cdot V_{cf} \cdot \text{sen } \omega t)}{L} \cdot t_1 \quad (1.1)$$

$$\Delta I = \frac{-(E + \sqrt{2} \cdot V_{cf} \cdot \text{sen } \omega t)}{L} \cdot t_2 \quad (1.2)$$

A frequência de chaveamento f_s é dada por:

$$f_s = \frac{1}{t_1 + t_2} \quad (1.3)$$

O comportamento da variação da corrente no indutor e a conseqüente variação da tensão no capacitor, são analisados para o cruzamento da tensão de saída por zero, e o instante em que ela atinge o seu valor máximo.

a-) Quando $\omega t=0$, instante em que a tensão de saída encontra-se passando por zero, de (1.1) e (1.2) resulta:

$$\Delta I_o = \frac{E}{L} \cdot t_1 \quad (1.4)$$

$$\Delta I_o = -\frac{E}{L} \cdot t_2 \quad (1.5)$$

ΔI_o - é a variação da corrente no indutor quando a componente fundamental da tensão de saída encontra-se passando por zero.

logo observa-se de (1.4) e (1.5) que:

$$t_1 = t_2 \quad (1.6)$$

Apresenta-se a seguir o gráfico do comportamento da variação da corrente no indutor e a variação da tensão no capacitor quando a tensão de saída do inversor figura (1.8) encontra-se passando por zero.

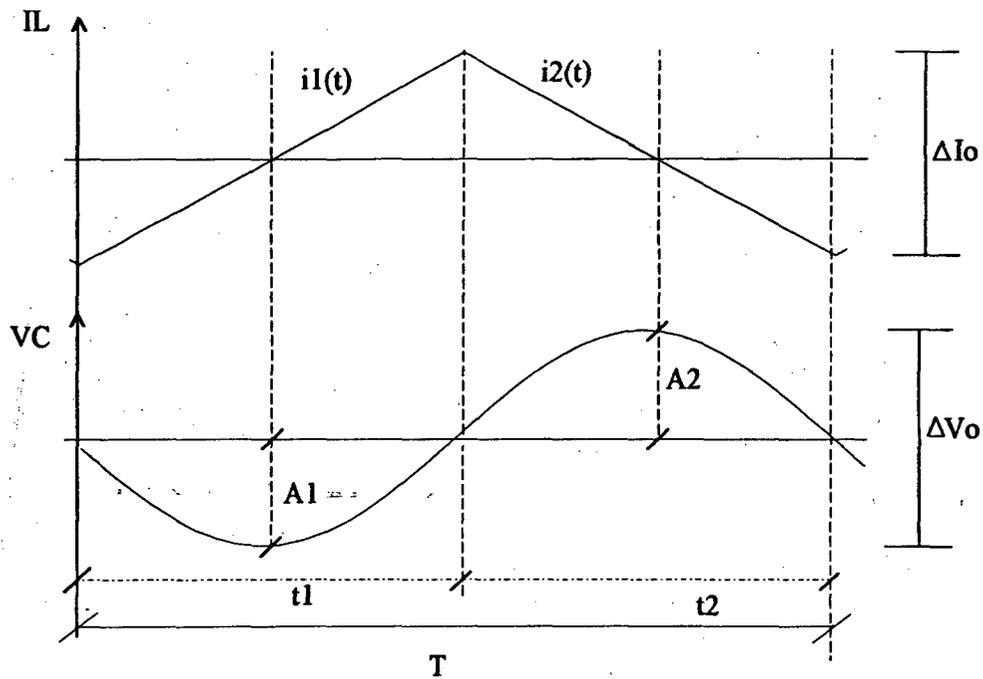


Figura (1.10) Comportamento da variação da corrente no indutor e da variação do ripple da tensão no capacitor quando a componente fundamental tensão de saída cruza por zero.

A corrente no indutor para um período da frequência de chaveamento é descrita pelas equações abaixo:

$$i_1(t) = \frac{\Delta I_o}{2} + \frac{E}{L} \cdot t \quad (1.7)$$

$$i_2(t) = \frac{D I_o}{2} - \frac{E}{L} \cdot t \quad (1.8)$$

Considerando que para a frequência de chaveamento a corrente que passa pelo indutor passa pelo capacitor tem-se:

$$i_1(t) = \frac{dQ}{dt} \quad dQ_1 = i_1(t) dt \quad (1.9)$$

Substituindo (1.7) em (1.9) e integrando no intervalo t_1 , obtém-se para $0 \leq t \leq t_1$:

$$Q_{01}(t) = \frac{-\Delta I_0}{2} \cdot t + \frac{E}{L} \cdot \frac{t^2}{2} \quad (1.10)$$

$Q_{01}(t)$ é máximo quando $t = \frac{t_1}{2}$

$$Q_{0M} = \frac{-\Delta I_0}{2} \cdot \frac{t_1}{2} + \frac{E}{2L} \cdot \frac{t_1^2}{4} \quad (1.11)$$

da equação (1.4) obtém-se:

$$t_1 = \frac{L \cdot \Delta I_0}{E} \quad (1.12)$$

Substituindo (1.12) em (1.11) chega-se:

$$Q_{0M} = -\frac{L\Delta I_0^2}{4E} + \frac{L\Delta I_0^2}{8E} \quad (1.13)$$

$$Q_{0M} = -\frac{L\Delta I_0^2}{8E} \quad (1.14)$$

A máxima carga no capacitor é dada por:

$$Q_M = C \cdot V_M \quad (1.15)$$

Logo de (1.14) e (1.15) obtém-se a amplitude da variação da tensão no capacitor.

$$V_M = A_1 = -\frac{L\Delta I_o^2}{8EC} \quad (1.16)$$

Utilizando o mesmo procedimento matemático para o segundo semi-ciclo obtém-se:

$$A_2 = \frac{L\Delta I_o^2}{8EC} \quad (1.17)$$

Observa-se que $|A_1| = |A_2|$

Da figura (1.10) tem-se:

$$\Delta V_O = A_2 - A_1 \quad (1.18)$$

logo

$$\Delta V_O = \frac{L\Delta I_o^2}{4EC} \quad (1.19)$$

A partir de (1.3), (1.6) e (1.12) chega-se a:

$$L = \frac{E}{2f_c \Delta I_o} \quad (1.20)$$

b-) Quando $\omega t = \frac{\pi}{2}$, instante em que a tensão de saída encontra-se passando por seu valor máximo, de (1.1) e (1.2) resulta:

$$\Delta I_p = \frac{E - \sqrt{2} \cdot V_{cf}}{L} \cdot t_1 \quad (1.21)$$

$$\Delta I_p = \frac{-(E + \sqrt{2} \cdot V_{cf})}{L} \cdot t_2 \quad (1.22)$$

ΔI_p - é a variação da corrente no indutor quando a componente fundamental da tensão de saída encontra-se em seu valor máximo.

$$t_1 = \frac{L \cdot \Delta I_p}{(E - \sqrt{2} \cdot V_{cf})} \quad (1.23)$$

$$t_2 = \frac{L \cdot \Delta I_p}{(E + \sqrt{2} \cdot V_{cf})} \quad (1.24)$$

logo observa-se que

$$t_1 > t_2 \quad (1.25)$$

fazendo a relação entre (1.23) e (1.24) obtém-se:

$$\frac{t_1}{t_2} = \frac{E + \sqrt{2}V_{cf}}{E - \sqrt{2}V_{cf}} \quad (1.26)$$

Apresenta-se a seguir o gráfico do comportamento da variação da corrente no indutor e da variação da tensão no capacitor quando a tensão de saída do inversor figura (1.8) atinge o seu valor máximo.

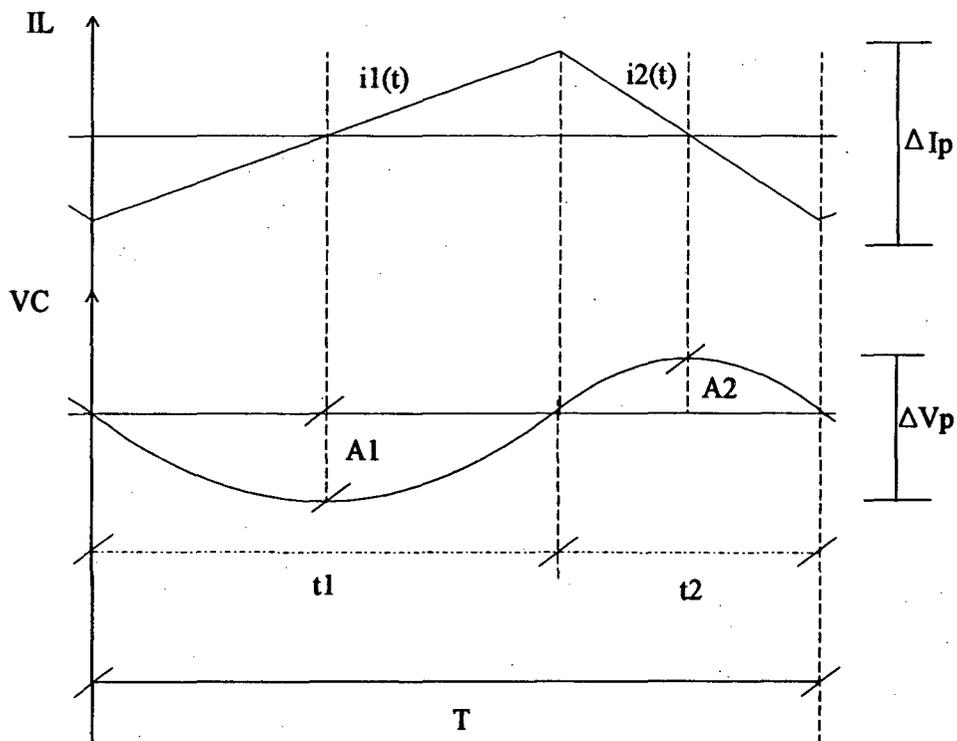


Figura (1.11) Comportamento da variação da corrente no indutor e da variação do ripple da tensão no capacitor quando a componente fundamental da tensão de saída atinge o seu valor máximo.

A corrente no indutor para um período da frequência de chaveamento é descrita pelas equações :

$$i_1(t) = \frac{-\Delta I_p}{2} + \frac{(E - \sqrt{2} \cdot V_{ef})}{L} \cdot t \quad (1.27)$$

$$i_2(t) = \frac{\Delta I_p}{2} - \frac{(E + \sqrt{2} \cdot V_{ef})}{L} \cdot t \quad (1.28)$$

substituindo (1.27) em (1.9) e integrando no intervalo t_1 para $0 \leq t \leq t_1$, obtém-se:

$$Q_{PI}(t) = -\frac{\Delta I_p \cdot t}{2} + \frac{(E - \sqrt{2} \cdot V_{ef})}{2L} \cdot t^2 \quad (1.29)$$

$Q_1(t)$ é máxima quando $t = \frac{t_1}{2}$

$$Q_{PI M} = -\frac{\Delta I_p t_1}{4} + \frac{E - \sqrt{2} V_{ef}}{2L} \frac{t_1^2}{4} \quad (1.30)$$

Assim de (1.23) e (1.29) tem-se

$$Q_{PI M} = -\frac{L \Delta I_p^2}{8(E - \sqrt{2} \cdot V_{ef})} \quad (1.31)$$

De (1.15) e (1.31) obtém-se:

$$V_{1M} = A_1 = -\frac{L \Delta I_p^2}{8(E - \sqrt{2} \cdot V_{ef}) \cdot C} \quad (1.32)$$

Das equações (1.9) e (1.28)

$$Q_{P2}(t) = \frac{\Delta I_p t}{2} - \frac{(E + \sqrt{2} \cdot V_{cf}) t^2}{2L} \quad (1.33)$$

$Q_2(t)$ é máximo quando $t = \frac{t_2}{2}$

$$Q_{P2}(t) = \frac{\Delta I_p t_2}{4} - \frac{(E + \sqrt{2} \cdot V_{cf}) t_2^2}{4} \quad (1.34)$$

Assim de (1.24) e (1.34) tem-se:

$$Q_{P2M} = \frac{L \Delta I_p^2}{8(E + \sqrt{2} \cdot V_{cf}) \cdot C} \quad (1.35)$$

De (1.15) e (1.35) obtém-se:

$$V_{2M} = A_2 = \frac{L \Delta I_p^2}{8(E + \sqrt{2} \cdot V_{cf}) \cdot C} \quad (1.36)$$

Observa-se que $|A_1| > |A_2|$

Da figura (1.11) tem-se:

$$\Delta V_p = A_2 - A_1 \quad (1.37)$$

$$\Delta V_p = \frac{L \Delta I_p^2}{8 \cdot (E + \sqrt{2} \cdot V_{cf}) \cdot C} + \frac{L \cdot \Delta I_p^2}{8 \cdot (E - \sqrt{2} \cdot V_{cf}) \cdot C} \quad (1.38)$$

logo

$$\Delta V_p = \frac{EL\Delta I_p^2}{4C \cdot [E^2 - (\sqrt{2} \cdot V_{ef})^2]} \quad (1.39)$$

como

$$f_s = \frac{1}{t_1 + t_2} \quad (1.40)$$

De (1.23), (1.24) e (1.40) obtém-se:

$$L = \frac{E^2 - (\sqrt{2} \cdot V_{ef})^2}{2E\Delta I_p f_s} \quad (1.41)$$

igualando-se (1.41) a (1.20) chega-se

$$\frac{\Delta I_p}{\Delta I_0} = 1 - \left(\frac{\sqrt{2} \cdot V_{ef}}{E} \right)^2 \quad (1.42)$$

Relacionando-se (1.39) a (1.19) tem-se:

$$\frac{\Delta V_p}{\Delta V_0} = \frac{E^2}{E^2 - (\sqrt{2} V_{ef})^2} \frac{\Delta I_p^2}{\Delta I_0^2} \quad (1.43)$$

$$\frac{\Delta V_p}{\Delta V_0} = 1 - \left(\frac{\sqrt{2} \cdot V_{ef}}{E} \right)^2 \quad (1.44)$$

Levando-se em conta que toda a componente em alta frequência da corrente do indutor passa pelo capacitor do filtro, assume-se:

$$\Delta I_o = \Delta I_c \quad (1.45)$$

sabendo-se que:

$$\Delta V_c = \frac{dQ}{C} \quad (1.46)$$

Da figura (1.10), considerando a área sob a curva da corrente no indutor tem-se:

$$\begin{aligned} \Delta Q &= \frac{1}{2} \cdot \frac{T}{2} \cdot \frac{\Delta I_o}{2} \\ \Delta V_o &= \frac{\Delta Q}{C} = \frac{\Delta I_o T}{8C} \end{aligned} \quad (1.47)$$

logo

$$C = \frac{\Delta I_o}{8 f_c \Delta V_o} \quad (1.48)$$

O mesmo raciocínio pode ser empregado para a figura (1.11) obtendo-se:

$$C = \frac{\Delta I_p}{8 f_c \Delta V_p} \quad (1.49)$$

Do equacionamento matemático obteve-se duas fórmulas para o cálculo do indutor do filtro (1.20), (1.41) e duas fórmulas para o cálculo do capacitor do filtro (1.48), (1.49).

Observa-se que as fórmulas (1.20) e (1.48) foram obtidas para o instante em que a tensão de saída cruza por zero, e que (1.41) e (1.49) foram obtidas quando a tensão de saída do inversor atinge o seu valor máximo. Logo para fins de projeto obtém-se os parâmetros do filtro a partir de (1.20) e (1.48), e a frequência de chaveamento é mantida constante a partir da redução da faixa de histerese como será apresentado no capítulo seguinte.

1.6-)CONCLUSÃO

Neste capítulo procurou-se dar uma visão geral do inversor, apresentando a estrutura de potência com a malha de realimentação, utilizando uma não linearidade tipo histerese, destinada a efetuar o controle do inversor.

Apresentou-se as etapas de funcionamento para o inversor, comentando-se individualmente cada uma delas.

A partir da análise do comportamento da tensão de saída do inversor, obteve-se o equacionamento matemático necessário para o projeto do filtro LC e a relação da variação da corrente sobre o indutor, quando a componente fundamental da tensão de saída cruza por zero e quando ela atinge o valor máximo, que será aplicada na determinação da variação da faixa de histerese como apresenta-se no capítulo seguinte.

CAPÍTULO-2

ANÁLISE DO ESTÁGIO DE CONTROLE

2.1-) INTRODUÇÃO

Este capítulo têm por finalidade a obtenção do equacionamento necessário para o projeto do controle (controlador+histerese variável) necessário para o funcionamento do inversor com frequência de chaveamento constante.

Tendo em vista que a histerese representa uma não linearidade e a análise de sistemas não lineares pode se tornar difícil, utilizou-se aqui a técnica apresentada pela teoria clássica de controle, que oferece meios de equacionamento de sistemas não lineares através de aproximações que considera o sistema linear em uma dada região de operação.

Esta técnica procura descrever a não linearidade tipo histerese por função descritiva, que basicamente considera significativa a componente harmônica fundamental da saída, desprezando as demais componentes.

2.2-) EQUACIONAMENTO MATEMÁTICO

A figura (2.1) abaixo visa facilitar o entendimento do funcionamento do inversor através da visualização do fluxo de sinal, que pode ser observado pelo diagrama de blocos em malha fechada.

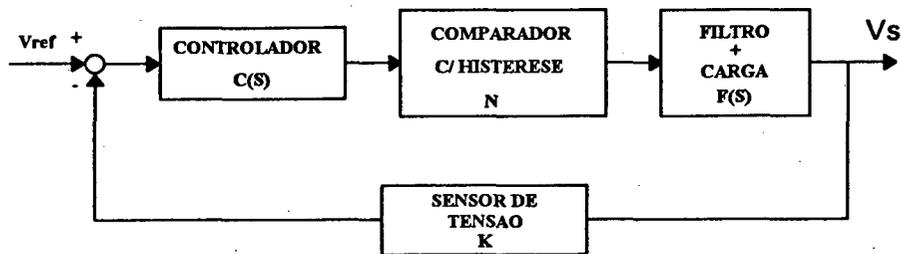


Figura (2.1) Diagrama de bloco do inversor

onde:

C(S)- Controlador..... F(S)- Filtro mais Carga ...
 N - Comp. c/ hist. K- Sensor de Tensão

Observa-se que a tensão de saída é obtida a partir de uma tensão de referência. O equacionamento matemático do inversor consiste em se obter a função de transferência de cada bloco individualmente e assim, encontrar a função de transferência de malha fechada que fornece informações para o projeto do controle do inversor, que são os parâmetros do controlador e a faixa de histerese a ser empregada.

2.3-) FUNÇÃO DE TRANSFERÊNCIA DO CONTROLADOR

A escolha do controlador está ligada ao tipo de processo a ser controlado e ao que se exige da ação de controle.

Classicamente são mais conhecidos os controladores proporcionais (P), proporcional e integral (PI), proporcional derivativo (PD) e proporcional integral derivativo (PID).

Dentre os controladores citados somente o proporcional-derivativo possui característica antecipatória, pois o mesmo atua em função da derivada do erro, isto é, quanto maior for a derivada do erro maior será a ação deste controlador; desta forma aumenta-se a velocidade de resposta da malha de controle. Devido a esta característica este controlador é o que melhor se adapta ao controle do inversor aqui em estudo. É preciso ter em mente que na prática não é possível implementar um controlador PD sem a inserção de um pólo que o torne

PID, mas pode-se efetuar o projeto de modo que o pólo responsável pela parte integral esteja muito distante, de forma que seu efeito não se torne significativo.

A função de transferência do controlador PD é expressa por:

$$C(S) = K_P (1 + T_d S) \quad (2.1)$$

ou

$$C(j\omega) = K_P (1 + T_d j\omega) \quad (2.2)$$

onde:

K_P - Ganho proporcional.....

T_d - Constante de tempo derivativa

2.4-) FUNÇÃO DESCRITIVA DO COMPARADOR COM HISTERESE.

A figura abaixo apresenta a curva característica de entrada-saída para não linearidade tipo liga-desliga com histerese, e as formas de ondas da entrada e saída para a não linearidade tipo liga-desliga com histerese.

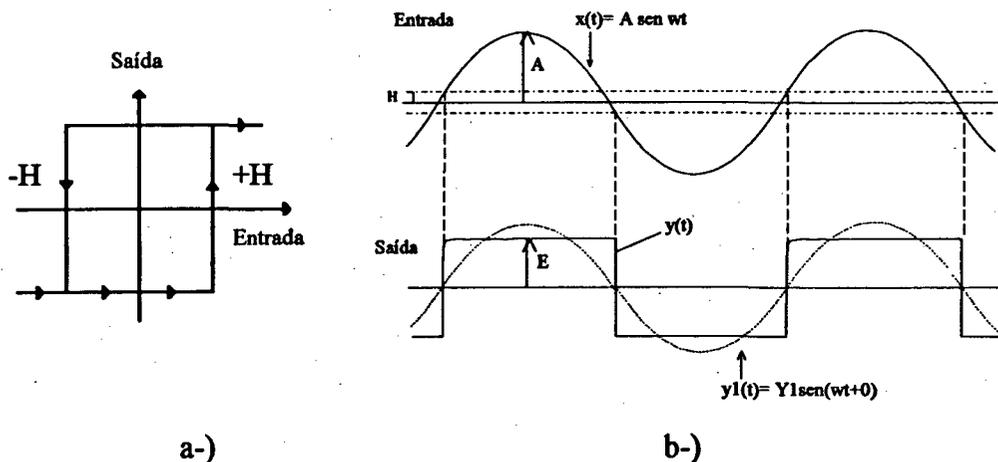


Figura (2.2) a-) Curva característica de entrada-saída para a não linearidade tipo liga-desliga com histerese.

b-) Formas de onda de entrada e saída para não linearidade tipo liga-desliga com histerese.

Na análise matemática aqui efetuada, é utilizada a função descritiva, que supõe que apenas a componente harmônica fundamental da saída é significativa. Tal suposição é freqüentemente válida uma vez que harmônicas superiores na saída de um elemento não linear são freqüentemente de menor amplitude do que a amplitude da componente de harmônica fundamental.

Apresenta-se a seguir um breve equacionamento matemático da não linearidade com histerese, maiores informações são encontrada em [01], [10].

A saída do bloco de histerese $y(t)$ pode ser expressa como uma série de Fourier, como segue:

$$y(t) = A'_0 + \sum_{n=1}^{\infty} (A'_n \cos n\omega t + B'_n \sin n\omega t) \quad (2.3)$$

$$y(t) = A_0 + \sum_{n=1}^{\infty} Y_n \sin(n\omega t + \phi_n) \quad (2.4)$$

$$A'_n = \frac{1}{\pi} \int_0^{2\pi} y(t) \cdot \cos n\omega t \, d(\omega t) \quad (2.5)$$

$$B'_n = \frac{1}{\pi} \int_0^{2\pi} y(t) \cdot \sin n\omega t \, d(\omega t) \quad (2.6)$$

$$Y_n = \sqrt{(A'_n)^2 + (B'_n)^2} \quad (2.7)$$

$$\Phi_n = \tan^{-1} \left(\frac{A'_n}{B'_n} \right) \quad (2.8)$$

Como a não linearidade é simétrica, então $A_0=0$, logo a componente da harmônica fundamental da saída é:

$$y(t) = Y_1 \cdot \sin(\omega t + \phi_1) \quad (2.9)$$

A função descritiva é definida como a relação complexa entre a componente harmônica fundamental da saída e a amplitude da entrada.

$$N = \frac{Y_1}{A} \angle \phi_1 \quad (2.10)$$

onde:

N- Função descritiva

A- Amplitude da senoide de entrada

Y_1 - Amplitude da componente harmônica fundamental da saída

ϕ_1 - Defasamento da componente harmônica fundamental da saída

Conforme demonstrado em [01], [10] para os parâmetros dados da figura (2.2)

chega-se:

$$N = \frac{4E}{\pi A} \angle -\sin^{-1}\left(\frac{H}{A}\right) \quad (2.11)$$

ou

$$N = \frac{4E}{\pi A} e^{-j\theta_1} \quad (2.12)$$

$$\frac{1}{N} = \frac{\pi A}{4E} e^{j\theta_1} \quad (2.13)$$

$$\frac{1}{N} = \frac{\pi A}{4E} (\cos\theta_1 + j\sin\theta_1) \quad (2.14)$$

Manipulando-se matematicamente (2.14) chega-se:

$$\frac{1}{N} = \frac{\pi}{4E} (\sqrt{A^2 - H^2} + jH) \quad (2.15)$$

2.5-) FUNÇÃO DE TRANSFERÊNCIA DO FILTRO MAIS CARGA

A figura (2.3) abaixo representa o filtro de saída do inversor em conjunto com uma carga resistiva.

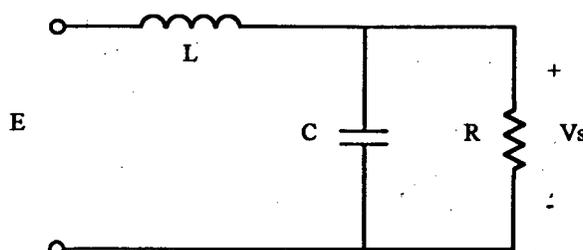


Figura (2.3) Filtro de saída com carga

Equacionando-se o circuito da figura (2.3) acima, obtém-se a equação que expressa a relação entre a tensão de saída e a tensão de entrada, apresentada abaixo.

$$\frac{d^2V_s}{dt^2} + \frac{1}{RC} \frac{dV_s}{dt} + \frac{1}{LC} \cdot V_s = \frac{1}{LC} \cdot E \quad (2.16)$$

Definindo-se:

- Frequência de ressonância: $\omega_n = \frac{1}{\sqrt{LC}}$ (2.17)

- Fator de amortecimento: $\varepsilon = \frac{1}{2R} \cdot \sqrt{\frac{L}{C}}$ (2.18)

A equação (2.16) pode ser escrita:

$$\frac{d^2V_s}{dt^2} + 2\varepsilon\omega_n \frac{dV_s}{dt} + \omega_n^2 V_s = E\omega_n^2 \quad (2.19)$$

Aplicando-se a transformada de Laplace na equação (2.19) obtém-se:

$$V_r(S) = \frac{E}{S} \cdot \frac{\omega_n^2 + S \cdot \left(S \cdot \frac{V_i}{E} + 2\varepsilon\omega_n \cdot \frac{V_i}{E} + \frac{V_i'}{E} \right)}{S^2 + 2\varepsilon\omega_n S + \omega_n^2} \quad (2.20)$$

Onde V_i e V_i' são as condições iniciais

A função de transferência do filtro V_s por E/S é obtida, ignorando-se todas as condições iniciais

logo:

$$F(S) = \frac{V_r(S)}{E/S} = \frac{\omega_n^2}{S^2 + 2\varepsilon\omega_n S + \omega_n^2} \quad (2.21)$$

ou

$$F(S) = \frac{V_r(S)}{E/S} = \frac{\omega_n^2}{\omega_n^2 - \omega^2 + j2\varepsilon\omega\omega_n} \quad (2.22)$$

2.6-) OBTENÇÃO DAS FÓRMULAS PARA CÁLCULO DOS PARÂMETROS DO CONTROLADOR

Uma vez, que as funções de transferências individuais de cada bloco mostrada na figura (2.1) encontram-se determinadas, é possível a determinação da função de transferência em malha fechada do inversor em estudo.

A figura (2.4) apresenta o diagrama de blocos de um sistema realimentado.

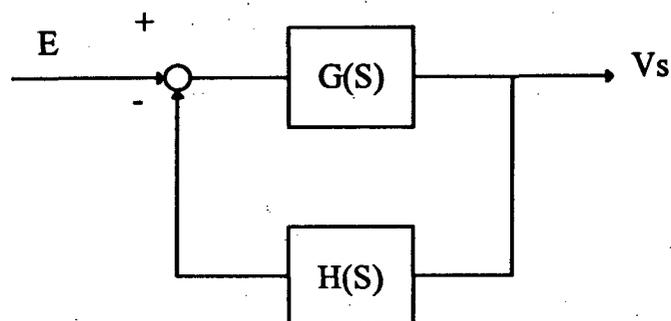


Figura (2.4) Diagrama de blocos de um sistema realimentado

A função de transferência de um sistema em malha fechada é dada por:

$$\frac{V_s}{E} = \frac{G(S)}{1+GH} \quad (2.23)$$

Logo para o inversor em estudo tem-se:

$$\frac{V_s}{E} = \frac{C(S) \cdot N \cdot F(S)}{1 + C(S) \cdot N \cdot F(S)K} \quad (2.24)$$

Para se garantir a condição de ciclo limite, amplitude e frequência de oscilação do sistema representado pela figura (2.1), a equação (2.25) a seguir deve ser satisfeita [01].

$$1 + C(S) \cdot N \cdot F(S)K = 0 \quad (2.25)$$

ou

$$C(S) \cdot F(S)K = -\frac{1}{N} \quad (2.26)$$

Substituindo (2.2), (2.15) e (2.22) em (2.26) obtém-se:

$$\frac{K_p K (1 + j\omega T_d) \cdot \omega_n^2}{(\omega_n^2 - \omega^2 + j2\varepsilon\omega\omega_n)} = -\frac{\pi}{4E} \cdot \left[\sqrt{A^2 - H^2} + jH \right] \quad (2.27)$$

Manipulando a equação acima, e igualando as partes reais e imaginárias, chega-se:

$$KK_p\omega_n^2 = -\frac{\pi}{4E} \sqrt{A^2 - H^2} \cdot (\omega_n^2 - \omega^2) + \frac{2\pi}{4} \cdot \frac{H}{E} \cdot \varepsilon\omega\omega_n \quad (2.28)$$

$$Td\omega_n^2 K_p \omega K = -2 \frac{\pi}{4E} \sqrt{A^2 - H^2} \cdot \varepsilon\omega\omega_n - \frac{\pi}{4} \cdot \frac{H}{E} (\omega_n^2 - \omega^2) \quad (2.29)$$

De (2.28) e (2.29) isolando-se os parâmetros K_p e T_d obtém-se:

$$K_p = \frac{\pi}{4\omega_n^2 KE} \left[2\varepsilon\omega\omega_n H + (\omega^2 - \omega_n^2) \cdot \sqrt{A^2 - H^2} \right] \quad (2.30)$$

e

$$T_d = \frac{\pi}{4\omega_n^2 KK_p \omega E} \left[-2\varepsilon\omega\omega_n \sqrt{A^2 - H^2} + H(\omega^2 - \omega_n^2) \right] \quad (2.31)$$

As equações (2.30) e (2.31) definem os parâmetros do controlador, para a condição de ciclo limite, isto é a tensão de saída terá uma oscilação periódica semelhante a uma senoide que ocorre em torno da referência.

2.7-)VARIAÇÃO DA FAIXA DE HISTERESE

É sabido que para uma tensão de referência senoidal, a saída do inversor, apresentará uma oscilação, quando a tensão de saída cruza por zero, de maior frequência e menor amplitude, do que no instante em que a tensão de saída do inversor atinge o seu valor máximo [9], [10], conforme apresenta a figura (1.6). Isto ocorre quando se utiliza histerese constante.

Assim, a largura da histerese deve variar, de um valor inicial a um valor final seguindo uma determinada lei que garanta uma frequência de chaveamento constante ao longo do período da senoide.

Para utilizar a equação (2.27) no caso de referência senoidal, a equação (2.22) deve ser reconsiderada, pois por simplicidade ignorou-se as condições iniciais. Para um resultado exato, as condições iniciais V_i e V_i' devem ser consideradas. Entretanto, este procedimento torna-se complicado. Neste trabalho, será considerado somente o valor inicial V_i e V_i' é assumido ser zero. O que significa que a referência não é zero, e sim V_i .

Como se esta interessado em uma pequena variação da tensão de saída, $\frac{V_i}{S}$ é subtraído de (2.20), desprezando V_i' .

$$\Delta V_i(S) = \frac{\omega_n^2 + S \cdot \left(S \cdot \frac{V_i}{E} + 2\varepsilon\omega_n \cdot \frac{V_i}{E} \right)}{S^2 + 2\varepsilon\omega_n S + \omega_n^2} \cdot \frac{E}{S} - \frac{V_i}{E} \quad (2.32)$$

Manipulando-se (2.32) chega-se:

$$\Delta V_i(S) = \frac{\omega_n^2 \cdot \left(1 - \frac{V_i}{E} \right)}{S^2 + 2\varepsilon\omega_n S + \omega_n^2} \cdot \frac{E}{S} \quad (2.33)$$

Assim a função de transferência para uma pequena variação de tensão é:

$$\Delta F(S) = \frac{\Delta V(S)}{\Delta \frac{E}{S}} = \frac{\omega_n^2 \cdot \left(1 - \frac{V_i}{E}\right)}{S^2 + 2\varepsilon\omega_n S + \omega_n^2} \quad (2.34)$$

Para garantir-se a condição de oscilação (2.2), (2.15) e (2.34) são substituídas em (2.26) obtendo-se assim:

$$\frac{KK_p(1+j\omega Td)\omega_n^2 \cdot \left(1 - \frac{V_i}{E}\right)}{(\omega_n^2 - \omega^2) + j2\varepsilon\omega\omega_n} = -\frac{\pi}{4E} \cdot \left[\sqrt{A^2 - H^2} + jH\right] \quad (2.35)$$

Manipulando a equação acima, e igualando as partes reais e imaginárias, obtém-se:

$$KK_p\omega_n^2(E - V_i) = \frac{\pi}{4} \cdot \left[\sqrt{A^2 - H^2} \cdot (\omega^2 - \omega_n^2) + 2H \cdot \varepsilon\omega\omega_n\right] \quad (2.36)$$

$$Td\omega_n^2 K_p \omega K(E - V_i) = \frac{\pi}{4} \cdot \left[-2\sqrt{A^2 - H^2} \cdot \varepsilon\omega_n\omega + H \cdot (\omega^2 - \omega_n^2)\right] \quad (2.37)$$

De (2.36) e (2.37) obtém-se as equações que definem o valor da histerese em função dos demais parâmetros do inversor, assim tem-se:

$$\left[(2\varepsilon\omega_n\omega)^2 + (\omega^2 - \omega_n^2)^2 \right] H^2 - \left[\frac{16KK_p\omega\omega_n^3\varepsilon(E-V_i)}{\pi} \right] H + \left[\left(\frac{4KK_p\omega_n^2\varepsilon(E-V_i)}{\pi} \right)^2 - (\omega^2 - \omega_n^2)^2 A^2 \right] = 0 \quad (2.38)$$

$$\left[(2\varepsilon\omega_n\omega)^2 + (\omega^2 - \omega_n^2)^2 \right] H^2 - \left[\frac{8KK_p\omega\omega_n^2Td(\omega^2 - \omega_n^2)}{\pi} \cdot (E-V_i) \right] H + \left[\left(\frac{4KK_p\omega_n^2Td(E-V_i)}{\pi} \right)^2 - (2\varepsilon\omega_n)^2 A^2 \right] = 0 \quad (2.39)$$

Observa-se que as equações acima estão em função da largura da histerese H, e são do segundo grau; logo, para se garantir uma frequência de chaveamento constante, no caso de uma referência senoidal, deve-se diminuir a faixa de histerese parabolicamente, de forma que a mínima largura da histerese ocorra no valor de pico da senoide, isto é, em um período da senoide de saída, a faixa de histerese é levada por duas vezes ao seu valor mínimo, como mostra a figura (2.5) abaixo.

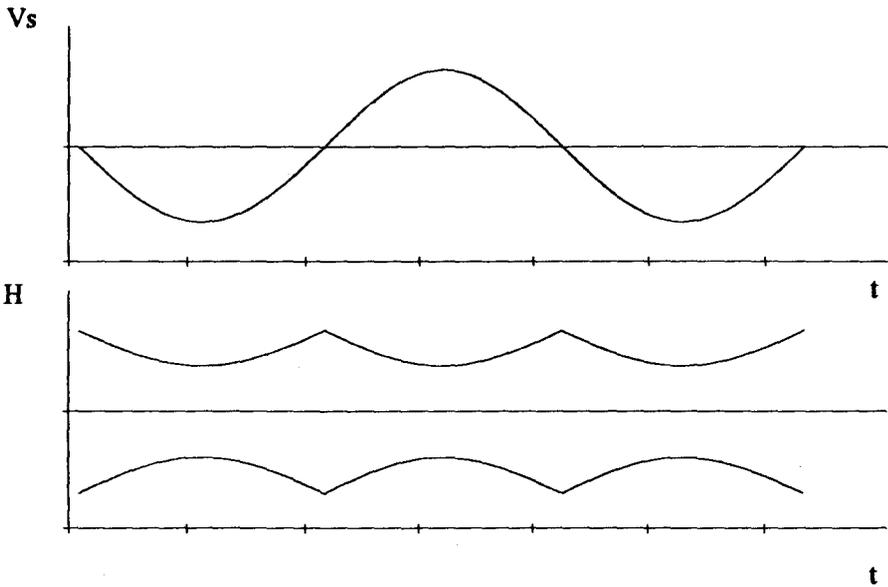
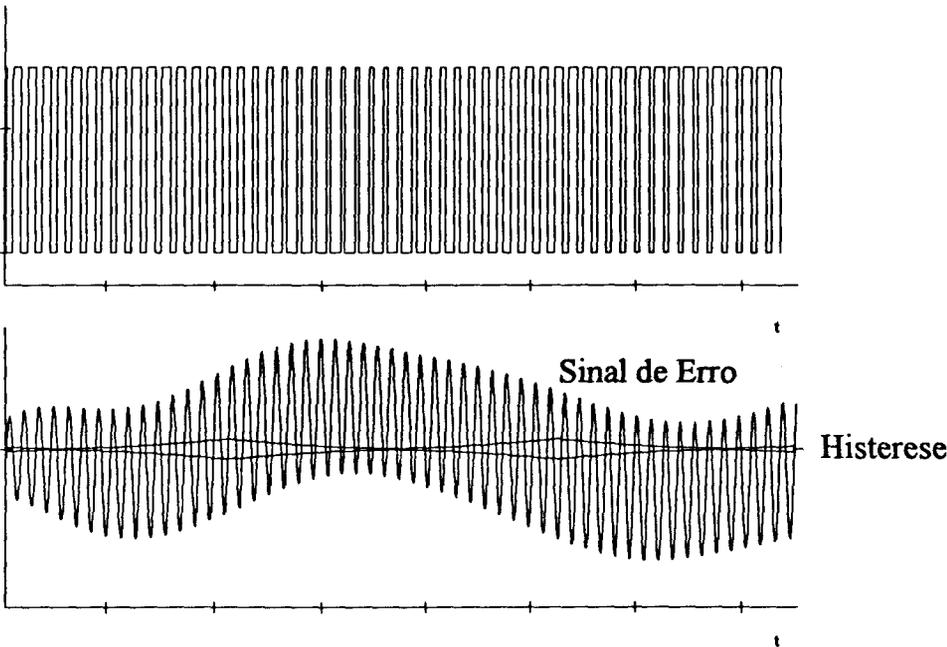


Figura (2.5) Tensão de saída e faixa de histerese variável no tempo

O sinal de comando das chaves apresentado na figura abaixo, é obtido da comparação do sinal de erro e a largura da histerese, que é variável no tempo.



Figura(2.6) Sinal de comando das chaves e faixa de histerese comparada com sinal de erro após o controlador.

2.8-) CONCLUSÃO

A principal finalidade deste capítulo foi mostrar o caminho para se obter o equacionamento necessário ao estágio de controle do inversor em estudo.

A partir do projeto do filtro de saída, cujo equacionamento foi demonstrado no capítulo 1, encontrou-se as equações necessárias para se obter os valores dos parâmetros do controlador.

Estando definido o filtro de saída e de posse dos parâmetros do controlador, encontrou-se a equação que define o modo de variação da faixa de histerese visando preservar a frequência de chaveamento constante ao longo do período da tensão senoidal de saída.

CAPÍTULO 3

DIMENSIONAMENTO E SIMULAÇÃO DE UM INVERSOR

3.1-) INTRODUÇÃO

Neste capítulo será apresentado o projeto de um inversor a partir das especificações dos valores desejados para a saída do mesmo, e das características do seu funcionamento.

Objetiva-se dimensionar os parâmetros do inversor tais como: o filtro LC de saída, encontrar os valores de K_p e T_d do controlador, determinar a variação da largura da histerese que visa garantir uma frequência de chaveamento constante.

Com os valores de projeto obtidos efetuou-se simulações, cujos resultados são aqui apresentados, visando uma comparação com as especificações de projeto.

3.2-) PROJETO DO INVERSOR :

O projeto do inversor, é iniciado, tendo como ponto de partida os valores de especificação requeridos para o seu funcionamento, conforme se apresenta a seguir.

3.2.1 - Especificações:

- Tensão eficaz de saída: $V_s = 110V$
- Frequência da tensão de saída: $f = 60Hz$
- Frequência de chaveamento: $f_s = 35KHz$
- Potência de Saída: $400W$
- Tensão contínua na entrada: $E = 330V$
- Ondulação da tensão de saída $\Delta V_o = 0,6V$

3.2.2 - PROJETO DO FILTRO DE SAÍDA

A corrente eficaz $I_{s_{ef}}$, corrente de pico I_{s_p} , e a resistência de carga R_s são obtidas a partir das especificações e são:

$$I_{s_{ef}} = \frac{P_s}{V_{s_{ef}}} = \frac{400}{110} \cong 3,6A$$

$$I_{s_p} = \sqrt{2} \times I_{s_{ef}} \cong 5,14A$$

$$R_s = \frac{V_s^2}{P_s} = \frac{110^2}{400} \cong 30,3\Omega$$

Os valores da indutância e capacitância, para o filtro, são obtidos pelas equações (1.20) e (1.48) respectivamente, que são obtidas considerando o instante em que a tensão de saída encontra-se passando por zero, a frequência de chaveamento será

mantida constante ao longo da senóide de saída, pela diminuição da largura da faixa de histerese.

Para fim de projeto adotou-se, para o instante em que a tensão de saída cruza por zero:

$$\text{- variação da corrente: } \Delta I_0 = 1,8\text{A}$$

$$\text{- variação da tensão: } \Delta V_0 = 0,6\text{V}$$

Com os parâmetros especificados pode-se então obter o valor da indutância e capacitância do filtro de saída.

$$L = \frac{E}{2f_s \Delta I_0} = \frac{330}{2.35 \times 10^3 \cdot 1,8} = 2,62\text{mH}$$

$$C = \frac{\Delta I_0}{8f_s \Delta V_0} = \frac{1,8}{8.35 \times 10^3 \cdot 0,6} = 10,71\mu\text{F}$$

Adotou-se os valores: $L=2,6\text{mH}$

$C=10\mu\text{F}$

Como existe montado em laboratório um conversor dc-dc que eleva a tensão de 48V para 330V, o projeto aqui executado toma como base a tensão dc de $E=330\text{V}$. Observa-se que para uma redução do valor da tensão contínua de entrada, tem como implicação uma redução proporcional no valor da indutância, tendo em vista que esta é diretamente proporcional ao valor de E como pode-se observar da equação (1.20).

3.2.3 PROJETO DO ESTÁGIO DE CONTROLE

O primeiro passo consiste em compatibilizar a amplitude da tensão de saída com a tensão de referência.

$$V_{ref} = 2,6 \text{sen}(wt)$$

$$V_s = \sqrt{2} \times 110 \text{sen}(wt)$$

Logo o laço de realimentação deve possuir um ganho de:

$$K = \frac{2,6}{\sqrt{2} \times 110} \cong \frac{1}{60}$$

Com os valores de L, C e de Rs obtidos, calcula-se:

-Frequência natural do filtro:

$$\omega_n = \frac{1}{\sqrt{L \times C}} \cong 6,2 \text{K rad/s}$$

-Coeficiente de amortecimento:

$$\xi = \frac{1}{2R_s} \sqrt{\frac{L}{C}} \cong 0,267$$

-Frequência angular:

$$\omega = 2\pi f_s \cong 220 \text{K rad/s}$$

A maior largura da faixa de histerese deve ser adotada, de forma a estar próxima à amplitude máxima da senóide do ciclo limite, evitando assim ganho elevado do controlador, que pode leva-lo à saturação, logo:

$$\text{Amplitude da senóide do ciclo limite: } A = \frac{\Delta V_0}{2} = 0,3$$

$$\text{Largura inicial da histerese adotada: } H_{\text{inic}} = 0,28$$

Com os parâmetros obtidos pode-se calcular o controlador; os valores de K_p e T_d são obtidos a partir das equações (2.30.) e (2.31.) respectivamente.

$$K_p = \frac{\pi}{4\omega_n^2 KE} \cdot \left[2\varepsilon\omega\omega_n H + (\omega^2 - \omega_n^2) \sqrt{A^2 - H^2} \right]$$

$$K_p = \frac{\pi}{4(6,2 \cdot 10^3)^2 \frac{1}{60} 330} \left[2 \cdot 0,267 \cdot 220 \cdot 10^3 \cdot 6,2 \cdot 10^3 \cdot 0,28 + \left((220 \cdot 10^3)^2 - (6,2 \cdot 10^3)^2 \right) \cdot \sqrt{(0,3)^2 - (0,28)^2} \right]$$

$$K_p \cong 20$$

$$T_d = \frac{\pi}{4\omega_n^2 K K_p \omega E} \cdot \left[-2\varepsilon\omega\omega_n \sqrt{A^2 - H^2} + H \cdot (\omega^2 - \omega_n^2) \right]$$

$$T_d = \frac{\pi}{4(6,2 \cdot 10^3)^2 \frac{1}{60} 20 \cdot 220 \cdot 10^3 \cdot 330} \left[-2 \cdot 0,267 \cdot 220 \cdot 10^3 \cdot 6,2 \cdot 10^3 \cdot \sqrt{(0,3)^2 - (0,28)^2} + 0,28 \cdot \left((220 \cdot 10^3)^2 - (6,2 \cdot 10^3)^2 \right) \right]$$

$$T_d \cong 11 \mu\text{seg}$$

Com os parâmetros do controlador já calculados, resta determinar o novo valor da faixa de histerese, para o instante em que a tensão de saída do inversor encontra-se em seu valor máximo, de modo a manter a frequência constante.

De (1.42) calcula-se a variação da corrente no pico da senóide.

$$\frac{\Delta I_p}{\Delta I_0} = 1 - \left(\frac{\sqrt{2} \cdot 110}{330} \right)^2 = 0,777$$

$$\Delta I_p = 0,777 \cdot 1,8 = 1,4 A$$

Utilizando-se (1.32) calcula-se a máxima amplitude da variação da tensão, também no pico da senóide.

$$A = \frac{2,6 \cdot 10^{-3} \cdot (1,4)^2}{8 \cdot (330 + \sqrt{2} \cdot 110) \cdot 10 \cdot 10^{-6}}$$

$$A = 0,131 V$$

Com o valor de A obtido, para a condição em que a tensão de saída encontra-se em seu valor máximo, e os demais parâmetros do sistema já calculados obtém-se os coeficientes da equação (2.38).

$$K_1 = (2\varepsilon\omega\omega_n)^2 + (\omega^2 - \omega_n^2)^2$$

$$K_1 = \left[(2 \cdot 0,267 \cdot 220 \cdot 10^3 \cdot 6,2 \cdot 10^3)^2 + \left((220 \cdot 10^3)^2 - (6,2 \cdot 10^3)^2 \right)^2 \right]$$

$$K_1 \cong 2,339 \cdot 10^{21}$$

$$K_2 = [16KK_p\omega\omega_n^3\varepsilon \cdot (E - V_i) / \pi]$$

$$K_2 = \left[\frac{16 \cdot \frac{1}{60} \cdot 20 \cdot 220 \cdot 10^3 \cdot (6,2 \cdot 10^3)^3 \cdot 0,267 \cdot (330 - 155)}{\pi} \right]$$

$$K_2 \cong 4,145 \cdot 10^{18}$$

$$K_3 = \left[\left(\frac{4KK_p\omega_n^2 \cdot (E - V_i)}{\pi} \right)^2 - (\omega^2 - \omega_n^2)^2 \cdot A^2 \right]$$

$$K_3 = \left[\left(\frac{4 \cdot \frac{1}{60} \cdot 20 \cdot (6,2 \cdot 10^3)^2 \cdot (330 - 155)}{\pi} \right)^2 - \left((220 \cdot 10^3)^2 - (6,2 \cdot 10^3)^2 \right)^2 \cdot (0,131)^2 \right]$$

$$K_3 \cong -3,137 \cdot 10^{19}$$

Logo a equação (2.38) pode ser escrita como:

$$K_1 H^2 + K_2 H + K_3 = 0$$

Resolvendo (2.38) para os coeficientes encontrados, obtém-se a largura da histerese quando a tensão senoidal de saída está em seu valor de pico.

logo:

$$H_1 = 0,144$$

$$H_2 = -0,145$$

Para o inversor aqui em estudo, cuja tensão de saída evolui de 0V a 155V a faixa de histerese deve variar de:

$$H_{ini} = 0,28 \text{ a } H_{final} = 0,144$$

Com estes valores obtém-se uma frequência de chaveamento praticamente constante, como será mostrado pelos resultados obtidos por simulação.

3.3 - CIRCUITO SIMULADO

A figura (3.1) apresenta o esquema do circuito simulado.

$$L = 2,6 \text{mH}$$

$$C = 10 \mu\text{F}$$

$$R = 30,3 \text{Ohm}$$

$$C1 = C2 = 6,8 \text{nF}$$

$$R1 = 20 \text{KOhm}$$

$$R2 = 53,5 \text{KOhm}$$

$$R3 = 1 \text{KOhm}$$

$$R4 = R5 = 1,6 \text{KOhm}$$

$$Rf = 32,3 \text{KOhm}$$

$$K = \frac{1}{60}$$

$$S1-S4 = \text{IRF840}$$

$$V_{ref} = 2,6 \text{sen}(\omega t)$$

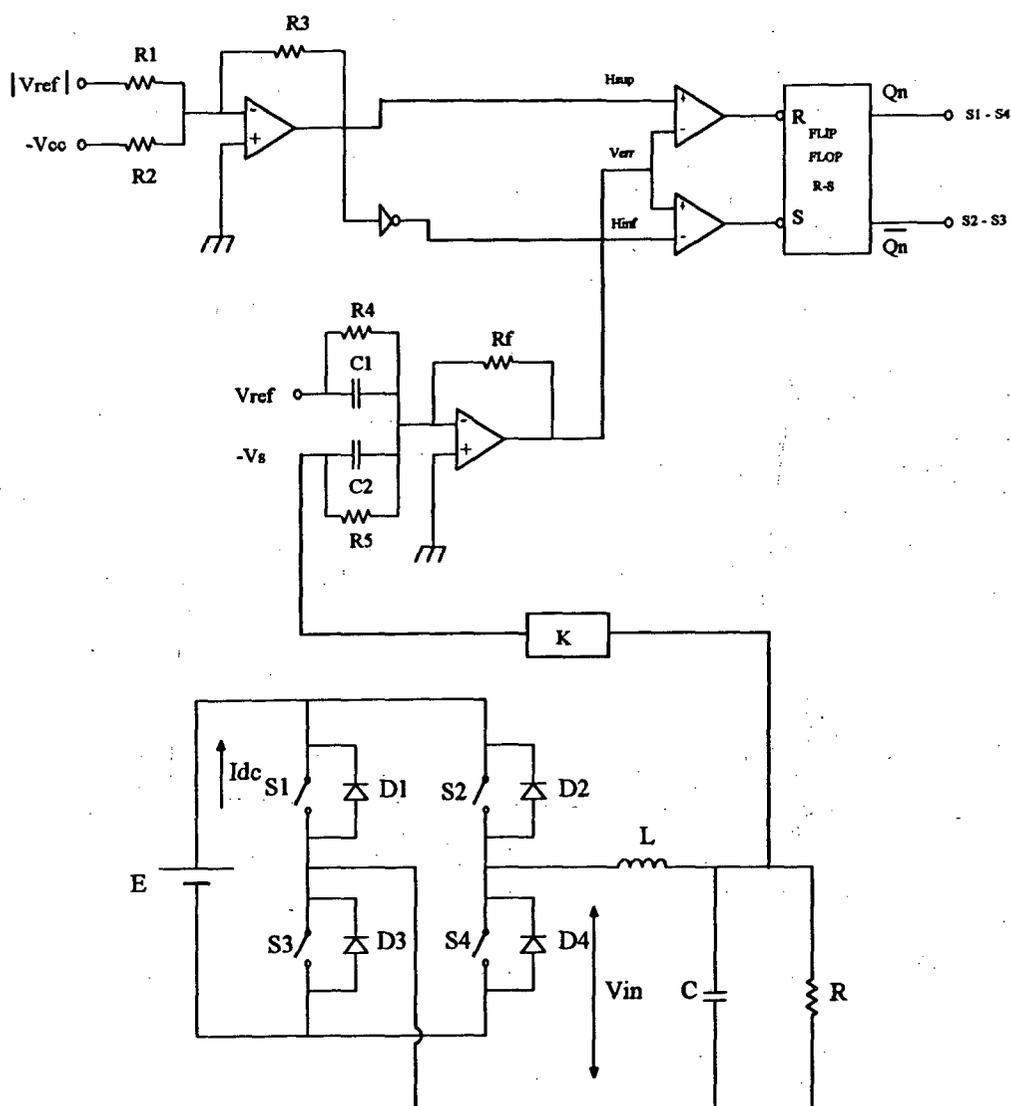


Figura (3.1) Circuito simulado.

3.4 - RESULTADOS DA SIMULAÇÃO PARA $V_{ref} = 0$

Inicialmente, apresenta-se o inversor funcionando, para uma tensão de referência de zero volt; logo, aparecerá na saída do inversor uma oscilação, devido à não linearidade, com nível médio de tensão igual a zero.

Abaixo são apresentados resultados de simulações que permitem efetuar comparações com os valores de amplitude e frequência da tensão e corrente de saída do

inversor, com os valores de especificação utilizados no projeto. São apresentados os gráficos das correntes no capacitor e no indutor, a frequência de chaveamento e a amplitude da corrente no indutor, cujos valores são:

$$f_s = 35,04 \text{ KHz} \quad \text{e} \quad \Delta I = 1,81 \text{ A.}$$

Observa-se que a componente de corrente em alta frequência do indutor encontra-se passando pelo capacitor, como assumido no projeto do filtro.

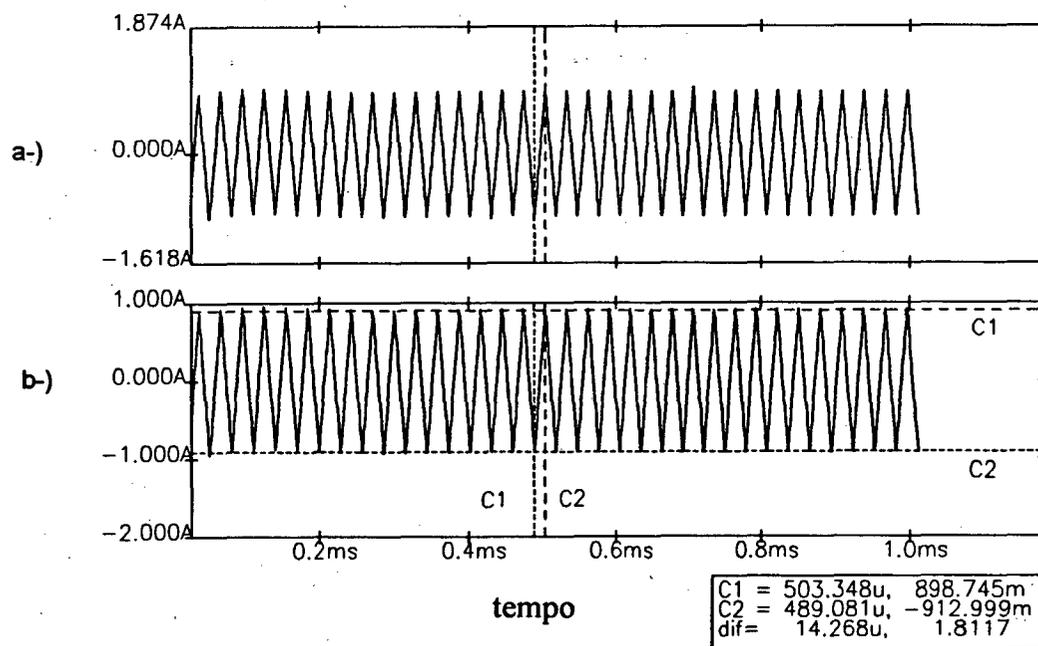


Figura.(3.2) a-) Corrente no capacitor

b-) Corrente no Indutor

A figura (3.3) apresenta o sinal de histerese comparado ao sinal de erro, gerando assim o sinal para o disparo das chaves.

Nota-se que a faixa de histerese está constante, isto é, devido à tensão média de saída ser mantida em torno de zero pela referência, conforme pode ser observado pela figura (3.4).

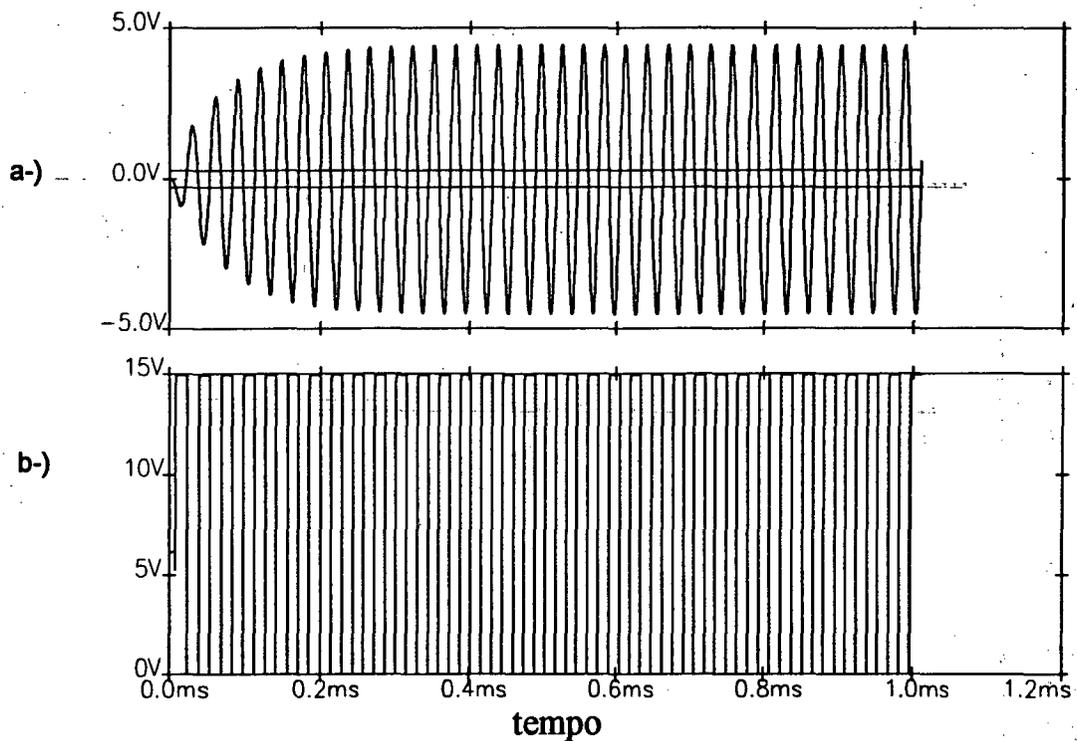


Figura (3.3) a-) Histerese mais sinal de comparação

b-) Sinal no gatilho em um par de chaves.

A figura (3.4) abaixo apresenta a tensão e corrente de saída do inversor; a amplitude da oscilação na tensão de saída apresenta o valor : $\Delta V_o = 0,65V$.

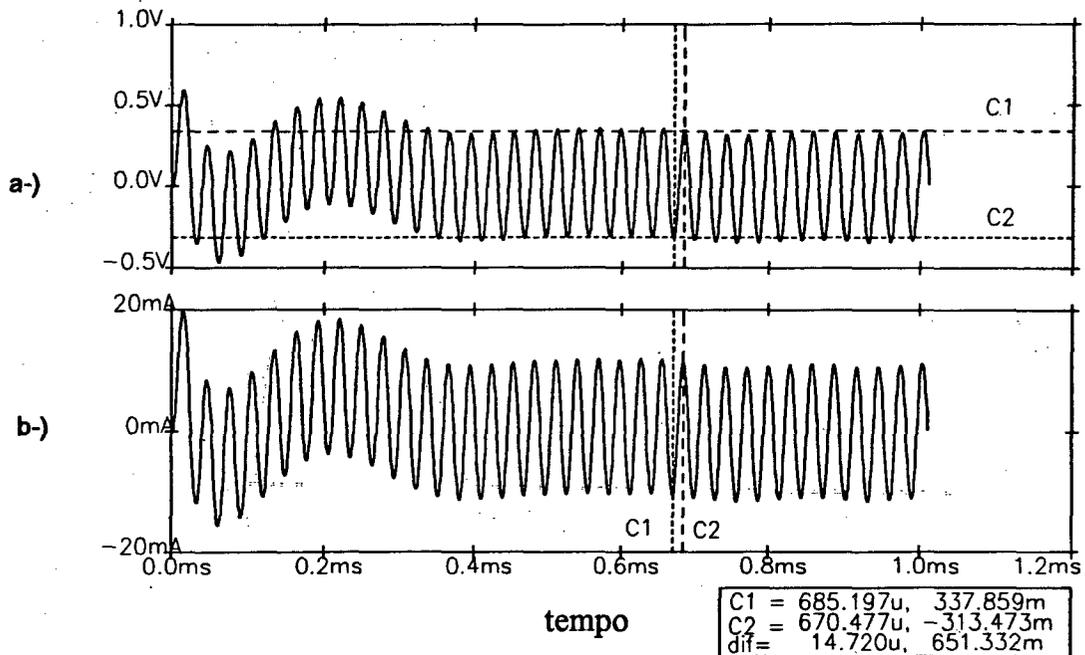


Figura (3-4) a-) Tensão na saída

b-) Corrente na carga.

A seguir apresenta-se comparações entre os valores da frequência de chaveamento e a variação da amplitude da tensão e corrente para os valores projetados e simulados:

Projetado

$$\Delta V = 0,6V$$

$$\Delta I = 1,8A$$

$$f_s = 35\text{ KHz}$$

Simulado

$$\Delta V = 0,65V$$

$$\Delta I = 1.81A$$

$$f_s = 35,04\text{ KHz}$$

Observando a tabela acima nota-se que os valores encontrados via simulação, para a tensão de referência em zero volt, são satisfatórios, pois encontram-se muito próximos aos valores calculados.

3.5-) RESULTADO DA SIMULAÇÃO PARA $V_{ref} = V \cdot \text{sen}(\omega t)$

A seguir apresenta-se os resultados de simulações, feita para carga linear, de modo que o inversor forneça a potência nominal especificada.

Com o intuito de reduzir o tempo gasto durante a simulação, obter arquivos de dados menores e, principalmente, ter uma visualização com maiores detalhes da oscilação e chaveamento que ocorrem durante um ciclo de funcionamento do inversor, sem contudo provocar mudanças no princípio de funcionamento básico do mesmo, optou-se em elevar a frequência da tensão de referência em dez vezes, isto é, os resultados aqui apresentados são para uma frequência de $f=600\text{Hz}$, o que implica em uma redução de dez vezes no número de chaveamentos que ocorrem em um período de funcionamento.

A seguir apresenta-se os gráficos obtidos por simulação considerando a tensão de referência aplicada ao inversor de: $V_{ref}=2,62\text{sen}(2\pi ft)$. A figura (3.5) abaixo apresenta o comportamento da corrente no capacitor e no indutor do filtro.

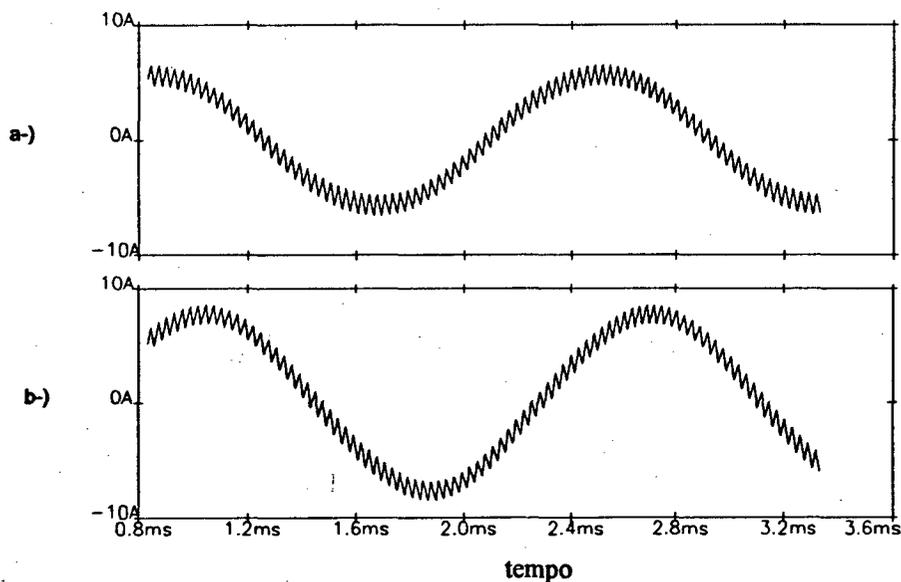


Fig.(3.5) a-)Corrente no capacitor,

b-)Corrente no indutor

A figura (3.6) mostra o sinal de histerese sendo comparado com o sinal de erro e a conseqüente geração do sinal para o disparo das chaves.

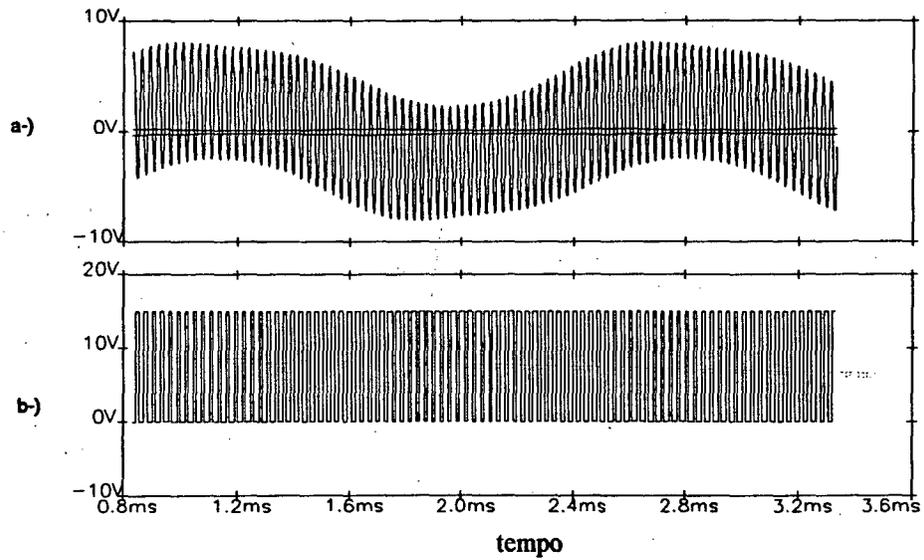


Fig.(3.6) a-)Histerese mais sinal de comparação

b-)Sinal de gatilho em um par de chaves

A forma de onda da tensão e corrente de carga do inversor para a condição de projeto são apresentadas abaixo:

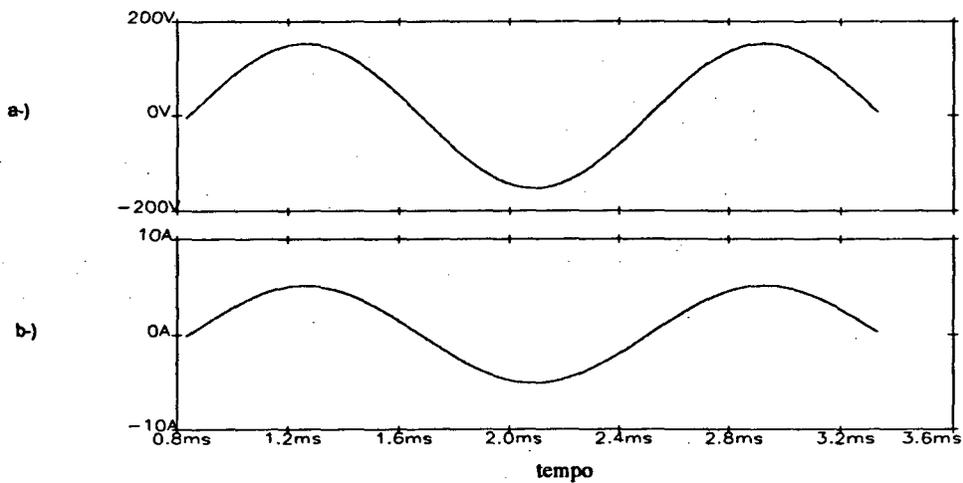


Figura (3.7) a-) Tensão de saída

b-) Corrente na carga

Com a finalidade de constatar se a frequência de chaveamento permanece constante em função da variação da faixa de histerese, obtida via projeto, apresenta-se na figura (3.8) detalhes da forma de onda da corrente que passa pelo indutor, para dois pontos distintos que são, a passagem da corrente por zero e a passagem pelo pico.

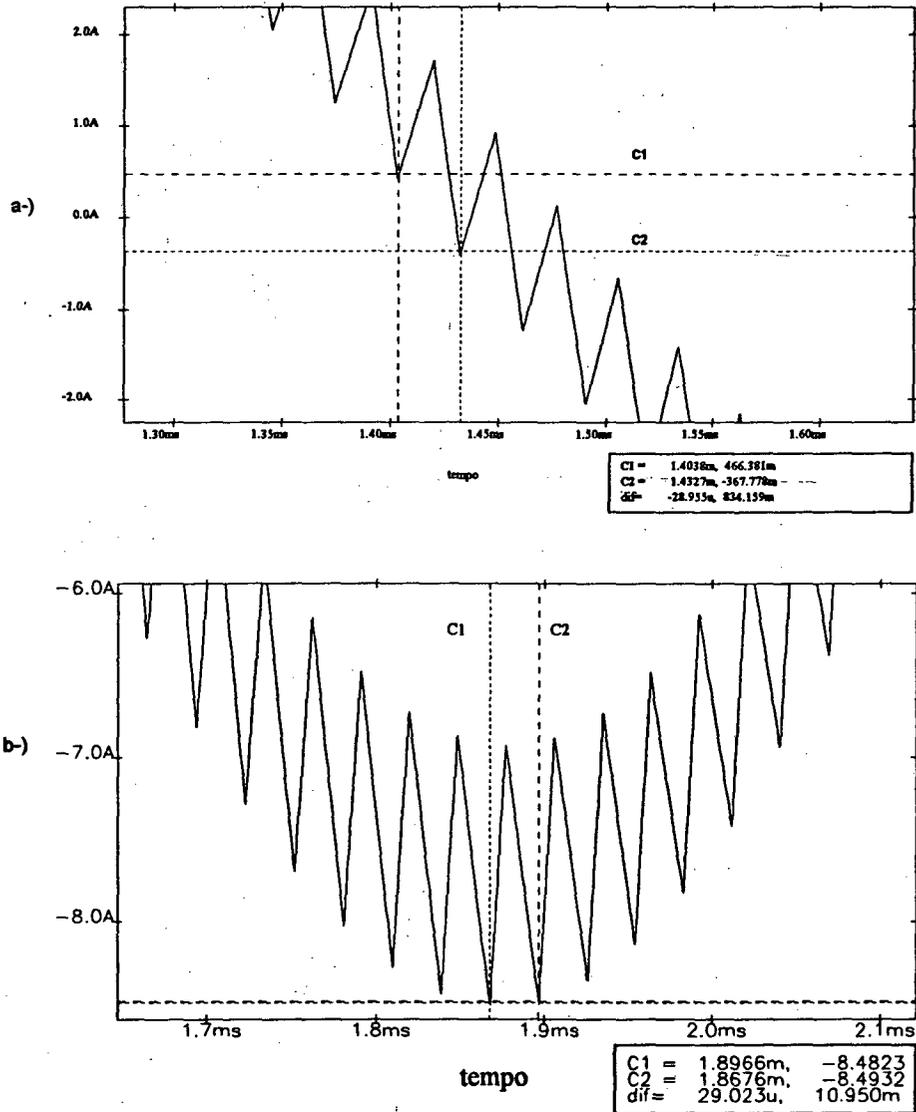


Fig.(3.8) a-) Passagem da corrente no indutor por zero

b-) Passagem da corrente no indutor pelo pico.

Observa-se das figura anterior que:

-Quando a corrente está passando por zero, a frequência de chaveamento é de:

$$f_s=34,53\text{KHz}$$

-E quando a corrente esta em seu valor de pico, a frequência de chaveamento é de:

$$f_s=34.45\text{Khz}$$

Nota-se que a frequência de chaveamento se manteve praticamente constante, o que vem tornar importante a aplicação da técnica de controle utilizando a variação da faixa de histerese de acordo com a evolução da tensão de saída.

3.6-) CONCLUSÃO

Com o desenvolvimento matemático efetuado nos capítulos 1 e 2 torna-se possível o projeto do filtro LC, dos parâmetros do controlador e da faixa de histerese a ser empregada.

Objetivou-se aqui exemplificar a aplicação das fórmulas anteriormente obtidas para o projeto de um inversor a partir de especificações básicas de funcionamento.

Uma vez realizado o projeto, obteve-se resultados de simulações, os quais foram comparados com os parâmetros especificados em projeto. Desta comparação observou-se, que estes valores encontram-se satisfatoriamente de acordo com os valores obtidos via projeto.

CAPÍTULO 4

RESULTADOS EXPERIMENTAIS

4.1-) INTRODUÇÃO

A importância deste capítulo é ressaltada, devido a implementação do circuito de controle, que venha comprovar os estudos até então realizados.

Objetiva-se aqui o confronto entre os resultados práticos e teóricos, pois o circuito aqui foi montado utilizando os parâmetros projetados no capítulo anterior.

A operação do inversor é testada para carga linear e não-linear. Como carga linear é utilizada uma carga puramente resistiva. Já como carga não-linear é utilizado um microcomputador PC, tendo em vista que uma das principais aplicações deste inversor é em sistemas UPS (Uninterruptible Power Supply).

4.2 - CIRCUITO DE HISTERESE MAIS CONTROLADOR

Para obter-se os resultados experimentais, foi montada uma placa de controle capaz de gerar o sinal modulado necessário ao disparo das chaves, a partir da comparação do sinal de erro com o sinal da histerese variável. Esta placa foi conectada ao circuito de um inversor previamente montado no laboratório, ficando ela responsável pelo monitoramento e controle.

Para um melhor entendimento da técnica utilizada para se gerar a histerese e os sinais de comando, apresenta-se o circuito separado em blocos, explicando-se o seu respectivo funcionamento.

Os sinais de comando das chaves são obtidos do esquema básico do circuito mostrado na figura (4.1) abaixo

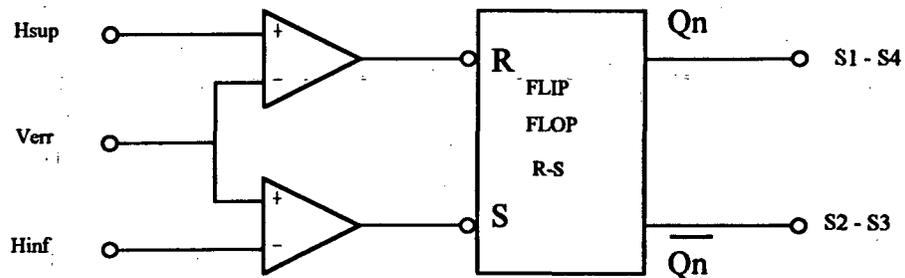


Figura (4.1) Circuito para gerar a histerese.

Este circuito é composto de um comparador janela e um flip-flop RS, cuja tabela verdade é apresentada abaixo:

S	R	Q_n	$\overline{Q_n}$
0	0	não usado	
0	1	1	0
1	0	0	1
1	1	Q_{n-1}	$\overline{Q_{n-1}}$

O sinal Verr é comparado com os sinais Hsup e Hinf gerando os sinais R S para a entrada do flip-flop, que a partir de sua lógica, fornecerá os sinais de comando das chaves.

Três condições distintas ocorrem para o circuito da figura (4.1), conforme apresentado na figura (4.2) abaixo.

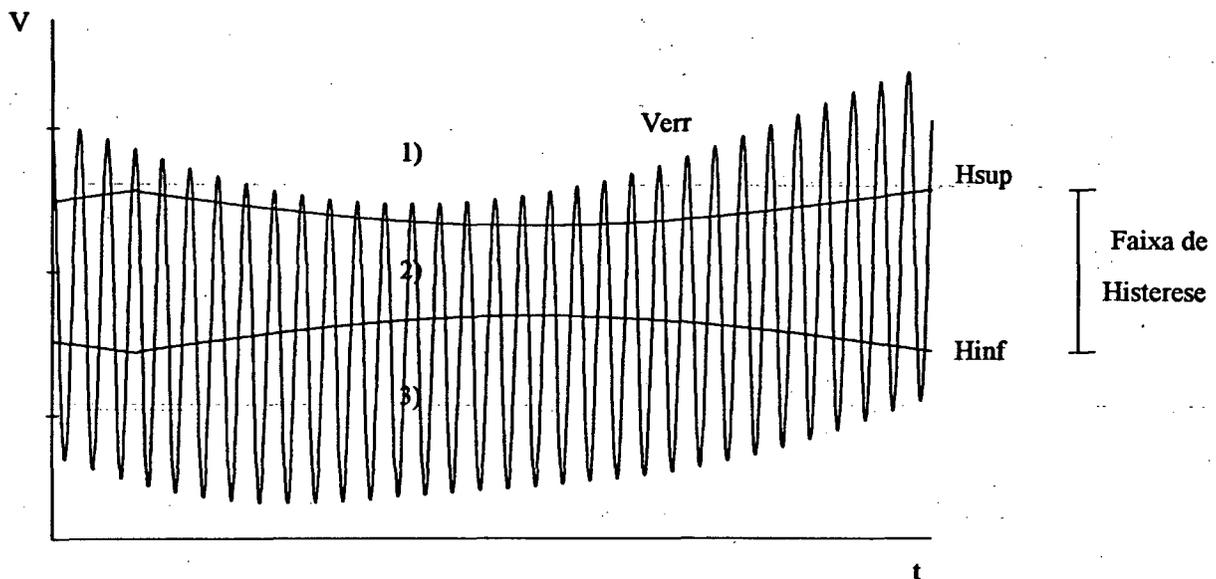


Figura (4.2) Histerese variável comparada com sinal de erro após o controlador.

1) $V_{err} > H_{sup} > H_{inf}$	$S=1$	$R=0$
2) $H_{sup} > V_{err} > H_{inf}$	$S=1$	$R=1$
3) $H_{sup} > H_{inf} > V_{err}$	$S=0$	$R=1$

Observa-se que a condição $S=0$ e $R=0$ nunca é gerada, garantindo assim a primeira condição da tabela verdade. Sabendo-se que a histerese é um atraso no tempo, ela é obtida deste circuito pelo tempo em que o sinal V_{err} leva para interceptar os sinais H_{sup} e H_{inf} , que é o instante em que ocorrerá a mudança de nível na entrada do flip-flop gerando-se

assim os sinais de comando das chaves. No instante em que o sinal Verr torna-se maior que Hsup tem-se os sinais para o flip-flop ($S = 1, R = 0 \Rightarrow Q_n = 0, \overline{Q_n} = 1$) e há uma mudança de nível na saída do flip-flop, que implicará em um chaveamento na entrada do filtro, fazendo com que o sinal Verr diminua, quando Verr torna-se menor que Hsup, tem-se para o flip-flop ($S = 1, R = 1 \Rightarrow Q_n = \overline{Q_{n-1}} = 0, \overline{Q_n} = \overline{Q_{n-1}} = 1$) e não haverá chaveamento até o instante em que Verr torne-se menor que Hinf. Quando esta condição é atingida tem-se: ($S = 0, R = 1 \Rightarrow Q_n = 1, \overline{Q_n} = 0$), e o sinal Verr voltará a crescer, repetindo as condições acima citadas. Logo, a largura da histerese, pode ser variada pela variação dos níveis de tensão em Hsup e Hinf.

Com a finalidade de se implementar um circuito simples que gere um sinal que possa ser aproximado à parábola descrita pela equação (2.38), utilizou-se o próprio sinal de referência retificado, e somado a um nível de tensão cc, conforme apresenta o circuito da figura (4.3) a seguir.

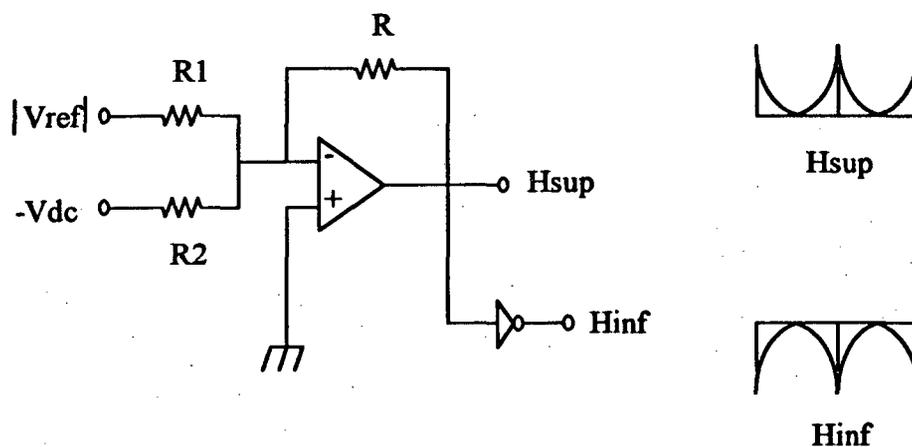


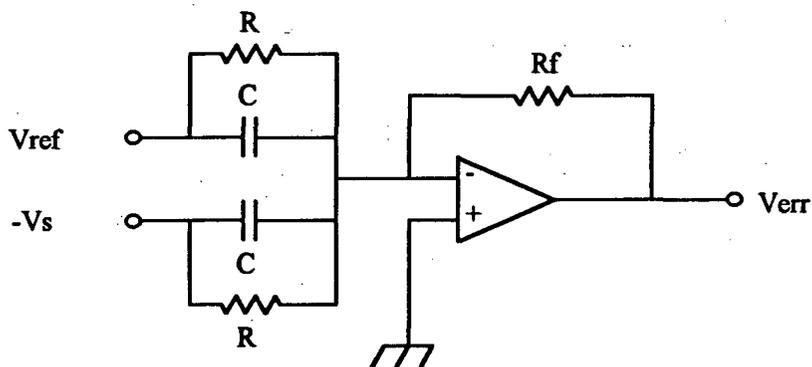
Figura (4.3) Circuito gerador dos níveis superior e inferior da histerese.

O sinal de saída Hsup é descrito pela equação abaixo:

$$H_{sup} = V_{DC} \frac{R}{R2} - |V_{REF}| \frac{R}{R1}$$

Da equação acima observa-se que a máxima e mínima largura da histerese é obtida pelo ajuste dos ganhos $G_1 = \frac{R}{R1}$ e $G_2 = \frac{R}{R2}$. O sinal Hinf por simetria da histerese é o próprio sinal Hsup invertido.

O circuito do controlador com a equação que o descreve é apresentado abaixo.



$$Verr = \frac{Rf}{R} (1 + CRS) (Vref - Vs)$$

Figura (4.4) Circuito do controlador PD e sua respectiva equação.

4.3- CIRCUITO DE CONTROLE.

A figura (4.5) abaixo apresenta o esquema do circuito destinado a gerar o sinal PWM utilizando a técnica da histerese variável.

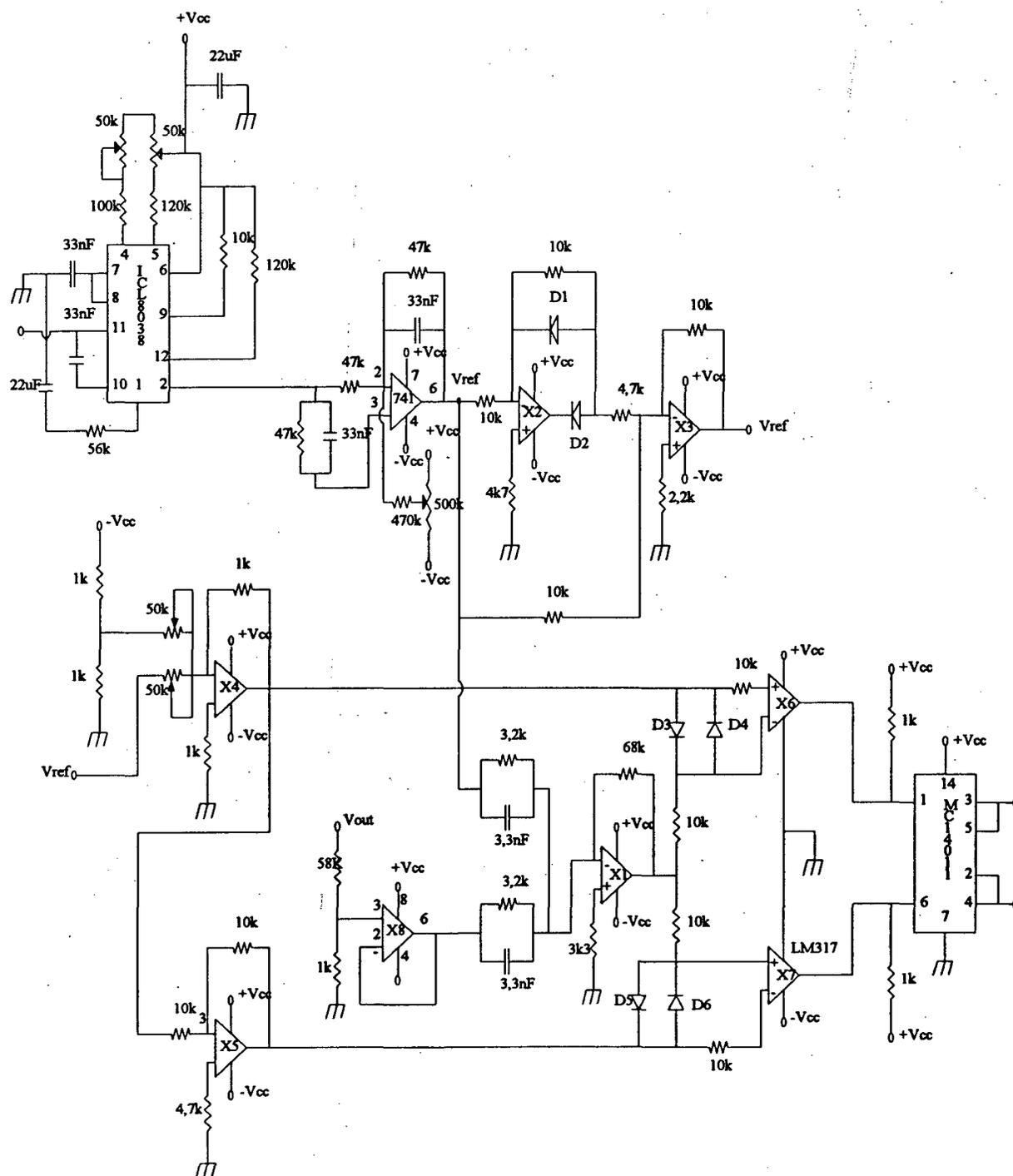
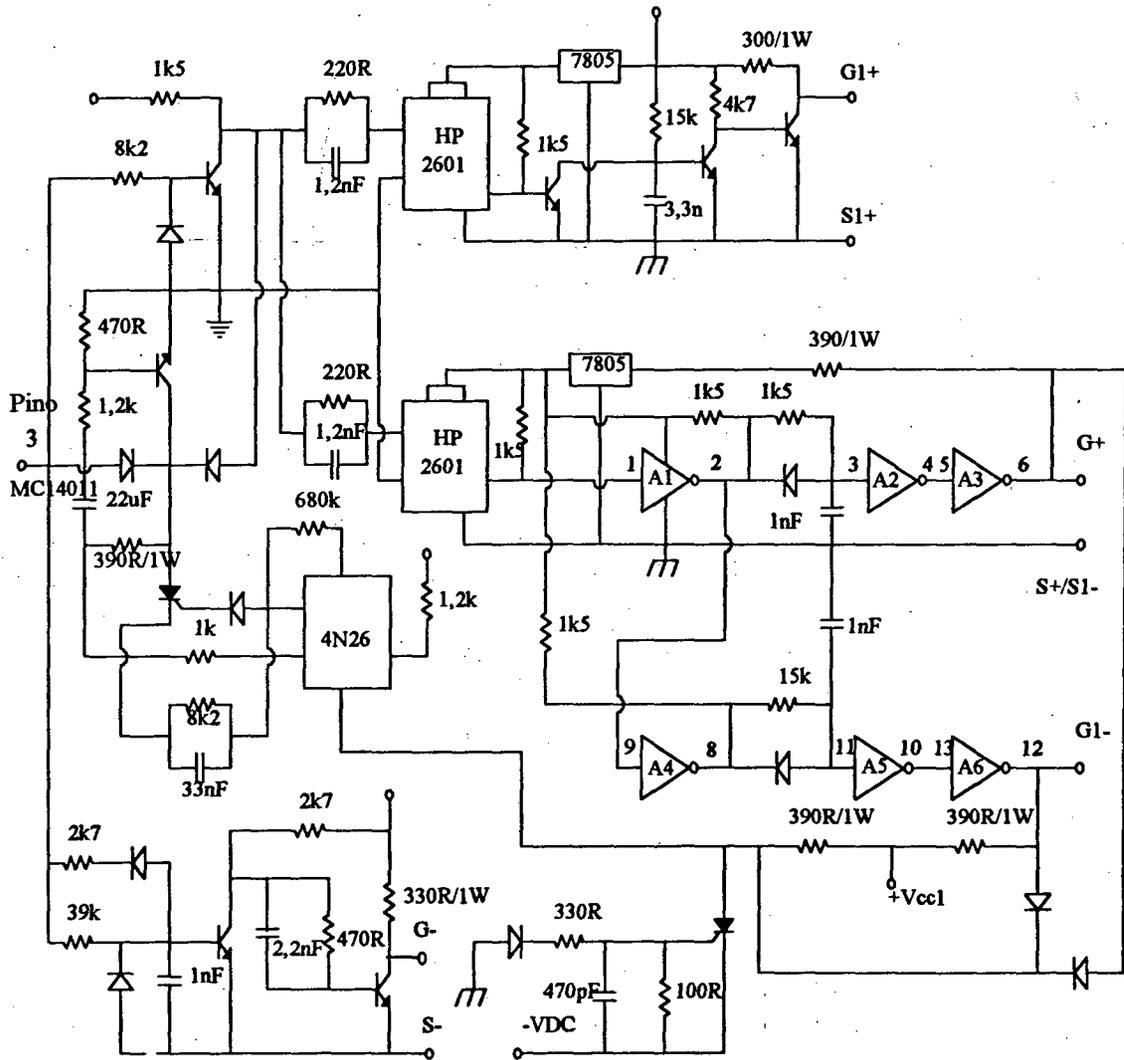


Figura (4.5) Circuito gerador do Sinal PWM.

A figura (4.6) abaixo apresenta o esquema do circuito de comando das chaves implementado em laboratório



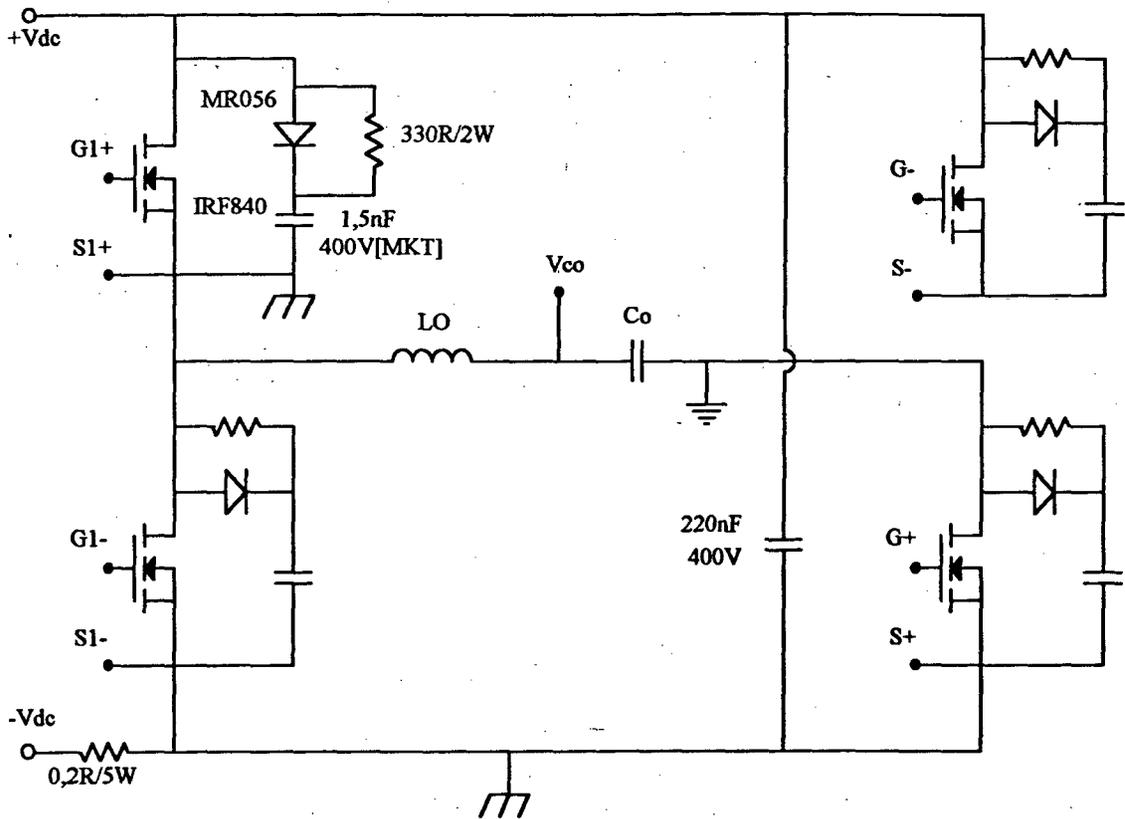
Transistores - BC337

Diodos - 1N4148

A - 7406

Figura (4.6) Circuito de comando das chaves.

A figura (4.7) abaixo apresenta o esquema do circuito de potência implementado em laboratório



$L_o=2,6\text{mH}$
 $C_o=10\mu\text{F}$
 $E=42/15$
 140espiras/18AWG
 $l_g=1,5\text{mm}$

Figura (4.7) Circuito de potência.

4.4-) RESULTADOS EXPERIMENTAIS

4.4.1-RESULTADOS PARA CARGA LINEAR

A figura (4.8), abaixo apresenta a tensão na saída do inversor, operando com carga linear, fornecendo 200W de potência.....

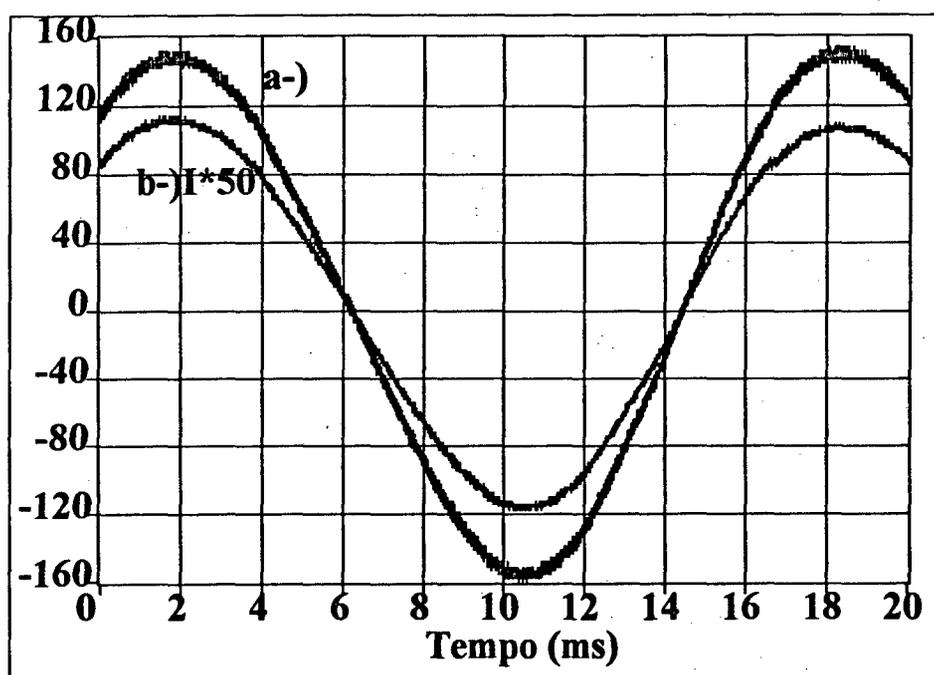


Fig.(4.8) a-) Tensão na saída do inversor

b-) Corrente na carga

A tensão de saída é uma forma de onda senoidal, com frequência de 60Hz e com amplitude máxima de $110\sqrt{2}$ V.

A seguir apresenta-se a corrente que circula pelo indutor de filtro, em um período da tensão de saída.

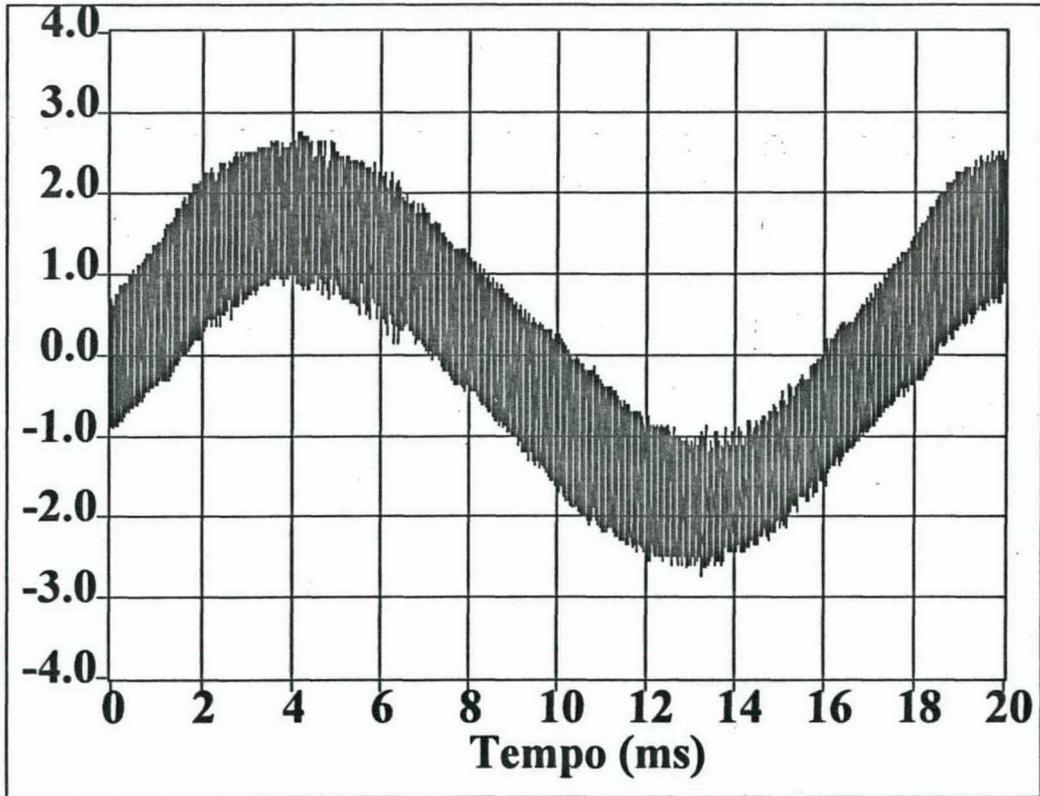


Fig.(4.9) Corrente no indutor de filtro

Para verificar se a frequência de chaveamento permanece constante ao longo de um período da tensão de saída, deve-se observar detalhes da figura (4.9) para dois pontos distintos, que são o instante em que a tensão de saída cruza por zero e o instante em que ela atinge o seu valor máximo.

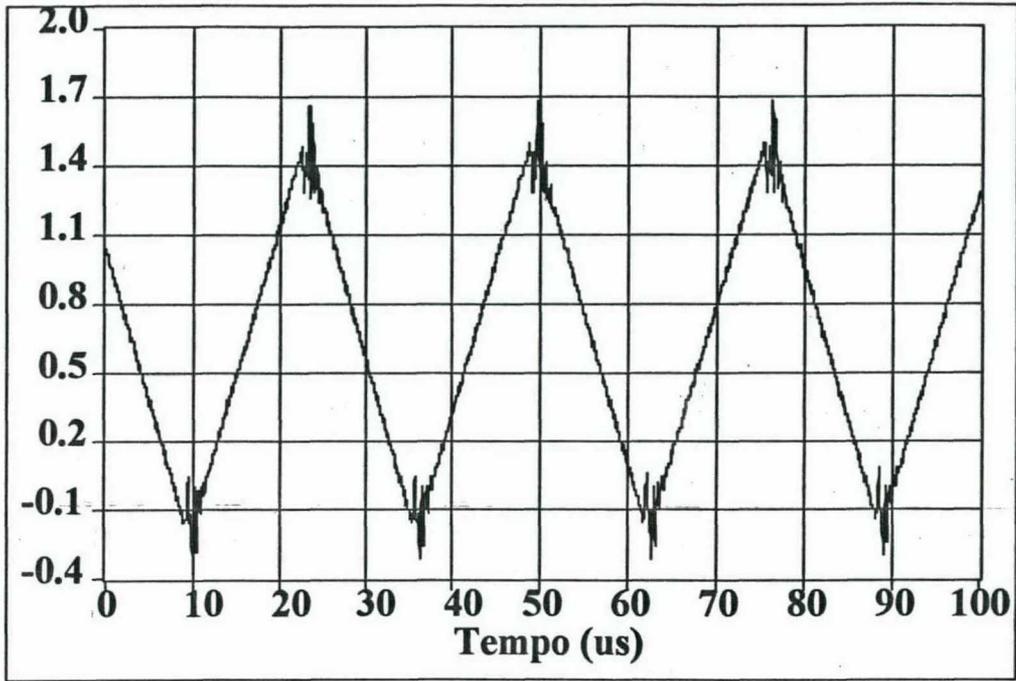


Fig.(4.10) Detalhe da corrente no indutor quando a tensão de saída passa por zero.

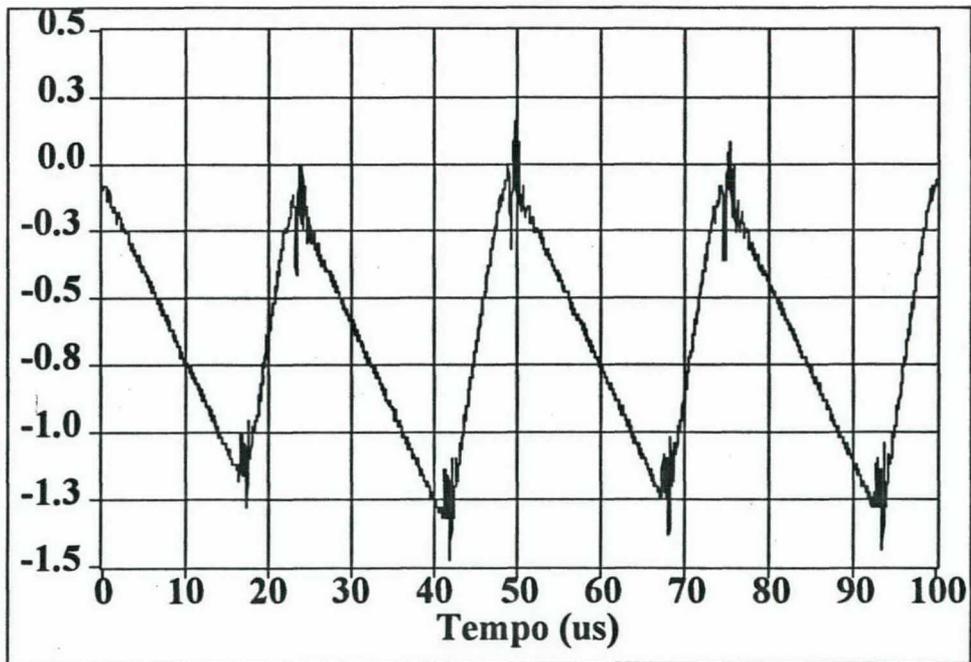


Fig.(4.11) Detalhe da corrente no indutor quando a tensão de saída encontra-se em seu valor máximo.

Observa-se que a frequência de chaveamento, para os dois pontos analisados foi:

$$f \cong 38.5 \text{ KHz}$$

Estes dois pontos onde foram medidas as frequências, são críticos, pois são neles em que as diferenças entre as frequências apresentariam o seu maior valor.

Para um projeto nas mesmas condições, utilizando histerese constante, esta diferença entre as frequências apresenta-se na ordem de três a quatro vezes uma da outra.

As figuras (12-a) e (4.12-b) apresentam o sinal da tensão de referência e detalhes da análise do seu respectivo espectro harmônico.

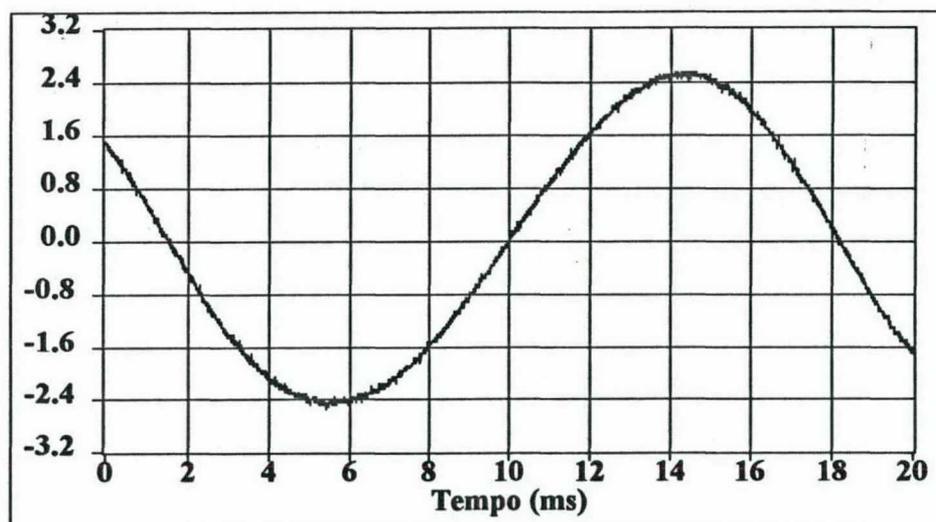


Figura.(4.12-a) Espectro harmônico da tensão de referência.

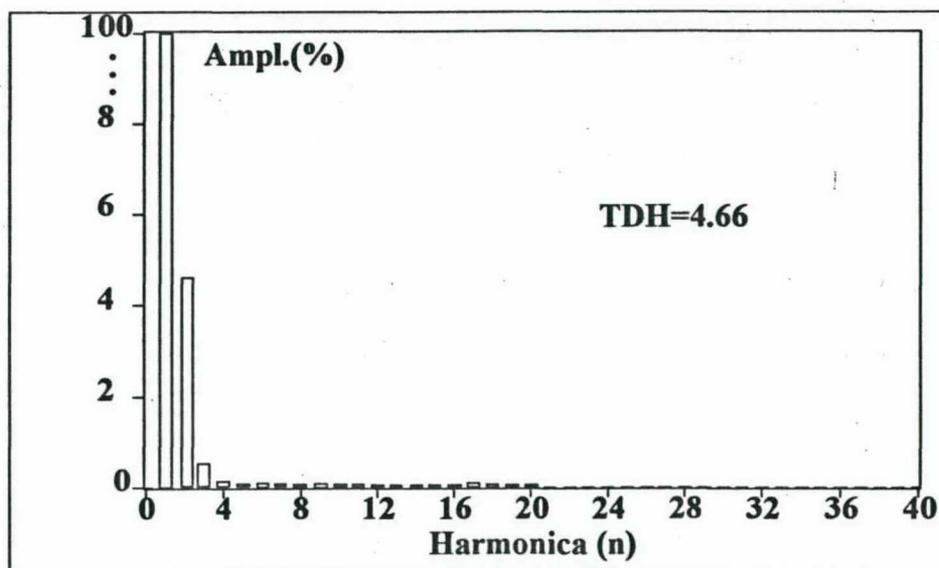


Figura.(4.12-b) Detalhe do espectro harmônico da tensão de referência.

As figuras (4.13) e (4.14), apresentadas a seguir permitem observar a distorção harmônica da tensão e da corrente de saída para carga linear.

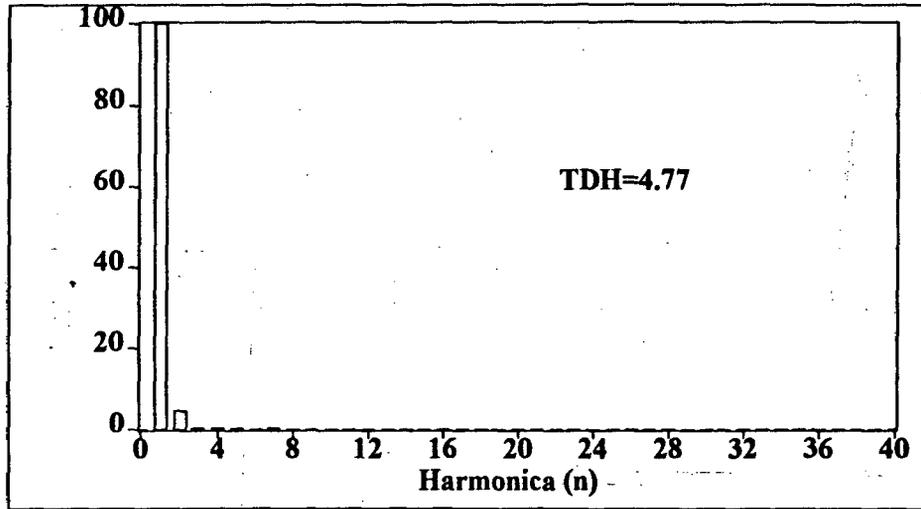


Figura.(4.13-a) Espectro harmônico da tensão.

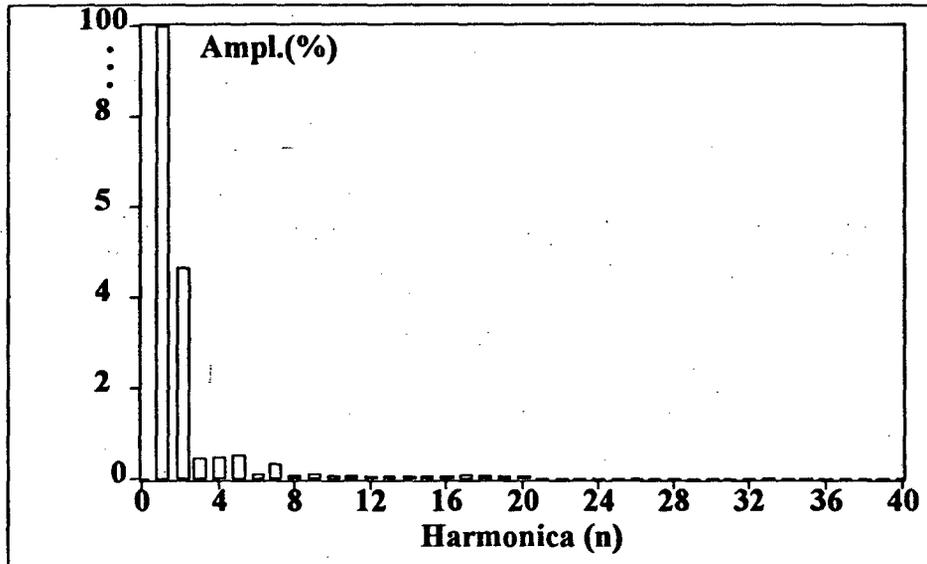


Figura.(4.13-b) Detalhe do espectro harmônico da tensão.

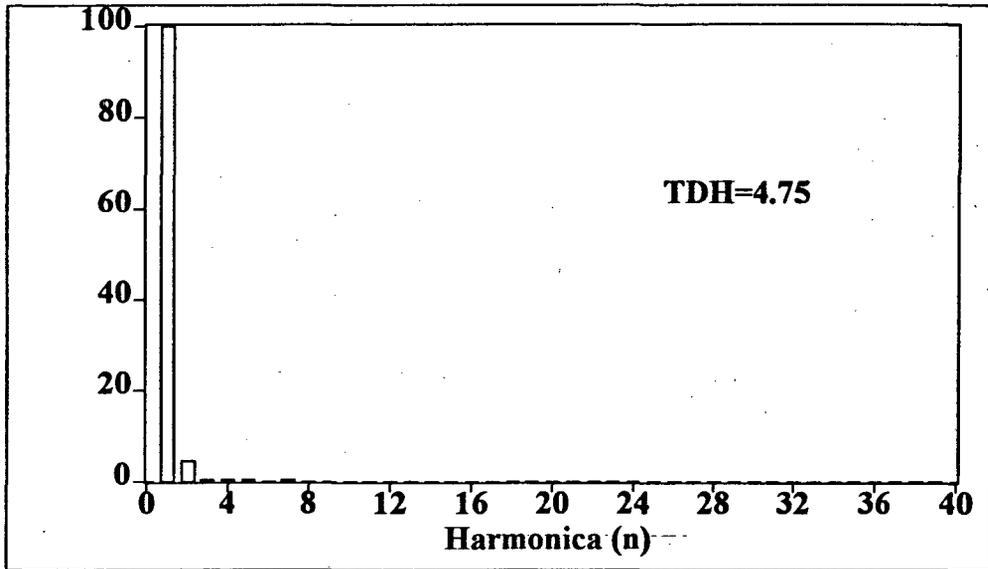


Figura.(4.14-a) Espectro harmônico da corrente.

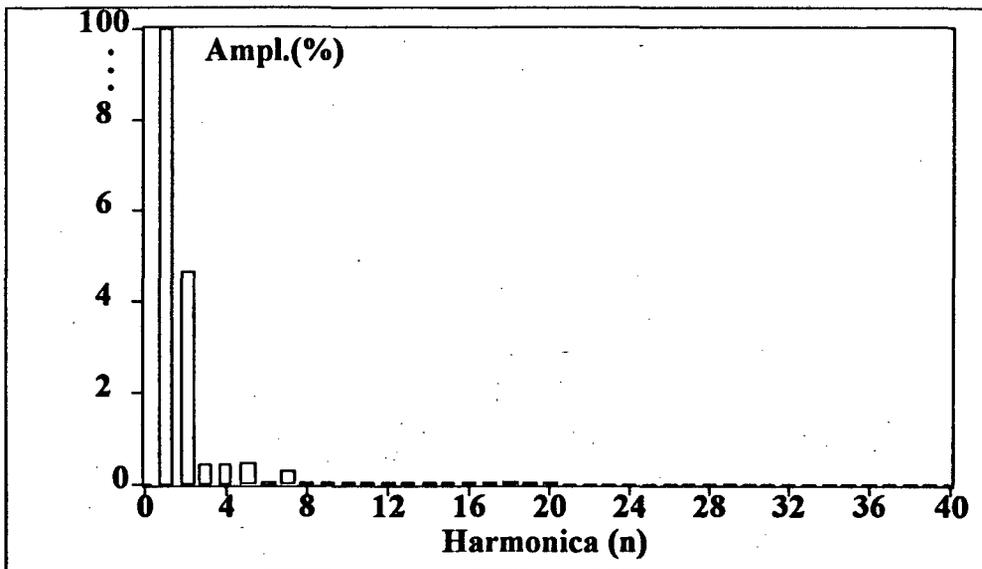


Figura.(4.14-b) Detalhe do espectro harmônico da corrente.

Observa-se do gráfico acima a presença de harmônicas pares e ímpares, que tem por explicação a falta de simetria na tensão de saída.

4.4.2-RESULTADOS PARA CARGA NÃO LINEAR

A figura (4.15), apresenta a tensão e a corrente de saída do inversor, quando o mesmo se encontra alimentando uma carga não-linear, no caso um micro computador da linha PC.

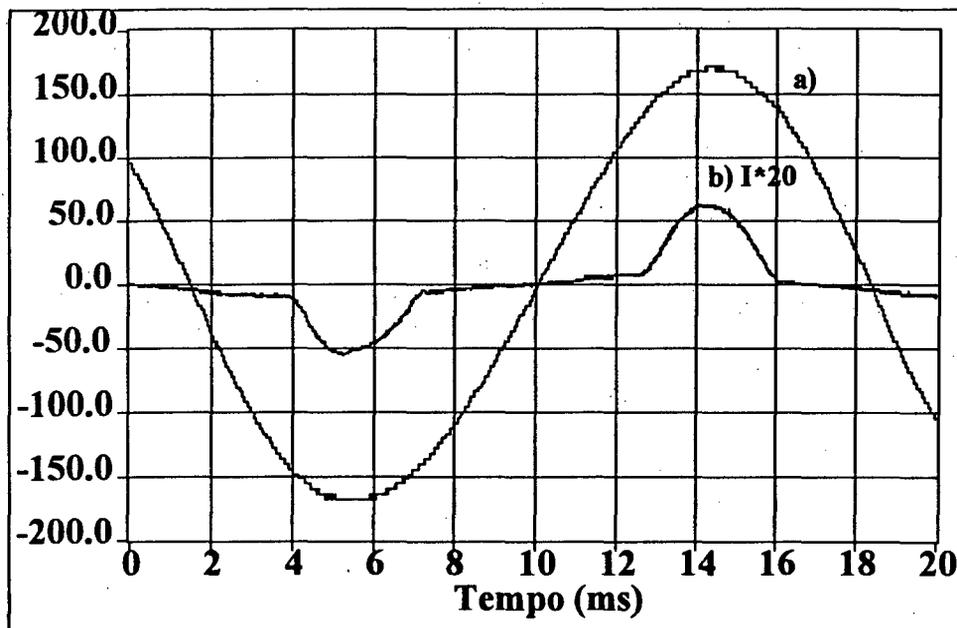


Fig.(4.15) a-) Tensão de saída para carga não-linear.

b-) Corrente de saída para carga não-linear

Observa-se que não houve deformações significativas na forma de onda da tensão, isto se deve ao fato da técnica de controle empregada, e a dinâmica elevada que o inversor apresenta.

A figura (4.16) apresenta a tensão de saída e a corrente sobre o indutor.

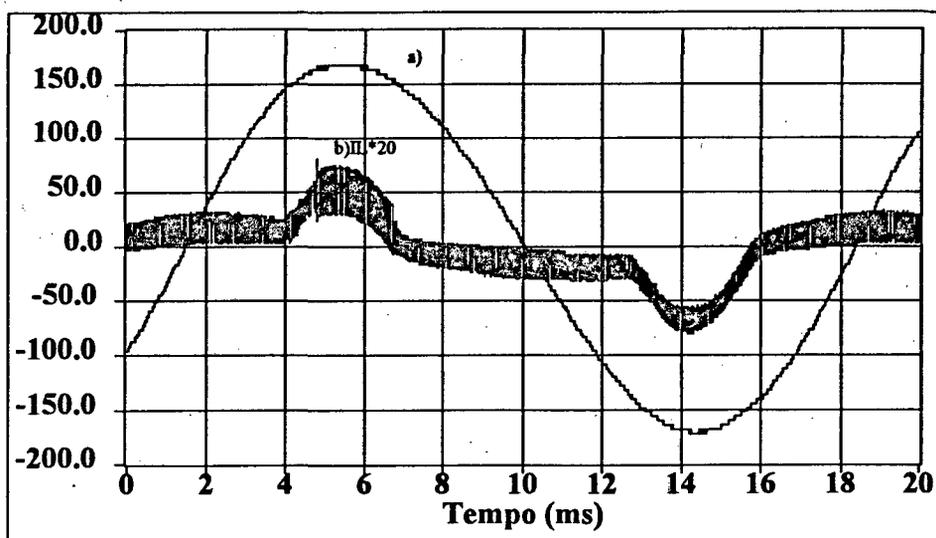
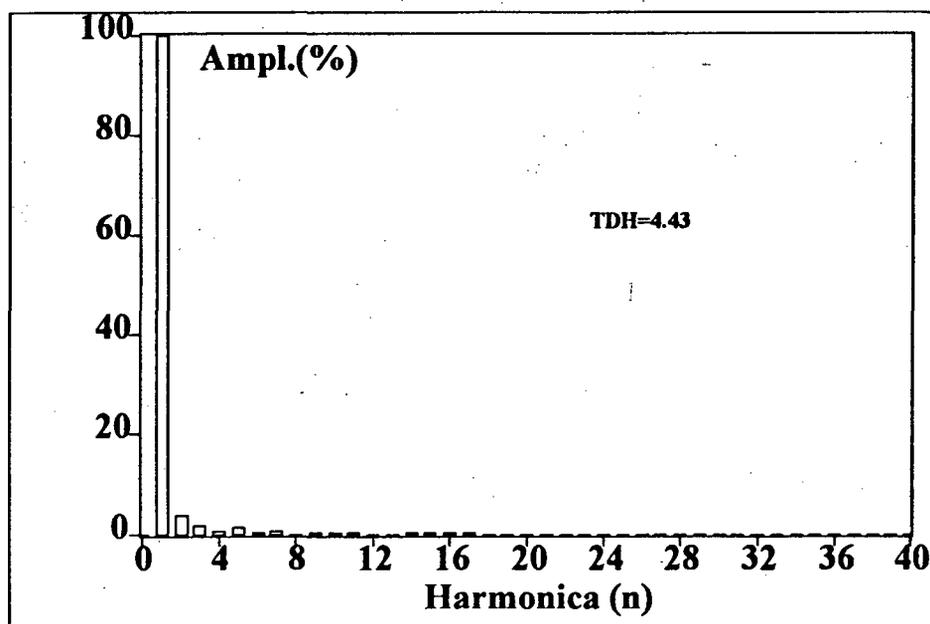


Fig.(4.16) a-) Tensão de saída para carga não-linear.

b-) Corrente sobre o indutor.

As figuras (4.17) e (4.18) abaixo apresentam as harmônicas da tensão e corrente.



Figura(4.17-a) Espectro harmônico da tensão para carga não-linear.

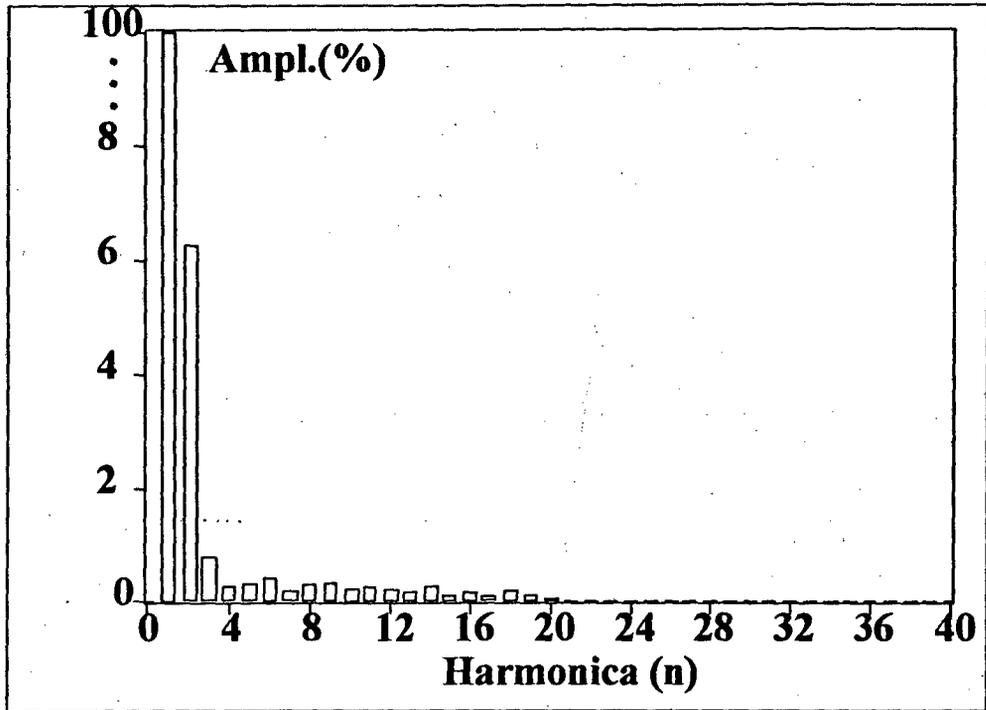
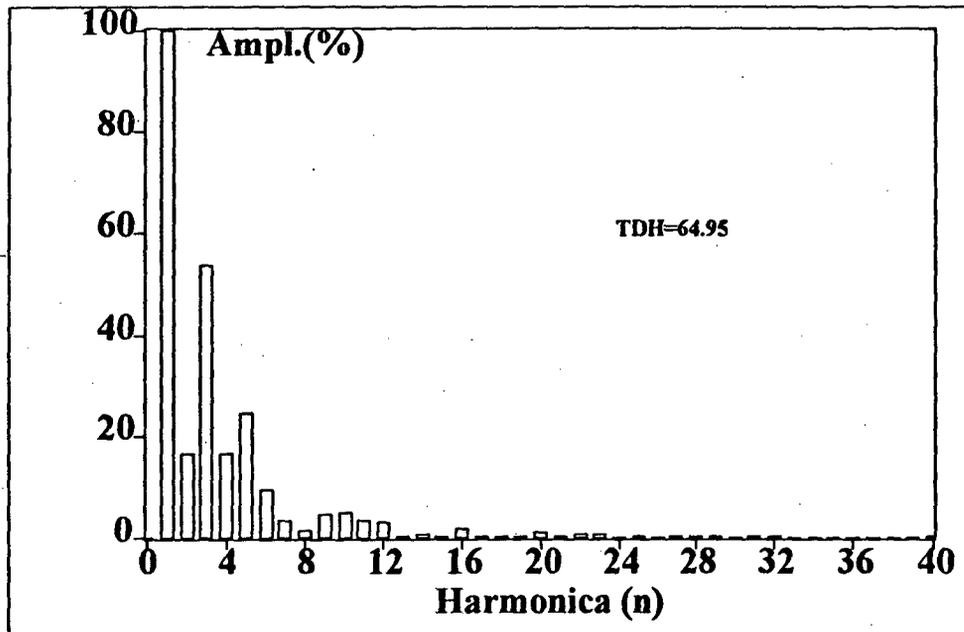


Figura.(4.17-b) Detalhe do espectro harmônico da tensão para carga não-linear.



Figura(4.18) Espectro harmônico da corrente para carga não-linear.

Através da observação dos resultados experimentais nota-se que o inversor aqui em estudo tem por característica, seguir fielmente o sinal de referência gerado internamente.

Observa-se que o sinal de referência apresenta um valor relativo de segundo harmônico da ordem de 4,61% o que vem justificar o valor de 4,76% de valor relativo de segundo harmônico que aparece na tensão de saída.

4.5-) CONCLUSÃO

Apresentou-se neste capítulo o circuito destinado a gerar os sinais de disparo das chaves, gerados a partir da técnica que utiliza histerese variável.

Observa-se que este circuito tem por característica, simplicidade e baixo custo de modo a não comprometer a relação custo/benefício do inversor.

Os resultados experimentais apresentados neste capítulo, vem validar a técnica utilizada para o projeto do inversor e os resultados de simulação anteriormente apresentados.

Com a utilização da histerese variável conseguiu-se reduzir significativamente a variação na frequência de chaveamento, obtendo-se uma frequência de chaveamento praticamente constante, o que torna a sua aplicação importante no projeto de inversores, que possuam um controle quase instantâneo da tensão de saída, baseado em uma não linearidade tipo histerese.

CONCLUSÃO GERAL

Neste trabalho foi apresentado o estudo e a implementação de um inversor de tensão monofásico com controle por histerese variável, cuja idéia básica consiste na imposição de uma tensão senoidal de saída, a partir de um dado sinal de referência.

Apresentou-se o equacionamento para o projeto do filtro de saída, as equações para o projeto dos parâmetros do controlador, e a obtenção da equação que descreve a variação da faixa de histerese para se obter uma frequência de chaveamento constante.

Com o emprego da técnica que utiliza a variação da faixa de histerese apresentada ao longo deste trabalho, foi possível obter-se uma frequência de chaveamento praticamente constante para o inversor, conforme foi apresentado por resultados experimentais e de simulação.

O funcionamento do inversor com frequência de chaveamento constante traz inúmeras vantagens, como a redução do peso, do volume e custo, tendo em vista a simplicidade do circuito de comando implementado para se obter tal resultado. Obtém-se ainda, uma dinâmica elevada e uma melhor qualidade da tensão de saída.

Quanto a metodologia de projeto, obteve-se um roteiro de projeto simples que permite determinar os parâmetros do conversor, a partir das especificações básicas do mesmo.

Uma comutação não-dissipativa pode ser obtida utilizando-se a técnica de operação das chaves como tiristor-dual e aumentando-se a ondulação da corrente sobre o indutor do filtro, o que implica em um incremento das perdas por condução.

Assim, a limitação da estrutura para o uso em potências maiores são as chaves devido à sua resistência de condução.

REFERÊNCIAS BIBLIOGRÁFICAS

1. OGATA, Katsuhiko. "Engenharia de Controle Moderno." Editora Prentice/Hall do Brasil Ltda. Rio de Janeiro-Rj. 1982.
2. KAWAMURA, Atsuo & HOFT, Richard G.. "Analysis of PWM Inverter with Instantaneous Feedback Control." IPEC. Tokyo, 1983.
3. KAWAMURA, Atsuo & HOFT, Richard G.. "Instantaneous Feedback Controlled PWM Inverter With Adaptive Hysteresis." IEEE Transactions Industry Application, vol. IA-20, n° 4. July/August 1984.
4. D'AZZO, John H. & HOUPS, Constantine H.. "Análise e Projeto de Sistemas de Controle Lineares." Editora Guanabara Dois. Rio de Janeiro. 1984.
5. KUO, Benjamin C.. "Sistemas de Controle Automático." Quarta Edição. Prentice/Hall do Brasil. Rio de Janeiro, RJ. 1985.
6. BARBI, Ivo. "Projeto de Fontes Chaveadas." Publicação Interna/LAMEP - UFSC. Florianópolis/SC. 1990.
7. GABIATTI, Gerson. "Estudo, Desenvolvimento e Implementação de um Sistema de Alimentação Ininterrupta de Energia." Dissertação de Mestrado, C.P.G.E.EL -Eletrônica de Potência/LAMEP - UFSC. Florianópolis/SC. 1991.
8. GABIATTI, Gerson & BARBI, Ivo. "Um UPS de alta performance e menor custo para alimentação de microcomputadores." Revista Eletricidade Moderna. Maio 1992. pp. 30-35.

9. VIRGUETTI, Sandro Barrero. Estudo de um Inversor com comutação Não-Dissipativa e Tensão de Saída Senoidal para Cargas Não-lineares." Dissertação de Mestrado, C.P.G.E.EL. - Eletrônica de Potência/LAMEP - UFSC. Florianópolis/SC. 1992.

10. SEGALA, José J. Cansi. "Estudo e Modelagem de um Inversor Modulado por Valores Instantâneos de Tensão." Dissertação de Mestrado, C.P.G.E.EL. - Eletrônica de Potência/LAMEP - UFSC Florianópolis. 1993.