

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
DEPARTAMENTO DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA**

Marcello Costa Maccarini

**RETIFICADOR MONOFÁSICO COM FATOR DE
POTÊNCIA UNITÁRIO, DE ALTO GANHO, BASEADO
EM UM CONVERSOR BOOST HÍBRIDO**

Florianópolis

2013

Marcello Costa Maccarini

**RETIFICADOR MONOFÁSICO COM FATOR DE
POTÊNCIA UNITÁRIO, DE ALTO GANHO, BASEADO
EM UM CONVERSOR BOOST HÍBRIDO**

Dissertação submetida ao Programa
de Pós-Graduação em Engenharia Elé-
trica para a obtenção do Grau de Mes-
tre em Engenharia Elétrica.
Orientador: Prof. Ivo Barbi, Dr. Ing.

Florianópolis

2013

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Costa Maccarini, Marcello

Retificador Monofásico com Fator de Potência Unitário,
de Alto Ganho, Baseado em um Conversor Boost Híbrido /
Marcello Costa Maccarini ; orientador, Ivo Barbi ; co-
orientador, Samir Ahmad Mussa. - Florianópolis, SC, 2013.
144 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico. Programa de Pós-Graduação em
Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Retificador PFC. 3. Alto
ganho estático. 4. Capacitor chaveado. I. Barbi, Ivo. II.
Ahmad Mussa, Samir. III. Universidade Federal de Santa
Catarina. Programa de Pós-Graduação em Engenharia Elétrica.
IV. Título.

Marcello Costa Maccarini

**RETIFICADOR MONOFÁSICO COM FATOR DE
POTÊNCIA UNITÁRIO, DE ALTO GANHO, BASEADO
EM UM CONVERSOR BOOST HÍBRIDO**

Esta Dissertação foi julgada aprovada para a obtenção do Título de “Mestre em Engenharia Elétrica”, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica.

Florianópolis, 01 de abril 2013.

Prof. Patrick Kuo Peng, Dr.
Coordenador do Curso

Banca Examinadora:

Prof. Ivo Barbi, Dr. Ing.
Orientador

Prof. Alceu André Badin, Dr. Eng.

Prof. Arnaldo José Perin, Dr. Ing.

Prof. Denizar Cruz Martins, Dr. Ing.

A Aline, por seu imenso carinho, apoio e amor. Pelos momentos felizes juntos e pela compreensão nos instantes ausentes que este trabalho me exigiu. Aos meus pais Dilson e Cleonice pelo incentivo e amor. Aos meus irmãos Márcio e Mateus pela amizade e apoio.

AGRADECIMENTOS

Agradeço aos Professores Ivo Barbi e Samir Ahmad Mussa, pela orientação, paciência, motivação e por compartilharem seus conhecimentos, que usarei durante toda a minha vida profissional.

Aos membros da banca examinadora, professores Alceu André Badin, Arnaldo José Perin e Denizar Cruz Martins pelas sugestões e correções, que ajudaram a melhorar a qualidade deste trabalho.

Aos professores do Instituto de Eletrônica de Potência, Ivo Barbi, Samir Ahmad Mussa, Arnaldo José Perin, Denizar Cruz Martins, Ênio Valmor Kassick e Marcelo Lobo Heldwein pelos ensinamentos no período como aluno de graduação e na fase de créditos do mestrado.

Aos meus colegas de mestrado: Alan Dorneles Calegaro, Gean Jacques Maia de Sousa, Levy Ferreira da Costa, Luiz Fernando Almeida Fontenele, Odair José Custódio, Pedro André Martins, Rafael Ramos e Rodrigo Souza Santos, pela amizade, momentos de descontração e pelos conhecimentos compartilhados, que com certeza ajudaram muito em minha formação.

Aos colegas do INEP: Adriano Ruseler, Bruno Scortegagna Dupczak, Eduardo Valmir de Souza, Jackson Lago, Joabel Moia, Lincoln Moura de Oliveira, Márcio Silveira Ortmann, Roberto Francisco Coelho e Tiago Kommers Jappe pela amizade e momentos de descontração.

Aos funcionários do INEP: Diogo, Pacheco, Coelho, Matias e Leandro, pelo auxílio durante todo o mestrado.

Ao povo brasileiro, que através da CAPES, por meio de bolsa, financiou meus estudos e este trabalho.

Depois que você descobre o prazer de questionar, conhecer e transformar o mundo, você não quer mais saber de outra coisa.

autor desconhecido

Resumo

Este trabalho apresenta uma nova topologia de retificador monofásico de elevado fator de potência, baseado em um conversor boost híbrido, com aplicação em sistemas que necessitam alto ganho estático de tensão. A topologia é resultado da integração entre um conversor CC-CC boost convencional e um dobrador de tensão a capacitor chaveado. As principais características do conversor são: tensão de saída maior que o dobro da tensão de pico de entrada; redução dos esforços de tensão sobre o semicondutores, sendo metade da tensão de saída; alta eficiência. O conversor é controlado pela técnica de valores médios instantâneos da corrente no indutor, mesma estratégia de controle utilizada em retificadores boost PFC convencionais. Foi utilizado no controle um circuito integrado muito comum em aplicações industriais. Afim de validar os estudos teóricos, um protótipo foi construído com especificações de 220 V eficazes de tensão de entrada e frequência de rede igual 60 Hz, tensão de saída igual a 800 V e potência de carga de 1.000 W. A eficiência medida em laboratório foi de 96,5% para a potência nominal e de 97% para metade da potência.

Palavras-chave: Retificador. Alto ganho estático. PFC. Capacitor chaveado. Boost.

Abstract

This work presents a novel single-phase rectifier topology with high power factor, based on a hybrid boost converter, with applications in systems that require high gain static voltage. Resulting from the integration of a conventional dc-dc boost converter and a switched capacitor voltage doubler. The main feature of the proposed rectifier is its ability to output a dc voltage larger than the double of the peak value of the input line voltage, while subjecting the power switches the half of the dc bus voltage and high efficiency. The converter is controlled by average current mode control technique, same control strategy employed in the conventional boost based rectifier, where it was used to control an integrated circuit very common in industrial applications. Experimental data were obtained from a laboratory prototype with an input voltage of 220 Vrms, line frequency of 60 Hz, output voltage of 800 Vdc, load power of 1,000 W. The efficiency of the prototype, measured in the laboratory was 96.5% for full load and 97% for half load.

Keywords: AC-DC converter. Switched-capacitor. High static gain PFC. Rectifier. PFC. Boost.

Lista de Figuras

Figura 1.1	Retificador boost PFC monofásico.....	2
Figura 1.2	Conversor CC-CC boost híbrido.....	3
Figura 1.3	Retificador boost PFC híbrido monofásico.....	4
Figura 2.1	Conversor CC-CC básico a capacitor chaveado.....	7
Figura 2.2	Etapas de operação do conversor básico a capacitor chaveado.....	8
Figura 2.3	Principais formas de onda do conversor básico a capacitor chaveado.....	9
Figura 2.4	Circuito equivalente em regime permanente visto pela carga.....	11
Figura 2.5	Resistência equivalente em função da frequência de comutação.....	13
Figura 2.6	Resistência equivalente em função da razão cíclica....	13
Figura 2.7	Conversor CC-CC abaixador a capacitor chaveado....	14
Figura 2.8	Etapas de operação do conversor abaixador a capacitor chaveado.....	14
Figura 2.9	Principais formas de onda do conversor abaixador a capacitor chaveado.....	15
Figura 2.10	Circuito equivalente visto pela carga do conversor abaixador a capacitor chaveado.....	17
Figura 2.11	Resistência equivalente em função da frequência de comutação.....	18
Figura 2.12	Resistência equivalente em função da razão cíclica....	19
Figura 2.13	Conversor CC-CC elevador a capacitor chaveado.....	19
Figura 2.14	Etapas de operação do conversor elevador a capacitor chaveado.....	20
Figura 2.15	Principais formas de onda do conversor elevador a capacitor chaveado.....	21
Figura 2.16	Circuito equivalente.....	23
Figura 2.17	Resistência equivalente em função da frequência de comutação.....	24
Figura 2.18	Resistência equivalente em função da razão cíclica....	25
Figura 3.1	Conversor CC-CC boost com perdas.....	28
Figura 3.2	Etapas de operação do conversor CC-CC boost.....	28

Figura 3.3 Principais formas de onda do conversor CC-CC boost para cada etapa de operação.	29
Figura 3.4 Variação do ganho estático do conversor CC-CC boost com a variação das perdas.	31
Figura 3.5 Corrente no indutor boost para um período de comutação.	32
Figura 3.6 Circuito equivalente em regime permanente visto pela carga.	34
Figura 3.7 Resistência equivalente em função da frequência para o conversor CC-CC boost com perdas.	36
Figura 3.8 Resistência equivalente em função da razão cíclica para o conversor CC-CC boost com perdas.	37
Figura 3.9 Resistência equivalente em função da frequência de comutação para o conversor simulado.	39
Figura 3.10 Circuito utilizado para a simulação do conversor CC-CC boost.	39
Figura 3.11 Resultado da simulação da tensão de saída (v_o) do conversor CC-CC boost com perdas.	40
Figura 3.12 Resultado da simulação da corrente no indutor (i_L) do conversor CC-CC boost com perdas.	40
Figura 3.13 Resultado da simulação da corrente de saída (i_o) do conversor CC-CC boost com perdas.	40
Figura 4.1 Conversor CC-CC boost híbrido.	43
Figura 4.2 Conversor CC-CC boost híbrido inserindo mais módulos de capacitores chaveados.	44
Figura 4.3 Etapas de operação do conversor CC-CC boost híbrido.	45
Figura 4.4 Formas de onda para o conversor CC-CC boost híbrido.	47
Figura 4.5 Variação do ganho estático do conversor CC-CC boost híbrido com a variação das perdas.	49
Figura 4.6 Formas de onda da corrente sobre o interruptor S_h	51
Figura 4.7 Valor médio de uma função no tempo.	51
Figura 4.8 Circuito de saída para a primeira etapa de operação. ..	54
Figura 5.1 Retificador boost monofásico PFC híbrido.	57
Figura 5.2 Etapas de operação do retificador monofásico PFC boost híbrido.	59
Figura 5.3 Principais formas de onda para a frequência de comutação.	60

Figura 5.4	Principais formas de onda para a frequência da rede..	61
Figura 5.5	Variação da razão cíclica em função do período da rede e do índice de modulação M	62
Figura 5.6	Variação da ondulação de corrente parametrizada no indutor em função de meio período de rede e do índice de modulação M	64
Figura 5.7	Circuito simplificado do conversor para a obtenção dos capacitores.....	64
Figura 5.8	Estratégia de controle para o conversor através da técnica por valores médios instantâneos da corrente no indutor.....	68
Figura 5.9	Diagrama de blocos da técnica por valores médios instantâneos da corrente no indutor.....	69
Figura 5.10	Circuito simplificado para a obtenção da planta de tensão de saída.....	72
Figura 5.11	Filtro PB utilizado no controle de tensão de entrada..	73
Figura 6.1	Razão cíclica para meio período de rede.....	77
Figura 6.2	Ondulação da corrente do indutor parametrizada em função de meio período de rede.....	77
Figura 6.3	Associação dos capacitores C_{b1} e C_{b3}	79
Figura 6.4	Diagrama de blocos dos circuitos internos do circuito integrado UC3854A/B.....	83
Figura 6.5	Configuração dos componentes externos para o UC3854A.	83
Figura 6.6	Diagrama de blocos da malha de corrente.....	84
Figura 6.7	Diagrama de Bode da função de transferência de $H_i(s)$.	85
Figura 6.8	Controlador da malha de corrente no indutor.....	86
Figura 6.9	Diagrama de Bode da função de transferência de malha aberta $T_i(s)$	87
Figura 6.10	Diagrama de Bode da função de transferência de $H_v(s)$.	88
Figura 6.11	Controlador da malha de tensão de saída.....	88
Figura 6.12	Diagrama de Bode da função de transferência de malha aberta para a tensão de saída.....	89
Figura 6.13	Controlador de tensão de entrada.....	90
Figura 6.14	Ligações do sensor de corrente.....	91
Figura 6.15	Medidor de tensão da saída do conversor.....	92
Figura 6.16	Circuito de potência simulado para o conversor CC-CC boost híbrido.....	94

Figura 6.17 Circuito de controle simulado para o conversor CC-CC boost híbrido.	94
Figura 6.18 Simulação da tensão de entrada v_{in} e tensão de saída v_o	95
Figura 6.19 Simulação da corrente no indutor L_h	95
Figura 6.20 Simulação da corrente no capacitor C_{h1}	96
Figura 6.21 Simulação da corrente no capacitor C_{h2}	96
Figura 6.22 Simulação da corrente no capacitor C_{h3}	96
Figura 6.23 Simulação da: (a) tensão; (b) corrente sobre o interruptor S_h	97
Figura 6.24 Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h1}	97
Figura 6.25 Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h2}	98
Figura 6.26 Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h3}	98
Figura 6.27 Circuito de potência simulado para o retificador monofásico PFC boost híbrido.	99
Figura 6.28 Circuito de controle simulado para o retificador monofásico PFC boost híbrido.	99
Figura 6.29 Simulação da tensão de entrada v_{in} , corrente de entrada i_{in} e tensão de saída v_o	100
Figura 6.30 Simulação da tensão de saída v_o e tensões sobre os capacitores C_{b1} , C_{b2} e C_{b3}	100
Figura 6.31 Simulação da corrente em um dos capacitores de C_{b1}	101
Figura 6.32 Simulação da corrente em um dos capacitores de C_{b2}	101
Figura 6.33 Simulação da corrente em um dos capacitores de C_{b3}	101
Figura 6.34 Simulação da tensão sobre o interruptor S_b e sobre o diodo D_{b1}	102
Figura 6.35 Simulação da tensão sobre o diodo D_{b2} e o diodo D_{b3}	102
Figura 6.36 Diagrama esquemático completo do protótipo.	104
Figura 6.37 Fotografia do protótipo montado.	105
Figura 6.38 Tensão de entrada v_{in} ($124V/div$), corrente de entrada i_{L_h} ($1A/div$) e tensão de saída v_o ($124V/div$).	106
Figura 6.39 Tensão $v_{C_{h1}}$ sobre o capacitor C_{h1} ($124V/div$), tensão $v_{C_{h2}}$ sobre o capacitor C_{h2} ($124V/div$), tensão $v_{C_{h3}}$ sobre o	

capacitor C_{h3} ($124V/div$) e tensão de saída v_o ($124V/div$).	106
Figura 6.40 Corrente $i_{C_{h1}}$ no capacitor C_{h1} ($1A/div$).	107
Figura 6.41 Corrente $i_{C_{h2}}$ no capacitor C_{h2} ($5A/div$).	107
Figura 6.42 Corrente $i_{C_{h3}}$ no capacitor C_{h3} ($2A/div$).	108
Figura 6.43 Tensão $v_{D_{h1}}$ sobre o diodo D_{h1} ($225V/div$), tensão $v_{D_{h2}}$ sobre o diodo D_{h2} ($225V/div$), tensão $v_{D_{h3}}$ sobre o diodo D_{h3} ($225V/div$) e tensão v_{S_h} sobre o interruptor S_h ($225V/div$).	108
Figura 6.44 Curva de rendimento do conversor CC-CC boost híbrido.	109
Figura 6.45 Tensão de entrada v_{in} ($130V/div$), corrente de entrada i_{in} ($5A/div$) e tensão de saída v_o ($126V/div$).	109
Figura 6.46 Tensão $v_{C_{b1}}$ sobre o capacitor C_{b1} ($120V/div$), tensão $v_{C_{b2}}$ sobre o capacitor C_{b2} ($120V/div$), tensão $v_{C_{b3}}$ sobre o capacitor C_{b3} ($120V/div$) e tensão de saída v_o ($120V/div$).	110
Figura 6.47 Corrente no capacitor C_{b1} ($i_{C_{b1}}$).	110
Figura 6.48 Corrente no capacitor C_{b2} ($i_{C_{b2}}$).	111
Figura 6.49 Corrente no capacitor C_{b3} ($i_{C_{b3}}$).	111
Figura 6.50 Tensão $v_{D_{b1}}$ sobre o diodo D_{b1} ($235V/div$), tensão $v_{D_{b2}}$ sobre o diodo D_{b2} ($235V/div$), tensão $v_{D_{b3}}$ sobre o diodo D_{b3} ($235V/div$) e tensão v_{S_b} sobre o interruptor S_b ($235V/div$).	112
Figura 6.51 Tensão de entrada v_{in} ($200V/div$), corrente de entrada i_{in} ($5A/div$) e tensão de saída v_o ($10V/div$), para um degrau de 50% para 100% de carga.	113
Figura 6.52 Curva de rendimento do retificador monofásico PFC boost híbrido.	114
Figura 6.53 Curva de fator de potência do retificador monofásico PFC boost híbrido.	114

Lista de Tabelas

Tabela 3.1	Especificação do conversor CC-CC boost com perdas para simulação.....	37
Tabela 3.2	Comparação entre os valores teóricos e simulados do conversor CC-CC boost com perdas.....	41
Tabela 6.1	Especificações para o dimensionamento do estágio de potência do conversor.....	75
Tabela 6.2	Características do indutor construído.....	78
Tabela 6.3	Características dos capacitores utilizados para construir os bancos de C_{b1} e C_{b3}	80
Tabela 6.4	Características dos capacitores utilizados para construir o banco de C_{b2}	80
Tabela 6.5	Valores de corrente eficaz e de pico obtidos através de simulação para os semicondutores.....	81
Tabela 6.6	Características dos diodos e MOSFET escolhidos.....	82
Tabela 6.7	Componentes do compensador de corrente.....	87
Tabela 6.8	Componentes do compensador de corrente.....	89
Tabela 6.9	Componentes do controlador de tensão de entrada....	91
Tabela 6.10	Componentes do sensor de corrente.....	91

LISTA DE ABREVIATURAS E SIGLAS

CA	Corrente alternada.	1
CC	Corrente contínua.	1
PFC	<i>Power Factor Correction</i> (Correção de Fator de Potência)	1
HVDC	<i>High Voltage Direct Current</i> (Corrente Contínua em Alta Tensão)	2
PB	Filtro passa-baixas	73
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>	81
CI	Circuito Integrado	82
PI	Proporcional-Integral	85

LISTA DE SÍMBOLOS

$R_{DS(on)}$	Resistência de condução do interruptor.....	7
RSE	Resistência série equivalente do capacitor.....	7
D	Razão cíclica.....	7
S_x	Interruptor comandado em alta frequência x , sendo $x =$ 1, 2, 3.....	7
G	Ganho estático do conversor.....	8
V_i	Tensão média de entrada do conversor.....	8
V_o	Tensão média de saída do conversor.....	8
C	Capacitor.....	8
v_c	Tensão sobre o capacitor.....	9
v_a	Tensão inicial no capacitor.....	9
τ	Constante de tempo do circuito.....	9
v_b	Tensão final no capacitor.....	9
R_o	Resistência de carga.....	10
R_{eq}	Resistência equivalente do conversor.....	10
I_o	Corrente média de saída do conversor.....	11
Δv_c	Variação de tensão sobre o capacitor.....	11
C_x	Capacitor x , sendo $x = 1, 2$	13
D_x	Diodo x , sendo $x = 1, 2, 3$	13
R_L	Resistência parasita do indutor.....	27
R_S	Resistência de condução do interruptor.....	27
R_D	Resistência de condução do diodo.....	27
v_{in}	Tensão de entrada do retificador boost PFC híbrido.....	43
i_{in}	Corrente de entrada do retificador boost PFC híbrido... ..	43
L_h	Indutor de entrada do conversor CC-CC boost híbrido... ..	43
i_{L_h}	Corrente sobre o indutor de entrada do conversor CC-CC boost híbrido.....	43
S_h	Interruptor do conversor CC-CC boost híbrido.....	43
i_{S_h}	Corrente sobre o interruptor do conversor CC-CC boost híbrido.....	43
D_{h1}	Diodo 1 do conversor CC-CC boost híbrido.....	43
$i_{D_{h1}}$	Corrente sobre o diodo 1 do conversor CC-CC boost hí- brido.....	43

D_{h2}	Diodo 2 do retificador boost PFC híbrido	43
$i_{D_{h2}}$	Corrente sobre o diodo 2 do conversor CC-CC boost hí- brido	43
D_{h3}	Diodo 3 do conversor CC-CC boost híbrido	43
$i_{D_{h3}}$	Corrente sobre o diodo 3 do conversor CC-CC boost hí- brido	43
C_{h1}	Capacitor 1 do conversor CC-CC boost híbrido	43
$i_{C_{h1}}$	Corrente sobre o capacitor 1 do conversor CC-CC boost híbrido	43
C_{h2}	Capacitor 2 do conversor CC-CC boost híbrido	43
$i_{C_{h2}}$	Corrente sobre o capacitor 2 do conversor CC-CC boost híbrido	43
C_{h3}	Capacitor 3 do conversor CC-CC boost híbrido	43
$i_{C_{h3}}$	Corrente sobre o capacitor 3 do conversor CC-CC boost híbrido	43
P_{per}	Potência perdida através das resistências dos componentes	48
$ID_{h1_{pk}}$	Pico da corrente sobre o diodo D_{h1}	52
$ID_{h1_{ef}}$	Corrente eficaz sobre o diodo D_{h1}	52
$ID_{h2_{pk}}$	Pico da corrente sobre o diodo D_{h2}	52
$ID_{h2_{ef}}$	Corrente eficaz sobre o diodo D_{h2}	52
$ID_{h3_{pk}}$	Pico da corrente sobre o diodo D_{h3}	53
$ID_{h3_{ef}}$	Corrente eficaz sobre o diodo D_{h3}	53
$IS_{h_{pk}}$	Pico da corrente sobre o interruptor S_h	53
$IS_{h_{ef}}$	Corrente eficaz sobre o interruptor S_h	53
$IC_{h2_{ef}}$	Corrente eficaz sobre o capacitor C_{h2}	55
v_{in}	Tensão de entrada do retificador boost PFC híbrido	57
i_{in}	Corrente de entrada do retificador boost PFC híbrido ...	57
L_b	Indutor de entrada do retificador boost PFC híbrido	57
i_{L_b}	Corrente sobre o indutor de entrada do retificador boost PFC híbrido	57
S_b	Interruptor do retificador boost PFC híbrido	57
i_{S_b}	Corrente sobre o interruptor do retificador boost PFC hí- brido	57
D_{b1}	Diodo 1 do retificador boost PFC híbrido	57
$i_{D_{b1}}$	Corrente sobre o diodo 1 do retificador boost PFC híbrido	57

D_{b2}	Diodo 2 do retificador boost PFC híbrido	57
$i_{D_{b2}}$	Corrente sobre o diodo 2 do retificador boost PFC híbrido	57
D_{b3}	Diodo 3 do retificador boost PFC híbrido	57
$i_{D_{b3}}$	Corrente sobre o diodo 3 do retificador boost PFC híbrido	57
C_{b1}	Capacitor 1 do retificador boost PFC híbrido	57
$i_{C_{b1}}$	Corrente sobre o capacitor 1 do retificador boost PFC hí- brido	57
C_{b2}	Capacitor 2 do retificador boost PFC híbrido	57
$i_{C_{b2}}$	Corrente sobre o capacitor 2 do retificador boost PFC hí- brido	57
C_{b3}	Capacitor 3 do retificador boost PFC híbrido	57
$i_{C_{b3}}$	Corrente sobre o capacitor 3 do retificador boost PFC hí- brido	57
f_s	Frequência de comutação do interruptor	57
f_{in}	Frequência da fonte de alimentação ou rede	57
$V_{C_{b1}}$	Tensão sobre o capacitor 1 do retificador boost PFC hí- brido	58
$V_{C_{b2}}$	Tensão sobre o capacitor 2 do retificador boost PFC hí- brido	58
$V_{C_{b3}}$	Tensão sobre o capacitor 3 do retificador boost PFC hí- brido	58
V_{L_b}	Tensão média sobre o indutor L_b	60
$V_{in_{pk}}$	Valor de pico da tensão de entrada v_{in}	61
M	Índice de modulação	62
$\overline{\Delta I_{L_b}}$	Ondulação de corrente sobre o indutor parametrizada . . .	63
C_o	Capacitor de saída do retificador boost PFC híbrido	65
V_{C_o}	Tensão sobre o capacitor C_o	65
X_{C_o}	Impedância do capacitor C_o	65
I_{C_o}	Corrente sobre o capacitor C_o	65
$\Delta V_{C_{o_{pk}}}$	Máxima ondulação de tensão sobre o capacitor C_o	65
$I_{C_{o_{pk}}}$	Corrente de pico sobre o capacitor C_o	65
$I_{in_{pk}}$	Corrente de pico de entrada	65
$I_{D_{b1}}$	Corrente média sobre o diodo D_{b1}	66
$I_{D_{b2}}$	Corrente média sobre o diodo D_{b2}	66
$I_{D_{b3}}$	Corrente média sobre o diodo D_{b3}	66

I_{S_b}	Corrente média sobre o diodo S_b	67
$v_r(t)$	Tensão na saída da ponte retificadora	69
$i_{Lb_{ref}}$	Sinal de referência para o controle corrente do indutor...	69
$A(\omega t)$	Sinal de imagem da tensão de entrada, que dá o formato senoidal a corrente no indutor	69
$B(\omega t)$	Sinal resultante do controlador de tensão de saída	69
$C(\omega t)$	Sinal resultante da malha de tensão de entrada.	69
C_i	Controlador da malha de corrente no indutor	69
H_i	Função de transferência para controle da corrente no indutor	69
K_i	Ganho do sistema de instrumentação da corrente no indutor	69
C_v	Controlador da malha de tensão de saída	69
H_v	Função de transferência para controle da tensão de saída	69
K_v	Ganho do sistema de instrumentação da tensão de saída.	69
V_{ref}	Referência de tensão de saída	69
K_{C_i}	Ganho do compensador de corrente	85
f_{zi}	Frequência do zero do compensador de corrente	85
f_{pi2}	Frequência do segundo polo do compensador de corrente	85

Sumário

1 INTRODUÇÃO GERAL	1
2 CONVERSORES A CAPACITOR CHAVEADO	7
2.1 INTRODUÇÃO	7
2.2 CONVERSOR CC-CC BÁSICO A CAPACITOR CHAVE- ADO	7
2.2.1 Etapas de Operação e Equacionamento	8
2.2.2 Resistência Equivalente	10
2.3 CONVERSOR CC-CC ABAIXADOR A CAPACITOR CHA- VEADO	13
2.3.1 Etapas de Operação e Equacionamento	14
2.3.2 Resistência Equivalente	16
2.4 CONVERSOR CC-CC ELEVADOR A CAPACITOR CHA- VEADO	19
2.4.1 Etapas de Operação e Equacionamento	19
2.4.2 Resistência Equivalente	22
2.5 CONCLUSÃO	25
3 CONVERSOR CC-CC BOOST COM PERDAS	27
3.1 INTRODUÇÃO	27
3.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA ..	27
3.2.1 Etapas de operação	28
3.2.2 Análise Quantitativa	30
3.2.3 Corrente no Indutor	32
3.3 RESISTÊNCIA EQUIVALENTE	34
3.4 SIMULAÇÕES	37
3.5 CONCLUSÃO	41
4 CONVERSOR CC-CC BOOST HÍBRIDO	43
4.1 INTRODUÇÃO	43
4.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA ..	44
4.2.1 Ganho Estático Ideal	46
4.2.2 Ganho Estático Considerando as Perdas	47
4.3 INDUTOR	49
4.4 SEMICONDUTORES	50
4.4.1 Correntes Médias	50
4.4.2 Correntes Eficazes	50
4.4.3 Tensão de Bloqueio	53
4.5 CAPACITORES	54
4.6 CONCLUSÃO	55

5 RETIFICADOR BOOST PFC HÍBRIDO	57
5.1 INTRODUÇÃO	57
5.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA ..	57
5.2.1 Frequência de Comutação	58
5.2.2 Frequência da Rede	61
5.2.3 Indutor	62
5.2.4 Capacitores	64
5.2.5 Semicondutores	66
5.3 MODELAGEM E CONTROLE	67
5.3.1 Corrente no Indutor	70
5.3.2 Tensão de Saída	71
5.3.3 Malha de tensão de entrada	73
5.4 CONCLUSÃO	74
6 DIMENSIONAMENTO, SIMULAÇÕES E RESULTADOS EXPERIMENTAIS	75
6.1 INTRODUÇÃO	75
6.2 DIMENSIONAMENTO	75
6.2.1 Indutor	77
6.2.2 Capacitores	78
6.2.3 Semicondutores	80
6.2.4 Controladores	82
6.2.4.1 Compensador de Corrente	84
6.2.4.2 Compensador de Tensão	87
6.2.4.3 Controlador de Tensão de Entrada	89
6.2.4.4 Sensor de Corrente	91
6.2.4.5 Sensor de Tensão	92
6.2.4.6 Demais Componentes	92
6.3 SIMULAÇÕES	93
6.3.1 Conversor CC-CC Boost Híbrido	94
6.3.2 Retificador Boost PFC Híbrido	98
6.4 RESULTADOS EXPERIMENTAIS	103
6.4.1 Conversor CC-CC Boost Híbrido	105
6.4.2 Retificador Boost PFC Híbrido	109
6.5 CONCLUSÃO	114
7 CONCLUSÃO GERAL	117
REFERÊNCIAS	119
APÊNDICE A – Ganho Estático Conversor Boost Híbrido com Perdas	125
APÊNDICE B – Projeto do Indutor	129
APÊNDICE C – Esquemático do Circuito de Potência ..	135
APÊNDICE D – Esquemático do Circuito de Controle ..	139

APÊNDICE E - Lista de Componentes	143
--	------------

1 INTRODUÇÃO GERAL

O desenvolvimento tecnológico das últimas décadas na área de eletrônica de potência tem influenciado na qualidade de energia elétrica consumida mundialmente. A cada dia mais equipamentos necessitam do processamento de energia para o seu funcionamento, sendo que, se não realizado corretamente, trará consigo o desperdício de energia, além de comprometer a qualidade de energia elétrica fornecida. Por isto, a cada ano mais estudos são realizados com o intuito de aumentar o rendimento dos equipamentos e para que estes não criem problemas de qualidade de energia.

Muitos equipamentos utilizados, tanto na indústria quanto em residências, quando alimentados pela rede elétrica, necessitam de um conversor estático para a conversão de corrente alternada (CA) para corrente contínua (CC). Dependendo do conversor utilizado, o equipamento pode drenar correntes distorcidas da rede com reduzido fator de potência. Isto pode acarretar danos a outros equipamentos conectados na rede, assim como, em um maior desperdício de energia elétrica.

Normalmente em equipamentos monofásicos o maior problema está na utilização de retificadores a diodo com filtro capacitivo na saída. Esses tipos de conversores distorcem a corrente de entrada do equipamento, introduzindo elevado conteúdo harmônico na rede e por consequência possuem baixo fator de potência.

Para solucionar este problema, há muitos anos vem se pesquisando novas topologias de retificadores com correção de fator de potência (PFC). Estes tipos de conversores tem como características, baixa distorção harmônica na corrente de entrada, além de possuírem alto fator de potência. O principal conversor utilizado para esta finalidade é o retificador boost PFC monofásico. Desde a sua concepção este conversor já vem sendo exaustivamente estudado, sendo ele primeiramente proposto em [1], [2], junto com a topologia Flyback em [3], [4].

A Fig. 1.1 apresenta a topologia do retificador boost PFC monofásico. A sua principal aplicação está em fontes chaveadas, onde o conversor possui como características a robustez, a confiabilidade, o controle simples e de fácil implementação. Apesar de teoricamente o conversor boost ter ganho tendendo ao infinito para razões cíclicas próximas a um, sabe-se que as resistências que representam as não-idealidades dos componentes do conversor limitam o ganho estático de tensão. Portanto para aplicações onde é necessário um alto ganho de tensão, este tipo de conversor não é recomendado. E também, neste

tipo de conversor os semicondutores estão submetidos a tensão de saída, fazendo que para tensões de saída elevadas, necessita-se de semicondutores que suportem altas tensões de bloqueio, restringindo o uso do conversor.

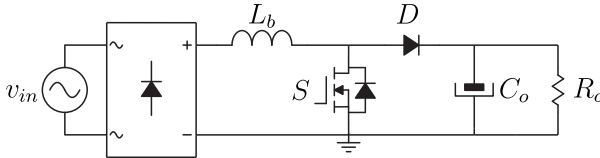


Figura 1.1 – Retificador boost PFC monofásico.

A técnica de controle mais utilizada nesse tipo de conversor é a por valores médios instantâneos da corrente sobre o indutor. É uma técnica simples e muito difundida, podendo ser implementada tanto com circuitos analógicos como digitais. Circuitos integrados dedicados ao controle de retificadores boost PFC são largamente utilizados, um exemplo é o UC3854 [5].

Para algumas aplicações, tais como sistemas de raio-x para medicina ou industriais, filtros de poeira, teste de isolamento para HDVC e precipitador eletrostático [6]–[8], é necessário que o ganho estático de tensão seja elevado.

Uma das alternativas para essas aplicações é a utilização de conversores baseados no circuito multiplicador de tensão Cockcroft–Walton [9]. Em [6] é apresentada uma topologia retificadora sem correção de fator de potência, pois a corrente de entrada deve ser na ordem de miliamperes. Duas variações deste conversor são apresentadas em [7], [8], estes já com correção de fator de potência além do alto ganho estático. A desvantagem destas topologias é o elevado número de interruptores e controle complexo.

Outra forma de obter ganho estático elevado, é utilizando conversores a capacitores chaveados. Suas principais características são a ausência de elementos magnéticos, portanto compostos apenas por capacitores e semicondutores, o que leva a uma redução de tamanho e peso do conversor, além do aumento na eficiência. Outra característica, é a reduzida tensão de bloqueio que os semicondutores são submetidos. A análise dos conversores também pode ser bastante simplificada, pois o conversor pode ser descrito por circuitos equivalentes simples, como é demonstrado em [10], [11].

O conceito de capacitor chaveado já vem sendo aplicado em conversores CC-CC não-isolados, com alto ganho, como demonstrado

em [12]–[15]. Recentemente, este conceito também vem sendo empregado em conversores CA-CA [16], [17].

Estes conversores também podem ser utilizados em conversores que possuam elementos magnéticos, criando uma topologia híbrida. Um exemplo deste tipo de estrutura é demonstrado na Fig. 1.2, apresentado por [18], [19]. Esta topologia apresenta um conversor CC-CC boost convencional com um arranjo de capacitores chaveados na saída do conversor. Assim, o ganho estático do conversor é dobrado, sem que sacrifique os semicondutores, pois estes estarão submetidos a metade da tensão de saída. Outra boa característica desse conversor, é a possibilidade de se adicionar mais módulos de capacitor chaveado na saída, aumentando ainda mais o ganho estático e mantendo o mesmo valor de tensão de bloqueio para os semicondutores, como será apresentado no capítulo 4.

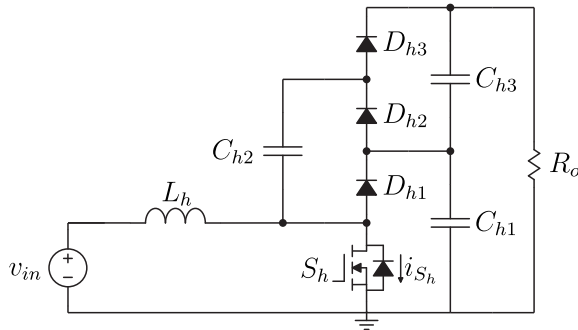


Figura 1.2 – Conversor CC-CC boost híbrido.

Portanto, o objetivo deste trabalho é propor uma nova topologia de retificador PFC monofásico híbrida, onde-se agrupe as principais características do retificador boost PFC monofásico com o conversor CC-CC boost híbrido. Assim o novo conversor deve, possuir elevado fator de potência e baixa distorção harmônica de corrente de entrada, além de um alto ganho estático de tensão, sem que haja o sacrifício dos semicondutores do conversor. A topologia proposta é apresentada na Fig. 1.3 e será chamada de retificador monofásico PFC boost híbrido.

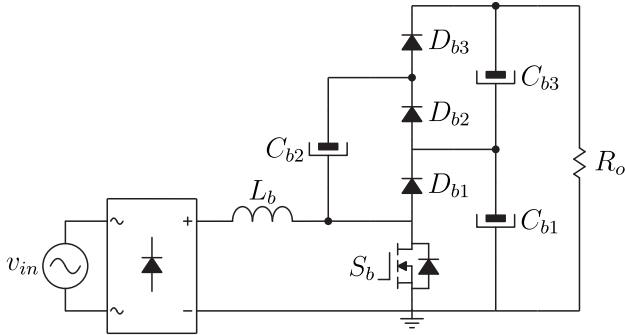


Figura 1.3 – Retificador boost PFC híbrido monofásico.

Neste trabalho será primeiramente apresentado um estudo e análise de conversores básicos a capacitor chaveado, para que se possa entender melhor o funcionamento destes tipos de conversores. Será apresentado o conceito de resistência equivalente para representar o conversor a capacitor chaveado. No terceiro capítulo será apresentada a análise do conversor CC-CC boost considerando as perdas de seus componentes. Também será apresentado o conceito de resistência equivalente para representar o conversor.

No quarto capítulo serão apresentados o estudo e a análise completa do conversor CC-CC boost híbrido. Será definido o método utilizado para dimensionamento dos componentes do conversor. No quinto capítulo serão apresentados também o estudo e a análise do retificador boost PFC híbrido proposto neste trabalho. A metodologia para dimensionamento dos componentes e modelagem voltada ao controle também serão demonstradas.

Por fim, no capítulo seis serão demonstrados o dimensionamento de um conversor com as especificações pré-definidas, as simulações para o conversor CC-CC boost híbrido e o retificador boost PFC híbrido monofásico, além dos resultados experimentais de ambos os conversores, obtidos através de um protótipo montado para testes em bancada.

Este documento é finalizado com uma conclusão geral deste trabalho, além de sugestões para novos estudos.

Toda análise realizada neste documento, leva em conta que os conversores a capacitor chaveado operam com os capacitores em modo de carga parcial. Como demonstrado em [10], existem três modos de operação para capacitores chaveados: carga completa, carga parcial e sem carga. No modo de carga completa o capacitor se carrega e descarrega completamente em um período de comutação, este modo pode

ser destrutivo ao conversor, já que envolve correntes eficazes elevadas. No modo sem carga, o capacitor não é carregado e nem descarregado no período de comutação, isto só ocorre para frequências de comutação muito elevadas ou em capacitores com capacitâncias elevadas. E por fim, no modo de carga parcial, o capacitor carrega e descarrega parcialmente em cada período de comutação, tendo menos problemas para a análise.

2 CONVERSORES A CAPACITOR CHAVEADO

2.1 INTRODUÇÃO

Para a melhor compreensão do funcionamento dos conversores a capacitor chaveado, será apresentado neste capítulo o estudo das estruturas básicas. Três conversores serão analisados, o primeiro sendo com ganho estático unitário, o segundo do tipo abaixador e o terceiro elevador.

Na análise, são apresentadas as etapas de operação, principais formas de onda e equacionamento dos conversores, considerando a resistência de condução dos interruptores ($R_{DS(on)}$). Os efeitos das resistências série equivalente dos capacitores (RSE) e de condução dos diodos não serão consideradas, assim como as indutâncias parasitas envolvidas. Faz-se isso para reduzir a complexidade da análise.

Será estudada, também, a representação de cada um destes conversores por um circuito equivalente visto da carga, onde o conversor será substituído por uma resistência equivalente série. E, também, como a variação da frequência de comutação e razão cíclica influenciam no valor desta resistência equivalente.

2.2 CONVERSOR CC-CC BÁSICO A CAPACITOR CHAVEADO

O primeiro conversor básico a capacitor chaveado a ser analisado é apresentado na Fig. 2.1. Este é o conversor de estrutura mais simples, os demais conversores a capacitor chaveado são compostos por n células topologicamente equivalentes a este [20]. Como observado, este conversor possui dois interruptores, sendo que a razão cíclica (D) determinará o tempo de condução de S_1 , e S_2 conduzirá complementarmente a S_1 .

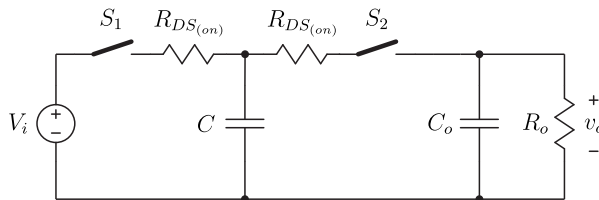


Figura 2.1 – Conversor CC-CC básico a capacitor chaveado.

2.2.1 Etapas de Operação e Equacionamento

Este conversor possui duas etapas de operação, apresentadas na Fig. 2.2.

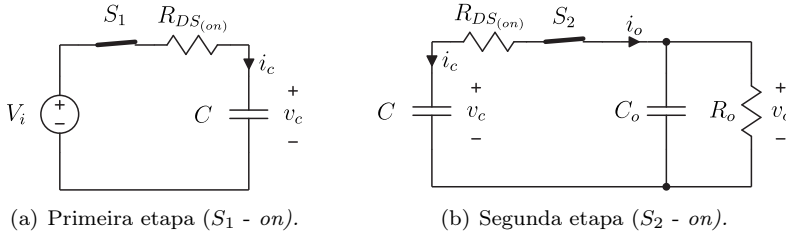


Figura 2.2 – Etapas de operação do conversor básico a capacitor chaveado.

Da primeira etapa, sabe-se que v_c é dado pela equação (2.1). Já da segunda etapa, sabe-se que V_o é expresso pela equação (2.2)

$$v_c = V_i \quad (2.1)$$

$$V_o = v_c \quad (2.2)$$

Igualando as duas equações, obtém-se a equação (2.3). Portanto, este conversor possui ganho estático ideal (G) igual a um, apresentado na equação (2.4).

$$V_o = V_i \quad (2.3)$$

$$G = \frac{V_o}{V_i} = 1 \quad (2.4)$$

As principais formas de onda de cada etapa de operação são apresentadas na Fig. 2.3. A seguir é descrito cada uma delas e suas principais equações.

1ª Etapa ($0, DT_s$) - Esta etapa consiste na carga do capacitor C através da fonte entrada V_i . Tem início quando S_1 entra em condução, e é mostrada na Fig. 2.2(a).

A equação que determina o comportamento da tensão sobre o

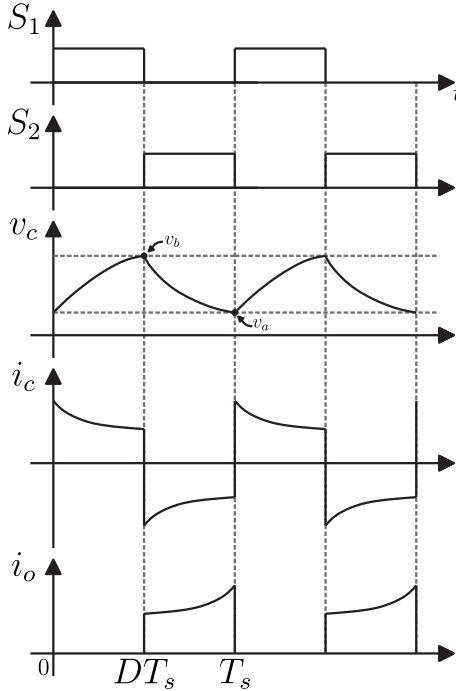


Figura 2.3 – Principais formas de onda do conversor básico a capacitor chaveado.

capacitor C (v_c) é apresentada na equação (2.5), sendo que, v_a é o valor inicial da tensão sobre o capacitor e τ é a constante de tempo ($\tau = R_{DS(on)} \cdot C$).

$$v_c(t) = V_i + (v_a - V_i) e^{-\frac{(t-t_0)}{\tau}} \quad (2.5)$$

Considerando que esta etapa terminará em $D \cdot T_s$ e que v_b é o valor da tensão sobre o capacitor ao final desta etapa, determina-se assim a equação (2.6).

$$v_c(DT_s) = v_b = V_i + (v_a - V_i) e^{-\frac{(DT_s)}{\tau}} \quad (2.6)$$

2ª Etapa (DT_s, T_s) - Esta etapa se inicia quando S_1 é bloqueado e S_2 começa a conduzir, como pode ser visualizado na Fig. 2.2(b).

Nesta etapa o capacitor se descarrega sobre a carga R_o .

A equação da tensão sobre o capacitor C , nesta etapa de operação, pode ser vista na expressão (2.7), sendo que v_b é o valor inicial da tensão no capacitor, que é o mesmo valor final da etapa anterior, e V_o é a tensão média sobre a carga R_o .

$$v_c(t) = V_o + (v_b - V_o) e^{-\frac{(t-t_0)}{\tau}} \quad (2.7)$$

Como anteriormente, o valor final desta etapa pode ser definido pela equação (2.8). Nota-se que este valor é o valor inicial da tensão do capacitor na primeira etapa de operação, portanto é denominado de v_a .

$$v_c(T_s) = v_a = V_o + (v_b - V_o) e^{-\frac{(T_s - DT_s)}{\tau}} \quad (2.8)$$

Para que as equações de v_a e v_b fiquem apenas em função dos parâmetros do circuito, substitui-se a equação (2.8) em (2.6), o que resulta na expressão (2.9). E, do mesmo modo, substituindo a (2.6) em (2.8), tem-se a equação (2.10).

$$v_b = \frac{V_i \left(1 - e^{-\frac{(DT_s)}{\tau}}\right) + V_o \left(e^{-\frac{(DT_s)}{\tau}} - e^{-\frac{T_s}{\tau}}\right)}{\left(1 - e^{-\frac{T_s}{\tau}}\right)} \quad (2.9)$$

$$v_a = \frac{V_o \left(1 - e^{-\frac{(T_s - DT_s)}{\tau}}\right) + V_i \left(e^{-\frac{(T_s - DT_s)}{\tau}} - e^{-\frac{T_s}{\tau}}\right)}{\left(1 - e^{-\frac{T_s}{\tau}}\right)} \quad (2.10)$$

2.2.2 Resistência Equivalente

Operando com carga, este conversor possui o ganho estático menor que o ideal. Isto acontece pois a comutação gera a carga e descarga do capacitor, fazendo com que haja uma ondulação de tensão. Esta ondulação produz perdas nas resistências série dos componentes, pois a corrente eficaz do capacitor aumenta com uma maior ondulação de tensão. E por consequência, quanto menor for a ondulação de tensão menor será a perda de energia nestas resistências.

Em regime permanente, o circuito visto pela carga pode ser representado pela Fig. 2.4, onde R_{eq} é a resistência equivalente que

representa as perdas geradas pela comutação do capacitor, e pode ser definida pela equação (2.11).

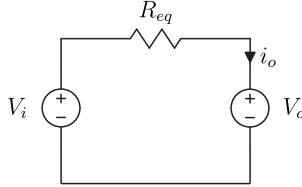


Figura 2.4 – Circuito equivalente em regime permanente visto pela carga.

$$R_{eq} = \frac{V_i - V_o}{I_o} \quad (2.11)$$

Para calcular o valor médio da corrente de saída I_o , analisa-se a Fig. 2.3 e tem-se a equação (2.12). Manipulando esta equação, obtém-se as equações (2.13) e (2.14).

$$I_o = \frac{1}{T_s} \int_{DT_s}^{T_s} i_c(t) d\tau \quad (2.12)$$

$$I_o = \frac{1}{T_s} \int_{DT_s}^{T_s} C \frac{dv_c(t)}{dt} d\tau \quad (2.13)$$

$$I_o = f_s \cdot C \cdot \Delta v_c \quad (2.14)$$

Como Δv_c é a variação de tensão sobre o capacitor, isto é v_b menos v_a , então Δv_c pode ser expresso pela equação (2.15).

$$\Delta v_c = v_b - v_a = \frac{(V_i - V_o) \left(1 - e^{-\frac{DT_s}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}} \right)}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.15)$$

Substituindo a equação (2.15) em (2.14), I_o pode ser calculado através da equação (2.16).

$$I_o = f_s \cdot C \cdot \frac{(V_i - V_o) \left(1 - e^{-\frac{DT_s}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}}\right)}{\left(1 - e^{-\frac{T_s}{\tau}}\right)} \quad (2.16)$$

Assim, substituindo (2.16) em (2.11), obtém-se a equação (2.17), que representa a resistência equivalente do circuito R_{eq} .

$$R_{eq} = \frac{1}{f_s \cdot C} \cdot \frac{\left(1 - e^{-\frac{T_s}{\tau}}\right)}{\left(1 - e^{-\frac{DT_s}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}}\right)} \quad (2.17)$$

Portanto, a resistência equivalente é composta pelos parâmetros dos componentes do conversor, pela razão cíclica e frequência de comutação. Sabe-se que a frequência de comutação tem influência no tempo de carga e descarga do capacitor e, por consequência, na variação de tensão sobre o mesmo. Quanto maior for a frequência menor será a ondulação de tensão no capacitor e, assim, menor será a resistência equivalente. Deste modo, aplica-se o limite na equação (2.17) com a frequência tendendo ao infinito, apresentado em (2.18), obtendo a resistência equivalente mínima do conversor na equação (2.19).

$$R_{eq_{\min}} = \lim_{f_s \rightarrow \infty} R_{eq} \quad (2.18)$$

$$R_{eq_{\min}} = -\frac{R_{DS(on)}}{D^2 - D} \quad (2.19)$$

Na Fig. 2.5 é apresentado o comportamento da resistência equivalente em função da frequência. Nota-se que, como esperado, para frequências muito baixas, a resistência tende ao infinito. A partir de uma dada frequência, a resistência se estabiliza no valor mínimo.

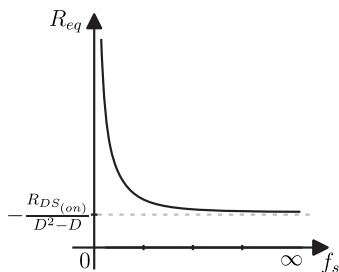


Figura 2.5 – Resistência equivalente em função da frequência de comutação.

Com uma frequência de comutação fixa, pode-se obter o valor de razão cíclica onde a resistência equivalente será mínima. Então é apresentado na Fig. 2.6 o comportamento da resistência equivalente do conversor com a variação da razão cíclica. Nota-se que o valor mínimo de resistência é de $4 \cdot R_{DS(on)}$, ocorre quando a razão cíclica é de 0,5. Isso se a frequência de comutação escolhida for alta suficiente para que o conversor opere na região plana da Fig. 2.5.

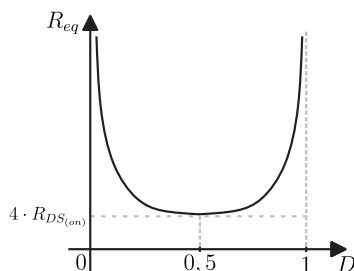


Figura 2.6 – Resistência equivalente em função da razão cíclica.

2.3 CONVERSOR CC-CC ABAIXADOR A CAPACITOR CHAVEADO

O segundo conversor a capacitor chaveado a ser analisado é um conversor do tipo abaixador, que é apresentado na Fig. 2.7. Como pode ser visto, a estrutura é mais complexa que a anterior e possui a adição de três diodos e um capacitor, sendo que os capacitores C_1 e C_2 são considerados idênticos.

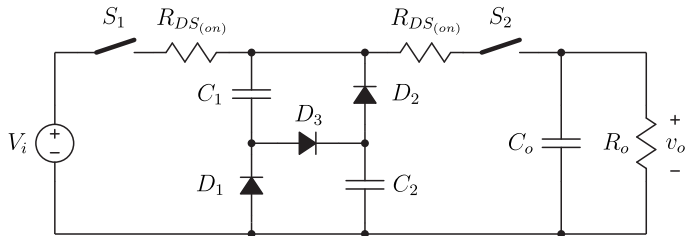
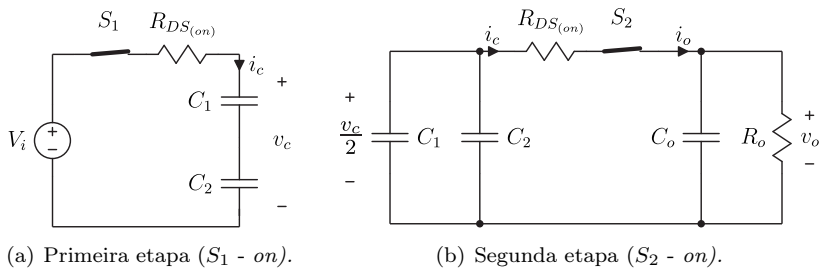


Figura 2.7 – Conversor CC-CC abaixador a capacitor chaveado.

2.3.1 Etapas de Operação e Equacionamento

Este conversor possui duas etapas de operação, demonstradas na Fig. 2.8.



(a) Primeira etapa (S_1 - on).

(b) Segunda etapa (S_2 - on).

Figura 2.8 – Etapas de operação do conversor abaixador a capacitor chaveado.

Observando a primeira e segunda etapa são obtidas as equações (2.20) e (2.21).

$$v_c = V_i \quad (2.20)$$

$$\frac{v_c}{2} = V_o \quad (2.21)$$

Igualando as duas equações, tem-se a equação (2.22). Então, operando sem carga, o ganho estático ideal deste conversor é igual a 1/2, equação (2.23).

$$\frac{V_i}{2} = V_o \quad (2.22)$$

$$G = \frac{V_o}{V_i} = \frac{1}{2} \quad (2.23)$$

As principais formas de onda de cada etapa de operação são apresentadas na Fig. 2.9 e a descrição de cada etapa, bem como as principais equações, são apresentadas a seguir.

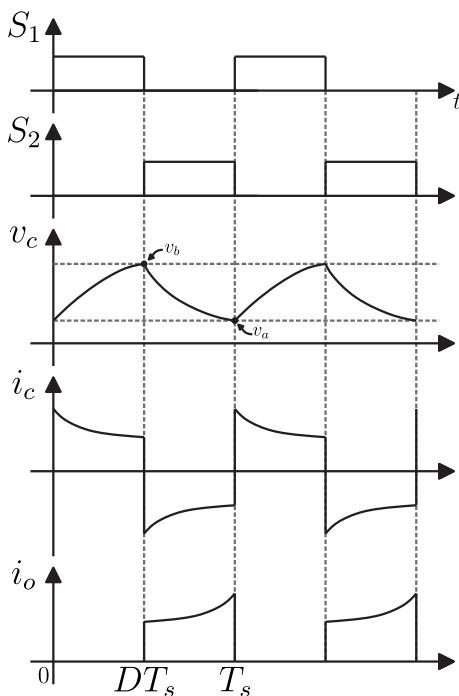


Figura 2.9 – Principais formas de onda do conversor abaixador a capacitor chaveado.

1ª Etapa (0, DT_s) - Esta etapa inicia quando o interruptor S_1 começa a conduzir, com isso o diodo D_3 entra em condução e os capacitores C_1 e C_2 se carregam em série com a fonte de entrada V_i . Esta etapa está demonstrada na Fig. 2.8(a).

Com os capacitores C_1 e C_2 em série, a tensão v_c é igual a soma das tensões dos dois capacitores e é descrita pela equação (2.24). Como anteriormente, v_a é o valor inicial e v_b o valor final da tensão v_c , determinado pela equação (2.25).

$$v_c(t) = V_i + (v_a - V_i) e^{-\frac{(t-t_0)}{\tau}} \quad (2.24)$$

$$v_c(DT_s) = v_b = V_i + (v_a - V_i) e^{-\frac{(DT_s)}{\tau}} \quad (2.25)$$

2ª Etapa (DT_s, T_s) - Inicia quando S_1 bloqueia e S_2 começa a conduzir, D_1 e D_2 também entram em condução colocando C_1 e C_2 em paralelo, transferindo energia para a carga e D_3 está bloqueado. Esta etapa é demonstrada na Fig. 2.8(b).

A tensão sobre cada um dos capacitores tem um valor igual a metade da tensão v_c , e esta tensão v_c é expressa pela equação (2.26). A tensão v_a pode ser determinada pela equação (2.27).

$$v_c(t) = 2V_o + (v_b - 2V_o) e^{-\frac{(t-t_0)}{\tau}} \quad (2.26)$$

$$v_c(T_s) = v_a = 2V_o + (v_b - 2V_o) e^{-\frac{(T_s-DT_s)}{\tau}} \quad (2.27)$$

Como realizado no conversor anterior, para que as tensões v_a e v_b fiquem em função apenas de parâmetros do circuito, substitui-se a equação (2.25) em (2.27) e (2.27) em (2.25), obtendo assim as equações (2.28) e (2.29) respectivamente.

$$v_a = \frac{2V_o \left(1 - e^{-\frac{(T_s-DT_s)}{\tau}} \right) + V_i \left(-e^{-\frac{T_s}{\tau}} + e^{-\frac{(T_s-DT_s)}{\tau}} \right)}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.28)$$

$$v_b = \frac{2V_o \left(e^{-\frac{(DT_s)}{\tau}} - e^{-\frac{T_s}{\tau}} \right) + V_i \left(1 - e^{-\frac{(DT_s)}{\tau}} \right)}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.29)$$

2.3.2 Resistência Equivalente

O circuito equivalente visto pela carga, com a resistência equivalente representando o comutação dos capacitores, pode ser visto na Fig. 2.10.

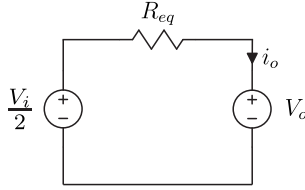


Figura 2.10 – Circuito equivalente visto pela carga do conversor abaixador a capacitor chaveado.

No circuito apresentado, a resistência equivalente é representada pela equação (2.30).

$$R_{eq} = \frac{V_i/2 - V_o}{I_o} \quad (2.30)$$

Da mesma forma que o conversor anterior, a corrente de saída é representada pela equação (2.31).

$$I_o = f_s \cdot C \cdot \Delta v_c \quad (2.31)$$

A variação de tensão Δv_c é calculada através da equação (2.32) e substituída na equação (2.31), resultando na equação (2.33).

$$\Delta v_c = v_b - v_a = \frac{(V_i - 2V_o) \left(1 - e^{-\frac{DT_s}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}} \right)}{\left(e^{-\frac{T_s}{\tau}} - 1 \right)} \quad (2.32)$$

$$I_o = f_s \cdot C \cdot \frac{(V_i - 2V_o) \left(1 - e^{-\frac{DT_s}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}} \right)}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.33)$$

Assim a resistência equivalente pode ser calculada pela equação (2.34).

$$R_{eq} = \frac{1}{2 \cdot f_s \cdot C} \frac{\left(e^{-\frac{T_s}{\tau}} - 1 \right)}{\left(1 + e^{-\frac{T_s}{\tau}} - e^{-\frac{(DT_s)}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}} \right)} \quad (2.34)$$

A equação (2.35) apresenta a resistência equivalente mínima do conversor.

$$R_{eq_{\min}} = -\frac{R_{DS(on)}}{2D^2 - 2D} \quad (2.35)$$

O comportamento da resistência equivalente com a variação da frequência de comutação é apresentada na Fig. 2.11. Seu comportamento é equivalente ao do primeiro conversor, onde quanto maior for a frequência de comutação menores serão as perdas no conversor.

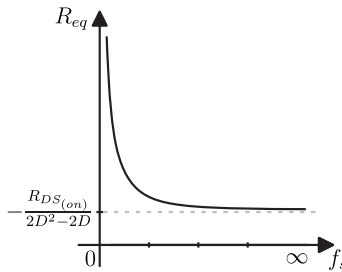


Figura 2.11 – Resistência equivalente em função da frequência de comutação.

Já o comportamento da resistência equivalente com a variação da razão cíclica é apresentado na Fig. 2.12. Como no conversor anterior, a razão cíclica ideal é de 0,5. Quando a frequência de comutação é suficientemente alta para o conversor operar na região plana da Fig. 2.11, a resistência equivalente será de $2 \cdot R_{DS(on)}$.

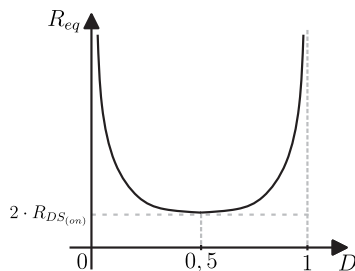


Figura 2.12 – Resistência equivalente em função da razão cíclica.

2.4 CONVERSOR CC-CC ELEVADOR A CAPACITOR CHAVEADO

O terceiro conversor a ser analisado é um conversor do tipo elevador e é apresentado na Fig. 2.13. Como no caso anterior, ele também possui dois capacitores idênticos, C_1 e C_2 . Porém, possui três interruptores e dois diodos. Da mesma forma, apenas as resistências de condução dos interruptores serão consideradas na análise.

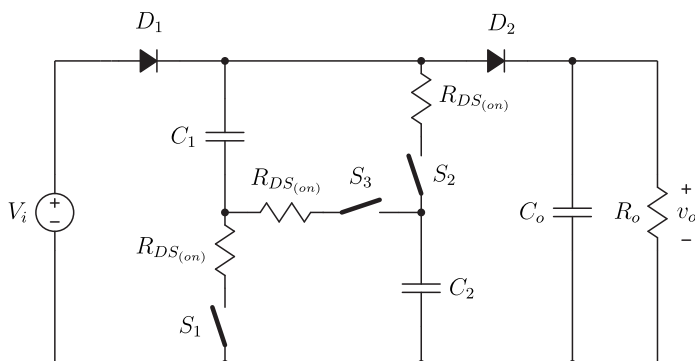


Figura 2.13 – Conversor CC-CC elevador a capacitor chaveado.

2.4.1 Etapas de Operação e Equacionamento

Como nos conversores anteriores, este conversor possui duas etapas de operação, apresentadas na Fig. 2.14.

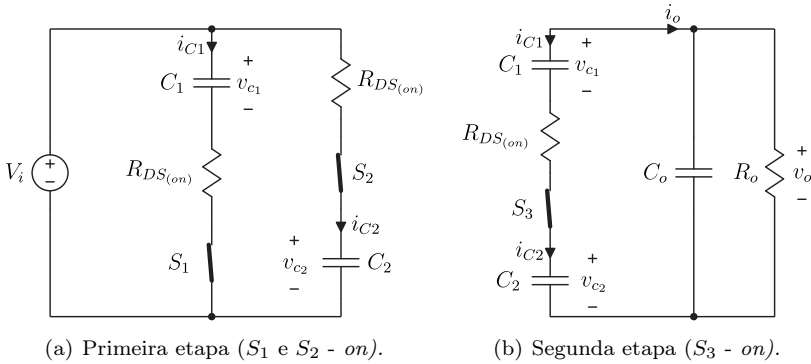


Figura 2.14 – Etapas de operação do conversor elevador a capacitor chaveado.

Analisando cada etapa de operação, são expressas as equações (2.36) e (2.37).

$$v_{c1} = v_{c2} = V_i \quad (2.36)$$

$$v_{c1} + v_{c2} = V_o \quad (2.37)$$

Substituindo a equação (2.36) em (2.37), tem-se a expressão (2.38). Portanto, o ganho estático ideal deste conversor sem carga é igual a 2, como visto na equação (2.39).

$$2 \cdot V_i = V_o \quad (2.38)$$

$$G = \frac{V_o}{V_i} = 2 \quad (2.39)$$

A principais formas de onda são mostradas na Fig. 2.15. A seguir serão descritas cada etapa de operação e as equações mais importantes para este conversor.

1ª Etapa ($0, DT_s$) - Se inicia quando S_1 e S_2 entram em condução e S_3 está bloqueado, demonstrada na Fig. 2.14(a). O diodo D_1 entra em condução e D_2 está bloqueado. Os capacitores C_1 e C_2 estão em paralelo e são carregados pela fonte de entrada. Por serem idênticos, as tensões v_{C1} e v_{C2} são iguais.

Analisando o circuito e considerando v_{C1} e v_{C2} sendo igual av_c , a tensão v_c é representada pela equação (2.40), sendo v_a o valor inicial

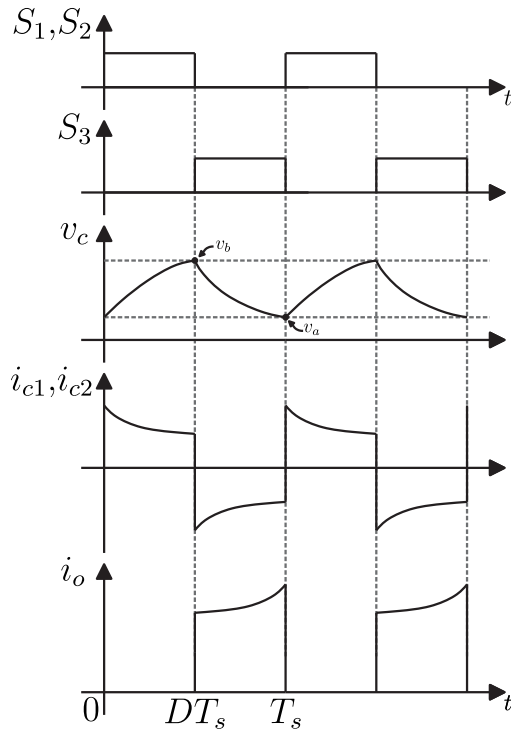


Figura 2.15 – Principais formas de onda do conversor elevador a capacitor chaveado.

da tensão v_c . O valor de tensão no final desta etapa v_b é determinado pela equação (2.41).

$$v_c(t) = V_i + (v_a - V_i) e^{-\frac{(t-t_0)}{\tau}} \quad (2.40)$$

$$v_c(DT_s) = v_b = V_i + (v_a - V_i) e^{-\frac{(DT_s)}{\tau}} \quad (2.41)$$

2ª Etapa (DT_s, T_s) - Tem início quando S_1 e S_2 são bloqueados e S_3 começa a conduzir, demonstrada na Fig. 2.14(b). O diodo D_1 bloqueia-se e D_2 entra em condução. Os capacitores C_1 e C_2 estão em série, entregando energia para a carga.

Nesta etapa, o valor de v_c é expresso pela equação (2.42), sendo v_b o valor inicial da tensão v_c . Ao final desta etapa, o valor de tensão v_a é determinado pela equação (2.43).

$$v_c(t) = \frac{V_o}{2} + \left(v_b - \frac{V_o}{2} \right) e^{-\frac{(t-t_0)}{\tau}} \quad (2.42)$$

$$v_c(T_s) = v_a = \frac{V_o}{2} + \left(v_b - \frac{V_o}{2} \right) e^{-\frac{(T_s-DT_s)}{\tau}} \quad (2.43)$$

Para que as expressões de v_a e v_b estejam em função apenas de parâmetros do circuito, substitui-se a equação (2.41) em (2.43) determinando v_a , demonstrada na equação (2.44) e substitui-se a equação (2.43) em (2.41) obtendo v_b , apresentado pela expressão (2.45).

$$v_a = \frac{\frac{V_o}{2} + \left(V_i - \frac{V_o}{2} \right) e^{-\frac{(T_s-DT_s)}{\tau}} - V_i e^{-\frac{T_s}{\tau}}}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.44)$$

$$v_b = \frac{V_i + \left(\frac{V_o}{2} - V_i \right) e^{-\frac{(DT_s)}{\tau}} - \frac{V_o}{2} e^{-\frac{T_s}{\tau}}}{\left(1 - e^{-\frac{T_s}{\tau}} \right)} \quad (2.45)$$

2.4.2 Resistência Equivalente

O circuito equivalente visto pela fonte para este conversor é apresentado na Fig. 2.16. Sendo que R_{eq} representa as perdas geradas pela comutação do conversor.

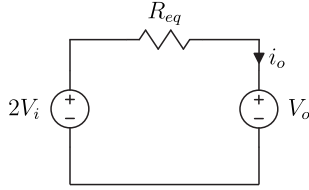


Figura 2.16 – Circuito equivalente.

Analisando a Fig. 2.16, a resistência equivalente R_{eq} é determinado pela equação (2.46).

$$R_{eq} = \frac{2V_i - V_o}{I_o} \quad (2.46)$$

Como já demonstrado, a corrente de saída I_o pode ser determinada pela equação (2.47).

$$I_o = f_s \cdot C \cdot \Delta v_c \quad (2.47)$$

A ondulação de tensão Δv_c é determinada através do cálculo da diferença entre as tensões v_b e v_a , apresentado na equação (2.48).

$$\Delta v_c = v_b - v_a = \frac{\left(\frac{V_o}{2} - V_i\right) \left(1 - e^{-\frac{(DT_s)}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}}\right)}{\left(e^{-\frac{T_s}{\tau}} - 1\right)} \quad (2.48)$$

Desta forma, substituindo-se a equação (2.48) em (2.47), obtêm-se a equação (2.49).

$$I_o = f_s \cdot C \cdot \frac{\left(\frac{V_o}{2} - V_i\right) \left(1 - e^{-\frac{(DT_s)}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}}\right)}{\left(1 - e^{-\frac{T_s}{\tau}}\right)} \quad (2.49)$$

A resistência equivalente é determinada substituindo a equação (2.49) em (2.46), resultando na equação (2.50).

$$R_{eq} = \frac{1}{f_s C} \frac{\left(e^{-\frac{T_s}{\tau}} - 1 \right)}{\left(1 - e^{-\frac{(DT_s)}{\tau}} + e^{-\frac{T_s}{\tau}} - e^{-\frac{(T_s - DT_s)}{\tau}} \right)} \quad (2.50)$$

Da mesma forma que realizado nos conversores anteriores, a resistência equivalente mínima para este conversor é apresentada na equação (2.51).

$$R_{eq_{\min}} = -\frac{2R_{DS(on)}}{D(D-1)} \quad (2.51)$$

O comportamento da resistência equivalente em função da frequência de comutação é apresentada na Fig. 2.17. Como se era de esperar, o comportamento é equivalente aos demais conversores.

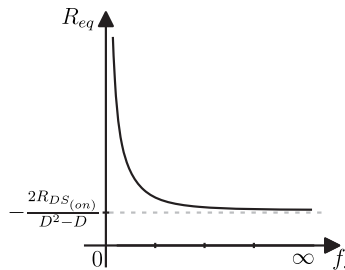


Figura 2.17 – Resistência equivalente em função da frequência de comutação.

Já o comportamento da resistência equivalente em função da razão cíclica pode ser observado na Fig. 2.18. Do mesmo modo que os conversores anteriores, o seu ponto mínimo é com razão cíclica igual a 0,5. E co, uma frequência de comutação suficientemente elevada para o conversor operar na região plana da Fig. 2.17, a resistência equivalente deste conversor será de $8 \cdot R_{DS(on)}$

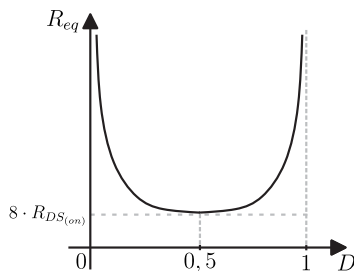


Figura 2.18 – Resistência equivalente em função da razão cíclica.

2.5 CONCLUSÃO

Neste capítulo foi efetuado o estudo de três conversores CC-CC a capacitor chaveado, sendo uma estruturas básica, uma estrutura abaixadora e uma elevadora. Demonstrou-se as etapas de operação de cada conversor e as equações pertinentes a cada etapa, sendo que o estudo foi focado na tensão sobre o capacitor chaveado de cada conversor. Isto resultou na obtenção de uma representação de cada conversor como uma resistência equivalente.

O comportamento da resistência equivalente em relação a frequência de comutação e razão cíclica de todos os conversores foi idêntico, tendo o valor mínimo de resistência equivalente para frequências altas e razão cíclica igual a 0,5. Apenas os valores absolutos mínimos de resistência para cada caso foi diferente.

3 CONVERSOR CC-CC BOOST COM PERDAS

3.1 INTRODUÇÃO

O conversor CC-CC boost já é bastante conhecido na literatura, sendo alvo de vários estudos nas mais diversas aplicações. Sua característica elevadora possibilita o emprego deste conversor em fontes de alimentação, em retificadores de elevado fator de potência e no acionamento de motores de corrente contínua com frenagem regenerativa [21].

Neste capítulo será apresentado o estudo do conversor CC-CC boost considerando algumas resistências parasitas. São elas: a resistência série do indutor, a resistência de condução do interruptor e do diodo. Serão apresentadas as etapas de operação, equacionamento do conversor, comparação entre o ganho estático ideal e com perdas, análise da corrente no indutor e a representação do conversor como uma resistência equivalente vista da carga. Por fim será apresentada uma simulação para comparação entre os resultados teóricos e simulados.

3.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA

O conversor CC-CC boost é apresentado na Fig. 3.1. A carga é representada pela resistência R_o , a resistência do indutor, a resistência de condução do interruptor S_b e a resistência de condução do diodo D_b , são representados por R_L , R_S e R_D respectivamente.

O ganho estático ideal do conversor, ou seja, desconsiderando as resistências dos componentes, é apresentado na equação (3.1).

$$G = \frac{V_o}{V_i} = \frac{1}{1 - D} \quad (3.1)$$

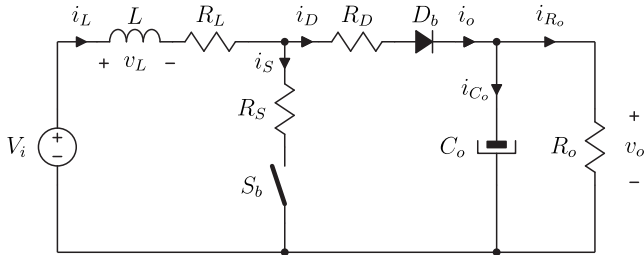
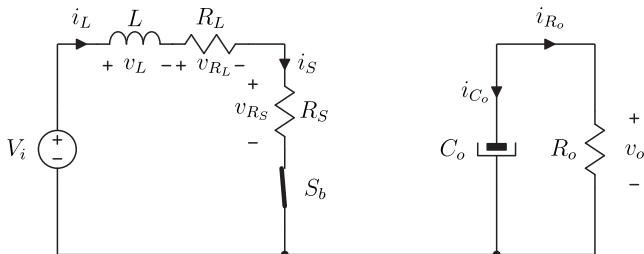


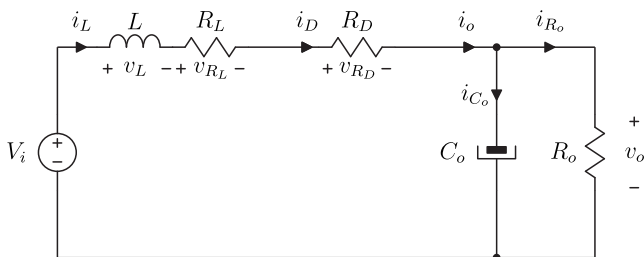
Figura 3.1 – Conversor CC-CC boost com perdas.

3.2.1 Etapas de operação

O conversor CC-CC boost possui duas etapas de operação, apresentadas na Fig. 3.2. Já na Fig. 3.3 são apresentadas as principais formas de onda do conversor para cada etapa de operação. A seguir serão descritas cada uma destas etapas e suas equações.



(a) Primeira etapa de operação (S_b - on).



(b) Segunda etapa de operação (S_b - off).

Figura 3.2 – Etapas de operação do conversor CC-CC boost.

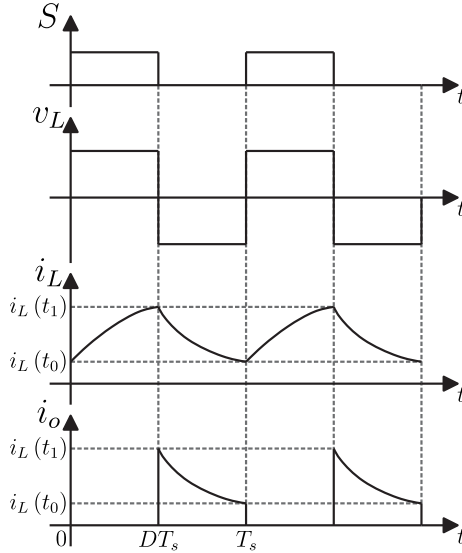


Figura 3.3 – Principais formas de onda do conversor CC-CC boost para cada etapa de operação.

1ª Etapa (0, DT_s) - Tem início quando S_b começa a conduzir, demonstrada na Fig. 3.2(a). O indutor L é carregado pela fonte de entrada V_i , e o capacitor C_o fornece energia para a carga.

As principais equações são provenientes do somatório de tensões em uma malha e o somatório de correntes em um nó, sendo elas respectivamente as equações (3.2) e (3.3).

$$V_L = V_i - V_{R_L} - V_{R_s} = V_i - I_L R_L - I_L R_S \quad (3.2)$$

$$I_{Co} = -I_{Ro} = -\frac{V_o}{R_o} \quad (3.3)$$

2ª Etapa (DT_s, T_s) - Esta etapa se inicia quando S_b é bloqueado, apresentada na Fig. 3.2(b). A energia armazenada no indutor L faz com que o diodo D_b entre em condução, fornecendo energia para a carga.

Da mesma forma que na etapa anterior, as principais equações são obtidas, sendo as expressões (3.4) e (3.5).

$$V_L = V_i - V_{R_L} - V_{R_D} - V_o = V_i - I_L R_L - I_L R_D - V_o \quad (3.4)$$

$$I_{co} = I_L - I_{R_o} = I_L - \frac{V_o}{R_o} \quad (3.5)$$

3.2.2 Análise Quantitativa

Primeiramente, é calculada a corrente média sobre o indutor. Sabendo que a corrente média sobre um capacitor em um período de comutação deve ser igual a zero, utilizam-se as equações (3.3) e (3.5) e obtém-se a equação (3.6). Logo, a corrente média no indutor é apresentada pela equação (3.7), observa-se que esta corrente é válida para o caso ideal, onde as perdas do conversor são desconsideradas.

$$I_{co} = D \left(-\frac{V_o}{R_o} \right) + (1 - D) \left(I_L - \frac{V_o}{R_o} \right) = 0 \quad (3.6)$$

$$I_L = \frac{V_o}{(1 - D)R_o} \quad (3.7)$$

Da mesma forma, utilizando as equações (3.2) e (3.4), e sabendo que a tensão média sobre um indutor em um período de comutação deve ser igual a zero, obtém-se a equação (3.8). Assim, a equação (3.9) é definida.

$$V_L = D (V_i - I_L R_L - I_L R_s) + (1 - D) (V_i - I_L R_L - I_L R_D - V_o) = 0 \quad (3.8)$$

$$V_o = \frac{V_i - I_L R_L - I_L R_D - D I_L R_s + D I_L R_D}{1 - D} \quad (3.9)$$

Substituindo a equação (3.9) em (3.7), é definida a equação (3.10), que representa a corrente média sobre o indutor considerando as perdas dos componentes do conversor.

$$I_L = \frac{V_i}{R_o - 2R_o D + R_o D^2 + R_L + R_D + D R_s + D R_D} \quad (3.10)$$

Logo, substituindo a equação (3.10) em (3.9), é obtida a tensão média de saída do conversor, também considerando suas perdas, representada pela equação (3.11). O ganho estático do conversor com perdas é definido pela equação (3.12).

$$V_o = \frac{R_o(1-D)V_i}{R_o - 2R_oD + R_oD^2 + R_L + R_D + DR_S - DR_D} \quad (3.11)$$

$$\frac{V_o}{V_i} = \frac{R_o(1-D)}{R_o - 2R_oD + R_oD^2 + R_L + R_D + DR_S - DR_D} \quad (3.12)$$

Para ilustrar a influência das perdas sobre o ganho estático do conversor, a Fig. 3.4 é apresentada. Pode se observar que para o conversor sem perdas o ganho estático é infinito para razão cíclica igual a 1. Para o conversor com perdas, este ganho estático é igual a zero. Sendo que, para razões cíclicas maiores que 0,3 o ganho estático do conversor com perdas tem uma queda em relação ao conversor ideal e esta queda é maior quanto menor for a relação entre as perdas do conversor e a resistência de carga.

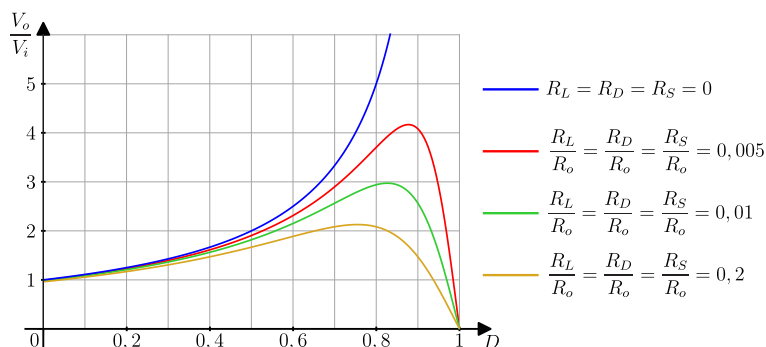


Figura 3.4 – Variação do ganho estático do conversor CC-CC boost com a variação das perdas.

A indutância do indutor L pode ser calculada através da equação (3.13), sabendo que para a primeira etapa de operação a tensão sobre o indutor é dada pela equação (3.2) e o tempo de $\Delta t = D.T_s$.

$$L \frac{di_L(t)}{dt} = V_i - I_L R_L - I_L R_S$$

$$L \frac{\Delta I_L}{\Delta t} = V_i - I_L R_L - I_L R_S$$

$$L = \frac{(V_i - I_L R_L - I_L R_S) D}{2 \Delta I_L f_s} \quad (3.13)$$

3.2.3 Corrente no Indutor

A Fig. 3.5 apresenta o detalhe da corrente no indutor em um período de comutação. Devido às perdas, esta corrente tem um comportamento exponencial, diferente do conversor ideal onde a corrente no indutor é linear.

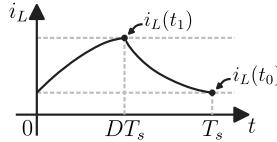


Figura 3.5 – Corrente no indutor boost para um período de comutação.

Analisando a Fig. 3.2a e considerando que $i_L(t_0)$ é o valor inicial da corrente na primeira etapa de operação, pode-se escrever a equação (3.14). Ao final desta etapa o valor da corrente é considerado $i_L(t_1)$, representado pela equação (3.15).

$$i_L(t) = \frac{V_i}{R_L + R_S} + \left(i_L(t_0) - \frac{V_i}{R_L + R_S} \right) \cdot e^{-\frac{(R_L + R_S)t}{L}} \quad (3.14)$$

$$i_L(t_1) = \frac{V_i}{R_L + R_S} + \left(i_L(t_0) - \frac{V_i}{R_L + R_S} \right) \cdot e^{-\frac{(R_L + R_S)DT_s}{L}} \quad (3.15)$$

Para segunda etapa de operação, Fig 3.2b, o valor inicial de corrente é $i_L(t_1)$, obtendo-se a equação (3.16). No término da etapa o valor da corrente no indutor é $i_L(t_0)$, expressa pela equação (3.17).

$$i_L(t) = \frac{V_i - V_o}{R_L + R_D} + \frac{\left(i_L(t_1) + \frac{V_i - V_o}{R_L + R_D}\right)}{e^{-\frac{(R_L + R_D)DT_s}{L}}} \cdot e^{-\frac{(R_L + R_D)t}{L}} \quad (3.16)$$

$$i_L(t_0) = \frac{V_i - V_o}{R_L + R_D} + \frac{\left(i_L(t_1) + \frac{V_i - V_o}{R_L + R_D}\right)}{e^{-\frac{(R_L + R_D)DT_s}{L}}} \cdot e^{-\frac{(R_L + R_D)T_s}{L}} \quad (3.17)$$

Substituindo a equação (3.17) em (3.15) e realizando algumas manipulações, é obtida a equação (3.18), que expressa $i_L(t_1)$.

$$i_L(t_1) = \frac{\left(A_1 e^{-\frac{a_1 DT_s}{L}} + A_2 e^{-\frac{a_1 T_s}{L}}\right) e^{-\frac{a_2 DT_s}{L}} - A_3 e^{-\frac{a_1 DT_s}{L}}}{A_4 \left(e^{-\frac{a_1 T_s}{L}} e^{-\frac{a_2 DT_s}{L}} - e^{-\frac{a_1 DT_s}{L}}\right)} \quad (3.18)$$

Onde:

$$A_1 = V_o R_L + (V_o - V_i) R_s + V_i R_D$$

$$A_2 = (V_i - V_o) (R_L + R_s)$$

$$A_3 = V_i (R_L + R_D)$$

$$A_4 = (R_L + R_s) (R_L + R_D)$$

$$a_1 = R_L + R_D$$

$$a_2 = R_L + R_s$$

Da mesma forma, substituindo a equação (3.15) em (3.17), obtém-se $i_L(t_0)$, expressa pela equação (3.19).

$$i_L(t_0) = \frac{\left(B_1 e^{-\frac{b_1 t}{L}} + B_2 e^{-\frac{b_1 T_s}{L}}\right) e^{-\frac{b_2 DT_s}{L}} - B_1 e^{-\frac{b_1 t}{L}} - B_2 e^{-\frac{b_1 DT_s}{L}}}{B_3 \left(e^{-\frac{b_1 T_s}{L}} e^{-\frac{b_2 DT_s}{L}} - e^{-\frac{b_1 DT_s}{L}}\right)} \quad (3.19)$$

Onde:

$$B_1 = V_o R_L + V_i R_D - (V_i - V_o) R_s$$

$$B_2 = (V_i - V_o) (R_L + R_s)$$

$$B_3 = (R_L + R_D) (R_L + R_s)$$

$$b_1 = R_L + R_D$$

$$b_2 = R_L + R_s$$

3.3 RESISTÊNCIA EQUIVALENTE

Como no capítulo 2, o conversor CC-CC boost também pode ser representado por uma resistência equivalente. Desta forma, o circuito equivalente do conversor visto da carga com a resistência equivalente é apresentado na Fig. 3.6. Analisando a figura, é obtida a equação (3.20).

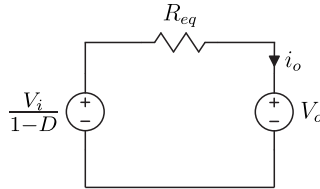


Figura 3.6 – Circuito equivalente em regime permanente visto pela carga.

$$R_{eq} = \frac{\left(\frac{V_i}{1-D} - V_o \right)}{I_o} \quad (3.20)$$

Sabendo que a corrente de saída i_o é igual a corrente no indutor na segunda etapa de operação, logo a corrente média de saída I_o é calculada através da expressão (3.21).

$$I_o = \frac{1}{T_s} \int_{DT_s}^{T_s} i_L(t) dt \quad (3.21)$$

Substituindo a equação (3.16), que representa a corrente no indutor na segunda etapa de operação, e a equação (3.18) em (3.21), a corrente média de saída é definida pela equação (3.22).

$$I_o = \frac{\left[\begin{array}{l} C_1 R_L^2 + C_2 R_L + C_1 R_S R_D - C_3 e^{\frac{(-c_1 - c_2 D) T_S}{L}} + \\ + (-C_1 R_L^2 - C_2 R_L - C_1 R_S R_D - C_3) e^{-\frac{c_1 D T_S}{L}} + \\ + C_4 e^{-\frac{c_1 T_S}{L}} + L C_4 e^{-\frac{c_3 D T_S}{L}} \end{array} \right] e^{-\frac{R_L D T_S}{L}}}{T_S (R_L + R_D)^2 (R_L + R_S) \left(e^{-\frac{(R_L + R_D + D R_S) T_S}{L}} + e^{-\frac{R_D D T_S}{L}} \right)} \quad (3.22)$$

Onde:

$$\begin{aligned} C_1 &= T_s (V_i - V_o) (D - 1) \\ C_2 &= T_s (V_i - V_o) (D - 1) (R_D + R_S) - L V_o \\ C_3 &= L (V_o - V_i) R_S + V_i R_D \\ C_4 &= V_o R_L + (V_o - V_i) R_S + V_i R_D \\ c_1 &= R_L + R_D \\ c_2 &= R_L + R_s \\ c_3 &= 2R_L + R_D + R_S \end{aligned}$$

Assim, a resistência equivalente é obtida substituindo a equação (3.22) em (3.20), expressa pela equação (3.23).

$$R_{eq} = \frac{\left(\frac{V_i}{1 - D} - V_o \right) D_5 \left(e^{-\frac{(R_L + R_D + D R_S) T_S}{L}} + e^{-\frac{R_D D T_S}{L}} \right)}{\left[\begin{array}{l} D_1 R_L^2 + D_2 R_L + D_1 R_S R_D - D_3 e^{\frac{(-d_1 - d_2 D) T_S}{L}} + \\ + (-D_1 R_L^2 - D_2 R_L - D_1 R_S R_D - D_3) e^{-\frac{d_1 D T_S}{L}} + \\ + D_4 e^{-\frac{d_1 T_S}{L}} + L D_4 e^{-\frac{d_3 D T_S}{L}} \end{array} \right] e^{-\frac{R_L D T_S}{L}}} \quad (3.23)$$

Onde:

$$\begin{aligned} D_1 &= T_s (V_i - V_o) (D - 1) \\ D_2 &= T_s (V_i - V_o) (D - 1) (R_D + R_S) - L V_o \\ D_3 &= L (V_o - V_i) R_S + V_i R_D \\ D_4 &= V_o R_L + (V_o - V_i) R_S + V_i R_D \\ D_5 &= T_S (R_L + R_D)^2 (R_L + R_S) \\ d_1 &= R_L + R_D \\ d_2 &= R_L + R_s \\ d_3 &= 2R_L + R_D + R_S \end{aligned}$$

Do mesmo modo que ocorre para os conversores a capacitor chaveado, a resistência equivalente também é mínima para frequências altas de comutação. Portanto, substituindo a equação (3.23) em (3.24),

obtém-se a resistência equivalente mínima do conversor boost, expressa pela equação (3.25). Observa-se que a resistência R_L terá maior influência sobre a resistência equivalente, pois a mesma está presente nas duas etapas de operação, enquanto a resistência do interruptor e diodo em apenas uma das etapas.

$$R_{eq_{\min}} = \lim_{f_s \rightarrow \infty} R_{eq} \quad (3.24)$$

$$R_{eq_{\min}} = \frac{R_L}{(1-D)^2} + \frac{R_D}{(1-D)} + \frac{DR_s}{(1-D)^2} \quad (3.25)$$

A Fig. 3.7 demonstra o comportamento da resistência equivalente em função da frequência de comutação, podendo observar o mesmo comportamento que os conversores a capacitor chaveado apresentam.

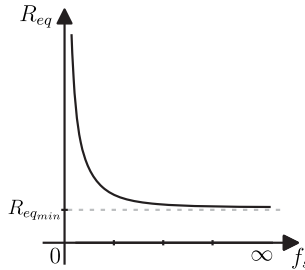


Figura 3.7 – Resistência equivalente em função da frequência para o conversor CC-CC boost com perdas.

A Fig. 3.8, apresenta o comportamento da resistência equivalente em função da razão cíclica adotando uma frequência suficientemente alta para que o conversor esteja operando na região plana da Fig. 3.7. Observa-se que, diferentemente dos conversores a capacitor chaveado, a resistência equivalente mínima acontece com razão cíclica igual a 0 e tem seu valor sendo a soma das resistências R_L e R_D .

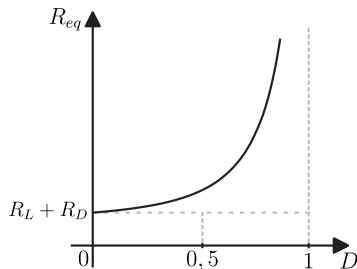


Figura 3.8 – Resistência equivalente em função da razão cíclica para o conversor CC-CC boost com perdas.

3.4 SIMULAÇÕES

Para validar os estudos realizados anteriormente, foi efetuada uma simulação do conversor CC-CC boost com perdas, utilizando o *software* PSIM.

Os parâmetros utilizados na simulação são apresentados na Tabela 3.1.

Tabela 3.1 – Especificação do conversor CC-CC boost com perdas para simulação.

Parâmetro	Valor
Tensão de entrada (V_i)	36 V
Razão cíclica (D)	0,5
Indutor (L)	3 mH
Resistência de saída (R_o)	50 Ω
Resistência dosérie indutor (R_L)	0,1 Ω
Resistência de condução do interruptor (R_S)	0,2 Ω
Resistência de condução do diodo (R_D)	0,1 Ω
Capacitor de saída (C_o)	100 μF

Aplicando estas especificações nas equações (3.1) e (3.11) é determinada a tensão de saída para o conversor ideal e com perdas, equações (3.26) e (3.27) respectivamente.

$$V_o = \frac{36V}{(1 - 0,5)} = 72V \quad (3.26)$$

$$V_o = \frac{50(1 - 0,5)36}{12,75} = 70,58V \quad (3.27)$$

As equações (3.28) e (3.29) apresentam o valor médio de corrente no indutor para o caso ideal e com perdas.

$$I_L = \frac{72}{(1 - 0,5)50} = 2,88A \quad (3.28)$$

$$I_L = \frac{36}{12,75} = 2,823A \quad (3.29)$$

A corrente média de saída é definida na equação (3.30) para o caso ideal, e aplicando as especificações na equação (3.22), obtém-se a corrente média de saída para o caso com perdas, expressa pela equação (3.31).

$$I_o = \frac{V_o}{R_o} = \frac{72}{50} = 1,44A \quad (3.30)$$

$$I_o = 1,416A \quad (3.31)$$

A resistência equivalente mínima com estes parâmetros é apresentada na equação (3.32)

$$R_{eq_{\min}} = \frac{0,1}{(1 - 0,5)^2} + \frac{0,1}{(1 - 0,5)} + \frac{0,5 \cdot 0,2}{(1 - 0,5)^2} = 1\Omega \quad (3.32)$$

Da mesma forma aplicando os especificações na equação (3.23), tem-se, na Fig. 3.9, o comportamento da resistência equivalente em função da frequência de comutação.

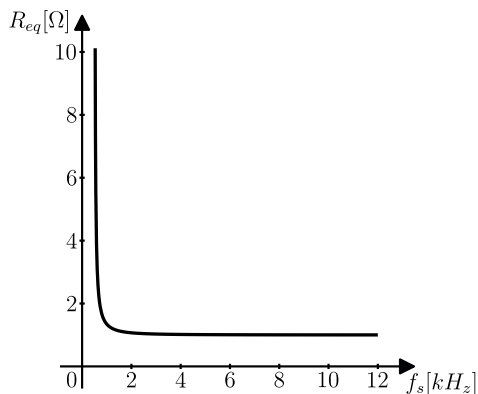


Figura 3.9 – Resistência equivalente em função da frequência de comutação para o conversor simulado.

Portanto, para a simulação foi adotada a frequência de 10kHz . Com este valor de frequência a resistência equivalente é aproximadamente igual a 1Ω .

O circuito simulado é apresentado na Fig. 3.10

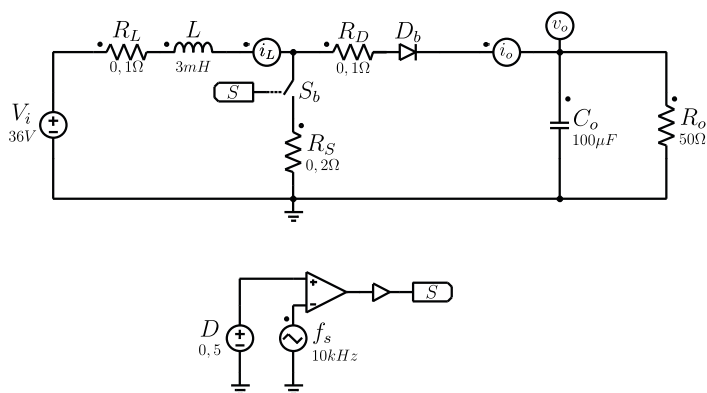


Figura 3.10 – Circuito utilizado para a simulação do conversor CC-CC boost.

A tensão de saída é apresentada na Fig. 3.11, o valor médio medido através do simulador foi de $70,57\text{V}$.

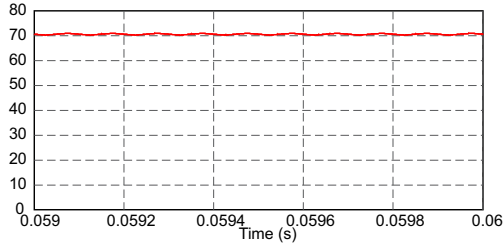


Figura 3.11 – Resultado da simulação da tensão de saída (v_o) do conversor CC-CC boost com perdas.

Na Fig. 3.12 é demonstrada a corrente no indutor, o valor médio medido através do simulador foi de 2,823A.

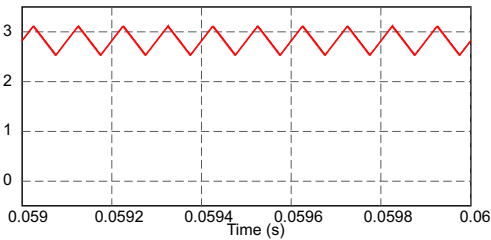


Figura 3.12 – Resultado da simulação da corrente no indutor (i_L) do conversor CC-CC boost com perdas.

E a Fig. 3.13 apresenta a corrente de saída. O valor médio medido através do simulador foi de 1,411A.

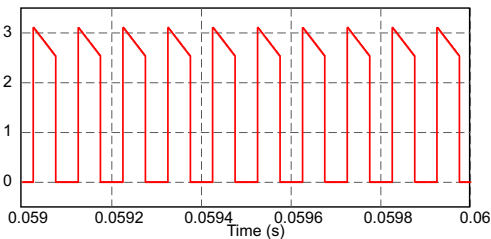


Figura 3.13 – Resultado da simulação da corrente de saída (i_o) do conversor CC-CC boost com perdas.

Para efeito comparativo na tabela 3.2 são apresentados os valores calculados teoricamente e os obtidos através da simulação. Nota-se,

que os valores ficaram muito próximos, validando assim as equações obtidas.

Tabela 3.2 – Comparação entre os valores teóricos e simulados do conversor CC-CC boost com perdas.

Medidas	Teórico	Simulado
Tensão média de saída (V_o)	70,58 V	70,57 V
Corrente média no indutor (I_L)	2,823 A	2,823 A
Corrente média de saída (I_o)	1,416 A	1,411 A
Resistência equivalente (R_{eq})	1 Ω	1,007 Ω

3.5 CONCLUSÃO

Neste capítulo foi apresentado o estudo do conversor CC-CC boost considerando as perdas dos componentes. Na análise foi demonstrado o efeito das perdas sobre o ganho estático do conversor, fazendo um comparativo com o ganho estático ideal. Com isso, notou-se que as perdas modificam consideravelmente o ganho estático para razões cíclicas acima de 0,3.

Analisou-se a corrente no indutor, o que resultou na obtenção do modelo do conversor como uma resistência equivalente. A resistência equivalente teve o comportamento em relação a frequência de comutação semelhante aos conversores CC-CC a capacitor chaveado, com o valor mínimo para frequências elevadas. Já em relação a razão cíclica o comportamento foi diferente, tendo o valor mínimo com razão cíclica igual a 0. Observou-se também que a resistência do indutor é a de maior influência sobre a resistência equivalente.

Por fim, foi apresentada uma simulação do conversor CC-CC boost para validação das equações obtidas. Os valores teóricos e os medidos através da simulação ficaram muito próximos, demonstrando que as equações são válidas.

4 CONVERSOR CC-CC BOOST HÍBRIDO

4.1 INTRODUÇÃO

A Fig. 4.1 apresenta a topologia do conversor CC-CC boost híbrido, como citado na introdução geral, este conversor é proposto em [18], [19]. O conversor tem como principal característica o ganho estático elevado, ter reduzidas tensões sobre os semicondutores e ser modular, como pode ser visto na Fig 4.2.

Será apresentada a seguir a análise completa deste conversor, como as etapas de operação, principais formas de onda, o ganho estático do conversor considerando-o ideal e também considerando as perdas dos componentes. Será apresentada também a metodologia de projeto de todos os componentes do conversor.

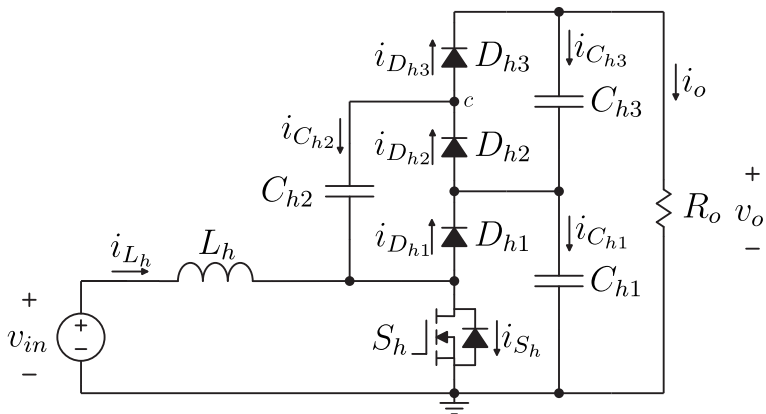


Figura 4.1 – Conversor CC-CC boost híbrido.

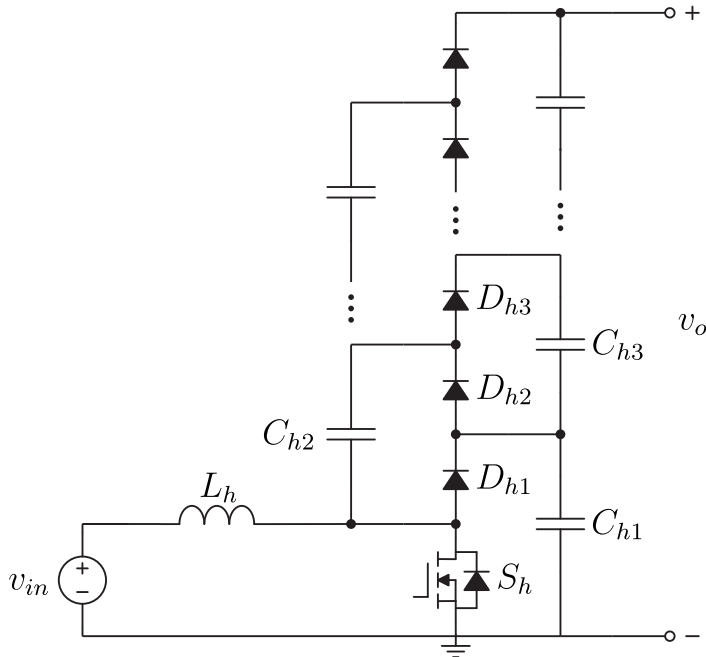


Figura 4.2 – Conversor CC-CC boost híbrido inserindo mais módulos de capacitores chaveados.

4.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA

O conversor CC-CC boost híbrido será analisado primeiramente considerando todos os componentes ideais, sem nenhum tipo de perda. Na sequência será apresentada a análise do conversor considerando algumas perdas, sendo elas, a resistência série do indutor e as resistências de condução dos semicondutores. Em ambos os casos o conversor apresenta duas etapas de operação, sendo elas apresentadas na Fig. 4.3. A seguir serão descritas cada uma das etapas de operação e apresentada a análise quantitativa do conversor.

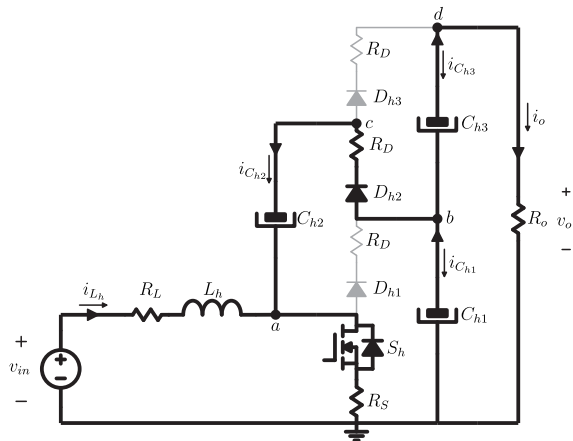
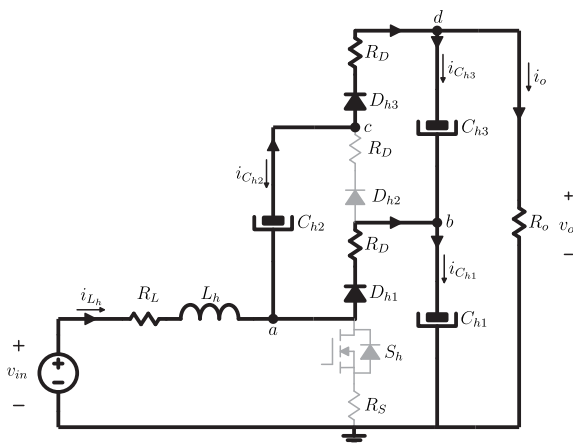
(a) Primeira etapa de operação (S_h - *on*).(b) Segunda etapa de operação (S_h - *off*).

Figura 4.3 – Etapas de operação do conversor CC-CC boost híbrido.

1ª Etapa ($0, D.T_s$) - Tem início quando o interruptor S_h entra em condução. O indutor L_h armazena energia através da fonte de entrada. A tensão sobre o capacitor C_{h1} é ligeiramente maior que C_{h2} , fazendo o diodo D_{h2} entrar em condução, equalizando assim a tensão sobre os capacitores. Os diodos D_{h1} e D_{h3} permanecem bloqueados. Os capacitores C_{h1} e C_{h3} suprem a energia à carga. A tensão sobre os diodos D_{h1} e D_{h3} é igual a $V_{C_{h1}}$ e $V_{C_{h3}}$ respectivamente. Esta etapa é

finalizada quando o interruptor S_h é bloqueado.

2ª Etapa ($D \cdot T_s, T_s$) - Tem início quando o interruptor S_h é bloqueado. Com isso, o diodo D_{h1} entra em condução, fazendo o capacitor C_{h1} ser carregado pela fonte de entrada e pelo indutor. A tensão sobre o capacitor C_{h2} é ligeiramente maior que C_{h3} . Assim o diodo D_{h3} entra em condução até que a tensão sobre estes capacitores estejam equalizadas. A fonte de entrada e o capacitor C_{h2} suprem energia a carga. O interruptor S_h fica submetido a tensão $V_{C_{h1}}$ e o diodo D_{h2} é submetido a tensão $V_{C_{h2}}$. Esta etapa é finalizada quando S_h entra em condução, iniciando um novo período de comutação.

As principais formas de onda para cada etapa de operação são apresentadas na Fig. 4.4.

4.2.1 Ganho Estático Ideal

Desconsiderando todas as resistências apresentadas na Fig. 4.3, é definida a expressão (4.1), que representa a tensão média sobre o indutor L_h .

$$V_{L_h} = D \cdot V_{in} + (1 - D) \cdot (V_{in} - V_{C_{h1}}) = 0 \quad (4.1)$$

A partir da equação (4.1), tem-se a expressão que representa a tensão média sobre o capacitor C_{h1} , dada pela equação (4.2). Sabendo que a tensão no capacitor C_{h1} é igual a metade da tensão de saída V_o , pode-se escrever o ganho estático ideal do conversor pela equação (4.3).

$$V_{C_{h1}} = \frac{V_{in}}{(1 - D)} \quad (4.2)$$

$$\frac{V_o}{V_{in}} = \frac{2}{(1 - D)} \quad (4.3)$$

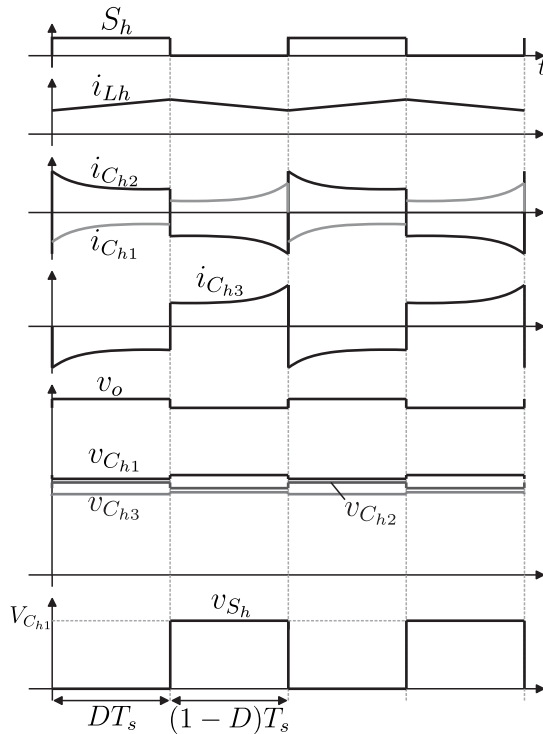


Figura 4.4 – Formas de onda para o conversor CC-CC boost híbrido.

É importante lembrar que, ao se desconsiderar as resistências dos componentes, as formas de onda apresentadas na Fig. 4.4 não são válidas, principalmente no que diz respeito as correntes dos capacitores. Isto é verificado analisando por exemplo, na primeira etapa de operação a corrente sobre o diodo D_{h2} . No momento em que o diodo é polarizado, se não houver uma resistência, a tensão entre em os capacitores C_{h1} e C_{h2} são equalizadas quase que instantaneamente, resultando em um pico de corrente elevado de curta duração no diodo D_{h2} , podendo ser destrutivo para o conversor.

4.2.2 Ganho Estático Considerando as Perdas

Considerando as resistências, a tensão média sobre o indutor L_h pode ser expressa pela equação (4.4).

$$V_{L_h} = 0 = D \cdot (V_{in} - I_{L_h} \cdot R_L - I_{S_h} \cdot R_S) + (1 - D) \cdot (V_{in} - I_{L_h} \cdot R_L - I_{D_{h1}} \cdot R_D - V_{C_{h1}}) \quad (4.4)$$

Analisando as correntes médias nos nó a,b,c, e d da Fig. 4.1, obtêm-se as expressões apresentadas em (4.5). Sabendo que a corrente média nos capacitores é igual a zero, determinam-se as correntes médias sobre os semicondutores do conversor, apresentadas pelas equações (4.6) e (4.7).

$$\begin{cases} I_{L_h} + I_{C_{h1}} = I_{S_h} + I_{D_{h1}} \\ I_{D_{h1}} + I_{C_{h3}} = I_{D_{h2}} + I_{C_{h1}} \\ I_{D_{h2}} = I_{D_{h3}} + I_{C_{h2}} \\ I_{D_{h3}} = I_{C_{h3}} + I_o \end{cases} \quad (4.5)$$

$$\begin{aligned} I_{D_{h3}} &= I_o \\ I_{D_{h2}} &= I_{D_{h3}} \\ I_{D_{h1}} &= I_{D_{h2}} \end{aligned} \quad (4.6)$$

$$I_{S_h} = I_{L_h} - I_{D_{h1}} \quad (4.7)$$

Substituindo na equação (4.4) e considerando a tensão $V_{C_{h1}}$ sendo metade da tensão de saída V_o , tem-se a expressão (4.8).

$$V_o = \frac{I_{L_h} \cdot R_L - V_{in} + D \cdot R_S \cdot I_{L_h}}{\frac{D \cdot R_S}{R_o} - \frac{R_D}{R_o} - \frac{D \cdot R_D}{R_o} + \frac{D}{2} - \frac{1}{2}} \quad (4.8)$$

A corrente média sobre o indutor L_h pode ser determinada igualando a potência de entrada com a potência de saída mais a potência dissipada nas resistências, portanto, tem-se as equações (4.9), (4.10), (4.11) e (4.12).

$$P_{in} = P_o + P_{per} \quad (4.9)$$

$$P_{in} = I_{L_h} \cdot V_{in} \quad (4.10)$$

$$P_o = \frac{V_o^2}{R_o} \quad (4.11)$$

$$P_{per} = I_{L_h}^2 \cdot R_L + I_{S_h}^2 \cdot R_S + I_{D_{h1}}^2 \cdot R_D + I_{D_{h2}}^2 \cdot R_D + I_{D_{h3}}^2 \cdot R_D \quad (4.12)$$

A expressão (4.13) calcula a corrente média no indutor.

$$I_{L_h} = \frac{2 \cdot R_S \cdot V_o + V_{in} \cdot R_o - \sqrt{A + B}}{2 \cdot R_o \cdot (R_L + R_S)} \quad (4.13)$$

Onde:

$$A = 4 \cdot R_S \cdot V_o \cdot V_{in} \cdot R_o - 4 \cdot R_L \cdot V_o^2 \cdot R_o - 4 \cdot R_L \cdot R_S \cdot V_o^2$$

$$B = V_{in}^2 \cdot R_o^2 - 12 \cdot R_L \cdot V_o^2 \cdot R_D - 12 \cdot R_S \cdot V_o^2 \cdot R_D - 4 \cdot R_S \cdot V_o^2 \cdot R_o$$

Substituindo a equação (4.13) em (4.8), obtém-se a expressão que define o ganho estático do conversor considerando as perdas. Por ser uma equação muito extensa, não será apresentada aqui, podendo ser analisada no apêndice A. Para ilustrar a influência das perdas sobre o ganho estático do conversor, a Fig. 3.4 é apresentado. Nota-se que o ganho é menos quanto maiores forem as perdas do conversor.

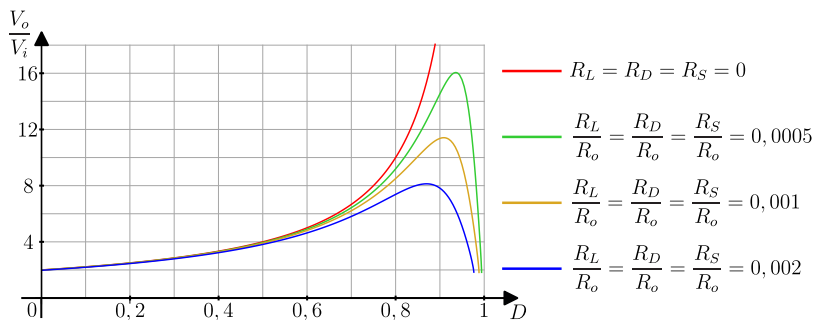


Figura 4.5 – Variação do ganho estático do conversor CC-CC boost híbrido com a variação das perdas.

4.3 INDUTOR

Para projetar o indutor deste conversor, é utilizada a mesma metodologia de análise usada em conversores CC-CC boost convencionais. A indutância é calculada através da ondulação máxima de corrente desejada para o indutor. Para a primeira etapa de operação, a expressão da tensão sobre o indutor é dada pela equação (4.14), sendo reescrita

pela equação (4.15).

$$L_h \frac{dI_{L_h}}{dt} = V_{in} \quad (4.14)$$

$$L_h \frac{\Delta I_{L_h}}{\Delta t} = V_{in} \quad (4.15)$$

Na primeira etapa de operação o intervalo de tempo é dado pela equação (4.16).

$$\Delta t = D \cdot T_s \quad (4.16)$$

Substituindo a equação (4.16) em (4.15), é determinada a indutância necessária para se obter a ondulação desejada de corrente do indutor, expresso pela equação (4.17)

$$L_h = \frac{V_{in} \cdot D}{f_s \cdot \Delta I_{L_h}} \quad (4.17)$$

4.4 SEMICONDUTORES

4.4.1 Correntes Médias

Como já apresentado anteriormente, as correntes médias dos semicondutores são dadas pelas equações (4.18) e (4.19).

$$I_{D_{h1}} = I_{D_{h2}} = I_{D_{h3}} = I_o \quad (4.18)$$

$$I_{S_h} = I_{L_h} - I_o \quad (4.19)$$

4.4.2 Correntes Eficazes

Para o cálculo das correntes eficazes sobre os semicondutores, será realizada a consideração apresentada na Fig. 4.6. Neste caso demonstra a corrente do interruptor S_h . Considera-se que a corrente é constante no intervalo de condução, assim os cálculos serão simplificados e próximos ao valor real.

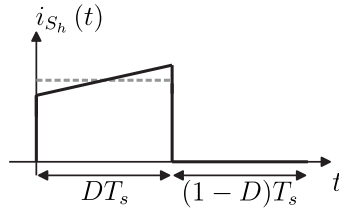


Figura 4.6 – Formas de onda da corrente sobre o interruptor S_h .

Com o auxílio das Fig. 4.7a e 4.7b, será determinado o valor de pico da função, utilizando o seu valor médio. Este valor de pico será utilizado para calcular o valor eficaz das correntes.

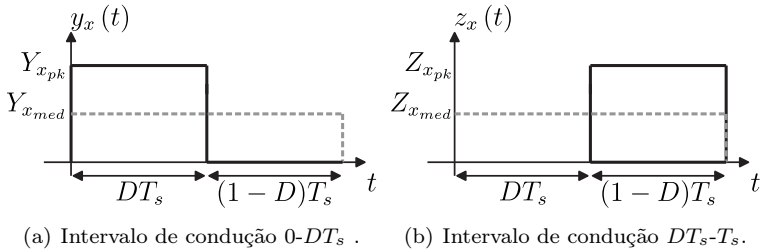


Figura 4.7 – Valor médio de uma função no tempo.

Para o intervalo de condução de 0 a DT_s , sabe-se que o valor médio da função $y_x(t)$ é dado pela equação a seguir:

$$Y_{x_{med}} = \frac{1}{T_s} \int_0^{D \cdot T_s} Y_{x_{pk}} dt.$$

Portanto, o valor médio da função é igual a:

$$Y_{x_{med}} = Y_{x_{pk}} \cdot D.$$

Então, o valor de pico da função $y_x(t)$ é dado pela equação (4.20).

$$Y_{x_{pk}} = \frac{Y_{x_{med}}}{D} \quad (4.20)$$

Já para o intervalo de DT_s a T_s , o valor pico da função $z_x(t)$ é dado pela expressão (4.21).

$$Z_{x_{pk}} = \frac{Z_{x_{med}}}{(1-D)} \quad (4.21)$$

O intervalo de condução do diodo D_{h1} é de DT_s a T_s , portanto utilizando a equação (4.21), é determinado o valor de pico da corrente no diodo através da equação (4.22).

$$I_{Dh1_{pk}} = \frac{I_o}{(1-D)} = \frac{V_o}{R_o(1-D)} \quad (4.22)$$

Assim, o valor eficaz é calculado através da equação (4.23).

$$I_{Dh1_{ef}} = \sqrt{\frac{1}{T_s} \int_{D.T_s}^{T_s} (I_{Dh1_{pk}})^2 dt}$$

$$I_{Dh1_{ef}} = \frac{V_o}{R_o \sqrt{(1-D)}} \quad (4.23)$$

Para o diodo D_{h2} , o intervalo de condução é de 0 a DT_s . Utilizando a equação (4.20), determina-se o valor de pico da corrente no diodo através da equação (4.24).

$$I_{Dh2_{pk}} = \frac{I_o}{D} = \frac{V_o}{D.R_o} \quad (4.24)$$

Portanto, o valor eficaz da corrente no diodo D_{h2} é calculado pela expressão (4.25).

$$I_{Dh2_{ef}} = \sqrt{\frac{1}{T_s} \int_0^{D.T_s} (I_{Dh2_{pk}})^2 dt}$$

$$I_{Dh2_{ef}} = \frac{V_o}{R_o \sqrt{D}} \quad (4.25)$$

O diodo D_{h3} tem o mesmo intervalo de condução de D_{h1} , de DT_s a T_s . O valor de pico da corrente no diodo D_{h3} é dado pelo expressão (4.26).

$$I_{Dh3_{pk}} = \frac{I_o}{(1-D)} = \frac{V_o}{R_o(1-D)} \quad (4.26)$$

O valor eficaz da corrente é determinado através da equação (4.27).

$$I_{Dh3_{ef}} = \sqrt{\frac{1}{T_s} \int_{D.T_s}^{T_s} (I_{Dh3_{pk}})^2 dt}$$

$$I_{Dh3_{ef}} = \frac{V_o}{R_o \sqrt{(1-D)}} \quad (4.27)$$

Para o interruptor S_h , o intervalo de condução é 0 a DT_s . A expressão (4.28) define a corrente de pico sobre o interruptor.

$$I_{Sh_{pk}} = \frac{(I_{L_h} - I_{Dh1})}{D} = \frac{V_o^2}{V_{in} \cdot R_o \cdot D} - \frac{V_o}{R_o \cdot D} \quad (4.28)$$

O valor eficaz da corrente sobre o interruptor é dada pela equação (4.29).

$$I_{Sh_{ef}} = \sqrt{\frac{1}{T_s} \int_0^{D.T_s} \left(\frac{V_o^2}{V_{in} \cdot R_o \cdot D} - \frac{V_o}{R_o \cdot D} \right)^2 dt}$$

$$I_{Sh_{ef}} = \left(\frac{V_o^2}{V_{in} \cdot R_o \cdot D} - \frac{V_o}{R_o \cdot D} \right) \sqrt{D} \quad (4.29)$$

4.4.3 Tensão de Bloqueio

As tensões de bloqueio impostas aos semicondutores, foram definidas quando as etapas de operação do conversor foram analisadas. Portanto, a equação (4.30) apresenta a tensão que cada um dos semicondutores é submetido.

$$\begin{aligned}
 V_{D_{h1}} &= V_{C_{h1}} = \frac{V_o}{2} \\
 V_{D_{h2}} &= V_{C_{h2}} = \frac{V_o}{2} \\
 V_{D_{h3}} &= V_{C_{h3}} = \frac{V_o}{2} \\
 V_{S_h} &= V_{C_{h1}} = \frac{V_o}{2}
 \end{aligned}
 \tag{4.30}$$

4.5 CAPACITORES

O cálculo das capacitâncias será efetuado de duas maneiras distintas. Para os capacitores C_{h1} e C_{h3} será utilizado o mesmo método empregado em conversores CC-CC boost convencionais, determinando através da ondulação máxima de tensão desejada na carga. Já para o capacitor C_{h2} , será determinado através da corrente eficaz máxima que o componente deve suportar.

Analisando a primeira etapa de operação, tem-se o circuito de saída do conversor apresentado na Fig. 4.8, podendo ser simplificado como demonstrado na mesma figura.

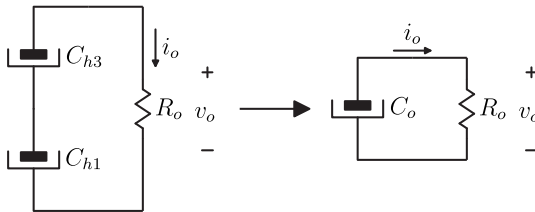


Figura 4.8 – Circuito de saída para a primeira etapa de operação.

Assim o capacitor C_o é igual ao arranjo em série dos capacitores C_{h1} e C_{h3} , expresso pela equação (4.31). E a corrente em C_o é dada pela expressão (4.33).

$$C_o = \frac{C_{h1} \cdot C_{h3}}{C_{h1} + C_{h3}}
 \tag{4.31}$$

$$I_{C_o} = I_o
 \tag{4.32}$$

$$C_o \frac{dv_o(t)}{dt} = \frac{V_o}{R_o} \quad (4.33)$$

A variação de tensão no intervalo de comutação pode ser expresso por ΔV_o e substituindo na equação (4.33) tem-se a expressão (4.34).

$$C_o \frac{\Delta V_o}{\Delta t} = \frac{V_o}{R_o} \quad (4.34)$$

O intervalo Δt é igual $D.T_s$, assim o capacitor de saída pode ser calculado pela equação (4.35).

$$C_o = \frac{V_o \cdot D}{f_s \cdot R_o \cdot \Delta V_o} \quad (4.35)$$

Para definir o capacitor C_{h2} , será apresentada a expressão que calcula a corrente eficaz sobre o capacitor. Assim, será escolhido o menor capacitor que suporte esta corrente eficaz.

Analisando a corrente sobre o capacitor C_{h2} , tem-se que para a primeira etapa de operação a corrente do capacitor é igual a corrente do diodo D_{h2} e para a segunda etapa de operação é igual a corrente do diodo D_{h3} . Então a corrente eficaz pode ser calculada pela equação (4.36).

$$I_{Ch2_{ef}} = \sqrt{I_{Dh2_{ef}}^2 + I_{Dh3_{ef}}^2} \quad (4.36)$$

Outro parâmetro para determinar o capacitor a ser utilizado, é a tensão imposta sobre ele. Assim, as tensões sobre os capacitores são dadas pela equação (4.37).

$$V_{C_{h1}} = V_{C_{h2}} = V_{C_{h3}} = \frac{V_o}{2} \quad (4.37)$$

4.6 CONCLUSÃO

Neste capítulo foi apresentada a análise completa do conversor CC-CC boost híbrido. Foram realizados estudos sobre as etapas de operação do conversor, a definição do ganho estático ideal, assim como o ganho estático considerando as perdas.

A metodologia para o projeto do indutor de entrada foi demons-

trada, assim como o cálculo das corrente médias e eficazes sobre os semicondutores, importantes para a definição destes componentes. Por fim, foi apresentada a metodologia para o cálculo dos capacitores.

5 RETIFICADOR BOOST PFC HÍBRIDO

5.1 INTRODUÇÃO

Neste capítulo será apresentada a análise e a modelagem do retificador monofásico PFC boost híbrido proposto neste trabalho Fig. 5.1. Serão demonstradas as etapas de operação do conversor para a frequência de comutação do interruptor e para a frequência da fonte de entrada ou rede. Além da deduções das expressões para o dimensionamento dos componentes do conversor.

Será apresentada também, a técnica de controle utilizada no conversor, tal como a dedução das funções de transferências envolvidas no controle do conversor.

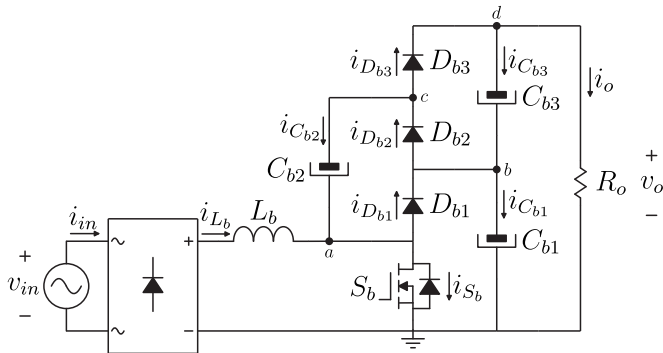


Figura 5.1 – Retificador boost monofásico PFC híbrido.

5.2 ETAPAS DE OPERAÇÃO E ANÁLISE QUANTITATIVA

O retificador boost PFC híbrido será analisado em duas frequências distintas. Primeiramente será apresentada a análise para a frequência de comutação do interruptor S_b (f_s) e após, para a frequência da fonte de alimentação ou rede (f_{in}). Considera-se que $f_s \gg f_{in}$.

5.2.1 Frequência de Comutação

Para a frequência de comutação o conversor possui duas etapas de operação, sendo elas apresentadas na Fig. 5.2. A seguir serão descritas cada uma dessas etapas e apresentado o ganho estático do conversor. Para que as formas de onda sejam válidas, as resistências de condução do interruptor e dos diodos e a resistência parasita do indutor, são consideradas apenas para que se garanta o modo de operação de carga parcial dos capacitores. O estudo apresentado é para o semi-ciclo positivo da rede, sendo idêntico para o semi-ciclo negativo, e a tensão de entrada é considerada constante para um intervalo de comutação, já que $f_s \gg f_{in}$.

1ª Etapa (0, DT_s) - Inicia-se quando o interruptor S_b entra em condução, demonstrada na Fig. 5.2(a). O diodo D_{b2} entra em condução e os diodos D_{b1} e D_{b3} estão bloqueados. A corrente no indutor L_b cresce linearmente. O capacitor C_{b2} é carregado por C_{b1} através do diodo D_{b2} , equalizando suas tensões. Os capacitores C_{b1} e C_{b3} suprem energia para a carga. A tensão sobre o diodo D_{b1} é igual a $V_{C_{b1}}$, e sobre o diodo D_{b3} é igual a $V_{C_{b3}}$. Esta etapa é finalizada quando o interruptor S_b é bloqueado.

2ª Etapa (DT_s , T_s) - Esta etapa inicia quando o interruptor S_b é bloqueado, apresentada na Fig. 5.2(b). Os diodos D_{b1} e D_{b3} entram em condução e o diodo D_{b2} é bloqueado. O indutor L_b fornece energia ao capacitor C_{b1} através do diodo D_{b1} e as tensões sobre C_{b2} e C_{b3} são equalizadas através do diodo D_{b3} . A fonte de entrada v_{in} e o capacitor C_{b2} transferem energia para a carga. A tensão sobre o interruptor S_b é igual a $V_{C_{b1}}$ e a tensão sobre o diodo D_{b2} é igual a $V_{C_{b2}}$. Esta etapa é finalizada quando o interruptor S_b entra em condução, começando um novo período de comutação.

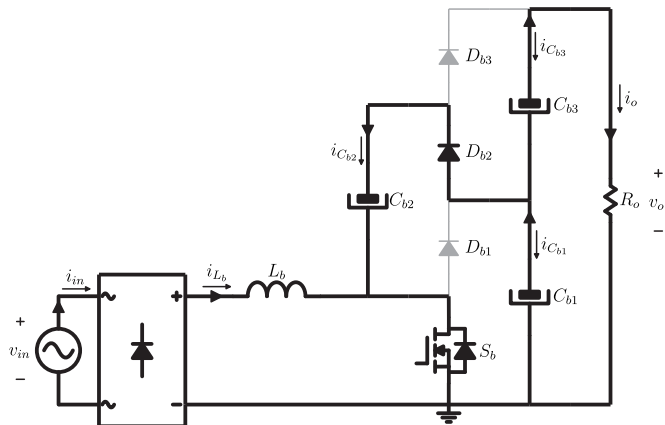
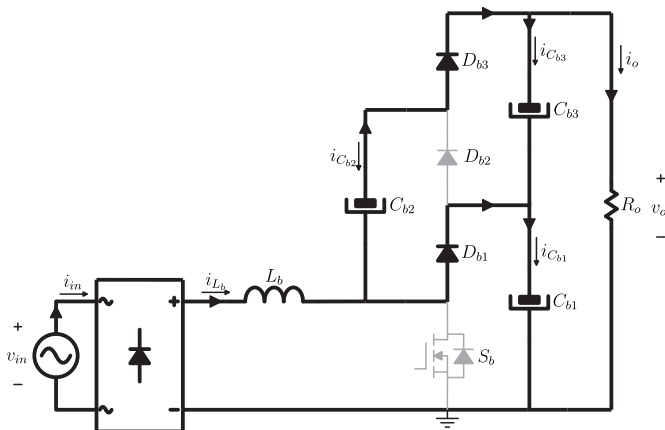
(a) Primeira etapa de operação (S_b - on).(b) Segunda etapa de operação (S_b - off).

Figura 5.2 – Etapas de operação do retificador monofásico PFC boost híbrido.

A principais formas de onda do conversor para a frequência de comutação são apresentadas na Fig. 5.3.

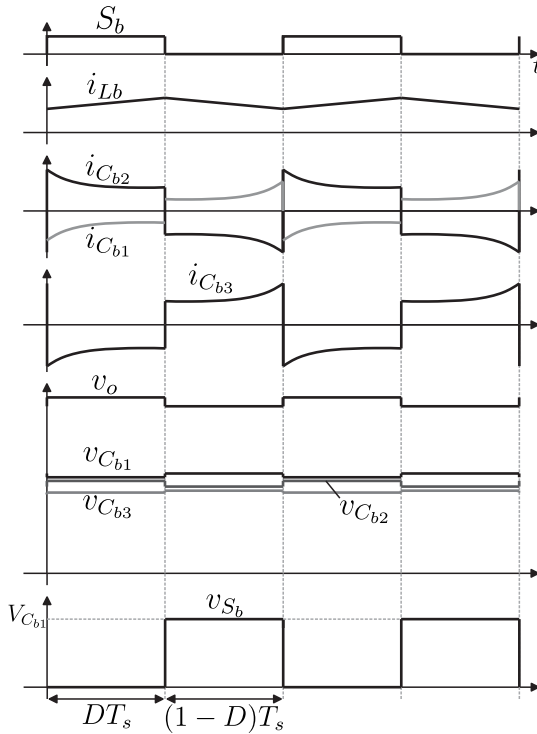


Figura 5.3 – Principais formas de onda para a frequência de comutação.

Analisando a tensão sobre o indutor L_b para cada etapa de operação, pode-se escrever a equação (5.1).

$$V_{L_b} = D \cdot V_{in} + (1 - D) \cdot (V_{in} - V_{C_{b1}}) = 0 \quad (5.1)$$

Através da equação (5.1) a tensão do capacitor é definida através da equação (5.2). Sabendo que a tensão sobre o capacitor C_{b1} é a metade da tensão de saída, pode-se deduzir o ganho estático ideal do conversor, expresso pela equação (5.3).

$$V_{C_{b1}} = \frac{V_{in}}{(1 - D)} \quad (5.2)$$

$$G = \frac{V_o}{V_{in}} = \frac{2}{(1 - D)} \quad (5.3)$$

5.2.2 Frequência da Rede

Para a frequência da rede, é desejado que a corrente de entrada seja senoidal e em fase com a tensão de entrada, para que o fator de potência seja unitário. Portanto as formas de ondas esperadas para a frequência de rede são apresentadas na Fig. 5.4.

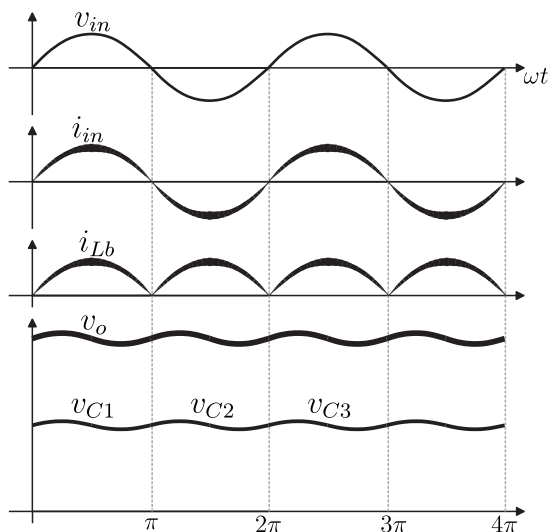


Figura 5.4 – Principais formas de onda para a frequência da rede.

Definindo a tensão de entrada pela equação (5.4), e substituindo na equação (5.3), obtem-se a equação (5.5) que representa a tensão de saída do conversor, sendo que $\theta = \omega_{in} \cdot t$.

$$v_{in}(\omega_{in}t) = V_{in_{pk}} \cdot \sin(\omega_{in}t) \quad (5.4)$$

$$V_o = \frac{2 \cdot V_{in_{pk}} \sin(\theta)}{1 - D} \quad (5.5)$$

Assim a razão cíclica pode ser definida em função do ângulo θ

através da equação (5.6). Onde M é o índice de modulação, definido pela equação (5.7).

$$D(\theta) = 1 - M \cdot |\sin(\theta)| \quad (5.6)$$

$$M = \frac{2 \cdot V_{inpk}}{V_o} \quad (5.7)$$

A Fig. 5.5 demonstra a variação da razão cíclica em função do índice de modulação para meio período de rede. Nota-se que a razão cíclica será sempre máxima para a passagem por zero da tensão de entrada, independente do índice de modulação.

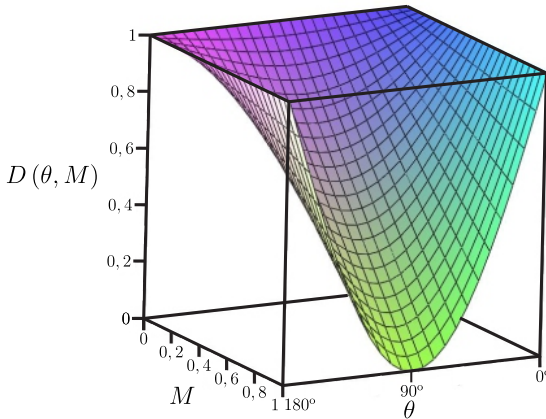


Figura 5.5 – Variação da razão cíclica em função do período da rede e do índice de modulação M .

5.2.3 Indutor

Para a definição do indutor de entrada L_b , deve-se considerar que a corrente do indutor será composta por duas frequências distintas, sendo uma componente de baixa frequência (frequência da rede) sobreposta a uma componente de alta frequência (frequência de comutação).

O cálculo da indutância necessária será através da máxima variação desejada da componente de alta frequência da corrente no indutor. Na primeira etapa de operação, Fig. 5.2(a), pode-se escrever a tensão

sobre o indutor, expressa pela equação (5.8).

$$v_L(t) = v_{in}(t)$$

$$L \frac{di_L(t)}{dt} = L \frac{\Delta I_L}{\Delta t} = v_{in}(t) \quad (5.8)$$

Sabendo que a tensão de entrada é definida pela equação (5.9) e que para a primeira etapa de comutação o intervalo de tempo é definido pela equação (5.10), substitui-se na equação (5.8) e obtém-se a equação (5.11).

$$v_{in}(t) = V_{in_{pk}} \cdot \sin(\theta) \quad (5.9)$$

$$\Delta t = D(\theta) T_s \quad (5.10)$$

$$V_{in_{pk}} \sin(\theta) = L_b \frac{\Delta I_{L_b}}{D(\theta) T_s} \quad (5.11)$$

A razão cíclica foi obtida pela equação (5.6), substituindo em (5.11) e manipulando a equação, tem-se (5.12).

$$\frac{L_b \Delta I_{L_b}}{T_s} = \left[1 - \frac{2V_{in_{pk}} \sin(\theta)}{V_o} \right] V_{in_{pk}} \sin(\theta) \quad (5.12)$$

Dividindo os dois lados da equação (5.12) por V_o , tem-se a equação (5.13).

$$\frac{L_b \Delta I_{L_b}}{T_s V_o} = \frac{V_{in_{pk}} \sin(\theta)}{V_o} - \frac{2V_{in_{pk}}^2 \sin^2(\theta)}{V_o^2} \quad (5.13)$$

Definindo o termo a esquerda da equação (5.13) como $\overline{\Delta I_{L_b}}$, denominado de ondulação de corrente do indutor parametrizada, e substituindo o índice de modulação quando possível, é obtida a equação (5.14).

$$\overline{\Delta I_{L_b}} = \frac{1}{2} M \sin(\theta) - \frac{1}{2} M^2 \sin^2(\theta) \quad (5.14)$$

Assim, é apresentado na Fig. 5.6 a variação da ondulação de corrente do indutor parametrizada em função do índice de modulação para meio período de rede.

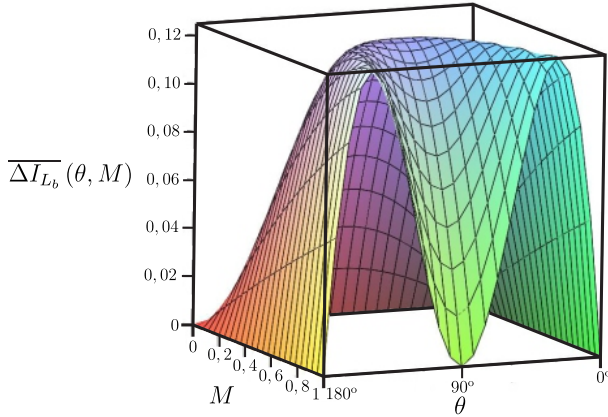


Figura 5.6 – Variação da ondulação de corrente parametrizada no indutor em função de meio período de rede e do índice de modulação M .

5.2.4 Capacitores

A definição dos capacitores empregados no conversor se dará de duas formas: para os capacitores C_{b1} e C_{b3} , que formam o barramento de saída, é utilizado o cálculo comumente utilizado em retificadores boost PFC convencionais; já o capacitor C_{b2} será definido pela corrente eficaz que o mesmo deve suportar.

Para C_{b1} e C_{b3} considera-se que o circuito equivalente do conversor seja o apresentado na Fig. 5.7, sendo C_o definido pela equação (5.15).

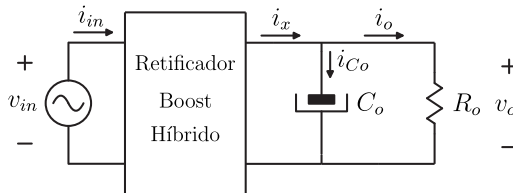


Figura 5.7 – Circuito simplificado do conversor para a obtenção dos capacitores.

$$C_o = \frac{C_{b1} \cdot C_{b3}}{C_{b1} + C_{b3}} \quad (5.15)$$

Além destes capacitores funcionarem no chaveamento do conversor como dobradores de tensão, eles também atuam como reguladores de tensão sobre a carga. Assim, os capacitores absorvem a ondulação de potência, fazendo a carga absorver apenas a potência média fornecida pelo conversor. Sabendo que a tensão sobre capacitor é igual a sua impedância multiplicada pela sua corrente, pode-se calcular a variação de tensão sobre o capacitor C_o pela equação (5.16), sendo $I_{C_{o_{pk}}}$ o valor de pico da corrente do capacitor, e a impedância X_{C_o} definida pela equação (5.17).

$$V_{C_o} = X_{C_o} I_{C_o} \rightarrow \Delta V_{C_{o_{pk}}} = X_{C_o} I_{C_{o_{pk}}} \quad (5.16)$$

$$X_{C_o} = \frac{1}{2\pi \cdot f \cdot C_o} \quad (5.17)$$

Sabendo que a ondulação de potência se dá com o dobro da frequência da rede, portanto $f = 2 \cdot f_{in}$, substituindo em (5.16) e em (5.17) e isolando C_o , obtém-se a equação (5.18).

$$C_o = \frac{I_{C_{o_{pk}}}}{4\pi f_{in} \Delta V_{C_{o_{pk}}}} \quad (5.18)$$

Para determinar $I_{C_{o_{pk}}}$, sabe-se que:

$$\begin{aligned} v_{in}(\theta) &= V_{in_{pk}} \sin(\theta) \\ i_{in}(\theta) &= I_{in_{pk}} \sin(\theta) \\ p_{in}(\theta) &= v_{in}(\theta) i_{in}(\theta) \end{aligned} \quad (5.19)$$

$$p_{in}(\theta) = V_{in_{pk}} \cdot I_{in_{pk}} \sin^2(\theta) \quad (5.20)$$

Do circuito apresentado na Fig. 5.7, sabe-se que a potência de saída do conversor pode ser definida pela equação (5.21). Igualando a potência de entrada com a de saída, é obtida a equação (5.22).

$$p_o(\theta) = V_o \cdot i_x(\theta) \quad (5.21)$$

$$i_x(\theta) = \frac{V_{in_{pk}}}{V_o} I_{in_{pk}} \sin^2(\theta) \quad (5.22)$$

Considerando que a potência média de saída é definida pela equa-

ção (5.23) e a igualdade trigonométrica apresentada na equação (5.24), tem-se a equação (5.25).

$$P_o = \frac{V_{in_{pk}} \cdot I_{in_{pk}}}{2} \quad (5.23)$$

$$\sin^2(\theta) = \frac{1}{2} - \frac{1}{2} \cos(2\theta) \quad (5.24)$$

$$i_x(\theta) = \frac{P_o}{V_o} - \frac{P_o}{V_o} \cos(2\theta) \quad (5.25)$$

A parcela média de $i_x(\theta)$ é absorvida pela carga e a parcela oscilante pelo capacitor C_o . Assim a corrente no capacitor C_o é dada pela equação (5.26) e o seu valor de pico pela equação (5.27).

$$i_{C_o}(\theta) = \frac{P_o}{V_o} \cos(2\theta) \quad (5.26)$$

$$I_{C_o_{pk}} = \frac{P_o}{V_o} \quad (5.27)$$

Portanto o capacitor de saída é calculado através da equação (5.28), definindo a máxima ondulação de tensão desejada sobre a carga.

$$C_o = \frac{P_o}{2\pi \cdot f_{in} \cdot V_o \cdot \Delta V_{C_o_{pk}}} \quad (5.28)$$

O capacitor C_{b2} será definido através da máxima corrente eficaz que este capacitor deve suportar. A obtenção da corrente eficaz será realizada através de simulação, já que o cálculo teórico é demasiado complexo.

5.2.5 Semicondutores

Como já mostrado no capítulo anterior, as correntes médias sobre os diodos são dadas pela equação (5.29) e sobre o interruptor pela equação (5.30).

$$I_{D_{b1}} = I_{D_{b2}} = I_{D_{b3}} = I_o \quad (5.29)$$

$$I_{S_b} = I_{L_b} - I_o \quad (5.30)$$

Da mesma forma, como as tensões sobre os diodos e interruptor são grampeadas pelas tensões nos capacitores, a máxima tensão que estes componentes devem suportar são:

$$V_{S_b} = V_{D_{b1}} = V_{D_{b2}} = V_{D_b} = \frac{V_o}{2} \quad (5.31)$$

Também devido a complexidade dos cálculos teóricos, as correntes eficazes nos diodos e no interruptor serão definidas através de simulação.

5.3 MODELAGEM E CONTROLE

A técnica escolhida para o controle do conversor foi por valores médios instantâneos da corrente do indutor [5]. Aqui serão apresentados o funcionamento desta técnica e a modelagem do conversor voltado para esta técnica de controle.

Em retificadores boost PFC convencionais a estratégia de controle através dos valores médios instantâneos da corrente já é muito conhecida e difundida. Como apresentado em [22], a técnica consiste no monitoramento e controle da corrente sobre o indutor, fazendo com que esta siga uma referência senoidal através da comutação do interruptor. Esta corrente deve estar em fase com a tensão de entrada e com o mesmo formato, para que haja a correção do fator de potência.

Além do controle da corrente no indutor, é necessário efetuar o controle da tensão de saída para que o conversor opere com tensão de saída regulada conforme especificação de projeto. Assim, o conversor possuirá três malhas de controle: a malha de corrente do indutor, onde a variável de controle é a razão cíclica do conversor; a malha de tensão de saída, onde atua sobre a energia transferida da fonte de entrada para a saída, determinando a amplitude da corrente de entrada; e também a malha de tensão de entrada, responsável pela rejeição de perturbação na tensão de entrada e também por impor a amplitude do sinal de referência senoidal. A Fig. 5.8 [23], apresenta um diagrama simplificado das malhas de controle do conversor e as variáveis monitoradas.

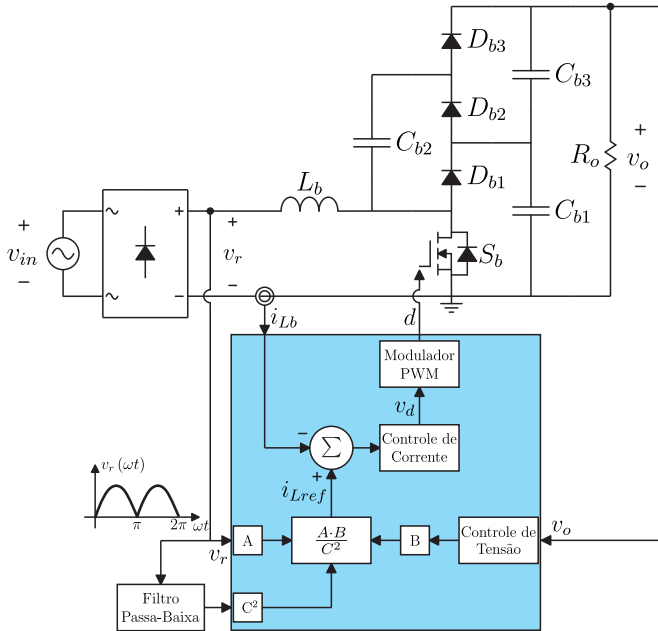


Figura 5.8 – Estratégia de controle para o conversor através da técnica por valores médios instantâneos da corrente no indutor.

A corrente de entrada deve seguir uma referência senoidal. Para isto, o controlador deve ter uma dinâmica rápida para que o erro seja o mínimo possível. A malha de tensão, deve ser suficientemente lenta para que a ondulação de tensão na saída não se reflita sobre a referência senoidal. Do mesmo modo, a malha de tensão de entrada deve ser extremamente lenta para que minimize as ondulações sobre a referência senoidal. Portanto, as dinâmicas das malhas de controle da tensão de saída e da corrente do indutor devem estar desacopladas, para que uma ação de controle não interfira na outra.

Na Fig. 5.8, o sinal $v_r(t)$ é uma imagem da tensão na saída da ponte retificadora. Este sinal dá o formato senoidal para a corrente no indutor, sendo denominado como sinal $A(\omega t)$. O sinal que resulta do controlador da tensão de saída é denominado de $B(\omega t)$ e o sinal proveniente da malha de tensão de entrada é denominado de $C(\omega t)$. Estes dois sinais determinam a amplitude do sinal de referência para a

corrente do indutor através da equação (5.32), sendo $i_{Lb_{ref}}$ o sinal de referência de corrente para o indutor.

$$i_{Lb_{ref}}(\omega t) = \frac{A(\omega t) \cdot B(\omega t)}{C(\omega t)^2} \quad (5.32)$$

O digrama de blocos do sistema de controle é apresentado na Fig. 5.9 [23], onde é demonstrado detalhadamente o controle empregado no conversor, as conexões entre as malhas de controle e os sinais associados a cada malha.

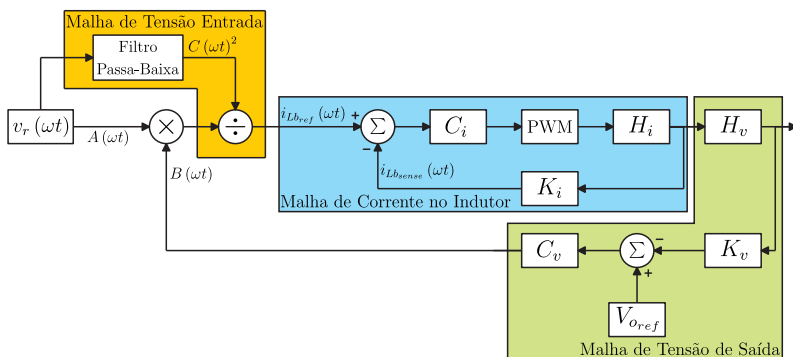


Figura 5.9 – Diagrama de blocos da técnica por valores médios instantâneos da corrente no indutor.

Onde:

C_i → Controlador da malha de corrente no indutor.

PWM → Modulador PWM.

H_i → Função de transferência para controle da corrente no indutor.

K_i → Ganho do sistema de instrumentação da corrente no indutor.

C_v → Controlador da malha de tensão de saída.

H_v → Função de transferência para controle da tensão de saída.

K_v → Ganho do sistema de instrumentação da tensão de saída.

V_{ref} → Referência da tensão de saída.

Definida a estratégia de controle a ser adotada no conversor, serão determinadas as funções de transferência necessárias para aplicar a técnica de controle. A seguir será apresentado o procedimento para a determinação da função de transferência para a corrente no indutor e para a tensão de saída, e também o funcionamento da malha de tensão de entrada.

5.3.1 Corrente no Indutor

Para a determinação da função de transferência para a malha de corrente no indutor serão consideradas as resistências R_L , R_S e R_D apresentadas na Fig. 5.2, já que estas resistências tem influência sobre a resposta em frequência da função de transferência. Analisando a mesma figura e observando a tensão sobre o indutor em cada etapa de operação, é determinada a equação (5.33).

$$L \frac{d\langle i_{Lb}(t) \rangle_{T_s}}{dt} = d(t) \cdot (V_{in} - \langle i_{Lb}(t) \rangle_{T_s} R_L - I_{S_b} R_S) + \\ + (1 - d(t)) \cdot (V_{in} - \langle i_{Lb}(t) \rangle_{T_s} R_L - I_{D_{b1}} R_D - V_{C_{b1}}) \quad (5.33)$$

Onde:

$$I_{S_b} = \langle i_{Lb}(t) \rangle_{T_s} - I_{D_{b1}}$$

$$I_{D_{b1}} = I_o$$

$$V_{C_{b1}} = \frac{V_o}{2}$$

Fazendo as substituições e simplificando a equação, é obtida a equação (5.34).

$$L \frac{d\langle i_{Lb}(t) \rangle_{T_s}}{dt} = d(t) I_o R_S - d(t) \langle i_{Lb}(t) \rangle_{T_s} R_S - \langle i_{Lb}(t) \rangle_{T_s} R_L - \\ - I_o R_D + d(t) I_o R_D - V_{in} + d(t) \frac{V_o}{2} - \frac{V_o}{2} \quad (5.34)$$

Aplica-se uma perturbação na razão cíclica e na corrente do indutor, como mostrado na equação (5.35).

$$d(t) = D + \Delta D(t) \\ \langle i_{Lb}(t) \rangle_{T_s} = I_{Lb} + \Delta I_{Lb}(t) \quad (5.35)$$

Substituindo as perturbações na equação (5.34), considerando apenas os termos CA de primeira ordem e desprezando os termos CA de segunda ordem e contínuos, é obtida a equação (5.36).

$$L \frac{d\Delta I_{Lb}(t)}{dt} = \Delta D(t) \cdot \left(I_o R_S - I_o R_D + \frac{V_o}{2} \right) + \Delta I_{Lb}(t) \cdot R_L \quad (5.36)$$

Assim, para obter a função de transferência que relaciona a corrente no indutor pela razão cíclica do conversor, é aplicada a Transformada de Laplace na equação (5.35), onde é obtida a expressão (5.37).

$$\frac{\Delta I_{L_b}(s)}{\Delta D(s)} = H_i(s) = \frac{\frac{V_o}{2} + \frac{V_o}{R_o} R_S + \frac{V_o}{R_o} R_D}{sL + R_L} \quad (5.37)$$

5.3.2 Tensão de Saída

A corrente média do indutor é responsável pela transferência de energia da fonte de entrada para a carga, por consequência faz o controle da tensão de saída. Portanto, ao controlar o valor médio da corrente do indutor, se controla a tensão média de saída do conversor. Assim, é necessário obter a função de transferência que relaciona a tensão de saída com a corrente média no indutor.

Para a obtenção da função de transferência da malha de tensão de saída, o conversor é considerado ideal, portanto a potência de entrada é igual a potência de saída, conforme mostrado na equação (5.38).

$$P_{in} = P_o \quad (5.38)$$

Observando a Fig. 5.7, pode se escrever a potência de entrada e de saída através da equação (5.39).

$$\frac{V_{in_{pk}} \cdot I_{in_{pk}}}{2} = I_x \cdot V_o \quad (5.39)$$

Como a corrente no indutor é igual a corrente de entrada retificada, tem-se que a corrente de pico de entrada é igual a corrente de pico no indutor, então pode se escrever a corrente de pico de entrada através da equação (5.40).

$$I_{in_{pk}} = \frac{\pi \cdot \langle i_{L_b}(t) \rangle_{T_s}}{2} \quad (5.40)$$

Assim, substituindo a equação (5.40) em (5.39) e isolando I_x , obtém-se a equação (5.41).

$$I_x = \frac{\pi \cdot \langle i_{L_b}(t) \rangle_{T_s} \cdot V_{in_{pk}}}{4 \langle v_o(t) \rangle_{T_s}} \quad (5.41)$$

Assim o circuito de saída do conversor pode ser redesenhado como apresentado na Fig. 5.10.

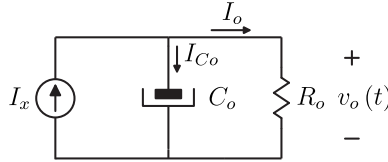


Figura 5.10 – Circuito simplificado para a obtenção da planta de tensão de saída.

Da Fig. 5.10 é extraída a equação (5.42). Substituindo a equação (5.41) e a definição de corrente do capacitor, obtêm-se a equação (5.43).

$$I_x = I_{C_o} + I_o \quad (5.42)$$

$$\frac{\pi \cdot \langle i_{L_b}(t) \rangle_{T_s} \cdot V_{in_{pk}}}{4 \langle v_o(t) \rangle_{T_s}} = C_o \frac{d \langle v_o(t) \rangle_{T_s}}{dt} + \frac{\langle v_o(t) \rangle_{T_s}}{R_o} \quad (5.43)$$

Reescrevendo a equação, obtêm-se:

$$\pi \cdot \langle i_{L_b}(t) \rangle_{T_s} \cdot V_{in_{pk}} = 4 \cdot \langle v_o(t) \rangle_{T_s} \cdot C_o \cdot \frac{d \langle v_o(t) \rangle_{T_s}}{dt} + \frac{4 \langle v_o(t) \rangle_{T_s}^2}{R_o} \quad (5.44)$$

Assim, aplica-se uma perturbação na corrente do indutor e na tensão de saída, como apresentado na equação (5.45).

$$\begin{aligned} \langle i_{L_b}(t) \rangle_{T_s} &= I_{L_b} + \Delta i_{L_b}(t) \\ \langle v_o(t) \rangle_{T_s} &= V_o + \Delta v_o(t) \end{aligned} \quad (5.45)$$

Substituindo-se a equação (5.45) em (5.44) e apenas considerando os termos CA de primeira ordem, descartando os termos CA de segunda ordem e contínuos, obtêm-se a equação (5.46).

$$\pi \cdot V_{in_{pk}} \cdot \Delta i_{L_b}(t) = 4 \cdot C_o \cdot V_o \frac{d\Delta v_o(t)}{dt} + \frac{8 \cdot V_o \cdot \Delta v_o(t)}{R_o} \quad (5.46)$$

Para obter a função de transferência que relaciona a tensão de saída em função da corrente média no indutor, aplica-se a Transformada de Laplace na equação (5.46), obtendo a equação (5.47).

$$\frac{\Delta V_o(s)}{\Delta I_{L_b}(s)} = H_v(s) = \frac{\pi \cdot R_o \cdot V_{in_{pk}}}{4 \cdot C_o \cdot R_o \cdot V_o \cdot s + 8 \cdot V_o} \quad (5.47)$$

5.3.3 Malha de tensão de entrada

A malha de tensão de entrada é utilizada para rejeitar perturbações na tensão de entrada do conversor, além de impor a amplitude do sinal de referência da corrente no indutor. A malha funciona de forma que a tensão resultante do controlador tenha uma relação proporcional ao valor eficaz da tensão de entrada. Para isto, será utilizado um filtro passa-baixas (PB) como demonstrado na Fig. 5.11.

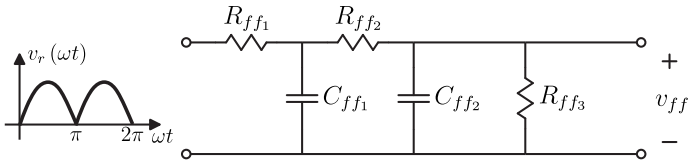


Figura 5.11 – Filtro PB utilizado no controle de tensão de entrada.

Para definir o valor dos resistores, utiliza-se as equações (5.48) e (5.49). As tensões $V_{C_{ff1}}$ e $V_{C_{ff2}}$ devem ser pré-definidas, além do valor de R_{ff1} .

$$V_{C_{ff1}} = \frac{0,9 \cdot V_{r_{ef_{\min}}} \cdot (R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (5.48)$$

$$V_{C_{ff2}} = \frac{0,9 \cdot V_{r_{ef_{\min}}} \cdot R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (5.49)$$

Onde:

$V_{r_{ef_{\min}}} \rightarrow$ Tensão eficaz mínima de entrada do conversor.

O cálculo dos capacitores C_{ff_1} e C_{ff_2} será apresentado no capítulo 6 de dimensionamento do conversor.

5.4 CONCLUSÃO

Neste capítulo foi apresentado o estudo completo do retificador boost PFC híbrido monofásico. Foi realizada a análise do funcionamento do conversor para a frequência de comutação e para frequência de rede, onde foram deduzidas as equações de ganho estático ideal do conversor e da variação da razão cíclica em função do ângulo θ da rede. Além disto, foram definidas as equações para projeto do indutor, dos capacitores, dos diodos e do interruptor a serem utilizados no conversor.

Também, foi realizado o estudo da modelagem do conversor voltada ao controle. A técnica de controle utilizada foi por valores médios instantâneos da corrente do indutor, técnica muito conhecida e utilizada em retificadores boost PFC. Assim, as funções de transferência para cada malha de controle foram deduzidas, tal como o controlador de tensão de entrada.

6 DIMENSIONAMENTO, SIMULAÇÕES E RESULTADOS EXPERIMENTAIS

6.1 INTRODUÇÃO

Para que a análise teórica desenvolvida nos capítulos anteriores fosse comprovada, foi realizado um projeto do conversor proposto, assim como simulações e testes experimentais em bancada.

Este capítulo apresentará o dimensionamento do retificador monofásico PFC boost híbrido. O mesmo protótipo poderá ser utilizado para os testes como conversor CC-CC boost híbrido, já que a mesma técnica de controle pode ser utilizada para ambos os conversores.

Serão realizadas simulações para os dois conversores, sendo os resultados mais relevantes apresentados neste capítulo.

Finalizando o capítulo, serão apresentados os resultados experimentais obtidos em bancada. São apresentados os resultados obtidos para ambos os conversores.

6.2 DIMENSIONAMENTO

Para a validação de todos os estudos efetuados até aqui, foi projetado e construído um protótipo do retificador monofásico PFC boost híbrido com as especificações apresentadas na tabela 6.1. A seguir será apresentado o dimensionamento de todos os componentes do conversor, além do projeto dos controladores utilizados.

Tabela 6.1 – Especificações para o dimensionamento do estágio de potência do conversor.

Parâmetro	Valor
Potência Nominal (P_o)	1.000 W
Tensão eficaz de entrada ($V_{in_{rms}}$)	220 V
Tensão média de saída (V_o)	800 V
Frequência da fonte de entrada (f_{in})	60 Hz
Frequência de comutação (f_s)	50 kHz
Ondulação máxima de corrente no indutor ($\Delta IL\%$)	20%
Ondulação máxima de tensão de saída ($\Delta Vo\%$)	1%

Primeiramente serão calculadas algumas variáveis que serão utilizadas nos cálculos para definição dos componentes do conversor. A primeira é a carga que será necessária para que o conversor processe 1.000 W de potência. O cálculo é efetuado através da equação (6.1).

$$R_o = \frac{V_o^2}{P_o} = \frac{800^2}{100} = 640\Omega \quad (6.1)$$

Por questão de disponibilidade em laboratório, optou-se por utilizar um banco com 21 resistores de 30Ω conectados em série, totalizando em 630Ω .

Com o conversor operando na máxima potência, a corrente média de saída do conversor é definida pela equação (6.2).

$$I_o = \frac{P_o}{V_o} = \frac{1.000}{800} = 1,25A \quad (6.2)$$

Em um sistema senoidal, a potência pode ser definida pelos valores de pico da tensão e da corrente. Assim, igualando as potências de entrada e saída do conversor, defini-se a corrente de pico de entrada pela equação (6.3).

$$I_{in_{pk}} = \frac{2 \cdot P_o}{V_{in_{pk}}} = 6,43A \quad (6.3)$$

A corrente média no indutor L_b é calculado através da equação (6.4). Também igualando as potência de entrada e de saída, pode-se definir a corrente eficaz sobre o indutor pela equação (6.5).

$$I_{Lb_{avg}} = \frac{1}{\pi} \int_0^{\pi} I_{in_{pk}} \cdot \sin(\theta) d\theta = 4,09A \quad (6.4)$$

$$I_{Lb_{rms}} = \frac{P_o}{V_{in_{rms}}} = \frac{1000}{220} = 4,54A \quad (6.5)$$

A partir da equação (5.7) é calculado o índice de modulação:

$$M = \frac{2 \cdot V_{in_{pk}}}{V_o} = \frac{2 \cdot 311}{800} = 0,7775. \quad (6.6)$$

Desta forma, tem-se que a razão cíclica em função do ângulo θ da tensão da rede é expressa pela equação (6.7). Na Fig. 6.1, é

apresentado o comportamento da razão cíclica para meio período de rede.

$$D(\theta) = 1 - M \cdot |\sin(\theta)| = 1 - 0,7775 \cdot |\sin(\theta)| \quad (6.7)$$

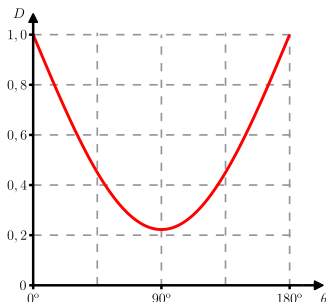


Figura 6.1 – Razão cíclica para meio período de rede.

6.2.1 Indutor

O indutor de entrada é definido através da ondulação máxima que se deseja na frequência de comutação. No projeto especificou-se 20% da corrente média no indutor. A partir da equação (5.14), deduzida no capítulo 5, substituindo o índice de modulação, tem-se a equação (6.8). A Fig. 6.2 mostra a ondulação de corrente no indutor parametrizada para meio período rede.

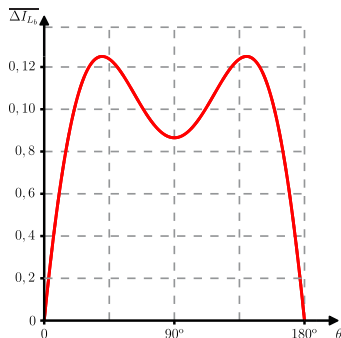


Figura 6.2 – Ondulação da corrente do indutor parametrizada em função de meio período de rede.

$$\overline{\Delta I_{L_b}} = \frac{1}{2} 0,7775 \cdot \sin(\theta) - \frac{1}{2} (0,7775)^2 \cdot \sin^2(\theta) \quad (6.8)$$

Desta forma, verifica-se que a ondulação será máxima para $\theta = 42^\circ$. Substituindo θ na equação (6.8), tem-se que $\overline{\Delta I_{L_b}} = 0,1237$. Assim, a indutância necessária para obter 20% de ondulação máxima da corrente de entrada é calculada pela equação (6.9).

$$L_b = \frac{0,1237 \cdot V_o}{f_s \cdot \Delta I_{L_b\%} \cdot I_{L_b\text{avg}}} = \frac{0,1237 \cdot 800}{50k \cdot 2 \cdot 0,2 \cdot 4,09} = 1,2mH \quad (6.9)$$

Um indutor foi construído com as características apresentadas na tabela 6.2. A metodologia utilizada e os cálculos necessário para o projeto do indutor são apresentados no apêndice B.

Tabela 6.2 – Características do indutor construído.

Parâmetro	Tipo
Núcleo	EE-55/IP-12
Fio	4 x 21 AWG
Número de espiras	73
Indutância medida	1,2mH
Resistência série medida	0,2Ω

6.2.2 Capacitores

Como já citado anteriormente, os capacitores serão definidos de duas formas: C_{b1} e C_{b3} serão calculados através da ondulação máxima da tensão na saída, especificada em projeto; e C_{b2} pela corrente eficaz. Para a especificação dos capacitores também é necessário saber a tensão máxima que os mesmos estarão submetidos. Portanto, através da equação (6.10) é calculada a tensão média sobre os capacitores.

$$V_{C_1} = V_{C_2} = V_{C_3} = \frac{V_o}{2} = \frac{800}{2} = 400V \quad (6.10)$$

Para o cálculo da capacitância de C_{b1} e C_{b3} , são aplicadas as especificações de projeto na equação (5.28). Considera-se a ondulação máxima na tensão de saída de 1% da tensão média de saída. A equação

(6.11) apresenta a capacitância do banco de capacitores C_o formado pela associação em série dos capacitores C_1 e C_3 .

$$C_o = \frac{1000}{2\pi \cdot 60 \cdot 800 \cdot (0,01 \cdot 800)} = 414,46\mu F \quad (6.11)$$

Fazendo $C_{b1} = C_{b3}$, obtém-se o valor de capacitância para cada capacitor, calculado na expressão (6.12).

$$C_o = \frac{C_{b1}}{2} \rightarrow C_{b1} = C_{b3} = 2 \cdot 414,46\mu F = 828,97\mu F \quad (6.12)$$

Portanto, foram escolhidos dois capacitores eletrolíticos de $470\mu F$ conectados em paralelo para formar cada um dos capacitores ($C_{b1} = C_{b3} = 940\mu F$), conforme mostrado na Fig. 6.3.

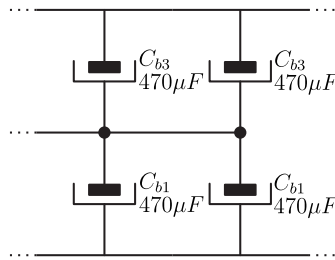


Figura 6.3 – Associação dos capacitores C_{b1} e C_{b3} .

Optou-se por utilizar capacitores que suportem até $450V$ de tensão média, sabendo que a máxima tensão será aproximadamente $400V$. Conforme verificado por simulação cada um dos capacitores de C_{b1} deve suportar uma corrente eficaz de $2,09A$ e para C_{b3} cada um deve suportar $0,705A$ de corrente eficaz. As características dos capacitores escolhidos estão demonstradas na tabela 6.3 [24].

Tabela 6.3 – Características dos capacitores utilizados para construir os bancos de C_{b1} e C_{b3} .

Parâmetro	Valor
Marca	Epcos
Modelo	B43504-A5477M000
Capacitância	470 μF
Tensão	450V
Corrente eficaz máxima	6,3 A @ 40°C - 120 Hz
Resistência série equivalente	0,29 Ω @ 20°C - 100 Hz

Para o capacitor C_2 , foi verificada através de simulação, que a corrente eficaz sobre o capacitor é de 3,18A. Desta forma, foi escolhido utilizar dois capacitores de 100 μF conectados em paralelo. Para este capacitor também foi optada a escolha de capacitores que suportem até 450V de tensão média. A tabela 6.4, apresenta as demais características do capacitor para cada um dos capacitores [24].

Tabela 6.4 – Características dos capacitores utilizados para construir o banco de C_{b2} .

Parâmetro	Valor
Marca	Epcos
Modelo	B43504-C5107M000
Capacitância	100 μF
Tensão	450V
Corrente eficaz máxima	2,1A @ 40°C - 120Hz
Resistência série equivalente	1,36 Ω @ 20°C - 100Hz

6.2.3 Semicondutores

Para a escolha dos semicondutores, é necessário determinar os esforços de tensão e de corrente que estes componentes estarão sujeitos. A tensão de bloqueio dos semicondutores é determinada através da equação (6.13). Sabe-se que a tensão mínima que cada componente deve suportar é igual à metade da tensão de saída.

$$V_{D_{b1}} = V_{D_{b2}} = V_{D_{b3}} = V_{S_b} = V_{C_{b1}} = \frac{V_o}{2} = \frac{800}{2} = 400V \quad (6.13)$$

Com a equação (5.29) apresentada no capítulo anterior, determina-se a corrente média em cada um dos diodos, expressa na equação (6.14).

$$I_{D_{b1}} = I_{D_{b2}} = I_{D_{b3}} = I_o = 1,25A \quad (6.14)$$

Da mesma forma, a corrente média do interruptor é calculada através da equação (5.30), demonstrada na expressão (6.15).

$$I_{S_b} = I_{L_{b_{avg}}} - I_{D_{b1}} = 4,09 - 1,25 = 2,84A \quad (6.15)$$

Os valores eficazes de corrente, assim como os valores de pico de corrente, foram determinados através de simulação e estão apresentados na tabela 6.5.

Tabela 6.5 – Valores de corrente eficaz e de pico obtidos através de simulação para os semicondutores.

Componente	Corrente Eficaz	Corrente de Pico
Interruptor S_b	5,31 A	14,14 A
Diodo D_{b1}	2,10 A	4,78 A
Diodo D_{b2}	2,36 A	6,95 A
Diodo D_{b3}	1,90 A	4,81 A

Através dos valores de esforços obtidos, buscou-se componentes que melhor atendiam as especificações e que também estivessem a disposição em laboratório. Assim, os diodos escolhidos são da marca *Infineon* modelo *SDT10S60* [25], que são componentes de tecnologia *Silicon Carbide* e algumas de suas características são apresentadas na tabela 6.6.

O interruptor escolhido foi do tipo MOSFET da marca *Infineon* e modelo *SPP24N60C3* [26]. Este componente é de tecnologia *Cool MOS* e suas principais características também são apresentadas na tabela 6.6.

Tabela 6.6 – Características dos diodos e MOSFET escolhidos.

Especificações dos Diodos	Condições	Valor
Tensão		600 V
Corrente Contínua	$T_C = 100^\circ C$	10 A
Corrente de Pico Repetitivo	$T_C = 100^\circ C$	39 A
Resistência de condução		$\cong 0,1 \Omega$
Especificações do MOSFET	Condições	Valor
Tensão		650 V
Corrente Contínua	$T_C = 100^\circ C$	15 A
Corrente de Pico Repetitivo		72,9 A
$R_{DS(on)}$	$T_j = 150^\circ C$	0,34 Ω

Como pode ser observado, os componentes foram superdimensionados para o conversor em questão. Porém, isto é utilizado nas etapas de testes do conversor, onde situações não previstas teoricamente ou por simulação podem acarretar na destruição destes componentes.

6.2.4 Controladores

Como apresentado no capítulo 5, a técnica de controle a ser utilizada no conversor é por valor médios instantâneos da corrente do indutor. Para isto, será utilizado o circuito integrado (CI) UC3854 [27], que já é muito empregado para o controle de retificadores boost PFC convencionais. Além de fazer o controle por valores médios da corrente, este CI também tem como característica possuir uma proteção de corrente para o conversor e modulador PWM.

A Fig. 6.4 mostra o diagrama de blocos dos circuitos internos do CI UC3854A.

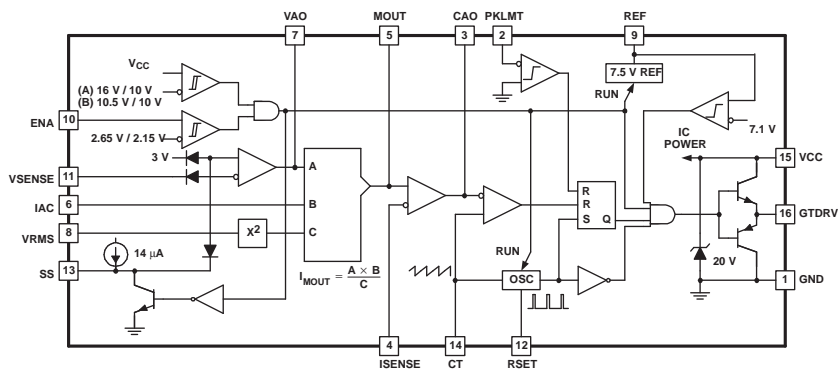


Figura 6.4 – Diagrama de blocos dos circuitos internos do circuito integrado UC3854A/B.

Para o correto funcionamento do CI é necessário alguns circuitos externos para configurar o controle de acordo com o que se deseja. Assim, foi utilizado a mesma metodologia apresentada em [28] para o projeto destes circuitos, fazendo apenas algumas modificações. A Fig. 6.5 apresenta as configurações externas ao CI UC3854A.

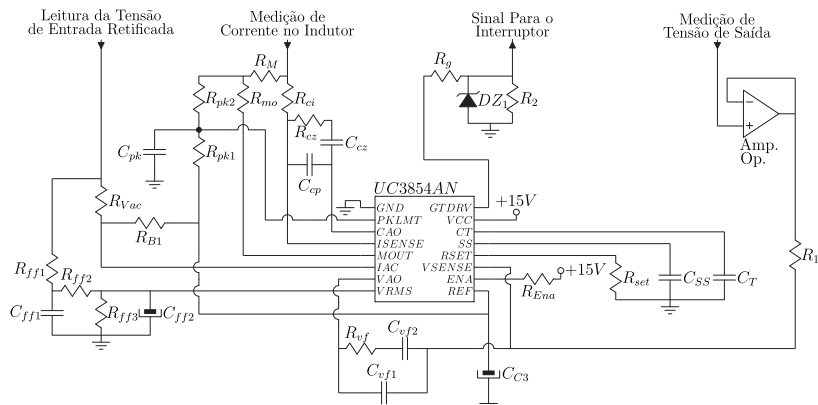


Figura 6.5 – Configuração dos componentes externos para o UC3854A.

A seguir serão demonstrados o projeto e o cálculo de cada um destes componentes.

6.2.4.1 Compensador de Corrente

A Fig. 6.6 apresenta o diagrama de blocos para o controle da corrente no indutor. A corrente do indutor é monitorada e comparada com o sinal de referência de corrente, o erro resultante é a entrada do compensador de corrente e a saída, o sinal de controle para o modulador PWM.

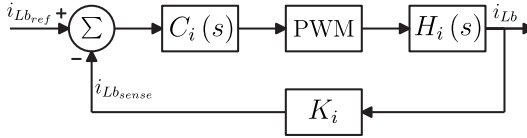


Figura 6.6 – Diagrama de blocos da malha de corrente.

O ganho do modulador PWM denominado K_{PWM} , é dado pela equação (6.16), de acordo com o CI utilizado. Já o ganho do sensor de corrente K_i , é dado pela expressão (6.17).

$$K_{PWM} = \frac{1}{V_{PWM}} = \frac{1}{5,4V} \quad (6.16)$$

$$K_i = \frac{1}{15} \quad (6.17)$$

Com as especificações apresentadas na tabela 6.1 e a definição dos componentes de potência a serem utilizados, foi determinada a função de transferência da malha de corrente $H_i(s)$. Substituindo na equação (5.38) os valores de projeto e as resistências obtidas através dos *datasheets*, tem-se na equação (6.18) a função de transferência $H_i(s)$.

$$H_i(s) = \frac{\frac{V_o}{2} + \frac{V_o}{R_o}R_S + \frac{V_o}{R_o}R_D}{sL + R_L} = \frac{33,36 \cdot 10^4}{s + 166,67} \quad (6.18)$$

A Fig. 6.7 demonstra o comportamento em frequência da magnitude e da fase da função de transferência da corrente do indutor. Ao considerar as resistências de condução do indutor e semicondutores, houve um deslocamento do polo da função da origem para aproximadamente $20Hz$. Observa-se que o sistema é estável com margem de fase

igual a 90° .

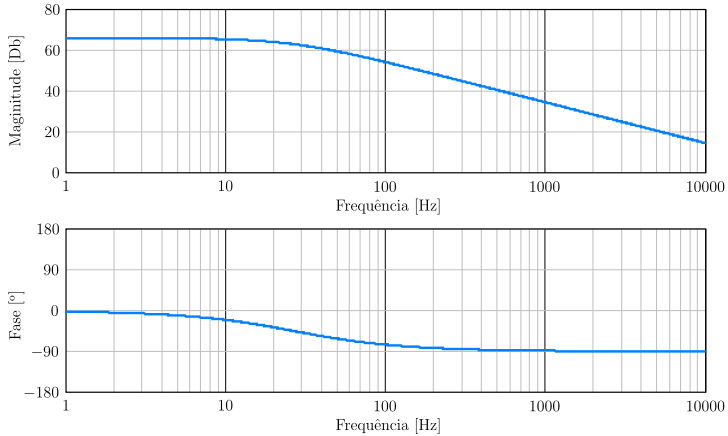


Figura 6.7 – Diagrama de Bode da função de transferência de $H_i(s)$.

O compensador que será utilizado é do tipo proporcional-integral (PI) com filtro, ou seja, dois polos e um zero, sendo um polo na origem. Sua função de transferência é especificada pela expressão (6.19).

$$C_i(s) = K_{Ci} \frac{(s + 2 \cdot \pi \cdot f_{zi})}{s \cdot (s + 2 \cdot \pi \cdot f_{pi2})} \quad (6.19)$$

Os parâmetros do compensador serão ajustados para que a frequência de cruzamento da função de transferência em malha aberta compensada seja de aproximadamente $10kHz$, tornando a resposta do sistema rápida, e de modo que também possua uma margem de fase satisfatória. Assim, a frequência do zero deve estar abaixo da frequência de cruzamento para que o cruzamento por zero ocorra com $20dB/década$ e o sistema possua uma maior margem de fase. Posicionou-se o zero próximo a frequência de $f_{zi} = 50Hz$. O segundo polo deve ser posicionado de modo a atenuar o efeito da frequência de comutação na saída do regulador, evitando oscilações na corrente do indutor. Desta forma, posicionou-se o polo próximo da frequência de comutação, $f_{pi2} = 50kHz$.

O ganho de faixa plana do compensador é obtido pela equação (6.20).

$$|T_i(j \cdot 2 \cdot \pi \cdot f_{ic})| = 1$$

$$|C_i(j.2.\pi.f_{ic}).H_i(j.2.\pi.f_{ic}).K_{PWM}.K_i| = 1$$

$$G_{i_{fp}} = 20. \log \left(\frac{1}{K_{PWM}.K_i. |H_i(j.2.\pi.f_{ic})|} \right) \quad (6.20)$$

O compensador será implementado através do circuito apresentado na Fig. 6.8, sendo ele composto pelos circuitos externos e internos ao CI.

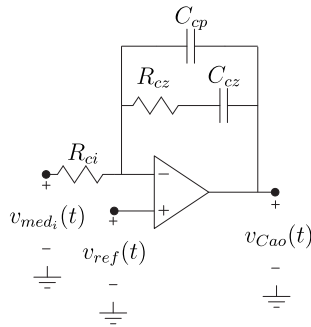


Figura 6.8 – Controlador da malha de corrente no indutor.

Com auxílio das equações (6.21), (6.22) e (6.23), e arbitrando valor para o resistor R_{ci} , determina-se o restante dos componentes utilizados no compensador de corrente. Estes componentes são apresentados na tabela 6.7, sendo eles ajustados para valores comerciais.

$$G_{i_{fp}} = 20. \log \left(\frac{R_{ci}}{R_{cz}} \right) \quad (6.21)$$

$$C_{cz} = \frac{1}{2.\pi.f_{zi}.R_{cz}} \quad (6.22)$$

$$C_{cp} = \frac{1}{2.\pi.R_{cz}.(f_{pi2} - f_{zi})} \quad (6.23)$$

Tabela 6.7 – Componentes do compensador de corrente.

Componente	Valor
R_{ci}	2,2 $k\Omega$
R_{cz}	22 $k\Omega$
C_{cp}	12 μF
C_{cz}	100 nF

O diagrama de bode da FTMA para o controle da corrente no indutor é apresentada na Fig. 6.9. Observa-se que a frequência de corte ficou em aproximadamente 10 kHz e a margem de fase obtida de 90° .

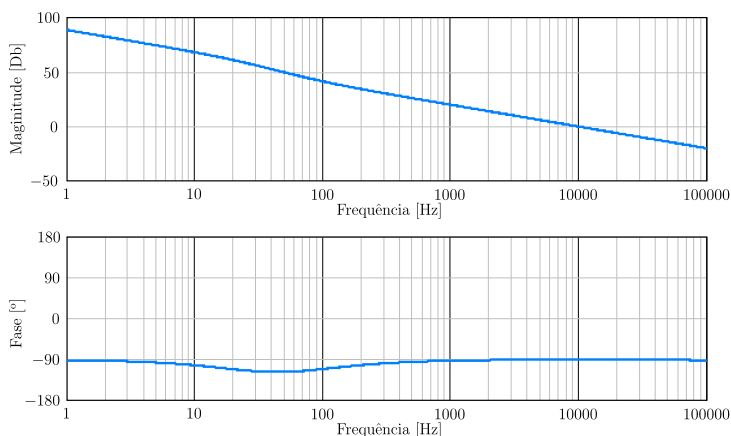


Figura 6.9 – Diagrama de Bode da função de transferência de malha aberta $T_i(s)$.

6.2.4.2 Compensador de Tensão

O compensador de tensão de saída tem o objetivo de regular a tensão e responder a distúrbios de carga. O compensador utilizado será também um controlador PI com filtro, com uma resposta lenta para não que não interfira no controle de corrente.

A função de transferência da tensão de saída foi definida pela expressão (5.47). Substituindo as especificações do conversor obtêm-se a equação (6.24).

$$H_v(s) = \frac{\pi \cdot R_o \cdot V_{inpk}}{4 \cdot C_o \cdot R_o \cdot V_o \cdot s + 8 \cdot V_o} = \frac{649}{s + 2. \pi \cdot 1,05} \quad (6.24)$$

A resposta em frequência da função de transferência da malha de tensão de saída é apresentado na Fig. 6.10.

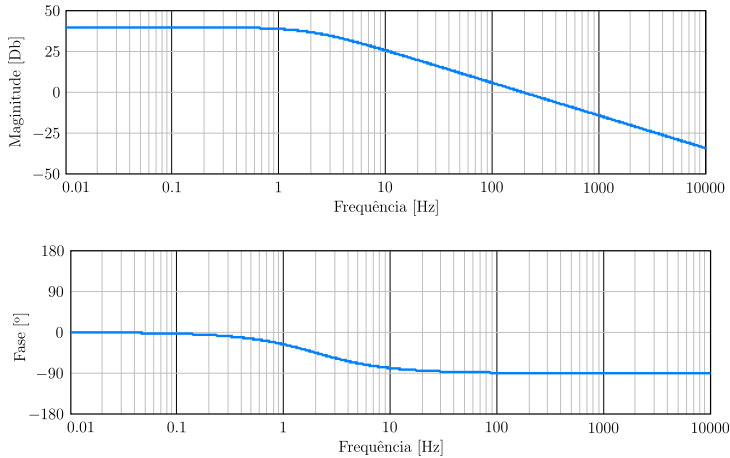


Figura 6.10 – Diagrama de Bode da função de transferência de $H_v(s)$.

O circuito implementado para o compensador de tensão é apresentado na Fig. 6.11. A função de transferência do compensador é apresentada na equação (6.25).

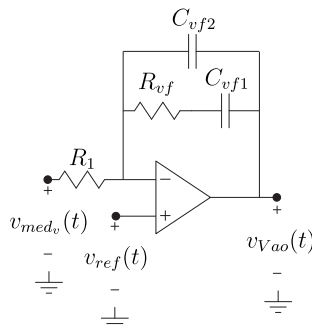


Figura 6.11 – Controlador da malha de tensão de saída.

$$C_v(s) = K_{Cv} \frac{(s + 2 \cdot \pi \cdot f_{zv})}{s \cdot (s + 2 \cdot \pi \cdot f_{pv2})} \quad (6.25)$$

A frequência de corte da função de transferência de malha aberta para a tensão ($FTMA_v$) deve ser baixa, para que a resposta do sistema seja lenta. Os componentes utilizados no compensador são apresentados na tabela 6.8 e o diagrama de bode da $FTMA_v$ é apresentado na Fig. 6.12.

Tabela 6.8 – Componentes do compensador de corrente.

Componente	Valor
R_1	10 k Ω
R_{vf}	33 k Ω
C_{vf1}	330 pF
C_{vf2}	100 nF

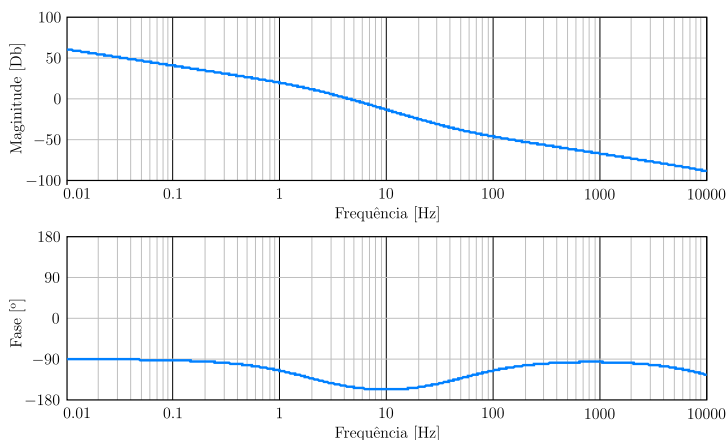


Figura 6.12 – Diagrama de Bode da função de transferência de malha aberta para a tensão de saída.

6.2.4.3 Controlador de Tensão de Entrada

Como apresentado no capítulo anterior, o controlador de tensão de entrada tem a função de rejeitar perturbações no valor eficaz da

tensão de entrada. A configuração do filtro PB utilizada no controlador de tensão de entrada é apresentada na Fig. 6.13. O cálculo dos componentes segue as recomendações do fabricante.

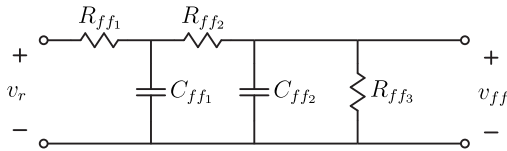


Figura 6.13 – Controlador de tensão de entrada.

O projeto dos resistores leva em conta a tensão mínima de entrada que o conversor operará em plena carga. Portanto, os resistores são calculados através das equações (6.26) e (6.27). O fabricante recomenda que $R_{ff1} = 1M\Omega$.

$$V_{C_{ff1}} \simeq 7,5V = \frac{0,9.V_{in_{min}} \cdot (R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (6.26)$$

$$V_{C_{ff2}} \simeq 1,4V = \frac{0,9.V_{in_{min}} \cdot R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (6.27)$$

Os capacitores são calculados através das equações (6.28) e (6.29). O fabricante recomenda que a frequência de corte do polo seja de $18Hz$.

$$C_{ff1} = \frac{1}{2 \cdot \pi \cdot f_p \cdot R_{ff2}} \quad (6.28)$$

$$C_{ff2} = \frac{1}{2 \cdot \pi \cdot f_p \cdot R_{ff3}} \quad (6.29)$$

Assim, o componentes calculados para o controlador são apresentados na tabela 6.9

Tabela 6.9 – Componentes do controlador de tensão de entrada.

Componente	Valor
R_{ff1}	$1\text{ M}\Omega$
R_{ff2}	$33\text{ k}\Omega$
R_{ff3}	$6,8\text{ k}\Omega$
C_{ff1}	220 nF
C_{ff2}	$1,5\text{ }\mu\text{F}$

6.2.4.4 Sensor de Corrente

Para a medição de corrente no indutor será utilizado um sensor de corrente de efeito hall, do fabricante *LEM* modelo *LAH 25-NP* [29]. Na Fig. 6.14 são apresentadas as ligações realizadas no sensor.

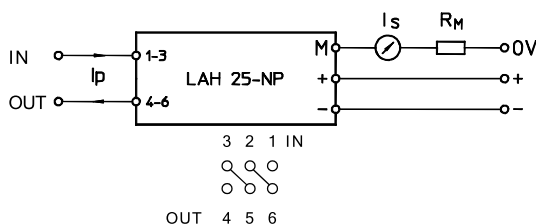


Figura 6.14 – Ligações do sensor de corrente.

As características do sensor com as ligações efetuadas são apresentadas na tabela 6.10.

Tabela 6.10 – Componentes do sensor de corrente.

Especificação	Valor
Corrente Eficaz Nominal de Entrada	8 A
Corrente de Pico Nominal de Entrada	18 A
Corrente Eficaz Nominal de Saída	24 mA
Ganho do Sensor (K_{si})	$0,003$
Tensão de Alimentação	$\pm 15\text{ V}$

O resistor de medição é calculado usando o método apresentado em [28], onde se considera o valor máximo de corrente a ser medida. O cálculo do resistor é apresentado na equação (6.30).

$$R_M = \frac{V_M}{I_{in_{pk}} \cdot K_{si}} = \frac{1V}{6,43A \cdot 0,003} = 51\Omega \quad (6.30)$$

6.2.4.5 Sensor de Tensão

Para a medição da tensão de saída, optou-se por utilizar um divisor resistivo. A Fig. 6.15 apresenta a configuração utilizada. O CI UC3854A tem como referência de tensão o valor de $3V$, portanto o cálculo dos resistores deve ser realizado considerando $V_{med_v} = 3V$.

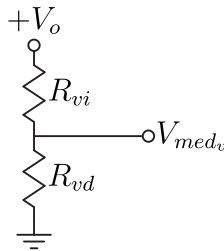


Figura 6.15 – Medidor de tensão da saída do conversor.

Para que o sistema de medição não influencie na carga, o conjunto de resistências de medição deve ter uma resistência elevada. Definindo $R_{vd} = 5,1k\Omega$, obtêm-se R_{vi} através da expressão (6.31), o que resultou em um valor de $1,355M\Omega$. Utilizou-se dois resistores em série de $680k\Omega$ cada.

$$V_{med_v} = V_o \cdot \frac{R_{vd}}{R_{vd} + R_{vi}} \quad (6.31)$$

6.2.4.6 Demais Componentes

Os demais componentes que compõem os circuitos externos ao UC3854B, seguiram a recomendação do fabricante para o seu projeto. A seguir será descrito a metodologia utilizada.

Os resistores R_{pk1} , R_{pk2} e o capacitor C_{pk} , são responsáveis pela proteção de corrente de entrada, ou seja, eles limitam qual será a máxima corrente permitida na entrada do conversor. O fabricante usa como valor típico para R_{pk1} o valor de $10k\Omega$. Então definiu-se como a corrente máxima na entrada do conversor em $16A$ de pico, assim

calcula-se R_{pk2} pela equação (6.32).

$$V_{Rs_{ovld}} = I_{inpk_{max}} \cdot R_M \cdot K_{si} = 16.51.0,003 = 2,448V$$

$$R_{pk2} = \frac{V_{Rs_{ovld}} \cdot R_{pk1}}{V_{ref}} = \frac{2,448V \cdot 10k}{7,5V} \simeq 3,3k\Omega \quad (6.32)$$

Um valor de C_{pk} típico e sugerido pelo fabricante é de $470pF$.

O resistor R_{vca} é responsável por limitar a corrente na entrada no CI em $600\mu A$ para a tensão de pico de entrada. É calculado através da equação (6.33). R_{B1} é o resistor de polarização e calculado pela equação (6.34).

$$R_{Vca} = \frac{V_{inpk}}{600\mu A} = \frac{311V}{600\mu A} \simeq 510k\Omega \quad (6.33)$$

$$R_{B1} = \frac{R_{vca}}{4} = \frac{510k}{4} \simeq 120k\Omega \quad (6.34)$$

A frequência de comutação que o conversor irá operar é definida pelo resistor R_{set} e capacitor C_T . O resistor R_{set} é um limitador de potência do conversor, e é calculado através da equação (6.35). Assim, C_T pode ser calculado pela equação (6.36).

$$R_{set} = \frac{3,75V \cdot R_{vac}}{2 \cdot V_{inpk}} = \frac{3,75V \cdot 510k\Omega}{2 \cdot 311V} \simeq 27k\Omega \quad (6.35)$$

$$C_T = \frac{1,25}{R_{set} \cdot f_s} = \frac{1,25}{27k \cdot 50k} \simeq 1nF \quad (6.36)$$

O resistor R_{mo} , por sugestão do fabricante, deve ser igual ao resistor R_{ci} , ou seja, $2,2k\Omega$. Também por sugestão do fabricante os capacitores C_{SS} , C_{C3} e o resistor R_{ENA} , têm o valor de $1\mu F$, $1nF$ e $27k\Omega$ respectivamente.

6.3 SIMULAÇÕES

Antes da montagem do protótipo, foram realizadas simulações numéricas do conversor, a fim de verificar o funcionamento do mesmo. Foram realizadas simulações tanto para o conversor CC-CC, como para o retificador. Para a obtenção dos resultados foram utilizados o software *PSIM* e *Simview*. A seguir são apresentados os resultados.

6.3.1 Conversor CC-CC Boost Híbrido

O circuito de potência simulado é apresentado na Fig. 6.16. A resistência do indutor, assim como dos diodos e do interruptor, serão consideradas nessa simulação. O circuito de controle é apresentado na Fig. 6.17. Será utilizado o mesmo controlador utilizado para o retificador PFC, já que a diferença entre os dois conversores está apenas na referência de corrente do indutor, sendo que para este conversor a referência será contínua.

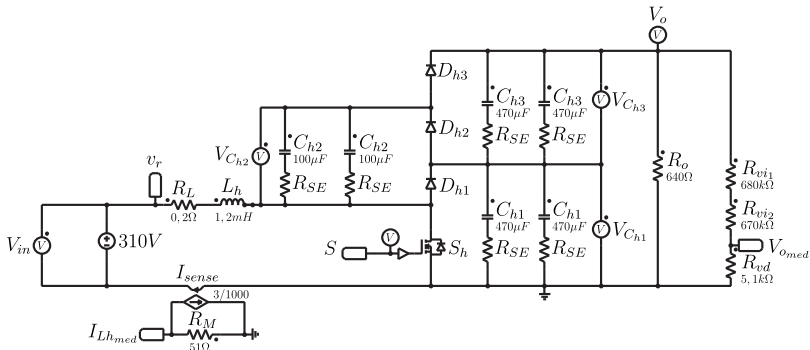


Figura 6.16 – Circuito de potência simulado para o conversor CC-CC boost híbrido.

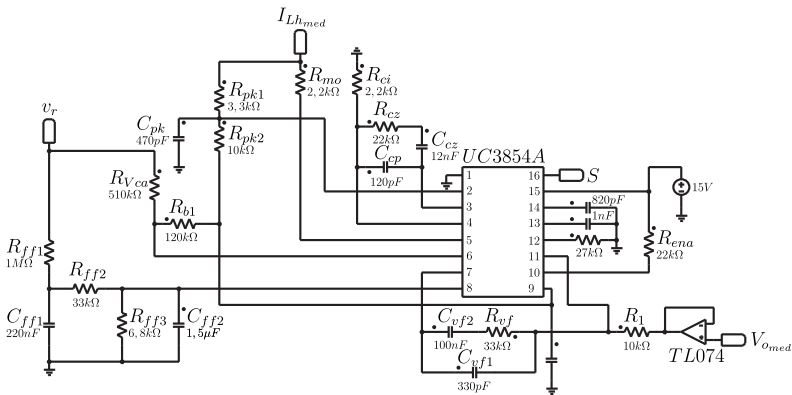


Figura 6.17 – Circuito de controle simulado para o conversor CC-CC boost híbrido.

O tempo total de simulação foi de 0,5 segundos, e o passo de cálculo utilizado foi de $2 \cdot 10^{-7}$ segundos.

O primeiro resultado apresentado é o da tensão de entrada v_{in} com a tensão de saída v_o , demonstrada na Fig. 6.18. Nota-se que a tensão de saída está regulada em 800 V para 310 V de tensão de entrada.

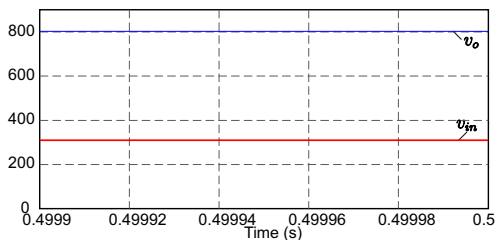


Figura 6.18 – Simulação da tensão de entrada v_{in} e tensão de saída v_o .

Na Fig. 6.19, é apresentada a corrente sobre o indutor L_h . O valor médio medido foi de 3,30 A.

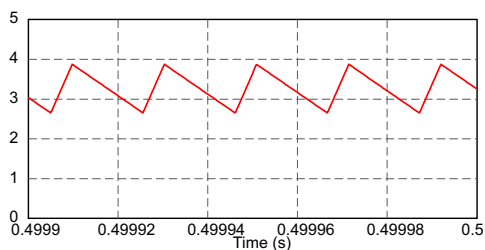


Figura 6.19 – Simulação da corrente no indutor L_h .

A corrente do capacitor C_{h1} é apresentada pela Fig. 6.20, esta é representada na simulação pela soma das corrente C_{h1} e C_{h4} . Observa-se que o capacitor opera no modo de carga parcial. O valor eficaz medido foi de 3,73 A.

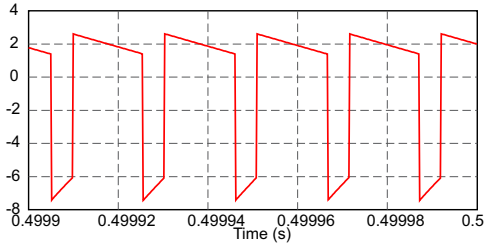


Figura 6.20 – Simulação da corrente no capacitor C_{h1} .

Já a corrente para o capacitor C_{h2} é apresentada na Fig. 6.21, também aqui representada pela soma das correntes de C_{h2} e C_{h5} . Como esperado o capacitor opera no modo de carga parcial, e valor de corrente eficaz medido foi de 3,00 A.

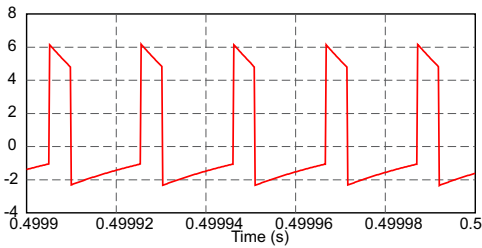


Figura 6.21 – Simulação da corrente no capacitor C_{h2} .

E para o capacitor C_{h3} , a forma de onda da corrente é apresentada na Fig. 6.22, representada pela soma das corrente em C_{h3} e C_{h6} . O capacitor opera no modo de carga parcial e a corrente eficaz tem o valor de 0,71 A.

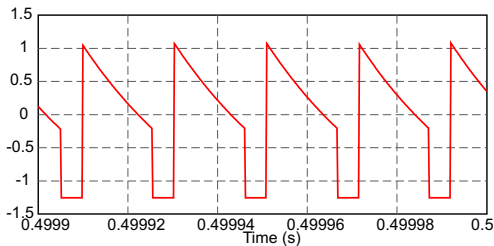


Figura 6.22 – Simulação da corrente no capacitor C_{h3} .

A tensão e a corrente do interruptor S_h são demonstradas na Fig. 6.23. A tensão máxima medida é de 400 V, a corrente média é de 2,09 A e a eficaz de 4,27 A.

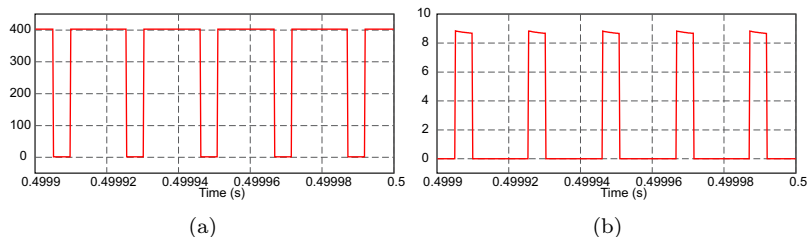


Figura 6.23 – Simulação da: (a) tensão; (b) corrente sobre o interruptor S_h .

Para o diodo D_{h1} , são demonstradas a tensão e a corrente na Fig. 6.24. Sendo que a tensão de bloqueio medida foi de 400 V, a corrente média de 1,24 A e a corrente eficaz de 1,42 A.

O diodo D_{h2} apresenta tensão máxima de bloqueio em 400V, corrente média de 1,31 A e corrente eficaz de 2,68 A. As formas de ondas são demonstradas na Fig. 6.25.

A tensão e a corrente do diodo D_{h3} são demonstradas na Fig. 6.26. A tensão máxima medida é de 400 V, a corrente média é de 1,24 A e a eficaz de 1,46 A.

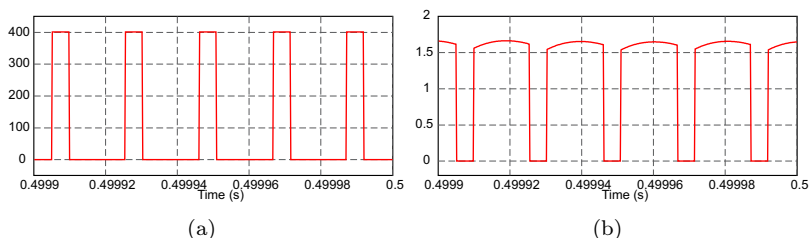


Figura 6.24 – Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h1} .

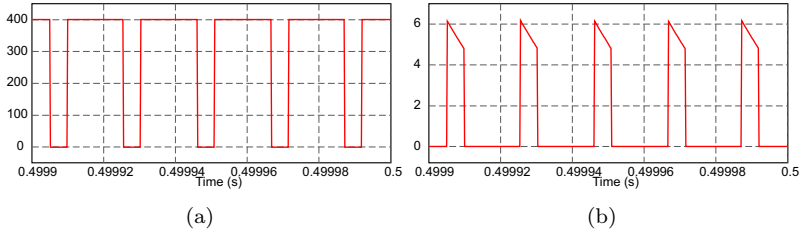


Figura 6.25 – Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h2} .

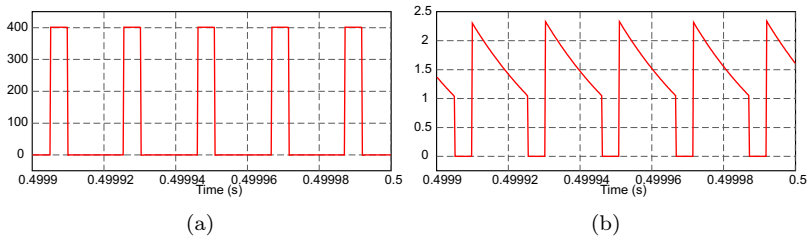


Figura 6.26 – Simulação da: (a) tensão; (b) corrente sobre o diodo D_{h3} .

Com os resultados obtidos através da simulação, conclui-se que o conversor teve o funcionamento de acordo com a análise teórica.

6.3.2 Retificador Boost PFC Híbrido

A simulação do retificador monofásico PFC boost híbrido é realizada da mesma forma que para o conversor CC-CC boost híbrido, apenas são acrescentadas as RSE dos capacitores. A Fig. 6.27 apresenta o circuito de potência simulado e a Fig. 6.28 apresenta o circuito de controle simulado.

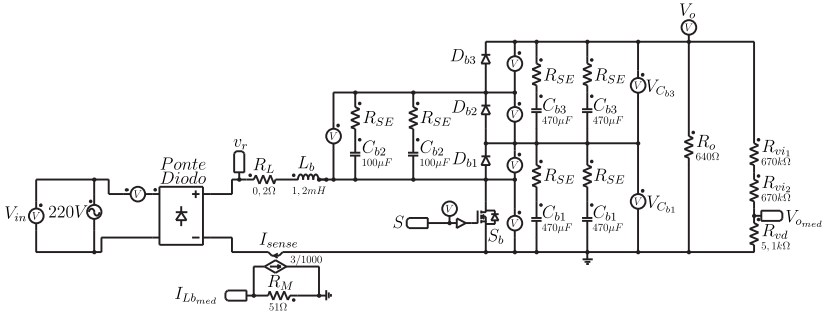


Figura 6.27 – Circuito de potência simulado para o retificador monofásico PFC boost híbrido.

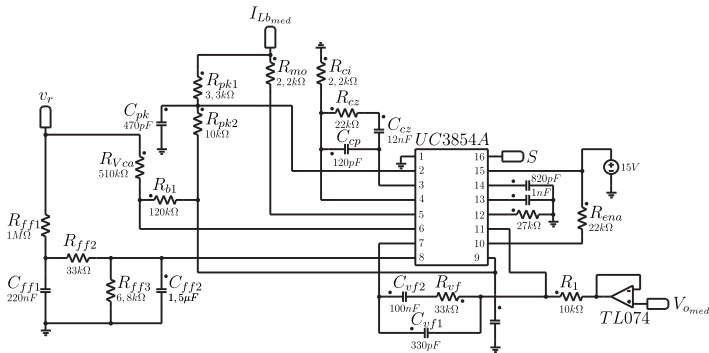


Figura 6.28 – Circuito de controle simulado para o retificador monofásico PFC boost híbrido.

Primeiramente na Fig. 6.29 é apresentado o resultado da tensão de entrada v_{in} , corrente de entrada i_{in} e tensão de saída v_o . Observa-se que a corrente de entrada é senoidal e em fase com a tensão de entrada, portanto o conversor está operando com alto fator de potência. Também pode ser observado que a tensão de saída está regulada em 800V.

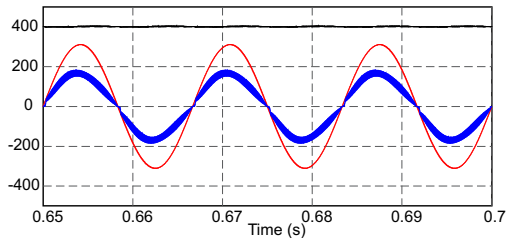


Figura 6.29 – Simulação da tensão de entrada v_{in} , corrente de entrada i_{in} e tensão de saída v_o .

A Fig. 6.30 apresenta a tensão de saída v_o e as tensões sobre os capacitores C_{b1} , C_{b2} e C_{b3} . Observa-se que as tensões sobre os capacitores estão reguladas e tem seu valor em metade da tensão de saída.

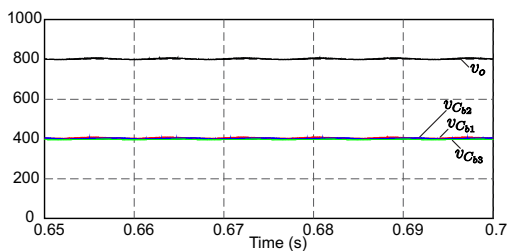


Figura 6.30 – Simulação da tensão de saída v_o e tensões sobre os capacitores C_{b1} , C_{b2} e C_{b3} .

A corrente de um dos capacitores de C_{b1} é apresentada nas frequências de comutação e na frequência da rede na Fig. 6.31. Na frequência de comutação observa-se que o capacitor opera no modo de carga parcial. E na frequência da rede o valor eficaz da corrente no capacitor é de aproximadamente 4,37 A.

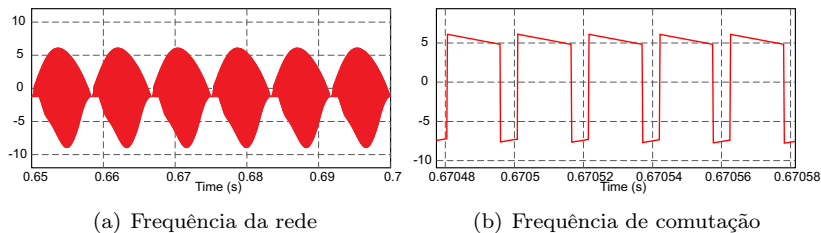


Figura 6.31 – Simulação da corrente em um dos capacitores de C_{b1} .

Do mesmo modo, a corrente em um dos capacitores de C_{b2} é apresentada na Fig. 6.32. Assim como anteriormente, o capacitor opera no modo de carga parcial e tem o valor eficaz de $3,15A$.

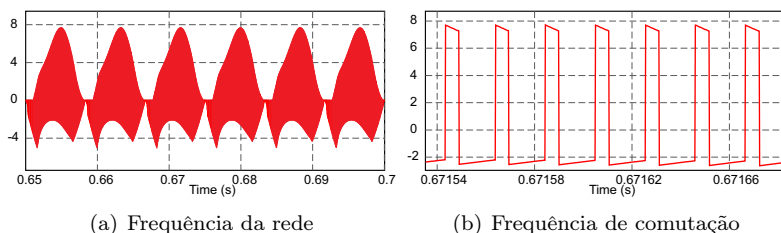


Figura 6.32 – Simulação da corrente em um dos capacitores de C_{b2} .

E a corrente em um dos capacitores de C_{b3} é apresentada na Fig. 6.33. O capacitor opera em modo de carga parcial e tem o valor eficaz da corrente em $1,39A$.

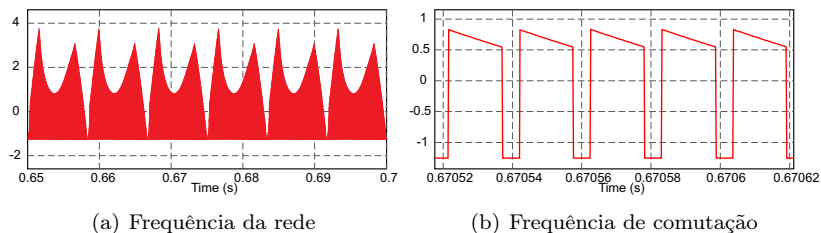


Figura 6.33 – Simulação da corrente em um dos capacitores de C_{b3} .

Na Fig. 6.34 são apresentadas as tensões sobre o interruptor S_b

e sobre o diodo D_{b1} . A tensão de bloqueio para ambos os componentes é de aproximadamente $400V$.

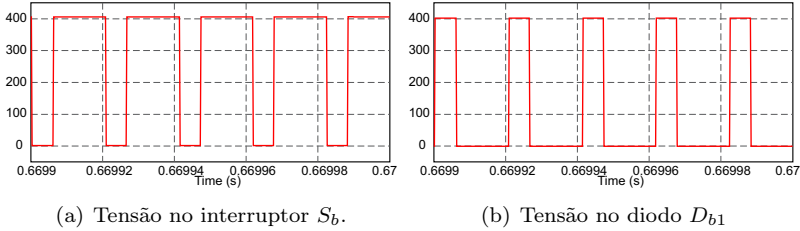


Figura 6.34 – Simulação da tensão sobre o interruptor S_b e sobre o diodo D_{b1} .

E as tensões para os diodos D_{b2} e D_{b3} , são apresentadas na Fig. 6.35. Também observa-se que as tensões de bloqueio são de $400V$.

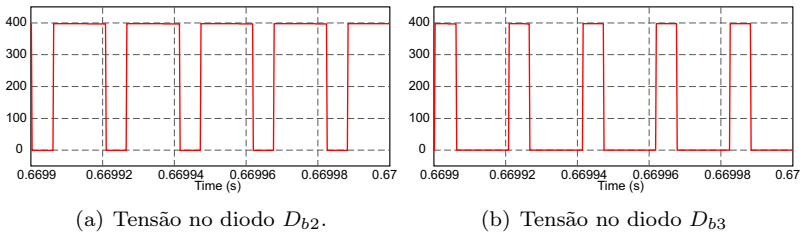


Figura 6.35 – Simulação da tensão sobre o diodo D_{b2} e o diodo D_{b3} .

Portanto, conclui-se com esta simulação, que o retificador mono-fásico PFC boost híbrido tem um funcionamento satisfatório e dentro do que foi analisado teoricamente.

6.4 RESULTADOS EXPERIMENTAIS

Nesta seção serão apresentados os resultados experimentais para um protótipo com as especificações apresentadas na tabela 6.1. Os resultados são divididos em duas partes: a primeira são os resultados para o conversor CC-CC boost híbrido; a segunda para o retificador monofásico PFC boost híbrido. Em ambos os casos, foi utilizado o mesmo protótipo para obter os resultados, sendo modificada apenas a fonte de entrada do protótipo.

Para alimentação do protótipo como conversor CC-CC foi utilizada uma fonte CC da marca *Tectrol* de até 400 V de tensão média de saída com corrente máxima de 10 A, e para o retificador foi utilizado um variador de tensão monofásico da marca *STP* de até 240 V de tensão eficaz de saída com corrente máxima de 6,3 A e frequência de 60 Hz. Para a obtenção das formas de onda foi utilizado um osciloscópio da marca *LeCroy* modelo Waverunner 610zi. Para a medição de rendimento e do fator de potência foi utilizado um analisador de potência da marca *Yokogawa* modelo WT500. As medições de corrente nos capacitores foram efetuadas utilizando um transdutor de corrente do tipo bobina de Rogowski, da marca *PEM* e modelo CWT Ultra Mini.

A Fig. 6.36 apresenta o diagrama esquemático completo do protótipo, também visto nos apêndices C e D. Uma foto do protótipo montado é apresentada na Fig. 6.37. A lista completa de componentes é apresentada no apêndice E.

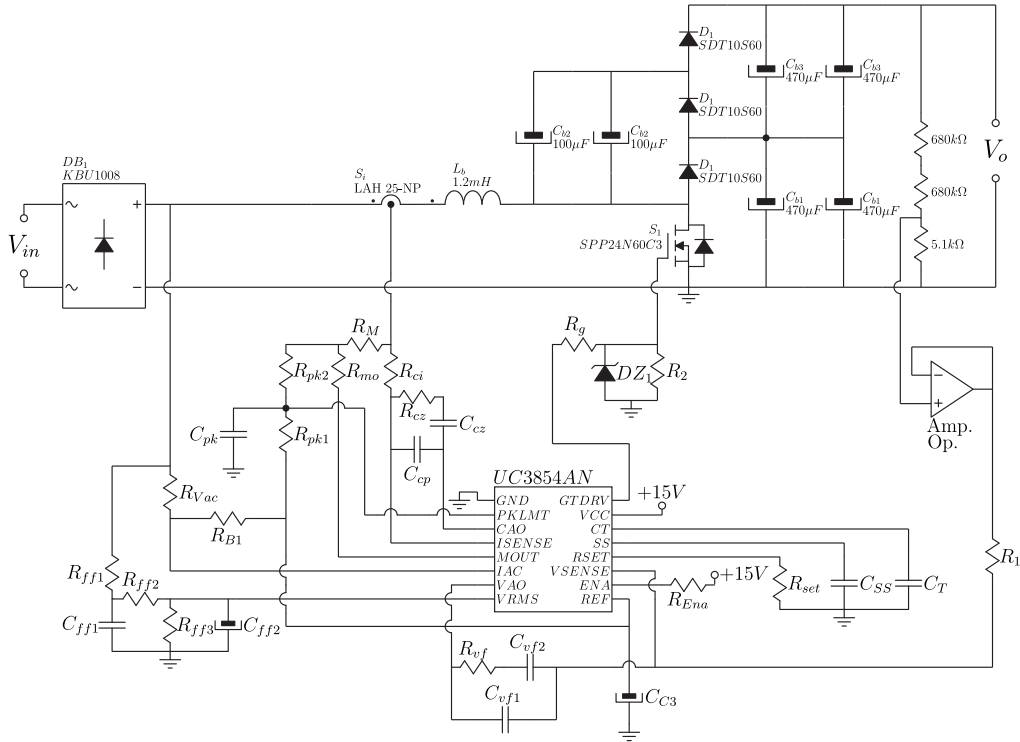


Figura 6.36 – Diagrama esquemático completo do protótipo.

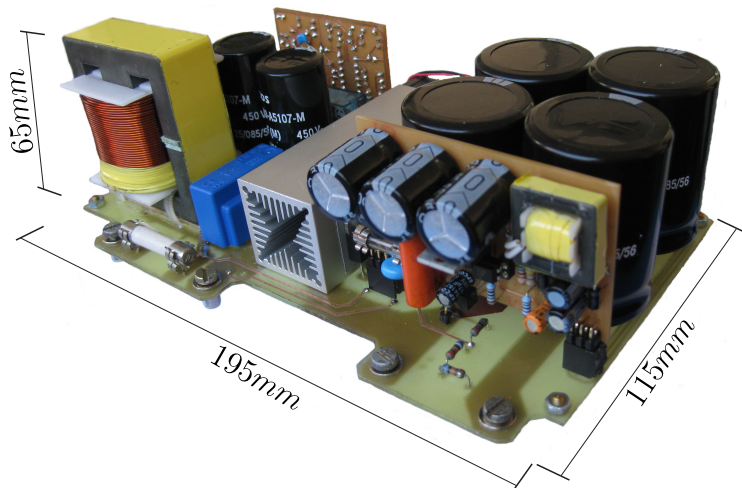


Figura 6.37 – Fotografia do protótipo montado.

6.4.1 Conversor CC-CC Boost Híbrido

Como citado anteriormente, para os testes do conversor CC-CC boost híbrido foi utilizado o mesmo conversor projetado para o retificador boost PFC híbrido, apenas trocando a fonte de entrada. Os testes foram efetuados com uma tensão média de 310 V e o conversor operando com 1.115 W de potência (P_o).

Os mesmos controladores projetados para o retificador foram utilizados, já que para o que diferencia o conversor CC-CC do retificador é apenas a referência de corrente de entrada, sendo que para este caso ela é contínua, ao invés de senoidal.

Na Fig. 6.38 são apresentados o resultados da tensão de entrada v_{in} , corrente no indutor i_{L_h} e tensão de saída v_o . Nota-se um ruído de alta frequência presente na tensão de entrada do conversor e também reproduzido na corrente no indutor, gerado na entrada em condução e no bloqueio interruptor.

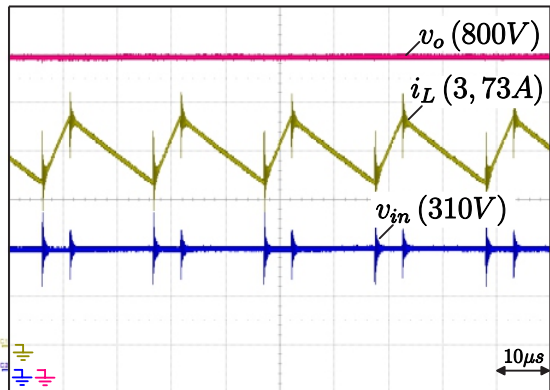


Figura 6.38 – Tensão de entrada v_{in} (124V/div), corrente de entrada i_{L_h} (1A/div) e tensão de saída v_o (124V/div).

A Fig. 3.4 demonstra a forma de onda das tensões sobre os capacitores C_{h1} , C_{h2} e C_{h3} e a tensão de saída v_o . Verifica-se que as tensões $v_{C_{h1}}$, $v_{C_{h2}}$ e $v_{C_{h3}}$ estão balanceadas e possuem valor igual a metade da tensão de saída.

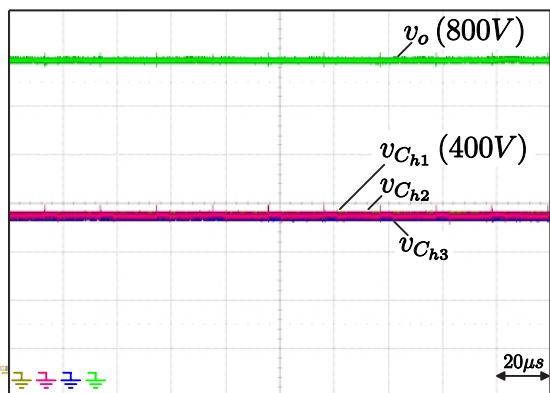


Figura 6.39 – Tensão $v_{C_{h1}}$ sobre o capacitor C_{h1} (124V/div), tensão $v_{C_{h2}}$ sobre o capacitor C_{h2} (124V/div), tensão $v_{C_{h3}}$ sobre o capacitor C_{h3} (124V/div) e tensão de saída v_o (124V/div).

A Fig. 6.40 apresenta a corrente de um dos capacitores C_{h1} . Verifica-se que o capacitor está operando no modo de carga parcial e o valor medido da corrente foi de 1,96 A eficazes.

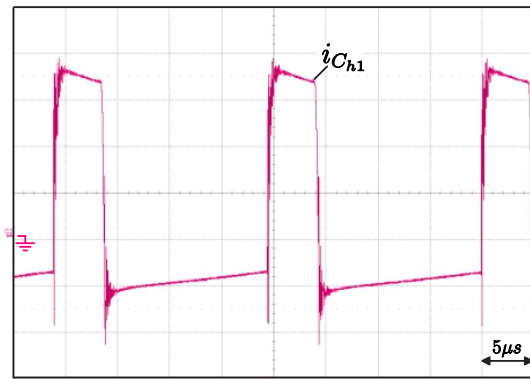


Figura 6.40 – Corrente $i_{C_{h1}}$ no capacitor C_{h1} (1A/div).

Do mesmo modo a Fig. 6.41 demonstra a corrente no capacitor C_{h2} . Como anteriormente, é verificado que o capacitor opera no modo de carga parcial e o valor eficaz de corrente medido foi de 2,73 A. Constatou-se que os picos de corrente presentes na forma de onda são ruídos de medição, devido a medição ter sido realizada com uma bobina de Rogowski.

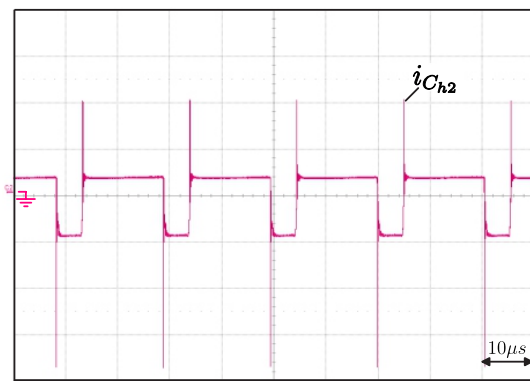


Figura 6.41 – Corrente $i_{C_{h2}}$ no capacitor C_{h2} (5A/div).

Na Fig. 6.42 é apresentada a corrente no capacitor C_{h3} . O capacitor opera no modo de carga parcial e o valor da corrente medida foi de 0,5 A eficazes. Como para o capacitor anterior, os picos de corrente são provenientes de ruídos de medição.

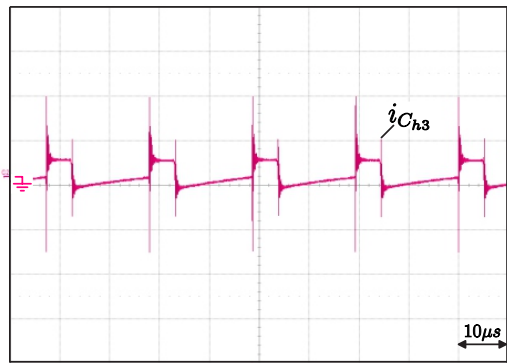


Figura 6.42 – Corrente $i_{C_{h3}}$ no capacitor C_{h3} ($2A/div$).

Já a Fig. 6.43 apresenta as tensões sobre os diodos D_{h1} , D_{h2} , D_{h3} e sobre o interruptor S . Verifica-se que as comutações acontecem com picos de sobre tensão, tendo o valor máximo de tensão medido para interruptor de $428 V$, de $458 V$ para o diodo D_{h1} , $424 V$ para D_{h2} e $440 V$ para D_{h3} .

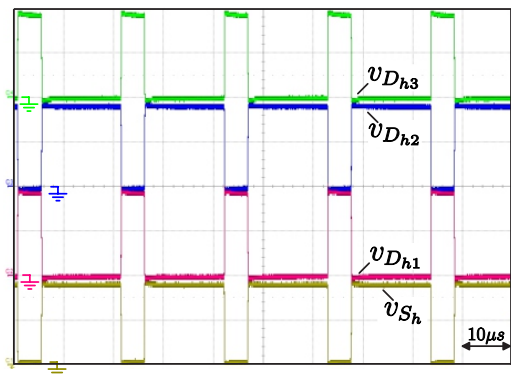


Figura 6.43 – Tensão $v_{D_{h1}}$ sobre o diodo D_{h1} ($225V/div$), tensão $v_{D_{h2}}$ sobre o diodo D_{h2} ($225V/div$), tensão $v_{D_{h3}}$ sobre o diodo D_{h3} ($225V/div$) e tensão v_{S_h} sobre o interruptor S_h ($225V/div$).

Foram realizados testes de rendimento do conversor com tensão média de entrada fixada em $310 V$. A Fig. 6.44 apresenta os resultados obtidos, onde os pontos do gráfico representam as medições efetuadas. O rendimento máximo obtido foi de aproximadamente $97,3\%$ em 55% da potência nominal.

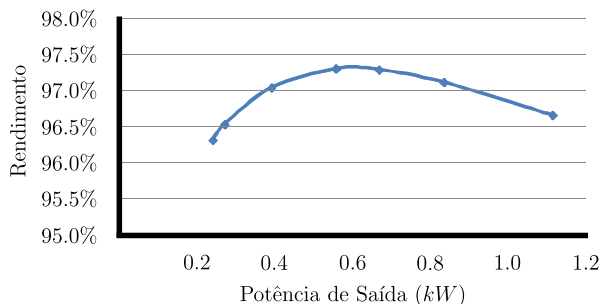


Figura 6.44 – Curva de rendimento do conversor CC-CC boost híbrido.

6.4.2 Retificador Boost PFC Híbrido

Para os testes do conversor como retificador, a tensão de entrada foi ajustada em 220 V eficazes e os resultados obtidos foram para o conversor operando com a potência de carga em aproximadamente 1.140 W.

A Fig. 6.45 apresenta a tensão de entrada v_{in} , a corrente de entrada i_{in} e tensão de saída v_o . Verifica-se uma pequena deformação no pico da tensão de entrada, também presente na corrente de entrada. A corrente de entrada segue o formato senoidal e em fase com a tensão da rede, obtendo-se alto fator de potência.

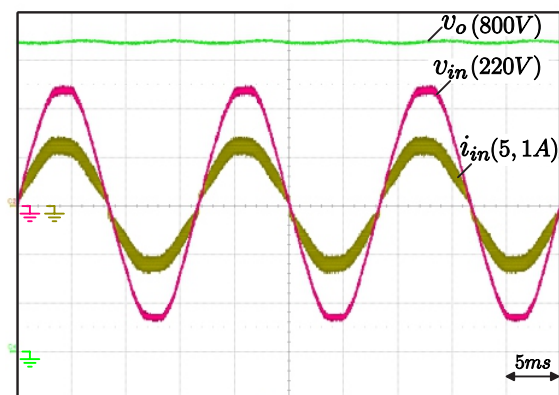


Figura 6.45 – Tensão de entrada v_{in} (130V/div), corrente de entrada i_{in} (5A/div) e tensão de saída v_o (126V/div).

A tensão sobre os capacitores C_{b1} , C_{b2} , C_{b3} e a tensão de saída v_o são apresentadas na Fig. 6.46. Verifica-se o balanceamento das tensões nos capacitores, sendo elas metade da tensão de saída, também é verificado uma pequena ondulação de 120 Hz , tanto na tensão de saída como nas tensões dos capacitores.

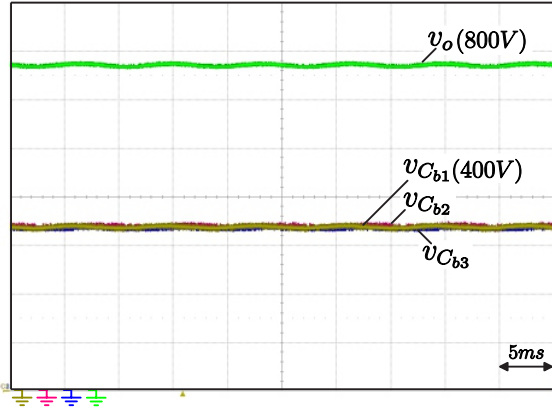
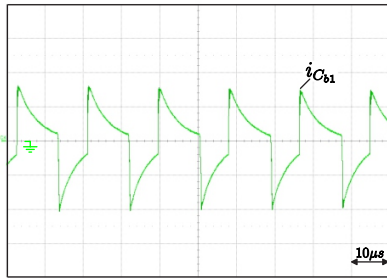
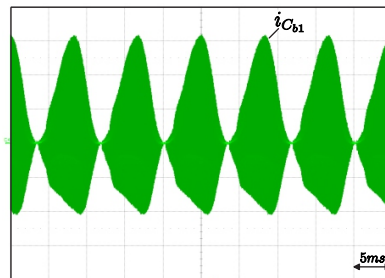


Figura 6.46 – Tensão $v_{C_{b1}}$ sobre o capacitor C_{b1} (120V/div), tensão $v_{C_{b2}}$ sobre o capacitor C_{b2} (120V/div), tensão $v_{C_{b3}}$ sobre o capacitor C_{b3} (120V/div) e tensão de saída v_o (120V/div).

A Fig. 6.47(a) demonstra a corrente de um dos capacitores C_{b1} para a frequência de comutação e a Fig. 6.47(b) para a frequência da rede. Como esperado o capacitor opera no modo de carga parcial e a corrente eficaz medida em 60 Hz foi de $5,5\text{ A}$.



(a) Frequência de comutação (5A/div).



(b) Frequência da rede ($0,52\text{A/div}$).

Figura 6.47 – Corrente no capacitor C_{b1} ($i_{C_{b1}}$).

Na Fig. 6.48(a) é apresentada a forma de onda da corrente de um dos capacitores C_{b2} para a frequência de comutação e na Fig. 6.48(b) para a frequência da rede. Verifica-se a operação no modo de carga parcial e a corrente eficaz medida foi de 5,49 A.

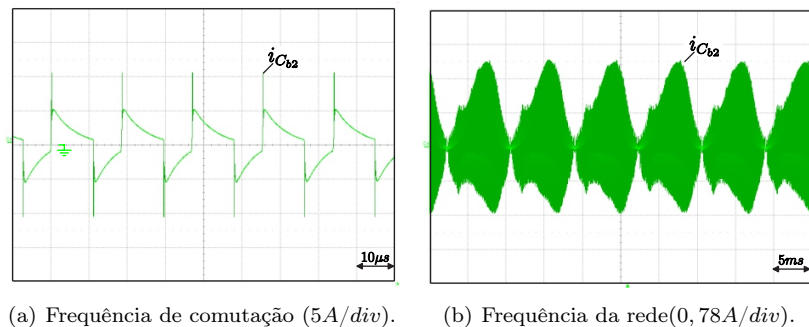


Figura 6.48 – Corrente no capacitor C_{b2} ($i_{C_{b2}}$).

A Fig. 6.49(a) demonstra a corrente de um dos capacitores C_{b3} para a frequência de comutação e a Fig. 6.49(b) para a frequência da rede. Como anteriormente, é verificado o modo de carga parcial e a corrente eficaz foi de 5,52 A.

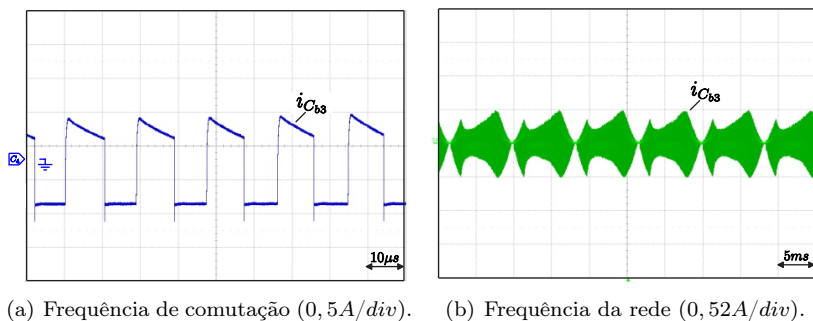


Figura 6.49 – Corrente no capacitor C_{b3} ($i_{C_{b3}}$).

Já a Fig. 6.50 apresenta as tensões sobre os diodos D_{b1} , D_{b2} , D_{b3} e sobre o interruptor S . É possível notar uma pequena sobre tensão no componentes, onde o valor máximo de tensão medido nos componentes foi de 425 V para o interruptor S , 446 V para o diodo D_{b1} , 430 V para o diodo D_{b2} e 425 V para o diodo D_{b3} .

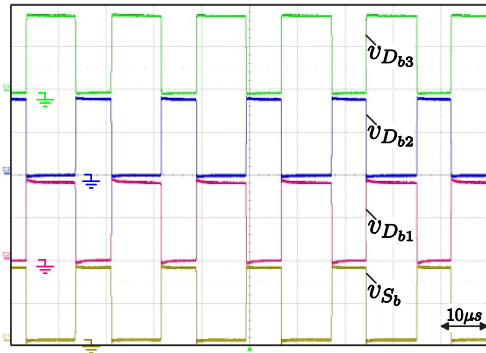


Figura 6.50 – Tensão $v_{D_{b1}}$ sobre o diodo D_{b1} (235V/div), tensão $v_{D_{b2}}$ sobre o diodo D_{b2} (235V/div), tensão $v_{D_{b3}}$ sobre o diodo D_{b3} (235V/div) e tensão v_{S_b} sobre o interruptor S_b (235V/div).

Para testar a estabilidade e a dinâmica do sistema de controle, foi aplicado um distúrbio de carga no conversor. O distúrbio aplicado foi de 50% para 100% de carga e é demonstrado na Fig. 6.51. Nela é desmontado o comportamento da tensão de entrada v_{in} , corrente de entrada i_{in} e tensão de saída v_o . Verifica-se que mesmo com a perturbação o sistema continua estável.

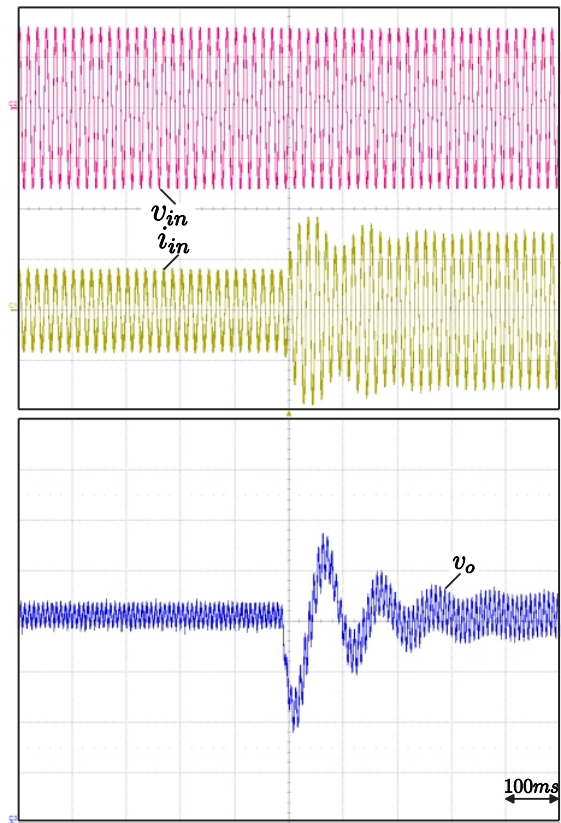


Figura 6.51 – Tensão de entrada v_{in} (200V/div), corrente de entrada i_{in} (5A/div) e tensão de saída v_o (10V/div), para um degrau de 50% para 100% de carga.

Também foram realizados testes para a obtenção da curva de rendimento do conversor. A aquisição dos pontos da curva foram obtidos com o conversor operando com tensão de entrada regulada em 220V eficazes.

A Fig. 6.52 apresenta a curva de rendimento, onde os pontos são as medições efetuadas. O rendimento máximo obtido foi de aproximadamente 97% com 50% de carga.

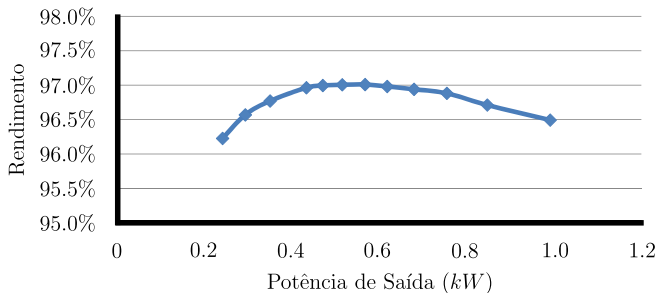


Figura 6.52 – Curva de rendimento do retificador monofásico PFC boost híbrido.

A Fig. 6.53 apresenta a curva de fator de potência do conversor. Observa-se que acima de 30% de carga o conversor opera com fator de potência maior que 0,96, demonstrando assim que o conversor opera com fator de potência elevado.

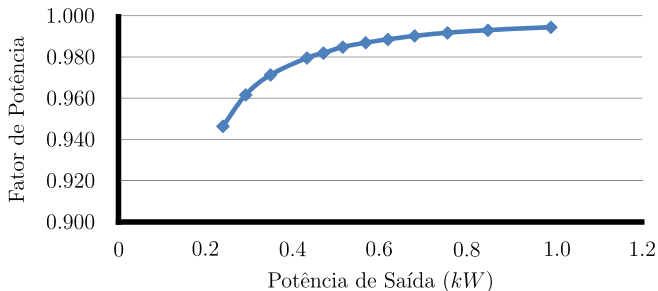


Figura 6.53 – Curva de fator de potência do retificador monofásico PFC boost híbrido.

6.5 CONCLUSÃO

Este capítulo apresentou a metodologia para o dimensionamento dos componentes do retificador monofásico PFC boost híbrido. Com as especificações de projeto, foram definidos os semicondutores utilizados, assim como os capacitores e o indutor. O sistema de controle também foi projetado de acordo com os estudos realizados no capítulo anterior.

Afim de validar os estudos apresentados, foram realizadas simulações tanto para o conversor CC-CC quanto para o retificador. Os

resultados apresentados ficaram de acordo com as análises, podendo, assim, ser construído um protótipo para testes experimentais.

Os resultados experimentais obtidos, foram para um protótipo de aproximadamente 1.100 W de potência. Foram apresentados os resultados para o protótipo operando como conversor CC-CC e como retificador, estando eles em conformidade com os resultados obtidos em simulação.

Também foi apresentada a curva de rendimento do conversor. Mesmo não sendo o objetivo inicial do trabalho, o conversor apresentou um alto rendimento para grande parte da faixa de carga, tendo rendimento máximo de aproximadamente 97,3%.

O retificador monofásico PFC boost híbrido apresentou resultados de acordo com os estudos realizados, comprovando a análise do conversor. O conversor operou com alto fator de potência para uma grande faixa de carga, com as tensões sobre os capacitores balanceadas, com tensão de bloqueio dos interruptores sendo aproximadamente metade da tensão de saída e com uma boa resposta a perturbações de carga. O conversor também apresentou um alto rendimento para uma larga faixa de carga, tendo seu pico em aproximadamente 97%.

7 CONCLUSÃO GERAL

O presente trabalho apresentou o estudo de uma nova topologia de retificador monofásico com alto fator de potência. A nova estrutura é composta por uma combinação do retificador monofásico PFC boost convencional com um conversor CC-CC boost híbrido. Esta nova topologia tem como características principais o alto ganho de tensão na saída e tensão de bloqueio dos semicondutores sendo a metade da tensão de saída.

No início do trabalho, foi demonstrada a importância da correção do fator de potência para uma melhor qualidade de energia elétrica. Também foi apresentada como foi concebida a nova topologia, demonstrando as principais características, de cada topologia, que se integraram para formar o novo conversor.

Para uma melhor compreensão do funcionamento de conversores a capacitores chaveados, foi realizado um estudo de estruturas básicas destes tipos de conversores. Neste estudo foi apresentado o conceito de resistência equivalente. Demonstrou-se que essa resistência equivalente é uma função da frequência de comutação e da razão cíclica do conversor.

A mesma metodologia de estudo apresentada para conversores a capacitores chaveados foi aplicada no conversor CC-CC boost. Assim, também foi possível representar o conversor por uma resistência equivalente dependente da frequência de comutação e da razão cíclica. O estudo foi comprovado através de simulações numéricas.

Foi realizada também uma análise do conversor CC-CC boost híbrido. A compreensão adequada do funcionamento desta estrutura possibilitou um estudo mais aprofundado da estrutura retificadora proposta.

Para o retificador proposto, apresentou-se o funcionamento do conversor para a frequência de comutação e para a frequência da rede. Foi apresentada também, a metodologia utilizada para o projeto do conversor, assim como a técnica de controle utilizada. Ao constatar que o funcionamento do conversor proposto é similar ao retificador monofásico PFC boost, foi utilizado o mesmo circuito integrado empregado para controle do retificador monofásico PFC boost no retificador proposto.

Um projeto do retificador proposto com 1.000 W de potência de carga, 220 V eficazes de tensão de entrada e 800 V de tensão de saída, foi apresentado afim de validar o funcionamento do conversor em ban-

cada. Simulações numéricas, tanto do conversor CC-CC boost híbrido como do retificador monofásico PFC boost híbrido, foram realizadas para verificar o funcionamento do projeto.

O conversor CC-CC foi testado utilizando o mesmo protótipo projetado para o retificador, incluindo os mesmos controladores. Além do bom funcionamento, o conversor apresentou um rendimento elevado, chegando a 97,3%.

Por fim, os testes com o retificador apresentaram também um desempenho satisfatório do conversor. Foram obtidos, elevado fator de potência para uma boa faixa de carga, além de um resultado dinâmico satisfatório para a variação de carga. Como para o conversor CC-CC, o retificador também apresentou um elevado rendimento, chegando até 97%.

Assim, comprovou-se que as características apresentadas, e metodologia de projeto realizada, tornaram o conversor proposto muito atrativo para aplicações onde é necessário o alto ganho de tensão na saída do conversor.

Para trabalhos futuros, sugere-se o estudo mais detalhado das correntes dos capacitores, tal como a influência da frequência de comutação destas correntes. Propor um circuito de partida para carregar todos os capacitores. E também, realizar estudos a fim de obter uma topologia trifásica com as mesmas características do conversor proposto.

REFERÊNCIAS

- [1] KELLER, R.; BAKER, G. Unity power factor off line switching power supplies. In: *Telecommunications Energy Conference, 1984. INTELEC '84. International*. [S.l.: s.n.], 1984. p. 332 –339.
- [2] MOHAN, N.; UNDELAND, M. T.; FERRARO, R. J. Sinusoidal line current rectification with a 100khz b-sit step-up converter. In: *Proc. of IEEE PESC'84*. [S.l.: s.n.], 1984. p. 92 –98.
- [3] KOCHER, M. J.; STEIGERWALD, R. L. An ac-to-dc converter with high quality input waveforms. *IEEE Transactions on Industry Applications*, IA-19, n. 4, p. 586 –599, july 1983. ISSN 0093-9994.
- [4] LATOS, L. T.; BOSACK, D. A high efficiency 3kw switchmode battery charger. In: *Power Electronics Specialist's Conference Record, 1982*. [S.l.: s.n.], 1982. p. 341 –353.
- [5] DIXON, L. H. High power factor pre-regulator for off-line power supplies. In: *Unitrode Switching Regulator Power supply Design Seminar Manual, Paper I2, SEM-700, 1990*. [S.l.: s.n.].
- [6] BELLAR, M.; WATANABE, E.; MESQUITA, A. Analysis of the dynamic and steady-state performance of cockcroft-walton cascade rectifiers. *IEEE Transactions on Power Electronics*, v. 7, n. 3, p. 526 –534, jul 1992. ISSN 0885-8993.
- [7] YOUNG, C.-M. et al. A single-phase single-stage high step-up ac-dc matrix converter based on cockcroft-walton voltage multiplier with pfc. *IEEE Transactions on Power Electronics*, v. 27, n. 12, p. 4894 –4905, dec. 2012. ISSN 0885-8993.
- [8] YOUNG, C.-M.; CHEN, M.-H.; KO, C.-C. High power factor transformerless single-stage single-phase ac to high-voltage dc converter with voltage multiplier. *IET Power Electronics*, v. 5, n. 2, p. 149 –157, feb. 2012. ISSN 1755-4535.
- [9] BRUGLER, J. Theoretical performance of voltage multiplier circuits. *IEEE Journal of Solid-State Circuits*, v. 6, n. 3, p. 132 –135, june 1971. ISSN 0018-9200.

- [10] BEN-YAAKOV, S. Behavioral average modeling and equivalent circuit simulation of switched capacitors converters. *IEEE Transactions on Power Electronics*, v. 27, n. 2, p. 632 –636, feb. 2012. ISSN 0885-8993.
- [11] BEN-YAAKOV, S.; EVZELMAN, M. Generic and unified model of switched capacitor converters. In: *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*. [S.l.: s.n.], 2009. p. 3501 –3508.
- [12] CHEUNG, C.-K. et al. On energy efficiency of switched-capacitor converters. *IEEE Transactions on Power Electronics*, v. 28, n. 2, p. 862 –876, feb. 2013. ISSN 0885-8993.
- [13] ABUTBUL, O. et al. Boost converter with high voltage gain using a switched capacitor circuit. In: *Proceedings of the 2003 International Symposium on Circuits and Systems, 2003. ISCAS '03*. [S.l.: s.n.], 2003. v. 3, p. III-296 – III-299 vol.3.
- [14] LIANG, T.-J. et al. Ultra-large gain step-up switched-capacitor dc-dc converter with coupled inductor for alternative sources of energy. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 59, n. 4, p. 864 –874, april 2012. ISSN 1549-8328.
- [15] ZHANG, F. et al. A new design method for high-power high-efficiency switched-capacitor dc-dc converters. *IEEE Transactions on Power Electronics*, v. 23, n. 2, p. 832 –840, march 2008. ISSN 0885-8993.
- [16] LAZZARIN, T. et al. A 600-w switched-capacitor ac-ac converter for 220 v/110 v and 110 v/220 v applications. *IEEE Transactions on Power Electronics*, v. 27, n. 12, p. 4821 –4826, dec. 2012. ISSN 0885-8993.
- [17] ANDERSEN, R.; LAZZARIN, T.; BARBI, I. A 1 kw step-up/step-down switched-capacitor ac-ac converter. *IEEE Transactions on Power Electronics*, PP, n. 99, p. 1, 2012. ISSN 0885-8993.
- [18] ROSAS-CARO, J.; RAMIREZ, J.; GARCIA-VITE, P. Novel dc-dc multilevel boost converter. In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*. [S.l.: s.n.], 2008. p. 2146 –2151. ISSN 0275-9306.

- [19] ROSAS-CARO, J. et al. A dc-dc multilevel boost converter. *IET Power Electronics*, v. 3, n. 1, p. 129 –137, january 2010. ISSN 1755-4535.
- [20] KIMBALL, J.; KREIN, P.; CAHILL, K. Modeling of capacitor impedance in switching converters. *IEEE Power Electronics Letters*, v. 3, n. 4, p. 136 – 140, dec. 2005. ISSN 1540-7985.
- [21] MARTINS, D.; BARBI, I. *Conversores CC-CC Básicos Não Isolados*. 3ª edição. ed. Florianópolis: Edição dos Autores, 2008.
- [22] SOUZA, A. F. *Retificadores Monofásicos de Alto Fator de Potência com Reduzidas Perdas de Condução e Comutação Suave*. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianópolis, 1998.
- [23] JAPPE, T. K. *Análise do Retificador Boost Monofásico Sob Interrupções Instantâneas da Tensão de Alimentação*. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, Florianópolis, 2009.
- [24] EPCOS. *Datasheet B43504*. www.epcos.com.br.
- [25] INFINEON TECHNOLOGIES. *Datasheet SDT10S60*. www.infineon.com.
- [26] INFINEON TECHNOLOGIES. *Datasheet SPP24N60C3*. www.infineon.com.
- [27] TEXAS INSTRUMENTS. *Datasheet UC3854A/B*. www.ti.com.
- [28] SILVA, C. S. *Application Notes, Power Factor Correction With the UC3854*. [S.1.].
- [29] LEM. *Datasheet LAH 25-NP*. www.lem.com.

Apêndice A - Ganho Estático Conversor Boost Híbrido com Perdas

$$\frac{V_o}{V_i} = \frac{R_o \cdot \left(\frac{2R_S R_o + 2R_S^2 D^2 + 4R_L R_S + R_S R_o D^2 - 2R_L R_D D - R_L R_o D - 6R_S R_D D + 2R_S R_D D^2 - 2R_L R_S D + 2R_L R_D - 3R_S R_o D + R_L R_o + 4R_S R_D + \sqrt{(R_S R_S + R_L)^2 \cdot \left(R_o^2 D^2 + 4R_D R_o D + 4R_S R_o D^2 + 8R_S R_D D^2 + 4R_D^2 D^2 - 2R_o^2 D - 8R_D^2 D - 8R_D R_o D + 24R_S R_D D + 4R_S R_o D + R_o^2 + 4R_D R_o - 32R_S R_D + 4R_D^2 - 8R_S R_o \right)}}{R_L R_o^2 + R_S R_o^2 + 4R_L R_D R_o + 4R_L R_S R_o + 4R_S R_D R_o + 8R_L R_S R_D + 12R_S^2 R_D D - 8R_S R_S^2 D + 4R_S R_D^2 D^2 + 4R_L R_S^2 D^2 - 8R_L R_D^2 D - 2R_L R_o^2 D + 4R_L R_D^2 D^2 + R_L R_o^2 D^2 + 4R_L^2 R_S + 4R_L^2 R_o + 4R_L R_D^2 + 12R_L^2 R_D + 4R_S R_D^2 - 2R_S R_o^2 D - 8R_S R_D R_o D + 4R_S R_D R_o D^2 + 8R_L R_S R_D D + 8R_L R_S R_D D^2 + 4R_L R_S R_o D^2 - 8R_L R_D R_o D + 4R_L R_D R_o D^2 + 4R_S^2 R_o D^2 + R_S R_o^2 D^2} \right)}{\left(\begin{array}{l} R_L R_o^2 + R_S R_o^2 + 4R_L R_D R_o + 4R_L R_S R_o + 4R_S R_D R_o + 8R_L R_S R_D + 12R_S^2 R_D D - \\ -8R_S R_S^2 D + 4R_S R_D^2 D^2 + 4R_L R_S^2 D^2 - 8R_L R_D^2 D - 2R_L R_o^2 D + 4R_L R_D^2 D^2 + \\ + R_L R_o^2 D^2 + 4R_L^2 R_S + 4R_L^2 R_o + 4R_L R_D^2 + 12R_L^2 R_D + 4R_S R_D^2 - 2R_S R_o^2 D + \\ -8R_S R_D R_o D + 4R_S R_D R_o D^2 + 8R_L R_S R_D D + 8R_L R_S R_D D^2 + 4R_L R_S R_o D^2 + \\ -8R_L R_D R_o D + 4R_L R_D R_o D^2 + 4R_S^2 R_o D^2 + R_S R_o^2 D^2 \end{array} \right)}$$

Apêndice B - Projeto do Indutor



Projeto do Indutor

Descrição: Projeto completo do indutor para o retificador boost PFC híbrido monofásico

Resp.: Marcello C. Maccarini, Eng.

Orientador: Prof. Ivo Barbi, Dr. Ing.

Coorientador: Prof. Samir A. Mussa, Dr. Eng.

Junho de 2012

1. Especificações:

$$L_o := 1.2\text{mH}$$

Indutância

$$I_{\text{pico}} := 6.43\text{A}$$

Corrente de pico

$$I_{\text{ef}} := 4.54\text{A}$$

Corrente eficaz

$$B_{\text{max}} := 0.3\text{T}$$

$$J_{\text{max}} := 400 \frac{\text{A}}{\text{cm}^2}$$

$$k_w := 0.7$$

$$f_s := 50\text{kHz}$$

Frequência de comutação

2. Escolha do Núcleo:

$$A_e A_w := \frac{L_o \cdot I_{\text{pico}} \cdot I_{\text{ef}}}{B_{\text{max}} \cdot J_{\text{max}} \cdot k_w}$$

$$A_e A_w = 4.17 \cdot \text{cm}^4$$

Núcleo Escolhido: E-55

$$A_e := 3.54\text{cm}^2$$

$$A_w := 2.5\text{cm}^2$$

3. Cálculo do Número de Espiras:

$$N_L := \text{ceil} \left(\frac{L_o \cdot I_{\text{pico}}}{B_{\text{max}} \cdot A_e} \right)$$

$$N_L = 73$$

$$B_{\text{max}} := \frac{L_o \cdot I_{\text{pico}}}{N_L \cdot A_e}$$

$$B_{\text{max}} = 0.299 \text{ T}$$

4. Cálculo do entreferro:

$$\mu_o := 4 \cdot \pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}$$

$$I_{\text{entreferro}} := \frac{N_L^2 \cdot \mu_o \cdot A_e \cdot \left(10^{-2} \cdot \frac{\text{m}}{\text{cm}}\right)}{L_o}$$

$$I_{\text{entreferro}} = 1.976 \text{ mm}$$

5. Cálculo da seção do Condutor:

$$\Delta := \frac{7.5 \cdot s^{-0.5} \cdot \text{cm}}{\sqrt{f_s}}$$

$$\Delta = 0.034 \cdot \text{cm}$$

Diâmetro do Fio:

$$D_{\text{fio}} := 2 \cdot \Delta$$

$$D_{\text{fio}} = 0.067 \cdot \text{cm}$$

Fio Escolhido foi o 21 AWG.

$$S_{\text{fio}} := 0.004105 \text{ cm}^2$$

$$S_{\text{fioiso}} := 0.005004 \text{ cm}^2$$

$$S_{\text{cobre}} := \frac{I_{\text{ef}}}{J_{\text{max}}}$$

$$S_{\text{cobre}} = 0.011 \cdot \text{cm}^2$$

$$n_{\text{cond}} := \text{ceil}\left(\frac{S_{\text{cobre}}}{S_{\text{fio}}}\right)$$

$$n_{\text{cond}} = 3$$

6. Cálculo das Perdas:

6.1 Perdas no Cobre:

$$\rho_{\text{fio}} := 0.000561 \frac{\Omega}{\text{cm}}$$

$$I_{\text{espira}} := 11.6 \text{ cm}$$

$$L_{\text{fio}} := N_L \cdot I_{\text{espira}}$$

$$L_{\text{fio}} = 8.468 \text{ m}$$

$$R_{\text{cobre}} := \frac{\rho_{\text{fio}} \cdot I_{\text{espira}} \cdot N_L}{n_{\text{cond}}}$$

$$R_{\text{cobre}} = 0.158 \Omega$$

$$P_{\text{cobre}} := R_{\text{cobre}} \cdot I_{\text{ef}}^2$$

$$P_{\text{cobre}} = 3.264 \text{ W}$$

6.2 Perdas Magnéticas:

$$V_{\text{nucleo}} := 42.5 \text{ cm}^3$$

Coefficiente de perdas por correntes parasitas:

$$K_f := 4 \cdot 10^{-10} \cdot \text{s}^2$$

Coefficiente de perdas por histerese:

$$K_h := 4 \cdot 10^{-4} \cdot \text{s}$$

Excursão da densidade de fluxo:

$$\Delta B := 0.1 B_{\text{max}} = 0.03 \text{ T}$$

$$P_{\text{nucleo}} := \left(\frac{\Delta B}{T} \right)^{2.4} \cdot (K_h \cdot f_s + K_f \cdot f_s^2) \cdot \frac{V_{\text{nucleo}}}{\text{cm}^3} \cdot W$$

$$P_{\text{nucleo}} = 0.195 \text{ W}$$

6.3 Perdas Magnéticas:

$$R_{t_{\text{nucleo}}} := 23 \cdot \left(A_e A_w \cdot \frac{1}{\text{cm}^4} \right)^{-0.37} \cdot \frac{\text{K}}{\text{W}}$$

$$R_{t_{\text{nucleo}}} = 13.56 \cdot \frac{\text{K}}{\text{W}}$$

6.4 Elevação de Temperatura:

$$\Delta T := (P_{\text{cobre}} + P_{\text{nucleo}}) \cdot R_{t_{\text{nucleo}}}$$

$$\Delta T = 46.907 \text{ K}$$

7. Possibilidade de Execução:

$$A_{w_{\text{min}}} := N_L \cdot S_{\text{fioiso}} \cdot n_{\text{cond}}$$

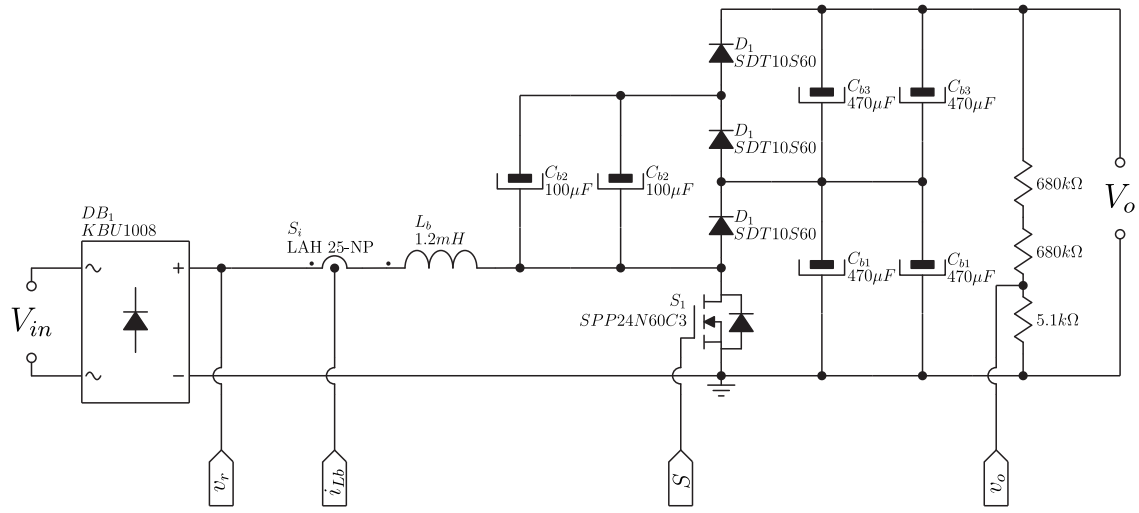
$$A_{w_{\text{min}}} = 1.096 \cdot \text{cm}^2$$

$$A_{w_{\text{nucleo}}} := A_w$$

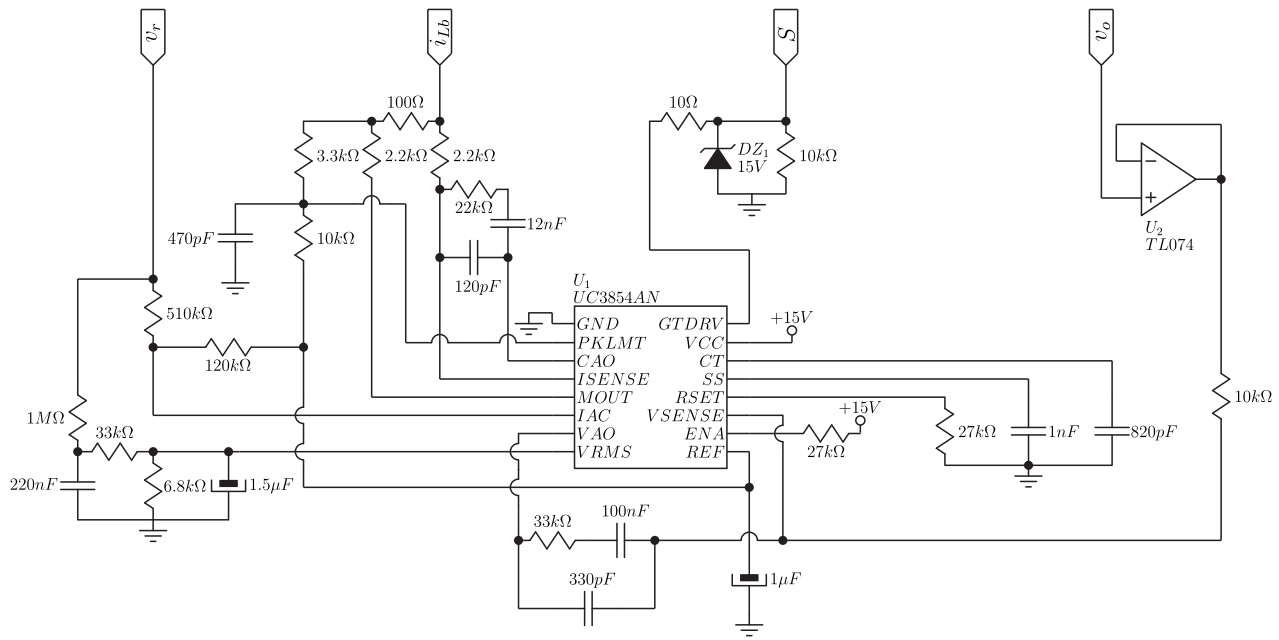
$$\text{Exec} := \frac{A_{w_{\text{min}}}}{A_{w_{\text{nucleo}}}}$$

$$\text{Exec} = 0.438$$

Apêndice C – Esquemático do Circuito de Potência



Apêndice D – Esquemático do Circuito de Controle



Apêndice E – Lista de Componentes

Lista de Componente				
Item	Componente	Especificação	Valor	Qtde
1	Ponte Retificadora	KBU1008		1
2	Indutor	Alta frequência	1,2mH / 4,5A	1
3	Resistor	¼ W – Precisão 1%	680kΩ	2
4	Resistor	¼ W – Precisão 1%	5,1kΩ	1
5	Resistor	¼ W – Precisão 5%	33kΩ	2
6	Resistor	¼ W – Precisão 5%	6,8Ω	1
7	Resistor	¼ W – Precisão 5%	470kΩ	1
8	Resistor	¼ W – Precisão 5%	120kΩ	1
9	Resistor	¼ W – Precisão 5%	10kΩ	3
10	Resistor	¼ W – Precisão 5%	3,3kΩ	1
11	Resistor	¼ W – Precisão 5%	2,2kΩ	2
12	Resistor	¼ W – Precisão 5%	22kΩ	1
13	Resistor	¼ W – Precisão 5%	51Ω	1
14	Resistor	¼ W – Precisão 5%	27kΩ	2
13	Resistor	¼ W – Precisão 5%	10Ω	1
15	Capacitor	Cerâmico Multicamada / >15V	220nF	1
16	Capacitor	Cerâmico Multicamada / >15V	470nF	1
17	Capacitor	Cerâmico Multicamada / >15V	12nF	1
18	Capacitor	Cerâmico Multicamada / >15V	120pF	1
19	Capacitor	Cerâmico Multicamada / >15V	100nF	1
20	Capacitor	Cerâmico Multicamada / >15V	330pF	1
21	Capacitor	Cerâmico Multicamada / >15V	1nF	1
22	Capacitor	Cerâmico Multicamada / >15V	820pF	1
23	Capacitor	Eletrolítico / 450V	470μF	4
24	Capacitor	Eletrolítico / 450V	100μF	2
25	Capacitor	Eletrolítico / 25V	1μF	4
26	Capacitor	Eletrolítico / 25V	1,5μF	4
27	Diodo	SDT10D60		3
28	Diodo Zener	15V / 1W		1
29	MOSFET	SPP24N60C3		1
30	AmpOp	TL074		1

Lista de Componente				
Item	Componente	Especificação	Valor	Qtde
31	Sensor de Corrente	LAH 25-NP		1
2	Pré-Regulador	UC3854AN		1